

**UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA**

Arthur de Jesus Staats

**CONVERSOR DAB RESSONANTE COMO OPÇÃO PARA
CARREGADORES *ON-BOARD* DE VEÍCULOS ELÉTRICOS**

**Santa Maria, RS, Brasil
2022**

Arthur de Jesus Staats

**CONVERTOR DAB RESSONANTE COMO OPÇÃO PARA
CARREGADORES *ON-BOARD* DE VEÍCULOS ELÉTRICOS**

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Eletrônica de Potência, da Universidade Federal de Santa Maria (UFSM-RS), como requisito parcial para obtenção do grau de **Mestre em Engenharia Elétrica**.

Orientador: Prof. Dr. Humberto Pinheiro

Santa Maria, RS, Brasil

2022

Ficha catalográfica elaborada através do Programa de Geração Automática da Biblioteca Central da UFSM, com os dados fornecidos pelo(a) autor(a).

Staats, Arthur de Jesus

CONVERSOR DAB RESSONANTE COMO OPÇÃO PARA
CARREGADORES *ON-BOARD* DE VEÍCULOS ELÉTRICOS

/ Arthur de Jesus Staats - 2022

123 p.; 30 cm

Orientador: Humberto Pinheiro

Dissertação (mestrado) – Universidade Federal de Santa
Maria, Centro de Tecnologia, Programa de Pós-Graduação em
Engenharia Elétrica, RS, 2022

1. Veículo Elétrico 2. Carregador *on-board* 3. Conversor
Ressonante 4. Conversor DAB 5. Rastreamento de ressonância I.
Pinheiro, Humberto. II. Título.

© 2022

Todos os direitos autorais reservados a Arthur de Jesus Staats. A reprodução de partes ou do todo deste trabalho só poderá ser feita com autorização por escrito do autor.

Endereço: Av. Roraima, Nº 1000, Bairro Camobi, Santa Maria, RS, Brasil, CEP: 97105-900;

Fone: (55) 9-9156-1857;


Endereço Eletrônico: arthur.staats@hotmail.com

Arthur de Jesus Staats

**CONVERTOR DAB RESSONANTE COMO OPÇÃO PARA
CARREGADORES *ON-BOARD* DE VEÍCULOS ELÉTRICOS**

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Eletrônica de Potência, da Universidade Federal de Santa Maria (UFSM-RS), como requisito parcial para obtenção do grau de Mestre em Engenharia Elétrica.

Aprovado em 23 de Fevereiro de 2022:



Humberto Pinheiro, Dr. (UFSM) - Videoconferência
(Presidente/ Orientador)



Fábio Ecke Bisogno, Dr. (UFSM) - Videoconferência



Maurício de Campos, Dr. (UNIJUÍ) - Videoconferência

Santa Maria, RS, Brasil
2022

DEDICATÓRIA

Dedico esta pesquisa aos meus pais, Clademir Edson Staats e Rosemerie de Jesus Staats, por todo o apoio e confiança em mim depositada, que foram decisivos para chegar até aqui.

AGRADECIMENTOS

Agradeço a minha namorada, Ana Paula Padilha, pelo apoio e companheirismo nos momentos de dificuldade, por compartilhar as alegrias e decepções, pela descontração necessária em muitos instantes e pela compreensão nos momentos de ausência.

Às minhas irmãs, Sofia e Barbara, por tornarem dias difíceis mais alegres, pelos muitos jogos e momentos de lazer por vezes essenciais e pela confiança que sempre demonstraram na minha pessoa.

Aos meus pais por todos os conselhos de vida, por acreditarem em minhas convicções e me possibilitaram a oportunidade de estudar com todo o apoio financeiro e emocional necessários nesta jornada.

Ao meu professor orientador, Humberto Pinheiro, pelo excelente apontamento de tema e todas as contribuições técnicas que contribuíram com esta pesquisa, as quais expandiram meus horizontes de pensamento e me fizeram seguir pelo caminho correto.

Ao meu colega de trabalho e amigo Guilherme Frantz pelos conselhos de vida e trocas de ideias técnicas que me permitiram, por muitas vezes, expandir o entendimento de fenômenos da física e engenharia.

Aos meu amigos, colegas de graduação e pós-graduação, Leonardo Viera e Pedro Pascoal pelas muitas e proveitosas horas de conversas e discussões sobre o tema, as quais permitiram os avanços técnicos desta pesquisa.

“Na vida, não existe nada a se
temer, apenas a ser
compreendido.”

Marie Curie

RESUMO

CONVERSOR DAB RESSONANTE COMO OPÇÃO PARA CARREGADORES *ON-BOARD* DE VEÍCULOS ELÉTRICOS

AUTOR: ARTHUR DE JESUS STAATS
ORIENTADOR: HUMBERTO PINHEIRO

A necessidade ambiental na utilização de fontes renováveis de energia, bem como a redução na emissão de gases do efeito estufa aponta os veículos elétricos como a grande solução no mercado de transportes para os próximos anos. Paralelo ao advento destes veículos surge a necessidade de um melhor aproveitamento de energia nos conversores empregados. Em vista disso, este trabalho propõe o desenvolvimento de um conversor isolado para a aplicação em carregadores *on-board* mais eficientes, menores e mais leves. A topologia proposta apresenta elevada eficiência quando chaveando no ponto de ressonância, além de excluir a necessidade de um sistema de controle quando operando com ganho de tensão constante. É apresentada a metodologia de projeto do conversor para uma aplicação de 3300 W juntamente com a proposta de uma técnica para rastrear a ressonância e garantir o funcionamento com a máxima eficiência da topologia. São realizadas simulações computacionais e ensaios em protótipo de modo a comprovar a eficácia do projeto realizado e da técnica proposta, obtendo resultados satisfatório e atingindo rendimento acima de 98 % para operação com carga nominal. Além disso, é analisado o consumo de recursos computacionais necessário para a realização do rastreamento em tempo real.

Palavras-chave: Veículo Elétrico, Carregador *on-board*, Conversor Ressonante, Conversor DAB, Rastreamento de ressonância.

ABSTRACT

**RESONANT DAB CONVERTER AS OPTION
FOR ON-BOARD CHARGERS IN ELECTRIC
VEHICLES**

AUTHOR: ARTHUR DE JESUS STAATS
ADVISOR: HUMBERTO PINHEIRO

The environmental need in the use of renewable energy sources, just as the reduction in greenhouse gas emissions put electric vehicles as the great solution in the transportation market for the coming years. Parallel to the advent of these vehicles arises the need for a better use of energy in the converters used. Therefore, this work proposes the development of an isolated converter for the application in more efficient, smaller and lighter chargers. The proposed topology presents high efficiency when switching at the resonance point and excludes the need for a control system when operating at constant voltage gain. The converter design methodology for a 3300 W application is presented. A technique is proposed to track the resonance and ensure operation with maximum efficiency of the topology. Computer simulations and prototype tests are performed in order to prove the effectiveness of design and proposed technique. The results obtained were satisfactory, reaching efficiency above 98 % for operation at nominal load. In addition, the consumption of computational resources required to perform the real-time tracking is analyzed.

Keywords: Electric Vehicle, On-board charger, Resonant Converter, DAB Converter, Resonance Tracking.

LISTA DE FIGURAS

Figura 1.1	– Incremento na capacidade de energias renováveis e aumento do número de ZEVs vendidos até 2030.	19
Figura 1.2	– Demanda global de eletricidade e fontes de geração por cenário.	20
Figura 1.3	– Curva de carga horária do sistema elétrico brasileiro para um dia útil de janeiro de 2022.	21
Figura 1.4	– Impacto no pico de demanda com sistema de armazenamento de 4 horas.	21
Figura 1.5	– Impacto no pico de demanda com sistema de armazenamento de 8 horas.	22
Figura 1.6	– Conexão do modo de recarga 1.	23
Figura 1.7	– Conexão do modo de recarga 2.	23
Figura 1.8	– Conexão do modo de recarga 3.	24
Figura 1.9	– Conexão do modo de recarga 4.	24
Figura 2.1	– Estrutura dos conversores de estágio único.	27
Figura 2.2	– Conversor de estágio único com primário em topologia <i>half-bridge</i> . .	28
Figura 2.3	– Conversor de estágio único com primário em topologia <i>push-pull</i>	28
Figura 2.4	– Conversor de estágio único com primário em topologia <i>full-bridge</i>	29
Figura 2.5	– Conversor ressonante LC de estágio único com primário em topologia <i>full-bridge</i>	29
Figura 2.6	– Estrutura dos conversores de dois estágios.	30
Figura 2.7	– Conversor <i>half-bridge</i> bidirecional.	31
Figura 2.8	– Conversor <i>full-bridge</i> bidirecional.	31
Figura 2.9	– Conversor <i>dual-active bridge</i>	32
Figura 2.10	– Fluxo de potência entre barramentos de tensão.	33
Figura 2.11	– Formas de ondas do DAB com modulação convencional.	34
Figura 2.12	– Circuito equivalente do DAB para o instante θ	34
Figura 2.13	– Faixas de ZVS e transferência de potência do DAB para diferentes ganhos de tensão e indutâncias.	35
Figura 2.14	– Conversor <i>half-bridge</i> ressonante série.	37
Figura 2.15	– Conversor <i>full-bridge</i> LLC.	37
Figura 2.16	– Conversor CLLLC.	38
Figura 2.17	– Tanque ressonante CLLLC.	39
Figura 2.18	– Circuito equivalente do ressonante CLLLC refletido ao primário. ...	39
Figura 2.19	– Características de ganho de tensão do conversor CLLLC.	40
Figura 2.20	– Formas de onda do conversor CLLLC para $f_{SW} = f_R$	41
Figura 2.21	– Formas de onda do conversor CLLLC para $f_{SW} < f_R$	42
Figura 2.22	– Formas de onda do conversor CLLLC para $f_{SW} > f_R$	43
Figura 3.1	– Fluxograma da metodologia de projeto para o conversor CLLLC. ...	45
Figura 3.2	– Forma de onda da corrente de carga da bateria.	48
Figura 3.3	– Impedância da bateria em função da frequência para 800 ciclos.	49
Figura 3.4	– Circuito equivalente do conversor CLLLC para operação na f_R	50
Figura 3.5	– Circuito equivalente para análise de ZVS.	51
Figura 3.6	– Formas de onda de v_{ab} e i_{Lm} para análise de ZVS.	51
Figura 3.7	– Circuito equivalente para análise de ZVS no instante t_0	52
Figura 3.8	– Capacitância C_{OSS} em função de V_{DS} (LSIC1MO120E0080).	53
Figura 3.9	– Vista frontal e lateral do núcleo E55 com medidas em milímetros. ...	55
Figura 3.10	– Formas de onda de i_{sec} e i_o	57
Figura 3.11	– Relação entre a resistência DC e equivalente AC considerando o efeito <i>skin</i>	58

Figura 3.12 – Entreferro inserido no núcleo E55.	59
Figura 3.13 – Circuito magnético equivalente do transformador.	60
Figura 3.14 – Perdas no núcleo para 100 °C.	62
Figura 3.15 – Modelo equivalente do transformador considerando o efeito da dispersão.	63
Figura 3.16 – Circuito proposto para ensaio do transformador.	64
Figura 3.17 – Circuito proposto para ensaio do transformador refletido ao primário.	64
Figura 3.18 – Ganho em função da frequência para o circuito prático.	65
Figura 3.19 – Ganho em função da frequência calculado variando o fator de acoplamento.	65
Figura 3.20 – Ganho em função da frequência para o circuito prático e $k=0,971$	65
Figura 3.21 – Fase em função da frequência para o circuito prático e $k=0,971$	66
Figura 3.22 – Variação de capacitância pela temperatura do capacitor.	68
Figura 3.23 – Resistência série do capacitor em função da frequência.	69
Figura 3.24 – Característica do incremento de temperatura em função da corrente RMS.	70
Figura 3.25 – Corrente no capacitor de saída.	70
Figura 3.26 – Corrente no secundário do transformador e no MOSFET S_5	72
Figura 3.27 – Circuito de simulação implementado no PSIM.	74
Figura 3.28 – Formas de onda de corrente no tanque ressonante.	74
Figura 3.29 – Tensão de saída da simulação.	75
Figura 3.30 – Corrente nas chaves do secundário.	75
Figura 3.31 – Tensões de saída da ponte primária com <i>dead-time</i> de 50 ns.	76
Figura 3.32 – Tensões de saída da ponte primária com <i>dead-time</i> de 60 ns.	76
Figura 3.33 – Formas de onda de corrente no tanque ressonante para 20 % de carga.	77
Figura 3.34 – Tensão de saída da simulação para 20 % de carga.	77
Figura 3.35 – Tensões de saída da ponte primária com <i>dead-time</i> de 60 ns e 20 % de carga.	78
Figura 3.36 – Tensões sobre os capacitores de ressonância na simulação.	78
Figura 4.1 – Esquema de implementação do rastreo de ressonância em DSP.	82
Figura 4.2 – Fluxograma do algoritmo de rastreo de ressonância proposto.	83
Figura 4.3 – Circuito de rastreo implementado no PSIM.	84
Figura 4.4 – Simulação de rastreo partindo de 600 kHz e acomodando em 480 kHz.	84
Figura 4.5 – Simulação de rastreo partindo de 300 kHz e acomodando em 480 kHz.	84
Figura 4.6 – Foto do protótipo de baixa potência suprimindo os MOSFETs.	86
Figura 4.7 – Circuito operando com $f_{SW}=300$ kHz.	87
Figura 4.8 – Circuito operando com $f_{SW}=600$ kHz.	87
Figura 4.9 – Rastreo de 600 kHz para a ressonância final de 425 kHz.	88
Figura 4.10 – Rastreo de 300 kHz para a ressonância final de 425 kHz.	88
Figura 4.11 – Circuito operando com rastreo ativado e $f_{SW}=425$ kHz.	89
Figura 5.1 – Módulo de <i>gate-driver</i> desenvolvido.	90
Figura 5.2 – Circuito interno do <i>gate-driver</i> Si8275.	91
Figura 5.3 – Módulo de <i>full-bridge</i> desenvolvido.	91
Figura 5.4 – Módulo do tanque ressonante desenvolvido.	92
Figura 5.5 – Módulo de controle desenvolvido.	92
Figura 5.6 – Conversor completo montado.	93
Figura 5.7 – Contador do <i>timer</i> e sinais PWM sintetizados.	94
Figura 5.8 – Fluxograma do algoritmo de rastreo de ressonância implementado.	95
Figura 5.9 – Conversor operando com $f_{SW}=300$ kHz.	95
Figura 5.10 – Conversor operando com $f_{SW}=600$ kHz.	96

Figura 5.11 – Rastreo de 600 kHz para a ressonância final de 481 kHz.	97
Figura 5.12 – Rastreo de 300 kHz para a ressonância final de 481 kHz.	97
Figura 5.13 – Conversor operando com frequência rastreada de 481 kHz.	98
Figura 5.14 – Rastreo para 50 % de carga com frequência final de 519 kHz.	98
Figura 5.15 – Conversor operando com frequência rastreada de 519 kHz e 50 % de carga.	99
Figura 5.16 – Contador do <i>timer</i> e comparador de disparo do ADC.	99
Figura 5.17 – Rastreo para 100 % de carga com frequência final de 476 kHz.	100
Figura 5.18 – Rastreo para 50 % de carga com frequência final de 482 kHz.	100
Figura 5.19 – Rastreo para 10 % de carga com frequência final de 489 kHz.	100
Figura 5.20 – Conversor operando com frequência rastreada de 489 kHz e 10 % de carga.	101
Figura 5.21 – Correntes no tanque ressonante com carga nominal.	102
Figura 5.22 – Corrente de magnetização operando sem a ponte secundária.	102
Figura 5.23 – Tensões de entrada e saída com carga nominal.	103
Figura 5.24 – Tensões da ponte primária com carga nominal.	103
Figura 5.25 – Correntes no tanque ressonante com 25 % da carga.	104
Figura 5.26 – Tensões da ponte primária com 25 % da carga.	104
Figura 5.27 – Rendimento do conversor em função da variação de carga.	105

LISTA DE TABELAS

Tabela 2.1	–	Comparação dos diferentes pontos de operação do conversor CLLC.	43
Tabela 2.2	–	Comparação dos diferentes pontos de operação do conversor CLLC.	44
Tabela 3.1	–	Requisitos iniciais do conversor CLLC.	46
Tabela 3.2	–	Comparação entre MOSFET SiC e silício.	47
Tabela 3.3	–	Resultados de carga/descarga em baterias LiFePO ₄ após 2000 ciclos.	48
Tabela 3.4	–	Especificações do núcleo E55.	56
Tabela 3.5	–	Estimativa de perdas do conversor CLLC.	73
Tabela 4.1	–	Parâmetros do conversor CLLC experimental de baixa potência. ...	86
Tabela 5.1	–	Ensaio para determinação do rendimento.	105
Tabela 5.2	–	Consumo de recurso computacional do algoritmo de rastreamento da ressonância.	106

LISTA DE ABREVIATURAS E SIGLAS

<i>IEA</i>	<i>International Energy Agency</i>
<i>STEPS</i>	<i>Stated Policies Scenario</i>
<i>APS</i>	<i>Announced Pledges Scenario</i>
<i>COP26</i>	Conferência das Nações Unidas sobre as Mudanças Climáticas
<i>NZE</i>	<i>Net Zero Emissions by 2050 Scenario</i>
<i>ZEVs</i>	<i>Zero Emissions Vehicles</i>
<i>EVs</i>	<i>Electric Vehicles</i>
<i>PHEVs</i>	<i>Plug-in Hybrid Electric Vehicles</i>
<i>FCEVs</i>	<i>Fuel Cell Electric Vehicles</i>
<i>EPE</i>	Empresa de Pesquisa Energética
<i>AC</i>	<i>Alternating Current</i>
<i>DC</i>	<i>Direct current</i>
<i>ZVS</i>	<i>Zero Voltage Switching</i>
<i>ZCS</i>	<i>Zero Current Switching</i>
<i>PFC</i>	<i>Power Factor Correction</i>
<i>FP</i>	Fator de Potência
<i>THD</i>	<i>Total Harmonic Distortion</i>
<i>DAB</i>	<i>dual-active bridge</i>
<i>MOSFET</i>	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
<i>SiC</i>	<i>Silicon Carbide</i>
<i>RMS</i>	<i>Root Mean Square</i> (valor eficaz)
<i>ZCP</i>	<i>Zero-Crossing Point</i>
<i>PCP</i>	<i>Peak Current Point</i>
<i>DSP</i>	<i>Digital Signal Processor</i>
<i>A/D</i>	<i>Conversor Analógico/Digital</i>
<i>MSPS</i>	<i>Mega Samples per Second</i>

LISTA DE SÍMBOLOS

I_{o-RMS}	Corrente RMS de saída
i_{o-pk}	Corrente de saída de pico
v_o	Tensão de saída
i_o	Corrente de saída
v_{in}	Tensão de entrada
i_{in}	Corrente de entrada
f_{SW}	Frequência de comutação
T_{SW}	Período de comutação
t_{DT}	Tempo de <i>dead-time</i>
L_m	Indutância de magnetização
L_{kp}	Indutância de dispersão do primário
L_{ks}	Indutância de dispersão do secundário
C_{rp}	Capacitor de ressonância do primário
C_{rs}	Capacitor de ressonância do secundário
C_o	Capacitor de saída
C_{OSS}	Capacitância parasita de saída do MOSFET
i_{pri}	Corrente do primário do transformador
$I_{pri-RMS}$	Corrente RMS do primário do transformador
i_{sec}	Corrente do secundário do transformador
$I_{sec-RMS}$	Corrente RMS do secundário do transformador
i_{Lm}	Corrente de magnetização do transformador
i_{Lm-pk}	Pico de corrente de magnetização do transformador
i_o	Corrente de saída do <i>full-bridge</i> secundário
I_o	Corrente de saída média do <i>full-bridge</i> secundário
v_{Lm}	Tensão sobre a indutância de magnetização do transformador
n_p	Número de espiras do primário do transformador
n_s	Número de espiras do secundário do transformador
$1 : N$	Relação de transformação do transformador
Φ	Fluxo magnético
\mathfrak{S}	Força magnetomotriz
\mathfrak{R}	Relutância
N_e	Número de espiras
$\Delta\Phi$	Variação do fluxo magnético
ΔI_{Lm}	Variação da corrente de magnetização
B	Densidade de fluxo magnético
ΔB	Variação da densidade de fluxo magnético
A_e	Área efetiva do núcleo
δ	Profundidade de penetração de corrente
μ_0	Permeabilidade magnética do vácuo
σ	Condutividade elétrica do cobre

LISTA DE SÍMBOLOS

r_o	Raio do condutor
R_{dc}	Resistência DC do condutor
R_{ac}	Resistência AC equivalente do condutor considerando o efeito <i>skin</i>
J_{pri}	Densidade de corrente no condutor primário
J_{sec}	Densidade de corrente no condutor secundário
S_{pri}	Seção do condutor primário
S_{sec}	Seção do condutor secundário
S_{cond}	Seção do condutor
$n_{cond-pri}$	Número de condutores em paralelo no primário do transformador
$n_{cond-sec}$	Número de condutores em paralelo no secundário do transformador
$l_{cond-pri}$	Comprimento do cabo primário do transformador
$l_{cond-sec}$	Comprimento do cabo secundário do transformador
R_{DC-pri}	Resistência DC do primário do transformador
R_{DC-sec}	Resistência DC do secundário do transformador
$P_{cobre-pri}$	Perdas no cobre primário do transformador
$P_{cobre-sec}$	Perdas no cobre secundário do transformador

LISTA DE APÊNDICES E ANEXOS

Apêndice A – Código do MATLAB para plotar a relação R_{ac}/R_{dc} considerando o efeito <i>skin</i> dos condutores	118
Apêndice B – Código do MATLAB para determinar o fator de acoplamento do transformador	119
Apêndice C – Código do PSIM para simulação do algoritmo de rastreamento da ressonância	122

SUMÁRIO

1 INTRODUÇÃO	19
1.1 MODOS DE CARREGAMENTO	22
1.1.1 Modo de recarga 1	23
1.1.2 Modo de recarga 2	23
1.1.3 Modo de recarga 3	24
1.1.4 Modo de recarga 4	24
1.2 OBJETIVOS	25
1.3 ORGANIZAÇÃO DO TRABALHO	25
2 TOPOLOGIAS DE CONVERSORES BIDIRECIONAIS ..	27
2.1 CONVERSORES DE ESTÁGIO ÚNICO	27
2.2 CONVERSORES DE DOIS ESTÁGIOS	30
2.2.1 Conversores AC/DC bidirecionais	30
2.2.2 Conversor DC/DC <i>dual-active bridge</i> (DAB)	32
2.2.3 Conversor DC/DC <i>half-bridge series resonant</i>	36
2.2.4 Conversor DC/DC <i>full-bridge</i> LLC	37
2.2.5 Conversor DC/DC CLLLC	38
2.2.5.1 <i>Análise de Ganho</i>	38
2.2.5.2 <i>Pontos de Operação</i>	41
2.3 CONCLUSÃO	44
3 PROJETO DO CONVERSOR CLLLC	45
3.1 CARGA COM CORRENTE SENOIDAL	47
3.2 INDUTÂNCIA DE MAGNETIZAÇÃO	50
3.3 TRANSFORMADOR	54
3.3.1 Núcleo e Número de Espiras	55
3.3.2 Enrolamentos	56
3.3.3 Entreferro	59
3.3.4 Estimativa de Perdas no Cobre	61
3.3.5 Estimativa de Perdas no Núcleo	62
3.3.6 Fator de Acoplamento	63
3.4 CAPACITORES DE RESSONÂNCIA	66
3.5 CAPACITOR DE SAÍDA	70
3.6 PERDAS NAS CHAVES	72
3.7 ESTIMATIVA DE EFICIÊNCIA	73
3.8 SIMULAÇÕES	74
3.9 CONCLUSÃO	79
4 TÉCNICA DE RASTREIO DA RESSONÂNCIA	80

4.1 PRINCÍPIO BÁSICO E SENSORIAMENTO	81
4.2 ALGORITMO DE RASTREIO	82
4.3 RESULTADOS DE SIMULAÇÃO	83
4.4 RESULTADOS EXPERIMENTAIS EM PROTÓTIPO DE BAIXA POTÊNCIA	85
4.4.1 Circuito Experimental	85
4.4.2 Ensaios e Desempenho	86
4.5 CONCLUSÃO	89
5 RESULTADOS EXPERIMENTAIS	90
5.1 DESCRIÇÃO DA PLATAFORMA EXPERIMENTAL	90
5.2 RASTREIO DA RESSONÂNCIA APLICADO AO CONVERTOR	93
5.2.1 Instante de Amostragem	93
5.2.2 Ensaio de Rastreo	94
5.3 OPERAÇÃO COM FREQUÊNCIA RASTREADA	101
5.4 RENDIMENTO	105
5.5 RECURSO COMPUTACIONAL	106
6 CONSIDERAÇÕES FINAIS	107
6.1 SUGESTÕES DE TRABALHOS FUTUROS	108
6.2 ARTIGOS PUBLICADOS	109
REFERÊNCIAS	110
APÊNDICES	117

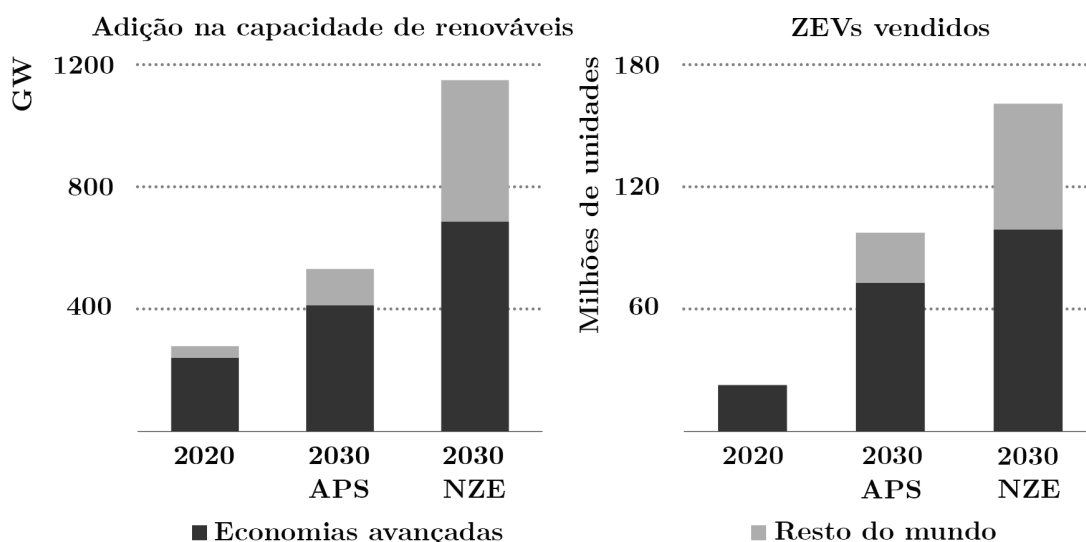
1 INTRODUÇÃO

A *International Energy Agency* (IEA) realizou estimativas relacionadas ao consumo e geração de energias globais considerando diferentes cenários até 2050. O *Stated Policies Scenario* (STEPS) considera as ações de redução de gases do efeito estufa em andamento. O *Announced Pledges Scenario* (APS) considera ações de redução de gases já anunciadas pelos países na Conferência das Nações Unidas sobre as Mudanças Climáticas (COP26). O *Net Zero Emissions by 2050 Scenario* (NZE) considera as ações necessárias para garantir uma estabilização de 1,5 °C no aumento de temperatura global (IEA, 2021).

Quando o assunto é transportes e mobilidade urbana, a principal alternativa sustentável são os *Zero Emissions Vehicles* (ZEVs), veículos que não emitem gases provenientes de combustão. Como exemplo de ZEVs pode-se citar: *Electric Vehicles* (EVs), veículos elétricos alimentados exclusivamente por baterias recarregáveis, *Plug-in Hybrid Electric Vehicles* (PHEVs), veículo híbridos (motor elétrico e combustão) recarregáveis que operam o motor a combustão apenas quando não existe uma fonte de energia elétrica disponível, *Fuel Cell Electric Vehicles* (FCEVs), veículos elétricos movidos por célula combustível e alimentados por hidrogênio líquido pressurizado (IEA, 2021).

Na Figura 1.1 estão ilustradas as previsões no incremento da capacidade de geração por meio de energias renováveis e o aumento do número de ZEVs vendidos até o ano de 2030 considerando os cenários APS e NZE.

Figura 1.1 – Incremento na capacidade de energias renováveis e aumento do número de ZEVs vendidos até 2030.

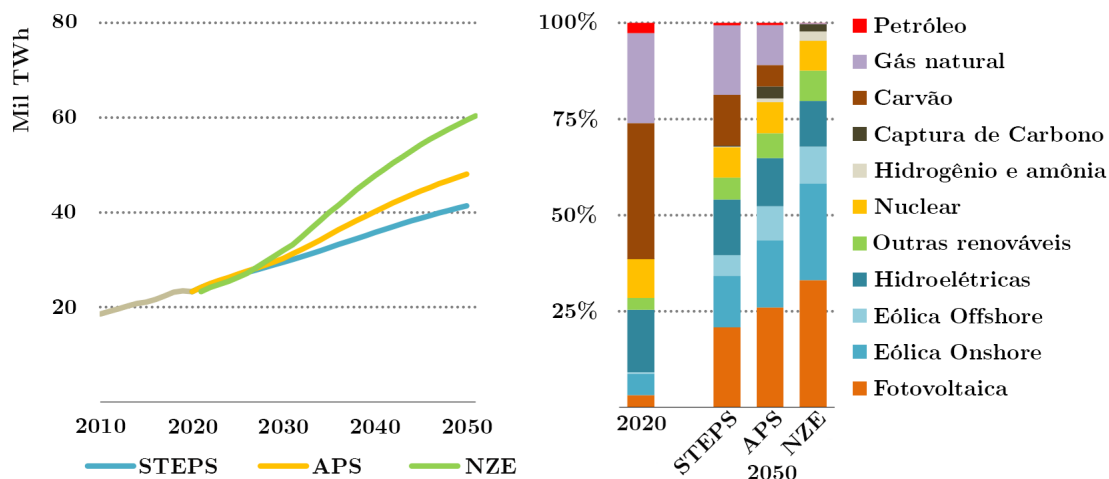


Fonte: Traduzido de IEA (2021).

Como pode-se observar na Figura 1.1, é importante que o incremento no número de ZEVs seja acompanhado de uma mudança nas fontes de energia elétrica a fim de manter a sustentabilidade e não transferir a emissão dos veículos para as usinas geradoras. Na

Figura 1.2 está ilustrada a previsão no incremento da demanda de energia elétrica, bem como as fontes geradoras para os diferentes cenários até o ano de 2050.

Figura 1.2 – Demanda global de eletricidade e fontes de geração por cenário.



Fonte: Traduzido de IEA (2021).

Constata-se pela Figura 1.2 que o consumo global de energia elétrica deve crescer entre 79 % e 161 % até o ano de 2050, acompanhado por incrementos significativos na geração proveniente de fontes renováveis, fator decisivo para a redução na emissão de gases poluentes. No ano de 2020 as energias renováveis foram responsáveis por 27 % da demanda elétrica global, parcela que deve alcançar entre 60 % e 87 % desta demanda considerando os cenários STEPS e NZE respectivamente.

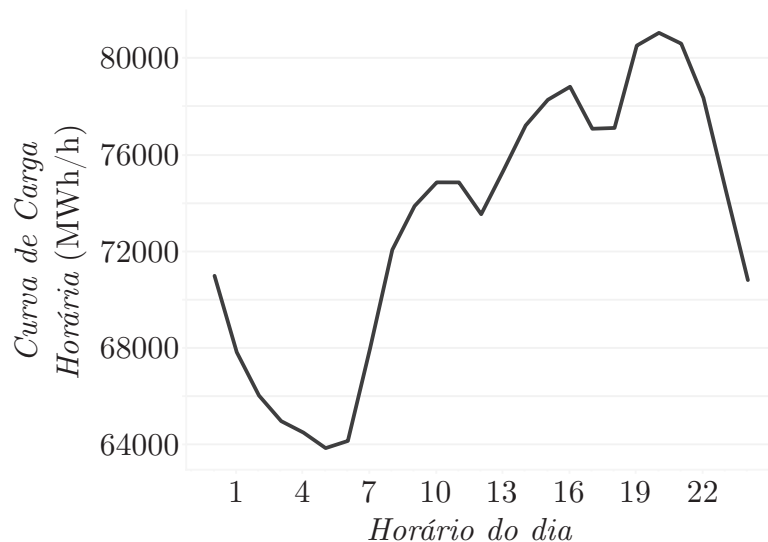
No Brasil, dados da Empresa de Pesquisa Energética (EPE) afirmam que 31,2 % da energia usada no ano de 2020 foi destinada aos transportes, entretanto, as maiores fontes desta energia ainda são de derivados do petróleo, como o óleo diesel e a gasolina, que somados, correspondem a 69,8 % da matriz de transportes. O etanol ocupa uma parcela significativa de 19,3 % e os veículos elétricos ficam abaixo de 0,25 % do consumo de toda a frota nacional. Este cenário deve mudar nos próximos anos, acompanhando a tendência mundial de redução na emissão de gases (EPE, 2021).

O uso de energias renováveis na matriz elétrica brasileira em 2014 foi de 74,5 %, montante constituído em sua maioria pelas fontes hídricas (65,2 %), seguido por biomassa (7,3 %) e eólica (2 %). Desde então a parcela de renovável da matriz elétrica nacional vem crescendo, atingindo 84,76 % em 2020, onde ocorreu uma redução nas fontes hídricas (65,2 %), todavia, acompanhada de um incremento na biomassa (9,1 %), eólica (8,8 %) e solar (1,66 %) (EPE, 2021). Este incremento na utilização de energias limpas é importante para o advento dos veículos elétricos no país.

O Brasil, assim como muitos outros países enfrenta um problema na distribuição do consumo de energia elétrica, operando com carga reduzida em períodos de baixa demanda e necessitando da injeção de potências elevadas em instantes de elevada demanda. Na

Figura 1.3 está ilustrada a curva de carga do sistema elétrico brasileiro considerando um dia útil do mês de janeiro de 2022.

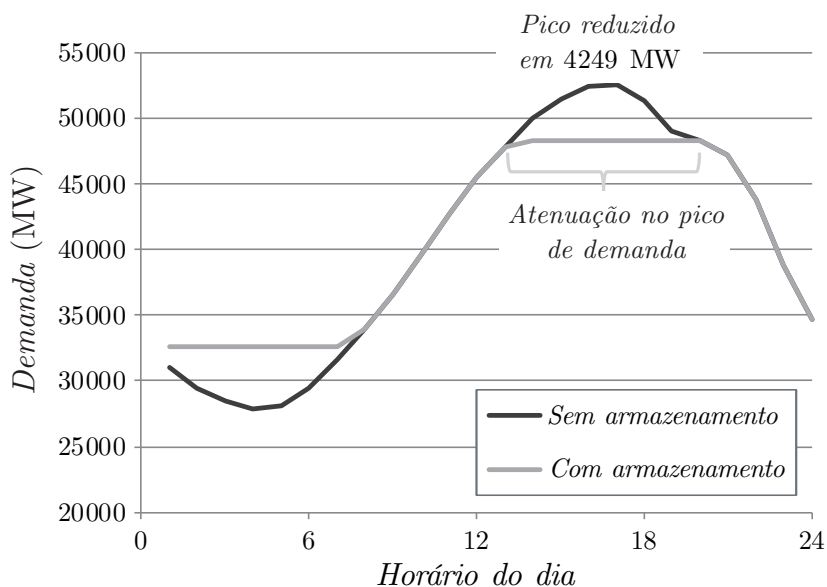
Figura 1.3 – Curva de carga horária do sistema elétrico brasileiro para um dia útil de janeiro de 2022.



Fonte: Adaptado de ONS (2022).

Algumas pesquisas estudam a viabilidade da implementação de sistemas armazenadores de energia nos horários de fora da ponta e suprir o consumo nos horários de ponta. Denholm (2018) avaliou a implementação de dois sistemas com capacidades distintas empregados no estado da Califórnia, Estados Unidos da América. Na Figura 1.4 pode-se observar a resposta obtida por Denholm (2018) considerando baterias com capacidade para suprir um pico de demanda de 4 horas.

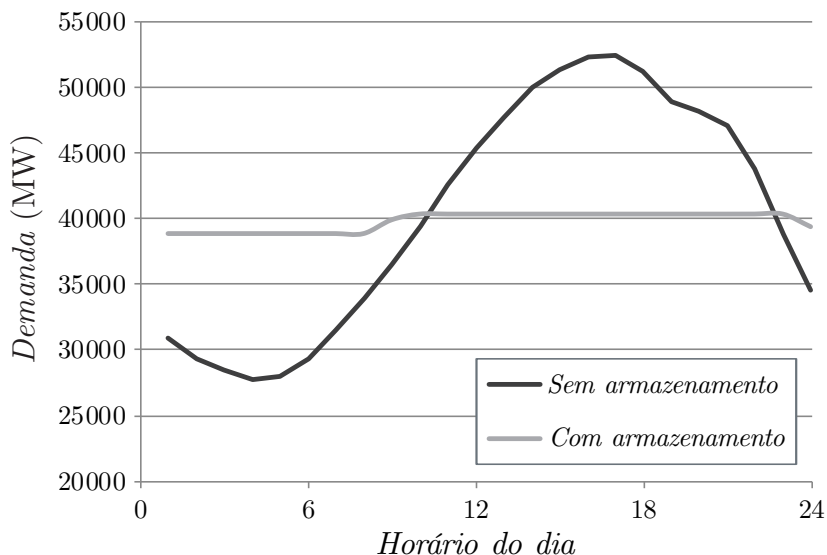
Figura 1.4 – Impacto no pico de demanda com sistema de armazenamento de 4 horas.



Fonte: Adaptado de Denholm (2018).

Na Figura 1.5 está apresentado o resultado obtido considerando baterias com capacidade para suprir um pico de demanda de 8 horas.

Figura 1.5 – Impacto no pico de demanda com sistema de armazenamento de 8 horas.



Fonte: Adaptado de Denholm (2018).

Observa-se pelos resultados apresentados nas Figuras 1.4 e 1.5 que sistemas armazenadores de energia podem ser uma solução aos picos de demanda da rede elétrica, entretanto, ainda possuem elevado custo de implementação. Pensando na redução de custos em sistemas dedicados para este fim, Balen (2017) pontua que os veículos elétricos apresentam a possibilidade de utilizar suas baterias como unidades de armazenamento, tornando o EV parte formadora do sistema elétrico. Esta ideia denomina-se *Vehicle to Grid* (V2G).

Para que o V2G seja possível considerando a infraestrutura de instalações elétricas residenciais e comerciais existem é necessário que o carregador integrado ao veículo possua capacidade de operação bidirecional, efetuando a carga das baterias em baixas demandas da rede e devolvendo energia para a rede em instantes de elevada demanda.

1.1 MODOS DE CARREGAMENTO

A seguir serão abordados os modos de recarga presentes na norma IEC 61851-1-2017, adotada no Brasil pela adaptação da Associação Brasileira de Normas Técnicas.

1.1.1 Modo de recarga 1

O modo de recarga 1 consiste na conexão utilizando tomadas AC padrão de até 16 A e 250 V (monofásico) ou 480 V (trifásico). Considerando uma rede monofásica com tensão de 220 V a limitação de potência é de 3,5 kW. No cabo são requeridos apenas os condutores de alimentação e aterramento de proteção, não empregando nenhum tipo de função piloto ou contatos auxiliares de comando. Este método é proibido em alguns países por não oferecer as condições de segurança adequadas, uma vez que não integra sistemas de proteção contra choques elétricos (DDR). Na Figura 1.6 está ilustrada a conexão deste modo de recarga.

Figura 1.6 – Conexão do modo de recarga 1.

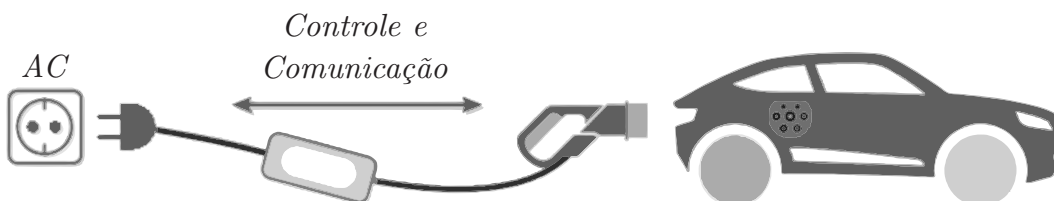


Fonte: Adaptado de Best EV Chargers (2020).

1.1.2 Modo de recarga 2

O modo de recarga 2 utiliza tomadas AC padrão de até 32 A e 250 V (monofásico) ou 480 V (trifásico). Considerando uma rede monofásica com tensão de 220 V a limitação de potência é de 7 kW. Nesta conexão são necessários os condutores de alimentação, aterramento de proteção e função piloto de comando. Neste método é obrigatório o emprego de sistema de proteção contra choques elétricos entre o VE e o plugue em caixa de controle integrada ao cabo. Esta caixa deve estar a, no máximo, 30 cm do plugue. Na Figura 1.7 pode-se observar a conexão deste modo de recarga.

Figura 1.7 – Conexão do modo de recarga 2.

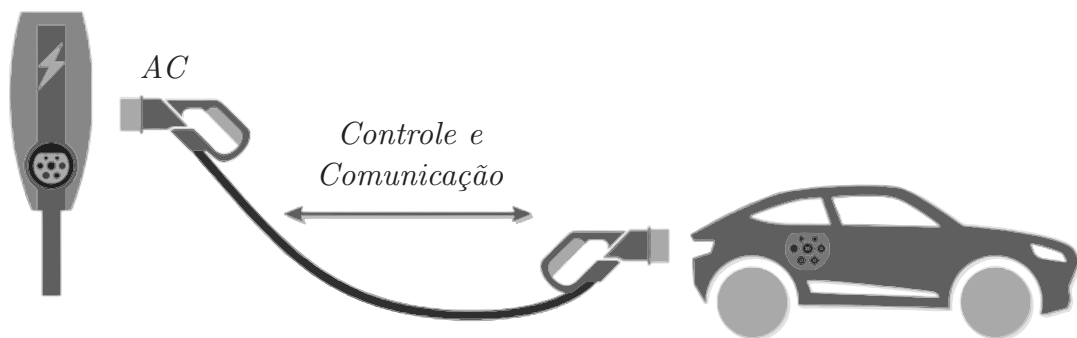


Fonte: Adaptado de Best EV Chargers (2020).

1.1.3 Modo de recarga 3

O modo de recarga 3 é semelhante ao modo 2, com a diferença de que é realizada uma conexão permanente com a rede (caixa em parede ou similar) com função piloto e proteções contra choque elétrico integrados. As potências típicas deste modo são 3,7 kW / 7,4 kW (monofásico) e 11 kW / 22 kW (trifásico). Na Figura 1.8 está ilustrada a caixa permanente, bem como a conexão desta ao veículo.

Figura 1.8 – Conexão do modo de recarga 3.



Fonte: Adaptado de Best EV Chargers (2020).

1.1.4 Modo de recarga 4

O modo de recarga 4 consiste na utilização de estações externas ao veículo, realizando o carregamento com corrente contínua e potências elevadas. Este método não é voltado para instalações domésticas, uma vez que emprega tensões e correntes elevadas (até 500 V e 200 A). Na Figura 1.9 pode-se observar a estação externa de recarga e sua conexão ao veículo.

Figura 1.9 – Conexão do modo de recarga 4.



Fonte: Adaptado de Best EV Chargers (2020).

Como o foco principal deste trabalho é o conversor isolador para carregadores

on-board de EVs, o projeto será realizado visando a compatibilidade com os modos de recarga 1, 2 e 3.

1.2 OBJETIVOS

O avanço na utilização futura de veículos elétricos demonstrada na Figura 1.1 realça a necessidade de maiores pesquisas e desenvolvimento na área, como novas tecnologias de baterias e conversores de energia mais eficientes, a fim de aumentar a autonomia e reduzir o consumo de energia elétrica para um mesmo trajeto. A ideia de integrar o EV a rede pode ser um caminho para a solução de alguns problemas do sistema elétrico, todavia, a necessidade de uma estação de recarga específica incrementa os custos e complexidade para instalações residenciais e comerciais existentes. Tendo em vista a integração dos EVs às instalações existentes, este trabalho propõe o desenvolvimento de um conversor isolador para integração em carregador *on-board* de alta eficiência com capacidade de operação bidirecional e compatível com os modos de recarga 1, 2 e 3.

Entre os objetivos deste trabalho pode-se citar:

- Revisão das topologias de conversores bidirecionais;
- Estudo da viabilidade de integração com carga senoidal, excluindo a necessidade de capacitores eletrolíticos;
- Apresentação de metodologia de projeto dos componentes integradores do conversor;
- Propor um técnica de acionamento e controle para viabilizar operação com a máxima eficiência possível da topologia;
- Comprovar por meio de protótipo a operação do conversor, analisando o rendimento obtido.

1.3 ORGANIZAÇÃO DO TRABALHO

Este trabalho está dividido em seis capítulos. No Capítulo 1 é apresentada uma breve introdução ao tema, bem como os objetivos inicialmente traçados.

No Capítulo 2 é realizada uma revisão bibliográfica sobre as topologias de conversores bidirecionais, são apresentados os principais trabalhos publicados na área e discutidas as vantagens e desvantagens de cada topologia, concluindo com a análise de ganho e pontos de operação do conversor CLLLC.

No Capítulo 3 são apresentados os efeitos da carga senoidal sob as baterias e a possibilidade do emprego de conversores CLLLC neste cenário. Na sequência é evidenciada a

metodologia de projeto aplicada ao conversor em questão. São realizados os dimensionamentos dos elementos reativos, transformador e semicondutores, bem como a estimativa de perdas e rendimento teórico da topologia. Por fim são apresentados os resultados de simulação computacional.

No Capítulo 4 é proposta uma técnica para a realização do rastreamento de ressonância no conversor, de modo a garantir operação sempre no ponto de máxima eficiência. A comprovação do algoritmo proposto é feita por meio de simulações e um protótipo de baixa potência é implementado.

No Capítulo 5 é descrita a plataforma experimental construída e apresentados os resultados da implementação prática. O rendimento e uso de recursos computacionais são avaliados.

O Capítulo 6 contém as considerações finais sobre o trabalho, sugestões para pesquisas futuras e artigos publicados.

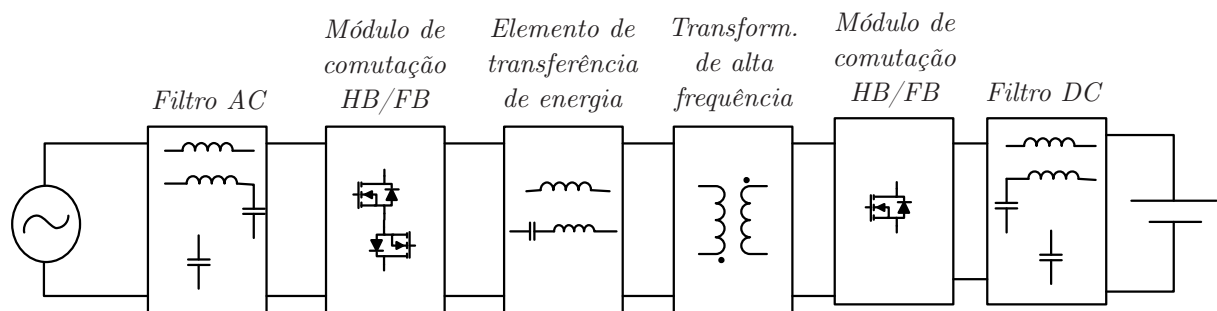
2 TOPOLOGIAS DE CONVERSORES BIDIRECIONAIS

Os carregadores *on-board* são ideais para a aplicação V2G devido a facilidade de conexão doméstica à rede. As topologias existentes são classificadas em dois grupos distintos, os carregadores de estágio único e os carregadores de dois estágios. Com o objetivo de analisar e escolher a melhor opção de conversores a serem aplicados este capítulo aborda uma breve revisão das soluções existentes.

2.1 CONVERSORES DE ESTÁGIO ÚNICO

Os conversores de estágio único realizam a interface das baterias com a rede por meio de um único conversor AC/DC. Koushki (2014) classifica estes sistemas em três diferentes etapas: AC (baixa frequência)-AC (alta frequência)-DC. A estrutura básica dos conversores de estágio único pode ser observada na Figura 2.1.

Figura 2.1 – Estrutura dos conversores de estágio único.



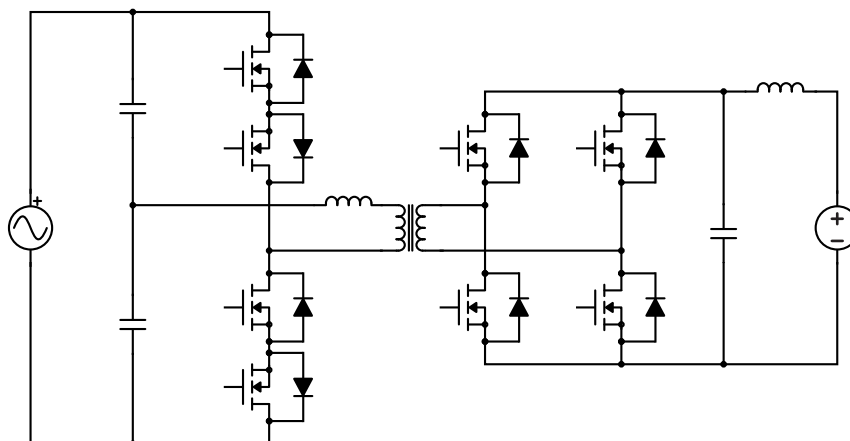
Fonte: Traduzido de Koushki (2014).

O filtro AC apresentados na Figura 2.1 tem o objetivo de filtrar o *ripple* (oscilações) de altas frequências, este filtro pode ser composto por capacitores (C), indutores (L), arranjos LC ou LCL. O módulo de chaveamento após o filtro AC tem o objetivo de elevar a frequência da rede para reduzir o tamanho dos reativos, pode apresentar diferentes topologias com chaves bidirecionais, uma vez que é necessário operar em tensões de entrada positivas e negativas. O elemento de transferência de energia pode ser L ou LC (ressonante). O transformador de alta frequência visa fornecer isolamento e combinar os níveis de tensão do lado DC com o lado AC. O filtro DC pode ser L, C ou LCL, seu papel é evitar *ripple* de alta frequência aplicado à bateria (KOUSHKI et al., 2014).

O conversor da Figura 2.2 foi aplicada por Jauch (2016), consiste basicamente em uma topologia de estágio único com unidade de comutação *half-bridge* (meia ponte) na entrada. Observa-se que este conversor possui todas as etapas apresentadas na Figura 2.1, sendo o elemento de transferência de energia a indutância de dispersão do transformador,

fazendo com que o fluxo de potência seja controlado diretamente pela tensão aplicada sobre este elemento. É aplicada uma modulação híbrida, variando a frequência de comutação e a fase entre as chaves do primário e secundário, obtendo *Zero Voltage Switching (ZVS)* para toda a faixa de operação, ao custo de uma modulação complexa.

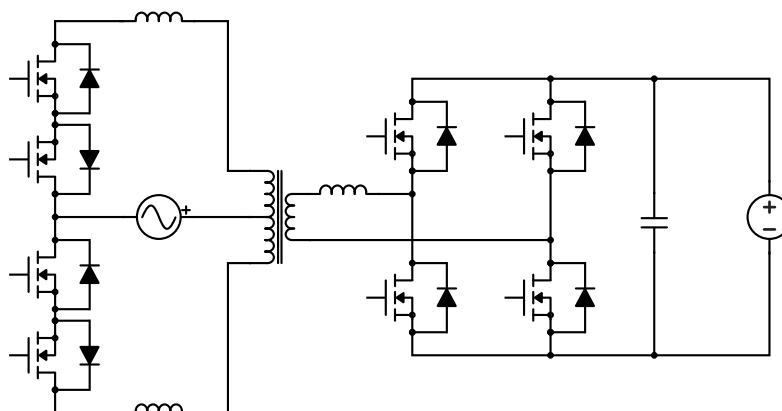
Figura 2.2 – Conversor de estágio único com primário em topologia *half-bridge*.



Fonte: Adaptado de Jauch (2016).

O divisor capacitivo de entrada é um problema para o conversor da Figura 2.2, uma vez que estes capacitores são submetidos a tensão AC, além de um possível desbalanço que pode ocorrer entre os dois elementos. Para excluir a necessidade deste divisor sem aumentar o número de chaves, Castelino (2012) insere uma derivação central no transformador, formulando um conversor com primário em *push-pull*, o qual está ilustrado na Figura 2.3. O lado DC desta topologia pode operar em ZVS e o lado AC em *Zero Current Switching (ZCS)*, dependendo da modulação empregada.

Figura 2.3 – Conversor de estágio único com primário em topologia *push-pull*.

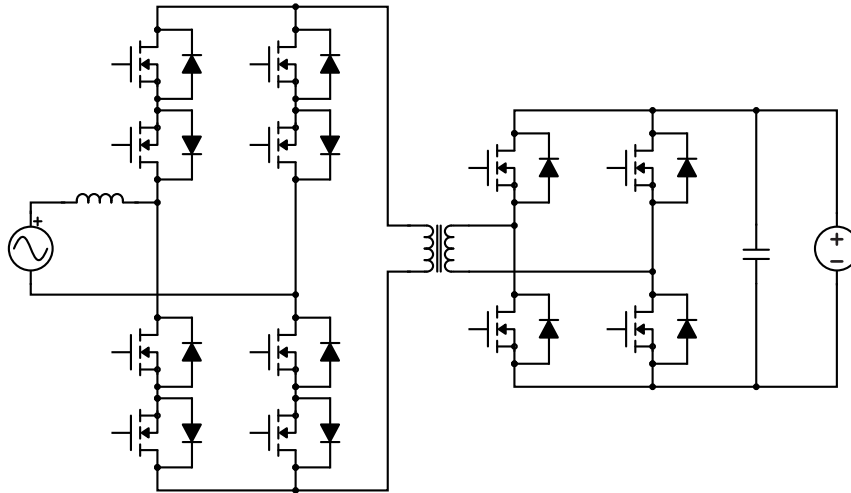


Fonte: Adaptado de Castelino (2012).

O divisor de tensão capacitivo de entrada presente na Figura 2.2 também pode ser substituído sem que exista a necessidade de uma derivação central no transformador, este processo é realizado substituindo os capacitores por duas chaves bidirecionais. Desta

forma tem-se uma topologia de estágio único com unidade de comutação *full-bridge* (ponte completa) no lado da rede, a qual foi proposta por Norrga (2006) e pode ser observada na Figura 2.4. O lado DC desta topologia pode operar em ZVS e o lado AC em ZCS em toda a faixa de operação, entretanto, é necessária a aplicação de uma modulação bastante complexa.

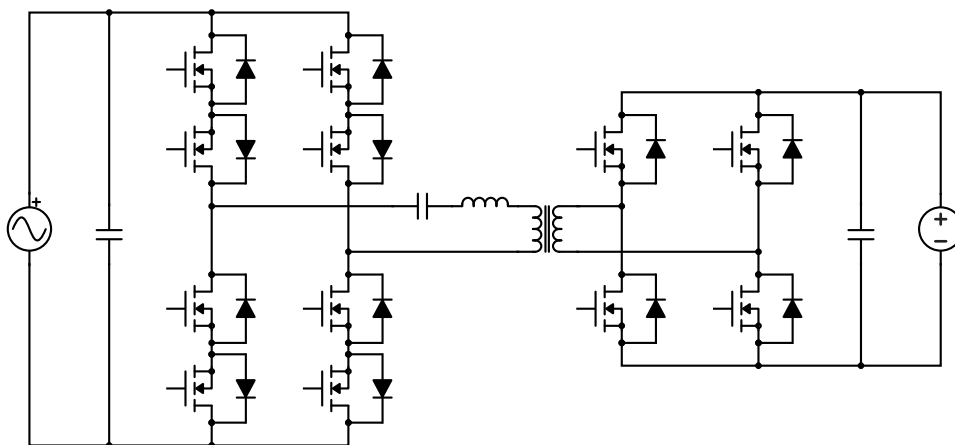
Figura 2.4 – Conversor de estágio único com primário em topologia *full-bridge*.



Fonte: Adaptado de Norrga (2006).

Buscando reduzir a complexidade de modulação sem afetar as perdas por comutação das chaves, Vaishnav (2011) propõe a substituição do indutor de transferência de energia por um tanque ressonante série LC, obtendo o conversor da Figura 2.5.

Figura 2.5 – Conversor ressonante LC de estágio único com primário em topologia *full-bridge*.



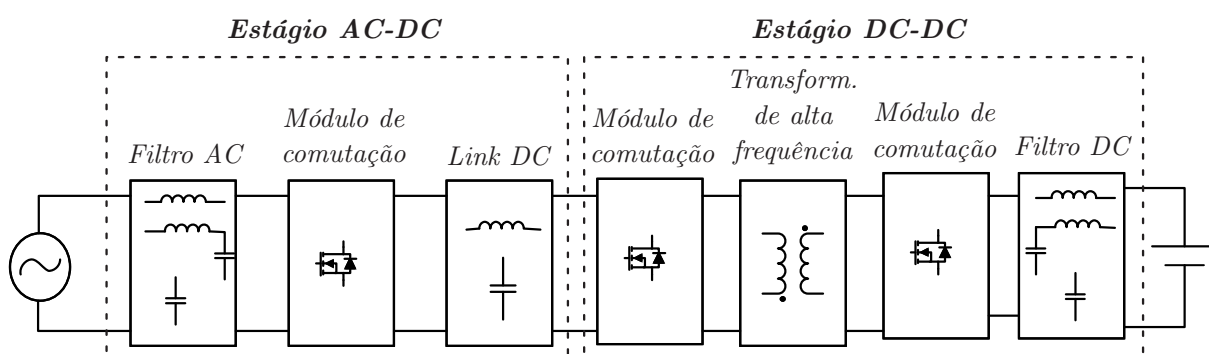
Fonte: Adaptado de Vaishnav (2011).

A topologia da Figura 2.5 é facilmente acionada pelo controle do *duty cycle* (ciclo de trabalho) do lado DC e a alteração de fase entre as duas pontes, desta forma é possível garantir ZVS em toda a faixa de operação.

2.2 CONVERSORES DE DOIS ESTÁGIOS

Os conversores de dois estágios apresentam um barramento DC intermediário antes do transformador de alta frequência, portanto sendo constituídos por uma topologia AC/DC seguida de uma DC/DC. Esta configuração acrescenta um maior grau de liberdade, uma vez que é possível operar um maior número de chaves de forma independente para alcançar um objetivo de controle. Koushki (2014) classifica estes sistemas em quatro diferentes etapas: AC (baixa frequência)-DC-AC (alta frequência)-DC. A estrutura básica dos conversores de dois estágios pode ser observada na Figura 2.6.

Figura 2.6 – Estrutura dos conversores de dois estágios.



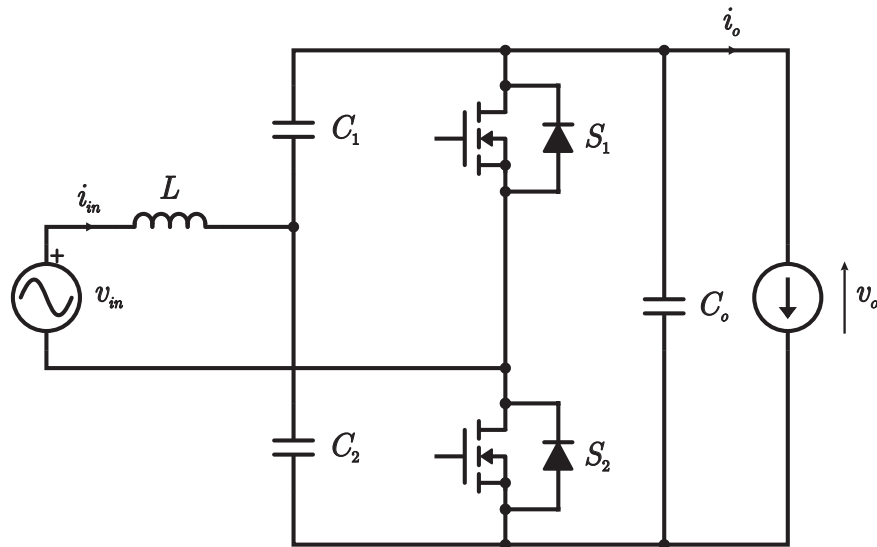
Fonte: Traduzido de Koushki (2014).

Os blocos aplicados na estrutura da Figura 2.6 são semelhantes aos já descritos na Figura 2.1, com a principal diferença aos módulos de comutação, que nas topologias de dois estágios não necessitam de chaves bidirecionais, uma vez que a tensão sobre os mesmos é sempre positiva. O barramento DC formado na saída do estágio AC/DC pode ser de tensão ou corrente constante. Os conversores de dois estágios podem apresentar inúmeras configurações possíveis, as quais serão divididas em topologias AC/DC bidirecionais e DC/DC bidirecionais isoladas para facilitar a abordagem (KOUSHKI et al., 2014) (WONG; ZHUGE; KAZERANI, 2013).

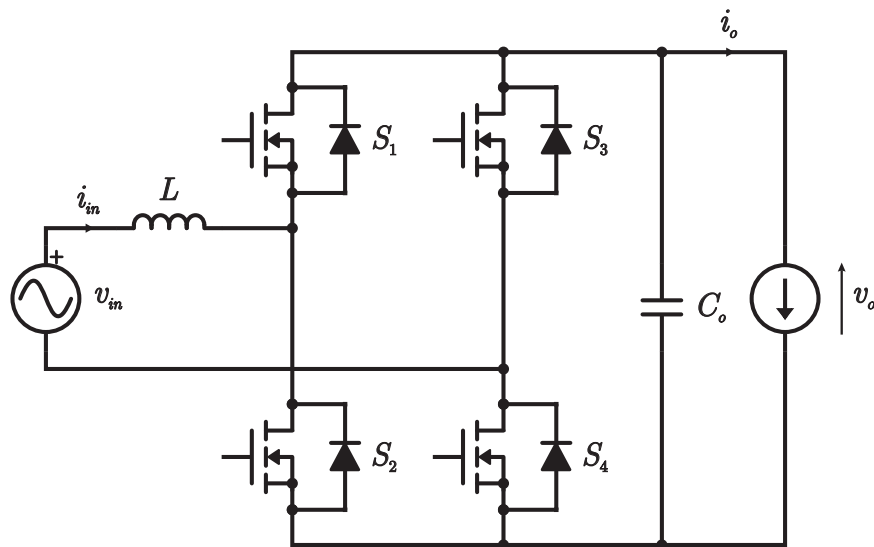
2.2.1 Conversores AC/DC bidirecionais

Para o primeiro estágio é necessária a utilização de um conversor AC/DC com capacidade de operação bidirecional. Entre as topologias mais comuns pode-se citar: *half-bridge*, *full-bridge* e conversores multiníveis (KOUSHKI et al., 2014) (KAZERANI; WONG, 2012). Singh (2003) ilustrou as topologias *half-bridge* (Figura 2.7) e *full-bridge* (Figura 2.8).

Tanto o conversor da Figura 2.7 quanto a topologia da Figura 2.8 operam como

Figura 2.7 – Conversor *half-bridge* bidirecional.

Fonte: Adaptado de Singh (2003).

Figura 2.8 – Conversor *full-bridge* bidirecional.

Fonte: Adaptado de Singh (2003).

boost (elevador) de tensão no sentido fonte-carga, devendo integrar um sistema de controle *Power Factor Correction* (PFC) para que a corrente drenada da rede elétrica no carregamento das baterias tenha elevado Fator de Potência (FP) e reduzida *Total Harmonic Distortion* (THD). Os conversores operam ainda como *buck* (rebaixador) de tensão no sentido carga-fonte, tendo a capacidade de injetar energia na rede.

O conversor *full-bridge* apresenta a desvantagem de possuir duas chaves a mais que o *half-bridge*, entretanto esta topologia integra inúmeras vantagens, como a redução em 50% das perdas por condução, uma vez que a corrente sobre cada chave é a metade quando comparada ao *half-bridge* e as perdas por efeito Joule são proporcionais ao quadrado da

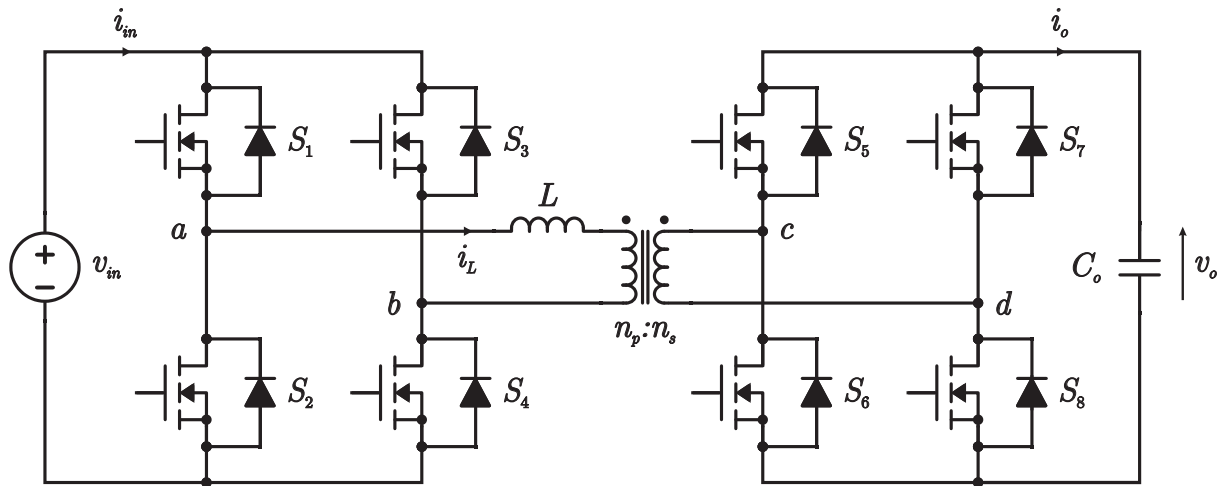
corrente elétrica circulante (HE; KHALIGH, 2017). Por este motivo o conversor *full-bridge* é largamente aplicado com a finalidade de interface com a rede elétrica (FERREIRA et al., 2011) (WONG; ZHUGE; KAZERANI, 2013) (YAN et al., 2013) (EBRAHIMI et al., 2014) (KIM; KANG, 2015) (GU et al., 2016) (LIU et al., 2016) (KWON; CHOI, 2017) (LU et al., 2018) (TRAN; SUTANTO; MUTTAQI, 2018) (TRAN et al., 2019) (GOHARI; ABBASZADEH, 2020).

Outras opções para conversores AC/DC bidirecionais são as topologias multiníveis: *T-Type*, *Neutral-Point Clamped* (NPC), *flying capacitor* e *cascaded multilevel*. Todavia estes conversores apresentam um maior número de chaves e tem sua aplicação voltada para sistemas de tensões elevadas, uma vez que a tensão sobre cada chave é reduzida (SINGH et al., 2003). Por este motivo os conversores multiníveis não foram considerados para a aplicação em questão.

2.2.2 Conversor DC/DC *dual-active bridge* (DAB)

Para o segundo estágio é necessária a utilização de um conversor DC/DC com capacidade de operação bidirecional. Entre as topologias mais comuns pode-se citar o *dual-active bridge* (DAB), o qual foi inicialmente proposto por Kheraluwala (1992) e está apresentado na Figura 2.9.

Figura 2.9 – Conversor *dual-active bridge*.



Fonte: Adaptado de Kheraluwala (1992).

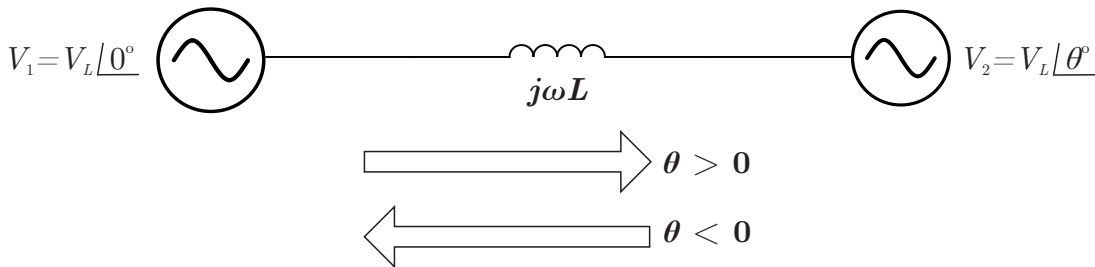
A topologia DAB é composta por duas unidades de chaveamento *full-bridge*, um transformador e um indutor como elemento de transferência de energia. Pode-se citar como as principais vantagens do DAB: necessidade de filtros reduzidos, possibilidade de operar com baixas perdas de chaveamento (ZVS), elevada densidade de potência, alta eficiência, fluxo bidirecional de energia e baixa sensibilidade aos elementos parasitas do

sistema (KHERALUWALA et al., 1992) (TEXAS INSTRUMENTS, 2019).

Kheraluwala (1992) pontua que os conversores ressonantes na época eram largamente estudados para elevadas densidades de potência, todavia aplicados a sistemas de baixa potência, devido ao problema do estresse de tensão imposto aos semicondutores limitados. O DAB se mostrou como uma possibilidade interessante para aplicações de elevadas potências, pois aplica componentes de menor tensão e permite a utilização da própria indutância de dispersão do transformador como o elemento principal de transferência de energia.

A operação do DAB baseia-se no fluxo de potência transferido entre as duas pontes, esta análise é análoga ao fluxo de potência transferido entre dois barramentos de tensão em um sistema de potência e está ilustrado na Figura 2.10 (TEXAS INSTRUMENTS, 2019).

Figura 2.10 – Fluxo de potência entre barramentos de tensão.

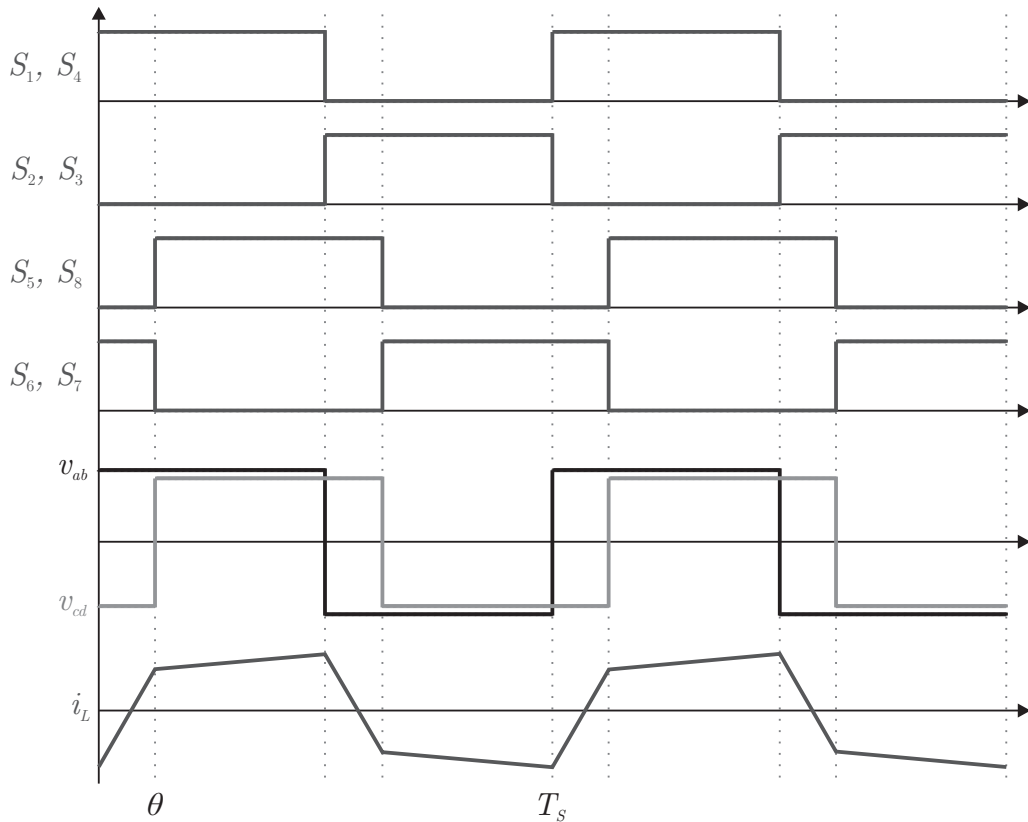


Fonte: Adaptado de Texas Instruments (2019).

O indutor presente na Figura 2.10 é o elemento de transferência de energia. Desta forma, é possível concluir que a transferência de potência entre os barramentos pode ser controlada pela defasagem entre as tensões sintetizadas por cada unidade de comutação. A modulação convencional aplicada ao DAB consiste em operar todas as chaves com 50% de *duty cycle*, os interruptores diagonais ligam e desligam simultaneamente, gerando uma tensão quadrada na saída da ponte. Esta modulação é largamente aplicada devido a sua simplicidade de implementação (KHERALUWALA et al., 1992) (TEXAS INSTRUMENTS, 2019) (WALTER; DE DONCKER, 2003) (SU; PENG; ADAMS, 2002) (DEMETRIADES; NEE, 2008b). As formas de onda estão ilustradas na Figura 2.11.

O circuito equivalente do conversor DAB considerando a capacitância de saída das chaves semicondutoras para o instante θ está ilustrado na Figura 2.12. No momento exatamente anterior à θ ocorreu a abertura das chaves S_6 e S_7 . Pode-se observar que todas as chaves da ponte secundárias estão abertas e a corrente sobre o indutor é positiva, efetuando a carga das capacitâncias de S_6 e S_7 , bem como a descarga de S_5 e S_8 . Quando as tensões sobre S_5 e S_8 começam a ficar negativas, ocorre a polarização dos diodos internos destas chaves. Neste instante é possível efetuar o acionamento de S_5 e S_8 com ZVS. O *dead-time* (tempo morto, no qual as duas chaves ficam abertas) deve ser corretamente sintonizado de modo a garantir que o efeito de comutação suave seja

Figura 2.11 – Formas de ondas do DAB com modulação convencional.

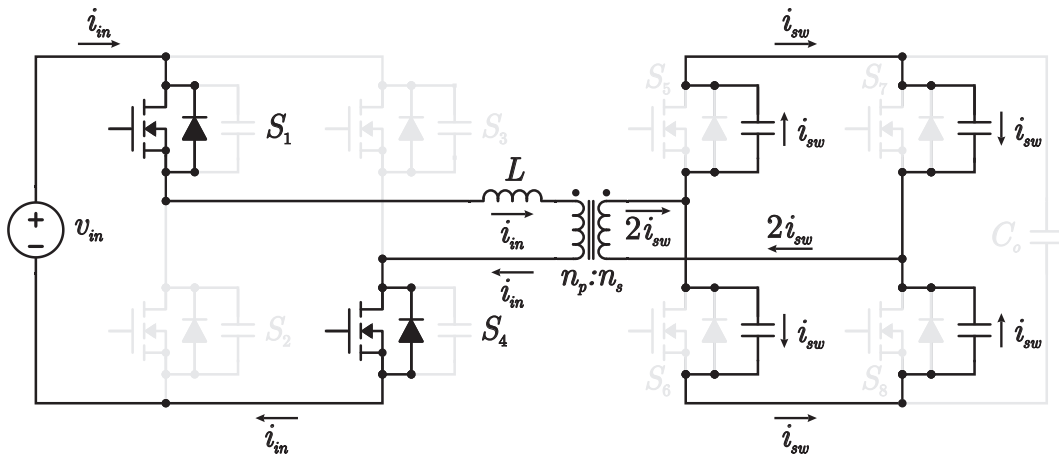


Fonte: Adaptado de Hou (2020).

alcançado (KHERALUWALA et al., 1992) (DEMETRIADES; NEE, 2008b).

Importante salientar que o ZVS no conversor DAB para a modulação convencional ocorre apenas para *turn-on* das chaves, as perdas por *turn-off* são elevadas, uma vez que a abertura das chaves ocorre com elevadas correntes, comprometendo o rendimento para frequências de comutação altas (LIU et al., 2015) (YU; HSIAO; WENG, 2020).

Figura 2.12 – Circuito equivalente do DAB para o instante θ .

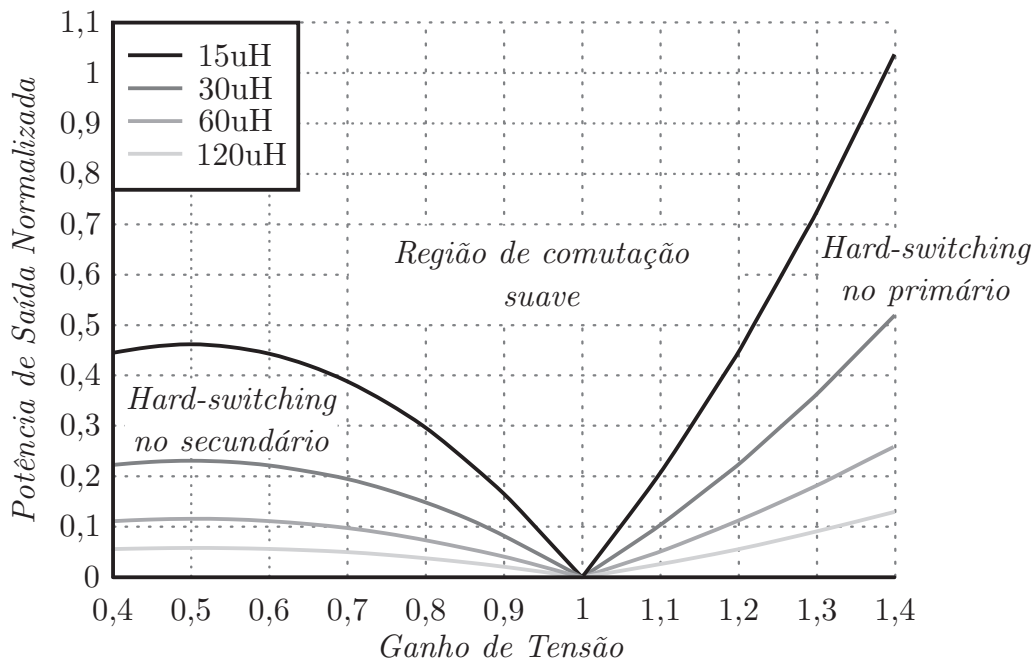


Fonte: Adaptado de Texas Instruments (2019).

Outro fator importante a considerar sobre a operação do DAB em ZVS é que a corrente no instante θ deve ser sempre positiva, bem como deve manter a lógica anteriormente abordada para os demais pontos de comutação. Sabendo que a corrente sobre um indutor pode ser descrita em função da tensão sobre ele imposta pela Equação 2.1, é possível concluir que a forma de onda de corrente apresentada na Figura 2.11 pode sofrer alterações em função da tensão de entrada, tensão de saída e defasagem entre as pontes (θ). A Texas Instruments (2019) traçou as curvas de operação em ZVS para variações de potência, ganho de tensão e indutâncias, os resultados estão ilustrados na Figura 2.13.

$$i_L(t) = \frac{1}{L} \int v_L(t) dt \quad (2.1)$$

Figura 2.13 – Faixas de ZVS e transferência de potência do DAB para diferentes ganhos de tensão e indutâncias.



Fonte: Adaptado de Texas Instruments (2019).

Observa-se na Figura 2.13 que valores de indutância elevados aumentam a faixa de operação em ZVS para cargas reduzidas, melhorando o desempenho do ponto de vista das perdas por comutação, entretanto, aumentar a indutância faz com que a corrente circulante seja maior para uma mesma potência transferida, uma vez que a energia reativa é incrementada, afetando as perdas por condução. Importante lembrar que a análise da Figura 2.13 considera apenas o sinal da corrente no instante de comutação, desconsiderando a sua amplitude, assim sendo, mesmo para ganho de tensão unitário, é possível a perda de ZVS em potências reduzidas, uma vez que a corrente nos instantes de comutação não será suficiente para efetuar a carga/descarga dos capacitores no *dead-time* projetado (STEIGERWALD, 1996) (TEXAS INSTRUMENTS, 2019).

Com o objetivo de aumentar a eficiência do conversor DAB pelo incremento nas

regiões de ZVS, novos sistemas de acionamento foram estudados. Bai (2008) propôs a modulação *dual-phase-shift*, a qual consiste em inserir dois diferentes ângulos de defasagem, um primeiro entre as pontes e um segundo entre os braços de uma mesma ponte. As vantagens alcançadas foram a redução de energia reativa, redução da corrente circulante para uma mesma potência e expansão da faixa de operação em ZVS (HOU; LI, 2020) (BAI; MI, 2008).

Oggier (2006) propôs a modulação *extended-phase-shift* para o conversor DAB, o princípio consiste em inserir dois diferentes ângulos de defasagem, um primeiro entre as pontes e um segundo para os braços de uma das pontes (primária ou secundária), sendo que a outra ponte opera em dois níveis (sincronismo entre os braços). Semelhante ao método *dual-phase-shift*, a modulação *extended-phase-shift* também pode ser usada para diminuir a corrente circulante, expandir a faixa de ZVS e reduzir a energia reativa (OGGIER et al., 2006) (OGGIER, 2009) (JAIN; AYYANAR, 2011) (DEMETRIADES; NEE, 2008a).

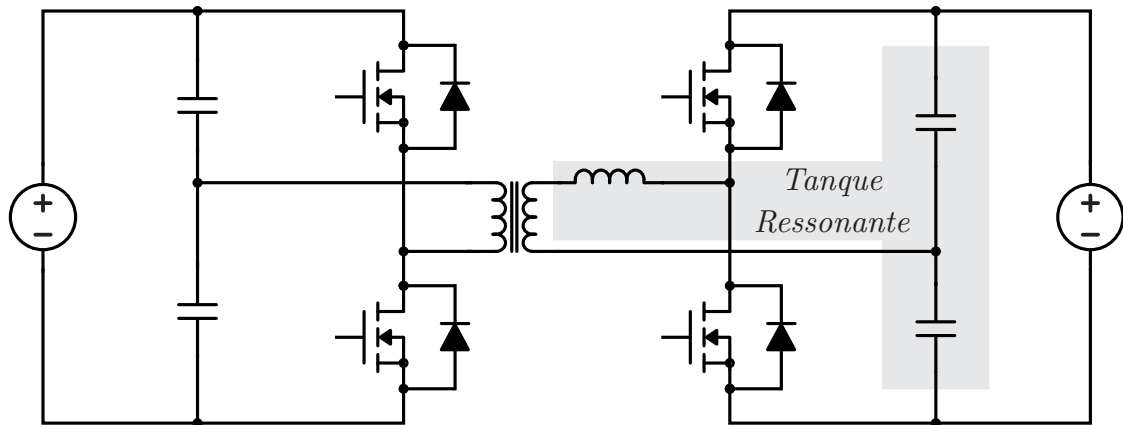
Krismer (2006) desenvolveu a modulação *triple-phase-shift*, que é semelhante ao método *dual-phase-shift*, com a diferença que os braços de cada uma das pontes podem apresentar diferentes ângulos de defasagem, ou seja, cada um dos braços de cada uma das pontes podem operar sobre qualquer defasagem. Esta modulação apresenta o maior grau de liberdade de acionamento, permitindo a mínima corrente circulante (mínimas perdas de condução), mínima energia reativa e máxima faixa de operação em ZVS, sob o custo de uma complexa análise de operação e controle (KRISMER; ROUND; KOLAR, 2006) (KRISMER; KOLAR, 2008) (WU; De Silva; DUNFORD, 2012) (HUANG et al., 2016).

O conversor DAB foi largamente aplicado em sistema de carregamento de baterias com a capacidade V2G (WANG et al., 2018) (LU et al., 2018) (TRAN et al., 2019) (KIM; KANG, 2015) (FERREIRA et al., 2011) (SEGARAN; HOLMES; MCGRATH, 2011).

2.2.3 Conversor DC/DC *half-bridge series resonant*

Uma opção ao conversor DAB com elemento de transferência de energia indutivo são as topologias que substituem o indutor por um tanque ressonante com o objetivo de melhorar as regiões de ZVS com a aplicação de modulação simplificada. Kwon (2017) propôs o conversor da Figura 2.14.

Kwon (2017) implementou um carregador bidirecional para EV sem a utilização de capacitores eletrolíticos, com o objetivo de aumentar a vida útil do circuito. A retirada dos capacitores eletrolíticos faz com que a corrente entregue à bateria tenha elevada componente senoidal, necessitando que o conversor DC/DC opere sobre constante variação de carga (0 - 100 %). Como visto anteriormente, existem dificuldades em manter o ZVS no conversor DAB com cargas reduzidas, para solucionar este problema foi proposta a

Figura 2.14 – Conversor *half-bridge* ressonante série.

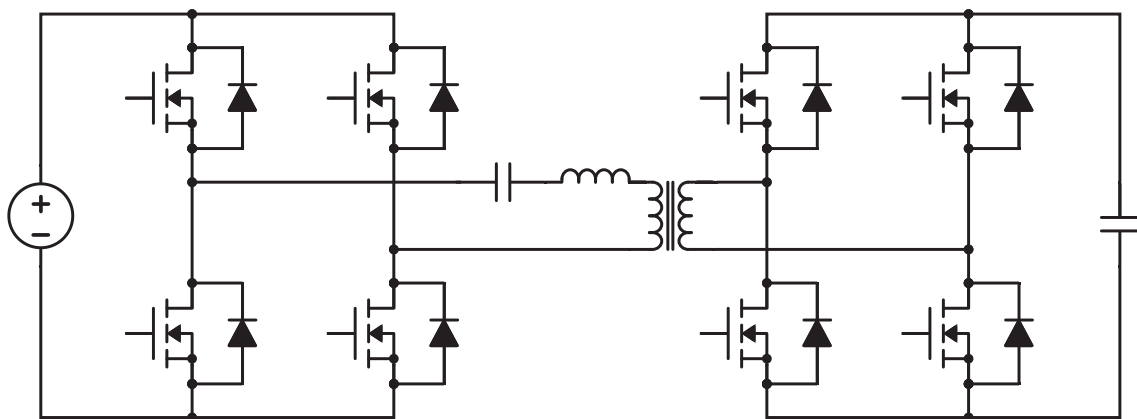
Fonte: Adaptado de Kwon (2017).

utilização da topologia *half-bridge series resonant*.

A opção por esta topologia se dá ao fato de que existe um ponto de operação onde é possível desacoplar a dependência de carga do ZVS, ou seja, é possível garantir ZVS mesmo sem carga aplicada, uma vez que a corrente no instante de comutação será sempre igual a corrente de magnetização do transformador. A desvantagem de operar neste ponto é o ganho sempre constante, não permitindo nenhuma espécie de modulação (KWON; CHOI, 2017) (HE; KHALIGH, 2017) (YAN et al., 2013).

2.2.4 Conversor DC/DC *full-bridge* LLC

Outra topologia proposta para o carregamento de baterias para EVs é o *full-bridge* LLC, a qual está ilustrada na Figura 2.15.

Figura 2.15 – Conversor *full-bridge* LLC.

Fonte: Adaptado de Gu (2016).

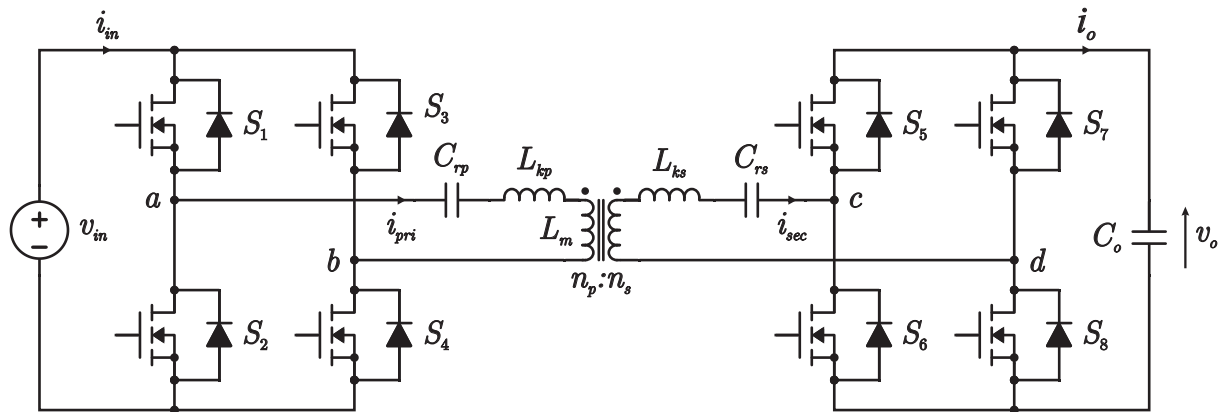
A topologia da Figura 2.15 substitui os capacitores de divisão de tensão do conver-

por *half-bridge series resonant* por chaves, acrescentando um novo capacitor em série com o transformador. Apresenta as mesmas vantagens do *half-bridge series resonant*, a diferença se concentra principalmente na disposição dos componentes e na corrente circulante em cada chave, que é menor para o módulo de chaveamento *full-bridge* em comparação com o *half-bridge* (GU et al., 2016) (EBRAHIMI et al., 2014) (HE; KHALIGH, 2017).

2.2.5 Conversor DC/DC CLLC

A topologia *full-bridge* LLC analisada na bibliografia desconsidera o efeito da indutância de dispersão do secundário do transformador, compensando apenas os reativos da dispersão primária, pensando em solucionar este problema, foi implementado o conversor CLLC (Figura 2.16), que nada mais é do que a versão simétrica do *full-bridge* LLC (CHEN; RONG; LU, 2010).

Figura 2.16 – Conversor CLLC.



Fonte: Adaptado de Chen (2010).

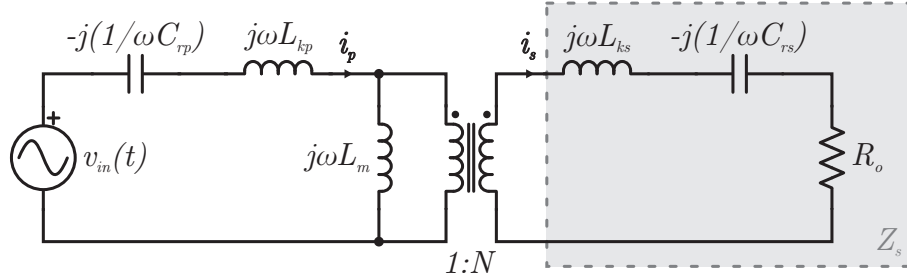
O conversor CLLC permite a comutação das duas pontes em sincronismo quando operando na frequência de ressonância formada entre $C_{rp} - L_{kp}$ e entre $C_{rs} - L_{ks}$. Isso garante a operação no ponto de máxima eficiência da topologia, assegurando ZVS no primário e ZCS no secundário em qualquer situação de carga, tornando esta topologia uma excelente opção para aplicações DC/DC isoladas (JUNG et al., 2013) (ZAHID et al., 2015) (LEE et al., 2017) (GU et al., 2016) (QU et al., 2019).

2.2.5.1 Análise de Ganho

Como em qualquer topologia ressonante, as características de ganho do conversor CLLC estão diretamente relacionadas com os elementos reativos e suas respectivas im-

pedâncias para as diferentes frequências de chaveamento possíveis. Na Figura 2.17 está ilustrado o tanque ressonante do conversor.

Figura 2.17 – Tanque ressonante CLLLC.



Fonte: Autor.

A impedância equivalente do secundário pode ser calculada:

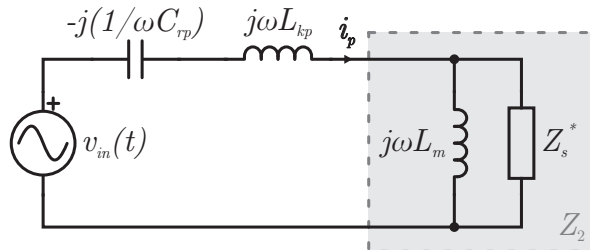
$$Z_s = R_o + j\omega L_{ks} - j\frac{1}{\omega C_{rs}} \quad (2.2)$$

Pode-se refletir a impedância do secundário para o primário:

$$Z_s^* = \frac{Z_s}{N^2} \quad (2.3)$$

Simplificando o circuito da Figura 2.17 com a impedância do secundário refletida para o primário, obtém-se o esquemático equivalente da Figura 2.18.

Figura 2.18 – Circuito equivalente do ressonante CLLLC refletido ao primário.



Fonte: Autor.

Na Equação 2.4 é calculada a impedância equivalente Z_2 pelo paralelo entre a impedância secundária refletida e a indutância de magnetização do transformador.

$$Z_2 = \frac{Z_s^* \cdot j\omega L_m}{Z_s^* + j\omega L_m} \quad (2.4)$$

Por fim pode-se determinar a impedância total do tanque ressonante (Equação 2.5) e a corrente primária (Equação 2.6).

$$Z_T = Z_2 + j\omega L_{kp} - j\frac{1}{\omega C_{rp}} \quad (2.5)$$

$$i_p(t) = \frac{v_{in}(t)}{Z_T} \quad (2.6)$$

Na Equação 2.7 calcula-se a tensão sobre Z_2 que por sua vez é igual a tensão sobre Z_s^* . A reflexão deste parâmetro para o secundário é definido na Equação 2.8.

$$v_{Z_2}(t) = v_{Z_s^*}(t) = Z_2 \cdot i_p(t) \quad (2.7)$$

$$v_{Z_s}(t) = v_{Z_s^*}(t) \cdot N \quad (2.8)$$

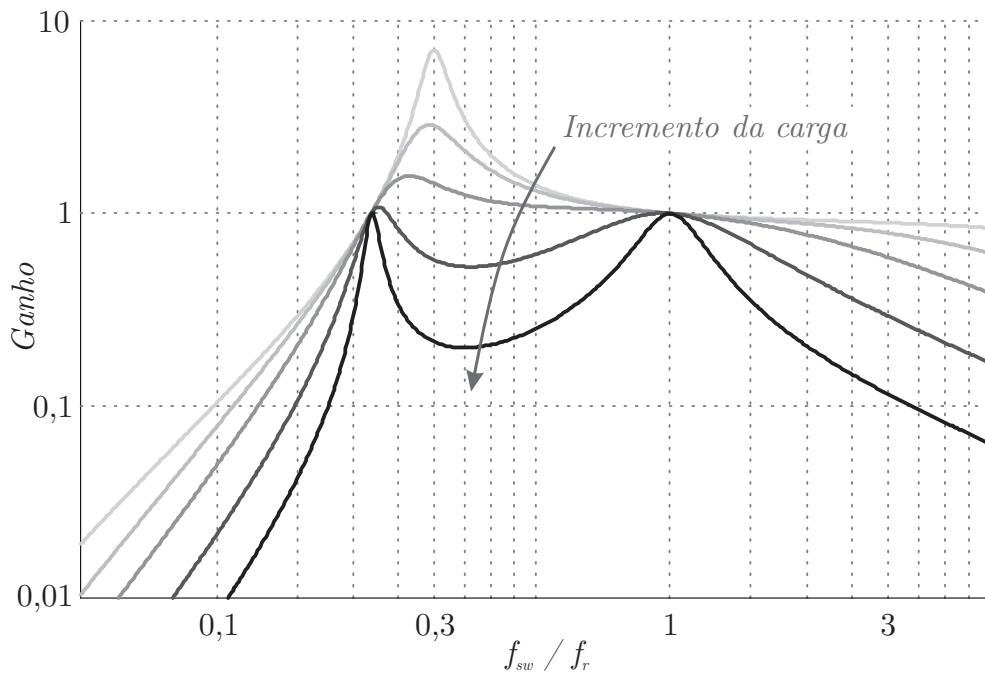
Tendo a tensão de saída do transformador pode-se determinar a corrente do secundário (Equação 2.9) e a tensão sobre R_o (Equação 2.10).

$$i_s(t) = \frac{v_{Z_s}(t)}{Z_s} \quad (2.9)$$

$$v_o(t) = i_s(t) \cdot R_o \quad (2.10)$$

Tendo a tensão de saída ($v_o(t)$) e a tensão de entrada ($v_{in}(t)$) é possível determinar o ganho do tanque ressonante pela relação: $v_o(t)/v_{in}(t)$. Na Figura 2.19 está ilustrado o ganho do conversor em função da relação entre a frequência de chaveamento e a frequência de ressonância (frequência normalizada) para diferentes valores de carga e relação unitária no transformador.

Figura 2.19 – Características de ganho de tensão do conversor CLLC.



Fonte: Autor.

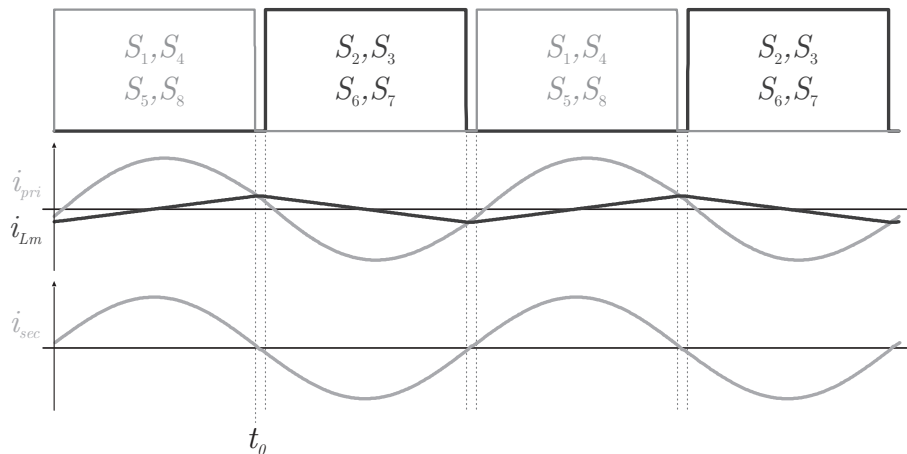
Como pode-se observar na Figura 2.19, o ganho de tensão se aproxima do ganho encontrado em conversores LLC para situações de carga reduzida, uma vez que os elementos reativos do secundário não afetam o ganho. Já para operação com cargas elevadas, o circuito apresenta duas ressonâncias, característica proveniente do circuito de quarta ordem resultante. Para este caso o ganho do circuito ressonante é limitado à 1 e está localizado no ponto onde a frequência de chaveamento é exatamente igual à frequência de ressonância (JUNG et al., 2013) (ZAHID et al., 2015) (LEE et al., 2017) (GU et al., 2016) (QU et al., 2019).

2.2.5.2 Pontos de Operação

Em conversores ressonantes LLC unidirecionais costuma-se utilizar diodos para a retificação de saída, resultando em correntes de carga sempre positivas, uma vez que o retificador não controlado tem apenas esta capacidade de fluxo de corrente. Para conversores bidirecionais, onde o retificador não controlado é substituído por uma ponte completa controlada, passa a existir possibilidade de fluxo de corrente em sentido reverso na carga. Desta forma, a maioria das aplicações que substituem os diodos por *Metal Oxide Semiconductor Field Effect Transistor* (MOSFET) utilizam-se de técnicas de retificação síncrona, operando as chaves controladas da mesma forma que os diodos, evitando corrente reversa na carga (FENG et al., 2010) (FENG et al., 2011) (WANG; DUSMEZ; KHALIGH, 2014).

Para a realização do chaveamento na frequência de ressonância, não é necessária a operação do secundário como retificador síncrono, uma vez que a corrente de ressonância secundária encontra-se em fase com a tensão sintetizada no inversor primário. Nesta condição o secundário pode ser operado em sincronismo com o primário, como ilustrado na Figura 2.20 (GU et al., 2016).

Figura 2.20 – Formas de onda do conversor CLLC para $f_{SW} = f_R$.

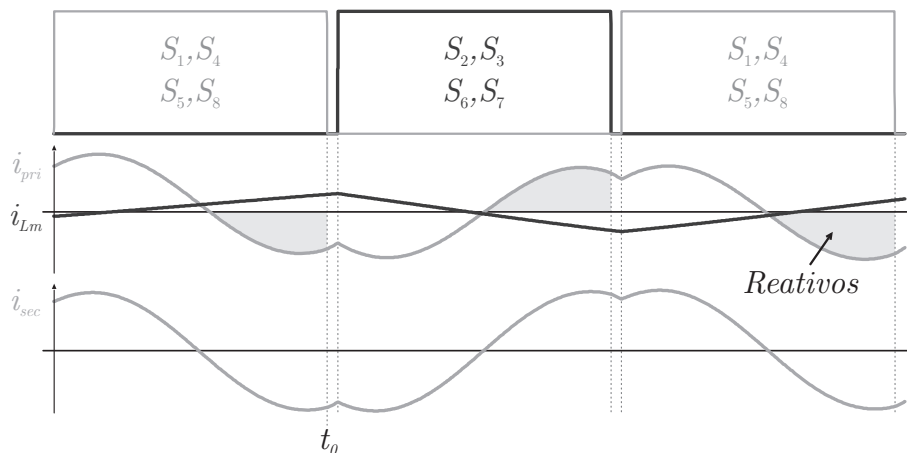


Fonte: Autor.

Na Figura 2.20 está ilustrada a operação do conversor onde $f_{SW} = f_R$, para este caso, a energia reativa é mínima (apenas magnetização do transformador), otimizando a transferência de potência com a menor corrente possível, minimizando as perdas por condução. A corrente primária no instante de comutação é sempre igual à i_{Lm} , garantindo ZVS no primário mesmo sob variações de carga, uma vez que a corrente de magnetização é dependente apenas da tensão do barramento. A corrente secundária no instante de comutação é sempre nula, garantindo ZCS no secundário.

Quando a frequência de comutação (f_{SW}) é menor que a frequência de ressonância (f_R), existe elevado fluxo de energia reativa, sendo necessária uma maior corrente para a mesma potência de saída, resultando em maiores perdas por condução. Quando S_1 e S_4 estão abrindo, a corrente primária é negativa, provocando comutação dissipativa no primário. Da mesma forma, a corrente negativa garante ZVS para o secundário. As formas de onda podem ser observadas na Figura 2.21.

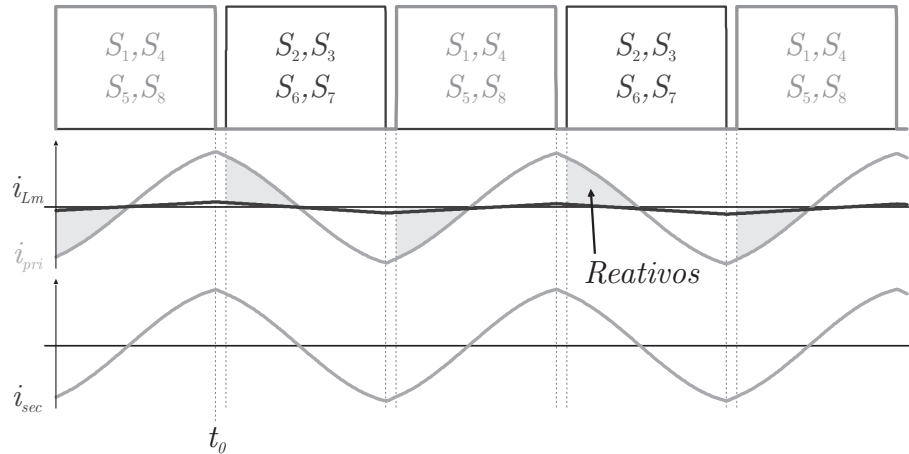
Figura 2.21 – Formas de onda do conversor CLLC para $f_{SW} < f_R$.



Fonte: Autor.

Por fim, na Figura 2.22 são apresentadas as formas de onda para $f_{SW} > f_R$, esta condição também apresenta elevado fluxo de reativos, afetando negativamente as perdas por condução. Todavia, ainda é garantido ZVS para o primário, com corrente no instante da comutação dependente da carga, aumentando as perdas por *turn-off* das chaves. O secundário opera em condições de comutação dissipativa.

De modo a comparar as perdas do conversor em cada ponto de operação, foi elaborada a Tabela 2.1, na qual também está inserido o nível de harmônicas sintetizadas e a performance geral obtida. Pode-se constatar que realizar a comutação em frequências diferentes da ressonância com as pontes primária e secundária em sincronismo acarreta aumento nas perdas de comutação e condução, sendo estes pontos de operação indesejáveis. Manter o conversor trabalhando na ressonância garante a máxima eficiência, todavia, o ganho do circuito ressonante será sempre unitário, tendo o único controle possível garantido pela relação de espiras do transformador.

Figura 2.22 – Formas de onda do conversor CLLLC para $f_{SW} > f_R$.

Fonte: Autor.

Tabela 2.1 – Comparação dos diferentes pontos de operação do conversor CLLLC.

Performance	$f_{SW} < f_R$	$f_{SW} > f_R$	$f_{SW} = f_R$
Perdas <i>Turn-on</i> MOSFETs primário	Altas	ZVS	ZVS
Perdas <i>Turn-off</i> MOSFETs primário	ZVS	Altas	Baixas
Perdas <i>Turn-on</i> MOSFETs secundário	ZVS	Altas	ZCS
Perdas <i>Turn-off</i> MOSFETs secundário	Altas	ZVS	ZCS
Energia Reativa	Máxima	Elevada	Mínima
Perdas por Condução	Altas	Moderadas	Baixas
Perdas por Comutação no primário	Altas	Moderadas	Baixas
Perdas por Comutação no secundário	Moderadas	Altas	Baixas
Harmônicas	Altas	Moderadas	Baixas
Performance Geral	Ruim	Moderada	Ótima

Fonte: Autor.

Yu (2020) comparou o desempenho dos conversores DAB e CLLLC a fim de escolher a melhor topologia para aplicações de carregamento de EVs. Na Tabela 2.2 estão apresentados os resultados. Pode-se observar que a topologia CLLLC apresenta vantagens com relação as perdas por *turn-on* da chaves, uma vez que não necessita aumentar a energia reativa para garantir maiores faixas de operação em ZVS. Constata-se um melhor desempenho também nas perdas por *turn-off* (menor corrente na abertura das chaves) e perdas reduzidas de condução mesmo com controle simplificado. As vantagens do DAB se concentram no maior range de ganho de tensão e a exclusão de necessidade de retificação síncrona mesmo operando em diferentes defasagens, sendo que para o CLLLC é necessário operar na frequência de ressonância para garantir todas as vantagens citadas.

Tendo a comparação do conversor CLLLC com as demais topologias apresentadas, conclui-se que trata-se de uma excelente opção para aplicações de elevado rendimento, uma vez que tem a capacidade de garantir altas eficiências mesmo com a utilização de

Tabela 2.2 – Comparação dos diferentes pontos de operação do conversor CLLC.

	DAB	CLLC
Perdas <i>Turn-on</i>	Baixas/Médias - L elevado (maior faixa de ZVS)	Baixas (L_m para garantir ZVS)
Perdas <i>Turn-off</i>	Altas	Baixas
Perdas por Condução	Altas (mod. convencional) ou Baixas (demais mod.)	Baixas (quando L_m elevado)
Range de Ganho	Alto (bom para barramento de tensão fixa)	Baixo (bom para barramento de tensão variável)
Controle do Conversor	Simples (mod. convencional) ou Complexo (demais mod.)	Simples (variação de frequência)
Retificação Síncrona	Não necessária	Não necessária para $f_{SW} = f_R$

Fonte: Adaptado de Yu (2020).

modulação simples. Portanto, o conversor CLLC será adotado e operado com ganho fixo, onde o controle da tensão de saída será realizado pela variação do barramento de entrada, assim como já abordado em outras pesquisas (GU et al., 2016) (JIANG et al., 2013) (FENG et al., 2013) (WANG; DUSMEZ; KHALIGH, 2014) (LIU et al., 2016) (LI; JIANG, 2016) (POONAHOLA; BAYHAN; ABU-RUB, 2017) (LAI; YU, 2018).

2.3 CONCLUSÃO

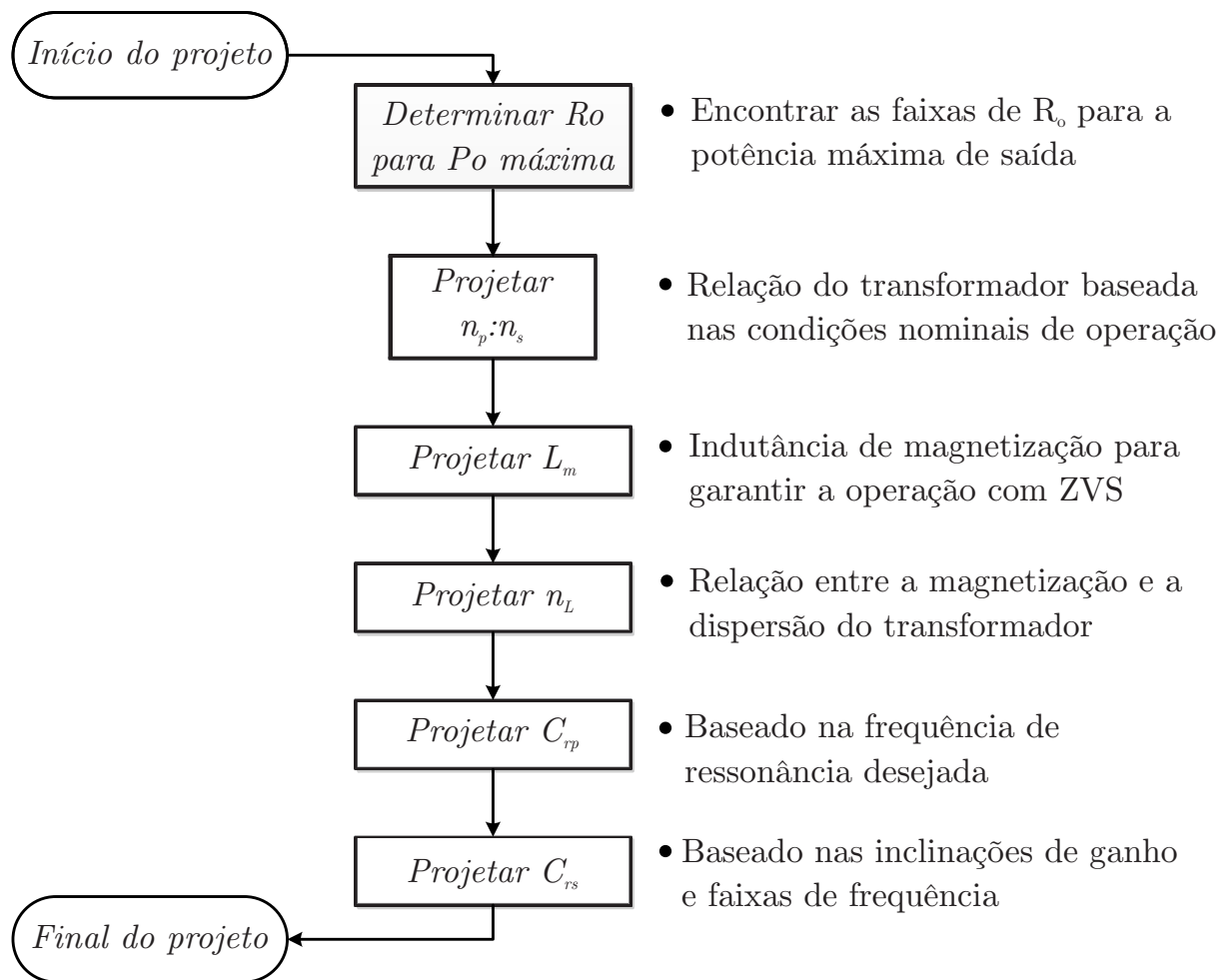
Pode-se concluir que as topologias ressonantes surgem como excelente opção para a etapa isoladora de carregadores *on-board*, garantindo otimização de eficiência com a desvantagem de operação em pequenas variações de ganho, ou ainda, ganho fixo. Paralelo a isto as topologias de dois estágios apresentam vantagens do ponto de vista de controle, uma vez que possuem um maior grau de liberdade proveniente do desacoplamento entre os estágios, fator que viabiliza a integração de barramentos variáveis, vantajosos aos conversores ressonantes.

Constata-se ainda que o conversor CLLC garante comutação suave em todas as chaves para qualquer situação de carga, diferente da topologia DAB convencional, assegurando elevada eficiência e densidade de potência independente da energia reativa circulante. A topologia permite ainda a aplicação em carga com corrente senoidal, a qual será abordada no capítulo subsequente. É importante lembrar que para obter todas estas vantagens do conversor é necessário garantir a operação na exata frequência de ressonância, por este motivo será desenvolvida e apresentada uma técnica de rastreamento para este ponto, assegurando o máximo rendimento da topologia.

3 PROJETO DO CONVERSOR CLLLC

O conversor CLLLC tem sua eficiência dependente dos elementos reativos, uma vez que utiliza-se da ressonância para garantir a operação com comutação suave. Neste capítulo é apresentada uma metodologia de projeto com foco no dimensionamento dos componentes da topologia e estimativa de rendimento, uma vez que o projeto assertivo é fundamental para a otimização da eficiência. Zahid (2015) traça a sequência apresentada na Figura 3.1 como um método de projeto, alcançando resultados bastante eficientes.

Figura 3.1 – Fluxograma da metodologia de projeto para o conversor CLLLC.



Fonte: Traduzido de Zahid (2015).

Outras pesquisas realizam um processo semelhante ao da Figura 3.1 conseguindo resultados satisfatórios (CHANG; LIANG; YANG, 2018) (QU et al., 2019) (Texas Instruments, 2019). Todos os projetos consideram o conversor CLLLC operando com frequência variável para o controle de ganho, fenômeno irrelevante para a pesquisa em discussão, que visa acionar a topologia sempre na frequência de ressonância. Desta forma o processo de

projeto adotado basei-se no fluxograma da Figura 3.1 com algumas alterações de modo a garantir uma eficiência ainda maior abrindo mão do controle de ganho. Para iniciar o projeto foram inicialmente definidos os requisitos do conversor, os quais estão apresentados na Tabela 3.1.

Tabela 3.1 – Requisitos iniciais do conversor CLLLC.

Parâmetro	Valor
Potência	3300 W
Faixa de tensão de saída (V_o)	250 V - 400 V
Tensão de entrada mínima (V_{in})	385 V
Frequência de comutação (f_{SW})	500 kHz
<i>Dead-time</i> (t_{DT})	50 ns (1 % do T_{SW})
Modelo dos semicondutores	LSIC1MO120E0080

Fonte: Autor.

A faixa de tensão de saída indicada na Tabela 3.1 consiste na tensão da bateria do EV, uma vez que esta será conectada diretamente à saída do conversor CLLLC. A tensão de entrada mínima baseia-se na operação do conversor de entrada, o qual opera como *boost*, não possuindo a capacidade de sintetizar em sua saída uma tensão inferior ao pico da rede elétrica. Foi adotada uma frequência de comutação muito alta, de modo a reduzir o tamanho dos elementos magnéticos, filtro de saída e a tensão sobre os capacitores ressonantes, a qual é inversamente proporcional à frequência (ZAHID et al., 2015).

Para que seja possível a operação com f_{SW} extremamente alta em tensões elevadas, foram escolhidos MOSFETs de *Silicon Carbide* (SiC). A tecnologia SiC consiste em um material que possui *bandgap* de energia (2,2-3,3 eV) superior ao silício (1,1 eV), bem como uma capacidade dielétrica de 4 a 8 vezes maior, permitindo o desenvolvimento de chaves com camadas semicondutoras mais finas para uma mesma tensão, diminuindo a resistência série e o armazenamento de cargas minoritárias e aumentando muito a frequência de comutação dos dispositivos. Como outras vantagens do SiC sobre o silício pode-se citar a redução de perdas de comutação (baixas cargas armazenadas) e o incremento da condutividade térmica (3 vezes maior) (COOPER; AGARWAL, 2002) (ELASSER; CHOW, 2002) (HUDGINS et al., 2003).

Na Tabela 3.2 está apresentada uma comparação entre os parâmetros do MOSFET LSIC1MO120E0080 da *Littelfuse Inc.* e o MOSFET IXFK26N120P da mesma fabricante. Observa-se que a resistência série do MOSFET SiC é seis vezes menor que a do MOSFET de silício, garantindo atenuação nas perdas por condução. As capacitâncias parasitas de entrada e saída são significativamente menores, possibilitando a operação com frequências de chaveamento altas e garantindo ZVS com uma corrente menor no instante de abertura da chave. Este fator afeta o projeto de L_m , que pode ser maior para o MOSFET SiC, reduzindo a corrente circulante nas chaves. Constata-se ainda que a velocidade de

ligar/desligar a chave é muito maior na tecnologia SiC.

Tabela 3.2 – Comparação entre MOSFET SiC e silício.

Parâmetro	LSIC1MO120E0080	IXFK26N120P
Tecnologia	SiC	Silício
Tensão entre <i>dreno</i> e <i>source</i> (V_{DS})	1200 V	1200 V
Corrente de <i>dreno</i> contínua (I_D)	25 A	26 A
Resistência série (R_{DS})	80 m Ω	500 m Ω
Capacitância de entrada (C_{ISS})	1,7 nF	14 nF
Capacitância de saída (C_{OSS})	82 pF	725 pF
Carga de <i>gate</i> total (Q_G)	92 nC	255 nC
Tempo de subida (t_R)	10 ns	55 ns
Tempo de descida (t_F)	8 ns	58 ns
Tempo de recuperação do diodo (t_{rr})	21 ns	300 ns
Carga reversa do diodo (Q_{rr})	210 nC	1300 nC

Fonte: (IXYS Corporation, 2019) (LITTELFUSE, 2020).

Nos subcapítulos a seguir é abordada a técnica de carga com componente senoidal e os parâmetros projetados do conversor CLLLC baseados nos dados iniciais da Tabela 3.1.

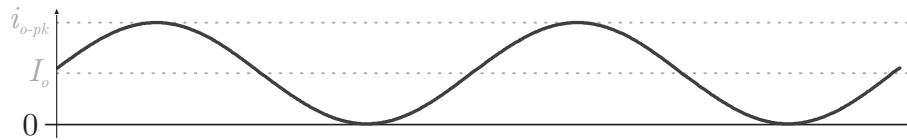
3.1 CARGA COM CORRENTE SENOIDAL

Topologias convencionais de carregadores incluem normalmente uma etapa AC/DC com PFC e uma etapa DC/DC com transformador de isolamento, assim como já abordado, entretanto é necessário elevada capacitância no barramento para suprir o *ripple* de energia de baixa frequência, bem como um sistema de controle para a corrente de entrada, tensão do barramento e tensão/corrente de carga da bateria (PRASAD; NAMUDURI; KOLLMEYER, 2015) (KWON; CHOI, 2017).

Existem algumas técnicas para reduzir a capacitância de barramento, entre as quais pode-se citar: cancelamento de *ripple*, distorção da corrente de entrada e ondulação do armazenamento de energia em indutores e capacitores juntos, mas todas as propostas incluem um maior número de componentes e incrementos de custo (PRASAD; NAMUDURI; KOLLMEYER, 2015).

Alguns trabalhos propõe efetuar a carga das baterias com componente senoidal na corrente, eliminando a necessidade de capacitores eletrolíticos no barramento, reduzindo custos, volume, peso e aumentando a vida útil do dispositivo (BALA et al., 2012) (BEH; COVIC; BOYS, 2013) (PRASAD; NAMUDURI; KOLLMEYER, 2015) (GU et al., 2016) (KWON; CHOI, 2017) (BELKAMEL et al., 2018) (NASSARY et al., 2019). A corrente aplicada à bateria está ilustrada na Figura 3.2.

Figura 3.2 – Forma de onda da corrente de carga da bateria.



Fonte: Adaptado de Kwon (2017).

A frequência do *ripple* de corrente será duas vezes maior que a frequência fundamental da rede, uma vez que para cada pico positivo e negativo da tensão de entrada será aplicado um pico positivo de corrente à bateria. Desta forma pode-se concluir que para uma rede elétrica de 60 Hz o *ripple* de corrente aplicada à bateria será 120 Hz. Algumas pesquisas comprovam que este *ripple* de baixa frequência aplicado às baterias de *íons de lítio* não afeta de forma significativa sua vida útil (BALA et al., 2012) (BEH; COVIC; BOYS, 2013) (PRASAD; NAMUDURI; KOLLMEYER, 2015).

Beh (2013) construiu um protótipo de conversor para efetuar testes de carga e descarga em baterias *Lithium Iron Phosphate* (LiFePO_4) de 3,3 V e 15 Ah. São realizados 2000 ciclos de carga/descarga nas baterias com corrente média de 10 A e o monitoramento dos parâmetros, incluindo a temperatura. Os resultados obtidos no teste estão apresentado na Tabela 3.3.

Tabela 3.3 – Resultados de carga/descarga em baterias LiFePO_4 após 2000 ciclos.

Método	Perda de Capacidade	Eficiência	Tempo de carga (após 2000 ciclos)	Temperatura máxima
DC	15,1 %	88 %	82,7 minutos	26,1 °C
Pulsada	16,3 %	86,5 %	82,9 minutos	25,8 °C

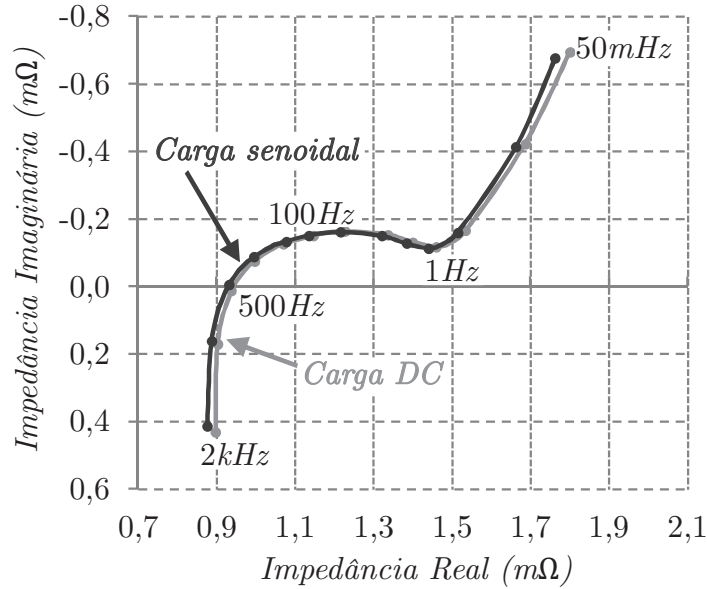
Fonte: Adaptado de Beh (2013).

Observa-se na Tabela 3.3 que a bateria apresentou uma degradação ligeiramente superior na carga/descarga pulsada se comparada com a carga/descarga DC. Os resultados de temperatura obtidos foram bastante próximos em ambos. Mesmo que a eficiência do carregamento pulsado seja ligeiramente inferior, os ganhos de eficiência do circuito sem os capacitores eletrolíticos podem compensar isso. Desta forma, pode-se concluir que o carregamento por pulsos é uma alternativa adequada ao carregamento DC com pouco impacto negativo nas baterias (BEH; COVIC; BOYS, 2013).

Prasad (2015) analisou o efeito de componentes senoidais no carregamento de células LG Chem (LiMn_2O_4), usadas na primeira geração de bateria do Chevrolet Volt. Após 800 ciclos foi observada uma redução de 4,2 % na capacidade das baterias carregadas com corrente DC e 3,9 % nas baterias carregadas com componente senoidal. A eficiência teve um decréscimo de 0,2 % com carga senoidal devido a maior corrente RMS circulante. A

análise de impedância da bateria em função da frequência explica o motivo da capacidade com carga senoidal se manter maior que com carga DC. Este fenômeno está ilustrado na Figura 3.3, onde observa-se que a impedância em DC é maior que para o ponto de *ripple*.

Figura 3.3 – Impedância da bateria em função da frequência para 800 ciclos.



Fonte: Adaptado de Prasad (2015).

Conclui-se que o carregamento com componente senoidal pode ser um conceito viável para carregadores de baterias com tamanho, massa e custos reduzidos, além de um incremento na confiabilidade (PRASAD; NAMUDURI; KOLLMEYER, 2015), todavia é importante salientar que, como pode-se observar na Figura 3.2, a potência transferida está em constante variação atingindo em alguns instantes valor nulo, este fenômeno gera um grande desafio no conversor isolador, uma vez que deve operar sempre sob estas variações de carga. Como a topologia CLLLC apresenta ganho constante e comutação suave independentes da carga (operação na ressonância) acaba por permitir e simplificar o desenvolvimento de carregadores com carga senoidal. Desta forma o projeto do conversor será desenvolvido considerando este fenômeno.

A potência para carga com componente senoidal terá a mesma forma de onda da Figura 3.2, uma vez que a tensão da bateria é DC. Neste caso, para uma potência média de 3300 W, devem ser aplicados 6600 W no pico. Desta forma pode-se calcular a corrente de pico (i_{o-pk}) considerando a tensão nominal da bateria (350 V):

$$i_{o-pk} = \frac{P_{pk}}{V_o} = \frac{6600W}{350V} = 18,86A \quad (3.1)$$

Equacionando a corrente de saída RMS (I_{o-RMS}) para carga senoidal:

$$I_{o-RMS} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} [I_o + I_o \sin(\omega t)]^2 d\omega t} \quad (3.2)$$

Resolvendo o termo quadrático:

$$I_{o-RMS} = \sqrt{\frac{1}{2\pi} \int_0^{2\pi} [I_o^2 + 2I_o^2 \sin(\omega t) + I_o^2 \sin^2(\omega t)] d\omega t} \quad (3.3)$$

Separando as integrais:

$$I_{o-RMS} = \sqrt{\frac{I_o^2}{2\pi} \left[\int_0^{2\pi} d\omega t + 2 \int_0^{2\pi} \sin(\omega t) d\omega t + \int_0^{2\pi} \sin^2(\omega t) d\omega t \right]} \quad (3.4)$$

Resolvendo as integrais:

$$I_{o-RMS} = \sqrt{\frac{I_o^2}{2\pi} [2\pi + 0 + \pi]} \quad (3.5)$$

Por fim obtém-se o cálculo da corrente RMS de saída (I_{o-RMS}) em função da corrente média de saída (I_o):

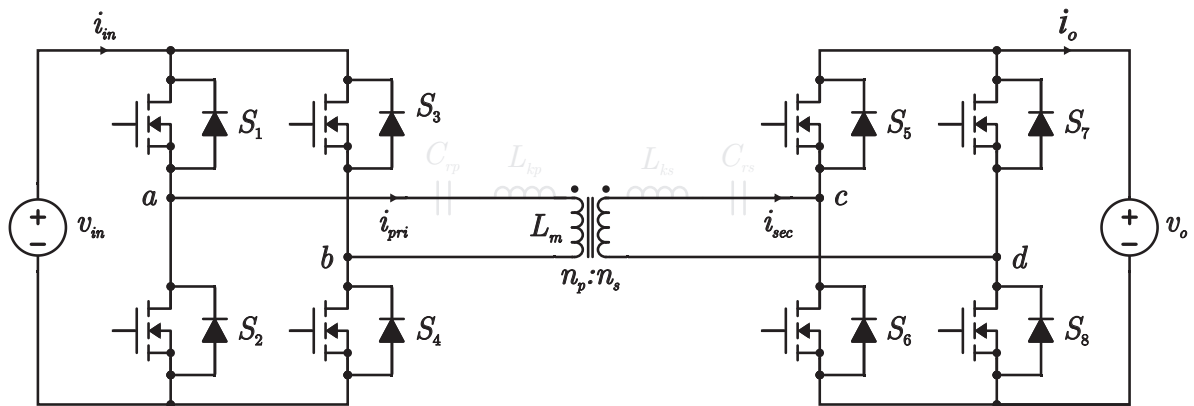
$$I_{o-RMS} = I_o \sqrt{\frac{3}{2}} \quad (3.6)$$

Na Equação 3.6 foi determinado o fator de correção para a corrente com componente senoidal quando comparada com corrente DC. Este fator será determinante para o cálculo das correntes circulantes em diferente pontos do circuito, bem como o cálculo de perdas por efeito Joule.

3.2 INDUTÂNCIA DE MAGNETIZAÇÃO

Quando o conversor opera na frequência de ressonância, pode-se simplificar o circuito equivalente do mesmo conforme a Figura 3.4. Esta simplificação é possível visto que a reatância C_{rp} anula a reatância L_{kp} , bem como a reatância C_{rs} anula a reatância L_{ks} .

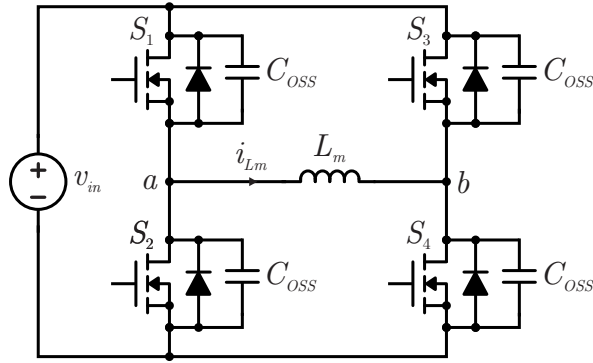
Figura 3.4 – Circuito equivalente do conversor CLLLC para operação na f_R .



Fonte: Autor.

Pode-se concluir pela Figura 3.4 que a tensão sobre a indutância de magnetização do transformador (v_{L_m}) é igual a tensão v_{ab} . Desta forma a análise de ZVS pode ser realizada desconsiderando a carga do conversor pelo circuito simplificado da Figura 3.5, na qual estão incluídas as capacitâncias de saída dos MOSFETs.

Figura 3.5 – Circuito equivalente para análise de ZVS.



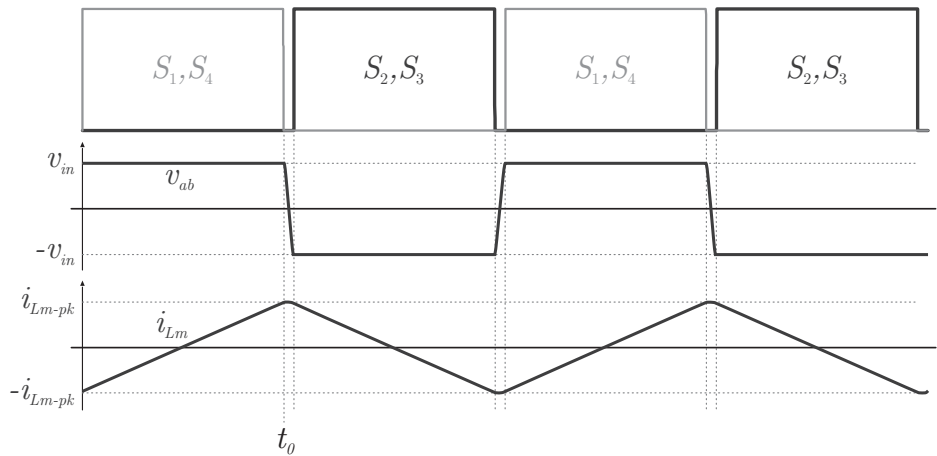
Fonte: Autor.

A relação entre a tensão aplicada sobre L_m (v_{ab}) e a corrente do mesmo (i_{L_m}) é expressa por:

$$v_{ab}(t) = L_m \frac{di_{L_m}(t)}{dt} \quad (3.7)$$

Operando o conversor na frequência de ressonância com 50 % do ciclo de trabalho pode-se afirmar que i_{L_m} será triangular, conforme as formas de onda apresentadas na Figura 3.6.

Figura 3.6 – Formas de onda de v_{ab} e i_{L_m} para análise de ZVS.



Fonte: Autor.

É possível modificar a Equação 3.7 com base no período em que as chaves S_1 e S_4 estão ligadas, neste momento, $v_{ab} = v_{in}$, $di_{L_m} = i_{L_m-pk} - (-i_{L_m-pk}) = 2i_{L_m-pk}$ e $dt = t_0$.

Desta forma, obtém-se:

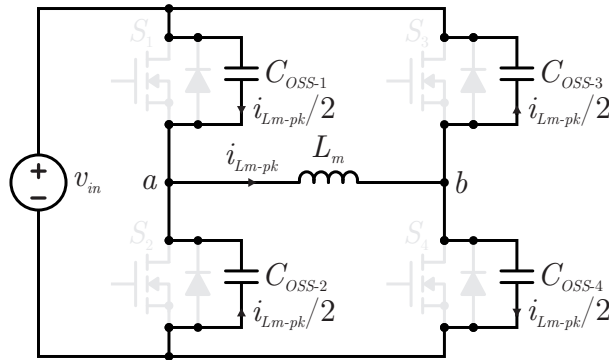
$$v_{in} = L_m \frac{2i_{Lm-pk}}{t_0} \quad (3.8)$$

O instante t_0 é aproximadamente a metade do período de chaveamento, logo, realizando a aproximação: $t_0 = \frac{T_{SW}}{2} = \frac{1}{2f_{SW}}$, e isolando i_{Lm-pk} na Equação 3.8, tem-se:

$$i_{Lm-pk} = \frac{v_{in}}{4L_m f_{SW}} \quad (3.9)$$

No instante t_0 ocorre a abertura de S_1 e S_4 e todas as chaves permanecem abertas durante o *dead-time*. O circuito equivalente para este momento está ilustrado na Figura 3.7.

Figura 3.7 – Circuito equivalente para análise de ZVS no instante t_0 .



Fonte: Autor.

No momento imediatamente anterior a t_0 , S_1 estava fechada, fazendo com que $v_{C_{OSS-2}} = v_{in}$. Para que a chave S_2 seja acionada sob condições de ZVS, é necessário que a tensão sobre C_{OSS-2} seja nula. A descarga deste capacitor ocorre por meio de metade da corrente do indutor neste instante, como pode-se observar na Figura 3.7. Sendo o *dead-time* um período curto de tempo, pode-se aproximar $i_{Lm-pk}/2$ como contante e equacionar:

$$v_{C_{OSS-2}} = v_{in} - \frac{1}{C_{OSS-2}} \int \frac{i_{Lm-pk}}{2} dt \quad (3.10)$$

Solucionando a integral:

$$v_{C_{OSS-2}} = v_{in} - \frac{i_{Lm-pk}}{2C_{OSS-2}} t \quad (3.11)$$

Igualando a variável t da Equação 3.11 ao *dead-time* (t_{DT}) e fazendo $v_{C_{OSS-2}} = 0$ (para alcançar ZVS) tem-se:

$$0 = v_{in} - \frac{i_{Lm-pk}}{2C_{OSS-2}} t_{DT} \quad (3.12)$$

Substituindo a Equação 3.9 na Equação 3.12 e isolando L_m :

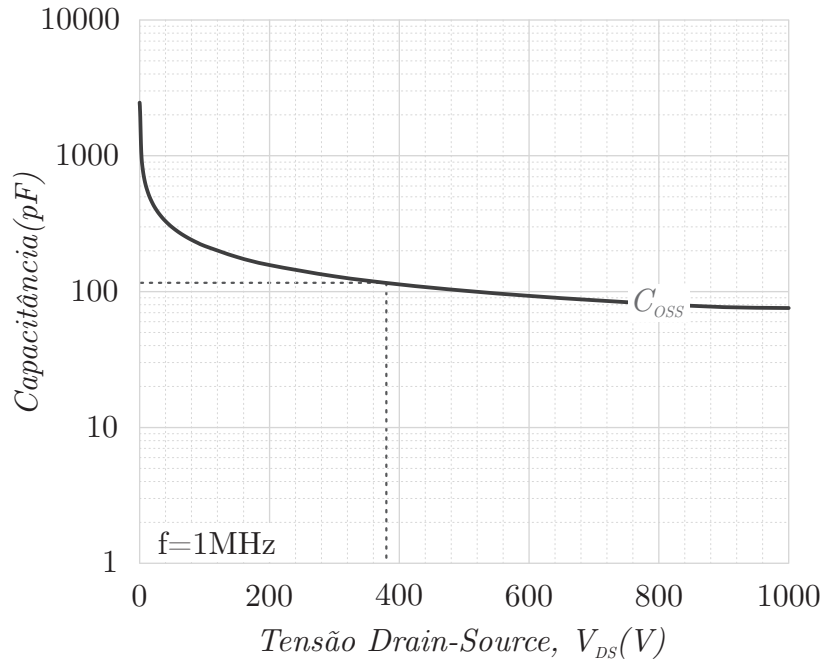
$$L_m = \frac{t_{DT}}{8f_{sw}C_{OSS-2}} \quad (3.13)$$

Para garantir que o tempo de descarga do capacitor seja inferior ao *dead-time*, a indutância de magnetização deve ser inferior ao valor determinado:

$$L_m < \frac{t_{DT}}{8f_{sw}C_{OSS-2}} \quad (3.14)$$

A capacitância C_{OSS} do MOSFET varia em função da tensão entre *dreno* e *source* (V_{DS}), este fenômeno está ilustrado na Figura 3.8, onde pode-se observar que para a menor tensão v_{in} (385 V), $C_{OSS} = 120$ pF. O projeto de L_m deve ser executado para este ponto, uma vez que para tensões maiores a capacitância reduz, diminuindo o tempo necessário para a descarga de C_{OSS-2} .

Figura 3.8 – Capacitância C_{OSS} em função de V_{DS} (LSIC1MO120E0080).



Fonte: Adaptado de Littelfuse (2020).

Substituindo os parâmetros na Equação 3.14 tem-se:

$$L_m < \frac{50ns}{8 \cdot 500kHz \cdot 120pF} < 104\mu H \quad (3.15)$$

De modo a garantir operação em ZVS mesmo sob condições de variações paramétricas dos semicondutores e frequência de comutação, foi adotada uma indutância de magnetização aproximadamente 10 % menor que o valor máximo determinado ($L_m = 94\mu H$).

3.3 TRANSFORMADOR

O primeiro passo para o projeto do transformador consiste em determinar a relação de transformação ($1 : N$). Como já constatado anteriormente e ilustrado na Figura 2.19, o ganho do tanque ressonante para a operação na frequência de ressonância é unitário. Desta forma, o ganho do conversor é determinado unicamente pela relação de transformação, dada por:

$$N = \frac{n_s}{n_p} = \frac{V_o}{V_{in}} \quad (3.16)$$

Considerando a menor tensão de saída e entrada é possível realizar a substituição na Equação 3.16 e determinar o valor de N :

$$N = \frac{250V}{385V} = 0,65 \quad (3.17)$$

Segundo Boylestad (2012), o fluxo magnético no núcleo é:

$$\Phi = \frac{\mathfrak{F}}{\mathfrak{R}} = \frac{N_e \cdot I}{\mathfrak{R}} \quad (3.18)$$

Sabendo que o fluxo no núcleo é proporcional à corrente de magnetização, pode-se calcular a variação de fluxo ($\Delta\Phi$) em função da variação da corrente de magnetização:

$$\Delta\Phi = \frac{N_e \Delta I_{Lm}}{\mathfrak{R}} \quad (3.19)$$

Boylestad (2012) define a densidade de fluxo (B) em função do fluxo magnético (Φ) e da área do núcleo (A_e):

$$B = \frac{\Phi}{A_e} \quad (3.20)$$

Substituindo a Equação 3.19 na Equação 3.20 para encontrar a variação de densidade de fluxo magnético (ΔB):

$$\Delta B = \frac{N_e \Delta I_{Lm}}{\mathfrak{R} A_e} \quad (3.21)$$

Boylestad (2012) relaciona a relutância (\mathfrak{R}) com a indutância (L):

$$\mathfrak{R} = \frac{N_e^2}{L_m} \quad (3.22)$$

Logo, substituindo a Equação 3.22 na Equação 3.21 tem-se:

$$\Delta B = \frac{L_m \Delta I_{Lm}}{N_e A_e} \quad (3.23)$$

A variação de corrente na indutância de magnetização é dada por: $\Delta I_{Lm} =$

$2i_{Lm-pk}$. Pode-se trabalhar a Equação 3.7 para determinar esta variável:

$$i_{Lm}(t) = \frac{1}{L_m} \int v_{ab}(t) dt \quad (3.24)$$

Solucionando a integral da Equação 3.24 para um ciclo de trabalho de 50 %:

$$\Delta I_{Lm} = \frac{1}{L_m} \frac{\Delta v_{ab} T_{SW}}{2} = \frac{\Delta v_{ab}}{2L_m f_{SW}} \quad (3.25)$$

Substituindo a Equação 3.25 na Equação 3.23:

$$\Delta B = \frac{\Delta v_{ab}}{2N_e f_{SW} A_e} \quad (3.26)$$

A variação da tensão de saída da ponte (Δv_{ab}) para um *full-bridge* é igual à $2V_{in}$. Fazendo esta substituição e isolando o número de espiras tem-se:

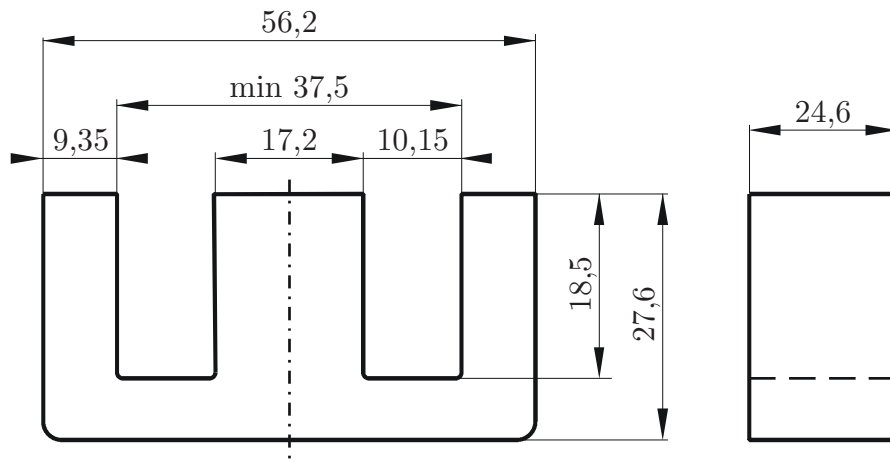
$$N_e = \frac{2V_{in}}{2\Delta B f_{SW} A_e} \quad (3.27)$$

A Equação 3.27 permite o cálculo do número de espiras necessário para que o núcleo trabalhe com a variação da densidade de fluxo abaixo da definida em projeto.

3.3.1 Núcleo e Número de Espiras

Para o projeto físico do transformador foi inicialmente escolhido um núcleo eletromagnético de ferrite tamanho E55, o qual está ilustrado na Figura 3.9.

Figura 3.9 – Vista frontal e lateral do núcleo E55 com medidas em milímetros.



Fonte: Autor.

Tendo os detalhes do núcleo especificados na Tabela 3.4, sabendo que o projeto deve ser realizado para a maior tensão de entrada (620 V) e definindo $\Delta B = 0,15$ T pode-se determinar o número de espiras do primário por meio da Equação 3.27.

Tabela 3.4 – Especificações do núcleo E55.

Parâmetro	Valor
Permeabilidade relativa (μ_r)	2300 \pm 15 %
Densidade de fluxo de saturação (25°C)	510 mT
Densidade de fluxo de saturação (100°C)	390 mT
Área efetiva (A_e)	4,2 cm ²
Volume do par (V_e)	58 cm ³

Fonte: (MAGMATTEC, 2018).

Determinando o número de espiras do primário:

$$n_p = \frac{2 \cdot 620V}{2 \cdot 0,15T \cdot 500kHz \cdot 4,2 \times 10^{-4}m^2} = 19,69esp \quad (3.28)$$

Sendo adotado: $n_p = 20$. O número de espiras do secundário é dado por:

$$n_s = n_p \cdot N = 20esp \cdot 0,65 = 13esp \quad (3.29)$$

Com a relação de espiras 20:13 garante-se que $\Delta B < 0,15$ T e o núcleo opera longe da saturação.

3.3.2 Enrolamentos

Para determinar a seção do condutor a ser utilizado, é necessário conhecer a corrente eficaz (RMS) circulante no primário ($I_{pri-RMS}$) e secundário ($I_{sec-RMS}$) do transformador. A forma mais simples de estimar estas variáveis é observando a saída do conversor, uma vez que a ponte de saída opera como retificador. Na Figura 3.10 está ilustrada a corrente no secundário do transformador (i_{sec}) e a corrente de saída da ponte (i_o).

O valor médio de corrente na saída (I_o) foi calculado considerando a potência de 3300 W com tensão de 350 V (nominal) na bateria. A operação com tensões menores terá a potência reduzida, assim como abordado em Texas Instruments (2019).

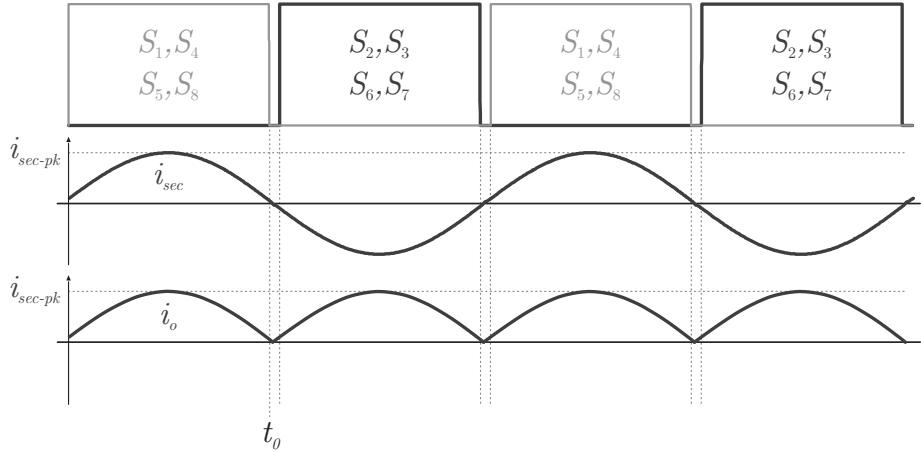
$$I_o = \frac{P_o}{V_o} = \frac{3300W}{350V} = 9,43A \quad (3.30)$$

Observando a forma de onda da Figura 3.10 pode-se calcular o valor médio de (i_o):

$$I_o = \frac{1}{\pi} \int_0^\pi i_{sec-pk} \sin(\omega t) d\omega t \quad (3.31)$$

Resolvendo a integral e isolando i_{sec-pk} :

$$i_{sec-pk} = \frac{I_o \cdot \pi}{2} \quad (3.32)$$

Figura 3.10 – Formas de onda de i_{sec} e i_o .

Fonte: Autor.

Substituindo a corrente média de saída da Equação 3.30 na Equação 3.32 tem-se:

$$i_{sec-pk} = \frac{9,43A \cdot \pi}{2} = 14,82A \quad (3.33)$$

Conhecendo i_{sec-pk} e a forma de onda de i_{sec} sendo senoidal como ilustrado na Figura 3.10, pode-se determinar $I_{sec-RMS}$ de forma simples, lembrando do fator de correção para carga com componente senoidal determinado na Equação 3.6:

$$I_{sec-RMS} = \frac{i_{sec-pk}}{\sqrt{2}} \sqrt{\frac{3}{2}} = \frac{14,82A}{\sqrt{2}} \sqrt{\frac{3}{2}} = 12,84A \quad (3.34)$$

A corrente RMS no primário do transformador pode ser calculada refletindo a corrente secundária pela relação de espiras:

$$I_{pri-RMS} = NI_{sec-RMS} = 0,65 \cdot 12,84A = 8,35A \quad (3.35)$$

Como a corrente circulante no transformador será de frequência elevada, ocorre o efeito *skin*, fazendo com que a corrente se concentre nas extremidades da circunferência dos condutores. Para reduzir este efeito foi calculada a penetração de corrente por meio da Equação 3.36 (HURLEY; WÖLFLE, 2013).

$$\delta = \frac{1}{\sqrt{\pi f_{SW} \mu_0 \sigma}}, \quad (3.36)$$

onde δ é a profundidade de penetração (m), μ_0 a permeabilidade do vácuo ($4\pi \times 10^{-7} H/m$) e σ a condutividade elétrica do cobre ($5,8 \times 10^7 (\Omega \cdot m)^{-1}$).

Calculando a profundidade de penetração para $f_{SW} = 500$ kHz:

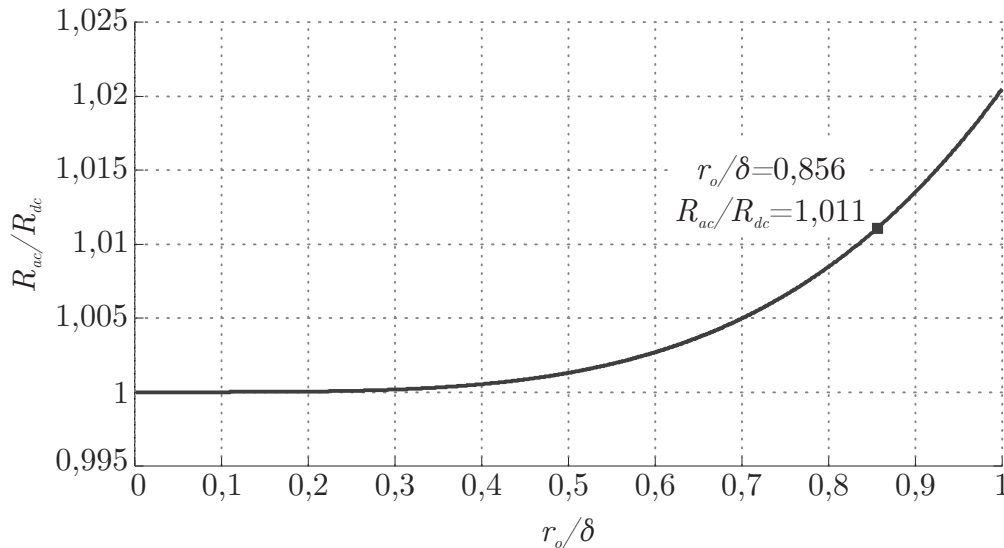
$$\delta = \frac{1}{\sqrt{\pi \cdot 500kHz \cdot 4\pi \times 10^{-7} H/m \cdot 5,8 \times 10^7 (\Omega \cdot m)^{-1}}} = 0,09346mm \quad (3.37)$$

Desta forma foi adotado o condutor 34 AWG, o qual possui raio de: $r_o = 0,08001$ mm, menor que a penetração calculada para a frequência de comutação. Pode-se calcular a razão entre o diâmetro do condutor e a penetração:

$$\frac{r_o}{\delta} = \frac{0,08001\text{mm}}{0,09346\text{mm}} = 0,856 \quad (3.38)$$

Hurley (2013) apresenta a metodologia de análise para determinar a relação entre a resistência AC equivalente (R_{ac}) e a resistência DC (R_{dc}) com base na razão entre o diâmetro do condutor e a penetração. No Apêndice A pode ser consultado o *script* do MATLAB utilizado para plotar a Figura 3.11.

Figura 3.11 – Relação entre a resistência DC e equivalente AC considerando o efeito *skin*.



Fonte: Autor.

Constata-se por meio da Figura 3.11 que para $r_o/\delta = 0,856$, $R_{ac}/R_{dc} = 1,011$, ou seja, o condutor 34 AWG submetido a uma corrente de frequência 500 kHz terá uma resistência AC equivalente 1,1 % maior que a sua resistência DC. Desta forma pode-se concluir que o condutor 34 AWG é adequado para a aplicação em questão, apresentando perdas por efeito *skin* praticamente nulas.

De modo a calcular a quantidade de condutores necessários para suprir a demanda de corrente foi estipulada uma densidade de corrente para o primário ($J_{pri} = 320 \text{ A/cm}^2$) e secundário ($J_{sec} = 430 \text{ A/cm}^2$). O valor de J_{pri} foi propositalmente estipulado menor que J_{sec} , uma vez que o enrolamento interno será mais afetado pelo efeito de proximidade. Assim pode-se calcular a seção do condutor primário (S_{pri}):

$$S_{pri} = \frac{I_{pri-RMS}}{J_{pri}} = \frac{8,35\text{A}}{320\text{A/cm}^2} = 2,61\text{mm}^2 \quad (3.39)$$

Da mesma forma, a seção do condutor secundário (S_{sec}):

$$S_{sec} = \frac{I_{sec-RMS}}{J_{sec}} = \frac{12,84A}{430A/cm^2} = 2,99mm^2 \quad (3.40)$$

Para determinar a quantidade de condutores em paralelo basta dividir a a seção do condutor primário pela a seção do condutor 34 AWG (S_{cond}). Desta forma calcula-se o número de condutores para o primário ($n_{cond-pri}$):

$$n_{cond-pri} = \frac{S_{pri}}{S_{cond}} = \frac{2,61mm^2}{0,0201mm^2} = 130condutores \quad (3.41)$$

Da mesma forma, o número de condutores para o secundário ($n_{cond-sec}$):

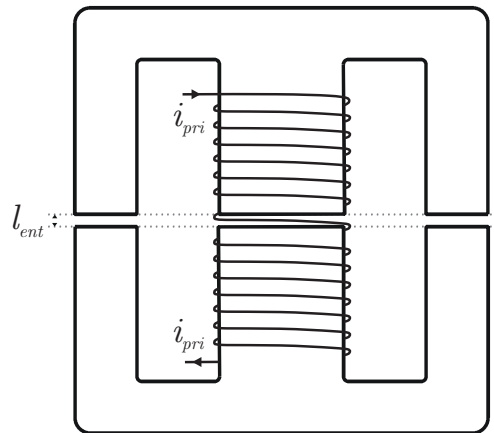
$$n_{cond-sec} = \frac{S_{sec}}{S_{cond}} = \frac{2,99mm^2}{0,0201mm^2} = 150condutores \quad (3.42)$$

Tendo escolhido o condutor, calculado o número de espiras e a quantidade de condutores em paralelo é possível realizar a construção física dos enrolamentos do transformador.

3.3.3 Entreferro

Para que L_m tenha um valor menor que o calculado na Equação 3.15, é necessária a inserção e um entreferro no transformador de modo a variar a relutância equivalente e controlar a indutância. O entreferro foi inserido nos três braços e pode ser observado na Figura 3.12.

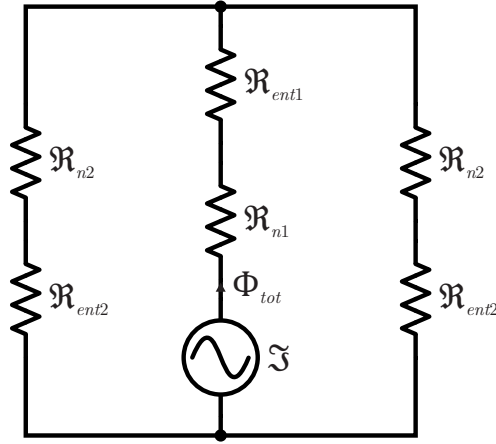
Figura 3.12 – Entreferro inserido no núcleo E55.



Fonte: Autor.

Por meio da Figura 3.12 é possível extrair o circuito elétrico equivalente ao circuito magnético, o qual está ilustrado na Figura 3.13.

Figura 3.13 – Circuito magnético equivalente do transformador.



Fonte: Autor.

A relutância central do núcleo pode ser calculada (\mathfrak{R}_{n1}):

$$\mathfrak{R}_{n1} = \frac{l_{m1}}{\mu_r \mu_0 S_1} = \frac{0,0461m}{2300 \cdot 4\pi \times 10^{-7} H/m \cdot 4,2 \times 10^{-4} m^2} = 37976,41(H^{-1}) \quad (3.43)$$

Pode-se calcular também as relutâncias dos braços laterais (\mathfrak{R}_{n2}):

$$\mathfrak{R}_{n2} = \frac{l_{m2}}{\mu_r \mu_0 S_2} = \frac{0,09295m}{2300 \cdot 4\pi \times 10^{-7} H/m \cdot 2,3 \times 10^{-4} m^2} = 139824,7(H^{-1}) \quad (3.44)$$

A relutância equivalente total (\mathfrak{R}_{eq}) pode ser determinada:

$$\mathfrak{R}_{eq} = \mathfrak{R}_{n1} + \mathfrak{R}_{ent1} + \frac{\mathfrak{R}_{n2} + \mathfrak{R}_{ent2}}{2} \quad (3.45)$$

A relutância equivalente total pode ser determinada com base na Equação 3.22:

$$\mathfrak{R}_{eq} = \frac{n_p^2}{L_m} = \frac{20^2}{94\mu H} = 4255319,2(H^{-1}) \quad (3.46)$$

Substituindo o resultado das Equações 3.43, 3.44 e 3.46 na Equação 3.45:

$$\mathfrak{R}_{ent1} + \frac{\mathfrak{R}_{ent2}}{2} = 4255319,2(H^{-1}) - 37976,41(H^{-1}) - \frac{139824,7(H^{-1})}{2} \quad (3.47)$$

Inserindo o cálculo das relutâncias dos entreferros em função do comprimento:

$$\frac{l_{ent}}{\mu_0 S_1} + \frac{l_{ent}}{2\mu_0 S_2} = 4147430,44(H^{-1}) \quad (3.48)$$

Substituindo as variáveis:

$$\frac{l_{ent}}{4\pi \times 10^{-7} \cdot 4,2 \times 10^{-4}} + \frac{l_{ent}}{2 \cdot 4\pi \times 10^{-7} \cdot 2,3 \times 10^{-4}} = 4147430,44 \left(H^{-1}\right) \quad (3.49)$$

Isolando o comprimento do entreferro (l_{ent}):

$$l_{ent} = \frac{4147430,44}{3624646737} = 1,144mm \quad (3.50)$$

Determinado o comprimento do entreferro é possível realizar a montagem final do transformador para a verificação dos parâmetros projetados.

3.3.4 Estimativa de Perdas no Cobre

Para estimar as perdas no cobre do transformador é necessário conhecer a resistência DC de cada enrolamento. Partindo da resistência do condutor 34 AWG: $R_{34AWG} = 855,752 \Omega/Km$, do número de condutores em paralelo no primário ($n_{cond-pri}$) e do comprimento do cabo primário ($l_{cond-pri}$) pode-se calcular a resistência do enrolamento primário (R_{DC-pri}):

$$R_{DC-pri} = \frac{R_{34AWG} \cdot l_{cond-pri}}{1000 \cdot n_{cond-pri}} = \frac{855,752\Omega/Km \cdot 2,5m}{1000 \cdot 130condutores} = 16,5m\Omega \quad (3.51)$$

Da mesma forma para o secundário:

$$R_{DC-sec} = \frac{R_{34AWG} \cdot l_{cond-sec}}{1000 \cdot n_{cond-sec}} = \frac{855,752\Omega/Km \cdot 2m}{1000 \cdot 150condutores} = 11,41m\Omega \quad (3.52)$$

Estes valores de são calculados considerando a resistência do condutor para a temperatura de $20^\circ C$, como o transformador vai aquecer durante a operação, pode-se considerar a correção de resistência pela temperatura:

$$R = R_0 [1 + \alpha (T - T_0)], \quad (3.53)$$

onde R é a resistência para a temperatura final (Ω), R_0 a resistência para a temperatura inicial (Ω), α o coeficiente de temperatura do cobre ($3,9 \times 10^{-3} [K^{-1}]$), T a temperatura final ($^\circ C$) e T_0 a temperatura inicial ($^\circ C$).

Desta forma pode-se recalculer a resistência do primário para uma temperatura de $100^\circ C$:

$$R_{DC-pri(100^\circ C)} = 16,5m\Omega [1 + 3,9 \times 10^{-3} (100 - 20)] = 21,65m\Omega \quad (3.54)$$

Da mesma forma para o secundário:

$$R_{DC-sec(100^{\circ}C)} = 11,41m\Omega \left[1 + 3,9 \times 10^{-3} (100 - 20) \right] = 14,97m\Omega \quad (3.55)$$

Tendo os resultados de resistência dos enrolamentos é possível calcular a perda no cobre do primário ($P_{cobre-pri}$):

$$P_{cobre-pri} = I_{pri-RMS}^2 R_{DC-pri(100^{\circ}C)} = 8,35A^2 \cdot 21,65m\Omega = 1,51W \quad (3.56)$$

Da mesma forma, a perda no cobre do secundário ($P_{cobre-sec}$):

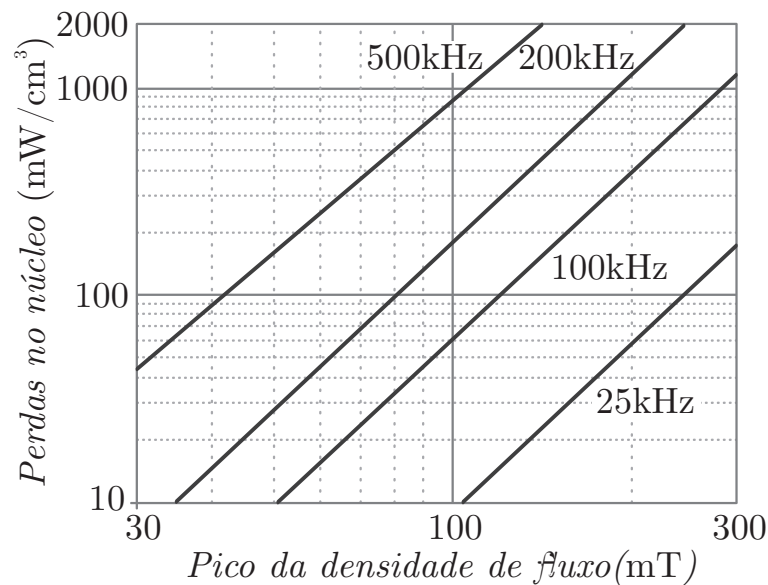
$$P_{cobre-sec} = I_{sec-RMS}^2 R_{DC-sec(100^{\circ}C)} = 12,84A^2 \cdot 14,97m\Omega = 2,47W \quad (3.57)$$

Os resultados de perdas no cobre obtidos foram bastante satisfatórios, comprovando que os condutores adotados em projeto estão adequados à aplicação.

3.3.5 Estimativa de Perdas no Núcleo

As perdas no núcleo do transformador estão relacionadas com o material, amplitude e frequência da densidade de fluxo, assim como pode-se observar no gráfico da Figura 3.14.

Figura 3.14 – Perdas no núcleo para 100 °C.



Fonte: Adaptado de Magnetics.

De modo a determinar o pico da densidade de fluxo, basta efetuar a divisão da

Equação 3.26 por 2, obtendo-se:

$$B_{pk} = \frac{2V_{in}}{4N_e f_{SW} A_e} \quad (3.58)$$

Como a densidade de fluxo é diretamente proporcional a corrente de magnetização, quanto maior a tensão de entrada do conversor, maiores serão as perdas no núcleo. Desta forma, pode-se calcular o pico da densidade de fluxo para a máxima tensão de entrada (620 V):

$$B_{pk-620V} = \frac{2 \cdot 620V}{4 \cdot 20 \cdot 500kHz \cdot 4,2 \times 10^{-4}m^2} = 73,8mT \quad (3.59)$$

Tendo o pico da densidade de fluxo igual à 73,8 mT, pode-se determinar por meio da Figura 3.14 que a potência dissipada é de 400 mW/cm³, totalizando 23,6 W de perdas no núcleo. Da mesma forma, é possível determinar a densidade de fluxo para a tensão nominal da bateria ($V_{in} = 540 V$):

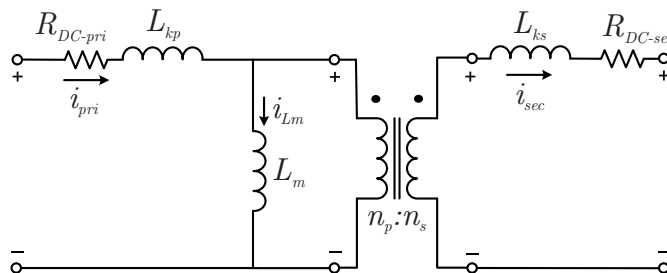
$$B_{pk-540V} = \frac{2 \cdot 540V}{4 \cdot 20 \cdot 500kHz \cdot 4,2 \times 10^{-4}m^2} = 64,3mT \quad (3.60)$$

Logo, para a tensão nominal da bateria, tem-se o pico da densidade de fluxo igual à 64,3 mT, o qual resulta em 300 mW/cm³ de potência dissipada e perdas no núcleo de 17,7 W. A estimativa das perdas totais do transformador se mantiveram abaixo dos 30 W para o pior caso, representando menos de 1 % da potência do conversor.

3.3.6 Fator de Acoplamento

Como o objetivo deste trabalho é a operação exatamente na frequência de ressonância, deseja-se compensar as indutâncias de dispersão com precisão. Por este motivo optou-se pela realização montagem do transformador e obtenção das dispersões por meio de ensaios, tendo assim uma maior precisão no projeto dos capacitores de compensação. Na Figura 3.15 está ilustrado o modelo equivalente do transformador.

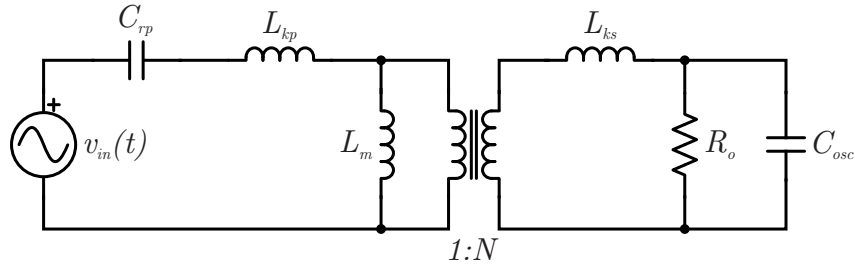
Figura 3.15 – Modelo equivalente do transformador considerando o efeito da dispersão.



Fonte: Adaptado de Hurley (2013).

De modo a ensaiar o comportamento do transformador e determinar as indutâncias de dispersão foi inserido um capacitor em série com o primário e um resistor de carga, conforme a Figura 3.16. Foram desconsideradas as resistências dos enrolamentos e foi considerada a capacitância parasita do osciloscópio.

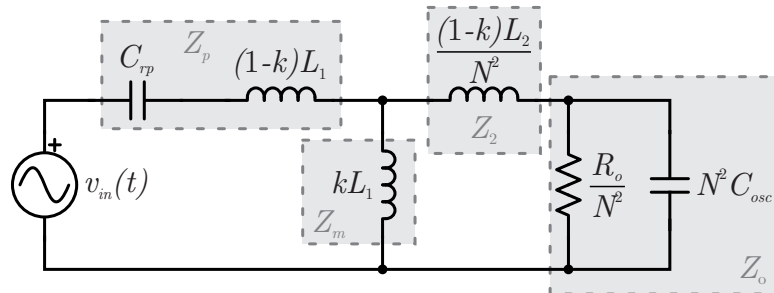
Figura 3.16 – Circuito proposto para ensaio do transformador.



Fonte: Autor.

Refletindo os elementos da saída para a entrada obtém-se o circuito equivalente da Figura 3.17.

Figura 3.17 – Circuito proposto para ensaio do transformador refletido ao primário.

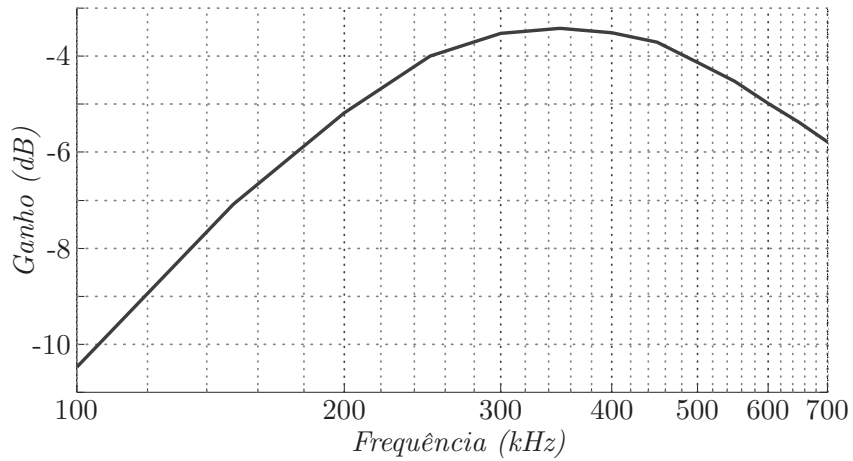


Fonte: Autor.

O circuito da Figura 3.16 foi montado em laboratório e realizadas medições de ganho e fase entre a tensão de entrada e saída para diferentes frequências (100 kHz a 700 kHz), a resposta de ganho obtida está apresentada na Figura 3.18. Estes dados foram inseridos no *script* do Apêndice B, o qual foi desenvolvido para estimar as mesmas variáveis sob diferentes fatores de acoplamento (Figura 3.19) e calcular o erro entre os valores medidos e calculados. Desta forma é possível estimar o ganho e fase para inúmeros fatores de acoplamento e determinar a curva de ganho e fase que mais se aproximam do ensaio realizado, ou seja, aquela que provoca a relação de ganho e fase com o menor erro comparado ao circuito prático.

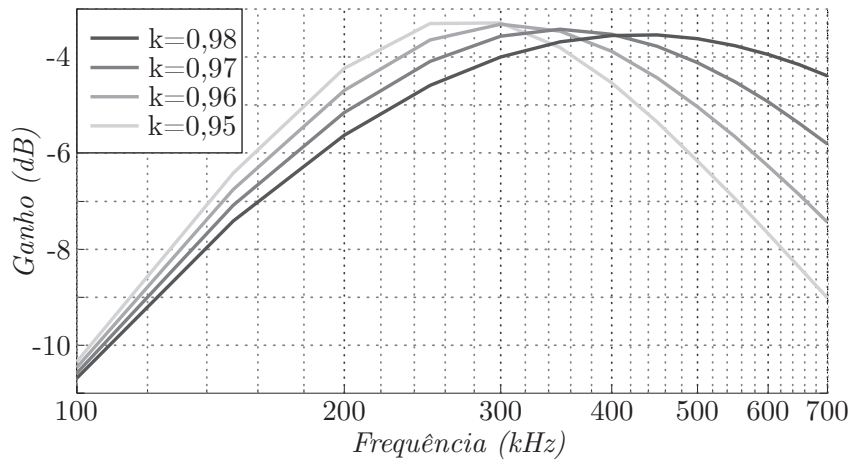
Após executar o algoritmo o menor erro foi obtido com $k=0,971$, sendo este o fator de acoplamento do transformador. Pode-se observar na Figura 3.20 as respostas de ganho para o circuito prático e o calculado, bem como, na Figura 3.21 as respectivas respostas de fase.

Figura 3.18 – Ganho em função da frequência para o circuito prático.

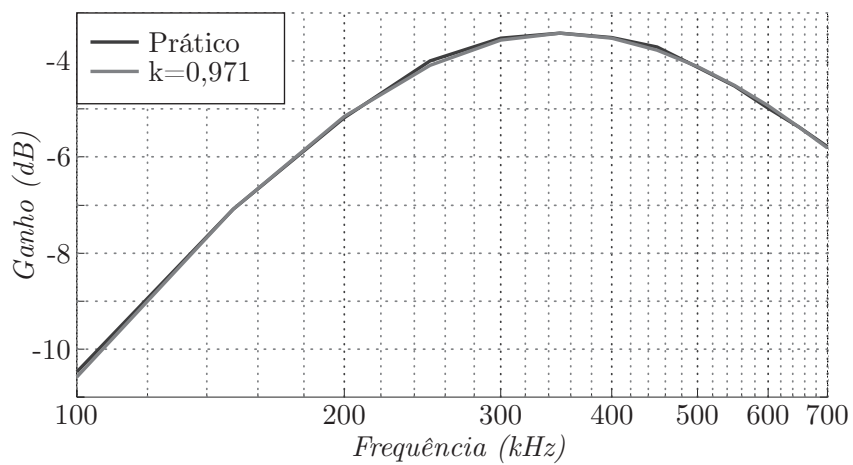


Fonte: Autor.

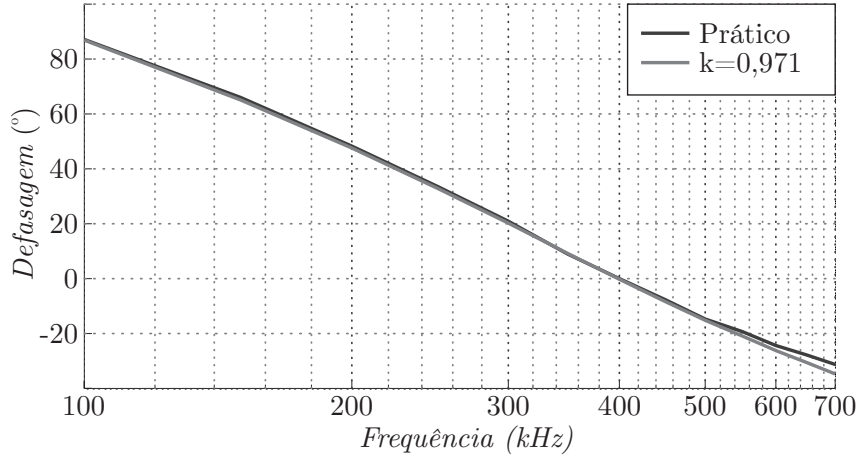
Figura 3.19 – Ganho em função da frequência calculado variando o fator de acoplamento.



Fonte: Autor.

Figura 3.20 – Ganho em função da frequência para o circuito prático e $k=0,971$.

Fonte: Autor.

Figura 3.21 – Fase em função da frequência para o circuito prático e $k=0,971$.

Fonte: Autor.

Observa-se que a resposta de ganho obtida na Figura 3.20 ficou muito próxima dos resultados práticos. Na resposta de fase ilustrada na Figura 3.21 pode-se observar um pequeno erro acima de 500 kHz, este fenômeno deve-se as capacitâncias parasitas do transformador, as quais foram desconsideradas para a simplificação da análise. Mesmo com o pequeno erro de fase observado pode-se considerar os resultados obtidos como satisfatórios, permitindo a determinação das indutâncias de dispersão do transformador.

Tendo a indutância do enrolamento primário medida igual a $97 \mu H$ e do enrolamento secundário igual a $41,5 \mu H$, pode-se determinar as indutâncias de dispersão:

$$L_{kp} = (1 - k)L_1 = (1 - 0,971) \cdot 97 \mu H = 2,813 \mu H \quad (3.61)$$

$$L_{ks} = (1 - k)L_2 = (1 - 0,971) \cdot 41,5 \mu H = 1,2035 \mu H \quad (3.62)$$

Conclui-se que o ensaio proposto juntamente com o *script* desenvolvido permitiram a determinação das indutâncias de dispersão do transformador de forma mais precisa que estimativas de projeto. Desta forma é possível realizar o cálculo dos capacitores de compensação de forma assertiva.

3.4 CAPACITORES DE RESSONÂNCIA

Boylestad (2012) analisa o circuito ressonante série e conclui que o ponto de ressonância ocorre quando $X_L = X_C$, ou seja, na exata frequência em que as duas impedâncias são iguais e se anulam, logo:

$$\omega L = \frac{1}{\omega C} \quad (3.63)$$

Isolando a capacitância:

$$C = \frac{1}{(2\pi f)^2 L} \quad (3.64)$$

Calculando a capacitância de ressonância primária:

$$C_{rp} = \frac{1}{(2\pi \cdot 500kHz)^2 \cdot 2,813\mu H} = 36,02nF \quad (3.65)$$

Calculando a capacitância de ressonância secundária:

$$C_{rs} = \frac{1}{(2\pi \cdot 500kHz)^2 \cdot 1,2035\mu H} = 84,19nF \quad (3.66)$$

De modo a simplificar a implementação prática deste circuito foi adotada capacitância primária de 45 nF e secundária de 105 nF, alterando a ressonância do sistema para aproximadamente 447,5 kHz.

A tensão sobre os capacitores de ressonância pode ser determinada por meio da corrente que circula nestes elementos:

$$v_C(t) = \frac{1}{C} \int i_C(t) dt \quad (3.67)$$

Sendo a corrente que circula nos capacitores senoidal, tem-se:

$$i_C(t) = I_{pk} \sin(\omega t) \quad (3.68)$$

Substituindo a Equação 3.68 na Equação 3.67:

$$v_C(t) = \frac{1}{C} \int I_{pk} \sin(\omega t) dt \quad (3.69)$$

Resolvendo a integral:

$$v_C(t) = \frac{I_{pk}}{C\omega} [-\cos(\omega t)] \quad (3.70)$$

Como o objetivo de projeto é determinar a máxima tensão sobre os capacitores, basta substituir $-\cos(\omega t) = 1$, logo:

$$v_{Cpk} = \frac{I_{pk}}{C\omega} \quad (3.71)$$

Importante lembrar que o conversor, operando com carga senoidal, apresentará instantes de elevada corrente no tanque ressonante, não sendo possível aplicar diretamente os valores calculados nas Equações 3.34 e 3.35, uma vez que consideram a corrente RMS média de todo o período da rede elétrica. Desta forma pode-se determinar a corrente média de saída considerando o ponto de máxima potência (6600 W) e mínima tensão da bateria (250 V):

$$I_{o-max} = \frac{P_{o-max}}{V_{o-min}} = \frac{6600W}{250V} = 26,4A \quad (3.72)$$

Conforme a Equação 3.32 pode-se determinar a corrente de pico no capacitor de ressonância do secundário:

$$i_{sec-pk-max} = \frac{I_{o-max} \cdot \pi}{2} = \frac{26,4A \cdot \pi}{2} = 41,47A \quad (3.73)$$

Refletindo para o primário:

$$i_{pri-pk-max} = N i_{sec-pk-max} = 0,65 \cdot 41,47A = 26,96A \quad (3.74)$$

Calculando a máxima tensão sobre o capacitor de ressonância do primário com base na Equação 3.71:

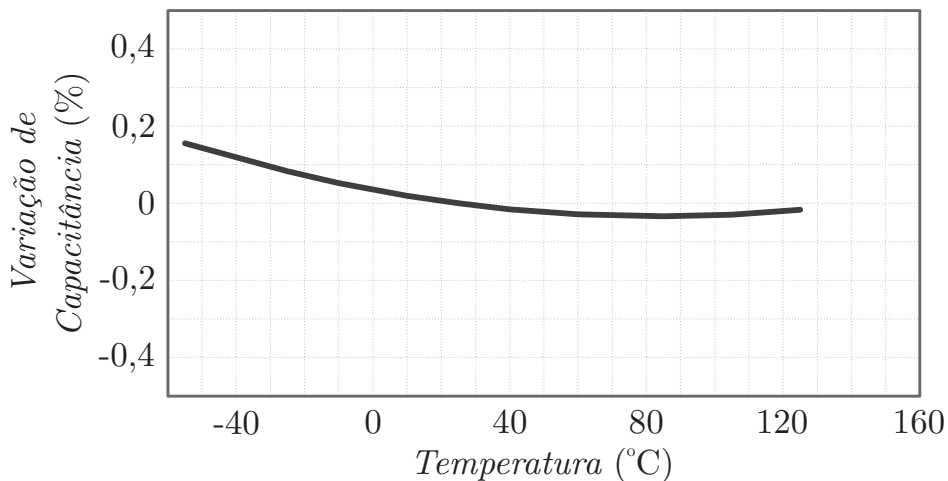
$$v_{pk-Crp} = \frac{i_{pri-pk-max}}{2\pi f_{SW} C_{rp}} = \frac{26,96A}{2\pi \cdot 447,5kHz \cdot 45nF} = 213,08V \quad (3.75)$$

Da mesma forma para o secundário:

$$v_{pk-Crs} = \frac{i_{sec-pk-max}}{2\pi f_{SW} C_{rs}} = \frac{41,47A}{2\pi \cdot 447,5kHz \cdot 105nF} = 140,47V \quad (3.76)$$

Com o objetivo de reduzir volume do tanque ressonante foi feita a opção por capacitores cerâmicos da fabricante TDK de 15 nF e 630 V (modelo CGA6L4C0G2J153J160AA). Na Figura 3.22 pode-se observar a resposta de capacitância em função da temperatura para estes componentes.

Figura 3.22 – Variação de capacitância pela temperatura do capacitor.

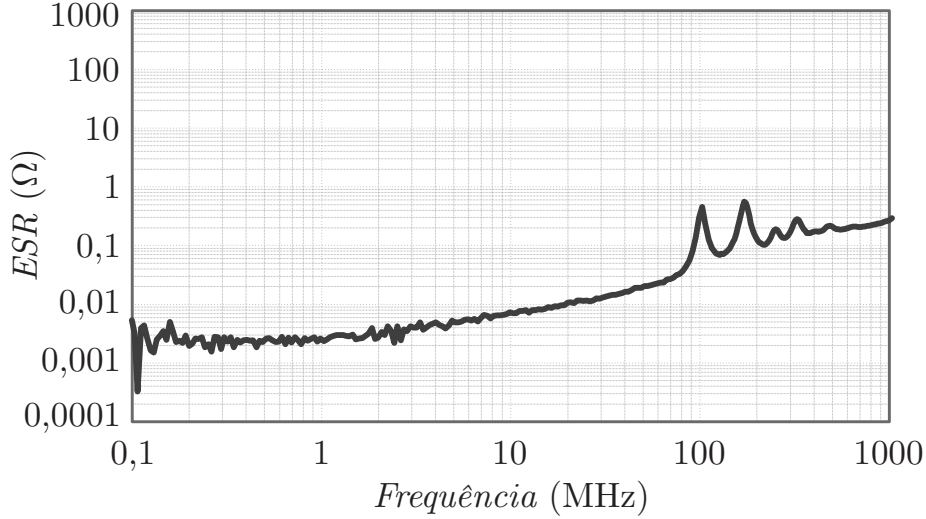


Fonte: Adaptado de TDK (2019).

Constata-se pela Figura 3.22 que a variação de capacitância fica abaixo de 0,15 % para toda a faixa de temperaturas, característica que torna este capacitor excelente para a aplicação, uma vez que a variação de capacitância provoca variações na ressonância do

conversor. Outro parâmetro relevante para os capacitores é a resistência série, a qual é responsável pelas perdas por efeito Joule destes elementos. Na Figura 3.23 está ilustrada a resposta de resistência série em função da frequência de operação para os capacitores CGA6L4C0G2J153J160AA.

Figura 3.23 – Resistência série do capacitor em função da frequência.



Fonte: Adaptado de TDK (2019).

Pode-se observar na Figura 3.23 que a resistência série para a frequência de 447,5 kHz é aproximadamente $2,4 \text{ m}\Omega$. De modo a atingir a capacitância primária desejada (45 nF) foram aplicados 3 capacitores CGA6L4C0G2J153J160AA em paralelo, já para a capacitância secundária (105 nF) é necessário um arranjo com 7 capacitores em paralelo. Conhecendo a corrente primária RMS (Equação 3.35) é possível determinar a parcela circulante em cada elemento capacitivo:

$$I_{C_{rp-RMS}} = \frac{I_{pri-RMS}}{3} = \frac{8,35A}{3} = 2,783A \quad (3.77)$$

O cálculo de perdas nos capacitores do primário pode ser realizado:

$$P_{C_{rp}} = 3 \cdot 2,4\text{m}\Omega \cdot I_{C_{rp-RMS}}^2 = 3 \cdot 2,4\text{m}\Omega \cdot (2,783A)^2 = 55,77\text{mW} \quad (3.78)$$

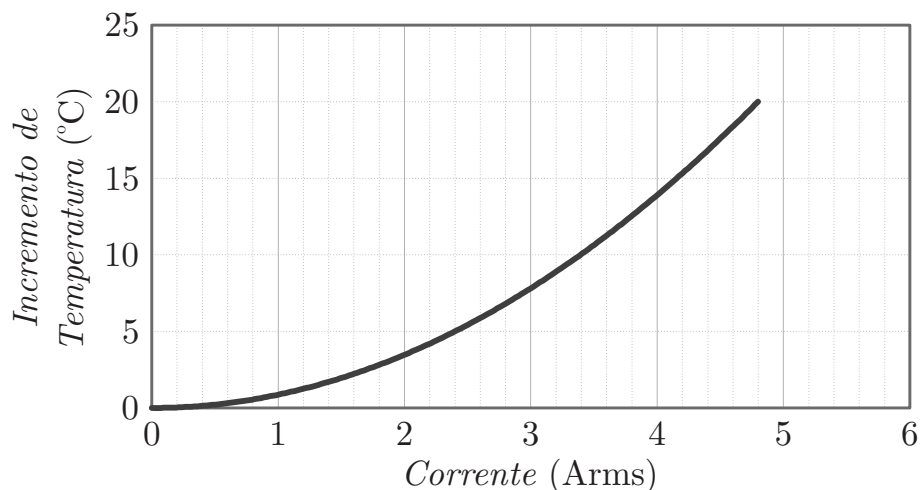
Da mesma forma, pode-se determinar a corrente em cada elemento e as perdas para o secundário:

$$I_{C_{rs-RMS}} = \frac{I_{sec-RMS}}{7} = \frac{12,84A}{7} = 1,834A \quad (3.79)$$

$$P_{C_{rs}} = 7 \cdot 2,4\text{m}\Omega \cdot I_{C_{rs-RMS}}^2 = 7 \cdot 2,4\text{m}\Omega \cdot (1,834A)^2 = 56,51\text{mW} \quad (3.80)$$

Na Figura 3.24 está ilustrado o incremento de temperatura em função da corrente RMS circulante pelos capacitores.

Figura 3.24 – Característica do incremento de temperatura em função da corrente RMS.



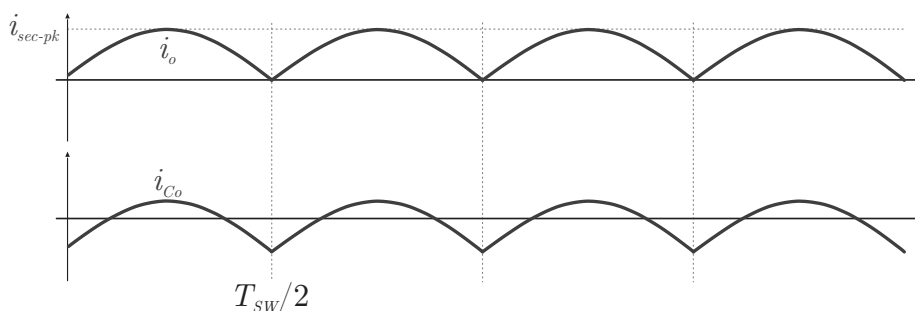
Fonte: Adaptado de TDK (2019).

Com base nos dados observados na Figura 3.24 pode-se constatar um incremento na temperatura de 7 °C para os capacitores do primário e 3 °C para o secundário. Pelas baixas perdas obtidas e reduzida elevação de temperatura é possível concluir que o projeto das capacitâncias de ressonância está adequado.

3.5 CAPACITOR DE SAÍDA

O projeto do capacitor de saída pode ser executado com base no máximo *ripple* de tensão desejado. A forma de onda da corrente de saída da ponte secundária está ilustrada na Figura 3.10, sabendo que a corrente na carga será exatamente igual à média de i_o foi determinada a forma de onda da corrente no capacitor, a qual pode ser observada na Figura 3.25.

Figura 3.25 – Corrente no capacitor de saída.



Fonte: Autor.

A corrente de saída pode ser descrita para $0 \leq t \leq T_{sw}/2$ como:

$$i_{Co}(t) = [i_{sec-pk} \sin(\omega t)] - I_o \quad (3.81)$$

A tensão de saída pode ser descrita como:

$$v_o(t) = V_o + \frac{1}{C_o} \int i_{Co}(t) dt \quad (3.82)$$

O vale de tensão ocorre quando a corrente sobre o capacitor é nula, desta forma pode-se determinar o instante exato igualando a Equação 3.81 à 0:

$$0 = [i_{sec-pk} \sin(\omega t)] - I_o \quad (3.83)$$

Isolando ωt :

$$\omega t = \sin^{-1} \left(\frac{I_o}{i_{sec-pk}} \right) \quad (3.84)$$

Substituindo a relação entre a média e o pico da corrente:

$$\omega t = \sin^{-1}(0,63662) = 0,69rad \quad (3.85)$$

Calculando o tempo para a frequência de 447,5 kHz:

$$t = \frac{0,69}{\omega} = \frac{0,69}{2\pi f_{SW}} = \frac{0,69}{2\pi \cdot 447,5kHz} = 245,4ns \quad (3.86)$$

O tempo calculado na Equação 3.86 corresponde ao instante onde ocorre o vale de tensão sobre o capacitor. Desta forma, pode-se calcular a tensão neste ponto:

$$v_{o-vale} = V_o + \frac{1}{C_o} \left[\int_0^{245,4ns} i_{sec-pk} \sin(2\pi \cdot 447,5kHz \cdot t) dt - \int_0^{245,4ns} I_o dt \right] \quad (3.87)$$

Resolvendo as integrais:

$$v_{o-vale} = V_o + \frac{1}{C_o} \left[8,13566 \times 10^{-8} \cdot i_{sec-pk} - 2,454 \times 10^{-7} \cdot I_o \right] \quad (3.88)$$

Substituindo $I_o = 0,63662i_{sec-pk}$:

$$v_{o-vale} = V_o - \frac{7,48699 \times 10^{-8} \cdot i_{sec-pk}}{C_o} \quad (3.89)$$

Isolando C_o :

$$C_o = \frac{7,48699 \times 10^{-8} \cdot i_{sec-pk}}{V_o - v_{o-vale}} \quad (3.90)$$

Determinando a capacitância para *ripple* de tensão de 1 % e V_o de 350 V:

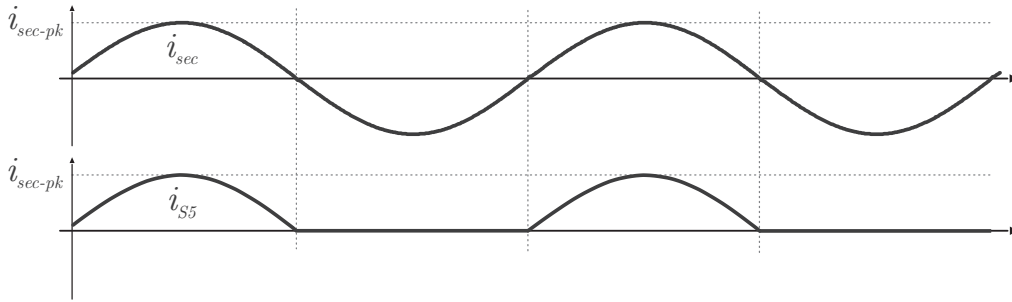
$$C_o = \frac{7,48699 \times 10^{-8} \cdot 14,82A}{350V - 348,25V} = 0,634\mu F \quad (3.91)$$

Conclui-se que a utilização de um capacitor de 1 μF na saída é suficiente para manter o *ripple* abaixo de 1 %, suprimindo as necessidades da aplicação em questão.

3.6 PERDAS NAS CHAVES

Como já abordado anteriormente, para operação na ressonância as perdas por comutação são desprezíveis, desta forma a dissipação de energia nas chaves será igual as perdas por condução. Para determinar estas perdas é necessário conhecer a corrente RMS em cada MOSFET. Na Figura 3.26 está ilustrada a forma de onda da corrente para a chave S_5 .

Figura 3.26 – Corrente no secundário do transformador e no MOSFET S_5 .



Fonte: Autor.

Calculando o Valor RMS da corrente em S_5 :

$$I_{S5-RMS} = \sqrt{\frac{1}{2\pi} \int_0^{\pi} [i_{sec-pk} \sin(\omega t)]^2 d\omega t} \quad (3.92)$$

Resolvendo a integral:

$$I_{S5-RMS} = \sqrt{\frac{1}{2\pi} \left[\frac{\pi}{2} i_{sec-pk}^2 \right]} \quad (3.93)$$

Simplificando:

$$I_{S5-RMS} = \frac{i_{sec-pk}}{2} \quad (3.94)$$

Substituindo i_{sec-pk} (Equação 3.33):

$$I_{S5-RMS} = \frac{14,82A}{2} = 7,41A \quad (3.95)$$

Da mesma forma pode-se determinar a corrente RMS na chave S_1 :

$$I_{S1-RMS} = \frac{i_{pri-pk}}{2} = \frac{9,63A}{2} = 4,815A \quad (3.96)$$

Conhecendo a corrente RMS na chave S_5 e a resistência série do MOSFET apresenta na Tabela 3.2 é possível a determinação das perdas por condução:

$$P_{S5} = I_{S5-RMS}^2 \cdot R_{DS} = 7,41A^2 \cdot 80m\Omega = 4,39W \quad (3.97)$$

Da mesma forma para o primário:

$$P_{S1} = I_{S1-RMS}^2 \cdot R_{DS} = 4,815A^2 \cdot 80m\Omega = 1,85W \quad (3.98)$$

Conclui-se que a dissipação de energia na ponte primária será 7,4 W e na ponte secundária 17,56 W. Estes valores são satisfatórios para um projeto que visa elevada eficiência sem comprometer de forma significativa o custo.

3.7 ESTIMATIVA DE EFICIÊNCIA

A última etapa de desenvolvimento do conversor CLLLC consiste na estimativa de eficiência, a qual permite analisar de forma mais clara o projeto. Na Tabela 3.5 estão resumidas todas as perdas estimadas no capítulo.

Tabela 3.5 – Estimativa de perdas do conversor CLLLC.

Parâmetro	Potência
Chaves do primário	7,40 W
Chaves do secundário	17,56 W
Núcleo do transformador	17,7 W
Cobre do transformador (primário)	1,51 W
Cobre do transformador (secundário)	2,47 W
Capacitores de ressonância (primário)	55,77 mW
Capacitores de ressonância (secundário)	56,51 mW
Total ($P_{perdas-totais}$)	46,75 W

Fonte: Autor.

Tendo os dados da Tabela 3.5 pode-se calcular a eficiência:

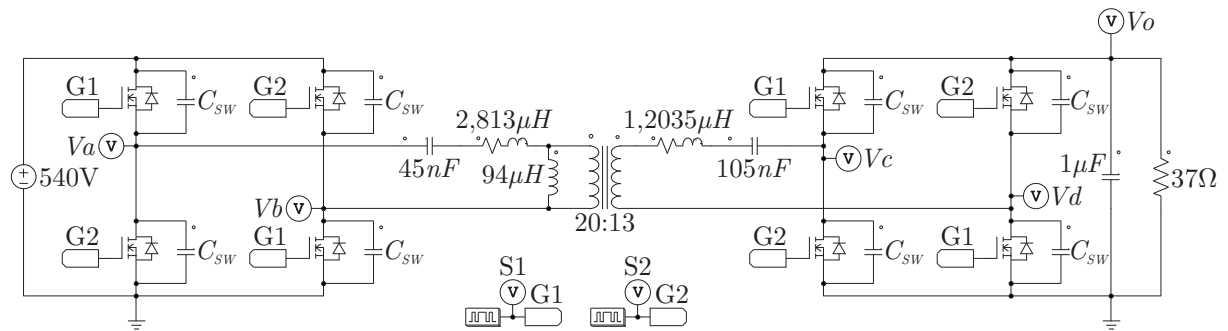
$$\eta_{estimado} = \frac{P_o}{P_o + P_{perdas-totais}} = \frac{3300W}{3300W + 46,75W} = 0,986 \quad (3.99)$$

Com o rendimento estimado de 98,6 % conclui-se que o projeto realizado se mostrou coeso com trabalhos anteriores e a topologia pode ser uma excelente escolha de conversor isolado. De modo a verificar se a estimativa de eficiência está coerente serão realizadas algumas simulações computacionais, bem como ensaios laboratoriais de bancada.

3.8 SIMULAÇÕES

Nesta seção são apresentados os resultados obtidos em simulação no *software* PSIM considerando os efeitos da resistência série e capacitância de saída das chaves, bem como a resistência série do transformador. Na Figura 3.27 pode-se observar o circuito empregado na simulação.

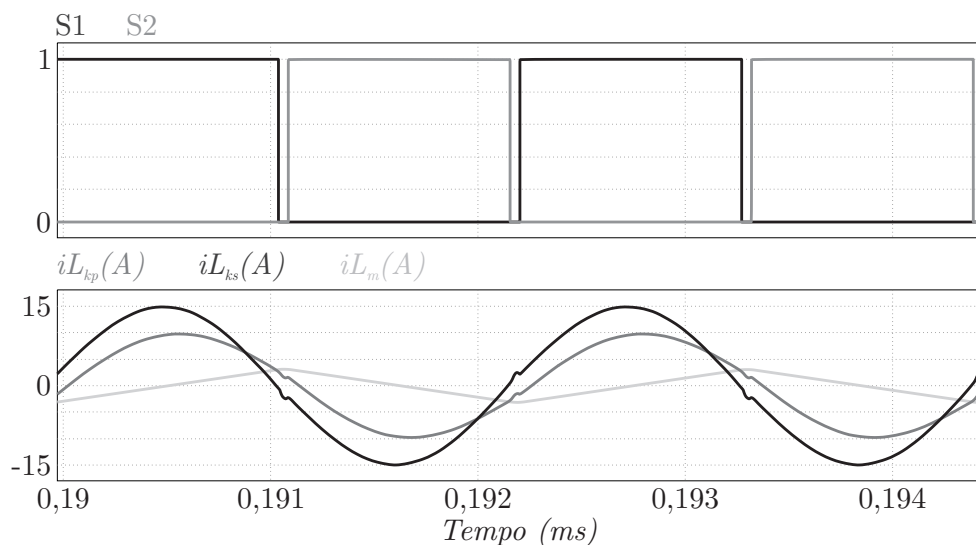
Figura 3.27 – Circuito de simulação implementado no PSIM.



Fonte: Autor.

Inicialmente foi realizada a simulação com tensão de entrada de 540 V, tensão de saída de 350 V e potência de 3300 W. De modo a verificar o funcionamento do conversor, na Figura 3.28 estão ilustradas as correntes no tanque ressonante e os sinais de acionamento das chaves.

Figura 3.28 – Formas de onda de corrente no tanque ressonante.

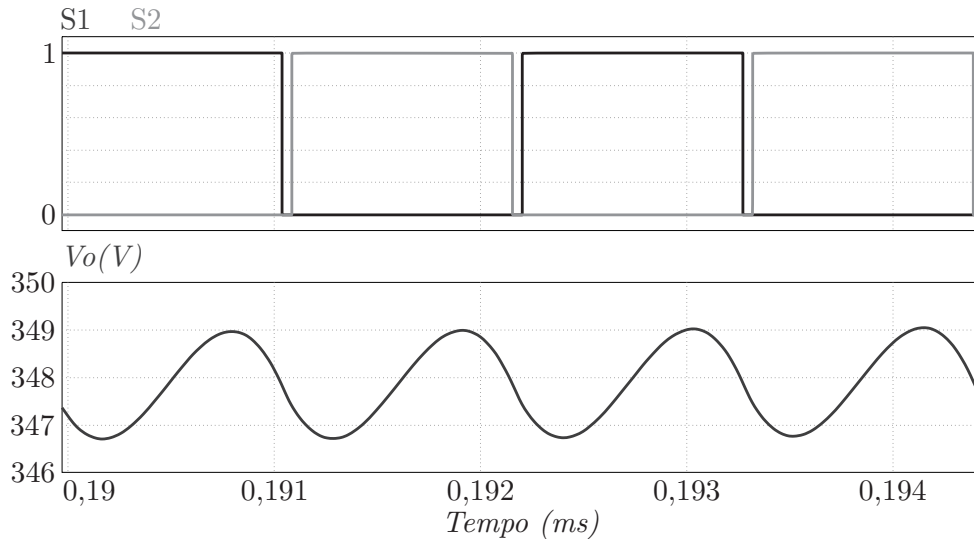


Fonte: Autor.

Pode-se observar na Figura 3.28 que a corrente no secundário está exatamente em

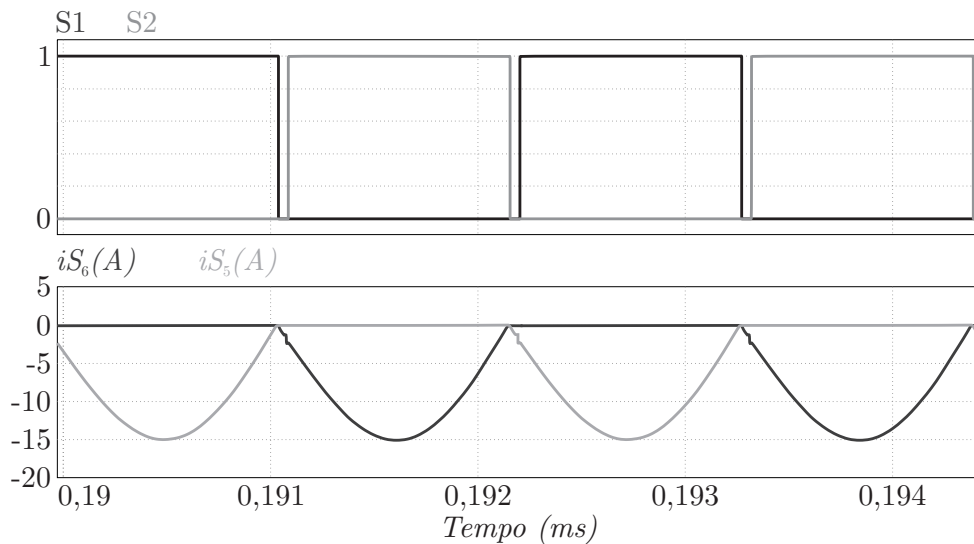
fase com os sinais de acionamento das chaves e a corrente no primário é ligeiramente defasada devido ao efeito da magnetização. Conclui-se também que a amplitude das correntes está de acordo com os valores anteriormente calculados. Na Figura 3.29 está apresentada a tensão de saída e na Figura 3.30 as correntes sobre as chaves de saída.

Figura 3.29 – Tensão de saída da simulação.



Fonte: Autor.

Figura 3.30 – Corrente nas chaves do secundário.

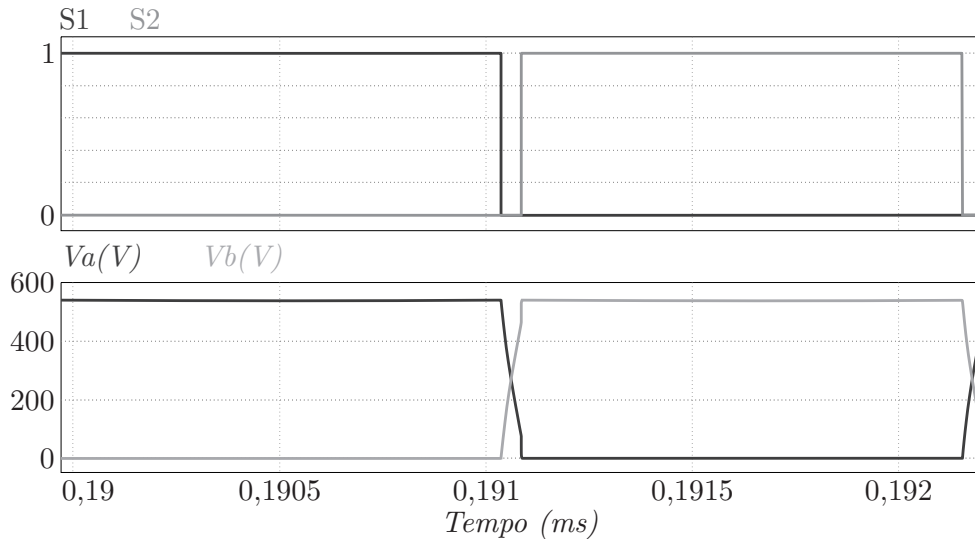


Fonte: Autor.

Observa-se na Figura 3.29 que a tensão de saída foi de 348 V, bastante próxima ao valor esperado de 350 V. Esta pequena divergência no ganho deve-se as resistências parasitas das chaves e transformador, desconsideradas no projeto. Constata-se na Figura

3.30 que a ponte secundária está operando como retificador síncrono e comutação suave (ZCS). Por fim, na Figura 3.31 estão ilustradas as tensões de saída da ponte primária.

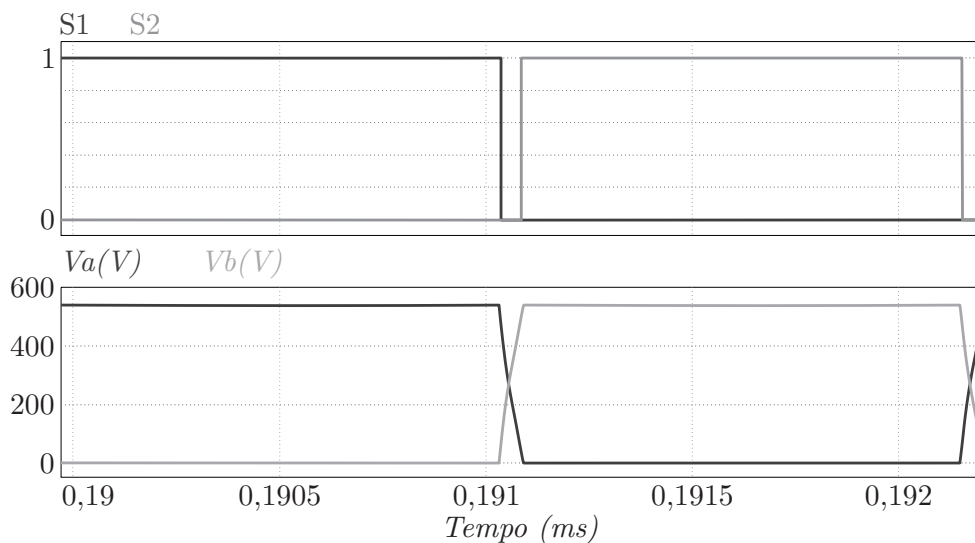
Figura 3.31 – Tensões de saída da ponte primária com *dead-time* de 50 ns.



Fonte: Autor.

Conclui-se pela Figura 3.31 que o ZVS não foi alcançado na ponte primária com o *dead-time* de 50 ns, uma vez que a tensão V_a não chegou a 0 antes da chave S_2 ser acionada. Este fenômeno tem relação com a corrente de magnetização, a qual possui os picos arredondados (Figura 3.28) devido ao *dead-time*, desta forma o valor da corrente não é suficiente para efetuar a carga/descarga completa das capacitâncias parasitas das chaves. De modo a solucionar este problema o *dead-time* foi aumentado para 60 ns e o resultado está ilustrado na Figura 3.32.

Figura 3.32 – Tensões de saída da ponte primária com *dead-time* de 60 ns.

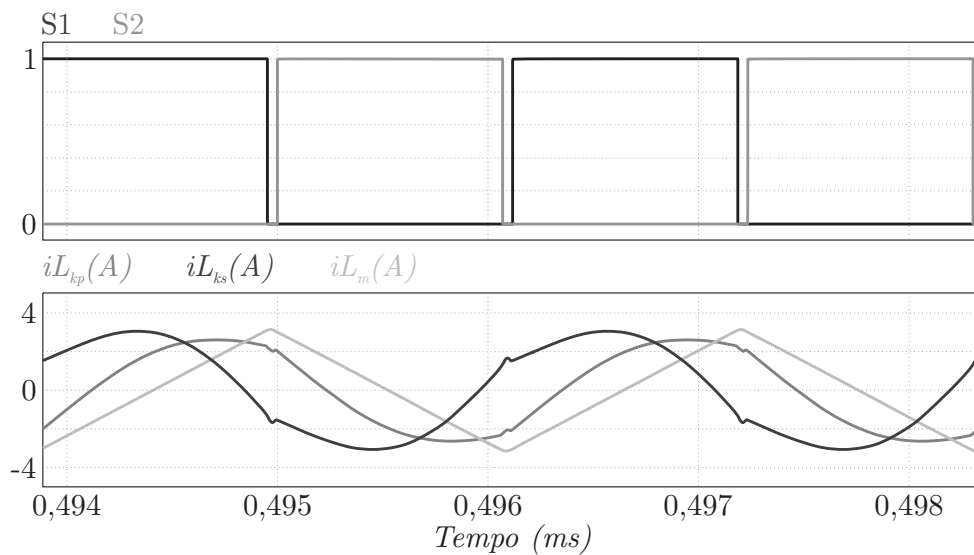


Fonte: Autor.

Pode-se observar na Figura 3.32 que o ZVS foi alcançado na ponte primária com o *dead-time* de 60 ns, uma vez que a tensão V_a atinge 0 V antes da chave S_2 ser acionada, a qual liga sob condições de tensão nula.

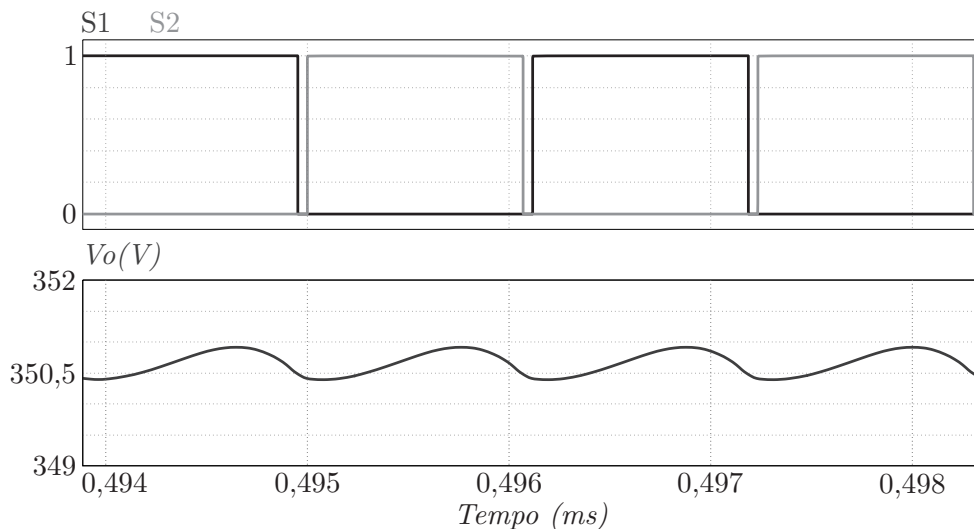
Como analisado anteriormente, a topologia CLLLC pode operar com grandes variações de carga sem perder ZVS, com o objetivo de comprovar este fenômeno foi realizada a redução de carga para 20 % da nominal (660 W). As correntes do tanque ressonante podem ser visualizadas na Figura 3.33, a tensão de saída na Figura 3.34 e as tensões da ponte primária na Figura 3.35.

Figura 3.33 – Formas de onda de corrente no tanque ressonante para 20 % de carga.



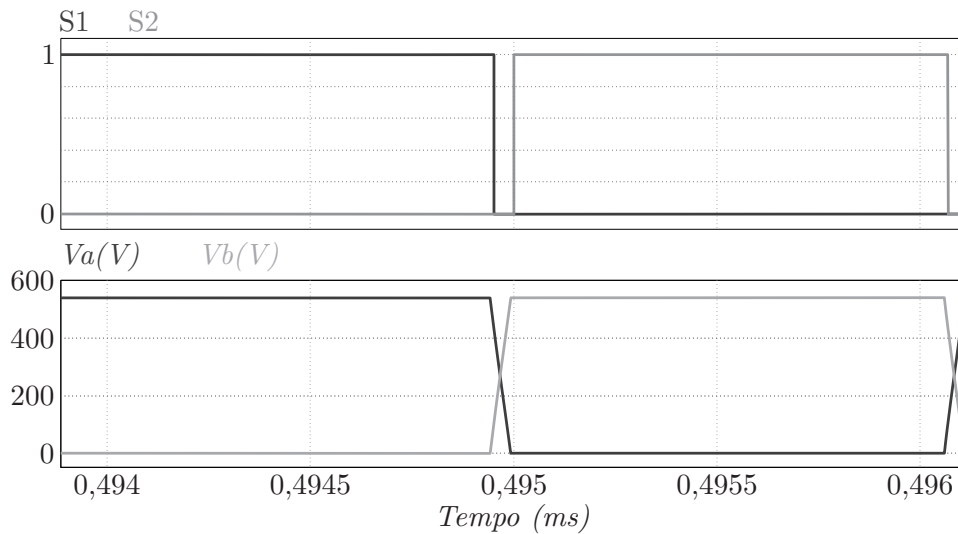
Fonte: Autor.

Figura 3.34 – Tensão de saída da simulação para 20 % de carga.



Fonte: Autor.

Figura 3.35 – Tensões de saída da ponte primária com *dead-time* de 60 ns e 20 % de carga.

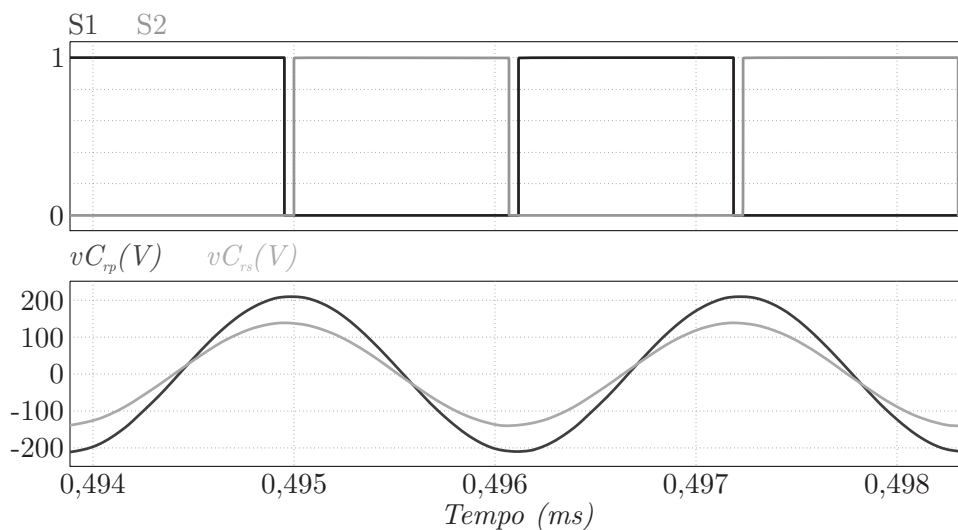


Fonte: Autor.

Conclui-se pela Figura 3.33 que as correntes de ressonância foram reduzidas devido à redução de carga, todavia, a corrente de magnetização se manteve igual, fenômeno esperado para manter ZVS mesmo com cargas reduzidas. Os resultados ilustrados na Figura 3.34 comprovam que o ganho não foi alterado pela variação de carga, uma pequena diferença é observada devido à redução das correntes circulantes que provocam menores quedas de tensão. Por fim, pode-se observar na Figura 3.35 que o ZVS foi mantido, uma vez que depende apenas da corrente de magnetização do transformador.

De modo a verificar o dimensionamento de tensão dos capacitores de ressonância foi realizada uma simulação com potência de 6600 W e tensão de saída de 250 V ($V_{in} = 385$ V), os resultados estão apresentados na Figura 3.36.

Figura 3.36 – Tensões sobre os capacitores de ressonância na simulação.



Fonte: Autor.

Conclui-se pelos resultados da Figura 3.36 que a máxima tensão sobre o capacitor de ressonância primário foi de 210 V, já para o capacitor de ressonância secundário foi de 139 V, valores próximos à estimativa realizada em projeto.

3.9 CONCLUSÃO

Neste capítulo foi apresentada detalhadamente a metodologia de projeto aplicada a cada um dos componentes de um conversor CLLLC. O método empregado foi comprovado por meio de simulações computacionais, permitindo concluir que o dimensionamento dos elementos de ressonância, bem como dos semicondutores e filtros está adequado para a implementação prática. Desta forma é possível a realização de ensaios experimentais para a verificação da eficiência e comparação com os resultados estimados.

4 TÉCNICA DE RASTREIO DA RESSONÂNCIA

Toda a análise de projeto foi realizada considerando a operação do conversor CLLLC com frequência de comutação exatamente igual à ressonância, ponto que prevê a máxima eficiência da topologia, assim como abordado na Tabela 2.1. Entretanto, os elementos reativos podem sofrer com variações paramétricas provenientes da montagem em linhas de produção, bem como alterações pelo desgaste, condições ambientais de operação e variações na carga. Estes fatores provocam mudanças na ressonância do circuito, evidenciando a necessidade de uma frequência de chaveamento variável, compensando as variações paramétricas.

Pensando em solucionar o problema das variações paramétricas, Pinheiro (1999) propõe um controle para operação acima da frequência de ressonância, a implementação baseia-se no controle do ângulo entre a corrente do circuito ressonante e o sinal de acionamento das chaves, garantindo ZVS para ampla faixa de operação. Entretanto esta proposta é implementada de forma discreta, com a necessidade de elevado número de componentes e reduzindo a versatilidade para operação bidirecional, uma vez que a complexidade do circuito de controle aumenta.

Uma proposta de rastreo através do cálculo da THD de corrente foi abordada por Jiang (2013), onde é calculada a THD para diferentes frequências de chaveamento, permitindo a determinação do ponto exato de ressonância (menor THD). Todavia este método requer elevado poder de processamento, incrementando o custo de implementação, além de não permitir o rastreo em tempo real, uma vez que é necessário realizar o cálculo por meio de varredura de frequência.

Em Feng (2011) e Feng (2013) é abordado um método de rastreo baseado nos sinais de acionamento do retificador síncrono do conversor LLC, onde foi empregado um algoritmo para o sincronismo do chaveamento com a retificação, garantindo operação na ressonância. Este método se mostrou simples e eficaz, contudo, é implementado pela comparação de tensão nas chaves do secundário com um limiar predefinido, sendo este valor afetado pela corrente circulante e a chave adotada, reduzindo a confiabilidade, uma vez que o circuito é bastante susceptível a interferências.

Um método mais simples encontrado na literatura consiste no controle do barramento de entrada para que a tensão seja sempre proporcional à tensão de saída desejada, permitindo o ajuste do conversor DC/DC para o ganho unitário através de um controlador externo, garantindo operação próxima à ressonância (WANG; DUSMEZ; KHALIGH, 2014) (LIU et al., 2016). Entretanto este controle não garante a operação no ponto exato de ressonância, uma vez que podem existir mais frequências para um mesmo ganho e a variação de f_{SW} pode afetar pouco o ganho no ponto próximo à ressonância.

Li (2016) e Poonahela (2017) propõe o rastreo de ressonância em conversor LLC

pela leitura do tempo em que os diodos da retificação secundária ficam em corte, todavia, este método não tem a capacidade de operar quando a frequência de chaveamento está acima da ressonância, uma vez que neste ponto a corrente nos diodos nunca é nula. Este método também apresenta uma dificuldade extra de implementação para conversores com retificação síncrona, pois a corrente pode circular pelas chaves em ambos os sentidos.

Por fim, Lai (2018) realiza o cálculo do período em que a corrente de ressonância leva para subir do valor nulo ao pico, permitindo o cálculo da frequência de ressonância em tempo real, contudo, esta implementação requer circuitos adicionais de detecção de *Zero-Crossing Point* (ZCP) e *Peak Current Point* (PCP), além de uma contagem de tempo precisa, incrementando o custo.

Tendo em vista as alternativas observadas na literatura, neste capítulo é proposta uma nova técnica de rastreo da ressonância *on-line* com implementação simplificada em *Digital Signal Processor* (DSP), a qual possui capacidade de operação em largas faixas de variação com baixo custo computacional.

4.1 PRINCÍPIO BÁSICO E SENSORIAMENTO

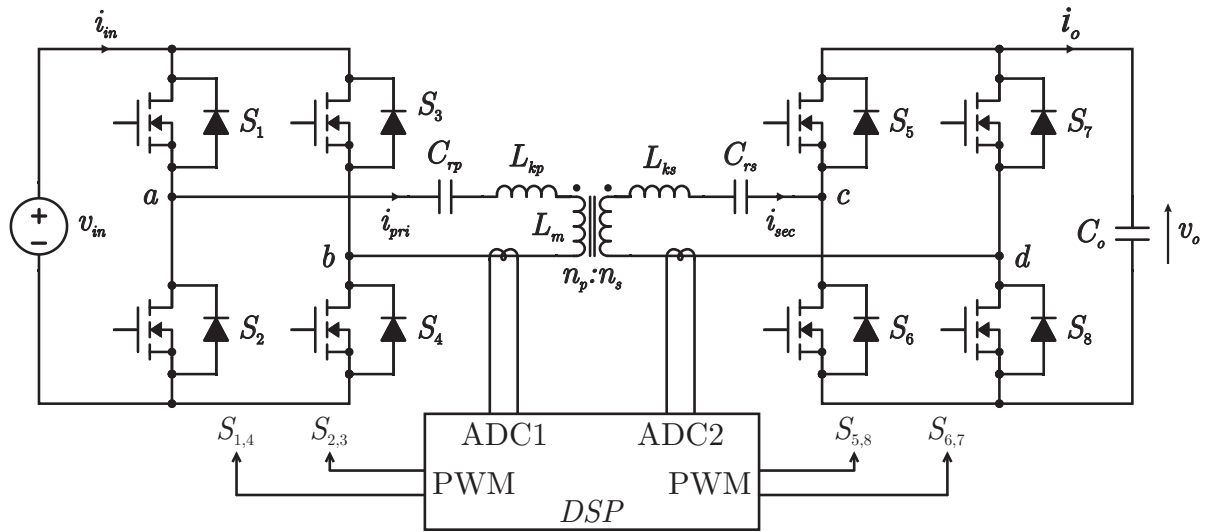
O controle de ganho através de malha fechada poderia ser uma boa opção para manter o conversor trabalhando próximo à ressonância, entretanto, pode-se observar na Figura 2.19 que existem mais de um ponto de frequência que garante ganho unitário ao circuito. Como a aplicação requer precisão no rastreo da frequência, esta não se mostra uma escolha interessante, uma vez que operar em frequências menores que a ressonância leva a incrementos significativos nas perdas.

Como o circuito série LC apresenta elevadíssimo ganho de corrente na ressonância, uma escolha óbvia de variável para o rastreo é a corrente. A corrente de ressonância primária é composta pela corrente secundária refletida mais a parcela magnetizante do transformador, desta forma, quando a corrente primária é exatamente igual à magnetização, tem-se o final de um semiciclo da ressonância. Entretanto, como a corrente de magnetização é interna ao transformador, esta não pode ser facilmente medida. Sendo assim, uma opção é realizar a medida da corrente secundária diretamente, pois, quando operando na ressonância, a corrente secundária está em fase com os sinais de acionamento dos semicondutores, conforme já ilustrado na Figura 2.20.

Como a corrente do secundário é alternada e em alta frequência, pode-se utilizar um Transformador de Corrente (TC) para este sensoriamento, esta alternativa é interessante pois apresenta implementação simples, baixo custo e possui saída isolada. Na Figura 4.1 está apresentada a estrutura física do sistema de controle. Observa-se que a implementação é focada na redução de componentes externos, sendo apenas necessário o TC e seu tratamento para permitir a leitura em um conversor Analógico/Digital (A/D)

interno ao DSP.

Figura 4.1 – Esquema de implementação do rastreo de ressonância em DSP.



Fonte: Autor.

Importante salientar que, para permitir o fluxo bidirecional de potência, é necessário realizar o sensoriamento da corrente primária e secundária do circuito ressonante, uma vez que o conceito de primário e secundário é relativo ao sentido do fluxo de energia.

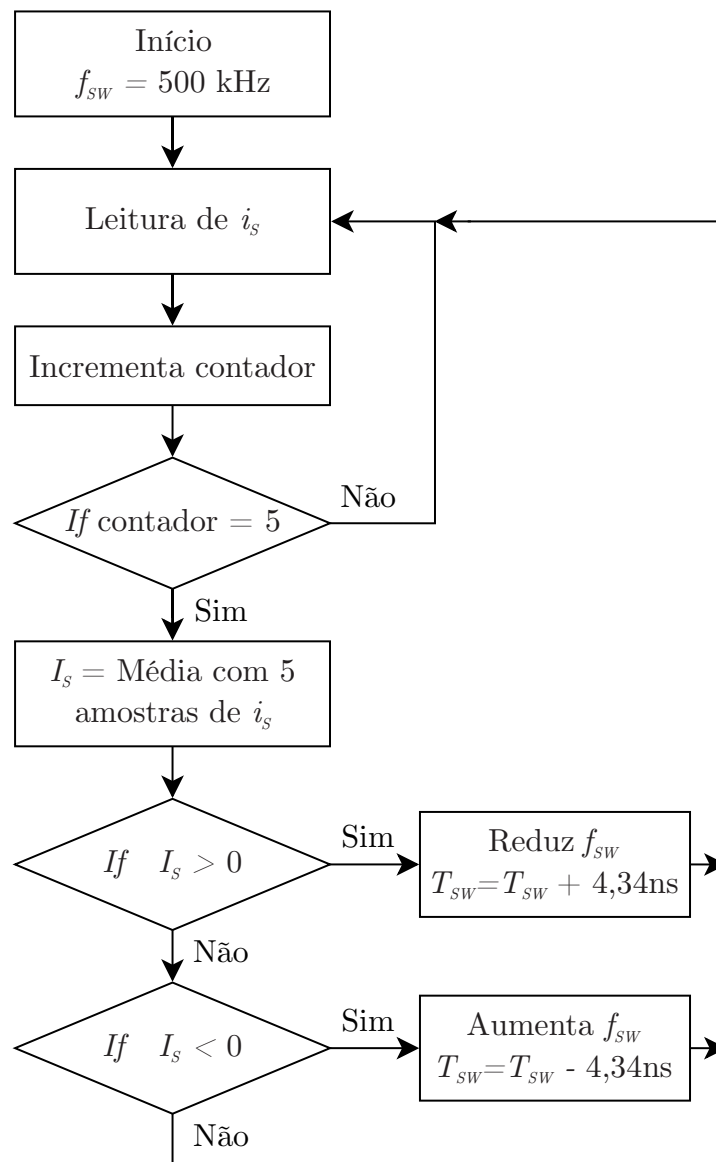
4.2 ALGORITMO DE RASTREIO

O algoritmo de rastreo foi desenvolvido para, baseado na corrente de ressonância secundária, amostrada no instante t_0 da Figura 2.20, tomar a decisão quanto à frequência de comutação necessária para o sistema. O DSP é programado para amostrar a corrente no instante de abertura das chaves S_1 , S_4 , S_6 e S_8 na frequência de comutação, portanto um dos requisitos do processador escolhido é possuir a capacidade de amostragem do conversor A/D igual ou superior à máxima frequência de comutação possível. De modo a aumentar a estabilidade do sinal adquirido, foi proposta uma média com as 5 últimas leituras de corrente. Uma vez que a média é calculada, pode-se determinar se a corrente no instante t_0 é positiva ($f_{SW} > f_R$), negativa ($f_{SW} < f_R$) ou nula ($f_{SW} = f_R$). Assim, é executando um algoritmo para a tomada de decisão em uma frequência 5 vezes menor que a comutação.

O algoritmo implementado no DSP está ilustrado no fluxograma da Figura 4.2, onde, para os testes realizados, adotou-se uma frequência inicial de 500 kHz e um incremento ou decremento no período de 4,34 ns, o que corresponde à aproximadamente 1 kHz de *step* de frequência quando operando em 500 kHz.

O algoritmo possui uma lógica simples de tomada de decisão, a qual foi pensada

Figura 4.2 – Fluxograma do algoritmo de rastreo de ressonância proposto.



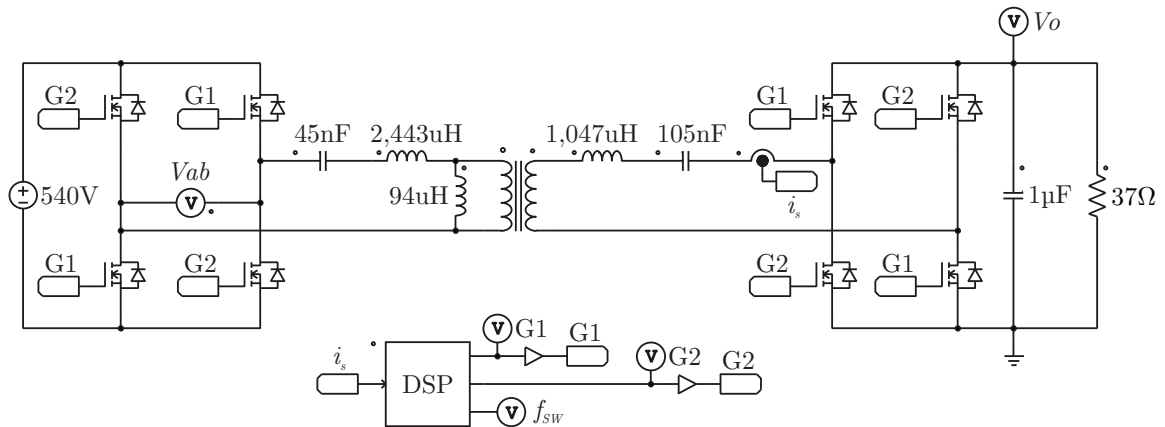
Fonte: Autor.

visando a utilização de poucos recursos computacionais, os quais serão analisados nos resultados experimentais.

4.3 RESULTADOS DE SIMULAÇÃO

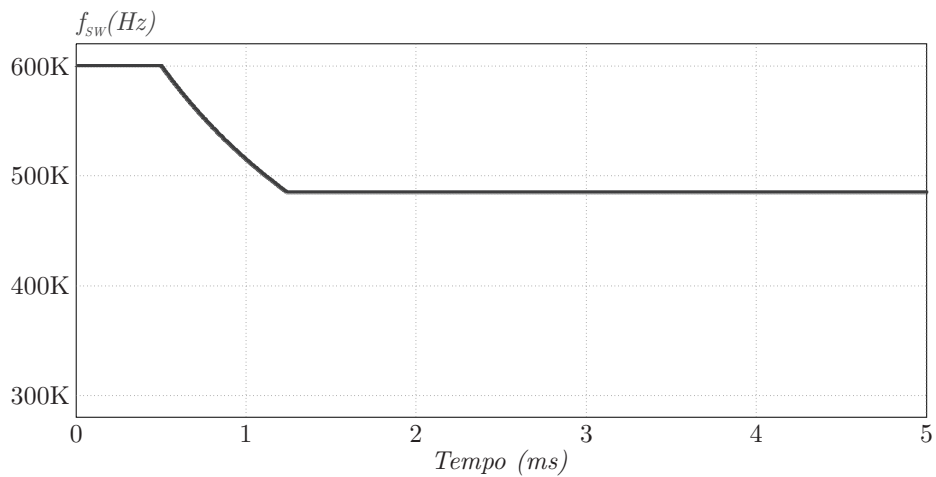
De modo a verificar o funcionamento do algoritmo proposto foi montada no PSIM a simulação da Figura 4.3, a qual possui ressonância igual a 480 kHz. No Apêndice C pode ser consultado o código implementado no bloco C (DSP) da Figura 4.3. Foram executadas duas simulações, a primeira com frequência inicial de 600 kHz (Figura 4.4) e a segunda com frequência inicial de 300 kHz (Figura 4.5).

Figura 4.3 – Circuito de rastreo implementado no PSIM.



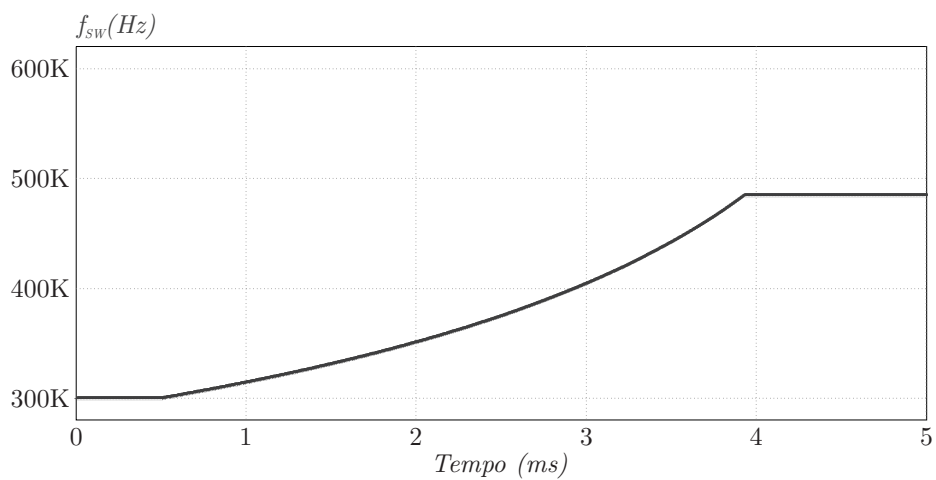
Fonte: Autor.

Figura 4.4 – Simulação de rastreo partindo de 600 kHz e acomodando em 480 kHz.



Fonte: Autor.

Figura 4.5 – Simulação de rastreo partindo de 300 kHz e acomodando em 480 kHz.



Fonte: Autor.

Pode-se observar na Figura 4.4 que o algoritmo é iniciado em $500 \mu s$ e leva aproximadamente $740 \mu s$ para acomodar-se na frequência exata da ressonância do circuito (480 kHz). Importante salientar que, para simplificar a implementação no PSIM, não foi realizada a média prevista na Figura 4.2 e foi utilizado um *step* de tempo de 2 ns, logo, espera-se que na prática, o tempo de acomodação seja 2,5 vezes maior que na simulação.

Da mesma forma, nos resultados da Figura 4.5, o rastreo é iniciado em $500 \mu s$, entretanto, leva aproximadamente $3,3 ms$ para acomodar na frequência de 480 kHz. Este maior tempo de acomodação partindo de frequências mais baixas deve-se principalmente ao fato de que é necessário um maior número de *steps*, uma vez que este decremento se dá no período de comutação, e não diretamente na frequência. *Steps* de frequência resolveriam esta diferença, todavia seria necessário um maior número de cálculos no DSP. Tendo em vista que qualquer tempo de acomodação abaixo dos $10 ms$ já é suficiente para a aplicação, considera-se como satisfatória a operação do algoritmo proposto.

4.4 RESULTADOS EXPERIMENTAIS EM PROTÓTIPO DE BAIXA POTÊNCIA

Tendo a comprovação de funcionamento do algoritmo na simulação, foi pensado um sistema experimental de análise, baseando-se na implementação de um circuito ressonante idêntico ao conversor, porém aplicado em baixa tensão e potência, de modo a validar a programação do DSP na prática.

4.4.1 Circuito Experimental

O circuito ressonante projetado está descrito na Tabela 4.1. Para realizar o processamento e execução do algoritmo foi adotado o microcontrolador STM32F334, da arquitetura ARM, fabricado pela STMicroelectronics. Os principais fatores pela escolha deste componente são os periféricos presentes, nele está incluído um *timer* de alta resolução (217 ps a cada contagem), tornando possível a comutação em frequências elevadas com *steps* de período pequenos. Outro fator importante para a escolha do processador está em seu conversor A/D, o qual apresenta 12 bits de resolução e frequência de amostragem máxima igual a $5 \text{ mega samples per second}$ (MSPS). O conjunto roda à uma frequência de 72 MHz.

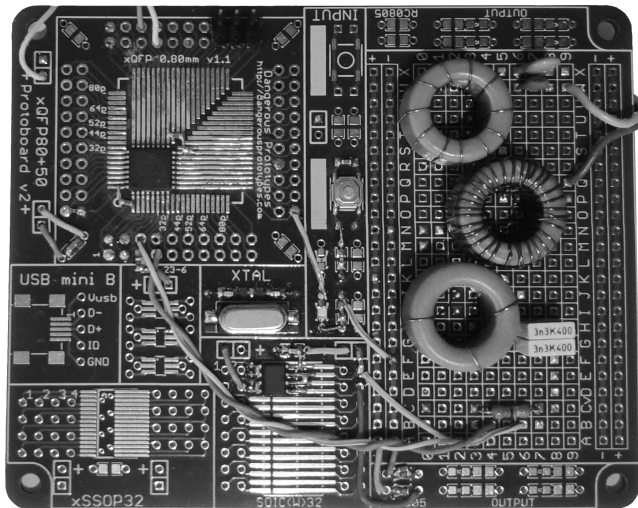
Na Figura 4.6 está apresentada uma foto do protótipo montado, onde pode-se observar o microcontrolador (esquerda), circuito de aquisição (centro) e circuito ressonante (direita). Os semicondutores de potência foram suprimidos, mas seguem o esquemático da Figura 4.3. O código do Apêndice C foi adaptado para permitir a execução no microcontrolador.

Tabela 4.1 – Parâmetros do conversor CLLC experimental de baixa potência.

Parâmetro	Valor
Tensão de entrada (V_{in})	6 V
Frequência de comutação (f_{SW})	500 kHz
Potência de saída (P_o)	172 mW
Relação de espiras ($n_p : n_s$)	30:5
Carga de saída (R_o)	5,8 Ω
Capacitor de ressonância primário (C_{rp})	497 pF
Indutor de ressonância primário (L_{kp})	205,7 μ H
Indutância de magnetização (L_m)	1,53 mH
Capacitor de ressonância secundário (C_{rs})	6,6 nF
Indutor de ressonância secundário (L_{ks})	15,3 μ H

Fonte: Autor.

Figura 4.6 – Foto do protótipo de baixa potência suprimindo os MOSFETs.

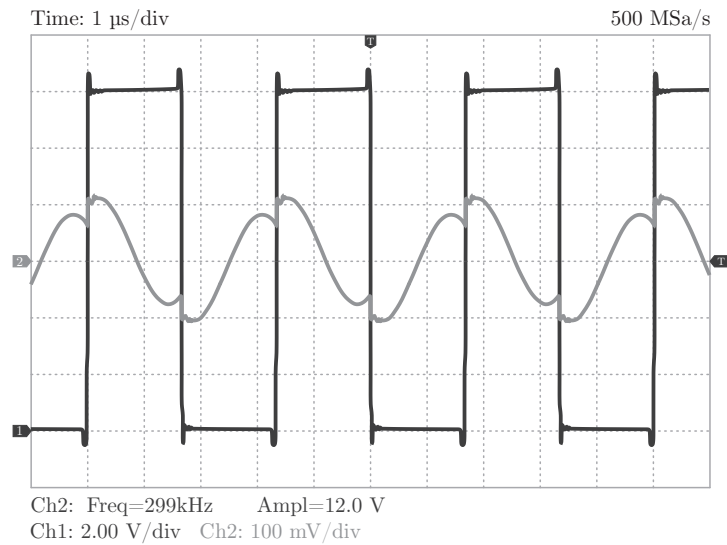


Fonte: Autor.

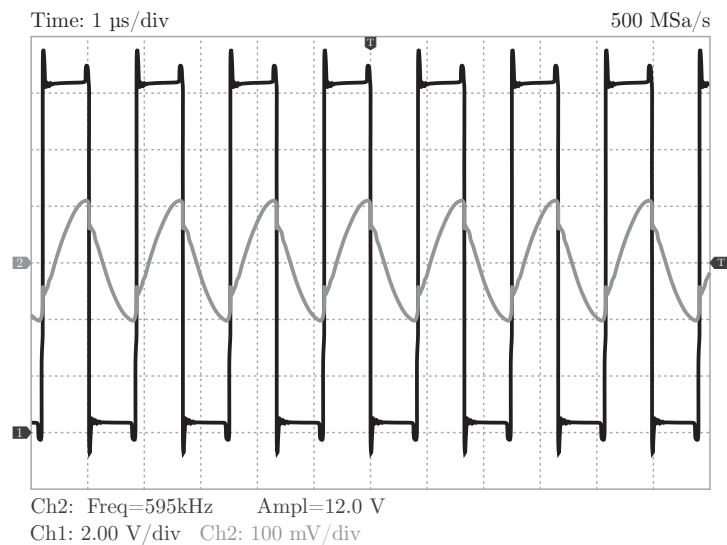
Na sequência são apresentados os resultados obtidos com o circuito montado na Figura 4.6.

4.4.2 Ensaios e Desempenho

De modo a comprovar que as formas de onda do circuito montado estão de acordo com a análise teórica apresentada nas Figuras 2.20, 2.21 e 2.22, inicialmente realizou-se a comutação em frequências fixas. Os resultados estão apresentados na Figura 4.7 e Figura 4.8, onde a forma de onda em preto corresponde à tensão de saída da ponte primária (v_{ab}) e o sinal em cinza ilustra a corrente secundária do tanque ressonante (i_{sec}) após o tratamento do sinal (transformada em tensão).

Figura 4.7 – Circuito operando com $f_{SW}=300$ kHz.

Fonte: Autor.

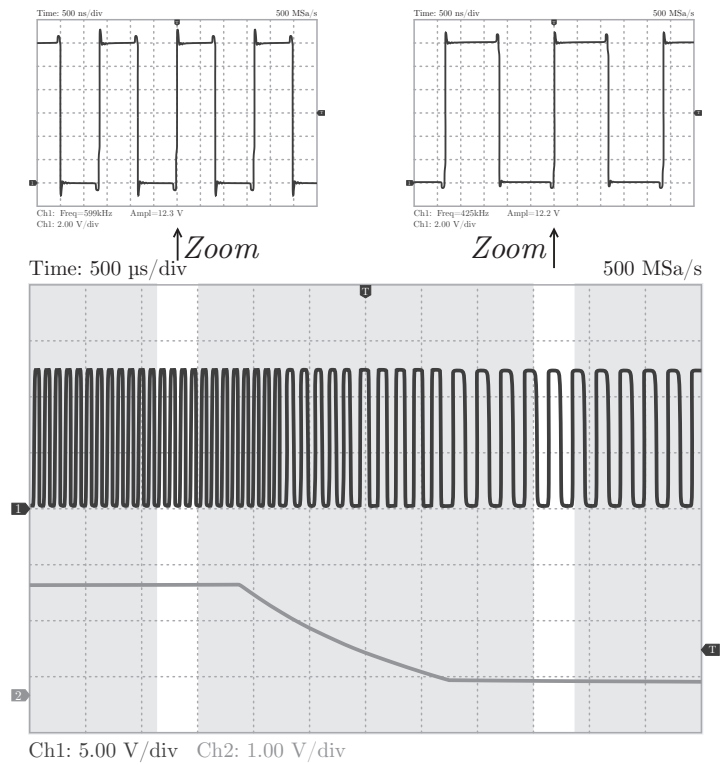
Figura 4.8 – Circuito operando com $f_{SW}=600$ kHz.

Fonte: Autor.

Observa-se que a operação com 300 kHz (Figura 4.7) está muito próxima da análise teórica ilustrada na Figura 2.21, e, no instante em que v_{ab} é alternado da tensão positiva para negativa, a corrente secundária é negativa. Da mesma forma, para a frequência de chaveamento de 600 kHz (Figura 4.8), o sinal obtido mostrou-se próximo da análise apresentada na Figura 2.22, onde, no instante em que v_{ab} é alternado da tensão positiva para negativa, a corrente secundária é positiva.

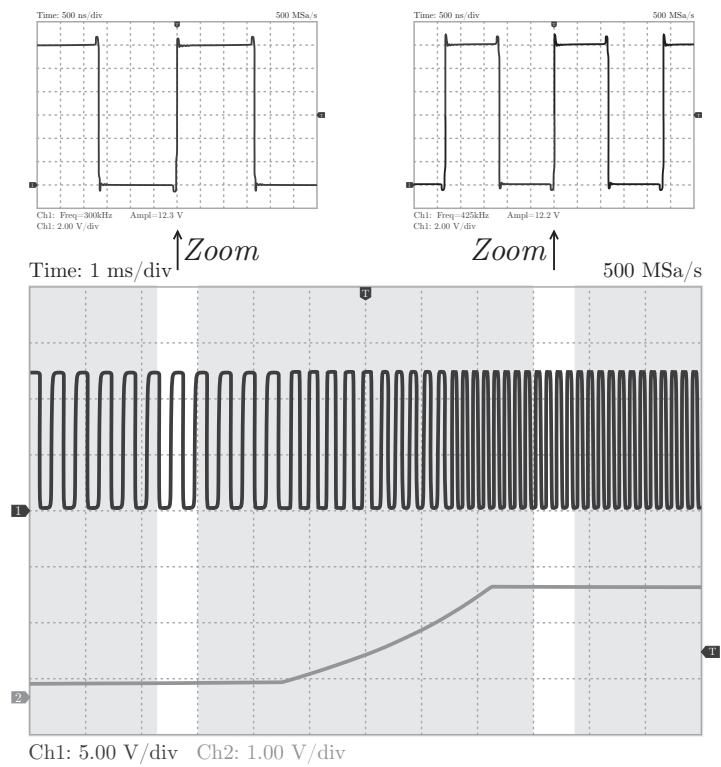
De modo a comprovar o funcionamento da técnica proposta, foram realizados dois testes de rastreo, o primeiro partindo de 600 kHz (Figura 4.9) e o segundo partindo de 300 kHz (Figura 4.10).

Figura 4.9 – Rastreio de 600 kHz para a ressonância final de 425 kHz.



Fonte: Autor.

Figura 4.10 – Rastreio de 300 kHz para a ressonância final de 425 kHz.

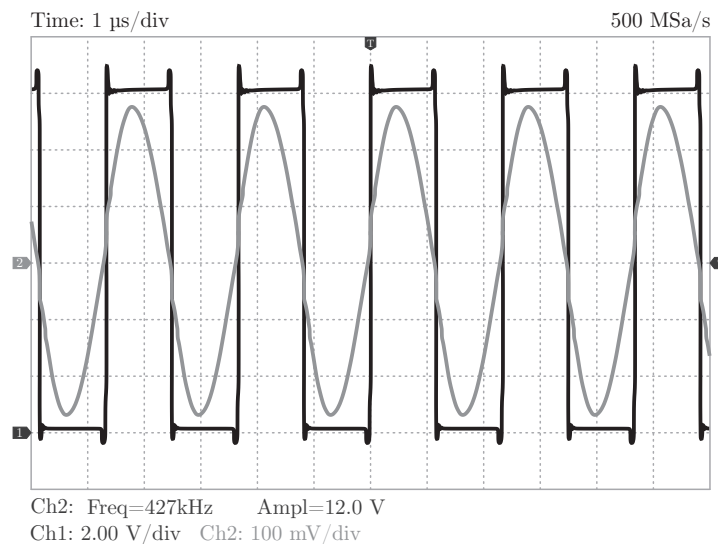


Fonte: Autor.

O sinal em preto das Figuras 4.9 e 4.10 corresponde à tensão de saída da ponte primária (v_{ab}) e o sinal em cinza é uma tensão sintetizada pelo microcontrolador proporcional à frequência de comutação. Observa-se na Figura 4.9 que a frequência de comutação é reduzida até 425 kHz, sendo este o valor de ressonância para o circuito montado. O tempo de acomodação foi de aproximadamente 2 ms. Na Figura 4.10 constata-se que a mesma frequência de ressonância foi alcançada (425 kHz). O tempo de acomodação (4 ms), assim como na simulação, foi maior a partida com frequências menores que a ressonância.

Por fim, na Figura 4.11 estão ilustrados os sinais de tensão e corrente para o circuito operando com o algoritmo de rastreamento ativo na frequência de 425 kHz.

Figura 4.11 – Circuito operando com rastreamento ativado e $f_{SW}=425$ kHz.



Fonte: Autor.

Observa-se na Figura 4.11 que a corrente secundária está exatamente em fase com a tensão sintetizada, comprovando a operação na frequência de ressonância do protótipo.

4.5 CONCLUSÃO

Pode-se concluir que os testes do algoritmo realizados no protótipo de baixa potência comprovam o funcionamento do método proposto, o qual mostrou-se robusto. Os testes com frequências de partida 40 % maiores e 30 % menores que a ressonância nominal, comprovam que o rastreamento pode ser realizado para largas faixas de frequências, garantindo a operação no ponto de máxima eficiência mesmo em situações extremas. Sabendo que o algoritmo apresentou o desempenho esperado é possível realizar sua aplicação no conversor desenvolvido.

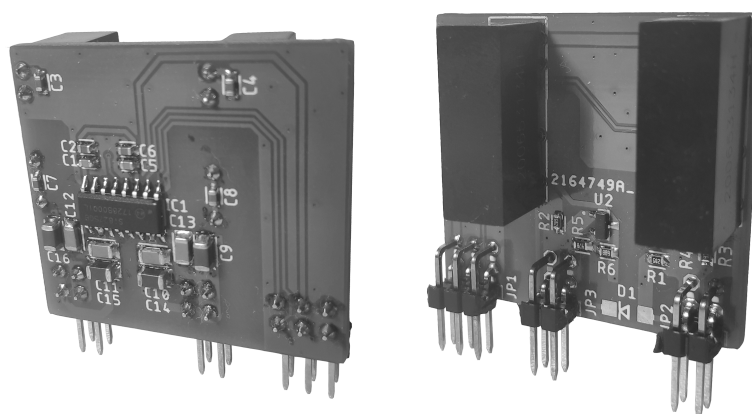
5 RESULTADOS EXPERIMENTAIS

Com o objetivo de validar o projeto do conversor CLLLC desenvolvido para aplicações práticas em carregadores *on-board*, neste capítulo são apresentados os resultados experimentais. Inicialmente é realizado um detalhamento do *hardware* implementado seguido de ensaios para a verificação de funcionamento da técnica de rastreo da ressonância bem como a operação com frequência rastreada. Por fim são apresentados os resultados de eficiência obtidos comparados com a análise teórica prévia.

5.1 DESCRIÇÃO DA PLATAFORMA EXPERIMENTAL

De modo a simplificar o projeto das placas de circuito impresso, facilitar a substituição de componentes danificados durante os experimentos e permitir testes futuros com a topologia o protótipo foi desenvolvido de forma modular. Inicialmente foram planejados os módulos de *gate driver*, o qual pode ser observado na Figura 5.1.

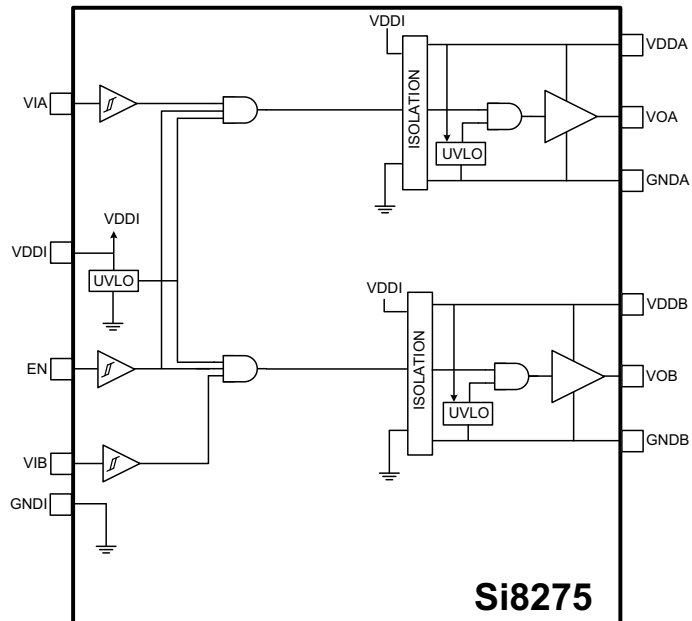
Figura 5.1 – Módulo de *gate-driver* desenvolvido.



Fonte: Autor.

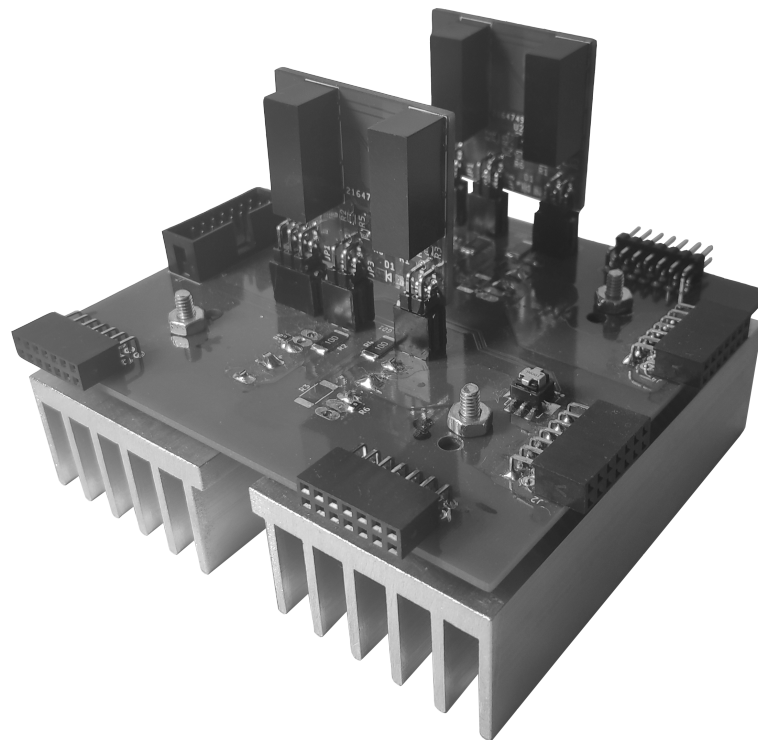
A placa da Figura 5.1 possui duas saídas (4 pinos) isoladas, tendo a capacidade de acionar duas chaves de forma independente. São utilizados dois conversores DC/DC isolados (F2424S-2WR2) com tensão de entrada e saída de 24 V e potência de 2 W cada. Como a tensão ideal para o acionamento do MOSFET SiC é de 20 V, foi implementado um terra virtual, transformando os 24 V em -4 V e +20 V para alimentação do *gate* das chaves. De modo a garantir isolamento galvânico e reduzir o tamanho da placa foi adotado o circuito integrado Si8275 (Figura 5.2), o qual possui corrente de saída máxima de 4 A e isolamento de 2500 V RMS.

Como a topologia é composta por dois módulos de chaveamento *full-bridge*, foi desenvolvida uma placa de circuito impresso que integra os semicondutores de potên-

Figura 5.2 – Circuito interno do *gate-driver* Si8275.

Fonte: Skyworks (2021).

cia, resistor de gate, transformador de corrente (tanque ressonante) e conexões para os módulos de *gate-driver*. Esta placa está ilustrada na Figura 5.3.

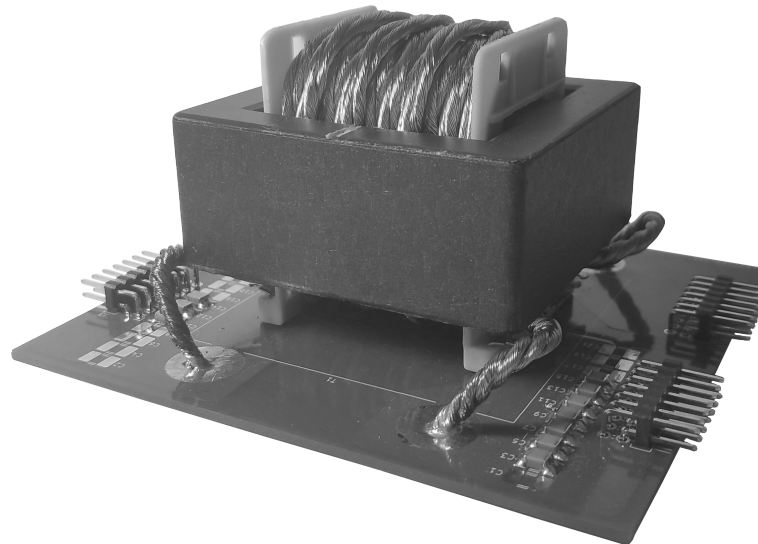
Figura 5.3 – Módulo de *full-bridge* desenvolvido.

Fonte: Autor.

Da mesma forma, foi desenvolvida uma placa de circuito impresso contendo o

transformador de potência e os capacitores de ressonância, a qual pode ser observada na Figura 5.4. Pode-se constatar que o tanque ressonante é bastante reduzido, uma vez que foram adotados capacitores cerâmicos.

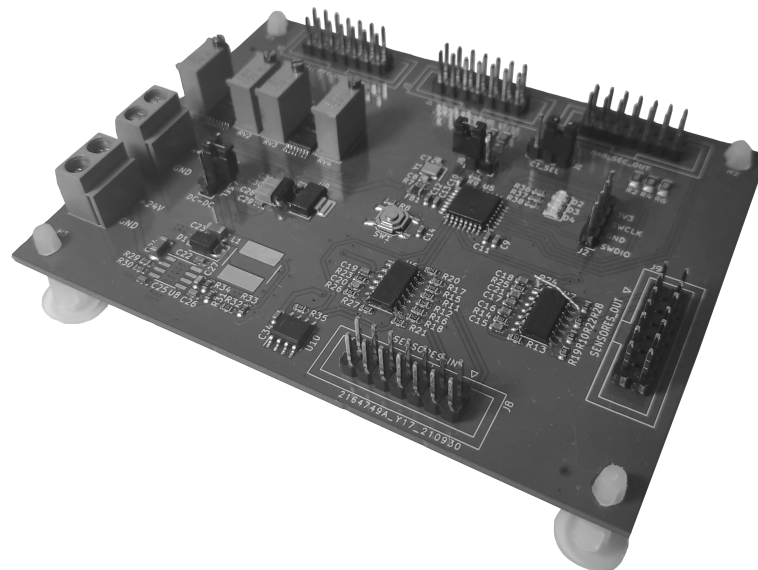
Figura 5.4 – Módulo do tanque ressonante desenvolvido.



Fonte: Autor.

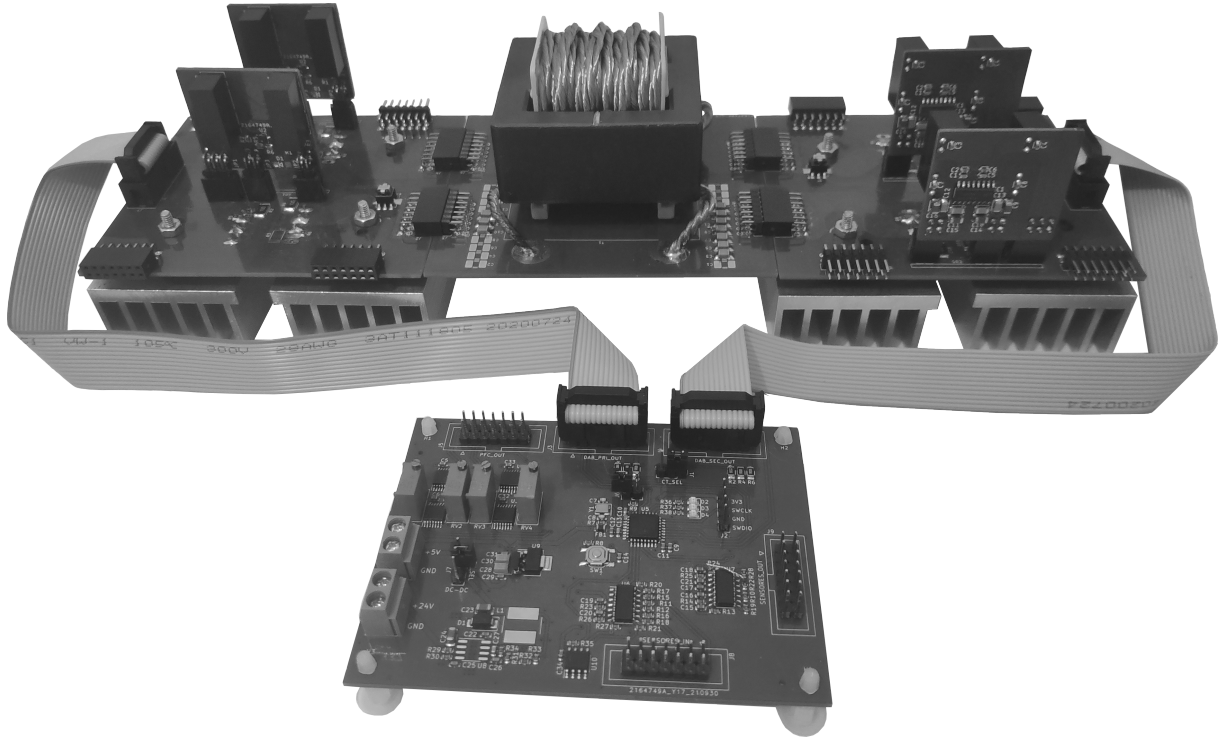
Para gerar os sinais de acionamento das chaves, adquirir as correntes do tanque ressonante e executar o algoritmo de rastreamento da ressonância foi desenvolvido um módulo de controle, integrando o microcontrolador (STM32F334K8), conversor DC/DC (24 V - 5 V), regulador de tensão e circuitos de aquisição dos dados. A placa de controle está ilustrada na Figura 5.5.

Figura 5.5 – Módulo de controle desenvolvido.



Fonte: Autor.

Figura 5.6 – Conversor completo montado.



Fonte: Autor.

Por fim, na Figura 5.6 pode-se observar o conversor completo montado para os resultados experimentais. Estão integrados 4 módulos de *gate-driver*, 2 módulos de *full-bridge*, um tanque ressonante e uma placa de controle.

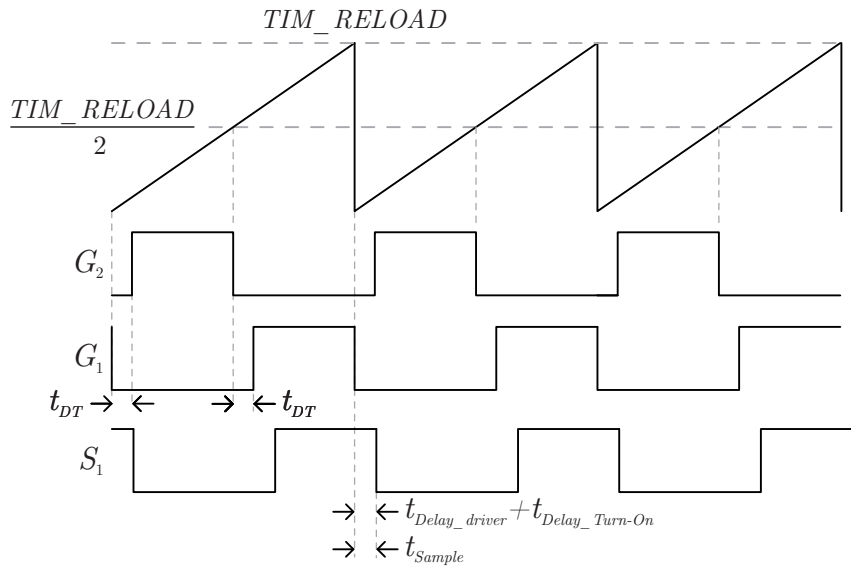
5.2 RASTREIO DA RESSONÂNCIA APLICADO AO CONVERTOR

5.2.1 Instante de Amostragem

Para aplicação do algoritmo de rastreamento da ressonância no protótipo é importante atentar para o instante de aquisição das correntes de ressonância, uma vez que este sinal deve ser amostrado exatamente na abertura da chave S_1 . Entretanto, como pode-se observar na Figura 5.7, o sinal prático de abertura de S_1 apresenta um pequeno atraso quando comparado ao sinal PWM sintetizado no microcontrolador, uma vez que a saída do *gate-driver* apresenta atraso (t_{Delay_driver}), assim como o MOSFET ($t_{Delay_Turn-On}$). Este atraso pode ser calculado:

$$t_{Delay_driver} + t_{Delay_Turn-On} = 50ns + 10ns = 60ns \quad (5.1)$$

Para que o evento de *reload* do *timer* seja utilizado como disparo de leitura do

Figura 5.7 – Contador do *timer* e sinais PWM sintetizados.

Fonte: Autor.

ADC, é importante que o tempo de amostragem (t_{Sample}) seja próximo de 60ns. Para o microcontrolador operando em 72 MHz pode-se determinar o número de ciclos de amostragem que garantem este período:

$$ADC_{Sample_cycles} = \frac{60ns}{1/72MHz} = 4,32ciclos \quad (5.2)$$

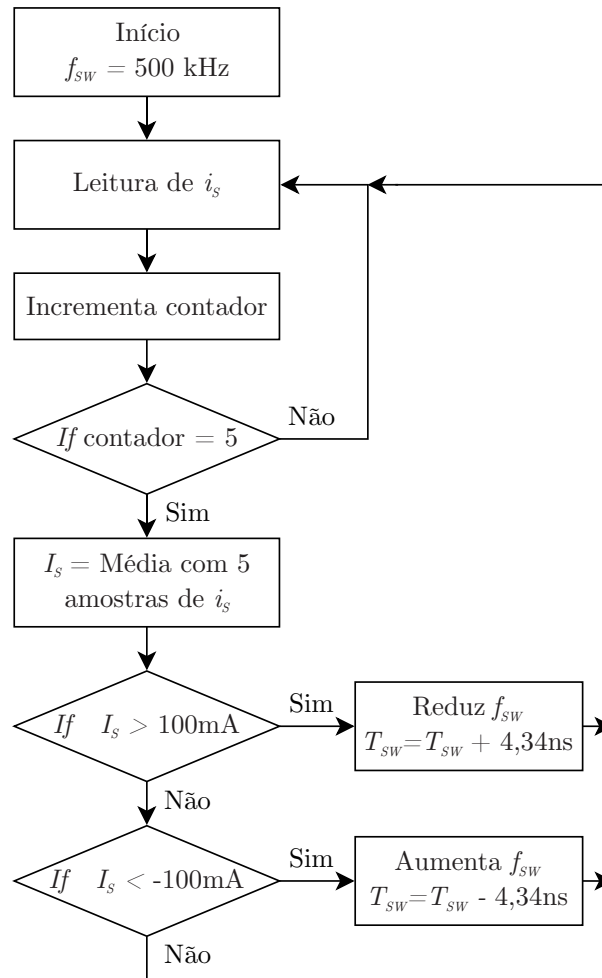
O período de amostragem do ADC foi ajustado para 4,5 ciclos de operação do microcontrolador, garantindo que a amostragem seja efetuada por 62,5 ns, tempo bastante próximo aos atrasos de acionamento. Desta forma é possível a utilização do evento de *reload* do *timer* para efetuar o disparo de leitura do ADC.

5.2.2 Ensaio de Rastreo

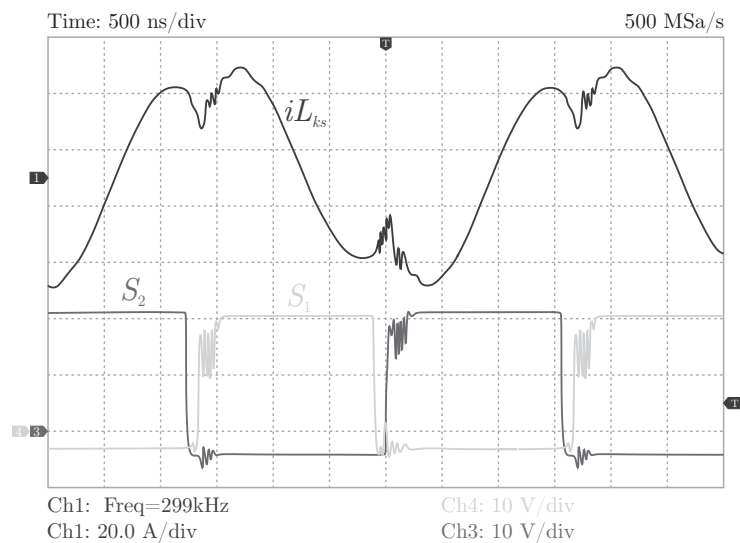
Os primeiros ensaios de rastreo realizados apresentaram instabilidades, um vez que a cada execução do algoritmo ocorria alteração da frequência pela comparação com valores diferentes de zero. De modo a corrigir este problema, o fluxograma da Figura 4.2 foi alterado, sendo inserida uma pequena histerese de corrente, ficando o algoritmo final implementado ilustrado na Figura 5.8.

Inicialmente foi realizado o chaveamento com frequência inferior à ressonância (300 kHz) e os resultados da corrente secundária e sinais de acionamento das chaves podem ser observados na Figura 5.9. Os mesmos sinais para a frequência de chaveamento de 600 kHz estão ilustrados na Figura 5.10. O *dead-time* do conversor precisou ser ajustado para 100 ns de modo a garantir ZVS para a implementação prática.

Figura 5.8 – Fluxograma do algoritmo de rastreamento de ressonância implementado.



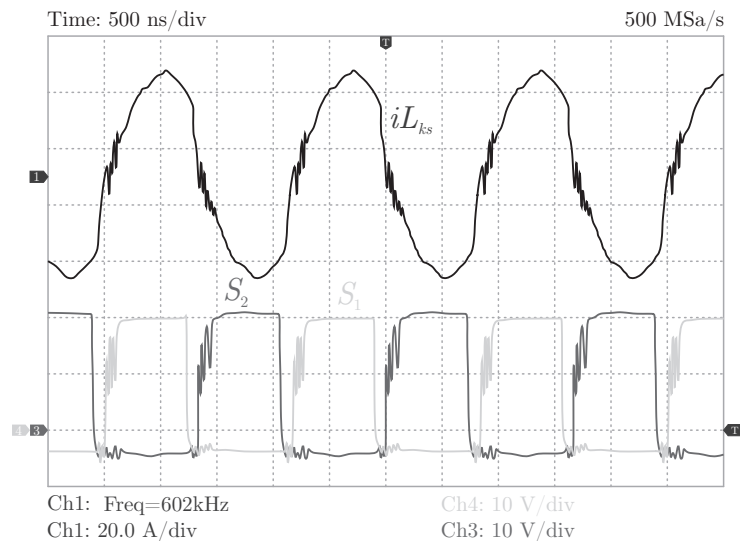
Fonte: Autor.

Figura 5.9 – Conversor operando com $f_{sw}=300 \text{ kHz}$.

Fonte: Autor.

Pode-se constatar pela Figura 5.9 que a forma de onda da corrente secundária está próxima à análise teórica (Figura 2.21) e ao protótipo de baixa potência (Figura 4.7). A corrente no instante de abertura da chave S_1 é negativa, fator decisivo para a correta operação do algoritmo de rastreamento da ressonância. Importante salientar que a medição da corrente do secundário foi realizada por meio do TC, fazendo com que a sua amplitude visualizada seja 3 vezes maior que o valor real circulando pelo tanque ressonante.

Figura 5.10 – Conversor operando com $f_{SW}=600$ kHz.



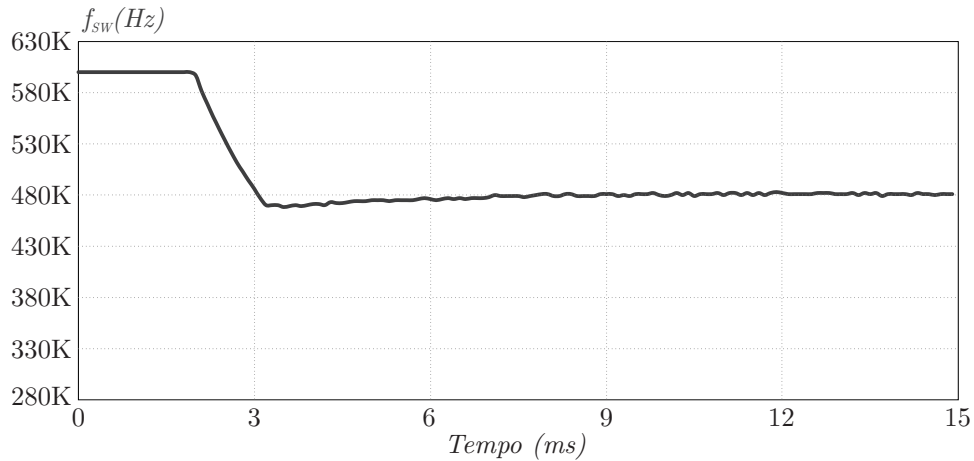
Fonte: Autor.

Observa-se na Figura 5.10 que a forma de onda da corrente secundária para a frequência de 600 kHz (maior que a ressonância) foi diferente da análise teórica (Figura 2.22) e do protótipo de baixa potência (Figura 4.8), esta diferença deve-se ao fato de que no conversor a ressonância está em uma frequência mais alta, tendo período suficiente para atingir o pico com $f_{SW}=600$ kHz. A corrente no instante de abertura da chave S_1 é positiva, possibilitando a operação do algoritmo de rastreamento da ressonância.

O primeiro teste de rastreamento foi realizado com potência nominal do conversor e frequência de chaveamento inicial de 600 kHz. O algoritmo foi ativado em 2 ms e os dados da frequência de chaveamento exportados pela ferramenta de *debug* do microcontrolador. O resultado obtido está ilustrado na Figura 5.11. Pode-se constatar que durante 1ms a frequência foi reduzida de forma rápida, apresentando um pequeno *undershoot* e ficando próxima da ressonância final, posteriormente a resposta foi mais lenta e a acomodação do rastreamento ocorreu na frequência de 481 kHz.

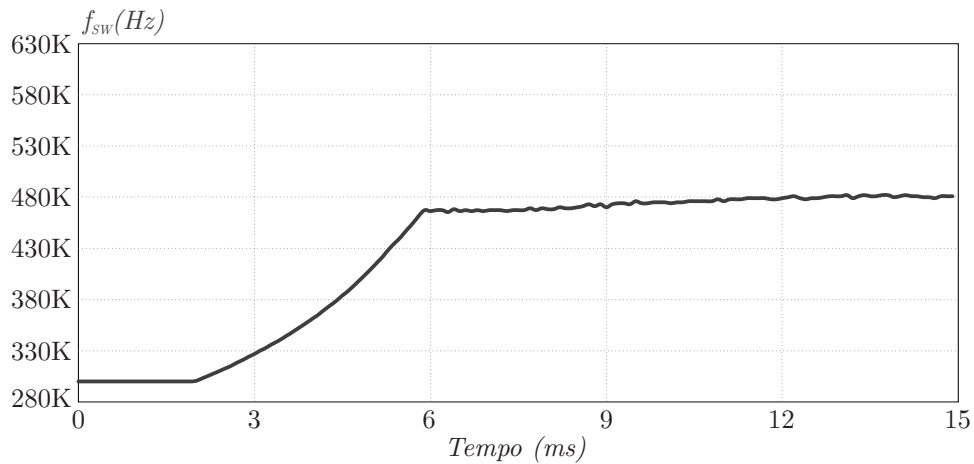
De forma semelhante, na Figura 5.12 pode-se observar a resposta do algoritmo de rastreamento para a frequência inicial de 300 kHz. Conclui-se que durante os 4 ms iniciais a frequência foi incrementada de forma rápida, se aproximando da ressonância, entretanto, posteriormente ocorreu um incremento mais lento, garantindo a acomodação da frequência nos mesmos 481 kHz que o ensaio anterior.

Figura 5.11 – Rastreo de 600 kHz para a ressonância final de 481 kHz.



Fonte: Autor.

Figura 5.12 – Rastreo de 300 kHz para a ressonância final de 481 kHz.



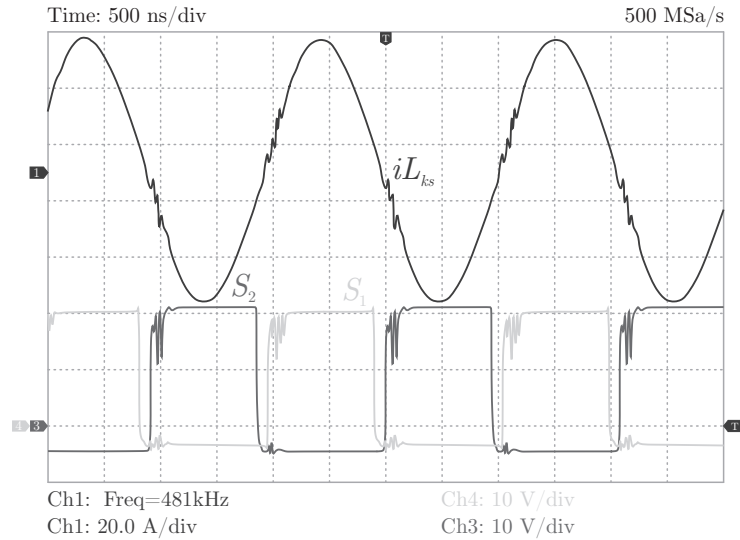
Fonte: Autor.

De modo a garantir que a frequência rastreada de 481 kHz corresponde a ressonância do conversor, na Figura 5.13 pode-se observar a corrente do secundário para este ponto de operação. Constata-se que no instante de abertura da chave S_1 a corrente do secundário é exatamente nula e a forma de onda é muito próxima a uma senoide perfeita, comprovando que este ponto é próximo da frequência de ressonância do tanque montado.

Como o algoritmo de rastreo baseia-se na amostragem da corrente do secundário para a tomada de decisão, foi reduzida a potência do conversor para 50 % de modo a verificar o comportamento em correntes menores. Na Figura 5.14 pode-se observar a resposta obtida para duas diferentes frequências iniciais (600 kHz e 300 kHz). Constata-se que a frequência rastreada foi de 519 kHz, apresentando divergência de 7,9 % quando comparado com os resultado para carga nominal.

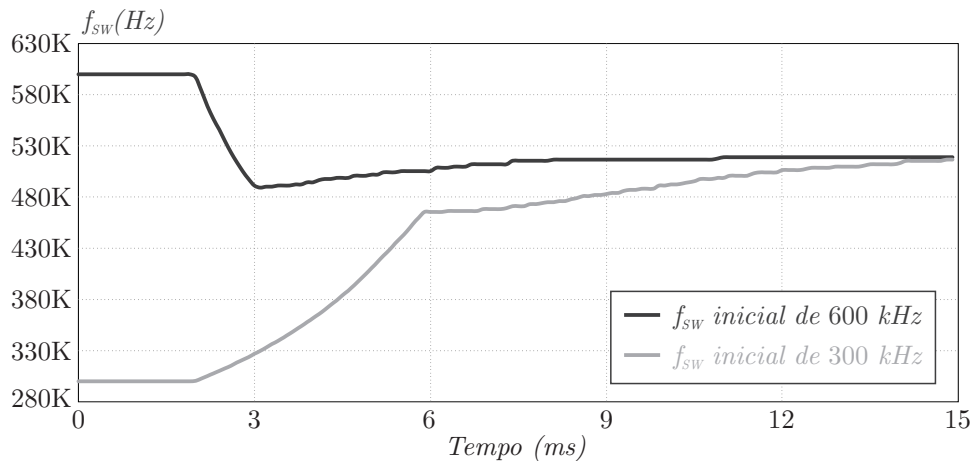
Para determinar o motivo desta diferença no rastreo com a mudança de carga foi analisada a corrente do secundário para a metade da potência do conversor, a qual está

Figura 5.13 – Conversor operando com frequência rastreada de 481 kHz.



Fonte: Autor.

Figura 5.14 – Rastreo para 50 % de carga com frequência final de 519 kHz.

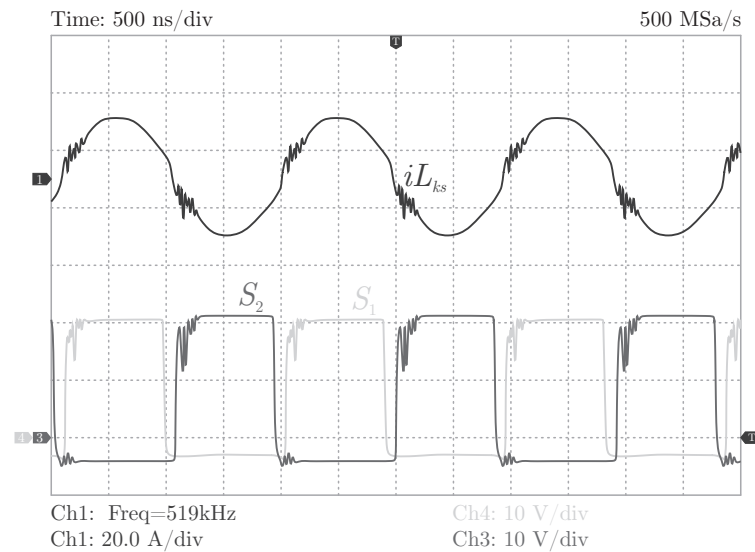


Fonte: Autor.

ilustrada na Figura 5.15. Conclui-se que no instante imediatamente posterior à abertura de S_1 a corrente é nula, comprovando que o algoritmo está operando, entretanto, o tempo após a comutação não foi suficiente para que a corrente continuasse, formando uma senoide perfeita.

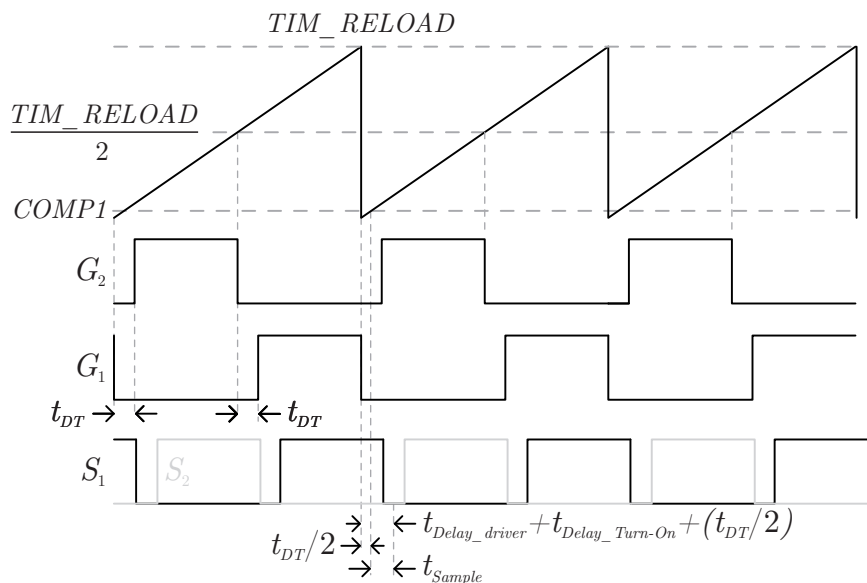
Revisando a Figura 2.20 constatou-se que na verdade a corrente secundária não atinge o valor nulo no instante de abertura de S_1 , e sim na metade do *dead-time*. Esta aproximação foi realizada para simplificar a análise, imaginando-se inicialmente que não afetaria de forma significativa o algoritmo de rastreo, entretanto, a variação de carga provocou divergências com o instante de amostragem incorreto. De modo a corrigir este efeito, foi inserido um novo comparador ao *timer* para o disparo do ADC na metade do período do *dead-time* (50 ns) após o evento de *reload*, conforme ilustrado na Figura 5.16.

Figura 5.15 – Conversor operando com frequência rastreada de 519 kHz e 50 % de carga.



Fonte: Autor.

Figura 5.16 – Contador do timer e comparador de disparo do ADC.

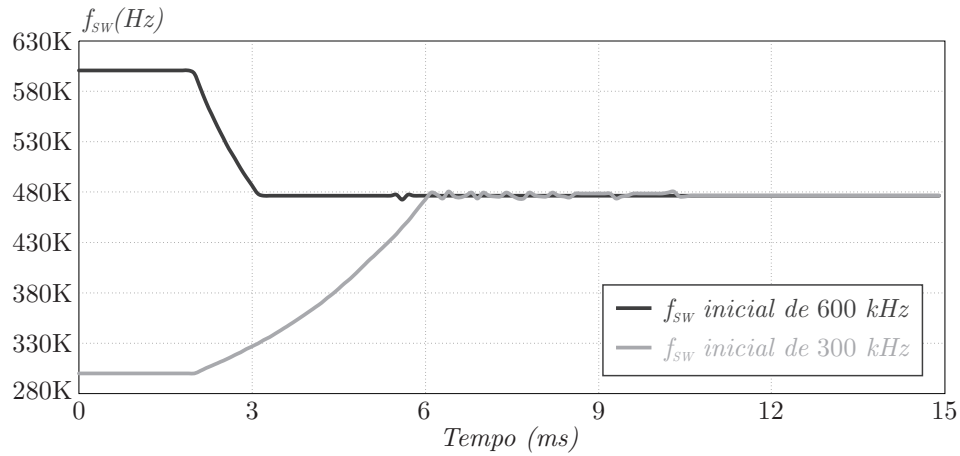


Fonte: Autor.

O ensaio de rastreamento da ressonância com carga nominal foi realizado novamente com a correção no instante de amostragem, os resultados estão ilustrados na Figura 5.17 para as duas diferentes frequências iniciais (600 kHz e 300 kHz). Constata-se que a ressonância rastreada foi de 476 kHz, sendo a corrente secundária próxima da apresentada na Figura 5.13, uma vez que a divergência de frequência para a carga nominal foi pequena.

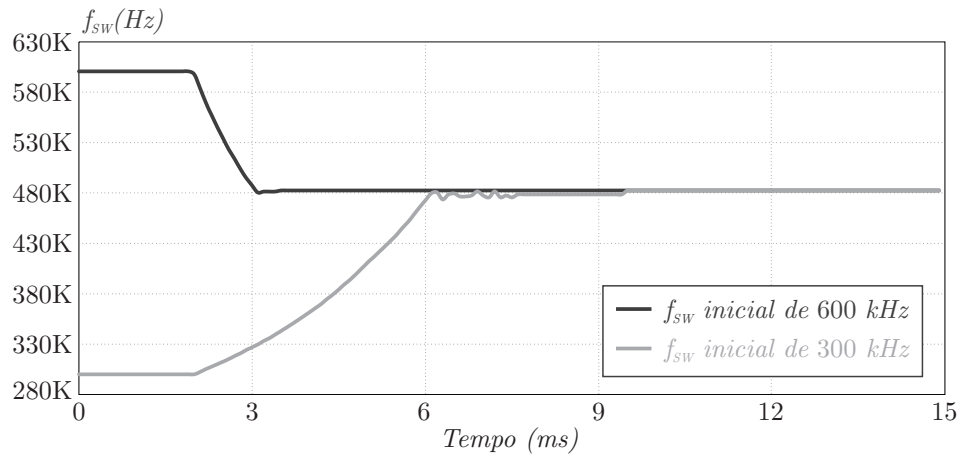
De modo a verificar se a alteração no instante de disparo do ADC melhorou a resposta do sistema para cargas reduzidas, foram realizados novos ensaios com 50 % (Figura 5.18) e 10 % (Figura 5.19) da carga nominal.

Figura 5.17 – Rastreo para 100 % de carga com frequência final de 476 kHz.



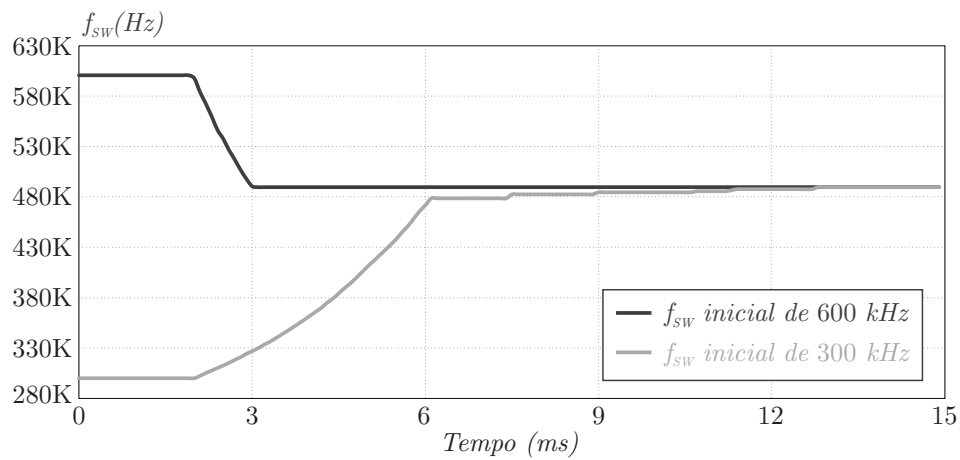
Fonte: Autor.

Figura 5.18 – Rastreo para 50 % de carga com frequência final de 482 kHz.



Fonte: Autor.

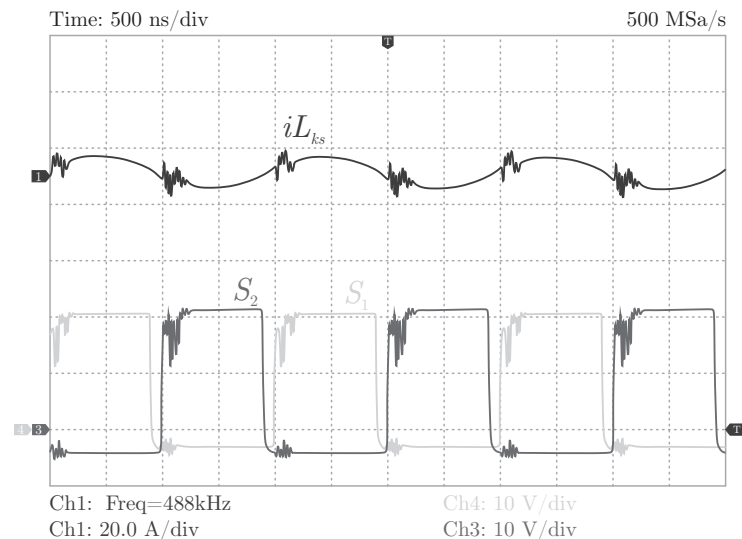
Figura 5.19 – Rastreo para 10 % de carga com frequência final de 489 kHz.



Fonte: Autor.

Os resultados obtidos com a correção no instante de disparo do ADC melhoraram de forma significativa a divergência de frequência para 50 % da carga, a qual foi reduzida de 7,9 % para 1,3 %. O rastreo com 10 % da carga divergiu em 2,7 % da frequência de ressonância nominal. Na Figura 5.20 está ilustrada a corrente secundária e os sinais de acionamento das chaves para 10 % da carga nominal com algoritmo de rastreo ativo.

Figura 5.20 – Conversor operando com frequência rastreada de 489 kHz e 10 % de carga.



Fonte: Autor.

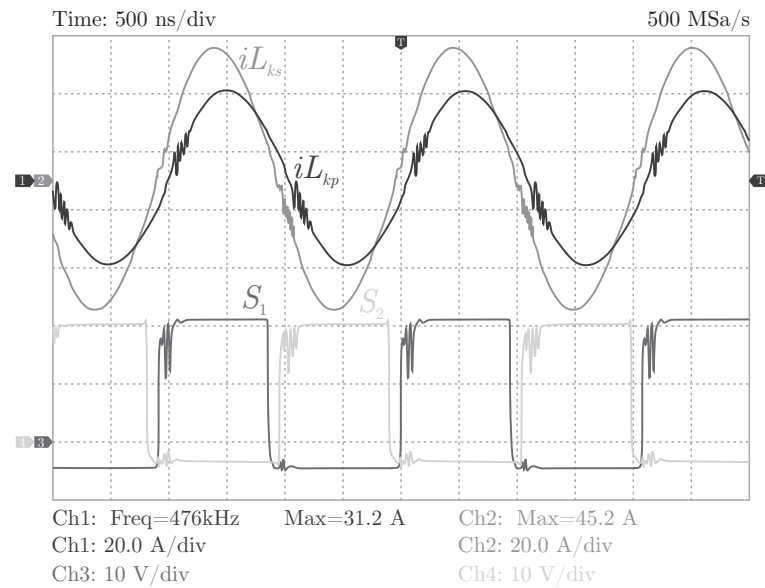
Conclui-se pela Figura 5.20 que a divergência de 2,7 % na frequência rastreada para cargas baixas não afeta de forma significativa a forma de onda da corrente, a qual apresentou-se próxima de um sinal senoidal, não afetando de forma significativa o rendimento do conversor.

5.3 OPERAÇÃO COM FREQUÊNCIA RASTREADA

Nesta seção são apresentados os resultados experimentais obtidos em regime permanente para a operação do conversor da Figura 5.6 com o algoritmo de rastreo ativo. Inicialmente foi inserida carga nominal com tensão de entrada de 540 V e tensão de saída de 350 V. De modo a verificar o funcionamento do conversor, na Figura 5.21 estão ilustradas as correntes no tanque ressonante e os sinais de acionamento das chaves.

Pode-se observar na Figura 5.21 que a corrente no secundário está exatamente em fase com os sinais de acionamento das chaves e a corrente no primário é ligeiramente defasada devido ao efeito da magnetização. Conclui-se também que a amplitude das correntes está de acordo com os valores anteriormente calculados e obtidos em simulação, lembrando que as medições no osciloscópio foram realizadas na saída do TC, fazendo com que a sua amplitude visualizada seja 3 vezes maior que o valor real circulando pelo tanque.

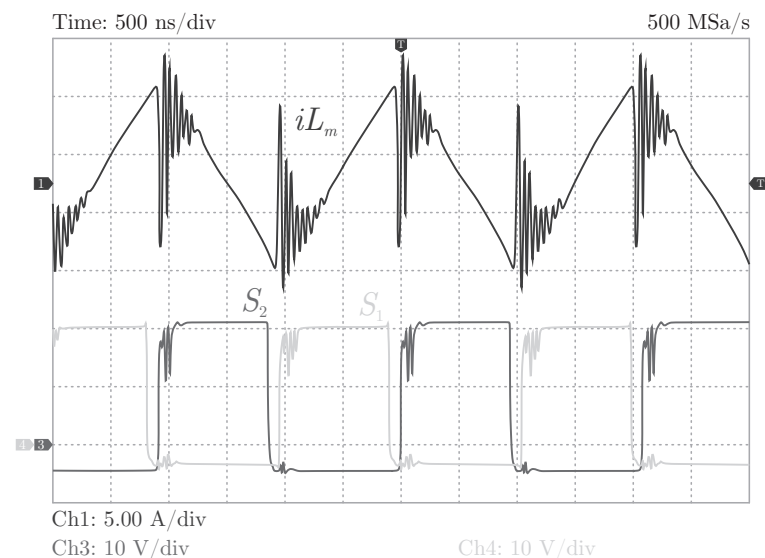
Figura 5.21 – Correntes no tanque ressonante com carga nominal.



Fonte: Autor.

Como a corrente de magnetização é interna ao transformador, a sua medida foi realizada removendo a ponte do secundário e fixando a frequência de chaveamento em 476 kHz no primário. Desta forma, a corrente secundária é nula e a primária será exatamente igual à magnetização, a qual está ilustrada na Figura 5.22. Observa-se que a corrente de magnetização é triangular e se mostrou coerente com a simulação realizada.

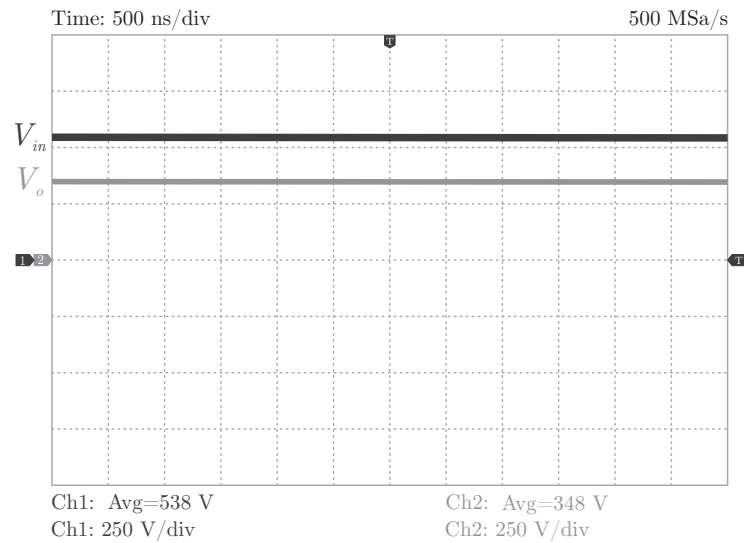
Figura 5.22 – Corrente de magnetização operando sem a ponte secundária.



Fonte: Autor.

De modo a verificar o ganho do conversor operando com carga nominal, na Figura 5.23 estão apresentadas as tensões de entrada e saída.

Figura 5.23 – Tensões de entrada e saída com carga nominal.



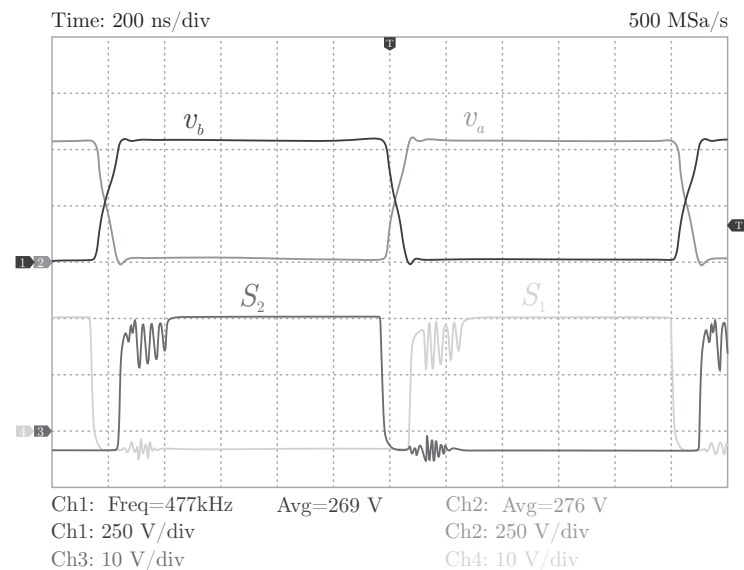
Fonte: Autor.

Assim, é possível realizar o cálculo de ganho do conversor:

$$G_{100\%-carga} = \frac{V_o}{V_{in}} = \frac{348V}{538V} = 0,647 \quad (5.3)$$

Conclui-se que o ganho ficou próximo do valor teórico de 0,65, a pequena divergência deve-se as quedas de tensões do conversor. Como abordado anteriormente, foi necessário incrementar o *dead-time* para 100 ns de modo a garantir operação sob condições de ZVS. Na Figura 5.24 estão ilustradas as tensões sintetizadas pela ponte primária juntamente com os sinais de acionamento das chaves.

Figura 5.24 – Tensões da ponte primária com carga nominal.

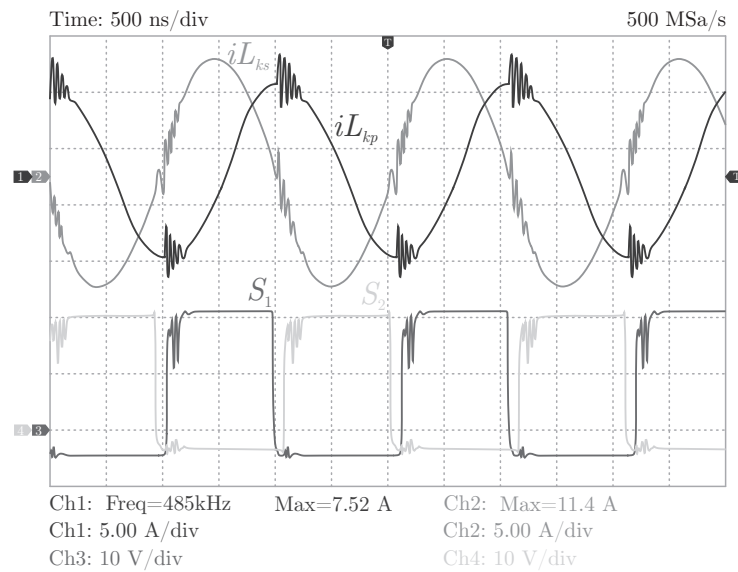


Fonte: Autor.

Pode-se observar na Figura 5.24 que o ZVS foi alcançado na ponte primária com o *dead-time* de 100 ns, uma vez que a tensão V_a atinge 0 V antes da chave S_2 ser acionada, da mesma forma que V_b é nula quando S_1 é acionada. O incremento de *dead-time* com relação à análise teórica foi necessário devido as simplificações realizadas em projeto, as quais desconsideram capacitâncias parasitas das placas de circuito impresso e utilizam valores aproximados para as capacitâncias de saída dos MOSFETs.

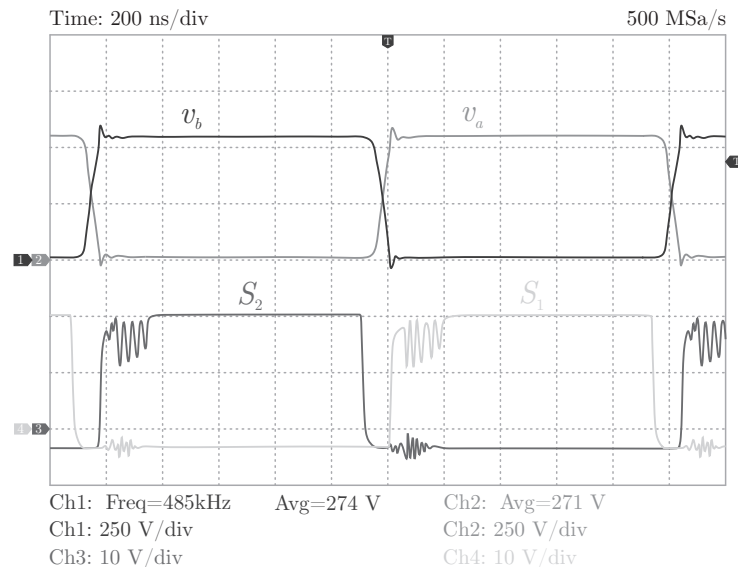
De modo a comprovar o funcionamento do conversor com cargas reduzidas, nas Figuras 5.25 e 5.26 estão apresentados os resultados para operação com 25 % de carga.

Figura 5.25 – Correntes no tanque ressonante com 25 % da carga.



Fonte: Autor.

Figura 5.26 – Tensões da ponte primária com 25 % da carga.



Fonte: Autor.

Conclui-se pela Figura 5.25 que a defasagem entre as correntes primária e secundária do tanque ressonante é maior para o funcionamento com menores cargas, uma vez que a magnetização não se altera. Entretanto, a corrente secundária continua em fase com os sinais de acionamento das chaves, fenômeno desejável para operação em ZCS no secundário. Na Figura 5.26 pode-se observar que a condição de ZVS está no limite com o *dead-time* de 100 ns para esta condição de carga, todavia, com as menores correntes circulantes, este fator não deve afetar significativamente o rendimento da topologia.

5.4 RENDIMENTO

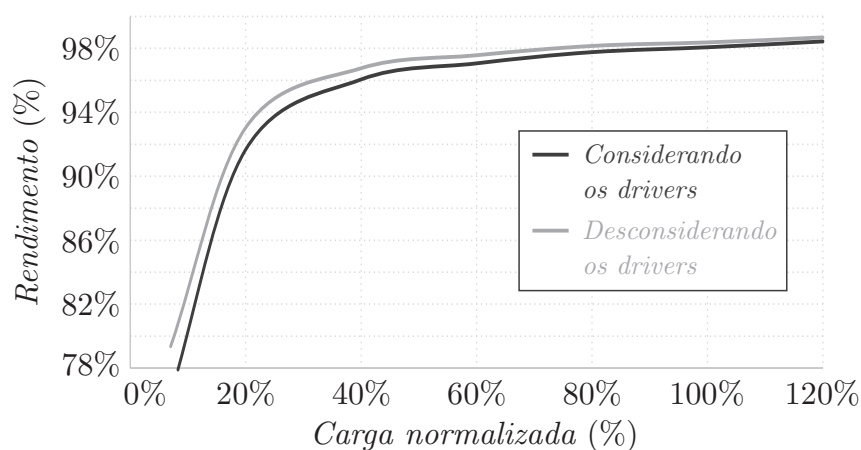
Para a determinação do rendimento do conversor foram realizados ensaios em diferentes condições de carga e medidas as potências de entrada, saída e *driver* das chaves. Os resultados obtidos podem ser observados na Tabela 5.1 e Figura 5.27.

Tabela 5.1 – Ensaio para determinação do rendimento.

Carga (%)	Potência Saída	Potência Entrada	Potência <i>Driver</i>	Rendimento desconsiderando <i>Driver</i>	Rendimento considerando <i>Driver</i>
120 %	4018 W	4071,6 W	10,5 W	98,68 %	98,43 %
100 %	3304 W	3358,8 W	10,5 W	98,36 %	98,06 %
80 %	2586,5 W	2635,2 W	10,5 W	98,15 %	97,76 %
60 %	1986,25 W	2035,8 W	10,5 W	97,56 %	97,06 %
40 %	1384,6 W	1431 W	10,5 W	96,76 %	96,05 %
20 %	653,1 W	702 W	10,5 W	93,03 %	91,66 %
7 %	210 W	264,6 W	10,5 W	79,36 %	76,34 %

Fonte: Autor.

Figura 5.27 – Rendimento do conversor em função da variação de carga.



Fonte: Autor.

A potência consumida pelo *gate* varia com a frequência de chaveamento, entretanto, como o rendimento foi mensurado com o algoritmo de rastreo ativado, não foi constatada alteração no consumo dos *drivers* para diferentes situações de carga. Conclui-se que o rendimento é reduzido conforme ocorre a redução de carga, uma vez que as perdas no núcleo são aproximadamente constantes. Constata-se também que o rendimento para carga nominal desconsiderando as perdas nos *drivers* foi de 98,36 %, valor próximo ao teórico estimado (98,6 %). Já o rendimento considerando as perdas de acionamento das chaves foi de 98,06 % com pico de 98,43 % para operação com 120 % de carga.

5.5 RECURSO COMPUTACIONAL

O rastreo da ressonância em tempo real é um grande desafio em muitas literaturas, uma vez que demanda elevado recurso computacional para ser executado (PINHEIRO; JIAN; JOÓS, 1999) (JIANG et al., 2013) (FENG et al., 2011) (FENG et al., 2013) (WANG; DUSMEZ; KHALIGH, 2014) (LIU et al., 2016) (LI; JIANG, 2016) (POONAHELA; BAYHAN; ABU-RUB, 2017) (LAI; YU, 2018). De modo a analisar o consumo de recursos do microcontrolador, na Tabela 5.2 estão apresentados os resultados obtidos por meio da contagem de ciclos de execução do processador.

Tabela 5.2 – Consumo de recurso computacional do algoritmo de rastreo da ressonância.

Tarefa	Tempo de Execução	Frequência de Execução	Recurso (%)
Acumulador da média	819,44 ns	480 kHz	39,33 %
Algoritmo de rastreo	3166,66 ns	96 kHz	30,4 %
Total			69,73 %

Fonte: Autor.

Conclui-se que o algoritmo de rastreo consumiu grande recurso computacional para ser executado devido a elevada frequência de amostragem do sinal. Para que seja possível a execução de outros sistemas de controle no mesmo processador é necessária a redução do consumo de recursos pelo rastreo, a qual é possível por meio de um decremento na frequência de amostragem e de execução do algoritmo, com o custo de um maior tempo de acomodação.

6 CONSIDERAÇÕES FINAIS

A necessidade na utilização de fontes renováveis de energia favorece o advento dos veículos elétricos, os quais possuem uma tendência mundial de domínio no mercado de transportes. Com a utilização em massa destes veículos surge a necessidade de pesquisas voltadas ao melhor aproveitamento energético dos conversores de energia aplicados neste cenário, tanto para tração quanto recarga das baterias. Este trabalho visou colaborar para o desenvolvimento de conversores isolados mais eficientes a serem incorporados no carregador integrado ao veículo.

Conforme apresentado no Capítulo 2, as topologias de conversores podem ser classificadas em dois grupos: estágio único e dois estágios, sendo voltado o foco principal da pesquisa para o segundo grupo, uma vez que apresenta maior grau de liberdade e simplicidade no acionamento das chaves. A revisão nas topologias de dois estágios proporcionou a avaliação entre diferentes opções de conversores isolados, sendo a preferência ao CLLLC devida principalmente a sua eficiência e facilidade de controle, uma vez que não requer operação em malha fechada quando operando na ressonância para realizar compensação de ganho. O conversor CLLLC permite facilitada integração com sistemas de recarga senoidal, excluindo a necessidade de pesados e volumosos capacitores eletrolíticos, assim como abordado no Capítulo 3.

Ainda no Capítulo 3 é apresentada de forma detalhada o projeto do conversor, são dimensionados todos os elementos integrantes do tanque ressonante e escolhidos os semicondutores para satisfazer as necessidades provenientes da elevada frequência de chaveamento. É realizado ainda o projeto do transformador e proposta uma metodologia de ensaio para determinar o fator de acoplamento real deste elemento, bem como as suas dispersões, permitindo o projeto dos capacitores de compensação com maior assertividade. Ainda neste capítulo foi estimada a eficiência teórica do projeto realizado, chegando-se ao valor de 98,6 %. Por fim, é realizada a simulação computacional do conversor, comprovando os efeitos teóricos abordados em projeto.

Como o rendimento desta topologia tem relação direta com a operação na frequência de ressonância do tanque, existe a necessidade de garantir que o conversor estará operando sempre neste ponto. De modo a solucionar este problema foi proposta uma técnica para a realização do rastreamento de ressonância no conversor, a qual foi descrita no Capítulo 4. A operação da técnica foi constatada por meio de simulações computacionais e um protótipo de baixa potência, de modo a garantir que a implementação no microcontrolador estava correta antes da integração em potências elevadas.

A técnica de rastreamento da ressonância também se mostrou eficiente no conversor de 3300 W, sendo importante salientar que o correto instante de amostragem é um fator relevante para a minimização de erro no rastreamento principalmente em potências reduzidas. Com os ajustes corretos no ponto de gatilho do ADC foi possível garantir a operação do

algoritmo com 10 % de carga e erro de apenas 2,7 % na frequência final rastreada. Como a técnica baseia-se na corrente secundária do tanque para efetuar o rastreo, não é possível a execução do algoritmo sem carga na saída, entretanto, a frequência já rastreada pode ser aplicada nos instantes de operação sob condições de carga nula sem apresentar riscos ao conversor.

No Capítulo 5 foram realizados os ensaios práticos com a frequência rastreada, apresentando-se as formas de onda obtidas no conversor, as quais comprovaram a operação bastante semelhante aos resultados de simulação. Foi confirmado o funcionamento sob condições de ZVS para a ponte primária, bem como ZCS no secundário. Constatou-se ainda que o ganho do conversor ficou bastante próximo à relação do transformador.

Foi realizado o ensaio de rendimento sob diferentes situações de carga, constatando-se que a eficiência do conversor é maior que 76 % para potências acima de 7 % da nominal, característica desejada para aplicações com constantes variações, como por exemplo, carga senoidal. Observou-se ainda o rendimento de 98,06 % para potência nominal, bastante próximo ao valor teórico estimado, uma vez que não foram consideradas as perdas dos *drivers* em projeto.

Por fim, foi realizada a análise do recurso computacional empregado no algoritmo de rastreo, visto que é desejável a utilização da menor quantidade possível de processamento. Constatou-se o uso de 69,73 % dos recursos do microcontrolador empregado, uma vez que a amostragem foi realizada na frequência de chaveamento, comprometendo este resultado. É possível a redução no consumo de recursos computacionais alterando a frequência de amostragem e de execução do algoritmo para a metade, desta forma a necessidade computacional é reduzida para 34,87 % ao custo do dobro de tempo para a efetivação do rastreo. Desta forma é possível a aplicação de outros algoritmos de controle no mesmo microcontrolador.

6.1 SUGESTÕES DE TRABALHOS FUTUROS

Entre os trabalhos que podem ser desenvolvidos, sugere-se:

- Estudo de técnicas para operação das duas pontes em ZVS, uma vez que a comutação sob tensão nula tende a apresentar melhores resultados do ponto de vista de interferências eletromagnéticas;
- Projeto de conversor AC/DC para integração, possibilitando a realização de testes sob condições de carga senoidal em baterias;
- Modelagem matemática do conversor para aplicação com sistemas de controle e possibilitar a integração do item anterior;

- Estudo e avaliação dos modelos de baterias como cargas conectadas ao conversor, validando a estabilidade do sistema de rastreamento sob estas condições;
- Estudo e implementação das técnicas de controle aplicadas ao carregamento senoidal, uma vez que o conversor desenvolvido simplifica a integração com este método de recarga;
- Estudo de viabilidade para integração do conversor com filtros ativos de redução do *ripple* em detrimento da carga senoidal;
- Análise de operação com fluxo bidirecional de energia para um carregador *on-board* integrado ao sistema elétrico.

6.2 ARTIGOS PUBLICADOS

Durante o período de desenvolvimento desta Dissertação foi realizada a seguinte publicação com relação direta ao tema do trabalho:

- STAATS, A. J.; PINHEIRO, H. **Técnica para rastreamento de ressonância em conversor CLLLC**. In: 13th Seminar on Power Electronics and Control, 2021, Congresso Virtual. Anais do SEPOC, 2021.

Foi realizada também, durante o período de mestrado a publicação a seguir, sem relação com o tema do trabalho:

- STAATS, A. J.; CHAVES, D. B. ; VIERA, L. A. B. ; GRIGOLETTO, F. B. ; PINHEIRO, H. **Estratégia de Modulação por Abordagem Geométrica para Conversores com Diodos de Grampeamento de 5 Níveis**. In: XXIII Congresso Brasileiro de Automática, 2020, Congresso Virtual. Anais do CBA, 2020.

REFERÊNCIAS

- BAI, H.; MI, C. Eliminate reactive power and increase system efficiency of isolated bidirectional dual-active-bridge dc-dc converters using novel dual-phase-shift control. **IEEE Transactions on Power Electronics**, v. 23, n. 6, p. 2905–2914, 2008. ISSN 08858993.
- BALA, S. et al. The effect of low frequency current ripple on the performance of a Lithium Iron Phosphate (LFP) battery energy storage system. **2012 IEEE Energy Conversion Congress and Exposition, ECCE 2012**, p. 3485–3492, 2012.
- BALEN, G. **Desenvolvimento de uma Estação de Carregamento Rápido com Elemento Armazenador de Energia para Veículos Elétricos**. Dissertação de Mestrado. Universidade Federal de Santa Maria: Santa Maria/RS, 2017. 171 p.
- BEH, H. Z. Z.; COVIC, G. A.; BOYS, J. T. Effects of pulse and DC charging on lithium iron phosphate (LiFePO₄) batteries. **2013 IEEE Energy Conversion Congress and Exposition, ECCE 2013**, p. 315–320, 2013.
- BELKAMEL, H. et al. Bi-Directional Single-Stage Interleaved Totem-Pole AC-DC Converter with High Frequency Isolation for On-Board EV Charger. **2018 IEEE Energy Conversion Congress and Exposition, ECCE 2018**, p. 6721–6724, 2018.
- BEST EV CHARGERS. **Overview of EV Charging Modes**. 2020. Disponível em: <<https://bestchargers.eu/blog/overview-of-ev-charging-modes>>.
- BOYLESTAD, R. L. **Introdução à Análise de Circuitos**. 12^a. ed. São Paulo: Pearson Prentice Hall, 2012. 950 p.
- CASTELINO, G. et al. A bi-directional, isolated, single-stage, DAB-based AC-DC converter with open-loop power factor correction and other advanced features. **2012 IEEE International Conference on Industrial Technology, ICIT 2012, Proceedings**, p. 938–943, 2012.
- CHANG, H. T.; LIANG, T. J.; YANG, W. C. Design and Implementation of Bidirectional DC-DC CLLC Resonant Converter. **2018 IEEE Energy Conversion Congress and Exposition, ECCE 2018**, p. 2712–2719, 2018.
- CHEN, W.; RONG, P.; LU, Z. Snubberless bidirectional DC-DC converter with new CLLC resonant tank featuring minimized switching loss. **IEEE Transactions on Industrial Electronics**, v. 57, n. 9, p. 3075–3086, 2010. ISSN 02780046.
- COOPER, J. A.; AGARWAL, A. SiC power-switching devices - The second electronics revolution? **Proceedings of the IEEE**, v. 90, n. 6, p. 956–968, 2002. ISSN 00189219.
- DEMETRIADES, G. D.; NEE, H. P. Characterization of the Dual-Active Bridge Topology for High-Power Applications Employing a Duty-Cycle Modulation. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, p. 457–464, 2008. ISSN 02759306.

- DEMETRIADES, G. D.; NEE, P. Dynamic modeling of the dual-active bridge topology for high-power applications. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, v. 4, p. 457–464, 2008. ISSN 02759306.
- DENHOLM, P. L.; MARGOLIS, R. M. The Potential for Energy Storage to Provide Peaking Capacity in California Under Increased Penetration of Solar Photovoltaics. n. March, 2018. Disponível em: <<http://www.osti.gov/servlets/purl/1427348/>>.
- EBRAHIMI, S. et al. A single-phase integrated bidirectional plug-in hybrid electric vehicle battery charger. **IECON Proceedings (Industrial Electronics Conference)**, p. 1137–1142, 2014.
- ELASSER, A.; CHOW, T. P. Silicon carbide benefits and advantages for power electronics circuits and systems. **Proceedings of the IEEE**, v. 90, n. 6, p. 969–986, 2002. ISSN 00189219.
- EPE. Balanço Energético Nacional - BEN 2021. **Empresa de Pesquisa Energética**, p. 268, 2021. Disponível em: <<https://www.epe.gov.br/pt/publicacoes-dados-abertos/publicacoes/balanco-energetico-nacional-2021>>.
- FENG, W. et al. Digital implementation of driving scheme for synchronous rectification in LLC resonant converter. **2010 IEEE Energy Conversion Congress and Exposition, ECCE 2010 - Proceedings**, p. 256–263, 2010.
- _____. LLC converters with automatic resonant frequency tracking based on synchronous rectifier (SR) gate driving signals. **Conference Proceedings - IEEE Applied Power Electronics Conference and Exposition - APEC**, p. 1–5, 2011.
- _____. Pulsewidth Locked Loop (PWLL) for Automatic Resonant Frequency Tracking in LLC DC - DC Transformer (LLC -DCX). v. 28, n. 4, p. 1862–1869, 2013.
- FERREIRA, R. J. et al. A new bi-directional charger for vehicle-to-grid integration. **IEEE PES Innovative Smart Grid Technologies Conference Europe**, 2011.
- GOHARI, H. S.; ABBASZADEH, K. A Novel Controllable Bidirectional switching-capacitor based Buck-Boost Charger for EVs. **2020 11th Power Electronics, Drive Systems, and Technologies Conference, PEDSTC 2020**, p. 5–10, 2020.
- GU, D. J. et al. High efficiency LLC DCX battery chargers with sinusoidal power decoupling control. **ECCE 2016 - IEEE Energy Conversion Congress and Exposition, Proceedings**, v. 2, n. 2, 2016.
- HE, P.; KHALIGH, A. Comprehensive Analyses and Comparison of 1 kW Isolated DC-DC Converters for Bidirectional EV Charging Systems. **IEEE Transactions on Transportation Electrification**, v. 3, n. 1, p. 147–156, 2017. ISSN 23327782.
- HOU, N.; LI, Y. W. Overview and Comparison of Modulation and Control Strategies for a Nonresonant Single-Phase Dual-Active-Bridge DC-DC Converter. **IEEE Transactions on Power Electronics**, IEEE, v. 35, n. 3, p. 3148–3172, 2020. ISSN 19410107.

- HUANG, J. et al. Unified Triple-Phase-Shift Control to Minimize Current Stress and Achieve Full Soft-Switching of Isolated Bidirectional DC-DC Converter. **IEEE Transactions on Industrial Electronics**, v. 63, n. 7, p. 4169–4179, 2016. ISSN 02780046.
- HUDGINS, J. L. et al. An assessment of wide bandgap semiconductors for power devices. **IEEE Transactions on Power Electronics**, v. 18, n. 3, p. 907–914, 2003. ISSN 08858993.
- HURLEY, W. G.; WÖLFLE, W. H. **Transformers and Inductors for Power Electronics: Theory, Design and Applications**. [S.l.]: John Wiley and Sons Ltd., 2013.
- IEA. World Energy Outlook 2021. **World Energy Outlook Series**, p. 386, 2021. Disponível em: <<https://www.iea.org/reports/world-energy-outlook-2021>>.
- IXYS Corporation. **Polar HiPerFET Power MOSFET**. Datasheet: IXFK26N120P., 2019. 7 p.
- JAIN, A. K.; AYYANAR, R. PWM control of dual active bridge: Comprehensive analysis and experimental verification. **IEEE Transactions on Power Electronics**, v. 26, n. 4, p. 1215–1227, 2011. ISSN 08858993.
- JAUCH, F.; BIELA, J. Combined Phase-Shift and Frequency Modulation of a Dual-Active-Bridge AC-DC Converter with PFC. **IEEE Transactions on Power Electronics**, v. 31, n. 12, p. 8387–8397, 2016. ISSN 08858993.
- JIANG, S. et al. Automatic resonant frequency tracking in unregulated LLC resonant converters based on total resonant current harmonic calculation. **2013 IEEE Energy Conversion Congress and Exposition, ECCE 2013**, p. 4193–4198, 2013.
- JUNG, J. H. et al. Design methodology of bidirectional CLLC resonant converter for high-frequency isolation of DC distribution systems. **IEEE Transactions on Power Electronics**, v. 28, n. 4, p. 1741–1755, 2013. ISSN 08858993.
- KAZERANI, M.; WONG, N. A review of bidirectional on-board charger topologies for plugin vehicles. **2012 25th IEEE Canadian Conference on Electrical and Computer Engineering (CCECE)**, p. 1–6, 2012. Disponível em: <<https://ieeexplore.ieee.org/document/6334957>>.
- KHERALUWALA, M. H. et al. Performance Characterization of a High-Power Dual Active Bridge dc-to-dc Converter. **Ieee Transactions on Industry Applications**, v. 28, n. 6, p. 1294–1301, 1992.
- KIM, S.; KANG, F. S. Multifunctional onboard battery charger for plug-in electric vehicles. **IEEE Transactions on Industrial Electronics**, v. 62, n. 6, p. 3460–3472, 2015. ISSN 02780046.

KOUSHKI, B. et al. Review and comparison of bi-directional AC-DC converters with V2G capability for on-board ev and HEV. **2014 IEEE Transportation Electrification Conference and Expo: Components, Systems, and Power Electronics - From Technology to Business and Public Policy, ITEC 2014**, 2014.

KRISMER, F.; KOLAR, J. W. Accurate small-signal model for an automotive bidirectional dual active bridge converter. **11th IEEE Workshop on Control and Modeling for Power Electronics, COMPEL 2008**, n. Lv, 2008.

KRISMER, F.; ROUND, S.; KOLAR, J. W. Performance optimization of a high current dual active bridge with a wide operating voltage range. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, 2006. ISSN 02759306.

KWON, M.; CHOI, S. An Electrolytic Capacitorless Bidirectional EV Charger for V2G and V2H Applications. **IEEE Transactions on Power Electronics**, v. 32, n. 9, p. 6792–6799, 2017. ISSN 08858993.

LAI, Y. S.; YU, M. H. Online autotuning technique of switching frequency for resonant converter considering resonant components tolerance and variation. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, v. 6, n. 4, p. 2315–2324, 2018. ISSN 21686785.

LEE, B. K. et al. An Isolated/Bidirectional PWM Resonant Converter for V2G(H) EV On-Board Charger. **IEEE Transactions on Vehicular Technology**, v. 66, n. 9, p. 7741–7750, 2017. ISSN 00189545.

LI, H.; JIANG, Z. On Automatic Resonant Frequency Tracking in LLC Series Resonant Converter Based on Zero-Current Duration Time of Secondary Diode. **IEEE Transactions on Power Electronics**, v. 31, n. 7, p. 4956–4962, 2016. ISSN 08858993.

LITTELFUSE. **1200 V, 80 mOhm N-Channel SiC MOSFET**. Datasheet: LSIC1MO120E0080, 2020. 10 p.

LIU, C. et al. A CLLC resonant converter based bidirectional EV charger with maximum efficiency tracking. **IET Conference Publications**, v. 2016, n. CP684, p. 1–6, 2016.

LIU, G. et al. Bidirectional CLLC resonant DC-DC converter with integrated magnetic for OBCM application. **Proceedings of the IEEE International Conference on Industrial Technology**, v. 2015-June, n. June, p. 946–951, 2015.

LU, J. et al. Vehicle-to-Grid On-Board Charger using SiC MOSFET and High Frequency Coaxial Transformer. **Proceedings - 2018 IEEE International Power Electronics and Application Conference and Exposition, PEAC 2018**, IEEE, p. 1–6, 2018.

MAGMATTEC. **Núcleos de Ferrite Material 139/140/144**. Datasheet: Núcleos de ferrite., 2018. 7 p.

- NASSARY, M. et al. A High Current Ripple EV Battery Charger Utilizing Capacitor-less CUK Converter. **IEEE Conference on Power Electronics and Renewable Energy, CPERE 2019**, n. Ccm, p. 232–237, 2019.
- NORRGA, S. Experimental study of a soft-switched isolated bidirectional ac-dc converter without auxiliary circuit. **IEEE Transactions on Power Electronics**, v. 21, n. 6, p. 1580–1587, 2006. ISSN 08858993.
- OGGIER, G. G. Switching Control Strategy to Minimize Dual Active Bridge Converter Losses. **IEEE Transactions on Power Electronics**, v. 24, n. 7, p. 1826–1838, 2009. ISSN 19410107.
- OGGIER, G. G. et al. Extending the ZVS operating range of dual active bridge high-power DC-DC converters. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, p. 2–8, 2006. ISSN 02759306.
- PINHEIRO, H.; JIAN, P. K.; JOÓS, G. Self-sustained oscillating resonant converters operating above the resonant frequency. **IEEE Transactions on Power Electronics**, v. 14, n. 5, p. 803–815, 1999. ISSN 08858993.
- POONAHELA, I.; BAYHAN, S.; ABU-RUB, H. A simple resonant frequency tracking technique for LLC resonant converters. In: **2017 6th International Conference on Renewable Energy Research and Applications, ICRERA 2017**. [S.l.: s.n.], 2017. v. 2017-Janua, p. 296–299. ISBN 9781538620953.
- PRASAD, R.; NAMUDURI, C.; KOLLMAYER, P. Onboard unidirectional automotive G2V battery charger using sine charging and its effect on li-ion batteries. **2015 IEEE Energy Conversion Congress and Exposition, ECCE 2015**, p. 6299–6305, 2015.
- QU, L. et al. A High Efficiency and Low Shutdown Current Bidirectional DC-DC CLLC Resonant Converter. **2019 22nd International Conference on Electrical Machines and Systems, ICEMS 2019**, 2019.
- SEGARAN, D.; HOLMES, D. G.; MCGRATH, B. P. High-performance bi-directional AC-DC converters for PHEV with minimised DC bus capacitance. **IECON Proceedings (Industrial Electronics Conference)**, p. 3620–3625, 2011.
- SINGH, B. et al. A review of single-phase improved power quality AC-DC converters. **IEEE Transactions on Industrial Electronics**, v. 50, n. 5, p. 962–981, 2003. ISSN 02780046.
- STEIGERWALD, R. L. A comparison of high-power DC-DC soft-switched converter topologies. **IEEE Transactions on Industry Applications**, v. 32, n. 5, p. 1139–1145, 1996. ISSN 00939994.
- SU, G. J.; PENG, F. Z.; ADAMS, D. J. Experimental evaluation of a soft-switching DC/DC converter for fuel cell vehicle applications. **IEEE Workshop on Power Electronics in Transportation**, v. 2002-Janua, p. 39–44, 2002.

TEXAS INSTRUMENTS. Bi-Directional, Dual Active Bridge Reference Design for Level 3 Electric Vehicle Charging Stations. **Texas Instruments**, n. June, p. 1–51, 2019.

Texas Instruments. Bidirectional CLLLC resonant Dual Active Bridge (DAB) reference design for HEV / EV onboard charger. **Texas Instruments**, n. March, p. 1–67, 2019.

TRAN, V. T. et al. An On-Board V2X Electric Vehicle Charger Based on Amorphous Alloy High-Frequency Magnetic-Link and SiC Power Devices. **2019 IEEE Industry Applications Society Annual Meeting, IAS 2019**, IEEE, p. 1–6, 2019.

TRAN, V. T.; SUTANTO, D.; MUTTAQI, K. M. The state of the art of battery charging infrastructure for electrical vehicles: Topologies, power control strategies, and future trend. **2017 Australasian Universities Power Engineering Conference, AUPEC 2017**, v. 2017-Novem, p. 1–6, 2018.

VAISHNAV, S. N.; KRISHNASWAMI, H. Single-stage isolated bi-directional converter topology using high frequency AC link for charging and V2G applications of PHEV. **2011 IEEE Vehicle Power and Propulsion Conference, VPPC 2011**, p. 2–5, 2011.

WALTER, J.; DE DONCKER, R. W. High-power galvanically isolated DC/DC converter topology for future automobiles. **PESC Record - IEEE Annual Power Electronics Specialists Conference**, v. 1, n. 3, p. 27–32, 2003. ISSN 02759306.

WANG, H.; DUSMEZ, S.; KHALIGH, A. Maximum efficiency point tracking technique for LLC-based PEV chargers through variable DC link control. **IEEE Transactions on Industrial Electronics**, v. 61, n. 11, p. 6041–6049, 2014. ISSN 02780046.

WANG, X. et al. A 25kW SiC Universal Power Converter Building Block for G2V, V2G, and V2L Applications. **Proceedings - 2018 IEEE International Power Electronics and Application Conference and Exposition, PEAC 2018**, n. d, p. 1–6, 2018.

WONG, N.; ZHUGE, K.; KAZERANI, M. A comparative evaluation of control techniques for grid-side AC-DC converter in a two-stage level-two bidirectional battery charger. **2013 IEEE Transportation Electrification Conference and Expo: Components, Systems, and Power Electronics - From Technology to Business and Public Policy, ITEC 2013**, 2013.

WU, K.; De Silva, C. W.; DUNFORD, W. G. Stability analysis of isolated bidirectional dual active full-bridge DC-DC converter with triple phase-shift control. **IEEE Transactions on Power Electronics**, v. 27, n. 4, p. 2007–2017, 2012. ISSN 08858993.

YAN, X. et al. A Bidirectional Power Converter for Electric Vehicles in V2G Systems. **2013 International Electric Machines e Drives Conference**, p. 254–259, 2013.

YU, S. Y.; HSIAO, C.; WENG, J. A High Frequency CLLLC Bi-directional Series Resonant Converter DAB Using an Integrated PCB Winding Transformer. **Conference Proceedings - IEEE Applied Power Electronics Conference and Exposition - APEC**, v. 2020-March, p. 1074–1080, 2020.

ZAHID, Z. U. et al. Design of bidirectional DC-DC resonant converter for Vehicle-to-Grid (V2G) applications. **IEEE Transactions on Transportation Electrification**, v. 1, n. 3, p. 232–244, 2015. ISSN 23327782.

APÊNDICES

Apêndice A – Código do MATLAB para plotar a relação R_{ac}/R_{dc} considerando o efeito *skin* dos condutores

Script do MATLAB adaptado de Hurley (2013) e utilizado para plotar a relação R_{ac}/R_{dc} em função da razão entre o diâmetro do condutor e a penetração:

```
% Script para plotar a Figura 3.9
n = 0;
for delta = [0:0.001:1]
    mr0 = (1+1j)*delta;
    I0 = besseli(0,mr0);
    I1 = besseli(1,mr0);
    R = real((mr0.*(I0/(2*I1))));
    n = n+1;
    V(n) = R;
    D(n) = delta;
end

plot(D,V,'k','LineWidth',2)
title('Rac/Rdc (efeito skin)')
xlabel('Razão de raio pela profundidade de penetração')
ylabel('Rac/Rdc')
axis([0 1 0.995 1.025])
grid on
```

Apêndice B – Código do MATLAB para determinar o fator de acoplamento do transformador

```

clear
clc

%Parâmetros de entrada:
L1 = 97e-6;      %Parâmetro medido com LCR (secundário aberto)
L2 = 41.5e-6;   %Parâmetro medido com LCR (primário aberto)
Cr = 29.5e-9;   %Parâmetro medido com LCR (Cr primário)
Ro = 10;        %Parâmetro medido com LCR (Resistência de carga)
n1 = 20;        %Número espiras primário
n2 = 13;        %Número espiras secundário
Co = 15e-12;    %Capacitância do osciloscópio

%Valores ensaio:
mag_ref = [-10.80 -7.42 -5.51 -4.33 -3.85 -3.75 -3.84
-4.04 -4.46 -4.85 -5.31 -5.71 -6.12 ];
phase_ref = [ 87.12 66.10 48.38 33.57 20.84 8.95 00.10
-7.61 -14.76 -19.21 -24.41 -27.85 -31.25 ];

%Define faixa de frequência
fmin = 100e3;
fmax = 700e3;
fstep = 50e3;

%Define faixa e step do fator de acoplamento
kmin = 0.96;
kmax = 0.98;
kstep = 0.0001;

%Cálculos:
n = n1/n2;      %Relação de espiras

j = 1;
for k = kmin:kstep:kmax

    i = 1;
    for f = fmin:fstep:fmax

        XCo = complex(0,((-1)*((1/(2*pi()*f*Co))/(n^2))));
        Ro_r = complex((n^2)*Ro,0);
        Zo = (XCo*Ro_r)/(XCo+Ro_r);

        Zs = complex(0,(2*pi()*f*((n^2)*(1-k)*L2)));

        Zm = complex(0,(2*pi()*f*(k*L1)));

        XCr = complex(0,((-1)*(1/(2*pi()*f*Cr))));
        XLp = complex(0,(2*pi()*f*((1-k)*L1)));
        Zp = XLp + XCr;

        vin = 1;
        i1 = vin/(Zp+((Zm*(Zo+Zs))/(Zm+(Zo+Zs))));
        vm = i1*((Zm*(Zo+Zs))/(Zm+(Zo+Zs)));
        is = vm/(Zo+Zs);
        nvo = is*Zo;
        vo = nvo/n;
    end
end

```

```

        mag(i,j) = 20*log10(abs(vo/vin));
        phase(i,j) = angle(vo/vin)*(180/pi());
        freq(i) = f;

        i = i+1;
    end
    j = j+1;
end

%Plota resposta Ganho x freq(Hz)
figure(1);
plot(freq,mag)
grid
set(gca, 'XScale', 'log')

%Calcular menor erro de ganho
j = 1; %Loop de fator de acoplamento
for k = kmin:kstep:kmax

    acoplamento(j) = k; %Fator de acoplamento de cada loop
    erro_g(j) = 0; %Variável erro ganho
    i = 1; %Loop de frequência
    for f = fmin:fstep:fmax

        %Calculo do erro:
        erro_g(j) = erro_g(j) +
            abs(mag_ref(i)-mag(i,j))/abs(mag_ref(i));

        i = i+1;
    end

    j = j+1;
end

%Erro min ganho:
[M,aux] = min(erro_g);
fprintf('O fator de acoplamento (k) que corresponde ao ganho de
entrada é: %1.4f\n',acoplamento(aux));
fprintf('O somatório de erro relativo de magnitude foi: %1.4f\n',M);

%Calcular menor erro de fase
j = 1; %Loop de fator de acoplamento
for k = kmin:kstep:kmax

    erro_f(j) = 0; %Variável erro fase
    i = 1; %Loop de frequência
    for f = fmin:fstep:fmax

        %Calculo do erro:
        erro_f(j) = erro_f(j) +
            abs(phase_ref(i)-phase(i,j))/abs(phase_ref(i));

        i = i+1;
    end

end

```

```
        j = j+1;
    end

    %Erro min fase:
    [M,aux2] = min(erro_f);
    fprintf('O fator de acoplamento (k) que corresponde a fase de
    entrada é: %1.4f\n',acoplamento(aux2));
    fprintf('O somatório de erro relativo de fase foi: %1.4f\n',M);

    %Acoplamento médio:
    fprintf('O fator de acoplamento (k) médio é:
    %1.4f\n',((acoplamento(aux)+acoplamento(aux2))/2));

    %Plota resposta Ganho x freq(Hz) para ensaio e k determinado
    figure(2);
    plot(freq,mag(:,aux),freq,mag_ref)
    grid
    set(gca, 'XScale', 'log')

    %Plota resposta Fase x freq(Hz) para ensaio e k determinado
    figure(3);
    plot(freq,phase(:,aux2),freq,phase_ref)
    grid
    set(gca, 'XScale', 'log')
```

Apêndice C – Código do PSIM para simulação do algoritmo de rastreo da ressonância

```

// Programação do DSP para rastreamento da ressonância do tanque

// Definições de variáveis e funções
#include <Stdlib.h>
#include <String.h>

int g_nInputNodes=0;
int g_nOutputNodes=0;
int g_nStepCount=0;

int TIM_RELOAD = 1667;      //fsw inicial de 600kHz
// int TIM_RELOAD = 3333;    //fsw inicial de 300kHz
int DEAD_TIME = 52;        //52ns
int TIM = -1;
int COMP, S1, S2, interr;
double is;

// -----
// Função de execução
// Timestep = 1ns;

g_nStepCount++;

//Incremento do timer do PWM
TIM++;

//Overflow timer
if(TIM >= TIM_RELOAD){
    TIM = 0;
    interr = 1;
}

if(t > 500e-6){          //Inicia o rastreo em 500us
    //Interrupção do Timer
    if((TIM == (TIM_RELOAD-(DEAD_TIME/2)))&&(interr == 1)){
        is = in[0];      //Leitura da corrente do sensor de corrente

        //Rastreo da frequência
        if(is > 0){        //Compara a corrente do secundário
            TIM_RELOAD = TIM_RELOAD - 4;      //Aumenta fsw
        }
        else if(is < -0.1){
            TIM_RELOAD = TIM_RELOAD + 4;      //Reduz fsw
        }

        //Define limites para a frequência de operação
        if(TIM_RELOAD > 3500)    TIM_RELOAD = 3500; //286kHz
        else if(TIM_RELOAD < 1400)    TIM_RELOAD = 1400; //714kHz

        interr = 0;          //Limpa flag interrupção
    }
}

//Valor do comparador para 50% de duty
COMP = TIM_RELOAD/2;

```

```
//Zera o estado das chaves
S1 = 0;
S2 = 0;

//Comparador para S1 (chave superior)
if(COMP > TIM) S1 = 1;

//Comparador para S2 (chave inferior)
if(COMP <= TIM) S2 = 1;

//Dead-time
if(TIM < (DEAD_TIME/2)){
    S1 = 0;
    S2 = 0;
}
if(TIM >= (TIM_RELOAD-(DEAD_TIME/2))){
    S1 = 0;
    S2 = 0;
}
if((TIM >= (COMP-(DEAD_TIME/2))) && (TIM < (COMP+(DEAD_TIME/2)))){
    S1 = 0;
    S2 = 0;
}

out[0] = S1;          //Saída para G1
out[1] = S2;          //Saída para G1
out[2] = 1/(TIM_RELOAD*0.000000002); //Saída da Fsw atual
```