

**UNIVERSIDADE FEDERAL DE SANTA MARIA  
CENTRO DE TECNOLOGIA  
DEPARTAMENTO DE ELETRÔNICA E COMPUTAÇÃO  
CURSO DE ENGENHARIA DE COMPUTAÇÃO**

**PROJETO DE UM FILTRO GM-C APLICADO A  
NEUROESTIMULADORES UTILIZANDO UMA NOVA  
TOPOLOGIA DE TRANSCONDUTOR**

**TRABALHO DE CONCLUSÃO DE CURSO**

**Rafael Sanchotene Silva**

Santa Maria, RS, Brasil

**2015**

# **PROJETO DE UM FILTRO GM-C APLICADO A NEUROESTIMULADORES UTILIZANDO UMA NOVA TOPOLOGIA DE TRANSCONDUTOR**

por

**Rafael Sanhotene Silva**

Trabalho de conclusão apresentado a coordenação do curso de Engenharia de Computação da  
Universidade Federal de Santa Maria, como requisito parcial para obtenção do grau de  
**Engenheiro de Computação**

**Orientador: Prof. Dr. Cesar Ramos Rodrigues**

Santa Maria, RS, Brasil  
**2015**

**Universidade Federal de Santa Maria**  
**Centro de Tecnologia**  
**Departamento de Eletrônica e Computação**  
**Curso de Engenharia de Computação**

A Comissão Examinadora, abaixo assinada,  
aprova o Trabalho de Conclusão de Curso

**PROJETO DE UM FILTRO GM-C APLICADO A NEUROESTIMULADORES UTILIZANDO  
UMA NOVA TOPOLOGIA DE TRANSCONDUTOR**

elaborado por  
**Rafael Sanchotene Silva**

como requisito parcial para obtenção do grau de  
**Engenheiro de Computação**

**COMISSÃO EXAMINADORA:**

---

**Cesar Ramos Rodrigues, Dr.**  
(Presidente/Orientador)

---

**André Luiz Aita, Dr.**

---

**César William Vera Casañas, Me.**

**Santa Maria, RS, Brasil**  
**2015**

*Aos meus queridos familiares ...*

## **Agradecimentos**

A minha mãe Iara, ao meu pai Rubens, meus irmãos Rodrigo e Rubens pela força, segurança e compreensão que garantiu a caminhada até o fim deste ciclo. A vocês sempre retribuirei e a vocês devo tudo o que sou e o que ainda almejo ser.

Aos amigos, colegas e professores do Centro de Tecnologia (CT) com quem pude aprender e compartilhar conhecimentos.

Vocês todos são protagonistas deste momento e, portanto, habitantes de minha sincera gratidão.

*"A arte de escutar é como uma luz que  
dissipa a escuridão da ignorância."*

(Dalai Lama)

**Universidade Federal de Santa Maria**  
**Centro de Tecnologia**  
**Departamento de Eletrônica e Computação**  
**Curso de Engenharia de Computação**

## **RESUMO**

**Rafael Sanchotene Silva**

Orientador: Prof. Dr. Cesar Ramos Rodrigues

Data e local da defesa: Santa Maria, 09 de Julho de 2015.

Este trabalho de conclusão apresenta o projeto de um filtro  $G_m - C$  aplicado a sistemas de estimulação, particularmente na medição do desbalanceamento de cargas na interface eletrodos-tecido. O filtro é baseado no uso de um novo conceito de transcondutor chamado de RCT - Transcondutor Cascade Reverso. Por meio desta nova topologia, transcondutâncias ultra-baixas, na ordem de pA/V, podem ser alcançadas, permitindo a realização de filtros  $G_m - C$  com grandes constantes de tempo mantendo valores de capacitores na ordem de femto-Farads. A inovação apresentada neste projeto está na aplicação da clássica topologia cascode telescópico utilizando o sinal de tensão de entrada através do terminal que usualmente seria utilizado como saída. Deste modo, a alta impedância característica do circuito serve como principal mecanismo na conversão do sinal de tensão de entrada em correntes na ordem de femto-Amperes. Para validação tanto do novo conceito de transcondutor como também do filtro implementado a partir deste, foram realizadas simulações de caracterização, verificando a partir destas, uma transcondutância  $g_m \approx 0,7\text{pA/V}$ . Esta transcondutância permitiu a realização de um filtro Butterworth passa-baixas de segunda ordem com frequência de corte de 8mHz. Provendo resultados bastante satisfatórios, o novo conceito de transcondutor demonstrou ter grande potencial não só na aplicação em sistemas biomédicos, mas também em áreas do conhecimento onde grandes constantes de tempo são exigidas. Os circuitos foram propostos utilizando a tecnologia de processo CMOS UMC-130nm, porém, devido às simplicidades oferecidas na implementação poderão ser projetados nas mais diversas tecnologias.

**Palavras-chave:** Trabalho de Conclusão, Filtros Gm-C, Grandes Constantes de Tempo, Transcondutores CMOS, Estimulação Elétrica Funcional.

**Federal University of Santa Maria**  
**Technology Center**  
**Department of Electronics and Computing**  
**Computer Engineering Course**

## **ABSTRACT**

### **DESIGN OF A FILTER GM-C APPLIED TO NEUROSTIMULATORS USING A NOVEL TOPOLOGY TRANSCONDUCTOR**

Author: Rafael Sanchotene Silva

Advisor: Prof. Dr. Cesar Ramos Rodrigues

Place and time of presentation: Santa Maria, July 09th, 2015.

This graduation project presents the design of a filter  $G_m - C$  applied to stimulation systems, particularly in the measurement of residual charges. The filter proposal is based on using a new concept of transconductor called RCT - Reverse Cascode Transconductor. In turn, the transconductor allows the realization of ultra-low transconductances (pA/V), allowing large time constants than be realized using capacitors range in sub-picoFarads. The concept is demonstrated by characterizing the transconductor at the simulation level. A 0.7pA/V was simulated to demonstrate the application of a Butterworth low-pass filter of the second order with cutoff frequency of 8mHz. The innovation of this design is non-conventional use of classic telescopic cascode topology, where the voltage signal is applied to the terminal that would usually be used as output. Thus, with the high impedance provided by this topology, the conversion of the input voltage into a femto-Ampere signal is greatly simplified. The great potential of RCT in relation to the other topologies in the literature is the dispensability of complex techniques for transconductance reduction obtained naturally in this circuit. The final design is demonstrated with its target application, monitoring DC component in stimulation currents and at residual voltages across electrodes. Simulated results suggests a great potential for the application of RCT to implantable stimulation systems, but also in fields of knowledge where large time constants are required. The circuit was proposed using the UMC 130nm CMOS process technology, however, due to its simplicity of implementation may easily be designed for other technologies.

**Keywords:** Term Paper, Gm-C Filters, Very Large Time Constants, CMOS Transconductors, Functional Electrical Stimulation.



As crescentes contribuições provindas das pesquisas científicas por novos dispositivos na área biomédica, só foram possíveis devido ao esforço humano para melhoraria na qualidade de vida de portadores de doenças neuro-degenerativas [1]. Além do mais, a evolução tecnológica permitiu através dos circuitos integrados, sistemas cada vez mais complexos, de baixo consumo e com diversas funcionalidades contidas em um único *chip*.

Inúmeras grandezas originadas do meio biológico, astrofísico, geofísico, entre outros, são geralmente processados por sistemas eletrônicos integrados. Parte significativa destas grandezas são encontradas em faixas de frequências que vão de zero (DC) a poucas dezenas de Hertz. Além disso, em muitos casos os sinais de interesse como também as interferências possuem fontes de origens similares. Neste sentido, o uso de filtros apresentando frequências de corte na ordem de sub-Hertz torna-se indispensável nas mais variadas aplicações.

O projeto de circuitos empregados em aplicações de natureza biomédica apresenta diversos desafios, dentre os quais estão: tolerância a falhas, baixo consumo de potência e área ocupada pelo *chip*. Diversas soluções utilizadas pelos projetistas de circuitos integrados para a realização de grandes constantes de tempo foram propostas até o momento, particularmente as mais aplicadas são as técnicas utilizando pseudo-resistores e integradores  $G_m - C$ . Como principal limitação no uso de circuitos baseados em pseudo-resistores está a alta sensibilidade destes circuitos à presença de variações de polarização [2]. Por outro lado, o uso de integradores  $G_m - C$  requer na maior parte dos casos a utilização de combinações de técnicas a fim de permitir frequências na faixa de sub-Hertz [3]. Deste modo, o foco do presente trabalho é apresentar uma nova topologia de transcondutor e utilizá-la na realização de integradores  $G_m - C$  em sub-Hz usando capacitâncias inferiores a 1pF dispensando a necessidade da aplicação de técnicas conhecidas para redução da transcondutância ( $g_m$ ).

## 1.1 Motivação

Por volta da década de 1980, importantes estudos sobre topologias  $G_m - C$  foram apresentados [4]. Esta classe de filtros é baseada na utilização de amplificadores operacionais de transcondutância (OTAs) ou simplesmente transcondutores. Transcondutores possuem este nome devido a sua corrente de saída estar relacionada a tensão de entrada através de sua transcondutância. Assim, o principal desafio enfrentado no projeto de filtros  $G_m - C$  está na obtenção de grandes constantes de tempo utilizando os componentes passivos disponíveis na tecnologia de processo CMOS (*Complementary Metal Oxide Semiconductor*).

Estudos recentes [5] [6] apresentam o uso de integradores  $G_m - C$  no condicionamento de sinais biomédicos. A aplicação destes circuitos integrados em sistemas implantáveis exige inúmeros desafios que estão diretamente relacionados ao ambiente em que serão inseridos, testando os limites das tecnologias

mais atuais. Particularmente, os sistemas implantáveis estão entre as aplicações onde as características mais críticas são consumo de potência, custo de área ocupada e robustez na tolerância a falhas. Neste sentido, entre os diversos fatores a serem levados em consideração durante o projeto de filtros  $G_m - C$  empregados em equipamentos biomédicos implantáveis estão: as baixas amplitudes ( $\mu\text{V}$  a dezenas de  $\text{mV}$ ) apresentadas pelos sinais de origem celular, como também as significativas fontes interferentes que estão presentes em frequências similares ao sinal desejado.

## 1.2 Objetivo

O principal objetivo deste trabalho é apresentar uma nova topologia que permite uma redução de transcondutância sem o uso de técnicas especiais e de difíceis implementações. Desta forma, a partir da característica intrínseca de alta impedância de entrada apresentada pelo circuito proposto como principal mecanismo na conversão de tensão em correntes de femto-Amperes, a redução da transcondutância pode ser obtida naturalmente. Para tal finalidade, o novo conceito de transcondutor parte do princípio de funcionamento da topologia clássica cascode telescópico.

O novo transcondutor proposto será empregado no desenvolvimento de um filtro Butterworth passa-baixas de segunda ordem e realizar um integrador  $G_m - C$  cuja finalidade está na medição do desbalanceamento de cargas na interface eletrodos-tecido. Assim, dentre os principais requisitos de projeto estão: o baixo consumo de potência, área ocupada e reduzidas transcondutâncias.

## 1.3 Organização

A estrutura deste trabalho foi organizada de modo a proporcionar ao leitor a contextualização dos objetivos propostos. Portanto, será realizada inicialmente uma breve revisão sobre os principais conceitos da aplicação de filtros em sistemas implantáveis e posteriormente apresentada as soluções propostas.

No capítulo 2 é apresentada uma revisão sobre a aplicação na qual o filtro pretende ser inserido, bem como os conceitos básicos sobre as topologias  $G_m - C$ .

A proposta de um novo conceito de transcondutor, bem como sua aplicação em filtros  $G_m - C$  serão apresentados no capítulo 3. O capítulo 4 descreve os resultados das simulações obtidas para as soluções propostas. Além disso são detalhados os aspectos mais críticos no desempenho dos circuitos projetados, levando em consideração às suas respectivas vantagens e desvantagens.

O último capítulo apresenta as conclusões sobre o trabalho desenvolvido, assim como as sugestões para trabalhos futuros.

# NEUROESTIMULAÇÃO: PROBLEMAS E SOLUÇÕES

---

Neste capítulo serão definidos os principais conceitos sobre sistemas estimuladores, os quais permitem a estimulação elétrica funcional (FES - Functional Electrical Stimulation). Além do mais, os diversos problemas decorrentes da estimulação serão revisados, aprofundados e particularizados ao estudo do desbalanceamento de cargas em tecidos estimulados. Também realizar-se-á uma revisão dos principais dispositivos utilizados em sistemas implantáveis, limitando o estudo ao emprego de integradores  $G_m - C$  na medição de cargas residuais após períodos de estimulação.

## 2.1 Estimulação Elétrica Funcional

A evolução dos circuitos integrados (CIs) ao longo dos anos, permitiu a aplicação de equipamentos implantáveis em diversas áreas do conhecimento, dentre as quais destaca-se a instrumentação biomédica. Além do mais, métodos como a FES e a terapia genética estão sendo empregados no auxílio ao tratamento de doenças como Parkinson, epilepsia, danos causados em nervos (auditivos, ópticos, córtex, etc) e até mesmo a doenças neurológicas, como a depressão. Todas essas doenças e deficiências que eram consideradas como sem tratamento, agora possuem novos horizontes na busca pela cura através do uso de equipamentos implantáveis na regeneração de tecidos nervosos.

A estimulação elétrica de tecidos nervosos, simultaneamente com a aquisição de sinais elétricos gerados a partir da resposta do tecido estimulado, constituem a sustentação básica para as atuais pesquisas nos campos da eletrofisiologia e eletroestimulação neuronal profunda [7].

O sistema mais simples que se conhece para a estimulação elétrica de tecidos utiliza dois eletrodos, os quais são chamados respectivamente de eletrodo de trabalho (ET) e contra eletrodo (CE). Um eletrodo possui o objetivo de aplicar uma carga no tecido a ser estimulado. Esta carga por sua vez circulará, provocando os impulsos necessários ao estímulo e os quais serão propagados ao longo do tecido nervoso.

Um impulso nervoso é definido por meio da variação de potencial elétrico através da membrana celular. Deste modo, quando o potencial atinge um valor limite, denominado potencial de ação, as células excitadas pelo estímulo abrem canais através da membrana, forçando a passagem de espécies iônicas específicas ( $Na^+$ ,  $K^+$ ,  $Ca^{+}$  e  $Cl^{-}$ ).

O processo de formação e circulação dos íons ocorre através de dois mecanismos concorrentes, sendo estes chamados de não-Faradaicos e Faradaicos. O primeiro mecanismo de transferência é chamado não-Faradaico e pode ser modelado por uma simples capacitância denominada capacitância de dupla camada ( $C_{dl}$ ). A capacitância de dupla camada por sua vez pode ser originada através de diversos fenômenos físicos [7]. Uma simples explicação para este fato está na orientação das moléculas dipolares, como a água, existindo uma forte interação entre os eletrodos e dipolos na solução. Neste sentido, a concentração

de moléculas de água dentro da solução é muito maior que a concentração de soluto. O modelo de *Bockris* [8] ilustra a predominância de moléculas de água próximo a interface eletrodo-solução originando a camada dupla. Como consequência, os dipolos tendem a orientar-se de acordo com a carga do eletrodo, formando uma camada de íons adsorvidos na solução. De acordo com *Bockris* [8], o eletrodo pode ser considerado como um macro-íon onde as moléculas de água formam a primeira camada no plano interior de *Helmholtz* (IHP) [8]. Por outro lado, o plano exterior de *Helmholtz* (OHP) refere-se a adsorção dos íons dissolvidos nas moléculas de água. Este processo capacitivo permite que as cargas possam ser totalmente reversíveis, e por esta razão os sistemas de estimulação são projetados a fim de proporcionar tais estímulos. De modo a favorecer as reações do tipo não-Faradaicas, diversas características precisam ser escolhidas de acordo com a construção dos eletrodos. Algumas dessas características estão intimamente ligadas a largura do pulso aplicado durante o estímulo, bem como as respectivas amplitudes e frequências utilizadas [7][9].

Um segundo processo concorrente é desencadeado durante a estimulação e é definido pela troca de elétrons ( $e^-$ ) na interface tecido-eletrodo. Esta reação chamada de Faradaica, produz íons que em sua maioria são irreversíveis durante o processo de estimulação. Como resultado, cargas residuais provenientes dos íons liberados na membrana podem acabar danificando os eletrodos implantados ou até mesmo interagindo com a membrana celular estimulada de forma a causar efeitos adversos. Embora, pesquisas [7] indiquem que estas reações possam ser reversíveis, este fato só é possível se existir um mecanismo de neutralização das cargas originadas durante o processo de estimulação.

O modelo elétrico, bem como as reações de transferência estão ilustrados conforme as figuras: 2.1 e 2.2.

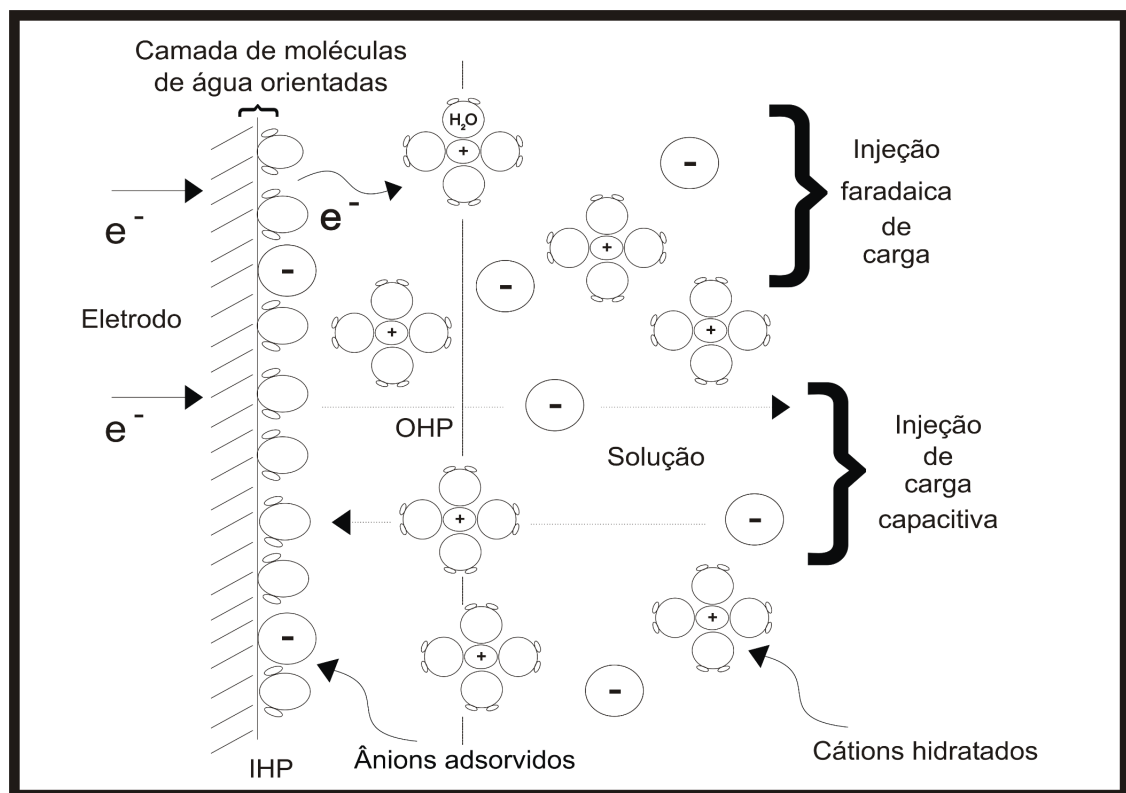


Figura 2.1: Modelo de *Bockris* - Representação física: A interface tecido-eletrodo, ilustrando os processos de transferência de carga Faradaica (metade superior) e não-Faradaica (metade inferior) [7]

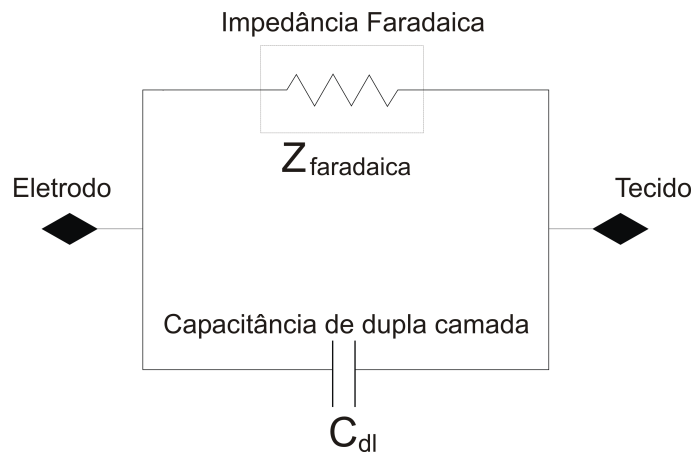


Figura 2.2: Modelo elétrico: O resistor ilustra o processo Faradaico e o capacitor de dupla camada representa as reações não-Faradaicas [7]

O processo capacitivo ilustrado através da Figura 2.1 (metade inferior) envolve uma redistribuição de carga reversível. Por outro lado, a redistribuição de carga Faradaica ilustrada 2.1 (metade superior), envolve a transferência de elétrons do eletrodo, reduzindo os cátions hidratados na solução, sendo parcialmente irreversível os processos eletroquímicos desencadeados [9]. Neste sentido, as reações Faradaicas são indesejáveis durante a estimulação já que apresentam a característica inerente de liberar íons não recuperáveis. Além das reações Faradaicas na contribuição do acúmulo residual de espécies iônicas na interface tecido-eletrodo, o desbalanço de carga durante a aplicação dos pulsos de estimulação acarreta em grandes acúmulos de carga residual. Com base nas informações prestadas, um dos principais focos nas atuais pesquisas relacionadas a FES está voltado a medição do desbalanceamento de cargas na interface eletrodos-tecido.

### 2.1.1 Desbalanceamento de Cargas em Tecidos Nervosos

Nesta seção o objeto de estudo será o problema decorrente da estimulação, particularizado no desbalanceamento de carga após as fases de estimulação, bem como nas técnicas usualmente empregadas de modo a solucionar este problema.

Entre os diversos tipos de estimulação empregados para evitar os problemas decorrentes do desbalanceamento de cargas ao longo dos períodos de estimulação, o mais usualmente conhecido é realizado por meio de ondas bifásicas ou comumente chamadas de sinais de Lilly. Este tipo de estimulação é definido por duas fases distintas, a fase com pulso positivo, chamada de anódica e a fase catódica, cujo pulso é negativo. Devido ao potencial elétrico inerentemente negativo das membranas celulares [10], dá-se preferência a fase catódica e em seguida a fase anódica, sendo a ordem inversa de aplicação menos comum, porém também utilizada [7].

A fase catódica é definida pelo início do processo de excitação do tecido nervoso através da injeção de um pulso elétrico (corrente ou tensão) negativo, desta forma inicia-se a resposta neural. A fase anódica por sua vez é definida pela aplicação de um pulso de carga elétrica contrária, permitindo assim a neutralização da carga injetada durante a primeira fase do processo de estimulação. Desta forma, o eletrodo retorna ao seu potencial de equilíbrio com a reversão dos processos eletroquímicos desencadeados durante a primeira fase de estimulação.

De um modo geral, o processo de estimulação pode ser compreendido através da aplicação de cargas opostas durante ciclos alternados, permitindo assim a liberação de reações específicas ao tecido nervoso, conforme ilustra a Figura 2.3.

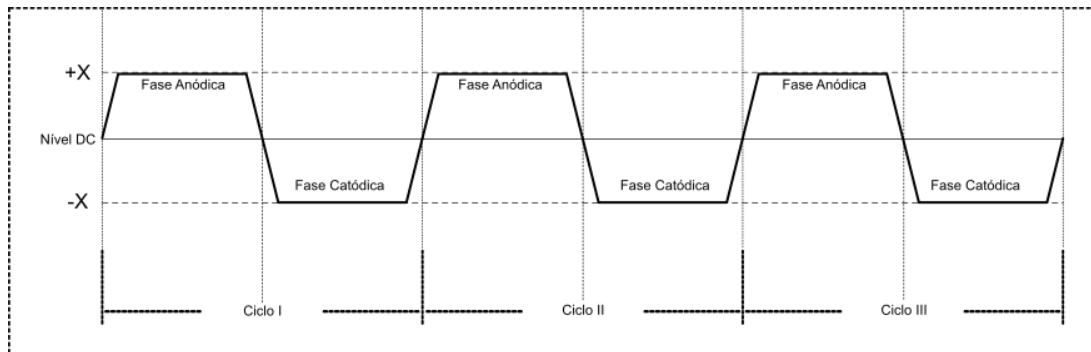


Figura 2.3: Estimulação por ondas bifásicas

Usualmente adota-se uma estimulação bifásica através de pulsos de correntes durante as fases. A preferência desta estimulação em relação ao uso de tensões se dá de acordo com *Clark* [11] devido a diversos fatores, dentre os principais: a corrente não sofrer variações com a mudança de impedância ao longo da estimulação; a carga originada a partir de correntes é constante durante todas as fases de estimulação; as cargas geradas por meio de correntes constantes podem ser mais facilmente controladas durante a estimulação. Com base nessas informações, pode-se exercer um melhor controle sobre os parâmetros empregados durante a estimulação da membrana.

Como já mencionado anteriormente, dentre os diversos desafios enfrentados no desenvolvimento de estimuladores, o equilíbrio perfeito das cargas após cada ciclo de estimulação é sem dúvida o problema que exige a maior compreensão até o momento. Este fato primeiramente deve-se ao uso dos componentes empregados na construção dos circuitos, os quais possuem critérios de tolerância atribuídos à tecnologia de processo CMOS. Além do mais, as características elétricas apresentadas durante a estimulação de um tecido nervoso variam constantemente.

Conforme os períodos de estimulação ocorrem, as diferenças entre os pulsos aplicados nas fases catódica e anódica podem ser avaliadas. Para que isso ocorra, a componente DC resultante da diferença entre os pulsos aplicados na estimulação deve ser integrada. A partir da medição desta componente DC é possível verificar se ocorreram ou não acúmulos de espécies iônicas na interface eletrodos-tecido. Estudos encontrados na literatura [12] indicam que correntes na ordem de 100nA resultantes entre as fases catódica e anódica sejam o limite de segurança na estimulação de um tecido nervoso. Considerando correntes (DC) de estimulação na faixa de mA, é necessário uma exatidão na medida entre os pulsos durante as fases de estimulação de 0,01%. Adicionalmente ao que foi dito, vale lembrar que o projetista também necessita considerar os problemas relacionados às faixas dinâmicas dos sinais a serem monitorados durante os ciclos de estimulação.

## 2.2 Técnicas aplicadas na Estimulação Neural

A estimulação neural depende de diversos fatores, entre os quais estão compreendidos as características do tecido nervoso bem como a resposta que se deseja obter durante a estimulação. Os parâmetros utilizados durante a estimulação estão intimamente ligados ao tipo de tecido (retina, cóclea, córtex, etc)

o qual perdeu sua capacidade funcional através de traumas, doenças ou em decorrência do processo de envelhecimento. Para quaisquer dos problemas citados, as estratégias como formas de ondas adotadas são comumente aplicadas a todos os casos por sistemas de estimulação. Como dito anteriormente, o uso de pulsos cuja duração tipicamente está na faixa de dezenas de  $\mu\text{s}$  é a escolha adotada para solucionar os mais variados desafios enfrentados na estimulação do tecido. Por outro lado, a escolha do sinal empregado durante as fases de estimulação pode variar entre os tipos, monofásico e bifásico, conforme ilustra a Figura 2.4.

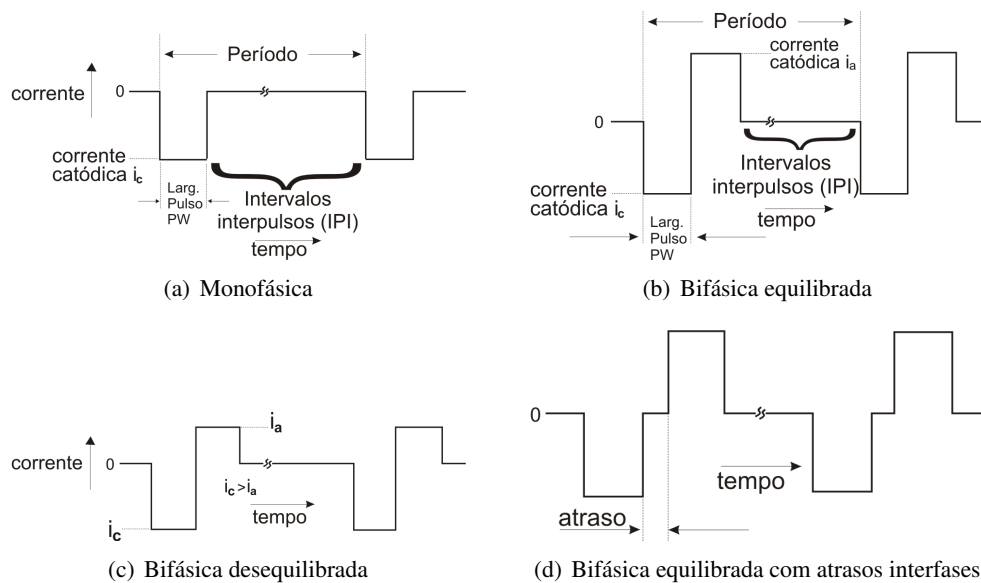


Figura 2.4: Técnicas de Estimulação Neural

### 2.2.1 Estimulação monofásica

A estimulação através de pulsos monofásicos utiliza trens de pulsos de polaridade elétrica (corrente ou tensão) invariante ou unidirecional. Estudos revelam que a técnica monofásica utiliza circuitos em sua grande maioria de implementação bastante simples [13]. A grande vantagem apresentada no uso de pulsos unidirecionais é a baixa magnitude necessária a fim de proporcionar respostas por parte do tecido estimulado. Dentre os pontos críticos e que tornam a aplicação desta técnica impraticável na maior parte dos sistemas de estimulação é a componente DC apresentada após cada pulso aplicado a membrana. Como consequência disto, após longos períodos de estimulação o acúmulo de cargas residuais se torna inevitável. Para tanto, algumas soluções são propostas a fim de anular ou compensar as cargas residuais durante a estimulação monofásica, permitindo a redução da componente DC resultante após cada estímulo. As técnicas utilizadas para tal finalidade empregam o uso de capacitores de acoplamento, como também de descargas passivas dos eletrodos, estas realizadas por meio de curto-circuitos após cada ciclo de estimulação.

### 2.2.2 Estimulação bifásica

O princípio de funcionamento da estimulação bifásica consiste na aplicação de um pulso elétrico durante a primeira fase de estimulação, seguido da aplicação de um pulso contrário de forma a manter o equilíbrio das cargas durante os ciclos. Desta forma, a primeira fase é utilizada a fim de se provocar o

efeito fisiológico no tecido a ser estimulado, e na segunda fase (fase inversa) serão revertidos os processos eletroquímicos desencadeados durante a primeira fase. Entre cada fase, os eletrodos são mantidos em circuito aberto, isto é desconectados da fonte de corrente.

## 2.3 Circuitos aplicados a Sistemas de Neuroestimulação

Não é objetivo deste capítulo um aprofundamento com riqueza de detalhes sobre os dispositivos que constituem os sistemas de estimulação neural. Entretanto, para melhor contextualizar o objetivo da solução proposta, será apresentada uma breve revisão sobre os princípios de funcionamento dos circuitos mais relevantes à sistemas de neuroestimulação.

### 2.3.1 O Estimulador Elétrico

Os sistemas que realizam a estimulação elétrica funcional são chamados de estimuladores elétricos ou neuroestimuladores. Estes sistemas possuem como objetivo principal a produção das excitações necessárias ao tecido a ser estimulado. Neste sentido, os neuroestimuladores são empregados de forma a produzir uma estimulação de acordo com as respostas desejadas para cada tipo de tecido (audição, visão, tato, etc). Existem atualmente inúmeras topologias para implementação de sistemas de estimulação [5], dentre as mais utilizadas estão os sistemas completos em um único *chip* (SOC - *System on a Chip*) contendo implantes totalmente integrados. A finalidade destes sistemas está na estimulação específica conforme o tipo de tecido a ser excitado, além do mais, tanto o controle como a alimentação do *chip* é realizado através de componentes externos os quais geralmente utilizam elementos indutivos.

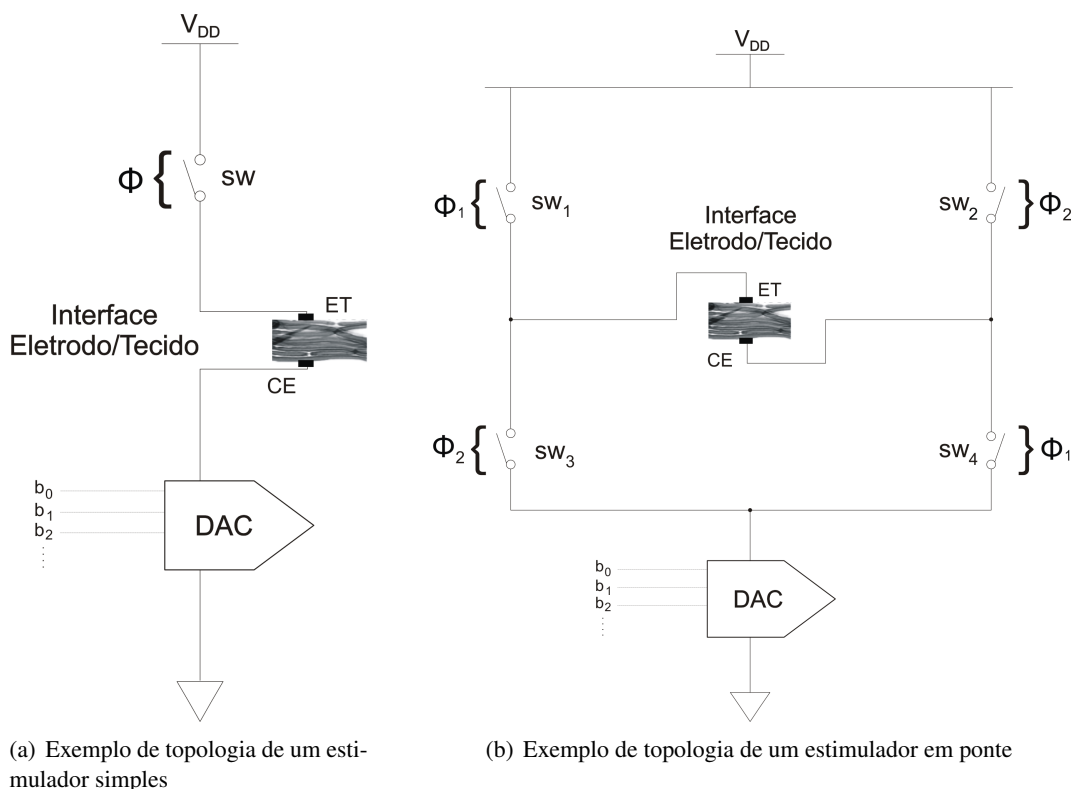


Figura 2.5: Diagramas esquemáticos de estimuladores

Grande parte dos sistemas de estimulação são constituídos por circuitos bastante simples [11]. Estes



circuitos são tipicamente compostos por um ou mais transistores empregados como chaves (sw), a fim de possibilitar a conexão ou interrupção das correntes durante a estimulação. Além do mais, um bloco de controle é empregado de forma a gerar os respectivos sinais de temporização para as chaves. Um conversor digital-analógico (DAC) é comumente utilizado para produzir as amplitudes adequadas ao estímulo do tecido.

A Figura 2.3.1(a) ilustra um exemplo genérico de estimulador para produzir sinais monofásicos, neste sistema, os elementos estão dispostos em série. Por outro lado, na Figura 2.3.1(b) está ilustrado um exemplo de estimulador para produção de sinais bifásicos, onde os componentes apresentam-se dispostos em ponte.

Embora os exemplos de circuitos permitam um completo controle sobre os parâmetros durante a estimulação (amplitudes, fases, etc), o emprego de tensão de alimentação fixa ( $V_{DD}$ ) implica em limitações no rendimento energético do sistema. Para este problema, diversas soluções foram propostas, destacando-se o uso de polarizações chamadas de adiabáticas [18]. Estas polarizações são realizadas por meio de cargas indutivas, as quais permitem a recuperação parcial da corrente de estimulação aplicada durante o estímulo do tecido. Entretanto, a aplicação da técnica em sistemas implantáveis fica bastante prejudicada no sentido em que indutores ocupam áreas proibitivamente grandes.

### 2.3.2 Controlador

O controlador é um componente digital programável e está presente na maior parte dos sistemas de estimulação possuindo dentre objetivos, adquirir os dados de controle de equipamentos externamente acoplados. Este procedimento é em grande parte realizado por meio de sinais em radiofrequência, permitindo o controle sobre os parâmetros durante os ciclos de estimulação. O projeto deste dispositivo é tipicamente realizado por meio de máquinas de estados finitos (FSM - *Finite State Machine*). Dentre vantagens apresentadas pelo uso destes circuitos estão as funcionalidades de baixo consumo, sendo um requisito crucial em aplicações como a de sistemas implantáveis.

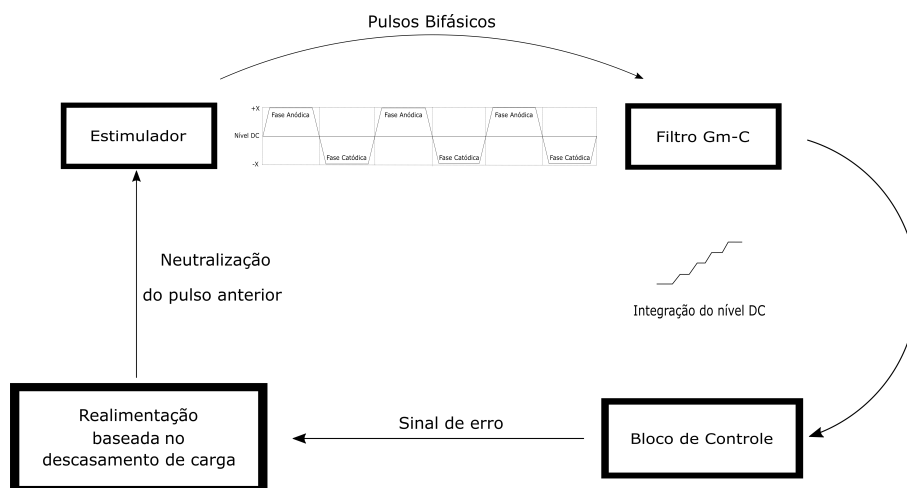


Figura 2.6: Diagrama de blocos ilustrando o uso do filtro proposto

Esta seção permitiu compreender os conceitos mais relevantes sobre os dispositivos tipicamente utilizados por sistemas de estimulação. Deste modo, o filtro  $G_m - C$  projetado desempenhará papel fundamental na medição do acúmulo de carga durante os ciclos de estimulação. Para tanto, a Figura 2.6

ilustra um diagrama de blocos apresentando o uso do integrador proposto no condicionamento do sinal DC proveniente da diferença entre os sinais aplicados na estimulação.

## 2.4 Soluções aplicadas na medição do desbalanceamento de cargas

Baseado no que foi dito durante a seção 2.1, o acúmulo de espécies iônicas pode ser neutralizado após cada ciclo de estimulação, para isso é necessário o emprego de sistemas para o devido controle sobre as cargas residuais durante a estimulação. Analizando os exemplos apresentados sobre os sistemas de estimulação, os parâmetros controlados no decorrer da estimulação podem ser funções produzidas pelo DAC em conjunto com o controlador. Estes circuitos são geralmente utilizados no monitoramento da amplitude dos pulsos aplicados durante e após a estimulação, sendo apresentados através da Figura 2.7.

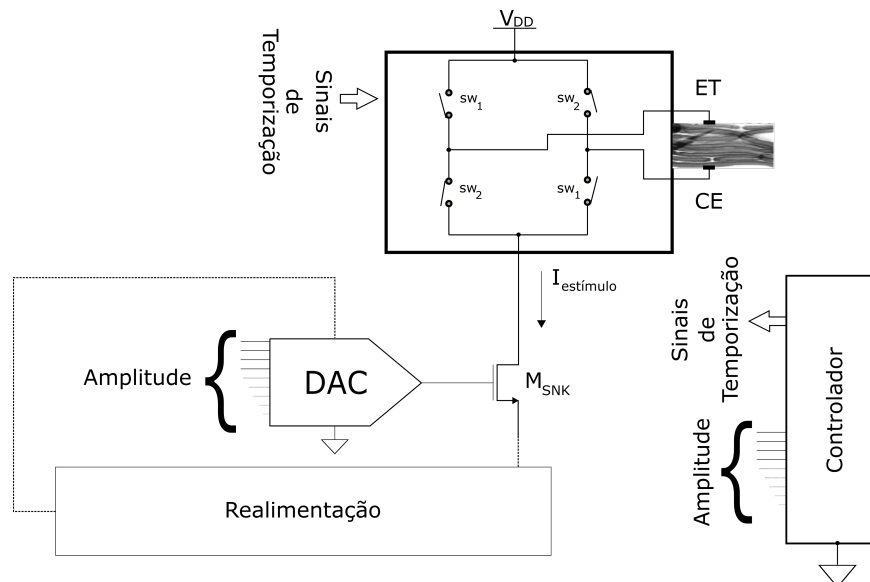


Figura 2.7: Diagrama esquemático de um sistema genérico para estimulação

Atualmente, são utilizados diversos circuitos para o balanceamento de cargas após os ciclos de estimulação, os quais apresentam-se divididos em dois grandes grupos: Passivos que fazem uso de capacitores de bloqueio e baseados na descarga dos eletrodos após os ciclos de estimulação [14]; Ativos: sistemas que aplicam pulsos durante a estimulação [15], balanceamentos dinâmicos de corrente [16] e sistemas de realimentação [19]. Particularmente, os circuitos ativos empregados no balanceamento de carga baseiam-se principalmente no monitoramento do potencial apresentado pelos terminais dos eletrodos, antes e após a estimulação permitindo estabelecer uma estimativa sobre a amplitude do pulso necessário a compensação no próximo ciclo de estimulação.

Entre as diversas soluções empregadas pelos projetistas no grupo de dispositivos ativos, o uso de filtros analógicos  $G_m - C$  apresenta-se como uma proposta bastante inovadora nas mais recentes pesquisas. A finalidade no uso destes circuitos é permitir que apenas o desbalanço entre os pulsos aplicados durante a estimulação (seção 2.1.1) seja integrado [20]. A partir desta característica, o sinal resultante do integrador poderá ser realimentado de forma a compensar a carga residual do pulso anterior durante os próximos ciclos de estimulação.

### 2.4.1 A topologia G<sub>m</sub>-C

As topologias de circuitos  $G_m - C$  adquiriram grande popularidade ao longo das últimas décadas, particularmente na área de sistemas implantáveis [20]. Neste trabalho será proposto o uso de tal circuito com a finalidade de integrar o desbalanço de carga após os ciclos de estimulação.

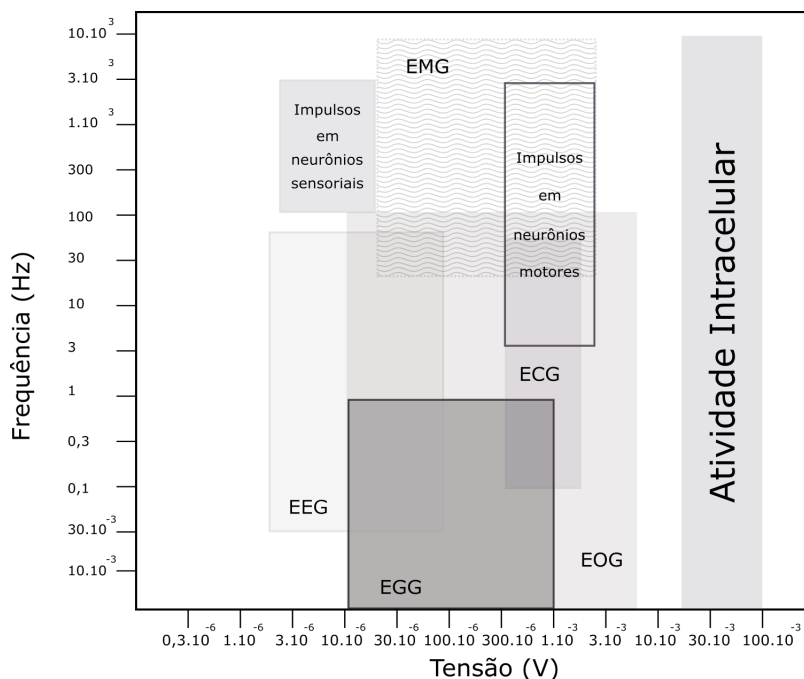


Figura 2.8: Principais sinais biológicos e suas respectivas faixas de frequências [6]

Entre os diversos requisitos para o projeto de circuitos CMOS aplicados à sistemas implantáveis, estão: o baixo consumo de potência, robustez à presença de altas quedas de tensão (dezenas de volts) e componentes passivos de valores moderados (capacitâncias de femto-farads a dezenas de pico-farads). Além disso, como sinais de natureza celular possuem atividades elétricas lentas (dezenas de segundos), grandes constantes de tempo são exigidas. A Figura 2.8 sumariza os principais sinais e suas respectivas faixas de frequências, tais sinais são largamente utilizados pelos mais diversos equipamentos biomédicos.

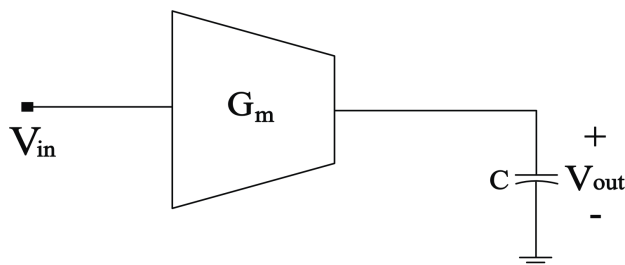


Figura 2.9: Integrador G<sub>m</sub>-C de saída simples

Analisando as faixas de frequências de grande parte dos sinais apresentados, fica bastante evidente a larga faixa de aplicações de filtros analógicos totalmente integrados. Neste sentido o uso de integradores  $G_m - C$  para atender a estas especificações possui um grande potencial no desenvolvimento de soluções de baixo consumo. A Figura 2.9 apresenta a topologia de um integrador  $G_m - C$  de saída simples (*single-ended*).

A função de transferência para a topologia apresentada pode ser caracterizada no domínio da frequência conforme equação 2.1.

$$\frac{V_{out}}{V_{in}} = \frac{g_m}{sC} \quad (2.1)$$

Uma das principais vantagens apresentadas no projeto de integradores  $G_m - C$  está na facilidade de projeto, onde polos podem ser facilmente adicionados apenas pela simples conexão de um transcondutor (OTA) com um capacitor ( $C$ ). Deste modo, a frequência de um polo pode ser calculada conforme a equação 2.2 abaixo:

$$f_p = \frac{g_m}{2 \cdot \pi \cdot C} \quad (2.2)$$

Com base nas características apresentadas, as constantes de tempo dos filtros baseados em integradores  $G_m - C$  são definidas através da razão  $C/g_m$ . Assim, uma vez que se reduza a transcondutância ( $g_m$ ) para pA/V, frequências de polos em sub-Hertz podem ser facilmente alcançadas, mantendo-se capacitâncias de femto-Farads. Deste modo, pretende-se realizar um integrador  $G_m - C$  cujas características permitam atingir constantes de tempo na ordem de dezenas de segundos, utilizando capacitores de femto-Farads. Para tal objetivo, um novo conceito de transcondutor será apresentado, permitindo uma redução de  $g_m$  na ordem de pA/V, além de baixo consumo ( $\mu W$ ) e custo de área ocupada, tendo entre finalidades ser aplicado em equipamentos de instrumentação biomédica implantáveis.

## FILTRO GM-C PROPOSTO

Este capítulo tem por objetivo apresentar o conceito do novo transcondutor proposto. A demonstração deste circuito é realizada através da aplicação em um filtro  $G_m - C$  Butterworth passa-baixas de segunda ordem permitindo que grandes constantes de tempo possam ser obtidas. Por fim, é realizada a aplicação do transcondutor em um filtro  $G_m - C$  simples de forma a integrar o sinal resultante da carga residual de um estimulador genérico.

### 3.1 Topologia Butterworth Passa-Baixas de Segunda Ordem

A primeira aplicação do transcondutor proposto é um filtro  $G_m - C$ , cujo projeto adotado é baseado na aproximação de um filtro Butterworth passa-baixas de segunda ordem. Esta aproximação possui entre vantagens a característica de manter uma máxima planicidade na banda de passagem, preservando o formato do sinal obtido pelo filtro. A Figura 3.1 ilustra o uso de integradores  $G_m - C$  para realização de filtros de segunda ordem.

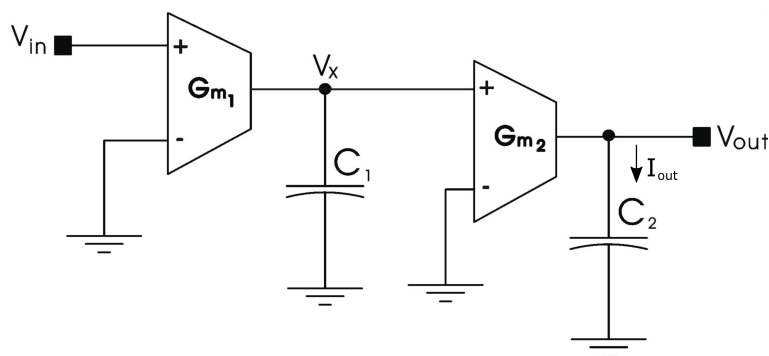


Figura 3.1: Topologia para filtros de segunda ordem utilizando integradores Gm-C

A função de transferência obtida utilizando a aproximação de Butterworth é definida em suas  $2^n - 1$  primeiras derivadas com  $\omega = 0$ , deste modo, a resposta em frequência permitida através de tal topologia apresenta somente polos, os quais estão dispostos simetricamente no semi-plano esquerdo, isto é, possuindo o mesmo módulo [28]. Sendo a mais simples entre as aproximações de filtros analógicos, a topologia Butterworth é a única que mantém o mesmo formato de sinal para ordens superiores, enquanto as demais topologias tais como: Chebyshev I, Chebyshev II, Bessel e Elíptico de ordens mais elevadas possuem respostas com diferentes formatos de sinais.

A Figura 3.1(a) ilustra a distribuição dos polos conjugados apresentados pela topologia Butterworth de segunda ordem a ser projetada com o uso do transcondutor proposto. A Figura 3.1(b) demonstra através de um comparativo as funções de transferência das principais aproximações de filtros analógicos.

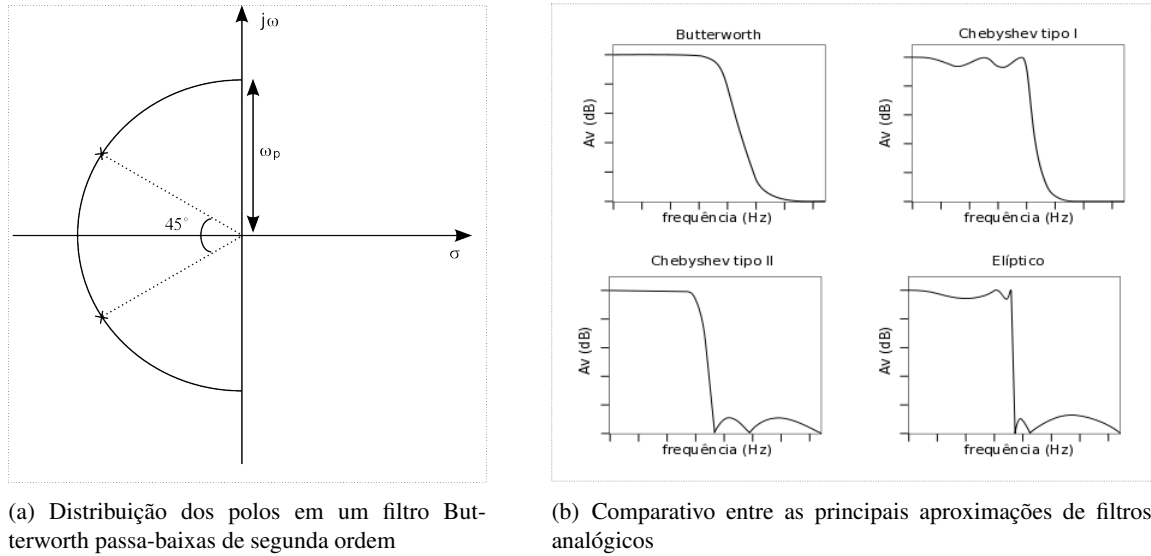


Figura 3.2: Caracterização do filtro Butterworth

Desta forma, a função de transferência característica para filtros passa-baixas de segunda ordem pode ser definida conforme a equação 3.1.

$$H(s) = \frac{\omega_p^2}{s^2 + \frac{\omega_p}{Q}s + \omega_p^2} \quad (3.1)$$

Através da Figura 3.1, a tensão de saída  $V_{out}$  é determinada conforme equação 3.2 abaixo:

$$V_{out} = \frac{I_{out}}{sC_2} \quad (3.2)$$

Onde a corrente de saída é calculada por meio da equação 3.3:

$$I_{out} = (V_X - V_{out}) \cdot g_{m2} \quad (3.3)$$

Por sua vez, a tensão apresentada no nó intermediário ( $V_X$ ) é dada pela seguinte equação 3.4:

$$V_X = \frac{(V_{in} - V_{out}) \cdot g_{m1}}{sC_1} \quad (3.4)$$

A partir das equações (3.1), (3.2) e (3.4) [21], pode-se obter a função de transferência desejada para o filtro proposto na Figura 3.1, conforme equação 3.5.

$$\frac{V_{out}}{V_{in}} = \frac{g_{m1} \cdot g_{m2}}{s^2 + s \frac{g_{m2}}{C_2} + \frac{g_{m1} \cdot g_{m2}}{C_1 \cdot C_2}} \quad (3.5)$$

Ao comparar as equações (3.1) e (3.5), as frequências dos polos podem ser obtidas através da equação 3.6 mostrada abaixo.

$$\omega_p^2 = \frac{g_{m1} \cdot g_{m2}}{C_1 \cdot C_2} \quad (3.6)$$

Por último, o fator de qualidade ( $Q$ ) do filtro pode ser então calculado conforme equação 3.7:

$$Q = \sqrt{\frac{g_{m1} \cdot C_2}{g_{m2} \cdot C_1}} \quad (3.7)$$

A aplicação do transcondutor proposto em um filtro Butterworth passa-baixas poderá ser utilizado nas mais diversas aplicações [22] [2], permitindo a realização de grandes constantes de tempo.

### 3.2 Transcondutor Cascode Reverso - RCT

Diversas técnicas são apresentadas na literatura para a realização de transcondutâncias na ordem de pA/V, dentre as mais relevantes e aplicadas a integradores  $G_m - C$  estão: as estruturas de portas-flutuantes [2], cancelamento de  $g_m$  [23][24], transcondutores utilizando bulk-driven [22], divisores de corrente [25], degeneração de fonte [26]. Existem também as técnicas que permitem a redução da corrente através de baixas razões de espelhamento, obtendo conseqüentemente uma redução na transcondutância do circuito. O grande ponto em comum no uso das técnicas mencionadas acima, está no fato de que todas se baseiam na utilização das transcondutâncias proporcionadas pelos dispositivos MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*), sendo tipicamente empregadas as transcondutâncias  $g_m$  de porta e  $g_{mb}$  de substrato. Estas características permitem converter o sinal da tensão de entrada em um sinal de corrente de saída.

Dentre os pontos negativos na utilização das técnicas citadas as quais permitem a redução na transcondutância, estão os aumentos na complexidade de projeto somado muitas vezes a um aumento nas sensibilidades em relação a presença de variações de processo. Deste modo, a proposta de transcondutor possui como objetivo a realização de baixas transcondutâncias, utilizando reduzidos valores de capacitores e dispensando o uso das diversas técnicas citadas.

Baseado no princípio de funcionamento da clássica topologia cascode telescópico, o transcondutor proposto possui como principal característica a redução da transcondutância por meio da alta impedância de entrada empregada como mecanismo de conversão de tensão em correntes de femto-Amperes.

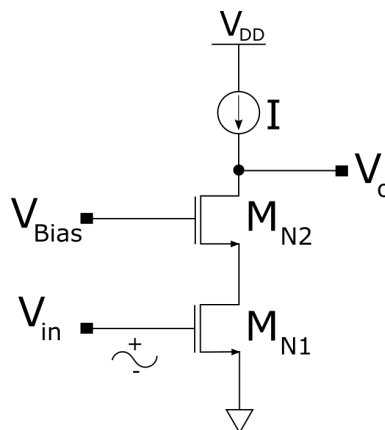


Figura 3.3: Topologia de um amplificador cascode

A partir do uso de transistores MOS que são caracterizados por possuírem resistências de saída ( $r_o$ ) incrementais na ordem de  $M\Omega$ , transcondutâncias na faixa de  $\mu S$  podem ser facilmente obtidas. O transcondutor proposto baseia-se no fato da condutância ( $g_{ds}$ ) ser menor que as transcondutâncias de porta ( $g_m$ ) e substrato ( $g_{mb}$ ), permitindo uma redução abrupta de corrente. Deste modo, a partir do cascodea-

mento de um estágio amplificador porta comum (PC) com um estágio amplificador fonte comum (FC) podem ser alcançadas resistências na ordem de TΩ. Esta combinação de amplificadores é conhecida por cascode e tem sido empregada por décadas, possuindo uma infinidade de aplicações [27]. O amplificador cascode utiliza como característica principal, a alta resistência de entrada e transcondutância proporcionada pelos amplificadores fonte comum com a finalidade de reforçadores de corrente de um amplificador porta comum, sendo portanto um circuito muito versátil e podendo ser aplicado em inúmeros projetos, desta forma, a configuração cascode é representada através da Figura 3.3.

Onde a tensão de entrada  $V_{in}$  representa um sinal aplicado no terminal de porta do transistor fonte comum ( $M_{N1}$ ). Em resposta a este sinal, o transistor  $M_{N1}$  conduz uma corrente ( $g_m \cdot V_{in}$ ) através de seu terminal de dreno, o qual alimenta o terminal de fonte do transistor porta comum ( $M_{N2}$ ) ou transistor cascode. Neste sentido, o transistor cascode fornecerá o sinal de corrente ( $g_m \cdot V_{in}$ ) para uma carga ( $R_L$ ), na qual estará exposta a alta resistência de saída ( $R_{out}$ ) do amplificador. Então, o transistor  $M_{N2}$  possui como objetivo atuar sobre o sinal efetivamente como um reforçador, devido a característica de baixa resistência de entrada vista pelo terminal de dreno de  $M_{N1}$  e pela alta resistência de saída no terminal de saída fornecida pelo amplificador.

A resistência de saída total apresentada pela configuração cascode é definida através da equação 3.8 [27]:

$$R_{out} = r_{o2} + [1 + (g_{m2} + g_{mb2}) \cdot r_{o2}] \cdot r_{o1} \quad (3.8)$$

Podendo ser aproximada pela equação 3.9:

$$R_{out} \approx r_{o1} \cdot (g_{m2} r_{o2}) = A_{o2} \cdot r_{o1} \quad (3.9)$$

Com as principais características definidas, pode-se afirmar que o uso de um transistor cascode possibilita que a resistência de saída  $r_{o1}$  do transistor seja elevada por um fator dado pelo ganho intrínseco do cascode  $A_{o2} = g_{m2} \cdot r_{o2}$ , onde  $A_{o2}$  representa o ganho de tensão em malha-aberta do amplificador  $M_{N1}$ . A Figura 3.4 representa o circuito para análise de pequenos sinais com as respectivas resistências.

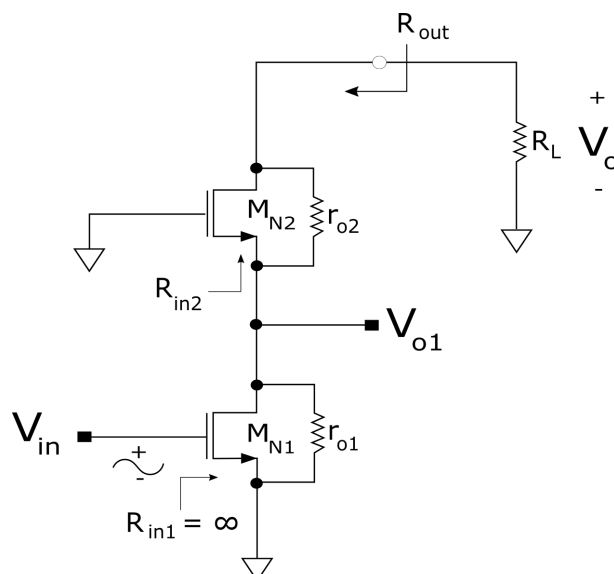


Figura 3.4: Circuito para análise de pequenos sinais



Para conversão do sinal de tensão de entrada em sinais de correntes de pico-Amperes, o projeto de transconductor proposto irá utilizar transistores configurados como fontes de corrente. Com o objetivo de reduzir a transcondutância apresentada pelo circuito um mecanismo utilizando transistores cascodeados será empregado. Através do princípio de blindagem ou isolamento cascode, o sinal de tensão de entrada será reduzido substancialmente, possibilitando que uma pequena variação deste sinal seja utilizada pelo circuito. O mecanismo de blindagem cascode pode ser realizado através do empilhamento de um ou mais transistores de forma a bloquear o sinal de entrada e possibilitar que apenas uma fração deste sinal seja empregue durante o funcionamento do circuito. Para exemplificar o uso deste mecanismo, a resposta de uma configuração cascode utilizada como fonte de corrente tem seu comportamento mais próximo do ideal, pois a inclinação da curva correspondente a região de saturação dos transistores torna-se menos inclinada, isto é, o sinal de corrente excursionado através do circuito é menos sensível a presença de variações do sinal de tensão de entrada. A Figura 3.5 ilustra o diagrama do transconductor proposto.

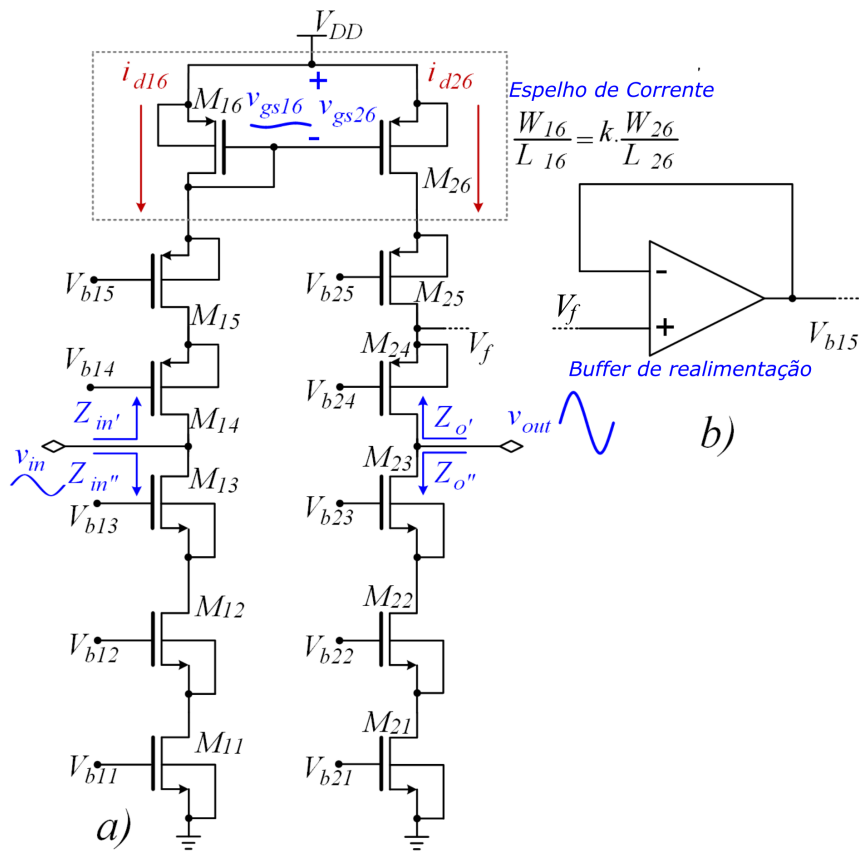


Figura 3.5: Transconductor Cascode Reverso - RCT

### 3.2.1 Topologia e Operação

O princípio da topologia RCT consiste no acoplamento de dois estágios cascode telescópicos ( $M_{11}$  a  $M_{15}$  e  $M_{21}$  a  $M_{25}$ ) de saída simples (*single*), apresentando características similares através de um simples espelho de corrente ( $M_{16}$  e  $M_{26}$ ).

Ao contrário da topologia clássica cascode, neste novo transconductor o sinal de tensão de entrada  $V_{in}$  é aplicado no terminal que usualmente seria utilizado como saída, obtendo assim por meio da alta impedância de entrada um sinal de corrente  $i_{d16}$  na ordem de femto-Amperes. Este sinal por sua vez

é espelhado do estágio de entrada para o estágio de saída permitindo que reduzidas transcondutâncias possam ser obtidas, conforme será explicado através das próximas equações.

$$i_{d16} = \frac{V_{in}}{Z_{in'}} \quad (3.10)$$

A impedância de entrada  $Z_{in'}$  por sua vez é aproximada utilizando a equação 3.11 [28]:

$$Z_{in'} \approx (g_{m14} \cdot r_{o14}) \cdot (g_{m15} \cdot r_{o15}) \cdot (g_{m16}) \quad (3.11)$$

Onde:  $g_{m14}$ ,  $g_{m15}$ ,  $g_{m16}$  representam as transcondutâncias de porta dos respectivos transistores  $M_{14}$ ,  $M_{15}$ ,  $M_{16}$ , como também  $r_{o14}$  e  $r_{o15}$  representam as resistências de saída dos transistores  $M_{14}$  e  $M_{15}$ .

Vale lembrar que a corrente de saída como também a transcondutância total do circuito pode ser ainda mais reduzidas através do uso de razões de espelhamento com  $k > 1$ . Deste modo, a transcondutância total do circuito pode ser calculada conforme a equação 3.12:

$$g_m = \frac{i_{out}}{v_{in}} = \frac{1}{k \cdot Z_{in'}} \quad (3.12)$$

Desta forma, a razão de espelhamento é definida por:  $k = (W_{16}/L_{16}) \div (W_{26}/L_{26})$ , onde  $W_i$  e  $L_i$  representam os parâmetros geométricos, largura e comprimento do canal dos respectivos transistores  $M_i$ .

Um ponto importante a ser analisado neste momento diz respeito a impedância de entrada  $Z_{in''}$ , que ao contrário de  $Z_{in'}$  não influencia na transcondutância global nem no ganho de tensão obtido pelo transcondutor. Desta forma, um duplo cascode NMOS foi adicionado para permitir que  $Z_{in''}$  mantenha uma alta impedância de entrada como também uma simetria em relação ao estágio de saída do amplificador.

Para a implementação do filtro  $G_m - C$  Butterworth passa-baixas de segunda ordem a partir do transcondutor proposto, realiza-se o cascadeamento de dois estágios do circuito os quais são acoplados a capacitores de carga ( $C_1$  e  $C_2$ ). Deste modo, para realizar a função de transferência do filtro proposto, é necessário configurar o transcondutor como *buffer* com ganho  $A_v \approx 1$ . Para que seja adquirida tal característica, o ganho em malha-aberta apresentado pelos estágios transcondutores deve ser  $A_v \gg 1$ . Assim, conforme a equação 3.13 pode-se modelar a resposta dos transcondutores implementados.

$$A_v = g_m \cdot Z_o = \frac{Z_o}{k \cdot Z_{in'}} \quad (3.13)$$

Onde a impedância de saída total  $Z_o$  apresentada pelo RCT pode ser aproximada conforme a seguinte equação [28]:  $Z_o \approx (g_{m24} \cdot r_{o24}) \cdot (g_{m25} \cdot r_{o25}) \cdot (r_{o26}) \parallel (g_{m23} \cdot r_{o23}) \cdot (g_{m22} \cdot r_{o22}) \cdot (r_{o21})$ .

Por meio de uma simples inspeção na equação acima, conclui-se que  $Z_o/Z_{in'}$  deve ser maior que  $k$  para permitir ganhos de tensão  $A_v \gg 1$ . Uma vez que  $(r_{o26}) \parallel (r_{o21}) \gg (g_{m16})^{-1}$ ,  $Z_o$  pode-se ser facilmente projetado para ser maior que a impedância  $Z_{in'}$ . Entretanto, vale lembrar que o ganho de tensão  $A_v \gg 1$  pode ser obtido mesmo para razões de espelhamento  $k=1$ , assim sendo adotada esta metodologia para a implementação dos circuitos propostos.

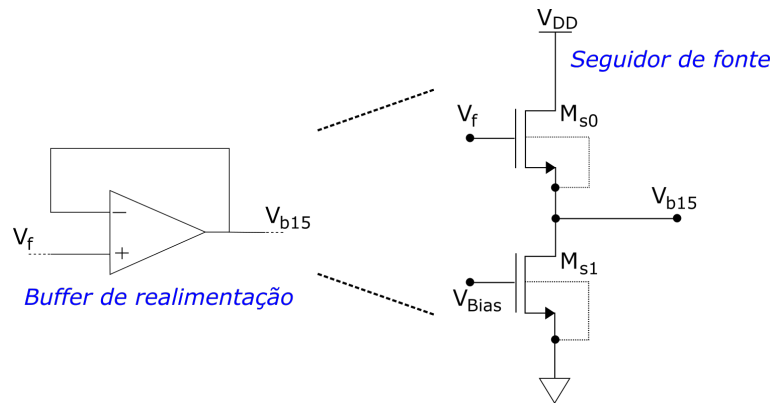


Figura 3.6: Diagrama esquemático do buffer de realimentação realizado através de um seguidor de fonte

O mecanismo de realimentação elaborado de forma a prover um ganho  $A_v \approx 1$  através dos estágios de transcondutor foi realizado por meio da conexão de uma amostra atenuada do sinal de corrente de saída ( $V_{b15}$ ). Assim, este sinal de corrente que é drenado por  $M_{15}$  será utilizado de forma a opor-se ao sinal de entrada, estabelecendo um ganho de tensão  $A_v \simeq 1$ . Para que este objetivo possa ser realizado, duas opções de circuitos são avaliados, o primeiro através da implementação de uma clássica topologia de transcondutor e o segundo por meio de um simples amplificador seguidor de fonte, empregado como deslocador de tensão. Foi aderida a escolha do amplificador seguidor de fonte, o qual está ilustrado através da Figura 3.6, tal circuito é construído a partir de dois transistores NMOS ( $M_{s0}$  e  $M_{s1}$ ), polarizados com uma fonte de tensão de  $V_{BIAS} = 604,57\text{mV}$  corrente  $i_d = 20\text{nA}$  de forma a prover baixo consumo e manter a relação de aspecto dos transistores reduzida. Vale ressaltar que a realimentação utilizando um sinal de tensão não é adequado para o circuito proposto, pois resulta em uma redução da impedância de entrada, o que prejudica o mecanismo de conversão adotado pela nova topologia de transcondutor. Desta forma, a escolha por uma realimentação utilizando um sinal de corrente oposto ao sinal de entrada não influencia na impedância de entrada e portanto é adequado para a finalidade de cancelamento de corrente e consequentemente do ganho.

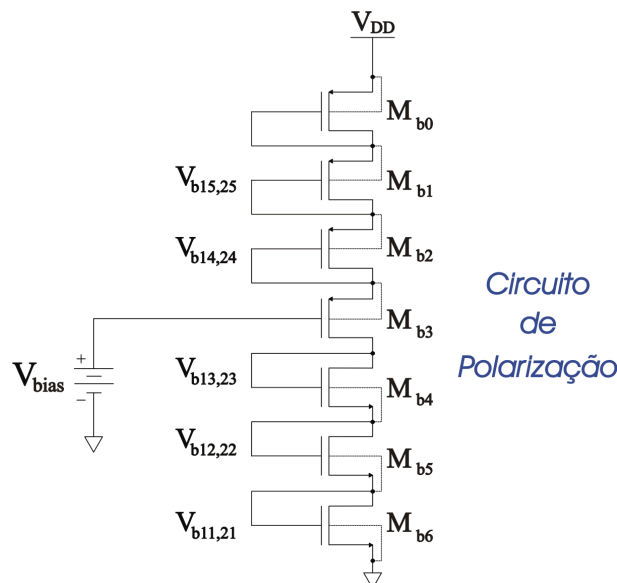


Figura 3.7: Diagrama esquemático do circuito de polarização

A escolha pelo amplificador seguidor de fonte como circuito de realimentação se deu através de suas principais características, como ganho de tensão unitária, elevada impedância de entrada e baixa impedância de saída, tornando-o bastante útil para tal finalidade. Outro circuito desenvolvido durante o projeto do transcondutor foi o circuito de polarização ( $M_{b0}$ - $M_{b6}$ ) ilustrado através da Figura 3.7, este circuito possui como finalidade permitir o devido funcionamento do integrador  $G_m - C$ . Assim  $V_{bias} = 1,6711V$  representa uma tensão obtida externamente ao *chip*.

### 3.3 Simulações

De forma a caracterizar o conceito de transcondutor proposto em um integrador  $G_m - C$ , bem como a sua aplicação no filtro Butterworth passa-baixas de segunda ordem, tanto o projeto como as simulações foram realizadas em tecnologia CMOS UMC de 130nm, através do uso da ferramenta Spectre<sup>®</sup> presente no ambiente de desenvolvimento Cadence Virtuoso<sup>®</sup>. Os testes permitirão avaliar as vantagens e desvantagens do transcondutor proposto em relação às atuais soluções apresentadas no estado da arte. Foram escolhidos os seguintes componentes disponíveis na biblioteca UMC Dk para a realização do projeto: Transistores de alto-ganho, modelo HG\_33\_L130E de 3,3V; Capacitores de 800 e 54,56fF construídos em metal-metal e referenciados pela nomenclatura mimcaps\_mml130.

Tabela 3.1: Parâmetros construtivos baseados nos pontos de operação dos transistores utilizados

<i>Trans.</i>	$L(\mu m)$	$W(\mu m)$	$g_m(nS)$	$g_{ds}(nS)$	$r_{on}(M\Omega)$
Mb0	0,6	6	468	2,85	22,6
Mb1	4	1	338	0,19	32,5
Mb2	4	2	382	0,19	30,8
Mb3	4	2	382	0,35	16,4
Mb4	6	0,8	390	0,53	20,4
Mb5	6	0,52	362	0,50	21,4
Mb6	6	0,52	362	0,50	21,4
Ms0	20,52	0,16	173,92	0,132	79,12
Ms1	20	0,16	175,98	0,135	73,62
M11	6	0,52	362	0,50	21,4
M12	6	0,52	362	0,50	21,4
M13	6	0,8	390	0,42	36,3
M14	4	2	382	0,19	30,8
M15	4	1	338	0,19	32,5
M16	0,6	6	468	2,85	22,6
M21	6	0,52	362	0,50	21,4
M22	6	0,52	362	0,50	21,4
M23	6	0,8	390	0,42	36,4
M24	4	2	382	0,19	30,,8
M25	4	1	338	0,19	32,5
M26	0,6	6	469	2,85	22,6

### 3.3.1 Caracterização do projeto

A Tabela 3.1 resume os principais parâmetros construtivos e de pequenos sinais utilizados com base nos pontos de operação de cada transistor empregado no projeto do integrador  $G_m - C$ . Uma corrente  $i_d = 20\text{nA}$  foi utilizada para possibilitar um baixo consumo por parte do circuito proposto. Por fim, foi empregada uma tensão de modo comum  $V_{CM} = 1,58254\text{V}$  para a devida polarização do transcondutor. Os valores referentes a corrente de polarização como de tensão de modo comum foram adotados conforme uma metodologia empírica, baseada em simulações de caracterização de forma a possibilitar que a menor transcondutância fosse obtida com o circuito.

A função de transferência de um filtro Butterworth passa-baixas de segunda-ordem pode ser realizada através da conexão de dois estágios de transcondutores. Entretanto, verifica-se que a conexão de dois estágios com altas impedâncias insere desvios nas frequências dos polos obtidos. Esta discrepância é chamada de efeito de carga e é formado a partir da alta impedância de entrada estabelecida pelo segundo estágio que afeta a resposta em frequência obtida no primeiro polo, tal efeito é ilustrado conforme a Figura 3.8.

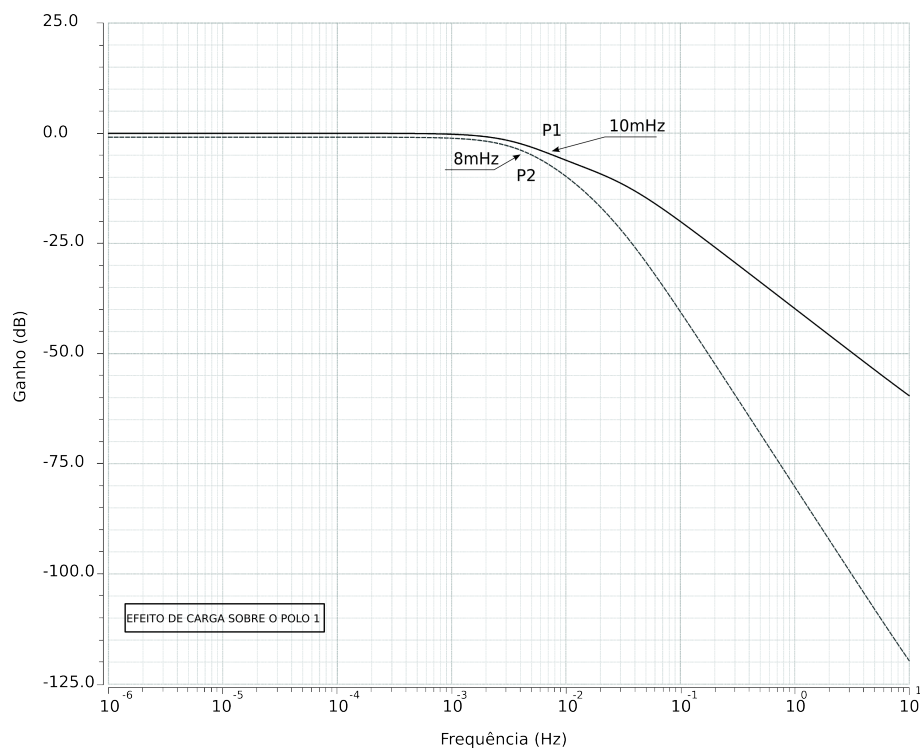


Figura 3.8: Efeito de carga devido ao acoplamento de estágios com altas impedâncias

Em decorrência do acoplamento de dois estágios com alta impedância, uma capacitância bastante significativa é inserida em paralelo à conectada como carga no nó de saída do primeiro estágio, como decorrência a este fato, uma discrepância na frequência em que o primeiro polo ocorre em relação ao segundo, descaracterizando portanto a função de transferência da aproximação de Butterworth (ver seção 3.1) que idealmente teria polos de mesmo módulo. A solução adotada para anular o efeito de carga sobre a frequência em que ocorre o primeiro polo se deu através de um ajuste sobre a capacitância acoplada ao segundo estágio, deste modo possibilitando também uma redução na área ocupada pelo filtro.

### 3.3.2 Testes e Resultados

A seguir serão apresentadas as simulações realizadas de forma a caracterizar os principais aspectos dos circuitos implementados. Dentre as finalidades dos testes realizados está a validação do transconductor proposto como também servir de critério comparativo aos demais circuitos apresentados na literatura.

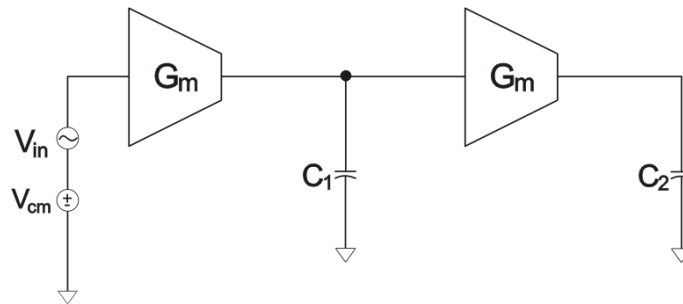


Figura 3.9: Diagrama esquemático utilizado para análises em frequência e transiente

O diagrama esquemático utilizado para permitir o levantamento das características tanto do integrador  $G_m - C$  como do filtro Butterworth, está ilustrado por meio da Figura 3.9. Dentre os aspectos mais relevantes nestas análises estão o ganho em malha-aberta, fase, impedância de saída, transcondutância e ganho unitário.

Os outros testes de caracterização elaborados são referenciados por meio de seus respectivos diagramas conforme serão apresentados no decorrer deste capítulo.

O perfil da impedância de saída do transconductor proposto foi obtido por meio de um teste consistindo na conexão do terminal de entrada do integrador diretamente a tensão de modo comum  $V_{CM}$ , mantendo a fonte AC desconectada do circuito. Então, com o uso de uma fonte de tensão AC ( $V_{Prova}$ ) de amplitude unitária, conectada ao terminal de saída ( $V_{out}$ ) do integrador  $G_m - C$ , pode-se verificar através do inverso da magnitude da corrente de saída, sua impedância total. O diagrama esquemático utilizado neste teste está ilustrado na Figura 3.10.

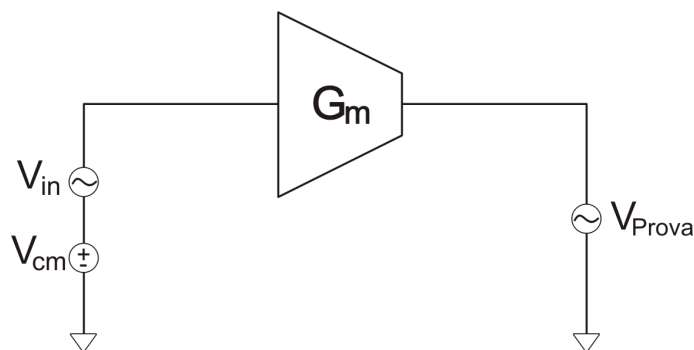


Figura 3.10: Diagrama esquemático utilizado para caracterização da impedância de saída do integrador  $G_m - C$

Deste modo, a característica de impedância de saída obtida através do integrador  $G_m - C$  está ilustrada na Figura 3.11, obtendo-se um valor respectivamente de  $Z_{out} \approx 560T\Omega$ .

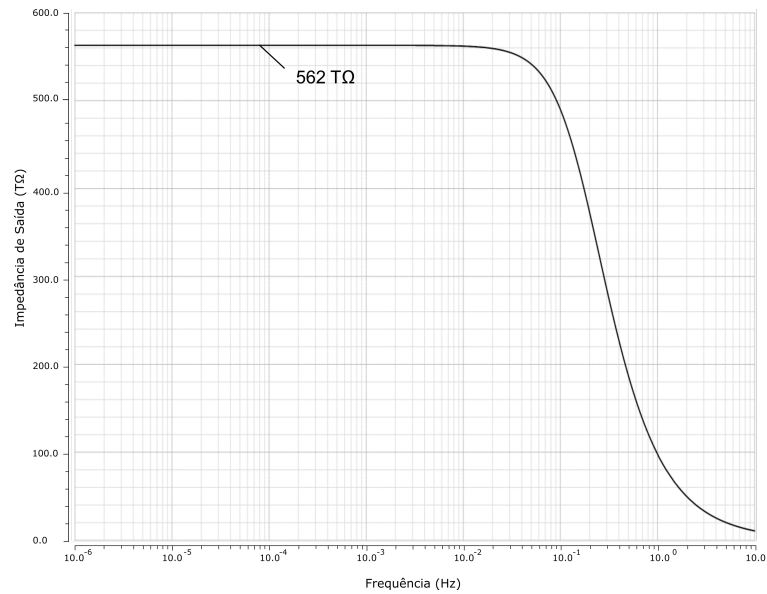
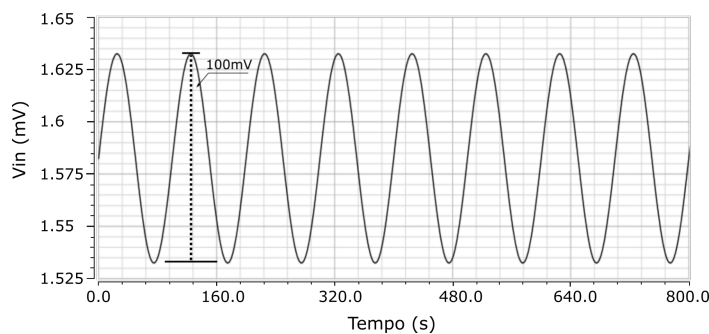


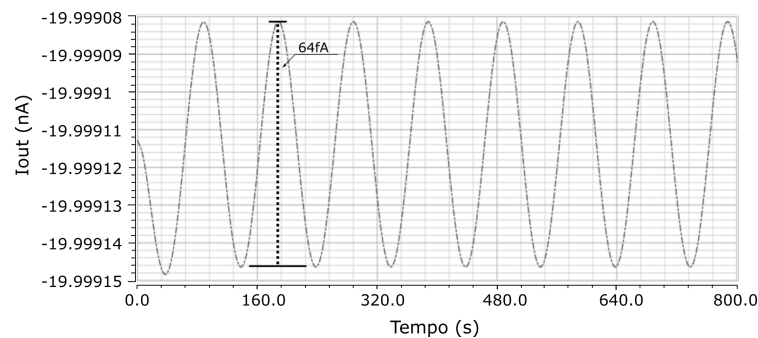
Figura 3.11: Impedância de saída do integrador Gm-C

Utilizando ainda o diagrama esquemático apresentado na Figura 3.10, realiza-se uma varredura no valor da fonte de tensão  $V_{in}$ . Para analisar a resposta deste teste, são curto-circuitados os terminais da fonte de tensão de prova, monitorando respectivamente a corrente de saída do integrador.

A finalidade desta simulação é verificar o valor da transcondutância total apresentada com o uso do integrador  $G_m - C$  construído com a nova topologia de transcondutor, desta forma a Figura 3.12(a) ilustra um sinal de entrada  $V_{in} = 0,1V_{pp}$ . Este sinal é então convertido em uma pequena corrente  $I_{out} \approx 64fA$  conforme ilustrado na 3.12(b), obtendo uma transcondutância total  $g_m \approx 0,64 pA/V$ .



(a) Sinal de tensão aplicado na entrada



(b) Corrente de saída

Figura 3.12: Curvas para obtenção da transcondutância total do integrador  $G_m - C$

Utilizando o integrador  $G_m - C$ , pode-se verificar a resposta em frequência desta nova topologia. A Figura 3.13 ilustra tanto o ganho unitário como o ganho em malha-aberta obtido pelo circuito proposto. O ganho em malha-aberta foi de  $A_v \approx 30\text{dB}$  permitindo um polo na frequência de  $f_{-3\text{dB}} \approx 325\mu\text{Hz}$ .

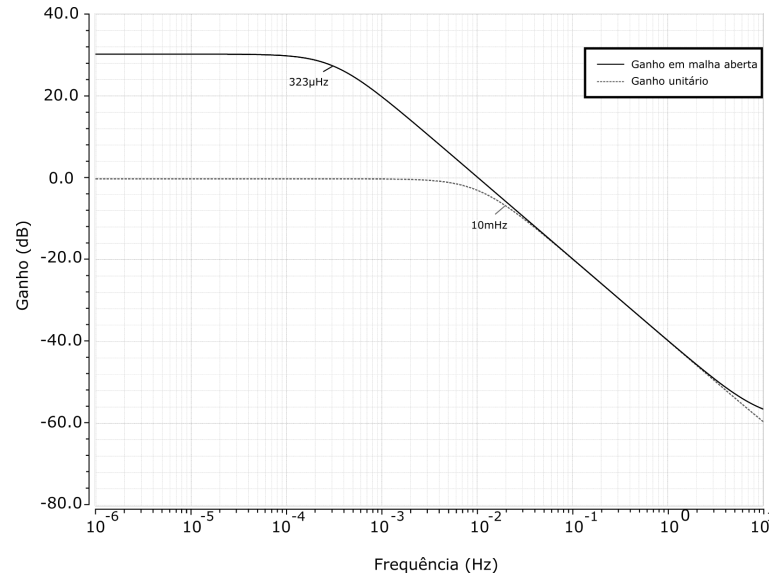


Figura 3.13: Respostas obtidas durante análise em frequência para o integrador  $G_m - C$  proposto: Ganho unitário e em malha-aberta respectivamente

De modo a observar a resposta no domínio do tempo obtida por um estágio de integrador  $G_m - C$ , foram realizadas simulações substituindo-se a fonte senoidal (Figura 3.9) por uma fonte pulsada ( $0,1V_{pp}$ ). Desta forma utilizaram-se períodos de 10s e 200s, cujas respectivas respostas estão ilustradas nas figuras 3.14(a) e 3.14(b).

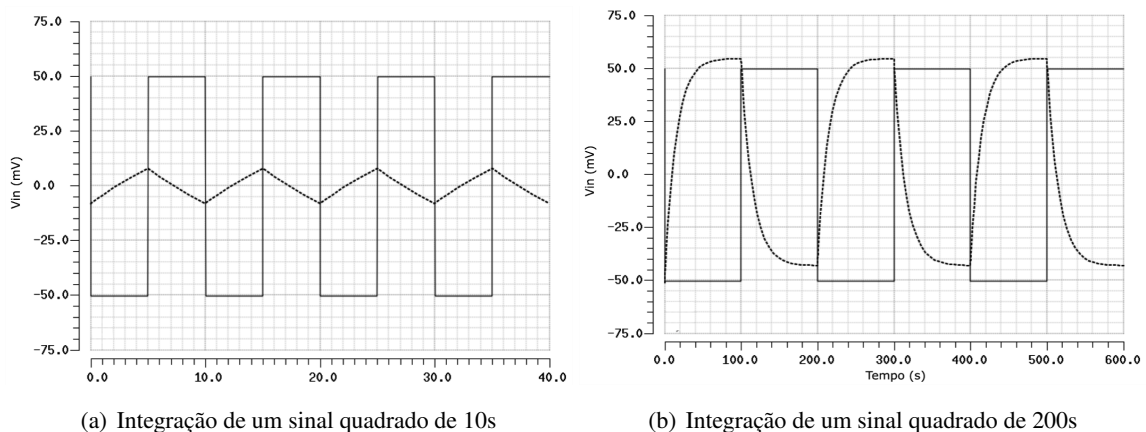


Figura 3.14: Resposta do integrador projetado para sinais pulsados de tensão

A resposta característica do filtro Butterworth passa-baixas de segunda ordem projetado a partir do integrador  $G_m - C$  será analisada nos próximos testes. Deste modo, a Figura 3.15 ilustra a respectiva resposta permitindo uma frequência de corte de  $f_{-3\text{dB}} \approx 8\text{mHz}$ .



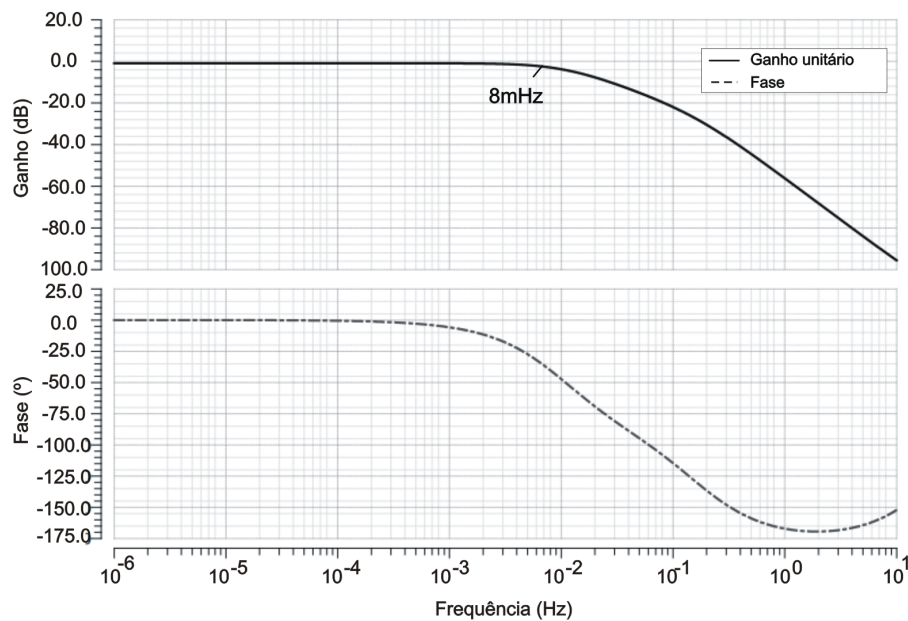


Figura 3.15: Resposta em frequência do filtro Butterworth proposto

O comportamento da THD apresentada pelo filtro Butterworth está ilustrado por meio da Figura 3.16, onde seu valor cresce em função do sinal  $v_{in}$  aplicado. Observando uma distorção harmônica total (THD) de 0,84% para um sinal de entrada  $v_{in} = 0,1V_{pp}$ , pode-se constatar uma faixa limitada de entrada permitida através do transcondutor proposto. Entretanto, como os sinais de natureza celular apresentam baixas magnitudes, o circuito apresentado possui uma certa flexibilidade em grande parte das aplicações.

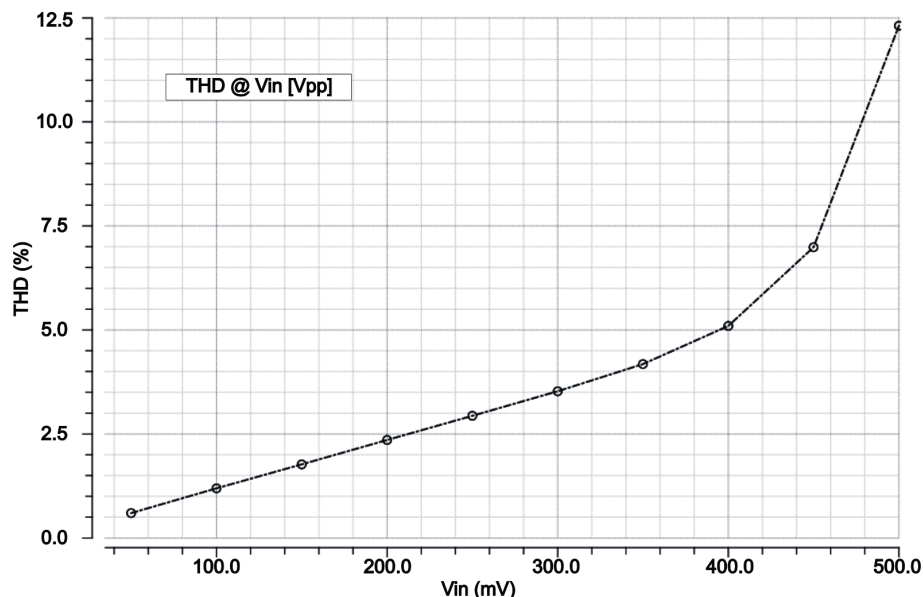


Figura 3.16: Crescimento da distorção harmônica total (THD) com o sinal de entrada

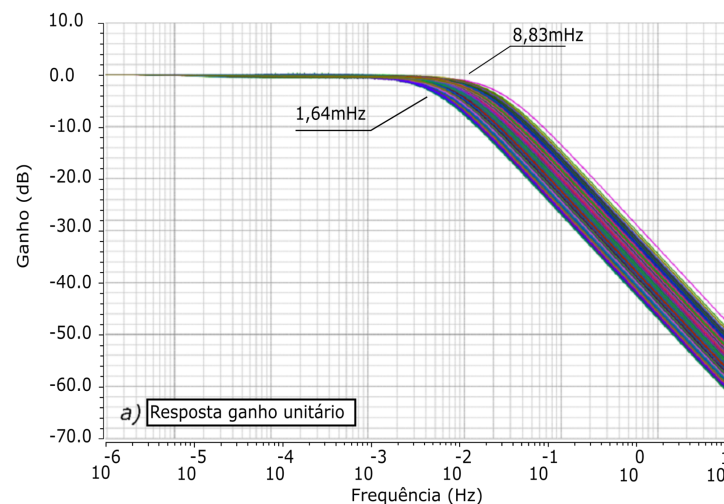
Com base nas respostas obtidas, ao final deste capítulo será apresentada uma comparação dos resultados obtidos com o integrador  $G_m - C$  construído a partir da nova topologia de transcondutor em relação às demais soluções apresentadas em diversos trabalhos presentes no estado da arte. Esta comparação tem por finalidades expressar as principais vantagens e desvantagens na utilização do novo conceito de

transcondutor proposto e assim, permitir através deste estudo comparativo validar o projeto como uma potencial solução na aplicação em sistemas de estimulação bem como em aplicações onde é necessária a medição de componentes que exijam grandes constantes de tempo.

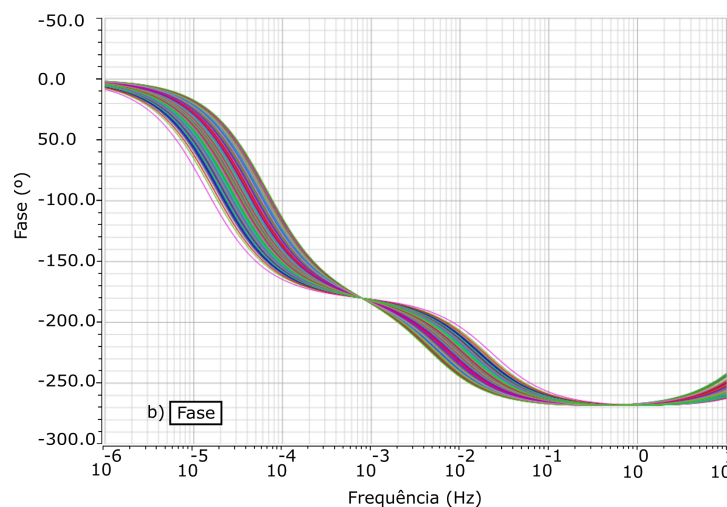
A seguir serão apresentados os resultados obtidos por meio das rodadas de simulações de Monte-Carlo, caracterizando respectivamente a robustez e tolerância do integrador proposto em relação a presença de variações de processo e descasamento entre os componentes utilizados.

### 3.3.3 Análises de Monte-Carlo

A fim de verificar a validade das características obtidas durante as simulações anteriores, foram levadas em consideração a presença de variações tanto de processo como de descasamento (*mismatch*) entre os componentes. Deste modo, foram realizadas 500 rodadas da análise de Monte-Carlo tanto para o filtro Butterworth implementado como para um estágio de transcondutor. Os principais aspectos levados em consideração durante esta análise foram: ganho, fase, frequência de corte (-3dB) e THD para um sinal de tensão  $V_{in}=0,1V_{pp}$ . A Figura 3.17 ilustra as respostas obtidas para ganho e fase.



(a) Ganho



(b) Fase

Figura 3.17: Resposta em frequência do integrador  $G_m - C$  projetado

Verificou-se a partir das análises de Monte-Carlo que os desvios obtidos da frequência de corte e fase do integrador implementado ficaram dentro dos limites aceitáveis para larga faixa de sinais ilustrados no diagrama 2.8 da seção 3. A Figura 3.18(a) ilustra a distribuição gaussiana para a frequência de polo obtida a partir da utilização do integrador  $G_m - C$  projetado com a nova topologia de transcondutor. A partir desta análise verifica-se que o desvio padrão na frequência do polo ficou abaixo de 0,05mHz, isto é, grande parte das amostras ficaram centralizadas próximo a frequência de projeto  $f_{-3dB} \simeq 10\text{mHz}$ .

O ganho em malha-aberta obtido utilizando um estágio de RCT também foi verificado, obtendo respectivamente  $A_v \simeq 33\text{dB}$  e um desvio padrão  $\sigma \simeq 1,84\text{dB}$ . Este desvio no entanto não é crítico, já que o circuito de realimentação poderá compensar as eventuais variações, não alterando significativamente a resposta característica do filtro, deste modo, a Figura 3.18(b) apresenta a resposta obtida pelo circuito projetado.

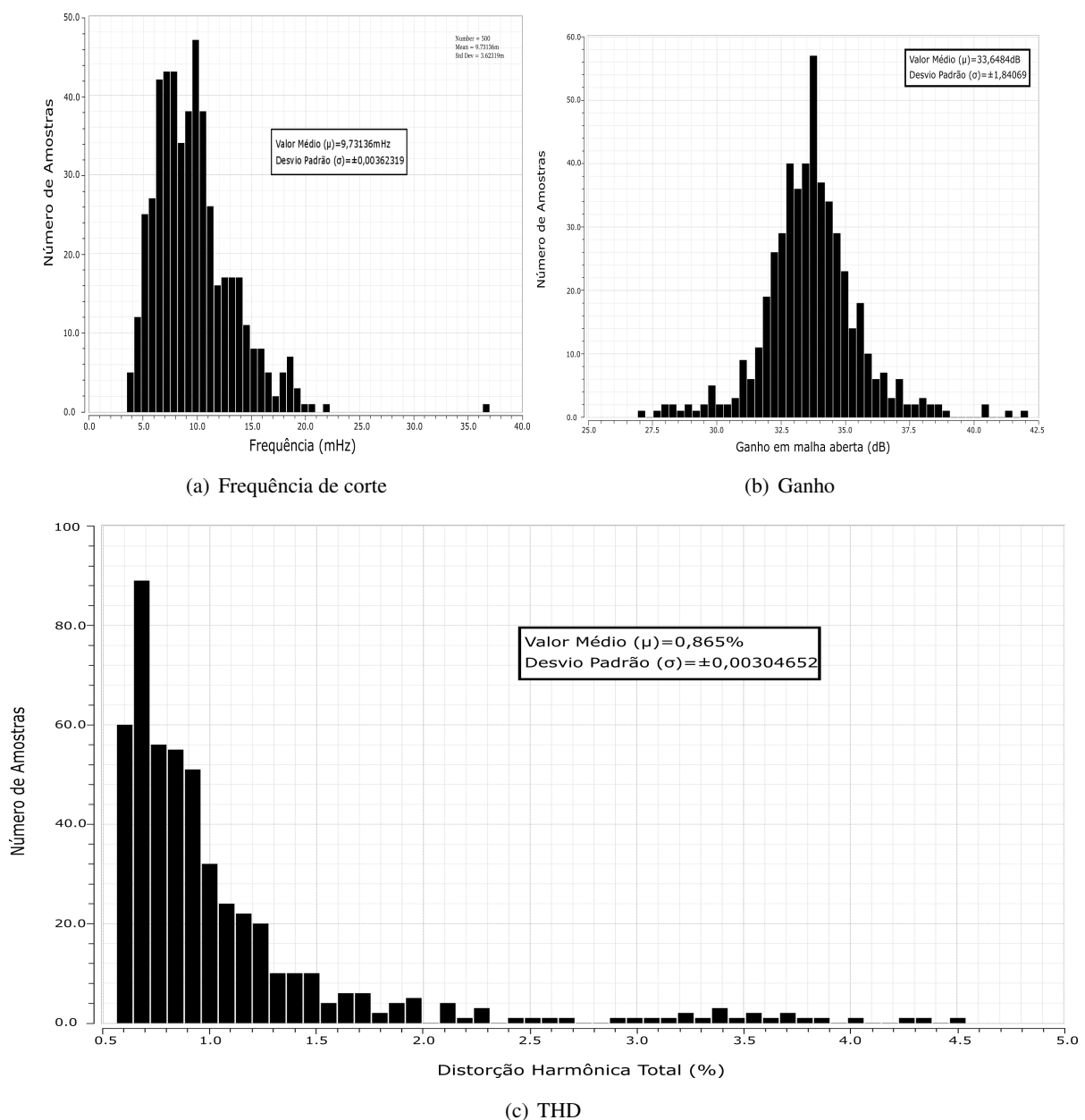


Figura 3.18: Distribuições ilustrando as respostas obtidas respectivamente para frequência de corte, ganho e THD do integrador  $G_m - C$

Por último, mas não menos, importante foi verificada a distorção harmônica total (THD) obtida com o uso do integrador  $G_m - C$ , esta resposta está ilustrada por meio da Figura 3.18(c), verificando uma THD dentro do esperado de 0,86%.

A partir das simulações realizadas considerando variações de processo e descasamento por parte dos componentes utilizados no projeto do integrador  $G_m - C$ , diversos benefícios foram verificados e apresentados com o uso do novo conceito de transcondutor proposto. Deste modo, como dito anteriormente, será ilustrado a seguir um estudo comparativo desta nova topologia em relação aos circuitos já demonstrados no estado da arte. Muitos dos circuitos relacionados neste estudo foram fabricados, porém com base nas análises de Monte-Carlo realizadas neste trabalho pode-se considerar que o circuito proposto não terá grandes modificações em sua resposta característica, tornando este estudo adequado.

### 3.3.4 Comparativo com o estado da arte

Uma pesquisa foi realizada sobre os resultados mais recentes obtidos por meio dos diversos circuitos demonstrados até o momento, servindo como critério comparativo do novo conceito de transcondutor proposto. Desta forma, o estudo permitirá entre outras finalidades a validação do circuito apresentado como uma potencial alternativa na aplicação em diversas áreas do conhecimento, dentre as quais estão o condicionamento de sinais em baixas frequências exigindo grandes constantes de tempo. A Tabela 3.2 sumariza e compara os resultados obtidos do integrador proposto com os resultados demonstrados através de outros integradores  $G_m - C$  presentes na literatura. Vale lembrar aqui que todos os integradores apresentados na Tabela 3.2 são utilizados com a finalidade de realizar grandes constantes de tempo. Como por exemplo, o estudo apresentado por *Rieger* [29] onde uma topologia de integrador  $G_m - C$  é demonstrada utilizando a técnica por cascadeamento de estágios  $g_m^{-1}/g_m$  permitindo constantes de tempo de 10s. Entre outras vantagens citadas pelo autor no uso da técnica proposta está o baixo consumo e reduzido custo de área ocupada pelo circuito. Entretanto, avaliando a técnica proposta observa-se uma exagerada complexidade por parte de sua implementação a medida em que é necessário a realização de grandes constantes de tempo, sendo também bastante sensível a variações de processo, necessitando na maior parte dos casos a utilização de circuitos para controlar a tensão de *offset* [29].

Tabela 3.2: Comparação do integrador proposto com o estado da arte

Parâmetros	Este Trabalho	[29]	[30]	[31]	[20]	[25]	[32]	[5]
Alimentação (V)	3,3	1,5	3,3	1,5	3	3,2	1,8	30
Tec. de Processo ( $\mu\text{m}$ )	0,13	0,8	0,35	0,5	0,8	0,35	0,18	0,35
Cons. Potência ( $\mu\text{W}$ )	0,2	0,23	5,7	0,05	3	-	15	16
Transcond. (pA/V)	0,64	100	5	1,5	6,9	3	-	1600
Frequência em -3dB (mHz)	10	66	31,8	750	175	35	5	100
Capacitor (pF)	0,8	70	18	1,35	47,5	0,025	2,9	12
THD (%)	0,84	-	-	-	0,2	-	0,01	-

Comparando os resultados obtidos na Tabela 3.2, ficam claras as vantagens proporcionadas pelo integrador com o uso do transcondutor proposto em relação as demais topologias apresentadas. Tais vantagens como um reduzido consumo de potência, área ocupada mantendo uma das transcondutâncias mais baixas já demonstradas foram verificadas. Deste modo, o novo conceito de transcondutor apresentado é uma ótima opção na realização de filtros com frequências na faixa de sub-Hertz, permitindo que ultra-grandes constantes de tempo sejam obtidas. Outra vantagem verificada com o uso da solução proposta,

são os baixos valores de capacitores permitidos com o uso desta nova topologia, proporcionando um reduzido custo de área ocupada pelo circuito. Vale ressaltar que ao contrário das demais topologias apresentadas no estado da arte, o integrador  $G_m - C$  demonstrou ser a solução mais simples entre as utilizadas no estudo comparativo, proporcionando baixo consumo de potência e área e portanto servindo de grande interesse em aplicações tais como a de sistemas implantáveis. Dentre as desvantagens apresentadas pelo transconductor proposto estão: a considerável THD e a reduzida faixa de sinais de entrada.

Os resultados obtidos neste projeto demonstraram que é possível através do uso de um simples circuito a realização de baixas transcondutâncias sem a necessidade de técnicas adicionais, permitindo assim que grandes constantes de tempo possam ser obtidas mantendo-se simultaneamente um baixo consumo de potência e baixos valores para capacitores.

### 3.4 Aplicação em um Sistema Estimulador

O filtro Butterworth demonstrado como prova do novo conceito de transconductor permitirá através de um estágio de integrador  $G_m - C$  a medição do desbalancamento de carga em um sistema estimulador sem aplicação específica. A Figura 3.19(a) ilustra o diagrama esquemático contendo o estimulador desenvolvido para tal finalidade. Desta forma, o circuito elétrico equivalente representando a interface eletrodos-tecido foi baseada no modelo proposto por *Randles* [33]. Neste modelo o processo eletroquímico deve ser representado por uma combinação de resistências e capacitores os quais ilustram:

- a dupla camada, representando a região de acúmulo de carga que está associada a interface, ilustrada pelo capacitor  $C_w$ ;
- a impedância do processo Faradaico, representado pelo resistor  $R_w$ ;
- a resistência não compensada, que é a resistência existente entre os eletrodos CT e ET, representado respectivamente pelos resistores  $R_s$ ;

Os elementos passivos em paralelo, ilustrados na Figura 3.19(a), estão configurados de tal modo porque a corrente total que flui através do circuito é determinada pela soma das contribuições distintas dos processos Faradaicos e de dupla camada (não-Faradaico). Desta forma, toda a corrente que flui através do circuito deverá passar através de uma solução de resistência não-compensada. Assim, os resistores  $R_s$  são inseridos como elementos em série para representar tal efeito.

Os valores adotados para os elementos passivos do circuito equivalente foram definidos com base no microeletrodo de platina apresentado por [34], desta forma:  $R_s = 5k\Omega$ ,  $R_w = 1M\Omega$ ,  $C_w = 100nF$  e  $R_{e\text{stim}} = 800M\Omega$  foi utilizado de modo a tornar as simulações realizadas mais realistas.

A aplicação do integrador  $G_m - C$  ilustrado através da Figura 3.19(b) consiste na integração do sinal DC proveniente do desbalanço de carga após os ciclos de estimulação. Obtendo a resposta do integrador proposto, a integração do sinal poderá ser utilizada por meio de um sistema de controle. Deste modo pode-se realizar a compensação dos resíduos de carga durante os próximos ciclos de estimulação. Vale lembrar que o estimulador desenvolvido é idealizado já que possui apenas a finalidade de ilustrar o uso do integrador  $G_m - C$  proposto. Para permitir que os pulsos de correntes possam ser aplicados na interface eletrodos-tecido, foi adotado um sistema de chaves ( $sw_1$  e  $sw_2$ ). Estes mecanismos são sincronizados por meio de sinais ( $\phi_1$  e  $\phi_2$ ), os quais são originados a partir de fontes pulsadas de tensão. Uma terceira chave ( $sw_3$ ) é utilizada para evitar que quedas de tensão originadas durante o estímulo não prejudiquem o funcionamento do  $G_m - C$ , assim impedindo que o circuito seja danificado.

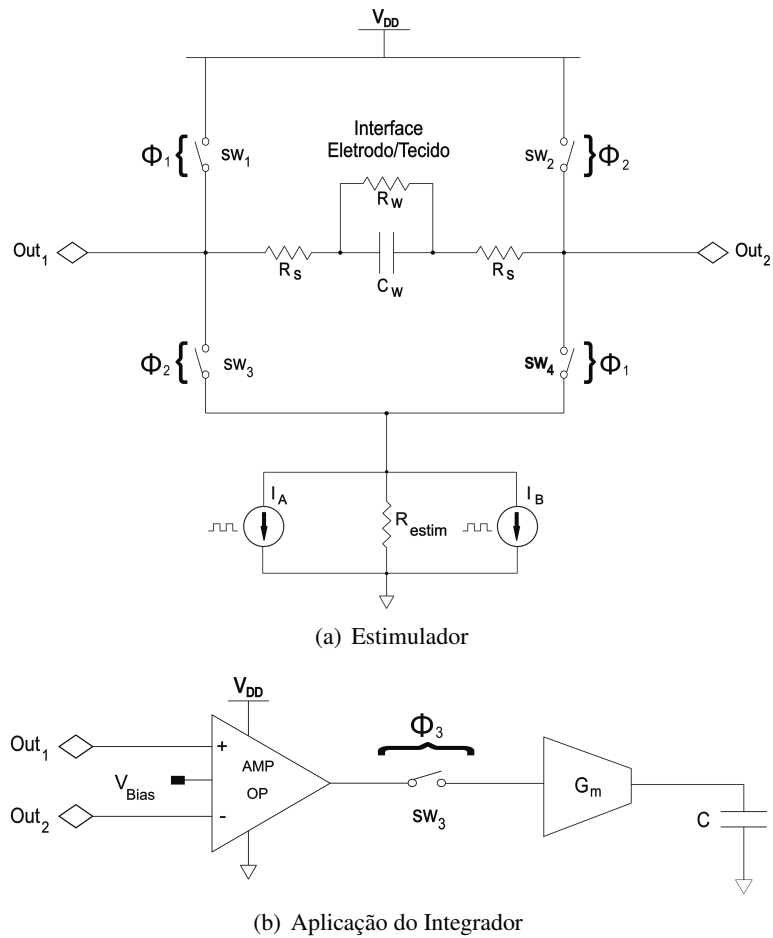


Figura 3.19: Diagrama do circuito estimulador implementado utilizando o filtro projetado

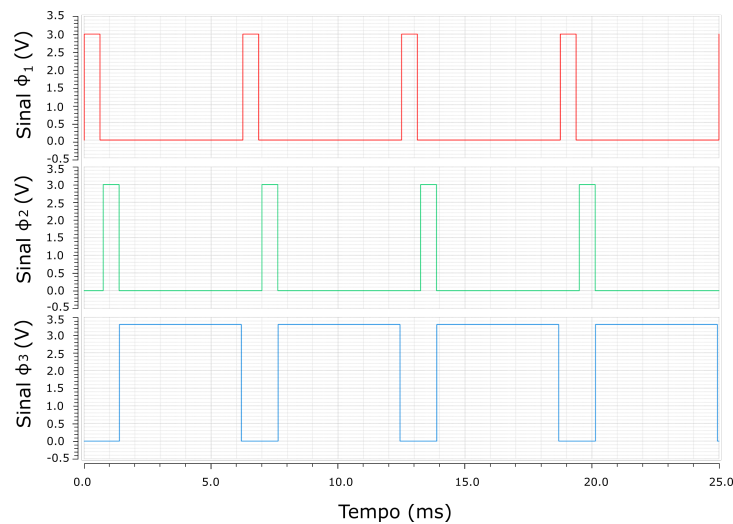


Figura 3.20: Sinais das chaves sw1, sw2 e sw3 respectivamente

A Figura 3.20 ilustra o comportamento das chaves através dos respectivos sinais de sincronização  $\phi_1$ ,  $\phi_2$  e  $\phi_3$ . As chaves funcionam da seguinte maneira: quando a borda está em nível lógico alto, as chaves estão fechadas e permitem a passagem do sinal, caso contrário, as chaves encontram-se abertas com alta impedância. Deste modo, pode-se observar através da Figura 3.20 que  $\phi_3$  bloqueia as altas quedas de tensão providas do estímulo.

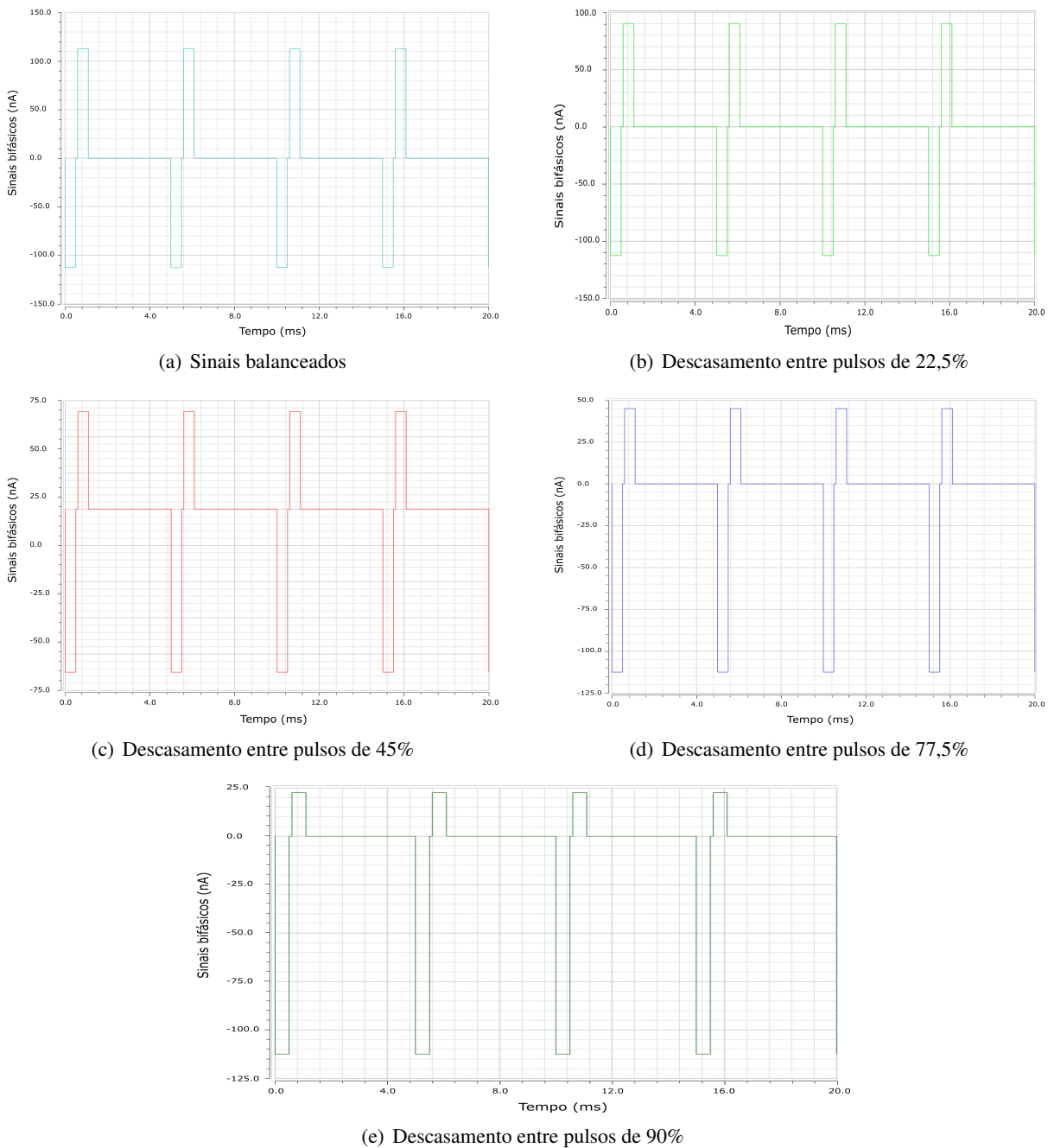


Figura 3.21: Sinais utilizados considerando aspectos de descasamento

Foram realizadas simulações de modo a verificar o comportamento do circuito em relação a presença de descasamentos entre os pulsos aplicados na estimulação. Inicialmente foram consideradas correntes totalmente balanceadas ( $I_A = I_B$ ), induzindo descasamentos entre os pulsos gradativamente. Deste modo, uma simulação em regime transiente foi realizada para diferentes valores de  $I_B$ , mantendo a corrente  $I_A$  em 112nA. A Figura 3.21 ilustra os pulsos bifásicos com descasamentos de 0%, 22,5%, 45%, 67,5% e 90% respectivamente.

A carga residual correspondente à diferença entre os pulsos aplicados durante a estimulação pode ser obtida por meio do uso de um amplificador operacional de ganho unitário, conforme ilustrado na 3.19. Este circuito é conectado nos terminais dos eletrodos (CT e ET) permitindo que apenas a diferença

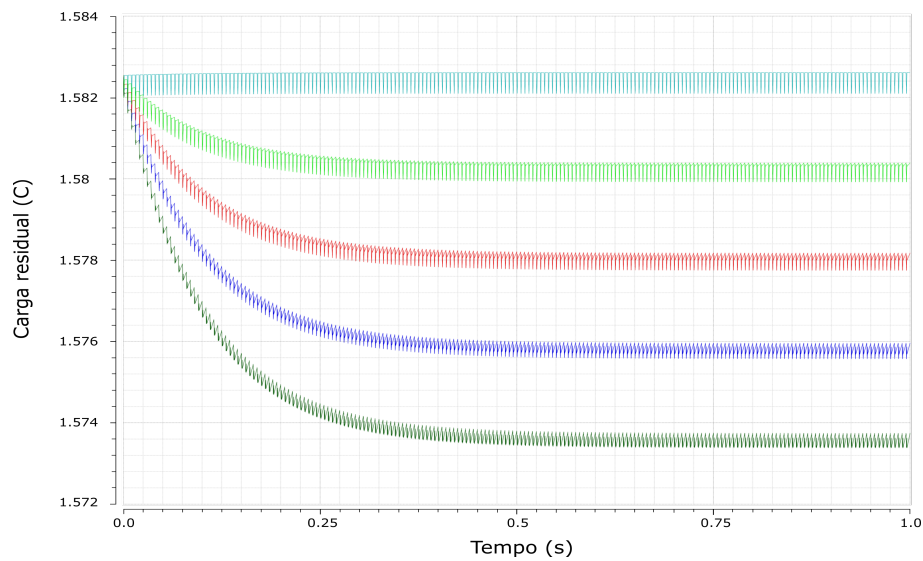


Figura 3.22: Perfis de carga residual para cada estimulação

entre os sinais chegue até o integrador  $G_m - C$ . A partir da aplicação dos pulsos e seus respectivos descasamentos, foi realizado o levantamento do perfil de carga residual após cada ciclo de estimulação, cuja resposta é mostrada na Figura 3.22.

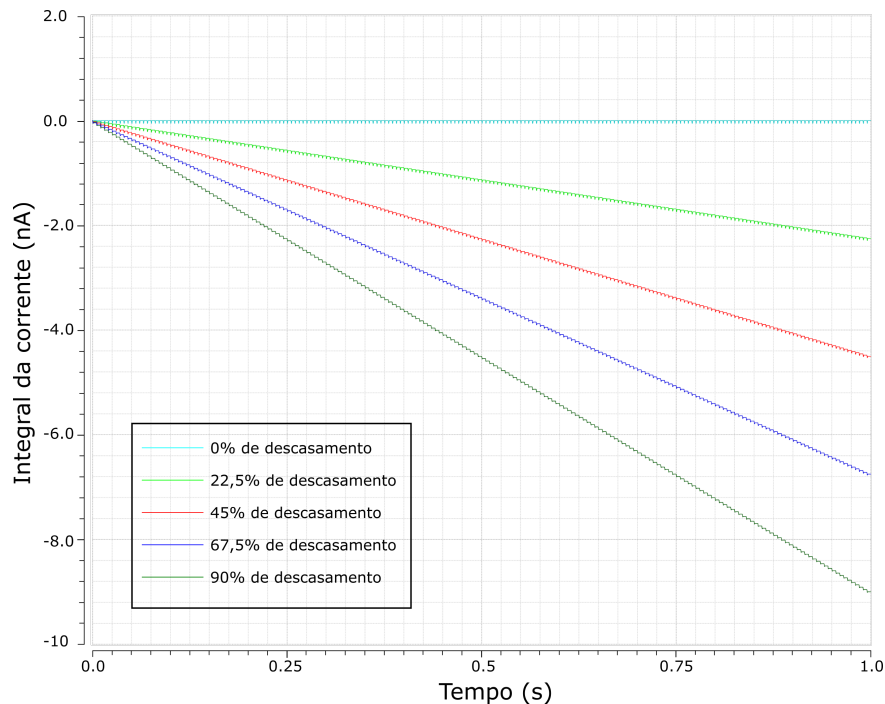


Figura 3.23: Perfil de integração do nível DC de corrente residual

Pode-se observar através da Figura 3.22 que à medida em que se aumenta o descasamento entre os pulsos aplicados, um maior resíduo é apresentado pelo sistema. Desta forma, como já era esperado, o pior caso simulado foi em relação ao descasamento de 90% entre as cargas de estimulação, obtendo-se em um segundo de simulação respectivamente a tensão residual  $V_{res} \approx 8,5\text{mV}$ . Para exemplificar a função decrescente de integração do nível DC de corrente residual, a Figura 3.23 ilustra tal comportamento para os descasamentos entre pulsos avaliados.



Através da Figura 3.23, verifica-se em um segundo de simulação que o pior caso de descasamento entre pulsos avaliado acumulou uma corrente residual  $I_{res} \approx 9\text{nA}$ . Deste modo, espera-se que a integração do nível DC de tensão residual seja uma função crescente em conformidade com o aumento gradual de descasamento entre pulsos.

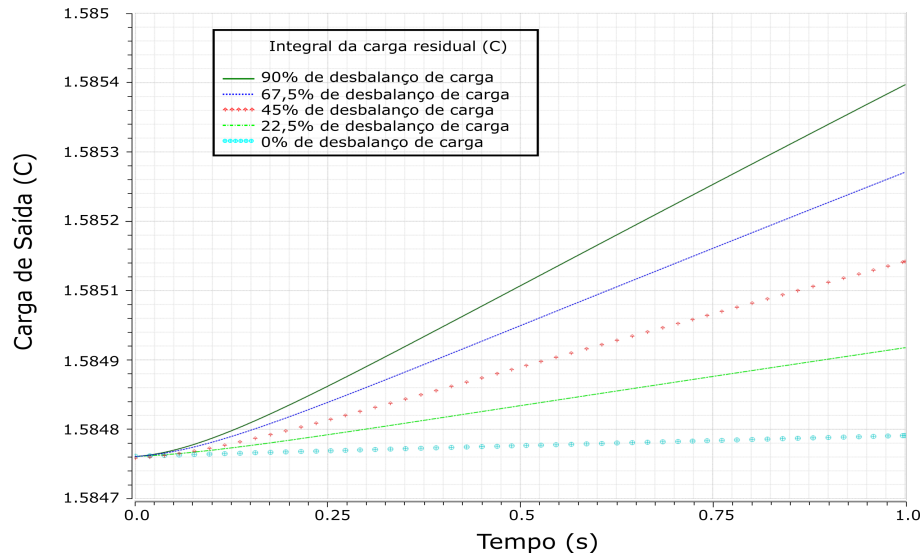


Figura 3.24: Respostas obtidas com o uso do integrador proposto

Com base nas simulações realizadas, o integrador  $G_m - C$  tem por finalidade a de integrar apenas o nível DC do sinal residual após cada ciclo de estimulação, assim permitindo que este sinal possa ser utilizado por um sistema de controle de forma a compensar os erros provindos dos ciclos anteriores, equilibrando as cargas durante o estímulo. A resposta obtida com o uso do integrador proposto é ilustrada por meio da Figura 3.24, onde pode-se verificar a curva característica integrando o sinal residual.

Avaliando as respostas do circuito para cada aspecto de descasamento entre pulsos, percebe-se que a integração se torna mais abrupta quando a diferença entre pulsos é maior, este fato condiz com um maior resíduo de carga injetado na entrada do integrador. Quando as cargas estão balanceadas, percebe-se que um resíduo muito pequeno  $V_{res} \approx 20\mu\text{V}$  é excursionado na saída do integrador. Este sinal integral pode ser proveniente de tensões resultantes do chaveamento de  $sw_3$ . Vale ressaltar que como a constante de integração é muito alta, o sinal DC residual será integrado em torno de 100 segundos.

Comparando as respostas obtidas para os diferentes aspectos de descasamento, fica bastante claro que o filtro  $G_m - C$  proposto pode ser aplicado como parte importante de um sistema de estimulação. Atendendo aos requisitos tanto de consumo de potência como de área ocupada, este circuito possui como principal vantagem a simplicidade de projeto em relação as demais propostas no estado da arte.

Este trabalho apresentou um novo conceito de transcondutor capaz de atingir transcondutâncias na ordem de  $0,7\text{pA/V}$ . Transcondutâncias nesta ordem de grandeza, permitem a implementação de filtros  $G_m - C$  com elevadas constantes de tempo, sendo ideal para diversas aplicações as quais necessitam filtrar componentes em ultra-baixas frequências, tais como em equipamentos de instrumentação biomédica. O transcondutor proposto foi validado por meio de simulações, sendo aplicado em um filtro de característica Butterworth passa-baixas de segunda ordem. A frequência de corte implementada com o filtro projetado foi de  $8\text{mHz}$  utilizando capacitores de  $800$  e  $54\text{fF}$ , porém como revelado durante o estudo realizado poderão ser conquistadas frequências ainda mais baixas com o uso do novo transcondutor. Um consumo de  $0,2\mu\text{W}$  foi obtido com o uso do integrador  $G_m - C$  utilizando a nova topologia de transcondutor, ficando bastante abaixo do consumo apresentado por mais da metade dos circuitos demonstrados na literatura os quais fazem uso de técnicas complexas na redução da transcondutância. Dando sequência ao trabalho, os resultados obtidos foram comparados aos demonstrados por outros circuitos propostos no estado da arte. Comparando com soluções as quais não eram particularmente aplicadas à sistemas biomédicos, mas com o mesmo objetivo de realizar baixas transcondutâncias, verificou-se que a transcondutância mais baixa obtida até o momento era de  $1,5\text{pA/V}$  e capacitores na ordem de  $1\text{pF}$ , tornando o transcondutor proposto uma boa alternativa. Em trabalhos cujo contexto era a instrumentação biomédica, particularmente na medição do desbalanceamento de cargas as vantagens do circuito proposto foram ainda mais expressivas. Obtendo-se  $0,7\text{pA/V}$  em comparação aos  $1600\text{pA/V}$  [5], o circuito apresentado por este trabalho é sem dúvida uma ótima opção para aplicações as quais fazem uso de grandes constantes de tempo. Com a validação do integrador  $G_m - C$  através das simulações realizadas, o mesmo foi então aplicado em um estimulador genérico de forma a filtrar apenas a componente DC apresentada pelo desbalanço de carga após cada ciclo de estimulação. Deste modo, o sinal de saída do integrador poderá ser utilizado por um sistema de controle a fim de compensar o desbalanço entre pulsos nos próximos ciclos. Comprovou-se através de simulações de caracterização, utilizando diversos aspectos de descasamento entre pulsos que o integrador proposto permitiu que apenas o sinal residual proveniente do desbalanço entre cargas foi integrado. Assim o filtro projetado poderá servir como uma ótima solução para aplicações onde grandes constantes de tempo são exigidas, dentre as quais, particularmente destacam-se os sistemas biomédicos implantáveis. De fato, pela simplicidade de projeto e pelas vantagens apresentadas neste trabalho, a solução proposta possui um forte impacto em comparação as clássicas técnicas já demonstradas no estado da arte.

## 4.1 Trabalhos Futuros

De forma a dar continuidade ao presente trabalho, pretende-se realizar estudos mais detalhados sobre as características da nova topologia de transcondutor, particularmente na distorção harmônica apresentada. Além do mais, a implementação de um novo circuito, este por sua vez totalmente diferencial poderá apresentar uma redução tanto de ruído como também beneficiar a estabilidade na polarização do circuito, tornando-o mais robusto na presença de variações tanto de processo como de descasamento entre componentes. Pretende-se ainda implementar o circuito genérico idealizado do estimulador através de componentes não ideais, de modo a tornar a aplicação mais realista. Outros pontos considerados muito importantes, estão na realização do leiaute dos circuitos implementados, além de processos como a de extração de parasitas e validação dos circuitos em testes de bancada como também na medição do protótipo final do *chip*. Tais considerações não foram possíveis de serem realizadas, devido ao curto prazo destinado a realização do trabalho. Enfim, espera-se que estas propostas de trabalho possibilitem tanto pesquisas como novos horizontes na aplicação do circuito proposto de forma a solucionar os grandes desafios impostos nas mais diversas áreas do conhecimento.

## Bibliografia

---

- [1] Prutchi, D. e Norris, M., **Design and Development of Medical Electronic Instrumentation**, Wiley, 2005.
- [2] El Mourabit, A.; LU, G. N.; Pittet, P., **Wide-Linear-Range Subthreshold OTA for Low-Power, Low-Voltage, and Low-Frequency Applications**, IEEE Transactions on Circuits and Systems–I: Regular Papers, v.52, n.8, p.1481–1488, Aug. 2005.
- [3] Li, H., Zhang, J. e Wang, L., **5 mHz highpass filter with -80 dB total harmonic distortions**, Electronics Letters, 2012, v.48, n.12, pp.698-699.
- [4] Khorramabadi, H. e Gray, P. R., **High frequency CMOS continuous-time filters**, IEEE Solid-State Circuits, v.19, n.6, pp.939-948, Dec.1984.
- [5] Muller, N., Manoli, Y. e Kuhl, M., **A 1.6nS, 16 $\mu$ W, 30V Gm-C integrator for offset voltage monitoring in neural stimulators**, IEEE ISCAS, Melbourne VIC, Australia, June 2014, pp. 2381-2384.
- [6] Webster, J. G. et al, **Medical Instrumentation: Application And Design**, John Wiley & Sons, ch.4, 1998.
- [7] Merrill, D. R. et al., **Electrical stimulation of excitable tissue: design of efficacious and safe protocols**, J. of Neurosci. Methods, v.141, n.2, pp.171-198, 2005.
- [8] Bockris, J. O'M.; Reddy, A. K. N., **Modern Electrochemistry - An Introduction to an Interdisciplinary Area**, Plenum Press, New York, 3rd, Vol. 1 and 2, 1977.
- [9] Cogan, Stuart F., **Neural Stimulation and Recording Electrodes**, Annual Review of Biomedical Engineering, v.10, pp.275-309, 2008. DOI: 10.1146/annurev.bioeng.10.061807.160518.
- [10] Brummer, S. B., Robblee, L. S. e Hambrecht, F. T, **Criteria for selecting electrodes for electrical stimulation: theoretical and practical considerations**, Annals of The New York Times Academy of Sciences, 405:159-179, 1983.
- [11] Clark, G. M., Tong, Y. C. e Black, R., **A multiple electrode cochlear implant**, Journal of Laryngology and Otology, 91(11): 935-945, 1977.
- [12] Shepherd, R., **Chronic electrical stimulation of the auditory nerve using non-charge-balanced stimuli**, Acta Otolaryngol., v. 119, n.6, pp.674–684, 1999.
- [13] Kramme, R., Hoffmann, K. e Pozos, R. S., **Springer Handbook of Medical Technology**, Springer, 2012. Artmed Editora S.A., 2004.
- [14] Sivaprakasam M. et al., **A Variable Range Bi-Phasic Current Stimulus Driver Circuitry for an Implantable Retinal Prosthetic Device**, IEEE J. Solid-State Circuits, v.40, n. 3, pp. 763–771, 2005.

- 
- [15] Ortmanns, M. et al., **A232-Channel Epiretinal Stimulator ASIC**, IEEE J. SolidStateCircuits, v.42, n.12, pp.2946–2959, 2007.
- [16] Sit, J. e Sarpeshkar, R., **A Low-Power Blocking-Capacitor-Free Charge-Balanced Electrode-Stimulator-Chip with Less Than 6 nA DC Error for 1mA Full-Scale Stimulation**. IEEE Trans. Biomed. Circuits and Systems, v.1, n.3, pp.172–183, 2007.
- [17] Mayberg, H. S. et al., **Deep Brain Stimulation for Treatment-Resistant Depression**, Neuron, v. 45, n.5, pp.651-660, Mar. 2005.
- [18] Arfin, S.K. e Sarpeshkar R., **An Energy-Efficient, Adiabatic Electrode Stimulator With Inductive Energy Recycling and Feedback Current Regulation**, IEEE Trans. Biomed. Circuits Syst., v.6, n.1, pp.1-14, Feb. 2012.
- [19] Guo, S. e Lee, H., **Biphasic-current-pulse self-calibration techniques for monopolar current stimulation**, IEEE Biomedical Circuits and Systems Conference, Beijing, China, pp.61-64, 2009.
- [20] Triantis, I.F. e Demosthenous, A., **An Improved, Very Long Time-Constant CMOS Integrator for use in Implantable Neuroprosthetic Devices**, IEEE ECCTD, Cork, Ireland, Sept. 2005, pp.III/15,III/18 .
- [21] Ramin Zanbaghi, Mojtaba Atarodi, and Armin Tajalli, **An Ultra Low Power Gm-C Complex Filter for Low-IF Wireless PAN Applications**, TENCON 2006 - 2006 IEEE Region 10 Conference, pp.14-17, 2006.
- [22] Pan, S. W. et al., **A Novel OTA with Dual Bulk-Driven Input Stage**, IEEE International Symposium on Circuits and Systems, p.2721–2724, May, 2009.
- [23] Garde, P., **Transconductance Cancellation for Operational Amplifiers**, IEEE Journal of Solid-State Circuits, v.12, n.3, p.310–311, June 1977.
- [24] Silva-Martínez, J.; Salcedo-Suñer, J., **IC Voltage to Current Transducers with Very Small Transconductance**, Analog Integrated Circuits and Signal Processing, v.13, n.3, p.285–293, Kluwer Academic Publishers, Boston, 1997.
- [25] Gozzini, F., Ferrari, G. e Sampietro, M., **Linear transconductor with rail-to-rail input swing for very large time constant applications**, *Electronics Letters*, 2006, v.42, n.19, pp. 1069-1070.
- [26] Monsurro, P.; Pennisi, S.; Scotti, G.; Trifiletti, A., **Linearization Technique for Source-Degenerated CMOS Differential Transconductors**, IEEE Transactions on Circuits and Systems–II: Express Briefs, v.54, n.10, p.848–852, Oct. 2007.
- [27] A. S. Sedra; K. C. Smith., **Microelectronic Circuits**, 6th ed. Holt, Rinehart & Winston, New York, 1991.
- [28] Razavi, B., **Design of Analog CMOS Integrated Circuits**, McGraw-Hill, New York, NY, 2000.
- [29] Rieger, R., Demosthenous, A. e Taylor, J., **A 230-nW 10-s time constant CMOS integrator for an adaptive nerve signal amplifier**, IEEE J. Solid-State Circuits, 2004, v.39, n.11, pp. 1968-1975.
-

- [30] Hu, Y., Liu, Y., Constandinou, T.G. e Toumazou, C., **A 5s-time-constant temperature-stable integrator for a tuneable PID controller in LOC applications**, IEEE ISCAS, Rio de Janeiro, Brasil, Maio 2011, pp.1387-1390.
- [31] Maghami, M.H., e Sodagar, A.M., **Fully-integrated, large-time-constant, low-pass, Gm-C filter based on current conveyors**, IEEE ICECS, Beirut, Lebanon, Dec. 2011, pp.281-284.
- [32] Li ,H., Zhang, J. e Wang, L., **5mHz highpass filter with 2 -80 dB total harmonic distortions**, Electronics Letters, 2012, v.48, n.12, pp. 698-699.
- [33] Randles, J. E. B.; **Disc. Faraday Soc**, 1947, v.1, n.11.
- [34] H. Chun, Y. Yang, T. Lehmann, **Safety Ensuring Retinal Prosthesis with Precise Charge Balance and Low Power Consumption**, IEEE Trans. Biomed. Circuits Syst., v.8, n. 1, Feb. 2014, doi: 10.1109/TBCAS.2013.2257171



## Trabalhos aceitos para publicação

---

Com as inovações apresentadas a partir do estudo realizado neste trabalho de conclusão, foram elaborados artigos de modo a tornar público à comunidade científica sobre os resultados obtidos tanto por parte do novo conceito de transcondutor proposto como em sua aplicação no projeto de um filtro Butterworth passa-baixas de segunda ordem.

### **A.1 A novel 0.7pA/V transconductor allows Gm-C filters in the range of mHz using sub-pF capacitors**

Este artigo foi submetido e aceito para publicação na revista digital *Electronics Letters*, através do seguinte e-mail de confirmação:



Rafael Sanchoene &lt;r.sanchoene@gmail.com&gt;

---

## Message from Electronics Letters

---

eletters@theiet.org &lt;eletters@theiet.org&gt;

12 de junho de 2015 05:42

Para: cesar@smail.ufsm.br, r.sanchoene@gmail.com

Dear Dr. Cesar Rodrigues

I am pleased to inform you that your paper ELL-2015-0877.R1 'A novel 0.7pA/V transconductor allows Gm-C filters in the range of mHz using sub-pF capacitors' has been accepted for publication in Electronics Letters and will appear in a forthcoming issue in the next few weeks. A complimentary version of the final published version of your paper will be sent to you in PDF format in due course.

To maintain the speed of publication, proofs are not sent to authors for checking before publication and author changes at this stage cannot normally be accepted.

The IET now offers authors a choice of publication options. There is the standard Subscription Access option where authors assign copyright to the publisher; we are now also offering an Open Access option under one of four Creative Commons Licences, with the author retaining copyright for their work. If you choose to publish your paper Open Access please be aware that there is an Article Processing Charge (APC) of \$1,150. Please see our Author Guide for more information: <http://digital-library.theiet.org/journals/author-guide>

You will be contacted shortly asking you to take a decision and sign either a copyright or licence form.

Yours sincerely,

Dr Helen Dyball  
Electronics Letters

---

Electronics Letters, along with all IET journals, now offers authors the option to publish open access.

Follow @ElecLett at [www.twitter.com/electlett](http://www.twitter.com/electlett) for the latest news and highlights from each issue.

The information transmitted is intended only for the person or entity to which it is addressed and may contain confidential and/or privileged material. Any review, retransmission, dissemination or other use of, or taking of any action in reliance upon, this information by persons or entities other than the intended recipient is prohibited. If you received this in error, please contact the sender and delete the material from any computer.



# A novel 0.7pA/V transconductor allows Gm-C filters in the range of mHz using sub-pF capacitors

C.R. Rodrigues and R. S. Silva

This letter introduces a new topology of transconductor suitable to the implementation of Gm-C integrators with time-constants of tens of seconds using sub-pF capacitors. The proposed circuit relies on a cascode stage driven backwards, i.e., the input signal is applied to the cascode output node. The key point is taking advantage of the cascode high-impedance to impose high attenuation to input signal and to establish transconductances in the order of fA/V. The concept is demonstrated at the simulation level by realizing a Gm-C integrator with a time constant of 100s. The integrator comprises a 0.7pA/V transconductor and an 800fF capacitor at its output.

**Introduction:** Most of biological quantities processed by electronic integrated systems have a significant part of their frequency content in the range from zero (DC) to few dozens of Hz. So do many noise sources affecting them. Therefore, the implementation of filters with low-cutoff frequencies is indispensable in biomedical applications. When filter design is targeted to implantable systems, additional features as low-power consumption, and small die area are also required. Most usual solutions employed by designers for realizing large time-constants in integrated circuits are the pseudo-resistor and Transconductance-C (Gm-C) techniques. The pseudo-resistor main limitation is its sensitivity to bias conditions, while Gm-C require complex topologies to realize sub-Hz corner frequencies [1]. This article focus on a technique for reducing transconductance of Gm-C circuits.

Gm-C integrators are widely employed to realize continuous-time integrated filters. Since time-constants of Gm-C integrators are defined by the ratio  $C/Gm$ , reducing Gm allows lower frequencies whilst using moderated capacitances, and thus smaller die area. A variety of techniques has been proposed and combined in order to push Gm down to pA/V, including: floating gate structures, low ratio current mirroring, Gm-Gm<sup>-1</sup> chains, current division[2], and Gm cancellation [3][4][5]. All of the above mentioned solutions rely on a MOS transconductance (gate transconductance  $g_m$ , or bulk transconductance  $g_{mb}$ ) to convert the input voltage into a current signal. In this letter we take a rather different approach by availing the high-impedance of a cascode output in voltage-to-current conversion. For MOS transistors with incremental output resistances ( $r_o$ ) in the order of hundreds of MΩ and transconductances of μS, output impedances of TΩ can be easily obtained with two cascode transistors. Hence, output terminals of cascode current sources are suitable for converting volt into pA, or even fA signals. Further transconductance reduction can be obtained by cascoding more devices at expenses of smaller signal excursion.

**Proposed transconductor:** The reverse cascode transconductor (RCT) is presented in Fig. 1.a), where biasing network is omitted for the sake of simplicity and space. The circuit consists of two similar telescopic single-ended cascode stages ( $M_{11} - M_{15}$  and  $M_{21} - M_{25}$ ) connected through a simple current mirror ( $M_{16}, M_{26}$ ). In opposition to a classic telescopic cascode, the input signal  $v_{in}$  is applied to the terminal which is normally used as the output. The small-signal current  $i_{16}$  at the mirror input is given by:

$$i_{d16} = \frac{v_{in}}{Z_{in'}}, \quad (1)$$

where:  $Z_{in'} \approx (g_{m14} \cdot r_{o14})(g_{m15} \cdot r_{o15})(g_{m16})$ [6],  $g_{mj}$  is the gate transconductance of MOS transistor  $M_j$ , and  $r_{oj}$  is the output resistance of the same. The current  $i_{d16}$ , and so the total transconductance, can be further reduced by using a mirroring ratio  $k > 1$ . The overall transconductance of the circuit can be calculated as:

$$G_m = \frac{i_{out}}{v_{in}} = \frac{1}{k \cdot Z_{in'}}, \quad (2)$$

where  $k$  is the mirroring ratio given by:  $(W_{16}/L_{16}) \div (W_{26}/L_{26})$ , being  $W_j$  and  $L_j$  the respective channel width and length of transistor  $M_j$ . It is worth to notice that impedance  $Z_{in'}$  has no influence on transconductance nor on voltage gain. A double cascode was adopted for

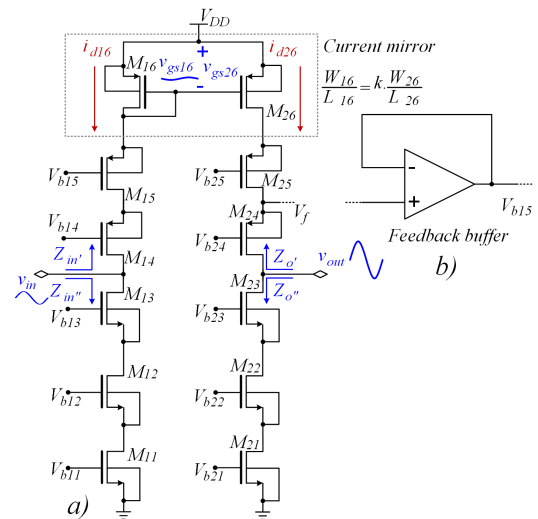


Fig. 1. a) Topology of the RCT, b) Unit-gain feedback connection.

$Z_{in'}$  only to both keeping high input impedance and circuit symmetry with the output section. The simplest way to realize a low-pass Gm-C filter is to connect a capacitor to the output of a transconductor in unit-gain feedback.

In order to allow implementing the negative feedback, the open-loop voltage gain of transconductor must be  $A_v \gg 1$ . Therefore, it is of interest to determine  $A_v$ :

$$A_v = G_m \cdot Z_o = \frac{Z_o}{k \cdot Z_{in'}}, \quad (3)$$

where:  $Z_o \approx (g_{m24} \cdot r_{o24})(g_{m25} \cdot r_{o25})(r_{o26}) \parallel ((g_{m23} \cdot r_{o23})(g_{m22} \cdot r_{o22}) \cdot (r_{o21}))$ [6].

A simple inspection of (3) shows that  $Z_o/Z_{in'}$  must be greater than  $k$  for  $A_v > 1$ . However, for moderated values of  $k$ , no special arrangements are necessary to obtain  $A_v \gg 1$ . If we adopt, for instance, an output section identical to the input one ( $M_{2n} \equiv M_{1n}$ ,  $k=1$ ), then  $Z_o$  will be naturally greater than  $Z_{in'}$ , because  $(r_{o26}) \parallel (r_{o21}) \gg (g_{m16})^{-1}$ . The feedback connection for unit gain operation is shown in Fig.1.b). The buffer employed is a simple low-power OTA (not detailed here) but a source follower can be used instead. Negative feedback is done through the application of an attenuated sample ( $V_f$ ) of the  $v_{out}$  to the gate of cascode current source  $M_{15}$  in the input section. As  $V_f$  is phase inverted relative to  $v_{in}$ , this causes  $M_{15}$  to oppose the input current.

**Simulation results:** For proving the transconductor concept and its application to a Gm-C low-pass filter, a design was simulated with UMC 130nm CMOS process using Cadence Virtuoso® software. As the design is targeted at high-voltage functional electrical stimulation (FES) applications, high-gain 3.3V HG\_33\_L130E transistors were chosen. Frequency responses of the RCT, supplied with  $V_{dd}=3.3V$  and driving a 800fF capacitor, for both open-loop and unit-gain configurations are shown in Fig.2. Respective cutoff frequencies (-3dB) can be observed at 354μHz and 10mHz.

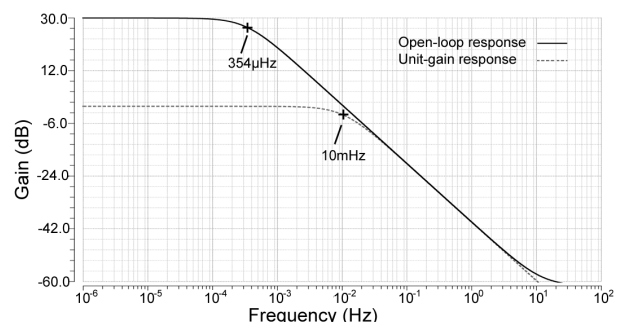
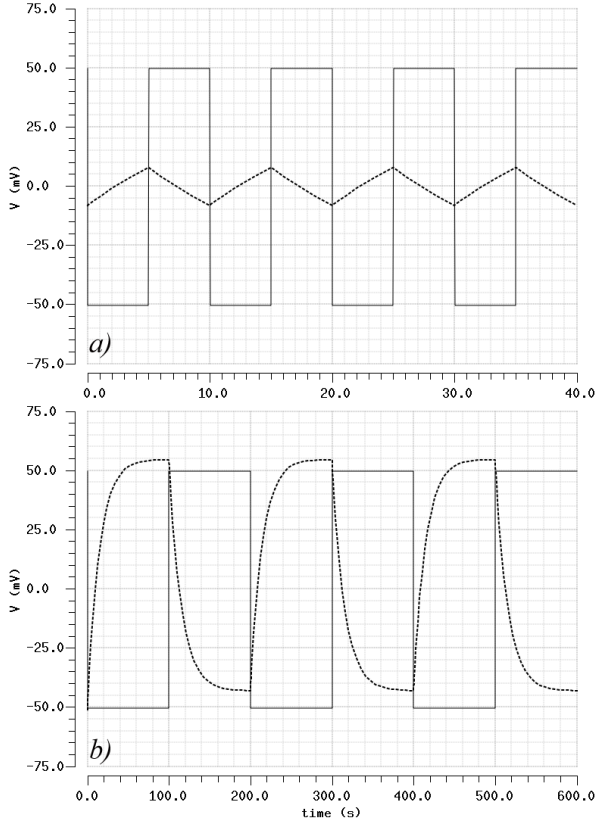


Fig. 2 Open-loop and unit-gain frequency responses of a Gm-C filter realized with the RCT

Time-domain responses of a first-order Gm-C integrator to rectangular waves ( $0.1V_{pp}$ ) with periods of 10s and 200s are respectively shown in Figs.3.a) and 3.b). Operating point and geometric parameters for each of the transistors from Fig. 1.a are listed in Table 1. All transistors are biased to  $i_d = 20nA$ .



**Fig. 3** Gm-C outputs for square wave inputs with periods of a) 10s and b) 200s.

**Table 1:** Constructive and operating point parameters of transistors

Trans.	$L(\mu m)$	$W(\mu m)$	$g_m(nS)$	$g_{ds}(nS)$	$r_{on}(M\Omega)$
M11	6	0.52	362	0.50	21.4
M12	6	0.52	362	0.50	21.4
M13	6	0.8	390	0.42	36.3
M14	4	2	382	0.19	30.8
M15	4	1	338	0.19	32.5
M16	0.6	6	468	2.85	25.6
M21	6	0.52	362	0.50	21.4
M22	6	0.52	362	0.57	18.8
M23	6	0.8	390	0.53	20.4
M24	4	2	382	0.15	49.3
M25	4	1	338	0.19	32.5
M26	0.6	6	469	2.85	22.6

Performance figures are summarized and compared to other long time-constant integrators in Table 2, where THD is computed for  $v_{in}=0.1V_{pp}$ .

When compared with continuous-time transconductors using complex techniques like transconductance cancellation [5], current splitting, gm-attenuated OTA [4], transconductance-transimpedance chaining [3], and even with circuits based on pseudo-resistor [1], the proposed technique allows mHz cutoff frequencies with the smallest reported capacitor.

**Table 2:** Comparisons of the RCT with state-of-art transconductors

Parameters	RCT	[3]	[4]	[7]	[5]	[2]
Supply (V)	3.3	1.5	3.3	1.5	3	3.2
Process ( $\mu m$ )	0.13	0.8	0.35	0.5	0.8	0.35
Power consumption ( $\mu W$ )	0.2	0.23	5.7	0.05	3	-
Transconductance (pA/V)	0.7	100	5	1.5	6.9	3
-3dB frequency (mHz)	10	66	31.8	750	175	35
Capacitor (pF)	0.8	70	18	1.35	47.5	0.025
THD (%)	1.7	-	-	-	0.2	-

The main drawbacks of the technique are its relative high THD and limited input range. Even not being optimized for power consumption, because of its simplicity, our circuit exhibited a low figure when compared to most of transconductors. Input, output and biasing sections are were biased with 20nA each, giving rise to further power reduction. Since the concept was simulated as a single-ended circuit, the resulting THD is dominated by even harmonics. If the circuit is duplicated, using a pseudo-differential scheme, THD drops to 0.7%.

**Conclusion:** We demonstrated a new concept of transconductance reduction. The concept has been proved by simulating a 0.7 pA/V transconductor which was employed in a Gm-C integrator with cutoff frequency of 10mHz using capacitor of just 800fF. Due to circuit simplicity, the topology is suitable for low-power operation. This combination of features makes it an interesting technique to be used in implantable biomedical circuits.

**Acknowledgment:** This work has been supported CNPq, grant 487183/2013-4

E-mail: cesar@ieee.org

## References

- Li, H., Zhang, J., and Wang, L.: '5 mHz highpass filter with -80 dB total harmonic distortions', *Electronics Letters*, 2012, **48**,(12), pp. 698-699
- Gozzini, F., Ferrari, G., and Sampietro, M.: 'Linear transconductor with rail-to-rail input swing for very large time constant applications'. *Electronics Letters*, 2006, **42**, (19), pp. 1069-1070
- Rieger, R., Demosthenous, A., and Taylor, J.: 'A 230-nW 10-s time constant CMOS integrator for an adaptive nerve signal amplifier', *IEEE J. Solid-State Circuits*, 2004, **39**,(11), pp. 1968-1975
- Hu, Y., Liu, Y., Constantinou, T.G., and Toumazou, C.: 'A 5s-time-constant temperature-stable integrator for a tuneable PID controller in LOC applications'. IEEE ISCAS, Rio de Janeiro, Brazil, May 2011, pp.1387,1390
- Triantis, I.F., and Demosthenous, A.: 'An Improved, Very Long Time-Constant CMOS Integrator for use in Implantable Neuroprosthetic Devices'. IEEE ECCTD, Cork, Ireland, Sept. 2005, pp.III/15,III/18
- Razavi, B.: 'Design of Analog CMOS Integrated Circuits' (McGraw-Hill, New York, NY, 2000)
- Maghami, M.H., and Sodagar, A.M.: 'Fully-integrated, large-time-constant, low-pass, Gm-C filter based on current conveyors'. IEEE ICECS, Beirut, Lebanon, Dec. 2011, pp.281,284

## **A.2 A 120s-time-constant $2^{nd}$ order Butterworth low-pass Gm-C filter based on a novel Reverse Cascode topology**

Este trabalho foi aceito e apresentado durante o 30 Simpósio Sul de Microeletrônica ocorrido de 05 a 08 de maio de 2015. O e-mail de confirmação sobre a aprovação do trabalho apresentado é ilustrado a seguir:



Rafael Sanchotene &lt;r.sanchotene@gmail.com&gt;

---

## SIM 2015 notification for paper 46

---

SIM 2015 &lt;sim2015@easychair.org&gt;

24 de abril de 2015 00:42

Para: Rafael Sanchotene &lt;r.sanchotene@gmail.com&gt;

Prezado(a) Rafael,

É com satisfação que comunicamos que seu artigo intitulado "A 120s-time-constant 2nd order Butterworth low-pass Gm-C filter based on a novel Reverse Cascode topology" foi selecionado para ser publicado no SIM 2015.

Abaixo estão as avaliações dos revisores. Por favor, considere os pontos apresentados nas revisões quando da preparação da versão final do artigo.

Como temos pouco tempo até o evento, o prazo máximo e improrrogável para submissão da versão final é 30/04 (quinta-feira).

Na geração da versão final do artigo pedimos especial atenção à questão do formato padrão. Artigos fora do formato adotado pela conferência não serão inseridos nos anais do evento.

Por fim, gostaríamos de parabenizá-lo(a) pelo trabalho desenvolvido! Esperamos encontrá-lo(a) em Santa Maria durante a EMICRO/SIM 2015!

Cordialmente,

Everton A. Carara  
Rafael I. Soares  
Coordenadores de Programa do SIM 2015

----- REVIEW 1 -----

PAPER: 46

TITLE: A 120s-time-constant 2nd order Butterworth low-pass Gm-C filter based on a novel Reverse Cascode topology

AUTHORS: Rafael Sanchotene and Cesar Rodrigues

----- REVIEW -----

O artigo propõe uma nova topologia de filtro passa-baixa Butterworth de segunda ordem com constante de tempo de 120s. É interessante, pois estes tipos de filtros podem ser usados em várias áreas como instrumentação médica.

No entanto, o presente artigo possui alguns erros no desenvolvimento. Recomendo a revisão completa do artigo.

Abaixo segue algumas sugestões para a correção do artigo:

1 – Na seção Abstract foi usada a sigla RCT para designar "Reverse Cascode Transconductor". Mas no artigo foi usada a sigla RTC, sendo necessária a correção para RCT;

2 - Verificar excessos de espaço em branco na seção Introduction;

3 - Verificar o trecho "(gate transconductance - gm or bulk transconductance gm)". Entendi que a sigla gm designa "gate transconductance" e "bulk transconductance";

4 - A falta de palavras chaves para para indexação do artigo;

5 - Deixar claro os trabalhos semelhantes e como outros pesquisadores podem usar o trabalho;

6 – Como sugestão, na seção Introduction deve-se:

- i. Deve-se colocar de forma clara e objetiva a dúvida que motiva a pesquisa e a dificuldade que motivou o estudo;
- ii. Contribuições que a pesquisa poderá trazer à comunidade devem ser consideradas, procurando responder às seguintes perguntas: Qual a contribuição original deste trabalho? Por que esta contribuição deve ser considerada importante? Qual é o trabalho mais próximo deste e quais as diferenças entre eles?;
- iii. Como outros pesquisadores podem usar o conteúdo apresentado no artigo?
- iv. Quais as diferenças do estudo apresentado para outros artigos já publicados na literatura?
- v. Organização do texto: indicação ao leitor de como estão organizadas as seções do texto, explicando a sequência dos assuntos que serão abordados no corpo do trabalho.

7 – Existe espaço suficiente para melhorias no artigo.<This review contains an attachment, see the file review\_1.pdf attached to this letter.>

----- REVIEW 2 -----

PAPER: 46

TITLE: A 120s-time-constant 2nd order Butterworth low-pass Gm-C filter based on a novel Reverse Cascode topology

AUTHORS: Rafael Sanchothene and Cesar Rodrigues

----- REVIEW -----

O artigo apresenta o projeto de um filtro gm-c de segunda ordem com elevada constante de tempo, para aplicações onde baixas frequências precisam ser filtradas. Para isso utiliza uma topologia dita inédita pelos autores é utilizada - Reverse Cascode Transconductor -, para obter baixa transcondutância, e por consequência, a constante de tempo elevada, sem penalizar o circuito em área devido aos capacitores. O trabalho é adequado e os resultados interessantes.

----- REVIEW 3 -----

PAPER: 46

TITLE: A 120s-time-constant 2nd order Butterworth low-pass Gm-C filter based on a novel Reverse Cascode topology

AUTHORS: Rafael Sanchothene and Cesar Rodrigues

----- REVIEW -----

- The authors present comparison between the proposed filter with other filters. These works, however, have about 10 years, except for 2 other works that have 4 years. We can say that all these works can be considered state of the art?
- Please, increase the number of papers published between 2010 and 2015.
- Why it was used the Butterworth approach? There are other approaches with interesting characteristics for the filter design, such as Chebyshev and Cauer, for example.

----- REVIEW 4 -----

PAPER: 46

TITLE: A 120s-time-constant 2nd order Butterworth low-pass Gm-C filter based on a novel Reverse Cascode topology

AUTHORS: Rafael Sanchothene and Cesar Rodrigues

----- REVIEW -----

A pesquisa apresenta a aplicação de um filtro Butterworth de segunda ordem, utilizando transdutores Gm-C com proveito da topologia RCT. Pode-se considerar esta uma proposta inovadora, que esta bem embasada teoricamente, com boas referencias, uma descrição clara do circuito e dos resultados obtidos na simulação. Desta forma sugiro aceitação do trabalho.

# A 120s-time-constant $2^{nd}$ order Butterworth low-pass Gm-C filter based on a novel Reverse Cascode topology

Rafael Sanchotene

Undergraduate in Computer Engineering  
Federal University of Santa Maria  
r.sanchotene@gmail.com

Cesar Rodrigues

Dept.of Electronics and Computing - CT  
Federal University of Santa Maria  
cesar@ieee.org

**Abstract**—A second-order Butterworth low-pass filter using integrated transconductor-capacitor (Gm-C) circuit is presented in this paper. The Gm-C integrator uses a novel topology of transconductor (Reverse Cascode Transconductor - RCT) which permits the realization of ultra-low transconductance. The concept is demonstrated at simulation level, where a  $0.7\text{pA/V}$  transconductance is used to implement an integrator with time-constant longer than 120s with fF capacitors. The innovative approach behind RCT is availing the high output impedance of a telescopic cascode circuit to convert input signals in the volt range into fA currents. The principle is demonstrated with CMOS UMC 130nm technology, but similar results are feasible with other processes.

**Index Terms** - Gm-C filter, Butterworth filter, Very large time constants, CMOS transconductors.

## I. INTRODUCTION

In the eighties,  $G_m - C$  CMOS topologies for continuous time signal processing began to increasingly attract investigation efforts[1]. The reason was the difficulty to implement long time-constants with small resistances and capacitances available in CMOS fabrication processes. This class of filters are usually based on operational transconductance amplifiers (OTAs) as their main block.

For implementing a  $G_m - C$  integrator, the OTA is connected as unit-gain buffer by using negative feedback. When an OTA is connected with unit-gain, its output current is directly related to input voltage signal by its transconductance (Gm). The configuration is often referred as transconductor. A pole with frequency  $G_m/(2\pi C)$  can be easily introduced in the transconductor transfer function, by simply connecting a capacitor C to its output.  $G_m - C$  integrators find application in several important areas, among which, a particularly challenging one is implantable biomedical devices[2].

Due to relatively slow electrical activities originated at cellular level, and several interference sources in similar frequency ranges, biomedical integrated instrumentation circuits require filtering with poles in the order of mHz to dozens of Hz. Among several features required to the design of fully integrated  $G_m - C$  filters for implantable systems are: large linear range (while preserving low noise), low offset,

sub-Hertz cutoff frequencies (using reduced area) and low power consumption[3]. To overcome above cited challenges, diverse design techniques have been proposed to  $G_m - C$  filters in the literature. Most of them are targeted to reducing  $G_m$  into the order to pA/V to allow sub-Hertz poles with pF capacitors. Among most effective proposed solutions are: Gm cancelling [4][5], floating gate transistors [6], bulk-driven transconductors [7], current division [8], source degeneration [9], and combinations of them. While all these techniques relies on MOS transconductances (gate transconductance -  $g_m$  or bulk transconductance  $g_{mb}$ ), a rather new approach is employed in this work. Our Butterworth filter employs two  $G_m - C$  integrators which are based on the high impedance of cascode circuits to convert a voltage into a pA (or even fA) current signal. This is accomplished by applying the input signal to the node classically assumed as the cascode output. Since, output impedances in the order of  $10^8$  can be obtained for CMOS cascode current sources, they can be increased to  $T\Omega$  (or Gm fA/V) by cascoding more devices.

This work could serve as an alternative in  $G_m - C$  filter design for implantable systems. The very large time constant obtained in this work allows for filtering in the frequency range of DC components which is ideal for biomedical systems. The proposed techniques so far, do not allow the use of femto farads capacitors with very large time constant, which is the main solution presented in this work, as well as the proposal for a new approach transconductor which is based on the classic cascode topology.

In the following section, the transfer function of a second-order LP Butterworth with a cutoff frequency of 8mHz is obtained. The filter is realized using a novell transconductor, whose topology is explained in Subsection II.b. Section III presents and discusses simulation results, and conclusions are drawn in section IV.

## II. CIRCUIT DESCRIPTION

### A. Topology of a Butterworth $2^{nd}$ order low-pass filter

The Butterworth response has maximum flatness in the passband. These characteristic stems from a circular pole distribution in the s-plane, i.e., all poles have same modulus.

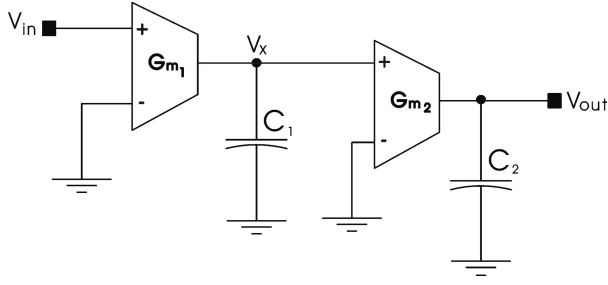


Fig. 1. Block diagram of a second-order low-pass filter using two Gm-C integrators.

In practice it means that a second-order Butterworth characteristic can be implemented with two complex conjugated poles, or two identical first-order sections.

The general transfer function of a  $2^{nd}$  order low-pass filter is given by:

$$H(s) = \frac{\omega_p^2}{s^2 + \frac{\omega_p}{Q}s + \omega_p^2} \quad (1)$$

The block diagram in Fig. 1 depicts two cascaded integrators that can be designed to realize the transfer function (1).

The output voltage ( $V_{out}$ ) From Fig.(1) can be written as:

$$V_{out} = \frac{I_{out}}{sC_2} \quad (2)$$

The output current  $I_{out}$  is proportional to voltage difference between  $V_X$  e  $V_{out}$  multiplied by the transconductance of second stage  $G_{m2}$ . Hence, the voltage at intermediary node  $V_X$  is given by:

$$V_X = \frac{(V_{in} - V_{out}) \cdot G_{m1}}{sC_1} \quad (3)$$

From equations (1), (2), and (3) we obtain the transfer function for the filter shown in Fig.(1):

$$\frac{V_{out}}{V_{in}} = \frac{G_{m1} \cdot G_{m2}}{s^2 + s \frac{G_{m2}}{C_2} + \frac{G_{m1} \cdot G_{m2}}{C_1 \cdot C_2}} \quad (4)$$

By comparing eqs.(4) and (5) pole frequencies are given by:

$$\omega_p^2 = \frac{G_{m1} \cdot G_{m2}}{C_1 \cdot C_2} \quad (5)$$

The quality factor ( $Q$ ) can be calculated as:

$$Q = \sqrt{\frac{G_{m1} \cdot C_2}{G_{m2} \cdot C_1}} \quad (6)$$

The Butterworth topology was adopted due to its transfer function has the characteristic of maximum planicity in the passband, preserving the desired signal, which is ideal for applications in implantable systems.

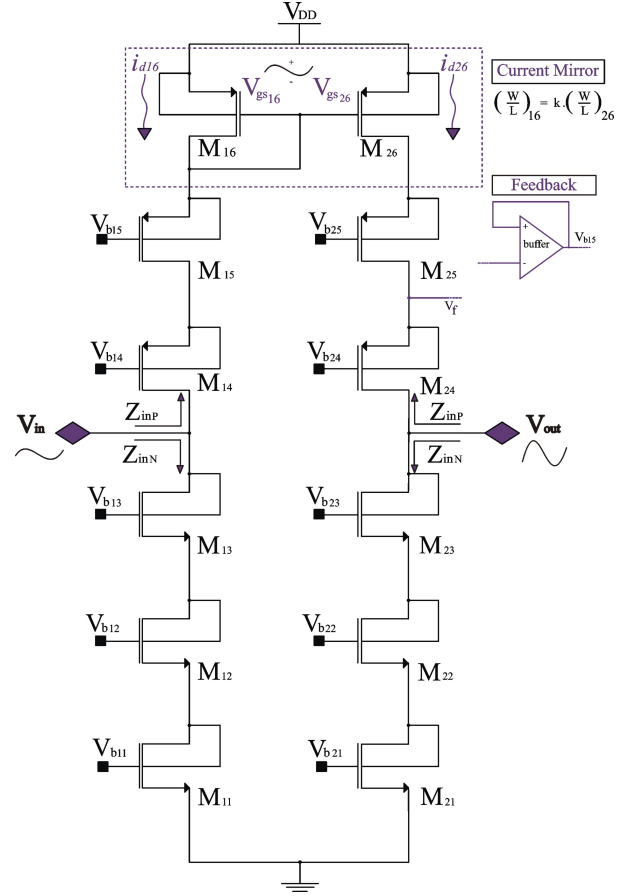


Fig. 2. Reverse Cascode Transconductor

### B. Reverse Cascode Transconductor - Topology and operation

A new transconductor topology is employed in our design. The RCT is schematized in Fig.2. The RCT is a telescopic circuit where the signal is applied to the input voltage is applied into the node usually employed as output. As the telescopic cascode has ultra-high output impedance, the input voltage  $V_{in}$  is converted into a tiny current signal  $i_{16}$ . Through the use of double cascode telescopic it is possible to realize sub-pA/V transconductances. The RCT consists of two telescopic stages connected through a simple current-mirror ( $M_{16}$  and  $M_{16}$ ). The input stage is formed by transistors  $M_{11} - M_{15}$  while  $M_{21} - M_{25}$  forms the output stage.

The voltage to current conversion at the input stage the following ratio:

$$I_{d16} = \frac{v_{in}}{Z_{inP}}. \quad (7)$$

The impedance  $Z_{inP}$ , by its turn is approximately [11]:

$$Z_{inP} \approx (g_{m14} \cdot r_{o14}) \cdot (g_{m15} \cdot r_{o15}) (g_{m16}) \quad (8)$$

where  $g_{m14}$ ,  $g_{m15}$ ,  $g_{m16}$  MOS gate transconductances of  $M_{14}$ ,  $M_{15}$ ,  $M_{16}$ , and  $r_{o14} - r_{o15}$  are output resistances of

$M_{14}$  and,  $M_{15}$ . The output current  $I_{d26}$ , and thus the overall transconductance, can be set through the mirroring ratio  $k=(W_{16}/L_{16})\div(W_{26}/L_{26})$ :

$$G_m = \frac{i_{out}}{v_{in}} = \frac{1}{k \cdot Z_{inP}} \quad (9)$$

Unlike  $Z_{inP}$ , the bottom branch input impedance  $Z_{inN}$  does not contribute to transconductance nor affect the overall voltage gain. A double NMOS cascode has been used only for the sake of symmetry and keeping the total input impedance at a high level.

The objective of this paper is to demonstrate the implementation of a mHz second-order Butterworth filter using two cascaded RCT as a building block, for assessing advantages and drawbacks of this new transistor. The Butterworth response is realized by cascading two RCT with load capacitors ( $C_1$  e  $C_2$ ) connected to their outputs. The simulated results were obtained using the design kit of CMOS UMC 130 fabrication technology with Cadence Virtuoso. The implementation of a unity-gain buffer, a circuit must exhibit an open-loop gain  $A_v \gg 1$ . The RCT's open-loop voltage gain can be easily determined as:

$$A_v = G_m \cdot Z_o = \frac{Z_o}{k \cdot Z_{inP}}, \quad (10)$$

where  $Z_o$  is the total output impedance of RCT, which can be approximately computed by[11]:  $Z_o \approx (g_{m24} \cdot r_{o24})(g_{m25} \cdot r_{o25})(r_{o26}) \parallel (g_{m23} \cdot r_{o23})(g_{m22} \cdot r_{o22}) \cdot (r_{o21})$ .

A simple inspection of (10) lead us to the conclusion that  $Z_o/Z_{inP} > k$  is a condition to  $A_v \gg 1$ . Since  $(r_{o26}) \parallel (r_{o21}) \gg (g_{m16})^{-1}$ ,  $Z_o$  can be easily designed greater than  $Z_{inP}$ , and the voltage gain can be made larger than unit even for  $k=1$ .

The feedback scheme is set by connecting an attenuated sample from output ( $V_f$ ) to the gate of ( $M_{15}$ ). The small-signal current generated by  $g_{m15}$  opposes the one resulting from input, establishing a voltage gain ( $A_v \simeq 1$ ).

The feedback connection is also depicted in Fig. 2. The signal is fed back through a classic OTA (not shown here). But a source follower can also be used to these purpose.

### III. SIMULATION RESULTS

In order to validate the proposed filter, several simulation runs were performed with Spectre. High-gain, 3.3V Transistors HG\_33\_L130E were chosen from UMC Dk, since our target application is a high-voltage (9V) neural stimulator. The adopted capacitors are 800fF ( $C_1$ ) and 54.56fF ( $C_2$ ) metal-to-metal mimcaps\_mml130.

Constructive and small signal parameters from transistors composing the RCT are listed in Table I. All transistors are biased to  $i_d = 20nA$ .

Because of charge effect of input impedance of the second stage on first stage's output, it was necessary to adjust capacitances in order to obtain symmetrical poles required to a 2<sup>nd</sup> order Butterworth response. The input impedance of second

TABLE I  
CONSTRUCTIVE AND OPERATING POINT PARAMETERS OF TRANSISTORS

Trans.	$L(\mu m)$	$W(\mu m)$	$g_m(nS)$	$g_{ds}(nS)$	$r_{on}(M\Omega)$
M11	6	0.52	362	0.50	21.4
M12	6	0.52	362	0.50	21.4
M13	6	0.8	390	0.42	36.3
M14	4	2	382	0.19	30.8
M15	4	1	338	0.19	32.5
M16	0.6	6	468	2.85	25.6
M21	6	0.52	362	0.50	21.4
M22	6	0.52	362	0.57	18.8
M23	6	0.8	390	0.53	20.4
M24	4	2	382	0.15	49.3
M25	4	1	338	0.19	32.5
M26	0.6	6	469	2.85	22.6

stage inserts an appreciable capacitance in parallel with ( $C_1$ ) lowering the frequency of input stage's pole. This effect can be mitigated by inserting a voltage buffer to isolate both stages or simply through decreasing ( $C_1$ ). We have chosen the second option.

The Fig.3 shows the frequency response of the proposed filter. The cutoff frequency is  $f_{3dB} \simeq 8mHz$

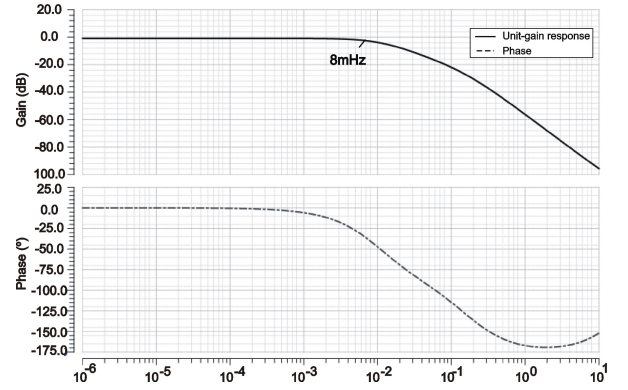


Fig. 3. Frequency response of the proposed filter

Transient analysis considering the first hundred harmonics has shown that a THD of 0.6% results for  $v_{in} = 0.1V_{pp}$ . The behavior of THD is shown in Fig.4 as  $v_{in}$  is incremented.

In Table II, our results are summarized and compared to other works using Gm-C integrators to realize very-long time constants.

Comparing results from Table II it is clear that our circuit has a great potential as a solution to realize sub-Hertz filters with relatively small capacitors. The circuit has also a simpler implementation when compared to other Gm-C techniques listed in Section I. Because its low-power consumption and reduced area, filters using RCT may be an interesting solution for implementing filters in implantable systems. Main weakness to be improved are: reduced input range and high THD.

The proposed filter will be of great interest for new applications in implantable systems, in which measuring signals are of low magnitude and frequency are in sub-Hertz range and almost fully submerged noise. Furthermore, the proposed



TABLE II  
COMPARISONS OF THE FILTER PROPOSED WITH STATE-OF-ART FILTERS

Parameters	This Work	[12]	[13]	[14]	[15]	[16]	[17]	[18]
Supply (V)	3.3	1.5	3.3	1.5	3	3.2	1.8	30
Process ( $\mu\text{m}$ )	0.13	0.8	0.35	0.5	0.8	0.35	0.18	0.35
Power consum. ( $\mu\text{W}$ )	0.4	0.23	5.7	0.05	3	-	15	16
Transconductance (pA/V)	0.64	100	5	1.5	6.9	3	-	1600
-3dB frequency (mHz)	8	66	31.8	750	175	35	5	100
Capacitor (pF)	0.8	70	18	1.35	47.5	0.025	2.9	12
THD (%)	0.6	-	-	-	0.2	-	0.01	-

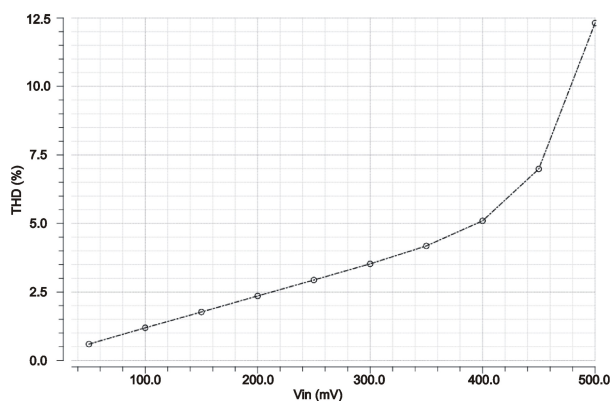


Fig. 4. Increasing of THD with  $v_{in}$

transconductor opens new horizons for the filter design CMOS Gm-C, allowing a more detailed study of the characteristics of this new topology for applications in biomedical instrumentation.

#### IV. CONCLUSION

In this paper we introduced a novel transconductor topology and demonstrated its operation in a second-order Butterworth low-pass filter with a cutoff frequency of 8mHz. Thanks to its ultra-low transconductance (sub-pA/V), as far as we know, the exhibited frequency response was obtained with the smallest capacitance reported in the literature. Authors believe the proposed solution is well fitted to ultra-low frequency filtering for implantable biomedical systems.

#### ACKNOWLEDGMENT

This work has been supported CNPq, grant 487183/2013-4.

#### REFERENCES

- [1] H. Khorramabadi and P. R. Gray, "High frequency CMOS continuous-time filters," *IEEE Solid-State Circuits*, **19**, (6), pp.939-948, Dec.1984
- [2] Prutchi, D.; Norris, M. - "Design and Development of Medical Electronic Instrumentation", Wiley, 2005.
- [3] Arnaud, A.; Fiorelli, R.; Montoro, C. G. - "Nanowatt, Sub-nS OTAs, With Sub-10-mV Input Offset, Using Series-Parallel Current Mirrors", *IEEE Journal of Solid-State*, **41**, (9), Sept.2006, pp.2009-2018.
- [4] Garde, P. "Transconductance Cancellation for Operational Amplifiers". *IEEE Journal of Solid-State Circuits*, **12**, (3), pp.310-311, June 1977
- [5] Silva-Martínez, J.; Salcedo-Suñer, J. "IC Voltage to Current Transducers with Very Small Transconductance". *Analog Integrated Circuits and Signal Processing*, **13**, (3), pp.285-293, Kluwer Academic Publishers, Boston, 1997
- [6] El Mourabit, A.; LU, G. N.; Pittet, P. "Wide-Linear-Range Subthreshold OTA for Low-Power, Low-Voltage, and Low-Frequency Applications". *IEEE Transactions on Circuits and Systems-I: Regular Papers*, **52**, (8), pp.1481-1488, Aug. 2005
- [7] Pan, S. W. et al. "A Novel OTA with Dual Bulk-Driven Input Stage". *IEEE International Symposium on Circuits and Systems*, pp.2721-2724, May, 2009
- [8] Veeravalli, A.; Sánchez-Sinencio, E.; Silva-Martínez, J. "Transconductance Amplifier Structures With Very Small Transconductances: A Comparative Design Approach". *IEEE Journal of Solid-State Circuits*, **37**, (6), pp.770-775, June 2002
- [9] Monsurro, P.; Pennisi, S.; Scotti, G.; Trifiletti, A. "Linearization Technique for Source-Degenerated CMOS Differential Transconductors". *IEEE Transactions on Circuits and Systems-II: Express Briefs*, **54**, (10), pp.848-852, Oct. 2007.
- [10] S. M. Atarodi A. Tajalli, "A Compact Biquadratic Gm-C Filter Structure for Low-Voltage and High Frequency Applications" *Proc. 03 Int. Symp. on Circuits and Systems*, **1**, pp. 501-504, 2003.
- [11] Razavi, B.: "Design of Analog CMOS Integrated Circuits", McGraw-Hill, New York, NY, 2000
- [12] Rieger, R., Demosthenous, A., and Taylor, J.: "A 230-nW 10-s time constant CMOS integrator for an adaptive nerve signal amplifier", *IEEE J. Solid-State Circuits*, 2004, **39**, (11), pp. 1968-1975
- [13] Hu, Y., Liu, Y., Constantinou, T.G., and Toumazou, C.: "A 5s-time-constant temperature-stable integrator for a tuneable PID controller in LOC applications", *IEEE ISCAS*, Rio de Janeiro, Brazil, May 2011, pp.1387-1390
- [14] Maghami, M.H., and Sodagar, A.M.: "Fully-integrated, large-time-constant, low-pass, Gm-C filter based on current conveyors", *IEEE ICECS*, Beirut, Lebanon, Dec. 2011, pp.281-284
- [15] Triantis, I.F., and Demosthenous, A.: "An Improved, Very Long Time-Constant CMOS Integrator for use in Implantable Neuroprosthetic Devices", *IEEE ECCTD*, Cork, Ireland, Sept. 2005, pp.III/15,III/18
- [16] Gozzini, F., Ferrari, G., and Sampietro, M.: "Linear transconductor with rail-to-rail input swing for very large time constant applications", *Electronics Letters*, 2006, **42**, (19), pp. 1069-1070
- [17] Li, H., Zhang, J., and Wang, L.: "5mHz highpass filter with 2 -80 dB total harmonic distortions", *Electronics Letters*, 2012, **48**, (12), pp. 698-699
- [18] Muller, N., Manoli, Y., Kuhl, M.: "A 1.6nS, 16 $\mu$ W, 30V  $G_m$ -C integrator for offset voltage monitoring in neural stimulators", *IEEE ISCAS*, Melbourne VIC, Australia, June 2014, pp. 2381-2384