

UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
CURSO DE GRADUAÇÃO EM ENGENHARIA DE COMPUTAÇÃO

Denise Rosa Meneghel

**SISTEMA DE AQUISIÇÃO DE DADOS DE ELETROENCEFALOGRAMA
UTILIZANDO ADS1299 E MÓDULO *ORANGE PI***

Santa Maria, RS
2018

Denise Rosa Meneghel

**SISTEMA DE AQUISIÇÃO DE DADOS DE ELETROENCEFALOGRAMA UTILIZANDO
ADS1299 E MÓDULO *ORANGE PI***

Trabalho de Conclusão de Curso apresentado ao Curso de Graduação em Engenharia de Computação da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Bacharel em Engenharia de Computação.**

ORIENTADOR: Prof. Cesar Augusto Prior

COORIENTADOR: Prof. Cesar Ramos Rodrigues

Santa Maria, RS
2018

Denise Rosa Meneghel

**SISTEMA DE AQUISIÇÃO DE DADOS DE ELETROENCEFALOGRAMA UTILIZANDO
ADS1299 E MÓDULO *ORANGE PI***

Trabalho de Conclusão de Curso apresentado ao Curso de Graduação em Engenharia de Computação da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Bacharel em Engenharia de Computação.**

Aprovado em 20 de julho de 2018:

Cesar Augusto Prior, Dr. (UFSM)
(Orientador)

Cesar Ramos Rodrigues, Dr. (UFSM)
(Coorientador)

Vanessa Cassenote, Eng. (UFSM)

Cesar Abascal, Eng. (UFSM)

Santa Maria, RS
2018

AGRADECIMENTOS

Agradeço à minha mãe Eloisa, ao meu pai Dilvo, e às minhas irmãs Daiane, Débora e Daniele, que sempre me apoiaram durante os anos de graduação e nunca mediram esforços para que eu pudesse realizar meu sonho. Muito obrigada!

Um agradecimento especial ao meu orientador, professor Cesar Prior, pelo incentivo, confiança e direcionamentos não só durante o trabalho de conclusão de curso, mas também durante toda a jornada acadêmica.

Agradeço ao professor Cesar Ramos, meu coorientador, à Vanessa, aos meus colegas de curso e de GMICRO que também muito contribuíram para a realização deste trabalho.

À todas as pessoas que cruzei em Santa Maria e que, de uma forma ou outra, tornaram-se minhas amigas. Especialmente à Isadora, à Julia e ao Rafael que, desde o início, me acompanharam, me ajudaram e fizeram com que minha trajetória tivesse muitas alegrias.

À Universidade Federal de Santa Maria, à Universidad Nacional de La Plata, ao Movimento Empresa Júnior e ao Rotaract, entidades que proporcionaram experiências engrandecedoras ao meu desenvolvimento pessoal e profissional.

Agradeço a todos que contribuíram direta ou indiretamente para a conclusão deste trabalho e fizeram parte desta etapa da minha formação. Muito obrigada!

RESUMO

SISTEMA DE AQUISIÇÃO DE DADOS DE ELETROENCEFALOGRAMA UTILIZANDO ADS1299 E MÓDULO *ORANGE PI*

AUTORA: Denise Rosa Meneghel
ORIENTADOR: Cesar Augusto Prior
COORIENTADOR: Cesar Ramos Rodrigues

Este trabalho apresenta um sistema de aquisição de dados composto por um conversor analógico-digital de 4 canais e resolução de 24 bits e um módulo de computador de placa única (SBC) *Orange Pi*. Para interfacear o módulo de processamento com o sistema de aquisição, foi construída uma placa de circuito impresso para adquirir e processar biosinais de baixa amplitude, como os sinais de eletroencefalograma. O presente trabalho foi realizado nas dependências do Grupo de Microeletrônica da Universidade Federal de Santa Maria e testado com sinais conhecidos na amplitude de $20 \mu V_{pp}$. Apresentou resultados com uma relação sinal-ruído (SNR) de 45 dB em aquisições de 250 amostras por segundo.

Palavras-chave: Eletroencefalograma. Interface Cérebro Máquina. Placa de Circuito Impresso.

ABSTRACT

EEG DATA ACQUISITION SYSTEM USING ADS1299 AND *ORANGE PI* MODULE

AUTHOR: Denise Rosa Meneghel
ADVISOR: Cesar Augusto Prior
CO-ADVISOR: Cesar Ramos Rodrigues

This work presents a data acquisition system composed by a 4-channel 24-bit digital analog converter, and an *Orange Pi* single board computer (SBC). Aiming to communicate the processing module with the acquisition system, a printed circuit board was built in order to acquire and process low amplitude biosynthesis, such as electroencephalogram signals. This work was developed into GMicro Research Group in the Federal University of Santa Maria and tested with known signals in the amplitude of $20 \mu V_{pp}$. It presented results with a signal-to-noise ratio (SNR) of 45 dB in acquisitions of 250 samples per second.

Keywords: Electroencephalogram. Brain Computer Interface. Printed Circuit Board.

LISTA DE FIGURAS

Figura 2.1 – Características gerais dos sinais de eletroencefalograma.	16
Figura 2.2 – Sistema de aquisição de dados.	17
Figura 2.3 – <i>Cyton Board</i> , equipamento desenvolvido pela <i>openBCI</i>	18
Figura 3.1 – Conversor analógico-digital utilizado neste trabalho.	21
Figura 3.2 – Placa de Circuito Impresso	21
Figura 3.3 – <i>Orange Pi Zero</i>	22
Figura 4.1 – <i>Design</i> do projeto PCI pré-impressão.	26
Figura 4.2 – Hardware projetado.	27
Figura 4.3 – Montagem do sistema: alimentação e conexão.	29
Figura 4.4 – Formato de transferência de dados e exemplo de uso da função <code>xfer2()</code> para uma escrita.	30
Figura 4.5 – Fluxo de inicialização para operação do conversor analógico-digital.	35
Figura 4.6 – Exemplo de resultado de uma aquisição com diferentes entradas e confi- gurações nos canais.	36
Figura 5.1 – Aquisição de sinal senoidal de 2 Hz	38
Figura 5.2 – Relação Sinal-Ruído dos sinais ensaiados.	38
Figura 5.3 – Proporção do sinal amostrado dentro da faixa de amplitude disponível para representação.	39
Figura B.1 – Esquemático do projeto no <i>software Eagle</i> parte 1.	45
Figura B.2 – Esquemático do projeto no <i>software Eagle</i> parte 2.	46
Figura C.1 – <i>Design</i> do projeto no <i>software Eagle</i>	47
Figura D.1 – Erro de projeto: demonstração didática.	48
Figura E.1 – Aquisição de sinal senoidal de 2 Hz.	49
Figura E.2 – Aquisição de sinal senoidal de 5 Hz.	50
Figura E.3 – Aquisição de sinal senoidal de 10 Hz.	50
Figura E.4 – Aquisição de sinal senoidal de 20 Hz.	50
Figura E.5 – Aquisição de sinal senoidal de 35 Hz.	51
Figura A.1 – Pinout Raspberry Pi B+ compatível com <i>Orange Pi</i>	52

LISTA DE TABELAS

Tabela 4.1 – Relação de sinais transmitidos do ADS12299 para a <i>Orange Pi Zero</i>	27
Tabela 4.2 – Variáveis da conversão analógico digital.	28
Tabela 5.1 – Custos de construção do sistema.....	40
Tabela E.1 – Relação Sinal-Ruído para cada sinal ensaiado em ganho unitário.....	49

LISTA DE QUADROS

Quadro 3.1 – Comparação entre módulos considerados para operarem no sistema. .	22
Quadro 4.1 – Comandos disponíveis no ADS1299.	31
Quadro 4.2 – Configuração individual dos registradores e seus endereços.	32
Quadro 4.3 – Configuração individual do registrador CONFIG1.	32
Quadro 4.4 – Configuração individual do registrador CHnSET.	33
Quadro A.1 – Componentes utilizados na placa de circuito impresso.	44

LISTA DE ABREVIATURAS E SIGLAS

<i>AMPOP</i>	Amplificador Operacional
<i>A/D</i>	Analógico-Digital
<i>BCM</i>	Broadcom SOC Channel
<i>CI</i>	Circuito Integrado
<i>CPHA</i>	Tempo do pulso de <i>clock</i>
<i>CPOL</i>	Polaridade do <i>clock</i> de comunicação SPI
<i>EEG</i>	Eletroencefalograma
<i>ECG</i>	Eletrocardiograma
<i>GPIO</i>	General Purpose Input/Output
<i>ICM</i>	Interface Cérebro Máquina
<i>LSB</i>	Least Significant Bit
<i>PCI</i>	Placa de Circuito Impresso
<i>SPI</i>	Seria Peripheral Interface
<i>SNR</i>	Relação Sinal-Ruído (Signal to Noise Ratio)
<i>SPS</i>	<i>Samples per Second</i>
<i>SO</i>	Sistema Operacional
<i>V_{pp}</i>	Tensão de Pico a Pico

LISTA DE SÍMBOLOS

AVDD Tensão de alimentação analógica

AVSS Terra para circuito analógico

CS Seletor de Chip (*Chip Select*)

DVDD Tensão de alimentação digital

GND Terra (*Ground*)

MOSI Master Out / Slave In

MISO Master In / Slave Out

SCK *Clock* da comunicação SPI

SUMÁRIO

1	INTRODUÇÃO	11
1.1	OBJETIVO	13
1.2	METODOLOGIA	13
1.3	ESTRUTURA	13
2	FUNDAMENTAÇÃO TEÓRICA	15
2.1	SINAIS EEG	15
2.2	FORMAS DE AQUISIÇÃO	16
2.3	DISPOSITIVOS DE AQUISIÇÃO	17
2.3.1	Limitações	18
3	ESPECIFICAÇÃO DO SISTEMA	20
3.1	MODULOS INTEGRANTES	20
3.1.1	Placa de circuito impresso (PCI)	20
3.1.2	Orange Pi Zero	22
3.2	PROTOCOLO DE COMUNICAÇÃO SPI	23
4	MATERIAIS E MÉTODOS	24
4.1	PROJETO DO HARDWARE	24
4.1.1	Placa de Circuito Impresso	24
4.1.2	Atributos da conversão	28
4.1.3	Composição do Sistema	28
4.2	PROJETO DE <i>SOFTWARE</i>	29
5	RESULTADOS	37
5.1	AValiação DOS SINAIS	37
5.2	VIABILIDADE ECONÔMICA	39
6	CONCLUSÃO	41
	REFERÊNCIAS BIBLIOGRÁFICAS	42
	APÊNDICE A – COMPONENTES PARA CONSTRUÇÃO DA PLACA DE CIRCUITO IMPRESSO	44
	APÊNDICE B – ESQUEMÁTICO DO PROJETO	45
	APÊNDICE C – <i>DESIGN</i> DO PROJETO	47
	APÊNDICE D – ERRO DE PROJETO	48
	APÊNDICE E – AMPLIAÇÃO DOS RESULTADOS	49
	ANEXO A – NOMENCLATURA BCM	52

1 INTRODUÇÃO

Com o desenvolvimento de equipamentos capazes de capturar e transmitir informações em diversos formatos, os recursos tecnológicos tornam acessíveis à muitos profissionais, inclusive da área da saúde, informações de acompanhamento da situação de um paciente; seja em tempo real ou não (MELO, 2006). A partir da integração de componentes eletrônicos e sistemas computacionais, os equipamentos médicos puderam ser evoluídos a fim de monitorar a saúde dos pacientes de modo que informações fisiológicas de um indivíduo pudessem ser acompanhadas e registradas em tempo real para acompanhamento e avaliação de um especialista.

Estas informações podem ser monitoradas de maneira não invasiva, ou seja, sem romper a pele ou penetrar fisicamente o corpo humano. Alguns exemplos de sinais biomédicos que podem ser analisados de forma não invasiva são: pressão arterial, nível de glicose no sangue, temperatura, sinais de frequência cardíaca, respiratória, oscilações elétricas do cérebro - eletroencefalograma entre outros.

O processamento de dados provenientes do corpo humano através de uma interface estabelece uma comunicação contínua entre profissional da saúde e paciente proporcionando uma série de benefícios:

- Contribui para o a agilidade e precisão de diagnósticos;
- Possibilita a realização de diagnósticos remotamente;
- Oferece acesso remoto para presença de cuidados médicos em locais de difícil acesso;

O monitoramento das oscilações elétricas do cérebro possibilita acompanhar condições da saúde mental; preocupação esta que não apenas cabe à jovens, mas também a idosos que desejam permanecer mentalmente saudáveis por mais tempo (MIHAJLOVIC, 2014). As aplicações clínicas de eletroencefalograma englobam:

- Monitorar estado de alerta, coma e morte cerebral;
- Localizar zonas danificadas após lesões na cabeça, acidente vascular cerebral e tumor;
- Acompanhar a evolução cognitiva;
- Diagnosticar déficit de atenção e aprendizagem;
- Fornecer *biofeedback*;
- Controlar a profundidade da anestesia;

- Investigar epilepsia e a origem da convulsão;
- Testar efeitos de drogas de epilepsia;
- Monitorar desenvolvimento do cérebro;
- Investigar o transtorno do sono e sua fisiologia (TEPLAN, 2002);
- Entender o funcionamento do cérebro, prevenir doenças e melhorar a qualidade de vida;
- Possibilidade de auto diagnóstico independente de clínicas (MIHAJLOVIC, 2014);
- Diagnóstico de autismo, esclerose lateral amiotrófica (ALS), Traumatismo craniano, alzheimer, depressão e stress (SCHALK, 2016; EBRAHIMI, 2008; DHIYAAL-JUMEILY, 2014; PENG, 2011).

Atualmente, as técnicas utilizadas para amplificar e adquirir dados de eletroencefalograma (EEG) diferenciam-se pelo tipo de eletrodo usado (seco ou gel), pela técnica de amplificação dos sinais (visto que são sinais de baixa amplitude) e pelo método de transmissão dos dados (auto armazenamento, transmissão sem fio ou com fio) Teplan (2002).

Os sistemas de captura e processamento de sinais EEG de forma não invasiva também compõem a Interface Cérebro Máquina (ICM) e fornecem informações relativas à oscilação elétrica medida sob o escalpo de um indivíduo.

A Interface Cérebro Máquina é um sistema de comunicação capaz de reconhecer comandos de um indivíduo a partir de suas oscilações cerebrais e reagir de acordo com elas. Para isso, o computador ou o indivíduo são treinados e, por exemplo, pode-se interagir imaginando o movimento de algum objeto na tela de um computador enquanto a ICM interpreta e executa o movimento através dos sinais de eletroencefalograma sem que haja qualquer esforço físico.

Segundo Teplan (2002), a aquisição de dados EEG necessita um sistema composto por:

- Eletrodos;
- Amplificadores com filtros;
- Conversor A/D;
- Dispositivo de armazenagem.

É importante considerar que, segundo Mihajlovic (2014), não existem grandes bancos de dados de sinais cerebrais da população saudável disponíveis publicamente para estudo. Assim, gera-se a necessidade de captura e expansão do acesso a estes sinais

para o dia-a-dia clínico. Quanto maior e mais divulgado for este acesso, mais benefícios podem ser obtidos através destes sinais.

Neste contexto, este trabalho prevê a construção de um sistema de aquisição de dados para compor uma ICM de forma não invasiva e com o objetivo a seguir.

1.1 OBJETIVO

O objetivo deste trabalho é realizar a implementação de um sistema capaz e adquirir dados de baixa amplitude a fim de viabilizar a captura de sinais de eletroencefalograma e facilitar o acesso destes dados para estudo. O sistema é composto por uma porta de entrada de sinais, um circuito condicionador para estes sinais e sua transmissão para um computador portátil utilizando protocolo de comunicação *Serial Peripheral Interface* (SPI).

1.2 METODOLOGIA

A metodologia para o desenvolvimento deste trabalho prevê as seguintes fases:

- Revisão da literatura;
- Planejamento e especificação do sistema;
- Projeto de hardware;
- Projeto de *software*;
- Testes e resultados.

1.3 ESTRUTURA

O trabalho está dividido em 6 seções. A primeira seção apresenta uma introdução sobre uso e aplicações de um sistema de aquisição de dados de eletroencefalograma.

Na sequência, aborda-se as características de sinais EEG e de sistemas de aquisição de dados. A terceira seção aborda uma descrição do sistema, contemplando uma descrição de cada um de seus módulos e seus modos de comunicação. A quarta seção expõe detalhadamente o hardware construído para compor o sistema e o *software* necessário para integrar cada módulo do conjunto.

Dando seguimento, a quinta seção apresenta os resultados alcançados neste trabalho e, inclui também, uma descrição do protótipo resultante do trabalho.

A sexta etapa, por fim, tem como objetivo explicitar as conclusões obtidas durante e após a realização do projeto deste trabalho.

2 FUNDAMENTAÇÃO TEÓRICA

2.1 SINAIS EEG

O eletroencefalograma é uma técnica médica que lê a atividade elétrica gerada pelas estruturas do cérebro e é gravado a partir da superfície do escalpo por meio de terminais condutivos, chamados eletrodos. Devido a capacidade de evidenciar atividades elétricas normais e anormais do cérebro, o EEG foi apontado como uma ferramenta poderosa na área de neurologia e neurofisiologia clínica, visto que a atividade elétrica cerebral do homem começa por volta de 17 a 23 semanas do desenvolvimento do embrião. A leitura de eletroencefalograma é inteiramente não invasiva, podendo ser realizada em adultos e crianças repetitivamente sem causar riscos ou traçar limitações (TEPLAN, 2002).


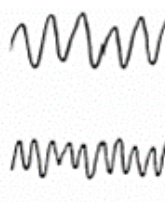
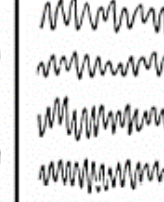
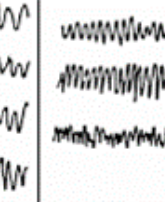
O EEG é a reprodução de um sinal elétrico com parâmetros de forma, duração, frequência, amplitude e coerência que contém informações, sua análise por ser dada a partir da inspeção visual, por especialistas, ou trabalhada matematicamente com objetivos definidos (BORGES, 2008).

A amplitude dos sinais de eletroencefalograma não indicam a atividade cerebral, mas sim a quantidade de neurônios que é disparada no mesmo instante. A atividade dos neurônios está relacionada com a frequência da onda cerebral: quanto maior a atividade, maior a frequência da onda que será apontada (BORGES, 2008). Os sinais EEG variam sua amplitude entre 20 μV e 500 μV e sua frequência de 0,5 a 35 Hz (BORGES, 2008). Devido sua baixa amplitude em razão à composição do escalpo, sua leitura é mais difícil que outras técnicas não invasivas de leitura de biossinais, como por exemplo o eletrocardiograma. A Figura 2.1 apresenta características gerais dos sinais de eletroencefalograma.

O ruído é a maior dificuldade na captura dos sinais EEG. As fontes de interferência podem ser os potenciais do cérebro (ruído cefálico), potenciais dos músculos da cabeça, pele, olhos e língua, potenciais provenientes de outras partes do corpo, como o coração, flutuações microscópicas nos eletrodos de captura, movimentos do corpo, ruído do dispositivo eletrônico de gravação, radiação de outros equipamentos, ambiente e também a imprecisão causada pelo ruído de quantização da conversão analógica para digital do equipamento de aquisição e leitura (PINEGGER, 2014). Portanto, é fundamental que sejam utilizados equipamentos adequados a fim de minimizar as distorções.

Os sinais capturados da oscilação cerebral podem ser analisados em diferentes tipos de formatos de onda: *alfa*, *beta*, *delta*, *teta*, *gama*, *lambda* e *mi* (BORGES, 2008). Dependendo do estado do indivíduo e da região do escalpo em que se está analisando, um formato de onda pode sobressair-se sobre outro. As ondas *beta* identificam quando um indivíduo está alerta, as ondas *alfa* estão presentes quando o indivíduo está em re-

Figura 2.1 – Características gerais dos sinais de eletroencefalograma.

RITMO	DELTA	THETA	ALPHA	BETA
Componente em frequência	< 4 Hz	4 a 7 Hz	8 a 13 Hz	> 13 Hz
Amplitude	100 μ V	Criança: 20 μ V Adulto: 10 μ V	Bebê: 20 μ V Criança: 75 μ V Adulto: 50 μ V	10 a 20 μ V
Principal área do escalpo	Frontal	Temporal	Occipital Parietal	Frontal
Condição do indivíduo	Sono profundo (adulto)	Sonolência	Repouso Olhos fechados	Repouso Olhos abertos
Forma de onda				

Fonte: Borges (2008).

laxamento, as ondas *teta* são características do estado adormecido e as ondas *delta* são identificadas durante o sono, por exemplo.

2.2 FORMAS DE AQUISIÇÃO

Os sinais analógicos de entrada devem ser lidos, amplificados e transformados para o formato digital pelo conversor analógico-digital. Para que a amplificação seja viável para sinais de baixa amplitude, é necessário que o amplificador tenha um alto ganho de tensão (PERTENCE, 2015).

Os sinais podem ser amplificados de forma *single-ended* (comum) ou diferencial. No modo *single-ended*, as entradas são todas referenciadas a um terra comum. Dentre os tipos de amplificadores operacionais, o amplificador diferencial é largamente utilizado em aplicações eletrônicas com baixa amplitude de sinal. Sua saída corresponde à diferença entre dois sinais inseridos em sua entrada e, idealmente, rejeita o sinal que é comum às duas entradas.

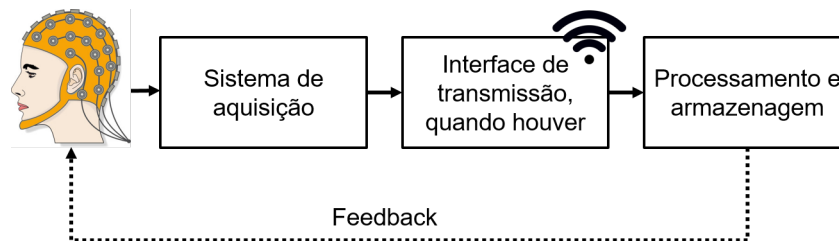
Normalmente, um amplificador do tipo *single ended* é usado quando os sinais de entrada são de alto nível (maior que 1 V), a distância da origem do sinal ao dispositivo de aquisição são pequenas (menores de 3 m) e todos os sinais de entrada partilham o mesmo terra. Se os sinais não se enquadram nestes critérios, a amplificação do tipo diferencial

é a que deve ser usada. Na amplificação diferencial, cada entrada tem seu próprio terra e os erros causados por ruídos são reduzidos devido à imunidade que o ruído de modo comum proporciona. O ruído também é gerado na linha de alimentação, aparecendo no modo comum o que permite sua rejeição.

2.3 DISPOSITIVOS DE AQUISIÇÃO

Os dispositivos de aquisição de sinais de eletroencefalograma necessitam de uma interface entre o corpo humano e o conjunto de aquisição, um hardware capaz de capturar, filtrar e amplificar biossinais e um *software* para realizar sua leitura e processamento. A Figura 2.2 expõe em alto nível a composição de um sistema de aquisição de dados de eletroencefalograma. Este trabalho explora a primeira das etapas do sistema, a aquisição. A interface entre corpo humano e dispositivo de aquisição é usualmente estabelecida através de eletrodos posicionados na superfície do escalpo.

Figura 2.2 – Sistema de aquisição de dados.



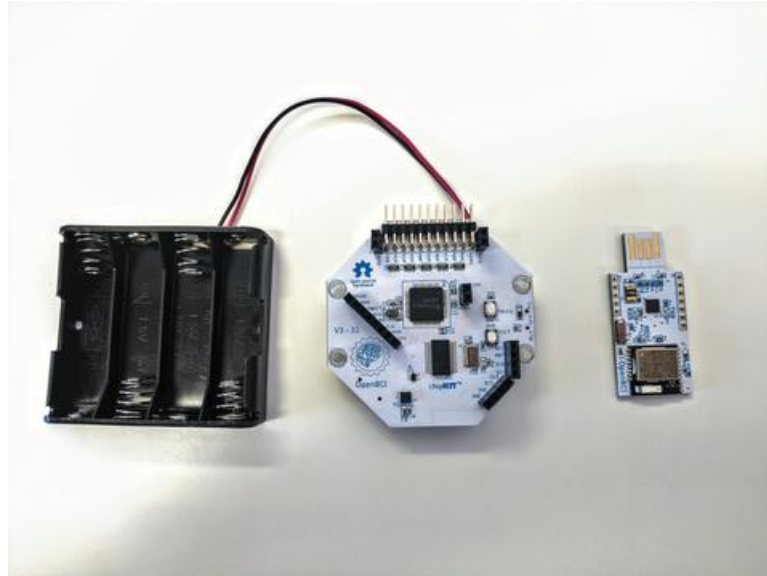
Fonte: Autor.

Do ponto de vista clínico, um exemplo de ferramenta capaz de analisar a atividade elétrica do cérebro é o aparelho ETG-4000. Ele é capaz de adquirir de 24 a 52 canais simultaneamente. É disposto em uma estrutura com rodas para locomover-se e apresenta um sistema completo e intuitivo para manuseio. Também dispõe de alta precisão devido ao seu conjunto de eletrodos infravermelho agrupados em um capacete (ETG, 2018).

Outro exemplo, porém com propósito distinto, é fabricado pela *openBCI*. A *openBCI* é uma startup que possui vários modelos de sistemas de aquisição de dados de eletroencefalograma. Sua interface é disponibilizada em código aberto e pode funcionar com eletrodos disponíveis no mercado ou com equipamentos integrados e produzidos pela própria *openBCI*. Um de seus sistemas de aquisição, o *Cyton Board*, utiliza um conversor analógico-digital de 24 bits, 8 canais desenhado especificamente para medir sinais EEG, EMG e ECG. Além disso, inclui um sistema de comunicação sem fio - *Bluetooth* para comunicar-se com um computador a fim de armazenar os dados coletados (Open BCI, 2014). A *Cyton Board* não é um dispositivo médico, porém suporta o desenvolvimento de

novos sistemas capazes de trabalhar com sinais de baixa amplitude. A *Cyton Board* é vendida por USD 499,99 e é apresentada na Figura 2.3.

Figura 2.3 – *Cyton Board*, equipamento desenvolvido pela *openBCI*.



Fonte: (Open BCI, 2014)

2.3.1 Limitações

Algumas condições podem afetar o funcionamento do equipamento a causar leituras não precisas, como os ruídos do ambiente, grande quantidade de fios para condução do sinal e claro, a rede de energia.

Apesar da vasta aplicação que os sinais de eletroencefalograma possuem, raramente são levados para fora de hospitais, sendo limitados a ambientes clínicos ou controlados. A maioria dos dispositivos existentes são grandes, pesados e incômodos ou exigem uma assistência especialista para ser manuseado. Além disso, o procedimento de captura usualmente requer procedimentos de preparação pesados e demorados que resultam em experiências dolorosas e desagradáveis (MIHAJLOVIC, 2014).

Do ponto de vista do paciente, em equipamentos clínicos, o uso de gel entre o escalpo e os terminais sensitivos do eletrodo causam incômodo, existindo uma preferência para eletrodos secos (PINEGGER, 2014).

Estes inconvenientes motivam (e limitam) o uso da análise da atividade cerebral apenas em situações onde não há outra alternativa, como monitoramento e prevenção de epilepsia ou recuperação de danos cerebrais (MIHAJLOVIC, 2014).

Os problemas mencionados nesta seção evidenciam a necessidade da construção

de equipamentos mais convenientes, portáteis e seguros para a evolução da medicina no que se refere a área de estudo de sinais do cérebro e maior acesso da população à estes sistemas.

3 ESPECIFICAÇÃO DO SISTEMA

Este trabalho prevê o desenvolvimento de um sistema de aquisição de dados através de canais de aquisição analógicos acoplados a uma placa de circuito impresso e enviados para um computador através do protocolo de comunicação SPI. O sistema fará uso dos seguintes módulos:

- *Orange Pi Zero*: Microcomputador responsável pelo gerenciamento de recepção dos dados de EEG digitais e processamento para monitoramento e ou gravação em banco de dados.
- Placa de circuito impresso: Responsável por acoplar o microcomputador *Orange Pi Zero* e o módulo ADS1299. O módulo ADS1299 é um condicionador e conversor de sinal de alta resolução para aquisição, conversão e transmissão de sinais de baixa amplitude.

3.1 MODULOS INTEGRANTES

3.1.1 Placa de circuito impresso (PCI)

Uma placa de circuito impresso (PCI) é um dispositivo eletrônico customizado para um determinado fim. A PCI é elaborada a partir de um esquemático, projetado em *software* específico, conectando pontos e componentes através de linhas de material condutivo. Os componentes são soldados com metal na placa, deixando-os fixados.

A possibilidade de grande personalização é uma das vantagens de utilizar-se de PCIs para construção de um projeto específico. Além disso, sem o uso de uma placa de circuito impresso, as conexões elétricas e sinais exigiriam a utilização de muitos fios para a construção de um projeto deixando-o grande, complexo, custoso e, muitas vezes, prejudicado por ruídos de conexões.

Para a construção da placa de circuito impresso, utilizou-se de um conversor analógico-digital *Sigma-Delta* fabricado para medições de biopotenciais EEG e ECG da *Texas Instruments*, chamado ADS1299 e ilustrado na Figura 3.1. O conversor utilizado neste trabalho possui 4 canais diferenciais de aquisição com 24 bits de resolução, fluxo de transferência de bits de 250 SPS a 16 kSPS e ganho programável de 1, 2, 4, 6, 8, 12, ou 24. Permite alimentação unipolar e bipolar e pode ter sua referência alimentada internamente ou externamente. A comunicação é estabelecida com outros componentes através do protocolo

Serial Peripheral Interface (SPI). O sinal de operação do *clock* é de 2,048 MHz, gerado internamente.

A tensão máxima digital suportada é de 3,3V, a tensão analógica máxima suportada é de 5,3 V. O ADS1299 tem um consumo de 22m W.

Figura 3.1 – Conversor analógico-digital utilizado neste trabalho.

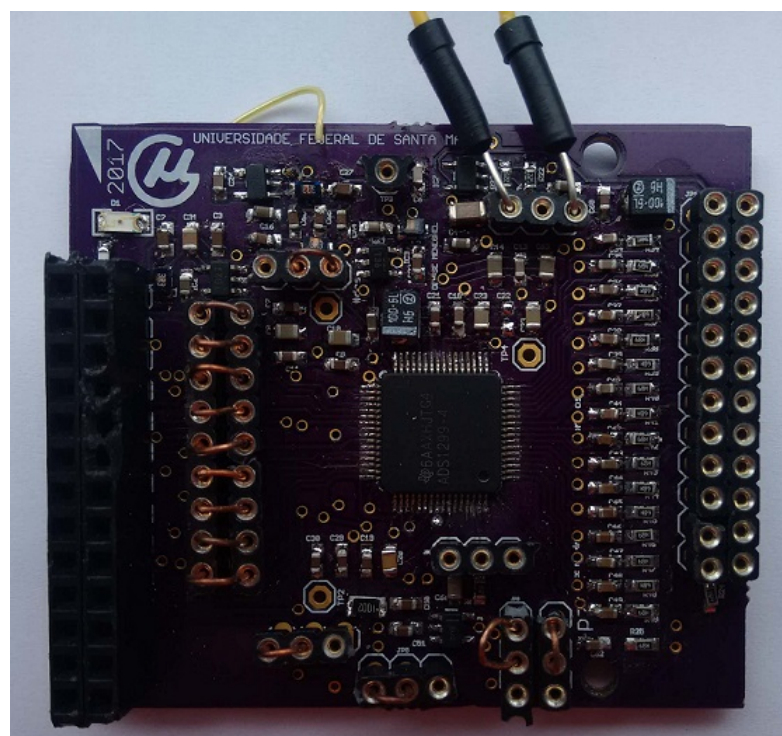


Fonte: (ADS1299, 2012).

O ADS1299 possui um multiplexador interno que permite um conjunto de configurações. Os multiplexadores são flexíveis e podem ser programados através de seus 23 registradores. Os registradores realizam as configurações gerais para operação e também configuram individualmente cada canal de entrada.

A placa de circuito impresso soldada ao ADS1299 pode ser observada na Figura 3.2.

Figura 3.2 – Placa de Circuito Impresso



Fonte: Autor.

3.1.2 Orange Pi Zero

A *Orange Pi Zero* tem como função fornecer energia ao sistema, configurar os registradores do ADS1299, iniciar a comunicação com a Placa de Circuito Impresso através da comunicação SPI e registrar os dados da coleta.

A *Orange Pi Zero*, ilustrada na Figura 3.3, foi escolhida por apresentar configurações de processamento e capacidade de operação igual ou superior aos seus semelhantes da categoria; ser ofertada a um preço competitivo; ser compacta; de fácil aquisição e viabilizar um conjunto portátil para próximas versões do sistema. O Quadro 3.1 esclarece a diferença entre a *Orange Pi Zero* e a placa *Raspberry Pi*, sua equivalente no mercado.

Figura 3.3 – *Orange Pi Zero*.



Fonte: (Orange Pi, 2018)

Orange Pi Zero	Raspberry Pi Zero
Processador ARM Cortex A7 Quadcore 1.2 GHz	Processador <i>broadcom</i> 1 GHz ARM11
512 MB de memória RAM	512 MB de memória RAM
Slot SD	Slot SD
512 MB RAM	512 MB RAM
1 micro-USB e 1 USB 2.0	Micro USB On The Go
-	Bluetooth 4.1
Porta <i>Ethernet</i>	-
Conexão Wifi	Conexão Wifi
48x46 mm e 26 gramas	65 mm x 30 mm e 9 gramas
26 pinos GPIO	40 pinos GPIO
-	Conexão mini HDMI
R\$50,00	R\$67,00

Quadro 3.1 – Comparação entre módulos considerados para operarem no sistema.

Fonte: Autor.

A *Orange Pi Zero* é um computador em placa semelhante ao Raspberry Pi. Possui processador de quatro núcleos, CPU H2 Quad-core Cortex-A7, 512 MB de memória RAM,

entrada para cartão de memória (slot SD), porta USB e *Ethernet* (Orange Pi, 2018). Possui 26 pinos que realizam alimentação, entrada e saída de dados, incluindo pinos específicos para a comunicação SPI, mais 13 pinos que possibilitam entrada de TV, microfone e USB (não empregados neste sistema). O módulo *Orange Pi Zero* deve ser alimentado a 5 V - 2 A (Armbian, 2018).

3.2 PROTOCOLO DE COMUNICAÇÃO SPI

Serial Peripheral Interface ou SPI é um protocolo de comunicação serial síncrono utilizado para realizar a troca de informações entre dispositivos. O protocolo utiliza uma interface Mestre-Escravo (Master-Slave). O barramento da comunicação entre os dispositivos é *full duplex*, permitindo fluxo de dados em ambas direções. Uma comunicação SPI padrão possui 4 sinais:

- *Master Out Slave In* (MOSI), dados que partem do mestre para o escravo;
- *Master In Slave Out* (MISO), dados que partem do escravo para o mestre;
- *Clock* (SCK), gerado pelo mestre para sincronizar a comunicação;
- *Chip Select* (CS) seleção do escravo pelo mestre.

Cada escravo deve possuir seu sinal para controle da comunicação (CS), assim, o mestre é capaz de identificar e selecionar com qual periférico irá comunicar-se. Como o sinal SPI inclui um sinal de *clock*, não é necessário que os periféricos trabalhem na mesma taxa de transferência de dados. O requisito para sincronização é trabalhar-se com um sinal de *clock* menor do que a máxima frequência dos periféricos.

4 MATERIAIS E MÉTODOS

Esta seção descreve a implementação do sistema especificado na seção anterior a partir da conexão entre os módulos elencados para constituir o trabalho. Além disso, são pontuadas especificações requeridas ao projeto de hardware, considerações sobre a composição do sistema completo e o *software* necessário.

4.1 PROJETO DO HARDWARE

O projeto do hardware do sistema é composto por um computador de uma placa *Orange Pi Zero* e uma PCI contendo o ADS1299, suas conexões e componentes. Além disso, para possibilitar a operação do hardware, uma alimentação de 5 V e 2 A é fornecida para a *Orange Pi*, que por sua vez, encarrega-se de alimentar a PCI.

4.1.1 Placa de Circuito Impresso

O projeto de uma placa de circuito impresso envolve três etapas: definição de um esquemático, o desenho do leiaute e a confecção da placa física com seus componentes.

O esquemático consiste em um diagrama representativo de todos os componentes que serão utilizados e suas respectivas conexões. O leiaute é o desenho da placa com base no esquemático, considerando a espessura das trilhas, o tamanho e a disposição otimizada dos componentes além da definição de *layers* e vias. Então, a placa física é construída com base no desenho do leiaute.

O *Eagle* foi o *software* utilizado nas etapas de esquemático e leiaute e a PCI foi concebida fisicamente pela fabricante de placas de circuito impresso *OshPark*. A *OshPark* fornece um arquivo no formato *drc* que é lido pelo *software Eagle*. Este arquivo serve de parâmetro para o desenho da placa dentro das especificações que a empresa é capaz de concebê-la.

A placa de circuito impressa foi projetada com duas camadas e um tamanho real de 55,6 mm x 48,0 mm. Os componentes que foram agregados a ela através do ferro de solda são do tipo SMD (*surface-mount device*). O *design* do projeto PCI pode ser observado na Figura 4.1. A *OshPark* delimita o tamanho do *design* de PCIs de duas camadas: mínimo 10 mil, máximo 260 mil (*OshPark*, 2017). O *design* concebido para este trabalho tem especificação mínima de 40 mil e máxima 118 mil. A unidade mil é usada no sistema inglês de medidas, normalmente mede o comprimento de corpos vistos com microscópios e em medidas de espessuras de áreas técnicas. Na construção de PCIs, representa o

tamanho da broca a ser utilizada na perfuração; 1 mil é equivalente a 0,0254 mm ou 25,4 μm .

O esquemático da placa de circuito foi desenhado como uma inspiração do esquemático do *datasheet* do KIT *front-end* ADS1299-FE TI (2016) disponibilizado pela *Texas Instruments*. A *Texas Instruments* (TI) é fabricante do conversor A/D ADS1299 utilizado neste trabalho. Além disso, trabalhos como o de Feuer, Adam (2016) foram usados para nortear a concepção do projeto.

A PCI permite a entrada do sinal através de um conector do tipo *header* (2x12) à direita da placa. O sinal é conduzido a filtros passa baixa analógicos com frequência de corte de 6,9 kHz e então levados até o ADS1299. Após coleta e conversão, os dados são disponibilizados para leitura através da comunicação SPI. Estes sinais são disponibilizados para leitura e processamento através de um conector do tipo *header* (2x13) que pode ser visualizado à esquerda do leiaute; este conector concebe a conexão da PCI com o módulo *Orange Pi*.

Ainda, a PCI permite polarizar o sistema em duas configurações:

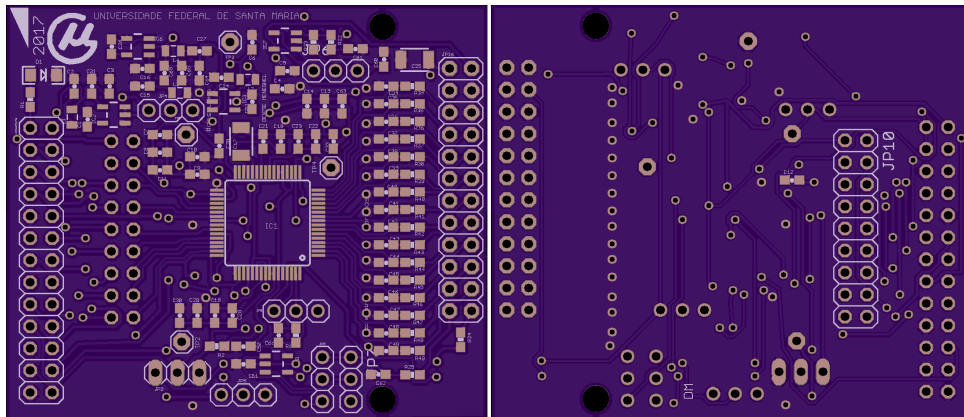
- Configuração unipolar de alimentação: 0 V a +5 V
- Configuração bipolar de alimentação: -2,5 V a +2,5 V

Estes modos estão disponíveis para alimentação devido ao fato de o conversor ADS1299 operar com as duas opções de alimentação. A configuração física (através de *jumpers*) obedece as especificações listadas a seguir. A identificação de conectores e numeração de pinagem está disponível no esquemático, apêndice B.

- Unipolar
 - JP4: ligação entre pinos 1 e 2 (+5 V) em AVDD;
 - JP5: ligação entre pinos 2 e 3 (AGND) em AVSS;
- Bipolar
 - JP4: ligação entre pinos 2 e 3 (+2,5 V) em AVDD;;
 - JP5: ligação entre pinos 1 e 2 (-2,5 V) em AVSS;

Em resumo, a PCI foi projetada para ser alimentada externamente (AVDD de 5 V e DVDD de 3,3 V) e prover a alimentação unipolar (0 V - +5 V) ou bipolar (-2,5 V - +2,5 V) para o conversor A/D nas suas entradas AVSS e AVDD, conforme previsto no *datasheet*. Além disso, foram instalados reguladores de tensão (TPS72325DBVT, TPS73225DBVT e TPS60403DBVT) da *Texas Instruments*. Estes reguladores de tensão também fornecem as opções de alimentação unipolar e bipolar à PCI através dos *jumpers* JP4 e JP5. A *Orange Pi* provê a energia para a PCI (5 V analógicos e 3,3 V digitais).

Figura 4.1 – *Design* do projeto PCI pré-impressão.



Fonte: Autor.

O projeto conta com 4 entradas diferenciais de sinais analógicos que também podem constituir 4 entradas simples (*single ended*) utilizando um eletrodo de referência, se assim configurados. Os sinais analógicos entram no circuito através de conectores 2x12 do tipo *header*, são filtrados e então roteados até o ADS1299.

A *Texas Instruments* disponibiliza três modelos de ADS1299: um com 4 canais de aquisição, um com 6 canais de aquisição e outro com 8 canais de aquisição. O projeto de hardware suporta todos os modelos, embora o CI utilizado neste trabalho seja o modelo de 4 canais.

O conversor analógico-digital permite operar tanto com o *clock* interno, quanto com um *clock* externo. Para construir um sistema flexível às duas configurações, o projeto prevê um arranjo para habilitar esta opção. Então, a partir de JP3 é possível escolher se será usado seu *clock* interno (jumper 2-3) ou externo (jumper 1-2). Para este projeto, utilizou-se o *clock* interno do ADS1299.

Para a comunicação SPI, utilizam-se os sinais dos pinos \overline{CS} (39), SCLK (40), DIN (34), DOUT (43) como CS, SCK, MOSI e MISO da comunicação SPI respectivamente, já citados na seção 3.2 Protocolo de Comunicação SPI. Para isso, garantiu-se que estes sinais estivessem presentes no *header* que foi acoplado à *Orange Pi* para comunicação. Como decisão de projeto, optou-se por adicionar um conector intermediário entre os sinais digitais de saída do ADS e o conector ligado à *Orange Pi* com o objetivo de versatilizar configurações de GPIOs, obter sinais de medição e facilitar o *debug*. Como apoio à comunicação SPI, alguns sinais digitais extras são emitidos pelo ADS1299, são eles: \overline{DRDY} (47), START (38), \overline{PWDN} (35), detalhados na seção 4.2 Projeto de *software*. Todos estes, utilizando-se das GPIOs disponíveis na *Orange Pi*.

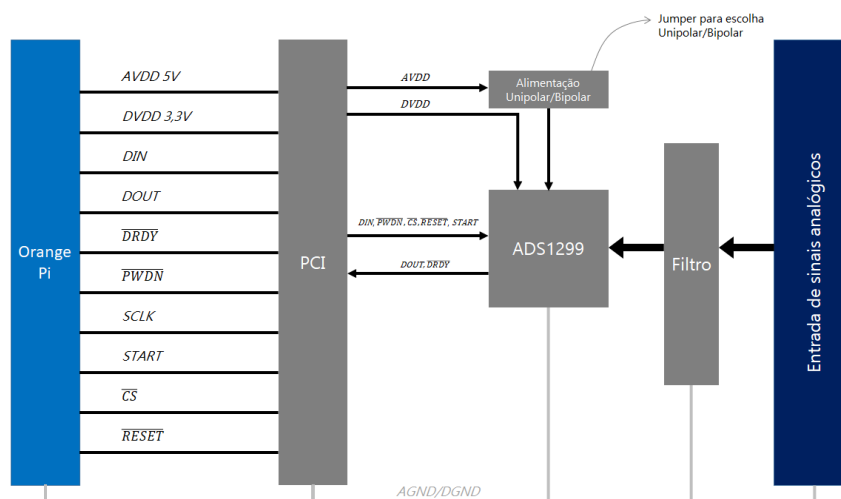
A Tabela 4.1 explicita a conexão do ADS1299 com a *Orange Pi* através do *header* nomeado JP2 no esquemático do projeto e a Figura 4.2 ilustra simplificada os blocos que compõem o hardware projetado.

Tabela 4.1 – Relação de sinais transmitidos do ADS12299 para a *Orange Pi Zero*.

Sinal ADS12299	Pino Opi
DIN	SPI1 MOSI
DOUT	SPI1 MISO
\overline{DRDY}	GPIO1
START	GPIO0
\overline{CS}	SPI1 CS
SCLK	SPI1 CLK
\overline{PWDN}	GPIO19
\overline{RESET}	GPIO2
DVDD	3,3 V
AVDD	5 V
AGND	GND

Fonte: Autor.

Figura 4.2 – Hardware projetado.



Fonte: Autor.

Adicionados todos os componentes supracitados e suas configurações, incluiu-se ao projeto de hardware um LED para identificar quando o sistema encontra-se em operação e, além deste, quatro pontos de teste de tensão com o propósito de mensurar facilmente os níveis de tensão imprescindíveis para o funcionamento acurado do sistema. Os pontos de teste (possuindo o *ground* como referência) são os seguintes:

- TP1: AVDD_TEST_POINT deve possuir +5 V na configuração unipolar e +2,5 V na configuração bipolar;
- TP2: AVSS_TEST_POINT deve possuir 0 V na configuração unipolar e -2,5 V na configuração bipolar;

- TP3: AGND_TEST_POINT deve ser zero (referência);
- TP4: VREFP_TEST_POINT deve ser AVSS + 4,5 V.

4.1.2 Atributos da conversão

Conhecendo-se a amplitude do sinal fornecido pelo gerador de funções, $20\mu\text{V}$, considerando os 24 bits de resolução do conversor, tem-se uma escala de quantização, calculada pela Equação 4.1. O delta é o tamanho de cada intervalo, então, o erro máximo para cada valor a ser convertido corresponde ao valor médio de cada intervalo ($\frac{\Delta}{2}$). A Tabela 4.2, expõe os dados relativos às propriedades dos dados analisados. Considera-se $N = 2^{24}$.

$$\Delta = \left[\frac{2 * 20\mu\text{V}}{2^{24}} \right] \quad (4.1)$$

Tabela 4.2 – Variáveis da conversão analógico digital.

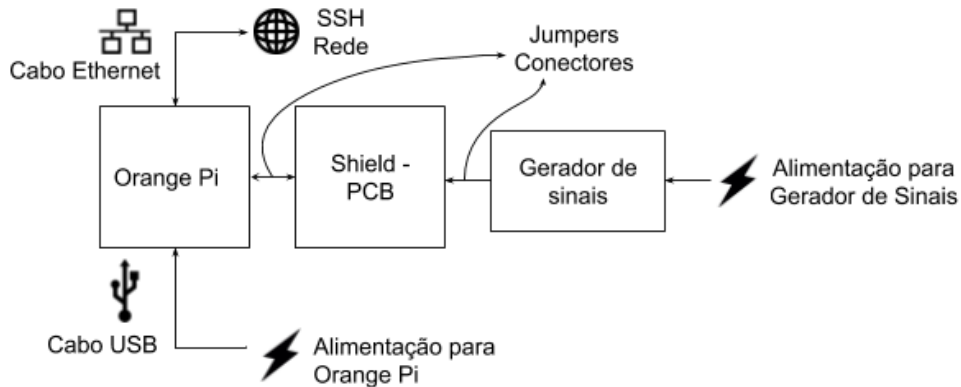
Sinal	Fórmula	Valor
Amplitude do sinal injetado	A	+/-10 μV
Número de bits de resolução	b	24 bits
Variação máxima	$\Delta = \frac{2A}{N}$	1,19*10 ⁻¹²
Erro máximo	$\epsilon^2 = \frac{\Delta^2}{2}$	5,96 *10 ⁻¹³
Potência média	$S = \frac{A^2}{2}$	2*10 ⁻¹⁰
SNR (dB)	SNR (dB) = 1,76 + 6,02b	146 dB

Fonte: Autor.

4.1.3 Composição do Sistema

O sistema é acessado através da conexão SSH, necessitando um cabo *Ethernet* para tal. Um cabo USB é usado para alimentar a *Orange Pi* e, assim, fornecer energia para o conjunto. O gerador de sinais é conectado à uma fonte de energia separadamente. A Figura 4.3 ilustra a montagem referida.

Figura 4.3 – Montagem do sistema: alimentação e conexão.



Fonte: Autor.

Em resumo, o projeto de hardware inclui a conexão dos sinais de entrada ao conversor analógico digital, realizando os tratamentos de sinais apropriados (filtros) e a transmissão dos sinais - agora digitais - para um computador de uma placa, através da comunicação SPI.

4.2 PROJETO DE SOFTWARE

Para realizar a interface de comunicação SPI entre o ADS1299 e o módulo *Orange Pi Zero*, faz-se uso de um *software*. Este *software* faz a configuração do modo de comunicação SPI (CPOL e CPHA), da frequência da comunicação, da inicialização dos registradores e da transmissão de dados.

Além disso, define um protocolo que interliga a porta manipulada em *software* com seu respectivo pino físico na *Orange Pi*. Essa ligação é realizada através da biblioteca OPi.GPIO (OPi-GPIO, 2017) e os pinos são acessados através da nomenclatura BCM. Mais informações sobre a numeração dos pinos BCM encontram-se no Anexo A - Nomenclatura BCM.

De acordo com o *datasheet* ADS1299 (2012), existem registradores internos que podem ser acessados através do barramento SPI utilizando-se os pinos \overline{CS} , SCLK, DIN e DOUT. O pino \overline{CS} habilita e desabilita o fluxo de dados. Sempre que estiver em nível baixo, a comunicação é admitida. O pino SCLK é o *clock* da interface SPI, responsável pelo sincronismo durante o recebimento de comandos e envio de informações. O pino DIN realiza a troca de informações no sentido do módulo para o ADS1299 e o pino DOUT transmite informações no sentido contrário, do ADS1299 para o módulo *Orange Pi*.

Considerando que, através da nomenclatura BCM, tem-se controle sobre os sinais digitais e seus pinos, além dos 4 sinais da comunicação SPI, faz-se uso dos sinais

\overline{PWDN} , \overline{RESET} , $START$, \overline{DRDY} presentes respectivamente nos pinos 35, 36, 38 e 47 do ADS1299 e atribuídos às GPIOs GPIO19, GPIO2, GPIO0 e GPIO1 da *Orange Pi* conforme ilustrados na Tabela 4.1. As funções destes sinais são:

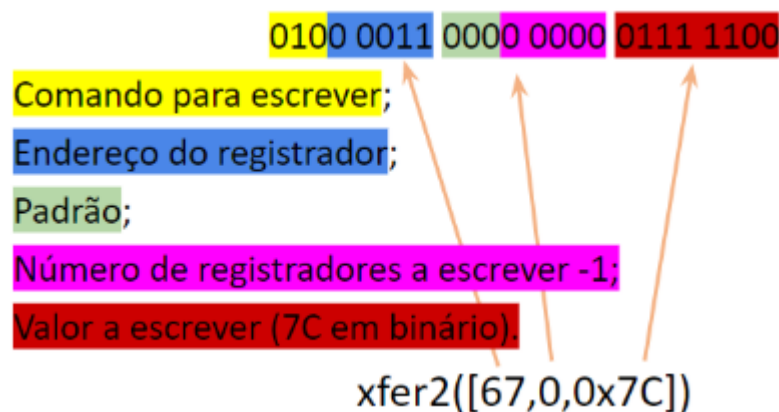
- \overline{PWDN} desliga o conversor quando em nível baixo;
- \overline{RESET} : reinicia o conversor quando em nível baixo;
- $START$: inicia a comunicação quando em nível alto;
- \overline{DRDY} : indica término de conversão e dado pronto para leitura (*data ready*).

Com a correlação BCM, pode-se manipular estes sinais em *software*. \overline{PWDN} é o pino 23, \overline{RESET} é o pino 25, $START$ é o pino 27 e \overline{DRDY} é o pino 17. Todos eles respondem aos comandos da biblioteca OPI.GPIO.

Deve ser incluída ao *software* a biblioteca *spidev* que permite a comunicação SPI. As funções da biblioteca SPI utilizadas neste trabalho são: *spi.open()*, responsável por iniciar o canal de comunicação com o mestre e um escravo em específico, *xfer2()* responsável por enviar e receber dados dos registradores e *spi.close()* incumbida de encerrar o canal de comunicação SPI após o término da aquisição.

Para uma operação de leitura ou escrita são enviados 24 bits através da função *xfer2()*. A Figura 4.4 ilustra o formato que os dados devem obedecer para escrita nos registradores e estabelecer-se um fluxo de dados SPI.

Figura 4.4 – Formato de transferência de dados e exemplo de uso da função *xfer2()* para uma escrita.



Para realizar-se uma leitura, os comandos são análogos; o código para leitura é 001 e, o dado lido, é armazenado no terceiro byte. O envio do terceiro byte gera os *clocks* necessários para que um valor seja lido.

Além destes comandos de escrita e leitura de registradores, o ADS1299 possui comandos de sistema e comandos de leitura de dados. Os comandos de sistema, enviados através da função *xfer2()* refletem no comportamento geral do sistema (WAKEUP, STANDBY, RESET, START, STOP). Os comandos de leitura de dados determinam o momento em que o conversor encontra-se em configuração interna ou em aquisição de dados/conversão (RDATA, SDATA, RDATA). O Quadro 4.1 demonstra os comandos disponíveis para programação em *software* e seus valores.

Quadro 4.1 – Comandos disponíveis no ADS1299.

Comando	Descrição	Valor
WAKEUP	Sai do modo standby	02h
STANDBY	Entra no modo standby	04h
RESET	Reinicia o conversor	06h
START	Inicia conversão	08h
STOP	Termina a conversão	0Ah
RDATA	Habilita a leitura de dados contínua	10h
SDATA	Cancela a leitura de dados contínua	11h
RDATA	Habilita a leitura de dados única	12h

Fonte: Adaptado de ADS1299 (2012).

O modo de leitura de dados utilizado neste trabalho é o RDATA. Neste modo, os dados são convertidos continuamente a partir do momento em que o conversor entre em operação.

Para que o conversor entre em operação, devem obedecer-se algumas considerações. De acordo com o *datasheet*, ao energizar-se o ADS1299, deve-se aguardar o oscilador iniciar seu funcionamento (este trabalho usa o oscilador interno do conversor A/D). Após este período, deve-se configurar \overline{PWDN} e \overline{RESET} em nível alto e aguardar $t_{por} = 128$ ms até que seja reiniciado. Após esta reinicialização, deve assegurar-se que a tensão em VCAP1 seja maior que 1,1 V. Todo este processo, na prática, leva em torno de 5 segundos para ocorrer e, então, o sistema encontra-se pronto para conversões.

Tendo realizado este procedimento e considerando que por padrão o ADS1299 inicia realizando conversões continuamente, deve-se interromper esta conversão (enviando o comando SDATA) e aguardar um período de acomodação para iniciar a configuração dos registradores. O Quadro 4.2 exibe a configuração individual dos registradores utilizada neste trabalho, já os quadros 4.3 e 4.4 explicam a nível de bit de configuração, para exemplo, como este valor é alcançado.

Após a configuração dos registradores, deve-se dar início à comunicação SPI através do comando START = 1 e à conversão através do comando RDATA. Com isso, o

Quadro 4.2 – Configuração individual dos registradores e seus endereços.

Endereço	Registrador	Valor	Observação
00h	ID	1Ch	Identifica o ADS1299-4.
01h	CONFIG1	D6h	Configuração da frequência de amostragem do ADS.
02h	CONFIG2	C0h	Configurações de teste.
03h	CONFIG3	60h	Configurações de polarização.
04h	LOFF	00	Fixação correta dos eletrodos.
05h	CH1SET	0h	Configuração individual do canal 1 de aquisição.
06h	CH2SET	0h	Configuração individual do canal 2 de aquisição.

Fonte: Adaptado de ADS1299 (2012).

Quadro 4.3 – Configuração individual do registrador CONFIG1.

Bit	Valor
7	1: Reservado
6	0: Daisy-chain 1: Multiple readback
5	0: Saída de <i>clock</i> desabilitada 1: Saída de <i>clock</i> habilitada
4:3	10: Reservado
2:0	000: 16 kSPS 001: 8 kSPS 010: 4 kSPS 011: 2 kSPS 100: 1 kSPS 101: 500 SPS 110: 250 SPS

Fonte: ADS1299 (2012).

conversor inicia sua operação e aguarda-se a finalização da primeira conversão. Quando um dado termina de ser convertido, o ADS1299 emite esta informação através de uma *flag*, a porta \overline{DRDY} . Então, para capturar os dados convertidos, basta observar quando esta porta transita do nível alto para o nível baixo. Em *software*, isso implica na criação de uma *thread* que monitora continuamente este sinal e realize o processo de armazenamento dos dados prontos. O fluxo de operação descrito pode ser observado na Figura 4.5.

São recebidos 15 bytes a cada aquisição. O primeiro byte é sempre C0, seguido de dois bytes que devem ser ignorados, totalizando 3 bytes de *header*. Após estes 3 primeiros bytes, são recebidos os dados do canal 1, do canal 2, do canal 3 e do canal 4. Cada canal adquirido possui 3 bytes (24 bits), de acordo com a resolução do conversor, totalizando um envio de 15 bytes a cada conversão ($3 \times 4 + \text{header}$).

O conversor fornece dados em números binários de 24 bits formatados em complemento de dois. Portanto, deve-se providenciar uma forma de conversão destes dados

Quadro 4.4 – Configuração individual do registrador CHnSET.

Bit	Valor
7	0: Operação normal
	1: Canal desligado
6:4	Ganho PGA
	000: 1
	001: 2
	010: 4
	011: 6
	100: 8
	110: 24
3	Conexão SRB2
	0: Aberto
	1: Fechado
2:0	Entrada do canal
	000: Entrada normal
	001: Curto circuito
	010: Medida de polarização
	011: Medida de MVDD
	100: Sensor de temperatura
	101: Sinal de teste
	110: Eletrodo positivo driver
111: Eletrodo negativo driver	

Fonte: ADS1299 (2012).

binários para sua forma decimal em volts correspondente. Para isso, utilizam-se funções de tratamento em *software*. O tamanho de um código LSB que associa o valor convertido a seu correspondente em volts é dado pela Equação 4.2.

$$1LSB = \frac{2*V_{ref}}{2^{24} * Ganho} \quad (4.2)$$

Considerando que VREF = 2 V e o ganho está configurado em 1, o tamanho do código LSB para efetuar-se a conversão binário para volts é de 0,0000002384185791015625.

As funções utilizadas para manipular o dado coletado e transformá-lo para a unidade volts foram:

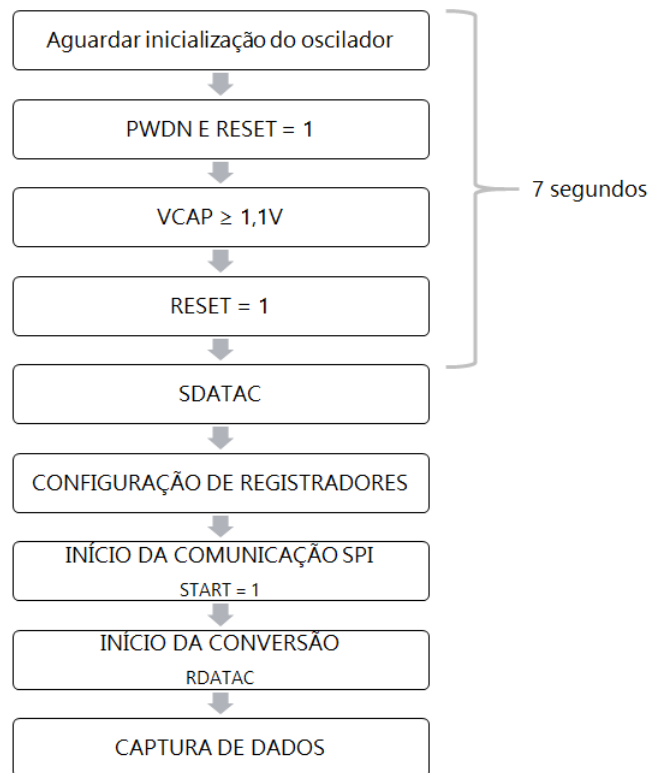
- SPI_readMultipleBytes: Função para adquirir os dados do ADS1299 em seu formato binário de 24 bits e registra esta informação em um arquivo de texto;
- conv24bitsToFloat: Função para converter os 24 bits coletados na aquisição para seu equivalente em volts, considerando o complemento de 2 do formato de dados. Além disso, utiliza a variável LSB para escalar o resultado na sua tensão equivalente;
- drdycallback: Interrupção ativada pela *thread*, inicia o tratamento dos dados no momento em que o conversor AD acusa que uma conversão foi concluída e está disponível para leitura;

Cada um dos quatro canais de aquisição pode ser configurado independentemente através de seu respectivo registrador. Como podem ser tratados individualmente, o *software* que exibe a forma gráfica dos dados em volts, mostra 4 diferentes formas de ondas, uma para cada canal conforme Figura 4.6. Esta exibição é realizada com o auxílio da biblioteca *matplotlib*, também em Python. Os dados são gravados na *Orange Pi* no formato de imagem PNG e são explorados no capítulo 5.

Como citado anteriormente, cada canal tem sua entrada configurada individualmente. Isso pode ser realizado por uma configuração de multiplexador do ADS1299 através do *software*. Cada canal tem um registrador correspondente para configuração, que determina:

- Ganho de conversão A/D (1, 2, 4, 6, 8, 12 ou 24);
- Modo de entrada:
 - Normal;
 - Curto circuito;
 - Medição para teste de ruído do dispositivo;
 - Medição da tensão de alimentação;

Figura 4.5 – Fluxo de inicialização para operação do conversor analógico-digital.

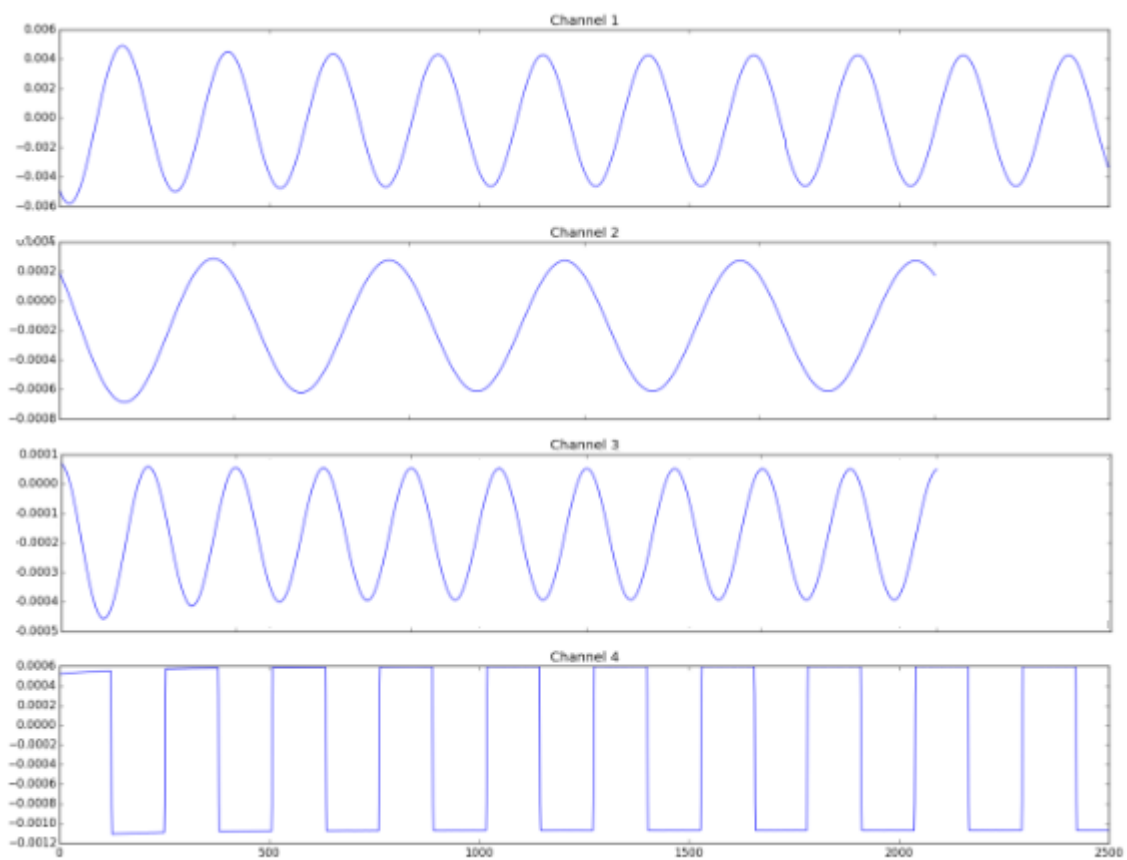


Fonte: Autor.

- Sensor de temperatura;
- Sinal de teste;
- Eletrodo positivo como driver;
- Eletrodo negativo como driver.

Isso significa que, em uma aquisição de 4 canais, pode-se, por exemplo: 1) capturar uma oscilação elétrica no modo normal ao mesmo tempo em que 2) averigua-se a temperatura do conversor, 3) verifica-se se o sinal de teste está sendo exibido conforme o determinado pela *Texas Instruments* e 4) deixa-se um canal em curto circuito (sua leitura deve ser estável em zero).

Figura 4.6 – Exemplo de resultado de uma aquisição com diferentes entradas e configurações nos canais.



Fonte: Autor.

5 RESULTADOS

Alguns cenários de teste foram elaborados para validar o funcionamento do sistema de aquisição de dados EEG. Nestes cenários, sinais analógicos conhecidos (como por exemplo, um sinal senoidal) foram injetados nos canais diferenciais da PCI. Para validar o sistema, o mesmo sinal conhecido deveria ser disponibilizado na sua forma discreta na *Orange Pi*.

Com o objetivo de analisar a acurácia da captura e conversão de sinais para uso em aplicações EEG, optou-se por realizar estes testes com características mais próximas de um sinal real: amplitudes de $10 \mu\text{V}$ a $100 \mu\text{V}$ nas faixas de frequência de 2 Hz a 40 Hz.

A menor amplitude de sinal que o dispositivo usado como gerador de funções é capaz de gerar está na faixa de $20 \mu\text{V}$. Esta amplitude foi escolhida para os cenários de testes por representar o caso mais difícil a ser avaliado e possivelmente o mais suscetível a distorções.

Para avaliar se a aquisição foi realizada corretamente e as características da onda inserida no sistema foram preservadas durante todo percurso no sistema, utilizou-se o *software Scilab* para reproduzir o sinal, efetuar as comparações e calcular seu desempenho.

Os sinais foram capturados sem introduzir ganhos no ADS1299, desta forma, o sistema foi submetido às condições extremas ao realizar as aquisições.

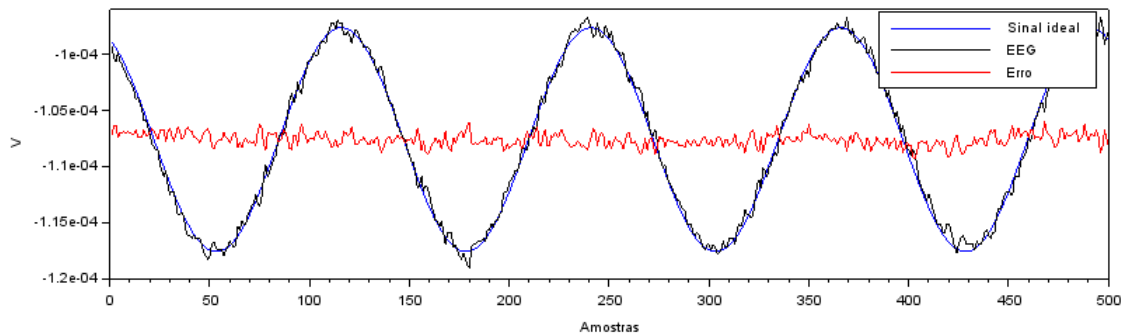
5.1 AVALIAÇÃO DOS SINAIS

Com o objetivo de analisar-se o comportamento dos dados adquiridos em cada canal, alguns cenários de teste foram elaborados. Estes cenários, que buscaram reproduzir características de sinais de eletroencefalograma, foram coletados a 250 amostras por segundo.

A Figura 5.1 apresenta o resultado de uma aquisição de 2 Hz e ganho unitário, juntamente com o sinal gerado pelo *Scilab*, considerado ideal e o ruído, resultado da comparação entre os dois sinais. Foram analisados sinais de 2 Hz, 5 Hz, 10 Hz, 20 Hz e 35 Hz no propósito de replicar ondas do tipo *Delta*, *Theta*, *Alpha*, *Beta* e *Gamma*, respectivamente.

A amplitude do sinal analógico injetado foi de $20 \mu\text{V}$, a amplitude que o sinal atingiu no resultado digital foi de $22,65 \mu\text{V}$. A potência do sinal, calculada pela Equação 5.1, é de $11,61 \text{ nW}$ e a potência do ruído, $0,0003438 \text{ nW}$, o que resulta em uma relação sinal-ruído SNR de $45,3 \text{ dB}$. A Figura 5.2 apresenta o comportamento da SNR frente à variação da frequência do sinal adquirido. O Apêndice E expande os resultados das aquisições.

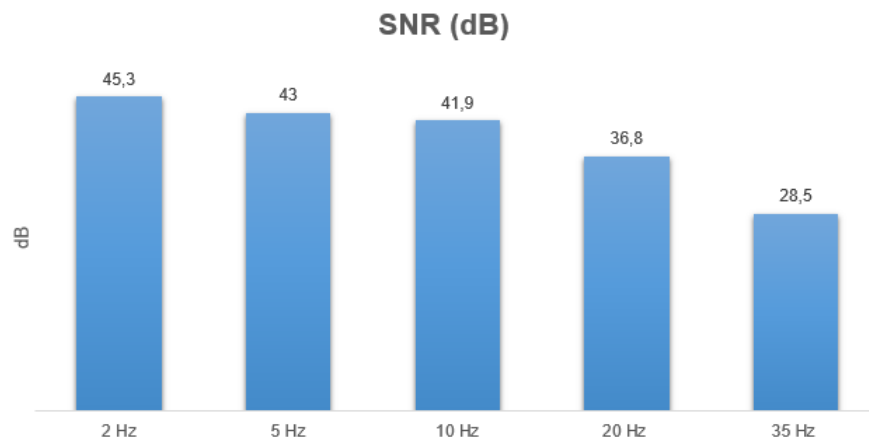
Figura 5.1 – Aquisição de sinal senoidal de 2 Hz



Fonte: Autor.

$$\text{SNR} = \frac{\text{Potência do sinal}}{\text{Potência do ruído}} = \frac{\frac{1}{N} \sum_{i=0}^{N-1} \text{sinal}_i^2}{\frac{1}{N} \sum_{i=0}^{N-1} \text{ruído}_i^2} \quad (5.1)$$

Figura 5.2 – Relação Sinal-Ruído dos sinais ensaiados.



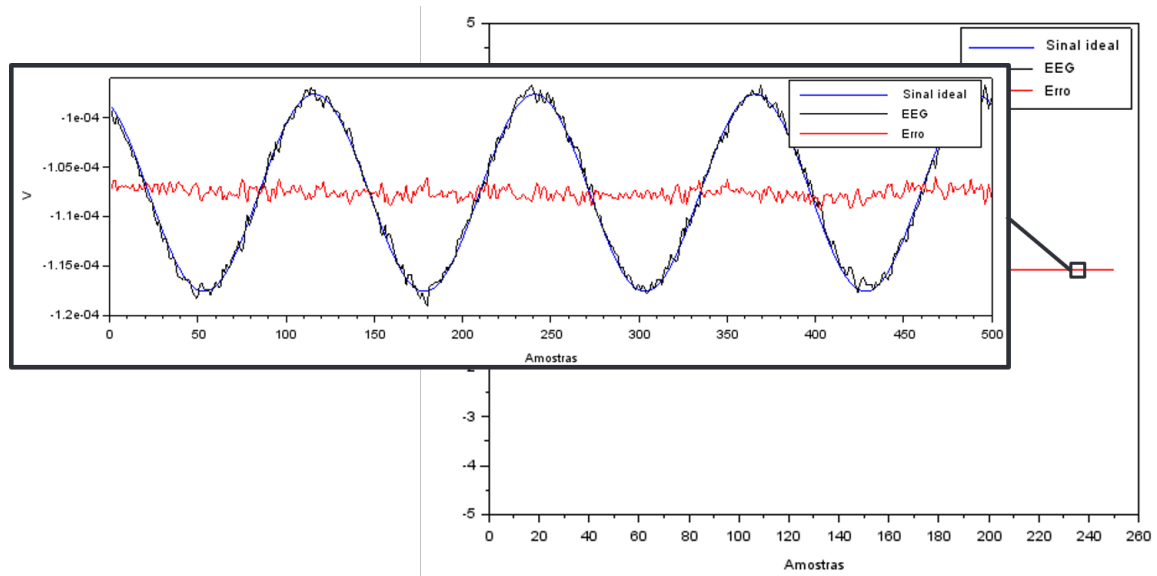
Fonte: Autor.

Nestas circunstâncias, deve-se considerar que o sinal oriundo do gerador não é ideal, sua resolução é menor que a resolução do conversor analógico-digital, gerando um ruído de quantização. Além disso, o sinal é submetido a um sistema sujeito a contaminações em seus meios físicos e pode deteriorar-se com o ruído eletromagnético do próprio gerador.

Além disso, como não são atribuídos ganhos ao converter-se o sinal, a amplitude de 20 μV utiliza uma fração dos 24 bits disponíveis para reconstruir o sinal digitalmente. A amplitude que um sinal pode atingir para ser representado dentro das especificações do conversor é expressa pela Equação 5.2 e a Figura 5.3 ilustra a resolução a qual o sinal foi submetido.

$$\text{Full Scale} = \frac{2V_{REF}}{Gain} \quad (5.2)$$

Figura 5.3 – Proporção do sinal amostrado dentro da faixa de amplitude disponível para representação.



Fonte: Autor.

Nestas circunstâncias, pode-se afirmar que o sistema apresentou resultados satisfatórios dentro das condições experimentadas.

5.2 VIABILIDADE ECONÔMICA

Dispositivos de aquisição de sinais de eletroencefalograma podem custar desde USD 500,00 em categoria de desenvolvimento (Open BCI, 2014), até USD 50.000,00 (ETG, 2018) na categoria comercial, utilizada em aplicações clínicas. Este trabalho, compara-se a um sistema de desenvolvimento, que foi projetado e concebido desde seu princípio, ainda que protótipo.

A Tabela 5.1 consolida os custos aproximados dos materiais utilizados para a idealização do projeto. O Apêndice A lista individualmente os componentes que foram utilizados para a composição da placa de circuito impresso.

Não foram contabilizados os custos de equipamentos de laboratório como: gerador de funções, ferro de solda, solda, computador *desktop*, analisador lógico ou qualquer outro material que não foi de uso exclusivo deste trabalho.

Tabela 5.1 – Custos de construção do sistema.

Material	Valor
<i>Orange Pi Zero</i>	R\$ 50,00
ADS1299-4	R\$ 97,00
PCI - fabricação	R\$ 23,00
Reguladores de tensão	R\$ 18,27
Amplificadores Operacionais	R\$ 13,02
<i>Jumpers e headers</i>	R\$ 5,00
Cabos USB e <i>Ethernet</i>	R\$ 25,00
Resistores e Capacitores SMD	R\$ 20,00
Total	R\$ 251,29

Fonte: Autor.

6 CONCLUSÃO

A proposta deste trabalho parte da motivação de adquirir-se sinais de baixa amplitude para monitorar a atividade elétrica cerebral de um indivíduo. Também atua no objetivo de produzir dados para o campo de pesquisa de eletroencefalograma sem depender de bancos de dados disponíveis na rede. Com isso, entende-se que o horizonte de pesquisa na área de micro sinais, como o EEG, é ampliado.

Mesmo que apenas sejam considerados os custos dos materiais, o trabalho tem potencial econômico para facilitar o acesso a este tipo de tecnologia e informação aos profissionais de saúde; prevenindo doenças e/ou acidentes e melhorando a qualidade de vida das pessoas.

Além disso, mostra-se um avanço quanto a detenção da tecnologia pela Universidade Federal de Santa Maria, uma vez que proporciona acesso a dados de difícil obtenção e, portanto, pouco explorados pela área computacional e de engenharia. No mesmo sentido, outro aspecto a ser considerado é a oportunidade de transferência da tecnologia desenvolvida no ambiente acadêmico para o meio empresarial, com a construção de um equipamento eficiente e comercial, em versões futuras.

A correção dos erros de projeto da PCI é um passo importante para o avanço do trabalho. Além disso, pode-se eliminar alguns dos conectores instalados para teste, reduzindo a quantidade de *jumpers* e por sua vez, a suscetibilidade a ruídos. O projeto em uma PCI maior, para facilitar a soldagem e a separação dos sinais analógicos e digitais no projeto do *design* podem melhorar a acurácia do sistema.

Adquirir alguns biossinais reais evidencia-se como a próxima etapa para validar o funcionamento preciso do dispositivo de aquisição para, posteriormente, construir um banco de dados e permitir o estudo das oscilações do cérebro em pessoas saudáveis ou não.

Suas próximas versões podem incluir uma alimentação com baterias, escalando seu nível de portabilidade. Além disso, como sugestão para futuros trabalhos, pode-se trabalhar para transmitir dados do módulo computador em placa para um dispositivo móvel através de uma comunicação sem fio; como por exemplo a comunicação Wireless já disponível para uso no módulo *Orange Pi* e, então, trabalhar-se no intuito de um sistema de aquisição em tempo real.

A principal contribuição deste trabalho, entende-se, é colaborar na transformação de sistemas de captura de eletroencefalograma estacionários, com fio e pesados em dispositivos portáteis, inteligentes, sem fio, confortáveis e acurados.

REFERÊNCIAS BIBLIOGRÁFICAS

ADS1299. **Datasheet ADS1299 Analog-to-Digital Converter for EEG and Biopotential Measurements, Low-Noise, 4-, 6-, 8-Channel, 24-Bit.** [S.l.], 2012. 81 p. Acesso em 29 ago. 2017. Disponível em: <<http://www.ti.com/lit/ds/symlink/ads1299.pdf>>.

Armbian. **Orange Pi Power Supply:** Adequate power supply for the orange pi zero. Armbian, 2018. Acesso em 12 mar 2018. Disponível em: <<https://forum.armbian.com/topic/6466-adequate-power-supply-for-the-orange-pi-zero/>>.

BORGES, F. S. Análise de sinais eletroencefalográficos. **Conferência de Estudos em Engenharia Elétrica**, 2008.

DHIYAAL-JUMEILY. A novel method of early diagnosis of alzheimer's disease based on eeg signals. **The Scientific World Journal**, v. 2015, n. 931387, p. 11, 2014.

EBRAHIMI, T. Recent advances in brain-computer interfaces. **IEEE 9th Workshop on Multimedia Signal Processing**, 2008.

ETG. **ETG 4000 near-infrared Spectroscopy (NIRS) System:** Applications. Phillips, 2018. Acesso em 16 jun. 2018. Disponível em: <<https://www.egi.com/research-division/nirs-system>>.

Feuer, Adam. **HackEEG - ADS1299 Shield:** Arduino due shield for ti ads1299 eeg system on a chip. GitHub, 2016. Acesso em 04 abr 2017. Disponível em: <<https://github.com/adamfeuer/hackeeg-shield>>.

MELO, E. M. d. S. S. Maria do Carmo Barros de. **ASPECTOS CONCEITUAIS EM TELES-SAÚDE.** Belo Horizonte: Editora UFMG, 2006.

MIHAJLOVIC, Z. I. V. Wearable, wireless eeg solutions in daily life applications: What are we missing? **IEEE Journal of Biomedical and Health Informatics**, p. 21, 2014.

Open BCI. **OpenBCI Online Store:** Arduino-compatible, 8-channel neural interface with a 32-bit processor. OpenBCI, 2014. Acesso em 04 fev 2018. Disponível em: <<https://shop.openbci.com/products/cyton-biosensing-board-8-channel?variant=3895863854>>.

OPI-GPIO. **OPI.GPIO: Orange Pi Zero RPi.GPIO compatibility library.** 2017. Acesso em 10 fev 2018. Disponível em: <<http://opi-gpio.readthedocs.io/en/latest/api-documentation.html>>.

Orange Pi. **Orange Pi Zero.** 2018. Acesso em 16 jun 2018. Disponível em: <<http://www.orangepi.org/orangepi-zero/>>.

OshPark. **Drill Specs.** OshPark, 2017. Acesso em 19 mai 2017. Disponível em: <<https://docs.oshpark.com/submitting-orders/drill-specs/>>.

PENG, H. Design and application of a novel wearable eeg system for e-healthcare. 2011.

PERTENCE, A. J. **Amplificadores Operacionais e Filtros Ativos.** [S.l.]: Bookman, 2015.

PINEGGER, A. Evaluation of different eeg acquisition systems concerning their suitability for building a brain-computer interface: Case studies. **The Scientific World Journal**, v. 2015, n. 931387, p. 11, 2014.

Raspberry Pi B+. **Raspberry Pi Model B+ GPIO Header Pin-out**. 2014. Acesso em 19 mar 2018. Disponível em: <<https://www.raspberrypi-spy.co.uk/2014/07/raspberry-pi-b-gpio-header-details-and-pinout/#prettyPhoto/0/>>.

SCHALK, G. Automatic eeg processing for the early diagnosis of traumatic brain injury. **World Automation Congress (WAC)**, 2016.

TEPLAN. Fundamentals of eeg measurement. 2002.

TEXAS INSTRUMENT. **EEG Front-End Performance Demonstration Kit: User's guide**. [S.l.], 2016. 64 p. Disponível em: <<http://www.ti.com/lit/ug/slau443b/slau443b.pdf>>.

APÊNDICE A – COMPONENTES PARA CONSTRUÇÃO DA PLACA DE CIRCUITO IMPRESSO

Para a construção da placa de circuito impresso desenvolvida neste trabalho foram necessários os seguintes componentes e quantidades:

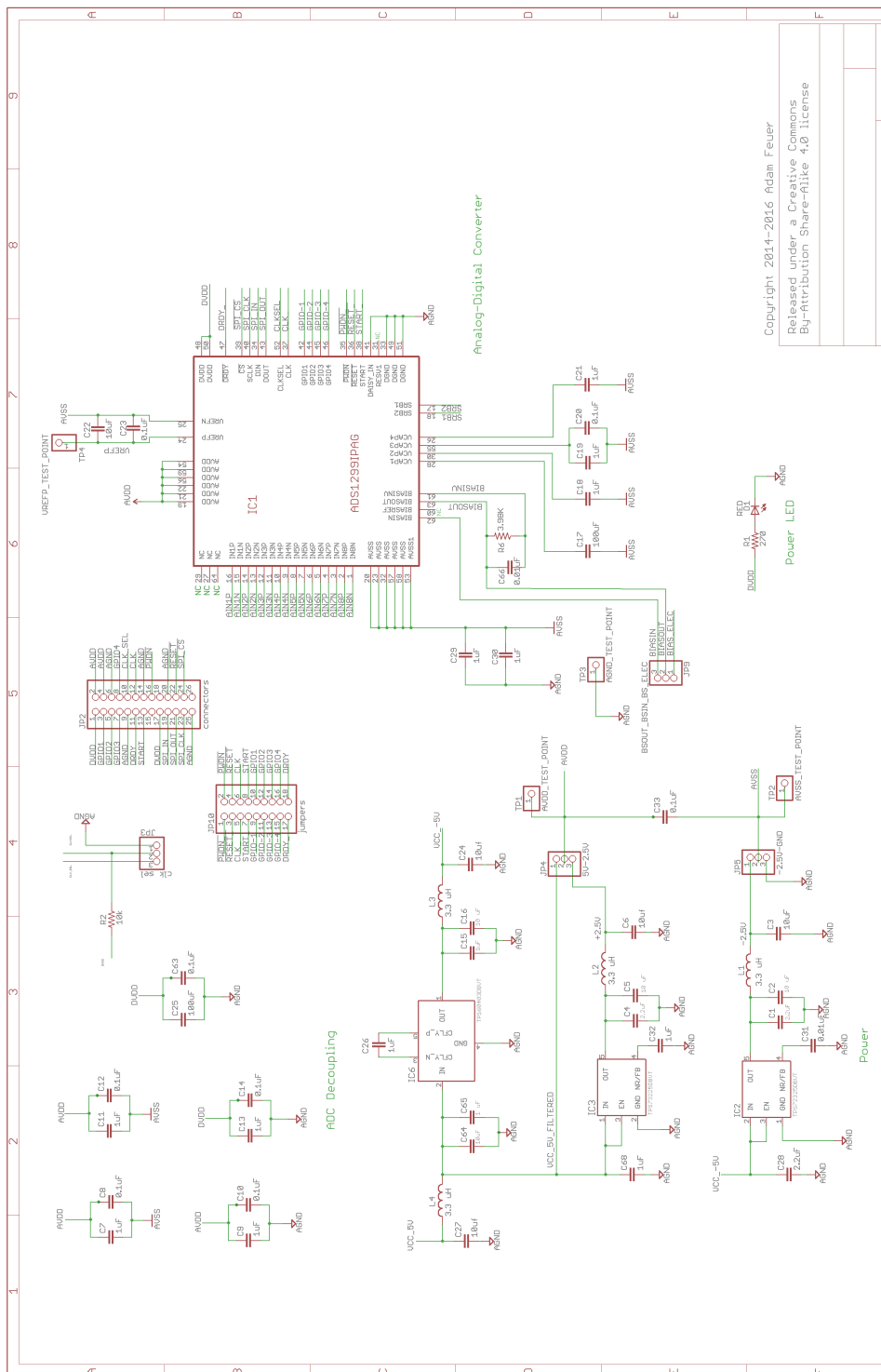
Quadro A.1 – Componentes utilizados na placa de circuito impresso.

Tipo	Característica	Quantidade
Capacitor 0603	4 nF	17
	0,1 μ F	8
	0,01 μ F	2
	1 μ F	18
	2,2 μ F	3
	10 μ F	9
Capacitor 1210	100 μ F	2
Resistor 0603	270 Ω	1
	10 k Ω	1
	3,98 k Ω	1
	2 M Ω	1
	4,99 k Ω	18
Indutor	3.3 μ H	4
Regulador de tensão	TPS72325DBV	1
	TPS73225DBVT	1
	TPS60403DBVT	1
Amplificador Operacional	OPA376DBV	2
Led	RED1206	1
<i>header</i> PINHD	2x13	1
	1x13	7
	2x9	1
	2x12	1
	1x1	4

Fonte: Autor.

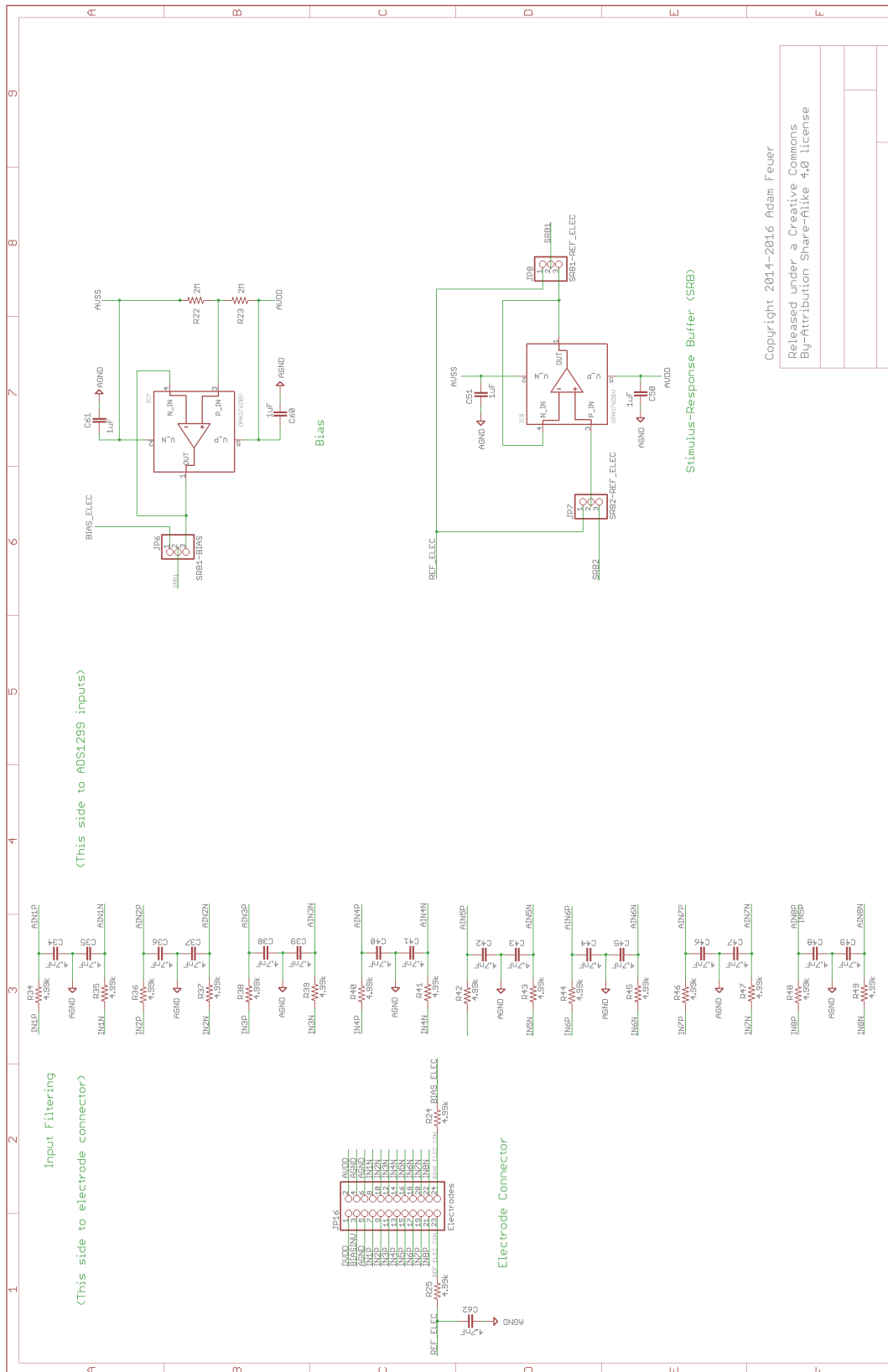
APÊNDICE B – ESQUEMÁTICO DO PROJETO

Figura B.1 – Esquemático do projeto no *software Eagle* parte 1.



Fonte: Adaptado de Feuer, Adam (2016) e TI (2016).

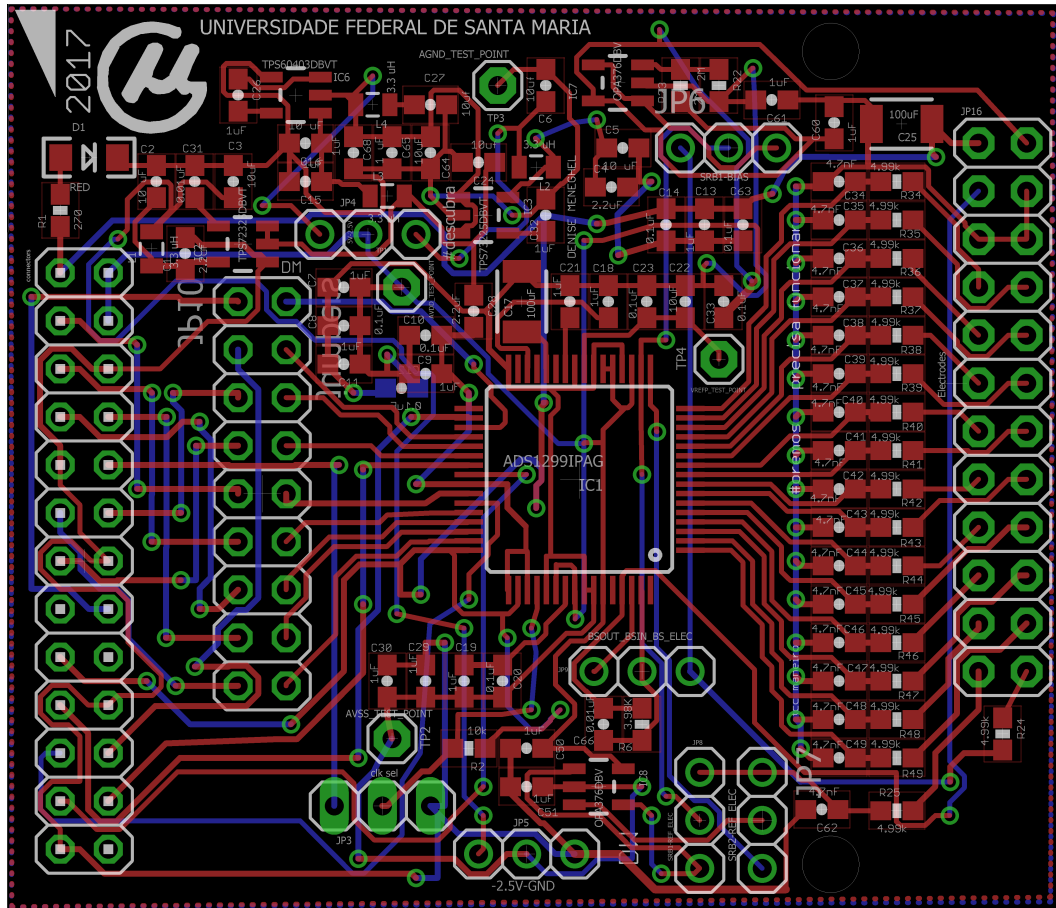
Figura B.2 – Esquemático do projeto no software Eagle parte 2.



Fonte: Adaptado de Feuer, Adam (2016) e TI (2016).

APÊNDICE C – DESIGN DO PROJETO

Figura C.1 – Design do projeto no software Eagle.



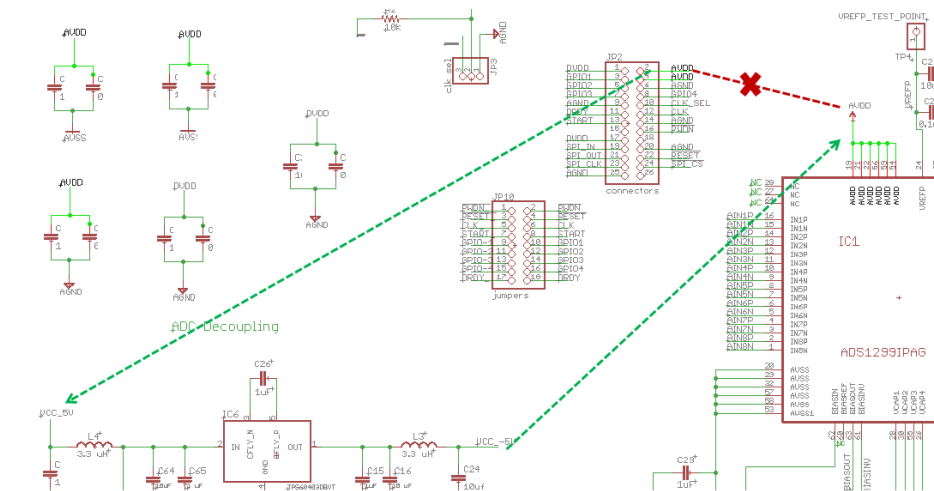
Fonte: Autor.

APÊNDICE D – ERRO DE PROJETO

O projeto de hardware foi baseado no KIT *front-end* ADS1299-FE (TI, 2016) e também na proposta de Feuer, Adam (2016). No entanto, um erro no projeto do esquemático exigiu uma adaptação física de correção. O erro é especificado a seguir: Ao invés de conectar-se a alimentação proveniente da *Orange Pi* aos reguladores de tensão da PCI, conectou-se, por engano, diretamente à entrada do ADS1299. Desta maneira, foi necessário o rompimento físico desta ligação e posterior conexão com os reguladores instalados. Esta conexão posterior foi idealizada através de um fio de cobre isolado.

Além disso, os sinais *ground* digital e *ground* analógico foram equivocadamente interligados, causando instabilidade no funcionamento no sistema. Em uma próxima versão, as conexões digitais e analógicas devem ser projetadas em áreas separadas na PCI, ou, pelo menos, com a máxima isolamento possível.

Figura D.1 – Erro de projeto: demonstração didática.



Fonte: Autor.

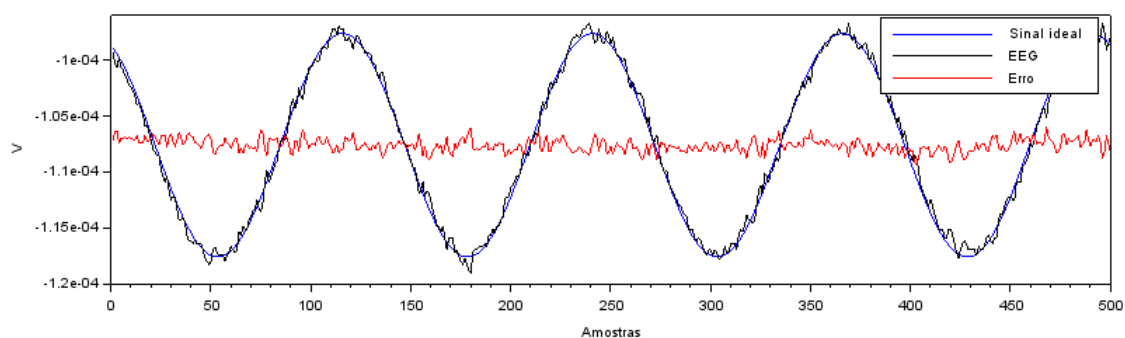
APÊNDICE E – AMPLIAÇÃO DOS RESULTADOS

Tabela E.1 – Relação Sinal-Ruído para cada sinal ensaiado em ganho unitário.

F	SNR (dB)
2 Hz	45,3
5 Hz	43
10 Hz	41,9
20 Hz	36,8
35 Hz	28,5

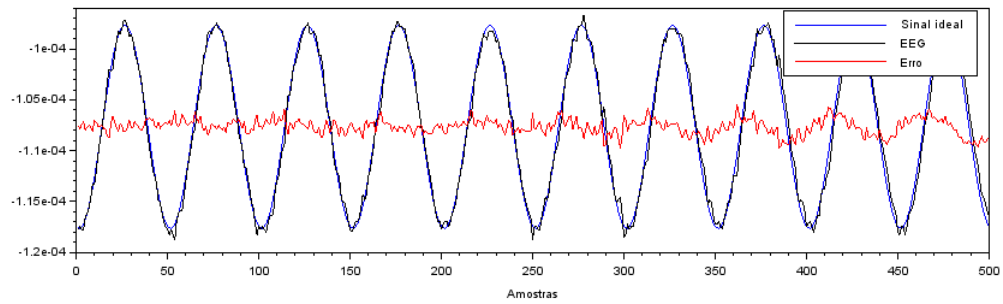
Fonte: Autor.

Figura E.1 – Aquisição de sinal senoidal de 2 Hz.



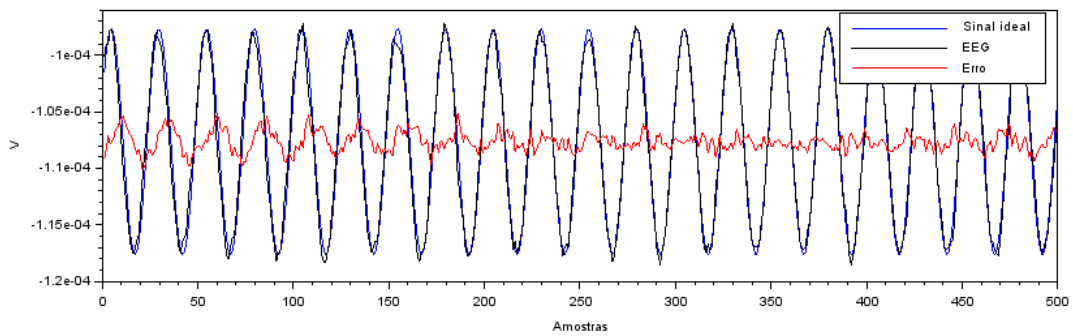
Fonte: Autor.

Figura E.2 – Aquisição de sinal senoidal de 5 Hz.



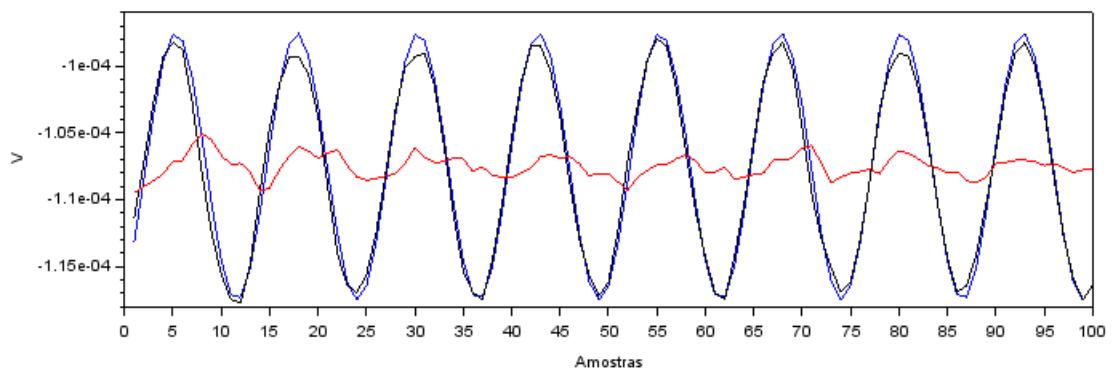
Fonte: Autor.

Figura E.3 – Aquisição de sinal senoidal de 10 Hz.



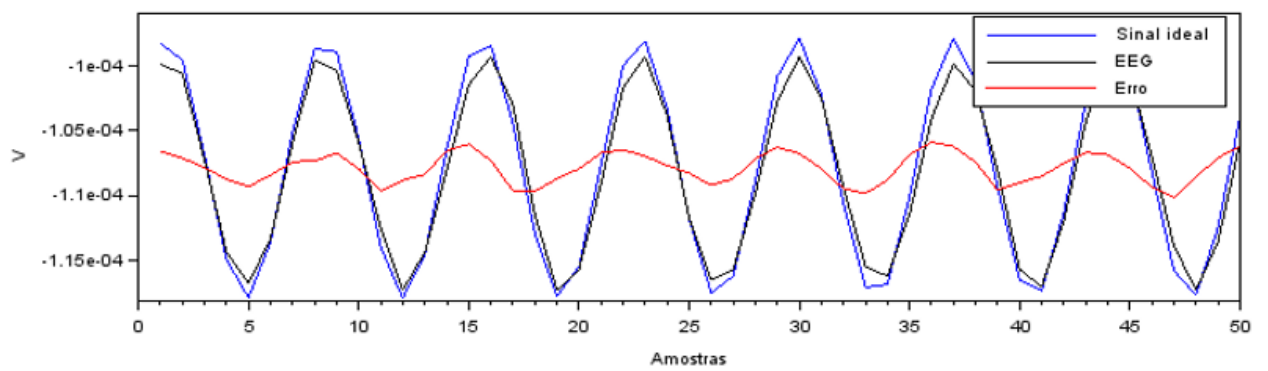
Fonte: Autor.

Figura E.4 – Aquisição de sinal senoidal de 20 Hz.



Fonte: Autor.

Figura E.5 – Aquisição de sinal senoidal de 35 Hz.



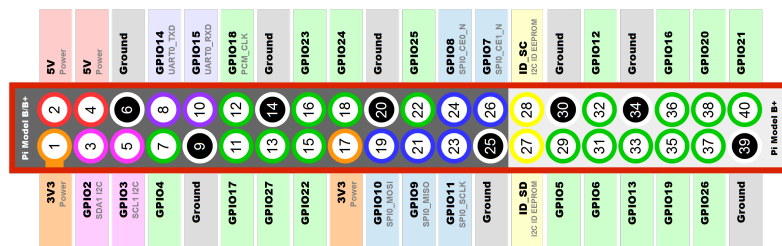
Fonte: Autor.

ANEXO A – NOMENCLATURA BCM

Existem duas maneiras de nomear os pinos físicos de uma *Orange Pi Zero* através de sua biblioteca OPi.GPIO. A primeira delas é a nomenclatura física da placa, isso significa que o mesmo número representado na placa física será utilizado no *software*.

A segunda maneira é utilizar a nomenclatura BCM (referentes ao número dos canais *broadcom* SOC). Ao utilizar-se desta nomenclatura, faz-se necessária um diagrama de correlação *software* x hardware (OPi-GPIO, 2017). A Figura A.1 contém o diagrama correspondente aos pinos do módulo Raspberry Pi B+, nomenclatura compatível com a *Orange Pi* em seus primeiros 26 pinos. A nomenclatura BCM foi escolhida no Projeto de *software* deste trabalho.

Figura A.1 – Pinout Raspberry Pi B+ compatível com *Orange Pi*.



Fonte: Raspberry Pi B+ (2014).