



UFSM

TESE DE DOUTORADO

**PRINCÍPIO DE INTEGRAÇÃO DE
CIRCUITOS DE AUXÍLIO À COMUTAÇÃO:
O ESTUDO DO CASO ZVT**

Luciano Schuch

PPGEE

Santa Maria, RS, Brasil

2007

**PRINCÍPIO DE INTEGRAÇÃO
DE CIRCUITOS DE AUXÍLIO À COMUTAÇÃO:
O ESTUDO DO CASO ZVT**

por

Luciano Schuch

Tese de Doutorado submetida ao Programa de Pós-Graduação em Engenharia Elétrica, Área de Controle de Processos, da Universidade Federal de Santa Maria (UFSM, RS) como requisito parcial para a obtenção do grau de **Doutor em Engenharia Elétrica.**

PPGEE

Santa Maria, RS, Brasil

2007

**Universidade Federal de Santa Maria
Centro de Tecnologia
Programa de Pós-Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,
aprova a Tese de Doutorado

**PRINCÍPIO DE INTEGRAÇÃO
DE CIRCUITOS DE AUXÍLIO À COMUTAÇÃO:
O ESTUDO DO CASO ZVT**

elaborada por
Luciano Schuch

como requisito parcial para obtenção do grau de
Doutor em Engenharia Elétrica

COMISSÃO EXAMINADORA:

José Renes Pinheiro, Dr.
(Presidente/Orientador)

Hernan Emilio Tacca, PhD. (UBA, Argentina)

Adriano Péres, Dr. (FURB)

Humberto Pinheiro, PhD. (UFSM)

José Eduardo Baggio, Dr. (UNIFRA)

Santa Maria, 10 de dezembro de 2007.

“All that is necessary for the triumph of evil is for good men to do nothing”

Edmund Burke (1729-1797)

A Deus,

Aos meus pais Vitor e Olézia,

A minha esposa

Crislei Daiana Oliveira Siqueira Schuch

AGRADECIMENTOS

Ao Prof. José Renes Pinheiro pela orientação desta pesquisa, sempre buscando novos caminhos e maneiras para transpormos as barreiras encontradas ao longo desta caminhada, sem fim, pelo conhecimento. Nunca se esquecendo do lado pessoal e espiritual tão importantes para o desenvolvimento do homem.

Ao professore Hélio L. Hey, pela amizade, conhecimento e experiência transmitidos no decorrer do doutorado, contribuindo de forma relevante para elaboração desta Tese.

Aos colegas do GEPOC e em especial ao Cassiano Rech e Jumar Russi que sempre de uma forma ou de outra ajudaram no desenvolvimento deste trabalho.

À Universidade Federal de Santa Maria, o CNPq e a CAPES pelo apoio financeiro.

Aos meus irmãos Vitor, Juliana e Cristiana pela amizade, carinho e compreensão durante todos os momentos de minha vida.

Aos meus pais Vitor e Olézia pelo amor, apoio e sobre tudo pelos constantes ensinamentos desde os primeiros passos de minha vida até hoje e, sempre.

A minha esposa e companheira Crislei pelo amor, dedicação, cobranças e compreensão nas horas difíceis. O que tornou esta longa caminhada mais prazerosa e gratificante.

Índice

Índice de Figuras	xiv
Índice de Tabelas	xx
Simbologia e Abreviaturas.....	xxi
Resumo.....	xxv
Abstract.....	xxvi
Capítulo 1	27
Introdução	27
1.1 Contribuições e Escopo da Tese	36
Capítulo 2	38
Princípio de Integração de Circuitos de Auxílio à	
Comutação.....	38
2.1 Introdução	38
2.2 Nomenclatura Genérica para o Processo de Comutação dos	
Conversores de Potência	41
2.3 Princípio de Integração de Circuito de Auxílio à Comutação.....	44
2.4 Regra para Obtenção de CACIs	47

2.5	Aplicações das Regras para Obtenção de CACI às UPSs.....	55
2.5.1	Estágio de Entrada de uma UPS (<i>boost – buck</i>).....	55
2.5.2	Estágio de Entrada de uma UPS (<i>boost + bidirecional</i>)	63
2.5.3	Regras aplicadas à UPS completa 1 (<i>boost, buck e full-bridge</i>).....	67
2.5.4	Regras aplicadas à UPS completa 2 (<i>boost, bidirecional e full-bridge</i>)	75
2.6	Conclusões	78
Capítulo 3		79
O Processo de Comutação Integrado		79
3.1	Introdução	79
3.2	O Processo de comutação Integrado.....	79
3.2.1	Interação Série	80
3.2.2	Interação Paralela	83
3.3	Metodologia de Projeto	83
3.4	Análise da energia envolvida no processo de comutação.....	85
3.4.1	Equacionamento do Conversor <i>boost</i> ZVT clássico	87
3.4.2	Equacionamento do Processo de Comutação Integrado.....	93
3.5	Conclusões	103
Capítulo 4		105
Novos Estágios de Entrada de UPS Utilizando CACI		
.....		105
4.1	Introdução	105

4.1.1	Novos Estágios de Entrada de UPSs com Comutação Integrada Tipo Série	106
4.1.2	Novos Estágios de Entrada de UPSs com Comutação Integrada do Tipo Paralela.....	111
4.1.3	Novos Estágios de Entrada de UPSs com Comutação Integrada do Tipo Série e Paralela.....	114
4.2	Conclusões	116
Capítulo 5		117
Análise e Projeto dos Sistemas Utilizando o CACI 117		
5.1	Introdução	117
5.2	Estágio de entrada utilizando o conversor bidirecional sem o CACI	118
5.3	Análise e projeto do CACI proposto (Figura 2-19)	122
5.3.1	Princípio de funcionamento do sistema utilizando o CACI.....	124
5.3.2	Procedimento de projeto.....	132
5.3.3	Exemplo de projeto.....	136
5.4	Análise e projeto do CACI proposto (Figura 4-4)	137
5.4.1	Princípio de funcionamento do sistema utilizando o CACI.....	139
5.5	Análise e projeto dos estágios de entrada utilizando CACI da seção 2.5.1	148
5.5.1	Exemplo de Projeto e Resultados de Simulação	150
5.6	Análise e projeto da UPS utilizando CACI da seção 2.5.3.....	154
5.7	Conclusões	155
Capítulo 6		156

Resultados Experimentais.....	156
6.1 Introdução	156
6.2 Protótipo da topologia 5 proposta.....	157
6.3 Protótipo da topologia 16 proposta.....	165
6.4 Protótipo das topologias apresentadas na seção 2.5.1	171
6.5 Protótipo da UPS proposta na seção 2.5.3.....	176
6.6 Protótipo da UPS proposta na seção 2.5.4.....	183
6.7 Conclusões	190
Capítulo 7	191
Conclusões Gerais e Trabalhos a Serem	
Desenvolvidos	191
7.1 Trabalhos Científicos Publicados.....	194
7.2 Trabalhos a serem desenvolvidos.....	196
Capítulo 8	197
Referências Bibliográficas	197
Apêndice A.....	210
Fontes Ininterruptas de Energia	210
A.1. Introdução	210
A.2. Principais Distúrbios na Rede Pública de Energia.....	214
A.3. Tipos de UPS	217

A.4. Estágio de Entrada de uma UPS	240
A.5. Banco de Baterias	246
A.6. Sistema de Controle e de Gerenciamento de UPSs.....	259
A.7. Conclusões	260

Índice de Figuras

Figura 1-1. Princípio de integração proposto.	35
Figura 1-2. Princípio de integração proposto aplicado a sistemas com n células PWM.	36
Figura 2-1. Célula PWM.	41
Figura 2-2. Principais Conversores PWM: (a) conversor <i>boost</i> simplificado; (b) conversor <i>buck</i> simplificado; (c) sentido da corrente no conversor <i>boost</i> e (d) sentido da corrente no conversor <i>buck</i> .	42
Figura 2-3. Exemplos do tipo de comutação presente em: (a) Sepic – tipo <i>boost</i> e (b) Zeta – tipo <i>buck</i> .	43
Figura 2-4. Tipo de comutação: (a) braço de inversor; (b) comutação tipo <i>boost</i> (c) comutação tipo <i>buck</i> .	43
Figura 2-5. Processo de comutação suave convencional.	45
Figura 2-6. Princípio de integração proposto.	45
Figura 2-7. Princípio de integração proposto aplicado a sistemas com n células PWM.	46
Figura 2-8. Sinais de comando de quatro células PWM de um multiconversor.	49
Figura 2-9. Pólos auxiliares: (a) somente comutações tipo <i>boost</i> e (b) somente comutações tipo <i>buck</i> .	50
Figura 2-10. Ramo auxiliar para interligar as células e/ou ao pólo auxiliar.	51
Figura 2-11. Circuito de Potência simplificado do estágio de entrada utilizado (<i>boost-buck</i>).	56
Figura 2-12. Ramo auxiliar adicionado ao modo normal.	57
Figura 2-13. Sistemas integrados obtidos: (a) <i>boost</i> assistindo <i>buck</i> – topologia 1; (b) <i>buck</i> assistindo <i>boost</i> – Topologia 2 e (c) liberdade para definir qual comutação irá assistir a outra – Topologia 3.	59
Figura 2-14. Estágio de entrada com CAC independentes.	60
Figura 2-15. CACI final para o estágio de entrada (<i>boost + buck</i>) de uma UPS.	63
Figura 2-16. Circuito de Potência Simplificado do estágio de entrada utilizado (<i>boost-bidirecional</i>).	63
Figura 2-17. Ramo auxiliar para o modo <i>backup</i> .	64
Figura 2-18. Sistema resultante – simplificação dos ramos auxiliares (não publicada) – Topologia 4.	65
Figura 2-19. Sistema resultante – variação do CACI – Topologia 5.	66
Figura 2-20. Circuito de potência da UPS (<i>boost, buck e full-bridge</i>).	67
Figura 2-21. Circuito de potência simplificado da UPS (<i>boost, buck e full-bridge</i>).	67
Figura 2-22. Modos de operação e tipo de comutação: (a) modo normal A: uma comutação tipo <i>boost</i> e duas comutações tipo <i>buck</i> , (b) modo normal B: duas comutações tipo <i>boost</i> e uma	

comutação tipo <i>buck</i> , (c) modo <i>backup</i> A: uma comutação tipo <i>boost</i> e uma comutação tipo <i>buck</i> e (d) modo <i>backup</i> B: duas comutações tipo <i>boost</i> .	70
Figura 2-23. Ramo auxiliar: (a) modo normal A, (b) modo normal B, (c) modo <i>backup</i> A e (d) modo <i>backup</i> B.	72
Figura 2-24. Sistema resultante da análise dos ramos auxiliares.	73
Figura 2-25. Adição dos interruptores auxiliares – Topologia 6.	73
Figura 2-26. CACI final para a UPS (<i>boost</i> , <i>buck</i> e <i>full-bridge</i>) – Topologia 7.	75
Figura 2-27. Circuito de potência da UPS (<i>boost</i> , <i>bidirecional</i> e <i>full-bridge</i>).	75
Figura 2-28. CACI porposto para a UPS [36] (<i>boost</i> , <i>bidirecional</i> e <i>full-bridge</i>) – Topologia 8.	76
Figura 2-29. Modos de operação UPS (<i>boost</i> , <i>bidirecional</i> e <i>full-bridge</i>): (a) e (b) modo normal; (c) e (d) modo <i>backup</i> .	77
Figura 3-1. CACI proposto em [32].	81
Figura 3-2. Comando do estágio de entrada proposto em [32].	81
Figura 3-3. Passo 1: (a) plano de fase; (b) circuito equivalente e (c) ilustração do primeiro passo.	82
Figura 3-4. Passo 2: (a) plano de fase; (b) circuito equivalente e (c) ilustração do segundo passo.	83
Figura 3-5. Conversor <i>Boost</i> ZVT.	87
Figura 3-6. Corrente de entrada I_{in}	91
Figura 3-7. Corrente ressonante ($i_{Lr}(t)$) para três valores de I_{in} .	91
Figura 3-8. Valor eficaz da corrente ressonante elevado ao quadrado.	92
Figura 3-9. Energia reativa circulante.	92
Figura 3-10. Estágio de entrada com CACI.	94
Figura 3-11. Corrente ressonante para o sistema com CACI e com CAC convencional: a) $I_{boost} = 20A$ e $I_{buck} = 2A$; b) $I_{boost} = 10A$ e $I_{bat} = 2A$.	100
Figura 3-12. Corrente quadrática total.	101
Figura 3-13. Energia total.	101
Figura 3-14. Energia Total em função de I_{boost} e I_{buck} .	102
Figura 3-15. Corrente ressonante dos sistemas apresentados em [32].	103
Figura 4-1. Topologias propostas utilizando o conversor buck como carregador de baterias: (a) topologia 9; (b) topologia 10; (c) topologia 11; (d) topologia 12.	107
Figura 4-2. Principais formas de ondas teóricas do processo de comutação dos circuitos apresentados na Figura 4-1.	109
Figura 4-3. Topologias propostas utilizando o conversor Zeta como carregador de baterias: (a) topologia 13; (b) topologia 14.	110
Figura 4-4. Topologias propostas utilizando o conversor bidirecional para interface entre o barramento CC e o banco de baterias: (a) topologia 15; (b) topologia 16.	111
Figura 4-5. Topologias utilizando o CACI II, que utilizam como carregador de baterias o conversor: (a) <i>Forward</i> (topologia 17); (b) <i>Flyback</i> (topologia 18).	112
Figura 4-6. Principais formas de ondas do processo de comutação para as topologias 17 e 18.	113

Figura 4-7. Topologias utilizando o CACI II, que utilizam como carregador de baterias o conversor: (a) SEPIC (topologia 19); (b) SEPIC isolado (topologia 20).	113
Figura 4-8. Topologias como carregador de baterias: (a) <i>Forward</i> com dois interruptores (topologia 21); (b) <i>Flyback</i> com dois interruptores (topologia 22).	114
Figura 4-9. Principais formas de ondas do processo de comutação para as topologias 21 e 22.	115
Figura 4-10. Topologias como carregador de baterias: (a) <i>Push-pull</i> (topologia 23) e (b) <i>Half-Bridge</i> (topologia 24).	116
Figura 5-1. Diagrama de uma UPS <i>double conversion</i> , com um conversor bidirecional para interface entre o banco de baterias e o barramento CC.	119
Figura 5-2. Circuito elétrico de estágio de entrada de uma UPS <i>double conversion</i> , com um conversor bidirecional para interface entre o barramento CC e o banco de baterias.	120
Figura 5-3. Conversores que compõem o estágio de entrada sob análise: (a) pré-regulador; (b) pré-regulador + <i>buck</i> ; (c) <i>boost</i> .	121
Figura 5-4. Topologia proposta em [44].	122
Figura 5-5. Etapas de operação no modo I [44].	127
Figura 5-6. Principais formas de ondas teóricas no modo I [44].	128
Figura 5-7. Etapas de operação Modo II: Etapas 1-5 [44].	130
Figura 5-8. Etapas de operação Modo II: Etapas 6-11 [44].	131
Figura 5-9 Principais formas de onda no Modo II [44].	131
Figura 5-10. Etapa de acréscimo de corrente ressonante no modo III [44].	132
Figura 5-11. Plano de Fase do processo de ressonância.	135
Figura 5-12. Ábaco para o projeto do indutor L_r .	137
Figura 5-13. Topologia proposta em [37].	137
Figura 5-14 Etapas de operação no modo I [37].	142
Figura 5-15. Principais formas de onda teóricas no modo I [37].	143
Figura 5-16. Etapas de operação no modo II e III: Etapas 1-10 [37].	146
Figura 5-17. Etapas de operação no modo II e III: Etapas 11-13 [37].	147
Figura 5-18. Principais formas de ondas teóricas nos modos II e III [37].	147
Figura 5-19. Topologia apresentada na seção 2.5.1: (a) <i>boost</i> assistindo <i>buck</i> , (b) <i>buck</i> assistindo <i>boost</i> e (c) liberdade de escolha.	148
Figura 5-20. Resultado de simulação – corrente ressonante (i_{Lr}): (a) <i>boost</i> assistindo <i>buck</i> ($C_{boost} = C_{buck} = 480\text{pF}$) e (b) <i>buck</i> assistindo <i>boost</i> ($C_{boost} = 480\text{pF}$ e $C_{buck} = 2,7\text{nF}$).	153
Figura 5-21. Resultado de simulação – corrente ressonante (i_{Lr}): (a) <i>boost</i> assistindo <i>buck</i> ($C_{boost} = C_{buck} = 480\text{pF}$) e (b) CAC ZVT convencional ($C_{boost} = C_{buck} = 480\text{pF}$).	153
Figura 5-22. CACI aplicado a UPS obtida na 2.5.3.	154
Figura 6-1. Protótipo da topologia 7 montado no laboratório.	157
Figura 6-2. (a) Tensão coletor-emissor (100V/div.) e sinal de comando (10V/div.) do interruptor S_1 ; (b) Tensão dreno-fonte (100V/div.) e sinal de comando (10V/div.) do interruptor S_3 (modo tensão).	159

Figura 6-3. (a) Sinal de comando (10V/div.) e corrente (5A/div.) através do interruptor auxiliar S_{a1} ; (b) tensão de flutuação imposta ao banco de baterias (50V/div.).	160
Figura 6-4. (a) Tensão sobre o interruptor S_1 (100V/div.) e sinal de comando do mesmo interruptor (10V/div.), e corrente através do indutor L_b (5A/div.); (b) Tensão sobre o interruptor S_3 (100V/div.) e sinal de comando do referido interruptor (10V/div.) - (modo corrente).	161
Figura 6-5. Conversor <i>buck</i> operando no modo corrente: corrente de carga do banco de baterias e corrente através do indutor L_b (1A/div.).	161
Figura 6-6. (a) tensão sobre o interruptor S_2 (100V/div.) e seu sinal de comando (10V/div.); (b) correntes através dos indutores L_b e L_f (5A/div.).	162
Figura 6-7. (a) Tensão de entrada (50V/div.) e corrente de entrada (5A/div.) do conversor pré- regulador; (b) Comparação do conteúdo harmônico injetado na rede pública com os limites imposto pela norma IEC 61000-3-2.	163
Figura 6-8. Rendimento do sistema proposto e do conversor operando sem o CACI.	164
Figura 6-9. Protótipo da topologia 8 montado no laboratório.	165
Figura 6-10. Processo de comutação durante o modo I: (a) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_2 e seu sinal de comando; (b) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_{a2} e seu sinal de comando.	167
Figura 6-11. Processo de comutação dos interruptores principais durante o modo II: (a) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_1 e seu sinal de comando; (b) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_3 e seu sinal de comando.	168
Figura 6-12. Processo de comutação dos interruptores auxiliares durante o modo II: (a) corrente através do interruptor S_{a1} e seu respectivo sinal do comando; (b) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_2 e seu respectivo sinal de comando.	169
Figura 6-13. Eficiência do conversor utilizando o CACI proposto e do conversor sem utilizar o CACI: (a) Modo I; (b) Modo II.	170
Figura 6-14. Rendimento do sistema proposto em função da variação na tensão de entrada durante o modo II.	171
Figura 6-15. <i>Boost</i> assistindo <i>buck</i> ($C_{boost} = C_{buck} = 1nF$): (a) comutação ZVT de S_{boost} (Ch1 – V_{GS} de S_{boost} ; Ch2 – V_{DS} de S_{boost} e Ch4 – i_{Lr}) e (b) comutação ZVT de S_{buck} (Ch1 – V_{GS} de S_{buck} ; Ch2 – V_{DS} de S_{buck} e Ch4 – i_{Lr}).	173
Figura 6-16. <i>Boost</i> assistindo <i>buck</i> ($C_{boost} = C_{buck} = 1nF$): (a) comutação ZVS de S_a (Ch1 – V_{GS} de S_{a2} ; Ch2 – V_{DS} de S_{a2} e Ch4 – i_{Lr}) e (b) comutação ZCS de S_a (Ch1 – V_{GE} de S_a e Ch4 – i_{Lr}).	174
Figura 6-17. <i>Buck</i> assistindo <i>boost</i> ($C_{boost} = 480pF$ e $C_{buck} = 3,3nF$): (a) comutação ZVT de S_{buck} (Ch1 – V_{GS} de S_{buck} ; Ch2 – V_{DS} de S_{buck} e Ch4 – i_{Lr}) e (b) comutação ZVT de S_{boost} (Ch1 – V_{GS} de S_{boost} ; Ch2 – V_{DS} de S_{boost} e Ch4 – i_{Lr}).	175
Figura 6-18. Comparação da eficiência das topologias: \blacklozenge <i>boost</i> assistindo <i>buck</i> ; \blacksquare <i>buck</i> assistindo <i>boost</i> \blacktriangle CAC ZVT convencional; x sistema sem CAC (comutação dissipativa).	176
Figura 6-19. Protótipo montado no laboratório da topologia da UPS proposta na seção 2.5.3.	176

Figura 6-20. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo <i>buck</i> : (a) sinal de comando e tensão sobre S_3 , tensão sobre S_1 e corrente através de L_{r1} ; (b) sinal de comando e tensão sobre S_3 , tensão sobre S_2 e corrente através de L_{r1} . _____	178
Figura 6-21. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo <i>buck</i> : (a) sinal de comando e tensão sobre S_{a2} e corrente através de L_{r1} ; (b) sinal de comando de S_{a1} e corrente através de L_{r1} . _____	179
Figura 6-22. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo <i>boost</i> : (a) sinal de comando e tensão sobre S_1 , tensão sobre S_4 e corrente através L_{r1} ; (b) sinal de comando e tensão sobre S_2 , tensão sobre S_1 e corrente através de L_{r1} . _____	180
Figura 6-23. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo <i>boost</i> : (a) sinal de comando e tensão sobre S_{a2} e corrente através L_{r1} ; (b) sinal de comando de S_{a1} e corrente através dos indutores L_{r1} e L_{r2} . _____	181
Figura 6-24. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo <i>boost</i> : (a) sinal de comando e tensão sobre S_1 e corrente através de L_{r1} ; (b) sinal de comando e tensão sobre S_4 e corrente através de L_{r2} . _____	182
Figura 6-25. Protótipo montado no laboratório da UPS proposta na seção 2.5.4. _____	183
Figura 6-26. Sinais de comando para os modos normal (Figura 2-29(a)) e <i>backup</i> (Figura 2-29(c)). _____	184
Figura 6-27. Resultados experimentais para o modo normal (Figura 2-29(a)): (a) comutação ZVT de S_1 ; (b) comutação ZVT de S_2 (Ch ₁ - 200V/div., Ch ₂ - 10V/div., Ch ₄ - 5A/div.). _____	185
Figura 6-28. Resultados experimentais para o modo normal (Figura 2-29(a)): (a) comutação ZVT de S_4 ; (b) comutação ZVT de S_7 (Ch ₁ - 200V/div., Ch ₂ - 10V/div., Ch ₄ - 5A/div.). _____	186
Figura 6-29. Resultados experimentais para o modo normal (Figura 2-29(a)): comutação ZCS de S_a (Ch ₁ - 10V/div., Ch ₄ - 5A/div.). _____	187
Figura 6-30. Resultados experimentais para o modo <i>backup</i> (Figura 2-29(c)): comutação ZVT de S_3 (Ch ₁ - 200V/div., Ch ₂ - 10V/div., Ch ₄ - 5A/div.). _____	187
Figura 6-31. Resultados experimentais para o modo <i>backup</i> (Figura 2-29(c)): (a) comutação ZVT de S_4 ; (b) comutação ZVT de S_7 (Ch ₁ - 200V/div., Ch ₂ - 10V/div., Ch ₄ - 5A/div.). _____	188
Figura 6-32. Resultados experimentais para o modo <i>backup</i> (Figura 2-29(c)): comutação ZCS de S_a (Ch ₁ - 10V/div., Ch ₄ - 5A/div.). _____	189
Figura 6-33. Rendimento do modo normal. _____	189
Figura A. 1. Diagrama de uma UPS <i>double conversion</i> . _____	212
Figura A. 2. Configuração básica de uma UPS <i>passive standby</i> . _____	219
Figura A. 3. Topologia de uma UPS <i>passive-standby</i> utilizada na patente da Alpha Technologies, Inc. [68]. _____	220
Figura A. 4. Topologia da UPS <i>passive standby</i> apresentada em [69]. _____	221
Figura A. 5 Topologia da UPS <i>passive standby</i> apresentada em [70]. _____	221
Figura A. 6. Topologia da UPS <i>passive standby</i> utilizada na patente da Phoenixtec Power Co., Ltd [71]: (a) diagrama de bloco e (b) circuito elétrico equivalente. _____	222

Figura A. 7. Configuração básica de uma UPS <i>line interactive</i> .	223
Figura A. 8. Topologia da UPS <i>line interactive</i> apresentada em [72].	224
Figura A. 9. Configuração da UPS <i>line interactive</i> apresentada em [75].	225
Figura A. 10. Topologia de uma UPS <i>line interactive</i> apresentada em [78].	226
Figura A. 11. Configuração básica de uma UPS <i>double conversion</i> .	227
Figura A. 12. UPS com <i>bypass</i> e chave de transferência.	228
Figura A. 13. UPS com módulos redundantes.	228
Figura A. 14. Topologia da UPS <i>double conversion</i> não-isolada apresentada em [79]: (a) Banco de baterias de alta tensão; (b) banco de baterias de baixa tensão.	230
Figura A. 15. Topologia da UPS <i>double conversion</i> não-isolada apresentada em [80].	231
Figura A. 16. Topologia da UPS <i>double conversion</i> utilizada na patente da Powerware Corporation [81].	232
Figura A. 17. Topologia da UPS <i>double conversion</i> isolada apresentada em [69].	233
Figura A. 18. Topologia da UPS <i>double conversion</i> isolada apresentada em [83].	234
Figura A. 19. Topologia da UPS <i>double conversion</i> utilizada na patente de propriedade da empresa Alpha Technologies [85].	235
Figura A. 20. Topologia da UPS <i>double conversion</i> , apresentada em [86].	236
Figura A. 21. Topologia da UPS <i>double conversion</i> apresentada em [69].	237
Figura A. 22. Topologia da UPS <i>double conversion</i> apresentada em [87].	238
Figura A. 23. Topologia da UPS <i>double conversion (tri port)</i> apresentada em [69].	239
Figura A. 24. Estágio de entrada com banco de baterias de tensão igual à tensão do barramento CC.	241
Figura A. 25. Estágio de entrada com flexibilidade na escolha do nível de tensão do banco de baterias e com um conversor para o modo <i>backup</i> independente.	243
Figura A. 26. Estágio de entrada com flexibilidade na escolha do nível de tensão do banco de baterias e utilizando o próprio pré-regulador para o modo <i>backup</i> .	245
Figura A. 27. Curvas de seleção das baterias de SH Fonte: Manual Técnico Baterias SH [91].	248
Figura A. 28. Custo/Capacidade das baterias fabricadas pela Saturnia Sistemas de Energia LTDA.	256
Figura A. 29. Custo/Capacidade das baterias fabricadas pela Yuasa.	258
Figura A. 30. Custo/Capacidade das baterias fabricadas pela Yucell.	258

Índice de Tabelas

Tabela 2-1. Comparativo do número de componentes adicionais dos sistemas com CACI e CAC ZVT independente. _____	61
Tabela 5-1. Especificações do conversor bidirecional. _____	123
Tabela 5-2. Especificações do conversor pré-regulador . _____	123
Tabela 5-3. Especificações do conversor bidirecional. _____	138
Tabela 5-4. Especificações do conversor pré-regulador. _____	138
Tabela 6-1. Descrição dos componentes e as principais especificações presentes no protótipo 1. _	158
Tabela 6-2. Descrição dos componentes e as principais especificações presentes no protótipo 2. _	166
Tabela 6-3. Parâmetros utilizados nas topologias apresentadas na seção 2.5.1. _____	172
Tabela 6-4. Descrição dos componentes e as principais especificações presentes no protótipo da UPS proposta na seção 2.5.3. _____	177
Tabela 6-5. Descrição dos componentes e as principais especificações presentes no protótipo da UPS proposta na seção 2.5.4. _____	184
Tabela A. 1. Projeto do banco de baterias em função do seu nível de tensão, para UPSs de 500W e baterias da Saturnia Sistemas de Energia LTDA. _____	251
Tabela A. 2. Projeto do banco de baterias em função do seu nível de tensão, para UPSs de 1 kW e baterias da Saturnia Sistemas de Energia LTDA. _____	252
Tabela A. 3. Projeto do banco de baterias em função do seu nível de tensão, para UPSs de 2 kW e baterias da Saturnia Sistemas de Energia LTDA. _____	253
Tabela A. 4. Projeto do banco de baterias em função do seu nível de tensão, para UPSs de 5 kW e baterias da Saturnia Sistemas de Energia LTDA. _____	254
Tabela A. 5. Banco de baterias de menor custo, peso e volume para potências de 500W, 1kW, 2 kW e 5 kW (Saturnia Sistemas de Energia LTDA). _____	256
Tabela A. 6. Banco de baterias de menor custo para potências de 500W, 1kW, 2 kW e 5 kW, com quatro fabricantes diferentes de baterias. _____	257

Simbologia e Abreviaturas

a_1, a_2	Pontos de ligação dos ramos auxiliares
$\Delta I_{p1}, \Delta I_{p2}, \Delta I_{p3}$	Correntes de pico normalizadas dos processos ressonantes
$\Delta t_1, \Delta t_2, \Delta t_3$	Redução na razão cíclica
ABINEE	Associação Brasileira da Indústria Elétrica e Eletrônica
Ah	Amperes horas
C_1, C_2	Capacitores do barramento CC
CA	Corrente Alternada
CACI	Circuito Auxílio à Comutação ZVT Integrado
C_{Aht}	Capacidade em Amperes horas
C_b	Capacitor do barramento CC
CC	Corrente Contínua
CCM	<i>Continuous Conduction Mode</i> (Modo de Condução Contínuo)
C_{eq}	Capacitor equivalente do paralelo de C_{S1} e C_{S2}
C_{fin}	Capacitor do filtro de entrada
C_{fx}, C_o	Capacitor de filtro
$C_{h1}, C_{h2}, C_{h3}, C_{h4}$	Canal do osciloscópio
CI	Circuito Integrado
$C_{S1}, C_{S2}, C_{S3}, C_{S4}, C_{snubber}$	Capacitores em paralelo com os interruptores
$C_{s buck}, C_{s boost}$	Capacitores em paralelo com os interruptores
$D_1, D_2, D_3, D_4, D_5, D_6, D_{boost}, D_{buck}$	Diodos principais
$D_a, D_{a1}-D_{a7}, D_{a a2}, D_{a a3}, D_{pa}$	Diodo auxiliar
D_{boost}, D_{buck}	Razão Cíclica
CPES	<i>Center for Power Eletronics Systems</i>
DCM	<i>Discontinuous Conduction Mode</i> (Modo de Condução Descontínuo)
di/dt	Taxa da variação de corrente
dif/dt	Taxa da variação de corrente na passagem por zero
dv/dt	Taxa da variação de tensão

$D_{S1}, D_{S2}, D_{S3}, D_{S4}$	Diodos em anti-parelado com os interruptores principais
DSP.....	<i>Digital Signal Processor</i> (Processador Digital de Sinais)
EMI.....	<i>Electromagnetic Interference</i> (Interferência Eletromagnética)
f_r	Frequência de rede
f_{S1}	Frequência de operação do conversor <i>buck</i>
f_{S2}	Frequência de operação do conversor <i>boost</i> de saída
f_{S3}	Frequência de operação do conversor pré-regulador
I_{base}	Corrente base
I_{out}, I_{load}	Corrente de saída do inversor
$I_{boost}, I_{buck}, I_{bi}$	Corrente do conversor
I_{bat}	Corrente do banco de baterias
$I_{bat(cha)}$	Corrente de carga do banco de baterias
$I_{bat(dis)}$	Corrente de descarga do banco de baterias
IGBT.....	<i>Insulated Gate Bipolar Transistor</i>
I_{in}	Corrente de entrada do pré-regulador
$I_{r(p)}$	Corrente de pico ressonante
I_{pico}	Corrente de pico
iZCT.....	<i>Integradet Zero Current Transition</i>
iZCZVT.....	<i>Integradet Zero Current and Zero Voltage Transition</i>
iZVT.....	<i>Integradet Zero Voltage Transition</i>
IU.....	Método de carga a um nível de corrente e a um nível de tensão
K_1, K_2	Constante de projeto
L_{bb}	Indutor <i>boost</i>
L_f, L_b, L_o	Indutores de filtro
L_{fin}	Indutor do filtro de entrada
$L_r, L_{r1}, L_{r2}, L_{r3}$	Indutor ressonante
MOSFET.....	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>
n.....	Relação de transformação do transformador
P_0	Potência de saída
P_{bat}	Potência requerida do banco de baterias
PFC.....	<i>Power Factor Corretion</i> (Correção do Fator de Potência)
P_{max}	Potência máxima

pu	Quantidade por unidade
p_1, p_2, p_3, \dots	Pontos de ligação dos pólos auxiliares
PWM.....	<i>Pulse Width Modulation</i> (Modulação por Largura de Pulso)
Q_1, Q_2, Q_3, Q_4, Q_5	Interruptores
R_1	Ondulação de corrente nas baterias durante a recarga
R_2	Ondulação de corrente no indutor L_b
R_3	Ondulação no barramento CC
R_4	Variação máxima na tensão de entrada
R_1, R_2	Raios do processo ressonante
RFI.....	Interferência de Rádio Frequência
$S, S_1, S_2, S_3, S_4, S_4, S_5, S_{buck}, S_{boost}, S_{b1}, S_{b2}$	Interruptores principais
$S_{a1}, S_{a2}, S_{a3}, S_{pa}$	Interruptores auxiliares
SEPIC	<i>Single-Ended Primary Inductor Converter</i>
$S_{GS1}, S_{GS2}, S_{GS3}, S_{GS4}, S_{GSa1}, S_{GSa1}$	Sinais de comando
T_r	Transformador
$T(n)$	Enrolamento do transformador
t_{bat}	Autonomia desejada de um banco de baterias
THD.....	<i>Total Harmonic Distortion</i> (Distorção Harmônica Total)
T_s	Periodo de comutação
t_f	<i>fall time</i> (tempo de queda)
T_{sw}	Transistor
UPS.....	<i>Uninterruptible Power Supply</i> (Fonte ininterrupta de Energia)
V_0, V_{bar} e V_{bus}	Tensão de saída (Barramento CC)
V_{bat}	Nível de tensão nominal do banco de baterias
v_{CE}	Tensão coletor-emissor
v_{DS}	Tensão dreno-fonte
v_{GE}	Tensão <i>gate</i> -emissor
v_{GS}	Tensão <i>gate</i> -fonte
v_{in}	Tensão eficaz de entrada
ZCS.....	<i>Zero Current Switching</i>
ZCT.....	<i>Zero Current Transition</i>
ZCZVT	<i>Zero Current and Zero Voltage Transition</i>

ZVS.....	<i>Zero Voltage Switching</i>
ZVT	<i>Zero Voltage Transition</i>
Z_1, Z_2	Impedância característica
ω_{r1}, ω_{r2}	Frequência angular de ressonância

Obs.: Os demais símbolos são descritos quando utilizados nos seus respectivos capítulos.

Resumo

PRINCÍPIO DE INTEGRAÇÃO DE CIRCUITOS DE AUXÍLIO À COMUTAÇÃO: O ESTUDO DO CASO ZVT

Autor: Ms. Eng. Luciano Schuch

Orientador: Dr. Eng. José Renes Pinheiro

A principal contribuição desta Tese de Doutorado é a proposta de um princípio de integração de circuito de auxílio à comutação o qual se aplica a sistemas com diversos estágios de conversão de energia. Através desse princípio, a energia reativa circulante resultante de uma comutação é usada para auxiliar uma outra comutação do sistema, resultando em um sistema com alto rendimento. Outra vantagem dos circuitos de auxílio à comutação integrados (CACIs) é seu baixo custo, pois apenas um CACI é usado para realizar a comutação de todos os conversores que compõem o sistema. A utilização das UPSs *double conversion* para demonstrar o princípio de integração proposto resultou em inúmeras topologias de alta eficiência e alta densidade de potência. Para facilitar a obtenção e a utilização dos CACIs foram criadas as regras gerais para se gerar novos CACIs e a metodologia de projeto. Os sistemas que utilizam os CACIs apresentam comutação nos interruptores principais do tipo ZVT e nos auxiliares do tipo ZVS e/ou ZCS. Para verificar a metodologia de projeto, o rendimento e o funcionamento dos novos CACIs, foram montados sete protótipos de potências variando entre 580-1200W.

UNIVERSIDADE FEDERAL DE SANTA MARIA PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Autor: Ms. Eng. Luciano Schuch

Orientador: Dr. Eng. José Renes Pinheiro

TÍTULO: PRINCÍPIO DE INTEGRAÇÃO DE CIRCUITOS DE AUXÍLIO À COMUTAÇÃO: O ESTUDO DO CASO ZVT

Santa Maria, 10 dezembro de 2007.

Abstract

INTEGRATION CONCEPT OF AUXILIARY COMMUTATION CIRCUITS: THE ZVT CASE STUDY

Author: Ms. Eng. Luciano Schuch

Supervisor: Dr. Eng. José Renes Pinheiro

The main contribution of this Thesis is the proposition of the integration concept of auxiliary commutation circuits applied to systems with several power conversion stages. Through this concept, the reactive energy resulting from a commutation is used to assist another one, resulting in a high efficiency system. Another advantage of the integrated auxiliary commutation circuits (iACC) is their reduced cost, once only one iACC is used to achieve soft-commutation in all converters that compose the system. The utilization of the UPSs double conversion to demonstrate the proposed integration concept resulted in several high efficiency and high power density topologies. To make the iACCs creation and utilization easier, it was proposed the general rules to generate new iACCs and the design methodology. By using these integrated circuits, the main switches operate under soft-commutation of iZVT type, and the auxiliary switches, under ZCS or ZVS type. To verify the design methodology, the efficiency and the operation of the new iACCs seven prototypes with power varying between 580W and 1200W were built.

UNIVERSIDADE FEDERAL DE SANTA MARIA PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Author: Ms. Eng. Luciano Schuch

Supervisor: Dr. Eng. José Renes Pinheiro

TÍTULO: INTEGRATION CONCEPT OF AUXILIARY COMMUTATION
CIRCUITS: THE ZVT CASE STUDY

December 10, 2007 – Santa Maria.

Capítulo 1

Introdução

Nas últimas décadas, o homem buscou a redução do tamanho, peso e custo dos seus equipamentos e utensílios, bem como o aumento do desempenho e funcionalidade dos mesmos.

Esse fenômeno é claramente observado na história e evolução dos computadores, uma vez que os primeiros computadores, no início dos anos 40, chegavam a pesar 30.000 Kg, consumir 140.000 W e custar alguns milhares de dólares [1¹]. Atualmente, temos *laptop*, *handheld* e *Personal Digital Assistants* (PDA) que pesam apenas dezenas de gramas, tendo custo inferior a mil dólares e desempenho muito superior a qualquer um dos primeiros computadores fabricados pelo homem [2²].

¹ A. S. Tanenbaum, **Organização Estruturada de Computadores**. LTC. 4^o ed. Rio de Janeiro. 2001.

² R. D. Fedeli, E. G. F. Polli, F.E. Peres, **Introdução à Ciência da Computação**. Thonson. São Paulo. 2003.

A fantástica evolução dos computadores deve-se aos avanços na compreensão da física da matéria condensada, em especial dos materiais semicondutores, que, em meados do século 20, permitiu a invenção do transistor, causando a revolução da miniaturização o que barateou os dispositivos eletrônicos. A idéia de avançar ainda mais na miniaturização, colocando circuitos inteiros em uma pequena placa de silício levou à invenção do circuito integrado (CI) e seu lançamento comercial ainda no começo da década de 60. Desde então, a quantidade de elementos colocados juntos em um CI dobra a cada 24 meses, em um comportamento conhecido como Lei de Moore, ainda válida após quatro décadas [1].

Atualmente, os CIs estão presentes em nossas vidas, seja em brinquedos, máquinas de lavar roupa, bem como nos celulares e computadores. Essa popularização dos CIs deve-se principalmente à integração de componentes e/ou funções e conseqüente drástica redução dos custos.

A Eletrônica de Potência beneficiou-se da evolução da tecnologia digital através dos sistemas de controle, proteção e sensoriamento que reduziram o tamanho e o custo e aumentaram o desempenho e a confiabilidade dos equipamentos/fontes. Atualmente, a maioria dos equipamentos e fontes possui um microcontrolador ou um *Digital Signal Processor* (DSP), para realizar o controle e o monitoramento, sendo essas funções integradas em um único dispositivo.

Paralelamente, os semicondutores de potência também estão evoluindo, o que possibilita aumentar os níveis de corrente e tensão suportado, além de melhorar o seu desempenho devido à redução das perdas por comutação e por condução

[3³],[4⁴]. Existem, hoje, no mercado, semicondutores que podem operar com frequência superior aos 100 kHz e potência na ordem de centenas de quilowatts, acarretando o aumento da densidade de potência das fontes, o que vem ao encontro da tendência mundial da miniaturização.

Como se pode notar, a grande redução do volume e custo dos CIs e, conseqüentemente, dos computadores passou pela integração. Por outro lado, a Eletrônica de Potência buscou reduzir o tamanho e o peso de seus componentes pela melhoria discreta dos semicondutores e pela elevação da frequência de operação. Tal melhoria, em muitos casos, aumentou relativamente os custos dos equipamentos, reduzindo, dessa forma, o interesse das indústrias por essas novas tecnologias e técnicas.

O que se encontra, hoje, no mercado da eletrônica de potência integrado, são módulos retificadores, módulos de *Insulated Gate Bipolar Transistor* (IGBT), entre outros [5⁵]-[6⁶]. Contudo, não se encontra em um único encapsulamento todos os componentes necessários para se desenvolver uma fonte de potência, tais como: interruptores de potência, capacitores, indutores, sensores, sistema de controle e monitoramento, entre outros.

Pelo exposto, surgem algumas perguntas: Por que a Eletrônica de Potência não seguiu a mesma linha das tecnologias digitais? Ou seja, por que a Eletrônica de Potência não integra espacialmente dispositivos e/ou funções? As respostas para

³ D. A. Neamen, **Semiconductor Physics and Devices: Basic Principles**, McGraw-Hill, 3^o Edição, New York, 2003.

⁴ S. E. Sadow, A. Agarwal, **Advances in Silicon Carbide Processing and Applications**, Artech House, 2004.

⁵ Charlie Coleman, IXYS Integrates Powerful Driver IC and Power MOSFET in One Device for RF and Power Pulse Applications. Disponível em <http://www.ixys.com/powerproducts.html>, visitado em outubro de 2007.

⁶ Annette Müller, The first 100% solder-free IGBT module . Disponível em <http://www.semikron.com/>, visitado em outubro de 2007.

essas perguntas passam por um paradigma: trabalhar com altas potências e altas frequências. Elevados níveis dessas duas grandezas físicas são antagônicos com as atuais tecnologias disponíveis.

Os principais fatores que se deve levar em consideração quando se deseja realizar a integração funcional e espacial de componentes de potência refere-se às questões mecânicas, térmicas e à interferência eletromagnética (EMI). Pois, como todos os componentes vão estar em um mesmo encapsulamento, a operação de um componente acaba interferindo no funcionamento do outro e vice-versa. Dentre os fatores citados anteriormente, evidencia-se a questão da dissipação de energia que se torna um dos principais pontos de risco para o funcionamento de um sistema integrado e, ainda, os elevados custos de se pesquisar e produzir esse tipo de sistema.

Dessa forma, poucos centros de pesquisa buscam desenvolver sistemas integrados de potência. Uma exceção é o *Center for Power Electronics Systems* (CPES) que traçou uma estratégia ousada de desenvolver sistemas integrados padronizados de potência. Isso se deve a elevados investimentos do governo norte-americano na busca da hegemonia dessa nova fatia de mercado nos próximos anos. Caso as expectativas dos pesquisadores do CPES, mais especificamente do Virginia Tech, concretizem-se, em breve terão módulos padrões integrados de potência, com produção em larga escala, de baixo custo. Isso fará com que os países que não detiverem essa nova tecnologia de desenvolvimento e produção fiquem dependentes daqueles que a detêm, como é o caso do Brasil.

Esta Tese não busca desenvolver uma integração espacial, onde em um mesmo encapsulamento se colocam diferentes componentes (CI), mas sim, um

princípio de integração funcional, onde apenas um CACI será utilizado para realizar a comutação em zero de tensão de todos os interruptores principais do sistema. Nesses sistemas integrados, diversos semicondutores de potência discretos irão desempenhar funções diferentes, ora como auxiliares do processo de comutação, ora como dispositivos principais de processamento de energia, de acordo com o modo de operação e a energia reativa circulante do sistema será reutilizada. Com essa integração funcional, consegue-se reduzir o número de componentes, conseqüentemente o peso e o volume, bem como melhorar o desempenho do sistema. O que leva à miniaturização e redução dos custos.

A comutação suave é usada para minimizar as perdas na comutação e tornar as variações de corrente e tensão mais suaves (reduzir a di/dt e/ou a dv/dt). Dessa forma, reduz a EMI e o tamanho dos dissipadores e/ou ventilação forçada. O uso dessas técnicas torna-se vantajoso se a frequência de operação é elevada, pois nesses sistemas as perdas por comutação e a EMI tornam-se expressivas. Em sistemas com elevada frequência de comutação, consegue-se reduzir naturalmente o volume e peso dos filtros, principalmente dos elementos magnéticos.

Portanto, a elevação da frequência, as técnicas de comutação suave e a integração vêm ao encontro da tendência mundial de miniaturização dos equipamentos/fontes; o que os torna mais atrativos no atual mercado globalizado.

Dentre as diversas técnicas de se obter a comutação suave, a saber: ZVS [7⁷], ZCS [8⁸], ZVT [9⁹], ZCT [8], ZCZVT [10¹⁰], *snubbers* [11¹¹], entre outras. A

⁷ F. C. Lee, K. H. Liu, Zero-Voltage Switching Technique in DC/DC Converters. **IEEE Transaction on Power Electronics**. Vol. 5. No. 3. p. 293-304. 1990.

⁸ E. X. Yang, G. Hau, Y Jiang, F.C. Lee, "Novel Zero-Current-Transition PWM Converters", **IEEE Transactions on Power Electronics**, vol. 9, no. 6, pp. 601-606, 1994.

técnica ZVT é uma das que se destaca por sua simplicidade, elevado rendimento, poucos componentes auxiliares, fácil projeto, elementos auxiliares fora do fluxo principal de potência. Devido a essas características, ela foi exaustivamente estudada e serviu como base de comparação para muitas das novas técnicas desenvolvidas no transcorrer dos anos. Sendo uma das poucas técnicas que despertou interesse das indústrias, existindo um CI dedicado para comando de fontes que utilizam comutação ZVT [12¹²].

Devido ao fato de a técnica ZVT ser uma das mais consolidadas no meio acadêmico e industrial, ela foi escolhida como ponto de partida para este estudo da integração dos CAC para sistemas com múltiplos estágios de conversão de energia, sendo este o foco principal desta Tese de Doutorado.

A técnica ZVT [9] surgiu como uma alternativa aos processos de comutação ressonante [13¹³], [14¹⁴], [15¹⁵] e ZVS [7]; sendo a sua principal característica e atrativo o fato de não possuir componentes em série com o fluxo principal de potência. Desse modo, manipulava apenas uma fração da potência do conversor o que resulta em um conversor com elevado rendimento. Tal característica despertou o interesse de diversos pesquisadores ao redor do mundo

⁹ G. Hua, C.-S. Leu, F.C. Lee. Novel Zero-Voltage-Transition PWM Converters. **IEEE Power Electronics Specialists Conference**. p. 55-60. 1992.

¹⁰ C. M. O. Stein, H. L. Hey, A True ZCZVT Commutation Cell for PWM Converter. **IEEE Transactions on Power Electronics**. Piscataway. v. 15. n. 1. p. 185-193. 2000.

¹¹ X. Dehong, F.C. Lee, "Two-lower-switch PFC converter with active snubber", **IEEE PESC**, pp. 942-947, 2001.

¹² J. P. Noon, UC3855A/B High Performance Power Factor Preregulator. **Unitrode Corporation**. P. U-153. 1999.

¹³ F. C. Lee, High-Frequency Quasi-Resonant Converter Topologies. **Proceedings of the IEEE**. Vol. 76. n. 4. p. 377-390. 1988.

¹⁴ M. K. Kazimierczuk, Design-Oriented Analysis of Boost Zero-Voltage-Switching Resonant DC-DC Converter. **Transaction on Power Electronics**. Vol. 3. No. 2. p. 126-136. 1988.

¹⁵ H. Irie, Resonant Switches in Common Equivalent Circuit of DC/DC Converters. **IPEC**. pp. 362-368. 1991.

que propuseram diversas melhorias e variações no circuito/técnica original [16¹⁶], [17¹⁷], [18¹⁸], [19¹⁹], [20²⁰], [21²¹], [22²²], [23²³], [24²⁴], [25²⁵], [26²⁶], [27²⁷], [28²⁸], [29²⁹].

A principal limitação do CAC ZVT, proposto inicialmente por F. Lee, foi a entrada em condução do interruptor auxiliar que apresentava perdas devido à energia associada ao capacitor intrínseco do interruptor (C_{oss}), ou seja, a taxa de variação de corrente era limitada na entrada em condução desse interruptor, devido à presença do indutor ressonante. Contudo, a energia associada ao capacitor intrínseco era dissipada sobre o interruptor gerando perdas e EMI.

Entre as diversas alternativas propostas para minimizar o problema citado anteriormente, destacam-se:

¹⁶ N.P. Filho, V.J. Farias, L.C. Freitas. A Novel Family of DC-DC PWM Converters Using the Self-Resonance Principle. **IEEE Power Electronics Specialists Conference**. p. 1385-1391. 1994.

¹⁷ K. M. Smith, K. M. Smedley, A Comparison of Voltage-Mode Soft-Switching methods for PWM Converters. **IEEE Transactions on Power Electronics**. Vol. 12. n. 2. p. 376-386. 1997.

¹⁸ R. Streit, D. Tollik, A High Efficiency Telecom Rectifier Using A Novel Soft-Switched Boost-Based Input Current Shaper. **INTELEC**. p. 720-726. 1991.

¹⁹ P. J. M. Menegás, M. A. Co, D. S. L. Simonetti, J. L. F. Vieira, Improving the Operation of ZVT DC-DC Converters. **IEEE Power Electronics Specialists Conference**. 1999.

²⁰ T. W. Kim, H. S. Kim, H. W. Ahn, An Improved ZVT PWM Boost Converter”, **IEEE Power Electronics Specialists Conference**, 2000;

²¹ J. P. Gegner, C. Q. Lee, Zero-Voltage-Transition Converters Using an Inductor Feedback Technique. **Applied Power Electronics Conference and Exposition**. p. 862 -868. vol.2. 1994.

²² J. P. Gegner, C. Q. Lee, Zero-Voltage-Transition Converters Using a Simple Magnetic Feedback Technique. **IEEE Power Electronics Specialists Conference**. p. 590-596. 1994.

²³ R. L. Lin, Y. Zhao, F. C. Lee, Improved Soft-Switching ZVT Converters with Active Snubber. **IEEE Applied Power Electronics Conference**. 1998.

²⁴ L. Yang, C. Q. Lee, Analysis and Design of Boost Zero-Voltage- Transition PWM Converter. **IEEE Applied Power Electronics Conference**. p. 707-713. 1993.

²⁵ G. Moschopoulos, P. Jain, G. Joos, A Novel Zero-Voltage Switched PWM Boost Converter. **IEEE Power Electronics Specialists Conference**. 1995.

²⁶ G. Moschopoulos, P. Jain, G. Joos, Y.F. Liu, A Zero-Voltage Switched PWM Boost Converter With An Energy Feedforward Auxiliary Circuit. **IEEE Power Electronics Specialists Conference**. 1996.

²⁷ C.J. Tseng, C.L. Chen, Novel ZVT-PWM Converters With Active Snubbers. **IEEE Transactions on Power Electronics**. Vol. 13. n. 5. p. 861-869. 1998.

²⁸ N. Jain, P. Jain, G. Joós, Analysis of a Zero Voltage Transition Boost Converter using a Soft Switching Auxiliary Circuit with Reduced Conduction Losses. **IEEE Power Electronics Specialists Conference**. 2001.

²⁹ D. M. Xu, J. M. Zhang, Y. C. Ren, Z. Qian, A Novel Single-Phase Active-Clamped ZVT-PWM PFC Converter. **IEEE Applied Power Electronics Conference**. 2000.

- O CACI ZVT apresentado em [16] apresenta o mesmo número de componentes do circuito ZVT original. Porém, a energia reativa envolvida no processo de comutação é menor e a comutação do interruptor auxiliar ocorre de forma ZCS, apresentando um melhor rendimento. Entretanto, o ganho estático do conversor fica limitado.
- Em [30³⁰], outro circuito de auxílio à comutação ZVT é proposto, onde o interruptor auxiliar comuta em zero de corrente, não havendo limitações no ganho estático do conversor, sendo o rendimento do conversor elevado. Contudo, esse circuito apresenta um elevado número de componentes (dois indutores, dois diodos, um capacitor e um interruptor), apresentando sobre-tensão em um dos diodos auxiliares.

Em sistemas com múltiplos estágios de conversão de energia, os quais são compostos por diversos conversores, são necessários vários circuitos de auxílio à comutação ZVT independentes, um para cada subsistema, obtendo-se, assim, a comutação suave de todos os interruptores.

Dessa forma, o número de componentes incluídos para se obter a comutação em zero de tensão é elevado, aumentando relativamente o custo do sistema, situação que diminui o interesse das indústrias em utilizar circuitos de auxílio à comutação em multiconversores. Um exemplo disso é apresentado em

³⁰ M.L.S. Martins, H.L. Hey, J.R. Pinheiro, H. Pinheiro, H.A. Gründling. A ZVT PWM Boost Converter Using an Auxiliary Resonant Source. **IEEE Applied Power Electronics Conference**. p. 1101-1107. 2002.

[31³¹], em que somente o conversor bidirecional, muito utilizado em *Uninterruptible Power Supply* (UPS), para realizar a interface entre o banco de baterias e o barramento CC, faz uso de dois circuitos de auxílio à comutação ZVT independentes; os quais apresentam um grande número de componentes adicionais (dois interruptores, cinco diodos, dois indutores e um capacitor).

Para reduzir os custos e a energia reativa circulante, esta Tese propõe um princípio de integração de circuitos de auxílio à comutação, o qual utiliza a própria energia reativa resultante de uma comutação para auxiliar uma outra comutação do sistema.

A idéia básica do novo princípio de integração é reutilizar a energia reativa que ficou acumulada no CAC, após uma comutação, que seria devolvida para a fonte de entrada [16] ou para a carga [9] para auxiliar uma outra comutação do sistema, ver Figura 1-1.

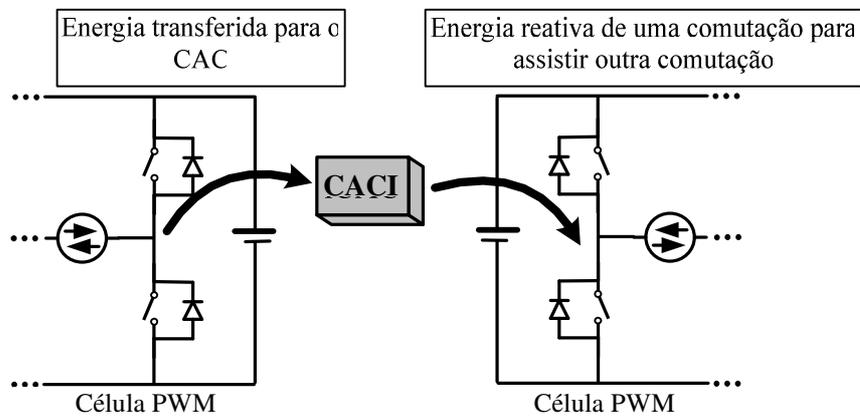


Figura 1-1. Princípio de integração proposto.

Com a integração, é formada uma rede onde as comutações ajudam-se mutuamente através de um único CACI. As comutações que geram maior energia

³¹ Y. Xinxiang, A. Seckold, D. Patterson. Development of a zero-voltage-transition bidirectional dc-dc converter for a brushless dc machine ev propulsion system. **IEEE Power Electronics Specialists Conference**. Vol. 4, p. 1661–1666. 2002.

reativa auxiliam as que necessitam de menos energia, obtendo-se, assim, um balanço de energia reativa e um elevado rendimento. A Figura 1-2 exemplifica uma rede composta por n células PWM (alimnetadas em tensão), sendo a energia reativa de uma ou mais comutações usada para assistir uma ou mais comutações.

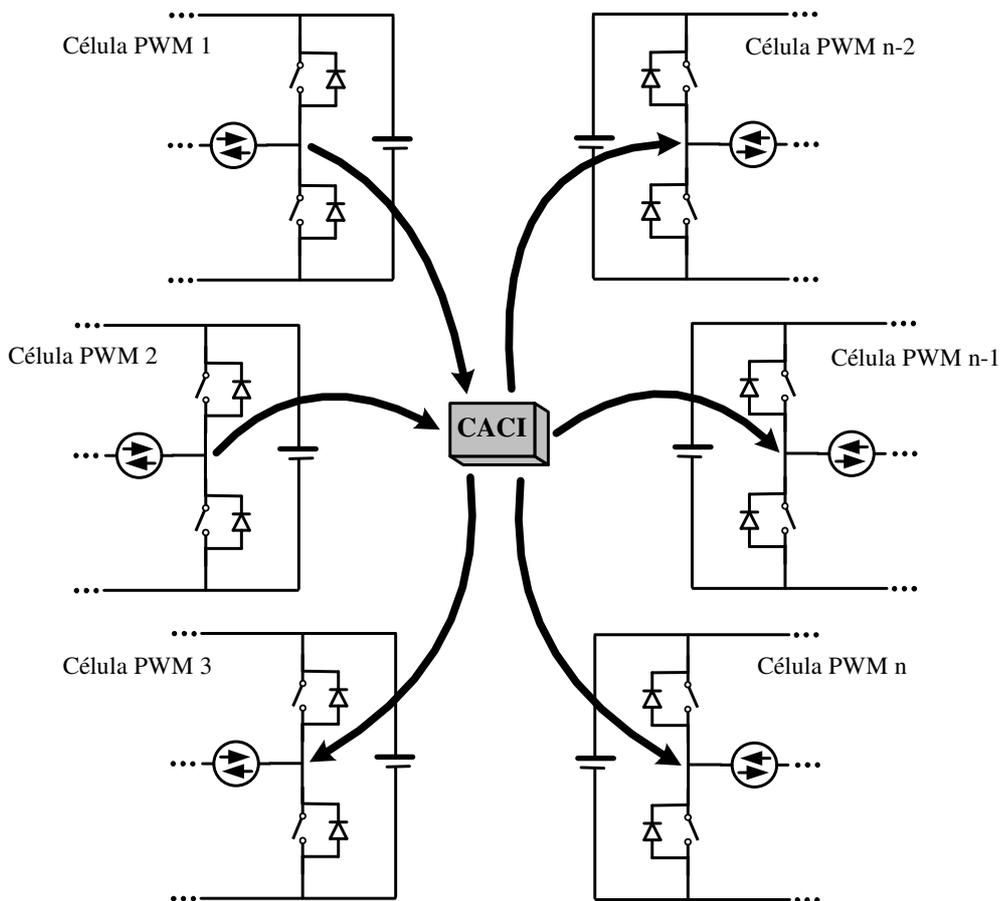


Figura 1-2. Princípio de integração proposto aplicado a sistemas com n células PWM.

1.1 Contribuições e Escopo da Tese

As contribuições do presente trabalho são:

- Propor um princípio de integração de circuitos de auxílio à comutação;
- Reduzir o número de componentes adicionais para obter a comutação suave, conseqüentemente o custo dos CACs;

- Reduzir a energia reativa circulante no processo de comutação;
- Apresentar as regras básicas para se obter novos CACIs independentemente da aplicação;
- Propor novos CACIs;
- Aplicar os novos CACIs a estágios de entradas de UPSs e UPSs completas;
- Descrever matematicamente do processo de comutação integrado;
- Apresentar uma metodologia de projeto geral e simplificada para os CACIs;
- Demonstrar os resultados obtidos através de simulação e experimentalmente;

A seguir, é apresentado o conteúdo geral dos capítulos deste trabalho:

No Capítulo 2, é apresentado o princípio de integração e as regras para se obter os CACIs. No Capítulo 3, é descrito o processo de comutação e a análise da energia envolvida, bem como uma metodologia de projeto geral para os CACIs. No Capítulo 4, são apresentados diversos novos CACIs aplicados a UPS e no Capítulo 5 são analisados e projetados alguns desses novos sistemas. No Capítulo 6, são apresentados os resultados experimentais que demonstram o funcionamento das principais topologias propostas. No Capítulo 7, são apresentadas as conclusões obtidas no transcorrer do desenvolvimento desta pesquisa, bem como a descrição das propostas de continuidade do trabalho proposto nesta Tese de Doutorado.

Capítulo 2

Princípio de Integração de Circuitos de Auxílio à Comutação

2.1 Introdução

Nas últimas décadas, a indústria da eletrônica de potência, levada pela tendência da miniaturização, buscou reduzir o tamanho dos seus equipamentos e fontes de alimentação. Assim, além dos tradicionais índices de comparação do grau

de competitividade de um produto, como por exemplo: conformidade com as normas, desempenho e eficiência, o peso e o volume passaram a ser de grande importância.

Um dos principais modos para se reduzir o peso e o volume dos elementos armazenadores de energia (indutores e capacitores) presentes nos sistemas se dá com a elevação da frequência de comutação. Dessa forma, obtém-se um sistema com alta densidade de potência, possibilitando uma melhor resposta dinâmica. Em contrapartida, a EMI e as perdas por comutação aumentam, reduzindo a eficiência global do sistema.

No intuito de minimizar esses problemas, foram propostos inúmeros CACs, cada um deles com suas vantagens e desvantagens. Sendo um dos mais estudados no meio acadêmico e industrial o ZVT. Contudo, em sistemas com múltiplos estágios de conversão de energia, os quais são compostos por diversos conversores, são necessários vários circuitos de auxílio à comutação ZVT independentes, um para cada subsistema.

Assim, o número de componentes incluídos para se obter a comutação em zero de tensão é elevado, aumentando sobremaneira o custo do sistema, situação que diminui o interesse das indústrias em utilizar circuitos de auxílio à comutação em multiconversores.

Para reduzir os custos e a energia reativa circulante, esta Tese propõe um princípio de integração de circuitos de auxílio à comutação, o qual utiliza a própria energia reativa resultante de uma comutação para auxiliar uma outra comutação do sistema. Desse modo, pode-se reduzir a energia reativa circulante e

conseqüentemente, as perdas em condução. Sendo apresentadas dez regras básicas para se obter novos circuitos de auxílio à comutação integrados.

Para demonstrar a funcionalidade e a praticidade das regras, as mesmas serão aplicadas às diversas topologias de UPSs a qual é um típico sistema com multipolos estágios de conversão de energia, resultando em diversos novos CACIs.

A integração é feita com a fusão das características comuns de alguns circuitos de auxílio à comutação independente, bem como com a utilização dos próprios componentes do circuito principal de potência como parte do circuito auxiliar, a fim de reduzir o número de componentes adicionais necessários para realizar a comutação suave. Além de se utilizar a própria energia reativa resultante de uma comutação para auxiliar uma outra comutação do sistema.

Os circuitos de auxílio à comutação integrados possuem um menor número de componentes adicionais e, conseqüentemente, menor custo, se comparados com os circuitos de auxílio à comutação independentes. Com a utilização desse circuito de auxílio à comutação, os interruptores principais apresentam comutação do tipo ZVT, livres de sobre-tensão e sobre-corrente, e os interruptores auxiliares à comutação do tipo ZCS e/ou ZVS. Assim, obtém-se um sistema de alta densidade de potência, elevada eficiência e baixo nível de interferência eletromagnética. Dessa forma, torna esses equipamentos mais atrativos para a indústria.

Esta Tese restringe-se ao estudo do caso ZVT. Contudo, os princípios propostos neste trabalho podem ser estendidos a outras técnicas de auxílio à comutação e combinações de diferentes técnicas.

2.2 Nomenclatura Genérica para o Processo de Comutação dos Conversores de Potência

Esta seção tem por objetivo criar uma nomenclatura genérica para as comutações que ocorrem em um conversor/sistema de potência. Na Figura 2-1, é apresentada a célula PWM da qual podem se obter os principais conversores de potência. Sendo os dois principais conversores estáticos da eletrônica de potência o conversor *boost* e o conversor *buck*, obtidos dessa célula e ilustrados na Figura 2-2(a) e (b).

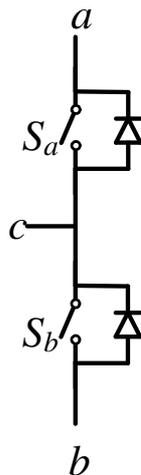


Figura 2-1. Célula PWM.

Nesses dois conversores, a corrente é unidirecional, pois a corrente sempre entra no ponto central da célula PWM no conversor *boost*, por outro lado, no conversor *buck*, a corrente sempre sai do ponto central da célula PWM, como mostra a Figura 2-2(c) e (d), respectivamente. Sendo o sentido da corrente nos conversores o que caracteriza a nomenclatura proposta.

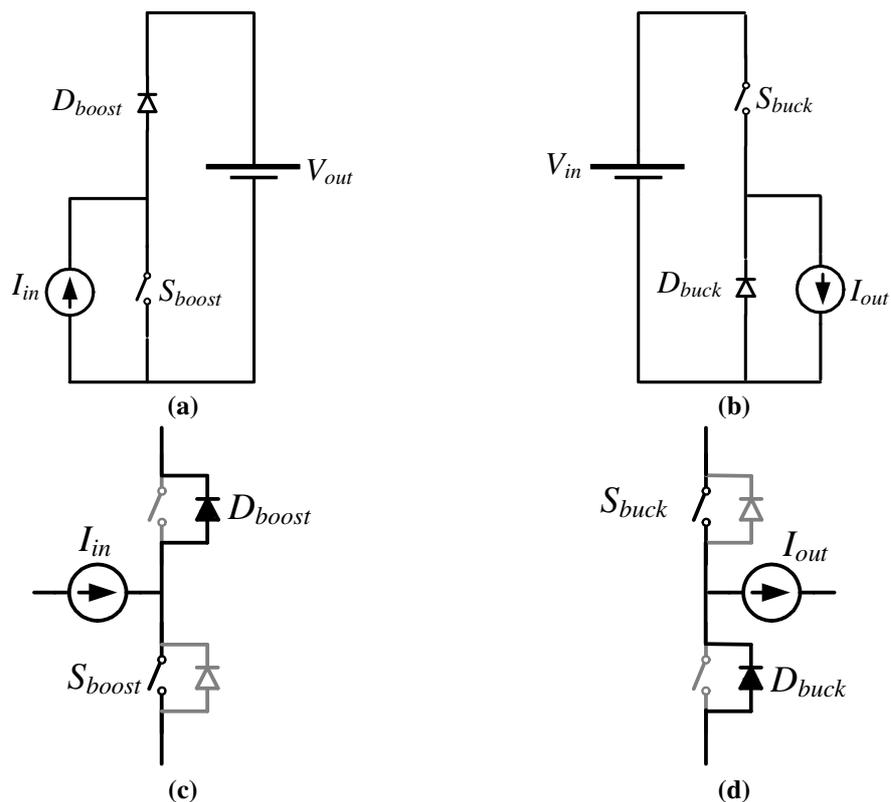


Figura 2-2. Principais Conversores PWM: (a) conversor *boost* simplificado; (b) converso *buck* simplificado; (c) sentido da corrente no conversor *boost* e (d) sentido da corrente no conversor *buck*.

Desse modo, existem apenas dois tipos de comutação presentes nos conversores estáticos [32³²]:

- Comutação tipo *boost*: corrente entra no ponto central da célula, conforme a Figura 2-2(c).
- Comutação tipo *buck*: corrente sai do ponto central da célula, conforme a Figura 2-2(d).

É importante destacar que a nomenclatura proposta se destina à comutação entre dispositivos semicondutores e não à comutação do dispositivo. A

³² L. Schuch, C. Rech, J.R. Pinheiro. Input Stages of Double-Conversion UPS's Using Integration Concept of ZVT Auxiliary Commutation Circuit. **IEEE Applied Power Electronics Conference**, Austin. 2005.

nomenclatura convencional da comutação do dispositivo mantém-se, a saber: entrada em condução e bloqueio.

Para melhor se entender a nomenclatura proposta, é apresentada a Figura 2-3, que ilustra os conversores *Single-Ended Primary Inductor Converter* (SEPIC) e Zeta, os quais apresentam comutação tipo *boost* e tipo *buck*, respectivamente, pois suas correntes são unidirecionais e no conversor SEPIC entram no ponto central e no conversor Zeta saem do ponto central. Por outro lado, na Figura 2-4, é apresentado um braço de inversor, o qual vai apresentar comutação tipo *boost* ou tipo *buck* de acordo com o sentido da corrente de carga.

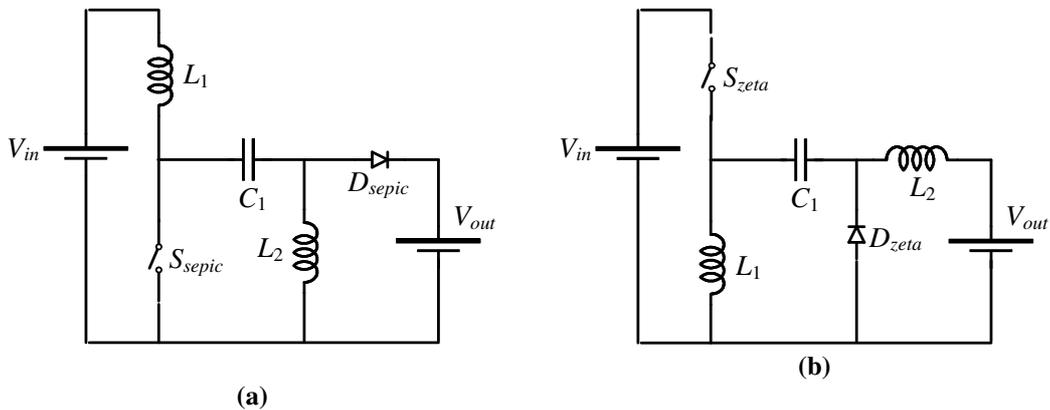


Figura 2-3. Exemplos do tipo de comutação presente em: (a) Sepic – tipo *boost* e (b) Zeta – tipo *buck*.

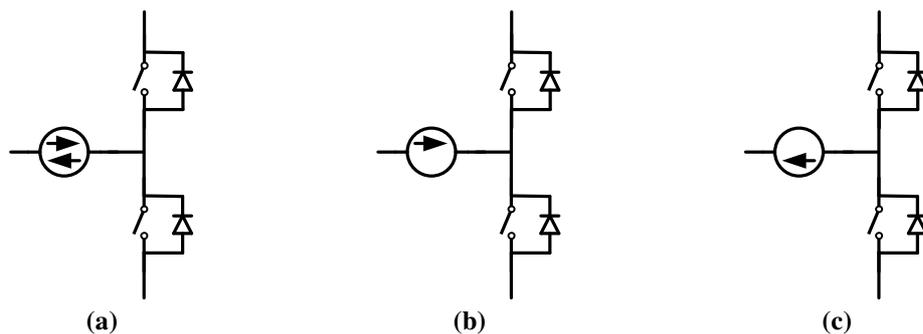


Figura 2-4. Tipo de comutação: (a) braço de inversor; (b) comutação tipo *boost* (c) comutação tipo *buck*.

Essa nomenclatura será utilizada para caracterizar o processo de comutação integrado que será apresentado na seção seguinte.

2.3 Princípio de Integração de Circuito de Auxílio à Comutação

O princípio de integração que será apresentado a seguir é válido para sistemas com mais de um estágio de conversão de energia, ou seja, para multiconversores, como por exemplo: conversores multiníveis [33³³], fontes para telecomunicações [34³⁴], UPS (Apêndice A), entre outros. Sendo esse princípio baseado em duas premissas, a saber: (i) reduzir o número de componentes adicionais necessários para se obter a comutação suave; (ii) reutilizar a energia reativa circulante resultante de uma comutação para assistir uma outra comutação do sistema.

Para explicar o princípio proposto vai-se, inicialmente, explicar o processo de comutação suave de uma forma genérica e simplificada, como segue. Para se obter a comutação suave, é necessário desviar a energia do conversor para o CAC. Após esse processo, o interruptor pode ser comutado em zero de tensão e/ou de corrente. Por fim, a energia reativa que ficou acumulada no CAC deve ser regenerada para o conversor, ou seja, devolvida para a fonte de entrada [16] ou para a carga [9]. Desse modo, obtém-se um sistema com elevado rendimento. Esse processo de comutação é apresentado na Figura 2-5.

³³ C. Rech, J.R. Pinheiro, Impact of hybrid multilevel modulation strategies on input and output harmonic performances. **IEEE Transactions on Power Electronics**, v. 22, p. 967-977, 2007.

³⁴ J.R. Pinheiro, Grupo Telecom Power Supplies. Disponível em http://www.ufsm.br/gepoc/renes/grupo_telecom.htm Acesso em dezembro de 2007.

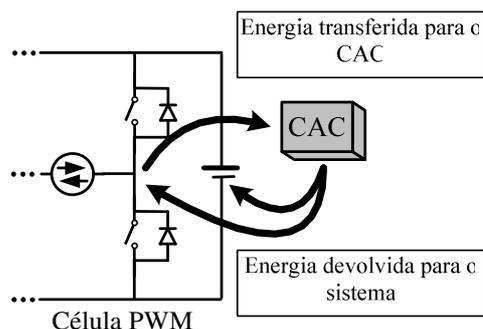


Figura 2-5. Processo de comutação suave convencional.

A partir da idéia do processo de comutação convencional, é proposto o novo princípio de integração de CAC, sendo a energia reativa circulante resultante de uma comutação utilizada para auxiliar uma outra comutação do sistema, em outras palavras, em vez de utilizar um CAC para cada conversor que compõe o sistema, está sendo proposta a utilização de um único circuito de auxílio à comutação integrado, o qual reutiliza a energia reativa circulante. Este princípio é apresentado na Figura 2-6.

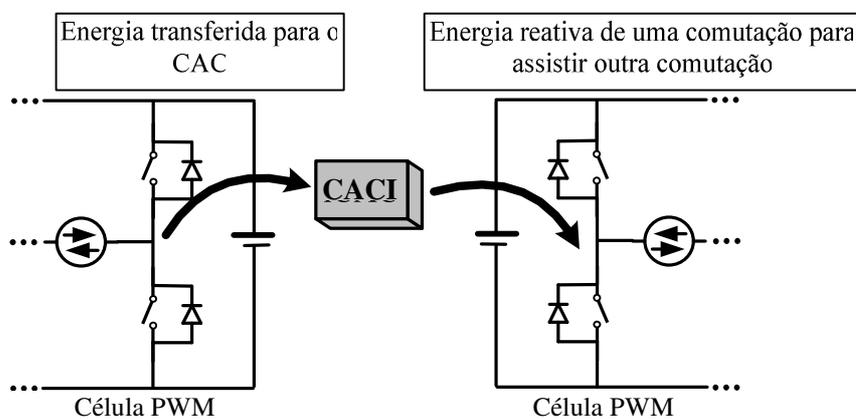


Figura 2-6. Princípio de integração proposto.

É importante salientar que o princípio proposto não é válido apenas para sistemas com dois estágios de conversão de energia, mas também para sistemas com múltiplos estágios de conversão de energia. Nesses sistemas, existe uma

grande possibilidade de se realizar a integração dos CACs e de um melhor aproveitamento da energia reativa circulante resultante das comutações. O princípio proposto aplicado a sistemas com múltiplos estágios de conversão de energia é apresentado na Figura 2-7. Essa figura representa um sistema com n células PWM, sendo a energia reativa de uma ou mais comutações usada para assistir uma ou mais comutações.

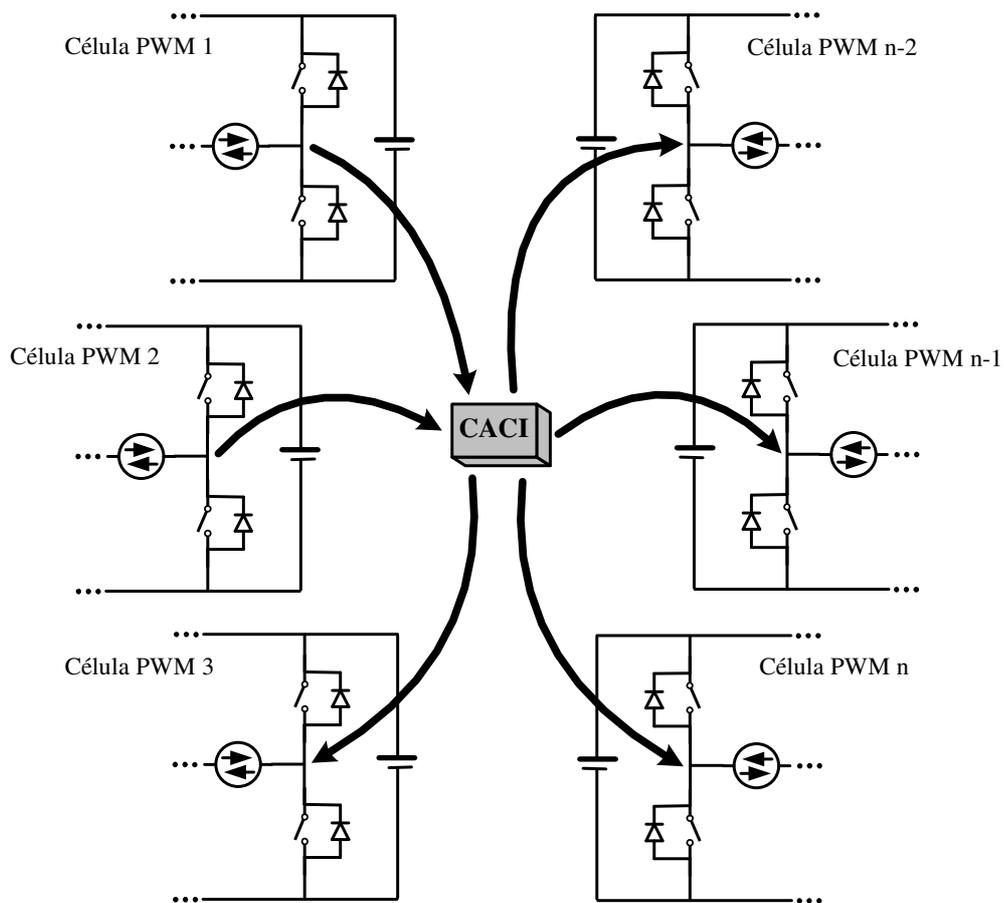


Figura 2-7. Princípio de integração proposto aplicado a sistemas com n células PWM.

O princípio proposto é válido para qualquer uma das técnicas de auxílio à comutação ou até combinações de diferentes técnicas, contudo esta Tese vai se deter apenas na técnica ZVT por essa ser uma das mais estudadas pela academia e utilizadas na indústria.

A seguir, serão apresentadas as regras básicas para se obter os CACIs através do novo princípio.

2.4 Regra para Obtenção de CACIs

Nesta seção, serão descritas as regras básicas para se obter os CACIs através dos princípios propostos. Deve-se destacar que, com a utilização dessas regras, não se chega a um CACI único, mas apresentam-se algumas alternativas. Faz-se necessária uma análise criteriosa para cada aplicação a fim de se obter um CACI de reduzido número de componentes. Nessa análise, a experiência do projetista é de extrema importância.

Regra 1: *O sistema deve ser composto por duas ou mais células PWM.*

Quanto maior for o número de subsistemas (conversores), maiores são as possibilidades de se realizar a integração, maior o grau de liberdade, e tem-se melhor aproveitamento da energia reativa circulante resultante de uma ou mais comutações para assistir as demais, ou seja, balanço da energia reativa entre as comutações.

Pode-se integrar parte do sistema a fim de melhorar o desempenho do mesmo como um todo. Pois em alguns casos a integração pode vir a penalizar o sistema, nesses casos deve-se adicionar um CACI para alguns dos subsistemas e para outros usar CACs convencionais [35³⁵], ou até mesmo não utilizar nenhum CAC.

³⁵ A.T. Oliveira, J.L. Russi, J.R. Pinheiro, Integration of iZVT Auxiliary Commutation Circuits Applied to Uninterruptible Power Supply, **Congresso Brasileiro de Eletrônica de Potência**, COBEP, pp. 1072-1077, 2007.

Regra 2: *As comutações do sistema devem ocorrer sincronizadamente.*

Para que a energia de uma comutação possa ser usada para assistir uma outra, é necessário que haja o sincronismo entre elas, ou seja, as frequências de comutação devem ser iguais ou múltiplas. Dessa forma, todos os subsistemas que irão realizar as comutações em um dado instante de tempo devem ser interligados.

Caso não haja sincronismo entre as células, é necessário adicionar uma fonte auxiliar para armazenar a energia reativa resultante das comutações para uso subsequente.

Para demostrar essa regra a Figura 2-8 apresenta os sinais de comando de um multiconversor, composto por quatro células PWM, cada um com sua própria razão cíclica, sendo a frequência de comutação das células 1 e 2 iguais e das células 3 e 4 múltiplas ($T_{s1}=2T_{s2}$). Consequentemente é possível realizar a comutação integrada das quatro células nos instantes de tempo “1”, “3”, e “5”; pois, a entrada em condução dos quatro interruptores são sincronizados. Entretanto, nos instante de tempo “2” e “4” só é possível integrar as células PWM 3 e 4.

É importante destacar se alguma das células pertencerem a um inversor PWM, conversor préregulador (AC-CC), entre outros, deve-se utilizar PWM assimétrico com razão cíclica no início do período de comutação, similar aos conversores CC-CC. O que acaba penalizando o espectro harmônico, consequentemente, o volume dos filtros. O bloqueio dos interruptores auxiliares não é sincronizado e nem é assistido pelo CACI, mas sim assistido por capacitores *snubbers* similar a técnica ZVT clássica.

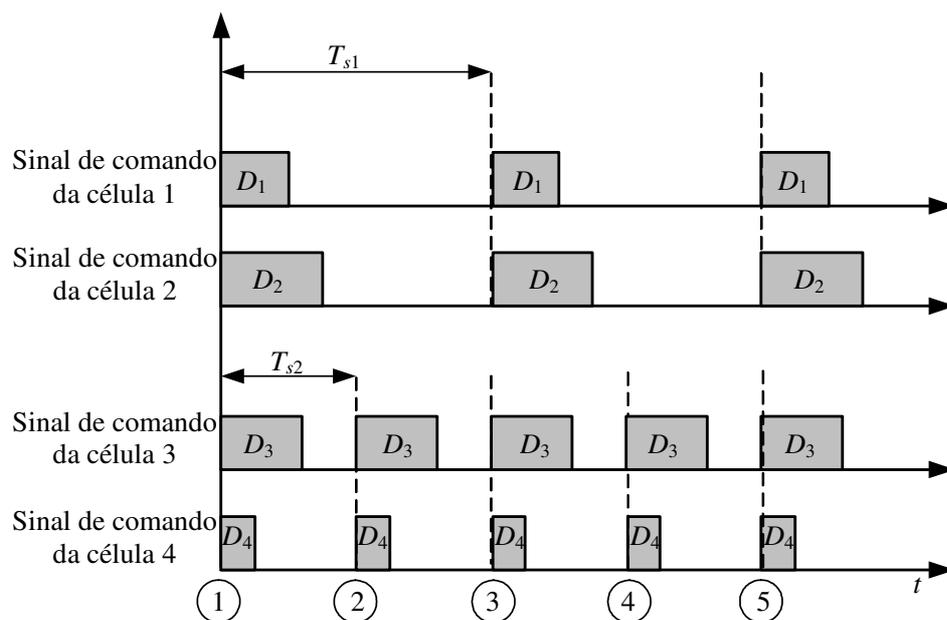


Figura 2-8. Sinais de comando de quatro células PWM de um multiconversor.

Regra 3: *Definição dos modos de operação em função do sincronismo e dos sistemas que se deseja integrar.*

Com a integração, os diversos subsistemas passam a ser vistos de uma forma única. Contudo, a análise é feita separadamente para cada modo de operação em função do sincronismo e do funcionamento do sistema.

Regra 4: *Definição do tipo de comutação (tipo boost ou tipo buck) presente em cada modo de operação.*

Verificar o sentido das correntes nas células PWM, dentro de cada modo de operação, para poder classificá-las como tipo *buck* e/ou tipo *boost*, conforme definido na seção 2.2.

A partir do tipo de comutação, presente em cada modo de operação, pode-se definir a forma de se realizar a integração, a saber: integração paralela e integração série; as quais são explicadas na regra 5.

Regra 5: Definição do tipo de integração – série ou paralela.

Caso todas as comutações sejam do mesmo tipo (apenas comutação tipo *boost* ou apenas comutação tipo *buck*), a integração é dita paralela, onde todos os interruptores apresentam o mesmo nível de tensão, assim é necessário adicionar um pólo auxiliar para criar uma diferença de potencial. Na Figura 2-9, é apresentado um possível pólo auxiliar para cada tipo de comutação, o qual fornece um caminho para desviar a energia dos interruptores principais, conseqüentemente, realizando a comutação suave. No sentido de minimizar o número de componentes, pode-se utilizar um dos subsistemas para fornecer o caminho para desviar a energia dos subsistemas. Deve-se observar que na integração paralela obtém-se apenas a redução do número de componentes.

Os pólos apresentados na Figura 2-9 são compostos por um diodo auxiliar (D_{pa}) e por um interruptor auxiliar (S_{pa}) e seus terminais devem ser interligados da seguinte forma: p_1 e p_3 são interligados ao barramento CC e o p_2 ao ramo auxiliar que será apresentado na regra 6.



Figura 2-9. Pólos auxiliares: (a) somente comutações tipo *boost* e (b) somente comutações tipo *buck*.

Por outro lado, caso exista pelo menos uma comutação de tipo diferente das demais, a integração é dita série. Nesse tipo de integração, não é necessário

adicionar um pólo, pois já existe uma diferença de potencial natural entre as células. Tal diferença reduz o número de componentes adicionais e possibilita a redução da energia reativa circulante. O processo de comutação será explicado detalhadamente no Capítulo 3.

Regra 6: Realizar a interligação entre as células e/ou ao pólo auxiliar, utilizando um ramo auxiliar.

Na Figura 2-10, é apresentado um dos ramos auxiliares de menor número de componentes, sendo que a corrente, no ramo auxiliar, sempre vai fluir da célula de comutação tipo *boost* para a célula com comutação tipo *buck*, devido à diferença de potencial natural entre essas células.



Figura 2-10. Ramo auxiliar para interligar as células e/ou ao pólo auxiliar.

O ramo auxiliar, mostrado na Figura 2-10, é composto por um diodo auxiliar (D_a), um indutor ressonante (L_r) e um interruptor auxiliar (S_a).

Os terminais a_1 e a_2 são interligados ao ponto central das células PWM em que se deseja realizar a integração – terminal a_1 ligado à célula com comutação tipo *boost* e terminal a_2 à célula com comutação tipo *buck*. A função do indutor L_r é limitar a taxa de variação da corrente no momento da comutação. Por sua vez, o interruptor S_a tem o papel de gerar um caminho de baixa impedância entre as células e/ou pólos auxiliares no momento que se deseja realizar a comutação integrada. Por fim, o diodo D_a é adicionado para evitar que correntes indesejadas circulem entre as células durante a operação normal dos conversores.

Regra 7: *Adicionar interruptores auxiliares nas células unidirecionais em corrente.*

Deve-se adicionar interruptores auxiliares nas células unidirecionais em corrente para criar o caminho para a corrente ressonante de uma célula para a outra. Esse interruptor é o responsável por determinar o tempo da comutação, que será explicado detalhadamente na seção 3.1. Caso a célula seja bidirecional em corrente, pode-se utilizar um dos interruptores principais para desempenhar o papel do interruptor auxiliar, assim reduzindo os custos. Desse modo, uma célula/interruptor principal passa a operar como pólo/interruptor auxiliar em instante de tempo determinado sem afetar o funcionamento global do sistema.

Regra 8: *Verificar se os ramos auxiliares não podem compartilhar componentes que apresentam a mesma função.*

Com o objetivo de minimizar o número de componentes, as células que somente injetam ou somente desviam corrente de uma determinada célula podem compartilhar alguns de seus componentes, por exemplo: o interruptor, o diodo e/ou o indutor. Como os custos de um CAC estão concentrados nos elementos ativos, deve-se sempre buscar compartilhar o interruptor. Nessa fase, a experiência do projetista pode influenciar no resultado final.

Regra 9: *Definição de quais comutações fornecerão energia para auxiliar as demais.*

A escolha de qual célula irá auxiliar uma outra é feita em função dos níveis de corrente dos sistemas que se deseja interligar (considerando que a tensão sobre as células é a mesma – barramento CC). Pois a energia reativa resultante de uma comutação é diretamente proporcional à corrente que circula através dos

interruptores. Assim, para minimizar a energia envolvida no processo de comutação integrada, deve-se escolher a célula de menor corrente para funcionar como auxiliar. Desse modo, a célula com maior energia vai auxiliar aquela com menor energia.

Para o caso de sistemas com diversas células, essa decisão é tomada em função dos somatórios das correntes das células que apresentam comutação do mesmo tipo (*boost* ou *buck*) dentro de um modo de operação, conforme equação (1).

$$\sum_1^n i_{boost}(n) > \sum_1^m i_{buck}(m) \quad (1)$$

Se a equação (1) for satisfeita, as células que operam como *buck* devem funcionar como auxiliares. Caso contrário, as que operam com *boost* devem ser auxiliares. Sendo n e m o número de células que operam como *boost* e *buck*, respectivamente, em um dado modo de operação. Um circuito de tomada de decisão deve ser adicionado ao sistema quando necessário.

Deve-se salientar que a comutação integrada sempre ocorre em duas etapas distintas. O processo se inicia com a comutação de todas as células que apresentam comutação do mesmo tipo (e com o maior nível de corrente), ou seja, transferência da energia das células para o CACI. Na segunda etapa, usa-se a energia acumulada no CACI para assistir as demais células.

Outro fator importante é que na maioria das aplicações as correntes necessárias para a tomada de decisão já são medidas para utilização no circuito de controle, logo não são necessários medidores adicionais. Para as aplicações que

utilizam sistemas de controle digital, não se agrega custo de hardware, pois o circuito de tomada de decisão pode ser implementado no mesmo componente.

Regra 10: *Analisar o CACI obtido para cada modo de operação com o objetivo de reduzir o número de componentes.*

Essa última regra tem por objetivo finalizar o processo de integração. Desse modo, deve-se verificar se nenhum dos componentes dos ramos auxiliares apresenta a mesma função, bem como analisar os pólos auxiliares para assim poder minimizar ainda mais o número de componentes adicionais. Nessa última fase, a experiência de projetista é muito importante e decisiva para minimizar os custos do CACI.

Deve-se destacar que essas regras são válidas apenas para sistemas integrados por um barramento CC (fonte de tensão). Contudo, existe a possibilidade de se utilizar CACIs isolados que permitam integrar sistemas com diferentes níveis de tensão.

Com a utilização dessas regras, obtém-se comutação integrada do tipo ZVT (iZVT) [36³⁶] nos interruptores principais e ZCS e/ou ZVS nos interruptores auxiliares. Para as demais técnicas de comutação integrada, como, por exemplo, iZCT e iZCZVT deve-se criar outras regras para se obter os CACIs, contudo isso não será abordado nesta Tese, ficando como possível tema para trabalho futuro.

³⁶ L. Schuch, C. Rech, J.L. Russi, H.L. Hey, J.R. Pinheiro. Integrated Auxiliary Commutation Circuits: a Generalized Approach. **IEEE Power Electronics Specialists Conference**, 2005, Recife, 2005.

2.5 Aplicações das Regras para Obtenção de CACI às UPSs

Esta seção tem por objetivo apresentar quatro aplicações das regras de obtenção dos CACIs aplicados às UPSs. Inicialmente serão aplicadas apenas ao estágio de entrada da UPS e posteriormente à UPS como um todo, dessa forma, a complexidade aumenta gradativamente, facilitando a compreensão das regras e do CACI obtido.

2.5.1 Estágio de Entrada de uma UPS (*boost – buck*)

Inicialmente, serão aplicadas as regras de integração a um dos estágios de entrada mais simples que existe e muito utilizado na indústria, como apresentado na seção A.4 do Apêndice A. Sendo o circuito de potência simplificado apresentado na Figura 2-11, o qual é composto por um conversor pré-regulador (conversor *boost*) que também funciona como conversor de *backup* e por um carregador de bateria (conversor *buck*).

Agora serão aplicadas as regras de integração apresentadas na seção anterior:

Regra 1: como o estágio de entrada é composto por dois subsistemas (conversor *boost* e conversor *buck*), esta regra é satisfeita.

Regra 2: é assumido que os dois conversores apresentam a mesma frequência de operação, logo o sincronismo é obtido naturalmente.

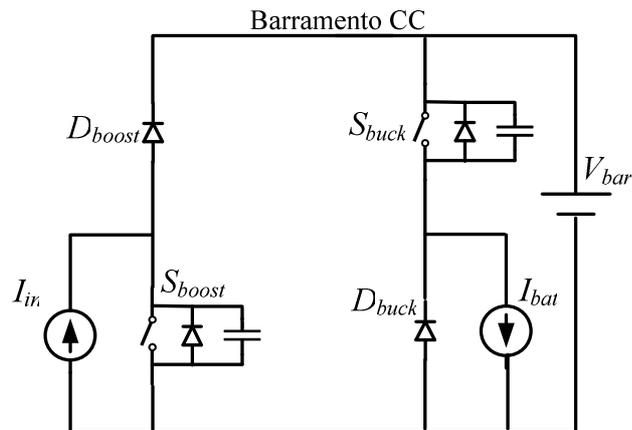


Figura 2-11. Circuito de Potência simplificado do estágio de entrada utilizado (*boost-buck*).

Regra 3: o sistema apresenta dois modos de operações distintos, a saber: (i) modo normal – conversor pré-regulador mantém o barramento CC a partir da fonte CA e o carregador de baterias mantém a carga completa do banco de baterias a partir do barramento CC. (ii) modo *backup* – conversor pré-regulador (*boost*) mantém o barramento CC a partir do banco de baterias. A visualização do circuito de potência desse estágio de entrada juntamente com o inversor é visto na Figura 2-20.

Regra 4: nesta aplicação, o tipo de comutação é o próprio nome do conversor, pois se utilizou apenas o conversor *boost* e *buck*, sendo:

- Modo normal: uma comutação tipo *boost* e uma comutação tipo *buck*.
- Modo *backup*: apenas uma comutação tipo *boost*.

Regra 5: a integração será do tipo:

- Série para o modo normal, pois existe uma comutação de cada tipo.
- Paralela para o modo *backup*, pois existe apenas um tipo de comutação.

Regra 6: como os dois conversores são unidirecionais em corrente, a adição dos ramos auxiliares fica simplificada. Para o modo normal, como a integração é série, vai-se adicionar um ramo auxiliar resultando no sistema mostrado na Figura 2-12.

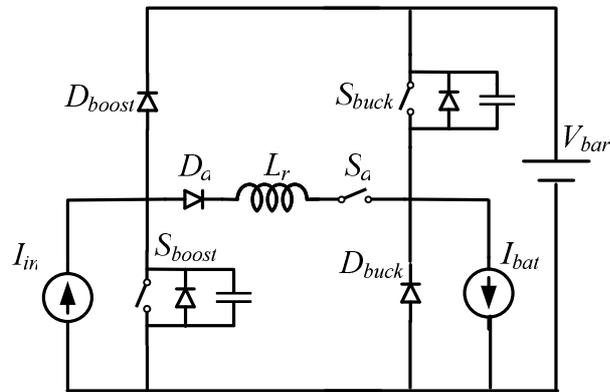


Figura 2-12. Ramo auxiliar adicionado ao modo normal.

Para o modo *backup*, como a integração é paralela, dever-se-ia adicionar um pólo auxiliar. Contudo, o próprio conversor *buck* que está desabilitado nesse modo de operação vai ser utilizado como pólo auxiliar – reduzindo o número de componentes. Dessa forma, resulta em um sistema idêntico ao do modo normal (ver Figura 2-12). Portanto, a partir desse ponto, o modo normal e backup serão analisados como um único modo do ponto de vista da integração.

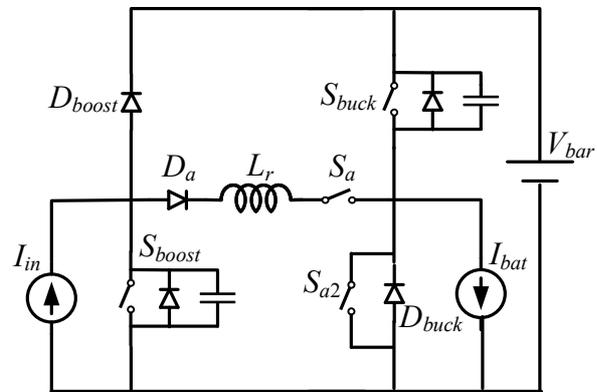
Regra 7: neste sistema, existem três possibilidades de se adicionar interruptores adicionais, a saber:

- Adicionar um interruptor em antiparalelo ao diodo D_{buck} . Assim, realiza-se inicialmente a comutação do conversor *boost* e a energia reativa dessa comutação irá auxiliar a comutação do conversor *buck*, ou seja, uma comutação tipo *boost* assistindo uma comutação tipo *buck*, sendo essa topologia apresentada na Figura 2-13(a) e publicada em [32].

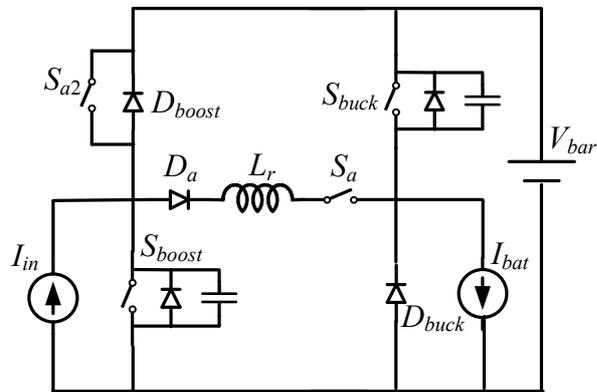
Deve-se destacar que neste CACI não se tem liberdade de definir qual comutação irá auxiliar a outra. A comutação do conversor *boost* sempre irá assistir a comutação do conversor *buck* independentemente dos níveis de corrente dos conversores.

- Adicionar um interruptor em antiparalelo ao diodo D_{boost} . Assim, realiza-se inicialmente a comutação do conversor *buck* e a energia reativa dessa comutação irá auxiliar a comutação do outro conversor, ou seja, uma comutação tipo *buck* assistindo uma comutação tipo *boost*, sendo essa topologia apresentada na Figura 2-13(b) [32]. Novamente não se tem liberdade de escolha de qual comutação irá auxiliar a outra.
- Adicionar um interruptor auxiliar em antiparalelo com cada um dos diodos D_{buck} e D_{boost} , sendo essa topologia apresentada na Figura 2-13(c) [32]. Dessa forma, existe a possibilidade de escolher qual comutação irá assistir a outra em função dos níveis de corrente dos conversores. Para o modo *backup*, não se tem escolha, pois o conversor *buck* opera apenas como pólo auxiliar.

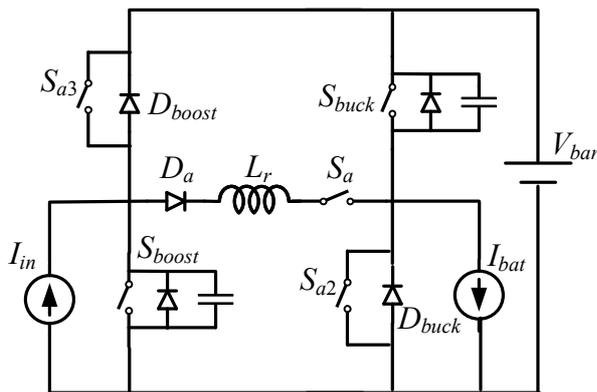
Nas duas primeiras topologias, apresentadas na Figura 2-13(a) e (b), obtém-se um CACI com reduzido número de componentes adicionais, ou seja, de custo reduzido, tornando-as mais atrativas para a indústria. Para demonstrar o reduzido número de componentes adicionais, será apresentado o mesmo estágio de entrada sob análise, contudo utilizando CACs independentes. O sistema com CACs independentes é apresentado na Figura 2-14.



(a)



(b)



(c)

Figura 2-13. Sistemas integrados obtidos: (a) boost assistindo buck – topologia 1; (b) buck assistindo boost – Topologia 2 e (c) liberdade para definir qual comutação irá assistir a outra – Topologia 3.

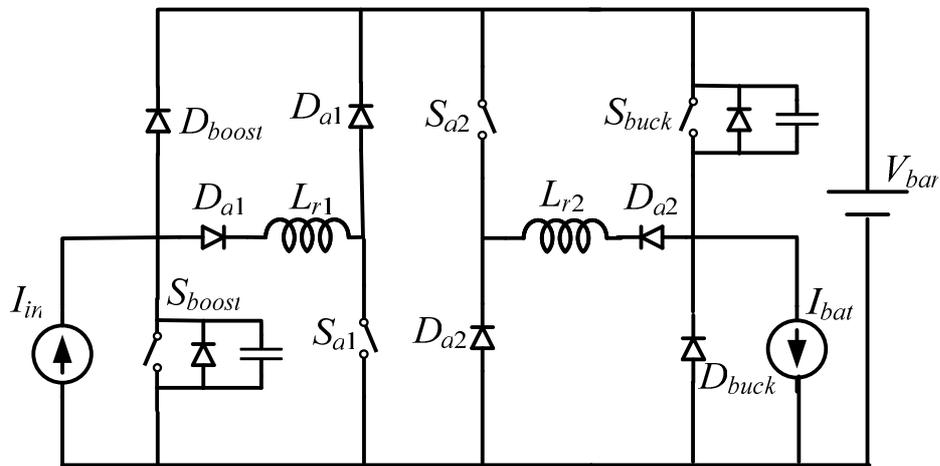


Figura 2-14. Estágio de entrada com CAC independentes.

Na Tabela 2-1, é realizado um comparativo do número de componentes adicionais necessários para cada uma das topologias apresentadas na Figura 2-13 e na Figura 2-14. A partir dessa tabela, verifica-se que as topologias mostradas na Figura 2-13(a) e (b) - as quais definem, no momento do projeto, qual comutação vai assistir a outra - apresentam uma redução significativa no número de componentes adicionais (metade), conseqüentemente menor custo.

Por outro lado, a topologia mostrada na Figura 2-13(c), apesar de apresentar uma redução no número de componentes, necessita de um interruptor adicional para fornecer o grau de liberdade do processo de comutação integrado. O que acarreta na redução da confiabilidade e aumenta o custo, tornando esta topologia inviável sob os pontos de vista econômico; mesmo ela tendo o melhor rendimento teórico, já que minimiza a energia reativa circulante.

Tabela 2-1. Comparativo do número de componentes adicionais dos sistemas com CACI e CAC ZVT independente.

Topologia	N° de interruptores	N° de diodos	N° de indutores	Total de componentes
<i>Boost</i> assistindo <i>buck</i> Figura 2-13(a)	2	1	1	4
<i>Buck</i> assistindo <i>boost</i> Figura 2-13(b)	2	1	1	4
Liberdade de escolha Figura 2-13(c)	3	1	1	5
CACs independentes Figura 2-14	2	4	2	8

Regra 8: como só existe um ramo auxiliar, esta regra não se aplica a este sistema.

Regra 9: como a topologia que apresentava liberdade de escolha de qual comutação irá assistir a outra foi descartada pelo elevado número de interruptores e, conseqüentemente, pelo seu elevado custo, restaram duas escolhas: *boost* assistindo *buck* ou *buck* assistindo *boost*.

Como a escolha é feita em função dos níveis de corrente de cada subsistema; e para essa aplicação onde se tem um conversor pré-regulador, de maior potência, e um carregador de baterias, de menor potência (aproximadamente 10%), fica claro que a corrente do conversor pré-regulador é muito maior que a do carregador de baterias na maior parte do tempo, conseqüentemente, a escolha de melhor rendimento é a topologia apresentada na Figura 2-13(a), na qual a comutação tipo *boost* assiste a comutação tipo *buck*.

Aplicações como esta, onde a corrente de um dos conversores é muito mais elevada que a do outro, fazem com que a corrente de carga do conversor de maior corrente, que terá que ser desviada para o CAC, seja suficiente para realizar a

comutação do conversor de menor corrente. Com isso, reduz o dimensionamento dos elementos ressonantes e, conseqüentemente, reduz a energia reativa necessária para garantir a comutação suave em toda faixa de operação do sistema. Essa afirmação é demonstrada na seção 5.5.

Regra 10: devido à simplicidade do CACI obtido, esta última fase de análise se torna fácil. Uma das poucas simplificações possíveis é:

- Integração do interruptor auxiliar S_{a2} e a do diodo D_{buck} , sendo assim utilizado um único componente. Isso se deve ao fato de a comutação do interruptor S_{a2} ser do tipo ZVS, conseqüentemente, deve-se utilizar um semiconductor do tipo MOSFET que já apresenta um diodo intrínseco em antiparalelo.

Após o término da aplicação das regras, obteve-se o CACI apresentado na Figura 2-15 [32], sendo as comutações de todos interruptores de forma suave, a saber:

- Interruptores principais (S_{boost} e S_{buck}) – comutação ZVT
- Interruptor auxiliar (S_a) – comutação ZCS
- Interruptor auxiliar (S_{a2}) – comutação ZVS

Os sinais de comando, as principais formas de onda e a curva do rendimento em função da variação da carga para essa topologia serão apresentados no transcorrer dessa Tese.

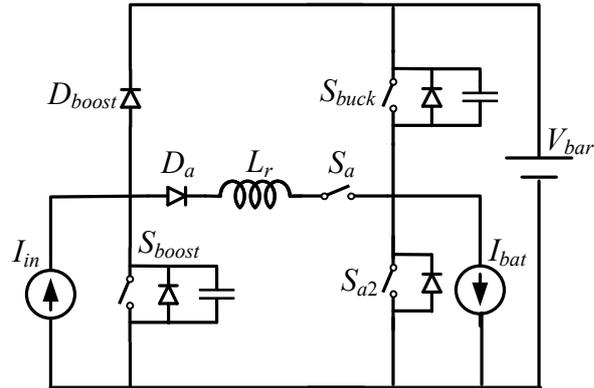


Figura 2-15. CACI final para o estágio de entrada (*boost + buck*) de uma UPS.

2.5.2 Estágio de Entrada de uma UPS (*boost + bidirecional*)

O segundo estágio de entrada que se vai aplicar às regras de integração é composto por um conversor pré-regulador (conversor *boost*) e por um conversor bidirecional – que vai operar ora como conversor de *backup* (conversor *boost*), ora como carregador de bateria (conversor *buck*). O circuito de potência simplificado é apresentado na Figura 2-16, maiores detalhes no Apêndice A.

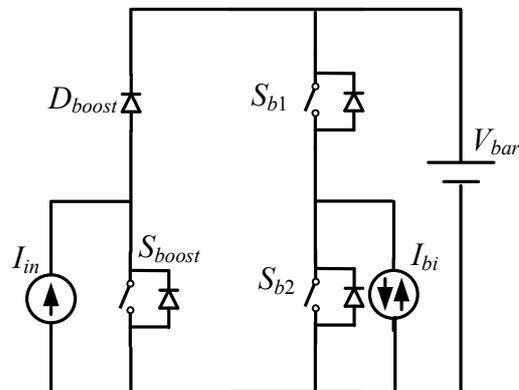


Figura 2-16. Circuito de Potência Simplificado do estágio de entrada utilizado (*boost-bidirecional*).

Como na seção anterior, agora serão aplicadas as regras de integração:

Regra 1 e 2: idênticas às da seção 2.5.1.

Regra 3: o sistema apresenta dois modos de operações distintos, a saber: (i) modo normal – conversor pré-regulador (*boost*) e conversor bidirecional operando como *buck* (carregador de baterias). (ii) modo *backup* – conversor bidirecional operando como *boost* (conversor de backup).

Regra 4: o tipo da comutação em cada modo são:

- Modo normal: uma comutação tipo *boost* e uma comutação tipo *buck* (conversor bidirecional operando como *buck*).
- Modo *backup*: apenas uma comutação tipo *boost* (conversor bidirecional operando como *boost*).

Regra 5: idêntica à da seção 2.5.1.

Regra 6: Para o modo normal, como a integração é série, vai se adicionar um ramo auxiliar resultando em um sistema idêntico ao apresentado na Figura 2-12, pois nesse modo o conversor bidirecional opera como *buck*.

Para o modo *backup*, como a integração é paralela, dever-se-ia adicionar um pólo auxiliar, contudo o próprio conversor pré-regulador (*boost*) que estaria desabilitado nesse modo de operação vai ser utilizado como pólo auxiliar, resultando no sistema mostrado na Figura 2-17.

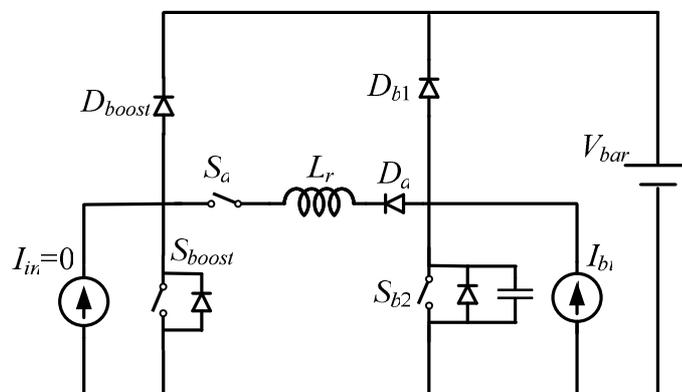


Figura 2-17. Ramo auxiliar para o modo *backup*.

Regra 7: Para o modo normal, como já existe o interruptor principal S_{b2} , ele fornece o caminho para se realizar a comutação, logo para a comutação tipo *boost* assistir a tipo *buck* não se necessita adicionar interruptor extra. Por outro lado, deve-se adicionar um interruptor em antiparalelo ao diodo D_{boost} para possibilitar que a comutação tipo *buck* assista a tipo *boost*. O que resulta em um sistema similar ao da Figura 2-13(c). Deve-se destacar que, para aplicações de baixo custo, como esse estágio de entrada, a adição de um interruptor extra penaliza o projeto sob o ponto de vista econômico, como já mencionado na seção anterior. Dessa forma, a topologia onde *boost* assiste *buck* é a mais atrativa.

Para o modo backup, como a comutação é paralela, não existe a possibilidade de se adicionar interruptores extras.

Regra 8: se observarmos os ramos auxiliares do modo normal e *backup*, podemos fazer uma simplificação, como segue: o indutor ressonante nos dois ramos tem a mesma função, desse modo pode-se utilizar um único componente. E se utilizarmos interruptores com diodo em antiparalelo pode-se unir os dois ramos, resultando no sistema mostrado na Figura 2-18.

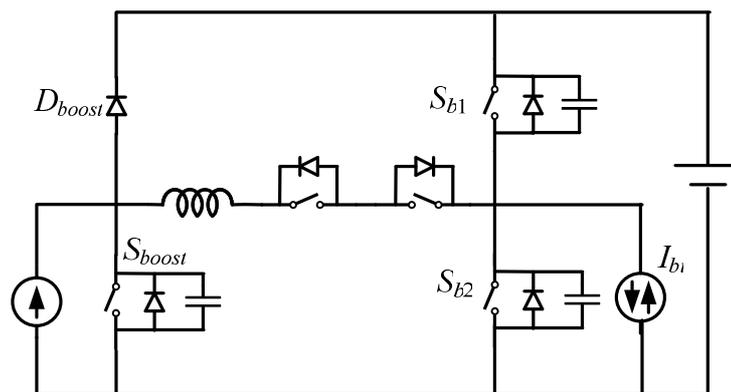


Figura 2-18. Sistema resultante – simplificação dos ramos auxiliares (não publicada) –
Topologia 4.

Deve-se destacar que, com a adição de apenas três componentes, consegue-se realizar a comutação suave dos três conversores que compõem o sistema, sendo essa nova topologia.

Regra 9: como a topologia não vai apresentar liberdade de escolha, esta etapa não é necessária.

Regra 10: a principal simplicidade do CACI já foi realizada na regra 8. Contudo, pode-se fazer uma variação do CACI obtido, como segue:

- Como no modo *backup* só existe um único conversor e a integração da energia reativa não é possível, pode-se integrar o indutor ressonante nos dois modos de operação, similar ao que se fez na regra 8, porém agora vamos fazer a ressonância acontecer não mais pelo conversor pré-regulador, mas sim pelo banco de baterias como mostra a Figura 2-19 [37³⁷].

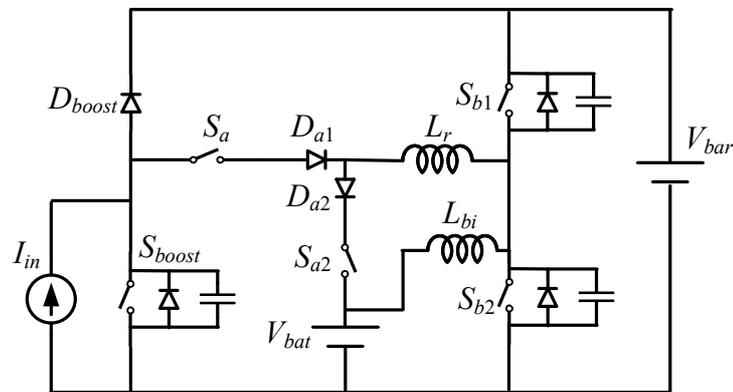


Figura 2-19. Sistema resultante – variação do CACI – Topologia 5.

³⁷ L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro. A Battery ZVT Bi-Directional Charger for Uninterruptible Power Supplies. **IEEE Power Electronics Specialists Conference**. p. 1841-1846. 2002.

2.5.3 Regras aplicadas à UPS completa 1 (*boost*, *buck* e *full-bridge*)

Nesta seção, vão se aplicar as regras a uma UPS completa; a qual é composta por um pré-regulador (conversor *boost*) que também é o conversor de *backup*, carregador de baterias (conversor *buck*) e por um inversor (*full-bridge*). O circuito de potência dessa UPS é apresentado na Figura 2-20. Nessa UPS, apenas um braço do inversor opera em alta frequência.

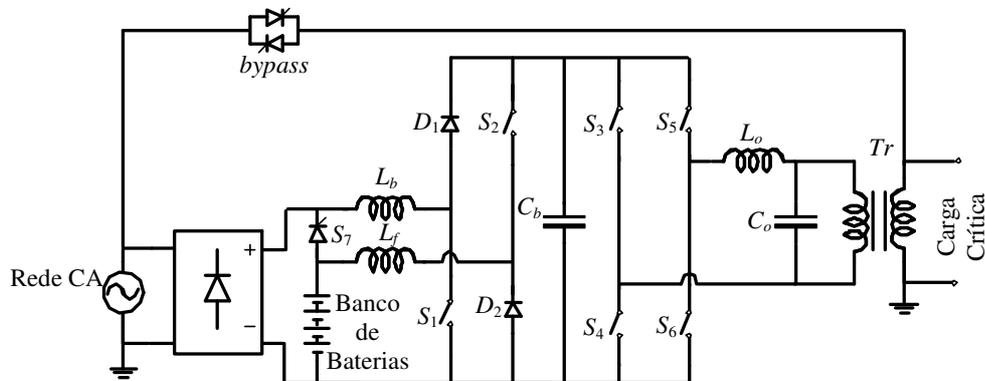


Figura 2-20. Circuito de potência da UPS (*boost*, *buck* e *full-bridge*).

Agora serão aplicadas as regras de integração à UPS mostrada na Figura 2-20, contudo, para tornar a análise mais simples, vai se fazer uma simplificação no circuito de potência dessa UPS, resultando no sistema mostrado na Figura 2-21.

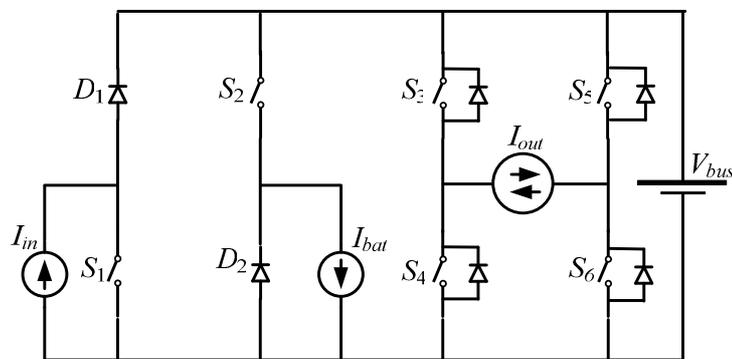


Figura 2-21. Circuito de potência simplificado da UPS (*boost*, *buck* e *full-bridge*).

Regra 1: como a UPS é composta por quatro subsistemas, esta regra é satisfeita.

Regra 2: todos os subsistemas apresentam a mesma frequência de operação, conseqüentemente, o sincronismo é obtido. Deve-se destacar que o braço do inversor (S_5 e S_6) opera em baixa frequência (60 Hz), não sendo necessário adicionar um CAC, logo este braço não vai fazer parte da integração. Deve-se destacar que a operação em baixa frequência limita as estratégias de comutação e penaliza o volume do filtro.

Regra 3: o sistema apresenta quatro modos de operações distintos de acordo com o estado da rede pública e o sentido da corrente do inversor, a saber:

- Modo normal A – conversor pré-regulador mantém o barramento CC a partir da fonte CA; o carregador de baterias mantém a carga do banco de baterias a partir do barramento CC e o inversor alimenta a carga crítica. O sentido da corrente de carga do inversor é saindo do braço de alta frequência.
- Modo normal B – os mesmos subsistemas do modo normal A estão operando, contudo a corrente de carga do inversor inverte o sentido, ou seja, a corrente está entrando no braço de alta frequência.
- Modo *backup* A – conversor pré-regulador (*boost*) mantém o barramento CC a partir do banco de baterias e o inversor alimenta a carga crítica. O sentido da corrente de carga do inversor é saindo do braço de alta frequência. O carregador de baterias está desabilitado.

- Modo *backup* B – os mesmos subsistemas do modo *backup* A estão operando, contudo a corrente de carga do inversor inverte o sentido, ou seja, a corrente está entrando no braço de alta frequência.

Como exposto, o sistema vai ter quatro modos de operações distintos que devem ser analisados separadamente para se obter o CACI.

Regra 4: tipo de comutação para cada modo de operação:

- Modo normal A: uma comutação tipo *boost* e duas comutações tipo *buck* (ver Figura 2-22(a)).
- Modo normal B: duas comutações tipo *boost* e uma comutação tipo *buck* (ver Figura 2-22(b)).
- Modo *backup* A: uma comutação tipo *boost* e uma comutação tipo *buck* (ver Figura 2-22(c)).
- Modo *backup* B: duas comutações tipo *boost* (ver Figura 2-22(d)).

Deve-se salientar que a comutação dos interruptores do braço que operam em 60Hz não afeta os modos de operação presentes na regra 4, sendo função do fator de potência da carga e da estratégia de modulação utilizada.

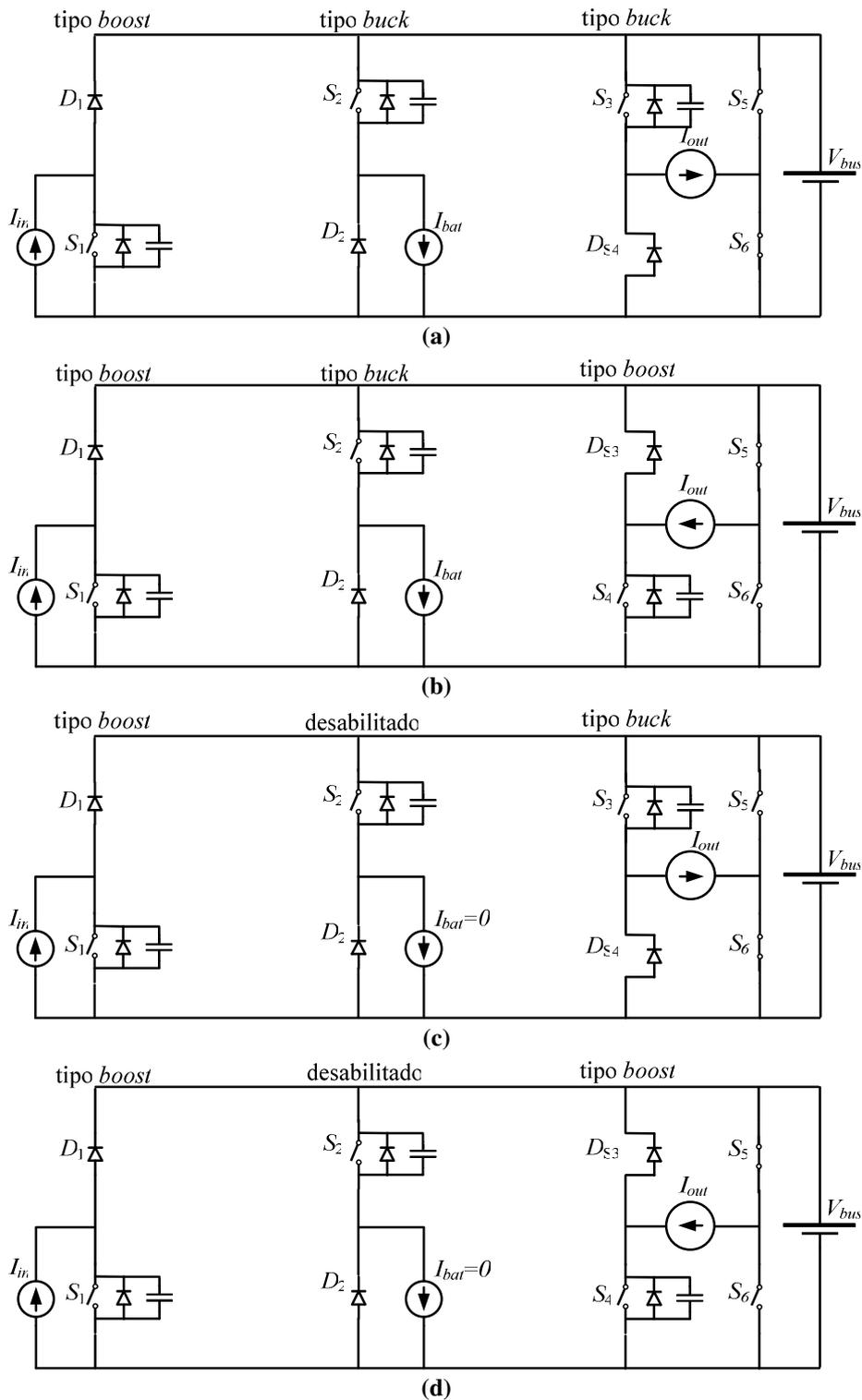


Figura 2-22. Modos de operação e tipo de comutação: (a) modo normal A: uma comutação tipo boost e duas comutações tipo buck, (b) modo normal B: duas comutações tipo boost e uma comutação tipo buck, (c) modo backup A: uma comutação tipo boost e uma comutação tipo buck e (d) modo backup B: duas comutações tipo boost.

Regra 5: a integração será do tipo:

- Série para o modo normal A e B e Modo *backup* A.
- Paralela para o modo *backup* B.

Regra 6: os ramos auxiliares adicionados em cada modo podem ser vistos na Figura 2-23. Para o modo *backup* B, onde existem apenas duas comutações tipo *boost*, vai se utilizar o conversor carregador de baterias, que estaria desabilitado neste modo de operação, como pólo auxiliar (ver Figura 2-23(d)).

Regras 7 e 8: as seguintes observações podem ser feitas com o intuito de simplificar os ramos auxiliares:

- Existe um ramo auxiliar comum aos modos: normal A, normal B e *backup* B. Dessa forma, só existe um ramo auxiliar (interligando o pré-regulador ao carregador de baterias), para os três modos de operações.
- Existe um ramo auxiliar comum aos modos: normal B e *backup* B. Portanto, só existe um ramo auxiliar (interligando o braço de alta frequência do inversor ao carregador de baterias), para os dois modos de operações.
- Existe um ramo auxiliar comum aos modos: normal A e *backup* A. Dessa forma, só existe um ramo auxiliar (interligando o pré-regulador ao braço de alta frequência do inversor), para os dois modos de operações.

Através das observações citadas anteriormente, chega-se ao sistema mostrado na Figura 2-24.

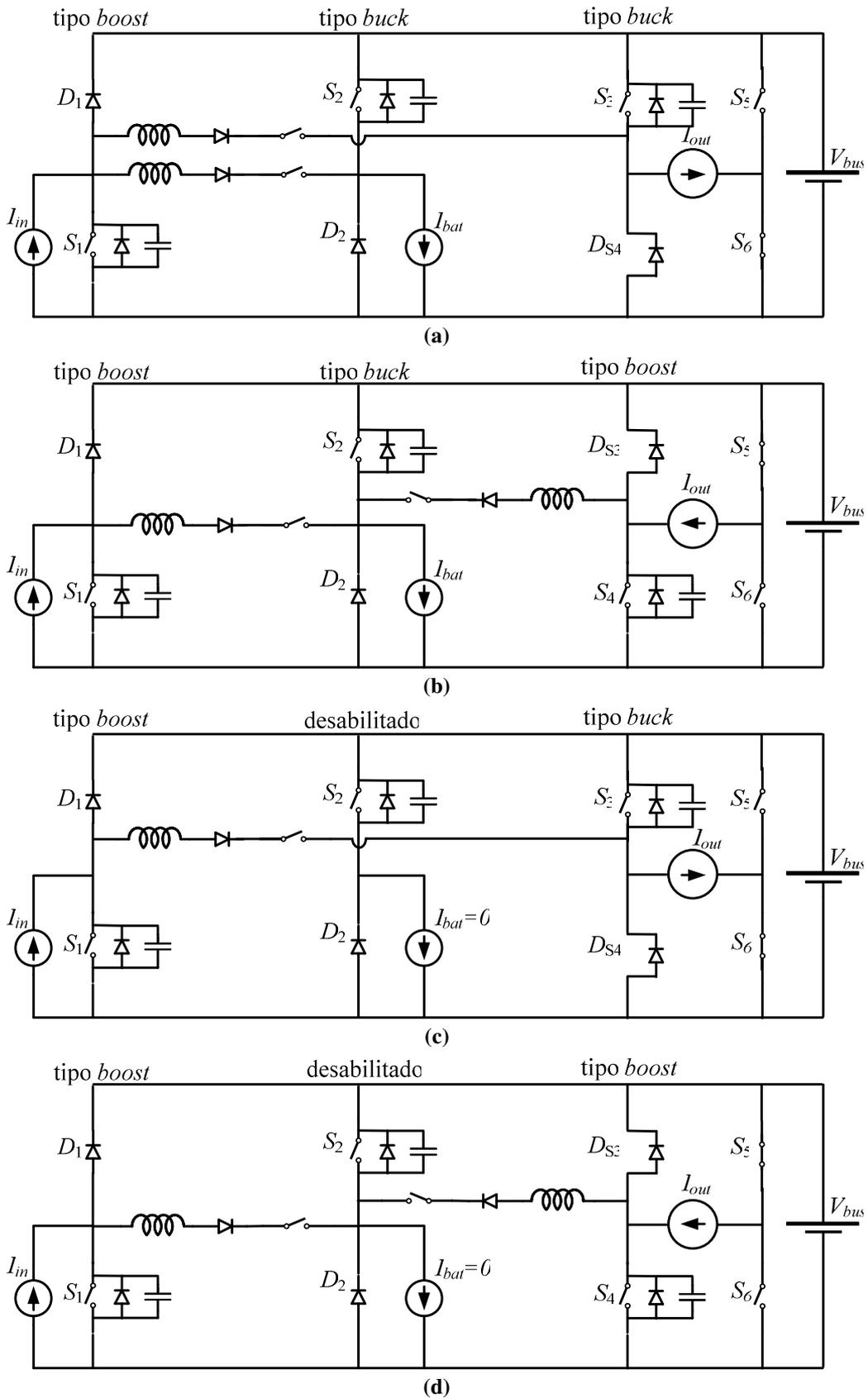


Figura 2-23. Ramo auxiliar: (a) modo normal A, (b) modo normal B, (c) modo *backup* A e (d) modo *backup* B.

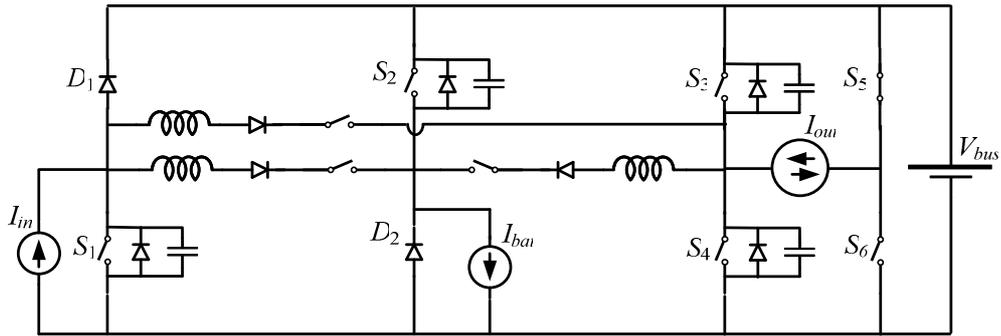


Figura 2-24. Sistema resultante da análise dos ramos auxiliares.

No sistema apresentado na Figura 2-24, deve-se adicionar dois interruptores auxiliares, um em antiparalelo com D_2 – para fornecer o caminho para às comutações tipo *boost*; e outro em antiparalelo com D_1 – para dar liberdade para a escolha de quais comutações irão assistir as demais. O CACI resultante é mostrado na Figura 2-25 (não publicada na literatura).

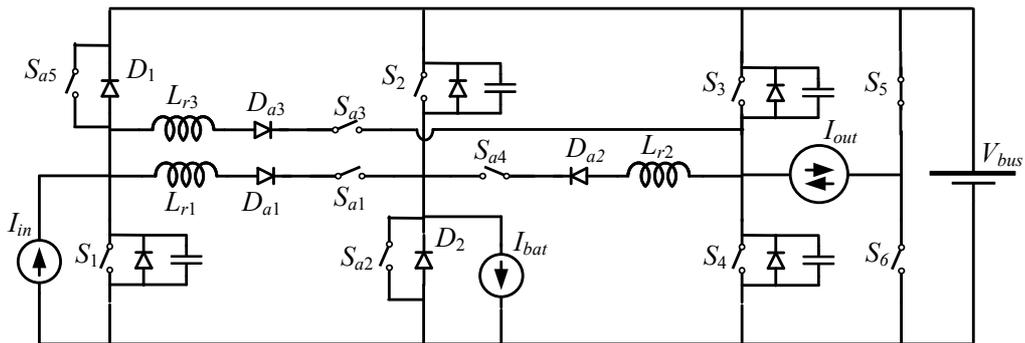


Figura 2-25. Adição dos interruptores auxiliares – Topologia 6.

Deve-se destacar que o CACI obtido nesta fase apresenta: 5 interruptores, 3 diodos e 3 indutores; sendo ainda de baixa aplicabilidade pelo seu elevado número de componentes. Contudo, existe a liberdade de escolha no processo de comutação integrado e, conseqüentemente, reduzida energia reativa.

Regra 9: deve-se adicionar um circuito de tomada de decisão que defina qual interruptor auxiliar será colocado em condução primeiro, em função dos níveis de corrente dos três conversores, para assim definir qual tipo de comutação assistirá as demais.

Para um melhor entendimento da regra 9, deve-se ter uma boa compreensão do processo de comutação-integração que é explicado na seção 3.1.

Regra 10: Algumas simplificações possíveis são apresentadas a seguir:

- Como os interruptores S_{a1} e S_{a4} têm a mesma função: a de criar um caminho de baixa impedância entre as células, logo pode-se usar apenas um semiconductor. Elimina-se o interruptor S_{a4} e interligam-se os catodos dos diodos D_{a1} e D_{a2} (conforme a Figura 2-26).
- Os indutores L_{r1} e L_{r3} têm a função de acumular a energia que é desviada do conversor pré-regulador, para posteriormente realizar a comutação suave dos interruptores S_2 e S_3 . Pode-se utilizar apenas um indutor (elimina-se L_{r3}) e realizar a comutação em paralelo sobre os dois interruptores. Para tanto, basta mudar a posição de D_{a3} e S_{a3} , como mostra a Figura 2-26.
- Elimina-se o interruptor auxiliar S_{a5} . Conversor pré-regulador vai fornecer energia para as demais comutações (Figura 2-26).
- Elimina-se o circuito de tomada de decisão – essa simplificação afeta apenas o processo de comutação que passa a ser fixado no momento do projeto, sendo sempre as comutações tipo *boost* que fornecerão para as comutações tipo *buck*.

Após as simplificações, obtém-se o CACI mostrado na Figura 2-26 [38³⁸].
Através do qual, com apenas 3 interruptores, 3 diodos e 2 indutores, ou seja, apenas 8 componentes adicionais, consegue-se obter comutação ZVT nos interruptores

³⁸ L. Schuch, C. Rech, J.R. Pinheiro. New Integration Concept of Auxiliary Commutation Circuits: ZVT Case Study. **IEEE Power Electronics Specialists Conference**, Aachen, 2004. p. 4121-4127.

principais e ZCS/ZVS nos interruptores auxiliares dos quatro subsistemas que compõem a UPS, a saber: pré-regulador, carregador de baterias, conversor de *backup* e inversor.

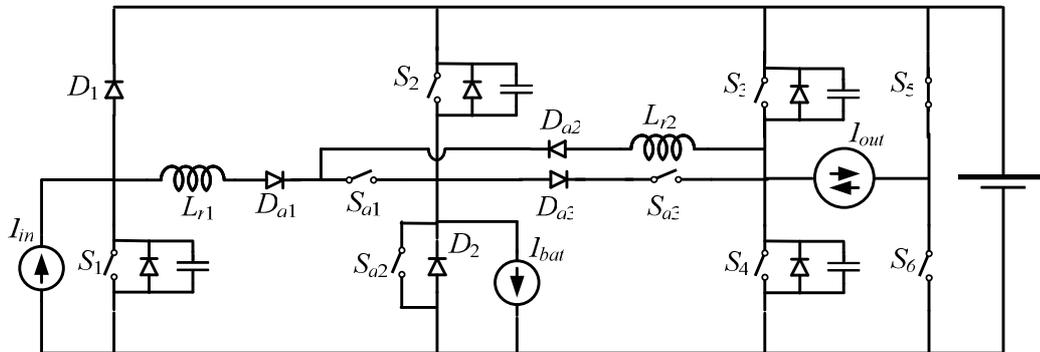


Figura 2-26. CACI final para a UPS (*boost*, *buck* e *full-bridge*) – Topologia 7.

2.5.4 Regras aplicadas à UPS completa 2 (*boost*, *bidirecional* e *full-bridge*)

Nesta seção, as regras vão ser aplicadas à outra UPS, que é composta por um pré-regulador (conversor *boost*); um conversor bidirecional que opera ora como conversor de *backup*, ora como carregador de baterias (conforme o estado da rede pública de energia) e por um inversor (*full-bridge*). Sendo o circuito de potência dessa UPS apresentado na Figura 2-27. Nessa UPS, os dois braços do inversor operam em alta frequência.

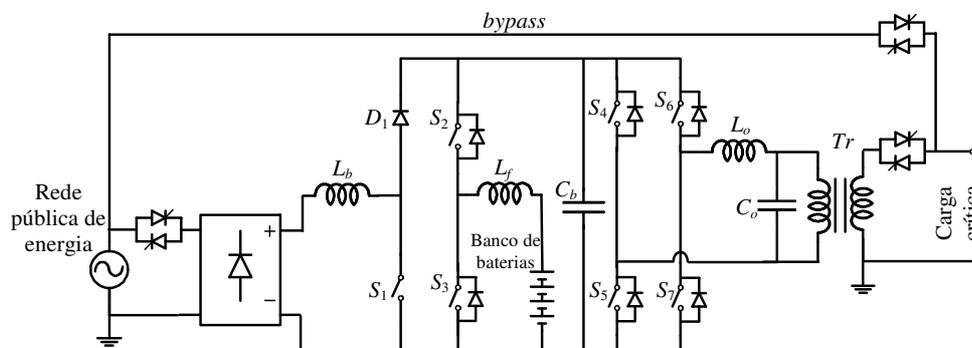


Figura 2-27. Circuito de potência da UPS (*boost*, *bidirecional* e *full-bridge*).

Através da aplicação das regras e da criteriosa análise, chega-se ao CACI [36] mostrado na Figura 2-28. A mesma é composta por um interruptor auxiliar (S_a), sete diodos (D_{a1} - D_{a7}) e quatro indutores ressonantes (L_{r1} - L_{r4}). Nessa topologia, apenas um interruptor auxiliar consegue realizar a comutação suave do tipo ZVT em todos os interruptores principais sem sobretensão. A comutação nos interruptores auxiliares é do tipo ZCS.

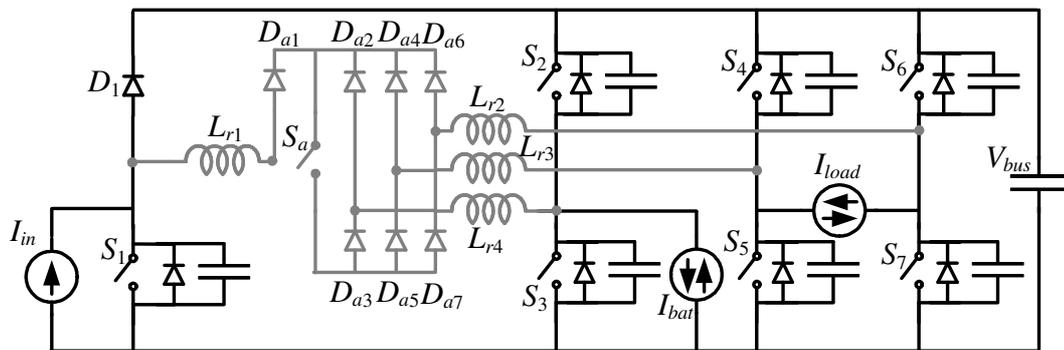
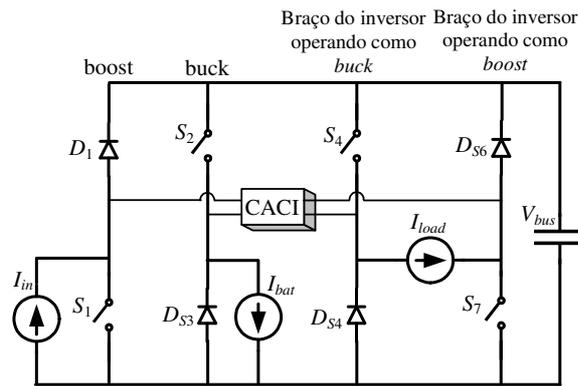
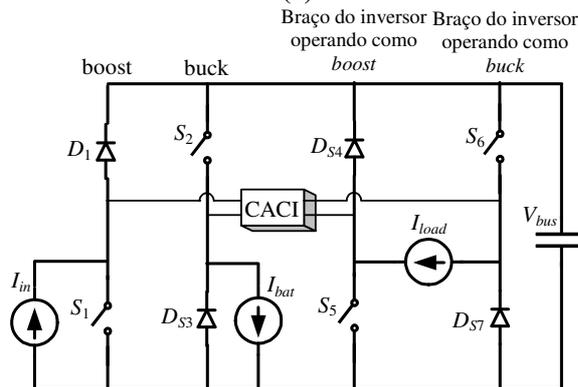


Figura 2-28. CACI porposto para a UPS [36] (*boost, bidirecional e full-bridge*) – Topologia 8.

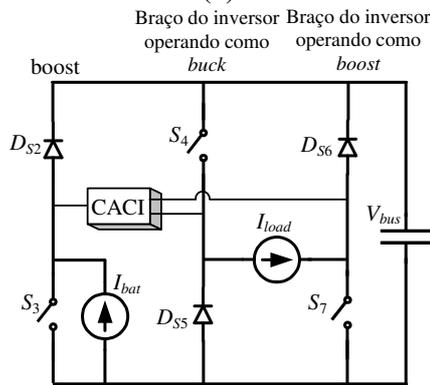
Essa UPS opera em diferentes modos de operação, dependendo da rede pública de energia e do sentido da corrente de carga (I_{load}). Desse modo, o tipo de comutação também irá se alterar, como mostra a Figura 2-29. A metodologia de projeto desse CACI é similar às anteriores.



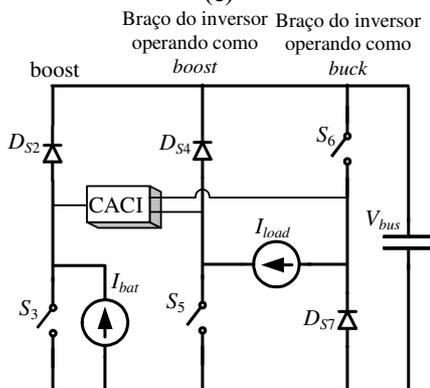
(a)



(b)



(c)



(d)

Figura 2-29. Modos de operação UPS (boost, bidirecional e full-bridge):

(a) e (b) modo normal; (c) e (d) modo backup.

Alguns dos CACIs obtidos nessa seção através das regras são similares a circuitos já publicado por outros autores e em outros tempo, contudo eles eram apenas propostos e analisados isoladamente para uma aplicação, sem uma metodologia clara de como foi obtido. Isso pode ser claramente visto nos circuitos de auxílio a comutação utilizados em inversores trifásicos propostas em [39³⁹] e [40⁴⁰].

2.6 Conclusões

Foi proposto um novo princípio de integração de CAC o qual reutiliza a energia reativa resultante de uma comutação para assistir as demais comutações do sistema. Com esse princípio obtém-se CACI com reduzido número de componentes adicionais e possibilita a elevação do rendimento, tornando-o mais atrativo que os sistemas com CACs independentes. Para facilitar a obtenção de novos CACI foram apresentadas dez regras básicas, assim o processo de integração é compreendido e pode ser utilizado em outras aplicações/sistemas.

Através das regras, neste capítulo, foram obtidos oito novos circuitos de auxílio à comutação iZVT aplicados à UPSs *double conversion*. Esses CACIs realizam a comutação suave em todos interruptores presentes nos quatro conversores que compõem uma UPS, sendo eles: conversor pré-regulador, conversor do modo *backup*, carregador de baterias e inversor.

³⁹ J.-Y. Choi, D. Boroyevich, J. Francis, F.C. Lee. A novel ZVT inverter with simplified auxiliary circuit. **IEEE Applied Power Electronics Conference**. vol. 2, p. 1151-1157. 2001.

⁴⁰ J.-Y. Choi; D. Boroyevich, F.C. Lee. Improved ZVT three-phase inverter with two auxiliary switches. **IEEE Applied Power Electronics Conference**. Vol. 2, p. 1023-1029. 2000.

Capítulo 3

O Processo de Comutação Integrado

3.1 Introdução

Este capítulo tem por objetivo detalhar o processo de comutação integrado, apresentando o equacionamento matemático para a análise da energia envolvida. Como resultado é proposto uma metodologia de projeto para o processo de comutação integrada. Através dessa análise, vai-se provar a redução da energia reativa circulante nos sistemas propostos bem como a redução das perdas por condução em algumas aplicações.

3.2 O Processo de comutação Integrado

Esta seção tem por objetivo demonstrar o processo de comutação integrado utilizando-se de um grau de abstração; ou seja, não se vai apresentar

todos os detalhes e passos existentes na comutação, pois isso depende de cada aplicação. Sendo apresentados apenas os dois passos comuns à comutação integrada proposta; e indispensáveis para a compreensão da proposta desta Tese.

Como já mencionado anteriormente, existem duas formas de ocorrer a comutação integrada, a saber: série – a qual reutiliza a energia reativa circulante; e a paralela – a qual apenas reduz o número de componentes adicionais. Esses dois modos de comutação são explicados separadamente.

3.2.1 Interação Série

O processo de comutação integrado ocorre em dois passos distintos:

Passo 1: A energia acumulada no capacitor (intrínseco ou adicional) em paralelo com o interruptor em que se deseja realizar a comutação é transferida, de forma ressonante, para o indutor do CACI. Nesse passo, leva-se a tensão sobre o interruptor principal à zero e o coloca em condução de forma ZVT.

Passo 2: A energia acumulada no indutor é usada para levar à zero a tensão sobre o outro interruptor principal que se deseja comutar. No instante que a tensão sobre o interruptor atinge zero, o mesmo é colocado em condução de forma ZVT e o restante da energia que, por ventura, ainda esteja acumulada no indutor é devolvida para uma das fontes do sistema.

Para demonstrar os passos do processo de comutação em série, vai se utilizar a topologia apresentada na Figura 2-15, que será novamente apresentada aqui para facilitar sua visualização (ver Figura 3-1). Sendo o comando desse estágio de entrada visualizado na Figura 3-2.

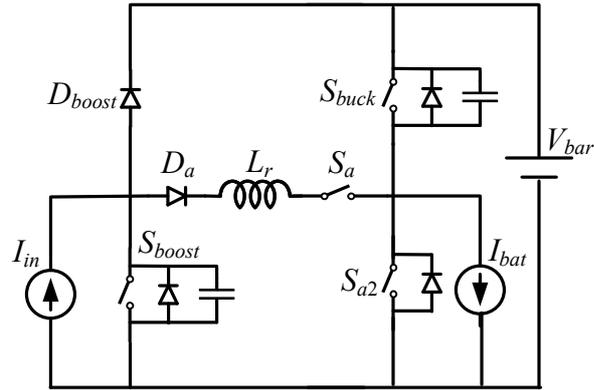


Figura 3-1. CACI proposto em [32].

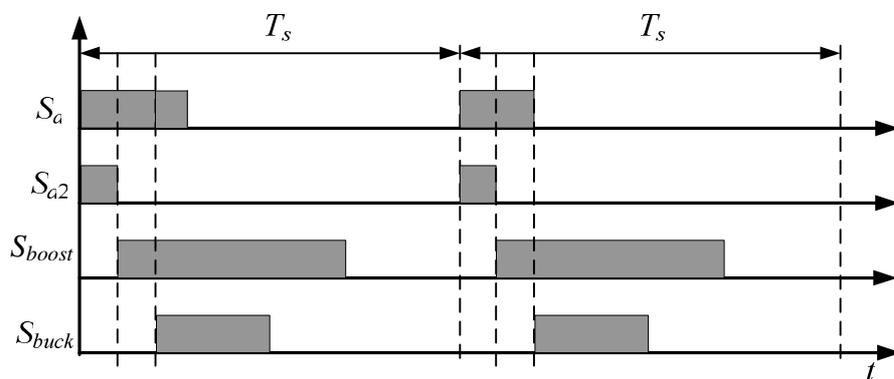


Figura 3-2. Comando do estágio de entrada proposto em [32].

Para essa aplicação, os passos são:

Passo 1: Inicia-se acionando os interruptores auxiliares S_a e S_{a2} (ZCS – devido à presença do indutor L_r). Desse modo, começa a carga linear do indutor L_r . Quando a corrente que passa através do indutor atingir a corrente de carga (I_{in}), inicia a ressonância entre a energia do capacitor em paralelo com S_{boost} e a energia do indutor L_r . Essa ressonância leva a tensão sobre S_{boost} à zero. Nesse instante, é possível acionar o interruptor S_{boost} em zero de tensão e também se deve bloquear o interruptor S_{a2} que dará início ao próximo passo. Deve-se destacar que esse processo de comutação é similar ao ZVT convencional [9]. O plano de fase, o circuito equivalente e a ilustração desse passo podem ser vistos na Figura 3-3.

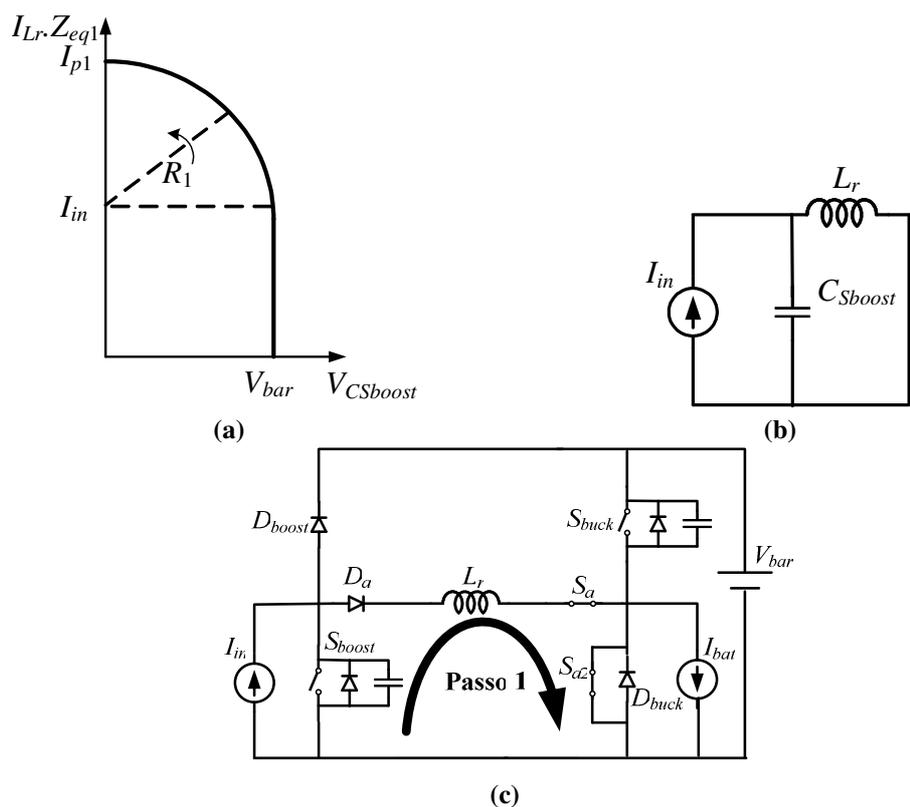


Figura 3-3. Passo 1: (a) plano de fase; (b) circuito equivalente e (c) ilustração do primeiro passo.

Passo 2: Com o bloqueio do interruptor S_{a2} , a energia que está acumulada em L_r passa a ressonar com a energia do capacitor em paralelo com o interruptor principal S_{buck} que faz com que a tensão sobre S_{buck} vá à zero. Desse modo, o interruptor S_{buck} é colocado em condução em zero de tensão. Ao término da descarga linear da corrente do indutor L_r , pode-se bloquear S_a . O plano de fase, o circuito equivalente e a ilustração deste passo são vistos na Figura 3-4.

Para os sistemas com mais de dois conversores, o processo de comutação é similar. A diferença está no fato de que tanto no passo 1 quanto no passo 2 existirão comutações ocorrendo em paralelo, o que alterará a impedância dos circuitos ressonantes.

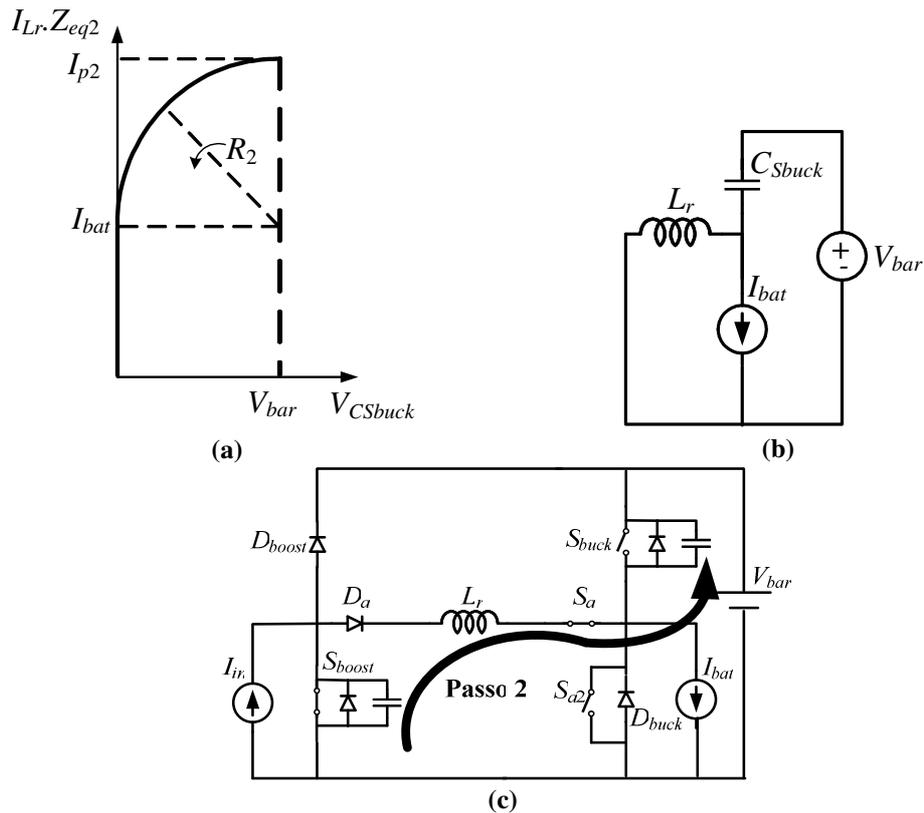


Figura 3-4. Passo 2: (a) plano de fase; (b) circuito equivalente e (c) ilustração do segundo passo.

3.2.2 Interação Paralela

A comutação integrada paralela é similar à que acontece no CAC ZVT convencional [9]. A única diferença é que mais de um CAC irá utilizar o mesmo interruptor/braço auxiliar. Dessa forma, essa comutação não será detalhada nesta Tese por já ter sido discutida na literatura [36].

3.3 Metodologia de Projeto

A metodologia de projeto deve garantir a comutação suave em todos os modos de operação e com a menor energia reativa circulante possível.

O projeto dos elementos ressonantes (indutores e capacitores) é feito da seguinte forma:

- O projeto dos indutores ressonantes é feito em função do máximo di/dt permitido nos semicondutores, assim minimiza-se a perda de razão cíclica. Os indutores ressonantes são calculados pela expressão (2). Deve-se destacar que para algumas aplicações podem ocorrer adaptações em (2), em função das restrições dos conversores envolvidos.

$$L_r = \frac{V_o}{di/dt_{(max)}} \quad (2)$$

Sendo: V_o a tensão sobre o indutor ressonante e $di/dt_{(max)}$ a máxima variação de corrente permitida nos semicondutores.

A limitação da di/dt é obtida diretamente do catálogo do fabricante dos semicondutores do tipo portadores minoritários presentes no ramo auxiliar.

Os capacitores *snubber* devem ser projetados para garantir a comutação suave, ou seja, devem ser projetados para o caso crítico. Onde, a(s) comutação(ões) que irá(ão) fornecer energia tem a menor corrente, ou seja, menos energia, assim garante-se a comutação suave para os demais modos de operação.

- Para garantir a comutação suave, a energia acumulada no indutor ressonante do CACI, no passo 1, deve ser suficiente para levar a tensão sobre o outro interruptor à zero no passo 2. Desse modo, deve-se igualar as correntes de pico ($I_{p1}=I_{p2}$) dos planos de fase (ver Figura 3-3(a) e Figura 3-4(a)) de cada um dos passos. Isolando-se o capacitor que fornecerá energia para o indutor (passo 1); os demais capacitores devem ser projetados como

snubber, através da equação (3) [41⁴¹], que reduz a energia reativa envolvida no processo de comutação [42⁴²], [43⁴³].

$$C_{snubber} = \frac{I_{pico} \cdot t_f}{\sqrt{12} \cdot V_o} \quad (3)$$

Sendo: I_{pico} – a corrente de pico do interruptor no momento da comutação;
 t_f – o tempo de queda (*fall time*) obtido do catálogo técnico do interruptor utilizado.

Maiores detalhes da metodologia de projeto serão apresentados no Capítulo 4, que analisa e projeta alguns dos sistemas propostos.

3.4 Análise da energia envolvida no processo de comutação

Para realizar a análise da energia envolvida no processo de comutação integrada serão obtidas as equações matemáticas que descrevem o comportamento das grandezas elétricas (tensões e correntes) envolvidas na comutação. Para verificar a redução da energia reativa no processo integrado, vai se fazer uma comparação com sistemas que utilizam CACs independentes que usam o circuito proposto em [9].

Para realizar esse estudo comparativo, será calculada a energia acumulada nos indutores ressonantes, através da equação (4); e o valor quadrático das correntes ressonantes, através equação (5). Deve-se destacar que, através da energia

⁴¹ P. T. Krein, **Elements of Power Electronics**. Oxford University Press. New York and Oxford. 1998.

⁴² M. L. S. Martins, J. L. Russi, H. L. Hey, Novel Design Methodology and Comparative Analysis for ZVT PWM Converters With Resonant Auxiliary Circuit. **IEEE Transactions On Industry Applications**. vol. 42. no. 3. pp. 779-796. 2006

⁴³ J. L. Russi, M. L. S. Martins, H. A. Gründling, H. Pinheiro, J. R. Pinheiro, H. L. Hey, A Unified Design Criterion for ZVT DC-DC PWM Converters With Constant Auxiliary Voltage Source. **IEEE Transactions On Industrial Electronics**. vol. 52. no. 5, pp. 1261-1270. 2005.

total (W_{total}), tem-se a ordem de grandeza da energia reativa do processo de comutação e do volume dos indutores ressonantes. Por outro lado, através da corrente eficaz ($I_{quadrática\ total}$) tem-se uma ordem de grandezas das perdas ôhmicas do circuito auxiliar.

Essa análise não tem por objetivo modelar o sistema, pois a complexidade e a grande variedade de possibilidades tornariam a análise restrita e aplicável a apenas algumas tecnologias de componentes. Através dessa análise, tem-se apenas o objetivo de inferir sobre a ordem de grandezas da energia reativa e das perdas dos processos de comutação individual e dos integrados.

$$W_{total} = \frac{1}{2} (L_{R1} I_1^2 + L_{R2} I_2^2 + \dots + L_{Rn} I_n^2) \quad (4)$$

$$I_{quadrático\ total} = \left(\sqrt{\frac{1}{T_s} \int_0^{T_s} i_{Lr_1}(t)^2 dt} \right)^2 + \left(\sqrt{\frac{1}{T_s} \int_0^{T_s} i_{Lr_2}(t)^2 dt} \right)^2 + \dots + \left(\sqrt{\frac{1}{T_s} \int_0^{T_s} i_{Lr_n}(t)^2 dt} \right)^2 \quad (5)$$

Sendo: n o número de indutores presente no CACI;

$L_{R1}, L_{R2}, \dots, L_{Rn}$ indutores ressoantes presentes no CACI.

I_1, I_2, \dots e I_n as correntes de pico dos indutor ressonante;

T_s período de comutação.

A seguir, será apresentado o modelamento matemático do processo de comutação sobre análise. Iniciando-se com o equacionamento do conversor *boost* ZVT clássico [9], o qual será usado como referência para os demais, ou seja, como base de comparação.

3.4.1 Equacionamento do Conversor *boost* ZVT clássico

Na Figura 3-5, é apresentado o conversor *boost* ZVT clássico [9]. O primeiro passo para o equacionamento desse conversor é a definição das seguintes variáveis:

- ω_r é referido como a frequência angular de ressonância.
- Z , como a impedância característica, as quais são descritas pelas equações (6) e (7), respectivamente.

$$\omega_r = \sqrt{\frac{1}{L_r C_s}} \quad (6)$$

$$Z = \sqrt{\frac{L_r}{C_s}} \quad (7)$$

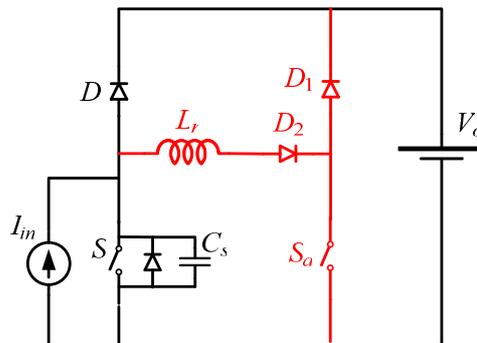


Figura 3-5. Conversor *Boost* ZVT.

A seguir, serão descritas as etapas de operação do processo de comutação ZVT clássico, ou seja, CAC independente.

Etapa 1 (t_0-t_1): O interruptor auxiliar S_a é acionado em ZCS devido à presença do indutor L_r . Entretanto, a energia que está acumulada no capacitor intrínseco (C_{oss}) do interruptor auxiliar é dissipada (gerando perdas e EMI). Nesse instante, é aplicada a tensão de saída V_o sobre o indutor (L_r) e a corrente através dele passa a crescer linearmente.

$$i_{L_r}(t) = \frac{V_o}{L_r} \cdot t \quad (8)$$

$$v_{C_s}(t) = V_o \quad (9)$$

$$\Delta t_1 = \frac{L_r I_{in}}{V_o} \quad (10)$$

Etapa 2 (t_1-t_2): No momento em que a corrente que passa através do indutor atingir a corrente de entrada I_{in} , a energia do capacitor C_s ressona com a energia do indutor L_r , fazendo com que a tensão sobre o capacitor atinja zero, finalizando essa etapa. A diferença entre a corrente no indutor L_r e a da fonte de entrada circula através do diodo antiparalelo do interruptor S.

$$i_{L_r}(t) = I_{in} + \frac{V_o}{Z} \sin(\omega_r t) \quad (11)$$

$$v_{C_s}(t) = V_o \cos(\omega_r t) \quad (12)$$

$$\Delta t_2 = \frac{\pi}{2 \omega_r} \quad (13)$$

Etapa 3 (t_2-t_3): Enquanto a corrente circula através do diodo antiparalelo, o interruptor principal S deve ser habilitado sob zero de tensão (ZVS). A tensão sobre o indutor fica grampeada em zero Volt e sua corrente permanece constante.

$$i_{L_r}(t) = I_{in} + \frac{V_o}{Z} \quad (14)$$

$$v_{C_s}(t) = 0 \quad (15)$$

$$\Delta t_3 = t_3 - t_2 \quad (16)$$

Etapa 4 (t_3-t_4): Essa etapa inicia com o bloqueio do interruptor auxiliar S_a . A corrente através de S_a é desviada para o diodo D_1 . A tensão $-V_o$ é aplicada sobre o indutor L_r fazendo com que sua corrente se reduza até o valor da corrente de entrada I_{in} .

$$i_{L_r}(t) = I_{in} + \frac{V_o}{Z} - \frac{V_o \omega_r}{Z} t \quad (17)$$

$$v_{Cs}(t) = 0 \quad (18)$$

$$\Delta t_4 = \frac{1}{\omega_r} \quad (19)$$

Etapa 5 (t_4-t_5): Como o interruptor principal S está habilitado, ele passa a assumir a corrente que circulava através de L_r que continua a se reduzir com a mesma taxa até atingir zero.

$$i_{Lr}(t) = I_{in} - \frac{V_o \omega_r}{Z} t \quad (20)$$

$$v_{Cs}(t) = 0 \quad (21)$$

$$\Delta t_5 = \frac{L_r I_{in}}{V_o} \quad (22)$$

Etapa 6 (t_5-t_6): A corrente da fonte I_{in} flui totalmente através do interruptor S. O circuito auxiliar é desativado.

$$i_{Lr}(t) = 0 \quad (23)$$

$$v_{Cs}(t) = 0 \quad (24)$$

$$\Delta t_6 = t_7 - t_6 \quad (25)$$

Etapa 7 (t_6-t_7): O interruptor principal S é desabilitado sob zero de tensão (ZVS) e a sua corrente é desviada para o capacitor C_s . A tensão sobre o interruptor S aumenta linearmente até atingir a tensão de saída V_o .

$$i_{Lr}(t) = 0 \quad (26)$$

$$v_{Cs}(t) = I_{in} \omega_r Z t \quad (27)$$

$$\Delta t_7 = \frac{C_s V_o}{I_{in}} \quad (28)$$

Etapa 8 (t_7-t_8): A corrente da fonte de entrada I_{in} circula totalmente através do diodo D.

$$i_{Lr}(t) = 0 \quad (29)$$

$$v_{Cs}(t) = V_o \quad (30)$$

$$\Delta t_8 = t_9 - t_8 \quad (31)$$

A entrada em condução do interruptor principal em ZVT, ou seja, a comutação da corrente do diodo D para o interruptor S é auxiliada pelo CAC, sendo o tempo desse processo a soma dos tempos das etapas 1, 2, 3, 4 e 5. Por outro lado, o bloqueio do interruptor principal em ZVS, ou seja, a comutação da corrente do interruptor para o diodo, é auxiliado apenas pelo capacitor *snubber* (C_s), sendo o tempo desse processo igual ao tempo da etapa 7.

Através das equações (4) a (31) e do auxílio do *software* Mathcad® será realizada a análise de energia reativa e da corrente eficaz total do processo de comutação do CAC ZVT.

O projeto dos elementos ressonantes (L_r e C_s) é realizado conforme apresentado na seção 3.3 através das equações (2) e (3).

3.4.1.1 Análise da Energia Reativa Circulante e da Corrente Quadrática Total

Para essa análise, será considerado como interruptor principal o MOSFET IRFP460A e o diodo auxiliar o MUR1560. A partir desses componentes, obtiveram-se os parâmetros de projeto di/dt_{\max} e t_f . Deve-se destacar que o MOSFET IRFP460A apresenta uma capacitância de saída (C_{oss}) típica de 870pF, logo não é necessário utilizar um capacitor externo em paralelo com o interruptor como *snubber* se $I_{in} < 28,8A$ e $V_o = 400V$.

Os parâmetros utilizados na análise que será apresentada foram:

$$V_o = 400 \text{ V}; f_s = 100 \text{ kHz}; di/dt = 100 \text{ A}/\mu\text{s}; t_f = 58 \text{ ns}; C_s = 870 \text{ pF};$$

$$I_{in} = |20 \cdot \text{sen}(\theta)|, \text{ conforme mostra a Figura 3-6};$$

$$L_r = 4 \mu\text{H}, \text{ ou conforme especificado.}$$

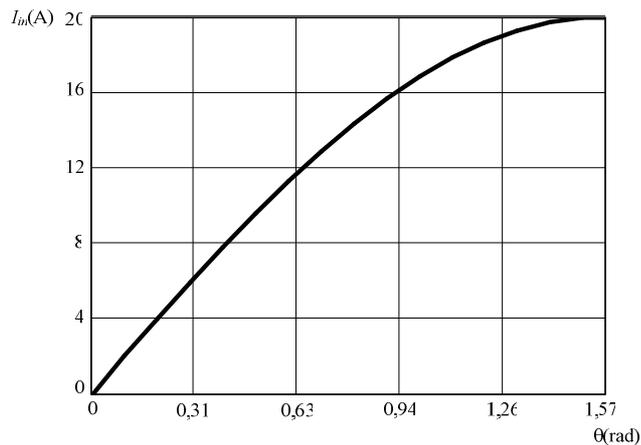


Figura 3-6. Corrente de entrada I_{in}

Na Figura 3-7, são apresentadas a corrente ressonante ($i_{Lr}(t)$) obtida pelo equacionamento matemático utilizando os parâmetros apresentados anteriormente e a corrente de entrada I_{in} (que é considerada constante dentro de um período de comutação).

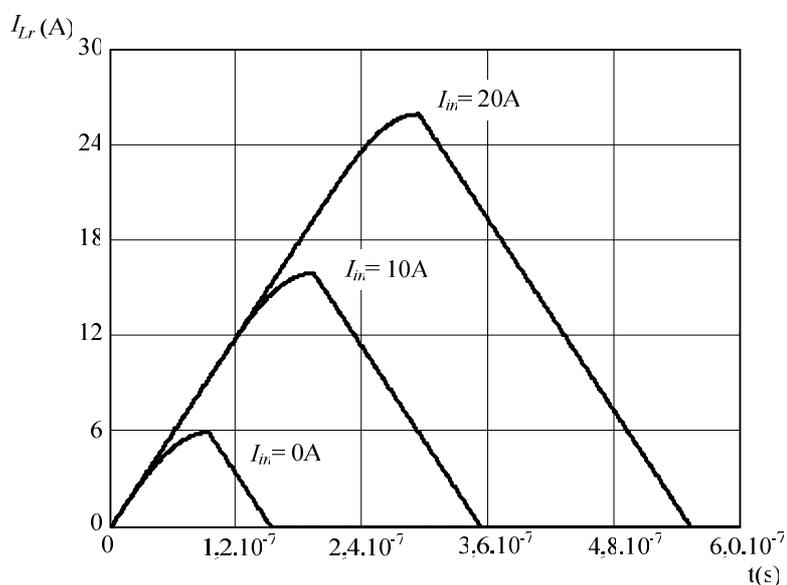


Figura 3-7. Corrente ressonante ($i_{Lr}(t)$) para três valores de I_{in} .

O valor eficaz da corrente ressonante elevado ao quadrado ($I_{quadrático\ total}$) é calculado em função da corrente de entrada para três valores de L_r , como mostra a

Figura 3-8, ($L_r = 4\mu\text{H}$ é o valor mínimo). Através desse gráfico, pode-se verificar que, quanto menor for o indutor ressonante, menor serão as perdas; sendo seu valor mínimo limitado pelo máximo di/dt permitido.

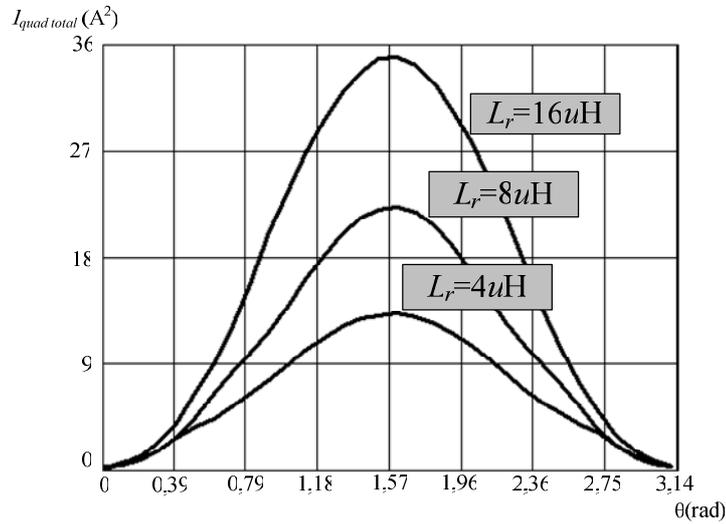


Figura 3-8. Valor eficaz da corrente ressonante elevado ao quadrado.

A energia reativa circulante no processo de comutação em função da corrente de entrada para três valores de L_r é mostrada na Figura 3-9. Novamente, pode-se observar que, quanto menor o valor do indutor ressonante, menor é a energia reativa circulante.

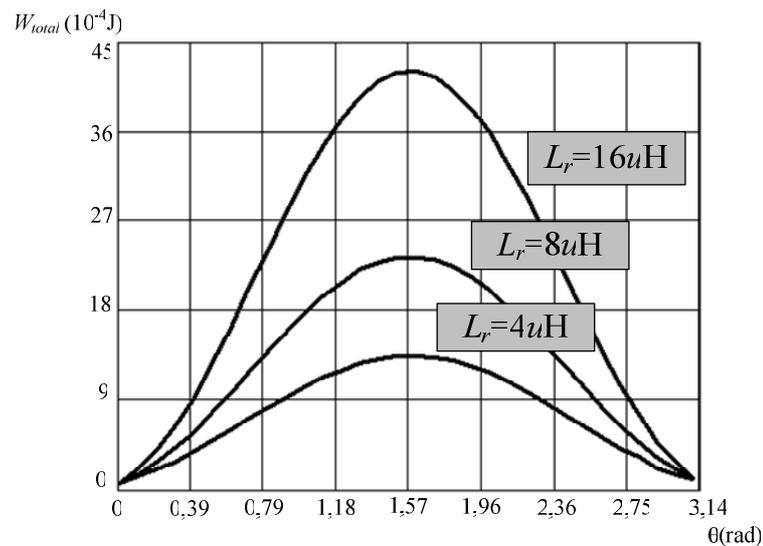


Figura 3-9. Energia reativa circulante.

3.4.2 Equacionamento do Processo de Comutação Integrado

Para o equacionamento do processo de comutação integrado vai-se utilizar um dos sistemas mais simples que existe - o qual é composto por duas células PWM - uma com comutação tipo *boost* e a outra com a comutação tipo *buck*; utilizando o CACI apresentado na seção 2.5.1 e reapresentado na Figura 3-10.

Considerando-se que a corrente da célula PWM que apresenta comutação tipo *boost* é maior que a que apresenta comutação tipo *buck*, deve-se destacar que o equacionamento que será apresentado a seguir é facilmente estendido para sistemas com mais de duas células PWM, pois o processo de comutação integrado ocorre em duas etapas independentes. A primeira é a comutação das células PWM com comutação tipo *boost* e a segunda é a comutação das células com comutação tipo *buck*. A única diferença é que ocorreram comutações em paralelo nas duas etapas.

O primeiro passo para o equacionamento desse processo de comutação é a definição das seguintes variáveis:

- ω_{r1} é referido como a frequência angular de ressonância da primeira etapa ressonante (transferência da energia do capacitor $C_{s\ boost}$ para o indutor L_r).
- Z_1 , como a impedância característica da primeira etapa (transferência da energia do capacitor $C_{s\ boost}$ para o indutor L_r).
- ω_{r2} é referido como a frequência angular de ressonância da segunda etapa ressonante (transferência da energia do indutor L_r para o capacitor $C_{s\ buck}$).

- Z_2 , como a impedância característica da segunda etapa ressonante (transferência da energia do indutor L_r para o capacitor $C_{s\ buck}$); as quais são descritas pelas equações (32) a (35), respectivamente.

$$\omega_{r1} = \sqrt{\frac{1}{L_r C_{s\ boost}}} \quad (32)$$

$$Z_1 = \sqrt{\frac{L_r}{C_{s\ boost}}} \quad (33)$$

$$\omega_{r2} = \sqrt{\frac{1}{L_r C_{s\ buck}}} \quad (34)$$

$$Z_2 = \sqrt{\frac{L_r}{C_{s\ buck}}} \quad (35)$$

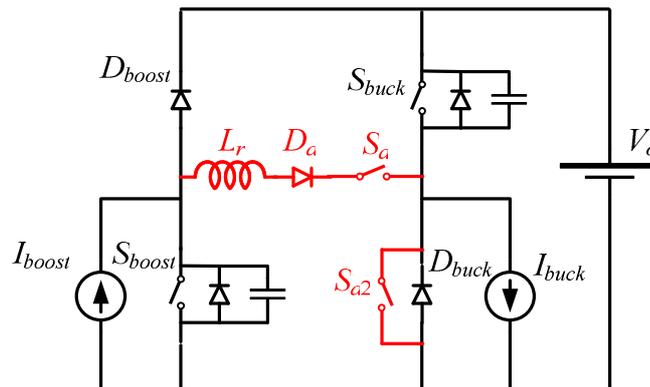


Figura 3-10. Estágio de entrada com CACI.

A seguir, serão descritas as etapas de operação do processo de comutação integrado.

Etapa 1 (t_0-t_1): Inicialmente, considera-se que as correntes I_{boost} e I_{buck} circulam, respectivamente, por D_{boost} e D_{buck} e todos interruptores encontram-se bloqueados. Os interruptores auxiliares S_a e S_{a2} são acionados em ZCS devido à presença do

indutor L_r . Deve-se destacar que S_{a2} também é acionada em zero de tensão (ZVS), devido a corrente I_{buck} circular pelo diodo D_{buck} . Nesse instante, é aplicada a tensão de saída V_o sobre o indutor (L_r) e a corrente que passa através dele cresce linearmente.

$$i_{L_r}(t) = \frac{V_o}{L_r} \cdot t \quad (36)$$

$$v_{C_s boost}(t) = V_o \quad (37)$$

$$v_{C_s buck}(t) = V_o \quad (38)$$

$$\Delta t_1 = \frac{L_r I_{boost}}{V_o} \quad (39)$$

Etapa 2 (t_1-t_2): No momento em que a corrente que passa através do indutor ressonante atingir o valor da corrente I_{boost} , a energia do capacitor $C_s boost$ ressona com a energia do indutor L_r , fazendo com que a tensão sobre o capacitor atinja zero Volt, finalizando essa etapa. A diferença entre a corrente no indutor L_r e a de I_{boost} circula através do diodo antiparalelo do interruptor S_{boost} .

$$i_{L_r}(t) = I_{boost} + \frac{V_o}{Z_1} \sin(\omega_{r1}t) \quad (40)$$

$$v_{C_s boost}(t) = V_o \cos(\omega_{r1}t) \quad (41)$$

$$v_{C_s buck}(t) = V_o \quad (42)$$

$$\Delta t_2 = \frac{\pi}{2\omega_{r1}} \quad (43)$$

Etapa 3 (t_2-t_3): Enquanto a corrente circula através do diodo antiparalelo, o interruptor principal S_{boost} deve ser habilitado sob zero de tensão (ZVS). A tensão sobre o indutor fica grampeada em zero Volt e sua corrente permanece constante.

$$i_{L_r}(t) = I_{boost} + \frac{V_o}{Z_1} \quad (44)$$

$$v_{C_s boost}(t) = 0 \quad (45)$$

$$v_{C_s buck}(t) = V_o \quad (46)$$

$$\Delta t_3 = t_3 - t_2 \quad (47)$$

Deve-se destacar que as três primeiras etapas descritas até aqui são idênticas ao ZVT clássico, exceto pelo fato de se utilizar a própria célula PWM para auxiliar na comutação (caminho para o fluxo da energia reativa circulante), reduzindo o número de componentes adicionais.

Etapa 4 (t_3-t_4): Essa etapa inicia com o bloqueio do interruptor auxiliar S_{a2} (ZVS). Ocorre a ressonância da energia acumulada em L_r com a energia do capacitor $C_{S buck}$ (segunda etapa ressonante), fazendo com que a tensão sobre o capacitor atinja zero Volt, finalizando tal etapa. A diferença entre a corrente no indutor L_r e de I_{buck} circula através do diodo antiparalelo do interruptor S_{buck} .

$$i_{L_r}(t) = I_{buck} + \left(I_{boost} + \frac{V_o}{Z_1} - I_{buck} \right) \cos(\omega_{r2}t) \quad (48)$$

$$v_{C_s boost}(t) = 0 \quad (49)$$

$$v_{C_s buck}(t) = (I_{buck} - I_{boost}) Z_2 \sin(\omega_{r2}t) + (1 - \sin(\omega_{r2}t)) V_o \quad (50)$$

$$\Delta t_4 = \frac{\arcsin \left(\frac{V_o}{Z_2 \left(I_{boost} + \frac{V_o}{Z_1} - I_{buck} \right)} \right)}{\omega_{r2}} \quad (51)$$

Etapa 5 (t_4-t_5): Enquanto a corrente circula através do diodo antiparalelo, o interruptor principal S_{buck} deve ser habilitado sob zero de tensão (ZVS). Nesse

instante, é aplicada a tensão $-V_o$ sobre o indutor (L_r) e a corrente através dele passa a decrescer linearmente.

Deve-se destacar que, nesse período, o interruptor S_{boost} assume I_{boost} e o interruptor S_{buck} assume I_{buck} .

$$i_{L_r}(t) = I_{buck} + \left(I_{boost} + \frac{V_o}{Z_1} - I_{buck} \right) \cos(\omega_{r2} \Delta t_4) - \frac{V_o}{L_r} t \quad (52)$$

$$v_{C_{sboost}}(t) = 0 \quad (53)$$

$$v_{C_{sbuck}}(t) = 0 \quad (54)$$

$$\Delta t_5 = \left(I_{buck} + \left(I_{boost} + \frac{V_o}{Z_1} - I_{buck} \right) \cos(\omega_{r2} \Delta t_4) \right) \frac{L_r}{V_o} \quad (55)$$

Etapa 6 (t_5-t_6): As correntes I_{boost} e I_{buck} fluem totalmente através dos interruptores S_{boost} e S_{buck} , respectivamente. O interruptor auxiliar S_a é desativado em ZCS.

$$i_{L_r}(t) = 0 \quad (56)$$

$$v_{C_{sboost}}(t) = 0 \quad (57)$$

$$v_{C_{sbuck}}(t) = 0 \quad (58)$$

$$\Delta t_6 = t_7 - t_6 \quad (59)$$

As próximas etapas são referentes ao bloqueio dos interruptores principais e são independentes do CACI, sendo auxiliadas apenas pelos capacitores em paralelo com os interruptores.

Etapa 7 (t_6-t_7): O interruptor principal S_{boost} é bloqueado em zero de tensão (ZVS) e a sua corrente é desviada para o capacitor C_{sboost} . A tensão sobre o interruptor S_{boost} aumenta linearmente até atingir a tensão de saída V_o .

$$i_{Lr}(t) = 0 \quad (60)$$

$$v_{C_{sboost}}(t) = I_{boost} \omega_{r1} Z_1 t \quad (61)$$

$$v_{C_{sbuck}}(t) = 0 \quad (62)$$

$$\Delta t_7 = \frac{C_{sboost} V_o}{I_{boost}} \quad (63)$$

Etapa 8 (t_7-t_8): A corrente I_{boost} circula totalmente através do diodo D_{boost} .

$$i_{Lr}(t) = 0 \quad (64)$$

$$v_{C_{sboost}}(t) = V_o \quad (65)$$

$$v_{C_{sbuck}}(t) = 0 \quad (66)$$

$$\Delta t_8 = t_9 - t_8 \quad (67)$$

Etapa 9 (t_8-t_9): O interruptor principal S_{buck} é bloqueado em zero de tensão (ZVS) e a sua corrente é desviada para o capacitor C_{sbuck} . A tensão sobre o interruptor S_{buck} aumenta linearmente até atingir a tensão de saída V_o .

$$i_{Lr}(t) = 0 \quad (68)$$

$$v_{C_{sboost}}(t) = V_o \quad (69)$$

$$v_{C_{sbuck}}(t) = I_{buck} \omega_{r2} Z_2 t \quad (70)$$

$$\Delta t_9 = \frac{C_{sbuck} V_o}{I_{buck}} \quad (71)$$

Etapa 10 (t_9-t_{10}): A corrente I_{buck} circula totalmente através do diodo D_{buck} .

$$i_{Lr}(t) = 0 \quad (72)$$

$$v_{C_{sboost}}(t) = V_o \quad (73)$$

$$v_{C_{sbuck}}(t) = V_o \quad (74)$$

$$\Delta t_{10} = t_{10} - t_9 \quad (75)$$

A entrada em condução dos interruptores principais em ZVT, ou seja, as comutações da corrente dos diodos para os interruptores são auxiliadas pelo CACI. Por outro lado, o bloqueio dos interruptores principais em ZVS, ou seja, a comutação das correntes dos interruptores para os diodos, é auxiliada apenas pelos capacitores *snubber*, sendo independentes.

3.4.2.1 Análise da Energia Reativa Circulante e da Corrente Quadrática total

Para esta análise, será considerado como interruptor principal novamente o MOSFET IRFP460A e o diodo auxiliar o MUR1560. Para realizar o estudo comparativo, será simulado o sistema utilizando o CACI e utilizando CAC convencional (um para cada célula PWM). Em ambos os sistemas serão utilizados os seguintes parâmetros:

$V_o = 400\text{V}$; $f_s = 100\text{kHz}$; $di/dt = 100\text{ A/us}$; $t_f = 58\text{ ns}$; $C_{s\ boost} = C_{s\ buck} = 870\text{ pF}$; $I_{buck} = 2\text{A}$;

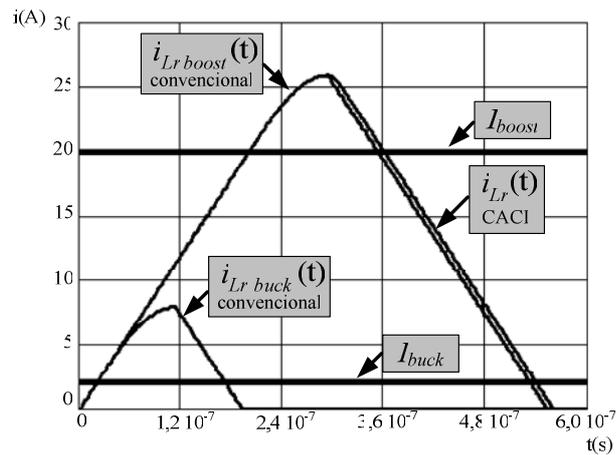
$I_{boost} =$ variando de 0 a 20A, conforme mostra a Figura 3-6;

$L_r = 4\ \mu\text{H}$, ou conforme especificado.

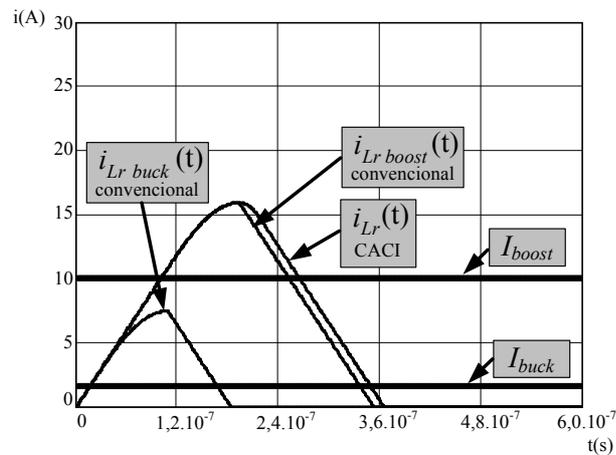
A escolha dos valores das correntes I_{boost} e I_{buck} e da tensão V_o foi feita por esses serem os utilizados em alguns dos estágios de entrada de UPS implementados no Capítulo 6.

Na Figura 3-11, são mostradas as correntes ressonantes, para ambos os estágios de entrada, para dois valores de corrente I_{boost} . Nessa figura pode-se observar que a corrente de pico do conversor *boost* convencional e do sistema integrado são iguais (passo 1). No passo 2, foi apenas adicionado uma parcela ressonante que praticamente não altera o valor médio e o valor eficaz da corrente ressonante do sistema integrado.

Destacar-se que com a integração não é mais necessário as etapas de carga linear, ressonância e descarga linear do conversor *buck* convencional resultando na redução da energia envolvida no processo de comutação.



(a)



(b)

Figura 3-11. Corrente ressonante para o sistema com CACI e com CAC convencional:

a) $I_{boost} = 20A$ e $I_{buck} = 2A$; b) $I_{boost} = 10A$ e $I_{bat} = 2A$.

A corrente quadrática total para ambos os estágios de entrada, com CAC integrado e convencional é visto na Figura 3-12. Através desse gráfico, pode-se observar que os valores quadráticos apresentam praticamente a mesma ordem de grandeza, ou seja, as perdas ôhmicas são similares.

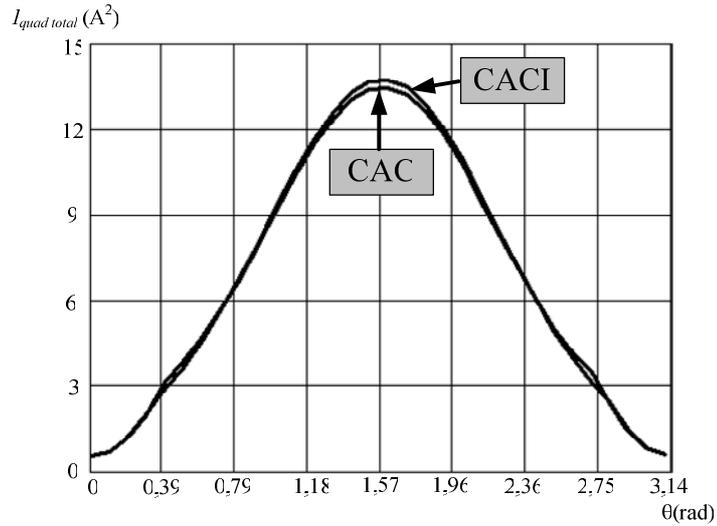


Figura 3-12. Corrente quadrática total.

A energia reativa circulante, para ambos os sistemas, é mostrada na Figura 3-13, onde se pode observar a clara redução na energia reativa circulante quando se utiliza o circuito de auxílio à comutação integrado proposto.

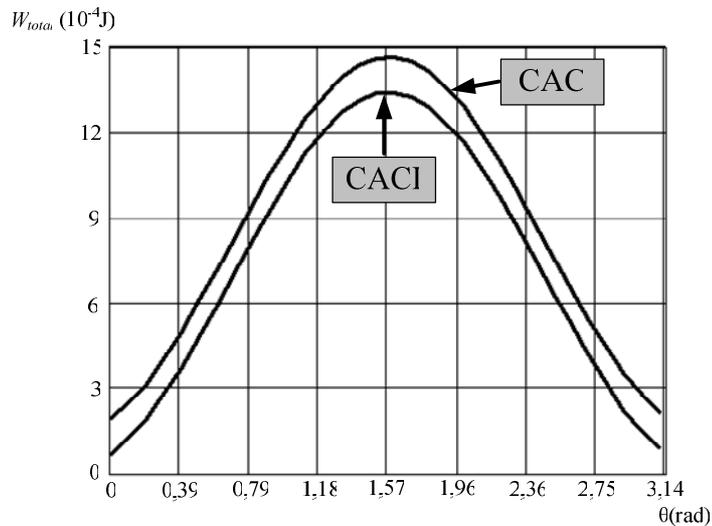


Figura 3-13. Energia total.

Na Tabela 1, são apresentados os valores da corrente quadrática total e da energia reativa circulante para três valores de indutor, para o ponto de máxima corrente ($I_{in}=20A$ e $I_{bat}=2A$). Através dessa tabela, pode-se comprovar uma redução média de 6,34% na energia reativa circulante quando se utiliza CACI e os níveis de corrente eficaz são similares (acrécimo médio de 0,69%).

Tabela 1 – Comparativo da corrente quadrática total e da energia reativa circulante para ambos os sistemas.

Tipo de CAC	Parâmetros $C_s=870\text{pF}$, $I_{boost}=20\text{A}$ $I_{buck}=2\text{A}$	Corrente quadrática total (A)	Percentual em relação ao CAC convencional	Energia reativa circulante (mJ)	Percentual em relação ao CAC convencional
Integrado	$L_r = 4\mu\text{H}$	13,766	+ 2,06%	1,342	- 8,45%
convencional	$L_r = 4\mu\text{H}$	13,488	100%	1,466	100%
Integrado	$L_r = 8\mu\text{H}$	22,901	+ 0,0038%	2,337	- 6,11%
convencional	$L_r = 8\mu\text{H}$	22,815	100%	2,489	100%
Integrado	$L_r = 16\mu\text{H}$	35,539	+ 0,0013%	4,213	- 4,45%
convencional	$L_r = 16\mu\text{H}$	35,492	100%	4,409	100%

Para se verificar o comportamento da energia reativa circulante nos dois sistemas (com CAC convencional e integrado) foi traçado o gráfico (ver Figura 3-14) da energia total (W_{total}) em função da variação de I_{boost} ($0 \leq I_{boost} \leq 20$); e em função da variação de I_{buck} ($0 \leq I_{buck} \leq 10$).

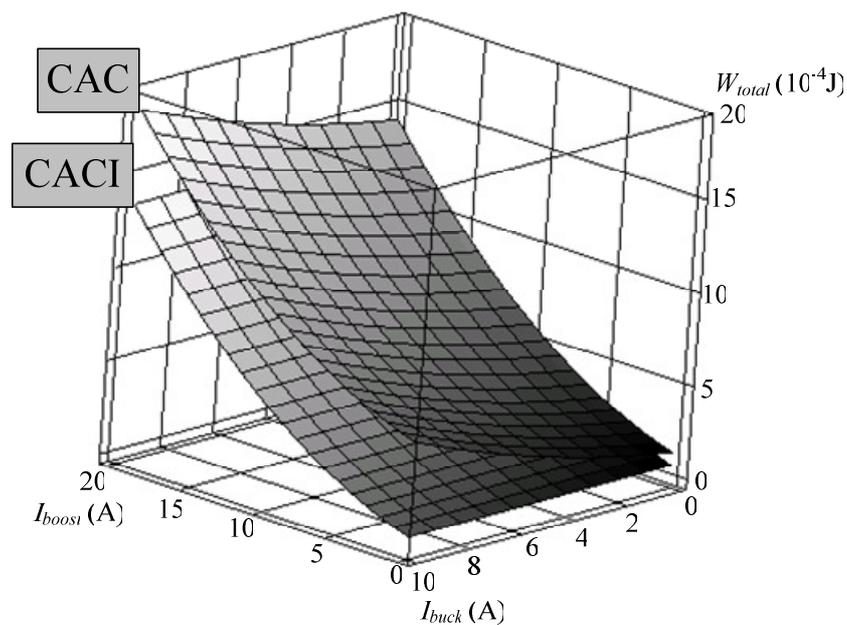


Figura 3-14. Energia Total em função de I_{boost} e I_{buck} .

A Figura 3-14 demonstra a redução da energia reativa circulante no sistema proposto, sendo esse um dos princípios desta Tese de Doutorado.

Uma aplicação prática que demonstra os resultados teóricos foi apresentada em [32], onde os mesmos sistemas são implementados, porém operando como dois conversores CC-CC, sendo a potência do conversor *boost* de 1,2kW e a do conversor *buck* de 150W. Nessa aplicação específica, conseguiu-se uma redução da energia reativa circulante de 32,8% e uma redução de 3,6% na corrente quadrática total. As formas de onda das correntes ressonantes são vistas na Figura 3-15. Dessa forma, obteve-se um aumento no rendimento do sistema proposto de 1,1%, além da redução do número de componentes. As curvas do rendimento e as formas de ondas experimentais dessa topologia serão apresentados no Capítulo 6.

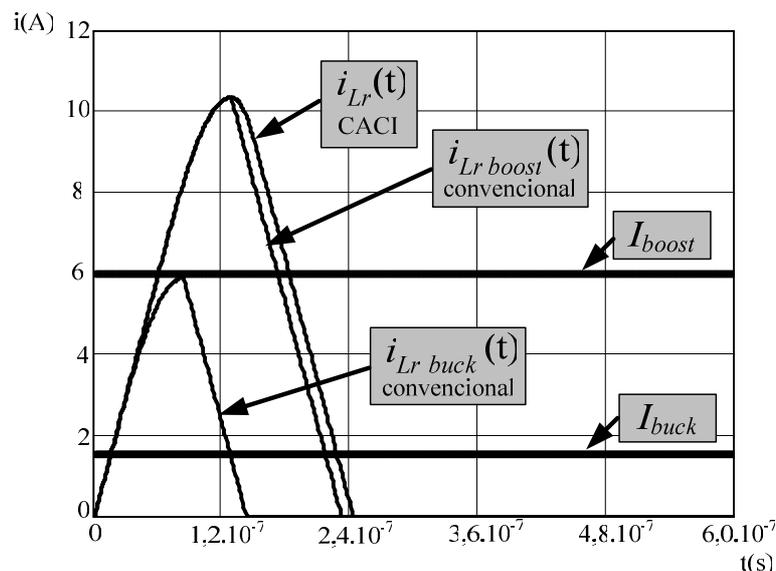


Figura 3-15. Corrente ressonante dos sistemas apresentados em [32].

3.5 Conclusões

É através do entendimento e do equacionamento matemático do processo de comutação integrado que se pode verificar a redução da energia reativa circulante e, para alguns casos, a redução das perdas em condução.

O principal fator na determinação da redução da energia reativa circulante está no fato da escolha de qual comutação irá assistir uma outra, pois se a energia resultante da primeira etapa da comutação integrada já for suficiente (minimização dos elementos ressonantes), praticamente não é necessário adicionar energia para realizar a segunda etapa ressonante. Portanto, a escolha de quais comutações irão assistir as demais é de extrema importância, pois tal escolha interfere diretamente na metodologia de projeto.

Fica demonstrado que a redução da energia reativa circulante varia em função dos níveis de corrente, da aplicação e da metodologia de projeto onde uma análise criteriosa deve ser feita para cada aplicação e em função dos parâmetros que se deseja otimizar.

Capítulo 4

Novos Estágios de Entrada de UPS Utilizando CACI

4.1 Introdução

Neste capítulo, serão apresentados novos estágios de entrada de UPSs utilizando CACI, além dos já apresentados na seção 2.5. Os circuitos propostos serão divididos em três grupos de acordo com o tipo de integração – série, paralela ou combinação de ambos os tipos.

É importante salientar que todos os interruptores principais das topologias a serem analisadas apresentam comutação do tipo ZVT (livres de sobre corrente e sobretensão) e os interruptores auxiliares do tipo ZVS e/ou ZCS. Outra característica comum do CACIs propostos neste capítulo é a utilização de apenas um indutor ressonante de reduzido peso e volume.

4.1.1 Novos Estágios de Entrada de UPSs com Comutação Integrada Tipo Série

Na Figura 4-1, é apresentado o estágio de entrada de uma UPS, onde o conversor pré-regulador (*boost*) também é o responsável pelo modo *backup*, sendo o conversor *buck* o responsável pela carga das baterias. Essa topologia é muito utilizada na indústria (ver Apêndice A), devido ao seu baixo custo, mas deve-se levar em consideração que o projeto do pré-regulador é mais complexo, devido ao fato de que a entrada desse conversor pode ser a rede pública CA retificada, ou ainda a tensão CC fornecida pelo banco de baterias.

Deve-se destacar que os CACIs, obtidos para esse estágio de entrada, não é necessário acrescentar nenhuma fonte de tensão isolada para o circuito de acionamento (*driver*) dos interruptores auxiliares, pois como o interruptor auxiliar S_{a1} encontra-se no mesmo potencial de interruptor S_3 , pode-se utilizar a mesma fonte. O mesmo vale para o interruptor auxiliar S_{a2} , que se encontra no mesmo potencial de S_1 .

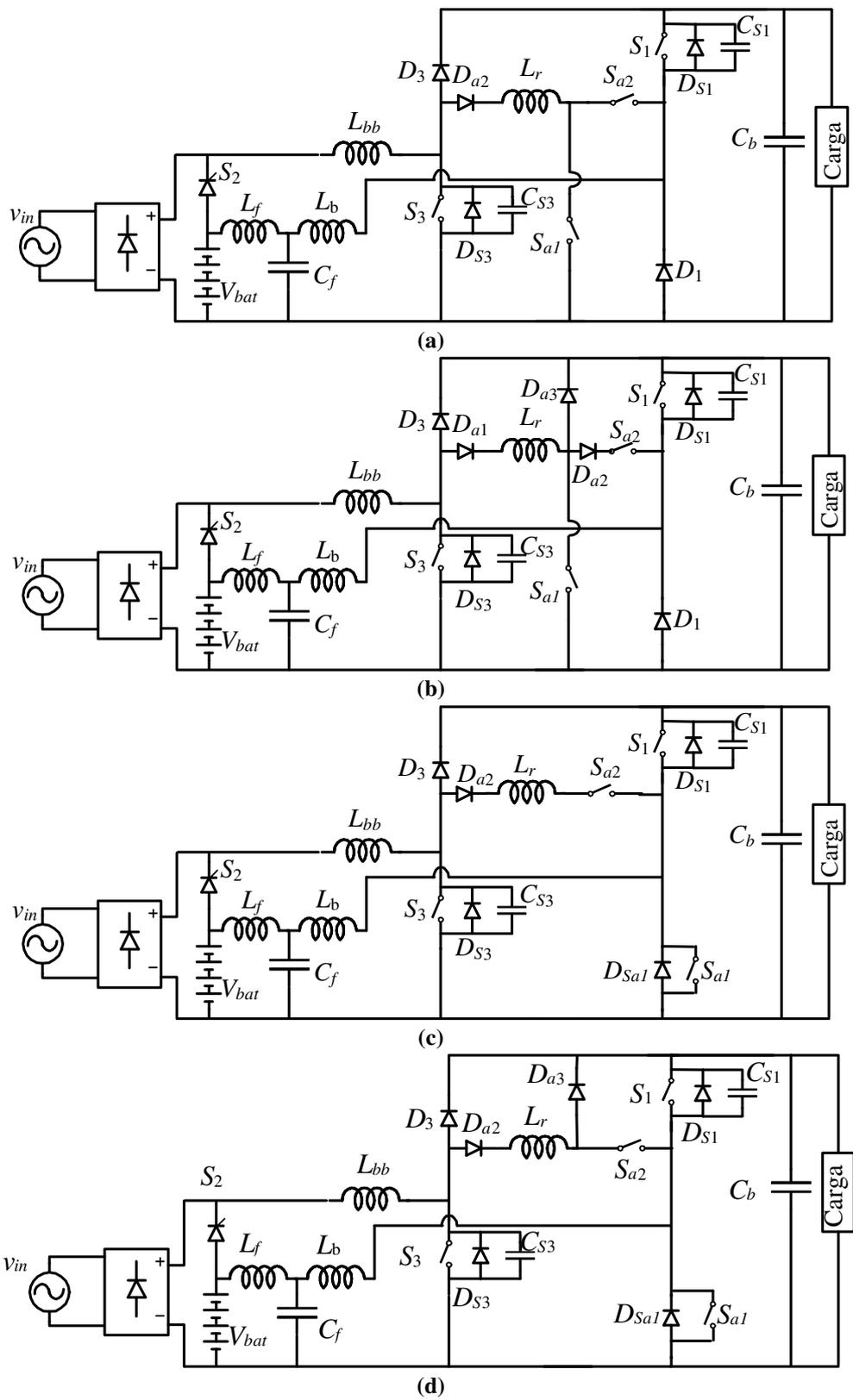


Figura 4-1. Topologias propostas utilizando o conversor buck como carregador de baterias:
 (a) topologia 9; (b) topologia 10; (c) topologia 11; (d) topologia 12.

Na topologia proposta na Figura 4-1(a), a descarga linear da corrente, acumulada no indutor L_r no final do processo ressonante, é realizada através do diodo D_{S1} ; que em muitos casos é relativamente grande, causando perdas de razão cíclica.

Uma possível solução para minimizar o problema citado acima seria através de uma variação no CACI, conforme apresentado na Figura 4-1(b). Desse modo, a descarga linear da corrente do indutor L_r é desviada do diodo D_{S1} para o diodo auxiliar D_{a3} . Para tanto, é necessário bloquear o interruptor auxiliar S_{a2} logo após a entrada em condução do diodo D_{S1} e do interruptor S_1 . A desvantagem dessa topologia é o maior número de elementos adicionais, devendo bloquear o interruptor auxiliar com corrente, o que causa perdas nesse processo de comutação e elevando, assim, a EMI.

A mesma topologia obtida com as regras na seção 2.5.1 é vista na Figura 4-1(c), sendo a comutação do interruptor auxiliar S_{a1} , na entrada em condução do tipo ZVS e ZCS, o bloqueio é do tipo ZVS e as demais comutações são similares às das topologias citadas anteriormente.

Para se reduzir as perdas de razão cíclica, conforme realizado na topologia exposta na Figura 4-1(b), pode-se também incluir um diodo extra D_{a3} na topologia da Figura 4-1(c), o que resulta na topologia da Figura 4-1(d).

As principais formas de ondas teóricas que comprovam a comutação ZVT dos interruptores principais das topologias identificadas na Figura 4-1 são apresentadas na Figura 4-2, sendo I_m a corrente máxima de entrada do conversor pré-regulador e V_0 o nível de tensão do barramento CC. A diferença no processo de comutação para essas topologias se refere apenas aos interruptores auxiliares, pois a

comutação dos interruptores principais é idêntica para as topologias propostas conforme apresentado na Figura 4-2.

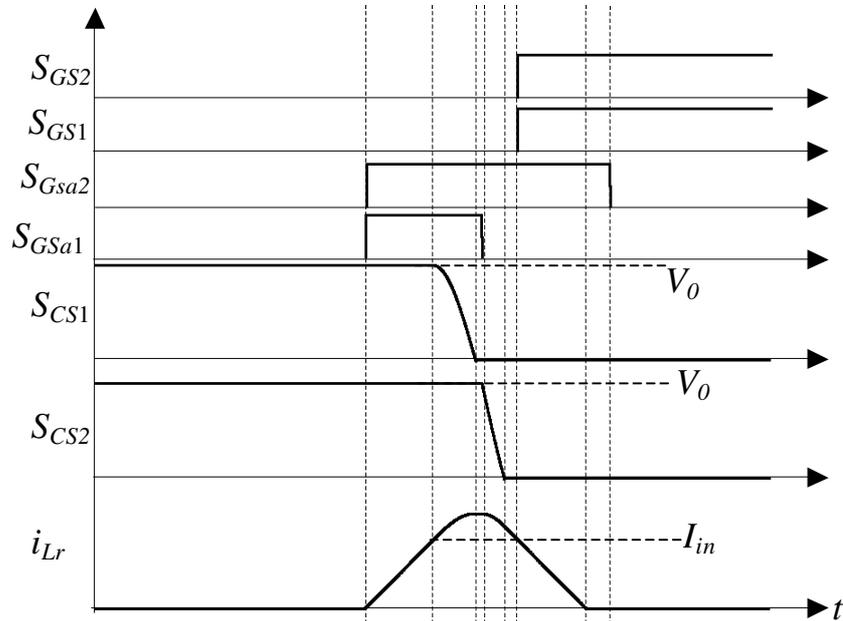


Figura 4-2. Principais formas de ondas teóricas do processo de comutação dos circuitos apresentados na Figura 4-1.

Outros dois estágios de entrada de UPSs propostos, que utilizam um CACI, são apresentados na Figura 4-3, onde o conversor, utilizado como carregador de baterias, é o conversor Zeta (não isolado apresentado na Figura 4-3(a), e isolado apresentado na Figura 4-3 (b)).

O estágio de entrada, composto pelo conversor pré-regulador, juntamente com um conversor bidirecional, para realizar a interface entre o barramento CC e o banco de baterias utilizando um CACI, é apresentado na Figura 4-4(a) [44⁴⁴] e já analisado na seção 2.5.2. O principal desafio dessa topologia está no fato do conversor bidirecional operar de duas maneiras distintas, ora como carregador de baterias (conversor *buck*), ora como conversor de *backup* (conversor *boost*),

⁴⁴ L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro. Analysis and design of a new high-efficiency bi-directional ZVT PWM converter for DC bus and battery bank interface. **IEEE Applied Power Electronics Conference**. p. 567-573. 2002.

processando diferentes níveis de potência. No CACI utilizado nesse estágio de entrada, não é necessário acrescentar um interruptor auxiliar, pois o próprio interruptor principal (S_2) do conversor bidirecional é utilizado funcionando como interruptor auxiliar quando necessário. Em contrapartida, é necessário acrescentar mais um diodo e um interruptor para realizar a comutação suave durante o modo *backup*. Essa topologia será analisada com mais profundidade no decorrer desta Tese. Outra variação no CACI é apresentada na Figura 4-4(b) [37], onde foi incluído o diodo auxiliar D_{a3} , para se reduzir o tempo da comutação. Essa topologia também será analisada com maior profundidade no decorrer desta Tese.

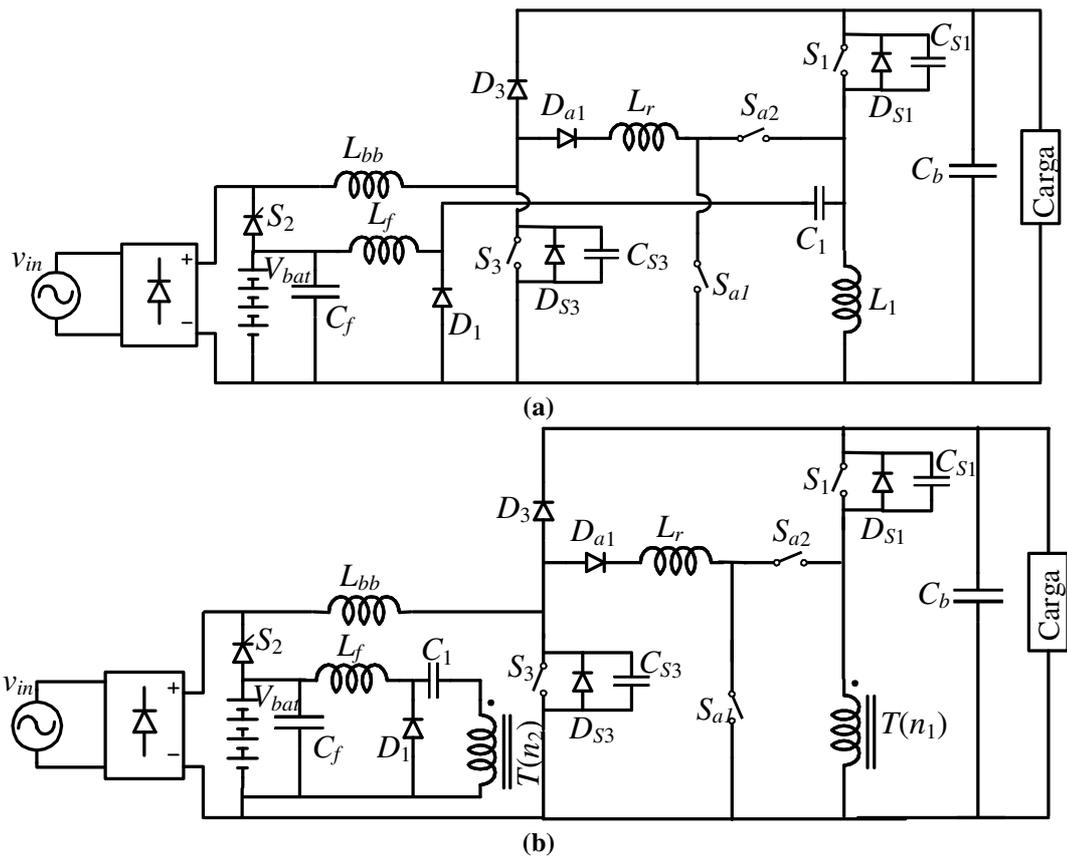


Figura 4-3. Topologias propostas utilizando o conversor Zeta como carregador de baterias: (a) topologia 13; (b) topologia 14.

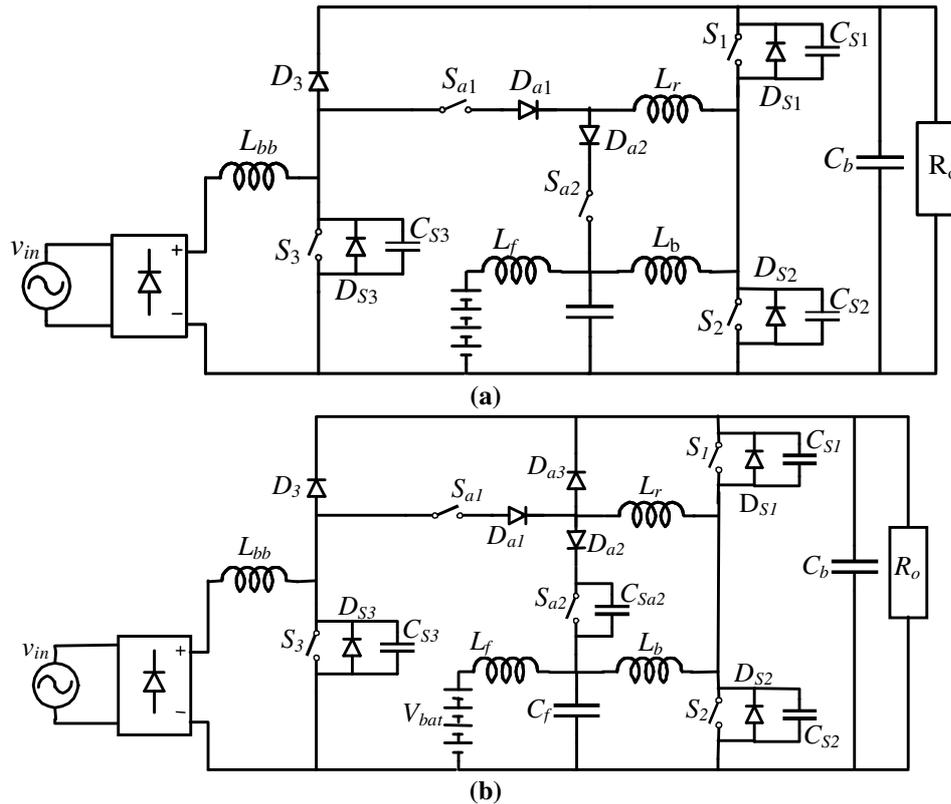


Figura 4-4. Topologias propostas utilizando o conversor bidirecional para interface entre o barramento CC e o banco de baterias: (a) topologia 15; (b) topologia 16.

4.1.2 Novos Estágios de Entrada de UPSs com Comutação Integrada do Tipo Paralela.

Nesta seção, serão apresentados estágios de entrada de UPSs, onde os interruptores do carregador de baterias e do conversor pré-regulador estão no mesmo potencial, utilizando, assim, um pólo auxiliar.

Na Figura 4-5, são apresentadas as topologias propostas, sendo que na Figura 4-5(a) o conversor responsável pelas cargas das baterias é o conversor *forward*, já na Figura 4-5(b), é o conversor *flyback*.

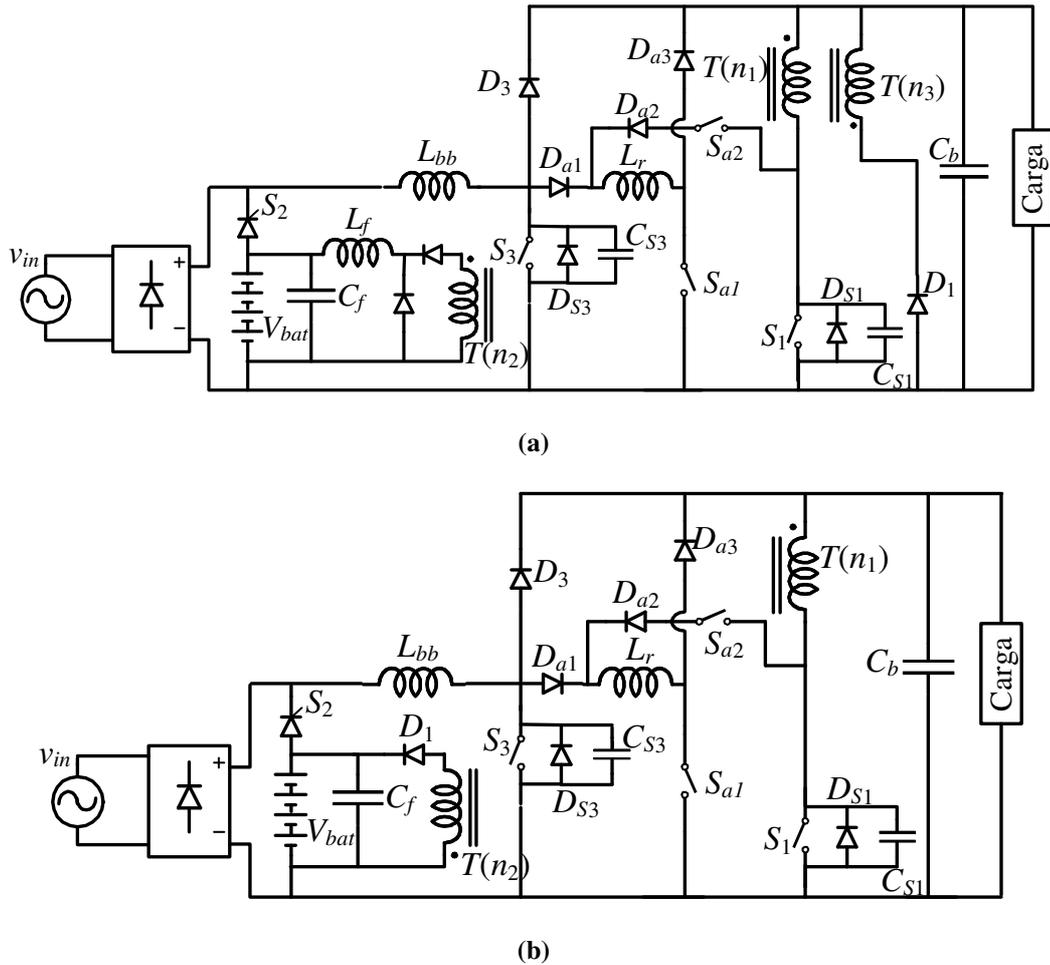


Figura 4-5. Topologias utilizando o CACI II, que utilizam como carregador de baterias o conversor: (a) *Forward* (topologia 17); (b) *Flyback* (topologia 18).

Para demonstrar o processo de comutação suave dos interruptores principais das topologias propostas na Figura 4-5(a) e (b), utiliza-se a Figura 4-6, a qual apresenta as principais formas de ondas teóricas desse processo, sendo “n” a relação de transformação. É importante salientar que a sobretensão, presente no interruptor principal do carregador de baterias, é inerente às topologias (conversores *forward* e *flyback*), não sendo causada pela inclusão do CACI.

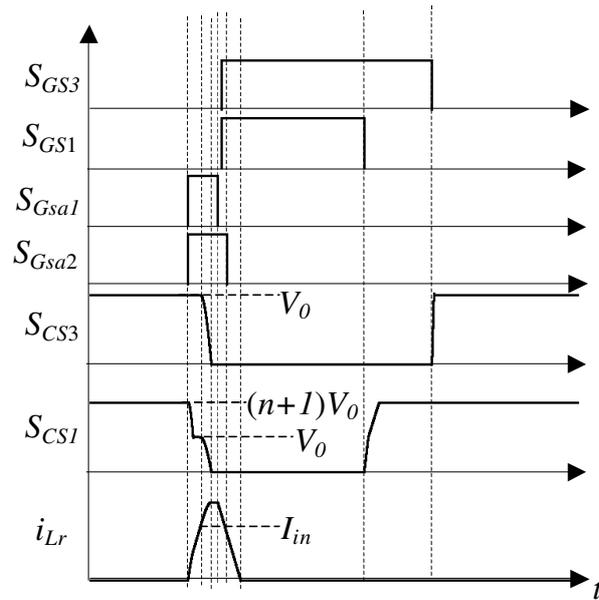


Figura 4-6. Principais formas de ondas do processo de comutação para as topologias 17 e 18.

Outros dois estágios de entrada de UPSs propostas utilizando um CACI são apresentados na Figura 4-7(a) e (b), as quais utilizam os conversores SEPIC e SEPIC isolado, como carregadores de baterias.

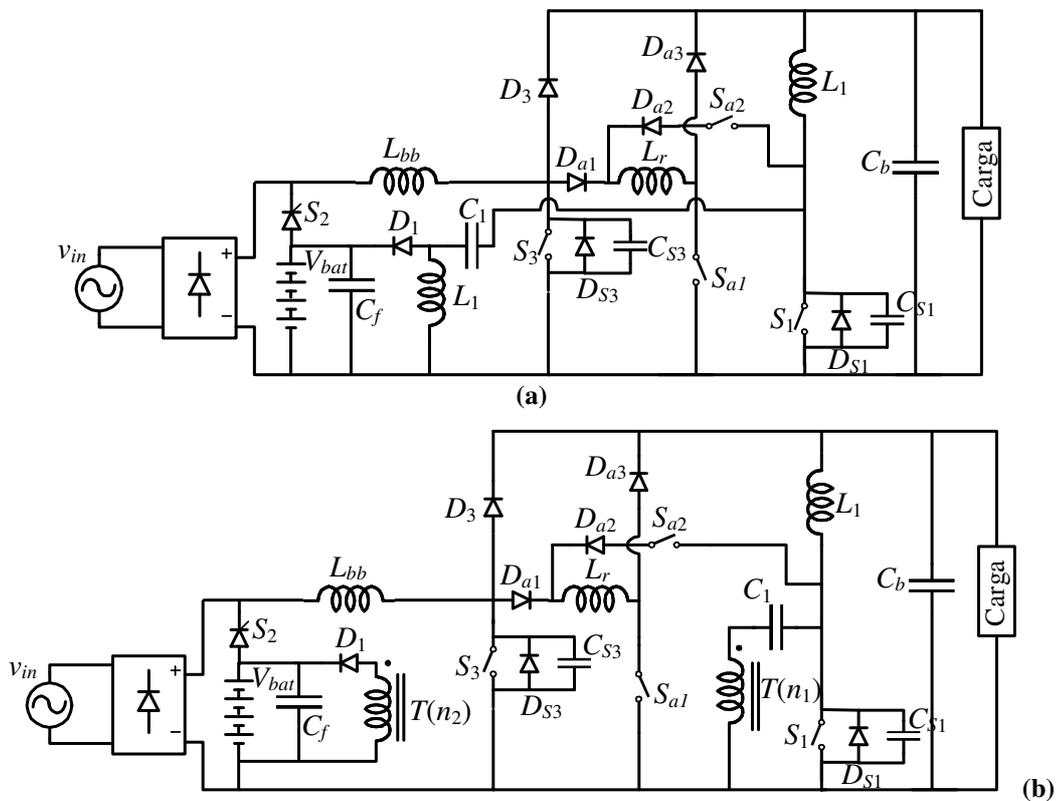


Figura 4-7. Topologias utilizando o CACI II, que utilizam como carregador de baterias o conversor: (a) SEPIC (topologia 19); (b) SEPIC isolado (topologia 20).

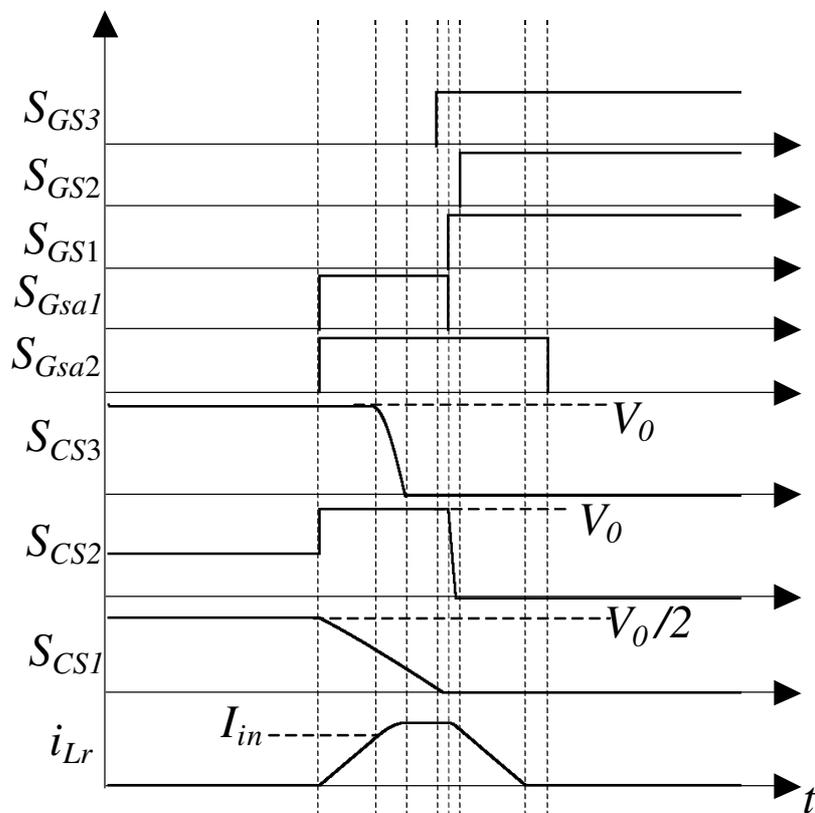


Figura 4-9. Principais formas de ondas do processo de comutação para as topologias 21 e 22.

Por fim, são apresentados mais dois novos estágios de entrada de UPSs que utilizam um CACI, apresentados na Figura 4-10, sendo que em (a) o carregador de baterias é o conversor *push-pull* e em (b) é o conversor *half-bridge*. Deve-se destacar que, para o adequado funcionamento das topologias apresentadas na Figura 4-10(a) e na Figura 4-10(b) é necessário que a frequência de comutação do conversor pré-regulador tenha o dobro da frequência do carregador de baterias.

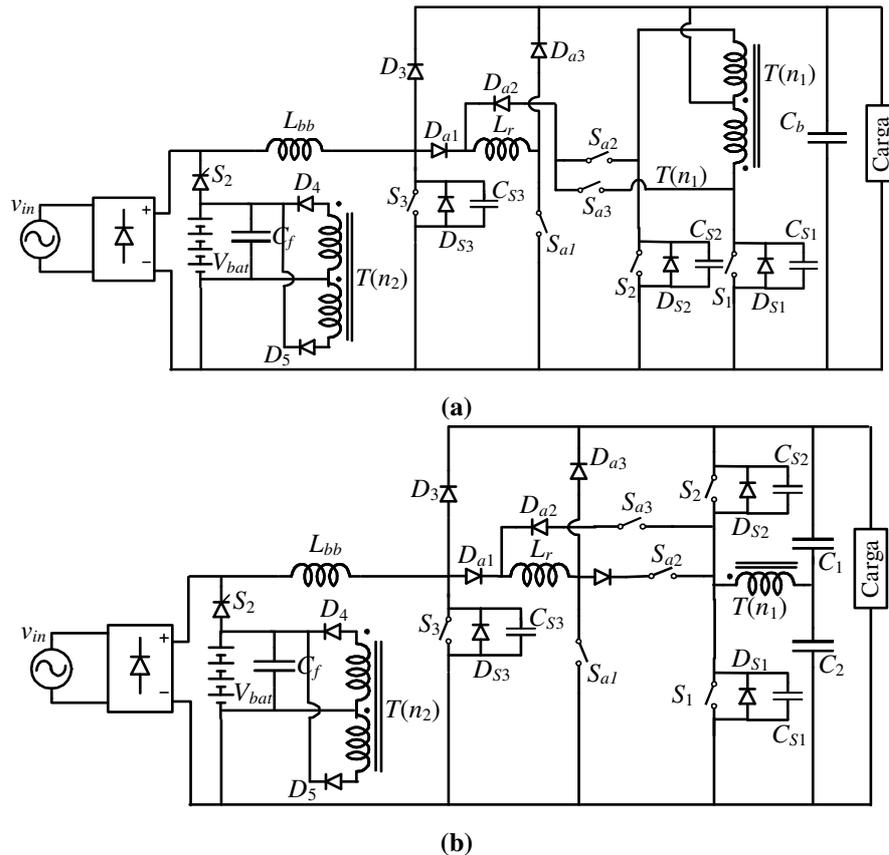


Figura 4-10. Topologias como carregador de baterias: (a) *Push-pull* (topologia 23) e (b) *Half-Bridge* (topologia 24).

4.2 Conclusões

Foram apresentados dezesseis novos CACIs aplicados aos principais estágios de entrada de UPSs *double-conversion*. Sendo a comutação em todos os interruptores principais das topologias propostas do tipo ZVT (livres de sobrecorrente e sobretensão) e os interruptores auxiliares do tipo ZVS e/ou ZCS demonstrados através de simulação. Outra característica comum dos CACIs propostos neste capítulo é a utilização de apenas um indutor ressonante de reduzido volume. Essas topologias foram publicadas em [45⁴⁵].

⁴⁵ L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro, Two New Integrad ZVT Cells For Iinput Stages of double-Conversion UPS'S. **Congresso Brasileiro de Eletrônica de Potência**. p. 938-944. 2003.

Capítulo 5

Análise e Projeto dos Sistemas Utilizando o CACI

5.1 Introdução

Em virtude da grande quantidade de sistemas utilizando a integração proposta e devido a sua complexidade, alguns dos CACIs propostos na seção 2.5 e no Capítulo 4 serão projetados e analisados detalhadamente.

Os CACIs a serem analisados são aplicados a:

- Estágio de entrada de uma UPS composto por um pré-regulador (conversor *boost*), e por um conversor bidirecional (conversor *buck* e conversor *boost*), utilizado para realizar a interface entre o barramento CC e o banco de baterias.
- Estágio de entrada de uma UPS composto por um conversor *boost*, que é responsável pela correção do fator de potência; e por desempenhar o papel do conversor de *backup* e por um conversor *buck* responsável em manter a carga do banco de baterias.
- UPS completa composta por um conversor *boost*, conversor *buck* e inversor *half-bridge*.

5.2 Estágio de entrada utilizando o conversor bidirecional sem o CACI

Inicialmente será analisado o estágio de entrada sem o CACI para facilitar o seu entendimento. Esse estágio de entrada é composto por um pré-regulador (conversor *boost*), e por um conversor bidirecional (conversor *buck* e conversor *boost*), utilizado para realizar a interface entre o barramento CC e o banco de baterias [46⁴⁶], [47⁴⁷] e [48⁴⁸], conforme apresentado no diagrama da Figura 5-1.

⁴⁶ R. Krishnan, S. Srinivasan. Topologies for Uninterruptible Power Supplies. **IEEE International Symposium on Industrial Electronics**. p. 122-127. 1993.

⁴⁷ W. X. Fang. Dynamic Feedback Adaptive Control System and Method for Paralleling Electric Power Sources and an Uninterruptible power Supply Including Same. Powerware Corporation. **U.S.Patent 6,356,471 B1**. 2002.

⁴⁸ L. Schuch, C. Rech, H.L. Hey, H. Pinheiro, H.A. Gründling, J.R. Pinheiro. Analysis and Design of a High-Performance Bi-directional PWM Converter for DC Bus and Battery Bank Interface. **Congresso Brasileiro de Eletrônica de Potência**. p. 532-537, 2001.

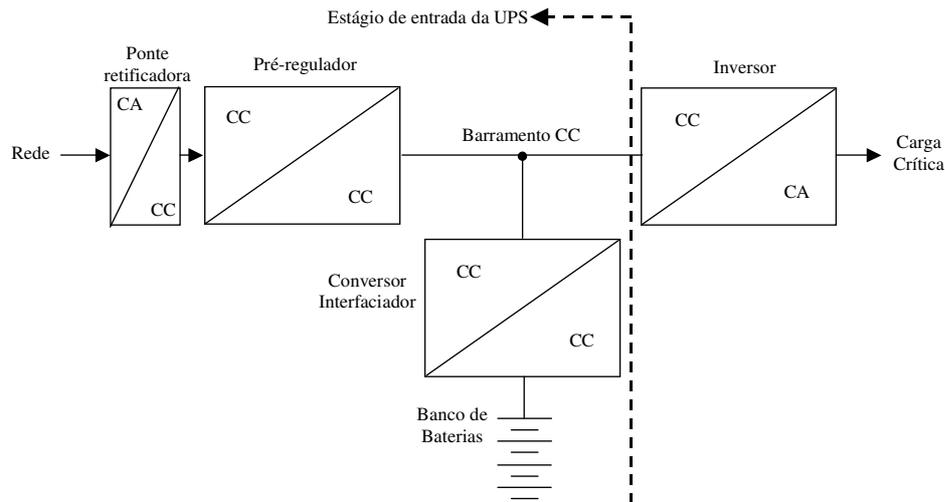


Figura 5-1. Diagrama de uma UPS *double conversion*, com um conversor bidirecional para interface entre o banco de baterias e o barramento CC.

As principais características dessa configuração são:

- Correção do fator de potência;
- Possibilidade de operar com entrada universal ($84V_{ef} - 265V_{ef}$);
- Flexibilidade na escolha da tensão do banco de baterias;
- Possibilidade de eliminar virtualmente as ondulações de corrente e tensão do processo de carga do banco de baterias.

O circuito elétrico do estágio de entrada, exemplificado na Figura 5-1, é apresentado na Figura 5-2. Sendo o conversor pré-regulador (*Boost*) (ver Figura 5-3(a)) composto de um indutor (L_{bb}), um diodo (D_3), um interruptor (S_3) e um capacitor (C_b). Juntamente com esse pré-regulador, encontram-se o filtro de entrada (C_{fin} e L_{fin}) e a ponte retificadora. O filtro de entrada tem por objetivo principal evitar que o ruído de alta frequência seja injetado na rede. A carga crítica nessa análise será substituída por uma resistência (R_o).

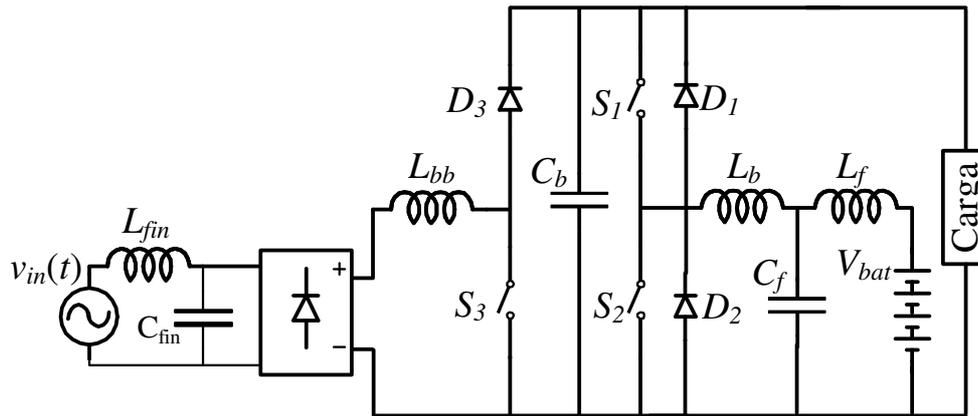


Figura 5-2. Circuito elétrico de estágio de entrada de uma UPS *double conversion*, com um conversor bidirecional para interface entre o barramento CC e o banco de baterias.

O conversor bidirecional é composto de dois interruptores principais (S_1 e S_2), dois diodos principais (D_1 e D_2), um banco de baterias, um filtro T, composto de dois indutores (L_b e L_f), e um capacitor C_f . Foi utilizado o filtro T de 3° ordem para minimizar as ondulações de alta frequência do processo de carga e descarga do banco de baterias [49⁴⁹].

Esse conversor bidirecional opera alternadamente de duas maneiras distintas, uma como o conversor *Buck* (S_1 - D_2) (ver Figura 5-3(b)) - para recarregar o banco de baterias, e outra como o conversor *Boost* (S_2 - D_1) (ver Figura 5-3(c)) - para suprir energia para carga na falta de energia da rede. Esse conversor é bidirecional em corrente e unidirecional em tensão.

Uma característica importante desse conversor bidirecional é que ele pode operar com diversas topologias de sistemas ininterruptos de energia, pois sua finalidade é fazer a interface entre o banco de baterias e o barramento CC. Esse

⁴⁹ L. Schuch, C. Rech, H.L. Hey, H. Pinheiro, H.A. Gründling, J.R. Pinheiro, Análise e Projeto de um Conversor Bidirecional PWM de Alto Desempenho para Interface entre o Barramento CC e o Banco de Baterias. **Revista Brasileira de Eletrônica de Potência (SOBRAEP)**, Vitória-ES, v. 9, n. 1, p. 1-11, 2004.

conversor também pode ser facilmente adaptado para recarregar um banco de baterias de qualquer tensão (V_{bat}), desde que a tensão no barramento CC seja maior que a tensão do banco de baterias, pois o princípio de funcionamento do carregador de baterias (conversor bidirecional) é baseado no conversor *Buck*.

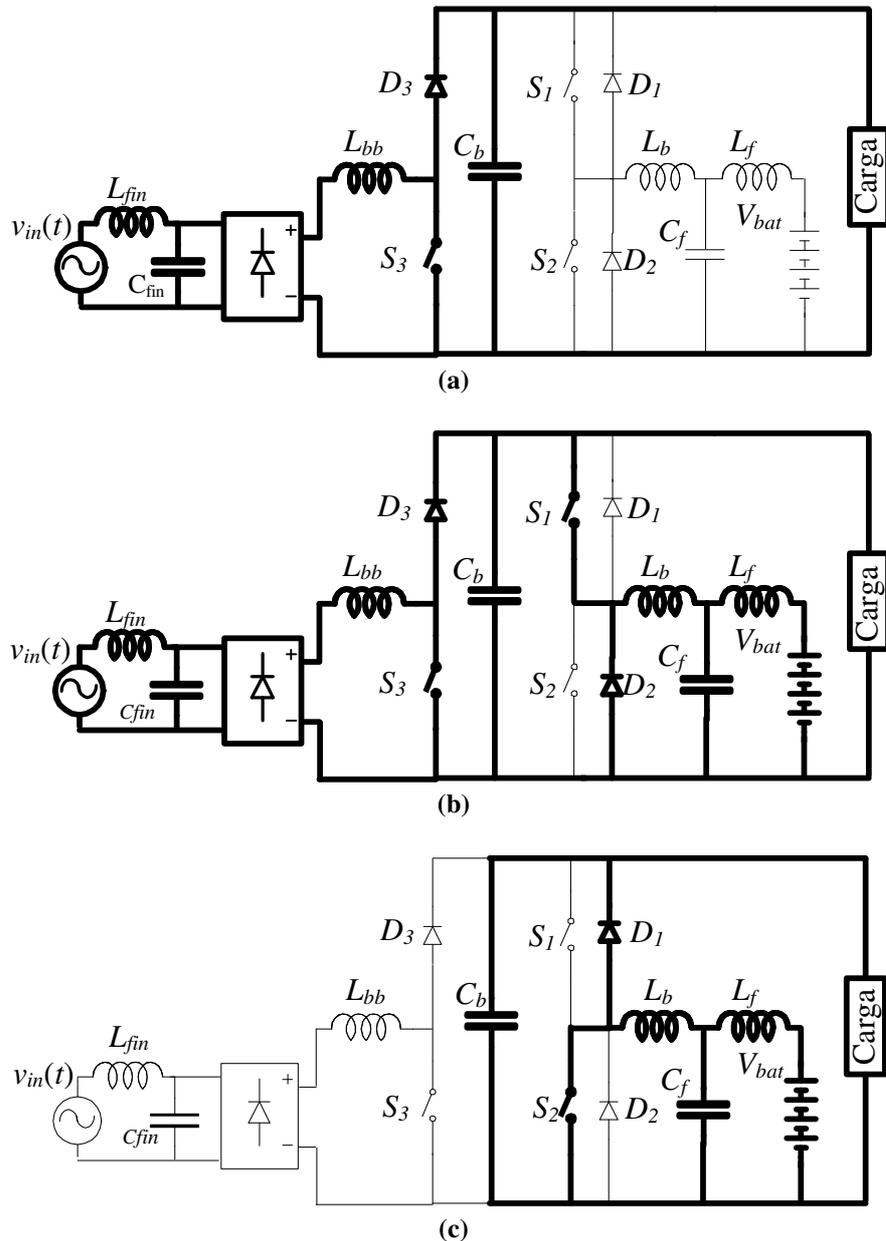


Figura 5-3. Conversores que compõem o estágio de entrada sob análise: (a) pré-regulador; (b) pré-regulador + buck; (c) boost.

Essa análise inicial do conversor bidirecional teve como objetivo facilitar a compreensão dos dois CACIs que serão apresentados a seguir.

5.3 Análise e projeto do CACI proposto (Figura 2-19)

A topologia proposta é apresentada, novamente, na Figura 5-4.

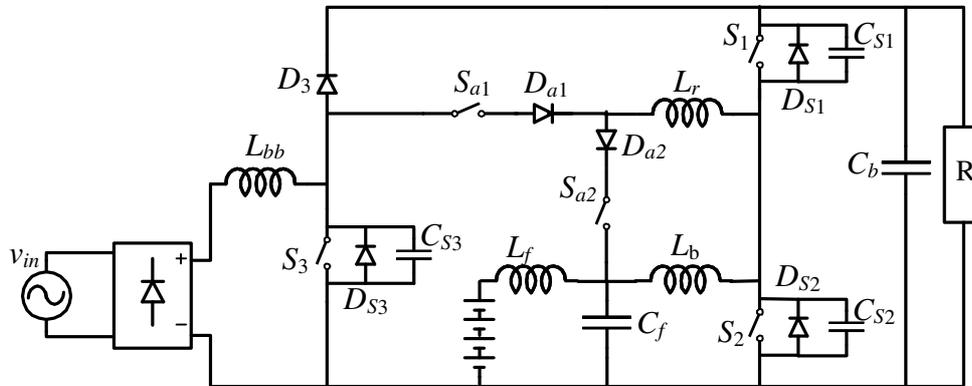


Figura 5-4. Topologia proposta em [44].

O projeto dos dispositivos de potência dos conversores pré-regulador e bidirecional [49] e o sistema de controle utilizado não serão incluídos nesta Tese, pois o enfoque principal são o projeto e análise do CACI.

Para a realização adequada do projeto do CACI, faz-se necessário conhecer as especificações impostas ao conversor bidirecional (Tabela 5-1) e ao conversor pré-regulador (Tabela 5-2). Deve-se destacar que foi definido que o conversor pré-regulador vai operar no modo de condução descontínua (DCM), pois o mesmo opera em baixa potência. Como a operação é em DCM, não é necessária a inclusão de uma malha de corrente a fim de garantir um alto fator de potência, reduzindo, então, o custo e o tempo de projeto.

Devido a fato desse sistema ter duas saídas, a saber: carga crítica (barramento CC) e o carregador de baterias (banco de baterias); a potência total do conversor pré-regulador é de 580W sendo 500W da carga crítica e 80W do carregador de baterias. Por outro lado, quando o conversor bidirecional opera como

boost a potência máxima será de 500W, pois o carregador de baterias esta desabilitado nesse modo de operação.

Tabela 5-1. Especificações do conversor bidirecional.

P_0 = Potência de saída (W)	500W
V_0 = Tensão de saída ou tensão do barramento CC (V)	360V
V_{bat} = Tensão do banco de baterias (V)	48V
f_{s2} = Frequência de operação de conversor <i>Boost</i> de saída	40kHz
f_{s1} = Frequência de operação de conversor <i>buck</i>	100kHz
R_1 = Ondulação de corrente na bateria durante a recarga (%)	0,2%
R_2 = Ondulação de corrente no indutor L_b (%)	40%
I_{bat} = Corrente de recarga da bateria (A)	1,4A

Tabela 5-2. Especificações do conversor pré-regulador .

P_1 = Potência de saída do pré-regulador (W)	500W
P_2 = Potência do conversor bidirecional (W)	80W
$P_{máx}$ = Potência máxima (W)	580W
V_0 = Tensão de saída (V)	360V
V_{in} = Tensão eficaz da rede (V)	110V
R_3 = Ondulação de tensão na carga (%)	2% (7,2V)
R_4 = Variação máxima da tensão de entrada (%)	20%
f_{s3} = Frequência de operação (Hz)	100kHz
f_r = Frequência da rede (Hz)	60Hz

Essa topologia apresenta três modos distintos de operação, conforme o estado de rede pública e o estado do banco de baterias, conforme descrito a seguir:

- **Modo I:** esse modo de operação ocorre quando a rede pública de energia está fora das especificações, (ou em uma falta de rede), assim o conversor

bidirecional opera como *boost* (S_2-D_{S1}), para manter o barramento CC a partir do banco de Baterias;

Os modos II e III ocorrem quando a rede pública de energia está dentro de suas especificações, assim o conversor pré-regulador mantém o barramento CC enquanto o conversor bidirecional opera como *buck* (S_1-D_{S2}) para recarregar o banco de baterias. A diferença entre esses dois modos de operação está na maneira que o conversor *buck* recarrega o banco de baterias. Isso se deve ao fato de ser utilizado o método IU (um nível de corrente e um nível de tensão) de carga do banco de baterias, logo a distinção entre esses dois modos é o seguinte:

- Modo II (modo corrente): modo de carga com corrente constante;
- Modo III (modo tensão ou modo flutuação): modo de carga com tensão constante.

5.3.1 Princípio de funcionamento do sistema utilizando o CACI

Como o CACI apresentado na Figura 5-4, todos os interruptores principais comutam em zero de tensão (ZVT), nos três modos de operação, e os interruptores auxiliares em ZCS, livres de sobretensão.

Para simplificar o princípio de funcionamento teórico desse sistema, são realizadas as seguintes simplificações: (i) o banco de baterias, o indutor L_f e o capacitor C_f são considerados uma fonte de tensão ideal V_{bat} ; (ii) a corrente através do indutor L_b é considerada constante em um período de comutação ($L_b \gg L_r$); (iii) o capacitor da saída C_b é considerado uma fonte de tensão ideal V_0 ; (iv) todos os semicondutores são considerados ideais.

A descrição das etapas de operação, nos três diferentes modos, será apresentada logo a seguir.

5.3.1.1 Modo I (boost)

Como descrito anteriormente, esse modo ocorrerá quando houver uma falha na rede pública e o conversor bidirecional mantiver o barramento CC através das baterias. Nesse modo, o interruptor auxiliar S_{a2} deve ser colocado em condução para garantir a comutação em zero de tensão do interruptor principal S_2 . As etapas de operação do processo de comutação e as principais formas de ondas teóricas são apresentadas na Figura 5-5 e na Figura 5-6, respectivamente.

Para melhorar o rendimento do sistema, devido ao fato do interruptor S_1 apresentar comutação em zero de tensão e utilizar-se um MOSFET. O mesmo deve ser colocado em condução sempre que seu diodo em anti-paralelo estiver em condução (Figura 5-5(a) e (b)), pois desse modo as perdas por condução desse semicondutor podem ser reduzidas [50⁵⁰].

Etapa 1 (t_0-t_1): Inicialmente, considera-se que as correntes, através do diodo D_{S1} e do interruptor S_1 , são iguais à corrente de descarga do banco de baterias $I_{bat(dis)}$. Durante essa etapa, o fluxo de potência ocorre das baterias para a carga. Os interruptores S_2 , S_3 , S_{a1} e S_{a2} encontram-se bloqueados e a tensão sobre o capacitor C_{S2} é igual a V_0 .

Etapa 2 (t_1-t_2): Em t_1 , o interruptor auxiliar S_{a2} é colocado em condução em ZCS, devido à presença do indutor L_r . A corrente através do indutor L_r

⁵⁰ A. F. Souza, I. Barbi. A New ZVS Semiresonant High Power Factor Rectifier with Reduced Conduction Losses. **IEEE Transaction Industrial Electronics**. vol. 46. p. 82-90. Feb. 1999.

cresce linearmente com taxa de $(V_0 - V_{bat})/L_r$, assumindo a corrente de descarga do banco de baterias $I_{bat(dis)}$.

Etapa 3 (t_2-t_3): Em t_2 , a corrente no indutor L_r atinge o valor da corrente de descarga do banco de baterias, iniciando a ressonância entre a energia dos capacitores C_{S1} e C_{S2} e a energia do indutor L_r . Essa ressonância reduz a tensão sobre o interruptor S_2 e eleva a tensão sobre o interruptor S_1 .

Etapa 4 (t_3-t_4): Em t_3 , a tensão sobre S_2 atinge zero e o diodo D_{S2} entra em condução, a corrente do indutor L_r decresce com taxa de V_{bat}/L_r . Durante essa etapa, o interruptor S_2 deve ser colocado em condução para garantir a comutação em zero de tensão.

Etapa 5 (t_4-t_5): Em t_4 , a corrente do indutor L_r atinge novamente $I_{bat(dis)}$ e o interruptor S_2 assume a corrente de descarga do banco de baterias com a mesma taxa da etapa anterior.

Etapa 6 (t_5-t_6): Em t_5 , a corrente de descarga do banco de baterias circula pelo interruptor S_2 – etapa similar à do conversor *boost* CC-CC convencional.

Etapa 7 (t_6-t_7): Em t_6 , o interruptor S_2 é bloqueado em ZVS, devido à presença dos capacitores C_{S1} e C_{S2} . A corrente $I_{bat(dis)}$ é transferida do interruptor S_2 para os capacitores C_{S1} e C_{S2} , aumentando a tensão sobre S_2 e reduzindo a tensão sobre S_1 . Em t_7 , a tensão do C_{S1} atinge zero, iniciando um novo ciclo de operação.

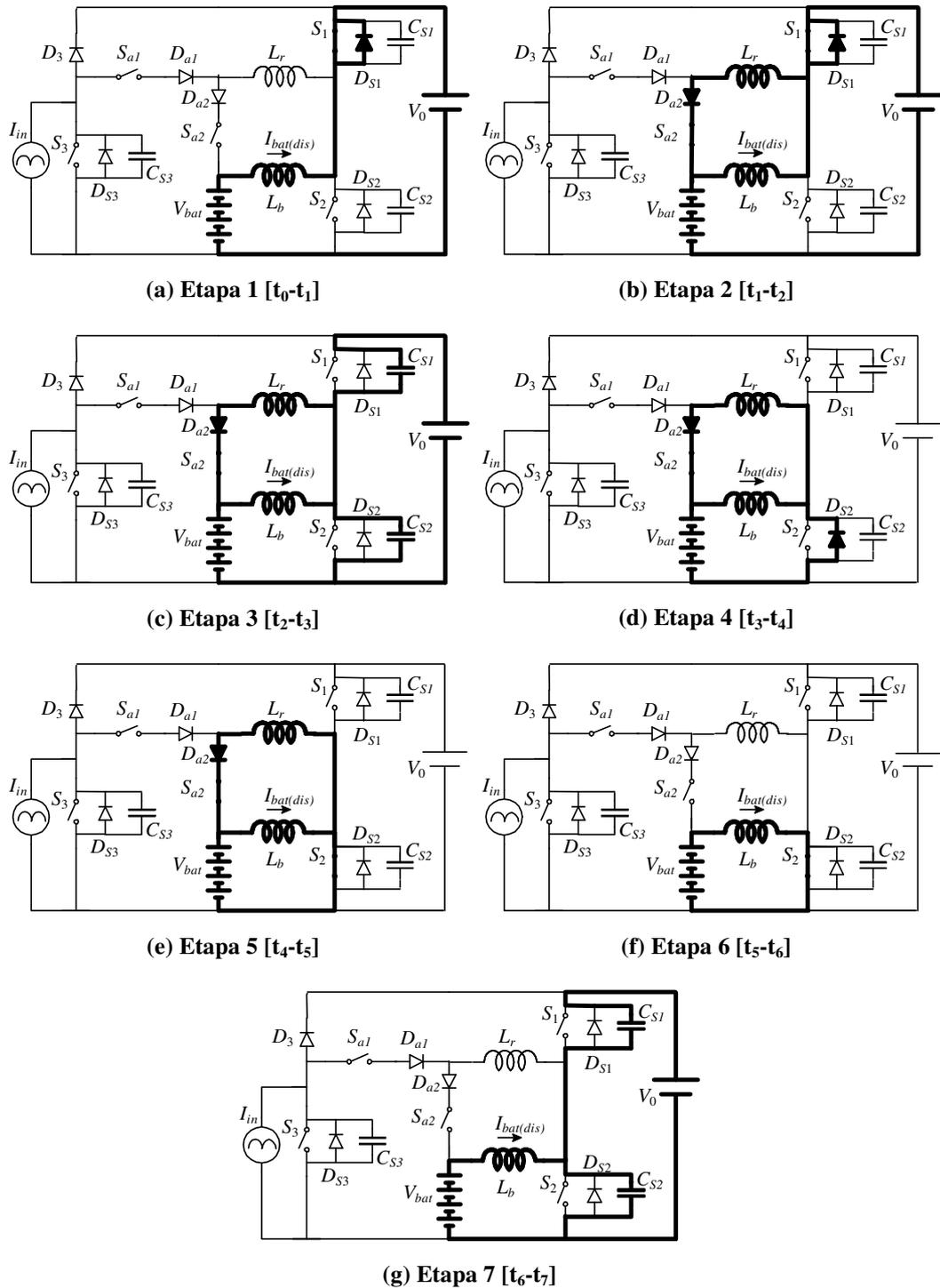


Figura 5-5. Etapas de operação no modo I [44].

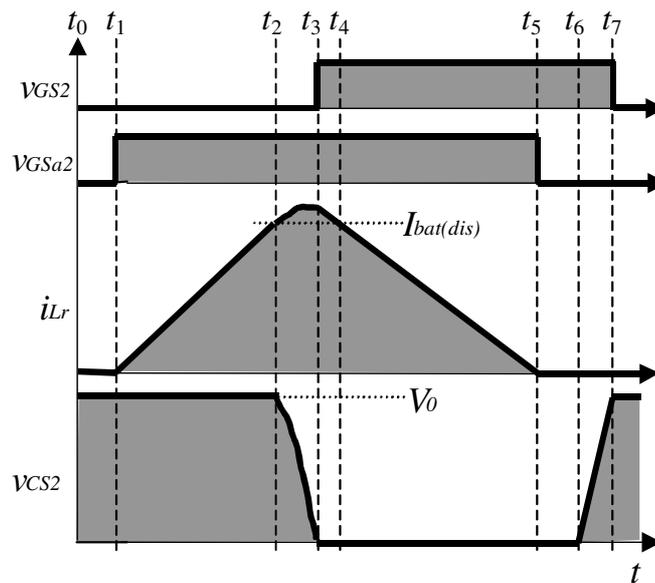


Figura 5-6. Principais formas de ondas teóricas no modo I [44].

5.3.1.2 Modo II (modo corrente)

Esse modo ocorre quando a rede está dentro dos limites aceitáveis e o banco de baterias está sendo recarregado com corrente constante. Assim, o conversor bidirecional opera como *buck*, injetando corrente constante no banco de baterias $I_{bat(cha)}$. Essa corrente apresenta um nível significativo e, assim, é necessário apenas acionar o interruptor auxiliar S_{a1} para garantir a comutação suave dos interruptores utilizados durante esse modo. Suas etapas de operação são apresentadas na Figura 5-7 e na Figura 5-8, e as principais formas de ondas teóricas, na Figura 5-9.

Etapa 1 (t_0-t_1): Inicialmente, é considerado que a corrente através dos diodos D_3 e D_{S2} é igual às correntes de entrada I_{in} e de carga do banco de baterias $I_{bat(cha)}$, respectivamente. Os interruptores encontram-se bloqueados e a tensão sobre os capacitores C_{S1} e C_{S3} é igual à tensão de saída V_0 .

Etapa 2 (t_1-t_2): Em t_1 , a corrente do diodo D_3 chega à zero, (conversor pré-regulador operando em DCM).

Etapa 3 (t_2-t_3): Em t_2 , o interruptor auxiliar S_{a1} é colocado em condução em ZCS, devido à presença do indutor L_r , iniciando a ressonância entre a energia do capacitor C_{S3} e do indutor L_r .

Etapa 4 (t_3-t_4): Em t_3 , a corrente do indutor L_r atinge a corrente de carga do banco de baterias $I_{bat(cha)}$. Assim, a energia dos capacitores C_{S1} e C_{S2} também participa da ressonância da etapa anterior, ou seja, as energias dos capacitores C_{S1} , C_{S2} e C_{S3} ressona com a energia do indutor L_r .

Etapa 5 (t_4-t_5): Em t_4 , a tensão sobre o interruptor S_1 atinge zero, colocando o diodo D_{S1} em condução. A energia restante no capacitor C_{S3} continua a ressonar com a energia de L_r . Durante essa etapa, o interruptor S_1 deve ser colocado em condução para garantir a comutação em ZVS.

Etapa 6 (t_5-t_6): Em t_5 , a corrente do indutor L_r atinge $I_{bat(cha)}$ e o interruptor S_1 assume a corrente de carga do banco de bateria de forma ressonante. O processo ressonante entre as energias de C_{S3} e L_r continua.

Etapa 7 (t_6-t_7): Em t_6 , a tensão sobre o interruptor S_3 atinge zero, conseqüentemente, o diodo D_{S3} entra em condução, descarregando linearmente o restante da energia do indutor L_r . Durante essa etapa, o interruptor S_3 deve ser acionado para garantir a comutação em ZVS.

Etapa 8 (t_7-t_8): Em t_7 , o interruptor S_3 é colocado em condução em ZVS, assumindo a corrente de entrada I_{in} .

Etapa 9 (t_8-t_9): Em t_8 , o interruptor S_1 é bloqueado em ZVS devido à presença dos capacitores C_{S1} e C_{S2} . A corrente $I_{bat(cha)}$ é transferida do interruptor S_1 para os capacitores C_{S1} e C_{S2} .

Etapa 10 (t_9-t_{10}): Em t_9 , a tensão sobre o capacitor C_{S2} atinge zero e o diodo D_{S2} entra em condução, assumindo a corrente de carga do banco de baterias.

Etapa 11 ($t_{10}-t_{11}$): Em t_{10} , o interruptor S_3 é bloqueado em ZVS, devido à presença do capacitor C_{S3} . Em t_{11} , a tensão em C_{S3} atinge o valor da tensão de saída V_0 , iniciando um novo ciclo de operação.

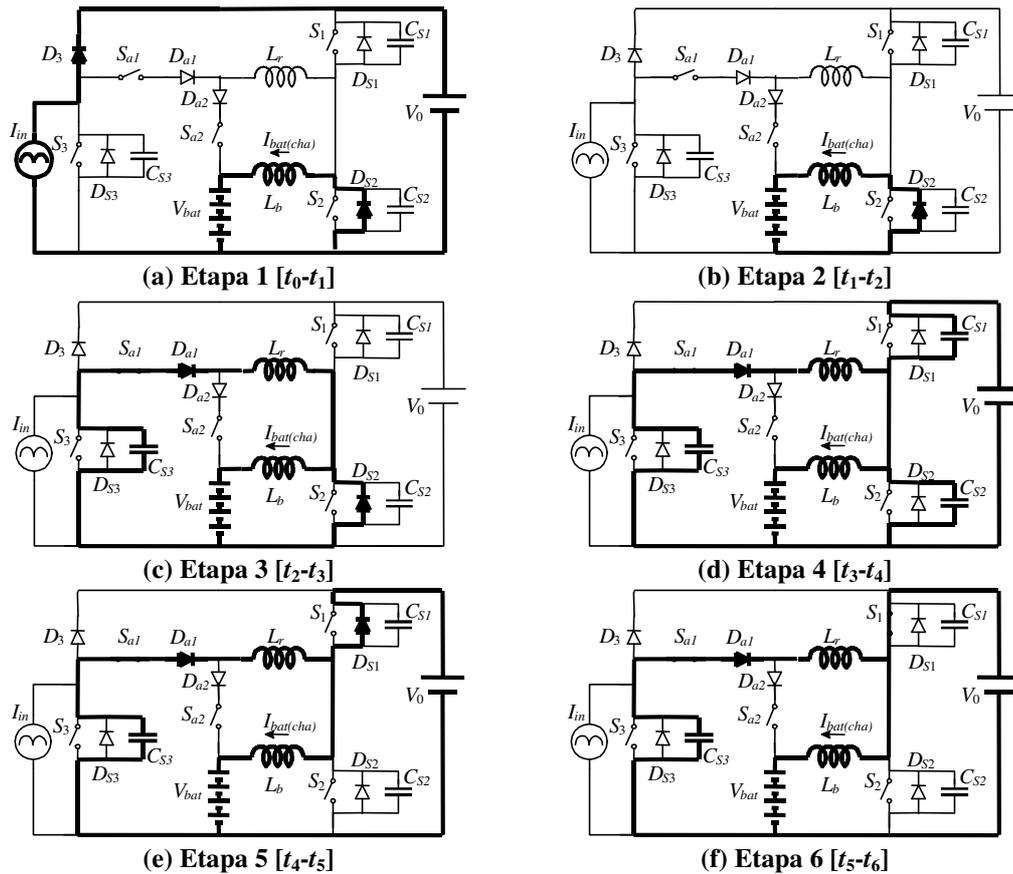


Figura 5-7. Etapas de operação Modo II: Etapas 1-5 [44].

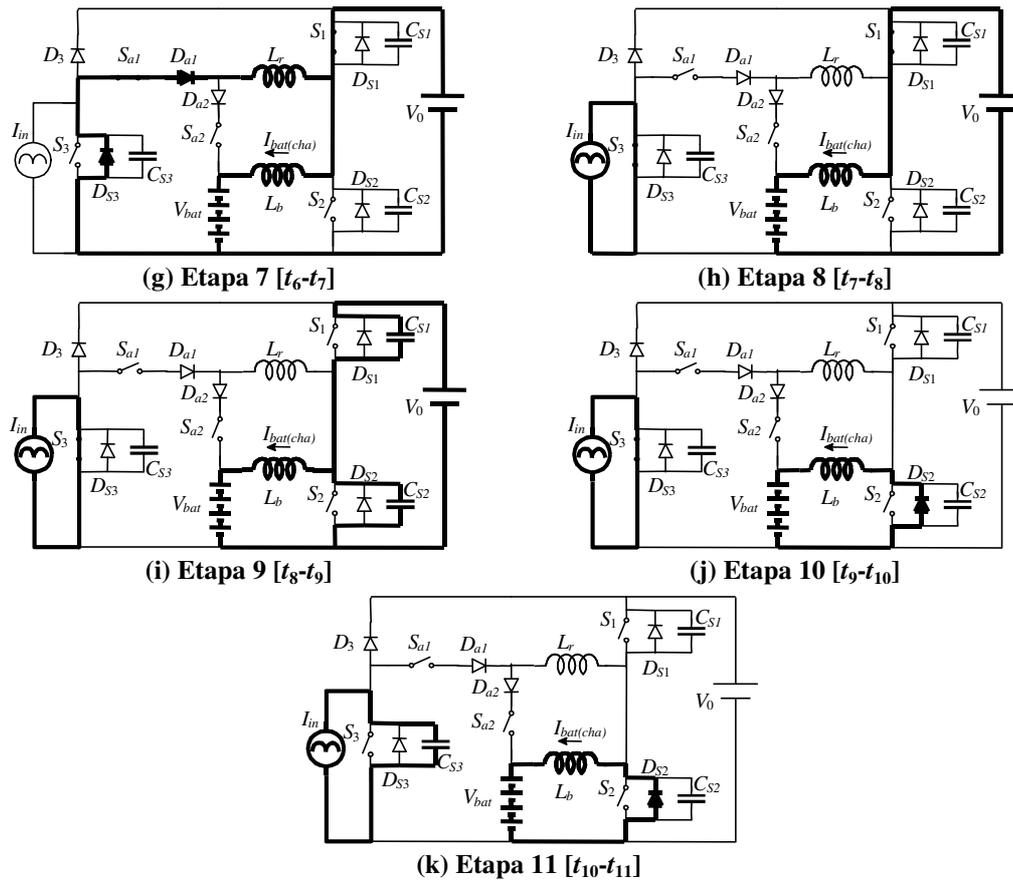


Figura 5-8. Etapas de operação Modo II: Etapas 6-11 [44].

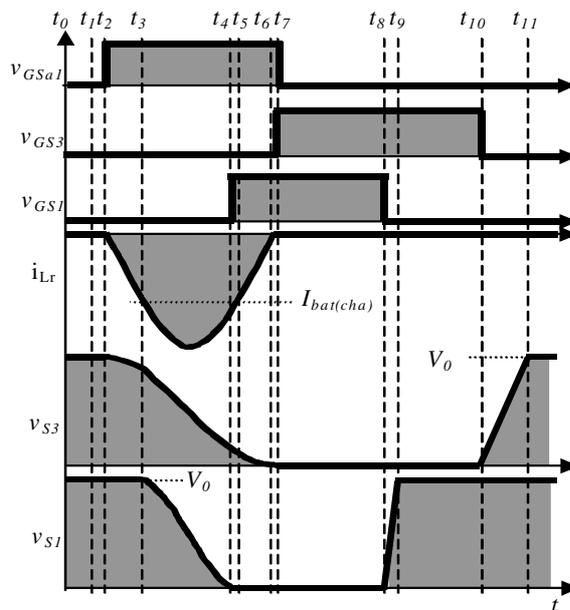


Figura 5-9 Principais formas de onda no Modo II [44].

5.3.1.3 Modo III (*Voltage mode*)

Neste modo, o conversor *buck* aplica uma tensão constante (tensão de flutuação) ao banco de baterias para manter o estado de carga completo. As etapas de operações desse modo são similares às do modo corrente. Entretanto, há a necessidade de se realizar uma etapa extra (ver Figura 5-10) de acréscimo de corrente ressonante; devido ao baixo valor da corrente de carga do banco de baterias. Essa etapa extra é realizada entre as etapas 3 e 4 do modo corrente, sendo utilizado o interruptor S_2 como um interruptor auxiliar. Assim, garante-se a comutação ZVS do interruptor principal S_1 .

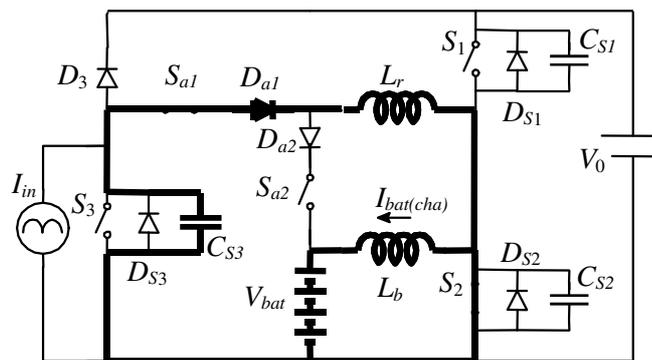


Figura 5-10. Etapa de acréscimo de corrente ressonante no modo III [44].

5.3.2 Procedimento de projeto

Para o projeto do conversor bidirecional, deve-se levar em consideração que os níveis de corrente processada por cada conversor que o compõe (*buck* e *boost*) são diferentes. Inicialmente, foram utilizados MOSFET's como interruptores principais, pois a comutação é do tipo ZVS.

Entretanto, devido ao fato de que o diodo intrínseco do MOSFET é lento (elevado tempo de recuperação reversa), o indutor L_r deve ser projetado para minimizar os efeitos da recuperação reversa. Contudo, para essa aplicação, o valor

máximo desse indutor é limitado, causando elevadas perdas no modo I (*boost* de saída), devido à recuperação reversa do diodo intrínseco do MOSFET (D_{S1}).

Há duas principais causas de limite máximo do indutor L_r nessa aplicação. A primeira se deve ao fato de que o conversor pré-regulador (conversor *Boost*) opera em DCM, logo o indutor *boost* (L_{bb}) apresenta reduzido valor para garantir a descontinuidade de sua corrente em toda faixa de variações especificadas para esse conversor. Assim, se o valor do indutor L_r for grande para limitar o di/dt do processo ressonante, ele apresentará um valor próximo do indutor *boost* L_{bb} causando influências no funcionamento do conversor. A segunda causa para o limite máximo do indutor L_r deve-se ao fato de que a energia restante no final do processo ressonante é devolvida (descarga linear) para o banco de baterias, o qual apresenta baixa tensão (48V), elevando o tempo dessa etapa. Então, para garantir o tempo da mesma, o valor do indutor L_r deve ser limitado.

Para minimizar o problema da recuperação reversa do diodo, mencionado anteriormente, são propostas duas possíveis soluções: (i) incluir um diodo em série com o MOSFET e outro diodo ultra-rápido em anti-paralelo e (ii) substituir o MOSFET por um IGBT, o qual apresenta diodo intrínseco ultra-rápido.

Para se utilizar a primeira solução proposta, faz-se necessário incluir dois novos componentes elevando custos, volume e perdas por condução. Assim, nessa aplicação, será utilizada a segunda solução, qual seja, utilizar um IGBT como interruptor S_1 . Para os demais interruptores principais utilizar-se-ão MOSFETs.

Por outro lado, os interruptores auxiliares S_{a1} e S_{a2} serão IGBT, pois a comutação nos mesmos é do tipo ZCS.

As especificações para o projeto do CACI são:

P_0 = Potência de saída (W)

V_0 = Tensão de saída (V)

V_{bat} = Tensão do banco de baterias (V)

$I_{bat(cha)}$ = Corrente de carga do banco de baterias (A)

$I_{bat(dis)}$ = Corrente de descarga do banco de baterias (A)

di_f/dt = Taxa de variação da corrente na passagem da mesma por zero, D_{a1} (A/s)

f_{S1} = Frequência de operação do conversor *buck* (Hz)

f_{S2} = Frequência de operação do conversor *boost* (Hz)

f_{S3} = Frequência de operação do pré-regulador (Hz)

Para garantir a comutação em zero de tensão dos interruptores principais e para o perfeito funcionamento do CACI, o indutor L_r deve ter um valor entre os limites fornecidos pela inequação (76). O valor máximo é definido para que a corrente do indutor L_r seja zero para a menor razão cíclica do conversor (conforme a Figura 5-5(e)). O valor mínimo é obtido do limite da di/dt do circuito ressonante (di/dt máxima permitido pelo diodo D_{a1} similar a (2)):

$$\frac{V_0}{di_f / dt} \leq L_r \leq \frac{V_{bat(mim)}}{K_1 f_{S2} I_{bat(dis)}} \left(\frac{V_0 - V_{bat(mim)}}{V_0} \right) \quad (76)$$

Onde: $V_{bat(mim)}$ é a tensão mínima de operação do banco de baterias, K_1 é uma constante de projeto que define o pico da corrente ressonante $I_{r(p)}$ no interruptor auxiliar, calculada como:

$$I_{r(p)} = K_1 I_{bat(dis)} \quad (77)$$

Os capacitores C_{S1} , C_{S2} e C_{S3} devem ser projetados para o caso crítico, ou seja, para o modo tensão, onde a corrente de carga do banco de baterias é muito baixa (para o projeto será considerada zero). Desse modo, o processo ressonante apresentado na Figura 5-10, o qual possui o plano de fase apresentado na Figura 5-11(a), deve ter energia suficiente para comutar em ZVS o interruptor S_1 na próxima etapa (Figura 5-11(b)). Logo, os raios Ra_1 e Ra_2 devem ser iguais para garantir a comutação suave, resultando na equação (78).

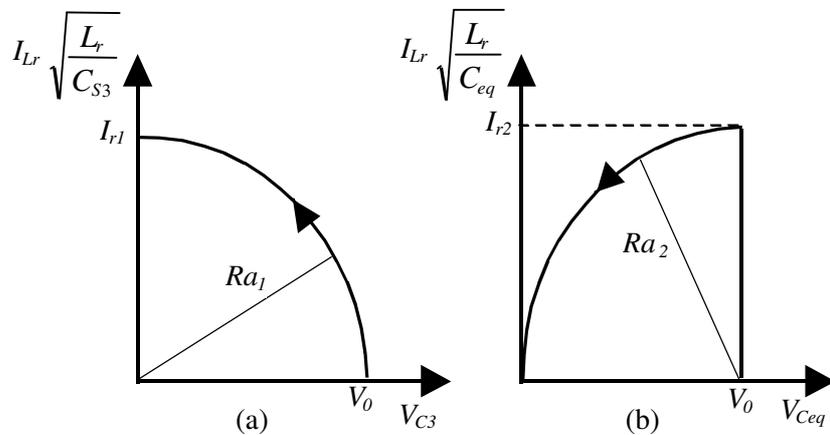


Figura 5-11. Plano de Fase do processo de ressonância.

$$C_{S3} = C_{eq} \quad (78)$$

Onde,

$$C_{eq} = C_{S1} + C_{S2} \quad (79)$$

Para compensar as perdas no circuito ressonante é utilizada uma constante de projeto K_2 . Assim, a equação (78) torna-se:

$$C_{S3} = K_2 C_{eq} \quad (80)$$

As constantes de projeto K_1 e K_2 devem ser maiores que 1 para assegurar o correto funcionamento do CACI. Por outro lado, elevados valores de K_1 e K_2 causam redução na razão cíclica efetiva, e aumentam as perdas no CACI. A experiência do projetista é um fator importante na definição dessas constantes.

5.3.3 Exemplo de projeto

Para o projeto do CACI, será inicialmente definido que os capacitores C_{S1} e C_{S2} serão os próprios capacitores intrínsecos dos respectivos interruptores ($C_{S1} = 74\text{pF}$ e $C_{S2} = 480\text{pF}$, valores nominais fornecidos pelos fabricantes). Sendo definido que a constante K_2 é igual a 2, logo o valor de capacitor C_{S3} é obtido a partir de (80).

$$C_{S3} \cong 1,5\text{nF}.$$

Definindo que a constante K_1 também é igual a 2, os limites para o indutor L_r serão dados por:

$$2,29\mu\text{H} \leq L_r \leq 17,84\mu\text{H}.$$

O valor do indutor L_r é determinado através do ábaco traçado na Figura 5-12. Esse ábaco apresenta as correntes de pico normalizadas (ΔI_{p1} e ΔI_{p3}) e a redução da razão cíclica (Δt_1 , Δt_2 e Δt_3) em função do valor de L_r , onde:

- Δt_1 é a redução da razão cíclica para o modo I (modo *boost*);
- Δt_2 é a redução da razão cíclica para o modo II (modo corrente);
- Δt_3 é a redução da razão cíclica para o modo III (modo tensão);
- ΔI_{p1} é a corrente de pico normalizada para o modo I ($I_{\text{base}} = I_{\text{bat}(\text{dis})}$);
- ΔI_{p3} é a corrente de pico normalizada para o modo III ($I_{\text{base}} = I_{\text{bat}(\text{cha})}$).

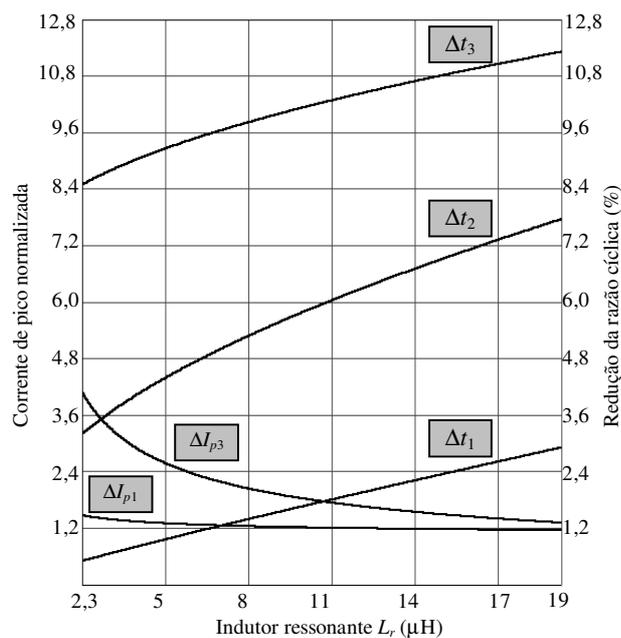


Figura 5-12. Ábaco para o projeto do indutor L_r .

Através do ábaco da figura anterior e do valor do indutor *boost* (L_{bb}), conforme Tabela 6-1, definiu-se utilizar o indutor L_r de:

$$L_r \cong 5\mu\text{H}.$$

5.4 Análise e projeto do CACI proposto (Figura 4-4)

O sistema é apresentado novamente na Figura 5-13.

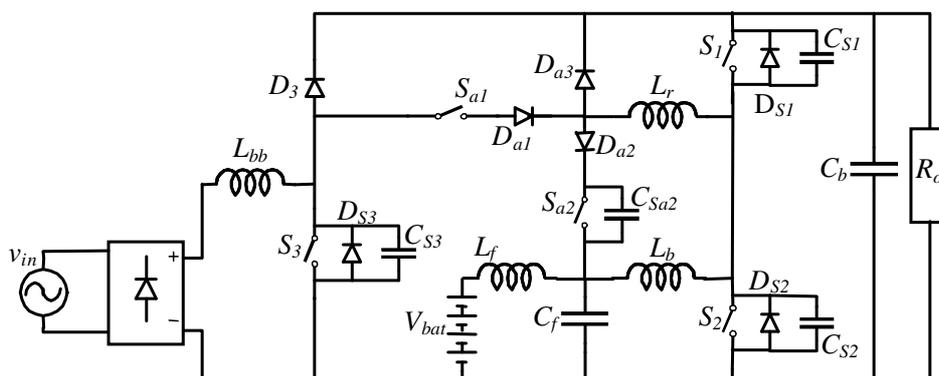


Figura 5-13. Topologia proposta em [37].

Para o adequado projeto do CACI é necessário conhecer inicialmente as especificações impostas ao conversor bidirecional (Tabela 5-3), e ao conversor pré-

regulador (Tabela 5-4). Deve-se destacar que foi definido que o conversor pré-regulador irá operar no modo de condução contínua (CCM) com entrada universal ($84V_{ef} - 265V_{ef}$). As especificações para esse projeto são as mesmas do anterior (seção 5.3), exceto pela tensão do barramento CC e a faixa de variação da tensão de entrada.

Tabela 5-3. Especificações do conversor bidirecional.

P_0 = Potência de saída (W)	500W
V_0 = Tensão de saída ou tensão do barramento CC (V)	400V
V_{bat} = Tensão do banco de baterias (V)	48V
f_{s2} = Frequência de operação de conversor <i>Boost</i> de saída	40kHz
f_{s1} = Frequência de operação de conversor <i>Buck</i>	100kHz
R_1 = Ondulação de corrente na bateria durante a recarga (%)	0,2%
R_2 = Ondulação de corrente no indutor L_b (%)	40%
I_{bat} = Corrente de recarga da bateria (A)	1,4A

Tabela 5-4. Especificações do conversor pré-regulador.

P_1 = Potência de saída do pré-regulador (W)	500W
P_2 = Potência do conversor bidirecional (W)	80W
$P_{máx}$ = Potência máxima (W)	580W
V_0 = Tensão de saída (V)	400V
V_{in} = Tensão eficaz da rede, entrada universal (V)	$84V_{ef} - 265V_{ef}$
R_3 = Ondulação de tensão na carga (%)	2% (8V)
R_4 = Variação máxima da tensão de entrada (%)	20%
f_{s3} = Frequência de operação (Hz)	100kHz
f_r = Frequência da rede (Hz)	60Hz

Essa topologia, como a apresentada na seção 5.3, apresenta os mesmos três modos de operação, portanto eles serão apenas citados novamente.

- Modo I: conversor bidirecional opera como *boost* para manter o barramento CC a partir do banco de baterias;
- Modo II: o conversor bidirecional opera como *buck* no modo corrente;
- Modo III: o conversor bidirecional opera como *buck* no modo tensão.

5.4.1 Princípio de funcionamento do sistema utilizando o CACI

Como o CACI apresentado na Figura 5-13, todos os interruptores principais comutam em zero de tensão (ZVT) nos três modos de operação, e os interruptores auxiliares em ZVS e/ou ZCS, livres de sobretensão.

Para simplificar o princípio de funcionamento teórico desse sistema, são realizadas as mesmas simplificações apresentadas na seção 5.3.1.

A descrição das etapas de operação, nos três diferentes modos, é apresentada a seguir.

5.4.1.1 Modo I (boost)

Nesse modo, o interruptor auxiliar S_{a2} deve ser colocado em condução para garantir a comutação em zero de tensão do interruptor principal S_2 . Os estágios de operação do processo de comutação e as principais formas de ondas teóricas são apresentados na Figura 5-14 e na Figura 5-15, respectivamente.

Novamente, para melhorar o rendimento do sistema, o interruptor S_1 deve ser colocado em condução sempre que seu diodo, em anti-paralelo, estiver em condução (Figura 5-14(a) e (b)).

Etapa 1 (t_0-t_1): Inicialmente, considera-se que as correntes através do diodo D_{S1} e do interruptor S_1 são iguais à corrente de descarga do banco de baterias $I_{bat(dis)}$. Durante essa etapa, o fluxo de potência ocorre das baterias para a carga. Os interruptores S_2 , S_3 , S_{a1} e S_{a2} encontram-se bloqueados e a tensão sobre o capacitor C_{S2} é igual a V_0 .

Etapa 2 (t_1-t_2): Em t_1 , o interruptor auxiliar S_{a2} é colocado em condução em ZCS, devido à presença do indutor L_r . A corrente através do indutor L_r cresce com taxa de $(V_0 - V_{bat})/L_r$, assumindo a corrente de descarga do banco de baterias $I_{bat(dis)}$.

Etapa 3 (t_2-t_3): Em t_2 , a corrente do indutor L_r atinge o valor corrente de descarga da baterias, iniciando a ressonância entre a energia dos capacitores C_{S1} e C_{S2} e a energia do indutor L_r . Essa ressonância reduz a tensão sobre o interruptor S_2 e eleva a tensão sobre o interruptor S_1 .

Etapa 4 (t_3-t_4): Em t_3 , a tensão sobre S_2 atinge zero, conseqüentemente, o diodo D_{S2} entra em condução, a corrente do indutor L_r decresce com taxa de V_{bat}/L_r . Durante essa etapa, o interruptor S_2 deve ser colocado em condução para garantir a comutação em ZVS.

Etapa 5 (t_4-t_5): Em t_4 , o interruptor S_{a2} é bloqueado em ZVS, devido à presença do capacitor C_{Sa2} , iniciando a ressonância entre a energia do capacitor C_{Sa2} e a do indutor L_r . Esse processo ressonante eleva a tensão do capacitor S_{a2} .

Etapa 6 (t_5-t_6): Em t_5 , a tensão do capacitor C_{Sa2} atinge V_0-V_{bat} , colocando em condução o diodo D_{S2} , decrescendo linearmente a corrente do indutor L_r , agora com taxa V_0/L_r , reduzindo o tempo da descarga linear.

Etapa 7 (t_6-t_7): Em t_6 , a corrente do indutor L_r atinge $I_{bat(dis)}$, assim, a corrente de descarga do banco de baterias passa a circular pelo interruptor S_2 . A descarga linear da corrente do indutor L_r continua com a mesma taxa da etapa anterior.

Etapa 8 (t_7-t_8): Em t_7 , a corrente $I_{bat(dis)}$ circula pelo interruptor S_2 . Etapa similar à do conversor *Boost* CC-CC convencional.

Etapa 9 (t_8-t_9): Em t_8 , o interruptor S_2 é bloqueado em ZVS, devido à presença dos capacitores C_{S1} e C_{S2} . A corrente $I_{bat(dis)}$ é transferida do interruptor S_2 para os capacitores C_{S1} e C_{S2} , aumentando a tensão sobre S_2 e reduzindo a tensão sobre S_1 . Em t_9 , a tensão do capacitor C_{S1} atinge zero, iniciando um novo ciclo de operação.

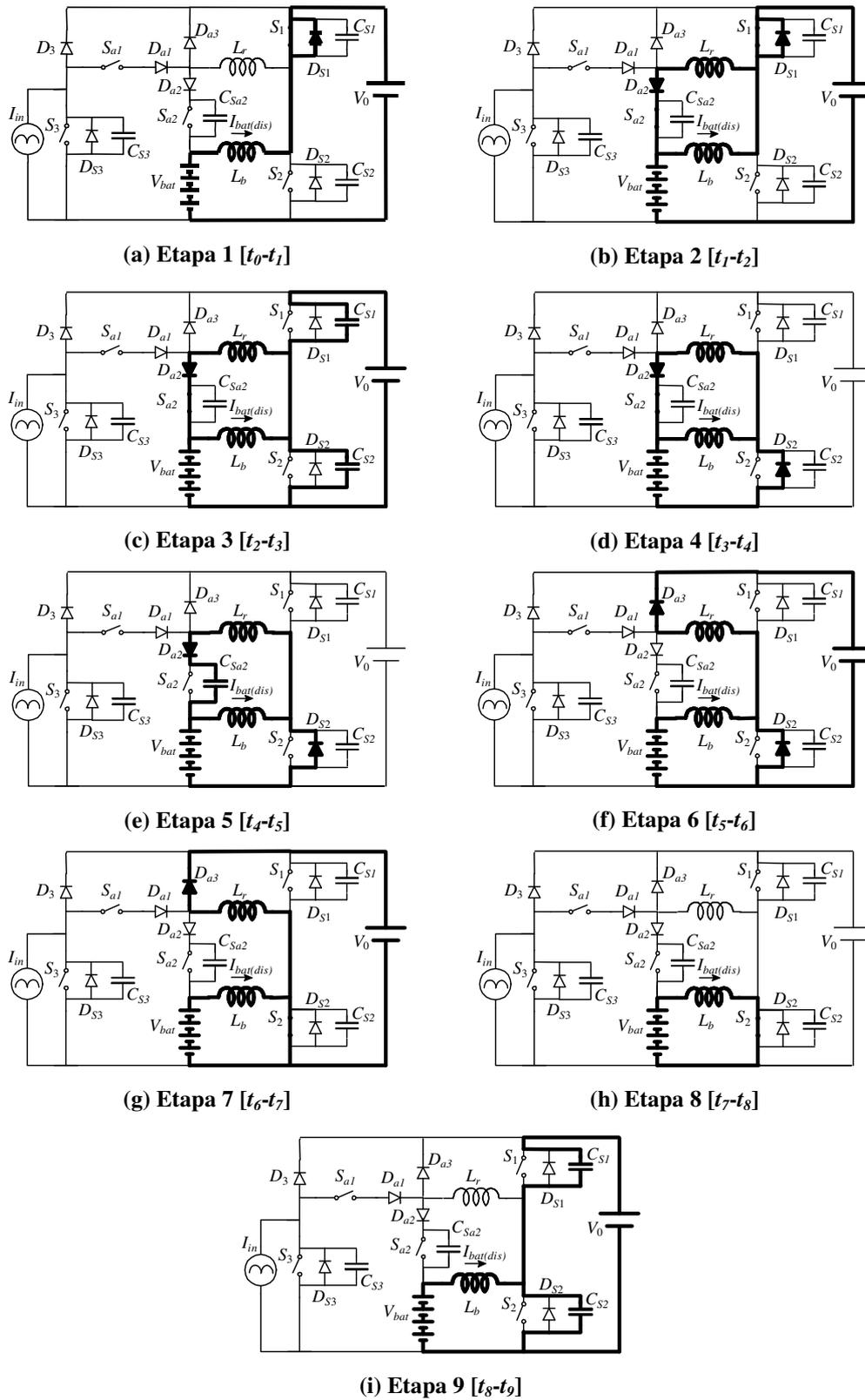


Figura 5-14 Etapas de operação no modo I [37].

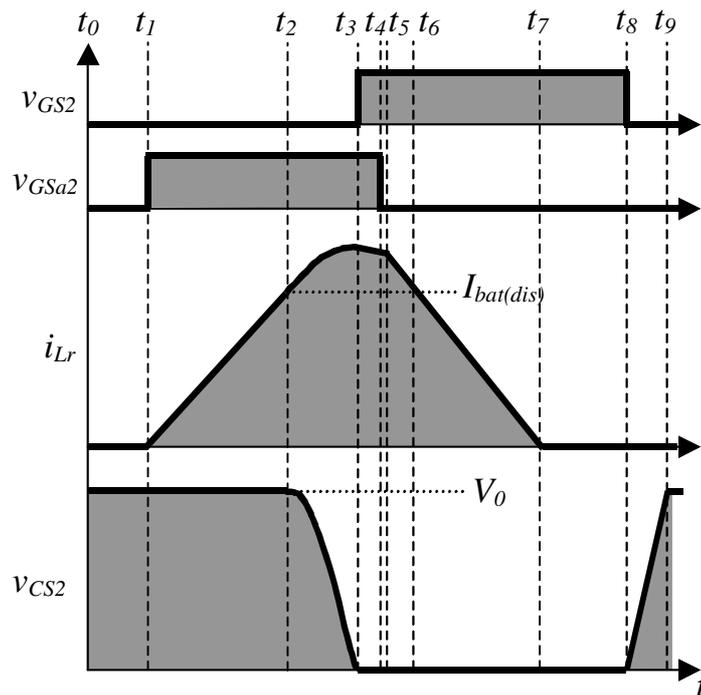


Figura 5-15. Principais formas de onda teóricas no modo I [37].

5.4.1.2 Modo II e Modo III (pré-regulador + buck)

O processo de comutação suave, para estes modos de operação, é muito similar ao apresentado na seção 5.3.1.2. Entretanto, nessa aplicação optou-se por operar com o conversor pré-regulador em CCM. Logo, os interruptores S_{a1} e S_2 devem ser acionados (t_1-t_3 – etapa de acréscimo de corrente) durante esses dois modos, porque é necessário que a corrente do indutor L_r atinja o nível da corrente de entrada, para assim liberar o processo ressonante.

As etapas de operação do processo de comutação são apresentadas na Figura 5-16 e na Figura 5-17. Sendo que as principais formas de ondas são apresentadas na Figura 5-18.

Etapa 1 (t_0-t_1): Inicialmente, considera-se que as correntes através dos diodos D_3 e D_{S2} são iguais a I_{in} e a corrente de carga do banco de baterias $I_{bat(cha)}$, respectivamente. Todos os interruptores encontram-se bloqueados e a tensão sobre os capacitores C_{S1} e C_{S3} é igual à tensão de saída V_0 .

Etapa 2 (t_1-t_2): Em t_1 , os interruptores S_{a1} e S_2 são colocados em condução em ZCS e em ZCS/ZVS, respectivamente, iniciando a carga linear da corrente do indutor L_r .

Etapa 3 (t_2-t_3): Em t_2 , a corrente do indutor L_r atinge a corrente $I_{bat(cha)}$. Então, o diodo D_{S2} é bloqueado. A diferença entre as correntes $I_{bat(cha)}$ e do indutor L_r circula pelo interruptor S_2 .

Etapa 4 (t_3-t_4): Em t_3 , A corrente do indutor L_r atinge o nível da corrente de entrada I_{in} , iniciando a ressonância entre as energias do capacitor C_{S3} e a do indutor L_r .

Etapa 5 (t_4-t_5): Em t_4 , a tensão sobre o interruptor S_3 atinge zero, colocando em condução o diodo D_{S3} . Durante essa etapa, deve-se colocar em condução o interruptor S_3 para garantir a comutação em ZVS.

Etapa 6 (t_5-t_6): Em t_5 , o interruptor S_2 é bloqueado em ZVS, devido à presença dos capacitores C_{S1} e C_{S2} . A corrente $i_{L_r}(t)$ é transferida para os

capacitores C_{S1} e C_{S2} , iniciando a ressonância entre a energia desses capacitores e a energia do indutor L_r .

Etapa 7 (t_6-t_7): Em t_6 , a tensão sobre o interruptor S_1 atinge zero. O diodo D_{S1} entra em condução, descarregando linearmente a corrente do indutor L_r . Durante essa etapa, o interruptor S_1 deve ser colocado em condução para garantir a comutação em ZVS.

Etapa 8 (t_7-t_8): Em t_7 , a corrente do indutor L_r atinge o nível da corrente de entrada I_{in} . Então, o diodo D_{S3} é bloqueado e a corrente de entrada passa a circular pelo interruptor S_3 .

Etapa 9 (t_8-t_9): Em t_8 , a corrente do indutor L_r atinge a corrente $I_{bat(cha)}$. Então, o diodo D_{S1} é bloqueado e a corrente de carga do banco de baterias passa a circular pelo interruptor S_1 .

Etapa 10 (t_9-t_{10}): Em t_9 , a corrente do indutor L_r atinge zero, e o interruptor S_{a1} pode ser bloqueado em ZCS.

Etapa 11 ($t_{10}-t_{11}$): Em t_{10} , o interruptor S_3 é bloqueado em ZVS, devido à presença do capacitor C_{S3} elevando sua tensão.

Etapa 12 ($t_{11}-t_{12}$): Em t_{11} , a tensão sobre o interruptor S_3 atinge V_0 volts. Então, o diodo D_3 entra em condução, assumindo a corrente de entrada.

Etapa 13 ($t_{12}-t_{13}$): Em t_{12} , o interruptor S_1 é bloqueado em ZVS, devido à presença dos capacitores C_{S1} e C_{S2} . Em t_{13} , a tensão no capacitor C_{S2} atinge zero, iniciando um novo ciclo de operação.

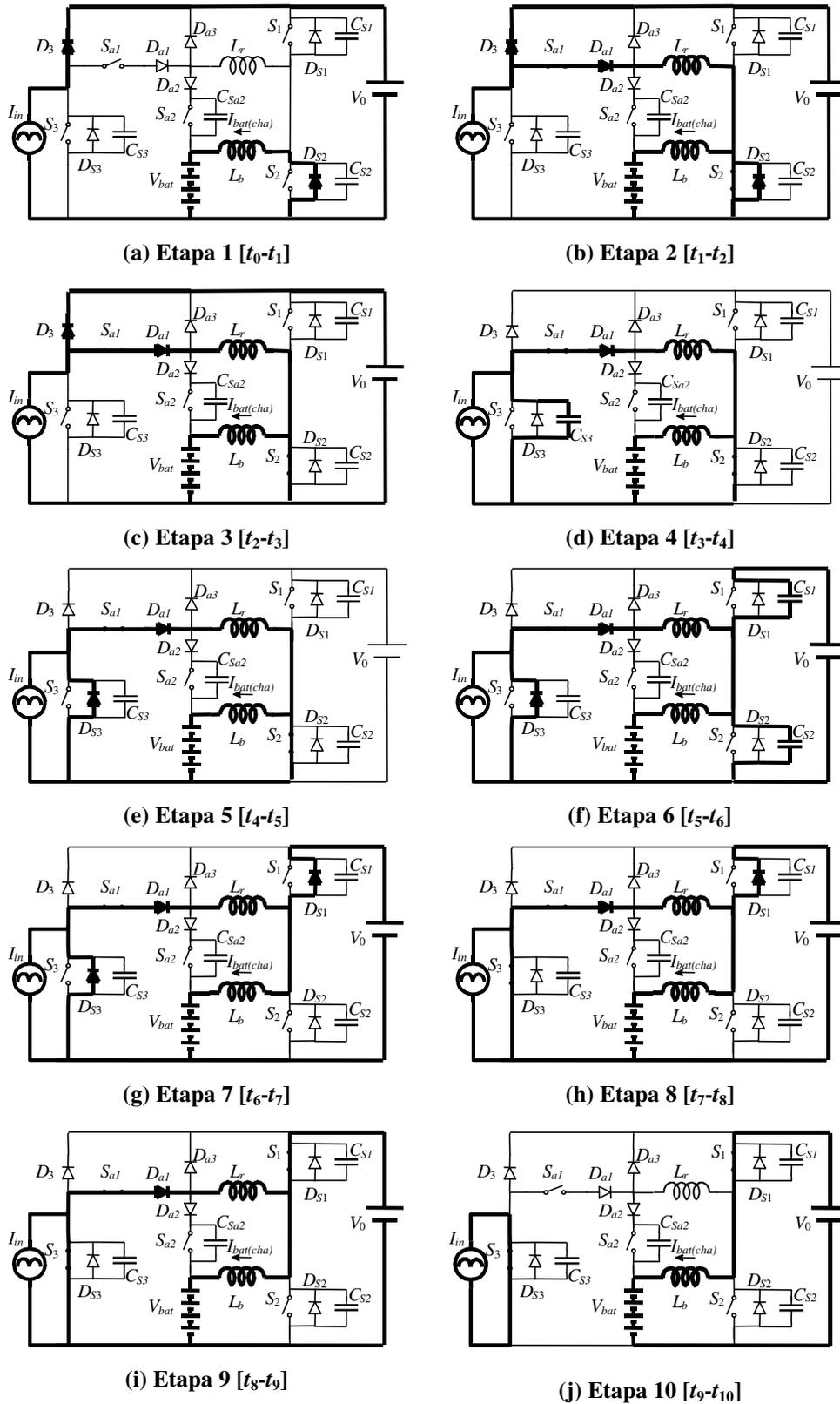


Figura 5-16. Etapas de operação no modo II e III: Etapas 1-10 [37].

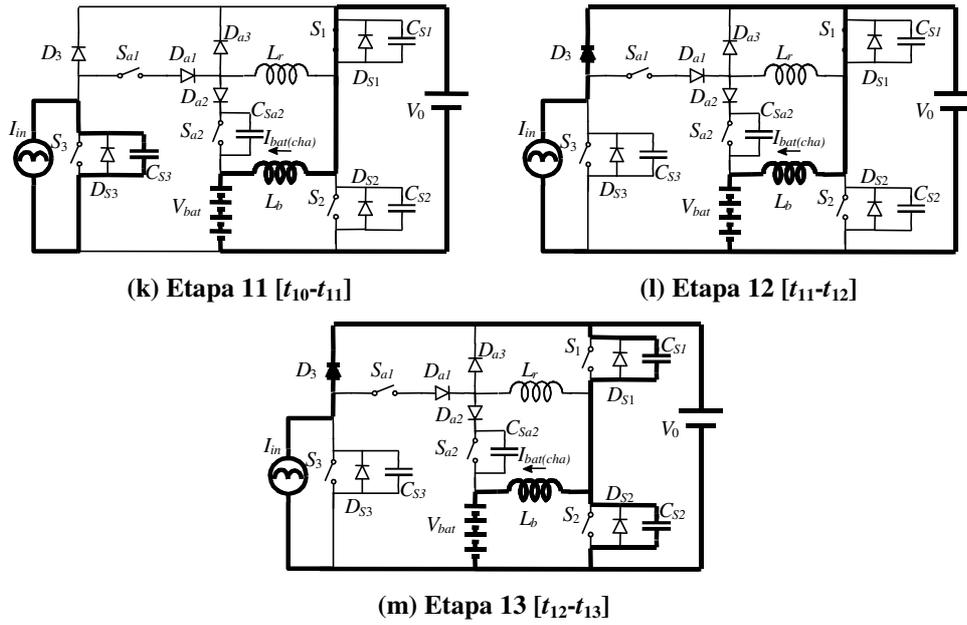


Figura 5-17. Etapas de operação no modo II e III: Etapas 11-13 [37].

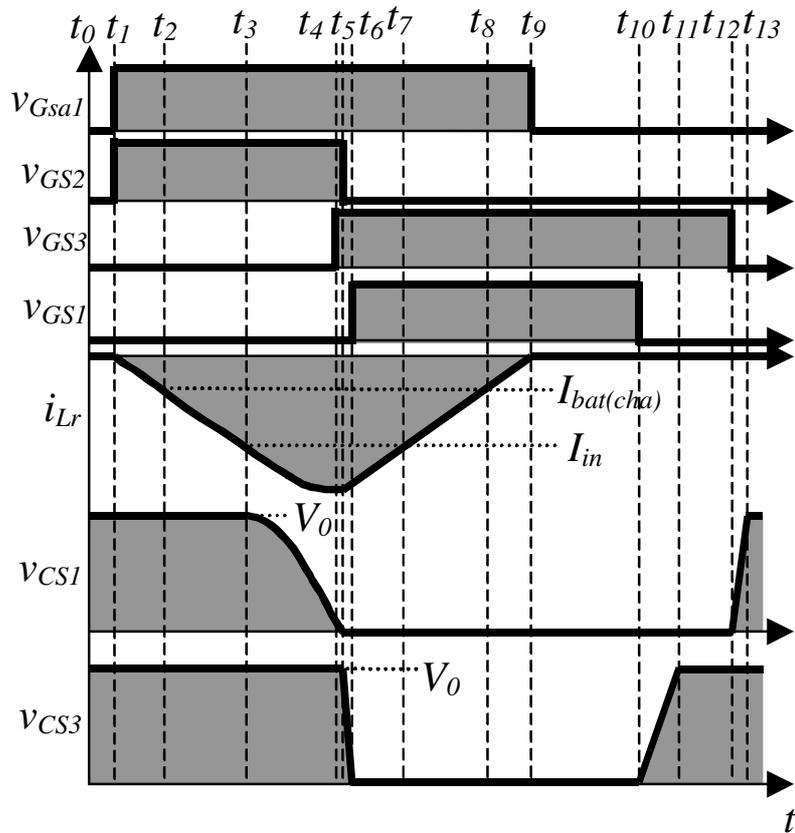


Figura 5-18. Principais formas de ondas teóricas nos modos II e III [37].

5.5 Análise e projeto dos estágios de entrada utilizando CACI da seção 2.5.1

Devido ao fato de essas topologias já terem sido analisadas na seção 2.5.1, nesta seção, será apresentada a metodologia de projeto específica e a análise da energia reativa circulante de cada uma delas. As topologias propostas na seção 2.5.1 serão apresentadas novamente na Figura 5-19 para facilitar sua visualização.

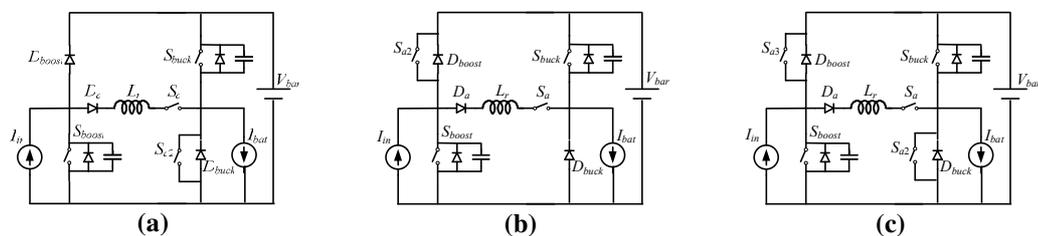


Figura 5-19. Topologia apresentada na seção 2.5.1: (a) *boost* assistindo *buck*, (b) *buck* assistindo *boost* e (c) liberdade de escolha.

Agora será apresentada a metodologia de projeto para as três topologias:

A. Boost assistindo Buck

O projeto do indutor é feito para limitar o máximo di/dt conforme equação (2). E os capacitores *snubbers* são projetados para garantir a comutação suave, conforme discutido nas seções 3.1 e 3.3. Sendo os picos de corrente mostrados na Figura 3-3(a) e na Figura 3-4(a), para essa aplicação, mostrados nas equações (81) e (82) respectivamente:

$$I_{p1} = I_{in} + \frac{V_{bar}}{Z_{boost}} \quad (81)$$

$$I_{p2} = I_{bat} + \frac{V_{bar}}{Z_{buck}} \quad (82)$$

Sendo:

$$Z_{boost} = \sqrt{\frac{L_r}{C_{Sboost}}} \quad (83)$$

$$Z_{buck} = \sqrt{\frac{L_r}{C_{Sbuck}}} \quad (84)$$

Devido aos possíveis níveis de corrente dos conversores (I_{in} e I_{bat}), existem dois casos distintos para o cálculo dos capacitores ressonantes:

Caso 1: $I_{in} \geq I_{bat} + \frac{V_{bar}}{Z_{buck}}$

Nesse caso, a energia disponível no conversor *boost* é suficiente para assistir a comutação tipo *buck*. Desse modo, os capacitores *snubbers* são projetados para minimizar a energia reativa através da equação (3).

Caso 2: $I_{in} < I_{bat} + \frac{V_{bar}}{Z_{buck}}$

Nesse caso, os capacitores devem ser projetados para garantir a comutação suave, conforme seção 3.3. Desse modo, I_{p1} deve ser igual a I_{p2} o que resulta na equação (85), por outro lado o capacitor C_{buck} é projetado por (3):

$$C_{boost} = \frac{L_r (I_{in} - I_{bat})^2}{V_{bar}^2} + \frac{2}{\omega_{buck} V_{bar}} (I_{buck} - I_{in}) + C_{buck} \quad (85)$$

Sendo:

$$\omega_{buck} = \sqrt{\frac{1}{L_r C_{buck}}} \quad (86)$$

B. Buck assistindo Boost

A mesma metodologia apresentada anteriormente pode ser usada neste caso.

C. Boost ou Buck assistindo Buck ou Boost

Esse caso é similar ao “A”, porque sempre se vai ter energia suficiente para um conversor assistir o outro. Um sistema de tomada de decisão deve ser adicionado ao sistema para determinar qual comutação deve assistir a outra. O valor dos capacitores ressonantes são obtidos por (3), resultando em:

$$C_{boost} = C_{buck} \quad (87)$$

5.5.1 Exemplo de Projeto e Resultados de Simulação

Serão utilizadas as topologias “a” e “b” da Figura 5-19 para demonstrar o exemplo de projeto, sendo utilizados os seguintes parâmetros:

- $I_{in} = 7,5A$
- $I_{bat} = 1,5A$
- $V_{bar} = 400V$
- $f_s = 100kHz$
- $t_f = 58ns$ (IRFP460A)
- $C_{oss} = 480pF$ (IRFP460A)

Inicialmente, será feito o projeto para o *boost* assistindo o *buck*. Sendo o indutor obtido por (2), considerando a máxima di/dt (conforme *datasheet* 100 A/us do diodo e do IGBT presentes no rama auxiliar):

$$L_r = \frac{400}{100} = 4 \mu\text{H}$$

Como $I_{in} \geq I_{bat} + \frac{V_{bar}}{Z_{buck}}$, o capacitor C_{boost} é calculado por (3) da seguinte

forma:

$$C_{boost} = \frac{7,5.58n}{\sqrt{12.400}} = 314\text{pF}$$

Devido ao fato de C_{boost} ser menor que C_{oss} do semiconductor utilizado, vai se utilizar o capacitor intrínseco (480pF).

O capacitor C_{buck} também é calculado por (3), contudo deve-se prestar atenção, uma vez que a corrente de pico não é I_{bat} , mas sim a corrente ressonante de pico da comutação do conversor *boost* dada por (81). Assim, C_{buck} é calculado como:

$$I_{p1} = 7,5 + \frac{400}{\sqrt{4u / 480p}} = 12,08 \text{ A}$$

$$C_{buck} = \frac{7,5.58n}{\sqrt{12.400}} = 506\text{pF}$$

Por questões práticas e para possibilitar redução de custo, o capacitor intrínseco do MOSFET será usado como C_{buck} .

Dado o projeto para a topologia da Figura 5-19(b), utilizando-se os mesmos parâmetros e a mesma metodologia, obtém-se:

- $L_r = 4\mu\text{H}$
- $C_{boost} = 480\text{pF}$
- $C_{buck} = 2,7\text{nF}$

Por motivos práticos e para compensar as perdas no circuito ressonante, vai se utilizar 3,3nF para C_{buck} .

Pode-se observar o expressivo valor de C_{buck} obtido para essa aplicação, pois $I_{bat} < I_{in}$ e a comutação do conversor *buck* vai assistir a comutação do conversor *boost*.

Para verificar a redução na energia reativa circulante com a utilização dos CACIs, vai se realizar a simulação das topologias mostradas nas Figura 5-19(a), (b) e Figura 2-14 (ZVT convencional) com os mesmos parâmetros do projeto anterior. Os elementos ressonantes para a topologia com CAC ZVT individuais são obtidos por (2) e (3) resultando em:

- $L_{r1} = L_{r2} = 4\mu\text{H}$
- $C_{boost} = C_{buck} = 480\text{pF}$ (capacitor intrínseco)

A Figura 5-20 apresenta a corrente ressonante através do indutor L_r para as duas topologias que utilizam o CACI. Nessa figura, é possível observar que o pico da corrente ressonante é o mesmo para os dois casos, contudo o tempo da comutação, o valor médio e eficaz da corrente é maior para o caso da comutação tipo *buck* (menor corrente) assistindo a comutação tipo *boost* (maior corrente), conseqüentemente reduzindo a razão cíclica e aumentando as perdas por condução. Portanto, para esta aplicação o caso *boost* assistindo *buck* é a melhor escolha.

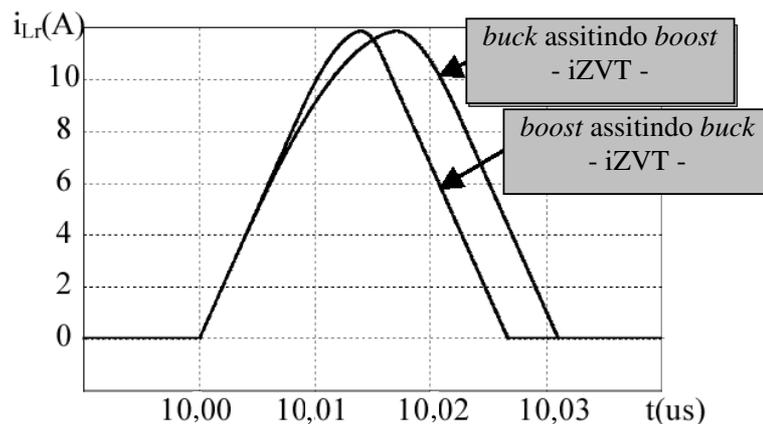


Figura 5-20. Resultado de simulação – corrente ressonante (i_{Lr}): (a) *boost* assistindo *buck* ($C_{boost} = C_{buck} = 480\text{pF}$) e (b) *buck* assistindo *boost* ($C_{boost} = 480\text{pF}$ e $C_{buck} = 2,7\text{nF}$).

A Figura 5-21 apresenta a corrente ressonante através do indutor para a topologia *boost* assistindo *buck* (Figura 5-19(a)) e CAC ZVT individual (Figura 2-14). Nessa figura, pode-se observar que o valor médio e eficaz da corrente ressonante é similar para CACI (*boost* assistindo *buck*) e para a comutação do conversor *boost* (ZVT convencional), contudo para a topologia com CAC convencional ainda existem as perdas devido à comutação do conversor *buck*. Assim, verifica-se a redução da energia reativa circulante com a utilização do CACI.

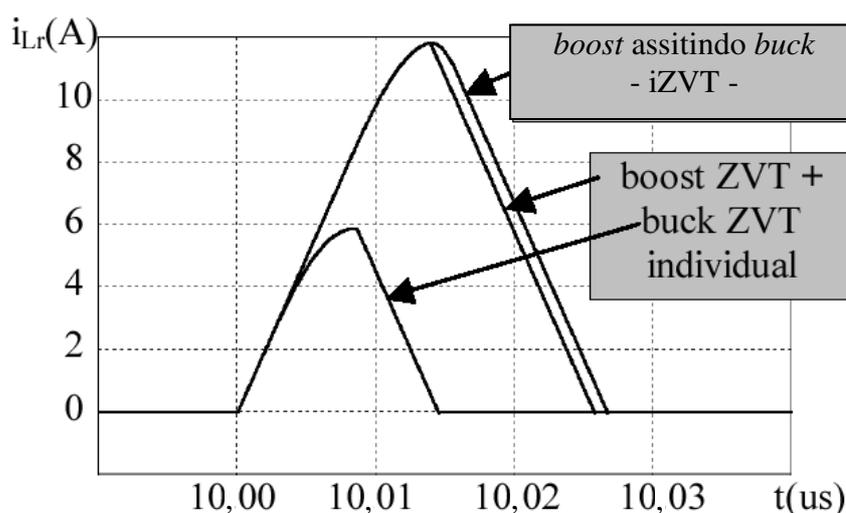


Figura 5-21. Resultado de simulação – corrente ressonante (i_{Lr}): (a) *boost* assistindo *buck* ($C_{boost} = C_{buck} = 480\text{pF}$) e (b) CAC ZVT convencional ($C_{boost} = C_{buck} = 480\text{pF}$).

5.6 Análise e projeto da UPS utilizando CACI da seção

2.5.3

Devido ao fato de a UPS (Figura 2-20) e o seu CACI (Figura 2-26) já terem sido analisados na 2.5.3, nesta seção será apenas apresentada a metodologia de projeto. Para facilitar sua visualização, a UPS com o CACI será apresentada novamente na Figura 5-22.

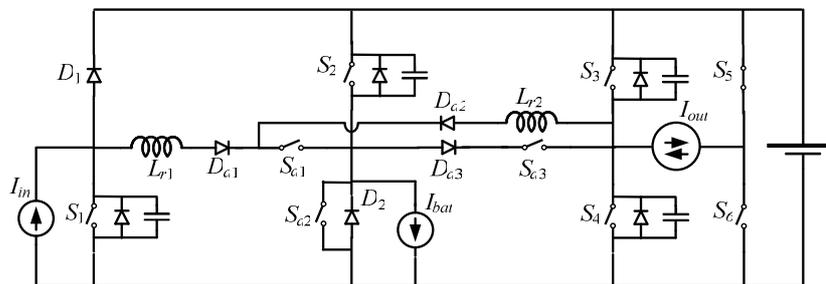


Figura 5-22. CACI aplicado a UPS obtida na 2.5.3.

A metodologia do projeto é a mesma apresentada na seção 3.3, sendo apenas adaptada para esta aplicação. Assim, o projeto deve ser feito para o caso crítico, Figura 2-22(a), pois temos uma comutação tipo *boost* para assistir duas comutações tipo *buck*. Os indutores ressonantes são obtidos por (2) e os capacitores ressonantes são obtidos por (3), exceto o capacitor C_{S1} que é obtido por (88), igualando os picos de corrente dos panos de fases resultantes de cada passo da comutação.

$$C_{S1} = \frac{C_{eq} (V_{bar} + Z_{eq} I_{eq})^2}{V_{bar}} \quad (88)$$

Sendo:

$$Z_{eq} = \sqrt{\frac{L_{r1}}{C_{eq}}} \quad (89)$$

$$C_{eq} = C_{S2} + C_{S3} + C_{S4}, \quad (90)$$

$$I_{eq} = I_{bat} + I_{out}. \quad (91)$$

5.7 Conclusões

Todo sistema integrado torna a análise e projeto mais complexos, pois não se pode mais pensar nos subsistemas independentes, mas sim em um único sistema; onde todos os parâmetros estão interligados. Dessa forma, neste capítulo buscou-se apresentar alguns detalhes específicos do projeto das topologias propostas.

Deve-se destacar que todos os projetos e análises são baseados no que foi apresentado no Capítulo 3, contudo aqui foram apresentadas outras análises específicas da aplicação, que neste caso foram as UPSs *double-conversion*. Como por exemplo: projeto dos capacitores *snubber*, análise da corrente ressonante de pico, influência de L_r na razão cíclica, etapas de operação, entre outras.

Capítulo 6

Resultados

Experimentais

6.1 Introdução

Os resultados experimentais têm por objetivo comprovar o funcionamento dos CACIs propostos no Capítulo 2 e suas respectivas metodologias de projeto. Para tanto, foram montados sete protótipos no laboratório, com potências que variam de 580W a 1200W.

Os dois primeiros protótipos montados operam em malha fechada. Sendo que, para o controle do primeiro protótipo (Figura 6-1), foram utilizados controladores analógicos; enquanto que para o segundo (Figura 6-9) foram utilizados, além dos controladores analógicos, um sistema de controle digital, a fim de comparar as duas tecnologias.

O procedimento de projeto do sistema de controle e sua análise encontram-se nas referências [37], [48], [51⁵¹] e [52⁵²].

6.2 Protótipo da topologia 5 proposta

Na Figura 6-1, é apresentado o circuito esquemático do protótipo implementado no laboratório. Já na Tabela 6-1, são apresentados os componentes do mesmo, além das principais especificações do sistema.

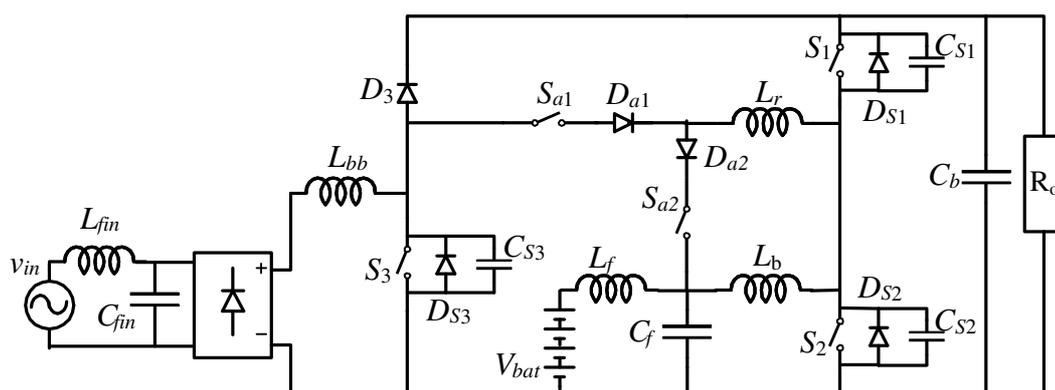


Figura 6-1. Protótipo da topologia 7 montado no laboratório.

⁵¹ L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro. Avaliação de um Sistema de Controle Digital Aplicado a um Carregador de Baterias/UPS de Alta Eficiência. **Congresso Brasileiro de Automática**. 2002.

⁵² L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro. Evaluation of a Digital Control System for a High-Efficiency Battery Charger/UPS. **IEEE International Symposium on Industrial Electronics**. 2003.

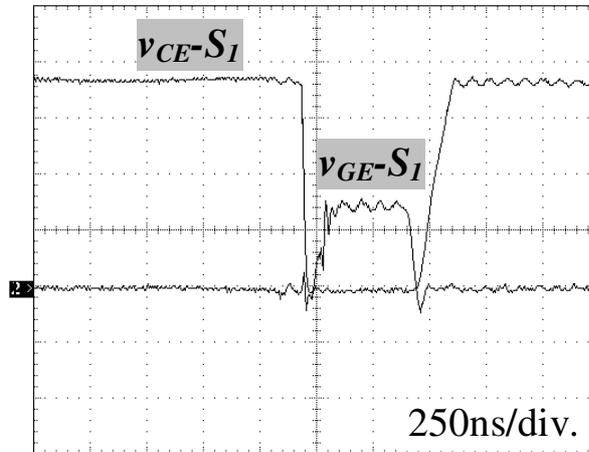
Tabela 6-1. Descrição dos componentes e as principais especificações presentes no protótipo 1.

Tensão de entrada	$V_{in} = 110 \pm 20 \% V_{ef}, f = 60\text{Hz}$
Tensão de saída	$V_0 = 360\text{V}$
Tensão de banco de baterias	$V_{bat} = 48\text{V}$
Potência de saída	$P_0 = 500\text{W} (R_0 = 259,2 \Omega)$
Filtro de entrada	$C_{fin} = 3\mu\text{F}$ $L_{fin} = 20\mu\text{H}$
Frequência de conversor <i>buck</i>	$f_{s1} = 100\text{kHz}$
Frequência do pré-regulador	$f_{s3} = 100\text{kHz}$
Frequência do conversor <i>boost</i> de saída	$f_{s2} = 40\text{kHz}$ $C_f = 1\text{mF}$
Filtro T	$L_f = 1,6\mu\text{H}$ $L_b = 250\mu\text{H}$
Capacitor <i>boost</i>	$C_b = 220\mu\text{F}$
Indutor <i>boost</i> (pré-regulador)	$L_{bb} = 22\mu\text{H}$
Indutor ressonante	$L_r = 4,7\mu\text{H}$
Capacitor C_{S3}	$C_{S3} = 1,5\text{nF}$
Interruptor S_1	IGBT G4BC30UD
Interruptores S_2, S_3	MOSFET IRFP460
Interruptor S_{a1}	IGBT G3N60C3D
Interruptor S_{a2}	IGBT IRG4IBC30KD
Diodos D_{a1}, D_{a2}	MUR 1560
Diodo D_3	HFA25PB60

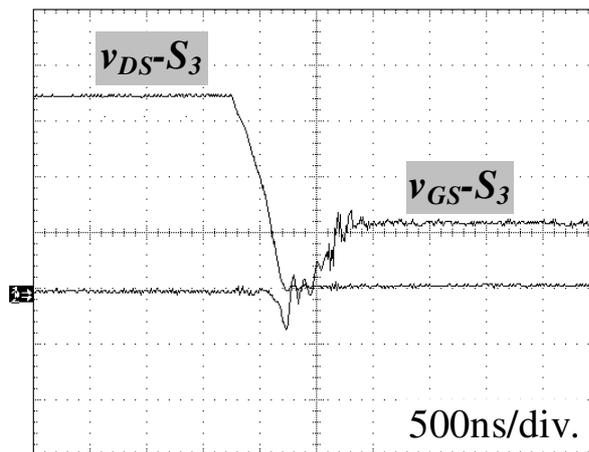
A Figura 6-2 e a Figura 6-3 apresentam as principais formas de onda do sistema, operando no modo III, ou seja, no modo tensão.

A Figura 6-2(a) apresenta a tensão sobre o interruptor S_1 e a tensão de comando para o mesmo interruptor, onde se verifica a comutação em zero de tensão na entrada e no bloqueio do mesmo, comprovando a comutação do tipo ZVT. Para

demonstrar a comutação ZVT do interruptor S_3 , a Figura 6-2(b) apresenta a tensão sobre o interruptor S_3 e seu sinal de comando.



(a)

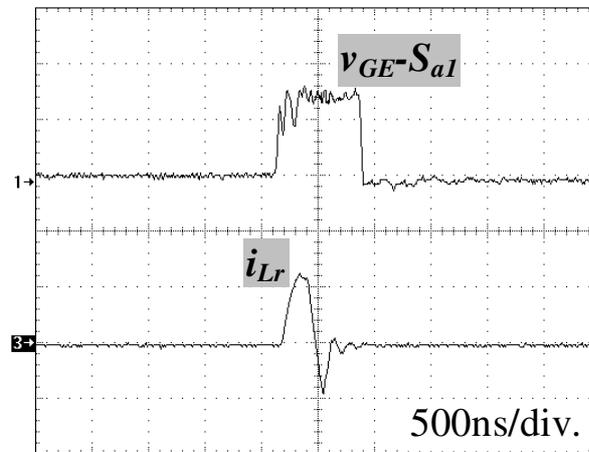


(b)

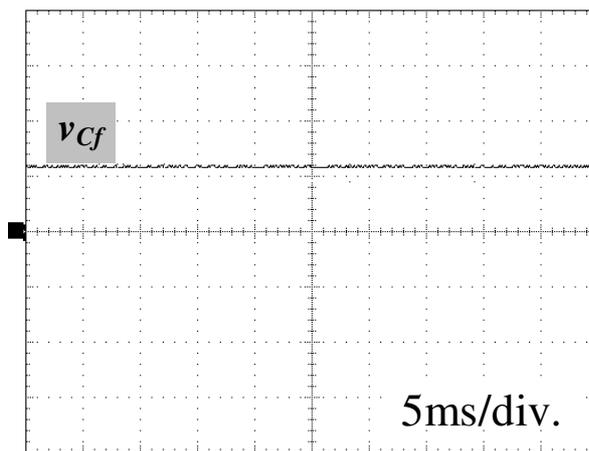
Figura 6-2. (a) Tensão coletor-emissor (100V/div.) e sinal de comando (10V/div.) do interruptor S_1 ; (b) Tensão dreno-fonte (100V/div.) e sinal de comando (10V/div.) do interruptor S_3 (modo tensão).

A Figura 6-3(a) apresenta o sinal de comando do interruptor auxiliar S_{a1} e a corrente através do referido interruptor, comprovando a comutação ZCS desse interruptor. Deve-se destacar que foi incluído um pequeno indutor saturado em série com L_r para minimizar as ressonâncias entre a energia do indutor L_r e a

energia das capacitâncias parasitas dos interruptores principais. Por outro lado, na Figura 6-3(b), é apresentada a tensão de flutuação imposta ao banco de baterias.



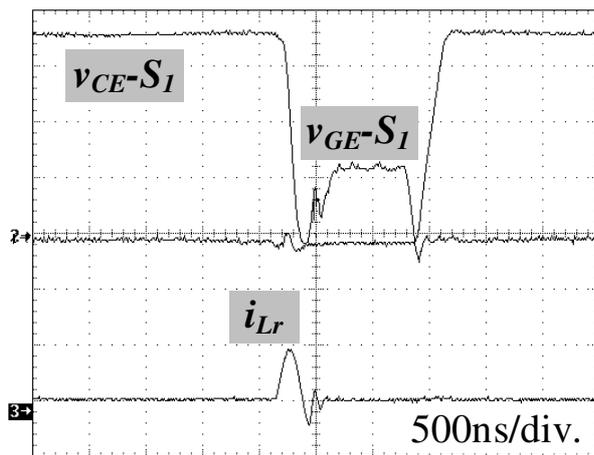
(a)



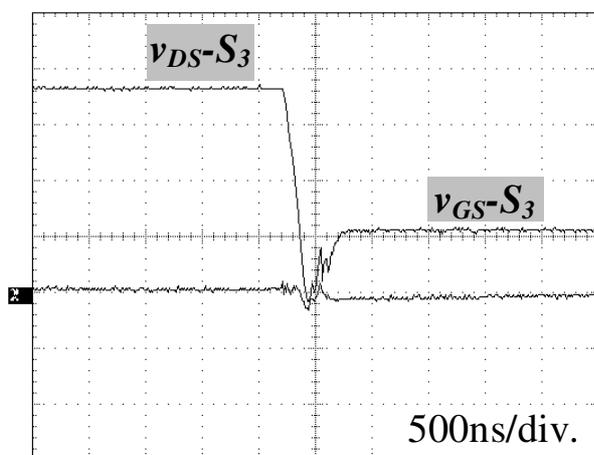
(b)

Figura 6-3. (a) Sinal de comando (10V/div.) e corrente (5A/div.) através do interruptor auxiliar S_{a1} ; (b) tensão de flutuação imposta ao banco de baterias (50V/div.).

As principais formas de onda do estágio de entrada da UPS, durante o modo II (modo corrente), são apresentadas na Figura 6-4 e na Figura 6-5. O processo de comutação suave (ZVT) dos interruptores principais S_1 e S_3 é apresentado na Figura 6-4(a) e Figura 6-4(b), respectivamente. A corrente de carga do banco de baterias (I_{bat}) e a corrente através do indutor L_b são apresentadas na Figura 6-5.



(a)



(b)

Figura 6-4. (a) Tensão sobre o interruptor S_1 (100V/div.) e sinal de comando do mesmo interruptor (10V/div.), e corrente através do indutor L_b (5A/div.); (b) Tensão sobre o interruptor S_3 (100V/div.) e sinal de comando do referido interruptor (10V/div.) - (modo corrente).

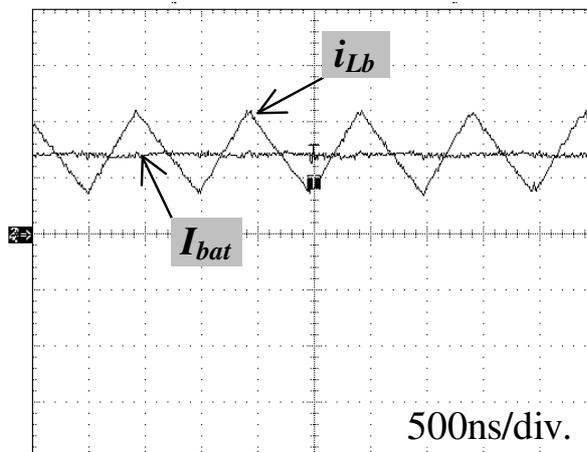
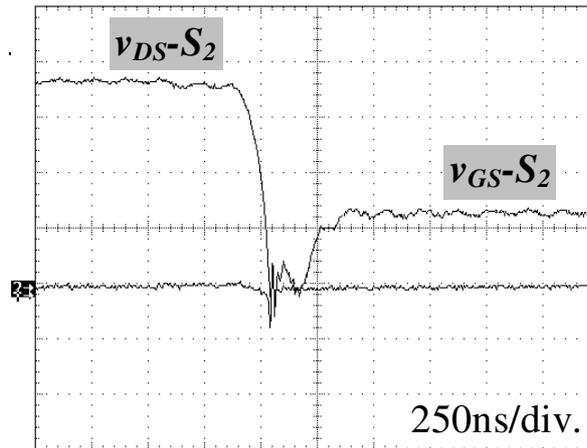
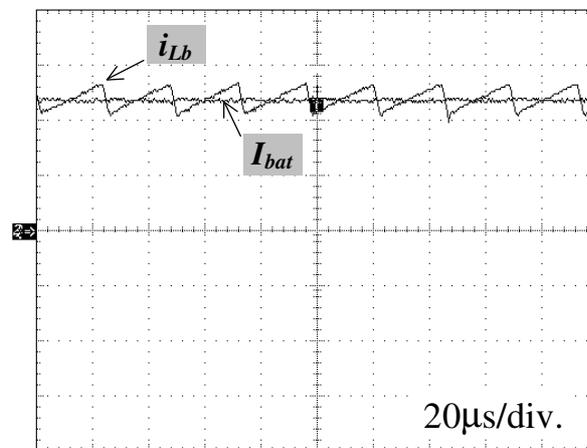


Figura 6-5. Conversor *buck* operando no modo corrente: corrente de carga do banco de baterias e corrente através do indutor L_b (1A/div.).

A comutação suave do interruptor S_2 , quando o conversor bidirecional opera como *boost* de saída (modo I), é apresentada na Figura 6-6(a). Na Figura 6-6(b), são apresentadas as correntes de descarga do banco de baterias (I_{bat}) e a corrente através do indutor (L_b) nesse modo.



(a)

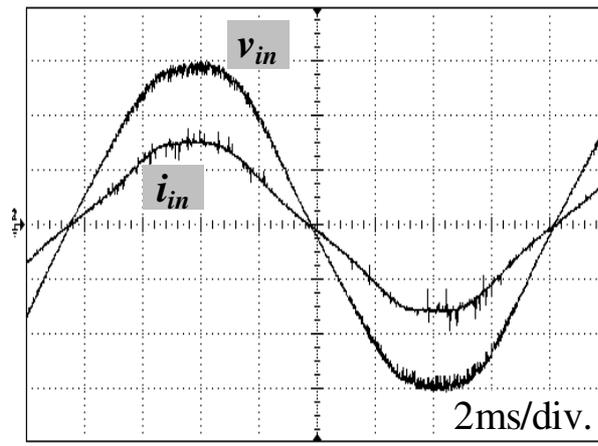


(b)

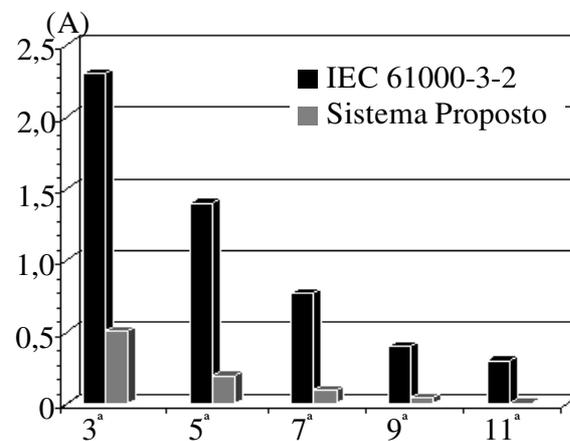
Figura 6-6. (a) tensão sobre o interruptor S_2 (100V/div.) e seu sinal de comando (10V/div.);
(b) correntes através dos indutores L_b e L_f (5A/div.).

A Figura 6-3(b), a Figura 6-5 e a Figura 6-6(b) apresentam as correntes e a tensão impostas ao banco de baterias, onde se verifica que as ondulações de baixa e alta frequências são minimizadas, assim, maximizando a vida útil das baterias.

A corrente e tensão de entrada do sistema são apresentadas na Figura 6-7(a). O fator de potência do estágio de entrada da UPS é de 0,99 e a THD da corrente de entrada é de 9% para carga nominal. Para verificar a conformidade dessa corrente com a norma IEC 61000-3-2 [53⁵³], foi traçado o gráfico apresentado na Figura 6-7(b).



(a)



(b)

Figura 6-7. (a) Tensão de entrada (50V/div.) e corrente de entrada (5A/div.) do conversor pré-regulador; (b) Comparação do conteúdo harmônico injetado na rede pública com os limites imposto pela norma IEC 61000-3-2.

⁵³ International Electrotechnical Commission. **Electromagnetic Compatibility (EMC) – Part 3: Limits – Section 2: Limits for Harmonic Current Emissions:** IEC 61000-3-2. Outubro. 2000.

O gráfico da Figura 6-7(b), mostra os limites impostos pela norma (classe D - equipamentos com potência inferior a 600W) e os obtidos a partir da corrente de entrada, verificando-se que o sistema atende aos limites impostos pela norma. Nesse gráfico, não se apresentam os limites para todas as harmônicas exigidas pela norma (até a 39ª harmônica), pois os valores obtidos na prática foram muito inferiores aos impostos pela norma.

As curvas do rendimento, para os diferentes modos de operação, são apresentadas na Figura 6-8. Através dessa figura, observa-se que a máxima eficiência do sistema proposto aumentou com a inclusão do CACI (95%), quando comparada com o conversor operando sem o CACI (89,3%). Com relação a essa curva de rendimento, deve-se destacar que quando o conversor opera no modo corrente, sem o CACI, as perdas por condução são maiores que no modo tensão.

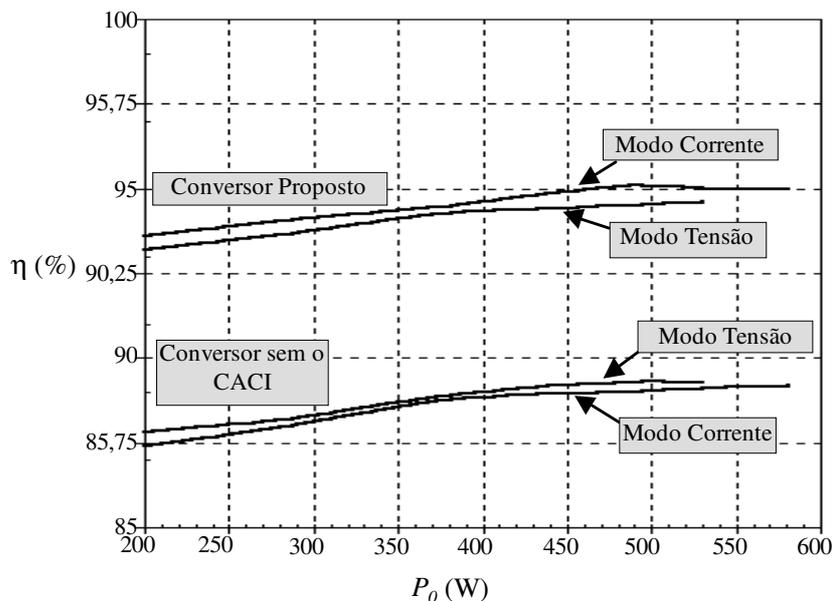


Figura 6-8. Rendimento do sistema proposto e do conversor operando sem o CACI.

Por outro lado, quando o sistema opera com o CACI, o rendimento de modo tensão é inferior ao do modo corrente, mesmo com as perdas por condução sendo maiores nesse modo. Esse fato ocorre, principalmente, porque durante o modo tensão é necessário acionar os interruptores S_{a1} e S_{a2} para realizar o acréscimo de corrente; garantindo a comutação ZVT dos interruptores principais, elevando a energia reativa envolvida no processo de comutação, assim, reduzindo o rendimento desse modo.

O rendimento para o conversor bidirecional, com o CACI operando como *boost* de saída, é de 93,8% para carga nominal, enquanto que para o conversor operando sem o CACI é de 90,5%. Conseqüentemente, a autonomia do banco de baterias aumenta com o uso do CACI.

6.3 Protótipo da topologia 16 proposta

Na Figura 6-9, é apresentado o circuito esquemático do protótipo implementado no laboratório. Na Tabela 6-2, são apresentados os componentes do mesmo, além das principais especificações do sistema.

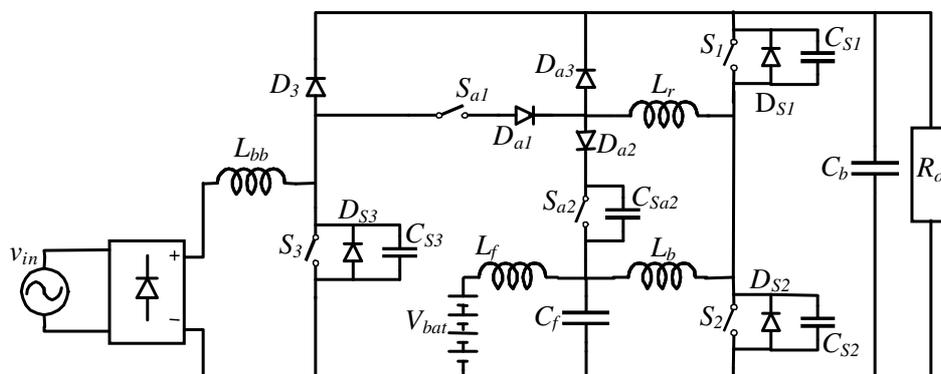


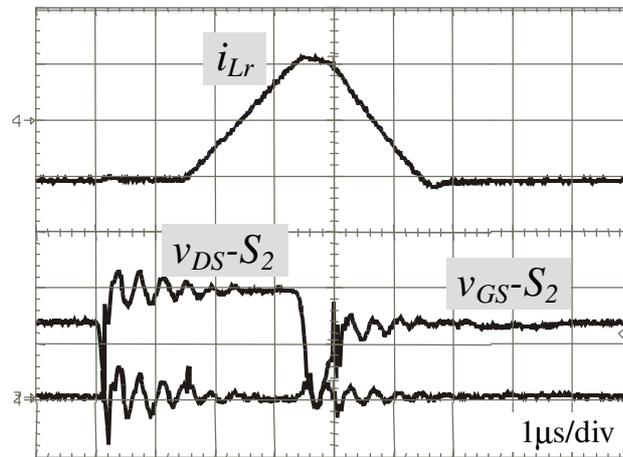
Figura 6-9. Protótipo da topologia 8 montado no laboratório.

Tabela 6-2. Descrição dos componentes e as principais especificações presentes no protótipo 2.

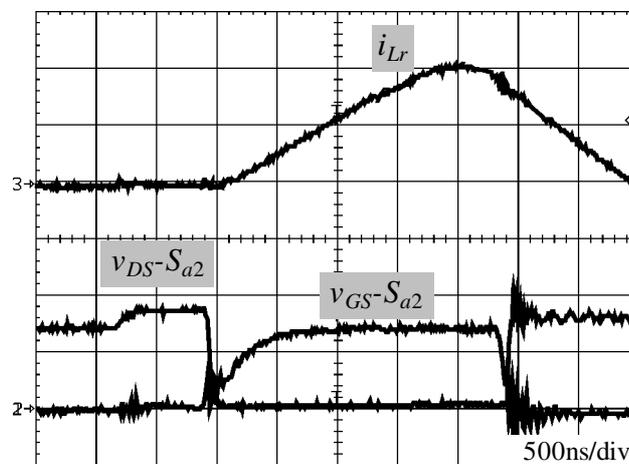
Tensão de entrada	$V_{in} = 85 \text{ a } 265V_{ef}$
Frequência da rede	$f = 60\text{Hz}$
Tensão de saída	$V_0 = 400V$
Tensão de banco de Baterias	$V_{bat} = 48V$
Potência de saída	$P_0 = 500W (R_0 = 320 \Omega)$
Frequência de conversor <i>buck</i>	$f_{s1} = 100\text{kHz}$
Frequência do pré-regulador	$f_{s3} = 100\text{kHz}$
Frequência do conversor <i>boost</i> de saída	$f_{s2} = 40\text{kHz}$
	$C_f = 1\text{mF}$
Filtro T	$L_f = 1,6\mu\text{H}$
	$L_b = 253\mu\text{H}$
Capacitor <i>boost</i>	$C_b = 220\mu\text{F}$
Indutor <i>boost</i> (pré-regulador)	$L_{bb} = 750\mu\text{H}$
Indutor ressonante	$L_r = 54\mu\text{H}$
Capacitor C_{S3}	$C_{S3} = 3,3\text{nF}$
Interruptores S_1, S_2, S_3 e S_{a2}	MOSFET IRFP460
Interruptor S_{a1}	IGBT G3N60C3D
Diodos D_{a1}, D_{a2}, D_{a3}	MUR 1560
Diodo D_3	HFA25PB60

A Figura 6-10 e a Figura 6-12 apresentam as principais formas de onda que comprovam a comutação suave de todos os interruptores nos diferentes modos de operação.

A Figura 6-10(a) e a Figura 6-10(b) apresentam, respectivamente, a comutação ZVS do interruptor S_2 e as comutações ZCS (entrada em condução), e ZVS (no bloqueio) do interruptor auxiliar S_{a2} durante o modo I.



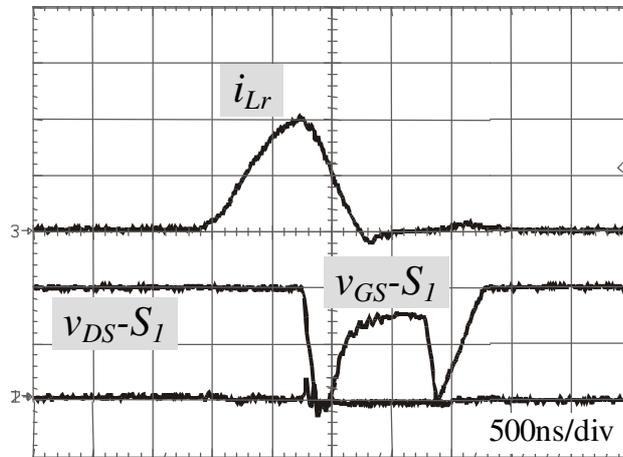
(a) 10A/div., v_{DS} 200V/div. e v_{GS} 100V/div.



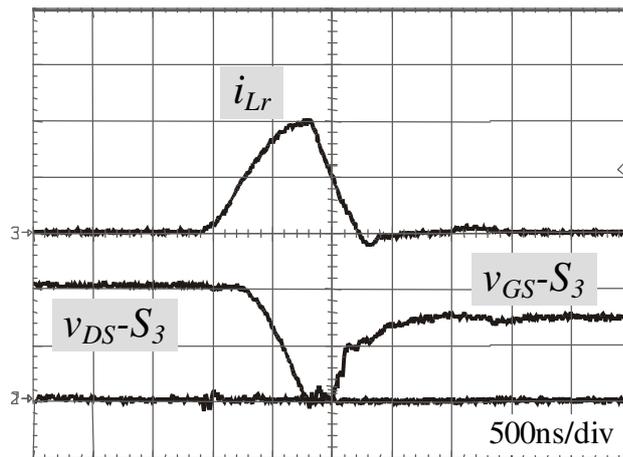
(b) 2A/div., v_{DS} 200V/div. e v_{GS} 100V/div.

Figura 6-10. Processo de comutação durante o modo I: (a) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_2 e seu sinal de comando; (b) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_{a2} e seu sinal de comando.

A Figura 6-11(a) e a Figura 6-11(b) apresentam a comutação suave (ZVT) dos interruptores principais S_1 e S_3 , respectivamente, para o modo II. Por outro lado, as comutações suaves dos interruptores auxiliares, no modo II, são apresentadas na Figura 6-12. Na Figura 6-12(a), é apresentada a comutação ZCS do interruptor auxiliar S_{a1} ; na Figura 6-12(b), a comutação ZVS do interruptor S_2 . Os resultados experimentais para o modo III não serão apresentados, pois são similares aos do modo II.

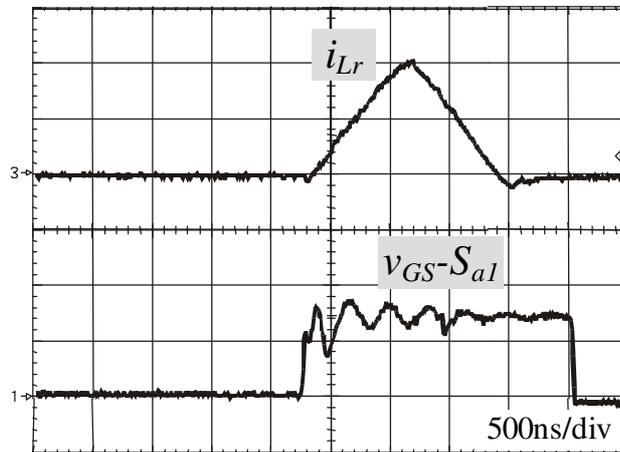


(a) 10A/div., v_{DS} 200V/div. e v_{GS} 100V/div.

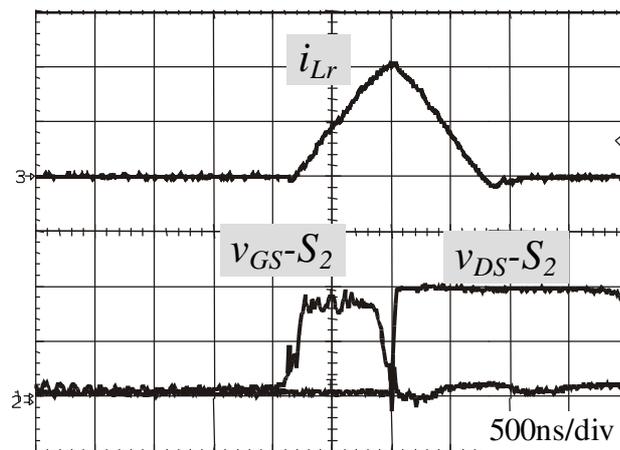


(b) 2/div., v_{DS} 200V/div. e v_{GS} 100V/div.

Figura 6-11. Processo de comutação dos interruptores principais durante o modo II: (a) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_1 e seu sinal de comando; (b) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_3 e seu sinal de comando.



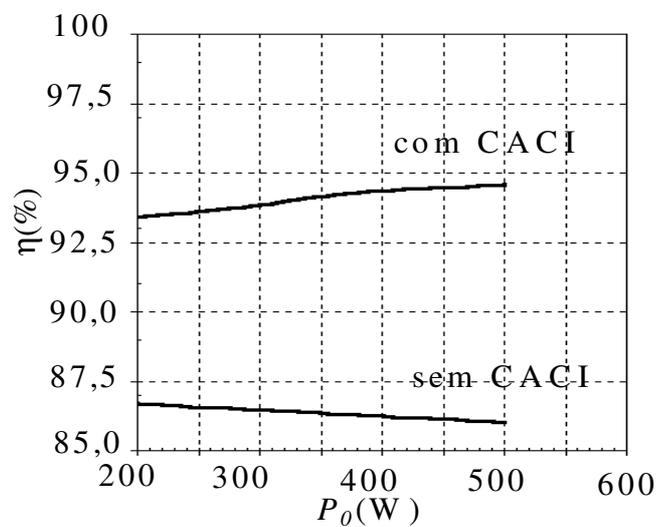
(a) 2A/div. e v_{GS} 100V/div.



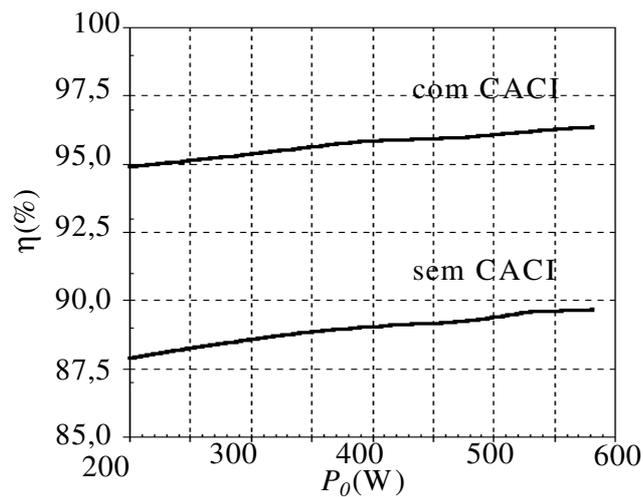
(b) 2/div., v_{DS} 200V/div. e v_{GS} 100V/div.

Figura 6-12. Processo de comutação dos interruptores auxiliares durante o modo II: (a) corrente através do interruptor S_{a1} e seu respectivo sinal do comando; (b) corrente através do indutor ressonante L_r , tensão sobre o interruptor S_2 e seu respectivo sinal de comando.

O rendimento do sistema proposto nos modos I e II é apresentado na Figura 6-13. Para o modo I, o rendimento do conversor proposto é de 94,6% para carga nominal, e para o conversor operando sem o CACI é de 86%. Com esse aumento no rendimento do sistema, consegue-se elevar a autonomia do banco de baterias. Para o modo II, a eficiência do sistema proposto, para carga nominal e tensão de entrada mínima, é de 96,4%, e para o conversor operando sem o CACI é de 89,7%.



(a)



(b)

Figura 6-13. Eficiência do conversor utilizando o CACI proposto e do conversor sem utilizar o CACI: (a) Modo I; (b) Modo II.

Na Figura 6-14, é apresentado o rendimento do sistema proposto em função da tensão de entrada durante o modo II para carga nominal. O rendimento é de 97,2% para tensão de entrada de aproximadamente $220V_{ef}$. Por outro lado, o rendimento para tensão de entrada de $110V_{ef}$ é de 96,5%, também para carga nominal.

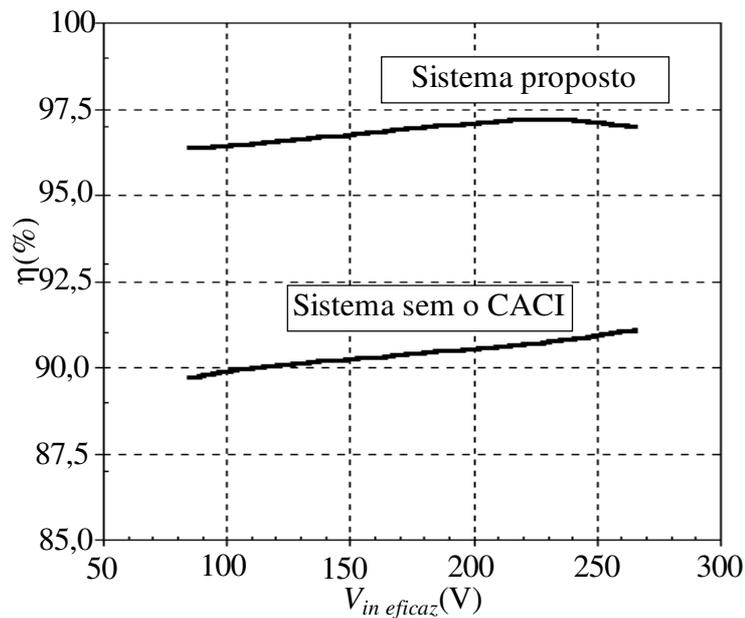


Figura 6-14. Rendimento do sistema proposto em função da variação na tensão de entrada durante o modo II.

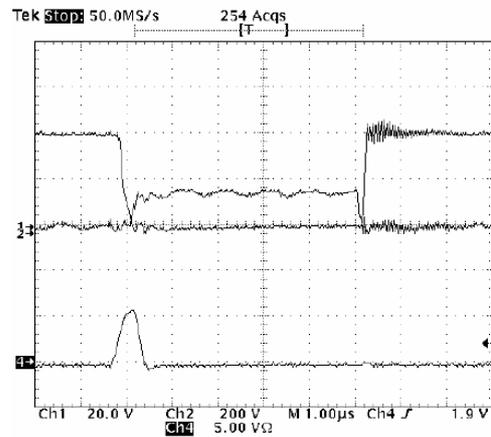
6.4 Protótipo das topologias apresentadas na seção 2.5.1

Nesta seção, serão implementadas as topologias apresentadas na Figura 2-13(a) e (b) e na Figura 2-14 com o objetivo de comparar o ganho de rendimento que se tem com a utilização do CACI e da adequada metodologia de projeto. As especificações impostas aos estágios de entradas são apresentadas na Tabela 6-3.

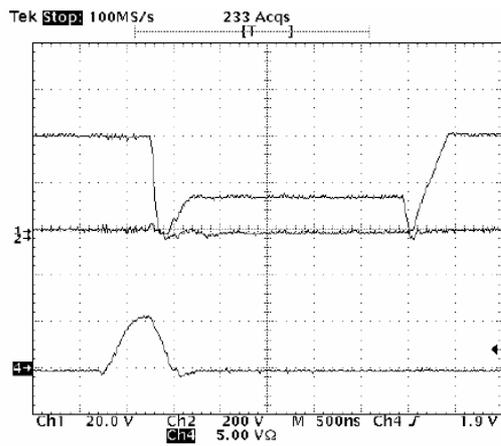
Tabela 6-3. Parâmetros utilizados nas topologias apresentadas na seção 2.5.1.

Tensão de entrada	$V_{in} = 200 \text{ V}$
Tensão de saída	$V_{bar} = 400 \text{ V}$
Tensão de banco de baterias	$V_{bat} = 96 \text{ V}$
Potência de saída	$P_0 = 1200 \text{ W}$
Frequência de comutação	$f_s = 100 \text{ kHz}$
Indutores ressonantes	$L_{r1} = L_{r2} = L_r = 13 \mu\text{H}$
Indutor do conversor <i>boost</i>	$L_{bb} = 660 \mu\text{H}$
Indutor do conversor <i>buck</i>	$L_b = 5,8 \text{ mH}$
Capacitor do barramento CC	$C_{bar} = 500 \mu\text{F}$
Interruptores principais	MOSFET IRFP460A
Interruptor auxiliar (ZCS)	IGBT G4BC20W
Interruptor auxiliar (ZVS)	MOSFET IRFP460A
Diodos principais e auxiliares	MUR 1560

A Figura 6-15, a Figura 6-16 e a Figura 6-17 mostram os resultados experimentais das topologias *boost* assistindo *buck* e *buck* assistindo *boost*. A Figura 6-15 e a Figura 6-16 comprovam, respectivamente, a comutação ZVT dos interruptores principais e a comutação suave dos interruptores auxiliares para a topologia onde a comutação tipo *boost* assiste a comutação tipo *buck*.

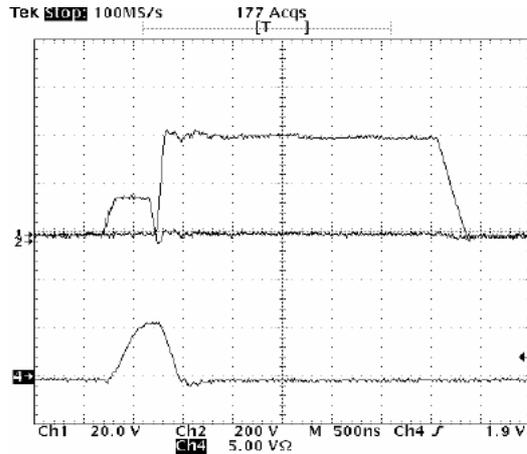


(a)

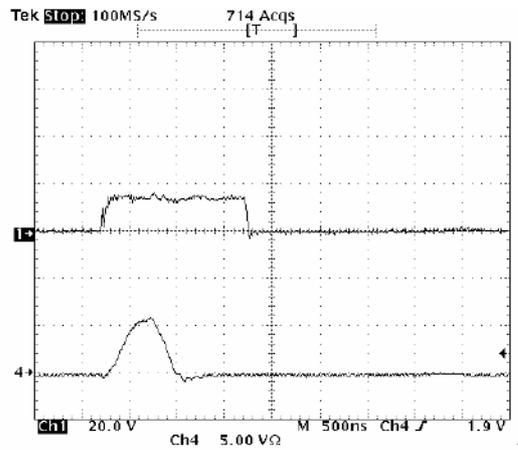


(b)

Figura 6-15. Boost assistindo buck ($C_{boost} = C_{buck} = 1nF$): (a) comutação ZVT de S_{boost} (Ch1 – V_{GS} de S_{boost} ; Ch2 – V_{DS} de S_{boost} e Ch4 – i_{Lr}) e (b) comutação ZVT de S_{buck} (Ch1 – V_{GS} de S_{buck} ; Ch2 – V_{DS} de S_{buck} e Ch4 – i_{Lr}).



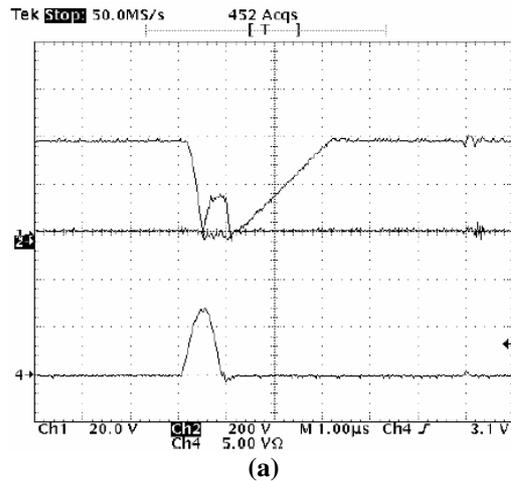
(a)



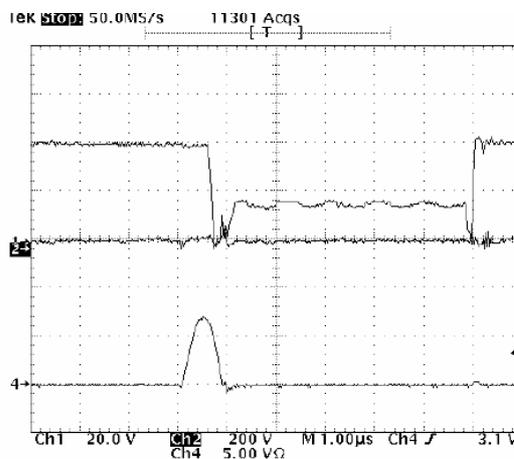
(b)

Figura 6-16. *Boost* assistindo *buck* ($C_{boost} = C_{buck} = 1\text{nF}$): (a) comutação ZVS de S_a (Ch1 – V_{GS} de S_{a2} ; Ch2 – V_{DS} de S_{a2} e Ch4 – $-i_{Lr}$) e (b) comutação ZCS de S_a (Ch1 – V_{GE} de S_a e Ch4 – $-i_{Lr}$).

Os resultados que comprovam a comutação ZVT dos interruptores principais da topologia em que a comutação tipo *buck* assiste a comutação tipo *boost* são vistos na Figura 6-17. Os resultados que comprovam a comutação suave dos interruptores auxiliares não serão apresentados, pois são similares aos da Figura 6-16.



(a)



(b)

Figura 6-17. Buck assistindo boost ($C_{boost} = 480\text{pF}$ e $C_{buck} = 3,3\text{nF}$): (a) comutação ZVT de S_{buck} (Ch1 – V_{GS} de S_{buck} ; Ch2 – V_{DS} de S_{buck} e Ch4 – i_{Lr}) e (b) comutação ZVT de S_{boost} (Ch1 – V_{GS} de S_{boost} ; Ch2 – V_{DS} de S_{boost} e Ch4 – i_{Lr}).

O rendimento dos estágios de entrada mostrados na Figura 2-13(a) e (b) e na Figura 2-14 é apresentado na Figura 6-18; sendo que o rendimento máximo é de 96% e 95,3%, respectivamente, para as topologias *boost* assistindo *buck* e *buck* assistindo *boost*. Enquanto que a máxima eficiência para o sistema com CAC ZVT individual é de 94,9% e a do sistema sem CAC é de 91,3%. Esse comparativo dos rendimentos demonstra que é possível reduzir a energia reativa usando o princípio de integração proposto, conseqüentemente, elevando a eficiência do sistema com reduzido custo.

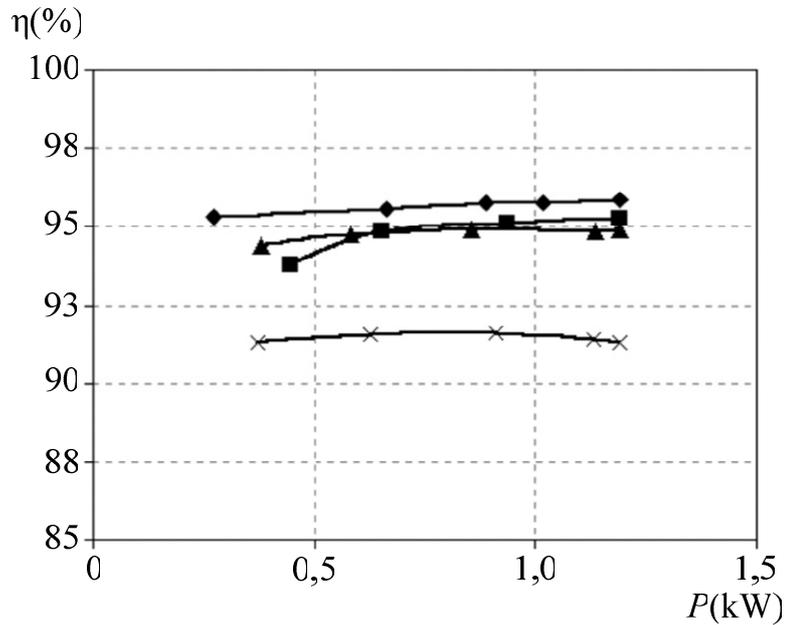


Figura 6-18. Comparação da eficiência das topologias: ♦ *boost assistindo buck*; ■ *buck assistindo boost* ▲ CAC ZVT convencional; x sistema sem CAC (comutação dissipativa).

6.5 Protótipo da UPS proposta na seção 2.5.3

Na Figura 6-19, é apresentado o circuito esquemático do protótipo da UPS *double-conversion* implementada no laboratório, já na Tabela 6-4 são apresentadas as principais especificações do sistema. Os resultados experimentais irão demonstrar o princípio de operação para cada modo de operação individualmente.

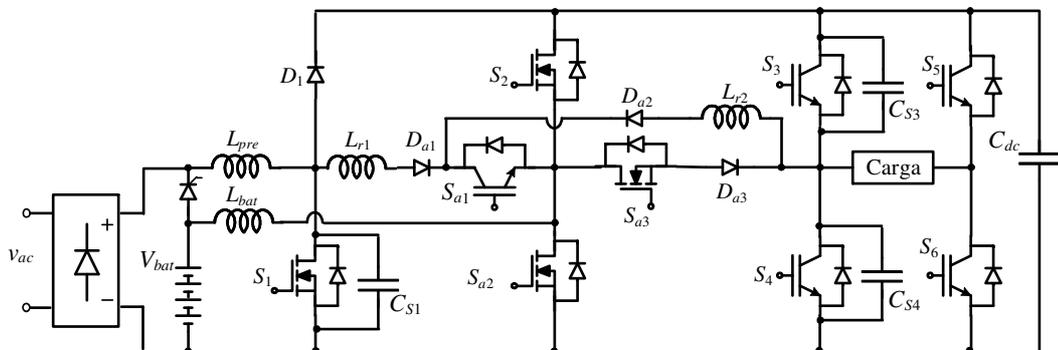


Figura 6-19. Protótipo montado no laboratório da topologia da UPS proposta na seção 2.5.3.

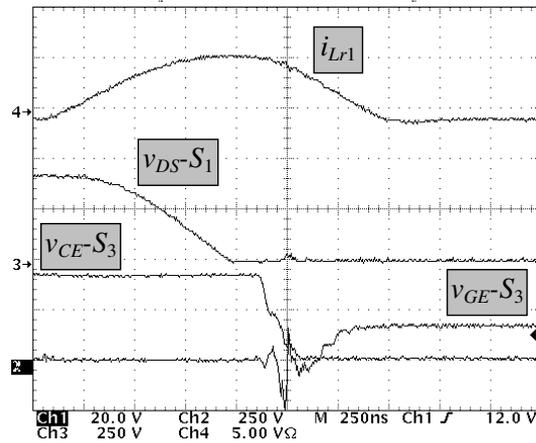
Tabela 6-4. Descrição dos componentes e as principais especificações presentes no protótipo da UPS proposta na seção 2.5.3.

Tensão de entrada	$V_{in} = 220 \pm 10 \% V_{ef}, f = 60\text{Hz}$
Tensão de saída	$V_0 = 220\text{V}$
Tensão de banco de baterias	$V_{bat} = 96\text{V}$ (8 baterias de 12V ligadas em série (7A/h))
Potência de saída	$P_0 = 1000\text{W}$
Frequência de comutação	$f_s = 100\text{kHz}$
Indutores ressonantes	$L_{r1} = L_{r2} = 9\mu\text{H}$
Capacitores ressonantes	$C_{S1} = 2,2\text{nF}$ $C_{S2} = C_{S3} = C_{S4} = 480\text{pF}$ (intrínsecos)
Corrente de carga do banco de baterias	$I_{bat} = 1,4\text{A}$

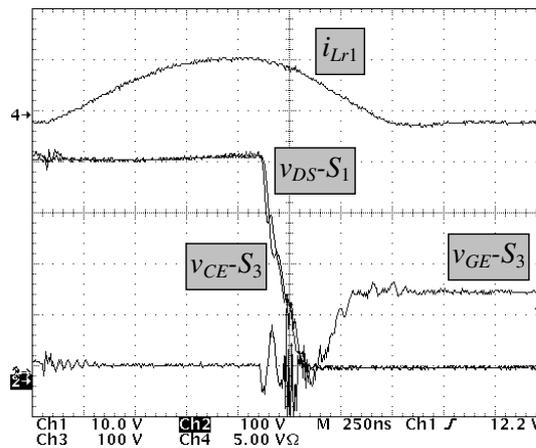
A Figura 6-20 e a Figura 6-21 apresentam o processo de comutação para o sistema operando no modo normal e quando a corrente de carga tiver o sentido ilustrado na Figura 2-22(a), ou seja, inversor operando como comutação tipo *buck*. Durante esse modo existe uma comutação do tipo *boost* para auxiliar duas comutações do tipo *buck*. Como explicado na seção 3.3, o CACI deve ser projetado para esse caso, pois se trata do caso crítico, assim garantindo a comutação suave para os demais modos.

A Figura 6-20(a) apresenta a comutação ZVT dos interruptores principais S_1 e S_3 e a Figura 6-20(b) ilustra a comutação dos interruptores principais S_2 e S_3 , que ocorrem em paralelo. A comutação ZVS do interruptor auxiliar S_{a2} é apresentada na Figura 6-21(a) e a comutação ZCS do interruptor auxiliar S_{a1} é

mostrada na Figura 6-21(b). Por fim, a tensão sobre o interruptor S_{a3} é aproximadamente zero no instante da comutação, porque $V_{S2} \cong V_{S3}$, como se pode observar na Figura 6-20(b).

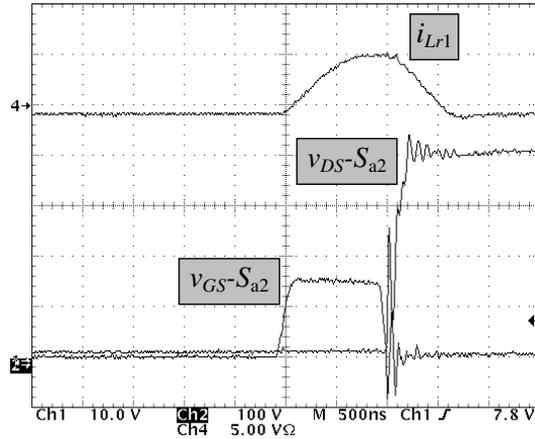


(a)

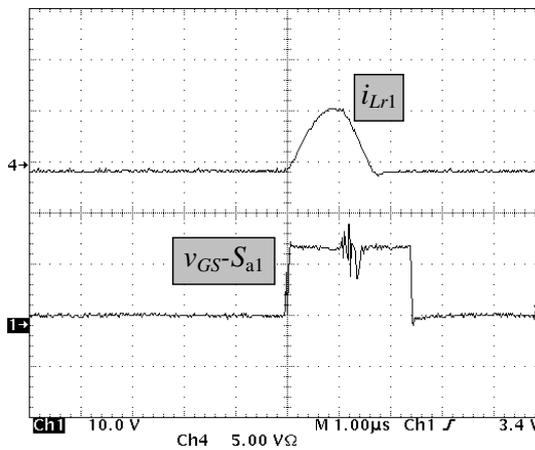


(b)

Figura 6-20. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo *buck*: (a) sinal de comando e tensão sobre S_3 , tensão sobre S_1 e corrente através de L_{r1} ; (b) sinal de comando e tensão sobre S_3 , tensão sobre S_2 e corrente através de L_{r1} .



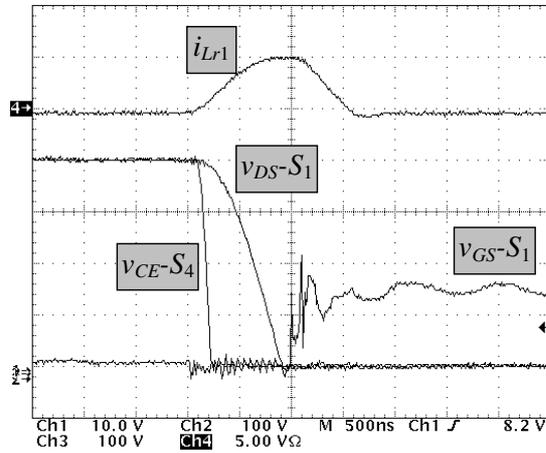
(a)



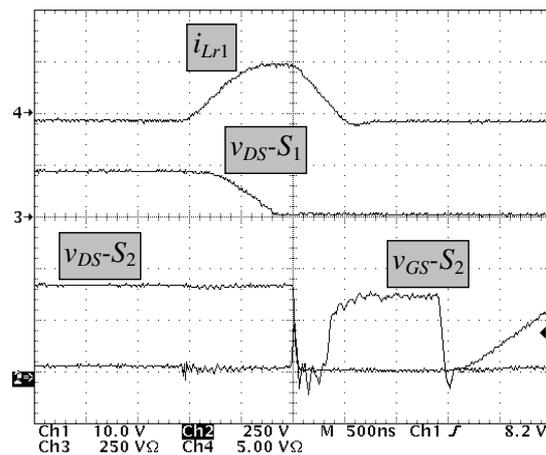
(b)

Figura 6-21. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo *buck*: (a) sinal de comando e tensão sobre S_{a2} e corrente através de L_{r1} ; (b) sinal de comando de S_{a1} e corrente através de L_{r1} .

Na Figura 6-22, são apresentados os resultados do processo de comutação durante o modo normal, porém agora com o sentido da corrente de carga mostrado na Figura 2-22(b). Nesse modo de operação, têm-se duas comutações do tipo *boost* para auxiliar uma comutação do tipo *buck*. Na Figura 6-22(a), é apresentada a comutação ZVT dos interruptores principais S_1 e S_4 , por outro lado, na Figura 6-22(b), é mostrada a comutação do interruptor S_2 em que também ocorre sobretensão nula (ZVT).



(a)



(b)

Figura 6-22. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo *boost*: (a) sinal de comando e tensão sobre S_1 , tensão sobre S_4 e corrente através L_{r1} ; (b) sinal de comando e tensão sobre S_2 , tensão sobre S_1 e corrente através de L_{r1} .

A comutação ZVS do interruptor auxiliar S_{a2} é mostrada na Figura 6-23(a) e a comutação ZCS do interruptor auxiliar S_{a1} é apresentada na Figura 6-23(b).

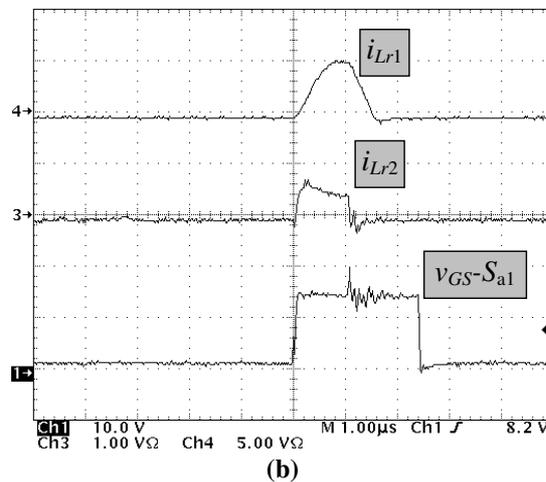
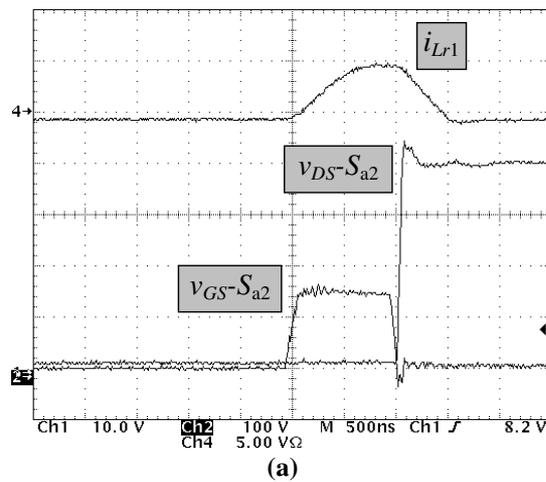
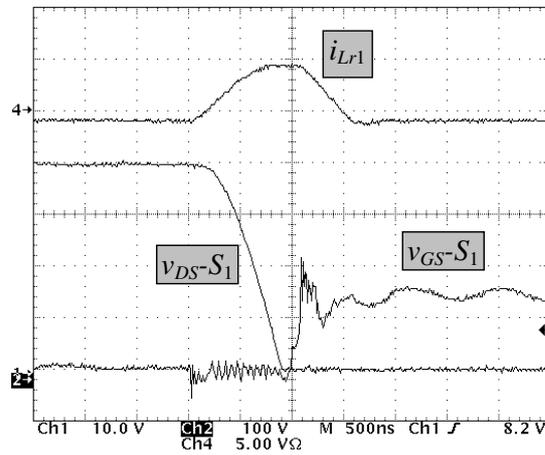
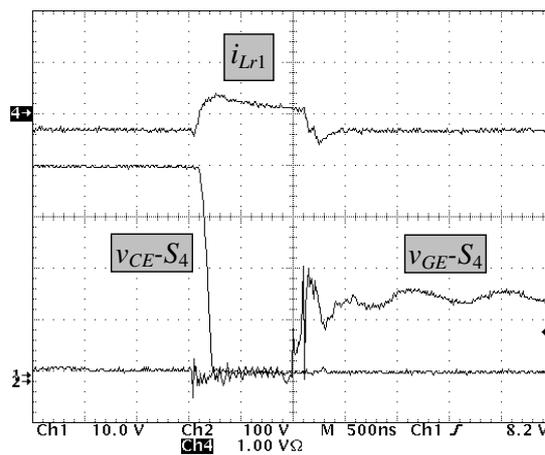


Figura 6-23. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo *boost*: (a) sinal de comando e tensão sobre S_{a2} e corrente através L_{r1} ; (b) sinal de comando de S_{a1} e corrente através dos indutores L_{r1} e L_{r2} .

A Figura 6-24(a) apresenta a corrente através do indutor ressonante L_{r1} e a tensão sobre o interruptor S_1 , enquanto a Figura 6-24(b) mostra a corrente através do indutor ressonante L_{r2} e a tensão sobre o interruptor S_4 . Através dessas figuras, pode-se observar que as correntes nos indutores ressonantes e o tempo de ressonância são diferentes. Isso se deve ao fato de as impedâncias e os níveis de potência em cada subsistema serem diferentes.



(a)



(b)

Figura 6-24. Resultado experimental durante o modo normal e o inversor apresentando comutação do tipo *boost*: (a) sinal de comando e tensão sobre S_1 e corrente através de L_{r1} ; (b) sinal de comando e tensão sobre S_4 e corrente através de L_{r2} .

Os resultados experimentais para o modo *backup* não serão apresentados porque eles são similares aos apresentados para o modo normal. A principal diferença está no fato de que o carregador de baterias é desabilitado, operando apenas como circuito auxiliar para os demais conversores e o conversor pré-regulador utiliza o banco de baterias como fonte de tensão de entrada.

6.6 Protótipo da UPS proposta na seção 2.5.4

Na Figura 6-25, é apresentado o circuito esquemático do protótipo da UPS *double-conversion* implementado no laboratório, já na Tabela 6-5 são apresentadas as principais especificações do sistema. Os resultados experimentais irão demonstrar a comutação suave individualmente para os modos de operação mostrados nas Figura 2-29(a) e (c) operando como conversores CC, sendo os sinais de comando para esses dois modos de operação observados na Figura 6-26.

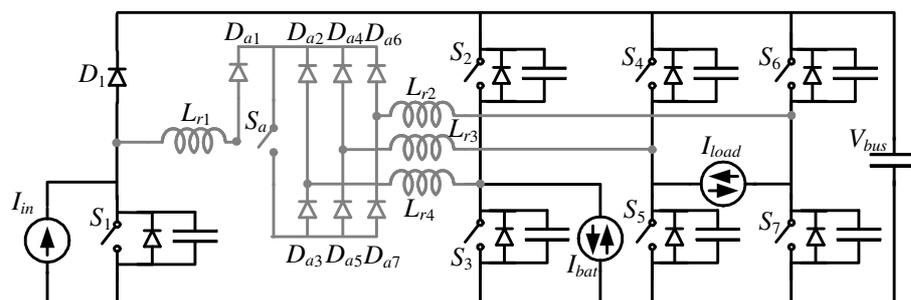


Figura 6-25. Protótipo montado no laboratório da UPS proposta na seção 2.5.4.

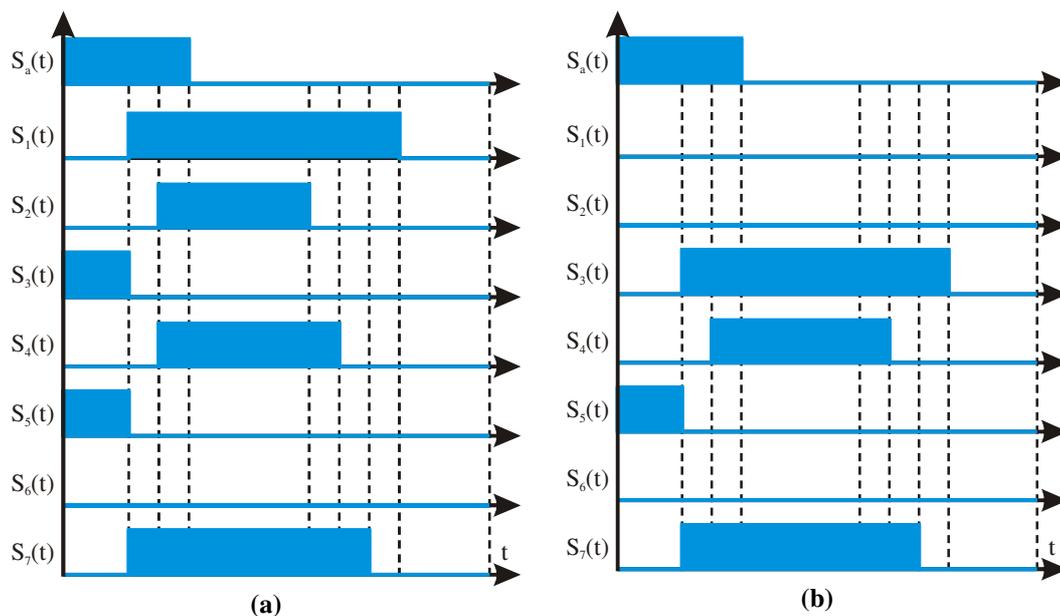


Figura 6-26. Sinais de comando para os modos normal (Figura 2-29(a)) e *backup* (Figura 2-29(c)).

Tabela 6-5. Descrição dos componentes e as principais especificações presentes no protótipo da UPS proposta na seção 2.5.4.

Potência nominal (P_o)	1200W
Tensão de saída (V_o)	200V
Tensão de entrada (V_{in})	200V
Tensão do banco de baterias (V_{bat})	96V
Corrente de carga do banco de baterias (I_{bat})	1,4A
Frequência de comutação (f_s)	100kHz
Indutores ressonantes (L_{r1} - L_{r4})	5 μ H
Capacitores C_{S1} e C_{S7}	1,8nF
Capacitores C_{S3} e C_{S5}	470pF
Capacitor C_{dc} (Barramento CC)	500 μ F
Indutor <i>boost</i> (L_{pre})	660 μ H
Indutor <i>buck</i> (L_{bat})	5,8mH
Interruptor principal (S_1)	MOSFET IRFP460A
Interruptores principais (S_2 - S_7 e S_a)	IGBT G4PC40UD
Diodos (D_{a1} - D_{a7} e D_1)	MUR1560

A Figura 6-27 e a Figura 6-28 demonstram a comutação ZVT dos interruptores principais para o modo normal e com a corrente de carga com sentido igual ao mostrado na Figura 2-29(a). Na Figura 6-27(a), é apresentada a comutação ZVT do interruptor S_1 e em (b) a do interruptor S_2 . Na Figura 6-28(a), é apresentada a comutação ZVT do interruptor S_4 e em (b) a do interruptor S_7 .

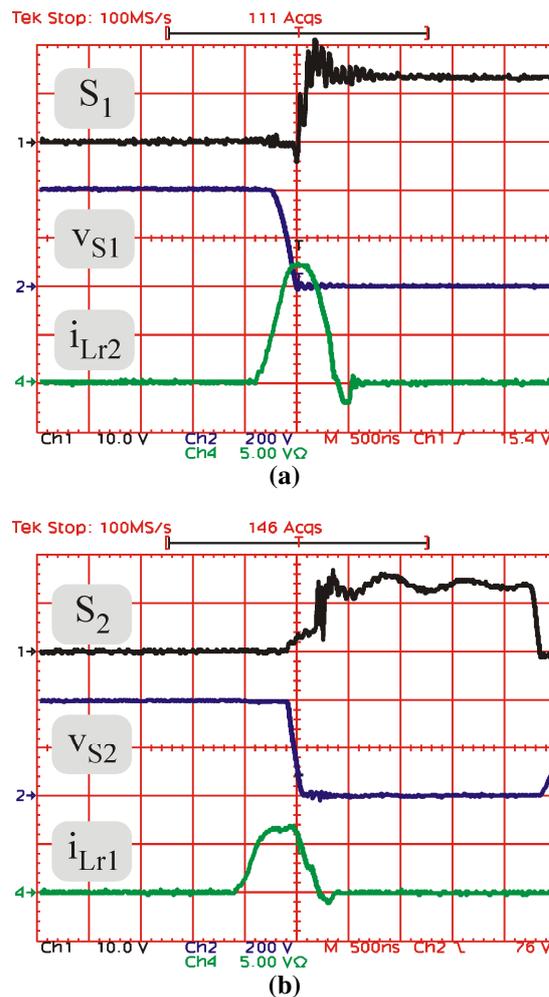


Figura 6-27. Resultados experimentais para o modo normal (Figura 2-29(a)): (a) comutação ZVT de S_1 ; (b) comutação ZVT de S_2 (Ch₁ - 200V/div., Ch₂ - 10V/div., Ch₄ - 5A/div.).

As comutações tipo *boost* encontram-se na Figura 6-27(a) e na Figura 6-28(b) (fornecem energia) e as comutações tipo *buck* encontram-se na Figura 6-27(b) e na Figura 6-28(a) (recebem energia), sendo que é nesse balanço de energia que está baseado todo o processo de comutação integrado.

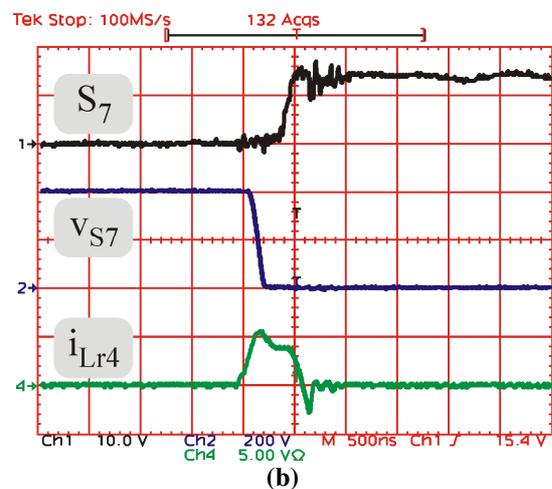
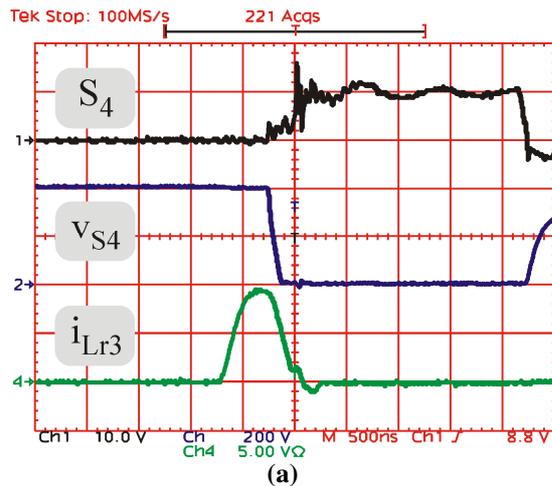


Figura 6-28. Resultados experimentais para o modo normal (Figura 2-29(a)): (a) comutação ZVT de S_4 ; (b) comutação ZVT de S_7 (Ch₁ - 200V/div., Ch₂ - 10V/div., Ch₄ - 5A/div.).

A Figura 6-29 demonstra a comutação ZCS do interruptor auxiliar (S_a) para o modo normal e mesmo sentido da corrente dos resultados anteriores.

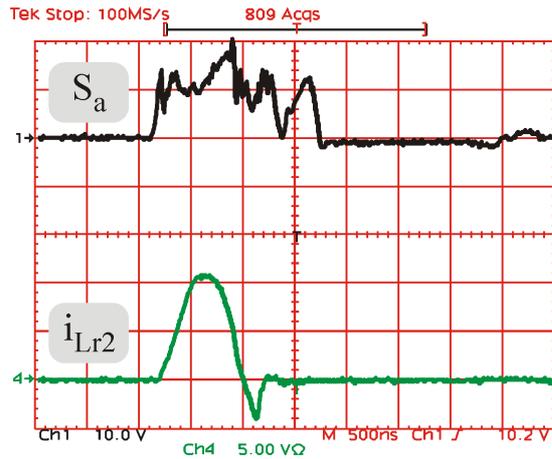


Figura 6-29. Resultados experimentais para o modo normal (Figura 2-29(a)): comutação ZCS de S_a (Ch₁ - 10V/div., Ch₄ - 5A/div.).

A Figura 6-30 e a Figura 6-31 demonstram a comutação ZVT dos interruptores principais para o modo *backup* e com a corrente de carga com sentido igual ao mostrado na Figura 2-29(c). Nesse modo de operação, existem duas comutações tipo *boost* assistindo uma comutação tipo *buck*. A comutação ZVT dos interruptores principais S_3 , S_4 e S_7 é apresentada, respectivamente, na Figura 6-30 e nas Figura 6-31(a) e (b).

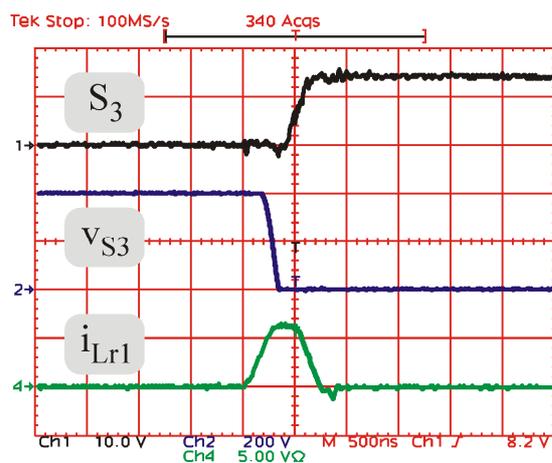


Figura 6-30. Resultados experimentais para o modo *backup* (Figura 2-29(c)): comutação ZVT de S_3 (Ch₁ - 200V/div., Ch₂ - 10V/div., Ch₄ - 5A/div.).

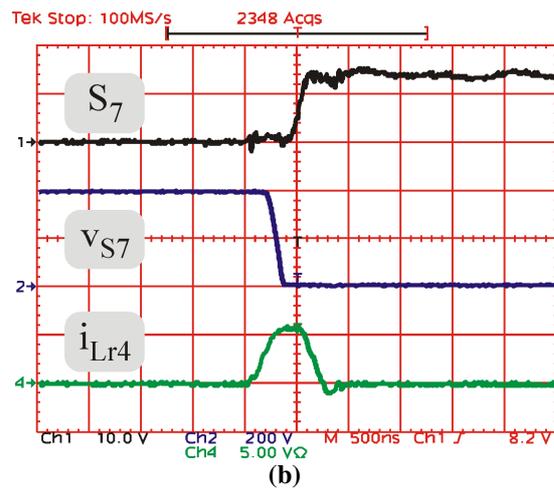
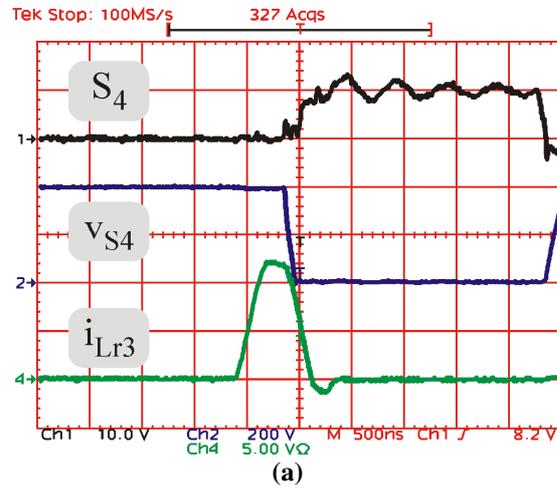


Figura 6-31. Resultados experimentais para o modo *backup* (Figura 2-29(c)): (a) comutação ZVT de S_4 ; (b) comutação ZVT de S_7 (Ch₁ - 200V/div., Ch₂ - 10V/div., Ch₄ - 5A/div.).

A Figura 6-32 demonstra a comutação ZCS do interruptor auxiliar (S_a) para o modo *backup* e mesmo sentido da corrente dos resultados anteriores.

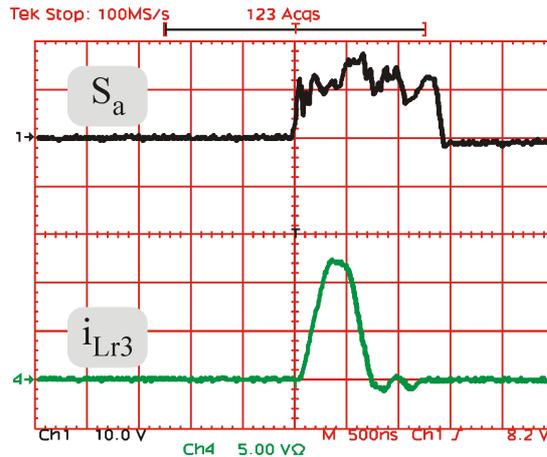


Figura 6-32. Resultados experimentais para o modo *backup* (Figura 2-29(c)): comutação ZCS de S_a (Ch₁ - 10V/div., Ch₄ - 5A/div.).

Da Figura 6-27 até a Figura 6-32 são apresentadas as correntes através dos indutores ressonantes (L_{r1} - L_{r4}), onde se pode observar que as correntes ressonantes e os tempos de comutação são diferentes, o que se deve às diferentes impedâncias e níveis de potência de cada conversor (subsistemas).

O rendimento da UPS com o CACI e com comutação dissipativa (sem CAC) durante o modo normal é apresentado na Figura 6-33. Sendo o máximo rendimento da UPS proposta aproximadamente 94,8% (carga máxima e $V_{in}=200$ V). Por outro lado, o rendimento do sistema sem CACI não pode ser medido para potências superiores a 640 W, pois a temperatura nos semicondutores era muito elevada, correndo-se o risco de danificar todo o sistema.

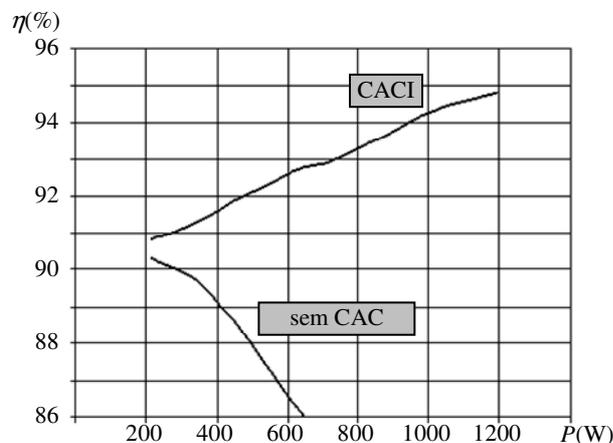


Figura 6-33. Rendimento do modo normal.

6.7 Conclusões

Foram implementados sete protótipos com potência entre 580W e 1200W no laboratório, a fim de comprovar o funcionamento dos CACIs propostos e validar a metodologia de projeto desenvolvida. Dessa forma, foram apresentadas as principais formas de ondas experimentais que comprovam a comutação suave nos interruptores presentes nos protótipos implementados, comprovando, assim, o estudo teórico realizado anteriormente.

Capítulo 7

Conclusões Gerais e Trabalhos a Serem Desenvolvidos

Nesta Tese, foi proposto um princípio de integração de circuitos de auxílio à comutação, sendo desenvolvidas as regras básicas para se obter os novos CACIs, os quais foram aplicados a UPSs *double-conversion*. Desse modo, foram geradas vinte e quatro novos sistemas de alto rendimento e alta densidade de potência.

Através da integração funcional proposta, que é baseada na reutilização da energia resultante de uma comutação para assitir uma outra, consegue-se reduzir: (i) a energia reativa circulante e (ii) o número de elementos adicionais. Com isso, tenta-se aumentar a atratividade comercial dos CAC aplicados a sistemas com

múltiplos estágios de conversão de energia, pois um único circuito auxiliar, de baixo custo, será utilizado para todo sistema.

No Capítulo 2, foram propostos o princípio de integração de CAC, bem como as regras para se obter os novos CACIs; gerando sistemas de alto rendimento e alta densidade de potência sem penalizar o custo. Tal custo mais atrativo se deve ao fato de apenas um CACI ser utilizado para realizar a comutação dos diversos subconversores que compõem o sistema, além de utilizar os próprios componentes do circuito principal como parte do circuito auxiliar quando necessário. Os CACIs propostos utilizam a técnica ZVT, contudo esse princípio pode ser estendido a outras técnicas de comutação.

No Capítulo 3, é analisado o processo de comutação integrado; e, através do equacionamento matemático, consegue-se verificar a redução da energia reativa circulante e, para algumas aplicações, se reflete na redução das perdas por condução no circuito auxiliar.

No Capítulo 4 são apresentados diversos novos CACIs aplicados a estágios de entrada de UPSs, demonstrando a aplicabilidade do princípio e das regras propostas. Todos os CACIs propostos nesse capítulo apresentaram apenas um indutor ressonante de baixo peso e volume.

Deve-se destacar que a integração é vantajosa em sistemas com diversos estágios de conversão de energia, pois se tem flexibilidade na escolha de qual comutação irá assistir uma outra; ou seja, a comutação com maior nível de energia sempre deve assistir a com menor nível de energia. Dessa forma, o balanço de energia é natural e pode-se minimizar os elementos ressonantes e, conseqüentemente, a energia reativa e as perdas do sistema.

Com a utilização dos circuitos de auxílio à comutação integrados, os interruptores principais apresentam comutação do tipo ZVT, livres de sobretensão e sobre corrente, e os interruptores auxiliares de comutação do tipo ZCS e/ou ZVS.

Devido à complexidade de se compreender um sistema integrado, o Capítulo 5 apresentou uma análise mais detalhada de algumas das topologias e, finalmente, no Capítulo 6, foi realizada a síntese dos principais resultados experimentais obtidos nesta Tese, comprovando a metodologia de projeto dos dispositivos de potência e o processo de comutação suave integrado através de sete protótipos com potências entre 580W e 1200W, sendo dois deles operando em malha fechada.

Na busca de um sistema com diversos estágios de conversão de energia para se aplicar o novo princípio de integração, realizou-se um profundo estudo sobre as UPSs (por serem típicos multiconversores). Após esse estudo e classificação das diversas topologias de UPSs, observou-se que as UPSs *double conversion* são as que apresentam a maior qualidade e confiabilidade na energia fornecida às cargas críticas. Em contrapartida, elas são mais caras e têm rendimento reduzido. Assim, esse grupo de UPSs merece uma atenção especial, pois são largamente utilizadas. Logo, as UPSs foram escolhidas para validar o princípio de integração e os CACIs, dessa forma, melhorando algumas das características desse equipamento - tão importante nos dias de hoje.

7.1 Trabalhos Científicos Publicados

Durante este trabalho de pesquisa, foram gerados diversos trabalhos científicos, sendo os diretamente ligados a esta pesquisa, listados abaixo, que culminaram nesta Tese de Doutorado.

Periódicos:

1. SCHUCH, L.; PINHEIRO, José Renes. Novo Princípio de Integração de Circuitos de Auxílio À Comutação: O Estudo do Caso ZVT, **Revista Brasileira de Eletrônica de Potência (SOBRAEP)**, Artigo em fase de publicação, 2008.
2. SCHUCH, L.; RUSSI, Jumar Luís; MARTINS, Mario Lucio; HEY, Hélio Leães; PINHEIRO, José Renes. Synthesis Methodology for Multipole ZVT Converters. **IEEE Transactions on Industrial Electronics**, v. 54, p. 1783-1795, 2007.
3. SCHUCH, L.; RECH, C.; HEY, H.L.; GRÜNDLING, H.A.; PINHEIRO, H.; PINHEIRO, J.R. Analysis and design of a new high-efficiency bidirectional integrated ZVT PWM converter for DC-bus and battery-bank interface. **IEEE Transactions on Industry Applications**, v. 42, n. 5, p. 1321-1332, 2006.
4. SCHUCH, L.; RECH, Cassiano; GRÜNDLING, Hilton Abilho; HEY, Hélio Leães; PINHEIRO, Humberto; PINHEIRO, José Renes. Estágio de Entrada de uma UPS On-Line de Alta Eficiência Controlado por um Único DSP. **Sba: Controle & Automação Sociedade Brasileira de Automatica**, v. 16, n. 2, p. 211-220, 2005.
5. SCHUCH, L.; RECH, Cassiano; HEY, Hélio Leães; GRÜNDLING, Hilton Abilho; PINHEIRO, Humberto; PINHEIRO, José Renes. Análise e Projeto de um Conversor Bidirecional PWM de Alto Desempenho para Interface entre o Barramento CC e o Banco de Baterias. **Revista Brasileira de Eletrônica de Potência (SOBRAEP)**, Vitória - ES, v. 9, n. 1, p. 1-11, 2004.
6. SCHUCH, L.; RECH, Cassiano; HEY, Hélio Leães; PINHEIRO, José Renes. Integrated ZVT Auxiliary Commutation Circuit for Input Stage of Double-Conversion UPS's. **IEEE Transactions on Power Electronics**, v. 19, n. 6, 2004.

Anais de Congressos:

7. SCHUCH, L.; PINHEIRO, J.R. Integration Concept of Auxiliary Commutation Circuits: the ZVT Case Study, In: Congresso Brasileiro de Eletrônica de Potência, pp. 783-788, Blumenau, 2005.
8. RUSSI, J. L.; MARTINS, Mário Lúcio da Silva; PINHEIRO, J. R.; HEY, Hélio Leães; SCHUCH, L.. Synthesis Methodology for Multi-Pole ZVT Converters. In: **37th IEEE Power Electronics Specialists Conference**, 2006, ICC Jeju. 37th IEEE Power Electronics Specialists Conference, 2006. p. 2806-2812.
9. SCHUCH, L.; RECH, Cassiano; PINHEIRO, José Renes. Input Stages of Double-Conversion UPSs Using Integration Concept of ZVt Auxiliary Commutation Circuit. In: **IEEE Applied Power Electronics Conference**, 2005, Austin. Proceedings of IEEE APEC 2005, 2005.

10. SCHUCH, L.; RECH, Cassiano; RUSSI, Jumar Luís; HEY, Hélio Leães; PINHEIRO, José Renes. Integrated Auxiliary Commutation Circuits: A Generalized Approach. In: **IEEE Power Eletronics Specialists Conference**, 2005, Recife, 2005.
11. SCHUCH, L.; RECH, Cassiano; PINHEIRO, José Renes; HEY, Hélio Leães; PRIESNITZ FILHO, Walter. Integrated Software to Assist the Design and Study of UPS's. In: **IEEE Power Eletronics Education Workshop**, 2005, Recife, 2005.
12. SCHUCH, L.; RUSSI, Jumar Luís; MARTINS, Mario Lucio; PINHEIRO, José Renes; HEY, Hélio Leães. Multi-Pole ZVT Converters: A Novel Methodology Synthesis. In: **Congresso Brasileiro de Eletrônica de Potência**, 2005, Recife, 2005.
13. SCHUCH, L.; DAMASCENO, Daniel; PINHEIRO, José Rene. Design Procedure to Minimize Boost PFC Volume Concerning the Trade-offs Among Switching Frequency, Input Current Ripple and Soft-Switching. In: **IEEE Power Eletronics Specialists Conference**, 2005, Recife, 2005.
14. SCHUCH, L.; RECH, Cassiano; PINHEIRO, José Renes. New Integration Concept of Auxiliary Commutation Circuits: ZVT Case Study. In: **IEEE Power Eletronics Specialists Conference**, 2004, Aachen. Proceedings of the PESC04. Piscataway, NY: IEEE Service Center, 2004. p. 4121-4127.
15. SCHUCH, L.; RECH, Cassiano; PINHEIRO, José Renes. Novo princípio de integração de Circuitos de Auxílio à Comutação: Estudo do Caso ZVT. In: **Congresso Brasileiro de Automática**, 2004, Gramado. Anais do CBA 2004, 2004.
16. SCHUCH, L.; RECH, Cassiano; HEY, Hélio Leães; GRÜNDLING, Hilton Abilho; PINHEIRO, Humberto; PINHEIRO, José Renes. Evaluation of a Digital Control System for a High-Efficiency Battery Charger/UPS. In: **IEEE International Symposium on Industrial Electronics**, 2003, Rio de Janeiro. Proceedings of the International Symposium on Industrial Electronics, 2003. v. 1.
17. SCHUCH, L.; RECH, Cassiano; HEY, Hélio Leães; PINHEIRO, Humberto; GRÜNDLING, Hilton Abilho; PINHEIRO, José Renes. Two New Integrad ZVT Cells For Input Stages of double-Conversion UPS'S. In: **Congresso Brasileiro de Eletrônica de Potência**, 2003, Fortaleza. Anais do 7 Congresso Brasileiro de Eletrônica de Potência, 2003. p. 938-944.
18. SCHUCH, L.; RECH, Cassiano; GRÜNDLING, Hilton Abilho; HEY, Hélio Leães; PINHEIRO, Humberto; PINHEIRO, José Renes. Analysis and Design of a New High-Efficiency Bi-directional PWM Converter for DC Bus and Battery Bank Interface. In: **IEEE Applied Power Electronics Specialists Conference**, 2002, Dallas. Proceedings of the IEEE Applied Power Electronics Specialists Conference, 2002. v. 1. p. 567-573.
19. SCHUCH, L.; RECH, Cassiano; PINHEIRO, Humberto; HEY, Hélio Leães; GRÜNDLING, Hilton Abilho; PINHEIRO, José Renes. A Battery ZVT Bi-directional Charger for Uninterruptible Power Supplies. In: **IEEE Power Eletronics Specialists Conference**, 2002, Carnis. Proceedings of IEEE Power Eletronics Specialists Conference. Piscataway: IEEE Service Center, 2002. v. 4. p. 1841-1846.
20. SCHUCH, L.; PINHEIRO, José Renes. Avaliação de um Sistema de Controle Digital Aplicado a um Carregador de Baterias/UPS de Alta Eficiência. In: **Congresso Brasileiro de Automática**, 2002, Natal. Anais do Congresso Brasileiro de Automática, 2002. p. 1851-1857.

21. SCHUCH, L.; RECH, Cassiano; HEY, Hélio Leães; GRÜNDLING, Hilton Abilho; PINHEIRO, Humberto; PINHEIRO, José Renes. Analysis and Design of a High-Performance Bi-directional PWM Converter for DC Bus and Battery Bank Interface. In: **Congresso Brasileiro de Eletrônica de Potência**, 2001, Florianópolis. Anais do Sexto Congresso Brasileiro de Eletrônica de Potência, 2001. v. 2. p. 532-537.

7.2 Trabalhos a serem desenvolvidos

A seguir, estão listadas algumas das possibilidades de se dar continuidade a este trabalho de pesquisa:

- Desenvolver regras para as outras técnicas de comutação, como, por exemplo: ZCT e ZCZVT.
- Aplicar as regras a outros sistemas com múltiplos estágios de conversão de energia, como por exemplo: fontes para telecomunicações.
- Desenvolver um procedimento de projeto otimizado para os CACIs, o qual garanta a comutação suave com menor energia reativa envolvida no processo de comutação;
- Incluir um sistema de controle e gerenciamento de UPS, onde será realizado um estudo sobre as técnicas de controle digital aplicado a UPSs; a fim de propor um sistema de controle simples, eficaz (atender as normas), e com menor esforço computacional possível.

Capítulo 8

Referências

Bibliográficas

- 1 A. S. Tanenbaum, **Organização Estruturada de Computadores**. LTC. 4° ed. Rio de Janeiro. 2001.
- 2 R. D. Fedeli, E. G. F. Polli, F.E. Peres, **Introdução à Ciência da Computação**. Thonson. São Paulo. 2003.
- 3 D. A. Neamen, **Semiconductor Physics And Devices: Basic Principles**, McGraw-Hill, 3° Edição, New York, 2003.
- 4 S. E. Saddow, A. Agarwal, **Advances in silicon carbide processing and applications**, Artech House, 2004.
- 5 Charlie Coleman, IXYS Integrates Powerful Driver IC and Power MOSFET

- in One Device for RF and Power Pulse Applications. Disponivel em <http://www.ixys.com/powerproducts.html> visitado em outubro de 2007.
- 6 Annette Müller, The first 100% solder-free IGBT module . Disponivel em <http://www.semikron.com/> visitado em outubro de 2007.
 - 7 F. C. Lee, K. H. Liu, Zero-Voltage Switching Technique in DC/DC Converters. **IEEE Transaction on Power Electronics**. Vol. 5. No. 3. p. 293-304. 1990.
 - 8 E. X. Yang, G. Hau, Y Jiang, F.C. Lee, “Novel Zero-Current-Transition PWM Converters”, **IEEE Transactions on Power Electronics**, vol. 9, no. 6, p. 601-606, 1994.
 - 9 G. Hua, C.-S. Leu, F.C. Lee. Novel Zero-Voltage-Transition PWM Converters. **IEEE Power Electronics Specialists Conference**. p. 55-60. 1992.
 - 10 C. M. O. STEIN, H. L. HEY, A True ZCZVT Commutation Cell for PWM Converter. **IEEE Transactions on Power Electronics**. Piscataway. v. 15. n. 1. p. 185-193. 2000.
 - 11 X. Dehong, F.C. Lee, “Two-lower-switch PFC converter with active snubber”, **IEEE PESC**, p. 942 –947, 2001.
 - 12 J. P. Noon, UC3855A/B High Performance Power Factor Preregulator. Unitrode Corporation. P. U-153. 1999.
 - 13 F. C. Lee, High-Frequency Quasi-Resonant Converter Topologies. **Proceedings of the IEEE**. Vol. 76. n. 4. p. 377-390. 1988.
 - 14 M. K. Kazimierczuk, Design-Oriented Analysis of Boost Zero-Voltage-Switching Resonant DC-DC Converter. **Transaction on Power**

- Electronics**. Vol. 3. No. 2. p. 126-136. 1988.
- 15 H. Irie, Resonant Switches in Common Equivalent Circuit of DC/DC Converters. **IPEC**. p. 362-368. 1991.
 - 16 N.P. Filho, V.J. Farias, L.C. Freitas. A Novel Family of DC-DC PWM Converters Using the Self-Resonance Principle. **IEEE Power Electronics Specialists Conference**. p. 1385-1391. 1994.
 - 17 K. M. Smith, K. M. Smedley, A Comparison of Voltage-Mode Soft-Switching methods for PWM Converters. **IEEE Transactions on Power Electronics**. Vol. 12. n. 2. p. 376-386. 1997.
 - 18 R. Streit, D. Tollik, A High Efficiency Telecom Rectifier Using A Novel Soft-Switched Boost-Based Input Current Shaper. **INTELEC**. p. 720-726. 1991.
 - 19 P. J. M. Menegás, M. A. Co, D. S. L Simonetti, J. L. F. Vieira, Improving the Operation of ZVT DC-DC Converters. **IEEE Power Electronics Specialists Conference**. p. 293-297. 1999.
 - 20 T. W. Kim, H. S. Kim, H. W. Ahn, An Improved ZVT PWM Boost Converter". **IEEE Power Electronics Specialists Conference**. p. 615-619. 2000.
 - 21 J. P. Gegner, C. Q. Lee, Zero-Voltage-Transition Converters Using an Inductor Feedback Technique. **Applied Power Electronics Conference and Exposition**. p. 862 -868. vol.2. 1994.
 - 22 J. P. Gegner, C. Q. Lee, Zero-Voltage-Transition Converters Using a Simple Magnetic Feedback Technique. **IEEE Power Electronics Specialists Conference**. p. 590-596. 1994.

- 23 R. L. Lin, Y. Zhao, F. C. Lee, Improved Soft-Switching ZVT Converters with Active Snubber. **IEEE Applied Power Electronics Conference**. p. 1063-1069. 1998.
- 24 L. Yang, C. Q. Lee, Analysis and Design of Boost Zero-Voltage- Transition PWM Converter. **IEEE Applied Power Electronics Conference**. p. 707-713. 1993.
- 25 G. Moschopoulos, P. Jain, G. Joos, A Novel Zero-Voltage Switched PWM Boost Converter. **IEEE Power Electronics Specialists Conference**. p. 694-700. 1995.
- 26 G. Moschopoulos, P. Jain, G. Joos, Y.F. Liu, A Zero-Voltage Switched PWM Boost Converter With An Energy Feedforward Auxiliary Circuit. **IEEE Power Electronics Specialists Conference**. p. 76-82. 1996.
- 27 C.J.Tseng, C.L. Chen, Novel ZVT-PWM Converters With Active Snubbers. **IEEE Transactions on Power Electronics**. Vol. 13. n. 5. p. 861-869. 1998.
- 28 N. Jain, P. Jain, G. Joós, Analysis of a Zero Voltage Transition Boost Converter using a Soft Switching Auxiliary Circuit with Reduced Conduction Losses. **IEEE Power Electronics Specialists Conference**. p. 1799-1804. 2001.
- 29 D. M. Xu, J. M. Zhang, Y. C. Ren, Z. Qian, A Novel Single-Phase Active-Clamped ZVT-PWM PFC Converter. **IEEE Applied Power Electronics Conference**. p. 456-459. 2000.
- 30 M.L.S. Martins, H.L. Hey, J.R. Pinheiro, H. Pinheiro, H.A. Gründling. A ZVT PWM Boost Converter Using an Auxiliary Resonant Source. **IEEE**

- Applied Power Electronics Conference.** p. 1101-1107. 2002.
- 31 Y. Xinxiang, A. Seckold, D. Patterson. Development of a zero-voltage-transition bidirectional dc-dc converter for a brushless dc machine ev propulsion system. **IEEE Power Electronics Specialists Conference.** Vol. 4, p. 1661–1666. 2002.
- 32 L. Schuch, C. Rech, J.R. Pinheiro. Input Stages of Double-Conversion UPS's Using Integration Concept of ZVT Auxiliary Commutation Circuit. **IEEE Applied Power Electronics Conference.** Austin. p.541-547. 2005.
- 33 C. Rech, J.R. Pinheiro, Impact of hybrid multilevel modulation strategies on input and output harmonic performances. **IEEE Transactions on Power Electronics**, v. 22, p. 967-977, 2007.
- 34 J.R. Pinheiro, Grupo Telecom Power Supplies. Disponível em http://www.ufsm.br/gepoc/renes/grupo_telecom.htm Acesso em dezembro de 2007.
- 35 A.T. Oliveira, J.L. Russi, J.R. Pinheiro, Integration of iZVT Auxiliary Commutation Circuits Applied to Uninterruptible Power Supply, **Congresso Brasileiro de Eletrônica de Potência, COBEP**, p. 1072-1077, 2007.
- 36 L. Schuch, C. Rech, J.L. Russi, H.L. Hey, J.R. Pinheiro. Integrated Auxiliary Commutation Circuits: a Generalized Approach. **IEEE Power Electronics Specialists Conference.** Recife. p. 103-109 2005.
- 37 L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro. A Battery ZVT Bi-Directional Charger for Uninterruptible Power Supplies. **IEEE Power Electronics Specialists Conference.** p. 1841-1846.

- 2002.
- 38 L. Schuch, C. Rech, J.R. Pinheiro. New Integration Concept of Auxiliary Commutation Circuits: ZVT Case Study. **IEEE Power Electronics Specialists Conference**. Aachen. p. 4121-4127. 2004.
- 39 J.-Y. Choi, D.Boroyevich, J. Francis, F.C. Lee. A novel ZVT inverter with simplified auxiliary circuit. **IEEE Applied Power Electronics Conference**.vol. 2, p. 1151-1157. 2001.
- 40 J.-Y. Choi; D. Boroyevich, F.C. Lee. Improved ZVT three-phase inverter with two auxiliary switches. **IEEE Applied Power Electronics Conference**. Vol. 2, p. 1023-1029. 2000.
- 41 P. T. Krein, **Elements of power electronics**. Oxford University Press. New York and Oxford. 1998.
- 42 M. L. S. Martins, J. L. Russi, H. L. Hey, Novel Design Methodology and Comparative Analysis for ZVT PWM Converters With Resonant Auxiliary Circuit. **IEEE Transactions On Industry Applications**. vol. 42. no. 3. p. 779-796. 2006
- 43 J. L. Russi, M. L. S. Martins, H. A. Gründling, H. Pinheiro, J. R. Pinheiro, H. L. HEY, A Unified Design Criterion for ZVT DC-DC PWM Converters With Constant Auxiliary Voltage Source. **IEEE Transactions On Industrial Electronics**. vol. 52. no. 5, p. 1261-1270. 2005.
- 44 L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro. Analysis and design of a new high-efficiency bi-directional ZVT PWM converter for DC bus and battery bank interface. **IEEE Applied Power Electronics Conference**. p. 567-573. 2002.

- 45 L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro, Two New Integratd ZVT Cells For Iinput Stages of double-Conversion UPS'S. **Congresso Brasileiro de Eletrônica de Potência**. p. 938-944. 2003.
- 46 R. Krishnan, S. Srinivasan. Topologies for Uninterruptible Power Supplies. **IEEE International Symposium on Industrial Electronics**. p. 122-127. 1993.
- 47 W. X. Fang. Dynamic Feedback Adaptive Control System and Method for Paralleling Electric Power Sources and an Uninterruptible power Supply Including Same. Powerware Corporation. **U.S.Patent 6,356,471 B1**. 2002.
- 48 L. Schuch, C. Rech, H.L. Hey, H. Pinheiro, H.A. Gründling, J.R. Pinheiro. Analysis and Design of a High-Performance Bi-directional PWM Converter for DC Bus and Battery Bank Interface. **Congresso Brasileiro de Eletrônica de Potência**. p. 532-537, 2001.
- 49 L. Schuch, C. Rech, H.L. Hey, H. Pinheiro, H.A. Gründling, J.R. Pinheiro, Análise e Projeto de um Conversor Bidirecional PWM de Alto Desempenho para Interface entre o Barramento CC e o Banco de Baterias . **Revista Brasileira de Eletrônica de Potência (SOBRAEP)**, Vitória-ES, v. 9. n. 1. p. 1-11. 2004.
- 50 A. F. Souza, I. Barbi. A New ZVS Semiresonant High Power Factor Rectifier with Reduced Conduction Losses. **IEEE Transaction Industrial Electronics**. vol. 46. p. 82-90. Feb. 1999.
- 51 L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro. Avaliação de um Sistema de Controle Digital Aplicado a um

- Carregador de Baterias/UPS de Alta Eficiência. **Congresso Brasileiro de Automática**. p. 1851-1857. 2002.
- 52 L. Schuch, C. Rech, H. L. Hey, H. Pinheiro, H. A. Gründling, J. R. Pinheiro. Evaluation of a Digital Control System for a High-Efficiency Battery Charger/UPS. **IEEE International Symposium on Industrial Electronics**. p. 956-961. 2003.
- 53 International Electronitechnical Commission. **Electromagnetic Compatibility (EMC) – Part 3: Limits – Section 2: Limits for Harmonic Current Emissions: IEC 61000-3-2**. outubro. 2000.
- 54 Darnell Group, Uninterruptible Power Supplies: Global Market Forecasts, Emerging Technologies and Competitive Environment - Third Edition. Disponível em: <http://www.darnell.com/services/01-ups_backup.stm> Acesso em: junho 2003.
- 55 Associação Brasileira de Normas Técnicas. **Conversor a Semicondutores - Sistema de Alimentação de Potência Ininterrupta: EB-2175**. Rio de Janeiro. dezembro. 1991.
- 56 National Electrical Manufacturers Association. Standards Publication. **Uninterruptible Power Systems: PE 1**. Washington. 1992.
- 57 Institute of Electrical and Electronics Engineers. **Emergency and Standby Power Systems for Industrial and Commercial Applications** (Orange book): Std 446-1995. Nova York. dezembro. 1995.
- 58 International Electronitechnical Commission. **Method of specifying the performance and test requirements: IEC 62040-3**. março. 2001.
- 59 W. Sölter. A New International UPS Classification by IEC 62040-3, **IEEE**

- Telecommunications Energy Conference.** p. 541-544. 2002.
- 60 J. P. Beuadet, J. N. Fiorina, O. Pinon. UPS Topologies and Standards. Disponível em <<http://www.mgeups.com/techinfo/techpap/articles/0248-e.pdf>> Acesso em novembro de 2002.
- 61 S. Karve. Three of a kind [UPS topologies, IEC standard]. **IEE Review.** V. 46. Mar. p. 27 –31. 2000.
- 62 B. Essig, G. Braun. Selecting Batteries for Uninterruptible Power Supply Systems. **Applied Power Electronics Conference.** p. 642-645. 1991.
- 63 D.G. Vutetakis, H.Wu. Battelle. The effect of Charge Rate and Depth of Discharge on the Cycle Life of Sealed Lead-Acid Aircraft Batteries. **IEEE 35th International Power Sources Symposium.** p. 103-105. 1992.
- 64 T. Suntio. A Novel Method to Ensure Full Recharge of a VRLA Battery String. **IEEE International Telecommunications Energy Conference.** p. 755-760. 2000.
- 65 W. Fischer. **Stationary Lead-Acid Batteries An Introductory Hand Book.** Hoppecke batterien, 1994.
- 66 H.A. KIEHNE. **Battery Technology Handbook.** Dekker. 1989.
- 67 J.A. Oliver, R. Lawrence, B.B. Banerjee. How to Specify Power-Quality-Tolerant Process Equipment. **IEEE Industry Applications Magazine.** Vol. 8, No. 5, setp. p. 21-30. 2002.
- 68 F. Mekanik. Inverter/Charger Circuit for Uninterruptible Power Supplies. Alpha Technologies. Inc. **U. S. Patent 5,760,495.** 1998.
- 69 H. Pinheiro, P. K. Jain, G. Joós. A Comparison of UPS for Powering Hybrid Fiber/Coaxial Networks. **IEEE Transaction. on Power**

- Electronics**. Vol. 17. n. 3. May. p. 389-397. 2002.
- 70 S.A. Hamed, Y. Al-Shiboul. Off-Line UPS System With Optimum Utilization of Power Elements. **IEE Opportunities and Advances in International Power Generation**. no. 419. p. 150-153. 1996.
- 71 S. C. Cheng. Uninterruptible Power Supply With AC Sine Wave Output and Energy Recycle Function. Phoenixtec Power Co., Ltd. **U. S. Patent 6,094,363**. 2000.
- 72 W.J. Ho, J.B. Lio, W.S. Feng. Economic UPS structure with phase-controlled battery charger and input-power-factor improvement. **IEEE Applied Power Electronics Conference**. p. 221-226. 1997.
- 73 W.J. Ho, J.B. Lio, W.S. Feng. A Line-Interactive UPS Structure with Built-in Vector-Controlled Charger and PFC. **IEEE Power Electronics and Drive Systems**. p. 127-132. 1997.
- 74 H.-L. Jou, J.-C. Wu. A New Parallel UPS with the Performance of Harmonic Suppression and Reactive Power Compensation. **IEEE Power Electronics Specialists Conference**. p. 1443-1450. 1994.
- 75 S. Rathmann, H. A. Warner. New Generation UPS Technology, The Delta Conversion Principle. **Industry Applications Conference**. Vol.4. Oct. p. 2389-2395. 1996.
- 76 B. H. Kwon, J. H. Choi, T. W. Kim. Improved Single-Phase Line-Interactive UPS. **IEEE Transaction on Industrial Electronics**. Vol. 48. n. 4. Aug. p. 804-811. 2001.
- 77 J.M. Powell, R.W. Baker. Apparatus and Method For Rapid Fault Detection and Transfer in a Utility-Interactive Uninterruptible Power Supply. Liebert

- Corporation, **European Patent EP 1 160 965 A2**, 2001.
- 78 R.C. Fuentes, H. Pinheiro. Non-Isolated Single Phase UPS Based on Step-up Converter. **IEEE Power Electronics Congress**, p. 353-358, 2000.
- 79 K. Hirachi, M. Sakane, S. Niwa, T. Matsui. Development of UPS Using New Type of Circuits. **IEEE Telecommunications Energy Conference**, p. 635-642. 1994.
- 80 D. M. Divan. A New Topology for Single Phase UPS Systems. **IEEE Industry Applications Society Annual Meeting**. p. 931-936. 1989.
- 81 J. Thommes, R.W. Johnson Jr., W. J. Raddi. Uninterruptible Power Supplies With Dual-Sourcing Capability and Methods of Operation Thereof. Powerware Corporation. **US Patent 6,160,722**. 2000.
- 82 P. K. Jain, J. R. Espinoza, H. Jin. Performance of a Single-stage UPS System for Single-Phase Trapezoidal-Shaped AC-Voltage Supplies, **IEEE Transaction on Power Electronics**. Vol. 13. n. 5. Sept. p. 912-923. 1998.
- 83 W.J. Ho, M.S. Lin, W.S. Feng. A New Single-Phase On-line UPS Structure Pre-stage with PFC-and-Boost Converter. **IEEE Power Electronics and Drive Systems**, p. 133-138. 1997.
- 84 G. W. Oughton. Systems and Methods for Producing Standby Uninterruptible Power For AC Loads Using Rectified AC and Battery. Exide Electronics Corporation. **U. S. Patent 6,122,181**. 2000.
- 85 F. Liu, P. Han, L. Vu. Multiple Output uninterruptible Alternating Current Power Supplies for Communications System. Alpha Technologies, Inc. **U. S. Patent 6,288,916,B1**. 2001.
- 86 K. Hirachi, H. Yamamoto, M. Sakane, Y. Tomakuni. Y. Nagai, A Novel

- 3KVA UPS Using a Switch Mode Rectifier. **IEEE Telecommunications Energy Conference**. p. 392-399. 1990.
- 87 J. Y. Lee, Y. M. Chang, F. Y. Liu. A New UPS Topology Employing a PFC Boost Rectifier Cascaded High-Frequency Tri-Port Converter. **IEEE Transaction on Industry, Electronics**. Vol. 46. n. 4. Aug. p. 803-813. 1999.
- 88 H. Pinheiro, P. K. Jain. Comparison of UPS Topologies based on high frequency transformers for Powering the emerging Hybrid Fiber/Coaxial Networks. **IEEE Telecommunications Energy Conference**. p.9 .1999.
- 89 H. Pinheiro, P. K. Jain, G. Joos. UPS topology for Powering Fiber/Coaxial Networks. **IEEE Telecommunications Energy Conference**. p. 505-512, 1998.
- 90 H. Pinheiro, G. Joos, P. Jain. Comparison of UPS for Powering Hybrid Fiber/Coaxial Networks. **IEEE Transactions on Power Electronics**, v. 17, n. 3, p. 389-397, 2002.
- 91 Manual Técnico baterias SH. Disponível em: <www.saturnia-hawker.com.br>. Acesso em: outubro de 2006.
- 92 Disponível em: <<http://www.unicoba.com.br/>>. Acesso em agosto de 2004.
- 93 Disponível em: <http://www.batterycanada.com/UPS_Batteries.asp>. Acesso em agosto de 2004.
- 94 Disponível em: <<http://www.digikey.com/>>. Acesso em agosto de 2004.
- 95 Disponível em: < <http://www.globalsources.com>>. Acesso em agosto de 2004.
- 96 Disponível em: <www.3-circles.com>. Acesso em agosto de 2004.

- 97 Disponível em: < <http://www.abinee.org.br/>>. Acesso em agosto de 2004.
- 98 K. Ogata. **Engenharia de Controle Moderno**. 3^oed. Prentice-Hall. Rio de Janeiro. 1997.

Apêndice A

Fontes Ininterruptas de Energia

A.1. Introdução

Os sistemas ininterruptos de energia têm se popularizado no mundo inteiro devido ao crescente número de cargas críticas. Esse fato deve-se principalmente à utilização em massa de microcomputadores e à explosão da tecnologia digital nos últimos anos.

Atualmente, o mercado mundial de UPSs corresponde a mais de 6 bilhões de dólares por ano, com taxa de crescimento anual esperada de 6,1% [54⁵⁴], demonstrando o potencial desse segmento do mercado; que fez com que muitas indústrias e grupos de pesquisa voltassem seus esforços para desenvolverem UPSs cada vez mais competitivas num mercado globalizado e extremamente agressivo. Nesse sentido, ano após ano, são publicados diversos trabalhos científicos, bem como é requerida uma quantidade considerável de pedidos de patentes envolvendo esse equipamento.

Devido ao rápido crescimento do mercado de UPSs, surgiu a necessidade de classificação e unificação de sua nomenclatura, sendo desenvolvidas diversas normas e recomendações nacionais [55⁵⁵] e internacionais [56⁵⁶], [57⁵⁷], [58⁵⁸] a respeito desse assunto. Mas, até hoje, existem dúvidas e divergências no meio industrial e acadêmico [59⁵⁹], [60⁶⁰], [61⁶¹], quanto sua classificação.

Para tentar solucionar esse problema na classificação e nomenclatura das UPSs, foi criada a norma IEC 62040-3 que, além de classificá-las quanto a sua topologia (*passive standby*, *line-interactive* e *double conversion*), cria um código

⁵⁴ Darnell Group, Uninterruptible Power Supplies: Global Market Forecasts, Emerging Technologies and Competitive Environment - Third Edition. Disponível em: <http://www.darnell.com/services/01-ups_backup.stm> Acesso em: junho 2003.

⁵⁵ Associação Brasileira de Normas Técnicas. **Conversor a Semicondutores - Sistema de Alimentação de Potência Ininterrupta**: EB-2175. Rio de Janeiro. Dezembro. 1991.

⁵⁶ National Electrical Manufacturers Association. Standards Publication. **Uninterruptible Power Systems**: PE 1. Washington. 1992.

⁵⁷ Institute of Electrical and Electronics Engineers. **Emergency and Standby Power Systems for Industrial and Commercial Applications** (Orange book): Std 446-1995. Nova York. Dezembro. 1995.

⁵⁸ International Electronitechnical Commission. **Method of specifying the performance and test requirements**: IEC 62040-3. Março. 2001.

⁵⁹ W. Sölter. A New International UPS Classification by IEC 62040-3, **IEEE Telecommunications Energy Conference**. p. 541-544. 2002.

⁶⁰ J. P. Beuadet, J. N. Fiorina, O. Pinon. UPS Topologies and Standards. Disponível em <<http://www.mgeups.com/techinfo/techpap/articles/0248-e.pdf>> Acesso em novembro de 2002.

⁶¹ S. Karve. Three of a kind [UPS topologies, IEC standard]. **IEE Review**. V. 46. Março. p. 27 -31. 2000.

que contém as informações sobre a qualidade da forma de onda gerada pela UPS; o que facilita a compreensão das características de cada uma delas. Esse código contém informações tais como: dependência da tensão de saída com a frequência e tensão de entrada, forma de onda da tensão de saída, tempo de resposta para transição entre diferentes modos de operação e degraus de carga.

O diagrama básico de uma UPS *double conversion* é visto na Figura A. 1, sendo composto por: um retificador/carregador de baterias, um banco de baterias e um inversor; o qual alimenta a carga crítica. A principal característica desse tipo de UPS é a dupla conversão de energia, onde a carga crítica não é alimentada diretamente pela rede pública.

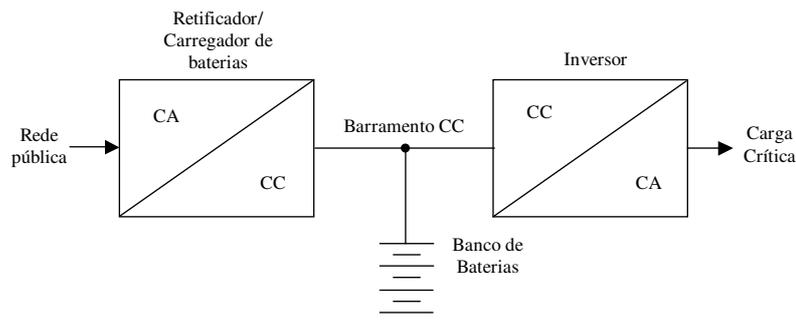


Figura A. 1. Diagrama de uma UPS *double conversion*.

A função do retificador/carregador é de transformar a forma de onda CA, da entrada, em CC (barramento CC). Este nível de tensão é utilizado para recarregar o banco de baterias e também como fonte de energia para o inversor, o qual gera a forma de onda CA requerida pela carga crítica. O banco de baterias é a fonte secundária de energia, o qual mantém o barramento CC em eventuais falhas de rede pública. Nesses sistemas ininterruptos de energia, as baterias correspondem a uma parte importante dos custos do sistema [62⁶²].

⁶² B. Essig, G. Braun. Selecting Batteries for Uninterruptible Power Supply Systems. **Applied Power Electronics Conference**. p. 642-645. 1991.

A flexibilidade na escolha da tensão do banco de baterias torna possível reduzir o número de unidades que o compõem para uma desejada autonomia, possibilitando, assim, a redução do custo. Dessa forma, torna-se indispensável a adequação da tensão do banco de baterias para o nível de tensão requerido pela carga (estágio de saída), sendo necessária a inclusão de um conversor responsável pela interface entre as baterias e o barramento CC.

A vida útil e a capacidade da bateria dependem de diversos fatores, tais como regime de carga e descarga, manutenção, temperatura e idade. Dentre esses fatores, o regime de carga e descarga apresenta a maior influência na vida útil e na capacidade da bateria [63⁶³]. A escolha do método de carga mais adequado depende principalmente do tipo de bateria e de sua aplicação. Para o caso das baterias de chumbo-ácido, livres de manutenção, utilizadas neste trabalho, o método mais adequado é o IU (um nível de corrente e um nível de tensão) [64⁶⁴] e [65⁶⁵]. Além disso, para não abreviar a vida útil dessas baterias, deve-se recarregar as mesmas com corrente e tensão com pequenas ondulações, tanto de alta (frequência de chaveamento) como de baixa frequência (frequência de rede e seus múltiplos) [66⁶⁶]. Assim sendo, o conversor, que faz a interface do barramento CC e do banco de baterias, tem um papel fundamental na recarga e na utilização da energia disponível nas baterias para não abreviar a sua vida útil e manter a máxima capacidade das mesmas.

⁶³ D.G. Vutetakis, H.Wu. Battelle. The effect of Charge Rate and Depth of Discharge on the Cycle Life of Sealed Lead-Acid Aircraft Batteries. **IEEE 35th International Power Sources Symposium**. p. 103-105. 1992.

⁶⁴ T. Suntio. A Novel Method to Ensure Full Recharge of a VRLA Battery String. **IEEE International Telecommunications Energy Conference**. p. 755-760. 2000.

⁶⁵ W. Fischer. **Stationary Lead-Acid Batteries An Introductory Hand Book**. Hoppecke batterien, 1994.

⁶⁶ H.A. KIEHNE. **Battery Technology Handbook**. Dekker. 1989.

Para o perfeito funcionamento de uma UPS, é indispensável um bom sistema de controle e de gerenciamento. Isso porque uma UPS é composta de diversos subsistemas (conversores), cada um deles apresentando suas próprias especificações. Desse modo, o projeto do sistema de controle é realizado individualmente para os subsistemas, sendo o sistema de gerenciamento o responsável por garantir a simbiose entre eles.

Pelo exposto, pode-se verificar a importância e a complexidade de um sistema ininterrupto de energia, em especial a *double conversion*. Portanto, esse sistema foi o escolhido para se aplicar o princípio de integração e os CACIs. Dessa forma, este trabalho irá contribuir para a melhoria das UPSs, reduzindo seu volume e peso com o menor custo adicional possível a fim de torná-lo mais competitivo e atrativo industrialmente.

Nesse apêndice, serão apresentadas a classificação, principais topologias, análise do estágio de entrada e do banco de bateria. Inicialmente, serão apresentados os principais distúrbios presentes nas redes públicas de energia que as UPSs devem minimizar e/ou eliminar.

A.2. Principais Distúrbios na Rede Pública de Energia

A energia elétrica fornecida pelas concessionárias, em no país, apresenta pouca qualidade, principalmente devido ao tamanho e complexidade do sistema de distribuição, como também ao baixo investimento na melhoria desse sistema nos últimos anos.

Assim sendo, o uso de UPSs torna-se necessário em diversas aplicações, isto porque existem diversos tipos de distúrbios presentes na rede pública de

energia, os quais interferem no funcionamento da maioria dos equipamentos industriais, comerciais e residenciais. Esses distúrbios podem causar o mau funcionamento e/ou danificar permanentemente os equipamentos mais sensíveis. Os principais distúrbios serão apresentados e explicados de forma sucinta [67⁶⁷] a seguir.

A.2.1 Transitórios

Os distúrbios transitórios caracterizam-se por mudanças bruscas de tensão ou de corrente no sistema de alimentação. Esse tipo de distúrbio é comumente chamado de *surge*. As principais causas de transitórios na rede são descargas atmosféricas e a energização de grandes bancos de capacitores.

A.2.2 Variações de Tensão de Longa Duração

São variações no valor eficaz da tensão de alimentação superior ou inferior ao seu valor nominal, com duração superior a um minuto; sendo chamadas de sobretensão e subtensão. As principais causas das variações de longa duração estão relacionadas às variações de carga, bem como comutação de grandes bancos de capacitores.

Quando ocorre uma ausência na tensão da rede, ou mesmo uma subtensão abaixo de 0,1 *pu* por mais de um minuto, caracteriza-se uma interrupção de longa duração também chamada de *outage*.

A.2.3 Variações de Tensão de Curta Duração

São variações no valor eficaz da tensão de alimentação superior ou inferior ao seu valor nominal, com duração inferior a um minuto, sendo chamadas

⁶⁷ J.A. Oliver, R. Lawrence, B.B. Banerjee. How to Specify Power-Quality-Tolerant Process Equipment. **IEEE Industry Applications Magazine**. Vol. 8, No. 5, setp. p. 21-30. 2002.

de *swell* e *sag*, respectivamente. Variações no valor eficaz da tensão de alimentação de 0,1 a 0,9 *pu* caracterizam uma *sag* e variações de 1,1 e 1,8 *pu* caracterizam uma *swell*. As principais causas de *sag* são a energização de cargas pesadas ou a partida de grandes motores. Já as causas de *swell* são a desenergização de cargas pesadas ou a energização de grandes bancos de capacitores. Também são consideradas interrupções as quedas de tensão abaixo de 0,1 *pu* por um período de tempo inferior a um minuto.

A.2.4 Distorção na Forma de Onda

Um dos principais fatores que medem a qualidade da forma de onda de rede é sua distorção, que idealmente deveria ser uma senoide. Porém, com o elevado número de cargas não lineares, tais como retificadores controlados e conversores estáticos, que geram elevados níveis de conteúdo harmônico de corrente; os quais por sua vez, devido à presença da impedância da linha, provocam distorções na forma de onda da tensão.

Os ruídos relacionados à EMI e interferências de rádio frequência (RFI) também causam distorções na tensão de alimentação, sendo causadas tipicamente por transmissores de rádio e conversores estáticos que operam em alta frequência.

A.2.5 Flutuação de Tensão

Flutuações de tensão caracterizam-se por variações contínuas ou aleatórias na amplitude da tensão de alimentação, as quais se situam entre 0,9 a 1,1 *pu*. Um exemplo de flutuação de tensão é o *flicker*, causado principalmente pela operação de fornos a arco.

Os distúrbios da rede de alimentação podem ser minimizados através de filtros passivos ou filtros ativos. Dessa forma, a qualidade de energia da rede é

melhorada; contudo, as interrupções no fornecimento de energia de longa duração não são eliminadas através dos referidos filtros. Sendo assim, o uso de UPSs se torna indispensável quando a carga crítica não pode ser desligada. Outra grande vantagem das UPSs é que elas minimizam, e em muitas topologias eliminam, todos os problemas presentes na rede de alimentação citados anteriormente; ou seja, a carga não é afetada pelas distorções presentes na rede de alimentação.

A.3. Tipos de UPS

Dentre as diversas configurações existentes de UPS, pode-se dividi-las em três grandes grupos [58]-[61]: *passive standby (off-line)*, *line-interactive* e *double conversion (on-line)*.

As UPSs *passive standby* apresentam somente um estágio de conversão de energia, onde normalmente a energia é diretamente transferida da rede pública para a carga. Somente quando ocorrer uma falha na rede pública é que um elemento armazenador de energia, geralmente baterias, irá fornecer energia para a carga. Nesse tipo de UPS, o inversor é conectado em paralelo à rede pública.

Nas UPSs *line-interactive*, o inversor é conectado em paralelo à entrada CA, atuando em uma possível falha no fornecimento de energia, bem como mantendo a carga do banco de baterias. O inversor interage com a linha (rede pública) para diminuir, elevar, ou substituir a energia, conforme requerida pela carga crítica.

As UPSs *double-conversion* caracterizam-se por dois estágios de conversão de energia, ou seja, primeiramente a energia CA da rede pública é convertida em CC e, posteriormente, é transformada em CA e entregue à carga.

Nesse tipo de UPS, o inversor é conectado em série entre a rede pública e a carga, assim, a energia para a carga flui continuamente pelo inversor.

Os três grupos de UPS citados anteriormente podem ser isolados da rede pública através de um transformador (de alta ou baixa frequência), conforme a necessidade da carga e/ou do cliente (comprador do equipamento).

A.3.1 UPS *Passive Standby*

As UPSs do tipo *passive standby* são as mais simples, pois a energia é entregue a carga diretamente rede pública (modo normal), somente o seu inversor entrando em operação quando houver uma falha na rede (modo *backup*), conforme é mostrado na Figura A. 2. Esse tipo de UPS apresenta fácil projeto, maior eficiência e menor custo, se comparada com as demais UPSs.

É importante salientar que a tensão/frequência de saída dessas UPS são dependentes da tensão/frequência da rede pública, apresentando um tempo de transferência relativamente grande entre os diferentes modos de operação.

Conforme exemplificado na Figura A. 2, essa UPS é constituída basicamente por um carregador de baterias, um inversor e o banco de baterias, podendo conter também um filtro/condicionador. Outro fator que reduz os custos do sistema é o fato de o carregador de baterias não apresentar a mesma especificação de potência do inversor. Sendo o carregador de baterias dimensionado apenas em função do nível de tensão do banco de baterias, do modelo das mesmas e do tempo de carga desejado.

Assim, esse tipo de UPS é um compromisso entre um nível aceitável de proteção contra distúrbios e o custo. As UPSs *passive standby* são comumente utilizadas em baixas potências (< 2 kVA) [60].

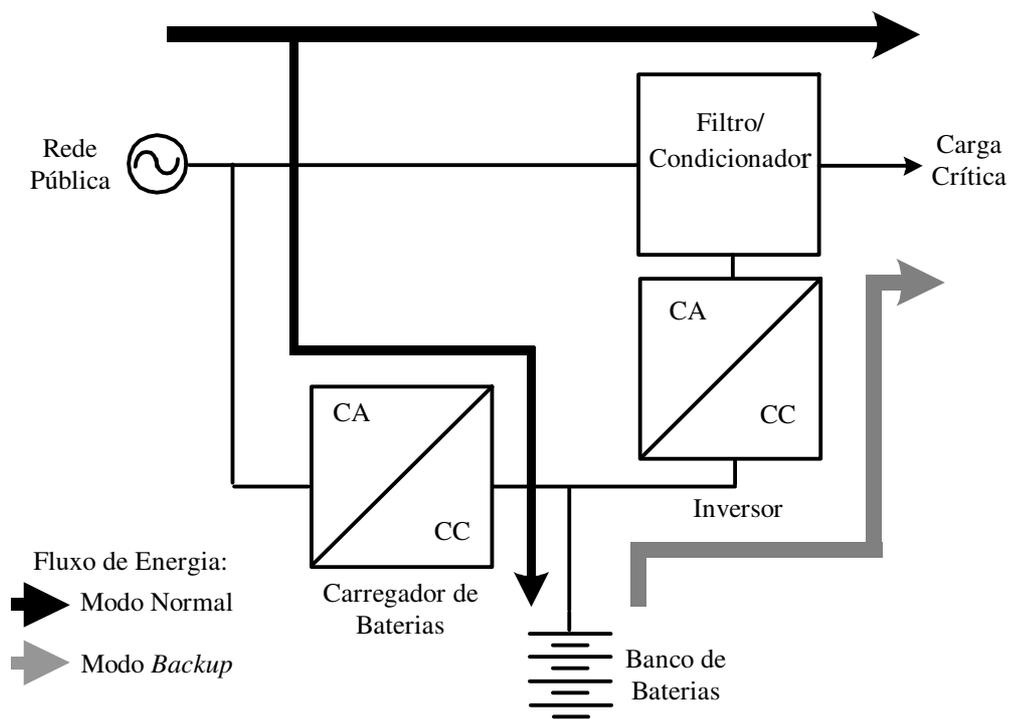


Figura A. 2. Configuração básica de uma UPS *passive standby*.

A.3.1.1 Topologias de UPS *passive-standby*

Com o objetivo de melhorar a qualidade no fornecimento de energia a cargas críticas, com baixo custo, diversas topologias foram concebidas e estão sendo utilizadas no meio industrial, sendo algumas delas descritas a seguir.

Em [68⁶⁸], é apresentada a configuração de uma UPS isolada através de um transformador de baixa frequência, conforme é mostrada na Figura A. 3. Esse tipo de UPS é comumente chamada de UPS ferroressonante. No modo normal de operação dessa UPS, a rede pública alimenta a carga crítica através do transformador. Em caso de falha da rede pública, o fluxo de potência é transferido

⁶⁸ F. Mekanik. Inverter/Charger Circuit for Uninterruptible Power Supplies. Alpha Technologies. Inc. U. S. Patent 5,760,495. 1998.

para o inversor *half-bridge*. O filtro formado pelo capacitor C_f e pelo transformador ferroressonante mantém a carga energizada durante o tempo de transferência entre os modos de operação. Esse inversor também é responsável pelo processo de carga do banco de baterias durante o modo normal. Destaca-se nessa topologia o reduzido número de semicondutores e a flexibilidade na escolha do nível de tensão do banco de baterias. Por outro lado, o volume e o peso da UPS são elevados pela utilização do transformador ferroressonante.

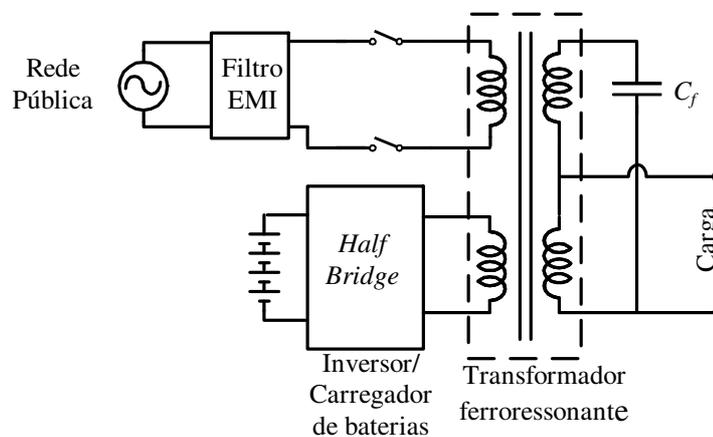


Figura A. 3. Topologia de uma UPS *passive-standby* utilizada na patente da Alpha Technologies, Inc. [68].

Outra configuração similar à utilizada na referência [68] é vista na Figura A. 4, a qual também utiliza um transformador ferroressonante. O inversor nessa topologia é do tipo *full-bridge* e o carregador de baterias é um conversor CA-CC de baixa potência, ligado diretamente à rede pública de energia. Essa topologia apresenta melhor desempenho que a anterior às custas do aumento do número de semi-condutores, o que eleva seu custo e é utilizada em potências superiores a topologia apresentada em [68].

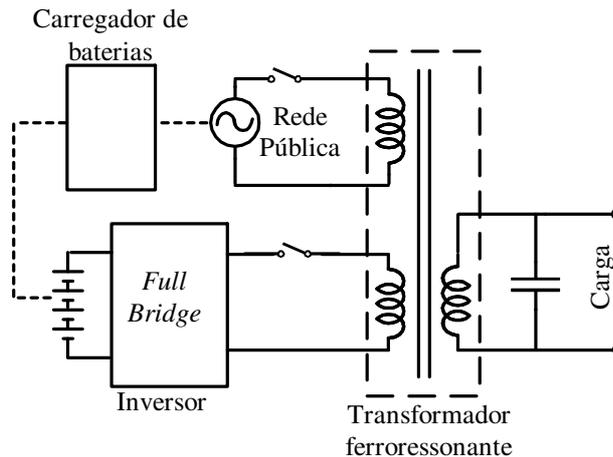


Figura A. 4. Topologia da UPS *passive standby* apresentada em [69⁶⁹].

Uma das configurações de UPS *passive standby*, onde a carga não é isolada da rede pública, é mostrada na Figura A. 5. A mesma é composta por um inversor *full-bridge* e pelo banco de baterias, o qual é isolado da rede pública e da carga através de um transformador de baixa frequência. O carregador de baterias resume-se a um transistor (T_{sw}), operando na região linear para controlar o nível da corrente de carga.

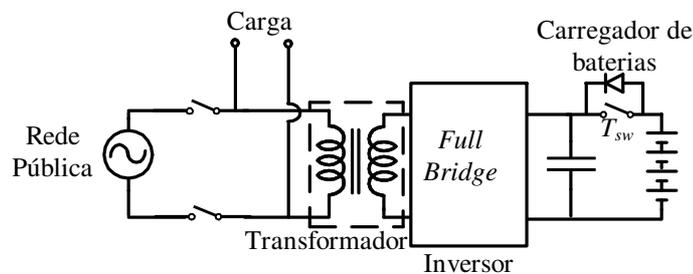


Figura A. 5 Topologia da UPS *passive standby* apresentada em [70⁷⁰].

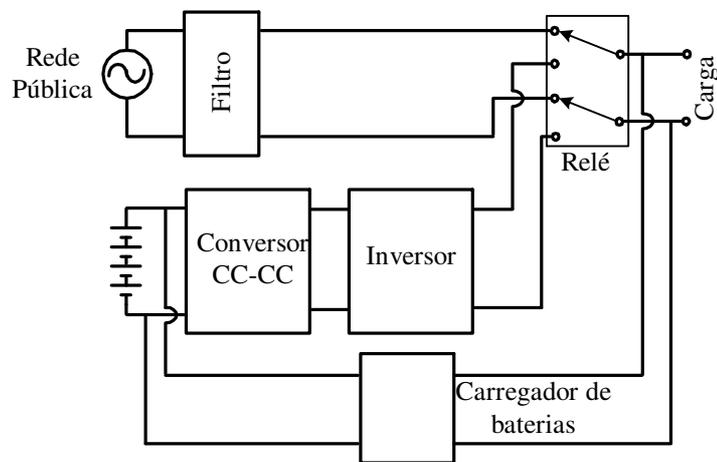
Uma outra configuração de UPS *passive standby*, onde apenas o banco de baterias é isolado da rede e da carga crítica, é vista na Figura A. 6 [71⁷¹],

⁶⁹ H. Pinheiro, P. K. Jain, G. Joós. A Comparison of UPS for Powering Hybrid Fiber/Coaxial Networks. **IEEE Transaction. on Power Electronics**. Vol. 17. n. 3. May. p. 389-397. 2002.

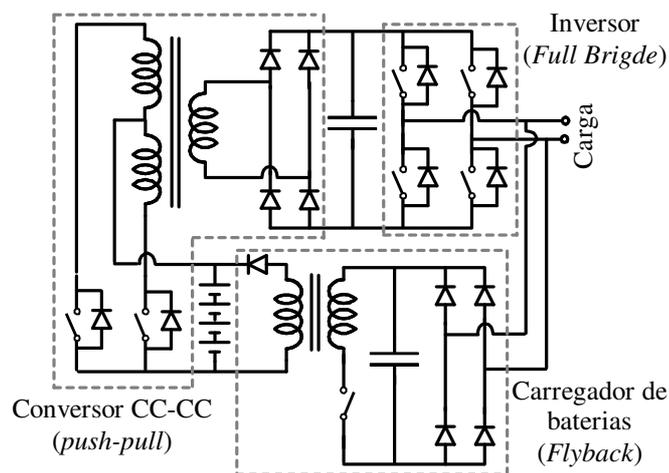
⁷⁰ S.A. Hamed, Y. Al-Shiboul. Off-Line UPS System With Optimum Utilization of Power Elements. **IEE Opportunities and Advances in International Power Generation**. no. 419. p. 150-153. 1996.

⁷¹ S. C. Cheng. Uninterruptible Power Supply With AC Sine Wave Output and Energy Recycle Function. Phoenixtec Power Co., Ltd. **U. S. Patent 6,094,363**. 2000.

funcionando da seguinte maneira: durante o modo normal, a rede pública alimenta diretamente a carga crítica através do filtro e do relé mostrados na Figura A. 6. Quando ocorre uma falha na rede pública, o banco de baterias alimenta a carga através do conversor CC-CC e do inversor. Essa topologia apresenta volume reduzido, pois os transformadores presentes são de alta frequência. Entretanto, o seu custo é elevado pelo número de semicondutores utilizados, além do fato de ter baixo rendimento pela operação em alta frequência.



(a)



(b)

Figura A. 6. Topologia da UPS *passive standby* utilizada na patente da Phoenixtec Power Co., Ltd [71]: (a) diagrama de bloco e (b) circuito elétrico equivalente.

As topologias de UPSs *passive standby* apresentadas e as utilizadas na indústria possuem flexibilidade na escolha do nível de tensão do banco, pois são UPSs de baixa potência onde o banco de baterias corresponde a mais da metade dos custos, peso e volume do sistema. Desse modo, o projeto correto do banco de baterias, através da escolha do nível de tensão do mesmo, tem um profundo impacto no custo, peso e volume das UPSs.

A.3.2 UPS *Line Interactive*

A operação das UPSs *line interactive* é muito semelhante à *passive standby*, porém, durante a sua operação normal, a rede pública fornece energia para a carga e o inversor está operando para condicionar a tensão de saída e/ou carregar o banco de baterias, conforme ilustrado na Figura A. 7. O termo UPS *line-interactive* provém do fato de o inversor interagir com a linha (rede pública) para diminuir, elevar, ou substituir a energia, conforme requerido pela carga crítica. Além disso, o tempo de transferência do modo normal para o modo *backup*, e vice-versa, é reduzido se comparado com a UPS *passive standby*.

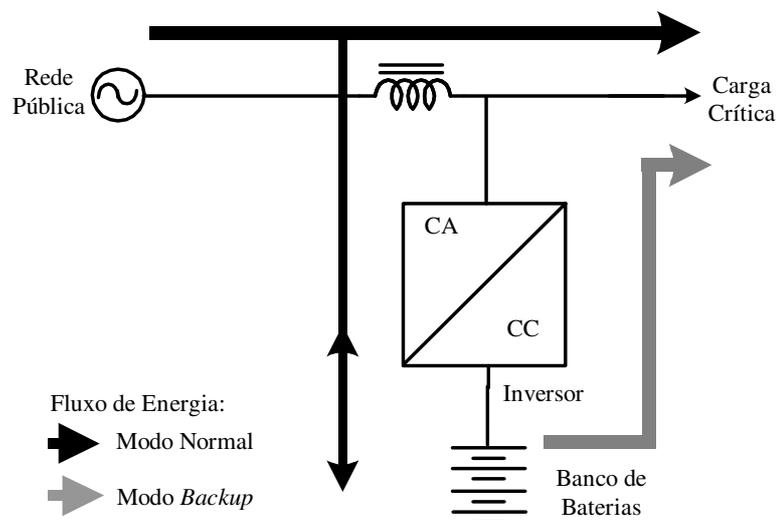


Figura A. 7. Configuração básica de uma UPS *line interactive*.

Deve-se destacar que esse tipo de UPS nada mais é que um filtro ativo em série e/ou paralelo, com capacidade de armazenagem de energia para alimentar a carga em períodos de falha de rede pública.

A.3.1.1 Topologias de UPS *line-interactive*

Na literatura, são citadas diversas topologias de UPSs *line interactive*, sendo muitas delas oriundas dos filtros ativos. Algumas UPSs utilizam o princípio da compensação paralela, e outras, o princípio da compensação série e paralela, algumas delas são apresentadas a seguir.

Em [72⁷²] e em [73⁷³], é utilizado um conversor *half-bridge* ligado em paralelo com a rede pública, o que pode ser observado na Figura A. 8. Essa topologia é capaz de compensar reativos e realizar a correção do fator de potência na presença da rede pública e alimentar a carga através do inversor em eventuais falhas da mesma. Nessa topologia, o banco de baterias é de alta tensão, o que eleva o custo, peso e volume do mesmo, tornando-a praticamente inviável de ser utilizada em um projeto industrial. A vantagem dessa topologia está no fato de a mesma utilizar um reduzido número de semicondutores.

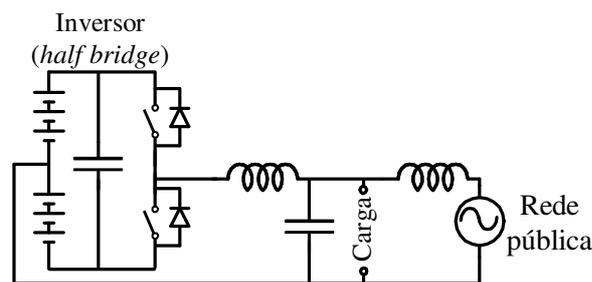


Figura A. 8. Topologia da UPS *line interactive* apresentada em [72].

⁷² W.J. Ho, J.B. Lio, W.S. Feng. Economic UPS structure with phase-controlled battery charger and input-power-factor improvement. **IEEE Applied Power Electronics Conference**. p. 221-226. 1997.

⁷³ W.J. Ho, J.B. Lio, W.S. Feng. A Line-Interactive UPS Structure with Built-in Vector-Controlled Charger and PFC. **IEEE Power Electronics and Drive Systems**. p. 127-132. 1997.

Em [74⁷⁴], é utilizada uma topologia similar à anterior, porém o inversor é um *full-bridge*. O banco de baterias apresenta menor tensão que a topologia anterior, no entanto, ainda não há flexibilidade na escolha do seu nível de tensão. As demais características citadas anteriormente são mantidas.

Na Figura A. 9, pode ser observado o diagrama de blocos da UPS que deu nome ao princípio da conversão Delta [75⁷⁵], baseada no princípio dos filtros ativos série e paralelo. O conversor paralelo é responsável por regular a tensão de saída e pelo modo *backup* (processa 100% da potência de saída durante o modo *backup*). Por sua vez, o conversor série é responsável pela correção do fator de potência, compensação das diferenças entre a tensão de saída da UPS e a tensão da rede, e pelo processo de carga do banco de baterias (esse conversor processa apenas 20% da potência nominal). A possibilidade da escolha do nível de tensão do banco de baterias fica ligada à topologia do inversor principal. Esse conversor deve ser capaz de ajustar a tensão do banco de baterias para o nível requerido pela carga.

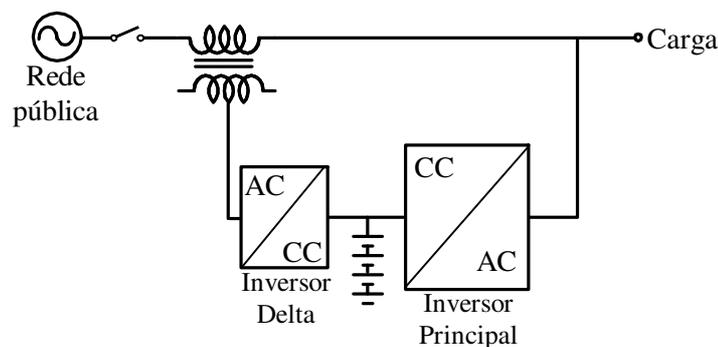


Figura A. 9. Configuração da UPS *line interactive* apresentada em [75].

⁷⁴ H.-L. Jou, J.-C. Wu. A New Parallel UPS with the Performance of Harmonic Suppression and Reactive Power Compensation. **IEEE Power Electronics Specialists Conference**. p. 1443-1450. 1994.

⁷⁵ S. Rathmann, H. A. Warner. New Generation UPS Technology, The Delta Conversion Principle. **Industry Applications Conference**. Vol.4. Oct. p. 2389-2395. 1996.

Variações topológicas da configuração proposta em [75] são apresentadas em [76⁷⁶] e [77⁷⁷], utilizando-se os conversores *push-pull* e *half-bridge*, respectivamente em cada referência.

Em [78⁷⁸], é apresentada uma topologia de UPS *line-interactive*, baseada em um conversor bidirecional, conforme exemplificado na Figura A. 10. Essa topologia de UPS regula a tensão da saída e realiza a PFC na presença de rede pública, e mantendo a carga nos períodos de falha na rede pública. Observa-se também a existência da flexibilidade na escolha do nível de tensão do banco de baterias.

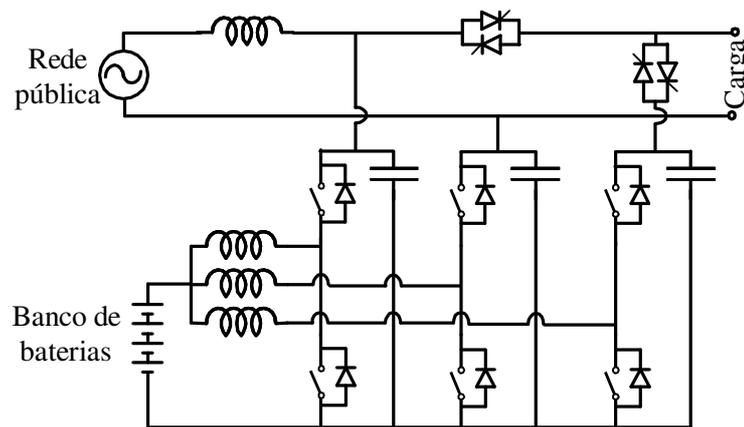


Figura A. 10. Topologia de uma UPS *line interactive* apresentada em [78].

A.3.3 UPS *double conversion*

As UPSs *double conversion* são as que apresentam a maior proteção e qualidade na energia fornecida para a carga crítica, devido ao fato de que o inversor é colocado em série entre a rede e a carga. Assim, a energia que é entregue à carga

⁷⁶ B. H. Kwon, J. H. Choi, T. W. Kim. Improved Single-Phase Line-Interactive UPS. **IEEE Transaction on Industrial Electronics**. Vol. 48. n. 4. Aug. p. 804-811. 2001.

⁷⁷ J.M. Powell, R.W. Baker. Apparatus and Method For Rapid Fault Detection and Transfer in a Utility-Interactive Uninterruptible Power Supply. Liebert Corporation, **European Patent EP 1 160 965 A2**, 2001.

⁷⁸ R.C. Fuentes, H. Pinheiro. Non-Isolated Single Phase UPS Based on Step-up Converter. **IEEE Power Electronics Congress**, p. 353-358, 2000.

será sempre processada pelo inversor livre das imperfeições e distúrbios da rede pública. Podendo-se destacar as seguintes características: independência da tensão/frequência de saída com relação à tensão/frequência de entrada; possibilidade de tempo de transferência nulo entre modos de operação e a possibilidade de sintetizar diferentes tipos de forma de onda de tensão de saída, entre outras.

A configuração básica de uma UPS *double conversion* é apresentada na Figura A. 11 - sendo composta por um retificador/carregador de baterias, um banco de baterias e um inversor. Nessa configuração, o retificador/carregador de baterias é projetado para a potência nominal da carga mais a potência requerida no processo de carga do banco de baterias, o que eleva o custo quando comparada com a *passive standby*.

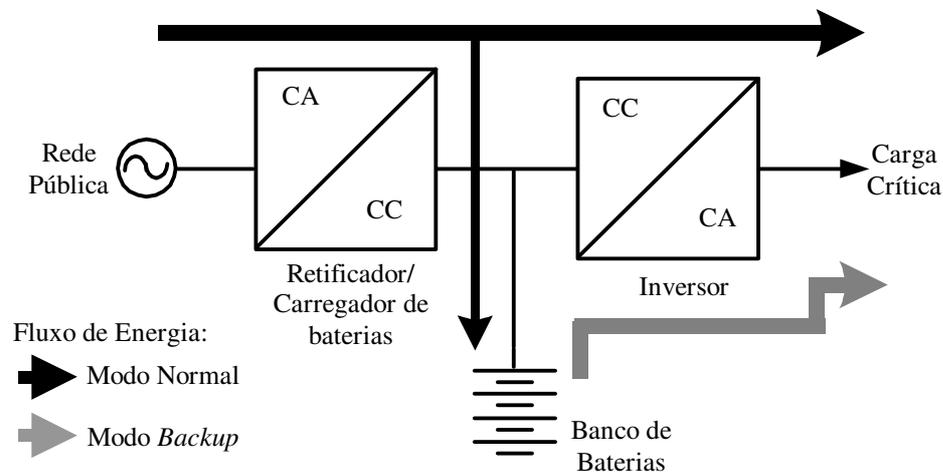


Figura A. 11. Configuração básica de uma UPS *double conversion*.

Para aumentar a confiabilidade dessas UPSs, geralmente é incluído um caminho alternativo para o fluxo principal de potência denominado de *bypass* (Figura A. 12), que em caso de falha da UPS, ou em períodos de manutenção da mesma, a carga crítica é suprida diretamente pela rede pública. Fazendo-se necessária também

a inclusão de uma chave de transferência, acionada automaticamente e/ou manualmente. Com a inclusão do *bypass* e da chave da transferência, o custo total da UPS aumenta em aproximadamente 10%, no entanto o sistema torna-se de 8 a 10 vezes mais confiável [57].

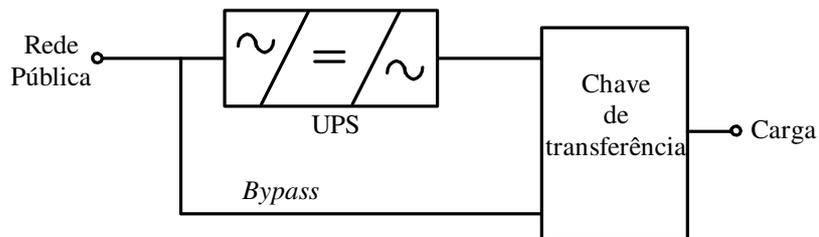


Figura A. 12. UPS com *bypass* e chave de transferência.

Por outro lado, com a inclusão de módulos de UPSs redundantes, conforme Figura A. 13, aumenta-se significativamente a confiabilidade e, praticamente, elimina-se a possibilidade da carga crítica vir a ser suprida diretamente pela rede pública. Logo, se houver uma falha em um dos módulos ou em uma manutenção rotineira, a carga é transferida para o módulo redundante sem modificar a qualidade da energia fornecida à carga.

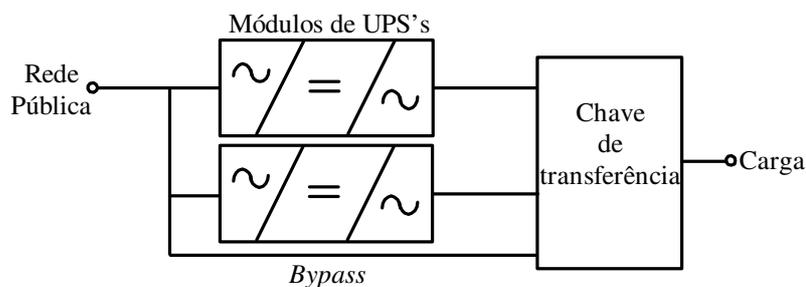


Figura A. 13. UPS com módulos redundantes.

Contudo, o aumento da confiabilidade e da qualidade no fornecimento da energia à carga crítica está diretamente ligado ao aumento dos custos do sistema. Portanto, existe um compromisso entre a confiabilidade e o custo, além de que o fato da dupla conversão de energia, durante a operação normal da UPS, reduz seu rendimento.

Devido as suas inúmeras vantagens, as UPSs *double conversion* são largamente utilizadas para a proteção de cargas críticas em maiores níveis de potência ou cargas especiais; independentes da faixa de potência.

A.3.3.1 Topologias de UPS *double conversion*

As UPSs *double conversion* são o grupo de UPS onde está concentrado o maior número de diferentes configurações de UPSs. Esse fato deve-se ao maior grau de confiabilidade e qualidade, exigida pelo tipo de UPS, o que levou os pesquisadores e as indústrias a buscarem diferentes configurações, capazes de atender esse elevado nível de exigência.

Devido ao grande número de configurações dessas UPSs, esta seção será dividida em duas partes: a primeira tratará apenas das UPSs não isoladas e a segunda das UPSs onde a carga é isolada da rede pública.

A.3.1.1.1 UPS *double conversion* não isoladas

Na presente seção, são apresentadas algumas das principais topologias de UPS *double-conversion* não-isoladas, com suas principais características.

Na Figura A. 14(a) [79⁷⁹], é apresentada uma UPS não-isolada composta por um conversor *half-bridge* (retificador/carregador de baterias), pelo barramento CC, seguido de outro conversor *half-bridge* (inversor). Essa topologia realiza a PFC com o banco de baterias apresentando alta tensão, ou seja, não existe flexibilidade na escolha de sua tensão, utilizando-se um filtro de terceira ordem na entrada. No mesmo trabalho, os autores propõem a utilização de um conversor bidirecional (Figura A. 14(b)), para a redução da tensão do banco de baterias e,

⁷⁹ K. Hirachi, M. Sakane, S. Niwa, T. Matsui. Development of UPS Using New Type of Circuits. **IEEE Telecommunications Energy Conference**, p. 635-642. 1994.

conseqüentemente, a redução do número de baterias ligadas em série. Por outro lado, o procedimento de projeto do conversor bidirecional não é uma tarefa trivial, pois, em alguns momentos, ele opera como *buck* (carga do banco de baterias), e em outros como *boost* (modo *backup*), processando diferentes níveis de potência [48]. Uma importante característica dessa topologia é que o terra da rede é comum ao da carga.

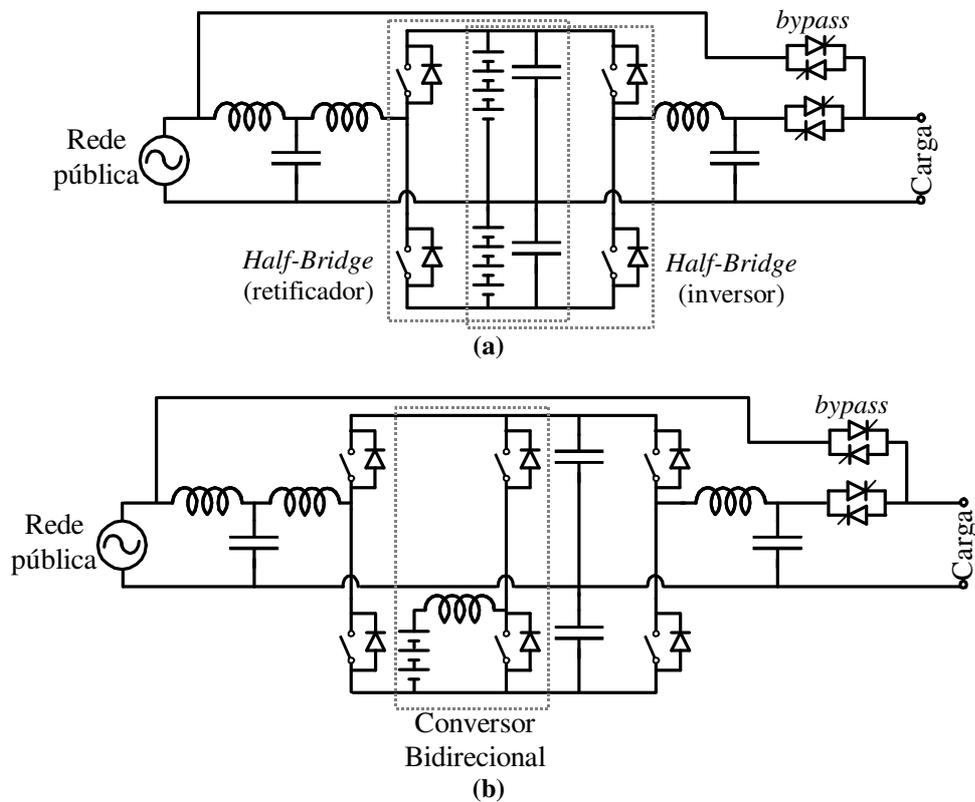


Figura A. 14. Topologia da UPS *double conversion* não-isolada apresentada em [79]: (a) Banco de baterias de alta tensão; (b) banco de baterias de baixa tensão.

Outra topologia não-isolada é apresentada na Figura A. 15 [80⁸⁰], a qual apresenta reduzido número de semicondutores. Essa UPS é composta por uma ponte semicontrolada, seguida de um conversor *full-bridge*. O braço central é comum para ambos conversores. Como a anterior, essa topologia também apresenta

⁸⁰ D. M. Divan. A New Topology for Single Phase UPS Systems. **IEEE Industry Applications Society Annual Meeting**. p. 931-936 1989.

o terra comum entre a carga e a rede pública; realiza PFC e não apresenta flexibilidade na escolha da tensão do banco de baterias. Uma das desvantagens dessa topologia se deve fato de todas as ondulações presentes em seu barramento CC serem absorvidas pelo banco de baterias, ocasionando a redução de sua vida útil. Para se ter flexibilidade na escolha do nível de tensão do mesmo, o autor propõe a utilização de um conversor bidirecional, semelhante ao apresentado na Figura A. 14(b), e também um outro circuito que, com apenas mais um interruptor, consegue operar com o banco de bateria em tensão reduzida [80].

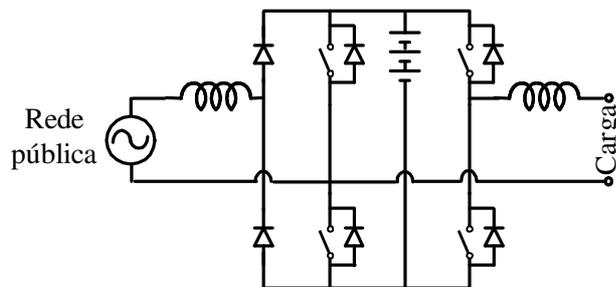


Figura A. 15. Topologia da UPS *double conversion* não-isolada apresentada em [80].

A Figura A. 16 [81⁸¹] apresenta a topologia da UPS, utilizada na patente de propriedade da empresa Powerware Corporation. Em seu modo normal de operação, a carga crítica é suprida através dos conversores AC/CC (*half-bridge* composto por Q_1 , Q_2 , C_1 e C_2) e CC/CA (*half-bridge* composto por Q_3 , Q_4 , C_1 e C_2). A carga das baterias é realizada através de outro conversor *half-bridge* (composto por Q_5 , Q_6 , C_1 e C_2). O modo *backup* é realizado pelo conversor CC/CA não especificado, tendo sua forma de onda de saída retificada pela ponte de diodos

⁸¹ J. Thommes, R.W. Johnson Jr., W. J. Raddi. Uninterruptible Power Supplies With Dual-Sourcing Capability and Methods of Operation Thereof. Powerware Corporation. **US Patent 6,160,722**. 2000.

formada por D_1 , D_2 e pelos diodos intrínsecos dos interruptores Q_5 e Q_6 . Conforme observado nessa topologia, o banco de baterias é de baixa tensão, sendo isolado por um transformador de alta frequência. Por fim, o terra da carga é comum ao terra da rede pública.

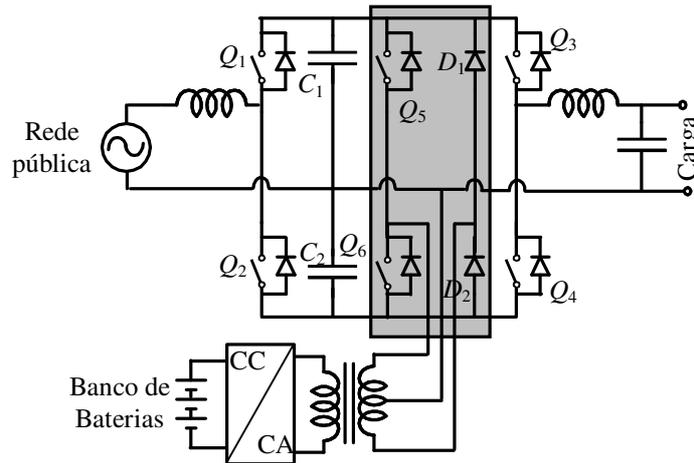


Figura A. 16. Topologia da UPS *double conversion* utilizada na patente da Powerware Corporation [81].

A.3.3.1.2 UPS *double conversion* isoladas

As UPSs com isolamento galvânica, entre a rede pública e a carga crítica, podem ser isoladas com transformador de baixa frequência ou de alta frequência. O transformador de baixa frequência é mais volumoso e pesado, porém os custos da eletrônica de potência envolvida são menores. Por outro lado, o transformador de alta frequência é mais leve e menor, contudo os custos são elevados e seu rendimento é reduzido pela operação em alta frequência.

Logo, esta seção será dividida em duas partes para melhor compreensão das topologias a serem apresentadas.

A. UPSs Isoladas com Transformador de Baixa Frequência

Na Figura A. 17, é apresentada uma das UPS mais simples que existem [69], [82⁸²], na qual a rede é retificada por uma ponte de diodos e, posteriormente, invertida por um conversor *full-bridge*; apresentando um transformador de baixa frequência, para se realizar a isolação entre a carga e a rede. O banco de baterias não apresenta flexibilidade na escolha de sua tensão, não sendo isolado da rede pública. O carregador de baterias não foi especificado e essa topologia não realiza a correção do fator de potência.

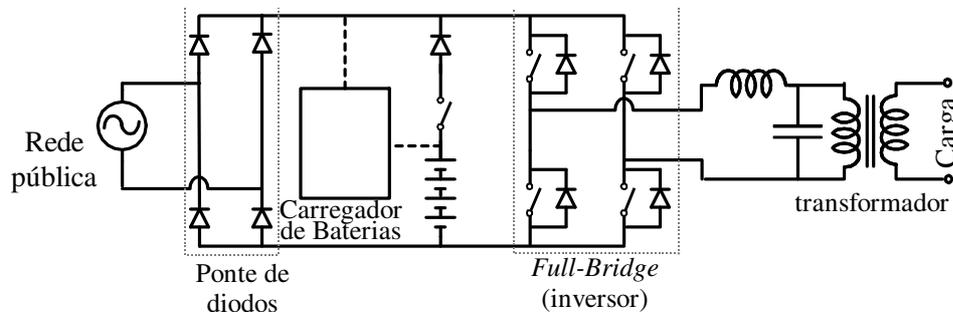


Figura A. 17. Topologia da UPS *double conversion* isolada apresentada em [69].

Na Figura A. 18 [83⁸³] se apresentada outra UPS, a qual é composta por um conversor *boost*, (conversor pré-regulador), e um inversor *push-pull*, utilizando um transformador de baixa frequência, para realizar a isolação entre a carga e a rede. Como nas anteriores, o banco de baterias não é isolado da rede.

O carregador de baterias é um conversor *flyback*, ligado diretamente na rede. O mérito dessa topologia é a dupla função do conversor *boost*, o qual pode operar a partir da rede pública ou do banco de baterias.

⁸² P. K. Jain, J. R. Espinoza, H. Jin. Performance of a Single-stage UPS System for Single-Phase Trapezoidal-Shaped AC-Voltage Supplies, **IEEE Transaction on Power Electronics**. Vol. 13. n. 5. Sept. p. 912-923. 1998.

⁸³ W.J. Ho, M.S. Lin, W.S. Feng. A New Single-Phase On-line UPS Structure Pre-stage with PFC-and-Boost Converter. **IEEE Power Electronics and Drive Systems**, p. 133-138. 1997.

Essa topologia realiza correção do fator de potência (o carregador de baterias deve ser projetado para tal função), apresentando flexibilidade na escolha do nível da tensão de seu banco de baterias. Uma outra vantagem é que os interruptores dos conversores *boost* e *push-pull* apresentam o mesmo terra.

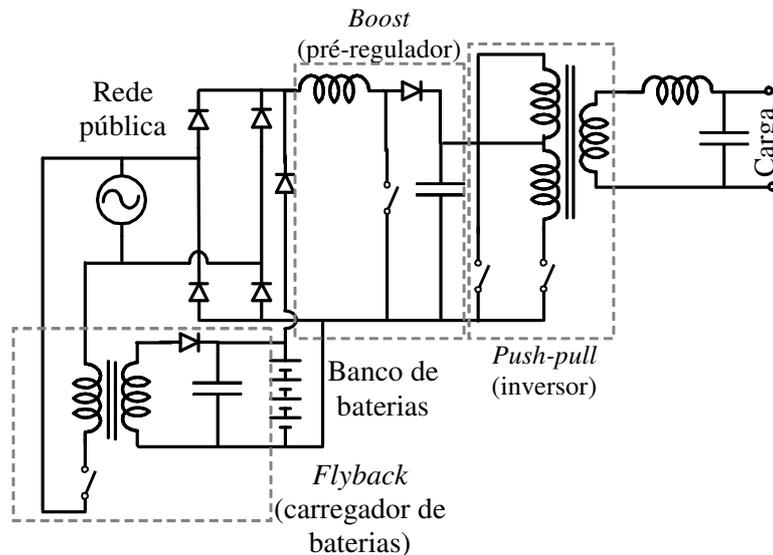


Figura A. 18. Topologia da UPS *double conversion* isolada apresentada em [83].

Em [84⁸⁴], se apresenta um estágio de entrada de uma UPS similar a da Figura A. 18, porém com um retificador em meia ponte na entrada.

B. UPSs Isoladas com Transformador de Alta Frequência

A Figura A. 19 apresenta o diagrama de blocos da UPS, utilizada na patente de propriedade da empresa Alpha Technologies [85⁸⁵]. Essa topologia permite a implementação de múltiplas saídas. Com o seguinte funcionamento: durante o modo normal, a carga crítica é suprida através dos conversores pré-

⁸⁴ G. W. Oughton. Systems and Methods for Producing Standby Uninterruptible Power For AC Loads Using Rectified AC and Battery. Exide Electronics Corporation. U. S. Patent 6,122,181. 2000.

⁸⁵ F. Liu, P. Han, L. Vu. Multiple Output uninterruptible Alternating Current Power Supplies for Communications System. Alpha Technologies, Inc. U. S. Patent 6,288,916,B1. 2001.

regulador (PFC), do conversor DC/CA (*full-bridge*); do transformador isolador, do retificador de saída e dos estágios de saída inversores. No modo *backup*, o caminho do fluxo de potência ocorre no lado primário do transformador, através do banco de baterias e do inversor (sem explicação da topologia utilizada), utilizando o mesmo caminho no lado secundário do transformador do modo normal. O carregador de baterias é ligado na saída do conversor pré-regulador, também sem especificação da topologia.

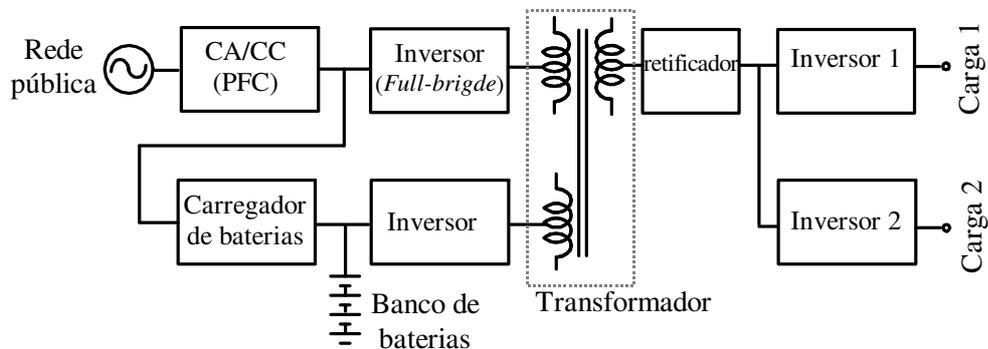


Figura A. 19. Topologia da UPS *double conversion* utilizada na patente de propriedade da empresa Alpha Technologies [85].

A UPS apresentada na Figura A. 20 [86⁸⁶] realiza a correção do fator de potência e é isolada por um transformador de alta frequência. O princípio de funcionamento é o que segue: durante o modo normal, a rede é retificada através de uma ponte retificadora e, posteriormente, transformada em CA a partir do inversor *full-bridge* (PFC). No secundário do transformador, a forma de onda CA é novamente retificada e invertida por outro inversor *full-bridge*. Nessa topologia, o banco de baterias apresenta alta tensão com as ondulações na tensão retificada do secundário do transformador absorvidas pelas baterias. Durante o modo *backup*, o

⁸⁶ K. Hirachi, H. Yamamoto, M. Sakane, Y. Tomakuni, Y. Nagai, A Novel 3KVA UPS Using a Switch Mode Rectifier. **IEEE Telecommunications Energy Conference**. p. 392-399. 1990.

inversor continua a alimentar a carga, porém utiliza as baterias como fonte primária de tensão.

Uma característica importante dessa topologia é que a carga e o banco de baterias ficam isolados da rede, no entanto esse não é isolado da carga.

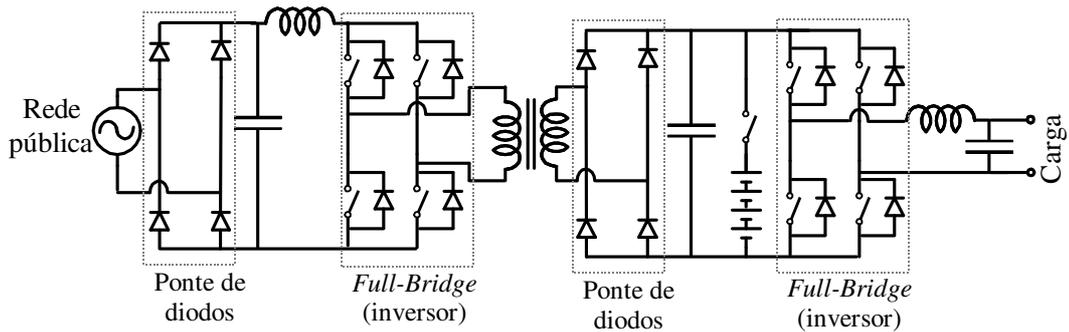


Figura A. 20. Topologia da UPS *double conversion*, apresentada em [86].

Outra UPS onde a carga é isolada da rede por um transformador de alta frequência é apresentada na Figura A. 21. Essa UPS é composta inicialmente por um pré-regulador (conversor *boost*), e em seguida por um inversor ressonante (*full-bridge*). No secundário do transformador, é posicionado o banco de baterias, o qual apresenta baixa tensão. Para o ajuste da tensão do banco de baterias, para o nível requerido pela carga, utiliza-se outro conversor *boost*, seguido de um inversor *full-bridge*.

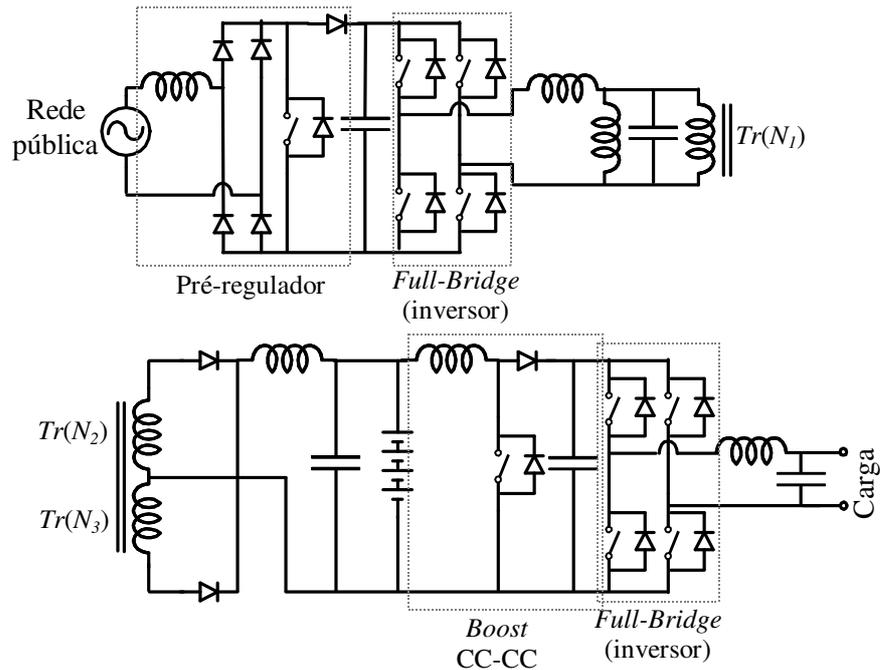


Figura A. 21. Topologia da UPS *double conversion* apresentada em [69].

A seguir serão apresentadas as topologias de UPSs que tradicionalmente são denominadas de *tri-port*, as quais apresentam isolamento galvânica entre a rede, carga e banco de baterias.

Em [87⁸⁷], conforme Figura A. 22, apresenta-se uma UPS (*tri-port*), a qual realiza correção do fator de potência, com flexibilidade na escolha do nível de tensão do banco de baterias. Essa topologia apresenta elevado desempenho, porém seu custo é elevado devido ao grande número de componentes. A mesma será dividida em três partes, para que se possa descrever seus respectivos subsistemas de acordo com a ligação da rede pública, banco de bateria e carga crítica, quais sejam:

- Rede pública: ponte retificadora, pré-regulador (conversor *boost*), e inversor *full-bridge*;

⁸⁷ J. Y. Lee, Y. M. Chang, F. Y. Liu. A New UPS Topology Employing a PFC Boost Rectifier Cascaded High-Frequency Tri-Port Converter. **IEEE Transaction on Industry. Electronics**. Vol. 46. n. 4. Aug. p. 803-813 1999.

- Carga crítica: ponte retificadora, conversor *flyback* (carregador de baterias) e inversor *full-bridge*;
- Banco de baterias: inversor *full-bridge*, secundário de conversor *flyback*.

Outra topologia similar à exemplificada na Figura A. 22 é utilizada no estudo comparativo da referência [69], a qual apresenta as mesmas características da anterior, porém com menor custo, conforme a Figura A. 23.

Essa topologia apresenta os seguintes subsistemas:

- Rede pública: ponte retificadora e inversor ressonante *full-bridge*;
- Carga crítica: ponte retificadora e inversor *full-bridge*;
- Banco de baterias: inversor ressonante *full-bridge*.

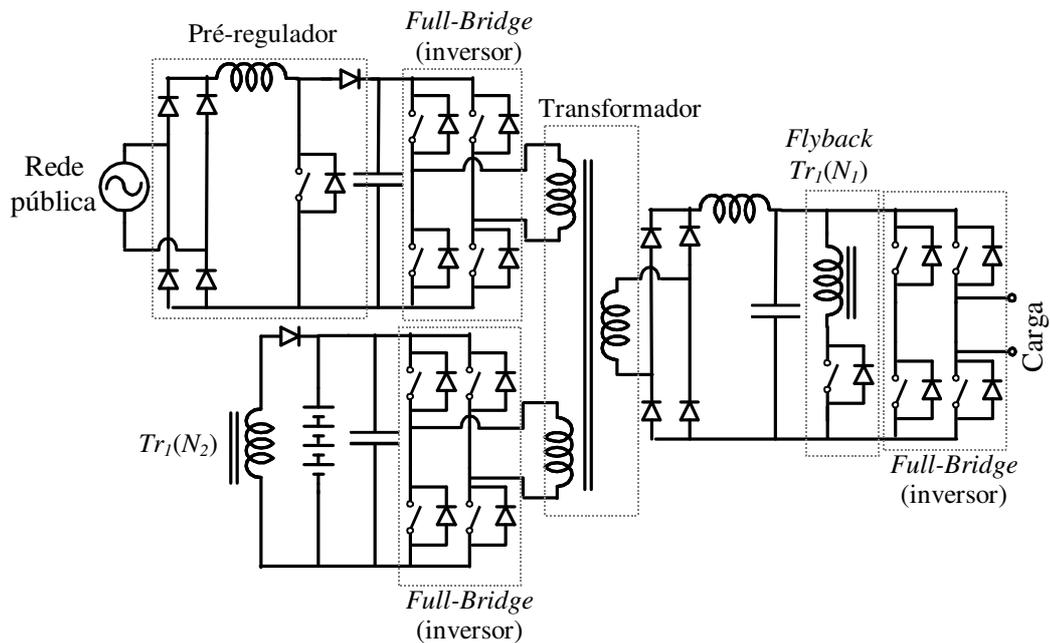


Figura A. 22. Topologia da UPS *double conversion* apresentada em [87].

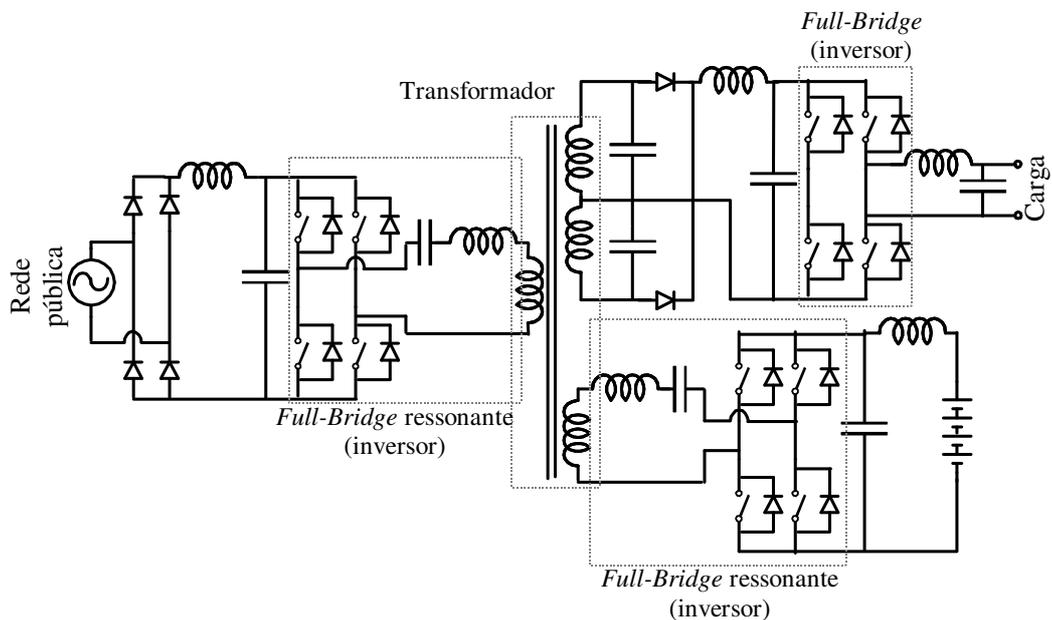


Figura A. 23. Topologia da UPS *double conversion (tri port)* apresentada em [69].

Nas referências [88⁸⁸], [89⁸⁹] e [90], são apresentadas outras variações de UPSs (*tri-port*), as quais apresentam isolação galvânica através de transformadores de alta frequência, flexibilidade na escolha do nível de tensão do banco de baterias, fator de potência unitário e comutação ZVS nos interruptores principais.

⁸⁸ H. Pinheiro, P. K. Jain. Comparison of UPS Topologies based on high frequency transformers for Powering the emerging Hybrid Fiber/Coaxial Networks. **IEEE Telecommunications Energy Conference**. 1999.

⁸⁹ H. Pinheiro, P. K. Jain, G. Joos. UPS topology for Powering Fiber/Coaxial Networks. **IEEE Telecommunications Energy Conference**. p. 505-512, 1998.

⁹⁰ H. Pinheiro, G. Joos, P. Jain. Comparison of UPS for Powering Hybrid Fiber/Coaxial Networks. **IEEE Transactions on Power Electronics**, v. 17, n. 3, p. 389-397, 2002.

A.4. Estágio de Entrada de uma UPS

Nesta seção, serão apresentados os principais estágios de entrada de UPSs *double conversion*, com suas respectivas características. Isto porque esse estudo iniciou-se apenas no estágio de entrada e, com a evolução da pesquisa, foi ampliada a UPS como um todo. Considerando-se como estágio de entrada de um UPS os seguintes subsistemas:

- Conversor pré-regulador;
- Conversor de *backup*;
- Carregador de baterias.

Os estágios de entrada das UPSs a serem analisadas devem ser capazes de realizar a correção do fator de potência, pois existem normas que regulamentam esse parâmetro; isso porque os níveis da qualidade na forma de onda da corrente drenada da rede pública vêm se elevando com o passar dos anos. Assim, todos os estágios de entradas, que serão apresentados a seguir, utilizam um conversor pré-regulador.

Na Figura A. 24, são apresentados três estágios de entrada, onde a tensão do banco de baterias é igual à tensão do barramento CC; ou seja, esse é de alta tensão, sendo essas topologias utilizadas principalmente em potências elevadas. Na Figura A. 24(a), é apresentada uma das topologias mais simples que existem [57], [69], [80], [86], que é composta por apenas um conversor pré-regulador, que mantém o barramento CC e carrega o banco de baterias ao mesmo tempo. Essa

topologia apresenta reduzido custo, no entanto, a vida útil do banco de baterias também é reduzido, pois o mesmo absorve todas as ondulações do barramento CC, com a impossibilidade de otimizar o processo de carga.

Para minimizar os problemas mencionados anteriormente, pode-se utilizar um carregador de baterias independente, o qual poderá ser ligado no barramento CC ou direto na rede pública, conforme mostrado na Figura A. 24(b) e Figura A. 24(c) [69], [82], respectivamente. O referido procedimento ocasiona a elevação dos custos do sistema.

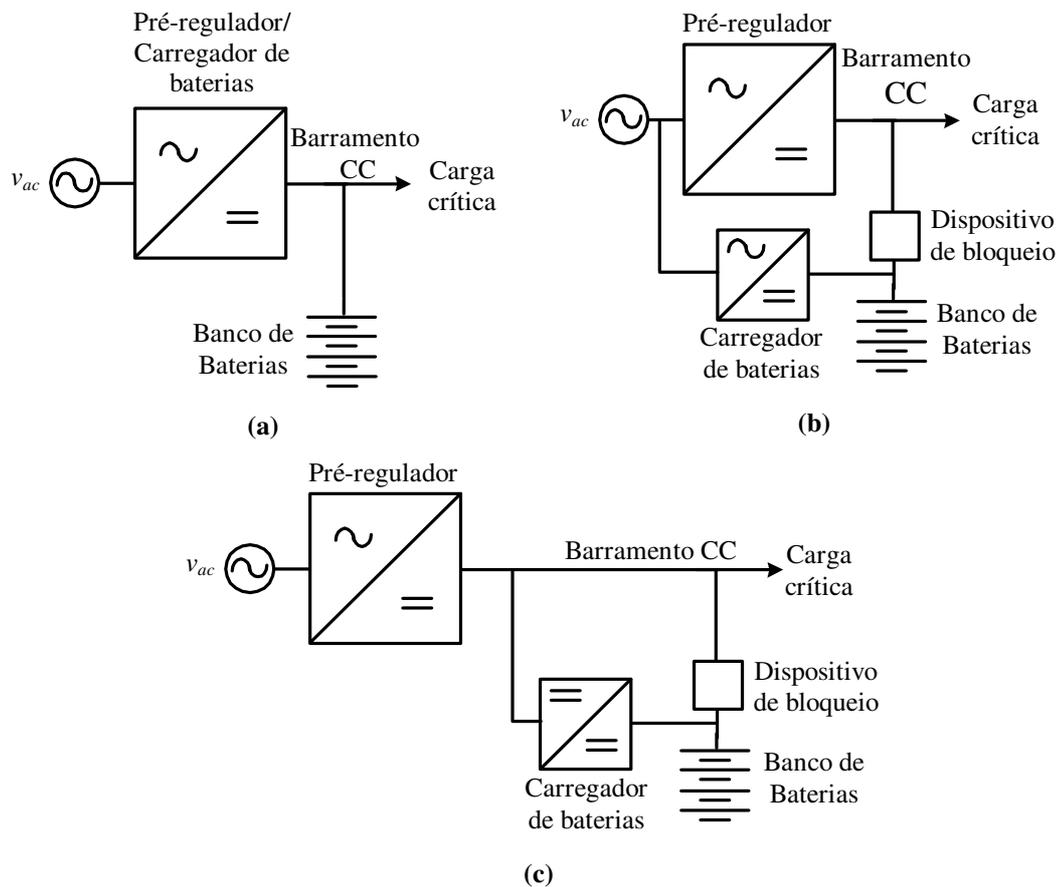


Figura A. 24. Estágio de entrada com banco de baterias de tensão igual à tensão do barramento CC.

A topologia apresentada na Figura A. 24(b), que utiliza um carregador de baterias ligado à rede pública, deve realizar a correção do fator de potência como no circuito principal (conversor pré-regulador), elevando, assim, seus custos, porque serão necessários dois controladores para se executar tal tarefa.

Um dos estágios de entrada muito utilizados nas UPSs *double conversion* de baixa a média potência é apresentado na Figura A. 25(a) [79], [48], [81], [47]. Essa topologia é muito utilizada devido ao seu reduzido número de semicondutores, como também à possibilidade de se utilizar um banco de baterias de baixa tensão. Tal topologia é formada por um conversor pré-regulador e um conversor bidirecional para interface entre o barramento CC e o banco de baterias. Com a utilização do conversor bidirecional, pode-se melhorar a qualidade do processo de carga e, praticamente, eliminar as ondulações do processo de carga das baterias, maximizando, assim, sua vida útil. Em contrapartida, aumenta-se a complexidade do projeto do conversor bidirecional.

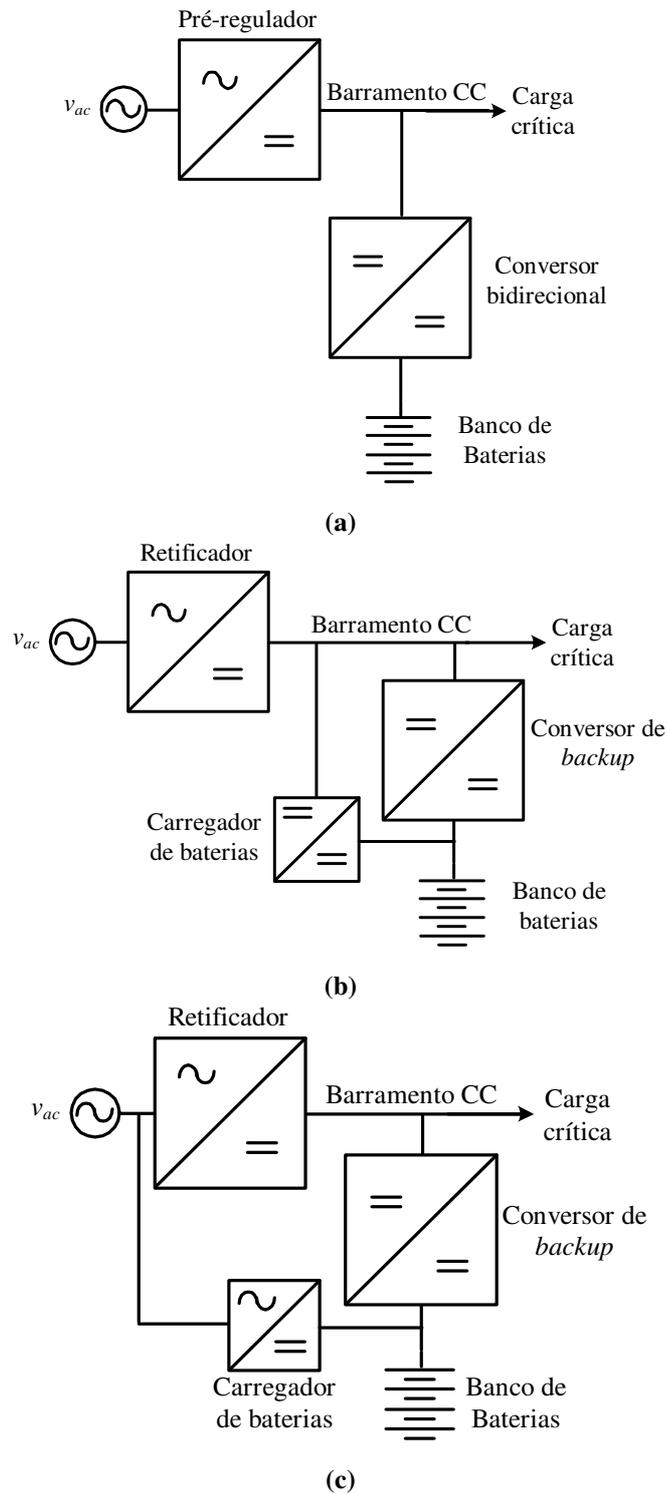


Figura A. 25. Estágio de entrada com flexibilidade na escolha do nível de tensão do banco de baterias e com um conversor para o modo *backup* independente.

Outra variação possível, porém com maior custo, é exemplificada na Figura A. 25(b) e na Figura A. 25(c), as quais utilizam dois conversores

independentes, um elevador de tensão, para o modo *backup*, e um redutor de tensão, para o carregador de baterias. Desse modo, pode-se otimizar o projeto dos dois conversores, mantendo-se as mesmas características mencionadas para a topologia anterior quanto à vida útil das baterias.

Um dos estágios de entrada mais utilizados na indústria para UPSs, de baixa a média potência, é apresentado na Figura A. 26; devido principalmente a seu baixo custo e à possibilidade de se operar com o banco de baterias em baixa tensão. Esse estágio de entrada é composto por um conversor pré-regulador, que também é utilizado como conversor de *backup*, utilizando também um conversor redutor de tensão para o carregador de baterias. Para facilitar a compreensão dessa topologia, o conversor pré-regulador foi dividido em duas partes, quais sejam: ponte retificadora e conversor elevador de tensão (geralmente o conversor *boost*), com o banco de baterias ligado no ponto central desses subsistemas, conforme apresentado na Figura A. 26.

A diferença entre as duas topologias apresentadas na Figura A. 26(a), [84], e na Figura A. 26(b), [83], está basicamente no ponto onde o carregador de baterias encontra-se ligado, sendo que em (a) é no barramento CC, e em (b) na rede pública, fazendo-se necessário também realizar a PFC para esse conversor.

Dentre os estágios de entrada, os dois que melhor se enquadram para essa aplicação (UPSs de baixa potência) são os apresentados na Figura A. 25(a) e na Figura A. 26(a), pois são estágios de entrada de reduzido custo, podendo operar com as seguintes características:

- Correção do fator de potência;
- Entrada Universal ($84V_{ef}$ - $264V_{ef}$);

- Flexibilidade na escolha do nível de tensão do banco de baterias;
- Ausência de ondulação de baixa frequência no processo de carga do banco de baterias;
- Regulação do processo de carga do banco de baterias.

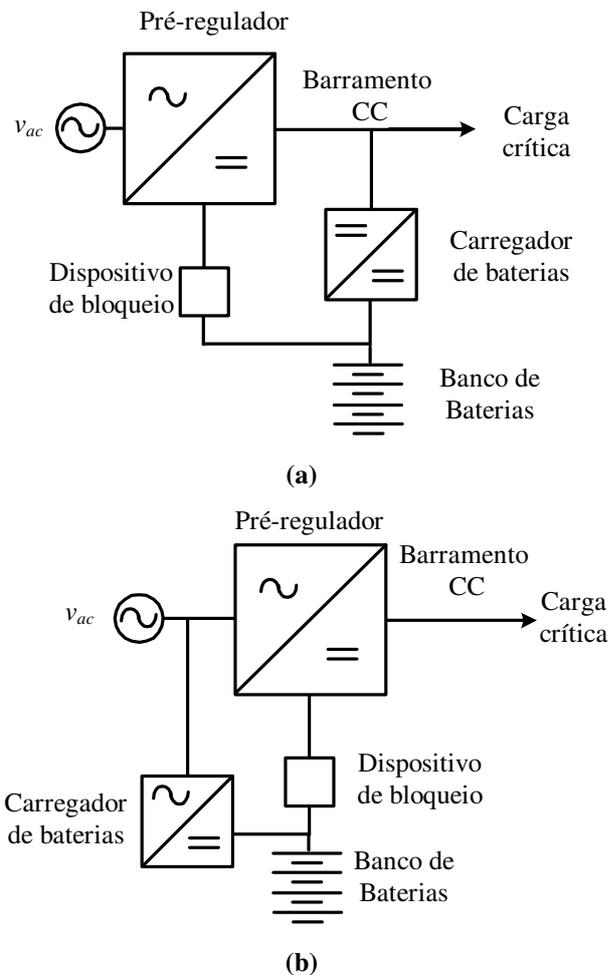


Figura A. 26. Estágio de entrada com flexibilidade na escolha do nível de tensão do banco de baterias e utilizando o próprio pré-regulador para o modo *backup*.

Assim, o conversor pré-regulador deve ser capaz de realizar a correção do fator de potência para toda a faixa de excursão da tensão de entrada, sendo o conversor *boost*, em modo de condução contínua (CCM), o mais indicado para essa aplicação. Com relação ao carregador de baterias, o mesmo deve ser um conversor CC-CC redutor de tensão (flexibilidade no nível de tensão do banco de baterias), no

qual a tensão de saída deve ter a mesma polaridade da tensão de entrada. Portanto, existem diversas topologias de conversores CC-CC que se enquadram em tais características, cabendo ao projetista definir qual conversor melhor adaptar-se-á a sua necessidade. Com a inclusão desse conversor, para realizar a interface entre o barramento CC e o banco de baterias, tem-se a possibilidade de virtualmente eliminar as ondulações de baixa frequência (120Hz) do processo de carga das baterias.

A.5. Banco de Baterias

Devido ao fato de todas as UPSs analisadas nesta pesquisa apresentarem um banco de baterias como fonte secundária de energia; assim como grande parte dos custos das UPSs correspondem a esse elemento [62], esta seção tem por objetivo projetar corretamente o banco de baterias; visando à redução de seu custo, volume e peso, conseqüentemente, reduzindo o custo da UPS como um todo.

A flexibilidade na definição do nível de tensão do banco de baterias é um fator fundamental no projeto de tal banco, pois para um dado nível de tensão e para uma autonomia só existe um modelo de bateria capaz de suprir energia para uma carga específica, para um dado fabricante de baterias. Então, é através da definição do nível de tensão do banco de baterias que se obtém o de menor custo, volume e peso.

A.5.1 Metodologia de Projeto do Banco de Baterias

Nesta seção, será apresentada a metodologia de projeto do banco de baterias utilizada, mesmo ela sendo extremamente prática.

Para o projeto adequado do banco de baterias são necessárias inicialmente as seguintes especificações:

- Potência requerida do banco de baterias (P_{bat});
- Autonomia desejada (t_{bat});
- Tensão do banco de baterias (V_{bat}).

De posse dessas três especificações, e através das curvas de seleção das baterias fornecidas pelos fabricantes, pode-se facilmente projetar o banco de baterias. Para facilitar a compreensão da metodologia de projeto, será fornecido um exemplo.

Para o exemplo de projeto, serão utilizadas as seguintes especificações:

$$P_{bat} = 500\text{W};$$

$$t_{bat} = 15 \text{ minutos};$$

$$V_{bat} = 24\text{V} \text{ (duas baterias de 12V ligadas em série).}$$

Através da potência requerida pela carga e da tensão do banco de baterias, calcula-se a corrente de descarga do banco de baterias (I_{bat}), conforme:

$$I_{bat} = \frac{P_{bat}}{V_{bat}}; \quad (92)$$

$$I_{bat} = \frac{500}{24}; \quad (93)$$

$$I_{bat} = 20,83 \text{ A.} \quad (94)$$

Agora com auxílio das curvas de seleção das baterias, as quais são fornecidas pelos fabricantes, e com a corrente de descarga e a autonomia, pode-se definir o modelo das baterias a serem utilizadas. Nesse exemplo, foi utilizada a

curva de seleção fornecida pelo fabricante Saturnia Sistemas de Energia LTDA [91⁹¹], conforme apresentado na Figura A. 27.

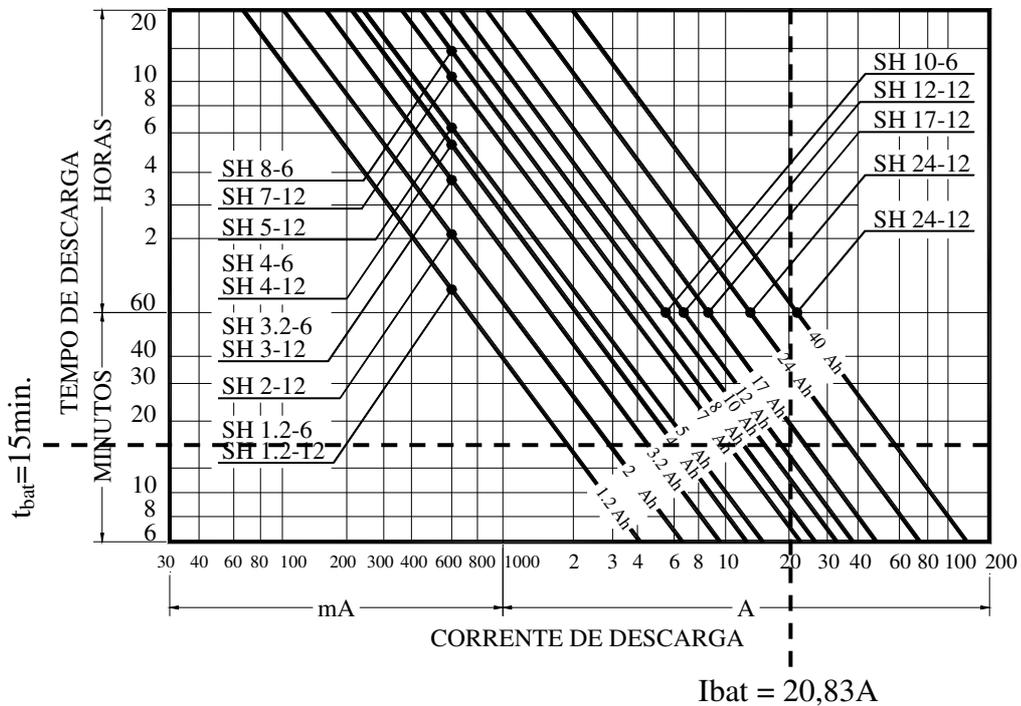


Figura A. 27. Curvas de seleção das baterias de SH

Fonte: Manual Técnico Baterias SH [91].

Logo, com I_{bat} de 20,83A, t_{bat} de 15 minutos e utilizando as curvas apresentadas na Figura A. 27, conclui-se que as baterias a serem utilizadas nesse banco de baterias são as do modelo SH17-12.

Nesse procedimento de projeto, fica claro que, para cada conjunto P_{bat} , t_{bat} e V_{bat} , existirá apenas um modelo de baterias a ser utilizado para um dado fabricante. Porém, é importante salientar que P_{bat} e t_{bat} são especificações impostas pela carga, não sendo possível atuar sobre essas variáveis. Em contrapartida, a tensão do banco de baterias é uma especificação do projetista da UPS, portanto, quando se tem flexibilidade na escolha da tensão do banco de baterias, pode-se

⁹¹ Manual Técnico Baterias SH. Disponível em: <www.saturnia-hawker.com.br>. Acesso em: outubro de 2006.

reduzir, significativamente, seu custo, volume e peso; principalmente para baixas potências, sendo essa afirmação comprovada na próxima seção.

A.5.2 Custo, Peso e Volume do Banco de Baterias em Função do seu Nível de Tensão.

Para verificar a relação entre custo, peso e volume do banco de baterias, com relação ao nível da tensão do mesmo, serão realizados projetos do banco de baterias para diferentes especificações. Por fim, será realizada uma comparação entre os resultados obtidos.

O projeto dos bancos de baterias será realizado para as potências de 500W, 1kW, 2kW e 5kW e para duas autonomias típicas de UPS, que são 5 e 15 minutos [57].

Considera-se nesta análise a tensão do barramento CC, da UPS, de 400 V, sendo seu rendimento unitário. As baterias utilizadas nessa análise são do tipo seladas (livres de manutenção), de 12 V; as mesmas são ligadas em série para compor o banco de baterias. Também se considera que as baterias apresentam carga máxima.

Outro fator importante nesta análise comparativa é em relação ao fabricante das baterias. Para tornar a comparação mais significativa, serão utilizados dados de seis diferentes fabricantes e/ou representantes (dois brasileiro, dois japoneses e dois chineses), os quais serão explicitados no decorrer desta pesquisa.

Para a definição de qual nível de tensão do banco de baterias resulta em menor custo, será realizado um procedimento de projeto para cada um dos diversos modelos de baterias (C_{Ah}), disponíveis no mercado brasileiro e mundial, conforme

apresentado na seção 0. As baterias utilizadas nessa análise são de: 2, 3, 4, 7, 17, 24, 40Ah, por serem as mais utilizadas em baixa potência. É importante destacar que nem todos fabricantes seguem exatamente os mesmos valores de (CAh) em seus modelos de baterias. Sendo assim, nas análises que seguem, foi utilizado o modelo com capacidade mais próxima das citadas anteriormente.

Na Tabela A. 1, são apresentados os resultados do procedimento de projeto do banco de baterias para UPSs de 500W, utilizando as baterias fabricadas pela Saturnia Sistemas de Energia LTDA vendidas no Brasil [91]. Comprovando-se que com a utilização do banco de baterias de 24 V (7Ah), para uma UPS de 500W, de autonomia de 5 minutos, obtém-se uma redução de 72% no custo, de 64% no volume e de 64% no peso. No entanto, em uma UPS com autonomia de 15 minutos, utilizando-se um banco de bateria de 48 V (7Ah), a redução é de 67% no custo, de 66% no peso e de 46% no volume.

É importante salientar que alguns dos bancos de baterias projetados apresentam uma autonomia maior que as especificadas; isso se deve principalmente à elevada capacidade (C_{Ah}) que algumas baterias utilizadas apresentam com relação à baixa potência de UPS sob análise. Outra possibilidade a ser considerada é a de que essa maior autonomia se deve aos níveis discretos de tensão do banco de baterias (múltiplos de 12 Volts).

Tabela A. 1. Projeto do banco de baterias em função do seu nível de tensão, para UPSs de 500W e baterias da Saturnia Sistemas de Energia LTDA.

P = 500W							
Autonomia de 5 minutos							
C_{Ah}	Custo (R\$)	I_{bat} (A)	Nº de baterias	V_{bat} (V)	Custo (%)	Peso (%)	Volume (%)
40	157,34	153	1	12	97	100	100
24	96,00	82	1	12	59	61	66
17	70,57	48	1	12	43	43	42
7	22,87	22	2	24	28	36	36
4	28,10	13	4	48	69	46	49
3	25,48	9,4	5	60	78	46	55
2	23,26	6,4	7	84	100	42	51
Autonomia de 15 minutos							
C_{Ah}	Custo (R\$)	I_{bat} (A)	Nº de baterias	V_{bat} (V)	Custo (%)	Peso (%)	Volume (%)
40	157,34	57	1	12	56	50	76
24	96,00	37	2	24	69	100	100
17	70,57	23	2	24	51	43	63
7	22,87	11	4	48	33	36	54
4	28,10	6,1	7	84	70	40	66
3	25,48	5,2	8	96	73	37	67
2	23,26	3,7	12	144	100	36	66

Observação: Os níveis de correntes, fornecidos pelas baterias, são obtidos da Figura A. 27.
A cotação do dólar em 15 de novembro de 2002 era de R\$ 3,55.

O procedimento utilizado para obtenção da Tabela A. 1 (500W) foi o mesmo utilizado para obtenção da Tabela A. 2, Tabela A. 3 e Tabela A. 4; de,

respectivamente, 1kW, 2kW, mantendo-se as mesmas baterias. Os resultados obtidos a partir dessa análise são os que seguem.

Tabela A. 2. Projeto do banco de baterias em função do seu nível de tensão, para UPSs de 1 kW e baterias da Saturnia Sistemas de Energia LTDA.

P = 1kW							
Autonomia de 5 minutos							
C_{Ah}	Custo (R\$)	I_{bat} (A)	Nº de baterias	V_{bat} (V)	Custo (%)	Peso (%)	Volume (%)
40	157,34	153	1	12	52	82	76
24	96,00	82	2	24	63	100	100
17	70,57	48	2	24	47	70	63
7	22,87	22	4	48	30	59	54
4	28,10	13	7	84	65	66	66
3	25,48	9,4	9	108	76	68	75
2	23,26	6,4	13	156	100	63	72
Autonomia de 15 minutos							
C_{Ah}	Custo (R\$)	I_{bat} (A)	Nº de baterias	V_{bat} (V)	Custo (%)	Peso (%)	Volume (%)
40	157,34	57	2	24	59	100	100
24	96,00	37	3	36	54	91	99
17	70,57	23	4	48	53	85	83
7	22,87	11	8	96	34	71	71
4	28,10	6,1	11	132	74	80	86
3	25,48	5,2	16	192	76	74	87
2	23,26	3,7	23	276	100	68	84

Observação: os níveis de correntes, fornecidos pelas baterias, são obtidos da Figura A. 27

Na Tabela A. 2, observa-se que os bancos de baterias de menor custo, peso e volume são os de 48V (7Ah) e o de 96 (7Ah), respectivamente, para as autonomias de 5 e 15 minutos.

Tabela A. 3. Projeto do banco de baterias em função do seu nível de tensão, para UPSs de 2 kW e baterias da Saturnia Sistemas de Energia LTDA.

P = 2kW							
Autonomia de 5 minutos							
C_{Ah}	Custo (R\$)	I_{bat} (A)	Nº de baterias	V_{bat} (V)	Custo (%)	Peso (%)	Volume (%)
40	157,34	153	2	24	52	100	100
24	96,00	82	3	36	48	91	99
17	70,57	48	4	48	47	85	83
7	22,87	22	8	96	30	71	71
4	28,10	13	13	169	60	74	80
3	25,48	9,4	18	216	76	83	98
2	23,26	6,4	26	312	100	77	94
Autonomia de 15 minutos							
C_{Ah}	Custo (R\$)	I_{bat} (A)	Nº de baterias	V_{bat} (V)	Custo (%)	Peso (%)	Volume (%)
40	157,34	57	3	36	58	88	86
24	96,00	37	5	60	59	89	94
17	70,57	23	8	96	69	100	95
7	22,87	11	16	192	45	84	82
4	28,10	6,1	28	336	96	94	98
3	25,48	5,2	32	384	100	87	100
2	23,26	3,7	---	---	---	---	---

Observação: os níveis de correntes, fornecidos pelas baterias, são obtidos da Figura A. 27

Tabela A. 4. Projeto do banco de baterias em função do seu nível de tensão, para UPSs de 5 kW e baterias da Saturnia Sistemas de Energia LTDA.

P = 5kW							
Autonomia de 5 minutos							
C_{Ah}	Custo (R\$)	I_{bat} (A)	Nº de baterias	V_{bat} (V)	Custo (%)	Peso (%)	Volume (%)
40	157,34	153	3	36	52	78	76
24	96,00	82	6	72	64	95	100
17	70,57	48	9	108	71	100	95
7	22,87	22	20	240	51	93	91
4	28,10	13	32	384	100	95	100
3	25,48	9,4	---	---	---	---	---
2	23,26	6,4	---	---	---	---	---
Autonomia de 15 minutos							
C_{Ah}	Custo (R\$)	I_{bat} (A)	Nº de baterias	V_{bat} (V)	Custo (%)	Peso (%)	Volume (%)
40	157,34	57	8	96	94	99	100
24	96,00	37	12	144	86	90	99
17	70,57	23	19	228	100	100	99
7	22,87	11	---	---	---	---	---
4	28,10	6,1	---	---	---	---	---
3	25,48	5,2	---	---	---	---	---
2	23,26	3,7	---	---	---	---	---

Observação: os níveis de correntes, fornecidos pelas baterias, são obtidos da Figura A. 27.

Na Tabela A. 3, observa-se que os bancos de baterias de menor custo, peso e volume são os de 96V (7Ah) e o de 192 (7Ah), respectivamente, para as autonomias de 5 e 15 minutos. Destaca-se também nessa tabela e na Tabela A. 4, que não foram realizados os projetos para alguns modelos de baterias; isso porque o

nível de tensão requerido do banco de baterias, para fornecer a potência exigida no dado tempo, era superior aos 400 V do barramento CC, estipulado no início desse estudo comparativo.

Na Tabela A. 4, observa-se que, para a autonomia de 5 minutos, o banco de baterias de menor custo é o de 240 (7Ah), porém o de menor volume e peso é o de 40 (36V); cabendo ao projetista definir a melhor escolha para sua aplicação.

Através da Tabela A. 1, Tabela A. 2, Tabela A. 3 e Tabela A. 4, conclui-se que, quando se tem flexibilidade na escolha do nível de tensão do banco de baterias, pode-se definir corretamente essa tensão; reduzindo sensivelmente o seu custo, peso e volume, principalmente para baixas potências e baixa autonomia. Na Tabela A. 5, são apresentados o nível de tensão do banco de baterias e o modelo da bateria que representa o menor custo, peso e volume.

Outro fator observado nas tabelas anteriores, é que, conforme o aumento da potência e/ou da autonomia requeridos do banco de baterias, maior será seu nível de tensão, que corresponde ao de menor custo, peso e volume.

Com os resultados obtidos até o momento, observa-se que as baterias de 7Ah são as que correspondem ao banco de baterias de menor custo; isso se deve ao fato de que essas baterias apresentam o menor custo por Ah (ver Figura A. 28), ou seja, sempre que se utilizar essa bateria obter-se-á o banco de baterias de menor custo. Resultados similares são obtidos para baterias Unipower, vendidas no Brasil [92⁹²].

⁹² Disponível em: <<http://www.unicoba.com.br/>>. Acesso em agosto de 2004.

Tabela A. 5. Banco de baterias de menor custo, peso e volume para potências de 500W, 1kW, 2 kW e 5 kW (Saturnia Sistemas de Energia LTDA).

	5 minutos	
	Capacidade (Ah)	Tensão do banco de baterias (V)
500W	7	24
1kW	7	48
2kW	7	96
5kW	7 (40)	240 (36)
	15 minutos	
	Capacidade (Ah)	Tensão do banco de baterias (V)
500W	7	48
1kW	7	96
2kW	7	192
5kW	24	144

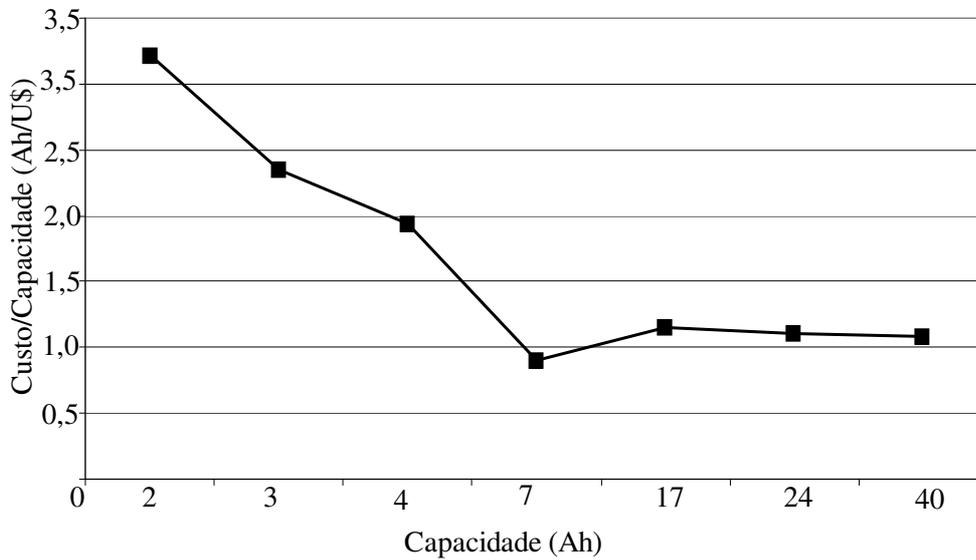


Figura A. 28. Custo/Capacidade das baterias fabricadas pela Saturnia Sistemas de Energia LTDA.

Para verificar se esses resultados são válidos em outras partes do mundo, foi realizado novamente o procedimento apresentado anteriormente, porém para outros quatro fabricantes de baterias, a saber:

- Yuasa (fábrica japonesa – preço consultado no Canadá [93⁹³]);
- Panasonic (fábrica japonesa – preço consultado nos EUA [94⁹⁴]);
- Yucell (fábrica chinesa – preço direto do fabricante [95⁹⁵]);
- Three-circles (fábrica chinesa – preço direto do fabricante [96⁹⁶]);

Os bancos de baterias que resultam no menor custo, peso e volume, para os quatro fabricantes citados, são apresentados na Tabela A. 6. Novamente, observa-se que a flexibilidade na escolha do nível de tensão do banco de baterias é fundamental para seu projeto.

Tabela A. 6. Banco de baterias de menor custo para potências de 500W, 1kW, 2 kW e 5 kW, com quatro fabricantes diferentes de baterias.

5 minutos								
	Yuasa		Panasonic		Yucell		Three-circles	
	C _{Ah}	V _{bat}						
500W	7	24	7	24	7	24	7	24
1kW	7	48	7	48	7	48	7	48
2 kW	7	96	7	96	7	96	7	96
5 kW	38	36	17	96	17	96	17	96
15 minutos								
	Yuasa		Panasonic		Yucell		Three-circles	
	C _{Ah}	V _{bat}						
500W	7	48	7	48	7	48	7	48
1kW	7	84	7	84	7	84	7	84
2 kW	7	168	17	72	17	72	17	72
5 kW	38	84	17	168	17	168	17	168

⁹³ Disponível em: <http://www.batterycanada.com/UPS_Batteries.asp>. Acesso em agosto de 2004.

⁹⁴ Disponível em: <<http://www.digikey.com/>>. Acesso em agosto de 2004.

⁹⁵ Disponível em: <<http://www.globalsources.com>>. Acesso em agosto de 2004.

⁹⁶ Disponível em: <www.3-circles.com>. Acesso em agosto de 2006.

No mercado mundial, as baterias de 7Ah não são as que apresentam o menor custo/Ah, mas elas continuam a ser um dos modelos mais baratos (ver Figura A. 29 e Figura A. 30). Dentre as baterias analisadas, com exceção das vendidas no Brasil, as que apresentam o menor custo/Ah são as de maior capacidade, mas como essa análise restringe-se a UPSs de baixa potência observou-se que as baterias de 7Ah são o modelo que corresponde ao banco de baterias de menor custo.

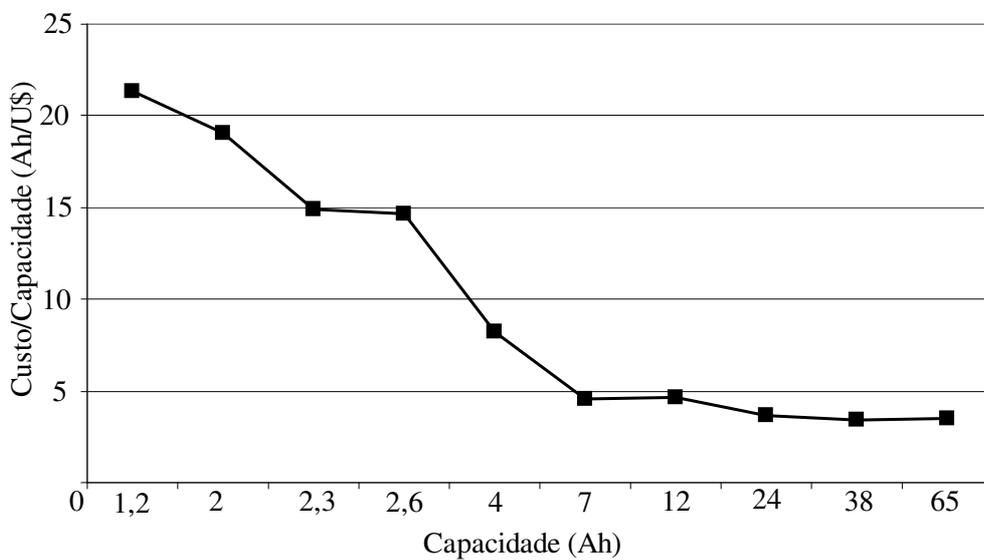


Figura A. 29. Custo/Capacidade das baterias fabricadas pela Yuasa.

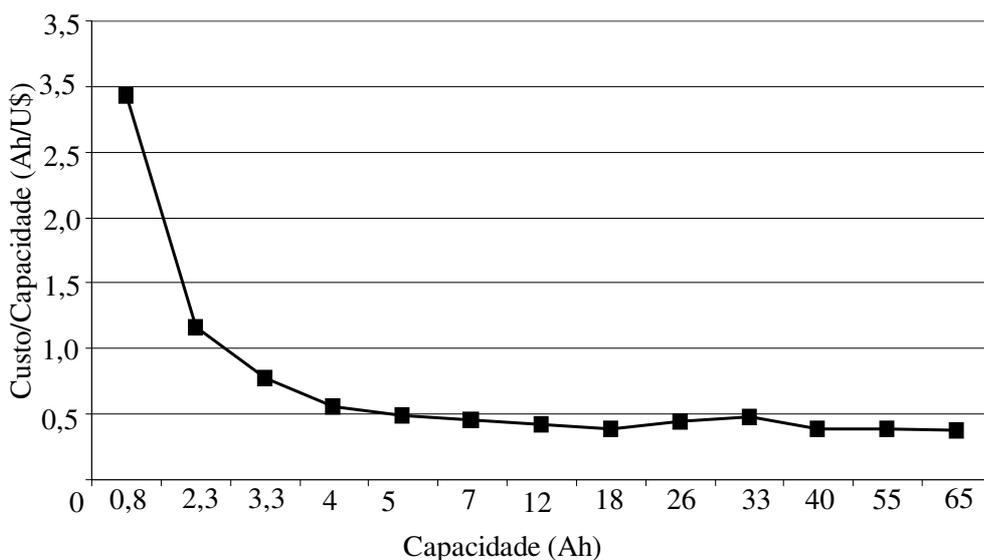


Figura A. 30. Custo/Capacidade das baterias fabricadas pela Yucell.

Para se verificar a coerência desses resultados com os bancos de baterias utilizados comercialmente, foi realizada uma pesquisa de mercado, através de busca na Internet por fabricantes de UPSs no Brasil (fonte ABINEE – Associação Brasileira da Indústria Elétrica e Eletrônica [97⁹⁷]) e no exterior (fonte Darnell Group [54]). Através dessa pesquisa, constatou-se que a maioria das UPS monofásicas (baixa potência) utiliza baterias de 7Ah, e todas apresentam banco de baterias com tensão inferior à do barramento CC.

A.6. Sistema de Controle e de Gerenciamento de UPSs

O sistema de controle e de gerenciamento de uma UPS é um fator de extrema importância para o perfeito funcionamento da mesma; pois uma UPS é composta de diversos subsistemas (conversores) e cada um deles apresenta suas próprias especificações. Desse modo, o projeto do sistema de controle é realizado individualmente para cada subsistema, cabendo ao sistema de gerenciamento garantir a simbiose entre eles.

Tradicionalmente, o sistema de controle é realizado através de circuitos analógicos, tais como: CI3854, CI3524, CI3525, TL085, entre outros. Por outro lado, o sistema de gerenciamento é implementado com diversas portas lógicas e *flip-flops*. Para o projeto dos controladores, em geral, se utilizam técnicas de controle clássico [98⁹⁸].

Quando são utilizados controladores analógicos, para o controle de uma UPS, o número de elementos (CIs, resistores, capacitores, potenciômetros, entre

⁹⁷ Disponível em: < <http://www.abinee.org.br/>>. Acesso em novembro de 2006.

⁹⁸ K. Ogata. **Engenharia de Controle Moderno**. 3^oed. Prentice-Hall. Rio de Janeiro. 1997.

outros) é elevado, devido aos diversos subsistemas que o compõem. Tal fator dificulta sua implantação em uma linha de montagem, pois diversos ajustes se fazem necessários.

O sistema de controle digital vem ao encontro das necessidades da indústria, que busca desenvolver sistemas de controle compactos de baixo custo. O custo de um microcontrolador e/ou DSP, para realizar o controle de um conversor estático ainda é caro, porém o preço desses dispositivos está se reduzindo devido a sua popularização e utilização em massa.

As principais vantagens do controle digital são:

- Integração;
- Fácil interface homem/máquina;
- Flexibilidade de projeto (software);
- Menor susceptibilidade às variações paramétricas;
- Menor custo de implantação em uma linha de montagem;
- Menor custo de manutenção;
- Possibilidade de implementação de técnicas de controle mais avançadas e complexas;
- O sistema de gerenciamento e de controle pode ser incluído em um único dispositivo.

A.7. Conclusões

Atualmente, o gradativo aumento das cargas críticas, devido principalmente à explosão da tecnologia digital, fez com que aumentasse a necessidade de fontes ininterruptas de energia na mesma ordem. Desse modo, o

estudo e a compreensão desse sistema é de extrema importância para o meio acadêmico, e fundamental para o meio industrial.

Através do estudo das UPSs, pode-se verificar a necessidade mundial de se classificar e nomear as diversas topologias de UPSs existentes; a fim de criar um padrão, facilitando, assim, a compreensão e comercialização desses equipamentos em num mundo cada vez mais globalizado. Nesse sentido, foram criadas normas nacionais e internacionais, onde se destaca a norma européia IEC 62040-3, a qual, além de classificar as UPSs quanto sua topologia, ainda cria um código que traz as principais características dinâmicas do sistema, o que facilita seu entendimento.

As inúmeras topologias de UPSs existentes podem ser classificadas em três grandes grupos, a saber: *passive standby*, *line interactive* e *double conversion*. As UPSs de menor custo são as *passive standby*, porém elas apresentam somente um estágio de conversão de energia, onde normalmente a energia é diretamente transferida da rede pública para a carga, somente quando ocorre uma falha na rede pública é que a carga é suprida pelo banco de baterias. As UPSs *line-interactive* são muito parecidas com as *passive standby*; sendo também o inversor conectado em paralelo à entrada CA. Por fim, as UPSs *double-conversion* são as que apresentam a maior qualidade na energia entregue à carga; caracterizando-se por dois estágios de conversão de energia. Nesse tipo de UPS, o inversor é conectado em série entre a rede pública e a carga.

Como todo equipamento elétrico, as UPSs devem atender às exigências quanto ao fator de potência e a distorção harmônica da corrente injetada na rede pública. Assim, em muitas UPSs é adicionado, no estágio de entrada, um conversor

pré-regulador, normalmente o conversor *boost*, a fim de garantir um alto FP e uma baixa taxa de distorção na corrente de entrada.

Outro fator de extrema importância em uma UPS é o banco de baterias, pois ele corresponde à grande parte do custo, peso e volume de toda UPS, além do fato de que sua vida útil é inferior a 5 anos, e que pode ser facilmente reduzida se não utilizada adequadamente. Assim, uma atenção especial deve ser dada a essa fonte secundária de energia. Através da flexibilidade na escolha do nível de tensão do banco de baterias, pode-se reduzir o custo, peso e volume do mesmo em muitas aplicações, conforme demonstrado nessa pesquisa. Em contrapartida, é necessário incluir um conversor para ajustar o nível da tensão do banco de baterias para o nível requerido pelo barramento CC (estágio de saída - inversor).

Pelo que se apresentou, pode-se verificar que uma UPS é um sistema complexo, sendo composta por diversos subsistemas; os quais interagem entre si para o perfeito funcionamento do todo. Portanto, é necessário um sistema de gerenciamento e controle para garantir essa perfeita interação. Abaixo são citados os principais estágios de potência de uma UPS:

- Pré-regulador (retificador);
- Inversor;
- Carregador de baterias;
- Banco de Baterias.

A fim de tornar as UPSs cada vez mais competitivas, num mercado globalizado, inúmeros pesquisadores estão buscando aperfeiçoar e tornar esse produto mais atrativo. Desse modo, as UPSs são um vasto campo de pesquisa, no qual os pesquisadores estão buscando principalmente:

- Reduzir tamanho;
- Melhorar a resposta dinâmica;
- Aumentar a confiabilidade;
- Reduzir custo;
- Compatibilidade com as normas, entre outros.