



UFSM

Tese de Doutorado

**ESTUDO E COMPARAÇÃO DE SISTEMAS DE
ACIONAMENTO MULTINÍVEIS PARA APLICAÇÕES DE
ALTA POTÊNCIA E MÉDIA TENSÃO**

Diorge Alex Bão Zambra

PPGEE

Santa Maria, RS, Brasil

2010

**ESTUDO E COMPARAÇÃO DE SISTEMAS DE
ACIONAMENTO MULTINÍVEIS PARA APLICAÇÕES DE
ALTA POTÊNCIA E MÉDIA TENSÃO**

por

Diorge Alex Bão Zambra

Tese de Doutorado submetida ao Programa de Pós-Graduação
em Engenharia Elétrica, Área de Concentração em
Processamento de Energia, da Universidade Federal de Santa Maria
(UFSM, RS) como requisito parcial para a obtenção do grau de
Doutor em Engenharia Elétrica.

PPGEE

Santa Maria, RS, Brasil

2010

Dados Internacionais de Catalogação na Publicação (CIP)

Z24e Zambra, Diorge Alex Bão
Estudo e comparação de sistemas de acionamento multiníveis para aplicações de alta potência e média tensão / Diorge Alex Bão Zambra. -- 2010.
198 p. : il. ; 30 cm.

Tese (Doutorado) – Universidade Federal de Santa Maria, Programa de Pós-Graduação em Engenharia Elétrica, 2010.
“Orientação: Prof. Dr. José Renes Pinheiro.”

1. Eletrônica de potência. 2. Engenharia elétrica. 3. Inversores multiníveis. 4. Dispositivos semicondutores. 5. Energia elétrica. I. Título.

CDU: 621.314

Índice para o catálogo sistemático:

1. Eletrônica de potência	621.314
2. Engenharia elétrica	621.3
3. Inversores multiníveis	621.314.572
4. Dispositivos semicondutores	621.382.33
5. Energia elétrica	620.9

Catalogação na fonte elaborada pela bibliotecária
Michele Marques Baptista – CRB 10/1633

© 2010

Todos os direitos autorais reservados a Diorge Alex Bão Zambra. A reprodução de partes ou do todo deste trabalho só poderá ser com autorização por escrito do autor.

Endereço: Rua Pinheiro Machado, nº 1508/501, Centro, Caxias do Sul, RS, 95020-172

Fone (0xx)54 3419.0223; Endereço eletrônico: diorge.zambra@gmail.com

**Universidade Federal de Santa Maria
Centro de Tecnologia
Programa de Pós-Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,
aprova a Tese de Doutorado

**ESTUDO E COMPARAÇÃO DE SISTEMAS DE
ACIONAMENTO MULTINÍVEIS PARA APLICAÇÕES DE
ALTA POTÊNCIA E MÉDIA TENSÃO**

elaborada por
Diorge Alex Bão Zambra

como requisito parcial para obtenção do grau de
Doutor em Engenharia Elétrica

COMISSÃO EXAMINADORA:

José Renes Pinheiro, Dr.
(Presidente/Orientador)

Cassiano Rech, Dr. (UFSM)

Humberto Pinheiro, Ph.D. (UFSM)

Kefas Damazio Coelho, Dr. (ABB/Suíça)

Marcelo Lobo Heldwein, Dr. (UFSC)

Santa Maria, 24 de agosto de 2010.

*Para Jorge e Clair, meus pais,
para Francis, minha irmã,
pela confiança e pelo amor em mim depositados.*

*Para Fernanda, minha amada esposa,
pelo amor e pelos ótimos momentos juntos,
que se tornaram a inspiração para a realização deste trabalho.*

Agradecimentos

Ao professor José Renes Pinheiro, por sua amizade, colaboração e por me conceder a oportunidade de realizar este trabalho sob sua orientação.

Aos professores Hélio Leães Hey, Humberto Pinheiro, Hilton Abílio Gründling, Cassiano Rech e Luciano Schuch pela amizade, conhecimento e experiência transmitidos no decorrer do Doutorado, contribuindo de forma relevante na elaboração deste trabalho.

Aos colegas do GEPOC, Cleber Zanatta, Johninson Imhoff, Jumar Russi, Paulo Ficagna, Adriano Oliveira, Hamilton Sartori, Leandro Roggia, Fernando Beltrame, Mario Martins, Diogo Cândido, Rafael Beltrame e Jonatan Zientarski que de alguma forma colaboraram com o desenvolvimento deste trabalho e pelos fortes laços de amizade criados entre nós.

Aos amigos do NUPEDDEE e da PPGEE, em especial aos funcionários Luiz Fernando e Cleonice, que colaboraram na realização desse trabalho.

À Universidade Federal de Santa Maria e a CAPES pelo apoio financeiro indispensável para a realização de uma pesquisa de qualidade.

Aos meus pais, Jorge e Clair, e à minha irmã, Francis, pelos ensinamentos que carregarei por toda a vida, pela confiança e pelo amor em mim depositados.

À Fernanda, minha esposa, que enriqueceu o meu coração, enchendo-o de carinho para prosseguir nesta jornada, pois minhas vitórias e alegrias também são suas, por estarem marcadas pelo estímulo do seu amor.

À Deus.

“The future is not some place we are going to, but one we are creating. The paths are not to be found, but made, and the activity of making them, changes both the maker and the destination.”

(John Schaar)

RESUMO

Tese de Doutorado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

ESTUDO E COMPARAÇÃO DE SISTEMAS DE ACIONAMENTO PARA APLICAÇÕES DE ALTA POTÊNCIA E MÉDIA TENSÃO

AUTOR: M. ENG. DIOERGE ALEX BÁO ZAMBRA

ORIENTADOR: DR. ENG. JOSÉ RENES PINHEIRO

Santa Maria, 24 de agosto de 2010.

Esta Tese de Doutorado propõe a comparação de técnicas de modulação, tecnologias de dispositivos semicondutores e topologias de inversores multiníveis, para realizar o apontamento do sistema de acionamento de média tensão que apresenta melhor desempenho para uma dada aplicação. Inicialmente é proposta uma metodologia de comparação, que tem como objetivo encontrar a frequência de comutação na qual cada sistema apresenta 99% de rendimento. Os índices de desempenho propostos para análise são: perdas nos dispositivos semicondutores, volume do dissipador, THD, DF1, DF2, tensão de modo comum e espectro harmônico. Para cada topologia de inversor multinível é efetuada uma comparação entre as técnicas de modulação e os dispositivos semicondutores selecionados, para determinar o conjunto (modulação + semicondutor) que apresentam os melhores resultados nos índices de desempenho supracitados. Após as comparações para cada topologia, é realizada uma comparação entre os conjuntos que apresentaram melhor resultado, levando ao apontamento do sistema mais adequado para uma dada aplicação. As técnicas de modulação que apresentaram melhor desempenho para cada inversor multinível são implementadas em FPGA. Os resultados experimentais como rendimento dos inversores e formas de onda das tensões de saída são apresentados para protótipos de escala reduzida, objetivando validar alguns dos modelos empregados na Tese.

Palavras-chaves: Eletrônica de Potência, Inversores Multiníveis, Média Tensão.

ABSTRACT

Thesis
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

STUDY AND COMPARISON OF DRIVE SYSTEMS FOR HIGH POWER AND MEDIUM VOLTAGE APPLICATIONS

AUTHOR: ENG. DIOERGE ALEX BÁO ZAMBRA
RESEARCH SUPERVISOR: DR. ENG. JOSÉ RENES PINHEIRO
August 24, 2010 - Santa Maria.

This Ph.D. Thesis proposes a comparison of modulation techniques, semiconductor devices technologies and topologies for multilevel inverters, in order to point out the multilevel drive system that presents the best performance for a given application. Initially, a comparison methodology is proposed which is based on selecting the switching frequency where all systems present 99% efficiency. The performance indexes included in this analysis are: semiconductor devices power losses, heat-sink volume, THD, DF1, DF2, common mode voltage and harmonic spectrum. For each topology of multilevel inverter it is made a comparison among the modulation techniques and semiconductor devices to obtain the set (modulation + semiconductor) that presents better overall performance. After, the comparisons for each topology, a comparison among the sets that present better results is made, leading to the choice of the best system for a given specific application. The modulation techniques that present the best performance for each multilevel inverter are implemented on an FPGA. Experimental results, such as inverters efficiency and output voltage waveform, are presented for a reduced scale prototype, with the intention of validating the models employed in this Phd Thesis.

Keywords: Power Electronics, Multilevel Inverters, Medium Voltage.

SUMÁRIO

Lista de Figuras	12
Lista de Tabelas	16
Lista de Abreviaturas e Siglas	17
Capítulo 1 Introdução	21
1.1. Contextualização	21
1.2. Motivação	28
1.3. Objetivos da Tese	29
1.4. Organização da Tese	30
Capítulo 2 Revisão Bibliográfica	32
2.1. Introdução	32
2.2. Dispositivos semicondutores para aplicações de média tensão	32
2.3. Topologias de inversores multiníveis	36
2.4. Estado da arte de inversores multiníveis comerciais	42
2.5. Comparações topológicas	46
2.6. Comparação de Técnicas de modulação	49
2.7. Conclusão	50
Capítulo 3 Metodologia de Comparação	51
3.1. Introdução	51
3.2. Procedimento para cálculo dos índices de desempenho	52
3.2.a) THD e espectro harmônico	52
3.2.b) Fator de distorção de primeira e segunda ordem	53
3.2.c) Tensão de modo comum	54

	9
3.2.d) Perdas nos dispositivos semicondutores	54
3.2.d.i) Perdas de condução	55
3.2.d.ii) Perdas de comutação	56
3.2.d.iii) Perdas totais nos semicondutores.....	57
3.2.e) Comprimento e volume do dissipador	57
3.2.e.i) Resistência térmica	57
3.3. Metodologia de comparação.....	61
3.4. Conclusões	64
Capítulo 4 Inversor com Diodos de Grampeamento	65
4.1. Topologia e estados de chaveamento	65
4.2. Técnicas de modulação	67
4.2.a) Modulação PWM com disposição de fase (PD)	67
4.2.b) Modulação por síntese de formas de onda quase-quadradas (QQ)	68
4.3. Definição dos semicondutores e perfil do dissipador	69
4.3.a) Dispositivos semicondutores	69
4.3.a.i) IGBT FZ200R65KF1	70
4.3.a.ii) Diodo DD200S65K1	71
4.3.a.iii) IGCT 5SHX 06F6010	71
4.3.a.iv) GTO DG408BP45	72
4.3.a.v) Diodo 5SDF 02D6004	72
4.3.b) Definição dos perfis dos dissipadores	72
4.4. Resultados da comparação.....	75
4.4.a) Toda faixa de operação	75
4.4.b) Condição nominal de operação ($m_a = 1$).....	80
4.5. Conclusões	88
Capítulo 5 Inversor com Células H-bridge Conectadas em Série Simétrico.....	89

	10
5.1. Topologia e estados de chaveamento	89
5.2. Técnicas de modulação	93
5.2.a) Modulação PWM com deslocamento de fase de múltiplas portadoras (PS)	93
5.2.b) Modulação PWM com disposição de fase (PD)	94
5.2.c) Modulação por síntese de formas de onda quase-quadradas (QQ)	95
5.3. Definição dos semicondutores e perfil do dissipador	100
5.3.a) Dispositivos semicondutores	100
5.3.a.i) IGBT BSM200GB170DLC.....	101
5.3.a.ii) IGCT 5SHX 08F4510.....	101
5.3.a.iii) GTO DGT305SE e diodo DF451	102
5.3.b) Definição dos perfis dos dissipadores	102
5.4. Resultados da comparação.....	103
5.4.a) Toda faixa de operação	103
5.4.b) Condição nominal de operação	108
5.5. Conclusões	118

Capítulo 6 Inversor com Células H-*bridge* Conectadas em Série Híbrido

Assimétrico.....	120
6.1. Topologia e estados de chaveamento	120
6.2. Técnicas de modulação	123
6.2.a) Modulação híbrida (H).....	123
6.2.b) Modulação por síntese de formas de onda quase-quadradas (QQ)	126
6.3. Definição dos semicondutores e perfil do dissipador	127
6.3.a) Dispositivos semicondutores	127
6.3.a.i) IGBT FF200R33KF2C	128
6.3.a.ii) GTO DG306AE25 e diodo DSF454	129
6.4. Resultados da comparação.....	129

	11
6.4.a) Toda faixa de operação	130
6.4.b) Condição nominal de operação	134
6.5. Conclusões	140
Capítulo 7 Comparação entre os Inversores NPC, Simétrico e Híbrido.....	141
7.1. Topologia, modulação e semicondutores	141
7.2. Resultados da comparação	142
7.2.a) Toda faixa de operação	142
7.2.b) Condição nominal de operação	146
7.3. Conclusões	149
Capítulo 8 Resultados Experimentais	151
8.1. Resultados experimentais do inversor NPC	151
8.2. Resultados experimentais do inversor 1-1-1	153
8.3. Resultados experimentais do inversor 1-1-2	156
8.4. Resumo dos resultados experimentais.....	161
7.4. Conclusões	162
Capítulo 9 Conclusões Gerais	163
Referências	167
Apêndice A Protótipos	176
Apêndice B Programas FPGA	179
Apêndice C Publicações	195

LISTA DE FIGURAS

Figura 1.1. Crescimento na demanda anual de energia mundial (Twh).....	22
Figura 1.2. Eletricidade total gerada em 2007 (TWh).....	22
Figura 1.3. Percentual de eletricidade gerada a partir de diferentes fontes de energia em 2007.....	22
Figura 1.4. Consumo de energia elétrica por setor da economia.....	24
Figura 1.5. Consumo de energia elétrica por processo na indústria.....	24
Figura 1.6. Características do mercado de ASDs quanto à tensão de alimentação.....	26
Figura 1.7. Características do mercado de ASDs quanto a faixas de potência.....	27
Figura 1.8. Acionamentos de média tensão comercializados.....	27
Figura 1.9. Principais aplicações de acionamentos de média tensão.....	28
Figura 1.10. Diagrama geral de sistemas de acionamento de média tensão.....	28
Figura 2-1. Inversor com diodos de grampeamento: (a) NPC; (b) ANPC; (c) ANPC 5 níveis.....	37
Figura 2-2. Inversor com capacitores de grampeamento.....	38
Figura 2-3. Inversor com células H- <i>bridge</i> conectadas em série.....	39
Figura 2-4. Inversor multinível com auto-ajuste da tensão nos capacitores; (a) Convencional; (b) Híbrido.....	39
Figura 2-5. Inversor multinível com uma célula H- <i>bridge</i> em série com uma: (a) célula FLC; (b) célula FLC modificada.....	40
Figura 2-6. Inversor multinível com duas células em série do inversor: (a) FLC; (b) FLC modificada.....	41
Figura 2-7. Inversor multinível fundamentado na célula NPC: (a) 1 célula NPC por fase; (b) 1 célula NPC em série com uma célula H- <i>bridge</i> ; (c) duas células NPC em série;.....	42
Figura 3.1. Modelo térmico de semicondutor com dissipador; (a) completo; (b) simplificado.....	58
Figura 3.2. Modelo térmico: (a) módulo com 2 chaves e 2 diodos; (b) módulo com 1 chave e 1 diodo;.....	60
Figura 3.3. Fatores de correção de: (a) Variação da Temperatura; (b) Comprimento.....	61
Figura 3.4. Metodologia para determinação dos índices de desempenho para condição nominal.....	63
Figura 3.5. Metodologia para determinação dos índices de desempenho para toda faixa de operação.....	64
Figura 4.1. Inversor com diodos de grampeamento.....	66
Figura 4.2. Modulação PWM PD: (a) referência e portadoras; (b) tensão de fase; (c) tensão de linha.....	67
Figura 4.3. Modulação QQ: (a) referência e níveis de comparação; (b) tensão de fase; (c) tensão de linha.....	69

Figura 4.4. Perfis de dissipador; (a) HS21577; (b)HS125137; (c) HS125135L	73
Figura 4.5. Variação da resistência térmica do dissipador HS21577 em função; (a) da velocidade do vento; (b) da variação de temperatura.	73
Figura 4.6. Variação da resistência térmica em função da velocidade do vento.....	74
Figura 4-7. Variação da THD da tensão de fase do inversor NPC.....	76
Figura 4-8. Variação da THD da tensão de linha do inversor NPC	76
Figura 4-9. Variação do DF1 tensão de fase do inversor NPC	77
Figura 4-10. Variação do DF1 da tensão de linha do inversor NPC	77
Figura 4-11. Variação do DF2 da tensão de fase do inversor NPC.....	78
Figura 4-12. Variação do DF2 da tensão de linha do inversor NPC	78
Figura 4-13. Variação da tensão de modo comum para inversor NPC	79
Figura 4-14. Variação das perdas para uma fase do inversor NPC.....	79
Figura 4.15. Espectro harmônico da tensão de fase	81
Figura 4.16. Espectro harmônico da tensão de linha.....	81
Figura 4.17. Distribuição das perdas e do volume do dissipador para modulação PD no inversor NPC: (a-b) IGBT; (c-d) IGCT; (e-f) GTO	82
Figura 4.18. Exemplificação da não ocorrência de perdas de comutação nas chaves S2 e S3 para modulação PD no inversor NPC	83
Figura 4.19. Distribuição das perdas e do volume do dissipador para modulação QQ no inversor NPC: (a-b) IGBT; (c-d) IGCT; (e-f) GTO	84
Figura 4.20. Volume total do dissipador para inversor NPC para modulação: (a) PD; (b) QQ.....	85
Figura 5.1. Inversor 1-1-1-1	90
Figura 5.2. Modulação PWM com deslocamento de fase de múltiplas portadoras: (a) referência e portadoras; (b) tensão de fase; (c) tensão de linha.	94
Figura 5.3. Modulação PWM com disposição de fase: (a) referência e portadoras; (b) tensão de fase; (c) tensão de linha.	95
Figura 5.4. Formas de onda para semiciclo positivo: a) referência e tensão gerada; b) pontos de interseção entre níveis e referência	96
Figura 5.5. Forma de onda quase-quadrada	97
Figura 5.6. Níveis de comparação em função do índice de modulação em amplitude	99
Figura 5.7. Modulação para geração de formas de onda quase-quadradas (QQ): (a) referência e níveis de comparação; (b) tensão de fase; (c) tensão de linha.	100
Figura 5-8. Variação da THD da tensão de fase no inversor 1-1-1-1.....	104
Figura 5-9. Variação da THD da tensão de linha no inversor 1-1-1-1	104
Figura 5-10. Variação da DF1 tensão de fase no inversor 1-1-1-1	105
Figura 5-11. Variação da DF1 tensão de linha no inversor 1-1-1-1	105
Figura 5-12. Variação da DF2 da tensão de fase no inversor 1-1-1-1.....	106

Figura 5-13. Variação da DF2 da tensão de linha no inversor 1-1-1-1	106
Figura 5-14. Tensão de modo comum no inversor 1-1-1-1	107
Figura 5-15. Variação das perdas no inversor 1-1-1-1	108
Figura 5.16. Espectro harmônico da tensão de fase	109
Figura 5.17. Espectro harmônico da tensão de linha	110
Figura 5.18. Distribuição das perdas e do volume do dissipador para modulação PS no inversor 1-1-1-1: (a-b) IGBT; (c-d) IGCT; (e-f) GTO	111
Figura 5.19. Diferenças da perdas de recuperação reversa do diodo na modulação PS com IGCT e GTO: (a) Pontos onde ocorre recuperação reversa; (b) Erec GTO; (c) Erec IGCT;	112
Figura 5.20. Distribuição das perdas e do volume do dissipador para modulação PD no inversor 1-1-1-1: (a-b) IGBT; (c-d) IGCT; (e-f) GTO	113
Figura 5.21. Distribuição das perdas e do volume do dissipador para modulação QQ no inversor 1-1-1-1: (a-b) IGBT; (c-d) IGCT; (e-f) GTO	114
Figura 5.22. Volume total do dissipador para o inversor NPC com a modulação: (a) PS; (b) PD; (c) QQ	115
Figura 6.1. Inversor híbrido assimétrico	121
Figura 6.2. Modulação híbrida	124
Figura 6.3. Modulação célula 3: (a) Referência e níveis de comparação; (b) tensão de saída	124
Figura 6.4. Modulação célula 2: (a) Referência e níveis de comparação; (b) tensão de saída	125
Figura 6.5. Modulação célula 1: (a) Referência e níveis de comparação; (b) tensão de saída	125
Figura 6.6. Tensão de saída do inversor 1-1-2: (a) Fase; (b) Linha	125
Figura 6.7. Modulação para geração de formas de onda quase-quadradas para inversor 1-1-2: (a) referências e níveis de comparação; (b) tensão de fase; (c) tensão de linha.	127
Figura 6-8. Variação da THD da tensão de fase do inversor 1-1-2	130
Figura 6-9. Variação da THD da tensão de linha do inversor 1-1-2	131
Figura 6-10. Variação do DF1 da tensão de fase do inversor 1-1-2	131
Figura 6-11. Variação do DF1 da tensão de linha do inversor 1-1-2	132
Figura 6-12. Variação do DF2 da tensão de: (a) fase; (b) linha;	132
Figura 6-13. Variação da tensão de modo comum do inversor 1-1-2	133
Figura 6-14. Variação das perdas do inversor 1-1-2	134
Figura 6.15. Espectro harmônico da tensão de fase do inversor 1-1-2	135
Figura 6.16. Espectro harmônico da tensão de linha do inversor 1-1-2	135
Figura 6.17. Distribuição das perdas e do volume do dissipador no inversor 1-1-2 com modulação Híbrida: (a-b) IGBT; (c-d) IGCT; (e-f) GTO	136
Figura 6.18. Distribuição das perdas e do volume do dissipador no inversor 1-1-2 com modulação QQ: (a-b) IGBT; (c-d) IGCT; (e-f) GTO.	137
Figura 7.1. Variação da THD da tensão de fase	142

Figura 7.2. Variação da THD da tensão de linha	143
Figura 7.3. Variação do DF1 da tensão de fase.....	143
Figura 7.4. Variação do DF1 da tensão de linha	144
Figura 7.5. Variação do DF2 da tensão de fase.....	144
Figura 7.6. Variação do DF2 da tensão de linha	145
Figura 7.7. Variação da tensão de modo comum	145
Figura 7.8. Variação das perdas totais.....	146
Figura 7.9. Espectro harmônico da tensão de fase	147
Figura 7.10. Espectro harmônico da tensão de linha.....	147
Figura 7.11. Distribuição das perdas: (a) NPC; (c) 1-1-1-1; (e) 1-1-2; Distribuição do volume do dissipador: (b) NPC; (d) 1-1-1-1; (d) 1-1-2;.....	148
Figura 8.1. Medidas do inversor NPC com modulação PD	152
Figura 8.2. Tensão no barramento CC e tensão de saída do inversor NPC com modulação PD	152
Figura 8.3. THD da tensão de saída do inversor NPC com modulação PD	153
Figura 8.4. Distribuição das perdas no inversor 1-1-1-1 com IGBT IRGB15B60KD	153
Figura 8.5. Medidas de entrada do inversor 1-1-1-1 com modulação QQ	154
Figura 8.6. Medidas de saída do inversor 1-1-1-1 com modulação QQ.....	155
Figura 8.7. Tensões de saída de cada célula <i>H-bridge</i> do inversor 1-1-1-1 com modulação QQ	155
Figura 8.8. Tensão de fase do inversor 1-1-1-1 com modulação QQ.....	156
Figura 8.9. THD da tensão de fase do inversor 1-1-1-1 com modulação QQ	156
Figura 8.10. Medidas de entrada e saída do inversor 1-1-2 com modulação QQ	157
Figura 8.11. Tensões de saída de cada célula <i>H-bridge</i> do inversor 1-1-2 com modulação QQ	158
Figura 8.12. Tensão de fase do inversor 1-1-2 com modulação QQ.....	158
Figura 8.13. THD da tensão de fase do inversor 1-1-2 com modulação QQ	159
Figura 8.14. Medidas de entrada e saída do inversor 1-1-2 com modulação híbrida.....	160
Figura 8.15. Tensões de saída de cada célula <i>H-bridge</i> do inversor 1-1-2 com modulação híbrida....	160
Figura 8.16. Tensão de fase do inversor 1-1-2 com modulação híbrida	161
Figura 8.17. THD da tensão de fase do inversor 1-1-2 com modulação híbrida.....	161
Figura A-9.1. Esquema do protótipo implementado	177
Figura A-9.2. Protótipo implementado	178
Figura A-9.3. Bancada de testes.....	178

LISTA DE TABELAS

Tabela 2-1. Síntese dos semicondutores empregados em média tensão	36
Tabela 2-2. Epítome de modelos de inversores multiníveis parte 1	45
Tabela 2-3. Epítome de modelos de inversores multiníveis parte 2	46
Tabela 4-1. Estados de chaveamento do inversor NPC.....	66
Tabela 4-2. Ângulos e níveis de comutação.....	68
Tabela 4-3. Dispositivos semicondutores empregados	70
Tabela 4-4. Frequência de comutação para cada modulação e conjunto de semicondutores.....	75
Tabela 4-5. Compêndio da comparação modulação PD par NPC.....	86
Tabela 4-6. Compêndio da comparação modulação QQ par NPC.....	87
Tabela 4-7. Compêndio da comparação para inversor NPC	87
Tabela 5-1. Estados de chaveamento do inversor 1-1-1-1 - parte 1	91
Tabela 5-2. Estados de chaveamento do inversor 1-1-1-1 - parte 2	92
Tabela 5-3. Estados de chaveamento do inversor 1-1-1-1 - parte 3	93
Tabela 5-4. Ângulos de comutação	98
Tabela 5-5. Ângulos de comutação transformados para níveis de comparação	99
Tabela 5-6. Dispositivos semicondutores empregados para o inversor 1-1-1-1.....	101
Tabela 5-7. Frequência de comutação para cada modulação e conjunto de semicondutores.....	103
Tabela 5-8. Compêndio da comparação modulação PS par 1-1-1-1	116
Tabela 5-9. Compêndio da comparação modulação PD par 1-1-1-1	116
Tabela 5-10. Compêndio da comparação modulação QQ par 1-1-1-1.....	117
Tabela 5-11. Compêndio da comparação para inversor 1-1-1-1	118
Tabela 6-1. Estados de chaveamento do inversor 1-1-2.....	122
Tabela 6-2. Dispositivos semicondutores empregados	128
Tabela 6-3. Frequência de comutação para cada modulação e conjunto de semicondutores.....	130
Tabela 6-4. Compêndio da comparação modulação H para inversor 1-1-2	138
Tabela 6-5. Compêndio da comparação modulação QQ para inversor 1-1-2	139
Tabela 6-6. Compêndio da comparação para inversor 1-1-2	139
Tabela 7-1. Sumário das topologias, técnicas de modulação e semicondutores	141
Tabela 7-2. Comparação no ponto nominal de operação entre os sistemas com melhor desempenho	149
Tabela 8-1. Comparação no ponto nominal de operação entre os sistemas com melhor desempenho	162

LISTA DE ABREVIATURAS E SIGLAS

ΔV	Variação de tensão
ΔT	Variação de temperatura
ϕ_L	Ângulo do fator de potência
Ψ_j	Nível de comparação usado na estratégia de modulação da j -ésima célula <i>H-bridge</i>
ANPC	<i>Active neutral point clamped</i>
APOD	<i>Alternative Phase Opposition Disposition</i> (Disposição em oposição de fases alternadas)
ASD	<i>Adjustable-Speed Drive</i> (Acionamento com Velocidade Variável)
CA	Corrente alternada
CC	Corrente contínua
CO ₂	Dióxido de carbono
D	Diodos
DF1	<i>First Order Distortion Factor</i> (Fator de Distorção de Primeira Ordem)
DF2	<i>Second Order Distortion Factor</i> (Fator de Distorção de Segunda Ordem)
dV/dt	Taxa de variação de tensão
E_{offsw}	Energia perdida em uma transição de bloqueio (<i>turn-off</i>) da chave sw
E_{onsw}	Energia perdida em uma transição de entrada em condução (<i>turn-on</i>) da chave sw
E_{recsw}	Energia perdida na recuperação reversa do <i>diodo da chave sw</i>
F	Frequência da tensão da rede pública de energia
$F_{icor\Delta T}$	Fator de correção devido a variação da temperatura
F_{icorL}	Fator de correção devido ao comprimento
FCH	<i>Flying-Capacitor-Half-Bridge</i>
FPGA	<i>Field programmable gate array</i>
FLC	<i>Flying Capacitor</i> (Inversor com capacitores de grampeamento)

f_{max}	Frequência máxima de comutação
f_{min}	Frequência mínima de comutação
f_p	Frequência das portadoras
f_r	Frequência do sinal de referência
f_s	Frequência de comutação dos interruptores da célula com a menor tensão
$f(t)$	Função no domínio do tempo
GTO	<i>Gate Turn-Off Thyristor</i>
H	h-ésimo componente harmônico
H-bridge	Inversor monofásico em ponte completa
HVDC	Transmissão CC de alta tensão
I	Corrente
I_{cc}	Fonte de corrente contínua
$I_{cc,j}$	Valor médio da corrente de entrada da j -ésima célula
I_d	Corrente média do barramento CC
IGBT	<i>Insulated Gate Bipolar Transistor</i>
IEGT	<i>Injection Enhanced Gate Transistor</i>
IGCT	<i>Integrated Gate-Commutated Thyristor</i>
I_L	Corrente de linha da rede
I_{load}	Corrente de carga
I_{m1}, I_{m2}, I_{m3}	Corrente média na entrada das células H-bridge
I_{max}	Corrente máxima
I_{med}	Corrente média
I_V	Corrente de entrada do conversor
m_a	Índice de modulação em amplitude
m_f	Índice de modulação em frequência
NPC	<i>Neutral Point Clamped</i> (Inversor com Ponto Neutro Grampeado)
N_0	Velocidade nominal do motor
P_{a1}	Potência ativa na saída do conversor
P_{comut}	Perdas de comutação
P_{Cond}	Perdas de condução
P_{on}	Perdas de entrada em condução
P_{off}	Perdas de saída de condução

P_{rec}	Perdas devido a recuperação reversa do diodo
PDS	<i>Power Drive System</i> (Sistema de acionamento de alta potência)
PD	<i>Phase disposition</i>
POD	<i>Phase Opposition Disposition</i> (Disposição em Oposição de Fases)
PS	<i>Phase-shift</i>
P_{rec}	Perdas de recuperação reversa
p.u.	Quantidade por unidade
PWM	<i>Pulsewidth Modulation</i> (Modulação por Largura de Pulso)
QQ	Modulação por síntese de formas de onda quase-quadradas
R_{CE}	Resistência da componente resistiva de $v_{ce}(\theta)$
R_f	Resistência da componente resistiva de $v_f(\theta)$
R_θ	Resistência térmica
$R_{\theta c-a}$	Resistência térmica entre o encapsulamento e o ambiente
$R_{\theta c-hs}$	Resistência térmica entre o encapsulamento e o dissipador
$R_{\theta j-a}$	Resistência térmica entre a junção e o ambiente
$R_{\theta j-c}$	Resistência térmica entre a junção e o encapsulamento
$R_{\theta s-a}$	Resistência térmica entre o dissipador e o ambiente
RMS	<i>Root Mean Square</i> (Valor eficaz)
RPM	Rotações por minuto
S	Interruptores principais
SCHC	Series connected H-bridge cells
SCR	<i>Silicon Controlled Rectifier</i>
SIC	Portadoras super impostas
S_L	Potência aparente de entrada
SVC	Compensador estático de Reativos
SW	<i>Switch</i> (Interruptor controlado)
T	Período
T_a	Temperatura ambiente
T_c	Temperatura do encapsulamento
T_j	Temperatura de junção
t_q	Tempo para que um tiristor saia de condução
T_s	Temperatura do dissipador
THD	<i>Total Harmonic Distortion</i> (Distorção Harmônica Total)

T_{jmax}	Temperatura máxima de junção
$U_{méd}$	Média das tensões de entrada
U_d	Tensão média do barramento CC
U_L	Tensão de linha da rede
U_{12}, U_{23}, U_{31}	Tensões de linha
UPS	Fonte ininterrupta de energia
$v_a(t), v_b(t), v_c(t)$	Tensões instantâneas de saída nas fases a, b e c
V_{cc}	Tensão do barramento CC
V_{CE}	Queda de tensão direta no IGBT para $i_{load} = 0$
V_{CMD}	Tensão de comando dos interruptores
V_F	Queda de tensão direta no diodo para $i_{load} = 0$
VFD	<i>Variable Frequency Drive</i> (Acionamento com Variação de Frequência)
V_j	Valor normalizado do degrau de tensão sintetizado pela j -ésima célula
V_{out}	Tensão de saída
VSI	<i>Voltage Source Inverter</i> (Inversor alimentado em tensão)
VSI-MF	<i>Voltage Source Inverter Multilevel-Fuseless</i>
V_{TM}	Queda de tensão direta no GTO para $i_{load} = 0$

Capítulo 1

INTRODUÇÃO

1.1. Contextualização

Em todo o mundo a energia elétrica é um dos fatores preponderantes para o desenvolvimento de um país. É de fácil geração, transmissão, distribuição e de simples conversão para outras formas de energia. Por este motivo, é a principal fonte de energia para aplicações comerciais, residenciais e industriais. Sendo o consumo de energia elétrica um dos indicadores do desenvolvimento econômico de uma nação [1].

O desenvolvimento mundial foi acompanhado por grandes incrementos na demanda de energia. Antes da Revolução Industrial as energias hídrica e eólica eram utilizadas basicamente para mover moinhos e barcos a vela, além da força de tração animal e força muscular do homem [2]. No ano de 1768 foi inventada a máquina a vapor, por James Watt, que em 1785 passou a ser utilizada em um tear mecânico movido a vapor [3]. Este processo automático para produção de tecido revolucionou os processos produtivos na Europa e marcou o início da Revolução Industrial [3]. A Revolução Elétrica iniciou concomitantemente com o invento do motor de indução por Nickola Tesla em 1887 [4] e pela disponibilidade de energia elétrica CA [5]. Em seguida teve início a Revolução Eletrônica com a invenção do transistor em 1947 [6] e do tiristor em 1956 [6], ambos inventados pela companhia *Bell Telephone*. Durante as eras mecânica, elétrica e eletrônica o consumo de energia, a população mundial, a qualidade e o padrão de vida das pessoas aumentaram significativamente.

A população mundial passou de 2,5 bilhões de habitantes no ano de 1950 para 6,8 bilhões em 2008 [7]. Em consequência, o consumo anual de energia elétrica no mundo passou de 6116 TWh para 18920 TWh de 1973 a 2007 [8], Figura 1.1. Observa-se que a matriz

energética mundial tem sido fundamentalmente abastecida a partir de termelétricas, enquanto que as energias renováveis, com exceção da energia hídrica, representam apenas 2,8%.

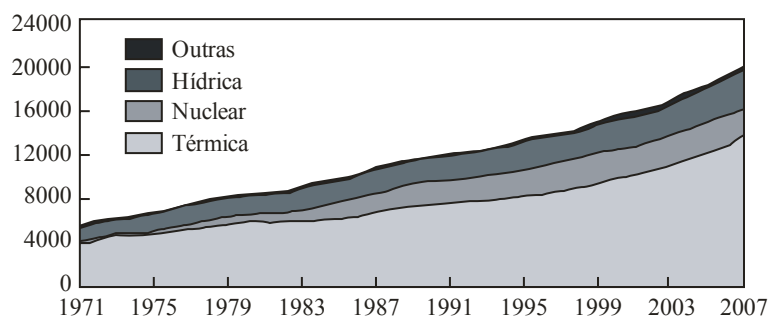


Figura 1.1. Crescimento na demanda anual de energia mundial (Twh).

A energia elétrica gerada em valores absolutos no mundo e para alguns países selecionados, pode ser vista na Figura 1.2, [9] e [10]. Na Figura 1.3 é apresentado o percentual de energia elétrica gerada a partir de diferentes fontes primárias de energia, [9] e [10].

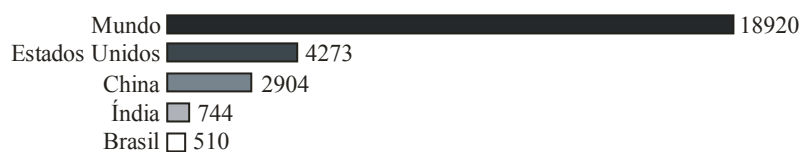


Figura 1.2. Eletricidade total gerada em 2007 (TWh).

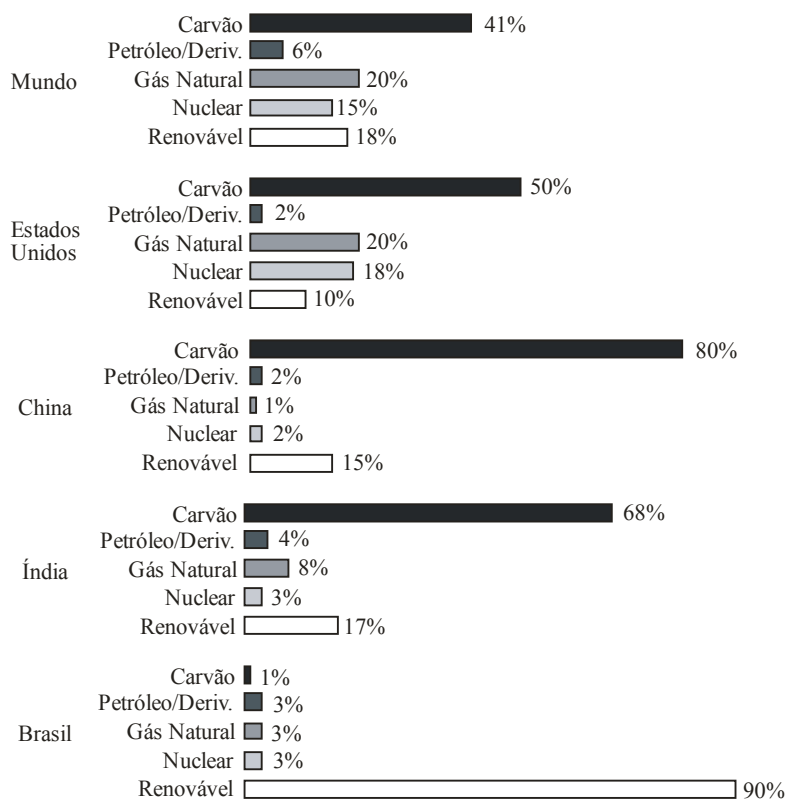


Figura 1.3. Percentual de eletricidade gerada a partir de diferentes fontes de energia em 2007.

A energia elétrica mundial gerada a partir da queima de combustíveis fósseis gira em torno de 67%, sendo 41% proveniente do carvão, 20% do gás natural e 6% do petróleo [9]. É interessante observar que os países mais populosos do mundo (com 38% da população mundial [7]), China e Índia, geram 3005 TWh a partir de combustíveis fósseis [9], enquanto que os Estados Unidos, com 4,68% da população mundial [7], geram 3076 TWh a partir das mesmas fontes [9]. No Brasil, 90% da energia é fornecida a partir de fontes renováveis, sendo a principal parcela proveniente de hidrelétricas e apenas 7% oriunda de combustíveis fósseis [10].

Desde a Revolução Industrial até a atualidade a principal fonte primária de energia tem sido o carvão. O resultado de décadas de desenvolvimento baseado no fornecimento de energia a partir de combustíveis fósseis está relacionado com inúmeros problemas ambientais da atualidade e outros que surgirão no futuro [11]. Entre eles destacam-se enchentes, alagamentos, tornados e furacões cada vez mais frequentes e em locais onde não ocorriam tais fenômenos [12]. Observa-se ainda o derretimento da calota polar, inundação de regiões costeiras, acidificação dos oceanos, extinção de diversas espécies, alteração das correntes oceânicas e dos ventos, entre outros [13]. Todos estes fenômenos estão relacionados com o aquecimento global que tem como origem o efeito estufa, provocado pela emissão de CO₂ no processo de queima de combustíveis fósseis, que foram e ainda são a principal fonte para produção de energia elétrica [11].

Para atenuar ou tentar controlar as causas do aquecimento global oriundas da produção de energia, existem três alternativas que podem ser adotadas. A primeira delas é a utilização de tecnologias limpas de carvão (*clean coal technologies*), processos que reduzem significativamente a emissão de CO₂ em termelétricas [14] e [15]. A segunda está relacionada com o aumento na utilização de fontes renováveis em detrimento da utilização de combustíveis fósseis [16]. Enquanto, que a terceira envolve a conservação de energia que tem como principais ações a racionalização do uso da energia, racionalização nas perdas técnicas das concessionárias e aumento da eficiência energética em aparelhos elétricos [17] e [18].

Tanto a segunda quanto a terceira alternativa para redução da emissão de CO₂ estão fortemente ligadas com a Eletrônica de Potência, uma vez que a utilização de fontes renováveis, como solar e eólica, necessitam de conversores de alta eficiência e que maximizem a geração de energia nestes sistemas [19]. A conservação de energia envolve conversores de alta eficiência para processamento de energia, presentes na transmissão CC de alta tensão (HVDC), em compensadores estáticos de reativos (SVC), em fontes ininterruptas

de energia (UPS), no controle de processos industriais com inversores de frequência, além do projeto de conversores mais eficientes para alimentar diferentes tipos de carga [20].

O aumento da eficiência energética em aparelhos e processos elétricos é uma alternativa interessante de curto e médio prazo, pois através dela diminui-se o acréscimo na demanda de energia, aumentando assim, o tempo para criação de um sistema de geração distribuída baseado em fontes renováveis [17]. Para ter um impacto significativo na redução do consumo de energia é imperativo identificar as principais cargas presentes no sistema e adotar estratégias que realmente tenham impacto no aumento da eficiência energética.

No Brasil, o setor industrial é responsável por 46% do consumo de energia elétrica, como mostra a Figura 1.4 [21]. Dentro deste percentual, os sistemas motrizes correspondem a 62% do total da energia elétrica consumida na indústria [22], Figura 1.5. Constata-se então, que sistemas motrizes industriais são responsáveis pelo consumo de 28,5% da eletricidade gerada no Brasil, enquanto que nos Estados Unidos 60-65% da energia elétrica é utilizada para alimentar motores elétricos [23].

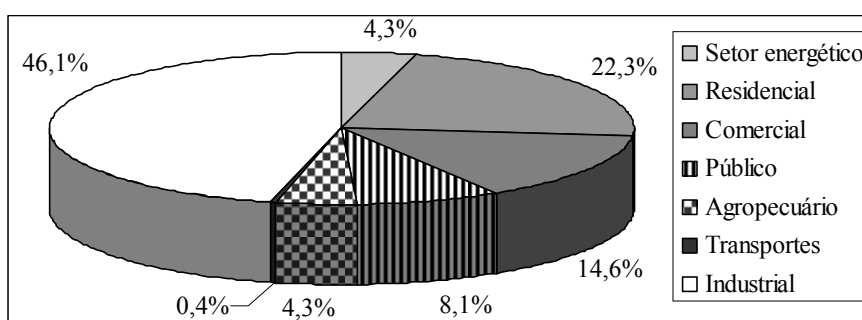


Figura 1.4. Consumo de energia elétrica por setor da economia.

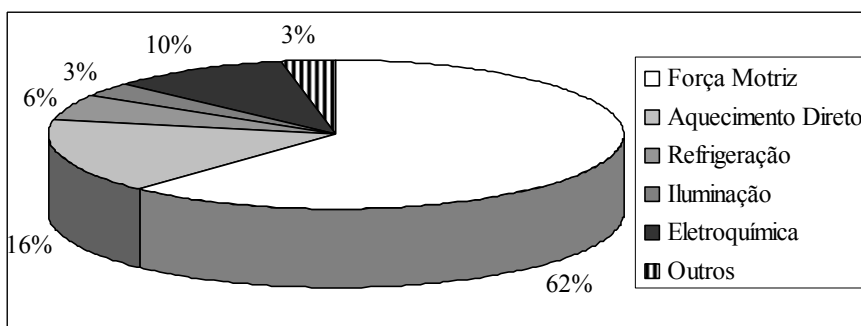


Figura 1.5. Consumo de energia elétrica por processo na indústria.

Baseado nas estatísticas apresentadas acima, o Brasil decretou que a partir de 12 de dezembro de 2009 só poderiam ser fabricados, comercializados e importados motores de indução trifásicos de alto rendimento para potências de 1 a 250 CV, onde o rendimento mínimo para cada potência está definido no Decreto nº 4508, de 11 de dezembro de 2002

[24]. Contudo, o aumento do rendimento no motor de indução representa um ganho pequeno se comparado ao que se obtém com a utilização do controle de velocidade por inversor de frequência em aplicações de bombeamento e exaustão [25].

Nas indústrias, aproximadamente 75% dos motores de indução são usados para o acionamento de bombas, ventiladores e compressores [20]. A maioria destas aplicações é usada em ambiente industrial para controle de fluxo. Nestas aplicações, o método tradicional de controle de fluxo é realizado por válvulas de estrangulamento e válvulas de alívio, onde o motor opera em velocidade constante e acoplado a um ventilador ou bomba [25]. Este método gera grande desperdício de energia no processo de retorno do fluido a tanque e alívio de pressão. A utilização de sistemas de acionamento de velocidade variável pode reduzir até 60% o consumo de energia se comparado com o método tradicional de velocidade fixa [23]. Em geral, sistemas de variação de velocidade são utilizados para atender os requerimentos de um processo em termos de velocidade, torque e para economizar energia melhorando a eficiência do processo [26].

Em aplicações de alta potência para melhorar a eficiência e reduzir o consumo de energia, deve-se aumentar os níveis de tensão, objetivando reduzir os níveis de corrente. Desta forma, são minimizadas as perdas de condução nos motores e em seus sistemas de acionamento. Para implementar estes sistemas pode haver a necessidade de conexão em série de dispositivos semicondutores para conseguir bloquear os níveis de média tensão. Contudo, esta alternativa não é uma solução adequada, pois não garante a divisão equilibrada de tensão entre os interruptores.

Um método mais adequado para estabilizar a tensão aplicada nos dispositivos colocados em série é através do grampeamento deles usando uma fonte de tensão CC ou utilizando um grande capacitor, que transitoriamente se comporta como uma fonte de tensão CC. Baseado neste princípio e visando sobrepor as limitações impostas pelas tecnologias de semicondutores, foram criados os inversores multiníveis. Estes inversores sintetizam formas de onda com reduzido conteúdo harmônico, apresentam menores variações de tensão nos semicondutores e também apresentam elevada eficiência, pois comumente operam em baixas frequências, [27] e [28].

A implementação dos sistemas de acionamento para altas potências e média tensão ficou limitada pelo desenvolvimento de dispositivos semicondutores com capacidade de bloqueio de altas tensões, conseqüentemente, o desenvolvimento destes sistemas acompanhou as inovações relacionadas a estes dispositivos.

No final da década de 70 começaram aparecer comercialmente sistemas de acionamento para variação de velocidade fundamentados em dispositivos semicondutores de potência [29]. No começo, estes sistemas eram baseados em tiristores, eram volumosos, menos confiáveis e eficientes que os atuais [30]. Na metade da década de 80, surgiu o GTO com capacidade de bloqueio de 4500 V, assim, os sistemas de acionamento de média tensão começaram a ser implementados com este dispositivo, o qual foi empregado por um período de aproximadamente 10 anos [31]. O crescente investimento no desenvolvimento dos IGBTs fez com que fosse possível fabricar este dispositivo com tensões de 2,3 kV, 3,3 kV e de 6,5 kV, o que fez com que o IGBT ocupasse o lugar do GTO. No ano de 1996 apareceram os IGCTs, resultado de investimentos no desenvolvimento dos GTOs. Atualmente os inversores multiníveis alimentados em tensão são baseados em IGBTs ou IGCTs [31].

Uma pesquisa realizada com fabricantes e usuários de inversores multiníveis mostrou alguns nichos de mercado deste setor. A pesquisa indicou que 75 % das aplicações de média tensão são de motores alimentados em 4160 V, Figura 1.6. Nesta pesquisa foram analisados sistemas de acionamento de 800-10000 HP, sendo que a faixa de 2001-3000 HP correspondia a 40 % das aplicações analisadas, Figura 1.7. Outras constatações importantes são que a eficiência dos sistemas de acionamento varia de 96 a 97%, inversores acima de 2000 HP são refrigerados por água e a amortização do investimento do sistema de acionamento é menor que três anos para 60,8 % das aplicações [32]. Atualmente, a maioria dos acionamentos de média tensão tem faixa de potência entre 1 e 4 MW e faixa de tensão de 3,3 kV a 6,6 kV [33] e [34].

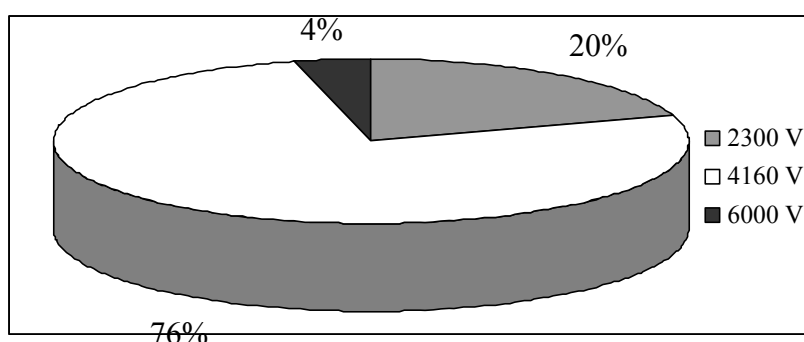


Figura 1.6. Características do mercado de ASDs quanto à tensão de alimentação

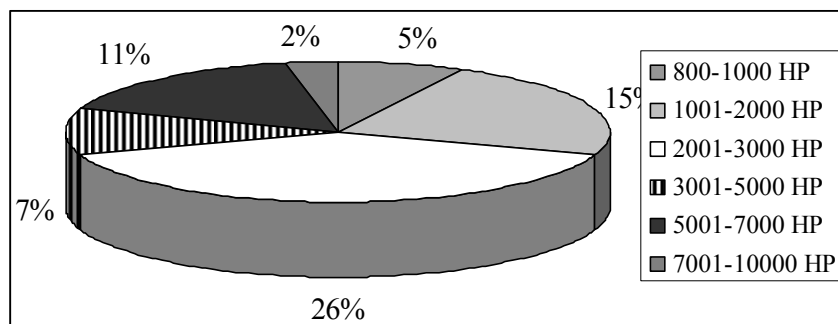


Figura 1.7. Características do mercado de ASDs quanto a faixas de potência.

A pesquisa desenvolvida por [32] mostrou ainda que nos três anos anteriores ao estudo, havia sido instalada a maioria dos sistemas de acionamento analisados. Os fabricantes já tinham garantidas vendas crescentes para os anos seguintes à pesquisa, indicando uma forte aceitação do mercado e uma tendência na utilização de sistemas de acionamento de média tensão. Informação comprovada por [35], Figura 1.8, que mostra o crescimento exponencial de sistemas de acionamentos multiníveis comercializados globalmente.

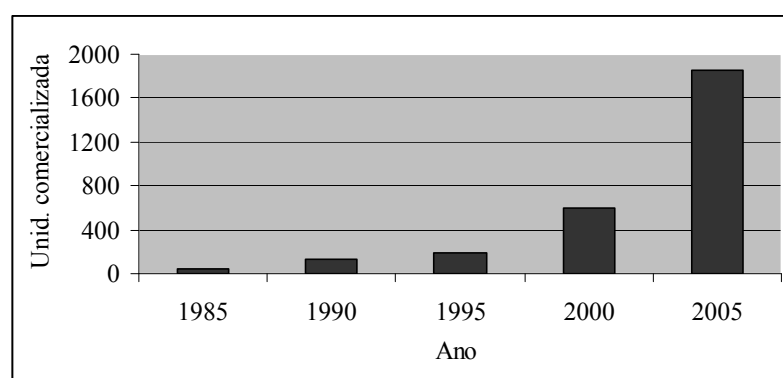


Figura 1.8. Acionamentos de média tensão comercializados.

Entre os fatores que favoreceram a aceitação destes sistemas, se podem destacar a economia de energia, o aumento da confiabilidade e da eficiência, a diminuição do volume [36] e os incentivos governamentais para a implantação destes sistemas de acionamento em países como o Canadá e Estados Unidos [37].

O aumento na utilização de sistemas de acionamento de média tensão ocorreu em diversos setores industriais, como nas indústrias de alimentos, bebidas, celulose, papel, papelão, cimento, automobilística, mineração, química, petroquímica, saneamento e siderúrgicas. Sua principal aplicação ocorreu em prensas, compressores, exaustores, ventiladores, desfibradores, bombas, bombas centrífugas, bombas de refrigeração, moinhos, correias transportadoras, britadores, extrusoras, laminadoras e pontes rolantes [34] e [38]. Entre estas aplicações, apresentadas na Figura 1.9, destacam-se as bombas, que

correspondem a 40 % das aplicações, seguida de ventiladores com 30 % e compressores/extrusoras com 15% [39].

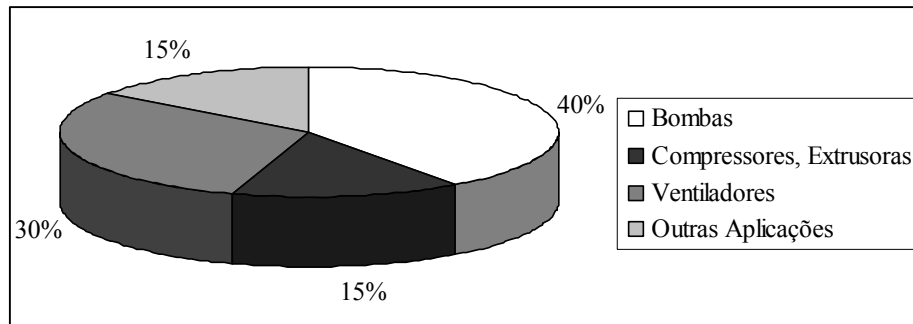


Figura 1.9. Principais aplicações de acionamentos de média tensão

Em aplicações de alta potência e média tensão 85% dos sistemas são destinados ao acionamento de bombas, ventiladores e compressores. Apenas 3% destas aplicações contam com controle de velocidade através do inversor, os outros 97% são controlados através de métodos mecânicos [40], o que diminui significativamente a eficiência do processo, da mesma forma que nos sistemas de baixa tensão mencionados anteriormente.

1.2. Motivação

Um sistema de acionamento de média tensão é composto por um transformador de entrada, que converte as tensões de entrada para os níveis requeridos pelos retificadores, responsáveis por transformar o sinal CA de entrada em CC. O barramento CC é composto por capacitores que tem a função de filtrar a tensão de saída dos retificadores. O inversor tem a função de converter o sinal contínuo do barramento CC em CA para alimentar o motor de indução, Figura 1.10. Dependendo do número de pulsos do retificador e do número de níveis da tensão de saída do inversor, pode haver a necessidade de inclusão de filtro de entrada para atender normas que limitam THD da corrente de entrada e filtro de saída para evitar o fenômeno da reflexão de tensão ocasionado pelos altos níveis de variação de tensão.

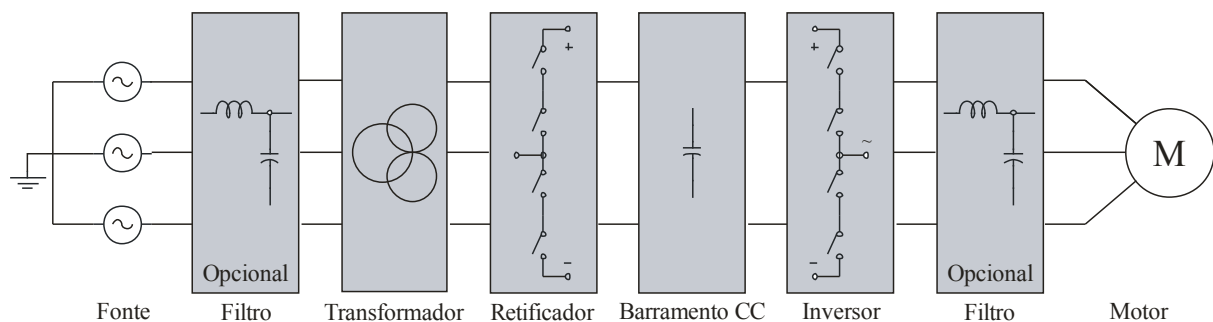


Figura 1.10. Diagrama geral de sistemas de acionamento de média tensão

Dependendo da impedância da entrada, a utilização de transformador e retificador com 18 pulsos ou mais, costuma atender os requerimentos da norma IEEE Std 519-1992 [40], que estabelece um limite de 5 % de THD na corrente de entrada [41]. Desta forma, o filtro de entrada pode ser eliminado. As perdas no transformador de entrada estão ligadas à potência do transformador, assim, diferentes transformadores para mesma potência apresentariam rendimento similar. Os retificadores de entrada normalmente são não controlados, estando a eficiência deste subsistema ligada somente às perdas de condução dos diodos e à construção dos transformadores.

O estágio do inversor pode apresentar grandes variações quanto ao rendimento, a qualidade da forma de onda de saída e quanto ao volume ocupado pelo sistema. Estes parâmetros são influenciados pela topologia do inversor multinível adotada, pela tecnologia do dispositivo semiconductor selecionado para implementação do inversor e pela técnica de modulação adotada para comandar os semicondutores do inversor.

Um projeto otimizado de sistema de acionamento de alta potência e média tensão deveria avaliar, para cada topologia de inversor, várias tecnologias de dispositivos semicondutores e técnicas de modulação. Assim, poderia ser determinado o conjunto (semicondutor + modulação) que forneceria melhores resultados quanto a rendimento, volume e qualidade de energia fornecida à máquina para a topologia analisada. Os resultados obtidos com cada topologia deveriam ser comparados para determinar o sistema mais atrativo para uma dada aplicação.

A utilização deste sistema de acionamento otimizado, aliado ao controle de velocidade dos motores destinados ao acionamento de bombas, ventiladores e compressores em detrimento dos métodos mecânicos para controle de fluxo, produziria um grande impacto no aumento da eficiência energética. Desta forma, contribuiria de forma significativa para redução no aumento na demanda de energia e poderia proporcionar uma redução na emissão de CO₂ e dos efeitos que este tem causado ao meio ambiente.

1.3. Objetivos da Tese

O objetivo principal desta Tese de doutorado é apontar um sistema de acionamento para aplicações de alta potência que apresente alto rendimento, volume reduzido e alta qualidade na forma de onda da tensão de saída. Para isso, será proposta uma metodologia de comparação com índices de desempenho que permitam avaliar de forma quantitativa, diferentes tecnologias de dispositivos semicondutores e técnicas de modulação para algumas

topologias de inversores multiníveis. Os melhores resultados obtidos com cada topologia serão comparados com a finalidade de indicar a topologia que apresente as características supracitadas.

As principais contribuições desta Tese são:

- Proposta de uma metodologia de comparação, composta pela definição de índices de desempenho e forma de comparação;
- Proposta de três novas análises comparativas para diferentes tecnologias de dispositivos semicondutores e técnicas de modulação aplicadas ao inversor com diodos de grampeamento, ao inversor com células *H-bridge* conectadas em série simétrico e ao inversor com células *H-bridge* conectadas em série híbrido assimétrico;
- Uma proposta de obtenção da topologia candidata que apresenta melhor desempenho;
- Validação experimental dos modelos e análises comparativas;

1.4. Organização da Tese

Esta Tese está dividida em nove capítulos. Esta introdução é o primeiro capítulo e será seguida do Capítulo 2, no qual é apresentada uma introdução aos principais temas concernentes à Tese, divididos em seis tópicos. O primeiro tópico apresenta as tecnologias de dispositivos semicondutores com capacidade de bloqueio de médias tensões e suas características básicas. No segundo são apresentadas algumas topologias de inversores multiníveis presentes na literatura. O terceiro apresenta um estudo de mercado sobre inversores multiníveis comerciais. No quarto tópico são apresentados alguns estudos que realizaram comparações topológicas e as limitações de cada um. No quinto são apresentados alguns estudos que realizaram a comparação de técnicas de modulação aplicadas a inversores multiníveis e respectivas limitações. No último tópico deste capítulo, são apresentadas as conclusões obtidas com esta revisão bibliográfica, a definição da aplicação a ser analisada com os detalhes do motor de indução para o qual serão projetados os sistemas multiníveis, bem como a definição das topologias de inversores multiníveis a serem comparadas.

No Capítulo 3 são apresentados os índices de desempenho que serão utilizados para avaliação quantitativa de cada topologia multinível, juntamente com os detalhes de como efetuar o cálculo destes índices. Também será apresentada a metodologia de comparação na

qual serão definidos os passos para comparação dos diferentes semicondutores e técnicas de modulação aplicadas a cada topologia.

No Capítulo 4 é efetuada a comparação de diferentes tecnologias de dispositivos semicondutores e estratégias de modulação aplicadas ao inversor com diodos de grampeamento (NPC). No final deste capítulo é apontado o dispositivo semicondutor e a técnica de modulação que tiveram melhor desempenho na comparação quantitativa. No Capítulo 5 é desenvolvido o mesmo estudo aplicado no Capítulo 4, mas para o inversor com células *H-bridge* conectadas em série simétrico. No Capítulo 6 este estudo é realizado para o inversor com células *H-bridge* conectadas em série híbrido assimétrico.

No Capítulo 7 são comparadas às três topologias de inversores multiníveis, cada uma com a técnica de modulação e dispositivo semicondutor que apresentou melhor desempenho nos Capítulos 4, 5 e 6. Desta forma, será apontado e quantificado o quão melhor uma determinada topologia é em relação às demais.

No Capítulo 8 são apresentados os resultados experimentais para protótipos de baixa potência de forma a validar os principais resultados obtidos nas análises teóricas desta Tese.

Finalmente, o Capítulo 9 apresenta as principais contribuições e conclusões obtidas nesta Tese. Também são sugeridos tópicos para investigações futuras.

Capítulo 2

REVISÃO BIBLIOGRÁFICA

2.1. Introdução

Este capítulo apresenta a revisão bibliográfica referente aos assuntos estudados nesta Tese. Na primeira seção são apresentados os dispositivos semicondutores que apresentam capacidade de bloqueio de tensões acima de 1700 V, adequados para aplicações de média tensão. A segunda seção apresenta algumas topologias de inversores multiníveis presentes na literatura e suas características. Na sequência é apresentado um estudo sobre os sistemas de acionamento de média tensão comercializados na atualidade, sendo apresentados os fabricantes destes sistemas, as topologias de inversores empregadas, o dispositivo semicondutor utilizado e as faixas de potência. A última seção deste capítulo apresenta algumas comparações topológicas e comparações de técnicas de modulação já estudadas, descrevendo algumas limitações existentes nestes trabalhos.

2.2. Dispositivos semicondutores para aplicações de média tensão

Dispositivos semicondutores de potência são componentes essenciais para determinar a confiabilidade, rendimento, tamanho e custo de sistemas eletrônicos para condicionamento de energia [43]. Desta forma, pesquisadores têm direcionado esforços para reduzir as perdas nos dispositivos semicondutores, aumentar a frequência de comutação e simplificar o circuito de acionamento (*driver*) [40], na tentativa de encontrar um dispositivo o mais próximo de uma chave ideal.

Para aplicações de média tensão e alta potência o mercado dispõe de dispositivos baseados em tiristores e transistores. Os dispositivos comerciais baseados em tiristores são: Retificador Controlado de Silício (SCR - *Silicon-Controlled Rectifier*), Tiristor de

Desligamento pelo Gatilho (GTO - *Gate Turn-off Thyristor*) e Tiristor com Circuito de Comutação Integrado (IGCT - *Integrated Gate Commutated Thyristor*). Enquanto, que os dispositivos comerciais baseados em transistor são o Transistor Bipolar de Porta Isolada (IGBT - *Insulated Gate Bipolar Transistor*) e o IEGT (*Injection Enhanced Gate Transistor*). Os dispositivos com tensão igual ou superior a 1700 V são os mais empregados em conversores de média tensão.

O SCR foi inventado pelo *Bell Laboratory* no ano de 1956, vindo a ser comercializado dois anos mais tarde, em 1958, pela *General Electric* [44]. Nos dias atuais, os principais fabricantes de SCRs são Infineon/Eupec [45], Powerex [46], Mitsubishi [47], Ixys/Westcode [48]/[49], Dynex [50] e ABB/Polovodice [51]/[52].

Encontram-se SCRs para quase todos os valores de tensão, os de 1,8 kV a 5,0 kV são encontrados com intervalos de 200 V já os de 5,0 kV a 8,5 kV com intervalos de 500 V. O SCR que suporta a maior tensão é fabricado pela Toshiba, podendo ser submetido a uma tensão de 12 kV e 1500 A.

O SCR pode ser ligado se a tensão ânodo-cátodo for maior que zero e se for aplicado um curto pulso positivo de corrente no gatilho. Uma vez que este tenha entrado em condução, só poderá ser retirado deste modo pela redução da corrente direta a um nível abaixo da corrente de manutenção, que é da ordem de miliamperes, por um tempo suficientemente grande para que este saia de condução (t_q).

SCRs são empregados em retificadores controlados por fase em acionamentos de média tensão [30]. Também são amplamente utilizados em conversão CC de alta tensão (HVDC), compensadores estáticos de reativos, aquecimento industrial e controle de iluminação [43].

O tiristor de desligamento pelo gatilho (GTO) é um dispositivo que pode ser disparado pela aplicação de um pulso positivo de corrente ao gatilho e bloqueado pela aplicação de um pulso negativo de corrente ao gatilho. Sendo assim, o GTO apresenta algumas vantagens em relação aos SCRs, como possibilitar a eliminação dos componentes necessários para comutação forçada, resultando em redução do custo, peso e volume, além do desligamento mais rápido suportando maiores frequências de comutação e melhor rendimento.

As principais desvantagens do GTO são: necessidade de um pulso de corrente relativamente elevado para desligar; necessidade de um volumoso e caro circuito de *snubber*; complexo *driver*; altas perdas nos *drivers* e nos *snubbers*.

Atualmente os principais fabricantes de GTOs são a Mitsubishi [47], Ixys/Westcode [48]/[49], Dynex [50] e ABB/Polovodice [51]/[52]. As principais classes de tensão de GTOs comercializados são 2,5 kV, 4,5 kV e 6,0 kV. O GTO que suporta maior nível de potência é fabricado pela Mitsubishi, com tensão de 6,0 kV e corrente de 1500A.

O tiristor com circuito de comutação integrado (IGCT), também conhecido como *Integrated Gate-Commutated Thyristor* foi introduzido em 1996 [53], a partir do GTO. Ele veio para superar os problemas inerentes ao circuito de acionamento do GTO.

Para alcançar as características desejadas ao IGCT foi necessário melhorar as características de chaveamento para obter operação com altas densidades de corrente sem a necessidade de *snubber* contra dv/dt , foi imprescindível ainda reduzir a queda de tensão em condução e as perdas de saída de condução, [54], [55]. O circuito de *driver* foi desenvolvido para envolver o dispositivo, diminuindo assim os caminhos do sinal para o gatilho. Desta forma, com a minimização dos trajetos do sinal, as indutâncias foram reduzidas, possibilitando a eliminação dos circuitos de *snubber* e com isto as perdas também foram reduzidas.

O problema básico do IGCT está no fato de que todo dispositivo baseado em tiristor é comutado por corrente. O pulso necessário para desligar o IGCT é mais curto que para o GTO, contudo, pode alcançar 4000 A. Muitos capacitores eletrolíticos são incluídos na placa de *drive* integrada ao dispositivo para fornecer esta energia.

Os principais fabricantes de IGCTs na atualidade são a ABB/Polovodice [52]/[51] e Mitsubishi [47], estes dispositivos são comercializados com tensões que vão de 2,0 a 6,5 kV. Atualmente o IGCT comercial que suporta a maior quantidade de energia é fabricado pela ABB e pode ser submetido a uma tensão de 6,5 kV e 1290 A.

Os IGCTs vem sendo utilizados em aplicações onde anteriormente se empregavam GTOs, pelas razões acima mencionadas. Em acionamentos de média tensão são utilizados principalmente nos inversores multiníveis fabricados pela ABB. A Siemens fornece alguns modelos de inversores multiníveis tanto com IGBT como com IGCT.

O *Insulated Gate Bipolar Transistor* foi inventado por Bantwal Jayant Baliga em 1979 [43], e passou a ser comercializado no ano de 1983 [56]. O IGBT é um dispositivo controlado por tensão, podendo ser colocado em condução através da aplicação de uma tensão de gatilho de 15 V, sendo retirado de condução quando a tensão de gatilho retorna para zero volt. Na prática utiliza-se para tirar o IGBT de condução uma tensão de gatilho negativa, de poucos volts, para aumentar a imunidade a ruídos. Para entrar em condução necessita de um pico de corrente de poucos amperes devido à capacitância entre o gatilho e o emissor [40].

As principais características do IGBT são: circuito de *driver* simples; operação sem necessidade de *snubber*; alta velocidade de comutação; encapsulamento em módulo com base em placa de metal isolada, facilitando a dissipação de calor.

Desde a sua introdução, muitas estruturas têm sido criadas, principalmente as estruturas planares. Logo após sua criação, a estrutura NPT (*Non Punch Through*) dominou o original PT (*Punch Through*) devido à fácil utilização de dispositivos em paralelo, fornecida pelo seu coeficiente de temperatura positivo. Hoje em dia, existe uma grande demanda por dispositivos pequenos com baixas perdas de condução e chaveamento. Para combinar estes requerimentos, foram criadas novas estruturas, a planar SPT (*Soft-Punch Through*) e a vertical Trench-FS (*Field Stop*).

Os principais fabricantes de IGBTs para média tensão são: Infineon/Eupec [45], Powerex [46], Mitsubishi [47], Ixys/Westcode [48]/[49], Dynex [50], ABB [51], Fuji [57] e Hitachi [58]. O IGBT que suporta maior potência é fabricado pela Dynex, podendo ser submetido a uma tensão de 6,5 kV e uma corrente de 800 A.

Os IGBTs de alta tensão apresentam queda de tensão em condução elevada se comparada com os GTOs. Para resolver este problema foi criado outro semicondutor baseado em transistor, o IEGT (*Injection Enhanced Gate Transistor*). Este novo dispositivo é acionado por tensão como o IGBT e apresenta queda de tensão em condução tão baixa como os GTOs, conduzindo a um semicondutor que apresenta baixas perdas no circuito de *driver* e quando está em condução [59]. Este semicondutor é fabricado somente pela Toshiba e o dispositivo que suporta maior potência apresenta tensão de 4,5 kV e 2100 A.

A Tabela 2-1 apresenta uma síntese dos semicondutores apresentados nesta seção, contendo os fabricantes, faixa de tensão/corrente e tipo de encapsulamento. Entre os semicondutores apresentados, os que apresentam expressivo uso nos inversores de sistemas de acionamento de média tensão são os IGBTs e os IGCTs. Uma diferença essencial entre ambos semicondutores envolve o fato de que o IGBT apresenta uma tensão de saturação, que pode ser usada para proteção do dispositivo, enquanto o IGCT não. Esta informação é importante, uma vez que dependendo do nível de corrente que o IGCT está conduzindo, se torna impossível tira-lo de condução.

Tabela 2-1. Síntese dos semicondutores empregados em média tensão

Semicondutor	Fabricante	Tensões (kV)	Faixa de corrente (A)	Encaps.
SCR	Infineo, Powerex, Mitsubishi, ABB, Ixys/Westcode, Dynex.	1,8/2,0/2,2/2,4/2,5/2,6/2,7/ 2,8/2,9/3,0/3,2/3,4/3,6/3,8/ 4,0/4,2/4,4/4,5/4,8/5,2/6,0/ 6,5/7,0/7,5/8,0/8,5/12.	86 - 6987	Presspack
GTO	Mitsubishi, ABB, Ixys/Westcode, Dynex.	1,7/1,8/2,0/2,5/3,0/3,6/4,0/ 4,5/6,0/6,5.	210 - 1640	Presspack
IGCT	Mitsubishi, ABB.	4,5/5,5/6,5.	180 - 2100	Presspack
IGBT	Infineon, Fuji, Powerex, ABB, Dynex, Hitachi, Ixys/Westcode, Mitsubishi.	1,7/2,5/3,3/4,5/6,5.	50- 3600	Módulo Presspack
IEGT	Toshiba	3,3/4,5.	400-2100	Módulo Presspack

2.3. Topologias de inversores multiníveis

Nesta seção é feita uma apresentação referente às topologias de inversores multiníveis existentes na literatura.

O estudo de conversores multiníveis com Diodos de Grampeamento iniciou com a proposta de um inversor de três níveis, apresentado em 1980 [60], exposto na Figura 2-1 (a). Posteriormente, esta topologia foi denominada de inversor com ponto neutro grampeado (NPC - *Neutral Point Clamped*), [61]. Esta topologia apresenta o benefício de empregar dispositivos semicondutores com tensão igual à metade da tensão do barramento CC, apresenta um controle relativamente simples e tem todas as fases ligadas ao mesmo barramento CC. Porém, necessita de diodos de grampeamento e pode apresentar desequilíbrio no divisor capacitivo, que pode ser solucionado através de técnicas de modulação ou controle.

Uma variação do inversor NPC é o inversor ANPC (*Active Neutral Point Clamped*), nesta topologia os diodos de grampeamento são substituídos por chaves ativas. Uma fase

deste inversor pode ser verificada na Figura 2-1 (b). O uso de chaves ativas no lugar dos diodos de grampeamento possibilita uma melhor distribuição das perdas nos dispositivos semicondutores, possibilitando que este inversor seja empregado para uma potência superior que o NPC, quando ambos empregam as mesmas chaves ativas [62].

Um inversor ANPC de 5 níveis pode ser verificado na Figura 2-1 (c). Ele emprega o dobro de chaves ativas que o inversor ANPC de 3 níveis e um capacitor flutuante que fica submetido a uma tensão igual a $\frac{1}{4}$ da tensão do barramento CC [63].

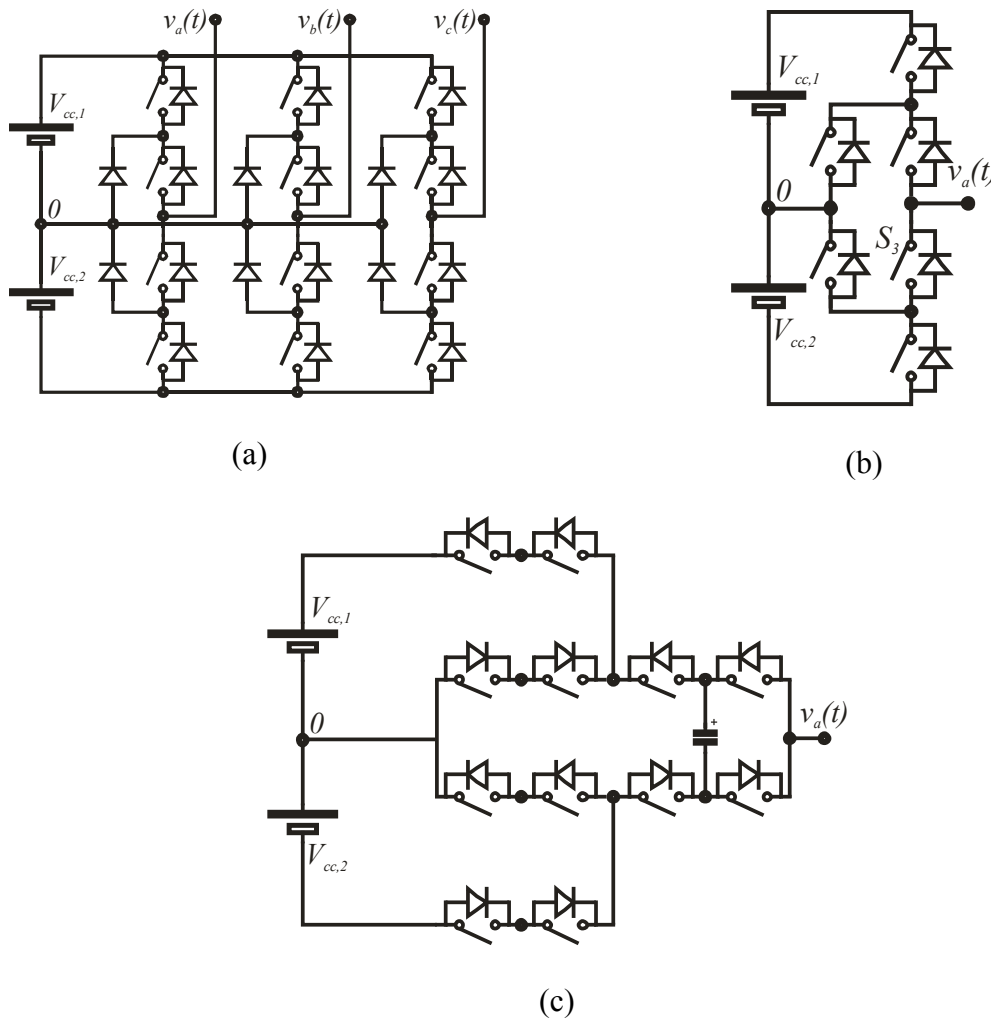


Figura 2-1. Inversor com diodos de grampeamento: (a) NPC; (b) ANPC; (c) ANPC 5 níveis

O conversor multinível com capacitores de grampeamento (FLC - *Flying Capacitor*) foi apresentado pela primeira vez em 1991 [64] e [65], sendo exibido na Figura 2-2. Tendo como principal vantagem a possibilidade de fornecer combinações redundantes para sintetizar um mesmo nível de tensão de fase. Entretanto, necessita de capacitores adicionais, apresenta um elevado custo devido à necessidade de volumosos capacitores, resultado dos altos níveis de corrente aos quais os capacitores são submetidos, e o controle do inversor não é trivial.

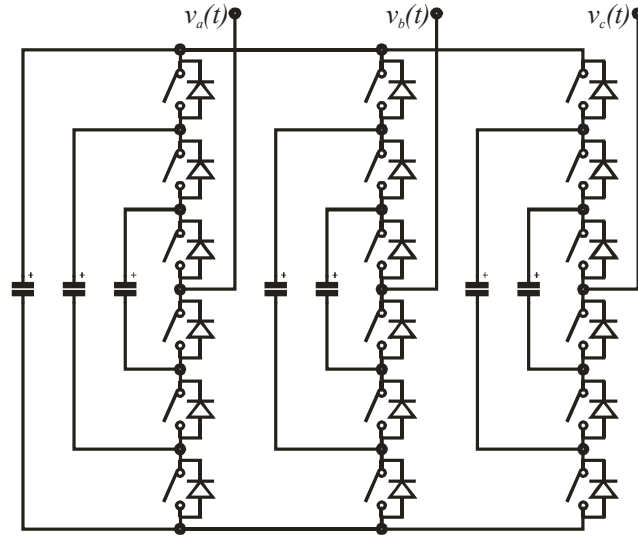


Figura 2-2. Inversor com capacitores de grampeamento

O inversor multinível com célula *H-bridge* conectadas em série foi apresentado inicialmente em 1975 [66] e pode ser verificado na Figura 2-3. Esta topologia apresenta duas classificações: simétrica ou assimétrica. É denominada simétrica quando todas as fontes CC apresentam a mesma amplitude ou assimétrica quando pelo menos uma das fontes é diferente das demais. Este inversor pode ser chamado de híbrido, quando emprega uma técnica de modulação híbrida ou utiliza diferentes tecnologias de dispositivos semicondutores para pelo menos uma das células *H-bridge*. Tem como principais vantagens a possibilidade de ter células comutando na frequência fundamental, empregar chaves com classe de tensão mais baixa, menos componentes para sintetizar um mesmo número de níveis e característica modular. Contudo, necessita a utilização de fontes CC isoladas para cada célula *H-bridge*.

Um inversor com auto-ajuste da tensão dos capacitores de grampeamento foi proposto por [68] e [69]. Uma fase deste inversor é exibida na Figura 2-4 (a). A principal vantagem deste sistema é o auto-ajuste da tensão dos capacitores sem a necessidade de circuitos adicionais, problema encontrado no inversor com capacitores de grampeamento. A desvantagem deste sistema é a necessidade de muitas chaves ativas e capacitores para implementação de poucos níveis na tensão de saída se comparado com outras topologias.

Um inversor com grampeamento híbrido, composto por elementos passivos e ativos, com capacidade de auto-ajuste da tensão dos capacitores sem a necessidade de circuitos adicionais foi proposto por [70]. Uma fase deste inversor pode ser verificada na Figura 2-4 (b). Esta topologia apresenta as mesmas vantagens descritas na topologia anterior, porém, emprega menor número de dispositivos semicondutores e capacitores para realizar a mesma

função. Apesar de ter reduzido de forma significativa o número de componentes, ainda emprega muitos dispositivos semicondutores e capacitores se comparado com outras topologias para gerar o mesmo número de níveis na tensão de fase de saída.

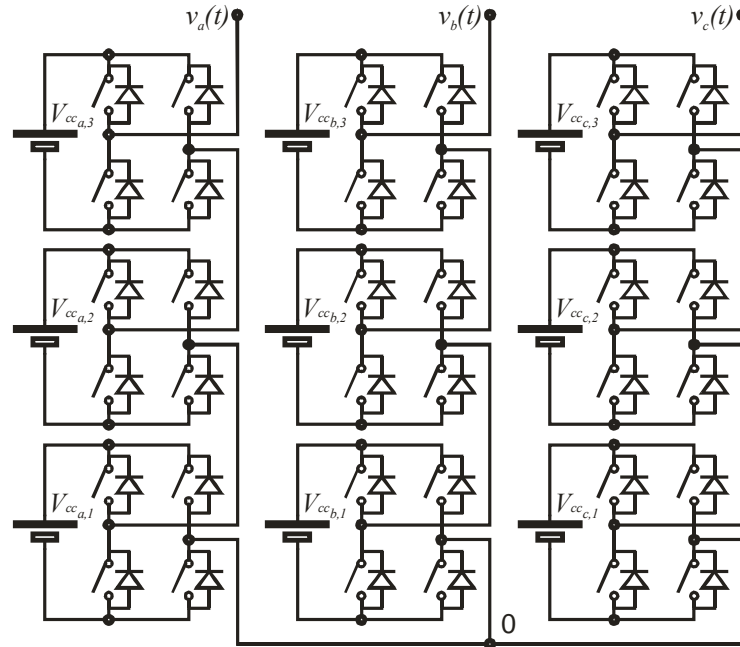


Figura 2-3. Inversor com células H-bridge conectadas em série

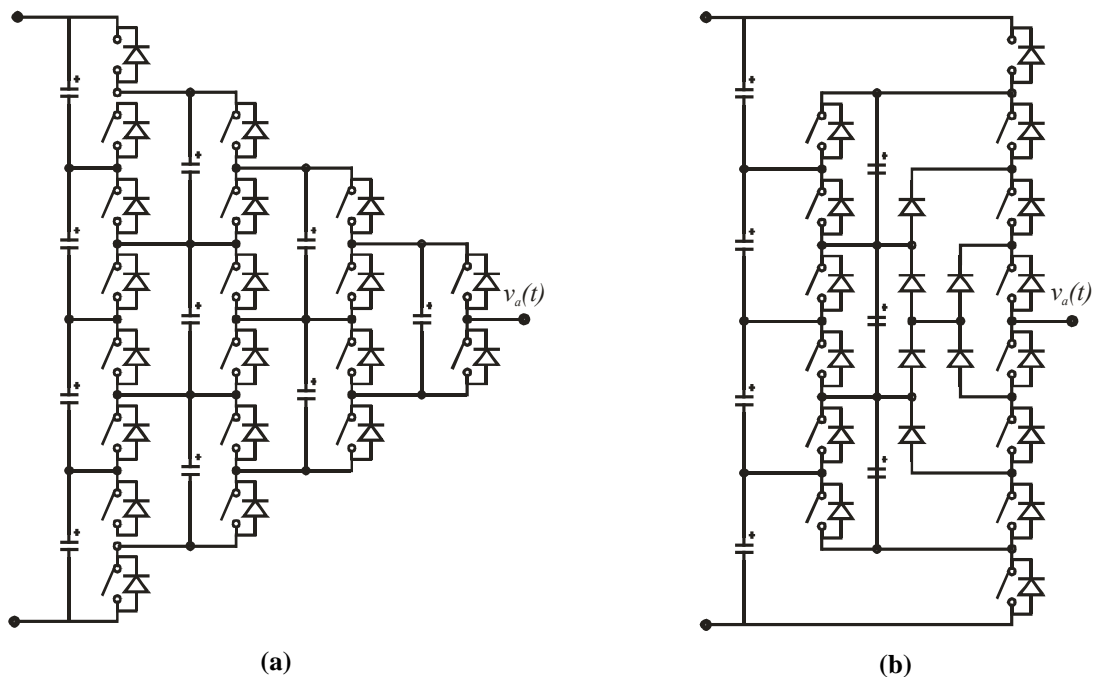


Figura 2-4. Inversor multinível com auto-ajuste da tensão nos capacitores; (a) Convencional; (b) Híbrido

Um inversor composto por uma célula H-bridge conectada em série com uma célula FLC foi apresentada em [71], podendo ser verificada na Figura 2-5 (a). O autor propõe que a

célula *H-bridge* seja alimentada com uma tensão normalizada igual a 1 p.u. e a célula FLC seja alimentada com uma tensão normalizada igual a 6 p.u., produzindo assim uma tensão multinível de 15 níveis. Neste caso, as principais vantagens podem ser observadas no menor número de chaves, diodos, capacitores e fontes CC isoladas se comparado com os inversores FLC, NPC e SCHC para gerar o mesmo número de níveis na tensão de saída. Contudo, neste sistema na geração dos níveis 2 e 5 haverá energia circulante entre as células.

Um novo sistema foi derivado da célula FLC e foi denominado de célula FCH (*Flying-Capacitor-Half-Bridge*) composta por um braço do inversor FLC e um braço do inversor *half-bridge*, [72]. Assim como na topologia da Figura 2-5 (a), a nova célula FCH foi conectada em série com uma célula *H-bridge*, Figura 2-5 (b). As fontes CC das duas células são iguais a $2V_{cc}$, assim sendo, a célula FCH pode produzir 5 níveis de saída ($2V_{cc}$, $1V_{cc}$, 0, $-2V_{cc}$ e $-1V_{cc}$) e a célula *H-bridge* gera em sua saída $2V_{cc}$, 0 e $-2V_{cc}$, podendo gerar 9 níveis na tensão de fase de saída. A nova configuração produz menos níveis que a da Figura 2-5 (a), contudo, com estas fontes a energia circulante é minimizada, bem como utiliza menos 2 chaves ativas.

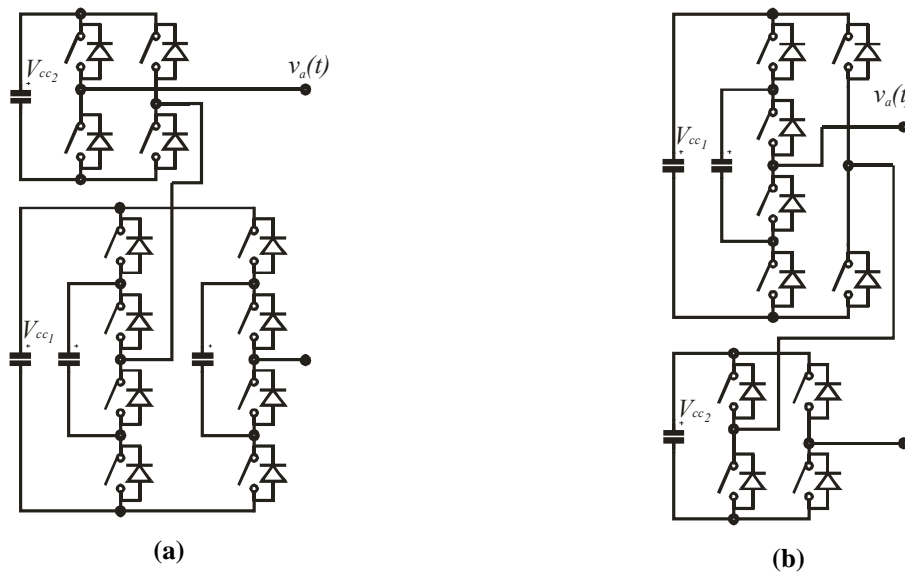


Figura 2-5. Inversor multinível com uma célula *H-bridge* em série com uma: (a) célula FLC; (b) célula FLC modificada

A conexão de duas células FLC em série foi proposta por [73] e é exibida na Figura 2-6 (a). Nesta configuração a fonte CC da célula 1 é igual a $2V_{cc}$, enquanto que a fonte da célula 2 é igual a $4V_{cc}$, deste modo à célula 1 pode gerar: $2V_{cc}$, $1V_{cc}$, 0, $-1V_{cc}$ e $-2V_{cc}$, enquanto que a célula 2 pode gerar: $4V_{cc}$, $2V_{cc}$, 0, $-2V_{cc}$ e $-4V_{cc}$. A tensão de fase de saída apresenta 13 níveis. Comparado com o inversor simétrico com células *H-bridge* conectadas

em série com o mesmo número de chaves, essa topologia apresenta mais níveis na tensão de fase de saída e utiliza menos fontes isoladas.

Derivado do inversor apresentado na Figura 2-6 (a) foi desenvolvido por [74] o inversor com duas células FCH conectadas em série, que é exposto na Figura 2-6 (b). As amplitudes das fontes CC deste sistema, bem como os níveis de tensão gerados por cada célula são os mesmos da topologia baseada na célula FLC, com a vantagem de empregar quatro chaves ativas a menos que topologia original.

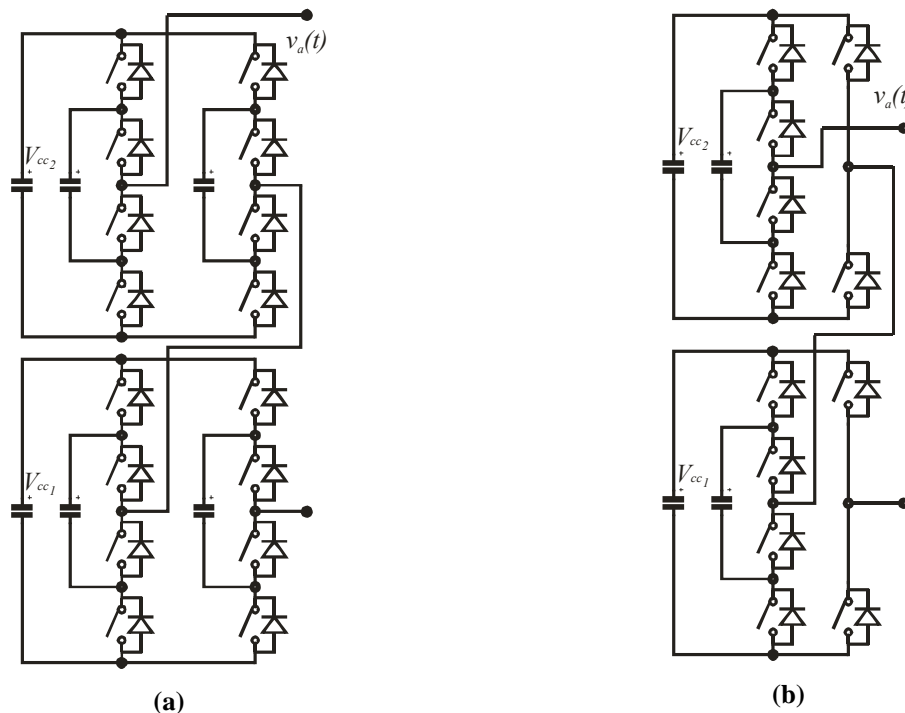


Figura 2-6. Inversor multinível com duas células em série do inversor: (a) FLC; (b) FLC modificada

O inversor composto por uma célula NPC para cada fase do sistema é apresentado na Figura 2-7 (a), [75]. Este sistema é caracterizado por apresentar cinco níveis na tensão de fase de saída e 9 níveis na tensão de linha. Para aplicações de potências mais elevadas, até 90 MVA tem sido a topologia comercializada na atualidade. A principal vantagem vista pelos fabricantes está em apresentar a mesma estrutura básica do inversor mais empregado em aplicações de média tensão, o NPC. Se comparado com inversor SCHC simétrico, para gerar 5 níveis, o sistema proposto emprega quatro diodos a mais por fase, entretanto necessita de menos fontes isoladas.

Um inversor com uma célula NPC e uma ou mais células *H-bridge* conectadas em série foi proposta por [76], enquanto um inversor formado por duas células NPC conectadas em série foi proposto por [77]. Estas topologias seguem o mesmo princípio das configurações

anteriores, com a diferença de que no lugar de células FLC e FCH empregam a célula NPC, por isso as vantagens e desvantagens destes sistemas são iguais às citadas nas anteriores.

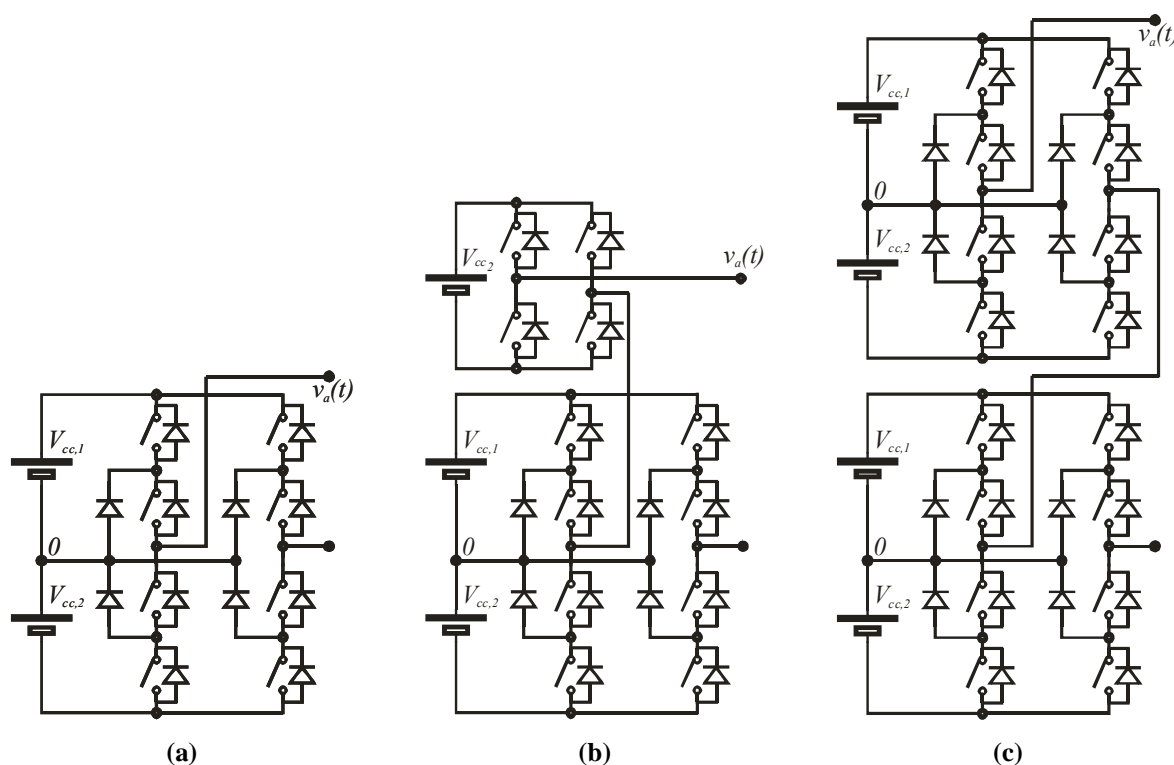


Figura 2-7. Inversor multinível fundamentado na célula NPC: (a) 1 célula NPC por fase; (b) 1 célula NPC em série com uma célula H-bridge; (c) duas células NPC em série;

2.4. Estado da arte de inversores multiníveis comerciais

Atualmente os principais fabricantes de inversores multiníveis no mundo são TMEICGE, Siemens, ABB e WEG.

A WEG possui para comercialização o modelo MVW01. Este inversor pode ser fornecido para alimentar motores com tensão de linha de 2,3 kV, 3,3 kV e 4,16 kV, cobrindo uma faixa de potência que vai de 450 kVA a 3300 kVA. Este inversor apresenta como estágio de entrada um retificador não controlado de 12 ou 18 pulsos e o inversor de saída emprega a topologia com diodos de grampeamento, apresentando 3 níveis na tensão de fase e 5 níveis na tensão de saída. A chave ativa empregada no inversor de saída é o IGBT de 6,5 kV, refrigerado através de ventilação forçada. O rendimento deste sistema é acima de 98,5% de acordo com o fabricante [79].

A ABB comercializa quatro modelos de inversores multiníveis, o ACS1000, o ACS5000, o ACS6000 e o PCS8000 [80]-[83].

O inversor ACS1000 apresenta tensões de saída de 2,3 kV, 3,3 kV e 4,16 kV cobrindo uma faixa de potência que vai de 400 kVA a 5800 kVA. O estágio de entrada é formado por retificadores não controlados de 12 ou 24 pulsos e o inversor de saída emprega a topologia NPC. A chave ativa empregada nessa topologia é o IGCT, sendo refrigerado por ventilação forçada para potências de 400 kVA a 2150 kVA e por água para potência de 2400-5950 kVA. O rendimento deste sistema é maior que 98% de acordo com o fabricante [80].

O inversor ACS5000 fornece tensões de linha de 6,0 kV e 6,9 kV, atendendo uma faixa de potência que vai de 1700-21500 kVA. O estágio de entrada é composto por um retificador não controlado de 36 pulsos e o estágio de saída emprega o inversor multinível denominado de inversor de tensão sem fusíveis (VSI-MF - *Voltage Source Inverter Multilevel-Fuseless*), que apresenta 9 níveis na tensão de linha. Nesta topologia cada fase é formada por um inversor em ponte completa onde cada braço do inversor é formado por um braço do inversor NPC, com esta configuração é possível gerar 5 níveis na tensão de fase e 9 níveis na tensão de linha. Este sistema emprega como chave ativa o IGCT, sendo refrigerado por ventilação forçada de potências de 1700 kVA a 7000 kVA e com água para potências de 5200 kVA a 21500 kVA. O rendimento típico deste sistema é superior a 98,5% de acordo com o fabricante [82].

O inversor ACS6000 fornece tensões de linha de 3,1 kV e 3,3 kV, atendendo a uma faixa de potência de 5000 kVA a 27000 kVA. Este sistema é fabricado com retificador não controlado de 12 pulsos ou com um retificador controlado de 6 pulsos onde cada braço do retificador controlado é formado por um braço do inversor NPC. A topologia NPC é empregada como inversor de saída. A chave ativa empregada é o IGCT, sendo refrigerado para todas as potências através de água. A eficiência para o sistema que emprega o retificador não controlado é superior a 98,5%, enquanto que o sistema com retificador controlado é superior a 97,7% conforme fabricante [56].

A Siemens possui 5 modelos de inversores multiníveis, o modelo Simovert MV, *Perfect Harmony*, Sinamics GM150, Sinamics SM150 [84]-[85].

O modelo Robicon *Perfect Harmony* é disponível com tensões de linha de 2,3 kV, 3,3 kV, 4,16 kV, 6,0 kV, 6,6 kV, 11 kV e 13,8 kV, cobrindo uma faixa de potência de 300 kVA a 31000 kVA. Este sistema é composto por retificadores não controlados na entrada de 18 até 36 pulsos. Como inversor de saída utiliza o inversor com células H-*bridge* conectadas em série, que podem utilizar de 3 a 6 células H-*bridge*, dependendo da tensão que é fornecida a carga. O inversor é implementado com IGBTs, que podem ser refrigerados por ventilação

forçada ou água. O rendimento do sistema incluindo o transformador é superior a 96% de acordo com o fabricante [84].

O modelo Sinamics GM150 fornece tensão de linha de 2,3 kV, 3,3 kV, 4,16 kV, 6,0 kV, 6,6 kV e 7,2 kV, cobrindo uma faixa de potência de 800 kVA a 30000 kVA. Este sistema emprega na entrada um retificador não controlado de 12 ou 24 pulsos, e na saída um inversor NPC. Para potências até 10 MW emprega IGBTs no inversor e acima desta potência IGCTs. O sistema de refrigeração para potências de 800 kVA a 7900 kVA é ventilação forçada e de 1800 kVA a 30000 kVA é água. O rendimento típico do sistema é 98,5%, conforme fabricante [86].

O modelo Sinamics SM150 fornece tensão de 3,3 kV com potências de 10000 kVA a 30000 kVA. Emprega na entrada um retificador controlado com braço igual ao do inversor NPC. O inversor de saída é o NPC. Os semicondutores utilizados são IGCTs e o sistema de refrigeração é a água. O rendimento do sistema informado pelo fabricante é 99% [85].

A TMEICGE, indústria formada pelas empresas Toshiba, Mitsubishi e General Electric possui cinco modelos de inversores multiníveis, são eles: Durabilt5i MV, TMdrive-30, TMdrive-70, TMdrive-80, TMdrive-85 e TMdrive-MV [87]-[88].

O modelo Durabilt5i MV pode fornecer tensões de 2,3 kV, 3,3 kV e 4,16 kV cobrindo uma faixa de potência de 200 kVA a 4800 kVA. Utiliza um retificador não controlado no estágio de entrada de 24 pulsos. Como inversor de saída emprega para topologia de 2,3 kV o inversor NPC. Para os sistemas de 3,3 kV e 4,16 kV utiliza a topologia *H-bridge* formada por braços do inversor NPC. O dispositivo semicondutor empregado é o IGBT e é refrigerado por ventilação forçada. O rendimento informado pelo fabricante é superior a 96,5% [87].

Os modelos TMdrive-70 e TMdrive-80 possuem tensão de saída de 3,3 kV e potência na faixa de 5000 kVA a 48000 kVA. Podem ter retificador não controlado de 12 ou 24 pulsos ou retificador controlado formado por braços do inversor NPC. O inversor de saída é o NPC. O sistema de refrigeração de ambos é a água. A diferença entre os dois modelos é que o TMdrive-70 possui IEGTs na implementação do inversor, enquanto o TMdrive-80 emprega IGCTs. O rendimento de ambos os sistemas é superior a 98,5% conforme fabricante [88].

O modelo TMdrive-85 fornece uma tensão de saída de 7,6 kV, cobrindo uma faixa de potência de 30000 kVA a 90000 kVA. Utiliza um retificador de entrada não controlado de 36 pulsos e o inversor de saída é uma célula *H-bridge* formada com braços do inversor NPC. Emprega IGCT como dispositivo semicondutor do inversor de saída, com refrigeração a água [88].

O modelo TMdrive-MV pode fornecer tensões de 3,3 kV ou 6,6 kV, cobrindo uma faixa de potência de 200 kVA a 6000 kVA. A topologia de 3,3 kV emprega um retificador não controlado de 18 pulsos no estágio de entrada. Na saída emprega um inversor com 3 células *H-bridge* conectadas em série simétrico. A topologia de 6,6 kV utiliza dois inversores de 3,3 kV conectados em série. O dispositivo semicondutor utilizado é o IGBT e o sistema de refrigeração é ventilação forçada. O rendimento dos dois sistemas é de aproximadamente 97% de acordo com o fabricante [89].

Na Tabela 2-2 e Tabela 2-3 pode ser visto um quadro resumo dos fabricantes de inversores multiníveis, dos modelos comercializados das tensões de linha e faixas de potência que cada sistema pode fornecer. Também é apresentada a topologia do inversor de saída que cada sistema emprega com o número de níveis da forma de onda da tensão de fase. Além disto, é especificado o dispositivo semicondutor empregado na implementação do inversor.

Tabela 2-2. Epítome de modelos de inversores multiníveis parte 1

Fabricante	Modelo	Tensão(kV)	Potencia(kVA)	Topologia	Semic.
WEG	MVW01	2,3	450-2200	3-NPC	IGBT
		3,3	450-3000	3-NPC	IGBT
		4,16	450-3300	3-NPC	IGBT
ABB	ACS1000	2,3	400-2000	3-NPC	IGCT
		3,3	400-5950	3-NPC	IGCT
		4,16	400-5800	3-NPC	IGCT
	ACS5000	6,0	1700-18700	5-VSI-MF	IGCT
		6,6	1900-20600	5-VSI-MF	IGCT
		6,9	2000-21500	5-VSI-MF	IGCT
	ACS6000	3,1	5000-21000	3-NPC	IGCT
		3,3	7000-27000	3-NPC	IGCT
Siemens	Perfect harmony	2,3	300-2500	SCHBC	IGBT
		3,3	400-7000	SCHBC	IGBT
		4,16	500-9000	9-SCHBC	IGBT
		6,0	700-13000	13-SCHBC	IGBT
		6,6	800-14000	13-SCHBC	IGBT
		11,0	8000-25000	SCHBC	IGBT
		13,8	10000-31000	SCHBC	IGBT

Tabela 2-3. Epítome de modelos de inversores multiníveis parte 2

	Sinamics GM150	2,3	1000-3200	3-NPC	IGBT
		3,3	1000-30000	3-NPC	IGBT/IGCT
		4,16	1300-10100	3-NPC	IGBT
		6,0	800-7300	3-NPC	IGBT
		6,6	900-8000	3-NPC	IGBT
		7,2	1000-8700	3-NPC	IGBT
	Sinamics SM150	3,3	10000-30000	3-NPC	IGCT
TMEICGE	Durabilt5i MV	2,3	200-2400	3-NPC	IGBT
		3,3	400-3800	5-NPC	IGBT
		4,16	500-4800	5-NPC	IGBT
	TMdrive-70	3,3	5000-40000	3-NPC	IEGT
	TMdrive-80	3,3	5000-48000	3-NPC	IGCT
	TMdrive-85	7,6	30000-90000	5-NPC	IGCT
	TMdrive-MV	3,3	200-3000	7-SCHBC	IGBT
		6,6	400-6000	13-SCHBC	IGBT

2.5. Comparações topológicas

Nesta seção são apresentados alguns estudos nos quais foram realizadas comparações entre inversores multiníveis. São apresentados ainda os índices de desempenho analisados e as principais conclusões obtidas.

O primeiro trabalho que realizou a análise de um índice de desempenho, não ficando atrelado unicamente às vantagens e desvantagens dos conversores, propôs uma metodologia de cálculo das perdas de condução e comutação em inversores multiníveis [90]. O método de cálculo proposto leva em consideração o estado de condução dos interruptores, o índice de modulação em amplitude e o fator de potência da carga. Para validar esta metodologia foi proposta a análise das perdas de potência nos dispositivos semicondutores dos inversores com diodos de grameamento de três e quatro níveis.

Aos moldes do trabalho anterior, foi apresentada uma metodologia generalizada para o cálculo das perdas de condução em um inversor multinível com duas células *H-bridge* conectadas em série empregando modulação por largura de pulso em oposição de fase (POD) [91]. A sequência deste trabalho resultou na comparação entre o inversor convencional (dois níveis) e o inversor com duas células *H-bridge*, conectadas em série [92]. Os índices

envolvidos na comparação foram perdas de condução, perdas de comutação, taxa de distorção harmônica (THD), fator de distorção de primeira ordem (DF1) e tensão de modo comum. Nesta comparação, o inversor com duas células *H-bridge* conectadas em série apresentou vantagens em todos os índices analisados, tendo como única desvantagem o uso de fontes CC isoladas.

A comparação entre os inversores convencional (dois níveis), com diodos de grampeamento (três níveis) e com capacitores de grampeamento (três e quatro níveis), com base no estado da arte dos IGBTs de alta tensão foi apresentada em [93]. Os índices analisados foram: perdas totais nos semicondutores; distribuição das perdas; taxa de distorção harmônica e espectro harmônico. As análises foram realizadas de três formas. Na primeira foi realizada a comparação entre as perdas quando todos os conversores apresentavam a mesma frequência de comutação. O segundo método analisou a máxima frequência de comutação que poderia ser alcançada em cada conversor, que é limitada pela temperatura máxima que pode ser atingida em cada semicondutor. O terceiro método compara as perdas, de forma que a primeira banda harmônica, de todos os conversores, ocorresse na mesma frequência, deste modo o filtro de saída apresentaria mesmo tamanho e custo. As análises realizadas indicaram que o inversor convencional é menos indicado para aplicações de média tensão em relação aos inversores NPC, FLC de três e quatro níveis.

Dando continuidade ao trabalho anterior, foi incluído o filtro de saída, de forma que todas as topologias apresentassem aproximadamente à mesma distorção harmônica na saída [94]. Deste modo, foi realizada a análise das perdas de duas formas, a primeira considera que todos os conversores deveriam ter perdas nos semicondutores iguais, ou seja, apresentariam distintas frequências de comutação. O segundo método analisa a máxima frequência que poderia ser atingida sem que fosse excedida a temperatura máxima dos semicondutores. Este estudo levou a conclusão de que o inversor convencional é inadequado para aplicações de altas potências e média tensão, sendo o inversor NPC mais apropriado.

Uma comparação entre o inversor NPC, entre o inversor com capacitores de grampeamento de três e quatro níveis na tensão de saída e o inversor com células *H-bridge* conectadas em série simétrico de nove níveis foi apresentado por, [95], [96] e [97]. Os índices de desempenho analisados foram: distribuição das perdas nos dispositivos semicondutores; espectro harmônico; rendimento; frequência de comutação e frequência da primeira banda de harmônicas. As comparações foram realizadas para duas situações quando todos os inversores apresentam o mesmo rendimento, de 99% e para a máxima frequência de comutação. Em todos os trabalhos a topologia com células *H-bridge* conectadas em série simétrica de nove

níveis apresentou melhor desempenho, sendo a que apresenta características mais atrativas, seguida do inversor com capacitores de grameamento de quatro e três níveis. A topologia que apresentou pior desempenho foi o inversor NPC.

A comparação entre o inversor trifásico: convencional, NPC, FLC de três e quatro níveis e o inversor com células *H-bridge* conectadas em série simétrico de cinco níveis é apresentada por [98]. A comparação é desenvolvida para duas situações, quando todos apresentam a mesma eficiência, igual a 99%, e para máxima frequência de comutação. Os índices de desempenho analisados são perdas nos dispositivos semicondutores, distribuição das perdas, projeto dos capacitores de grameamento e filtros de saída. Nesta análise o inversor com duas células *H-bridge* conectadas em série simétrico é o que apresenta características mais atrativas.

A comparação entre o inversor NPC e o inversor dois níveis para aplicações de baixa tensão com potências entre 75 kW e 100 kW foi exposta em [99]. Onde se verificou que o inversor NPC também é atrativo, especialmente em aplicações de médias e altas frequências de comutação.

Uma metodologia de projeto, visando definir o conjunto das amplitudes das fontes CC isoladas mais adequado, destinado a alimentar um inversor multinível com um determinado número de células *H-bridge* conectadas em série foi abordado em [100]. Os critérios de projeto previam que a tensão de saída seria modulada em alta frequência e que todos os níveis adjacentes seriam igualmente espaçados. Estes critérios conduziram a duas configurações para um inversor com três células *H-bridge* conectadas em série, uma configuração simétrica e outra assimétrica. Para definir a configuração mais indicada a ser empregada foi analisada a THD e o DF1 em toda a faixa de operação do conversor, bem como as perdas de potência nos dispositivos semicondutores. Em todas as análises a configuração assimétrica apresentou vantagens em relação à simétrica.

A comparação entre inversores multiníveis híbridos, especialmente as topologias binária e trinária é desenvolvida por [101]. São comparados o número de níveis na tensão de saída, espectro harmônico e o processamento de potência de cada inversor multinível híbrido. A topologia trinária apresentou a menor THD, contudo possui harmônicas de baixa ordem e apresenta energia circulante entre as células. Assim, a topologia mais atrativa é a binária.

Uma comparação entre o inversor NPC, FLC e SCHC foi desenvolvida por [102]. Esta comparação teve como critério a qualidade da tensão de saída, valor de pico da harmônica fundamental, frequência da componente harmônica dominante e THD, além da complexidade do circuito de potência e custo de implementação. Nas análises, todos

inversores apresentaram aproximadamente 33% de THD. Para mesma frequência de comutação a ordem da componente harmônica dominante da topologia SCHC é aproximadamente o dobro da ordem encontrada para as outras duas topologias. O custo de implementação do inversor NPC é aproximadamente 15% maior que para as topologias FLC e SCHC. Desta forma, foi considerado que as topologias SCHC e FLC são as mais promissoras na atualidade.

2.6. Comparação de Técnicas de modulação

Diversas técnicas de modulação têm sido criadas para aplicação em inversores multiníveis. Algumas topologias apresentam desvantagens que podem ser contornadas com uma apropriada técnica de modulação, como nos inversores NPC e FLC nos quais se buscam técnicas de modulação que garantam o equilíbrio de tensão nos capacitores do barramento CC. Atualmente, as técnicas mais difundidas e utilizadas são as baseadas no deslocamento de portadoras triangulares, para eliminação de harmônicas selecionadas e *space vector*.

Uma comparação mostra que a técnica de modulação PWM com disposição em oposição de fases alternadas (APOD) aplicada ao inversor NPC produz o mesmo espectro harmônico que a modulação baseada no deslocamento de fase de múltiplas portadoras (*phase-shift*, PS) aplicada ao inversor com células H-*bridge* conectadas em série simétrico, [103] e [104]. Isto ocorre quando as frequências das portadoras são ajustadas para apresentar o mesmo número de comutações em um período da rede. Uma técnica de modulação equivalente à modulação com disposição em fase (PD) foi aplicada ao inversor com células H-*bridge* conectadas em série e apresentou melhor desempenho.

A análise do impacto da escolha dos níveis de comparação da estratégia de modulação multinível híbrida aplicada ao inversor com células H-*bridge* conectadas em série nas perdas deste inversor foi apresentada por [105] e [106]. Neste trabalho foi apresentada a variação dos níveis de comparação para garantir perdas mínimas, também foram comparadas as perdas produzidas quando são empregados os níveis de comparação constantes e para mínima THD na corrente de entrada. Esta última apresentou as maiores perdas.

A comparação das técnicas de modulação, APOD, PD, POD (disposição em oposição de fase), PS, H (híbrida) e SIC (portadora super imposta), bem como para o sinal de referência puramente senoidal e com terceira harmônica é apresentada por [107] e [108]. As estratégias PD e SIC apresentaram menor THD que as demais, a utilização da terceira harmônica no sinal de referência aumenta o ganho do inversor.

A comparação das técnicas de modulação APOD, POD, PD, H e PS, aplicadas ao inversor NPC, foi desenvolvida por [109]. Neste trabalho foram analisados índices de desempenho como THD, DF1 e DF2 para toda faixa de operação do inversor, além do espectro harmônico. A técnica PD apresentou melhor desempenho.

A comparação das estratégias de modulação PS, POD, PD, APOD e H aplicadas ao inversor simétrico com duas células *H-bridge* conectadas em série foi desenvolvida por [110]. Foram apresentados resultados relativos à THD e espectro harmônico. A técnica PD apresenta a harmônica mais significativa na frequência da portadora na tensão de fase, contudo na tensão de linha ela não irá aparecer.

2.7. Conclusão

Neste capítulo foi apresentada a revisão bibliográfica dos temas referentes a esta Tese. Iniciou-se apresentando os semicondutores empregados em aplicações de alta potência onde se verificou uma tendência na utilização de IGBTs e IGCTs. A seguir foram apresentadas as topologias de inversores multiníveis presentes na literatura e as que são comercializadas, onde se verificou uma tendência na utilização da topologia NPC e do inversor com células *H-bridge* conectadas em série. Após, foram apresentados estudos envolvendo comparações topológicas e de estratégias de modulação.

Os trabalhos a respeito de comparações topológicas que envolvem índices de desempenho apresentam resultados baseados em apenas uma tecnologia de dispositivo semicondutor e uma técnica de modulação por inversor. A mudança da modulação ou do semicondutor poderia levar a resultados distintos dos apresentados nestes trabalhos.

Os trabalhos sobre comparações de técnicas de modulação não apresentam dados a respeito das perdas nos dispositivos semicondutores, ficando limitados apenas a mostrar índices de desempenho relacionados com a qualidade da forma de onda da saída.

Neste trabalho será efetuada a comparação de técnicas de modulação, dispositivos semicondutores e topologias de inversores multiníveis, fatores que não foram analisados em conjunto nos trabalhos precedentes.

Os sistemas serão projetados para assionar um motor de indução trifásico de média tensão de 500 kW, alimentado em 4160V e com fator de potência igual a 0,85.

Capítulo 3

METODOLOGIA DE COMPARAÇÃO

3.1. Introdução

Os principais motivos para o aumento na utilização de sistemas de acionamento de média tensão para aplicações de alta potência são: o aumento do rendimento, da qualidade da forma de onda da tensão de saída e a diminuição no volume destes sistemas, [36] e [37].

Para garantir estas características, deve ser avaliado de forma quantitativa cada um destes fatores, para definir se um determinado sistema de acionamento realmente atende a estes requisitos ou não. Esta avaliação deve ser realizada com base em índices de desempenho.

Para determinar o rendimento do inversor devem ser estimadas as perdas nos dispositivos semicondutores. A avaliação da qualidade de energia fornecida à carga deve ser realizada com base no espectro harmônico, na taxa de distorção harmônica (THD), nos fatores de distorção de primeira e segunda ordem (DF1 e DF2) e da tensão de modo comum da forma de onda da tensão de saída do inversor. Para determinar o volume do inversor é necessário determinar o volume ocupado pelo sistema de transferência de calor dos semicondutores de potência.

Estes índices de desempenho variam com a topologia de inversor multinível, com a técnica de modulação e com a tecnologia de dispositivo semicondutor empregada. Desta forma, é necessária uma metodologia para realizar a comparação destes índices para uma dada topologia e para diferentes topologias.

Neste capítulo são apresentados os detalhes de como calcular todos os índices de desempenho, na seção 3.2. Na seção 3.3 é apresentada a metodologia de comparação. Na seção 3.4 são expostas as conclusões deste capítulo.

3.2. Procedimento para cálculo dos índices de desempenho

Nesta seção são definidos os procedimentos para cálculo do espectro harmônico, THD, DF1, DF2, tensão de modo comum, perdas nos dispositivos semicondutores e volume do dissipador.

3.2.a) THD e espectro harmônico

Para quantificar a distorção harmônica deve-se conhecer a magnitude e o ângulo de cada harmônica da forma de onda analisada. Para realizar esta tarefa utiliza-se a decomposição da forma de onda em uma série de Fourier. A série de Fourier é uma função matemática que permite que qualquer forma de onda periódica no domínio do tempo possa ser expressa por um somatório infinito de senóides e cossenóides dado por (3-1), onde os coeficientes desta equação são dados por (3-2) e (3-3).

$$f(t) = \frac{a_0}{2} + \sum_{h=1}^{\infty} \left[a_h \cos\left(2\pi h \frac{t}{T}\right) + b_h \text{sen}\left(2\pi h \frac{t}{T}\right) \right] \quad (3-1)$$

$$a_h = \frac{1}{T} \int_{-T/2}^{T/2} f(t) \cos\left(2\pi h \frac{t}{T}\right) dt \quad (3-2)$$

$$b_h = \frac{1}{T} \int_{-T/2}^{T/2} f(t) \text{sen}\left(2\pi h \frac{t}{T}\right) dt \quad (3-3)$$

A representação de uma forma de onda de tensão ou corrente distorcida também pode ser realizada no domínio da frequência. Desta representação resultam as expressões (3-4) e (3-5), onde $h=1$ corresponde a componente fundamental e os demais valores as componentes harmônicas, o subíndice p corresponde aos valores de pico das grandezas, θ_h e φ_h correspondem ao ângulo de fase da componente fundamental e das harmônicas da tensão e da corrente respectivamente [111].

$$v(t) = \sum_{h=1}^{\infty} V_p \text{sen}(h\omega t + \theta_h) \quad (3-4)$$

$$i(t) = \sum_{h=1}^{\infty} I_p \text{sen}(h\omega t + \varphi_h) \quad (3-5)$$

Esta representação no domínio da frequência é frequentemente apresentada na forma de um gráfico de barras, onde cada barra representa uma harmônica com sua frequência, valor eficaz ou de pico e defasagem, sendo chamado de espectro harmônico [112].

De posse do espectro harmônico pode se obter a distorção harmônica total, que representa o fator de distorção percentual de uma determinada forma de onda de tensão ou corrente com relação a uma forma de onda senoidal. A THD é dada através da razão do valor eficaz do conteúdo harmônico pelo valor eficaz da parcela fundamental, em (3-6) para tensão e em (3-7) para corrente [113] e [114].

$$THD_V \% = \frac{100}{V_1} \sqrt{\sum_{h=2}^{\infty} V_h^2} \quad (3-6)$$

$$THD_I \% = \frac{100}{I_1} \sqrt{\sum_{h=2}^{\infty} I_h^2} \quad (3-7)$$

3.2.b) Fator de distorção de primeira e segunda ordem

Nesta subseção são apresentados mais dois índices relacionados com a forma de onda da tensão de saída do conversor. Estes índices são denominados fator de distorção de primeira ordem (DF1) e fator de distorção de segunda ordem (DF2). Eles foram criados para fornecer uma idéia da atenuação harmônica que um filtro de primeira ou segunda ordem apresentaria quando associado na saída de um conversor, ou seja, quanto menores os valores de DF1 ou DF2, menor seria o volume, o peso e o custo deste filtro [115].

Sabe-se que cada filtro fornece uma atenuação harmônica que é inversamente proporcional à raiz quadrada da ordem da harmônica. Assim, motores CA alimentados por conversores estáticos com modulação por largura de pulso utilizam suas respectivas dispersões e indutâncias de armadura para produzir uma forma de onda de corrente de carga quase-senoidal. Estas indutâncias fornecem uma atenuação de primeira ordem para as harmônicas de tensão, que é equivalente a dividir a amplitude de cada harmônica pela sua respectiva ordem. Este índice ficou conhecido como fator de distorção de primeira ordem (DF1) e é dado por (3-8), [116].

$$DF1 \% = \frac{100}{V_1} \sqrt{\sum_{h=2}^{\infty} \left(\frac{V_h}{h} \right)^2} \quad (3-8)$$

A associação de um filtro de segunda ordem (LC) à saída de um conversor, alimentando uma carga resistiva, produz uma atenuação de segunda ordem para as harmônicas de tensão, ou seja, é igual a dividir a amplitude de cada harmônica pela sua respectiva ordem elevada ao quadrado, (3-9), [117].

$$DF2 \% = \frac{100}{V_1} \cdot \sqrt{\sum_{h=2}^{\infty} \left(\frac{V_h}{h^2} \right)^2} \quad (3-9)$$

3.2.c) Tensão de modo comum

A ação de chaveamento de retificadores e inversores normalmente gera tensões de modo comum, que são tensões de sequência zero impostas pelas ações de chaveamento. Se não mitigadas, elas apareceram no neutro do estator do motor, que deveria apresentar valor zero quando alimentado através da rede elétrica por tensões equilibradas. As tensões de modo comum podem aumentar o valor das tensões de fase fornecidas ao motor, comprometendo desta forma o isolamento dos enrolamentos e podendo ocasionar uma redução na vida útil da máquina, além de muitos outros efeitos [40], [118].

A tensão de modo comum é obtida através da média das três tensões de fase (v_{an} , v_{bn} e v_{cn}), (3-10).

$$v_{cmv} = \frac{v_{an} + v_{bn} + v_{cn}}{3} \quad (3-10)$$

O valor eficaz da tensão de modo comum (V_{cmv}) pode ser obtido por (3-11).

$$V_{cmv} = \sqrt{v_{cmv_1}^2 + v_{cmv_2}^2 + \dots + v_{cmv_h}^2} \quad (3-11)$$

Onde V_{cmvh} é a h-ésima harmônica da forma de onda da tensão de modo comum.

3.2.d) Perdas nos dispositivos semicondutores

Embora tenha ocorrido um significativo progresso no desenvolvimento de dispositivos semicondutores, ainda não se desenvolveu um componente que tivesse grande tensão de ruptura, baixas quedas de tensão e resistência em condução, rápidas transições de entrada e saída de condução e grande capacidade de dissipação de calor. Em todos os dispositivos existe um compromisso entre a tensão de ruptura e as perdas em condução. Em dispositivos bipolares, ainda existe um compromisso entre as perdas de condução e a

frequência de comutação. Estes compromissos significam que nem todos os dispositivos podem ser empregados em todas as aplicações, ou então que certos semicondutores são mais adequados do que outros. Por isso, o projeto de conversores estáticos requer uma postura inteligente e inovadora para escolha do dispositivo que tenha as características que vão ao encontro dos requisitos de uma aplicação específica.

A quantificação das perdas é baseada nas informações das folhas de dados (*datasheets*) dos dispositivos semicondutores empregados, o que torna os resultados fortemente dependentes das características dos dispositivos especificados.

O método usado para a determinação das perdas no conversor consiste em estimar as perdas de condução e comutação para cada dispositivo semicondutor do inversor. Então, é realizada a soma de todos os resultados para obtenção das perdas totais.

3.2.d.i) Perdas de condução

As perdas de condução ocorrem enquanto o dispositivo semicondutor esta conduzindo corrente e permanece entre seus terminais uma tensão, $v_{sw}(\theta)$ para o dispositivo principal (IGBT, GTO ou IGCT) e $v_F(\theta)$ para o diodo. Um modelo simplificado dado por (3-12) para o IGBT e (3-13) para o diodo é utilizado para determinar as perdas de condução por [119], [120] e [121], nos quais se usa:

$$v_{ce}(\theta) = V_{ce} + R_{ce} \cdot |i_{load}(\theta)| \quad (3-12)$$

$$v_F(\theta) = V_F + R_F \cdot |i_{load}(\theta)| \quad (3-13)$$

$$i_{load}(\theta) = m_a \cdot I_{max} \cdot sen(\theta - \phi) \quad (3-14)$$

onde: V_{ce} é a queda de tensão para $i_{load}(\theta) \neq 0$ através do IGBT, V_F é a queda de tensão para $i_{load}(\theta) \neq 0$ através do diodo, R_{ce} é a resistência da componente resistiva de $v_{ce}(\theta)$, R_F é a resistência da componente resistiva de $v_F(\theta)$, $i_{load}(\theta)$ é a corrente de carga, (3-14), e ϕ é o ângulo do fator de potência da carga.

Contudo, os modelos apresentados por (3-12) e (3-13) são aproximações simplistas para descrever o comportamento destas funções que representam a queda de tensão quando o dispositivo está conduzindo corrente. Visando obter equações mais fiéis aos dados dos catálogos dos semicondutores, são extraídos diversos pontos dos gráficos destes parâmetros e através da técnica matemática de regressão de curvas são obtidas as funções que melhor

descrevem a característica de cada dispositivo semiconductor. Todas as funções empregadas na determinação das perdas de potência são apresentadas nos capítulos 4, 5 e 6 nos semicondutores analisados para cada topologia.

Para determinar as perdas de condução na chave principal (IGBT, IGCT ou GTO) e do diodo deve-se observar o sentido da corrente de carga. Se a corrente de carga é maior ou igual a zero a chave principal estará conduzindo (3-15), caso contrário o diodo estará em condução (3-16).

$$P_{cond_{SW}} = \frac{1}{2\pi} \int_0^{2\pi} v_{sw}(\theta) \cdot i_{load}(\theta) \cdot v_{cmd_{SWX}}(\theta) d\theta \quad (3-15)$$

$$P_{cond_D} = \frac{1}{2\pi} \int_0^{2\pi} v_F(\theta) \cdot i_{load}(\theta) \cdot v_{cmd_{SWX}}(\theta) d\theta \quad (3-16)$$

onde $v_{cmd_{SWX}}(\theta)$ é o sinal de comando (0 ou 1) de cada interruptor SWx.

As perdas totais de condução são obtidas por (3-17).

$$P_{cond_{TOTAL}} = P_{cond_{SW}} + P_{cond_D} \quad (3-17)$$

3.2.d.ii) Perdas de comutação

As perdas de comutação são divididas em perdas de entrada em condução (*turn-on*), de bloqueio (*turn-off*) e de recuperação reversa do diodo. São obtidas a partir de informações dos gráficos da energia perdida numa transição de entrada em condução ($E_{on}(i_{load}(\theta))$), de bloqueio ($E_{off}(i_{load}(\theta))$) e de recuperação reversa do diodo ($E_{rec}(i_{load}(\theta))$).

As perdas de comutação são obtidas através da identificação de cada transição de entrada em condução, de bloqueio e de recuperação reversa do diodo durante todo o período da referência. As perdas de entrada em condução, de bloqueio e de recuperação são dadas por (3-18), (3-19) e (3-20) respectivamente.

$$P_{turn-on} = \frac{1}{T} \sum E_{on}(i_{load}(\theta)) \quad (3-18)$$

$$P_{turn-off} = \frac{1}{T} \sum E_{off}(i_{load}(\theta)) \quad (3-19)$$

$$P_{rec} = \frac{1}{T} \sum E_{rec} (i_{load}(\theta)) \quad (3-20)$$

As perdas totais de comutação são iguais à soma das perdas de entrada em condução, de bloqueio e de recuperação de todos os dispositivos semicondutores, dadas por (3-21).

$$P_{comut_{TOTAL}} = P_{turn-on} + P_{turn-off} + P_{rec} \quad (3-21)$$

3.2.d.iii) Perdas totais nos semicondutores

As perdas totais nos semicondutores são iguais ao resultado do somatório de todas as perdas de condução e comutação (3-22).

$$P_{TOTAL} = P_{cond_{TOTAL}} + P_{comut_{TOTAL}} \quad (3-22)$$

3.2.e) Comprimento e volume do dissipador

As perdas nos dispositivos semicondutores são dissipadas na forma de calor. Este calor deve ser transferido da junção do semicondutor para o ambiente. A confiabilidade e a expectativa de vida de um dispositivo semicondutor estão diretamente relacionadas com a máxima temperatura de junção a qual o dispositivo é submetido. Portanto, é essencial que o projeto térmico determine precisamente a máxima temperatura de junção a partir da potência dissipada pelo dispositivo semicondutor, [122], [123] e [124].

3.2.e.i) Resistência térmica

Para realizar o cálculo da resistência térmica do dissipador é frequentemente feita uma analogia entre a equação térmica e a lei de Ohm para representar o fluxo de calor. A diferença de temperatura (ΔT) pode ser relacionada com uma variação de tensão (ΔV), a resistência térmica ($R_{\theta HS_{sw}}$) corresponde a uma resistência elétrica (R) e a potência dissipada (P_d) é análoga a uma fonte de corrente elétrica (I), (3-23), [125]. Esta representação é conhecida como modelo unidimensional, sendo dada em termos da resistência térmica a qual é definida como a razão entre a variação de temperatura e a potência dissipada, (3-24). Portanto, a resistência do dissipador é igual à razão entre temperatura no dissipador ($T_{HS_{sw}}$) menos a temperatura ambiente (T_a) pelas perdas na chave SW , (3-25).

$$\Delta T = P_d \cdot R_{\theta HSsw} \cong \Delta V = R \cdot I \quad (3-23)$$

$$R_{\theta HSsw} = \frac{\Delta T}{P_d} \quad (K/W) \quad (3-24)$$

$$R_{\theta HSsw} = \frac{T_{HSsw} - T_a}{P_{SW}} \quad (K/W) \quad (3-25)$$

A temperatura do dissipador é dada por (3-26), onde: P_{SW} são as perdas em uma chave SW , T_{jmax} é máxima temperatura suportada na junção do dispositivo SW considerado, $R_{\theta j-c}$ e $R_{\theta c-s}$ são respectivamente as resistências térmicas entre a junção e o encapsulamento e entre o encapsulamento e o dissipador.

$$T_{HSsw} = T_{jmax} - P_{SW} \cdot (R_{\theta j-c} + R_{\theta c-s}) \quad (3-26)$$

A principal vantagem do modelo unidimensional é a sua simplicidade. Este modelo considera que todo o calor é transferido para o ambiente através das aletas do dissipador e que a temperatura é constante em toda a superfície do dissipador. Este modelo é também subordinado a restrições de que a temperatura da junção é considerada constante (em regime permanente), que existe apenas um dispositivo semiconductor por dissipador e que este está localizado no centro do dissipador.

Um circuito térmico equivalente para um dispositivo semiconductor fixado em um dissipador é apresentado na Figura 3.1 (a). Onde, $R_{\theta c-a}$ e $R_{\theta s-a}$ são respectivamente as resistências térmicas do encapsulamento para o ambiente e do dissipador para o ambiente. A resistência térmica total da junção até o ar, $R_{\theta j-a}$ é dada por (3-27).

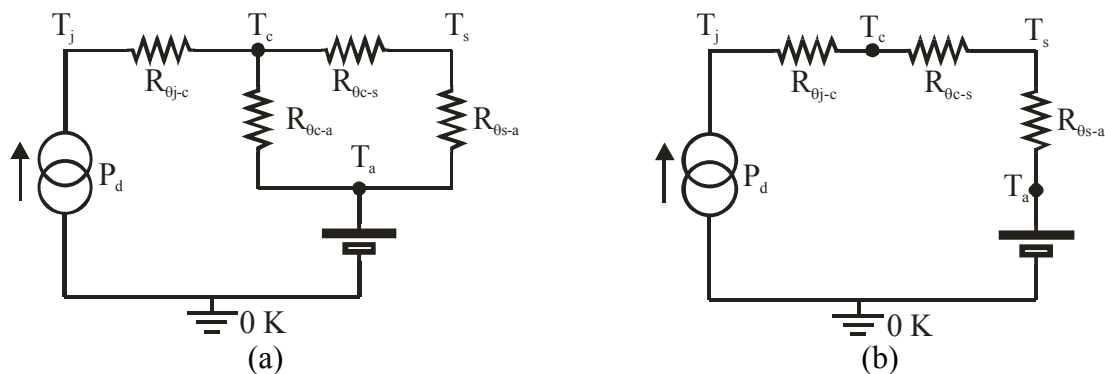


Figura 3.1. Modelo térmico de semiconductor com dissipador; (a) completo; (b) simplificado

$$R_{\theta j-a} = R_{\theta j-c} + \frac{R_{\theta c-a}(R_{\theta c-s} + R_{\theta c-a})}{R_{\theta c-a} + R_{\theta c-s} + R_{\theta s-a}} \quad (K/W) \quad (3-27)$$

Em aplicações que a potência média dissipada é pequena, o dispositivo pode ser montado com um pequeno dissipador ou sem, desta forma a resistência térmica da junção para o ambiente fica reduzida a (3-28).

$$R_{\theta j-a} = R_{\theta j-c} + R_{\theta c-a} \quad (K/W) \quad (3-28)$$

Geralmente, quando um dissipador é utilizado, a resistência $R_{\theta c-a}$ é muito grande comparada com as demais resistências do modelo. Desta forma o modelo pode ser simplificado, Figura 3.1 (b). Neste caso a resistência térmica total é dada por (3-29). A resistência térmica do encapsulamento para o dissipador ($R_{\theta c-s}$) depende do tipo de encapsulamento, da superfície plana, da pressão de montagem, da pasta térmica e do material isolante empregado. Em geral, aumentando a pressão de montagem diminui a resistência térmica e o não uso de isolante com o uso de pasta térmica resulta numa mínima resistência $R_{\theta c-s}$. Isoladores elétricos comuns são: mica, óxido de alumínio e óxido de berílio.

$$R_{\theta j-a} = R_{\theta j-c} + R_{\theta c-s} + R_{\theta s-a} \quad (K/W) \quad (3-29)$$

O modelo térmico apresentado na Figura 3.1 (b) é válido somente quando se considera um encapsulamento com apenas um dispositivo semicondutor, que pode ser uma chave principal ou um diodo. Em situações em que se utilizam módulos, deve-se empregar o modelo da Figura 3.2 (a), quando o módulo contém duas chaves principais e dois diodos. O modelo da Figura 3.2 (b) é empregado quando o módulo contém uma chave principal e um diodo. Nestes dois casos deve-se calcular a temperatura do encapsulamento (T_c) para cada dispositivo semicondutor do módulo, e empregar para a determinação da resistência térmica do dissipador a menor temperatura do encapsulamento encontrada, bem como a soma de todas as potências dissipadas.

As resistências térmicas da junção para o encapsulamento e do encapsulamento para o dissipador, bem como a máxima temperatura de junção suportada por um dado dispositivo são fornecidas na folha de dados do dispositivo. Uma vez que as perdas de potência dos dispositivos semicondutores são conhecidas, podendo ser determinadas usando o processo apresentado na seção 3.3.c, pode-se calcular a resistência térmica requerida do dissipador para uma temperatura ambiente conhecida, usando a equação (3-25).

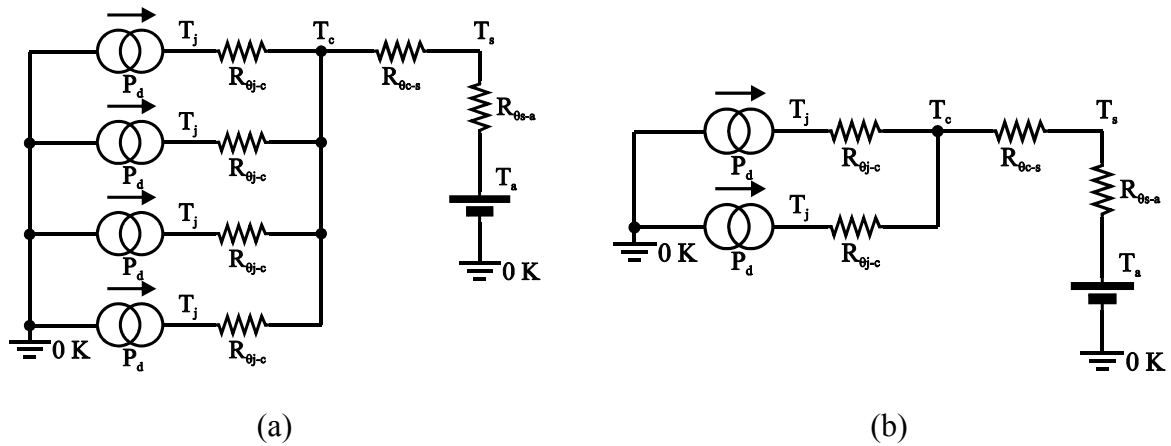


Figura 3.2. Modelo térmico: (a) módulo com 2 chaves e 2 diodos; (b) módulo com 1 chave e 1 diodo;

Para continuar o projeto do dissipador há a necessidade de definir o perfil do dissipador a ser empregado. Neste trabalho serão utilizados os perfis fabricados pela indústria HS Dissipadores, [126]. No catálogo dos dissipadores deste fabricante encontra-se um gráfico que apresenta a variação da resistência térmica de um comprimento de quatro polegadas de dissipador pela velocidade do ar produzida por um ventilador. Assim, determinando-se a velocidade do ar é possível encontrar a resistência térmica de um determinado perfil de dissipador de quatro polegadas submetido a uma variação de temperatura de 75°C .

Para encontrar o tamanho do dissipador que vai apresentar a resistência térmica desejada, faz-se uso de dois fatores de correção, um relativo à variação de temperatura e outro relativo ao comprimento do dissipador. O fator de correção de temperatura ($F_{tcor\Delta T}$) é necessário, pois à medida que diminui a diferença de temperatura entre o dissipador e o ambiente, mais difícil é a realização da troca de calor, sendo este fato representado por um aumento na resistência térmica do dissipador. O fator de correção de comprimento (F_{tcorLT}) é empregado, pois à medida que se aumenta o comprimento do dissipador a resistência térmica diminui, contudo, essa diminuição de comprimento não é linear. O fator de correção de temperatura é apresentado na Figura 3.3 (a) e dado por (3-30). O fator de correção do comprimento é apresentado na Figura 3.3 (b) e dado por (3-31).

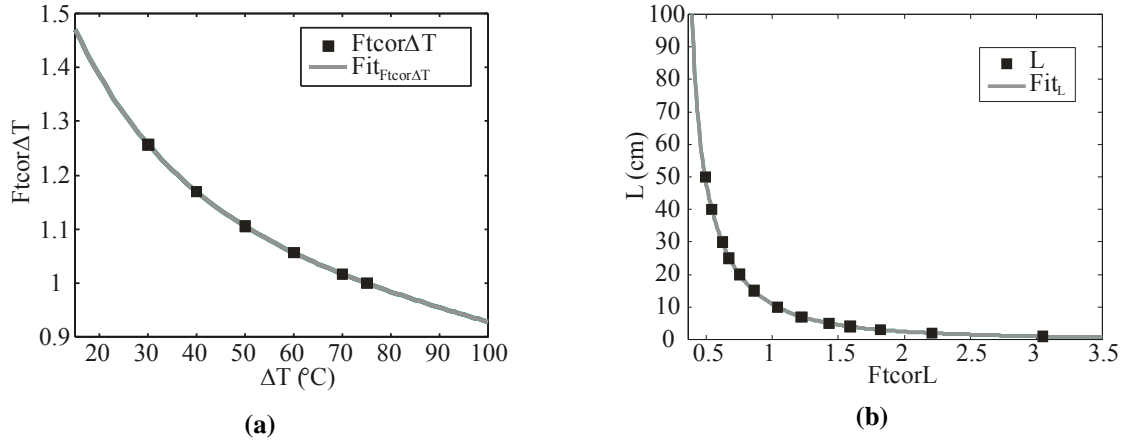


Figura 3.3. Fatores de correção de: (a) Variação da Temperatura; (b) Comprimento

$$F_{tcor\Delta T} = 0.6859 \cdot e^{(-0.04873 \cdot \Delta T)} + 1.183 \cdot e^{(-0.002477 \cdot \Delta T)} \quad (3-30)$$

$$F_{tcorL} = \frac{R_{\theta HSsw}}{R_{\theta HS21577} \cdot F_{tcor\Delta T}} \quad (3-31)$$

Utilizando estes dois fatores de correção é possível determinar o comprimento do dissipador com (3-32). O volume do dissipador é obtido pelo produto das três dimensões do dissipador, largura (W), altura (H) e comprimento (L), dado por (3-33).

$$L = \left(\frac{8.239 \cdot F_{tcorL} - 1.74}{F_{tcorL}^3 - 0.6121 \cdot F_{tcorL}^2 + 0.2681 \cdot F_{tcorL} - 0.056} \right) \cdot 10 \quad (3-32)$$

$$Vol_{HSsw} = W \cdot H \cdot L \quad (3-33)$$

3.3. Metodologia de comparação

No capítulo 2 foi apresentada uma análise a respeito dos sistemas de acionamento de média tensão comercializados atualmente, onde pode se observar que o rendimento destes sistemas está dentro da faixa de 96,5 a 99 %. Desta forma, para efetuar a comparação entre as técnicas de modulação e dispositivos semicondutores empregados com cada topologia de inversor multinível, foi estabelecido um rendimento de 99 % para determinação da frequência de comutação. Para as técnicas de modulação que geram formas de onda quase-quadradas, não será feita esta restrição quanto ao rendimento, pois a frequência de comutação é igual a frequência do sinal de referência (60 Hz), desta forma, mesmo que o rendimento seja superior ou inferior a 99 % a frequência de comutação não será alterada pois ela é fixa.

A metodologia para determinação das perdas nos dispositivos semicondutores, do espectro harmônico da forma de onda de saída, do comprimento e do volume do dissipador

para a condição nominal de operação é apresentada na Figura 3.4. Nesta análise é utilizado o índice de modulação em amplitude unitário ($m_a = 1$), pois a determinação da frequência de comutação deve ser realizada para o ponto nominal de operação do inversor. Em uma segunda análise, após a determinação da topologia, da modulação, do semiconductor e da frequência de comutação é realizada a variação do índice de modulação em amplitude para se ter os índices de desempenho em toda faixa de operação do inversor. Na metodologia de comparação, todos os índices de desempenho são calculados a partir do sinal de comando das chaves ativas dos inversores, desta forma, há a necessidade de simular os inversores para obtenção destes sinais de comando.

Após a determinação da frequência de comutação para uma dada topologia, técnica de modulação e dispositivo semiconductor é efetuada a determinação da THD, do DF1, do DF2, da tensão de modo comum e do rendimento para toda a faixa de operação deste sistema. Nesta análise considera-se o índice de modulação em amplitude (m_a), variando de 0,1 até 1, Figura 3.5.

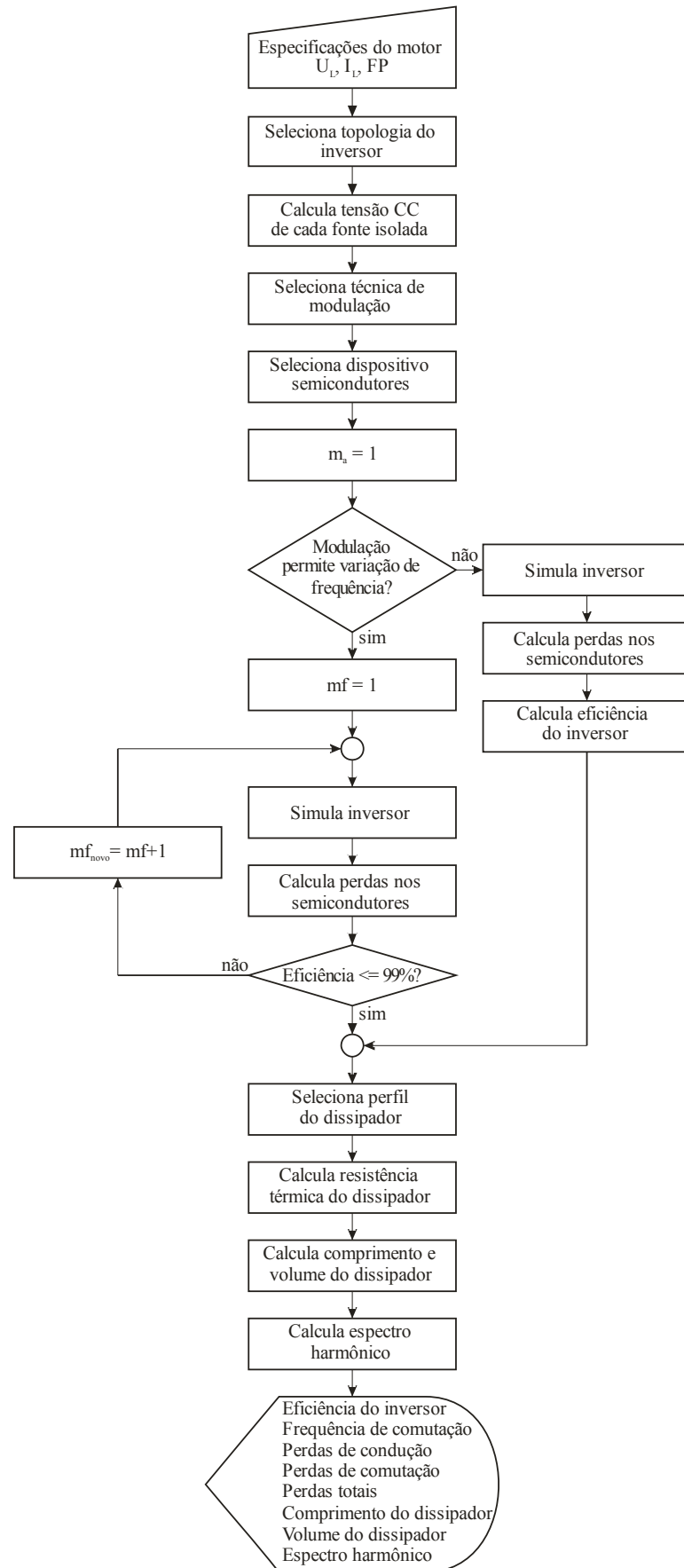


Figura 3.4. Metodologia para determinação dos índices de desempenho para condição nominal.

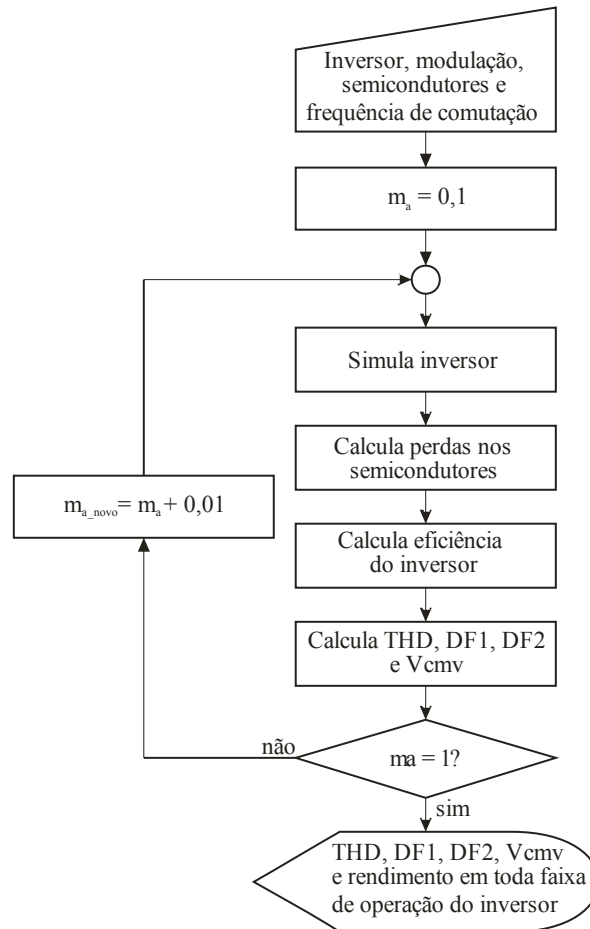


Figura 3.5. Metodologia para determinação dos índices de desempenho para toda faixa de operação.

3.4. Conclusões

Neste capítulo foram apresentados os índices de desempenho que serão analisados nas comparações realizadas nos próximos capítulos. Os índices de desempenho foram escolhidos para avaliação da forma de onda da tensão de saída (THD, DF1, DF2, tensão de modo comum e espectro harmônico), para avaliação do rendimento (perdas nos dispositivos semicondutores) e para avaliação do volume do sistema (volume do dissipador). Com estes parâmetros poderá ser realizada uma análise quantitativa para todos os sistemas selecionados nesta Tese e para outros sistemas destinados ao acionamento de motores de indução de média tensão.

Capítulo 4

INVERSOR COM DIODOS DE GRAMPEAMENTO

O inversor com diodos de grampeamento como já foi visto em capítulos precedentes é a topologia mais empregada em aplicações de acionamento de média tensão. Neste capítulo é apresentada a comparação de algumas técnicas de modulação e diferentes tecnologias de dispositivos semicondutores para implementação deste inversor. A seção 4.1 apresenta o inversor com diodos de grampeamento bem como seu princípio de funcionamento. Na seção 4.2, são apresentadas as técnicas de modulação que serão analisadas. A seção 4.3 apresenta os modelos dos dispositivos semicondutores que serão utilizados para a análise do rendimento e são definidos alguns perfis de dissipadores para serem empregados como sistema de transferência de calor. A seção 4.4.a. apresenta os resultados para THD, DF1, DF2, perdas totais e rendimento para toda faixa de operação do inversor. Na seção 4.4.b. são fornecidos os resultados do espectro harmônico, perdas por semicondutor, volume e comprimento do dissipador para o ponto de operação nominal. No final deste capítulo é indicado o conjunto técnica de modulação e dispositivos semicondutores que apresentou melhor desempenho nas análises realizadas.

4.1. Topologia e estados de chaveamento

O inversor com diodos de grampeamento pode ser obtido com tensão de fase de 3, 4, 5,..., n níveis, contudo, somente o inversor com 3 níveis tem sido utilizado em aplicações de acionamento, este é o motivo pelo qual ele será analisado neste capítulo. O diagrama esquemático deste inversor pode ser verificado na Figura 4.1.

Utilizando a fase “a” para descrever o conversor, verifica-se que ela é composta por quatro dispositivos ativos (S_1 - S_4) com quatro diodos em antiparalelo (D_1 - D_4). O barramento CC é formado por dois capacitores ligados em série. O ponto comum entre os capacitores é

conhecido como neutro e ligado a ele tem-se dois diodos (D_5 e D_6), conhecidos como diodos de grampeamento. Cada capacitor é carregado com uma tensão igual à metade da tensão total do barramento CC.

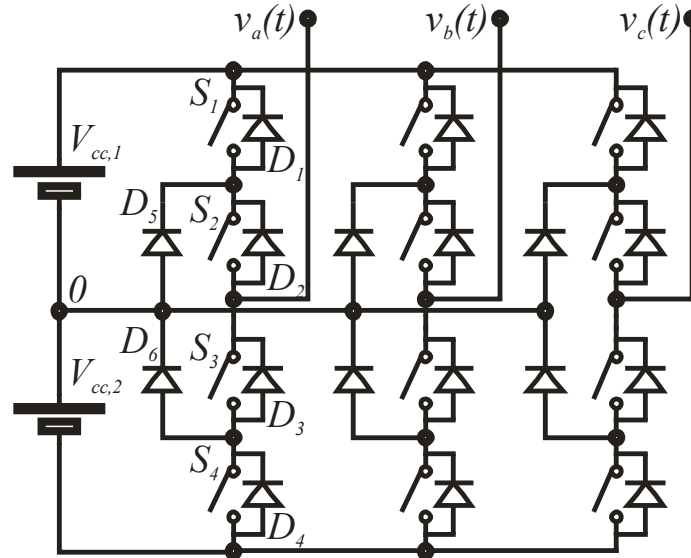


Figura 4.1. Inversor com diodos de grampeamento

Os estados de chaveamento deste inversor podem ser verificados na Tabela 4-1, onde se pode observar que acionando as duas chaves superiores (S_1 e S_2) obtém-se uma tensão de fase igual $+V_{CC}/2$. Acionando as duas chaves centrais (S_2 e S_3) gera-se uma tensão igual a zero volt, enquanto, ligando-se as duas chaves inferiores (S_3 e S_4) gera-se uma tensão igual a $-V_{CC}/2$.

Tabela 4-1. Estados de chaveamento do inversor NPC

Nível	Corrente	Dispositivo Semicondutor											
		S1	D1	S2	D2	S3	D3	S4	D4	D5	D6		
1	$i > 0$	X		X									
	$i < 0$		X		X								
0	$i > 0$			X								X	
	$i < 0$					X							X
-1	$i > 0$					X		X					
	$i < 0$						X		X				

Para gerar a tensão de linha RMS de 4160 V, deve-se possuir uma tensão de fase RMS de 2400 V e uma tensão de pico de fase de 3400 V. Para obter estas tensões na saída do inversor, o barramento CC apresentará uma tensão de 6800 V. Os dispositivos semicondutores empregados nesta topologia ficarão submetidos a uma tensão igual à metade da tensão do barramento CC, ou seja, igual a 3400 V. A corrente que atravessará os semicondutores será igual à corrente de linha do motor, 68,4 A.

4.2. Técnicas de modulação

Nesta seção são apresentadas duas técnicas de modulação que serão utilizadas nas comparações para o inversor NPC. Primeiramente é apresentada a técnica de modulação PWM com disposição de fase (PD), seguida de uma modulação para geração de formas de onda quase-quadradas.

4.2.a) Modulação PWM com disposição de fase (PD)

A estratégia de modulação PWM com disposição de fase para gerar uma tensão de fase com m níveis, emprega $m-1$ portadoras triangulares e dispostas com a mesma fase. Nesta estratégia a harmônica mais significativa aparece na frequência da portadora triangular, contudo na tensão de linha ela não está presente. Esta técnica garante somente harmônicas ímpares para valores ímpares de m_f .

O inversor NPC apresenta 3 níveis, portanto serão usadas duas portadoras triangulares, que podem ser vistas juntamente com o sinal de referência na Figura 4.2 (a). As formas de onda da tensão de fase e de linha podem ser vistas na Figura 4.2 (b) e (c).

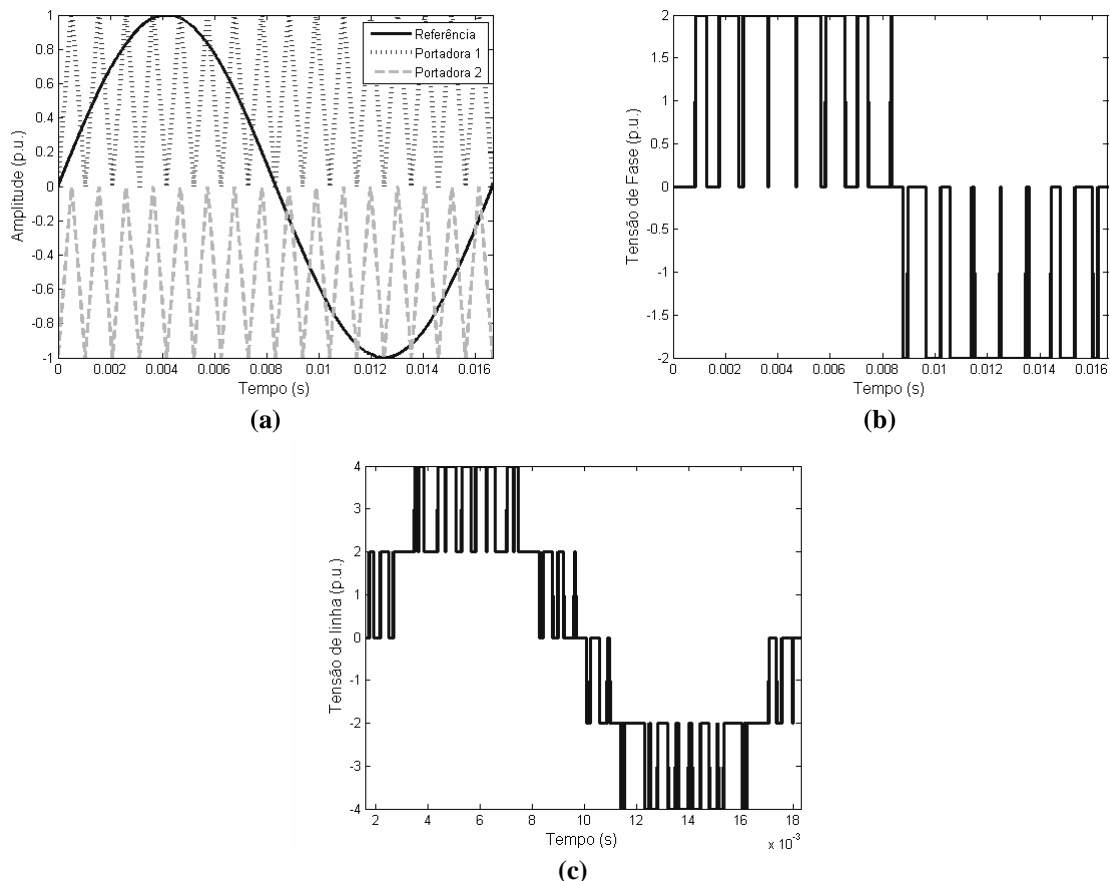


Figura 4.2. Modulação PWM PD: (a) referência e portadoras; (b) tensão de fase; (c) tensão de linha.

4.2.b) Modulação por síntese de formas de onda quase-quadradas (QQ)

A modulação por síntese de formas de onda quase-quadradas (QQ) foi uma das primeiras a serem adotadas em conversores multiníveis, [127] e [128]. Ela recebe este nome, pois a tensão de fase gerada apresenta uma forma de onda quase-quadrada, Figura 4.3 (b).

A tensão de fase gerada pelo inversor NPC apresenta apenas um nível positivo, conseqüentemente há a necessidade de gerar apenas uma área por fase neste mesmo semiciclo. Para determinar os ângulos de comutação, deve-se calcular a área da referência e igualar esta área com a tensão gerada pelo inversor. Assim, pode-se expressar a tensão de referência por (4-1). Para obter a área para metade do semiciclo positivo basta integrar (4-1) no intervalo de 0 a $\pi/2$, resultando uma área $A = m_a$.

$$v_{ref} = m_a \cdot \text{sen}(\omega t) \quad (4-1)$$

A área que será gerada pelo inversor será igual a (4-2). Igualando-se as áreas A e A' encontra-se o valor do ângulo de entrada em condução (rad), dado por (4-3). Para simplificar a implementação da modulação pode-se passar o ângulo de comutação para nível de comparação, utilizando (4-4). Os ângulos e níveis de comparação para m_a variando de 0,1 a 1 podem ser verificados na Tabela 4-2.

$$A' = \left(\theta - \frac{\pi}{2} \right) \cdot 1 \quad (4-2)$$

$$\theta = \frac{\pi}{2} - m_a \quad (4-3)$$

$$\Psi = \text{sen} \left(\frac{\pi}{2} - m_a \right) \quad (4-4)$$

Tabela 4-2. Ângulos e níveis de comutação

	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	1
θ	84,27	78,53	72,81	67,07	61,34	55,61	49,87	44,14	38,41	32,68
ψ	0,995	0,979	0,955	0,921	0,877	0,825	0,764	0,696	0,621	0,540

Os níveis de comparação para um índice de modulação em amplitude igual a 1 e a tensão de referência podem ser verificados na Figura 4.3 (a). A tensão de fase e de linha geradas pelo inversor NPC utilizando esta modulação pode ser verificada na Figura 4.3 (b) e (c).

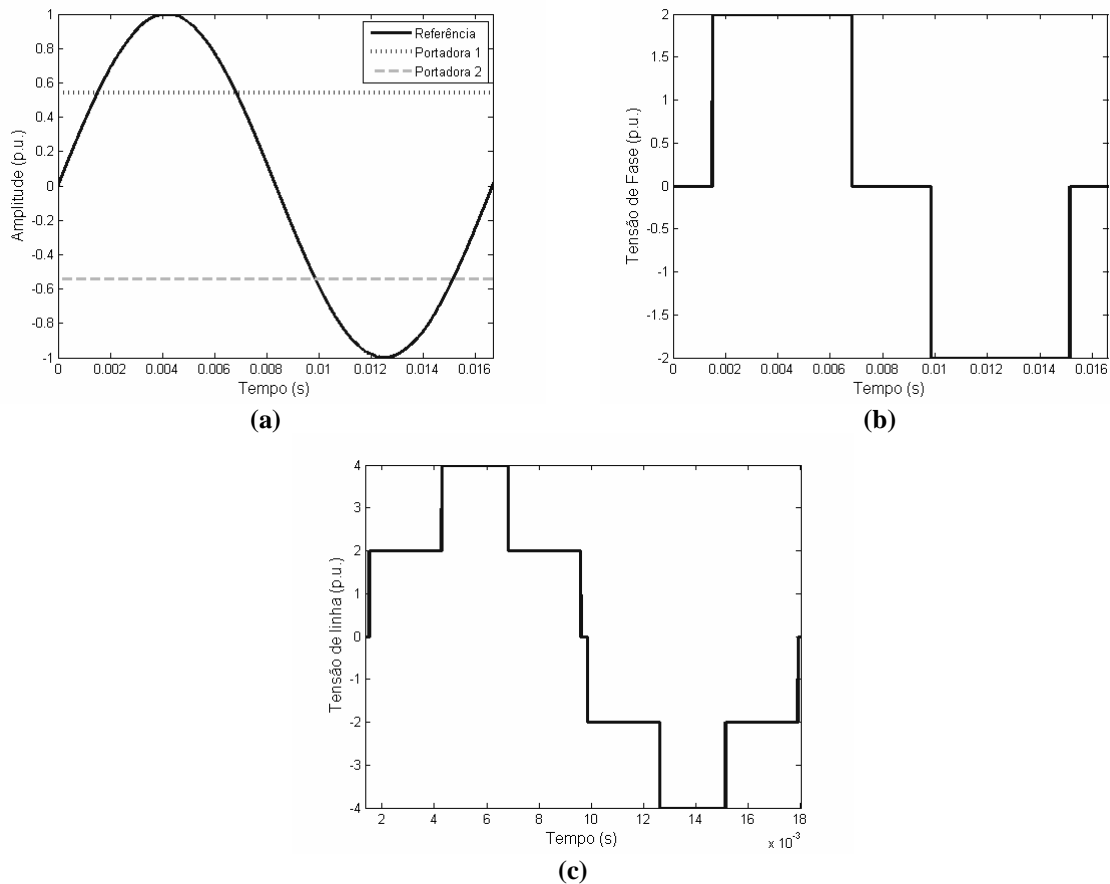


Figura 4.3. Modulação QP: (a) referência e níveis de comparação; (b) tensão de fase; (c) tensão de linha.

4.3. Definição dos semicondutores e perfil do dissipador

Na seção 4.1 foi apresentada a tensão a que cada dispositivo semiconductor é submetido. Nesta seção são apresentados os componentes que são empregados nas comparações envolvendo o inversor NPC, suas curvas de queda de tensão em condução e energia perdida nas comutações, fundamentais para o cálculo das perdas e para o projeto térmico. Também são apresentados três perfis de dissipador e suas curvas características, necessárias para cálculo do comprimento e do volume do dissipador.

4.3.a) Dispositivos semicondutores

O critério para seleção dos componentes admite que se deva adotar um componente com $V_{CC@100FIT}$ (1 FIT corresponde a uma falha em 10^9 horas de operação, onde a determinação do FIT depende, do tempo de teste, da temperatura, do número de amostras e do número de falhas) aproximadamente igual à tensão CC que o dispositivo estará submetido.

Este critério é utilizado por fabricantes de acionamento de média tensão e por este motivo foi adotado neste trabalho. A Tabela 4-3 apresenta a tensão e a corrente de cada dispositivo, a tecnologia, o tipo de encapsulamento e o fabricante.

Tabela 4-3. Dispositivos semicondutores empregados

Semicondutor	Tensão/Corrente. (Semicondutor)	V _{CC@100FIT}	Tecnologia	Encapsulamento	Fabricante
FZ200R65KF1	6500V/200A	3600	IGBT/diodo	Módulo	Infineon
DD200S65K1	6500V/200A	3600	Diodo	Módulo	Infineon
5SHX 06F6010	5500V/210A	3300	IGCT/diodo	Presspack	ABB
DG408BP45	4500V/320A	3000	GTO	Presspack	Dynex
5SDF 02D6004	5500V/175A	3300	Diodo	Presspack	ABB

4.3.a.i) IGBT FZ200R65KF1

As equações necessárias para o cálculo das perdas no módulo de IGBTs/diodos fabricado pela EUPEC FZ200R65KF1, [129] são apresentadas nesta subseção. As equações foram dadas para tensão V_{CC@100FITV} e para a temperatura de 125°C. A queda de tensão quando uma corrente atravessa o IGBT e o diodo, é dado, respectivamente por (4-5) e (4-6), sendo usadas para o cálculo das perdas de condução destes dispositivos. As equações (4-7), (4-8) e (4-9) representam respectivamente a energia perdida em uma comutação de entrada em condução, de bloqueio e de recuperação reversa do diodo, sendo empregadas para a determinação das perdas de comutação deste componente. Para o projeto térmico faz-se uso da resistência térmica entre junção e o encapsulamento, que para o IGBT é igual a 0,033 K/W e para o diodo é igual a 0,063 K/W. Também é necessária a resistência térmica entre o encapsulamento do módulo e o dissipador que é igual a 0,016 K/W.

$$v_{ce_{FZ}} = 3.78 \cdot e^{(0.002 \cdot I_t(\theta))} - 2.70 \cdot e^{(-0.015 \cdot I_t(\theta))} \quad (V) \quad (4-5)$$

$$v_{F_{FZ}} = 2.9 \cdot e^{(0.0016 \cdot I_t(\theta))} - 2.35 \cdot e^{(-0.015 \cdot I_t(\theta))} \quad (V) \quad (4-6)$$

$$E_{on_{FZ}} = (1058 \cdot e^{(0.004 \cdot I_t(\theta))} - 1011 \cdot e^{(-0.004 \cdot I_t(\theta))}) \cdot 10^{-3} \quad (mJ) \quad (4-7)$$

$$E_{off_{FZ}} = (1051 \cdot e^{(0.002 \cdot I_t(\theta))} - 1097 \cdot e^{(-0.005 \cdot I_t(\theta))}) \cdot 10^{-3} \quad (mJ) \quad (4-8)$$

$$E_{rec_{FZ}} = (211 \cdot e^{(0.004 \cdot I_t(\theta))}) \cdot 10^{-3} \quad (mJ) \quad (4-9)$$

4.3.a.ii) Diodo DD200S65K1

As equações necessárias para o cálculo das perdas no módulo de diodos fabricado pela EUPEC DD200S65K1, são apresentadas nesta subseção. As equações foram dadas para tensão $V_{CC@100FITV}$ e para a temperatura de 125°C. A queda de tensão quando uma corrente atravessa o diodo é dada por (4-10), utilizada para o cálculo das perdas de condução deste dispositivo. A equação (4-11) representa a energia perdida em uma comutação de recuperação reversa. Para o projeto térmico faz-se uso da resistência térmica entre junção e o encapsulamento igual a 0,063 K/W. Também é necessária a resistência térmica entre o encapsulamento do módulo e o dissipador que é igual a 0,016 K/W.

$$v_{F_{DD}} = 0.29 \cdot I_l(\theta)^{0.38} - 0.057 \quad (V) \quad (4-10)$$

$$E_{rec_{DD}} = \left(55.87 \cdot e^{(0.0002 \cdot I_l(\theta))} - 63.31 \cdot e^{(-0.011 \cdot I_l(\theta))} \right) \cdot 10^{-3} \quad (mJ) \quad (4-11)$$

4.3.a.iii) IGCT 5SHX 06F6010

As equações necessárias para o cálculo das perdas no módulo de IGCT/diodo fabricado pela ABB 5SHX 06F6010 são apresentadas nesta subseção. As equações foram dadas para tensão $V_{CC@100FITV}$ e para a temperatura de 125°C. A queda de tensão quando uma corrente atravessa o IGCT e o diodo é dado, respectivamente por (4-12) e (4-14), sendo usadas para o cálculo das perdas de condução deste dispositivo. As equações (4-13) e (4-15) representam respectivamente a energia perdida em uma comutação de bloqueio e de recuperação reversa do diodo, sendo empregadas para a determinação das perdas de comutação destes componentes. Para o projeto térmico faz-se uso da resistência térmica entre junção e o encapsulamento, que para o IGCT é igual a 0,04 K/W e para o diodo é igual a 0,053 K/W. Também é necessária a resistência térmica entre o encapsulamento do dispositivo e o dissipador que é igual a 0,017 K/W.

$$v_{TM_{5SHX}} = 0,002221 \cdot I_l(\theta) + 2,329 \quad (V) \quad (4-12)$$

$$E_{off_{5SHX}} = 0,005046 \cdot I_l(\theta) + 0,4661 \quad (J) \quad (4-13)$$

$$v_{F_{5SHX}} = -8,506e^{-7} \cdot I_l(\theta)^2 + 0,006238 \cdot I_l(\theta) + 3,279 \quad (J) \quad (4-14)$$

$$E_{rec_{5SHX}} = -6,917e^{-7} \cdot I_l(\theta)^2 + 0,002395 \cdot I_l(\theta) + 0,2384 \quad (J) \quad (4-15)$$

4.3.a.iv) GTO DG408BP45

As equações necessárias para o cálculo das perdas no GTO DG408BP45 fabricado pela DYNEX são apresentadas nesta subseção. A queda de tensão quando uma corrente atravessa o GTO é dada por (4-16). As equações (4-17), (4-18) representam respectivamente a energia perdida em uma comutação de entrada em condução e de bloqueio. Como o GTO apresenta elevadas perdas no circuito de *driver* e de *snubber*, é feita uma compensação, a qual admite que as perdas no circuito de *snubber* sejam aproximadamente iguais às perdas de condução nos dispositivos semicondutores [130]. Para o projeto térmico faz-se uso da resistência térmica entre junção e o encapsulamento, igual a 0,07 K/W. Também é necessária a resistência térmica entre o encapsulamento do dispositivo e o dissipador que é igual a 0,009 K/W.

$$v_{TM_{DG}} = 1,678 \cdot e^{(0,0009349 \cdot I_1(\theta))} - 0,8325 \cdot e^{(-0,01233 \cdot I_1(\theta))} \quad (V) \quad (4-16)$$

$$E_{on_{DG}} = 6,803 \cdot e^{-7} \cdot I_1(\theta)^2 + 0,001689 \cdot I_1(\theta) + 0,2292 \quad (mJ) \quad (4-17)$$

$$E_{off_{DG}} = 3,792 \cdot e^{-7} \cdot I_1(\theta)^2 + 0,00384 \cdot I_1(\theta) - 0,03594 \quad (mJ) \quad (4-18)$$

4.3.a.v) Diodo 5SDF 02D6004

As equações necessárias para o cálculo das perdas no diodo 5SDF02D6004 fabricado pela ABB são apresentadas nesta subseção. A queda de tensão quando uma corrente atravessa o diodo é dada por (4-19). A equação (4-20) representa a energia perdida em uma comutação de recuperação reversa. Para o projeto térmico faz-se uso da resistência térmica entre junção e o encapsulamento, igual a 0,08 K/W e da resistência térmica entre o encapsulamento e o dissipador que é igual a 0,016 K/W.

$$v_{F_{5SDF}} = 7,1432 \cdot 9 \cdot e^{-7} \cdot I_1(\theta)^2 + 0,006671 \cdot I_1(\theta) + 3,46 \quad (V) \quad (4-19)$$

$$E_{rec_{5SDF}} = -4,399 \cdot e^{-6} \cdot I_1(\theta)^2 + 0,00376 \cdot I_1(\theta) + 0,7884 \quad (J) \quad (4-20)$$

4.3.b) Definição dos perfis dos dissipadores

Três dissipadores foram escolhidos para serem utilizados no projeto térmico: o perfil HS21577, HS125137 e HS125135L [126]. Uma vista tridimensional e as dimensões dos dissipadores podem ser observadas na Figura 4.4 (a) para o perfil HS21577, na Figura 4.4 (b) para o perfil HS125137 e na Figura 4.4 (c) para o perfil HS125135L.

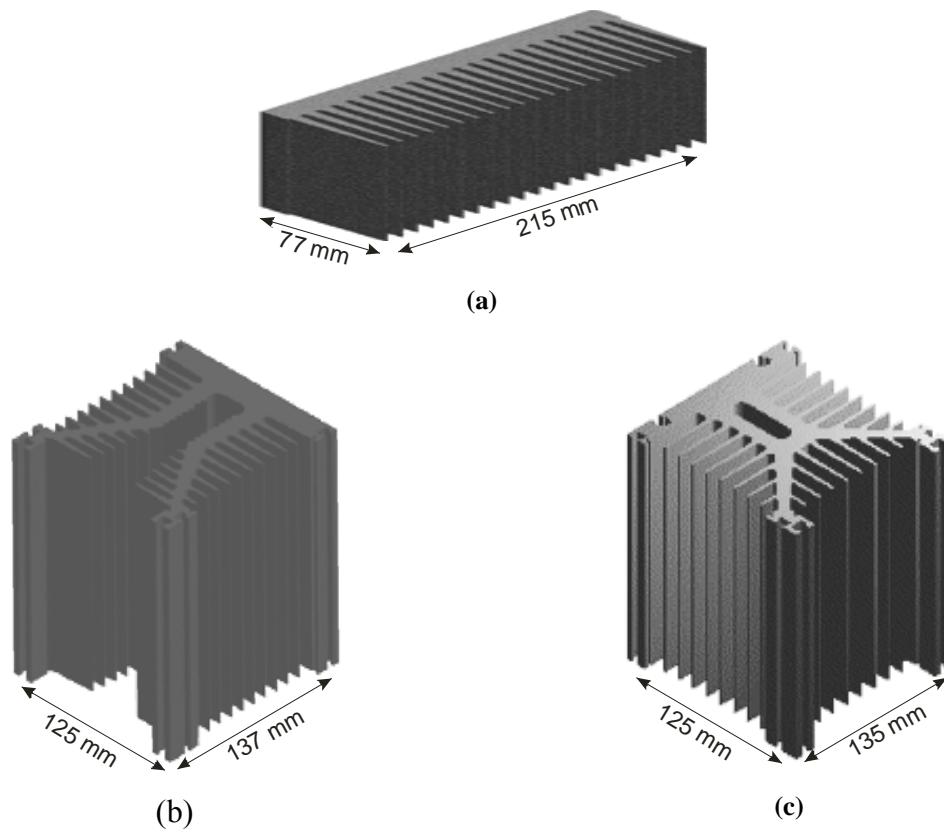


Figura 4.4. Perfis de dissipador; (a) HS21577; (b) HS125137; (c) HS125135L

Na Figura 4.5 (a), pode ser vista a variação da resistência térmica do dissipador HS21577 com a variação do comprimento e a variação da velocidade do ar do ventilador. Nesta figura é possível verificar que para velocidades do ar superiores a 2 m/s a resistência térmica do dissipador não diminui significativamente, por este motivo no projeto dos dissipadores foi considerada uma velocidade do ar igual a 2 m/s.

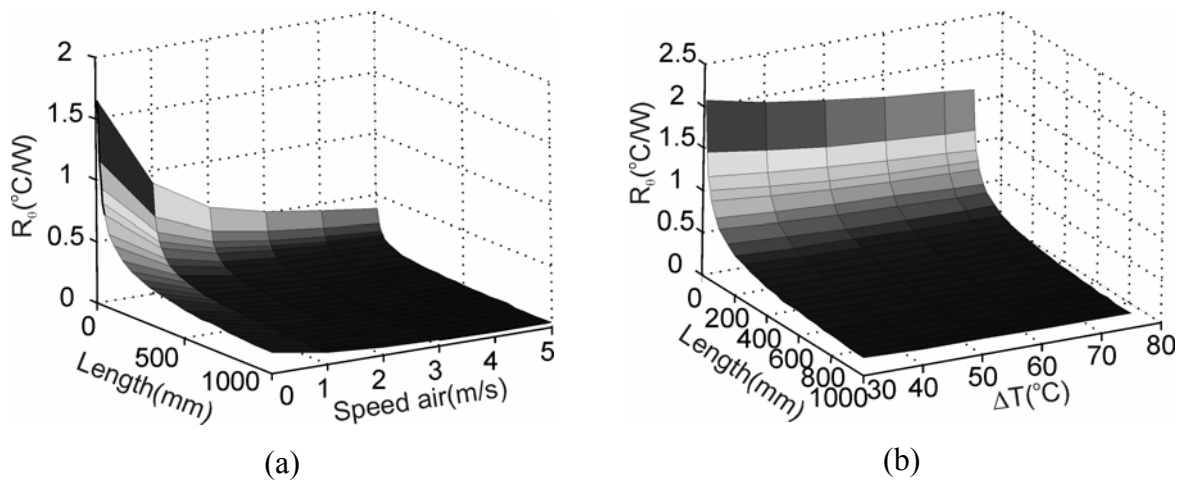


Figura 4.5. Variação da resistência térmica do dissipador HS21577 em função; (a) da velocidade do vento; (b) da variação de temperatura.

A Figura 4.5 (b) apresenta a variação da resistência térmica do dissipador HS21577 em função da variação do comprimento do dissipador e da variação da temperatura entre o dissipador e o ambiente. Quanto maior for a diferença de temperatura entre o dissipador e o ambiente, melhor ocorre a troca de calor.

A folha de dados (*datasheet*) dos dissipadores apresenta um gráfico da variação da resistência térmica em função da velocidade do ar produzida pelo ventilador, que pode ser visto na Figura 4.6 para os três dissipadores. Utilizando as equações (4-21), (4-22) e (4-23) respectivamente para os perfis HS21577, HS125137 e HS125135L, podem-se obter os valores das resistências térmicas de um pedaço de quatro polegadas de comprimento do perfil do dissipador, considerando uma variação de temperatura de 75°C para velocidade do ar do ventilador desejada. Assim, para uma velocidade de 2m/s, um comprimento de 10 cm e uma variação de temperatura de 75°C a resistência térmica do dissipador HS21577 é igual a 0,2 K/W, do dissipador HS125137 é igual a 0,25 K/W e para o dissipador HS125135L é igual a 0,28 K/W

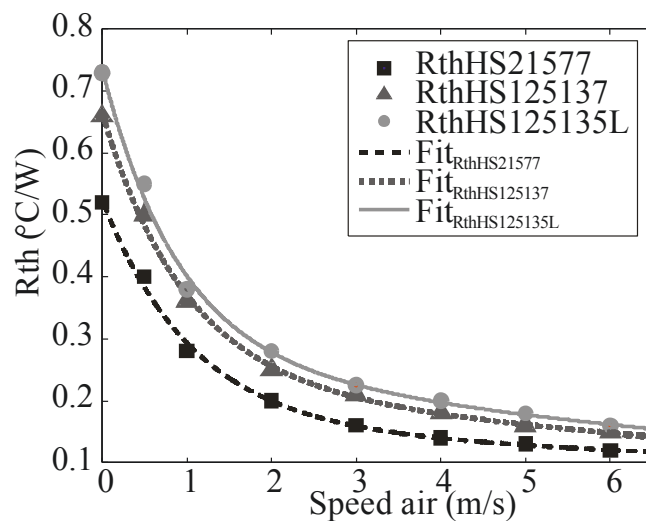


Figura 4.6. Variação da resistência térmica em função da velocidade do vento

$$R_{\theta HS21577} = 0.3661 \cdot e^{(-0.9446 \cdot Vel)} + 0.1589 \cdot e^{(-0.04784 \cdot Vel)} \quad (4-21)$$

$$R_{\theta HS125137} = 0.4305 \cdot e^{(-1.031 \cdot Vel)} + 0.2351 \cdot e^{(-0.07816 \cdot Vel)} \quad (4-22)$$

$$R_{\theta HS125135L} = 0.4641 \cdot e^{(-1.118 \cdot Vel)} + 0.2727 \cdot e^{(-0.08787 \cdot Vel)} \quad (4-23)$$

Utilizando o valor da resistência térmica que se necessita para cada semiconductor, a resistência térmica de cada dissipador para uma determinada velocidade e fazendo uso dos fatores de correção de comprimento e de variação de velocidade, (3-30) e (3-31), pode-se obter o comprimento do dissipador empregando (3-32) e o volume do dissipador com (3-33).

4.4. Resultados da comparação

A análise comparativa inicia buscando as frequências de comutação na qual cada conjunto modulação e semicondutor irá apresentar rendimento de 99%, com exceção da modulação em baixa frequência. Para obter estas frequências, realizaram-se simulações variando-se a frequência de comutação de cada inversor. A frequência de comutação encontrada para cada conjunto modulação mais semicondutor pode ser verificada na Tabela 4-4.

Tabela 4-4. Frequência de comutação para cada modulação e conjunto de semicondutores

Semicondutor \ Modulação	IGBT FZ200R65KF1	IGCT 5SHX 06F6010	GTO DG408BP45
	Diodo DD200S65K1	Diodo 5SDF 02D6004	Diodo 5SDF 02D6004
PD	720 Hz	660 Hz	660 Hz
QQ	60 Hz	60 Hz	60 Hz

Nesta seção são apresentados todos os resultados das comparações desenvolvidas para o inversor NPC, estes resultados foram obtidos utilizando as frequências de comutação apresentadas na Tabela 4-4. Inicialmente são apresentados os resultados em toda a faixa de operação do inversor, ou seja, o índice de modulação em amplitude variando de 0,1 a 1. Na sequência, são apresentados os resultados considerando o ponto nominal de operação, onde o índice de modulação em amplitude é igual a 1.

4.4.a) Toda faixa de operação

Para todas as análises desta seção considera-se o índice de modulação em amplitude variando de 0,1 a 1, ou seja, em toda faixa de operação do conversor.

A variação da taxa de distorção harmônica da tensão de fase é apresentada na Figura 4-7. A variação da THD da tensão de fase para modulação QQ para todos os semicondutores analisados encontra-se sobreposta, pois todos apresentam a mesma forma de onda e frequência de comutação. Isto também ocorre para a modulação PD para os semicondutores do tipo IGCT e GTO. A curva da modulação PD com IGBT, encontra-se parcialmente sobreposta sob a modulação PD com IGCT e GTO. A modulação QQ apresenta o menor valor de THD em toda a faixa de operação do inversor sendo aproximadamente 1,68 vezes inferior à modulação PD.

A variação da taxa de distorção harmônica da tensão de linha é apresentada na Figura 4-8. A THD da tensão de linha da modulação QQ é a que apresentou melhor resultado, sendo de 1,2 a 1,67 vezes inferior ao valor apresentado pela modulação PD.

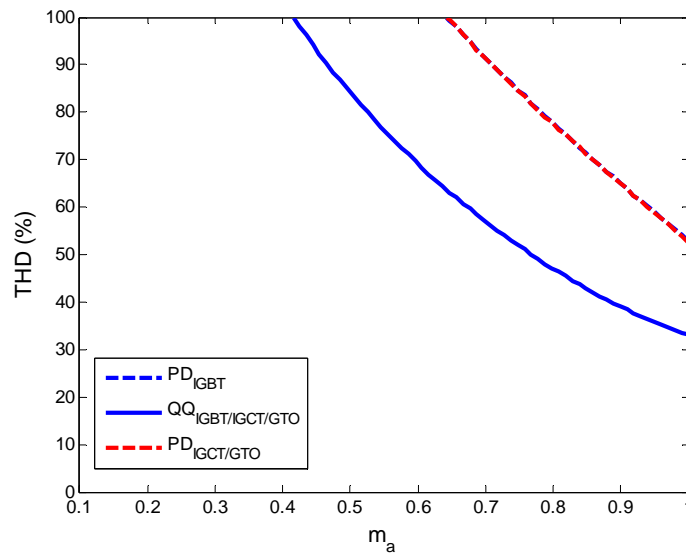


Figura 4-7. Variação da THD da tensão de fase do inversor NPC

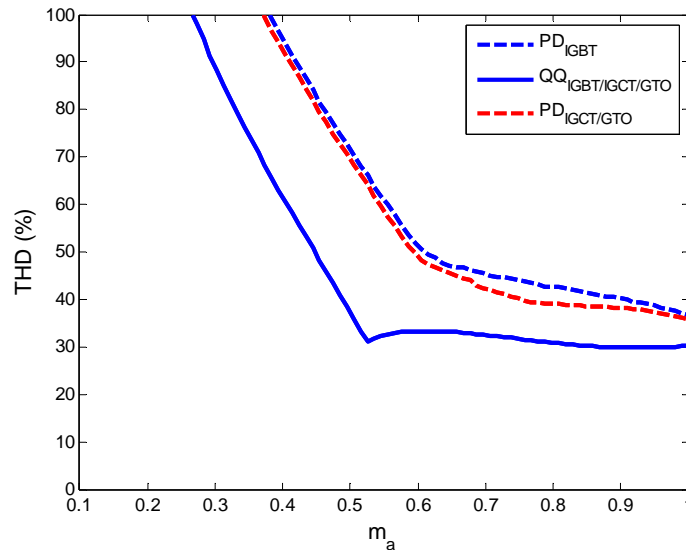


Figura 4-8. Variação da THD da tensão de linha do inversor NPC

A variação do fator de distorção de primeira ordem para tensão de fase do inversor NPC é exibida na Figura 4-9. Verifica-se que o DF1 para modulação PD utilizando IGBT apresentou o melhor resultado. Isto se deve, pois a harmônica mais significativa desta modulação ocorre na frequência de 720 Hz, ao passo que para o IGCT e GTO a harmônica mais significativa ocorre em 660 Hz. O DF1 da modulação QQ foi o que apresentou pior

resultado, pois sua harmônica mais significativa ocorre em 300 Hz. Embora, o DF1 da modulação QQ atinja até 2 vezes o valor do DF1 da modulação PD/IGBT no ponto nominal de operação ele é apenas 1,2 vezes superior.

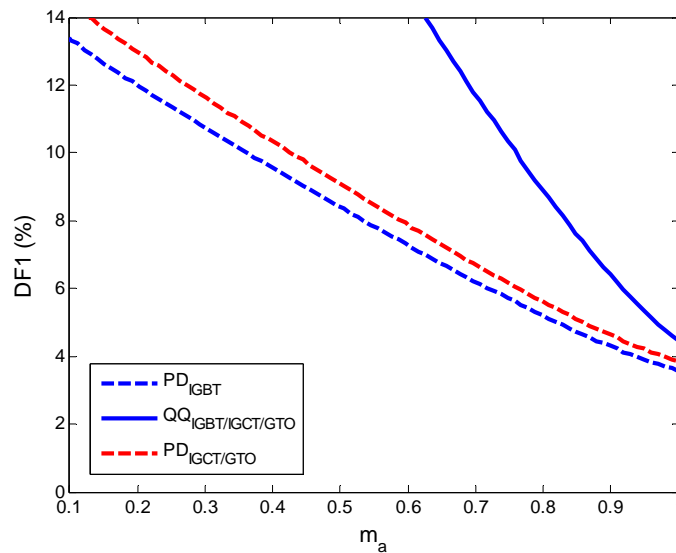


Figura 4-9. Variação do DF1 tensão de fase do inversor NPC

A variação do fator de distorção de primeira ordem para tensão de linha do inversor NPC pode ser verificada na Figura 4-10. Verifica-se que o DF1 da modulação PD apresenta o menor valor em toda faixa de operação do inversor. Para um índice de modulação em amplitude igual a 0,55 o DF1 das modulações PD e QQ apresentam o mesmo valor.

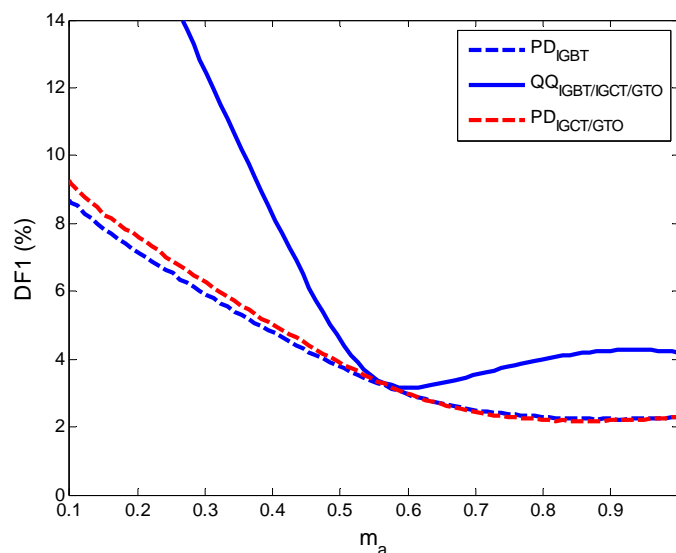


Figura 4-10. Variação do DF1 da tensão de linha do inversor NPC

A Figura 4-11 apresenta a variação do fator de distorção de segunda ordem para a tensão de fase do inversor NPC. As técnicas de modulação PD para IGBT, IGCT e GTO

apresentam resultados similares em quase toda faixa de operação do inversor. A modulação QQ apresenta o pior desempenho chegando a apresentar valor 6 vezes maior de DF2 que na modulação PD. No ponto nominal a modulação QQ apresenta valor de DF2 igual ao dobro do valor obtido para modulação PD.

A Figura 4-12 apresenta a variação do fator de distorção de segunda ordem para a tensão de linha do inversor NPC. A modulação PD apresenta o melhor resultado em toda faixa de operação, enquanto que a modulação QQ apresenta resultados até 5 vezes superiores ao da modulação PD.

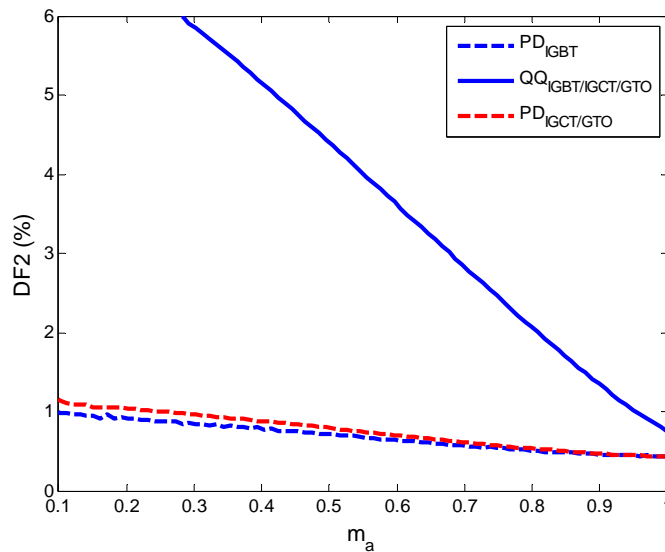


Figura 4-11. Variação do DF2 da tensão de fase do inversor NPC

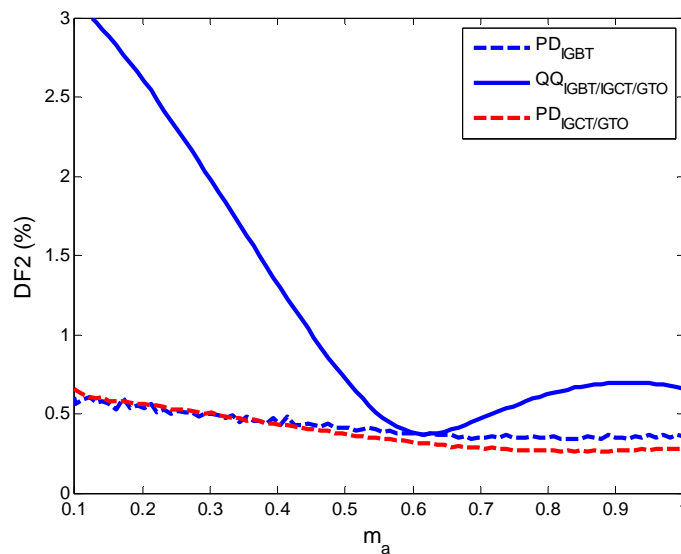


Figura 4-12. Variação do DF2 da tensão de linha do inversor NPC

A Figura 4-13 apresenta a variação da tensão de modo comum em toda faixa de operação do inversor NPC, onde um 1 p.u. é igual a 850 V. A modulação QQ apresenta os melhores resultados em toda faixa de operação.

A Figura 4-14 mostra a variação das perdas em toda faixa de operação do inversor NPC. Nestes resultados, a corrente do inversor varia proporcionalmente com o índice de modulação em amplitude. As perdas obtidas com a técnica de modulação QQ apresentaram os menores resultados, pois as chaves comutam na frequência do sinal de referência, com isto as perdas de comutação são minimizadas. Na modulação de alta frequência PD os melhores resultados foram obtidos com IGBT. No ponto nominal de operação, a técnica PD para todos os semicondutores apresenta aproximadamente o mesmo valor, pois este foi o critério para determinação da frequência de comutação.

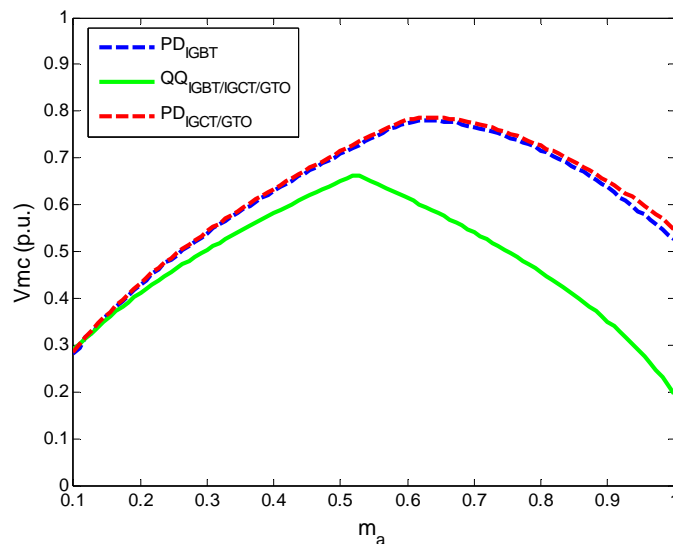


Figura 4-13. Variação da tensão de modo comum para inversor NPC

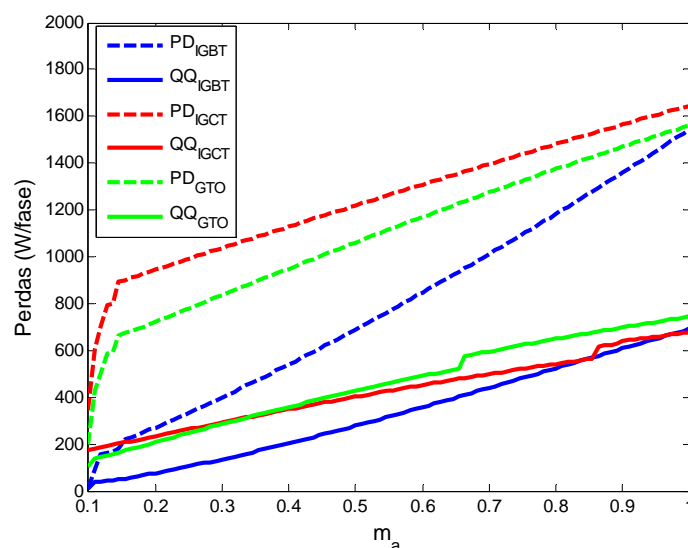


Figura 4-14. Variação das perdas para uma fase do inversor NPC

4.4.b) Condição nominal de operação ($m_a = 1$)

Nesta seção são apresentados os resultados de todos os índices de desempenho para o ponto nominal de operação, ponto para o qual os inversores foram projetados. Inicia-se apresentando os espectros harmônicos das tensões de fase e de linha para cada modulação. Na sequência é apresentada a distribuição das perdas nos dispositivos semicondutores, bem como a distribuição do volume do dissipador para cada conjunto de modulação e semicondutor. No projeto do dissipador são analisados três perfis, para possibilitar a seleção do que apresenta menor volume. Por fim, é apresentada uma tabela que contém todos os índices de desempenho analisados.

A Figura 4.15 apresenta o espectro harmônico da tensão de fase para cada conjunto modulação e semicondutor. A harmônica fundamental não é exibida para que seja possível uma melhor visualização da amplitude do espectro harmônico, sendo iniciado pela harmônica de ordem 2. As modulações que apresentavam mesma frequência de comutação para mais de um tipo de semicondutor foram expostas em um só gráfico, pois o espectro harmônico não é influenciado pela tecnologia do dispositivo semicondutor. A modulação PD com IGBT apresenta a harmônica mais significativa de ordem 12, que corresponde a frequência de comutação deste inversor. As harmônicas pares não foram completamente eliminadas, pois o índice de modulação em frequência é par. A modulação PD com IGCT e GTO apresenta a harmônica mais significativa de ordem 11, equivalente a frequência de comutação de 660 Hz. Para esta modulação as harmônicas pares foram eliminadas uma vez que o índice de modulação em frequência é ímpar. A modulação QQ não apresenta harmônicas pares e sua harmônica mais significativa ocorre em 300 Hz. Este é o motivo para os fatores de distorção de primeira e segunda ordem apresentar valores mais elevados do que nas demais modulações. A THD desta modulação é menor, porque a amplitude das harmônicas em todo espectro apresentam valores menores do que na modulação PD.

A Figura 4.16 exibe o espectro harmônico da tensão de linha para as modulações analisadas. A modulação PD não apresenta a harmônica mais significativa presente no espectro da tensão de fase na frequência de comutação, desta forma existem apenas harmônicas em forma de bandas laterais em torno das frequências de comutação e múltiplos desta frequência, 720 Hz para o IGBT e 660 Hz para IGCT/GTO. A modulação QQ apresenta a harmônica mais significativa na frequência de 300 Hz, esta harmônica apresenta amplitude maior do que a da tensão de fase.

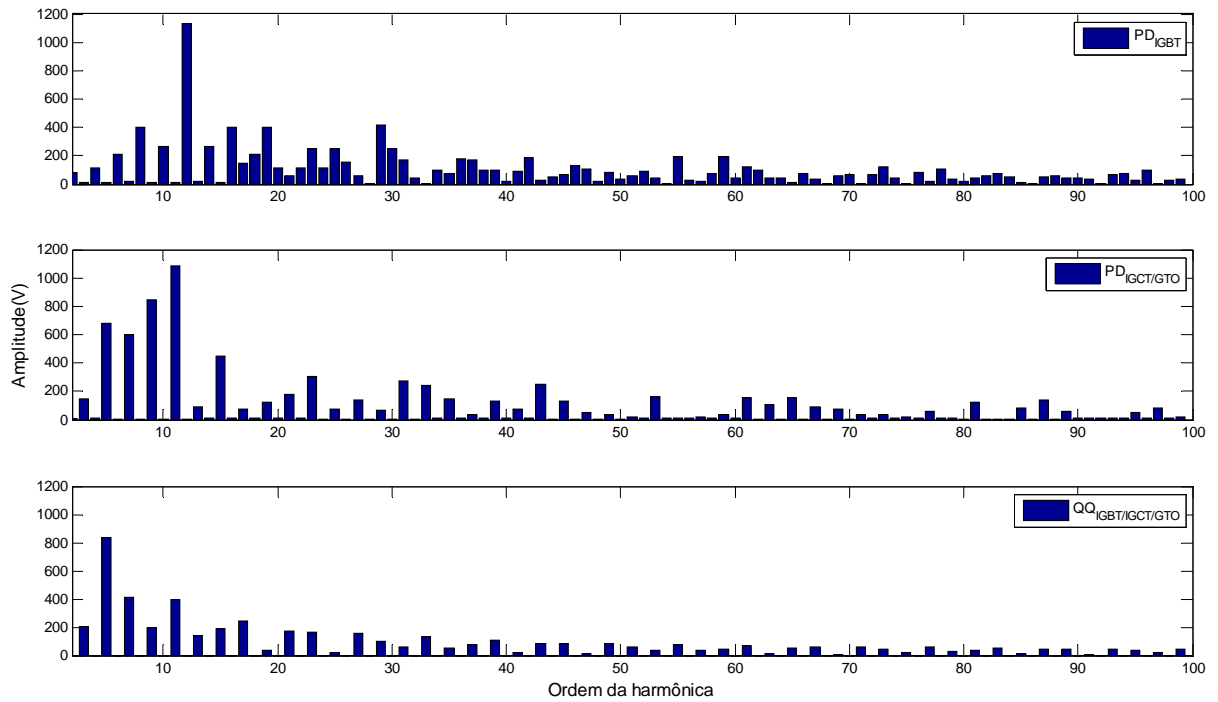


Figura 4.15. Espectro harmônico da tensão de fase

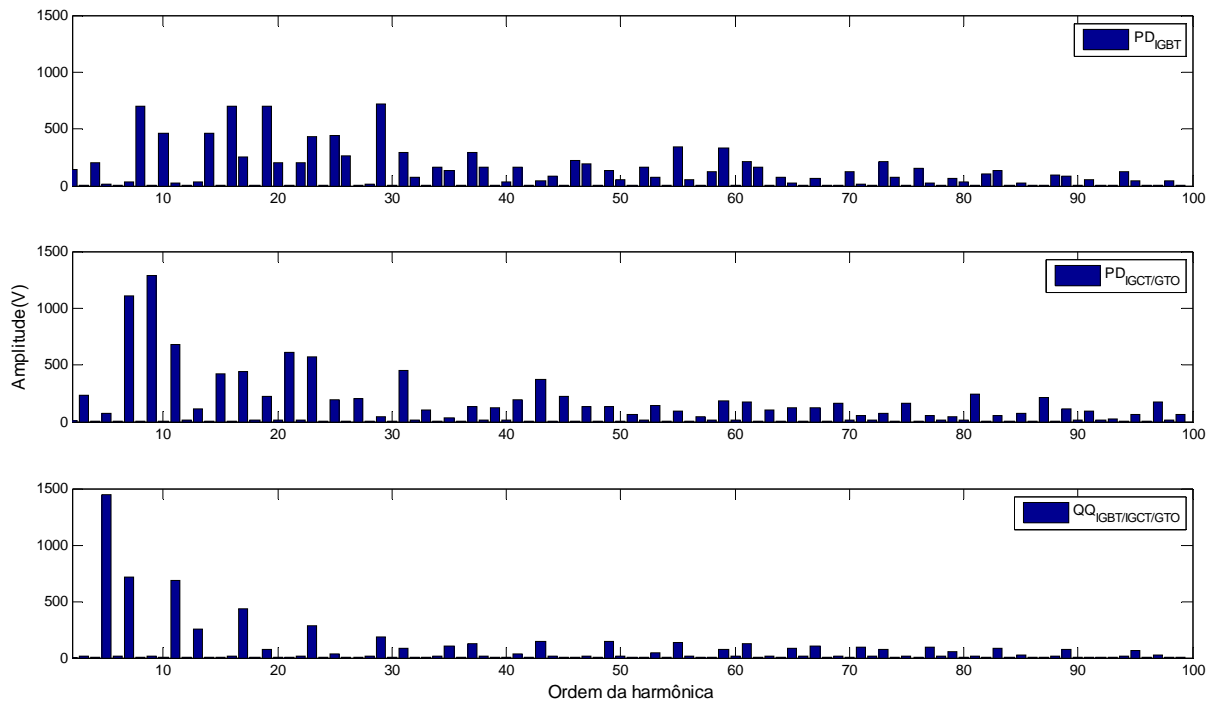


Figura 4.16. Espectro harmônico da tensão de linha

A distribuição das perdas no inversor NPC e do volume do dissipador (HS21577) para a modulação PD pode ser verificada na Figura 4.17. No inversor NPC as perdas estão concentradas nas chaves S1 e S4, isto ocorre porque a chave S2, que gera a tensão zero no semiciclo positivo se a corrente for positiva, não comuta e por este motivo apresenta apenas

perdas de condução. De forma análoga ocorre para a chave S3 que é responsável pela geração do nível zero no semiciclo negativo se a corrente for negativa. Este fenômeno pode ser verificado na Figura 4.18, onde se pode observar o sinal de referência e as portadoras triangulares no primeiro gráfico. Nos gráficos seguintes são mostrados os sinais de comando e a energia perdida na entrada e saída de condução para cada semiconductor. (Obs.: Os pulsos da energia perdida são meramente ilustrativos, pois a amplitude destes pulsos foi multiplicada por um ganho, para facilitar a visualização).

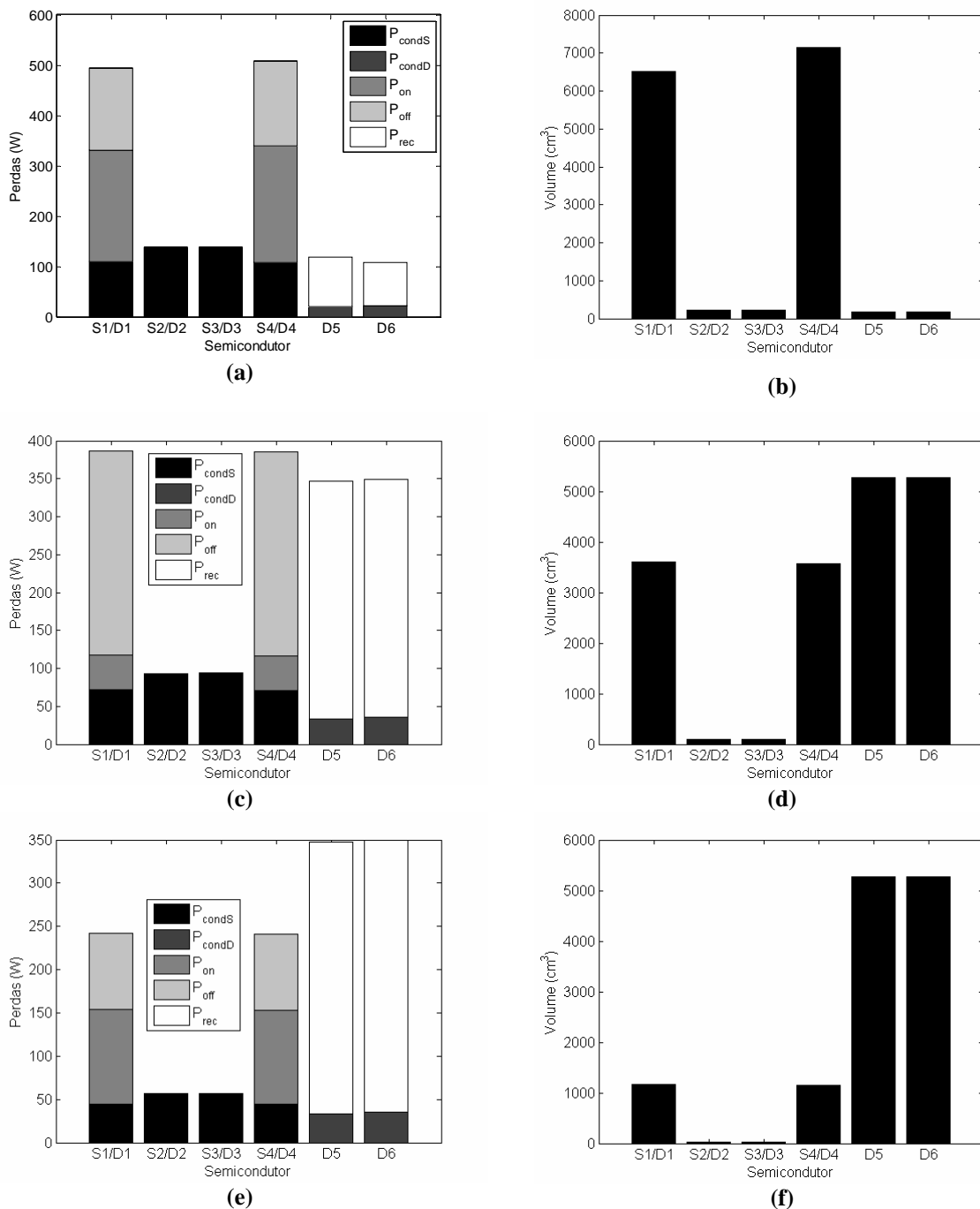


Figura 4.17. Distribuição das perdas e do volume do dissipador para modulação PD no inversor NPC: (a-b) IGBT; (c-d) IGCT; (e-f) GTO

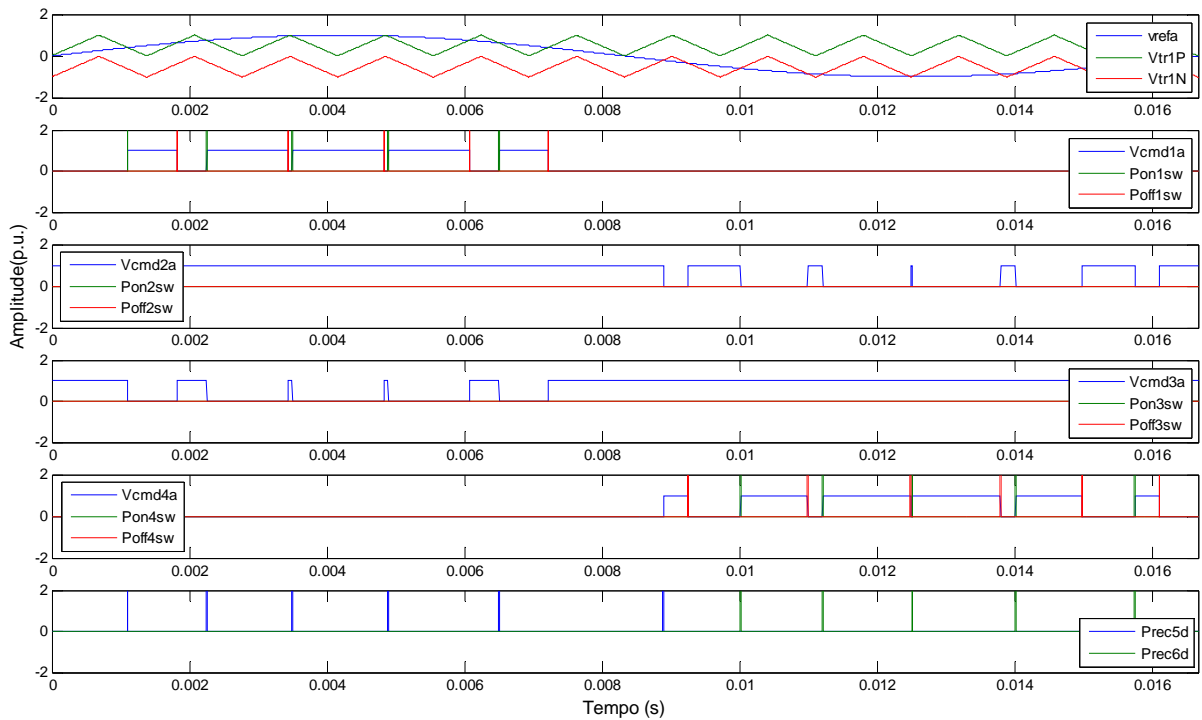


Figura 4.18. Exemplificação da não ocorrência de perdas de comutação nas chaves S2 e S3 para modulação PD no inversor NPC

As variações no volume do dissipador de um semicondutor para outro ocorrem devido à diferença entre as resistências térmicas entre junção e encapsulamento e entre o encapsulamento e o dissipador. A variação do volume do dissipador para um mesmo semicondutor não é linear, pois a curva que descreve a variação da resistência em função do comprimento é exponencial, desta forma pequenas variações na resistência térmica requerida do dissipador podem conduzir a elevadas variações no comprimento e volume do dissipador.

Para modulação PD as perdas mais significativas são as de chaveamento, perdas de entrada em condução, saída de condução e recuperação reversa do diodo. Para o IGBT e para o GTO as perdas mais significativas são de entrada em condução ao passo que para o IGCT são as perdas de saída de condução. As perdas de recuperação reversa para o diodo da Infineon que foi empregado com o IGBT do mesmo fabricante apresentam valor significativamente inferior às perdas do mesmo tipo do diodo da ABB. O IGBT apresenta as maiores perdas de condução, seguido do IGCT e do GTO que apresenta as menores perdas de condução.

A distribuição das perdas no inversor NPC e do volume do dissipador (HS21577) para a modulação QQ pode ser verificada na Figura 4.19. As maiores perdas para esta modulação são relativas à condução dos dispositivos semicondutores, pois todos comutam na

frequência de 60 Hz. O IGBT é o dispositivo que apresenta as maiores perdas de condução, seguido pelo IGCT e pelo GTO.

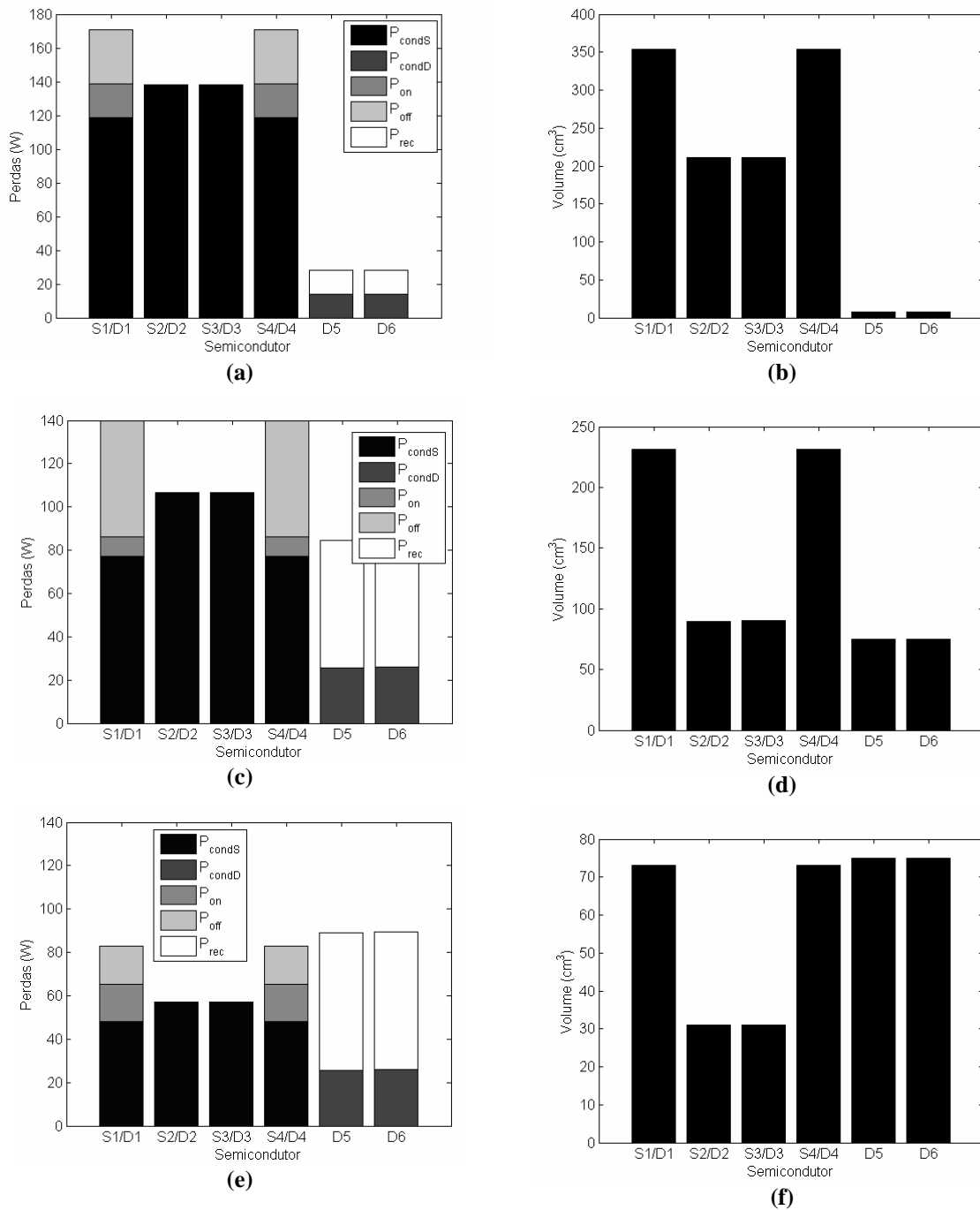


Figura 4.19. Distribuição das perdas e do volume do dissipador para modulação QQ no inversor NPC: (a-b) IGBT; (c-d) IGCT; (e-f) GTO

Tendo as perdas de cada dispositivo semicondutor, foi possível realizar o projeto do sistema de transferência de calor. Foram utilizados três perfis de dissipadores de forma a se escolher o que apresenta o menor volume para cada conjunto de técnica de modulação e

dispositivo semiconductor. Os dissipadores analisados são os perfis HS21577, HS125137 e HS125135L.

O volume total do dissipador para o inversor NPC é apresentado na Figura 4.20 (a) e (b), respectivamente para as modulações PD e QQ. Entre os três perfis de dissipadores analisados o perfil HS21577 apresentou o menor volume e o perfil HS125135L proporciona o maior volume. Para a modulação PD com IGBT os dissipadores HS125137 e HS125135L apresentaram um volume respectivamente 95,81% e 169,4% maior do que o perfil HS21577.

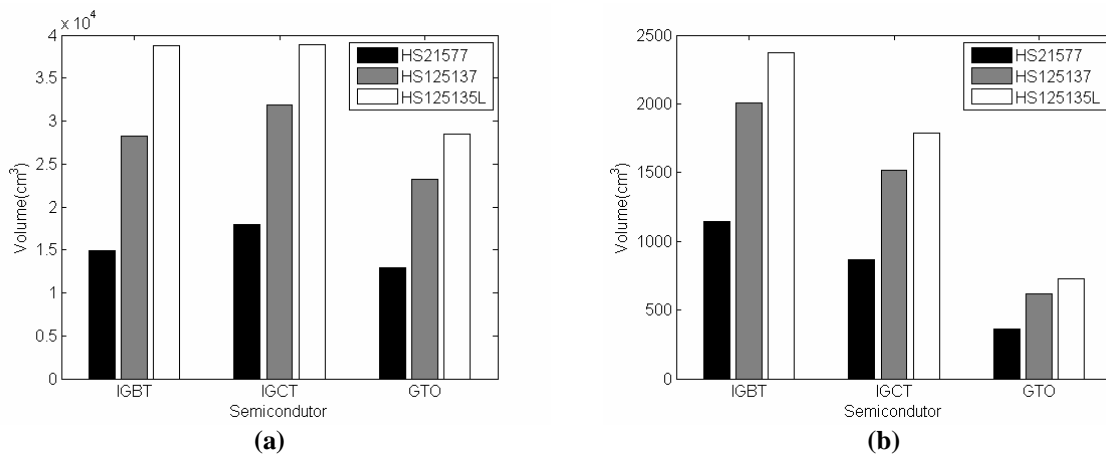


Figura 4.20. Volume total do dissipador para inversor NPC para modulação: (a) PD; (b) QQ

A Tabela 4-5 apresenta um compêndio de todos os índices de desempenho analisados para modulação PD no ponto nominal de operação do inversor. O semiconductor que apresenta o melhor resultado em cada um dos índices de desempenho tem estes resultados expostos em negrito.

A frequência de comutação que apresenta melhor desempenho é com o IGBT, pois uma frequência maior possibilita a primeira banda harmônica numa frequência igualmente maior.

A menor THD na tensão de fase e de linha é obtida com os semicondutores IGCT e GTO, pois como o índice de modulação em frequência é ímpar, a forma de onda da tensão de saída não apresenta harmônicas pares.

O fator de distorção de primeira ordem para as tensões de fase e de linha apresenta menores valores para o IGBT, em contra partida o DF2 apresenta valor inferior para os semicondutores do tipo IGCT e GTO.

As perdas são menores para o IGBT, conseqüentemente o inversor implementado com este semiconductor apresenta melhor rendimento.

O comprimento e o volume do dissipador são menores para o sistema que emprega GTO. As perdas desse sistema são maiores por causa da compensação das perdas no circuito de *snubber* que foi empregada para este semicondutor.

Para a modulação PD o semicondutor que apresentou melhor desempenho foi o GTO.

Tabela 4-5. Compêndio da comparação modulação PD par NPC

Semicondutor	IGBT	IGCT	GTO
Frequência de comutação (Hz)	720	660	660
THD da tensão de fase (%)	51,48	51,45	51,45
THD da tensão de linha (%)	35,99	35,39	35,39
DF1 da tensão de fase (%)	3,53	3,79	3,79
DF1 da tensão de linha (%)	2,29	2,33	2,33
DF2 da tensão de fase (%)	0,44	0,43	0,43
DF2 da tensão de linha (%)	0,37	0,28	0,28
Tensão de modo comum (p.u.)	0,52	0,55	0,55
Perdas totais/fase (W)	1544,3	1646,0	1560,5
Comprimento total do dissipador/fase (cm)	87,05	108,15	77,97
Volume total do dissipador/fase (cm ³)	14411	17904	12908
Rendimento (%)	99,08	99,02	99,07

A Figura 4.6 apresenta um compêndio de todos os índices de desempenho analisados para modulação QQ no ponto nominal de operação do inversor. O semicondutor que apresentou melhor desempenho foi o IGCT.

A Tabela 4-7 apresenta um compêndio de todos os índices de desempenho analisados para o conjunto técnica de modulação e dispositivo semicondutor que apresentaram melhor desempenho no ponto nominal de operação do inversor. O conjunto que apresentou melhor desempenho foi a modulação QQ juntamente com o semicondutor do tipo IGCT. Este conjunto apresentou menor THD, menores perdas, menor comprimento e volume do dissipador (HS21577) e maior rendimento que a modulação PD utilizando o semicondutor GTO. (Obs.: embora o comprimento do dissipador não seja suficiente para implementação real do sistema, ele foi mantido para propiciar uma comparação justa.)

Tabela 4-6. Compêndio da comparação modulação QQ par NPC

Configuração	IGBT	IGCT	GTO
Frequência de comutação (Hz)	60	60	60
THD da tensão de fase (%)	32,56	32,55	32,57
THD da tensão de linha (%)	30,48	30,48	30,48
DF1 da tensão de fase (%)	4,31	4,31	4,31
DF1 da tensão de linha (%)	4,14	4,14	4,15
DF2 da tensão de fase (%)	0,71	0,71	0,71
DF2 da tensão de linha (%)	0,65	0,65	0,65
Tensão de modo comum (p.u.)	0,198	0,198	0,198
Perdas totais/fase (W)	691,03	676,95	744,44
Comprimento total do dissipador/fase (cm)	6,90	5,25	2,16
Volume total do dissipador/fase (cm ³)	1143,5	869,2	358,5
Rendimento (%)	99,59	99,60	99,56

Tabela 4-7. Compêndio da comparação para inversor NPC

Configuração	PD/GTO	QQ/IGCT
Frequência de comutação (Hz)	660	60
THD da tensão de fase (%)	51,45	32,55
THD da tensão de linha (%)	35,39	30,48
DF1 da tensão de fase (%)	3,79	4,31
DF1 da tensão de linha (%)	2,33	4,14
DF2 da tensão de fase (%)	0,43	0,71
DF2 da tensão de linha (%)	0,28	0,65
Tensão de modo comum (p.u.)	0,55	0,198
Perdas totais/fase (W)	1560,5	676,95
Comprimento total do dissipador/fase (cm)	77,97	4,79
Volume total do dissipador/fase (cm ³)	12908	792,75
Rendimento (%)	99,07	99,60

4.5. Conclusões

Neste capítulo foi apresentada uma comparação entre duas técnicas de modulação e três tecnologias de dispositivos semicondutores que se tem disponível no mercado (IGBT, IGCT e GTO). Foi escolhida a técnica de modulação PWM PD, pois esta apresentou melhor desempenho para o inversor NPC em outros trabalhos que realizaram a comparação de técnicas de modulação para este inversor.

Para técnica de modulação PD o semicondutor GTO apresentou os melhores resultados, apresentando menor THD, DF2, comprimento e volume do dissipador.

Para técnica de modulação QQ o semicondutor IGCT apresentou os melhores resultados, tendo como principal diferencial menores perdas e conseqüentemente maior rendimento.

Entre os conjuntos modulação PD com GTO e modulação QQ com IGCT, o melhor resultado foi obtido com o segundo conjunto. Este sistema apresentou menor THD, menores perdas de potência, menor comprimento e volume do dissipador e maior rendimento.

Capítulo 5

INVERSOR COM CÉLULAS H-BRIDGE CONECTADAS EM SÉRIE SIMÉTRICO

Neste capítulo é apresentada uma comparação para o inversor com 4 células *H-bridge* conectadas em série do tipo simétrico, que apresenta nove níveis na tensão de fase. A primeira seção apresenta o inversor com células *H-bridge* conectadas em série simétrico bem como seu princípio de funcionamento. Na seção 5.2 são apresentadas as técnicas de modulação que serão utilizadas na comparação. Na seção 5.3 são apresentados os modelos dos dispositivos semicondutores que serão utilizados para a análise do rendimento e são definidos alguns perfis de dissipadores para serem empregados como sistema de transferência de calor. A seção 5.4.a. apresenta os resultados para THD, DF1, DF2, perdas totais e eficiência para toda faixa de operação do inversor, enquanto que na seção 5.4.b. são fornecidos os resultados do espectro harmônico, perdas por semicondutor, volume e comprimento do dissipador para o ponto de operação nominal. No final deste capítulo é indicado o conjunto técnica de modulação e dispositivos semicondutores que apresentou melhor desempenho nas análises realizadas.

5.1. Topologia e estados de chaveamento

O inversor com células *H-bridge* conectadas em série simétrico recebe este nome, pois ele é composto por n inversores monofásicos de ponte completa conectados em série. A categoria de simetria diz respeito à amplitude das tensões que alimentam cada uma das células *H-bridge*, neste caso são todas de mesma amplitude, portando simétricas. Outra notação que pode ser utilizada para representar este inversor, utiliza a amplitude das fontes de tensão normalizadas, assim um inversor com 4 células *H-bridge* conectadas em série simétrico pode ser representado por 1-1-1-1.

Este inversor pode ser obtido com tensão de fase de 5, 7, 9,..., n níveis, contudo, somente os inversores com 7, 9 e 13 níveis tem sido utilizados em aplicações comerciais. Neste trabalho será analisado o inversor com 9 níveis, topologia mais empregada para geração de tensão de saída de 4,16 kV. O diagrama esquemático deste inversor pode ser verificado na Figura 5.1.

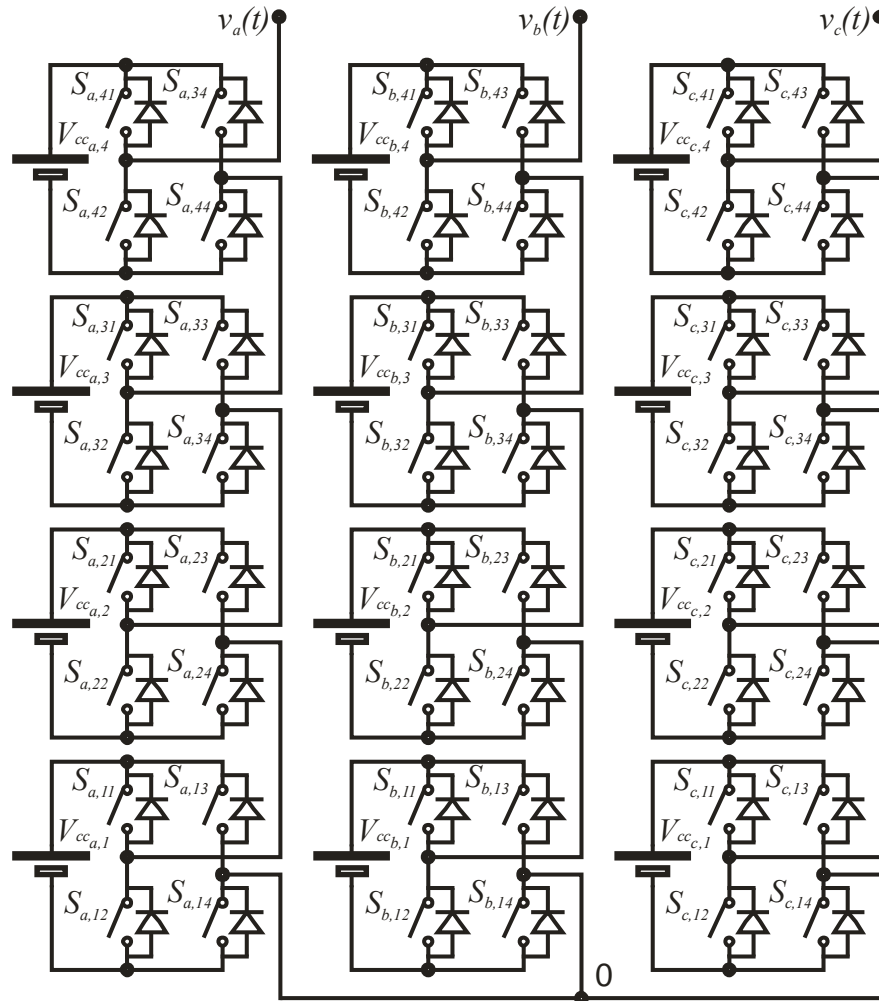


Figura 5.1. Inversor 1-1-1-1

Utilizando a célula 1 da fase “a” para descrever o funcionamento de cada inversor monofásico de ponte completa, verifica-se que ele é formado por quatro dispositivos ativos ($S_{a,11}$ - $S_{a,14}$) cada um com respectivo diodo em antiparalelo ($D_{a,11}$ - $D_{a,14}$). Acionando-se as chaves $S_{a,11}$ e $S_{a,14}$ se obtém uma tensão de saída positiva, acionando-se as chaves $S_{a,11}$ e $S_{a,13}$ ou as chaves $S_{a,12}$ e $S_{a,14}$ se obtém o nível zero e acionando-se as chaves $S_{a,12}$ e $S_{a,13}$ gera-se uma tensão de saída negativa. A tensão de saída do inversor 1-1-1-1 é igual à soma das tensões de saída de cada inversor monofásico em ponte completa, desta forma, podem-se obter quatro níveis positivos, o nível zero e quatro níveis negativos na tensão de fase de saída.

O barramento CC que alimenta cada inversor monofásico (representado apenas por uma fonte CC na Figura 5.1) é formado por capacitores e normalmente alimentado por retificadores trifásicos não controlados. A alimentação de cada retificador trifásico necessita ser isolada, sendo esta uma das principais desvantagens deste sistema, devido à complexidade envolvida no projeto do transformador de entrada.

Os estados de chaveamento deste inversor podem ser verificados na Tabela 5-1, Tabela 5-2 e Tabela 5-3. Com este inversor é possível gerar quatro níveis de tensão positivos, o nível zero e quatro níveis de tensão negativos, existindo combinações redundantes para gerar a maioria dos níveis. Visando diminuir o número de combinações foram empregados apenas os semicondutores $S_{y,x2}$ e S_{y-x4} para gerar o nível zero.

Tabela 5-1. Estados de chaveamento do inversor 1-1-1-1 - parte 1

		Configuração 1-1-1-1																					
Nível	Corrente	Dispositivo Semicondutor																					
		S41 + D41	S42 + D42	S43 + D43	S44 + D44	S31 + D31	S32 + D32	S33 + D33	S34 + D34	S21 + D21	S22 + D22	S23 + D23	S24 + D24	S11 + D11	S12 + D12	S13 + D13	S14 + D14						
4	i > 0	x			x	x			x				x	x			x	x				x	
	i < 0		x				x			x				x				x		x			x
3	i > 0			x		x			x				x				x	x				x	
		x			x				x				x				x		x			x	
	i < 0			x		x			x				x				x	x				x	
		x			x			x				x				x		x				x	
2	i > 0			x		x			x				x				x	x				x	
		x			x			x				x				x		x				x	
			x			x			x				x				x		x				x
		x			x			x				x				x		x					x
				x		x			x				x				x		x				x
		x			x			x				x				x		x					x
	i < 0			x		x			x				x				x	x					x
		x			x			x				x				x		x					x
			x			x			x				x				x		x				x
		x			x			x				x				x		x					x
				x		x			x				x				x		x				x
		x			x			x				x				x		x					x

Tabela 5-2. Estados de chaveamento do inversor 1-1-1-1 - parte 2

Nível	Corrente	Dispositivo Semicondutor																																	
		S41	D41	S42	D42	S43	D43	S44	D44	S31	D31	S32	D32	S33	D33	S34	D34	S21	D21	S22	D22	S23	D23	S24	D24	S11	D11	S12	D12	S13	D13	S14	D14		
1	i > 0	[Grid with semiconductor state 'x' for i > 0, Nível 1]																																	
	i < 0	[Grid with semiconductor state 'x' for i < 0, Nível 1]																																	
0	i > 0	[Grid with semiconductor state 'x' for i > 0, Nível 0]																																	
	i < 0	[Grid with semiconductor state 'x' for i < 0, Nível 0]																																	
-1	i > 0	[Grid with semiconductor state 'x' for i > 0, Nível -1]																																	
	i < 0	[Grid with semiconductor state 'x' for i < 0, Nível -1]																																	

Tabela 5-3. Estados de chaveamento do inversor 1-1-1-1 - parte 3

Nível	Corrente	Dispositivo Semicondutor															
		S41 D41	S42 D42	S43 D43	S44 D44	S31 D31	S32 D32	S33 D33	S34 D34	S21 D21	S22 D22	S23 D23	S24 D24	S11 D11	S12 D12	S13 D13	S14 D14
-2	i > 0																
	i < 0																
-3	i > 0																
	i < 0																
-4	i > 0																
	i < 0																

Para gerar a tensão de linha RMS de 4160 V, deve-se possuir uma tensão de fase RMS de 2400 V e uma tensão de pico de fase de 3400 V. Para obter estas tensões na saída do inversor, o barramento CC de cada célula *H-bridge* apresentará uma tensão de 850 V. Os dispositivos semicondutores empregados nesta topologia ficarão submetidos a esta tensão.

5.2. Técnicas de modulação

Nesta seção são apresentadas três técnicas de modulação que serão utilizadas nas comparações para o inversor 1-1-1-1. É apresentada a técnica de modulação PWM com deslocamento de fase de múltiplas portadoras (PS), por disposição de fases (PD) e uma modulação para geração de formas de onda quase-quadradas.

5.2.a) Modulação PWM com deslocamento de fase de múltiplas portadoras (PS)

A estratégia de modulação PWM baseada no deslocamento de fase de múltiplas portadoras foi apresentada por [116] e [110]. Para gerar uma tensão de fase com m níveis, esta estratégia utiliza $m-1$ portadoras com a mesma amplitude e deslocadas de $360/(m-1)$ graus entre si. Para um conversor de m níveis, as harmônicas mais significativas estarão localizadas em bandas laterais em torno de $(m-1)f_p$. Para valores pares de m , as formas de onda

sintetizadas a partir do deslocamento de fase das múltiplas portadoras apresentam simetria de quarto de onda, resultando somente em harmônicas ímpares [110].

O inversor 1-1-1-1 apresenta nove níveis na tensão de fase de saída, portanto, a estratégia de modulação contará com oito portadoras defasadas 45° entre si. O sinal de referência e as oito portadoras, a forma de onda da tensão de fase e de linha podem ser verificadas respectivamente na Figura 5.2 (a), (b) e (c).

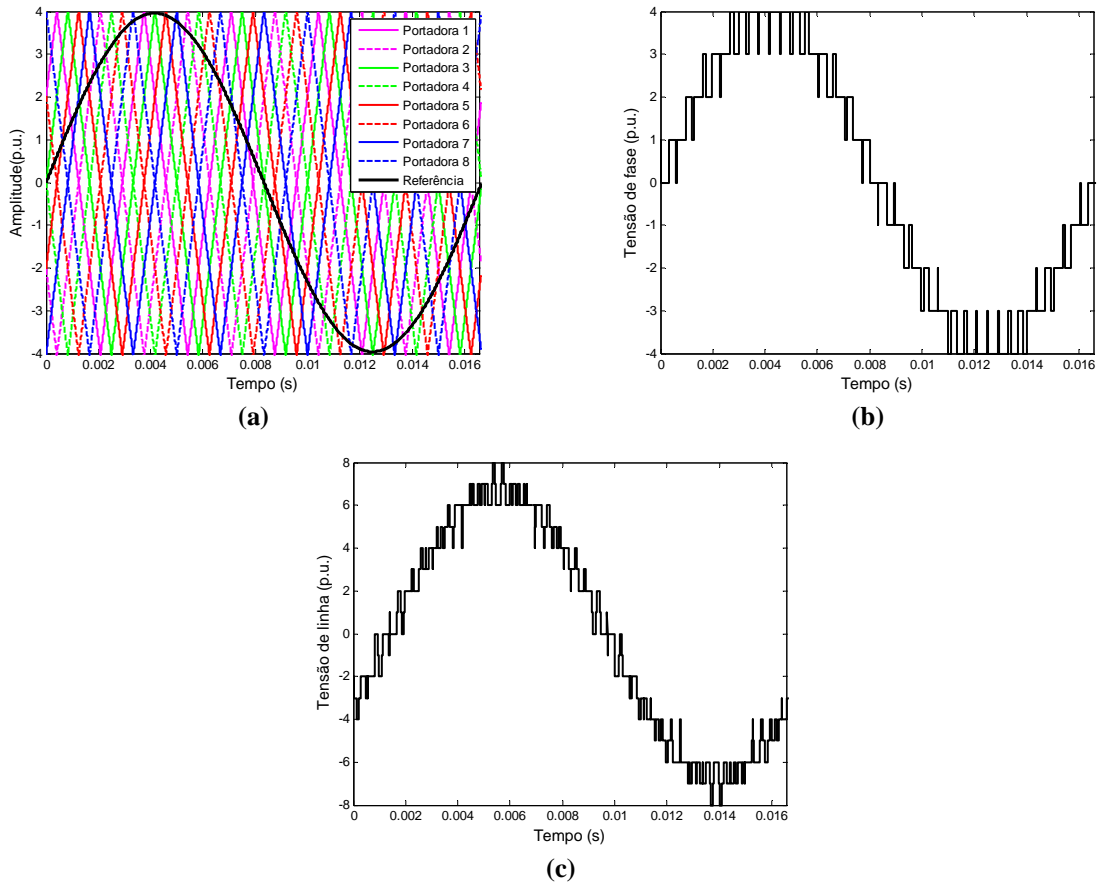


Figura 5.2. Modulação PWM com deslocamento de fase de múltiplas portadoras: (a) referência e portadoras; (b) tensão de fase; (c) tensão de linha.

5.2.b) Modulação PWM com disposição de fase (PD)

Esta modulação foi previamente descrita na seção 4.2.a., para o inversor 1-1-1-1 esta estratégia de modulação contará com oito portadoras dispostas em fase. O sinal de referência e as oito portadoras, a forma de onda da tensão de fase e de linha podem ser verificadas, respectivamente, na Figura 5.2 (a), (b) e (c).

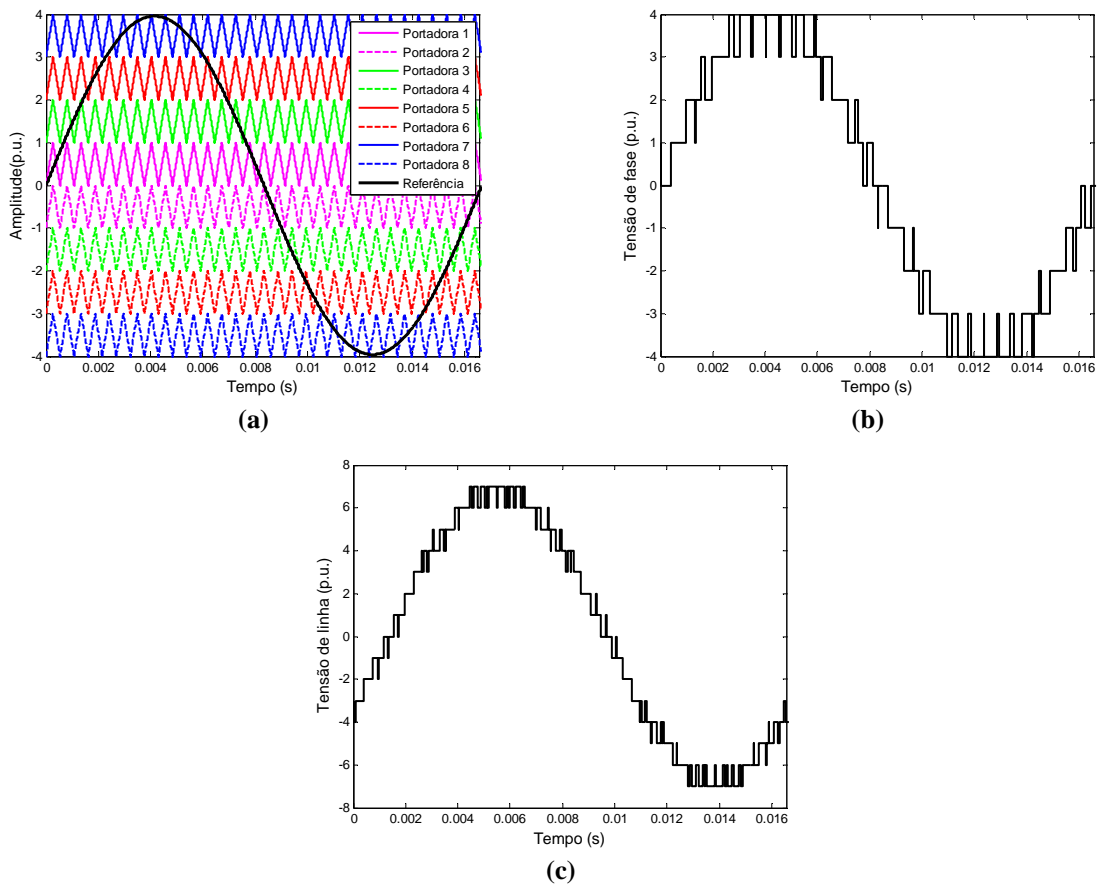


Figura 5.3. Modulação PWM com disposição de fase: (a) referência e portadoras; (b) tensão de fase; (c) tensão de linha.

5.2.c) Modulação por síntese de formas de onda quase-quadradas (QQ)

A modulação por síntese de formas de onda quase-quadradas foi uma das primeiras a serem adotadas em conversores multiníveis com células *H-bridge* conectadas em série, [127] e [128]. Ela recebe este nome, pois todas as células do inversor são moduladas na frequência do sinal de referência. Os ângulos de entrada e saída de condução de cada célula *H-bridge* não são calculados em tempo real, sendo obtidos para determinados valores de índice de modulação em amplitude. Quanto menor a variação entre os pontos do índice de modulação maior a resolução, porém, maior a tabela que armazena estes ângulos.

A tensão de saída gerada pelo inversor 1-1-1-1 apresenta 9 níveis, desta forma o número de níveis positivos é dado por $(5-1)$, ou seja, igual a quatro ($k = 4$). Conseqüentemente há a necessidade de gerar quatro áreas que são fornecidas por quatro ângulos de comutação. A Figura 5.4 (a) apresenta o semiciclo positivo da tensão de referência bem como da forma de onda quase-quadrada que se pretende gerar. Para calcular os ângulos

de comutação (θ_k) admite-se que a área formada pelo sinal de referência deve ser igual à área da forma de onda da tensão de saída gerada pelo inversor. Para isso, é dividida a área do sinal de referência em função dos níveis que se pretende gerar, Figura 5.4 (b). Os ângulos θ_k' , são utilizados apenas para calcular as áreas A', B', C' e D', não são os ângulos de comutação.

$$k = \frac{n-1}{2} \quad (5-1)$$

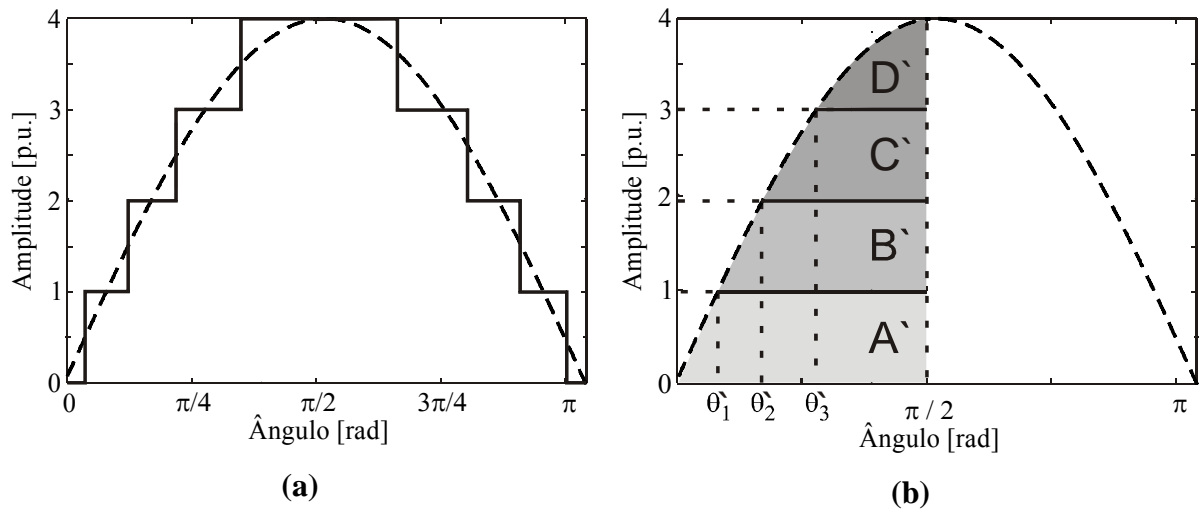


Figura 5.4. Formas de onda para semiciclo positivo: a) referência e tensão gerada; b) pontos de interseção entre níveis e referência

Considerando os valores normalizados em função do valor da tensão de alimentação de cada célula, pode-se expressar a tensão de referência para o inversor 1-1-1-1 por (5-2).

$$v_{ref} = 4.m_a.sen(\omega t) \quad (5-2)$$

Os níveis normalizados de tensão positiva são dados por k , onde $k = 1, 2, 3$ e 4 para o inversor 1-1-1-1. Quando se faz k igual a (5-2), encontra-se os ângulos de interseção entre o sinal de referência e os níveis CC normalizados. Os ângulos de interseção são dados por (5-3), (5-4), (5-5) e (5-6).

$$\theta_1' = \arcsen\left(\frac{k_1}{4m_a}\right) \quad (5-3)$$

$$\theta_2' = \arcsen\left(\frac{k_2}{4m_a}\right) \quad (5-4)$$

$$\theta_3' = \arcsen\left(\frac{k_3}{4m_a}\right) \quad (5-5)$$

$$\theta_4' = \arcsen\left(\frac{k_4}{4m_a}\right) \quad (5-6)$$

De posse dos ângulos de interseção é possível encontrar as áreas de A', B', C' e D', que são dadas respectivamente por (5-7), (5-8), (5-9) e (5-10). Estas áreas estão destacadas na Figura 5.4 (b).

$$A' = \int_0^{\theta_1} 4m_a \text{sen}(\phi) d\phi + \left(\frac{\pi}{2} - \theta_1\right) \cdot k_1 \quad (5-7)$$

$$B' = \int_{\theta_1}^{\theta_2} 4m_a \text{sen}(\phi) d\phi - (\theta_2 - \theta_1) \cdot k_1 + \left(\frac{\pi}{2} - \theta_2\right) \cdot (k_2 - k_1) \quad (5-8)$$

$$C' = \int_{\theta_2}^{\theta_3} 4m_a \text{sen}(\phi) d\phi - (\theta_3 - \theta_2) \cdot k_2 + \left(\frac{\pi}{2} - \theta_3\right) \cdot (k_3 - k_2) \quad (5-9)$$

$$D' = \int_{\theta_3}^{\pi/2} 4m_a \text{sen}(\phi) d\phi - \left(\frac{\pi}{2} - \theta_3\right) \cdot k_3 \quad (5-10)$$

Na Figura 5.5 pode-se ver a forma de onda quase-quadrada que se deseja gerar, bem como as áreas A, B, C e D que se deseja gerar, dadas por (5-11), (5-12), (5-13) e (5-14) respectivamente.

$$A = \left(\frac{\pi}{2} - \theta_1\right) \cdot k_1 \quad (5-11)$$

$$B = \left(\frac{\pi}{2} - \theta_2\right) \cdot (k_2 - k_1) \quad (5-12)$$

$$C = \left(\frac{\pi}{2} - \theta_3\right) \cdot (k_3 - k_2) \quad (5-13)$$

$$D = \left(\frac{\pi}{2} - \theta_4\right) \cdot (k_4 - k_3) \quad (5-14)$$

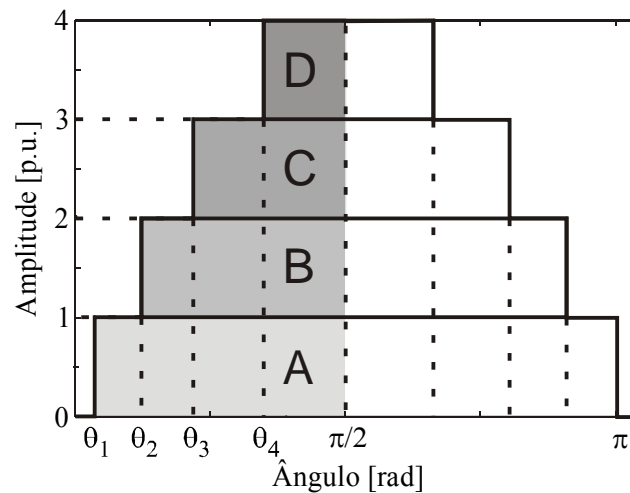


Figura 5.5. Forma de onda quase-quadrada

Ao igualar as áreas A e A', (5-7) e (5-11), e repetindo o processo para as áreas B e B', C e C', D e D', é possível encontrar uma equação para determinar cada um dos ângulos de comutação em função do valor do índice de modulação em amplitude. Os ângulos θ_1 , θ_2 , θ_3 e θ_4 , são encontrados por (5-15), (5-16), (5-17) e (5-18) respectivamente. Deve ser considerada apenas a parte real do resultado, sendo que eles apresentam como unidade rad/s.

$$\theta_1 = 4m_a \left[1 - \cos \left(\text{sen}^{-1} \left(\frac{k_1}{4m_a} \right) \right) \right] + \left[\frac{\pi}{2} - \text{sen}^{-1} \left(\frac{k_1}{4m_a} \right) \right] \cdot k_1 \quad (5-15)$$

$$\theta_2 = 4m_a \left[-\cos \left(\text{sen}^{-1} \left(\frac{k_1}{4m_a} \right) \right) + \cos \left(\text{sen}^{-1} \left(\frac{k_2}{4m_a} \right) \right) \right] + 2\text{sen}^{-1} \left(\frac{k_2}{4m_a} \right) - \text{sen}^{-1} \left(\frac{k_1}{4m_a} \right) \quad (5-16)$$

$$\theta_3 = 4m_a \left[-\cos \left(\text{sen}^{-1} \left(\frac{k_2}{4m_a} \right) \right) + \cos \left(\text{sen}^{-1} \left(\frac{k_3}{4m_a} \right) \right) \right] + (1+k_2)\text{sen}^{-1} \left(\frac{k_3}{4m_a} \right) - k_2\text{sen}^{-1} \left(\frac{k_2}{4m_a} \right) \quad (5-17)$$

$$\theta_4 = (1+k_3)\frac{\pi}{2} - 4m_a \left[\cos \left(\text{sen}^{-1} \left(\frac{k_3}{4m_a} \right) \right) \right] - k_3\text{sen}^{-1} \left(\frac{k_3}{4m_a} \right) \quad (5-18)$$

A Tabela 5-1 apresenta os ângulos de comutação obtidos para modulação de síntese de formas de ondas quase-quadradas empregando as equações (5-15), (5-16), (5-17) e (5-18). Estes resultados são alcançados considerando o índice de modulação em amplitude variando de 0,1 a 1 com passo de 0,1. Os valores apresentados na Tabela 5-1 se encontram em graus e representam apenas a entrada em condução das chaves que geram o semiciclo positivo do inversor 1-1-1-1.

Tabela 5-4. Ângulos de comutação

m_a	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	1
θ_1	67,08	44,16	25,69	18,57	14,65	12,12	10,35	9,03	8,01	7,20
θ_2	90	90	85,55	69,76	50,76	39,27	32,67	28,12	24,73	22,10
θ_3	90	90	90	90	90	81,10	66,55	55,22	44,34	38,88
θ_4	90	90	90	90	90	90	90	87,29	76,66	62,64

Tomando como exemplo o caso no qual o índice de modulação é igual a 0,1 pode-se verificar na Tabela 5-4 que a única célula que fornecerá energia é a célula 1. Nesta situação para gerar o nível zero são empregadas às chaves S12 e S14, o nível positivo S11 e S14 e o nível negativo S12 e S13. O nível positivo inicia no ângulo θ_1 , em $\theta_1 + \pi/2$ a chave S1 é

bloqueada, gerando desta forma o semicíclo positivo. No semicíclo negativo as chaves S2 e S4 são acionadas no ângulo de $\theta_1 + \pi$ e bloqueadas em $2\pi - \theta_1$. Para simplificar este processo estes ângulos são transformados em níveis de comparação através de (5-19). Estes níveis são utilizados para geração do sinal de comando a partir da comparação com o sinal de referência senoidal. Os resultados desta transformação são apresentados na Tabela 5-5 e representados na Figura 5.6.

$$k_{f_j} = 4 \cdot \text{sen}(\theta_j) \quad (5-19)$$

Tabela 5-5. Ângulos de comutação transformados para níveis de comparação

	0,1	0,2	0,3	0,4	0,5	0,6	0,7	0,8	0,9	1
θ_1	3,68	2,79	1,73	1,27	1,01	0,84	0,72	0,63	0,56	0,50
θ_2	4,00	4,00	3,99	3,75	3,10	2,53	2,16	1,89	1,67	1,51
θ_3	4,00	4,00	4,00	4,00	4,00	3,95	3,67	3,29	2,80	2,51
θ_4	4,00	4,00	4,00	4,00	4,00	4,00	4,00	3,99	3,89	3,55

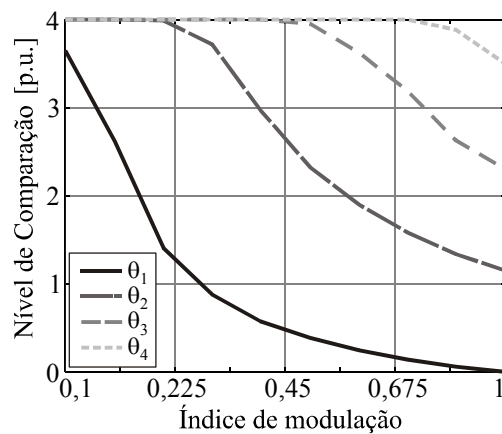


Figura 5.6. Níveis de comparação em função do índice de modulação em amplitude

Os níveis de comparação e a tensão de referência para um índice de modulação em amplitude igual a 1 podem ser verificados na Figura 5.7 (a). A tensão de fase e de linha geradas pelo inversor 1-1-1-1 utilizando esta modulação pode ser verificada na Figura 5.7 (b) e (c).

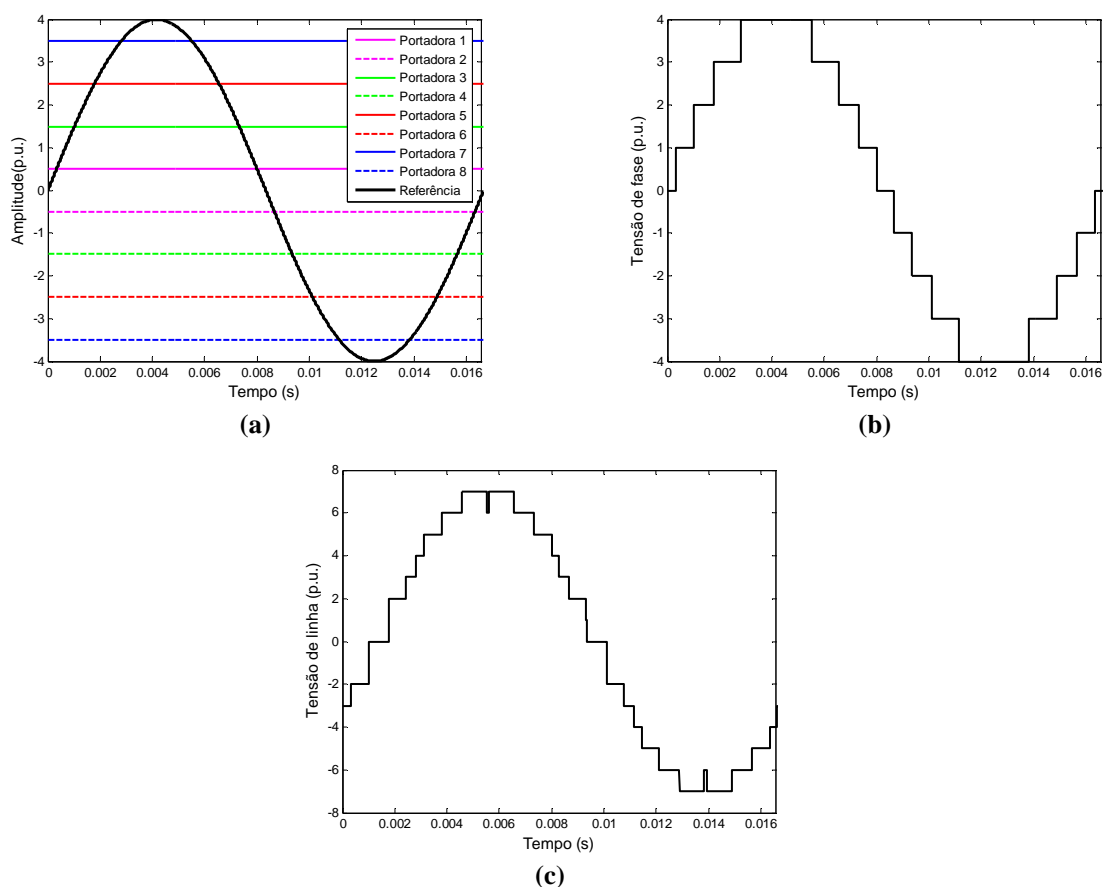


Figura 5.7. Modulação para geração de formas de onda quase-quadradas (QQ): (a) referência e níveis de comparação; (b) tensão de fase; (c) tensão de linha.

5.3. Definição dos semicondutores e perfil do dissipador

Na seção 5.1 foram apresentadas as tensões a que cada dispositivo semicondutor é submetido. Nesta seção são apresentados os componentes que são empregados nas comparações relacionadas ao inversor com células *H-bridge* conectadas em série simétrico. Os perfis de dissipador e suas curvas características, necessárias para cálculo do comprimento e do volume do dissipador serão os mesmos apresentados na seção 4.3.b.

5.3.a) Dispositivos semicondutores

O critério para seleção dos componentes admite que se deva adotar um componente com $V_{CC@100FIT}$ (1 FIT corresponde a uma falha em 10^9 horas de operação) aproximadamente igual ou superior à tensão CC que o dispositivo estará submetido. A Tabela 5-6 apresenta a tensão e a corrente de cada dispositivo, a tecnologia, o tipo de encapsulamento e o fabricante.

Tabela 5-6. Dispositivos semicondutores empregados para o inversor 1-1-1-1

Semicondutor	Tensão/Corrente (Semicondutor)	$V_{CC@100FIT}$	Tecnologia	Encaps.	Fabric.
BSM200GB170DLC	1700V/200A	900	IGBT/diodo	Módulo	Infineon
5SHX 08F4510	4500V/250A	2800	IGCT/diodo	Presspack	ABB
DGT305SE	1800V/240A	1200	GTO	Presspack	Dynex
DF451	1600V/275A	1200	Diodo	Presspack	Dynex

5.3.a.i) IGBT BSM200GB170DLC

As equações necessárias para o cálculo das perdas no módulo de IGBTs/diodos fabricado pela EUPEC BSM200GB170DLC, [131], são apresentadas nesta subseção para temperatura de 125 °C. A queda de tensão quando uma corrente atravessa o IGBT e o diodo são respectivamente dadas por (5-20) e (5-21), sendo usadas para o cálculo das perdas de condução destes dispositivos. As equações (5-22), (5-23) e (5-24) representam respectivamente a energia perdida em uma comutação de entrada em condução, de bloqueio e de recuperação reversa do diodo, sendo empregadas para a determinação das perdas de comutação destes componentes. Para o projeto térmico faz-se uso da resistência térmica entre junção e o encapsulamento, que para o IGBT é igual a 0,075 K/W e para o diodo é igual a 0,15 K/W. Também é necessária a resistência térmica entre o encapsulamento do módulo e o dissipador que é igual a 0,012 K/W.

$$v_{ce_{BSM}} = 0.27 \cdot I_l(\theta)^{0.47} + 0.025 \quad (V) \quad (5-20)$$

$$v_{F_{BSM}} = 0.29 \cdot I_l(\theta)^{0.38} - 0.057 \quad (V) \quad (5-21)$$

$$E_{on_{BSM}} = \left(98.93 \cdot e^{(0.004 \cdot I_l(\theta))} - 95.77 \cdot e^{(0.002 \cdot I_l(\theta))} \right) \cdot 10^{-3} \quad (mJ) \quad (5-22)$$

$$E_{off_{BSM}} = \left(63.57 \cdot e^{(0.002 \cdot I_l(\theta))} - 63.78 \cdot e^{(-0.003 \cdot I_l(\theta))} \right) \cdot 10^{-3} \quad (mJ) \quad (5-23)$$

$$E_{rec_{BSM}} = \left(55.87 \cdot e^{(0.0002 \cdot I_l(\theta))} - 63.31 \cdot e^{(-0.011 \cdot I_l(\theta))} \right) \cdot 10^{-3} \quad (mJ) \quad (5-24)$$

5.3.a.ii) IGCT 5SHX 08F4510

As equações necessárias para o cálculo das perdas no IGCT/diodo 5SHX 08F4510 fabricado pela ABB são apresentadas nesta subseção. A queda de tensão quando uma corrente atravessa o IGCT e o diodo são respectivamente dadas por (5-25) e (5-26), sendo usadas para o cálculo das perdas de condução destes dispositivos. As equações (5-27) e (5-28)

representam respectivamente a energia perdida em uma comutação de bloqueio e de recuperação reversa do diodo. Para o projeto térmico faz-se uso das resistências térmicas entre junção e o encapsulamento e entre o encapsulamento e o dissipador, dadas respectivamente por 0,04 K/W e 0,016 K/W para o IGCT. Para o diodo são iguais a 0,053 K/W e 0,017 K/W.

$$v_{T_{SHX}} = -5,952 \cdot 10^{-8} \cdot I_l(\theta)^2 + 0,0203 \cdot I_l(\theta) + 1,797 \quad (V) \quad (5-25)$$

$$v_{F_{SHX}} = -1,786 \cdot 10^{-8} \cdot I_l(\theta)^2 + 0,004622 \cdot I_l(\theta) + 2,776 \quad (V) \quad (5-26)$$

$$E_{off_{SHX}} = \left(-2,018 \cdot 10^{-6} \cdot I_l(\theta)^2 + 0,005567 \cdot I_l(\theta) + 0,101 \right) \cdot 10^{-3} \quad (J) \quad (5-27)$$

$$E_{rec_{SHX}} = \left(-1 \cdot 10^{-6} \cdot I_l(\theta)^2 + 0,0025 \cdot I_l(\theta) + 0,28 \right) \cdot 10^{-3} \quad (J) \quad (5-28)$$

5.3.a.iii) GTO DGT305SE e diodo DF451

As equações necessárias para o cálculo das perdas no GTO DGT305SE e no diodo DF451 são apresentadas nesta subseção. A queda de tensão quando uma corrente atravessa o GTO e o diodo são respectivamente dadas por (5-29) e (5-30). As equações (5-31), (5-32) e (5-33) representam respectivamente a energia perdida em uma comutação de entrada em condução, de bloqueio e de recuperação reversa do diodo. Para o projeto térmico faz-se uso da resistência térmica entre junção e o encapsulamento e entre o encapsulamento e o dissipador, respectivamente iguais a 0,12 K/W e 0,018K/W para o GTO e 0,133K/W e 0,02 K/W para o diodo.

$$v_{T_{DG}} = 4,974 \cdot 10^{-7} \cdot I_l(\theta)^2 + 0,002378 \cdot I_l(\theta) + 1,294 \quad (V) \quad (5-29)$$

$$v_{F_{DF}} = -5,6954 \cdot 10^{-6} \cdot I_l(\theta)^2 + 0,005595 \cdot I_l(\theta) + 0,7845 \quad (V) \quad (5-30)$$

$$E_{on_{DG}} = \left(0,0001661 \cdot I_l(\theta)^2 + 0,2583 \cdot I_l(\theta) + 2,3 \right) \cdot 10^{-3} \quad (mJ) \quad (5-31)$$

$$E_{off_{DG}} = \left(-0,0003929 \cdot I_l(\theta)^2 + 0,8984 \cdot I_l(\theta) + 14,8 \right) \cdot 10^{-3} \quad (mJ) \quad (5-32)$$

$$E_{rec_{FZ}} = 0,01275 \cdot I_l(\theta) \quad (mJ) \quad (5-33)$$

5.3.b) Definição dos perfis dos dissipadores

Três perfis de dissipadores foram apresentados na seção 4.3.b. Neste capítulo serão empregados os mesmos perfis, HS21577, HS125137 e HS125135L.

5.4. Resultados da comparação

A análise comparativa inicia buscando as frequência de comutação na qual cada conjunto modulação e semicondutor irá apresentar eficiência de 99%, com exceção da modulação em baixa frequência. Para obter estas frequências, realizaram-se simulações variando-se a frequência de comutação para cada conjunto modulação e semicondutor. Estas frequências podem ser verificadas na Tabela 4-4.

Tabela 5-7. Frequência de comutação para cada modulação e conjunto de semicondutores

Semicondutor Modulação	IGBT BSM200GB170DLC	IGCT 5SHX 08F4510	GTO DGT305SE Diodo DF451
PS	420 Hz	60 Hz	60 Hz
PD	3060 Hz	360 Hz	60 Hz
QQ	60 Hz	60 Hz	60 Hz

Nesta seção são apresentados todos os resultados das comparações desenvolvidas. Estes resultados foram obtidos utilizando as frequências de comutação apresentadas acima para cada conjunto técnica de modulação e dispositivo semicondutor. Inicialmente são apresentados os resultados em toda a faixa de operação do inversor e em um segundo momento são apresentados os resultados considerando o ponto nominal de operação.

5.4.a) Toda faixa de operação

Para todas as análises desta seção considera-se o índice de modulação em amplitude variando de 0,1 a 1.

A variação da taxa de distorção harmônica da tensão de fase do inversor 1-1-1-1 pode ser verificada na Figura 5-8. A THD da modulação quase-quadrada para os três semicondutores e a modulação PD com GTO, que opera em 60 Hz, apresentaram desempenho semelhante e melhor em relação as demais modulações. A modulação PS com IGCT e GTO, que opera em 60 Hz apresentou o pior desempenho em quase toda faixa de operação do inversor devido a suas assimetrias.

A variação da taxa de distorção harmônica da tensão de linha do inversor 1-1-1-1 é apresentada na Figura 5-9. A THD da tensão de linha para índices de modulação em amplitude maiores que 0,4, apresenta variações inferiores a 10% de uma modulação para outra. A modulação PD para os três semicondutores é a que apresenta melhor desempenho

próximo do ponto nominal de operação. A modulação quase-quadrada apresenta melhor desempenho para índices de modulação em amplitude menores que 0,4. A modulação PS apresenta o pior desempenho em toda faixa de operação do inversor.

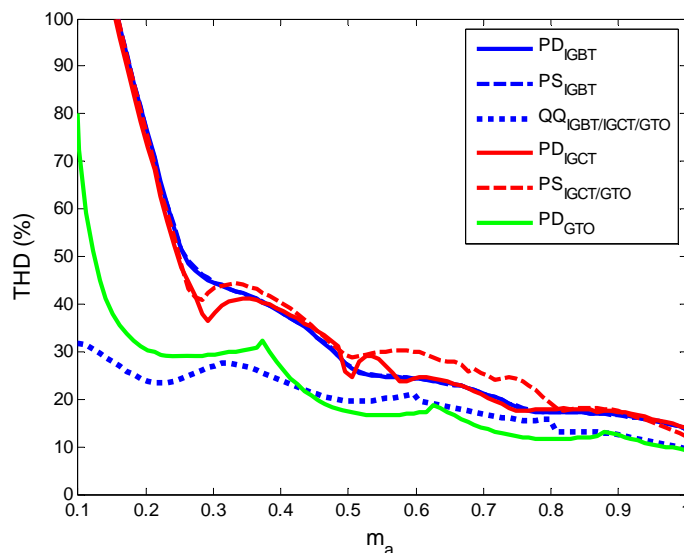


Figura 5-8. Variação da THD da tensão de fase no inversor 1-1-1-1

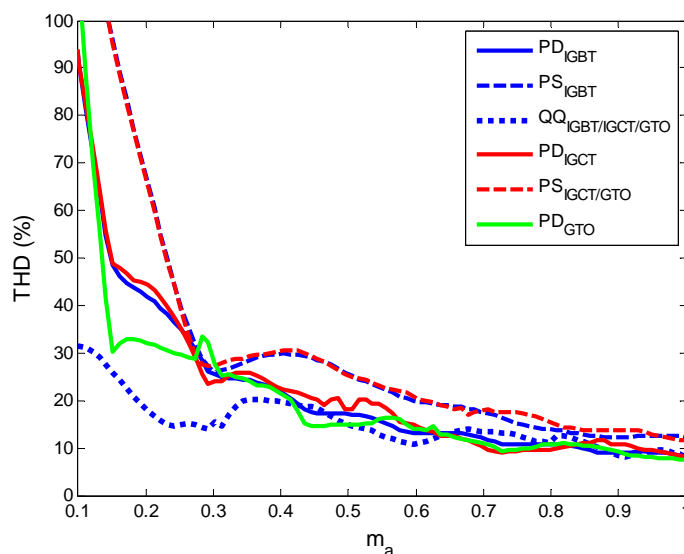


Figura 5-9. Variação da THD da tensão de linha no inversor 1-1-1-1

A variação do fator de distorção de primeira ordem da tensão de fase do inversor 1-1-1-1 é exibida na Figura 5-10. As modulações PD e PS associadas com IGBT apresentam melhor desempenho em toda a faixa de operação do inversor. Ambas apresentam aproximadamente o mesmo comportamento, pois a primeira banda de harmônicas de ambas ocorre em frequências próximas, respectivamente 3060 e 3360 Hz. Para índices de modulação em amplitude maiores que 0,87 as modulações QQ e PD com GTO tem o mesmo

comportamento, apresentando valores 3 a 2 vezes superiores aos obtidos com as modulações PD e PS com IGBT.

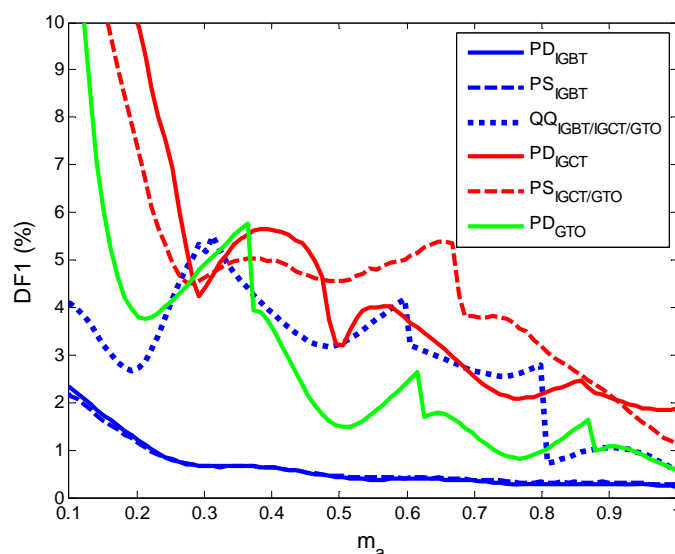


Figura 5-10. Variação da DF1 tensão de fase no inversor 1-1-1-1

A variação do fator de distorção de primeira ordem para tensão de linha do inversor 1-1-1-1 é exposta na Figura 5-11. A modulação PD com IGBT é a que apresenta o melhor comportamento em toda faixa de operação do inversor, seguida pela modulação PS com IGBT. A modulação PD apresenta melhor desempenho que a modulação PS, pois a harmônica mais significativa que aparece na frequência de comutação na tensão de fase é anulada na tensão de linha. O pior desempenho neste índice é apresentado pela modulação PS com IGCT e GTO que chega a apresentar valores até 14 vezes superiores aos apresentados pela modulação PD com IGBT.

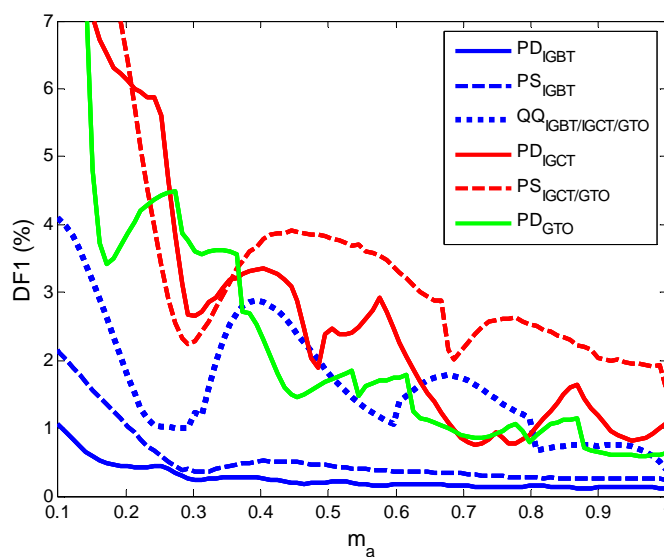


Figura 5-11. Variação da DF1 tensão de linha no inversor 1-1-1-1

A Figura 5-12 apresenta a variação do fator de distorção de segunda ordem para a tensão de fase do inversor 1-1-1-1. As modulações PD e PS com IGBT apresentam melhores desempenhos, uma vez que a primeira banda de harmônicas destas modulações ocorre em frequências mais elevadas do que nas demais. Para índices de modulação superiores a 0,5 a modulação PS com IGCT apresenta o pior comportamento.

A Figura 5-13 exibe a variação do fator de distorção de segunda ordem para a tensão de linha do inversor 1-1-1-1. Os mesmos resultados verificados para a tensão de fase no parágrafo anterior são observados na tensão de linha.

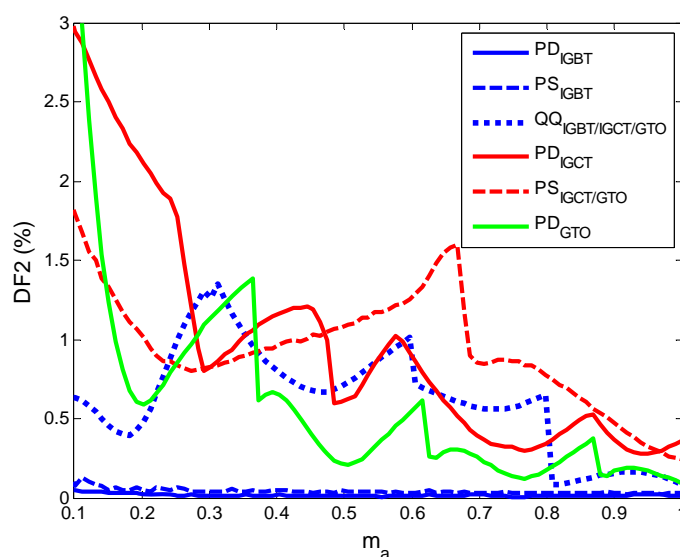


Figura 5-12. Variação da DF2 da tensão de fase no inversor 1-1-1-1

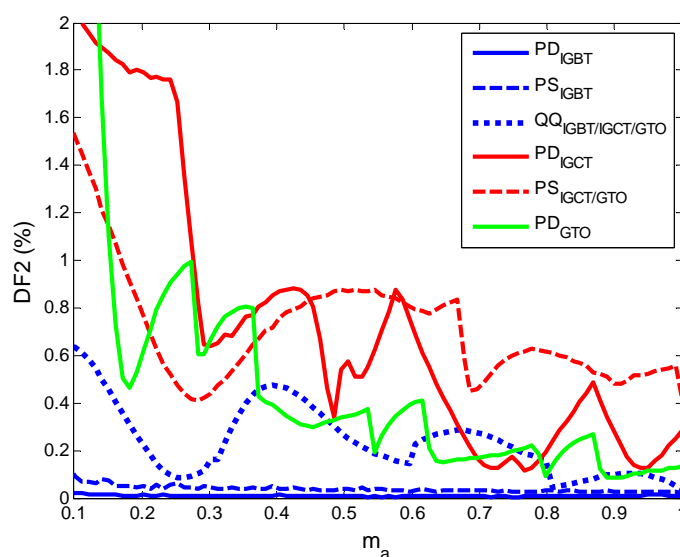


Figura 5-13. Variação da DF2 da tensão de linha no inversor 1-1-1-1

A Figura 5-14 apresenta a variação da tensão de modo comum para toda faixa de operação do inversor. Os valores de tensão de modo comum estão exibidos em p.u., onde 1 p.u. representa 850V. Para índices de modulação em amplitude entre 0,25 e 0,8 o melhor comportamento é apresentado pela modulação PS com IGBT. Para valores superiores a 0,8 a modulação QQ apresenta os menores valores de tensão de modo comum.

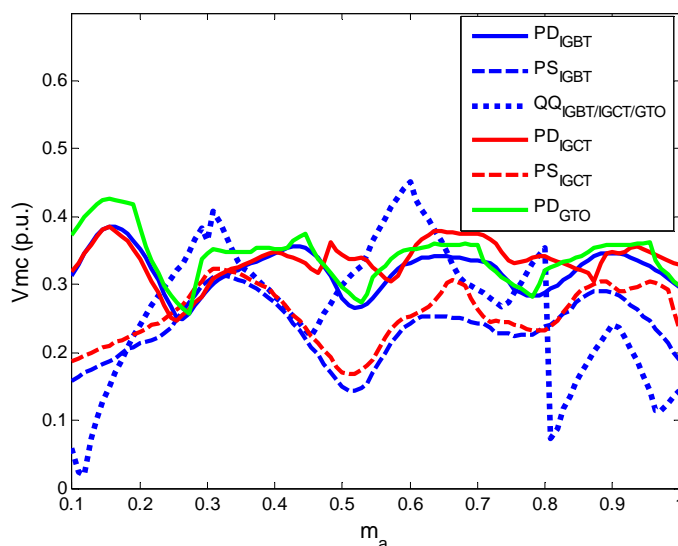


Figura 5-14. Tensão de modo comum no inversor 1-1-1-1

A Figura 5-15 mostra a variação das perdas em toda faixa de operação do conversor para cada conjunto modulação e tecnologia de dispositivo semicondutor. O dispositivo semicondutor do tipo IGBT apresenta as menores perdas em toda faixa de operação do inversor. As perdas são mínimas quando o IGBT é empregado com a modulação por síntese de formas de onda quase-quadradas. As perdas para este semicondutor com as modulações PD e PS são aproximadamente iguais. Para índices de modulação em amplitude inferiores a 0,5 as perdas com as três técnicas de modulação empregando GTO são inferiores as perdas apresentadas pelo IGCT. Para índices de modulação em amplitude superiores a 0,5 esse comportamento se inverte, tendo o IGCT perdas inferiores ao GTO. O GTO apresenta rendimento inferior a 99% com todas as técnicas de modulação, mesmo tendo a frequência de comutação de 60 Hz, correspondente a um índice de modulação em frequência igual a 1. O IGCT apresenta menores perdas quando empregado com a modulação quase-quadrada e com a modulação PD.

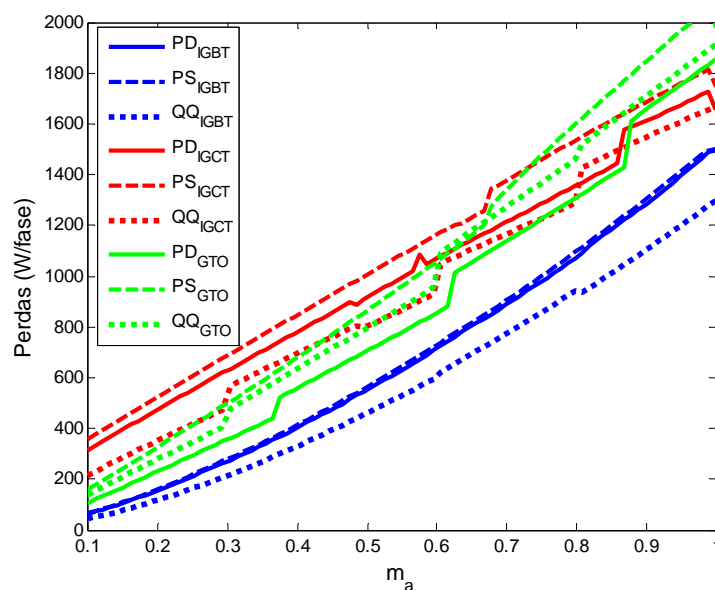


Figura 5-15. Variação das perdas no inversor 1-1-1

5.4.b) Condição nominal de operação

Nesta seção são apresentados os resultados de todos os índices de desempenho para o ponto nominal de operação, ponto para o qual o inversor foi projetado. Inicia-se apresentando os espectros harmônicos das tensões de fase e de linha para cada modulação e semicondutor. Na sequência é apresentada a distribuição das perdas nos dispositivos semicondutores, bem como a distribuição do volume do dissipador. Por fim, é apresentada uma tabela que contém todos os índices de desempenho analisados.

A Figura 5.16 apresenta o espectro harmônico da tensão de fase para cada modulação e dispositivo semicondutor. Modulações que empregam a mesma frequência de comutação para mais de uma tecnologia de semicondutor foram exibidas em apenas um gráfico. A modulação PD com IGBT e IGCT apresenta a harmônica mais significativa localizada na frequência de comutação, igual a 3060 Hz para o IGBT e 360 Hz para o IGCT. Como o índice de modulação em frequência empregado para o IGCT é par, as harmônicas ímpares não serão completamente eliminadas. A modulação PD com GTO apresenta índice de modulação em frequência igual a 1, assim, a forma de onda produzida na tensão de saída é do tipo quase-quadrada e não apresenta harmônicas pares. A modulação PS associada ao IGBT apresentará a primeira banda de harmônicas na frequência igual a 3360 Hz, em forma de bandas laterais em torno desta frequência. A modulação PS com IGCT e GTO apresenta índice de modulação em frequência igual a 1, a forma de onda apresenta algumas assimetrias, o que produz um

espectro com harmônicas pares e ímpares. A modulação quase-quadrada apresenta apenas harmônicas ímpares e de amplitudes inferiores as demais modulações, fato que a conduz a apresentar uma menor taxa de distorção harmônica.

A Figura 5.17 exibe o espectro harmônico para a tensão de linha para cada conjunto técnica de modulação e dispositivo semicondutor. Na técnica de modulação PD com IGBT e IGCT, o harmônico mais significativo presente no espectro da tensão de fase é cancelado, existindo somente harmônicas na forma de bandas laterais em torno desta frequência de comutação. As técnicas de modulação PD com GTO e PS com IGBT, IGCT e GTO apresentam harmônicas de amplitudes maiores do que na tensão de fase. A técnica de modulação QQ, apresenta o cancelamento de alguns harmônicos presentes no espectro da tensão de fase, contudo, também possui algumas harmônicas com amplitude mais elevadas.

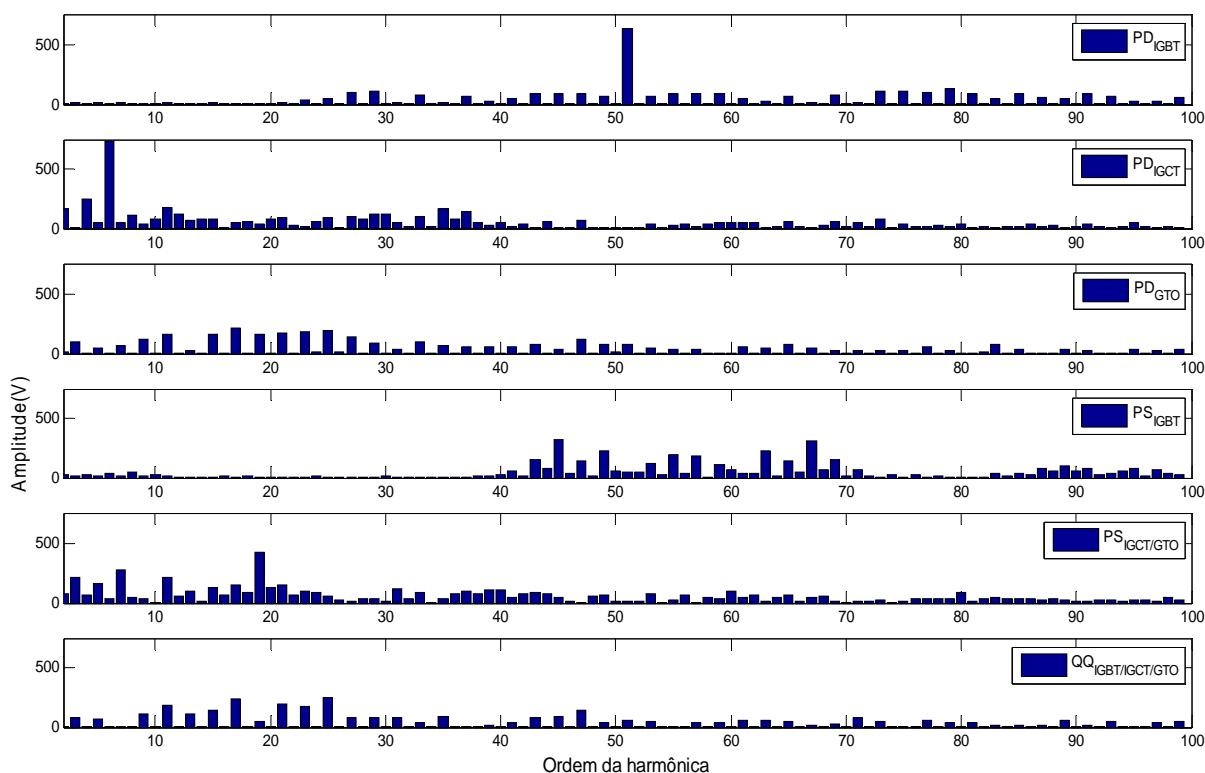


Figura 5.16. Espectro harmônico da tensão de fase

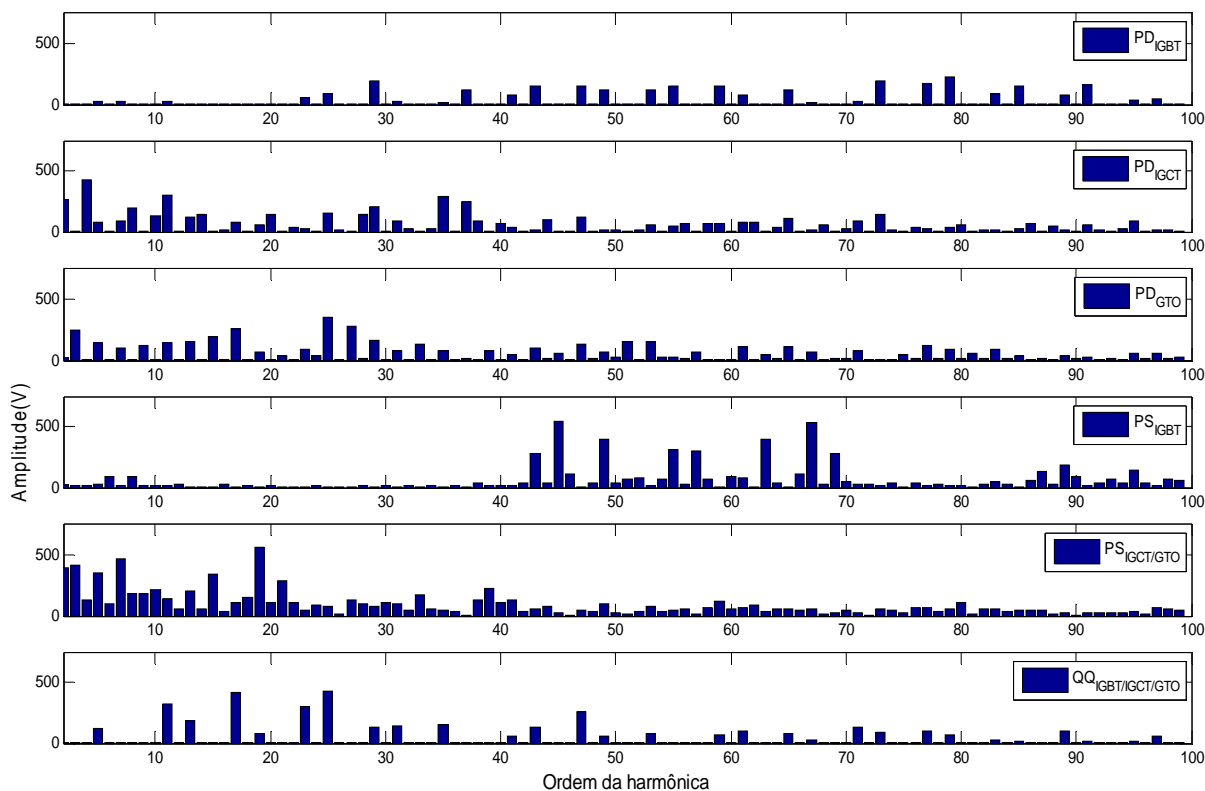


Figura 5.17. Espectro harmônico da tensão de linha

A distribuição das perdas e do volume do dissipador quando se adota a modulação PS para comandar os semicondutores do inversor 1-1-1-1 pode ser vista na Figura 5.18. Em virtude do grande número de dispositivos empregados neste inversor, foram apresentadas as perdas por célula *H-bridge*, portanto, as perdas de cada célula estão divididas entre quatro diodos e quatro chaves principais. Para todos os semicondutores as perdas de condução são as mais significativas. Empregando IGBT com frequência de comutação de 420 Hz, todas as células apresentam praticamente as mesmas perdas, isto ocorre, porque todas as comutações ocorrem em valores próximos. Empregando IGCT e GTO, com frequência de comutação de 60 Hz, verifica-se que as perdas de condução de uma célula para outra variam um pouco devido à diferença entre os tempos de condução de cada célula Figura 5.19 (a).

A diferença entre as perdas de recuperação reversa do diodo é bastante significativa do IGCT para o GTO usando a modulação PS com frequência de comutação de 60 Hz. Este fenômeno ocorre pelo motivo de que a variação da energia perdida na recuperação reversa do diodo apresenta uma variação de 0,28 J a 0,55 J para o IGCT, enquanto para o GTO esta excursão é de 0 a 1,5 J, respectivamente Figura 5.19 (b) e (c).

Analisando a Figura 5.19 (a), é possível entender a variação das perdas de recuperação reversa do diodo empregado em antiparalelo com o GTO. Observa-se que as

comutações de recuperação reversa do diodo na célula 3 ocorrem quando a corrente está próxima de zero, conduzindo esta célula a apresentar as menores perdas deste tipo. As próximas células utilizadas na geração do nível positivo ou negativo são a célula 4 e a célula 1. Como as comutações destas células ocorrem em maiores amplitudes de corrente, isto as leva a apresentar perda de recuperação reversa do diodo significativamente maior do que da célula 1. A célula 2 apresenta perda de recuperação reversa devido ao surgimento de um pulso no ponto máximo da corrente no semiciclo negativo.

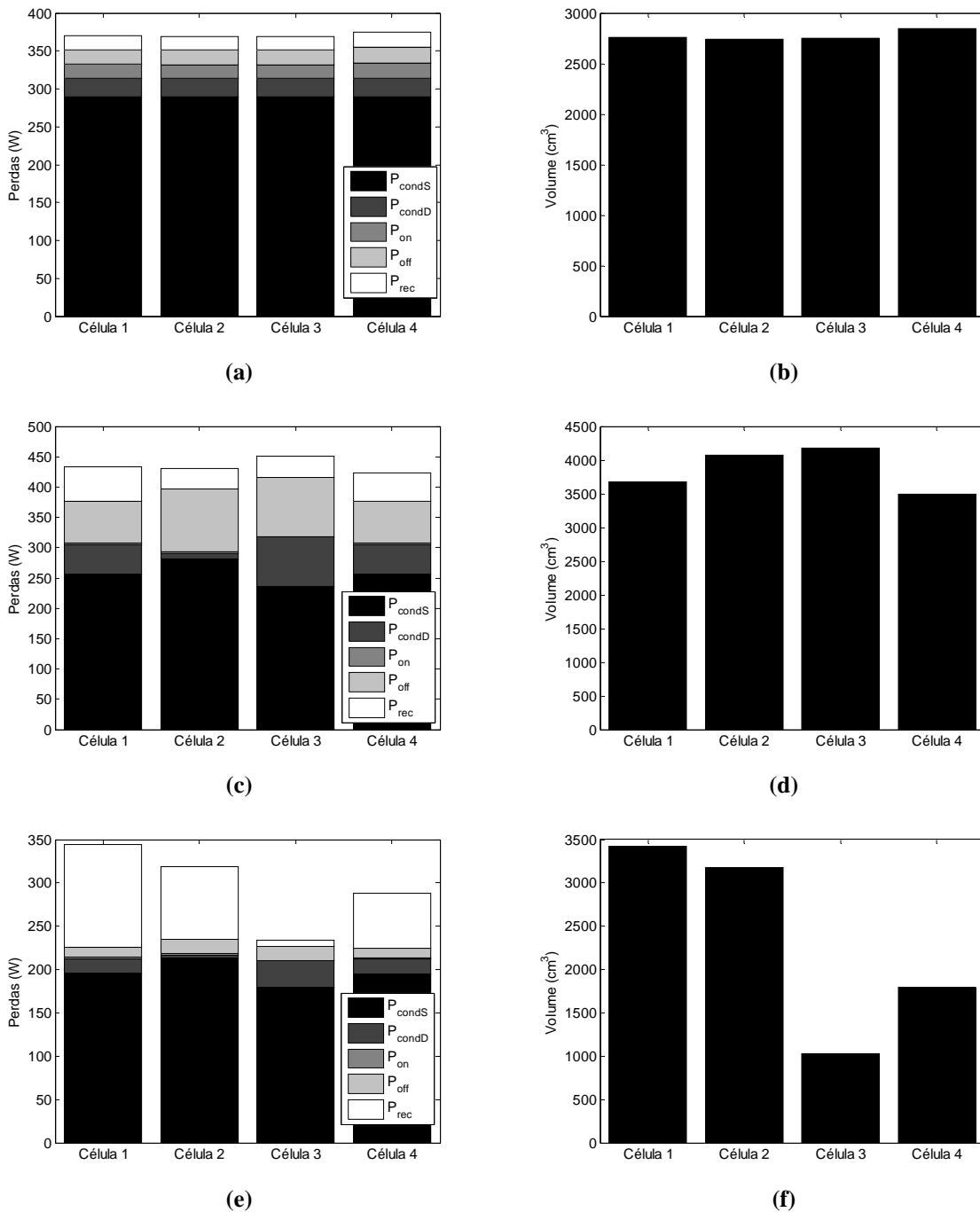


Figura 5.18. Distribuição das perdas e do volume do dissipador para modulação PS no inversor 1-1-1-1: (a-b) IGBT; (c-d) IGCT; (e-f) GTO

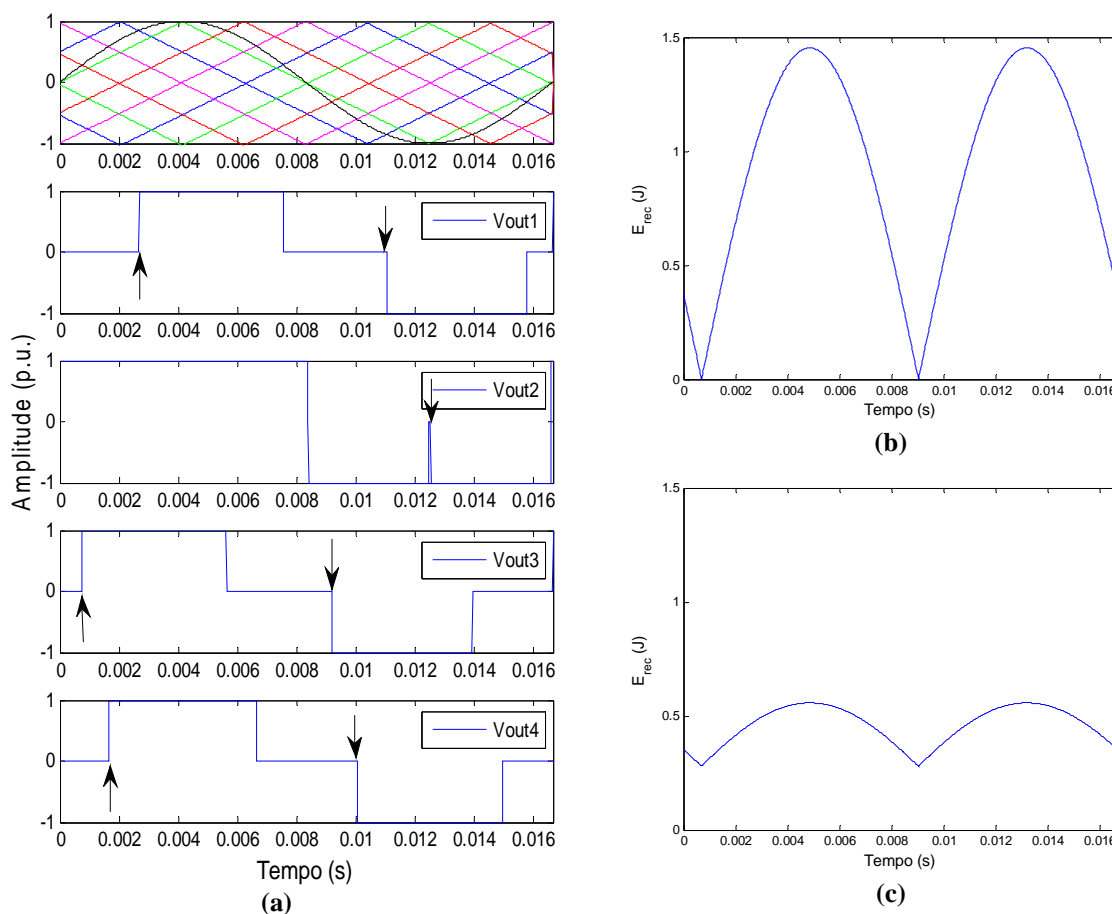


Figura 5.19. Diferenças da perdas de recuperação reversa do diodo na modulação PS com IGCT e GTO: (a) Pontos onde ocorre recuperação reversa; (b) Erec GTO; (c) Erec IGCT;

Na modulação PS com IGCT e GTO à medida que se aumenta a frequência de modulação, a distribuição das perdas se torna igual à distribuição das perdas com IGBT, contudo, a eficiência do inversor é reduzida significativamente devido ao aumento nas perdas de comutação.

A distribuição das perdas e do volume do dissipador quando se adota a modulação PD para comandar os semicondutores do inversor 1-1-1-1 pode ser observada na Figura 5.20. Nesta modulação as perdas de condução são maiores na célula 1, pois está é a que conduz por mais tempo, seguida das células 2, 3 e 4. As perdas de comutação aumentam conforme aumenta o número da célula, pois na célula 1 as comutações ocorrem em correntes menores, apresentando poucas comutações. A célula 4 é a que apresenta as maiores perdas de comutação, pois ela chaveia em valores mais elevados de corrente tanto na geração do nível de tensão positivo quanto negativo. Para esta modulação as perdas mais significativas foram as de condução para os três tipos de semicondutores. A célula 4 com IGBT é única que apresenta perdas de comutação aproximadamente iguais às perdas de condução. Para o IGCT e GTO as perdas de comutação da célula 4 são maiores que as de condução.

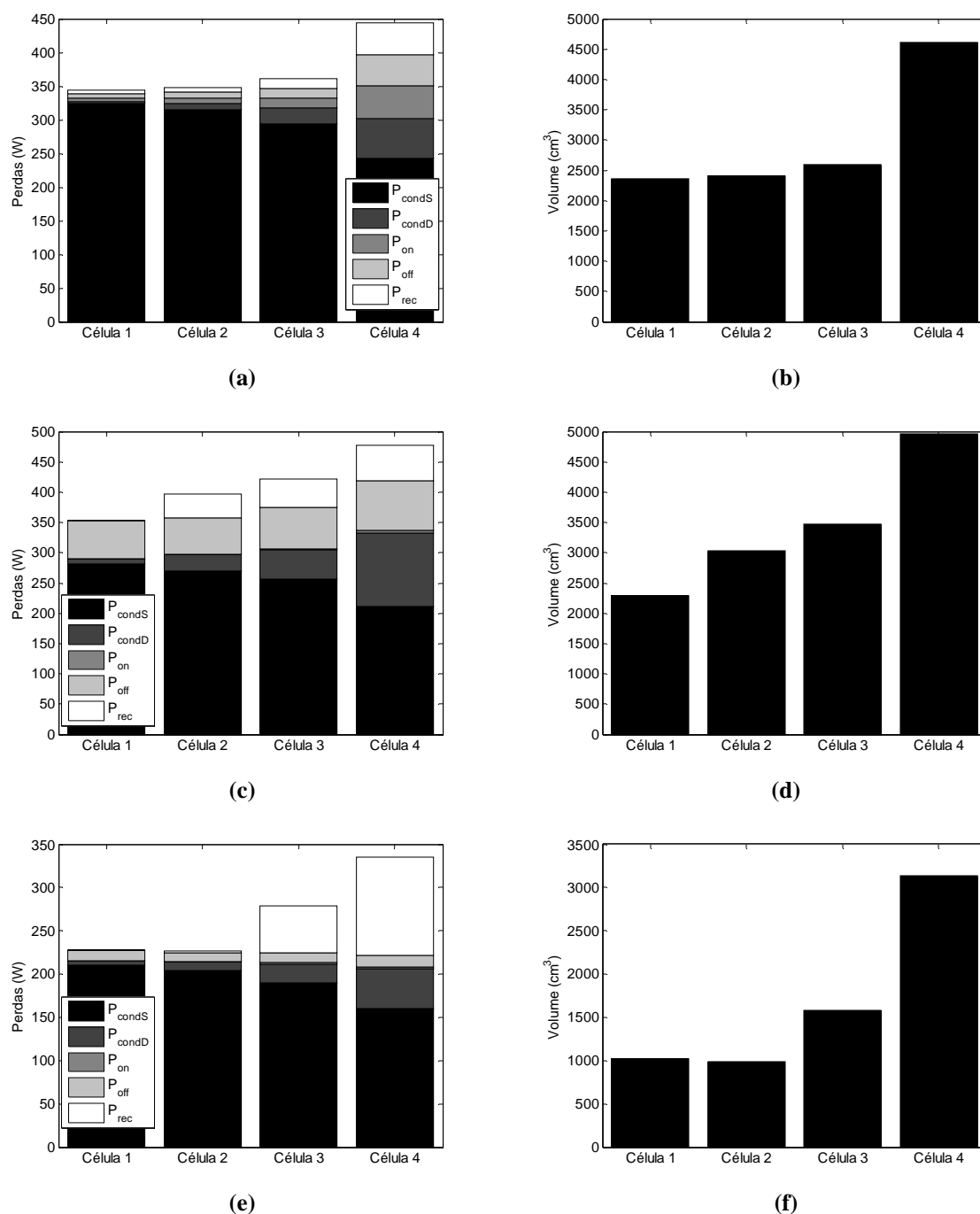


Figura 5.20. Distribuição das perdas e do volume do dissipador para modulação PD no inversor 1-1-1-1: (a-b) IGBT; (c-d) IGCT; (e-f) GTO

A distribuição das perdas e do volume do dissipador quando se aplica a modulação QQ para comandar os semicondutores do inversor 1-1-1-1 pode ser vista na Figura 5.21. Esta modulação apresenta comportamento semelhante ao da modulação PD, sendo todos os comentários efetuados no parágrafo anterior válidos para esta modulação.

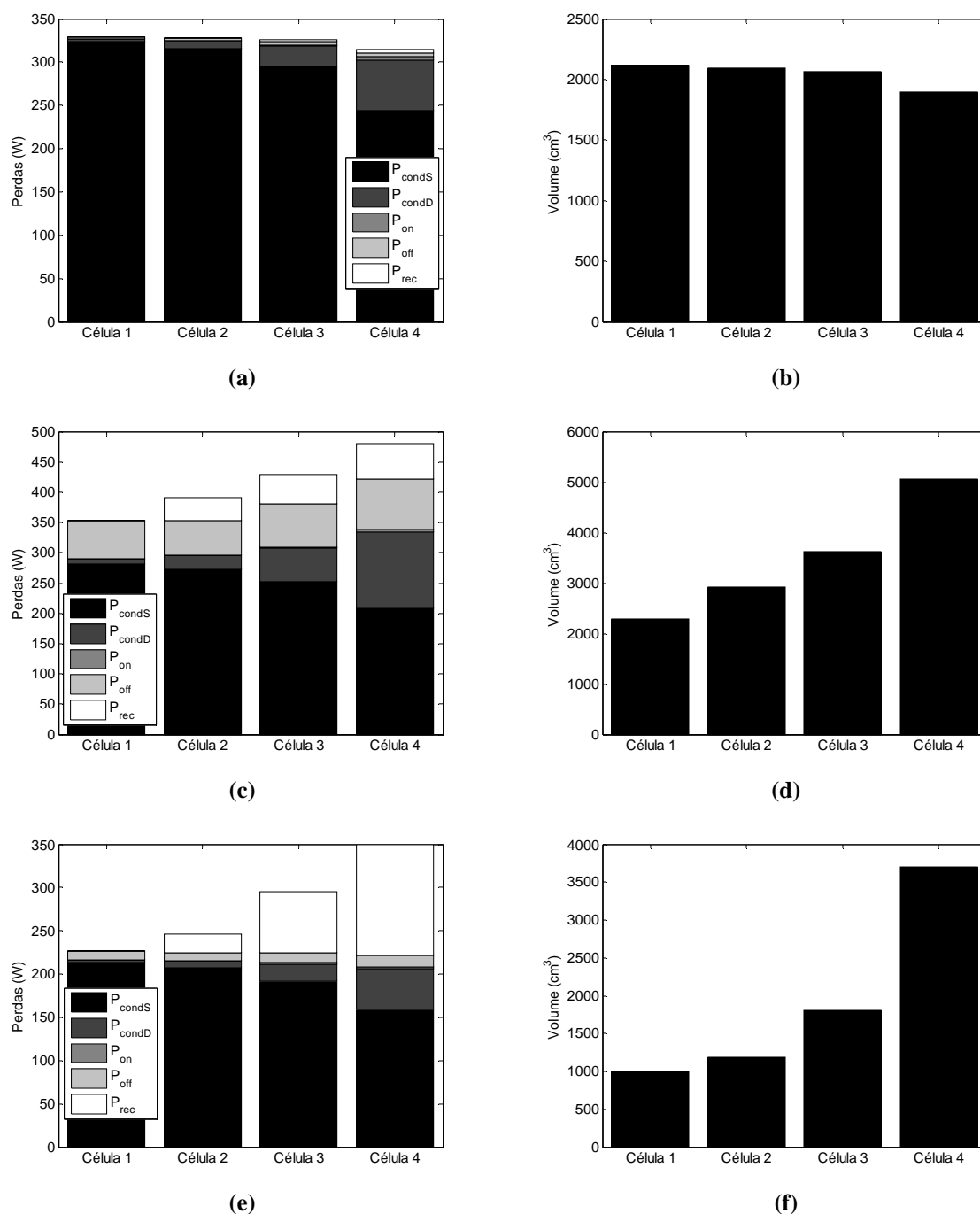


Figura 5.21. Distribuição das perdas e do volume do dissipador para modulação QQ no inversor 1-1-1-1: (a-b) IGBT; (c-d) IGCT; (e-f) GTO

Tendo as perdas em cada dispositivo semiconductor, foi possível realizar o projeto do dissipador de calor. Foram utilizados três perfis de dissipadores para escolher o que apresenta menor volume para cada conjunto modulação e semiconductor. Para todos os sistemas o volume total foi minimizado com a utilização do dissipador HS21577. A distribuição do volume do dissipador apresentado na Figura 5.18, Figura 5.20 e Figura 5.21 são baseadas neste perfil.

O volume total do dissipador para modulação PS para os três semicondutores analisados pode ser verificado na Figura 5.22 (a), onde se percebe que o volume do dissipador é reduzido para o GTO, em contra partida o IGCT é a tecnologia de semiconductor que demandou o maior dissipador. O menor volume total é obtido com o dissipador HS21577, na sequência tem-se os dissipadores HS125137 e HS125135L. O volume total do dissipador para as modulações PD e QQ são apresentadas respectivamente na Figura 5.22 (b) e (c), onde se verifica o mesmo comportamento que para modulação PS.

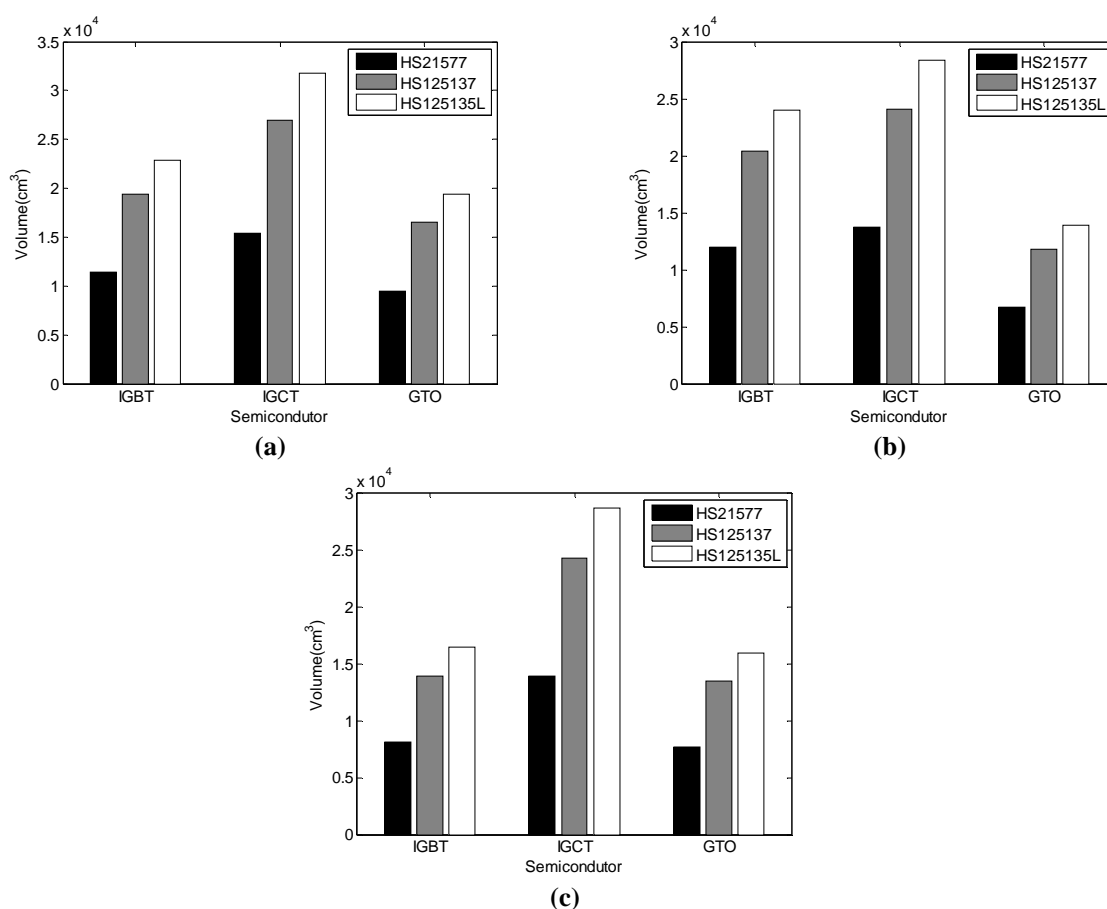


Figura 5.22. Volume total do dissipador para o inversor NPC com a modulação: (a) PS; (b) PD; (c) QQ

A Tabela 5-8, Tabela 5-9 e Tabela 5-10 resumam todos os valores obtidos com cada índice de desempenho para cada estratégia de modulação no ponto nominal de operação (índice de modulação em amplitude igual a 1), respectivamente para as modulações PS, PD e QQ.

A modulação PS com IGBT apresentou melhor desempenho na frequência de comutação, nos fatores de distorção de primeira e segunda ordem para as tensões de linha e de fase. Também apresentou as menores perdas totais e consequentemente o maior rendimento.

Esta modulação associada ao GTO apresentou como vantagem apresentar o menor comprimento e volume do dissipador.

Tabela 5-8. Compêndio da comparação modulação PS par 1-1-1-1

Semicondutor	IGBT	IGCT	GTO
Frequência de comutação (Hz)	420	60	60
THD da tensão de fase (%)	13,45	11,93	11,93
THD da tensão de linha (%)	12,12	11,57	11,57
DF1 da tensão de fase (%)	0,2734	1,1283	1,1283
DF1 da tensão de linha (%)	0,247	1,5549	1,5549
DF2 da tensão de fase (%)	0,0344	0,2432	0,2432
DF2 da tensão de linha (%)	0,0223	0,3988	0,3988
Tensão de modo comum (p.u.)	0,18	0,25	0,25
Perdas totais/fase (W)	1524,6	1698,8	1916,5
Comprimento total do dissipador/fase (cm)	69,18	93,15	56,93
Volume total do dissipador/fase (cm ³)	11453	15422	9425
Rendimento (%)	99,10	99,01	98,87

Tabela 5-9. Compêndio da comparação modulação PD par 1-1-1-1

Semicondutor	IGBT	IGCT	GTO
Frequência de comutação (Hz)	3060	360	60
THD da tensão de fase (%)	13,37	13,88	9,26
THD da tensão de linha (%)	8,01	7,72	7,28
DF1 da tensão de fase (%)	0,2376	1,8188	0,5531
DF1 da tensão de linha (%)	0,1205	1,0139	0,6638
DF2 da tensão de fase (%)	0,0208	0,3447	0,0894
DF2 da tensão de linha (%)	0,0105	0,2652	0,1432
Tensão de modo comum (p.u.)	0,3	0,3	0,33
Perdas totais/fase (W)	1498,0	1675,4	1871,4
Comprimento total do dissipador/fase (cm)	72,31	83,15	40,16
Volume total do dissipador/fase (cm ³)	11971	13766	6715,1
Rendimento (%)	99,11	99,02	98,89

A modulação PD com IGBT apresentou melhor desempenho na frequência de comutação, nos fatores de distorção de primeira e segunda ordem para as tensões de linha e de fase. Também apresentou as menores perdas totais e conseqüentemente o maior rendimento. Esta modulação associada ao GTO apresentou como vantagem os menores valores de THD para as tensões de fase e de linha, o menor comprimento e volume do dissipador.

Na modulação QQ todos os semicondutores operam com frequência de comutação igual a 60 Hz, desta forma, a THD, o DF1 e o DF2 das tensões de fase e de linha apresentaram o mesmo valor. Quando esta modulação é empregada com IGBT o inversor apresenta as mínimas perdas e o melhor rendimento. Quando associada com GTO apresenta o menor comprimento e volume do dissipador. Como nesta modulação tanto o IGBT quanto o GTO apresentaram o mesmo número de índices de desempenho favoráveis, foi escolhido o IGBT por apresentar 609,3 W a menos de perdas por fase do inversor e apresentar um dissipador apenas 3 centímetros maior em relação ao empregado com GTO.

Tabela 5-10. Compêndio da comparação modulação QQ par 1-1-1-1

Configuração	IGBT	IGCT	GTO
Frequência de comutação (Hz)	60	60	60
THD da tensão de fase (%)	9,33	9,33	9,33
THD da tensão de linha (%)	7,58	7,58	7,58
DF1 da tensão de fase (%)	0,4998	0,4998	0,4998
DF1 da tensão de linha (%)	0,3359	0,3359	0,3359
DF2 da tensão de fase (%)	0,0648	0,0648	0,0648
DF2 da tensão de linha (%)	0,0251	0,0251	0,0251
Tensão de modo comum (p.u.)	0,13	0,13	0,13
Perdas totais/fase (W)	1317,9	1678,3	1927,2
Comprimento total do dissipador/fase (cm)	49,36	83,89	46,42
Volume total do dissipador/fase (cm ³)	8170,8	13889	7686
Rendimento (%)	99,23	99,01	98,87

A Tabela 5-11 apresenta um compêndio de todos os índices de desempenho analisados para cada conjunto técnica de modulação e dispositivo semicondutor que apresentaram melhor desempenho no ponto nominal de operação do inversor. Com todas as modulações analisadas o dispositivo semicondutor do tipo IGBT apresentou desempenho superior se comparado com IGCT e GTO. O IGBT associado à técnica de modulação PD,

consegue operar na maior frequência de comutação entre as modulações analisadas, o que garante os menores valores nos índices DF1 e DF2 da tensão de fase e de linha do inversor. O IGBT associado à modulação QQ, apresenta os menores valores de THD nas tensões de fase e de linha, menores perdas, menor comprimento e volume do dissipador e maior rendimento. Sendo o conjunto modulação QQ e IGBT para o inversor 1-1-1-1 o sistema que apresenta melhores vantagens entre os analisados.

Tabela 5-11. Compêndio da comparação para inversor 1-1-1-1

Configuração	PS/IGBT	PD/IGBT	QQ/IGBT
Frequência de comutação (Hz)	420	3060	60
THD da tensão de fase (%)	13,45	13,37	9,33
THD da tensão de linha (%)	12,12	8,01	7,58
DF1 da tensão de fase (%)	0,2734	0,2376	0,4998
DF1 da tensão de linha (%)	0,247	0,1205	0,3359
DF2 da tensão de fase (%)	0,0344	0,0208	0,0648
DF2 da tensão de linha (%)	0,0223	0,0105	0,0251
Tensão de modo comum (p.u.)	0,18	0,3	0,13
Perdas totais/fase (W)	1524,6	1498,0	1317,9
Comprimento total do dissipador/fase (cm)	69,18	72,31	49,36
Volume total do dissipador/fase (cm ³)	11453	11971	8170,8
Rendimento (%)	99,10	99,11	99,23

5.5. Conclusões

Neste capítulo foi apresentada uma comparação entre três técnicas de modulação e três tecnologias de dispositivos semicondutores que se tem disponível no mercado (IGBT, IGCT e GTO). Foram escolhidas as técnicas de modulação PWM *phase-shift* (PS) e com disposição em fase (PD) e uma técnica de modulação para geração de formas de onda quase-quadradas (QQ).

Com todas as modulações analisadas o dispositivo semicondutor do tipo IGBT apresentou melhor desempenho.

Na comparação entre as técnicas de modulação PS, PD e QQ com IGBT, a modulação PS apresentou pior comportamento em todos os índices analisados.

A modulação PD teve melhor desempenho na frequência de comutação (maior que as demais) e menores valores nos índices DF1 e DF2 da tensão de fase e de linha, o que garantiria a esta modulação um filtro com menor volume, peso e custo se comparado com os necessários para as demais modulações.

A modulação QQ foi a que apresentou o melhor desempenho, tendo os menores índices de THD nas tensões de fase e de linha, apresentando valores inferiores a 10% que atendem as normas referentes à taxa de distorção harmônica o que possibilitaria seu uso sem a necessidade de filtros de saída. Esta modulação também apresentou o menor valor de perdas de potência, menor volume e comprimento do dissipador e o melhor rendimento entre os sistemas analisados.

Na análise comparativa final será empregado o inversor 1-1-1-1 com a modulação QQ com IGBT.

Capítulo 6

INVERSOR COM CÉLULAS H-BRIDGE CONECTADAS EM SÉRIE HÍBRIDO ASSIMÉTRICO

Neste capítulo é apresentada uma comparação para o inversor com 3 células *H-bridge* conectadas em série do tipo híbrido assimétrico, que apresenta nove níveis na tensão de fase. A seção 6.1 apresenta o inversor com células *H-bridge* conectadas em série híbrido assimétrico e seu princípio de funcionamento. Na seção 6.2 são apresentadas as técnicas de modulação que serão empregadas nas análises comparativas. Na seção 6.3 são apresentados os modelos dos dispositivos semicondutores que serão utilizados para a análise da eficiência e são definidos alguns perfis de dissipadores para serem empregados como sistema de transferência de calor. A seção 6.4.a. apresenta os resultados para THD, DF1, DF2, perdas totais e eficiência para toda faixa de operação do inversor. Na seção 6.4.b. são fornecidos os resultados do espectro harmônico, perdas por célula *H-bridge*, volume e comprimento do dissipador para o ponto de operação nominal. Na conclusão deste capítulo é indicado o conjunto técnica de modulação e dispositivo semicondutor que apresentou melhor desempenho nas análises realizadas.

6.1. Topologia e estados de chaveamento

O inversor com células *H-bridge* conectadas em série híbrido assimétrico recebe este nome, uma vez que ele é composto por n inversores monofásicos de ponte completa conectados em série. A classificação híbrida é usada quando se empregam mais de uma tecnologia de dispositivo semicondutor para implementação do inversor. O termo híbrido também é utilizado quando as células *H-bridge* apresentam diferentes técnicas de modulação. O conceito de assimetria diz respeito à amplitude das tensões que alimentam cada uma das células *H-bridge*. Neste trabalho uma das células *H-bridge* é alimentada com uma tensão CC

com o dobro da amplitude da tensão fornecida as outras duas células. Outra notação que pode ser utilizada para representar este inversor utiliza a amplitude das fontes de tensão normalizadas, assim, um inversor com 3 células H-*bridge* conectadas em série, no qual uma das fontes CC apresenta o dobro da amplitude das outras duas pode ser representado por 1-1-2.

Este inversor não é comercializado por nenhum fabricante de inversores multiníveis, contudo apresenta a melhor relação entre número de semicondutores utilizados e números de níveis gerados na tensão de saída. As principais desvantagens deste sistema estão relacionadas com logística e perda da modularidade, uma vez que são empregados semicondutores diferentes para cada célula. Outra desvantagem é a necessidade de fontes isoladas para alimentação das células H-*bridge*, normalmente fornecidas por retificadores trifásicos não controlados associados a um transformador multipulso de entrada. O projeto deste transformador multipulso é mais complexo que o utilizado no inversor com células H-*bridge* simétrico, porque as células de cada fase consomem potências distintas.

O diagrama esquemático do inversor 1-1-2 pode ser verificado na Figura 6.1, onde as fontes $V_{cc_{x3}}$ apresentam o dobro da amplitude das fontes $V_{cc_{x2}}$ e $V_{cc_{x1}}$, x indica a tensão de fase produzida pelo inversor podendo ser a, b ou c.

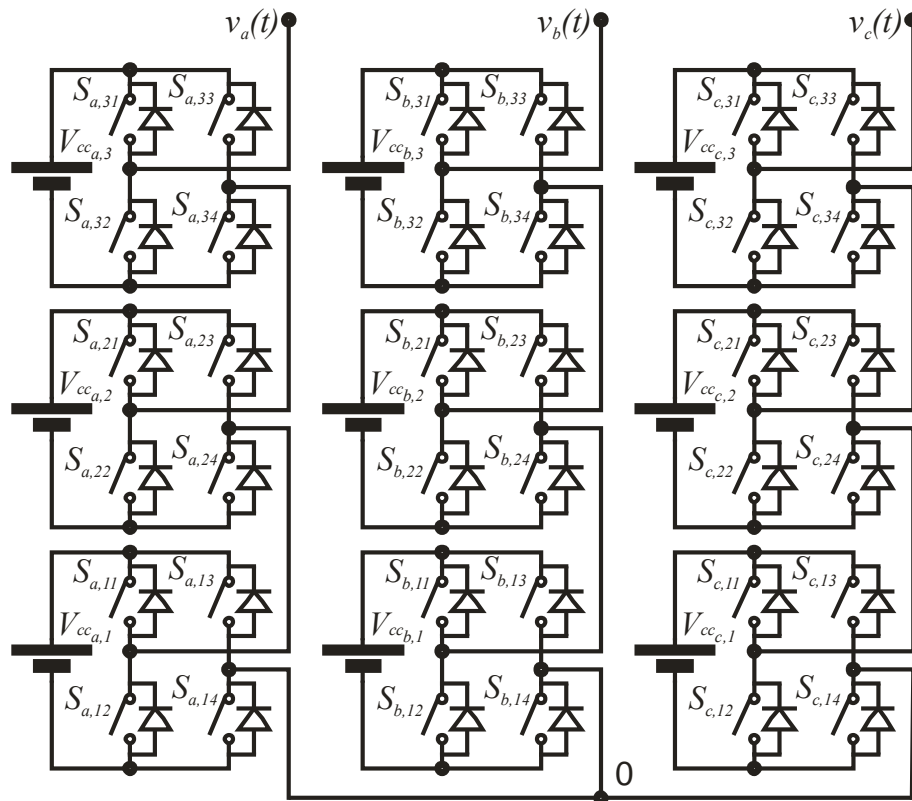


Figura 6.1. Inversor híbrido assimétrico

O funcionamento de uma célula H-bridge já foi exposto na seção 5.2.. Os estados de chaveamento deste inversor podem ser verificados na Tabela 6-1. Foram empregados apenas os semicondutores $S_{y,x2}$ e S_{y-x4} para gerar o nível zero.

Tabela 6-1. Estados de chaveamento do inversor 1-1-2

Nível	Corrente	Dispositivo Semicondutor																
		S31 D31	S32 D32	S33 D33	S34 D34	S21 D21	S22 D22	S23 D23	S24 D24	S11 D11	S12 D12	S13 D13	S14 D14					
4	$i > 0$	X				X		X				X		X				X
	$i < 0$		X				X		X				X		X			X
3	$i > 0$	X				X		X				X		X				X
	$i < 0$		X				X		X				X		X			X
2	$i > 0$	X				X		X			X		X		X			X
	$i < 0$		X				X		X			X		X				X
1	$i > 0$			X		X		X			X		X		X			X
	$i < 0$		X				X		X			X		X				X
0	$i > 0$			X		X		X			X		X		X			X
	$i < 0$		X				X		X			X		X				X
-1	$i > 0$			X		X		X			X		X		X			X
	$i < 0$		X				X		X			X		X				X
-2	$i > 0$			X		X		X			X		X		X			X
	$i < 0$		X				X		X			X		X				X
-3	$i > 0$			X		X		X			X		X		X			X
	$i < 0$		X				X		X			X		X				X
-4	$i > 0$			X		X		X			X		X		X			X
	$i < 0$		X				X		X			X		X				X

A tensão de saída do inversor 1-1-2 é igual à soma das tensões de saída de cada inversor monofásico em ponte completa, desta forma, podem-se obter quatro níveis positivos, o nível zero e quatro níveis negativos na tensão de fase de saída, existindo combinações redundantes para gerar a maioria dos níveis.

Para gerar a tensão de linha eficaz de 4160 V, deve-se possuir uma tensão de fase eficaz de 2400 V e uma tensão de pico de fase de 3400 V. Para obter estas tensões na saída do inversor, o barramento CC da célula *H-bridge* de maior potência apresentará uma tensão de 1700 V. As outras duas células terão um barramento CC com tensão de 850 V. Os dispositivos semicondutores empregados nesta topologia ficarão submetidos à mesma tensão do barramento CC de cada célula.

6.2. Técnicas de modulação

Nesta seção são apresentadas duas técnicas de modulação que serão utilizadas nas comparações para o inversor 1-1-2. É apresentada uma técnica de modulação híbrida e uma técnica de modulação para síntese de formas de onda quase-quadradas.

6.2.a) Modulação híbrida (H)

A estratégia de modulação multinível híbrida associa a síntese de formas de onda quase-quadradas para o inversor de maior potência em conjunto com a modulação por largura de pulso (PWM) para célula de menor potência, [132] e [133]. Nesta técnica de modulação a célula que processa maior potência é comutada na frequência fundamental de saída (60 Hz) e somente a célula de menor potência é comutada em alta frequência. O diagrama de blocos que descreve esta estratégia de modulação pode ser verificado na Figura 6.2. As tensões V_3 , V_2 e V_1 são as amplitudes das fontes CC que alimentam cada célula, Ψ_3 , Ψ_2 representam os níveis de comparação da célula 3 e 2, $r_3(t)$, $r_2(t)$, $r_1(t)$, são os sinais de referência, $v_3(t)$, $v_2(t)$, $v_1(t)$ são as tensões de saída de cada célula e $v_{out}(t)$ é a tensão de saída total de uma fase.

Os níveis de comparação podem apresentar uma variação de um valor mínimo até um valor máximo [134]. O nível de comparação 3 (Ψ_3) pode variar dentro do intervalo definido por (6-1), enquanto que o nível de comparação 2 (Ψ_2) pode variar dentro dos limites estabelecidos por (6-2). A variação de ambos os níveis, dentro dos limites estabelecidos asseguram que a forma de onda da tensão de saída não seja alterada. Entretanto, a não

utilização dos níveis de comparação máximos conduz a presença de energia circulante entre as células.

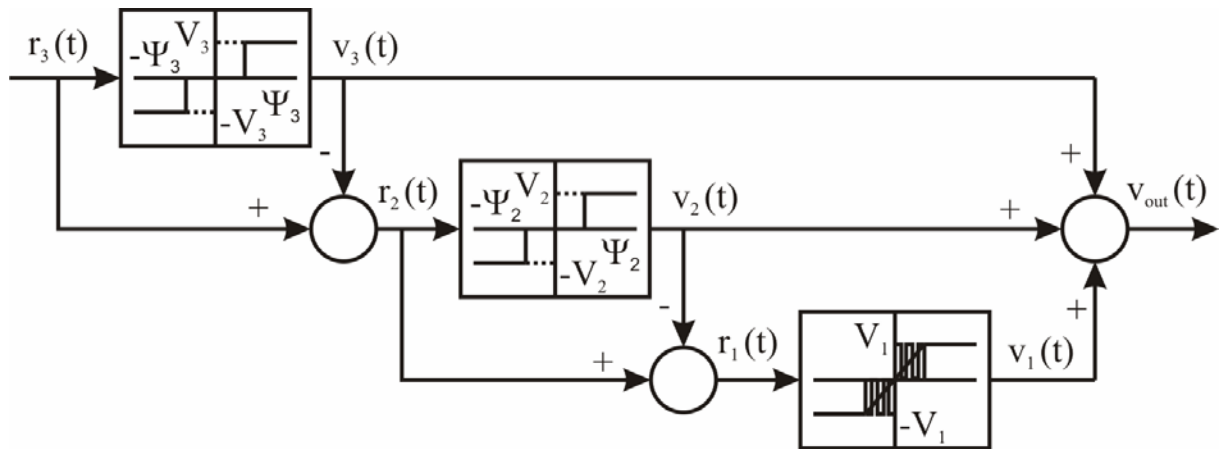


Figura 6.2. Modulação híbrida

$$0 \leq \Psi_3 \leq 2 \text{ p.u.} \quad (6-1)$$

$$0 \leq \Psi_2 \leq 1 \text{ p.u.} \quad (6-2)$$

Esta estratégia de modulação é empregada com a topologia 1-1-2. Visando minimizar a energia circulante entre as células e não favorecer esta topologia com a utilização de níveis de comparação que otimizam as perdas ou a THD da entrada do inversor 1-1-2, são adotados os níveis máximos de comparação, assim, $\Psi_3=2$ e $\Psi_2=1$.

Os sinais de referência, os níveis de comparação e a tensão de saída das células *H-bridge* 1, 2 e 3 são apresentados respectivamente na Figura 6.3 (a) e (b), Figura 6.4 (a) e (b), e na Figura 6.5 (a) e (b). A tensão de saída do inversor 1-1-2 de fase e de linha é apresentada na Figura 6.6 (a) e (b) respectivamente.

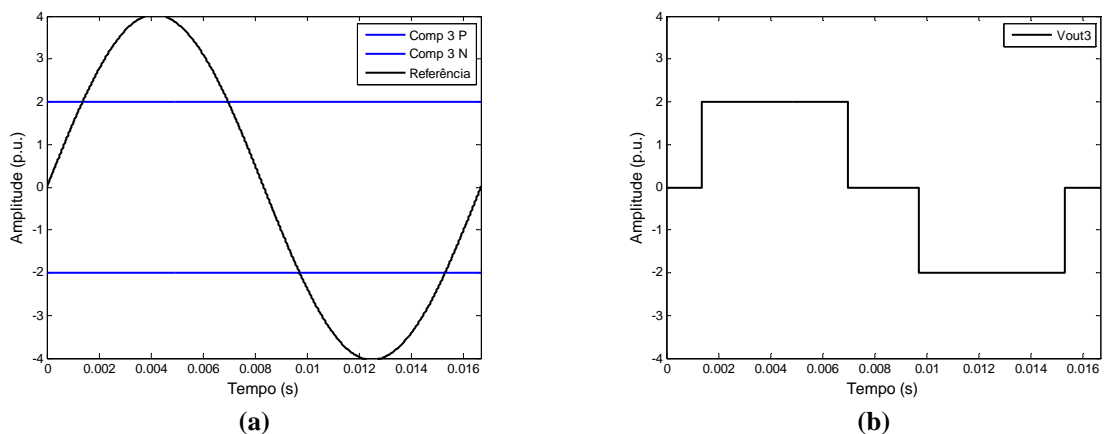
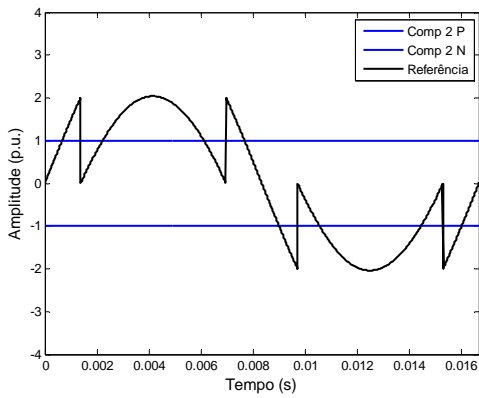
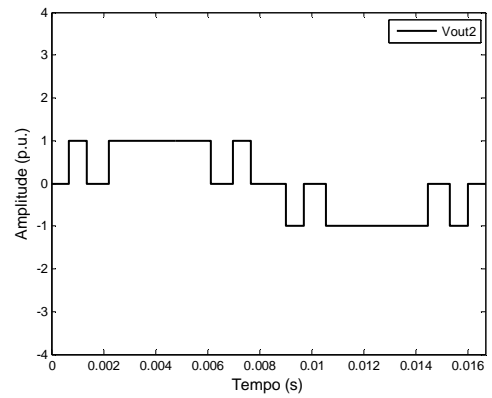


Figura 6.3. Modulação célula 3: (a) Referência e níveis de comparação; (b) tensão de saída

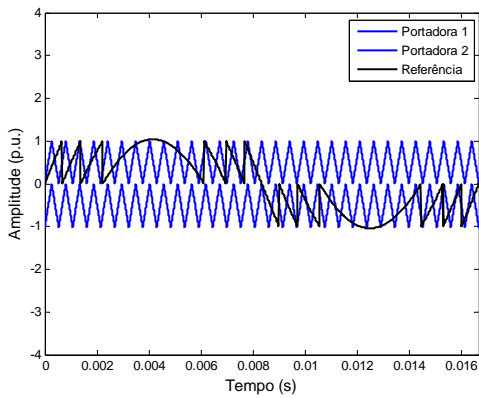


(a)

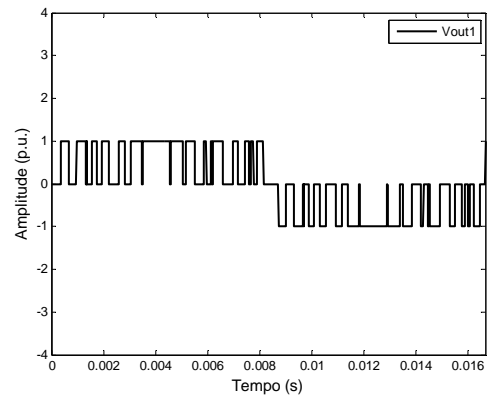


(b)

Figura 6.4. Modulação célula 2: (a) Referência e níveis de comparação; (b) tensão de saída

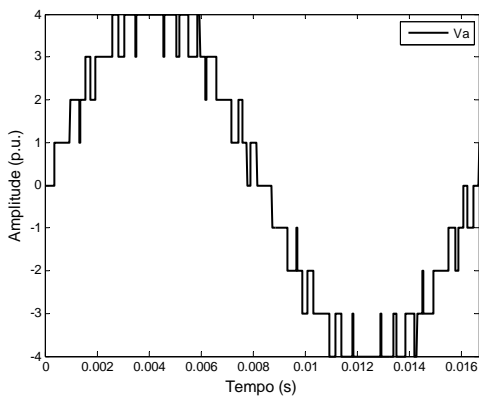


(a)

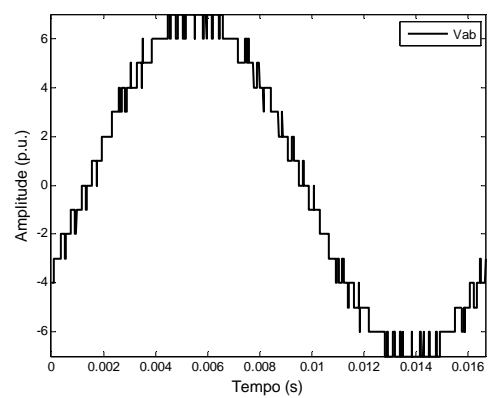


(b)

Figura 6.5. Modulação célula 1: (a) Referência e níveis de comparação; (b) tensão de saída



(a)



(b)

Figura 6.6. Tensão de saída do inversor 1-1-2: (a) Fase; (b) Linha

6.2.b) Modulação por síntese de formas de onda quase-quadradas (QQ)

Na seção 5.2.c. foi apresentada a modulação por síntese de formas de onda quase-quadradas aplicada ao inversor 1-1-1-1. Nesta seção foram obtidas as equações (5-15), (5-16), (5-17) e (5-18), que determinam o ponto de entrada de condução na geração do semiciclo positivo. Estes ângulos de comutação foram transformados em níveis de comparação através (5-19). Os níveis de comparação obtidos através desta transformação também são empregados na modulação por síntese de formas de onda quase-quadradas para o inversor 1-1-2.

A geração de uma forma de onda do tipo escada com o inversor 1-1-2 é realizada da seguinte forma: O nível de comparação 3 (6-3) é utilizado como nível de comparação para célula de maior potência (3). O nível de comparação 2 é empregado como nível de comparação para célula 2. O nível de comparação para célula 1 é uma combinação entre os níveis de comparação 1 e 4, sendo obtidos da seguinte forma: se o sinal de referência for menor que o nível de comparação 3 o nível de comparação da célula 1 é igual o nível de comparação 1. Caso contrário, se a referência for maior que o nível de comparação 3, o nível de comparação da célula 1 será igual ao nível de comparação 4. A lógica descrita pode ser verificada também através de (6-3), (6-4) e (6-5).

Os níveis de comparação o sinal de referência e as tensões de fase e de linha do inversor podem ser verificadas na Figura 6.7 (a), (b) e (c).

$$Comp_3 = \text{Nível de comparação } 3, (\theta_3) \quad (6-3)$$

$$Comp_2 = \text{Nível de comparação } 2, (\theta_3) \quad (6-4)$$

$$\begin{cases} V_{ref} \leq Comp_3 \rightarrow Comp_1 = \text{Nível de comparação } 1, (\theta_1) \\ V_{ref} > Comp_3 \rightarrow Comp_1 = \text{Nível de comparação } 4, (\theta_4) \end{cases} \quad (6-5)$$

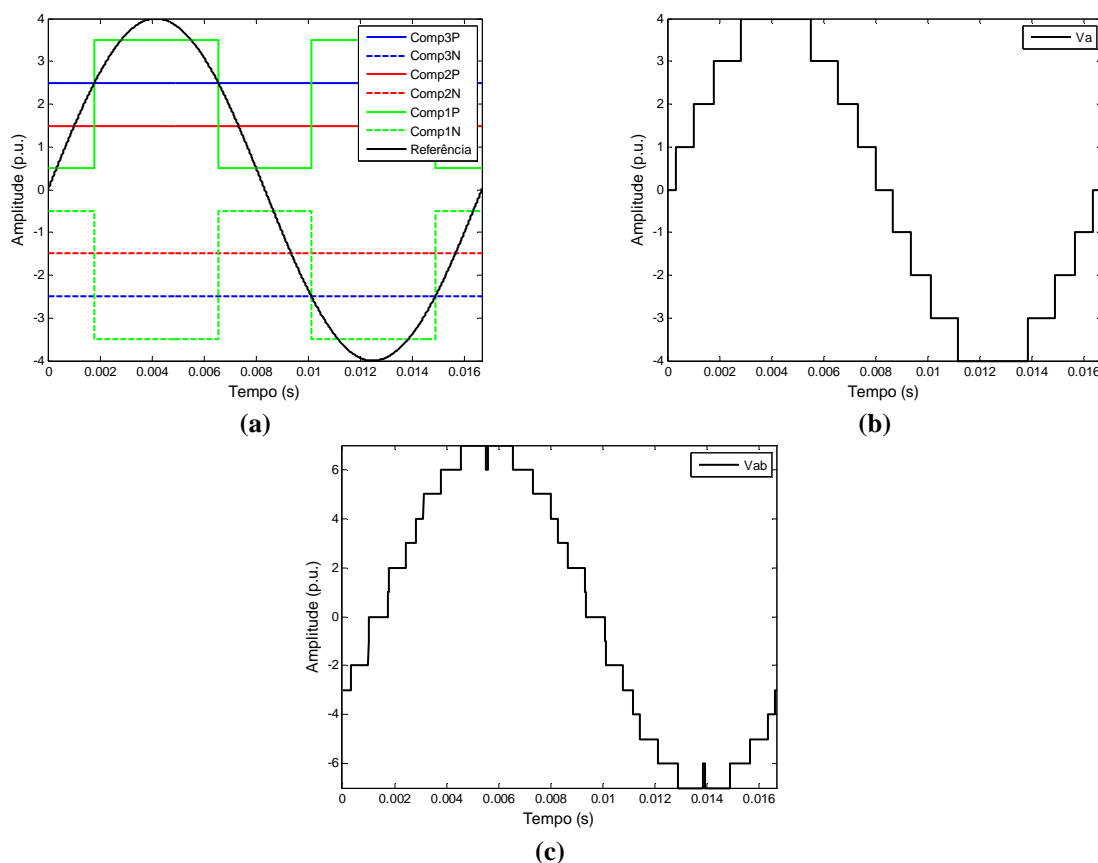


Figura 6.7. Modulação para geração de formas de onda quase-quadradas para inversor 1-1-2: (a) referências e níveis de comparação; (b) tensão de fase; (c) tensão de linha.

6.3. Definição dos semicondutores e perfil do dissipador

Na seção 6.1 foram apresentadas as tensões a que cada dispositivo semicondutor é submetido. Nesta seção são apresentados os componentes que são empregados nas comparações relacionadas ao inversor com células *H-bridge* conectadas em série híbrido assimétrico. Neste capítulo será analisado apenas o sistema de transferência de calor baseado no perfil de dissipador HS21577, que apresentou melhor desempenho nos dois capítulos precedentes. Suas curvas características podem ser consultadas na seção 4.3.b., onde foi previamente apresentado.

6.3.a) Dispositivos semicondutores

O critério para seleção dos componentes admite que se deva adotar um componente com $V_{CC@100FIT}$ (1 FIT corresponde a uma falha em 10^9 horas de operação) aproximadamente igual ou superior à tensão CC que o dispositivo estará submetido. Como no capítulo 5 os

dispositivos semicondutores do tipo GTO e IGCT não apresentaram bom desempenho nas modulações com alta frequência, neste capítulo eles serão empregados apenas na célula de maior potência, que comuta em 60 Hz, as outras duas células serão implementadas empregando IGBT. A Tabela 6-2 apresenta os conjuntos de dispositivos semicondutores que serão utilizados nas análises comparativas do inversor 1-1-2, o dispositivo de maior tensão é utilizado para célula de maior potência (3) e os de menor tensão para as células 1 e 2.

Os modelos das quedas de tensões, energia perdida em comutações e as resistências térmicas dos semicondutores IGBT BSM200GB170DLC e IGCT 5SHX 08F4510 foram apresentados nas seções 5.3.a.i e 5.3.a.ii, portanto não serão repetidos neste capítulo.

Tabela 6-2. Dispositivos semicondutores empregados

Semicondutor	Tensão/Corrente (Semicondutor)	$V_{CC@100FIT}$	Tecnologia	Encaps.	Fabric.
FF200R33KF2C	3300V/200A	1800	IGBT/diodo	Módulo	Infineon
BSM200GB170DLC	1700V/200A	900	IGBT/diodo	Módulo	Infineon
DG306AE25	2500V/225A	2000	GTO	Presspack	Dynex
DSF454	2500V/365A	2000	Diodo	Presspack	Dynex
BSM200GB170DLC	1700V/200A	900	IGBT/diodo	Módulo	Infineon
5SHX 08F4510	4500V/250A	2800	IGCT/diodo	Presspack	ABB
BSM200GB170DLC	1700V/200A	900	IGBT/diodo	Módulo	Infineon

6.3.a.i) IGBT FF200R33KF2C

As equações necessárias para o cálculo das perdas no módulo de IGBTs/diodos fabricado pela EUPEC FF200R33KF2C são apresentadas nesta subseção. A queda de tensão quando uma corrente atravessa o IGBT e o diodo são respectivamente dadas por (6-6) e (6-7), sendo usadas para o cálculo das perdas de condução destes dispositivos. As equações (6-8), (6-9) e (6-10) representam respectivamente a energia perdida em uma comutação de entrada em condução, de bloqueio e de recuperação reversa do diodo. Para o projeto térmico faz-se uso da resistência térmica entre junção e o encapsulamento, que para o IGBT é igual a 0,057 K/W e para o diodo é igual a 0,11 K/W. Também é necessária a resistência térmica entre o encapsulamento do módulo e o dissipador que é igual a 0,049 K/W.

$$V_{ceTz} = -1,569 \cdot 10^{-5} \cdot I_l(\theta)^2 + 0,01936 \cdot I_l(\theta) + 1,141 \quad (V) \quad (6-6)$$

$$V_{FZ} = -9,624 \cdot 10^{-6} \cdot I_l(\theta)^2 + 0,01155 \cdot I_l(\theta) + 0,8889 \quad (\text{V}) \quad (6-7)$$

$$E_{on_{FZ}} = \left(168,9 \cdot e^{(0,004607 \cdot I_l(\theta))} - 160,2 \cdot e^{(-0,005317 \cdot I_l(\theta))} \right) \cdot 10^{-3} \quad (\text{mJ}) \quad (6-8)$$

$$E_{off_{FZ}} = \left(918 \cdot e^{(0,0003468 \cdot I_l(\theta))} - 901,1 \cdot e^{(-0,001078 \cdot I_l(\theta))} \right) \cdot 10^{-3} \quad (\text{mJ}) \quad (6-9)$$

$$E_{rec_{FZ}} = \left(236,8 \cdot e^{(0,0007851 \cdot I_l(\theta))} - 250,2 \cdot e^{(-0,01312 \cdot I_l(\theta))} \right) \cdot 10^{-3} \quad (\text{mJ}) \quad (6-10)$$

6.3.a.ii) GTO DG306AE25 e diodo DSF454

As equações necessárias para o cálculo das perdas no GTO DG306AE25 e no diodo DSF454 fabricados pela Dynex são apresentadas nesta subseção. A queda de tensão quando uma corrente atravessa o GTO e o diodo são respectivamente dadas por (6-11) e (6-12). As equações (6-13), (6-14) e (6-15) representam respectivamente a energia perdida em uma comutação de entrada em condução, de bloqueio e de recuperação reversa do diodo. Para o projeto térmico faz-se uso das resistências térmicas entre junção e o encapsulamento e entre o encapsulamento e o dissipador, para o GTO são respectivamente iguais a 0,12 K/W e 0,018K/W, e para o diodo são respectivamente iguais a 0,133 K/W e 0,04K/W.

$$v_{TM_{DG}} = 0,1406 \cdot I_l(\theta)^{0,4734} - 0,002779 \quad (\text{V}) \quad (6-11)$$

$$v_{F_{DSF}} = 1,323 \cdot e^{(0,000695 \cdot I_l(\theta))} - 0,6014 \cdot e^{(-0,006274 \cdot I_l(\theta))} \quad (\text{V}) \quad (6-12)$$

$$E_{on_{DG}} = \left(-0,0002364 \cdot I_l(\theta)^2 + 0,7082 \cdot I_l(\theta) + 181,5 \right) \cdot 10^{-3} \quad (\text{mJ}) \quad (6-13)$$

$$E_{off_{DG}} = \left(-0,001329 \cdot I_l(\theta)^2 + 2,645 \cdot I_l(\theta) - 96 \right) \cdot 10^{-3} \quad (\text{mJ}) \quad (6-14)$$

$$E_{rec_{DSF}} = 0,204 \cdot I_l(\theta) \quad (\text{mJ}) \quad (6-15)$$

6.4. Resultados da comparação

A análise comparativa inicia buscando as frequências de comutação na qual cada conjunto modulação e semiconductor irá apresentar eficiência de 99%, com exceção da modulação em baixa frequência. Para obter estas frequências, realizaram-se simulações variando-se a frequência de comutação para cada conjunto modulação e semiconductor. Estas frequências podem ser verificadas na Tabela 6-3.

Tabela 6-3. Frequência de comutação para cada modulação e conjunto de semicondutores

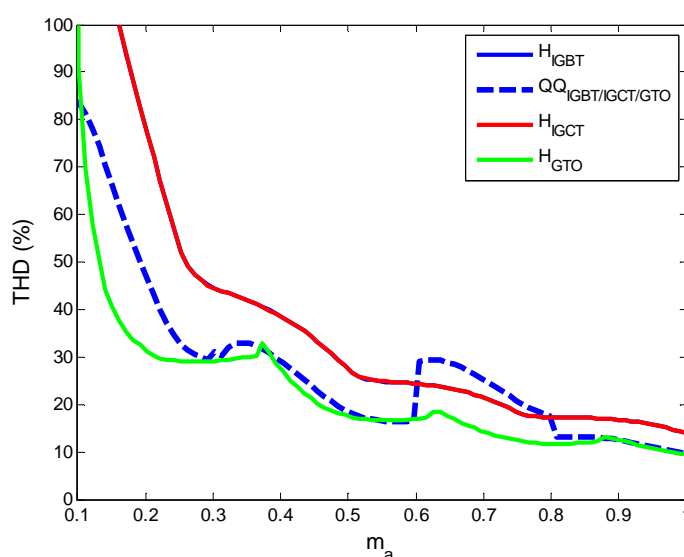
Semicondutor	FF200R33KF2C	5SHX 08F4510	DG306AE25/DSF454
Modulação	BSM200GB170DLC	BSM200GB170DLC	BSM200GB170DLC
H	5940-180-60 Hz	7140-180-60 Hz	120-180-60 Hz
QQ	60 Hz	60 Hz	60 Hz

Nesta seção são apresentados todos os resultados das comparações desenvolvidas. Estes resultados foram obtidos utilizando as frequências de comutação apresentadas acima para cada conjunto técnica de modulação e dispositivo semicondutor. Inicialmente são apresentando os resultados em toda a faixa de operação do inversor. Num segundo momento são apresentados os resultados considerando o ponto nominal de operação.

6.4.a) Toda faixa de operação

Para todas as análises desta seção considera-se o índice de modulação em amplitude variando de 0,1 a 1, ou seja, em toda faixa de operação do conversor.

A variação da taxa de distorção harmônica da tensão de fase do inversor 1-1-2 é apresentada na Figura 6-8. Em toda a faixa de operação do inversor a modulação híbrida com GTO apresentou a menor taxa de distorção harmônica na tensão de fase. A modulação híbrida operando em alta frequência foi a que apresentou o pior desempenho. As curvas da modulação híbrida para IGCT e IGBT encontram-se sobrepostas.

**Figura 6-8. Variação da THD da tensão de fase do inversor 1-1-2**

A variação da taxa de distorção harmônica da tensão de linha do inversor 1-1-2 é exposta na Figura 6-9. A THD da tensão de linha para modulação híbrida independente da frequência de comutação, apresenta valores semelhantes para índices de modulação em amplitude entre 0,3 e 1.

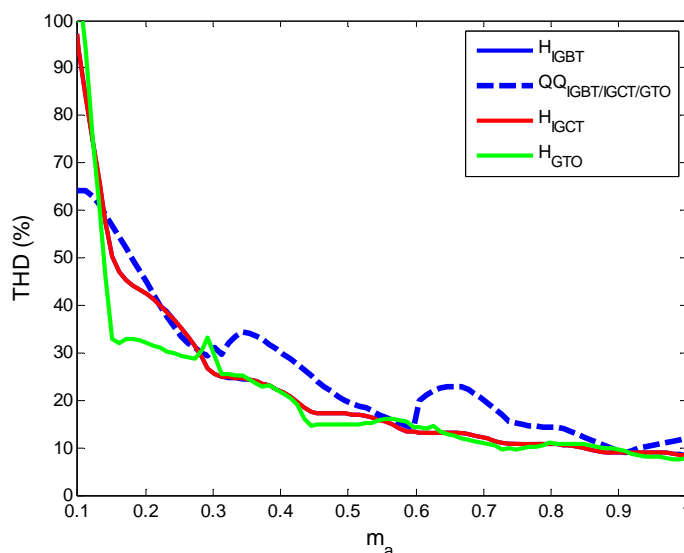


Figura 6-9. Variação da THD da tensão de linha do inversor 1-1-2

A variação do fator de distorção de primeira ordem para tensão de fase e de linha do inversor 1-1-2 pode ser verificada respectivamente na Figura 6-10 e Figura 6-11. Tanto na tensão de fase como na tensão de linha o DF1 da modulação QQ e da modulação híbrida com GTO apresentaram os piores desempenhos em toda faixa de operação do inversor devido às harmônicas de baixa frequência. Mesmo comportamento é observado na variação do fator de distorção de segunda ordem, apresentado na Figura 6-12 (a) e (b).

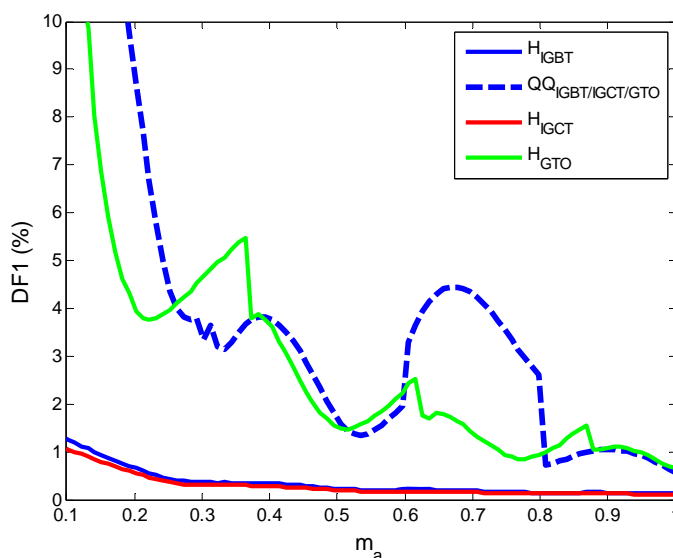


Figura 6-10. Variação do DF1 da tensão de fase do inversor 1-1-2

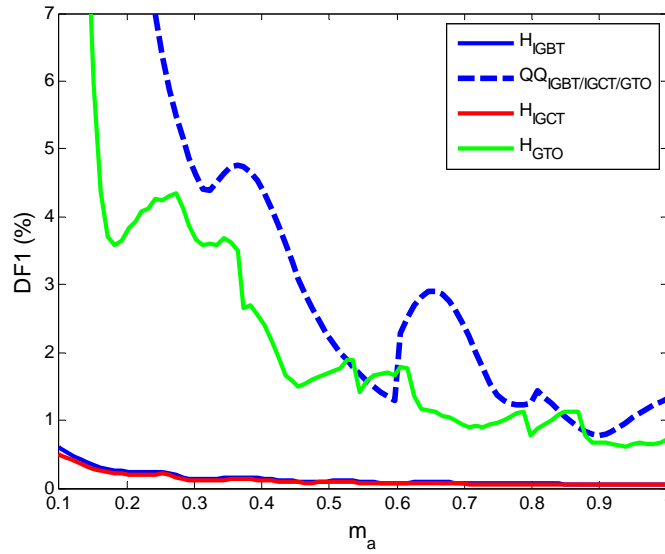


Figura 6-11. Variação do DF1 da tensão de linha do inversor 1-1-2

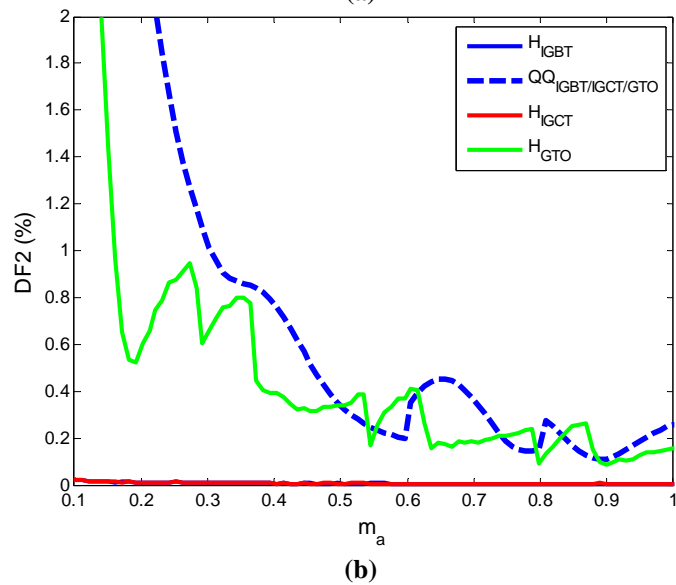
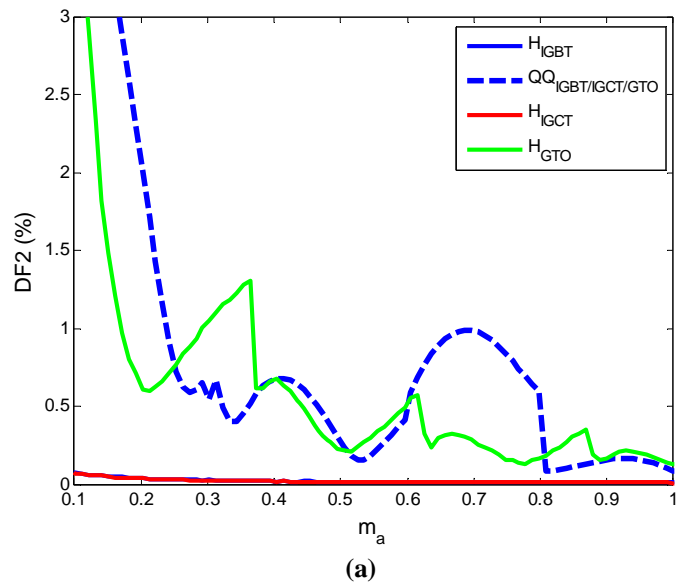


Figura 6-12. Variação do DF2 da tensão de: (a) fase; (b) linha;

A variação da tensão de modo comum do inversor 1-1-2 pode ser verificada na Figura 6-13. Para valores do índice de modulação em amplitude entre 0,1 e 0,63 e de 0,9 a 1 o melhor resultado é verificado com a modulação quase-quadrada. Entre os índices de modulação em amplitude de 0,6 e 0,9 os melhores resultados são obtidos com a modulação híbrida com IGCT. Para quase toda faixa de operação a modulação híbrida com GTO foi a que apresentou pior desempenho.

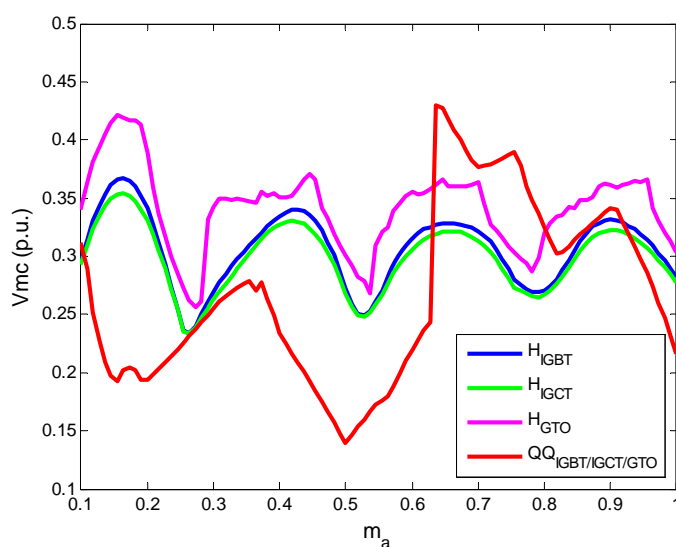


Figura 6-13. Variação da tensão de modo comum do inversor 1-1-2

A variação das perdas em uma fase do inversor 1-1-2 para cada conjunto modulação e dispositivo semiconductor pode ser verificada na Figura 6-14. Os degraus de aumento de perdas verificados nos índices de modulação em amplitude de 0,5 para modulação híbrida e 0,6 para modulação quase-quadrada ocorrem quando a célula 3 começa a gerar o nível positivo e negativo e não somente zero. No conjunto que se emprega GTO, verifica-se um aumento expressivo nas perdas, motivado pela elevada perda de recuperação reversa apresentada pelo diodo utilizado em antiparalelo (recomendado pelo fabricante). O sistema híbrido usando apenas IGBTs é o que apresenta as menores perdas para índices de modulação superiores a 0,5 para modulação híbrida e 0,6 para modulação quase-quadrada

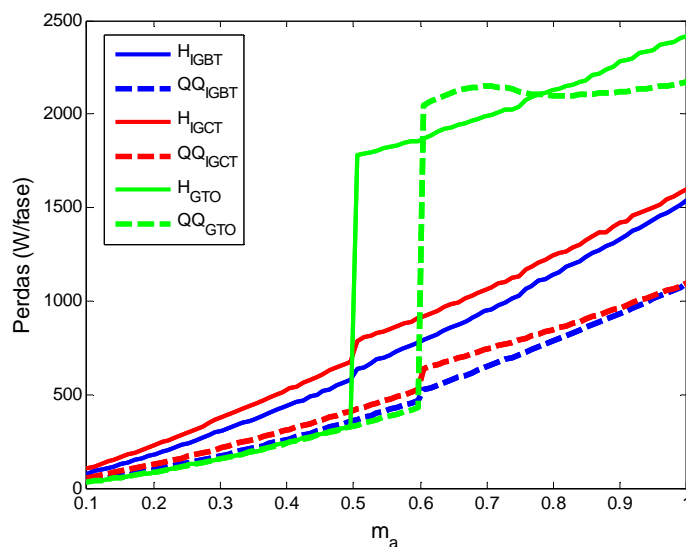


Figura 6-14. Variação das perdas do inversor 1-1-2

6.4.b) Condição nominal de operação

Nesta seção são apresentados os resultados de todos os índices de desempenho para o ponto nominal de operação, ponto para o qual o inversor foi projetado. Inicia-se apresentando o espectro harmônico das tensões de fase e de linha do inversor 1-1-2. Na sequência é apresentada a distribuição das perdas nos dispositivos semicondutores, bem como a distribuição do volume do dissipador. Por fim, é apresentada uma tabela que contém todos os índices de desempenho analisados.

A Figura 6.15 apresenta o espectro harmônico da tensão de fase para cada conjunto modulação e dispositivos semicondutor. A modulação híbrida apresenta a harmônica mais significativa na frequência de comutação da célula de potência mais baixa, em m_f igual a 99 para o inversor com IGBT/IGBT e 119 para o inversor com IGCT/IGBT. A harmônica mais significativa da modulação híbrida com IGCT/IGBT não aparece no gráfico, pois ele foi limitado à centésima harmônica. A frequência de comutação da célula 1 para modulação híbrida com GTO é igual a 1, com isto a forma de onda gerada também é em baixa frequência. Assim, esta modulação e a modulação para geração de formas de onda quase-quadradas apresentam harmônicas de baixa frequência, o que leva os DF1 e DF2 destas modulações a apresentar valores mais elevados do que nas demais.

A Figura 6.16 exibe o espectro harmônico da tensão de linha para cada conjunto modulação e semicondutor. A harmônica mais significativa que aparece na frequência de comutação na tensão de fase é anulada na tensão de linha. Os sistemas que operam em

baixa frequência apresentam harmônicas de baixa ordem com amplitudes superiores às verificadas nas tensões de fase.

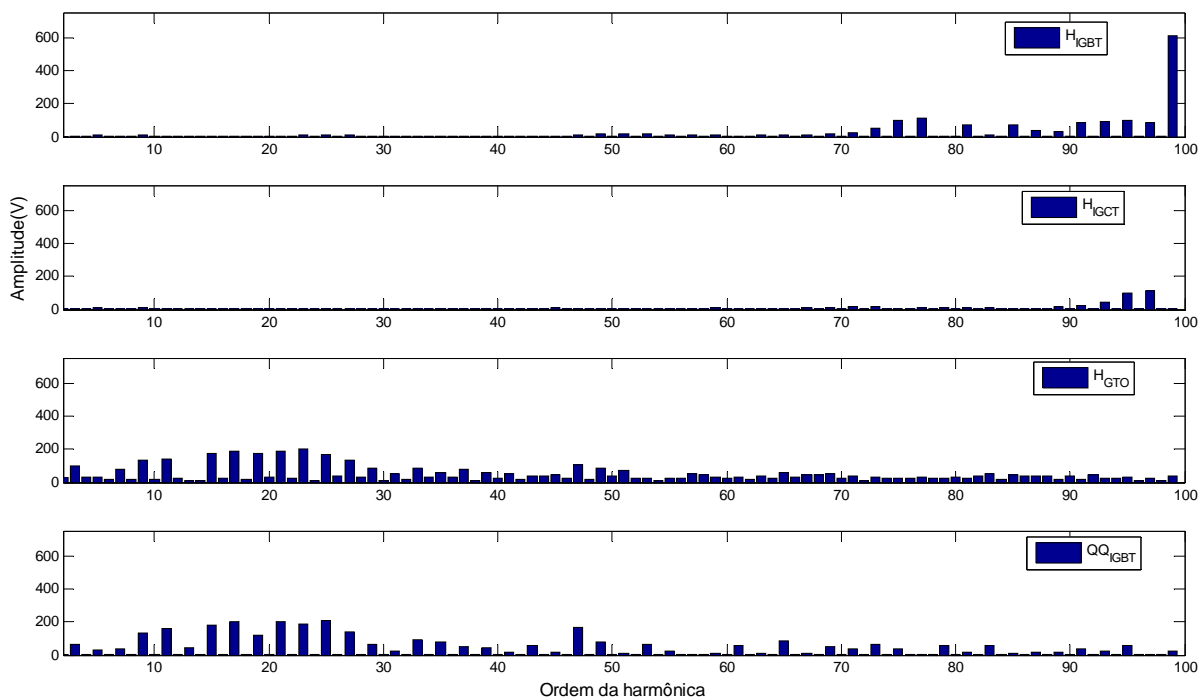


Figura 6.15. Espectro harmônico da tensão de fase do inversor 1-1-2

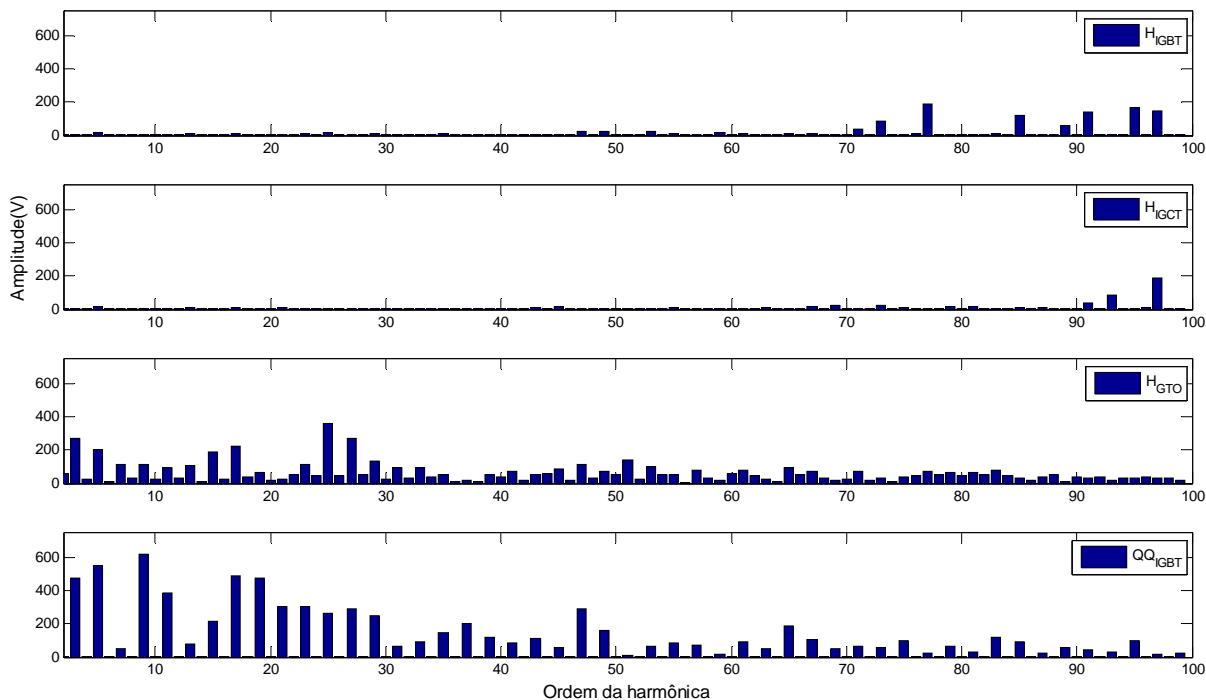


Figura 6.16. Espectro harmônico da tensão de linha do inversor 1-1-2

A distribuição das perdas de potência e do volume do dissipador no inversor 1-1-2 para modulação híbrida pode ser verificada na Figura 6.17. Neste inversor com a modulação

híbrida as menores perdas ocorrem na célula 2, que comuta em 180 Hz. Ela possui as menores perdas, pois as perdas de condução e comutação do IGBT empregado nela são menores do que as perdas dos dispositivos empregados com a célula 3 que comuta em 60 Hz. A célula 1 apresenta as maiores perdas do inversor, pois é a única que comuta em alta frequência, portanto as perdas mais significativas desta célula são as de comutação.

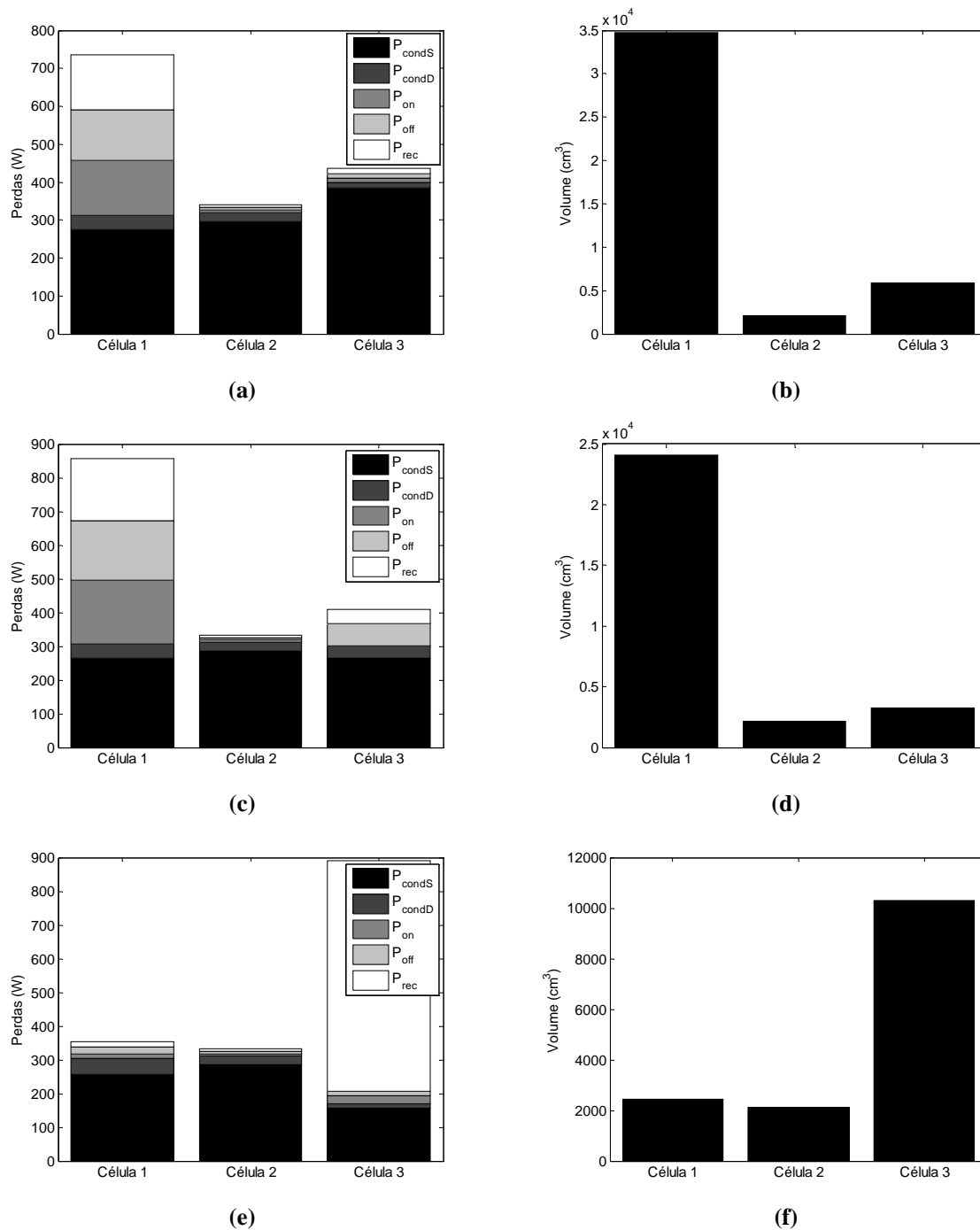


Figura 6.17. Distribuição das perdas e do volume do dissipador no inversor 1-1-2 com modulação Híbrida: (a-b) IGBT; (c-d) IGCT; (e-f) GTO.

A distribuição das perdas de potência e do volume do dissipador no inversor 1-1-2 para modulação quase-quadrada pode ser verificada na Figura 6.18. As maiores perdas com esta modulação ocorrem na célula 3. O motivo para isto é que os dispositivos semicondutores empregados para esta célula, IGBT, IGCT ou GTO, apresentam perdas de condução ou comutação maiores do que a do IGBT empregado nas células 1 e 2.

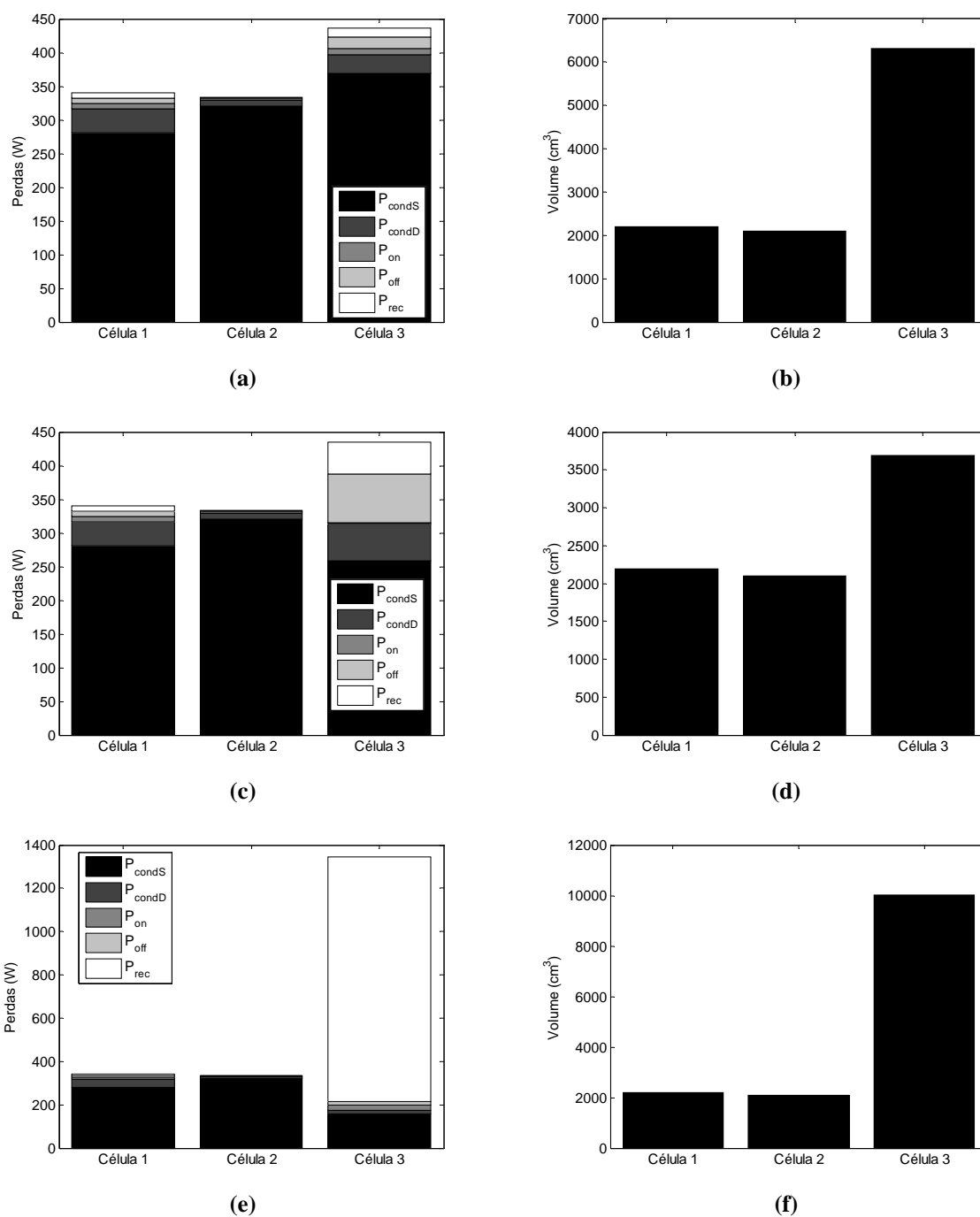


Figura 6.18. Distribuição das perdas e do volume do dissipador no inversor 1-1-2 com modulação QQ: (a-b) IGBT; (c-d) IGCT; (e-f) GTO.

A Tabela 2-2 sumariza os resultados obtidos com a modulação híbrida aplicada ao inversor 1-1-2 para o ponto nominal de operação. Esta modulação associada à estrutura híbrida, na qual as células de baixa potência utilizam IGBT e a célula de maior potência emprega IGCT apresenta o maior número de características desejáveis. Apresenta a possibilidade de ter a célula de menor potência comutando numa frequência mais elevada que nas estruturas com IGBT e GTO, o que garante que ela apresente os menores valores nos DF1 e DF2 nas tensões de fase e de linha. A estrutura que emprega GTO na célula de maior potência apresenta perdas elevadas, fator que obriga a célula de menor potência a operar em 60 Hz para não penalizar ainda mais o rendimento do inversor. Contudo, a THD das tensões de fase e de linha fica abaixo do valor exigido por norma, desta forma este sistema poderia ser empregado sem a adição de filtro de saída. O sistema utilizando IGBT em todas as células apresenta o maior rendimento.

Tabela 6-4. Compêndio da comparação modulação H para inversor 1-1-2

Semicondutor	IGBT	IGCT	GTO
Frequência de comutação (Hz)	5940-180-60	7140-180-60	60-180-60
THD da tensão de fase (%)	13,47	13,47	9,37
THD da tensão de linha (%)	8,09	8,04	7,35
DF1 da tensão de fase (%)	0,1175	0,0969	0,6089
DF1 da tensão de linha (%)	0,0617	0,0527	0,7142
DF2 da tensão de fase (%)	0,0089	0,006	0,1126
DF2 da tensão de linha (%)	0,0073	0,0063	0,1603
Tensão de modo comum (p.u.)	0,28	0,27	0,30
Perdas totais/fase (W)	1511,8	1555,5	2441,8
Comprimento total do dissipador/fase (cm)	258,23	177,90	89,82
Volume total do dissipador/fase (cm ³)	42751	29452	14871
Rendimento (%)	99,11	99,09	98,65

A Tabela 6-5 apresenta os resultados obtidos com a modulação para síntese de formas de onda quase-quadradas aplicada ao inversor 1-1-2 para o ponto nominal de operação. Com esta modulação todos os índices de desempenho relacionados à forma de onda da tensão de saída apresentam mesmo resultado com todas as tecnologias de dispositivos semicondutores. O semicondutor do tipo IGCT associado a esta modulação garante as menores perdas, o menor comprimento e volume do dissipador e o maior rendimento.

A Tabela 6-6 apresenta um compêndio de todos os índices de desempenho analisados para o conjunto técnica de modulação e dispositivo semicondutor que apresentaram melhor desempenho no ponto nominal de operação do inversor.

Tabela 6-5. Compêndio da comparação modulação QQ para inversor 1-1-2

Configuração	IGBT	IGCT	GTO
Frequência de comutação (Hz)	60-180-60	60-180-60	60-180-60
THD da tensão de fase (%)	9,33	9,33	9,33
THD da tensão de linha (%)	12,4	12,4	12,4
DF1 da tensão de fase (%)	0,5009	0,5009	0,5009
DF1 da tensão de linha (%)	1,35	1,35	1,35
DF2 da tensão de fase (%)	0,0654	0,0654	0,0654
DF2 da tensão de linha (%)	0,268	0,268	0,268
Tensão de modo comum (p.u.)	0,22	0,22	0,22
Perdas totais/fase (W)	1109,2	1108,9	2174,7
Comprimento total do dissipador/fase (cm)	64,02	48,22	86,39
Volume total do dissipador/fase (cm ³)	10599	7983,7	14303
Rendimento (%)	99,34	99,35	98,72

Tabela 6-6. Compêndio da comparação para inversor 1-1-2

Configuração	H/IGCT	QQ/IGCT
Frequência de comutação (Hz)	7140-180-60	60-180-60
THD da tensão de fase (%)	13,47	9,33
THD da tensão de linha (%)	8,04	12,4
DF1 da tensão de fase (%)	0,0969	0,5009
DF1 da tensão de linha (%)	0,0527	1,35
DF2 da tensão de fase (%)	0,006	0,0654
DF2 da tensão de linha (%)	0,0063	0,268
Tensão de modo comum (p.u.)	0,27	0,22
Perdas totais/fase (W)	1555,5	1108,9
Comprimento total do dissipador/fase (cm)	177,90	48,22
Volume total do dissipador/fase (cm ³)	29452	7983,7
Rendimento (%)	99,09	99,35

A modulação híbrida associada com o IGCT garante o maior número de características desejáveis. Apresenta maior frequência de comutação, menor THD na tensão de linha e os menores valores nos fatores de distorção de primeira e segunda ordem. A modulação QQ também associada ao IGCT apresenta menor THD na tensão de fase, menores perdas, menor comprimento e volume do dissipador e maior rendimento.

6.5. Conclusões

Neste capítulo foi apresentada uma comparação para duas técnicas de modulação e três tecnologias de dispositivos semicondutores aplicados ao inversor com células *H-bridge* conectadas em série híbrido assimétrico.

A primeira técnica de modulação analisada foi à modulação híbrida, na qual apenas uma célula opera em alta frequência. Par esta técnica de modulação os melhores resultados foram obtidos com semicondutor do tipo IGCT. Com este conjunto obtiveram-se as maiores frequências de comutação e os menores valores nos fatores de distorção de primeira e segunda ordem das tensões de fase e de linha.

A segunda técnica modulação analisada foi a estratégia para síntese de formas de onda quase-quadradas. Para esta técnica de modulação os melhores resultados também foram obtidos com semicondutor do tipo IGCT. Com este conjunto obtiveram-se as menores perdas, o menor comprimento e volume do dissipador, e a maior eficiência.

Entre estes dois conjuntos, o que empregou a modulação híbrida e o IGCT obteve o melhor desempenho, tendo a maior frequência de comutação a menor THD na tensão de fase e os menores valores no DF1 e DF2.

Capítulo 7

COMPARAÇÃO ENTRE OS INVERSORES NPC, SIMÉTRICO E HÍBRIDO

Nos capítulos 4, 5 e 6 foram feitas análises comparativas entre técnicas de modulação e tecnologias de dispositivos semicondutores para apontar o conjunto que apresentasse maior número de características vantajosas para cada topologia de inversor multinível. Estes conjuntos, modulação + semicondutor, que apresentaram melhor desempenho para cada topologia de inversor multinível são comparados neste Capítulo para realizar o apontamento do sistema que apresenta mais fatores positivos para uma dada aplicação. Na seção 7.1 são recapitulados os semicondutores empregados com cada topologia, à estratégia de modulação e a frequência de comutação utilizada. Na seção 7.2 são apresentados os resultados para toda faixa de operação dos inversores e na seção 7.3 para o ponto nominal de operação. Na seção 7.4 são expostas as principais conclusões deste capítulo.

7.1. Topologia, modulação e semicondutores.

A Tabela 7-1 sintetiza os principais dados relativos a cada topologia de inversor multinível que foram obtidos nos capítulos 4, 5 e 6 e que serão empregados na comparação entre as três topologias analisadas nesta tese.

Tabela 7-1. Sumário das topologias, técnicas de modulação e semicondutores

Topologia	NPC	1-1-1-1	1-1-2
Modulação	Quase-quadrada	Quase-quadrada	Híbrida
Frequência de comutação	60 Hz	60 Hz	7140-180-60Hz
Tecnologia do semicondutor	IGCT 5SHX 06F6010 Diodo 5SDF 02D6004	IGBT BSM200GB170DLC	IGBT BSM200GB170DLC IGCT 5SHX 08F4510

7.2. Resultados da comparação

Nesta seção são apresentados os resultados para toda faixa de operação dos inversores multiníveis ($0,1 < m_a < 1$) e para o ponto nominal de operação ($m_a = 1$).

7.2.a) Toda faixa de operação

A variação da taxa de distorção harmônica da tensão de fase dos inversores pode ser verificada na Figura 7.1. A modulação para geração de formas de onda quase quadrada associada à topologia 1-1-1-1 apresenta melhor desempenho em toda faixa de operação dos inversores, seguida da modulação híbrida para topologia 1-1-2. O pior desempenho é verificado pelo inversor NPC com a modulação para geração de formas de onda quase-quadradas.

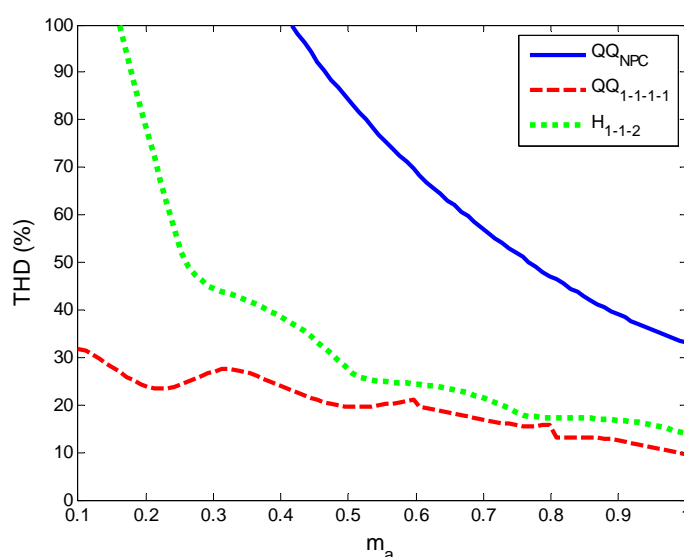


Figura 7.1. Variação da THD da tensão de fase

A variação da taxa de distorção harmônica da tensão de linha dos inversores pode ser verificada na Figura 7.2. Para índices de modulação em amplitude entre 0,4 e 1 os resultados da THD da modulação QQ para o inversor 1-1-1-1 e da modulação híbrida para o inversor 1-1-2 apresentam resultados semelhantes, sendo aproximadamente 3 vezes menor do que o resultado obtido com modulação QQ com o inversor NPC.

A variação do fator de distorção de primeira ordem da tensão de fase pode ser verificada na Figura 7.3. O melhor desempenho é observado para o inversor 1-1-2 com modulação híbrida cujo resultado é aproximadamente 0,1 em toda faixa de operação, seguido do inversor 1-1-1-1 com modulação para síntese de formas de onda quase-quadradas,

apresentando valores de 5 a 55 vezes superiores ao da topologia 1-1-2. O pior desempenho é verificado com o inversor NPC com modulação QQ, apresentando valores 45 vezes superiores ao da topologia 1-1-2.

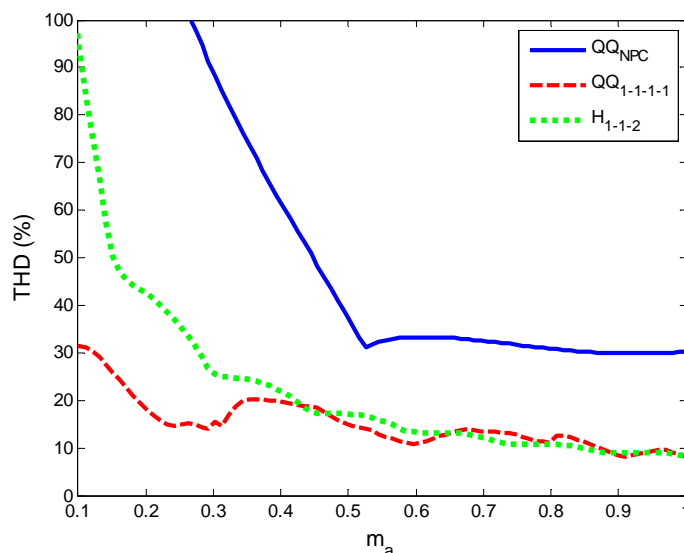


Figura 7.2. Variação da THD da tensão de linha

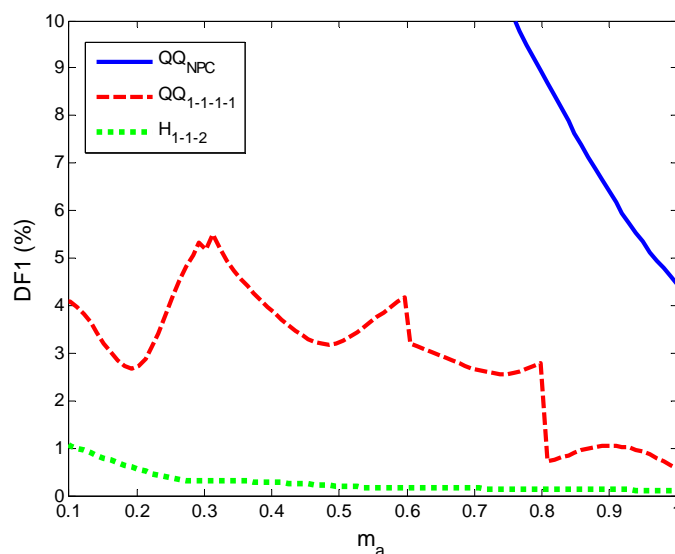


Figura 7.3. Variação do DF1 da tensão de fase

A variação do fator de distorção de primeira ordem da tensão de linha pode ser verificada na Figura 7.4. O melhor desempenho é observado para o inversor 1-1-2 com modulação híbrida cujo resultado é aproximadamente 0,05 em toda faixa de operação, seguido do inversor 1-1-1-1 com modulação QQ, que tem valores de 7 a 80 vezes superiores ao da topologia 1-1-2. O pior desempenho é verificado com o inversor NPC com modulação QQ, apresentando valores 70 vezes superiores ao da topologia 1-1-2. Estes dados indicam que

as indutâncias do motor atenuaram com menos eficiência o sinal PWM fornecido pelos inversor 1-1-1-1 e NPC.

A variação do fator de distorção de segunda ordem da tensão de fase e de linha pode ser verificada na Figura 7.5 e Figura 7.6, respectivamente. O melhor desempenho é observado para o inversor 1-1-2 com modulação híbrida, seguido do inversor 1-1-1-1 com modulação QQ e do inversor NPC também com modulação QQ. Estes dados indicam que se for empregado um filtro de segunda ordem na saída dos inversores, o inversor NPC terá o filtro com maior peso, volume e custo, enquanto o inversor 1-1-2 terá o filtro mais leve, com menor volume e custo.

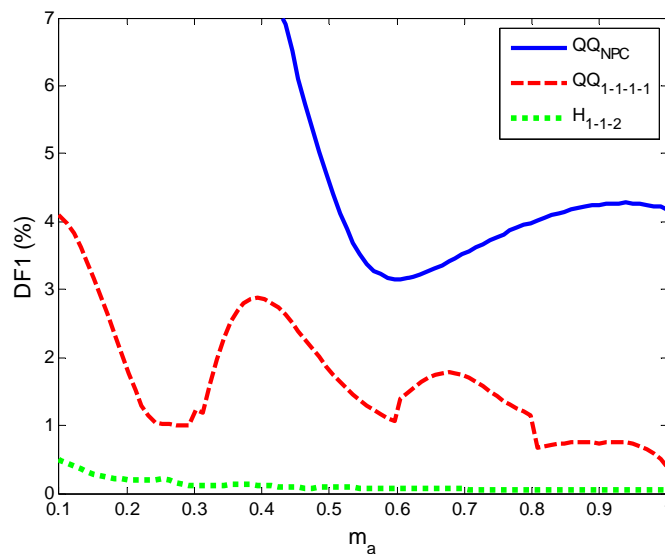


Figura 7.4. Variação do DF1 da tensão de linha

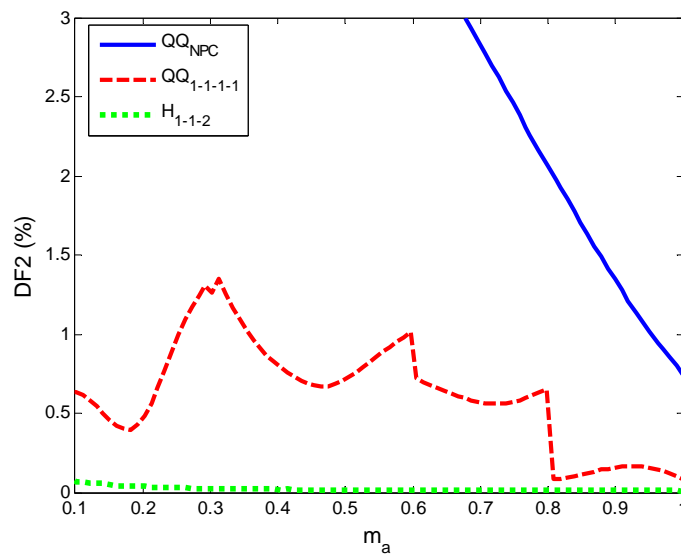


Figura 7.5. Variação do DF2 da tensão de fase

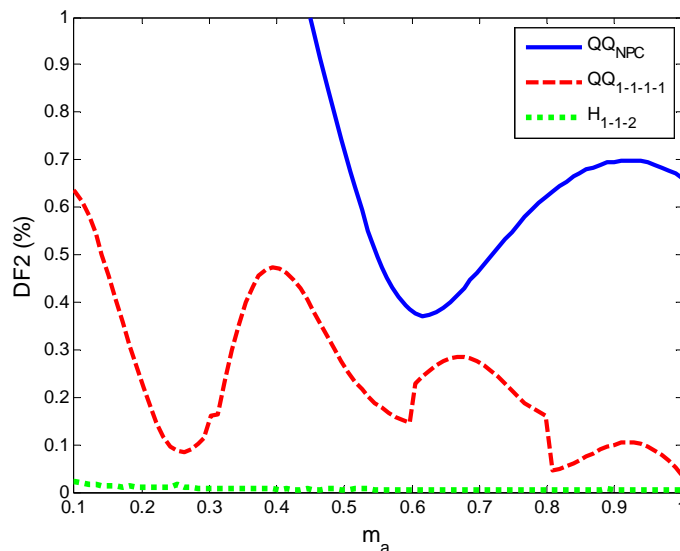


Figura 7.6. Variação do DF2 da tensão de linha

A variação da tensão de modo comum pode ser verificada na Figura 7.7. Para índices de modulação em amplitude entre 0,2 e 0,8 a modulação híbrida para o inversor 1-1-2 apresenta melhor desempenho, em alguns instantes deste intervalo à modulação QQ para inversor 1-1-1-1 exibe valores inferiores aos obtidos com o inversor 1-1-2. O inversor NPC é o que fornece os piores resultados em toda faixa de operação do inversor.

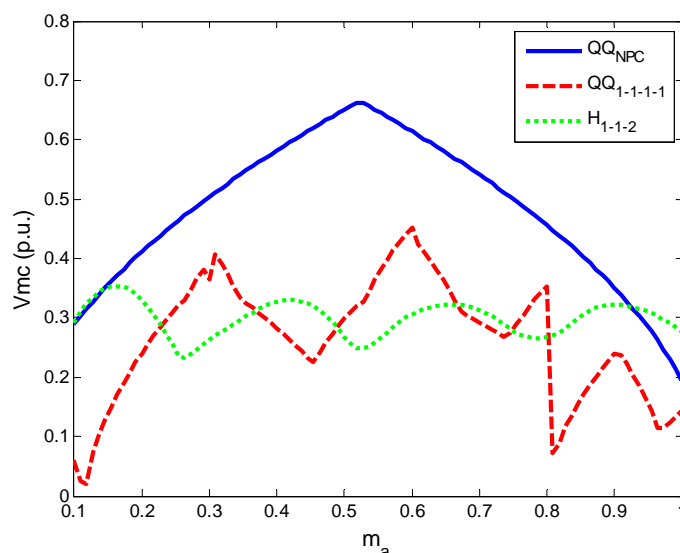


Figura 7.7. Variação da tensão de modo comum

A variação das perdas nos dispositivos semicondutores para os inversores com respectivas modulações pode ser observada na Figura 7.8. A modulação QQ com inversor NPC é a que fornece as menores perdas para índices de modulação em amplitude entre 0,45 e 1. Seguida do inversor 1-1-1-1 também com modulação QQ. Este resultado é obtido porque em

ambas as topologias a frequência de comutação é 60 Hz, enquanto na topologia 1-1-2, cada célula comuta em uma frequência distinta (7140-180-60Hz), sendo que o principal impacto nas perdas está relacionado com a célula 1 que comuta em 7140Hz. A diminuição desta frequência de comutação produziria uma redução significativa nas perdas deste inversor.

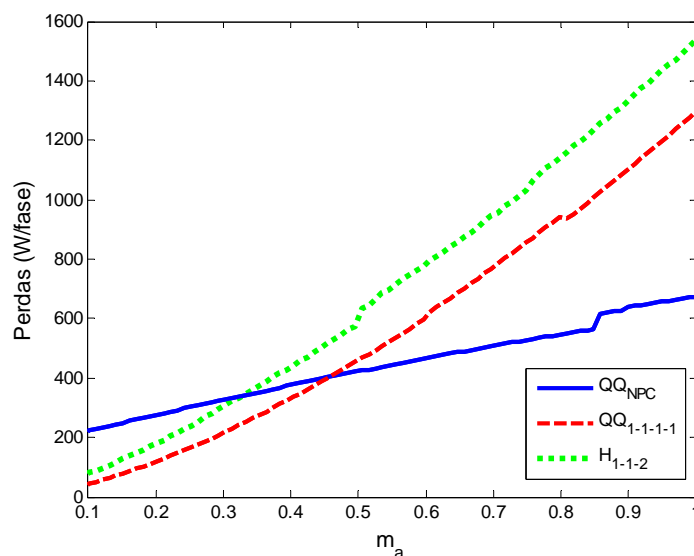


Figura 7.8. Variação das perdas totais

7.2.b) Condição nominal de operação

Nesta seção são fornecidos os resultados da comparação para o ponto nominal de operação dos inversores, onde $m_a = 1$.

A Figura 7.9 apresenta o espectro harmônico da tensão de fase dos três inversores analisados. Tanto o inversor 1-1-1-1 como o inversor NPC têm os dispositivos semicondutores comandados por uma modulação para síntese de formas de onda quase-quadradas, onde a frequência de comutação é 60 Hz. Esta baixa frequência de comutação faz com que existam harmônicas de baixa frequência. Esta modulação garante somente harmônicas ímpares. Na modulação híbrida para o inversor 1-1-2 o sinal de saída está modulado em 7140 Hz, mesma frequência de comutação da célula de menor potência que emprega modulação PD, portanto, nesta frequência aparecerá a harmônica mais significativa para esta modulação, contudo ela não é verificada no gráfico, uma vez que foi exibida somente até a centésima harmônica.

Na Figura 7.10 é exibido o espectro harmônico da tensão de linha. Para os inversores NPC e 1-1-1-1, algumas harmônicas presentes no espectro da tensão de fase foram

canceladas, contudo as que permaneceram apresentam valores mais elevados. Na topologia 1-1-2 a harmônica mais significativa foi eliminada permanecendo apenas bandas laterais em torno da frequência de comutação.

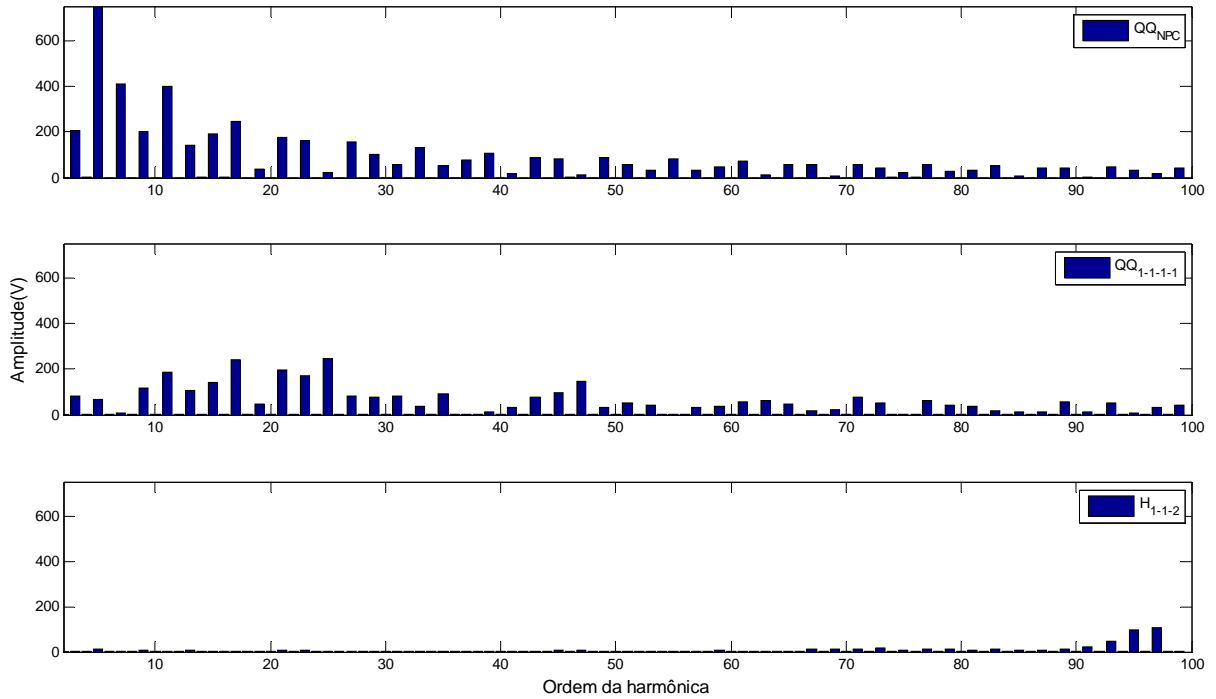


Figura 7.9. Espectro harmônico da tensão de fase

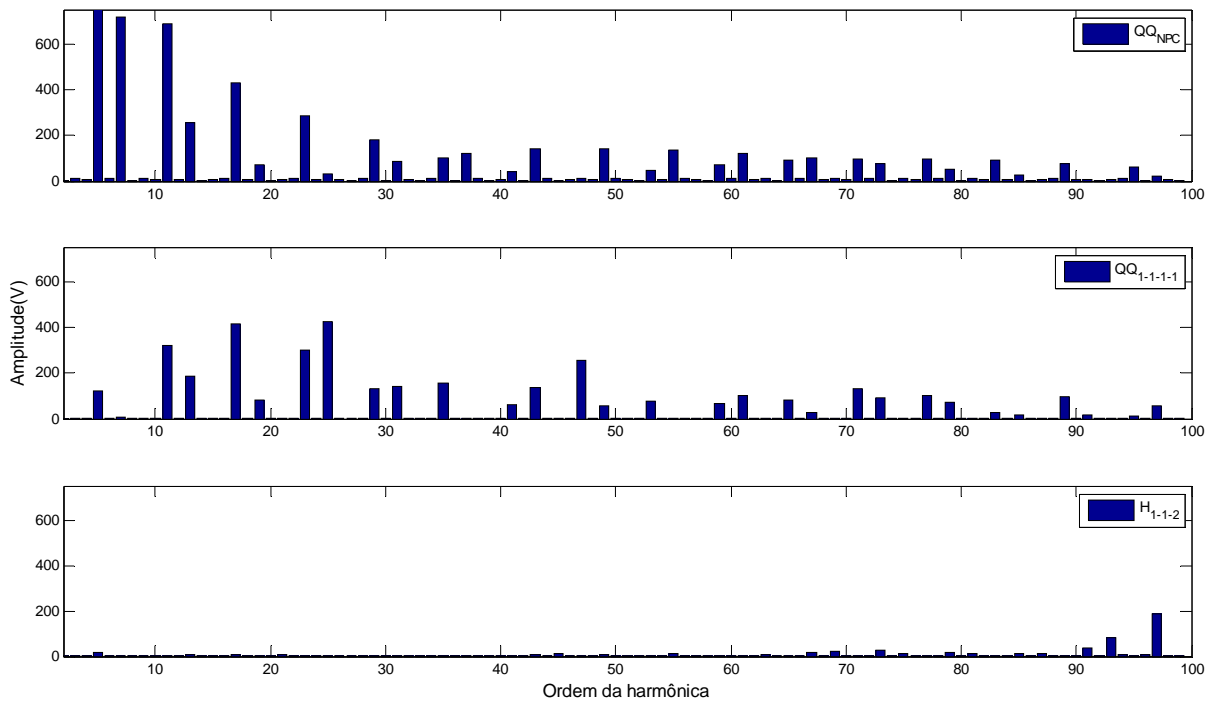


Figura 7.10. Espectro harmônico da tensão de linha

As perdas e o volume do dissipador para as três topologias de inversores multiníveis são exibidas na Figura 7.11. O inversor NPC, mesmo utilizando comutação em baixa frequência apresenta as perdas concentradas nas chaves SW1 e SW4, o que conduz a um maior volume do dissipador associado a estes dispositivos. No inversor 1-1-1-1 todas as células apresentam perdas similares, tendo uma distribuição uniforme no volume do dissipador entre as células *H-bridge*. O inversor 1-1-2 tem suas perdas concentradas na célula 1, porque está é a única que comuta em alta frequência.

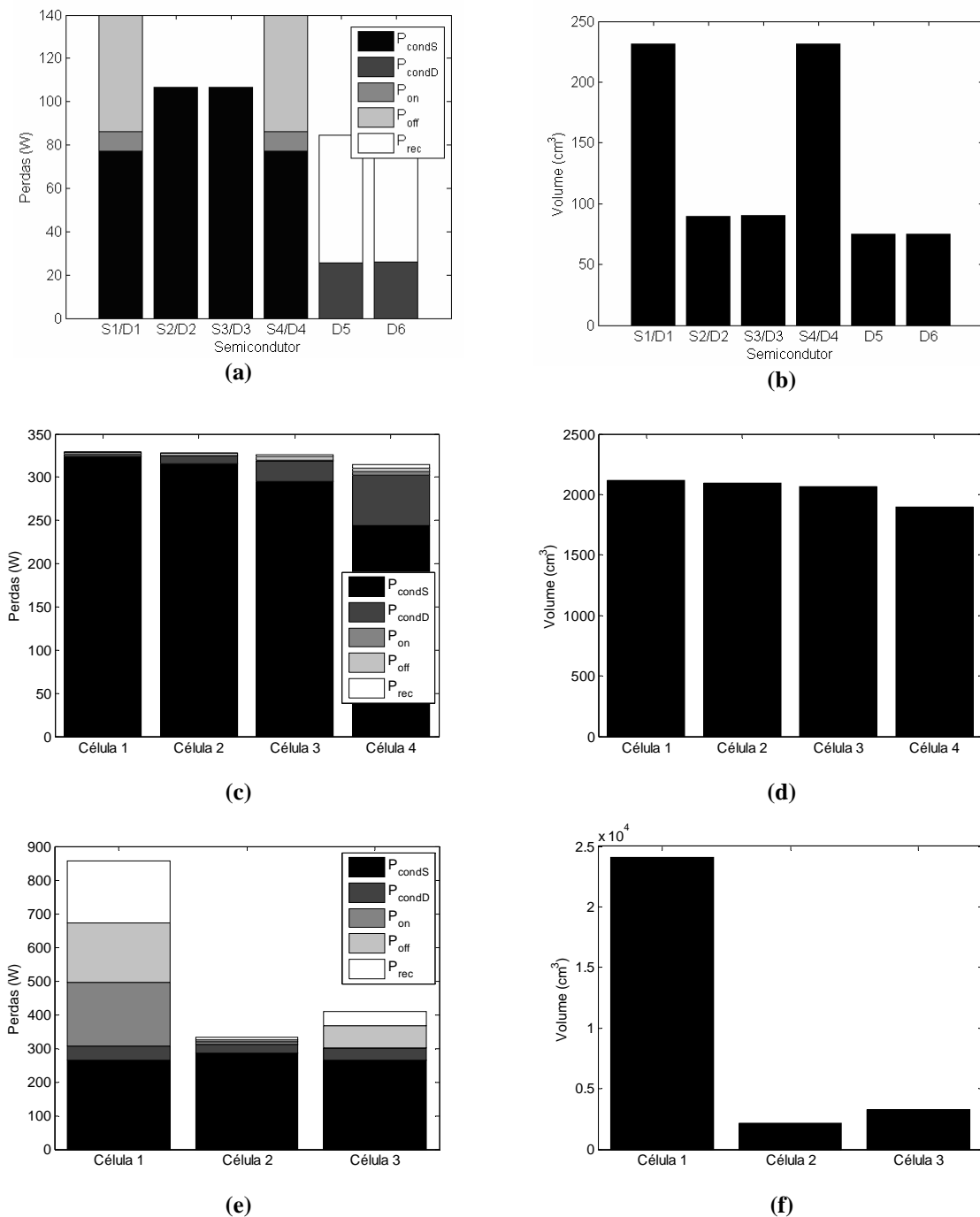


Figura 7.11. Distribuição das perdas: (a) NPC; (c) 1-1-1-1; (e) 1-1-2; Distribuição do volume do dissipador: (b) NPC; (d) 1-1-1-1; (d) 1-1-2;

A Tabela 7-2 apresenta os índices de desempenho para o ponto nominal de operação para os sistemas supracitados, onde cada sistema é composto por uma topologia de inversor multinível, uma técnica de modulação e uma tecnologia de dispositivo semiconductor.

Nesta comparação o conjunto inversor NPC com modulação QQ e IGCT apresentou as menores perdas, o maior rendimento, o menor comprimento e volume do dissipador.

O conjunto inversor 1-1-1-1 com modulação QQ e IGBT apresentou os menores valores de THD nas tensões de fase e de linha.

O conjunto inversor 1-1-2 com modulação híbrida e IGBT/IGCT apresentou o maior número de índices favoráveis, tendo a maior frequência de comutação e os menores valores nos fatores de distorção de primeira e segunda ordem das tensões de fase e de linha.

Tabela 7-2. Comparação no ponto nominal de operação entre os sistemas com melhor desempenho

Topologia	NPC	1-1-1-1	1-1-2
Modulação	QQ	QQ	H
Semicondutor	IGCT	IGBT	IGBT/IGCT
Frequência de comutação (Hz)	60	60	7140-180-60
THD da tensão de fase (%)	32,55	9,33	13,47
THD da tensão de linha (%)	30,48	7,58	8,04
DF1 da tensão de fase (%)	4,31	0,4998	0,0969
DF1 da tensão de linha (%)	4,14	0,3359	0,0527
DF2 da tensão de fase (%)	0,71	0,0648	0,006
DF2 da tensão de linha (%)	0,65	0,0251	0,0063
Tensão de modo comum (p.u.)	0,198	0,13	0,27
Perdas totais/fase (W)	676,95	1317,9	1555,5
Comprimento total do dissipador/fase (cm)	4,79	49,36	177,90
Volume total do dissipador/fase (cm ³)	792,75	8170,8	29452
Rendimento (%)	99,60	99,23	99,09

7.3. Conclusões

Neste capítulo foi apresentada a comparação dos três sistemas que apresentaram melhor desempenho nos capítulos 4, 5 e 6. Nesta última análise o sistema formado pelo inversor 1-1-2 com modulação híbrida e IGBT/IGCT apresentou a maior quantidade de

índices favoráveis. Tendo apresentado melhor desempenho em toda faixa de operação em índices como DF1 e DF2, o que garantiria a utilização deste inversor sem a necessidade de uso de um filtro de saída, pois o mesmo atende normas que limitam a THD, [42]. Este inversor poderia ter seu rendimento aumentado e o volume do dissipador reduzido caso seja reduzida a frequência de comutação da célula de menor potência.

O inversor NPC com modulação QQ e IGCT apresentou o maior rendimento, as menores perdas e o menor volume e comprimento do dissipador. Contudo a comutação em baixa frequência associada com menos níveis nas tensões de saída, faz com que ele apresente DF1 e DF2 significativamente superiores ao das topologias 1-1-2 e 1-1-1-1. Este fato permite concluir que ele necessitaria de um grande filtro de saída o que aumentaria o volume e o custo deste inversor.

O inversor 1-1-1-1 com modulação QQ e IGBT apresentou a menor THD na tensão de saída e a menor tensão de modo comum. Embora tenha apresentado DF1 e DF2 superiores aos da topologia 1-1-2, os baixos valores de THD garantem a utilização sem a necessidade de filtro de saída. Também apresentou valores intermediários aos dos inversores NPC e 1-1-2 de rendimento e volume do dissipador, além de garantir um projeto único para todas as células *H-bridge*, garantindo perfeita modularidade e eliminando problemas de logística e linhas de produção.

Capítulo 8

RESULTADOS EXPERIMENTAIS

Objetivando validar as análises teóricas de rendimento e de desempenho harmônico da tensão de fase dos inversores analisados, foi construída uma fase do inversor NPC, do inversor com células *H-bridge* conectadas em série simétrico e uma fase do inversor com células *H-bridge* conectadas em série híbrido assimétrico. Detalhes sobre os protótipos são fornecidos no Apêndice A.

8.1. Resultados experimentais do inversor NPC

As perdas de potência do inversor NPC utilizando modulação PD com frequência de comutação de 720 Hz, são estimadas a partir dos modelos matemáticos do IGBT IRGB15B60KD e do diodo15ETH. As perdas totais apresentadas pelo inversor são iguais a 10,28 W. Considerando que a potência total deste inversor é de 600W o rendimento será igual a 98,28%. A THD da tensão de fase de saída para o inversor NPC com modulação PD e $m_f = 7$ foi apresentada na seção 4, sendo igual a 51,48%.

As figuras Figura 8.1, Figura 8.2 e Figura 8.3 apresentam os resultados experimentais obtidos com o protótipo do inversor NPC. As medições foram realizadas com o Medidor Digital de Potência WT1600 (Yokogawa).

A Figura 8.1 apresenta as medidas de entrada e saída do NPC, onde: U_{rmsX} , I_{rmsX} e P_X representam, respectivamente, a tensão, a corrente e a potência ativa de cada célula X. Os canais 1 e 2 representam as medidas de entrada, enquanto o canal 4 representa as medidas de saída deste inversor. A potência ativa total de entrada do inversor NPC é dada por $P_{\sum A}$, a potência ativa total de saída é dada por $P_{\sum B}$ e o rendimento total do inversor é dado por η .

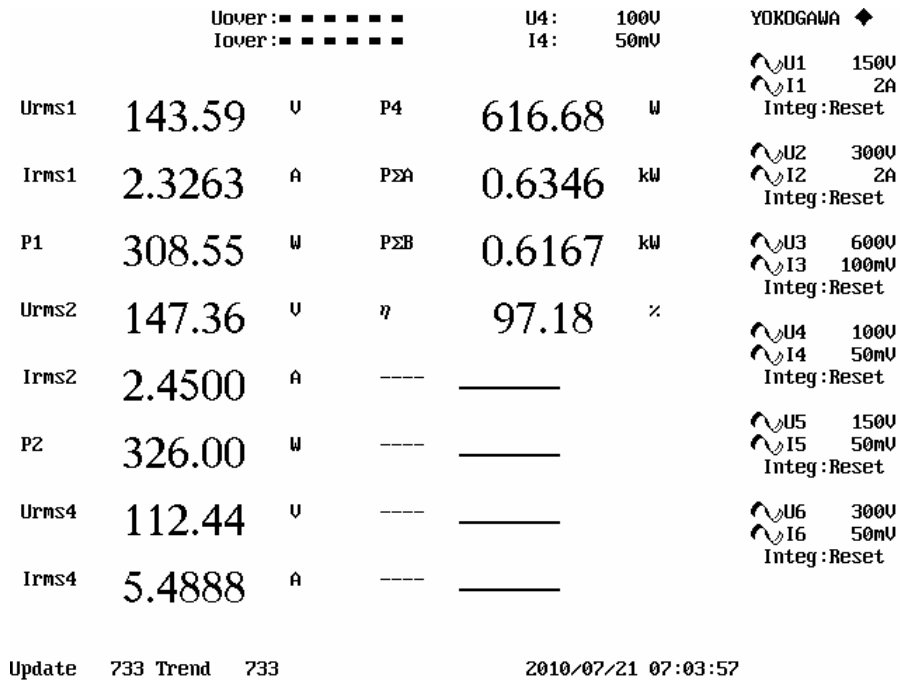


Figura 8.1. Medidas do inversor NPC com modulação PD

A Figura 8.2 apresenta a forma de onda das tensões do barramento CC e da tensão de fase do inversor NPC. A Figura 8.3 mostra a THD da tensão de fase de saída igual a 52,56%.

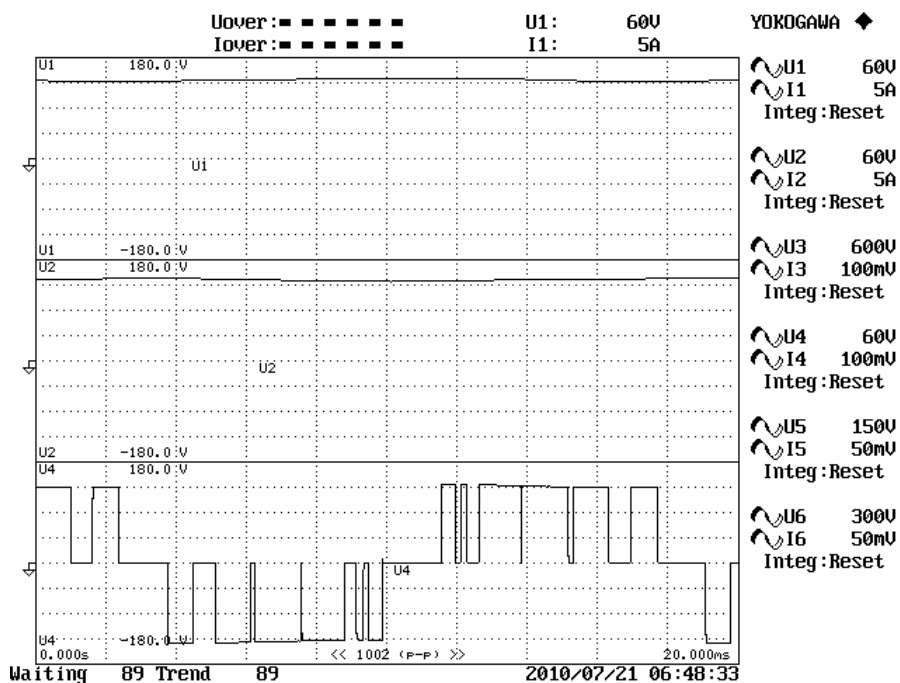


Figura 8.2. Tensão no barramento CC e tensão de saída do inversor NPC com modulação PD

		Uover: ■■■■■■			U4: 150V			YOKOGAWA ◆	
		Iover: ■■■■■■			I4: 100mU				
		***** U 4 List *****			***** U 4 List *****				
		Or.	U[V]	Hdf [%]	Or.	U[V]	Hdf [%]		
PLL	U4		110.97		dc				
Freq	60.455 Hz	1	98.23	100.00	2	0.60	0.61	U1	300V
		3	1.52	1.55	4	2.93	2.98	I1	5A
U4	110.97 V	5	2.73	2.78	6	2.85	2.91	U2	300V
I4	5.466 A	7	7.27	7.40	8	2.78	2.83	I2	5A
P4	60.63mW	9	6.68	6.81	10	10.79	10.99		
S4	60.64mVA	11	31.67	32.24	12	7.81	7.96	U3	600V
Q4	-1.22mvar	13	8.99	9.15	14	3.26	3.32	I3	100mU
λ 4	0.9998	15	10.78	10.97	16	8.40	8.55		
ϕ 4	358.85 °	17	9.97	10.15	18	7.12	7.25		
Uthd4	52.56 %	19	2.12	2.16	20	3.20	3.26	U4	150V

Figura 8.3. THD da tensão de saída do inversor NPC com modulação PD

8.2. Resultados experimentais do inversor 1-1-1-1

As perdas de potência do inversor 1-1-1-1 utilizando modulação QQ, são estimadas a partir dos modelos matemáticos do IGBT IRGB15B60KD. As perdas totais apresentadas pelo inversor são iguais a 41,03 W. Considerando que a potência total deste inversor é de 600W a eficiência será igual a 93,16%. A THD da tensão de fase de saída para o inversor 1-1-1-1 com modulação QQ foi apresentada na seção 5, sendo igual a 9,33%.

As perdas de potência neste inversor são bem mais elevadas do que no inversor NPC, pois as perdas mais significativas do IGBT IRGB15B60KD são relativas à condução, como pode ser visualizado na Figura 8.4.

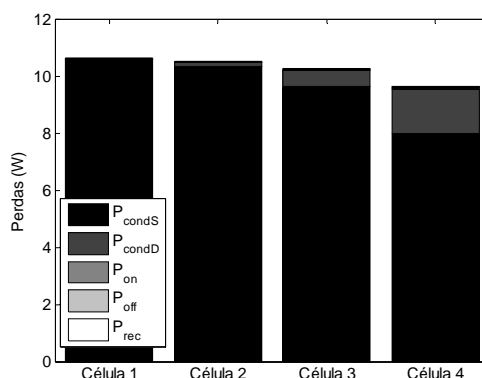


Figura 8.4. Distribuição das perdas no inversor 1-1-1-1 com IGBT IRGB15B60KD

As figuras Figura 8.5, Figura 8.6, Figura 8.7, Figura 8.8 e Figura 8.9 apresentam os resultados experimentais obtidos com o protótipo do inversor 1-1-1-1. As medições foram realizadas com o Medidor Digital de Potência WT1600 (Yokogawa).

A Figura 8.5 apresenta as medidas de entrada do inversor 1-1-1-1, onde: U_{rmsX} , I_{rmsX} e P_X representam, respectivamente, a tensão, a corrente e a potência ativa de cada

célula X. Os canais 1, 2, 3 e 4 representam as medidas de entrada das células 1, 2, 3 e 4 respectivamente. A potência ativa total de entrada é igual à soma das potências ativas fornecidas a cada célula, sendo igual a 634,21 W.

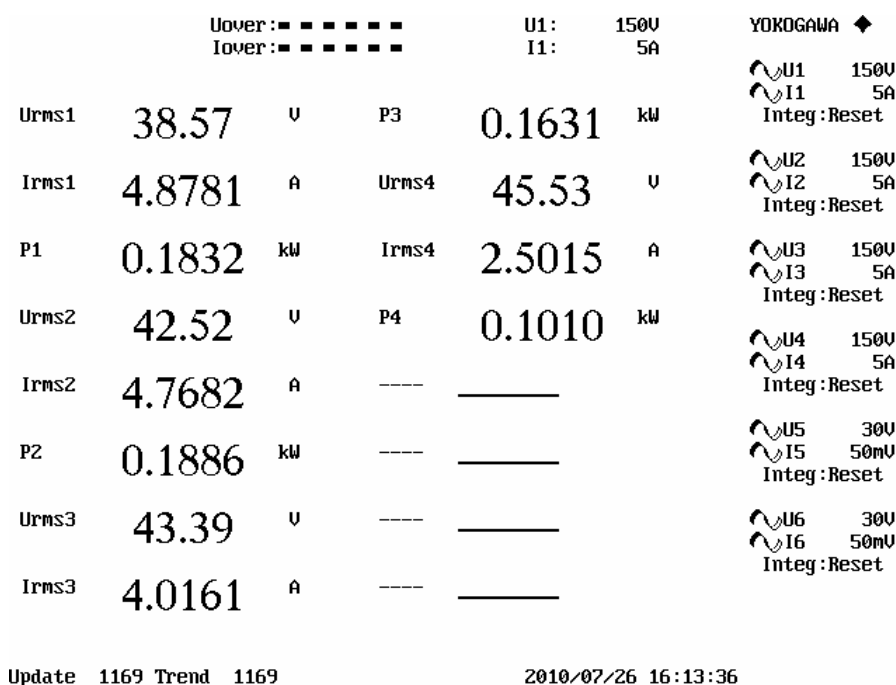


Figura 8.5. Medidas de entrada do inversor 1-1-1 com modulação QQ

A Figura 8.6 apresenta as medidas de saída do inversor 1-1-1-1, onde: UrmsX, IrmsX e PX representam, respectivamente, a tensão, a corrente e a potência ativa de cada célula X. Os canais 3, 4, 5 e 6 representam as medidas de saída das células 1, 2, 3 e 4 respectivamente. A potência ativa total de saída é igual à soma das potências ativas de saída de cada célula *H-bridge*, sendo igual a 589,39 W. Resultando um rendimento de 92,81%.

A Figura 8.7 apresenta as formas de onda das tensões de saída das células 1, 2, 3 e 4 do inversor 1-1-1-1. A Figura 8.8 apresenta as forma de onda da tensão de fase do inversor 1-1-1-1. A Figura 8.9 apresenta a THD da tensão de fase do inversor 1-1-1-1, igual a 11,32%.

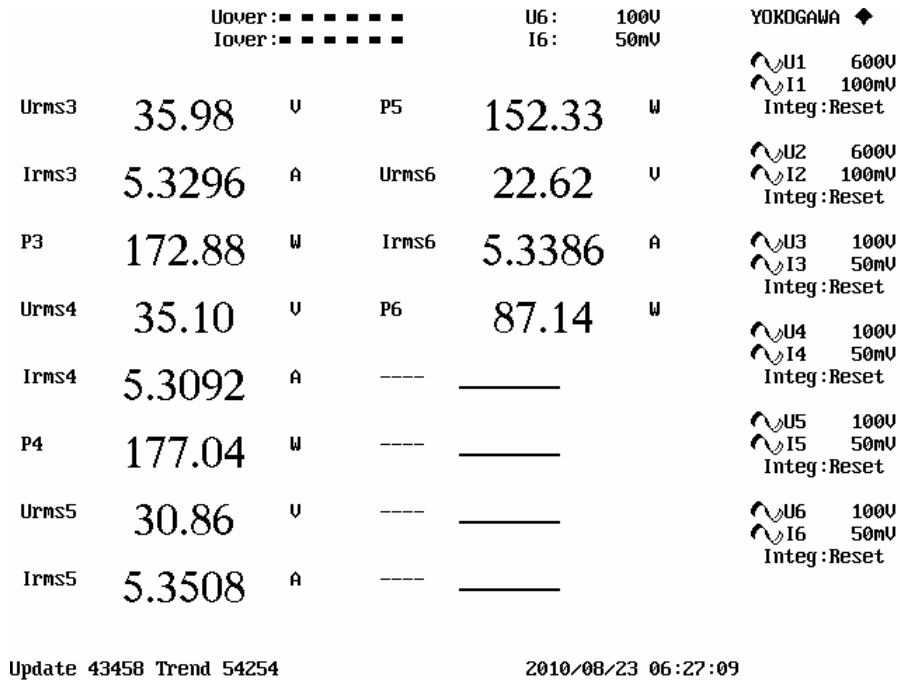


Figura 8.6. Medidas de saída do inversor 1-1-1-1 com modulação QQ

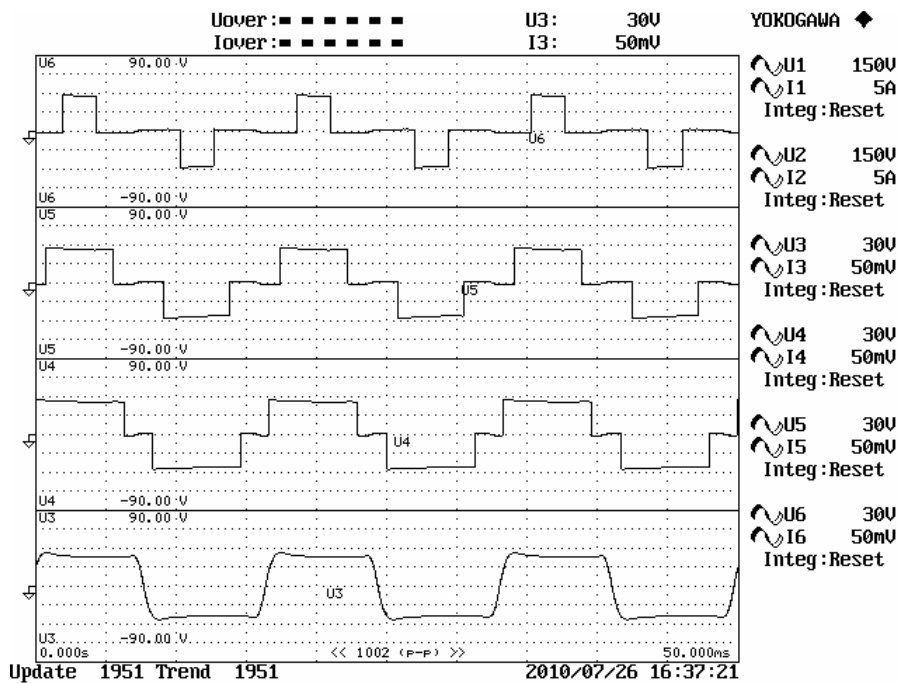


Figura 8.7. Tensões de saída de cada célula H-bridge do inversor 1-1-1-1 com modulação QQ

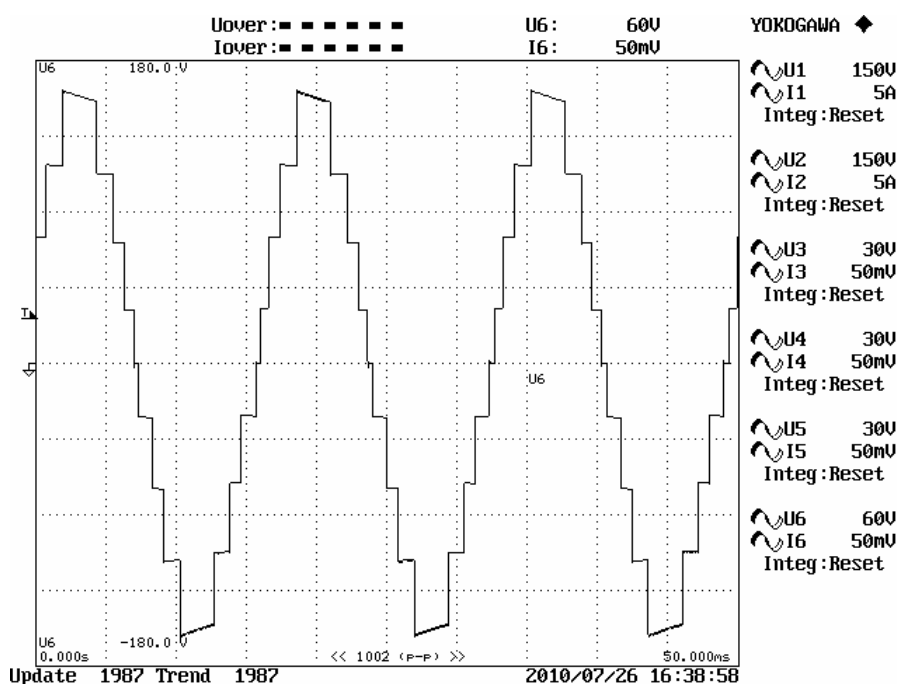


Figura 8.8. Tensão de fase do inversor 1-1-1 com modulação QQ

		Uover: ■■■■■■			U4: 150V			YOKOGAWA ◆	
		Iover: ■■■■■■			I4: 50mV				
		***** U 4 List *****			***** U 4 List *****				
		Or.	UI[V]	Hdf [%]	Or.	UI[V]	Hdf [%]		
PLL	U4		110.34		dc			U1	150V
Freq	60.163 Hz	1	109.64	100.00	2	1.90	1.74	I1	5A
		3	4.42	4.03	4	1.86	1.70	U2	150V
U4	110.34 V	5	1.49	1.36	6	1.79	1.63	I2	5A
I4	5.3423 A	7	0.90	0.82	8	1.65	1.50		
P4	0.5892kW	9	1.14	1.04	10	1.47	1.34	U3	30V
S4	0.5895kVA	11	4.51	4.11	12	1.30	1.18	I3	50mV
Q4	-0.0166kvar	13	1.94	1.77	14	1.10	1.00		
λ 4	0.9996	15	0.43	0.40	16	0.94	0.86	U4	150V
ϕ 4	358.39 °	17	6.05	5.52	18	0.68	0.62		
Uthd4	11.32 %	19	1.69	1.54	20	0.48	0.44		

Figura 8.9. THD da tensão de fase do inversor 1-1-1 com modulação QQ

8.3. Resultados experimentais do inversor 1-1-2

As perdas de potência do inversor 1-1-2 utilizando modulação QQ, são estimadas a partir dos modelos matemáticos do IGBT IRGB15B60KD. As perdas totais apresentadas pelo inversor são iguais a 30,90 W. Considerando que a potência total deste inversor é de 600W a eficiência será igual a 94,85%. A THD da tensão de fase de saída para o inversor 1-1-2 com modulação QQ foi apresentada na seção 6, sendo igual a 9,33%.

As figuras Figura 8.10, Figura 8.11, Figura 8.12 e Figura 8.13 apresentam os resultados experimentais obtidos com o protótipo do inversor 1-1-2. As medições foram realizadas com o Medidor Digital de Potência WT1600 (Yokogawa).

A Figura 8.10 apresenta as medidas de entrada e de saída do inversor 1-1-2, onde: U_{rmsX} , I_{rmsX} e P_X representam, respectivamente, a tensão, a corrente e a potência ativa de cada célula X. Os canais 1, 2, 3 representam as medidas de entrada das células 1, 2, 3, enquanto os canais 4, 5 e 6 representam as medidas de saída destas células. A potência ativa total de entrada do inversor 1-1-2 é dada por $P_{\Sigma A}$, a potência ativa total de saída é dada por $P_{\Sigma B}$ e o rendimento total do inversor é dado por η .

A Figura 8.11 apresenta as formas de onda de saída das células H-bridge 1, 2 e 3. A Figura 8.12 apresenta a forma de onda da tensão de fase do inversor 1-1-2. A Figura 8.13 apresenta a THD da tensão de fase do inversor 1-1-2, igual a 9,61%.

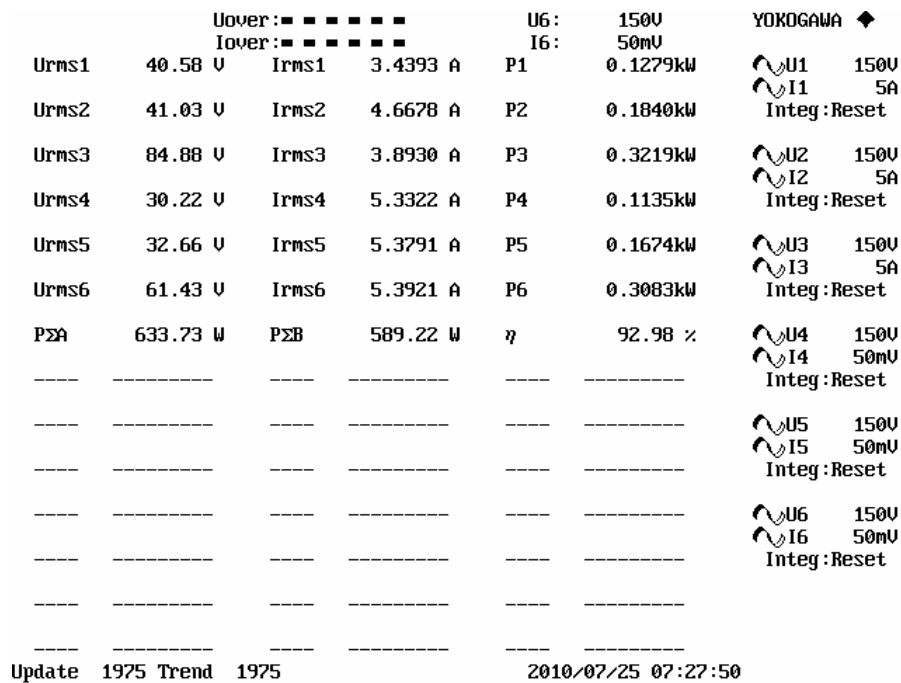


Figura 8.10. Medidas de entrada e saída do inversor 1-1-2 com modulação QQ

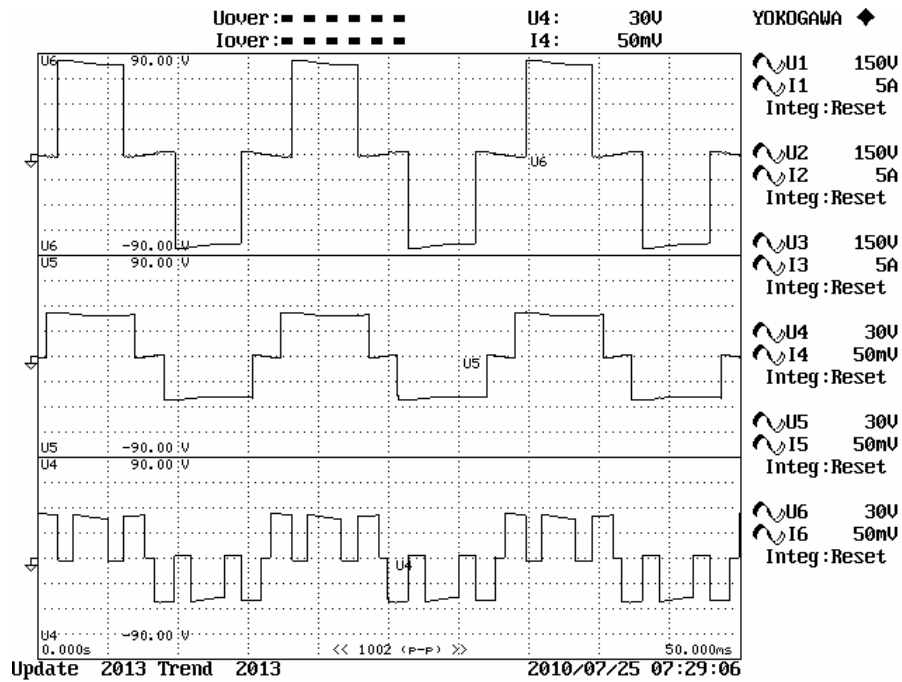


Figura 8.11. Tensões de saída de cada célula H-bridge do inversor 1-1-2 com modulação QQ

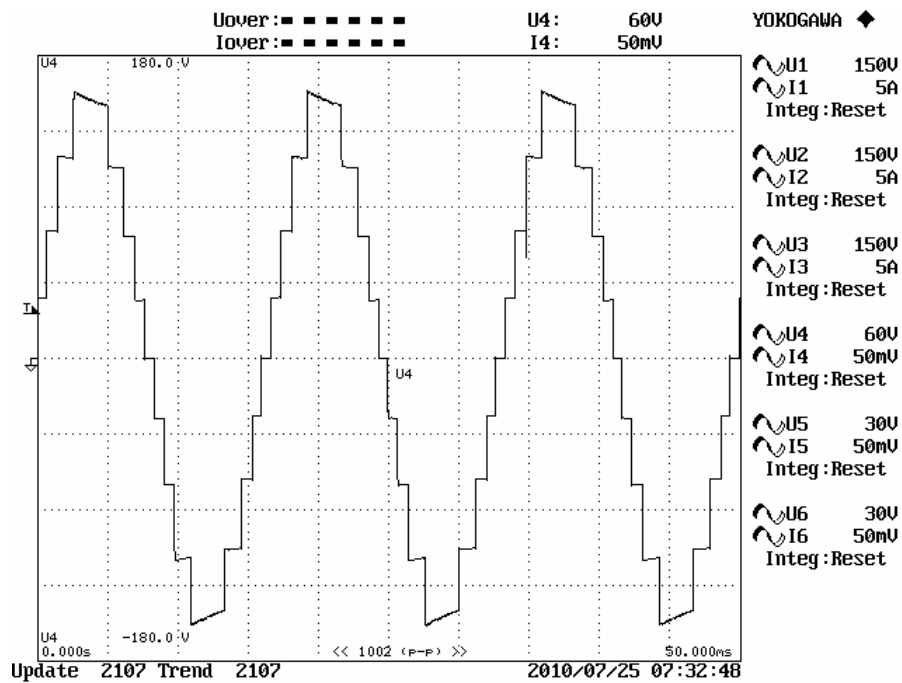


Figura 8.12. Tensão de fase do inversor 1-1-2 com modulação QQ

Uover: ■■■■■■ PLL Src: U4 YOKOGAWA ◆
 Iover: ■■■■■■








	U4	***** U 4 List *****			***** U 4 List *****			*****	*****	*****
		Or.	U[V]	Hdf [%]	Or.	U[V]	Hdf [%]			
PLL	U4		111.49		dc					
Freq	60.162 Hz	1	110.98	100.00	2	0.55	0.49		U1 150V	
		3	2.66	2.39	4	0.11	0.10		I1 5A	
U4	111.49 V	5	0.61	0.55	6	0.05	0.05		U2 150V	
I4	5.3451 A	7	1.34	1.21	8	0.14	0.13		I2 5A	
P4	0.5955kW	9	1.14	1.03	10	0.33	0.29			
S4	0.5959kVA	11	3.41	3.07	12	0.08	0.07		U3 150V	
Q4	-0.0216kvar	13	2.96	2.67	14	0.27	0.24		I3 5A	
λ 4	0.9993	15	1.87	1.69	16	0.54	0.49			
ϕ 4	357.92 °	17	4.13	3.72	18	0.16	0.15			
Uthd4	9.61 %	19	0.54	0.49	20	0.27	0.24		U4 300V	

Figura 8.13. THD da tensão de fase do inversor 1-1-2 com modulação QQ

As perdas de potência do inversor 1-1-2 utilizando modulação híbrida com frequência de comutação de 7140 Hz são estimadas a partir dos modelos matemáticos do IGBT IRGB15B60KD. As perdas totais apresentadas pelo inversor são iguais a 34,69 W. Considerando que a potência total deste inversor é de 600W a eficiência será igual a 94,21%. A THD da tensão de fase de saída para o inversor 1-1-2 com modulação híbrida foi apresentada na seção 6, sendo igual a 8,04%.

As figuras Figura 8.14, Figura 8.15, Figura 8.16 e Figura 8.17 apresentam os resultados experimentais obtidos com o protótipo do inversor 1-1-2 com modulação híbrida. As medições foram realizadas com o Medidor Digital de Potência WT1600 (Yokogawa).

A Figura 8.14 apresenta as medidas de entrada e de saída do inversor 1-1-2, onde: U_{rmsX} , I_{rmsX} e P_X representam, respectivamente, a tensão, a corrente e a potência ativa de cada célula X. Os canais 1, 2, 3 representam as medidas de entrada das células 1, 2, 3, enquanto os canais 4, 5 e 6 representam as medidas de saída destas células. A potência ativa total de entrada do inversor 1-1-2 é dada por $P_{\Sigma A}$, a potência ativa total de saída é dada por $P_{\Sigma B}$ e o rendimento total do inversor é dado por η .

A Figura 8.15 apresenta as formas de onda de saída das células *H-bridge* 1, 2 e 3. A Figura 8.16 apresenta a forma de onda da tensão de fase do inversor 1-1-2. A Figura 8.17 apresenta a THD da tensão de fase do inversor 1-1-2, igual a 6,09%.

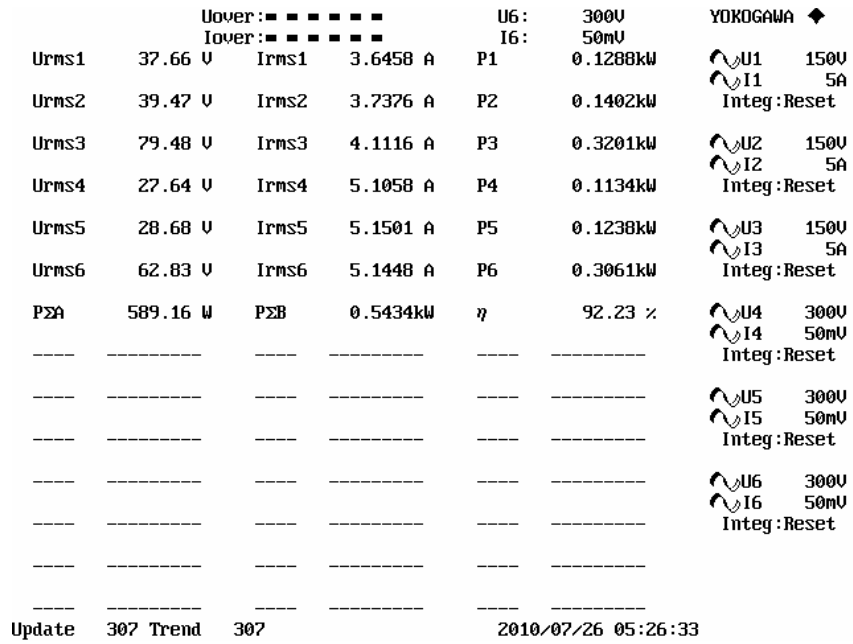


Figura 8.14. Medidas de entrada e saída do inversor 1-1-2 com modulação híbrida

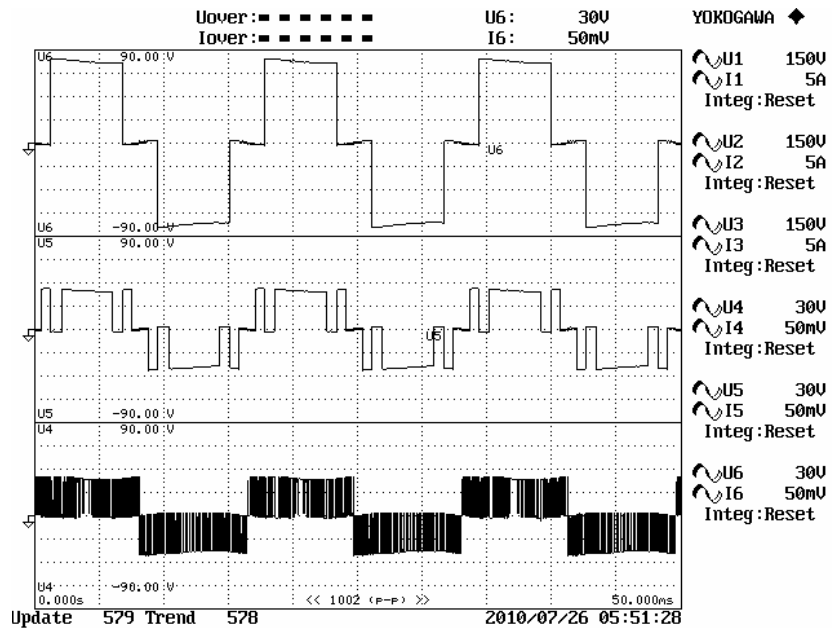


Figura 8.15. Tensões de saída de cada célula H-bridge do inversor 1-1-2 com modulação híbrida

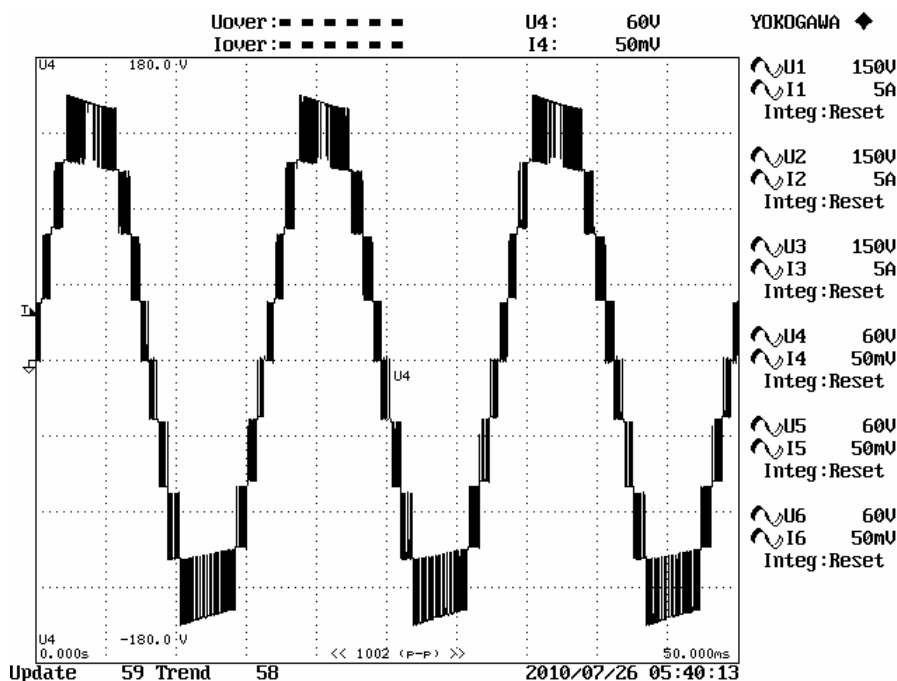


Figura 8.16. Tensão de fase do inversor 1-1-2 com modulação híbrida

		Uover: [dashed line]			PLL Src: U4			YOKOGAWA ◆	
		Iover: [dashed line]							
		***** U 4 List *****			***** U 4 List *****				
		Or.	UI[V]	Hdf [%]	Or.	UI[V]	Hdf [%]		
PLL	U4		109.96		dc			U1	150V
Freq	60.517 Hz	1	109.76	100.00	2	1.92	1.75	I1	5A
		3	2.40	2.19	4	1.33	1.21	U2	150V
U4	109.96 V	5	1.24	1.13	6	0.78	0.71	I2	5A
I4	5.2923 A	7	0.76	0.69	8	0.13	0.12		
P4	0.5817kW	9	0.30	0.27	10	0.19	0.18	U3	150V
S4	0.5819kVA	11	0.46	0.42	12	0.53	0.48	I3	5A
Q4	-0.0175kvar	13	0.55	0.50	14	0.64	0.58		
λ 4	0.9995	15	0.83	0.76	16	0.36	0.33	U4	600V
ϕ 4	358.28 °	17	0.55	0.50	18	0.30	0.27		
Uthd4	6.09 %	19	0.85	0.77	20	1.23	1.12		

Figura 8.17. THD da tensão de fase do inversor 1-1-2 com modulação híbrida

8.4. Resumo dos resultados experimentais

Um resumo dos índices de desempenho teóricos e obtidos com experimentos pode ser verificado na Tabela 8-1. Na maioria dos resultados pode-se constatar um erro de aproximadamente 2% entre os valores teóricos e experimentais. Os erros nas medições de potência estão relacionados com a incerteza expandida, associados às incertezas das medidas de corrente e de tensão. A ponteira de corrente utilizada tem fundo de escala de 100 A, como foi empregada para medições de corrente na faixa de 5 A, a incerteza associada a esta medida é maior, conduzindo aos erros obtidos. Estes erros não comprometem os resultados uma vez que mostram a mesma tendência que os resultados teóricos.

Tabela 8-1. Comparação no ponto nominal de operação entre os sistemas com melhor desempenho

Topologia	NPC		1-1-1-1		1-1-2			
Modulação	PD		QQ		QQ		H	
Índice de desempenho	Rend. (%)	THD (%)	Rend. (%)	THD (%)	Rend. (%)	THD (%)	Rend. (%)	THD (%)
Teórico	98,28	51,48	93,16	9,33	94,85	9,33	94,21	8,04
Experimental	97,18	52,56	92,81	11,32	92,98	9,61	92,93	6,09

7.4. Conclusões

Neste capítulo são apresentados os resultados experimentais dos três inversores multiníveis analisados nesta Tese. Os resultados de rendimento e THD experimentais apresentaram pequenas variações percentuais em relação aos obtidos teoricamente, contudo, não chegam a mudar o resultado, indicando as mesmas tendências visualizadas na teoria.

Capítulo 9

CONCLUSÕES GERAIS

A crescente demanda de energia durante a história da humanidade, suprida principalmente através da queima do carvão, minério mais abundante na Terra, está entre as principais causas de problemas ambientais da atualidade. Fato que conduz a sociedade moderna a buscar soluções para diminuir a taxa de crescimento do consumo de energia elétrica e buscar novas fontes de energia.

O motor de indução trifásico é a principal carga presente nos sistemas industriais, desta forma, um aumento no rendimento do sistema que o aciona e nas perdas dos motores, pode produzir um aumento significativo na redução no consumo de energia. Em aplicações de alta potência o aumento da tensão, possibilita diminuir as correntes nos enrolamentos dos motores minimizando desta forma as perdas Joule.

Motores de alta potência e média tensão não são alimentados diretamente da rede elétrica, eles contam com um sistema de acionamento que tem como principal elemento o inversor. Na literatura existem diversas topologias de inversores, que podem ser construídos com mais de uma tecnologia de interruptor e comandado por diversas técnicas de modulação. Todos estes fatores, topologia, tecnologia do semicondutor e modulação influenciam diretamente na eficiência do sistema de acionamento.

A primeira proposta desta Tese teve como objetivo definir uma metodologia de comparação que permitisse avaliar quantitativamente diferentes sistemas que podem ser empregados em uma aplicação específica. Esta metodologia foi proposta no Capítulo 3 onde foram definidos índices de desempenho para: avaliar a forma de onda da tensão de saída (THD, DF1, DF2, tensão de modo comum e espectro harmônico); avaliar o rendimento do inversor (perdas nos dispositivos semicondutores); e para avaliar o volume do sistema (volume do dissipador). Com estes parâmetros pode ser realizada uma análise quantitativa dos sistemas de acionamento de média tensão, conduzindo ao sistema mais atrativo para diferentes aplicações.

A segunda proposta desta Tese tinha como objetivo desenvolver uma análise comparativa para três topologias de inversores multiníveis visando obter a tecnologia de dispositivo semicondutor e técnica de modulação que conduziriam este sistema a apresentar melhor desempenho.

No Capítulo 4 foi efetuada uma comparação entre as técnicas de modulação PWM PD para geração de formas de onda quase-quadradas aplicadas ao inversor NPC, que pode ser implementado com semicondutores do tipo IGBT, IGCT e GTO. Para técnica de modulação PD o semicondutor GTO apresentou os melhores resultados, apresentando menor THD, DF2, comprimento e volume do dissipador. Para técnica de modulação QQ o semicondutor IGCT apresentou os melhores resultados, tendo como principais diferenciais menores perdas e conseqüentemente maior rendimento. Entre os conjuntos modulação PD com GTO e modulação QQ com IGCT, o melhor resultado foi obtido com o segundo conjunto. Este sistema apresentou menor THD, menores perdas de potência, menor comprimento e volume do dissipador e maior rendimento.

No Capítulo 5 foi apresentada uma comparação entre as técnicas de modulação PWM *phase-shift*, com disposição em fase e uma técnica de modulação para geração de formas de onda quase-quadradas, aplicadas ao inversor com células H-*bridge* conectadas em série simétrico, que pode ser implementado com IGBT, IGCT ou GTO. Com todas as modulações analisadas o dispositivo semicondutor do tipo IGBT apresentou melhor desempenho. A modulação PD teve como índices com melhor desempenho a maior frequência de comutação e menores valores nos índices DF1 e DF2 da tensão de fase e de linha, o que garantiria a esta modulação um filtro com menor volume, peso e custo se comparado com os necessários para as demais modulações. A modulação QQ foi a que apresentou o melhor desempenho, tendo os menores índices de THD nas tensões de fase e de linha, apresentando valores inferiores a 10% que atendem as normas referentes à taxa de distorção harmônica o que possibilitaria seu uso sem a necessidade de filtros de saída. Esta modulação também apresentou o menor valor de perdas de potência, menor volume e comprimento do dissipador e o melhor rendimento entre os sistemas analisados.

No Capítulo 6 foi apresentada uma comparação para uma técnica de modulação híbrida e uma estratégia de modulação para geração de formas de onda quase-quadradas aplicadas ao inversor com célula H-*bridge* conectadas em série híbrido assimétrico, que pode ser implementado com IGBT, IGCT e GTO. Para modulação híbrida, os melhores resultados foram obtidos com semicondutor do tipo IGCT. Com este conjunto obtiveram-se as maiores frequências de comutação e os menores valores nos fatores de distorção de primeira e segunda

ordem das tensões de fase e de linha. Para a modulação para síntese de formas de onda quase-quadradas os melhores resultados também foram obtidos com semicondutor do tipo IGCT, com ele obtiveram-se as menores perdas, o menor comprimento e volume do dissipador, e a maior eficiência. Entre estes dois conjuntos, o que empregou a modulação híbrida e o IGBT/IGCT obteve o melhor desempenho, tendo a maior frequência de comutação, menor THD na tensão de fase e os menores valores no DF1 e DF2.

A terceira proposta desta Tese objetivava a seleção do sistema que apresenta melhor desempenho. Esta análise foi desenvolvida no Capítulo 7, onde o sistema formado pelo inversor 1-1-2, modulação híbrida e IGBT/IGCT apresentou o maior número de índices favoráveis, sendo eles: maior frequência de comutação, menor THD na tensão de fase e os menores valores de DF1 e DF2. O sistema formado pelo inversor NPC, modulação QQ e IGCT, apresentou as menores perdas e conseqüentemente o maior rendimento. Também apresentou menor comprimento e volume do sistema de refrigeração. O sistema formado pelo inversor 1-1-1-1, modulação QQ e IGBT apresentou os menores valores na THD da tensão de fase e de linha.

Por fim, no capítulo 8 foram apresentados resultados experimentais para as três topologias de inversores analisadas, para pelo menos uma técnica de modulação aplicada a cada inversor. Os resultados fornecidos validam as análises de teóricas relacionadas com a estimação das perdas e taxa de distorção harmônica da tensão de saída.

Neste trabalho foi desenvolvida uma comparação mais abrangente do que nos trabalhos precedentes, fornecendo dados até então não abordados na literatura. Este objetivo foi alcançado uma vez que para cada topologia de inversor multinível foram analisadas algumas técnicas de modulação e as três tecnologias de dispositivos semicondutores que se tem disponível no mercado, GTO, IGCT e IGBT. Os resultados dos índices de desempenho para toda faixa de operação dos inversores também foi algo novo, nos trabalhos precedentes os autores que realizavam análise quantitativa se limitavam a fornecer apenas os resultados para o ponto nominal de operação, desta forma, alguns resultados poderiam conduzir a conclusões errôneas. Entre as topologias de inversores analisadas neste trabalho, as que merecem principal atenção são as baseadas no inversor com células *H-bridge* conectadas em série. A topologia híbrida assimétrica apresentou o maior número de índices de desempenho positivos, possibilita a redução do número de componentes para geração de um mesmo número de níveis que o inversor simétrico, contudo perde a modularidade uma vez que cada célula apresenta um projeto individual. A topologia 1-1-1-1 devido a sua modularidade, permite que todas as células apresentem apenas um projeto e tendo resultados superiores aos

do NPC e pouco inferiores ao do inversor 1-1-2 aparentam permanecer como uma das melhores opções do mercado. O inversor NPC assim como nos trabalhos precedentes apresentou o pior desempenho e mesmo assim aparece como sistema multinível mais comercializado no mundo.

Como sugestão para trabalhos futuros pode-se citar:

- Aplicação da metodologia de comparação para outras topologias de inversores multiníveis e outras técnicas de modulação;
- Desenvolvimento de novas topologias de inversores multiníveis e técnicas de modulação.
- Desenvolvimento de técnicas de controle para aplicações que utilizam o inversor multinível como sistema de acionamento de um atuador.

REFERÊNCIAS

- [1] RAHMAN, S., DE CASTRO, A., Environmental impacts of electricity generation: a global perspective, **IEEE Transactions on Energy Conversion** , vol. 10, n. 2, p. 307-314, Junho 1995;
- [2] GOMES, J.F. Energia e Democracia. In: RAMOS, L. A. O; RIBEIRO, J. M.; POLÓNIA, A. (Org.). **Estudos em Homenagem a João Francisco Marques**. Porto: Helvética, v. 1. 2001. p. 497-508.
- [3] PAZZINOTO, A.L., SENSE, M.H.V., Revolução Industrial. In: _____. **História Moderna e Contemporânea**. São Paulo: Ática S.A., 1993. p. 99-222;
- [4] TESLA, N., Electrical Transmission of Power, **US Patent n. 382.280**, Maio 1888;
- [5] SULZBERBER, C. L., Triumph of AC - from Pearl Street to Niagara, **IEEE Power and Energy Magazine**, v. 1, n. 3, p. 64-67, May-Jun 2003;
- [6] BOYLESTAD, R. L.; NASHELSKY, L. **Dispositivos Eletrônicos e Teoria de Circuitos**. 6. ed. Rio de Janeiro: Prentice Hall do Brasil, 1998. 449 p.
- [7] POPULATION REFERENCE BUREAU. 2008 World Population Data Sheet, Washington, NW, 2008, p. 16. Disponível em: <http://www.prb.org/pdf08/08WPDS_Eng.pdf>. Acesso em: 20 julho 2009.
- [8] INTERNATIONAL ENERGY AGENCY. Key World Energy Statistics. Paris, 2009, p. 82. Disponível em: <http://www.iea.org/textbase/nppdf/free/2009/key_stats_2009.pdf>. Acesso em: 20 julho 2009.
- [9] INTERNATIONAL ENERGY AGENCY. World Energy Outlook 2008. Paris, 2008, p. 578. Disponível em: <<http://www.iea.org/textbase/nppdf/free/2008/weo2008.pdf>>. Acesso em: 20 julho 2009.
- [10] EMPRESA DE PESQUISA ENERGÉTICA. Balanço Energético Nacional 2010 – Ano base 2009: Resultados Preliminares. Rio de Janeiro, 2010, p. 54. Disponível em: <https://ben.epe.gov.br/downloads/Resultados_Pre_BEN_2010.pdf>. Acesso em: 11 maio 2010.
- [11] WHELDON, A. E., GREGORY, C. E., Energy, electricity and the environment, **IEE Proceedings A Science, Measurement and Technology**, v.140. n. 1. p. 2-7, Jan 1993.
- [12] ULA, A. H. M. S., Global warming and electric power generation: What is the connection?. **IEEE Transactions on Energy Conversion**, v. 6. n. 4, p. 599-604, Dec 1991;
- [13] KERR, R. A., Climate change: Global Warming Is Changing the World, **Science**. v. 316. n. 5822. p. 188-190. Abril 2007;
- [14] BATKHUYAG, S., DAVAAKHUU, S. H. Clean coal technology, **Third International**

- Forum on Strategic Technologies**, p.507-510. 2008;
- [15] RATAJCZAK, T. J., SHAHIDEHPOUR, M., Emerging technologies for coal-fired generation, **IEEE Power Engineering Society General Meeting**, p.9. 2006;
- [16] LISERRE, M., SAUTER, T., HUNG, J. Y., Future Energy Systems: Integrating Renewable Energy Sources into the Smart Power Grid Through Industrial Electronics, **IEEE Industrial Electronics Magazine**, v. 4. n. 1. p. 18-37. Março 2010;
- [17] KAMALAPUR, G. D., UDAYKUMAR, R. Y., Electrical energy conservation in India - Challenges and achievements, **International Conference on Control, Automation, Communication and Energy Conservation**. 2009. p.1-5;
- [18] SEABRIGHT, J., SMITH, S. G., VIERBICHER, H. L., Market conditions affecting energy efficiency investments, **Energy Conversion Engineering Conference**. v. 3. p.1546-1551. 1996;
- [19] SPAGNUOLO, G., et al, Renewable Energy Operation and Conversion Schemes: A Summary of Discussions During the Seminar on Renewable Energy Systems, **IEEE Industrial Electronics Magazine**, v. 4. n. 1. p. 38-51. Março 2010.
- [20] BOSE, B. K., The past, present, and future of power electronics [Guest Introduction], **IEEE Industrial Electronics Magazine**, v. 3. n. 2. p.7-11. Jun. 2009;
- [21] EMPRESA DE PESQUISA ENERGÉTICA. Balanço Energético Nacional 2009 – Ano base 2008. Rio de Janeiro, 2009, p. 276. Disponível em: <https://ben.epe.gov.br/downloads/Relatorio_Final_BEN_2009.pdf>. Acesso em: 11 maio 2009.
- [22] C. A. FERREIRA. et al. Atuação da Eletrobrás, através do Procel, na Eficiência Energética de Indústrias Brasileiras, **The 8th Latin-American Congresso n Electricity Generartion and Transmission**, p. 1-7. 2009.
- [23] US DEPARTMENT OF ENERGY. Utilities. p. 30. 2009. Disponível em: <<http://www.oe.energy.gov/DocumentsandMedia/Utilities.pdf>>. Acesso em: 20 julho 2009.
- [24] BRASIL. Decreto No -4.508, de 11 de dezembro de 2002. Dispõe sobre a regulamentação específica que define os níveis mínimos de eficiência energética de motores elétricos trifásicos de indução. **Diário Oficial da União**, Poder Executivo, DF, 12 de dez. 2002. Seção 1, p. 9.
- [25] ALQUINO, R. R. B., et al. Eficientização energética em métodos de controle de vazão, **VIII Conferência Internacional de Aplicações Industriais**. p. 7. 2008.
- [26] BARNES, M. **Practical Variable Speed Drives and Power Electronics**. Burlington: Newnes, 2003. 286 p.
- [27] TECONI, S. M., et al, Multilevel voltage source converters for medium voltage adjustable speed drives, **IEEE International Symposium on Industrial Electronics**, v. 1. p. 91-98. 1995.
- [28] CORZINE, K. A., et al, Control of cascaded multilevel inverters, **IEEE Transactions on Power Electronics**, v. 19. n. 3. p. 732- 738. Maio 2004.
- [29] TADAKUMA, S., EHARA, M., Historical and predicted trends of industrial AC drives, **Proceedings of International Conference on the Industrial Electronics, Control, and Instrumentation**, v. 2. p.655-661. 1993;

- [30] TMGE, Medium Voltage Drive Evolution, p.27, 2005.
- [31] RIZZO, S., ZARGARI, N., Medium voltage drives: What does the future hold?, **Power Electronics and Motion Control Conference (IPEMC)**, p. 82-89, 2004.
- [32] HANNA, R.A., PRABHU S. Medium-Voltage Adjustable-Speed Drives – Users’ and Manufacturers’ Experience, **IEEE Transactions on Industry Applications**, v. 33, n. 6, p. 1407-1415, nov/dez 1997;
- [33] ZARGARI, N., RIZZO, S., Medium Voltage Drives in Industrial Application, Technical Seminar, IEEE Toronto Section, p.37. 2004. Disponível em: < <http://ewh.ieee.org/r7/toronto/chapters/ias/oct2704.pdf>>. Acesso em: 20 julho 2009.
- [34] ALVES, J. A., CUNHA, G., TORRI, P., Medium Voltage Industrial Variable Speed Drives, p.7. 2009. Disponível em: < <http://www.weg.net/files/products/WEG-medium-voltage-industrial-variable-speed-drives-technical-article-english.pdf>>. Acesso em: 20 julho 2009.
- [35] LOCKLEY, B., et al, IEEE Std 1566 - The Need for a Large Adjustable Speed Drive Standard, **Petroleum and Chemical Industry Conference**, p. 1-10. 2006;
- [36] LOCKLEY, B., PAES, R., FLORES, J., A Comparison Between the IEEE1566 Standard for Large Adjustable Speed Drives and Comparable IEC Standards, **4th European Conference on Electrical and Instrumentation Applications in the Petroleum & Chemical Industry**, p.1-7. 2007;
- [37] HANNA, R.A., LUCOMBE, J., Survey of users’ experience with adjustable speed drives rated 500 HP and above, **Petroleum and Chemical Industry Conference**, p. 271-277, 1993
- [38] ABB, A Guide to Standard Medium Voltage Variable Speed Drive: Part. 1. 2004; Disponível em: <[http://www05.abb.com/global/scot/scot216.nsf/veritydisplay/3a3ebd59e39e9f68c1256ed80030783e/\\$File/Fact%20Packs%20Part1.pdf](http://www05.abb.com/global/scot/scot216.nsf/veritydisplay/3a3ebd59e39e9f68c1256ed80030783e/$File/Fact%20Packs%20Part1.pdf)>. Acesso em: 20 julho 2009.
- [39] ABB. ACS 1000 – world’s first standard AC drive for medium-voltage applications. Burlington: Newnes, 2003. 286 p.
- [40] Wu, B. High-Power Converters and AC Drives. Wiley-Interscience: United States, 2006, p. 333.
- [41] IEEE STD 519-1992. IEEE Recommend Practices and Requirements for Harmonic Control in Electrical Power Systems. New York. p. 101. 1993.
- [42] IEC 61800-4. General requirements – Ratings specifications for a.c. power drive systems above 1000V a.c. and not exceeding 35 kV, 2002, p. 223.
- [43] Khanna, V.K. The Insulated Gate Bipolar Transistor (IGBT): Theory and Design. ed. Wiley-Interscience: United States, 2003. cap. 1-2, p. 1-97.
- [44] BOSE, B.K., Evolution of Modern Power Semiconductor Devices and Future Trends of Converters, **IEEE Transactions on Industry Applications**, v. 8, n. 2, pp. 403-413, março/abril 1992;
- [45] INFINEON/EUPEC,. <http://www.infineon.com/cms/en/product/>
- [46] POWEREX, <http://www.pwr.com/>

- [47] MITSUBISHI, <http://www.mitsubishichips.com/Global/products/power/index.html>
- [48] IXYS, <http://www.ixys.com/>
- [49] WESTCODE, <http://www.westcode.com/>
- [50] DYNEX,
http://www.dynexsemi.com/assets/ProductLiterature/Power_Product_Guide_2008.pdf
- [51] ABB, <http://www.abb.com/product/pt/9AAC910029.aspx?country=BR>
- [52] POLOVODICE, <http://www.polovodice.cz/en/>
- [53] NISTOR, I., et al., An IGCT chip set for 7.2 kV (RMS) VSI application, Proc. of 20th International Symposium on Power Semiconductor Devices & IC's, p.36-39, 2008
- [54] STEIMER, P.K., et al., IGCT - a New Emerging Technology for High Power, Low Cost Inverters, **Annual Meeting IEEE Industry Application Society (IAS)**, p. 1592-1599, 1997;
- [55] STEIMER, P., Apeldoorn, O., Carrol, E., IGCTs Devices - Applications and Future Opportunities, **IEEE Power Engineering Society Summer Meeting**, p.1223-1228, 2000.
- [56] BOSE, B.K., Recent Advances in Power Electronics, **IEEE Transactions on Power Electronics**, v. 7, n. 1, p. 2-16, jan. 1992;
- [57] FUJI, <http://www.fujisemi.com/>
- [58] HITACHI, http://www.pi.hitachi.co.jp/pse/product/igbt/2006222_14590.html
- [59] KON, H., KITAGAWA, M., The 4500 V trench gate IEGT with current sense function, *Applied Power Electronics Conference and Exposition (APEC '99)*, v. 2, p.676-681, 999.
- [60] BAKER, R.H. Switching Circuit. **U.S. Patent 4 210 826**, 1980;
- [61] NABAE, A., TAKAHASHI, I., AKAGI, H. A new neutral-point-clamped PWM inverter. **IEEE Transactions on Industry Applications**, v. 17, n. 5, p. 518-523, set./out.1981;
- [62] APELDOORN, O., ODEGARD, B., STEIMER, P.; BERNET, S., A 16 MVA ANPC-PEBB with 6 kA IGCTs, *Industry Applications Conference (IAS 2005)*, v. 2, p. 818-824, 2005;
- [63] BARBOSA, P., STEIMER, P., STEINKE, J., WINKELNKEMPER, M., CELANOVIC, N., Active-neutral-point-clamped (ANPC) multilevel converter technology, **2005 European Conference on Power Electronics and Applications**, p.10, 2005;
- [64] MEYNARD, T.A., FOCH, H. **Patente Francesa N° 91.09582**, 1991;
- [65] MEYNARD, T.A., FOCH, H. **Europa, Japão, USA, Canada, N° 92/00652**, 1992;
- [66] BAKER, R. H., BANNISTER, L. H. Electric power converter. **U. S. Patent 3 867 643**, 1975;

- [67] CENGELCI, E., et.all. A New Medium-Voltage PWM Inverter Topology for Adjustable-Speed Drives. **IEEE Transactions on Industry Applications**, v. 35, n. 3, p. 628-637, maio/jun. 1999;
- [68] PENG, F.Z., A generalized multilevel inverter topology with self voltage balancing, **IEEE Industry Applications Conference**, v. 3, p. 2024-2031, 2000;
- [69] PENG, F.Z., A generalized multilevel inverter topology with self voltage balancing. **IEEE Transactions on Industry Applications**, v. 37, n. 2, p. 611-618, março/abril 2001;
- [70] CHEN, A., He, X., A Hybrid Clamped Multilevel Inverter Topology with Neutral Point Voltage Balancing Ability, **IEEE Power Electronics Specialists Conference**, v. 5, p. 3952-3956, 2004;
- [71] CHEN, A., Hu, L., He, X., A Novel Cascaded Multilevel Inverter Topology, **IEEE Industrial Electronics Society Conference**, p.796-799, 2004;
- [72] SNEINEH, A.A., Wang, M., Novel Hybrid Flying-Capacitor-Half-Bridge 9-Level Inverter, **IEEE 10 Region International Conference on Electrical and Electronic Technology**, p. 1-4, 2006;
- [73] SNEINEH, A.A., Wang, M., Spectral Analysis of Hybrid Capacitor-Clamp Cascade 13-Level Inverter, **IEEE International Conference on Industrial Technology**, p. 271-276, 2006;
- [74] SNEINEH, A.A., Wang, M., Novel Hybrid Flying-Capacitor-Half-Bridge Cascade 13-Level Inverter for High Power Applications, **IEEE Conference on Industrial Electronics and Applications**, p. 2421-2426, 2007;
- [75] GE TOSHIBA AUTOMATION SYSTEMS, A New Family of MV Drives for a New Century – DURA BILT 5i MV, p.50, 2003;
- [76] XU, Y., et. all., A Novel Composite Cascade Multilevel Converter, **IEEE Industrial Electronics Society Conference**, pp. 1699-1804, 2007;
- [77] CARPANETO, M., MARCHESONI, M., VACCARO, L., A New Cascaded Multilevel Converter Based on NPC Cells, **IEEE International Symposium on Industrial Electronics**, p. 1033-1038, 2007;
- [78] Zhanf, F., et.all., A Zigzag Cascaded Multilevel Inverter Topology with Self Voltage Balancing, **IEEE Applied Power Electronics Conference and Exposition**, p. 1632-1635, 2008;
- [79] WEG, MWV-01 – Inversor de Frequência de Média Tensão, p.12, 2008;
- [80] ABB, ACS1000 – Medium voltage AC drives for control of induction motors from 315 - 5000 kW, p.16, 2007;
- [81] ABB, ACS6000 – Medium voltage AC drives for control of 3 – 27 MW motors up to 3.3 kV, p.18, 2007;
- [82] ABB, ACS5000 – Medium voltage AC drives for control of motors up to 6.9 kV, p.18, 2007;
- [83] ABB, AC excitation with ANPC, p. 4, 2008;
- [84] SIEMENS, Robicon Perfect Harmony, p.16, 2008;

- [85] SIEMENS, The Reliable Medium-Voltage Drive with IGBTs Sinamics GM150 and SM150 Medium-Voltage Drive, p.16, 2008;
- [86] SIEMENS, The Universal Single-Motor Drive Sinamics GM150 Medium-Voltage Drive, p.12, 2008;
- [87] TMEICGE, Dura-Bilt5i MV 2000/3000/4000 Series Application Guide, p.12, 2007;
- [88] TMEICGE, Global Oil & Gas Industry Drive Solutions, p.32, 2007;
- [89] TMEICGE, TMdrive-MV Product Guide Medium Voltage 7-Level IGBT Drive, p.12, 2007;
- [90] KIM, T.J. KANG, D.W. LEE, Y.H. HYUN, D.S. The Analysis of Conduction and Switching Losses in Multi-Level Inverter System, **IEEE Power Electronics Specialists Conference (PESC)**, p. 1363-1368, 2001;
- [91] MASSOUD, A.M. FINNEY, S.J. WILLIAMS, B.W. Conduction Loss Calculation for Multilevel Inverter: A Generalized Approach for Carrier-Based PWM Technique, **IEEE Power Electronics and Motor Drives (PEMD)**, p. 226-230, 2004;
- [92] MASSOUD, A.M. FINNEY, S.J. WILLIAMS, B.W. Multilevel Converters and Series Connection of IGBT Evaluation for High-Power, High-Voltage Applications, **IEEE Power Electronics and Motor Drives (PEMD)**, p. 1-5, 2004;
- [93] KRUG, D., BERNET, S., DIECKERHOFF, S. Comparison of State-of-the-Art Voltage Source Converter Topologies for Medium Voltage Application, **IEEE Industry Applications Society Annual Meeting (IAS)**, p.168-175, 2003;
- [94] KRUG, D., MALINOWSKI, M., BERNET, S. Design and Comparison of Medium Voltage Multi-Level Converters for Industry Applications, **IEEE Industry Applications Society Annual Meeting (IAS)**, p.781-790, 2004;
- [95] BERNET, S., et al., Design and Comparison of 4,16 kV Neutral Point Clamped, Flying Capacitor and Series Connected H-bridge Multi-Level Converters, **IEEE Industry Applications Society Annual Meeting (IAS)**, p.121-128, 2005;
- [96] FAZEL, S.S., et al., Comparison of Power Semiconductor Utilization, Losses and Harmonic Spectra of State-of-the-Art 4.16kV Multi-Level Voltage Source Converters, **European Power Electronics Conference**, p.1-11, 2005;
- [97] FAZEL, S.S., et al., Design and Comparison of 4-kV Neutral-Point-Clamped, Flying-Capacitor, and Series-Connected H-bridge Multilevel Converters, **IEEE Transactions on Industry Applications**, v. 43, n. 4, p. 1032-1040, julho/agosto 2007;
- [98] Krug, D., et al., Comparison of 2.3-kV Medium-Voltage Multilevel Converters for Industrial Medium-Voltage Drives, **IEEE Transactions on Industry Electronics**, v. 54, n. 6, p. 2979-2992, dez. 2007;
- [99] TEICHMANN, R., BERNET, S. A Comparison of Three-Level Converters Versus Two-Level Converters for Low-Voltage Drives, Traction, and Utility Applications, **IEEE Transaction on Industry Applications**, v. 41, n. 3, p. 855-865, maio/junho 2005;
- [100] ZAMBRA, D.A.B. RECH, C. PINHEIRO, J.R. Selection of DC Sources for Three Cells Cascaded H-Bridge Hybrid Multilevel Inverter Applied to Medium Voltage Induction Motors, **Congresso Brasileiro de Eletrônica de Potência (COBEP)**, 2005;

- [101] RECH, C., et al., Analysis and Comparison of Hybrid Multilevel Voltage Source Inverters, **IEEE Power Electronics Specialists Conference**, p.491-496, 2002;
- [102] Panagis, P., et al., Comparison of State of the Art Multilevel Inverters, **IEEE Power Electronics Specialists Conference (PESC)**, p.4296-4031, 2008
- [103] MCGRATH, B.P., HOLMES, D.G., A comparison of Multicarrier PWM Strategies for Cascaded and Neutral Point Clamped Multilevel Inverter, **IEEE Power Electronics Specialists Conference**, p.674-679, 2000;
- [104] MCGRATH, B.P., HOLMES, D.G., Multicarrier PWM Strategies for Multilevel Inverters, **IEEE Transactions on Industrial Electronics**, v. 49, n. 4, p. 858-867, agosto 2002;
- [105] ZAMBRA, D.A.B., RECH, C., PINHEIRO, J.R., Impacto da Estratégia de Modulação Multinível Híbrida nas Perdas dos Dispositivos Semicondutores de Potência, **INDUSCON 2006**;
- [106] ZAMBRA, D.A.B., RECH, C., PINHEIRO, J.R., Impacto f the Hybrid Multilevel Modulation Strategy on the Semiconductors Power Losses, **IECON 2006**, p.2740-2745;
- [107] Chinnaiyan, V.K., et al., Control Techniques for Multilevel Voltage Source Inverters, **IEEE International Power Engineering Conference**, p. 1023-1028, 2007;
- [108] Massoud, A.M., Finney, S.J., Williams, B.W., Control Techniques for Multilevel Voltage Source Inverters, **IEEE Power Electronics Specialist Conference**, p. 171-176, 2003;
- [109] AGELIDIS, V.S., Calais, M., Application specific harmonic performance evaluation of multicarrier PWM techniques, **IEEE Power Electronics Specialists Conference (PESC)**, p.1121-1126, 1997;
- [110] CALAIS, M., BORLE, L.J., AGELIDIS, V.G., Analisis of multicarrier PWM methods for single-phase five level inverter, **IEEE Power Electronics Specialists Conference (PESC)**, p. 1351-1356, 2001;
- [111] CAMARGO, R.F. **Contribuição ao Estudo de Filtros Ativos de Potência**. 2002. 290f. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Maria, Santa Maria, 2002;
- [112] INSTITUTO BRASILEIRO DO COBRE, Harmônicas nas Instalações Elétricas: Causas, Efeitos e Soluções, p.65, São Paulo, 2001;
- [113] WARREN, W. J., HEWLETT, W.CR., An Analysis of the Intermodulation Method of Distortion Measurement," **Proceedings of the IRE**. v. 36. n. 4, p. 457- 466. 1948;
- [114] LAZENBY, W.H., ZIVANOVIC, R., Some Observations on Time Varying Harmonics and Inter Harmonics, **IEEE Conference in Africa (AFRICON)**, p. 849-852, v.2, 1999;
- [115] ENJETI, P.N., SHIREEN, W., A New Technique to Reject DC-Link Voltage Ripple for Inverters Operating on Programmed PWM Waveforms, **IEEE Transaction on Power Electronics**, v. 7, n. 1, pp. 171-180, janeiro 1992;
- [116] AGELIDIS, V.S., Calais, M., Application specific harmonic performance evaluation of multicarrier PWM techniques, **IEEE Power Electronics Specialists Conference (PESC)**, p.1121-1126, 1998;
- [117] ENJETI, P.N., ZIOGAS, P.D., EHSANI, M., Unbalanced PWM Converter Analysis and Corrective Measures, **IEEE Industry Applications Society Annual Meeting**, v.

- 1, p. 861-870, 1989;
- [118] RENDUSARA, D. A., CENGELCI, E., ENJETI, P. N., STEFANOVIC, V. R., GRAY, J. W., Analysis of common mode voltage -“neutral shift” in medium voltage PWM adjustable speed drive (MV-ASD) systems," **IEEE Transactions on Power Electronics**, v. 15, n. 6, p. 1124-1133, 2000.
- [119] MASSOUD, A.M. FINNEY, S.J. WILLIAMS, B.W. Conduction Loss Calculation for Multilevel Inverter: A Generalized Approach for Carrier-Based PWM Technique, **IEEE Power Electronics and Motor Drives (PEMD)**, p. 226-230, 2004;
- [120] MASSOUD, A.M. FINNEY, S.J. WILLIAMS, B.W. Multilevel Converters and Series Connection of IGBT Evaluation for High-Power, High-Voltage Applications, **IEEE Power Electronics and Motor Drives (PEMD)**, p. 1-5, 2004;
- [121] TOLBERT, L. M., PENG, F. Z., HABELTLER, T. G. Multilevel converters for large electric drives, **IEEE Transactions on Industry Applications**, v. 35, n. 1, p. 36–44, jan./fev. 1999;
- [122] WILLIAMS, B.W. Power Electronics, Devices, Drives and Applications, and Passive Components. Strathclyde, 2006. cap. 5, p. 125-228.
- [123] POMILIO, J.A., Eletrônica de Potência. São Paulo: UNICAMP, 2007. Disponível em: <<http://www.dsce.fee.unicamp.br/%7Eantenor/pdf/files/eltpot/cap11.pdf/>>. Acesso em: 15 mar. 2008.
- [124] CUNHA, D.O., Seminário sobre Dissipadores, Rio de Janeiro: UFRJ, 2001. Disponível em: <<HTTP://www.gta.ufrj.br/~doc/dissipadores.pdf>>. Acesso em: 15 mar. 2008.
- [125] HASHID, M.H.. Eletrônica de Potência: Circuitos, Dispositivos e Aplicações. ed. Person Education do Brasil: São Paulo, 1999. cap. 16, p. 705-742.
- [126] HS DISSIPADORES, Catalogo HS Dissipadores, São Paulo, 2007. Disponível em: <<http://www.hsdissipadores.com.br/catalogo.pdf>>. Acesso em: 22 abril. 2007.
- [127] Yen-Shin Lai; Fu-San Shyu, "Investigations into the performance of multilevel PWM methods at low modulation indices," **Industry Applications Conference**, v, p.603-610, 2001.
- [128] Tolbert, L.M.; Fang Zheng Peng; Habetler, T.G., Multilevel converters for large electric drives, **IEEE Transactions on Industry Applications**, v.35, n.1, p.36-44, Jan/Feb 1999.
- [129] EUPEC, Technical Information: IGBT – Modules FZ200R65KF1, p.10, 2002;
- [130] Heumann, K.; Jung, M.; , "Switching losses and and operational frequency limitations of GTO thyristors in PWM inverters," **Power Electronics Specialists Conference**, p.921-927 v.2, 1988.
- [131] EUPEC, Technical Information: IGBT – Modules BSM200GB170DLC, p.9, 2002;
- [132] RECH, C. HEY, H.L. GRÜNDLING, H.A. PINHEIRO, H. PINHEIRO, J.R. A generalized design methodology for hybrid multilevel inverters. **IEEE Annual Conference of the Industrial Electronics Society (IECON)**, p. 834-839, 2002;
- [133] RECH, C. HEY, H.L. GRÜNDLING, H.A. PINHEIRO, H. PINHEIRO, J.R. Analysis and comparison of hybrid multilevel voltage source inverters. **IEEE Power Electronics Specialists Conference (PESC)**, p. 491-496, 2002;

- [134] RECH, C. HEY, H.L. GRÜNDLING, H.A. PINHEIRO, H. PINHEIRO, J.R. Impact of hybrid multilevel modulation strategy on input and output harmonic performances. **IEEE Applied Power Electronics Conference and Exposition (APEC)**, 2005, CD-ROM;
- [135] RECH, C., PINHEIRO, J. R., Line current harmonics reduction in multipulse connection of asymmetrically loaded rectifiers, **IEEE Transactions on Industrial Electronics**, v.52, n.3, p. 640- 652, June 2005.

Apêndice A

PROTÓTIPOS

Objetivando validar as análises teóricas de eficiência e de desempenho harmônico da tensão de fase dos inversores analisados, foi construída uma fase do inversor NPC, do inversor com células *H-bridge* conectadas em série simétrico e uma fase do inversor com células *H-bridge* conectadas em série híbrido assimétrico. Estes protótipos apresentam potência de 600 W e tensão de saída de 110V.

As técnicas de modulação para os três inversores foram implementadas no kit de desenvolvimento da Digilent NEXYS 2, que é baseado na FPGA da Xilinx Spartan 3E-1200, que possui 1200 kgates e opera com frequência de 50 MHz. (Programas das técnicas de modulação disponíveis no Apêndice B.) Os sinais de comando gerados pela FPGA apresentam amplitude de 3,3 V. Para adaptar este nível de tensão para a tensão de entrada dos *drivers* foi empregado um *buffer* baseado no CI 7407. Os *drivers* utilizados apresentam fontes lineares isoladas e isolamento ótica.

Um transformador com uma entrada trifásica e 4 saídas trifásicas foi empregado para alimentar quatro retificadores trifásicos não controlados, sendo utilizado para alimentar uma topologia de inversor por vez. Os detalhes do projeto do retificador multipulso podem ser verificados em [135].

Os inversores foram implementados com o IGBT da IRF IRGB15B60KD que suporta 600V e 15 A.

Um diagrama esquemático do protótipo implementado pode ser verificado na Figura A-9.1. A Figura A-9.2 e a Figura A-9.3 mostram respectivamente uma foto do protótipo implementado e uma foto da bancada de testes.

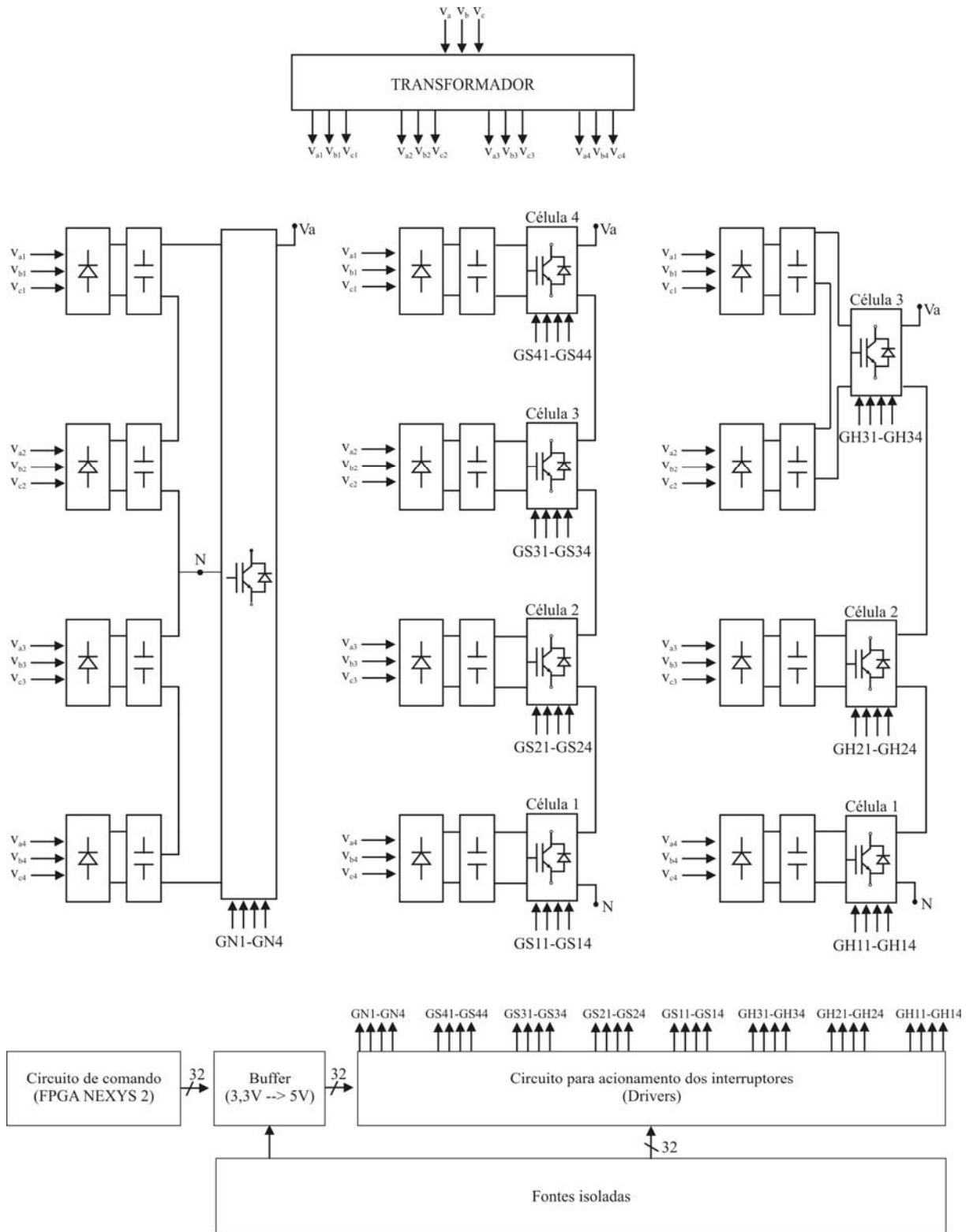


Figura A-9.1. Esquema do protótipo implementado

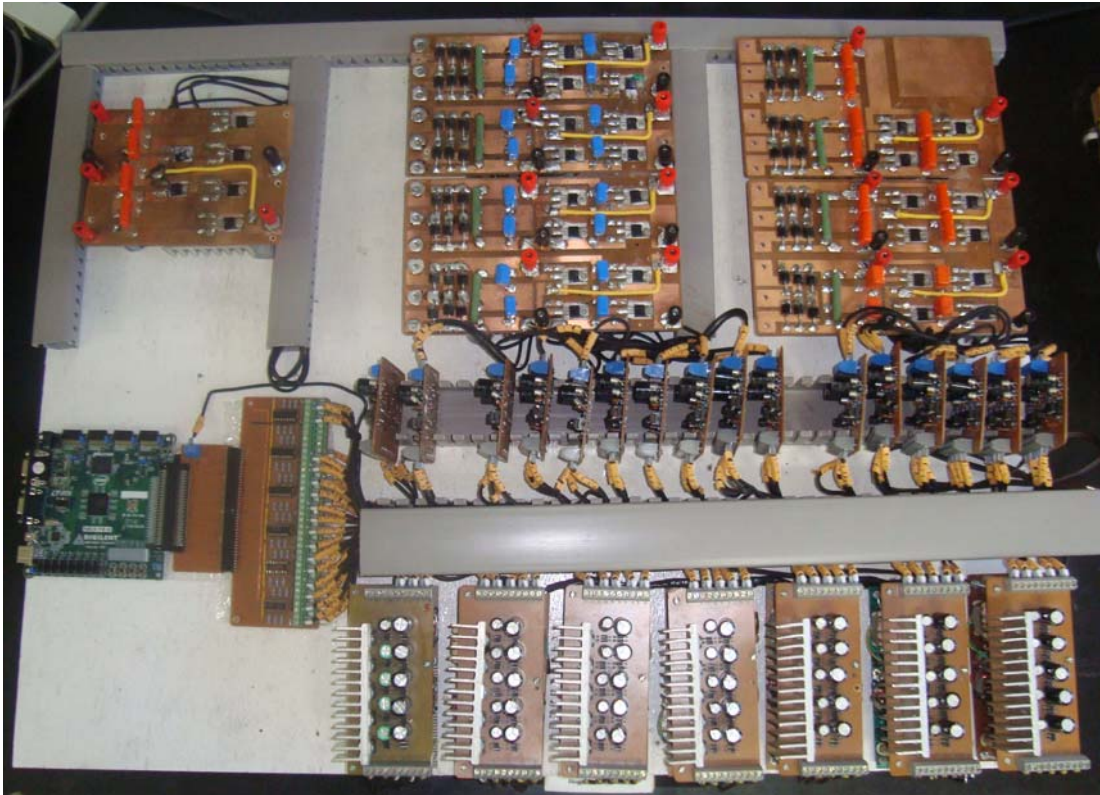


Figura A-9.2. Protótipo implementado

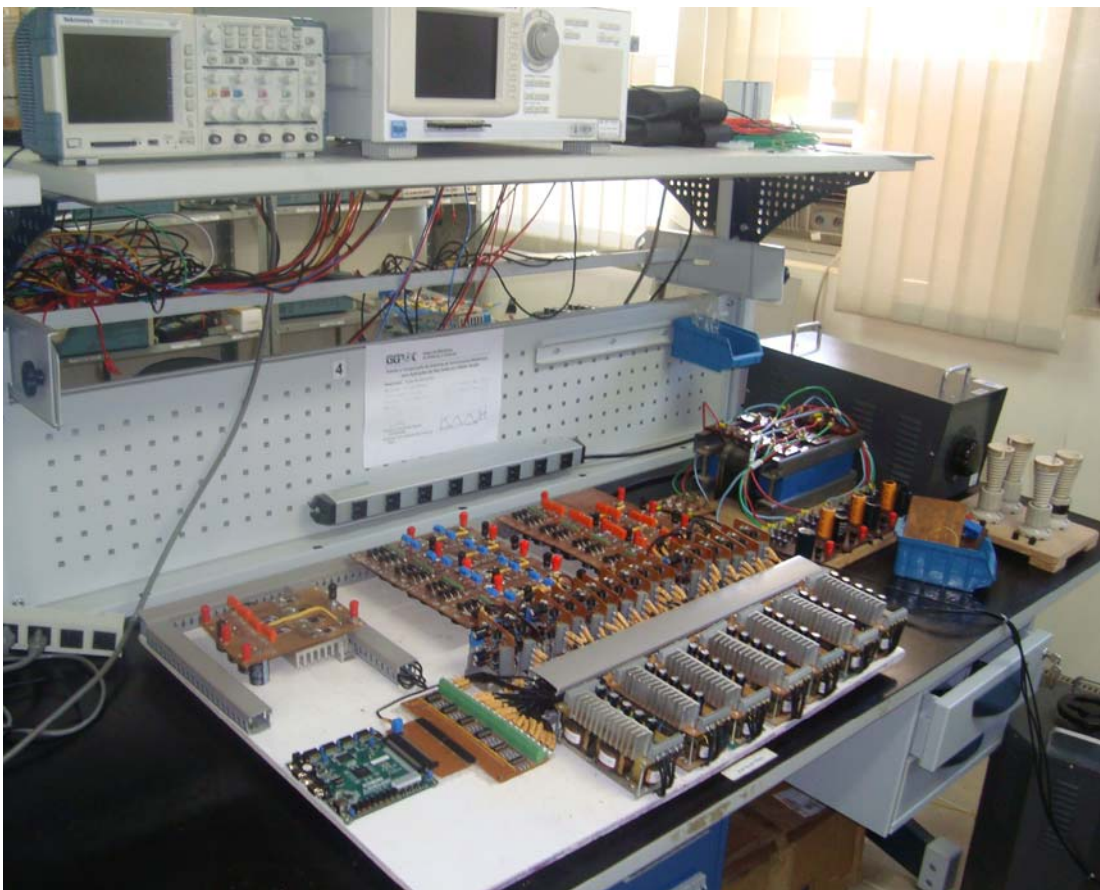


Figura A-9.3. Bancada de testes

Apêndice B

PROGRAMAS FPGA

```

-----
-- Company: UFSM/GEPOC
-- Engineer: Diorge Zambra
--
-- Create Date:    14:10:02 07/11/2010
-- Design Name:
-- Module Name:    npc_pd - Behavioral
-- Project Name:   Modulação PD para inversor NPC
-- Target Devices: XC3S1200E
-- Tool versions:  ISE12.1 e ISIM
-- Revision:
-- Revision 0.01 - File Created
-- Additional Comments:
--
-----

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity npc_pd is
    Port ( clk : in  std_logic;
          g1 : out std_logic; --D14 -- JA1 (L15)
          g2 : out std_logic; --C14 -- JA2 (K12)
          g3 : out std_logic; --A14 -- JA3 (L17)
          g4 : out std_logic); --E13 -- JA4 (M15)
end npc_pd;

architecture Behavioral of npc_pd is
    signal u : std_logic:='0';
    signal triang: natural range 0 to 34722;
    signal ref : integer range -34722 to 34722;

begin

-----
-- Triangular e atualização da referencia    --
-----
--atualiza senoide na subida e na descida
process(clk)
    variable tri : integer range 0 to 34722 :=0;
    variable cont : integer range 0 to 69444 :=0;
    variable flag1: std_logic:='0';
    variable pos : integer range 0 to 11:= 0;
    type refa is array (0 to 11) of integer;
    constant valor : refa := (0,18771,31584,34369,26243,9786,-9778,-26237,-34368,-31587,-18779,-9);

BEGIN
    if (clk'event and clk='1') then
        if (flag1='0') then
            tri:=tri+1;
            if (tri=34722) then

```

```

        flag1:='1';
    end if;
end if;
    if (flag1='1') then
        tri:=tri-1;
    if (tri=0) then
        flag1:='0';
    end if;
end if;
    triang<=tri;
    --testu<=flag1;
    if (cont<=69443) then
        cont:=cont+1;
        else
            pos := pos+1;
            cont := 0;
        end if;
    ref<=valor(pos);
    if (pos>=11) then
        pos:=0;
    end if;
end if;
end process;

-----
-- Geração dos sinais de comando          --
-----

process(clk)
variable tm1,tm2,tm3,tm4 : integer range 0 to 9111000:=0;
variable s1,s2,s3,s4: std_logic;
variable comp1,comp2,vrefa2 : integer range -34722 to 34722;

begin
if (clk'event and clk='1') then
-----
-- Comparadores e referencia variavel--
-----
    comp1 := triang;
    comp2 := triang-34722;
    vrefa2:=ref;
-----
--- 1 braço          ---
-----
if (vrefa2>=0) then
    if (vrefa2>comp1) then
        tm1:=tm1+1;
        tm2:=0;
        if (tm1<50) then
            s3:='0';

            s4:='0';
            else
                s1:='1';
                s2:='1';

            s3:='0';
            s4:='0';
            end if;
        end if;
    end if;

    if (vrefa2<comp1) then
        tm2:=tm2+1;
        tm1:=0;
        if (tm2<50) then
            s1:='0';

            s4:='0';
            else
                s2:='1';
                s3:='1';

            end if;
        end if;
    end if;
end if;

if (vrefa2<0) then
    if (vrefa2>comp2) then

```

```

        tm3:=tm3+1;
        tm4:=0;
        if (tm3<50) then
            s1:='0';
s4:='0';
            else
                s1:='0';
s2:='1';
s3:='1';
s4:='0';
            end if;
end if;

if (vrefa2<comp2) then
    tm4:=tm4+1;
    tm3:=0;
    if (tm4<50) then
        s2:='0';
        s1:='0';
    else
        s1:='0';
        s2:='0';
        s4:='1';
        s3:='1';
    end if;
end if;

end if;

g1<=s1;
g2<=s2;
g3<=s3;
g4<=s4;

end if;

end process;

end Behavioral;

-----
-- Company: UFSM/GEPOC
-- Engineer: Diorge Zambra
--
-- Create Date:    14:10:02 07/11/2010
-- Design Name:
-- Module Name:    quasequad112 - Behavioral
-- Project Name:   Modulação quase-quadrada para inversor 1111
-- Target Devices: XC3S1200E
-- Tool versions:  ISE8.2 e Modelsim6.2g
-- Revision:
-- Revision 0.01 - File Created
-- Additional Comments:
--
-----

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity quasequad1111 is
    Port ( clk : in  STD_LOGIC;
          ghs11 : out STD_LOGIC; --D14 -- JA1 (L15)
          ghs12 : out STD_LOGIC; --C14 -- JA2 (K12)
          ghs13 : out STD_LOGIC; --A14 -- JA3 (L17)
          ghs14 : out STD_LOGIC; --E13 -- JA4 (M15)
          ghs21 : out STD_LOGIC; --B13 -- JB1 (M13)
          ghs22 : out STD_LOGIC; --A13 -- JB2 (R18)
          ghs23 : out STD_LOGIC; --F12 -- JB3 (R15)
          ghs24 : out STD_LOGIC; --E12 -- JB4 (T17)
          ghs31 : out STD_LOGIC; --F11 -- JC1 (G15)
          ghs32 : out STD_LOGIC; --E11 -- JC2 (J16)
          ghs33 : out STD_LOGIC; --C11 -- JC3 (G13)

```



```

        ghs34 : out  STD_LOGIC; --B11 -- JC4 (H16)
                ghs41 : out  STD_LOGIC; --F11 -- JC1 (G15)
        ghs42 : out  STD_LOGIC; --E11 -- JC2 (J16)
        ghs43 : out  STD_LOGIC; --C11 -- JC3 (G13)
        ghs44 : out  STD_LOGIC); --B11 -- JC4 (H16)
end quasequadr1111;

architecture Behavioral of quasequadr1111 is
    signal tri: natural range 0 to 2315;
    signal vrefa: integer range -16384 to 16384;
    signal s11t,s13t,s21t,s23t,s31t,s33t,s41t,s43t: std_logic;
begin

-----
-- Dente de Serra                                     --
-----

process(clk)
    variable tri : integer range 0 to 2316;
    variable flag1: std_logic:='0';
    variable pos : integer range 0 to 359:= 0;
    type ref is array (0 to 359) of integer; -- 360 pontos
    constant valor : ref :=
(0,287,573,860,1146,1432,1717,2002,2286,2570,2853,3135,3416,3696,3974,4252,4528,4803,5076,5348
,5618,5887,6154,6418,6681,6942,7201,7457,7711,7963,8212,8459,8703,8945,9184,9420,9653,9883,101
10,10335,10555,10773,10988,11199,11406,11610,11811,12008,12201,12390,12576,12758,12936,13110,1
3280,13446,13607,13765,13918,14068,14212,14353,14489,14621,14748,14870,14989,15102,15211,15315
,15415,15509,15599,15685,15765,15841,15912,15978,16039,16095,16146,16192,16233,16270,16301,163
27,16349,16365,16376,16383,16384,16380,16371,16358,16339,16315,16286,16252,16214,16170,16121,1
6068,16009,15946,15877,15804,15726,15643,15556,15463,15366,15264,15158,15047,14931,14811,14686
,14556,14422,14284,14142,13995,13843,13688,13528,13364,13197,13025,12849,12669,12485,12297,121
06,11911,11712,11510,11304,11095,10882,10666,10447,10225,9999,9770,9539,9304,9067,8826,8583,83
38,8090,7839,7586,7331,7073,6814,6552,6288,6022,5755,5485,5214,4942,4668,4392,4115,3837,3558,3
277,2996,2714,2430,2146,1862,1577,1291,1005,719,432,145,-141,-428,-715,-1001,-1287,-1573,-
1858,-2142,-2426,-2709,-2992,-3273,-3554,-3833,-4111,-4388,-4664,-4938,-5211,-5482,-5751,-
6019,-6284,-6548,-6810,-7070,-7327,-7583,-7836,-8086,-8334,-8580,-8823,-9063,-9301,-9535,-
9767,-9996,-10221,-10444,-10663,-10879,-11092,-11301,-11507,-11709,-11908,-12103,-12295,-
12482,-12666,-12846,-13022,-13194,-13362,-13526,-13686,-13841,-13993,-14140,-14282,-14421,-
14554,-14684,-14809,-14929,-15045,-15156,-15263,-15365,-15462,-15554,-15642,-15725,-15803,-
15876,-15945,-16008,-16067,-16121,-16169,-16213,-16252,-16286,-16315,-16338,-16357,-16371,-
16380,-16384,-16383,-16376,-16365,-16349,-16328,-16301,-16270,-16234,-16193,-16147,-16095,-
16039,-15978,-15913,-15842,-15766,-15686,-15601,-15511,-15416,-15317,-15212,-15104,-14990,-
14872,-14750,-14622,-14491,-14355,-14215,-14070,-13921,-13767,-13610,-13448,-13282,-13112,-
12938,-12761,-12579,-12393,-12204,-12010,-11814,-11613,-11409,-11202,-10991,-10776,-10559,-
10338,-10114,-9887,-9656,-9423,-9187,-8949,-8707,-8463,-8216,-7967,-7715,-7461,-7204,-6946,-
6685,-6422,-6157,-5891,-5622,-5352,-5080,-4807,-4532,-4256,-3978,-3700,-3420,-3139,-2857,-
2574,-2291,-2006,-1721,-1436,-1150,-864,-577,-291,-4); -- valores do vetor

begin
if (clk'event and clk='1') then
    if (flag1='0') then
        tri:=tri+1;
        if (tri>=2315) then -- T=46,3us
            tri:=0;
            flag1:='1';
        end if;
    end if;
    if (flag1='1') then
        if (pos <= 358) then
            pos := pos+1;
            flag1:='0';
        else pos := 0;
        end if;
        vrefa<=valor(pos);
    end if;
end if;
end process;

-----
-- Modulação                                     --
-----

process(clk)
    variable s11a,s13a,s21a,s23a,s31a,s33a,s41a,s43a: std_logic :='0';
    variable comp1,comp2,comp3,comp4 : integer range -16384 to 16384;

begin
if (clk'event and clk='1') then
-----

```

```

-- Niveis de comparação          --
-----
comp1 := 2048;
comp2 := 6144;
comp3 := 10240;
comp4 := 14745;
-----
---      Célula 1                ---
-----
if (vrefa>=0) then
  if (vrefa>=comp1) then
    s11a:='1';
    s13a:='0';
  else
    s11a:='0';
    s13a:='0';
  end if;
end if;
if (vrefa<0) then
  if (vrefa<=comp1) then
    s11a:='0';
    s13a:='1';
  else
    s11a:='0';
    s13a:='0';
  end if;
end if;
-----
---      Célula 2                ---
-----
if (vrefa>=0) then
  if (vrefa>comp2) then
    s21a:='1';
    s23a:='0';
  else
    s21a:='0';
    s23a:='0';
  end if;
end if;
if (vrefa<0) then
  if (vrefa<=comp2) then
    s21a:='0';
    s23a:='1';
  else
    s21a:='0';
    s23a:='0';
  end if;
end if;
-----
-- Célula 3                      --
-----
if (vrefa>=0) then
  if (vrefa>comp3) then
    s31a:='1';
    s33a:='0';
  else
    s31a:='0';
    s33a:='0';
  end if;
end if;
if (vrefa<0) then
  if (vrefa<=comp3) then
    s31a:='0';
    s33a:='1';
  else
    s31a:='0';
    s33a:='0';
  end if;
end if;
-----
-- Célula 4                      --
-----
if (vrefa>=0) then
  if (vrefa>comp4) then

```

```

                                s41a:='1';
    s43a:='0';
    else
    s41a:='0';
    s43a:='0';
    end if;
end if;

if (vrefa<0) then
    if (vrefa<-comp4) then
        s41a:='0';
        s43a:='1';
        else
        s41a:='0';
        s43a:='0';
        end if;
end if;

-----
-- Atualiza variáveis          --
-----

--celula 1
s11t<=s11a;
s13t<=s13a;
--celula 2
s21t<=s21a;
s23t<=s23a;
--celula 3
s31t<=s31a;
s33t<=s33a;
--celula 4
s41t<=s41a;
s43t<=s43a;
end if;
end process;

-----
-- Implementação do tempo morto --
-----

process(clk)
begin
if (clk'event and clk='1') then
-----
---   Célula 1           ---
-----

if (s11t='1') then
    ghs12 <= '0';
    ghs11 <= '1' after 1 us;
end if;
if (s11t='0') then
    ghs11<='0';
    ghs12<= '1' after 1 us;
end if;
if (s13t='1') then
    ghs14<='0';
    ghs13<= '1' after 1 us;
end if;
if (s13t='0') then
    ghs13<='0';
    ghs14<='1' after 1 us;
end if;
-----
---   Célula 2           ---
-----

if (s21t='1') then
    ghs22 <= '0';
    ghs21 <= '1' after 1 us;
end if;
if (s21t='0') then
    ghs21<='0';
    ghs22<= '1' after 1 us;
end if;
if (s23t='1') then
    ghs24<='0';
    ghs23<= '1' after 1 us;
end if;
if (s23t='0') then

```

```

        ghs23<='0';
        ghs24<='1' after 1 us;
end if;
-----
-- Célula 3                                     --
-----
if (s31t='1') then
    ghs32 <= '0';
    ghs31 <= '1' after 1 us;
end if;
if (s31t='0') then
    ghs31<='0';
    ghs32<= '1' after 1 us;
end if;
if (s33t='1') then
    ghs34<='0';
    ghs33<= '1' after 1 us;
end if;
if (s33t='0') then
    ghs33<='0';
    ghs34<='1' after 1 us;
end if;
-----
-- Célula 4                                     --
-----
if (s41t='1') then
    ghs42 <= '0';
    ghs41 <= '1' after 1 us;
end if;
if (s41t='0') then
    ghs41<='0';
    ghs42<= '1' after 1 us;
end if;
if (s43t='1') then
    ghs44<='0';
    ghs43<= '1' after 1 us;
end if;
if (s43t='0') then
    ghs43<='0';
    ghs44<='1' after 1 us;
end if;
end if;
end if;
end process;
-----
-- FIM                                         --
-----
end Behavioral;

-----
-- Company: UFSM/GEPOC
-- Engineer: Diorge Zambra
--
-- Create Date:      14:10:02 07/11/2010
-- Design Name:
-- Module Name:      quasequad112 - Behavioral
-- Project Name:     Modulação quase-quadrada para inversor 112
-- Target Devices:   XC3S1200E
-- Tool versions:    ISE8.2 e Modelsim6.2g
-- Revision:
-- Revision 0.01 - File Created
-- Additional Comments:
--
-----

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity quasequad112 is
    Port ( clk : in  STD_LOGIC;
          ghs11 : out STD_LOGIC; --D14 -- JA1 (L15)
          ghs12 : out STD_LOGIC; --C14 -- JA2 (K12)
          ghs13 : out STD_LOGIC; --A14 -- JA3 (L17)
          ghs14 : out STD_LOGIC; --E13 -- JA4 (M15)
          ghs21 : out STD_LOGIC; --B13 -- JB1 (M13)
          ghs22 : out STD_LOGIC; --A13 -- JB2 (R18)

```

```

        ghs23 : out  STD_LOGIC; --F12 -- JB3 (R15)
        ghs24 : out  STD_LOGIC; --E12 -- JB4 (T17)
        ghs31 : out  STD_LOGIC; --F11 -- JC1 (G15)
        ghs32 : out  STD_LOGIC; --E11 -- JC2 (J16)
        ghs33 : out  STD_LOGIC; --C11 -- JC3 (G13)
        ghs34 : out  STD_LOGIC); --B11 -- JC4 (H16)
end quasequad112;

architecture Behavioral of quasequad112 is
    signal tri: natural range 0 to 2315;
    signal vrefa: integer range -16384 to 16384;
    signal s11t,s13t,s21t,s23t,s31t,s33t: std_logic;
begin

-----
-- Dente de Serra                                     --
-----

process(clk)
    variable tri : integer range 0 to 2316;
    variable flag1: std_logic:='0';
    variable pos : integer range 0 to 359:= 0;
    type ref is array (0 to 359) of integer; -- 360 pontos
    constant valor : ref :=
(0,287,573,860,1146,1432,1717,2002,2286,2570,2853,3135,3416,3696,3974,4252,4528,4803,5076,5348
,5618,5887,6154,6418,6681,6942,7201,7457,7711,7963,8212,8459,8703,8945,9184,9420,9653,9883,101
10,10335,10555,10773,10988,11199,11406,11610,11811,12008,12201,12390,12576,12758,12936,13110,1
3280,13446,13607,13765,13918,14068,14212,14353,14489,14621,14748,14870,14989,15102,15211,15315
,15415,15509,15599,15685,15765,15841,15912,15978,16039,16095,16146,16192,16233,16270,16301,163
27,16349,16365,16376,16383,16384,16380,16371,16358,16339,16315,16286,16252,16214,16170,16121,1
6068,16009,15946,15877,15804,15726,15643,15556,15463,15366,15264,15158,15047,14931,14811,14686
,14556,14422,14284,14142,13995,13843,13688,13528,13364,13197,13025,12849,12669,12485,12297,121
06,11911,11712,11510,11304,11095,10882,10666,10447,10225,9999,9770,9539,9304,9067,8826,8583,83
38,8090,7839,7586,7331,7073,6814,6552,6288,6022,5755,5485,5214,4942,4668,4392,4115,3837,3558,3
277,2996,2714,2430,2146,1862,1577,1291,1005,719,432,145,-141,-428,-715,-1001,-1287,-1573,-
1858,-2142,-2426,-2709,-2992,-3273,-3554,-3833,-4111,-4388,-4664,-4938,-5211,-5482,-5751,-
6019,-6284,-6548,-6810,-7070,-7327,-7583,-7836,-8086,-8334,-8580,-8823,-9063,-9301,-9535,-
9767,-9996,-10221,-10444,-10663,-10879,-11092,-11301,-11507,-11709,-11908,-12103,-12295,-
12482,-12666,-12846,-13022,-13194,-13362,-13526,-13686,-13841,-13993,-14140,-14282,-14421,-
14554,-14684,-14809,-14929,-15045,-15156,-15263,-15365,-15462,-15554,-15642,-15725,-15803,-
15876,-15945,-16008,-16067,-16121,-16169,-16213,-16252,-16286,-16315,-16338,-16357,-16371,-
16380,-16384,-16383,-16376,-16365,-16349,-16328,-16301,-16270,-16234,-16193,-16147,-16095,-
16039,-15978,-15913,-15842,-15766,-15686,-15601,-15511,-15416,-15317,-15212,-15104,-14990,-
14872,-14750,-14622,-14491,-14355,-14215,-14070,-13921,-13767,-13610,-13448,-13282,-13112,-
12938,-12761,-12579,-12393,-12204,-12010,-11814,-11613,-11409,-11202,-10991,-10776,-10559,-
10338,-10114,-9887,-9656,-9423,-9187,-8949,-8707,-8463,-8216,-7967,-7715,-7461,-7204,-6946,-
6685,-6422,-6157,-5891,-5622,-5352,-5080,-4807,-4532,-4256,-3978,-3700,-3420,-3139,-2857,-
2574,-2291,-2006,-1721,-1436,-1150,-864,-577,-291,-4); -- valores do vetor

begin
if (clk'event and clk='1') then
    if (flag1='0') then
        tri:=tri+1;
        if (tri>=2315) then
            tri:=0;
            flag1:='1';
        end if;
    end if;
end if;
if (flag1='1') then
    if (pos <= 358) then
        pos := pos+1;
        flag1:='0';
    else pos := 0;
    end if;
    vrefa<=valor(pos);
end if;
end if;
end process;

-----
-- Modulação                                         --
-----

process(clk)
    variable s11a,s13a,s21a,s23a,s31a,s33a: std_logic :='0';
    variable comp1,comp2,comp3,comp4,comp11 : integer range -16384 to 16384;

begin
if (clk'event and clk='1') then

```

```

-----
-- Niveis de comparação      --
-----
comp1 := 2048;
comp2 := 6144;
comp3 := 10240;
comp4 := 14745;
-----
--- Célula 1                  ---
-----
if (vrefa>=0) then
  if (vrefa<=comp3) then
    comp11:=comp1;
  else
    comp11:=comp4;
  end if;

  if (vrefa>=comp11) then
    s11a:='1';
    s13a:='0';
  else
    s11a:='0';
    s13a:='0';
  end if;
end if;
if (vrefa<0) then
  if (vrefa>-comp3) then
    comp11:=-comp1;
  else
    comp11:=-comp4;
  end if;

  if (vrefa<=comp11) then
    s11a:='1';
    s13a:='0';
  else
    s11a:='0';
    s13a:='0';
  end if;
end if;
-----
--- Célula 2                  ---
-----
if (vrefa>=0) then
  if (vrefa>comp2) then
    s21a:='1';
    s23a:='0';
  else
    s21a:='0';
    s23a:='0';
  end if;
end if;
if (vrefa<0) then
  if (vrefa<-comp2) then
    s21a:='0';
    s23a:='1';
  else
    s21a:='0';
    s23a:='0';
  end if;
end if;
-----
-- Célula 3                  --
-----
if (vrefa>=0) then

  if (vrefa>comp3) then
    s31a:='1';
    s33a:='0';
  else
    s31a:='0';
    s33a:='0';
  end if;
end if;

if (vrefa<0) then
  if (vrefa<-comp3) then

```

```

                s31a:='0';
            s33a:='1';
            else
                s31a:='0';
                s33a:='0';
            end if;
        end if;
    end if;

-----
-- Atualiza variáveis                --
-----
--celula 1
s11t<=s11a;
s13t<=s13a;
--celula 2
s21t<=s21a;
s23t<=s23a;
--celula 3
s31t<=s31a;
s33t<=s33a;
end if;
end process;

-----
-- Implementação do tempo morto      --
-----
process(clk)
begin
if (clk'event and clk='1') then
-----
--- Célula 1                        ---
-----
if (s11t='1') then
    ghs12 <= '0';
    ghs11 <= '1' after 1 us;
end if;
if (s11t='0') then
    ghs11<='0';
    ghs12<= '1' after 1 us;
end if;
if (s13t='1') then
    ghs14<='0';
    ghs13<= '1' after 1 us;
end if;
if (s13t='0') then
    ghs13<='0';
    ghs14<='1' after 1 us;
end if;
-----
--- Célula 2                        ---
-----
if (s21t='1') then
    ghs22 <= '0';
    ghs21 <= '1' after 1 us;
end if;
if (s21t='0') then
    ghs21<='0';
    ghs22<= '1' after 1 us;
end if;
if (s23t='1') then
    ghs24<='0';
    ghs23<= '1' after 1 us;
end if;
if (s23t='0') then
    ghs23<='0';
    ghs24<='1' after 1 us;
end if;
-----
-- Célula 3                        --
-----
if (s31t='1') then
    ghs32 <= '0';
    ghs31 <= '1' after 1 us;
end if;
if (s31t='0') then
    ghs31<='0';
    ghs32<= '1' after 1 us;

```

```

end if;
if (s33t='1') then
    ghs34<='0';
    ghs33<= '1' after 1 us;
end if;
if (s33t='0') then
    ghs33<='0';
    ghs34<='1' after 1 us;
end if;
end if;
end process;
-----
-- FIM                                     --
-----
end Behavioral;

-----
-- Company: UFSM/GEPOC
-- Engineer: Diorge Zambra
--
-- Create Date:      14:10:02 07/11/2010
-- Design Name:
-- Module Name:      hibrida112 - Behavioral
-- Project Name: Modulação hibrida para inversor 112
-- Target Devices: XC3S1200E
-- Tool versions: ISE8.2 e Modelsim6.2g
-- Revision:
-- Revision 0.01 - File Created
-- Additional Comments:
--
-----

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity hibrida112 is
    Port ( clk : in  STD_LOGIC;
          ghs11 : out STD_LOGIC; --D14 -- JA1 (L15)
          ghs12 : out STD_LOGIC; --C14 -- JA2 (K12)
          ghs13 : out STD_LOGIC; --A14 -- JA3 (L17)
          ghs14 : out STD_LOGIC; --E13 -- JA4 (M15)
          ghs21 : out STD_LOGIC; --B13 -- JB1 (M13)
          ghs22 : out STD_LOGIC; --A13 -- JB2 (R18)
          ghs23 : out STD_LOGIC; --F12 -- JB3 (R15)
          ghs24 : out STD_LOGIC; --E12 -- JB4 (T17)
          ghs31 : out STD_LOGIC; --F11 -- JC1 (G15)
          ghs32 : out STD_LOGIC; --E11 -- JC2 (J16)
          ghs33 : out STD_LOGIC; --C11 -- JC3 (G13)
          ghs34 : out STD_LOGIC); --B11 -- JC4 (H16)
end hibrida112;

architecture Behavioral of hibrida112 is
    signal triang: integer range 0 to 3501;
    signal triang2: integer range -3501 to 0;
    signal vrefa3: integer range -14004 to 14004;
    signal vrefa2: integer range -7002 to 7002;
    signal vrefa1: integer range -3501 to 3501;
    signal s11t,s13t,s21t,s23t,s31t,s33t: std_logic;
begin

-----
-- Triangular                               --
-----

process(clk)
    variable tri2 : integer range 0 to 3501 :=0;
    variable flag2: std_logic:='0';
    variable tri3 : integer range -3501 to 0 :=-3501;
    variable flag3: std_logic:='0';

begin
    if (clk'event and clk='1') then
        --triangular positiva
        if (flag2='0') then
            tri2:=tri2+1;
            if (tri2=3501) then -- T=1.3888889us

```



```

        flag2:='1';
    end if;
end if;
    if (flag2='1') then
        tri2:=tri2-1;
        if (tri2=0) then
            flag2:='0';
        end if;
    end if;
    triang<=tri2;
--triangular negativa
    if (flag3='0') then
        tri3:=tri3+1;
        if (tri3=0) then -- T=1.3888889us
            flag3:='1';
        end if;
    end if;
    if (flag3='1') then
        tri3:=tri3-1;
        if (tri3=-3501) then
            flag3:='0';
        end if;
    end if;
    triang2<=tri3;
end if;
end process;

-----
-- Atualização das referências          --
-----

process(clk)
variable tri : integer range 0 to 7002;
variable flag1: std_logic:='0';
variable pos : integer range 0 to 118:= 0;
type ref1 is array (0 to 118) of integer; -- 360 pontos
type ref2 is array (0 to 118) of integer; -- 360 pontos
type ref3 is array (0 to 118) of integer; -- 360 pontos
constant valor1 : ref1 :=
(0,745,1489,2228,2961,184,898,1600,2287,2957,109,741,1351,1937,2499,3033,38,513,958,1370,1749,
2092,2400,2672,2906,3102,3259,3378,3457,3496,3496,3456,3376,3258,3100,2903,2669,2397,2088,1744
,1366,953,508,32,3027,2492,1931,1344,733,101,2950,2279,1591,890,176,2952,2219,1480,737,-9,-
754,-1498,-2237,-2969,-193,-907,-1608,-2295,-2965,-116,-748,-1358,-1944,-2505,-3039,-43,-519,-
963,-1375,-1753,-2096,-2404,-2675,-2908,-3104,-3261,-3379,-3457,-3496,-3496,-3455,-3375,-
3256,-3098,-2901,-2666,-2393,-2085,-1740,-1361,-948,-503,-26,-3021,-2486,-1924,-1337,-726,-
93,-2942,-2271,-1583,-881,-167,-2944,-2211,-1471,-728,18);
constant valor2 : ref2 :=
(0,745,1489,2228,2961,3685,4399,5101,5788,6458,109,741,1351,1937,2499,3033,3539,4014,4459,4871
,5250,5593,5901,6173,6407,6603,6760,6879,6958,6997,6997,6957,6877,6759,6601,6404,6170,5898,558
9,5245,4867,4454,4009,3533,3027,2492,1931,1344,733,101,6451,5780,5092,4391,3677,2952,2219,1480
,737,-9,-754,-1498,-2237,-2969,-3694,-4408,-5109,-5796,-6466,-116,-748,-1358,-1944,-2505,-
3039,-3544,-4020,-4464,-4876,-5254,-5597,-5905,-6176,-6409,-6605,-6762,-6880,-6958,-6997,-
6997,-6956,-6876,-6757,-6599,-6402,-6167,-5894,-5586,-5241,-4862,-4449,-4004,-3527,-3021,-
2486,-1924,-1337,-726,-93,-6443,-5772,-5084,-4382,-3668,-2944,-2211,-1471,-728,18);
constant valor3 : ref3 :=
(0,745,1489,2228,2961,3685,4399,5101,5788,6458,7111,7743,8353,8939,9501,10035,10541,11016,1146
1,11873,12252,12595,12903,13175,13409,13605,13762,13881,13960,13999,13999,13959,13879,13761,13
603,13406,13172,12900,12591,12247,11869,11456,11011,10535,10029,9494,8933,8346,7735,7103,6451,
5780,5092,4391,3677,2952,2219,1480,737,-9,-754,-1498,-2237,-2969,-3694,-4408,-5109,-5796,-
6466,-7118,-7750,-8360,-8946,-9507,-10041,-10546,-11022,-11466,-11878,-12256,-12599,-12907,-
13178,-13411,-13607,-13764,-13882,-13960,-13999,-13999,-13958,-13878,-13759,-13601,-13404,-
13169,-12896,-12588,-12243,-11864,-11451,-11006,-10529,-10023,-9488,-8926,-8339,-7728,-7095,-
6443,-5772,-5084,-4382,-3668,-2944,-2211,-1471,-728,18);
begin
if (clk'event and clk='1') then
    if (flag1='0') then
        tri:=tri+1;
        if (tri>=7002) then -- T=46,3us
            tri:=0;
            flag1:='1';
        end if;
    end if;
    if (flag1='1') then
        if (pos <= 117) then
            pos := pos+1;
            flag1:='0';
        else pos := 0;
        end if;
    end if;
end process;

```

```

                vrefa3<=valor3(pos);
                vrefa2<=valor2(pos);
                vrefa1<=valor1(pos);
            end if;
        end if;
    end process;

-----
-- Modulação                                     --
-----

process(clk)
variable s11a,s13a,s21a,s23a,s31a,s33a: std_logic :='0';
variable complp,compln: integer range -3501 to 3501;
variable comp2: integer range -3501 to 3501;
variable comp3: integer range -7002 to 7002;
begin
if (clk'event and clk='1') then
-----
-- Níveis de comparação                         --
-----
complp := triang;
compln := triang2;
comp2 := 3501;
comp3 := 7002;
-----
--- Célula 1                                     ---
-----
if (vrefa1>=0) then
    if (vrefa1>=complp) then
        s11a:='1';
        s13a:='0';
    else
        s11a:='0';
        s13a:='0';
    end if;
end if;
if (vrefa1<0) then
    if (vrefa1<=compln) then
        s11a:='0';
        s13a:='1';
    else
        s11a:='0';
        s13a:='0';
    end if;
end if;
-----
--- Célula 2                                     ---
-----
if (vrefa2>=0) then
    if (vrefa2>comp2) then
        s21a:='1';
        s23a:='0';
    else
        s21a:='0';
        s23a:='0';
    end if;
end if;
if (vrefa2<0) then
    if (vrefa2<=-comp2) then
        s21a:='0';
        s23a:='1';
    else
        s21a:='0';
        s23a:='0';
    end if;
end if;
-----
-- Célula 3                                     --
-----
if (vrefa3>=0) then
    if (vrefa3>comp3) then
        s31a:='1';
        s33a:='0';
    else
        s31a:='0';
        s33a:='0';
    end if;
end if;

```

```

                end if;
end if;

if (vrefa3<0) then
    if (vrefa3<-comp3) then
        s33a:='1';
        else
            s31a:='0';
            s33a:='0';
        end if;
end if;

-----
-- Atualiza variáveis          --
-----

--celula 1
s11t<=s11a;
s13t<=s13a;
--celula 2
s21t<=s21a;
s23t<=s23a;
--celula 3
s31t<=s31a;
s33t<=s33a;
end if;
end process;

-----
-- Implementação do tempo morto --
-----

process(clk)
variable s11,s12,s13,s14,s21,s22,s23,s24,s31,s32,s33,s34: std_logic :='0';
variable cont1,cont2,cont3,cont4,cont5,cont6,cont7,cont8,cont9,cont10,cont11,cont12 : integer
range 0 to 51;
begin
if (clk'event and clk='1') then

-----
--- Célula 1          ---
-----

if (s11t='1') then
    s12:='0';
    if (cont1<50) then
        cont1:=cont1+1;
    else
        s11:='1';
        cont1:=0;
    end if;
else
    cont1:=0;
end if;

if (s11t='0') then
    s11:='0';
    if (cont2<50) then
        cont2:=cont2+1;
    else
        s12:='1';
        cont2:=0;
    end if;
else
    cont2:=0;
end if;

if (s13t='1') then
    s14:='0';
    if (cont3<50) then
        cont3:=cont3+1;
    else
        s13:='1';
        cont3:=0;
    end if;
else
    cont3:=0;
end if;

```

```

if (s13t='0') then
  s13:='0';
  if (cont4<50)then
    cont4:=cont4+1;
  else
    s14:='1';
    cont4:=0;
  end if;
else
  cont4:=0;
end if;

-----
--- Célula 2 ---
-----
if (s21t='1') then
  s22:='0';
  if (cont5<50) then
    cont5:=cont5+1;
  else
    s21:='1';
    cont5:=0;
  end if;
else
  cont5:=0;
end if;

if (s21t='0') then
  s21:='0';
  if (cont6<50)then
    cont6:=cont6+1;
  else
    s22:='1';
    cont6:=0;
  end if;
else
  cont6:=0;
end if;

if (s23t='1') then
  s24:='0';
  if (cont7<50) then
    cont7:=cont7+1;
  else
    s23:='1';
    cont7:=0;
  end if;
else
  cont7:=0;
end if;

if (s23t='0') then
  s23:='0';
  if (cont8<50)then
    cont8:=cont8+1;
  else
    s24:='1';
    cont8:=0;
  end if;
else
  cont8:=0;
end if;

-----
-- Célula 3 --
-----
if (s31t='1') then
  s32:='0';
  if (cont9<50) then
    cont9:=cont9+1;
  else
    s31:='1';
    cont9:=0;
  end if;
else
  cont9:=0;
end if;

```

```

if (s31t='0') then
  s31:='0';
  if (cont10<50)then
    cont10:=cont10+1;
  else
    s32:='1';
    cont10:=0;
  end if;
else
  cont10:=0;
end if;

if (s33t='1') then
  s34:='0';
  if (cont11<50) then
    cont11:=cont11+1;
  else
    s33:='1';
    cont11:=0;
  end if;
else
  cont11:=0;
end if;

if (s33t='0') then
  s33:='0';
  if (cont12<50)then
    cont12:=cont12+1;
  else
    s34:='1';
    cont12:=0;
  end if;
else
  cont12:=0;
end if;
-----
-- Atualiza variáveis --
-----
--celula 1
ghs11<=s11;
ghs12<=s12;
ghs13<=s13;
ghs14<=s14;
--celula2
ghs21<=s21;
ghs22<=s22;
ghs23<=s23;
ghs24<=s24;
--celula3
ghs31<=s31;
ghs32<=s32;
ghs33<=s33;
ghs34<=s34;

end if;

end process;

end Behavioral;

```

Apêndice C

PUBLICAÇÕES

1. Zambra, D.A.B., Rech, C., Pinheiro, J.R., Impacto da Estratégia de Modulação Multinível Híbrida nas Perdas dos Dispositivos Semicondutores de Potência, INDUSCON 2006;
2. Zambra, D.A.B., Rech, C., Pinheiro, J.R., Impact of the Hybrid Multilevel Modulation Strategy on the Semiconductors Power Losses, IECON 2006, p.2740-2745;
3. Zambra, D.A.B., Rech, C., Pinheiro, J.R., A Comparative Analysis between the Symmetric and the Hybrid Asymmetric Nine-Level Series Connected H-bridge Cells Inverter, EPE 2007;
4. Zambra, D.A.B., Rech, C., Pinheiro, J.R., Comparison Among three Topologies of Multilevel Inverters, COBEP 2007;
5. Zambra, D.A.B., Rech, C., Gonçalves, F.A.F., Pinheiro, J.R., Power Losses Analysis and Cooling System Design of Three Topologies of Multilevel Inverters, PESC 2008;
6. Zambra, D.A.B., Rech, C., Pinheiro, J.R., Heat-sink Design for three Topologies of Multilevel Inverters, CBA 2008;
7. **Zambra, D.A.B.; Rech, C.; Pinheiro, J.R.; "Comparison of Neutral-Point-Clamped, Symmetrical, and Hybrid Asymmetrical Multilevel Inverters," IEEE Transactions on Industrial Electronics (Special Section on Multilevel Inverters), vol.57, no.7, pp.2297-2306, July 2010.**
8. Zambra, D.A.B.; Martins, M.L.S.; Pinheiro, J.R.; Síntese de formas de onda quase-quadradas aplicada ao inversor híbrido assimétrico com células H-bridge conectadas em série, CBA2010;