

**UNIVERSIDADE FEDERAL DE SANTA MARIA  
CENTRO DE TECNOLOGIA  
PROGRAMA DE PÓS GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**DESENVOLVIMENTO DE TOPOLOGIAS COM  
REDUÇÃO DO PROCESSAMENTO REDUNDANTE DE  
ENERGIA PARA ACIONAMENTO DE LEDS**

**TESE DE DOUTORADO**

**Douglas Camponogara**

**Santa Maria, RS, Brasil**

**2015**



**PPGEE / UFSM, RS**

**CAMPONOGARA, Douglas**

**Doutor**

**2015**

# **DESENVOLVIMENTO DE TOPOLOGIAS COM REDUÇÃO DO PROCESSAMENTO REDUNDANTE DE ENERGIA PARA ACIONAMENTO DE LEDS**

**Douglas Camponogara**

Tese apresentada ao Curso de Doutorado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Processamento de Energia: Sistemas de Iluminação, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Doutor em Engenharia Elétrica.**

**Orientador: Prof. Dr. Marco Antônio Dalla Costa**  
**Co-Orientador: Prof. Dr. José Marcos Alonso Álvarez**

**Santa Maria, RS, Brasil**

**2015**



Ficha catalográfica elaborada através do Programa de Geração Automática da Biblioteca Central da UFSM, com os dados fornecidos pelo(a) autor(a).

Camponogara, Douglas  
Desenvolvimento de topologias com redução do  
processamento redundante de energia para acionamento de  
LEDs / Douglas Camponogara.-2015.  
218 p.; 30cm

Orientador: Marco Antônio Dalla Costa  
Coorientador: José Marcos Alonso Álvarez  
Tese (doutorado) - Universidade Federal de Santa  
Maria, Centro de Tecnologia, Programa de Pós-Graduação em  
Engenharia Elétrica, RS, 2015

1. Eletrônica de Potência 2. Conversores CA-CC 3.  
Circuitos Eletrônicos para Iluminação 4. Diodo emissor de  
luz I. Dalla Costa, Marco Antônio II. Alonso Álvarez,  
José Marcos III. Título.

**Universidade Federal de Santa Maria**  
**Centro de Tecnologia**  
**Programa de Pós Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,  
aprova a Tese de Doutorado

**DESENVOLVIMENTO DE TOPOLOGIAS COM REDUÇÃO DO PROCESSAMENTO  
REDUNDANTE DE ENERGIA PARA ACIONAMENTO DE LEDS**

elaborado por  
**Douglas Camponogara**

como requisito parcial para obtenção do grau de  
**Doutor em Engenharia Elétrica**

**COMISSÃO EXAMINADORA:**

---

**Marco Antônio Dalla Costa, Dr.**  
(Presidente/Orientador)

---

**José Marcos Alonso Álvarez, Dr.**  
(Co-Orientador)

---

**Fernando Luiz Marcelo Antunes, Dr. (UFC)**

---

**Mateus Felzke Schonardie, Dr. (UNIJUÍ)**

---

**Rafael Concatto Beltrame, Dr. (UFSM)**

---

**Tiago Bandeira Marchesan, Dr. (UFSM)**

Santa Maria, 26 de agosto de 2015.



*Para meus pais, Ivani e Luiz  
e para meus irmãos, Ândrei e Glauber  
pelo apoio e amor em mim depositados.*



# AGRADECIMENTOS

Meus sinceros agradecimentos:

Aos meus orientadores Prof. Marco Antônio Dalla Costa e Prof. José Marcos Alonso Álvarez, por terem acreditado em minha capacidade, pela orientação, a qual foi fundamental para este trabalho, pela amizade, paciência e ajuda nestes três anos de trabalho.

Aos colegas do GEDRE (UFSM), em especial ao Prof. Diogo Vargas, Prof. Tiago Bandeira Marchesan, Eng. Renan Duarte, Eng. Vitor Bender e especialmente ao Prof. Rafael Adaime Pinto, o qual me recebeu na Espanha durante as primeiras semanas do meu doutorado sanduíche. Mais do que colegas, com certeza amigos.

Ao Eng. Jonatas Rodrigo Kinas, ex-aluno e colega do grupo GAIC (UNIJUÍ), pelo seu suporte na prototipação do sistema e por sua dedicação e empenho ímpares.

Ao colega e amigo Prof. Pedro Santos Almeida do grupo NIMO (UFJF), o qual também contribui de maneira decisiva no projeto e implementação dos protótipos durante minha estadia na Espanha.

Aos colegas do grupo ce3i2 (UNIOVI): Antonio Javier Calleja Rodriguez, Daniel Garcia Llera, Javier Ribas Bueno, Manuel Rico Secades, Jorge Garcia e Nelo Huerta Medina, pelo suporte, acolhimento e amizade durante o meu doutorado sanduíche.

Por fim, contudo não menos importante, à minha família. Palavras não são capazes de expressar a gratidão que eu tenho por serem minha base, meus apoiadores e meus amigos.



*“A tarefa não é tanto ver aquilo que ninguém viu,  
mas pensar o que ninguém ainda pensou  
sobre aquilo que todo mundo vê.”*

(Arthur Schopenhauer)



# RESUMO

Tese de Doutorado  
Programa de Pós Graduação em Engenharia Elétrica  
Universidade Federal de Santa Maria

## DESENVOLVIMENTO DE TOPOLOGIAS COM REDUÇÃO DO PROCESSAMENTO REDUNDANTE DE ENERGIA PARA ACIONAMENTO DE LEDS

AUTOR: DOUGLAS CAMPONOGARA

ORIENTADOR: PROF. DR. MARCO ANTÔNIO DALLA COSTA

CO-ORIENTADOR: PROF. DR. JOSÉ MARCOS ALONSO ÁLVAREZ

LOCAL DA DEFESA E DATA: SANTA MARIA, 26 DE AGOSTO DE 2015.

Este trabalho apresenta o estudo e desenvolvimento de um método de conexão de conversores, chamado Cascata Otimizada, o qual visa reduzir o processamento redundante de energia em topologias de múltiplos estágios para acionamento de LEDs. Uma análise preliminar das soluções disponíveis atualmente na literatura acadêmica é realizada, na qual são demonstrados diferentes tipos de soluções, suas características e como podem ser classificadas. Em seguida, uma análise das características gerais da cascata otimizada é apresentada, bem como o método empregado para redução da capacitância de barramento. Tal redução visa a substituição de capacitores eletrolíticos por tecnologias alternativas, com o intuito do aumento da vida útil do *driver*. Uma das inovações deste trabalho é a proposição uma metodologia de projeto, com foco na eficiência e na redução da capacitância. Além disso, também foi elaborado um modelo matemático, de forma a determinar o impacto da ondulação da tensão no barramento sobre a corrente nos LEDs. A partir desse modelo, foi possível estabelecer parâmetros para a escolha do melhor modo de operação para o segundo estágio e estimação da redução do capacitor de barramento. Também foram analisados diversos controladores para o segundo estágio, sendo proposto o uso do controle ressonante para projetos mais exigentes com respeito ao valor do capacitor de barramento e da ondulação na corrente de saída. Por fim, dois protótipos foram montados e testados, obtendo uma eficiência de aproximadamente 90%, fator de potência de 0,99 e total observância aos parâmetros de qualidade de energia e *flicker*. Em ambos os protótipos foram empregados capacitores de filme, o que contribui para elevar a vida útil do conversor, compatibilizando-a com a vida útil da carga LED.

**Palavras-chave:** LEDs. Redução do Processamento de Energia. Conversores CA/CC. Redução da Capacitância.



# ABSTRACT

Doctoral Thesis  
Programa de Pós Graduação em Engenharia Elétrica  
Universidade Federal de Santa Maria

## DEVELOPMENT OF TOPOLOGIES WITH REDUCED REDUDANT POWER PROCESSING FOR LED DRIVING

AUTHOR: DOUGLAS CAMPONOGARA  
ADVISOR: PROF. DR. MARCO ANTÔNIO DALLA COSTA  
CO-ADVISOR: PROF. DR. JOSÉ MARCOS ALONSO ÁLVAREZ  
PLACE AND DATE: SANTA MARIA, AUGUST 26, 2015.

This work presents the research and development of a connection method for static converters, called Optimized Cascade, which aims to reduce the redundant power processing in multiple stage topologies for LED driving. An initial analysis of possible solutions available on the literature is conducted, where different kinds of solutions are demonstrated, their characteristics and how they can be classified. Afterward, an analysis of the general characteristics of the optimized cascade is presented, as well as the method employed to reduce the bus capacitance value. This reduction aims to replace the electrolytic capacitor for alternative technologies, in order to increase the lifespan of the LED driver. One of the inovations of this work is the proposal of a project methodology, focusing the conversion efficiency and the capacitance reduction. Besides that, a mathematical model of the optimized cascade was derived, so as to establish the impact of the bus voltage ripple on the LED current. From this model, it has been possible to determine parameters for choosing the best operating mode for the second stage and the estimation of capacitance reduction-. Also, some controllers were analyzed to control the PC stage, on which the resonant controller has been proposed for demanding projects, regarding the capacitance value and LED current ripple. Finally, two prototypes were mounted and tested, where an efficiency of thereabout 90% was get with a power factor of 0,99, along with total compliance with the power quality parameters and flicker. In both prototypes film capacitors were employed, contributing to enhance the lifespan of the converter, making it compatible with LED lifespan.

**Keywords:** LEDs. Reduced Redudant Power Processing. AC/DC Converters. Capacitance Reduction.



# SUMÁRIO

<b>Sumário</b>	<b>3</b>
<b>Lista de Figuras</b>	<b>7</b>
<b>Lista de Tabelas</b>	<b>13</b>
<b>Lista de Abreviaturas</b>	<b>15</b>
<b>1 INTRODUÇÃO</b>	<b>17</b>
1.1 Introdução . . . . .	18
1.2 Princípio de operação do LED . . . . .	21
1.2.1 Estrutura básica . . . . .	21
1.2.2 Efeito <i>droop</i> . . . . .	24
1.2.3 Modelo elétrico . . . . .	26
1.2.4 <i>Flicker</i> . . . . .	29
1.3 Controle da luminosidade . . . . .	33
1.3.1 Modulação por amplitude . . . . .	34
1.3.2 Modulação por largura de pulso . . . . .	35
1.4 Vida útil do driver . . . . .	36
1.4.1 Capacitores Eletrolíticos . . . . .	36
1.5 Propostas da Tese . . . . .	43
<b>2 DRIVERS CA/CC PARA LEDS</b>	<b>44</b>
2.1 Introdução . . . . .	45
2.2 Topologias passivas . . . . .	46
2.2.1 Tipo CA . . . . .	46
2.2.2 Tipo CC . . . . .	47
2.3 Topologias ativas . . . . .	50
2.3.1 Estágio único . . . . .	50
2.3.2 Múltiplos estágios . . . . .	54
2.4 Conclusões parciais . . . . .	65
<b>3 METODOLOGIA DE PROJETO DA CASCATA OTIMIZADA</b>	<b>68</b>
3.1 Introdução . . . . .	69
3.2 Cascata otimizada . . . . .	71
3.2.1 Eficiência de conversão . . . . .	72
3.2.2 Capacitância de barramento . . . . .	75
3.3 Metodologia de projeto para Cascata Otimizada . . . . .	76
3.3.1 Fator <i>k</i> de reprocessamento . . . . .	77
3.3.2 Projeto dos estágios . . . . .	80

3.4	Fluxograma de projeto da Cascata Otimizada . . . . .	94
3.5	Exemplos de projeto . . . . .	96
3.5.1	Exemplo 1 . . . . .	97
3.5.2	Exemplo 2 . . . . .	100
3.6	Conclusões parciais . . . . .	103
<b>4</b>	<b>FATOR DE ONDULAÇÃO NA CASCATA OTIMIZADA</b>	<b>104</b>
4.1	Modelagem matemática do fator de ondulação . . . . .	105
4.2	Impacto do modo de operação . . . . .	108
4.2.1	Análise de $\Delta V_{OCP}$ . . . . .	111
4.2.2	Análise de $\Delta I_{LCP}$ . . . . .	113
4.2.3	Análise de $I_{LED}$ . . . . .	114
4.3	Resultados de simulação e experimentais . . . . .	115
4.3.1	Operação em CRC . . . . .	116
4.3.2	Operação em CCP . . . . .	116
4.3.3	Comparativo com resultados experimentais . . . . .	117
4.4	Conclusões parciais . . . . .	121
<b>5</b>	<b>CONTROLE DA CORRENTE NOS LEDS</b>	<b>122</b>
5.1	Controle do estágio CP . . . . .	123
5.1.1	Controladores I, PI e PID . . . . .	123
5.1.2	Controlador <i>Feedforward</i> . . . . .	125
5.1.3	Controlador Ressonante . . . . .	126
5.1.4	Comparativo . . . . .	127
5.1.5	Projeto dos controladores . . . . .	129
5.2	Controle da luminosidade . . . . .	133
5.2.1	Modulação por amplitude - AM . . . . .	133
5.2.2	Modulação por largura de pulso - PWM . . . . .	134
5.3	Conclusões parciais . . . . .	142
<b>6</b>	<b>RESULTADOS EXPERIMENTAIS</b>	<b>143</b>
6.1	Escolha dos protótipos . . . . .	144
6.2	Resultados experimentais . . . . .	147
6.2.1	Operação com carga nominal . . . . .	148
6.2.2	Operação com <i>dimming</i> . . . . .	152
6.3	Discussão dos resultados experimentais . . . . .	158
6.3.1	Desempenho do CCP . . . . .	158
6.3.2	Compensação de harmônicas múltiplas . . . . .	159
6.4	Conclusões parciais . . . . .	162
<b>7</b>	<b>CONCLUSÕES E SUGESTÕES PARA FUTUROS TRABALHOS</b>	<b>163</b>
7.1	Conclusões . . . . .	164
7.2	Sugestões para Futuros Trabalhos . . . . .	167
	<b>Referências Bibliográficas</b>	<b>169</b>
<b>8</b>	<b>APÊNDICE A - SISTEMA DE PROTOTIPAGEM</b>	<b>177</b>
8.1	Introdução . . . . .	178
8.2	Estágios de conversão . . . . .	180

8.2.1	Conversor CFP . . . . .	180
8.2.2	Conversor CP . . . . .	182
8.2.3	Modulador PWM . . . . .	185
8.3	Driver do interruptor . . . . .	186
8.4	Sensor de tensão . . . . .	187
8.5	Sensor de corrente dos LEDs . . . . .	189
8.6	Sensor de corrente do interruptor . . . . .	191
8.7	Placa de recepção . . . . .	193
8.8	Placa CCP . . . . .	195
8.9	Placa-mãe . . . . .	198
	<b>Publicações oriundas do tema</b>	<b>201</b>



# LISTA DE FIGURAS

1.1	Antes e depois da troca de luminárias em dois pontos distintos de Kansas City: (a) 44th Terrace (b) Deramus Avenue [12] . . . . .	20
1.2	Diagrama dos níveis de energia em um LED composto por uma homojunção [14]	22
1.3	Tensão sobre o LED pela energia de <i>bandgap</i> para diferentes tipos de LED [14]	23
1.4	Diagrama dos níveis de energia em um LED composto por uma heterojunção [14]	24
1.5	Fluxo luminoso normalizado com relação à corrente no LED para uma temperatura de junção em 25°C [15] . . . . .	25
1.6	Efeito da resistência série e paralelo na curva $V_x I$ do LED [14] . . . . .	27
1.7	Modelo elétrico equivalente do LED . . . . .	27
1.8	Tensão pela corrente no LED LXML-PWN1-0120 a uma temperatura de junção de 25°C [15] . . . . .	28
1.9	Tensão pela corrente no LED XLamp XR-C a uma temperatura de junção de 25°C: (a) Âmbar (b) Verde [22] . . . . .	29
1.10	Luminosidade normalizada de uma lâmpada incandescente [25] . . . . .	30
1.11	Traçado das recomendações práticas para baixo risco (área preta) e NOEL (área cinza) [24] . . . . .	33
1.12	Forma de onda da corrente controlada por AM com sua respectiva curva de luminosidade [26] . . . . .	34
1.13	Forma de onda da corrente controlada por PWM com sua respectiva curva de luminosidade [26] . . . . .	35
1.14	Diagrama esquemático de um capacitor eletrolítico [32] . . . . .	37
2.1	Classificação genérica dos <i>drivers</i> . . . . .	45
2.2	<i>Drivers</i> do tipo CA: (a) Limitação da corrente por resistência (b) Limitação da corrente por capacitância. . . . .	46
2.3	<i>Driver</i> do tipo CC com limitação de corrente por capacitância e controle de tensão pelo conjunto resistor e zener . . . . .	47
2.4	<i>Driver</i> do tipo CC com limitação de corrente por capacitância e redução da ondulação de corrente pela capacitância em paralelo com os LEDs . . . . .	47
2.5	<i>Driver</i> do tipo CC com filtro de tensão e corrente . . . . .	48
2.6	Filtro de tensão em <i>driver</i> passivo CC . . . . .	48
2.7	Filtro de corrente em <i>driver</i> passivo CC . . . . .	49
2.8	<i>Driver</i> ativo de estágio único . . . . .	51
2.9	<i>Driver</i> ativo do tipo $D^2$ . . . . .	51
2.10	<i>Driver</i> com injeção de harmônicas na malha de controle . . . . .	52
2.11	<i>Driver</i> ativo buck com <i>tape central</i> . . . . .	53
2.12	<i>Driver</i> ativo de estágios independentes . . . . .	55
2.13	<i>Driver</i> ativo com um conversor ressonante série . . . . .	56
2.14	<i>Driver</i> ativo SEPIC com um filtro <i>valley-fill</i> . . . . .	57

2.15	<i>Driver</i> ativo formado por um conversor <i>buck</i> de duas entradas . . . . .	58
2.16	Configuração para controle da corrente vários braços de LEDs com PWM de alta e baixa frequência . . . . .	59
2.17	<i>Driver</i> ativo de estágios integrados . . . . .	59
2.18	<i>Driver</i> ativo com estágio integrado e interruptor em série para controle da luminosidade . . . . .	61
2.19	<i>Driver</i> ativo com dois conversores <i>buck-boost</i> integrados, ambos operando em MCD . . . . .	61
2.20	<i>Driver</i> ativo com redução do processamento redundante . . . . .	62
2.21	<i>Driver</i> ativo com redução do processamento redundante e filtragem da OBF com indutor . . . . .	63
2.22	<i>Driver</i> ativo com redução do processamento redundante e filtragem da OBF com indutor . . . . .	64
2.23	<i>Driver</i> ativo com redução do processamento redundante e compensação ativa da OBF . . . . .	65
3.1	Fluxo de potência em configurações $R^2P^2$ . . . . .	69
3.2	Conversores conectados em Cascata Otimizada . . . . .	72
3.3	Principais formas de onda da Cascata Otimizada . . . . .	73
3.4	Curvas da eficiência total para um fator $k = 0,2$ . . . . .	75
3.5	Redução normalizada da capacitância com o aumento da ondulação da tensão de saída do CFP . . . . .	76
3.6	Curvas de eficiência total para eficiências do CFP de: (a) 90% e (b) 95% . . . . .	78
3.7	Formas de onda da Cascata Otimizada em potencial nominal (linha contínua) e 50% de <i>dimming</i> com AM . . . . .	78
3.8	Formas de onda da Cascata Otimizada em potencial nominal (linha contínua) e 50% de <i>dimming</i> com PWM . . . . .	80
3.9	Malha de controle de um CFP em: (a) MCC (b) MCD . . . . .	81
3.10	Gráfico da potência instântanea de entrada, do capacitor e da saída . . . . .	86
3.11	Topologias básicas não isoladas: (a) <i>buck</i> (b) <i>boost</i> (c) <i>buck-boost</i> . Isoladas: (d) <i>forward</i> (e) <i>flyback</i> . . . . .	87
3.12	Circuito simplificado da conexão CO no conversor CP . . . . .	87
3.13	Etapas de operação do conversor CP em MCC . . . . .	88
3.14	Etapas de operação do conversor CP em MCD . . . . .	90
3.15	Fluxograma de projeto da Cascata Otimizada . . . . .	94
3.16	Curvas de eficiência total assumindo uma eficiência do CFP de 92% . . . . .	96
3.17	Fluxograma de projeto da Cascata Otimizada para o Exemplo 1 . . . . .	98
3.18	Ábaco para escolha do fator $k_{am}$ com base na capacitância requisitada. . . . .	99
3.19	Fluxograma de projeto da Cascata Otimizada para o Exemplo 2 . . . . .	101
3.20	Ábaco para escolha do fator $k_{min}$ com base na capacitância requisitada. . . . .	102
4.1	Diagrama esquemático simplificado do conversor CP . . . . .	105
4.2	Diagrama de blocos do conversor CP . . . . .	106
4.3	Diagrama esquemático: (a) Controle por Razão Cíclica (b) Controle por Corrente de pico . . . . .	109
4.4	Fator de ondulação do segundo estágio para diferentes $\Delta V_{oCP}$ . . . . .	112
4.5	Diferença do fator de ondulação para uma mudança de $\Delta V_{oCP}$ . . . . .	113
4.6	Fator de ondulação do segundo estágio com variação do $\Delta I_{LCP}$ . . . . .	114
4.7	Diferença do fator de ondulação para uma mudança de $\Delta I_{LCP}$ . . . . .	114

4.8	Fator de ondulação do segundo estágio com variação no número de LEDs (gráficos superiores) e com variação da corrente aplicada na saída (gráficos inferiores)	115
4.9	Simulação do conversor em: (a) CRC (b) CCP	116
4.10	Corrente nos LEDs do circuito e modelo matemático para: (a) MCC e (b) MCD	117
4.11	Corrente nos LEDs do circuito e modelo matemático para: (a) MCC e (b) MCD	117
4.12	Corrente nos LEDs do circuito e modelo matemático, no modo CCP-MCC, para: (a) $\Delta I_{LCP} = 10\%$ e (b) $\Delta I_{LCP} = 30\%$	118
4.13	Esquemático do protótipo implementado	118
4.14	Tensão de saída total, tensão na saída do CFP e tensão na saída do CP para os seguintes modos: (a) CRC-MCC, (b) CRC-MCD, (c) CCP-MCC e (d) CCP-MCD	119
4.15	Tensão na saída do CFP e corrente nos LEDs para os seguintes modos: (a) CRC-MCC, (b) CRC-MCD, (c) CCP-MCC e (d) CCP-MCD	119
5.1	Diagrama de blocos do conversor CP com o controlador PID	123
5.2	Diagrama de blocos do conversor CP com o controlador <i>feedforward</i>	125
5.3	Diagrama de blocos do conversor CP com o controlador ressonante	126
5.4	Diagrama de blocos completo do segundo estágio	130
5.5	Função de transferência em malha aberta com o controle integrador para: (a) Exemplo 1 no modo CCP-MCC (b) Exemplo 2 no modo CRC-MCD	132
5.6	Função de transferência em malha aberta com o controle ressonante para o Exemplo 2 no modo CRC-MCD	133
5.7	Sinal de acionamento do PWM ( $V_{dim}$ ) e corrente nos LEDs ( $I_{LED}$ ) com os atrasos de operação	135
5.8	Esquema do PWM <i>enable/disable</i>	137
5.9	Fluxo da corrente pela tensão na saída do estágio CP	137
5.10	Esquema do PWM <i>shunt</i>	138
5.11	Esquema do PWM série	139
5.12	(a) PWM série em 4600 Hz (b) PWM em 138000 Hz	140
5.13	Diagrama de bode da placa de recepção	141
6.1	Esquemático completo do protótipo referente ao projeto do Exemplo 1	145
6.2	Foto do protótipo referente ao projeto do Exemplo 1	145
6.3	Esquemático completo do protótipo referente ao projeto do Exemplo 2	146
6.4	Foto do protótipo referente ao projeto do Exemplo 2	146
6.5	Foto do carga de LEDs empregada em ambos os protótipos	147
6.6	Formas de onda da tensão e corrente de entrada no Exemplo 1 em conjunto com a análise harmônica da corrente de entrada	148
6.7	Formas de onda da tensão e corrente de entrada no Exemplo 2 em conjunto com a análise harmônica da corrente de entrada	149
6.8	Formas de onda da tensão e corrente no interruptor referentes ao primeiro estágio do protótipo do: (a) Exemplo 1 (b) Exemplo 2	150
6.9	Formas de onda da tensão e corrente no diodo referentes ao primeiro estágio do protótipo do: (a) Exemplo 1 (b) Exemplo 2	150
6.10	Formas de onda da tensão e corrente no interruptor referentes ao segundo estágio do protótipo do: (a) Exemplo 1 (b) Exemplo 2	151
6.11	Formas de onda da tensão e corrente no diodo referentes ao segundo estágio do protótipo do: (a) Exemplo 1 (b) Exemplo 2	151
6.12	Formas de onda da tensão de saída, do barramento e da saída do estágio CP no protótipo do: (a) Exemplo 1 (b) Exemplo 2	152

6.13	Formas de onda da tensão do barramento e da corrente nos LEDs no protótipo do: (a) Exemplo 1 (b) Exemplo 2 . . . . .	153
6.14	Formas de onda da tensão do barramento e da corrente nos LEDs no protótipo do Exemplo 1 para uma potência nominal de: (a) 100% (b) 75% (c) 50% (d) 35%	154
6.15	Formas de onda da tensão do barramento e da corrente nos LEDs no protótipo do Exemplo 2 para uma potência nominal de: (a) 100% (b) 75% (c) 50% (d) 35%	154
6.16	Ampliação das formas de onda da tensão do barramento e da corrente nos LEDs no protótipo do Exemplo 2 para uma potência nominal de: (a) 50% (b) 35% . .	155
6.17	Índice de modulação para a frequência de 120 Hz . . . . .	156
6.18	Índice de modulação para a frequência de 240 Hz . . . . .	156
6.19	Eficiência de conversão para 35% a 100% da potência nominal . . . . .	157
6.20	Taxa de Distorção Harmônica na corrente de entrada do <i>driver</i> para 35% a 100% da potência nominal . . . . .	157
6.21	Fator de potência na entrada do <i>driver</i> para 35% a 100% da potência nominal .	158
6.22	Simulação do conversor referente ao Exemplo 2 operando no modo CCP-MCC: (a) Corrente nos LEDs (b) Tensão de saída, de barramento e na saída do estágio CP . . . . .	159
6.23	Simulação do conversor referente ao Exemplo 2, com capacitância de saída do estágio CP reduzida, operando no modo CCP-MCC: (a) Corrente nos LEDs (b) Tensão de saída, de barramento e na saída do estágio CP . . . . .	159
6.24	Espectro harmônico da tensão de saída do conversor CFP . . . . .	160
6.25	Espectro harmônico da tensão de entrada do conversor CFP . . . . .	160
6.26	Formas de onda do protótipo do Exemplo 2 com o controlador ressonante de 240Hz: (a) Tensão de saída, tensão no barramento e tensão de saída do CP (b) Tensão no barramento e corrente nos LEDs . . . . .	161
6.27	Formas de onda do protótipo do Exemplo 2: (a) Com o ressonante em 120 Hz (b) Com a resposta somada dos ressonantes em 120 Hz e 240 Hz . . . . .	161
8.1	Esquemático da placa de potência do primeiro estágio . . . . .	180
8.2	Foto da placa de potência do primeiro estágio . . . . .	181
8.3	Esquemático da placa de conexão do segundo estágio . . . . .	182
8.4	Esquemático da placa de potência do segundo estágio . . . . .	183
8.5	Foto da placa de conexão do segundo estágio . . . . .	184
8.6	Foto da placa de potência do segundo estágio . . . . .	184
8.7	Esquemático da placa responsável pela modulação PWM . . . . .	185
8.8	Foto da placa de potência do módulo PWM . . . . .	185
8.9	Esquemático do driver dos interruptores . . . . .	186
8.10	Foto da placa do driver para os interruptores . . . . .	186
8.11	Esquemático da placa de sensoriamento da tensão . . . . .	187
8.12	Foto da placa do sensor de tensão . . . . .	188
8.13	Esquemático da placa de sensoriamento da corrente nos LEDs . . . . .	189
8.14	Foto da placa do sensor de corrente dos LEDs . . . . .	190
8.15	Esquemático da placa do TC . . . . .	191
8.16	Esquemático da placa de envio do sinal lido no secundário do TC . . . . .	191
8.17	Foto da placa do transformador de corrente . . . . .	192
8.18	Foto da placa de sensoriamento da corrente no interruptor . . . . .	192
8.19	Foto do sistema de leitura da corrente no interruptor . . . . .	192
8.20	Esquemático da placa de recepção dos sinais de sensoriamento . . . . .	193

8.21	Foto da placa de recepção . . . . .	194
8.22	Esquemático da placa de Controle por Pico de Corrente . . . . .	196
8.23	Foto da placa de controle por pico de corrente . . . . .	197
8.24	Esquemático da placa mãe do sistema . . . . .	199
8.25	Foto da placa-mãe do sistema . . . . .	200



# LISTA DE TABELAS

1.1	Modos e mecanismos de falhas em capacitores eletrolíticos . . . . .	38
1.2	Especificações de um <i>driver</i> para LEDs de 75 W . . . . .	40
2.1	Comparação qualitativa entre topologias ativas para <i>driver</i> de LED . . . . .	67
3.1	Equação da corrente de entrada para conversores operando em MCD como CFP	81
3.2	Parâmetros para o projeto do Exemplo 1 . . . . .	97
3.3	Componentes projetados para o protótipo do Exemplo 1 . . . . .	99
3.4	Parâmetros para o projeto do Exemplo 2 . . . . .	100
3.5	Componentes projetados para o protótipo do Exemplo 2 . . . . .	102
4.1	Parâmetros das funções de transferência . . . . .	110
4.2	Funções de transferência para diferentes modos de operação . . . . .	110
4.3	Parâmetros para o projeto do Exemplo 1 . . . . .	111
4.4	Componentes passivos do projeto do Exemplo 1 . . . . .	111
4.5	Componentes projetados para o protótipo do Exemplo 1 . . . . .	118
4.6	Comparativo entre o fator de ondulação calculado, experimental e simulado . .	120
5.1	Tabela comparativa dos controladores analisados . . . . .	127



# LISTA DE ABREVIATURAS

A/D	Analógico para Digital
AM	<i>Amplitude Modulation</i> - Modulação por Amplitude
CA	Corrente Alternada
CC	Corrente Contínua
CCP	Controle por Corrente de Pico
CFE	<i>Critical Flicker Fusion</i> - Fusão Crítica do Cintilamento
CFP	Corretor do Fator de Potência
CP	Controlador da Potência
CRC	Controle por Razão Cíclica
D/A	Digital para Analógico
DOE	<i>Department of Energy</i> - Departamento de Energia
ESR	<i>Equivalent Series Resistance</i> - Resistência Série Equivalente
FP	Fator de Potência
HPS	<i>High Pressure Sodium</i> - Alta Pressão de Sódio
IEC	<i>International Electrotechnical Commission</i> - Comissão Internacional Eletrotécnica
IEEE	<i>Institute of Electrical and Electronics Engineers</i> - Instituto de Engenheiros Eletricistas e Eletrônicos
IES	<i>Illuminating Engineering Society</i> - Sociedade de Engenharia da Iluminação
IGBT	<i>Insulated Gate Bipolar Transistor</i> - Transistor Bipolar com Gate Isolado
LCD	<i>Liquid Crystal Display</i> - Monitor de Cristal Líquido
LED	<i>Light Emitting Diode</i> - Diodo Emissor de Luz
MCC	Modo de Condução Contínuo
MCD	Modo de Condução Descontínuo
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i> - Transistor de Efeito de Campo Metal - Óxido - Semicondutor
OBF	Ondulação de Baixa Frequência
PID	Proporcional Integral Derivativo
PWM	<i>Pulse Width Modulation</i> - Modulação por Largura de Pulso
QW	<i>Quantum Well</i> - Poço Quântico
RMS	<i>Root Mean Square</i> - Raiz da Média Quadrática
SEPIC	<i>Single-ended primary-inductor converter</i> - Conversor com Indutância Simples no Primário
TDH	Taxa de Distorção Harmônica
ZVS	<i>Zero Voltage Switching</i> - Comutação em Zero de Tensão



# 1

## INTRODUÇÃO

---

*Neste capítulo serão apresentados os conceitos que embasam o trabalho desta Tese de doutorado. Primeiramente, será apresentada a história do LED, destacando sua rápida evolução nos últimos anos. Além disso, também será exposto o seu princípio básico de funcionamento, bem como suas principais limitações e desafios no seu desenvolvimento. O modelo elétrico do LED, o qual será empregado no decorrer desta Tese, será apresentado, sendo ressaltadas suas variações paramétricas conforme temperatura de junção e material semicondutor empregado em sua construção.*

*Após, conceitos básicos de iluminação e controle da luminosidade de LEDs serão apresentados, bem como uma explicação básica dos tipos de modulação de corrente empregados neste trabalho. Também será tratado do efeito de cintilamento da luz, conhecido como flicker, suas consequências para a saúde e limites estabelecidos por norma.*

*Ao final, será exposta uma discussão sobre a vida útil do driver, onde a problemática do capacitor eletrolítico será tratada. Também será abordado o seu funcionamento e os principais mecanismos de falha. Por fim, uma estimativa de vida útil será apresentada, bem como os motivos que levam este trabalho a adotar uma tecnologia alternativa de capacitores.*

## 1.1 Introdução

A iluminação artificial através da eletricidade está presente na humanidade desde o início do século XVIII, onde pesquisas mostraram o potencial de produção de luz através de uma máquina de descarga incandescente em um vácuo imperfeito [1].

Em 1879 foi inventada a primeira lâmpada incandescente comercial por Joseph Swan e Thomas Edison. O seu princípio de emissão de luz baseava-se na radiação térmica gerada pelo aquecimento do filamento de carbono quando o mesmo é percorrido por uma corrente elétrica. Aproximadamente 90% da potência consumida por este tipo de lâmpada é emitida como calor, resultando em uma baixa eficácia luminosa.

Na busca por soluções mais eficientes, foram inventadas no começo do século 20 as primeiras lâmpadas de descarga, sendo a vapor de mercúrio de baixa pressão a primeira desse tipo produzida em escala industrial em 1938, conhecida como lâmpada fluorescente. O tubo dessa lâmpada é revestido por um material à base de fósforo, o qual converte a luz ultravioleta emitida em luz visível. Cerca de 23% da potência de entrada é convertida em luz visível [2]. Além da fluorescente, outras tecnologias de lâmpadas de descargas foram desenvolvidas, tais como: lâmpada de baixa pressão de sódio, lâmpada de alta pressão de vapor de sódio, lâmpada de multivapor metálico.

A iluminação através do LED (*Light Emitting Diode* - Diodo Emissor de Luz) surge em meados da década de 60, inicialmente apenas como indicador luminoso, devido a sua baixa potência e restrição de cores [3]. Por não empregar partes móveis, tais como filamento ou tubo de descarga, a iluminação a LED também é conhecida como iluminação de estado sólido. O princípio de construção básico do LED é idêntico ao de um diodo. Isso significa que o mesmo é formado por uma junção do tipo P-N. O lado P da junção é um composto de um semicondutor dopado com impurezas as quais têm como portadores majoritários lacunas (ausência de elétrons) e como portadores minoritários os elétrons, sendo o contrário no lado N da junção. A emissão de luz no LED acontece pelo princípio da injeção luminescente, a qual ocorre através uma combinação radiativa de elétrons e lacunas do semicondutor quando a junção P-N é excitada por uma diferença de potencial elétrico.

Atualmente, a iluminação de estado sólido já é considerada uma das formas mais eficientes de produzir luz através da eletricidade [4–7] em várias faixas de potência, fato esse devido ao aumento da eficácia luminosa (relação que determina a quantidade de lúmens emitidos por Watt consumido) no LED. Além disso, o LED possui uma vida útil muito longa (atualmente em torno de 50.000 horas [4, 8]), fato esse devido às recentes melhorias na tecnologia de encapsulamento, como a *flip-chip* [9], combinada com o uso de novos materiais que melhoram a dissipação térmica, como substratos de cerâmica. Por fim, não existem os problemas presentes nas lâmpadas de descarga, como reignição, ressonância acústica, desgaste de eletrodos e tempo de aquecimento.

Contudo, o investimento em um sistema de iluminação com LEDs ainda é mais elevado que as soluções tradicionais, tanto no uso doméstico quanto para iluminação pública. Tal fato é apontado como um dos principais responsáveis pela lenta substituição dos sistemas de iluminação existentes pela iluminação de estado sólido. Contudo, diversos estudos mostram que tanto a economia de energia quanto a sua durabilidade tornam o LED uma solução viável economicamente [10, 11]. Somado a isso, o seu custo de produção vem reduzindo-se drasticamente nos últimos anos. É estimado que o preço de lâmpadas *warm-white* reduza-se em 55% até 2015 e 86% até 2020 [10].

Vários programas de eficiência energética têm como estratégia básica a modernização do sistema de iluminação. Atualmente, existe um movimento em vários países que prevê a troca das atuais lâmpadas de descarga para a iluminação de estado sólido. Nos Estados Unidos, o Departamento de Energia (*Department of Energy* — DOE) está realizando um grande movimento no sentido de acelerar a substituição das atuais lâmpadas por lâmpadas a LEDs em todas as áreas — residencial, comercial e industrial. Isso porque se estima que a tecnologia de estado sólido pode diminuir o consumo de energia em iluminação em 25% até 2030 [10].

Um exemplo prático dos benefícios do LED foi demonstrado nos Estados Unidos, em Kansas City no estado de Missouri (Figura 1.1). Lâmpadas de vapor de sódio (entre 100 W e 400 W) foram substituídas por lâmpadas a LED de diferentes fabricantes. Na média de todas as lâmpadas testadas, houve um aumento de 15% na eficácia luminosa e em todos os casos as lâmpadas a LED consumiram menos potência que as lâmpadas de vapor de sódio de alta pressão

(*High Pressure Sodium* - HPS) substituídas [12].



Figura 1.1 – Antes e depois da troca de luminárias em dois pontos distintos de Kansas City: (a) 44th Terrace (b) Deramus Avenue [12]

Na cidade de Vermont, também nos Estados Unidos, existe um programa de eficiência energética, chamado de Efficiency Vermont. Estima-se que 70% do consumo de energia reduzido pelas ações do programa deve-se à iluminação. Contudo, a maior parte da redução potencial do consumo virá através do controle inteligente da luminosidade [11]. Isso se encaixa diretamente na proposta da tecnologia LED, visto que é um dispositivo de partida instantânea, facilmente controlável. Soma-se também o fato que o LED possui uma eficácia maior em baixa potência, devido ao efeito *droop* (o qual será explicado adiante) [13] e à diminuição da temperatura de junção quando o LED é operado com potência reduzida.

Logo, é possível concluir que o LED se mostra atualmente como uma opção na iluminação residencial, comercial, industrial e pública. Entretanto, é necessário ressaltar que, devido às características elétricas do mesmo, é necessário um dispositivo intermediário entre o LED e a fonte de alimentação, conhecido como *driver*. É através do *driver* que a luminosidade pode

ser controlada. Como esse circuito fica entre a rede (ou outra fonte) e o LED, a sua eficiência impacta diretamente na eficácia de conversão total do sistema, ou seja, quantos lúmens são produzidos por cada watt consumido (lm/W). Portanto, sua eficiência de conversão deve ser alta o suficiente, de forma a não reduzir a eficácia luminosa da luminária para níveis inferiores aos das lâmpadas atuais. Além disso, o *driver* deve ser projetado com componentes que possuam uma vida útil compatível com a vida útil do LED (caso contrário, perde-se um dos grandes diferenciais da iluminação de estado sólido).

Portanto, de modo a entender melhor o LED como carga do *driver*, serão apresentadas na próxima seção as suas características elétricas e as principais estratégias para controlar a luminosidade emitida. Além disso, também será explicado porque o uso de capacitor eletrolítico pode levar a uma diminuição da vida útil de um sistema a LED.

## 1.2 Princípio de operação do LED

### 1.2.1 Estrutura básica

Uma ideia básica da construção física do LED é mostrada na Figura 1.2. Um semicondutor dopado com um elemento do tipo N possui elétrons como portadores majoritários. Já um material semicondutor dopado com um elemento do tipo P possui lacunas como portadores majoritários. Para formar o LED, um material do tipo P e outro do tipo N são unidos, formando a junção P-N.

Na junção P-N, sem nenhuma excitação externa, ocorre uma recombinação de elétrons e lacunas. Elétrons da região N, próximos da junção, tendem a fluir para a região P, deixando íons carregados com carga positiva. Da mesma forma, lacunas da região P tendem a fluir para a região N, deixando íons com carga negativa. Esse movimento forma uma área conhecida por região de depleção ou região de espaço de carga, onde é formada uma diferença de potencial conhecida como tensão de difusão ( $V_D$ ) [2], a qual é aproximadamente a energia de *bandgap* ( $E_g$ ) dividida pela carga elementar do elétron ( $e$ ). A energia de *bandgap* é a diferença de energia entre a banda condução ( $E_c$ ) e a banda de valência de um elemento ( $E_v$ ).

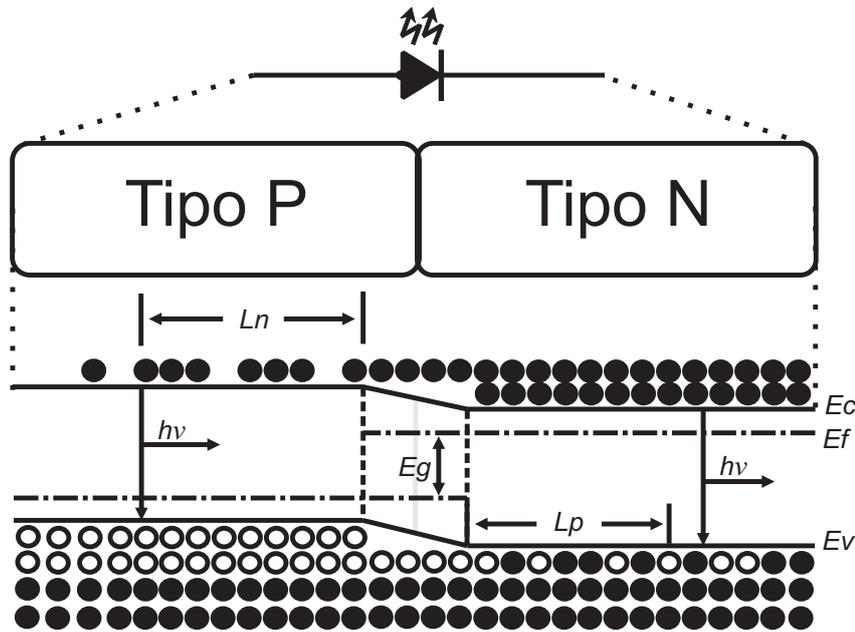


Figura 1.2 – Diagrama dos níveis de energia em um LED composto por uma homojunção [14]

$$V_D \approx \frac{E_g}{e} \quad (1.1)$$

Para que ocorra a emissão de luz é necessário aplicar sobre a junção P-N uma diferença de potencial elétrica direta (sentido ânodo-cátodo) igual ou superior à energia de *bandgap* (em eV). Nessa situação, como mostrado na Figura 1.2, ocorre então um fluxo de elétrons da junção N para a junção P. Quando o elétron atravessa para a região P, o mesmo passa da banda de condução (nível superior) para a banda de valência (nível inferior), recombinando-se com uma lacuna na região P e liberando energia na forma de fótons ou luz, sendo esta ação conhecida como combinação radiativa. O comprimento da onda emitida ( $\lambda$ ) é diretamente proporcional ao nível de energia de *bandgap*, conforme pode ser observado na Equação 1.2, onde  $h$  é a constante de Planck ( $6,62606957 \cdot 10^{-34} J \cdot s$ ).

$$\lambda = \frac{h}{E_g} \quad (1.2)$$

Uma largura de onda maior implica um nível de *bandgap* menor. Ou seja, cores como o vermelho, laranja e amarelo são compostos por materiais com *bandgap* menor que os empregados em LED azul ou violeta, como pode ser visto na Figura 1.3.

Vale ressaltar que nem todas as combinações são radiativas. Em uma combinação não ra-

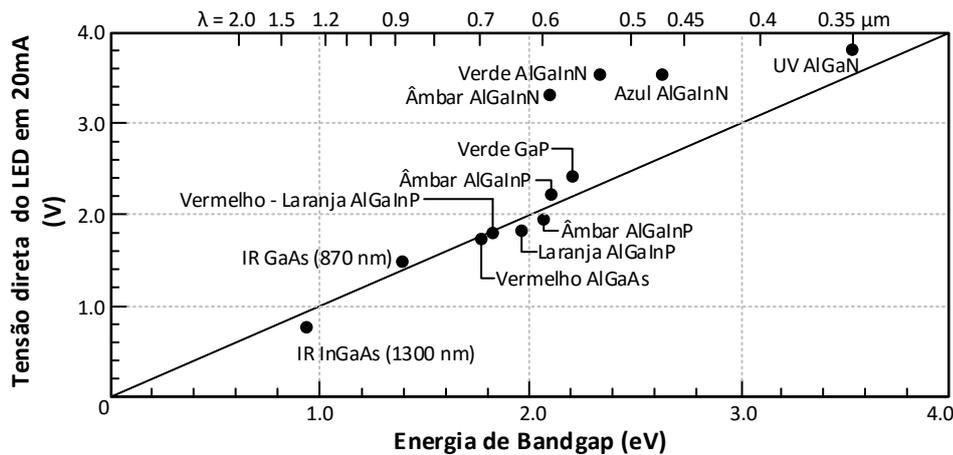


Figura 1.3 – Tensão sobre o LED pela energia de *bandgap* para diferentes tipos de LED [14]

diativa, a energia do elétron pode ser convertida em calor ou fônons, os quais são vibrações mecânicas que se propagam pelo cristal. É claro que em dispositivos emissores de luz não se deseja combinações não radiativas. Por isso, os fabricantes focam em maximizar o processo radiativo e minimizar o não radiativo.

### Homojunções e Heterojunções

A junção P-N demonstrada na Figura 1.2 é a composição primordial do LED, sendo conhecida como homojunção, ou seja, uma junção constituída do mesmo material nas duas regiões. Como pode ser visto, apesar da energia da banda de condução e da banda de valência mudar da região P para a região N, a diferença entre as duas bandas (*bandgap*) se mantém constante.

Quando os elétrons da região N atravessam a região P, eles são considerados portadores minoritários, sendo o inverso válido para lacunas. A distância que o portador minoritário percorre antes de acontecer a recombinação é chamada de largura de difusão. Para homojunções, essa largura varia de  $1\mu m$  até  $20\mu m$ , a qual é considerada elevada. Tal fato, diminui a concentração de portadores minoritários, visto que os mesmos se distribuem por uma região maior, o que causa uma diminuição nas combinações radiativas. Devido a esse fato, LEDs de alta intensidade luminosa não empregam homojunções.

Atualmente, grande parte dos LED produzidos são fabricados com um tipo de estrutura diferente, conhecida como heterojunção. Uma heterojunção é constituída de dois tipos de semicondutores, um com pequena energia de *bandgap* e um segundo com uma energia de *bandgap*

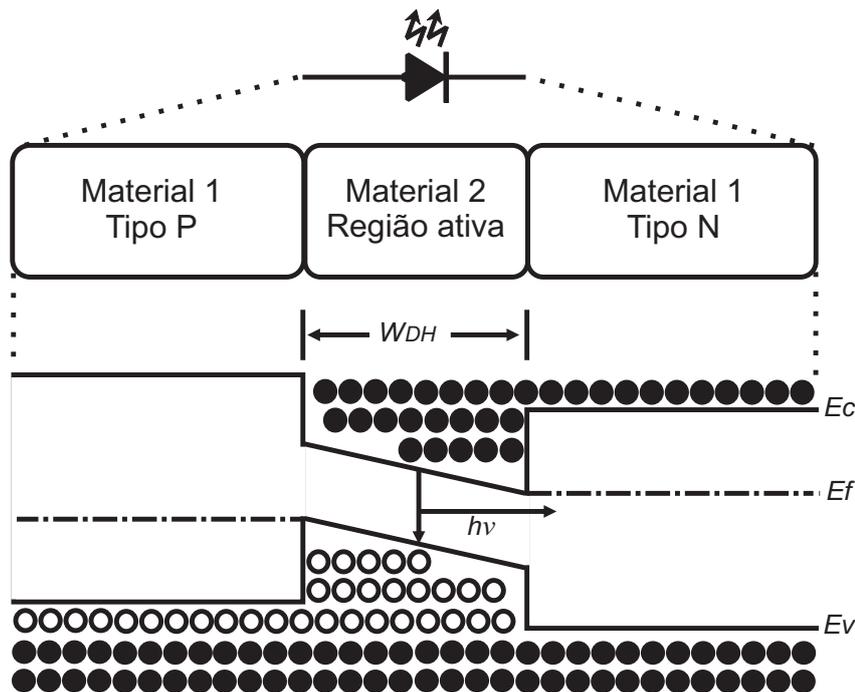


Figura 1.4 – Diagrama dos níveis de energia em um LED composto por uma heterojunção [14]

maior, também conhecido como barreira. Se uma estrutura contém duas barreiras, como mostrado na Figura 1.4, então essa estrutura é chamada de dupla heteroestrutura [14].

A largura da região onde os portadores se recombinam não é mais dada pela largura de difusão, mas sim, pela largura da região ativa, a qual é determinada pela largura do material de menor *bandgap*. A região ativa em uma dupla heteroestrutura varia de  $0,01\mu\text{m}$  até  $1\mu\text{m}$ , o qual chega a ser 2000 vezes menor que em algumas homojunções. Por consequência, a concentração de portadores aumenta, melhorando significativamente a taxa de recombinação radiativa. Um exemplo desse tipo de estrutura é o LED Indium Gallium Nitrate, onde o *bandgap* do InGaN é menor que a do GaN, formando dessa forma uma região ativa.

### 1.2.2 Efeito *droop*

Em LEDs baseados na liga de GaN, empregados principalmente para produção da cor branca a partir da conversão por fósforo da luz azul, acontece uma redução da eficácia luminosa com o aumento da corrente direta no dispositivo, chamada de efeito *droop*. Esse efeito acontece quando a corrente injetada no LED se aproxima da corrente máxima estabelecida pelo fabricante. Na Figura 1.5 é mostrado o gráfico da luminosidade emitida pela corrente aplicada para

um LED modelo REBEL da Philips Lumileds para uma temperatura de junção constante em 25°C . À medida que a corrente aumenta é possível observar uma saturação na luminosidade, resultado da atenuação da eficácia pelo efeito *droop*.

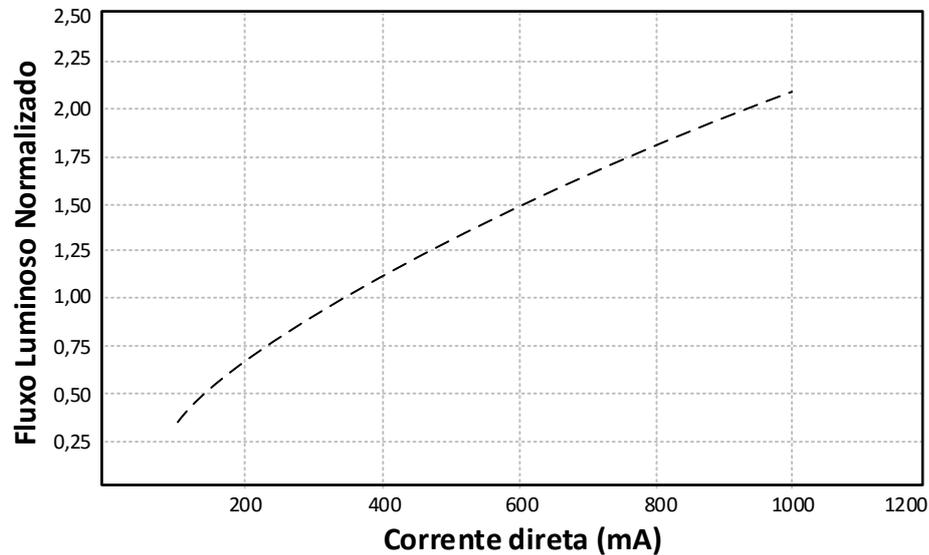


Figura 1.5 – Fluxo luminoso normalizado com relação à corrente no LED para uma temperatura de junção em 25°C [15]

O mecanismo de ação desse efeito ainda é motivo de debates na literatura, pois não existe um consenso. Muitas teorias apontam para defeitos nas barreiras quânticas ou na fuga de portadores majoritários dos *Quantum Wells* (QWs), como por exemplo: transbordamento de portadores dos QWs para regiões com baixa eficiência em combinações radiativas [16]; defeitos de recombinação ativados pela densidade de portadores [17]; injeção insuficiente de lacunas, levando à fuga elétrons [18]. Contudo, o mecanismo de ação mais aceito atualmente, é a recombinação Auger [19]. Essa estabelece que algumas recombinações ocorrem com três partículas, dois elétrons e uma lacuna ou duas lacunas e um elétron, onde um par elétron-lacuna recombina e injeta a sua energia na partícula restante. Por consequência, essa partícula salta para um estado de energia mais elevado. Ou seja, a energia dessa interação acaba sendo não radiativa.

A implicação prática deste efeito é no aumento do número de LEDs empregados. Caso uma eficácia elevada for prioritária, é possível diminuir a corrente de operação dos LEDs para diminuir o impacto do efeito *droop*. Contudo, para não diminuir o nível de luminosidade, mais LEDs são acrescentados ao conjunto, o que pode levar a um aumento significativo de custo.

### 1.2.3 Modelo elétrico

A equação matemática empregada para descrever a relação entre tensão e corrente no LED tem como base a equação de Shockley [14]:

$$I_{LED} = I_{satLED} \cdot \left( e^{\left( \frac{qV_{LED}}{k_b T_j} \right)} - 1 \right) \quad (1.3)$$

Onde:

- $V_{LED}$  - Tensão no LED (V);
- $I_{LED}$  - Corrente no LED (A);
- $I_{satLED}$  - Corrente de saturação no LED (A);
- $q$  - Magnitude da carga do elétron ( $1.602 \cdot 10^{-19}$ );
- $k_b$  - Constante de Boltzmann's ( $1.38 \cdot 10^{-23}$ );
- $T_j$  - Temperatura da junção (K).

A Equação 1.3 descreve a relação tensão pela corrente (VxI) teórica de uma junção P-N. Entretanto, para diodos reais, o fator de idealidade ( $n$ ) é adicionado, o qual é determinado pela região física onde a recombinação ocorre. Esse parâmetro varia de 1 para diodos ideais até valores acima de 6 para LEDs baseados em GaN [20].

$$I_{LED} = I_{satLED} \cdot e^{\left( \frac{qV_{LED}}{n \cdot k_b T_j} \right)} \quad (1.4)$$

A Equação 1.4 não considera as resistências parasitas presentes no diodo. O gráfico VxI na Figura 1.6 mostra o efeito da resistência série ( $R_s$ ) e da resistência em paralelo ( $R_p$ ) em comparação a um diodo ideal.

A resistência paralela do diodo pode ser causada por regiões defeituosas da junção P-N ou por imperfeições na superfície. Contudo, a resistência paralela possui um valor muito alto, quando comparada à resistência série. Para efeitos práticos, tal resistência será desprezada. Para que a Equação 1.4 leve em consideração a resistência série, faz-se:

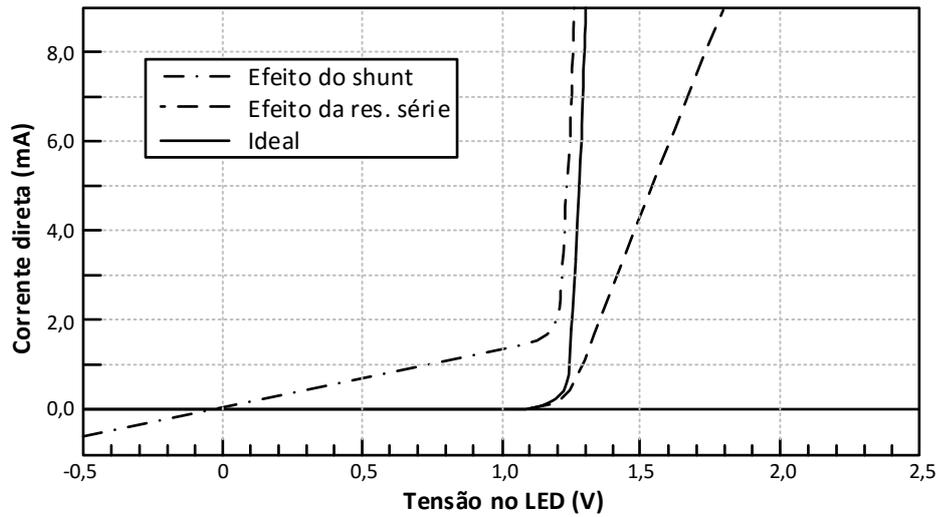


Figura 1.6 – Efeito da resistência série e paralelo na curva VxI do LED [14]

$$I_{LED} = I_{satLED} \cdot e^{\left(\frac{q \cdot (V_{LED} - I_{LED} \cdot R_s)}{n \cdot k_b \cdot T_j}\right)} \quad (1.5)$$

Entretanto, para que seja possível a simulação das características elétricas do LED é necessário obter o seu modelo linear equivalente em circuitos elétricos. Como o LED não mais é que um diodo, o modelo mais empregado é composto por um diodo ideal, uma fonte de tensão e uma resistência, a qual muitas vezes é chamada de resistência dinâmica, como mostra a Figura 1.7. Cabe ressaltar que esse não é o único modelo proposto na literatura [21], entretanto é considerado uma boa aproximação para um determinado ponto de operação.

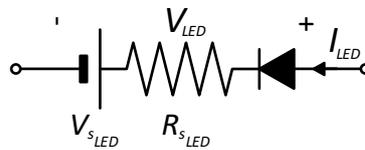


Figura 1.7 – Modelo elétrico equivalente do LED

A Equação 1.6 resulta deste modelo:

$$V_{LED} = V_{sLED} + R_{sLED} \cdot I_{LED} \quad (1.6)$$

A fonte de tensão é conhecida como tensão de joelho do LED ( $V_{sLED}$ ) e assume-se que seja constante para manter a linearidade do modelo. Abaixo dessa tensão, não há fluxo de corrente devido ao diodo ideal do modelo. A resistência em série, chamada de resistência dinâmica

( $R_{sLED}$ ), geralmente possui um valor abaixo de  $1\Omega$ , principalmente em LEDs de potência. Isso significa que, após a tensão aplicada ultrapassar a tensão de joelho, uma pequena variação de tensão pode causar uma grande variação de corrente.

Os dados do modelo linear podem ser obtidos através da folha de dados do fabricante ou de resultados experimentais. Cabe ressaltar que existe uma variação paramétrica devido à temperatura e até mesmo entre componentes do mesmo fabricante. Entretanto, apesar de não ser precisa, a aproximação linear é suficiente para fins de projeto.

Na Figura 1.8 é mostrada a curva  $V \times I$  do modelo Luxeon REBEL LXML-PWN1-0120, da fabricante Philips Lumileds [15]. Esse modelo emite uma cor branca neutra, suporta até 1000 mA CC, sendo sua eficácia típica de 124 lm/W.

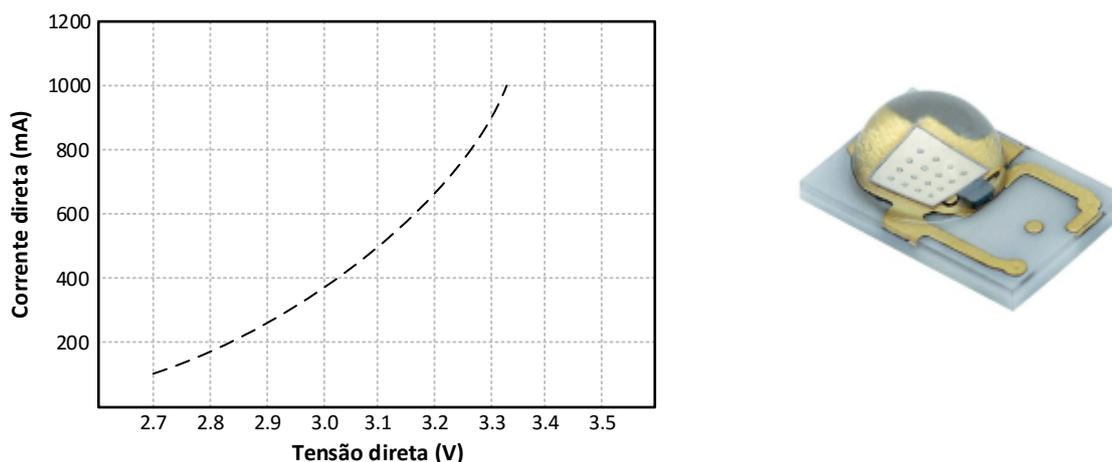


Figura 1.8 – Tensão pela corrente no LED LXML-PWN1-0120 a uma temperatura de junção de  $25^{\circ}\text{C}$  [15]

Existem modelos de LED de potência específicos para iluminação colorida, como os modelos Cree XLamp XR-C [22]. Essa linha de LEDs suporta até 500 mA CC para a cor verde e 700 mA para a cor âmbar. A Figura 1.9 demonstra a curva característica de  $V \times I$  para um LED de cor âmbar e verde. Nota-se que existe uma diferença significativa na tensão de joelho de cada um dos LEDs. Esse fato é devido à diferença de material empregado para emitir cada um das cores. Diferentes materiais implicam em níveis distintos de *bandgap*, que como visto anteriormente, impacta diretamente na tensão direta do LED.

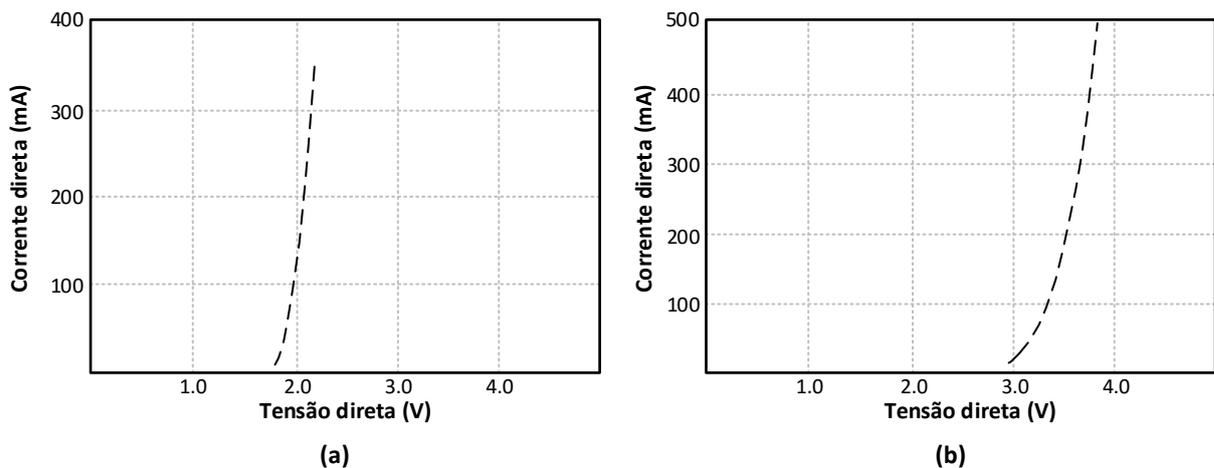


Figura 1.9 – Tensão pela corrente no LED XLamp XR-C a uma temperatura de junção de 25°C: (a) Âmbar (b) Verde [22]

#### 1.2.4 Flicker

*Flicker* é definido como a variação da luminosidade de uma lâmpada devido a flutuações na tensão de alimentação da fonte, segundo o *Lighting Handbook* da Illuminating Engineering Society (IES). Essa variação na tensão pode ser atribuída à operação em linhas de distribuição CA, as quais produzem um *flicker* periódico. Baseando-se na detecção e percepção humana, o flicker pode ser classificado como [23]:

- **Flicker visível:** A variação da intensidade luminosa é sentida e percebida de maneira consciente;
- **Flicker invisível:** A variação da intensidade luminosa é sentida, contudo não é percebida de maneira consciente.

Define-se como sensação toda a resposta neurológica devido à variação da luminosidade no tempo.

Geralmente, o *flicker* torna-se visível para frequências inferiores a 60 Hz. Acima dessa frequência, a variação da intensidade luminosa começa a ficar menos aparente, produzindo uma sensação de constância na luminosidade, a qual ocorre em valores de frequência conhecidos como *Critical Flicker Fusion* (CFF). Esse efeito pode começar a ocorrer entre 60 Hz e 100 Hz [24]. Acima da CFF, ocorre o *flicker* invisível, o qual, apesar de não ser percebido, pode causar efeitos fisiológicos.

Abaixo são citados alguns dos efeitos adversos provenientes do *flicker*, visível ou não [24]:

- Fotoepilepsia ou convulsão induzida por luz piscante;
- Efeito estroboscópico e aparente redução de velocidade, ou mesmo parada, de uma máquina rotativa;
- Enxaqueca ou dor de cabeça severa, frequentemente associadas com náusea e distúrbios visuais;
- Aumento de comportamento repetitivo entre pessoas autistas;
- Astenopia, incluindo fadiga ocular, visão borrada e desempenho reduzido em tarefas relacionadas à visão.

O *flicker* existe em diversos tipos de lâmpadas. A Figura 1.10 demonstra a título de exemplo a variação da intensidade luminosa de uma lâmpada incandescente alimentada com uma tensão CA de 60 Hz. Apesar da forma de onda aplicada ter uma variação completamente senoidal, a luminosidade possui uma variação comparativamente menor. Isso ocorre devido ao princípio de funcionamento desse tipo de lâmpada, a qual gera luz através da incandescência de um filamento de tungstênio onde percorre uma corrente elétrica. Tal efeito possui uma inércia térmica muito grande, a qual é responsável pela baixa variação na luminosidade emitida pelo filamento.

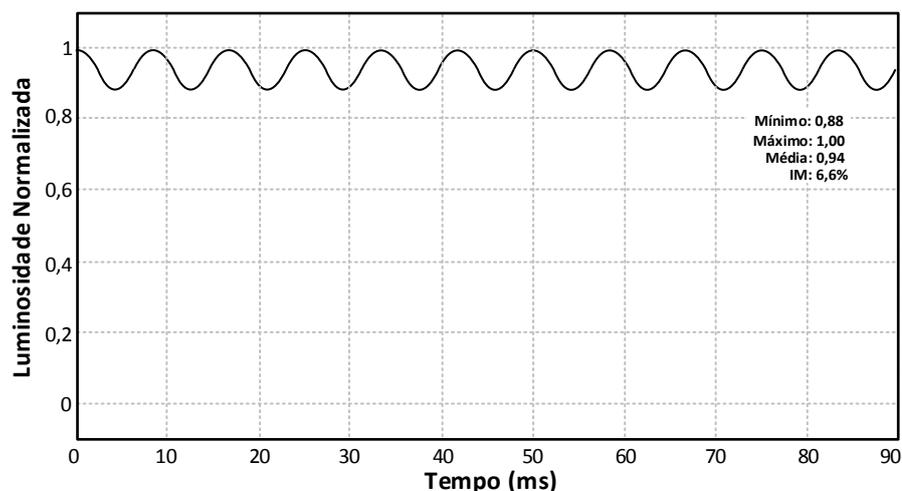


Figura 1.10 – Luminosidade normalizada de uma lâmpada incandescente [25]

No caso das lâmpadas incandescentes, o *flicker* não causa efeitos severos de saúde. O mesmo não acontece com as lâmpadas fluorescentes acionadas através de reatores eletromagné-

ticos. Logo que as mesmas entraram no mercado, começaram a ser relatados problemas como dores de cabeça, enxaqueca, desconforto entre outros problemas neurológicos. Com os reatores eletrônicos operando em alta frequência, tais efeitos foram reportados com menos frequência [24] e os efeitos negativos do *flicker* em lâmpadas fluorescentes praticamente foram eliminados.

Contudo, este tópico volta a entrar em discussão com a iluminação de estado sólido. Isso ocorre porque a luminosidade dos LEDs depende diretamente da sua corrente. Como visto na seção sobre o modelo elétrico do LED, devido à sua característica de fonte de tensão, pequenas flutuações na tensão aplicada causam grandes variações na corrente, o que conseqüentemente pode causar mudanças significativas na luminosidade. Portanto, ao projetar um *driver* para uma lâmpada a LED, a ondulação de corrente na saída deve ser limitada dentro de valores seguros de operação.

Com o objetivo de definir tais valores foi criada a *IEEE Recommended Practices for Modulating Current in High-Brightness LEDs for Mitigating Health Risks to Viewers* ou IEEE Std 1789-2015. Como o próprio nome cita, este documento ainda não é um padrão oficial, mas sim, um conjunto de recomendações para a modulação de corrente em *drivers* para LED. O parâmetro empregado para quantizar o *flicker* será chamado nesta Tese de Índice de Modulação (IM), mas também é conhecido como contraste de pico-a-pico, contraste Michelson ou profundidade de modulação [24]. Para uma variação perfeitamente senoidal, pode ser empregada a seguinte equação:

$$IM(\%) = \left( \frac{I_{pkLED}}{I_{avgLED}} \right) \cdot 100\% \quad (1.7)$$

Onde:

- $I_{pkLED}$ : Valor de pico da corrente no LED (A);
- $I_{avgLED}$ : Valor médio da corrente no LED (A).

Apesar do *flicker* referir-se à variação da intensidade luminosa, no caso dos LEDs, como a corrente é diretamente proporcional à luminosidade emitida, todas as especificações serão com relação aos valores da corrente.

Na IEEE Std 1789-2015 são propostas três recomendações práticas na modulação da corrente:

- **Recomendação prática 1:** Quando for desejado limitar os possíveis efeitos biológicos do *flicker* para um nível de baixo risco, deve-se manter o índice de modulação abaixo dos seguintes valores:
  - Abaixo de 90 Hz:  $IM(\%)$  deve ser menor que  $0,025 \cdot Freq$ ;
  - Entre 90 Hz e 1250 Hz:  $IM(\%)$  deve ser menor que  $0,08 \cdot Freq$ ;
  - Acima de 1250 Hz: Não há restrições para o  $IM(\%)$ .
  
- **Recomendação prática 2:** Quando for desejado operar com valores de *flicker* sem efeitos adversos observados (*No Observable Effect Level* - NOEL), deve-se manter o índice de modulação abaixo dos seguintes valores:
  - Abaixo de 90 Hz:  $IM(\%)$  deve ser menor que  $0,01 \cdot Freq$ ;
  - Entre 90 Hz e 3000 Hz:  $IM(\%)$  deve ser menor que  $0,0333 \cdot Freq$ ;
  - Acima de 3000 Hz: Não há restrições para o  $IM(\%)$ .
  
- **Recomendação prática 3 (prevenção de convulsões):** Para qualquer tipo de lâmpada, em qualquer ambiente, o índice de modulação deve atender ao seguinte requisito:
  - Abaixo de 90 Hz:  $IM(\%)$  deve ser menor que 5%

A Figura 1.11 demonstra graficamente os limites estipulados pelas Recomendações Práticas 1 e 2.

Assume-se, nesta Tese de Doutorado, uma frequência de *flicker* de 120 Hz. Logo, observando o gráfico da Figura 1.11 o índice máximo de modulação na corrente de saída será de 9,6%, sendo esse arredondado para 10% por recomendação da própria norma.

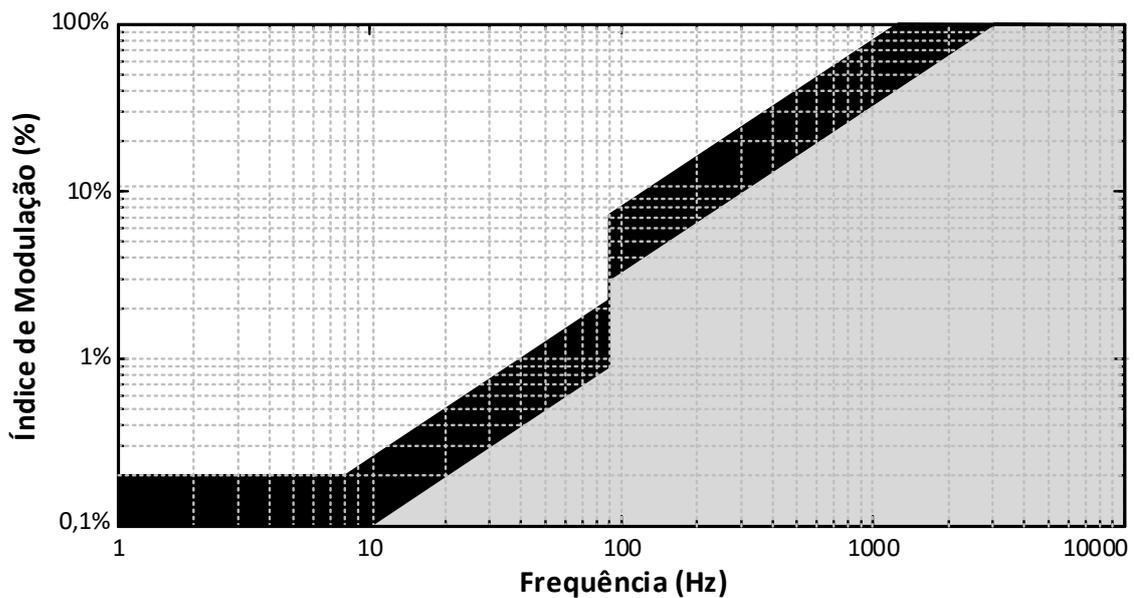


Figura 1.11 – Traçado das recomendações práticas para baixo risco (área preta) e NOEL (área cinza) [24]

### 1.3 Controle da luminosidade

O controle da luminosidade emitida por um LED é chamado de *dimming*. A redução do consumo possível com o controle da intensidade luminosa é visto como a principal vantagem do LED, visto que o mesmo pode operar em níveis baixos de luminosidade.

O *dimming* de LEDs é feito pelo controle da corrente. O principal motivo é a relação direta da corrente com a luminosidade, como pode ser visto no gráfico da Figura 1.5. Além disso, o modelo elétrico do LED apresenta uma fonte de tensão associada a uma resistência (geralmente de pequeno valor), o que faz com que pequenas variações de tensão causem grandes variações na corrente. Portanto, de forma a manter a luminosidade constante, ou no mínimo, manter abaixo do valor máximo estabelecido pelo fabricante, é necessário que o *driver* controle a corrente injetada no grupo de LEDs.

Neste trabalho serão exploradas duas técnicas para modular a corrente nos LEDs: modulação por amplitude (*Amplitude Modulation* — AM), modulação por largura de pulso (*Pulse Width Modulation* — PWM).

### 1.3.1 Modulação por amplitude

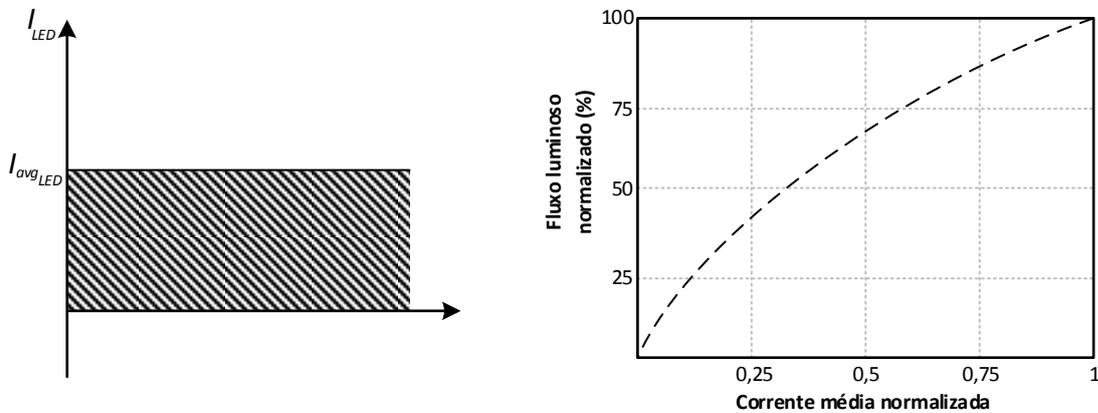


Figura 1.12 – Forma de onda da corrente controlada por AM com sua respectiva curva de luminosidade [26]

A modulação por amplitude emprega a relação direta da luminosidade e corrente média do LED para o *dimming*. Logo, o fluxo luminoso varia conforme o nível médio da corrente CC injetada no LED. É uma técnica simples de modulação e pode ser empregada com diversos tipos de conversores ou com regulador linear. Além disso, a técnica AM é considerada a mais eficaz [27] devido ao efeito *droop* (quanto menor a corrente, melhor é a eficácia do LED). Contudo, como pode ser visto na Figura 1.12, a luminosidade não varia de maneira linear com a corrente, o que pode ser um problema em aplicações que exijam um controle preciso, tais como *backlight* de telas LCD e sistemas de mixagem de cor. Ademais, é reportado na literatura [13, 28] uma variação no espectro luminoso de LEDs brancos baseados na liga GaN com conversão por fósforo. Essa variação desloca o espectro para frequências maiores quando a corrente aumenta, o que causa uma mudança na cromaticidade e no índice de reprodução de cores. Contudo, o aumento da temperatura de junção provoca um efeito contrário — deslocamento do espectro para frequências menores — o que pode compensar essa desvantagem da modulação AM, se o projeto da dissipação térmica estiver adequado.

### 1.3.2 Modulação por largura de pulso

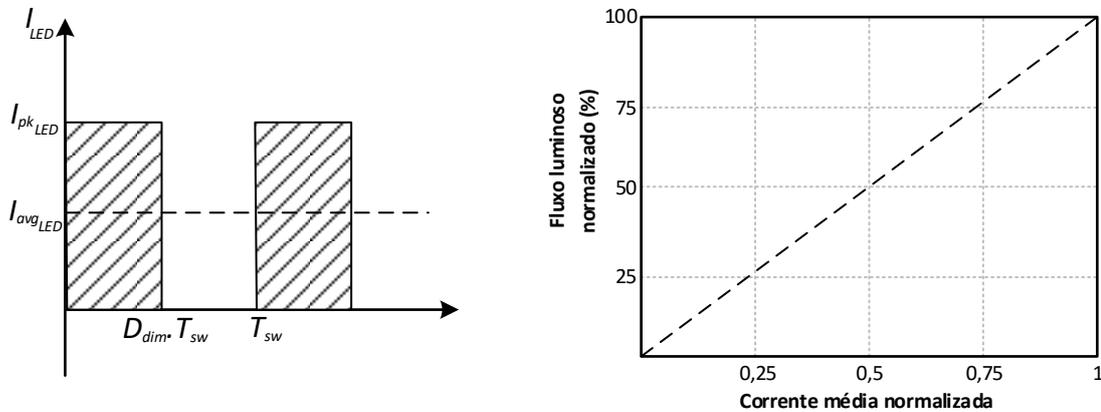


Figura 1.13 – Forma de onda da corrente controlada por PWM com sua respectiva curva de luminosidade [26]

Na PWM, a variação da luminosidade é obtida através da média de uma forma de onda quadrada, com frequência fixa e razão cíclica variável. O pico da onda quadrada é constante, próximo do máximo valor permitido pelo fabricante. A variação da luminosidade ocorre pela mudança da razão cíclica, ou seja, pela mudança do tempo que o LED fica ligado em um determinado período. Visto que o valor injetado de corrente é sempre o mesmo, o controle da luminosidade é linear, como é demonstrado na Figura 1.13.

A PWM é um método que varia a corrente nos LEDs de um nível mínimo até o máximo tolerado pelo LED. Isso significa que seu índice de modulação é de 100%. Logo, de maneira a evitar quaisquer problemas associados ao *flicker* nesse nível de modulação, segundo visto na Recomendação Prática 1 da IEEE Std 1785-2015, deve-se trabalhar com uma frequência mínima de 3 kHz.

## 1.4 Vida útil do driver

Atualmente, estima-se que a vida útil do LED está entre 50.000 e 100.000 horas, considerando uma luminosidade com 70% do seu valor inicial [8]. Contudo, como já foi comentado neste trabalho, a iluminação de estado sólido precisa de um dispositivo para conexão com a fonte de alimentação, o *driver*. Esse dispositivo é considerado o principal responsável pela redução na durabilidade de lâmpadas LED. Um estudo com mais de 5400 luminárias LED mostrou que 59% das falhas catastróficas foram devidas à fonte de alimentação. Dentre essas falhas 52% são resultantes de falhas no circuito de potência e 7% foram da circuitaria eletrônica de controle [29].

Quando o *driver* é projetado para operar com a rede de distribuição, é necessário considerar a diferença de potência entre a entrada e a saída. A potência da entrada deve assumir uma forma pulsante no dobro da frequência da rede, de forma a atender as normas de qualidade da energia drenada. Por outro lado, o LED é considerado uma carga CC, ou seja, precisa de uma potência constante. Além disso, devido às suas características elétricas, pequenas variações na tensão aplicada no grupo de LEDs podem causar grandes variações na corrente. Portanto, de forma a manter uma corrente e, conseqüentemente, uma potência constante, é necessário inserir no sistema um elemento com grande capacidade de armazenamento, tal como um indutor ou um capacitor. Em conversores ativos de potência, a estratégia mais comum é o uso do capacitor. Devido à baixa frequência da rede, a capacitância requisitada no conversor é geralmente alta, o que leva ao uso de capacitores eletrolíticos [30]. Cerca de 50% das falhas em fontes chaveadas são devidas a esse capacitor [31].

### 1.4.1 Capacitores Eletrolíticos

#### 1.4.1.1 Estrutura básica

Para entender melhor o mecanismo de falha destes capacitores, é necessário primeiramente conhecer a sua estrutura. A Figura 1.14 mostra o diagrama funcional do capacitor eletrolítico. O mesmo é formado por duas folhas de alumínio, uma formando o ânodo e a outra formando o cátodo. No ânodo, uma camada de óxido de alumínio é criada em um processo conhecido como

formação. Esse óxido desempenha a função de dielétrico nos capacitores eletrolíticos. Entre essas folhas existe uma camada intermediária, formada por um tipo especial de papel saturado com um eletrólito, sendo esse último geralmente formado por um solvente e um sal condutivo. A função do eletrólito é formar um contato elétrico entre o cátodo e óxido de alumínio.

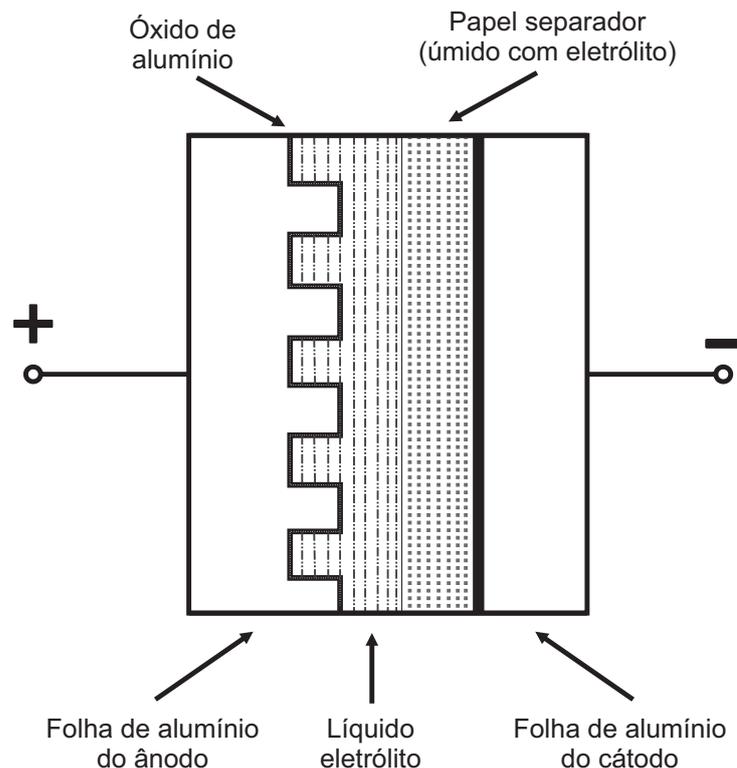


Figura 1.14 – Diagrama esquemático de um capacitor eletrolítico [32]

O diferencial deste tipo de capacitor é a alta densidade de energia, ou seja, a capacidade de armazenar grandes quantidades de carga em pouco espaço. Para conseguir tal feito, as folhas de alumínio, tanto do ânodo quanto do cátodo, passam por um processo no qual microcavidades, perpendiculares à superfície que estará em contato com o eletrólito, são formadas. Esse processo (conhecido como *etching*) cria milhões de túneis microscópios, aumentando em até 200 vezes a área de contato. Esse aumento na área de contato impacta diretamente no aumento da capacitância.

Todo o capacitor eletrolítico é selado em um recipiente. Contudo, a selagem não é hermética, pois existe uma espécie de válvula de escape, composta por uma vedação de borracha. O motivo disso é a presença de água na composição do eletrólito, a qual tem por função aumentar a condutividade elétrica. Justamente o elemento responsável pelo diferencial deste tipo de

capacitor, também é responsável pelo seu principal mecanismo de falha.

#### 1.4.1.2 Modos e mecanismos de falhas

Existem diversos tipos de falhas que podem acontecer no decorrer da vida útil de um capacitor eletrolítico. Não é o objetivo deste trabalho citar todas as falhas possíveis, juntamente com seus mecanismos de ação, por isso a Tabela 1.1 mostra os principais [33]:

Tabela 1.1 – Modos e mecanismos de falhas em capacitores eletrolíticos

<b>Modo de falha</b>	<b>Mecanismo de falha</b>
Curto-Circuito	- Curto-circuito entre os eletrodos - Rompimento na isolação da camada de óxido
Circuito Aberto	- Deterioração do eletrólito - Baixo nível de eletrólito - Corrosão do eletrodo
Aumento da corrente de fuga	- Deterioração da camada de óxido
Abertura da válvula	- Aumento da pressão interna
Redução da capacitância e aumento da ESR	- Redução do nível de eletrólito - Deterioração do eletrólito - Redução da capacitância da folha do ânodo ou cátodo

As falhas que resultam em curto-circuito geralmente acontecem no início da operação do capacitor, devido à defeitos no processo de fabricação.

Já as falhas que resultam em circuito aberto, podem ser causadas por: operação em temperatura fora dos parâmetros, calor excessivo, degradação do material de vedação, alta ondulação de corrente. Nesses casos, geralmente, há uma perda de eletrólito por falha na vedação.

Tanto o aumento da corrente de fuga, quanto a abertura da válvula de vedação, podem ocorrer em consequência do processo de autocura do capacitor. A autocura acontece quando uma tensão inversa é aplicada ou quando há falhas na camada de óxido de alumínio. Nesse processo, uma corrente de fuga começa a circular, fazendo com que a água presente no eletrólito passe por um processo de hidrólise. O hidrogênio escapa pela vedação, enquanto que o oxigênio une-se ao alumínio da folha do ânodo, formando novamente o óxido de alumínio.

Uma outra falha bastante comum e danosa em *drivers* para LED, é a redução da capacitância. Este tipo de falha acontece, principalmente, pela redução do líquido eletrólito, o que causa diminuição da área de contato do óxido e do cátodo, aumento da resistência série do capacitor

(*Equivalent Series Resistance* — ESR) e conseqüentemente da temperatura. A redução da capacitância também impacta no funcionamento do conversor ativo pelo aumento da ondulação de tensão. Essa situação leva à um maior *stress* de tensão e corrente nos semicondutores, podendo ocasionar a falha desses antes do fim da vida útil do capacitor, a qual ocorre quando a capacitância baixa entre 10% e 20% o seu valor inicial de capacitância ou quando a ESR aumenta 200% com relação ao seu valor inicial [34].

### 1.4.1.3 Determinação da vida útil

Os parâmetros para determinação da durabilidade de um capacitor eletrolítico são fornecidos pelos fabricantes. Existem diversos modelos para prever a vida útil de capacitores, contudo, a forma mais comum é apresentada abaixo [35, 36], a qual é baseada na equação de Arrhenius:

$$L = L_n \cdot K_R \cdot K_V \cdot 2^{\frac{T_n - T_a}{10}} \quad (1.8)$$

Onde:

- $L$ : Vida útil estimada do capacitor eletrolítico ( $h$ );
- $L_n$ : Valor nominal de vida útil para as condições nominais de temperatura, ondulação de corrente e tensão ( $h$ );
- $K_R$ : Fator da ondulação de corrente;
- $K_V$ : Fator da tensão;
- $T_n$ : Temperatura nominal de operação ( $^{\circ}\text{C}$ );
- $T_a$ : Temperatura ambiente ( $^{\circ}\text{C}$ ).

Como pode ser visto na Equação 1.8, a influência da temperatura sobre a vida útil do capacitor é bastante acentuada. Em termos gerais, pode-se dizer que o aumento em  $10^{\circ}\text{C}$  da temperatura ambiente reduz pela metade sua vida útil.

Já o fator  $K_R$  inclui na equação o impacto da ondulação de corrente sobre o aquecimento do capacitor, sendo que o mesmo relaciona a ondulação de corrente da aplicação ( $I_a$ ) com a

ondulação de corrente especificada na folha de dados ( $I_n$ ). Alguns fabricantes omitem o termo  $K_V$  do modelo e trocam a temperatura ambiente ( $T_a$ ) pela temperatura interna de operação, onde é considerado o impacto da ondulação de corrente. Mesmo entre os fabricantes que empregam diretamente o parâmetro  $K_V$  não há uma fórmula específica. Contudo, é possível afirmar que a operação com uma ondulação de corrente menor que a especificada tem impacto direto no aumento da vida útil [37] ( $K_V > 1$ ).

Para capacitores radiais de pequeno tamanho, o fator da tensão não tem influência sobre a vida útil, logo  $K_V = 1$ . Contudo, a operação em tensões menores que a nominal, para capacitores médios e grandes, tem grande impacto na durabilidade. Isso se deve ao maior consumo de eletrólito em processos de autocura, quando a tensão aplicada se aproxima da nominal [36].

Para uma melhor compreensão do modelo, será demonstrado o cálculo da vida útil de um capacitor para um *driver* conectado à rede elétrica, sendo que os valores apresentados refletem um projeto real e são mostrados na Tabela 1.2. O *driver* opera em modo de condução descontínuo e alimenta uma lâmpada contendo 40 LEDs Luxeon REBEL, a mesma empregada nos projetos e simulações deste trabalho.

Tabela 1.2 – Especificações de um *driver* para LEDs de 75 W

<b>Parâmetro</b>	<b>Valor</b>
Frequência da rede	60 Hz
Tensão na lâmpada	126,39 V
Corrente na lâmpada	0,6 A
Potência nominal	75 W
Frequência de comutação	50 kHz
Ondulação da corrente nos LEDs	0,3 A
Ondulação de tensão na saída	1,85 V
Capacitor do <i>driver</i>	431,45 $\mu$ F
Temperatura estimada de operação	$T_a = 80^\circ\text{C}$

Neste caso, será empregado um capacitor da fabricante Jianghai, modelo CD 293 BZ, de 470 $\mu$ F, com uma temperatura nominal de operação de 85 $^\circ$ C, vida útil estimada de 4000 h, tensão nominal de 200 V e ondulação de corrente nominal ( $I_n$ ) de 1,8 A [38].

Seguindo as instruções do fabricante, a equação para determinação do  $K_R$  ficará da seguinte forma:

$$K_R = 2 \left( 1 - \left( \frac{I_a}{I_n} \right)^2 \right) \quad (1.9)$$

Segundo o fabricante, o cálculo de  $I_a$  deve envolver as harmônicas mais elevadas da corrente no capacitor, divididas por um fator de correção estipulado pelo fabricante ( $F_{freq}$ ). Tais valores foram obtidos através de simulação do *driver*, resultando em:

$$\begin{aligned} I_a &= \sqrt{\left( \frac{I_{120}}{F_{120}} \right)^2 + \left( \frac{I_{50k}}{F_{50k}} \right)^2 + \left( \frac{I_{100k}}{F_{100k}} \right)^2 + \left( \frac{I_{150k}}{F_{150k}} \right)^2 + \left( \frac{I_{200k}}{F_{200k}} \right)^2} \\ &= \sqrt{\left( \frac{0,582}{1} \right)^2 + \left( \frac{0,948}{1,43} \right)^2 + \left( \frac{0,507}{1,43} \right)^2 + \left( \frac{0,313}{1,43} \right)^2 + \left( \frac{0,243}{1,43} \right)^2} \\ &= 1 \text{ A} \end{aligned} \quad (1.10)$$

Empregando os valores do exemplo na Equação 1.9:

$$K_R = 2 \left( 1 - \left( \frac{1}{1,8} \right)^2 \right) = 1,614 \quad (1.11)$$

Já para o cálculo do fator  $K_V$ , considerando os valores especificados na aplicação, o fabricante fornece a seguinte equação:

$$K_V = \left( \frac{V_a}{V_n} \right)^{-2,5} \quad (1.12)$$

Colocando os valores da aplicação na Equação 1.12:

$$K_V = \left( \frac{128}{200} \right)^{-2,5} = 3,0517 \quad (1.13)$$

Aplicando os valores calculados de  $K_R$  e  $K_V$ , juntamente com os valores de temperatura e vida útil, na Equação 1.8, tem-se:

$$L = 4000 \cdot 2^{\frac{85-80}{10}} \cdot 1,614 \cdot 3,0517 = 27.862 \text{ h} \quad (1.14)$$

O resultado da Equação 1.14, também pode ser obtido através de ábacos fornecidos no

*datasheet* do capacitor.

Nota-se que o valor fornecido pela fórmula de estimação está abaixo da vida útil esperada de um LED. Contudo, o exemplo fornecido é pontual e não há argumentos para afirmar que o mesmo condiz com todas as situações. Existe, por exemplo, a possibilidade de empregar capacitores eletrolíticos com uma maior temperatura de operação e/ou maior vida útil, conforme vem sendo observado na indústria em aplicações como substituição de lâmpadas incandescentes, onde o espaço é um fator crítico [39, 40].

Cabe ressaltar que, apesar da aparente possibilidade do emprego de capacitores eletrolíticos em *drivers* para LED, a maioria dos fabricantes considera o fim da vida útil quando a capacitância baixa de 10% a 20% do seu valor inicial ou quando a ESR aumenta 200% com relação ao seu valor inicial [34]. Uma pequena redução de capacitância ocasiona um pequeno aumento na ondulação de tensão, que por sua vez causa um grande aumento na ondulação de corrente nos LEDs em topologias de estágio único. Isso não só intensifica o processo de deterioração do capacitor, pelo fato de diminuir o fator de ondulação da corrente ( $K_V$ ), como também aumenta o pico de corrente a que o LED é submetido e o *stress* de corrente nos demais semicondutores. Na pior das hipóteses, o grupo de LEDs ou um dos semicondutores pode ser danificado antes do capacitor atingir o final da sua vida útil, devido ao aumento da ondulação de tensão pela redução da capacitância.

Por outro lado, este trabalho não tem como intenção esgotar a discussão sobre o uso de capacitores eletrolíticos, mas sim incentivar uma análise mais profunda do seu emprego em aplicações com LEDs, pelo fato da iluminação de estado sólido possuir particularidades que não podem ser ignoradas no projeto.

Finalmente, caso o projetista opte por não usar capacitores eletrolíticos, é possível o emprego de tecnologias alternativas, como, por exemplo, capacitores de filme. Contudo, é inviável o emprego desse tipo de capacitor com os valores tradicionais utilizados em *drivers*, seja pelo custo, espaço ou indisponibilidade no mercado. Por isso, como será demonstrado no próximo capítulo, existe um grande campo de estudo em *drivers* para LED, focado na redução da capacitância empregada nos conversores ativos.

## 1.5 Propostas da Tese

Esta tese tem como objetivos:

- Explorar métodos de redução do reprocessamento de energia, com o intuito do aumento da eficiência de conversão;
- Propor soluções para a implementação do controle de luminosidade em *drivers* para LED, baseadas em topologias com redução do reprocessamento de energia;
- Reduzir a capacitância empregada nos conversores, de maneira a possibilitar o uso de tecnologias alternativas de capacitores, almejando uma alta vida útil dos *drivers*;
- Estudar controladores que auxiliem no processo de redução da capacitância e controle da luminosidade.

# 2

## DRIVERS CA/CC PARA LEDS

---

*Neste capítulo serão abordados os diferentes tipos de drivers para LEDs propostos na literatura. Primeiramente, será apresentada uma classificação genérica das estruturas de conversores empregadas na iluminação de estado sólido, sendo a divisão básica estipulada entre topologias passivas e topologias ativas.*

*As topologias passivas não empregam interruptores ativos, tais como IGBT ou MOSFET, mas indutores, capacitores e diodos. Serão detalhadas as suas características e principais tipos. Também serão explicados os motivos pelos quais este trabalho de doutorado não irá desenvolver soluções nesta categoria.*

*Já as topologias ativas empregam o controle ativo de um interruptor, sendo divididas, basicamente, em topologias de estágio único e múltiplos estágios. Serão explicitadas as vantagens e desvantagens de cada uma das estratégias exploradas na literatura, bem como será apresentado o motivo do desenvolvimento de uma conexão de múltiplos estágios neste trabalho.*

*Ao final, serão apresentadas as conclusões com relação a esta revisão bibliográfica.*

## 2.1 Introdução

A eficácia do LED tem atingido patamares elevados atualmente, ultrapassando a marca de 200 lm/W [41]. A luminosidade emitida por um LED é diretamente proporcional à corrente que passa por ele. Devido ao fato de o modelo do LED incluir uma pequena resistência em série com uma fonte de tensão, pequenas variações de tensão na sua entrada podem causar grandes variações de corrente na saída. Logo, é necessário ter um dispositivo entre a fonte de energia e o grupo de LEDs para o controle da sua corrente. Em lâmpadas fluorescentes esse dispositivo é conhecido como reator; nos LEDs é chamado de *driver*. Como todo o aparato de conversão de energia, o *driver* possui uma determinada eficiência, a qual será multiplicada pela eficácia do LED, visto que os dois estão conectados em cascata. Portanto, a eficiência do *driver* a ser projetado tem um impacto direto e decisivo na eficácia luminosa da luminária.

Contudo, a eficiência do *driver* não é o único elemento a ser considerado em termos de consumo de energia. Estima-se que grande parte do potencial de redução do consumo propiciado pelo LED está no controle da luminosidade emitida [11]. Isso se deve ao fato que nem sempre é necessário que a luminária opere na sua potência nominal, devido à iluminação remanescente do sol ou a luminárias próximas. Logo, a inclusão de um método de *dimming* no projeto do *driver* possibilita otimizações no consumo de uma rede de iluminação.

Uma classificação genérica dos *drivers* para LED, considerando a rede elétrica como fonte, é mostrada na Figura 2.1. O *driver* é *Off-line* quando trabalha com alimentação proveniente da rede elétrica de distribuição.



Figura 2.1 – Classificação genérica dos *drivers*

## 2.2 Topologias passivas

As topologias passivas caracterizam-se por não empregarem nenhum interruptor ativo. Tal característica geralmente agrega simplicidade e robustez para *drivers* de LEDs. No entanto, como será visto nesta seção, é difícil garantir uma corrente constante e controlada, alto fator de potência e alta eficiência sem um método de controle ativo. Contudo, existem aplicações que permitem uma certa flexibilidade nesses parâmetros, geralmente onde o custo é a prioridade do projeto, o que garante que algumas das soluções expostas tenham o seu nicho de mercado. As topologias passivas podem ser classificadas em tipo CA e tipo CC.

### 2.2.1 Tipo CA

Considera-se um *driver* do tipo CA quando não existe um estágio de retificação composto por diodos ou interruptores ativos. Nesse caso, existem no mínimo dois braços de LED, um para o semiciclo positivo da rede e outro para o semiciclo negativo. Para limitar a corrente circulante, podem ser empregados resistores ou capacitores [42], como é mostrado na Figura 2.2.

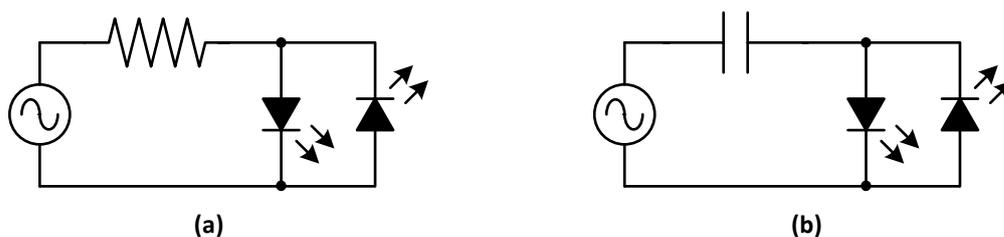


Figura 2.2 – *Drivers* do tipo CA: (a) Limitação da corrente por resistência (b) Limitação da corrente por capacitância.

Neste tipo de circuito, a corrente circulante pelos LEDs possui uma componente CA extremamente alta, o que pode resultar na degradação das características do LED, tais como: redução da eficácia, aumento da temperatura de junção, degradamento da vida útil, mudança na cromaticidade ou até mesmo *flicker*. Além disso, em comparação com *drivers* com estágio de retificação, é necessário colocar o dobro de LEDs para obter a mesma luminosidade.

### 2.2.2 Tipo CC

As topologias do tipo CC, caracterizam-se por possuírem um estágio de retificação. Esse é o tipo de circuito mais comum dentre as soluções passivas, visto que diminuem significativamente o número de LEDs a serem empregados. A Figura 2.3 mostra uma topologia simples do tipo CC, onde o capacitor na entrada é empregado para o controle da corrente sobre os LEDs [43]. Obviamente, o grande problema desse tipo de circuito é o baixo fator de potência. O resistor e o diodo zener na saída são empregados para controlar a tensão sobre os LEDs durante a partida, a qual pode atingir o valor nominal da rede.

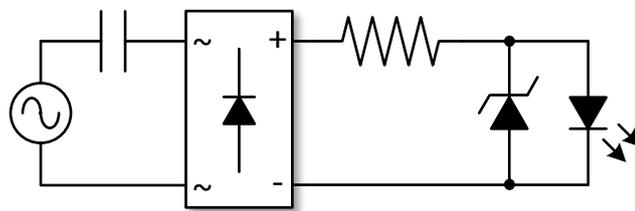


Figura 2.3 – *Driver* do tipo CC com limitação de corrente por capacitância e controle de tensão pelo conjunto resistor e zener

Além disso, este tipo de *driver* injeta no grupo de LEDs uma corrente com uma ondulação (componente CA) elevada, causando um *flicker* significativo na luminosidade emitida. Portanto, com o intuito de resolver tal problema, um capacitor pode ser adicionado na saída, eliminando também o problema da alta tensão de partida (Figura 2.4) [43]. A corrente de saída apresenta-se praticamente constante, entretanto o fator de potência na entrada do circuito continua sendo um problema.

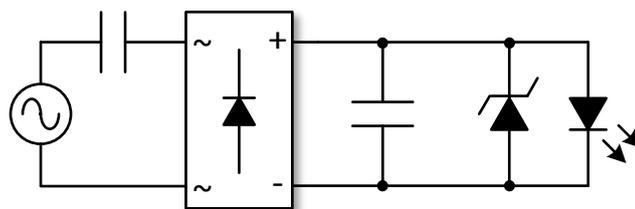


Figura 2.4 – *Driver* do tipo CC com limitação de corrente por capacitância e redução da ondulação de corrente pela capacitância em paralelo com os LEDs

Uma nova estrutura de *drivers* passivos tipo CC foi proposta em [44], de modo a melhorar as características dos *drivers* passivos. A estrutura básica é mostrada na Figura 2.5. A principal

característica deste tipo de *driver* é uma corrente de saída constante, com baixa ondulação e um fator de potência na entrada dentro da norma IEC 61000-3-2.



Figura 2.5 – *Driver* do tipo CC com filtro de tensão e corrente

A parte da entrada é composta por um indutor, o qual atua tanto como filtro para harmônicas, quanto para reduzir a sensibilidade da saída às variações da tensão de entrada, e por uma ponte retificadora. O primeiro filtro empregado é um filtro de tensão. Sua principal função é diminuir o tamanho do filtro de corrente (2º Filtro). Como mostrado em [44, 45] esse filtro pode ser composto por:

- Circuito *valley-fill* (Figura 2.6 (a));
- Circuito *valley-fill* modificado (Figura 2.6 (b)).
- Capacitor de suavização (Figura 2.6 (c));

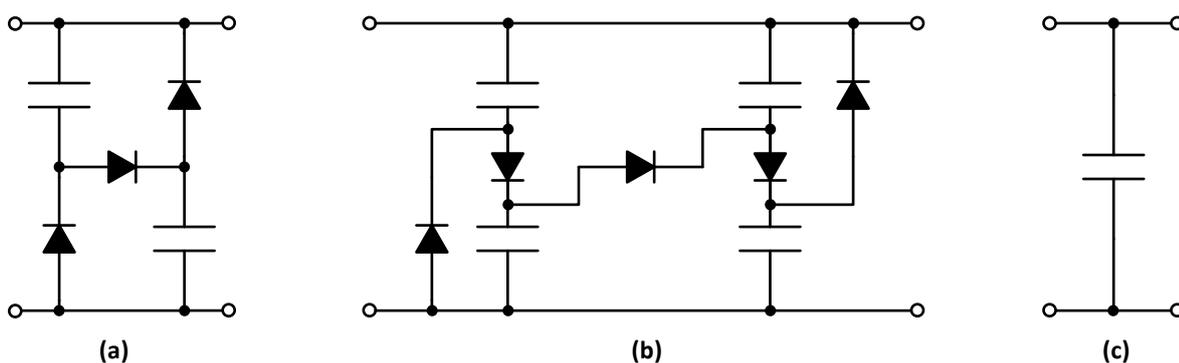


Figura 2.6 – Filtro de tensão em *driver* passivo CC

Já o filtro mostrado na Figura 2.7 é um filtro de corrente, o qual suaviza a ondulação de corrente no conjunto de LEDs, o que obriga o seu posicionamento em série com a carga. Esse filtro pode ser composto por:

- Indutor (Figura 2.7 (a));

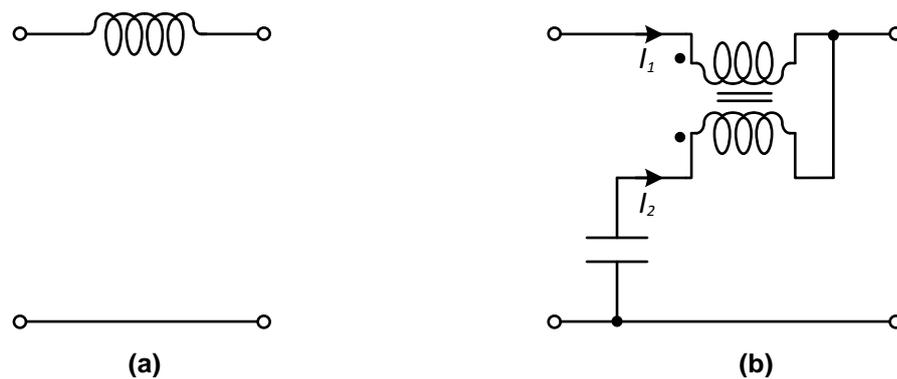


Figura 2.7 – Filtro de corrente em *driver* passivo CC

- Circuito de cancelamento de ondulação (Figura 2.7 (b)).

A ideia mais interessante vem do circuito de cancelamento de ondulação. O mesmo funciona da seguinte maneira: a corrente  $I_1$  é uma corrente CC com uma ondulação CA. Através da ação do transformador, a corrente  $I_1$  induzirá uma corrente  $I_2$  de fase oposta. Como a corrente de saída é o resultado da soma dessas duas correntes, em uma situação ideal, a ondulação CA deverá ser cancelada.

Apesar deste tipo de proposta com dois estágios passivos possuir uma eficiência consideravelmente alta (acima de 90%), a prática revela que existe sempre uma relação direta entre a distorção da corrente de entrada e a ondulação da corrente de saída [44]. Se o projeto da topologia focar em obter uma baixa distorção na corrente de entrada, pode-se esperar uma alta componente CA na corrente sobre os LEDs, e vice-versa. Por fim, os componentes magnéticos empregados comprometem significativamente a densidade de potência do *driver*, uma vez que devem ser projetados para operação na frequência da rede elétrica.

## 2.3 Topologias ativas

Uma topologia ativa é caracterizada pela presença de um ou mais interruptores comutados através de um controlador. A comutação controlada permite drenar uma corrente com reduzido conteúdo harmônico da rede, bem como manter o fator de potência dentro do especificado em norma. Além disso, a corrente dos LEDs pode ser controlada através de um sistema em malha fechada, possibilitando não só sua regulação precisa, como a adaptação da luminosidade conforme as necessidades do local.

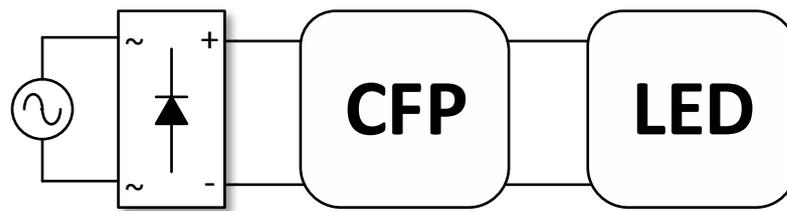
O desafio existente nas topologias ativas, basicamente, é a união de alta eficiência de conversão com a durabilidade do *driver*. A durabilidade em *drivers* para LED está diretamente ligada aos capacitores eletrolíticos, devido ao fato que os mesmos são responsáveis pelo principal modo de falha. Portanto, a substituição desse componente por tecnologias alternativas, como capacitores de filme, é a principal estratégia adotada para o aumento da vida útil dos *drivers* para LEDs [30, 46–62].

O processamento de energia pode ser feito uma única vez ou múltiplas vezes, conforme o projeto ou necessidade da aplicação. Portanto, neste trabalho, as topologias ativas estão divididas em estágio único e múltiplos estágios.

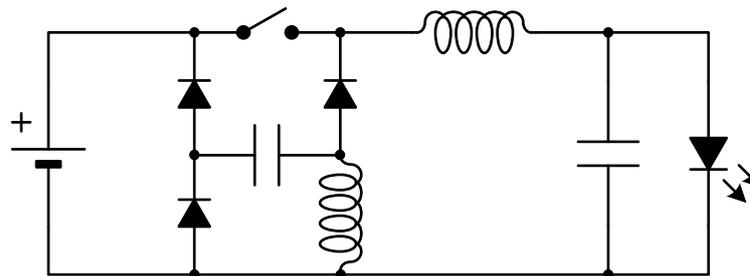
### 2.3.1 Estágio único

As topologias de estágio único (Figura 2.8) se caracterizam pelo reduzido número de componentes. Por isso, são amplamente empregadas em aplicações onde o espaço é um fator crítico, como, por exemplo, substituição de lâmpadas incandescentes ou lâmpadas fluorescentes compactas. Entretanto, nota-se na literatura que as pesquisas mais recentes têm focado muito mais no uso de múltiplos conversores. Isso se deve aos requerimentos que um *driver* deve atender, dentre os quais podem ser destacados: isolamento galvânica, alta eficiência, correção do fator de potência, entrada universal, controle da corrente de saída e durabilidade. A utilização de apenas um conversor para realizar todas essas funções de maneira eficaz e otimizada é inviável.

O exemplo mais comum é a tentativa de unir em uma topologia de estágio único, alta eficácia (lumens/watt) e longa vida útil. Em [63] uma topologia do tipo  $D^2$  (i.e. uma topologia que,

Figura 2.8 – *Driver* ativo de estágio único

trabalhando em Modo de Condução Contínuo (MCC), tem uma taxa de conversão da tensão a qual é função do quadrado da razão cíclica) é apresentada (Figura 2.9), operando no Modo de Condução Descontínuo (MCD), sendo que o capacitor na saída serve apenas para filtrar a ondulação de alta frequência. Como era esperado, a ondulação de corrente sobre o grupo de LEDs é alta (quase o dobro da média da corrente nos LEDs), sendo que o próprio autor notifica que tal ondulação pode danificar a lâmpada, caso o pico da corrente esteja acima das especificações do fabricante.

Figura 2.9 – *Driver* ativo do tipo  $D^2$ 

Seguindo a proposta do aumento da vida útil, alguns trabalhos propõem a injeção de harmônicas na malha de controle do conversor [47], na tentativa de diminuir o pico da ondulação de tensão (Figura 2.10). Os resultados práticos mostraram uma redução de até 30% da relação pico-média da corrente de saída. Cabe lembrar que o filtro da saída (composto por um capacitor e um indutor) foi projetado apenas para filtrar as harmônicas de alta frequência. Apesar do bom resultado obtido, não é comentado no artigo se o controle de injeção de harmônicas proposto funcionaria com um capacitor de barramento maior que o empregado ou até mesmo se a redução da corrente de pico se manteria.

Uma técnica com potencial interessante é o aumento da banda passante do controlador para um conversor Corretor do Fator de Potência (CFP) [48, 64]. Tradicionalmente, ao projetar o controlador responsável pela regulação da tensão na saída de um conversor CFP, independente

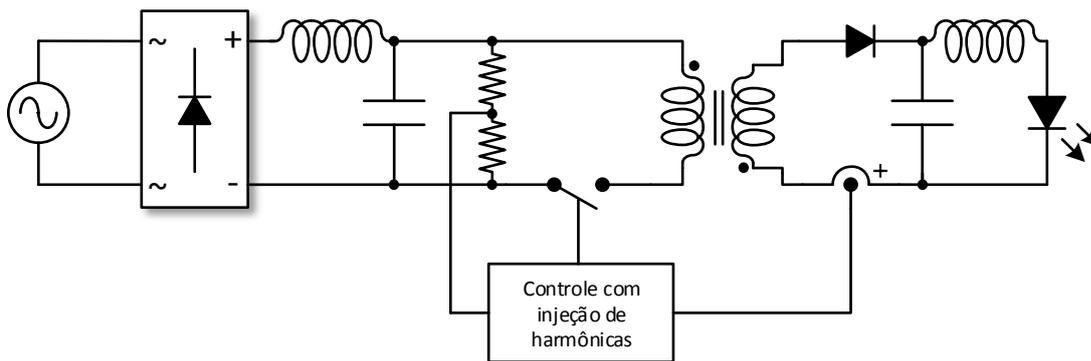


Figura 2.10 – *Driver* com injeção de harmônicas na malha de controle

do modo de operação (contínuo ou descontínuo), o mesmo deve possuir uma frequência de corte, no mínimo, uma década abaixo do dobro da frequência de entrada. Por exemplo, se a frequência de entrada for de 60 Hz, a tensão de saída terá uma ondulação de 120 Hz, logo o controlador deve ser projetado com uma frequência de corte de, no máximo, 12 Hz. Dessa forma, a ondulação periódica da tensão não irá influenciar no controlador, mas apenas o seu valor médio. Isso serve para evitar que ocorram distorções na corrente de entrada do conversor, as quais são regulamentadas pela norma IEC 61000-3-2, Classe C, no caso de equipamentos para iluminação. O trabalho em questão tratou da modelagem matemática do conversor CFP, de forma a descobrir qual o limite do aumento da banda passante do controlador em que a distorção harmônica de entrada fique dentro do estipulado pela norma. Pelo aumento da banda passante, reduz-se a ondulação da tensão de saída, por fim reduzindo a capacitância necessária. Entretanto, novamente os autores advertem que apenas a técnica em questão não é suficiente para a eliminação do capacitor eletrolítico, sendo em muitos casos necessário um segundo estágio para eliminar a ondulação de baixa frequência.

Algumas propostas de estágio único focam na questão da eficiência quando uma grande diferença de tensão existe entre a fonte CA e a carga de LEDs [65, 66]. Esse tipo de situação acontece, principalmente, em lâmpadas para substituição de incandescentes de pequena potência, onde a tensão direta dos LEDs conectados em série dificilmente ultrapassa 60 V. Geralmente, um conversor isolado, tal como *flyback*, *forward* ou SEPIC é empregado. No entanto a eficiência desses conversores, na maioria dos casos, não é satisfatória [66, 67]. Além disso, lâmpadas incandescentes não são isoladas da rede elétrica, logo a isolamento galvânica não é compulsória neste tipo de aplicação. Em [66] uma topologia *buck*, com um indutor de deriva-

ção central, é empregada operando no modo de condução crítico, como mostra a Figura 2.11. A eficiência de conversão fica em torno dos 90%. Além disso, alto fator de potência e baixo custo também foram alcançados. No entanto, como quase toda a topologia de estágio único e corrente contínua na saída, não foi possível a eliminação do capacitor eletrolítico, o que possivelmente irá mitigar a vida útil do *driver*.

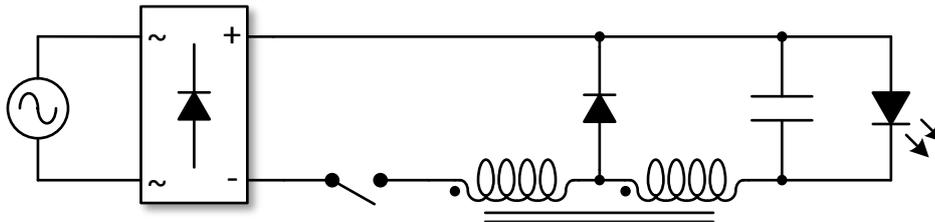


Figura 2.11 – *Driver* ativo buck com tape central

Para controlar a luminosidade de um LED é necessário controlar a corrente direta que passa por ele. Como analisado no Capítulo 1, há várias técnicas de modulação, cada uma com suas características e aplicações. Para topologias de estágio único, o método mais empregado é o controle através de uma malha de corrente com LEDs em série [68]. No entanto, se mais de um braço de LEDs é adicionado, é necessário garantir que a mesma corrente passe por todos os braços, de forma que a lâmpada emita uma luminosidade uniforme. Quando isso ocorre, reguladores lineares podem ser empregados. No entanto, tal tipo de regulador pode diminuir a eficiência de conversão do *driver*. Por isso, em [69] um método alternativo é proposto, onde cada braço possui um circuito que mistura modulação PWM com regulador linear para um controle mais preciso da corrente em cada braço, sem as perdas excessivas do controle linear. Além disso, um controle adaptativo da tensão de saída do conversor foi elaborado, de maneira a otimizar a tensão de saída para o menor valor necessário, diminuindo assim as perdas nos reguladores lineares. A eficiência atingida nesse conversor foi alta (93%), entretanto nenhum foco foi dado à redução da capacitância de barramento, a qual para uma potência de 60 W é consideravelmente alta ( $100\mu F$ ).

Alguns fabricantes estão empregando capacitores eletrolíticos de altas temperaturas, com o intuito de aumentar a vida útil do *driver*. A premissa é simples: se o capacitor eletrolítico possui uma especificação para operar em  $125^{\circ}C$  e o mesmo é exposto à temperaturas de trabalho menores, sua vida útil será maior [70]. No entanto, como já mencionado, as topologias de está-

gio único são empregadas principalmente em lâmpadas a LED com soquete E27 (substituição de incandescentes), onde o espaço é um fator crítico e a ventilação nem sempre é garantida. Nesse contexto, é possível conceber situações, principalmente em território brasileiro, em que a temperatura interna de operação possa chegar perto da temperatura limite do capacitor. Logo, garantir a vida útil deste tipo de capacitor, em uma carcaça pequena e com pouca (ou nenhuma) ventilação, é uma tarefa complicada.

Analisando o exposto sobre topologias de estágio único, pode-se concluir os seguintes pontos:

- Devido à sua simplicidade e ao reduzido número de componentes, são de menor tamanho e baixo custo. Por isso são amplamente empregadas em lâmpadas de baixa potência para uso doméstico;
- O capacitor eletrolítico está quase sempre presente no circuito desse tipo de topologia, limitando drasticamente a vida útil da luminária;
- Atualmente é inviável fazer com que um único conversor consiga atender todos os requisitos que são exigidos de um *driver* para LEDs.

### 2.3.2 Múltiplos estágios

Como visto na seção anterior, agregar diversos tipos de tarefas a um mesmo conversor pode torná-lo ineficiente. Por isso, a premissa inicial das topologias de múltiplos estágios é dividir as atribuições de cada conversor, as quais podem ser classificadas em: correção do fator de potência, isolamento e controle da corrente dos LEDs. Feito isso, fica mais fácil focar no projeto de cada etapa com o intuito de atingir alta eficiência e longa vida útil. No entanto, devido ao alto custo para implementação desse tipo de topologia, essas somente são empregadas quando alta eficiência e a possibilidade de suprir vários braços de LEDs são as principais preocupações [49]. Com base no que existe atualmente na literatura, as topologias de múltiplos estágios podem ser divididas em:

- Estágios independentes: Cada estágio possui um controlador para cada interruptor e possivelmente uma malha de controle para cada conversor;

- Estágios integrados: As etapas de processamento são integradas de maneira a reduzir o número de interruptores ativos e controladores;
- Estágios com redução do processamento redundante: Evita-se o processamento da energia total enviada à carga por um dos conversores.

### 2.3.2.1 Estágios independentes

A ideia básica de estágios independentes começa sempre do conversor de dois estágios, sendo o primeiro responsável pela correção do fator de potência e o segundo pelo controle da corrente ou tensão na saída, como mostra a Figura 2.12 [71]. Em [50, 72] é demonstrada a ideia mais comum para redução da capacitância de barramento (e emprego de outro tipo de capacitor que não o eletrolítico), na qual a tensão e a ondulação de tensão na saída do conversor CFP são elevadas, reduzindo a capacitância aos valores desejados. Além disso, o segundo conversor é empregado não só para o controle da corrente média na saída, mas também para a compensação ativa da ondulação presente em sua entrada. O problema desse tipo de projeto está na tensão sobre os semicondutores. Isso porque, para ter uma redução significativa na ondulação da tensão de saída, o seu valor médio deve ser elevado, o que provoca um stress de tensão maior tanto no interruptor quanto no diodo, reduzindo por fim sua eficiência.

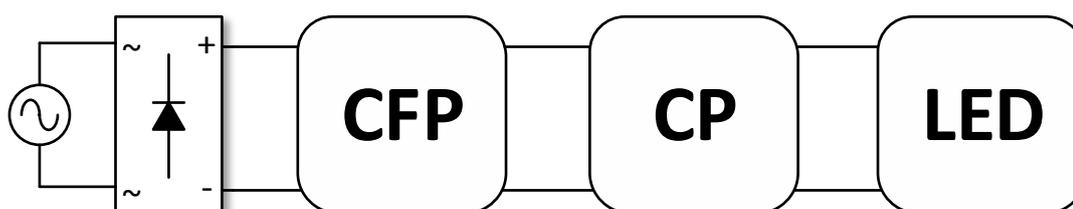


Figura 2.12 – *Driver* ativo de estágios independentes

Uma solução interessante para o problema acima foi apresentada em [50], onde harmônicas de 3<sup>a</sup> e 5<sup>a</sup> ordem são injetadas na malha de controle do conversor corretor do fator de potência. Deve-se notar que, apesar dos resultados práticos mostrarem uma redução de até 65,6%, tal controle provoca um aumento na taxa de distorção harmônica. Portanto, um balanço entre redução de capacitância e a taxa de distorção harmônica deve ser considerado no projeto. Em [51] a mesma estratégia é adotada, contudo, neste caso, o foco está no segundo conversor. Logo o problema de harmônicas na corrente de entrada desaparece. Quando esta técnica é empregada

no segundo estágio, o conversor drena mais energia no pico superior da potência de entrada e menos energia no pico inferior.

Neste contexto existe uma alternativa abordada na literatura: a operação do conversor no segundo estágio sem compensação ativa da ondulação de baixa frequência. O objetivo é fazer com que a ondulação de baixa frequência do primeiro estágio seja reduzida intrinsecamente pela operação do segundo estágio, sem auxílio de uma malha de controle. Em [52] um conversor ressonante série é empregado (Figura 2.13). Uma das principais vantagens deste tipo de conversor, além da redução da ondulação, é a operação em *Zero Voltage Switching* (ZVS), a qual possibilita valores de eficiência de até 97%.

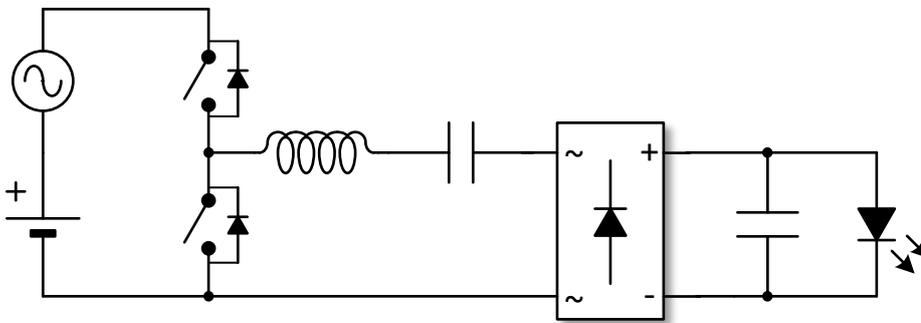


Figura 2.13 – *Driver* ativo com um conversor ressonante série

Um requisito comum em *drivers* é a isolação dos LEDs com a rede. O problema não é a tecnologia para implementação, pois existem diversas topologias que desempenham essa função, mas como fazer isso de maneira eficiente. No caso de luminárias a LED isso se agrava pelo fato de haver uma grande diferença de tensão exigida pelo braço de LEDs e a tensão de entrada, principalmente em luminárias onde a conexão série-paralelo de LEDs é empregada. Neste ponto, a conversão ressonante tem chamado atenção pela possibilidade da operação dos interruptores em ZVS, o que diminui drasticamente as perdas em comutação [35, 49, 73–76]. Em [74, 75] um conversor *boost* CFP e um inversor de corrente são associados para formar um estágio ressonante isolado. É importante ressaltar que os capacitores empregados na saída do *boost* não são responsáveis pela filtragem em baixa frequência, mas apenas fazem parte do tanque ressonante.

Nessa linha, a proposta desenvolvida em [35] propõe uma metodologia de projeto para o conversor meia-ponte assimétrico. Isso se deve ao fato de que, em alguns casos, a corrente

máxima permitida pelo conjunto de LEDs (se estiverem em série) é baixa (350mA no exemplo de aplicação do artigo). Por isso, não há muita corrente circulante na indutância de dispersão, tornando difícil a operação dos interruptores em ZVS. A ideia proposta é diminuir a indutância de magnetização para aumentar a corrente na dispersão, sem no entanto afetar de maneira significativa as perdas por condução no transformador. Já em [76] é realizada uma comparação do projeto e desempenho prático do conversor meia-ponte com o conversor LLC. A diferença na eficiência foi mínima para o nível de potência testado, entretanto cabe notar que o conversor meia-ponte possui uma relação direta entre a carga e a condição ZVS. Tal relação não existe no LLC, visto que a condição ZVS depende apenas da corrente circulante na indutância de magnetização.

Ainda sobre *drivers* isolados, em [55] um filtro *valley-fill* foi incorporado no local onde deveria estar o capacitor de armazenamento (Figura 2.14). A vantagem dessa proposta está na redução do stress de tensão sobre os capacitores, pois cada um suporta metade da tensão anterior, e no diodo de saída. A isolamento é realizada acoplando magneticamente um dos indutores, formando assim um lado primário e um secundário.

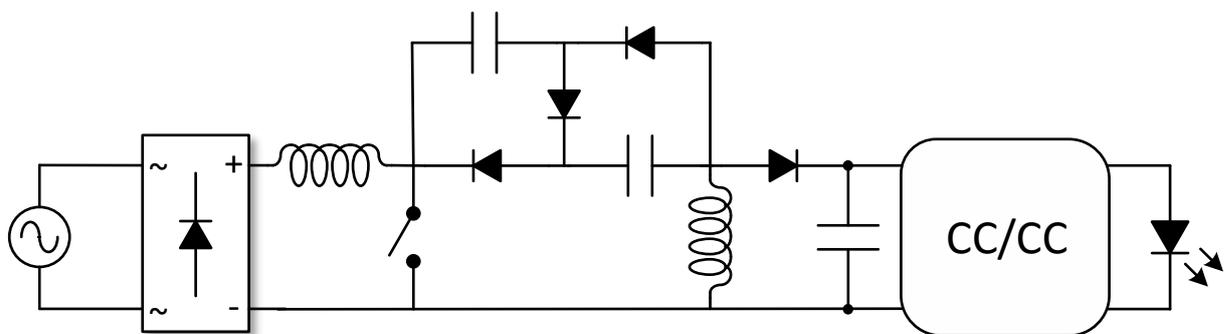


Figura 2.14 – *Driver* ativo SEPIC com um filtro *valley-fill*

Uma das grandes vantagens das topologias de múltiplos estágios é a facilidade para implementação do *dimming*. A técnica mais tradicional que existe, em dimerização comutada, é a conexão de um conversor (geralmente um *buck*), com cada grupo série de LEDs [72]. No entanto, nem sempre é possível implementar todas as técnicas de modulação com esta estratégia ou alcançar toda a faixa de excursão da corrente. Em [49, 76] o conversor *buck* é modificado para trabalhar com duas entradas, como mostra a Figura 2.15. Tais entradas podem ser disponibilizadas por um conversor CFP com dupla saída. Em aplicações normais, tal modificação

limitaria a excursão da corrente de saída. Entretanto, devido à tensão direta dos LEDs, é possível atingir toda a faixa de luminosidade se o valor de tensão da segunda fonte de entrada for adequado às características do LED. Além disso, o *stress* de tensão sobre os interruptores, indutância e capacitância é reduzido, tornando o conversor mais eficiente e menor que o seu antecessor.

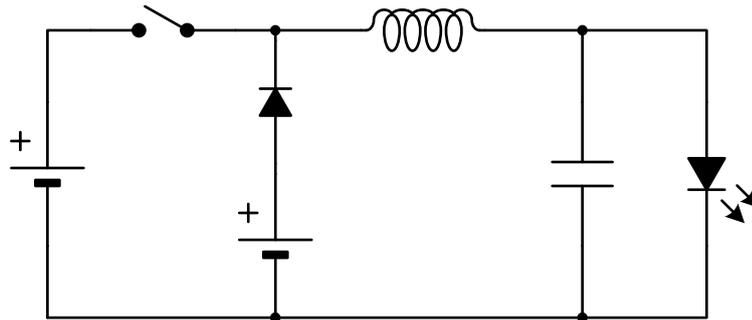


Figura 2.15 – *Driver* ativo formado por um conversor *buck* de duas entradas

Outra proposta que aborda o uso de dois barramentos, com o intuito de redução dos esforços de tensão, é apresentada em [77]. Como mostra a Figura 2.16, existe um interruptor central, o qual comuta com modulação PWM de baixa frequência. Para cada braço de LED existe um interruptor, comutando em alta frequência, para equalizar a diferença nas correntes. Uma vantagem bastante ressaltada nesse trabalho é a capacidade de operar em escala completa (no exemplo apresentado, de 0 mA até 350 mA), fundamental para certas aplicações, como mixagem de cores.

Então, pode-se concluir que o uso de estágios independentes auxilia na execução de cada tarefa de maneira muito eficiente. Embora o custo desse tipo de estratégia seja provavelmente mais elevado que outras soluções, seu campo de aplicação ainda é vasto na área de iluminação pública e de grandes ambientes, onde o preço do *driver* representa menos de 30% do valor total da luminária [78]. Além disso, estratégias de controle mais complexas para controle da luminosidade podem ser empregadas sem muita dificuldade ao projeto.

### 2.3.2.2 Estágios integrados

Na integração de conversores (Figura 2.17), dois (ou mais) estágios compartilham o mesmo interruptor. A grande vantagem da integração de conversores reside na redução de interruptores

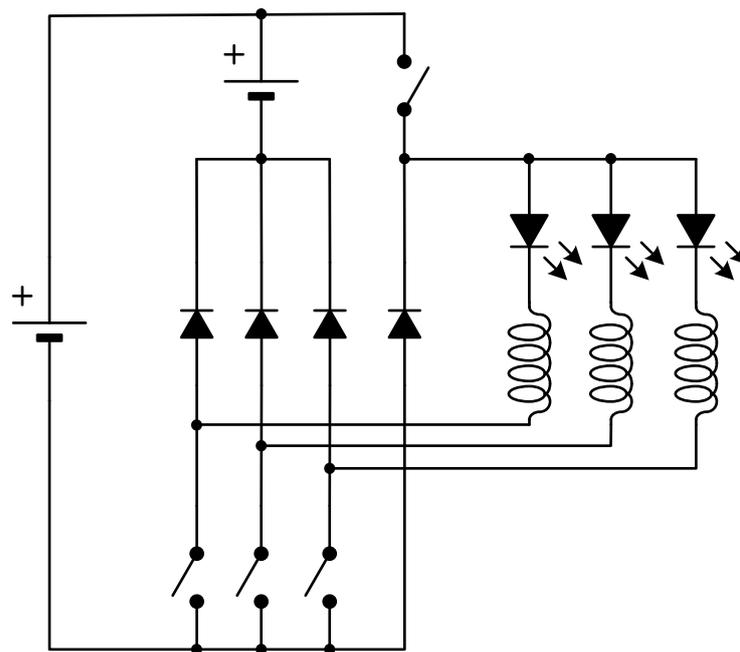


Figura 2.16 – Configuração para controle da corrente vários braços de LEDs com PWM de alta e baixa frequência

controlados e toda a circuitaria relacionada aos mesmos. Como consequência, tem-se uma grande redução de custos associada e uma simplificação da malha de controle.

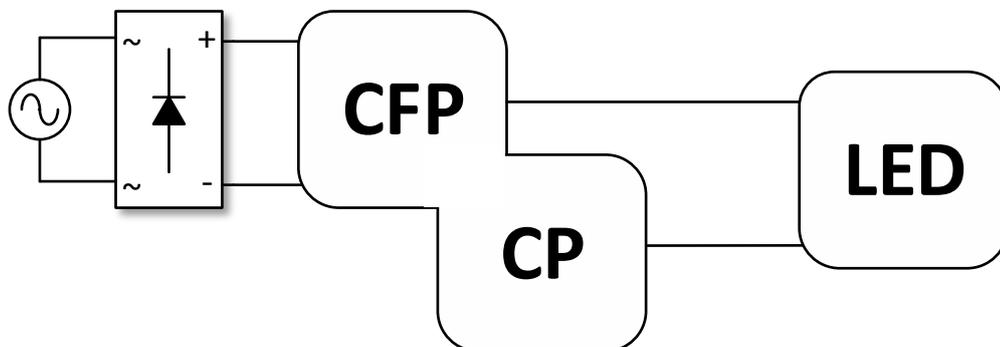


Figura 2.17 – *Driver* ativo de estágios integrados

Como já demonstrado, o uso de mais estágios possibilita a redução da capacitância necessária na saída do conversor CFP. Em estágios independentes, basta empregar uma malha de controle rápida no segundo conversor para conseguir uma compensação ativa da ondulação na saída. No entanto, quando dois estágios são integrados, um grau de liberdade é perdido, pois ambos dividem a mesma razão cíclica e a mesma frequência. Logo, o uso de uma técnica de controle para compensação da ondulação fica extremamente limitada, pois poderão ocorrer distorções na corrente de entrada [56]. Além disso, é importante mencionar que o interruptor

compartilhado deverá suportar esforços maiores de tensão ou de corrente, dependendo da técnica de integração empregada [79]. Nesse ponto surge a principal desvantagem da integração de conversores: a eficiência. Quando dois estágios são integrados por sobrecorrente, por exemplo, a soma das correntes no interruptor de cada estágio irá circular na célula de comutação (termo empregado para o interruptor resultante da integração).

Neste contexto, foi necessário que os trabalhos em topologias integradas focassem na redução do capacitor do CFP através do projeto da topologia. Em praticamente todos os trabalhos de integração, o primeiro estágio opera em MCD. A operação em MCD é preferencial pelo fato de sua inerente característica de correção do fator de potência, sem a necessidade de uma malha de controle específica para isso [30]. A saída do CFP é projetada com uma tensão alta, sendo permitida uma considerável ondulação de baixa frequência, o que diminui o valor necessário de capacitância. Até aqui não existe muita diferença nos trabalhos com estágios independentes. O ponto principal vem com o segundo estágio, onde a ondulação deve ser reduzida antes de chegar à carga.

Em [54] o segundo estágio é projetado para operar em MCC. Nesse modo, os picos de corrente no interruptor são menores, o que possibilita a operação em maiores potências. Como não é possível a compensação ativa, o projeto do conversor é feito de maneira a quantificar o nível de ondulação de baixa frequência que o grupo de LEDs será submetido. Baseado em uma ondulação de corrente aceitável, todo o projeto do segundo estágio (também conhecido como Controlador de Potência ou CP) e, conseqüentemente, do primeiro estágio, é realizado. Em [56] a malha de controle do conversor possui uma banda passante um pouco maior, possibilitando uma redução ativa da ondulação. Entretanto, o projeto deve considerar o efeito do controlador em vista da distorção da corrente de entrada. É fundamental que a mesma esteja dentro do limite de injeção de harmônicas, estipulado pela norma IEC61000-3-2.

Para controlar a luminosidade do grupo de LEDs através da técnica PWM, os autores em [80] testaram dois métodos: desligando completamente o conversor ou adicionando um novo interruptor em série com o conjunto de LEDs (Figura 2.18). O primeiro demonstrou resultados ruins com relação à taxa de distorção harmônica na entrada, bem como com relação à eficiência. Já o segundo método, o qual é a inovação do artigo, mostrou-se estável com relação à taxa de

distorção harmônica, no entanto um pequeno decaimento na eficiência também foi notado, devido às perdas de comutação do novo interruptor. Contudo, o método proposto ainda apresenta uma eficiência mais elevada, principalmente para níveis de dimerização baixos de corrente no grupo de LEDs.

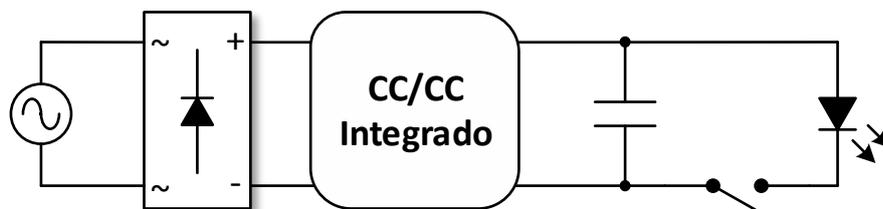


Figura 2.18 – *Driver* ativo com estágio integrado e interruptor em série para controle da luminosidade

Por outro lado, os trabalhos em [53, 57, 58] focam na operação do CP em MCD. A operação nesse modo tem se mostrado muito eficaz na atenuação da ondulação de baixa frequência provinda do conversor CFP. Em [30] é demonstrada uma série de comparativos entre topologias integradas operando completamente em MCD e outras operando em união mista de MCD e MCC. A Figura 2.19 mostra o conversor *buck-boost* duplo integrado [57] operando completamente em MCD. A potência de saída, neste caso, foi de 70 W, o capacitor empregado no CFP foi de apenas  $12\mu\text{F}$ , sendo a ondulação de corrente nos LEDs de 30%.

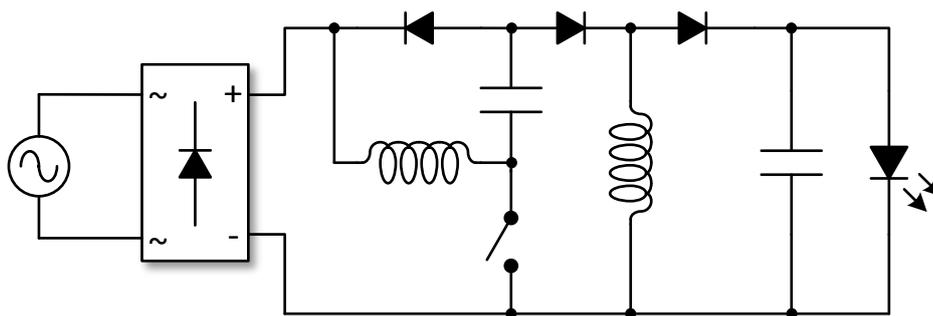


Figura 2.19 – *Driver* ativo com dois conversores *buck-boost* integrados, ambos operando em MCD

### 2.3.2.3 Estágios com redução do processamento redundante

Até este ponto, os conversores empregados nas topologias múltiplos estágios processam toda a potência entregue à saída duas ou três vezes. Portanto, uma solução lógica para o aumento da eficiência seria reduzir a quantidade de energia reprocessada (Figura 2.20). Diversos tipos de

topologias foram propostas no passado com esse intuito [81, 82]. No entanto, para aplicações com LEDs, é necessário uma atenção especial no projeto de tais topologias. Isso se deve a dois fatores:

- Controle da corrente: Como já mencionado antes, a luminosidade e a corrente sobre o LED estão diretamente relacionadas. Logo, qualquer malha de controle para um *driver* deve controlar sua corrente de saída. Contudo, devido à característica de baixa resistência série do LED, uma pequena variação de tensão na saída causa uma grande variação de corrente. Esse fato obriga o emprego de controladores mais rápidos ou estruturas mais complexas;
- Redução da capacitância de barramento: O conceito inicial da redução do processamento visava ao aumento da velocidade de atuação do conversor CFP sem a inserção de uma segunda topologia projetada para a potência total de saída. O valor de capacitância do CFP não era considerado uma preocupação. Portanto, em *drivers* para LED, o projeto deve focar em maneiras de reduzir tal capacitor, de maneira a permitir o uso de tecnologias alternativas de capacitores.

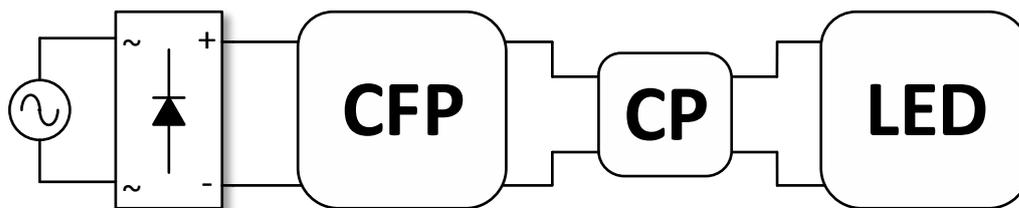


Figura 2.20 – *Driver* ativo com redução do processamento redundante

Uma ideia que vem sendo explorada com sucesso é o uso de conversores bidirecionais. Basicamente, o segundo conversor é empregado apenas para acumular a energia excedente do primeiro estágio em um semiciclo e devolvê-la no semiciclo seguinte. Essa técnica permite um aumento da ondulação na tensão do conversor CFP, o que leva a redução da capacitância necessária. Além disso, como o segundo conversor processa somente a ondulação de tensão, seu impacto na eficiência total é reduzido. Observa-se na literatura trabalhos que empregam uma conexão série com a carga [59] e outros que conectam em paralelo o segundo conversor [60, 61].

Um exemplo pode ser visto em [59] (Figura 2.21). Nesse trabalho o conversor bidirecional tem como elemento acumulador um indutor, eliminando assim a necessidade de um grande capacitor. Como o conversor é conectado em série com a carga de LEDs, isso leva ao uso de semicondutores com uma tensão de bloqueio menor. Entretanto, o interruptor deve ser bidirecional em tensão. O controle do conversor é realizado apenas pela leitura da corrente de saída com um controle Proporcional Integral (PI), de modo a diminuir a Ondulação de Baixa Frequência (OBF) provinda da rede e controlar o valor médio da corrente.

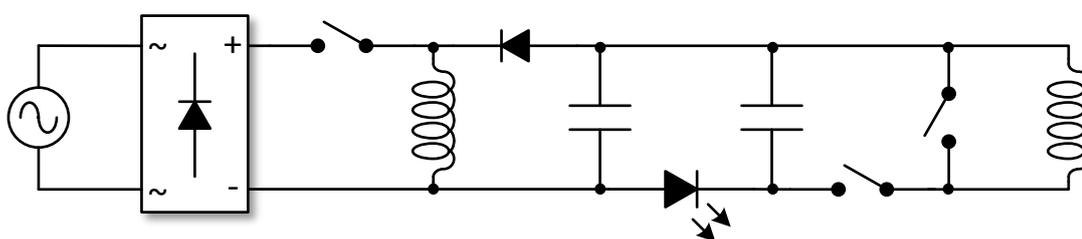


Figura 2.21 – *Driver* ativo com redução do processamento redundante e filtragem da OBF com indutor

É importante ressaltar que capacitores também podem ser empregados como elementos acumuladores nas topologias bidirecionais. Em [60, 61] o conversor é conectado em paralelo com a carga e permite o uso de MOSFETs como interruptor. Em [61] (Figura 2.22) o controle do primeiro estágio é realizado através do valor médio da corrente do segundo estágio. Já o controle do conversor bidirecional é baseado na diferença entre a segunda harmônica da corrente dos LEDs e a diferença entre a tensão de saída do conversor bidirecional e o valor desejado. Esse sinal é comparado com a corrente de entrada do segundo estágio, gerando assim o sinal de controle do PWM.

Já em [60] o controle do primeiro estágio é feito através de um circuito integrado analógico convencional, próprio para operação em condução crítica. O sinal de controle do primeiro estágio vêm do controlador do segundo estágio. O controle do estágio bidirecional envolve três malhas de controle: controle da corrente nos LEDs, controle da tensão do capacitor do conversor bidirecional e controle da potência do CFP. Para reduzir ainda mais a capacitância do barramento, é proposta no projeto uma ondulação de corrente aceitável no grupo de LEDs.

Pelo exposto acima, nota-se que as soluções bidirecionais apresentam um elevado número de interruptores. Agregado aos mesmos está também a necessidade de *drivers* isolados. Ma-

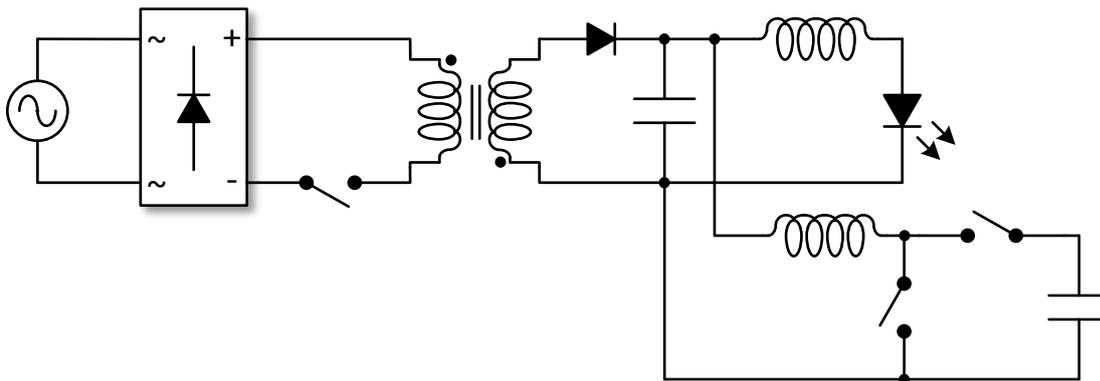


Figura 2.22 – *Driver* ativo com redução do processamento redundante e filtragem da OBF com indutor

lhas de controle complexas também fazem parte de algumas soluções. Por isso, buscando pela simplicidade de implementação, foram propostas soluções utilizando conversores tradicionais de fluxo único de potência. Em [83] a saída de um conversor *flyback* é conectada em série com a saída do CFP. Assim que o segundo conversor começa a operar, a tensão no CFP aumenta e a tensão no capacitor de entrada do segundo estágio diminui, pois as mesmas se subtraem. Isso faz com que a tensão de saída aumente até ultrapassar a tensão de joelho dos LEDs. Desse ponto em diante o *flyback* controla a corrente nos LEDs. É uma alternativa simples, entretanto o autor não deu nenhum foco na redução da capacitância.

Neste contexto, é mostrado em [62, 84–87] a ideia deste trabalho. Basicamente, dois conversores são conectados em série, sendo que a entrada do segundo conversor é a saída do estágio CFP. A saída do estágio CP é somada com a saída do CFP para formar a tensão de saída total sobre os LEDs, conforme mostra a Figura 2.23. A tensão de saída do segundo estágio oscila em fase oposta à do primeiro, fazendo com que, idealmente, não exista nenhuma ondulação de tensão sobre os LEDs. Logo, é possível aumentar a componente CA do conversor CFP, possibilitando assim a redução da capacitância de barramento. Esta é a proposta na qual irá se basear o trabalho desta tese. Mais detalhes serão expostos no Capítulo 3.



- A eficiência típica de *drivers* empregando a configuração mencionada;
- A densidade de potência, a qual dita o espaço ocupado pelo conversor;
- A complexidade da estrutura de controle, a qual é relacionada com a ordem do controlador, número de sensores empregados e acionamento isolado dos interruptores;
- A facilidade de implementação do controle de luminosidade, com uma ampla faixa de atuação, sem prejudicar indicativos de qualidade da corrente drenada na entrada, tais como fator de potência ou taxa de distorção harmônica;
- O *stress* de corrente e tensão os quais são submetidos os semicondutores;
- A flexibilidade no projeto para diversos tipos de carga LED e valores de potência

O emprego de vários estágios é fundamental quando alta eficácia luminosa e durabilidade são almejados. *Drivers* de estágio único não conseguem atender esses dois requisitos de maneira simultânea, devido às características dinâmicas do LED, onde pequenas flutuações na tensão causam grandes variações na corrente.

*Drivers* de estágios independentes são mais flexíveis no projeto e podem atender a diversas especificações. No entanto, é necessário escolher as topologias com a maior eficiência para cada função estabelecida. Isso é justificável pelo problema de reprocessamento de energia ao cascatear conversores, o qual pode ser minimizado com uma alta eficiência (acima de 95%) em cada estágio.

A integração de conversores aparece como uma alternativa na redução de custos, sendo muito promissora na redução dos capacitores empregados. Entretanto, é necessário ainda desenvolver alternativas que foquem no aumento da eficiência de conversão.

Por fim, a técnica de redução do reprocessamento de energia possui um potencial muito grande em *drivers* para LEDs. É possível atingir alta eficiência, redução da capacitância e controle da corrente de saída, com um segundo estágio reduzido em comparação a *drivers* de estágios independentes. No entanto, é de extrema importância desenvolver novas soluções que simplifiquem seu controle e diminuam o seu custo de implementação, de forma a tornar viável a aplicação real deste tipo de solução.

Tabela 2.1 – Comparação qualitativa entre topologias ativas para *driver* de LED

<b>Configuração</b>	<b>Capacidade de Redução da Capacitância</b>	<b>Custo/ Número de Componentes</b>	<b>Eficiência de Conversão</b>	<b>Densidade de Potência</b>	<b>Complexidade de Controle</b>	<b>Complexidade de <i>Dimming</i></b>	<b><i>Stress</i> nos Semicondutores</b>	<b>Flexibilidade de Projeto</b>
Estágio Único	Ruim	Baixo	Alta para média	Alta	Baixa	Alta	Normal	Baixa
Múltiplos estágios independentes	Ótima	Alto	Média para baixa*	Baixa	Média	Média	Normal	Boa
Múltiplos estágios integrados	Boa	Médio	Baixa	Média	Baixa	Baixa	Alto	Baixa
Múltiplos estágios com redução do processamento	Boa	Alto	Alta	Média para baixa	Alta para média	Alta para média	Normal	Boa

\*Depende do tipo de topologia empregada. A eficiência aumenta de forma considerável caso for empregado topologias com comutação suave.

# 3

## METODOLOGIA DE PROJETO DA CASCATA OTIMIZADA

---

*Como já citado nos capítulos anteriores, o principal problema encontrado nos drivers para LED é a união da alta eficiência com uma longa vida útil. No que concerne a eficiência de conversão, o uso de tecnologias ressonantes e a diminuição do processamento redundante de energia são as principais estratégias empregadas. A substituição de capacitores eletrolíticos por tecnologias alternativas é considerada a maneira mais efetiva para tratar a questão da durabilidade, visto que esses componentes são indicados como os principais responsáveis pela falha de lâmpadas LED [29].*

*Nesta tese, uma topologia que visa diminuir o processamento redundante de energia será estudada, a Cascata Otimizada. Vale ressaltar que a mesma é uma ideia proposta anteriormente e tem demonstrado resultados promissores em eficiência de conversão, simplicidade e na redução de capacitância.*

*Será apresentada neste capítulo uma classificação genérica das topologias com redução do processamento redundante. Logo após, serão mostrados a configuração Cascata Otimizada e os requisitos dos conversores a serem empregados na mesma. Por fim, como uma das contribuições desta Tese de Doutorado, propõe-se uma metodologia de projeto, baseada na eficiência e no capacitor a ser empregado, sendo apresentados dois exemplos de projeto.*

### 3.1 Introdução

A redução do processamento redundante de energia ocorre através da conexão apropriada de conversores e de técnicas de controle específicas. A derivação de possíveis variações neste tipo de topologias é demonstrada em diversos artigos [81, 82]. Este tipo de conexão de conversores é conhecida como *Noncascading* ou *Reduced Redundant Power Processing ( $R^2P^2$ )*. Uma maneira comum de entender o fluxo de potência neste tipo de conversores pode ser feita através da análise de diagramas de fluxo de potência. A Figura 3.1 mostra o diagrama de fluxo de potência de conversores em diversos tipos de configuração  $R^2P^2$ . Essa classificação foi inicialmente proposta em [88].

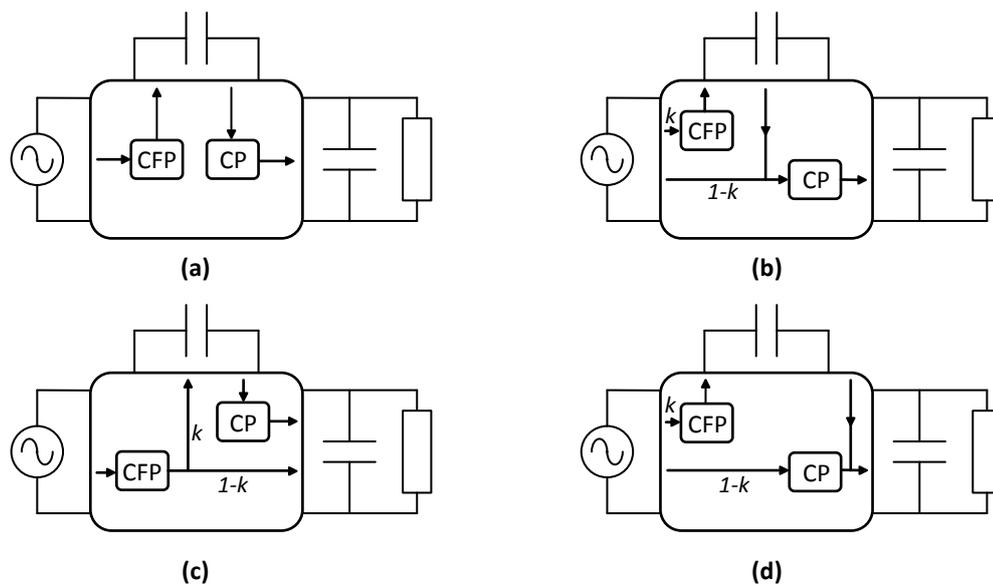


Figura 3.1 – Fluxo de potência em configurações  $R^2P^2$

Adaptado de: Cheung, Chow e Tse, 2010, p. 3731. [88]

A Figura 3.1(a) demonstra o fluxo de potência de dois conversores em cascata tradicional. A potência total de entrada é processada pelo conversor CFP, armazenada no capacitor de barramento e depois reprocessada pelo segundo conversor, o CP. Obviamente, a energia é processada duas vezes, sendo a eficiência total da topologia o resultado da multiplicação da eficiência de cada conversor:

$$\eta = \eta_{CFP} \cdot \eta_{CP} \quad (3.1)$$

Onde:

- $\eta_{CFP}$ : Eficiência do conversor CFP (%);
- $\eta_{CP}$ : Eficiência do conversor CP(%).

A Figura 3.1(b) mostra uma espécie de regulador em que a potência de saída é completamente controlada pelo CP, a qual é chamada categoria 1. Nota-se que a potência de entrada é dividida em duas partes, sendo uma para o CFP e a outra diretamente para o conversor CP. A eficiência desse tipo de proposta é demonstrada em (3.2). A principal característica desse tipo de fluxo de potência é a relação direta existente entre a eficiência e o fator de potência. Quanto mais potência o CFP processa, melhor será o fator de potência e menor será a eficiência total.

$$\eta = \eta_{CP} + k \cdot \eta_{CP} \cdot (\eta_{CFP} - 1) \quad (3.2)$$

- $k$ : Fator percentual que determina a relação de potência que será reprocessada.

Já na Figura 3.1(c), tem-se a categoria 2 de reguladores não cascatedos. Nessa, o conversor CFP processa toda a potência de entrada, o que faz com que a qualidade da corrente de entrada seja tão boa quanto for possível ao conversor empregado, sendo a eficiência determinada por (3.3). Vale ressaltar que o fator  $k$  continua sendo o fator percentual que determina a relação de potência a ser processada duas vezes. Nesse caso, existe uma relação direta entre o tamanho do capacitor de barramento e a eficiência. Logo, é possível fazer com que o segundo conversor atue de maneira a reduzir a OBF proveniente da rede. Contudo, tal ação exige um reprocessamento da energia, o qual impacta diretamente na eficiência total do conversor.

$$\eta = k \cdot \eta_{CFP} \cdot \eta_{CP} + (1 - k) \cdot \eta_{CFP} \quad (3.3)$$

Ressalta-se que esse será o tipo de configuração a ser explorado nesta tese, visto que o objetivo principal de um *driver* LED, neste tipo de configuração, é encontrar um ponto ideal da eficiência e redução da capacitância de barramento.

Por fim, a Figura 3.1(d) demonstra a terceira categoria de fluxo de potência, sendo a equação que determina a eficiência demonstrada em (3.4). Nesse caso, o fator  $k$  determina a distribuição da potência entre os conversores CFP e CP.

$$\eta = (1 - k) \cdot \eta_{CFP} + k \cdot \eta_{CP} \quad (3.4)$$

É esperado que, dentre as três categorias, a terceira apresente a maior eficiência, visto que ambos os conversores estão ligados em paralelo, logo não há reprocessamento de energia. No entanto, tanto para a categoria 1 quanto para a categoria 3, parte da potência não é processada pelo conversor CFP, o que leva a uma deterioração do fator de potência da entrada e consequentemente o aumento da Taxa de Distorção Harmônica (TDH). Nesse âmbito, a categoria 2 se destaca pelo fato de possibilitar um fator de potência unitário.

Com relação à regulação da saída, tanto a categoria 2 quanto a categoria 3 não conseguem obter um controle total pelo conversor CP, ao contrário da categoria 1. Portanto, deve-se tomar cuidado nas limitações de projeto e sempre verificar a faixa de regulação desejada em cada tipo de projeto. Ter o LED como carga se mostra como uma vantagem, sendo esse fato explicado na próxima seção.

Por conseguinte, é possível notar que cada categoria de fluxo de potência (ou arranjo de conversores), tem suas vantagens e desvantagens. O projeto de conversores  $R^2P^2$  deve ser mais detalhado, sendo que é crucial a especificação dos níveis de regulação da saída e da qualidade de energia esperada na entrada.

## 3.2 Cascata otimizada

No contexto de topologias  $R^2P^2$ , foi desenvolvido um novo arranjo de conversores chamado de Cascata Otimizada, inicialmente explorada em [85]. A Figura 3.2 demonstra como é feita a ligação entre o conversor CFP e o conversor CP e a Figura 3.3 demonstra as principais formas de onda do arranjo. A Cascata Otimizada pertence à categoria 2 de fluxo de potência. Isso significa que:

- 1°) A qualidade da corrente na entrada (FP e TDH) atende às restrições impostas pela

norma, desde que o conversor e o modo de condução adequado sejam escolhidos;

- 2º) A regulação da tensão de saída é limitada conforme a porcentagem de energia a ser processada pelo segundo conversor. Além disso, tanto a regulação da tensão de saída quanto o valor do capacitor de barramento são fatores que estão diretamente conectados;
- 3º) A eficiência total é influenciada principalmente pela eficiência do primeiro conversor. Quanto melhor for a regulação da tensão de saída, mais impacto a eficiência do segundo conversor terá na eficiência de processamento.

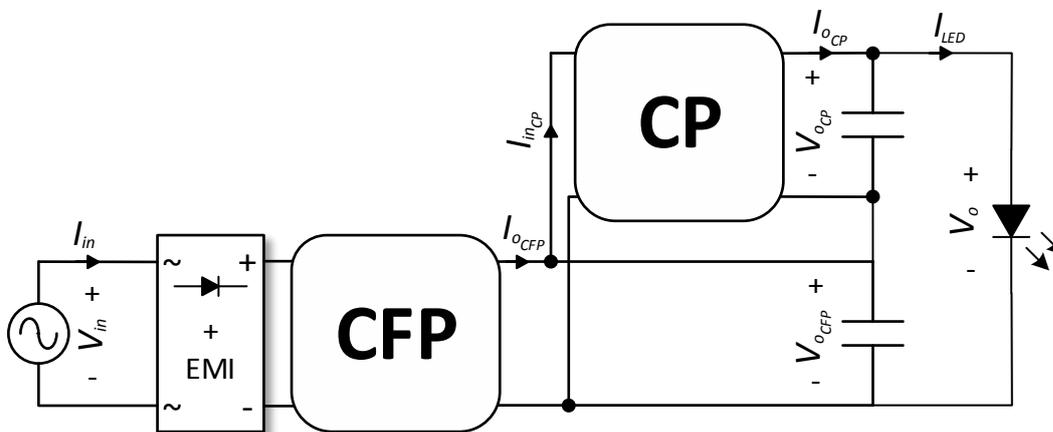


Figura 3.2 – Conversores conectados em Cascata Otimizada

O foco principal desse arranjo de conversores é o aumento da eficiência, em comparação com a configuração cascadeada, e a redução do capacitor do primeiro estágio (também chamado de capacitor de barramento). Espera-se atingir esses objetivos com uma implementação simples e capaz de controlar a luminosidade emitida dentro de uma ampla faixa. Nas próximas seções será explicado como ocorre o aumento da eficiência, em comparação com a cascata tradicional, e a estratégia empregada para a redução da capacitância de barramento.

### 3.2.1 Eficiência de conversão

Como pode ser visto nas Figuras 3.2 e 3.3, a tensão de saída média do conversor CFP ( $V_{o_{CFP}}$ ) e a tensão de saída média do conversor CP ( $V_{o_{CP}}$ ) estão conectadas de maneira que a soma de suas tensões totalize a tensão média de saída ( $V_o$ ), conforme mostra a equação abaixo:

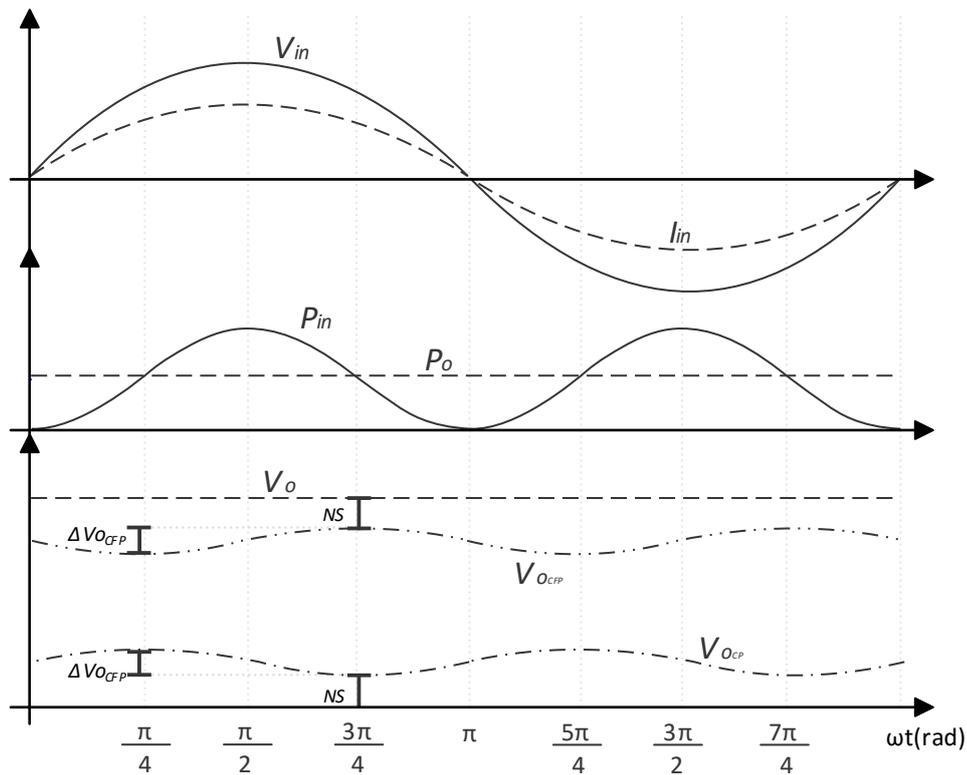


Figura 3.3 – Principais formas de onda da Cascata Otimizada

$$V_o = V_{OCFP} + V_{OCP} \quad (3.5)$$

Também é possível notar que a corrente média de saída do conversor CP é igual à corrente média nos LEDs:

$$I_{OCP} = I_{LED} \quad (3.6)$$

Por outro lado, a corrente média de saída do conversor CFP é composta pela corrente média de entrada do conversor CP e pela corrente média de saída:

$$I_{OCFP} = I_{LED} + I_{inCP} \quad (3.7)$$

Supondo que as saídas de ambos os conversores sejam uma fonte de tensão ideal, a corrente circulante será a mesma na saída e na carga. Logo, a divisão da potência ativa ocorre pela tensão que cada saída fornece:

$$\begin{aligned}
P_o &= I_{LED} \cdot V_o \\
&= I_{LED} \cdot (V_{oCFP} + V_{oCP}) \\
&= P_{DIR} + P_{oCP}
\end{aligned} \tag{3.8}$$

Onde  $P_{DIR}$  é a potência ativa processada somente pelo conversor CFP e a potência ativa  $P_{oCP}$  é resultante do processamento do conversor CFP e do conversor CP. Desse ponto é possível ver que uma parte da potência de saída é processada duas vezes. A relação percentual que determina essa relação é dada pelo fator  $k$  (3.9), também referenciado como fator de reprocessamento:

$$k = \frac{P_{oCP}}{P_o} = \frac{I_{LED} \cdot V_{oCP}}{I_{LED} \cdot V_o} = \frac{V_{oCP}}{V_o} \tag{3.9}$$

Por fim, para deduzir a equação da eficiência do conversor, emprega-se 3.8, com relação à potência de entrada:

$$\begin{aligned}
P_o &= P_{DIR} + P_{oCP} \\
&= \eta_{CFP} \cdot P_{in} \cdot (1 - k) + \eta_{CFP} \cdot \eta_{CP} \cdot P_{in} \cdot k \\
\frac{P_o}{P_{in}} &= \eta = k \cdot \eta_{CFP} \cdot \eta_{CP} + (1 - k) \cdot \eta_{CFP}
\end{aligned} \tag{3.10}$$

Nota-se que (3.10) é idêntica à (3.3), provando que a Cascata Otimizada pertence à categoria 2 de fluxo de potência. Ressalta-se novamente que a eficiência do conversor CFP possui um maior impacto na eficiência total de conversão, por isso a necessidade de uma atenção especial no projeto deste conversor.

A Figura 3.4 demonstra as diversas curvas de eficiência total desta categoria para um caso particular onde  $k = 0,2$ . Supondo uma eficiência do estágio CFP de 90% e uma eficiência do estágio CP de 85%, é possível verificar pela Figura 3.4 que, para um  $k$  igual a 20%, a eficiência total do conversor será de 87,5%. No caso de uma conexão cascata tradicional, essa eficiência seria de 76%. Logo, nota-se que a redução do parâmetro  $k$  possibilita o aumento da eficiência,

devido à redução do montante de energia reprocessada.

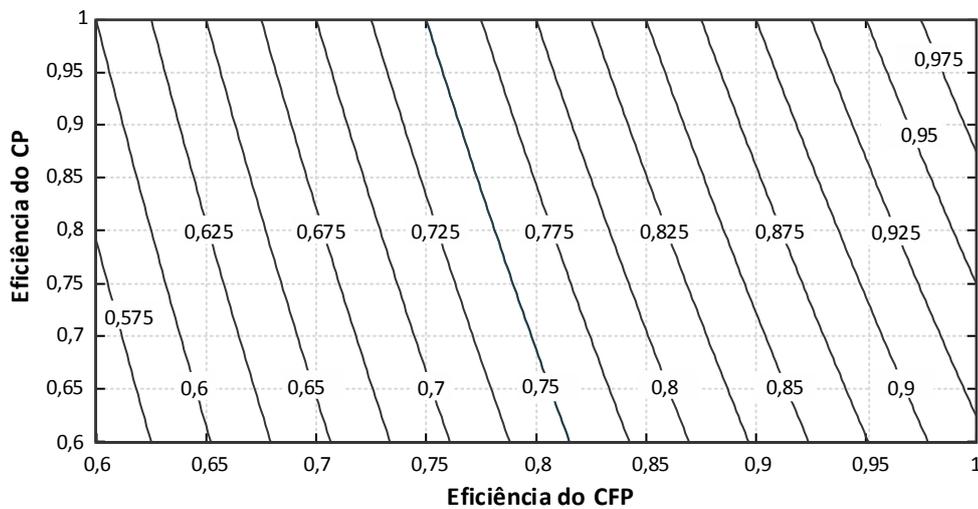


Figura 3.4 – Curvas da eficiência total para um fator  $k = 0,2$

### 3.2.2 Capacitância de barramento

Para um melhor entendimento de como será reduzida a capacitância de barramento ( $C_{CFP}$ ), é mostrada em (3.11) a equação que relaciona a mesma com os parâmetros do circuito. Deve-se ressaltar que, no processo de dedução desta equação, foi considerado uma corrente senoidal de entrada em fase com a tensão de entrada. Ou seja, assume-se que o conversor CFP funcione como um emulador de resistência para a rede. A dedução desta equação será demonstrada na seção de projeto do CFP.

$$C_{CFP} = \frac{P_o}{\pi f_r} \cdot \frac{1}{(V_{omaxCFP}^2 - V_{ominCFP}^2)} \quad (3.11)$$

Onde:

- $V_{omaxCFP}$ : Tensão máxima de saída do CFP (V);
- $V_{ominCFP}$ : Tensão mínima de saída do CFP (V);
- $f_r$ : Frequência da rede (Hz).

Nota-se que a capacitância necessária é inversamente proporcional à variação de tensão na saída do CFP; ou seja, quanto maior a ondulação permitida ( $\Delta V_{oCFP}$ ), menor o capacitor a

ser empregado. Diz-se “ondulação permitida” pois a mesma é considerada um parâmetro de projeto. Portanto, a ideia para reduzir a capacitância do CFP na Cascata Otimizada é aumentar a Ondulação de Baixa Frequência (OBF) da tensão de saída. O gráfico da Figura 3.5 mostra a redução da capacitância com o aumento da OBF. É possível ver que pequenos valores de ondulação podem diminuir significativamente o valor do capacitor a ser empregado.

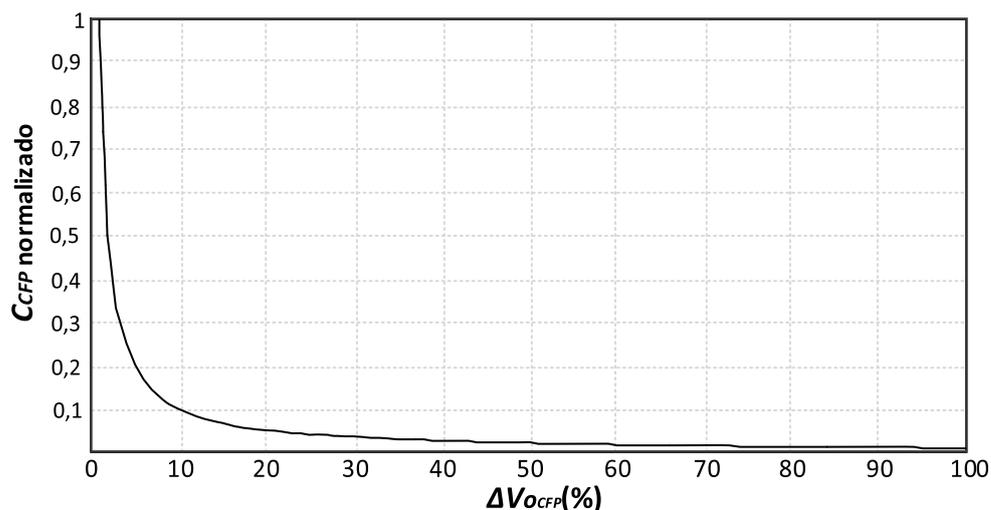


Figura 3.5 – Redução normalizada da capacitância com o aumento da ondulação da tensão de saída do CFP

No entanto, como a saída do conversor CFP é conectada em série com a carga, qualquer variação de tensão será repassada na tensão de saída. A ondulação, seja de corrente ou de tensão, deve ser controlada em aplicações com LED, de forma a evitar a ocorrência do efeito *flicker*. Para controlar a ondulação de corrente, o conversor CP atua de maneira que a sua tensão de saída fique em fase oposta à ondulação da tensão de saída do CFP, como demonstra o gráfico da Figura 3.3. Dessa forma, idealmente, a soma das duas tensões resulta em um valor médio com uma componente CA nula.

### 3.3 Metodologia de projeto para Cascata Otimizada

O principal objetivo da conexão de dois estágios em Cascata Otimizada é o aumento da eficiência de conversão. Por isso, esse será o principal parâmetro a ser seguido na rotina de projeto dos conversores. Como visto anteriormente, a eficiência depende diretamente do fator  $k$  de reprocessamento. Na próxima seção será explicado como a modulação da corrente de saída

impacta em tal valor e como calcular o máximo  $k$ , de forma a manter a eficiência de conversão dentro do valor estipulado em projeto.

Posteriormente, serão expostos os principais requisitos das topologias a serem empregadas na Cascata Otimizada em conjunto com as equações de projeto de cada estágio.

Por fim, de posse de todas as variáveis e equações necessárias ao projeto, será proposta uma metodologia com o objetivo de manter a eficiência de conversão almejada em conjunto com o método de modulação escolhido.

#### 3.3.1 Fator $k$ de reproprocessamento

O cálculo do fator  $k$  é definido pelo método de modulação da corrente de saída empregado. Neste trabalho serão considerados dois métodos: a modulação por amplitude e a PWM. Será visto que o método escolhido terá um impacto direto na eficiência de conversão e, consequentemente, na potencial redução da capacitância.

##### 3.3.1.1 Determinação de $k_{max}$

Nesta metodologia, o ponto de partida é a eficiência mínima almejada na conversão. Como visto antes, a eficiência total de conversão é determinada pela eficiência de cada estágio e pelo fator  $k$ . Portanto, para definir um fator máximo de reproprocessamento, deve-se estimar a eficiência de conversão mínima de cada um dos estágios.

Para auxiliar neste processo, são apresentados, na Figura 3.6, ábacos para estimação da eficiência. Em cada figura é suposto um valor de eficiência do conversor CFP. O valor em cada uma das linhas é a eficiência estimada do estágio CP. A eficiência total é dada pelos valores no eixo vertical de cada gráfico. Os valores de eficiência do CFP e CP devem ser estimados com base na experiência do projetista com o conversor empregado em cada estágio.

Por exemplo, supondo uma eficiência do estágio CFP de 95% e de 90% para o estágio CP e uma eficiência total almejada no projeto de 92%. Logo, analisando o gráfico da Figura 3.6 (b), é possível ver que o fator  $k$  máximo de reproprocessamento ( $k_{max}$ ) será de 0,32. Esse valor será empregado como limitante de outras funções do circuito, tais como compensação da ondulação de baixa frequência ou controle da luminosidade, garantindo dessa forma uma eficiência mínima

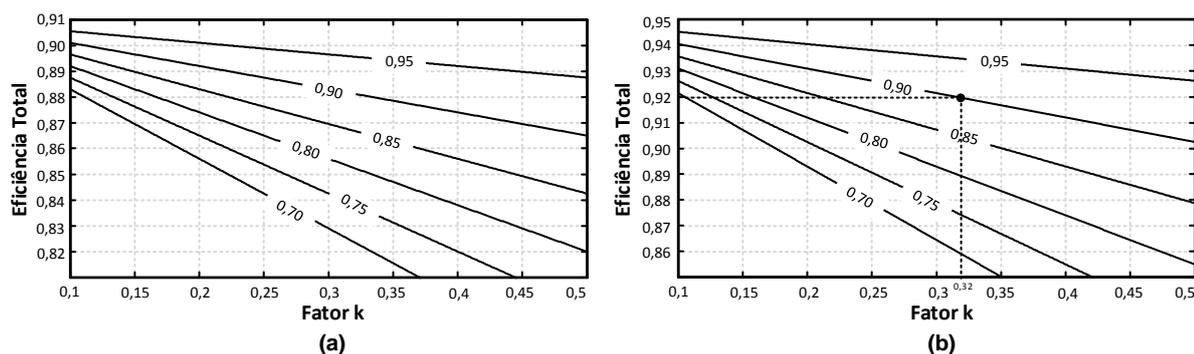


Figura 3.6 – Curvas de eficiência total para eficiências do CFP de: (a) 90% e (b) 95%

de conversão.

### 3.3.1.2 Modulação por amplitude

A Figura 3.7 demonstra as principais formas de onda da Cascata Otimizada sob dois pontos de operação, com modulação da corrente de saída por amplitude. Nessa modulação, a média da corrente de saída é controlada através da tensão média de saída do estágio CP.

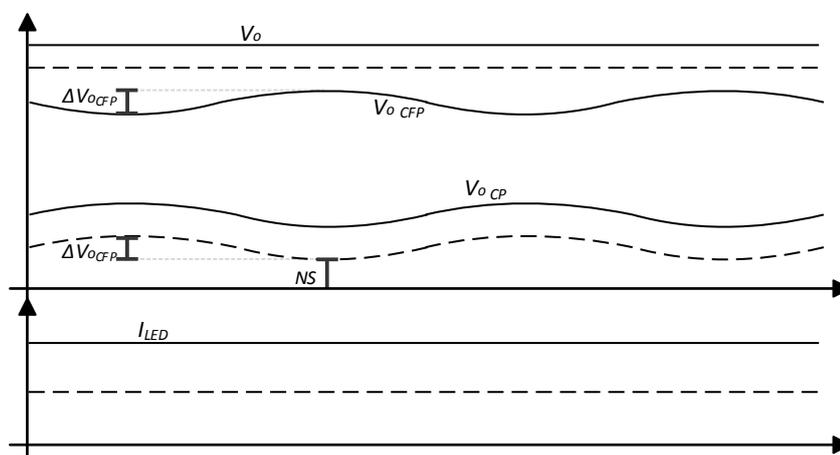


Figura 3.7 – Formas de onda da Cascata Otimizada em potencial nominal (linha contínua) e 50% de *dimming* com AM

Logo, a tensão média mínima do CP deve ser suficiente para controlar a corrente dentro do Nível de *Dimming* (ND), estipulado em projeto. Por exemplo, caso for requisitado uma variação de potência de até 35% da nominal, isso significa que a tensão do CP deve excursionar 65% do valor da tensão dinâmica do LED (a tensão sobre a resistência série do modelo elétrico do LED), ou seja:

$$V_{OCP} = R_{sLED} \cdot I_{LED} \cdot ND \quad (3.12)$$

Contudo, a equação acima está incompleta. Além de controlar a corrente nos LEDs, o segundo estágio também deve compensar a ondulação proveniente da tensão de barramento. Logo, o mínimo valor da tensão do CP deve ser superior a zero, visto que não será trabalhado nesta tese com estágios bidirecionais. De forma a manter uma margem de operação do zero de tensão, será adicionado também à equação um Nível de Segurança (NS). Por fim, a equação que determina a tensão média do CP é apresentada abaixo:

$$V_{OCP} = R_{sLED} \cdot I_{LED} \cdot ND + \frac{\Delta V_{OCFP}}{2} + NS \quad (3.13)$$

Baseando-se em (3.9) e (3.13), tem-se o fator  $k$  necessário para a modulação AM ( $k_{am}$ ):

$$k_{am} = \frac{2 \cdot R_{sLED} \cdot I_{LED} \cdot ND + \Delta V_{OCFP} + 2 \cdot NS}{2 \cdot V_o} \quad (3.14)$$

### 3.3.1.3 Modulação por largura de pulso

Ao contrário do que acontece na modulação AM, a variação da luminosidade com o PWM será dada pela comutação de um interruptor em série com o braço de LEDs, como será explicado no Capítulo 5. Logo, o valor médio de tensão na saída do segundo estágio deve ser sempre o mesmo, de forma a manter a corrente de pico nos LEDs sob o mesmo valor, como mostra o gráfico da Figura 3.8. O que faz a corrente média nos LEDs variar é a relação entre o tempo que há corrente com o período de comutação, chamada de razão cíclica de *dimming* ( $D_{dim}$ ).

Contudo, o conversor CP ainda deve compensar a OBF da tensão de barramento. Para tal, o conversor CP deve fornecer uma tensão com fase oposta à do primeiro estágio. Dessa forma, o valor médio da tensão no estágio CP deve ser maior que metade do valor da ondulação de baixa frequência somado ao fator de segurança:

$$V_{OCP} = \frac{\Delta V_{OCFP}}{2} + NS \quad (3.15)$$

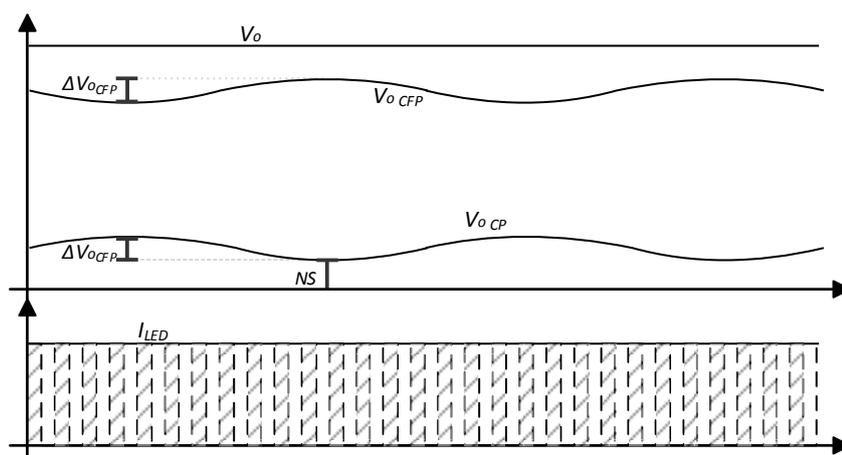


Figura 3.8 – Formas de onda da Cascata Otimizada em potencial nominal (linha contínua) e 50% de *dimming* com PWM

Unindo (3.9) com (3.15), tem-se o fator mínimo para o processamento de energia do segundo estágio ( $k_{min}$ ):

$$k_{min} = \frac{2 \cdot NS + \Delta V_{o_{CFP}}}{2 \cdot V_o} \quad (3.16)$$

Aqui foi estabelecido esse fator como mínimo, pois seria o mesmo necessário para operar o estágio CP sem nenhuma estratégia de *dimming*. Isso porque, em ambos os casos, a tensão média de saída do CP permanece em um mesmo valor.

### 3.3.2 Projeto dos estágios

Nesta seção, serão apresentados, para cada estágio de conversão, os requisitos necessários de operação, qual topologia foi escolhida e a dedução das suas equações de projeto.

#### 3.3.2.1 Projeto do CFP

Para um conversor atuar no estágio CFP da Cascata Otimizada é necessário que a topologia e o modo de condução empregados atendam aos requisitos mínimos de FP e TDH. A diferença da Cascata Otimizada para a configuração tradicional é a elevada ondulação de tensão existente no capacitor do CFP. Para conversores operando no Modo de Condução Contínua (MCC) é necessária uma malha de controle para a corrente de entrada e uma malha de controle para a tensão de saída, sendo essa última mais lenta. Logo, tal configuração torna a sua implementação

custosa e complexa em alguns casos, como pode ser visto na Figura 3.9.

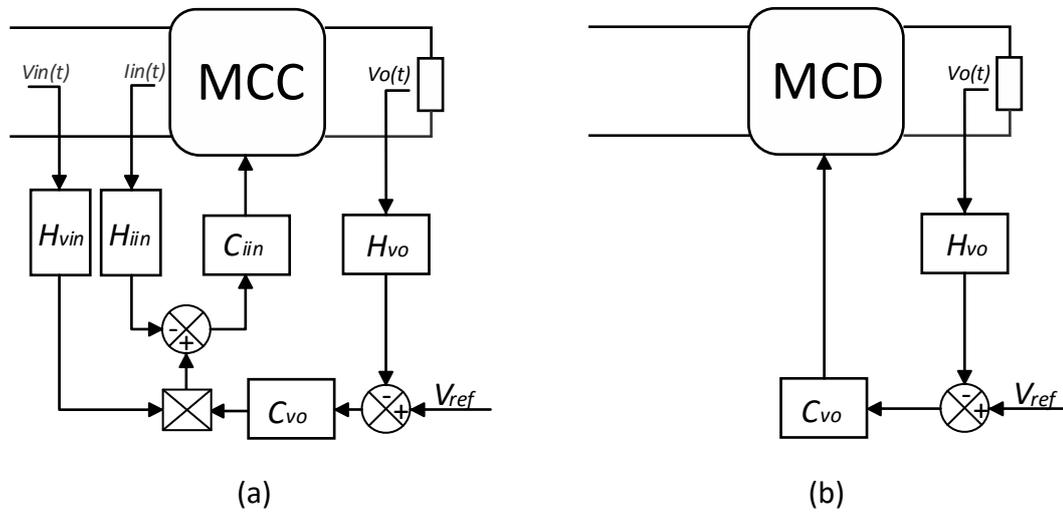


Figura 3.9 – Malha de controle de um CFP em: (a) MCC (b) MCD

Neste contexto, conversores operando em Modo de Condução Descontínua (MCD) têm como principal vantagem a simplicidade de controle e operação, visto que é apenas necessário o monitoramento da tensão de saída (Figura 3.9). A condição de correção do FP é atingida naturalmente, sem a necessidade de um laço de controle para tal [89, 90]. Em termos de valores médios (considerando média na frequência de comutação do conversor), a Tabela 3.1 mostra as equações que definem a corrente de entrada para diversos conversores.

Tabela 3.1 – Equação da corrente de entrada para conversores operando em MCD como CFP

Conversor	Corrente de entrada
<i>Buck</i>	$\frac{(V_{inpk} \cdot \text{sen}(\omega t) - V_{oCFP}) \cdot D^2}{2 \cdot L \cdot f_{sw}}$
<i>Boost</i>	$\frac{1}{2} \cdot \frac{D^2 \cdot V_{inpk}}{L \cdot f_{sw}} \cdot \frac{\text{sen}(\omega t)}{1 - \frac{V_{inpk}}{V_{oCFP} \cdot \text{sen}(\omega t)}}$
<i>Buck-Boost</i>	$\frac{1}{2} \cdot \frac{D^2 \cdot V_{inpk} \cdot \text{sen}(\omega t)}{L \cdot f_{sw}}$
<i>Flyback</i>	$\frac{1}{2} \frac{D^2 \cdot V_{inpk} \cdot \text{sen}(\omega t)}{\cdot L_p \cdot f_{sw}}$

A tensão máxima da rede é dada por  $V_{inpk}$ , a tensão de saída do estágio CFP é  $V_{oCFP}$ , a razão cíclica é definida por  $D$ , a indutância por  $L$  (sendo no caso do *flyback*  $L_p$ , por ser relativa ao primário) e a frequência de comutação por  $f_{sw}$ . Como pode ser visto, conversores como *buck* ou *boost* (os mais empregados para CFP, devido sua alta eficiência), tem a corrente de entrada

dependente da tensão de saída. Logo, se a tensão de saída possui uma ondulação considerável, a corrente de entrada irá variar de maneira considerável durante um ciclo da rede. Isso causa distorções harmônicas e diminui o fator de potência, algo totalmente indesejado para um conversor CFP. Nesses casos é necessária uma atenção especial ao valor de ondulação da tensão de saída para que o mesmo não cause uma injeção significativa de harmônicas, de modo que o conversor fique fora das normativas estabelecidas.

No entanto, existem topologias simples, nas quais a tensão de saída não afeta a corrente de entrada. Como pode ser observado na Tabela 3.1, o conversor *buck-boost* é um desses conversores. Na primeira etapa de operação, o indutor está conectado diretamente à entrada, sendo, na segunda, conectado diretamente na saída. Logo, fica claro o porquê da tensão de saída não influenciar a corrente de entrada. Entretanto, a tensão sobre o interruptor nesta topologia é resultado da soma da tensão de entrada com a de saída, o que causa perdas consideráveis de comutação.

Neste trabalho, todos os protótipos terão em seu primeiro estágio um conversor *buck-boost* operando em MCD, pelos motivos citados acima e pelo fato de ser uma topologia de simples implementação, não necessitando de mais de um indutor ou de sistemas de isolamento. Além disso, como será visto mais a frente, o uso de um conversor *buck-boost* permite implementar, tanto o acionamento de interruptores quanto a leitura de variáveis de controle sob o mesmo referencial elétrico, tornando a implementação menos complexa.

Para garantir que o CFP não entre em modo contínuo, a corrente média do indutor ( $I_{LCFP}$ ) não poderá ser maior que a metade da sua variação de corrente ( $\Delta I_{LCFP}$ ), ou seja:

$$I_{LCFP} < \frac{\Delta I_{LCFP}}{2} \quad (3.17)$$

A corrente média do indutor pode ser encontrada pela condição de conservação de energia do capacitor, ou seja:

$$I_{CCFP} = 0 \quad (3.18)$$

$$I_{CCFP} = \frac{1}{T_{SWCFP}} \cdot \int_0^{T_{SWCFP}} i_c(t) \cdot dt \quad (3.19)$$

$$I_{CCFP} = \frac{1}{T_{SWCFP}} \cdot \left[ D_{CFP} \cdot T_{SWCFP} \cdot \frac{-V_{OCFP}}{R_{eqCFP}} + (1 - D_{CFP}) \cdot T_{SWCFP} \cdot \left( I_{LCFP} - \frac{V_{OCFP}}{R_{eqCFP}} \right) \right] \quad (3.20)$$

Tem-se assim que a corrente média do indutor será:

$$\begin{aligned} I_{LCFP} &= \frac{V_{OCFP}}{R} \cdot \left( \frac{1}{1 - D_{CFP}} \right) \\ &= \frac{V_{inCFP} \cdot D_{CFP}}{(1 - D_{CFP})^2 \cdot R_{eqCFP}} \end{aligned} \quad (3.21)$$

Já a variação de corrente no indutor é definida pela sua relação tensão-corrente:

$$\begin{aligned} V_{LCFP}(t) &= L_{CFP} \cdot \frac{di_L}{dt} \\ V_{inCFP} &= L_{CFP} \cdot \frac{\Delta I_{LCFP}}{D_{CFP} \cdot T_{SWCFP}} \\ \Delta I_{LCFP} &= \frac{V_{inCFP} \cdot D_{CFP}}{L_{CFP} \cdot f_{SWCFP}} \end{aligned} \quad (3.22)$$

Aplicando a definição (3.17) em (3.21) e (3.22), tem-se:

$$\frac{1}{(1 - D_{CFP}^2)} < \frac{R_{eqCFP}}{2 \cdot L_{CFP} \cdot f_{SWCFP}} \quad (3.23)$$

Onde:

- $V_{inCFP}$ : Tensão de entrada do conversor CFP;
- $D_{CFP}$ : Razão cíclica do conversor CFP;
- $R_{eqCFP}$ : Resistência equivalente da carga do conversor CFP;
- $L_{CFP}$ : Indutância do conversor CFP;

- $T_{swCFP}$ : Período de comutação do conversor CFP;
- $f_{swCFP}$ : Frequência de comutação do conversor CFP;

Para simplificação dos cálculos, será determinado o fator  $m_{CFP}$ :

$$m_{CFP} = \frac{2 \cdot L_{CFP} \cdot f_{swCFP}}{R_{eqCFP}} \quad (3.24)$$

Assim, a condição para que o conversor permaneça em MCD é dada por:

$$m_{CFP} < (1 - D_{CFP})^2 \quad (3.25)$$

O cálculo da indutância do conversor CFP leva em consideração a tensão eficaz de entrada ( $V_{inCFP}$ ) e a potência estimada de entrada ( $P_{inCFP}$ ). Logo:

$$L_{CFP} = \frac{V_{inCFP}^2 \cdot D_{CFP}^2}{2 \cdot P_{inCFP} \cdot f_{swCFP}} \quad (3.26)$$

Para calcular o capacitor da saída do primeiro estágio, analisa-se primeiramente a potência instantânea sobre o mesmo:

$$\begin{aligned} p_{CCFP}(t) &= p_{inCFP}(t) - P_{OCFP} \\ &= V_{inpkCFP} \cdot I_{inpkCFP} \cdot \text{sen}^2(2\pi f_r t) - P_{OCFP} \end{aligned} \quad (3.27)$$

Onde:

- $p_{CCFP}$ : Potência instantânea no capacitor do CFP;
- $V_{inpkCFP}$ : Tensão de pico na entrada do CFP;
- $I_{inpkCFP}$ : Corrente de pico na entrada do CFP;
- $P_{OCFP}$ : Potência ativa de saída do CFP.

Sabe-se que a potência ativa de entrada é dada por:

$$\begin{aligned}
 P_{inCFP} &= \frac{1}{2\pi} \int_0^{2\pi} V_{inpkCFP} \cdot I_{inpkCFP} \cdot \text{sen}^2(\omega t) d\omega t \\
 P_{inCFP} &= \frac{V_{inpkCFP} \cdot I_{inpkCFP}}{2\pi} \cdot \left( \frac{\omega t}{2} - \frac{1}{4} \cdot \text{sen}(2\omega t) \right)_0^{2\pi} \\
 P_{inCFP} &= \frac{V_{inpkCFP} \cdot I_{inpkCFP}}{2} \tag{3.28}
 \end{aligned}$$

Considerando uma eficiência unitária (conversor ideal):

$$P_{OCFP} = P_{inCFP} \tag{3.29}$$

$$= \frac{V_{inpkCFP} \cdot I_{inpkCFP}}{2} \tag{3.30}$$

Logo, substituindo 3.30 em 3.27, tem-se:

$$p_{CCFP}(t) = P_{OCFP} \cdot (2 \cdot \text{sen}^2(2\pi f_r t) - 1) \tag{3.31}$$

$$p_{CCFP}(t) = -P_{OCFP} \cdot \text{cos}(4\pi f_r t) \tag{3.32}$$

Isso demonstra que a potência no capacitor varia no dobro da frequência da rede. Em termos de armazenagem de energia, o capacitor absorve em um quarto do ciclo da rede e devolve o mesmo montante no outro quarto de ciclo. A energia acumulada no capacitor ( $E_{cap}$ ) pode ser calculada por:

$$\begin{aligned}
 E_{cap}(t) &= \int (-P_{OCFP} \cdot \text{cos}(4\pi f_r t)) \cdot dt + E_{i_{cap}} \\
 E_{cap}(t) &= -\frac{P_{OCFP}}{4\pi f_r} \text{sen}(4\pi f_r t) + E_{i_{cap}} \tag{3.33}
 \end{aligned}$$

Onde:

- $E_{i_{cap}}$ : Energia inicial no capacitor (J);

A energia acumulada pelo capacitor também pode ser definida por:

$$E_{cap}(t) = C_{CFP} \frac{V_{OCFP}^2(t)}{2} \quad (3.34)$$

O gráfico da Figura 3.10 mostra a potência de saída, a potência de entrada e a potência no capacitor.

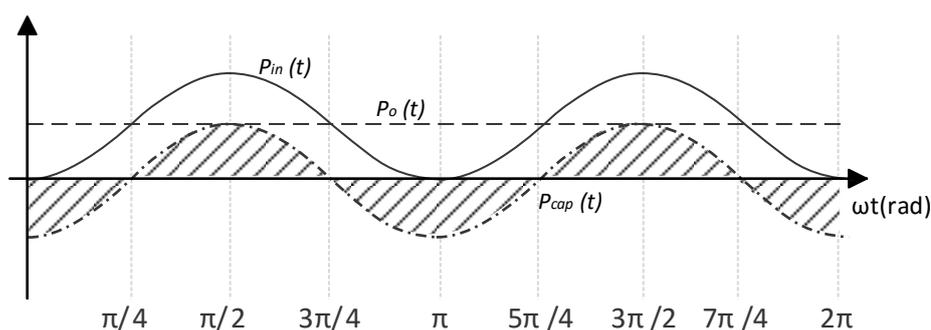


Figura 3.10 – Gráfico da potência instantânea de entrada, do capacitor e da saída

A energia armazenada no capacitor será determinada pela área entre  $\pi/4$  e  $3\pi/4$ . Logo, para encontrar a capacitância necessária, iguala-se (3.33) com (3.34):

$$\begin{aligned} \frac{C_{CFP}}{2} \cdot (V_{omaxCFP}^2 - V_{ominCFP}^2) &= E_{cap}(3\pi/4) - E_{cap}(\pi/4) \\ \frac{C_{CFP}}{2} \cdot (V_{omaxCFP}^2 - V_{ominCFP}^2) &= -\frac{P_o}{4\pi f_r} (\text{sen}(2(3\pi/4)) - \text{sen}(2(\pi/4))) \\ C_{CFP} &= \frac{P_o}{\pi f_r} \cdot \frac{1}{(V_{omaxCFP}^2 - V_{ominCFP}^2)} \end{aligned} \quad (3.35)$$

### 3.3.2.2 Projeto do CP

Analisando o conversor CP da Figura 3.2, é possível ver que a saída negativa está conectada na entrada positiva do mesmo. Caso a topologia empregada for isolada, tal conexão não afeta a operação do circuito, apesar de perder a vantagem de isolamento galvânica. Entretanto, com o intuito de obter a conversão mais eficiente possível, circuitos não-isolados são preferenciais. Nesse caso, ao analisar as topologias não-isoladas mais eficientes (Figura 3.11), como a *boost* ou a *buck*, nota-se que uma conexão do tipo exigida na Cascata Otimizada levaria a um curto-circuito na entrada. Já o *buck-boost* possui em sua operação normal uma conexão entre a entrada

positiva e a saída negativa, o que permite o seu uso no estágio CP.

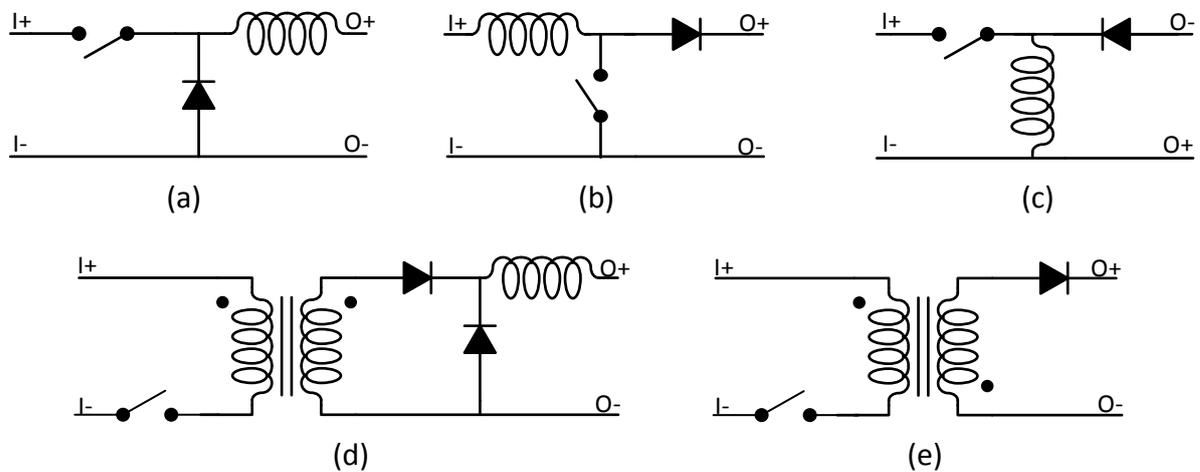


Figura 3.11 – Topologias básicas não isoladas: (a) *buck* (b) *boost* (c) *buck-boost*. Isoladas: (d) *forward* (e) *flyback*

Portanto, o conversor *buck-boost* será empregado neste estágio de conversão pelos motivos citados acima e por ser de simples implementação. Este conversor será projetado para dois modos de operação, o MCC e o MCD, sendo cada qual será analisado posteriormente. A Figura 3.12 mostra o circuito equivalente do estágio CP, onde é possível ver que os LEDs foram substituídos pelo seu modelo elétrico, composto por uma fonte de tensão ( $V_{sLED}$ ), uma resistência em série ( $R_{sLED}$ ) e um diodo ideal. A entrada do conversor CP foi emulada por uma fonte de tensão CC, a qual fornece o valor médio da saída do CFP, em série com uma fonte CA, a qual fornece a OBF da tensão de saída do CFP, determinada por  $\Delta V_{oCFP}$ .

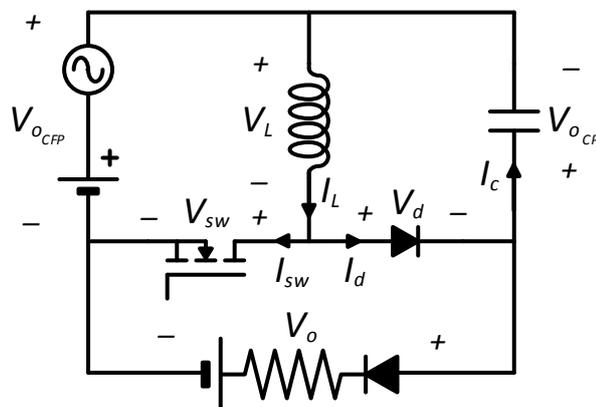


Figura 3.12 – Circuito simplificado da conexão CO no conversor CP

## 3.3.2.3 Projeto em MCC

A Figura 3.13 apresenta as três etapas de operação do conversor CP em MCC, bem como suas respectivas formas de onda.

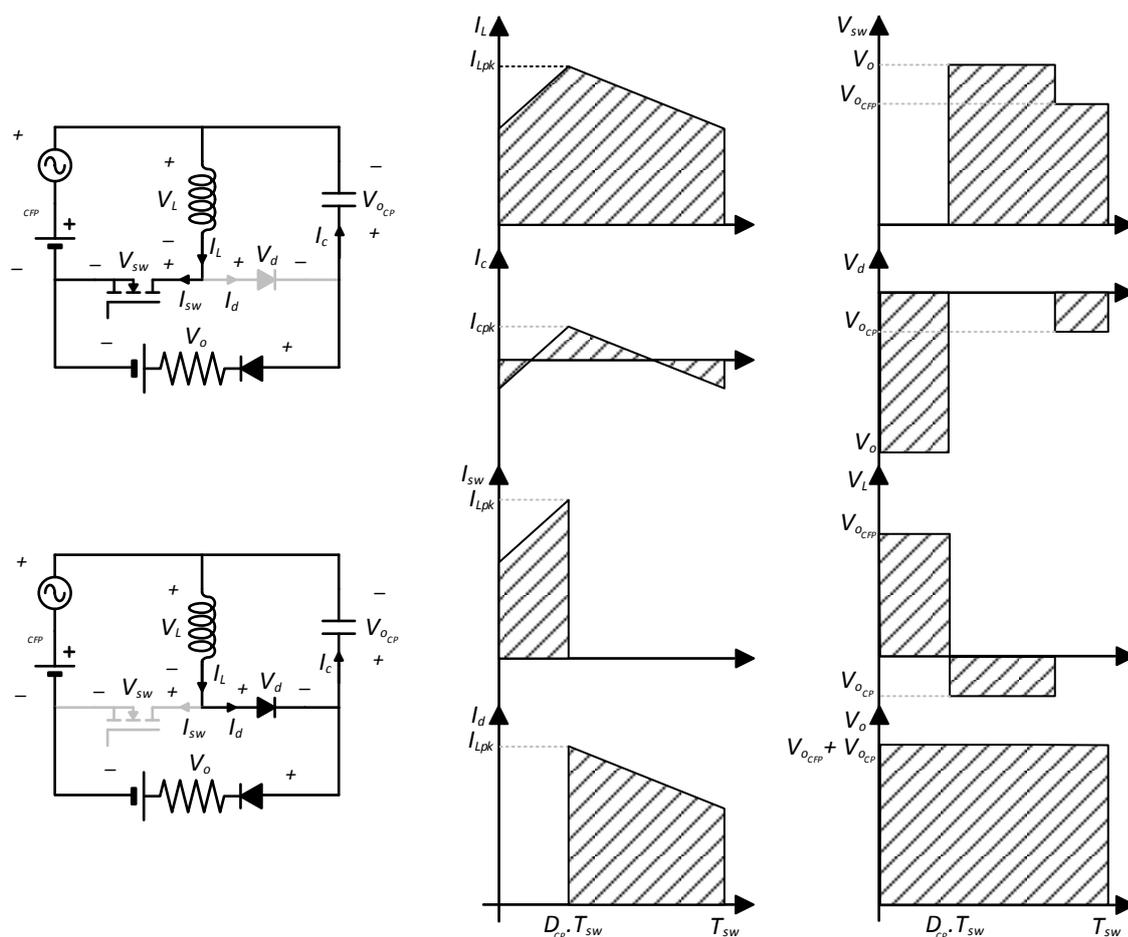


Figura 3.13 – Etapas de operação do conversor CP em MCC

Para determinar a razão cíclica será considerado o pior caso de operação, ou seja, quando a potência na saída atingir seu ponto máximo. Isso acontece quando a tensão de saída do CFP chega em seu valor mínimo. Logo, tem-se:

$$D_{maxCP/MCC} = \frac{V_{omaxCP}}{V_{omaxCP} + V_{ominCFP}} \quad (3.36)$$

Onde a tensão de saída máxima do CP é dada por:

$$V_{omaxCP} = V_{oCP} + \frac{\Delta V_{oCFP}}{2} \quad (3.37)$$

Para encontrar o valor da indutância necessária em MCC, emprega-se a relação entre tensão e corrente do indutor, ou seja:

$$V_{LCP} = L_{CP/MCC} \cdot \frac{di_L}{dt} \quad (3.38)$$

Analisando a Figura 3.13, optou-se por projetar o indutor na segunda etapa de operação, logo:

$$\begin{aligned} V_{omaxCP} &= L_{CP/MCC} \cdot \frac{\Delta I_{LCP/MCC} \cdot I_{LmaxCP/MCC}}{(1 - D_{maxCP/MCC}) \cdot T_{swCP}} \\ L_{CP/MCC} &= \frac{V_{omaxCP} \cdot (1 - D_{maxCP/MCC})}{f_{swCP} \cdot \Delta I_{LCP/MCC} \cdot I_{LmaxCP/MCC}} \end{aligned} \quad (3.39)$$

Sendo que a corrente média máxima do indutor é definida por:

$$I_{LmaxCP/MCC} = \frac{I_{LED}}{(1 - D_{maxCP/MCC})} \quad (3.40)$$

O cálculo do capacitor de saída do CP em MCC é deduzido partindo da relação entre tensão e corrente do capacitor, sendo escolhido como ponto de projeto a primeira etapa de operação. Conforme a Figura 3.13, tem-se:

$$\begin{aligned} I_{CCP} &= C_{CP/MCC} \cdot \frac{dv_{oCP}}{dt} \\ I_{LED} &= C_{CP/MCC} \cdot \frac{\Delta V_{oCP} \cdot V_{omaxCP}}{D_{maxCP/MCC} \cdot T_{swCP}} \end{aligned} \quad (3.41)$$

Dessa forma, a capacitância do estágio CP em MCC é dada por:

$$C_{CP/MCC} = \frac{I_{LED} \cdot D_{maxCP/MCC}}{\Delta V_{oCP} \cdot V_{omaxCP} \cdot f_{swCP}} \quad (3.42)$$

3.3.2.4 Projeto em MCD

A Figura 3.14 apresenta as duas etapas de operação do conversor CP em MCD, bem como suas respectivas formas de onda.

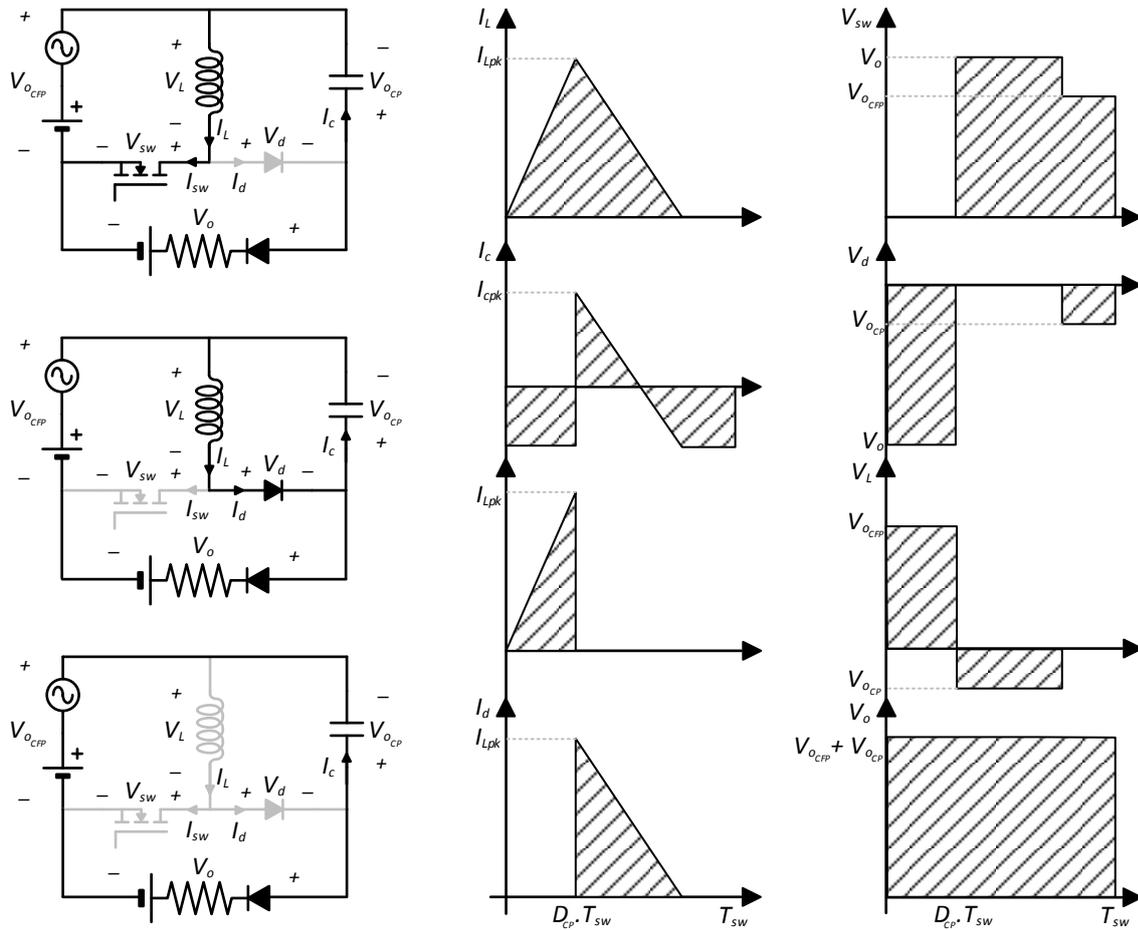


Figura 3.14 – Etapas de operação do conversor CP em MCD

Da mesma forma que no conversor CFP, a razão cíclica escolhida para operação em MCD ( $D_{CP\_MCD}$ ), deve respeitar a seguinte relação:

$$m_{CP} < (1 - D_{CP/MCD})^2 \quad (3.43)$$

Sendo que o fator  $m_{CP}$  é determinado da seguinte maneira:

$$m_{CP} = \frac{2 \cdot L_{CP/MCD} \cdot f_{swCP}}{R_{eqCP}} \quad (3.44)$$

Onde:

- $L_{CP/MCD}$ : Valor do indutor do conversor CP em MCD;
- $R_{eqCP}$ : Resistência equivalente à carga na saída do conversor CP.

No caso do conversor CP, o fator  $m_{CP}$  deve ser testado quando a tensão de saída do estágio CP for mínima. Assumindo que o sistema esteja em malha fechada, a corrente de saída é constante. Logo, no ponto de mínima tensão, a potência diminui, bem como o valor de  $R_{eqCP}$ , podendo, assim, levar o conversor a operar em MCC.

O projeto do indutor deve ser feito no ponto de máxima potência na saída, ou seja, quando a tensão de saída do conversor CFP for mínima. Analisando as formas de onda da Figura 3.14 pode-se deduzir a equação de projeto da seguinte maneira:

$$V_{LCP} = L_{CP/MCD} \cdot \frac{di_L}{dt} \quad (3.45)$$

O projeto do indutor será feito com base na primeira etapa de operação, logo:

$$V_{ominCFP} = L_{CP/MCD} \cdot \frac{I_{LpkmaxCP/MCD}}{D_{CP/MCD} \cdot T_{swCP}} \quad (3.46)$$

Sendo que a tensão mínima do CFP é dada por:

$$V_{ominCFP} = V_{oCFP} - \frac{\Delta V_{oCFP}}{2} \quad (3.47)$$

A corrente de pico máxima no indutor ( $I_{LpkmaxCP/MCD}$ ) pode ser encontrada através da potência máxima de entrada do estágio CP ( $P_{inmaxCP}$ ):

$$\begin{aligned} P_{inmaxCP} &= V_{inCP} \cdot I_{inCP/MCD} \\ &= V_{ominCFP} \cdot \left[ \int_0^{D_{CP/MCD} \cdot T_{swCP}} \frac{I_{LpkmaxCP/MCD}}{D_{CP/MCD} \cdot T_{swCP}} \cdot t \cdot dt \right] \\ I_{LpkmaxCP/MCD} &= \frac{2 \cdot P_{inmaxCP}}{V_{ominCFP} \cdot D_{CP/MCD}} \end{aligned} \quad (3.48)$$

Logo, a indutância necessária no segundo estágio em MCD é encontrada unindo (3.48) e (3.46):

$$L_{CP/MCD} = \frac{V_{omin_{CFP}}^2 \cdot D_{CP/MCD}^2}{2 \cdot P_{inmax_{CP}} \cdot f_{sw_{CP}}} \quad (3.49)$$

Para o projeto do capacitor, necessita-se conhecer o tempo de carga, demonstrado pelo gráfico da corrente no capacitor da Figura 3.14. Para tal, serão analisadas as correntes que chegam no nó do capacitor na segunda etapa de operação:

$$\begin{aligned} i_{c_{CP}}(t) &= i_{L_{CP}}(t) - i_{LED}(t) \\ 0 &= \frac{1}{L_{CP/MCD}} \cdot \int_0^{D_{ch_{CP}} \cdot T_{sw_{CP}}} (-V_{o_{CP}}) \cdot dt + I_{Lpk_{CP/MCD}} - I_{LED} \\ D_{ch_{CP}} &= \frac{(I_{Lpk_{CP/MCD}} - I_{LED}) \cdot f_{sw_{CP}} \cdot L_{CP/MCD}}{V_{o_{CP}}} \end{aligned} \quad (3.50)$$

Com a razão cíclica de carga ( $D_{ch_{CP}}$ ) é possível calcular a corrente média de descarga do capacitor:

$$\begin{aligned} I_{cd_{CP}} &= \frac{1}{(1 - D_{ch_{CP}}) \cdot T_{sw_{CP}}} \cdot \left( \int_0^{(1 - D_{d_{CP}}) \cdot T_{sw_{CP}}} I_{LED} \cdot dt + \int_{D_{ch_{CP}} \cdot T_{sw_{CP}}}^{D_{d_{CP}} \cdot T_{sw_{CP}}} i_{c_{CP}}(t) \cdot dt \right) \\ &= \frac{I_{LED}}{(1 - D_{ch_{CP}})} \cdot \left( 1 - \left( \frac{D_{d_{CP}} + D_{ch_{CP}}}{2} \right) \right) \end{aligned} \quad (3.51)$$

Onde a razão cíclica de descarga do indutor ( $D_{d_{CP}}$ ) é dada por:

$$D_{d_{CP}} = \frac{D_{CP/MCD}}{V_{o_{CFP}}} \cdot V_{o_{CFP}} \quad (3.52)$$

Por fim, calcula-se a capacitância necessária através da relação entre tensão e corrente do capacitor no momento da descarga e para a menor tensão de saída do CP:

$$\begin{aligned} I_{CP} &= C_{CP/MCD} \cdot \frac{dV_{OCP}}{dt} \\ I_{cdCP} &= C_{CP/MCD} \cdot \frac{V_{ominCP}}{(1 - D_{chCP}) \cdot T_{swCP}} \\ C_{CP/MCD} &= \frac{I_{cdCP} \cdot (1 - D_{chCP})}{\Delta V_{OCP} \cdot V_{ominCP} \cdot f_{swCP}} \end{aligned} \quad (3.53)$$

### 3.4 Fluxograma de projeto da Cascata Otimizada

Nesta seção será proposto um fluxograma de projeto para conversores conectados em Cascata Otimizada. A ideia desta metodologia é permitir ajustes necessários nos parâmetros de projeto, de forma a garantir uma eficiência de conversão mínima. Como objetivos secundários estão a redução da capacitância de barramento e a implementação do *dimming*. A Figura 3.15 ilustra o fluxograma da metodologia proposta.

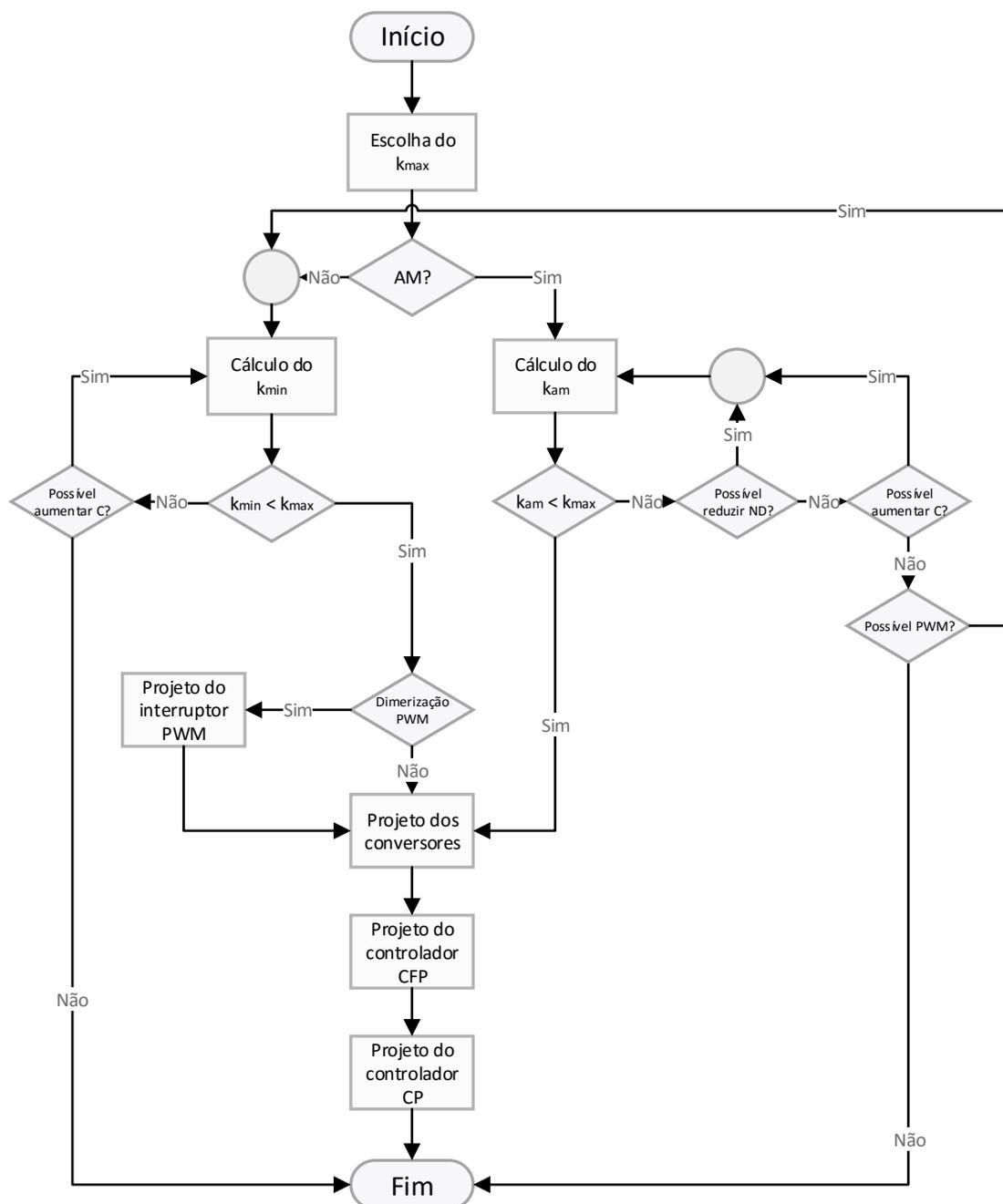


Figura 3.15 – Fluxograma de projeto da Cascata Otimizada

O primeiro passo desta metodologia é a definição do  $k_{max}$ , de forma que a eficiência total de conversão fique próxima do valor estipulado em projeto, conforme demonstrado na seção 3.3.1.1. Após, o projetista deve decidir se irá empregar a modulação por amplitude. Como esse tipo de modulação exige um reprocessamento maior, é necessário calcular o  $k_{am}$ , conforme demonstrado na seção 3.3.1.2, com base no Nível de *Dimming* (ND) inicialmente proposto. Caso o valor de  $k_{am}$  ultrapasse  $k_{max}$  o projetista deverá decidir pela redução do ND ou pelo aumento da capacitância de barramento. Por fim, se nenhuma dessas opções estiverem disponíveis, o projeto do *driver* não será possível através da Cascata Otimizada.

Por outro lado, caso o PWM for empregado para o *dimming*, ou se a variação da luminosidade não for requisitada, será necessário calcular o mínimo valor possível de reprocessamento, o  $k_{min}$ , demonstrado na seção 3.3.1.3. Caso o valor de  $k_{min}$  for maior que  $k_{max}$ , o projetista ainda pode decidir pelo aumento da capacitância de barramento.

Com o fator  $k$  calculado, é possível então projetar o primeiro e o segundo estágio de conversão, bem como o interruptor a ser empregado no PWM.

Por fim, para o projeto do controlador do estágio CFP é necessário apenas um integrador, de forma a manter a tensão de barramento no valor de referência. Já no estágio CP, o projeto do controlador irá depender do modo de condução e da variável de controle a ser empregada (razão cíclica ou corrente de pico do interruptor), sendo tais fatores analisados no Capítulo 4. A escolha da estrutura do controlador em malha fechada será abordada no Capítulo 5.

### 3.5 Exemplos de projeto

Nesta seção serão demonstrados dois exemplos de projeto, sendo que em cada um será exposto o projeto para modulação AM e PWM. Esses exemplos serão empregados como base para as análises do Capítulo 4, projeto dos controladores no Capítulo 5 e implementação prática no Capítulo 6. O projeto do segundo estágio será feito tanto em MCC quanto em MCD, sendo que a decisão do melhor modo de condução e dos controladores a serem empregados será demonstrada nos capítulos seguintes.

Ambos os exemplos devem controlar a corrente de saída para uma carga de 60 LEDs até 35% do seu valor nominal, seguindo dessa forma a recomendação para *dimming* da agência *Energy Star*<sup>®</sup> [91]. O modelo de LED empregado é o LXX2-PWC4-0200 da Philips Lumileds. A corrente nominal será de 0,350 A. Ambos os exemplos devem ter uma eficiência próxima de 90%.

O primeiro passo da metodologia de projeto consiste na escolha do  $k_{max}$ , o qual deve ser feito com base em eficiências estimadas. Como determinado anteriormente, tanto o estágio CFP quanto o CP serão implementados com topologias *buck-boost*. Será estimado no estágio CFP uma eficiência de 92% e no estágio CP uma eficiência de 90%. Logo, tem-se que o  $k_{max}$  será de 0,21, conforme mostra o ábaco da Figura 3.16:

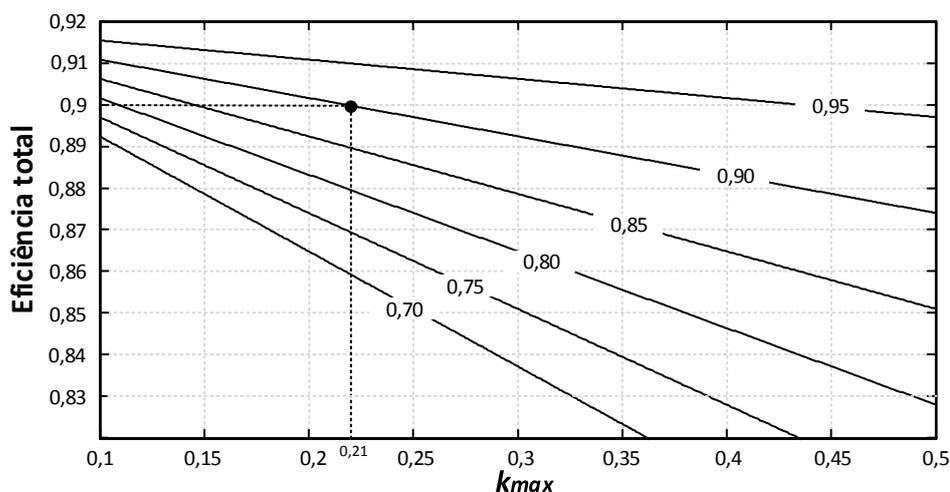


Figura 3.16 – Curvas de eficiência total assumindo uma eficiência do CFP de 92%

Seguindo o fluxograma proposto, tem-se o cálculo do fator de reprocessamento como segundo passo. Como visto anteriormente, o cálculo deste parâmetro depende da modulação

escolhida e do capacitor de barramento determinado.

### 3.5.1 Exemplo 1

Na Tabela 3.2 são mostrados os parâmetros de entrada do projeto para este exemplo:

Tabela 3.2 – Parâmetros para o projeto do Exemplo 1

Parâmetro	Valor
Tensão de entrada (eficaz)	$V_{in} = 220 \text{ V}$
Frequência da rede	$f_r = 60 \text{ Hz}$
Frequência de comutação do CFP	$f_{sw_{CFP}} = 46 \text{ kHz}$
Frequência de comutação do CP	$f_{sw_{CP}} = 46 \text{ kHz}$
Número de LEDs	$N_{LED} = 60$
Nível de segurança	$NS = 10 \text{ V}$
Resistência série do LED	$R_{s_{LED}} = 1 \Omega$
Tensão série do LED	$V_{s_{LED}} = 2,9 \text{ V}$
Tensão de saída	$V_o = 198 \text{ V}$
Corrente de saída	$I_{LED} = 0,350 \text{ A}$
Potência de saída	$P_o = 70 \text{ W}$
Eficiência mínima total	$\eta = 90\%$
Capacitor de barramento estimado	$C_{CFP} = 50 \mu\text{F}$

Neste exemplo, optou-se pelo método AM para controlar a luminosidade de saída para manter a simplicidade de implementação. Logo, para atingir o valor de capacitância estipulado, é necessário empregar o fator de reprocessamento  $k_{am}$ . A Figura 3.17 mostra as etapas seguidas neste projeto.

Baseado em (3.14) e (3.11), foi gerado o gráfico da Figura 3.18.

Neste exemplo, a capacitância estipulada foi de  $50 \mu\text{F}$ , obtendo assim um  $k_{am}$  de 0,19. Vale ressaltar que o valor de  $k_{am}$  escolhido está abaixo do valor de  $k_{max}$  estipulado. Logo, o próximo passo da rotina envolve o projeto do conversor CFP e do conversor CP, os quais são demonstrados, respectivamente, na seção 3.3.2.1 e 3.3.2.2. Na Tabela 4.4, seguem os valores para cada estágio de conversão. Por fim, o projeto dos controladores será demonstrado no Capítulo 5.

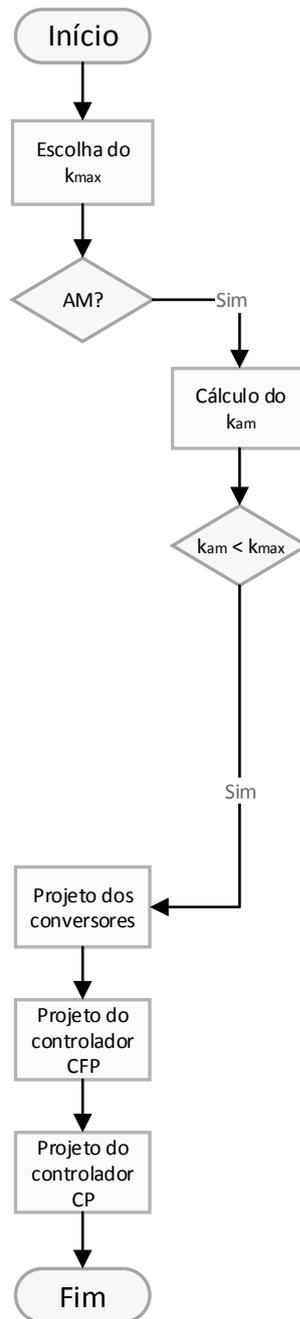


Figura 3.17 – Fluxograma de projeto da Cascata Otimizada para o Exemplo 1

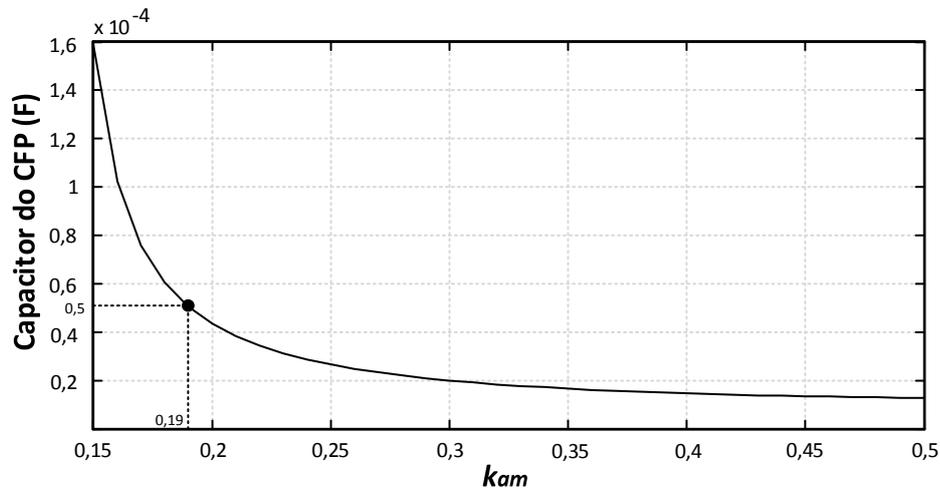


Figura 3.18 – Ábaco para escolha do fator  $k_{am}$  com base na capacitância requisitada.

Tabela 3.3 – Componentes projetados para o protótipo do Exemplo 1

Conversor CFP	
Parâmetro	Valor
Indutor	$L_{CFP} = 405 \mu H$
Capacitor	$C_{CFP} = 50,7 \mu F$
Tensão máxima no diodo	$V_{dpk_{CFP}} = 482 V$
Corrente média no diodo	$I_{davg_{CFP}} = 0,94 A$
Tensão máxima no interruptor	$V_{swpk_{CFP}} = 482 V$
Corrente eficaz no interruptor	$I_{swrms_{CFP}} = 1,2 A$
Conversor CP/MCC	
Parâmetro	Valor
Indutor	$L_{CP/MCC} = 8,54 mH$
Capacitor	$C_{CP/MCC} = 2,41 \mu F$
Tensão máxima no diodo	$V_{dpk_{CP/MCC}} = 219 V$
Corrente média no diodo	$I_{davg_{CP/MCC}} = 0,350 A$
Tensão máxima no interruptor	$V_{swpk_{CP/MCC}} = 219 V$
Corrente eficaz no interruptor	$I_{swrms_{CP/MCC}} = 0,120 A$
Conversor CP/MCD	
Parâmetro	Valor
Indutor	$L_{CP/MCD} = 501,65 \mu H$
Capacitor	$C_{CP/MCD} = 3,58 \mu F$
Tensão máxima no diodo	$V_{dpk_{CP/MCD}} = 219 V$
Corrente média no diodo	$I_{davg_{CP/MCD}} = 0,350 A$
Tensão máxima no interruptor	$V_{swpk_{CP/MCD}} = 219 V$
Corrente eficaz no interruptor	$I_{swrms_{CP/MCD}} = 0,305 A$

### 3.5.2 Exemplo 2

Na Tabela 3.4 são mostrados os parâmetros de entrada do projeto para este exemplo:

Tabela 3.4 – Parâmetros para o projeto do Exemplo 2

Parâmetro	Valor
Tensão de entrada (eficaz)	$V_{in} = 220 \text{ V}$
Frequência da rede	$f_r = 60 \text{ Hz}$
Frequência de comutação do CFP	$f_{swCFP} = 46 \text{ kHz}$
Frequência de comutação do CP	$f_{swCP} = 46 \text{ kHz}$
Número de LEDs	$N_{LED} = 60$
Nível de segurança	$NS = 10 \text{ V}$
Resistência série do LED	$R_{sLED} = 1\Omega$
Tensão série do LED	$V_{sLED} = 2,9 \text{ V}$
Tensão de saída	$V_o = 198 \text{ V}$
Corrente de saída	$I_{LED} = 0,350 \text{ A}$
Potência de saída	$P_o = 70 \text{ W}$
Eficiência mínima total	$\eta = 90\%$
Capacitor de barramento estimado	$C_{CFP} = 20\mu\text{F}$

Neste exemplo, a capacitância estipulada foi de  $20\mu\text{F}$ . Para obter tal valor de capacitor, aplicando modulação AM, seria necessário um  $k_{am}$  de 0,3, o que extrapolaria o valor de  $k_{max}$  estabelecido anteriormente. Como o nível de *dimming* foi estipulado segundo a recomendação da *Energy Star*<sup>®</sup>, não é possível sua modificação. Ainda, o valor de capacitor foi fixado em  $20\mu\text{F}$ , o que impossibilita flexibilizar o valor desse componente. Portanto, de forma a garantir um controle da luminosidade na faixa estabelecida, optou-se pela modulação PWM. A Figura 3.19 mostra as etapas seguidas neste projeto.

Logo, será empregado um  $k_{min}$  de 0,2, conforme pode ser visto na Figura 3.20.

Na Tabela 3.5, seguem os valores para cada estágio de conversão.

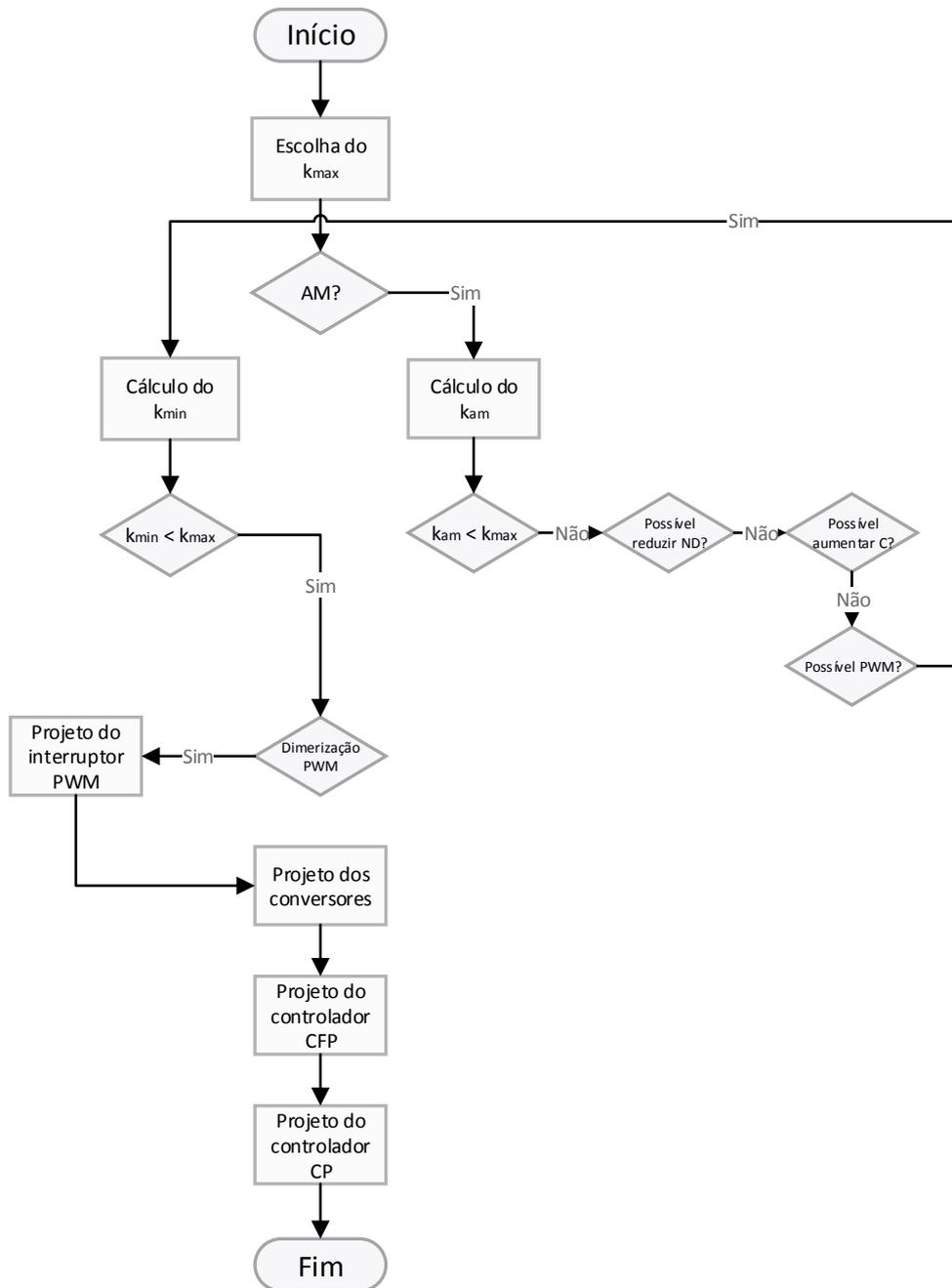


Figura 3.19 – Fluxograma de projeto da Cascata Otimizada para o Exemplo 2

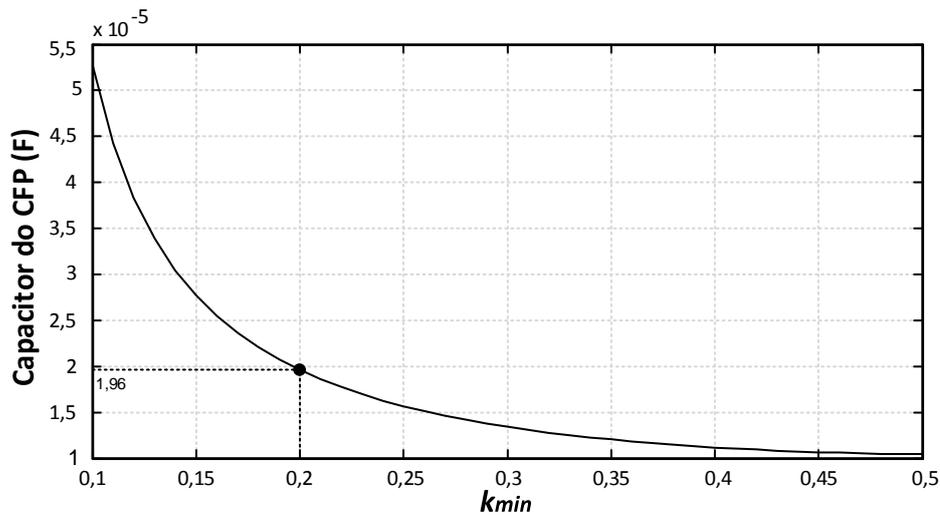


Figura 3.20 – Ábaco para escolha do fator  $k_{min}$  com base na capacitância requisitada.

Tabela 3.5 – Componentes projetados para o protótipo do Exemplo 2

Conversor CFP	
Parâmetro	Valor
Indutor	$L_{CFP} = 405 \mu H$
Capacitor	$C_{CFP} = 19,6 \mu F$
Tensão máxima no diodo	$V_{dpk_{CFP}} = 498 V$
Corrente média no diodo	$I_{davg_{CFP}} = 0,86 A$
Tensão máxima no interruptor	$V_{swpk_{CFP}} = 498 V$
Corrente eficaz no interruptor	$I_{swrms_{CFP}} = 1,2 A$
Conversor CP/MCC	
Parâmetro	Valor
Indutor	$L_{CP/MCC} = 9,01 mH$
Capacitor	$C_{CP/MCC} = 9,22 \mu F$
Tensão máxima no diodo	$V_{dpk_{CP/MCC}} = 256 V$
Corrente média no diodo	$I_{davg_{CP/MCC}} = 0,35 A$
Tensão máxima no interruptor	$V_{swpk_{CP/MCC}} = 256 V$
Corrente eficaz no interruptor	$I_{swrms_{CP/MCC}} = 0,19 A$
Conversor CP/MCD	
Parâmetro	Valor
Indutor	$L_{CP/MCD} = 190 \mu H$
Capacitor	$C_{CP/MCD} = 9,51 \mu F$
Tensão máxima no diodo	$V_{dpk_{CP/MCD}} = 256 V$
Corrente média no diodo	$I_{davg_{CP/MCD}} = 0,35 A$
Tensão máxima no interruptor	$V_{swpk_{CP/MCD}} = 256 V$
Corrente eficaz no interruptor	$I_{swrms_{CP/MCD}} = 0,55 A$

## 3.6 Conclusões parciais

Neste capítulo, a Cascata Otimizada foi apresentada como uma solução de alta eficiência e baixo valor de capacitância em *drivers* para LED. Foi mostrado que, nesta configuração, o segundo estágio processa apenas uma parte da potência de saída, resultando em um aumento na eficiência quando comparado com as topologias de múltiplos estágios comuns. Para a redução da capacitância empregada foi permitida uma OBF maior na saída do primeiro estágio, sendo a mesma compensada pelo conversor da segunda etapa de operação.

Para o projeto de cada estágio na CO, foi desenvolvida uma metodologia de projeto, a qual considera a eficiência total, o método de *dimming* e a capacitância de barramento almejada como principais parâmetros de entrada. Como demonstrado, o método de modulação impacta diretamente na eficiência e no valor de capacitor a ser empregado. Dois exemplos de projeto foram desenvolvidos, um com modulação AM e o outro com modulação PWM. Ficou nítido que, apesar de ambos operarem com um fator  $k$  semelhante, a capacitância requisitada no conversor com modulação PWM é menor que no conversor em modulação AM, evidenciando o impacto que o método de modulação pode ter na redução da capacitância empregada.

# 4

## FATOR DE ONDULAÇÃO NA CASCATA OTIMIZADA

---

*A saída de um conversor CFP é composta de uma tensão CC com um valor significativo de componente CA, chamado nesta tese de Ondulação de Baixa Frequência (OBF). Tal ondulação afeta a saída do driver, podendo causar um efeito conhecido por flicker, o qual pode causar danos à saúde e comprometer a operação de certos equipamentos [24]. Portanto, é de fundamental importância no projeto do driver conhecer o impacto da OBF da tensão de barramento sobre a corrente nos LEDs, quantificada neste trabalho através do fator de ondulação.*

*Como uma das contribuições desta Tese de Doutorado, será apresentada neste capítulo a modelagem matemática de tal interação, tanto em malha aberta quanto em malha fechada. Além disso, será analisado como o método de controle do segundo estágio impacta nesta interação. Para tal, serão considerados o controle por razão cíclica e o controle por pico de corrente. Por fim, a análise matemática será validada através de resultados de simulação e resultados experimentais.*

## 4.1 Modelagem matemática do fator de ondulação

O principal diferencial da Cascata Otimizada com relação a uma topologia de múltiplos estágios comum é a capacidade de empregar valores reduzidos de capacitância no barramento com impacto reduzido na eficiência total de conversão. Contudo, assim como em conversores de múltiplos estágios, para atingir tal redução na capacitância, uma OBF de valor elevado é permitida na saída do conversor CFP. Essa ondulação na tensão impacta diretamente sobre a corrente nos LEDs presentes na saída, causando uma ondulação significativa de corrente, a qual pode levar ao *flicker* da luminosidade emitida. Portanto, a escolha do modo de controle e projeto do controlador do segundo estágio devem ser feitos de maneira a mitigar tal efeito ou manter o mesmo dentro dos níveis previstos em norma.

A relação da OBF da corrente nos LEDs com a OBF da tensão de barramento será chamada de Fator de Ondulação ( $FO$ ):

$$FO = \frac{\Delta I_{LED}}{\Delta V_{OCFP}} \quad (4.1)$$

Para deduzir o fator de ondulação de uma conexão em Cascata Otimizada, será feita uma simplificação do segundo estágio, conforme mostra a Figura 4.1:

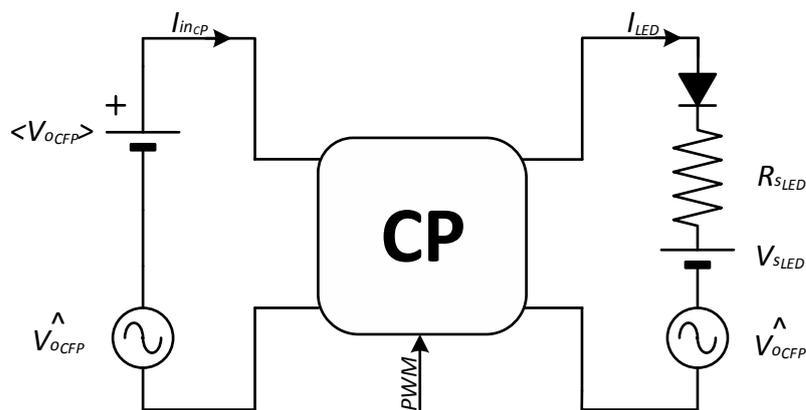


Figura 4.1 – Diagrama esquemático simplificado do conversor CP

Como pode ser visto, a OBF da tensão de barramento impacta como um distúrbio em dois pontos diferentes do segundo estágio: na entrada do conversor e na sua saída. O distúrbio da tensão de entrada para a corrente de saída do conversor CP pode ser caracterizado pela função

de transferência  $G_{iovin_{CP}}$ . Já o distúrbio de saída é modelado como uma perturbação na carga, sendo dessa forma representado pela admitância de saída do segundo estágio  $Y_{out_{CP}}$ . A Figura 4.2 demonstra como fica a representação em diagrama de blocos do conversor CP em Cascata Otimizada:

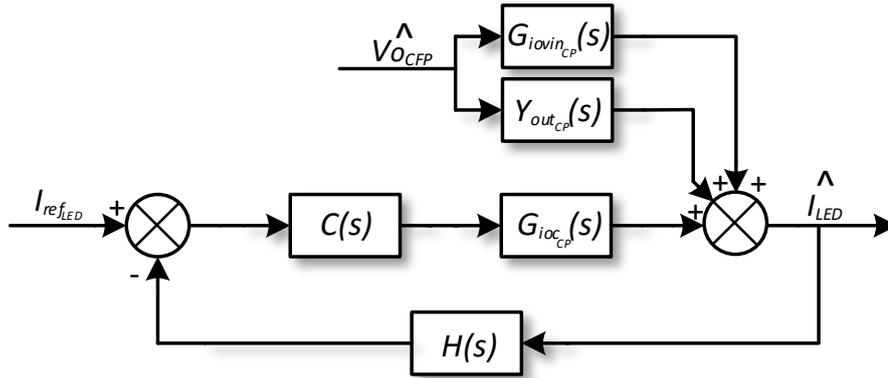


Figura 4.2 – Diagrama de blocos do conversor CP

Analisando esse diagrama de blocos, é possível deduzir o fator de ondulação, em malha aberta, do segundo estágio:

$$FO_{ma}(s) = G_{iovin_{CP}}(s) + Y_{out_{CP}}(s) \quad (4.2)$$

Em uma conexão de estágio único tal relação é dada somente pela resistência série do modelo elétrico do LED. Já em uma topologia de dois estágios, o fator de ondulação é determinado somente pela relação  $G_{iovin_{CP}}(s)$  do segundo estágio.

É possível que, dependendo do fator de ondulação exigido pelo projeto, obtenha-se uma compensação da OBF da tensão de barramento sem a necessidade da inserção de um controle em malha fechada com esse fim.

Caso o  $FO_{ma}$  não seja suficiente para para o projeto em questão, será necessário operar o estágio CP em malha fechada. O fator de ondulação em malha fechada é extraído do diagrama de blocos da Figura 4.2:

$$\begin{aligned}
FO_{mf} &= \frac{G_{iovinCP}(s) + Y_{outCP}(s)}{1 + H(s) \cdot C_{CP}(s) \cdot G_{iocCP}(s)} \\
&= \frac{FO_{ma}}{1 + H(s) \cdot C_{CP}(s) \cdot G_{iocCP}(s)}
\end{aligned} \tag{4.3}$$

Onde:

- $H(s)$ : Ganho do sensor de corrente;
- $C_{CP}(s)$ : Função de transferência do controlador do estágio CP;
- $G_{iocCP}(s)$ : Função de transferência relacionando a ação de controle com a corrente de saída.

Logo, como pode ser visto na Equação 4.3, aumentando o ganho do controlador  $C_{CP}(s)$  na frequência em que ocorre a OBF (dobro da frequência da rede), pode-se reduzir ainda mais o fator de ondulação do segundo estágio.

Para determinar o ganho necessário no controlador, para um determinado fator de ondulação, isola-se  $C_{CP}(s)$ :

$$|C_{CP}(j \cdot 4\pi f_r)| = \left| \frac{1}{H(j \cdot 4\pi f_r) \cdot G_{iocCP}(j \cdot 4\pi f_r)} \cdot \left( \frac{G_{iovinCP}(j \cdot 4\pi f_r) + Y_{outCP}(j \cdot 4\pi f_r)}{FO} \right) \right| \tag{4.4}$$

O ganho do controlador na frequência da OBF é um dos principais parâmetros no seu projeto para a Cascata Otimizada. Outras características como resposta transiente, imunidade ao ruído e erro de regime permanente devem ser considerados com as ferramentas de controle clássico. As estruturas de controladores e suas aplicações, serão demonstradas no Capítulo 5.

## 4.2 Impacto do modo de operação

Nesta tese, um modo de operação é considerado a união de duas características do conversor: o modo de condução e a variável de controle. Os modos de condução explorados serão o MCC e o MCD.

A variável de controle é definida pela variável de manobra do conversor, tais como razão cíclica, frequência de operação e corrente de pico. Neste trabalho, o estágio CP será analisado para duas variáveis de controle:

- **Controle por Razão Cíclica (CRC):** A modulação de conversores por um período fixo de comutação e tempo de condução variável é uma das estratégias mais simples de operação, sendo a sua análise fundamental para estabelecimento de um parâmetro de comparação.
- **Controle por Corrente de Pico (CCP):** O controle através da corrente de pico foi proposto em meados da década de 70 [92], sendo empregado de maneira massiva em fontes comutadas, devido às suas vantagens com relação à: regulação da carga, limitação ciclo a ciclo da corrente no interruptor, balanço de fluxo magnético em transformadores de alta frequência e baixa sensibilidade a variações da tensão de entrada. Essa última vantagem foi a motivadora do estudo deste método de controle para a Cascata Otimizada, visto que o segundo estágio sofre, em sua entrada, com a variação de tensão em baixa frequência provocada pelo reduzido valor da capacitância de barramento.

Ambos os métodos trabalham com uma frequência fixa de operação. No CRC, a razão cíclica é empregada como ação de controle no sistema em malha fechada. Já no CCP, a corrente de entrada é comparada com um valor máximo, determinado pela lei de controle ou por projeto. Quando a corrente na entrada ultrapassa esse valor, o interruptor é aberto, voltando a conduzir somente no início do próximo período de comutação. A Figura 4.3 mostra um diagrama esquemático das duas estratégias.

O modo CCP é conhecido por ser praticamente imune a variações da tensão de entrada, além de apresentar intrinsecamente, uma proteção ciclo-a-ciclo contra sobrecorrente no interruptor [92]. Como um dos fatores que influenciam diretamente a OBF é a relação entre tensão de

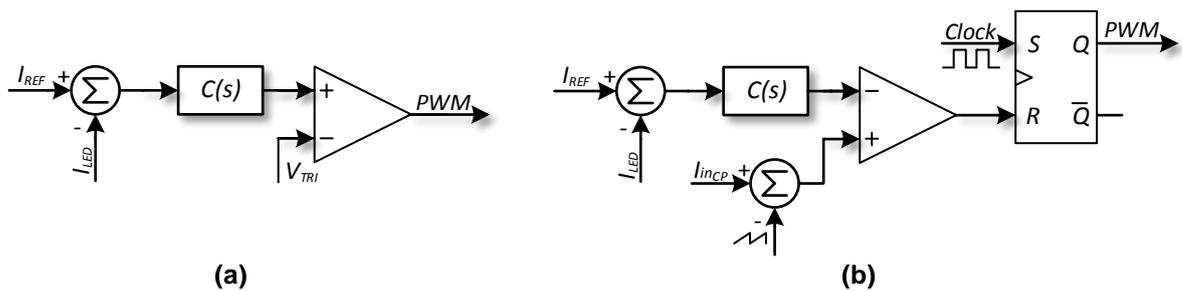


Figura 4.3 – Diagrama esquemático: (a) Controle por Razão Cíclica (b) Controle por Corrente de pico

entrada e a corrente de saída, essa característica torna-se uma grande vantagem na Cascata Otimizada. Caso a razão cíclica de operação ultrapasse 50% pode ocorrer uma instabilidade em alta frequência [93]. De forma a evitar essa instabilidade, pode ser inserida uma rampa de compensação, sendo  $m_a$  a derivada desta rampa e  $m_1$  a derivada de subida da corrente no indutor, conforme mostra a Figura 4.3(b).

Contudo, vale ressaltar que, para obter um baixo fator de ondulação, é necessário considerar também a impedância de saída do segundo estágio. Portanto, de maneira a determinar o melhor modo de operação do conversor CP, considerando o parâmetro  $FO_{ma}$ , foi feita uma análise dos seguintes modos:

- CRC em MCC;
- CRC em MCD;
- CCP em MCC;
- CCP em MCD.

Para calcular o  $FO_{ma}$  de cada modo de operação é necessário obter a modelagem matemática desses conversores. Para isso, foi empregado o método de média do circuito [93]. A Tabela 4.1 reúne os principais parâmetros dos modelos e a Tabela 4.2 mostra as funções de transferência.

Tabela 4.1 – Parâmetros das funções de transferência

<b>CRC-MCC</b>			
$Q = (1 - D_{CP}) \cdot R_{sLED} \cdot \sqrt{\frac{C_{CP}}{L_{CP}}}$	$\omega_o = \frac{(1 - D_{CP})}{\sqrt{L_{CP} \cdot C_{CP}}}$	$\omega_z = \frac{(1 - D_{CP})^2 \cdot R_{sLED}}{D_{CP} \cdot L_{CP}}$	$G_{do} = \frac{V_{oCP}}{D_{CP} \cdot (1 - D_{CP}) \cdot R_{sLED}}$
<b>CRC-MCD</b>			
$r_2 = \left( \frac{V_{oCP}}{V_{oCFP}} - 1 \right)^2 \cdot \frac{2 \cdot L_{CP} \cdot f_{swCP}}{D_{CP}^2}$	$j_2 = \frac{V_{oCFP}^2 \cdot D_{CP}}{V_{oCP} \cdot L_{CP} \cdot f_{swCP}}$	$g_2 = \frac{2 \cdot D_{CP}^2 \cdot V_{oCFP}}{2 \cdot L_{CP} \cdot f_{swCP} \cdot V_{oCP}}$	
<b>CCP-MCC</b>			
$r_2 = \frac{P_{oCP}}{V_{oCFP}^2 \cdot D_{CP}}$	$j_2 = (1 - D_{CP}) \cdot \left( 1 - \frac{s \cdot D_{CP} \cdot L_{CP} \cdot V_{oCFP}^2}{(1 - D_{CP})^2 \cdot P_{oCP}} \right)$		$g_2 = \frac{D_{CP}^2 \cdot V_{oCFP}^2}{(1 - D_{CP}) \cdot P_{oCP}}$
<b>CCP-MCD</b>			
$r_2 = \frac{P_{oCP}}{V_{oCFP}^2}$	$j_2 = \frac{2 \cdot I_{LED} \cdot L_{CP} \cdot f_{swCP}}{V_{oCFP} \cdot D_{CP}}$	$g_2 = \frac{2 \cdot V_{oCFP}^2}{V_{oCFP} \cdot P_{oCP}} \cdot \left( \frac{\frac{m_a}{m_1}}{1 + \frac{m_a}{m_1}} \right)$	

Tabela 4.2 – Funções de transferência para diferentes modos de operação

<b>Controle para Saída</b>			
CRC - MCC	CRC-MCD, CCP-MCC, CCP-MCD		
$G_{ioc}(s) = G_{do} \cdot \frac{1 - \frac{s}{\omega_z}}{1 + \frac{s}{Q \cdot \omega_o} + \left( \frac{s}{\omega_o} \right)^2}$	$G_{ioc}(s) = \frac{G_{oic}}{1 + \frac{s}{\omega_p}}$	$G_{oic} = j_2 \frac{r_2}{R_{sLED} + r_2}$	$\omega_p = \frac{R_{sLED} + r_2}{C_{CP} \cdot r_2 \cdot R_{sLED}}$
<b>Tensão de entrada para corrente de saída</b>			
CRC - MCC	CRC-MCD, CCP-MCC, CCP-MCD		
$G_{iovin}(s) = \frac{D_{CP}}{(1 - D_{CP}) \cdot R_{sLED}} \cdot \frac{1}{1 + \frac{s}{Q \cdot \omega_o} + \left( \frac{s}{\omega_o} \right)^2}$	$G_{iovin}(s) = \frac{G_{oiovin}}{1 + \frac{s}{\omega_p}}$	$G_{oiovin} = g_2 \frac{r_2}{R_{sLED} + r_2}$	$\omega_p = \frac{R_{sLED} + r_2}{C_{CP} \cdot r_2 \cdot R_{sLED}}$
<b>Admitância de saída</b>			
CRC - MCC	CRC-MCD, CCP-MCC, CCP-MCD		
$Y_{out}(s) = \frac{1}{R_{sLED}} \cdot \frac{1 + \left( \frac{s}{\omega_o} \right)^2}{1 + \frac{s}{Q \cdot \omega_o} + \left( \frac{s}{\omega_o} \right)^2}$	$Y_{out}(s) = G_{oout} \cdot \frac{1 + \frac{s}{\omega_z}}{1 + \frac{s}{\omega_p}}$	$G_{oout} = \frac{1}{R_{sLED} + r_2}$	$\omega_z = \frac{1}{C_{CP} \cdot r_2}$

As condições de operação consideradas foram baseadas no Exemplo 1, do Capítulo 3, e são listadas novamente na Tabela 4.3, sendo os valores resultantes do projeto mostrados na Tabela 4.4.

Tabela 4.3 – Parâmetros para o projeto do Exemplo 1

Parâmetro	Valor
Tensão de entrada (eficaz)	$V_{in} = 220 \text{ V}$
Frequência da rede	$f_r = 60 \text{ Hz}$
Frequência de comutação do CFP	$f_{swCFP} = 46 \text{ kHz}$
Frequência de comutação do CP	$f_{swCP} = 46 \text{ kHz}$
Número de LEDs	$N_{LED} = 60$
Nível de segurança	$NS = 10 \text{ V}$
Resistência série do LED	$R_{sLED} = 1 \Omega$
Tensão série do LED	$V_{sLED} = 2,9 \text{ V}$
Tensão de saída	$V_o = 198 \text{ V}$
Corrente de saída	$I_{LED} = 0,350 \text{ A}$
Potência de saída	$P_o = 70 \text{ W}$
Eficiência mínima total	$\eta = 90\%$
Capacitor de barramento estimado	$C_{CFP} = 50 \mu\text{F}$

Tabela 4.4 – Componentes passivos do projeto do Exemplo 1

Conversor CP/MCC	
Parâmetro	Valor
Indutor	$L_{CP/MCC} = 8,54 \text{ mH}$
Capacitor	$C_{CP/MCC} = 2,41 \mu\text{F}$
Conversor CP/MCD	
Parâmetro	Valor
Indutor	$L_{CP/MCD} = 501,65 \mu\text{H}$
Capacitor	$C_{CP/MCD} = 3,58 \mu\text{F}$

Cada modo de operação será projetado para uma faixa prática de valores de  $k$  (de 0,1 até 0,5) com três valores de potência. O valor de potência é modificado mantendo a corrente constante e mudando o número de LEDs na saída. Em cada análise será modificada alguma variável de projeto como  $\Delta V_{oCP}$ ,  $\Delta I_{LCP}$  (para o modo MCC),  $N_{LED}$  e  $I_{LED}$  e verificada qual a sua influência sobre o fator de ondulação do sistema. Dessa forma, espera-se cobrir um amplo espectro de possibilidades de projeto e evidenciar possíveis pontos de otimização para a compensação da OBF.

#### 4.2.1 Análise de $\Delta V_{oCP}$

O parâmetro  $\Delta V_{oCP}$  é empregado para projetar o capacitor de saída do segundo estágio para a frequência de comutação. Nesta análise será calculado o fator de ondulação para  $\Delta V_{oCP} = 1\%$  e  $\Delta V_{oCP} = 10\%$ .

Cada um dos gráficos abaixo tem como parâmetro fixo a  $\Delta V_{OCP}$  e a potência na saída. O eixo vertical é o fator de ondulação para diferentes fatores  $k$  de reprocessamento. Vale ressaltar que tais valores são obtidos através de um novo projeto para cada valor de  $k$ . A intenção desta análise é mostrar o impacto da capacitância de saída do estágio CP sobre a compensação da OBF.

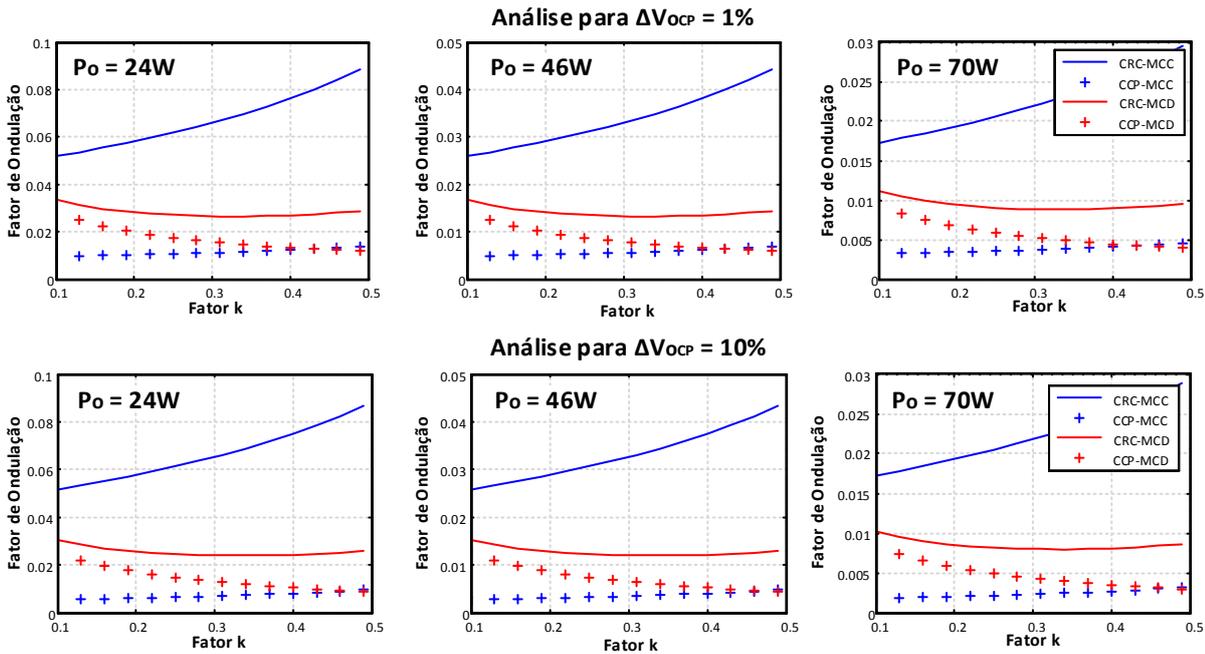


Figura 4.4 – Fator de ondulação do segundo estágio para diferentes  $\Delta V_{OCP}$

Nota-se que a mudança neste parâmetro impacta significativamente no fator de ondulação em quase todos os modos de operação. Além disso, é possível observar que, conforme o número de LEDs aumenta, de forma a elevar a potência de saída, o fator de ondulação diminui. Tal fato pode ser visto como uma vantagem para sistemas de iluminação pública que empregam uma conexão série de LEDs. Contudo, cabe ressaltar que a corrente através dos LEDs foi mantida constante. Logo, para obter uma potência de 24 W, foi mantida a corrente nos LEDs em 0,35 A e foi reduzido a um terço o valor de  $N_{LED}$ . Será visto na próximas seções que tanto a variação do  $N_{LED}$  quanto a variação da corrente média impactam no fator de ondulação.

Na Figura 4.5 é demonstrada a diferença entre o fator de ondulação dos modos de operação com  $\Delta V_{OCP} = 1\%$  e  $\Delta V_{OCP} = 10\%$ , sendo os gráficos abaixo resultantes da equação:

$$Diferenca = FO_{ma_{CP(\Delta V=1\%)}} - FO_{ma_{CP(\Delta V=10\%)}} \quad (4.5)$$

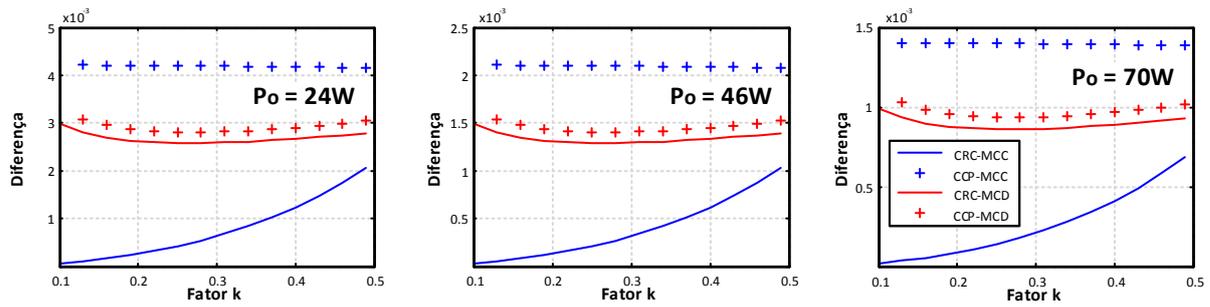


Figura 4.5 – Diferença do fator de ondulação para uma mudança de  $\Delta V_{OCP}$

Fica claro que o CCP-MCC é o modo mais afetado pela mudança no capacitor, sendo a sua diferença de, aproximadamente,  $1,4 \cdot 10^{-3}$  para 70 W. Para entender o impacto deste valor na saída, supõe-se um  $\Delta V_{OCP} = 22,6 V$ , com uma corrente média de saída de 0,350 A (valores do Exemplo 2). Logo, haverá um aumento da OBF na corrente dos LEDs de quase 10% com relação ao seu valor médio.

#### 4.2.2 Análise de $\Delta I_{LCP}$

O parâmetro  $\Delta I_{LCP}$  é empregado para projetar o indutor do segundo estágio para a frequência de comutação. Conforme mostra a Figura 4.6, este parâmetro foi modificado de 10% para 20%. Essa variação é válida apenas para o MCC, visto que o MCD não emprega este parâmetro em seu projeto. Além disso, como pode ser observado nas Tabelas 4.1 e 4.2, a ondulação de corrente em alta frequência não afeta o modo CCP-MCC, visto que as funções de transferência que determinam o fator de ondulação ( $G_{iOvinCP}(s)$  e  $Y_{outCP}$ ) não são afetadas pelo valor da indutância.

Na Figura 4.6 nota-se que o aumento no indutor diminui o fator de ondulação. Além disso, a diminuição da potência de saída pela redução no número de LED, causa um aumento no fator de ondulação, exatamente o mesmo efeito observado na análise anterior.

A Figura 4.7 demonstra a diferença entre o fator de ondulação dos modos de operação com  $\Delta I_{LCP} = 10\%$  e  $\Delta I_{LCP} = 20\%$ , sendo os gráficos abaixo resultantes da equação:

$$Diferença = FO_{maCP(\Delta I=20\%)} - FO_{maCP(\Delta I=10\%)} \quad (4.6)$$

Nota-se que a modificação no valor do indutor causa variações consideráveis no modo CRC-MCC, principalmente para valores elevados de  $k$ . No entanto, caso esse modo venha a ser

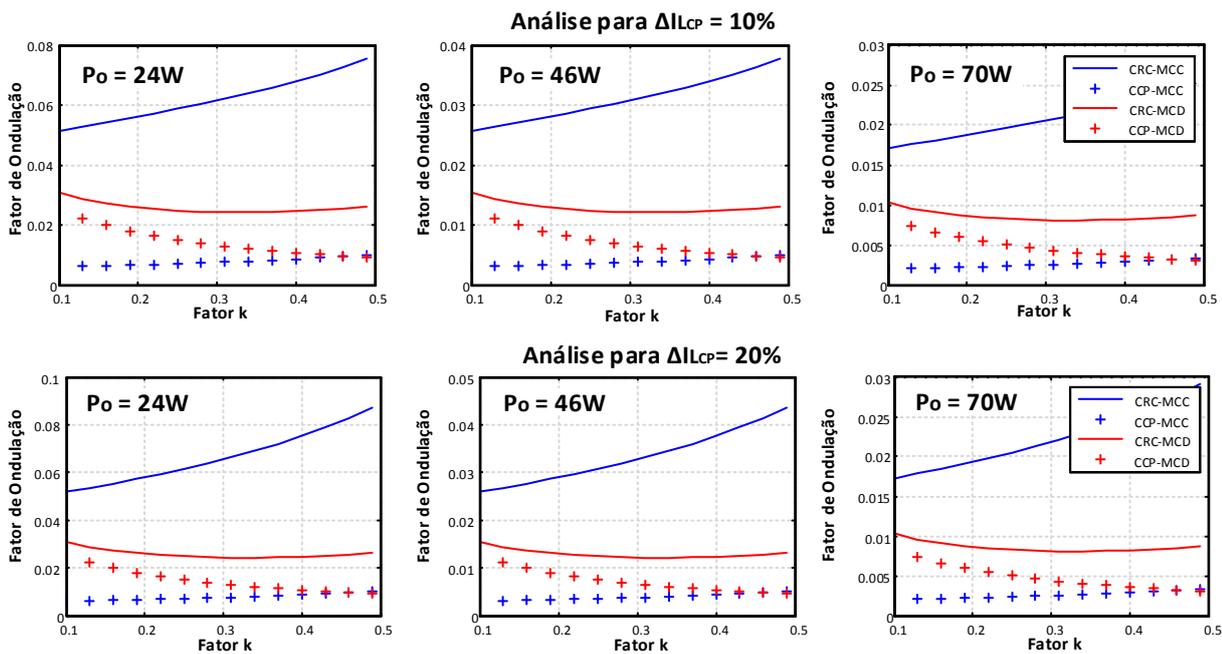


Figura 4.6 – Fator de ondulação do segundo estágio com variação do  $\Delta I_{LCP}$

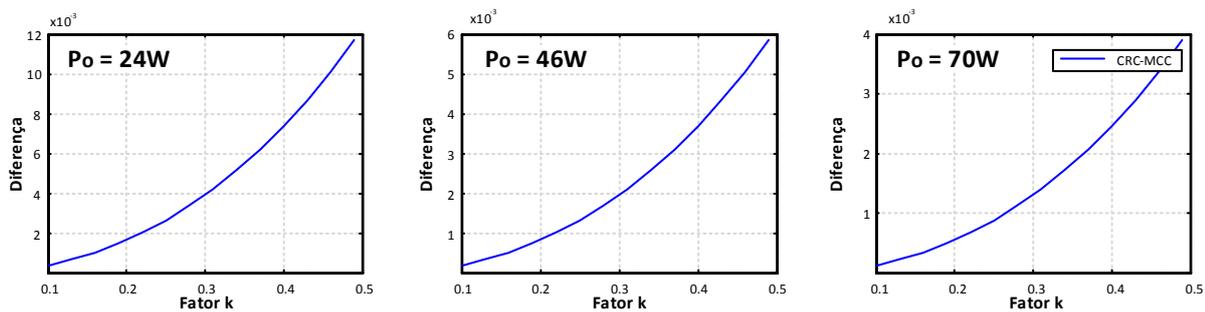


Figura 4.7 – Diferença do fator de ondulação para uma mudança de  $\Delta I_{LCP}$

escolhido para operação do conversor CP, será muito provável que a compensação da OBF será baseada de forma ativa e não apenas no fator de ondulação em malha aberta. A influência dos controladores na ondulação de corrente e suas possíveis configurações serão abordados no Capítulo 5.

### 4.2.3 Análise de $I_{LED}$

Nesta análise, a potência de saída foi alterada de duas formas: pela mudança no número de LEDs em série e pela corrente injetada nos LEDs. A Figura 4.8 mostra o fator de ondulação para três níveis de potência. Nos gráficos superiores, o número de LEDs foi modificado para obter-se diferentes valores de potência, como foi feito nas análises anteriores. Já nos gráficos inferiores,

a corrente foi alterada de modo a obter os mesmos valores de potência. Vale ressaltar que, em 70 W, ambos os gráficos apresentam os mesmos valores em número de LEDs e corrente.

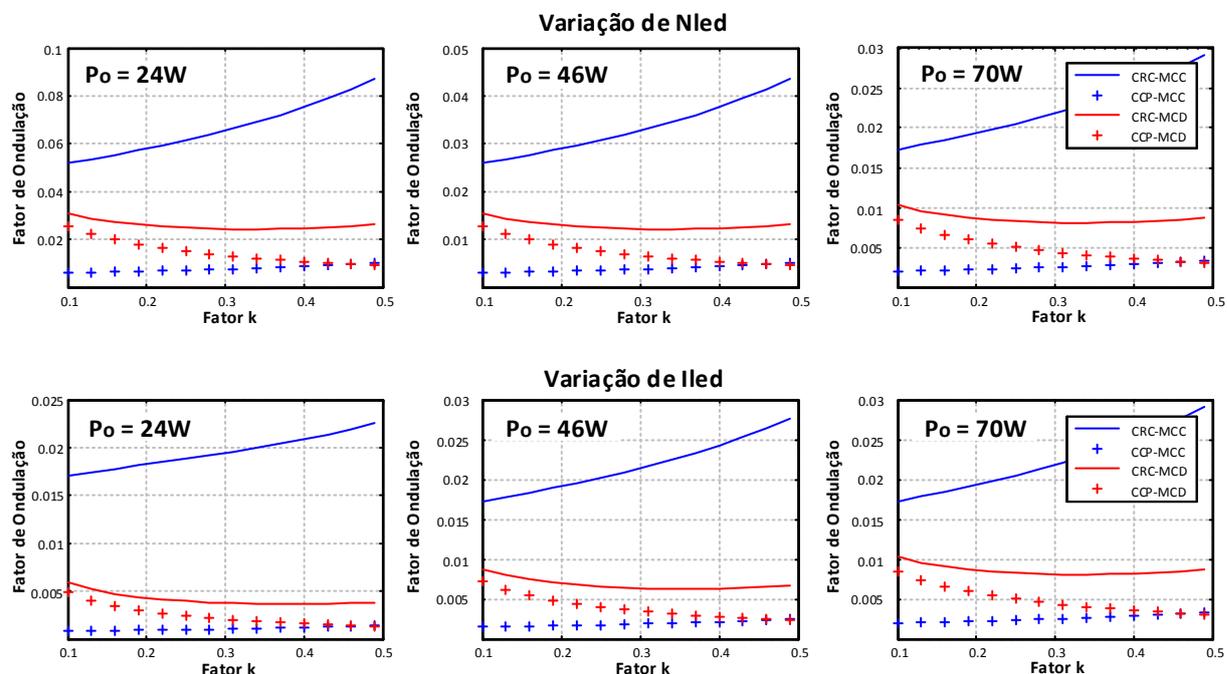


Figura 4.8 – Fator de ondulação do segundo estágio com variação no número de LEDs (gráficos superiores) e com variação da corrente aplicada na saída (gráficos inferiores)

Como mostra a Figura 4.8, o aumento da potência de saída através da corrente aplicada acresce de maneira significativa o fator de ondulação de todos os modos de operação. Já o contrário é válido para o aumento do número de LEDs. Isso ocorre porque a inclusão de LEDs eleva a resistência série da carga ( $R_{sLED}$ ), sendo tal parâmetro inversamente proporcional ao fator de ondulação, como é mostrado pelas funções na Tabela 4.2. Portanto, uma estratégia interessante para melhorar a compensação da OBF, para um mesmo nível de potência, é o aumento do número de LEDs e a diminuição da corrente direta aplicada.

### 4.3 Resultados de simulação e experimentais

De forma a validar a modelagem matemática do fator de ondulação, proposta nesta tese para a Cascata Otimizada, é simulado o circuito mostrado na Figura 4.9, sendo o mesmo comparado com a resposta da soma das funções  $G_{iovinCP}$  e  $Y_{outCP}$ , as quais modelam o comportamento do conversor CP para um distúrbio na entrada e na saída. O programa empregado na simulação foi

o PSIM®.

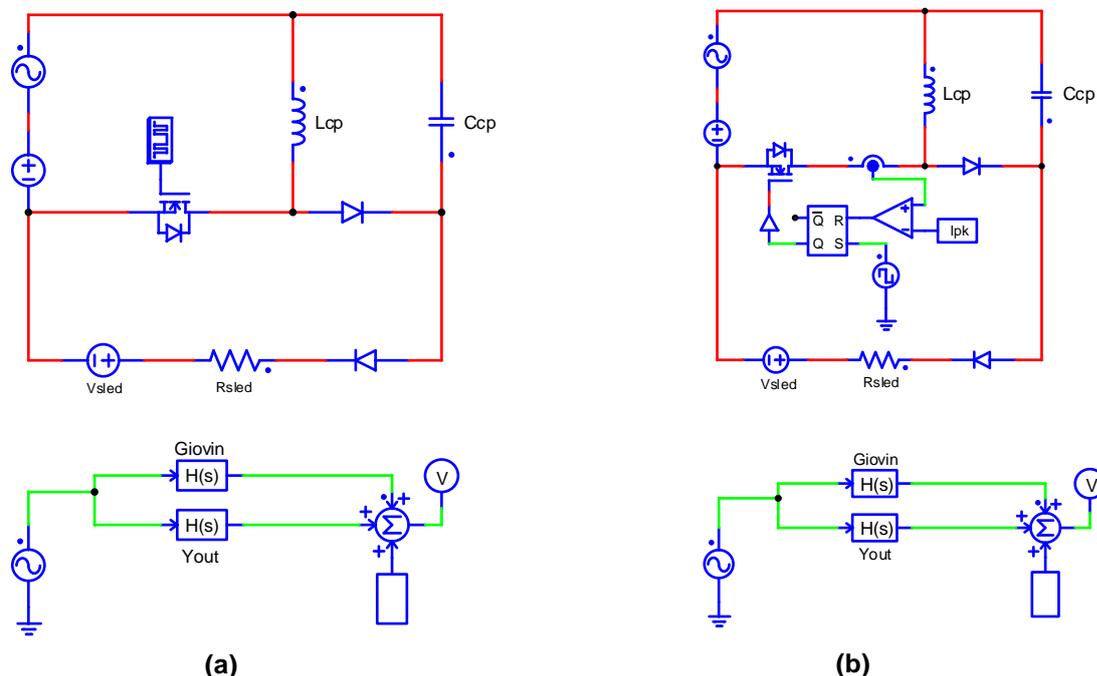


Figura 4.9 – Simulação do conversor em: (a) CRC (b) CCP

A saída do conversor CFP foi substituída por uma fonte CC com componente CA. O valor CC da fonte, o número e o modelo dos LEDs além dos valores de componentes são os mesmos do Exemplo 1 do Capítulo 3, já listados na Tabela 3.2. O conversor CP opera em malha aberta, sendo a razão cíclica ou a corrente de pico ajustadas para obter a corrente  $I_{LED}$  nominal. Nas figuras referentes às simulações, foi escolhido um valor de 20 V pico-a-pico para a componente CA.

### 4.3.1 Operação em CRC

A Figura 4.10 mostra a corrente de saída sobreposta pela corrente calculada no modelo matemático proposto, tanto para o MCC quanto para o MCD. Nota-se que em ambos os modos, o modelo se aproxima de maneira satisfatória do resultado em simulação.

### 4.3.2 Operação em CCP

Neste modo de controle, há uma pequena diferença de precisão entre os modelos matemáticos, onde o modelo para o MCD se aproxima melhor do resultado obtido em simulação. Isso

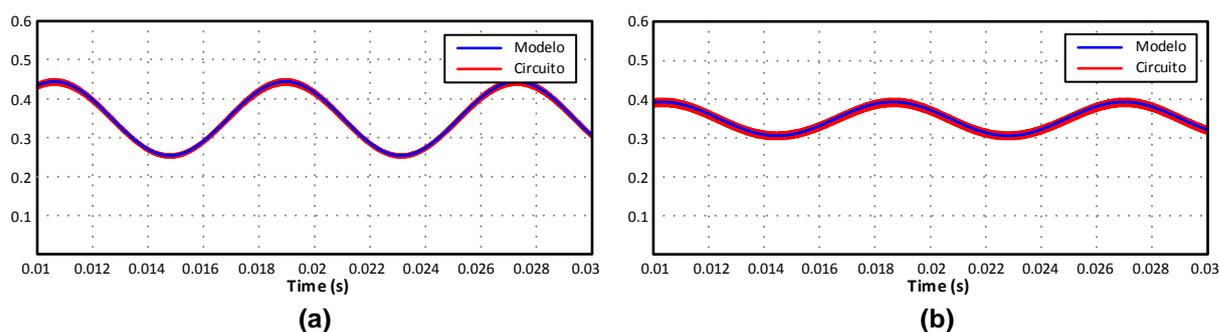


Figura 4.10 – Corrente nos LEDs do circuito e modelo matemático para: (a) MCC e (b) MCD

ocorre devido à simplificação feita para obtenção do modelo em MCC, como é mostrado em [93]. Nessa simplificação, assumiu-se que a corrente de pico de referência é igual à corrente do indutor. Logo, quanto maior o parâmetro  $\Delta I_{L_{CP}}$ , maior será essa diferença.

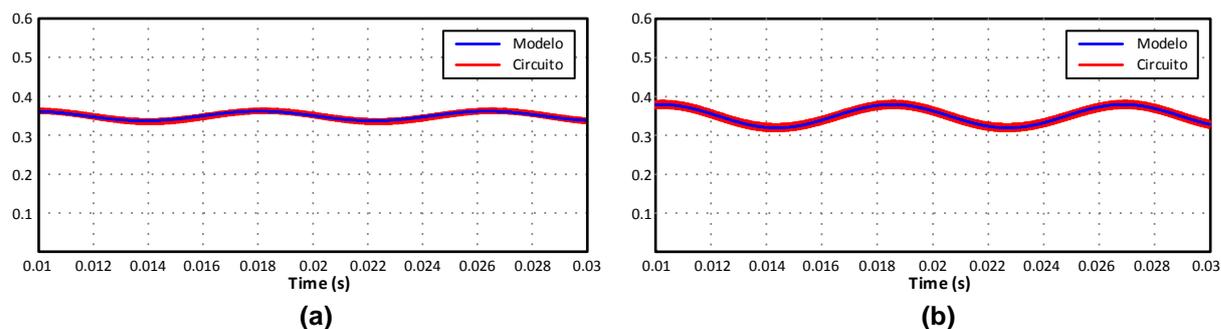


Figura 4.11 – Corrente nos LEDs do circuito e modelo matemático para: (a) MCC e (b) MCD

A Figura 4.12 mostra a resposta do mesmo modelo matemático para a corrente de saída do circuito, com indutores projetados para diferentes  $\Delta I_{L_{CP}}$ . Fica nítido que quanto menor for esse parâmetro, mais próximo será o modelo da simulação. Ainda assim, optou-se por empregar o modelo simplificado, pois, como será visto na comparação dos resultados, a diferença não é significativa a nível de projeto para um  $\Delta I_{L_{CP}} = 20\%$ . Além disso, mantém-se o mesmo padrão entre as funções de transferência, facilitando a comparação das mesmas.

### 4.3.3 Comparativo com resultados experimentais

De forma a verificar na prática os valores obtidos pela simulação e pelo modelo, o protótipo mostrado na Figura 4.13 foi implementado. Os componentes empregados estão listados na Tabela 4.5. A placa *shunt*, placa UC3845 e TIVA TMC4C123G são placas de propósito geral de prototipagem, sendo que os valores de cada modo de operação não influenciam em seu projeto.

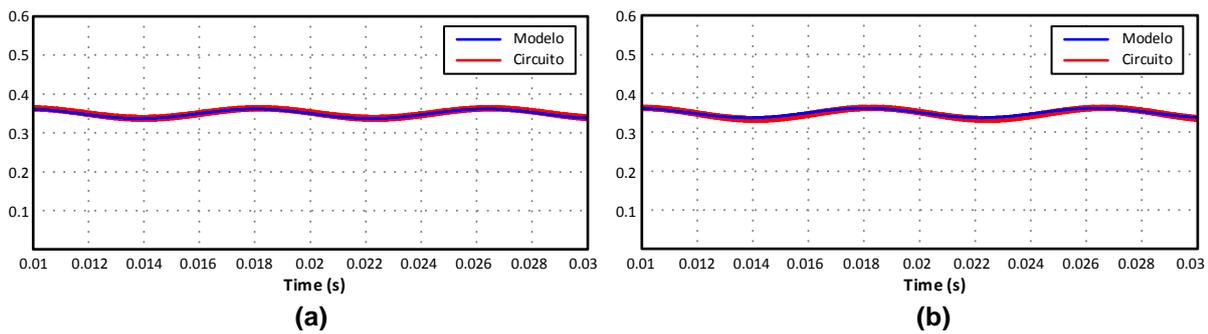


Figura 4.12 – Corrente nos LEDs do circuito e modelo matemático, no modo CCP-MCC, para: (a)  $\Delta I_{L_{CP}} = 10\%$  e (b)  $\Delta I_{L_{CP}} = 30\%$

No Apêndice A está demonstrado o esquemático e projeto de cada uma das placas de propósito geral.

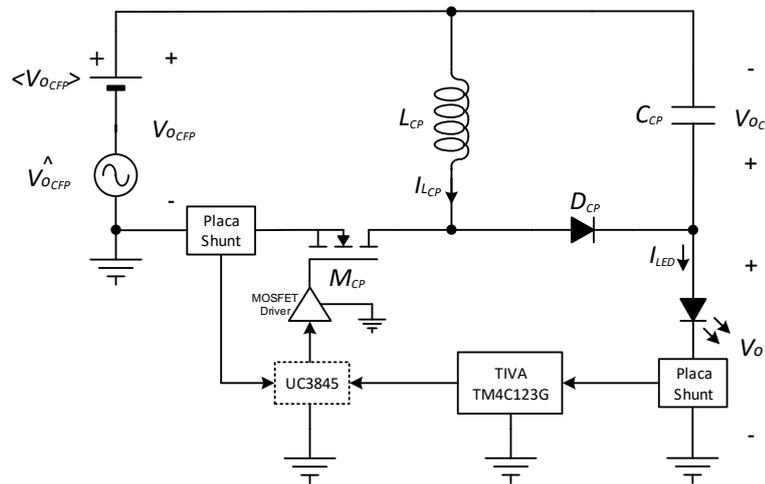


Figura 4.13 – Esquemático do protótipo implementado

Tabela 4.5 – Componentes projetados para o protótipo do Exemplo 1

Conversor CP/MCC	
Parâmetro	Valor
Interruptor - $M_{CP}$	IRF740
Diodo - $D_{CP}$	MUR840
Indutor - $L_{CP}$	8,23mH / EPCOS - ETD34 / 3C90 / 161 Voltas
Capacitor - $C_{CP}$	2,15 $\mu$ F
Conversor CP/MCD	
Parâmetro	Valor
Interruptor - $M_{CP}$	IRF740
Diodo - $D_{CP}$	MUR840
Indutor - $L_{CP}$	0.502mH / Thorton - E30-7 / 3C90 / 32 Voltas
Capacitor - $C_{CP}$	3,3 $\mu$ F / EPCOS - B32650

Na Figura 4.14 são mostradas as formas de onda da tensão de saída do CP ( $V_{o_{CP}}$ ), da tensão

de saída do CFP ( $V_{OCFP}$ ) e da tensão total de saída ( $V_o$ ). Já a Figura 4.15 expõe a tensão de saída do CFP e a corrente nos LEDs ( $I_{LED}$ ) para todos os modos de operação explorados nesta tese, com uma OBF de 20 V pico-a-pico na tensão de saída do CFP. O conversor CP opera em malha aberta.

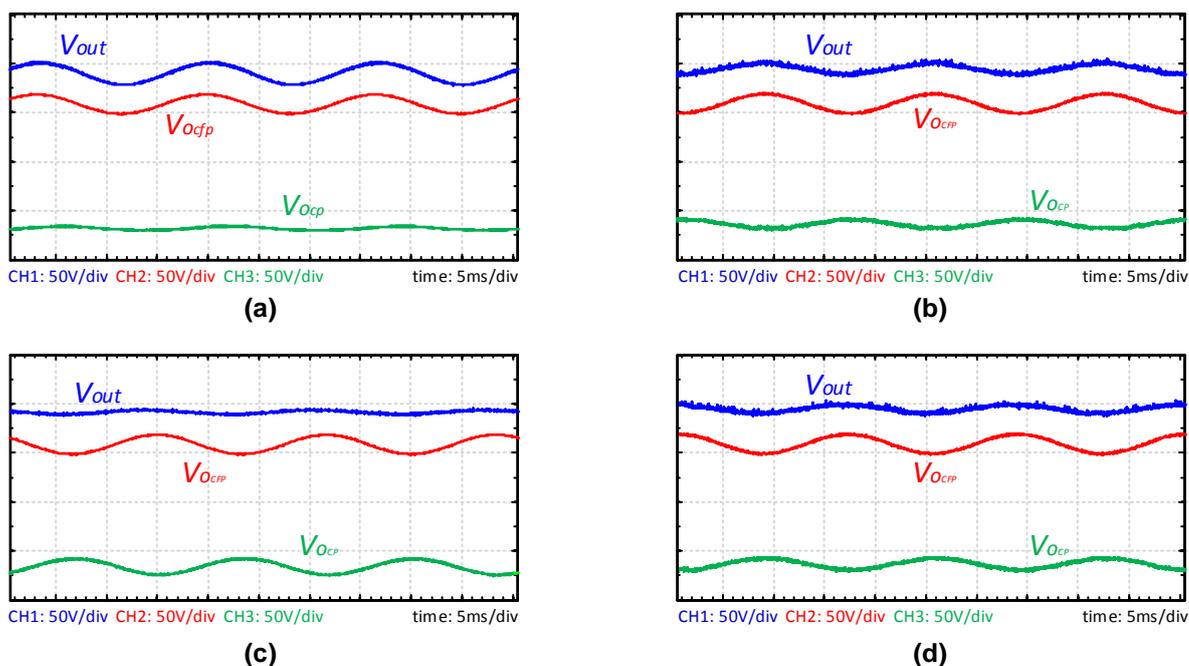


Figura 4.14 – Tensão de saída total, tensão na saída do CFP e tensão na saída do CP para os seguintes modos: (a) CRC-MCC, (b) CRC-MCD, (c) CCP-MCC e (d) CCP-MCD

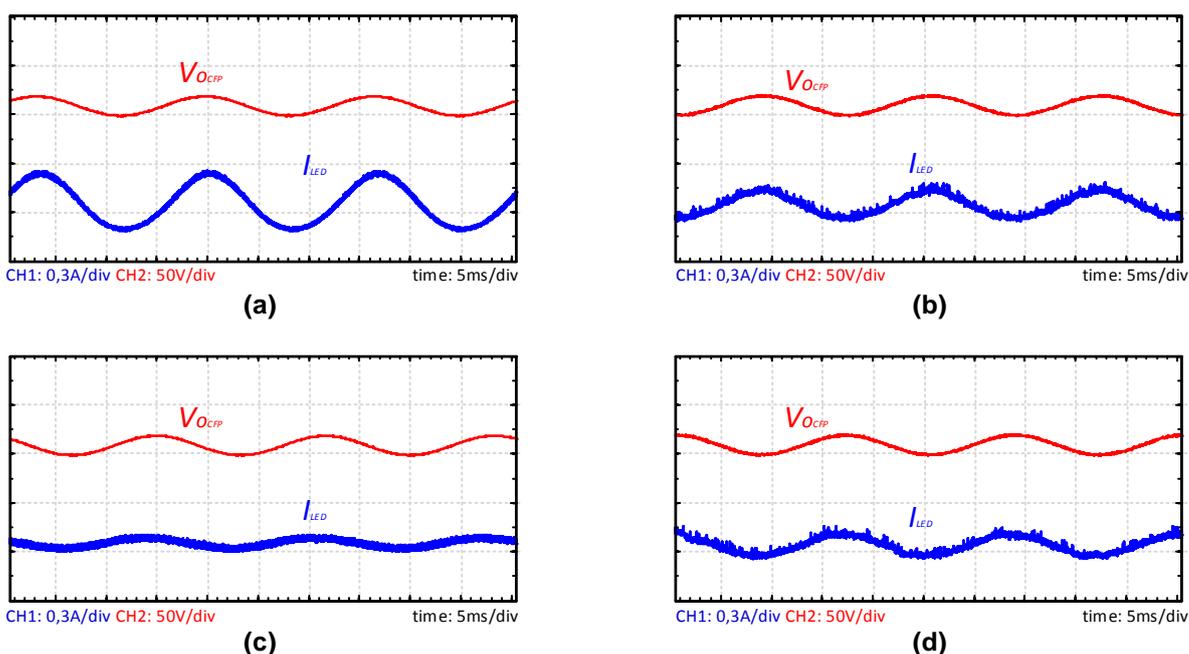


Figura 4.15 – Tensão na saída do CFP e corrente nos LEDs para os seguintes modos: (a) CRC-MCC, (b) CRC-MCD, (c) CCP-MCC e (d) CCP-MCD

Desses resultados, foram extraídos os valores da harmônica de 120 Hz, tanto de  $V_{OCFP}$  quanto de  $I_{LED}$  para o cálculo do fator de ondulação experimental. Além disso, também foram obtidos o fator de ondulação tanto do modelo matemático quanto da simulação, empregando os valores de tensão média e o modelo equivalente do LED obtidos do protótipo. Tais resultados estão compilados na Tabela 4.6, junto com a diferença percentual entre a ondulação de corrente calculada e a experimental.

Tabela 4.6 – Comparativo entre o fator de ondulação calculado, experimental e simulado

Ondulação de 5 V pico-a-pico						
	Calculado	Simulado	Experimental	Dif. $\Delta I_{LED}(\%)$ sim.	Dif. $\Delta I_{LED}(\%)$ exp.	
CRC - MCC	0,0194	0,0192	0,0178	-0,09%	-1,15%	
CRC - MCD	0,0087	0,0085	0,0062	-0,08%	-1,78%	
CCP - MCC	0,0026	0,0029	0,0034	0,02%	0,56%	
CCP - MCD	0,0060	0,0061	0,0061	0,03%	-0,05%	
Ondulação de 10 V pico-a-pico						
	Calculado	Simulado	Experimental	Dif. $\Delta I_{LED}(\%)$ sim.	Dif. $\Delta I_{LED}(\%)$ exp.	
CRC - MCC	0,0186	0,0184	0,0177	-0,27%	-1,31%	
CRC - MCD	0,0087	0,0085	0,0093	-0,19%	0,81%	
CCP - MCC	0,0027	0,0029	0,0033	0,37%	0,89%	
CCP - MCD	0,0060	0,0061	0,0063	0,27%	0,52%	
Ondulação de 15 V pico-a-pico						
	Calculado	Simulado	Experimental	Dif. $\Delta I_{LED}(\%)$ sim.	Dif. $\Delta I_{LED}(\%)$ exp.	
CRC - MCC	0,0185	0,0184	0,0178	-0,08%	-1,43%	
CRC - MCD	0,0086	0,0084	0,0083	-0,31%	-0,63%	
CCP - MCC	0,0027	0,0029	0,0032	0,54%	1,21%	
CCP - MCD	0,0062	0,0061	0,0069	-0,04%	1,63%	
Ondulação de 20 V pico-a-pico						
	Calculado	Simulado	Experimental	Dif. $\Delta I_{LED}(\%)$ sim.	Dif. $\Delta I_{LED}(\%)$ exp.	
CRC - MCC	0,0183	0,0182	0,0174	-0,17%	-2,43%	
CRC - MCD	0,0086	0,0084	0,0085	-0,52%	-0,52%	
CCP - MCC	0,0027	0,0029	0,0032	0,73%	1,51%	
CCP - MCD	0,0060	0,0061	0,0064	0,38%	1,01%	

Como esperado, a diferença entre os valores calculados, simulados e experimentais foi muito pequena, sendo que o modo que mais apresentou diferença na ondulação de corrente foi o CRC-MCC. Esse fato era esperado devido ao grande valor de ondulação deste modo. Como a diferença percentual é feita sobre o valor da corrente média, quanto maior essa ondulação, maior será o impacto que o fator de ondulação terá sobre a ondulação percentual. Também é possível observar que o CCP-MCC, mesmo com o modelo simplificado, não apresentou uma diferença significativa na estimativa do seu valor de ondulação percentual.

## 4.4 Conclusões parciais

Neste capítulo, uma modelagem do fator de ondulação para a Cascata Otimizada foi demonstrada. Assumiu-se a atuação do conversor CFP como um distúrbio tanto na carga do CP quanto em sua entrada. Sendo assim, foram extraídas as funções de transferência que compõem o fator de ondulação. Além disso, também foi deduzido o ganho necessário de um controlador para um determinado fator de ondulação, em malha fechada, na frequência da OBF.

Posteriormente, de forma a verificar quais os fatores que influenciavam no fator de ondulação do segundo estágio, foram feitas diversas análises pela modificação de parâmetros de projeto do conversor, chegando-se às seguintes conclusões:

- O acréscimo no número de LEDs na saída diminui o fator de ondulação pelo aumento da resistência série do arranjo;
- O aumento da corrente média nos LEDs eleva o fator de ondulação;
- A redução do capacitor na saída do CP implica em uma diminuição no fator de ondulação;
- Quanto menor for a ondulação de corrente em alta frequência, do segundo estágio em CRC-MCC, menor será o fator de ondulação;
- Um aumento no fator  $k$  de participação do conversor CP operando em MCC causa um aumento no fator de ondulação. Já para o modo MCD, o mesmo aumento causa uma diminuição no fator de ondulação.

De forma a validar a modelagem proposta, foram demonstrados resultados de simulação e experimentais do segundo estágio. Ambos foram comparados com valores obtidos da análise teórica, sendo a diferença entre os mesmos menor que 3%, o que valida o modelo matemático proposto para a estimação da OBF.

# 5

## CONTROLE DA CORRENTE NOS LEDS

---

*Os parâmetros elétricos do LED, tais como tensão direta e resistência série, podem variar bastante entre componentes do mesmo modelo. Além disso, tais parâmetros também mudam conforme sua temperatura de operação. Logo, como a luminosidade emitida pelo LED é diretamente proporcional à sua corrente média, uma mesma tensão pode levar a diferentes níveis de luminosidade. Portanto, de forma a manter um fluxo luminoso constante, independente dos parâmetros elétricos ou das condições de operação, é primordial o emprego de um laço de controle em malha fechada no segundo estágio.*

*Além de garantir a corrente nos LEDs sob um valor de referência, o controle do conversor CP também permite melhorar a compensação da OBF, caso for projetado com tal intuito. Neste capítulo serão abordados os diferentes tipos de controladores já empregados na cascata otimizada, bem como a aplicação do controle ressonante para mitigação completa da OBF. Além disso, será apresentada uma comparação qualitativa entre tais controladores, indicando suas vantagens, desvantagens e possíveis aplicações.*

*Ainda, de forma a variar a luminosidade emitida pelo conjunto de LEDs, serão abordados dois métodos de modulação da corrente: a modulação por amplitude (Amplitude Modulation — AM) e a modulação por largura de pulso (Pulse Width Modulation — PWM). Será mostrado como poderá ser feita a implementação na cascata otimizada de tais métodos, bem como resultados experimentais em um protótipo completo, composto por um estágio CFP e um estágio CP.*

## 5.1 Controle do estágio CP

A operação em malha fechada, com um controle projetado de maneira adequada, pode garantir as seguintes características a um sistema: rastreamento de referência, imunidade ao ruído de leitura, rejeição a distúrbios de entrada e saída e baixa sensibilidade a variações paramétricas. Na Cascata Otimizada, de forma a garantir um baixo fator de ondulação, é necessário ter um boa rejeição a distúrbios de entrada e saída. Em alguns casos, tal característica pode ser garantida apenas pela seleção de um modo de operação apropriado.

Contudo, quando o modo de operação não é suficiente para garantir um baixo fator de ondulação, é necessário projetar um controlador com um determinado ganho na frequência da OBF, o qual é determinado por (4.4). Garantir tal ganho e manter uma estrutura simples, de forma a manter um baixo custo de implementação, pode ser uma tarefa difícil. Por isso, esta seção tem como objetivo elucidar as vantagens e limitações de cada controlador, bem como apresentar a aplicação de uma nova estrutura na Cascata Otimizada: o controle ressonante.

### 5.1.1 Controladores I, PI e PID

A Figura 5.1 mostra a estrutura de um controlador *feedback* do tipo PID:

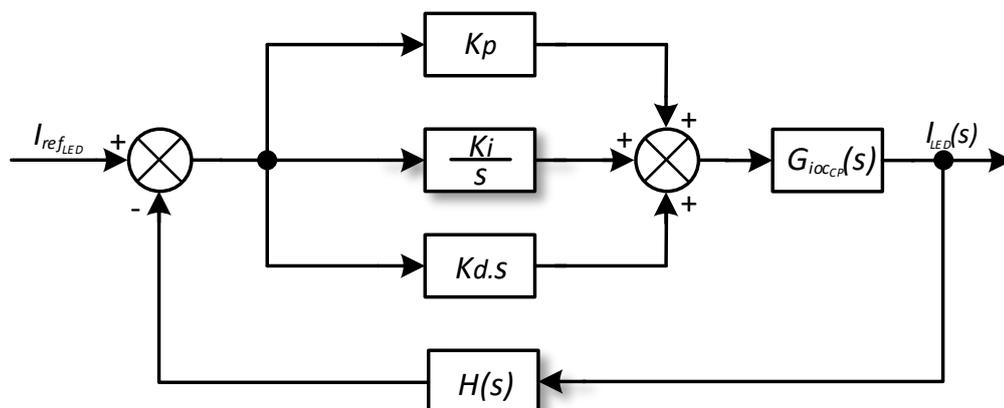


Figura 5.1 – Diagrama de blocos do conversor CP com o controlador PID

O controle integrador (I) pode ser considerado como uma das funções mais simples de controle. Sua estrutura é demonstrada em (5.1):

$$C(s) = \frac{K_i}{s} \quad (5.1)$$

Este controlador é formado somente por um polo na origem e um ganho  $K_i$ . Tal polo garante um ganho de malha aberta infinito na frequência zero, o qual assegura um erro de regime permanente nulo para entradas do tipo degrau. Em outras palavras, ocorre um rastreamento perfeito do sinal de referência estabelecido na malha de controle. Esse controlador é ideal em aplicações onde se deseja apenas garantir uma corrente de saída dentro do valor especificado em projeto.

Devido a sua estrutura simples, muitas vezes o controle integrador não é capaz de suprir a demanda por uma melhor compensação de OBF sem garantir uma boa imunidade à ruídos provenientes da medida. Além disso, também fica difícil melhorar a resposta dinâmica do sistema. Neste caso, é comum o emprego do controlador Proporcional Integral (PI), sendo sua estrutura apresentada em (5.2):

$$C(s) = K_p + \frac{K_i}{s} \quad (5.2)$$

A diferença aqui está no acréscimo de uma parcela proporcional, a qual insere um zero na função de transferência do controlador. Este zero possibilita um ajuste na margem de fase do sistema, melhorando assim a resposta transiente da planta. Esse controle já foi empregado na Cascata Otimizada e demonstrou resultados satisfatórios quanto à compensação de OBF [62].

Contudo, caso o PI não for suficiente para atender aos requisitos da resposta transitória, pode-se adicionar uma parcela derivativa no controlador, formando assim o controle Proporcional Integral Derivativo (PID), mostrado em (5.3):

$$C(s) = K_d \cdot s + K_p + \frac{K_i}{s} \quad (5.3)$$

Este tipo de controlador é adequado quando uma mudança rápida na corrente de saída é necessária.

A família PID de controladores, assim como todos os controladores baseados na estrutura *feedback*, possuem uma boa imunidade ao ruído de medida e desvios paramétricos dos valores

de entrada e dos componentes do conversor.

### 5.1.2 Controlador *Feedforward*

A Figura 5.2 demonstra em diagrama de blocos a estrutura de um controle *feedforward*:

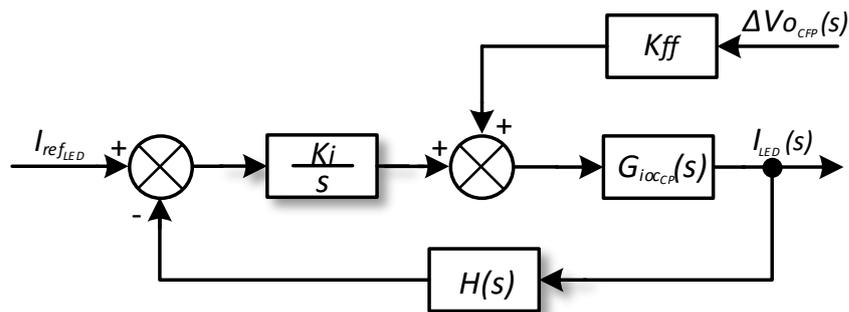


Figura 5.2 – Diagrama de blocos do conversor CP com o controlador *feedforward*

A ideia principal deste controle é compensar a OBF, proveniente da tensão de saída do conversor CFP, antes que a mesma produza uma ondulação na corrente sobre os LEDs. Por isso, a tensão de barramento deve ser lida, subtraída do seu nível CC e multiplicada por um ganho ( $K_{ff}$ ). O sinal resultante é injetado diretamente no modulador PWM, caso for empregado o CRC, ou somado à corrente de pico de referência, no caso do CCP. Como este tipo de controlador não consegue garantir um erro nulo em regime permanente, é necessária a inserção de, no mínimo, um controle *feedback* integrador, com uma frequência de cruzamento uma década abaixo da frequência da OBF. Essa medida serve para evitar uma possível interação entre o controle *feedforward* e o controle integrador. Tal técnica apresentou resultados melhores que o controle PI na compensação da OBF [86].

Contudo, ao contrário de uma malha *feedback*, o *feedforward* não possui imunidade aos ruídos provenientes da comutação do conversor, o que pode se tornar um problema grave, principalmente se for implementado em uma plataforma digital. Além disso, devido ao cálculo do ganho  $K_{ff}$  ser baseado em parâmetros do conversor, uma variação paramétrica dos mesmos pode desviar o funcionamento deste controlador das suas condições de projeto, necessitando assim de um novo ajuste.

### 5.1.3 Controlador Ressonante

Na Figura 5.3 é demonstrada a estrutura do controlador ressonante. Esse tipo de controlador ainda não foi explorado na literatura para a Cascata Otimizada, sendo considerado como uma das principais contribuições deste trabalho.

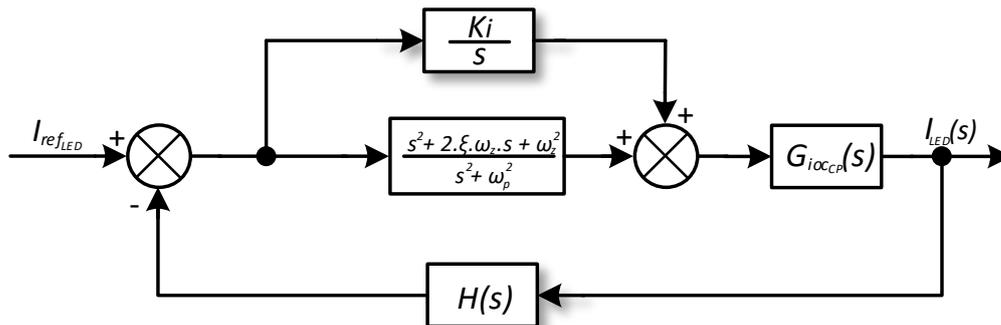


Figura 5.3 – Diagrama de blocos do conversor CP com o controlador ressonante

O controlador ressonante é composto por um par de polos complexos, sintonizados em uma frequência de interesse e por um par de zeros complexos, como é mostrado em (5.4):

$$C(s) = \frac{s^2 + 2 \cdot \xi \cdot \omega_z \cdot s + \omega_z^2}{s^2 + \omega_p^2} \quad (5.4)$$

Os polos complexos são sintonizados na frequência que ocorre a OBF, produzindo dessa forma um alto ganho nesse ponto do espectro. Como o controlador ressonante é um controlador *feedback*, tal ganho tem a capacidade de, praticamente, zerar o fator de ondulação da cascata otimizada sem a necessidade do aumento da banda passante, como é o caso dos controladores PID. Isso acontece porque a OBF ocorre em uma frequência específica não nula. Logo, essa topologia torna-se uma boa escolha quando um fator de ondulação baixo é requisitado. Além disso, por ser uma estrutura *feedback*, é possível obter uma boa imunidade à ruídos de medida e variações paramétricas da planta.

Ainda, conforme mostra a Figura 5.3, de forma a zerar o erro em regime permanente para entradas do tipo degrau, é necessário acrescentar em paralelo com o controlador ressonante um controle I, PI ou PID, dependendo da exigência na resposta em regime transitório.

Em suma, pode-se afirmar que o controlador ressonante é capaz de atingir os valores mais baixos de fator de ondulação, podendo assim ser considerado como uma solução em conversores

com baixo  $FO_{ma}$  ou quando a OBF de corrente nos LED exigida é baixa. Contudo, por ser uma estrutura mais complexa, sua implementação, acaba tendo um custo mais elevado. Seja por um número maior de amplificadores operacionais e componentes de baixa variação paramétrica, como é o caso de um controle analógico, seja pelo emprego de um microcontrolador com uma capacidade de processamento mais elevada, no caso da implementação digital.

Dessa forma, nota-se que é necessário sempre analisar os requisitos da aplicação e suas limitações, de forma a escolher o controlador com o melhor custo benefício.

#### 5.1.4 Comparativo

De maneira a formar um melhor entendimento das vantagens e desvantagens de cada controlador, é apresentada na Tabela 5.1 uma comparação qualitativa entre os controladores citados anteriormente, com foco nas seguintes características:

	Compensação da OBF	Robustez	Custo	Ajuste da Resposta Transiente	Medidas
<b>I, PI, PID</b>	Ruim	Boa	Baixo	Sim	1
<b>Feedforward</b>	Moderada	Ruim	Baixo	Não	2
<b>Ressonante</b>	Boa	Moderada	Médio	Sim	1

Tabela 5.1 – Tabela comparativa dos controladores analisados

- *Compensação da OBF*: Relativa ao desempenho da compensação da OBF, sendo o seu fator limitante a banda passante, ou seja, quanto mais banda for necessária, menor é o seu desempenho neste ponto;
- *Robustez*: A sensibilidade do controlador para mudanças da planta ou de parâmetros do sistema;
- *Custo*: Relativo à complexidade do controlador, a qual pode implicar em maior número de componentes, precisão ou um microcontrolador mais caro;
- *Ajuste da resposta transiente*: Possibilidade de projetar o controlador visando ao ajuste da resposta em regime transitório;
- *Medidas*: Quantos sensores são necessário para implementar o controle em questão.

Os controladores I, PI e PID são muito robustos a variações de parâmetros e podem ser implementados com circuitos simples. Contudo, foi mencionado em trabalhos anteriores [62, 86] a dificuldade que esses controladores possuem para atingir níveis baixos de fator de ondulação. Isso se deve ao fato que, para conseguir aumentar ainda mais o ganho na frequência da OBF, necessário para baixar o fator de ondulação, seria fundamental aumentar a banda passante da malha aberta. Tal situação torna o sistema mais susceptível a ruídos, podendo inclusive levar a planta à instabilidade. Logo, é possível afirmar que este tipo de controlador é útil para valores altos de fator de ondulação ou para operar de maneira complementar com outro controlador.

O controle *feedforward*, assim como os controladores da família PID, é de simples implementação, por não necessitar de um microcontrolador robusto ou de uma circuitaria complexa. Contudo, apesar da compensação da OBF ser boa neste caso, a mesma pode variar significativamente conforme variações paramétricas da planta. Isso ocorre devido ao cálculo do fator  $K_{ff}$  se basear em parâmetros do circuito que podem variar, devido à temperatura de operação ou pela própria tolerância, tais como ganho de sensores ou tensão média do conversor CP [86]. Além disso, devido à banda passante reduzida do controle integrador, fica muito difícil melhorar a resposta transitória do sistema.

Dentre os controladores apresentados, o controle ressonante é o único capaz de unir uma compensação quase total da OBF com uma operação robusta. Ademais, ainda é possível ter um erro nulo em regime permanente e melhorar a resposta transitória com um controlador adicional, geralmente um I ou PI. Contudo, é importante salientar que a implementação digital deste controle geralmente requer um microcontrolador mais robusto, de preferência com operação em ponto flutuante, o qual pode aumentar os custos de implementação de maneira considerável. A implementação analógica, além de exigir uma circuitaria complexa, também pede componentes de precisão, de forma a evitar uma mudança na frequência de ressonância. Por fim, este controlador funciona apenas para uma frequência específica de operação. Logo, se for necessário projetar um *driver* para operar em locais com diferentes frequências da rede, será necessário incluir um controle ressonante para cada frequência de operação, o que diminui a flexibilidade deste tipo de controle.

Finalmente, é possível notar que a escolha do controle do segundo estágio é, basicamente, uma questão de custo e benefício. Se a aplicação não requer um baixo fator de ondulação, então um controlador da família PID pode ser empregado. Em casos que os parâmetros do conversor ou as condições de operação não variam muito, o controle *feedforward* apresenta-se como uma boa solução. Para aplicações mais exigentes quanto à OBF na corrente dos LEDs e que requerem uma robustez na operação, o controle ressonante pode ser aplicado.

### 5.1.5 Projeto dos controladores

Para demonstrar o controle ressonante, o mesmo será empregado para os modos de condução MCC e MCD para o CRC, visto que os mesmos possuem os maiores valores de fator de ondulação, conforme mostraram as análises anteriores. Já para os modos de CCP apenas um integrador será projetado, de forma a manter a simplicidade na implementação deste modo. O controle PI e PID não será explorado pois, nestes exemplos, não existe uma exigência na resposta transitória. O controle *feedforward* também não será considerado por já ter sido explorado em trabalhos anteriores [86], além de não apresentar uma vantagem significativa com relação ao ressonante.

Todos os controladores serão implementados com o microcontrolador TIVA TM4C123G, da empresa Texas Instruments<sup>®</sup>. Portanto, será considerado no projeto o efeito do *Zero Order Holder* (ZOH) do conversor A/D. Para tal, será empregado o método do plano W, o qual consiste em converter a função de transferência da planta para o domínio Z através do método ZOH, inserindo assim a dinâmica do conversor A/D. Logo após deverá ser feita a transformada inversa pelo mesmo método. Ao final do processo, a função de transferência resultante estará contida no plano W, sendo assim possível a aplicação das ferramentas clássicas de controle para o projeto do controlador. Com o controle definido, o mesmo será discretizado através do método que melhor representar a sua resposta em frequência. A Figura 5.4 mostra o digrama de blocos completo empregado no projeto dos controladores:

Onde:

- $C(\cdot)$ : Função de transferência do controlador *feedback*;
- $G_{d/a}(\cdot)$ : Ganho do modulador PWM do microcontrolador;

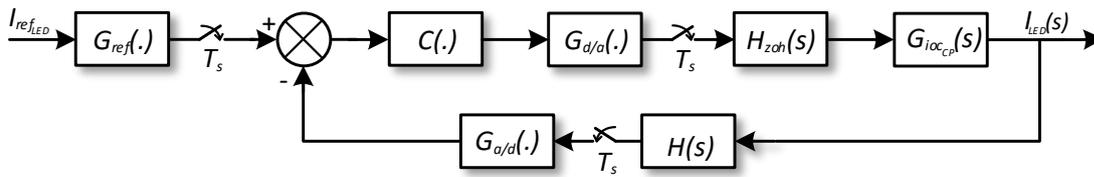


Figura 5.4 – Diagrama de blocos completo do segundo estágio

- $H_{zoh}(s)$ : Função de transferência da reconstrução do sinal digital para analógico no processo *zero-order hold*;
- $G_{ioc_{CP}}(s)$ : Função de transferência da variável de controle (razão cíclica ou pico de corrente) do conversor para a corrente nos LEDs;
- $H(s)$ : Função de transferência do sistema de sensoriamento. Tal sistema envolve a placa de sensoriamento (tensão ou corrente) e o sistema de recepção, alocado na placa mãe;
- $G_{a/d}(\cdot)$ : Ganho da conversão do sinal analógico, proveniente da placa de recepção, para um valor digital;
- $G_{ref}(\cdot)$ : Ganho dado ao sinal de referência interno. Este valor é o resultado da soma do ganho estacionário do sistema de sensoriamento da corrente e do conversor A/D.

O ganho do modulador PWM é dado pelo inverso do valor máximo de comparação estabelecido pelo microcontrolador. No caso do TIVA TM4C123G, para uma frequência de comutação de 46 kHz, tal valor é de 1739, portanto:

$$G_{d/a} = \frac{1}{1739} = 575,04 \cdot 10^{-6} \quad (5.5)$$

Já o ganho da conversão analógico para digital ( $G_{a/d}$ ) é dado por:

$$G_{a/d} = \frac{2^{N_b}}{V_{at} - V_{bv}} \quad (5.6)$$

Onde:

- $N_b$ : Número de bits disponíveis na saída do conversor;
- $V_{at}$ : Maior valor de tensão admitido pelo conversor (V);

- $V_{bl}$ : Menor valor de tensão admitido pelo conversor (V);

No caso do TIVA, seu A/D tem uma precisão de 12 bits, sendo o máximo valor de tensão admitido em sua entrada de 3,3 V e o menor valor de tensão 0 V, logo:

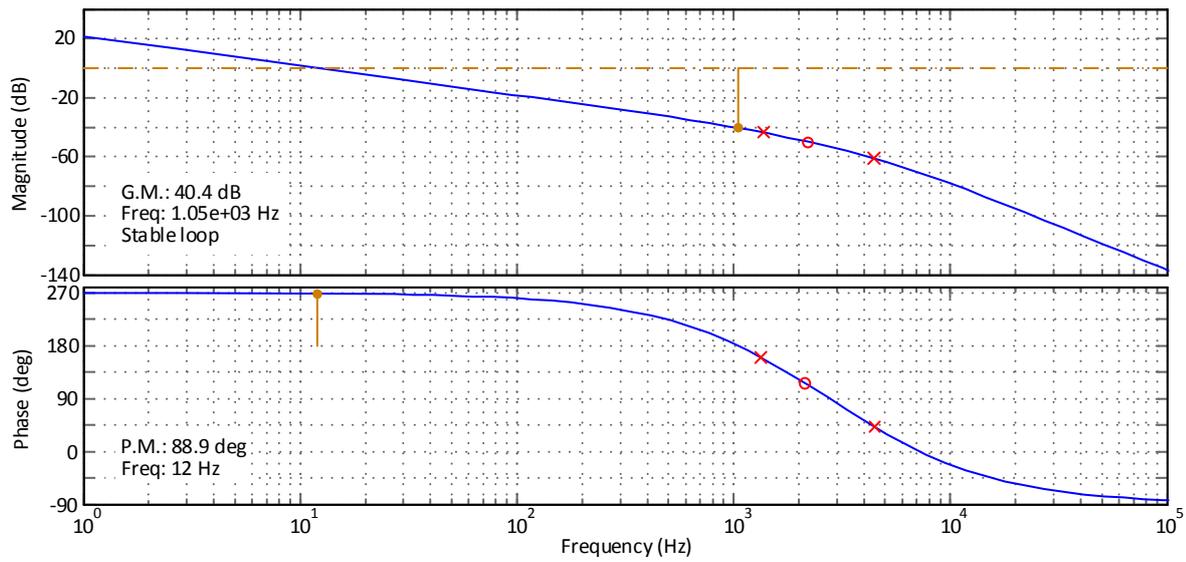
$$G_{a/d} = \frac{2^{12}}{3,3 - 0} = 1241,41 \quad (5.7)$$

A função  $G_{iocCP}(s)$  depende do modo de operação escolhido, sendo as mesmas listadas na Tabela 4.2. A função de transferência  $H(s)$  é mostrada no Apêndice A desta tese em conjunto com a descrição dos circuitos empregados.

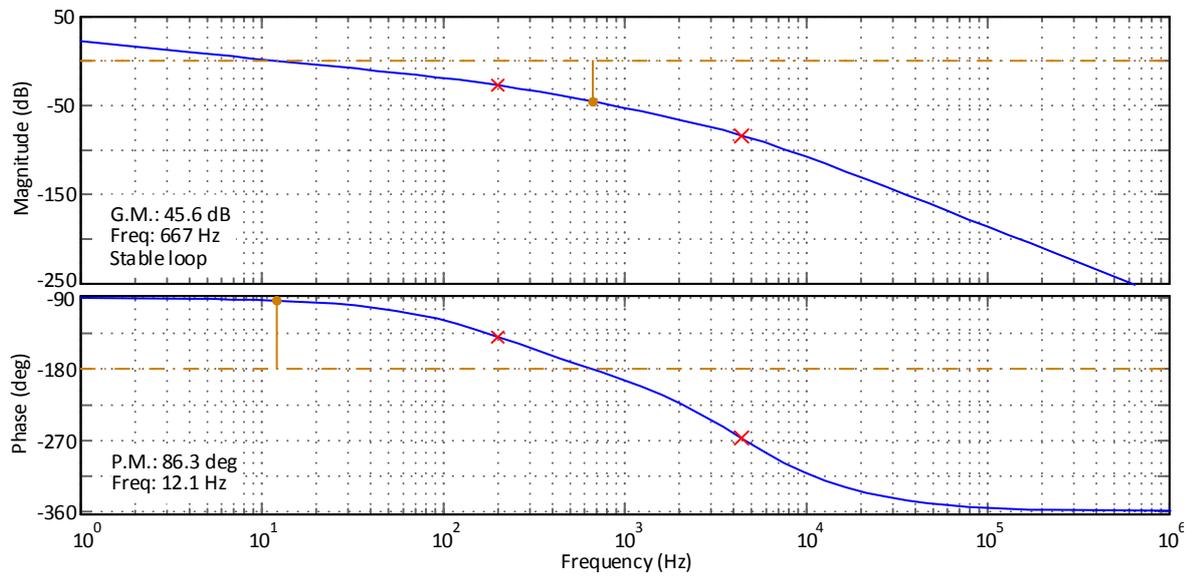
O projeto do integrador foi feito com uma frequência de cruzamento de 12 Hz, uma década abaixo da frequência da OBF neste trabalho, visto que o objetivo deste controle não é a compensação ativa, mas de manter a média da corrente no valor de referência estipulado. As Figuras 5.5 (a) e 5.5 (b) mostram os digramas de Bode da função de transferência em malha aberta com os controladores projetados para cada modo de operação. O integrador empregado no protótipo do Exemplo 1 é mostrado em (5.8), sendo o integrador empregado em paralelo com o controlador ressonante é apresentado em (5.9), ambos já discretizados para uma frequência de amostragem de 9,2 kHz.

$$C(z) = \frac{8,63392629243784 \cdot 10^{-6}}{1 - z^{-1}} \quad (5.8) \quad C(z) = \frac{0,00260390845293592}{1 - z^{-1}} \quad (5.9)$$

O controle ressonante foi proposto neste trabalho como uma solução para os modos de operação com fator de ondulação alto, ou seja, quando a operação neste modo pode levar ao *flicker* perceptível na luminosidade emitida pelos LEDs. Portanto, a Figura 5.6 apresenta o diagrama de Bode desse controlador apenas para o modo CRC em MCD, sendo sua função de transferência apresentada em (5.10). Foi adicionado um polo uma década abaixo da frequência de operação, de forma a diminuir a sensibilidade do controle aos ruídos provenientes da comutação.



(a)



(b)

Figura 5.5 – Função de transferência em malha aberta com o controle integrador para: (a) Exemplo 1 no modo CCP-MCC (b) Exemplo 2 no modo CRC-MCD

$$C(z) = \frac{0,0556715507869287 - 0,103486347503493 \cdot z^{-1} - 0,0483426082977238 \cdot z^{-2}}{1 - 2,03657000142303 \cdot z^{-1} + 1,08627504719058 \cdot z^{-2} - 0,0432827979019659 \cdot z^{-3}} \quad (5.10)$$

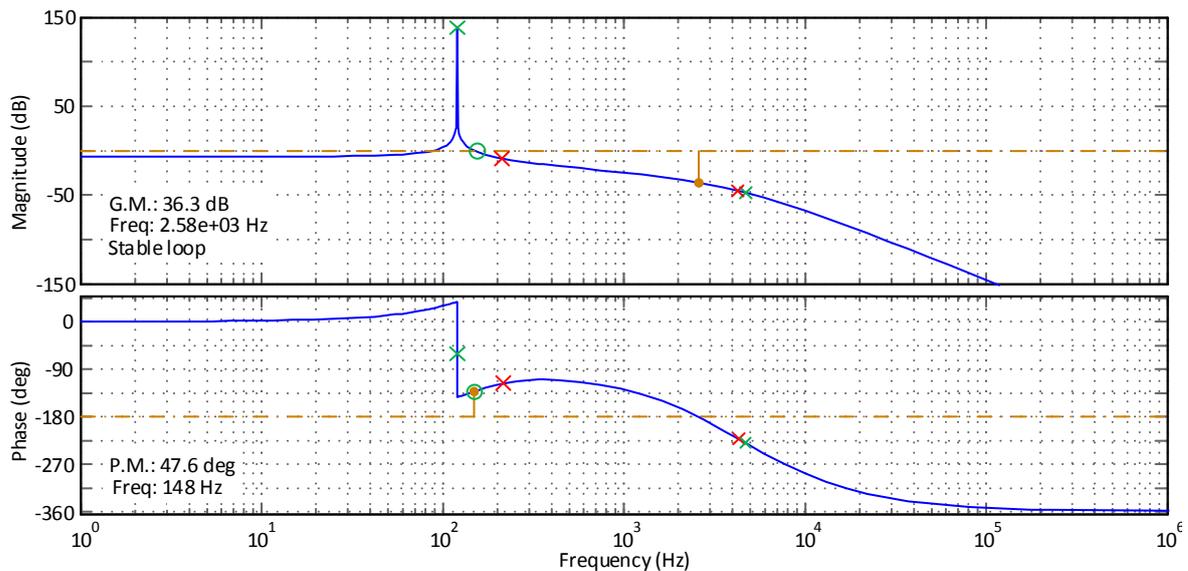


Figura 5.6 – Função de transferência em malha aberta com o controle ressonante para o Exemplo 2 no modo CRC-MCD

## 5.2 Controle da luminosidade

Estima-se que a maior parte da economia de energia possível com o LED está na sua capacidade de *dimming*, ou seja, no controle da luminosidade emitida [11]. Além da redução do consumo, o *dimming* é muito atrativo para o aumento do conforto de um ambiente, não só pela variação da luminosidade, mas também pela mudança da temperatura de cor emitida pela lâmpada, aumento da vida útil pela redução da temperatura de operação e aumento da eficácia luminosa (no caso da modulação por amplitude).

### 5.2.1 Modulação por amplitude - AM

O método AM é empregado através da mudança do nível médio da corrente. Para implementar essa modulação, basta modificar o nível de referência da corrente na malha *feedback* de controle. Por ser um método de implementação direta, a mesma não será abordada, visto que a única modificação necessária é a mudança da referência interna do microcontrolador. Cabe ressaltar que o projeto do estágio CP deve estar coerente com o nível de dimerização estipulado.

Uma vantagem deste tipo de modulação é o aumento da eficácia luminosa, devido à diminuição da temperatura de operação na junção semicondutora do LED e pelo efeito *droop*. Esse efeito estabelece um aumento da relação  $lm/W$  quanto menor for a corrente direta aplicada [19].

Contudo, a redução na corrente direta causa uma mudança no espectro luminoso de LEDs de cor azul, os quais são baseados na liga GaN e extensamente empregados em LEDs de cor branca. Conforme a corrente direta aumenta, o pico de emissão luminosa muda para frequências mais altas, o que causa uma mudança na cromaticidade e, conseqüentemente, na temperatura de cor emitida, no caso de LEDs brancos baseados na conversão por fósforo.

### 5.2.2 Modulação por largura de pulso - PWM

A modulação PWM é feita através da alternância entre um determinado valor de corrente e zero. Para controlar a luminosidade média emitida, é alterada relação entre o tempo que a corrente está no seu valor máximo ( $t_{onDIM}$ ) com o período de comutação ( $T_{DIM}$ ), sendo esse parâmetro conhecido como razão cíclica ( $D_{dim}$ ), o qual é mostrado na Equação 5.11 e na Figura 1.13.

$$D_{DIM} = \frac{t_{onDIM}}{T_{DIM}} \quad (5.11)$$

Ao contrário do que acontece na modulação AM, as propriedades da luz emitida não variam conforme o nível de dimerização. Em LEDs monocromáticos, o pico de emissão no espectro luminoso pode variar conforme o nível de corrente direta. Para LEDs brancos baseados na conversão por fósforo, essa variação causa uma variação na temperatura de cor da luz emitida. Em iluminação pública, tais mudanças não possuem um impacto significativo. Contudo, focando em aplicações domésticas, de exposição ou mixagem de cores, tais efeitos deterioram visivelmente a qualidade de luz emitida pelo produto, o que torna a modulação por amplitude inviável nesses casos.

É comum que a corrente máxima de operação fique próxima do valor máximo estipulado pelo fabricante, de forma a obter um melhor aproveitamento das características do LED. Contudo, como já citado no capítulo da Introdução, o LED tem uma eficácia luminosa reduzida para valores altos de corrente, devido ao efeito *droop*. Logo, é esperado que a modulação PWM apresente um desempenho inferior à modulação por amplitude no que concerne eficácia de conversão (lm/W).

Como a luminosidade do LED muda de forma praticamente instantânea a variações de cor-

rente, é necessário que a frequência de operação do PWM fique acima do nível de percepção do olho humano. Ajustando o PWM para uma frequência apropriada de operação, o olho humano não irá notar uma variação instantânea da luminosidade, mas sim, o efeito de uma diminuição média da luz emitida. Como tal técnica trabalha com o mesmo nível de corrente, a luminosidade emitida será linearmente proporcional à razão cíclica imposta, como mostra o gráfico da Figura 1.13.

Contudo, o gráfico da Figura 1.13 ilustra uma situação ideal da operação PWM. Na prática, podem ocorrer atrasos tanto na borda de subida da corrente, quanto na borda de descida, além de um atraso no início do processo, como expõe a Figura 5.7. Tais atrasos limitam os níveis mínimo e máximo no processo de *dimming* assim como a frequência de operação do mesmo.

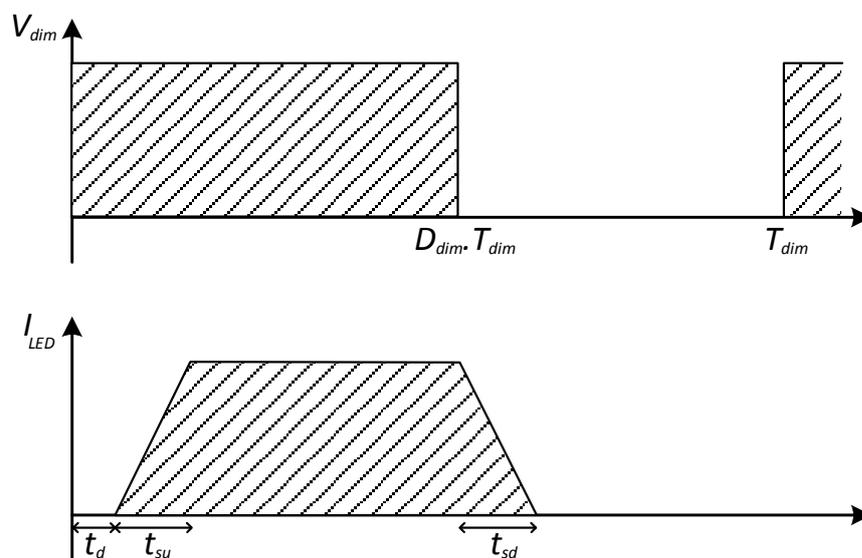


Figura 5.7 – Sinal de acionamento do PWM ( $V_{dim}$ ) e corrente nos LEDs ( $I_{LED}$ ) com os atrasos de operação

Portanto, as razões cíclicas mínima ( $D_{minDIM}$ ) e máxima ( $D_{maxDIM}$ ) possíveis com o PWM são definidas por:

$$D_{minDIM} = \frac{t_d + t_{su}}{T_{DIM}} \qquad D_{maxDIM} = \frac{T_{DIM} - t_{sd}}{T_{DIM}} \qquad (5.12)$$

Onde:

- $t_d$ : Tempo de atraso entre o acionamento do PWM e a resposta do conversor;

- $t_{su}$ : Duração da rampa de subida do conversor;
- $t_{sd}$ : Duração da rampa de descida do conversor;

Baseados nesses valores, pode-se definir um parâmetro conhecido como Razão de Contraste (*Contrast Ratio* — CR), o qual determina a máxima atenuação do fluxo luminoso possível pelo esquema empregado [20]:

$$CR = \frac{D_{min_{DIM}}}{D_{max_{DIM}}} : 1 \quad (5.13)$$

Unindo (5.12) e (5.13), é possível obter o máximo CR com base nos atrasos da modulação PWM:

$$CR = \frac{T_{DIM} - t_{sd}}{t_d + t_{su}} : 1 \quad (5.14)$$

Pelas equações expostas acima nota-se que quanto menor for a frequência de operação do *dimming*, maior será o seu CR.

A implementação do PWM pode ser feita, basicamente, através de três técnicas, como será mostrado nas seções abaixo.

### 5.2.2.1 *Enable/Disable dimming*

A técnica mostrada na Figura 5.8 é conhecida na literatura como *enable/disable*. A ideia consiste basicamente em ligar e desligar o segundo estágio, realizando dessa forma o controle da luminosidade média. Sua implementação é bastante simples, bastando apenas o desligamento do interruptor do conversor CP, em uma frequência fixa, inferior à frequência de comutação.

Apesar da facilidade de implementação, existem diversos problemas associados em sua operação. Um desses problemas é o elevado tempo de acomodação, tanto na partida quanto no desligamento. Tal atraso leva o sistema a um baixo CR, elevando dessa forma o tempo em que a corrente dos LEDs fica na região na qual as características cromáticas não são garantidas. Obviamente, é possível diminuir o tamanho dos componentes reativos pelo aumento da frequência de comutação, contudo tal estratégia exige o uso de laços de controle com uma banda passante

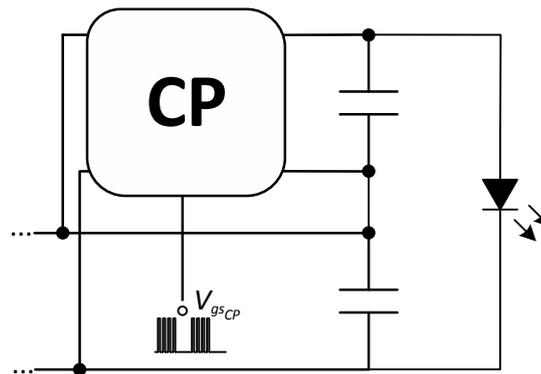


Figura 5.8 – Esquema do PWM *enable/disable*

elevada, o que pode aumentar o custo em sistemas microcontrolados, e eleva as perdas por comutação, diminuindo a eficiência de conversão do *driver*.

Outro problema, particular da cascata otimizada, associado com esta técnica PWM, é o acionamento involuntário dos LEDs pelo primeiro estágio. Pela Figura 5.9 é possível verificar que este comportamento ocorre quando a tensão de saída do conversor CFP é maior que a tensão direta nos LEDs. O indutor do segundo estágio torna-se um curto-circuito, sendo que o diodo do conversor CP completa o caminho da corrente para os LEDs.

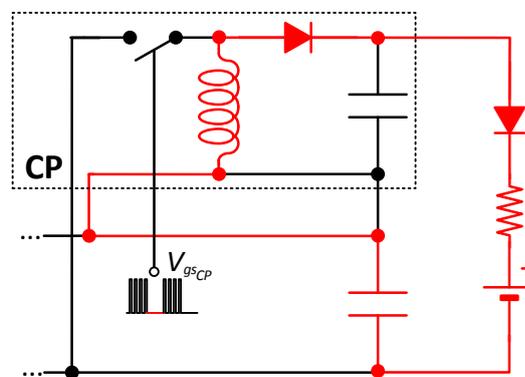


Figura 5.9 – Fluxo da corrente pela tensão na saída do estágio CP

Existem duas maneiras para solucionar este problema. A primeira é aumentar a participação do segundo estágio no processamento de potência, de forma a manter a tensão do primeiro estágio sempre abaixo do valor da tensão direta dos LEDs. A segunda forma é empregar no lugar do diodo um MOSFET, operando de forma síncrona com o interruptor principal. Contudo, o aumento do fator  $k$  diminui a eficiência do conversor e a inserção de um novo interruptor, com referencial diferente dos demais, aumenta o custo de implementação do sistema. Logo, ambas as soluções diminuem consideravelmente o mérito desta técnica.

### 5.2.2.2 PWM Shunt

O acionamento dos LEDs é feito através do controle de sua corrente, a qual é diretamente proporcional à luminosidade emitida. Por isso, a saída dos *drivers* para LED atuam como uma fonte de corrente. Logo, uma das ideias empregadas para aplicar a modulação PWM é desviar a corrente do grupo de LEDs através do acionamento de um interruptor, como mostra a Figura 5.10.

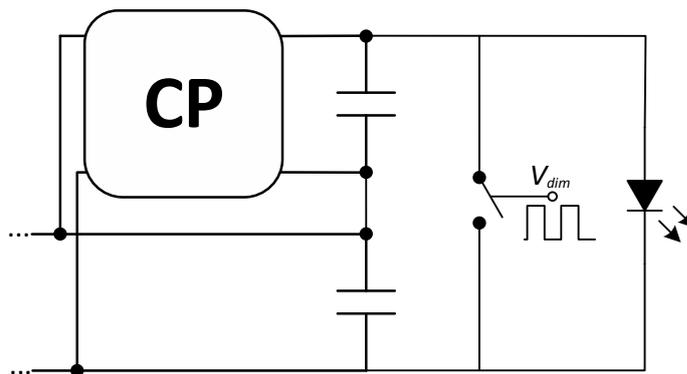


Figura 5.10 – Esquema do PWM *shunt*

Para topologias do tipo *buck*, com apenas um indutor em sua saída, esta técnica apresenta bons resultados, com um alto CR, visto que os atrasos de subida e descidas são determinados apenas pelo tempo de comutação do interruptor PWM. Contudo, para conversores do tipo *boost* e *buck-boost*, a comutação de um transistor em paralelo com a sua saída irá levar a uma situação de curto-circuito, pois, em ambos os casos, é obrigatória a presença de um capacitor na saída. Além do pico de corrente sobre o interruptor de *dimming*, o qual pode levar o mesmo à falha, podem aparecer problemas de estabilidade devido ao zero no semiplano direito das funções de transferência desses conversores [20]. Portanto, a implementação desta técnica, tendo em vista que está sendo empregado o conversor *buck-boost* no segundo estágio, é considerada inviável.

### 5.2.2.3 PWM série

Uma variação possível da técnica PWM *shunt* é a mudança da posição do interruptor de *dimming*; de uma conexão em paralelo com a carga de LEDs para uma conexão em série, como mostra a Figura 5.11. A vantagem proeminente desta técnica, com relação a anterior, é a possibilidade de uso em conversores com saída capacitiva, como o *boost* e o *buck-boost*. Como

a interrupção ou continuidade da corrente independem da dinâmica do conversor, mas sim do interruptor e do *driver* associado, é possível obter um alto CR, o que torna seu funcionamento exequível em uma ampla faixa de frequências, evitando dessa forma problemas associados ao *flicker* pelo sistema de *dimming*. A operação desta técnica pode ser feita, basicamente, de duas formas: em baixa frequência (inferior à frequência de comutação do estágio de saída) ou alta frequência (acima da frequência de comutação do estágio de saída).

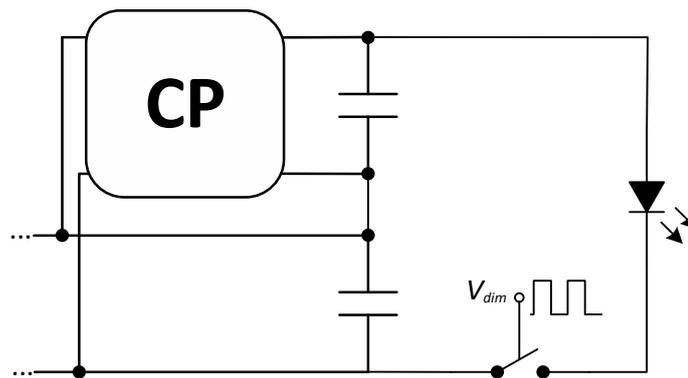


Figura 5.11 – Esquema do PWM série

### Operação em baixa frequência

A principal vantagem da operação em baixa frequência do *dimming* PWM é a redução das perdas por comutação no interruptor responsável pela operação dessa técnica. Contudo, principalmente na cascata otimizada, existe um conjunto de desvantagens que torna esse tipo de operação inviável.

Quando o interruptor série do sistema de *dimming* abre, o conversor CP continua operando. Como o segundo estágio é formado por um *buck-boost*, a tensão de saída sobe até o momento que o interruptor do *dimming* volte a fechar, causando dessa forma um pico de corrente nos LEDs, como mostra a Figura 5.12(a). Quanto menor for a frequência de operação do PWM, maior será o valor de corrente de pico na entrada.

De forma a evitar esse esforço de tensão e corrente nos LEDs, o interruptor do conversor CP pode ser desativado durante os períodos em que não há condução na saída. Contudo, novamente pode aparecer o problema da condução direta de corrente da saída do conversor CFP pelo indutor e diodo do conversor CP, caso a tensão de barramento for maior que a tensão direta nos

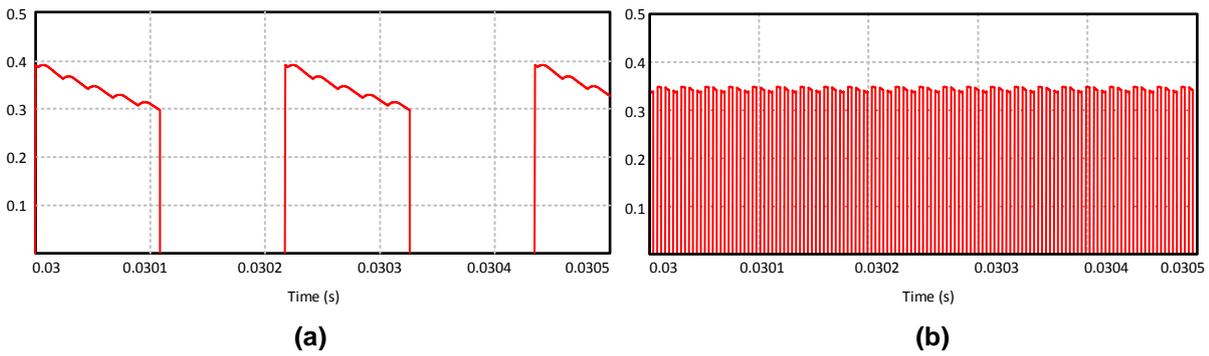


Figura 5.12 – (a) PWM série em 4600 Hz (b) PWM em 138000 Hz

LEDs. Da mesma forma que no caso mencionado no PWM *enable*, para evitar esse problema seria necessário projetar um conversor com um valor de  $k$  suficiente para que a tensão média de saída do primeiro estágio fosse menor que a tensão direta nos LEDs. No entanto, ao aumentar o valor do fator  $k$ , perde-se uma das principais vantagens do método PWM, que é a redução do processamento pelo segundo estágio.

Ainda, a desconexão do conversor com a carga pode tornar o sistema instável [20]. Para evitar esse problema, além da inibição do conversor CP, seria necessário desconectar o laço de controle deste estágio durante o tempo sem corrente nos LEDs.

### Operação em alta frequência

Na operação em alta frequência, o interruptor responsável pela operação do *dimming* comuta com uma frequência superior à frequência de operação do segundo estágio. Dessa forma, além de eliminar os problemas provenientes da operação em baixa frequência, é possível operar a malha de controle baseado-se na corrente média da modulação PWM ( $I_{avgLED}$ ), a qual é descrita por (5.15):

$$I_{avgLED} = f_{swDIM} \int_0^{D_{DIM} \cdot T_{swDIM}} I_{pkLED} \cdot dt = D_{DIM} \cdot I_{pkLED} \quad (5.15)$$

Onde:

- $f_{swDIM}$ : Frequência de operação do *dimming* PWM;
- $I_{pkLED}$ : Máximo valor da corrente direta nos LEDs.

O efeito média na corrente de saída acontece devido ao filtro Sallen-Key da placa de recepção. A Figura 5.13 apresenta o digrama de Bode desse filtro. Como pode ser visto, frequências acima de 4,6 kHz são atenuadas em 40 dB por década. Logo, somente a média e as harmônicas abaixo dessa frequência de cruzamento terão impacto no controle do sistema.

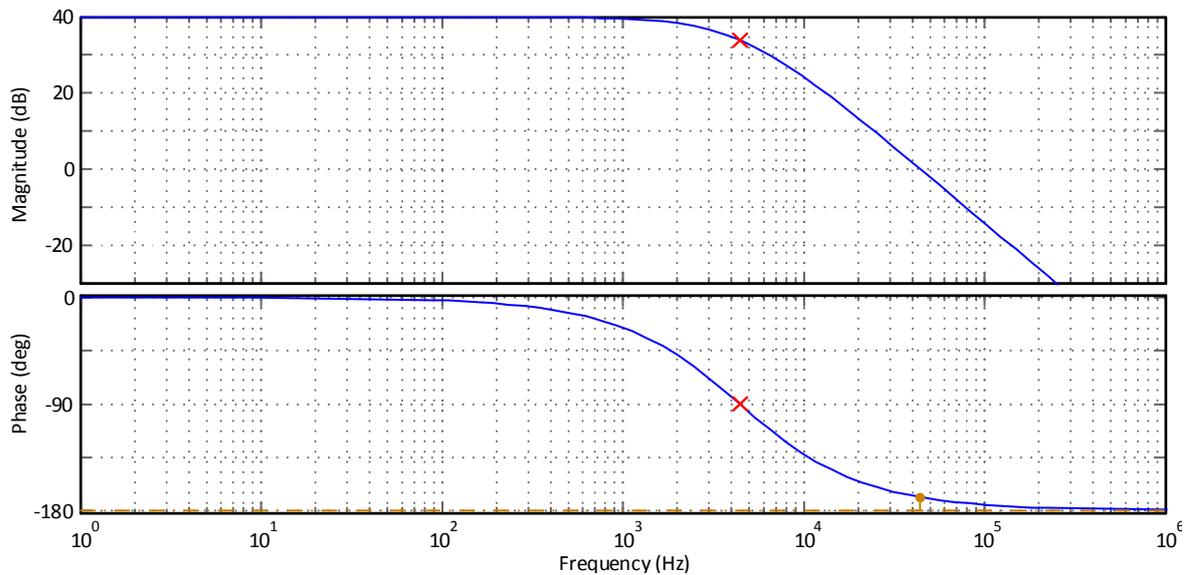


Figura 5.13 – Diagrama de bode da placa de recepção

Contudo, tal efeito causa um resultado indesejado na malha de controle. Conforme a razão cíclica do *dimming* diminui, o controlador do segundo estágio aumenta a ação de controle, de forma a manter a corrente média de saída no valor de referência estipulado. Isso faz com que a corrente de pico de saída aumente de forma proporcional, invalidando dessa forma o controle PWM. Logo, para cada mudança no nível de luminosidade, será necessário atualizar a corrente de referência da malha de controle, conforme é mostrado em (5.16):

$$I_{refLED} = D_{DIM} \cdot H(s) \cdot G_{a/d} \cdot I_{pkLED} \quad (5.16)$$

A implementação da atualização da corrente de referência é feita de maneira direta na implementação digital, bastando apenas o acréscimo de (5.16) no laço de controle principal.

Portanto, neste trabalho, será empregada a técnica do interruptor série operando em alta frequência para a implementação do *dimming* PWM, tendo em vista as suas vantagens perante as outras técnicas mencionadas. A frequência de operação será três vezes a frequência de comutação do conversor CP, de forma a evitar problemas com ruído na malha de controle.

## 5.3 Conclusões parciais

Neste capítulo, foi elaborado um comparativo entre os controladores já implementados na Cascata Otimizada e o controle ressonante, proposto nesta Tese para compensar de maneira ativa a OBF. Desse comparativo chegou-se às seguintes conclusões:

- A família de controladores PID é adequada para trabalhar em conjunto com outros controladores, ou quando o modo de operação não exige uma compensação ativa da malha de *feedback*. Isso porque, dentre os controladores abordados, são os únicos capazes de anular o erro em regime permanente e modelar a resposta transitória do sistema;
- O controlador *feedforward* consegue uma compensação moderada da OBF. Contudo, sua operação é susceptível à ruídos de medida e extremamente dependente de parâmetros do conversor, os quais podem variar com a temperatura e tempo de operação.
- O controlador ressonante é capaz de mitigar a OBF na frequência de interesse, sendo que sua implementação não exige a adição de um novo sensor e sua operação é robusta. Contudo, dependendo da aplicação, o custo de implementação desta estratégia pode ser significativo;
- A escolha da estrutura do controlador deve ser feita com base na aplicação que será dada ao circuito, no modo de operação do segundo estágio e nos requisitos de OBF impostos pelo projeto. Não há uma solução ideal para todos os problemas.

Para implementar a modulação da corrente de saída em diferentes níveis, dois métodos foram adotados: a AM e a PWM. A primeira tem como principal vantagem a sua simplicidade de implementação, bastando apenas a mudança de referência interna do microcontrolador. No caso da modulação PWM, sua principal vantagem está no melhor aproveitamento do processamento de energia do segundo estágio, visto que necessita de um fator  $k$  de reprocessamento menor que a modulação por amplitude. Contudo, como abordado no decorrer deste capítulo, a sua implementação não é direta, sendo que o único método adequado para a cascata otimizada foi o PWM série, em que um interruptor, operando em uma frequência superior à frequência de comutação do estágio CP, é posicionado em série com a carga de LEDs.

## RESULTADOS EXPERIMENTAIS

---

*De forma a demonstrar a funcionalidade da Cascata Otimizada para aplicações conectadas à rede elétrica de distribuição, serão mostrados nesta seção dois protótipos, bem como seus resultados experimentais.*

*Primeiramente será explicada a configuração de cada um dos protótipos implementados. Logo após, seus resultados experimentais serão demonstrados e analisados para diferentes níveis de potência. Ao final, alguns dos resultados experimentais serão discutidos, sendo propostas diferentes soluções para a melhora na compensação da OBF.*

## 6.1 Escolha dos protótipos

No Capítulo 3 foram demonstrados dois exemplos de projeto, ambos com a mesma carga na saída, composta por um conjunto de 60 LEDs Philips LXX2-PWC4-0200 operando a 0,350 A, totalizando uma potência máxima de saída de aproximadamente 70 W. Ambos devem ter um rendimento próximo de 90%, devem atender a norma IEC61000-3-2 (harmônicas na corrente de entrada), o padrão IEEE Std 1789-2015 (práticas recomendadas para modulação da corrente nos LEDs) [24] e possibilitar uma modulação de 100% a 35% segundo recomendação da agência *Energy Star*<sup>®</sup> [91].

O foco no desenvolvimento do Exemplo 1 foi possibilitar o projeto de um conversor simples. Por isso, foi estipulado um valor de capacitância na saída do conversor CFP de  $50\mu F$ , o qual é considerado um valor comum entre as topologias que focam na redução de capacitância [30, 46, 52, 54, 60]. Tal valor permite uma flexibilidade maior no projeto do segundo estágio. Como a modulação de corrente também era um requisito a ser atendido, por questão de simplicidade, foi escolhida a modulação por amplitude. Logo, o fator  $k$  de participação no reprocessamento da potência foi de 19%, o qual ficou abaixo do valor máximo estipulado para atender o requisito de eficiência na conversão. Contudo, ainda resta decidir o modo de operação e o controlador do segundo estágio. Para tal, focando na simplicidade de implementação, foi escolhido o modo de operação CCP-MCC, o qual necessita apenas de um controle integrador. A Figura 6.1 mostra o esquemático completo sendo apresentado na Figura 6.2 a foto do protótipo implementado.

Por sua vez, o Exemplo 2 teve como foco empregar uma capacitância de barramento baixa, sendo a mesma estipulada em  $20\mu F$ . Para conseguir modular a corrente de saída, foi necessário empregar o método PWM. Isso se deve pelo menor fator  $k$  requisitado por este tipo de modulação, neste caso, de 20%. Na escolha do modo de operação e do controlador, de forma a atender o requisito de índice de modulação estabelecido pelo padrão IEEE Std 1789-2015, será necessário empregar um controlador ressonante, visto que nem o CRC nem o CCP sozinhos conseguiriam atender ao valor estipulado de 10%. Nesse caso, o modo de operação empregado será o CRC-MCD. Foi escolhido o modo descontínuo pelo menor espaço ocupado pelo núcleo magnético, visto que não há uma diferença significativa no valor do capacitor de saída. Não se

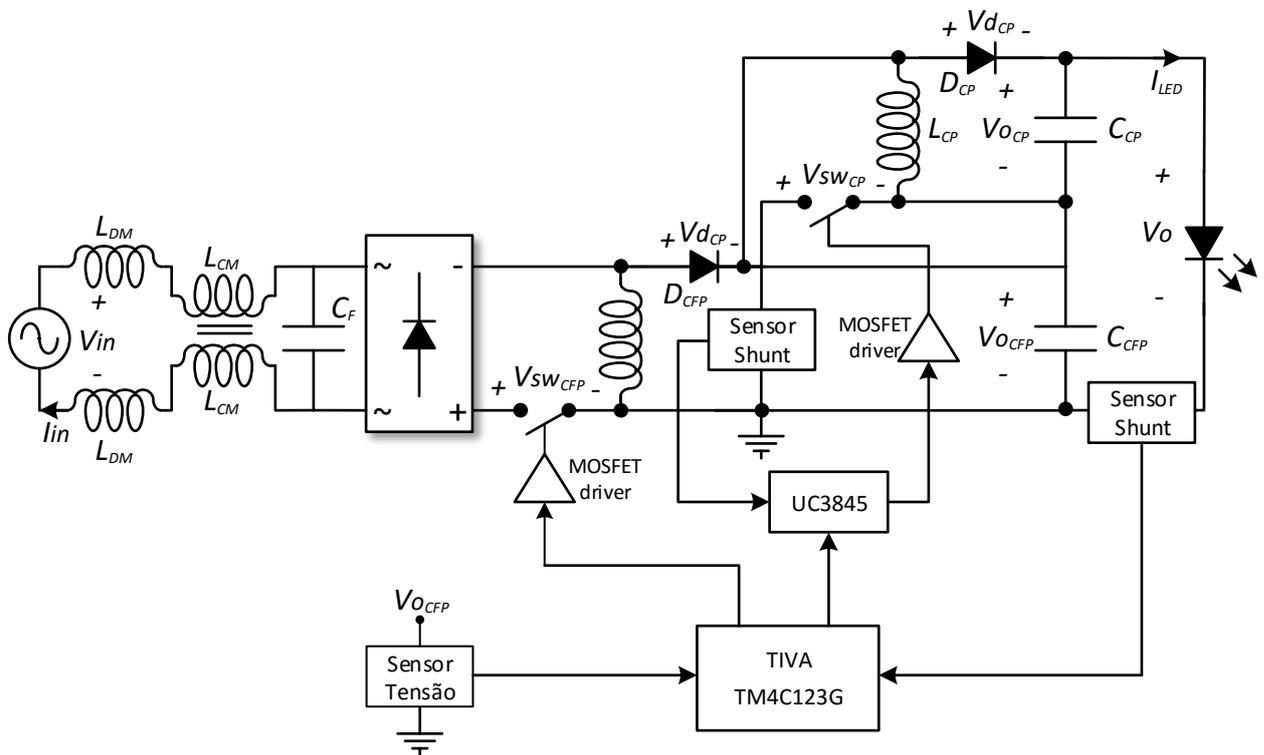


Figura 6.1 – Esquemático completo do protótipo referente ao projeto do Exemplo 1

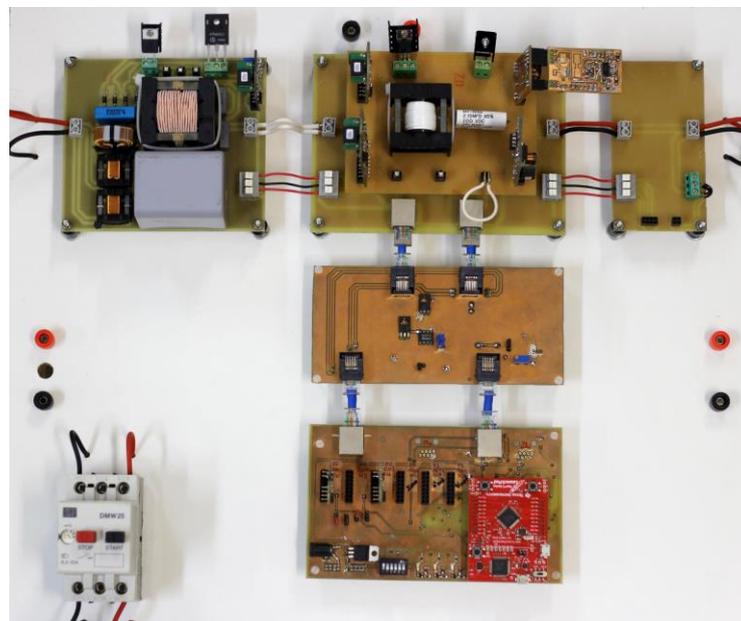


Figura 6.2 – Foto do protótipo referente ao projeto do Exemplo 1

optou pelo CCP pois, com o controlador ressonante, o CRC já contempla o índice de modulação estabelecido. A Figura 6.3 mostra o esquemático completo sendo apresentado na Figura 6.4 a foto do protótipo implementado:

Vale ressaltar que, como este é um protótipo com fins de validação e teste das configurações

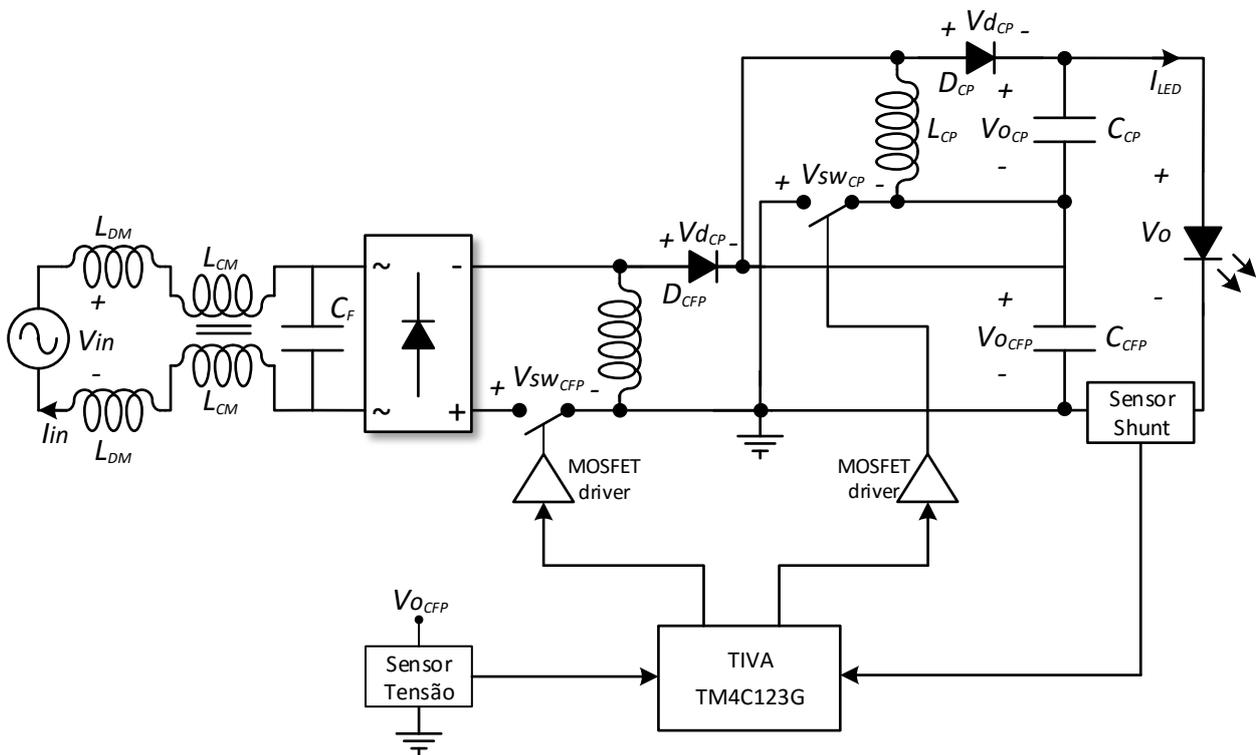


Figura 6.3 – Esquemático completo do protótipo referente ao projeto do Exemplo 2

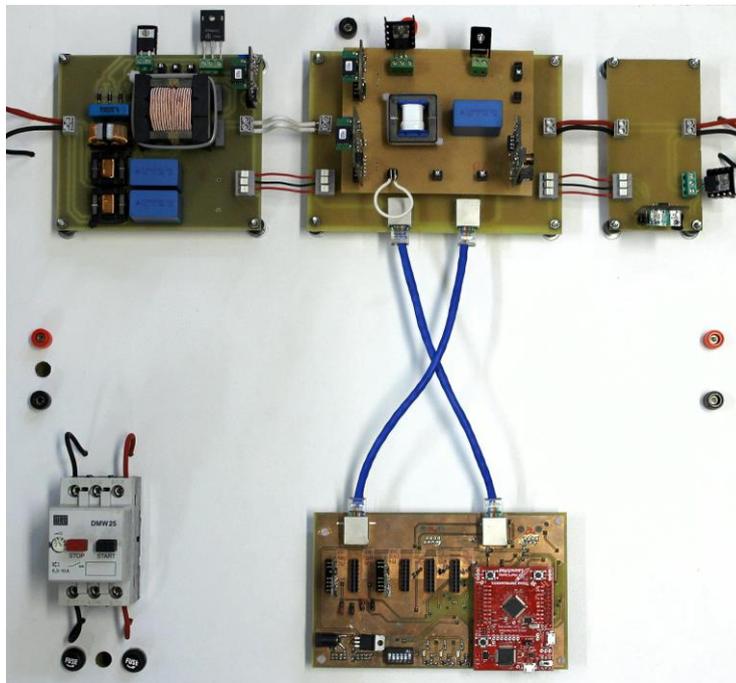


Figura 6.4 – Foto do protótipo referente ao projeto do Exemplo 2

propostas, o *layout* da placa não foi otimizado, sendo a organização dos componentes feita de forma espaçada, facilitando dessa forma a extração de medidas de tensão e corrente em diversos pontos do circuito. Além disso, devido ao grande número de configurações testadas, principal-

mente no Capítulo 4, os circuitos responsáveis pela leitura de corrente, tensão e pelo comando dos interruptores foram implementados em placas separadas, as quais são conectadas posteriormente no conversor. Isso diminui de forma considerável o tempo dispendido na prototipagem e na resolução de erros provenientes da implementação prática. Obviamente, em uma implementação com objetivos industriais, será possível reduzir significativamente o espaço ocupado por esse componentes, além de uma escolha e projeto mais preciso da circuitaria de controle.

## 6.2 Resultados experimentais

Os protótipos foram testados com uma tensão eficaz nominal de entrada de 220 V, com uma frequência de 60 Hz. Essa tensão foi gerada através de uma fonte eletrônica controlada Agilent 6812B. A carga na saída é composta por um conjunto de 60 LEDs Philips LXX2-PWC4-0200, em série, operando a 0,350 A, sendo os mesmos mostrados na Figura 6.5. Os parâmetros elétricos do conjunto foram obtidos de forma experimental, sendo  $R_{SLED} = 61 \text{ Ohms}$  e  $V_{SLED} = 178 \text{ V}$ . Com a corrente no seu valor nominal, a tensão de saída é, aproximadamente,  $V_o = 199,35 \text{ V}$ .

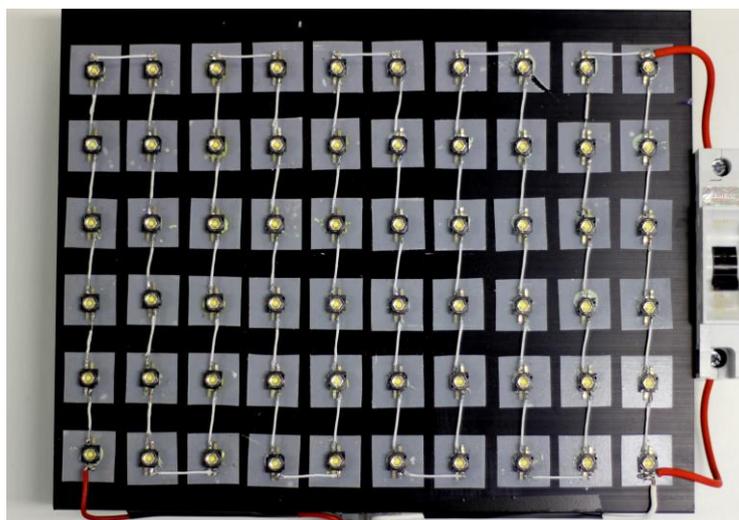


Figura 6.5 – Foto do carga de LEDs empregada em ambos os protótipos

Em ambos os conversores, a tensão no barramento é de 157 V, visto que o fator de reprocessamento dos mesmos é próximo. Logo, a tensão média de saída do estágio CP é de, aproximadamente, 40 V, podendo essa sofrer variações conforme mudança nos parâmetros elétricos do LED, decorrentes do aumento da temperatura de operação. As formas de onda do conversor

foram obtidas do osciloscópio através de uma rotina no programa MatLab<sup>®</sup>, a qual ajustava o osciloscópio para cada tipo de medição e requisitava os dados numéricos das formas de onda, bem como um imagem da tela no momento da extração. Esses dados são convertidos para um arquivo do tipo .csv para serem processados posteriormente. As formas de onda apresentadas são resultados do processamento desses dados, as quais foram tratadas cuidadosamente de forma a não ocorrerem distorções.

### 6.2.1 Operação com carga nominal

As Figuras 6.6 e 6.7 apresentam a forma de onda da tensão de entrada e corrente de entrada para o protótipo do Exemplo 1 e Exemplo 2, respectivamente. É possível observar que a corrente de entrada possui uma forma de onda senoidal em ambos os casos, o que garante uma TDH baixa: 1,27% para o Exemplo 1 e 1,45% para o Exemplo 2. Obviamente, existe um pequeno conteúdo harmônico na frequência de comutação, o qual não foi removido completamente pelo filtro EMI de entrada. Contudo, como pode ser visto no espectro harmônico presente nas Figuras 6.6 e 6.7, o conteúdo harmônico da corrente de entrada dos protótipos atende, à norma IEC61000-3-2 Classe C. Vale ressaltar que os limites estabelecidos pela norma são para as harmônicas ímpares (com exceção da 2<sup>a</sup> harmônica) e se estendem até a 39<sup>a</sup> harmônica.

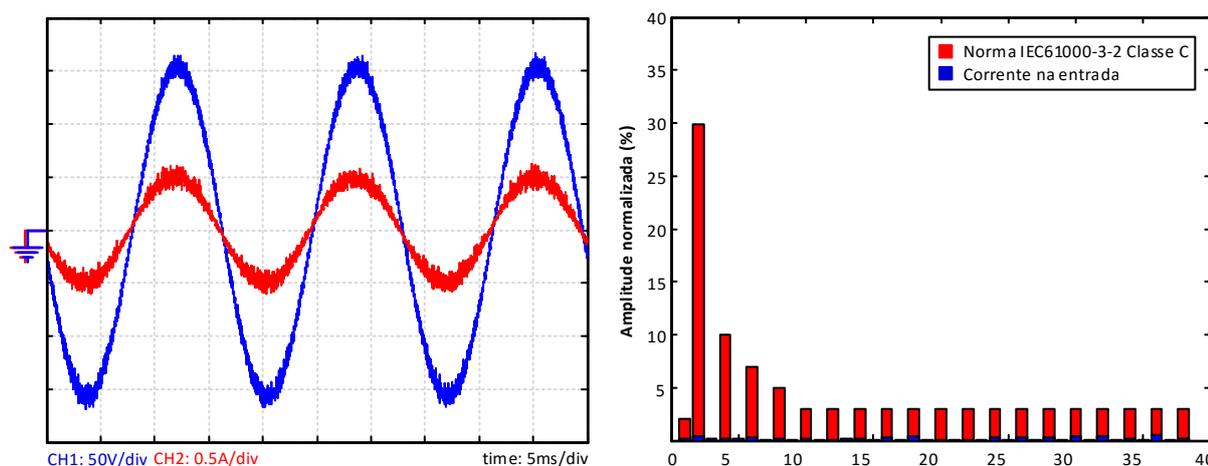


Figura 6.6 – Formas de onda da tensão e corrente de entrada no Exemplo 1 em conjunto com a análise harmônica da corrente de entrada

Assim como o conteúdo harmônico, o fator de potência na entrada condiz com a forma de onda das figuras acima, sendo o mesmo 0,99 para ambos os protótipos. Tais valores estão acima

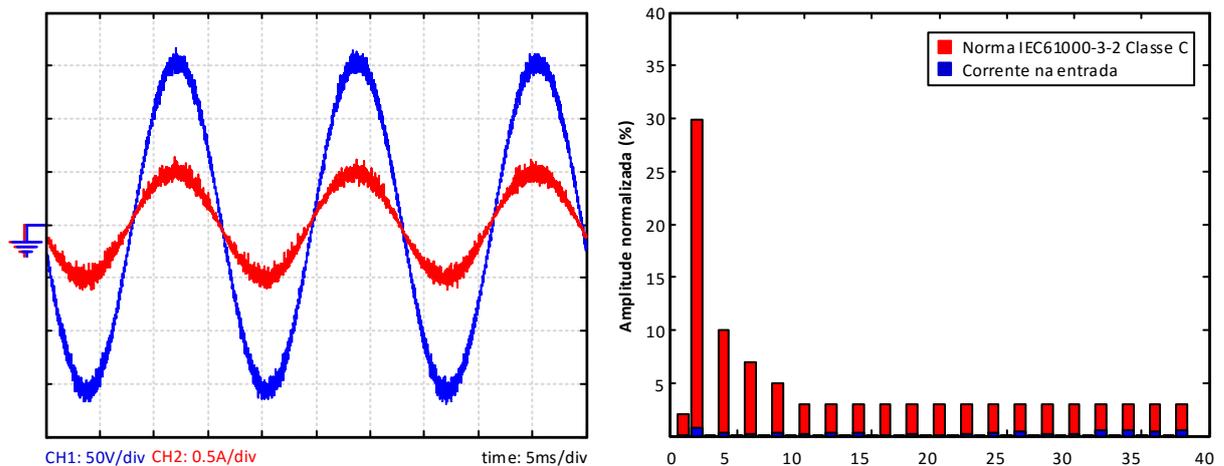


Figura 6.7 – Formas de onda da tensão e corrente de entrada no Exemplo 2 em conjunto com a análise harmônica da corrente de entrada

do que estabelece a norma brasileira NBR 16026 ( $FP > 0,92$  para a potência em questão) e dos critérios estabelecidos pelo programa *Energy Star*<sup>®</sup> para luminárias de iluminação de estado sólido [91] ( $FP > 0,9$  e  $TDH < 32\%$ ).

Nas Figuras 6.8 e 6.9 são mostradas as vistas em alta e baixa frequência da tensão e da corrente no interruptor ( $V_{swCFP}$  e  $I_{swCFP}$ ), bem como da tensão e a corrente do diodo ( $V_{dCFP}$  e  $I_{dCFP}$ ) no primeiro estágio. Comparando os resultados de ambos protótipos, fica evidente que quanto menor a redução da capacitância empregada (caso do Exemplo 2), maior será o estresse de comutação nos semicondutores, o que poderá levar a uma redução na eficiência de conversão, fato que será comprovado na seção seguinte.

As mesmas observações podem ser feitas das formas de onda da tensão e corrente no interruptor ( $V_{swCP}$  e  $I_{swCP}$ ), bem como da tensão e da corrente do diodo ( $V_{dCP}$  e  $I_{dCP}$ ) do segundo estágio, as quais são demonstradas nas Figuras 6.10 e 6.11.

A Figura 6.12 demonstra o princípio básico da operação em Cascata Otimizada: a soma da tensão de saída do estágio CFP ( $V_{oCFP}$ ) com a tensão de saída do estágio CP ( $V_{oCP}$ ) totalizam a tensão de saída sobre os LEDs ( $V_o$ ). É possível observar que em ambos os exemplos, o segundo estágio atua em fase oposta à tensão do primeiro estágio, de forma a anular o efeito da OBF na corrente de saída. A tensão média de saída do CFP, em ambos os exemplos, foi mantida constante em 157 V através da ação do controle integrador. Nota-se também que a tensão de saída do segundo estágio está mais próxima de zero no conversor do Exemplo 2. Isso ocorre

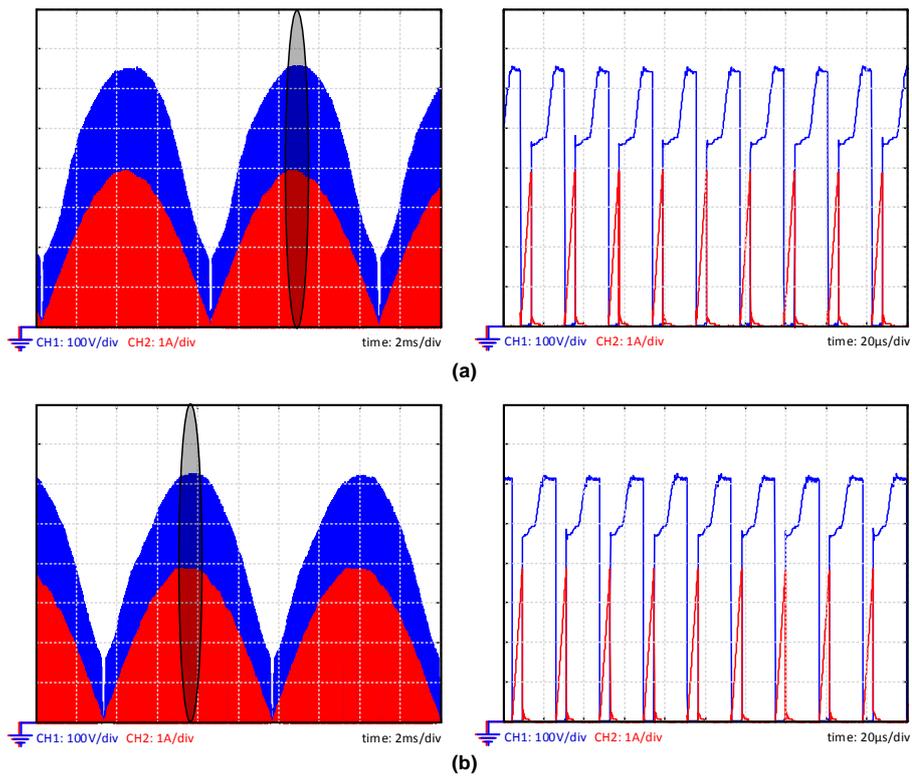


Figura 6.8 – Formas de onda da tensão e corrente no interruptor referentes ao primeiro estágio do protótipo do: (a) Exemplo 1 (b) Exemplo 2

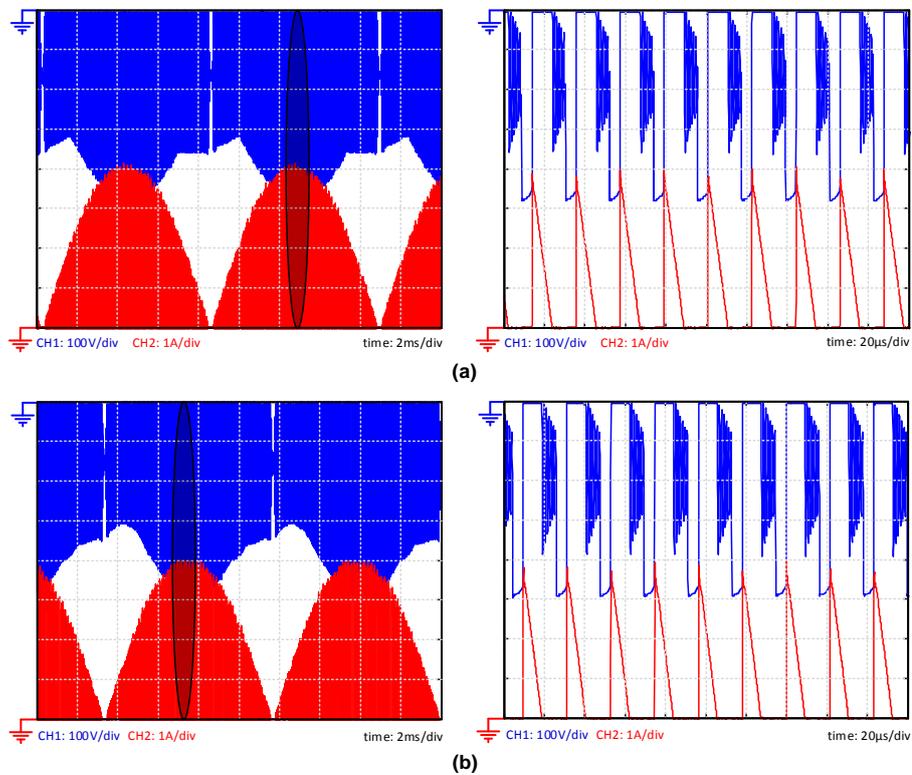


Figura 6.9 – Formas de onda da tensão e corrente no diodo referentes ao primeiro estágio do protótipo do: (a) Exemplo 1 (b) Exemplo 2

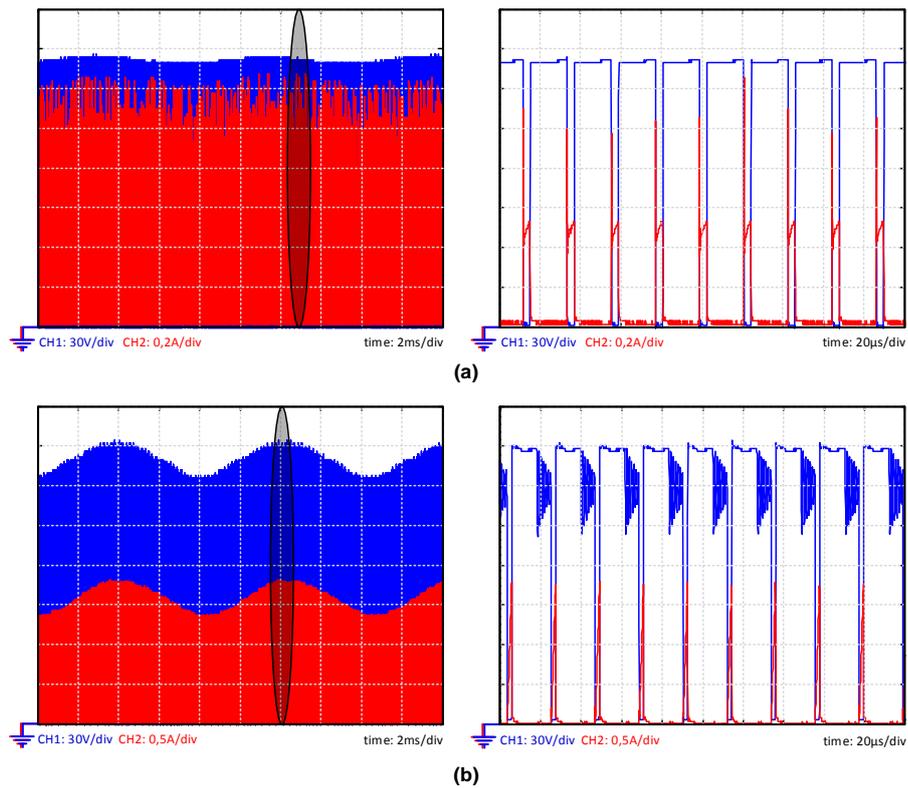


Figura 6.10 – Formas de onda da tensão e corrente no interruptor referentes ao segundo estágio do protótipo do: (a) Exemplo 1 (b) Exemplo 2

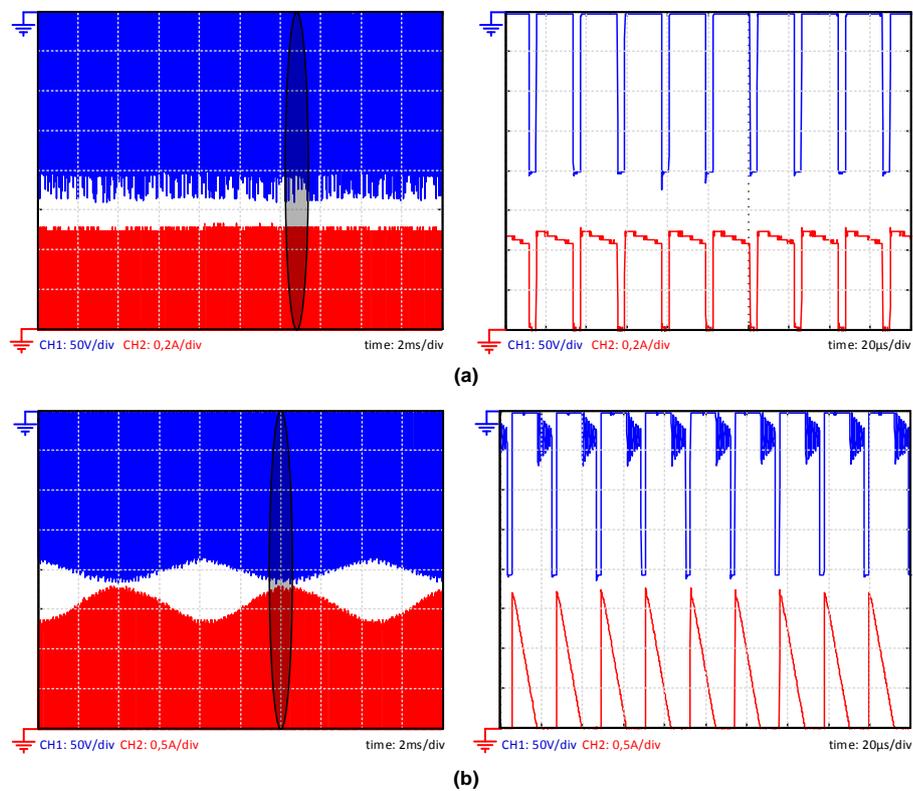


Figura 6.11 – Formas de onda da tensão e corrente no diodo referentes ao segundo estágio do protótipo do: (a) Exemplo 1 (b) Exemplo 2

pois, no Exemplo 1, a mínima tensão no estágio CP deve ser maior que a tensão direta na LEDs, de forma a ter total controle sobre a média da corrente. Já no Exemplo 2, o qual emprega modulação PWM, isso não é necessário, visto que a modulação da corrente ocorre não pelo controle da média instantânea, mas sim, da média comutada pelo interruptor PWM.

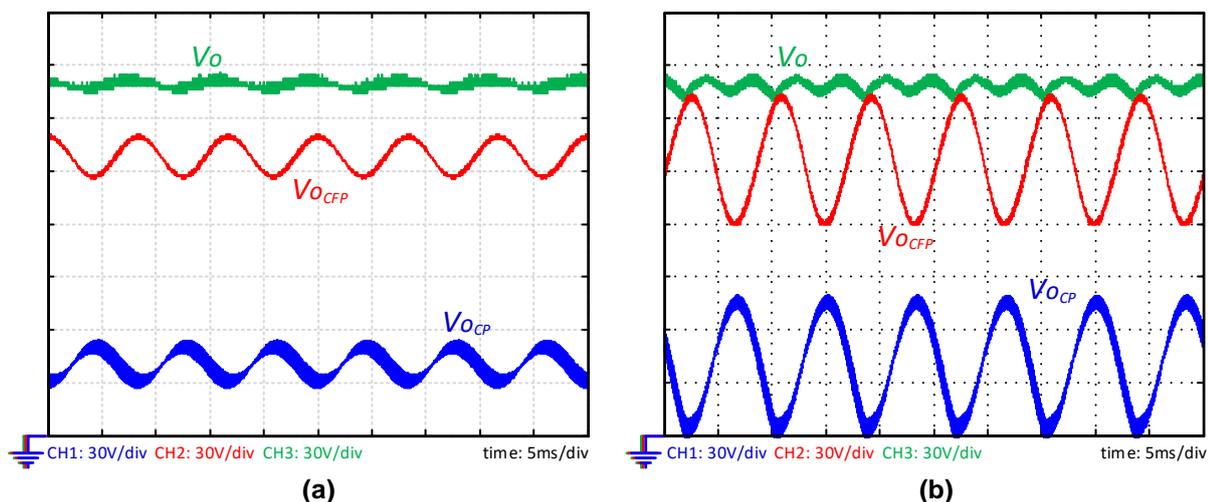


Figura 6.12 – Formas de onda da tensão de saída, do barramento e da saída do estágio CP no protótipo do: (a) Exemplo 1 (b) Exemplo 2

Na Figura 6.13 são apresentadas as formas de onda da tensão de saída do CFP ( $V_{OCFP}$ ) e a corrente no grupo de LEDs ( $I_{LED}$ ) para ambos protótipos. Nota-se que no protótipo do Exemplo 2, além de uma OBF mais acentuada na tensão do capacitor, há uma harmônica de 240 Hz na corrente de saída. Tal fato ocorre pela distorção acentuada da tensão de saída do CFP, a qual ocorre com valores de capacitância baixos, sendo que a mesma será explicada em detalhes na seção de discussão dos resultados. Tem-se que para o Exemplo 1, operando em modo CCP-MCC com controle integrador, o índice de modulação é 8,9%, sendo que no Exemplo 2, operando em modo CRC-MCD com controle ressonante, para 120 Hz o índice de modulação é de 1,27% e para 240 Hz é de 16,41%. Todos os valores mencionados estão em conformidade com o padrão IEEE Std 1789-2015.

### 6.2.2 Operação com *dimming*

Para cada protótipo foi escolhida uma estratégia de modulação de corrente específica. No protótipo do Exemplo 1 foi empregado a modulação por amplitude por sua simplicidade. Já no protótipo do Exemplo 2, a modulação PWM foi necessária devido as exigência de redução

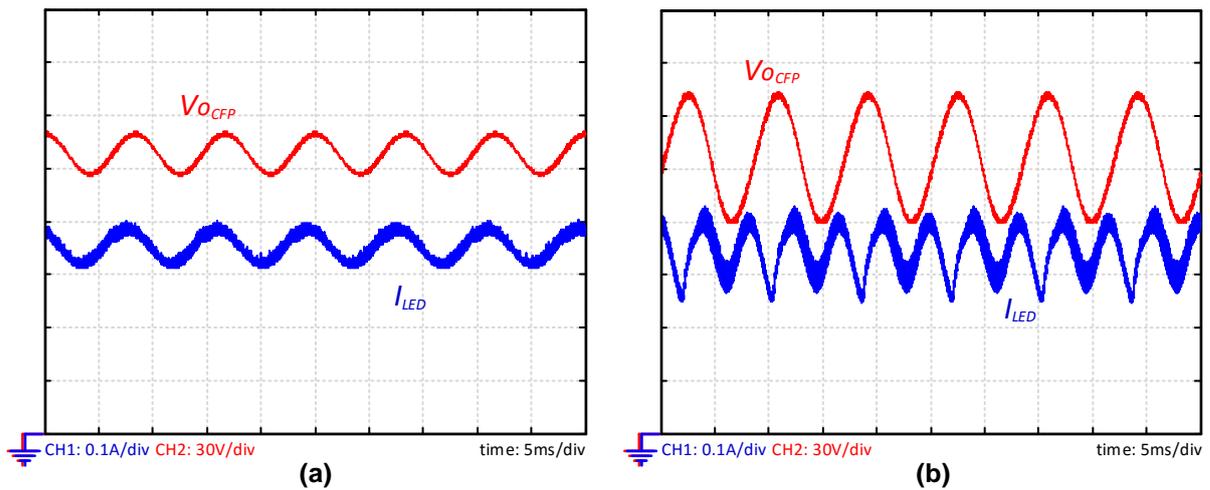


Figura 6.13 – Formas de onda da tensão do barramento e da corrente nos LEDs no protótipo do:  
(a) Exemplo 1 (b) Exemplo 2

na capacitância de barramento e eficiência. Obviamente, além das características relativas à implementação na Cascata Otimizada, cada método de modulação possui suas peculiaridades relativas ao LED. Um exemplo é a mudança no pico de emissão do espectro luminoso causado pela modulação por amplitude, fato esse atribuído pela mudança da corrente direta nos LEDs, o qual não ocorre na modulação PWM. Por outro lado, pelo PWM trabalhar sempre no maior nível possível de corrente, a eficácia luminosa do LED é reduzida, em comparação com a modulação por amplitude. Contudo, não faz parte do objetivo deste trabalho explorar as características de emissão luminosa em cada método, sendo as mesmas já descritas na literatura [13, 26].

Nas Figuras 6.14 e 6.15 são apresentadas as formas de onda da tensão de saída do CFP ( $V_{O\_CFP}$ ) e da corrente no grupo de LEDs ( $I_{LED}$ ) para vários níveis de potência. Fica evidente que, conforme a potência exigida na saída diminui, a OBF presente no barramento também diminui, consequentemente, reduzindo a OBF na corrente dos LEDs.

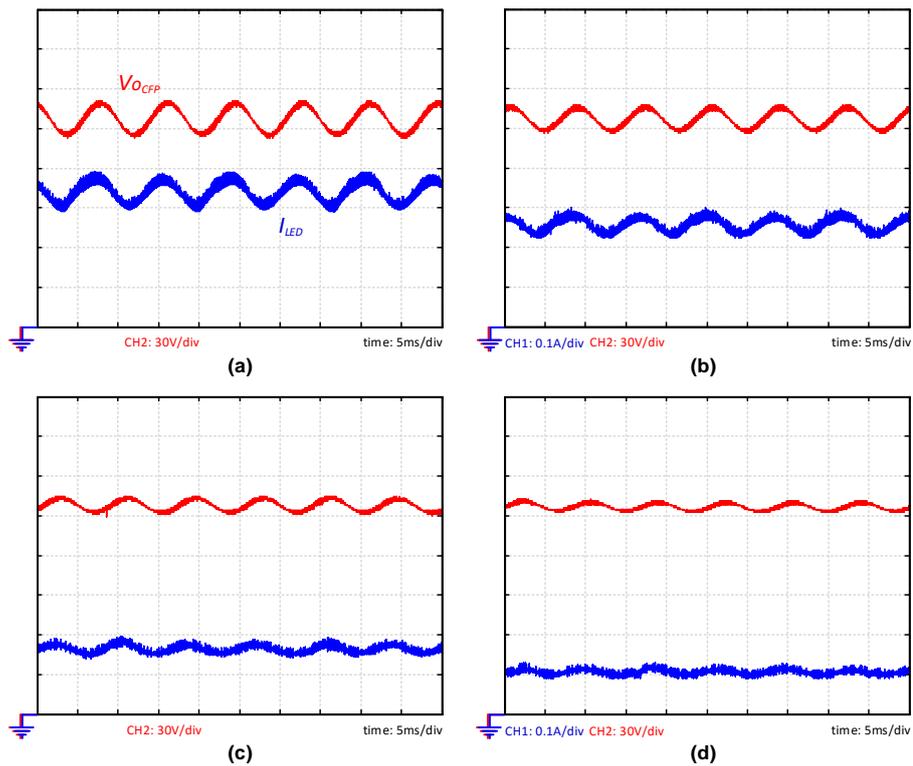


Figura 6.14 – Formas de onda da tensão do barramento e da corrente nos LEDs no protótipo do Exemplo 1 para uma potência nominal de: (a) 100% (b) 75% (c) 50% (d) 35%

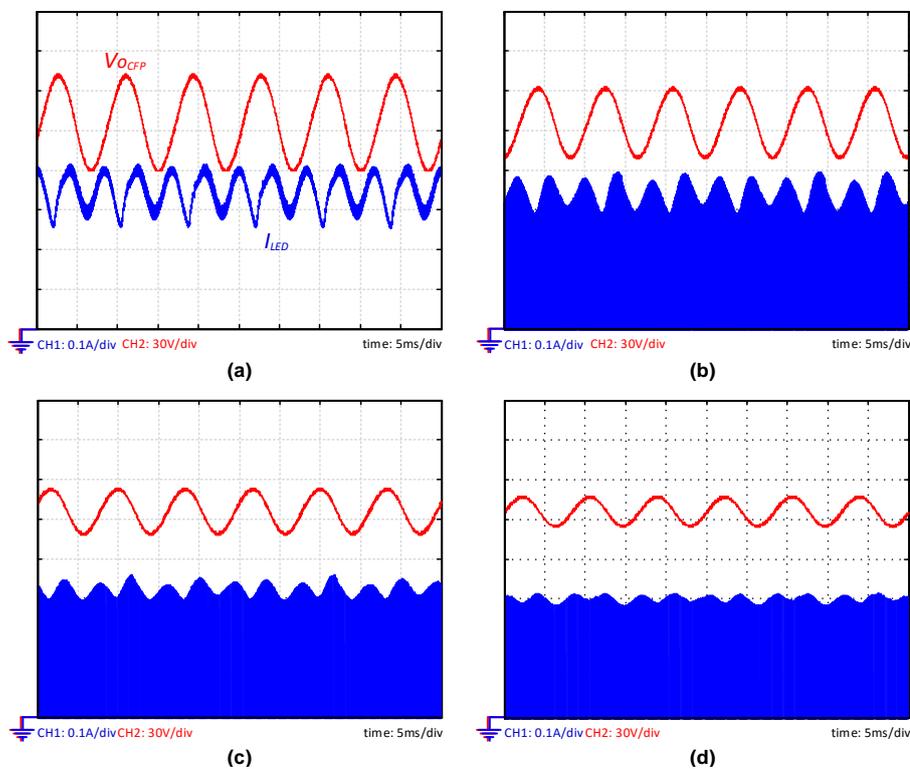


Figura 6.15 – Formas de onda da tensão do barramento e da corrente nos LEDs no protótipo do Exemplo 2 para uma potência nominal de: (a) 100% (b) 75% (c) 50% (d) 35%

Para demonstrar a operação do PWM, a Figura 6.16 mostra uma ampliação das formas de onda da Figura 6.15 para 50% e 35% da potência nominal.

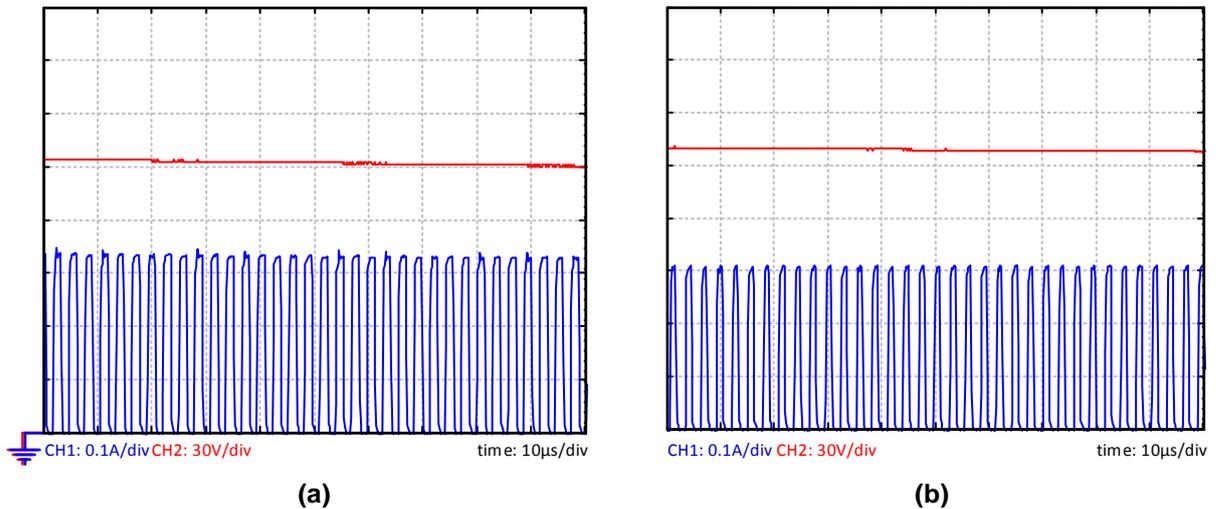


Figura 6.16 – Ampliação das formas de onda da tensão do barramento e da corrente nos LEDs no protótipo do Exemplo 2 para uma potência nominal de: (a) 50% (b) 35%

Contudo, para o *flicker*, o importante é o índice de modulação, ou seja, a relação entre essa ondulação e o seu valor médio, o qual é demonstrado na Figura 6.17. Tal índice decresce significativamente no caso do Exemplo 1, onde o CCP é empregado. Esse fato parece contrariar a análise feita no Capítulo 4, onde com a variação da corrente média aplicada nos LEDs o fator de ondulação permanecia inalterado. Contudo, cabe ressaltar que ao variar a potência de saída, a OBF da tensão de barramento diminui, conforme observado na Figura 6.17, o que consequentemente leva a uma redução da OBF na corrente dos LEDs. Cabe ressaltar que ambos os protótipos atendem ao padrão IEEE Std 1789-2015.

Além da frequência de 120 Hz, a qual é o foco primordial na mitigação da OBF, existe também a harmônica de 240 Hz, presente na corrente do conversor do Exemplo 2, devido à elevada ondulação na tensão de barramento. O padrão IEEE Std 1789-2015 também prevê um limite para esta frequência, sendo o mesmo demonstrado na Figura 6.18, em conjunto com o índice de modulação de ambos protótipos. Naturalmente, no Exemplo 1, devido à baixa distorção na tensão de saída do primeiro estágio, é praticamente nula a presença da frequência de 240 Hz. Já no protótipo do Exemplo 2, essa ondulação existe, contudo está dentro do limite de tolerância da norma. Cabe ressaltar que a compensação dessa harmônica pode ser feita pela inclusão de um segundo controlador ressonante, sintonizado em 240 Hz, o qual será visto na

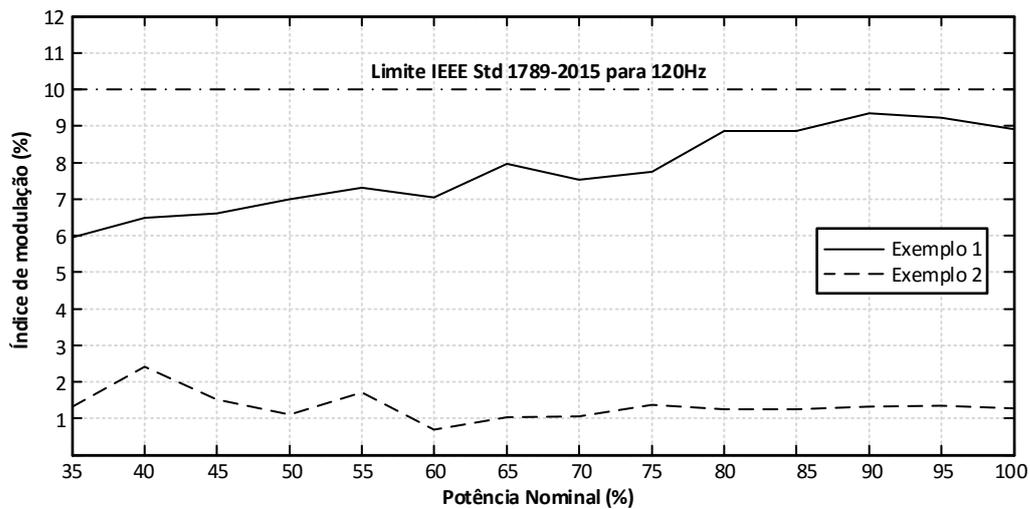


Figura 6.17 – Índice de modulação para a frequência de 120 Hz

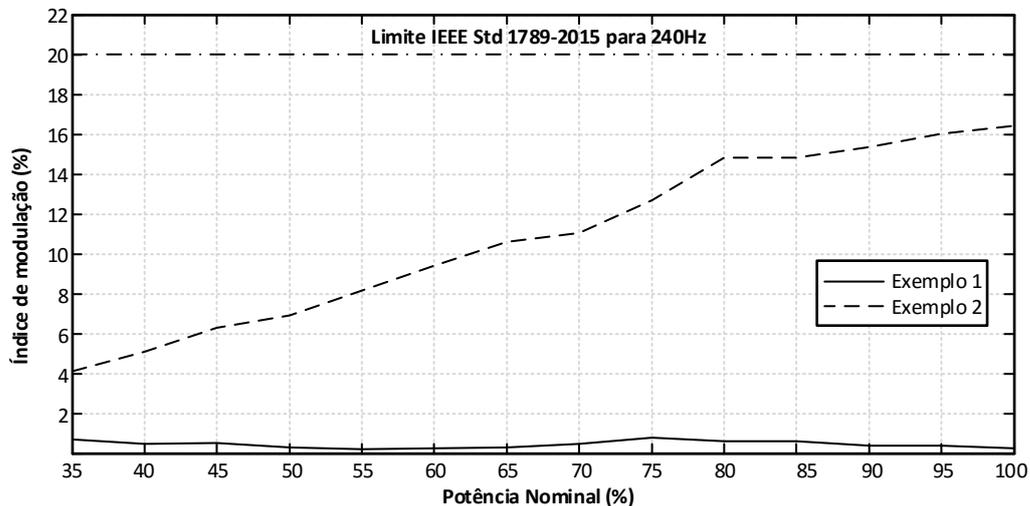


Figura 6.18 – Índice de modulação para a frequência de 240 Hz

próxima seção.

No que concerne à eficiência de conversão, não há uma mudança brusca em seu valor para toda a faixa estipulada no *dimming*, conforme mostra a Figura 6.19. A eficiência obtida neste trabalho não leva em consideração a fonte auxiliar dos circuitos de controle e comutação. Vale ressaltar que há uma pequena redução na eficiência do protótipo do Exemplo 2 devido ao interruptor em série com a carga de LEDs. Esse, por sua vez, além das perdas de condução possui perdas por comutação, devido a sua alta frequência de operação (138 kHz). Não foi observada nos protótipos testados uma diferença significativa, no segundo estágio, entre o modo contínuo ou descontínuo de condução.

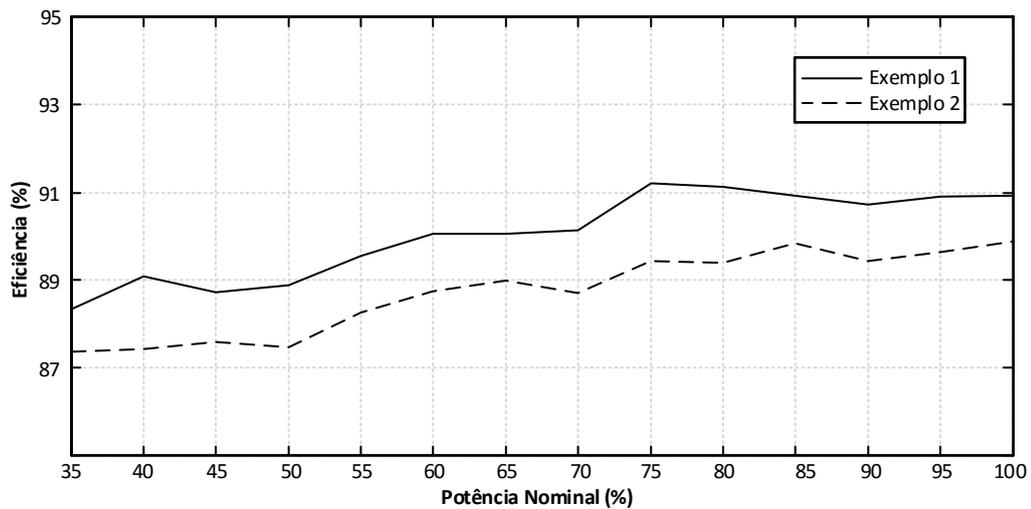


Figura 6.19 – Eficiência de conversão para 35% a 100% da potência nominal

Por fim, como mostrado, respectivamente, nas Figuras 6.20 e 6.21, a TDH e o fator de potência (FP) na entrada do circuito não sofrem um impacto significativo com a redução da potência processada, sendo que para toda a faixa de operação o conversor mantém-se dentro das normas especificadas neste trabalho.

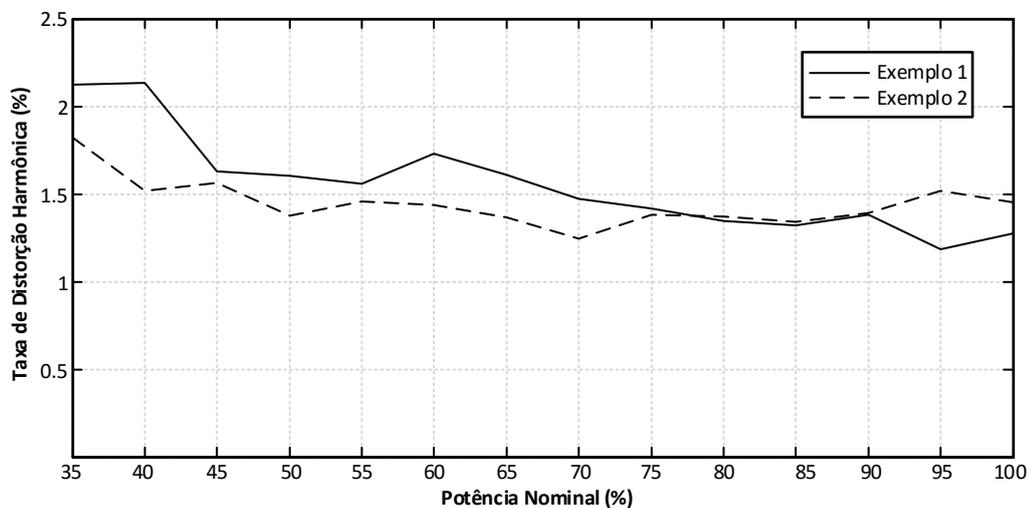


Figura 6.20 – Taxa de Distorção Harmônica na corrente de entrada do *driver* para 35% a 100% da potência nominal

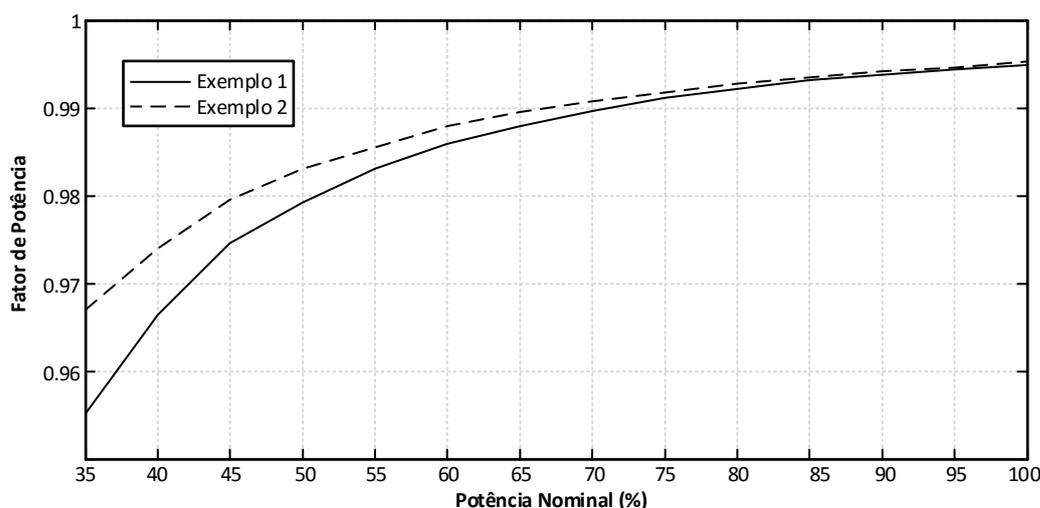


Figura 6.21 – Fator de potência na entrada do *driver* para 35% a 100% da potência nominal

## 6.3 Discussão dos resultados experimentais

Os resultados obtidos em ambos os protótipos atendem às especificações requisitadas, tanto no projeto quanto pelas normas citadas. Contudo, com o intuito de aprofundar o entendimento e a melhoria no projeto da Cascata Otimizada, serão comentados abaixo alguns pontos pertinentes dos experimentos.

### 6.3.1 Desempenho do CCP

A Figura 6.22 demonstra o motivo do modo CCP não ter sido empregado no protótipo do Exemplo 2 como modo de operação do segundo estágio. É possível observar que a OBF da corrente de saída possui um nível bastante elevado, sendo o seu índice de modulação igual a 40%. Na simulação que originou tais formas de onda, foi escolhido o MCC como modo de condução do conversor CP, pois o mesmo apresenta um fator de ondulação melhor que o MCD.

Fica claro que o CCP não é adequado para atender aos requisitos do novo padrão IEEE Std 1789-2015. Contudo, existem trabalhos na literatura que sugerem um índice de modulação de 25% [94, 95]. Mesmo sob padrões mais conservadores, o conversor, em seu atual projeto, não atende a tais requisitos.

Uma forma de aperfeiçoar a compensação da OBF no CCP é alterando a capacitância de saída do conversor CP. Conforme demonstrado no Capítulo 4, a redução desse valor ocasiona

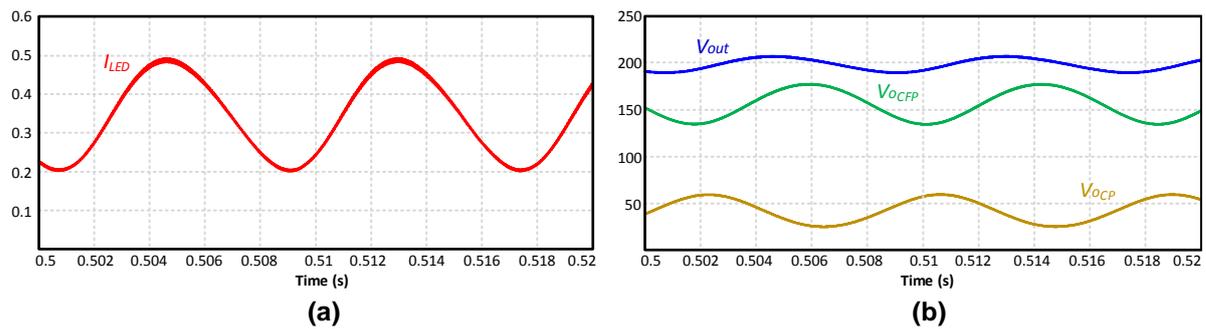


Figura 6.22 – Simulação do conversor referente ao Exemplo 2 operando no modo CCP-MCC: (a) Corrente nos LEDs (b) Tensão de saída, de barramento e na saída do estágio CP

um aumento no fator de ondulação do sistema. O projeto original do Exemplo 2 estabelece uma requisito de ondulação na tensão de saída de 3%, sendo que este parâmetro será modificado para 10%. Dessa forma, a capacitância de saída muda de  $10\mu F$  para  $2,75\mu F$ . A Figura 6.23 demonstra a operação do estágio CP com o novo valor de capacitância:

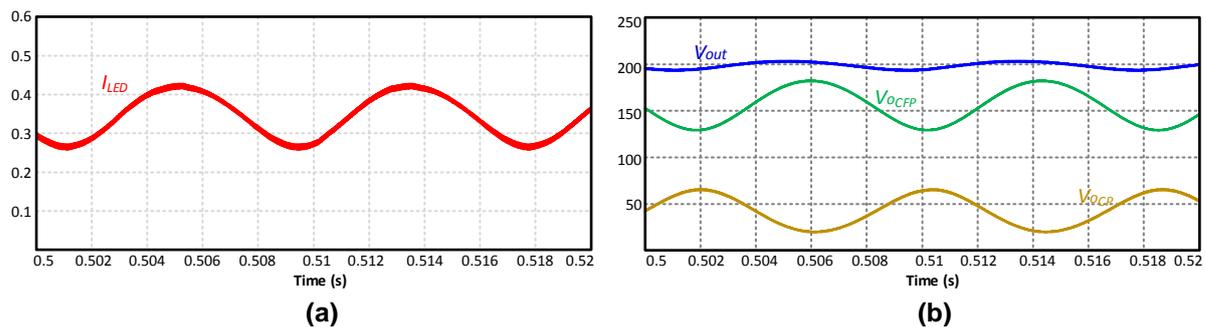


Figura 6.23 – Simulação do conversor referente ao Exemplo 2, com capacitância de saída do estágio CP reduzida, operando no modo CCP-MCC: (a) Corrente nos LEDs (b) Tensão de saída, de barramento e na saída do estágio CP

Dessa maneira, o índice de modulação da corrente de saída fica igual a 22%, uma diferença de 18% com relação ao projeto original, alcançado simplesmente pela flexibilização do valor da capacitância de saída.

### 6.3.2 Compensação de harmônicas múltiplas

Foi observado na corrente de saída do protótipo do Exemplo 2 a harmônica em 240 Hz. Para entender a origem dessa harmônica, é necessário fazer uma decomposição harmônica da tensão de saída do conversor CFP, tanto para o protótipo do Exemplo 1 quanto para o do Exemplo 2, a qual é mostrada na Figura 6.24:

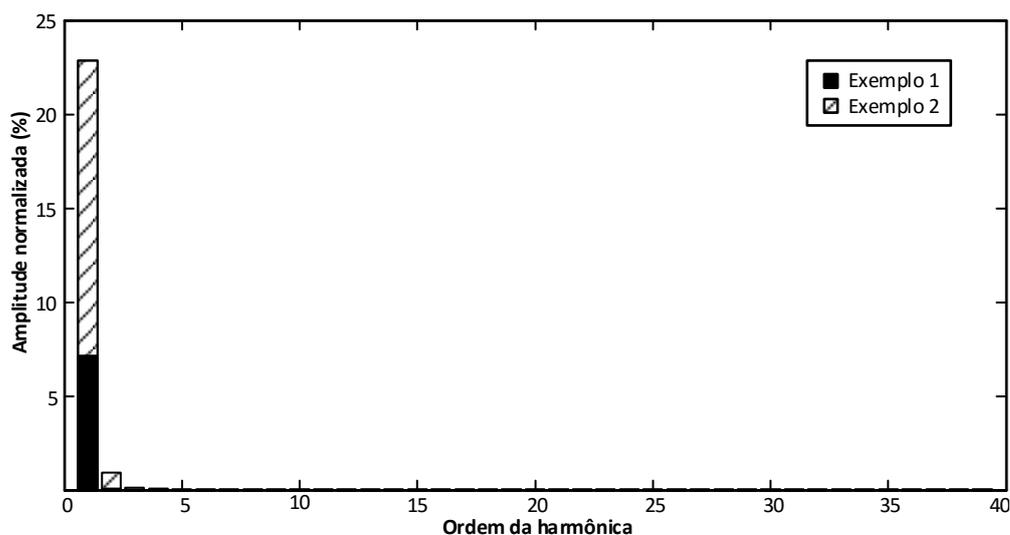


Figura 6.24 – Espectro harmônico da tensão de saída do conversor CFP

Nota-se que, ao contrário do que acontece no Exemplo 2, não existem harmônicas múltiplas de 120 Hz. Naturalmente, isso é decorrente da diminuição da capacitância no barramento. A Figura 6.25 demonstra o espectro harmônico da tensão de entrada do conversor CFP. Quanto menor o valor do capacitor empregado na saída desse estágio, mais similar será a sua forma de onda com a de sua entrada, pois sua ação de filtragem ficará comprometida.

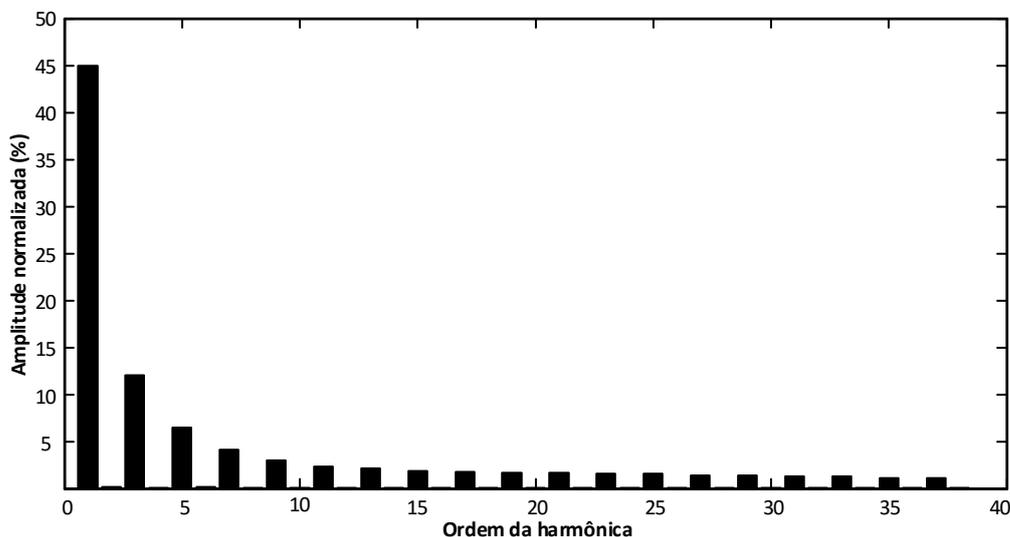


Figura 6.25 – Espectro harmônico da tensão de entrada do conversor CFP

A solução para este problema é simples: adicionar um controlador ressonante sintonizado na frequência de 240 Hz no segundo estágio. A Figura 6.26 mostra novamente a tensão de saída do estágio CFP e da corrente de saída nos LEDs, agora com a ação de dois controladores ressonantes, um sintonizado em 120 Hz e o outro em 240 Hz. É nítida a diminuição dessas

harmônicas na corrente, bem como o aparecimento de uma harmônica de 360 Hz, a qual já estava prevista na análise do espectro harmônico da tensão de barramento. Contudo, como a amplitude desta frequência é baixa, não seria necessário compensar.

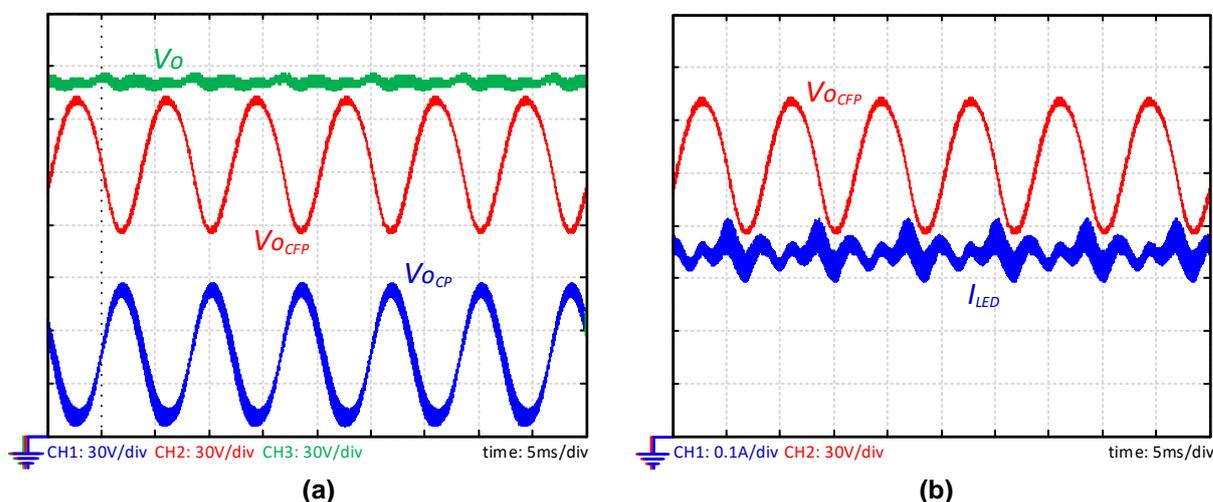


Figura 6.26 – Formas de onda do protótipo do Exemplo 2 com o controlador ressonante de 240Hz: (a) Tensão de saída, tensão no barramento e tensão de saída do CP (b) Tensão no barramento e corrente nos LEDs

Por fim, é mostrado na Figura 6.27 as formas de onda da corrente nos LEDs e da tensão de barramento com e sem o ressonante em 240 Hz.

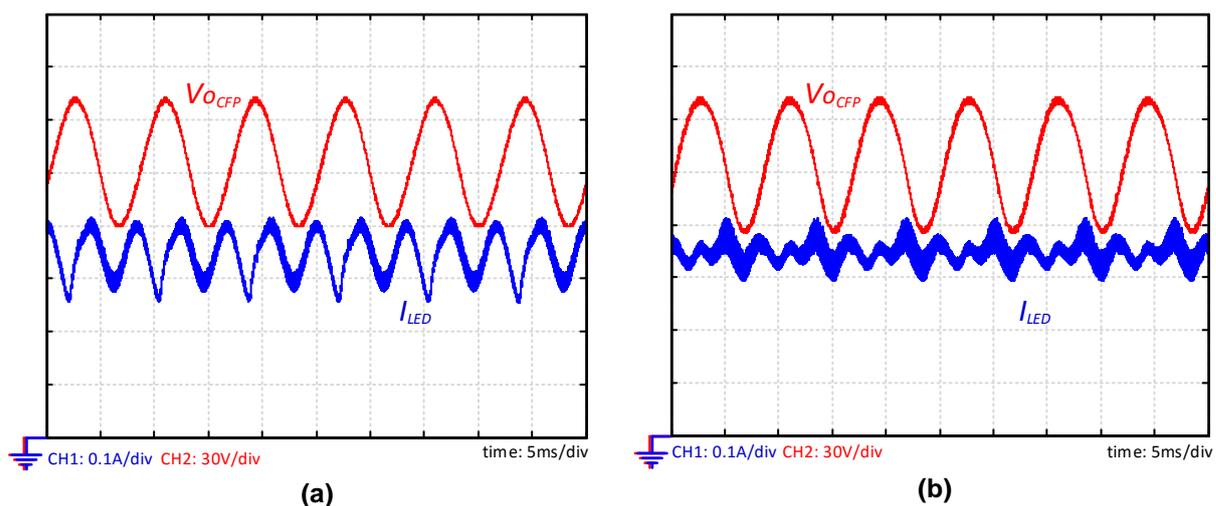


Figura 6.27 – Formas de onda do protótipo do Exemplo 2: (a) Com o ressonante em 120 Hz (b) Com a resposta somada dos ressonantes em 120 Hz e 240 Hz

## 6.4 Conclusões parciais

Foram apresentados neste capítulo os resultados experimentais de dois protótipos, baseados nos projetos demonstrados no Capítulo 3, seguindo a metodologia proposta nesta tese. O protótipo do Exemplo 1 tem a premissa de um sistema simples, sendo por isso empregado o modo CCP e a modulação por amplitude. Já o protótipo do Exemplo 2 teve como foco uma redução agressiva na capacitância de barramento.

Os resultados mostraram que ambos os conversores não só atenderam às normas relativas à qualidade de energia drenada da rede, como a IEC61000-3-2 Classe C e a NBR 16026, mas também ao padrão estabelecido pela IEEE que estabelecem a qualidade da corrente injetada no grupo LEDs, a Std 1789-2015. Vale ressaltar que tais feitos foram verificados não apenas para o nível de potência projetado, mas para toda a faixa proposta de luminosidade, de 100% a 35% da potência nominal.

Foi provado experimentalmente que, no que concerne o modo CCP, é possível melhorar o seu desempenho na compensação da OBF pela diminuição dos requisitos de capacitância no segundo estágio.

Verificou-se também que, conforme se reduz a capacitância de barramento, novas harmônicas de baixa frequência começam a surgir na tensão de barramento e, conseqüentemente, na corrente sobre os LEDs. A solução encontrada foi adicionar novos controladores ressonantes sintonizados para cada harmônica.

Por fim, ambos os modos de controle da luminosidade funcionaram da maneira esperada, sendo que em nenhum ponto de operação ocorreu instabilidade na operação pela diminuição da potência de operação.

# 7

## CONCLUSÕES E SUGESTÕES PARA FUTUROS TRABALHOS

---

*Este Capítulo apresenta as conclusões desta Tese de Doutorado, bem como sugestões para a continuação de trabalhos neste tema.*

## 7.1 Conclusões

As conclusões desta tese de doutorado podem ser resumidas nos tópicos a seguir:

Com relação ao **estado da arte** em drivers para LED:

- Apesar de topologias de estágio único serem em geral, mais eficientes, compactas e de simples implementação, é difícil reduzir a capacitância empregada em sua saída. Para empregar capacitores de filme, uma associação em paralelo desses elementos seria necessária, o que leva a uma baixa densidade de potência e um alto custo. Somente é possível reduzir a capacitância aumentando a OBF na corrente sobre os LEDs, o que leva a uma baixa eficácia luminosa e *flicker*.
- O emprego de múltiplos estágios possibilita o emprego de capacitores de filme, além de possibilitar o uso de várias técnicas para controle da luminosidade (AM, PWM e Bilevel). Contudo, de forma a manter uma alta eficiência de conversão, é necessário empregar estruturas de conversores mais complexas, o que pode prejudicar na flexibilidade de projeto e aumentar os custos de implementação.
- De forma a diminuir o número de componentes, vários trabalhos focam na integração de conversores. Entretanto, os semicondutores de tais topologias trabalham com esforços de tensão ou corrente elevados, o que reduz a sua eficiência de conversão.
- Topologias com redução do processamento redundante têm apresentado bons resultados com relação à redução da capacitância, mantendo uma alta eficiência de conversão. Contudo, a maioria das estratégias proposta possui um elevado número de semicondutores e sensores, o que aumenta de forma proibitiva seus custos. Nesse quesito, a cascata otimizada se destaca como uma estratégia de simples implementação.

Com relação ao **projeto** do driver em cascata otimizada:

- Verificou-se que o método PWM exige um fator de reprocessamento menor que a modulação por amplitude, o que possibilita uma redução mais acentuada da capacitância de barramento, com o mesmo nível estimado de eficiência e controle da luminosidade.

- Foi proposta uma metodologia de projeto para os dois estágios da cascata otimizada, sendo seu parâmetro inicial uma eficiência estimada de conversão e o método de modulação da corrente a ser empregado. Baseado nesta metodologia, dois projetos foram apresentados. No primeiro foi empregada uma capacitância de barramento de  $50\mu F$ . Já o segundo optou-se por reduzir essa capacitância ao valor de  $20\mu F$ . Ambos foram concebidos com uma eficiência esperada de 90%, atendimento as normas vigentes de qualidade de energia, *flicker* e controle da luminosidade de 100% a 35%.
- A modelagem matemática do segundo estágio possibilitou obter o fator de ondulação para a cascata otimizada. Através desse parâmetro é calculada a relação entre a OBF da tensão de barramento e a OBF da corrente de saída. Dessa forma, é possível determinar a melhor configuração para o segundo estágio com base na capacitância de barramento almejada.
- Todos os modos de operação propostos foram simulados e testados experimentalmente. A diferença entre os resultados teóricos, simulados e práticos não passou de 3%, validando dessa maneira a modelagem do fator de ondulação proposta.
- Através da determinação do fator de ondulação na cascata otimizada, foram analisados dois métodos de operação do segundo estágio: operação pela razão cíclica e operação por corrente de pico, ambos em MCC e MCD. Foi concluído que o modo CCP-MCC possui a melhor compensação de ondulação, dentro das condições analisadas.
- Pela análise do fator de ondulação, chegou-se à conclusão que a compensação da OBF pode ser melhorada, em todos os modos de operação estudados, pelo: aumento do número de LEDs na saída (assumindo a mesma potência), diminuição do capacitor do segundo estágio. Ainda, um aumento no fator de reprocessamento do segundo estágio causa um aumento do fator de ondulação para operação em MCC, sendo que esse mesmo aumento do fator  $k$  causa o efeito oposto para a operação em MCD.

Com relação ao **controle** da luminosidade na cascata otimizada:

- Os controladores da família PID são mais adequados para obtenção de erro nulo em regime permanente e modelagem da resposta transitória. É difícil obter uma compensação

significativa da OBF com um PID, pois necessitam de uma banda passante elevada, o que pode diminuir a imunidade do sistema à ruídos de medida.

- Foi proposto o emprego do controle ressonante como solução na atenuação da OBF sobre a corrente dos LEDs, pois o mesmo foca na obtenção do erro nulo para uma determinada frequência de sintonia.
- As técnicas tradicionais para a implementação do PWM, tais como *enable-disable*, *shunt* e interruptor série em baixa frequência foram analisadas e consideradas inadequadas para operação em cascata otimizada, devido à problemas com dinâmica do segundo estágio, curto circuito pelo indutor do CP, curto circuito dos capacitores de saída e pico na corrente nos LEDs.
- A única técnica PWM funcional foi implementada através da inserção de um interruptor, comutando em uma frequência acima da comutação do segundo estágio, em série com o conjunto de LEDs. Dessa forma, foi possível obter um alto CR na corrente dos LEDs, sem comprometer a estabilidade da malha de controle do conversor CP.

Por fim, com relação aos **resultados experimentais**:

- A eficiência de conversão de ambos os protótipos cumpriu com o estabelecido em projeto para a potência de operação nominal: 90,9% para o Exemplo 1 e 89,7% para o Exemplo 2. Além disso, os protótipos também atenderam à norma IEC 61000-3-2 e à norma brasileira NBR 16026.
- A operação por corrente de pico atenuou de forma significativa a OBF na corrente nos LEDs, no caso do protótipo do Exemplo 1, atendendo dessa forma o padrão IEEE Std 1789-2015.
- O controle ressonante mitigou a harmônica de 120 Hz na corrente nos LEDs. Devido ao alto valor da OBF na tensão de barramento, harmônicas múltiplas de 120 Hz começam a aparecer na corrente de saída. Contudo, o valor de tais harmônicas não ultrapassou o limite estabelecido pelo padrão IEEE.

- Foi verificado que a mitigação dessas harmônicas também pode ocorrer pela inserção de controladores ressonantes operando em paralelo, cada um sintonizado em uma frequência específica.
- Ambos os protótipos operaram de forma estável, em cumprimento com todas as normas mencionadas, sob toda a faixa estabelecida para o *dimming*.

## 7.2 Sugestões para Futuros Trabalhos

Apesar desta tese apresentar um driver com boa eficiência, baixa capacitância de barramento e com capacidade de *dimming*, existem várias linhas de pesquisa que surgem a partir deste trabalho, as quais são listadas abaixo:

- **Análise das topologias buck e boost atuando no estágio CFP:** É de conhecimento comum que tanto o buck quanto o boost possuem uma eficiência maior, se comparadas com a buck-boost. Isso se deve pelo menor stress de tensão e corrente que os semicondutores dessas topologias suportam. Contudo, conforme mencionado no Capítulo 3, em ambas a corrente de entrada depende do valor da tensão de saída. É necessário um estudo do impacto que a OBF da tensão de barramento possui sobre a corrente de entrada.
- **Análise de outros modos de operação para o estágio CP:** Além da operação por razão cíclica e a operação por corrente de pico, existem diversos métodos presentes na literatura, tais como modulação por frequência, tempo fixo para subida ou descida na operação por corrente de pico e entre outros, os quais são completamente desconhecidos com relação ao seu impacto no fator de ondulação do driver.
- **Atuação com múltiplos conversores CP:** Sabe-se através dos conversores *interleaved* que tanto a eficiência quanto o tamanho físico do conversor não são funções lineares da potência. Colocar dois ou mais conversores CP conectados com suas saídas em série, poderia reduzir ainda mais o espaço ocupado pelo segundo estágio e aumentar a eficiência de conversão.

- **Estudo do controlador repetitivo no estágio CP:** Através dos resultados experimentais notou-se o aparecimento de harmônicas múltiplas a  $120\text{ Hz}$ . Apesar do emprego de controladores ressonantes em paralelo resolver esse problema, existe uma solução mais adequada para este tipo de situação, o controlador repetitivo. Tal controle é capaz de atenuar não só a harmônica fundamental, mas todas as suas múltiplas, o que poderia garantir uma corrente sem nenhuma harmônica de baixa frequência.

# Referências Bibliográficas

---

- 1 HARRIS, J. Electric lamps, past and present. Engineering Science and Education Journal, v. 2, n. 4, p. 161–170, Aug 1993. ISSN 0963-7346.
- 2 QU, X. Development and Design of Light-emitting-diode (LED) Lighting Power Supplies. Tese (Doutorado) — Hong Kong Polytechnic University, 2009.
- 3 BULLOUGH, J. D. Lighting answers: LED Lighting Systems. National Lighting Product Information Program. [S.l.], 2003.
- 4 LAUBSCH, A.; SABATHIL, M.; BAUR, J.; PETER, M.; HAHN, B. High-power and high-efficiency ingan-based light emitters. Electron Devices, IEEE Transactions on, v. 57, n. 1, p. 79–87, 2010. ISSN 0018-9383.
- 5 STEVENSON, R. The led’s dark secret. Spectrum, IEEE, v. 46, n. 8, p. 26–31, 2009. ISSN 0018-9235.
- 6 YE, S.; XIAO, F.; PAN, Y.; MA, Y.; ZHANG, Q. Phosphors in phosphor-converted white light-emitting diodes: Recent advances in materials, techniques and properties. Materials Science and Engineering: R: Reports, v. 71, n. 1, p. 1 – 34, 2010. ISSN 0927-796X.
- 7 EFFICIENCY, U. D. of E. E.; ENERGY, R. Solid-State Lighting Research and Development: Multi-Year Program Plan. [S.l.], 2012.
- 8 CHANG, M.-H.; DAS, D.; VARDE, P.; PECHT, M. Light emitting diodes reliability review. Microelectronics Reliability, v. 52, n. 5, p. 762 – 782, 2012. ISSN 0026-2714.
- 9 TANG, C. Y.; TSAI, M.; LIN, C.; CHANG, L. Thermal measurements and analysis of flip-chip led packages with and without underfills. In: Microsystems Packaging Assembly and Circuits Technology Conference (IMPACT), 2010 5th International. [S.l.: s.n.], 2010. p. 1–4. ISSN 2150-5934.
- 10 EFFICIENCY, U. D. of E. E.; ENERGY, R. Solid-State Lighting Research and Development: Multi-Year Program Plan. [S.l.], 2013.
- 11 CORPORATION, V. E. I. A New Dawn in Efficient Lighting. [S.l.], 2013.
- 12 DOE, U. D. o. E. Demonstration of LED Street Lighting in Kansas City, MO. [S.l.], 2013.
- 13 LOO, K. H.; LUN, W.-K.; TAN, S.-C.; LAI, Y.; TSE, C. On driving techniques for leds: Toward a generalized methodology. Power Electronics, IEEE Transactions on, v. 24, n. 12, p. 2967–2976, 2009. ISSN 0885-8993.
- 14 SCHUBERT, E. Light-Emitting Diodes. [S.l.]: Cambridge University Press, 2003. (Proceedings of SPIE - The International Society for Optical Engineering). ISBN 9781139455220.

- 
- 15 LUMILEDS, P. Luxeon Rebel Datasheet. [S.l.], 2014. Disponível em: <<http://www.philipslumileds.com/pdfs/DS64.pdf>>.
- 16 HAMMERSLEY, S.; WATSON-PARRIS, D.; DAWSON, P.; GODFREY, M.; BADCOCK, T.; KAPPERS, M.; MCALEESE, C.; OLIVER, R.; HUMPHREYS, C. The consequences of high injected carrier densities on carrier localization and efficiency droop in ingan/gan quantum well structures. Journal of Applied Physics, AIP Publishing, v. 111, n. 8, p. 083512, 2012.
- 17 HADER, J.; MOLONEY, J.; KOCH, S. Density-activated defect recombination as a possible explanation for the efficiency droop in gan-based diodes. In: INTERNATIONAL SOCIETY FOR OPTICS AND PHOTONICS. SPIE OPTO. [S.l.], 2011. p. 79540H–79540H.
- 18 XU, J.; SCHUBERT, M. F.; NOEMAUN, A. N.; ZHU, D.; KIM, J. K.; SCHUBERT, E. F.; KIM, M. H.; CHUNG, H. J.; YOON, S.; SONE, C. et al. Reduction in efficiency droop, forward voltage, ideality factor, and wavelength shift in polarization-matched gainn/gainn multi-quantum-well light-emitting diodes. Applied Physics Letters, AIP Publishing, v. 94, n. 1, p. 011113, 2009.
- 19 IVELAND, J.; MARTINELLI, L.; PERETTI, J.; SPECK, J. S.; WEISBUCH, C. Direct measurement of auger electrons emitted from a semiconductor light-emitting diode under electrical injection: Identification of the dominant mechanism for efficiency droop. Phys. Rev. Lett., American Physical Society, v. 110, p. 177406, Apr 2013. Disponível em: <<http://link.aps.org/doi/10.1103/PhysRevLett.110.177406>>.
- 20 VAQUERO, D. G. Supply of Solid State Lamps From the AC Mains. Modelling of LED Lamps, Study of the Integrated Buck-Flyback Converter, and Proposal of a New Optimised Dimming Scheme. Tese (Doutorado) — University of Oviedo, 2013.
- 21 LIN, R.-L.; LEE, C.-C.; LIU, S.-Y. Taylor series expression based equivalent circuit models of leds for analysis of led driver system. In: Industry Applications Society Annual Meeting (IAS), 2011 IEEE. [S.l.: s.n.], 2011. p. 1–7. ISSN 0197-2618.
- 22 CREE. Cree Xlamp Xr-c LEDs Datasheet. [S.l.], 2013. Disponível em: <<http://www.cree.com/~media/Files/Cree/LED%20Components%20and%20Modules/XLamp/Data%20and%20Binning/XLampXRC.pdf>>.
- 23 WILKINS, A.; VEITCH, J.; LEHMAN, B. Led lighting flicker and potential health concerns: Ieee standard par1789 update. In: Energy Conversion Congress and Exposition (ECCE), 2010 IEEE. [S.l.: s.n.], 2010. p. 171–178.
- 24 IEEE Recommended Practices for Modulating Current in High-Brightness LEDs for Mitigating Health Risks to Viewers. IEEE Std 1789-2015, p. 1–80, June 2015.
- 25 LEHMAN, B.; WILKINS, A.; BERMAN, S.; POPLAWSKI, M.; MILLER, N. Proposing measures of flicker in the low frequencies for lighting applications. In: Energy Conversion Congress and Exposition (ECCE), 2011 IEEE. [S.l.: s.n.], 2011. p. 2865–2872.
- 26 LUN, W.-K.; LOO, K. H.; TAN, S.-C.; LAI, Y.; TSE, C. Bilevel current driving technique for leds. Power Electronics, IEEE Transactions on, v. 24, n. 12, p. 2920–2932, Dec 2009. ISSN 0885-8993.
-

- 27 SAUERLANDER, G.; HENTE, D.; RADERMACHER, H.; WAFFENSCHMIDT, E.; JACOBS, J. Driver electronics for leds. In: Industry Applications Conference, 2006. 41st IAS Annual Meeting. Conference Record of the 2006 IEEE. [S.l.: s.n.], 2006. v. 5, p. 2621–2626. ISSN 0197-2618.
- 28 MUELLER-MACH, R.; MUELLER, G. O.; KRAMES, M.; TROTTIER, T. High-power phosphor-converted light-emitting diodes based on iii-nitrides. Selected Topics in Quantum Electronics, IEEE Journal of, v. 8, n. 2, p. 339–345, Mar 2002. ISSN 1077-260X.
- 29 EFFICIENCY, U. D. of E. E.; ENERGY, R. Lifetime and Reliability. [S.l.], 2013.
- 30 ALONSO, J.; GACIO, D.; CALLEJA, A. J.; SICHIROLLO, F.; SILVA, M. da; COSTA, M.; PRADO, R. do. Reducing storage capacitance in off-line led power supplies by using integrated converters. In: Industry Applications Society Annual Meeting (IAS), 2012 IEEE. [S.l.: s.n.], 2012. p. 1–8. ISSN 0197-2618.
- 31 ZHOU, Y.; LI, X.; YE, X.; ZHAI, G. A remaining useful life prediction method based on condition monitoring for led driver. In: Prognostics and System Health Management (PHM), 2012 IEEE Conference on. [S.l.: s.n.], 2012. p. 1–5. ISSN 2166-563X.
- 32 DUBILIER, C. Application Guide, Aluminum Electrolytic Capacitors. [S.l.], 2013, 22 p.
- 33 NICHICON. Application Guidelines for Aluminum Electrolytic Capacitors. [S.l.].
- 34 HAN, L.; NARENDRAN, N. An accelerated test method for predicting the useful life of an led driver. Power Electronics, IEEE Transactions on, v. 26, n. 8, p. 2249–2257, Aug 2011. ISSN 0885-8993.
- 35 ARIAS, M.; DIAZ, M. F.; LAMAR, D.; BALOCCO, D.; DIALLO, A.; SEBASTIÁN, J. High-efficiency asymmetrical half-bridge converter without electrolytic capacitor for low-output-voltage ac-dc led drivers. Power Electronics, IEEE Transactions on, v. 28, n. 5, p. 2539–2550, 2013. ISSN 0885-8993.
- 36 ALBERTSEN, A. Electrolytic Capacitor Lifetime Estimation. [S.l.].
- 37 LAMAR, D.; ARIAS, M.; RODRIGUEZ, A.; FERNANDEZ, A.; HERNANDO, M.; SEBASTIAN, J. Design-oriented analysis and performance evaluation of a low-cost high-brightness led driver based on flyback power factor corrector. Industrial Electronics, IEEE Transactions on, v. 60, n. 7, p. 2614–2626, July 2013. ISSN 0278-0046.
- 38 CORPORATION, J. CD 293 BZ Series, Datasheet. [S.l.].
- 39 MAGAZINE, L. Cree 60W LED replacement bulb review and tear down. Disponível em: <<http://www.ledsmagazine.com/articles/2013/04/cree-60w-led-replacement-bulb-review-and-tear-down.html>>.
- 40 EARTHLED. On the Inside: Philips EnduraLED A19 L-Prize Award Winning Bulb (10A19/LPrize-PRO/2700-900). Disponível em: <<http://www.earthled.com/blogs/leds-on-the-inside/5869757-on/#.U6nncvldUX8>>.
- 41 LED PROFESSIONAL. 2014. Cree Announces Next-Generation XP LED Delivering 200 Lumens Per Watt. ISSN 1993-890x. Disponível em: <<http://www.led-professional.com/downloads/LpR43\986245.pdf>>. Acesso em: 5 de maio de 2014.

- 42 BADDELA, S.; ZINGER, D. Parallel connected leds operated at high to improve current sharing. In: Industry Applications Conference, 2004. 39th IAS Annual Meeting. Conference Record of the 2004 IEEE. [S.l.: s.n.], 2004. v. 3, p. 1677 – 1681 vol.3. ISSN 0197-2618.
- 43 ARIAS, M.; VAZQUEZ, A.; SEBASTIAN, J. An overview of the ac-dc and dc-dc converters for led lighting applications. Automatika, v. 53, n. 2, 2012. ISSN 1848-3380.
- 44 CHEN, W.; LI, S.; HUI, S. A comparative study on the circuit topologies for offline passive light-emitting diode (led) drivers with long lifetime amp; high efficiency. In: Energy Conversion Congress and Exposition (ECCE), 2010 IEEE. [S.l.: s.n.], 2010. p. 724 –730.
- 45 HUI, S.; LI, S.; TAO, X.; CHEN, W.; NG, W. M. A novel passive off-line light-emitting diode (led) driver with long lifetime. In: Applied Power Electronics Conference and Exposition (APEC), 2010 Twenty-Fifth Annual IEEE. [S.l.: s.n.], 2010. p. 594–600. ISSN 1048-2334.
- 46 ALMEIDA, P.; SOARES, G.; PINTO, D.; BRAGA, H. Integrated sepic buck-boost converter as an off-line led driver without electrolytic capacitors. In: IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society. [S.l.: s.n.], 2012. p. 4551–4556. ISSN 1553-572X.
- 47 WANG, B.; RUAN, X.; YAO, K.; XU, M. A method of reducing the peak-to-average ratio of led current for electrolytic capacitor-less ac/dc drivers. Power Electronics, IEEE Transactions on, v. 25, n. 3, p. 592–601, 2010. ISSN 0885-8993.
- 48 LAMAR, D.; SEBASTIAN, J.; ARIAS, M.; FERNANDEZ, A. On the limit of the output capacitor reduction in power-factor correctors by distorting the line input current. Power Electronics, IEEE Transactions on, v. 27, n. 3, p. 1168–1176, March 2012. ISSN 0885-8993.
- 49 ARIAS, M.; LAMAR, D.; SEBASTIAN, J.; BALOCCO, D.; DIALLO, A. High-efficiency led driver without electrolytic capacitor for street lighting. Industry Applications, IEEE Transactions on, v. 49, n. 1, p. 127–137, 2013. ISSN 0093-9994.
- 50 GU, L.; RUAN, X.; XU, M.; YAO, K. Means of eliminating electrolytic capacitor in ac/dc power supplies for led lightings. Power Electronics, IEEE Transactions on, v. 24, n. 5, p. 1399–1408, 2009. ISSN 0885-8993.
- 51 ZHANG, F.; NI, J.; YU, Y. High power factor ac-dc led driver with film capacitors. Power Electronics, IEEE Transactions on, v. 28, n. 10, p. 4831–4840, Oct 2013. ISSN 0885-8993.
- 52 ALMEIDA, P.; COSTA, M. D.; ALONSO, J.; BRAGA, H. Application of series resonant converters to reduce ripple transmission to led arrays in offline drivers. Electronics Letters, v. 49, n. 6, p. 414–415, 2013. ISSN 0013-5194.
- 53 ALONSO, J.; CALLEJA, A.; GACIO, D.; CARDESÍN, J.; LOPEZ, E.; COSTA, M. D.; SILVA, M. Freitas da; PRADO, R. Nederson do. High-power-factor light-emitting diode lamp power supply without electrolytic capacitors for high-pressure-sodium lamp retrofit applications. Power Electronics, IET, v. 6, n. 8, p. 1502–1515, 2013. ISSN 1755-4535.
- 54 ALONSO, J.; VIÑA, J.; VAQUERO, D.; MARTÍNEZ, G.; OSORIO, R. Analysis and design of the integrated double buck-boost converter as a high-power-factor driver for power-led lamps. Industrial Electronics, IEEE Transactions on, v. 59, n. 4, p. 1689–1697, 2012. ISSN 0278-0046.

- 55 MA, H.; LAI, J.-S.; FENG, Q.; YU, W.; ZHENG, C.; ZHAO, Z. A novel valley-fill sepic-derived power supply without electrolytic capacitor for led lighting application. Power Electronics, IEEE Transactions on, v. 27, n. 6, p. 3057–3071, 2012. ISSN 0885-8993.
- 56 COSETIN, M. R.; LUZ, P. C. V.; SILVA, M. da; BISOGNO, F.; ALONSO, J. M.; PRADO, R. do. Single-stage sepic-buck converter for led lighting with reduced storage capacitor. In: IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society. [S.l.: s.n.], 2012. p. 4597–4603. ISSN 1553-572X.
- 57 ALONSO, J.; GACIO, D.; GARCIA, J.; RICO-SECADES, M.; COSTA, M. D. Analysis and design of the integrated double buck-boost converter operating in full dcm for led lighting applications. In: IECON 2011 - 37th Annual Conference on IEEE Industrial Electronics Society. [S.l.: s.n.], 2011. p. 2889–2894. ISSN 1553-572X.
- 58 GACIO, D.; ALONSO, J.; CALLEJA, A.; GARCIA, J.; RICO-SECADES, M. A universal-input single-stage high-power-factor power supply for hb-leds based on integrated buck-flyback converter. Industrial Electronics, IEEE Transactions on, v. 58, n. 2, p. 589–599, 2011. ISSN 0278-0046.
- 59 GARCIA, J.; CAMPONOGARA, D.; DALLA-COSTA, M.; GACIO, D.; ALONSO, J. M.; CAMPOS, A. Led driver with bidirectional series converter for low frequency ripple cancelation. In: IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society. [S.l.: s.n.], 2012. p. 4563–4568. ISSN 1553-572X.
- 60 HU, Q.; ZANE, R. Minimizing required energy storage in off-line led drivers based on series-input converter modules. Power Electronics, IEEE Transactions on, v. 26, n. 10, p. 2887–2895, 2011. ISSN 0885-8993.
- 61 WANG, S.; RUAN, X.; YAO, K.; TAN, S.-C.; YANG, Y.; YE, Z. A flicker-free electrolytic capacitor-less ac-dc led driver. Power Electronics, IEEE Transactions on, v. 27, n. 11, p. 4540–4548, 2012. ISSN 0885-8993.
- 62 CAMPONOGARA, D.; FERREIRA, G. F.; CAMPOS, A.; DALLA-COSTA, M.; GARCIA, J. Off-line led driver for street lighting with an optimized cascade structure. Industry Applications, IEEE Transactions on, PP, n. 99, p. 1–1, 2013. ISSN 0093-9994.
- 63 SPIAZZI, G.; BUSO, S.; MENEGHESSO, G. Analysis of a high-power-factor electronic ballast for high brightness light emitting diodes. In: Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th. [S.l.: s.n.], 2005. p. 1494–1499.
- 64 FERNANDEZ, A.; SEBASTIAN, J.; VILLEGAS, P.; HERNANDO, M.; LAMAR, D. Dynamic limits of a power-factor preregulator. Industrial Electronics, IEEE Transactions on, v. 52, n. 1, p. 77–87, Feb 2005. ISSN 0278-0046.
- 65 DAYAL, R.; PARSA, L. Non-isolated topologies for high step-down offline led driver applications. In: Applied Power Electronics Conference and Exposition (APEC), 2012 Twenty-Seventh Annual IEEE. [S.l.: s.n.], 2012. p. 988–993.
- 66 LAMAR, D.; FERNANDEZ, M.; ARIAS, M.; HERNANDO, M.; SEBASTIAN, J. Tapped-inductor buck hb-led ac-dc driver operating in boundary conduction mode for replacing incandescent bulb lamps. Power Electronics, IEEE Transactions on, v. 27, n. 10, p. 4329–4337, Oct 2012. ISSN 0885-8993.

- 67 TIANFU, P.; HUANGJEN, C.; SHIHJEN, C.; SHIHYEN, C. An improved single-stage flyback pfc converter for high-luminance lighting led lamps. In: Electronic Measurement and Instruments, 2007. ICEMI '07. 8th International Conference on. [S.l.: s.n.], 2007. p. 4–212–4–215.
- 68 YE, Z.; GREENFELD, F.; LIANG, Z. Single-stage offline sepic converter with power factor correction to drive high brightness leds. In: Applied Power Electronics Conference and Exposition, 2009. APEC 2009. Twenty-Fourth Annual IEEE. [S.l.: s.n.], 2009. p. 546–553. ISSN 1048-2334.
- 69 CHIU, H.-J.; LO, Y.-K.; CHEN, J.-T.; CHENG, S.-J.; LIN, C.-Y.; MOU, S.-C. A high-efficiency dimmable led driver for low-power lighting applications. Industrial Electronics, IEEE Transactions on, v. 57, n. 2, p. 735–743, Feb 2010. ISSN 0278-0046.
- 70 DUBILIER, C. Aluminum Electrolytic Capacitor Application Guide. 140 Technology Place, Liberty, SC 29657.
- 71 WEIR, B.; CATHELL, F. LED Streetlight Demands Smart Power Supply. [S.l.], 2008.
- 72 NUTTALL, D.; SHUTTLEWORTH, R.; ROUTLEDGE, G. Design of a led street lighting system. In: Power Electronics, Machines and Drives, 2008. PEMD 2008. 4th IET Conference on. [S.l.: s.n.], 2008. p. 436–440. ISSN 0537-9989.
- 73 ARIAS, M.; LAMAR, D.; LINERA, F.; BALOCCO, D.; DIALLO, A.; SEBASTIÁN, J. Design of a soft-switching asymmetrical half-bridge converter as second stage of an led driver for street lighting application. Power Electronics, IEEE Transactions on, v. 27, n. 3, p. 1608–1621, 2012. ISSN 0885-8993.
- 74 QU, X.; WONG, S.-C.; TSE, C. Noncascading structure for electronic ballast design for multiple led lamps with independent brightness control. Power Electronics, IEEE Transactions on, v. 25, n. 2, p. 331–340, 2010. ISSN 0885-8993.
- 75 QU, X.; WONG, S. C.; TSE, C.; RUAN, X. Isolated pfc pre-regulator for led lamps. In: Industrial Electronics, 2008. IECON 2008. 34th Annual Conference of IEEE. [S.l.: s.n.], 2008. p. 1980–1987. ISSN 1553-572X.
- 76 SICHIROLLO, F.; BUSO, S.; SPIAZZI, G. A high efficiency and high power factor of-line converter for solid state street lighting applications. In: Energy Conversion Congress and Exposition (ECCE), 2012 IEEE. [S.l.: s.n.], 2012. p. 1188–1195.
- 77 YU, W.; LAI, J.-S.; MA, H.; ZHENG, C. High-efficiency dc-dc converter with twin bus for dimmable led lighting. Power Electronics, IEEE Transactions on, v. 26, n. 8, p. 2095–2100, Aug 2011. ISSN 0885-8993.
- 78 MAGGI, T. Estudo e definição de uma luminária de iluminação pública de LEDs. Dissertação (Mestrado) — Universidade Federal de Santa Maria, 2013.
- 79 WU, T.-F.; YU, T.-H. Off-line applications with single-stage converters. Industrial Electronics, IEEE Transactions on, v. 44, n. 5, p. 638–647, 1997. ISSN 0278-0046.
- 80 GACIO, D.; ALONSO, J.; GARCIA, J.; CAMPA, L.; CRESPO, M.; RICO-SECADES, M. Pwm series dimming for slow-dynamics hpf led drivers: the high-frequency approach. Industrial Electronics, IEEE Transactions on, v. 59, n. 4, p. 1717–1727, April 2012. ISSN 0278-0046.

- 81 TSE, C.; CHOW, M. H. L.; CHEUNG, M. A family of pfc voltage regulator configurations with reduced redundant power processing. Power Electronics, IEEE Transactions on, v. 16, n. 6, p. 794–802, 2001. ISSN 0885-8993.
- 82 GARCIA, O.; COBOS, J.; PRIETO, R.; ALOU, P.; UCEDA, J. Single phase power factor correction: a survey. Power Electronics, IEEE Transactions on, v. 18, n. 3, p. 749–755, 2003. ISSN 0885-8993.
- 83 MOO, C.-S.; CHEN, Y.-J.; YANG, W.-C. An efficient driver for dimmable led lighting. Power Electronics, IEEE Transactions on, v. 27, n. 11, p. 4613–4618, 2012. ISSN 0885-8993.
- 84 CAMPONOGARA, D.; VARGAS, D. R.; CAMPOS, A.; COSTA, M. A. D.; BERLITZ, F. A.; GARCIA, J.; ALONSO, J. M. Optimized cascade structure applied to led street lighting. In: IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society. [S.l.: s.n.], 2012. p. 4581–4585. ISSN 1553-572X.
- 85 CAMPONOGARA, D.; VARGAS, D. R.; CAMPOS, A.; COSTA, M. A. D.; GARCIA, J.; ALONSO, J. M. Modelling and control of an optimized cascade structure for led street lighting fixtures. In: IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society. [S.l.: s.n.], 2012. p. 4575–4580. ISSN 1553-572X.
- 86 CAMPONOGARA, D.; VARGAS, D. R.; COSTA, M. D.; ALONSO, J.; GARCIA, J.; MARCHESAN, T. Capacitance reduction with an optimized converter connection applied to led drivers. Industrial Electronics, IEEE Transactions on, v. 62, n. 1, p. 184–192, Jan 2015. ISSN 0278-0046.
- 87 CAMPONOGARA, D.; VARGAS, D. R.; CAMPOS, A.; COSTA, M. A. D.; MARCHESAN, T. B.; ALONSO, J. M. Minimização da capacitância em luminárias a led baseada na conexão otimizada de conversores estáticos. Revista Eletrônica de Potência, v. 18, p. 1001–100, 2013.
- 88 CHEUNG, M.; CHOW, M. H. L.; TSE, C. Design and performance considerations of pfc switching regulators based on noncascading structures. Industrial Electronics, IEEE Transactions on, v. 57, n. 11, p. 3730–3745, Nov 2010. ISSN 0278-0046.
- 89 MARCHESAN, T. B. Integração de Conversores Estáticos Aplicados a Sistemas de Iluminação Pública. Tese (Doutorado) — Universidade Federal de Santa Maria, 2007.
- 90 COSTA, M. A. D. Compensación de Resonancias Acústicas en Lámparas de Descarga en Halogenuros Metálicos por Medio de Onda Cuadrada de Baja Frecuencia: Caracterización de Lámparas y Propuesta de Nuevas Topologías de Alimentación. Tese (Doutorado) — Universidad de Oviedo, 2008.
- 91 ENERGY STAR Program Requirements for Luminaires v1.1. ENERGY STAR, p. 1–39, September 2014.
- 92 CAPEL, A.; CLIQUE, M.; FOSSARD, A. J. Current control modulators: General theory on specific designs. Industrial Electronics and Control Instrumentation, IEEE Transactions on, IECI-28, n. 4, p. 292–307, Nov 1981. ISSN 0018-9421.
- 93 ERICKSON, R. W.; MAKSIMOVIC, D. Fundamentals of Power Electronics. 2<sup>o</sup>. [S.l.]: Kluwer Academic Publishers, 2001.

- 94 ALMEIDA, P.; NOGUEIRA, F.; GUEDES, L.; BRAGA, H. A. C. An experimental study on the photometrical impacts of several current waveforms on power white leds. In: Power Electronics Conference (COBEP), 2011 Brazilian. [S.l.: s.n.], 2011. p. 728–733. ISSN 2175-8603.
- 95 SOARES, G.; ALMEIDA, P.; PINTO, D.; BRAGA, H. A single-stage high efficiency long-life off-line led driver based on the dcm cuk converter. In: IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society. [S.l.: s.n.], 2012. p. 4509–4514. ISSN 1553-572X.

# 8

## APÊNDICE A - SISTEMA DE PROTOTIPAGEM

---

*Neste capítulo, será abordado o sistema de prototipagem empregado nesta Tese de Doutorado. Serão demonstrados os esquemáticos de cada parte do processo, bem como as funções de transferência para fins de projeto do sistema de controle.*

*A estratégia de prototipação implementada foi modular, ou seja, cada parte do sistema foi projetada e montada de forma individual. Dessa maneira, foi possível testar cada parte do sistema de forma isolada, facilitando a localização de problemas decorrentes da operação ou do projeto. Além disso, também foi possível reutilizar diversas placas relativas ao acionamento e sensoriamento dos conversores nos dois protótipos, o que tornou mais rápida a implementação dos exemplos explorados nos capítulos anteriores.*

## 8.1 Introdução

Nesta tese, toda a implementação prática dos conversores propostos foi feita através de uma estratégia modular, de forma a tornar o processo de prototipação rápido e reduzir o número de erros decorrente dos circuitos auxiliares.

A implementação do driver foi dividida nas seguintes placas:

- Estágios de conversão: Nestas placas estão localizados os semicondutores de potência, capacitores e indutores dos conversores empregados.
- Driver dos interruptor: Esta placa é responsável pelo acionamento dos MOSFETs do driver, trabalhando de forma completamente isolada da placa mãe;
- Sensor de tensão: Responsável pela leitura da tensão de saída do conversor CFP. A tensão lida é convertida para um sinal de corrente, o qual é direcionado à placa mãe para a devida filtragem e adaptação de níveis;
- Sensor de corrente dos LEDs: Composta por um resistor *shunt*, o qual tem sua tensão lida por um circuito isolador. Após condicionamento do sinal, o mesmo é enviado por corrente até a placa para filtragem e condicionamento de nível;
- Sensor de corrente do interruptor: Devido à alta banda passante exigida pelo CCP, optou-se por empregar um método de leitura de corrente do interruptor através de um transformador de corrente com um circuito de condicionamento de sinal. O valor lido é enviado através de corrente para a placa CCP, onde é filtrado e convertido aos níveis do UCC3845;
- Placa CCP: Posicionada entre a placa-mãe e a placa do conversor CP, tem como função implementar o modo CCP através de um circuito integrado dedicado, o UC3845;
- Placa de recepção: Fica alocada na placa-mãe do sistema, sendo responsável pela filtragem e condicionamento dos sinais recebidos do sensor de tensão ou corrente;
- Placa mãe: Nesta placa está disposto o microcontrolador, responsável pelo controle e comutação dos conversores. Além disso, também ficam acopladas as placas de recepção dos sinais dos sensores.

Pelo fato da cascata otimizada possuir mais de um estágio de conversão, optou-se por separar os componentes do primeiro estágio de conversão (CFP) do segundo estágio (CP), de forma a tornar fácil a detecção e isolação de possíveis problemas. Além disso, uma terceira placa de potência foi criada para realizar a comutação necessária para a modulação PWM. Caso essa estratégia de controle da luminosidade não for empregada, pode-se retirar essa placa do sistema.

Os sinais de controle dos interruptores são enviados da placa mãe ou da placa CCP, dependendo do modo de operação escolhido, para a placa central do CP, a qual direciona os sinais correspondentes para cada placa, juntamente com um condutor de alimentação 15 V e o seu respectivo condutor referencial de tensão.

A leitura dos sinais de tensão e corrente também ficaram centralizados na placa do conversor CP, sendo que os mesmos são enviados diretamente para a placa mãe e placa CCP por corrente, evitando dessa forma possíveis ruídos na transmissão.

## 8.2 Estágios de conversão

### 8.2.1 Conversor CFP

Na Figura 8.1 é mostrado o esquemático da placa CFP. Para reduzir o nível de Interferência Eletromagnética (*Electromagnetic Interference* - EMI) conduzida, a qual é causada pela comutação em alta frequência deste estágio, foi empregado antes do retificador de entrada um **FILTRO EMI** de modo comum e de modo diferencial. O **SOQUETE PWM** recebe a placa do driver para o interruptor do CFP, sendo que o **CONECTOR CP** recebe o sinal do driver e a alimentação provindos da **placa de conexão do CP**.

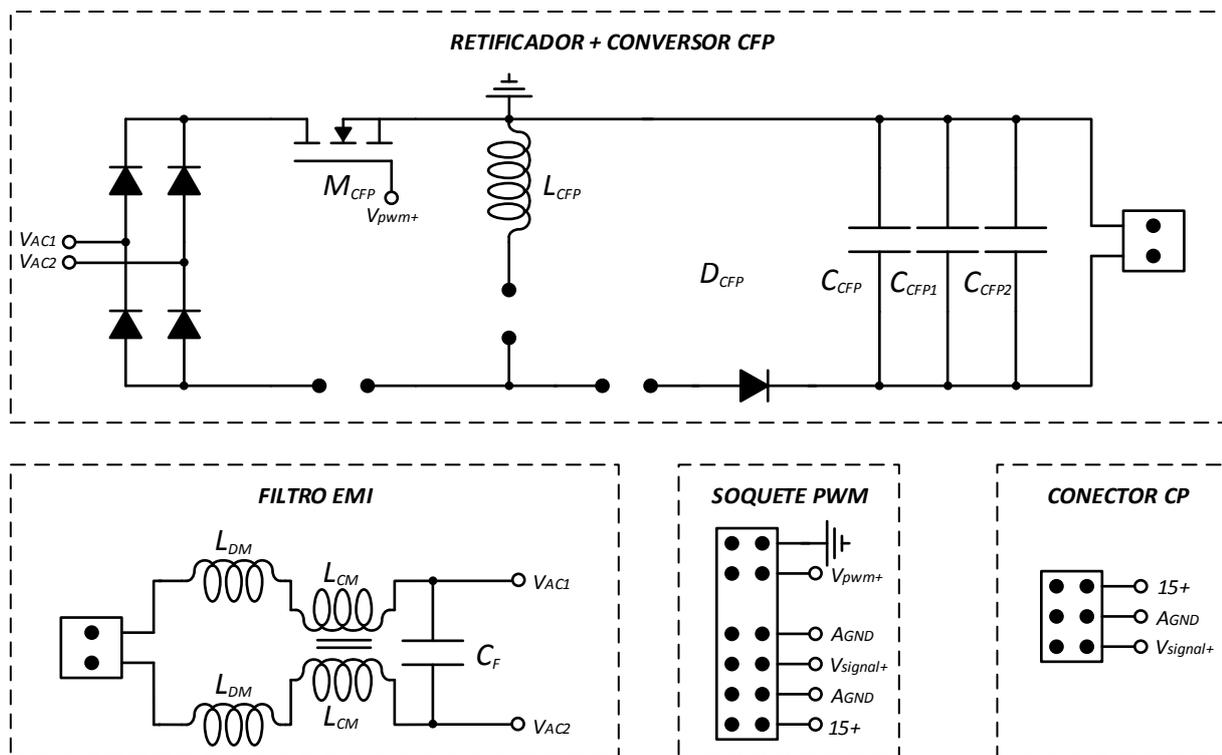


Figura 8.1 – Esquemático da placa de potência do primeiro estágio

Na Figura 8.2 é mostrada a foto da placa CFP completa.

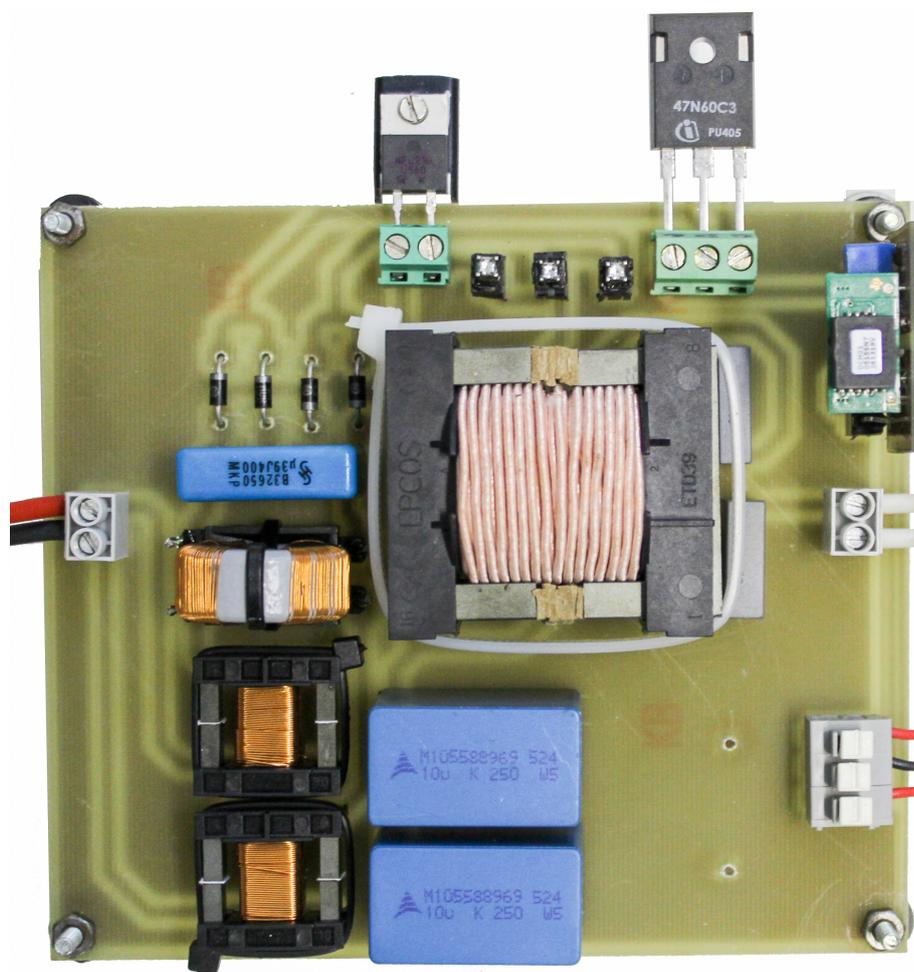


Figura 8.2 – Foto da placa de potência do primeiro estágio

## 8.2.2 Conversor CP

A placa de potência do conversor CP é dividida em duas partes. A parte inferior é a **placa de conexão do CP**, a qual recebe os sinais PWM dos interruptores, provindos da placa-mãe ou placa CCP e direciona eles para as respectivas placas de potência e para a sua parte superior. Os sinais das leituras de corrente e tensão também são direcionados através desta placa para a placa mãe ou placa CCP, sendo o seu esquemático mostrado na Figura 8.3. A parte superior é a **placa de potência do CP**, composta do indutor, capacitor, interruptor e diodo do segundo estágio, além do **SOQUETE PWM** para a placa do driver, **SOQUETE TENSÃO** para a placa do sensor de tensão de saída do CFP, **SOQUETE CORRENTE ILED** para o sensor da corrente nos LEDs e por fim, **SOQUETE CORRENTE INTERRUPTOR** para o sensor de corrente no interruptor do segundo estágio, conforme mostra o esquemático da Figura 8.4.

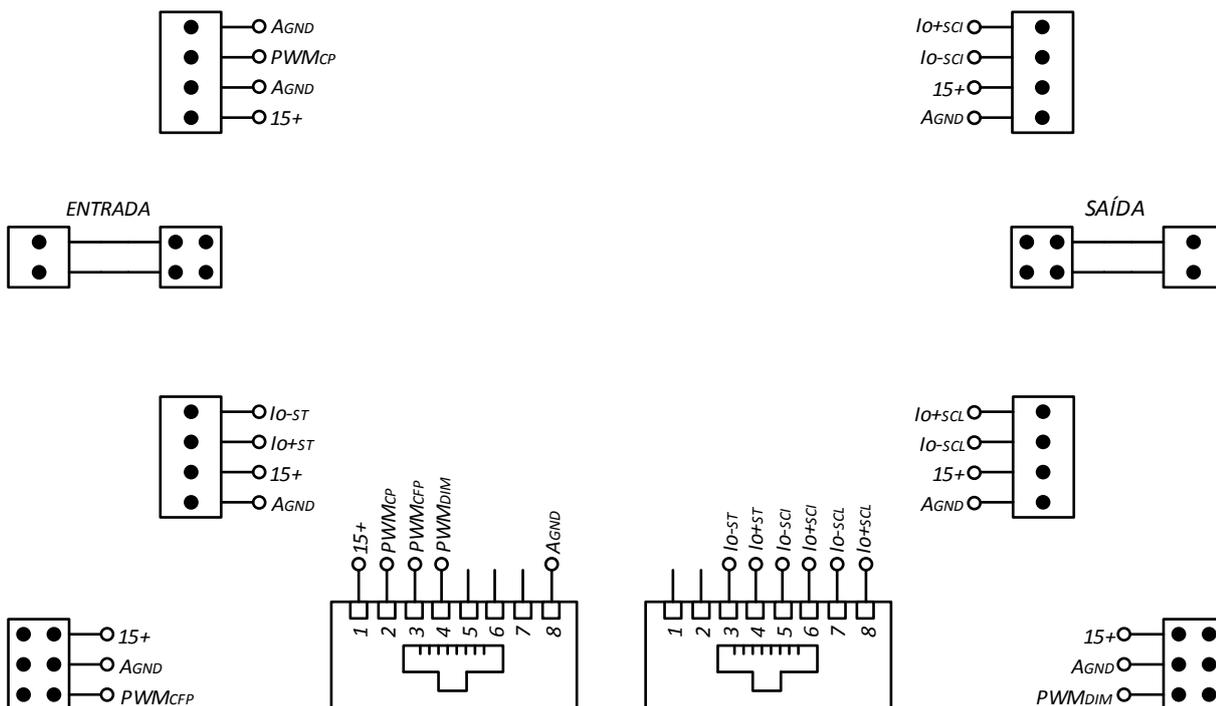


Figura 8.3 – Esquemático da placa de conexão do segundo estágio

O segundo estágio foi dividido em duas placas de forma a facilitar a troca dos componentes de potência, sem alterar a conexão com as outras placas, diminuindo dessa forma a ocorrência de mau contato entre os blocos de potência. Além disso, tal estratégia também diminui a contagem de componentes necessária para cada projeto do CP, tornando mais rápida e prática a sua

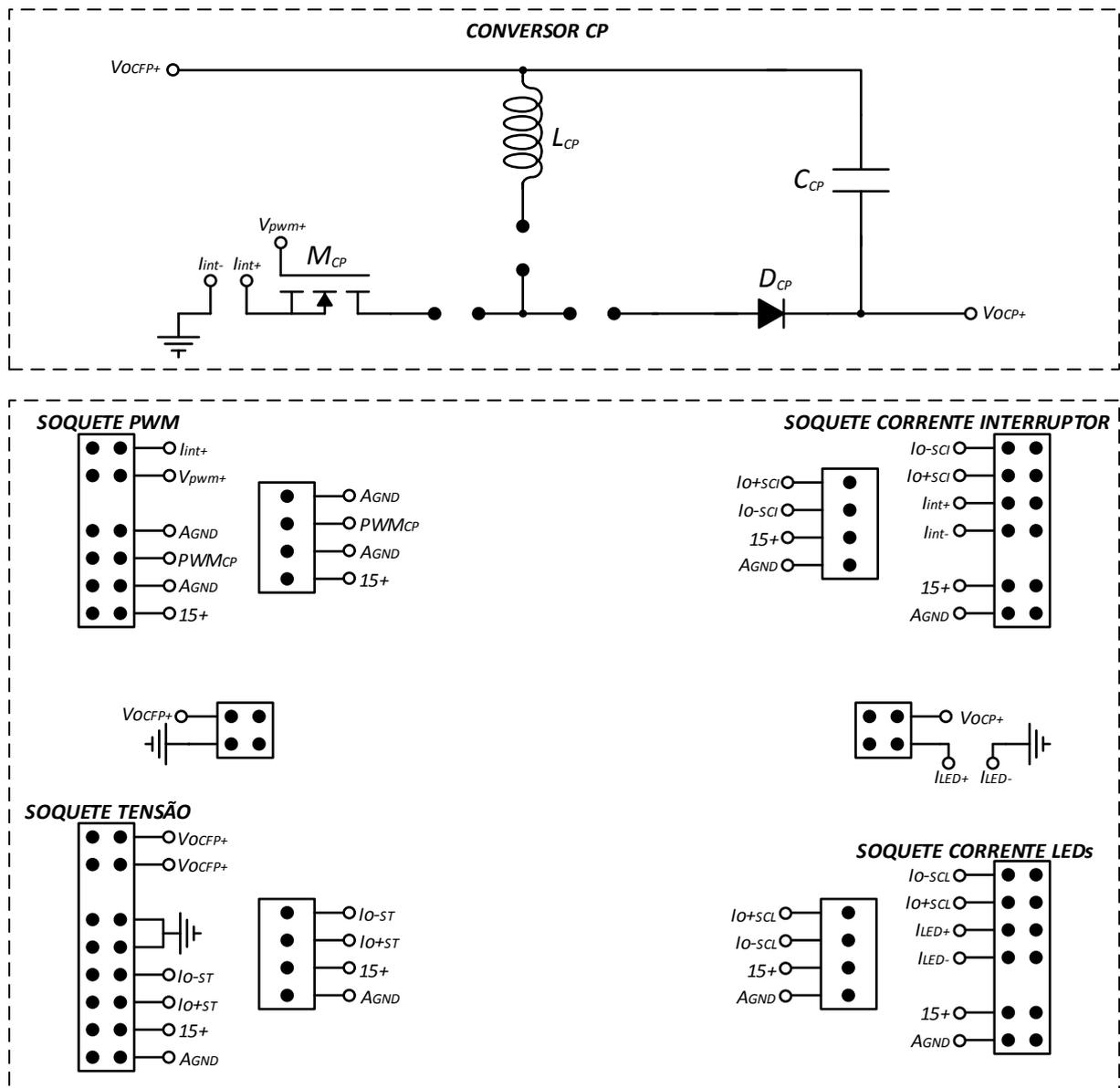


Figura 8.4 – Esquemático da placa de potência do segundo estágio

implementação. A Figura 8.5 mostra a **placa de conexão do CP** e a Figura 8.6 mostra a **placa de potência do CP**.

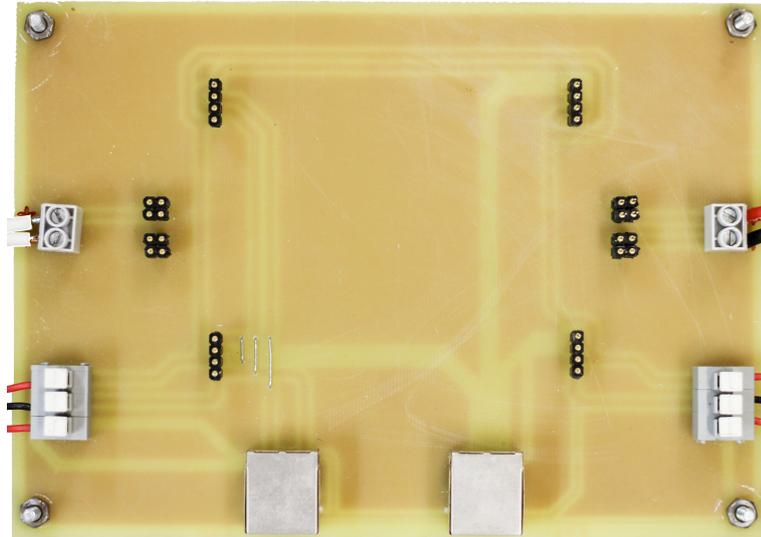


Figura 8.5 – Foto da placa de conexão do segundo estágio

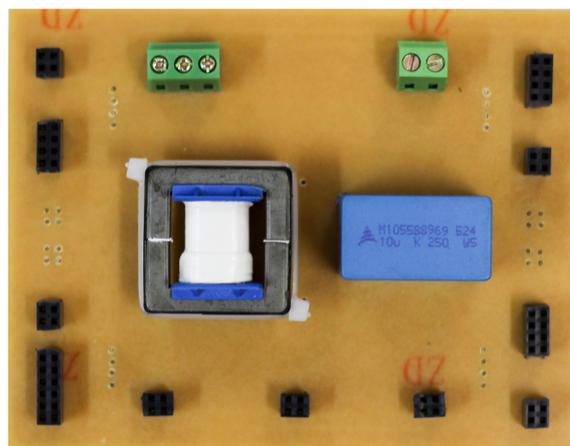


Figura 8.6 – Foto da placa de potência do segundo estágio

### 8.2.3 Modulador PWM

É demonstrado na Figura 8.7 o esquemático da placa para modulação PWM, a qual é composta apenas por um interruptor, o **SOQUETE PWM**, onde é encaixado o driver para o interruptor e o **CONECTOR CP**, o qual recebe o sinal do driver e a alimentação da placa-mãe.

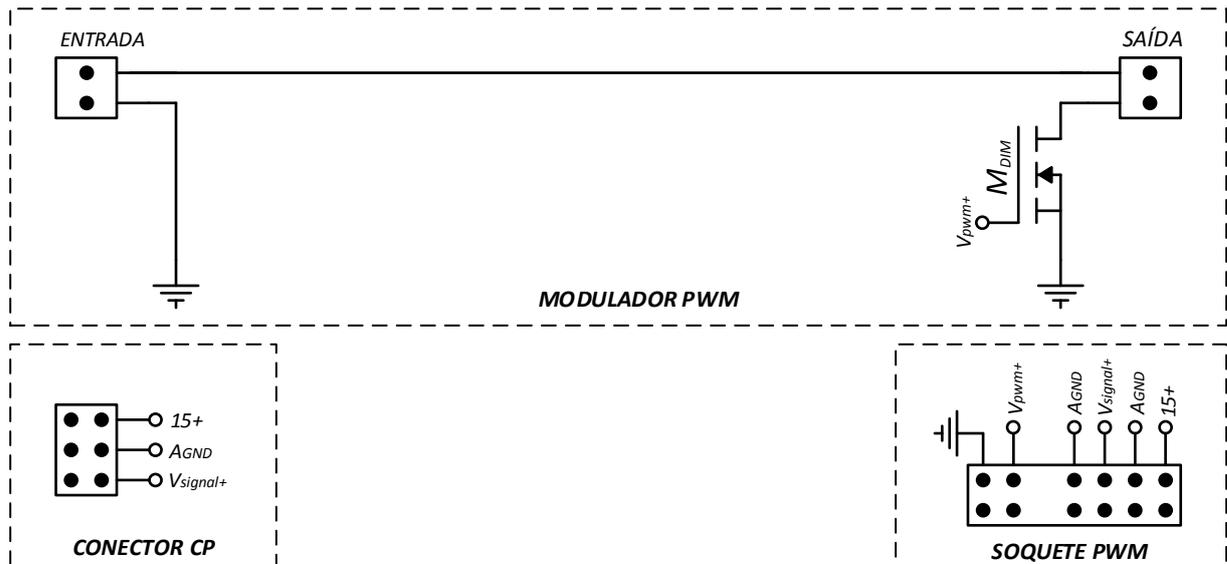


Figura 8.7 – Esquemático da placa responsável pela modulação PWM

Na Figura 8.8 é mostrada a foto da placa:

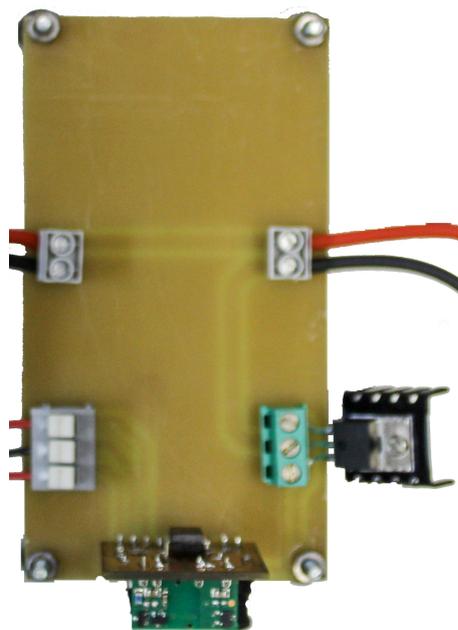


Figura 8.8 – Foto da placa de potência do módulo PWM

## 8.3 Driver do interruptor

O circuito HCPL-3120 foi empregado para isolar o sinal PWM dos interruptores, como mostra a Figura 8.9. Para fornecer tensão no lado do interruptor, uma fonte DCH010515 da Texas Instruments foi empregada em conjunto com um regulador linear LM7805. Dessa forma, o sinal de alimentação de 15 V é rebaixado para 5 V e elevado, de forma isolada, para 15 V para a comutação do gate do interruptor.

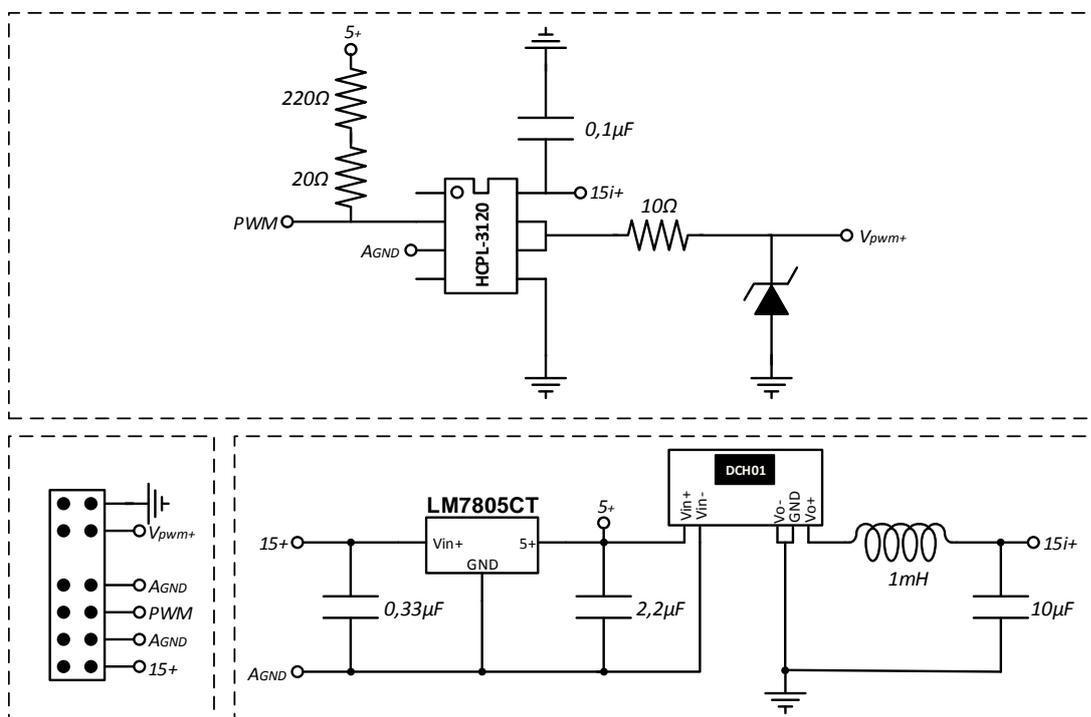


Figura 8.9 – Esquemático do driver dos interruptores

Na Figura 8.10 é mostrada a foto da placa implementada.

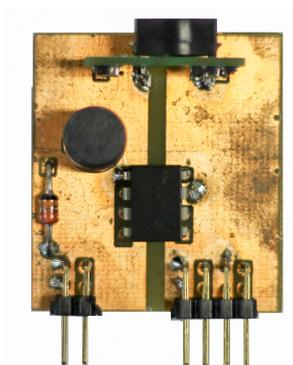


Figura 8.10 – Foto da placa do driver para os interruptores

## 8.4 Sensor de tensão

O sensoriamento da tensão no barramento é feito através do circuito integrado **HCPL-7520**, como mostra o esquemático da Figura 8.11, o qual isola o sinal lido através de uma conversão óptica/digital. A tensão analógica medida é convertida em um sinal digital através de um conversor sigma-delta, o qual é transmitido de forma óptica e reconstruído no lado secundário para um sinal analógico. O HCPL-7520 exige uma tensão de referência no pino 6 de 4 V, a qual é fornecida através de um divisor resistivo de precisão associado a um buffer de tensão.

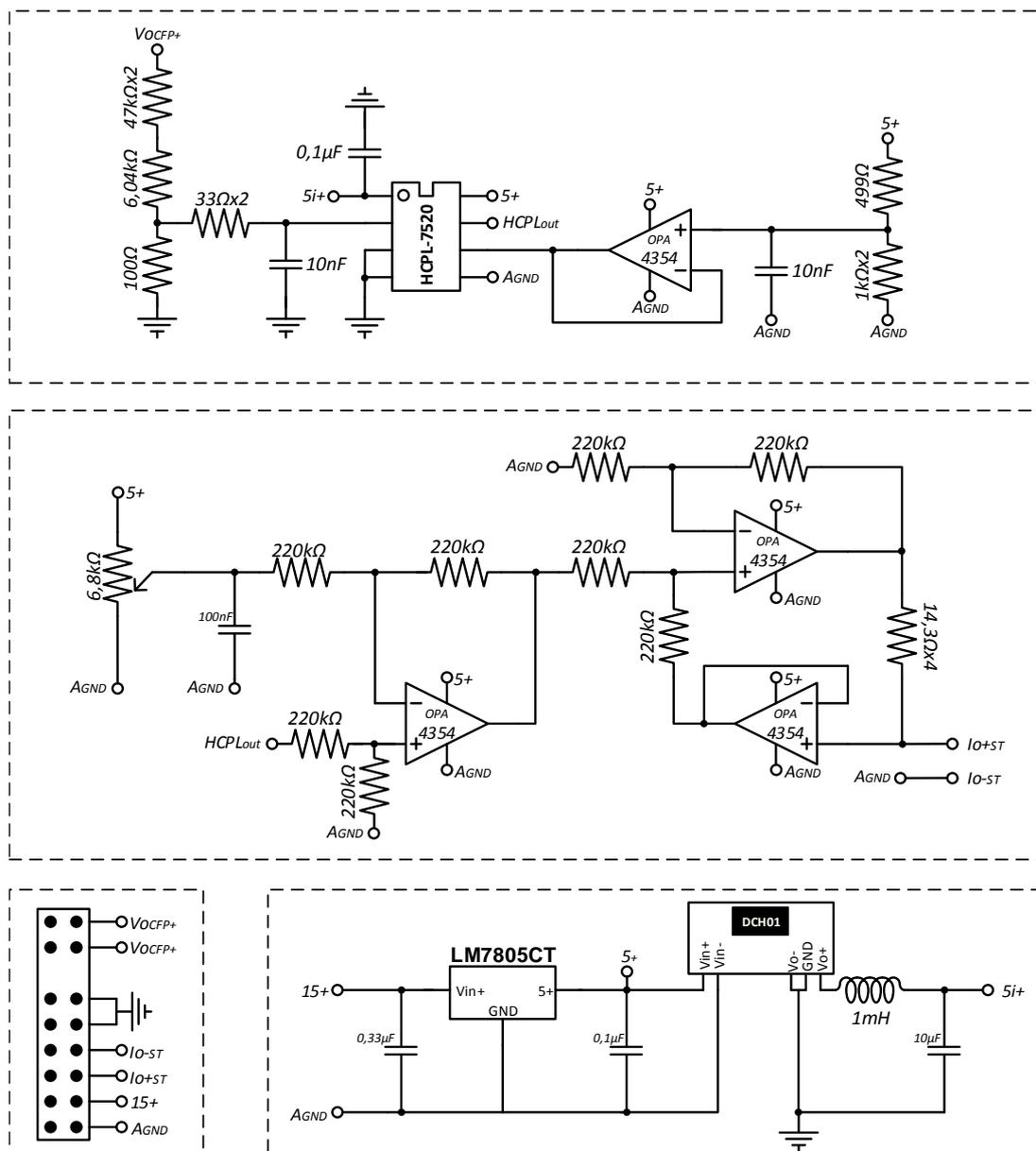


Figura 8.11 – Esquemático da placa de sensoriamento da tensão

A saída analógica reconstruída é disponibilizada no pino 7, a qual possui um nível de *offset* de aproximadamente 2,5 V. Tal nível é retirado parcialmente pelo subtrator subsequente ao HCPL. O valor de tensão residual a esse processo é empregado como um sinal de zero de tensão, ou seja, isso permite que o microcontrolador da placa-mãe tenha conhecimento de quando a placa de sensoriamento de tensão está conectada, sem no entanto apresentar um sinal significativo na leitura. Caso o sinal recebido for nulo, o sistema pode interpretar que existe algum erro no sistema de sensoriamento e não iniciar a partida do *driver*.

Por fim, o sinal do subtrator passa por um conversor tensão para corrente, evitando dessa forma a inserção de ruídos ou variação do valor lido no destino, comuns na transmissão por tensão.

Assim como na placa do driver para o interruptor, uma fonte DCH010515 da Texas Instruments, foi empregada em conjunto com um regulador linear LM7805 para alimentar o lado primário do circuito HCPL-7520.

Para fins de projeto do sistema de controle, em (8.1) é mostrado o ganho do sensor de tensão, ou seja, a relação entre a tensão no barramento e a corrente que será direcionada até a placa de recepção:

$$G_{S_{vocfp}} = 0,0001363 \quad (8.1)$$

Na Figura 8.12 é mostrada a foto da placa implementada.



Figura 8.12 – Foto da placa do sensor de tensão

## 8.5 Sensor de corrente dos LEDs

Um conjunto de quatro resistores de precisão em paralelo, com valor de  $1\Omega$ , foram empregados para uma leitura de corrente do tipo *shunt*, totalizando uma resistência de  $0,25\Omega$ , como mostra o esquemático da Figura 8.13. Evitou-se o uso de sensores do tipo Hall pela sua imprecisão na faixa de valores da corrente de saída.

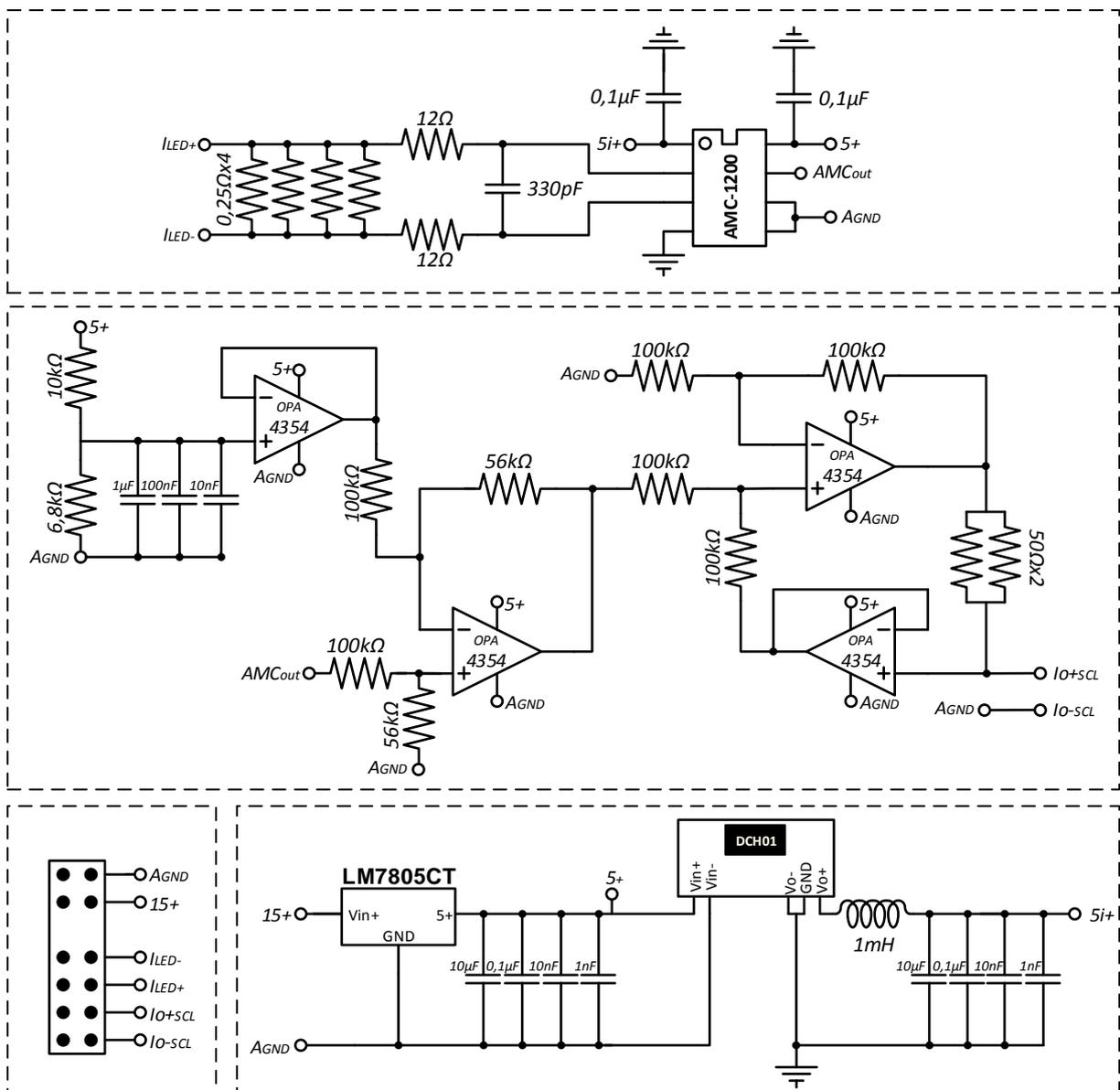


Figura 8.13 – Esquemático da placa de sensoriamento da corrente nos LEDs

Para isolar o sinal de tensão provindo dos resistores *shunt* foi empregado o circuito integrado AMC1200, associado a um filtro de modo comum e diferencial na entrada, por exigência do

fabricante do circuito. Assim como no caso do HCPL-7520, o sinal de saída do AMC1200 possui um nível de *offset*, o qual é parcialmente extraído por um circuito subtrator. O valor residual é empregado como nível de corrente nula.

Logo após o subtrator, um conversor tensão para corrente envia o sinal para a placa de recepção alocada na placa-mãe do sistema.

Para fins de projeto do sistema de controle, em (8.2) é mostrado o ganho do sensor de corrente dos LEDs, ou seja, a relação entre a corrente de saída do *driver* e a corrente que será direcionada até a placa de recepção:

$$G_{siled} = 0,004 \quad (8.2)$$

Na Figura 8.14 é mostrada a foto da placa implementada.



Figura 8.14 – Foto da placa do sensor de corrente dos LEDs

## 8.6 Sensor de corrente do interruptor

Este sistema de sensoriamento é composto de duas placas. A primeira é o Transformador de Corrente (TC), sendo o seu esquemático mostrado na Figura 8.15 o qual tem um versão diferente dependente do modo de condução empregado. A segunda placa lê o sinal de tensão proveniente da primeira e transforma em um sinal de corrente, como mostra a Figura 8.16. Optou-se por esse método devido a alta banda passante necessária na leitura da corrente do interruptor para o modo CCP.

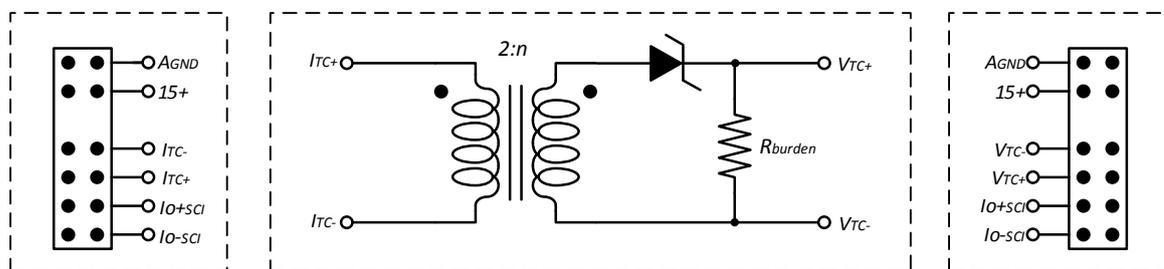


Figura 8.15 – Esquemático da placa do TC

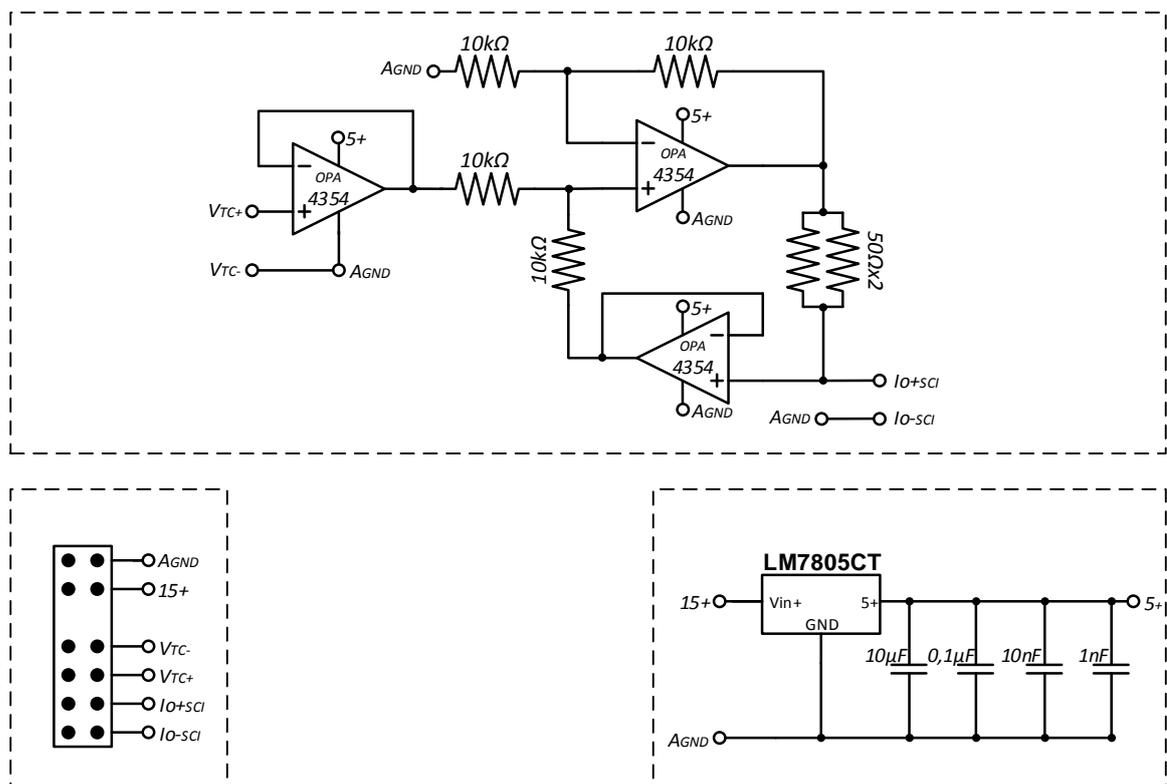


Figura 8.16 – Esquemático da placa de envio do sinal lido no secundário do TC

Nas Figuras 8.17 e 8.19 são mostradas as fotos das placas implementadas.



Figura 8.17 – Foto da placa do transformador de corrente



Figura 8.18 – Foto da placa de sensoriamento da corrente no interruptor

Por fim, a Figura demonstra o encaixa das placas demonstradas acima.



Figura 8.19 – Foto do sistema de leitura da corrente no interruptor

## 8.7 Placa de recepção

Nesta placa, como mostra o esquemático da Figura 8.20, o sinal de corrente, provindo de algum dos sensores, é transformado novamente em tensão através de um resistor de precisão de  $100\Omega$ . Logo após, é possível optar pelo uso de um filtro Sallen-Key, através dos resistores de  $0\Omega$ . O filtro é sintonizado na frequência de  $4,6\text{ kHz}$ , uma década abaixo da frequência de comutação do sistema.

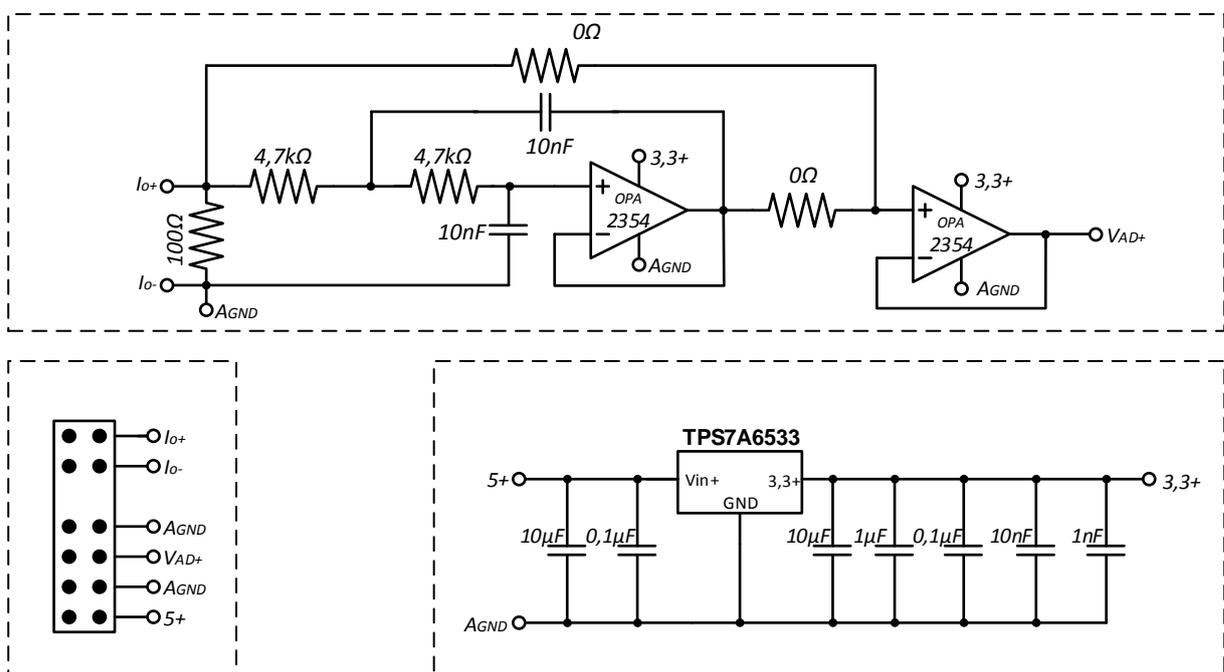


Figura 8.20 – Esquemático da placa de recepção dos sinais de sensoriamento

Por fim, um buffer de tensão é posicionado antes da entrada do conversor A/D do microcontrolador. Como todos os amplificadores operacionais desta placa são alimentados com  $3,3\text{ V}$ , sua tensão máxima de saída estará limitada neste valor, protegendo assim os conversores do microcontrolador contra possíveis surtos ou sobressinais.

Para fins de projeto do sistema de controle, em (8.3) é mostrada a função de transferência da placa de recepção do sinal provindo do sensor:

$$G_{recepcao}(s) = \frac{7,713 \cdot 10^{10}}{s^2 + 5,554 \cdot 10^4 + 7,7138 \cdot 10^8} \quad (8.3)$$

Na Figura 8.21 é mostrada a foto da placa implementada.



Figura 8.21 – Foto da placa de recepção

## 8.8 Placa CCP

No modo de operação CCP é necessária a abertura do interruptor assim que a corrente de pico do mesmo ultrapassar o valor de referência, estipulado manualmente ou pela malha de controle. Realizar esse processo em um microcontrolador de uso geral pode levar a um delay significativo na abertura da chave, fazendo com o que o sistema não opere da forma esperada. Por isso, optou-se neste trabalho por empregar um circuito integrado dedicado a esta tarefa, o **UC3845**. O esquemático desta placa é mostrado na Figura 8.22. Essa placa foi projetada para ser posicionada entre a placa CP e a placa-mãe, logo todos os sinais dos sensores são redirecionados para o seu destino final, bem como os sinais PWM provenientes da placa-mãe, com exceção do sinal PWM do conversor CP, o qual é gerado pelo circuito integrado em questão e pelo sinal de corrente do interruptor, empregado somente no modo CCP.

Basicamente, este circuito compara um sinal de tensão, proveniente da leitura da corrente no interruptor do conversor, com um sinal de referência, gerando assim a comparação necessária para o CCP. Esta operação é feita em frequência fixa.

O sinal de referência para a comparação pode ser escolhido de duas fontes nesta placa: do divisor resistivo ou vindo da placa-mãe, através de uma das saídas PWM. Para transformar o sinal PWM em um sinal analógico com nível CA nulo, é empregado um filtro Sallen-Key sintonizado na frequência de  $9,2\text{ kHz}$ , uma década abaixo da frequência do sinal originário da placa-mãe.

Também existe um conector para a escolha da inserção de uma reta de compensação no sinal lido. Esse método é especialmente útil quando uma instabilidade de alta frequência está presente no sistema. O transistor NPN em conjunto com os resistores e o capacitor geram essa reta de compensação. Um filtro RC é posicionado na entrada do pino 3, de maneira a formar um passa-baixa de alta frequência, sugerido pelo fabricante do **UC3845**, evitando assim picos de tensão durante o processo de comutação.

Por fim, o sinal PWM proveniente da operação de comparação está disponível no pino 6, o qual passa por um circuito buffer de coletor aberto. Dessa forma, o sinal PWM estará adequado para a operação com a placa de *driver* projetada.

Na Figura 8.23 é mostrada a foto da placa implementada.

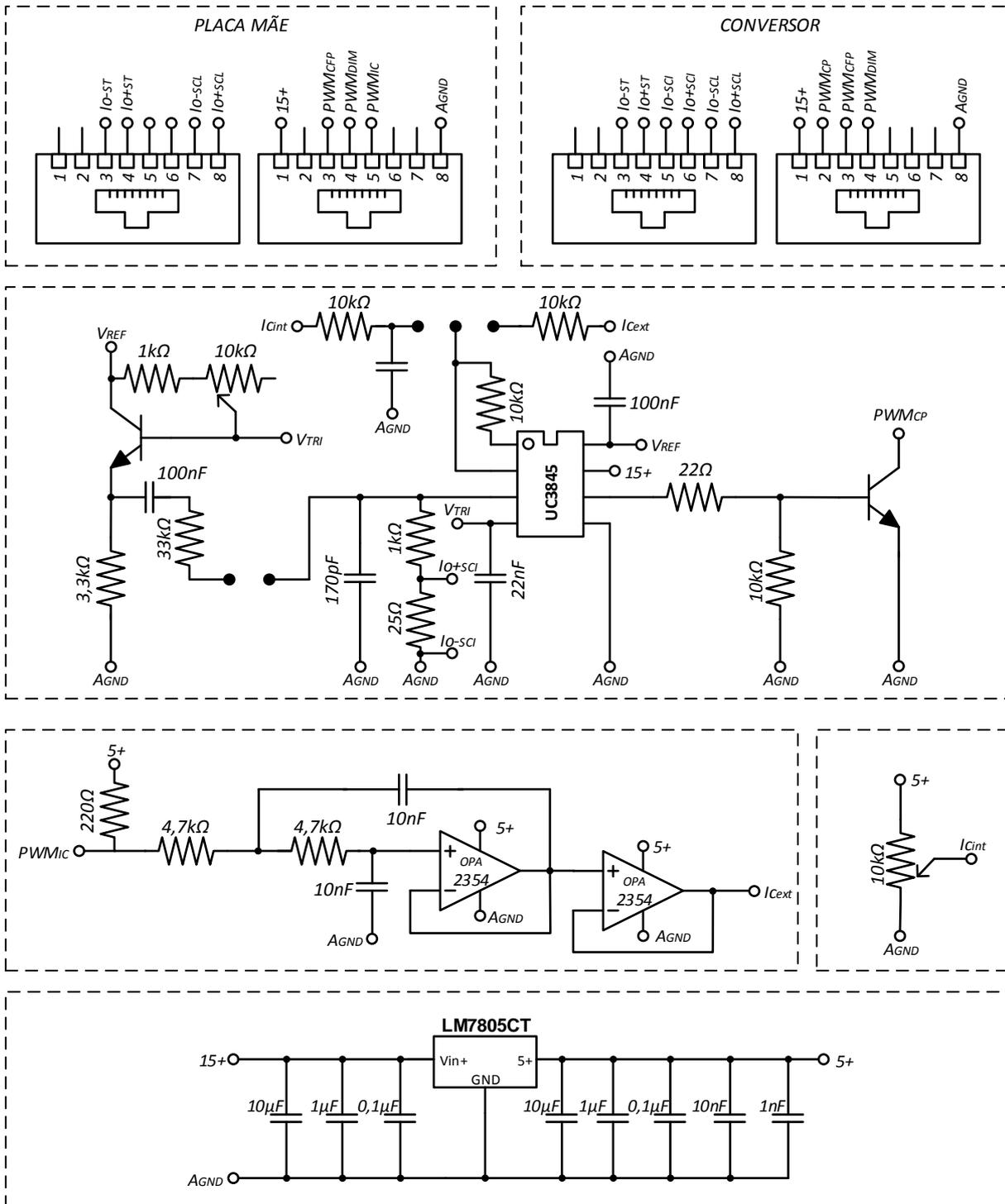


Figura 8.22 – Esquemático da placa de Controle por Pico de Corrente

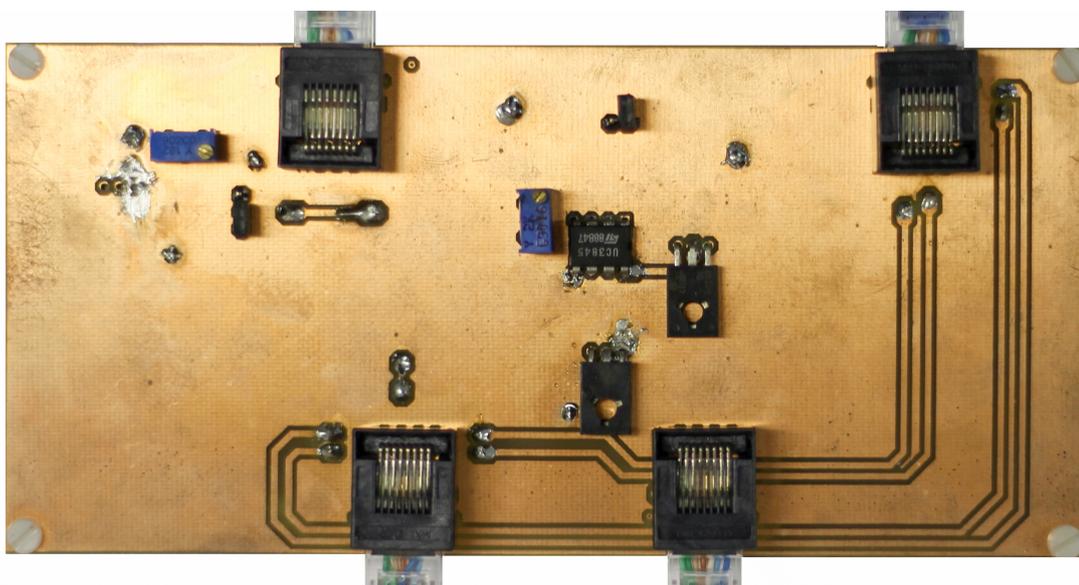


Figura 8.23 – Foto da placa de controle por pico de corrente

## 8.9 Placa-mãe

A ideia principal desta placa-mãe é servir como uma extensão da placa de desenvolvimento TIVA TM4C123G da Texas Instruments. Como pode ser visto no esquemático da Figura 8.24, um conjunto de *headers* (**LEFT** e **RIGHT**) fazem a conexão com o kit de desenvolvimento.

Além disso, também são disponibilizadas conexões para até seis placas de recepção (*headers* **P1** a **P6**). Cada conexão possui uma alimentação de 15 V, um par diferencial de sinal de alguma placa de sensoriamento (**ANX+** e **ANX-**) e a sua saída correspondente para o conversor A/D do microcontrolador (**ADX**).

Para possibilitar uma interface direta com o operador, foi disponibilizado na placa de controle um conjunto de interruptores do tipo DIP Switch e três LEDs indicativos (**RED**, **BLUE** e **GREEN**).

Os circuitos integrados **SN7407N** são empregados com um buffer entre os sinais PWM do microcontrolador e as correspondentes placas driver no conversor. Este circuito possui em sua saída uma conexão do tipo coletor aberto, não-inversora, com alta capacidade para drenagem de corrente.

Por fim, tantos os sinais PWM quando os sinais provenientes do sensoriamento chegam à placa-mãe através de conectores RJ45, tornando sua conexão mais estável e de fácil manipulação.

Na Figura 8.25 é mostrada a foto da placa implementada.

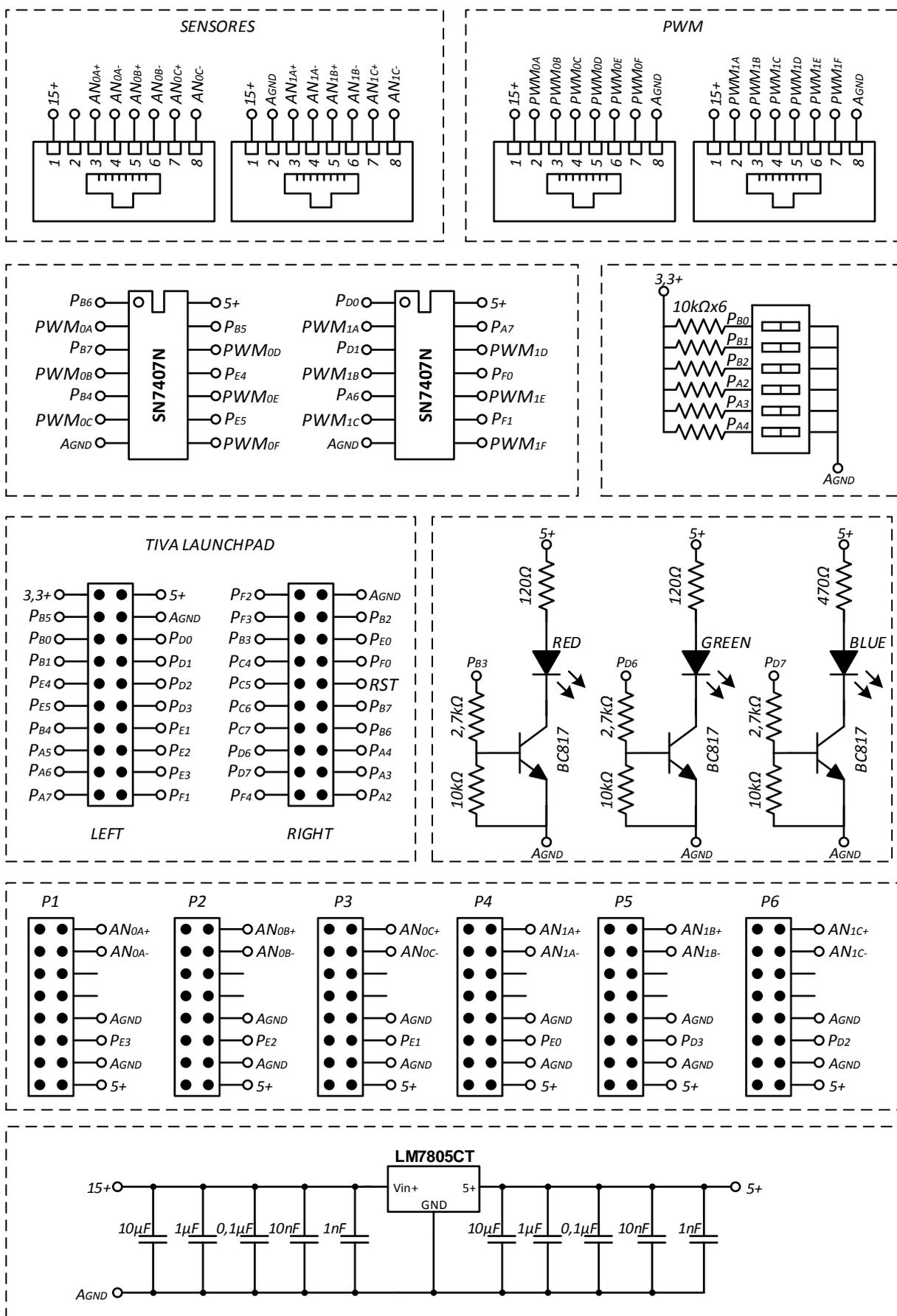


Figura 8.24 – Esquemático da placa mãe do sistema

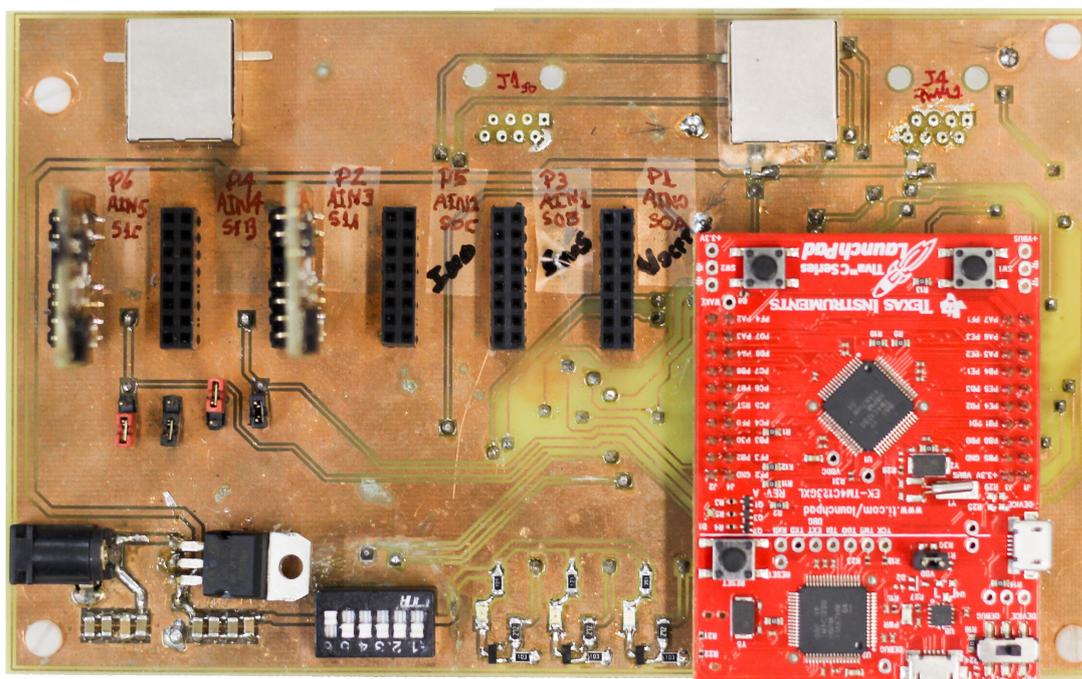


Figura 8.25 – Foto da placa-mãe do sistema

# PUBLICAÇÕES ORIUNDAS DO TEMA

---

## **Artigos Publicados em Periódicos**

CAMPONOGARA, D.; FERREIRA, G. F.; CAMPOS, A.; DALLA-COSTA, M.; GARCIA, J. Off-line led driver for street lighting with an optimized cascade structure. Industry Applications, IEEE Transactions on, PP, n. 99, p. 1–1, 2013. ISSN 0093-9994.

CAMPONOGARA, D.; VARGAS, D. R.; CAMPOS, A.; COSTA, M. A. D.; MARCHESAN, T. B.; ALONSO, J. M. Minimização da capacitância em luminárias a led baseada na conexão otimizada de conversores estáticos. Revista Eletrônica de Potência, v. 18, p. 1001–100, 2013.

CAMPONOGARA, D.; VARGAS, D. R.; DALLA-COSTA, M.; ALONSO, J. M.; GARCIA, J.; MARCHESAN, T. B. Off-line led driver for street lighting with an optimized cascade structure. Industrial Electronics, IEEE Transactions on, 2014.

ALMEIDA, P.; CAMPONOGARA, D.; DALLA-COSTA, M.; BRAGA, H.; ALONSO, J. M. Matching LED and driver lifespans: A review of different techniques. Industrial Electronics Magazine, IEEE, 2014.

**Artigo Publicado em Congresso**

COSTA, P. S.; FREITAG, S. C.; CAMPONOGARA, D. Desenvolvimento de um sistema de medição isolada de grandezas elétricas para protótipos. 8º Seminário de Eletrônica de Potência e Controle, 2014.

**Registro/Depósito de Patente**

CAMPONOGARA, D.; VARGAS, D. R.; CAMPOS, A. Aparato e Método Para Acionamento de LEDs com Redução no Processamento Redundante de Eletricidade e Sistemas de Iluminação. BR1020130273686, 2013.