



UFSM

Dissertação de Mestrado

**UMA NOVA METODOLOGIA DE PROJETO PARA A
OTIMIZAÇÃO DO VOLUME DO CONVERSOR BOOST PFC**

Hamilton Confortin Sartori

PPGEE

Santa Maria, RS, Brasil

2009

**UMA NOVA METODOLOGIA DE PROJETO PARA A
OTIMIZAÇÃO DO VOLUME DO CONVERSOR BOOST PFC**

por

Hamilton Confortin Sartori

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS) como requisito parcial para a obtenção do grau de **Mestre em Engenharia Elétrica.**

PPGEE

Santa Maria, RS, Brasil

2009

© 2009

Todos os direitos autorais reservados a Hamiltom Confortin Sartori. A reprodução de partes ou do todo deste trabalho só poderá ser com autorização por escrito do autor.

Endereço: Rua Cel. Niederauer, nº 1212/104, Santa Maria, RS, 97105-120

Fone (0xx)55 3220.8463; Endereço eletrônico: hamiltomsar@gmail.com

**Universidade Federal de Santa Maria
Centro de Tecnologia
Programa de Pós-Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,
aprova a Dissertação de Mestrado

**UMA NOVA METODOLOGIA DE PROJETO PARA A
OTIMIZAÇÃO DO VOLUME DO CONVERSOR BOOST PFC**
elaborada por
Hamilton Confortin Sartori

como requisito parcial para obtenção do grau de
Mestre em Engenharia Elétrica

COMISSÃO EXAMINADORA:

Dr. José Renes Pinheiro (UFSM)
(Presidente/Orientador)

Dr. Hélio Leães Hey (UFSM)

Dr. José Eduardo Baggio (UNIFRA)

Dr. Mário Lúcio Martins (UTFPR)

Santa Maria, 27 de março de 2009.

*Para Antonio Carlos e Norma, meus pais,
para Carla e Luis Filipe, meus irmãos e para os amigos que sempre me
apoiaram.*

Agradecimentos

Ao professor José Renes Pinheiro, por sua amizade, colaboração e por me conceder a oportunidade de realizar este trabalho sob sua orientação.

Aos professores Hélio Leães Hey, Humberto Pinheiro e Hilton Abílio Gründling, pela amizade, conhecimento e experiência transmitidos no decorrer do Mestrado, contribuindo de forma relevante na elaboração deste trabalho.

Aos colegas do GEPOC, Cleber Zanatta, Diorge Bão Zambra, Jumar Russi, Mario Martins, Paulo Canuto Ficagna, Fernando Beltrame e Jonatan Zientarsky que de alguma forma colaboraram com o desenvolvimento deste trabalho e pelos fortes laços de amizade criados entre nós.

Aos amigos do NUPEDEE e da PPGEE, em especial ao funcionário Luiz Fernando Martins, que colaborou na realização desse trabalho.

À Universidade Federal de Santa Maria e à CAPES pelo apoio financeiro indispensável para a realização de uma pesquisa de qualidade.

Aos meus pais, Antônio Carlos e Norma, a os meus irmãos Luis Filipe e Carla e a toda minha família, pelos ensinamentos que carregarei por toda a vida, pela confiança e pelo amor em mim depositado.

A Deus.

“Todas as coisas devem ser feitas da forma mais simples possível, porém não mais simples que o possível.”.

(Albert Einstein)

RESUMO

Dissertação de Mestrado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

UMA NOVA METODOLOGIA DE PROJETO PARA OTIMIZAÇÃO DO VOLUME DO CONVERSOR BOOST PFC

Autor: Hamiltom Confortin Sartori

Orientador: Professor Dr. José Renes Pinheiro

Local e Data da Defesa: Santa Maria, março de 2009.

Esse trabalho investiga o impacto do ponto de operação ($\Delta i @ fs$) no volume final do conversor boost operando como pré regulador com correção do fator de potência (PFC). Os elementos de maior influência no volume do conversor são o indutor boost, o filtro de entrada e os dissipadores térmicos. O volume destes elementos é diretamente influenciado pelo ponto de operação, mostrando uma relação direta entre eles. Com o aumento da frequência de comutação e da ondulação da corrente de entrada ocorre a diminuição do indutor boost, porém, aumentam as perdas nas comutações dos semicondutores e aumenta o volume do filtro de entrada. Com a diminuição da frequência e da ondulação da corrente ocorre o inverso, sabendo disto, fica claro que projetar individualmente cada um destes três elementos pode resultar em um bom projeto individual, contudo penaliza os outros parâmetros. Assim, a metodologia apresentada realiza o projeto do conversor de forma integrada, escolhendo o ponto de operação em que o conversor encontre o volume final mínimo, partindo de algumas variáveis de entrada, como potência de saída e tensões de entrada e saída. O projeto leva em consideração diferentes tecnologias de semicondutores, topologias de filtros de entrada, perfis de dissipadores térmicos, tecnologias de núcleos magnéticos além das normas internacionais a que o conversor deve se adequar. Baseado no projeto integrado dos parâmetros do conversor é possível otimizar o projeto encontrando o ponto de operação para o volume total mínimo do conversor.

Palavras-Chave: Boost, PFC, Volume.

ABSTRACT

Master Thesis
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

A NEW DESIGN METHODOLOGY FOR BOOST PFC CONVERTER VOLUME OPTIMIZATION

Author: Hamiltom C. Sartori
Research Supervisor: Professor Dr. José Renes Pinheiro
March 2009 – Santa Maria.

This work investigates the influence of operation point ($\Delta i @ fs$) in the final volume of PFC boost converter. The boost inductor, EMI filter and thermal heatsink are the elements which main influences in the converter volume. These elements are strongly influenced by the chosen operation point, showing a direct relationship among them. With the increase of switch frequency and of the input current ripple occurs reduction of the boost inductor volume. On the other hand, it increases the switching losses in semiconductors, and influence on the EMI filter volume. It should be highlight that the optimum designs of individual devices or parameters of a system could not take the optimization of the overall system. In this form it is strongly recommended that the engineers and designers take into account the overall system, as well available technologies, standard and recommendation, and finally market commitments.

The methodology presented realize the converter design in a integrate form, selecting the operation point that the converter finds the minimal total volume, starting from input variable output power, input and output voltage. The design takes into account different semiconductors technologies, different input filter topologies, different heart sinks profile, different magnetic cores technologies further of international standards that the converter must be adapt. Based on an integrate design of converter parameters is possible optimize the design finding the operation point for the minimal volume.

Keywords: Boost, PFC, Volume.

LISTA DE FIGURAS

Figura 1.1 Conversor retificador passivo tradicional.	23
Figura 1.2 Formas de onda de tensão e corrente e espectro harmônico para o conversor retificador monofásico passivo.	23
Figura 1.3 Conversor elevador boost PFC	27
Figura 1.4 Resultados de simulações para a corrente de entrada;	32
Figura 1.5 Efeito fringing flux em núcleos com entreferro a ar.	33
Figura 1.6 Efeito fringing flux em núcleos powder.	34
Figura 2.1 Comportamento da indutância inicial em função do ponto de operação.	38
Figura 2.2 Curva para seleção de núcleos para o material MPP.	39
Figura 2.3 Curva para seleção de núcleos para o material High Flux.	40
Figura 2.4 Curva para seleção de núcleos para o material Kool M μ	40
Figura 2.5 Comportamento do volume para o material magnético MPP em função da varredura em ($\Delta i @ fs$).	41
Figura 2.6 Comportamento do volume para o material magnético High Flux em função da varredura em ($\Delta i @ fs$).	42
Figura 2.7 Comportamento do volume para o material magnético kool M μ em função da varredura em ($\Delta i @ fs$).	42
Figura 2.8 Corrente rms de entrada.	44
Figura 2.9 Permeabilidade em função da força magnetizante para o material MPP.	45
Figura 2.10 Permeabilidade em função da força magnetizante para o material High Flux.	45
Figura 2.11 Permeabilidade em função da força magnetizante para o material Kool M μ	46
Figura 2.12 Permeabilidade em função da temperatura para o material Kool M μ	47
Figura 2.13 Permeabilidade em função da frequência para o material Kool M μ	47
Figura 2.14 Permeabilidade em função da densidade de fluxo AC para o material Kool M μ	48
Figura 2.15 Comportamento da indutância em função da corrente para o material MPP.	50
Figura 2.16 Comportamento da indutância em função da corrente para o material High Flux.	50
Figura 2.17 Comportamento da indutância em função da corrente para o material Kool M μ	51
Figura 2.18 Corrente de entrada considerando o efeito da variação da permeabilidade para o material MPP.	52
Figura 2.19 Corrente de entrada considerando o efeito da variação da permeabilidade para o material High Flux.	53

Figura 2.20 Corrente de entrada considerando o efeito da variação da permeabilidade para o material Kool M μ .	53
Figura 3.1 Circuito para o ruído de modo diferencial.	56
Figura 3.2 Circuito para o ruído de modo comum.	57
Figura 3.3 Conversor boost PFC com filtro de EMI.	58
Figura 3.4 Corrente de entrada para o ponto de operação (20% @ 20kHz).	59
Figura 3.5 Espectro harmônico de alta frequência para o ponto de operação (20% @ 20kHz).	59
Figura 3.6 Corrente de entrada para o ponto de operação (50% @ 49kHz).	60
Figura 3.7 Espectro harmônico de alta frequência para o ponto de operação (50% @ 49kHz).	60
Figura 3.8 Limites de quase-pico para interferência conduzida segundo a norma CISPR-22.	62
Figura 3.9 Limites de valor médio para interferência conduzida segundo a norma.	62
Figura 3.10 Plano de terra e disposição dos equipamentos.	63
Figura 3.11 Estrutura da topologia π .	64
Figura 3.12 Representação das indutâncias de dispersão utilizadas para supressão de ruído de modo diferencial.	65
Figura 3.13 Estrutura da topologia duplo π .	65
Figura 3.14 Obtenção da frequência de corte para a topologia π de terceira ordem.	67
Figura 3.15 Obtenção da frequência de corte para a topologia duplo π de quinta ordem.	67
Figura 3.16 Volume do filtro de EMI em função do ponto de operação para a topologia π e para o material magnético High Flux.	71
Figura 3.17 Volume do filtro de EMI em função do ponto de operação para a topologia π e para o material magnético KoolM μ .	71
Figura 3.18 Volume do filtro de EMI em função do ponto de operação para a topologia duplo π e para o material magnético High Flux.	72
Figura 3.19 Volume do filtro de EMI em função do ponto de operação para a topologia duplo π e para o material magnético KoolM μ .	73
Figura 4.1 Características da tensão direta em função da corrente de condução.	77
Figura 4.2 Tensão direta em função da corrente média de condução para diferentes temperaturas de junção.	78
Figura 4.3 Demonstração da corrente de recuperação reversa.	79
Figura 4.4 Comportamento da carga de recuperação reversa para o diodo 15ETH06.	80
Figura 4.5 Comportamento da carga de recuperação reversa para o diodo 15ETH06.	81
Figura 4.6 Características da tensão direta em função da corrente de condução.	83
Figura 4.7 Tensão direta em função da corrente média de condução para diferentes temperaturas de junção.	84
Figura 4.8 Representação da resistência de condução do MOSFET.	85
Figura 4.9 Resistência de condução em função da temperatura de junção.	86

Figura 4.10 Comportamento da resistência de condução em função da variação da temperatura de junção.....	86
Figura 4.11 Capacitâncias parasitas do MOSFET.....	87
Figura 4.12 Entrada em condução do MOSFET.....	88
Figura 4.13 Saída em condução do MOSFET.....	89
Figura 4.14 Perdas nas comutações do MOSFET.....	92
Figura 4.15 Tensão direta em função da corrente de emissor.....	93
Figura 4.16 Comportamento da tensão direta em função da corrente de emissor para temperaturas de junção de 25oC e 150 oC.....	93
Figura 4.17 Perdas de comutação para o IGBT IRG4BC20UD.....	94
Figura 4.18 Energia dissipada nas comutações para diferentes temperaturas de junção.....	95
Figura 4.19 Perdas nas comutações em função do ponto de operação para o IGBT IRG4BC20UD.....	96
Figura 4.20 Resistência de condução em função da temperatura de junção para o CoolMOS SPP17N80C3.....	97
Figura 4.21 Variação da resistência de condução em função da temperatura de junção.....	97
Figura 4.22 Perdas nas comutações em função do ponto de operação para o CoolMOS SPP17N80C3.....	98
Figura 4.23 Resistência de condução em função da temperatura de junção para o CoolMOS IPP60R299CP.....	99
Figura 4.24 Variação da resistência de condução em função da temperatura de junção.....	99
Figura 4.25 Perdas nas comutações em função do ponto de operação para o CoolMOS IPP60R299CP.....	100
Figura 4.26 Modelo Unidimensional para Resistência Térmica.....	101
Figura 4.27 Comportamento da resistência térmica em relação à variação da temperatura de junção e a temperatura ambiente.....	102
Figura 4.28 Fator de Correção de Comprimento.....	103
Figura 4.29 Dimensões do dissipador para o perfil HS 12132 em (mm).....	104
Figura 4.30 Dimensões do dissipador para o perfil HS 7624 em (mm).....	104
Figura 4.31 Dimensões do dissipador para o perfil HS 11450 em (mm).....	105
Figura 4.32 Dimensões do dissipador para o perfil HS 17232 em (mm).....	105
Figura 4.33 Volume do dissipador térmico para o perfil HS 12132.....	106
Figura 4.34 Volume do dissipador térmico para o perfil HS 17232.....	106
Figura 4.35 Volume do dissipador térmico para o perfil HS 11450.....	107
Figura 4.36 Volume do dissipador térmico para o perfil HS 7624.....	107
Figura 5.1 Volume do conversor boost em função do ponto de operação para o perfil HS 12132.....	115
Figura 5.2 Volume do conversor boost em função do ponto de operação para o perfil HS 17232.....	115
Figura 5.3 Volume do conversor boost em função do ponto de operação para o perfil HS 11450.....	116

Figura 5.4 Volume do conversor boost em função do ponto de operação para o perfil HS 7624.....	116
Figura 5.5 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e IGBT IRG4BC20UD) e material magnético MPP.....	117
Figura 5.6 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e IGBT IRG4BC20UD) e material magnético High Flux.....	118
Figura 5.7 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e IGBT IRG4BC20UD) e material magnético KoolM μ	118
Figura 5.8 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e MOSFET IRFP450) e material magnético High Flux.....	119
Figura 5.9 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e MOSFET IRFP450) e material magnético MPP.....	119
Figura 5.10 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e MOSFET IRFP450) e material magnético KoolM μ	120
Figura 5.11 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS SPP17N80C3) e material magnético High Flux.....	120
Figura 5.12 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS SPP17N80C3) e material magnético MPP.....	121
Figura 5.13 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS CoolMOS SPP17N80C3) e material magnético KoolM μ	121
Figura 5.14 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS IPP60R299CP) e material magnético High Flux.....	122
Figura 5.15 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS IPP60R299CP) e material magnético MPP.....	122
Figura 5.16 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS IPP60R299CP) e material magnético KoolM μ	123
Figura 5.17 Volume do conversor boost em função do ponto de operação para o par (diodo 15ETH06 e CoolMOS IPP60R299CP) e material magnético High Flux.....	124
Figura 5.18 Volume do conversor boost em função do ponto de operação para o par (diodo 15ETH06 e CoolMOS IPP60R299CP) e material magnético MPP.....	124
Figura 5.19 Volume do conversor boost em função do ponto de operação para o par (diodo 15ETH06 e CoolMOS IPP60R299CP) e material magnético KoolM μ	125
Figura 6.1 Comparação entre corrente de entrada medida e simulada. (a) Corrente de entrada simulada. Escalas: ch1: 1A/div, tempo: 2ms/div; (b) Corrente de entrada medida. Escalas: ch1: 1A/div, tempo: 2ms/div.....	129
Figura 6.2. Elevação da temperatura do indutor boost.....	130
Figura 6.3. Temperatura do diodo em regime permanente.....	131
Figura 6.4. Temperatura do MOSFET em regime permanente.....	131

Figura 6.5. Amplitude e frequência do harmônico crítico.	132
Figura 6.6. Expectro harmônico de alta frequência medido através do equipamento <i>E7405A EMC Analyzers</i>	133
Figura 6.7. Expectro harmônico com a inclusão do filtro de EMI.	134
Figura 6.8. Formas de onda de tensão e corrente de entrada do protótipo implementado.	135

LISTA DE TABELAS

Tabela 5-1. Ponto de operação ótimo para diferentes tecnologias	126
---	-----

SIMBOLOGIA E ABREVIATURAS

FP	Fator de potência
THD	Taxa de distorção harmônica
θ	Desfasagem angular entre tensão e corrente de entrada
V_{in}	Tensão RMS de entrada
f_s	Frequência de chaveamento
Δi	Ondulação da corrente de entrada de pico a pico
P_{out}	Potência de saída
V_0	Tensão de saída
f_{rede}	Frequência da rede
CA	Corrente alternada
CC	Corrente contínua
T_j	Temperatura de junção
B	Densidade de fluxo magnético
H	Indução magnética
MPP	Material magnético molypermalloy
HF	Material magnético high flux
D	Razão cíclica
ΔB	Amplitude da variação de fluxo magnético
$B_{Máx}$	Máxima densidade de fluxo
$F_{\Delta B}$	Frequência onde ocorre a variação de fluxo magnético
A_w	Área interna do núcleo (área de janela)
A_e	Área de seção transversal do núcleo
l_e	Comprimento médio do núcleo
μ	Permeabilidade magnética
μ_i	Permeabilidade magnética inicial
μ_0	Permeabilidade do ar
μ_{eff}	Permeabilidade magnética efetiva

L_{inicial}	Indutância Boost inicial
L_{real}	Indutância Boost real
$H_{\text{Máx}}$	Máxima indução magnética por semi ciclo
μ_{pu}	Valor por unidade da permeabilidade inicial
N_{inicial}	Número de espiras inicial para o indutor boost
N_{final}	Número de espiras final para o indutor boost
F_c	Frequência de corte
L_{CM}	Indutancia de filtro para o ruído de modo comum
L_{DM}	Indutancia de dispersão
C_x	Capacitância de filtro de modo diferencial
C_y	Capacitância de filtro de modo comum
V_{int}	Tensão interferente
N_{filtro}	Número de espiras para o indutor de filtro
$d_{\text{útil}}$	Diâmetro útil do fio
J	Densidade de corrente
PFC	Corretor do fator de potência
I_F	Corrente média de condução para os diodos
V_F	Tensão direta nos diodos
nT_s	Número de períodos de chaveamento
P_{cond}	Perdas em condução para os diodos
I_R	Corrente de recuperação reversa
t_{RR}	Tempo de recuperação reversa
Q_{RR}	Carga de recuperação reversa
P_{SW}	Perdas nas comutações
P_{ON}	Perdas em condução para as chaves
R_{ON}	Resistência de condução
C_{GD}	Capacitância entre gate e dreno
C_{GS}	Capacitância entre gate e source
C_{DS}	Capacitância entre dreno e source
V_G	Tensão de gate
Q_{GD}	Carga do capacitor C_{GD}
Q_{GS}	Carga do capacitor C_{GS}
C_{ISS}	Capacitância total na entrada em condução

C_{OSS}	Capacitância total na saída de condução
C_{RSS}	Capacitância de transferência reversa
I_G	Corrente de gate
I_{SW}	Corrente média na chave
V_{SW}	Tensão média na chave
P_{SW}	Potência média dissipada por período de chaveamento
I_C	Corrente de coletor
V_{CE}	Tensão entre coletor e emissor
E_t	Energia total dissipada nas comutações do IGBT
R_{JC}	Resistência térmica entre junção e case
R_{CD}	Resistência térmica entre case e dissipador
R_{SA}	Resistência térmica entre dissipador e ambiente
T_{amb}	Temperatura ambiente
T_D	Temperatura do dissipador
F_{Ctemp}	Fator de correção de temperatura
L	Indutor boost e comprimento do dissipador
F_{CC}	Fator de correção de comprimento
R_{TP}	Resistência térmica do dissipador para quatro polegadas
T_a	Período de amostragem da discretização
K_P	Ganho proporcional
K_I	Ganho integral
G_C	Ganho do controlador
ω_Z	Frequência de ganho unitário da função de transferência de malha aberta do sistema
Z_C	Zero da função de transferência do compensador
C_0	Capacitância do capacitor de barramento

SUMÁRIO

Lista de Figuras	10
Lista de Tabelas	15
Simbologia e Abreviaturas	16
Capítulo 1 Introdução.....	22
1.1 Introdução.....	22
1.2 Fator de Potência – Definições e Normas	22
1.3 Circuitos Corretores de FP - Vantagens e Desvantagens	26
1.4 Estado da Arte	28
1.5 Materiais Magnéticos.....	34
1.6 Organização da Dissertação.....	36
Capítulo 2 Projeto do Indutor Boost.....	37
2.1. Introdução.....	37
2.2. Impacto do Ponto de Operação na Indutância.....	37
2.3. Seleção do Núcleo.....	38
2.4. Modelagem da Variação da Permealidade Efetiva	43
2.5. Resultados de Simulações.....	52
2.6. Conclusões	54
Capítulo 3 Projeto do Filtro de EMI.....	55
3.1. Introdução.....	55
3.2. Interferência Eletromagnética – Análise do Problema	55
3.3. Interferência Eletromagnética Conduzida no Conversor Boost PFC.....	58
3.4. Norma Regulamentadora	61

3.5. Comparação das Topologias de Filtro	64
3.6. Projeto Físico dos Indutores de Filtro.....	69
3.7. Conclusões	73
Capítulo 4 Perdas nos Semicondutores e Projeto dos Dissipadores.....	75
4.1. Introdução.....	75
4.2. Cálculo das Perdas para o Diodo 15ETH06.....	76
4.2.a) Perdas em Condução.....	76
4.2.b) Perdas nas Comutações	79
4.3. Cálculo das Perdas para o Diodo CSD 06060.....	82
4.3.a) Perdas em Condução.....	82
4.3.b) Perdas nas Comutações	85
4.4. Cálculo das Perdas para o MOSFET	85
4.4.a) Perdas em Condução.....	85
4.4.b) Perdas nas Comutações	87
4.5. Cálculo das Perdas para o IGBT.....	92
4.5.a) Perdas em Condução.....	92
4.5.b) Perdas nas Comutações	94
4.6. Cálculo das Perdas para o CoolMOS C3	96
4.6.a) Perdas em Condução.....	96
4.6.b) Perdas nas Comutações	98
4.7. Cálculo das Perdas para o CoolMOS CP	98
4.7.a) Perdas em Condução.....	98
4.7.b) Perdas nas Comutações	100
4.8. Projeto dos Dissipadores Térmicos	100
4.9. Conclusões	107
Capítulo 5 Metodologia de Projeto.....	109

5.1. Introdução.....	109
5.2. Etapas de Projeto.....	109
5.2.a) Primeira Etapa.....	109
5.2.b) Segunda Etapa.....	110
5.2.c) Terceira Etapa	110
5.2.d) Quarta Etapa.....	112
5.2.e) Quinta Etapa.....	113
5.2.f) Sexta Etapa	113
5.2.g) Sétima Etapa	113
5.2.h) Oitava Etapa.....	114
5.3. Resultados de simulações	114
5.4. Conclusões	126
Capítulo 6 Resultados Experimentais	128
6.1. Introdução.....	128
6.2. Indutor Boost.....	128
6.3. Semicondutores	130
6.4. Filtro de EMI.....	132
6.5. Correção do Fator de Potência.....	134
6.6. Conclusões	135
Capítulo 7 Conclusões Gerais	137
Referências.....	139

Capítulo 1

INTRODUÇÃO

1.1 Introdução

Em tempos de preservação de recursos naturais, um maior aproveitamento de energia aparece como de suma importância. Órgãos internacionais têm criado normas para que equipamentos e sistemas absorvam da rede elétrica cada vez menos energia reativa, diminuindo drasticamente desperdícios. Cabe a engenheiros e projetistas desenvolver novas tecnologias para que esses equipamentos se adequem a tais normas. Nos últimos anos o mundo vem observando um significativo aumento no número e na diversidade de cargas elétricas não lineares, para as mais diversas aplicações. A grande maioria das cargas não lineares são alimentadas por tensões e correntes contínuas e, este é o principal problema, pois assim necessitam de um conversor retificador em seu estágio de entrada para garantir o funcionamento a partir do sistema elétrico de distribuição.

1.2 Fator de Potência – Definições e Normas

Os conversores retificadores passivos formados por uma ponte de diodos e um filtro capacitivo, Figura 1.1, são a forma mais simples e barata de realizar esta conversão, porém, caracterizam-se por absorver correntes distorcidas da rede, com elevada taxa de distorção harmônica (THD)[1]. Um exemplo desse efeito para o conversor operando a 1kW e com tensão de entrada universal (90V) é demonstrado na Figura 1.2.

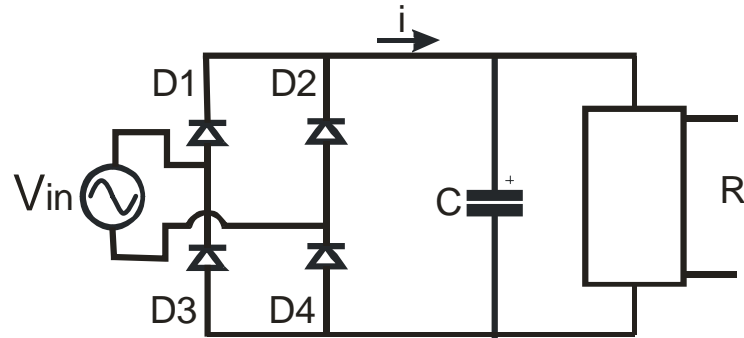
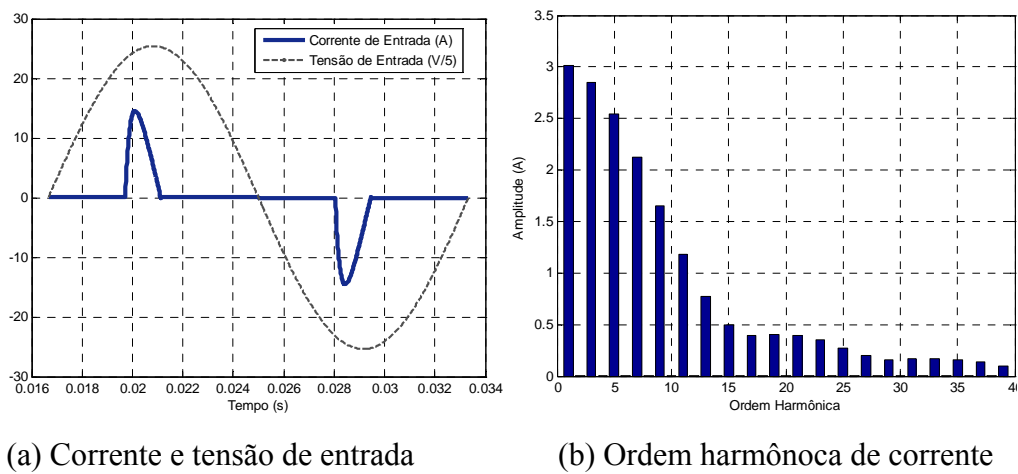


Figura 1.1 Conversor retificador passivo tradicional.



(a) Corrente e tensão de entrada

(b) Ordem harmônica de corrente

Figura 1.2 Formas de onda de tensão e corrente e espectro harmônico para o conversor retificador monofásico passivo.

A THD da corrente é encontrada a partir da relação entre o valor eficaz da corrente (RMS) do conteúdo harmônico total pelo valor eficaz (RMS) da quantidade fundamental e é expressa em valores percentuais, conforme apresentado na equação (1.1).

$$THD_{I(\%)} = \left(\frac{1}{I_1} \sqrt{\sum_{k=2}^{\infty} I_k^2} \right) 100\% \quad (1.1)$$

Uma elevada THD resulta em um baixo fator de potência (FP), conforme equação (1.2), ou seja, a potência aparente é significativamente maior que a potência ativa. Idealmente, para um total aproveitamento de energia, a relação entre potência ativa e potência aparente seria unitária. A equação (1.3) representa o conceito geral de fator de potência, que relaciona

as potências ativa e aparente. Este conceito independe das formas de ondas de tensões e correntes, desde que os sinais sejam periódicos e variantes no tempo.

$$FP = \frac{\cos \phi}{\sqrt{1+THD^2}} \quad (1.2)$$

$$FP = \frac{P}{S} = \frac{\frac{1}{T} \int_0^T V(t).I(t).dt}{V_{RMS}.I_{RMS}} \quad (1.3)$$

Em um sistema de formas de ondas senoidais, o FP se torna igual ao cosseno da defasagem entre as ondas de tensão e corrente equação (1.4) [2].

$$FP = \cos \theta \quad (1.4)$$

Como motores, geradores e transformadores podem ser definidos como cargas indutivas, a equação (1.4) é mais difundida no meio industrial, mas no caso do conversor retificador a associação de defasagem angular e FP não se encaixam. Este conversor opera com um FP aproximado de 0,6 [1][3], o que indica um aproveitamento de 60% da energia transmitida, isso sem contar outras perdas existentes no sistema. Desta forma, é necessário um acréscimo de corrente para que as cargas operem com sua potência nominal. Esse excesso de corrente vem desde os geradores, onde aumentam as perdas no ferro e no cobre. Passa por cabos de transmissão e distribuição aumentando perdas ôhmicas e, em razão do efeito pelicular, que restringe a secção condutora para componentes de alta frequência, há a necessidade de cabos com maior diâmetro ou múltiplos cabos. Este acréscimo de corrente circula também por transformadores, aumentando as perdas no ferro e no cobre diminuindo sua eficiência e sua vida útil. Por fim, passa por equipamentos eletrônicos que podem ter seu funcionamento prejudicado devido a distorções nas formas de onda de tensão e corrente[2].

Torna-se claro que a existência de harmônicos de corrente exigirá um sobre dimensionamento de todo o sistema de geração, transmissão e distribuição de energia. Isto implica em mais custos para as concessionárias e em um conseqüente aumento no custo do kWh repassado ao consumidor. Outro ponto que também é diretamente penalizado com o baixo aproveitamento da energia gerada são os recursos naturais, pois é a partir da degradação destes recursos que é gerado este acréscimo de energia.

No Brasil, a Agência Nacional de Energia Elétrica – ANEEL estabelece que o fator de potência nas unidades consumidoras deve ser superior a 0,92 capacitivos durante 6 horas da madrugada e 0,92 indutivos durante as outras 18 horas do dia. Esse limite é determinado pelo Artigo nº 64 da Resolução ANEEL nº456 de 29 de novembro de 2000. Quem descumprir está sujeito a uma espécie de multa que leva em conta o fator de potência medido e a energia consumida ao longo de um mês. No Brasil, ainda não existe legislação, para regulamentar os limites das distorções harmônicas nas instalações elétricas[4][5].

A IEC (International Electrotechnical Commission) é uma entidade internacional, mas com abrangência essencialmente europeia, que gera recomendações técnicas na área de eletricidade. Com a aprovação da Comunidade Europeia, ou de países individualmente, são geradas as EN – European Norm –, que reproduzem o conteúdo estabelecido nas respectivas IEC. Essa norma (IEC, 2001), refere-se às limitações das harmônicas de corrente injetadas na rede pública de alimentação. Aplica-se a equipamentos elétricos e eletrônicos que tenham uma corrente de entrada de até 16 A por fase, conectados a uma rede pública de baixa tensão alternada, de 50 ou 60 Hz, com tensão fase–neutro entre 220V e 240V. Para tensões inferiores, os limites não foram estabelecidos, pois essa norma tem aplicação principalmente na Comunidade Europeia, onde as tensões fase–neutro encontram-se na faixa especificada[6]. Atualmente a norma IEC 61000-3-2 [7] é a mais utilizada para os limites citados.

A norma IEC 61000-3-2 estabelece as seguintes classes de equipamentos:

Classe A: Equipamentos com alimentação trifásica equilibrada; aparelhos de uso doméstico, excluindo os da classe D; ferramentas, exceto as portáteis; “dimmers” para lâmpadas incandescentes; equipamentos de áudio; e todos os demais não incluídos nas classes seguintes.

Classe B: Ferramentas portáteis.

Classe C: Dispositivos de iluminação.

Classe D: Computadores pessoais, monitores de vídeo e aparelhos de televisão. A potência ativa de entrada deve ser igual ou inferior a 600 W, medida esta feita obedecendo às condições de ensaio estabelecidas na norma (que variam de acordo com o tipo de equipamento).

Os valores de cada harmônica são obtidos aplicando-se a transformada discreta de Fourier (DFT), com uma janela de medição entre 4 e 30 ciclos da fundamental, com um

número inteiro de ciclos. Calcula-se a média aritmética dos valores da DFT durante todo o período de observação.

1.3 Circuitos Corretores de FP - Vantagens e Desvantagens

Para atender as restrições impostas pela norma supracitada, faz-se necessário o uso de circuitos específicos, denominados de circuitos corretores de fator de potência, os quais podem ser divididos em duas grandes classes: circuitos passivos e circuitos ativos. Circuitos passivos utilizam uma associação de capacitores e indutores. As principais vantagens desta técnica são: a robustez, alta confiabilidade, insensibilidade a surtos e operação silenciosa. Porém são filtros com componentes magnéticos pesados e volumosos, com uma resposta dinâmica muito pobre e de difícil dimensionamento [2][8][9].

A utilização de circuitos ativos com chaves semicondutoras comutando em baixa frequência juntamente com elementos passivos resulta em filtros com boa resposta dinâmica, porém com elementos passivos volumosos.

A melhor alternativa para diminuir o volume dos elementos passivos é a utilização de circuitos ativos comutados em alta frequência. Vários conversores estáticos podem ser empregados para fazer a correção do FP, e podem ser isolados ou não isolados. Entre os isolados estão o flyback, o forward, o half-bridge, o full-bridge, entre outros. Dentre os conversores não isolados destacam-se o buck, o boost, e o buck-boost.

Entre os conversores estáticos citados, o que mais se destaca é o conversor elevador boost, Figura 1.3, enfoque deste trabalho, principalmente quando o conversor não precisa ser isolado. Este tipo de conversor tem sido o mais utilizado como pré-regulador com correção do fator de potência (PFC) em função de suas vantagens estruturais como:

- A presença do indutor na entrada absorve variações bruscas na tensão de rede, de modo a não afetar o restante do circuito, além de facilitar a obtenção da forma desejada da corrente (senoidal).
- A energia é armazenada no capacitor de saída, o qual opera em alta tensão ($V_o > V_{in}$), permitindo menores valores de capacitância, resultando em um menor volume do capacitor.
- Quando operando em modo de condução contínua (CCM) a corrente de entrada não é interrompida resultando em menores filtros de interferência eletromagnética conduzida (EMI).

- Relativamente de fácil acionamento, uma vez que pode ser feito por um sinal de baixa tensão referindo-se ao terra.
- Apresenta ponto de terra comum.
- É um conversor simples, por apresentar poucos componentes e um conseqüente baixo custo.

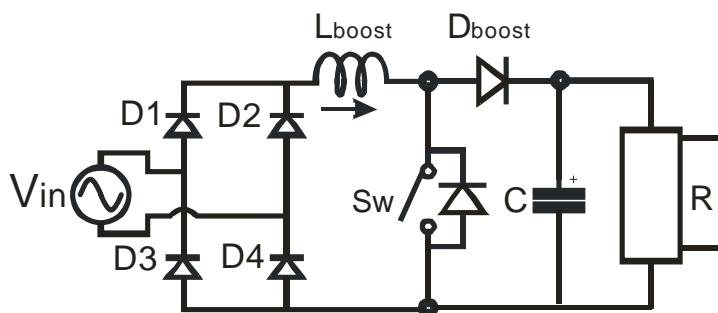


Figura 1.3 Conversor elevador boost PFC

O conversor boost realiza com eficácia a regulação da tensão de saída, a redução do conteúdo harmônico de baixa ordem da corrente de entrada sem o uso de filtros de baixa frequência com conseqüente redução do volume e custos[10].

Apesar das mencionadas vantagens desta topologia, ela também apresenta algumas limitações que precisam ser consideradas.

Indutor volumoso em determinadas aplicações: Quando o conversor opera com baixos valores de tensão de entrada (V_{in}), o indutor precisa suportar altos níveis de corrente, o que pode acarretar em um indutor pesado e volumoso. Entretanto, o volume final do indutor depende de uma série de outros fatores, como a frequência de comutação, ondulação da corrente de entrada e a tecnologia do material magnético utilizado no projeto e, em um projeto adequado pode ser bastante minimizado.

Perdas de condução: Como obrigatoriamente sempre haverá três semicondutores no caminho da corrente, ou dois diodos e uma chave, ou três diodos, as perdas por condução podem ser elevadas. Assim, semicondutores com baixas perdas de condução, como IGBTs tem ampla utilização quando as frequências de comutação são relativamente baixas. Já para altas frequências, devido às perdas nas comutações os IGBTs são menos utilizados abrindo espaço para MOSFETs que apresentam menores perdas nas transições.

Corrente de recuperação reversa do diodo: A recuperação reversa do diodo boost precisa ser amplamente analisada, pois o bloqueio do diodo com corrente acarreta em uma sobrecorrente na chave principal enquanto a tensão de saída, que é alta, ainda é aplicada sobre a mesma. Isso resulta em elevadas perdas nas comutações, limitando a frequência de comutação do conversor. Assim, torna-se necessária a utilização de diodos ultra rápidos ou até diodos de silicônio carbide [11][12] que apresenta corrente de recuperação reversa muito baixa. Em casos extremos ainda pode-se utilizar a tecnologia silicônio carbide schottky [13] que não apresenta corrente de recuperação reversa, porém, seu custo é elevado.

- **Circuito adicional de inrush:** Outro ponto que precisa ser observado é a sobre-corrente na partida do conversor, isto é causado devido às propriedades físicas do capacitor de saída. O capacitor de barramento encontra-se inicialmente descarregado, assim, em um pequeno espaço de tempo, logo após a partida, a corrente atinge altos valores de pico podendo danificar os semicondutores.

- **Interferência eletromagnética conduzida (EMI):** Através da comutação de seus dispositivos semicondutores, o conversor boost é responsável pela emissão de interferência eletromagnética conduzida de modo diferencial. Este ruído tem fonte principal na forma de onda da corrente de entrada de alta frequência, que tem forma triangular e possui uma frequência muito maior que a da rede, introduzindo harmônicas de ordem elevada na rede. Seu espectro é composto por harmônicos múltiplos da frequência de comutação. Os elementos parasitas presentes no conversor boost, além de conexões com alto dv/dt e di/dt , são responsáveis pela geração de interferência eletromagnética conduzida de modo comum, que circula entre as fases e o neutro e geralmente ocorre em frequências superiores à 5MHz. Estas interferências podem penalizar equipamentos ligados à mesma rede. Com o objetivo de limitar esta interferência surgiram normas[14]. A sua limitação é realizada através da inserção de filtros[15][16][17].

1.4 Estado da Arte

Existe a tendência na indústria em uma forma geral de reduzir volumes e custos dos equipamentos, assim, a frequência de comutação (f_s) e a ondulação da corrente de entrada (Δi) do conversor foram aumentadas, com o objetivo de diminuir o volume do indutor. Entretanto, este aumento em f_s acarreta em maiores perdas nas comutações dos semicondutores, aumentando assim, o volume dos dissipadores térmicos. Outro ponto que é diretamente

influenciado por f_s e Δi é a interferência eletromagnética gerada pelo conversor (EMI), assim, o volume do filtro necessário para suprimir essa interferência também precisa ser considerado. Esses são os elementos de maior influência no volume final do conversor.

Torna-se claro assim, que os elementos mais impactantes no que diz respeito ao volume total do conversor são diretamente influenciados pelo par ($\Delta i @ f_s$), apresentando uma relação direta entre eles.

Projetar individualmente cada elemento pode conduzir à otimização de um parâmetro. Entretanto, a otimização de subsistemas e parâmetros de componentes individuais não garante que o sistema final seja ótimo, e ao mesmo tempo respeitando todas as restrições e especificações de projeto. O ponto de Operação ($\Delta i @ f_s$) deve ser escolhido de forma a encontrar o menor volume total do conversor.

Da literatura encontramos muitos trabalhos que visam otimizar, de diferentes maneiras, o projeto de cada elemento individualmente. Estes trabalhos são importantes em uma forma pontual, mas em um âmbito geral, o projeto fica prejudicado.

Em [17] é desenvolvido o projeto de um filtro de EMI para o conversor boost PFC, porém este projeto é realizado para um conversor operando com uma frequência fixa de 94kHz, desconsiderando o projeto dos dissipadores e para apenas uma tecnologia de material magnético.

Em [18] o projeto do filtro é realizado a partir de uma análise de todas as fontes geradoras de ruído no conversor, analisando ressonâncias e parasitas. Porém, as análises são realizadas para apenas um par de semicondutores e mais uma vez para o conversor operando com ponto de operação ($\Delta i @ f_s$) fixo.

Já em [19] é analisado o impacto do layout do indutor boost na interferência eletromagnética conduzida. A análise é realizada para seis diferentes frequências de comutação, múltiplas de 70kHz. Porém a ondulação da corrente de entrada é fixa e o impacto destes pontos de operação no projeto dos dissipadores não é considerado.

Em [20] é analisado o impacto das comutações na chave principal (dv/dt e di/dt), na interferência eletromagnética conduzida gerada pelo conversor. Esta análise também foi realizada para um conversor operando com frequência fixa de 50kHz e também não foi verificado o impacto do ponto de operação no projeto do indutor boost e dos dissipadores.

Em [21] é verificado o impacto da frequência de comutação no volume final dos dissipadores, mostrando as vantagens da utilização de MOSFETs de potência CoolMOS C3, que apresentam baixas perdas de condução e relativamente baixas perdas nas comutações. É

analisado também o impacto da frequência na variação da permeabilidade efetiva do indutor boost. A ondulação da corrente de entrada é descosiderada em ambos os casos.

Já em [22] em um trabalho mais elaborado, foi desenvolvida uma ferramenta computacional que realiza uma profunda modelagem térmica e eletromagnética do conversor boost, com o objetivo de minimizar parasitas e conseqüentes diminuições da interferência eletromagnética gerada, sempre levando em cosideração a eficiência do sistema. O trabalho foi desenvolvido para um conversor operando com potência de saída fixa, utilizando a mesma tecnologia de semicondutores e materiais magnéticos e para diferentes faixas de frequências.

Destaca-se também o trabalho [23], onde foi analisado o impacto da frequência de comutação no custo final do conversor boost, mostrando que o conversor operando próximo a 24kHz, pode ter seu custo diminuído em até 60% em comparação com o conversor operando a 100kHz. Porém, a ondulação da corrente de entrada foi mantida fixa.

Já em [24][25] o impacto da ondulação da corrente de entrada também é considerada, mas para casos muito próximos e com frequência fixa. Além disso, o enfoque do trabalho é a seleção dos elementos magnéticos, desconsiderando o projeto dos dissipadores.

Em [26] foi realizada a verificação do impacto da frequência de comutação na interferência eletromagnética gerada e no volume do indutor boost. Esse estudo foi realizado para a topologia boost, boost PFC três níveis e para o dual boost. Porém, mais uma vez, o impacto da ondulação da corrente de entrada não foi levado em consideração.

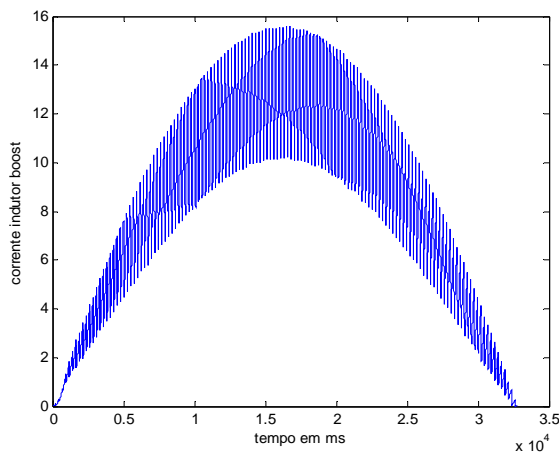
Desta forma, podemos identificar que o projeto do conversor boost PFC tem sido desenvolvido de maneira incompleta. Para um adequado projeto é necessário que seja levado em consideração o impacto do ponto de operação ($\Delta i @ f_s$) em cada um dos três elementos que mais influenciam no volume final do conversor, o indutor boost, o filtro de EMI e os dissipadores térmicos. A maioria dos trabalhos estuda o efeito da frequência de chaveamento no projeto de um ou dois destes elementos negligenciando a ondulação da corrente de entrada. Os que consideram o imapcto dos dois efeitos negligenciam o impacto no volume dos dissipadores, que dependendo do projeto, podem chegar a 80% do volume final do conversor[27].

Sabendo da importância do ponto de operação no desenvolvimento do conversor e, sabendo que cada elemento apresenta um par ($\Delta i @ f_s$) de projeto ótimo, surge a nescessidade de encontrar o ponto em que o conversor como um todo atinja seu nível de projeto otimizado.

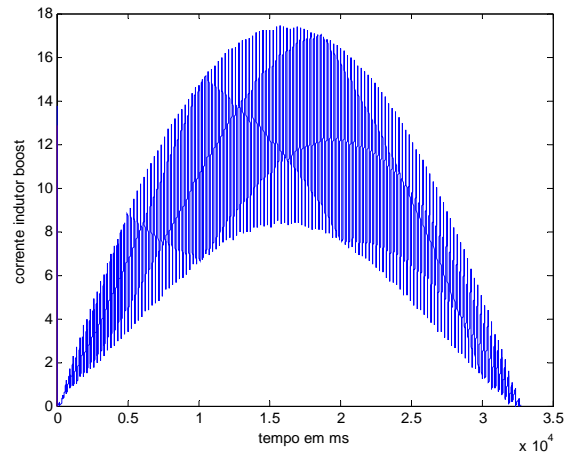
Então como proceder para encontrar um ponto de operação único, se para cada elemento existe um ponto completamente diferente?

A resposta está na influência direta que o par ($\Delta i @ f_s$) exerce sobre cada elemento. E é a partir deste par que encontramos uma relação direta entre os três principais parâmetros do sistema conversor.

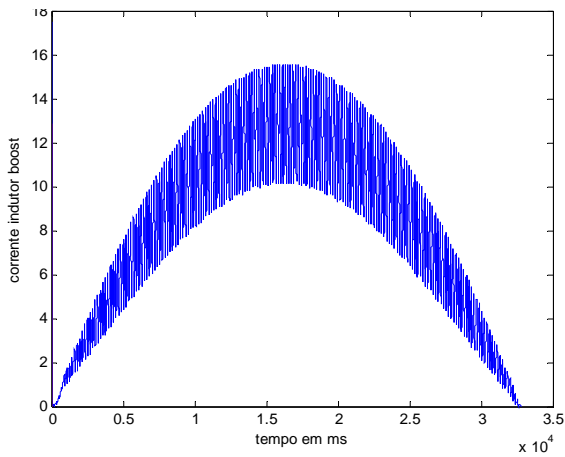
De posse destas informações, é desenvolvida neste trabalho uma metodologia de projeto para encontrar o ponto de operação ($\Delta i @ f_s$) em que o conversor boost PFC atinja o volume final mínimo, partindo das variáveis de entrada: P_{OUT} , V_{in} , V_o , f_{rede} , $T_{junção}$ e normas vigentes. Estes resultados são obtidos através da interpolação de uma ferramenta computacional que simula o conversor fazendo uma varredura entre vários pontos de operações diferentes. Para cada ponto de operação simulado é calculado o volume de cada um dos três elementos. Estes volumes são somados para que seja encontrado o volume total para aquele ponto. Através desta varredura é possível encontrar o ponto de operação em que o conversor realmente atinja o volume final mínimo. A Figura 1.4, mostra os resultados de simulações da corrente de entrada do conversor para diferentes pontos de operação, operando a 1kW com V_{in} e V_o de 90V e 400V respectivamente e f_{red} de 60Hz.



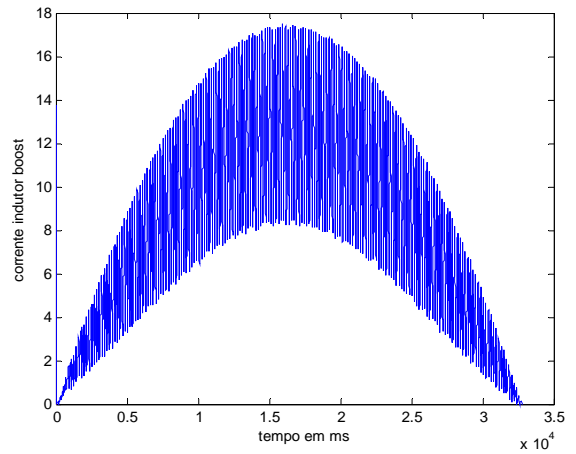
(a) Corrente de entrada para o par (30%@16kHz)



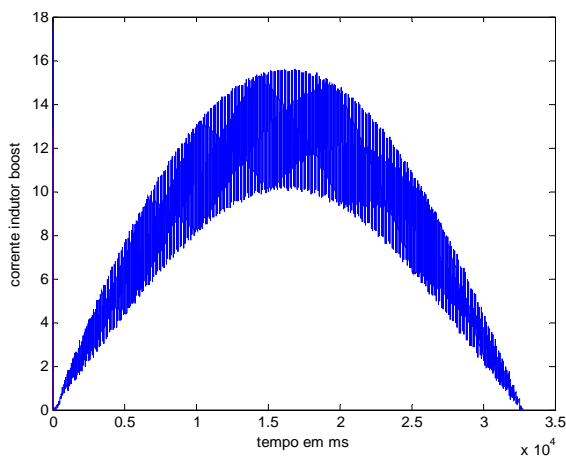
(b) Corrente de entrada para o par (50%@16kHz)



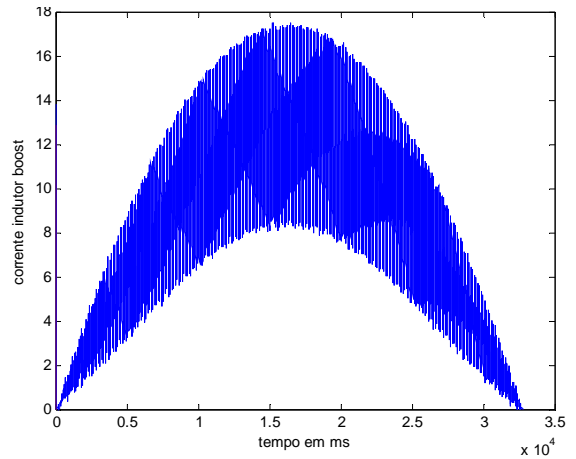
(c) Corrente de entrada para o par (30%@22kHz)



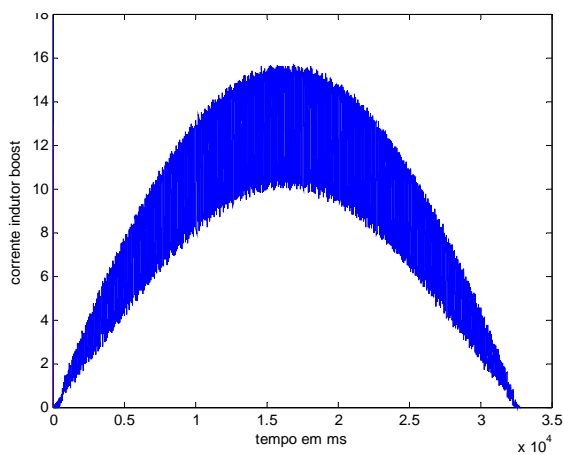
(d) Corrente de entrada para o par (50%@22kHz)



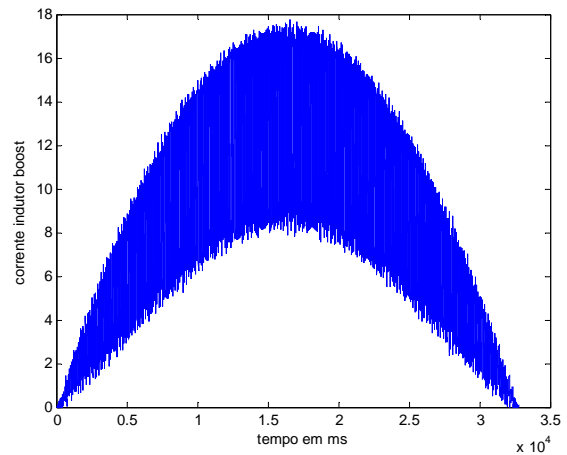
(e) Corrente de entrada para o par (30%@34kHz)



(f) Corrente de entrada para o par (50%@34kHz)



(g) Corrente de entrada para o par (30%@65kHz)



(h) Corrente de entrada para o par (50%@65kHz)

Figura 1.4 Resultados de simulações para a corrente de entrada;

Com o objetivo de atender as mais diversas aplicações, novas tecnologias de matérias magnéticas, semicondutores e perfis de dissipadores aparecem com frequência no meio industrial. Essas tecnologias apresentam diferenças entre si, o que inviabiliza a escolha de um ponto de operação único para o menor volume do conversor boost PFC. Assim, é necessário que o programa computacional que realiza o projeto do conversor leve em consideração de forma rápida e interativa as mais novas tecnologias.

Os materiais magnéticos escolhidos para aplicações do conversor boost operando em condução contínua, devem suportar um alto nível DC de corrente, o que mantém a curva de magnetização B-H sempre no primeiro quadrante. Os núcleos do tipo Powder (pó de ligas metálicas) se destacam para estas aplicações devido a características como altas densidades de fluxos e baixas perdas[5]. Estes materiais são formados por pó de ligas metálicas misturadas com um material amorfo e inerte magneticamente, que são aderentes e isolantes elétricos, objetivando isolar as partículas metálicas entre si. O material então é prensado para adquirir o formato desejado. Uma outra característica desta tecnologia de material é que este material serve como entreferro e se distribui ao longo do núcleo. Essa característica tem se tornado muito apreciada, pois sem a utilização do entreferro de ar, ocorre a diminuição do efeito franjeamento (fringing flux), diminuindo consideravelmente as perdas por corrente de Foucault (eddy current) e há a minimização da interferência eletromagnética irradiada produzida por este efeito[28], Figura 1.5 e Figura 1.6.

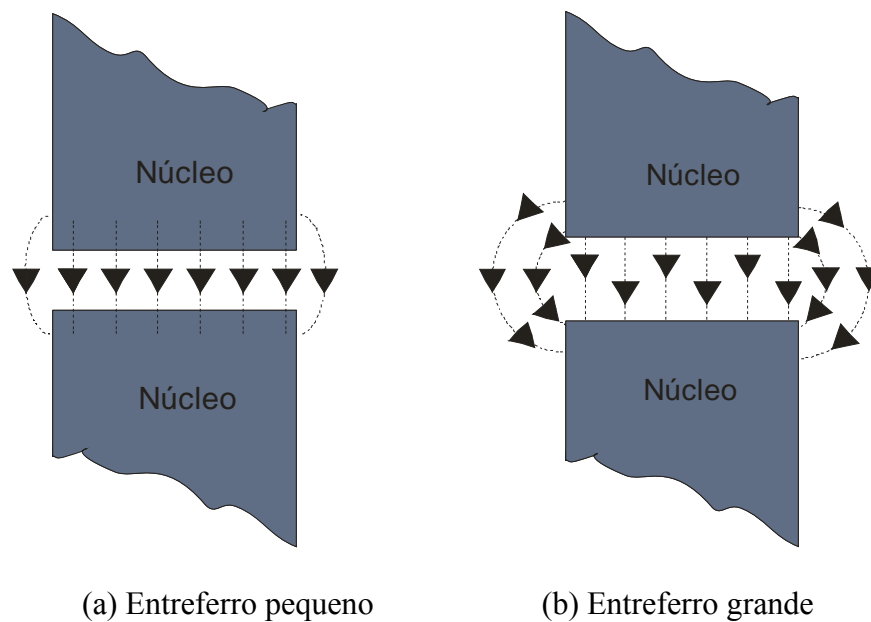


Figura 1.5 Efeito fringing flux em núcleos com entreferro a ar.

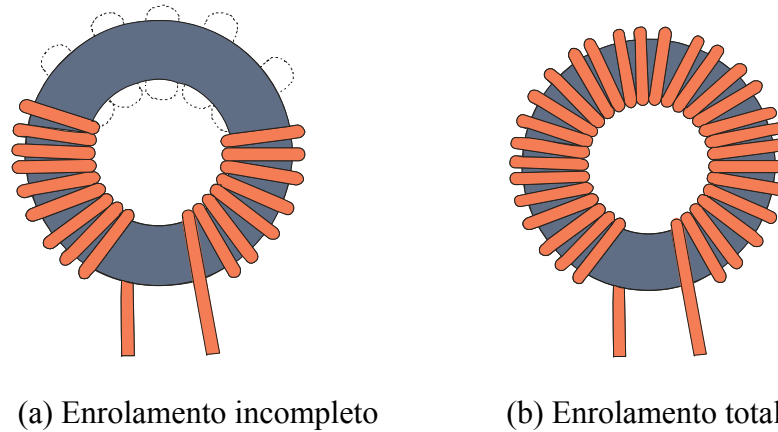


Figura 1.6 Efeito fringing flux em núcleos powder.

É possível identificar um pequeno efeito franjeamento ao longo do núcleo powder, isso se deve ao fato de que o entreferro está distribuído em toda extensão do núcleo, Figura 1.6(a). Entretanto com um completo enrolamento, as espiras criam um caminho para este campo eletromagnético, acabando por completo com este efeito, Figura 1.6(b), diminuindo muito as perdas por corrente de Foucault e, acabando com a interferência eletromagnética irradiada[28]. Assim, com objetivo de limitar essa interferência irradiada, este trabalho utilizará apenas o total enrolamento dos núcleos.

1.5 Materiais Magnéticos

Dentre as diferentes tecnologias de matérias magnéticos do tipo powder, a MAGNETICS, fabricante dos materiais utilizados neste trabalho, divide seus núcleos em três classes, que utilizam ligas diferentes e são destinados a diferentes aplicações[29]. São elas:

Molypermalloy (MPP): Este núcleo toroidal é constituído de 81% de níquel, 17% aço e 2% de molybdenum, apresentando os mais altos níveis de permeabilidade do que qualquer outor material do tipo powder. Apresenta densidade de fluxo máxima de 0.75T, e apresenta baixas perdas. Suas aplicações são geralmente para altas frequências e altas densidades de fluxo. Pela grande quantidade de níquel em sua composição este material apresenta um custo relativamente alto.

High Flux: De geometria toroidal, é composto por 50% de níquel e 50% de aço. Apresenta densidade de fluxo máxima mais alta do que qualquer outro núcleo do tipo powder,

chegando até a 1.5T, e tem relativamente altas perdas. Suas aplicações são para baixas frequências e altas densidades de fluxo. É um material de médio custo.

Kool M μ : Também de geometria toroidal, é composto por 85% de ferro, 9% de silício e 6% de alumínio[31]. Apresenta densidade de fluxo máxima de até 1T e baixas perdas. Por não possuir níquel tem baixo custo. Suas principais aplicações são para médias frequências e alta densidade de fluxo[30].

Fica claro assim que cada tecnologia de material magnético apresenta características próprias. Para cada um dos três materiais mencionados, o ponto de operação ($\Delta i @ f_s$) onde o conversor encontra o menor volume, muda. O programa considera os três materiais mencionados tanto no projeto do indutor boost quanto no projeto do filtro de EMI, mostrando realmente as diferenças entre os pontos de operação otimizados para cada material.

Em [32] é realizado um trabalho comparativo mostrando as principais diferenças entre indutores toroidais (Kool M μ 77059 A7 – MAGNETICS) e indutores planares (Planar E38+ - Philips) em aplicações para o conversor boost PFC, analisando volume, rendimento e interferência eletromagnética conduzida. Essas comparações foram realizadas para um ponto de operação fixo e não consideraram os materiais MPP e High Flux.

O trabalho [33] realiza o projeto do indutor boost PFC operando em condução descontínua. O projeto é realizado para quatro diferentes tipos de materiais magnéticos, MPP e Kool M μ , ambos toroidais, ferrite do tipo E e powdered iron plate, planar. A partir daí é realizado um estudo comparativo entre essas diferentes tecnologias de materiais, onde são analisadas perdas no cobre e no núcleo, em função da variação da ondulação da corrente de entrada, que proporciona a variação de fluxo magnético, interferência eletromagnética conduzida e irradiada, comportamento do volume. O projeto é realizado a partir da elevação da temperatura. No entanto o estudo é focado somente no indutor, não leva em consideração filtro de EMI e dissipadores.

O programa computacional desenvolvido neste trabalho tenta colaborar no sentido de investigar mais a fundo o impacto do ponto de operação ($\Delta i @ f_s$) no volume final do conversor boost PFC operando em modo de condução contínua (CCM). Analisando o impacto deste ponto de operação em cada um dos elementos que mais influenciam no volume final do conversor, que são o indutor boost, o filtro de EMI e os dissipadores térmicos. Considerando em cada projeto as novas tecnologias de materiais magnéticos, tecnologias de semicondutores, diferentes perfis de dissipadores e topologias de filtros de EMI. Mostrando que para cada

elemento modificado no sistema conversor, o ponto de operação de menor volume, bem como o volume final variam, ficando a critério de o usuário escolher quais elementos utilizar.

1.6 Organização da Dissertação

Capítulo 1: Neste capítulo é introduzido o conceito de fator de potência. São demonstrados os problemas causados por sistemas que absorvem correntes distorcidas da rede, apresentando alta THD de corrente, mostrando assim, a importância da utilização de circuitos que realizam a correção deste FP. Também é salientada a importância da utilização de circuitos para que os sistemas se adequem as normas. É demonstrada a topologia adotada para realizar a correção do FP, abordando vantagens e desvantagens do conversor.

Capítulo 2: Neste capítulo é realizado o projeto do indutor boost. Este componente necessita de especial atenção, pois é a partir dele que é obtida a amplitude da corrente triangular de entrada. Desta forma, o indutor precisa estar perfeitamente modelado para um total controle da corrente de entrada. É demonstrado o impacto do ponto de operação no volume do indutor para diferentes materiais magnéticos e faixas de potências.

Capítulo 3: Este capítulo trata da principal desvantagem da utilização de conversores chaveados, a emissão de interferência eletromagnética conduzida. São demonstradas fontes de ruído no conversor e técnicas para limitar essa interferência. Um estudo comparativo entre topologias de filtro EMI também é realizada, com o objetivo de encontrar o menor volume. A utilização de filtros é necessária para que os equipamentos entrem em concordância com as normas.

Capítulo 4: O capítulo 4 trata dos cálculos das perdas nos semicondutores e projeto dos dissipadores. O projeto é realizado para diferentes tecnologias de pares de semicondutores e para diferentes perfis de dissipadores, realizando um comparativo entre essas tecnologias.

Capítulo 5: Este capítulo apresenta a metodologia de projeto para encontrar o ponto de operação otimizado para o conversor, encontrando o volume total mínimo. Ou seja, é realizado o agrupamento dos projetos apresentados em 2, 3 e 4.

Capítulo 6: Neste capítulo serão apresentados os resultados experimentais para a validação dos modelos.

Capítulo 7: No capítulo 7 é realizada a conclusão final dos resultados encontrados.

Capítulo 2

PROJETO DO INDUTOR BOOST

2.1. Introdução

Este capítulo apresenta uma análise da importância do indutor no conversor boost PFC. Ele pode ser determinante no custo, volume, densidade de potência e na eficiência do sistema. Será analisada a influência do ponto de operação no volume do indutor, realizando um estudo comparativo entre três das principais tecnologias de materiais magnéticos do tipo powder encontrados no mercado. Núcleos deste tipo apresentam variação na sua permeabilidade efetiva, isso ocorre em função de inúmeras variáveis, como: Elevação da temperatura, frequência de operação, variação do fluxo AC e força magnetizante. Esta propriedade será levada em consideração para um adequado projeto.

2.2. Impacto do Ponto de Operação na Indutância

O ponto de operação ($\Delta i @ f_s$) influencia diretamente na indutância indutor boost, equação 2-1.

$$L_{MIN} = \frac{V_{in} \cdot D_{MIN}}{\Delta i_{MAX} \cdot f_s} \quad 2.1$$

A indutância calculada será sempre a mínima, pois é necessário que se tenha o total controle da máxima ondulação da corrente de entrada, o que ocorre no pico da senóide da

tensão de entrada, onde a permeabilidade do material magnético e a razão cíclica (D) são mínimas. A Figura 2.1 mostra o comportamento da indutância inicial em função da varredura entre vários pares ($\Delta i @ f_s$) para um conversor operando com as mesmas especificações de entrada apresentadas nas simulações da Figura 1.4. Identifica-se que a indutância diminui proporcionalmente com o aumento da frequência de comutação e da ondulação da corrente de entrada.

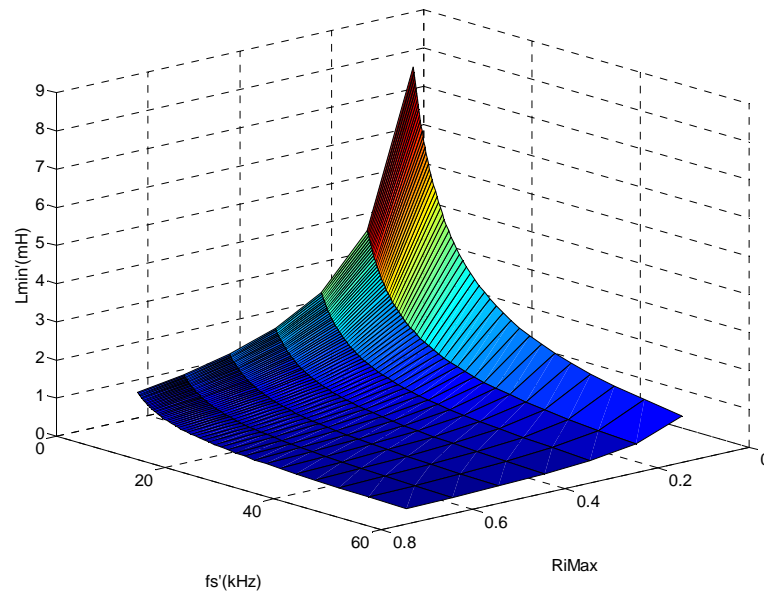


Figura 2.1 Comportamento da indutância inicial em função do ponto de operação.

É fácil identificar que com o aumento da frequência de comutação e da ondulação da corrente de entrada, ocorre a diminuição da indutância.

2.3. Seleção do Núcleo

A escolha do material magnético é baseada na análise de três variáveis: Amplitude da variação de fluxo (ΔB); Máxima densidade de fluxo ($B_{Máx}$); Frequência de Operação ($F_{\Delta B}$), na qual ocorre a variação de fluxo. Entretanto a análise aprofundada destas três variáveis pode levar muito tempo e várias interações computacionais, tornando a ferramenta muito pesada e os resultados poderiam demorar muito tempo para serem encontrados. Assim, a seleção dos núcleos magnéticos é realizada através da energia magnética armazenada pelo indutor.

Para a escolha do núcleo magnético em função da energia armazenada apenas dois parâmetros precisam ser conhecidos: a indutância e o valor da corrente de pico. Este método para seleção dos núcleos é garantido pela fabricante MAGNETICS® [30], que disponibiliza

gráficos em seus catálogos, mostrados na Figura 2-2, Figura 2.3 e Figura 2.4, indicando o núcleo adequado a ser utilizado para cada diferente tecnologia de material magnético, em função da energia armazenada. A medida que a energia aumenta, o volume do núcleo magnético também aumenta e a permeabilidade magnética inicial diminui. Com a determinação da energia, encontra-se o núcleo na curva central dos ábacos e o *part number* (identificação do material presente nos catálogos da fabricante) que está identificado nos eixos das ordenadas.

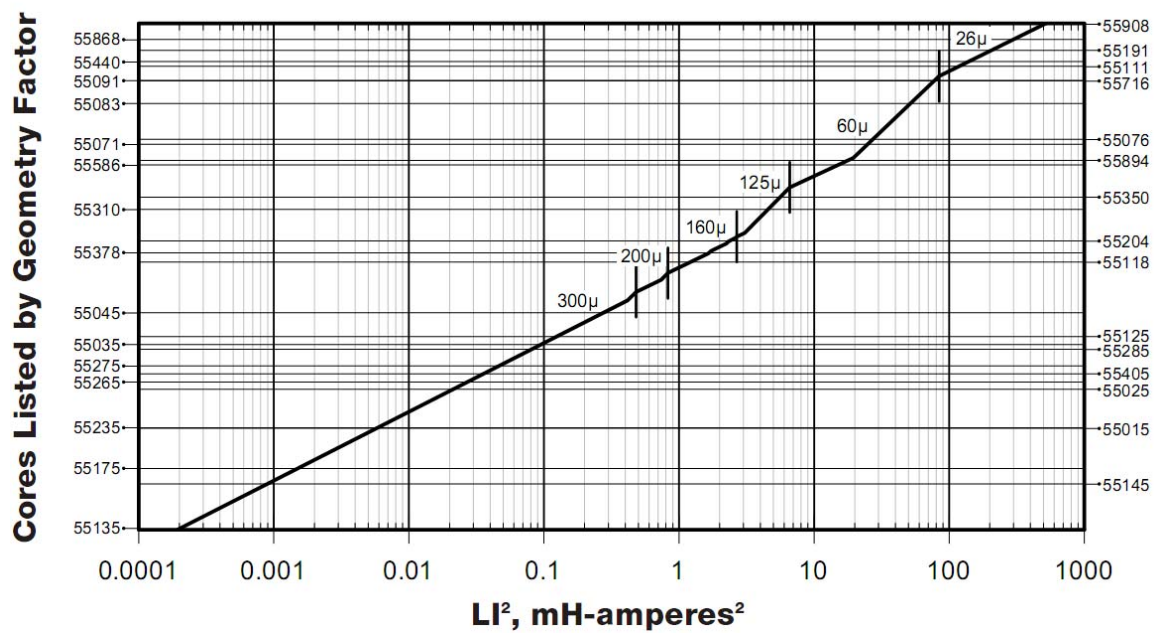


Figura 2.2 Curva para seleção de núcleos para o material MPP.

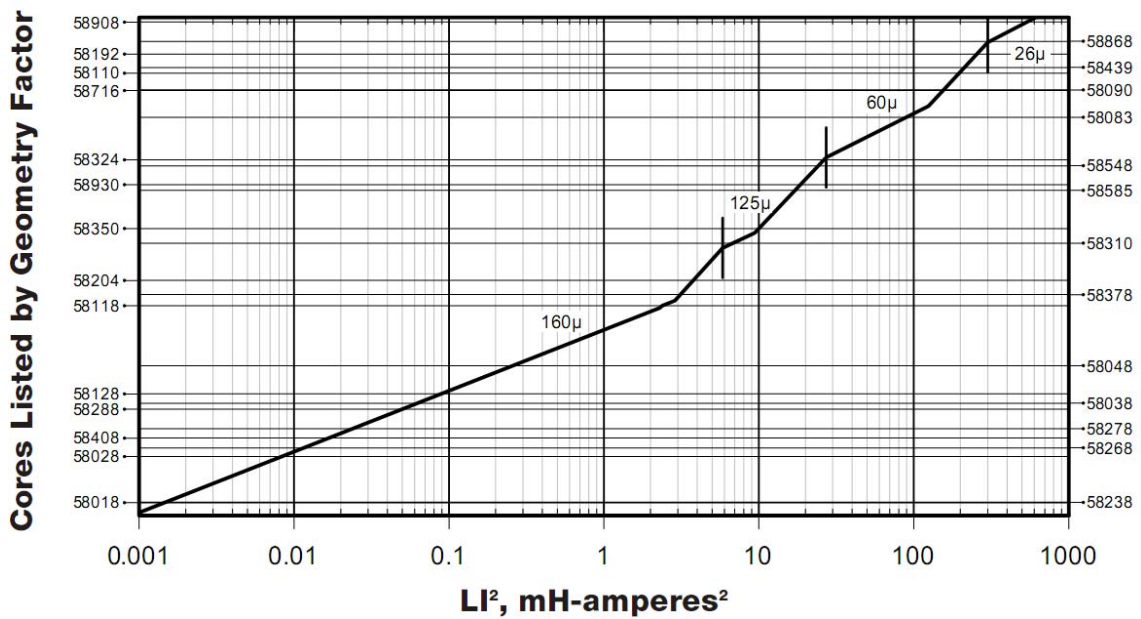


Figura 2.3 Curva para seleção de núcleos para o material High Flux.

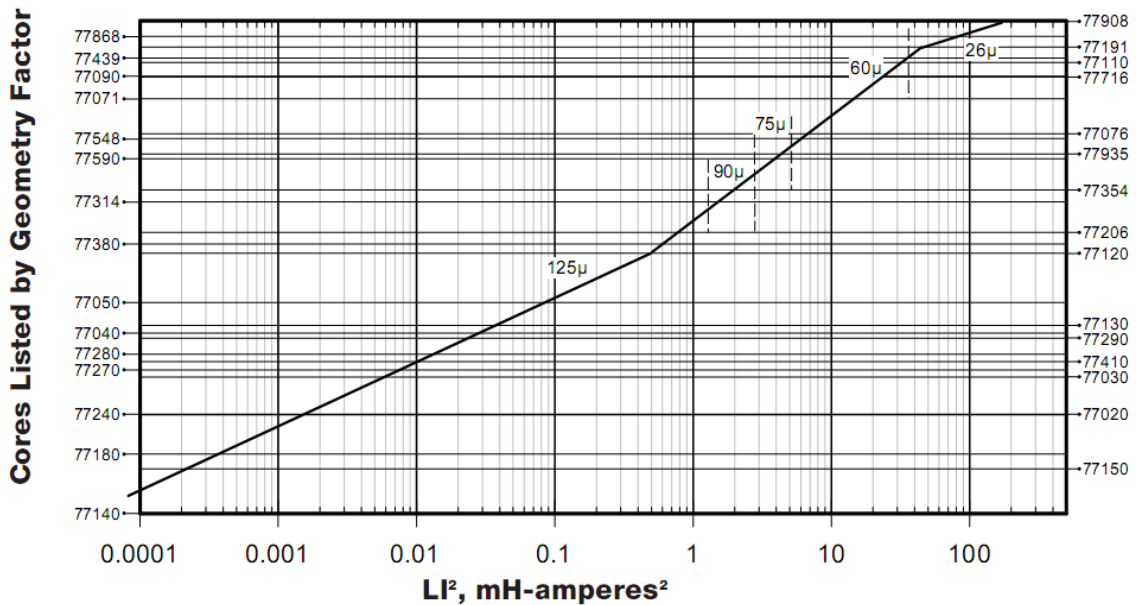


Figura 2.4 Curva para seleção de núcleos para o material Kool Mµ.

Com o auxílio das curvas pode-se rapidamente identificar a permeabilidade e o menor núcleo possível para a determinada aplicação, em função da energia. Considerando um fator de enrolamento de até 40%, valor máximo utilizado neste trabalho, e a corrente CA deve ser muito pequena em relação aos níveis de corrente DC. Essas curvas são baseadas na indutância mínima do núcleo escolhido e na sua permeabilidade.

Se o núcleo for utilizado em aplicações com elevados níveis de corrente CA, como em conversores flyback, forward, full-bridge e half-bridge, o núcleo selecionado deve ser dois níveis acima do indicado nas curvas. Isso vai assegurar uma redução na densidade de fluxo de operação, diminuindo as perdas no núcleo.

No caso de um valor de energia maior que o encontrado nas curvas, ou seja, o maior núcleo tabelado não suporta o determinado nível de energia, é necessário que se empilhem núcleos.

Com os valores de indutâncias determinados em função da varredura em $(\Delta i @ f_s)$ e, determinado o valor da corrente de pico, é possível selecionar o núcleo. A influência quadrática da corrente indica que para altos níveis da mesma, como em conversores com entrada universal, o núcleo para o indutor boost pode se tornar muito volumoso e muitas vezes ser necessário o empilhamento para suportar os altos níveis de corrente.

A adequada seleção do núcleo é o primeiro passo para o projeto do indutor, pois todas as outras variáveis são determinadas a partir dele. A Figura 2.5, Figura 2.6 e Figura 2.7 indicam o comportamento do volume dos núcleos selecionados em função da varredura em diferentes pontos de operação. Utilizando os mesmos dados de entrada da Figura 1.4. Os resultados são apresentados para as três tecnologias de núcleos magnéticos mencionadas. Os resultados são encontrados para núcleos catalogados, com valores comerciais.

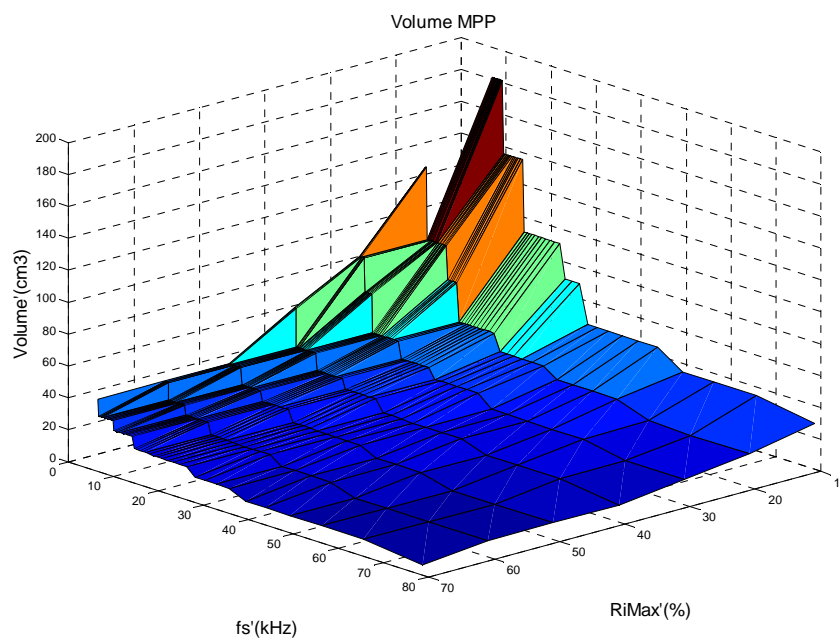


Figura 2.5 Comportamento do volume para o material magnético MPP em função da varredura em $(\Delta i @ f_s)$.

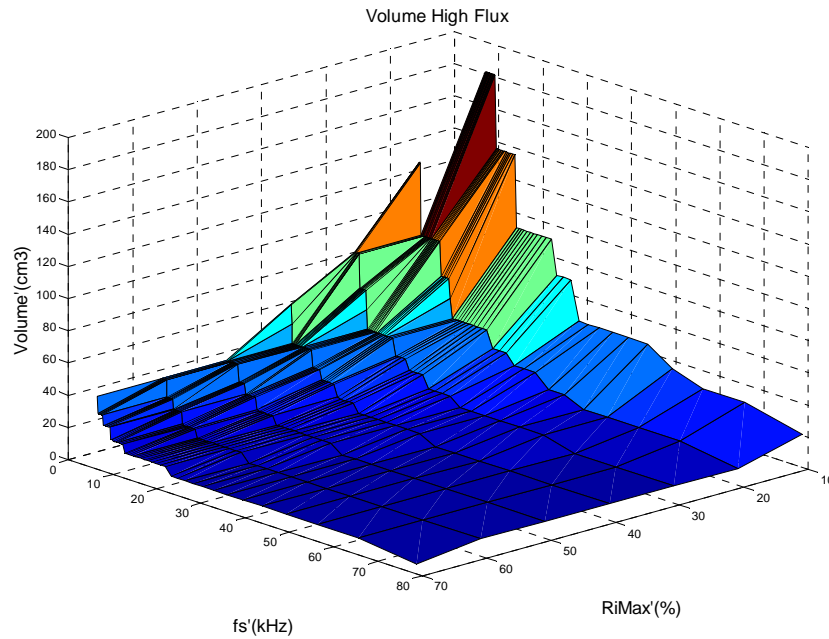


Figura 2.6 Comportamento do volume para o material magnético High Flux em função da varredura em $(\Delta i @ fs)$.

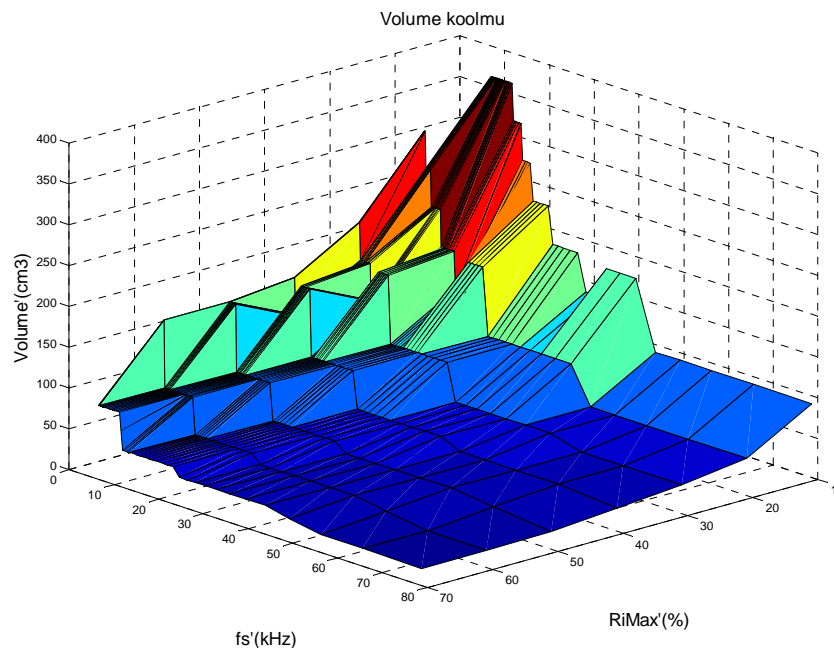


Figura 2.7 Comportamento do volume para o material magnético kool $M\mu$ em função da varredura em $(\Delta i @ fs)$.

Através das simulações é possível identificar que para baixos valores de frequências de comutação e ondulação da corrente de entrada, o indutor se torna volumoso, sendo necessário o empilhamento de núcleos para suportar os altos níveis de energia. Nos casos dos materiais MPP e High Flux foram necessários quatro núcleos empilhados para o pior caso. Já

para o material Kool M μ foram necessários seis núcleos, o que praticamente inviabiliza a utilização deste ponto de operação, por questões de volume e custo.

A partir da seleção do núcleo magnético, são encontradas as dimensões para cada diferente ponto de operação. Parâmetros como: Área da janela (A_w), área de seção transversal (A_e), comprimento médio (l_e), permeabilidade inicial (μ_i) e volume, são necessários para os próximos passos do projeto do indutor.

O cálculo do número de espiras inicial é dado a partir da equação 2.2.

$$N_{Inicial} = \sqrt{\frac{L_{inicial} \cdot l_e \cdot 10^8}{0.4\pi\mu_i A_e}} \quad 2.2$$

2.4. Modelagem da Variação da Permealidade Efetiva

A permeabilidade magnética é o grau de magnetização de um material em resposta a uma intensidade de campo magnético produzida por uma corrente elétrica. Ela nos permite quantificar o “valor” magnético de uma substância. Ela é tipicamente representada pela letra grega μ . Este termo foi adotado em setembro de 1885 por Oliver Heaviside.

Em unidades do sistema internacional (SI), a permeabilidade é medida em H/m (Henries por metro) ou N/A² (Newton por Ampere²).

A corrente elétrica passando por uma bobina cria um campo magnético com valor dado pela excitação magnética ou intensidade do campo magnético (H). Esta excitação magnética origina uma indução magnética (B) com um valor dado pela equação 2.3.

Permeabilidades elevadas implicam na saturação do núcleo com menores níveis de corrente. Assim, a utilização de ferrites com geometrias toroidais, que apresentam permeabilidades iniciais de até 1000 μ_0 tornam-se praticamente inviáveis para aplicações como o indutor boost PFC, pois estes indutores seriam muito volumosos. Essa é mais uma vantagem da utilização de núcleos powder, que apresentam permeabilidades iniciais máximas para esta aplicação de 90 μ_0 , podendo chegar até 26 μ_0 aumentando os níveis de corrente até a saturação.

$$B = \mu H \quad 2.3$$

A variação da permeabilidade dos núcleos do tipo powder ocorre devido à sua característica de saturação suave. Essa característica provém do fato destes materiais

possuírem entreferro distribuído, e não concentrado em um único ponto como os de ferrite, onde se tem controle da permeabilidade. Com o aumento da corrente, aumenta também a indução magnética, de acordo com a equação 2.5, fazendo com que a permeabilidade decresça gradativamente até a saturação. A permeabilidade efetiva do material é dada pela relação apresentada na equação 2.4.

$$\mu_{eff} = \frac{dB}{dH} \quad 2.4$$

Como a indução magnética (H) é diretamente proporcional à corrente. Em um semi-ciclo da rede, a corrente sofre grande variação, sendo que o seu máximo ocorre aos 90 graus de V_{in} , Figura 2.8. Esta variação da corrente faz com que a indução magnética (H) se comporte de acordo com a equação 2.5, fazendo com que a permeabilidade também mude.

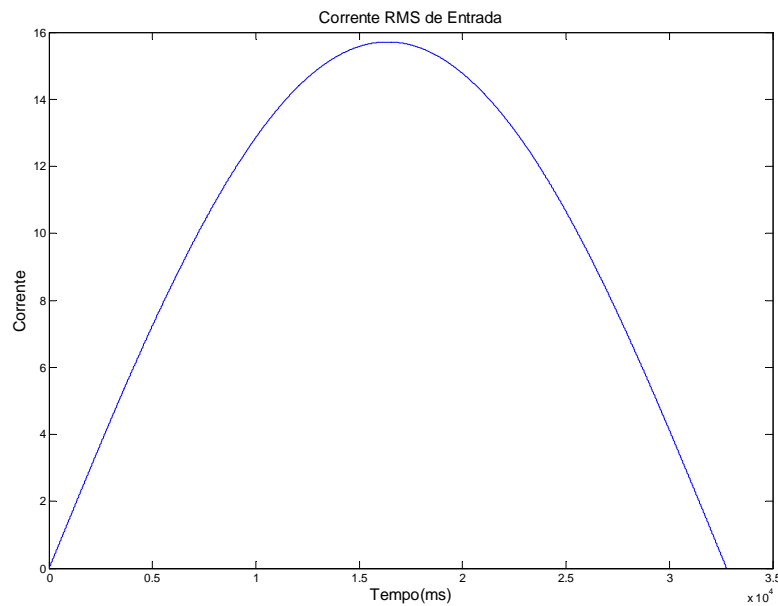


Figura 2.8 Corrente rms de entrada.

$$H = \frac{4 \cdot 10^{-3} \cdot \pi \cdot N_{Inicial} \cdot I_{Pico}}{le(m)} \quad 2.5$$

A variação da permeabilidade implica na mudança da indutância, com isso, para cada período de amostragem computacional ela apresenta um valor diferente. Essa variação causará modificações consideráveis na forma de onda da corrente de entrada. A indutância foi calculada anteriormente para níveis de corrente próximos a zero. Desta forma, com o aumento

de (H) ocorre a diminuição da indutância inicial, fazendo com que a amplitude da ondulação da corrente de entrada não seja constante e vá gradativamente aumentando, até que atinja seu valor máximo, em 90 graus da rede, para depois voltar a seu estado inicial próximo a passagem por zero.

Cada diferente tecnologia de material magnético reage de forma diferente ao efeito da corrente. A fabricante dos núcleos magnéticos [30] disponibiliza em seus catálogos curvas que definem o comportamento da permeabilidade efetiva em função da força magnetizante e da permeabilidade inicial, para os diferentes materiais magnéticos utilizados neste trabalho, Figura 2.9, Figura 2.10 e Figura 2.11.

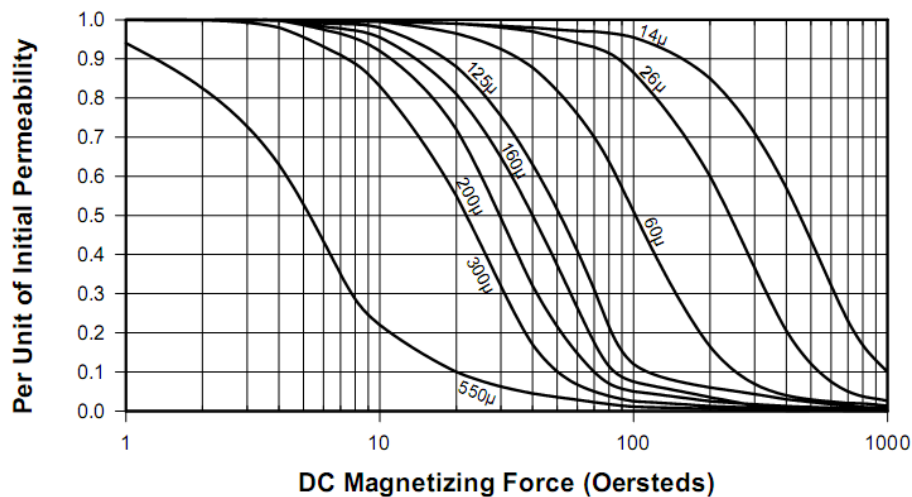


Figura 2.9 Permeabilidade em função da força magnetizante para o material MPP.

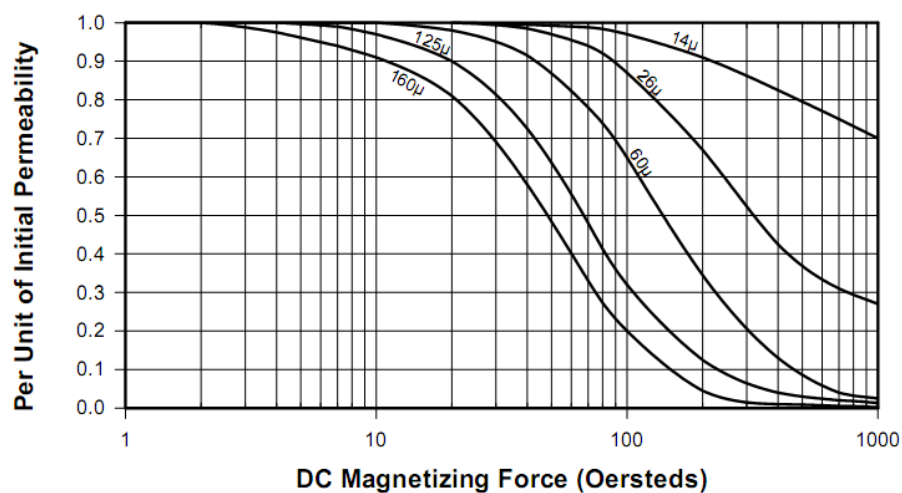


Figura 2.10 Permeabilidade em função da força magnetizante para o material High Flux.

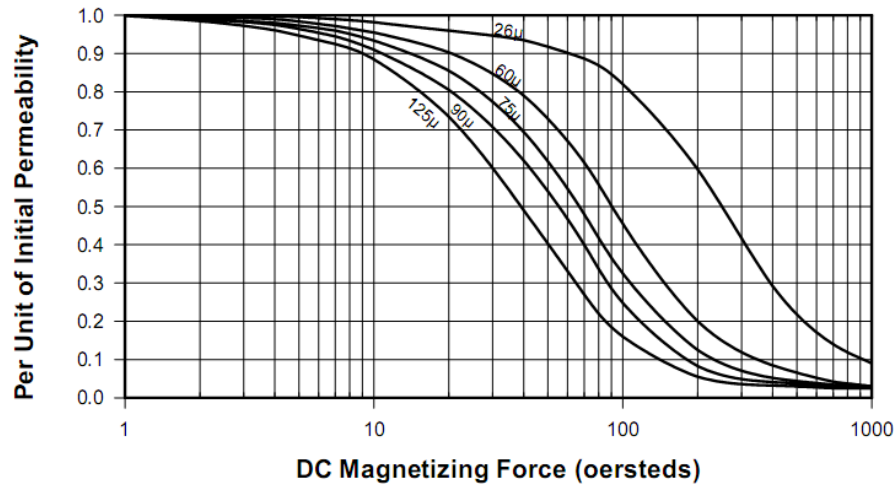


Figura 2.11 Permeabilidade em função da força magnetizante para o material Kool M μ .

A partir das curvas é possível encontrar a permeabilidade real para cada período de amostragem. De posse destes dados a indutância instantânea real é calculada, equação 2.6.

$$L_{real} = L_{inicial} \frac{\mu_i}{\mu_{eff}} \quad 2.6$$

Onde, L_{real} representa a indutância real, $L_{inicial}$ a indutância inicial, μ_i representa a permeabilidade inicial e μ_{eff} a permeabilidade efetiva.

Para os materiais do tipo powder, outros parâmetros também influenciam na variação da permeabilidade, tais como:

- Variação da Temperatura
- Densidade do Fluxo AC
- Freqüência de Operação

Para esta aplicação do conversor boot PFC os três parâmetros não chegam a influenciar significativamente na variação da permeabilidade efetiva do material, a Figura 2.12, Figura 2.13 e Figura 2.14, mostram o impacto destes efeitos na permeabilidade. As figuras apresentadas são para o material Kool M μ . As curvas para os outros dois materiais têm comportamento muito similar a estas.

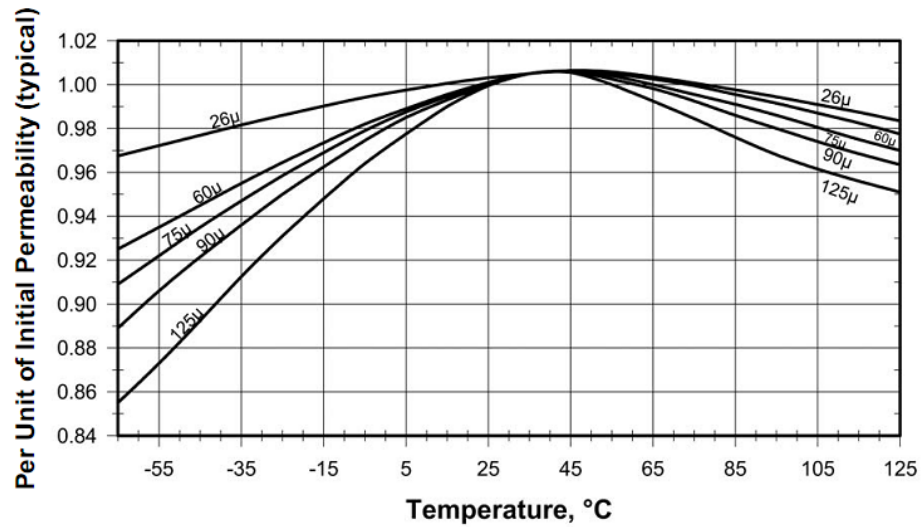


Figura 2.12 Permeabilidade em função da temperatura para o material Kool M μ .

A partir das curvas é possível identificar que a influência da temperatura na permeabilidade acontece em temperaturas muito altas ou muito baixas, fora da faixa de operação do indutor que é em torno de 60°C. Nessa temperatura a variação não chega a 1%, podendo ser desconsiderada.

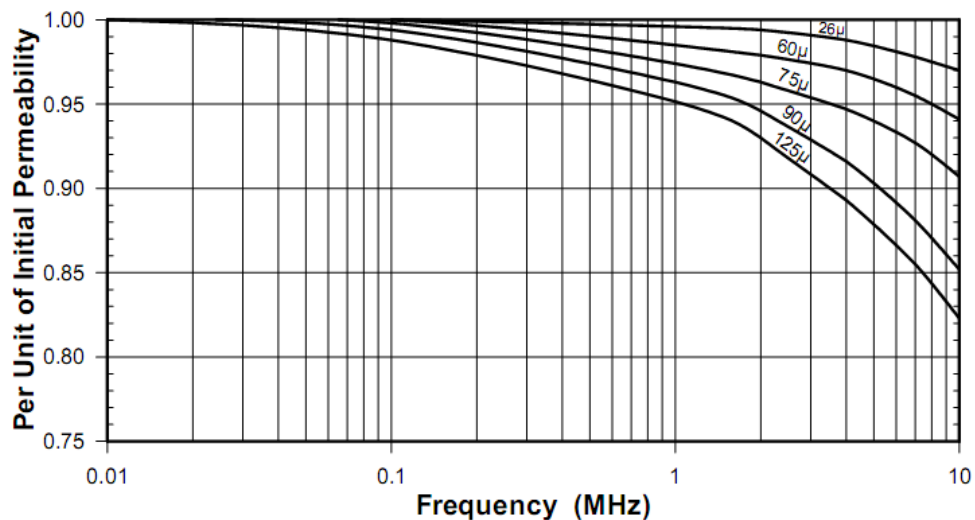


Figura 2.13 Permeabilidade em função da frequência para o material Kool M μ .

A influência da frequência de operação na permeabilidade também pode ser desconsiderada. A faixa de frequências em que a permeabilidade é significativamente

influenciada está acima de 200kHz, onde as perdas nas comutações penalizam o projeto por apresentar volumosos dissipadores. Assim, esta influência não foi considerada neste trabalho.

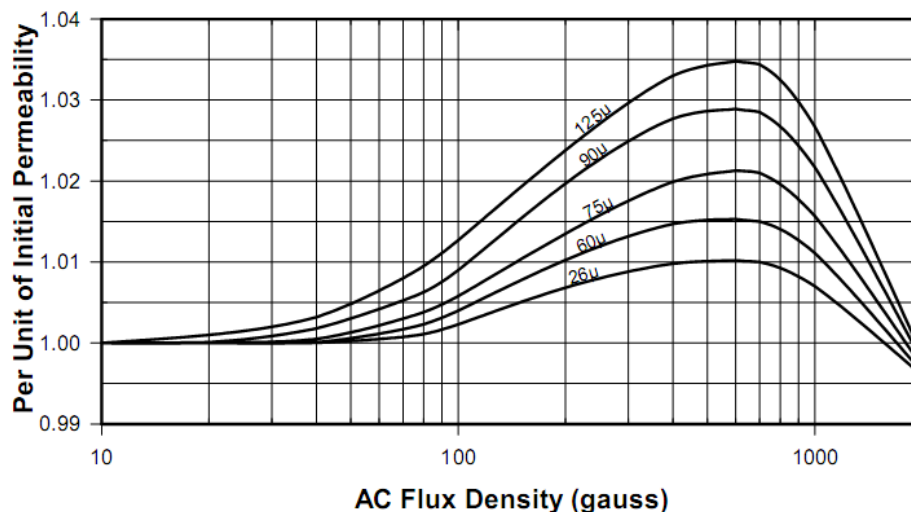


Figura 2.14 Permeabilidade em função da densidade de fluxo AC para o material Kool M μ .

A variação da permeabilidade em função da variação de fluxo AC chega a no máximo 2,5% para o material com permeabilidade inicial de $90\mu_0$, que é o pior caso. Como essa influência também é pequena, também pode ser desconsiderada.

A adequada análise da variação da permeabilidade é de suma importância para o decorrer do trabalho, pois é a partir dela que se obtém o valor da indutância real ao longo do período da rede. Essa indutância variável afeta um aspecto muito importante no projeto do conversor boost PFC, que é a amplitude da ondulação da corrente de entrada. É a partir desta corrente que o projeto dos outros parâmetros de maior influência no volume total do conversor se baseia.

A amplitude da ondulação de corrente é diretamente proporcional à interferência eletromagnética produzida pelo conversor. Ela influencia na amplitude da harmônica crítica utilizada no projeto do filtro de EMI. Os elevados picos de corrente também influenciam diretamente nas perdas de comutação, acarretando em dissipadores térmicos mais volumosos.

Surge assim um problema, pois se a ondulação da corrente de entrada é proporcional à indutância, e essa é variável, como proceder para realizar a correta escolha do ponto de operação ($\Delta i @ f_s$) uma vez que Δi não é constante?

O segredo está em determinar a máxima ondulação da corrente de entrada, pois é para este ponto que se deve garantir a amplitude da ondulação. Assim, é necessário projetar o indutor para indutância maior que a calculada inicialmente. O ajuste na indutância é realizado

através de um acréscimo no número inicial de espiras. Com o valor da corrente de pico é possível determinar a máxima indução magnética (H) para os determinados dados de entrada. Com este H máximo, é possível calcular a máxima variação da permeabilidade para cada uma das três tecnologias de materiais magnéticos, através das equações 2.7, 2.8 e 2.9.

$$\mu_{eff_MPP} = \sqrt{\frac{\mu_i^2 - 1,505 \cdot 10^{-4} \cdot \mu_i^3 \cdot H_{Máx} + 6,1 \cdot 10^{-9} \cdot \mu_i^4 \cdot H_{Máx}^2}{1 - 1,277 \cdot 10^{-4} \cdot \mu_i \cdot H_{Máx} + 2,74 \cdot 10^{-8} \cdot \mu_i^2 \cdot H_{Máx}^2}} \quad 2.7$$

$$\mu_{eff_HF} = \sqrt{\frac{\mu_i^2 - 6,3 \cdot 10^{-5} \cdot \mu_i^3 \cdot H_{Máx} + 1,069 \cdot 10^{-9} \cdot \mu_i^4 \cdot H_{Máx}^2}{1 - 4,345 \cdot 10^{-4} \cdot \mu_i \cdot H_{Máx} + 1,922 \cdot 10^{-8} \cdot \mu_i^2 \cdot H_{Máx}^2}} \quad 2.8$$

$$\mu_{eff_KoolM\mu} = \sqrt{\frac{\mu_i^2 - 5,618 \cdot 10^{-5} \cdot \mu_i^3 \cdot H_{Máx} + 1,043 \cdot 10^{-9} \cdot \mu_i^4 \cdot H_{Máx}^2}{1 - 6,742 \cdot 10^{-4} \cdot \mu_i \cdot H_{Máx} + 6,21 \cdot 10^{-8} \cdot \mu_i^2 \cdot H_{Máx}^2}} \quad 2.9$$

A indutância é diferente em cada período de amostragem, porém, o importante é a amplitude da ondulação da corrente de entrada, ou seja, a magnitude desta amplitude para cada período de chaveamento. Com o objetivo de diminuir o tempo das simulações, a indutância é calculada para cada período de chaveamento e não para um simples período de amostragem, reduzindo o número de iterações matemáticas, diminuindo significativamente o tempo das simulações mantendo a mesma precisão nos resultados.

A Figura 2.15, Figura 2.16 e Figura 2.17, mostram o comportamento da indutância para as três diferentes tecnologias ao longo do semi-ciclo da rede. As simulações foram realizadas para os mesmos parâmetros de entrada da Figura 1.4, utilizando um ponto de operação fixo de (20% @ 20kHz).

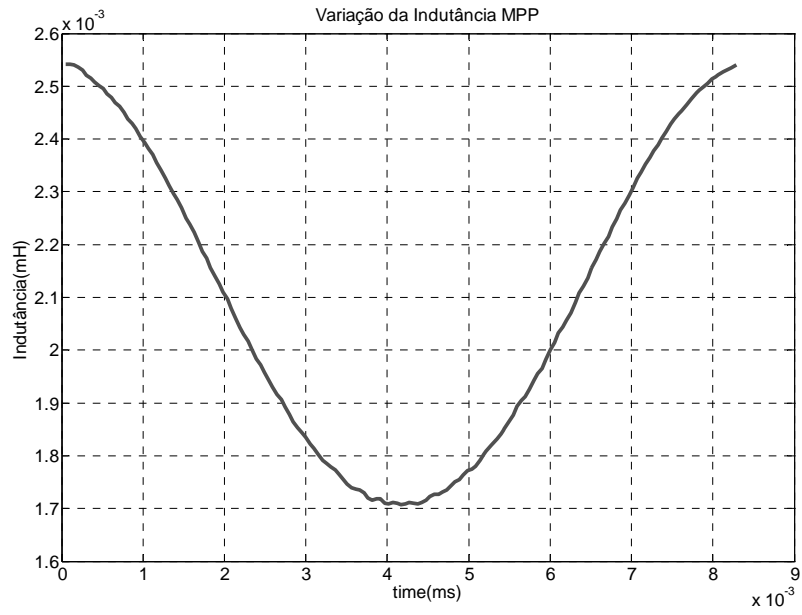


Figura 2.15 Comportamento da indutância em função da corrente para o material MPP.

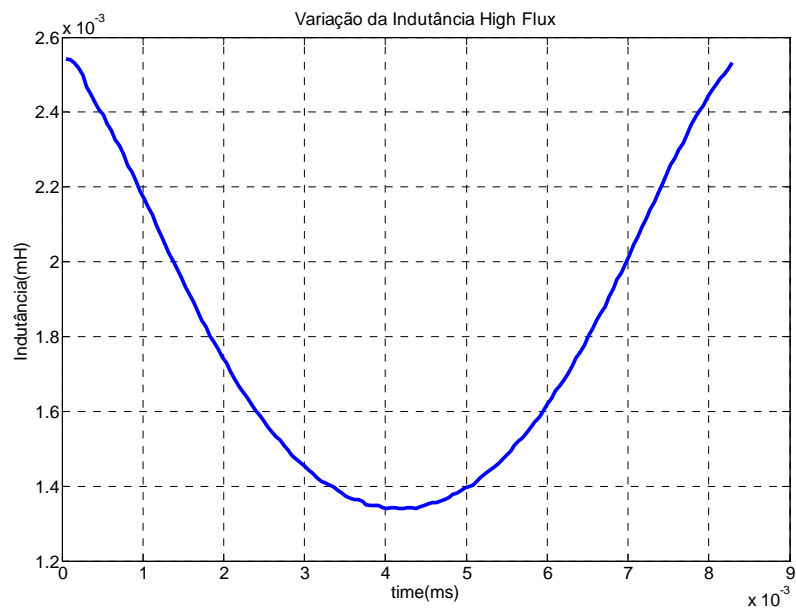


Figura 2.16 Comportamento da indutância em função da corrente para o material High Flux.

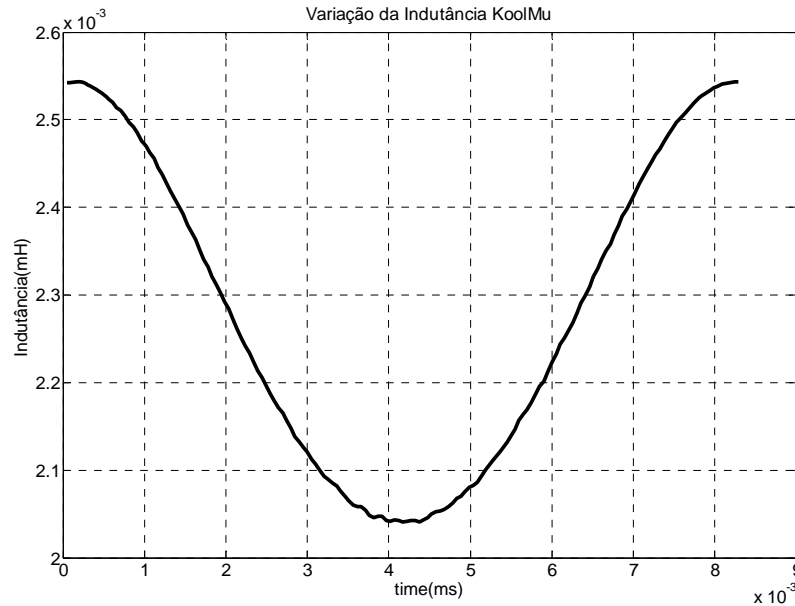


Figura 2.17 Comportamento da indutância em função da corrente para o material Kool M μ .

No ponto de operação escolhido para demonstrar o efeito da variação da permeabilidade é possível identificar a diferença entre as tecnologias de materiais magnéticos. O material Mollypermaloy (MPP) apresenta uma variação máxima de 33% em sua permeabilidade efetiva. O material High Flux chega a variação de 47%. Já o material Kool M μ alcança uma variação de permeabilidade de apenas 20% para o ponto de operação simulado.

Essa relação entre a permeabilidade inicial (μ_i) e a mínima permeabilidade efetiva (μ_{eff_min}) é chamada de valor por unidade da permeabilidade inicial (μ_{pu}), e é representada pela equação 2.10.

$$\mu_{pu} = \frac{\mu_{eff_min}}{\mu_i} \quad 2.10$$

Este valor por unidade da permeabilidade é utilizada para reajustar o número de espiras a fim de garantir a máxima ondulação da corrente de entrada, equação 2.11, aumentando assim o valor da indutância inicial.

$$N_{final} = \frac{N_{inicial}}{\mu_{pu}} \quad 2.11$$

2.5. Resultados de Simulações

A modelagem da dependência da permeabilidade em relação a corrente é suficiente para estimar o comportamento real da corrente no indutor boost com desejável precisão. Isso porque a variação da permeabilidade em função dos outros efeitos, mostrados na Figura 2.12 a Figura 2.14, são praticamente desprezíveis para as três tecnologias de materiais magnéticos utilizadas nos projetos.

A Figura 2.18, Figura 2.19 e Figura 2.20 mostram o comportamento real da corrente de entrada do conversor boost PFC. As correntes reais estão sobrepostas sob a corrente de referência, esta com ondulação constante e igual a máxima da corrente real. Desta forma é esperado que a ondulação da corrente de referência seja igual a ondulação da corrente real somente no pico da corrente senoidal de entrada, onde a permeabilidade é mínima. Os resultados foram obtidos para as mesmas variáveis de entrada e para o mesmo ponto de operação da Figura 2.15 a Figura 2.17.

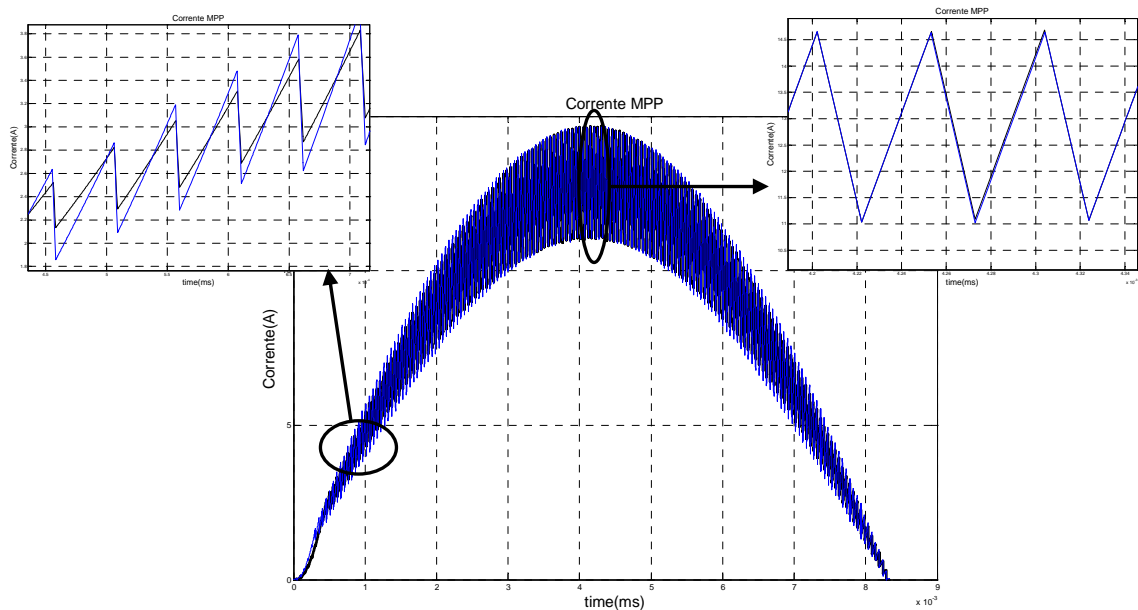


Figura 2.18 Corrente de entrada considerando o efeito da variação da permeabilidade para o material MPP.

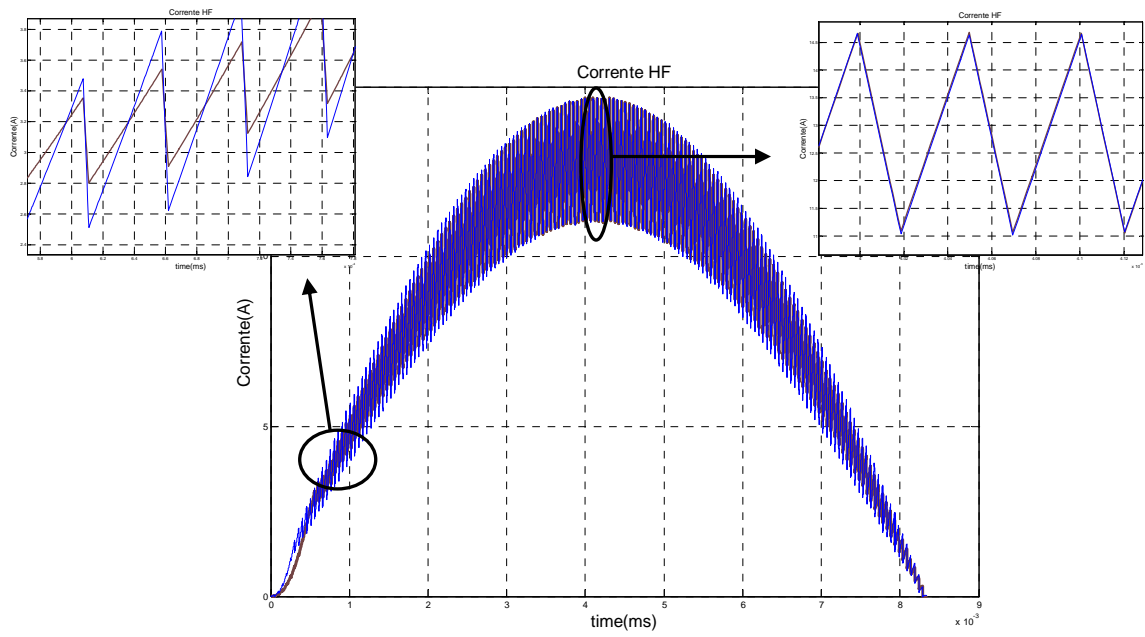


Figura 2.19 Corrente de entrada considerando o efeito da variação da permeabilidade para o material High Flux.

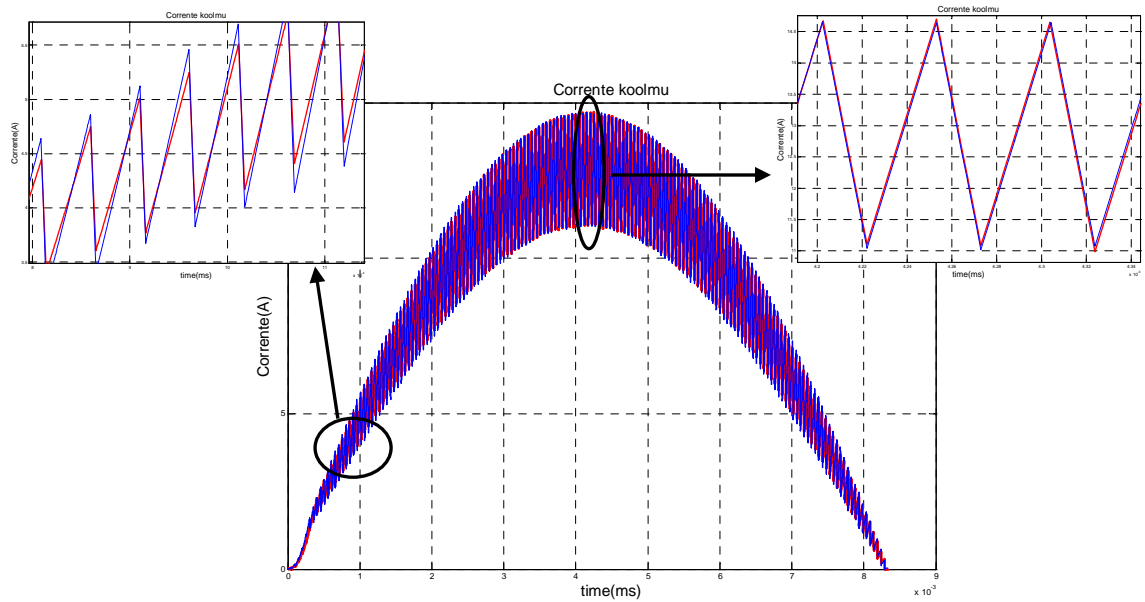


Figura 2.20 Corrente de entrada considerando o efeito da variação da permeabilidade para o material Kool M μ .

2.6. Conclusões

Neste capítulo foi abordado o projeto do indutor boost, que é um dos elementos de maior importância no projeto final do conversor. A modelagem da variação da permeabilidade que ocorre nos núcleos do tipo powder com entreferro distribuído, deve ser perfeitamente realizada de forma a representar a corrente de entrada adequadamente. Esse efeito foi analisado a fundo e todos os seus parâmetros considerados nos cálculos da corrente de entrada. Os resultados apresentados nas simulações mostram o impacto deste efeito no valor da indutância e, conseqüentemente na forma de onda da corrente de entrada, para as três diferentes tecnologias de materiais magnéticos utilizados neste trabalho.

Capítulo 3

PROJETO DO FILTRO DE EMI

3.1. Introdução

Este capítulo apresenta uma análise do problema de compatibilidade eletromagnética. São discutidos aspectos da norma vigente que define os limites máximos de ruído conduzido e irradiados que qualquer equipamento pode produzir. A preocupação maior neste caso é o ruído gerado de forma conduzida. Posteriormente são descritas as etapas para o projeto do filtro que limita essa interferência, realizando uma comparação entre as topologias de filtro mais utilizadas atualmente.

3.2. Interferência Eletromagnética – Análise do Problema

É dita interferência eletromagnética qualquer emissão ou sinal, irradiado no espaço livre ou conduzido por cabos de alimentação, que coloca em risco o funcionamento de outros equipamentos que estão próximos ou conectados à mesma rede de alimentação. Essa interferência afeta de forma diferente cada equipamento de acordo com sua compatibilidade eletromagnética, que é a capacidade que os equipamentos eletrônicos têm de funcionar adequadamente no ambiente eletromagnético [65].

Com a evolução dos circuitos eletrônicos e a dissiminação de sistemas de telecomunicações, tem-se uma grande variedade de fontes de interferência eletromagnética. Abaixo são indicadas as principais fontes:

- Transitórios de chaveamento: produzidos por dispositivos de chaveamento como chaves, relés e contadores.

- Comutação: Sinais aleatórios produzidos por dispositivos eletrônicos, motores e geradores.
- Descargas gasosas: Descargas produzidas por lâmpadas fluorescentes, neon e outros.
- Fontes senoidais e não senoidais: Fontes senoidais com distorção e não senoidais geram harmônicas com frequências múltiplas da fundamental.
- Descargas atmosféricas: Ruídos de curta duração e de grande alcance.
- Pulso eletromagnético: Campo eletromagnético produzido por explosão nuclear.

Devido à presença de dispositivos semicondutores, comutáveis, que produzem variações abruptas de tensões e correntes, altos níveis de interferência eletromagnética conduzida são gerados. Como essas variações bruscas em tensões e correntes devem estar acopladas aos terminais de alimentação do conversor, um ruído conduzido estará sendo injetado na rede de alimentação, o que poderá causar algum tipo de dano a outro equipamento que seja alimentado pela mesma rede. O ruído conduzido produzido pelo conversor boost PFC se divide em modo comum e modo diferencial.

- **Modo Diferencial:** A interferência eletromagnética de modo diferencial ou simétrica tem origem na forma de onda triangular de alta frequência da corrente comutada, e circula sobreposta a própria corrente de alimentação do conversor nos terminais de entrada. Essa interferência circula entre as fases com uma frequência muito mais alta que a fundamental, entre 150kHz e 30MHz. A Figura 3.1 ilustra o caminho percorrido por este tipo de ruído no conversor.

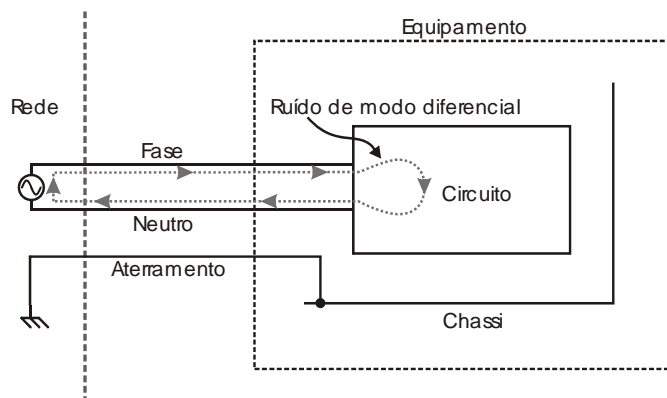


Figura 3.1 Circuito para o ruído de modo diferencial.

- Modo Comum:** A interferência de modo comum atravessa o circuito através do terra, oriundo da linha de alimentação, ou seja, está presente tanto na fase como no neutro, como mostrado na Figura 3.2, e é o tipo de ruído mais comum. Em conversores chaveados, este ruído tem fonte principal em capacitâncias parasitas presentes nos elementos do circuito e, entre o mesmo e o chassi, que deve ser aterrado por medida de segurança. Como a dependência deste ruído é de ordem aleatória, ou seja, depende de inúmeros fatores que não podem ser previamente estimados, a única forma de estimarmos este tipo de ruído é através de ensaios práticos. Em [34] é realizada uma análise, através de medições, das posições dos elementos passivos do conversor, particularmente os componentes do filtro de EMI que são os mais afetados por campos magnéticos, diminuindo o desempenho do filtro. Os resultados mostram que a perpendicularidade da alocação dos componentes diminui de maneira significativa o ruído de modo comum, melhorando o desempenho do filtro. Existem trabalhos que realizam de forma satisfatória a estimativa deste tipo de ruído, em [16] [22][23] [35] esta estimativa é realizada para o conversor boost PFC operando com ponto de operação e todos os outros parâmetros fixos. Analisando as capacitâncias parasitas existentes no circuito, modelando desta forma todos os parasitas presentes no sistema conversor.

Quando tratamos de interatividade, realizando os projetos para vários pontos de operação, diferentes tecnologias de materiais magnéticos, semicondutores, dissipadores e topologias de filtro, torna-se muito difícil realizar esta estimativa de maneira satisfatória. Desta forma, o projeto do filtro será realizado a partir do ruído de modo diferencial, que é adequadamente estimado através das simulações.

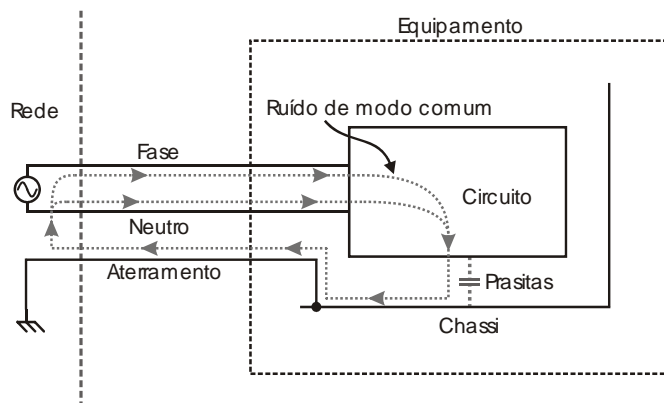


Figura 3.2 Circuito para o ruído de modo comum.

3.3. Interferência Eletromagnética Conduzida no Conversor Boost PFC

Como mencionado na seção anterior, o estágio PFC do conversor boost é responsável pela emissão de interferência eletromagnética conduzida. A corrente de entrada é composta por uma componente senoidal em 60 Hz e uma componente triangular de alta-freqüência sobreposta a ela. Essa componente triangular gera harmônicos de ordem elevada, múltiplas da freqüência de chaveamento, que circulam por condutores em forma de interferência eletromagnética conduzida. Esse ruído é prejudicial a outros equipamentos conectados a mesma rede e precisam ser limitados. A Figura 3.3 mostra a posição do filtro de EMI no sistema conversor.

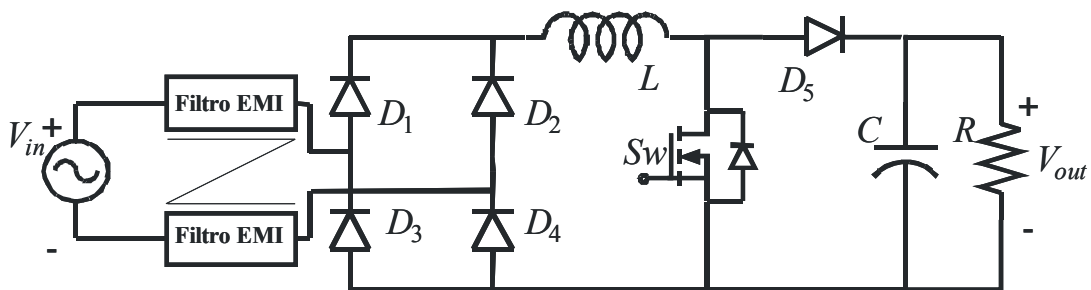


Figura 3.3 Conversor boost PFC com filtro de EMI.

O nível de dano causado por esta interferência é proporcional à amplitude da primeira harmônica de alta freqüência que excede o limite da norma CISPR-22 que inicia-se em 150kHz, cuja amplitude é a mais significativa, o supracitado harmônico crítico. Por sua vez, a amplitude deste harmônico é diretamente influenciada pela ordem do harmônico e pela amplitude da ondulação da corrente de entrada e, é a partir deste harmônico que o filtro precisa ser projetado. De posse destas informações pode-se identificar a influência do ponto de operação no volume do filtro de EMI.

Para cada ponto de operação projetado pelo programa que escolhe o menor volume final do conversor é projetado um filtro de EMI diferente. Para cada ponto de operação a corrente de entrada muda, e a amplitude do harmônico crítico também. A Figura 3.4 e Figura 3.5 mostram a corrente de entrada e o comportamento do harmônico crítico e para as mesmas variáveis de entrada da Figura 2.15.

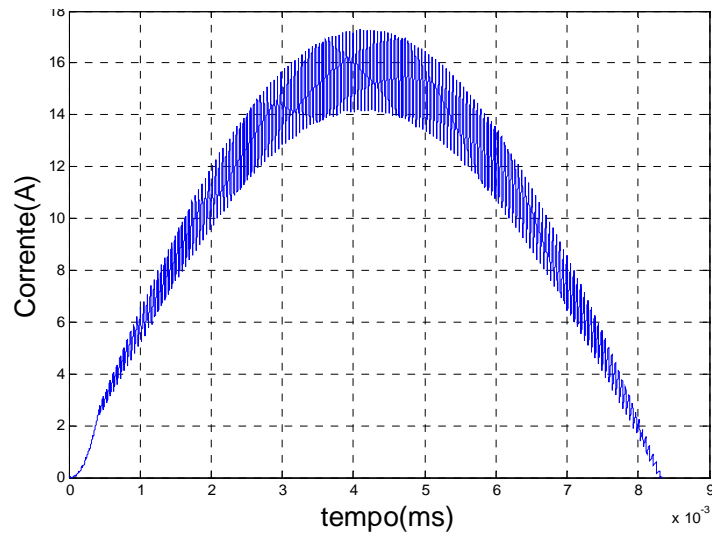


Figura 3.4 Corrente de entrada para o ponto de operação (20% @ 20kHz).

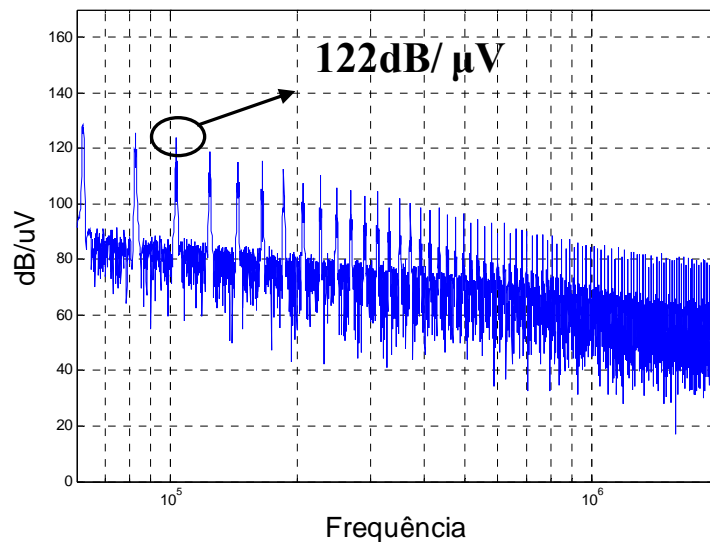


Figura 3.5 Espectro harmônico de alta frequência para o ponto de operação (20% @ 20kHz).

A amplitude do harmônico crítico para este ponto de operação é de $122\text{dB}/\mu\text{V}$, é a partir dele que é projetado o filtro de EMI. Para uma frequência de 20kHz , o harmônico crítico é o oitavo, em 160kHz . Esses harmônicos apresentam uma taxa de decaimento de $40\text{dB}/\text{dec}$ [40]. Como a atenuação do filtro de terceira ordem, que é o de menor atenuação utilizado neste trabalho, apresenta uma taxa de atenuação de $60\text{dB}/\text{dec}$ [41], torna-se evidente que o primeiro harmônico a exceder os limites da norma (150kHz), i.e., o harmônico crítico, constitui o pior caso e deve ser atenuado. A Figura 3.6 e Figura 3.7 mostram o comportamento da corrente de entrada e o seu respectivo espectro harmônico de alta

freqüência para um ponto de operação diferente do anterior, indicando a diferença na amplitude do harmônico crítico e em sua freqüência.

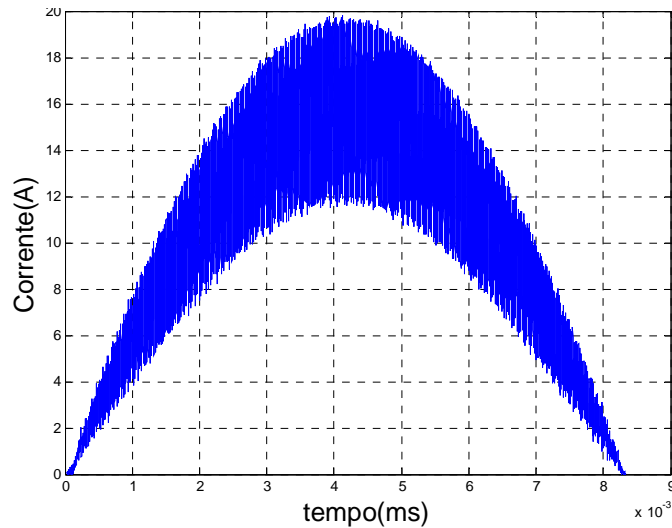


Figura 3.6 Corrente de entrada para o ponto de operação (50% @ 49kHz).

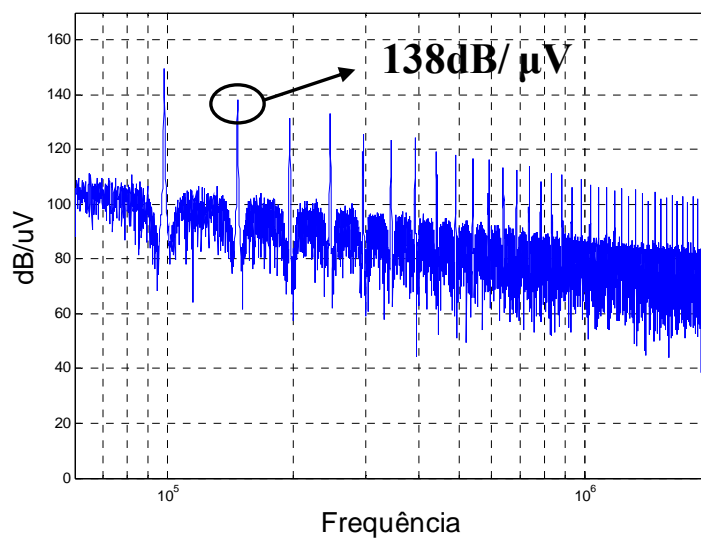


Figura 3.7 Espectro harmônico de alta freqüência para o ponto de operação (50% @ 49kHz).

Valores mais elevados de ondulação da corrente de entrada acarretam em maiores amplitudes para o harmônico crítico e, conseqüentemente, filtros mais volumosos para sua atenuação. O ponto de operação para as simulações da Figura 3.6 e Figura 3.7 não foi escolhido por acaso. A freqüência em 49kHz foi selecionada para mostrar a importante influência que a freqüência de comutação exerce sobre o harmônico crítico. Nesta freqüência,

o harmônico a ser atenuado é o quarto, em uma frequência de 196kHz, e uma amplitude de 138dB/dec. Se a frequência de comutação utilizada fosse de 50kHz, um valor comumente escolhido[42], o harmônico crítico seria o terceiro, com uma amplitude próxima a 150dB/dec, em uma frequência de 150kHz. Essa pequena diferença na frequência de comutação resulta em grandes diferenças no volume do filtro de EMI.

Não é apenas a amplitude do harmônico crítico que influencia no volume do filtro, a frequência deste harmônico também é muito importante, exercendo uma relação inversamente proporcional ao volume, ou seja, quanto maior a frequência do harmônico crítico menor será o volume do filtro, essa relação será aprofundada na sessão 3.6.

3.4. Norma Regulamentadora

Com o objetivo de controlar os níveis de interferência gerados por equipamentos e sistemas, normas regulamentadoras foram criadas, como a europeia CISPR-22 (Comité International Special des Perturbation Radioélectriques) [14]. Essa norma aplica-se para irradiações eletromagnéticas em equipamentos da Classe B, que são equipamento de uso doméstico, apesar de poderem ser utilizados na indústria. Os limites para equipamentos da Classe B são mais severos que os limites da Classe A, que é aplicável em equipamentos de uso comercial, industrial ou de negócios, por se considerar que no ambiente residencial há menor condição de utilização de técnicas de proteção à irradiação eletromagnética.

As principais aplicações do conversor boost PFC são em estágios de entrada de fontes de alimentação, assim, os conversores devem atender aos limites da norma para equipamentos da Classe B, que é o mais severo. Os equipamentos da Classe A devem conter, por medida de segurança, uma etiqueta alertando do risco da ocorrência de interferência eletromagnética em ambiente doméstico. A Figura 3.8 e Figura 3.9 mostram os limites recomendados pela norma CISPR-22.

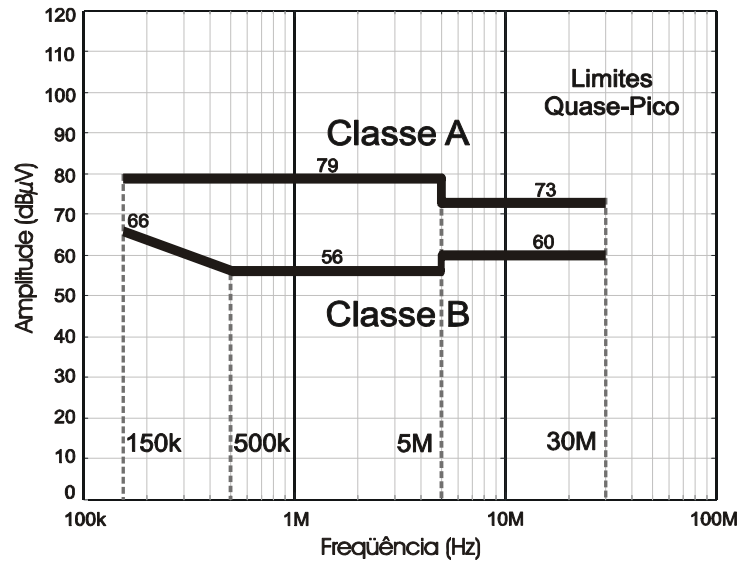


Figura 3.8 Limites de quase-pico para interferência conduzida segundo a norma CISPR-22.

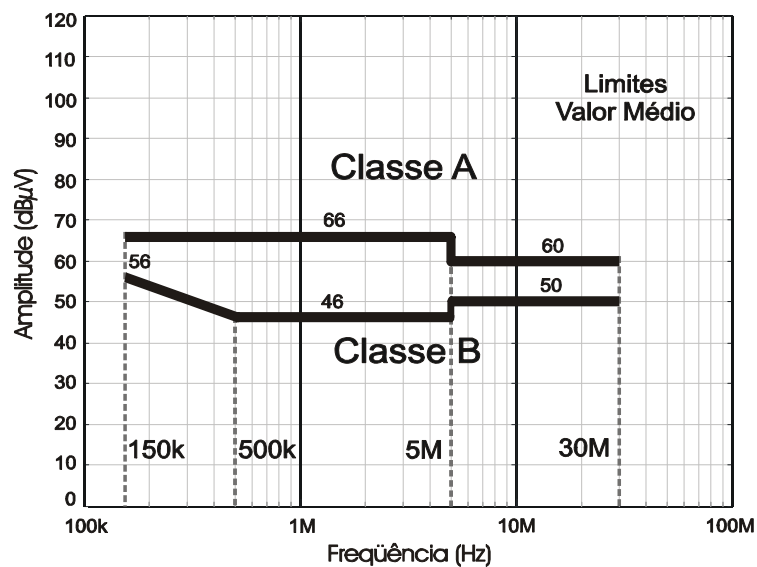


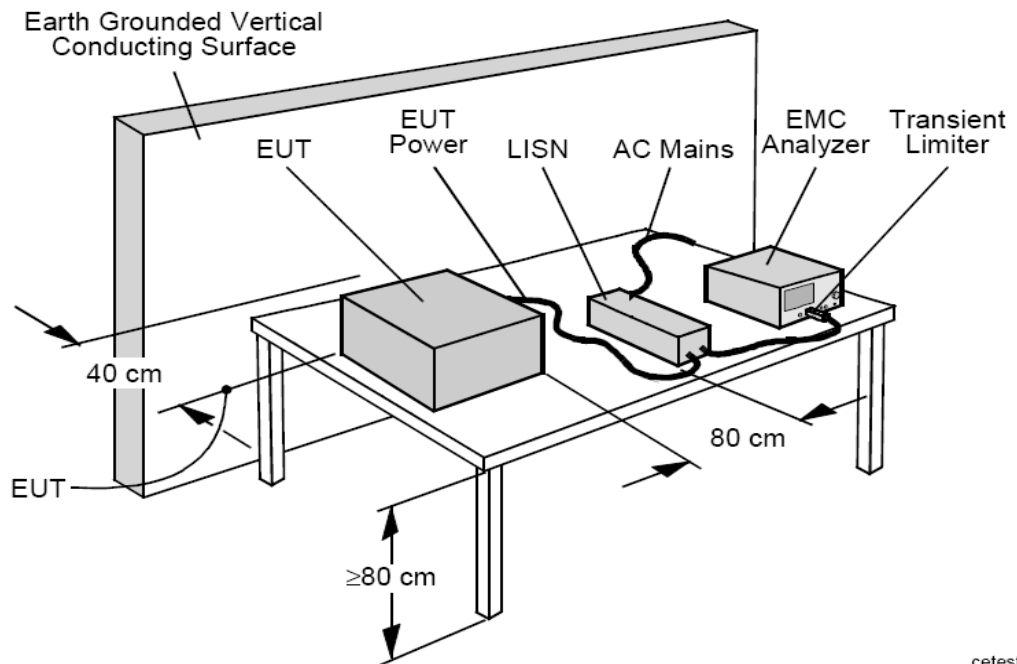
Figura 3.9 Limites de valor médio para interferência conduzida segundo a norma.

Segundo a norma, somente a faixa de frequências que vai de 150kHz até 30MHz precisa ter sua amplitude suprimida. Esse limite engloba tanto a interferência de modo comum, quanto a de modo diferencial, não havendo distinção na norma.

Alguns cuidados devem ser considerados quanto à realização das medições, pois campos eletromagnéticos externos podem interferir ocasionando em erros nas medições. Para a realização das medidas de interferência eletromagnética o primeiro passo é a implantação de

um plano de terra. Este plano pode ser vertical, horizontal ou vertical e horizontal e apresentar dimensões mínimas de 2m x 2m x 25 mm, o material utilizado na construção do plano deve ser condutor e não apresentar furos, emendas ou ranhuras, formando uma gaiola de Faraday, isolando o equipamento a ser medido (EUT) de qualquer ação externa. O plano deve ser aterrado e apresentar uma resistência de aterramento de até 5Ω , de acordo com a norma CISPR 16 [36].

A mesa sobre a qual o equipamento está alocado também deve seguir as especificações da norma CISPR 16, e deve ser em sua totalidade de madeira, ter 80 cm ou mais de altura e os equipamentos devem estar dispostos sobre ela conforme a Figura 3.10.



cetest

Figura 3.10 Plano de terra e disposição dos equipamentos.

3.5. Comparação das Topologias de Filtro

Existem inúmeras topologias de filtros de EMI, como a π , a L, a T, a duplo π , entre outras. Cada topologia apresenta vantagens e desvantagens em relação às outras [37]. Entretanto, as topologias mais difundidas no meio acadêmico e industrial são a π [15][17][38][39] e a duplo π [10][18][19]. Neste trabalho é realizada uma análise comparativa em relação ao volume do filtro de EMI para as duas topologias mais utilizadas.

- **Topologia π :** Esta é a topologia de filtro mais utilizado atualmente. Suas principais aplicações são em computadores, equipamentos de medição e equipamentos eletrônicos comerciais em geral [37]. A topologia π tem ganhado destaque por ser eficaz e compacta. É compacta por apresentar apenas um núcleo magnético e quatro capacitores. É eficaz por alcançar bons resultados em ambos os modos de interferência eletromagnética conduzida. Os indutores são acoplados em um único núcleo com o objetivo de criar um caminho de baixa impedância para o ruído do modo diferencial e uma alta impedância ao ruído de modo comum. Os indutores devem estar enrolados de forma a anular o fluxo magnético no interior do núcleo, desta forma não ocorrerá saturação e as perdas no núcleo serão praticamente nulas, resultando em um núcleo menos volumoso. A Figura 3.11 mostra o circuito equivalente para a topologia π responsável pela filtragem do ruído de modo comum, com L_{CM} e C_Y , e apenas os capacitores C_X para supressão do ruído de modo diferencial.

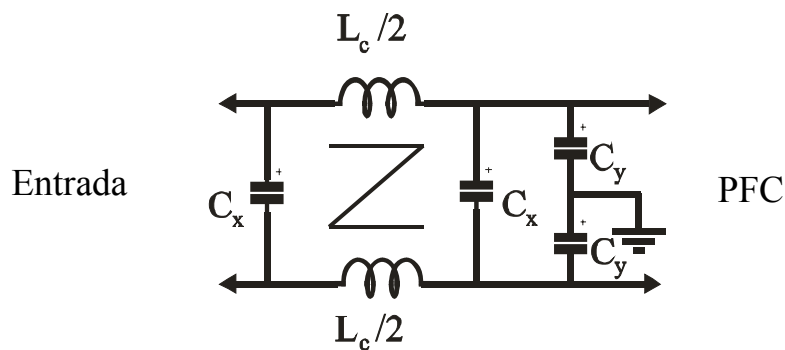


Figura 3.11 Estrutura da topologia π .

A supressão do ruído de modo diferencial não é realizada apenas pelos capacitores C_X . A indutância de dispersão do indutor de modo comum é utilizada para suprimir esse ruído. Os valores das indutâncias de dispersão variam entre 1% e 5% do valor da indutância de modo comum, dependendo do número de espiras e de como o indutor é bobinado[39].

Desta forma, o circuito equivalente com a representação das indutâncias de dispersão é mostrado na Figura 3.12, sendo essa dispersão dividida em duas partes iguais.

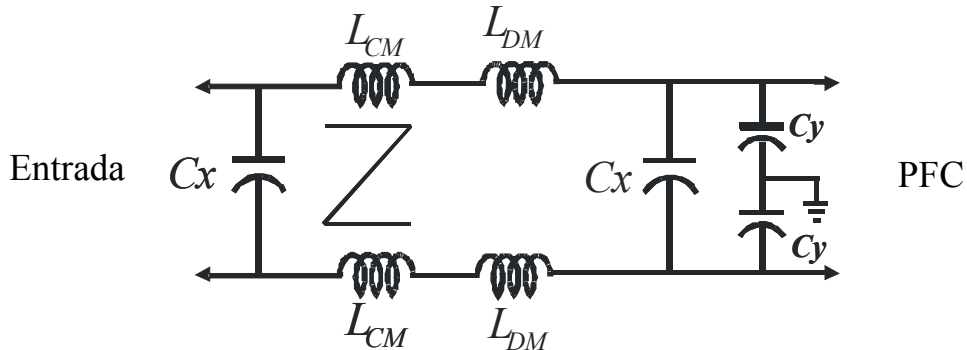


Figura 3.12 Representação das indutâncias de dispersão utilizadas para supressão de ruído de modo diferencial.

- Topologia Duplo π :** Esta topologia apresenta dois núcleos magnéticos e três capacitores a mais que a topologia anterior, sendo uma topologia de quinta ordem com atenuação de 100dB/dec. O filtro duplo π também é bastante difundido no meio industrial por apresentar excelentes resultados e núcleos magnéticos relativamente pequenos. A Figura 3.13 representa esta topologia. Da mesma forma que ocorre na topologia anterior, as indutâncias de dispersão dos indutores de modo comum são utilizadas para suprimir o ruído de modo diferencial.

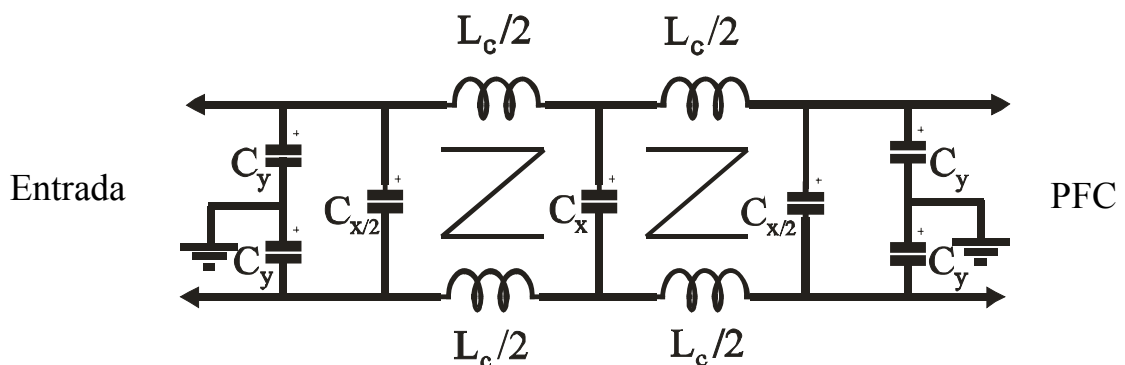


Figura 3.13 Estrutura da topologia duplo π .

A interferência eletromagnética se propaga em forma de corrente. Entretanto, os limites da norma são estabelecidos em dB/ μ V. Desta forma, deve-se realizar a conversão destes valores de corrente em tensão. Esta conversão é realizada através da multiplicação do

valor da corrente do harmônico crítico por 50Ω , que é estabelecido pela norma CISPR-22, para se obter um valor de tensão. A partir deste valor de tensão, chamado de V_{int} é possível encontrar o valor em $dB/\mu V$ (VdB/ μV) através da equação 3.1.

$$V(dB / \mu V) = 20 \log \frac{V_{int}}{1\mu V} \quad 3.1$$

A partir deste valor de tensão interferente pode-se verificar se os níveis de ruído estão ou não excedendo os limites estabelecidos pela norma CISPR-22. Caso estejam ultrapassando os limites, essa interferência precisa ser devidamente limitada.

Nesta parte do trabalho é pertinente falar sobre a comparação entre as topologias de filtro acima mencionadas. Não é claro que a topologia π por apresentar apenas um núcleo magnético vai ter um volume menor que a topologia duplo π , com seus dois núcleos?

A resposta a esta pergunta não é tão simples como parece. A topologia π , é uma topologia de terceira ordem, que apresenta uma atenuação de 60dB/dec, enquanto que a topologia duplo π é de quinta ordem, com uma atenuação de 100dB/dec. Cabe ressaltar que o filtro é projetado em função do harmônico crítico, ou seja, o primeiro a exceder os 150kHz estabelecidos pela norma CISPR-22, pode-se entender que todos os outros harmônicos de frequências superiores estarão automaticamente atendendo ao limite da norma. Nessa análise não estão sendo considerados os efeitos dos elementos parasitas oriundos de todo o sistema, responsáveis pela propagação do ruído de modo comum, o qual pode aumentar a amplitude do ruído na faixa de frequências da norma (5MHz a 30MHz).

A partir da atenuação da topologia é obtida a frequência de corte do filtro de EMI, que parte do valor de quase pico do harmônico crítico e decresce com o valor da atenuação em direção a origem dos eixos, conforme a Figura 3.14 e Figura 3.15. No ponto em que a atenuação encontra o valor do limite da norma em que o harmônico crítico está localizado é determinada a frequência de corte.

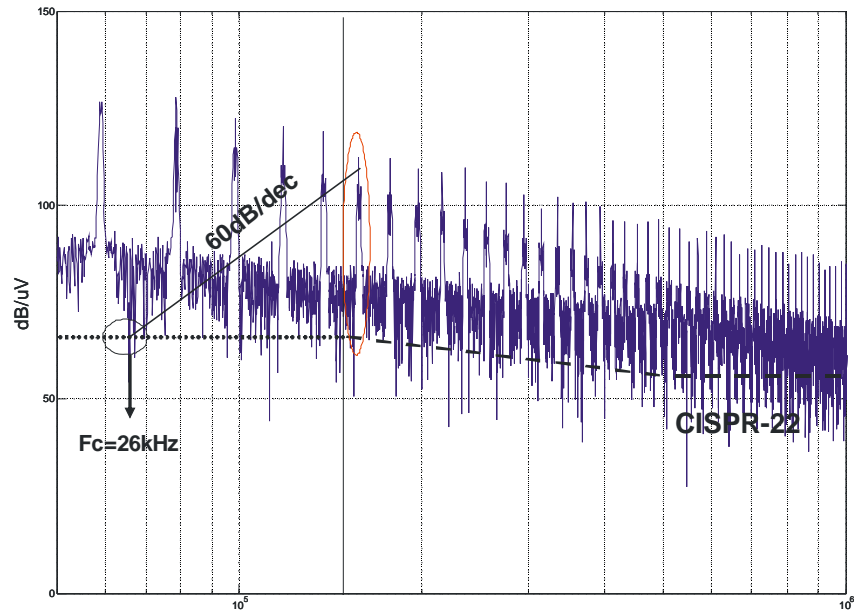


Figura 3.14 Obtenção da frequência de corte para a topologia π de terceira ordem.
150kHz

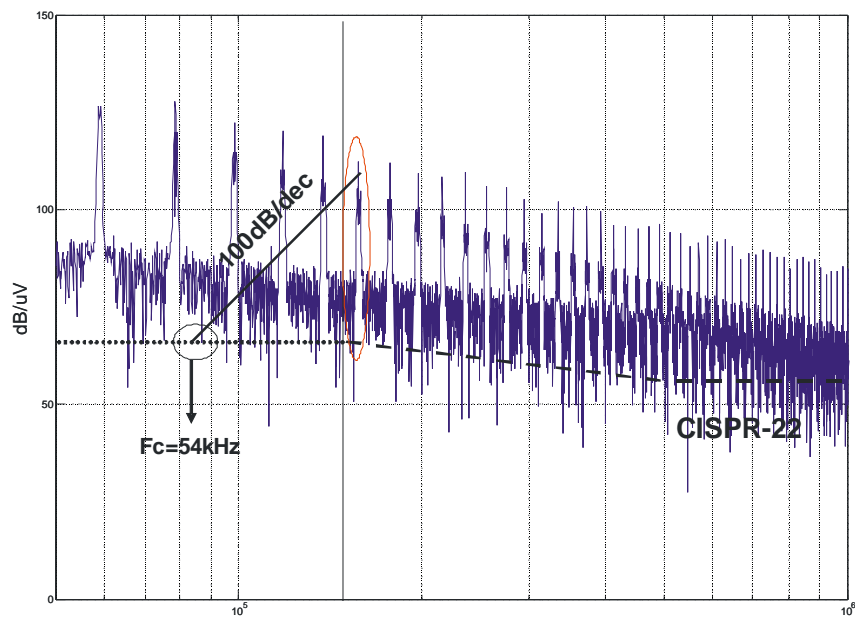


Figura 3.15 Obtenção da frequência de corte para a topologia duplo π de quinta ordem.
150kHz

Os resultados de simulações mostrando as frequências de corte para as duas topologias analisadas foram obtidos para as mesmas variáveis de entrada da Figura 2.15. O ponto de operação foi o mesmo para as duas topologias, (20% @ 20kHz). Essa diferença de 28kHz nas frequências de corte, resulta em grandes diferenças no volume dos núcleos magnéticos do filtro, mostrando que mesmo contendo um núcleo magnético a mais, a topologia

duplo π pode alcançar melhores resultados em termos de volume. A relação entre a frequência de corte e a indutância é dada pela equação 3.2.

$$L_{DM} = \left(\frac{1}{2\pi f_{corte}} \right)^2 \cdot \frac{1}{C_X} \quad 3.2$$

Os capacitores utilizados no projeto do filtro de modo diferencial são os capacitores da classe X, e são divididos em suas subclasses de acordo com o nível da tensão aplicada.

- A subclasse X1 deve suportar picos de tensão acima de 1,2 kV;
- A subclasse X2 deve suportar picos de tensão abaixo de 1,2 kV.

Os valores típicos para a capacitância da classe X1 está entre 10nF e 0,2 μ F enquanto que para os da classe X2 está entre 10nF e 1 μ F para aplicações com tensão de 250V. Os dielétricos mais utilizados são os filmes plásticos como, por exemplo, poliéster e polipropileno.

Já para o filtro de modo comum, os capacitores utilizados são os da classe Y. Os capacitores dessa classe são utilizados em situações onde sua falha pode propiciar perigo de choque elétrico. Esses capacitores têm altas margens de segurança aumentando a confiabilidade e prevenindo curto-circuito. Com suas capacitâncias limitadas restringe qualquer corrente AC circulante no capacitor de forma a reduzir a energia armazenada a níveis seguros. Valores típicos para a capacitância estão entre 2,5nF e 35nF. Os materiais comumente utilizados como dielétricos são os filmes plásticos, metalizados ou não, e dielétricos de papel.

Os capacitores de filtro têm importante influência na atenuação do ruído, entretanto, é necessário tomar cuidados na escolha desses elementos. As capacitâncias devem ser limitadas de maneira a não influenciar no fator de potência capacitivo da entrada, medido pelo co-seno do ângulo entre a corrente e tensão quando o conversor estiver com carga mínima [43]. Através da equação 3.3 pode-se estimar a máxima capacitância equivalente de entrada.

$$C_{MÁX} = \frac{P_{MIN}}{2\pi f_{rede} (V_{fase(RMS)})^2} \tan(\arccos(FP_{MIN})) \quad 3.3$$

Como os elementos que mais influenciam no volume e custo do filtro são os núcleos magnéticos, neste trabalho se optou por utilizar os valores máximos de capacitância, sempre

levando em consideração o FP mínimo de 0,92 estipulados pela ANEEL. Desta forma, os valores das capacitâncias de filtro são previamente determinados e, a partir da equação 3.2 encontra-se o valor da indutância necessária para supressão do ruído de modo diferencial. Como essa indutância provém da dispersão do indutor responsável pela supressão do ruído de modo comum, e esse valor de dispersão varia de 1% a 5% do total, objetivando uma margem de segurança na atenuação do ruído, neste trabalho a dispersão considerada é de 5% da indutância de modo comum. Com isto, os valores das indutâncias para os dois modos de ruído estão definidos.

3.6. Projeto Físico dos Indutores de Filtro

Conforme mencionado na sessão anterior, devido ao acoplamento dos indutores de filtro, não ocorre variação de fluxo magnético no interior do núcleo. Esta ausência nos permite trabalhar com qualquer faixa de corrente sem que haja saturação do núcleo magnético. Desta forma, o núcleo selecionado independe da corrente de entrada, sendo determinado em função do número de espiras e da área interna por elas ocupada.

O número de espiras é calculado para cada núcleo magnético catalogado pela fabricante (MAGNETICS®), e é proporcional a área de seção transversal (A_e), ao comprimento médio (l_e) e a permeabilidade do núcleo (μ). A equação 3.4 demonstra essa relação.

$$N_{Filtro} = \sqrt{\frac{L_{CM} \cdot I_e \cdot 10^8}{0,4\pi \cdot \mu \cdot A_e}} \quad 3.4$$

Calculado o número de espiras para cada núcleo, é testado se ele suporta em seu interior estas espiras, considerando um fator de enrolamento de 40%. Neste ponto é necessário saber qual o diâmetro do fio a ser utilizado para cada ponto de operação. Para isto, deve se considerar o efeito pelicular ou efeito skin, que é a tendência das componentes de altas frequências de corrente em circularem próximas à superfície dos condutores, assim a densidade de corrente não se distribui uniformemente pela seção transversal do fio, diminuindo consideravelmente a área útil do mesmo. O diâmetro útil é determinado diretamente em função da frequência [1], e representada pela equação 3.5 e dada em centímetros.

$$d_{\text{útil}} = \frac{7,5}{\sqrt{fs}} \quad 3.5$$

Para calcular adequadamente a seção transversal do fio, é necessário inicialmente escolher um valor adequado para densidade de corrente (J), que é a quantidade de carga elétrica que passa por uma área condutora. Em [44], utilizou-se um valor para densidade de corrente de $500\text{A}/\text{cm}^2$. Aqui, com o objetivo de manter a temperatura dos condutores e diminuir as perdas, utilizou-se um valor de $450\text{ A}/\text{cm}^2$. Com este valor de densidade de corrente, e com o valor da corrente de RMS de pico, encontra-se a área necessária para a determinada corrente, através da equação 3.6.

$$A_{\text{Necessária}} = \frac{I_{\text{RMS_pico}}}{J} \quad 3.6$$

Se a área necessária for maior que a área útil determinada pelo efeito skin, é necessário calcular o número de fios em paralelo a ser utilizado no projeto, equação 3.7.

$$N_{\text{paralelo}} = \frac{A_{\text{necessária}}}{A_{\text{útil}}} \quad 3.7$$

Encontradas as áreas útil e necessária e o número de fios em paralelo, caso seja necessário, é possível determinar a área ocupada pelo enrolamento e encontrar o menor núcleo magnético possível para a determinada aplicação. Cada diferente tecnologia de material magnético apresenta diferentes resultados, exaltando a importância deste trabalho comparativo em termos de volume e custo.

A Figura 3-16 e Figura 3-17 mostram o comportamento do volume do filtro de EMI para a topologia π em função do ponto de operação (Δi @ fs). As variáveis de entrada são as mesmas da Figura 2.15 a Figura 2.17. Os resultados de simulações são apresentados para as tecnologias de núcleos magnéticos High Flux e koolM μ .

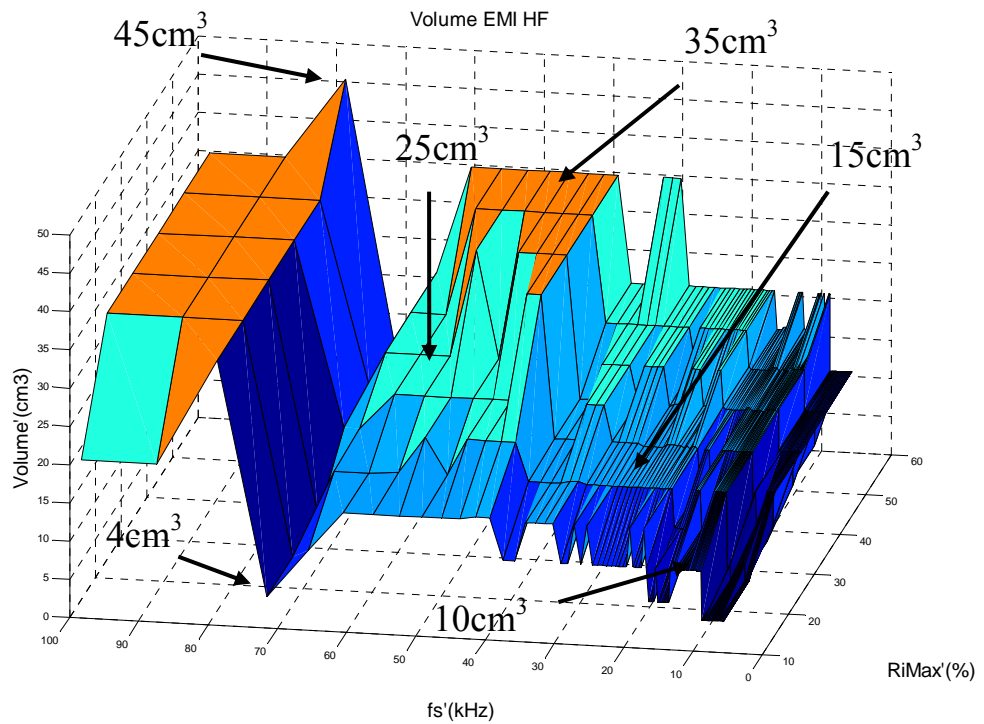


Figura 3.16 Volume do filtro de EMI em função do ponto de operação para a topologia π e para o material magnético High Flux.

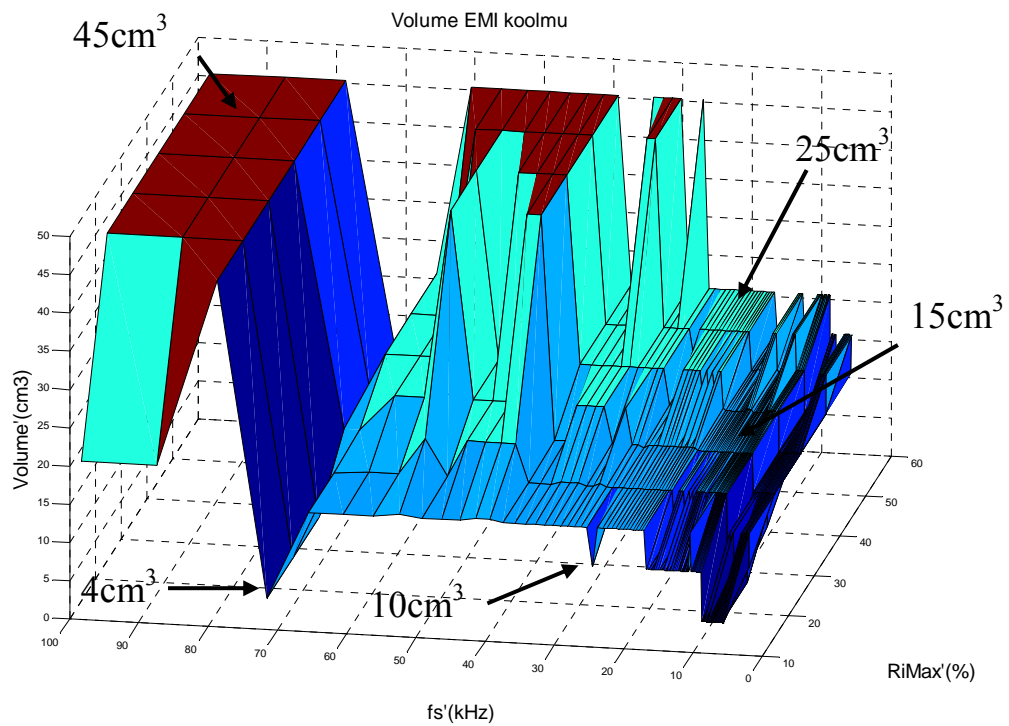


Figura 3.17 Volume do filtro de EMI em função do ponto de operação para a topologia π e para o material magnético KoolM μ .

Os picos e vales presentes nas figuras mostrando o comportamento do filtro de EMI em função do ponto de operação são determinados pela ordem e amplitude do harmônico crítico. As frequências de chaveamento submúltiplas de 150kHz, como 10kHz, 12,5kHz, 15kHz, 18,75kHz, 21,423kHz, 25kHz, 30kHz, 37,5kHz, 50kHz e 75kHz ou com valores pouco acima destes submúltiplos apresentam os piores casos para o filtro. A frequência do harmônico crítico em 150kHz ou pouco acima disso acarreta em frequências de corte mais baixas, resultando em mais volumosos indutores de filtro. Através das simulações é possível identificar que os picos nos gráficos indicando o volume do filtro ocorrem exatamente nestas frequências.

Os vales ocorrem primeiramente em ondulações de corrente de entrada mais baixas, mas principalmente em frequências pouco abaixo dos submúltiplos de 150kHz, desta forma, a frequência do harmônico crítico assume valores mais altos e a amplitude do harmônico também é menor por ser de uma ordem unitariamente inferior, apresentando assim, menores núcleos magnéticos.

A Figura 3.18 e Figura 3.19 mostram o comportamento do volume do filtro para a topologia duplo π , utilizando as mesmas tecnologias de materiais magnéticos, mostrando resultados comparativos.

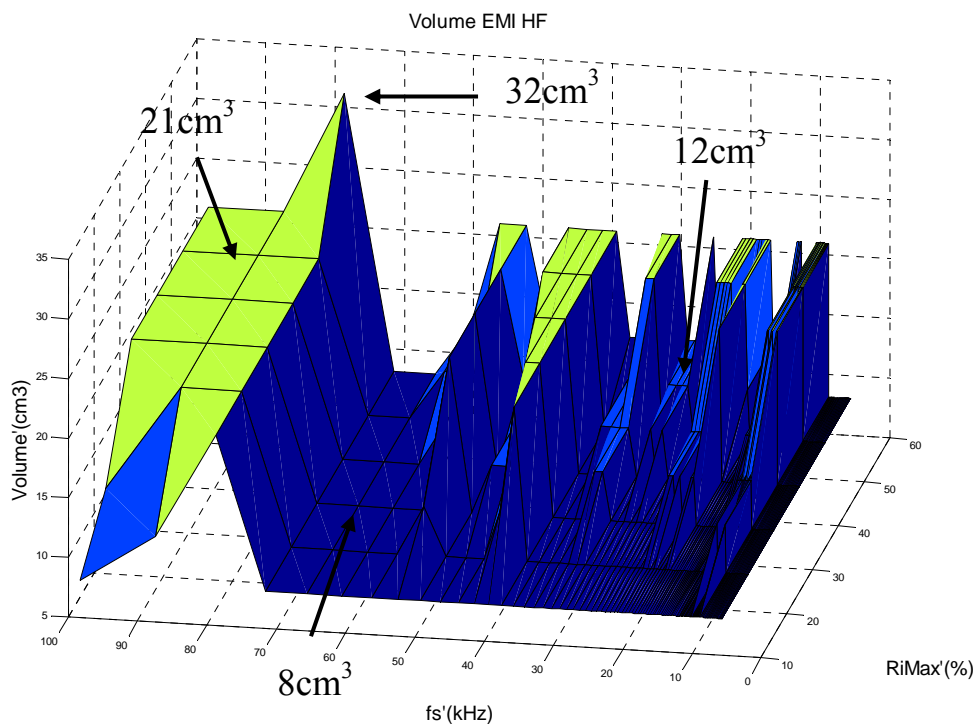


Figura 3.18 Volume do filtro de EMI em função do ponto de operação para a topologia duplo π e para o material magnético High Flux.

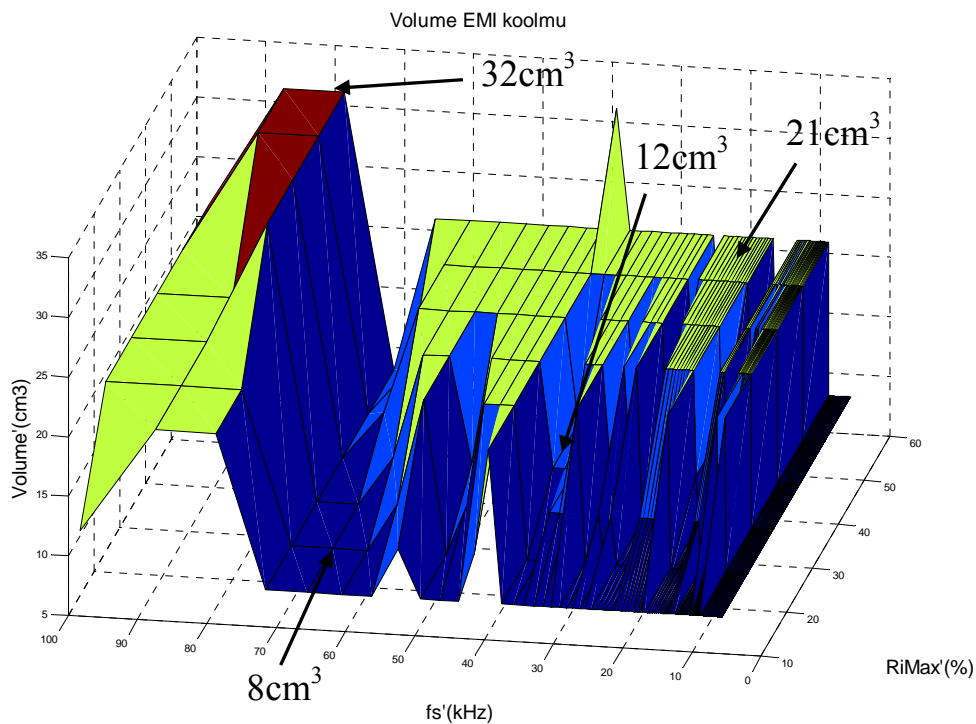


Figura 3.19 Volume do filtro de EMI em função do ponto de operação para a topologia duplo π e para o material magnético KoolM μ .

3.7. Conclusões

Neste capítulo foram discutidas e analisadas as formas de interferência eletromagnética conduzida, bem como as fontes deste tipo de interferência no conversor boost PFC. A componente da corrente de entrada de alta frequência com forma de onda triangular, gera harmônicos que se propagam em forma de ruído e precisam ser limitados para que os equipamentos entrem em conformidade com as normas. Assim, a necessidade da utilização de filtros para limitar essa interferência é demonstrada. Com o objetivo de encontrar o menor volume, o projeto do filtro de EMI foi realizado para duas das principais topologias utilizadas atualmente, a topologia π e a duplo π . Apesar de apresentar o menor volume para o filtro em um determinado ponto de operação, apresentando um volume de apenas 4cm³, em uma maneira geral, a topologia π encontra filtros mais volumosos, chegando a valores máximos em 45cm³. Nesta topologia o material magnético KoolM μ apresenta os filtros mais volumosos. De uma maneira geral, a topologia duplo π , apesar de utilizar dois núcleos magnéticos em sua composição, apresenta os melhores resultados em termos de volume do filtro. A atenuação de 100dB/dec que caracteriza esta topologia, faz com que a frequência de corte seja mais

elevada, acarretando em menos volumosos indutores de filtro. Esta topologia tem um valor mínimo em torno de 8cm^3 que é o dobro do menor volume apresentado pela topologia anterior, entretanto, o valor máximo para o volume é de 32cm^3 , muito inferior ao volume máximo apresentado pela topologia π . Desta forma é demonstrada a importância deste trabalho comparativo, mostrando que apesar de conter um núcleo magnético a mais, a topologia duplo π , na maioria das vezes, apresenta melhores resultados no que diz respeito a volume final do filtro de EMI. Desta forma, os resultados mostrados no capítulo 5 foram encontrados para o conversor utilizando filtro de EMI com a topologia duplo π .

Capítulo 4

PERDAS NOS SEMICONDUTORES E PROJETO DOS DISSIPADORES

4.1. Introdução

Este capítulo apresenta os cálculos das perdas de condução e comutação para os dispositivos semicondutores. Também é realizado o projeto dos dissipadores térmicos que garantem o ideal funcionamento dos semicondutores dentro dos limites de temperaturas estabelecidos pelos fabricantes.

Existem inúmeras tecnologias de semicondutores para as mais diversas aplicações do conversor boost PFC. Cada qual com suas vantagens e desvantagens, como por exemplo, os IGBTs que apresentam baixas perdas de condução, entretanto, geram elevadas perdas nas comutações devido à sua corrente de cauda, que ocorre na saída de condução deste dispositivo pela recombinação de portadores minoritários. Já para os MOSFETs, as perdas de condução são mais significativas, pelo fato deste dispositivo ser unipolar, ou seja, cuja corrente depende exclusivamente dos portadores majoritários (elétrons). Em contrapartida, o bloqueio do MOSFET ocorre de forma muito mais rápida e com menos perdas que o IGBT. Como neste trabalho o projeto do conversor é realizado através de uma ampla varredura entre inúmeros pontos de operação ($\Delta i @ fs$), torna-se necessária a inclusão de diferentes tecnologias de semicondutores, objetivando encontrar o menor volume do conversor para cada tecnologia. Outras tecnologias de semicondutores como os novos CoolMOS C3 e CoolMOS CP que apresentam significativas vantagens em determinadas aplicações também serão analisadas.

Os diodos merecem atenção especial. A recombinação dos portadores minoritários (elétrons) que ocorre durante o bloqueio produz uma corrente reversa, conhecida como corrente de recuperação reversa, que circula sobre o transistor enquanto a tensão de saída, que é alta, ainda é aplicada sobre ele. Essa corrente sobreposta a um elevado nível de tensão gera uma grande dissipação de energia, podendo necessitar de volumosos dissipadores térmicos

para garantir a adequada operação do transistor. Além disso, durante o tempo de recuperação reversa (t_{rr}) o acionamento do transistor provoca um curto circuito, essa sobrecorrente pode danificar a chave principal. Para minimizar este efeito, novas tecnologias de diodos, como hiperfast rectifier 15ETH06 da IR (*International Rectifier*) que apresente valores muito baixos para a corrente de recuperação reversa [45] e a tecnologia Silicon Carbide Schotky da CREE que não possui corrente de recuperação reversa [46][47] aparecem como boas soluções em aplicações do conversor boost PFC. Desta forma, essas duas tecnologias de diodos foram empregadas neste trabalho.

Outro importante parâmetro analisado neste trabalho foram os perfis de dissipadores térmicos. Para encontrar o menor volume, quatro diferentes perfis foram testados e os resultados comparados.

Como as variáveis de entrada ficam a critério do usuário, podendo operar em amplas faixas de potências de saída, foram inseridos no programa dois semicondutores para cada uma das tecnologias acima citadas. Os semicondutores são escolhidos em função da tensão e corrente por eles suportadas, por exemplo, no programa foram inseridos dois MOSFETs, um para 500V e 8A [48] e o outro de 500V e 14A [49]. A corrente RMS é determinada e o semicondutor é escolhido. Esta seleção também é realizada para as outras tecnologias. Em caso de faixas de tensões e correntes maiores que as suportadas pelos semicondutores cadastrados, ou ocorra a necessidade da inclusão de novas tecnologias, o programa é facilmente adaptável a qualquer tecnologia, desde que o fabricante disponibilize em seus catálogos os dados necessários para os cálculos das perdas. Todos os resultados de simulação apresentados neste capítulo foram encontrados para o conversor operando a 1kW com V_{in} e V_o de 110V e 400V respectivamente e f_{red} de 60Hz.

4.2. Cálculo das Perdas para o Diodo 15ETH06

4.2.a) Perdas em Condução

Uma parte significativa das perdas produzidas pelo diodo ocorre durante a condução, principalmente para potências mais elevadas quando a corrente é mais alta.

A corrente média de condução (I_F) influencia drasticamente as perdas de condução. O produto desta corrente com a queda de tensão direta indica as perdas de condução. A queda

de tensão direta (V_F) também é proporcional à temperatura de junção e cresce com o aumento da corrente média de condução. A Figura 4.1 mostra o comportamento da tensão direta em função da corrente de condução para três diferentes temperaturas de junção (T_J), estas curvas são disponibilizadas pelo fabricante [45].

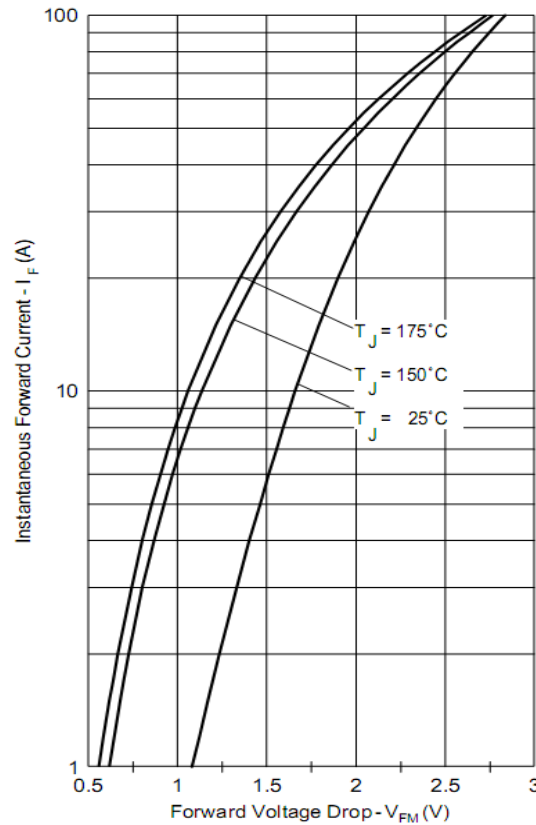


Figura 4.1 Características da tensão direta em função da corrente de condução.

Para definir as perdas durante a condução do diodo 15ETH06 é necessário definir equações para as curvas da Figura 4.1. A Figura 4.2 mostra as curvas definidas a partir dos dados do fabricante no software MATLAB® para as curvas de 25°C e 150°C. Para melhor visualizar as curvas, o eixo das abscissas é representado pela corrente direta do diodo. As equações 4.1 e 4.2 representam as curvas para a temperatura de junção de 150 °C e 25°C respectivamente.

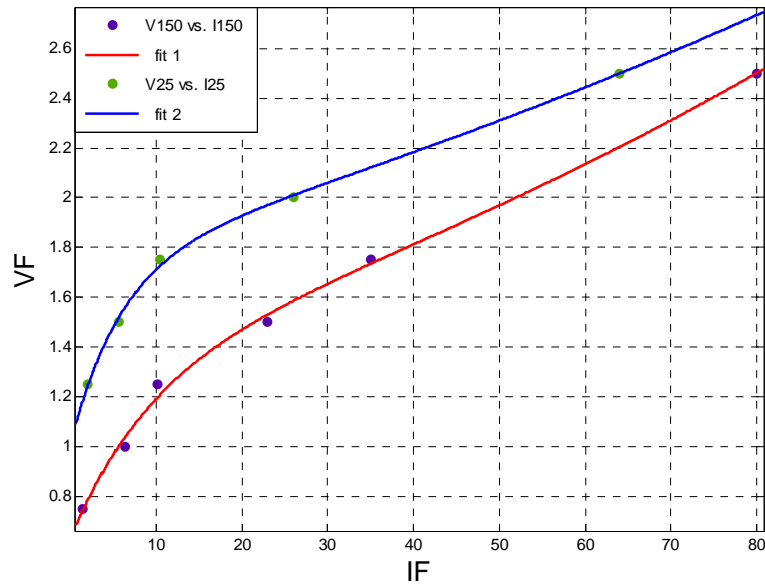


Figura 4.2 Tensão direta em função da corrente média de condução para diferentes temperaturas de junção.

$$V_{F_{150}} = 1,33 \cdot \exp(0,008 \cdot I_F) - 0,7 \cdot \exp(-0,104 \cdot I_F) \quad 4.1$$

$$V_{F_{25}} = 1,744 \cdot \exp(0,0056 \cdot I_F) - 0,732 \cdot \exp(-0,1703 \cdot I_F) \quad 4.2$$

Temperaturas em torno de 150°C deixam o semiconductor muito próximo da sua temperatura de ruptura, desta forma, trabalhar com temperaturas mais baixas, em torno de 100 ou 120°C garantem uma boa margem de segurança para operação.

Para valores intermediários de temperaturas de junção, é necessária a utilização de artifícios de interpolação de curvas. Assim, a queda de tensão direta em função da temperatura de junção e da corrente média de condução é encontrada de acordo com a equação 4.3.

$$V_{F(T_j I_F)} = \frac{(V_{F150} \cdot T_j - V_{F150} \cdot 25) + (V_{F25} \cdot 150 - V_{F25} \cdot T_j)}{150 - 25} \quad 4.3$$

A partir do valor de tensão direta em função de T_j e I_F é possível definir as perdas de condução do diodo 15ETH06 de acordo com a equação 4.4.

$$P_{Cond} = \frac{1}{nT_S} \sum_0^{nT_S} \overline{I_F \cdot V_F} \quad 4.4$$

Onde nT_S é o número de períodos de chaveamento.

4.2.b) Perdas nas Comutações

Durante a saída de condução do diodo, a carga devido aos portadores minoritários deve ser removida, isso ocorre através da recombinação dos elétrons livres no interior do dispositivo. O diodo permanece diretamente polarizado enquanto a carga de portadores minoritários ainda estiver presente. A saída de condução ocorre até que todas as cargas minoritárias sejam retiradas. As perdas ocasionadas nas comutações do diodo são totalmente geradas através desta recombinação de portadores minoritários, a corrente de recuperação reversa, desta forma, estas perdas ocorrem somente durante a saída de condução.

Quanto maior for a corrente de recuperação reversa, maiores serão as perdas oriundas das comutações, a Figura 4.3 ilustra o comportamento desta corrente na saída de condução do diodo.

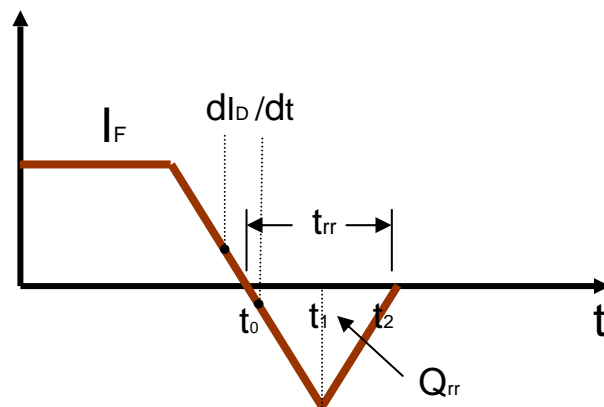


Figura 4.3 Demonstração da corrente de recuperação reversa.

O tempo em que a corrente de recuperação reversa está sobreposta à derivada de subida da tensão de barramento aplicada sobre o diodo ($t_2 - t_1$) caracterizam as perdas totais nas comutações. Durante o intervalo de tempo ($t_1 - t_0$) a queda de tensão no diodo é muito baixa e pode ser desconsiderada.

Para calcular essa potência dissipada, é necessário determinar a corrente de recuperação reversa (I_R), de acordo com a equação 4.5.

$$P_{sw_diodo} = (i_{R(t_2-t_1)} \cdot V_{D(t_2-t_1)}) fs \quad 4.5$$

A corrente de recuperação reversa é proporcional à carga de portadores minoritários presentes nas diferentes tecnologias de diodos. A IR, fabricante do diodo 15ETH06 disponibiliza as curvas da carga para diferentes valores de correntes, diferentes temperaturas de junção, em função da taxa de decrescimento da corrente (di/dt), Figura 4.4.

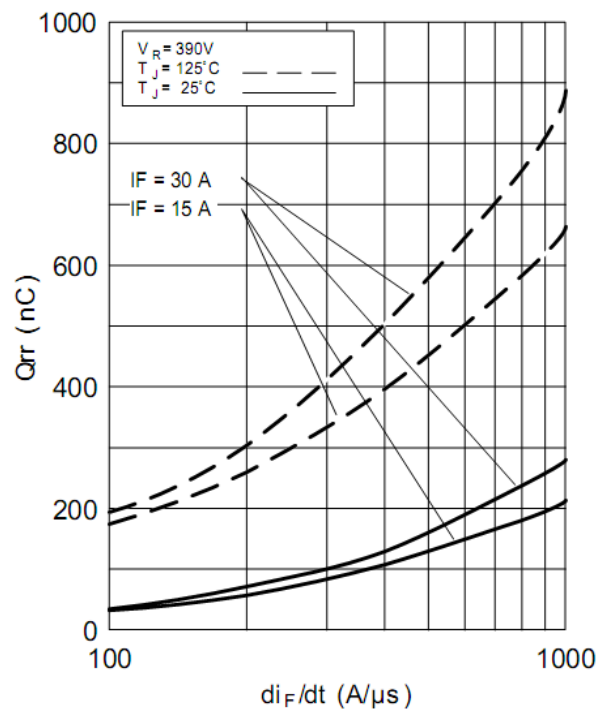


Figura 4.4 Comportamento da carga de recuperação reversa para o diodo 15ETH06.

As equações 4.6 e 4.7 que representam respectivamente as curvas da carga de recuperação reversa, para o diodo 15ETH06, figura 4-4, em função da corrente direta para as temperaturas de junção de 125 °C e 25 °C para uma corrente de 15A.

$$Q_{RR_125} = \frac{354,5 \cdot I_F}{5,45 + I_F} \quad 4.6$$

$$Q_{RR_25} = \frac{173,3 \cdot I_F}{35 + I_F} \quad 4.7$$

Para temperaturas de junção intermediárias, a critério do usuário, a ferramenta mais uma vez usa de técnicas de interpolação de curvas, de acordo com a equação 4.8.

$$Q_{RR(Tj, I_F)} = \frac{(Q_{RR_{125}} \cdot Tj - Q_{RR_{125}} \cdot 25) + (Q_{RR_{25}} \cdot 150 - Q_{RR_{25}} \cdot Tj)}{125 - 25} \quad 4.8$$

Através da Figura 4.3 é possível identificar a carga de portadores minoritários como sendo a área do triângulo formado pela corrente de recuperação reversa durante o tempo em que ela ocorre, equação 4.9.

$$Q_{RR(Tj, I_F)} = \frac{I_R \cdot (t_2 - t_0)}{2} \quad 4.9$$

O tempo em que a corrente de recuperação reversa permanece presente também é disponibilizado pelo fabricante, em função dos mesmos parâmetros apresentados pela carga, Figura 4.5. A equação 4.10 relaciona os tempos apresentados na Figura 4.3 com o tempo de recuperação reversa (t_{RR}) apresentado no datasheet.

$$t_{RR} = t_2 - t_0 \quad 4.10$$

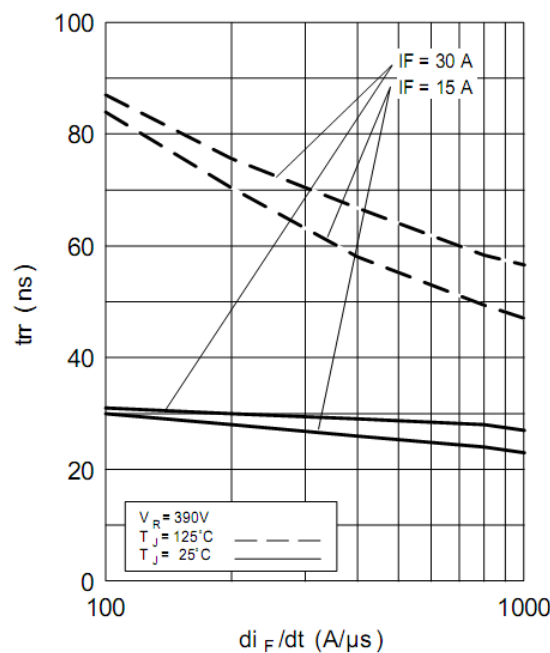


Figura 4.5 Comportamento da carga de recuperação reversa para o diodo 15ETH06.

As equações 4.11 e 4.12 representam as curvas da carga e do tempo em função da corrente direta para as temperaturas de junção de 125 °C e 25 °C respectivamente para as curvas da Figura 4.5.

$$t_{RR_{125}} = \frac{82,12 \cdot I_F}{2,81 + I_F} \quad 4.11$$

$$t_{RR_{25}} = \frac{32,3 \cdot I_F}{2,31 + I_F} \quad 4.12$$

Da mesma forma que para a carga, é necessária a interpolação de curvas para escolha da temperatura de junção, equação 4.13.

$$t_{RR(Tj I_F)} = \frac{(t_{RR_{125}} \cdot Tj - Q_{RR_{125}} \cdot 25) + (t_{RR_{25}} \cdot 150 - t_{RR_{25}} \cdot Tj)}{125 - 25} \quad 4.13$$

Outra forma de calcular as perdas nas comutações é dada pela equação 4.14, esta equação foi desenvolvida em [50].

$$P_{SW} = V_0 Q_{RR} \quad 4.14$$

4.3. Cálculo das Perdas para o Diodo CSD 06060

4.3.a) Perdas em Condução

O outro diodo utilizado neste trabalho apresenta uma grande vantagem em relação aos diodos shottky comuns, ele apresenta a adição da liga silicon – carbide aos diodos shottky, essa tecnologia faz com a corrente de recuperação reversa seja tão baixa que sua influência pode ser desprezada. Essa tecnologia de diodos tem tudo para monopolizar o mercado de conversores chaveados já que suas vantagens em relação a outras tecnologias são muito grandes, a principal desvantagem ainda é o preço, mas que com o passar do tempo tende a baixar com o aumento da demanda.

As perdas de condução para o diodo são representadas pela Figura 4.6, disponibilizadas pelo fabricante [46], que demonstra a relação da tensão direta V_F com a corrente direta I_F para diferentes temperaturas de junção. As perdas são representadas pelo produto desta tensão e corrente diretas da mesma forma que para o diodo anterior através da equação 4.4.

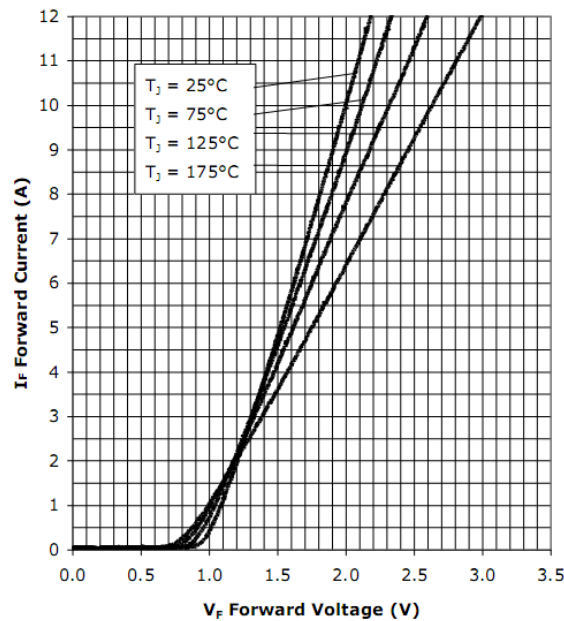


Figura 4.6 Características da tensão direta em função da corrente de condução.

Da mesma maneira que o diodo anterior, para definir as perdas durante a condução é necessário encontrar equações que definem as curvas da Figura 4.6. Essas equações foram encontradas através da plotagem das curvas de 25°C e 125°C , Figura 4.7. Para melhor visualizar as curvas, o eixo das abscissas é representado pela corrente média de condução.

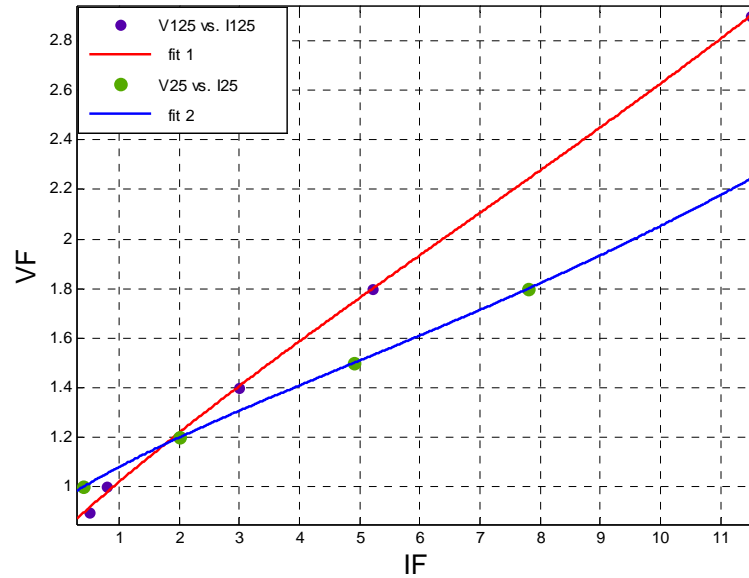


Figura 4.7 Tensão direta em função da corrente média de condução para diferentes temperaturas de junção.

As equações 4.12 e 4.13 regem as curvas acima plotadas para as temperaturas de junção de 25°C e 125°C respectivamente.

$$V_{D25} = -0.001512 \cdot I_{Dmed}^2 + 0.1196 \cdot I_{Dmed} + 0.9573 \quad 4.12$$

$$V_{D125} = -0.001287 \cdot I_{Dmed}^2 + 0.1953 \cdot I_{Dmed} + 0.8231 \quad 4.13$$

Com o objetivo de garantir uma margem de segurança para os semicondutores, a temperatura de junção utilizada no cálculo das perdas e no projeto dos dissipadores não será a máxima suportada pelo dispositivo. Com isso, a temperatura de junção fica a critério do usuário do programa, tornando-se assim, mais uma variável de entrada. Como a fabricante do diodo (CREE) disponibiliza curvas para duas temperaturas de junção, sendo uma delas a máxima suportada pelo semicondutor, torna-se necessário a interpolação das curvas para encontrar o valor correto das perdas em função temperatura da junção, equação 4.14.

$$V_{D_{Tj}} = \frac{(V_{D125} \cdot Tj - V_{D125} \cdot 25) + (V_{D25} \cdot 125 - V_{D25} \cdot Tj)}{125 - 25} \quad 4.14$$

4.3.b) Perdas nas Comutações

A utilização de diodos com tecnologia silicon carbide, que não possui corrente de recuperação reversa, faz com que as perdas nas comutações do diodo sejam muito baixas, podendo ser desconsideradas, aumentando o rendimento do sistema. No que diz respeito a volume, a utilização destes diodos é muito benéfica, pois as perdas ocasionadas pela corrente de recuperação reversa não estão presentes apenas nas comutações do diodo, mas também atuam de forma importante nas perdas na entrada de condução da chave principal. A eliminação destas perdas aumenta a vida útil dos semicondutores e diminui de forma considerável o volume dos dissipares térmicos presentes tanto no diodo como na chave.

O diodo CSD 06060 não apresenta perdas significativas em suas comutações. As perdas oriundas deste semicondutor são em sua totalidade produzidas durante a condução.

4.4. Cálculo das Perdas para o MOSFET

4.4.a) Perdas em Condução

As perdas de condução no MOSFET são muito significativas, isso se deve ao fato de o semicondutor possuir um comportamento resistivo quando em condução, como demonstrado pela Figura 4.8. Sendo assim, para determinados valores de corrente torna-se inviável a utilização deste tipo de dispositivo, pois a potência dissipada durante a condução atingiria valores muito altos. Alternativas para utilização em aplicações de altas correntes são o paralelismo de MOSFETs [55], ou a aplicação de células boost em paralelo[51][52][53]. As perdas durante a condução do MOSFET são determinadas a partir da equação 4.15.

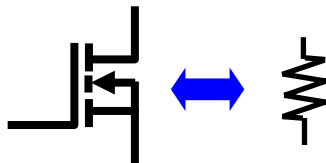


Figura 4.8 Representação da resistência de condução do MOSFET.

$$P_{ON} = R_{ON} \cdot I_{RMS}^2 \quad 4.15$$

O comportamento da resistência de condução (R_{ON}) para o MOSFET IRF840A com uma corrente máxima de 8A, em função da temperatura de junção é disponibilizado pelo fabricante [48], Figura 4.9.

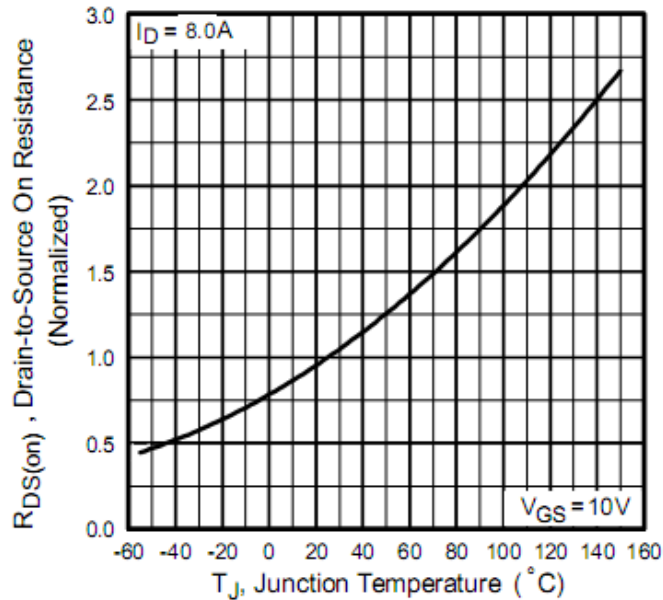


Figura 4.9 Resistência de condução em função da temperatura de junção.

A equação 4.16 que define o comportamento da resistência de condução a partir da regressão da curva da Figura 4.10. Determinado o valor da resistência de condução fica fácil determinar as perdas durante a condução do MOSFET.

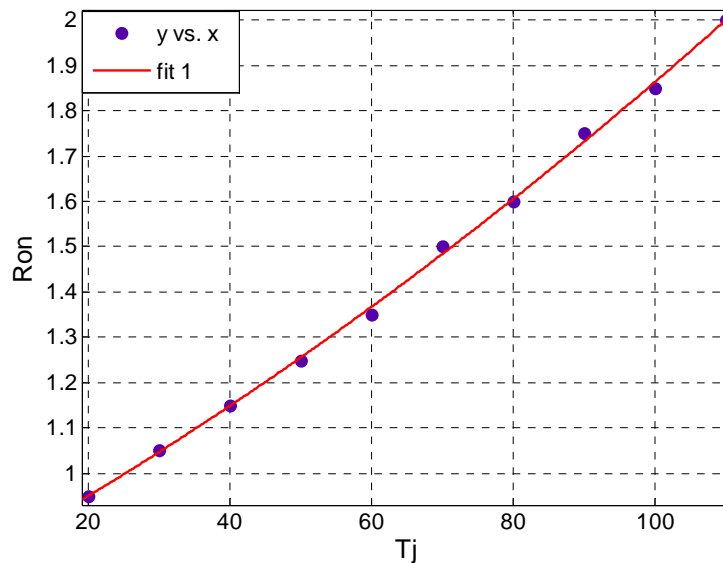


Figura 4.10 Comportamento da resistência de condução em função da variação da temperatura de junção.

$$R_{ON(Tj)} = 2,49 \cdot 10^{-5} \cdot Tj^2 + 8,46 \cdot 10^{-3} \cdot Tj + 0,77$$

4.16

4.4.b) Perdas nas Comutações

A maior parte da potência dissipada durante as comutações de MOSFETs ocorre por sobreposições entre tensões e correntes na entrada e na saída de condução (Overlap). Os tempos em que ocorrem estas sobreposições são determinantes para o cálculo das perdas durante as comutações. Esses tempos são proporcionais a cargas e descargas de capacitâncias parasitas presentes neste dispositivo semiconductor, como representado na Figura 4.11.

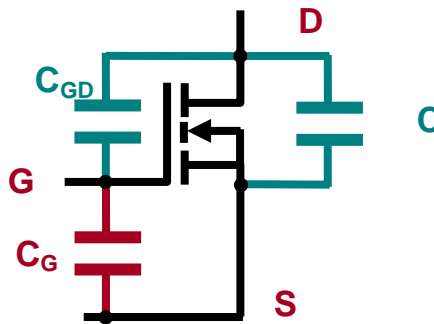


Figura 4.11 Capacitâncias parasitas do MOSFET.

Para o cálculo das perdas nas comutações é necessário determinar os tempos em que ocorrem a entrada e saída de condução do MOSFET. A Figura 4.12 representa a entrada de condução, desconsiderando o efeito da corrente de recuperação reversa do diodo.

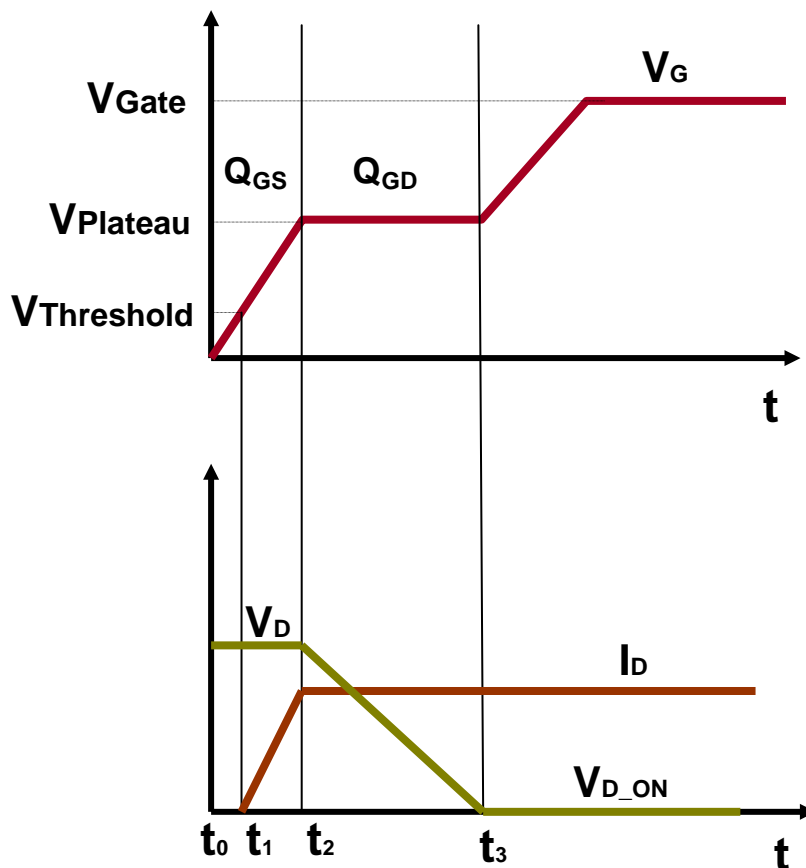


Figura 4.12 Entrada em condução do MOSFET.

O termo tensão de threshold, ou tensão limiar é usado para definir a mínima polarização de porta necessária para formar o canal de condução entre fonte e dreno. A tensão V_{th} é usualmente medida para correntes de dreno de $250\mu\text{A}$. Valores comuns situam-se entre 2V e 4V para transistores de mais alta tensão e 1V a 2V para transistores de mais baixa tensão[54]. Para o MOSFET IRF840A a tensão de limiar pode variar de 2V a 4V.

A corrente só começará a circular pelo dreno quando a tensão de porta atingir o valor da tensão limiar e, permanece crescendo até que o capacitor presente entre porta e fonte se carregue completamente, isso ocorre no instante de tempo t_2 . Neste ponto, a tensão aplicada sobre a chave V_D começa a diminuir. A excursão da tensão V_D no intervalo de tempo t_2 até t_3 é relativamente grande, assim a carga total do circuito de acionamento é tipicamente mais elevada para a capacitância C_{DG} do que para a capacitância C_{GS} . No instante de tempo t_3 a tensão cai a um valor igual ao produto de I_D por R_{ON} , e o semiconductor entra em condução.

O intervalo de tempo entre t_0 e t_2 representa a carga Q_{GS} consumida pela capacitância C_{GS} . O período de tempo entre t_2 e t_3 representa a carga Q_{GD} consumida pela capacitância C_{GD} . As cargas das capacitâncias parasitas são funções do produto entre a corrente e o tempo.

Quanto maior for a corrente de gate, menor será o tempo de carga destas capacitâncias, isso indica uma relação direta entre a corrente de gate e os tempos de comutações. Para uma correta análise comparativa, as simulações realizadas para as diferentes tecnologias de semicondutores utilizaram a mesma corrente de gate. A Figura 4.13 ilustra a saída de condução do MOSFET.

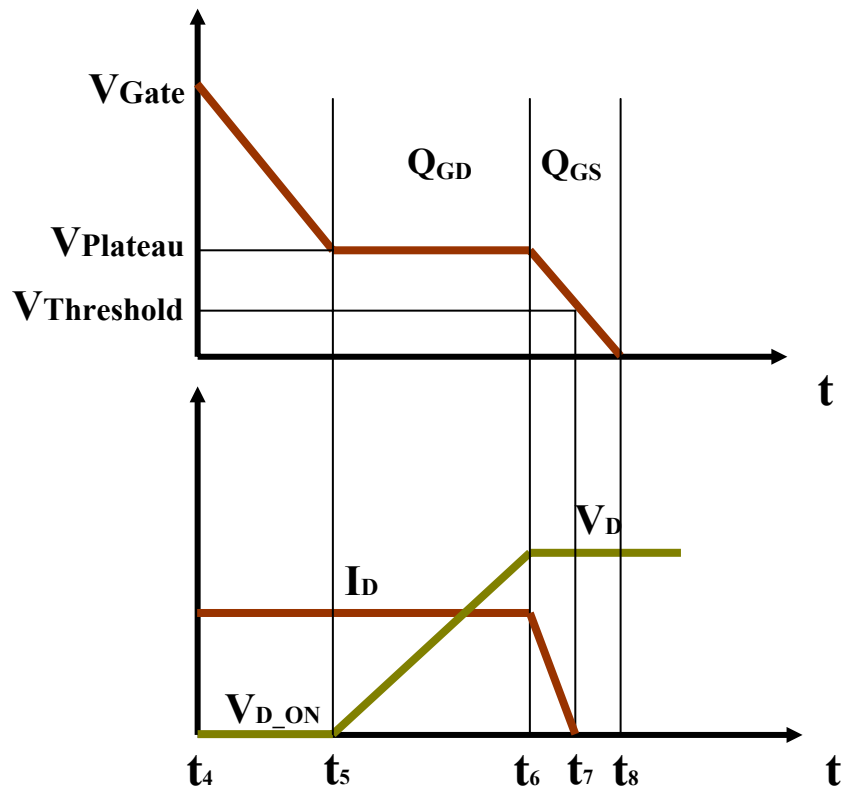


Figura 4.13 Saída em condução do MOSFET.

Os valores das capacitâncias de entrada (C_{ISS}), saída de condução (C_{OSS}) e transferência reversa (C_{RSS}) são fornecidos pelo fabricante e podem ser utilizados como ponto de partida para o cálculo dos valores das capacitâncias. As capacitâncias da folha de dados são definidas em termos de capacitâncias de um circuito equivalente, equação 4.17, 4.18 e 4.19.

$$C_{ISS} = C_{GS} + C_{GD} \quad 4.17$$

$$C_{OSS} = C_{DS} + C_{GD} \quad 4.18$$

$$C_{RSS} = C_{GD} \quad 4.19$$

A capacitância gate-dreno, C_{GD} , é definida como uma função não linear da tensão e é o parâmetro mais importante porque fornece uma realimentação entre a saída e a entrada do circuito. C_{GD} é também chamada de capacitância Miller, porque ela faz com que a capacitância de entrada dinâmica total fique maior que a soma das capacitâncias estáticas.

De posse destas informações é possível determinar os tempos em que ocorrem as comutações, equações 4.20 – 4.22.

$$Q_{GS} = V_{Plateau} C_{ISS} \quad 4.20$$

$$t_2 = \frac{Q_{GS}}{I_G} \quad 4.21$$

$$t_1 = \frac{V_{Threshold}}{V_{Plateau}} t_2 \quad 4.22$$

Durante o intervalo de tempo entre t_2 e t_3 ocorre a carga de C_{GD} . A partir de t_2 e de Q_{GD} é possível determinar o intervalo de tempo t_3 , equação 4.23.

$$t_3 = \frac{Q_{GD}}{I_G} + t_2 \quad 4.23$$

A potência dissipada nas comutações, oriunda de sobreposições entre tensões e correntes, pode ser dividida em seis etapas distintas de acordo com seus respectivos tempos de atuação.

1. Durante o intervalo de tempo entre t_1 e t_2 .

$$\overline{P_{SW}} = \overline{i_{SW}(t)} \cdot \overline{V_{SW}(t)} \quad 4.24$$

$$P_1 = \overline{P_{SW}}(t_2 - t_1) f_s \quad 4.25$$

2. Durante o intervalo de tempo entre t_2 e t_3 .

$$\overline{P_{SW}} = \frac{I_D \cdot V_D}{2} \quad 4.26$$

$$P_2 = \overline{P_{SW}}(t_3 - t_2) f_s \quad 4.27$$

3. Durante o intervalo de tempo entre t_5 e t_6 .

$$P_3 = \overline{P_{SW}}(t_6 - t_5)fs \quad 4.28$$

4. Durante o intervalo de tempo entre t_6 e t_7 .

$$P_4 = \overline{P_{SW}}(t_7 - t_6)fs \quad 4.29$$

5. Perdas por entrada em condução capacitiva.

$$P_5 = \frac{V_0^2 \cdot C_{DS}}{2} \quad 4.30$$

6. Perdas por corrente de recuperação reversa do diodo.

As perdas provenientes da recuperação reversa, ocorrem durante o intervalo de tempo entre t_2 e t_{RR} , equação 4.31. A determinação do tempo de recuperação reversa (t_{RR}) foi apresentado na seção 4.2b. Para o diodo SIC CSD 06060, que não apresenta corrente de recuperação reversa esta etapa pode ser desconsiderada.

$$P_{RR} = V_0(Q_{RR(t_j, I_F)} + t_{RR} \cdot I_D) \quad 4.31$$

Desta forma, a potência total dissipada pelo MOSFET durante as comutações pode ser definida como o somatório das perdas produzidas em cada uma das etapas relacionadas, equação 4.32.

$$P_{SW_TOTAL} = P_1 + P_2 + P_3 + P_4 + P_5 + P_{RR} \quad 4.32$$

A Figura 4.14 mostra os resultados de simulações para as perdas de comutação em função do ponto de operação para o MOSFET IRF840A, utilizando uma resistência de porta de 10Ω e tendo como par o diodo CSD 06060.

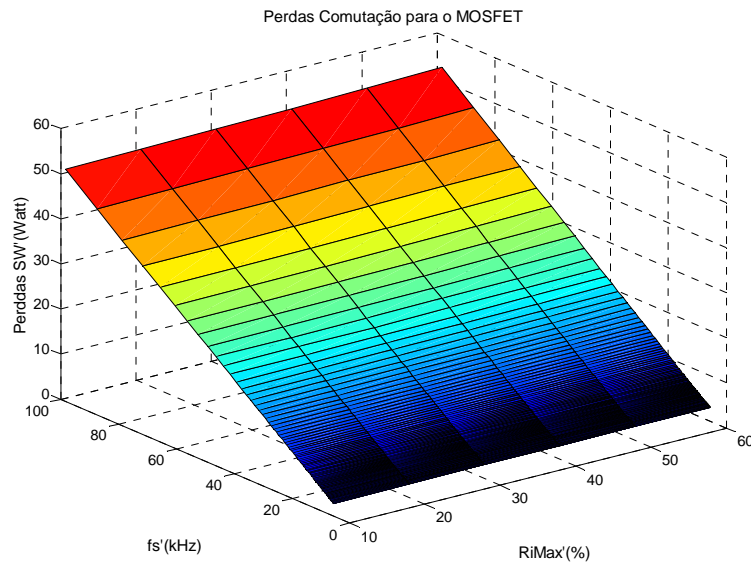


Figura 4.14 Perdas nas comutações do MOSFET.

4.5. Cálculo das Perdas para o IGBT

4.5.a) Perdas em Condução

Durante o período de condução, as perdas no IGBT são determinadas pelo produto da tensão direta V_{CE} e pela corrente que flui pelo dispositivo, I_C . As curvas que relacionam a tensão direta com a corrente direta em função da temperatura de junção são disponibilizadas pelos fabricantes. O IGBT selecionado em função das variáveis de entrada foi o IRG4BC20UD fabricado pela International Rectifier. A Figura 4.15 mostra o comportamento da tensão direta em função da corrente para as temperaturas de junção [56].

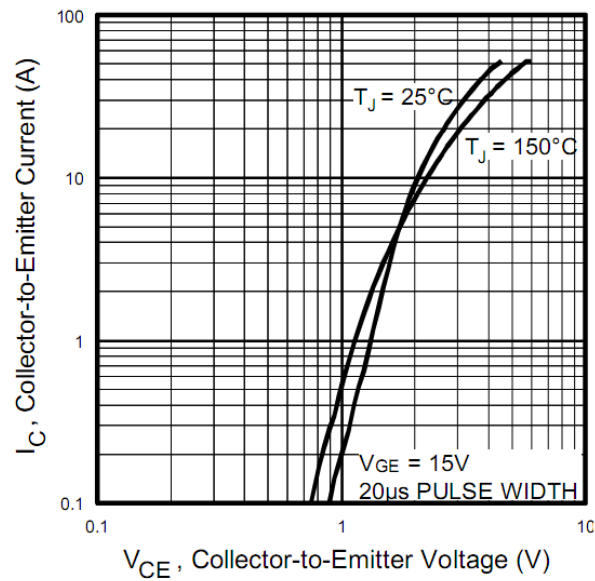


Figura 4.15 Tensão direta em função da corrente de emissor.

É possível identificar que a tensão direta aumenta com o aumento da corrente. As equações 4.32 e 4.33, que regem as curvas acima, foram obtidas a partir da Figura 4.16.

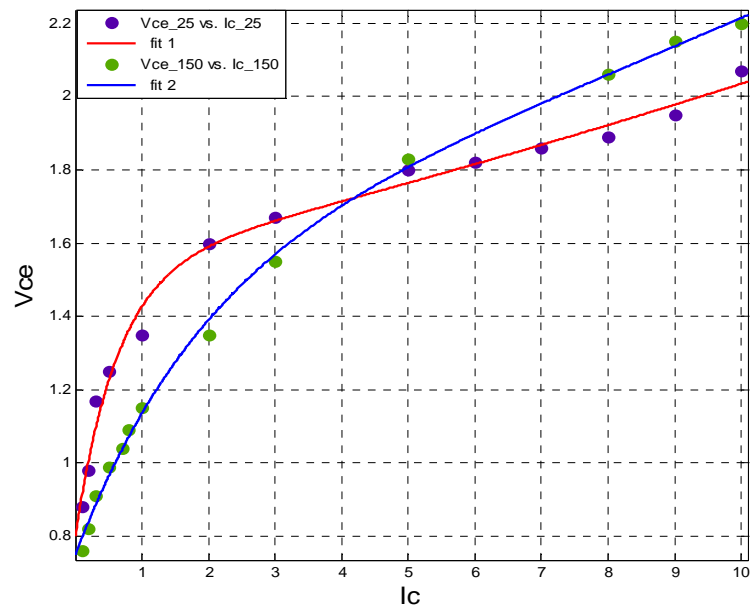


Figura 4.16 Comportamento da tensão direta em função da corrente de emissor para temperaturas de junção de 25°C e 150°C .

$$V_{CE_{25}} = 1,598 \cdot \exp(0,02338 \cdot I_C) - 0,7611 \cdot \exp(-1,224 \cdot I_C) \quad 4.32$$

$$V_{CE_{150}} = 1,709 \cdot \exp(0,02788 \cdot I_C) - 0,9355 \cdot \exp(-0,3833 \cdot I_C) \quad 4.33$$

Para diferentes valores de temperaturas de junção, mais uma vez é necessário realizar a interpolação de curvas, equação 4.34.

$$V_{CE_Tj} = \frac{(V_{CE_150} \cdot Tj - V_{CE_150} \cdot 25) + (V_{CE_25} \cdot 150 - V_{CE_25} \cdot Tj)}{150 - 25} \quad 4.34$$

4.5.b) Perdas nas Comutações

As perdas para a entrada em condução para o dispositivo IGBT podem ser determinadas da mesma forma que para o MOSFET, mas com capacitâncias de gate ligeiramente inferiores e com perdas capacitivas desprezíveis. A principal diferença está na saída de condução, o IGBT apresenta uma corrente devido à recombinação de portadores minoritários, da mesma forma que os diodos, a corrente de cauda, que causa o aumento das perdas nesta etapa da comutação. A existência desta corrente de cauda limita a utilização deste tipo de semicondutor para aplicações em mais altas frequências. A fabricante não disponibiliza os valores das capacitâncias de gate, mas apresenta uma curva que demonstra o comportamento das perdas totais nas comutações em função da corrente que circula pelo dispositivo, para diferentes valores de temperaturas de junção, Figura 4.17.

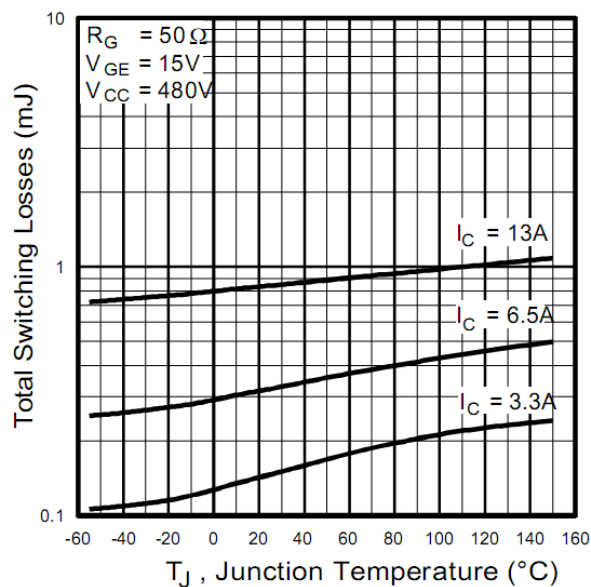


Figura 4.17 Perdas de comutação para o IGBT IRG4BC20UD

Em função da corrente de cauda, o parâmetro de maior influência nas perdas em comutações para o IGBT é a corrente de emissor que circula através do semiconductor, de acordo com a Figura 4.17. Como as curvas que determinam as perdas estão em função de duas variáveis, I_C e T_J , a corrente de emissor média é calculada anteriormente e a curva das perdas é selecionada. A Figura 4.18 mostra a plotagem das curvas acima para a corrente de 6,5A e a equação 4.35 descreve esta curva.

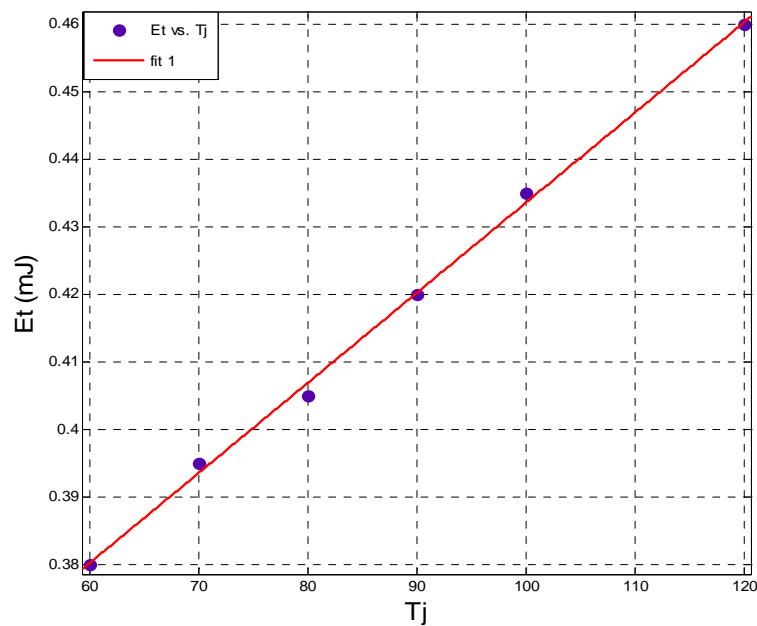


Figura 4.18 Energia dissipada nas comutações para diferentes temperaturas de junção.

$$Et = (0,5795 \cdot \exp(0,001295 \cdot Tj) - 0,2797 \cdot \exp(-0,00213 \cdot Tj)) + 0,51 \quad 4.35$$

A Figura 4.19 mostra o comportamento das perdas nas comutações para o IGBT IRG4BC20UD em função do ponto de operação e, para uma temperatura de junção de 100°C. É possível identificar através das simulações que as perdas durante as comutações para o IGBT são significativamente maiores que para o MOSFET, isto se deve justamente à mencionada corrente de cauda presente na saída de condução. Desta forma, para frequências de comutação mais altas seriam necessários volumosos dissipadores térmicos, limitando a frequência de utilização deste dispositivo.

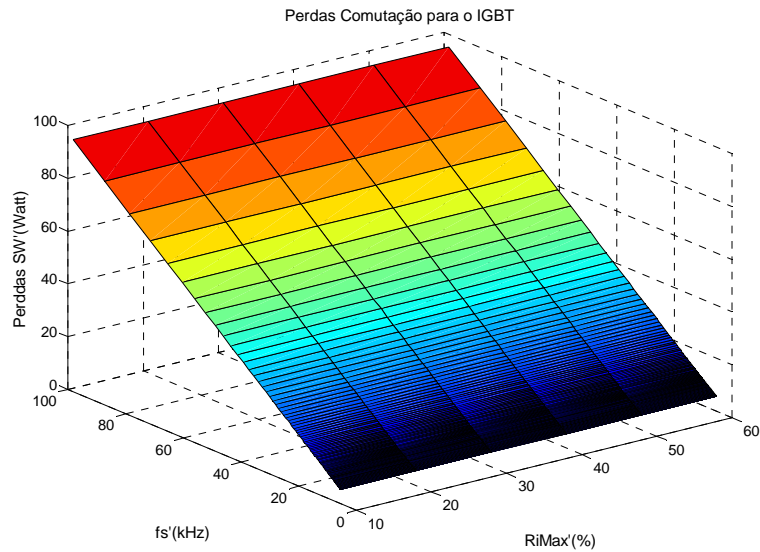


Figura 4.19 Perdas nas comutações em função do ponto de operação para o IGBT IRG4BC20UD.

4.6. Cálculo das Perdas para o CoolMOS C3

4.6.a) Perdas em Condução

A tecnologia CoolMOS foi desenvolvida a partir do MOSFET, com o objetivo de reduzir a resistência série deste componente. Criado em 2001 pela Infineon, o CoolMOS C3 apresenta uma redução muito significativa na resistência de condução, atingindo valores até cinco vezes menores que os MOSFETs comuns. Isto é possível através do aumento da área interna para a junção p-n (super junção), o que cria um caminho de menor resistência à corrente [58]. Esta propriedade faz com que as perdas durante a condução sejam muito baixas, o que indica a utilização deste semiconductor em aplicações com baixos níveis de tensão de entrada, onde o conversor opera com valores mais altos de corrente.

A Figura 4.20 mostra o comportamento da resistência de condução em função da temperatura de junção para o CoolMOS SPP17N80C3 [57].

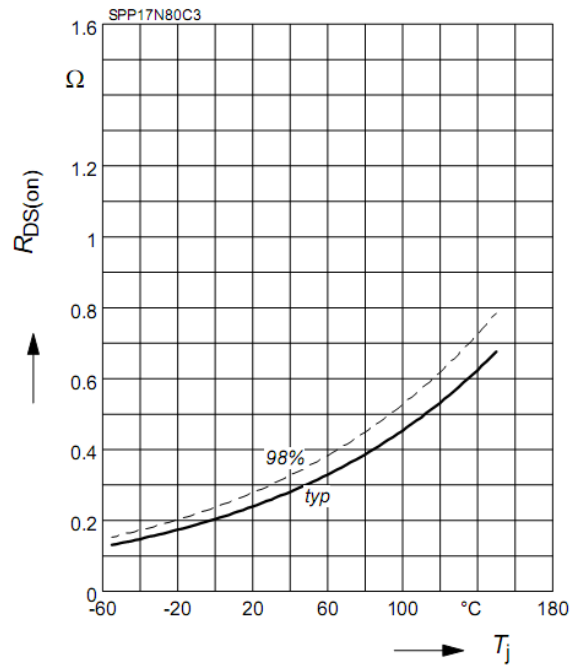


Figura 4.20 Resistência de condução em função da temperatura de junção para o CoolMOS SPP17N80C3.

A equação 4.36, que rege a curva foi encontrada a partir da Figura 4.21.

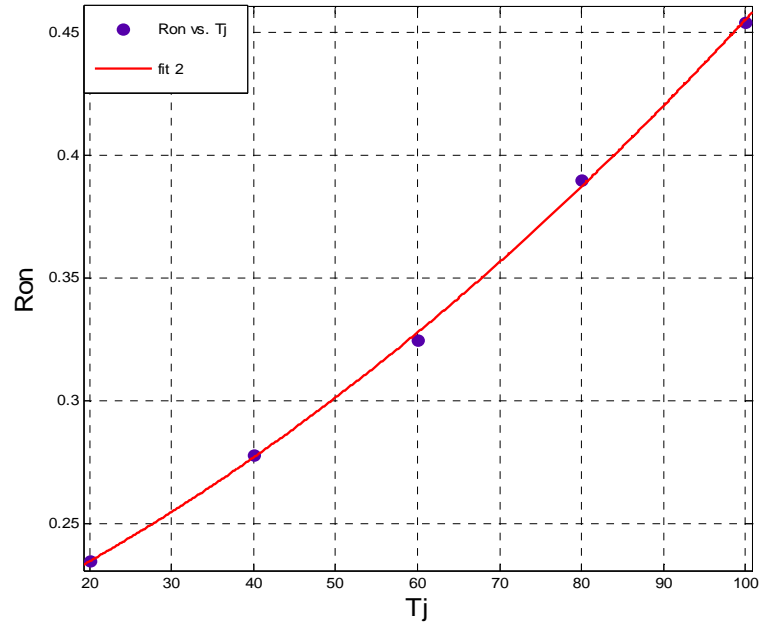


Figura 4.21 Variação da resistência de condução em função da temperatura de junção.

$$R_{ON(T_j)} = 1,07 \cdot 10^{-5} \cdot T_j^2 + 0,00146 \cdot T_j + 0,2015 \quad 4.36$$

4.6.b) Perdas nas Comutações

Devido a propriedades internas, como as maiores áreas nas junções p-n, ocorre a diminuição da área do chip e uma conseqüente diminuição das capacitâncias de gate, C_{GD} e C_{GS} . As perdas durante as comutações para a tecnologia CoolMOS são calculadas da mesma forma que para o MOSFET convencional, apenas com a vantagem do menor valor destas capacitâncias. Entretanto, devido ao drástico aumento das junções p-n, a capacitância entre dreno e fonte (C_{DS}) alcança elevados valores, apresentando assim consideráveis perdas durante a saída de condução. Os valores das cargas das capacitâncias são disponibilizados pelo fabricante [57] e o cálculo das perdas é realizado de acordo com as equações apresentadas na seção 4.4b.

A Figura 4.22 mostra os resultados de simulações para as perdas durante as comutações para o CoolMOS SPP17N80C3 em função do ponto de operação.

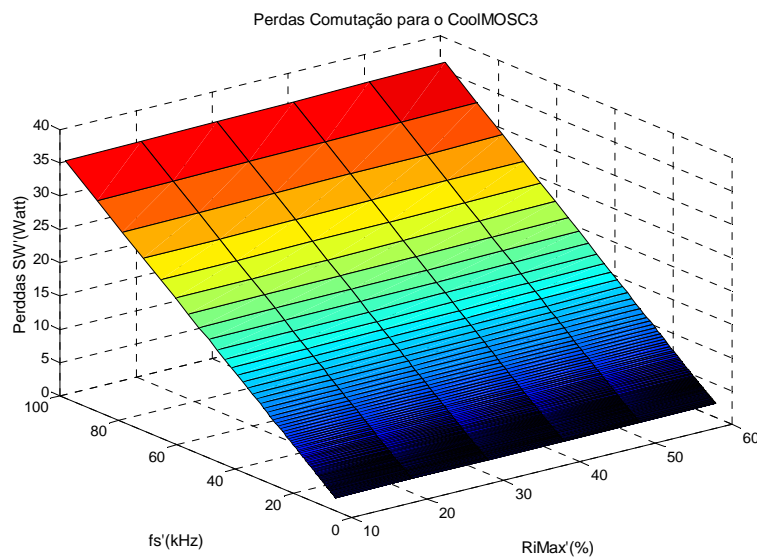


Figura 4.22 Perdas nas comutações em função do ponto de operação para o CoolMOS SPP17N80C3.

4.7. Cálculo das Perdas para o CoolMOS CP

4.7.a) Perdas em Condução

A tecnologia CP é a mais nova geração de CoolMOS. Lançada em 2005 pela infineon, tem como principal vantagem as extremamente baixas capacitâncias de gate C_{GD} e

C_{GS} e uma baixa capacitância de saída C_{DS} . Além disso, possui uma baixa resistência de condução. A Figura 4.23 mostra as curvas disponibilizadas pelo fabricante[61] para o comportamento desta resistência para diferentes temperaturas de junção.

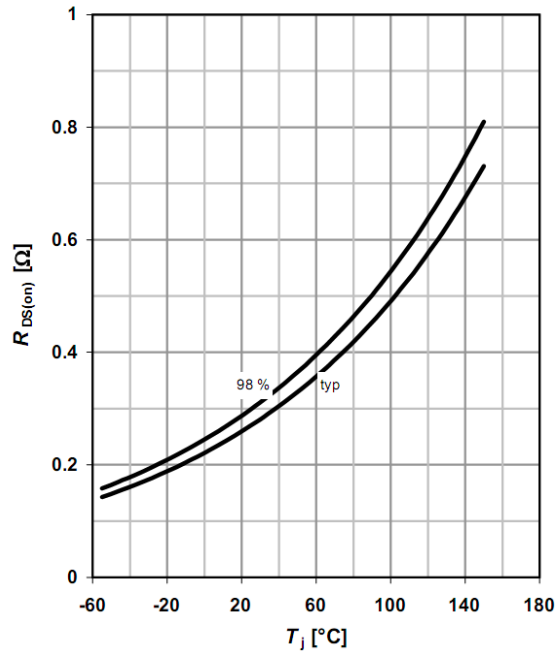


Figura 4.23 Resistência de condução em função da temperatura de junção para o CoolMOS IPP60R299CP.

Mais uma vez a equação 4.37 que descreve a curva da Figura 4.23 foi encontrada a partir da plotagem desta curva, Figura 4.24.

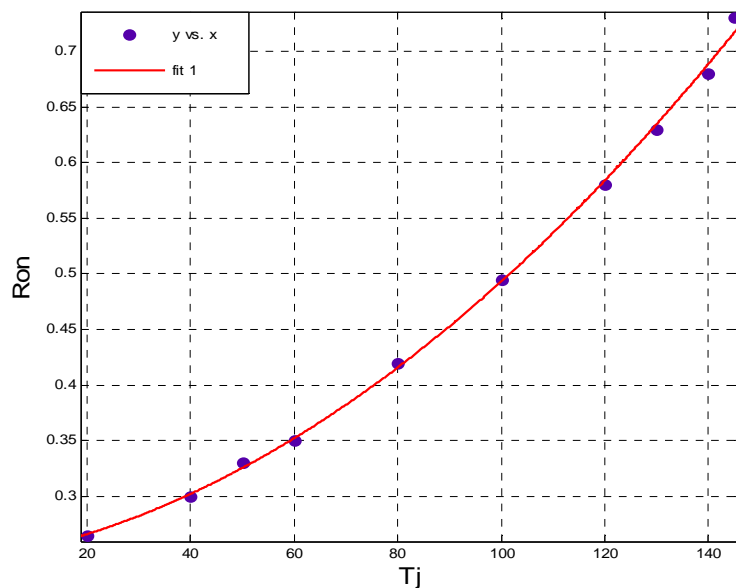


Figura 4.24 Variação da resistência de condução em função da temperatura de junção.

$$R_{ON(Tj)} = 1,0713 \cdot 10^{-5} \cdot Tj^2 + 7,826 \cdot Tj + 0,2436 \quad 4.37$$

4.7.b) Perdas nas Comutações

Devido as muito baixas capacitâncias parasitas o CoolMOS CP comuta em quase ZVS e quase ZCS. Os tempos em que ocorrem as transições são muito pequenos, na ordem de dezenas de nanosegundos [59]. A utilização desta tecnologia de semiconductor é a mais indicada nos casos em que se objetiva otimizar volume de equipamentos. Apesar de seu custo relativamente elevado, ele apresenta vantagens por operar com baixas perdas em frequências mais elevadas, aliando um pequeno indutor boost com reduzidos dissipadores térmicos. As perdas nas comutações são calculadas da mesma forma que para o MOSFET e o CoolMOS C3. A Figura 4.25 apresenta as perdas durante as comutações em função do ponto de operação para o CoolMOS IPP60R299CP. É possível identificar que as perdas nas transições para esta tecnologia de semiconductor são muito menores que para as outras, mostrando suas vantagens.

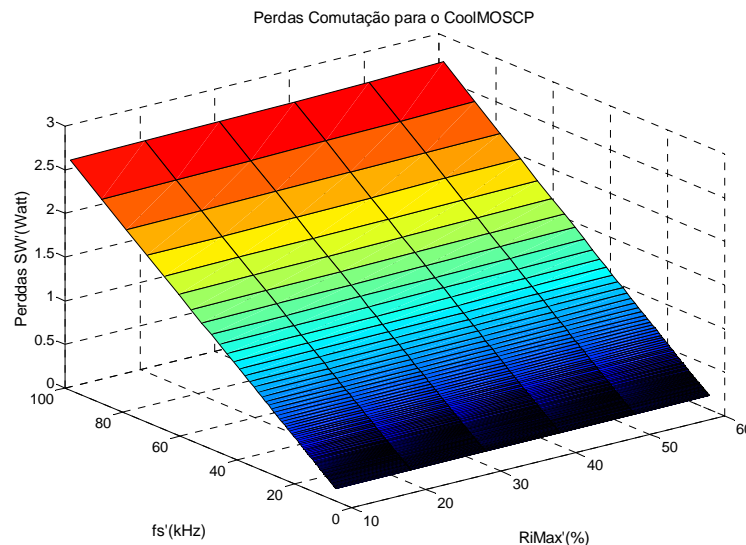


Figura 4.25 Perdas nas comutações em função do ponto de operação para o CoolMOS IPP60R299CP.

4.8. Projeto dos Dissipadores Térmicos

A energia perdida no período de condução e durante as comutações nos semicondutores é dissipada em forma de calor. A funcionalidade e a vida útil dos dispositivos estão diretamente relacionadas com a temperatura de junção, desta forma uma aprofundada análise térmica torna-se necessária. Um modelo simples e suficientemente adequado é o

unidimensional, representado pela Figura 4.26, que é dado em termos de resistências térmicas. Com base nesta figura é possível calcular a resistência térmica que o dissipador deve possuir para manter uma temperatura adequada, objetivando garantir o perfeito funcionamento dos dispositivos semicondutores [60].

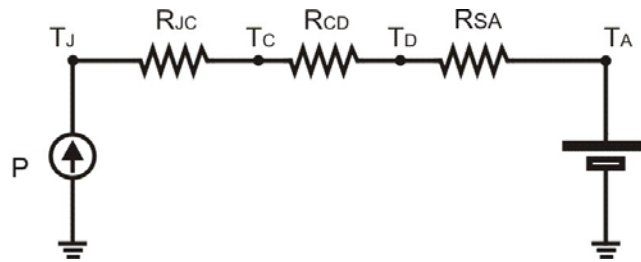


Figura 4.26 Modelo Unidimensional para Resistência Térmica.

As resistências R_{JC} , R_{CD} e R_{SA} presentes na Figura 4.26 são respectivamente as resistências junção – encapsulamento, encapsulamento – dissipador e dissipador – ambiente, estas resistências térmicas são integrantes do sistema semicondutor - dissipador - ambiente e suas características variam para cada semicondutor em função de seu encapsulamento. Neste sistema é desconsiderada a resistência do isolamento. No caso da inserção de um isolante, sua resistência deverá ser considerada.

As perdas totais, equação 4.38, estão representadas na Figura 4.26 em forma de fonte de corrente e estão representadas pela letra “P”.

$$P_{total} = P_{comutação} + P_{Condução} \quad 4.38$$

Analisando o circuito equivalente da Figura 4.26 pode-se determinar a temperatura do dissipador através da equação 4.39. A partir desta equação, encontra-se o valor da resistência R_{SA} definida entre o dissipador e o ambiente, equação 4.40, com o valor de R_{SA} calculado obtem-se o comprimento do dissipador para o perfil desejado através do catálogo do fabricante [62].

$$T_D = T_J - P_{Totais} \cdot (R_{JC} + R_{CD}) \quad 4.39$$

$$R_{SA} = \frac{T_D - T_{Amb}}{P_{Totais}} \quad 4.40$$

Após o cálculo da resistência térmica, outros dois ajustes devem ser realizados para o adequado projeto dos dissipadores térmicos. Os dissipadores são mais eficientes quando a temperatura ambiente é baixa e a medida que a temperatura ambiente aumenta, diminui a eficiência da troca térmica entre o dissipador e o ambiente, assim ocorre a diminuição da resistência térmica em função da menor diferença de temperatura entre a junção e o ambiente, Figura 4.27. A curva disponibilizada pela fabricante de dissipadores (HS) nos dá um fator de correção de temperatura que é representado pela equação 4.41.

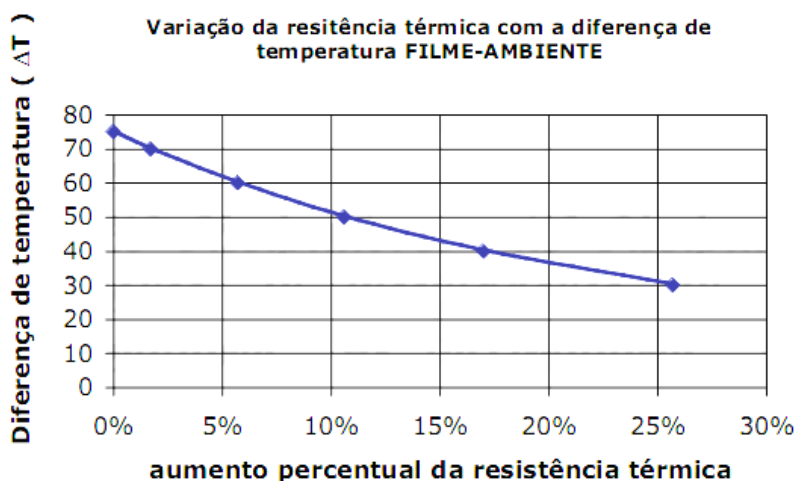


Figura 4.27 Comportamento da resistência térmica em relação à variação da temperatura de junção e a temperatura ambiente.

$$F_{c_{temp}} = 0,6555 \cdot \exp(-0,04587 \cdot \Delta t) + 1,174 \cdot \exp(-0,002419 \cdot \Delta t) \quad 4.41$$

O outro aspecto importante que deve ser considerado é o ajuste do comprimento dos dissipadores. O fabricante disponibiliza a resistência térmica por perfil para um comprimento de 4 polegadas. Com os diferentes valores de resistências térmicas encontrados, surge a necessidade de ajustar o comprimento para cada perfil analisado. A Figura 4.28 apresenta as curvas para o ajuste do comprimento e a equação 4.42 representa esta curva.

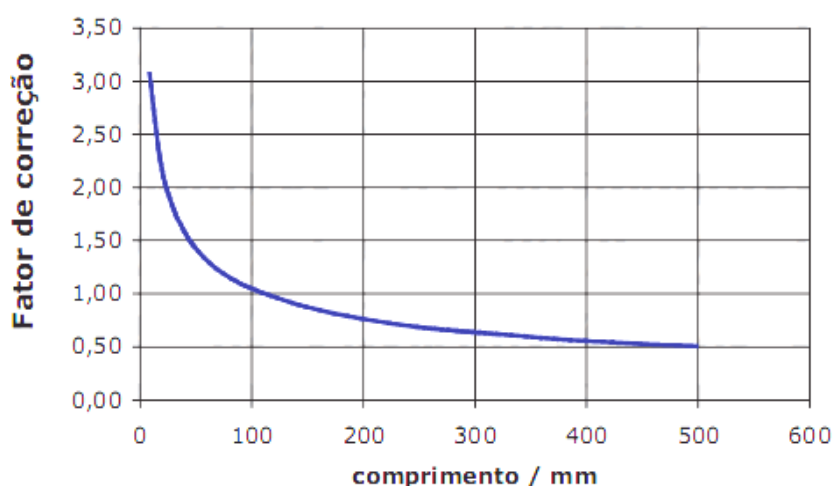


Figura 4.28 Fator de Correção de Comprimento.

$$L = \frac{(8,239 \cdot F_{CC} - 1,74)}{F_{CC}^3} - 0,6121 \cdot F_{CC}^2 + 0,2681 \cdot F_{CC} - 0,056 \quad 4.42$$

Onde “L” é o comprimento necessário para que o perfil do dissipador mantenha a temperatura de junção na temperatura previamente escolhida. Entretanto, para calcular o comprimento do perfil, é necessário determinar o valor de F_{CC} , que é o fator de correção de comprimento, e é dado a partir da resistência térmica para quatro polegadas. Este valor de resistência para quatro polegadas é disponibilizado pelo fabricante e é representado por R_{TP} [62]. O fator de correção de comprimento é encontrado a partir da equação 4.43.

$$F_{CC} = \frac{R_{SA}}{R_{TP} \cdot F_{c_{temp}}} \quad 4.43$$

Como mencionado anteriormente, objetivando encontrar o menor volume do conversor boost PFC, foram utilizados neste trabalho quatro diferentes perfis de dissipadores, cada um com um valor diferente de R_{TP} , e com layouts diferentes entre si, para nenhum dos casos foi utilizada ventilação forçada. Os perfis utilizados foram:

- HS 12132: Este perfil apresenta R_{TP} de $1,92 \text{ } ^\circ\text{C/W/4"}$ e suas dimensões são apresentadas na Figura 4.29.

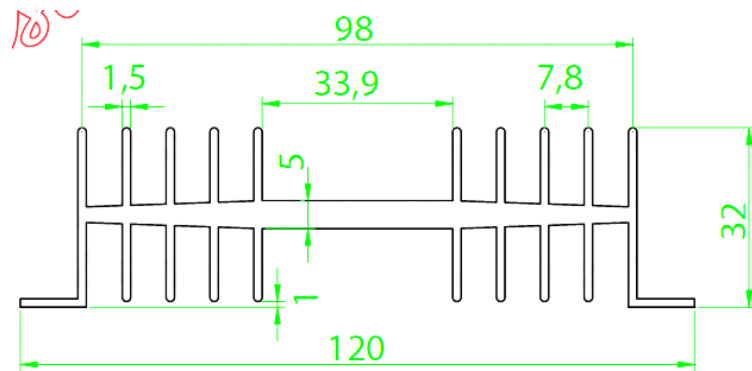


Figura 4.29 Dimensões do dissipador para o perfil HS 12132 em (mm).

- HS 7624: Este perfil apresenta R_{TP} de $3,6 \text{ } ^\circ\text{C/W/4"}$ e as dimensões são mostradas na Figura 4.30.

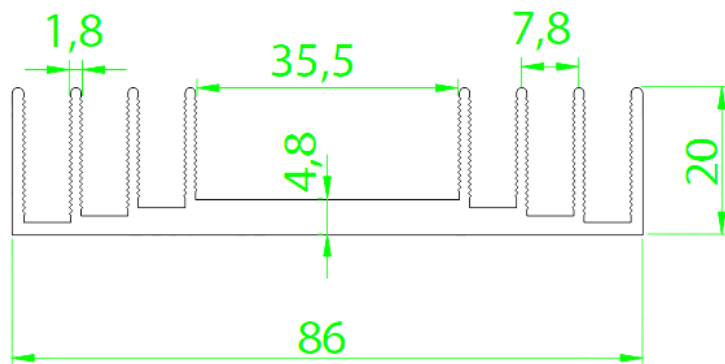


Figura 4.30 Dimensões do dissipador para o perfil HS 7624 em (mm).

operação para cada perfil. Os resultados foram obtidos para o par de semicondutores MOSFET IRF840A e diodo SIC CSD 06060.

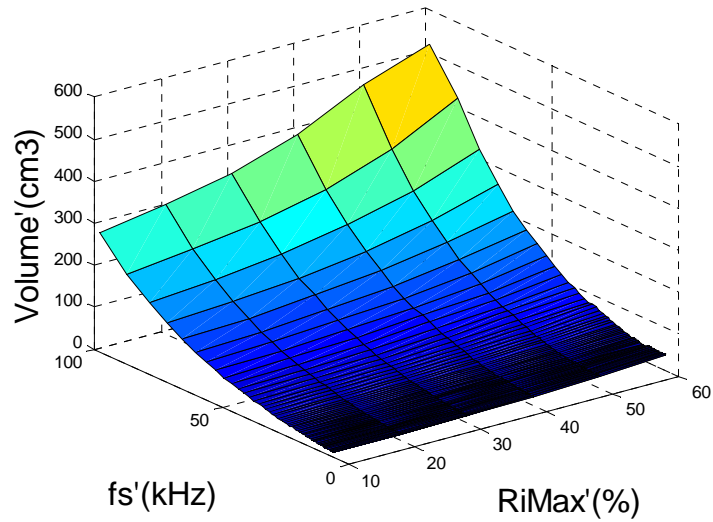


Figura 4.33 Volume do dissipador térmico para o perfil HS 12132.

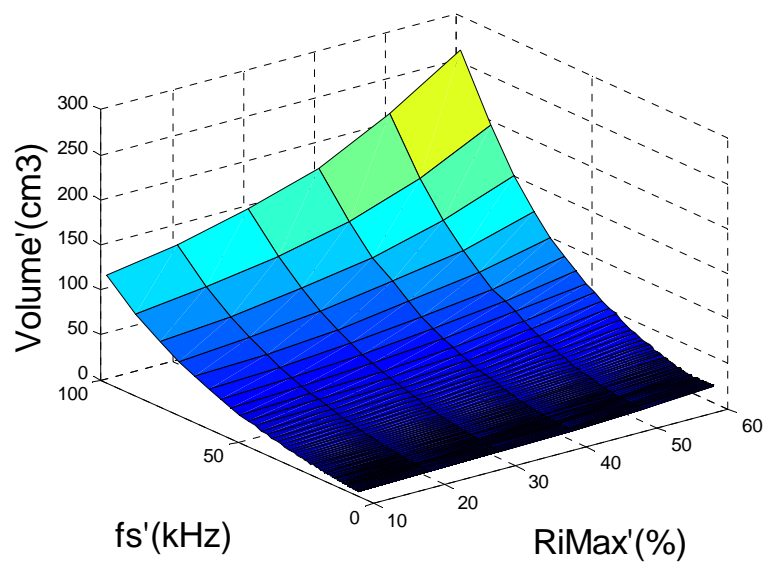


Figura 4.34 Volume do dissipador térmico para o perfil HS 17232.

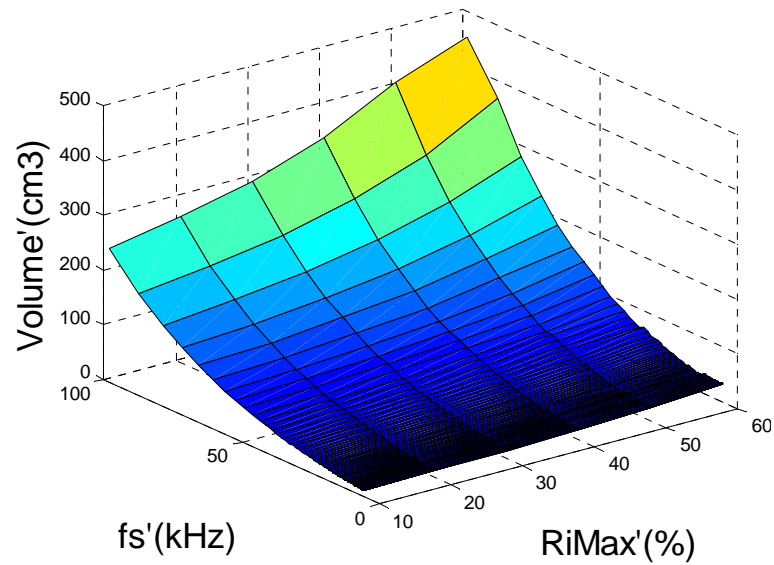


Figura 4.35 Volume do dissipador térmico para o perfil HS 11450.

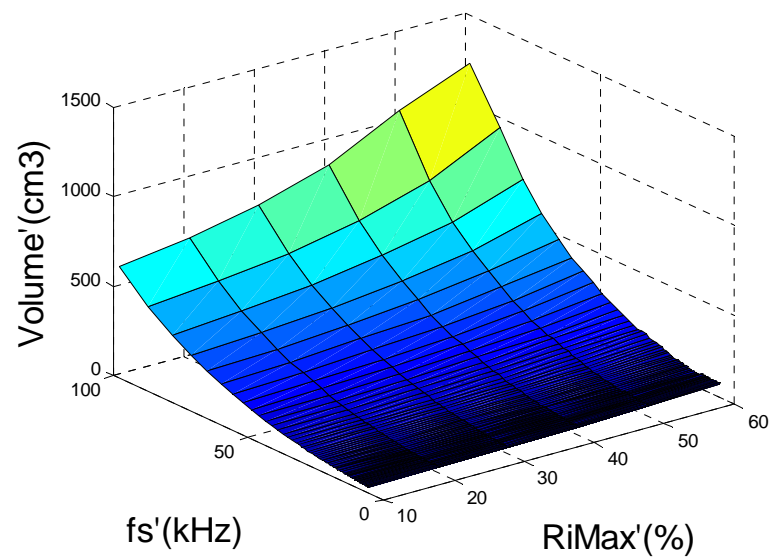


Figura 4.36 Volume do dissipador térmico para o perfil HS 7624.

4.9. Conclusões

Com o objetivo de aumentar o rendimento de equipamentos e sistemas, novas tecnologias de semicondutores têm sido desenvolvidas. Cada tecnologia apresenta vantagens em relação às outras. Por exemplo, semicondutores que tem como características baixas capacitâncias parasitas e conseqüentemente menores perdas nas comutações, podem ser

empregados em conversores que operam com mais altas frequências. Este é o caso dos diodos com a tecnologia silicon carbide [46] e do transistor CoolMOS CP [61]. Para encontrar o ponto de operação em que o conversor atinge o volume mínimo, é de suma importância que diferentes tecnologias sejam consideradas, pois cada par semiconductor empregado no projeto apresenta um resultado diferente.

Neste capítulo foram demonstradas as etapas para os cálculos das perdas para as diferentes tecnologias de semicondutores, considerando as características e peculiaridades de cada uma. Após a determinação das perdas totais apresentadas em cada semiconductor, foram realizados os cálculos da resistência térmica, para que o dispositivo não exeda o limite da temperatura de junção previamente escolhida. Com o valor desta resistência é realizado o projeto dos dissipadores térmicos. Buscando resultados comparativos, o projeto é realizado para quatro diferentes perfis. As formas de onda mostrando o comportamento do volume dos dissipadores seguem o mesmo padrão. Entretanto é possível identificar através dos resultados, que para o mesmo projeto, o volume dos dissipadores tem significativa diferença entre os perfis, sendo o perfil HS 17132 o que apresenta melhores resultados, atingindo um volume final até quatro vezes inferior ao perfil HS 7624 que apesar de apresentar os piores resultados, é o mais barato.

Capítulo 5

METODOLOGIA DE PROJETO

5.1. Introdução

Como mencionado nos capítulos anteriores, os elementos de maior influência no volume total do conversor boost PFC estão diretamente relacionados ao ponto de operação ($\Delta i @ fs$). Através dos projetos individuais do indutor boost, do filtro de EMI e dos dissipadores térmicos é possível encontrar o ponto de operação de menor volume para cada elemento. A escolha de um adequado ponto de operação é o caminho para que se possa encontrar o menor volume final do conversor, para as determinadas especificações e tecnologias, já que apresenta uma relação direta entre os três principais elementos.

A seção a seguir apresenta os passos de projeto realizados pela ferramenta computacional até encontrar o ponto de operação para o menor volume total do conversor, considerando as diversas tecnologias.

5.2. Etapas de Projeto

5.2.a) Primeira Etapa

O primeiro passo é definir as especificações de projeto. Os valores de potência de saída, tensão de entrada e tensão de barramento devem ser fixados. A partir da definição destes parâmetros são determinados os valores de tensões e correntes mínimas e máximas de entrada.

Identificar a aplicação do conversor é outra parte importante da etapa inicial, pois é a partir desta definição que são escolhidas as normas regulamentadoras, que também fazem parte das variáveis de entrada. Como uma das principais aplicações para o conversor boost é para o estágio de entrada de fontes ininterruptas de energia (UPSs), as normas que devem ser atendidas são a IEC 61000-3-2, para as harmônicas de baixa ordem e a CISPR-22, para as harmônicas de alta frequência (EMI).

5.2.b) Segunda Etapa

Nesta etapa é realizada a seleção do núcleo magnético do indutor boost para as três mencionadas tecnologias de materiais magnéticas. Através da varredura em Δl e fs , os valores de indutâncias são encontrados, Figura 2.1, e os núcleos são escolhidos em função de energia, de acordo com os catálogos da fabricante [30]. Após a seleção do núcleo é realizado o cálculo do número de espiras inicial, em seguida é determinada a indutância mínima através da análise da variação da permeabilidade efetiva. A indutância será mínima quando a corrente de entrada for máxima, que ocorre no pico da senoide para cada semiciclo de 120Hz. Para o total controle da ondulação da corrente de entrada, o projeto deve ser realizado para sua máxima amplitude, desta forma, o número de espiras é reajustado para que a ondulação da corrente não exceda os limites de amplitude máximos.

5.2.c) Terceira Etapa

Na terceira etapa é realizado o projeto do controlador. A discretização do conversor é realizada através da transformada Z. As duas etapas de operação do conversor, diodo conduzindo ou transistor coduzindo, são modeladas. A análise da malha para o diodo conduzindo é representada pela equação 5.1. A equação 5.2 reprenseta a equação 5.1 na forma discreta.

$$i_L(t) = \frac{1}{L} \int (V_{in}(t) - V_o) dt \quad 5.1$$

$$i_L(k) = \frac{T_a}{L} \int (V_{in}(k-1) - V_o) + i(k-1) \quad 5.2$$

Onde T_a é o tempo de amostragem da discretização. A equação 5.3 é equivalente ao circuito com o transistor conduzindo e a equação 5.4 representa a discretização através da transformada Z desta equação.

$$i_L(t) = \frac{1}{L} \int Vin(t) dt \quad 5.3$$

$$i_L(k) = \frac{T_a}{L} \int Vin(k-1) + i(k-1) \quad 5.4$$

Para esta modelagem as resistências séries do indutor e dos semicondutores são desconsideradas, por não apresentarem influência significativa na forma de onda da corrente de entrada. O capacitor da saída também é considerado ideal, sendo desconsiderada qualquer ondulação de tensão sobre ele, pois ela sofre mínima variação dentro do intervalo de tempo de um ciclo da tensão de entrada.

Para a realização do controle foi utilizado um compensador proporcional integral (PI). Este controlador já tem ampla difusão para aplicações do conversor boost PFC [5][10][15][33][42]. A equação 5.5 é a função de transferência do compensador PI, onde k_p o ganho proporcional e k_i o ganho integral.

$$G_C = K_p \cdot \frac{s + K_p / K_I}{s} \quad 5.5$$

Para os cálculos dos ganhos do compensador foi utilizado o mesmo método apresentado em [63]. Nesse método os valores dos ganhos do compensador são calculados segundo as equações 5.8, proporcional e equação 5.9, integral, o qual considera a função de transferência simplificada da malha de corrente do conversor boost 5.6. Este método estabelece que a frequência de ganho unitário de malha aberta do sistema e o zero do compensador devem ter uma frequência pelo menos dez vezes menor que a frequência de comutação, equação 5.7 .

$$T(s) = \frac{i_L(s)}{d(s)} \approx \frac{V_o}{L} \cdot \frac{1}{s} \quad 5.6$$

$$Z_C = \omega_z = \frac{K_I}{K_P} = \frac{2 \cdot \pi \cdot fs}{10} \quad 5.7$$

$$K_P = \frac{\omega_z^2}{\frac{V_o}{L} \cdot \sqrt{\omega_z^2 + Z_C^2}} \quad 5.8$$

$$K_I = Z_C \cdot K_P \quad 5.9$$

Através das equações é possível identificar que o controlador também é influenciado pela frequência de comutação do conversor e pela indutância, que é função da ondulação da corrente de entrada. Desta forma, ele precisa ser sintonizado de acordo com a varredura para os diferentes pontos de operação ($\Delta i @ fs$). Este loop é realizado nesta etapa.

5.2.d) Quarta Etapa

Nesta etapa é realizada a simulação da corrente de entrada do conversor, isso ocorre inicialmente através da seleção da condição de andamento do conversor, ou seja, se a chave está em condução ou o diodo. Esta seleção é realizada através da verificação entre o produto da razão cíclica ($D(k)$) e o número de pontos de simulação por período de chaveamento (npfs). Enquanto esse produto for menor que “x”, onde x é um contador que vai de um até npfs, a chave esta conduzindo e a equação 5.4 é aplicada. Se x for maior ou igual a este produto o diodo entra em condução e a equação 5.2 é aplicada.

A razão cíclica é ajustada de acordo com a equação 5.10, que representa a equação discreta do compensador PI.

$$D(k-1) = D(k) + [K_P + \frac{K_I T_a}{2}] \cdot e(k) - [K_P - \frac{K_I T_a}{2}] \cdot e(k-1) \quad 5.10$$

5.2.e) Quinta Etapa

Nesta etapa é realizado a Fast Fourier Transformer (FFT) da corrente de entrada para a identificação do harmônico crítico e posterior projeto do filtro de EMI para as três diferentes tecnologias de materiais magnéticos, de acordo com o capítulo 3.

Segundo Nyquist [64], para uma adequada precisão nos resultados encontrados, a FFT necessita estimar uma frequência de dez a vinte vezes maior que a frequência de comutação. Como a maior frequência de comutação utilizada neste trabalho é de 200kHz, desta forma, objetivando uma total precisão nos resultados, foi utilizada uma frequência estimada de 4MHz, que significa um tempo de amostragem (T_a) de 250ns.

A partir da FFT da corrente de entrada é encontrado o espectro harmônico de alta frequência, é encontrado o harmônico crítico e o projeto do filtro de EMI é realizado, de acordo com o capítulo 3.

5.2.f) Sexta Etapa

Nesta etapa é realizada a seleção dos semicondutores a serem utilizados. As correntes RMS e média na chave são calculadas e a partir delas o transistor é escolhido. A corrente média no diodo também é calculada e ele é selecionado.

Com os semicondutores determinados é realizado o cálculo das perdas e o projeto dos dissipadores térmicos de acordo com o capítulo 4.

5.2.g) Sétima Etapa

Aqui é realizado o projeto do capacitor de saída, que é baseado nas especificações do hold-up time e a ondulação da tensão de saída, equação 5.11. O Capacitor de saída é independente do ponto de operação, sendo determinado apenas em função da energia armazenada.

$$C_0 = \frac{2 \cdot P_{out} \cdot \Delta t}{V_0^2 - V_{0min}^2} \quad 5.11$$

5.2.h) Oitava Etapa

Nesta etapa é realizado o agrupamento dos projetos do indutor boost, filtro de EMI e dissipadores térmicos, desta forma é possível encontrar o ponto de operação em que o conversor encontra o volume final mínimo. Através dos resultados apresentados nos capítulos 2, 3 e 4, é possível identificar que cada ponto de operação projetado vai resultar em um volume diferente. A equação 5.12 mostra como é encontrado o volume final do conversor para cada ponto de operação.

$$Vol_{(\Delta i_{fs})} = Vol_{L_{BOOST}(\Delta i_{fs})} + Vol_{emi(\Delta i_{fs})} + Vol_{diss(\Delta i_{fs})} \quad 5.12$$

A ferramenta encontra o volume final do conversor para cada ponto de operação, armazenando esses valores de forma a determinar em que ponto de operação o conversor atingiu o volume final mínimo. Quando este ponto de operação ótimo é determinado, as outras variáveis de projeto neste ponto, como: núcleo magnético do indutor boost, número de espiras do indutor, indutores de filtro, número de espiras desses indutores, AWG do fio, número de fios em paralelo (se necessário), comprimento do dissipador, entre outros parâmetros, são armazenadas. Desta forma é projetado o conversor boost PFC com otimização total do volume.

5.3. Resultados de simulações

Os resultados de simulações comprovam que para cada diferente tecnologia empregada no projeto, o ponto de operação em que o conversor encontra o volume final mínimo muda. Como a ferramenta apresentada utiliza três diferentes tecnologias de materiais magnéticos, quatro diferentes tecnologias de chaves e dois diodos, além de quatro diferentes perfis de dissipadores e duas topologias de filtro de EMI, as curvas contendo os resultados finais não poderão ser mostradas para todas as citadas tecnologias. A Figura 5.1, Figura 5.2, Figura 5.3 e Figura 5.4 indicam o comportamento do volume final do conversor boost PFC em função do ponto de operação para o par (diodo SIC CSD 06060 e MOSFET IRF840A), para o material magnético Mollypermaloy (MPP) e para os quatro diferentes perfis de dissipadores. Mostrando resultados comparativos entre os diferentes perfis. Todos os

resultados apresentados nesta seção foram obtidos para o conversor operando a 1kW com V_{in} e V_o de 220V e 400V respectivamente e f_{red} de 60Hz.

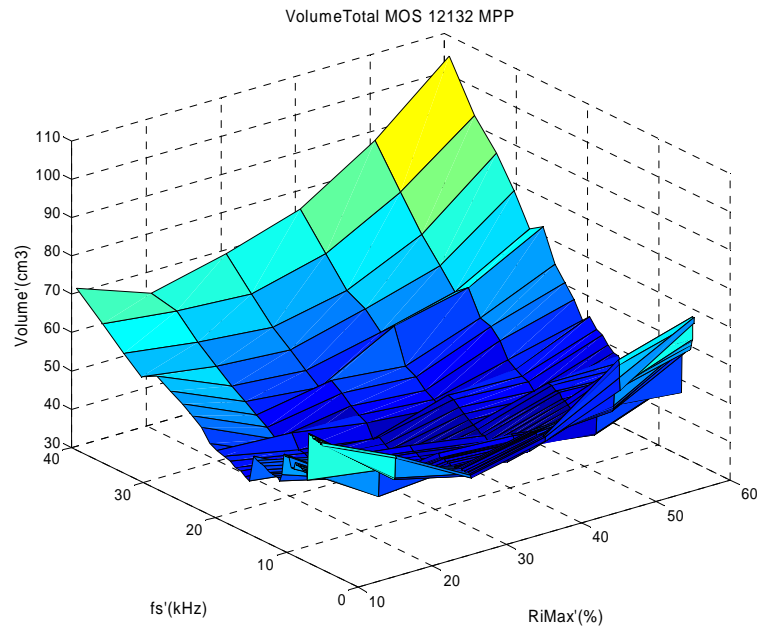


Figura 5.1 Volume do conversor boost em função do ponto de operação para o perfil HS 12132.

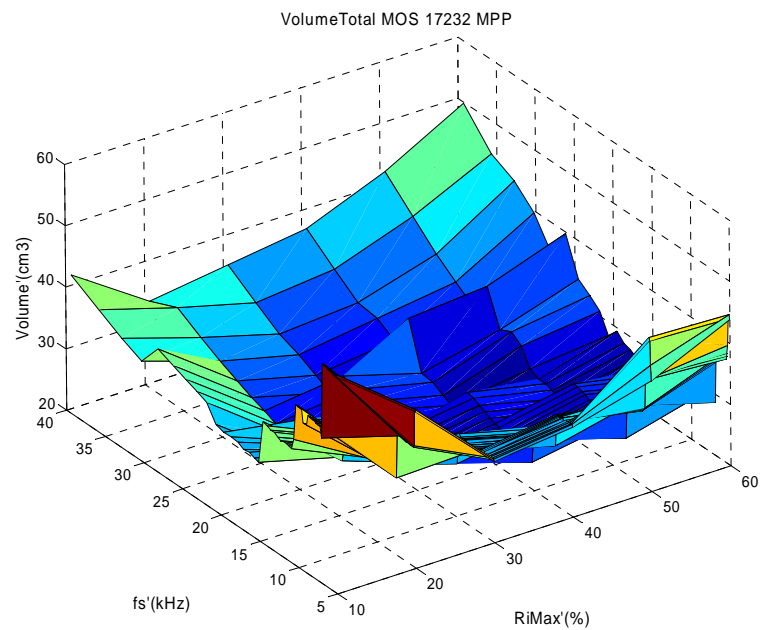


Figura 5.2 Volume do conversor boost em função do ponto de operação para o perfil HS 17232.

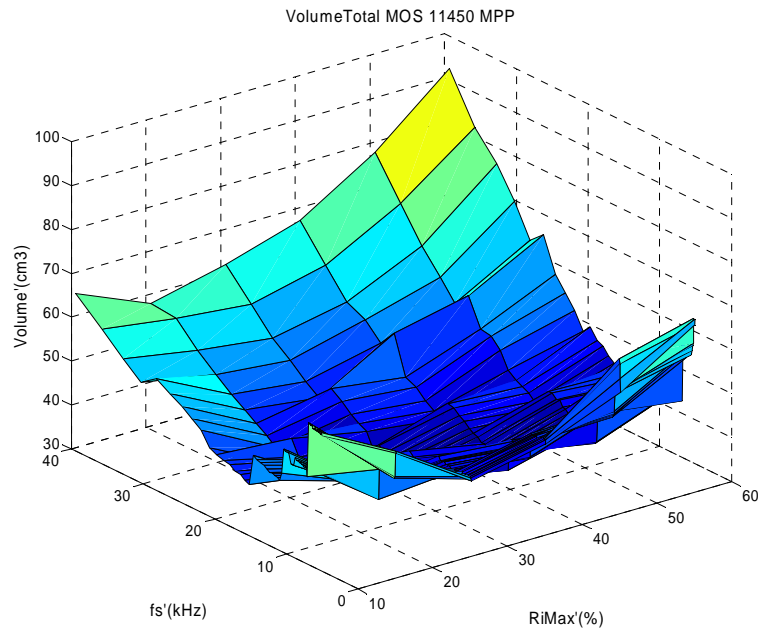


Figura 5.3 Volume do conversor boost em função do ponto de operação para o perfil HS 11450.

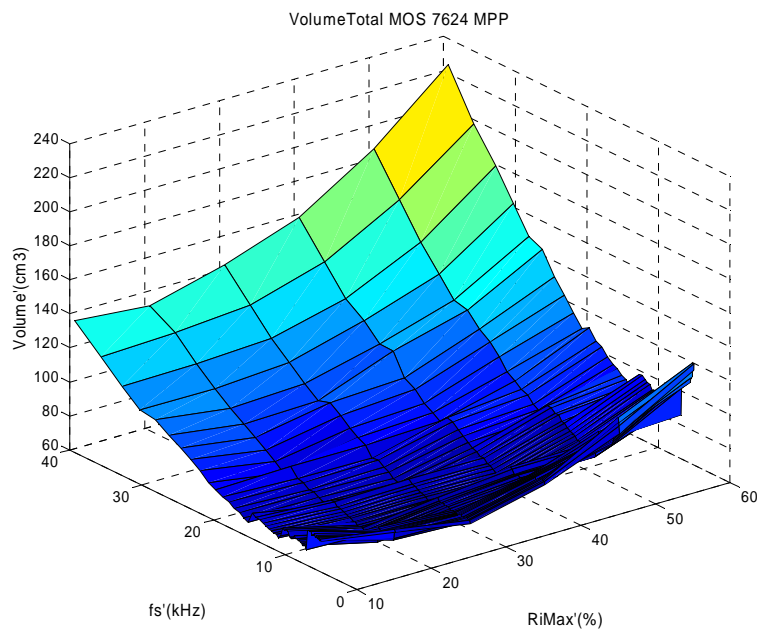


Figura 5.4 Volume do conversor boost em função do ponto de operação para o perfil HS 7624.

A partir destes resultados e, como já mencionado na seção 4, o perfil de dissipador que apresenta os melhores resultados é o HS 17232, encontrando um volume final mínimo

para o conversor boost PFC de 24 cm^3 . Os perfis HS 12132 e HS 11450 mostram resultados muito próximos, encontrando volumes mínimos de $36,5 \text{ cm}^3$ e 34 cm^3 respectivamente. Já o perfil HS 7624 é o que tem o pior desempenho no que diz respeito a dissipação de temperatura. Resultando em um volume mínimo de 60 cm^3 . Sendo assim, a partir daqui, os resultados de simulações que mostram o comportamento do volume final do conversor boost PFC em função do ponto de operação, para as diferentes tecnologias, serão apresentados apenas para o perfil HS 17232, que apresentou os melhores resultados.

A Figura 5.5, Figura 5.6 e Figura 5.7 mostram o comportamento do volume total do conversor em função do ponto de operação, para o par de semicondutores (diodo SIC CSD 06060 e IGBT IRG4BC20UD) e para as três tecnologias de materiais magnéticos. Como mencionado, devido a corrente de cauda, o IGBT apresenta melhores resultados para baixas frequências, onde as perdas nas comutações são menores. Entretanto, em baixas frequências o impacto do volume do indutor boost é bastante significativo, desta forma, a amplitude da ondulação da corrente de entrada em que o conversor encontra o menor volume é maior. O ponto de operação ($\Delta i @ fs$) ótimo é indicado nas figuras.

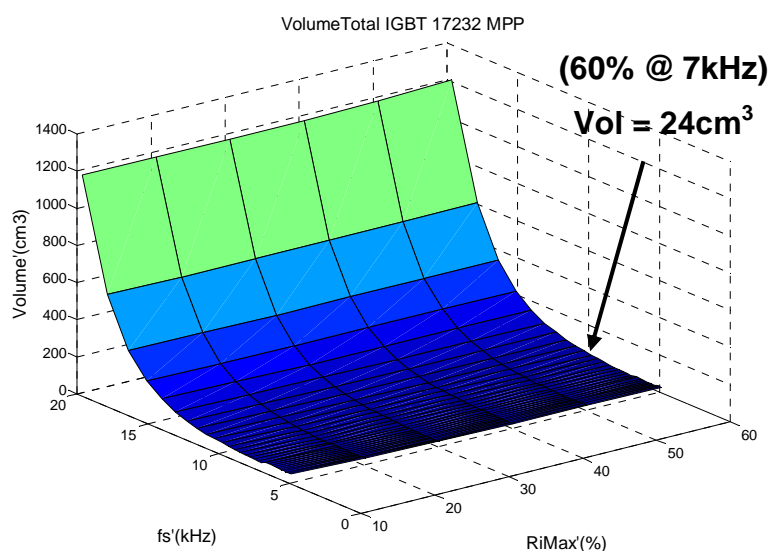


Figura 5.5 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e IGBT IRG4BC20UD) e material magnético MPP.

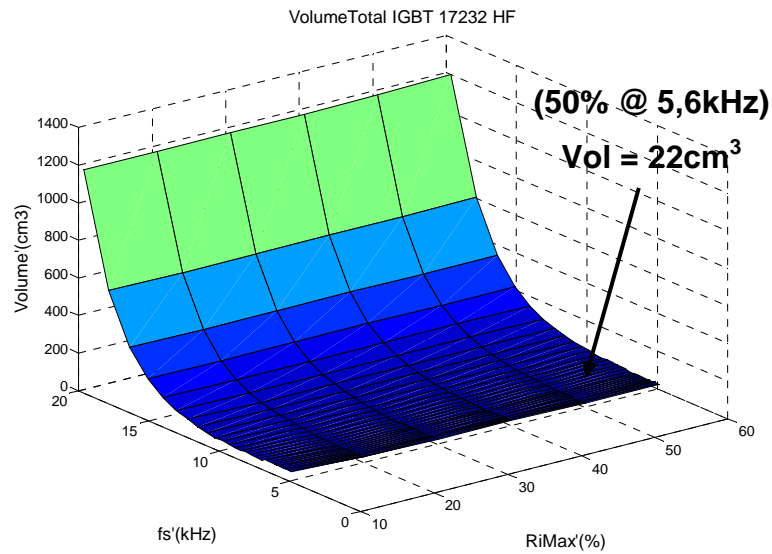


Figura 5.6 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e IGBT IRG4BC20UD) e material magnético High Flux.

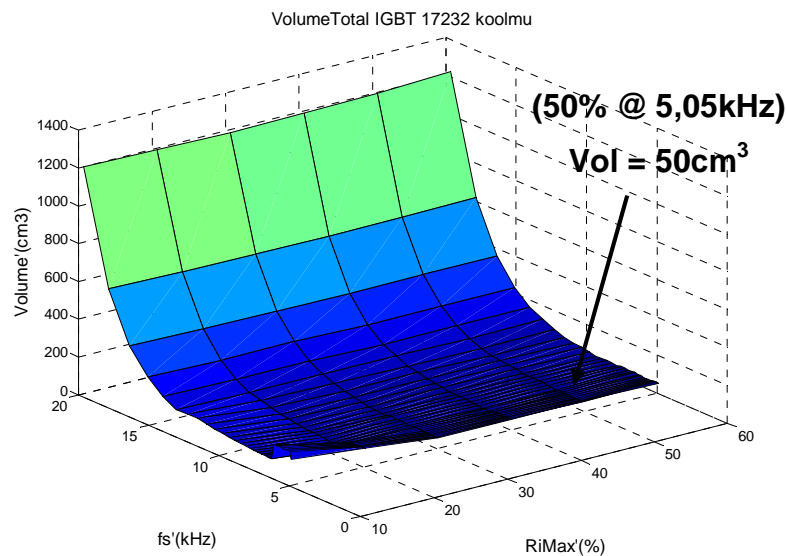


Figura 5.7 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e IGBT IRG4BC20UD) e material magnético KoolM μ .

A Figura 5.8, Figura 5.9 e Figura 5.10 mostram o comportamento do volume do conversor em função do ponto de operação para as três tecnologias de materiais magnéticos e para o par de semicondutores (diodo SIC CSD 06060 e MOSFET IRFP450).

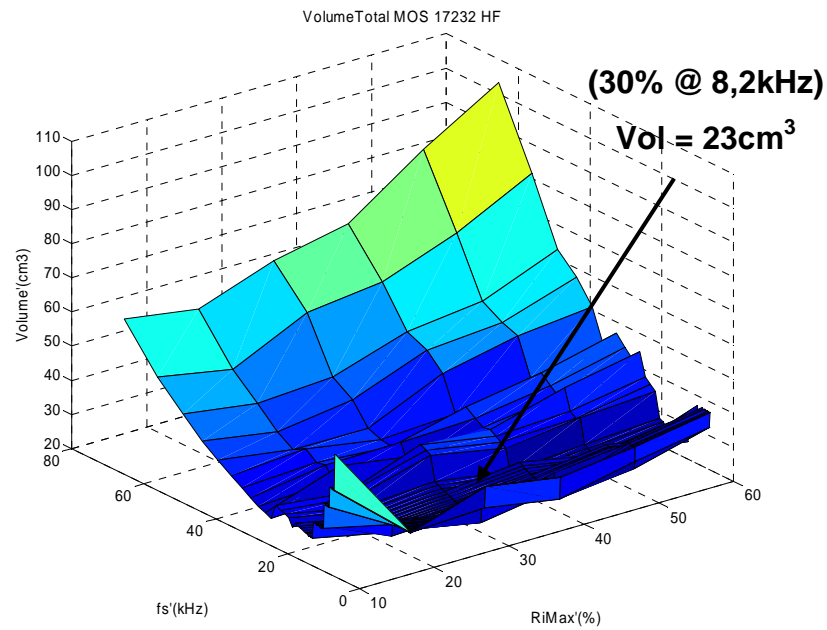


Figura 5.8 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e MOSFET IRFP450) e material magnético High Flux.

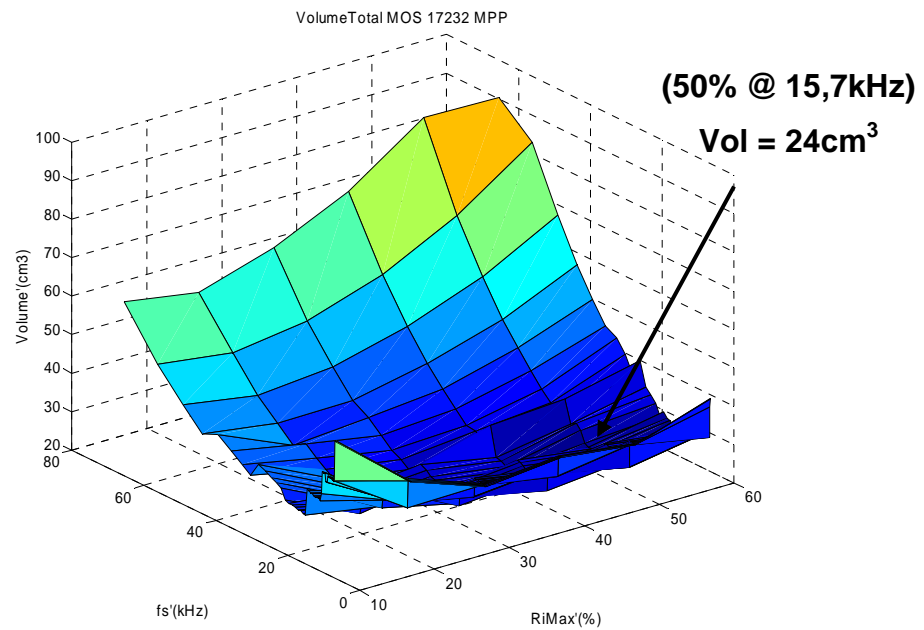


Figura 5.9 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e MOSFET IRFP450) e material magnético MPP.

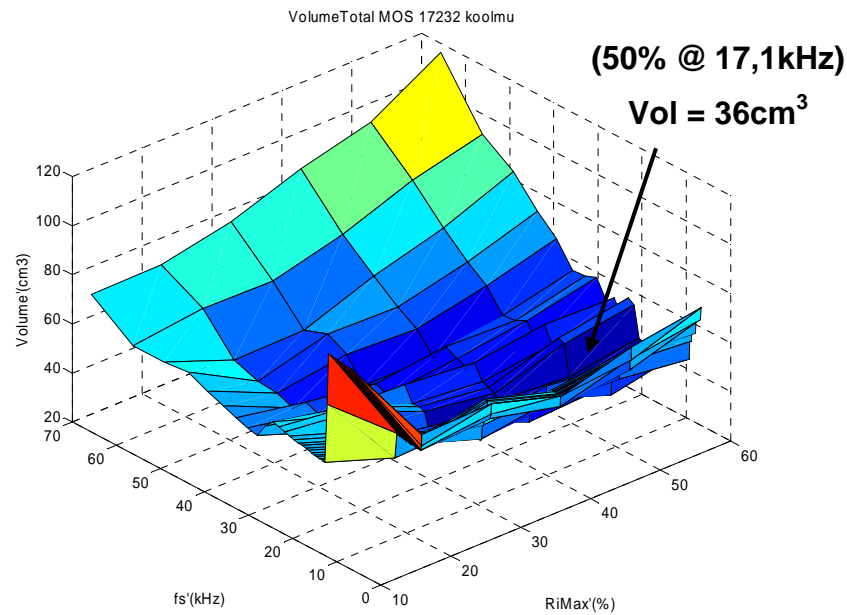


Figura 5.10 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e MOSFET IRFP450) e material magnético KoolM μ .

Da mesma forma que o MOSFET, a Figura 5.11, Figura 5.12 e Figura 5.13 caracterizam o comportamento do volume do conversor em função do ponto de operação para o par de semicondutores diodo SIC CSD 06060 e CoolMOS SPP17N80C3 e para as três diferentes tecnologias de materiais magnéticos. Esta tecnologia de semicondutor se caracteriza por possuir baixas perdas de condução, apresentando um ponto de operação ótimo em frequências mais baixas.

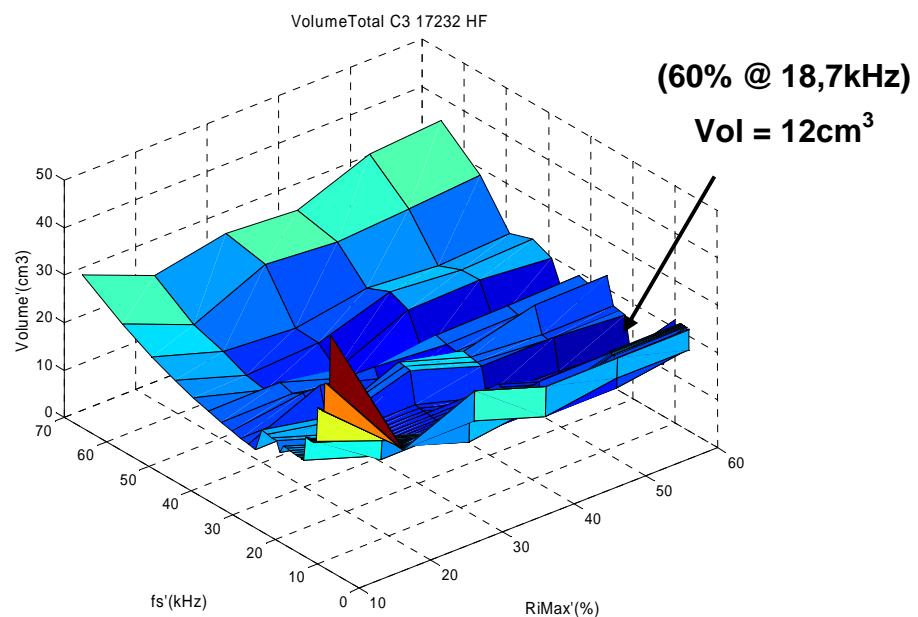


Figura 5.11 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS SPP17N80C3) e material magnético High Flux.

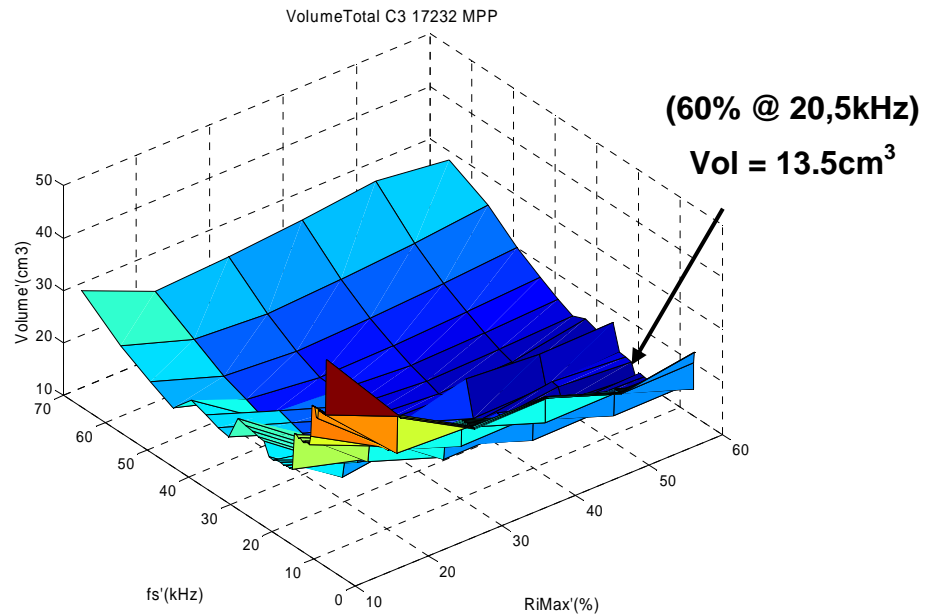


Figura 5.12 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS SPP17N80C3) e material magnético MPP.

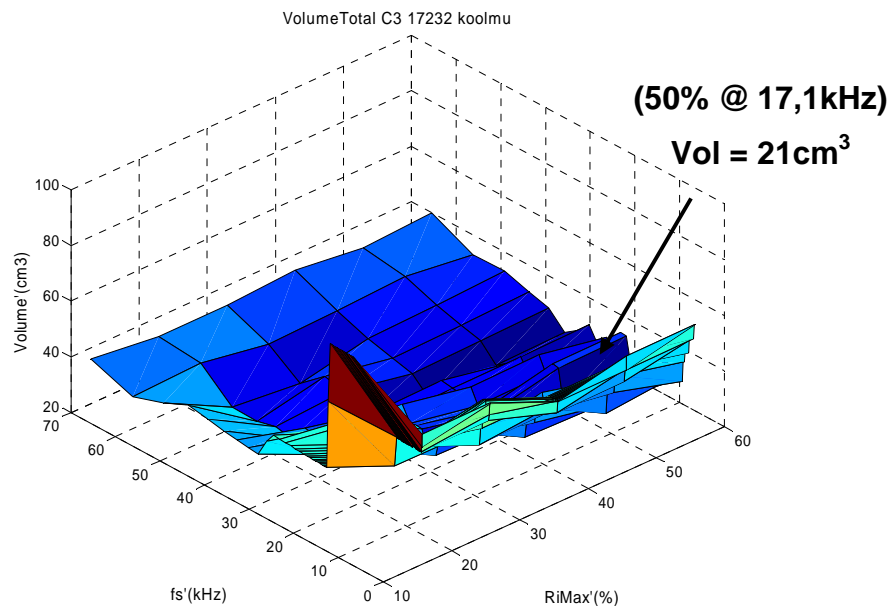


Figura 5.13 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS CoolMOS SPP17N80C3) e material magnético KoolMμ.

A Figura 5.14, Figura 5.15 e Figura 5.16 mostram o comportamento do volume do conversor em função do ponto de operação para as três tecnologias de materiais magnéticos e

para o par de semicondutores (diodo SIC CSD 06060 e CoolMOS IPP60R299CP). Essa nova tecnologia de semiconductor caracteriza-se por possuir baixíssimas capacitâncias parasitas, resultando em menores perdas durante as comutações. Desta forma, este é o semiconductor que apresenta os maiores valores de freqüências de comutação em seu ponto de operação de menor volume quando operando com o diodo com tecnologia silicon carbide.

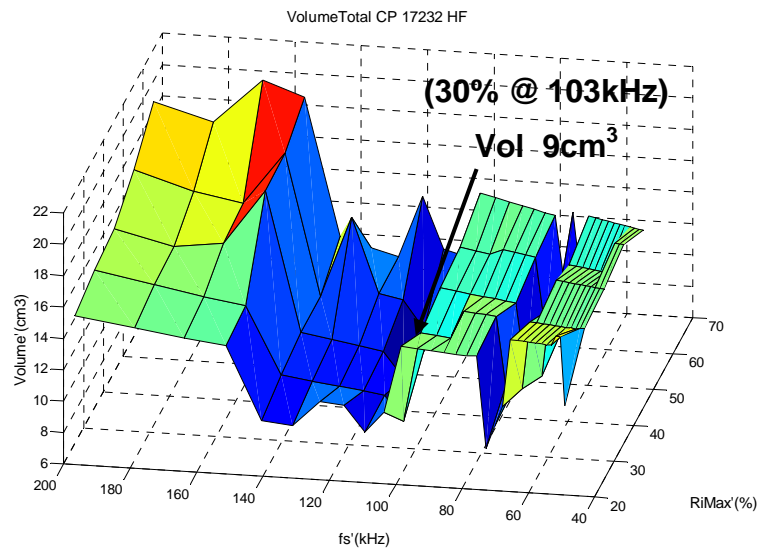


Figura 5.14 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS IPP60R299CP) e material magnético High Flux.

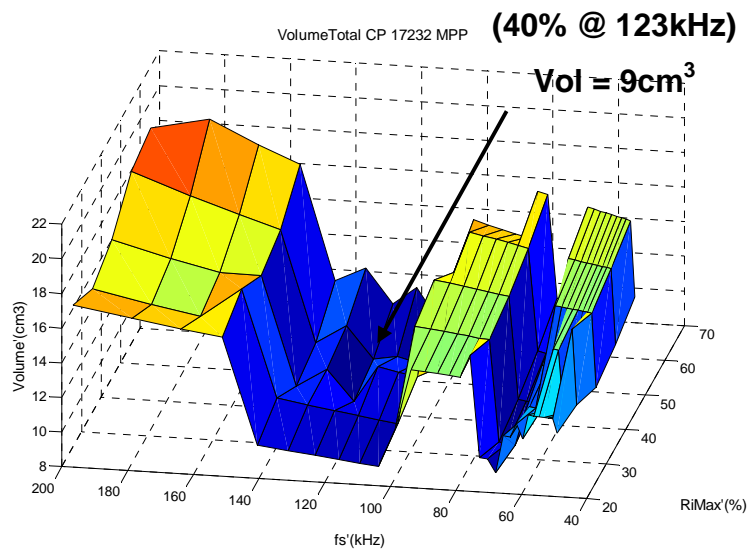


Figura 5.15 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS IPP60R299CP) e material magnético MPP.

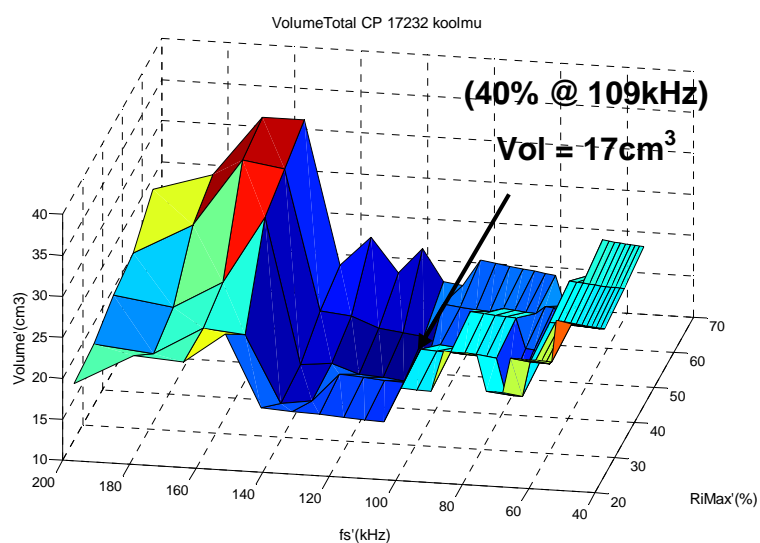


Figura 5.16 Volume do conversor boost em função do ponto de operação para o par (diodo SIC CSD 06060 e CoolMOS IPP60R299CP) e material magnético KoolM μ .

A utilização do CoolMOS IPP60R299CP em associação ao diodo ultra-fast de silício 15ETH06, que possui valores muito baixos de corrente de recuperação reversa, resulta em um ponto de operação ótimo para o conversor muito diferente que o ponto ótimo encontrado para a mesma chave em associação ao diodo com tecnologia silicon carbide. Isso devido ao considerável aumento nas perdas durante comutações provenientes da corrente de recuperação reversa deste diodo. A Figura 5.17, Figura 5.18 e Figura 5.19 representam o comportamento do volume final do conversor em função do ponto de operação para o par semiconductor diodo 15ETH06 e CoolMOS IPP60R299CP. Através dos resultados é possível identificar a grande diferença no ponto de operação ótimo para as diferentes tecnologias de semicondutores. A partir destes resultados, é fácil identificar a importância da metodologia desenvolvida, pois com a simples inversão dos pontos de operação para as duas tecnologias de diodos, o projeto do conversor em termos de volume e perdas, ficaria prejudicado e o sistema subaproveitado.

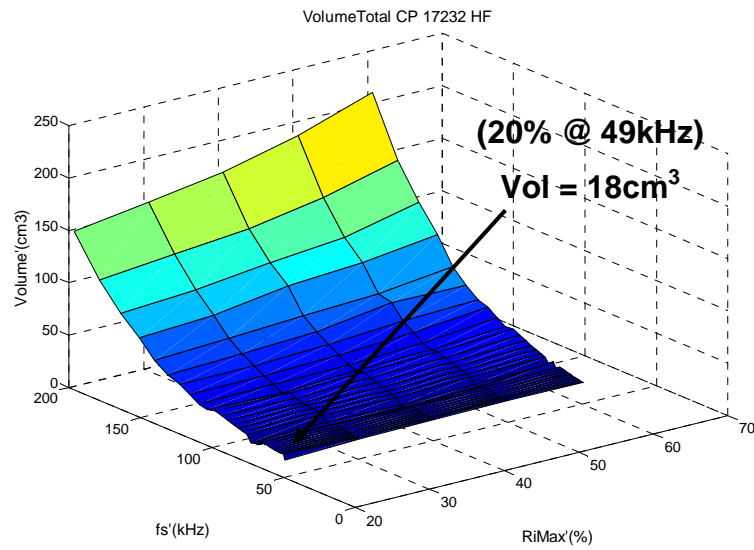


Figura 5.17 Volume do conversor boost em função do ponto de operação para o par (diodo 15ETH06 e CoolMOS IPP60R299CP) e material magnético High Flux.

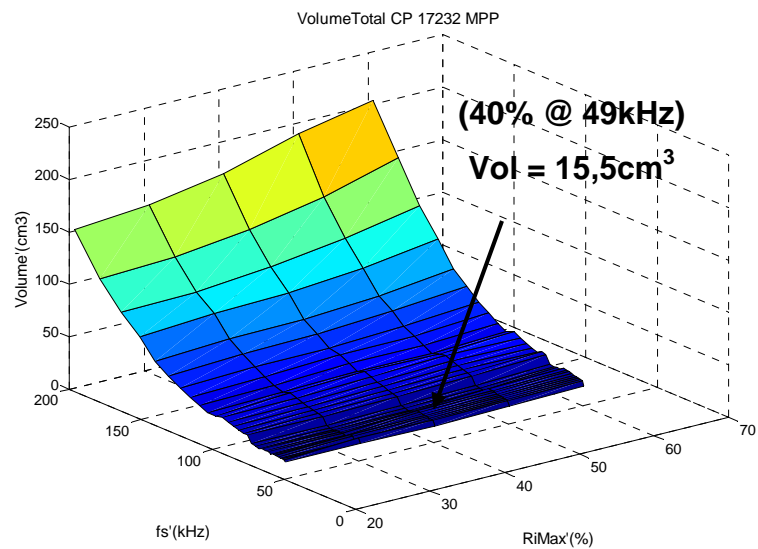


Figura 5.18 Volume do conversor boost em função do ponto de operação para o par (diodo 15ETH06 e CoolMOS IPP60R299CP) e material magnético MPP.

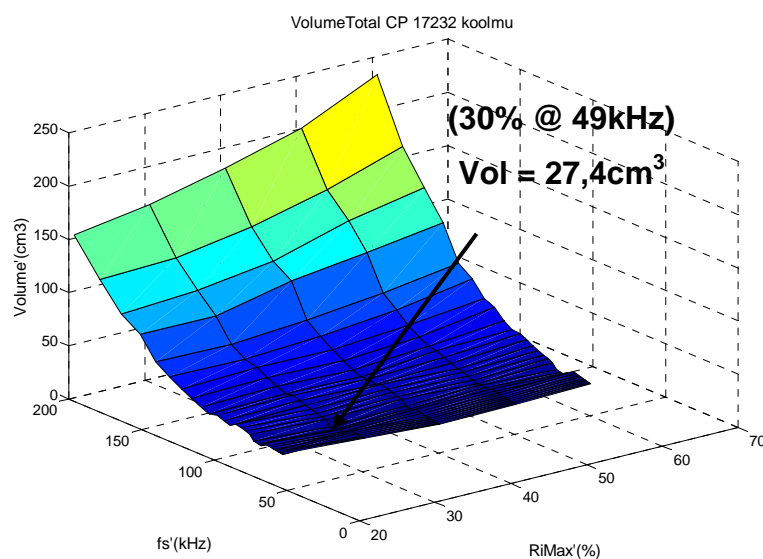


Figura 5.19 Volume do conversor boost em função do ponto de operação para o par (diodo 15ETH06 e CoolMOS IPP60R299CP) e material magnético KoolM μ .

Através dos resultados é possível identificar que o ponto de operação para o menor volume varia de acordo com cada tecnologia empregada no projeto. A tabela 5-1 mostra o ponto de operação ótimo e o menor volume final para as diferentes tecnologias de semicondutores e materiais magnéticos. Todos os semicondutores citados no capítulo 4 foram associados e testados e os resultados apresentados. O dissipador térmico HS 17132 e a topologia de filtro duplo π foram utilizadas nos projetos, pois apresentaram os melhores resultados.

	High Flux	MPP	KoolMμ
(MOSFET e SIC)	23cm ³ (30% 8,2kHz)	24cm ³ (50% 15,7kHz)	36cm ³ (50% 17,1kHz)
(MOSFET e SI)	35cm ³ (20% 7,4kHz)	37cm ³ (40% 11kHz)	58cm ³ (30% 14kHz)
(IGBT e SIC)	22cm ³ (50% 5,6kHz)	24cm ³ (60% 7kHz)	50cm ³ (50% 5,05kHz)
(IGBT e SI)	27cm ³ (70% 4,4kHz)	31cm ³ (70% 5,6kHz)	60cm ³ (70% 5,4kHz)
(CoolMOSC3 SIC)	12cm ³ (60% 18,7kHz)	13,5cm ³ (60% 20,5kHz)	21cm ³ (50% 17,1kHz)
(CoolMOSC3 SI)	16cm ³ (60% 14,7kHz)	15cm ³ (60% 17,8kHz)	29cm ³ (60% 14,7kHz)
(CoolMOSCP SIC)	8cm ³ (30% 103,5kHz)	9cm ³ (40% 122,8kHz)	17cm ³ (40% 109,2kHz)
(CoolMOSCP SI)	18cm ³ (20% 49kHz)	15,5cm ³ (40% 49kHz)	27cm ³ (30% 49kHz)

Tabela 5-1. Ponto de operação ótimo para diferentes tecnologias

5.4. Conclusões

Neste capítulo foi demonstrada a metodologia de projeto para encontrar o ponto de operação ($\Delta i @ fs$) em que o conversor apresenta o volume total mínimo. Os três elementos que tem maior impacto no volume final do conversor são diretamente influenciados pelo ponto de operação, desta forma, a ferramenta faz uma varredura de projetos para vários diferentes pares de ($\Delta i @ fs$), encontrando um volume diferente para cada novo ponto de operação projetado. Cada um dos três elementos mencionados tem sua parte no somatório de volumes. Entretanto, é possível identificar através das simulações a importante influência exercida pelos dissipadores térmicos no volume do conversor. Para o MOSFET, e principalmente para o IGBT (devido a corrente de cauda), a potência dissipada durante as comutações penaliza muito o volume do conversor em aplicações para mais altas frequências.

O CoolMOS C3, que apresenta baixas perdas durante a condução, atinge ótimos resultados para aplicações em mais baixas frequências. Já o CoolMOS CP que possui baixíssimas perdas durante as comutações é o mais indicado para aplicações em mais altas frequências, entretanto, ainda é um semicondutor com custo relativamente elevado.

Capítulo 6

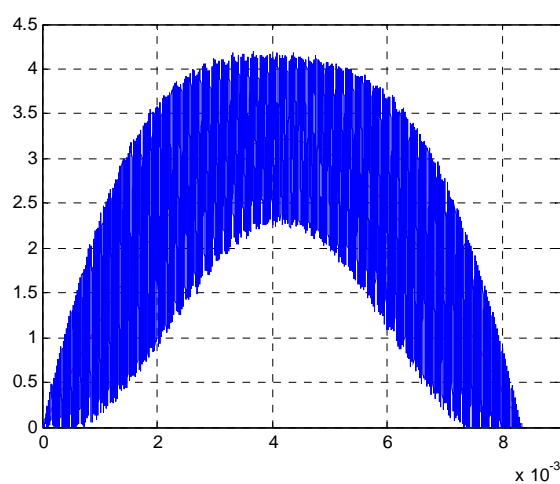
RESULTADOS EXPERIMENTAIS

6.1. Introdução

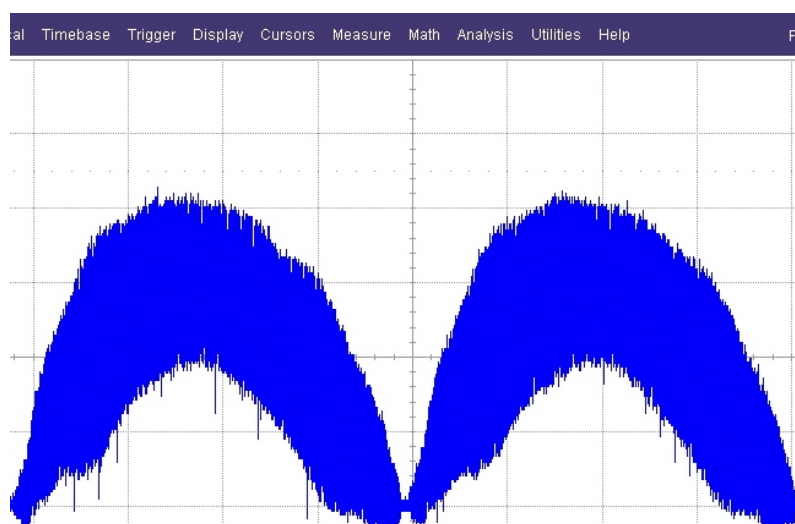
Para a validação dos modelos adotados nos projetos do indutor boost, do filtro de EMI e no cálculo das perdas e projeto dos dissipadores térmicos, um conversor boost operando como pré-regulador com correção do fator de potência em modo de condução contínua foi implementado. O protótipo opera a 500W com tensão de entrada de 220V e tensão de saída de 400V, com ponto de operação de (70% @ 35kHz). A topologia de filtro de EMI utilizada foi a duplo π , e o perfil de dissipador térmico o HS 17232.

6.2. Indutor Boost

Devido a questões de disponibilidade, o indutor boost, bem como o filtro de EMI, foram projetados para a tecnologia de núcleo magnético KoolM μ . O núcleo encontrado através da metodologia foi o 77071 A7. O número de espiras utilizadas no enrolamento do indutor foi de 134 e o fio o AWG 24. Este núcleo apresenta um volume de 5,48 cm³ e possui permeabilidade inicial de 60 μ_0 . Através do cálculo da força magnetizante máxima foi determinado o valor da permeabilidade mínima por semiciclo da rede, que para este caso foi 48,34 μ_0 . De posse dos valores de permeabilidades é possível identificar uma variação na ondulação da corrente de entrada de até 20%, ou seja, 70% de ondulação ocorre com corrente máxima e 56% de ondulação com corrente mínima. As formas de ondas da Figura 6.1 mostram a corrente de entrada real em comparação à corrente simulada.



(a)



(b)

Figura 6.1 Comparação entre corrente de entrada medida e simulada. (a) Corrente de entrada simulada. Escalas: ch1: 1A/div, tempo: 2ms/div; (b) Corrente de entrada medida. Escalas: ch1: 1A/div, tempo: 2ms/div.

De acordo com o método para seleção dos núcleos disponibilizados pela fabricante que garante a adequada operação do material magnético [29], (lembrando que não são consideradas perdas no núcleo), a temperatura do núcleo magnético foi monitorada e em regime permanente não excedeu a 53°C. A Figura 6.2 mostra a foto térmica do indutor boost, indicando os valores de temperatura dentro de uma boa faixa de operação.

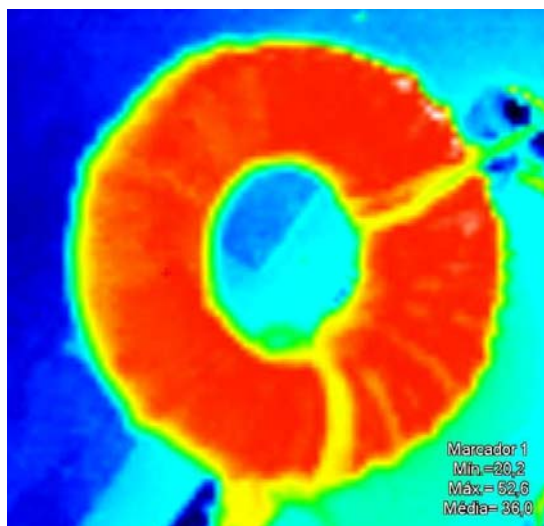


Figura 6.2. Elevação da temperatura do indutor boost.

6.3. Semicondutores

O par semiconductor utilizado no protótipo foi (diodo SI 15ETH06 e MOSFET IRF840A). De acordo com as informações disponibilizadas pelo fabricante [49], o diodo pode operar com uma temperatura de junção de até 175°C e com uma temperatura de case (encapsulamento) de até 140°C . Para garantir o adequado funcionamento do semiconductor em regime permanente, uma margem de segurança foi considerada sobre estes valores de temperatura. Assim, a temperatura de case foi calculada em 96°C . A Figura 6.3 indica a foto térmica do diodo, e mostra uma temperatura de case máxima de $93,3^{\circ}\text{C}$. Essa pequena divergência entre os valores medido e calculado, que é de 2,8%, deve provir de aproximações feitas nas curvas disponibilizadas pelo fabricante para determinação das equações mostradas no capítulo 4. As perdas totais no diodo foram de 2W, o que permite a operação deste semiconductor sem que haja a necessidade da utilização de dissipadores de calor, com isso há uma considerável redução de volume e custos.

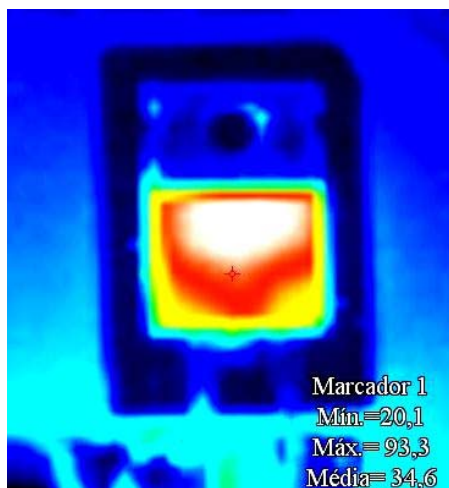


Figura 6.3. Temperatura do diodo em regime permanente.

O MOSFET pode operar com uma temperatura de junção de até 150°C e uma temperatura de case de até 105°C [48]. Da mesma forma que para o diodo, uma margem de segurança foi adotada e a temperatura de case foi determinada em $92,7^{\circ}\text{C}$. As perdas totais neste semicondutor foram de $7,3\text{W}$, sendo necessário a utilização de um dissipador de calor para garantir o seu adequado funcionamento. O volume total do dissipador utilizado foi de 28cm^3 , sem o auxílio de ventilação forçada. Com a utilização do dissipador, a temperatura de case calculada foi de 49°C e a temperatura máxima medida foi de $45,2^{\circ}\text{C}$, que resulta em um erro de quase 8%. Esse erro é proveniente de aproximações feitas nas curvas para a estimativa das perdas no semicondutor em adição às aproximações feitas nas curvas para o cálculo da resistência térmica e projeto dos dissipadores. A Figura 6.4 apresenta a foto térmica do MOSFET em regime permanente mostrando a máxima temperatura de case.

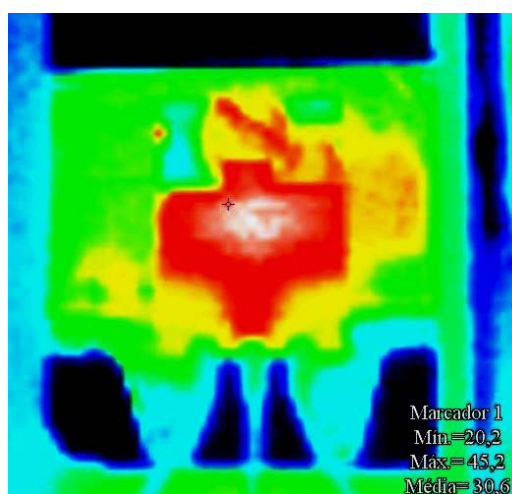


Figura 6.4. Temperatura do MOSFET em regime permanente.

6.4. Filtro de EMI

No capítulo 3 foram apresentadas as etapas para o projeto do filtro de EMI, onde é mostrado que os elementos de composição do filtro estão diretamente relacionados à amplitude e frequência do harmônico crítico. Desta forma, para um adequado projeto, é necessário que os modelos sejam suficientemente representativos, simulando com precisão o espectro harmônico de alta frequência. A Figura 6.5 mostra os resultados de simulações para este espectro indicando amplitude e frequência do harmônico crítico.

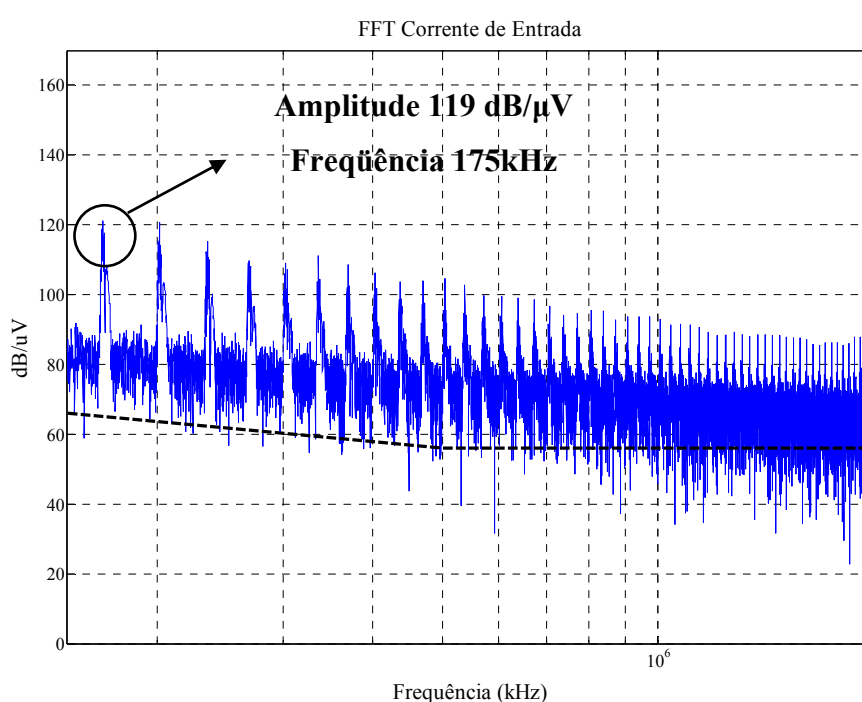


Figura 6.5. Amplitude e frequência do harmônico crítico.

A Figura 6.6 mostra o espectro harmônico gerado pelo protótipo e medido através do equipamento *E7405A EMC Analyzers*. Na parte inferior esquerda são demonstrados os valores de amplitude e frequência medidos pelo equipamento do harmônico mais significativo, que é o primeiro a exceder os limites da norma. É possível identificar que os valores, estão muito próximos dos simulados o que valida os modelos adotados.

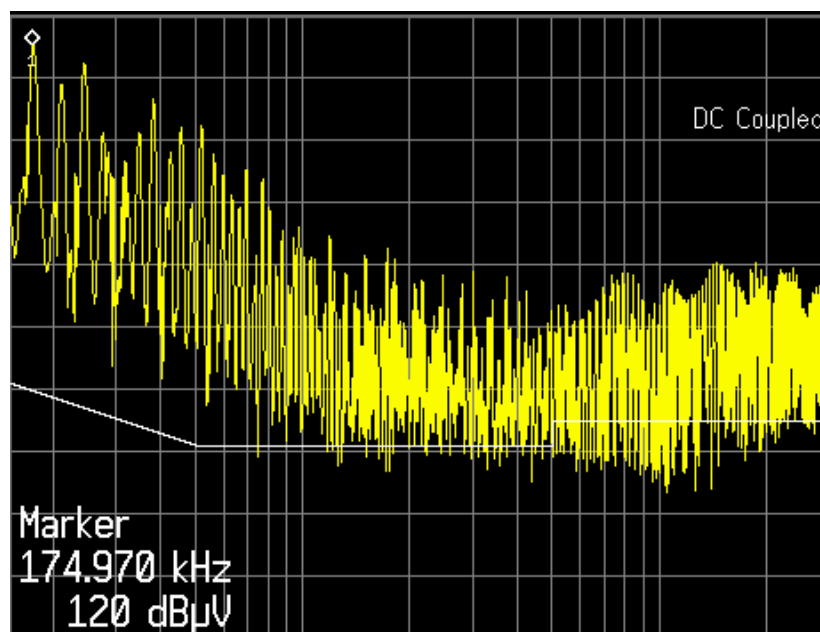


Figura 6.6. Espectro harmônico de alta frequência medido através do equipamento *E7405A EMC Analyzers*.

Como mencionado anteriormente, a topologia de filtro utilizada para a supressão do ruído conduzido do protótipo implementado foi a duplo π . Os núcleos encontrados através da metodologia foram o 77310 A7 para os dois indutores, com volume de $1,88 \text{ cm}^3$ cada, totalizando um volume de $3,76 \text{ cm}^3$. Cada indutor acoplado possui 34 espiras, em um total de 68 espiras por núcleo. Os capacitores utilizados para a supressão de ruído de modo diferencial possuem capacitância de $1 \mu\text{F}$ e 470 nF . Já os capacitores supressores de ruído de modo comum tem capacitância de $2,2 \text{ nF}$. A Figura 6.7 mostra o espectro harmônico de alta frequência com a inserção do filtro de EMI. Com a inclusão do filtro a amplitude do harmônico crítico foi atenuada em $47,6 \text{ dB}/\mu\text{V}$ mostrando a eficácia do filtro, entretando essa atenuação não foi suficiente para que equipamento entrasse em total conformidade com a norma CIPR-22.

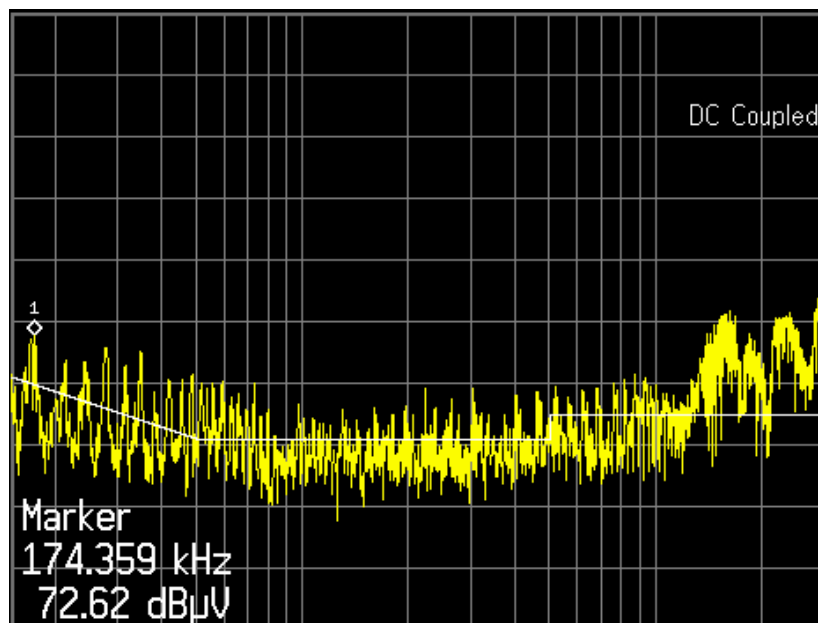


Figura 6.7. Espectro harmônico com a inclusão do filtro de EMI.

6.5. Correção do Fator de Potência

A principal vantagem do conversor boost operando como pré-regulador com correção do fator de potência é o maior aproveitamento da energia, diminuído da THD e aproximando o fator de potência da unidade, como relatado no capítulo 1. O protótipo desenvolvido atingiu este objetivo com sucesso, alcançando um fator de potência de 0,995. A Figura 6.8 apresenta as formas de ondas de tensão de entrada, fornecida pela rede elétrica de distribuição e corrente de entrada do conversor boost implementado. É possível identificar que não há defasagem angular entre as formas de ondas, confirmando a eficiência do sistema.

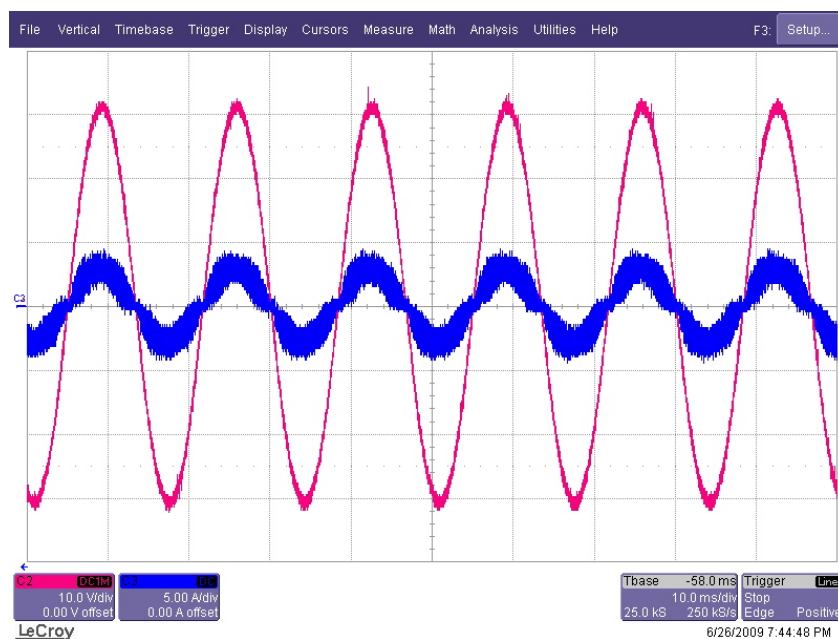


Figura 6.8. Formas de onda de tensão e corrente de entrada do protótipo implementado.

6.6. Conclusões

Neste capítulo foram apresentados os resultados experimentais para a validação dos modelos adotados no projeto do conversor. A metodologia para a seleção dos núcleos fornecida pela fabricante mostrou-se satisfatória. O núcleo escolhido não atingiu valores elevados de temperatura em regime permanente. Os modelos adotados para o cálculo da permeabilidade efetiva foram satisfatórios, uma vez que a amplitude da ondulação da corrente de entrada medida apresentou valores muito próximos aos simulados.

O pequeno erro encontrado no cálculo da elevação da temperatura do diodo é proveniente de aproximações nas curvas fornecidas pelo fabricante para o cálculo das perdas. Esse erro é perfeitamente aceitável e não influencia nos resultados. O mesmo acontece para o MOSFET, onde o erro é pouco superior ao diodo, isso pelo fato de ser necessária análise de maior número de curvas para o adequado cálculo das perdas.

Os valores medido e simulado para o conteúdo harmônico de alta frequência ficaram muito próximos, conseqüência da adequada simulação da corrente de entrada, entretando o filtro de EMI projetado não foi suficiente para atenuar este ruído até os limites estabelecidos pela norma. A interferência eletromagnética de modo comum, que tem origem nos capacitâncias e indutâncias parasitas do sistema conversor não foi modelada e este é o motivo

pelo qual o filtro não atende de forma total seu objetivo. Contudo, a finalidade do conversor em diminuir a THD e aumentar o fator de potência foi atingido com êxito.

Capítulo 7

CONCLUSÕES GERAIS

Neste trabalho foi demonstrada a importância da análise conjunta dos projetos do indutor boost, do filtro de EMI e dos dissipadores térmicos. Esses são os elementos que tem maior influência no volume total do conversor boost PFC. O projeto individual de cada um desses elementos acarreta em um bom resultado pontual, otimizando o elemento projetado, desconsiderando o impacto dos outros dois parâmetros no projeto final do conversor.

A frequência de comutação é inversamente proporcional ao volume do indutor boost, ou seja, quanto maior for a frequência de comutação menor será o volume do indutor. A frequência também tem influência no projeto do filtro de EMI, entretanto, essa influência não se dá de forma linear, ela influencia na ordem e na frequência do harmônico crítico e, é a partir deste harmônico que o filtro é projetado, frequências de comutação em submúltiplos de 150kHz apresentam os piores resultados em termos de volume de filtro de EMI. As perdas durante as comutações, que de maneira geral são as principais responsáveis pela energia dissipada nos semicondutores são diretamente influenciadas pela frequência de comutação. Quanto maior o número de comutações, maiores serão as perdas e, mais volumosos dissipadores térmicos são necessários para dissipá-las. Encontra-se aí o primeiro impasse, pois com o aumento da frequência, ocorre a diminuição do volume do indutor boost, entretanto há o aumento do volume dos dissipadores térmicos.

A ondulação da corrente de entrada também tem influência direta no volume final do conversor. Da mesma forma que a frequência, quanto maior a ondulação da corrente, menor será o indutor boost. A influência da ondulação no volume dos dissipadores não é tão significativa, pois a maior parte dos cálculos das perdas nos semicondutores é determinada através das correntes médias e RMS, segundo catálogos dos fabricantes. Entretanto, a ondulação da corrente de entrada influencia de forma direta o volume do filtro de EMI, ou seja, quanto maior a ondulação, maior será a amplitude dos harmônicos de alta frequência e, um mais volumoso filtro de EMI precisará ser projetado para suprimir essa interferência. Desta forma, encontramos mais um impasse, o aumento da ondulação da corrente de entrada

resulta na diminuição do volume do indutor boost, entretanto ocorre o aumento do volume do filtro de EMI.

O ponto de operação ($\Delta i @ fs$) apresenta uma relação direta entre esses três elementos. A partir desta relação é desenvolvida uma metodologia de projeto que realiza de forma conjunta o projeto do conversor boost PFC. Isto é realizado através de uma varredura de projetos para vários diferentes pontos de operação. Encontrando não um ponto de operação ótimo para cada elemento, mas sim um ponto de operação ótimo para o sistema conversor como um todo. Para isso, foi desenvolvida uma ferramenta computacional que realiza de forma interativa essa varredura. Partindo de algumas variáveis de entrada, que ficam a critério do usuário.

Objetivando otimização de subsistemas de conversores, novas tecnologias de semicondutores, materiais magnéticos e perfis de dissipadores têm sido desenvolvidas. Cada tecnologia apresenta vantagens para definidas aplicações em relação às outras. Desta forma, a ferramenta computacional desenvolvida, considera de forma interativa algumas das tecnologias de semicondutores mais utilizadas na indústria ao longo dos anos, como MOSFETs, IGBTs e diodos ultrafast. Além de algumas das mais novas tecnologias como o CoolMOS CP e o diodo Silicon – Carbide.

Outras importantes tecnologias consideradas nos projetos são os três diferentes tipos de materiais magnéticos. Como apresentado na seção 1, esses núcleos com geometria toroidal apresentam grandes diferenças entre si, ficando a critério do usuário a escolha do material que melhor se adapte a seu projeto. Além das diferentes tecnologias já citadas, quatro diferentes perfis de dissipadores foram utilizados com objetivo comparativo.

Os resultados mostram que o ponto de operação ($\Delta i @ fs$) ótimo para cada um dos três elementos é diferente do ponto de operação ótimo para o conversor como um todo. Demonstrando a importância de uma análise conjunta dos projetos e validando a metodologia. Outra importante análise foi a verificação de que para cada diferente tecnologia empregada no projeto, o ponto de operação ($\Delta i @ fs$) ótimo muda, mostrando que não é possível determinar um ponto de operação ótimo global para o conversor boost PFC. É demonstrado assim, que a interação de projetos é a única maneira de se obter o menor volume possível para o conversor boost PFC.

REFERÊNCIAS

- [1] R. W. Erickson and D. Maksimovic, *Fundamentals of Power Electronics*, 2nd ed. Norwell, Mass.: Kluwer Academic, 2001.
- [2] J. A. Pomilo, "Pré-reguladores de Fator de Potência," Universidade Estadual de Campinas, Apostila Didática, 2004.
- [3] Power Factor Correction (PFC) Handbook - Choosing the Right Power Factor Controller Solution," ON Semiconductor, Reference Manuals, Doc. ID: HBD853/D, www.onsemi.com, 2004 pp. 106.
- [4] ANEEL, "RESOLUÇÃO N.º 456," Agência Nacional de Energia Elétrica, <http://www.aneel.gov.br/cedoc/res2000456.pdf>, 2000, pp. 52.
- [5] Pieniz, M. Análise da Influência de frequência de Comutação e da Ondulação da Corrente de Entrada no Projeto de Conversores PFC para Minimização do Volume de Magnéticos, Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Maria, Santa Maria, RS, Brasil, 2006.
- [6] Eletrobrás - Setor Elétrico Brasileiro, Cap 2, Abril de 2006.
- [7] IEC 61000-3-2, "Limits For Harmonic Current Emissions (Equipment Input Current $\leq 16A$ Per Phase)," First Ed. 1995-03.
- [8] James P. Noon, "Designing High-Power Factor Power Supplies," 2002 Power Supply Design Seminar, SEM 1500, Texas Instruments, 2002.
- [9] O. Garcia, J. A. Cobos, R. Prieto, P. Alou, J. Uceda, "Single Phase Power Factor Correction: A Survey", *Power Electronics, IEEE Transactions on*, Volume 18, Issue: 3, May 2003. Page(s)749-755.
- [10] Damasceno, D. M.S. Metodologia de Projeto de Conversores Boost para Correção de Fator de Potência Aplicada a Sistemas Ininterruptos de Energia, Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Maria, Santa Maria, Rs, Brasil, 2006.
- [11] L. Lorenz, "New power semiconductor components for AC/DC power supply applications," presented at INTELEC '03, pp. 821-825, 2003.
- [12] A. Elasser, M. H. Kheraluwala, M. Ghezzi, R. L. Steigerwald, N. A. Evers, J. Kretchmer, and T. P. Chow, "A comparative evaluation of new silicon carbide diodes and state-of-the-art silicon diodes for power electronic applications," *Industry Applications, IEEE Transactions on*, vol. 39, pp. 915-921, 2003.
- [13] Zero Recovery® Rectifier – Silicon Carbide schottky diode, CREE.
- [14] CISPR 22, "Limits and Methods of Measurement of Ratio Interference Characteristics of Information Technology Equipment." 3a ed. 1998.

- [15] Liyu Yang, "Modeling and Characterization of a PFC Converter in the Medium and High Frequency Ranges for Predicting the Conducted EMI", Thesis submitted to the Faculty of the Virginia Polytechnic Institute and State University, 2003.
- [16] Wei Zhang, Michael T. Zhang, and Fred C. Lee. "Conducted EMI Analysis of a Boost PFC Circuit", APEC 07, pages 223-229; 1997.
- [17] Chia-Nan Chang, Hui-Kang Teng, Jun-Yuan Chen, And Huang-Jen Chiu, "Computerized Conducted EMI Filter Design System Using LabVIEW and Its Application", IEEE Transactions, 2000.
- [18] Shuo Wang, F. C. Lee and W.G. Odendaal, Improving the Performance of Boost PFC EMI Filters, APEC 03, pages 368-374, 2003
- [19] Leopoldo Rossetto, Simone Buso, and Giorgio Spiazzi, "Conducted EMI Issues in a 600-W Single-Phase Boost PFC Design," Industry Applications, IEEE Transactions on Volume 36, Issue 2, March-April 2000.
- [20] C. U-Yaisom, W. Khangern and S. Nitta. The Study and Analysis of the Conduced EMI Supression on Power MOSFET Using Passive Snubber Circuits, IEEE Transactions, 2002.
- [21] Leo Lorenz, Gerald Deboy, and Ilia Zverev. Matched Pair of CoolMOS Transistor With SiC-Schottky Diode—Advantages in Application; Industry Applications, IEEE Transactions on, Volume 40, Sept.-Oct. 2004 Page(s):1265 - 1272
- [22] E. M. Hertz, S. Busquets-Monge, D. Boroyevich, M. Arpilliere, and H. Boutillier, "Analysis of the tradeoffs between thermal behavior and EMI noise levels in a boost PFC circuit," presented at IAS, pp. 2460-2465 vol.4, 2001.
- [23] S. Busquets-Monge, J. C. Crebier, S. Ragon, E. Hertz, D. Boroyevich, Z. Gurdal, M. Arpilliere, and D. K. Lindner, "Design of a boost power factor correction converter using optimization techniques," Power Electronics, IEEE Transactions on, vol. 19, pp.1388-1396, 2004.
- [24] S. Basu, T. M. Undeland. Inductor Design Considerations for Optimizing Performance and Cost of Continous Mode PFC Converter. Applied Power Eletroniocs Conference, pages 1133-1138, 2005.
- [25] Zang et al. Optimal Design of Integrate EMI Filter. Applied Power Eletronics Conference, pages 274-280, 1995.
- [26] Bing Lu, Wei Dong, Qun Zhao, and F.C. Lee, "Performance Evaluation of CoolMOSTM and SiC Diode for Single-Phase Power Factor Correction Applications," presented at APEC'03, pp. 651-657, 2003.
- [27] D. Damasceno, L. Schuch, and J. R. Pinheiro, "Design procedure to minimize boost PFC volume concerning the trade-offs among awitching frequency, input current ripple and soft-switching," presented at PESC '05, 2005.
- [28] Mcllyman, W. T. High Releability Magnetic Devices Design and Fabrication, Marcel Dekker inc, 2002.

- [29] "Magnetics®," Powder Cores Manufacturer, www.mag-inc.com.
- [30] Powder Core Catalog, Magnetics – www.mag-inc.com, 2005/2006.
- [31] T. Slattery, "A Comparison of Molybdenum Permalloy Powder and Sendust Cores for Energy Storage Inductors," presented at Intertech's 5th International Soft Magnetics Conference, Michigan, USA, 2000.
- [32] Rengang Chen and J.D. van Wyk. Planar Inductor with Structural Winding Capacitance Cancellation for PFC Boost Converters. Applied Power Electronics Conference and Exposition. APEC2005. Twentieth Annual IEEE Volume 2, 6-10 March 2005 Page(s):1301 – 1307.
- [33] Vytenis Leonavičius, Maeve Duffy, Ulrich Boeke, and Seán Cian Ó Mathúna. Comparison of Realization Techniques for PFC Inductor Operating in Discontinuous Conduction Mode. Power Electronics, IEEE Transactions on Volume 19, March 2004 Page(s):531 – 541.
- [34] Lissner, A.; Hoene, E.; Stube, B.; Guttowski, S.; Predicting the influence of placement of passive components on EMI behaviour; EPE.2007, pages 1 – 10.
- [35] MN Gitau; Modeling Conducted EMI Noise Generation and Propagation in Boost Converters, ISIE 2000.
- [36] CISPR-16-2, "Specification for Radio Disturbance and Immunity Measuring Apparatus and Methods - Part 2: Methods of Measurements of Disturbances and Immunity," First ed, 1996.
- [37] Ozenbaugh, R. L. "EMI Filter Design," Marcel Dekker, 1996.
- [38] Fu-Yuan Shih; Chen, D.Y.; Yan-Pei Wu; Yie-Tone Chen; "A procedure for designing EMI filters for AC line applications", Power Electronics, IEEE Transactions on Volume 11, Jan. 1996 Page(s):170 – 181.
- [39] Rossetto, L.; Buso, S.; Spiazzi, G.; "Conducted EMI Issues in a Boost PFC Design", Telecommunications Energy Conference, 1998. INTELEC. Twentieth International 4-8 Oct. 1998 Page(s): 188 – 195.
- [40] B. Lu, W. Dong, S. Wang, and F. C. Lee, "High frequency investigation of single-switch CCM power factor correction converter," presented at APEC '04, pp. 1481-1487 Vol.3, 2004.
- [41] E. F. Magnus, J. C. M. Lima, L. W. Rodriguea, R. Tonkoski, V. M. Canalli, J. A. Pomilio, And F. S. Dos Reis, "Simulation Tool For Conducted Emi And Filter Design," Presented At Ciep 2002, Pp. 21-26, 2002.
- [42] Dong Li, and Xinbo Rum, "A high efficient boost converter with power factor correction" in proceeding of PESC, pages 1653-1657, 2004.
- [43] P. M. Barbosa, "Three-Phase Power Factor Correction Circuits For Low-Cost Distributed Power Systems," Doctor Of Philosophy In Electrical Engineering, Virginia Polytechnic Institute, Blacksburg, Virginia, 2002, Pp.228.

- [44] Hugo Rolando Estofanero Larico “Conversor Boost Controlado Em Corrente Aplicado Ao Retificador Monofásico” Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Santa Catarina, 2007.
- [45] Datasheet 15ETH06, In: International Rectifier, <http://www.irf.com/product-info/datasheet/data/15eth06.pdf>, em fevereiro de 2009.
- [46] Datasheet CSD06060, In CREE, <http://www.chipdocs.com/datasheets/datasheet-pdf/CREE/CSD06060.pdf>, em fevereiro de 2009.
- [47] Galigekere, V.P.; Kazimierczuk, M.K.; “Effect Of Sic Schottky And Si Junction Diode Reverse Recovery On Boost Converter”, Electrical Insulation Conference and Electrical Manufacturing Expo, 2007, Page(s):294 – 298.
- [48] Datasheet IRF840A, In International Rectifier http://www.datasheetcatalog.com/datasheets_pdf/I/R/F/8/IRF840A.shtml, em fevereiro de 2009.
- [49] Datasheet IRFP450, In International Rectifier http://www.datasheetcatalog.com/datasheets_pdf/I/R/F/P/IRFP450.shtml, em fevereiro de 2009.
- [50] Lui, J., Chen, W., Zhabg, J., Xu, D., Lee, F.C. “Evaluation of Power Losses in Diferent CCM Mode Single-Phase Boost PFC Converters Via a Simulation Tool”, Industry Applications Conference, pages 2455 – 2459, v.4, 2001.
- [51] Gules, R.; Pfitscher, L.L.; Franco, L.C.,” An interleaved boost DC-DC converter with large conversion ratio” Industrial Electronics, 2003. ISIE '03. 2003 Page(s):411 - 416 vol. 1
- [52] Wang, J.C.; Hon-Ji Chen; “Design and analysis of AC/DC converters with interleaved Power Factor Correction”, Intelligent Control and Automation, 2008. WCICA 2008. Page(s):9385 – 9387.
- [53] Pinto, J.A.C.; Pereira, A.A.; Farias, V.J.; de Freitas, L.C.; Vieira, J.B., Jr.; “A power factor correction preregulator AC-DC interleaved boost with soft-commutation” Power Electronics Specialists Conference, 1997. PESC '97, Page(s):121 - 125 vol.1.
- [54] Gules, R.; Pfitscher, L.L.; Franco, L.C.,” An interleaved boost DC-DC converter with large conversion ratio” Industrial Electronics, 2003. ISIE '03. 2003 Page(s):411 - 416 vol. 1
- [55] Denizar Cruz Martins, Ivo Barbi, “Aplicação do Paralelismo de Mosfets de Potência Em Conversores Quase - Ressonantes Tipo Zcs” SBA Controle & Automação I Vol. 6 n3 I Setembro-Outubro 1995.
- [56] Datasheet IRG4BC20UD, In International Rectifier http://www.datasheetcatalog.com/datasheets_pdf/I/R/G/4/IRG4BC20UD.shtml, em fevereiro de 2009.
- [57] Datasheet SPP17N80C3, In Infineon

- http://www.datasheetcatalog.com/datasheets_pdf/S/P/P/1/SPP17N80C3.shtml, em fevereiro de 2009.
- [58] Lorenz, L.; Deboy, G.; Zverev, I.; “Matched pair of CoolMOS transistor with SiC-Schottky diode - advantages in application”, Industry Applications, IEEE Transactions on Volume 40, Sept.-Oct. 2004 Page(s):1265 - 1272
- [59] Infineon®, “How to make most beneficial use of the latest generation of super junction technology devices” Application Note, V1.1, May 2007.
- [60] F. Beltrame, H. C. Sartori, J. R. Pinheiro, “Estudo Comparativo de Pré-Reguladores Para Correção de Fator de Potência da Família Boost” CBA, 2008.
- [61] Datasheet SPP17N80C3, In Infineon <http://www.datasheetarchive.com/IPP60R299CP-datasheet.html> em fevereiro de 2009.
- [62] Catálogo HS Dissipadores, em www.hsdissipadores.com.br Versão 2008 – 2009, fevereiro de 2009.
- [63] E. T. Da Silva, "Análise e Projeto de Compensadores Para o Conversor Boost," Dissertação de Mestrado, UFSC, Florianópolis-SC/Brasil, 1994, pp.107.
- [64] R. C. Dorf and R. H. Bishop, Sistemas de Controle Modernos, 8 ed. Rio de Janeiro - RJ: LTC, 2001.
- [65] Von Trompowsky J. F. M. “Estudo Da Interferência Eletromagnética Gerada Por Redes Plc (Power Line Communication) No Interior De Edificações”, Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Catarina, Florianópolis, SC, Brasil, 2005.