



UFSM

Dissertação de Mestrado

**ESTUDO, CONTROLE E IMPLEMENTAÇÃO DO
CONVERSOR BOOST PFC OPERANDO NO
MODO DE CONDUÇÃO MISTA**

Leandro Roggia

PPGEE

Santa Maria, RS, Brasil

2009

**ESTUDO, CONTROLE E IMPLEMENTAÇÃO DO
CONVERSOR BOOST PFC OPERANDO NO
MODO DE CONDUÇÃO MISTA**

por

Leandro Roggia

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS) como requisito parcial para a obtenção do grau de **Mestre em Engenharia Elétrica.**

PPGEE

Santa Maria, RS, Brasil

2009

© 2009

Todos os direitos autorais reservados a Leandro Roggia. A reprodução de partes ou do todo deste trabalho só poderá ser realizada com autorização por escrito do autor.

Endereço: BR 158, nº 1945, Medianeira, Santa Maria, RS, 97060-090

Fone (0xx)55 8119.4005; Endereço eletrônico: roggia@gmail.com

**Universidade Federal de Santa Maria
Centro de Tecnologia
Programa de Pós-Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,
aprova a Dissertação de Mestrado

**ESTUDO, CONTROLE E IMPLEMENTAÇÃO DO
CONVERSOR BOOST PFC OPERANDO NO
MODO DE CONDUÇÃO MISTA**

elaborada por
Leandro Roggia

como requisito parcial para obtenção do grau de
Mestre em Engenharia Elétrica

COMISSÃO EXAMINADORA:

José Renes Pinheiro, Dr.
(Presidente/Orientador)

José Eduardo Baggio, Dr. (UFSM)

Mário Lúcio da Silva Martins, Dr. (UTFPR)

Luciano Schuch, Dr. (UFSM)

Santa Maria, 10 de novembro de 2009.

Agradecimentos

Ao professor José Renes Pinheiro, por sua amizade, colaboração e por me conceder a oportunidade de realizar este trabalho sob sua orientação.

Aos professores José Eduardo Baggio, Hélio Leães Hey, Humberto Pinheiro e Hilton Abílio Gründling, pela amizade, conhecimento e experiência transmitidos no decorrer do Mestrado, contribuindo de forma relevante na elaboração deste trabalho.

Aos demais professores da banca examinadora de mestrado Luciano Schuch e Mário Lúcio da Silva Martins, pela disposição de participar da avaliação desta dissertação e também por suas correções e sugestões com o intuito de tornar este trabalho mais completo.

Aos colegas do GEPOC, Cleber Zanatta, Diorge Alex Bão Zambra, Fernando Beltrame, Jonatan Rafael Rakoski Zientarski, Paulo Canuto dos Santos Ficagna e Rafael Concatto Beltrame, que de alguma forma colaboraram com o desenvolvimento deste trabalho e pelos fortes laços de amizade criados entre nós.

Aos amigos do NUPEDEE e do PPGEE, em especial ao funcionário Luiz Fernando Guarenti Martins, que colaboraram na realização desse trabalho.

À Universidade Federal de Santa Maria e à CAPES pelo apoio financeiro indispensável para a realização de uma pesquisa de qualidade.

Aos meus pais, Pedro e Terezinha, e à minha irmã, Simone, pelos ensinamentos que carregarei por toda a vida, pela confiança e pelo amor em mim depositados.

A Deus.

Resumo

Dissertação de Mestrado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

ESTUDO, CONTROLE E IMPLEMENTAÇÃO DO CONVERSOR BOOST PFC OPERANDO NO MODO DE CONDUÇÃO MISTA

AUTOR: ENG. LEANDRO ROGGIA
ORIENTADOR: DR. ENG. JOSÉ RENES PINHEIRO
Santa Maria, 10 de novembro de 2009.

Esta Dissertação de Mestrado apresenta o estudo e propõe um sistema de controle digital para o conversor boost PFC operando no modo de condução mista. A motivação para este assunto, uma revisão bibliográfica das técnicas de controle de corrente existentes e os objetivos do trabalho são apresentados no capítulo introdutório. O sistema de controle é composto de uma malha de corrente, que tem por objetivo proporcionar baixo conteúdo harmônico para a corrente de entrada e alto fator de potência para o conversor, e uma malha de tensão, que tem por objetivo regular a tensão de saída do conversor. Inicialmente, o estudo dos modos de condução do conversor boost PFC, destacando as suas condições de operação, e detalhes da operação no modo de condução mista são mostrados. Em seguida, dois controladores digitais preditivos de corrente com ação *feedforward* são abordados em detalhes, incluindo o equacionamento, diagrama de blocos, funcionamento, projeto, resultados de simulação e análise da variação paramétrica. Uma análise comparativa entre ambos também é realizada. O controlador proporcional-integral de tensão é abordado na sequência, compreendendo sua estrutura, projeto e resultados de simulação. Posteriormente, questões relativas à implementação prática do conversor e do sistema de controle, como o projeto do conversor e a programação do dispositivo de controle, são mostradas. Por fim, os resultados experimentais obtidos com a implementação do sistema proposto, incluindo as formas de onda adquiridas em um protótipo construído em laboratório e os índices de qualidade como o fator de potência e a distorção harmônica total, são apresentados com o intuito de validar e comprovar o conteúdo deste trabalho.

Palavras-chaves: Eletrônica de potência, conversor boost PFC; sistema de controle em MCM.

Abstract

Master Thesis
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

STUDY, CONTROL AND IMPLEMENTATION OF THE PFC BOOST CONVERTER OPERATING IN MIXED CONDUCTION MODE

AUTHOR: ENG. LEANDRO ROGGIA
RESEARCH SUPERVISOR: DR. ENG. JOSÉ RENES PINHEIRO
November 10, 2009 - Santa Maria.

This Master Thesis presents the study and proposes a digital control system applied to the PFC boost converter operating in mixed conduction mode. The motivation to this subject, a bibliographic review of the existing current control techniques and the objectives of this work are presented in the first chapter. The control system is composed of a current loop, which has the objectives to provide low harmonic content to the input current and high power factor to the converter, and a voltage loop, which has the goal to regulate the output voltage of the converter. Initially, the study of the conduction modes of the PFC boost converter, highlighting their operation conditions, and details of the mixed conduction mode operation are showed. Next, two predictive digital current controllers with feedforward action are approached in details, including the equations deduction, block diagram, operation process, design, simulation results and parametric variation analysis. A comparative analysis between both controllers is also accomplished. The proportional-integral voltage controller is presented following, comprising its structure, design and simulation results. After, issues related to the practical implementation of the converter and control system, as the converter design and the control device programming, are shown. Finally, the experimental results obtained through the implementation of the proposed system, including the waveforms acquired using a prototype constructed in laboratory and the quality indexes as the power factor and the total harmonic distortion, are presented with the purpose to validate and prove the content of this work.

Keywords: Power electronics; PFC boost converter; MCM control system.

Lista de figuras

Figura 1.1 – Retificador com filtro capacitivo (RFC)	21
Figura 1.2 – Corrente no RFC (a) Tempo contínuo (b) Conteúdo harmônico	21
Figura 1.3 – Envelope da corrente de entrada	23
Figura 1.4 – Corrente no circuito PFC (a) Tempo contínuo (b) Conteúdo harmônico	25
Figura 1.5 – Retificador acoplado a um filtro LC	25
Figura 1.6 – Topologia do conversor boost PFC.....	27
Figura 1.7 – Corrente no indutor nos modos de condução (a) MCD (b) MCCR (c) MCC.....	27
Figura 1.8 – Corrente no indutor nos modos de condução (a) MCD (b) MCM (c) MCC.....	28
Figura 1.9 – Sistema de controle convencional do conversor boost PFC	31
Figura 1.10 – Conversor operando em MCM com controle projetado para MCC.....	32
Figura 1.11 – THD do conversor operando com controle projetado para MCC.....	33
Figura 2.1 – Fronteiras entre os modos de condução até $P_{out} = 1$ kW.....	43
Figura 2.2 – Fronteiras entre os modos de condução até $P_{out} = 6$ kW.....	44
Figura 2.3 – Correntes instantânea e média no indutor com $P_{out} = 300$ W e $L = 500$ μ H.....	44
Figura 2.4 – Correntes instantânea e média no indutor com $P_{out} = 300$ W e $L = 2$ mH.....	45
Figura 2.5 – Correntes instantânea e média no indutor com $P_{out} = 300$ W e $L = 5$ mH.....	45
Figura 2.6 – Correntes instantânea e média no indutor com $P_{out} = 100$ W e $L = 2$ mH.....	47
Figura 2.7 – Correntes instantânea e média no indutor com $P_{out} = 600$ W e $L = 2$ mH.....	47
Figura 3.1 – Estrutura geral dos controladores de corrente propostos	49
Figura 3.2 – Controlador de corrente com algoritmo de ação <i>feedforward</i>	51
Figura 3.3 – Diagrama de blocos do controlador de corrente MP.....	57
Figura 3.4 – Correntes instantânea e de referência do indutor do conversor - MP.....	59
Figura 3.5 – Correntes instantânea e média do indutor do conversor - MP	59
Figura 3.6 – Espectro harmônico da corrente instantânea do conversor - MP.....	60
Figura 3.7 – Simulação das leis de controle	61
Figura 3.8 – Impacto da variação paramétrica do indutor - MP.....	62
Figura 3.9 – Variação paramétrica de 10 % no valor do indutor - MP	63
Figura 3.10 – Diagrama de blocos do controlador de corrente PI adaptado	66
Figura 3.11 – Diagrama de bode do modelo derivado do método da chave PWM.....	69
Figura 3.12 – Diagrama de bode do modelo simplificado	70
Figura 3.13 – Comparação entre os diagramas de bode dos modelos considerados.....	71

Figura 3.14 – Diagrama de bode do sistema planta-compensador em malha aberta.....	74
Figura 3.15 – Correntes instantânea e de referência do indutor do conversor - PI adaptado ...	75
Figura 3.16 – Correntes instantânea e média do indutor do conversor - PI adaptado.....	75
Figura 3.17 – Espectro harmônico da corrente instantânea do conversor - PI adaptado.....	76
Figura 3.18 – Impacto da variação paramétrica do indutor - PI adaptado.....	77
Figura 3.19 – Variação paramétrica de 10 % no valor do indutor - PI adaptado	78
Figura 3.20 – Amostragem da corrente em MCC	80
Figura 3.21 – Amostragem da corrente em MCD	80
Figura 3.22 – THD dos controladores de corrente obtidas nos resultados de simulação.....	81
Figura 4.1 – Diagrama de blocos do controlador PI de tensão.....	86
Figura 4.2 – Diagrama de blocos do controlador PI de tensão com ação <i>anti-windup</i>	88
Figura 4.3 – Aumento na tensão de entrada de 200 V para 220 V - Simulação.....	90
Figura 4.4 – Redução na tensão de entrada de 220 V para 200 V - Simulação.....	90
Figura 4.5 – Aumento na potência de saída de 300 W para 400 W - Simulação	91
Figura 4.6 – Redução na potência de saída de 400 W para 300 W - Simulação	91
Figura 4.7 – Aumento na potência de saída de 300 W para 480 W sem ação <i>anti-windup</i>	92
Figura 4.8 – Aumento na potência de saída de 300 W para 480 W com ação <i>anti-windup</i>	93
Figura 5.1 – Topologia do conversor boost PFC e sistema de controle	94
Figura 5.2 – Diagrama completo do protótipo do conversor.....	96
Figura 5.3 – Topologia do filtro de entrada.....	99
Figura 5.4 – Fluxograma da rotina de inicialização	100
Figura 5.5 – Fluxograma da rotina de interrupção	101
Figura 5.6 – Definição do início do contador de tempo	102
Figura 6.1 – Tensão e corrente filtrada de entrada em MCD a 100 W.....	106
Figura 6.2 – Tensão e corrente filtrada de entrada em MCM a 300 W - MP.....	106
Figura 6.3 – Tensão e corrente filtrada de entrada em MCC a 500 W - MP.....	107
Figura 6.4 – Tensão e corrente filtrada de entrada em MCC a 600 W - MP.....	107
Figura 6.5 – Leis de controle das ações <i>feedforward</i> dos MCD e MCC com $P_{out} = 300$ W ..	108
Figura 6.6 – Lei de controle (razão cíclica) com $P_{out} = 300$ W	108
Figura 6.7 – Tensão e corrente de entrada em MCD a 100 W	109
Figura 6.8 – Tensão e corrente de entrada em MCM a 300 W - PI adaptado	110
Figura 6.9 – Tensão e corrente de entrada em MCC a 500 W - PI adaptado	110
Figura 6.10 – Tensão e corrente de entrada em MCC a 600 W - PI adaptado	111
Figura 6.11 – THD dos controladores de corrente obtidas nos resultados experimentais	112

Figura 6.12 – FP dos controladores de corrente obtidos nos resultados experimentais	112
Figura 6.13 – Tensão e corrente filtrada de entrada em MCM a 250 W - Controle clássico .	114
Figura 6.14 – Aumento na tensão de entrada de 200 V para 220 V - Experimental	115
Figura 6.15 – Redução na tensão de entrada de 220 V para 200 V - Experimental	115
Figura 6.16 – Aumento na potência de saída de 300 W para 400 W - Experimental	116
Figura 6.17 – Redução na potência de saída de 400 W para 300 W - Experimental	116
Figura A-1 – Curva que relaciona E_{on} e i_{CE} da chave ativa	128
Figura A-2 – Curva que relaciona E_{off} e i_{CE} da chave ativa	129
Figura A-3 – Curva que relaciona i_{CE} e v_{CE} da chave ativa	130
Figura A-4 – Curva que relaciona i_{RRM} e i_F do diodo	131
Figura A-5 – Curva que relaciona i_F e v_F do diodo	133
Figura A-6 – Curvas que relacionam t_a , t_b e i_F do diodo	134
Figura A-7 – Potências dissipadas a 300 W com $L = 500 \mu\text{H}$	135
Figura A-8 – Potências dissipadas a 300 W com $L = 2 \text{ mH}$	136
Figura A-9 – Potências dissipadas a 300 W com $L = 5 \text{ mH}$	136
Figura A-10 – Potências totais dissipadas a 300 W	137
Figura A-11 – Rendimentos a 300 W	138
Figura A-12 – Potências dissipadas a 100 W com $L = 2 \text{ mH}$	139
Figura A-13 – Potências dissipadas a 600 W com $L = 2 \text{ mH}$	139
Figura A-14 – Potências totais dissipadas com $L = 2 \text{ mH}$	140
Figura A-15 – Rendimentos com $L = 2 \text{ mH}$	140
Figura A-16 – Variação das perdas (em W) para diversos pontos de operação	142
Figura A-17 – Variação do rendimento (em %) para diversos pontos de operação	142

Lista de tabelas

Tabela 1.1 – Limite dos harmônicos de corrente segundo a norma IEC 61000-3-2	23
Tabela 3.1 – Especificações e parâmetros da simulação do conversor	58
Tabela 3.2 – Especificações do modelo do conversor boost	70
Tabela 5.1 – Especificações de entrada e saída e parâmetros do conversor.....	95
Tabela 5.2 – Dispositivos semicondutores utilizados.....	98
Tabela 6.1 – Comparação entre os resultados experimentais dos controladores de corrente.	111

Lista de abreviaturas e siglas

ANEEL	Agência Nacional de Energia Elétrica
A/D	Analógico-digital
CA	Corrente alternada
CC	Corrente contínua
DSP	<i>Digital signal processor</i> (processador digital de sinais)
EMI	<i>Electromagnetic interference</i> (interferência eletromagnética)
FP	Fator de potência
FPGA	<i>Field programmable gate array</i>
MCD	Modo de condução descontínua
MCC	Modo de condução contínua
MCCR	Modo de condução crítica
MCM	Modo de condução mista
MISSCO	<i>Minimum separable switching configuration</i>
MP	Modelo preditivo
OCC	<i>One cycle control</i> (controle de um ciclo)
PFC	<i>Power factor correction</i> (correção de fator de potência)
PI	Proporcional-integral
PLL	<i>Phase locked loop</i>
PWM	<i>Pulse width modulation</i> (modulação por largura de pulso)
RFC	Retificador com filtro capacitivo
STCF	<i>Self-tuning comb filter</i>
THD	<i>Total harmonic distortion</i> (distorção harmônica total)
UPS	<i>Uninterruptable power supply</i> (fonte ininterrupta de energia)

Lista de símbolos

$\sum e_v(m)$	Somatório do erro de tensão
$\sum e_0(k)$	Equação da inicialização do erro
$\sum e(k)$	Somatório do erro de corrente no período de chaveamento atual
$\sum e(k-1)$	Somatório do erro de corrente no período de chaveamento anterior
δI	Variação da corrente no indutor
δT	Variação do tempo (período de chaveamento)
θ	Ângulo de defasagem entre as formas de onda da tensão e da corrente
ω_{cc}	Frequência de corte do compensador em rad/s
ω_s	Frequência de chaveamento em rad/s
A, B, K_H	Constantes da função de transferência do modelo da chave PWM
C	Capacitor
C_{f1}, C_{f2}	Capacitores de filtro
D	Diodo do conversor boost
$D_1 - D_4$	Diodos da ponte retificadora
d	Razão cíclica
d'	Razão cíclica complementar
$d(k)$	Razão cíclica no período de chaveamento atual
$d(k+1)$	Razão cíclica no próximo período de chaveamento
E_{COND}	Energia total perdida na condução da chave ativa durante um ciclo da rede
E_{D_COND}	Energia total perdida na condução do diodo durante um ciclo da rede
E_{D_REC}	Energia total perdida no bloqueio do diodo durante um ciclo da rede
$E_{D_rec}(t)$	Energia dissipada no bloqueio do diodo
E_{OFF}	Energia total perdida no bloqueio da chave ativa durante um ciclo da rede
E_{ON}	Energia total perdida no acionamento da chave ativa durante um ciclo da rede
E_{REC}	Energia total perdida no acionamento da chave ativa devido à recuperação reversa do diodo durante um ciclo da rede
$E_{off}(t)$	Energia dissipada no bloqueio da chave ativa
$E_{on}(t)$	Energia dissipada no acionamento da chave ativa
$E_{rec}(t)$	Energia dissipada no acionamento da chave ativa devido à recuperação reversa do diodo
e	Erro de corrente
e_s	Erro de saturação
e_v	Erro de tensão
$e(k)$	Erro de corrente no período de chaveamento atual
$e(k-1)$	Erro de corrente no período de chaveamento anterior

$\hat{e}(k+1)$	Erro estimado de corrente no próximo período de chaveamento
f	Frequência da rede
f_a	Frequência de amostragem
f_s	Frequência de chaveamento
$G_{PI}(s)$	Equação característica do PI
$H_{iL}(s)$	Função de transferência do modelo da chave PWM
$H_i(s)$	Função de transferência do modelo simplificado
I_L	Máxima corrente eficaz que circula pelo indutor
I_{L_pico}	Máxima corrente de pico que circula pelo indutor
I_{RMS}	Valor eficaz da forma de onda da corrente
I_n	Amplitude do harmônico de ordem n da corrente
I_{pico}	Valor de pico da corrente
I_{ref}	Corrente de referência do indutor em um semiciclo da tensão de entrada
I_I	Amplitude da componente fundamental da corrente
\bar{I}_D	Máxima corrente média que circula pelo diodo
\bar{I}_{PR}	Máxima corrente média que circula pela ponte retificadora
$i_{CE}(t)$	Valor instantâneo da corrente coletor-emissor que circula pela chave ativa
$i_F(t)$	Valor instantâneo da corrente direta que circula pelo diodo
i_{L_ref}	Corrente de referência do indutor
i_L	Corrente do indutor
$i_{RRM}(t)$	Corrente de recuperação reversa do diodo
i_{in}	Corrente de entrada
$i_{ref}(m)$	Corrente de referência (valor constante em um semiciclo da tensão de entrada)
i_{ref}'	Corrente de referência antes da saturação
$i(t)$	Corrente instantânea
$\hat{i}_{L_ref}(k+1)$	Corrente de referência do indutor estimada no próximo período de chaveamento
$\hat{i}_L(k+1)$	Corrente média do indutor estimada no próximo período de chaveamento
\bar{i}_L	Corrente média do indutor em um período de chaveamento
$\bar{i}_L(k)$	Corrente média do indutor no período de chaveamento atual
K	Constante do ganho estático do conversor no MCD
K_I	Ganho integral digital
K_{I_v}	Ganho integral digital do controlador PI de tensão
K_P	Ganho proporcional digital
K_{P_v}	Ganho proporcional digital do controlador PI de tensão
K_{PL}	Ganho da planta
K_c	Ganho do compensador de corrente

K_i	Ganho integral analógico
K_p	Ganho proporcional analógico
k	Índice do período de chaveamento atual
k_m	Número de períodos de chaveamento em um semiciclo da tensão de entrada
k_{m2}	Número de períodos de chaveamento em um ciclo da tensão de entrada
L	Indutor
L_f	Indutor de filtro
L_1	Indutor limite entre o MCC e o MCM
L_2	Indutor limite entre o MCM e o MCD
M_{MCC}	Ganho estático do conversor no MCC
M_{MCD}	Ganho estático do conversor no MCD
m	Índice do semiciclo da tensão de entrada
n	Ordem do harmônico
P	Potência ativa ou útil
P_{D_cond}	Potência dissipada devido às perdas de condução do diodo
P_{D_rec}	Potência dissipada devido às perdas de bloqueio do diodo
P_{cond}	Potência dissipada devido às perdas de condução da chave ativa
P_{off}	Potência dissipada devido às perdas de bloqueio da chave ativa
P_{on}	Potência dissipada devido às perdas de acionamento da chave ativa
P_{out}	Potência de saída
P_{rec}	Potência dissipada devido às perdas de acionamento da chave ativa provocada pela recuperação reversa do diodo
$p_c(t)$	Potência instantânea dissipada sobre a chave ativa
$p_d(t)$	Potência instantânea dissipada sobre o diodo
$p_1 - p_7$	Constantes das equações polinomiais
q e \bar{q}	Saídas dos blocos de comparação dos controladores de corrente
$q_{rr}(t)$	Carga instantânea de recuperação reversa do diodo
$q_1 - q_3$	Constantes das equações racionais
R	Resistência de carga
R_C	Resistência série equivalente do capacitor
R_L	Resistência série equivalente do indutor
R_f	Resistência de filtro
S	Potência aparente ou complexa
S_t	<i>Sampling time</i>
S_w	Chave ativa
T	Período
T_c	Temperatura do encapsulamento

T_j	Temperatura de junção
T_s	Período de chaveamento
t_H	<i>Hold-up time</i>
t_a e t_b	Tempos parciais de recuperação reversa
$t_{rr}(t)$	Tempo de recuperação reversa do diodo
$u_{MCC,ff}(k+1)$	Lei de controle preditiva da ação <i>feedforward</i> para o MCC
$u_{MCC}(k+1)$	Lei de controle para o MCC
$u_{MCD,ff}(k+1)$	Lei de controle preditiva da ação <i>feedforward</i> para o MCD
$u_{MCD}(k+1)$	Lei de controle para o MCD
$u_{MP}(k+1)$	Lei de controle do MP
$u_{PI}(k+1)$	Lei de controle do PI adaptado
V_L	Tensão média aplicada sobre o indutor durante um período de chaveamento
V_{RMS}	Valor eficaz da forma de onda da tensão
V_{ge}	Tensão gatilho-emissor da chave ativa
V_{in}	Valor eficaz da tensão alternada de entrada
V_{in_p}	Valor de pico da tensão alternada de entrada
V_{min}	Valor mínimo permitido da tensão de saída sobre o capacitor
V_o	Valor médio da tensão contínua de saída
V_{ref}	Valor de referência da tensão de saída
$v_{CE}(t)$	Valor instantâneo da tensão coletor-emissor sobre a chave
$v_F(t)$	Valor instantâneo da tensão direta sobre o diodo
v_{in}	Tensão de entrada
$v_{in}(k)$	Tensão de entrada amostrada no período de chaveamento atual
$v_{in}(k-1)$	Tensão de entrada amostrada no período de chaveamento anterior
v_o	Tensão de saída
$v_{out}(t)$	Tensão de saída instantânea
$v_o(k)$	Tensão de saída amostrada no período de chaveamento atual
$v(t)$	Tensão instantânea
$\hat{v}_{in}(k+1)$	Tensão de entrada estimada no próximo período de chaveamento
$\hat{v}_o(k+1)$	Tensão de saída estimada no próximo período de chaveamento
$\bar{v}_o(m)$	Valor médio da tensão de saída durante um semiciclo da tensão de entrada
z_c	Frequência do zero do compensador em rad/s

Sumário

Lista de figuras	7
Lista de tabelas	10
Lista de abreviaturas e siglas.....	11
Lista de símbolos.....	12
Sumário	16
Capítulo 1 Introdução	19
1.1 Correção do fator de potência.....	19
1.2 Controle do conversor boost PFC.....	29
1.3 Objetivos.....	38
1.4 Organização do trabalho	39
Capítulo 2 Estudo dos modos de condução	41
2.1 Introdução.....	41
2.2 Condições de operação nos diversos modos de condução	41
2.3 Definição dos valores do indutor e da potência de saída.....	46
2.4 Conclusão	48
Capítulo 3 Controle da corrente de entrada	49
3.1 Introdução.....	49
3.2 Ação <i>feedforward</i>	50
3.2.1 Lei de controle da ação <i>feedforward</i> para o MCD	51
3.2.2 Lei de controle da ação <i>feedforward</i> para o MCC.....	53
3.3 Controlador de corrente por modelo preditivo	54
3.3.1 Descrição da lei de controle.....	54
3.3.2 Estrutura e funcionamento do controlador	57
3.3.3 Resultados de simulação.....	58
3.3.4 Variação paramétrica.....	61
3.4 Controlador de corrente proporcional-integral adaptado.....	64
3.4.1 Descrição da lei de controle.....	64
3.4.2 Estrutura e funcionamento do controlador	65
3.4.3 Projeto do controlador PI.....	67
3.4.3.1 Modelos do conversor boost.....	67
3.4.3.2 Metodologia de projeto do compensador	71

3.4.3.3 Exemplo de projeto do compensador	73
3.4.4 Resultados de simulação.....	74
3.4.5 Variação paramétrica.....	77
3.5 Comparação entre os controladores de corrente.....	79
3.6 Conclusão	82
Capítulo 4 Controle da tensão de saída	83
4.1 Introdução.....	83
4.2 Técnicas de controle da tensão	83
4.3 Estrutura e funcionamento do controlador de tensão	85
4.4 Projeto do capacitor	88
4.5 Resultados de simulação.....	89
4.6 Conclusão	93
Capítulo 5 Implementação do conversor e do sistema de controle	94
5.1 Introdução.....	94
5.2 Implementação do <i>hardware</i>	95
5.2.1 Módulos de <i>hardware</i>	96
5.2.2 Projeto do conversor.....	97
5.2.2.1 Elementos passivos.....	97
5.2.2.2 Dispositivos semicondutores	97
5.2.2.3 Filtro de entrada.....	99
5.2.2.4 Microcontrolador	99
5.3 Implementação do <i>software</i>	99
5.3.1 Rotina de inicialização	100
5.3.2 Rotina de interrupção	100
5.3.3 Utilização do microcontrolador	103
5.4 Conclusão	104
Capítulo 6 Resultados experimentais.....	105
6.1 Introdução.....	105
6.2 Resultados experimentais dos controladores de corrente	105
6.2.1 Controlador de corrente MP	106
6.2.2 Controlador de corrente PI adaptado	109
6.2.3 Comparação entre os controladores de corrente.....	111
6.3 Resultados experimentais do controlador de tensão.....	114
6.4 Conclusão	117

Capítulo 7 Conclusões gerais.....	118
Referências	121
Apêndice A Perdas e rendimento do conversor boost PFC	126
A.1 Introdução.....	126
A.2 Metodologia de cálculo das perdas nos dispositivos semicondutores.....	126
A.2.1 Perdas de acionamento (<i>turn-on</i>) da chave ativa.....	127
A.2.2 Perdas de bloqueio (<i>turn-off</i>) da chave ativa.....	128
A.2.3 Perdas de condução da chave ativa.....	129
A.2.4 Perdas de acionamento da chave ativa devido à recuperação reversa do diodo.....	130
A.2.5 Perdas de condução do diodo	132
A.2.6 Perdas de recuperação reversa do diodo.....	133
A.3 Simulação das perdas e do rendimento do conversor.....	135
A.3.1 Simulação com potência de saída fixa.....	135
A.3.2 Simulação com indutor fixo.....	138
A.4 Análise das perdas e do rendimento do conversor.....	141

Capítulo 1

Introdução

1.1 Correção do fator de potência

Atualmente, a qualidade e a quantidade de energia fornecida pelo sistema de distribuição de energia elétrica e consumida pelos usuários têm recebido grande importância. As perdas de energia provocadas por diversos fatores tais como aquecimento nos condutores das linhas de transmissão e distribuição, fugas de corrente de diversas naturezas, entre outros, provocam redução na potência útil disponível. Além disso, equipamentos os quais injetam elevado conteúdo harmônico na rede de energia e cargas indutivas, representadas principalmente por motores de indução utilizados na indústria, provocam um aumento significativo na energia reativa circulante. Este tipo de energia deve ser compensado e/ou minimizado, uma vez que causa aumento excessivo da potência aparente ou total demandada pelo sistema de geração.

Esse aumento na potência total é altamente prejudicial, uma vez que obriga o sistema de fornecimento de energia a suprir uma demanda cada vez mais alta, sendo que a energia realmente necessária representa apenas uma parcela do montante geral. Investimentos de grande valor, os quais poderiam ser direcionados para outros setores com necessidades mais urgentes, são gastos para contornar este tipo de problema. Além disso, parte dos gastos desnecessários é repassada para os usuários do sistema, os quais são penalizados através de tarifas de energia mais caras.

Um indicador que informa a eficiência com a qual a energia está sendo consumida é o fator de potência (FP). Este é um dos mais importantes e mais usados indicadores no sistema de distribuição de energia.

Uma definição formal diz que o fator de potência é uma figura de mérito que mede quão eficientemente a energia é transmitida entre uma fonte e uma carga [1]. Outra definição diz que o fator de potência é uma medida de quão eficientemente a carga drena a potência ativa [2]. Uma terceira definição diz que o fator de potência é definido como a relação entre a potência ativa e a potência aparente consumidas por um dispositivo ou equipamento,

independentemente das formas que as ondas de tensão e corrente apresentem, contanto que os sinais variantes no tempo sejam periódicos [3].

Portanto, observa-se que apesar do FP ser definido de diversas maneiras, a idéia central de eficiência é mantida. Além disso, todas as definições convergem para uma mesma equação, a qual é dada por

$$FP = \frac{P}{S} = \frac{P}{V_{RMS} \cdot I_{RMS}}, \quad (1.1)$$

onde P é a potência ativa ou útil ou ainda o valor médio da potência instantânea, S é a potência aparente ou complexa, V_{RMS} é o valor eficaz da forma de onda da tensão e I_{RMS} é o valor eficaz da forma de onda da corrente.

A potência ativa é calculada através de

$$P = \frac{1}{T} \int_0^T v(t) \cdot i(t) dt, \quad (1.2)$$

onde T é o período, $v(t)$ é a tensão instantânea e $i(t)$ é a corrente instantânea.

Os valores eficazes da tensão e da corrente são calculados, respectivamente, através de

$$V_{RMS} = \sqrt{\frac{1}{T} \int_0^T v^2(t) dt} \quad (1.3)$$

e

$$I_{RMS} = \sqrt{\frac{1}{T} \int_0^T i^2(t) dt}. \quad (1.4)$$

O FP é um indicador adimensional e possui uma faixa de variação de 0 a 1. A condição ideal, isto é, fator de potência unitário, ocorre para cargas que obedecem à lei de Ohm. Neste caso, as formas de onda da corrente e da tensão são proporcionais, ou seja, contêm o mesmo espectro harmônico e estão em fase.

Em um sistema com formas de onda senoidais, a equação (1.1) torna-se igual ao cosseno do ângulo (θ) de defasagem entre as formas de onda da tensão e da corrente. Assim,

$$FP = \cos \theta. \quad (1.5)$$

A grande vantagem de um elevado valor do fator de potência é que a potência ativa é muito próxima ou igual à potência aparente, ou seja, toda ou praticamente toda a energia consumida é transformada em trabalho útil. Em outras palavras, maior é a quantidade de energia sendo aproveitada. Portanto, um baixo valor é indesejável.

Além dessa questão de eficiência do consumo de energia, a legislação vigente a respeito do valor do FP também restringe valores baixos do indicador. A Agência Nacional de

Energia Elétrica (ANEEL) estabelece que as unidades consumidoras tenham um FP mínimo de 0,92 [4]. O não cumprimento desta resolução acarreta em cobrança de multas.

A eletrônica de potência é uma área que vem apresentando uma rápida evolução tecnológica. Ela é empregada em grande quantidade de aplicações como, por exemplo, circuitos de iluminação, amplificação de potência, fontes de alimentação para computadores, acionamento de motores elétricos, entre outros. A maioria dos equipamentos utilizados nessas aplicações necessita de conversão da corrente alternada (CA) para corrente contínua (CC), também chamada de retificação, devido à sua conexão com a rede de energia. A eletrônica de potência é um dos meios para realizar de forma eficiente esta conversão de energia.

Esta conversão pode ser realizada com o uso de um retificador composto de quatro diodos (ponte retificadora) e um grande elemento capacitivo conectado na saída deste retificador [5], funcionando como filtro, com o intuito de reduzir a ondulação da tensão na saída do retificador, como mostrado na Figura 1.1.

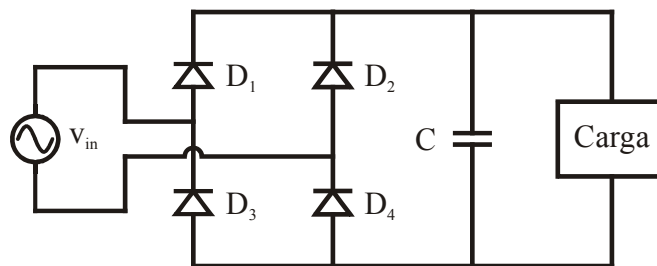


Figura 1.1 – Retificador com filtro capacitivo (RFC)

A combinação de um conversor CA para CC (retificador), grande capacitor e carga passiva (puramente resistiva ou resistiva-indutiva) é caracterizada por drenar uma corrente alternada pulsada da rede de energia, com forma de onda não-senoidal, que contém elevado conteúdo harmônico de baixa ordem, como mostrado na Figura 1.2.

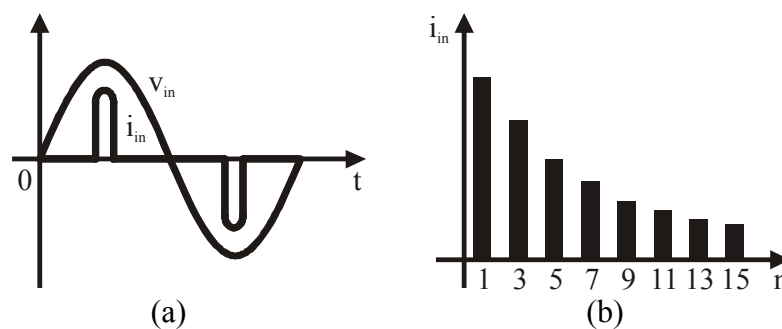


Figura 1.2 – Corrente no RFC (a) Tempo contínuo (b) Conteúdo harmônico

Devido a esse fato, a topologia apresenta diversas desvantagens como possuir baixo fator de potência, alto valor de pico da corrente de entrada, distorção na tensão alternada de entrada, injeção de harmônicos na rede, sobreaquecimento em condutores e dispositivos, entre outros. A distorção na forma de onda da tensão de entrada ocorre devido à saturação nos transformadores da rede elétrica. O valor elevado da corrente satura o transformador ou outro elemento magnético do circuito provocando uma distorção na tensão transmitida pelo mesmo.

Entretanto, este circuito ainda é utilizado devido à sua simplicidade e baixo custo. Porém, quando faz-se necessário um fator de potência elevado, deve-se buscar alternativas para corrigir a forma de onda da corrente drenada da rede.

Assim como o FP, a presença de componentes harmônicos no sistema de energia também é regulamentada. Pode-se citar, como exemplo, as normas internacionais IEC 61000-3-2 [6] e IEC 61000-3-4 [7] aplicadas na comunidade europeia, as quais estabelecem limites para os harmônicos de corrente injetados na rede pública de alimentação. No Brasil, não existem normas vigentes que regulamentam a presença de componentes harmônicos no sistema de energia.

Essas duas normas internacionais mencionadas são aplicadas para equipamentos elétricos e eletrônicos conectados a uma rede de baixa tensão alternada (tensão fase-neutro entre 220 e 240 V) e com frequência de 50 ou 60 Hz. Como elas têm aplicação principalmente na comunidade europeia, onde as tensões fase-neutro encontram-se nesta faixa especificada, não são estabelecidos limites para faixas de tensão inferiores. A diferença entre elas reside no fato de que a primeira é aplicada para equipamentos elétricos e eletrônicos cuja corrente de entrada é igual ou inferior a 16 A por fase, enquanto que a segunda é aplicada para equipamentos elétricos e eletrônicos cuja corrente de entrada é superior a 16 A por fase.

A norma IEC 61000-3-2, apropriada para os níveis de corrente deste trabalho, classifica os equipamentos em quatro classes distintas e estabelece limites do conteúdo harmônico para cada uma delas. As quatro classes estão especificadas a seguir.

- Classe A: equipamentos com alimentação trifásica equilibrada e todos os demais não incluídos nas classes seguintes;
- Classe B: ferramentas portáteis;
- Classe C: dispositivos de iluminação, incluindo reguladores de intensidade e claridade (*dimmers*);
- Classe D: equipamentos que possuem corrente de entrada cuja forma de onda está contida no envelope apresentado na Figura 1.3 e potência ativa de entrada igual ou inferior a 600 W.

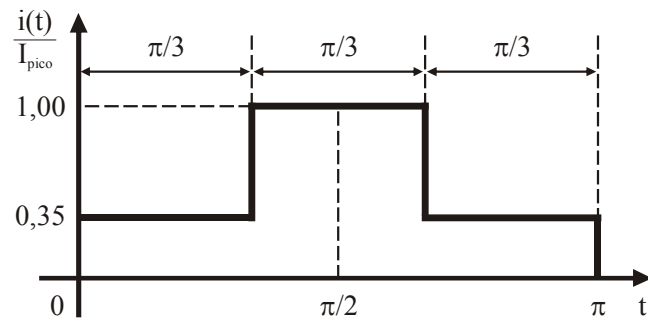


Figura 1.3 – Envelope da corrente de entrada

Os limites para os harmônicos da corrente de entrada especificados pela norma IEC 61000-3-2 são mostrados na Tabela 1.1.

Tabela 1.1 – Limite dos harmônicos de corrente segundo a norma IEC 61000-3-2

Ordem do harmônico (n)	Classe A	Classe B	Classe C	Classe D	
	Corrente máxima (A)	% fundam.	% fundam.	mA/W	
Ímpares	3	2,3	3,45	30·FP	3,4
	5	1,14	1,71	10	1,9
	7	0,77	1,155	7	1
	9	0,40	0,6	5	0,5
	11	0,33	0,495	3	0,35
	13	0,21	0,315	3	0,296
	$15 \leq n \leq 39$	$0,15 \cdot (15/n)$	$0,225 \cdot (15/n)$	3	$3,85/n$
Pares	2	1,08	1,62	2	—
	4	0,43	0,645	—	—
	6	0,3	0,45	—	—
	$8 \leq n \leq 40$	$0,23 \cdot (8/n)$	$0,35 \cdot (8/n)$	—	—

Um baixo valor do FP e um elevado conteúdo harmônico provocado por acentuada distorção na forma de onda da corrente implicam em diversas desvantagens como, por exemplo, as citadas a seguir [3], [8]:

- A máxima potência ativa absorvível da rede é limitada;
- Os harmônicos de corrente exigem um sobredimensionamento da instalação elétrica e dos transformadores, além de aumentar as perdas (efeito pelicular);
- O componente de ordem 3 (3^a harmônico) da corrente, em sistema trifásico com neutro, pode ser muito maior do que o normal;

- O achatamento da onda de tensão, devido ao pico da corrente, além da distorção da forma de onda, pode causar mau funcionamento de outros equipamentos conectados à mesma rede;
- Os componentes harmônicos podem excitar ressonâncias no sistema de potência, levando a picos de tensão e de corrente, podendo danificar dispositivos conectados à linha.

Uma maneira de quantificar a distorção de uma forma de onda é através do indicador conhecido como distorção harmônica total (THD, do inglês, *total harmonic distortion*). A THD de uma forma de onda é definida como a razão entre o valor eficaz da forma de onda não incluindo a fundamental e a amplitude da fundamental. Quando a forma de onda não possui valor médio, a equação da THD é dada por [1]

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1}, \quad (1.6)$$

onde I_n é a amplitude do harmônico de ordem n e I_1 é a amplitude da fundamental.

Como pode ser visto em (1.6), o valor eficaz da forma de onda excluindo a fundamental pode ser obtido pelo cálculo da raiz quadrada do somatório das amplitudes ao quadrado de cada um dos harmônicos a partir da ordem 2.

Quanto menor for a THD de uma forma de onda, mais ela se aproxima de uma forma de onda senoidal e menor é o seu conteúdo harmônico, o que é altamente desejável para a rede elétrica.

Em situações onde a tensão de entrada apresenta forma de onda senoidal, sem conteúdo harmônico, o fator de potência é função da THD da corrente e do cosseno do ângulo de defasagem entre as formas de onda da tensão e da corrente, como mostrado na equação (1.7). Portanto, observa-se uma relação evidente entre o FP e a THD.

$$FP = \frac{\cos \theta}{\sqrt{1 + THD^2}} \quad (1.7)$$

Portanto, a partir do exposto até o momento, observa-se que é de grande importância a obtenção de uma corrente de entrada que apresente um baixo conteúdo harmônico e esteja em fase com a tensão de entrada, proporcionando um alto FP. Em outras palavras, deseja-se que o comportamento da corrente de entrada de equipamentos elétricos e eletrônicos seja semelhante à tensão de entrada, isto é, possua uma forma de onda senoidal e em fase com ela. Desta maneira, não só o FP será alto (unitário), como o conteúdo harmônico produzido será reduzido à zero, restando apenas a componente na frequência da fundamental. Este resultado esperado é mostrado na Figura 1.4.

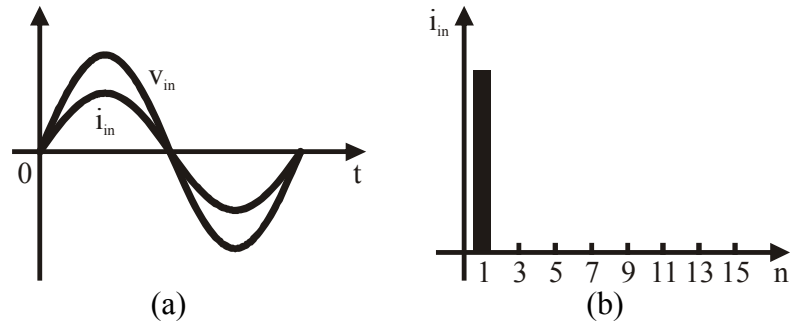


Figura 1.4 – Corrente no circuito PFC (a) Tempo contínuo (b) Conteúdo harmônico

Diversas soluções são conhecidas para atingir esse objetivo. Uma das maneiras de classificá-las é através da presença ou não de elementos ativos na estrutura do sistema de correção de fator de potência (PFC, do inglês, *power factor correction*). Através deste critério, as soluções podem ser divididas em soluções passivas (sem elementos ativos) e soluções ativas (com elementos ativos).

As soluções passivas para PFC, [9]-[11], apresentam algumas vantagens como, por exemplo, inexistência de elementos ativos, robustez, alta confiabilidade, insensibilidade a surtos, operação silenciosa, entre outros.

Um exemplo de solução passiva consiste na adição de um indutor entre a ponte retificadora e o capacitor do circuito mostrado na Figura 1.1, estabelecendo um filtro LC na saída do retificador, como mostrado na Figura 1.5, e elevando o FP.

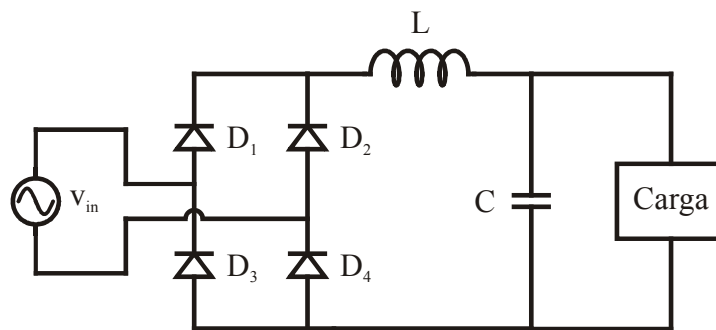


Figura 1.5 – Retificador acoplado a um filtro LC

Entretanto, de uma maneira geral, as soluções passivas também apresentam algumas desvantagens como, por exemplo, as citadas a seguir [3]:

- São pesadas e volumosas (em comparação com as soluções ativas);
- Afetam as formas de onda na frequência da fundamental;
- Alguns circuitos não podem operar numa larga faixa da tensão de entrada (90 a 240 V);
- Não possibilitam regulação da tensão de saída;

Portanto, devido a essas desvantagens inerentes das soluções passivas, as soluções ativas aplicadas para PFC estão sendo cada vez mais abordadas na literatura. Elas são caracterizadas por possuírem um ou mais dispositivos semicondutores controláveis, os quais podem operar em baixa ou em alta frequência de acionamento. Quando operam em baixas frequências (tipicamente igual à frequência retificada da rede), o dimensionamento dos elementos passivos (indutores e capacitores) resulta em elementos grandes e volumosos. Entretanto, quando é utilizada uma alta frequência de chaveamento, ocorre uma grande redução nos valores dos elementos passivos utilizados, fazendo desta a opção mais adequada.

As soluções ativas com alta frequência de chaveamento consistem basicamente no uso de conversores estáticos de energia para efetuar a correção do FP. Elas proporcionam corrente de entrada senoidal garantindo conformidade com qualquer regulamentação, desempenho satisfatório quando submetidas à entrada universal de tensão, possibilidade de isolamento entre entrada e saída, controle da tensão de saída, entre outros [8]. Entretanto, uma desvantagem é a diminuição de confiabilidade devido ao chaveamento em alta frequência. Diversas topologias podem ser usadas para esta finalidade. Alguns exemplos são os conversores boost e seus derivados (interleaved boost e dual boost), buck, buck-boost, flyback, sepic, cûk, entre outros. Comparações entre as topologias também são encontradas na literatura, como em [12]-[14].

O conversor mais utilizado como PFC é o conversor elevador de tensão boost. Este conversor apresenta algumas vantagens estruturais, sendo que a principal delas é a presença de um indutor na entrada do conversor, o qual absorve variações bruscas na tensão de rede (*spikes* de tensão), de modo a não afetar o restante do circuito, além de facilitar a obtenção da forma senoidal desejada da corrente. Outra vantagem é a localização da chave ativa referenciada ao terra (mesma referência do conversor), o que permite o acionamento simples da mesma, uma vez que pode ser feito por um sinal de baixa tensão também referenciado ao terra, ou seja, tornando possível a utilização de um *drive* não isolado. Ainda, o conversor boost apresenta simplicidade estrutural quando comparado a outros conversores, devido ao baixo número de componentes presentes em sua topologia, e alta eficiência.

Algumas desvantagens desse conversor são a inexistência de isolamento entre a entrada e a saída e a necessidade de o conversor posterior operar com uma tensão de entrada relativamente elevada. A tensão de saída elevada também causa perdas maiores na chave ativa e no diodo, uma vez que em determinadas etapas de operação do conversor esta tensão é aplicada diretamente sobre os dispositivos. Outra desvantagem é a necessidade do emprego de um circuito de entrada para limitação da corrente de partida do conversor.

A topologia do conversor boost PFC é mostrada na Figura 1.6.

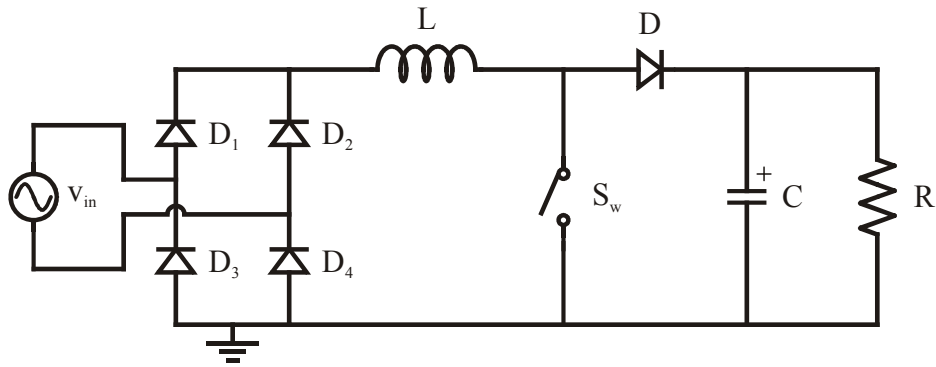


Figura 1.6 – Topologia do conversor boost PFC

Como dito anteriormente, o conversor boost PFC é um conversor elevador de tensão, ou seja, a tensão produzida em sua saída é sempre maior ou no mínimo igual à tensão aplicada em sua entrada. A topologia é composta de 5 diodos (sendo 4 diodos lentos integrantes da ponte retificadora e um diodo rápido na saída do conversor), um indutor, uma chave ativa e um capacitor.

É amplamente difundido que os conversores estáticos de potência operam em dois modos de condução distintos, a saber, o modo de condução descontínua (MCD) e o modo de condução contínua (MCC). Esta análise é realizada a nível da frequência de chaveamento (f_s) do conversor. Quando a corrente instantânea que circula pelo indutor retorna ao nível zero antes do final do período de chaveamento (T_s), diz-se que o conversor opera no MCD. Por outro lado, quando a corrente instantânea que circula pelo indutor não retorna a zero antes do final do período de chaveamento, diz-se que o conversor opera no MCC. Há ainda um outro modo de condução chamado de modo de condução crítica (MCCR), o qual ocorre quando a corrente instantânea que circula pelo indutor retorna ao nível zero exatamente no final do período de chaveamento. Este modo de condução é a fronteira entre o MCD e o MCC. A Figura 1.7 ilustra a corrente no indutor para cada um dos modos de condução citados.

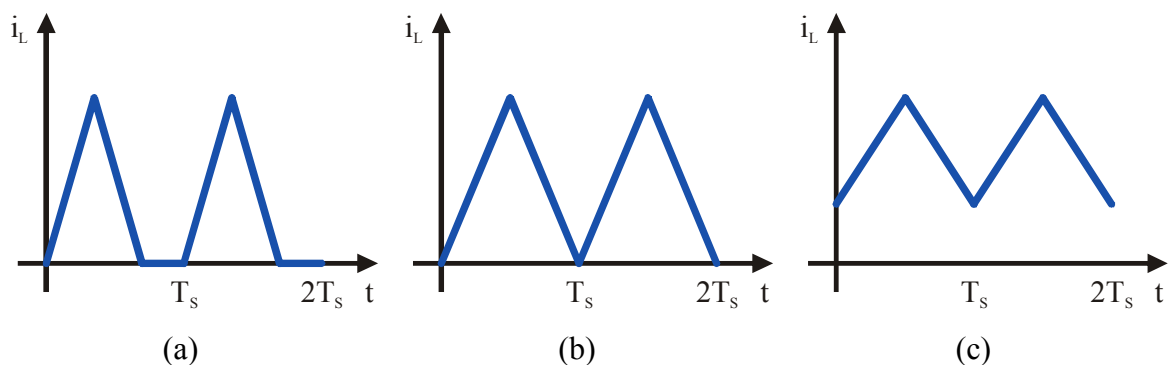


Figura 1.7 – Corrente no indutor nos modos de condução (a) MCD (b) MCCR (c) MCC

Outra análise, porém realizada a nível da frequência da tensão de entrada do conversor, classifica em 3 os possíveis modos de condução do conversor boost PFC. Quando a corrente do indutor retorna a zero antes do final de cada período de chaveamento em todos os períodos de um semiciclo da tensão de entrada, diz-se que o conversor opera no MCD. Quando a corrente do indutor não retorna a zero antes do final de cada período de chaveamento em todos os períodos de um semiciclo da tensão de entrada, diz-se que o conversor opera no MCC. Por fim, quando a corrente do indutor retorna a zero antes do final de alguns períodos de chaveamento e não retorna a zero antes do final dos demais períodos de chaveamento de um semiciclo da tensão de entrada, diz-se que o conversor opera no modo de condução mista (MCM). A Figura 1.8 ilustra a corrente no indutor durante um semiciclo da tensão de entrada para os três possíveis modos de condução.

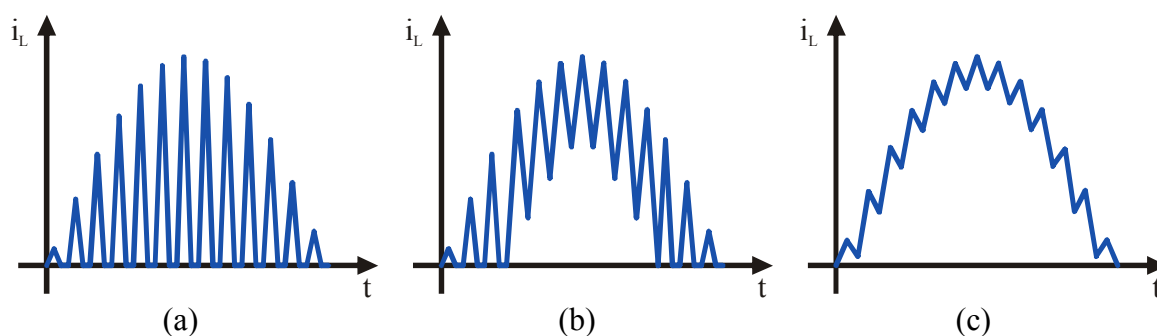


Figura 1.8 – Corrente no indutor nos modos de condução (a) MCD (b) MCM (c) MCC

Quando o conversor boost deve operar de modo a alimentar cargas constantes, ele geralmente é projetado para operar em apenas um modo de condução, de acordo com a potência que irá fornecer em sua saída. Para potências baixas, a escolha preferida é pelo MCD, uma vez que as perdas de comutação são bastante reduzidas devido ao chaveamento em zero de corrente e à inexistência da recuperação reversa do diodo. Já para potências elevadas, a escolha preferida é pelo MCC, uma vez que as perdas de condução sofrem redução, o pico da corrente é inferior do que seria se fosse utilizado o MCD e evita-se a produção de elevada interferência eletromagnética (EMI, do inglês, *electromagnetic interference*). Alguns trabalhos determinam um valor de potência como sendo a fronteira entre o MCD e o MCC, como em [15], que determina que a operação em MCD deve ocorrer abaixo de 300 W. A escolha dos modos de condução é feita de maneira a proporcionar uma redução nas perdas do conversor para cada caso. Entretanto, essa escolha muitas vezes é feita ignorando-se a opção de operação em MCM, devido ao seu desconhecimento ou à necessidade de utilização de um sistema de controle pouco abordado na literatura.

Por outro lado, quando o conversor boost deve operar de maneira a alimentar cargas variáveis, principalmente quando estas variações são significativas, desde baixas até altas potências, como em fontes ininterruptas de energia (UPS, do inglês, *uninterruptable power supply*), que são o foco deste trabalho, não é aconselhável projetar o conversor de maneira a operar em somente um modo de condução. Essa afirmação é explicada a seguir.

Se o conversor for projetado para operar em apenas um modo de condução, deverá se optar pelo MCD ou MCC. Se o conversor for projetado para operar em MCD em toda a faixa de potências, perdas maiores de condução estarão presentes no conversor para potências elevadas, as quais poderiam ser reduzidas se fosse utilizado o MCC. De maneira oposta, se o conversor for projetado para operar em MCC em toda a faixa de potências, perdas maiores de comutação estarão presentes no conversor para cargas de baixo valor, as quais poderiam ser reduzidas se fosse utilizado o MCD.

Portanto, para o caso em que o conversor boost PFC deve operar em uma grande faixa de potências de saída, a escolha mais sensata é realizar o projeto de modo que o conversor opere em MCD para potências baixas e em MCC para potências elevadas. Desta maneira, garantem-se as respectivas vantagens de cada modo de operação para cada faixa de potência. Nesse caso, para potências intermediárias, o conversor irá operar em MCM.

Apesar de ser pouco estudado e abordado na literatura, o MCM apresenta algumas vantagens interessantes quando aplicado no conversor boost PFC. O uso deste modo de condução pode promover a redução no valor e, conseqüentemente, no tamanho (volume) do indutor e também promover a redução das perdas de comutação e chaveamento dos dispositivos semicondutores do conversor. Essas características serão melhor discutidas no capítulo 2.

1.2 Controle do conversor boost PFC

Para que o conversor boost PFC opere adequadamente de modo a corrigir o FP, deve-se efetuar o controle do acionamento da chave ativa. Os sistemas de controle de conversores estáticos, como é o caso do conversor boost PFC, podem ser classificados em dois grupos distintos, a saber: sistemas de controle analógico e sistemas de controle digital.

Os sistemas de controle analógico, largamente utilizados no passado recente e ainda hoje em algumas aplicações, apresentam uma grande desvantagem com relação aos sistemas de controle digital que é o fato de não serem programáveis. Desta maneira, qualquer mudança no esquema de controle acarreta na substituição ou adição de novo *hardware* ao sistema.

Com os recentes avanços na tecnologia de microcontroladores e processadores digitais de sinais (DSP, do inglês, *digital signal processor*), incluindo aumento na capacidade de processamento, integração de componentes periféricos (unidades PWM, conversores analógico-digitais, contadores de tempo, memórias, entre outros) e redução do custo, o controle digital vem se tornando cada vez mais viável para aplicações em conversores chaveados de potência operando em alta frequência. Devido a este fato, o controle digital do conversor boost PFC vem sendo adotado na maioria dos trabalhos publicados atualmente.

O controle digital de conversores apresenta diversas vantagens em comparação com o controle analógico. Por serem programáveis, os controladores digitais proporcionam um aumento no desempenho dos sistemas de controle, pois tornam possível a implementação de novos, mais sofisticados e mais complexos algoritmos de controle. Além disso, proporcionam uma redução do número de componentes do sistema de controle, alta confiabilidade, baixa sensibilidade ao envelhecimento e à variação paramétrica dos componentes analógicos, padronização de níveis de potencial, *offsets* desprezíveis e possibilidade de comunicação com outros dispositivos digitais.

Os sistemas de controle digital apresentam facilidade na expansão, uma vez que o controlador pode ser facilmente reconfigurado para implementar mais funções. Com um circuito de controle analógico, qualquer função adicional a ser realizada pelo controlador requer a adição de circuitos eletrônicos, aumentando a sua complexidade e o seu custo. Com os controladores digitais também é possível realizar a portabilidade para novas tecnologias de circuitos integrados com pequeno esforço adicional, uma vez que muitas vezes é possível transferir o código de programação de um dispositivo de controle para outro com pequenas alterações, apesar da necessidade de alteração do *hardware*.

Por fim, em sistemas mais complexos, como em UPS ou circuitos PFC monofásicos e trifásicos, um único dispositivo digital pode ficar encarregado de controlar e gerenciar todo o sistema através da integração do controle.

Por outro lado, os sistemas de controle digital apresentam algumas desvantagens como, por exemplo, largura de banda limitada (devido à presença de atrasos de tempo inerentes à estrutura do controle digital), frequência de amostragem limitada, atraso de amostragem, necessidade de conversores analógico-digitais, efeitos de quantização e atrasos de processamento que podem comprometer o desempenho de um sistema de controle em tempo real. Entretanto, estas desvantagens podem ser parcialmente superadas por dispositivos modernos, os quais possuem alto desempenho e relativamente baixo custo.

No futuro, devido à tendência de redução da relação preço/desempenho de DSPs e microcontroladores, provocada tanto pelo aumento do desempenho como pela redução do preço desses dispositivos, espera-se que cada vez mais os controladores digitais sejam usados no controle de conversores, em detrimento dos analógicos. Não se pode falar em substituição total, uma vez que para algumas aplicações o controle analógico tende a ser o mais indicado, porém o controle digital certamente é uma boa escolha para grande parte das aplicações.

O controle do conversor boost PFC (tanto analógico quanto digital) é, na grande maioria das vezes, realizado através de duas malhas de controle, sendo uma malha de tensão e uma malha de corrente, como ilustra a Figura 1.9.

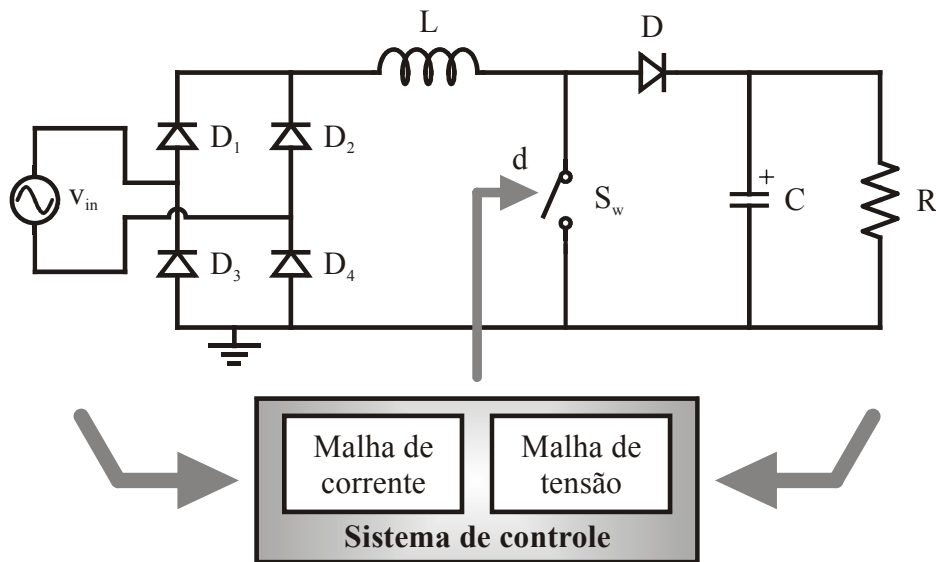


Figura 1.9 – Sistema de controle convencional do conversor boost PFC

A malha da tensão tem por objetivo manter a tensão de saída em um nível contínuo definido para a aplicação. Esta malha de tensão é projetada para operar em uma frequência baixa, geralmente em torno de duas vezes a frequência da rede de alimentação. Por sua vez, a malha de corrente tem por objetivo fazer com que a corrente de entrada do conversor boost siga o formato senoidal da forma de onda da tensão de entrada, de modo a garantir um alto FP para o conversor e uma baixa THD para a corrente de entrada. A malha de corrente é projetada para operar em uma frequência elevada, na maioria das vezes igual à frequência de chaveamento do dispositivo ativo do conversor, a qual fica em torno de dezenas a centenas de quilohertz.

O controle da tensão de saída é normalmente realizado por um controlador proporcional-integral (PI), devido à sua simplicidade, de modo a garantir erro nulo de regime

permanente. Entretanto, outras leis de controle também podem ser implementadas com o objetivo de eliminar a oscilação (*ripple*) de baixa frequência da tensão de saída, as quais serão abordadas no capítulo 4. A frequência desta oscilação é geralmente igual a duas vezes a frequência da tensão de entrada.

O controle da corrente de entrada, por sua vez, possui uma variedade maior de possibilidades de escolha e projeto do controlador, uma vez que a forma de onda da corrente de entrada pode ser contínua, descontínua ou mista. Para cada modo de condução (MCD, MCM ou MCC) é necessária a utilização de um sistema de controle projetado especificamente para ele, caso contrário, o FP não será corrigido ou será corrigido parcialmente, com distorções na forma de onda da corrente de entrada.

Se o conversor for projetado para operar em mais de um modo de condução (com possibilidade de operação em MCM), sendo utilizado um controlador projetado para apenas um modo de condução, distorções na corrente do indutor estarão presentes quando o conversor passar a operar no modo de condução diferente do qual o controlador estiver designado. Nestas circunstâncias, a escolha mais adequada, ou melhor, menos problemática, é projetar o controlador para o MCC. Assim, quando houver redução da potência de saída do conversor, ele passará a operar em MCM, ou até mesmo em MCD, caso a redução na potência seja considerável. Porém, haverá uma elevada distorção na corrente de entrada, como pode ser visto na Figura 1.10.

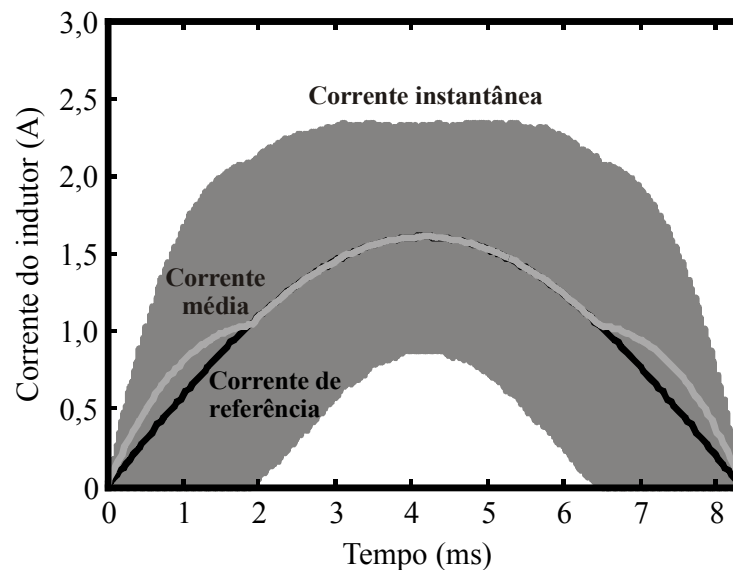


Figura 1.10 – Conversor operando em MCM com controle projetado para MCC

Na Figura 1.10, as correntes instantânea, média e de referência do indutor durante um semiciclo da tensão de entrada são mostradas. Observa-se que a corrente média segue a

referência apenas quando a corrente instantânea é contínua, o que não ocorre quando ela é descontínua, provocando alta THD. Isso ocorre porque o controlador não desempenha sua função satisfatoriamente, devido ao fato de que o modelo do conversor sofre modificação, uma vez que apresenta estrutura variável.

A Figura 1.11 mostra a THD de um conversor operando nos três modos de condução, porém com controle projetado apenas para o MCC. Observa-se que a THD é baixa no modo de condução para o qual o controlador é designado e eleva-se consideravelmente no MCM e, principalmente, no MCD.

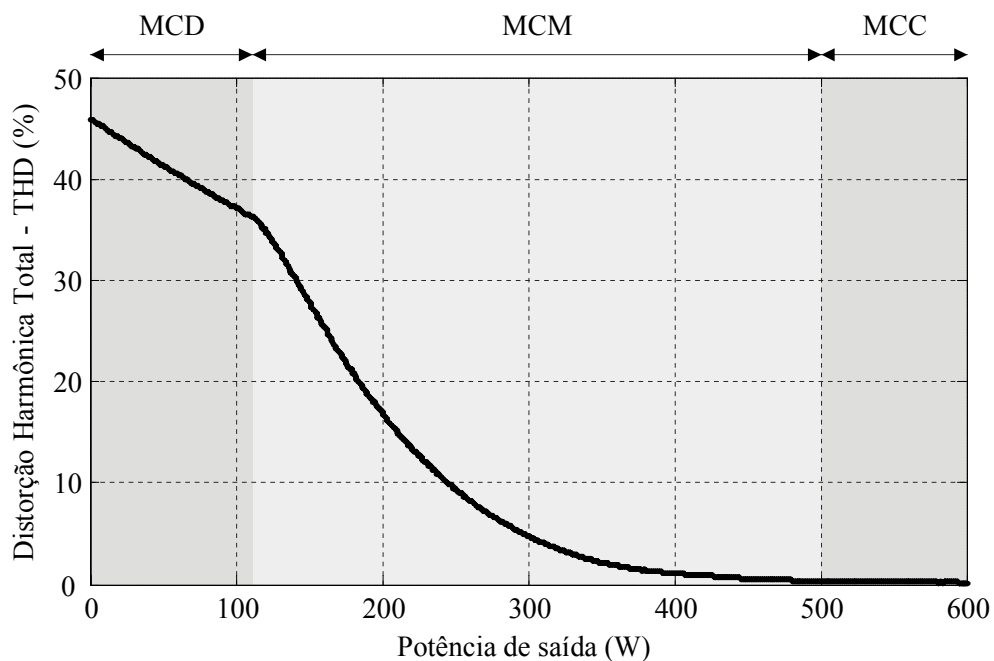


Figura 1.11 – THD do conversor operando com controle projetado para MCC

Além das desvantagens e diversos problemas provocados devido ao alto valor da THD, os quais já foram previamente discutidos, outro importante problema desta aplicação diz respeito à não concordância com a norma internacional IEC 61000-3-2. Uma vez que essa norma apresenta limites absolutos para o valor dos harmônicos de corrente dos equipamentos pertencentes às classes A e B, a condição de conformidade com a mesma torna-se mais restritiva à medida que a potência máxima ou nominal do conversor é elevada, tornando esta possibilidade de implementação imprópria para conversores de altas potências.

Na seqüência, uma revisão das técnicas de controle da corrente do conversor boost PFC encontradas na literatura para cada um dos modos de condução é mostrada.

O controle da corrente do conversor boost PFC no MCD é o mais simples dentre as três possibilidades. Em primeiro lugar, pode-se afirmar que neste modo de condução não é necessária a implementação de um sistema de controle da corrente. A aplicação de uma razão cíclica fixa na chave ativa, com frequência de chaveamento também fixa, é suficiente para uma operação com alto FP. Isso ocorre pois, neste modo de condução, a corrente instantânea segue naturalmente a referência da tensão de entrada. Em segundo lugar, quando é utilizado um sistema de controle da corrente, não é necessário amostrar o sinal da corrente do indutor, uma vez que apenas os sinais das tensões de entrada e saída são suficientes para realizar o controle da corrente.

Entretanto, quando se utiliza razão cíclica fixa, dependendo da relação entre os valores das tensões de entrada e de saída, o valor médio da corrente de entrada é distorcido com relação ao formato senoidal da tensão de entrada [16]-[19]. Quanto menor for a diferença entre o valor de pico da tensão de entrada e o valor médio da tensão de saída, maior será a distorção e menor o FP. O análogo também é válido, ou seja, quanto maior for a diferença entre o valor de pico da tensão de entrada e o valor médio da tensão de saída, menor será a distorção e maior o FP. É óbvio que, em ambos os casos, o valor da tensão de saída é sempre maior que o valor da tensão de entrada, uma vez que o conversor boost é elevador de tensão.

Com o intuito de obter alto FP para o conversor e baixa THD para a corrente de entrada independentemente dos valores das tensões do conversor, deve-se utilizar um sistema de controle para o MCD. O controlador também é empregado quando se deseja uma correção mais precisa no FP e uma resposta dinâmica mais rápida, como mostrado em [17]-[20]. Nesses trabalhos, a mesma lei de controle é utilizada. O sistema de controle opera com frequência fixa e razão cíclica variável. A razão cíclica necessária para fazer o valor médio da corrente do indutor seguir o sinal de controle é calculada baseando-se nos sinais medidos das tensões de entrada e saída.

Em [19], a implementação do sistema de controle é realizada através do DSP TMS320LF2407A. O conversor opera com 400 W de potência, frequência de chaveamento de 100 kHz, entrada universal de tensão (90 a 264 V) e tensão de saída de 385 V. Os resultados experimentais mostram a corrente de entrada com THD igual a 4,22 % e o conversor com FP superior a 0,99 para uma tensão de entrada de 220 V, sendo que para o conversor com razão cíclica fixa a THD fica em torno de 30 %, o que comprova a eficácia do sistema de controle proposto. Em [20], a implementação é realizada com o mesmo DSP, porém o conversor opera com 80 W de potência e frequência de chaveamento de 80 kHz. Os resultados experimentais também são satisfatórios.

O controle da corrente do conversor boost PFC no MCC apresenta complexidade intermediária dentre as três possibilidades. Sem dúvida este é o modo de condução mais utilizado para o conversor boost PFC, como apresentado em [21]-[39], e cujo sistema de controle apresenta maior variedade de propostas e maior número de trabalhos publicados, como pode-se observar em [23]-[39].

Em [23] e [24], novos algoritmos de amostragem do sinal da corrente do indutor são propostos. Sistemas de controle da corrente sem amostragem da tensão de entrada são propostos em [25]-[28]. Em [29], um controlador por alocação de pólos através de polinômios R-S-T é proposto. Uma técnica de controle analógica conhecida por controle de um ciclo (OCC, do inglês, *one cycle control*) é utilizada em [30]. Em [31], a malha interna de controle da corrente é composta por um compensador proporcional-integral (PI). Em [32], um algoritmo de ação *feedforward* é proposto.

Uma maneira de aprimorar o desempenho do controle digital do conversor boost PFC é através de técnicas (algoritmos) preditivas, utilizadas em [33]-[39]. Nestas técnicas, em um período de chaveamento, a razão cíclica para o próximo período de chaveamento é calculada baseando-se nas informações de entrada e saída amostradas ou observadas, de maneira que o erro da variável controlada seja cancelado ou minimizado no próximo ou próximos ciclos [35]. Estas técnicas são baseadas no modelo do processo (conversor), o que as tornam sensíveis à incertezas do modelo, porém rápidas. Um exemplo é a técnica *dead-beat*, na qual a variável de controle é calculada antes do tempo de aplicação e de maneira que o erro seja cancelado após um número fixo de ciclos. O controle *dead-beat* oferece uma resposta dinâmica muito rápida, é simples de projetar e pode ser aplicada com sucesso em circuitos chaveados [40].

Em [34], Bibian *et al* propõem um controle *dead-beat* preditivo digital que não atualiza a razão cíclica em todos os ciclos de chaveamento, pois o DSP não é rápido o suficiente para realizar todos os cálculos. No controle *dead-beat* preditivo, a razão cíclica é calculada e atualizada uma vez em cada período de controle, o qual corresponde a diversos períodos de chaveamento. Entretanto, este método de controle trabalha somente na situação de entrada ideal, uma vez que a tensão de entrada é determinada por uma tabela.

Um controle de corrente digital utilizando outro algoritmo preditivo é mostrado em [35]. Neste trabalho, a razão cíclica do próximo período de chaveamento é calculada baseada no valor presente da razão cíclica e nos valores amostrados da corrente e das tensões de entrada e saída. A implementação requer somente uma amostragem da corrente por período de chaveamento e apresenta requisitos de processamento relativamente modestos. O problema

deste método é que o cálculo da razão cíclica do próximo período de chaveamento requer o valor da razão cíclica no período de chaveamento atual. Portanto, se houver erro no cálculo do valor atual, ele irá se propagar para os valores futuros.

Um algoritmo preditivo com objetivo de reduzir os esforços computacionais em implementações PFC de controle digital é proposto em [36] e [37]. Neste método, todas as razões cíclicas para um semiciclo da tensão de entrada são calculadas em avanço. Esta técnica permite controlar o conversor boost PFC operando com alta frequência de chaveamento usando um controlador de baixo custo. Entretanto, a capacidade de regulação quando o conversor é submetido a grandes degraus de carga não é satisfatória.

Outro algoritmo preditivo é proposto em [38]. Neste trabalho, a razão cíclica é calculada tendo como base as tensões de entrada e saída, a corrente do indutor e a corrente de referência. Resultados experimentais utilizando uma FPGA (*field programmable gate array*) são mostrados. Resultados experimentais utilizando o mesmo algoritmo, porém implementado em um DSP, são mostrados em [39].

O controle da corrente do conversor boost PFC no MCM apresenta maior complexidade dentre as três possibilidades, uma vez que neste caso são necessárias duas leis de controle (uma para corrente descontínua e outra para o corrente contínua) e um algoritmo ou sistema de detecção do modo de condução e seleção da lei de controle apropriada. Dentre as publicações que abordam o MCM, como [41]-[45], algumas apenas citam a possibilidade de operação neste modo, enquanto em outras o conversor boost PFC realmente opera em MCM. Em [41]-[43], leis de controle para o MCD e para o MCC são propostas, entretanto o conversor não muda de modo de condução dentro de um mesmo semiciclo da tensão de entrada. Já em [44] e [45], leis de controle para o MCD e para o MCC, além de sistemas de detecção do modo de condução atual são propostos. Resultados experimentais também são apresentados nestes dois trabalhos, comprovando a operação em MCM.

Em [41], Tripathi *et al* propõem um controlador de corrente preditivo, o qual opera com duas frequências de chaveamento distintas, porém fixas, sendo uma frequência baixa (2,56 kHz) quando o conversor opera em MCD e uma frequência alta (25,6 kHz) quando o conversor opera em MCC. Portanto, a frequência escolhida é dependente da carga. A mudança entre os modos de condução não ocorre dentro de um mesmo semiciclo da tensão de entrada. Quando é realizada a mudança, ela ocorre sempre no início de um semiciclo. Um conversor boost de potência igual a 500 W é implementado, sendo 250 W a potência divisória entre o MCD e o MCC. Quando rápidas mudanças de carga ocorrem ou quando uma baixa frequência de chaveamento é indesejável, esta não é uma opção adequada.

Em [42], Athalye *et al* propõem o controle do conversor boost PFC utilizando um controlador de corrente preditivo de um ciclo em que a frequência de chaveamento é variável. A configuração de frequência variável tem as vantagens de proporcionar uma alta frequência próximo ao cruzamento por zero da tensão de entrada, quando é necessário um rápido acompanhamento (*tracking*), e uma baixa frequência no pico da tensão de entrada, o que resulta em redução das perdas de chaveamento. O tempo de subida da corrente é mantido constante e o tempo de descida é variável, variando-se a frequência. Leis de controle simples para o MCC e para o MCD são desenvolvidas. Um algoritmo detecta a transição entre o MCC e o MCD e seleciona a lei de controle para o modo em questão. Entretanto, a implementação do conversor é realizada apenas para o MCC. Os resultados experimentais mostram que a THD da corrente é inferior a 3 % à 400 e 800 Hz para uma potência de 110 W. A frequência de chaveamento varia na faixa de 120 kHz a 190 kHz e é independente da carga.

Em [43], um algoritmo de correção do valor da corrente no indutor amostrado em MCD e em MCC é proposto. A maneira tradicional de amostrar a corrente na metade da sua rampa de subida produz valores precisos do valor médio apenas para o MCC. No MCD esta técnica não é válida, devido à mudança na dinâmica do conversor. O algoritmo de correção desenvolvido consiste na multiplicação do valor da corrente amostrada no mesmo ponto por uma equação de correção. Esta equação é válida para os dois modos, não sendo necessária a detecção dos mesmos. Isso ocorre, pois em MCC a equação resulta em um valor unitário, não alterando o valor amostrado. Resultados experimentais comprovam a melhora na forma de onda da corrente de entrada, devido à utilização do algoritmo proposto.

Em [44], De Gussemé *et al* propõem um controlador proporcional-integral (PI) com parâmetros (ganhos) fixos para a malha de corrente, projetado para o MCC. À esta lei de controle adicionam-se um algoritmo com ação *feedforward*, o qual torna possível a operação em qualquer modo de condução, e o algoritmo de correção do valor amostrado da corrente no indutor, proposto em [43]. O conversor boost PFC com esse sistema de controle opera em MCC com alto FP (maior que 0,99) e baixa THD da corrente de entrada (menor que 3 %).

Em [45], Bento *et al* propõem um sistema de controle analógico OCC para o conversor boost PFC operando em MCC. A seleção do modo de operação é feita através da detecção do fenômeno da recuperação reversa no diodo. Se ocorrer recuperação reversa, o *hardware* responsável pelo cálculo da lei de controle em MCC é utilizado, enquanto que se não ocorrer recuperação reversa, o *hardware* responsável pelo cálculo da lei de controle em MCD é utilizado. Resultados experimentais comprovam a operação em MCC, entretanto não são tão satisfatórios quanto os apresentados em [44].

1.3 Objetivos

Com base no conteúdo apresentado até o momento, pode-se afirmar que é importante realizar a correção do FP e diminuição do conteúdo harmônico da corrente drenada da rede de energia. As soluções ativas, nas quais a(s) chave(s) controlada(s) opera(m) em alta frequência, são as mais indicadas e consistem basicamente na utilização de conversores estáticos de energia. Dentre os conversores estáticos, o mais apropriado para esta finalidade é o conversor boost PFC. Com relação ao modo de condução, a utilização do MCM é apropriada quando houver variações significativas na potência de saída do conversor. Quanto ao método de controle, dá-se preferência à utilização de controladores digitais.

Portanto, este trabalho tem por objetivo desenvolver e implementar o controle digital do estágio de entrada de uma fonte ininterrupta de energia, composto de um pré-regulador de fator de potência que, por sua vez, é constituído de uma ponte retificadora acoplada a um conversor boost PFC. Este conversor tem a função de elevar a tensão de saída ao nível do barramento CC e, principalmente, proporcionar um alto FP e uma baixa THD para a corrente de entrada da UPS através de um sistema de controle proposto, com baixo custo de implementação.

O sistema de controle digital proposto é formado por duas malhas de controle, como já discutido e mostrado na Figura 1.9, e é apto a operar em qualquer um dos três modos de condução do conversor, inclusive no MCM. Dois controladores preditivos de corrente são propostos e implementados com o objetivo de analisá-los e comparar as suas respectivas características. Um controlador de tensão do tipo proporcional-integral com ação *anti-windup* também é utilizado, com o intuito de regular a tensão de saída do conversor.

Objetiva-se também analisar o MCM do conversor boost PFC mais detalhadamente e a mudança entre os modos de condução durante a operação com variação de carga, de maneira a enriquecer a literatura sobre o tema, uma vez que se apresenta escassa.

Uma vez que as UPSs são equipamentos que costumam apresentar variação na carga alimentada, o que tende a provocar mudança nos modos de condução do conversor localizado no estágio de entrada, é altamente recomendável a utilização do controle em MCM. Este fato ganha importância ainda maior quando esses equipamentos devem alimentar cargas de potências elevadas, devido ao fato de que a adequação aos limites dos harmônicos de corrente imposta pela norma internacional IEC 61000-3-2 torna-se mais restritiva. Entretanto, como este trabalho tem por objetivo principal validar as leis de controle e o sistema de controle propostos, uma potência de saída de 600 W suficiente para esta finalidade é utilizada. Apesar

de conversores com este nível de potência não apresentarem dificuldades em se adequar à norma citada, o fato de o sistema de controle promover redução da THD e do conteúdo harmônico da corrente de entrada e aumento do FP do conversor para toda a faixa de potências de saída proporciona diversas vantagens para o próprio conversor e para a rede de alimentação na qual o mesmo é conectado, como, por exemplo, um melhor aproveitamento da energia elétrica do sistema de distribuição.

1.4 Organização do trabalho

O capítulo 1 apresentou as possíveis soluções para correção de fator de potência, tendo destacado o conversor boost PFC, os modos de condução do conversor e uma revisão de algumas técnicas de controle da corrente de entrada mostradas na literatura para cada um dos modos de condução. Os objetivos do trabalho também foram apresentados.

O capítulo 2 mostra o estudo dos modos de condução do conversor boost PFC. As condições de operação no MCD, MCM e MCC são apresentadas, evidenciando as diferenças nas formas de onda da corrente de entrada. Além disso, a definição do valor do indutor utilizado no conversor e detalhes da operação em MCM também são mostrados.

O capítulo 3 aborda o controle da malha de corrente do conversor boost PFC. Dois controladores digitais preditivos de corrente com ação *feedforward* são propostos. A descrição das leis de controle, a estrutura, o diagrama de blocos, a explicação do algoritmo de funcionamento, os resultados de simulação e a análise da variação paramétrica para cada um dos controladores propostos são apresentados. Por fim, uma comparação de diversos parâmetros e características entre os controladores de corrente é realizada.

O capítulo 4 apresenta o controle da malha de tensão do conversor boost PFC. Inicialmente, algumas técnicas utilizadas para realizar o controle da malha de tensão são apresentadas. Em seguida, o controlador proporcional-integral (PI) de tensão com a técnica de filtragem da oscilação da tensão de saída e com ação *anti-windup* empregado no trabalho é apresentado e explicado. O projeto do capacitor, baseado nos requisitos do *hold-up time* também é mostrado. Por fim, os resultados de simulação obtidos são expostos.

O capítulo 5 aborda assuntos referentes à implementação do conversor boost PFC e do sistema de controle proposto. Os módulos de *hardware*, o diagrama, as especificações e o projeto dos elementos do protótipo do conversor, as rotinas e processos executados pelo sistema de controle através da programação do microcontrolador, os fluxogramas dessas rotinas, o microcontrolador selecionado, incluindo seus recursos utilizados, são apresentados.

O capítulo 6 apresenta os resultados experimentais obtidos através da implementação do sistema de controle proposto para o conversor boost PFC utilizando um protótipo construído em laboratório. As formas de onda da corrente de entrada e da tensão de entrada obtidas através da implementação dos controladores de corrente e de tensão são mostradas. Além disso, uma comparação entre o FP do conversor e a THD da corrente de entrada para toda a faixa de potências de saída especificada utilizando cada um dos controladores de corrente também é mostrada.

Por fim, a conclusão geral do trabalho é apresentada no capítulo 7, onde também são mostradas algumas propostas para trabalhos futuros.

Capítulo 2

Estudo dos modos de condução

2.1 Introdução

Neste capítulo, um estudo dos três possíveis modos de condução do conversor boost PFC (MCD, MCM e MCC) é realizado.

Primeiramente, as condições que levam o conversor a operar em cada um dos modos de condução descritos são apresentadas. As condições em questão correspondem ao valor do indutor empregado no conversor e à potência de saída projetada para o conversor. Em seguida, a definição do valor do indutor utilizado e da faixa de potências de saída de operação do conversor boost PFC implementado no trabalho é realizada, tendo como base a análise dos gráficos das fronteiras entre os modos de condução. Detalhes da operação em MCM também são mostrados. Por fim, é feita a conclusão do capítulo.

2.2 Condições de operação nos diversos modos de condução

O conversor boost PFC pode operar em qualquer um dos três modos de condução para uma determinada potência de saída, de acordo com o valor do indutor empregado na topologia, mantendo-se fixa a frequência de chaveamento e os demais parâmetros de entrada e saída.

Mantendo constante a potência de saída do conversor, como regra geral, à medida que o valor do elemento indutivo diminui, a tendência é o conversor passar a operar em MCD, enquanto que à medida que o valor do elemento indutivo aumenta, a tendência é o conversor passar a operar em MCC. Portanto, após definir-se a potência de operação do conversor, deve-se fazer a opção do modo de condução no qual o mesmo irá operar.

A determinação das fronteiras entre os modos de condução do conversor boost PFC já foi estudada e apresentada na literatura. Por exemplo, em [46], é apresentado um estudo onde são deduzidas e mostradas as equações que determinam as fronteiras entre os modos de condução.

A equação que limita as regiões de operação dos modos de condução contínua e mista é mostrada a seguir. Esta equação determina o valor do indutor mínimo para operação no MCC, ou seja, se for utilizado um indutor maior do que o calculado, o conversor irá operar em MCC, enquanto que se for utilizado um indutor menor do que o calculado, o conversor irá operar em MCM ou em MCD.

$$L_1 = \frac{V_{in-p}^2}{4 \cdot f_s \cdot P_{out}}. \quad (2.1)$$

Por outro lado, a equação limite entre os modos de condução descontínua e mista é mostrada a seguir. Esta equação determina o valor do indutor máximo para operação no MCD, ou seja, se for utilizado um indutor maior do que o calculado, o conversor irá operar em MCM ou em MCC, enquanto que se for utilizado um indutor menor do que o calculado, o conversor irá operar em MCD.

$$L_2 = \frac{V_{in-p}^2}{4 \cdot f_s \cdot P_{out}} \cdot \left(1 - \frac{V_{in-p}}{V_{out}} \right). \quad (2.2)$$

É possível observar que as equações (2.1) e (2.2) dependem do valor de pico da tensão de entrada, da frequência de chaveamento e da potência de saída do conversor, sendo que a segunda equação depende ainda da tensão de saída do conversor.

Com o objetivo de se fazer uma análise gráfica das equações de L_1 e L_2 , a Figura 2.1 mostra os gráficos de ambas as equações, mantendo-se fixos o valor de pico da tensão senoidal de entrada em 311 V (valor eficaz de 220 V), o valor da frequência de chaveamento em 24 kHz e o valor da tensão de saída em 400 V, enquanto são feitas varreduras nos valores do indutor (de 0 a 10 mH) e da potência de saída (de 0 a 1000 W). Os valores das tensões de entrada e saída são típicos para sistemas de UPS.

O gráfico em preto representa a fronteira entre os modos de condução descontínua e mista, enquanto que o gráfico em cinza representa a fronteira entre os modos de condução contínua e mista. Portanto, para o conjunto de pontos com abscissa potência de saída e ordenada valor do indutor que fazem parte da região localizada abaixo do gráfico em preto, o conversor opera em MCD. Já para o conjunto de pontos que fazem parte da região localizada entre os gráficos em preto e em cinza, o conversor opera em MCM. Por fim, para o conjunto de pontos que fazem parte da região localizada acima do gráfico em cinza, o conversor opera em MCC.

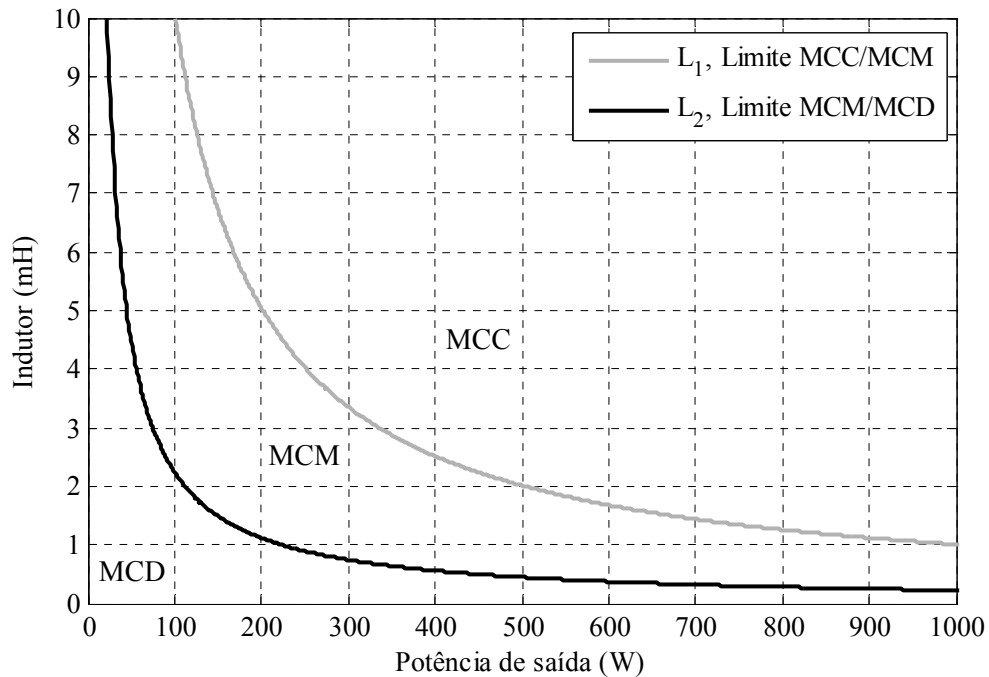


Figura 2.1 – Fronteiras entre os modos de condução até $P_{out} = 1 \text{ kW}$

Uma conclusão importante que pode ser obtida através da análise da Figura 2.1 é que, independentemente da potência de saída, sempre é possível obter um indutor de maneira que o conversor opere em qualquer um dos modos de condução. O análogo também é válido, ou seja, independentemente do valor do indutor empregado, sempre é possível encontrar uma potência de saída de maneira que o conversor opere em qualquer um dos modos de condução.

Outra conclusão importante obtida através da análise da Figura 2.1 é que na medida em que a potência de saída diminui, indutores cada vez maiores são necessários para que o conversor opere em MCC ou em MCM, acarretando aumento de volume e de custo para a topologia. Além disso, à medida que o valor do indutor aumenta, as faixas de operação no MCD e no MCM tornam-se mais reduzidas. Observa-se também que na medida em que o valor do indutor diminui, potências de saída cada vez maiores são necessárias para que o conversor opere em MCM ou em MCC. Além disso, à medida que a potência de saída aumenta, as faixas de operação no MCD e no MCM tornam-se mais reduzidas.

A Figura 2.2 também mostra os gráficos das equações (2.1) e (2.2) mantendo-se fixos os valores de pico da tensão senoidal de entrada, da frequência de chaveamento e da tensão de saída do conversor. Entretanto, nesta figura a faixa de variação da potência de saída é expandida para valores até 6 kW, com o objetivo de mostrar que o mesmo comportamento da Figura 2.1 é obtido. Portanto, as mesmas conclusões feitas para potências de saída menores, também são verdadeiras para valores mais elevados de potência.

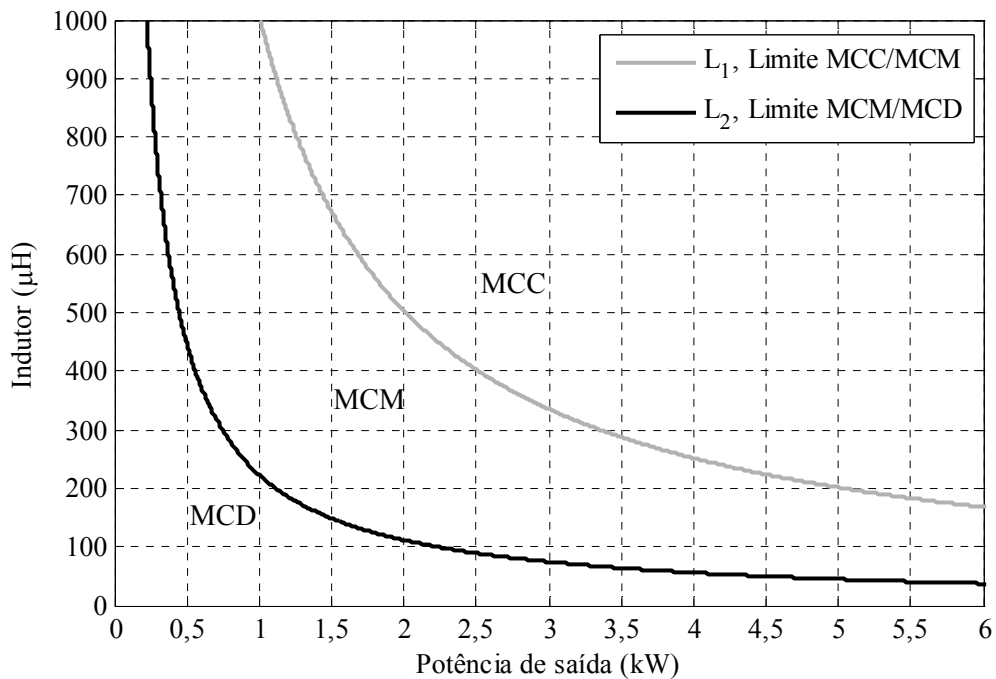


Figura 2.2 – Fronteiras entre os modos de condução até $P_{out} = 6 \text{ kW}$

Com o intuito de comprovar a operação do conversor em modos de condução diferentes com a mesma potência de saída, as próximas figuras ilustram a corrente no indutor quando o conversor fornece 300 W de potência, utilizando três indutores com valores diferentes.

A Figura 2.3 mostra as correntes instantânea e média no indutor quando o conversor opera com um indutor de 500 µH. Como este ponto de operação está localizado abaixo das duas linhas limítrofes dos modos de condução, vide Figura 2.1, o conversor opera em MCD.

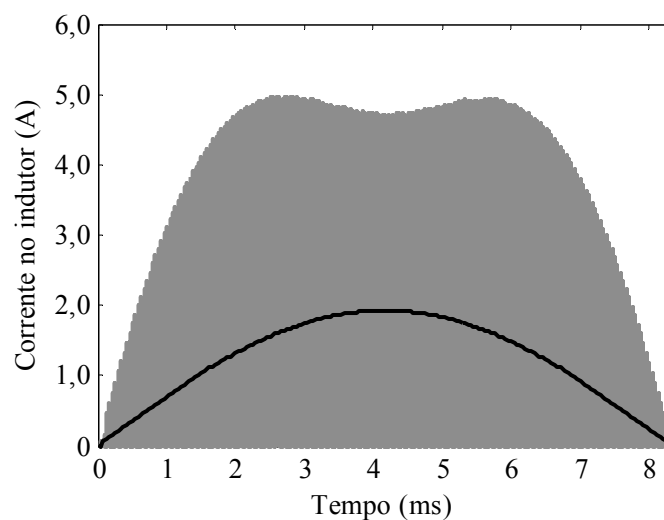


Figura 2.3 – Correntes instantânea e média no indutor com $P_{out} = 300 \text{ W}$ e $L = 500 \text{ µH}$

A Figura 2.4 mostra as correntes instantânea e média no indutor quando o conversor opera com um indutor de 2 mH. Como este ponto de operação está localizado entre as duas linhas limítrofes dos modos de condução, vide Figura 2.1, o conversor opera em MCM.

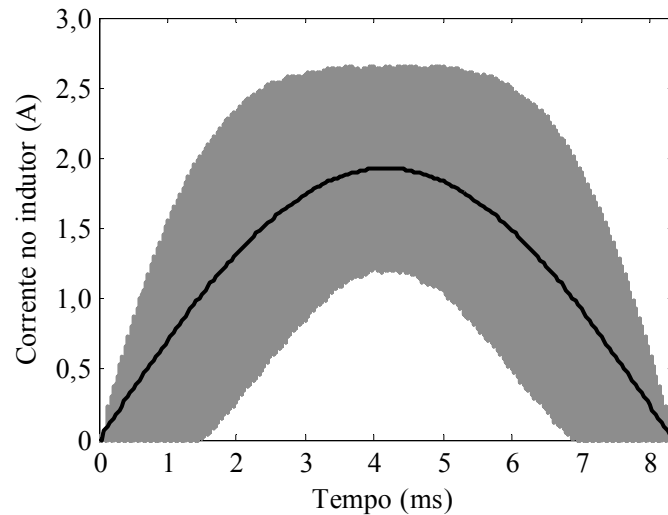


Figura 2.4 – Correntes instantânea e média no indutor com $P_{out} = 300$ W e $L = 2$ mH

A Figura 2.5 mostra as correntes instantânea e média no indutor quando o conversor opera com um indutor de 5 mH. Como este ponto de operação está localizado acima das duas linhas limítrofes dos modos de condução, vide Figura 2.1, o conversor opera em MCC.

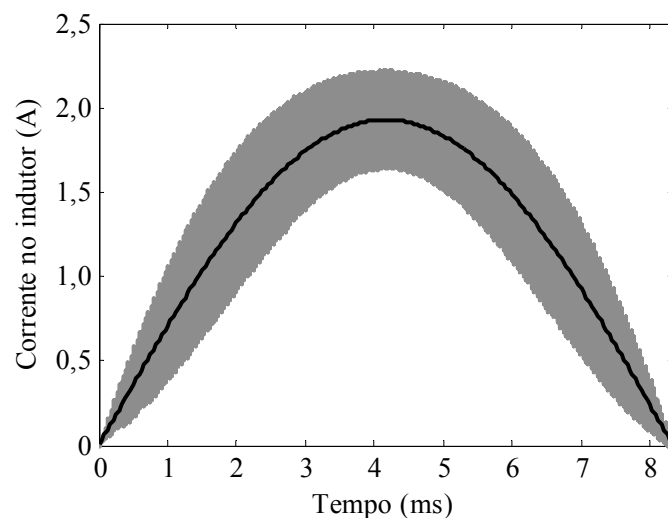


Figura 2.5 – Correntes instantânea e média no indutor com $P_{out} = 300$ W e $L = 5$ mH

Através da análise destas figuras, pode-se concluir que o conversor opera em modos de condução distintos, de acordo com o valor do indutor. Observa-se que a forma de onda do

valor médio da corrente é igual para os três casos, apresentando pico de 1,93 A. Entretanto, o valor instantâneo possui grandes diferenças. No MCD a corrente instantânea apresenta valor de pico de aproximadamente 5 A, o qual é reduzido para 2,7 A no MCM e para 2,2 A no MCC.

Em MCD, o valor de pico elevado da corrente tende a provocar perdas de bloqueio maiores nas comutações, aumento dos níveis de EMI emitidos e a exigência da utilização de dispositivos semicondutores (chave ativa e diodo) e indutor com maior capacidade de corrente. Por outro lado, como no MCC a corrente não reduz a zero no final de cada período de chaveamento, a tendência é de o conversor apresentar maiores perdas de acionamento nas comutações. O MCM tende a sofrer esses impactos citados de maneira reduzida, uma vez que se encontra em uma posição intermediária entre os dois outros modos de condução.

2.3 Definição dos valores do indutor e da potência de saída

Nesta seção, os critérios utilizados na determinação dos valores do indutor e da potência de saída do conversor, os valores escolhidos e detalhes da operação do conversor no MCM são mostrados.

A definição dos valores do indutor e da potência de saída do conversor boost PFC abordado neste trabalho é feita baseando-se nas seguintes condições. Primeiramente, uma vez que um dos objetivos principais do trabalho é realizar a validação das leis de controle dos controladores de corrente propostos no capítulo 3, os níveis de corrente e potência de saída do conversor não necessitam ser elevados. Um indutor volumoso com alto valor de indutância também não é desejado. Além disso, tem-se por objetivo que a faixa de operação no MCM seja maior dentre as faixas dos três modos de condução, por representar o enfoque principal do trabalho. Por fim, deseja-se que as faixas de operação no MCD e MCC sejam semelhantes em termos de tamanho, de maneira que a faixa do MCM esteja centralizada com relação à faixa de operação total do conversor.

Desta maneira, com base nos critérios descritos e através da análise da Figura 2.1, optou-se por utilizar um indutor de valor igual a 2 mH e potência de saída máxima do conversor igual a 600 W.

Portanto, com a escolha do indutor efetuada e utilizando os mesmos parâmetros usados no traçado dos gráficos da Figura 2.1, os quais são iguais aos parâmetros do protótipo do conversor abordado no capítulo 5, ficam definidos os modos de condução do conversor de acordo com a potência de saída. Para potências de saída até 111 W, o conversor opera em

MCD. Para potências de saída entre 111 W e 500 W, o conversor opera em MCM. Por fim, para potências de saída superiores a 500 W, até a potência máxima igual a 600 W, o conversor opera em MCC. As correntes no indutor para essas situações são mostradas na seqüência.

A Figura 2.6 mostra as correntes instantânea e média no indutor quando o conversor opera com um indutor de 2 mH e potência de saída igual a 100 W. Neste ponto de operação o conversor opera em MCD, como mostra a Figura 2.1.

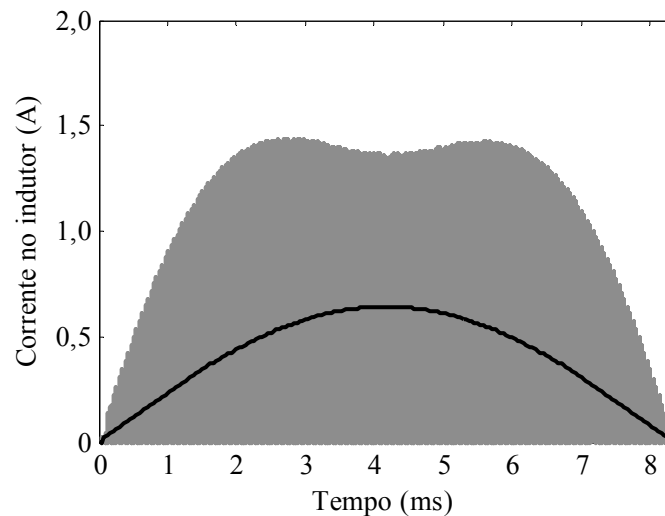


Figura 2.6 – Correntes instantânea e média no indutor com $P_{out} = 100$ W e $L = 2$ mH

A Figura 2.7 mostra as correntes instantânea e média no indutor quando o conversor opera com um indutor de 2 mH e potência de saída igual a 600 W. Neste ponto de operação o conversor opera em MCC, como mostra a Figura 2.1.

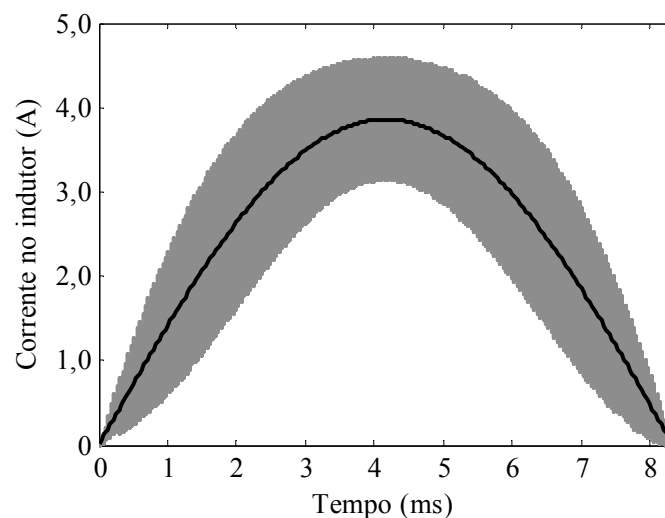


Figura 2.7 – Correntes instantânea e média no indutor com $P_{out} = 600$ W e $L = 2$ mH

Quando o conversor opera no MCM, em alguns períodos de chaveamento a corrente do indutor é contínua, enquanto que em outros, é descontínua. Ela é descontínua para valores baixos da tensão senoidal instantânea de entrada e é contínua para valores altos da tensão senoidal instantânea de entrada, sendo que os momentos de transição são variáveis, de acordo com a potência de saída atual. Quanto mais próximo a potência de saída estiver de 111 W, maior será o trecho de corrente descontínua, enquanto que quanto mais próximo a potência de saída estiver de 500 W, maior será o trecho de corrente contínua.

A potência de saída igual a 300 W, por estar localizada na metade da faixa de potências de saída do conversor, será utilizada em diversas simulações realizadas no decorrer do trabalho. As correntes instantânea e média no indutor para esta situação já foram mostradas na Figura 2.4.

2.4 Conclusão

Neste capítulo, um estudo dos três possíveis modos de condução do conversor boost PFC foi realizado. As condições que levam o conversor a operar em cada um dos modos de condução descritos, a definição do valor do indutor e da faixa de potências de saída do conversor boost PFC e detalhes da operação em MCM foram apresentados.

Como mostrado, a operação no MCM proporciona redução no valor do indutor quando comparado a um conversor projetado unicamente para o MCC. Além disso, também foi mostrado que as perdas na chave ativa e no diodo tendem a ser menores neste modo de condução. Uma análise detalhada das perdas nos dispositivos semicondutores e do rendimento do conversor boost PFC devido à essas perdas para uma faixa de valores do indutor e da potência de saída, juntamente com a metodologia de cálculo das perdas de condução e chaveamento, é apresentada no apêndice A.

Apesar dessas vantagens, o MCM requer a utilização de um sistema de controle da corrente de entrada específico. Com esta motivação, o próximo capítulo aborda e propõe um sistema de controle digital da corrente de entrada do conversor boost PFC, de maneira que o conversor possa operar em todos os três modos de condução com elevado FP.

Capítulo 3

Controle da corrente de entrada

3.1 Introdução

Neste capítulo, o controle da corrente de entrada do conversor boost PFC é abordado. Como mencionado anteriormente, o objetivo deste controlador é fazer com que a corrente média de entrada do conversor siga a referência senoidal da tensão de entrada, apresentado baixo conteúdo harmônico e baixa THD e proporcionando alto FP ao conversor.

Para esta finalidade, dois controladores de corrente distintos são propostos. A descrição (equacionamento) das leis de controle, a estrutura, o diagrama de blocos, a explicação do algoritmo de funcionamento, os resultados de simulação e a análise da variação paramétrica para cada um dos controladores são apresentados.

Os controladores de corrente abordados no capítulo estão citados a seguir:

- 1 - Controlador de corrente por modelo preditivo;
- 2 - Controlador de corrente proporcional-integral adaptado.

Ambos os controladores propostos são constituídos de duas partes: a lei de controle propriamente dita do controlador e um algoritmo de ação *feedforward*, como mostrado na Figura 3.1. O propósito do algoritmo de ação *feedforward* é reduzir o esforço das leis de controle da corrente através do fornecimento de um valor de razão cíclica próximo ao desejado, de maneira a fazer com que as leis de controle sejam responsáveis por correções menores e mais precisas.

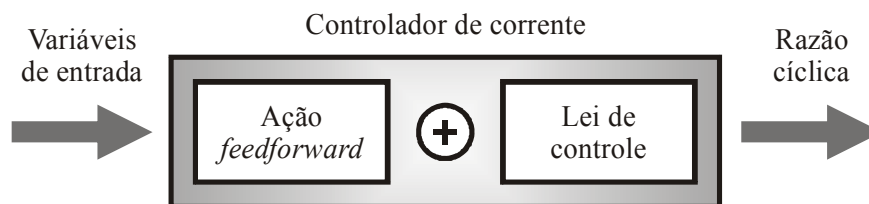


Figura 3.1 – Estrutura geral dos controladores de corrente propostos

Além disso, ambos os controladores propostos são do tipo preditivo. Isso significa que o valor da razão cíclica necessária para ser aplicada na chave ativa com o objetivo de corrigir o FP é calculado no período de chaveamento atual do conversor, porém aplicado somente no próximo período de chaveamento. Uma restrição deste tipo de controle é que a razão cíclica deve ser calculada antes do início do próximo período de chaveamento.

Uma vez que os controladores são aptos a operar tanto no MCD quanto no MCC, até mesmo quando estes modos de condução estão presentes no mesmo semiciclo da tensão de entrada (MCM), duas leis de ação *feedforward* são necessárias, sendo uma para o MCD (corrente descontínua) e outra para o MCC (corrente contínua). Uma vez que estas leis são iguais para os dois controladores propostos, elas são apresentadas primeiro.

Portanto, a próxima seção aborda especificamente a ação *feedforward* utilizada, trazendo maiores informações e a dedução das leis de controle para os modos de condução contínua e descontínua.

As duas seções seguintes são dedicadas a cada um dos dois controladores propostos, trazendo informações tais como dedução das leis de controle e resultados de simulação.

Na penúltima seção do capítulo, uma comparação entre os dois controladores de corrente propostos e o controlador apresentado em [44], que é um controlador digital para o conversor boost PFC operando em MCM, o qual apresenta bons resultados, é realizada.

Por fim, a conclusão final do capítulo é feita em sua última seção.

3.2 Ação *feedforward*

Como dito anteriormente, uma vantagem na utilização do algoritmo de ação *feedforward* é fazer com que as leis de controle dos controladores sejam responsáveis por correções menores e mais precisas, uma vez que um valor de razão cíclica próximo ao desejado é fornecido por este algoritmo.

A estrutura de um controlador incluindo um algoritmo de ação *feedforward* consiste de um caminho principal, onde é executada a lei de controle, e de um caminho com ação *feedforward*, como mostrado na Figura 3.2, que é um exemplo aplicado ao conversor boost PFC operando em MCC. Esta ação *feedforward* da razão cíclica em MCC foi proposta em [32]. Neste algoritmo de controle, o valor ideal da razão cíclica é calculado e adicionado à saída do controlador, que é um controlador PI, usado em MCC. Segundo Van de Sype *et al*, uma das características deste algoritmo de controle é proporcionar uma excelente forma de onda para a corrente de entrada.

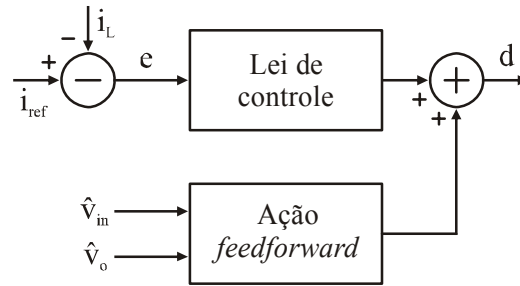


Figura 3.2 – Controlador de corrente com algoritmo de ação *feedforward*

Um algoritmo similar é adequado para o controle de um conversor operando em MCM. O valor da razão cíclica proveniente da ação *feedforward* é obtido através da equação do ganho estático em regime permanente do conversor boost PFC. Portanto, na seqüência, duas leis de controle das ações *feedforward*, uma para aplicação no MCD (corrente descontínua) e outra para o MCC (corrente contínua), são determinadas.

3.2.1 Lei de controle da ação *feedforward* para o MCD

Para o conversor boost operando no modo de condução descontínua, a razão de conversão CC (M_{MCD}), também chamada de ganho estático do conversor em MCD, que é a relação entre a tensão de saída e a tensão de entrada, é dada por [1]

$$M_{MCD} = \frac{v_o}{v_{in}} = \frac{1 + \sqrt{1 + \frac{4 \cdot d^2}{K}}}{2}, \quad (3.1)$$

onde:

v_o é a tensão de saída;

v_{in} é a tensão de entrada;

d é a razão cíclica;

K é uma constante.

A constante K é dada por

$$K = \frac{2 \cdot L}{R \cdot T_s}, \quad (3.2)$$

onde:

L é o valor do indutor;

R é a resistência de carga;

T_s é o período de chaveamento.

Substituindo (3.2) em (3.1) e resolvendo a expressão para d^2 , tem-se

$$d^2 = \frac{2 \cdot L}{R \cdot T_s} \cdot \frac{v_o}{v_{in}} \cdot \left(\frac{v_o}{v_{in}} - 1 \right). \quad (3.3)$$

Com o objetivo de deixar a equação dependente da potência de saída ao invés da resistência de carga e, sabendo que a potência de saída é dada pelo quadrado da tensão de saída dividido pela resistência da carga, pode-se isolar o valor de R como mostrado em

$$P_{out} = \frac{v_o^2}{R} \Leftrightarrow R = \frac{v_o^2}{P_{out}}. \quad (3.4)$$

Substituindo (3.4) em (3.3), tem-se

$$d^2 = \frac{2 \cdot L}{T_s} \cdot \frac{P_{out}}{v_{in} \cdot v_o} \cdot \left(\frac{v_o - v_{in}}{v_{in}} \right). \quad (3.5)$$

Sabe-se também que a corrente de referência do indutor (i_{L_ref}) é dada por

$$i_{L_ref} = \frac{P_{out}}{v_{in}}. \quad (3.6)$$

Finalmente, substituindo (3.6) em (3.5), obtém-se a equação da razão cíclica do conversor boost operando no modo de condução descontínua, dada por

$$d = \sqrt{\frac{2 \cdot L}{T_s} \cdot i_{L_ref} \cdot \left(\frac{v_o - v_{in}}{v_o \cdot v_{in}} \right)}. \quad (3.7)$$

Este é o valor da razão cíclica d que deve ser aplicado à chave semicondutora no período de chaveamento atual. Observa-se que este valor pode ser determinado baseado nos parâmetros do conversor boost, na corrente de referência e nas tensões de saída e de entrada.

Uma vez que não é possível calcular a razão cíclica requerida e aplicá-la no mesmo período de chaveamento do conversor boost usando um microcontrolador, torna-se essencial determinar previamente a razão cíclica no próximo período de chaveamento. Assim, tem-se

$$d(k+1) = \sqrt{\frac{2 \cdot L}{T_s} \cdot \frac{\hat{i}_{L_ref}(k+1) \cdot [\hat{v}_o(k+1) - \hat{v}_{in}(k+1)]}{\hat{v}_o(k+1) \cdot \hat{v}_{in}(k+1)}}, \quad (3.8)$$

onde:

k é o índice do período de chaveamento atual;

$\hat{i}_{L_ref}(k+1)$ é a corrente de referência do indutor estimada no próximo período de chaveamento;

$\hat{v}_o(k+1)$ é a tensão de saída estimada no próximo período de chaveamento;

$\hat{v}_{in}(k+1)$ é a tensão de entrada estimada no próximo período de chaveamento.

O valor de $\hat{i}_{L_ref}(k+1)$ é estimado através de

$$\hat{i}_{L_ref}(k+1) = i_{ref}(m) \cdot \hat{v}_{in}(k+1), \quad (3.9)$$

onde:

$i_{ref}(m)$ é a corrente de referência (valor constante em um semiciclo da tensão de entrada);

m é o índice do semiciclo da tensão de entrada.

A tensão de saída é assumida como sendo constante, uma vez que sua variação é muito pequena devido ao fato de se utilizar um capacitor grande na saída do conversor. Portanto, a tensão de saída no próximo período de chaveamento pode ser facilmente estimada através de

$$\hat{v}_o(k+1) = v_o(k), \quad (3.10)$$

onde:

$v_o(k)$ é a tensão de saída amostrada no período de chaveamento atual.

A tensão de entrada no próximo período de chaveamento, por outro lado, é estimada por

$$\hat{v}_{in}(k+1) = v_{in}(k) + [v_{in}(k) - v_{in}(k-1)], \quad (3.11)$$

onde:

$v_{in}(k)$ é a tensão de entrada amostrada no período de chaveamento atual;

$v_{in}(k-1)$ é a tensão de entrada amostrada no período de chaveamento anterior.

Substituindo (3.9) em (3.8), obtém-se a lei de controle preditiva da ação *feedforward* para o MCD, a qual é expressa por

$$u_{MCDff}(k+1) = \sqrt{\frac{2 \cdot L}{T_s} \cdot i_{ref}(m) \cdot \frac{[\hat{v}_o(k+1) - \hat{v}_{in}(k+1)]}{\hat{v}_o(k+1)}}. \quad (3.12)$$

O cálculo da lei de controle (3.12) requer medições das tensões de entrada e de saída.

3.2.2 Lei de controle da ação *feedforward* para o MCC

Para o conversor boost operando no modo de condução contínua, a razão de conversão CC (M_{MCC}), também chamada de ganho estático do conversor em MCC, que é a relação entre a tensão de saída e a tensão de entrada, difere daquela para o modo de condução descontínua e é dada por [1], [2]

$$M_{MCC} = \frac{v_o}{v_{in}} = \frac{1}{1-d}. \quad (3.13)$$

Isolando o valor de d em (3.13), tem-se

$$d = 1 - \frac{v_{in}}{v_o}. \quad (3.14)$$

Este é o valor da razão cíclica d que deve ser aplicado à chave semicondutora no período de chaveamento atual. Observa-se que este valor pode ser determinado baseado apenas nas tensões de entrada e de saída.

Uma vez que não é possível calcular a razão cíclica requerida e aplicá-la no mesmo período de chaveamento do conversor boost utilizando um microcontrolador, torna-se essencial determinar previamente a razão cíclica para o próximo período de chaveamento.

Portanto, a lei de controle preditiva da ação *feedforward* para o MCC é expressa como

$$u_{MCC,ff}(k+1) = 1 - \frac{\hat{v}_{in}(k+1)}{\hat{v}_o(k+1)}. \quad (3.15)$$

As considerações (3.10) e (3.11) também são válidas para este caso.

O cálculo da lei de controle (3.15) requer medições das tensões de entrada e de saída.

3.3 Controlador de corrente por modelo preditivo

O controlador de corrente por modelo preditivo (MP) é baseado no modelo interno do conversor boost. Este controlador estima o valor da corrente de referência para o próximo período de chaveamento e calcula a razão cíclica necessária de modo a fazer a corrente média do indutor alcançar o valor de referência desejado, baseado nos elementos e parâmetros do conversor boost.

Na seqüência, a descrição da lei de controle MP, a estrutura (diagrama de blocos) do controlador, a descrição do seu funcionamento, os resultados de simulação obtidos e a análise da variação paramétrica serão mostrados.

3.3.1 Descrição da lei de controle

A lei de controle por modelo preditivo é utilizada apenas quando a corrente no indutor é contínua, ou seja, no MCC e no MCM, como será detalhado no funcionamento deste controlador de corrente na subseção 3.3.2.

Nesses casos, a tensão média (V_L) aplicada sobre o indutor do conversor boost durante um período de chaveamento é dada por

$$V_L = \frac{L \cdot \delta I}{\delta T}, \quad (3.16)$$

onde:

δI é a variação da corrente no indutor;

δT é a variação do tempo (período de chaveamento).

Deseja-se que o valor médio desta tensão seja igual a zero. Desta maneira, a variação da corrente deve ser igual a zero.

Em cada período de chaveamento deseja-se que a variação da corrente no indutor (diferença entre a corrente de referência e a corrente instantânea i_L) seja tal que leve o erro de corrente para zero. Assim

$$\delta I = e = i_{L_ref} - i_L. \quad (3.17)$$

A tensão média (V_L) sobre o indutor do conversor boost durante um período de chaveamento também pode ser dada por

$$V_L = d \cdot v_{in} - (v_o - v_{in}) \cdot (1 - d) \quad (3.18)$$

ou

$$V_L = v_{in} - v_o + v_o \cdot d. \quad (3.19)$$

Substituindo (3.19) e (3.17) em (3.16), tem-se

$$v_{in} - v_o + v_o \cdot d = \frac{L \cdot e}{T_s} \quad (3.20)$$

e isolando d , tem-se

$$d = 1 - \frac{v_{in}}{v_o} + \frac{L \cdot e}{v_o \cdot T_s}. \quad (3.21)$$

Este é o valor da razão cíclica d que deve ser aplicada à chave semicondutora no período de chaveamento atual. Observa-se que este valor pode ser determinado baseado nos parâmetros do conversor boost, na tensão de entrada, na tensão de saída, na corrente atual do indutor e na corrente de referência do indutor.

Uma vez que não é possível calcular a razão cíclica requerida e aplicá-la no mesmo período de chaveamento do conversor boost utilizando um microcontrolador, torna-se essencial determinar previamente a razão cíclica para o próximo período de chaveamento.

Assim, tem-se que

$$d(k+1) = 1 - \frac{\hat{v}_{in}(k+1)}{\hat{v}_o(k+1)} + \frac{L \cdot \hat{e}(k+1)}{\hat{v}_o(k+1) \cdot T_s}, \quad (3.22)$$

onde:

$\hat{e}(k+1)$ é o erro estimado de corrente no próximo período de chaveamento.

Para a compensação do tempo de atraso necessário pelo microcontrolador para o cálculo da lei de controle, é necessário obter o valor do erro estimado de corrente no próximo período de chaveamento, o qual é dado por

$$\hat{e}(k+1) = \hat{i}_{L_ref}(k+1) - \hat{i}_L(k+1), \quad (3.23)$$

onde:

$\hat{i}_L(k+1)$ é a corrente média do indutor estimada no próximo período de chaveamento.

O valor de $\hat{i}_{L_ref}(k+1)$ é obtido através de (3.9), enquanto que o valor de $\hat{i}_L(k+1)$ pode ser estimado através de (3.20), como mostrado em

$$v_{in}(k) - v_o(k) + v_o(k) \cdot d(k) = \frac{L}{T_s} \cdot [\hat{i}_L(k+1) - \bar{i}_L(k)], \quad (3.24)$$

onde:

$\bar{i}_L(k)$ é a corrente média do indutor no período de chaveamento atual.

Isolando $\hat{i}_L(k+1)$ em (3.24), tem-se

$$\hat{i}_L(k+1) = \bar{i}_L(k) + \frac{T_s}{L} \cdot [v_{in}(k) - v_o(k)(1-d(k))], \quad (3.25)$$

onde:

$d(k)$ é o valor da razão cíclica no período de chaveamento atual.

Finalmente, a lei de controle preditiva completa do controlador de corrente por modelo preditivo é expressa como

$$u_{MCC}(k+1) = 1 - \frac{\hat{v}_{in}(k+1)}{\hat{v}_o(k+1)} + \frac{L}{T_s} \cdot \frac{\hat{i}_{L_ref}(k+1) - \hat{i}_L(k+1)}{\hat{v}_o(k+1)}. \quad (3.26)$$

A lei de controle (3.26) pode ser dividida em duas partes. Os 2 primeiros termos representam a lei de controle preditiva da ação *feedforward* para o MCC, enquanto que o último termo representa a lei de controle do controlador de corrente MP, dada por

$$u_{MP}(k+1) = \frac{L}{T_s} \cdot \frac{\hat{i}_{L_ref}(k+1) - \hat{i}_L(k+1)}{\hat{v}_o(k+1)}. \quad (3.27)$$

Esta lei de controle (3.26) requer medições das tensões de entrada e de saída e também da corrente de entrada.

O valor médio da corrente do indutor no período de chaveamento atual pode ser obtido através da amostragem da corrente do indutor no ponto central do pulso positivo da razão cíclica. Como esta lei de controle é usada apenas quando a corrente é contínua, esta consideração pode ser usada. O detalhamento do processo de amostragem da corrente será mostrado na seção 3.5.

3.3.2 Estrutura e funcionamento do controlador

O diagrama de blocos do controlador de corrente MP pode ser visto na Figura 3.3.

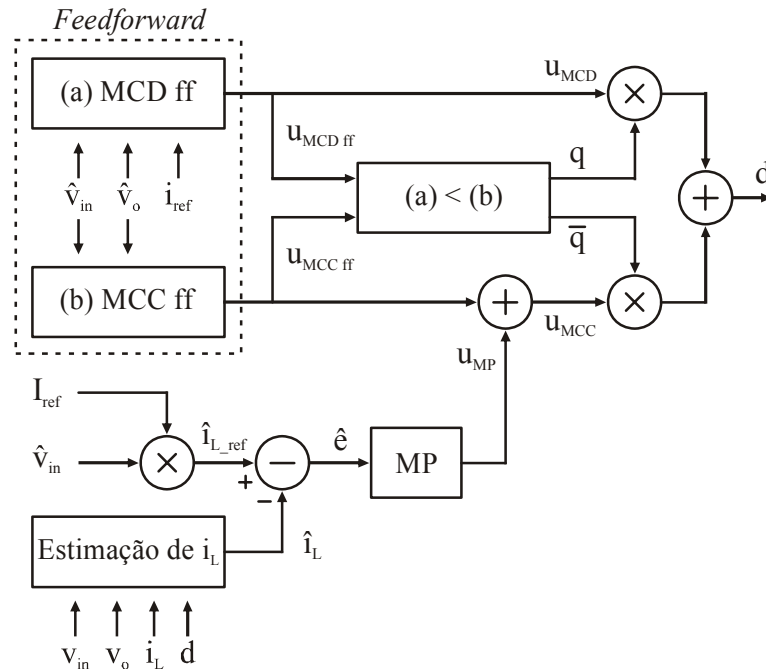


Figura 3.3 – Diagrama de blocos do controlador de corrente MP

Inicialmente, as equações das ações *feedforward* dos modos de condução contínua e descontínua são calculadas. Em seguida, uma comparação entre as duas razões cíclicas é feita, de modo a determinar qual a menor entre elas, uma vez que essa sempre corresponde ao modo de condução atual da corrente (contínua ou descontínua). Se a menor razão cíclica for a do MCD ($q = 1$), então este valor já calculado é selecionado para ser a razão cíclica para o próximo período de chaveamento. Porém, se a menor razão cíclica for a do MCC ($q = 0$), então este valor já calculado é acrescido de uma parcela proveniente do controlador de corrente MP, de modo a constituir a razão cíclica para o próximo período de chaveamento.

A lei de controle MP é calculada apenas quando a razão cíclica da lei de controle da ação *feedforward* para o MCC é menor do que a razão cíclica da lei de controle da ação *feedforward* para o MCD. Neste caso, primeiramente os valores da corrente de referência do indutor para o próximo período de chaveamento e da corrente média do indutor para o próximo período de chaveamento são estimados. Em seguida, o erro dado pela diferença entre essas correntes é calculado. Por fim, o erro é inserido na equação da lei de controle MP, gerando um valor que será acrescido do valor resultante da lei de controle da ação

feedforward do modo contínuo. Este resultado corresponde ao valor da razão cíclica para o próximo período de chaveamento.

Para este controlador, a lei de controle para o MCD é igual à lei de controle da ação *feedforward* para o MCD. Portanto,

$$u_{MCD}(k+1) = u_{MCD,ff}(k+1). \quad (3.28)$$

Por outro lado, a lei de controle para o MCM e MCC é igual à soma da lei de controle da ação *feedforward* para o MCC e da lei de controle do modelo preditivo (u_{MP}). Portanto,

$$u_{MCC}(k+1) = u_{MCC,ff}(k+1) + u_{MP}(k+1). \quad (3.29)$$

3.3.3 Resultados de simulação

Com o objetivo de comprovar o funcionamento do controlador de corrente MP, simulações do conversor boost PFC aplicando o controlador proposto foram realizadas utilizando o software Matlab[®].

Os resultados de simulação comprovaram o funcionamento do controlador proposto em toda a faixa de potências de saída estipulada. As figuras a seguir correspondem à simulação do conversor boost operando com os parâmetros mostrados na Tabela 3.1. Com este valor de potência de saída o conversor opera no MCM.

Tabela 3.1 – Especificações e parâmetros da simulação do conversor

Parâmetro	Símbolo	Valor
Tensão alternada de entrada (valor eficaz)	V_{in}	220 V
Tensão contínua de saída (valor médio)	V_o	400 V
Potência de saída	P_{out}	300 W
Indutor	L	2 mH
Capacitor de saída	C	470 μ F
Frequência da rede	f	60 Hz
Frequência de chaveamento	f_s	24 kHz

A Figura 3.4 mostra a corrente instantânea do indutor do conversor, juntamente com a corrente de referência do indutor, durante um semiciclo da tensão de entrada. A corrente de referência do indutor corresponde a uma forma de onda senoidal retificada com mesma frequência da tensão de entrada.

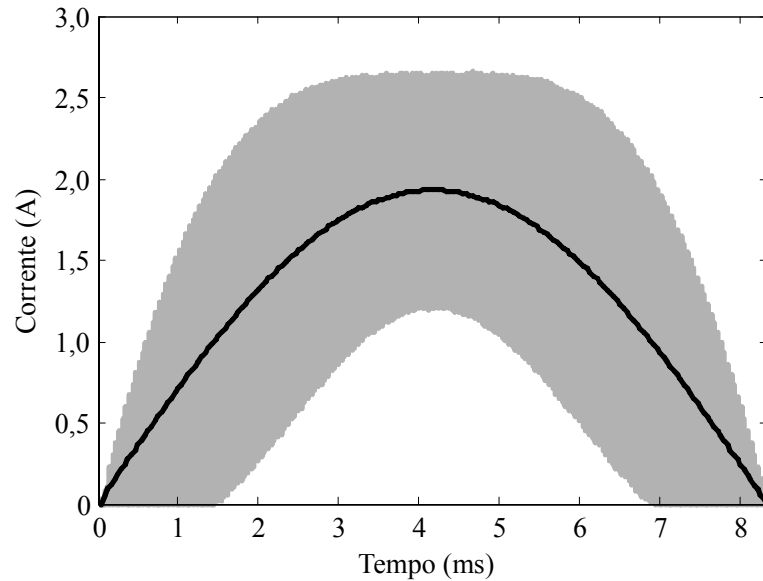


Figura 3.4 – Correntes instantânea e de referência do indutor do conversor - MP

A Figura 3.5 mostra a corrente instantânea do indutor do conversor, juntamente com a corrente média do indutor, durante um semiciclo da tensão de entrada.

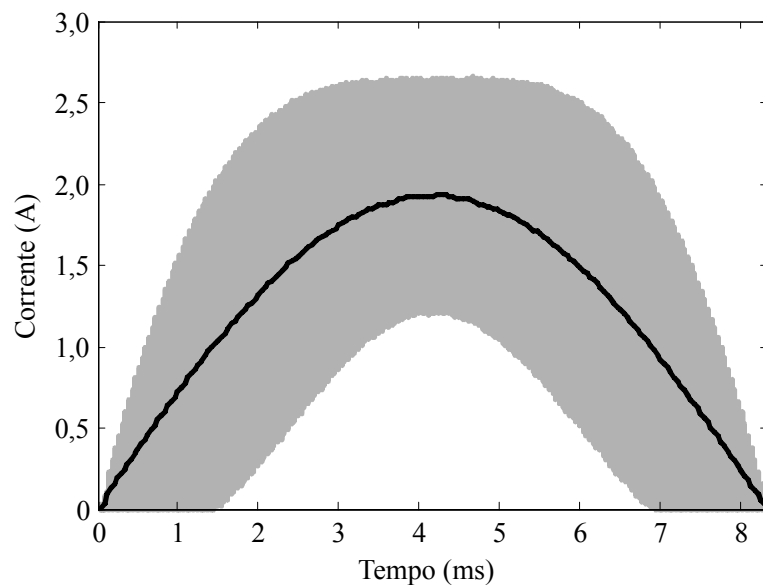


Figura 3.5 – Correntes instantânea e média do indutor do conversor - MP

Observa-se que a corrente média apresenta certa distorção quando comparada com a corrente de referência. Porém, esta distorção é tão pequena que quando as formas de onda são sobrepostas, as mesmas se confundem.

Com o intuito de se obter um parâmetro matemático com o qual seja possível fazer uma comparação quantitativa entre as formas de onda da corrente do indutor obtidas com este

controlador e com o controlador proporcional-integral adaptado, optou-se por calcular a THD de ambas as correntes.

De acordo com a norma IEC 61000-3-2 [6], como já mencionado no capítulo 1, os limites máximos dos harmônicos da corrente de entrada de equipamentos até a 40ª ordem são estipulados. Portanto, a Figura 3.6 mostra o espectro harmônico (até o 40º harmônico) da corrente instantânea do conversor boost PFC. Nesta figura estão representados os valores eficazes dos harmônicos, sendo que a fundamental apresenta valor igual a 1,362 A. Convém ressaltar que todos os harmônicos são menores que os valores estipulados para a classe A, descritos na Tabela 1.1.

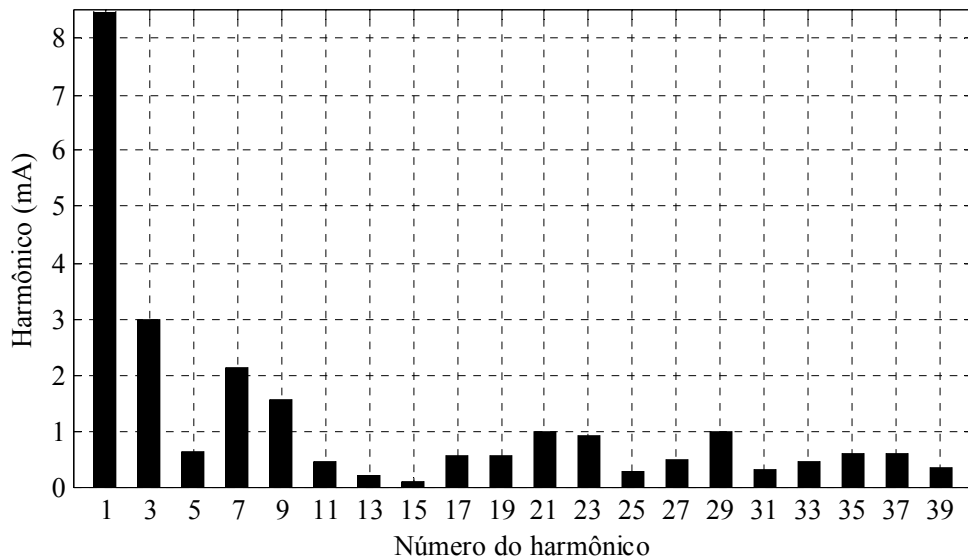


Figura 3.6 – Espectro harmônico da corrente instantânea do conversor - MP

Entretanto, para esta simulação, optou-se por calcular a THD levando em consideração até o 100º harmônico, de maneira a adotar o mesmo procedimento do equipamento utilizado para medir experimentalmente a THD, assunto que será abordado no capítulo 6.

Portanto, a THD da corrente de entrada do conversor boost PFC com potência de saída igual a 300 W, utilizando o controlador de corrente MP, calculada através de (1.6), é dada por

$$THD = \frac{\sqrt{\sum_{n=2}^{100} I_n^2}}{I_1} \cdot 100 = 0,4418\% . \quad (3.30)$$

Por fim, a Figura 3.7 mostra o resultado de simulação das leis de controle. Nesta figura é possível observar a lei de controle preditiva da ação *feedforward* para o MCD (3.12), a lei de controle preditiva da ação *feedforward* para o MCC (3.15) e a lei de controle completa,

representada pela razão cíclica d , a qual inclui a lei de controle do modelo preditivo (3.27). Observam-se também as faixas de operação nas quais a corrente do indutor é contínua e descontínua dentro dos períodos de chaveamento do conversor. Como o conversor opera em MCM, os gráficos das leis de controle das ações *feedforward* se cruzam, fato que não ocorre caso o conversor opere em MCD ou MCC. Convém ressaltar que variando-se a potência de saída, altera-se o ponto de cruzamento, se o mesmo existir.

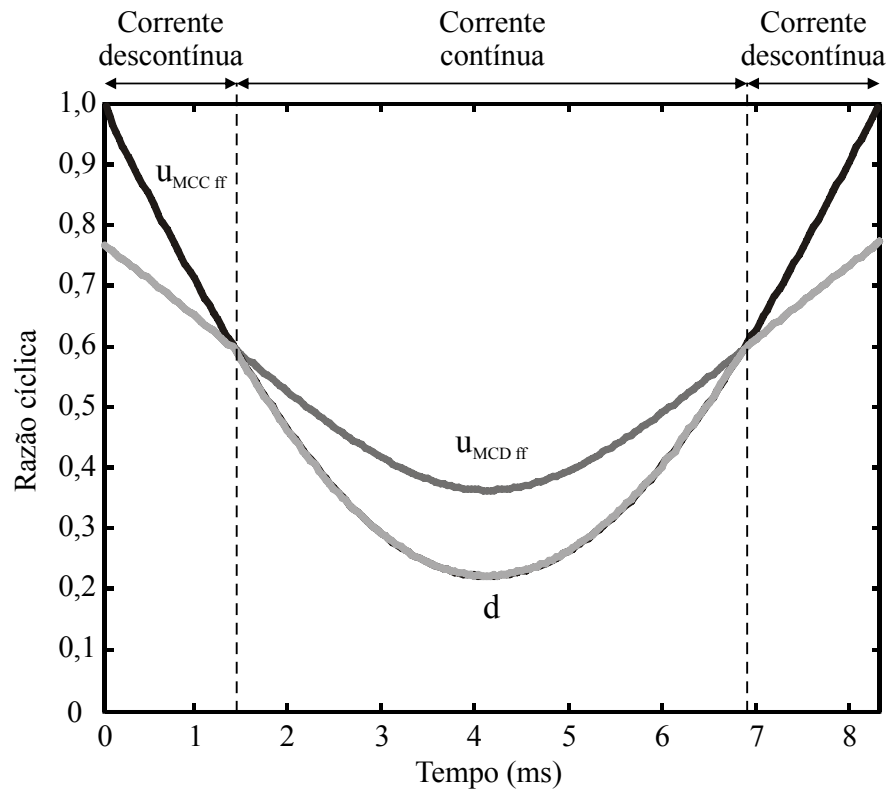


Figura 3.7 – Simulação das leis de controle

3.3.4 Variação paramétrica

Na maioria das aplicações em eletrônica de potência os conversores estão sujeitos a variação nos parâmetros dos seus elementos devido à diversos motivos, tais como variação de temperatura, variação de umidade, envelhecimento dos componentes, entre outros. Uma vez que estas variações estão quase sempre presentes, deseja-se que o conversor seja capaz de obter um bom desempenho, até mesmo quando essas incertezas ocorrem. Portanto, é importante realizar uma análise na qual seja verificado o impacto da variação dos parâmetros no sistema de controle e no comportamento desses conversores.

Para o conversor boost PFC deste trabalho, os parâmetros de maior importância são o indutor de entrada, o capacitor de saída e a carga alimentada. Uma vez que este conversor é

projetado para trabalhar com variação da potência de saída, ele já tem por objetivo operar satisfatoriamente em toda a faixa de potências de saída especificada. Resultados de simulação com variação de carga são mostrados e discutidos na seção 3.5.

Portanto, nesta subseção é feita a análise do impacto da variação do valor indutor e do capacitor de saída do conversor boost PFC utilizando o controlador de corrente MP.

Através da análise das equações (3.28) e (3.29), observa-se que o capacitor não apresenta impacto neste controlador de corrente. O indutor, por sua vez, tem impacto em ambas as equações, ou seja, nos três modos de condução. Como para os modos de condução MCM e MCC o impacto do indutor está presente na lei de controle MP e não na ação *feedforward* para o MCC, que é mais relevante para o cálculo da razão cíclica, a sua variação paramétrica tende a apresentar menor influência do que no MCD, uma vez que este modo de condução utiliza somente a ação *feedforward* para o MCD e esta é impactada pelo indutor.

Desta maneira, conclui-se que o impacto da variação do indutor será tanto maior quanto maior for o trecho de corrente descontínua em um semiciclo da tensão de entrada. Assim, para potências elevadas o impacto será pequeno e irá aumentando gradativamente à medida que a potência de saída do conversor for diminuindo, até a entrada no MCD.

A Figura 3.8 ilustra a THD da corrente de entrada do conversor para diversos valores de potência de saída com a variação do indutor de 0 até 10 % para mais. As demais especificações e parâmetros do conversor são os mesmos informados na Tabela 3.1.

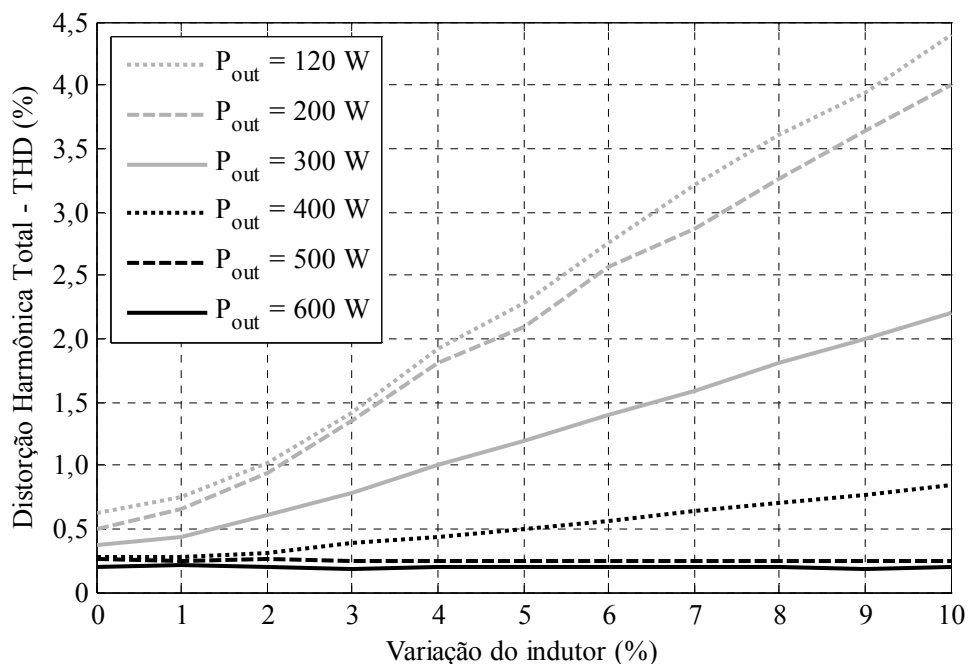


Figura 3.8 – Impacto da variação paramétrica do indutor - MP

Observa-se que para as potências de saída nas quais o conversor opera em MCC (500 W e 600 W) a THD praticamente não sofre impacto com a variação do indutor. Entretanto, para as potências de saída nas quais o conversor opera em MCM (120 W a 400 W), a THD eleva-se à medida que a variação do indutor aumenta e à medida que a potência de saída diminui.

Como exemplo, a Figura 3.9 ilustra as correntes instantânea e média do conversor operando a 300 W com variação de 10 % para mais no valor do indutor. Observa-se que a corrente média segue a referência apenas quando a corrente é contínua, sofrendo redução quando ela é descontínua. O degrau presente na mudança do modo de condução da corrente será maior quanto maior for a variação do indutor e menor for a potência de saída.

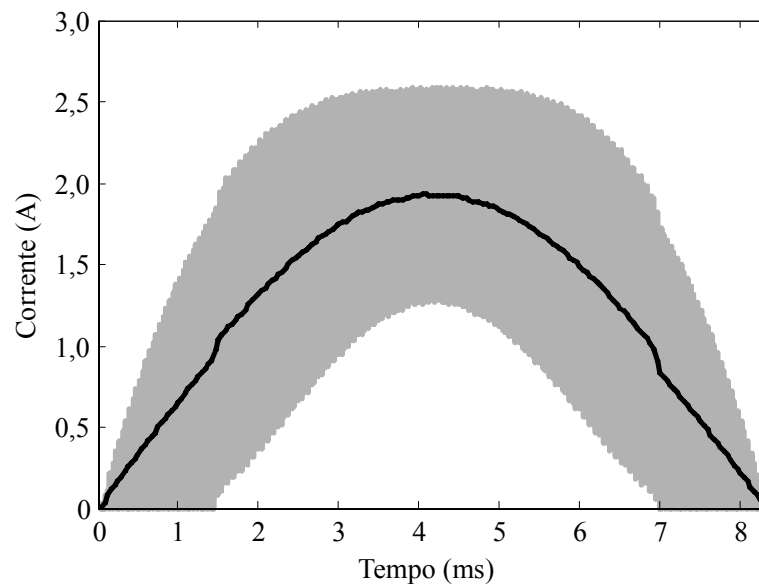


Figura 3.9 – Variação paramétrica de 10 % no valor do indutor - MP

Para solucionar este problema, o valor do indutor pode ser estimado através de (3.24), isolando-se L , uma vez que os demais valores desta equação são conhecidos. Convém ressaltar que a equação é válida somente para o trecho de corrente contínua, porém o valor estimado do indutor pode ser usado em todas as equações do controlador de corrente. Desta maneira, o impacto da variação paramétrica do indutor no MCM e MCC pode ser corrigido.

Para o MCD, uma vez que somente a ação *feedforward* do MCD é utilizada, não há o degrau na corrente instantânea do conversor. Entretanto, a corrente não segue a referência durante todo o semiciclo da tensão de entrada, ficando abaixo desta. Porém, como a forma de onda senoidal retificada é mantida, este erro presente na amplitude da forma de onda pode ser facilmente corrigido através da atuação do controlador de tensão do conversor.

3.4 Controlador de corrente proporcional-integral adaptado

O controlador de corrente proporcional-integral (PI) adaptado não é baseado no modelo do conversor boost, ao contrário do controlador anterior. Este controlador tem por objetivo fazer com que a corrente média do indutor siga a corrente de referência do indutor com erro nulo de regime permanente, devido à ação integral de controle. Ele é chamado de PI adaptado, pois realiza o processo de inicialização do erro, como será explicado na subseção 3.4.2.

Na seqüência, a descrição da lei de controle do PI adaptado, a estrutura (diagrama de blocos) do controlador, a descrição do seu funcionamento, os resultados de simulação obtidos e a análise da variação paramétrica serão mostrados.

3.4.1 Descrição da lei de controle

A lei de controle do PI adaptado é utilizada apenas quando a corrente no indutor é contínua, ou seja, no MCC e no MCM, como será detalhado no funcionamento deste controlador de corrente na subseção 3.4.2. Ela é obtida através da discretização do controlador PI analógico e está mostrada a seguir

$$u_{PI}(k+1) = 2 \cdot (K_p + K_i) \cdot e(k) - (K_p + K_i) \cdot e(k-1) + \sum e(k), \quad (3.31)$$

onde:

K_p é o ganho proporcional digital;

K_i é o ganho integral digital;

$e(k)$ é o erro de corrente no período de chaveamento atual;

$e(k-1)$ é o erro de corrente no período de chaveamento anterior;

$\sum e(k)$ é o somatório (integração) do erro de corrente no período de chaveamento atual.

O ganho proporcional digital é igual ao ganho proporcional analógico. Portanto,

$$K_p = K_p, \quad (3.32)$$

onde:

K_p é o ganho proporcional analógico.

O ganho integral digital é igual ao ganho integral analógico multiplicado pelo período de amostragem (chaveamento). Portanto,

$$K_i = K_i \cdot T_s, \quad (3.33)$$

onde:

K_i é o ganho integral analógico.

O erro de corrente no período de chaveamento atual é dado por

$$e(k) = \hat{i}_{L_ref}(k+1) - \bar{i}_L(k). \quad (3.34)$$

O somatório (integração) do erro é dado por

$$\sum e(k) = \sum e(k-1) + K_i \cdot e(k), \quad (3.35)$$

onde:

$\sum e(k-1)$ é o somatório (integração) do erro de corrente no período de chaveamento anterior.

A lei de controle (3.31) requer medições da tensão de entrada e também da corrente de entrada.

Apesar da lei de controle PI adaptada ser utilizada apenas quando a corrente do indutor é contínua, ou seja, no MCC e no MCM, quando o conversor opera no MCD o controlador necessita calcular a condição inicial do erro (erro inicializado). Esse cálculo é necessário para que quando a corrente do indutor passar de descontínua para contínua dentro de um semiciclo da tensão de entrada, o compensador PI não desperdice tempo para ajustar o valor médio da corrente do indutor com o valor de referência, evitando assim oscilações indesejadas na forma de onda da corrente na mudança do modo de condução. Devido a este processo, o controlador é chamado de PI adaptado, de modo a diferenciá-lo do PI tradicional.

A equação da inicialização do erro é obtida a partir de (3.31) e é dada por

$$\sum e_0(k) = d(k) - u_{MCC_ff}(k+1) - 2 \cdot (K_p + K_i) \cdot e(k) + (K_p + K_i) \cdot e(k-1). \quad (3.36)$$

Novamente, para este controlador o valor médio da corrente do indutor no período de chaveamento atual também pode ser obtido através da amostragem da corrente do indutor no ponto central do pulso positivo da razão cíclica. Como esta lei de controle é usada apenas quando a corrente é contínua, esta consideração pode ser usada. O detalhamento do processo de amostragem da corrente será mostrado na seção 3.5.

3.4.2 Estrutura e funcionamento do controlador

O diagrama de blocos do controlador de corrente PI adaptado pode ser visto na Figura 3.10. Observa-se que ele é semelhante ao diagrama de blocos do controlador de corrente MP mostrado na Figura 3.3, diferindo apenas no cálculo da lei de controle utilizada.

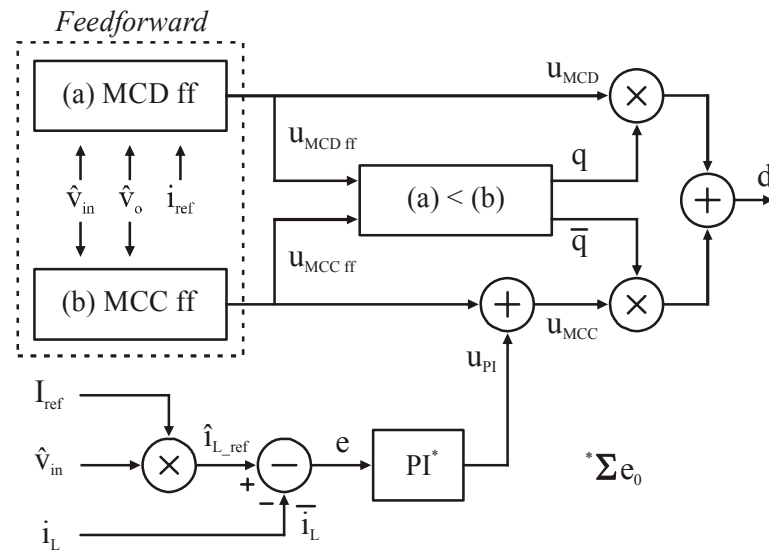


Figura 3.10 – Diagrama de blocos do controlador de corrente PI adaptado

Inicialmente, as equações das ações *feedforward* dos modos de condução contínua e descontínua são calculadas. Em seguida, uma comparação entre as duas razões cíclicas é feita, de modo a determinar qual a menor entre elas, uma vez que essa sempre corresponde ao modo de condução atual da corrente (contínua ou descontínua). Se a menor razão cíclica for a do MCD ($q = 1$), então este valor já calculado é selecionado para ser a razão cíclica para o próximo período de chaveamento. Porém, se a menor razão cíclica for a do MCC ($q = 0$), então este valor já calculado é acrescido de uma parcela proveniente do controlador de corrente PI adaptado, de modo a constituir a razão cíclica para o próximo período de chaveamento.

A lei de controle do PI adaptado é calculada apenas quando a razão cíclica da lei de controle da ação *feedforward* para o MCC é menor do que a razão cíclica da lei de controle da ação *feedforward* para o MCD. Neste caso, primeiramente o valor da corrente de referência do indutor para o próximo período de chaveamento é estimado. Em seguida, o erro dado pela diferença entre esta corrente e a corrente média do indutor no período de chaveamento atual é calculado. Além disso, o somatório do erro, que corresponde à integração dos erros anteriores com o erro atual multiplicado pelo ganho integral do controlador, também é calculado. Por fim, o erro atual, o erro anterior e o somatório do erro são inseridos na equação do controlador de corrente PI adaptado, gerando um valor que será acrescido do valor resultante da lei de controle da ação *feedforward* do modo contínuo. Este resultado corresponde ao valor da razão cíclica para o próximo período de chaveamento.

Este controlador de corrente do tipo PI deve ser inicializado quando da mudança da corrente de descontínua para contínua. A condição inicial do erro (erro inicializado) é

calculada em todos os períodos de chaveamento nos quais a corrente é descontínua. Assim, quando a corrente passa para contínua, o valor já está previamente calculado e pronto para ser usado. Desta maneira, no primeiro período de chaveamento de corrente contínua do MCM, a integração dos erros anteriores usada para o cálculo de (3.35) é substituída pelo erro inicializado dado por (3.36). Caso a inicialização não seja aplicada, quando a corrente do conversor comutar de descontínua para contínua dentro de um semiciclo da tensão de entrada, o valor médio da corrente de entrada apresentará uma oscilação até que o PI consiga ajustar a corrente do indutor para o valor de referência. Esta oscilação é prejudicial, pois eleva a THD da corrente de entrada e reduz o FP do conversor.

Para este controlador, a lei de controle para o MCD é igual à lei de controle da ação *feedforward* para o MCD. Portanto,

$$u_{MCD}(k+1) = u_{MCD,ff}(k+1). \quad (3.37)$$

Por outro lado, a lei de controle para o MCM e MCC é igual à soma da lei de controle da ação *feedforward* para o MCC e da lei de controle do PI adaptado (u_{PI}). Portanto,

$$u_{MCC}(k+1) = u_{MCC,ff}(k+1) + u_{PI}(k+1). \quad (3.38)$$

3.4.3 Projeto do controlador PI

O projeto do controlador PI será feito no domínio do tempo contínuo, portanto, um controlador PI analógico. Em seguida, os ganhos serão convertidos para o domínio do tempo discreto, através de (3.32) e (3.33), de modo a tornar o controlador um PI digital, visando implementação em microcontrolador. Como mencionado anteriormente, a lei de controle do PI adaptado é aplicada apenas quando a corrente do conversor boost PFC é contínua, portanto o projeto do compensador PI é feito para a operação no MCC.

3.4.3.1 Modelos do conversor boost

Para realizar o projeto do compensador PI analógico deve-se ter conhecimento do modelo dinâmico da planta do conversor boost. É necessário estabelecer um modelo que relacione a variável a ser controlada com a variável de controle, que neste caso correspondem à corrente do indutor do conversor boost e à razão cíclica da chave ativa, respectivamente.

Para obter o modelo dinâmico, vários métodos de modelagem já foram propostos. Como exemplo, citam-se o método MISSCO (*minimum separable switching configuration*)

[47]-[48] e o método da chave PWM (*PWM switch*) [49]-[50]. Ambos resultam em modelos para pequenos sinais e baixas frequências.

Estes dois métodos de modelagem de conversores estáticos consistem em representar, de forma equivalente, o comportamento não-linear das chaves semicondutoras, através de um modelo linear equivalente. Como todas as não-linearidades significativas do conversor estão nas chaves semicondutoras, substituindo-se estas por um modelo linear equivalente se obtém uma representação linear para o conversor inteiro.

Utilizando o modelo da chave PWM e a planta do conversor boost considerando as resistências série equivalente do indutor e do capacitor, obtém-se uma função de transferência de 2ª ordem, cuja equação é representada por

$$Hi_L(s) = \frac{\hat{i}_L(s)}{\hat{d}(s)} = K_H \cdot \frac{s + z}{s^2 + A \cdot s + B}, \quad (3.39)$$

com

$$K_H = \frac{v_o}{d'} \cdot \frac{C \cdot (d' \cdot R^2 + d' \cdot R \cdot R_C + R_C^2 + R \cdot R_C)}{L \cdot C \cdot (R + R_C)^2}, \quad (3.40)$$

$$z = \frac{2 \cdot d' \cdot R + R_C}{C \cdot (d' \cdot R^2 + d' \cdot R \cdot R_C + R_C^2 + R \cdot R_C)}, \quad (3.41)$$

$$A = \frac{L \cdot (R + R_C) + C \cdot [R_L \cdot (R + R_C)^2 + d' \cdot (R \cdot R_C^2 + R^2 \cdot R_C)]}{L \cdot C \cdot (R + R_C)^2} \quad (3.42)$$

e

$$B = \frac{R^2 \cdot d'^2 + R_L \cdot (R + R_C) + d' \cdot R \cdot R_C}{L \cdot C \cdot (R + R_C)^2}, \quad (3.43)$$

onde:

d' é a razão cíclica complementar;

R_C é a resistência série equivalente do capacitor;

R_L é a resistência série equivalente do indutor.

Por outro lado, além destes métodos de modelagem que produzem equações complexas, existe também um modelo simplificado que relaciona a corrente do indutor com a razão cíclica.

A equação da corrente do indutor do conversor boost pode ser escrita em função de variações de pequenos sinais da razão cíclica, da tensão de entrada e da tensão de saída, como mostrado em [32]

$$\hat{i}_L(s) = \frac{v_o}{L \cdot s} \cdot \hat{d}(s) + \frac{1}{L \cdot s} \cdot \hat{v}_{in}(s) - \frac{1-d}{L \cdot s} \cdot \hat{v}_o(s). \quad (3.44)$$

Assim, relacionando a corrente do indutor unicamente com a razão cíclica, obtém-se a função de transferência do modelo simplificado, dada por

$$Hi(s) = \frac{\hat{i}_L(s)}{\hat{d}(s)} = \frac{v_o(s)}{L \cdot s}. \quad (3.45)$$

Este modelo simplificado considera o capacitor como tendo um valor muito elevado (ou mesmo como sendo uma fonte de tensão) e despreza a resistência ôhmica do indutor.

A Figura 3.11 mostra o diagrama de bode do modelo derivado do método da chave PWM (3.39), para diferentes valores de razões cíclicas, variando de 0,1 até 0,9 em intervalos de 0,2. Os parâmetros do conversor boost são os mesmos mostrados na Tabela 3.1, com exceção da potência de saída, que agora é utilizada a máxima potência de projeto do conversor, igual a 600 W. Os demais parâmetros necessários para a obtenção do diagrama de bode do modelo derivado do método da chave PWM, juntamente com o valor da potência de saída, estão mostrados na Tabela 3.2.

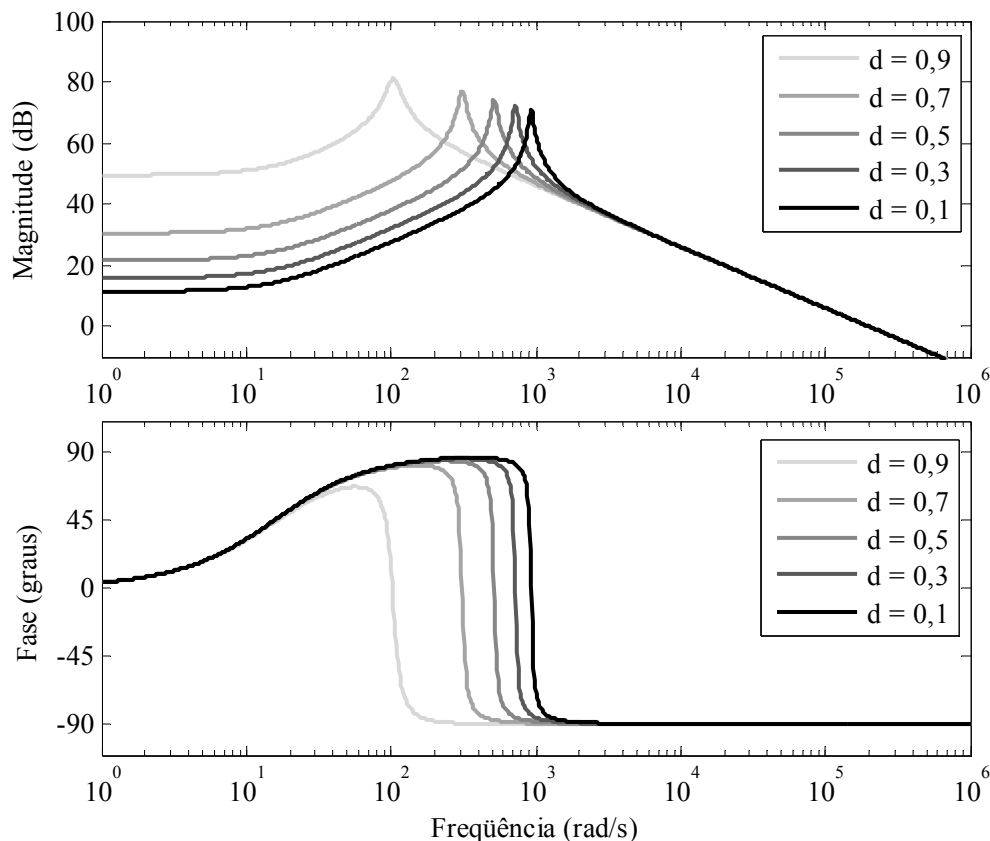


Figura 3.11 – Diagrama de bode do modelo derivado do método da chave PWM

Tabela 3.2 – Especificações do modelo do conversor boost

Parâmetro	Símbolo	Valor
Potência de saída	P_{out}	600 W
Resistência de carga	R	320 Ω
Resistência série equivalente do indutor	R_L	0,01 Ω
Resistência série equivalente do capacitor	R_C	0,1 Ω

Observa-se que a curva do ganho apresenta o comportamento típico de um sistema com um zero em baixa frequência e dois pólos em frequências mais altas. Ele decresce com uma inclinação de 20 dB/déc. a partir de aproximadamente $2 \cdot 10^3$ rad/s, enquanto que a fase se mantém em 90 graus negativos a partir desta frequência, independentemente da razão cíclica.

Já a Figura 3.12 mostra o diagrama de bode do modelo simplificado (3.45). Observa-se que a curva do ganho decresce com uma inclinação de 20 dB/déc., devido à presença de um pólo na origem, enquanto que a fase se mantém em 90 graus negativos.

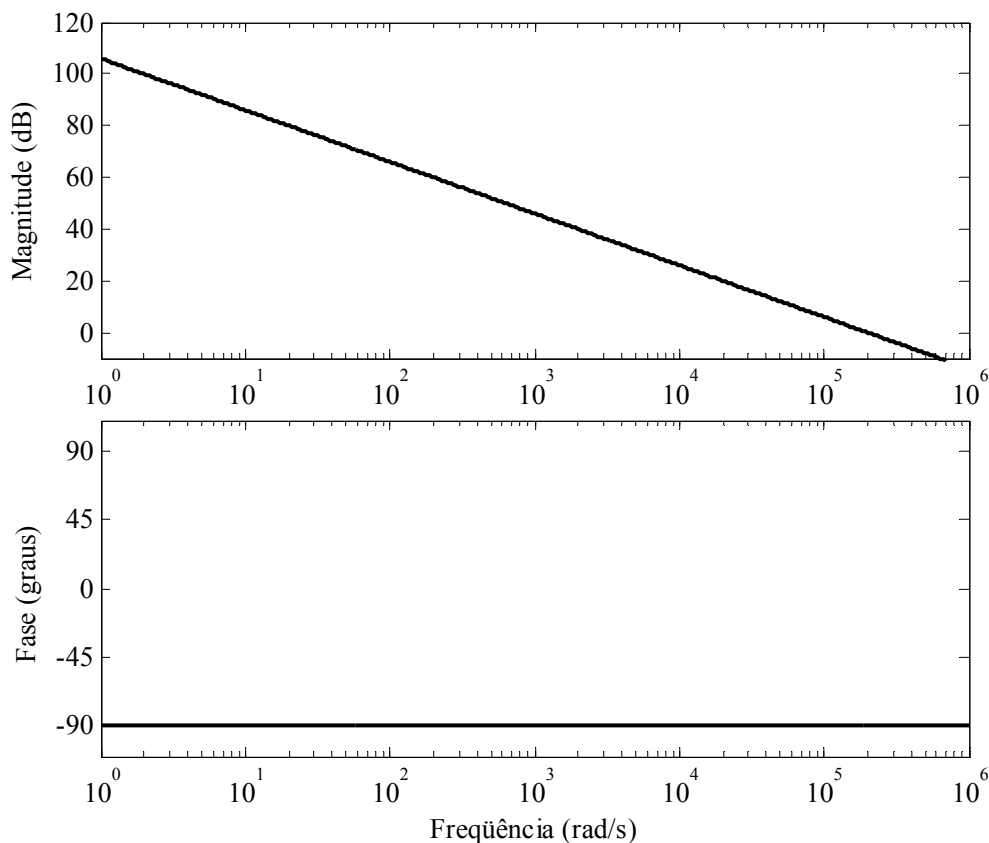


Figura 3.12 – Diagrama de bode do modelo simplificado

Por fim, a Figura 3.13 mostra a comparação entre os diagramas de bode dos modelos considerados.

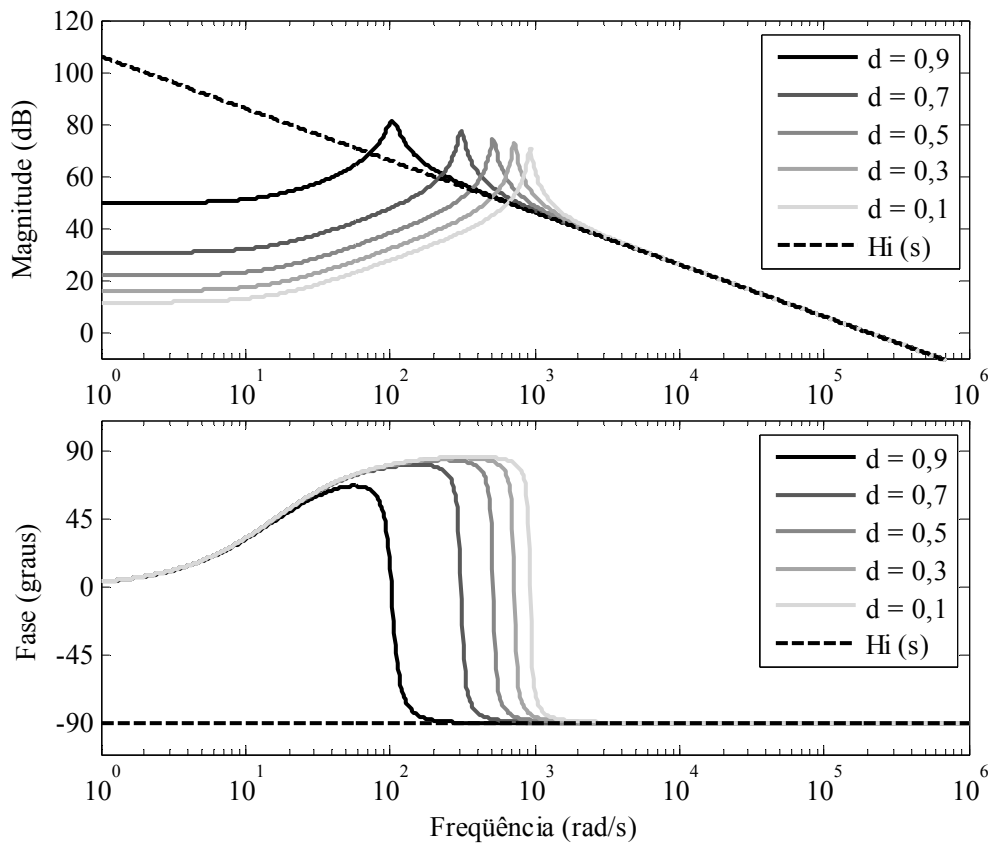


Figura 3.13 – Comparação entre os diagramas de bode dos modelos considerados

Observa-se que a partir da frequência de aproximadamente $4 \cdot 10^3$ rad/s (≈ 637 Hz), o modelo simplificado apresenta a mesma resposta que o modelo derivado do método da chave PWM, independentemente da razão cíclica. Como os conversores de potência geralmente operam com frequência de chaveamento superior à esta, na ordem de dezenas a centenas de kilohertz, torna-se vantajoso utilizar o modelo simplificado, uma vez que este produz o mesmo resultado e apresenta menor complexidade.

3.4.3.2 Metodologia de projeto do compensador

O compensador PI é um compensador que apresenta a estrutura de atraso de fase com o pólo na origem. A equação característica do PI é dada por

$$G_{PI}(s) = K_p + \frac{K_i}{s} = K_c \cdot \frac{s + z_c}{s}. \quad (3.46)$$

O compensador PI, assim como os compensadores de atraso de fase, são essencialmente filtros passa-baixas. Portanto, ele permite um ganho alto em baixas

freqüências (o que melhora o desempenho em regime permanente) e reduz o ganho na região crítica de altas freqüências, de maneira a melhorar a margem de fase.

O pólo de malha fechada localizado próximo à origem resulta em uma resposta transitória lenta, apesar de que sua magnitude irá se tornar muito pequena devido ao zero do compensador que irá praticamente cancelar o efeito deste pólo. Entretanto, a resposta transiente devido a este pólo é tão lenta que o tempo de acomodação (*settling time*) será afetado adversamente [51].

A atenuação devido ao compensador deslocará a freqüência de cruzamento da curva do ganho para um valor inferior onde a margem de fase é aceitável. Assim, esse compensador reduzirá a banda passante do sistema, o que resultará em uma resposta transitória mais lenta.

O zero do compensador deve ser posicionado em uma freqüência alta, pois quanto maior o valor da freqüência deste zero, mais rápido será o sistema, o que resultará em uma distorção menor. Porém, esta localização do zero em altas freqüências reduz a margem de fase do sistema, o que é prejudicial.

Se a freqüência do zero (z_c) estiver acima da freqüência de corte do compensador (ω_{cc}), o cruzamento da curva de ganho por zero ocorre com inclinação de -40 dB/déc., devido à presença de dois pólos antes de ω_{cc} (um proveniente da planta do conversor e outro da estrutura do compensador PI), o que resulta em uma margem de fase pequena. De modo a garantir uma margem de fase superior a 45° , adota-se a freqüência do zero como sendo menor ou igual à freqüência de corte do controlador, sendo que quanto mais próximo desta, mais rápido será o sistema.

A freqüência de corte do controlador (ω_{cc}), por sua vez, deve ser menor que um quarto da freqüência de comutação (ω_s) [52].

O valor do ganho do compensador de corrente (K_c) é obtido de forma a garantir a freqüência de cruzamento especificada. Na freqüência de corte, o produto entre os ganhos do compensador e da planta é igual a 1. Portanto

$$\left| K_c \cdot \frac{j \cdot \omega_{cc} + z_c}{j \cdot \omega_{cc}} \right| \cdot \left| \frac{K_{PL}}{j \cdot \omega_{cc}} \right| = 1, \quad (3.47)$$

de onde se obtém que

$$K_c = \frac{\omega_{cc}^2}{K_{PL} \cdot \sqrt{\omega_{cc}^2 + z_c^2}}. \quad (3.48)$$

O valor de K_{PL} corresponde ao ganho da planta, o qual é dado por

$$K_{PL} = \frac{V_o}{L}. \quad (3.49)$$

Por fim, os valores de K_p e K_i são obtidos a partir de

$$K_p = K_c \quad (3.50)$$

e

$$K_i = K_c \cdot z_c. \quad (3.51)$$

3.4.3.3 Exemplo de projeto do compensador

Para ilustrar a metodologia de projeto discutida no item anterior, o exemplo do projeto do compensador PI utilizado no controlador de corrente PI adaptado do conversor boost PFC é mostrado a seguir.

A frequência de chaveamento do conversor é definida como sendo

$$\omega_s = 2 \cdot \pi \cdot f_s = 150,796 \cdot 10^3 \text{ rad/s}. \quad (3.52)$$

A frequência de corte do compensador foi definida como sendo igual a 20 vezes menor que a frequência de chaveamento do conversor. Este valor foi obtido através de sucessivas simulações, até a obtenção do valor que resultasse na melhor resposta do compensador. Portanto

$$\omega_{cc} = \frac{\omega_s}{20} = 7,540 \cdot 10^3 \text{ rad/s}. \quad (3.53)$$

Assim, a frequência do zero do compensador é definida por

$$z_c = \frac{\omega_s}{20} = 7,540 \cdot 10^3 \text{ rad/s}. \quad (3.54)$$

O ganho da planta, obtido de (3.49), é dado por

$$K_{PL} = 2 \cdot 10^5. \quad (3.55)$$

O ganho do compensador de corrente, obtido de (3.48), é dado por

$$K_c = 0,027. \quad (3.56)$$

O ganho K_p , obtido de (3.50), é dado por

$$K_p = 0,027. \quad (3.57)$$

Por fim, o ganho K_i , obtido de (3.51), é dado por

$$K_i = 200,991. \quad (3.58)$$

A Figura 3.14 mostra o diagrama de bode do sistema planta-compensador em malha aberta. Observa-se que o cruzamento da curva do ganho por zero ocorre na frequência de 7540 rad/s, como definido em (3.53). Até esta frequência, a curva do ganho decresce com uma inclinação de -40 dB/déc. devido à presença dos dois pólos na origem e, a partir desta frequência, decresce com uma inclinação de -20 dB/déc. devido à presença de um zero neste ponto (frequência). A margem de ganho é infinita, uma vez que a curva da fase não cruza o eixo de -180° . A margem de fase, por sua vez, é igual a 45 graus, conforme desejado, e está indicada na figura.

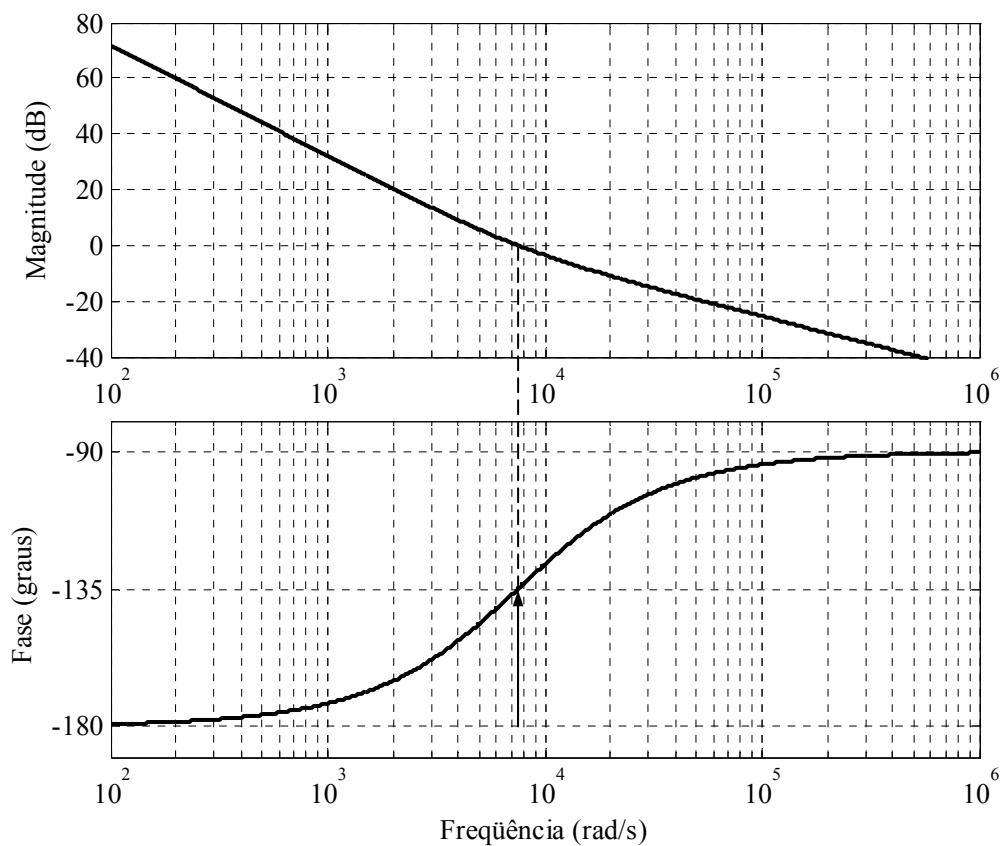


Figura 3.14 – Diagrama de bode do sistema planta-compensador em malha aberta

3.4.4 Resultados de simulação

Com o objetivo de comprovar o funcionamento do controlador de corrente PI adaptado, simulações do conversor boost PFC aplicando o controlador proposto foram realizadas utilizando o software Matlab[®].

Os resultados de simulação comprovaram o funcionamento do controlador proposto em toda a faixa de potências de saída estipulada. As figuras a seguir correspondem à

simulação do conversor boost operando com os parâmetros mostrados na Tabela 3.1. Com este valor de potência de saída o conversor opera no MCM.

A Figura 3.15 mostra a corrente instantânea do indutor do conversor, juntamente com a corrente de referência do indutor, durante um semiciclo da tensão de entrada. A corrente de referência do indutor corresponde a uma forma de onda senoidal retificada na mesma frequência da tensão de entrada.

A Figura 3.16 mostra a corrente instantânea do indutor do conversor, juntamente com a corrente média do indutor, durante um semiciclo da tensão de entrada.

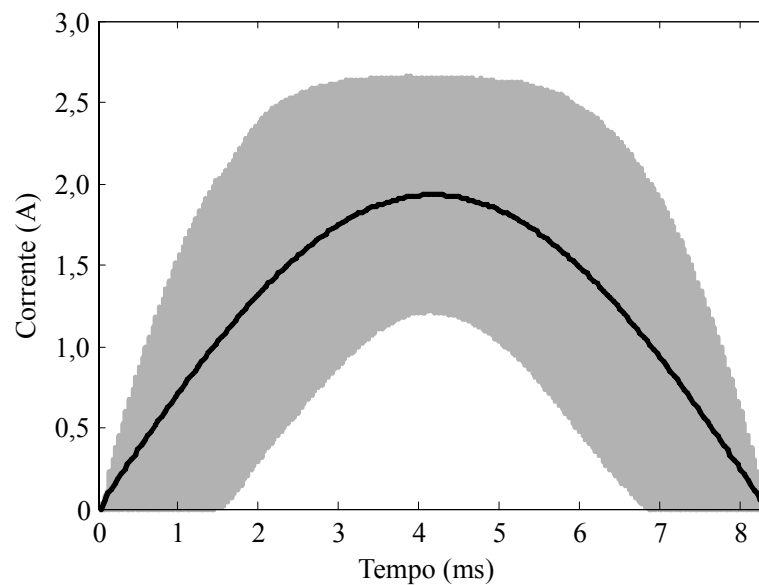


Figura 3.15 – Correntes instantânea e de referência do indutor do conversor - PI adaptado

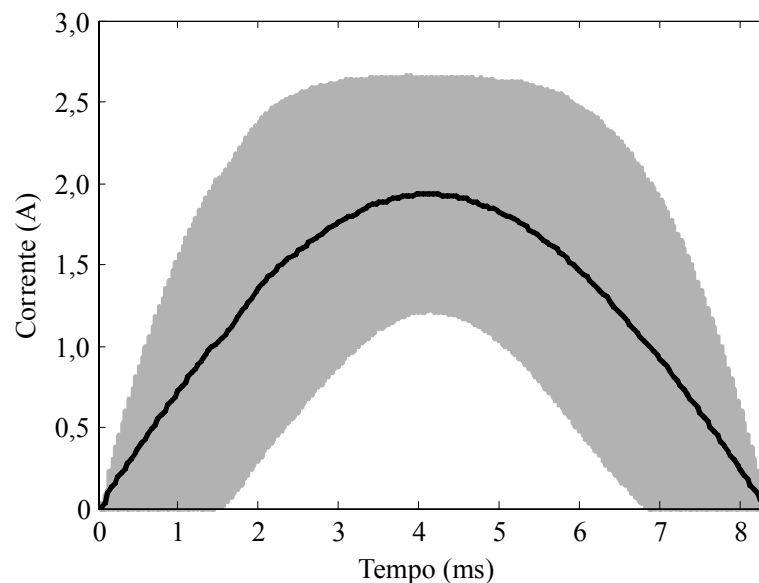


Figura 3.16 – Correntes instantânea e média do indutor do conversor - PI adaptado

Observa-se que a corrente média apresenta certa distorção quando comparada com a corrente de referência, principalmente na transição de corrente descontínua para contínua. Esta distorção seria significativamente maior, caso o processo de inicialização do erro não fosse utilizado. As distorções restantes da corrente média são tão pequenas com relação à corrente de referência, que quando as formas de onda são sobrepostas, elas se confundem.

A Figura 3.17 mostra o espectro harmônico (até o 40º harmônico) da corrente instantânea do conversor boost PFC. Nesta figura estão representados os valores eficazes dos harmônicos, sendo que a fundamental apresenta valor eficaz igual a 1,363 A. Convém ressaltar que todos os harmônicos são menores que os valores da classe A da Tabela 1.1.

A escala vertical desta figura coincide com a da Figura 3.6. Este cuidado foi tomado com o intuito de facilitar uma comparação entre os espectros harmônicos das correntes instantâneas do conversor boost PFC utilizando os dois controladores de corrente propostos.

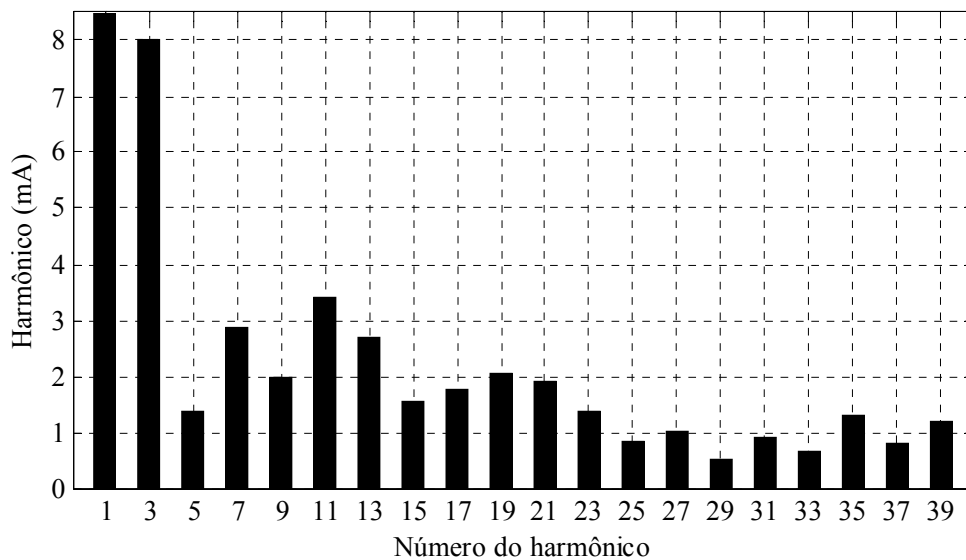


Figura 3.17 – Espectro harmônico da corrente instantânea do conversor - PI adaptado

Para esta simulação, também optou-se por calcular a THD levando em consideração até o 100º harmônico, mesmo procedimento adotado na subseção 3.3.3.

Portanto, a THD da corrente de entrada do conversor boost PFC com potência de saída igual a 300 W, utilizando o controlador de corrente PI adaptado, calculada através de (1.6), é dada por

$$THD = \frac{\sqrt{\sum_{n=2}^{100} I_n^2}}{I_1} \cdot 100 = 0,8304\% . \quad (3.59)$$

3.4.5 Variação paramétrica

Nesta subseção é feita a análise do impacto da variação do valor indutor e do capacitor de saída do conversor boost PFC utilizando o controlador de corrente PI adaptado.

Através da análise das equações (3.37) e (3.38), observa-se que o capacitor não apresenta impacto neste controlador de corrente. O indutor, por sua vez, tem impacto em ambas as equações, ou seja, nos três modos de condução. Como para os modos de condução MCM e MCC o impacto do indutor está presente na lei de controle PI adaptada e não na ação *feedforward* para o MCC, que é mais relevante para o cálculo da razão cíclica, a sua variação paramétrica tende a apresentar menor influência do que no MCD, uma vez que este modo de condução utiliza somente a ação *feedforward* para o MCD e esta é impactada pelo indutor.

Desta maneira, conclui-se que o impacto da variação do indutor será tanto maior quanto maior for o trecho de corrente descontínua em um semiciclo da tensão de entrada. Assim, para potências elevadas o impacto será pequeno e irá aumentando gradativamente à medida que a potência de saída do conversor for diminuindo, até a entrada no MCD. Esta análise é rigorosamente a mesma feita para o controlador de corrente MP, devido à semelhança entre as estruturas de ambos os controladores de corrente.

A Figura 3.18 ilustra a THD da corrente de entrada do conversor para diversos valores de potência de saída com a variação do indutor de 0 até 10 % para mais. As demais especificações e parâmetros do conversor são os mesmos informados na Tabela 3.1.

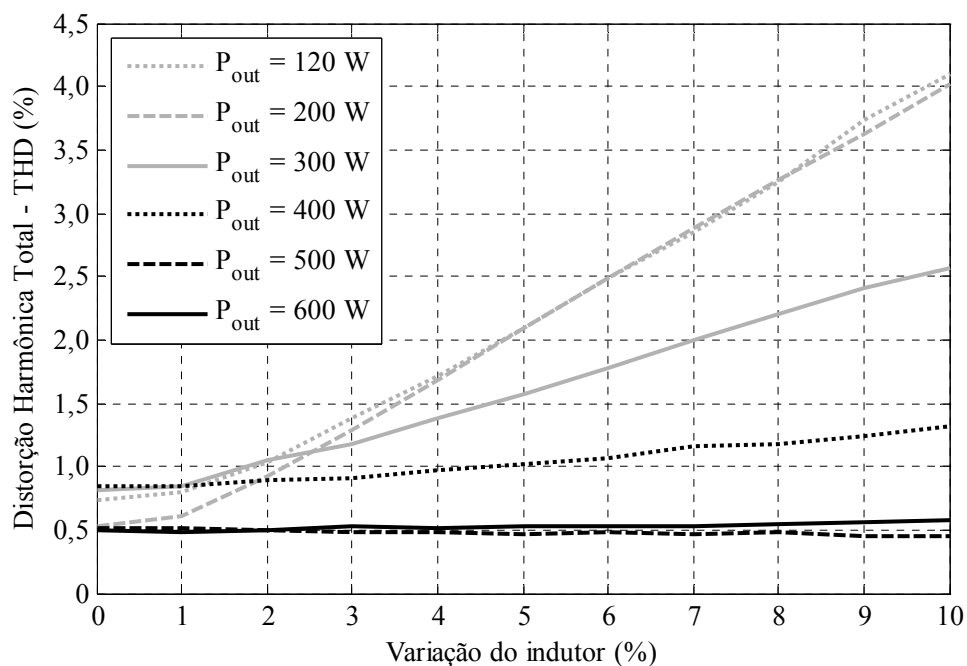


Figura 3.18 – Impacto da variação paramétrica do indutor - PI adaptado

Observa-se que para as potências de saída nas quais o conversor opera em MCC (500 W e 600 W) a THD praticamente não sofre impacto com a variação do indutor. Entretanto, para as potências de saída nas quais o conversor opera em MCM (120 W a 400 W), a THD eleva-se à medida que a variação do indutor aumenta e à medida que a potência de saída diminui. A THD registrada na Figura 3.18 é um pouco superior à da Figura 3.8, devido ao fato de que a pequena oscilação na forma de onda da corrente quando ela passa de descontínua para contínua existente neste controlador de corrente soma-se ao degrau de corrente causado pelo efeito da variação de parâmetro do valor do indutor.

Como exemplo, a Figura 3.19 ilustra as correntes instantânea e média do conversor operando a 300 W com variação de 10 % para mais no valor do indutor. Observa-se que a corrente média segue a referência apenas quando a corrente é contínua, sofrendo redução quando ela é descontínua. O degrau presente na mudança do modo de condução da corrente será maior quanto maior for a variação do indutor e menor for a potência de saída.

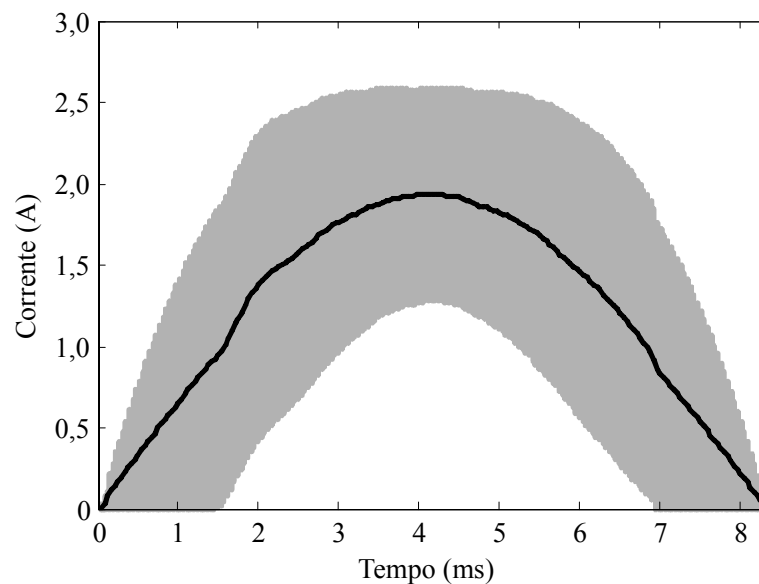


Figura 3.19 – Variação paramétrica de 10 % no valor do indutor - PI adaptado

Para solucionar este problema, o valor do indutor pode ser estimado através de (3.24), isolando-se L , uma vez que os demais valores desta equação são conhecidos, com exceção da corrente média do indutor no próximo período de chaveamento. Entretanto, esse valor pode ser calculado através de (3.25). A desvantagem é a necessidade deste cálculo adicional para este controlador de corrente. Desta maneira, o impacto da variação paramétrica do indutor no MCM e no MCC pode ser corrigido também para o controlador de corrente PI adaptado.

Para o MCD, à exemplo do que ocorre para o controlador de corrente MP, uma vez que somente a ação *feedforward* do MCD é utilizada, não há o degrau na corrente instantânea do conversor. Entretanto, a corrente não segue a referência durante todo o semiciclo da tensão de entrada, ficando abaixo desta. Porém, como a forma de onda senoidal retificada é mantida, este erro presente na amplitude da forma de onda pode ser facilmente corrigido através da atuação do controlador de tensão do conversor.

3.5 Comparação entre os controladores de corrente

A partir do exposto, pode-se concluir que as estruturas dos controladores de corrente propostos são muito similares. Os diagramas de blocos revelam que a diferença entre os controladores reside nas leis de controle empregadas, uma vez que as ações *feedforward* e o processo de comparação entre elas são iguais. Com relação às leis de controle, enquanto o controlador de corrente MP necessita executar um cálculo adicional para estimar a corrente média do indutor no próximo período de chaveamento, o controlador de corrente PI adaptado necessita executar o processo de inicialização previamente descrito. Portanto, uma vez que estes cálculos demandam praticamente o mesmo processamento, pode-se concluir que em termos de esforço computacional, ambas as estruturas são praticamente equivalentes.

Entretanto, comparando o controlador de corrente PI adaptado proposto com o controlador de corrente PI apresentado em [44], pode ser concluído que o primeiro requer menor esforço computacional. Isso pode ser afirmado, pois no segundo controlador o algoritmo do compensador PI sempre é executado, independentemente do modo de condução, oposto ao primeiro, onde ele é executado somente quando o conversor opera em MCC ou no trecho de corrente contínua do MCM. Além disso, uma vez que naquele caso o algoritmo do compensador PI também é executado no MCD, outro cálculo torna-se necessário, que é a determinação da corrente média do indutor quando a corrente do indutor é descontínua. Quando a corrente é contínua, este valor é facilmente obtido através da amostragem da corrente do indutor na metade do pulso positivo da razão cíclica (d), como mostrado na Figura 3.20 no instante S_t (*sampling time*). O valor adquirido é igual ao valor médio da corrente no período de chaveamento atual. Por outro lado, no MCD este processo não é válido, pois a corrente adquirida no instante S_t não corresponde ao valor médio da corrente do indutor, como mostrado na Figura 3.21. Ao invés disso, esta corrente deve ser multiplicada por uma equação de compensação, de maneira a transformar o valor amostrado no valor desejado. Este

processo, o qual é explicado e chamado de correção de amostragem (*sample correction*) em [43], também requer maior processamento.

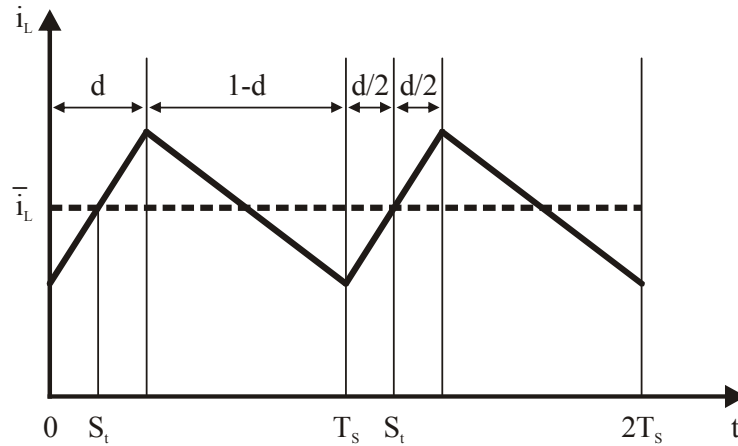


Figura 3.20 – Amostragem da corrente em MCC

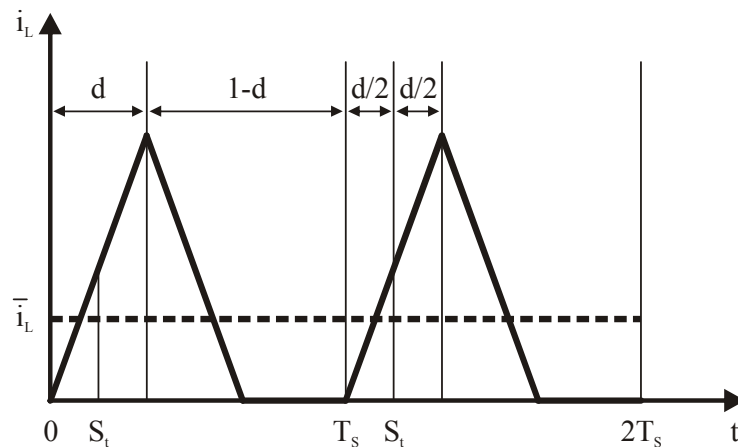


Figura 3.21 – Amostragem da corrente em MCD

Em termos de complexidade do projeto, pode-se afirmar que o controlador PI adaptado exige um maior desenvolvimento, devido justamente à necessidade do projeto do compensador PI, ou seja, a determinação dos ganhos proporcional e integral, levando em conta os critérios de margem de ganho, margem de fase, banda passante e velocidade.

Em termos dos resultados de simulação apresentados, pode-se concluir que ambos os controladores propostos cumpriram suas atribuições satisfatoriamente, ou seja, a corrente de entrada apresenta baixa THD e o conversor apresenta alto FP. A Figura 3.22 mostra a THD do conversor boost PFC operando em toda a faixa de valores de potência de saída, quando são utilizando os 2 controladores de corrente propostos, evidenciando os diferentes modos de condução da corrente. As demais especificações e parâmetros do conversor são os mesmos

informados na Tabela 3.1. Essa figura revela uma pequena vantagem do controlador de corrente MP perante o controlador de corrente PI adaptado. A THD do primeiro é sempre menor, com exceção da operação em MCD, quando as leis de controle são iguais. Observa-se que a THD é inferior a 1 % para ambos os controladores, o que representa resultados bastante satisfatórios. Ressalta-se também que o conversor apresenta comportamento estável em toda a faixa de potências de saída.

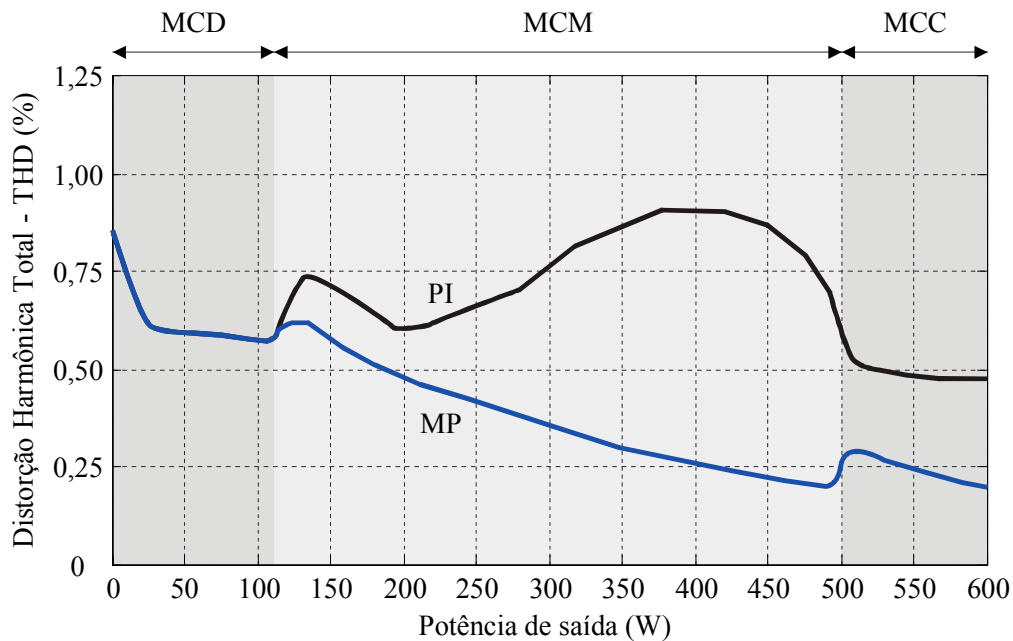


Figura 3.22 – THD dos controladores de corrente obtidas nos resultados de simulação

Com relação ao estudo da variação paramétrica, pode-se afirmar que ambos os controladores são impactados de maneira similar pela variação do indutor, uma vez que a THD aumenta com a elevação da variação percentual do indutor e com a diminuição da potência de saída até a entrada no MCD, independentemente da estrutura utilizada. A variação do capacitor de saída não apresenta impacto nas leis de controle de ambos os controladores de corrente. Entretanto, a correção do problema da variação paramétrica do indutor, apesar de ser possível para ambos os controladores de corrente, é mais fácil de ser realizada para o controlador de corrente MP, uma vez que todos os valores necessários para a estimação do valor do indutor são previamente calculados para a determinação da razão cíclica do próximo período de chaveamento.

Em termos da implementação do sistema de controle, os 2 controladores apresentam as mesmas necessidades de *hardware*. Três sensores para medir a tensão de entrada, a tensão de saída e a corrente do indutor, um conversor analógico-digital com 3 canais e uma unidade

PWM são necessários. Além disso, uma vez que a complexidade computacional das leis de controle propostas é muito similar, como já discutido, o mesmo microcontrolador pode ser empregado na implementação e não há a necessidade de possuir tecnologia avançada. Além disso, como as leis são simples, elas não demandam muito tempo para serem executadas, o que implica que um dispositivo rápido de controle (com alta frequência de operação) não é obrigatório.

3.6 Conclusão

Neste capítulo, o controle da corrente de entrada do conversor boost PFC foi abordado. Dois controladores preditivos de corrente com ação *feedforward* foram propostos, a saber, o controlador de corrente MP e o controlador de corrente PI adaptado. A descrição das leis de controle, a estrutura, o diagrama de blocos, a explicação do algoritmo de funcionamento, os resultados de simulação e a análise da variação paramétrica para ambos os controladores foram apresentados. Além disso, a metodologia de projeto dos ganhos do controlador PI adaptado também foi mostrada.

O controlador de corrente MP é baseado no modelo do conversor boost PFC. O controlador PI adaptado, por outro lado, é constituído por 2 ganhos (um proporcional e um integral) e foi necessário ser incluída uma modificação no valor do erro acumulado, de maneira a reduzir a oscilação na mudança entre os modos de condução da corrente.

A comparação entre os controladores de corrente mostrou que em termos de esforços computacionais, estrutura dos controladores, processo de funcionamento, impacto da variação paramétrica e *hardware* necessário para implementação, eles apresentam características similares. Em termos de facilidade de projeto e da correção do problema da variação paramétrica do indutor, vantagem para o controlador MP. Por fim, com relação aos resultados de simulação, avaliados através da qualidade da forma de onda da corrente de entrada produzida, conclui-se que o controlador MP apresenta menor THD quando comparado com o controlador PI adaptado. Entretanto, ambos possuem baixos conteúdos harmônicos, os quais estão em concordância com a norma internacional IEC 61000-3-2, justificando suas aplicações.

Capítulo 4

Controle da tensão de saída

4.1 Introdução

Este capítulo aborda o controle da malha de tensão do conversor boost PFC. Como dito anteriormente, o objetivo desta malha é manter a tensão de saída em um nível contínuo definido para a aplicação. Essa função deve ser desempenhada mesmo quando o conversor estiver sujeito à variações na tensão de entrada e/ou na carga conectada em sua saída. A malha de tensão é projetada para operar em uma frequência baixa, geralmente em torno de duas vezes a frequência da rede de alimentação.

A próxima seção apresenta algumas técnicas utilizadas para realizar o controle da malha de tensão do conversor boost PFC. A seção seguinte aborda o controlador selecionado (compensador PI com ação *anti-windup*) e suas características. O projeto do capacitor, baseado nos requisitos do *hold-up time* é mostrado na seqüência. A penúltima seção mostra os resultados de simulação obtidos com o controlador utilizado, enquanto que a conclusão é apresentada na última seção do capítulo.

4.2 Técnicas de controle da tensão

Diversos métodos analógicos e digitais para a melhora do desempenho da malha de tensão, incluindo as técnicas de cancelamento de ondulação (*ripple*) de tensão, filtragem e circuitos de regulação de banda, já foram propostos na literatura, como em [53]-[62].

Nas técnicas de cancelamento de *ripple*, uma estimação da oscilação da tensão de saída é realizada e é subtraída do sinal de erro da malha de tensão. O controlador da malha de tensão apresentado em [53] usa um PLL (*phase locked loop*) como estimador de *ripple*. A magnitude da oscilação é estimada através da medida da corrente de saída, onde é assumido que a capacitância de saída é constante. Um método de cancelamento de *ripple* que não requer a medida da corrente de saída e pode ser usada em sistemas com capacitância de saída constante é introduzido em [54]. Um método que permite o cancelamento do *ripple* até

mesmo quando a capacitância de saída varia (devido à mudança no capacitor de saída) é apresentado em [55]. Baseado nas medidas da tensão de saída e da corrente, a capacitância de saída é estimada e um ganho variável da malha de tensão é ajustado para atingir uma eficaz eliminação da oscilação.

Métodos baseados no uso de filtros analógicos e digitais para eliminação do *ripple*, como em [56]-[60], não requerem medidas da corrente de saída. Para filtrar eficientemente os componentes indesejáveis da tensão de saída, um filtro *notch* com grande fator e frequência central bem sintonizada, a qual coincide com a frequência do *ripple* do capacitor de saída, é necessário. Um filtro *notch* ideal apresenta atenuação infinita na frequência central e ganho unitário para todas as demais frequências. As características do filtro não devem ser alteradas com a temperatura e com o envelhecimento dos componentes. Além disso, em aplicações com entrada universal de tensão, o filtro deve ser capaz de reconhecer mudanças na frequência de entrada e ajustar corretamente a frequência central. Devido à essas restrições, a implementação de um filtro *notch* analógico não é recomendada. Outra desvantagem da filtragem analógica é a necessidade de um filtro passa-baixas para a amostragem da tensão de saída, usado para realizar a rejeição (filtragem) da oscilação no sinal, uma vez que este filtro diminui a largura de banda e a dinâmica do controlador. Implementações práticas de filtros digitais foram apresentadas em [56], incluindo um STCF (*self-tuning comb filter*) que automaticamente detecta as frequências dos harmônicos pares e define corretamente as frequências centrais dos filtros *notch* para eliminar a oscilação. Em [57], um método simples que consiste no uso do valor máximo da tensão de saída em cada ciclo da tensão de entrada retificada é proposto. Desta maneira, cálculos adicionais não são necessários. Entretanto, uma desvantagem é que o valor médio da tensão de saída não é controlado e sim o valor de pico da oscilação. Em [58], um método em que a amostragem da tensão de saída é sincronizada por um PLL com a tensão de entrada retificada é proposto. Desta maneira, a oscilação de baixa frequência da tensão de saída é rejeitada.

Em todos esses métodos citados, processamentos analógicos ou digitais adicionais são necessários de modo a melhorar a dinâmica da malha de tensão. Métodos de controle analógico relativamente simples baseados em um amplificador de erro que possui um ganho dependente da amplitude do sinal de entrada foram apresentados em [59]-[61]. Em regime permanente, quando o erro é pequeno (localizado dentro de uma banda de regulação), o ganho do amplificador de erro é pequeno ou zero e o componente da oscilação da tensão de saída não possui influência significativa na operação da malha de corrente. Durante transientes, quando o erro é grande (localizado fora de uma banda de regulação), o ganho do amplificador

de erro é elevado com a finalidade de melhorar a velocidade de resposta. Os controladores “*dead-zone*” digitais propostos em [62] são baseados em uma idéia similar. A implementação inclui apenas uma simples modificação na característica do conversor analógico-digital e não requer processamento nem *hardware* adicionais.

4.3 Estrutura e funcionamento do controlador de tensão

A técnica de controle adotada para a malha de tensão do conversor boost PFC deste trabalho é baseada nos filtros digitais para eliminação da oscilação (*ripple*) de tensão. O controlador da tensão de saída é constituído por um compensador proporcional-integral (PI) com ação *anti-windup*. Este controlador foi escolhido devido à sua simplicidade e à obtenção de bons resultados (erro nulo de regime permanente e alta velocidade de resposta). A simplicidade se deve a presença de apenas dois ganhos na estrutura do controlador, os quais são chamados de ganho proporcional e ganho integral. A ação integral do controlador visa garantir erro nulo de regime permanente. A ação *anti-windup*, por sua vez, visa atenuar o efeito produzido pela saturação do controlador no desempenho do sistema.

Apesar de o conversor operar em três modos de condução distintos da corrente do indutor, o controlador de tensão não é influenciado por estas mudanças, ou seja, não é necessário projetá-lo especificamente para operação em cada modo de condução, ao contrário dos controladores de corrente propostos. Desta maneira, os ganhos proporcional e integral do controlador são mantidos constantes.

Como dito anteriormente, o controlador de tensão possui dinâmica lenta, sendo executado uma vez a cada semiciclo da tensão de entrada, isto é, na frequência de 120 Hz. Os valores de entrada correspondem à tensão de saída amostrada e à tensão de saída de referência. O valor de saída do controlador corresponde à corrente de referência ($i_{ref}(m)$), ou seja, o valor constante em cada semiciclo da rede, o qual deve ser multiplicado pela tensão de entrada, de modo a constituir o sinal da corrente de referência a ser seguida pelo controlador da corrente do indutor.

O diagrama de blocos do controlador PI de tensão pode ser visto na Figura 4.1. A descrição da lei de controle e do processo de funcionamento do controlador é apresentada na seqüência.

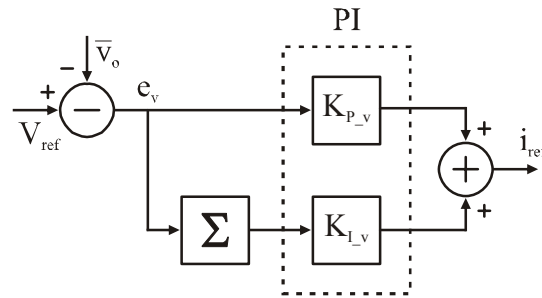


Figura 4.1 – Diagrama de blocos do controlador PI de tensão

Primeiramente, o valor médio da tensão de saída é obtido. Este valor é calculado através da média aritmética de todos os valores amostrados da tensão de saída (um por período de chaveamento) durante um semiciclo da tensão de entrada. Desta maneira, a oscilação presente na tensão de saída, de frequência igual a duas vezes a frequência da tensão de entrada, é filtrada digitalmente. Portanto, o valor médio da tensão de saída durante um semiciclo da tensão de entrada ($\bar{v}_o(m)$) é obtido através de

$$\bar{v}_o(m) = \frac{\sum_{k=1}^{k_m} v_o(k)}{k_m}, \quad (4.1)$$

onde:

k_m é o número de períodos de chaveamento em um semiciclo da tensão de entrada;

Em seguida, o erro de tensão, ou seja, a diferença entre o valor de referência da tensão de saída e o valor médio atual da tensão de saída, é calculado através de

$$e_v(m) = V_{ref} - \bar{v}_o(m), \quad (4.2)$$

onde:

V_{ref} é o valor de referência da tensão de saída.

Na seqüência, o somatório do erro de tensão, constituído pela soma de todos os erros de tensão obtidos até o presente momento, é calculado através de

$$\sum e_v(m) = \sum_{m=1}^{\infty} e_v(m). \quad (4.3)$$

Por fim, o valor da corrente de referência é obtido através da equação do PI, dada por

$$i_{ref}(m) = K_{P_v} \cdot e_v(m) + K_{I_v} \cdot \sum e_v(m), \quad (4.4)$$

onde:

K_{P_v} é o ganho proporcional digital do controlador PI de tensão;

K_{I_v} é o ganho integral digital do controlador PI de tensão.

Neste trabalho, o projeto dos ganhos do controlador PI de tensão foi realizado através do método de tentativas sucessivas, de modo a se atingir resposta satisfatória de regime permanente e rápido período transitório a partir do momento da aplicação de perturbações (degraus de carga e tensão de entrada).

Diversas simulações resultantes da varredura dos parâmetros de interesse foram realizadas, sendo selecionados os ganhos que proporcionaram a obtenção do melhor resultado encontrado.

Desta maneira, o ganho proporcional digital do controlador PI de tensão é dado por

$$K_{p_v} = 0,1, \quad (4.5)$$

enquanto que o ganho integral digital do controlador PI de tensão é dado por

$$K_{i_v} = 0,04. \quad (4.6)$$

Como medida de prevenção e segurança, torna-se necessário limitar o sinal de saída do controlador de tensão em uma determinada faixa de valores, uma vez que o sinal de saída representa o nível da corrente de referência exigido para o controlador de corrente. Esse processo é conhecido como saturação do sinal de saída do controlador.

Portanto, quando o valor da corrente de referência atinge os limites máximo ou mínimo estabelecidos, ocorre a saturação da corrente de referência. Este fato faz com que a malha de realimentação perca sua função momentaneamente, pois o sinal permanecerá no seu limite máximo ou mínimo independentemente da saída do processo. Se um controlador com ação integral é utilizado, como no caso deste trabalho, o erro continua a ser integrado e o termo integral tende a se tornar muito grande, ou seja, tende a “carregar-se” demasiadamente. Desta maneira, para que o controlador volte a trabalhar na região linear, saindo da condição de saturação, é necessário que o termo integral se “descarregue”. Para tanto, deve-se esperar que o sinal de erro troque de sinal e, por um longo período tempo, aplicar na entrada do controlador um sinal de erro de sinal oposto. A consequência disso é que a resposta transitória do sistema tenderá a ficar lenta e oscilatória [63].

Existem várias maneiras de se evitar o aumento demasiado (*windup*) da ação integral, como mostrado em [64]. A idéia básica é impedir que o integrador continue a aumentar quando a saturação ocorre. Neste trabalho, optou-se por utilizar a técnica conhecida como *back calculation*, que corresponde ao método clássico de prevenção do fenômeno. A estrutura do controlador PI de tensão com esta ação *anti-windup* está mostrada na Figura 4.2, onde se observa a presença de um laço de realimentação adicional.

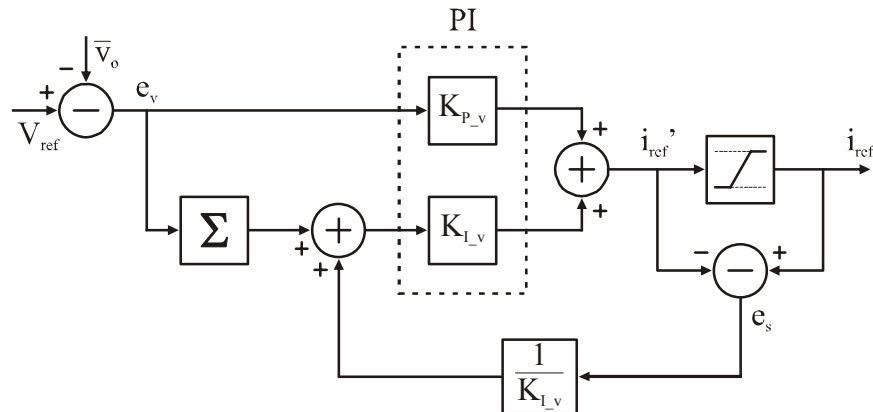


Figura 4.2 – Diagrama de blocos do controlador PI de tensão com ação *anti-windup*

O funcionamento da técnica *back calculation* é descrito a seguir. Quando a saída do controlador (i_{ref}') excede os limites definidos no bloco de saturação, um sinal de realimentação é gerado pela diferença entre o sinal saturado de controle e o sinal não-saturado e , a seguir, utilizado para reduzir a magnitude da entrada do integrador. A constante $1/K_{I_v}$ determina o quanto é subtraído da parcela a ser integrada e, conseqüentemente, em quanto é reduzido o termo integral. Uma redução deste termo faz com que o sinal de controle seja removido mais rapidamente da região de saturação, alcançando o valor de regime em menos tempo e melhorando o desempenho do sistema.

Por outro lado, quando não ocorre saturação, ou seja, quando o controlador está operando linearmente, o erro de saturação (e_s) entre o sinal saturado de controle e o sinal não-saturado é igual a zero e, portanto, este laço não exerce efeito sobre o controlador.

4.4 Projeto do capacitor

O projeto do capacitor do conversor boost PFC afeta diretamente a amplitude da oscilação presente na forma de onda da tensão de saída e a dinâmica da malha de tensão. Neste trabalho, o projeto do capacitor é realizado levando em consideração os requisitos do *hold-up time*, os quais estabelecem níveis mínimos de tensão que devem ser mantidos quando ocorrem interrupções por um determinado tempo na tensão de entrada do conversor. Desta maneira, o capacitor assume valores elevados, levando a uma tensão de saída com pequena oscilação. Assim, a afirmação apresentada em (3.10), na qual a tensão de saída do período de chaveamento anterior é igual à do período de chaveamento atual, é possível de ser realizada.

Os requisitos do *hold-up time* determinam que o nível da tensão de saída seja mantido acima de um limite inferior, o qual é geralmente fixado em torno de 80 % do valor nominal,

quando a tensão de entrada é interrompida durante um intervalo de tempo específico, tipicamente de 10 a 20 ms [65]. Segundo [66], esse tempo mínimo geralmente é especificado pelo usuário, porém o tempo real é determinado pela carga conectada no instante da falha da fonte de alimentação.

O menor valor de capacitância para atender a esses requisitos é dado por [67], [68]

$$C = \frac{2 \cdot P_{out} \cdot t_H}{V_o^2 - V_{min}^2}, \quad (4.7)$$

onde:

t_H é o *hold-up time* desejado;

V_{min} é o valor mínimo permitido da tensão de saída sobre o capacitor.

Adotando t_H como sendo igual a 10 ms, V_{min} igual a 80 % do valor de referência da tensão de saída, ou seja, igual a 320 V, P_{out} igual a 600 W e V_o igual a 400 V, determina-se o valor mínimo do capacitor como sendo igual a 437,5 μ F. Assim, adotou-se $C = 470 \mu$ F, pois este é o valor comercial mais próximo.

4.5 Resultados de simulação

Esta seção mostra os resultados de simulação obtidos empregando o controlador PI de tensão com ação *anti-windup*. Os parâmetros do conversor utilizados nas simulações estão de acordo com os dados da Tabela 3.1, salvo diferentemente informado na seqüência.

As simulações podem ser divididas basicamente em três testes, que consistem na verificação do comportamento do controlador quando da variação na tensão de entrada, variação de carga e funcionamento da ação *anti-windup*.

Inicialmente, a variação na tensão de entrada é verificada através da aplicação de degraus positivos e negativos de aproximadamente 10 % no valor eficaz da mesma. A Figura 4.3 mostra as tensões de entrada retificada e de saída quando ocorre um aumento na tensão de entrada de 200 V para 220 V, enquanto que a Figura 4.4 mostra as tensões de entrada retificada e de saída quando ocorre uma redução na tensão de entrada de 220 V para 200 V. Nestes testes, a potência de saída é mantida constante em 400 W, dentro da faixa de operação do MCM, o qual apresenta controle de corrente mais complexo. Uma vez que o controlador de tensão é capaz de corrigir o valor da tensão de saída neste modo de condução, o mesmo será válido para os demais modos de condução, uma vez que neles utiliza-se apenas uma parcela da lei de controle da corrente empregada no MCM.

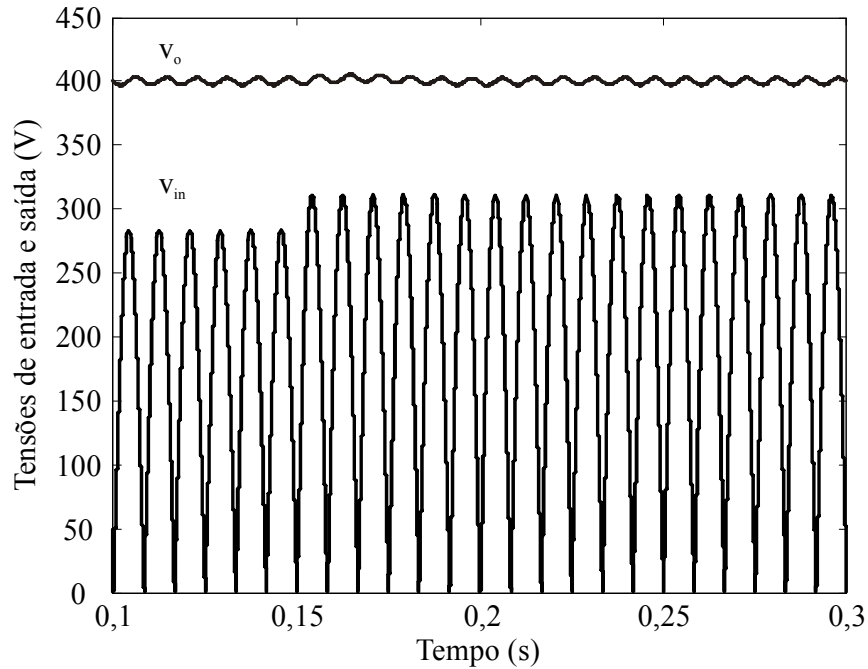


Figura 4.3 – Aumento na tensão de entrada de 200 V para 220 V - Simulação

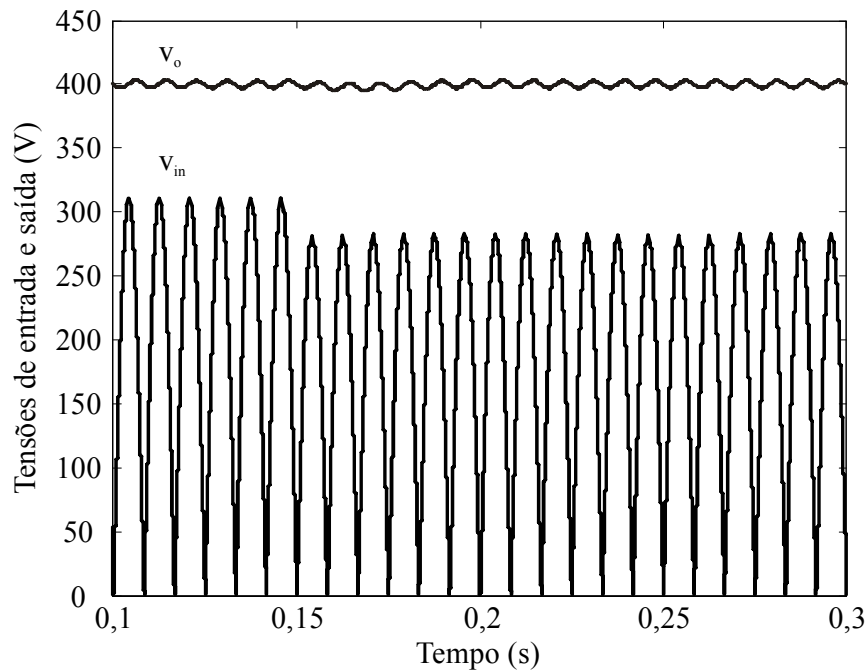


Figura 4.4 – Redução na tensão de entrada de 220 V para 200 V - Simulação

Os próximos resultados têm por objetivo verificar a variação na carga. A Figura 4.5 mostra a tensão de saída e a corrente média do indutor quando ocorre um aumento de 33 % na potência de saída de 300 W para 400 W, enquanto que a Figura 4.6 mostra a tensão de saída e a corrente média do indutor quando ocorre uma redução de 25 % na potência de saída de

400 W para 300 W. Nestes testes, o valor eficaz da tensão senoidal de entrada é mantido em 220 V.

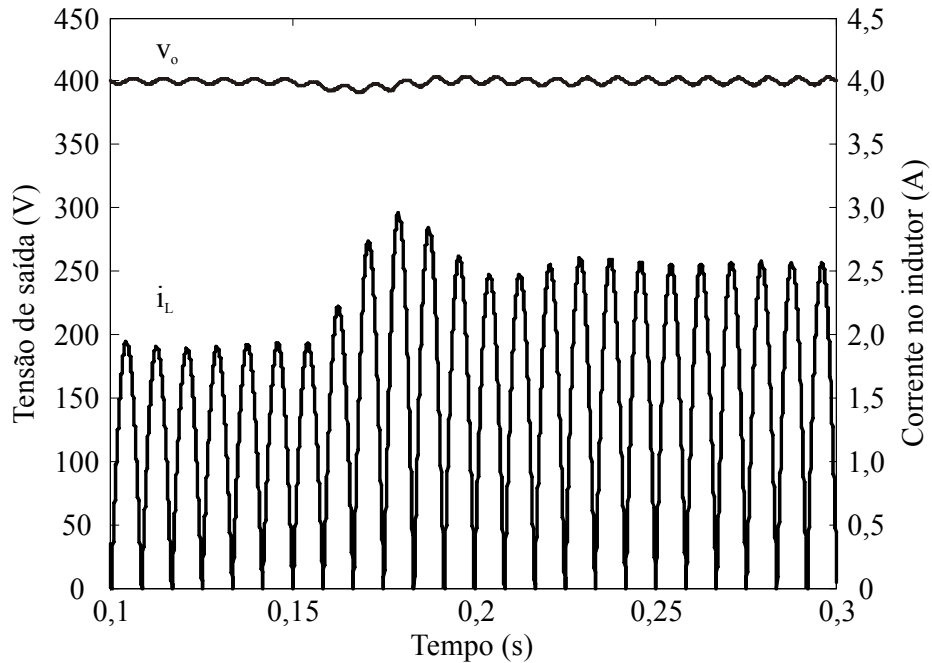


Figura 4.5 – Aumento na potência de saída de 300 W para 400 W - Simulação

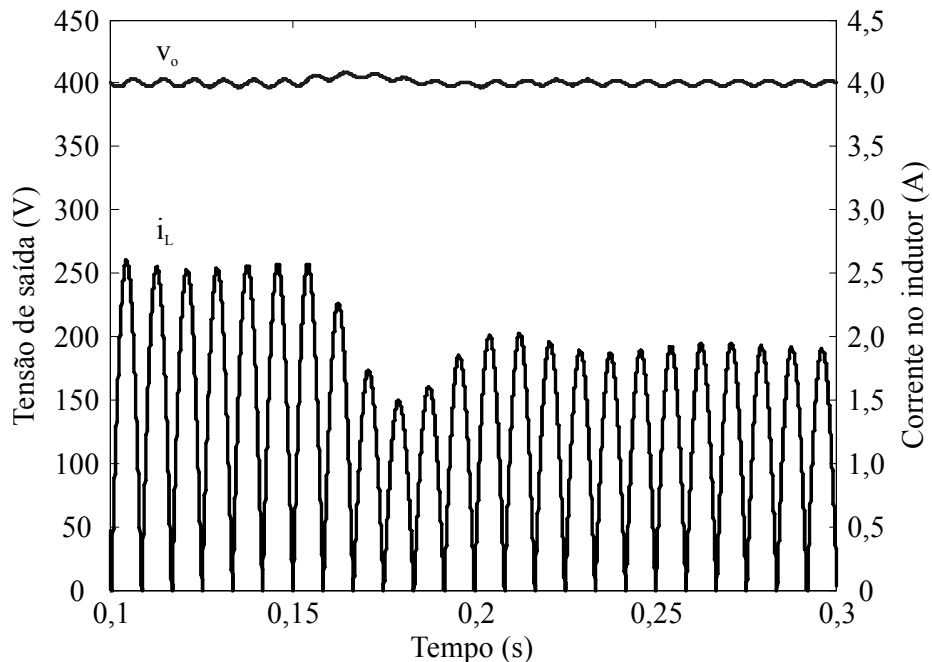


Figura 4.6 – Redução na potência de saída de 400 W para 300 W - Simulação

Observa-se que em todos os resultados de simulação apresentados até o momento, a tensão de saída retorna ao valor de projeto (400 V) após alguns poucos ciclos da tensão de entrada, contados a partir da aplicação de degraus de carga e tensão de entrada. Além disso, o

valor do *overshoot* resultante da tensão é reduzido. Portanto, comprova-se que o controlador de tensão desempenha sua função satisfatoriamente.

Por fim, os resultados a seguir destacam a função executada pela ação *anti-windup* do controlador de tensão quando a potência de saída aumenta instantaneamente de 300 W para 480 W. Esse valor foi escolhido de maneira a evidenciar a diferença no desempenho do controlador na presença e na ausência da ação *anti-windup*. Nestes testes, o valor eficaz da tensão senoidal de entrada é mantido em 220 V. O limite máximo (saturação) do valor da corrente de referência do indutor (saída do controlador de tensão) é definido como sendo 4 A, que corresponde ao valor de pico da corrente média do indutor na potência máxima de saída.

A Figura 4.7 mostra o que ocorre quando a ação *anti-windup* não é implementada. Observa-se que a tensão de saída leva vários ciclos da rede para retornar ao valor de projeto, devido ao fenômeno da saturação do valor de saída do controlador. Observa-se também que a corrente média do indutor sofre uma oscilação ao sair da condição de saturação, até atingir o valor de regime permanente.

A Figura 4.8 mostra o que ocorre quando a ação *anti-windup* é implementada. Observa-se que a tensão de saída retorna mais rapidamente ao valor de projeto e que a corrente média do indutor atinge o valor de regime permanente de maneira mais rápida e sem oscilação.

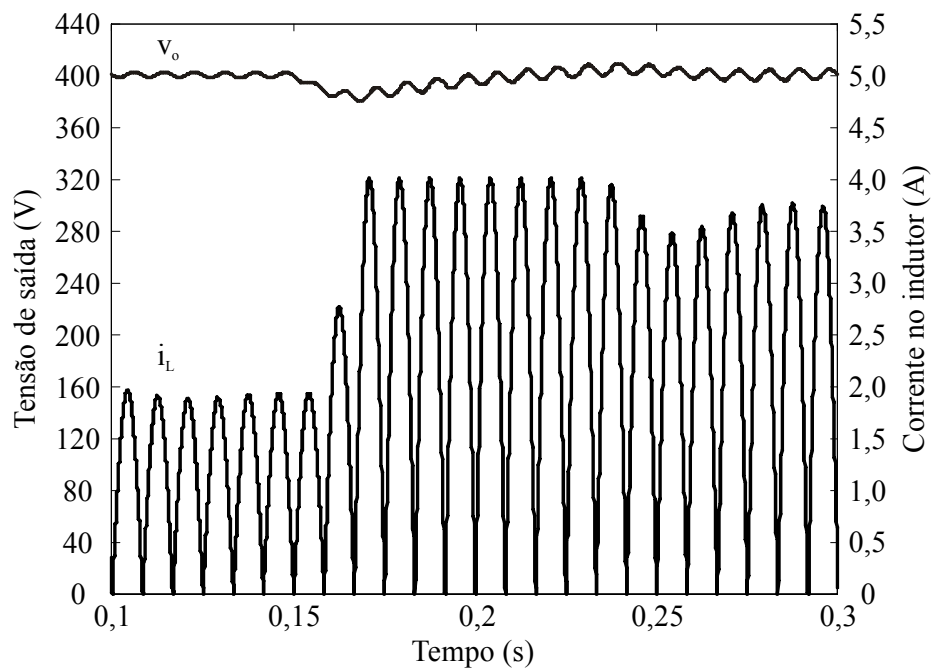


Figura 4.7 – Aumento na potência de saída de 300 W para 480 W sem ação *anti-windup*

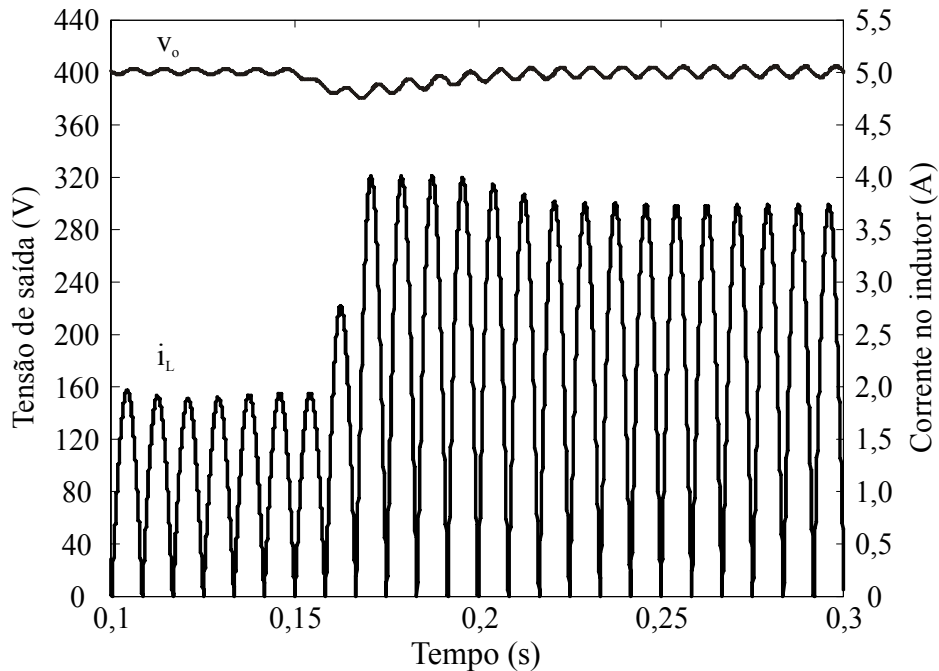


Figura 4.8 – Aumento na potência de saída de 300 W para 480 W com ação *anti-windup*

4.6 Conclusão

Neste capítulo, o controle da malha de tensão do conversor boost PFC foi abordado. Inicialmente, algumas técnicas utilizadas para realizar o controle da malha de tensão foram apresentadas. Em seguida, o controlador PI de tensão com a técnica de filtragem da oscilação da tensão de saída e com ação *anti-windup* empregado no trabalho foi apresentado e explicado. O projeto do capacitor, baseado nos requisitos do *hold-up time* também foi mostrado. Por fim, os resultados de simulação obtidos foram expostos.

O compensador PI de tensão foi implementado com o intuito de conduzir e manter o valor da tensão de saída no nível desejado, até mesmo quando ocorrem variações nos valores da tensão de entrada e na carga alimentada pelo conversor. O conceito de simplicidade foi o fator determinante na escolha do tipo de controlador (PI) e também da técnica *anti-windup* (*back calculation*). Entretanto, estudos mais apurados para desenvolver um controlador de tensão mais rápido, preciso e otimizado não foram realizados, uma vez que este não é o objetivo principal deste trabalho.

Por fim, os resultados de simulação mostraram que a função principal do controlador de tensão foi atingida satisfatoriamente, uma vez que a tensão de saída sempre se mantém no nível desejado em regime permanente, com pequenas oscilações nos rápidos períodos transitórios presentes quando o conversor é sujeito à degraus de tensão de entrada e de carga.

Capítulo 5

Implementação do conversor e do sistema de controle

5.1 Introdução

Neste capítulo, assuntos referentes à implementação do conversor boost PFC e do sistema de controle proposto são abordados. Na próxima seção, os requisitos de *hardware* necessários para a confecção do protótipo do conversor são apresentados, incluindo também o projeto dos elementos do conversor. Na seção seguinte, os requisitos de *software*, contendo detalhes da programação, os fluxogramas, as rotinas e os processos executados pelo sistema de controle, são descritos e explicados. Por fim, é feita a conclusão do capítulo.

O protótipo implementado é utilizado para a obtenção dos resultados experimentais apresentados no próximo capítulo. A topologia do conversor boost PFC e o sistema de controle são mostrados na Figura 5.1.

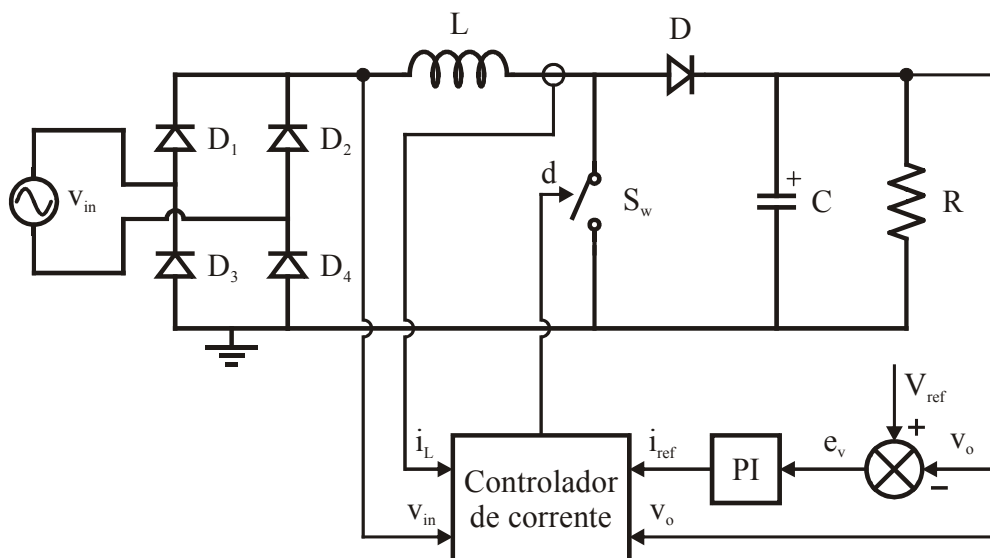


Figura 5.1 – Topologia do conversor boost PFC e sistema de controle

As especificações de entrada e saída e os parâmetros do conversor são mostrados na Tabela 5.1.

Tabela 5.1 – Especificações de entrada e saída e parâmetros do conversor

Parâmetro	Símbolo	Valor
Tensão alternada de entrada (valor eficaz)	V_{in}	220 V
Tensão alternada de entrada (valor de pico)	V_{in_p}	311 V
Tensão contínua de saída (valor médio)	V_o	400 V
Potência de saída	P_{out}	até 600 W
Frequência da rede	f	60 Hz
Frequência de chaveamento	f_s	24 kHz
Frequência de amostragem	f_a	24 kHz
Indutor	L	2 mH
Capacitor	C	4700 μ F
Indutor de filtro	L_f	55 μ H
Capacitor de filtro	C_{f1}	220 nF
Capacitor de filtro	C_{f2}	470 nF
Resistência de filtro	R_f	18 Ω

Os valores eficaz e de pico da tensão alternada de entrada, bem como o valor da frequência da rede, foram escolhidos de maneira a coincidir com os valores empregados pelo sistema de fornecimento de energia elétrica brasileiro. O valor médio da tensão de saída foi escolhido para estar em concordância com um valor habitual de tensão do barramento de entrada de inversores de tensão que fazem parte do estágio seguinte ao conversor boost PFC em uma UPS. O valor da potência de saída foi escolhido de maneira a permitir a variação entre os 3 modos de condução do conversor com o indutor selecionado e ser suficiente para validar as leis de controle propostas. A frequência de chaveamento foi escolhida de maneira a proporcionar a redução de volume dos elementos magnéticos do conversor e do filtro de interferência eletromagnética (EMI), quando presente. A frequência de amostragem coincide com a de chaveamento, uma vez que a lei de controle da corrente é calculada em cada período de chaveamento. Os valores dos demais parâmetros são explicados na seção seguinte.

5.2 Implementação do *hardware*

Nesta seção, os módulos de *hardware* de potência e controle (placas de circuito impresso e componentes) necessários para a implementação do conversor boost PFC e do sistema de controle, bem como o projeto dos elementos do conversor, são apresentados.

5.2.1 Módulos de *hardware*

Os módulos de *hardware* necessários de maneira a constituir o protótipo do conversor boost PFC estão citados e descritos a seguir.

- Módulo de potência do conversor boost PFC composto pela ponte retificadora de diodos, chave ativa, diodo retificador, indutor, capacitor de saída e dissipador.
- Módulo de controle composto pelo microcontrolador e outros circuitos como, por exemplo, circuito de *reset*, circuito oscilador e circuito de regulação do nível de tensão em 3,3 V.
- Módulo de instrumentação composto pelo sensor da corrente do indutor (sensor de efeito *hall*), sensor da tensão de entrada (transformador abaixador), sensor da tensão de saída (divisor resistivo) e circuitos de condicionamento dos níveis de tensão para cada um dos sensores, responsáveis por transformar os níveis por eles gerados em níveis entre 0 e 3,3 V.
- Módulo de acionamento da chave ativa (*drive*) responsável por fornecer a corrente necessária para o seu acionamento e elevar a tensão aplicada em seu terminal de gatilho de 3,3 V (saída do microcontrolador) para 15 V.
- Módulo de alimentação composto por uma fonte simétrica de 15 V (± 15 V) responsável pela alimentação dos módulos de controle, acionamento da chave ativa e instrumentação.
- Módulo de filtragem composto por um filtro passivo responsável por atenuar e/ou eliminar ruídos da corrente e da tensão de entrada do conversor.

A Figura 5.2 ilustra o diagrama completo do protótipo do conversor.

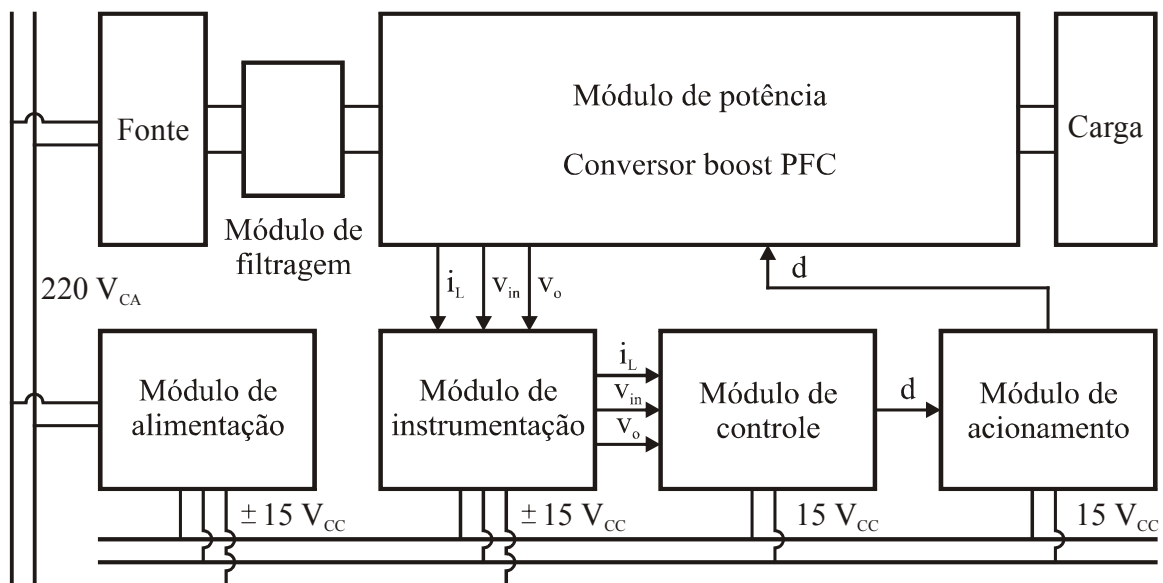


Figura 5.2 – Diagrama completo do protótipo do conversor

5.2.2 Projeto do conversor

O projeto e seleção dos elementos necessários para a construção do protótipo do conversor boost PFC são apresentados na seqüência.

5.2.2.1 Elementos passivos

A escolha do valor do indutor de 2 mH para o conversor foi abordada em detalhes no capítulo 2.

O projeto do capacitor foi realizado de maneira a respeitar os critérios do *hold-up time*, como mostrado no capítulo 4. Entretanto, com o objetivo de manter o nível da tensão de saída praticamente constante (com pequena ondulação), de maneira a melhorar o desempenho dos controladores de corrente, uma vez que representam o objetivo principal do trabalho, além de respeitar os requisitos do *hold-up time*, optou-se por implementar o conversor com um capacitor de valor mais elevado, igual a 4700 μF , como previamente mostrado na Tabela 5.1.

5.2.2.2 Dispositivos semicondutores

O projeto da chave ativa é feito levando-se em conta a tensão máxima aplicada sobre os seus terminais (coletor e emissor) quando eles estão abertos e as correntes eficaz e de pico que circulam pela mesma quando ela está em condução.

A máxima tensão aplicada sobre a chave ativa é igual à tensão de saída de projeto, ou seja, 400 V. A máxima corrente eficaz que circula por ela ocorre quando o conversor opera na potência máxima e nunca é maior do que a corrente eficaz que circula pelo indutor nessa condição (devido à forma de onda chaveada), a qual é calculada por (5.1). A máxima corrente de pico que circula pela chave ativa também ocorre quando o conversor opera na potência máxima, porém é calculada por (5.2), onde é considerada uma oscilação de corrente de 20 %.

$$I_L = \frac{P_{out}}{V_{in}} = 2,727 A. \quad (5.1)$$

$$I_{L_pico} = \frac{P_{out}}{V_{in}} \cdot \sqrt{2} \cdot 1,2 = 4,628 A. \quad (5.2)$$

De maneira a respeitar essas especificações, além de considerar uma margem de segurança, e devido à disponibilidade de componentes no laboratório, foi escolhido o IGBT IRGP50B60PD1, o qual suporta tensão de 600 V e corrente eficaz de 50 A, conforme [69].

O projeto do diodo é feito levando-se em conta a tensão máxima aplicada sobre os seus terminais (anodo e catodo) quando eles estão abertos e a corrente média que circula pelo mesmo quando ele está em condução. Deve-se também saber a frequência de funcionamento do diodo para determinar se o mesmo deve ser do tipo uso geral, rápido ou ultra-rápido.

A máxima tensão aplicada sobre o diodo é igual à tensão de saída de projeto, ou seja, 400 V. A máxima corrente média que circula por ele ocorre quando o conversor opera na potência máxima e é calculada por

$$\bar{I}_D = \frac{P_{out}}{V_o} = 1,5 A. \quad (5.3)$$

A frequência de operação do diodo é igual a frequência de comutação da chave ativa (24 kHz). Portanto, o diodo utilizado deve ser do tipo ultra-rápido.

De maneira a respeitar essas especificações, além de considerar uma margem de segurança, e devido à disponibilidade de componentes no laboratório, foi escolhido o diodo ultra-rápido 30ETH06, que suporta tensão de 600 V e corrente média de 30 A, conforme [70].

O projeto da ponte retificadora é feito levando-se em conta a tensão máxima aplicada sobre o dispositivo e a corrente média que circula pelo mesmo quando ele está em condução.

A máxima tensão aplicada sobre a ponte retificadora é igual ao valor de pico da tensão de entrada de projeto, ou seja, 311 V. A máxima corrente média que circula por ela ocorre quando o conversor opera na potência máxima e nunca é maior do que metade da corrente eficaz que circula pelo indutor nessa condição. Essa afirmação é verdadeira devido à condução dos diodos em apenas um semiciclo (metade) da tensão de entrada, à forma de onda chaveada da corrente e ao fato do valor médio ser menor que o valor eficaz. Portanto

$$\bar{I}_{PR} = \frac{1}{2} \cdot I_L = 1,364 A. \quad (5.4)$$

De maneira a respeitar essas especificações, além de considerar uma margem de segurança, e devido à disponibilidade de componentes, foi escolhida a ponte retificadora KBPC5006/W, a qual suporta tensão de 600 V e corrente média de 50 A, conforme [71].

A Tabela 5.2 resume os dispositivos semicondutores utilizados.

Tabela 5.2 – Dispositivos semicondutores utilizados

Componente	Descrição
Chave ativa (IGBT)	IRGP50B60PD1
Diodo de saída	30ETH06
Ponte retificadora	KBPC5006/W

5.2.2.3 Filtro de entrada

A topologia do filtro de entrada está mostrada na Figura 5.3.

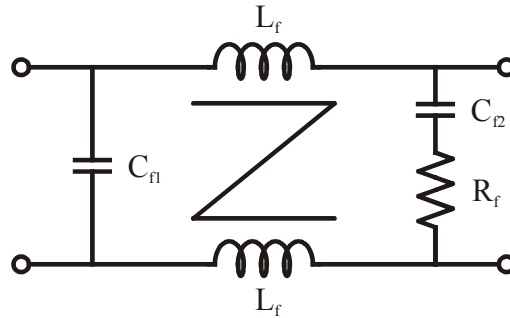


Figura 5.3 – Topologia do filtro de entrada

O projeto dos componentes deste filtro foi realizado tendo como base [72]. Os valores resultantes estão mostrados na Tabela 5.1.

5.2.2.4 Microcontrolador

O dispositivo selecionado para realizar o controle do conversor é o microcontrolador de 16 bits PIC24HJ64GP502 da empresa fabricante Microchip[®]. Os recursos disponíveis e as características deste microcontrolador são encontrados na folha de dados (*datasheet*) do componente [73].

5.3 Implementação do software

O sistema de controle digital abordado nos capítulos 3 e 4 deve ser implementado em um microcontrolador ou microprocessador capaz de realizar os cálculos para obter a razão cíclica desejada e gerar o sinal de acionamento da chave ativa do conversor boost PFC.

A programação do microcontrolador selecionado foi realizada parcialmente nas linguagens C e *assembly*. A programação pode ser dividida em duas rotinas principais, que são a rotina de inicialização e a rotina de interrupção descritas a seguir, cada uma composta de vários processos.

5.3.1 Rotina de inicialização

A rotina de inicialização é uma rotina linear seqüencial, ou seja, os processos desta rotina são executados um após o outro sem tomada de decisões e desvios. Esta rotina é executada uma única vez no início do sistema de controle.

O fluxograma com os processos desta rotina é mostrado na Figura 5.4.

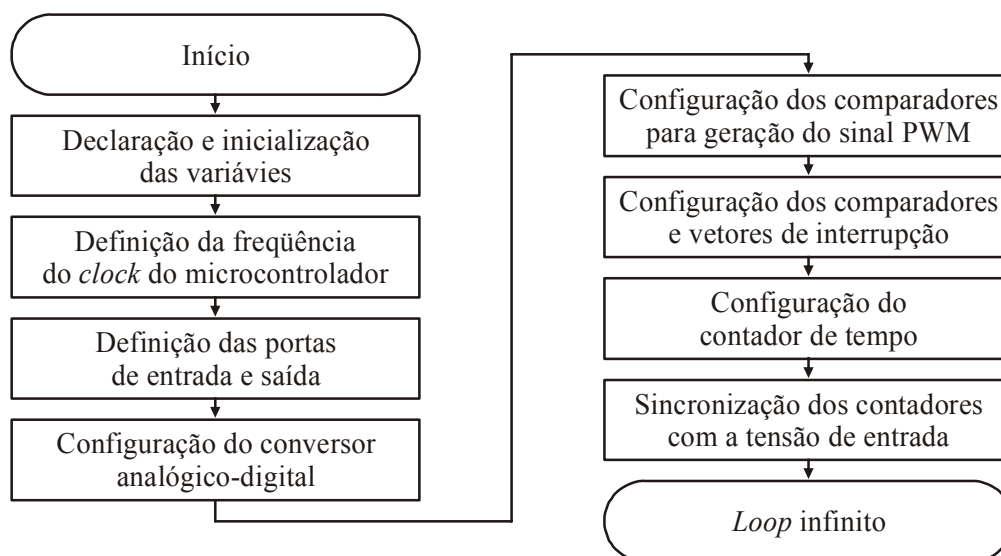


Figura 5.4 – Fluxograma da rotina de inicialização

A frequência de operação do *clock* do microcontrolador foi escolhida como sendo a máxima suportada pelo dispositivo, ou seja, 40 MHz, resultando em um tempo de 25 ns para cada ciclo de instrução. Três portas de entrada para as leituras dos sinais analógicos e uma porta de saída para o sinal PWM foram definidas. O limite do contador de tempo foi escolhido como sendo igual a 1667. Este valor corresponde à quantidade de ciclos de *clock* necessários para totalizar o tempo de um período de chaveamento do conversor, igual a 41,667 us, uma vez que a frequência de chaveamento é igual a 24 kHz.

5.3.2 Rotina de interrupção

A rotina de interrupção não é uma rotina linear seqüencial, ou seja, os processos desta rotina envolvem tomada de decisões e possíveis desvios. Esta rotina é executada uma vez em cada período de chaveamento do conversor, ou seja, uma vez a cada 1667 ciclos de *clock*. Ao contrário da rotina de inicialização, esta rotina apresenta tempo de execução variável

(dependendo dos processos executados), porém nunca ocupa mais da metade do tempo disponível dentro de um período de chaveamento.

O fluxograma com os processos desta rotina é mostrado na Figura 5.5.

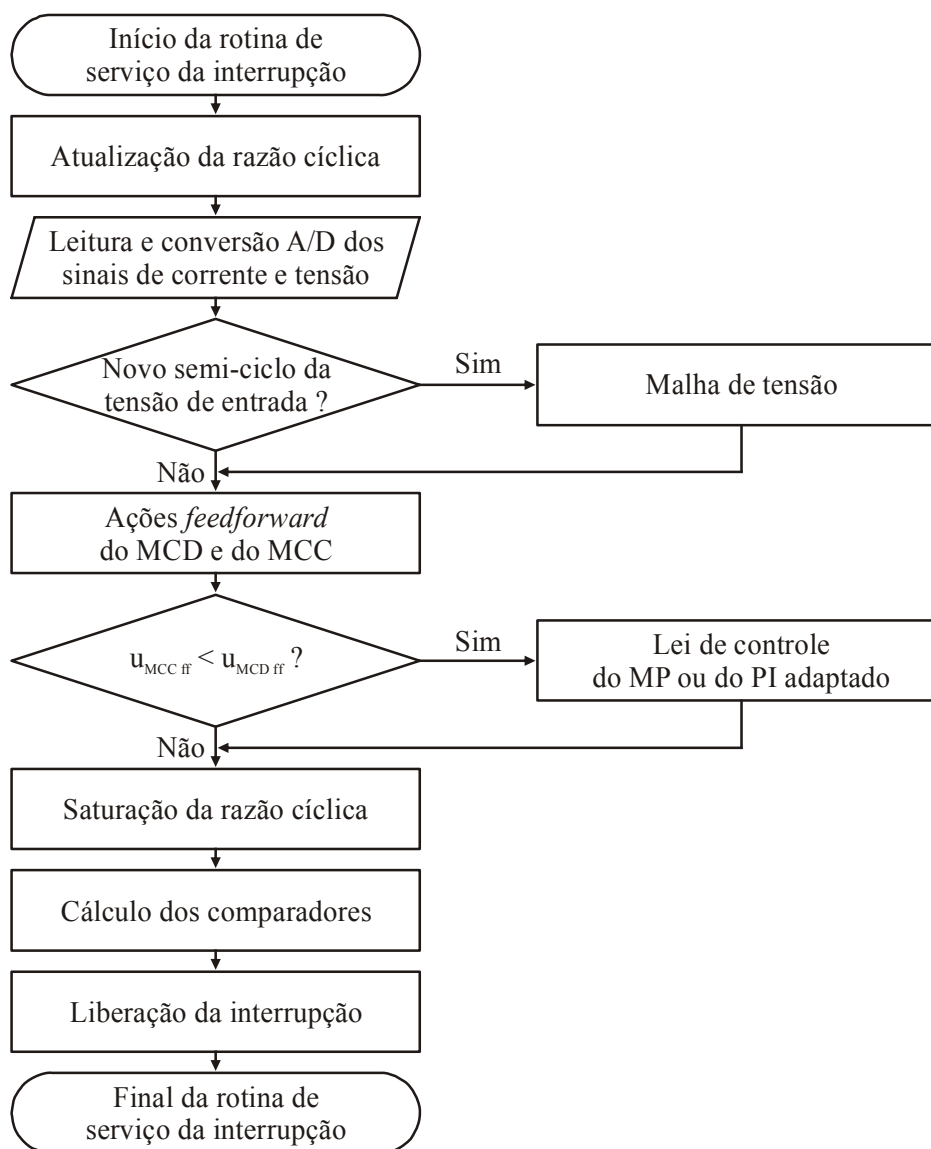


Figura 5.5 – Fluxograma da rotina de interrupção

A malha de tensão é executada somente uma vez em cada semiciclo da tensão de entrada. Ela é executada no início do semiciclo e retorna o valor da corrente de referência, o qual será calculado novamente apenas no próximo semiciclo da tensão. As leis de controle do MP ou do PI adaptado somente serão executadas se a ação *feedforward* do MCC for menor do que a ação *feedforward* do MCD, como já explicado no capítulo 3. A saturação da razão cíclica consiste em limitar o seu valor entre 0 e 255, uma vez que esta variável é constituída de 8 bits. O cálculo dos comparadores consiste na transformação do valor da razão cíclica

gerada em valores entre 0 e 1667, os quais são comparados com o contador de tempo (*timer*), de maneira a gerar o sinal PWM para o acionamento da chave ativa. A liberação da interrupção consiste na permissão para que uma nova interrupção ocorra no momento programado. Esta permissão é negada a partir do momento em que a interrupção atual tem início, sendo liberada em seu final.

A leitura (amostragem) da corrente do indutor é feita na metade da sua rampa ascendente, como mostrado na Figura 3.20 no instante S_t . Como os controladores de corrente propostos utilizam a medida da corrente para o cálculo da razão cíclica apenas quando ela é contínua, o valor amostrado corresponde ao valor médio da corrente no indutor. Esse processo não é válido para o MCD, como mostrado na Figura 3.21, uma vez que o valor medido no instante S_t não corresponde ao valor médio da corrente no indutor. Como o valor lido em MCD não é utilizado no cálculo da razão cíclica, este erro não tem relevância.

Portanto, conclui-se que é imperativo que a leitura da corrente seja realizada em um instante exato, que corresponde à metade do pulso positivo da razão cíclica. Desta maneira, optou-se por fixar este instante como sendo coincidente com o início do contador de tempo, como pode ser visto na Figura 5.6.

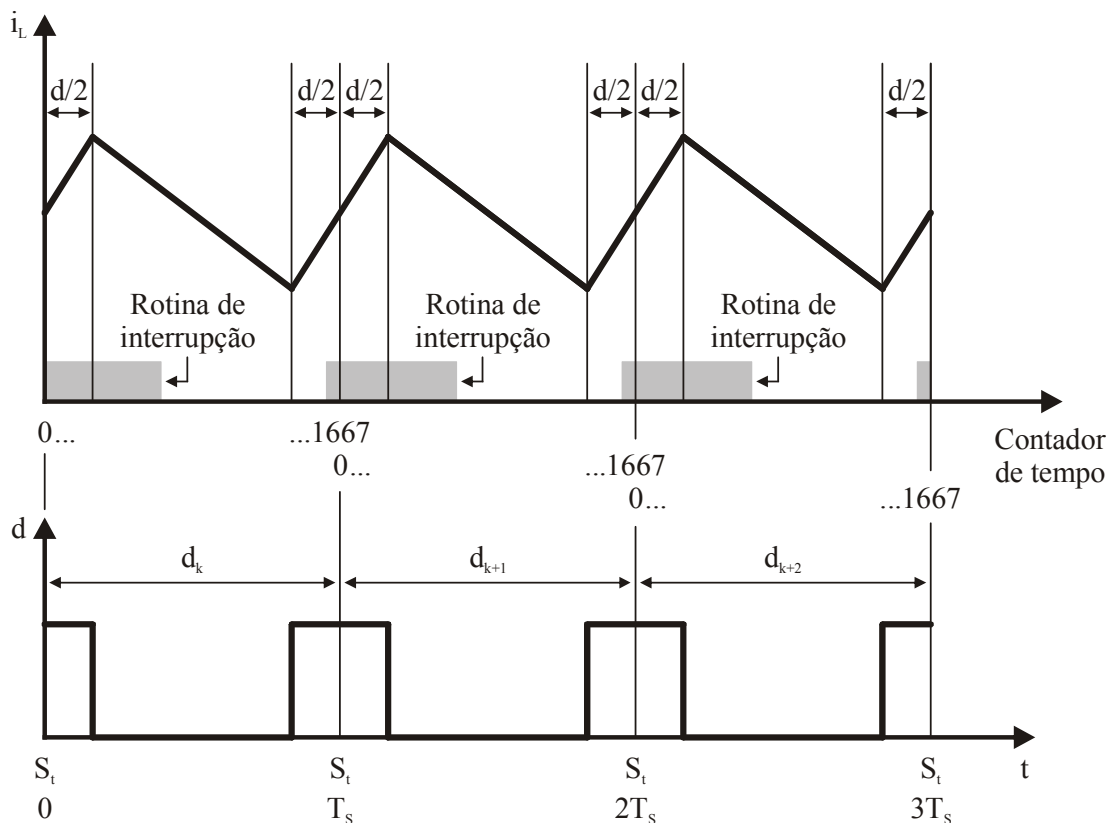


Figura 5.6 – Definição do início do contador de tempo

Observa-se que a rotina de interrupção inicia um pouco antes do reinício (*overflow*) do contador de tempo, de maneira que o tempo gasto na chamada da interrupção e na atualização da razão cíclica seja compensado, garantindo que a leitura da corrente ocorra exatamente no momento desejado. A interrupção é gerada por uma das unidades de comparação.

As leituras das tensões de entrada e saída são feitas na seqüência da leitura da corrente. No entanto, estas leituras não possuem uma restrição quanto ao instante exato da amostragem, contanto que sejam feitas periodicamente com um intervalo de tempo constante, como é de fato realizado.

A atualização da razão cíclica consiste na gravação dos valores previamente calculados nos registradores responsáveis pela geração do sinal PWM. A geração do sinal PWM é feita através da comparação desses registradores com o contador de tempo. O primeiro registrador determina o instante de descida do pulso PWM, enquanto que o segundo registrador determina o instante de subida do pulso PWM. Como visto na Figura 5.6, o pulso PWM é centrado no início do contador de tempo.

A centralização do pulso PWM é garantida da seguinte maneira. Como o valor da razão cíclica quase sempre muda de um período de chaveamento para o seguinte, espera-se que o pulso seja maior em um dos lados da linha divisória. Entretanto, uma média aritmética entre a subida do pulso no período de chaveamento atual e a descida do pulso no período de chaveamento seguinte é realizada, redistribuindo os valores dos comparadores de maneira que o pulso seja simétrico em relação à linha divisória. Como o tempo de execução da rotina de interrupção é sempre menor que metade do período de chaveamento, o pulso PWM nunca subirá (nem mesmo quando a razão cíclica for igual a 100 %) sem que antes a centralização do pulso tenha sido executada através da redistribuição dos valores dos comparadores, realizada dentro da rotina de interrupção.

5.3.3 Utilização do microcontrolador

A utilização de todos os recursos disponíveis pelo microcontrolador não foi necessária. Com relação ao conversor analógico-digital, três canais com resolução de 10 bits foram utilizados. Com relação às unidades de comparação, duas das quatro disponíveis foram utilizadas, sendo uma para a geração do sinal PWM e outra para a geração da interrupção, a qual exigiu um único vetor de interrupção com nível de prioridade igual a sete (máxima). Apenas um dos cinco contadores de tempo de 16 bits foi necessário. A ocupação das

memórias também foi subutilizada, uma vez que aproximadamente 7 % da memória de programa e 10 % da memória de dados foram necessárias.

5.4 Conclusão

Neste capítulo, assuntos referentes à implementação do conversor boost PFC e do sistema de controle proposto foram abordados. Os módulos de *hardware*, o diagrama do protótipo do conversor, o projeto dos elementos do conversor, as rotinas e processos executados pelo sistema de controle através da programação do microcontrolador, os fluxogramas dessas rotinas, o microcontrolador selecionado, incluindo seus recursos utilizados, foram apresentados.

Os critérios utilizados na escolha do microcontrolador foram simplicidade e, principalmente, baixo custo. Segundo o *site* do fabricante [74], o preço do dispositivo é de US\$ 3,33. Esse valor é inferior quando comparado ao de dispositivos de controle equivalentes ao selecionado de outros fabricantes e também inferior ao de dispositivos de controle mais simples (arquitetura de 8 bits, por exemplo) do mesmo fabricante. Além disso, como já discutido no capítulo, os recursos do microcontrolador selecionado foram subutilizados, comprovando que as leis de controle propostas não exigem altos custos de implementação, atingindo um dos objetivos do trabalho.

Capítulo 6

Resultados experimentais

6.1 Introdução

Este capítulo tem por objetivo apresentar os resultados experimentais obtidos através da implementação do sistema de controle proposto para o conversor boost PFC utilizando um protótipo construído em laboratório. As próximas seções mostram os resultados experimentais dos controladores de corrente MP e PI adaptado e do controlador de tensão, respectivamente. A última seção apresenta comentários gerais e a conclusão do capítulo.

As formas de onda apresentadas a seguir foram obtidas com o osciloscópio *WaveRunner 6030A* do fabricante Lecroy[®]. Os valores do fator de potência do conversor e da distorção harmônica total da corrente de entrada foram obtidos com o medidor digital de potência *WT1600* do fabricante Yokogawa[®]. Com este equipamento, o valor da THD é medido levando-se em consideração até o 100^o harmônico da corrente de entrada.

O diagrama do protótipo do conversor boost PFC implementado é mostrado na Figura 5.2. As especificações de entrada e saída e os parâmetros do conversor são mostrados na Tabela 5.1 e os dispositivos semicondutores utilizados são descritos na Tabela 5.2.

As medições da corrente de entrada e da tensão de entrada foram realizadas no ponto entre a fonte de alimentação e o módulo de filtragem. O termo corrente filtrada utilizado nos resultados a seguir diz respeito à forma de onda da corrente instantânea de entrada filtrada digitalmente no osciloscópio empregado.

6.2 Resultados experimentais dos controladores de corrente

O objetivo desta seção é mostrar que os controladores de corrente propostos são capazes de operar em toda a faixa de potência de saída do conversor boost PFC projetada, nos três modos de condução (MCD, MCM e MCC), proporcionando alto FP para o conversor e baixa THD para a sua corrente de entrada.

6.2.1 Controlador de corrente MP

A Figura 6.1 mostra a tensão de entrada e a corrente filtrada de entrada do conversor boost PFC operando em MCD com potência de saída igual a 100 W. A corrente de entrada possui THD igual a 1,05 % e o conversor possui FP igual a 0,9851.

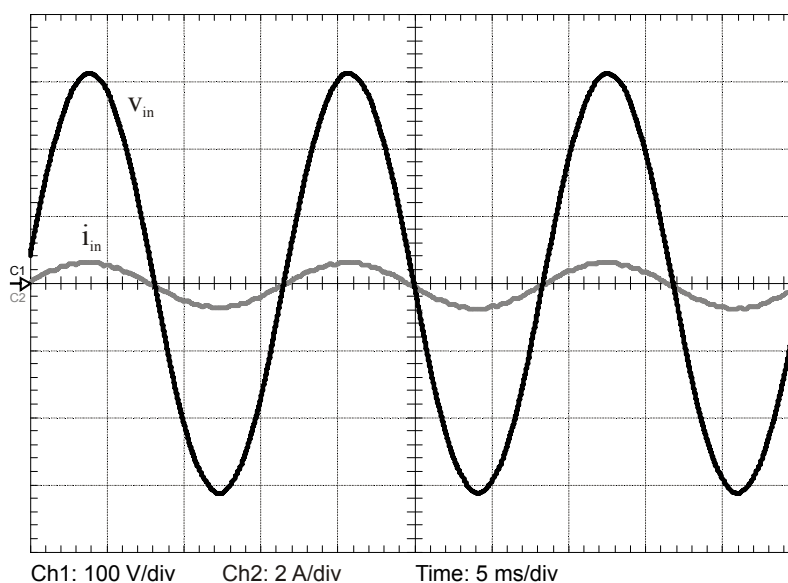


Figura 6.1 – Tensão e corrente filtrada de entrada em MCD a 100 W

A Figura 6.2 mostra a tensão de entrada e a corrente filtrada de entrada do conversor boost PFC operando em MCM com potência de saída igual a 300 W. A corrente de entrada possui THD igual a 2,54 % e o conversor possui FP igual a 0,9975.

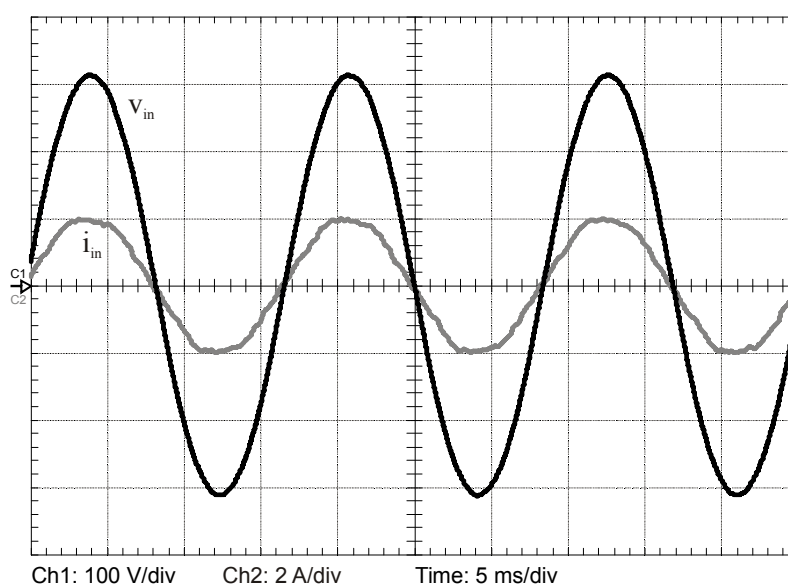


Figura 6.2 – Tensão e corrente filtrada de entrada em MCM a 300 W - MP

A Figura 6.3 mostra a tensão de entrada e a corrente filtrada de entrada do conversor boost PFC operando em MCC com potência de saída igual a 500 W. A corrente de entrada possui THD igual a 2,77 % e o conversor possui FP igual a 0,9992.

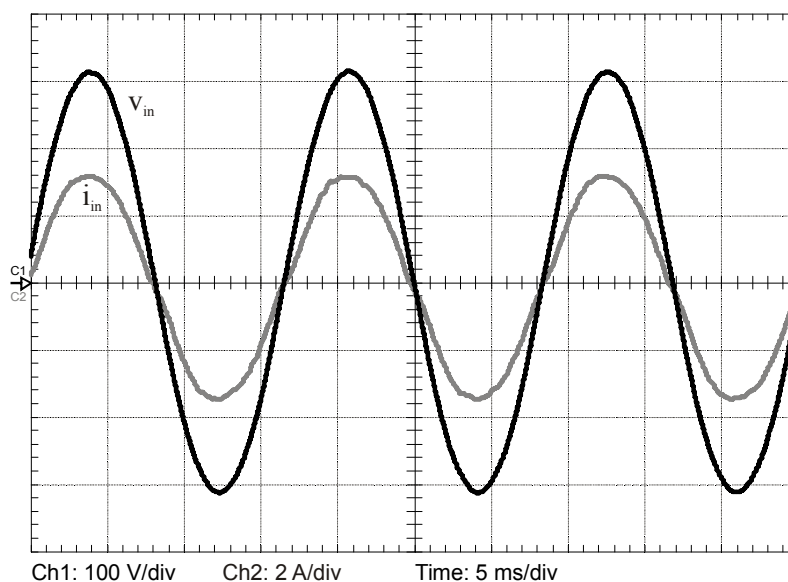


Figura 6.3 – Tensão e corrente filtrada de entrada em MCC a 500 W - MP

A Figura 6.4 mostra a tensão de entrada e a corrente filtrada de entrada do conversor boost PFC operando em MCC com potência de saída igual a 600 W, que corresponde à máxima potência para a qual o conversor foi projetado. A corrente de entrada possui THD igual a 2,53 % e o conversor possui FP igual a 0,9993.

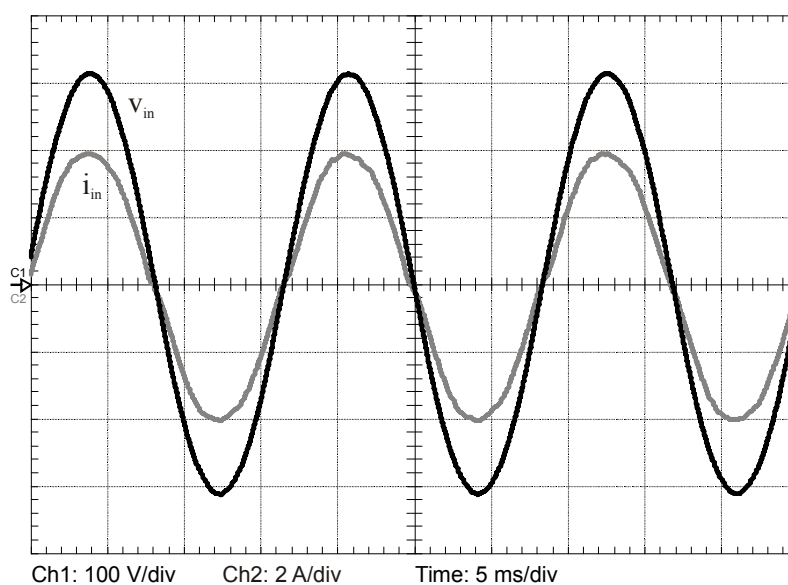


Figura 6.4 – Tensão e corrente filtrada de entrada em MCC a 600 W - MP

A Figura 6.5 mostra as leis de controle das ações *feedforward* do MCD e do MCC para uma potência de saída igual a 300 W. Observa-se que as formas de onda se cruzam, comprovando a operação em MCM. Esta mesma situação foi apresentada nos resultados de simulação na Figura 3.7.

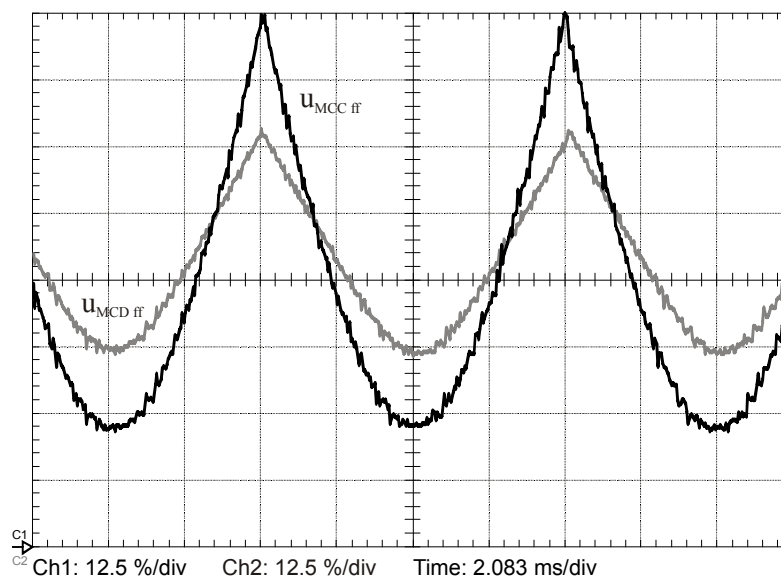


Figura 6.5 – Leis de controle das ações *feedforward* dos MCD e MCC com $P_{out} = 300$ W

A Figura 6.6 mostra a lei de controle (razão cíclica) para uma potência de saída igual a 300 W. Observa-se que esta forma de onda é obtida através da seleção do mínimo dentre as duas formas de onda da figura anterior. A adição da lei de controle MP quando u_{MCC_ff} é menor que u_{MCD_ff} torna a forma de onda mais oscilatória, obtendo-se o valor de d desejado.

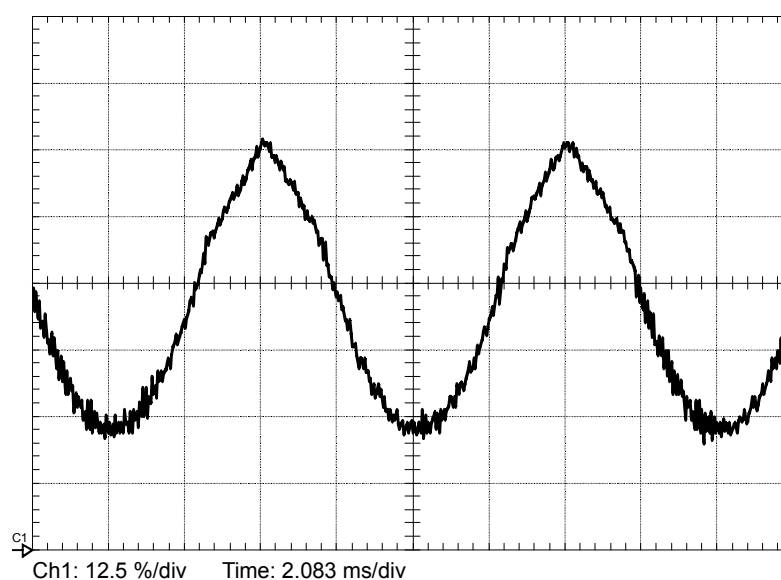


Figura 6.6 – Lei de controle (razão cíclica) com $P_{out} = 300$ W

6.2.2 Controlador de corrente PI adaptado

Nesta subseção, os resultados experimentais mostram a corrente instantânea de entrada do conversor boost PFC ao invés da corrente filtrada de entrada, com o intuito de evidenciar os diferentes modos de condução do conversor com a variação da potência de saída. Além disso, a corrente filtrada de entrada usando o controlador de corrente PI adaptado apresenta poucas diferenças visíveis com relação à corrente filtrada de entrada usando o controlador de corrente MP, tornando repetitiva e desnecessária a sua apresentação. Entretanto, a diferença na qualidade da forma de onda da corrente de entrada entre os dois controladores de corrente é observada através dos valores da THD mostrados.

A Figura 6.7 mostra a tensão de entrada e a corrente instantânea de entrada do conversor boost PFC operando em MCD com potência de saída igual a 100 W. A corrente de entrada possui THD igual a 1,05 % e o conversor possui FP igual a 0,9851.

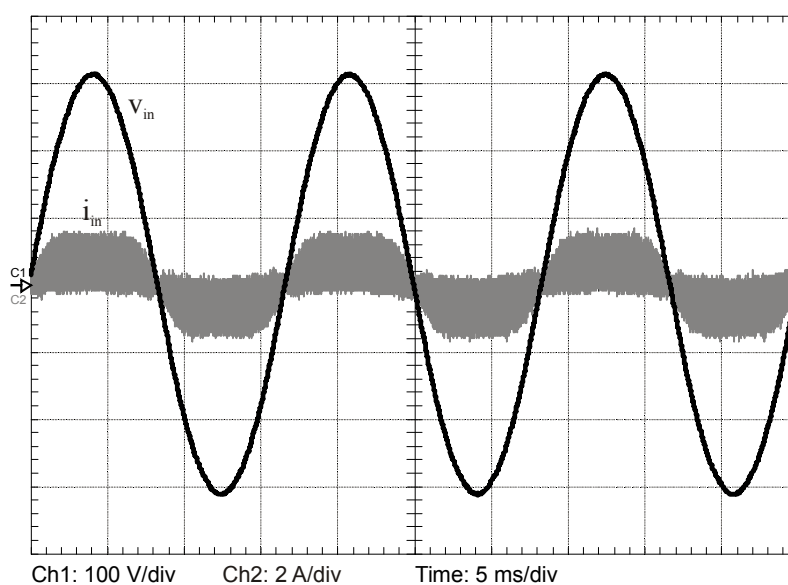


Figura 6.7 – Tensão e corrente de entrada em MCD a 100 W

Observa-se que os valores do FP do conversor e da THD da corrente de entrada são idênticos aos valores obtidos na Figura 6.1. Isso ocorre pois, em MCD, não há diferença entre as leis de controle dos controladores de corrente, uma vez que a razão cíclica da chave ativa é formada exclusivamente pela ação *feedforward* do MCD.

A Figura 6.8 mostra a tensão de entrada e a corrente instantânea de entrada do conversor boost PFC operando em MCM com potência de saída igual a 300 W. A corrente de entrada possui THD igual a 3,17 % e o conversor possui FP igual a 0,9972.

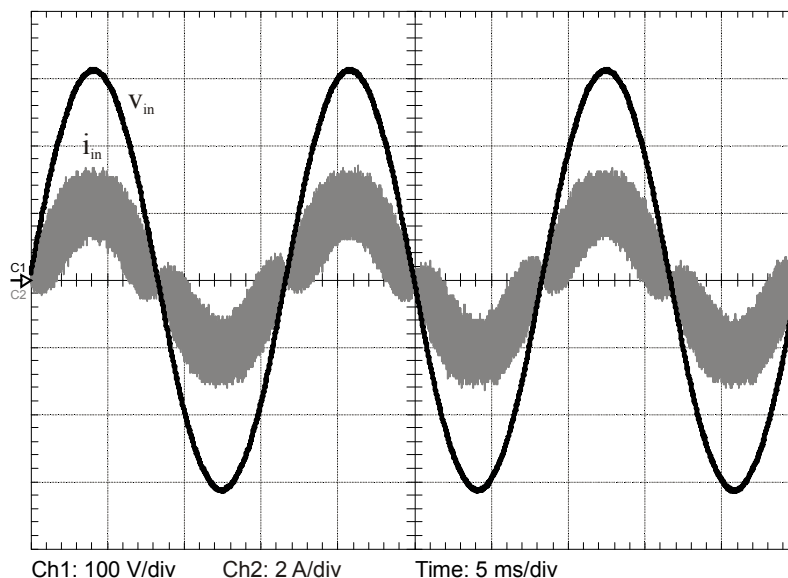


Figura 6.8 – Tensão e corrente de entrada em MCC a 300 W - PI adaptado

A Figura 6.9 mostra a tensão de entrada e a corrente instantânea de entrada do conversor boost PFC operando em MCC com potência de saída igual a 500 W. A corrente de entrada possui THD igual a 3,69 % e o conversor possui FP igual a 0,9972.

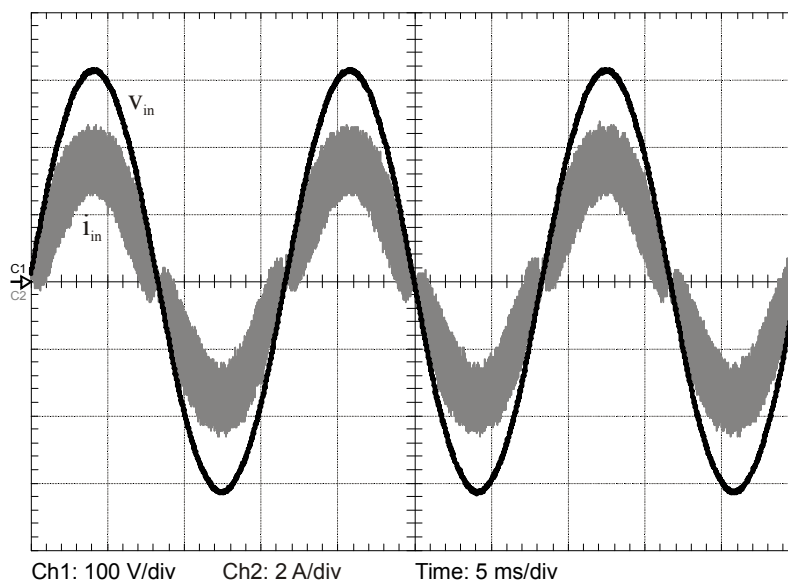


Figura 6.9 – Tensão e corrente de entrada em MCC a 500 W - PI adaptado

A Figura 6.10 mostra a tensão de entrada e a corrente instantânea de entrada do conversor boost PFC operando em MCC com potência de saída igual a 600 W, que corresponde à máxima potência para a qual o conversor foi projetado. A corrente de entrada possui THD igual a 2,57 % e o conversor possui FP igual a 0,9973.

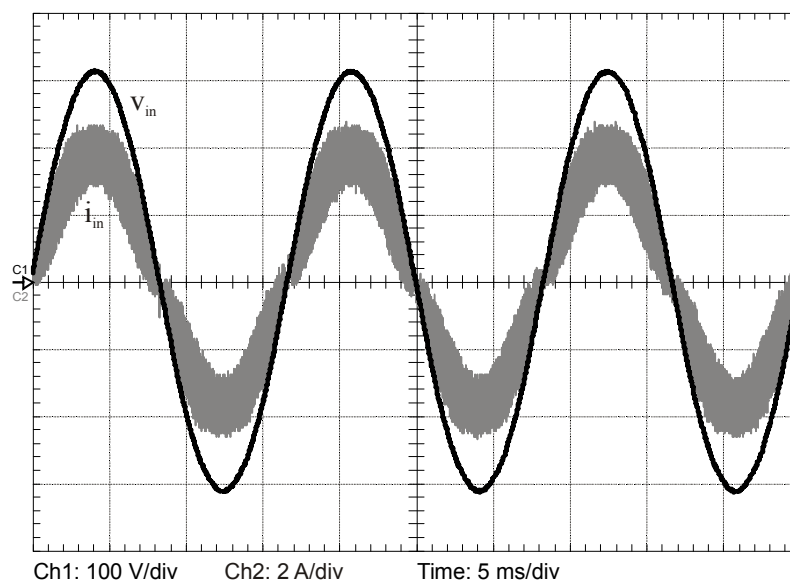


Figura 6.10 – Tensão e corrente de entrada em MCC a 600 W - PI adaptado

6.2.3 Comparação entre os controladores de corrente

A Tabela 6.1 resume os resultados experimentais (THD da corrente de entrada e FP do conversor) obtidos com os controladores de corrente MP e PI adaptado para diversos valores de potências de saída.

Tabela 6.1 – Comparação entre os resultados experimentais dos controladores de corrente

Potência de saída (W)	Controlador de corrente MP		Controlador de corrente PI adaptado	
	THD (%)	FP	THD (%)	FP
100	1,05	0,9851	1,05	0,9851
150	2,21	0,9920	4,15	0,9925
200	3,14	0,9951	4,67	0,9954
250	2,87	0,9964	3,85	0,9964
300	2,54	0,9975	3,17	0,9972
350	2,78	0,9983	3,95	0,9973
400	2,90	0,9988	4,20	0,9973
450	2,84	0,9990	3,99	0,9974
500	2,77	0,9992	3,69	0,9972
550	2,65	0,9992	2,85	0,9973
600	2,53	0,9993	2,57	0,9973

A Figura 6.11 mostra a variação dos valores da THD da corrente de entrada para ambos os controladores de corrente propostos, os quais foram obtidos através dos resultados experimentais para toda a faixa de potências de saída especificada.

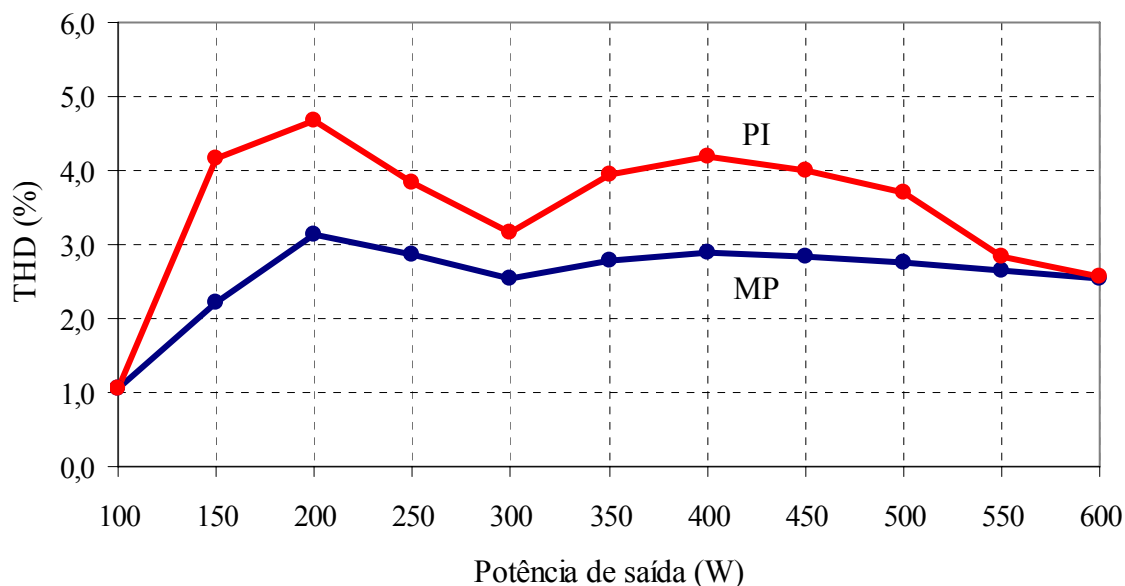


Figura 6.11 – THD dos controladores de corrente obtidas nos resultados experimentais

A Figura 6.12 mostra a variação dos valores do fator de potência do conversor para ambos os controladores de corrente propostos, os quais foram obtidos através dos resultados experimentais para toda a faixa de potências de saída especificada.

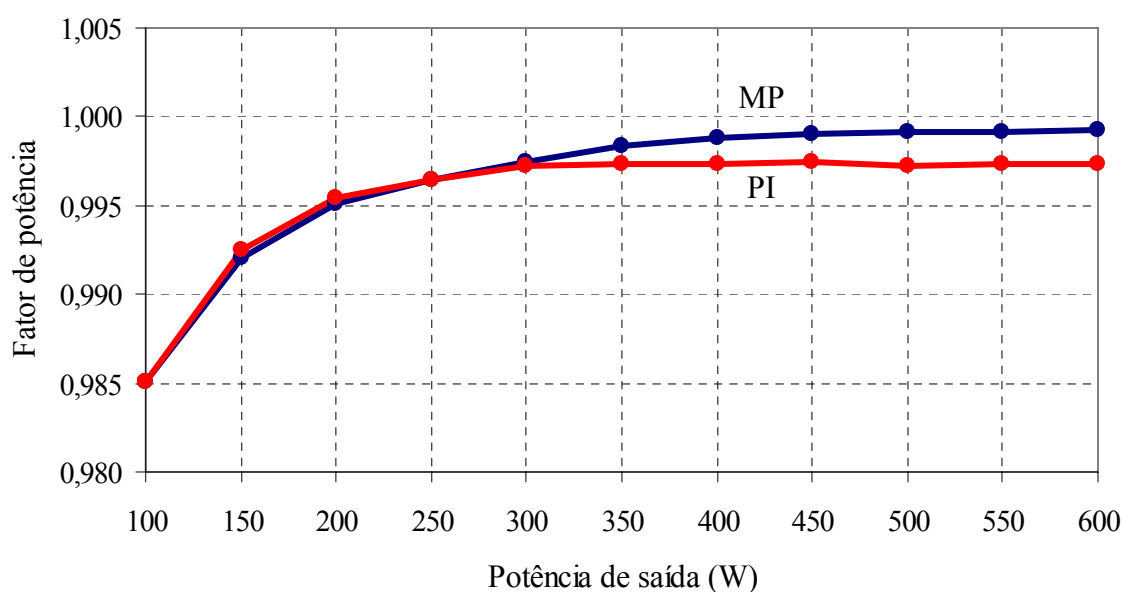


Figura 6.12 – FP dos controladores de corrente obtidos nos resultados experimentais

Através da análise da Figura 6.11, observa-se que a THD da corrente de entrada é sempre menor utilizando o controlador de corrente MP em relação ao PI adaptado. Com o controlador de corrente PI adaptado, a THD da corrente de entrada é sempre inferior a 5 %, enquanto que com o controlador de corrente MP, a THD da corrente de entrada é sempre inferior a 3 %, à exceção de um único ponto. Os valores da THD obtidos experimentalmente são um pouco superiores aos valores mostrados nos resultados de simulação da Figura 3.22. Isso ocorre devido aos processos de quantização, conversão A/D e captação de certa quantidade de ruído, presentes na implementação prática do sistema de controle do conversor.

Através da análise da Figura 6.12 observa-se que o fator de potência de ambos os controladores de corrente é muito semelhante para baixas potências e maior quando se utiliza o controlador de corrente MP para altas potências. Entretanto, evidencia-se que um FP quase unitário é atingido com ambos os controladores de corrente.

Observa-se que o FP sofre redução nas baixas potências. Isso ocorre devido ao emprego do filtro passivo na entrada do conversor, uma vez que este filtro provoca uma defasagem na forma de onda da corrente de entrada com relação à forma de onda da tensão de entrada mais significativa nessa faixa de potências de saída.

Para potências inferiores a 150 W, através dos resultados experimentais comprovou-se que este filtro torna-se dispensável, ou seja, o ruído não interfere nem degrada a forma de onda da corrente, como ocorre em potências mais elevadas. Assim, sem a utilização do filtro passivo para a potência de 100 W, por exemplo, o FP do conversor atinge valor mais elevado igual a 0,9982 sem penalidade para a THD, a qual se mantém reduzida, igual a 1,05 %.

O rendimento do conversor boost PFC obtido com o mesmo medidor digital de potência *WT1600* sempre se mantém acima de 97,5 %, independentemente da potência de saída fornecida no momento e do controlador de corrente utilizado.

Com a finalidade de exemplificação, a Figura 6.13 mostra a tensão de entrada e a corrente filtrada de entrada do conversor boost PFC operando em MCM com potência de saída igual a 250 W, quando o controlador de corrente utilizado é projetado unicamente para operação em MCC. Neste caso, o controle da corrente foi efetuado através da aplicação da equação (3.29) unicamente, independentemente do modo de condução da corrente. Observam-se distorções na forma de onda da corrente, principalmente no início e no final de cada semiciclo da tensão de entrada, fazendo com que a corrente de entrada apresente THD igual a 7,5 %. Este valor é condizente com o resultado de simulação mostrado na Figura 1.11, para a mesma potência de saída. Ao empregar o controlador de corrente MP, apropriado para este modo de condução, o valor da THD é reduzido para menos de 3 %, como visto na Tabela 6.1.

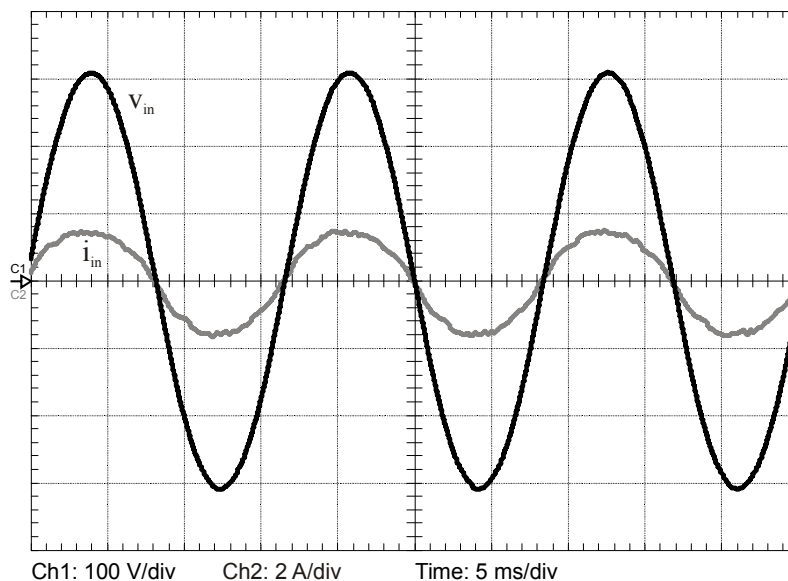


Figura 6.13 – Tensão e corrente filtrada de entrada em MCM a 250 W - Controle clássico

6.3 Resultados experimentais do controlador de tensão

O objetivo desta seção é mostrar os resultados experimentais do controlador PI de tensão abordado no capítulo 4. Como mencionado anteriormente, o objetivo deste controlador é manter a tensão de saída do conversor no valor projetado e fornecer o valor de referência para o controlador de corrente. Essas funções devem ser desempenhadas mesmo quando o conversor estiver sujeito à variações na tensão de entrada e/ou na carga alimentada.

As próximas duas figuras mostram a tensão de entrada e a corrente filtrada de entrada do conversor boost PFC quando a tensão de entrada sofre alterações, através da aplicação de degraus positivos e negativos de aproximadamente 10 % no valor eficaz da mesma.

A Figura 6.14 mostra o comportamento da corrente de entrada quando o conversor é submetido a um aumento na tensão de entrada de 200 V para 220 V.

A Figura 6.15 mostra o comportamento da corrente de entrada quando o conversor é submetido a uma redução na tensão de entrada de 220 V para 200 V.

Nestes 2 testes, a potência de saída é mantida constante em 400 W, dentro da faixa de operação do MCM, o qual apresenta controle de corrente mais complexo. As variações na corrente de entrada ocorrem com o intuito de compensar as variações na tensão de entrada, de modo a manter constante a potência de entrada do conversor. A tensão de saída praticamente não sofre alteração, uma vez que um capacitor de valor elevado é utilizado. Observa-se que a corrente de entrada estabiliza-se em um novo valor, após um rápido período transitório.

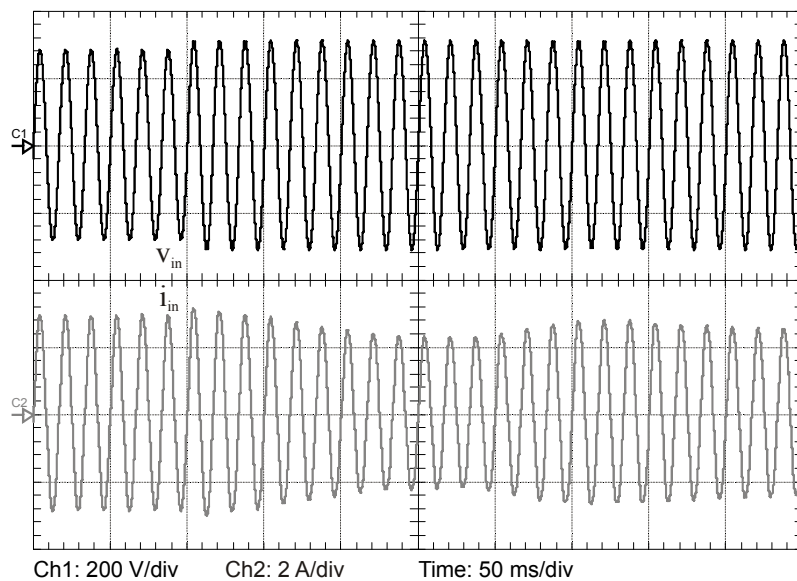


Figura 6.14 – Aumento na tensão de entrada de 200 V para 220 V - Experimental

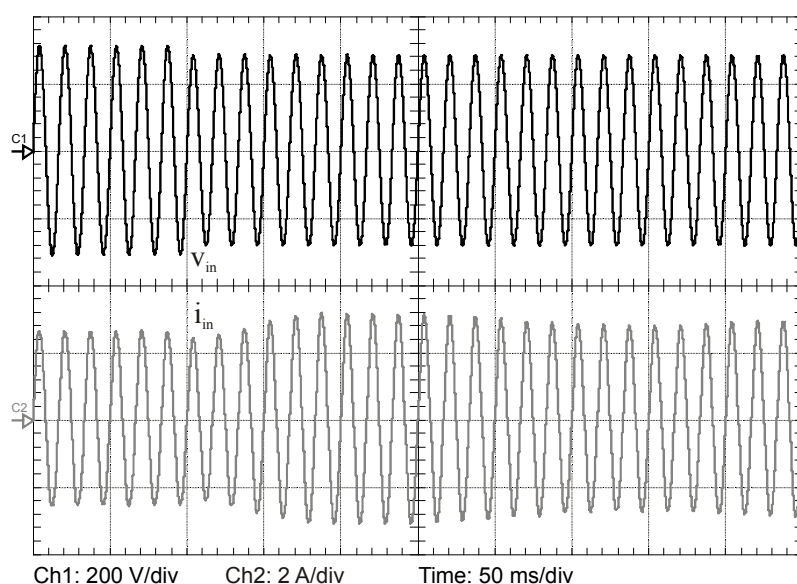


Figura 6.15 – Redução na tensão de entrada de 220 V para 200 V - Experimental

As próximas duas figuras mostram a tensão de entrada e a corrente filtrada de entrada do conversor boost PFC quando a carga conectada ao conversor sofre alterações. Os mesmos degraus de carga aplicados nas simulações da seção 4.5 foram utilizados nestes ensaios.

A Figura 6.16 mostra o comportamento da corrente de entrada quando o conversor é submetido a um aumento na potência de saída de 300 W para 400 W. Visivelmente, um aumento na corrente de entrada é observado.

A Figura 6.17 mostra o comportamento da corrente de entrada quando o conversor é submetido a uma redução na potência de saída de 400 W para 300 W. Visivelmente, uma redução na corrente de entrada é observada.

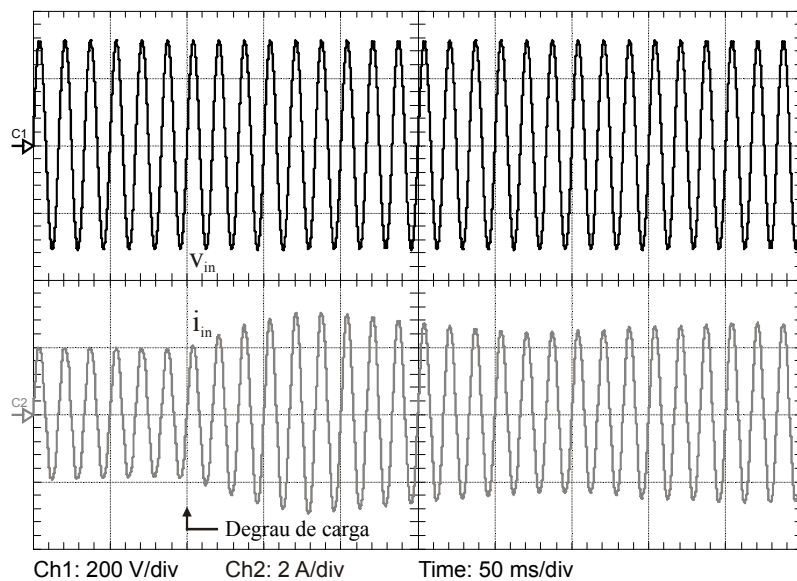


Figura 6.16 – Aumento na potência de saída de 300 W para 400 W - Experimental

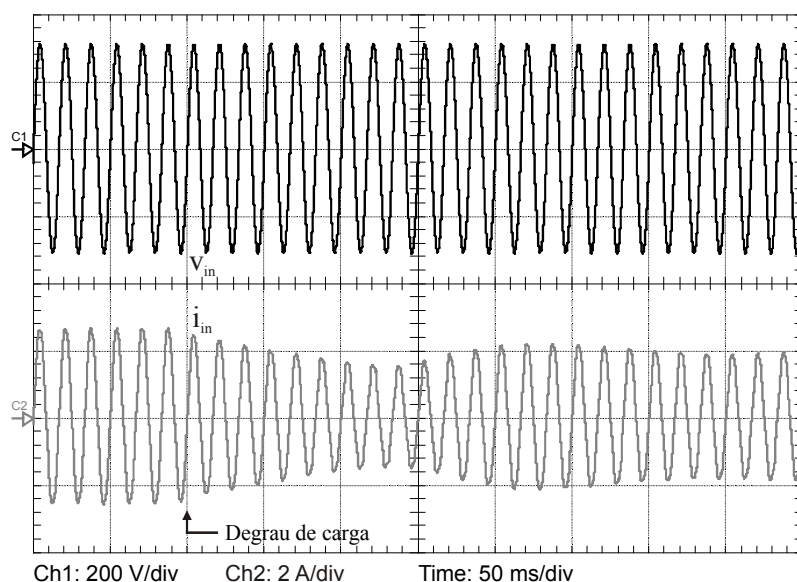


Figura 6.17 – Redução na potência de saída de 400 W para 300 W - Experimental

Nestes 2 testes, o valor eficaz da tensão senoidal de entrada é mantido em 220 V. Portanto, as variações na corrente de entrada ocorrem com o intuito de compensar as variações na potência de saída, de maneira que a potência de entrada aumente ou diminua, acompanhando a variação da potência de saída do conversor. Novamente, a tensão de saída praticamente não sofre alteração, uma vez que um capacitor de valor elevado é utilizado. Observa-se que a corrente de entrada estabiliza-se em um novo valor, após um rápido período transitório.

6.4 Conclusão

Os resultados experimentais apresentados neste capítulo comprovaram o funcionamento dos controladores de corrente MP e PI adaptado propostos e do controlador PI de tensão para toda a faixa de potências de saída projetada.

Ambos os controladores de corrente proporcionaram alto FP para o conversor boost PFC e baixa THD para a sua corrente de entrada, com vantagem para o controlador de corrente MP. Os valores da THD obtidos experimentalmente são um pouco superiores aos valores obtidos nos resultados de simulação, devido aos processos de quantização, conversão analógico-digital e captação de ruído, presentes na implementação prática do sistema de controle do conversor, conforme já explicado. Entretanto, esses valores são satisfatórios, uma vez que são menores ou da mesma ordem de grandeza da maioria dos trabalhos que propõem controladores digitais para o conversor boost PFC publicados na literatura.

O rendimento do conversor boost PFC sempre se manteve acima de 97 %, independentemente da potência de saída fornecida no momento e do controlador de corrente utilizado.

O controlador PI de tensão com ação *anti-windup* proporcionou regulação para o valor de tensão de saída em 400 V e rápidos períodos transitórios após a aplicação de variações na tensão de entrada e na carga alimentada pelo conversor. Portanto, aliado a sua simplicidade estrutural, representou uma boa escolha para o trabalho.

Através destes resultados também é possível comprovar que o conversor boost PFC apresentou comportamento estável para toda a faixa de potências de saída de projeto, até mesmo quando foram impostas variações na tensão de entrada e na carga alimentada, garantindo a estabilidade do sistema de controle proposto para as situações verificadas.

Capítulo 7

Conclusões gerais

A principal contribuição deste trabalho consiste no desenvolvimento de um sistema de controle digital para o conversor boost PFC apto a operar com mudança nos modos de condução da corrente de entrada, aplicado a uma UPS com potência de saída até 600 W. Para esta finalidade, dois controladores preditivos de corrente foram propostos e implementados com o objetivo de analisá-los e comparar as suas respectivas características. Um controlador PI de tensão também foi utilizado com o intuito de regular a tensão de saída do conversor. Além disso, um estudo da variação dos modos de condução (MCD, MCM e MCC) do conversor boost PFC também foi realizado.

Com relação ao estudo dos modos de condução do conversor boost PFC realizado no capítulo 2, apresentou-se as condições que levam o conversor a operar em cada um dos modos de condução. Além disso, mostrou-se também que a operação no MCM proporciona redução no valor do indutor quando comparado a um conversor projetado unicamente para o MCC e tende a promover redução nas perdas dos dispositivos semicondutores do conversor.

Portanto, pode-se inferir que o MCM apresenta características que o tornam muito interessante perante os demais modos de condução do conversor boost PFC, principalmente para aplicações com variação de carga. Porém, este modo requer a utilização de um sistema de controle da corrente de entrada mais apurado, com o objetivo de fazer a corrente média de entrada do conversor seguir a referência senoidal da tensão de entrada, o qual foi abordado e proposto no capítulo 3.

Os dois controladores preditivos digitais de corrente propostos foram o MP e o PI adaptado. O primeiro é baseado no modelo do conversor boost, enquanto que o segundo é composto por dois ganhos de controle. O equacionamento das leis de controle, a estrutura, o diagrama de blocos, a explicação do algoritmo de funcionamento, os resultados de simulação e a análise da variação paramétrica para cada um dos controladores foram apresentados. Ambos os controladores de corrente são constituídos por uma lei de controle (particular a cada controlador) e um algoritmo de ação *feedforward*, que tem por objetivo reduzir o esforço das leis de controle, tornando-as responsáveis por correções menores e mais precisas.

A comparação entre os controladores de corrente mostrou que em termos de exigência de processamento, estrutura dos controladores, impacto da variação paramétrica e *hardware* necessário para implementação, ambos apresentam características similares. O controlador de corrente MP leva vantagem em termos da facilidade de projeto (não é necessário projetar ganhos como no PI adaptado), da estimação do valor do indutor para correção dos efeitos da variação paramétrica do indutor (valores necessários previamente calculados) e da qualidade da forma de onda da corrente de entrada produzida, uma vez que esta proporciona menores conteúdo harmônico e THD. Portanto, conclui-se que o controlador de corrente MP representa a melhor escolha entre os dois controladores propostos.

Com relação ao controle da malha de tensão do conversor boost PFC, um controlador PI com ação *anti-windup* (técnica *back calculation*) foi empregado no trabalho devido à sua simplicidade. Este controlador foi apresentado e explicado em detalhes no capítulo 4. O projeto do capacitor, baseado nos requisitos do *hold-up time* também foi mostrado. Os resultados de simulação comprovaram que o controlador de tensão proporcionou regulação da tensão de saída em regime permanente, com pequenas oscilações nos rápidos períodos transitórios presentes quando o conversor é sujeito à degraus de tensão de entrada e de carga.

Questões relativas à implementação do conversor boost PFC e do sistema de controle proposto foram abordadas no capítulo 5. Considerações e requisitos tanto de *hardware* quanto de *software* foram apresentados. O diagrama contendo os módulos de *hardware* do protótipo do conversor, juntamente com o projeto dos elementos do conversor e as especificações de entrada e saída, incluindo a justificativa dos valores adotados, foram apresentados. Além disso, as rotinas e processos executados pelo sistema de controle através da programação do microcontrolador (realizada nas linguagens C e *assembly*), incluindo seus fluxogramas, também foram descritas e explicadas. O microcontrolador selecionado, apesar de simples e de baixo custo foi subutilizado, comprovando que as leis de controle propostas não demandam grandes esforços de processamento e altos custos de implementação.

Os resultados experimentais apresentados no capítulo 6 comprovaram o funcionamento dos controladores de corrente MP e PI adaptado propostos e do controlador PI de tensão. Ambos os controladores de corrente proporcionaram alto FP para o conversor boost PFC e baixa THD para a sua corrente de entrada, com vantagem para o controlador de corrente MP, confirmando os resultados de simulação. Os valores da THD e do FP obtidos experimentalmente são satisfatórios, uma vez que uma simples comparação revela que são melhores ou da mesma ordem de grandeza da maioria dos trabalhos publicados na literatura. O controlador PI de tensão, por sua vez, proporcionou regulação para o valor de tensão de

saída em 400 V e rápidos períodos transitórios após a aplicação de variações na tensão de entrada na carga alimentada pelo conversor. Através destes resultados, também foi possível comprovar que o conversor boost PFC apresentou comportamento estável para toda a faixa de potências de saída de projeto com o sistema de controle proposto.

Portanto, pode-se concluir que os objetivos propostos neste trabalho foram alcançados com êxito.

Por fim, algumas propostas para trabalhos futuros são citadas na seqüência.

- Análise da mudança dos modos de condução do conversor boost PFC levando em conta outros parâmetros, como a variação da frequência de chaveamento e da tensão de saída;
- Estudo da estabilidade das leis de controle dos controladores de corrente nos três modos de condução e também na fronteira entre os mesmos;
- Estudo e implementação de uma técnica mais evoluída para o controle da tensão de saída do conversor, de maneira a proporcionar períodos transitórios mais rápidos e redução no valor do capacitor de saída do conversor;
- Implementação do sistema de controle em um dispositivo de controle mais avançado (com menores limitações) como DSP ou FPGA, com o intuito de avaliar se ocorre uma melhora sensível nos valores de THD e FP com a utilização dos controladores de corrente propostos.
- Estudo e análise do rendimento do conversor incluindo maior quantidade de perdas (além das perdas nos dispositivos semicondutores), tais como perdas no indutor, de maneira a desenvolver uma metodologia de projeto do conversor levando em conta o valor do indutor e o modo de condução da corrente, com o objetivo de se obter o maior rendimento possível.

Referências

- [1] ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of power electronics**. 2nd ed. Colorado: Kluwer Academics Publishers, 2001. 883 p.
- [2] MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. **Power electronics: converters, applications and design**. 2nd ed. New York: John Wiley & Sons, 1995. 802 p.
- [3] POMÍLIO, J. A. **Pré-reguladores de fator de potência**. Apostila de publicação interna, Universidade Estadual de Campinas, Campinas, 2007.
- [4] ANEEL. Resolução n. 456, de 29 de novembro de 2000. pp. 62. Disponível em: <<http://www.aneel.gov.br/cedoc/bres2000456.pdf>>, Acesso em: 26 set. 2009.
- [5] M. R. Sahid, N. A. Azli, e N. D. Muhammad, “A comparative study on the performances of the boost PFC circuit”, in *Proceedings Power and Energy Conference*, 2004, pp. 143-147.
- [6] IEC, “International standard IEC 61000-3-2, Electromagnetic compatibility (EMC) – Part 3: Limits – Section 2: Limits for harmonic current emissions (equipment input current $\leq 16\text{A}$ per phase)”.
- [7] IEC, “International standard IEC 61000-3-4, Electromagnetic compatibility (EMC) – Part 3: Limits – Section 4: Limits for harmonic current emissions (equipment input current $> 16\text{A}$ per phase)”.
- [8] O. García, J. A. Cobos, R. Prieto, P. Alou, e J. Uceda, “Single phase power factor correction: a survey”, *IEEE Transactions on Power Electronics*, vol. 18, no. 3, pp. 749-755, Mai. 2003.
- [9] S. B. Dewan, “Optimum input and output filters for a single-phase rectifier power supply”, *IEEE Transactions on Industry Applications*, vol. IA-17, no. 3, pp. 282-288, Mai. 1981.
- [10] A. R. Prasad, P. D. Ziogas, e S. Manias, “A novel passive waveshaping method for single-phase diode rectifier”, *IEEE Transactions on Industrial Electronics*, vol. 37, no. 6, pp. 521-530, Dez. 1990.
- [11] R. Gohr Jr. e A. J. Perin, “Three-phase rectifier filters analysis”, in *Proceedings Brazilian Power Electronics Conference*, 1991, pp. 281-286.
- [12] M. Hernández, C. Aguilar, J. Arau, J. Sebastián, e J. Uceda, “Comparative analysis of boost and buck-boost derived topologies used as power factor correctors”, in *Proceedings IEEE Industrial Electronics, Control, and Instrumentation Conference*, 1995, vol. 1, pp. 335-340.
- [13] J. Wang, W. G. Dunford, e K. Mauch, “A comparison between two proposed boost topologies and conventional topologies for power factor correction”, in *Proceedings IEEE Industry Applications Conference*, 1996, vol. 2, pp. 1210-1217.
- [14] S. V. Mollov, A. J. Forsyth, e D. R. Nuttall, “Performance/cost comparison between single-stage and conventional high power factor correction rectifiers”, in *Proceedings Power Electronics and Drives Systems Conference*, 2005, vol. 2, pp. 876-881.
- [15] X. Xu e A. Q. Huang, “A novel closed loop interleaving strategy of multiphase critical mode boost PFC converters”, in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 2008, pp. 1033-1038.

- [16] K. H. Liu e Y. L. Lin, “Current waveform distortion in power factor correction circuits employing discontinuous-mode boost converters”, in *Proceedings. IEEE Power Electronics Specialists Conference*, 1989, vol. 2, pp. 825–829.
- [17] J. Lazar e S. Cuk, “Open loop control of a unity power factor, discontinuous conduction mode boost rectifier”, in *Proceedings International Telecommunications Energy Conference*, 1995, pp. 671–677.
- [18] H. S. Athab, “Single-phase single-switch boost PFC regulator with low total harmonic distortion and feedforward input voltage”, in *Proceedings IEEE International Power and Energy Conference*, 2008, pp. 1118-1123.
- [19] Z. Z. Ye e M. M. Jovanovic, “Implementation and performance evaluation of DSP-based control for constant-frequency discontinuous-conduction mode boost PFC front end”, *IEEE Transactions on Industrial Electronics*, vol. 52, no. 1, pp. 98-107, Fev. 2005.
- [20] M. Ferdowsi e A. Emadi, “Estimative current mode control technique for DC-DC converters operating in discontinuous conduction mode”, *IEEE Power Electronics Letters*, vol. 2, no. 1, pp. 20-23, Mar. 2004.
- [21] K. De Gussemé, D. M. Van de Sype, e J. A. A. Melkebeek, “Design issues for digital control of boost power factor correction converters”, in *Proceedings IEEE International Symposium on Industrial Electronics*, 2002, vol. 3, pp. 731-736.
- [22] S. Basu e T. M. Undeland, “Inductor design considerations for optimizing performance & cost of continuous mode boost PFC converters”, in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 2005, vol. 2, pp. 1133-1138.
- [23] J. Zhou, Z. Lu, Z. Lin, Y. Ren, Z. Qian, e Y. Wang, “Novel sampling algorithm for DSP controlled 2 kW PFC converter”, *IEEE Transactions on Power Electronics*, vol. 16, no. 2, pp. 217-222, Mar. 2001.
- [24] D. M. Van de Sype, K. De Gussemé, A. P. Van den Bossche, e J. A. A. Melkebeek, “A sampling algorithm for digitally controlled boost PFC converters”, *IEEE Transactions on Power Electronics*, vol. 19, no. 3, pp. 649-657, Mai. 2004.
- [25] B. Mather, B. Ramachandran, e D. Maksimovic, “A digital PFC controller without input voltage sensing”, in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 2007, pp. 198-204.
- [26] D. Borgonovo, J. P. Remor, I. Barbi, e A. J. Perin, “A self-controlled power factor correction single-phase boost pre-regulator”, in *Proceedings IEEE Power Electronics Specialists Conference*, 2005, pp. 2351-2357.
- [27] D. Borgonovo e S. A. Mussa, “Single-phase boost PFC voltage-doubler self-controlled using FPGA”, in *Proceedings IEEE Power Electronics Specialists Conference*, 2008, pp. 4457-4463.
- [28] A. L. P. Alcalde, D. Borgonovo, e S. A. Mussa, “An FPGA control application: Self-control of current and linear control of DC link of PFC”, in *Proceedings IEEE Industrial Electronics Conference*, 2008, pp. 2387-2392.
- [29] A. Olayiwola, B. Sock, M. R. Zolghadri, A. Homaifar, M. Walters, e C. Doss, “Digital controller for a boost PFC converter in continuous conduction mode”, in *Proceedings IEEE Conference on Industrial Electronics and Applications*, 2006, pp. 1-8.

- [30] R. Brown e M. Soldano, "One cycle control IC simplifies PFC designs", in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 2005, vol.2, pp. 825-829.
- [31] S. Buso, P. Mattavelli, L. Rossetto, e G. Spiazzi, "Simple digital control improving dynamic performance of power factor preregulators", *IEEE Transactions on Power Electronics*, vol. 13, no. 5, pp. 814-823, Set. 1998.
- [32] D. M. Van de Sype, K. De Gussemé, A. P. Van den Bossche, e J. A. A. Melkebeek, "Duty-ratio feedforward for digitally controlled boost PFC converters", *IEEE Transactions on Industrial Electronics*, vol. 52, no. 1, pp. 108-115, Fev. 2005.
- [33] K. Chai, W. Peng, e Y. Tzou, "Fast response control of a boost PFC converter", in *Proceedings International Conference on Power Electronics and Drive Systems*, 2003, vol. 2, pp. 1095-1100.
- [34] S. Bibian e H. Jin, "Digital control with improved performance for boost power factor correction circuits", in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 2001, pp. 137-143.
- [35] J. Chen, A. Prodic, R. W. Erickson, e D. Maksimovic, "Predictive digital current programmed control", *IEEE Transactions on Power Electronics*, vol. 18, no. 1, pp. 411-419, Jan. 2003.
- [36] W. Zhang, G. Feng, Y. F. Liu, e W. Bin, "A digital power factor correction (PFC) control strategy optimized for DSP", *IEEE Transactions on Power Electronics*, vol. 19, no. 6, pp. 1474-1485, Nov. 2004.
- [37] W. Zhang, G. Feng, Y. F. Liu, e W. Bin, "DSP implementation of predictive control strategy for power factor correction (PFC)", in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 2004, vol. 1, pp. 67-73.
- [38] W. Zhang, Y. F. Liu, e B. Wu, "A new duty cycle control strategy for power factor correction and FPGA implementation", *IEEE Transactions on Power Electronics*, vol. 21, no. 6, pp. 1745-1753, Nov. 2006.
- [39] W. Zhang, G. Feng, Y. F. Liu, e W. Bin, "A direct duty cycle calculation algorithm for digital power factor correction (PFC) implementation", in *Proceedings IEEE Power Electronics Specialists Conference*, 2004, vol. 3, pp. 2326-2332.
- [40] S. Bibian e H. Jin, "High performance predictive dead-beat digital controller for DC power supplies", *IEEE Transactions on Power Electronics*, vol. 17, no. 3, pp. 420-427, Mai. 2002.
- [41] R. K. Tripathi, S. P. Das, e G. K. Dubey, "Mixed-mode operation of boost switch-mode rectifier for wide range of load variations", *IEEE Transactions on Power Electronics*, vol. 17, no. 6, pp. 999-1009, Nov. 2002.
- [42] P. Athalye, D. Maksimovic, e R. Erickson, "DSP implementation of a single-cycle predictive current controller in a boost PFC rectifier", in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 2005, vol. 2, pp. 837-842.
- [43] K. De Gussemé, D. M. Van de Sype, A. P. M. Van den Bossche, e J. A. Melkebeek, "Sample correction for digitally controlled boost PFC converters operating in both CCM and DCM", in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 2003, vol. 1, pp. 389-395.
- [44] K. De Gussemé, D. M. Van de Sype, A. P. M. Van den Bossche, e J. A. Melkebeek, "Digitally controlled boost power-factor-correction converters operating in both

- continuous and discontinuous conduction mode”, *IEEE Transactions on Industrial Electronics*, vol. 52, no. 1, pp. 88-97, Fev. 2005.
- [45] A. A. M. Bento e E. R. C. Silva, “Hybrid one-cycle controller for boost PFC rectifier”, *IEEE Transactions on Industrial Applications*, vol. 45, no. 1, pp. 268-277, Jan. 2009.
- [46] J. Sebastián, J. A. Cobos, J. M. Lopera, e J. Uceda, “The determination of the boundaries between continuous and discontinuous conduction modes in PWM DC-to-DC converters used as power factor preregulators”, *IEEE Transactions on Power Electronics*, vol. 10, no. 5, pp. 574–582, Set. 1995.
- [47] Y. S. Lee, “A systematic and unified approach to modeling switches in switch-mode power supplies”, *IEEE Transactions on Industrial Electronics*, vol. IE-32, no. 4, pp. 445-448, Nov. 1985.
- [48] K. T. Chau, Y. S. Lee, e A. Ioinovici, “Computer-aided modeling of quasi-resonant converters in the presence of parasitic losses by using the MISSCO concept”, *IEEE Transactions on Industrial Electronics*, vol. 38, no. 6, pp. 454-461, Dez. 1994.
- [49] V. Vorpérian, “Simplified analysis of PWM converters using model of PWM switch part I: continuous conduction mode”, *IEEE Transactions on Aerospace and Electronic Systems*, vol. 26, no. 3, pp. 490-496, Mai. 1990.
- [50] V. Vorpérian, “Simplified analysis of PWM converters using model of PWM switch part II: discontinuous conduction mode”, *IEEE Transactions on Aerospace and Electronic Systems*, vol. 26, no. 3, pp. 497-505, Mai. 1990.
- [51] OGATA, K. **Engenharia de Controle Moderno**. 3rd ed. Rio de Janeiro: Prentice-Hall do Brasil, 1998. 813 p.
- [52] BARBI, I. **Eletrônica de potência: projeto de fontes chaveadas**. Ed. do autor. Florianópolis: [s. n.], 2001. 332 p.
- [53] S. Wall e R. Jackson, “Fast controller design for single-phase power factor correction system”, *IEEE Transactions on Industrial Electronics*, vol. 44, no. 5, pp. 654–660, Out. 1997.
- [54] G. Spiazzi, P. Mattavelli, e L. Rossetto, “Power factor preregulators with improved dynamic response”, in *Proceedings IEEE Power Electronics Specialists Conference*, 1995, pp. 150–156.
- [55] M. O. Eissa, S. B. Leeb, G. C. Verghese, e A. M. Stankovic, “Fast controller for unity-power-factor PWM rectifier”, *IEEE Transactions on Power Electronics*, vol. 11, no. 1, pp. 1–6, Jan. 1996.
- [56] A. Prodic, J. Chen, R. W. Erickson, e D. Maksimovic, “Self-tuning digitally controlled PFC having fast dynamic response”, *IEEE Transactions on Power Electronics*, vol. 18, no. 1, pp. 420–428, Jan. 2003.
- [57] A. de Castro, P. Zumel, O. Garcia, T. Riesgo, e J. Uceda, “Concurrent and simple digital controller of an AC/DC converter with power factor correction based on an FPGA”, *IEEE Transactions on Power Electronics*, vol. 18, no. 1, pp. 334-343, Jan. 2003.
- [58] W. Stefanutti, P. Mattavelli, G. Spiazzi, e P. Tenti, “Digital control of single-phase power factor preregulators based on current and voltage sensing at switch terminals”, *IEEE Transactions on Power Electronics*, vol. 21, no. 5, pp. 1356-1363, Set. 2006.

- [59] G. Spiazzi, P. Mattavelli, e L. Rossetto, “Methods to improve dynamic response of power factor preregulators: an overview”, in *Proceedings IEE European Conference on Power Electronics and Applications*, 1995, vol. 3, pp. 754–759.
- [60] J. B. Williams, “Design of feedback loop in unity power factor AC to dc converter”, in *Proceedings IEEE Power Electronics Specialists Conference*, 1989, pp. 959–967.
- [61] J. Lazar e S. Cuk, “Feedback loop analysis for AC/DC rectifiers operating in discontinuous conduction mode”, in *Proceedings IEEE Applied Power Electronics Conference and Exposition*, 1996, pp. 797–806.
- [62] A. Prodic, D. Maksimovic, e R. W. Erickson, “Dead-zone digital controllers for improved dynamic response of low harmonic rectifiers”, *IEEE Transactions on Power Electronics*, vol. 21, no. 1, pp. 173-181, Jan. 2006.
- [63] BAZANELLA, A. S.; SILVA JR., J. M. G. **Ajuste de controladores PID**. Apostila de publicação interna, Universidade Federal do Rio Grande do Sul, Porto Alegre, 2000.
- [64] HADADE NETO, A. Técnicas anti-windup em estruturas de controle PID, RST e GPC. 2005. 172f. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Santa Catarina, Florianópolis, 2005.
- [65] Y. Yuan, L. Chang, e P. Song, “A new front-end converter with extended hold-up time”, in *Proceedings Large Engineering Systems Conference on Power Engineering*, 2007, pp. 275-278.
- [66] IEEE, “IEEE Std 446-1995 (Orange book): IEEE recommended practice for emergency and standby power systems for industrial and commercial applications”.
- [67] M. Orabi e T. Ninomiya, “An optimum design of boost power-factor-correction converter”, in *Proceedings International Symposium on Industrial Electronics*, 2003, vol. 2, pp. 735-740.
- [68] A. Lázaro, A. Barrado, J. Pleite, R. Vázquez, J. Vázquez, e E. Olías, “Size and cost reduction of the storage capacitor in AC/DC converters under hold-up time requirements”, in *Proceedings IEEE Power Electronics Specialist Conference*, 2003, vol. 4, pp. 1959-1964.
- [69] International Rectifier Inc. IRGP50B60PD1 Datasheet. 2003.
- [70] International Rectifier Inc. 30EPH06 Datasheet. 2002.
- [71] WTE Power Semiconductors Inc. KBPC5006/W Datasheet. 2002.
- [72] BELTRAME, F. Análise comparativa de conversores monofásicos aplicados à correção de fator de potência. 2009. 146f. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Santa Maria, Santa Maria, 2009.
- [73] Microchip Technology Inc. PIC24HJ64GP502 Datasheet. 2008.
- [74] <<http://www.microchip.com>>. Acesso em: 19 ago. 2009.
- [75] Fairchild Semiconductor Inc. HGTG20N60B3D Datasheet. 2001.
- [76] Fairchild Semiconductor Inc. ISL9R860PF2 Datasheet. 2003.
- [77] ZAMBRA, D. A. B. Análise comparativa de inversores multiníveis com células híbridas conectadas em série. 2006. 129f. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Santa Maria, Santa Maria, 2006.

Apêndice A

Perdas e rendimento do conversor boost PFC

A.1 Introdução

Neste apêndice, uma análise detalhada das perdas nos dispositivos semicondutores e do rendimento do conversor boost PFC devido à essas perdas para uma faixa de valores do indutor e da potência de saída é apresentada. Esta análise é feita com o intuito de determinar qual o modo de condução que proporcionará o maior rendimento para o conversor, para um determinado conjunto de parâmetros de entrada e saída, considerando as perdas nos dispositivos semicondutores. Para atingir esse objetivo, diversas simulações nas quais o conversor opera em diversos pontos de operação são realizadas. Cada ponto de operação fica determinado por um par de valores de indutor e potência de saída. Portanto, primeiramente, a metodologia de cálculo das perdas de condução e chaveamento é mostrada.

A.2 Metodologia de cálculo das perdas nos dispositivos semicondutores

Para contabilizar as perdas nos dispositivos semicondutores da topologia do conversor boost PFC, as perdas na chave ativa e no diodo são calculados. Neste cálculo estão incluídas as perdas de condução, de acionamento (*turn-on*) e de bloqueio (*turn-off*) da chave ativa e as perdas de condução e de bloqueio (recuperação reversa) do diodo de saída. Além destas perdas, também foi incluída a perda de acionamento da chave ativa devido à recuperação reversa do diodo, uma vez que a corrente devida à carga dos portadores minoritários irá circular no sentido positivo da chave ativa, causando perdas adicionais no seu acionamento.

Os dispositivos semicondutores selecionados para estas análises foram escolhidos de maneira a suportar os níveis de tensão e corrente impostos pelos mesmos parâmetros utilizados no traçado dos gráficos da Figura 2.1, em todos os pontos de operação analisados. Por exemplo, os dispositivos devem suportar a corrente de pico no ponto de operação onde apresenta os maiores valores, neste caso é o ponto de maior potência de saída (devido à maior corrente) e menor indutância (devido à maior oscilação da corrente) considerados. Além

disso, uma margem de segurança adequada também foi levada em conta. Assim, respeitando todas essas condições, as análises são feitas utilizando-se a chave ativa IGBT HGTG20N60B3D [75] e o diodo ISL9R860PF2 [76]. As informações relativas a cada dispositivo, bem como suas curvas paramétricas, são obtidas através de suas folhas de dados (*datasheets*).

As seis subseções seguintes descrevem a metodologia de cálculo das perdas consideradas, tendo como base as análises realizadas em [72] e [77].

A.2.1 Perdas de acionamento (*turn-on*) da chave ativa

Toda vez que a chave ativa do conversor boost for acionada enquanto estiver circulando corrente pelo indutor, a mesma apresentará perdas de potência.

A potência dissipada devido às perdas de acionamento da chave ativa (P_{on}) é obtida através da equação

$$P_{on} = E_{ON} \cdot f, \quad (1.1)$$

onde E_{ON} é a energia total perdida no acionamento da chave ativa durante um ciclo da rede. Essa energia total é obtida através do somatório da energia dissipada em cada acionamento da chave ativa ($E_{on}(kT_s)$) e é dada por

$$E_{ON} = \sum_{k=1}^{k_{m2}} E_{on}(kT_s), \quad (1.2)$$

onde k_{m2} é o número de períodos de chaveamento em um ciclo da tensão de entrada.

A energia dissipada em cada acionamento da chave ativa depende do valor instantâneo da corrente coletor-emissor que circula por ela ($i_{CE}(t)$) e das suas características físicas.

A curva que relaciona a energia dissipada no *turn-on* da chave ativa e a corrente coletor-emissor instantânea (obtida através de [75]) é mostrada na Figura A-1 e está aproximada através de uma equação polinomial de quarta ordem. Portanto, a curva é regida por uma equação da forma

$$E_{on}(t) = p_1 \cdot i_{CE}(t)^4 + p_2 \cdot i_{CE}(t)^3 + p_3 \cdot i_{CE}(t)^2 + p_4 \cdot i_{CE}(t)^1 + p_5, \quad (1.3)$$

onde as constantes do polinômio são: $p_1 = 3,804 \cdot 10^{-10}$; $p_2 = -1,908 \cdot 10^{-8}$; $p_3 = 3,965 \cdot 10^{-7}$; $p_4 = 1,990 \cdot 10^{-5}$; $p_5 = -5,361 \cdot 10^{-7}$.

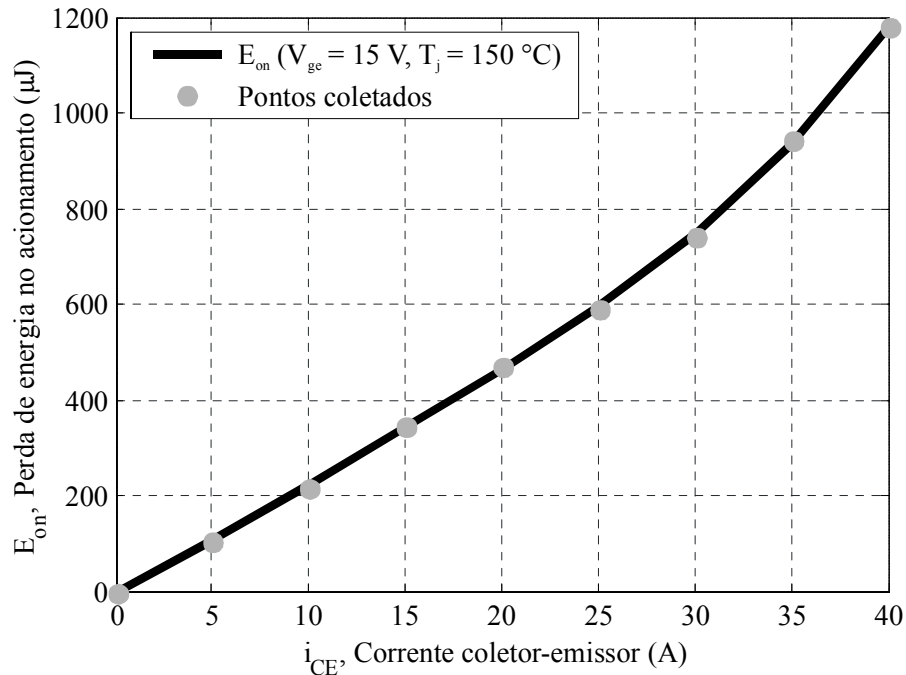


Figura A-1 – Curva que relaciona E_{on} e i_{CE} da chave ativa

A.2.2 Perdas de bloqueio (*turn-off*) da chave ativa

Toda vez que a chave ativa do conversor boost for bloqueada, a mesma apresentará perdas de potência, uma vez que sempre haverá corrente circulando por ela neste instante.

A potência dissipada devido às perdas de bloqueio da chave ativa (P_{off}) é obtida através da equação

$$P_{off} = E_{OFF} \cdot f, \quad (1.4)$$

onde E_{OFF} é a energia total perdida no bloqueio da chave ativa durante um ciclo da rede. Essa energia total é obtida através do somatório da energia dissipada em cada bloqueio da chave ativa ($E_{off}(kT_s)$) e é dada por

$$E_{OFF} = \sum_{k=1}^{k_{m2}} E_{off}(kT_s). \quad (1.5)$$

A energia dissipada em cada bloqueio da chave ativa depende do valor instantâneo da corrente coletor-emissor que circula por ela ($i_{CE}(t)$) e das suas características físicas.

A curva que relaciona a energia dissipada no *turn-off* da chave ativa e a corrente coletor-emissor instantânea (obtida através de [75]) é mostrada na Figura A-2 e está aproximada através de uma equação polinomial de quinta ordem. Portanto, a curva é regida por uma equação da forma

$$E_{off}(t) = p_1 \cdot i_{CE}(t)^5 + p_2 \cdot i_{CE}(t)^4 + p_3 \cdot i_{CE}(t)^3 + p_4 \cdot i_{CE}(t)^2 + p_5 \cdot i_{CE}(t)^1 + p_6, \quad (1.6)$$

onde as constantes do polinômio são: $p_1 = -7,405 \cdot 10^{-11}$; $p_2 = 7,556 \cdot 10^{-9}$; $p_3 = -2,792 \cdot 10^{-7}$; $p_4 = 4,905 \cdot 10^{-6}$; $p_5 = 1,464 \cdot 10^{-5}$; $p_6 = -6,107 \cdot 10^{-7}$.

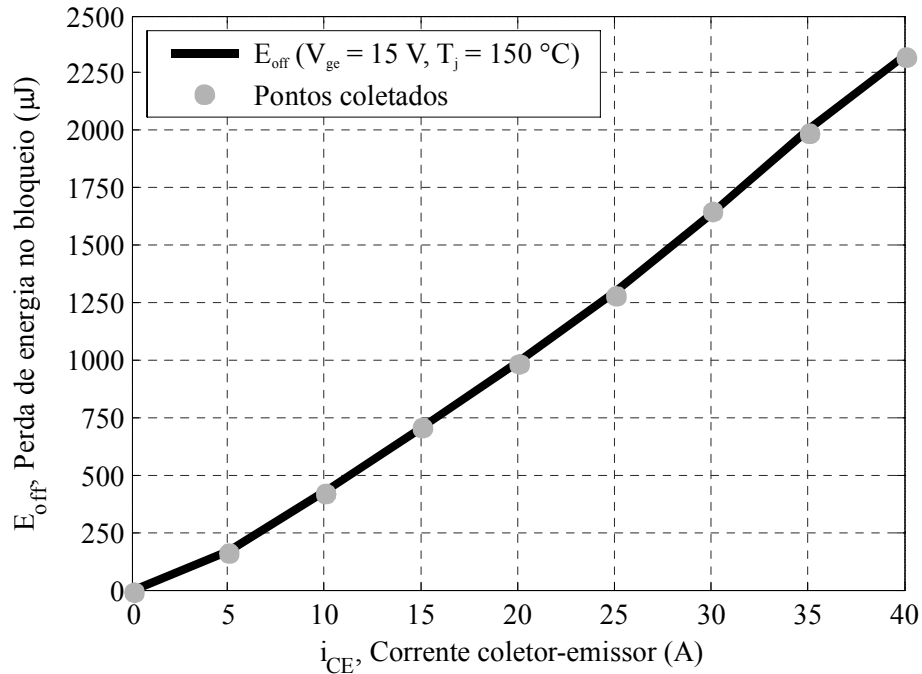


Figura A-2 – Curva que relaciona E_{off} e i_{CE} da chave ativa

A.2.3 Perdas de condução da chave ativa

Toda vez que a chave ativa do conversor boost estiver em condução, a mesma apresentará perdas de potência, uma vez que níveis de corrente e tensão estarão presentes ao mesmo tempo sobre o dispositivo.

A potência dissipada devido às perdas de condução da chave ativa (P_{cond}) é obtida através da equação

$$P_{cond} = E_{COND} \cdot f, \quad (1.7)$$

onde E_{COND} é a energia total perdida na condução da chave ativa durante um ciclo da rede. Essa energia total é obtida através da integral da potência instantânea dissipada sobre a chave ativa ($p_c(t)$) e é dada por

$$E_{COND} = \int_0^T p_c(t) dt. \quad (1.8)$$

A potência instantânea dissipada na condução da chave ativa depende do valor instantâneo da tensão coletor-emissor sobre a chave ativa ($v_{CE}(t)$), que contempla as características físicas do semiconductor, e do valor instantâneo da corrente coletor-emissor que circula pela chave ativa ($i_{CE}(t)$).

Essa potência instantânea é obtida através do produto da tensão coletor-emissor e da corrente coletor-emissor que circula pela chave ativa e é dada por

$$p_c(t) = v_{CE}(t) \cdot i_{CE}(t). \quad (1.9)$$

A curva que relaciona a corrente coletor-emissor instantânea e a tensão coletor-emissor instantânea (obtida através de [75]) é mostrada na Figura A-3 e está aproximada através de uma equação polinomial de sexta ordem. Portanto, a curva é regida por uma equação da forma

$$i_{CE}(t) = p_1 \cdot v_{CE}(t)^6 + p_2 \cdot v_{CE}(t)^5 + p_3 \cdot v_{CE}(t)^4 + \dots + p_4 \cdot v_{CE}(t)^3 + p_5 \cdot v_{CE}(t)^2 + p_6 \cdot v_{CE}(t)^1 + p_7, \quad (1.10)$$

onde as constantes do polinômio são: $p_1 = 9,889 \cdot 10^{-2}$; $p_2 = -1,623$; $p_3 = 10,670$; $p_4 = -36,610$; $p_5 = 71,290$; $p_6 = -56,290$; $p_7 = 14,780$.

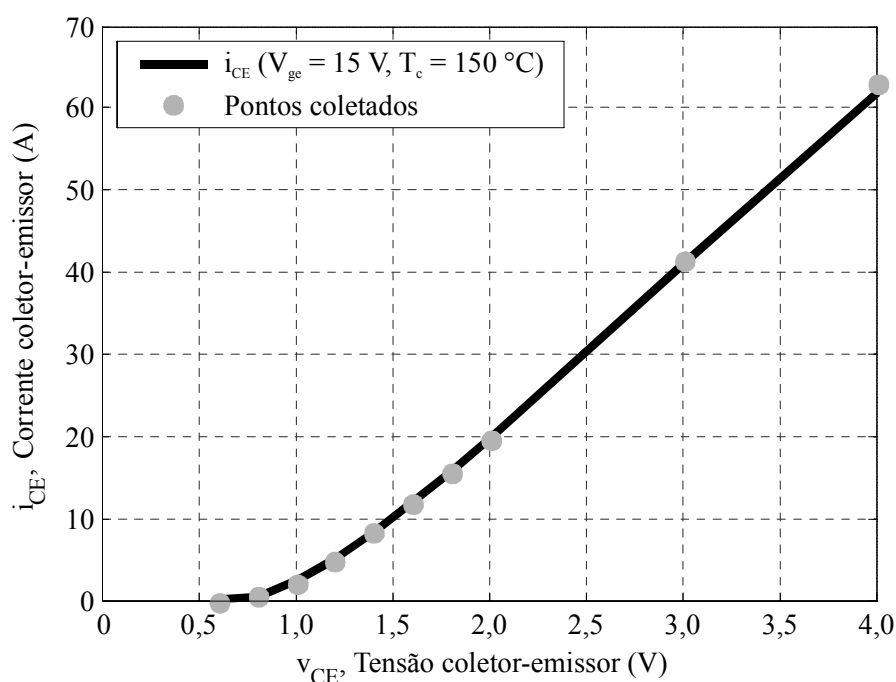


Figura A-3 – Curva que relaciona i_{CE} e v_{CE} da chave ativa

A.2.4 Perdas de acionamento da chave ativa devido à recuperação reversa do diodo

Toda vez que a chave ativa for acionada enquanto estiver circulando corrente pelo diodo (e conseqüentemente pelo indutor), ocorrerá o fenômeno da corrente de recuperação reversa do diodo. Esta corrente devida à carga dos portadores minoritários irá circular no sentido positivo da chave ativa, somando-se à corrente do indutor, provocando perdas adicionais no acionamento da mesma.

A potência dissipada devido às perdas de acionamento da chave ativa (P_{rec}) provocada pela recuperação reversa do diodo ($i_{RRM}(t)$) é obtida através da equação

$$P_{rec} = E_{REC} \cdot f, \quad (1.11)$$

onde E_{REC} é a energia total perdida no acionamento da chave ativa devido à recuperação reversa do diodo durante um ciclo da rede. Essa energia total é obtida através do somatório da energia dissipada em cada acionamento da chave ativa devido à recuperação reversa do diodo ($E_{rec}(kT_s)$) e é dada por

$$E_{REC} = \sum_{k=1}^{k_{m2}} E_{rec}(kT_s). \quad (1.12)$$

A energia dissipada em cada acionamento da chave depende do valor instantâneo da corrente direta que circula pelo diodo ($i_F(t)$), das características físicas do diodo e das características físicas da chave.

A curva que relaciona a máxima corrente de recuperação reversa e a corrente direta no diodo (obtida através de [76]) é mostrada na Figura A-4 e está aproximada através de uma equação racional, dada por

$$i_{RRM}(t) = \frac{p_1 \cdot i_F(t)^3 + p_2 \cdot i_F(t)^2 + p_3 \cdot i_F(t)^1 + p_4}{i_F(t)^2 + q_1 \cdot i_F(t)^1 + q_2}, \quad (1.13)$$

onde as constantes da equação são: $p_1 = 12,890$; $p_2 = 254,6$; $p_3 = 2,495 \cdot 10^4$; $p_4 = 5,572 \cdot 10^{-1}$; $q_1 = 7,783 \cdot 10^3$; $q_2 = 1,798 \cdot 10^3$.

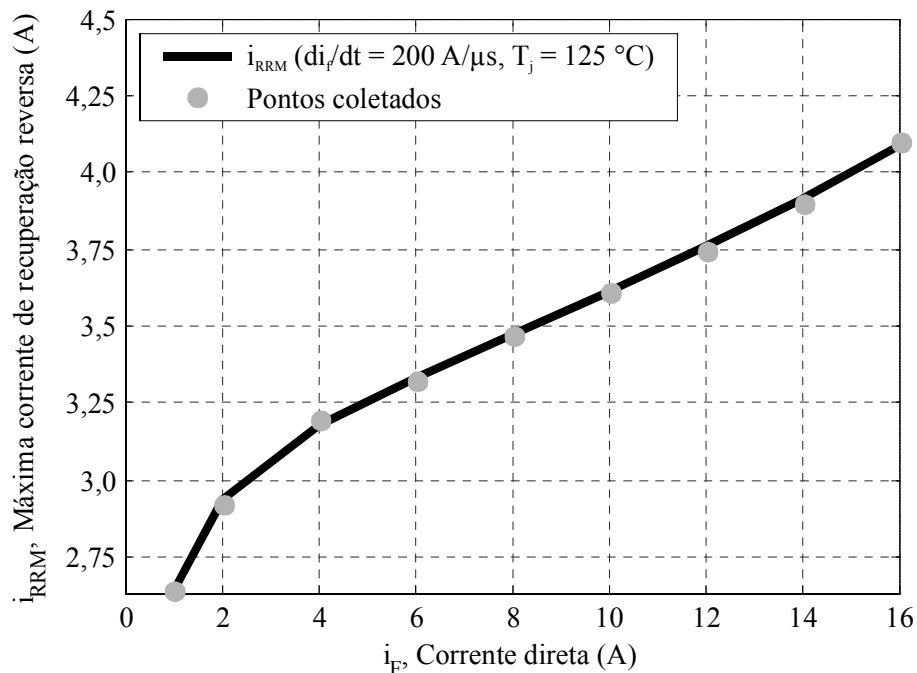


Figura A-4 – Curva que relaciona i_{RRM} e i_F do diodo

Para a obtenção de $E_{rec}(t)$ deve-se aplicar o valor de $i_{RRM}(t)$ ao invés do valor de $i_{CE}(t)$ na equação (1.3). Desta maneira

$$E_{rec}(t) = p_1 \cdot i_{RRM}(t)^4 + p_2 \cdot i_{RRM}(t)^3 + p_3 \cdot i_{RRM}(t)^2 + p_4 \cdot i_{RRM}(t)^1 + p_5, \quad (1.14)$$

onde as constantes deste polinômio são as mesmas apresentadas na equação (1.3), ou seja: $p_1 = 3,804 \cdot 10^{-10}$; $p_2 = -1,908 \cdot 10^{-8}$; $p_3 = 3,965 \cdot 10^{-7}$; $p_4 = 1,990 \cdot 10^{-5}$; $p_5 = -5,361 \cdot 10^{-7}$.

A.2.5 Perdas de condução do diodo

Toda vez que o diodo do conversor boost estiver em condução, o mesmo apresentará perdas de potência, uma vez que níveis de corrente e tensão estarão presentes ao mesmo tempo sobre o dispositivo.

A potência dissipada devido às perdas de condução do diodo (P_{D_cond}) é obtida através da equação

$$P_{D_cond} = E_{D_COND} \cdot f, \quad (1.15)$$

onde E_{D_COND} é a energia total perdida na condução do diodo durante um ciclo da rede. Essa energia total é obtida através da integral da potência instantânea dissipada sobre o diodo ($p_d(t)$) e é dada por

$$E_{D_COND} = \int_0^T p_d(t) dt. \quad (1.16)$$

A potência instantânea dissipada na condução do diodo depende do valor instantâneo da tensão direta sobre o diodo ($v_F(t)$), que contempla as características físicas do semicondutor, e do valor instantâneo da corrente direta que circula pelo diodo ($i_F(t)$).

Essa potência instantânea é obtida através do produto da tensão direta e da corrente direta que circula pelo diodo e é dada por

$$p_d(t) = v_F(t) \cdot i_F(t). \quad (1.17)$$

A curva que relaciona a corrente direta instantânea e a tensão direta instantânea (obtida através de [76]) é mostrada na Figura A-5 e está aproximada através de uma equação polinomial de quinta ordem. Portanto, a curva é regida por uma equação da forma

$$i_F(t) = p_1 \cdot v_F(t)^5 + p_2 \cdot v_F(t)^4 + p_3 \cdot v_F(t)^3 + p_4 \cdot v_F(t)^2 + p_5 \cdot v_F(t)^1 + p_6, \quad (1.18)$$

onde as constantes do polinômio são: $p_1 = 2,407$; $p_2 = -13,330$; $p_3 = 27,830$; $p_4 = -21,440$; $p_5 = 8,094$; $p_6 = -1,408$.

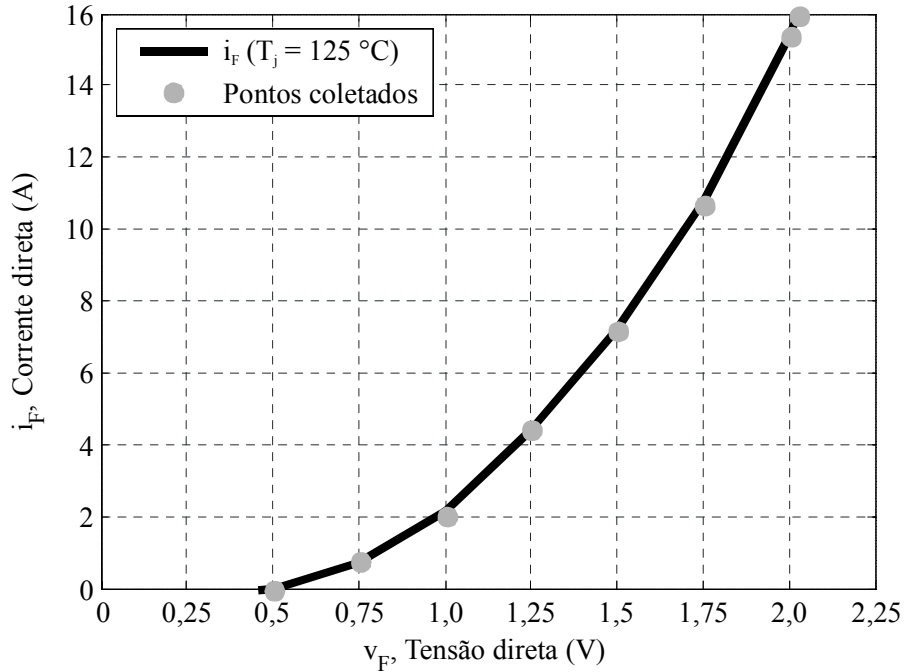


Figura A-5 – Curva que relaciona i_F e v_F do diodo

A.2.6 Perdas de recuperação reversa do diodo

Toda vez que a chave ativa for acionada enquanto estiver circulando corrente pelo diodo, ocorrerá o fenômeno da corrente de recuperação reversa do diodo. Esta corrente devida à carga dos portadores minoritários provocará perdas durante o bloqueio do mesmo.

A potência dissipada devido às perdas de bloqueio do diodo (P_{D_rec}) provocada por sua corrente de recuperação reversa ($i_{RRM}(t)$) é obtida através da equação

$$P_{D_rec} = E_{D_REC} \cdot f, \quad (1.19)$$

onde E_{D_REC} é a energia total perdida no bloqueio do diodo durante um ciclo da rede. Essa energia total é obtida através do somatório da energia dissipada em cada bloqueio do diodo ($E_{D_rec}(kT_s)$) e é dada por

$$E_{D_REC} = \sum_{k=1}^{k_{m2}} E_{D_rec}(kT_s). \quad (1.20)$$

A energia dissipada em cada bloqueio do diodo é dada por [72]

$$E_{D_rec}(t) = q_{rr}(t) \cdot v_{out}(t), \quad (1.21)$$

onde $q_{rr}(t)$ é a carga de recuperação reversa do diodo e $v_{out}(t)$ é a tensão instantânea de saída.

A carga de recuperação reversa é obtida através de

$$q_{rr}(t) = \frac{i_{RRM}(t) \cdot t_{rr}(t)}{2}, \quad (1.22)$$

onde $t_{rr}(t)$ é o tempo de recuperação reversa do diodo.

Portanto, as perdas de recuperação reversa do diodo dependem do valor instantâneo da corrente direta no diodo ($i_F(t)$) (que determinará o valor de $i_{RRM}(t)$) e das características físicas do diodo, como os tempos recuperação reversa e a corrente de recuperação reversa.

A corrente de recuperação reversa é obtida através de (1.13). O tempo de recuperação reversa é dado pela soma de duas parcelas (t_a e t_b) que são os tempos parciais de recuperação reversa, os quais são dependentes da corrente direta no diodo. Portanto

$$t_{rr}(t) = t_a(t) + t_b(t). \quad (1.23)$$

As curvas que relacionam os tempos parciais de recuperação reversa e a corrente direta no diodo (obtida através de [76]) são mostradas na Figura A-6.

A parcela $t_a(t)$ está aproximada através de uma equação racional, dada por

$$t_a(t) = \frac{p_1 \cdot i_F(t)^3 + p_2 \cdot i_F(t)^2 + p_3 \cdot i_F(t)^1 + p_4}{i_F(t)^2 + q_1 \cdot i_F(t)^1 + q_2}, \quad (1.24)$$

onde as constantes da equação racional são: $p_1 = 1,623 \cdot 10^{-8}$; $p_2 = 1,255 \cdot 10^{-7}$; $p_3 = 4,673 \cdot 10^{-7}$; $p_4 = 4,402 \cdot 10^{-10}$; $q_1 = 2,289 \cdot 10^{-6}$; $q_2 = 7,413 \cdot 10^{-7}$.

A parcela $t_b(t)$ está aproximada através de uma equação racional, dada por

$$t_b(t) = \frac{p_1 \cdot i_F(t)^4 + p_2 \cdot i_F(t)^3 + p_3 \cdot i_F(t)^2 + p_4 \cdot i_F(t)^1 + p_5}{i_F(t)^3 + q_1 \cdot i_F(t)^2 + q_2 \cdot i_F(t)^1 + q_3}, \quad (1.25)$$

onde as constantes da equação racional são: $p_1 = 8,095 \cdot 10^{-10}$; $p_2 = 4,872 \cdot 10^{-8}$; $p_3 = -8,276 \cdot 10^{-7}$; $p_4 = 5,431 \cdot 10^{-6}$; $p_5 = 7,980 \cdot 10^{-11}$; $q_1 = -1,469 \cdot 10^{-8}$; $q_2 = 7,617 \cdot 10^{-8}$; $q_3 = 7,761 \cdot 10^{-8}$.

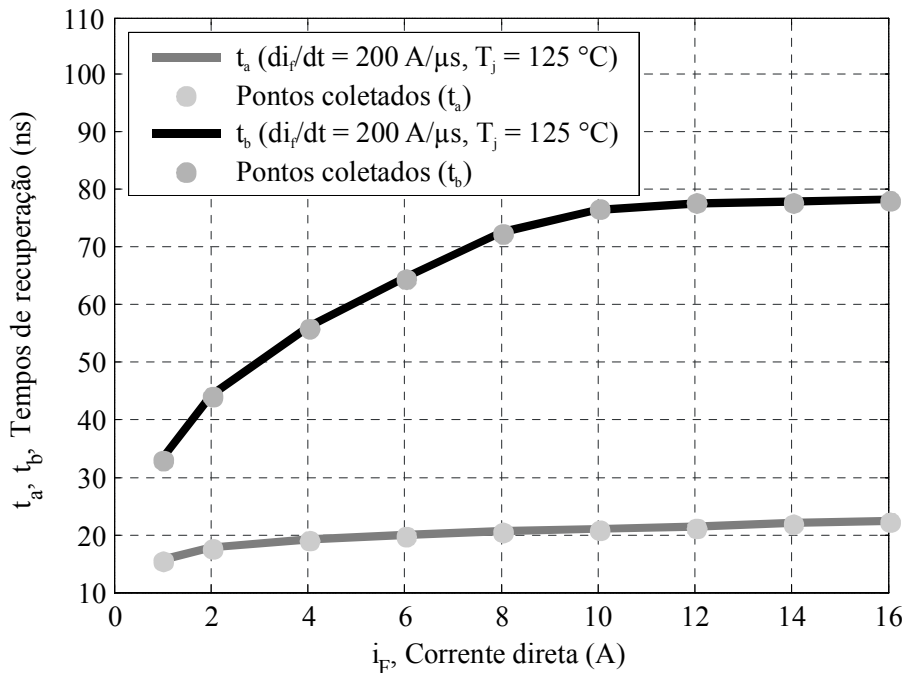


Figura A-6 – Curvas que relacionam t_a , t_b e i_F do diodo

A.3 Simulação das perdas e do rendimento do conversor

Após serem apresentadas as metodologias de cálculo das perdas na chave ativa e no diodo, nesta seção são mostradas simulações do conversor boost PFC operando inicialmente com potência de saída fixa e, posteriormente, com indutor fixo, com o intuito de analisar as perdas e o rendimento do conversor.

A.3.1 Simulação com potência de saída fixa

Primeiramente são apresentados os resultados de 3 simulações, sendo que a diferença entre as mesmas é o valor do indutor utilizado. A potência de saída é sempre mantida igual a 300 W. Os valores dos indutores selecionados são iguais a 500 μH , 2 mH e 5 mH. Eles foram escolhidos de maneira que o conversor opere em modos de condução distintos (descontínuo, misto e contínuo, respectivamente), como pode ser observado através da Figura 2.1.

A Figura A-7 mostra as perdas na chave ativa e no diodo em um período da rede, quando é utilizado um indutor de 500 μH . Observa-se que as perdas de acionamento da chave ativa devido às correntes coletor-emissor e de recuperação reversa do diodo são nulas, uma vez que não há corrente circulando na chave ativa quando ela é posta em condução, pois o conversor opera em MCD. O mesmo acontece com as perdas de bloqueio do diodo. Como a chave ativa é acionada quando não há corrente circulando através do diodo, não ocorre o surgimento de corrente de recuperação reversa e, portanto, essa perda também é nula.

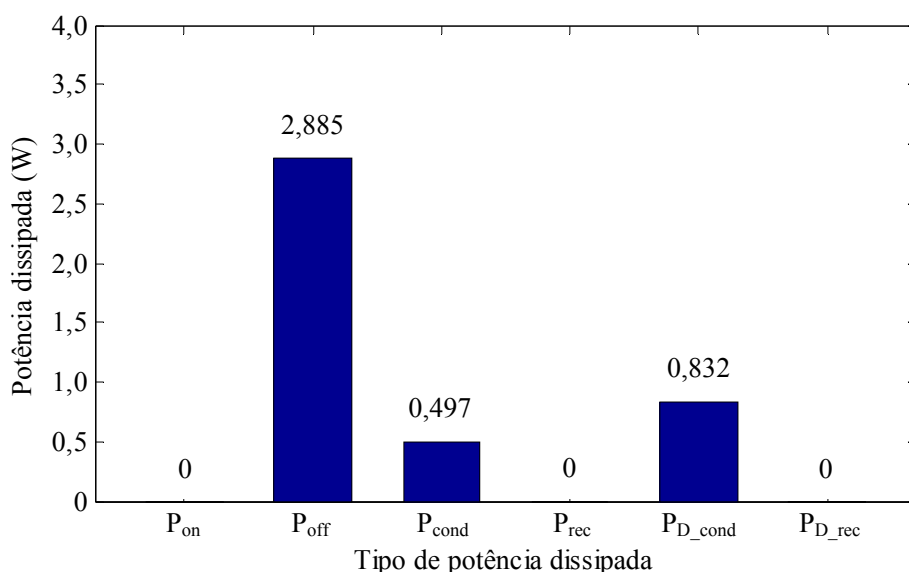


Figura A-7 – Potências dissipadas a 300 W com $L = 500 \mu\text{H}$

A Figura A-8 mostra as perdas na chave ativa e no diodo em um período da rede, quando é utilizado um indutor de 2 mH. Com este valor de indutor o conversor opera em MCM. Desta maneira, nenhuma das perdas avaliadas é nula.

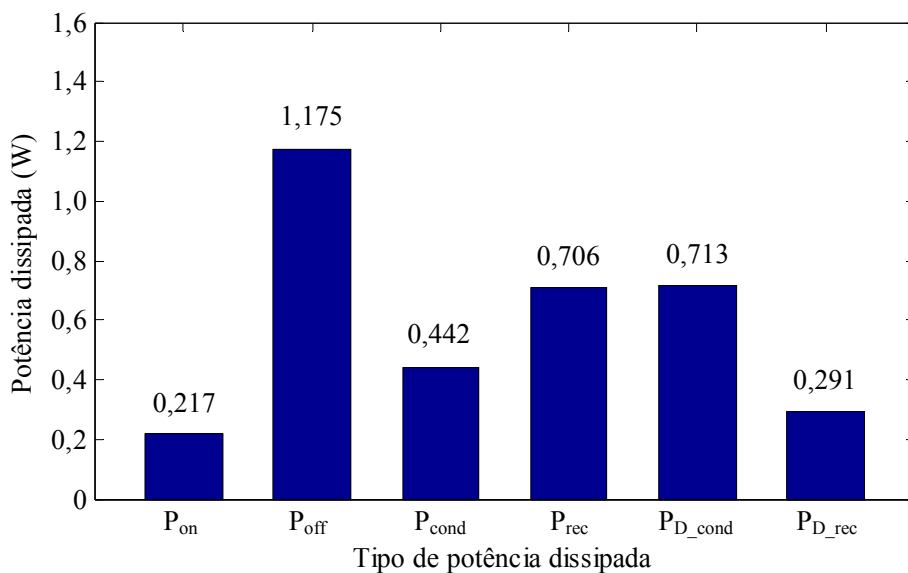


Figura A-8 – Potências dissipadas a 300 W com $L = 2$ mH

A Figura A-9 mostra as perdas na chave ativa e no diodo em um período da rede, quando é utilizado um indutor de 5 mH. Com este valor de indutor o conversor opera em MCC. Desta maneira, nenhuma das perdas avaliadas é nula.

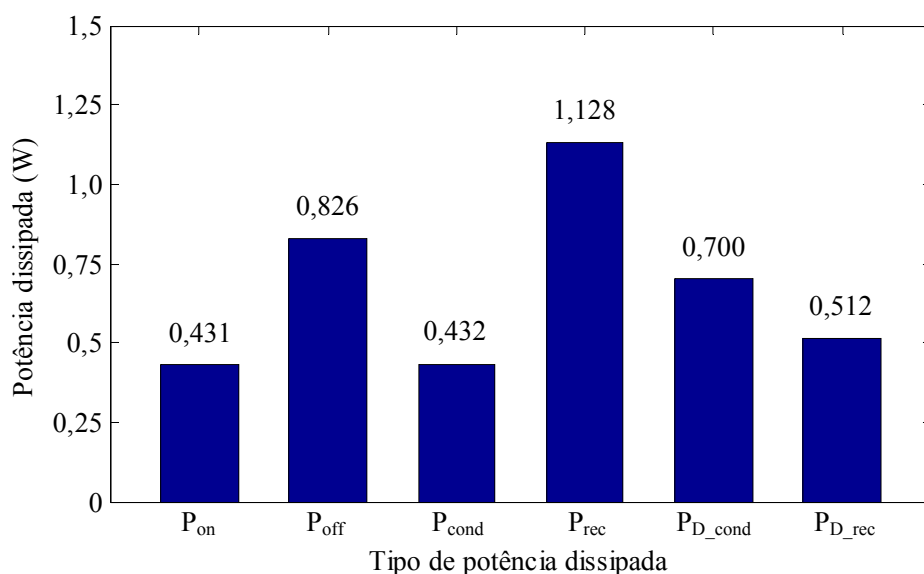


Figura A-9 – Potências dissipadas a 300 W com $L = 5$ mH

A Figura A-10 mostra as perdas totais do conversor em um período da rede com potência de saída igual a 300 W, quando são utilizados os indutores de 500 μH , 2 mH e 5 mH.

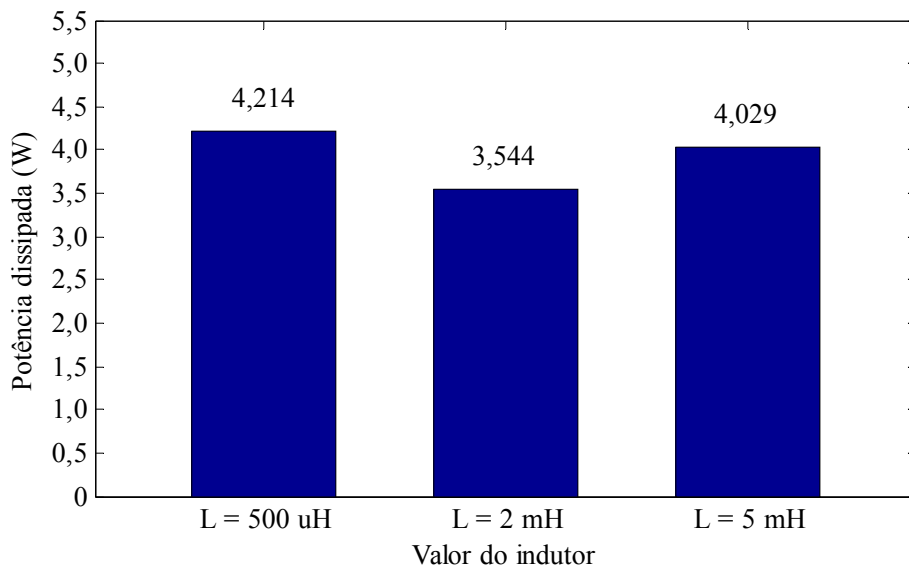


Figura A-10 – Potências totais dissipadas a 300 W

Observa-se que o conversor boost operando com indutor de 500 μH é o que apresenta maiores perdas totais, seguido pelo de 5 mH e, por fim, pelo de 2 mH.

Observa-se também que as perdas de condução tanto da chave ativa quanto do diodo são muito semelhantes, independentemente do indutor utilizado. Pode-se concluir então que a diferença entre as perdas totais deve-se principalmente às diferenças nas perdas de comutação.

Apesar de o conversor boost operando em MCD com indutor de 500 μH não apresentar perdas no acionamento da chave ativa e de bloqueio (recuperação reversa) do diodo, ele apresenta perdas de bloqueio da chave ativa muito superiores quando comparado com o conversor operando nos outros modos de condução. Isso ocorre pois em MCD o valor de pico da corrente no indutor em cada período de chaveamento é mais elevado que em MCM e em MCC. Como o bloqueio da chave é realizado justamente quando a corrente encontra-se em seu valor de pico, as perdas são maiores. Os fatos de a razão cíclica ser menor e o valor médio da corrente ser mantido, justificam o pico mais elevado da corrente em MCD.

Outra análise mostra que as perdas de comutação são dominantes quando comparadas com as perdas de condução, respondendo em média por 70 % das perdas totais nas simulações realizadas.

A Figura A-11 mostra o rendimento do conversor com potência de 300 W, quando são utilizados os indutores de 500 μH , 2 mH e 5 mH.

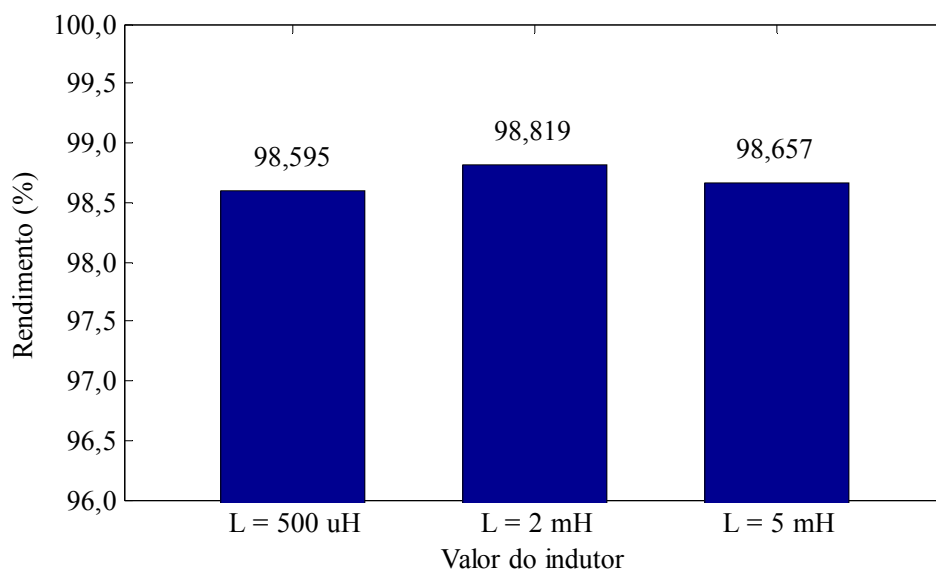


Figura A-11 – Rendimentos a 300 W

Conforme esperado, o conversor boost apresenta maior rendimento quando é utilizado o indutor de 2 mH, seguido pelo de 5 mH e, por fim, pelo de 500 μ H.

A.3.2 Simulação com indutor fixo

Neste momento, os resultados de mais duas simulações são apresentados, sendo que desta vez a diferença entre as mesmas é a potência de saída do conversor. O indutor é sempre mantido igual e com valor de 2 mH. Os valores de potência de saída selecionados são iguais a 100 W e 600 W. Esses valores foram escolhidos de maneira que o conversor opere em modos de condução distintos (descontínuo e contínuo, respectivamente), como pode ser observado através da Figura 2.1.

A Figura A-12 mostra as perdas na chave ativa e no diodo em um período da rede, quando o conversor fornece uma potência de 100 W. Novamente, a exemplo da Figura A-7, como o conversor opera em MCD, as perdas de acionamento da chave ativa devido às correntes coletor-emissor e de recuperação reversa do diodo são nulas. O mesmo acontece com as perdas de bloqueio do diodo.

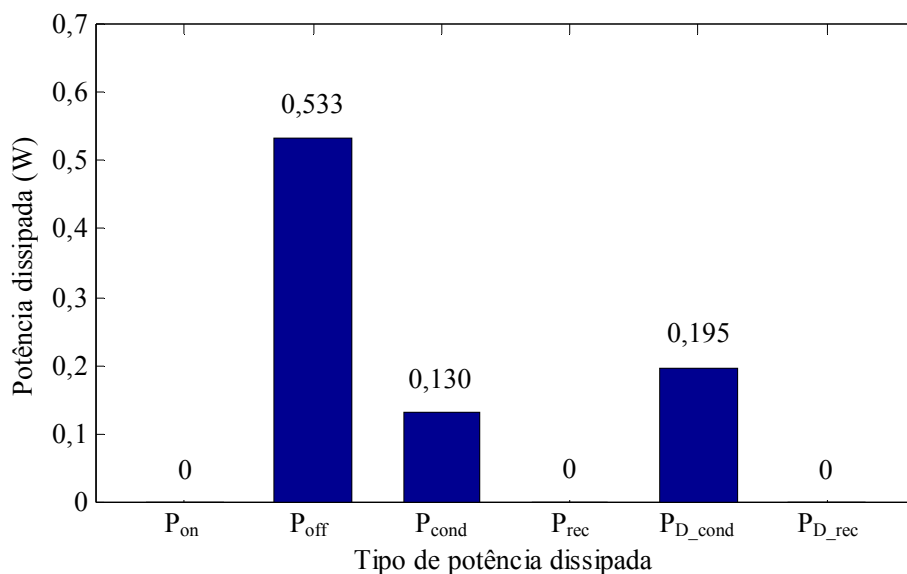


Figura A-12 – Potências dissipadas a 100 W com $L = 2$ mH

A Figura A-13 mostra as perdas na chave e no diodo em um período da rede, quando o conversor fornece uma potência de 600 W. Novamente, a exemplo da Figura A-9, como o conversor opera em MCC, nenhuma das perdas avaliadas é nula.

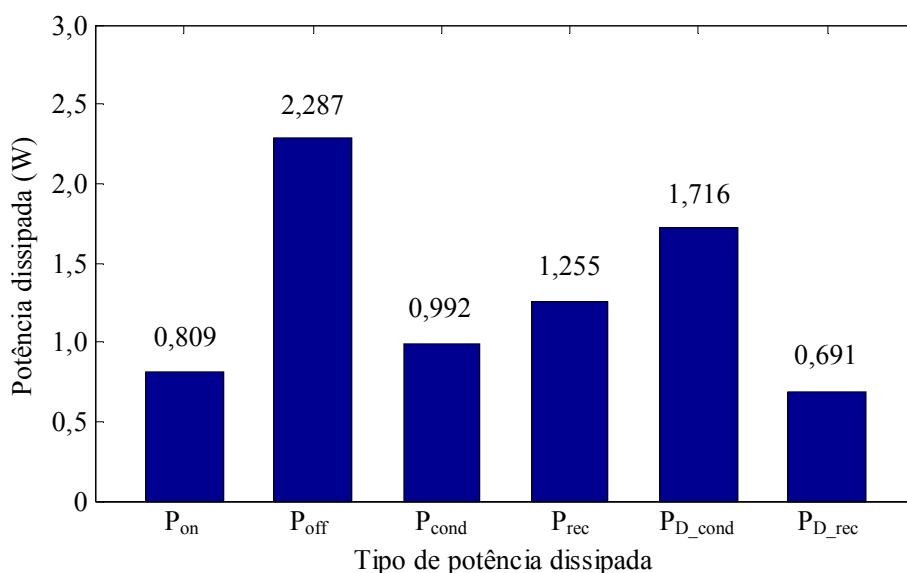


Figura A-13 – Potências dissipadas a 600 W com $L = 2$ mH

A Figura A-14 mostra as perdas totais do conversor em um período da rede com indutor igual a 2 mH, quando são fornecidas potências de saída iguais a 100 W, 300 W e 600 W. As perdas na chave ativa e no diodo à 300 W já foram mostradas na Figura A-8.

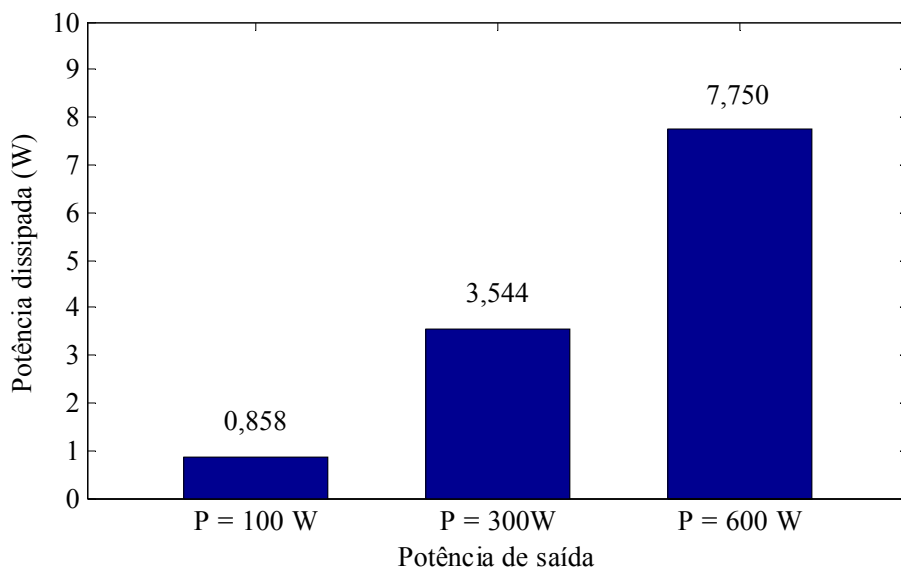


Figura A-14 – Potências totais dissipadas com $L = 2$ mH

Observa-se que o conversor boost operando a 600 W é o que apresenta maiores perdas totais, seguido pelo de 300 W e, por fim, pelo de 100 W. Esse resultado é esperado, uma vez que quanto maiores os níveis de corrente no conversor, maiores são as perdas produzidas.

A Figura A-15 mostra o rendimento do conversor com indutor igual a 2 mH, quando são fornecidas potências de saída iguais a 100 W, 300 W e 600 W.

Observa-se que o conversor boost operando a 100 W é o que apresenta maior rendimento, seguido pelo de 300 W e, por fim, pelo de 600 W.

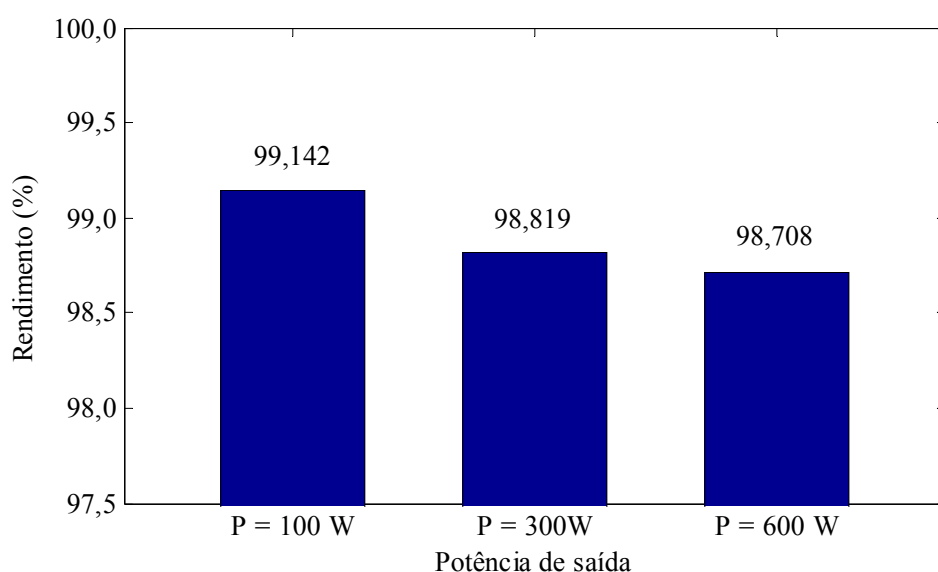


Figura A-15 – Rendimentos com $L = 2$ mH

A.4 Análise das perdas e do rendimento do conversor

Na seção anterior foram mostrados resultados de simulação com o conversor operando primeiramente em uma única potência e, após, com um único valor de indutor. Com o objetivo de expandir a análise das perdas nos dispositivos semicondutores e, principalmente, do rendimento do conversor boost PFC atuando em diversos pontos de operação, nesta seção são mostrados gráficos da variação das perdas e do rendimento obtidos através de simulações. Nestes gráficos o valor do indutor varia de 500 μH até 10 mH e o valor da potência de saída varia de 100 W até 1 kW.

Essa análise é importante, pois permite determinar qual o modo de condução que proporciona maior rendimento ao conversor considerando as perdas de chaveamento e condução nos dispositivos semicondutores, para um determinado conjunto de parâmetros.

Convém ressaltar que estes resultados são válidos para os parâmetros de entrada e saída considerados e para os dispositivos semicondutores selecionados. Com a utilização de chaves ativas e diodos com características de acionamento, bloqueio e condução diferentes, espera-se obter algumas diferenças na variação das perdas e do rendimento, porém o comportamento geral tende a ser mantido. Uma característica importante é a manutenção da validade da metodologia de análise realizada, sendo fácil a adaptação da mesma para outros dispositivos e outros parâmetros do conversor.

Portanto, a Figura A-16 mostra a variação das perdas nos dispositivos semicondutores do conversor quando o valor do indutor varia de 500 μH até 10 mH e o valor da potência de saída varia de 100 W até 1 kW. As linhas que delimitam as fronteiras entre os 3 modos de operação, previamente apresentadas na Figura 2.1, também são exibidas.

Através da análise da Figura A-16 pode-se concluir que, de maneira geral, as perdas do conversor boost PFC consideradas tornam-se maiores à medida que a potência de saída do conversor aumenta. Esse comportamento é previsível, uma vez que quanto maiores os níveis de corrente no conversor, maiores são as perdas produzidas tanto em comutação como em condução. Porém, como pode ser observado, este crescimento das perdas não é perfeitamente linear (proporcional). Desta maneira, espera-se que a variação do rendimento do conversor também apresente um comportamento não linear.

Portanto, a Figura A-17 mostra a variação do rendimento do conversor quando o valor do indutor varia de 500 μH até 10 mH e o valor da potência de saída varia de 100 W até 1 kW. As linhas que delimitam as fronteiras entre os 3 modos de operação, previamente apresentadas na Figura 2.1, também são exibidas.

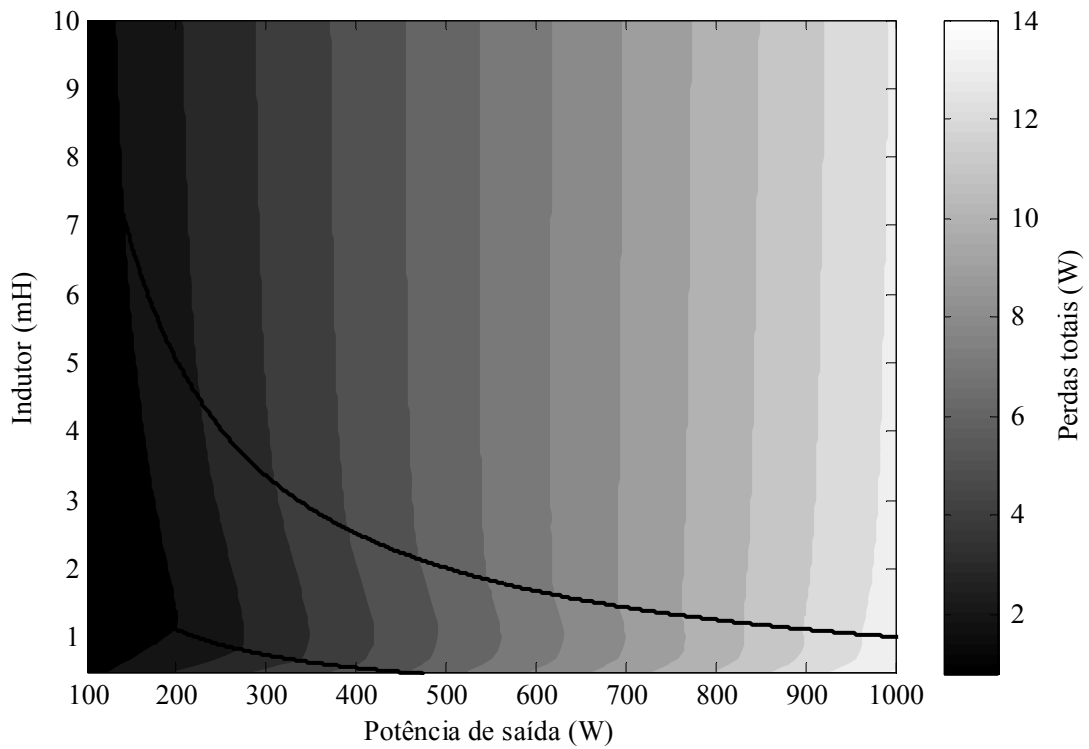


Figura A-16 – Variação das perdas (em W) para diversos pontos de operação

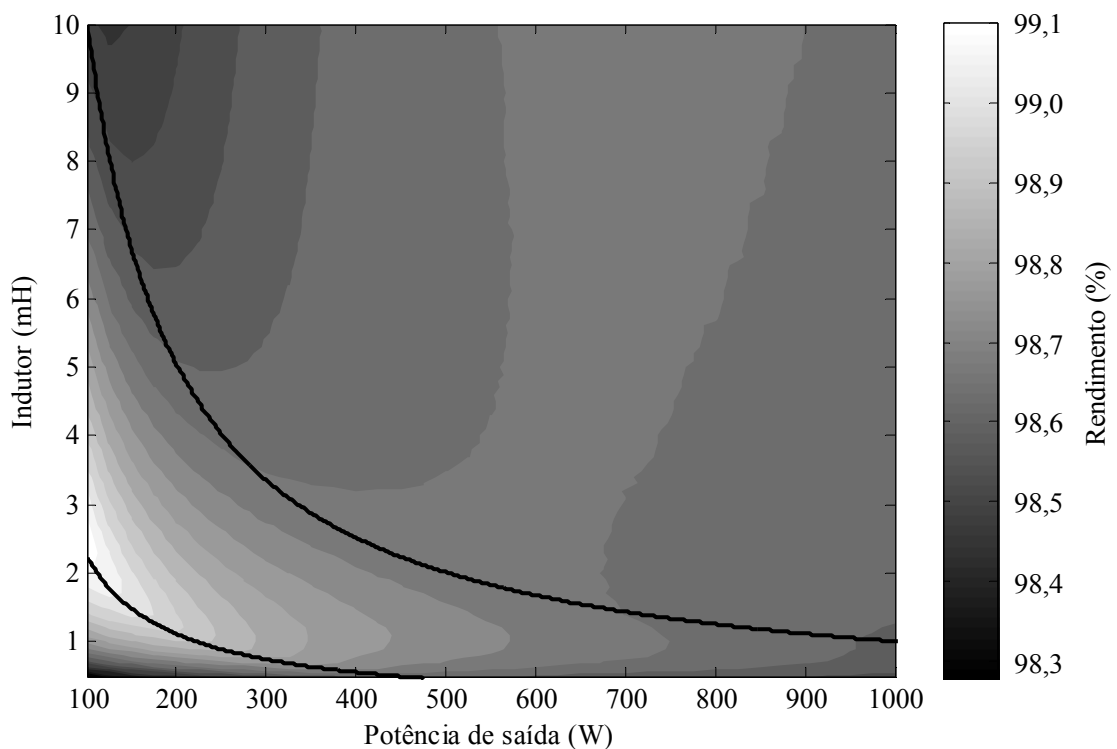


Figura A-17 – Variação do rendimento (em %) para diversos pontos de operação

Através da análise da Figura A-17 pode-se concluir que a variação do rendimento do conversor boost PFC considerando as perdas nos dispositivos semicondutores apresenta um comportamento peculiar. Observa-se que a faixa de maior rendimento encontra-se nos modos

de condução descontínua e, principalmente, mista, como mencionado no capítulo 2. Para uma mesma potência de saída, o MCC quase sempre apresenta um rendimento inferior. Além disso, para operação neste modo de condução é necessária a utilização de um indutor de maior valor e mais volumoso.

Ressalta-se que ao se inserir perdas de outra natureza nesta análise, como por exemplo as perdas no indutor e as perdas por efeito Joule, é possível tornar esta análise uma metodologia de projeto do conversor, de maneira a definir o valor do indutor e o modo de condução da corrente para um determinado valor (ou faixa de valores) da potência de saída, fazendo com que o conversor opere com o maior rendimento possível.

Como exemplo, analisando a Figura A-17, observa-se que o indutor de 1 mH assegura maior rendimento para a faixa de potências de saída de 250 W a 550 W em MCC, se for considerado unicamente o rendimento do conversor boost PFC descontando as perdas nos dispositivos semicondutores e com os parâmetros de projeto adotados.