

**UNIVERSIDADE FEDERAL DE SANTA MARIA  
CENTRO DE TECNOLOGIA  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**DESENVOLVIMENTO DE UMA FONTE DE  
POTÊNCIA CA PARA GERAÇÃO DE FORMAS DE  
ONDA DE ATÉ 2kHz**

**DISSERTAÇÃO DE MESTRADO**

**Rodrigo Varella Tambara**

**Santa Maria, RS, Brasil  
2010**

# **DESENVOLVIMENTO DE UMA FONTE DE POTÊNCIA CA PARA GERAÇÃO DE FORMAS DE ONDA DE ATÉ 2kHz**

**por**

**Rodrigo Varella Tambara**

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Mestre em Engenharia Elétrica**

**Orientador: Prof. Hilton Abílio Gründling – D.Sc.  
Co-Orientador: Prof. Leandro Della Flora – Dr. Eng.**

**Santa Maria, RS, Brasil**

**2010**

T154d Tambara, Rodrigo Varella  
Desenvolvimento de uma fonte de potência CA para geração de formas de onda até 2kHz / por Rodrigo Varella Tambara.  
- 2010.

141 f. ; il. ; 30 cm.

Orientador: Hilton Abílio Gründling.

Coorientador: Leandro Della Flora.

Dissertação (mestrado) – Universidade Federal de Santa Maria, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, RS, 2010.

1. Engenharia elétrica 2. Eletrônica de potência 3. Controle adaptativo robusto 4. Operador delta 5. Modulação por largura de pulso I. Gründling, Hilton Abílio II. Della Flora, Leandro III. Título.

CDU 621.314.2

Ficha catalográfica elaborada por Cláudia Terezinha Branco Gallotti

- CRB 10/1109

Biblioteca Central UFSM

---

©2010

Todos os direitos autorais reservados a Rodrigo Varella Tambara. A reprodução de partes ou do todo deste trabalho só poderá ser feita com autorização por escrito do autor.

Endereço: Rua Ernesto Alves, Vila Oliveira, N° 180, Santa Maria, RS, Brasil,  
CEP: 97020-270;

Fone: (0xy) 55 32122118; Celular: (0xy) 55 96074512;

Endereço Eletrônico: rodvarella@yahoo.com.br

---

**Universidade Federal de Santa Maria  
Centro de Tecnologia  
Programa de Pós-Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,  
aprova a Dissertação de Mestrado

**DESENVOLVIMENTO DE UMA FONTE DE POTÊNCIA CA  
PARA GERAÇÃO DE FORMAS DE ONDA DE ATÉ 2kHz**

elaborada por  
**Rodrigo Varella Tambara**

como requisito parcial para obtenção do grau de  
Mestre em Engenharia Elétrica

**COMISSÃO EXAMINADORA:**

---

**Prof. Hilton Abílio Gründling, D.Sc. (UFSM)**  
(Presidente / Orientador)

---

**Prof. Leandro Della Flora, Dr. Eng. (UTFPR)**  
(Co-Orientador)

---

**Prof. Rafael Cardoso, Dr. Eng. (UTFPR)**

---

**Prof. Vinícius Foletto Montagner, Dr. Eng. (UFSM)**

Santa Maria, 30 de julho de 2010

Aos meus pais, Cleusa e Vilmar, pelo amor e apoio durante todas as fases da  
minha vida

“Quando te decidires, parte!

Não esperes que o tempo cubra de flores o caminho. Nem se quer esperes o caminho;  
faze-o tu mesmo e parte!

Parte sem pensar que outros passos pararam,  
Que outros olhos ficaram te olhando seguir!”

Prado Veppo

## ***AGRADECIMENTOS***

Quero agradecer ao Professor Hilton Abílio Gründling, pela amizade, por sua grande orientação neste trabalho e pela sua força de vontade em ajudar a resolver os problemas científicos e tecnológicos que surgiram ao longo do mestrado.

Ao Professor Leandro Della Flora pela amizade e pelo seu trabalho de co-orientação, que foi de extrema importância no desenvolvimento deste trabalho e pela constante troca de conhecimentos que me ajudaram a evoluir na pesquisa.

Também gostaria de agradecer aos Professores Humberto Pinheiro, Vinícius Foletto Montagner, Douglas Schirmer Schramm e José Renes Pinheiro pelo conhecimento e pela experiência transmitidos nas disciplinas do mestrado.

Aos colegas do GEPOC, quero agradecer aos amigos Cristiane C. Gastaldini, Douglas D. de Oliveira, Felipe Grigoletto, Jorge Rodrigo Massing, Luiz Antonio M. Junior, Marcio Stefanello, Rodrigo G. Tonin, Rodrigo P. Vieira, Rodrigo Z. Azzolin, Samuel P. Ribas e Thiago Bernardes pela convivência diária e pelas constantes trocas de idéias e conhecimentos em prol do crescimento do grupo.

Aos funcionários do NUPEDDEE e PPGEE pela atenção e profissionalismo. A Universidade Federal de Santa Maria, ao Programa de Pós-Graduação em Engenharia Elétrica pelo espaço e suporte contínuo sempre visando ajudar a resolver os problemas do dia a dia de trabalho. Agradeço a UFSM pelo ensino público e de qualidade. Agradeço a Capes pelo apoio financeiro.

E agradeço principalmente a minha família pelo suporte material e psicológico em todas as fases da minha vida.

# RESUMO

Dissertação de Mestrado

Programa de Pós-Graduação em Engenharia Elétrica

Universidade Federal de Santa Maria, RS, Brasil

## **DESENVOLVIMENTO DE UMA FONTE DE POTÊNCIA CA PARA GERAÇÃO DE FORMAS DE ONDA DE ATÉ 2kHz**

AUTOR: RODRIGO VARELLA TAMBARA

ORIENTADOR: HILTON ABÍLIO GRÜNDLING – UFSM

CO-ORIENTADOR: LEANDRO DELLA FLORA – UTFPR

**Local da defesa e data: Santa Maria, 30 de julho de 2010.**

Este trabalho apresenta o desenvolvimento de uma fonte de potência de corrente alternada com um inversor de tensão em ponte completa monofásico, composto por interruptores eletrônicos. Esta fonte é concebida para o acionamento de plantas elétricas e eletromecânicas. O protótipo projetado tem uma potência nominal de 1kVA e é capaz de gerar formas de onda senoidais de até 2kHz. O inversor opera em uma frequência de comutação de 50kHz. Um controlador adaptativo robusto por modelo de referência é projetado e implementado para ajuste da tensão de saída da fonte. Adicionalmente, são apresentados os elementos da fonte e o sistema de medição das variáveis elétricas. Um processador digital de sinais é utilizado para controle e geração de sinais com modulação por largura de pulso. A discretização do sistema de controle é realizada por meio do operador delta. Por fim, são apresentados resultados experimentais e análise do sistema em malha fechada. A partir destes resultados, averiguou-se o desempenho experimental da fonte projetada e do sistema de controle proposto.

**Palavras-chave:** Eletrônica de potência, Controle adaptativo robusto, Operador delta, Aquisição de dados, Modulação por largura de pulso



# ABSTRACT

Master's Dissertation

Programa de Pós-Graduação em Engenharia Elétrica

Universidade Federal de Santa Maria, RS, Brasil

## DEVELOPMENT OF AN AC POWER SOURCE FOR GENERATION OF WAVEFORMS UP TO 2kHz

AUTHOR: RODRIGO VARELLA TAMBARA  
ADVISOR: HILTON ABÍLIO GRÜNDLING – UFSM  
CO-ADVISOR: LEANDRO DELLA FLORA – UTFPR  
**Place and Date: Santa Maria, July 30, 2010.**

This work presents the development of an alternating current power source with a single-phase full bridge voltage inverter, based on electronic switches. The source is designed to drive electromechanical and electric plants. The prototype is designed with 1kVA nominal power and is able to generate sinusoidal waveforms up to 2kHz. The inverter operates at the switching frequency of 50kHz. A robust model reference adaptive controller is designed and implemented to adjust the output voltage of the source. Additionally, the elements of the source and the system for measuring the electrical parameters are presented. A digital signal controller is used to control and generate signals with pulse width modulation. The discretization of the control system is performed using the delta operator. Finally, experimental results and analysis of the closed loop system are presented. Based on these results, the experimental performance of the designed source and the proposed control system are examined.

**Keywords:** Power electronics, Robust adaptive control, Delta operator, Data acquisition, Pulse width modulation

# *SUMÁRIO*

<b>1. INTRODUÇÃO .....</b>	<b>26</b>
1.1 CONSIDERAÇÕES GERAIS.....	26
1.2 FONTE DE POTÊNCIA DE CORRENTE ALTERNADA (FPCA).....	26
1.3 REVISÃO BIBLIOGRÁFICA SOBRE FPCAS.....	30
1.4 MOTIVAÇÃO E OBJETIVOS .....	38
1.5 ORGANIZAÇÃO DA DISSERTAÇÃO.....	39
<b>2. DESCRIÇÃO TOPOLÓGICA DE FONTES DE POTÊNCIA CA.....</b>	<b>40</b>
2.1 CONSIDERAÇÕES GERAIS.....	40
2.2 TOPOLOGIAS DE FPCAS .....	40
2.3 TOPOLOGIAS DE FILTRO DE SAÍDA PARA INVERSORES DE TENSÃO.....	44
2.4 SUMÁRIO .....	46
<b>3. PROJETO DA FONTE DE POTÊNCIA CA PROPOSTA .....</b>	<b>47</b>
3.1 CONSIDERAÇÕES GERAIS.....	47
3.2 ESTRUTURA DA FPCA PROPOSTA.....	47
3.2.1 CIRCUITO DE COMANDO DA FONTE DE POTÊNCIA CA .....	49
3.2.2 Filtro de EMI .....	50
3.2.3 Análise dos elementos semicondutores da Fonte de Potência CA.....	51
3.2.3.1 Especificação da Ponte Retificadora trifásica .....	51
3.2.3.2 Especificação do Banco de Capacitores .....	53
3.2.3.3 Especificação dos interruptores do inversor.....	53
3.2.3.4 Circuito de auxílio à comutação RC ( <i>Snubber</i> ) para bloqueio do interruptor eletrônico .....	56
3.2.3.5 Especificação do <i>driver</i> .....	60
3.2.4 Filtro LC de saída .....	63
3.3 SUMÁRIO .....	65
<b>4. INSTRUMENTAÇÃO .....</b>	<b>66</b>
4.1 CONSIDERAÇÕES GERAIS.....	66
4.2 PROJETO DA INSTRUMENTAÇÃO .....	66

4.2.1	Condicionamento das medidas de corrente .....	66
4.2.1.1	Simulação do Circuito de condicionamento para medidas de corrente.....	71
4.2.2	Condicionamento da medida de tensão .....	72
4.2.2.1	Simulação do circuito de condicionamento de tensão.....	74
4.3	SUMÁRIO .....	77
<b>5.</b>	<b>SISTEMA DE CONTROLE DA FONTE DE POTÊNCIA CA.....</b>	<b>78</b>
5.1	CONSIDERAÇÕES GERAIS.....	78
5.2	REVISÃO BIBLIOGRÁFICA SOBRE CONTROLADORES APLICADOS A FPCAs .....	78
5.3	CONTROLADOR ADAPTATIVO ROBUSTO POR MODELO DE REFERÊNCIA .....	80
5.4	ESTRUTURA DO CONTROLADOR RMRAC EM TEMPO DISCRETO .....	82
5.4.1	Algoritmo de adaptação paramétrica.....	85
5.4.2	Implementação Digital da Transformada Gama ( $T_\gamma$ ) .....	86
5.4.3	Projeto do Controlador .....	87
5.5	RESULTADOS DE SIMULAÇÃO .....	90
5.5.1	Acionamento de carga não-linear .....	91
5.5.2	Cargas com dinâmicas não modeladas .....	95
5.6	SUMÁRIO .....	103
<b>6.</b>	<b>IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS.....</b>	<b>104</b>
6.1	CONSIDERAÇÕES GERAIS.....	104
6.2	RESULTADOS EXPERIMENTAIS COM CARGA RESISTIVA .....	105
6.2.1	Malha aberta com carga resistiva .....	105
6.2.2	Malha fechada com carga resistiva.....	113
6.3	RESULTADOS EXPERIMENTAIS COM CARGA RL .....	115
6.3.1	Malha aberta com carga RL .....	116
6.3.2	Malha fechada com carga RL.....	118
6.4	LIMITAÇÕES ENCONTRADAS NA PLATAFORMA EXPERIMENTAL .....	119
6.5	SUMÁRIO .....	120
<b>7.</b>	<b>CONCLUSÕES.....</b>	<b>121</b>
7.1	SÍNTESE DO TRABALHO .....	121
7.2	SUGESTÕES PARA TRABALHOS FUTUROS .....	122
	<b>REFERÊNCIAS .....</b>	<b>124</b>

<b>APÊNDICES .....</b>	<b>127</b>
<b>APÊNDICE A – ESTUDO DO OPERADOR DELTA E DO OPERADOR DESLOCAMENTO .....</b>	<b>127</b>
A.1 Considerações Gerais .....	127
A.2 Operador Delta em Espaço de Estados .....	127
A.3 Operador $\delta$ no domínio da frequência .....	129
A.4 Equações à diferenças a partir do operador $\delta$ .....	131
<b>APÊNDICE B – ALGORITMO DE CONTROLE RMRAC EM LINGUAGEM C.....</b>	<b>133</b>
<b>APÊNDICE C – FOTO DO PROTÓTIPO CONSTRUÍDO .....</b>	<b>140</b>

# ***LISTA DE FIGURAS***

Figura 1.1 - Formas de onda sintetizadas por uma FPCA industrial: (a) Senoidal em rampa (b) Senoidal com harmônicas (c) Senoidal com modulação em amplitude. ....	27
Figura 1.2 - Configuração básica de FPCAs com comutação. ....	29
Figura 1.3 - Região de utilização do interruptor MOSFET e IGBT (BLAKE e BULL). ....	29
Figura 1.4 - Inversor ressonante série com modulação Sigma-Delta (KOIZUMI, KUROKAWA e MORI, 2006). ....	31
Figura 1.5 - Inversor em Meia Ponte: (a) Diagrama de Blocos (b) Circuito inversor (VINCENZI et. al., 2008). ....	32
Figura 1.6 - Inversor alimentado em corrente (FEI XU, HAO MA e YAO ZHANG, 2006). .	33
Figura 1.7 - FPCA com transformador de saída (LEE et. al., 2007). ....	34
Figura 1.8 - FPCA com conversor CC/CC isolado galvanicamente (VAN DER BROECK e LÜRKENS, 1993). ....	34
Figura 1.9 - Inversor H-Bridge (AZLI e CHOONG, 2006). ....	35
Figura 1.10 - FPCA trifásica a quatro fios (STEFANELLO, 2006). ....	36
Figura 1.11 - FPCA para acionamento de máquinas de vibração (DELLA FLORA e GRÜNDLING, 2008). ....	37
Figura 2.1 - FPCA: Retificador de onda completa monofásico – Filtro Capacitivo – Inversor em ponte completa - Filtro LC. ....	40
Figura 2.2 - FPCA: Retificador de onda completa trifásico – Filtro Capacitivo – Inversor em ponte completa - Filtro LC. ....	41
Figura 2.3 - FPCA: Retificador de onda completa trifásico – Estágio Boost para correção de fator de potência – Inversor em ponte completa - Filtro LC. ....	42
Figura 2.4 - FPCA: Retificador de meia onda monofásico – Filtro Capacitivo – Inversor em meia ponte - Filtro LC. ....	42
Figura 2.5 - FPCA: Células de inversores em ponte completa - Filtro LC. ....	43
Figura 2.6 - Filtro LC de segunda ordem. ....	44
Figura 2.7 - Filtro LC de segunda ordem modificado. ....	45
Figura 2.8 - Filtro LCLC de quarta ordem. ....	45
Figura 2.9 - Filtro LCLC de quarta ordem modificado. ....	46

Figura 3.1 - Diagrama esquemático da FPCA proposta. ....	48
Figura 3.2 - Diagrama elétrico da entrada do inversor com circuito de partida. ....	50
Figura 3.3 - Filtro de EMI modelo EFC50. ....	51
Figura 3.4 – Simulação da corrente de saída do retificador em condições nominais. ....	52
Figura 3.5 - Retificador trifásico modelo 36MT120. ....	52
Figura 3.6 - Barramento CC. ....	53
Figura 3.7 – Simulação da corrente no interruptor em condições nominais. ....	54
Figura 3.8 - Encapsulamento do IGBT IRGB50B60PD1. ....	55
Figura 3.9 - Circuitos RC <i>Snubber</i> . ....	57
Figura 3.10 - Encapsulamento do <i>driver</i> IR2110PbF. ....	60
Figura 3.11 - Pinagem do <i>driver</i> IR2110PbF. ....	61
Figura 3.12 - Ligações do <i>driver</i> IR2110 com um conversor. ....	62
Figura 3.13 - Diagrama interno do <i>driver</i> . ....	63
Figura 3.14 - Filtro LC de saída. ....	64
Figura 4.1 - Sensor de corrente por Efeito Hall ACS712. ....	66
Figura 4.2 - Pinagem do Sensor por Efeito Hall ACS712. ....	67
Figura 4.3 Diagrama de ligação do sensor de corrente. ....	68
Figura 4.4 - Curva que relaciona a tensão de saída com a corrente de entrada do sensor de corrente ACS712ELCTR-20A-T. ....	68
Figura 4.5 - Circuito de condicionamento de sinais de corrente. ....	69
Figura 4.6 - Tensão de saída do circuito de condicionamento de corrente. ....	71
Figura 4.7 - Diagrama de Bode do circuito de condicionamento de corrente. ....	72
Figura 4.8 - Circuito Condicionador de sinais de Tensão. ....	73
Figura 4.9 - Tensão de saída do circuito de condicionamento de tensão. ....	75
Figura 4.10 – Diagrama de Bode do circuito de condicionamento de tensão. ....	75
Figura 4.11 - Diagrama de Bode do circuito de condicionamento de tensão obtido através do Analisador de Espectro Modelo 4395A. ....	76
Figura 4.12 - Diagrama de Bode do circuito de condicionamento de tensão até 2kHz obtido através do Analisador de Espectro Modelo 4395A. ....	76
Figura 5.1 - Modelo elétrico da planta. ....	80
Figura 5.2 - Diagrama de blocos do sistema de controle em tempo discreto. ....	85
Figura 5.3 - Filtro digital DFII. ....	87
Figura 5.4 - Resposta do modelo da planta e do modelo de referência a uma entrada do tipo degrau unitário. ....	88

Figura 5.5 - Diagrama de Bode do modelo de referência e da planta. ....	89
Figura 5.6. Circuito para simulação do inversor .....	91
Figura 5.7 - Retificador de onda completa com filtro capacitivo de saída.....	92
Figura 5.8 - Simulação da FPCA com retificador em malha aberta numa frequência de 60Hz e amplitude de 60V. ....	92
Figura 5.9 - Simulação da FPCA com retificador em malha fechada numa frequência de 60Hz e amplitude de 60V.....	93
Figura 5.10 – Lei de controle da FPCA no retificador numa frequência de 60Hz e amplitude de 60V. ....	94
Figura 5.11 - Evolução do vetor de parâmetros do controlador: $\theta_1$ , $\theta_2$ e $\theta_3$ . ....	94
Figura 5.12 - FPCA com carga indutiva.....	95
Figura 5.13 - Simulação da FPCA com carga RL em malha aberta para um degrau de 20V. .	97
Figura 5.14 - Simulação da FPCA com carga RL em Malha fechada para um degrau de 20V. ....	98
Figura 5.15 – Lei de controle exigida pelo controlador RMRAC para a entrada do tipo degrau unitário.....	98
Figura 5.16 - Evolução do vetor de parâmetros do controlador: $\theta_1$ , $\theta_2$ e $\theta_3$ . ....	99
Figura 5.17 - Resposta da FPCA em malha aberta para uma referência senoidal de 60V de pico numa frequência de 2kHz. ....	100
Figura 5.18 - Resposta da FPCA em malha fechada para uma referência senoidal de 60V de pico numa frequência de 2kHz. ....	101
Figura 5.19 – Lei de controle exigida pelo controlador RMRAC para seguimento de referência senoidal.....	102
Figura 5.20 - Evolução do vetor de parâmetros do controlador: $\theta_1$ , $\theta_2$ e $\theta_3$ . ....	102
Figura 6.1 - Estrutura do sistema de controle da FPCA proposta. ....	104
Figura 6.2 - Senóide sintetizada com amplitude de referência de 40V e frequência de 1Hz em Malha Aberta.....	106
Figura 6.3 - Senóide sintetizada com amplitude de referência de 40V e frequência de 10Hz em Malha Aberta. ....	106
Figura 6.4 - Senóide sintetizada com amplitude de referência de 40V e frequência de 20Hz em Malha Aberta. ....	107
Figura 6.5 - Senóide sintetizada com amplitude de referência de 40V e frequência de 50Hz em Malha Aberta. ....	107

Figura 6.6 - Senóide sintetizada com amplitude de referência de 40V e frequência de 100Hz em Malha Aberta.....	108
Figura 6.7 - Senóide sintetizada com amplitude de referência de 40V e frequência de 200Hz em Malha Aberta.....	108
Figura 6.8 - Senóide sintetizada com amplitude de referência de 40V e frequência de 500Hz em Malha Aberta.....	109
Figura 6.9 - Senóide sintetizada com amplitude de referência de 40V e frequência de 1kHz em Malha Aberta.....	109
Figura 6.10 - Senóide sintetizada com amplitude de referência de 40V e frequência de 2kHz em Malha Aberta.....	110
Figura 6.11 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 200Hz em Malha Aberta – Medidas do DSC TMS320F28335.....	111
Figura 6.12 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 500Hz em Malha Aberta – Medidas do DSC TMS320F28335.....	111
Figura 6.13 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 1kHz em Malha Aberta – Medidas do DSC TMS320F28335.....	112
Figura 6.14 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 2kHz em Malha Aberta – Medidas do DSC TMS320F28335.....	112
Figura 6.15 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 200Hz em Malha Fechada – Medidas do DSC TMS320F28335.....	113
Figura 6.16 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 500Hz em Malha Fechada – Medidas do DSC TMS320F28335.....	114
Figura 6.17 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 1kHz em Malha Fechada – Medidas do DSC TMS320F28335.....	114
Figura 6.18 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 2kHz em Malha Fechada – Medidas do DSC TMS320F28335.....	115



Figura 6.19 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 1kHz em Malha Aberta – Medidas do DSC TMS320F28335.....	117
Figura 6.20 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 2kHz em Malha Aberta – Medidas do DSC TMS320F28335.....	117
Figura 6.21 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 1kHz em Malha Fechada – Medidas do DSC TMS320F28335.....	118
Figura 6.22 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 2kHz em Malha Fechada – Medidas do DSC TMS320F28335.....	119
Figura A.1 - Operador delta inverso $\delta^{-1}$ .....	132
Figura C.1 – Protótipo da FPCA proposta.....	140
Figura C.2 – Especificação das partes da FPCA proposta. ....	141

# ***LISTA DE TABELAS***

Tabela 3.1 – Especificações da FPCA proposta.....	49
Tabela 3.2 - Características principais do IGBT IRGB50B60PD1 (máximas).....	55
Tabela 3.3 - Parâmetros do circuito para projeto do circuito <i>Snubber</i> .....	59
Tabela 3.4 - Descrição dos pinos do <i>driver</i> IR2110PbF.....	61
Tabela 3.5 - Níveis de tensão utilizados no circuito do <i>driver</i> IR2110PbF.....	62
Tabela 4.1 - Modelos de sensores ACS712.....	67
Tabela 4.2 - Descrição dos pinos do sensor.....	67
Tabela 4.3 - Valores dos componentes para simulação do circuito de condicionamento de corrente.....	70
Tabela 4.4. Valores dos componentes para simulação do circuito de condicionamento de tensão.....	74
Tabela 5.1 - Parâmetros nominais da planta.....	87
Tabela 5.2 - Parâmetros do controlador .....	90
Tabela 5.3 - Parâmetros do retificador simulado.....	92
Tabela 5.4 - Parâmetros do sistema com dinâmica não modelada.....	96
Tabela 6.1 - Parâmetros do Protótipo para obtenção dos resultados experimentais com carga resistiva.....	105
Tabela 6.2 - Evolução da Tensão de saída (valor de pico) com a frequência em malha aberta e THD – Referência de 40V.....	110
Tabela 6.3 - THD dos testes em malha fechada com carga resistiva.....	115
Tabela 6.4 - Parâmetros do protótipo para obtenção dos resultados experimentais com carga RL.....	116
Tabela 6.5 - THD dos testes em malha aberta com carga RL.....	117
Tabela 6.6 - THD dos testes em malha fechada com carga RL.....	119

# ***LISTA DE SIGLAS E ABREVIATURAS***

CA	Corrente Alternada
CC	Corrente Contínua
FPCA	Fonte de Potência CA
SCR	<i>Silicon Controlled Rectifier</i> – Retificador Controlado de Silício
GTO	<i>Gate Turn-off Thyristor</i> – Tiristor com Comando de Bloqueio
IGBT	<i>Insulated Gate Bipolar Transistor</i> – Transistor Bipolar de Porta Isolada
BJT	<i>Bipolar Junction Transistor</i> – Transistor de Junção Bipolar
MOSFET	<i>Metal Oxide Semiconductor Field Effect Transistor</i> - Transistor de Efeito de Campo de Semicondutor de Óxido Metálico
PWM	<i>Pulse Width Modulation</i> – Modulação por Largura de Pulso
THD	<i>Total Harmonic Distortion</i> – Distorção Harmônica Total
LC	Indutivo-Capacitivo
DSC	<i>Digital Signal Controller</i> – Controlador Digital de Sinais
DSP	<i>Digital Signal Processor</i> – Processador Digital de Sinais
RMRAC	<i>Robust Model Reference Adaptive Controller</i> – Controlador Adaptativo Robusto por Modelo de Referência
EMI	<i>Electromagnetic Interference</i> – Interferência Eletromagnética
A/D	Analógico/Digital
PC	<i>Personal Computer</i> – Computador Pessoal
PI	Proporcional-Integral
PID	Proporcional-Integral-Derivativo

ZOH	<i>Zero Order Hold</i> – Retentor de Ordem Zero
DFI	<i>Direct Form I</i> – Forma Direta I
DFIt	<i>Transposed Direct Form I</i> - – Forma Direta I Transposta
DFII	<i>Direct Form II</i> - – Forma Direta II
DFIIIt	<i>Transposed Direct Form II</i> - Forma Direta II Transposta

# *LISTA DE SÍMBOLOS*

$E$	Tensão do barramento CC
$Q_L$	Fator de qualidade na carga
$F_s$	Frequência de amostragem ou Frequência de discretização
$V_{CE}$	Tensão Coletor-Emissor
$I_C$	Corrente de Coletor
$L$	Indutância do Filtro de saída
$C$	Capacitância do Filtro de saída
$L_x$	Indutância não modelada na carga
$R$	Resistência de carga
$G_f$	Função de transferência do filtro de saída mais a carga
$V_o$	Tensão de saída aplicada a carga
$V_{PWM}$	Tensão gerada pelo inversor
$\omega_f$	Frequência natural do filtro de saída
$\zeta_f$	Taxa de amortecimento do filtro de saída
$C_S$	Capacitor <i>Snubber</i>
$R_S$	Resistor <i>Snubber</i>
$L_S$	Indutância parasita
$I_{C_S}$	Corrente circulante pelo capacitor <i>Snubber</i>
$I_{L_S}$	Corrente circulante pela indutância parasita
$V_{C_S}$	Tensão no capacitor <i>Snubber</i>
$T_{dc}$	Tempo de descarga no capacitor <i>Snubber</i>
$\tau$	Constante de tempo RC
$P_d$	Potência dissipada no capacitor <i>Snubber</i>
$T_{on}$	Tempo de condução do interruptor
$V_{IOUT}$	Tensão de saída do sensor de corrente ACS712
$I_P$	Corrente de entrada do sensor de corrente ACS712
$V_E$	Tensão de entrada dos circuitos de condicionamento de sinais
$V_I$	Tensão de saída do primeiro estágio dos circuitos de condicionamento de sinais

$V_S$	Tensão de saída dos circuitos de condicionamento de sinais
$C_{F1}$	Capacitor do filtro passa-baixas do primeiro estágio dos circuitos de condicionamento de sinais
$C_{F2}$	Capacitor do filtro passa-baixas do segundo estágio dos circuitos de condicionamento de sinais
$R_1, \dots, R_8$	Resistores dos circuitos de condicionamento de sinais
$V_{Em}$	Tensão máxima na entrada dos circuitos de condicionamento de sinais
$V_{SCC}$	Nível CC da tensão de saída dos circuitos de condicionamento de sinais
$V_{ECC}$	Nível CC da tensão de entrada dos circuitos de condicionamento de sinais
$V_{off}$	Tensão regulada para prover o <i>offset</i> dos circuitos de condicionamento de sinais
$V_{ECA}$	Componente CA da tensão de entrada dos circuitos de condicionamento de sinais
$V_{SCA}$	Componente CA da tensão de saída dos circuitos de condicionamento de sinais
$G_C$	Função de transferência do condicionador de sinais para medida de corrente
$G_T$	Função de transferência do condicionador de sinais para medida de tensão
$G_p$	Função de transferência da parte modelada da planta
$G$	Função de transferência completa da planta
$W_m$	Função de transferência do modelo de referência
$\omega_p$	Frequência natural da planta
$\zeta_p$	Taxa de amortecimento da planta
$t$	Variável tempo
$s$	Variável complexa de <i>Laplace</i>
$\mu$	Fator de ponderação das dinâmicas não modeladas
$\Delta_m$	Dinâmica não modelada multiplicativa
$\Delta_a$	Dinâmica não modelada aditiva
$k_p$	Ganho da planta
$Z_p$	Numerador da função de transferência da planta

$R_p$	Denominador da função de transferência da planta
$m$	Grau do numerador da função de transferência da planta e do modelo de referência
$n$	Grau do denominador da função de transferência da planta e do modelo de referência
$y$	Saída da planta
$u$	Lei de controle
$y_m$	Saída do modelo de referência
$r$	Referência do controlador
$k_m$	Ganho do modelo de referência
$Z_m$	Numerador do modelo de referência
$R_m$	Denominador do modelo de referência
$q$	Operador deslocamento
$Z$	Transformada Z
$z$	Variável complexa da Transformada Z
$T_\gamma$	Transformada Gama
$\delta$	Operador delta
$\gamma$	Variável complexa da Transformada Gama
$\Delta$	Parâmetro de quantização da transformada Gama
$T_s$	Período de discretização ou período de amostragem
$k_{md}$	Ganho do modelo de referência em tempo discreto
$k_{pd}$	Ganho da planta em tempo discreto
$\omega$	Vetor auxiliar do controlador adaptativo
$F_\delta$	Matriz dinâmica do vetor $\omega$ discretizado pelo operador delta
$Q_\delta$	Matriz de ponderação da entrada do vetor $\omega$ discretizado pelo operador delta
$k$	Índice das equações discretas
$I$	Matriz identidade
$\alpha$	Numerador do filtro passa-baixas do controlador adaptativo
$A$	Denominador do filtro passa-baixas do controlador adaptativo
$F$	Frequência de corte do filtro do controlador adaptativo
$Q$	Numerador do filtro do controlador adaptativo
$\theta$	Vetor de ganhos do controlador adaptativo

$\theta^*$	Vetor de ganhos desejados do controlador adaptativo
$c_o$	Ganho <i>feedforward</i> da referência
$\varepsilon_l$	Erro aumentado
$\zeta$	Vetor de regressão do controlador adaptativo
$v$	Sinal auxiliar do controlador adaptativo
$\Gamma$	Matriz do ganho de adaptação
$m_v$	Normalizador do algoritmo de adaptação paramétrica
$M_o$	Limitante superior da norma do vetor de parâmetros do controlador
$\sigma$	Função de modificação sigma da lei de controle
$\sigma_o$	Valor máximo da função de modificação sigma
$\  \cdot \ $	Operador norma euclidiana
$p_o$	Limite inferior da margem de estabilidade das dinâmicas não modeladas
$p$	Margem de estabilidade das dinâmicas não modeladas
$\delta_o, \delta_1, \delta_2$	Constantes positivas do controlador adaptativo
$C_{FR}$	Capacitor de filtragem do retificador
$R_{CR}$	Resistência de carga do retificador
$A$	Matriz dinâmica de um sistema representado por variáveis de estado
$X$	Vetor das variáveis de estado
$B$	Matriz de ponderação das entradas de um sistema representado por variáveis de estado
$C$	Matriz de saída de um sistema representado por variáveis de estado
$A^*$	Matriz dinâmica de um sistema representado por variáveis de estado em tempo discreto
$B^*$	Matriz de ponderação das entradas de um sistema representado por variáveis de estado em tempo discreto
$L$	Transformada de Laplace
$\beta_o, \beta_1, \beta_2$	Coefficiente do numerador da função de transferência em $\gamma$
$\alpha_1, \alpha_2$	Coefficiente do denominador da função de transferência em $\gamma$
$b_o, b_1, b_2$	Coefficiente do numerador da função de transferência em $s$
$a_1, a_2$	Coefficiente do denominador da função de transferência em $s$



$b'_0, b'_1, b'_2$

Coeficiente do numerador da função de transferência em z

$a'_1, a'_2$

Coeficiente do denominador da função de transferência em z

# 1. INTRODUÇÃO

## 1.1 Considerações Gerais

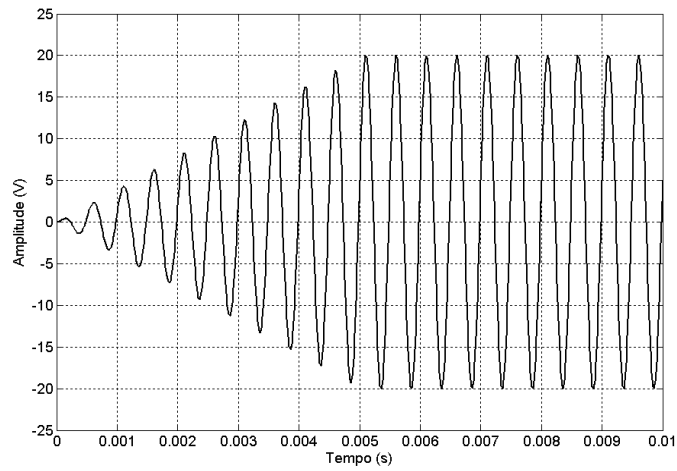
Este Capítulo apresenta uma visão geral sobre as fontes de potência de corrente alternada. São apresentadas suas aplicações, características que a fonte deve apresentar e os problemas encontrados em sua concepção. Uma revisão bibliográfica é realizada, a fim de se discutir as soluções encontradas na literatura em termos de projeto da fonte e do seu sistema de controle. Por fim, é mostrada a estrutura desta dissertação de mestrado.

## 1.2 Fonte de Potência de Corrente Alternada (FPCA)

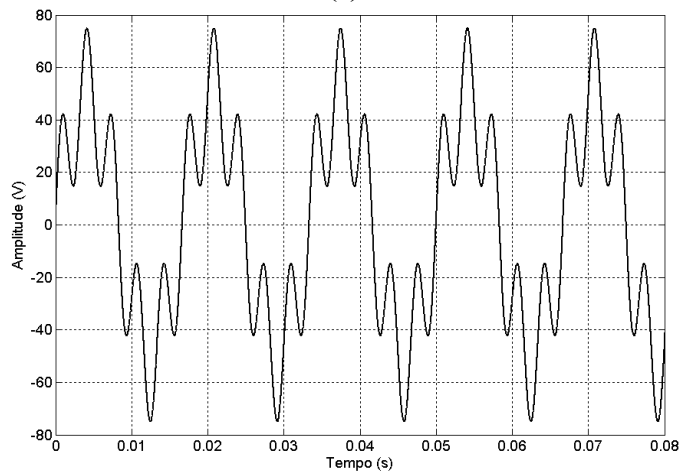
Em laboratórios, testes experimentais podem necessitar diferentes tipos de fontes de alimentação. Ensaios de máquinas elétricas e transformadores, por exemplo, necessitam de fontes com capacidade de gerar formas de onda com variação em amplitude e frequência. Geradores de sinais (ou funções) eletrônicos, comumente encontrados em laboratórios, são vastamente utilizados para sintetizar diferentes formas de onda com variação de amplitude e frequência. No entanto, esses equipamentos não suprem a demanda de energia necessária para acionar circuitos de potência.

A solução que se apresenta é a utilização de Fontes de Potência de Corrente Alternada (ou *AC Power Source* – ACPS). Essas fontes se dividem, basicamente, em duas categorias: fontes lineares e não-lineares (ou fontes com comutação). Estas fontes são constituídas por semicondutores de potência, por exemplo: BJT (*Bipolar Junction Transistor*), IGBT (*Insulated Gate Bipolar Transistor*), MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*), SCR (*Silicon Controlled Rectifier*) e GTO (*Gate Turn-off Thyristor*). Estes semicondutores processam a energia necessária para o acionamento de circuitos elétricos de potência. As FPCAs devem ter a capacidade de gerar diversos tipos de formas de onda alternadas, incluindo sinais com componente senoidais e componentes contínuas. De um modo geral, a operação dessas fontes deve permitir ser pré-programada pelo usuário para

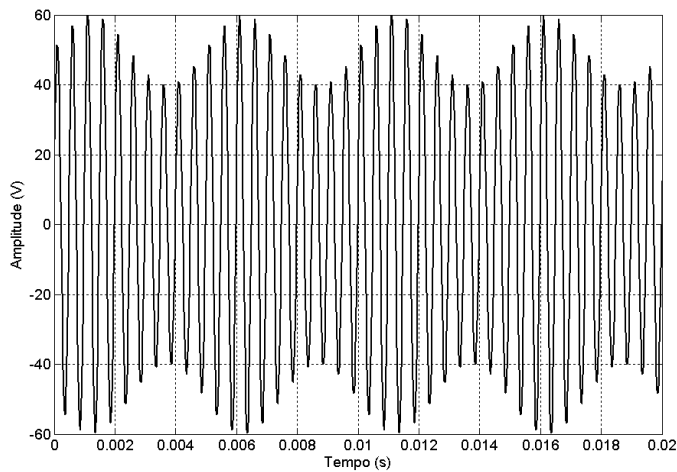
gerar formas de onda com variação de amplitude e frequência. A Figura 1.1 ilustra alguns tipos de formas de onda que a FPCA deve ser capaz de sintetizar.



(a)



(b)



(c)

**Figura 1.1 - Formas de onda sintetizadas por uma FPCA industrial: (a) Senoidal em rampa (b) Senoidal com harmônicas (c) Senoidal com modulação em amplitude.**

As fontes lineares se caracterizam por operar na região linear de condução do elemento semiconductor (no caso, o transistor). Já as fontes com comutação, operam na região não-linear do elemento semiconductor, denominadas regiões de corte e saturação. Nas aplicações de baixa e média potência, as fontes com comutação usam, quase que em sua totalidade, semicondutores do tipo IGBT e MOSFET. Na escolha entre essas duas modalidades de fontes (lineares ou não-lineares), devem-se analisar as características de desempenho desejadas no sistema tais como: THD (*Total Harmonic Distortion*) das formas de onda de saída, rendimento e nível de emissão de ruído eletromagnético. As fontes lineares, por operarem continuamente na região de condução, apresentam elevadas perdas de energia o que implica baixo rendimento e a necessidade de dissipadores volumosos para dissipar o calor gerado (GONG, HASSLER e KOLAR, 2006). No entanto, estas fontes apresentam taxa de distorção harmônica muito reduzida. No caso de fontes lineares de boa qualidade, pode-se encontrar no mercado esses equipamentos com THD abaixo de 0,1% (DELLA FLORA, 2009). Frente a isso, as fontes com comutação apresentam rendimento mais elevado, comparada às fontes lineares, normalmente próximos a 90% (SOUZA), já que seu comportamento pulsado minimiza as perdas, que se dividem em perdas de comutação e de condução. Com um rendimento maior, o volume da fonte é diminuído. No entanto, as fontes com comutação apresentam uma taxa de distorção harmônica mais elevada, comparada as fontes lineares, normalmente até 2% (STEFANELLO, 2006). Então, a solução que se apresenta para minimizar a THD, é o aumento da frequência de comutação e a utilização de filtros passivos na saída da fonte.

Com o avanço da eletrônica de potência e recentes trabalhos que abordam fontes de potência CA com comutação, o uso dessas fontes vem se tornando mais atraente, pelo seu alto rendimento, pela elevação da frequência de comutação dos dispositivos semicondutores (ou também denominados de interruptores eletrônicos), que possibilita a minimização da taxa de distorção harmônica dos circuitos comutados. Mesmo com esses avanços, estudos devem ser realizados para se chegar a bons resultados em termos de desempenho das tensões de saída.

A Figura 1.2 apresenta a estrutura básica de uma FPCA com comutação.

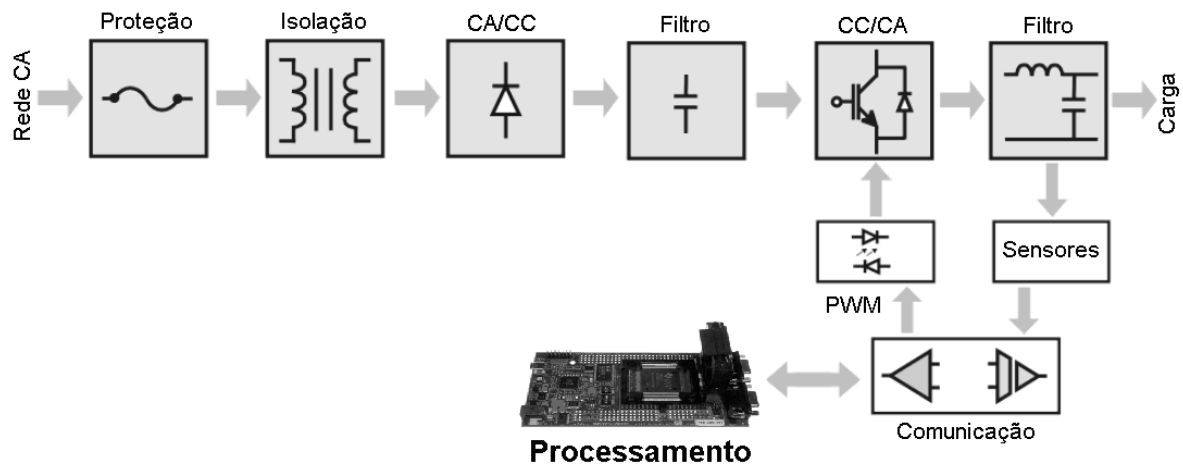


Figura 1.2 - Configuração básica de FPCAs com comutação.

Embora haja variações nessa estrutura, pode-se afirmar que, o núcleo das fontes mais utilizadas segue esse padrão. A estrutura é formada, basicamente, pelo sistema de proteção, formada por fusíveis, relés e contadoras, por uma isolação galvânica que é realizada por um transformador. O transformador, muitas vezes, também tem a função de adequar o nível de tensão para a FPCA. Segue o circuito retificador para gerar a tensão do barramento CC (Corrente Contínua). Logo após o circuito retificador, vem o circuito inversor, que pode apresentar variações de topologia. Quanto ao circuito inversor, são utilizados, normalmente semicondutores MOSFET ou IGBT. A utilização desses tipos de interruptores é dependente da frequência de comutação, da potência processada e dos níveis de tensão. Recomenda-se o uso de interruptores MOSFET em níveis de tensão menores que 250V, potência menores que 500W e frequências de comutação maiores que 200kHz (BLAKE e BULL). Já interruptores IGBTs operam em potências e tensões mais elevadas e frequências mais reduzidas. A Figura 1.3 apresenta um gráfico com a região de utilização de cada interruptor.

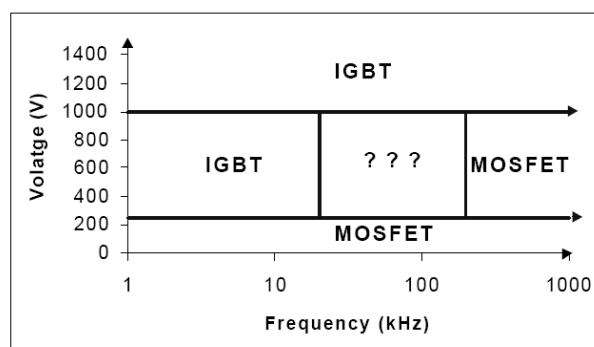


Figura 1.3 - Região de utilização do interruptor MOSFET e IGBT (BLAKE e BULL).

Através da Figura 1.3, verifica-se que, em aplicações onde se necessita tensões mais elevadas (acima de 1000V), recomenda-se o uso de interruptores IGBT. Em aplicações com tensões mais reduzidas (abaixo de 250V) recomenda-se a utilização de interruptores MOSFET. Quando se trabalha com frequências de comutação mais elevadas (acima de 150kHz), utiliza-se interruptores MOSFET, já em frequências mais reduzidas interruptores IGBT podem ser utilizados. No entanto, há uma região, representada por “???”, onde tanto IGBTs como MOSFETs podem ser utilizados. Nesse caso, outras especificações de projeto devem ser levadas em conta como custo e disponibilidade de componentes.

O problema para se chegar a níveis razoáveis de desempenho numa FPCA pode ser dividido nas seguintes partes: escolha da topologia da fonte, escolha dos dispositivos semicondutores, construção da fonte, instrumentação e sistema de controle. Este trabalho busca propor soluções a esses problemas a fim de obter formas de onda de saída de boa qualidade.

Para projeto de FPCAs, existem várias topologias a serem estudadas e escolhidas para cada aplicação. Algumas dessas topologias de fontes e de filtros de saída são discutidas com maiores detalhes no Capítulo 2.

### 1.3 Revisão Bibliográfica sobre FPCAs

Verificando os problemas com relação à concepção de FPCAs, se faz necessária uma revisão bibliográfica de trabalhos pertinentes ao estudo de fontes de alto desempenho. Por meio desta revisão buscou-se conhecer alternativas para resolução de problemas acerca do projeto e especificação dos elementos da fonte e do sistema de controle. De modo a dividir melhor os assuntos desta dissertação, optou-se por deixar no Capítulo 5 a revisão bibliográfica de trabalhos sobre controladores aplicados a FPCAs.

Alguns trabalhos, encontrados na literatura, tratam especificamente da análise do inversor da FPCA. Koizumi, Kurokawa e Mori (2006) apresentam um estudo sobre um inversor *Half-Bridge* (Meia Ponte), alimentado em tensão para aplicações em FPCAs. Neste trabalho são analisadas as formas de onda de um inversor ressonante série com modulação *Sigma-Delta*. O inversor, apresentado na Figura 1.4, opera numa frequência de comutação de 200kHz e gera formas de onda de saída de 50Hz. As formas de onda são analisadas a partir de variações do fator de qualidade de carga –  $Q_L$ . Para fatores de qualidade entre 50 e 100

obteve-se THD menor que 3%. As tensões de saída são discutidas com base em resultados de simulação com o *software* Simulink do Matlab. Resultados de bancada não são apresentados no artigo. Como o inversor, utilizado no artigo, apresenta apenas 2 níveis na tensão de saída, a frequência de comutação é elevada para minimizar da THD.

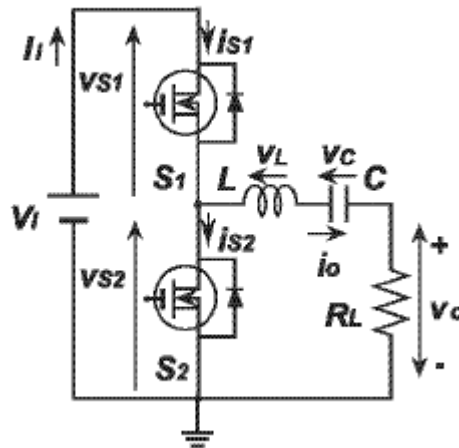
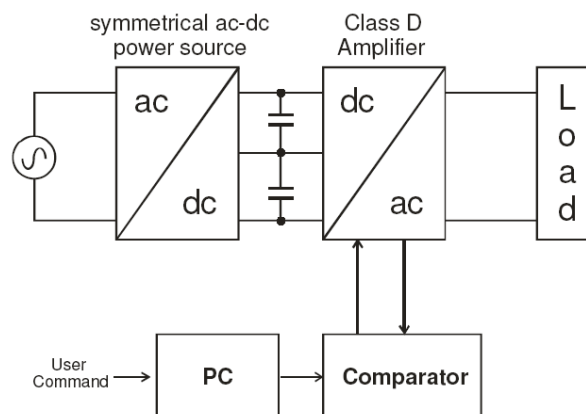
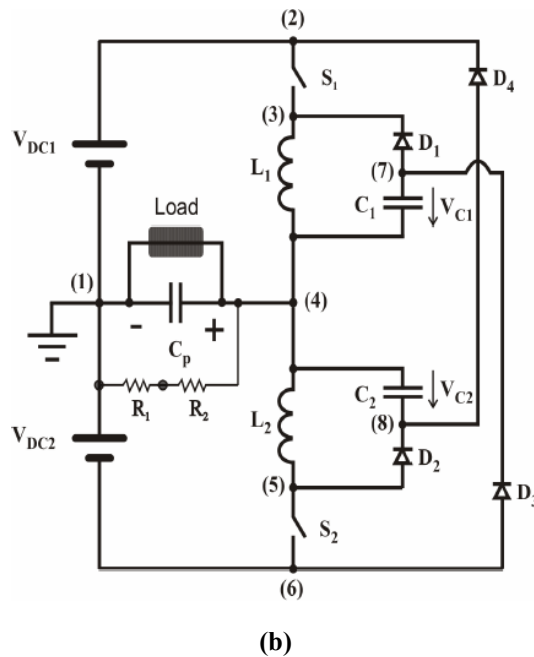


Figura 1.4 - Inversor ressonante série com modulação Sigma-Delta (KOIZUMI, KUROKAWA e MORI, 2006).

Na mesma linha de FPCAs que utilizam inversores em meia ponte, Vincenzi *et. al.* (2008) apresentam o desenvolvimento de uma FPCA (Figura 1.5) capaz de gerar tensões alternadas com variação de amplitude e frequência numa larga faixa. Também é possível gerar formas de onda com distorção harmônica. Resultados experimentais são apresentados com formas de onda de 60Hz e suas componentes harmônicas. Neste trabalho foi obtida uma THD inferior a 3% com o sistema proposto.



(a)



**Figura 1.5 - Inversor em Meia Ponte: (a) Diagrama de Blocos (b) Circuito inversor (VINCENZI *et. al.*, 2008).**

Alguns trabalhos abordam inversores alimentados por uma fonte de corrente. Estes inversores possuem a vantagem de terem correntes de partida suaves, pela presença de um grande indutor de entrada. Como a corrente de saída é limitada pelo inversor, estes inversores não podem acionar cargas em paralelo, já que haverá divisão da corrente de saída. Em operação, os interruptores operam com sobreposição (condução de dois interruptores de um mesmo braço, ao mesmo tempo). Fei Xu, Hao Ma e Yao Zhang (2006) apresentam um inversor alimentado em corrente (Figura 1.6) para aplicações em FPCAs com controle digital das correntes de saída. Com este inversor, podem-se gerar formas de onda de corrente com amplitude e frequências variáveis numa larga faixa, bem como formas de onda com componentes múltiplas da fundamental. Um controlador em modos deslizantes (*Slide Mode*) digital é utilizado para controlar o inversor. Uma malha de corrente é usada no sistema, enquanto um método de predição de tensão utiliza a corrente de saída para estimar a tensão desejada sobre o indutor. Neste trabalho, formas de onda de corrente foram obtidas com frequências de até 1000Hz. Como inversores alimentados em corrente possuem aplicações mais restritas, tornou-se mais popular a utilização de fontes de potência alimentadas em tensão. Inversores alimentados em tensão podem acionar múltiplas cargas em paralelo e a desconexão da carga não compromete a integridade do inversor. Estas características tornam o inversor alimentado em tensão mais versátil.



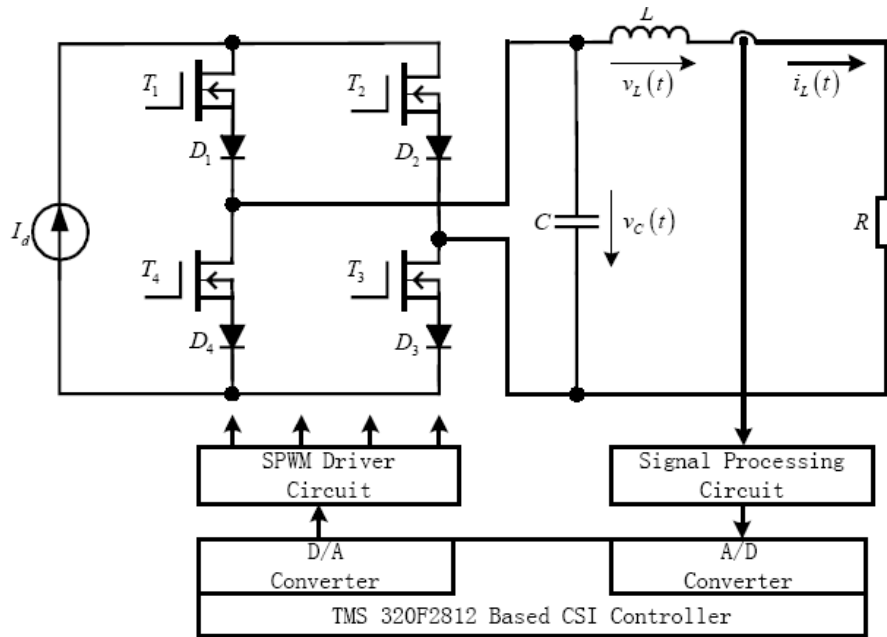


Figura 1.6 - Inversor alimentado em corrente (FEI XU, HAO MA e YAO ZHANG, 2006).

Tratando de aplicações, uma das funções de uma FPCA é a análise quantitativa dos efeitos provocados por harmônicas sobre um determinado sistema elétrico. Atualmente, as componentes harmônicas têm deteriorado a qualidade de energia e afetado o desempenho das instalações elétricas e dos dispositivos conectados a ela. Com o objetivo de determinar quantitativamente os problemas causados pelas harmônicas na rede elétrica, Lee *et. al.* (2007) desenvolveram uma FPCA capaz de gerar harmônicas múltiplas da fundamental (Figura 1.7). Um dos problemas que se pode notar no circuito da Figura 1.7 é que a medida de tensão é realizada no primário do transformador de saída. Isto pode ocasionar erros de medida de tensão, pois a dinâmica do transformador pode mascarar a dinâmica da carga. O artigo não apresenta dados detalhados sobre o sistema proposto, mas na análise do artigo nota-se o uso de uma grande quantidade de semicondutores no estágio inversor (12 interruptores). A carga é isolada galvanicamente do estágio inversor. Esta isolamento é interessante para a minimização da componente CC sobre a carga (PINHEIRO *et. al.*, 2004). Em relação aos resultados experimentais são geradas formas de ondas com até 7ª componente harmônica da tensão fundamental. Não foi especificado no artigo a frequência da fundamental.

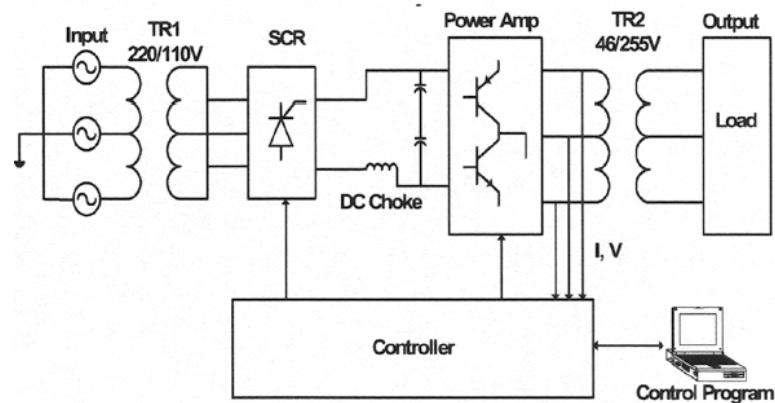


Figura 1.7 - FPCA com transformador de saída (LEE et. al., 2007).

Van der Broeck e Lürkens (1993) desenvolvem uma FPCA de 1kVA (Figura 1.8). A tensão de saída é isolada a partir de um transformador. No estágio de entrada, um conversor *Boost* regula a tensão de entrada e permite que o a FPCA opere com alto fator de potência. Através de um conversor CC/CC isolado galvanicamente, é possível que a fonte opere sem a rede elétrica, pela conexão de um banco de baterias. Resultados experimentais são apresentados em frequências de até 400Hz e amplitude de 300V.

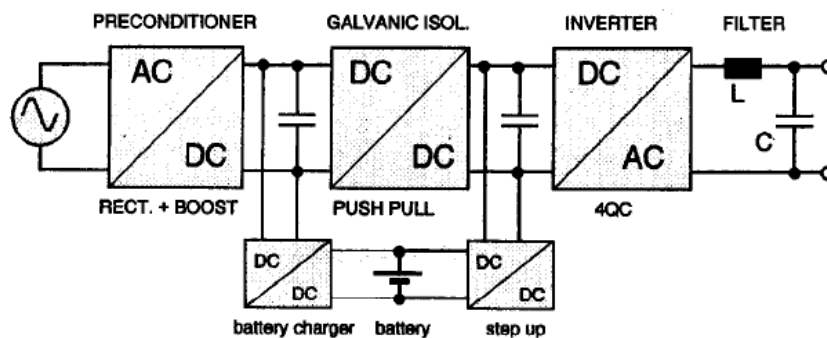


Figura 1.8 - FPCA com conversor CC/CC isolado galvanicamente (VAN DER BROECK e LÜRKENS, 1993).

Analisando o problema da diminuição da taxa de distorção harmônica e diminuição da potência de interruptores eletrônicos, Azli e Choong (2006) apresentam um inversor multinível em ponte completa (ou também chamados de *H-Bridge*) trifásico (Figura 1.9). Inversores *H-Bridge* são formados por associações séries de inversores monofásicos em ponte completa. Esses inversores têm a grande vantagem de reduzir a taxa de distorção harmônicas das formas de onda de saída quando comparados aos inversores em ponte completa de 2 ou 3 níveis. Azli e Choong apontam as limitações de inversores convencionais especialmente em aplicações de elevada tensão e elevada potência. Porém, estes inversores necessitam de uma grande quantidade de interruptores, o que aumenta o seu custo em sistemas de baixa potência

e baixa tensão. Pode-se notar que inversores multiníveis ajudam a diminuir a distorção das formas de onda de saída, no entanto o custo do sistema aumenta.

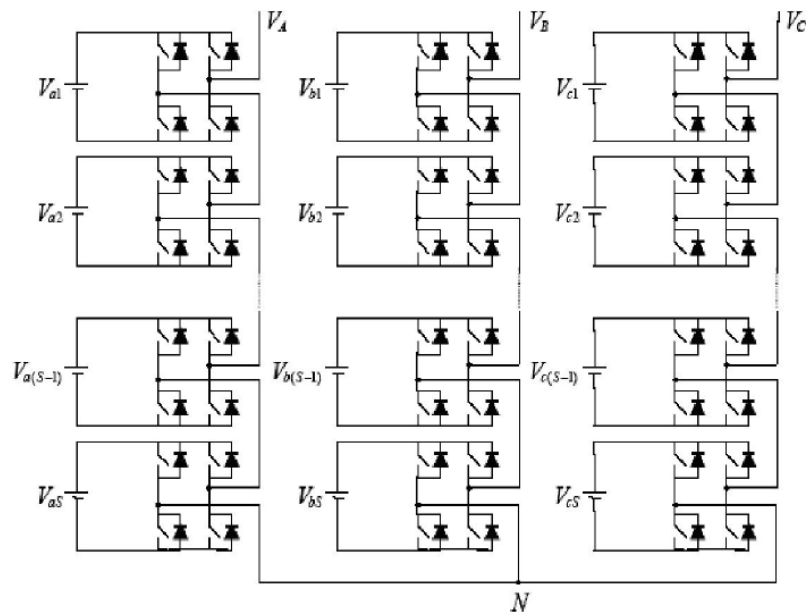


Figura 1.9 - Inversor H-Bridge (AZLI e CHOONG, 2006).

Os inversores mais utilizados em FPCAs de potência de até 1kVA são os de 3 níveis. Nesses inversores é necessário o projeto de um eficiente filtro passa-baixas para mitigar o conteúdo harmônico gerado pela comutação do inversor. Alguns trabalhos foram publicados apresentando métodos de projetos de filtros passa-baixas para inversores com comutação. Dahono, Purwadi e Qamaruzzaman (1995) apresentam um método de análise e projeto do filtro LC (Indutivo-Capacitivo) de saída para inversores PWM (*Pulse Width Modulation*) monofásicos. Inicialmente, é apresentada a expressão analítica para a taxa de distorção harmônica total da corrente do indutor e a tensão do capacitor do filtro LC é derivada. Como valores únicos de L e C não podem ser especificados baseados somente na THD da tensão do capacitor, um critério adicional, baseado na mínima potência reativa do filtro LC é usado para especificar esses parâmetros. Na mesma linha de projeto de filtros passa-baixas, Michels *et. al.* (2005) apresentam uma metodologia sistematizada de projeto de filtros de saída de segunda ordem para inversores que sintetizam tensões senoidais através de modulação por largura de pulso digital. O propósito desta metodologia é o de determinar os parâmetros do filtro que assegurem a especificação da máxima THD admissível nas tensões de saída do inversor PWM, para cargas lineares e não-lineares.

Grande parte dos inversores, utilizados em FPCAs de média e baixa potência encontrados na literatura, utilizam estrutura em ponte completa. No artigo de Bontemps, Goodfellow e Orafham (1994) é apresentado o desenvolvimento de um amplificador com

comutação, utilizando um inversor em ponte completa, formado pela associação de dois inversores em meia-ponte. Este inversor apresenta THD menor que 0,1% em frequências de até 5kHz. No entanto, nenhuma técnica de controle é apresentada para ajuste das formas de onda de saída.

Outra parte importante do projeto de uma FPCA é o seu sistema de controle. Alguns artigos foram publicados com técnicas de controle para ajustar as formas de onda de saída dessas fontes. Em Low (1999) foi implementado em plataforma DSP (*Digital Signal Processor*) um controlador preditivo generalizado combinado a um sistema de controle em modos deslizantes para uma FPCA que utiliza inversor de fonte de tensão. Esta fonte é capaz de gerar formas de onda com amplitude e frequência variáveis. A comutação do inversor é realizada em 25kHz. Um dos principais focos desse trabalho é o ensaio de fontes ininterruptas de tensão, onde se analisa o desempenho do equipamento quando sujeito à variação do nível de tensão e frequência. Porém, a fonte projetada por Low limita-se a geração de formas de onda com frequências de até 100Hz e com amplitudes de até 80V.

Stefanello (2006) desenvolveu uma FPCA trifásica a quatro fios (Figura 1.10), aplicada a ensaios de materiais magnéticos, transformadores e testes de distúrbios na rede elétrica. Neste trabalho foi desenvolvida a instrumentação para medidas de tensão, filtro de saída e um sistema de *interface* entre um DSP e um PC (*Personal Computer*), para controle da fonte. A técnica de controle utilizada é o RMRAC (*Robust Model Reference Adaptive Controller*). A frequência de comutação do inversor é de 12kHz, o que não permite a geração de formas de onda de boa qualidade na faixa de kiloHertz. Os resultados da dissertação são apresentados em frequências de até 300Hz.

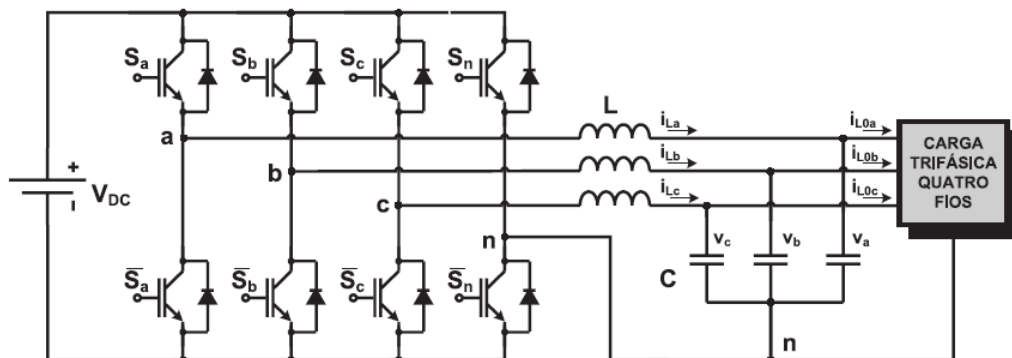
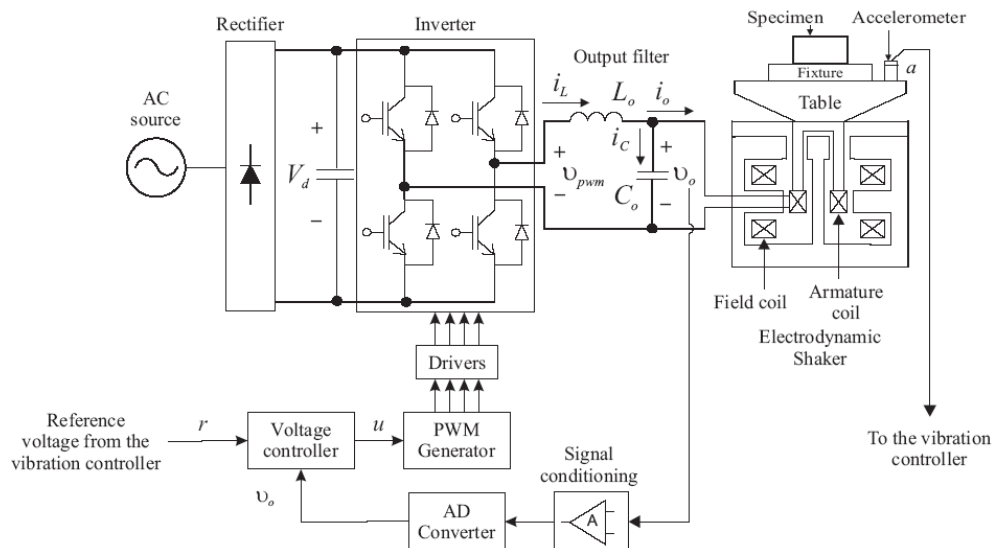


Figura 1.10 - FPCA trifásica a quatro fios (STEFANELLO, 2006).

Della Flora e Gründling (2008) utilizam uma FPCA (Figura 1.11) para acionamento de uma máquina de vibração eletrodinâmica. Essa FPCA opera numa frequência de comutação de 24kHz e as formas de onda de saída são sintetizadas até uma frequência de

2kHz. O sistema de controle é implementado numa plataforma PC. Com o uso de uma plataforma PC, há a necessidade de uma placa multifunção para aquisição de dados e para geração de Sinais PWM e essas placas normalmente possuem um custo muito elevado. A utilização de uma plataforma DSP reduz o custo e o volume do sistema de controle.



**Figura 1.11 - FPCA para acionamento de máquinas de vibração (DELLA FLORA e GRÜNDLING, 2008).**

Pela necessidade de se solucionar problemas no controle de FPCAs, tais como rastrear formas de onda com amplitudes e frequências variadas em diversos tipos de cargas (lineares e não lineares) nas mais variadas frequências e amplitudes, publicações tem sido realizadas para resolver esses problemas. Pelo fato de que a FPCA deve atender às mais variadas aplicações, tais como alimentação de cargas não-lineares, resistivas, indutivas, capacitivas e associações dessas, cuidados devem ser tomados em termos de tecnologia utilizada e sistema de controle. Devido às muitas cargas que a fonte deve acionar, o sistema de controle deve ser robusto para compensar as distorções que afetam o desempenho das fontes. Essas distorções podem ser causadas pela presença de distúrbios, dinâmicas não modeladas e não-linearidades da planta (DELLA FLORA e GRÜNDLING, 2008).

## 1.4 Motivação e Objetivos

A principal motivação para este trabalho é o desenvolvimento de uma FPCA de baixo custo, baixo volume e de fácil programação das formas de onda e para aplicações tanto na indústria como em ensaios em laboratório. Estes objetivos podem ser alcançados se a fonte for controlada por um DSC (*Digital Signal Controller*) ou DSP (*Digital Signal Processor*), já que a utilização destes permitem maior flexibilidade para programar as formas de onda desejadas do que a implementação analógica.

Este trabalho abrange a construção dos vários elementos da FPCA, desde os estágios de conversão de energia CC/CA e CA/CC, instrumentação para medidas das variáveis elétricas, filtro de saída, comunicação com um DSC e aplicação de um controlador RMRAC.

Este trabalho propõe a utilização de um controlador RMRAC implementado em plataforma DSC para regular a tensão de saída da FPCA monofásica projetada para acionar cargas de até 1kVA. A fonte é capaz de gerar formas de onda alternadas com frequências de até 2kHz, principalmente tensões senoidais puras ou com harmônicas da frequência fundamental. A técnica de modulação é do tipo PWM e um algoritmo de controle RMRAC garantirá a estabilidade frente a dinâmicas não modeladas e a variações paramétricas presentes na planta.

Neste trabalho, se propõe o projeto e construção de um inversor em ponte completa para operar numa elevada frequência de comutação, no caso 50kHz, o que visa diminuir o volume do filtro de saída e minimizar a THD para formas de onda em frequências de até 2kHz. O aumento da frequência para 50kHz aparece como uma contribuição aos trabalhos desenvolvidos por Stefanello (2006) e Della Flora e Gründling (2008), que utilizaram 12kHz e 24kHz, respectivamente.

O sistema de controle é discretizado utilizando o operador delta. Essa técnica vem se tornando popular devido às suas vantagens em relação a utilização do operador deslocamento que são: possibilidade de aumento da frequência de amostragem sem comprometimento com a estabilidade do sistema discretizado e maior facilidade na implementação de controladores em processadores de baixo custo com aritmética de ponto-fixa. Portanto, a utilização do operador delta para discretização do sistema de controle RMRAC aplicado a uma FPCA é uma das contribuições desta dissertação de mestrado.

## 1.5 Organização da Dissertação

Esta dissertação de mestrado está organizada do seguinte modo. O Capítulo 1 apresentou generalidades sobre FPCAs, uma revisão bibliográfica e os objetivos deste trabalho. O Capítulo 2 apresenta uma revisão sobre as principais topologias de Fontes de Potência CA encontradas na literatura. O Capítulo 3 apresenta o projeto e a especificação dos elementos que compõem a FPCA (elementos do circuito de potência e filtro de saída). No Capítulo 4, é mostrado o desenvolvimento da instrumentação para medição de corrente e tensão da FPCA, para fins de controle. No Capítulo 5, é desenvolvido um sistema de controle adaptativo robusto por modelo de referência para rastreamento das referências pré-programadas e simulações. O Capítulo 6 apresenta os resultados experimentais obtidos em malha aberta e malha fechada da FPCA desenvolvida. O Capítulo 7 apresenta as conclusões obtidas deste trabalho, bem como problemas encontrados, soluções propostas e perspectivas de trabalhos futuros. Por fim, apêndices são apresentados.

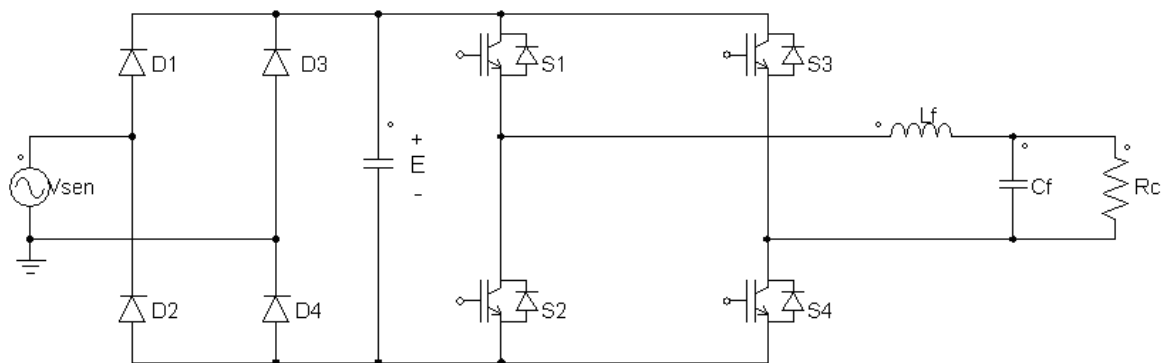
## 2. DESCRIÇÃO TOPOLÓGICA DE FONTES DE POTÊNCIA CA

### 2.1 Considerações Gerais

Com a finalidade de classificar as FPCAs topologicamente, esse Capítulo faz o estudo descritivo de algumas topologias de FPCAs comumente encontradas na literatura. São discutidos, principalmente, os aspectos referentes ao estágio de entrada da fonte, no caso o conversor CA/CC, o estágio inversor (CC/CA) e o filtro de saída. São citadas vantagens e desvantagens de cada estrutura. Este estudo abrange apenas os inversores monofásicos alimentados em tensão, já que é o tema de estudo desta dissertação.

### 2.2 Topologias de FPCAs

Uma topologia, comumente encontrada na literatura, é apresentada na Figura 2.1. A fonte senoidal de entrada pode ser o secundário de um transformador de isolamento.



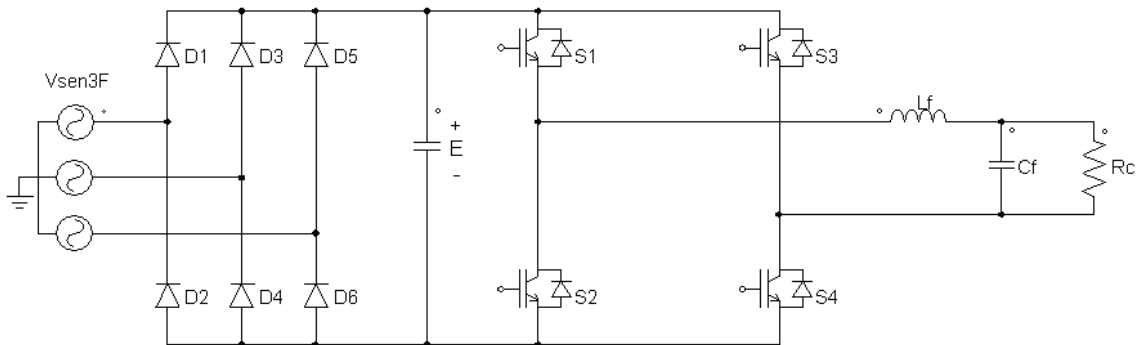
**Figura 2.1 - FPCA: Retificador de onda completa monofásico – Filtro Capacitivo – Inversor em ponte completa - Filtro LC.**

Esta estrutura mostra-se interessante devido ao pequeno número de elementos semicondutores e passivos (indutores e capacitores). O estágio retificador, de onda completa, e um banco capacitivo é responsável por gerar a tensão do barramento CC, representado pela tensão  $E$ . O estágio inversor é composto por quatro interruptores (aqui representados por IGBT) está conectado em ponte completa e pode gerar três níveis de tensão ( $+E$ ,  $-E$  e  $0$ ). Um



filtro de segunda ordem, na saída do inversor, atenua as componentes de alta frequência, geradas pela comutação do inversor. Com um filtro projetado adequadamente, pode se gerar formas de onda senoidais com baixa THD. Esta topologia é utilizada no trabalho de Low (1999), onde foram obtidas THD menores que 2%.

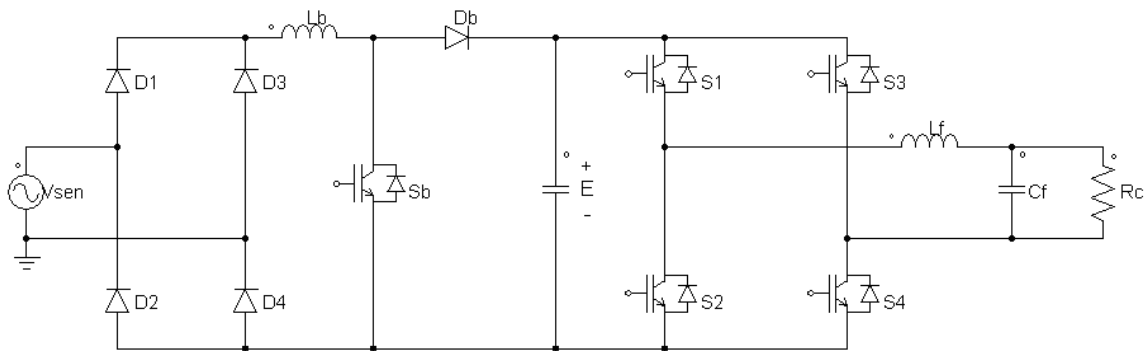
Algumas fontes podem apresentar entrada trifásica, como a FPCA apresentada da Figura 2.2.



**Figura 2.2 - FPCA: Retificador de onda completa trifásico – Filtro Capacitivo – Inversor em ponte completa - Filtro LC.**

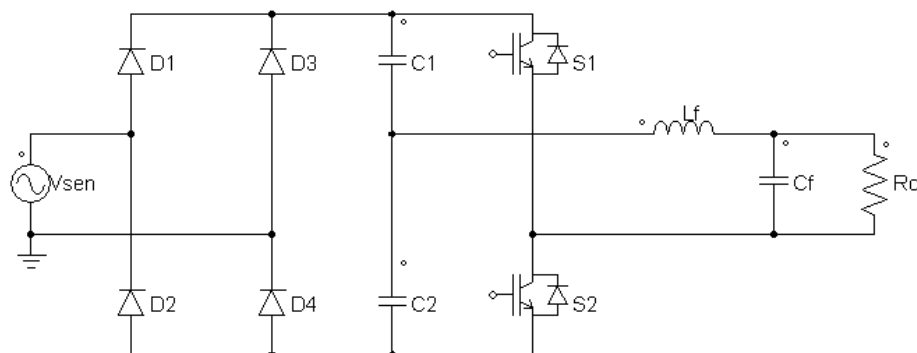
Esta fonte difere da anterior pela presença de um transformador trifásico e um circuito retificador trifásico de onda completa. Esta topologia de FPCA foi utilizada por Della Flora e Gründling (2008), para o acionamento de uma máquina de vibração eletrodinâmica. A entrada trifásica se justifica pelo fato de se obter uma ondulação de tensão bem menor com relação à retificação de uma senóide monofásica. Com uma ondulação menor, o banco capacitivo será menor. Outra característica interessante, é que o custo de um retificador monofásico comparado a um retificador trifásico não é muito diferente, e isto implica numa vantagem. Em algumas aplicações, onde não há muito compromisso com a THD, essa pequena ondulação pode eliminar o uso de um barramento CC. Outra característica interessante é a obtenção de um barramento CC com um nível de tensão mais elevado, comparado a um retificador monofásico. Pelo fato desta estrutura apresentar baixa ondulação na tensão do barramento CC, que implica num banco capacitivo menor, aliado ao fato de que o custo de um retificador trifásico é muito próximo de um retificador monofásico, esta estrutura será utilizada neste trabalho.

Uma variação do circuito apresentado na Figura 2.1 é apresentada na Figura 2.3. Esta FPCA apresenta um conversor elevador *Boost* na entrada do estágio inversor. Esta topologia é utilizada no trabalho de Tzou *et. al.* (1997) e Van der Broeck e Lürkens (1993).



**Figura 2.3 - FPCA: Retificador de onda completa trifásico – Estágio Boost para correção de fator de potência – Inversor em ponte completa - Filtro LC.**

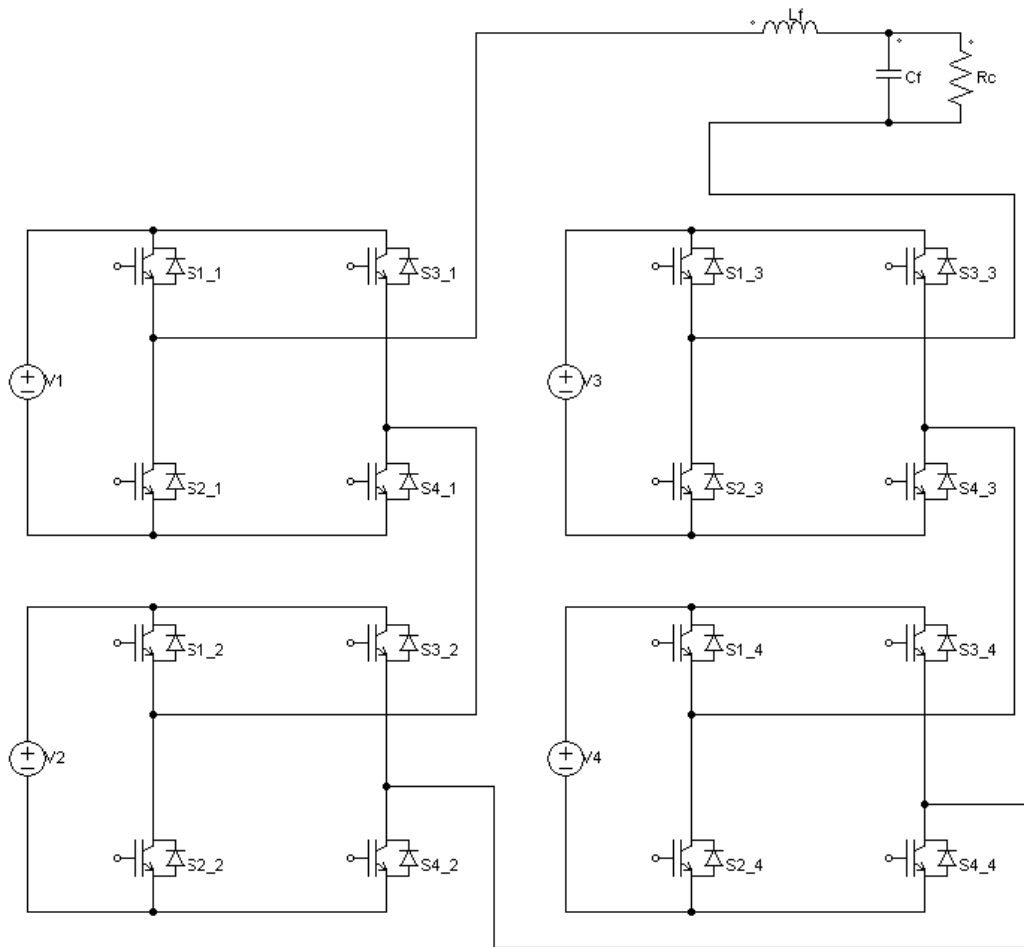
O conversor *Boost* tem a função de corrigir o Fator de Potência da FPCA e de ajustar o nível de tensão do barramento CC. A desvantagem dessa estrutura é a presença de um número maior de componentes semicondutores e passivos o que aumenta o volume do sistema e o seu custo. Outra topologia muito encontrada na literatura é a estrutura *Half-Bridge*, apresentada na Figura 2.4 (KOIZUMI, KUROKAWA e MORI 2006; VINCENZI *et. al.*, 2008).



**Figura 2.4 - FPCA: Retificador de meia onda monofásico – Filtro Capacitivo – Inversor em meia ponte - Filtro LC.**

Esta estrutura apresenta apenas dois interruptores no estágio inversor, o que facilita a construção do inversor e aumenta a confiabilidade do sistema, pois diminui a probabilidade de falhas. Porém, este inversor, gera apenas dois níveis de tensão. Deste modo a THD das formas de onda de saída irá aumentar, comparado a um inversor em ponte completa e utilizando o mesmo filtro de saída. Outro problema que surge é o desbalanceamento que os capacitores C1 e C2 estão sujeitos. Por isso, deve se garantir que C1 e C2 tenham valores bem próximos e sejam grandes o suficiente para evitar variações acentuadas nos valores de tensão de ambos os capacitores.

Outra estrutura, muito utilizada em aplicações de alta potência é a topologia *H-Bridge* (Figura 2.5).



**Figura 2.5 - FPCA: Células de inversores em ponte completa - Filtro LC.**

Esta estrutura são conectados vários inversores monofásicos, em ponte completa, em série. Esta estrutura caracteriza-se, principalmente pela geração de vários níveis de tensão de saída, o que muitas vezes, elimina a necessidade de filtros de saída (RECH *et. al.*, 2004). Em aplicações de alta potência, esta estrutura possibilita a utilização de interruptores de baixa potência e de baixa tensão reversa. Outra vantagem é que essa estrutura garante um equilíbrio da potência consumida por cada fonte CC (V1, V2, V3 e V4), evitando desbalanceamento de tensão entre os vários barramentos. A evidente desvantagem é a necessidade de um número maior de interruptores.

A seguir, são apresentados os modelos de filtros mais comuns em inversores de tensão.

## 2.3 Topologias de filtro de saída para inversores de tensão

Um elemento muito importante para FPCAs, quando se deseja baixos índices de THD, é o filtro passa-baixas de saída. Os filtros utilizados em inversores são formados por associações de indutores e capacitores. A topologia de filtro mais comum é o filtro de segunda ordem, bastante utilizada na literatura como em Van der Broeck (1993), Stefanello (2006) e Della Flora (2009), e é apresentada na Figura 2.6. Este filtro se caracteriza por uma atenuação de -40dB por década, a partir da frequência de corte.

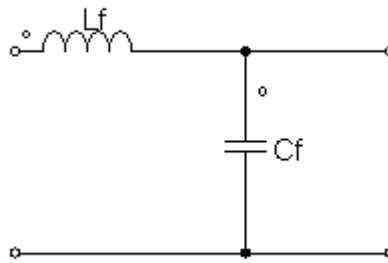
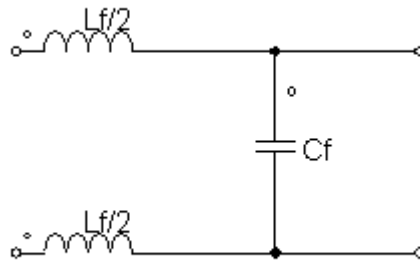


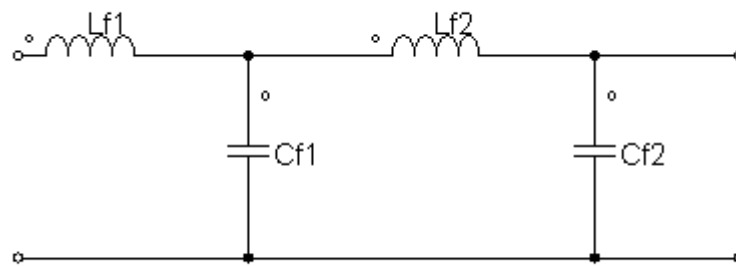
Figura 2.6 - Filtro LC de segunda ordem.

Uma versão modificada do filtro LC convencional (Figura 2.6), é apresentada na Figura 2.7, e possui as mesmas características elétricas, pois apenas divide-se a indutância  $L_f$  em duas, portanto o projeto de ambos os filtros é o mesmo. Porém, construtivamente são necessários dois núcleos e isto pode tornar o filtro mais caro. Uma vantagem desta estrutura surge no processo de medição da tensão sobre o capacitor. Na estrutura apresentada na Figura 2.6, o terminal negativo do capacitor  $C_f$  é conectado diretamente ao coletor dos interruptores do inversor, e a elevada frequência de comutação pode gerar interferências no sistema de medição de tensão. Com a indutância conectada no terminal negativo do capacitor, as variações de correntes são amortecidas e consequentemente, o potencial elétrico no terminal negativo do capacitor irá variar menos. Este filtro é encontrado no trabalho de Tzou (1997).



**Figura 2.7 - Filtro LC de segunda ordem modificado.**

Embora, normalmente se use filtros de segunda ordem para atenuar o conteúdo harmônico, outra solução para minimizar a THD, de forma mais eficiente, é aumentar a ordem do filtro. A Figura 2.8 apresenta um filtro passa-baixas LCLC.



**Figura 2.8 - Filtro LCLC de quarta ordem.**

Uma vantagem desse filtro é que sua atenuação pode ser de até -80dB por década, a partir da frequência de corte. A desvantagem evidente é o grande número de elementos passivos, bem como o sistema de controle ficar mais lento, se for utilizada uma banda passante pequena. Devido ao maior número de elementos armazenadores de energia, ocorrerá um aumento da energia reativa circulante.

Do mesmo modo que o filtro LC pode ser modificado a partir da divisão da indutância  $L_f$  em duas, pode se realizar o mesmo processo de divisão com o filtro LCLC, como apresentado na Figura 2.9. Alternativamente, as indutâncias  $L_{f2}/2$  podem compartilhar o mesmo núcleo, deste modo diminui-se o volume do filtro, como é mostrado no trabalho de Han, Tang e Wang (2005). Tipicamente, esses filtros são divididos em dois estágios, sendo o primeiro filtro LC responsável pela minimização do conteúdo harmônico gerado pela comutação do inversor, e o segundo filtro LC responsável pela atenuação da interferência eletromagnética que o inversor pode gerar na carga.

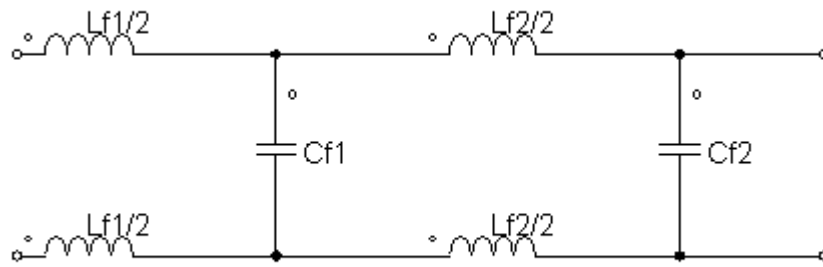


Figura 2.9 - Filtro LCLC de quarta ordem modificado.

## 2.4 Sumário

Este Capítulo apresentou uma revisão das principais estruturas de FPCAs monofásicas, com alimentação em tensão, encontradas na literatura. Adicionalmente, foram mostradas as estruturas de filtro mais comuns, juntamente com suas vantagens e desvantagens. Foram analisadas características, no que diz respeito a números de elementos passivos, semicondutores, facilidade de construção e suas implicações em termos de desempenho. Neste trabalho, é utilizada a topologia apresentada na Figura 2.2. O próximo Capítulo apresenta o projeto da FPCA proposta.

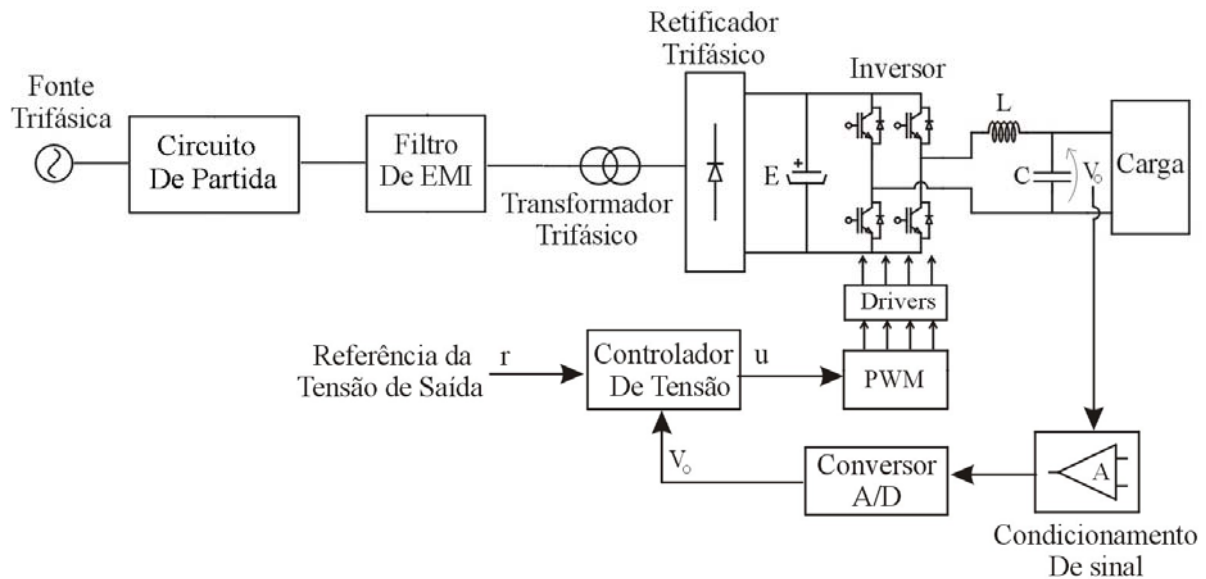
## ***3. PROJETO DA FONTE DE POTÊNCIA CA PROPOSTA***

### **3.1 Considerações Gerais**

Este Capítulo descreve o projeto da Fonte de Potência CA proposta. Este Capítulo foca o projeto e análise dos elementos que compõe a FPCA tais como: circuito de partida, isolamento galvânica, retificador e filtro capacitivo de entrada, circuito inversor de tensão, filtro de saída e o circuito *driver*, para acionamento dos interruptores do inversor. Também é abordado, brevemente, o sistema de medição e controle através de uma plataforma DSC. Maiores detalhes sobre a instrumentação serão apresentados no Capítulo 4.

### **3.2 Estrutura da FPCA proposta**

A Figura 3.1 apresenta um diagrama esquemático da FPCA projetada. O estágio de entrada da FPCA é formado por um circuito de partida, um filtro para atenuar interferências eletromagnéticas (EMI - *Electromagnetic Interference*) e um transformador de isolamento trifásico. O estágio de conversão CA/CC é formado por um retificador trifásico a diodos e um banco de capacitores para filtragem. O estágio de conversão CC/CA é formado por um inversor monofásico em ponte completa e filtro passa-baixas de segunda ordem LC.



**Figura 3.1 - Diagrama esquemático da FPCA proposta.**

O circuito de partida é responsável por ligar a FPCA e reduzir o elevado pico de corrente, causado pelo carregamento do banco de capacitores do barramento CC durante o período de inicialização da fonte. O filtro de EMI tem a função de reduzir interferências geradas pela própria fonte sobre a rede elétrica, permitindo que a mesma opere em conformidade com as normas vigentes e dentro dos limites legais. É conectado, na saída do filtro de EMI, um transformador trifásico que proporciona isolamento galvânico e torna adequada a tensão para alimentar o inversor. Para a conversão CA/CC, foi especificada uma ponte retificadora trifásica a diodos. A utilização de retificação a partir de uma rede trifásica deve-se à minimização da ondulação da tensão de saída do retificador e melhor qualidade do barramento CC. Um banco de capacitores é utilizado para filtragem da tensão de saída do retificador.

Neste trabalho, o inversor opera numa frequência de comutação de 50kHz. Portanto, é necessária uma escolha adequada dos interruptores que compõem o inversor. Para o acionamento dos interruptores, é necessária uma correta escolha dos *drivers*. O *driver* tem a função de adequar o nível de tensão para a comutação do interruptor de potência (normalmente entre 10 a 20V), sendo adequado para trabalhar na frequência de interesse (50kHz) e não há necessidade de possuir tempo morto, o qual será programado no DSC. Um tempo morto programado, otimiza o inversor de modo a diminuir a taxa de distorção harmônica das formas de onda de saída, principalmente em sinais com baixas amplitudes e frequências mais elevadas. Em baixas amplitudes, a passagem da tensão de saída por zero gera pulsos PWM muito estreitos que podem não ser implementados quando existe um



elevado tempo morto. Assim, por meio do DSC, pode-se gerar um tempo morto mínimo, que atenda às especificações de atrasos do interruptor e que minimize as distorções da tensão de saída no seu cruzamento por zero.

O filtro passa-baixas de saída da FPCA tem a função de minimizar o conteúdo harmônico originado da comutação do inversor. Este filtro é formado pela associação de um indutor e um capacitor, caracterizando um filtro de segunda ordem com atenuação de -40dB por década a partir da frequência de corte projetada.

Um sistema de medição de tensão e corrente foi projetado para fins de controle da FPCA. Para medir a tensão de saída e adequá-la aos níveis de tensão dos conversores Analógicos/Digitais do DSC (0 a 3V), foi projetado um sistema de condicionamento de sinais para medida das variáveis elétricas com filtro passa-baixas para minimização de ruídos.

Para controle da FPCA, foi escolhido o DSC TMS320F28335 desenvolvido por Texas Instruments. Este é um dispositivo da família TMS320C2000™ que combinam a integração dos periféricos de controle: Conversão A/D (Analogico/Digital), geração de sinais PWM, facilidade de um microprocessador com alto poder de processamento e possibilidade de cálculos com aritmética em ponto-flutuante.

A Tabela 3.1 apresenta as principais especificações da FPCA proposta.

**Tabela 3.1 – Especificações da FPCA proposta.**

<b>Parâmetro da FPCA</b>	<b>Especificação</b>
Tensão de alimentação	380V Trifásico
Potência nominal	1kVA
Frequência de comutação	50kHz
Máxima amplitude da tensão de saída	180V Monofásico
Máxima frequência da tensão de saída	2kHz

### **3.2.1 Circuito de comando da Fonte de Potência CA**

Devido à presença de um banco de capacitores na entrada da FPCA, é necessário um circuito que evite um degrau de tensão sobre os capacitores. Deste modo, o circuito de partida é responsável pela redução do pico de corrente dos capacitores durante o período de partida do inversor. A Figura 3.2 apresenta a configuração do sistema elétrico do circuito de partida da FPCA.

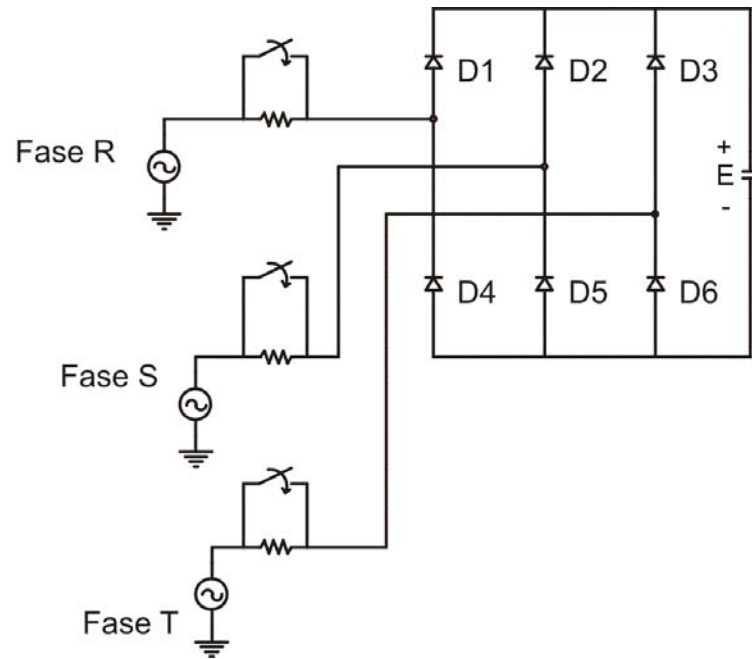


Figura 3.2 - Diagrama elétrico da entrada do inversor com circuito de partida.

Durante os primeiros segundos (em torno de 10 segundos) resistores são conectados entre as fases de alimentação e o retificador, deste modo limita-se a corrente de carregamento dos capacitores do barramento CC. Depois do carregamento suave, os resistores são colocados em curto-circuito e a fonte opera normalmente.

### 3.2.2 Filtro de EMI

O filtro de interferência eletromagnética tem por função reduzir os efeitos da comutação do inversor sobre a rede elétrica. É usual a utilização de filtros de EMI, neste tipo de aplicação. A FPCA proposta utiliza o Filtro Série Trifásico, modelo EFC50, fabricado pela empresa TC Cosmo (Figura 3.3). Este filtro possui as seguintes características:

- Faixa de corrente: até 100 A;
- Baixa corrente de fuga;
- Excelente atenuação de 150kHz a 30MHz;
- Tensão de trabalho até 500V - 50/60Hz;
- Temperatura de -25°C a 100°C;
- Compacto para sua categoria;
- Norma: Segue à CISPER 17.

O filtro especificado pode ser usado tanto para circuitos com configuração estrela

quanto triângulo. Neste caso, simplesmente o terminal neutro não é conectado.



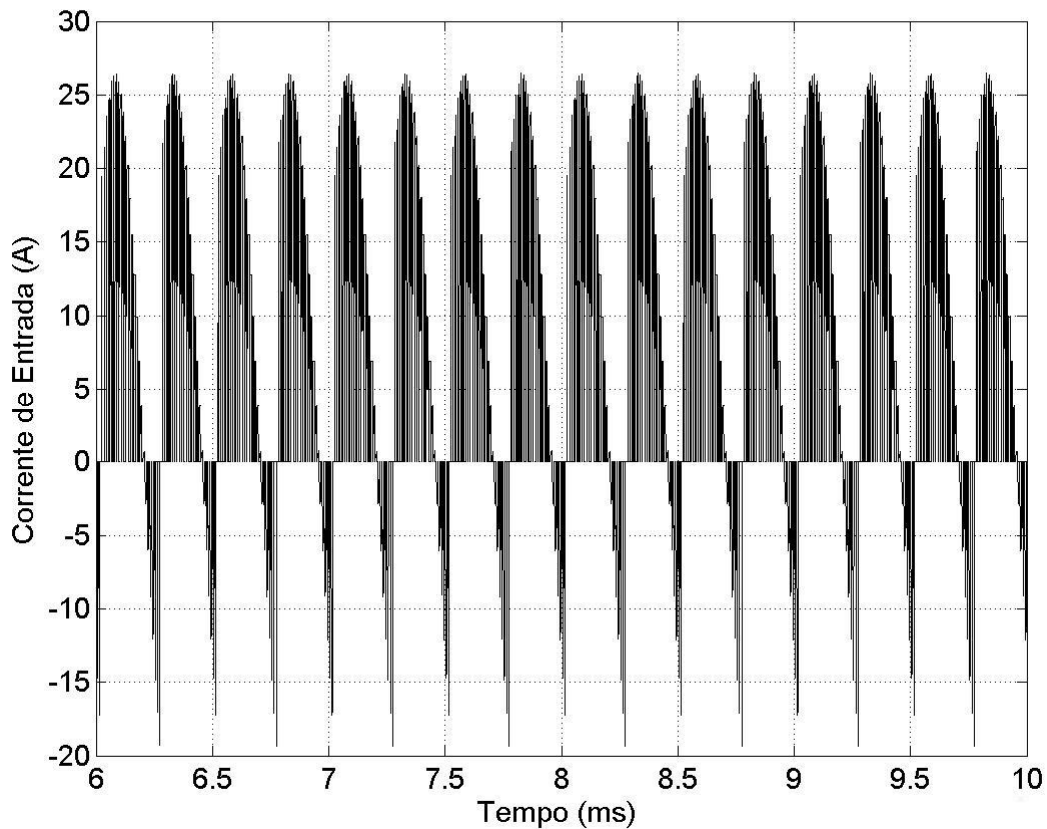
**Figura 3.3 - Filtro de EMI modelo EFC50.**

### **3.2.3 Análise dos elementos semicondutores da Fonte de Potência CA**

#### **3.2.3.1 Especificação da Ponte Retificadora trifásica**

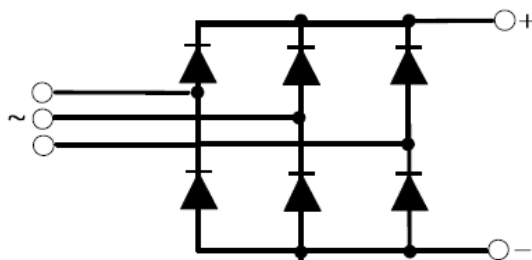
Para a correta operação do inversor é necessário um barramento CC com tensão de boa qualidade, isto é, com mínima ondulação. Um dos elementos que compõe a FPCA é o circuito retificador. Para especificação deste dispositivo é necessário, basicamente, três informações: Valor máximo da tensão reversa sobre os diodos, valor médio da corrente de entrada e valor de pico da corrente de entrada.

A tensão reversa máxima que os interruptores estão sujeitos é de 180V (valor do barramento CC). Para obtenção dos valores médio e de pico da corrente de saída do retificador, foi realizada uma simulação computacional. A Figura 3.4 apresenta esta simulação.



**Figura 3.4 – Simulação da corrente de saída do retificador em condições nominais.**

Através da simulação realizada chegou-se aos seguintes valores: Corrente média de saída igual a 6,58A e corrente de pico de saída igual a 26A. Com a determinação destes parâmetros de projeto, foi escolhida a ponte retificadora a diodos, trifásica, modelo 36MT120 fabricado pela IRF. A Figura 3.5 apresenta o esquema elétrico da ponte retificadora.



**Figura 3.5 - Retificador trifásico modelo 36MT120.**

Esta ponte permite uma corrente média de saída de 35A e possui uma tensão de bloqueio de 1200V, portanto este dispositivo atende os requisitos de projeto.

### 3.2.3.2 Especificação do Banco de Capacitores

Logo após o circuito retificador, um banco capacitivo é necessário para minimização da ondulação da tensão retificada. Foram especificados seis capacitores de  $680\mu\text{F}$  e dois resistores de  $22\text{k}\Omega$  para dissipação da energia dos capacitores. Os capacitores escolhidos suportam tensões reversas máximas de até  $400\text{V}$ . Esses valores foram escolhidos a partir de inversores comerciais de mesma potência (Inversores da empresa Semikron). A escolha de seis capacitores, e não de um apenas, se deve a otimização do tamanho vertical da fonte e assim se tem uma melhor utilização da placa de circuito impresso. A Figura 3.6 apresenta os capacitores que compõe o barramento CC. O barramento apresenta três saídas disponíveis:  $+E$ ,  $+E/2$  e COM.

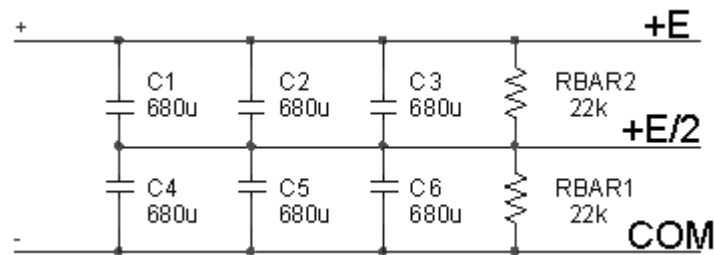


Figura 3.6 - Barramento CC.

Com acesso ao terminal central ( $+E/2$ ) do barramento CC, pode-se configurar o inversor tanto numa topologia em meia ponte como em ponte completa, realizando as corretas conexões.

### 3.2.3.3 Especificação dos interruptores do inversor

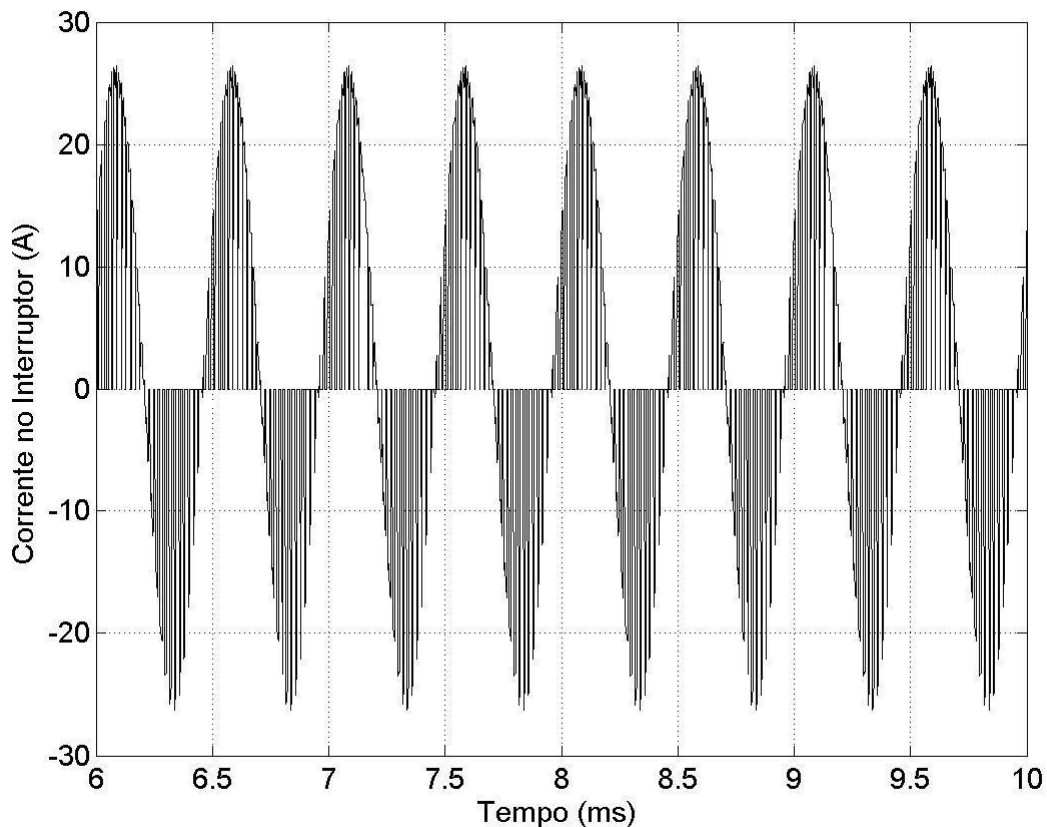
Um importante passo neste trabalho foi a escolha dos interruptores que compõem o inversor em ponte completa. A escolha do interruptor deve ser feita em função da tensão máxima de bloqueio, denominada por  $V_{CE}$  (Tensão entre coletor e emissor), do valor eficaz e de pico da corrente de coletor ( $I_C$ ) e da máxima frequência de comutação ( $F_S$ ). A seguir são definidos estes parâmetros com base na carga nominal ( $1\text{kVA}$ ) a ser acionada gerando uma senoide com amplitude de  $180\text{V}$  e frequência de  $2\text{kHz}$ .

i) Tensão máxima de bloqueio:

A tensão máxima de bloqueio que o interruptor deve suportar é dada pelo valor de tensão presente no barramento CC. O valor máximo do barramento da fonte de potência proposta é de 180V.

ii) Valor eficaz e de pico da corrente de coletor:

O valor de projeto da corrente de coletor ( $I_C$ ) do interruptor foi especificado em função de uma simulação para condições nominais de operação da FPCA, isto é, potência nominal e tensão com amplitude e frequência máximas. Para uma carga de 1kVA a corrente no interruptor atinge um valor eficaz de 12,6A. A Figura 3.7 apresenta a simulação da corrente de um interruptor do inversor sintetizando uma senóide de 180V com frequência de 2kHz.



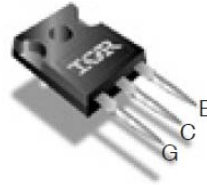
**Figura 3.7 – Simulação da corrente no interruptor em condições nominais.**

iii) Frequência de comutação:

A frequência de comutação é de 50kHz.

Com as informações de corrente, tensão de bloqueio e a frequência de comutação pode-se especificar o interruptor do inversor. Foi escolhido o interruptor do tipo IGBT,

modelo IRGB50B60PD1, fabricada pela IRF. O encapsulamento do IGBT modelo IRGB50B60PD1 é do tipo TO-247AC, apresentado na Figura 3.8. Estes dispositivos pertencem à classe de IGBTs ultra-rápidos que operam em frequências de até 150kHz.



TO-247AC

**Figura 3.8 - Encapsulamento do IGBT IRGB50B60PD1.**

A Tabela 3.2 apresenta as características elétricas principais do IGBT IRGB50B60PD1.

**Tabela 3.2 - Características principais do IGBT IRGB50B60PD1 (máximas).**

Símbolo	Denominação	Valor	Unidade	Condições
$I_{CE}$	Corrente de coletor	75	A	25° C
$V_{CE}$	Tensão entre coletor e emissor	600	V	
$T_{del} (on)$	Tempo de atraso no <i>turn-on</i>	30	ns	$I_{DS} = 33A,$ $V_{DS} = 390V,$ $V_{GS} = +15V,$ $R_G = 3,3\Omega,$ $L = 200\mu H$ $T_J = 25^\circ C$
$T_r$	Tempo de Subida	10	ns	
$T_{del} (off)$	Tempo de atraso no <i>turn-off</i>	130	ns	
$T_f$	Tempo de descida	11	ns	
$R_{CE} (on)$	Resistência de condução	0,061	$\Omega$	
$V_{GS}$	Tensão de <i>Gate</i>	+/- 20	V	

Pelos níveis de correntes que o interruptor conduz e pela elevada frequência de comutação, dissipadores foram utilizados para proteger os interruptores. A seguir é apresentado o projeto de um circuito de auxílio à comutação para os interruptores.

### 3.2.3.4 Circuito de auxílio à comutação *RC (Snubber)* para bloqueio do interruptor eletrônico

Interruptores eletrônicos comutando em frequência elevada apresentam alguns efeitos que podem gerar problemas no funcionamento do próprio conversor, nos circuitos de medição e em outros equipamentos que estão próximos ao conversor. Esses efeitos indesejados são: Interferência eletromagnética gerada pelas elevadas derivadas de tensão no momento da comutação e as perdas de comutação, geradas pela elevação da frequência de comutação. A interferência eletromagnética é um problema que pode atrapalhar o processo de realimentação do conversor, pois as medidas das variáveis elétricas serão afetadas. Quando um dispositivo de potência é bloqueado abruptamente, a energia armazenada em indutâncias parasitas (na forma de corrente) é dissipada no dispositivo de comutação, causando sobretensões no mesmo. A magnitude dessas sobretensões é proporcional ao valor dessa indutância parasita. Dispositivo IGBTs interrompem altas correntes numa curta duração de tempo, aumentando o potencial destrutivo desses transitórios de tensão.

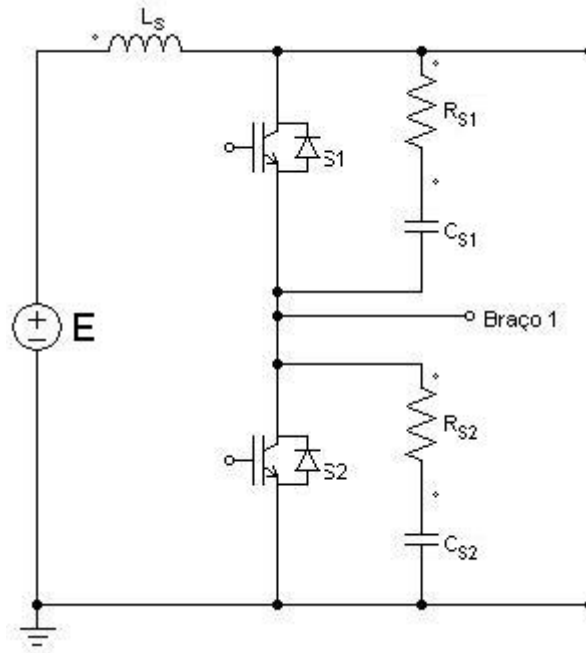
Um circuito simples que ajuda a amenizar esses problemas é o chamado circuito *Snubber*. O circuito de auxílio à comutação *Snubber* tem a função de ajudar a comutação do interruptor nas transições de abertura e fechamento. Estes circuitos são divididos em dois tipos: “*Turn-off Snubber*”, que ajuda na abertura e “*Turn-on Snubber*”, que ajuda no fechamento.

Circuitos *Snubber* são utilizados para proteger interruptores eletrônicos quando estes operam numa alta frequência de comutação. Existem várias configurações para circuitos *Snubbers* e sua escolha deve ser realizada com cuidado.

Um circuito *Turn-off Snubber* recomendado para estruturas inversoras (meia ponte ou ponte completa) é o *RC Snubber* – vide Mohan (2002). Esta estrutura ajuda a minimizar as derivadas de tensão sobre o interruptor, que ocasionam as interferências eletromagnéticas.

A Figura 3.9 apresenta um braço de um inversor com circuito *RC Snubber* em paralelo com os interruptores.





**Figura 3.9 - Circuitos RC Snubber.**

Na Figura 3.9 foi acrescentada uma indutância  $L_S$  (*Stray Indutance*), que representa a indutância das trilhas entre o barramento CC e os interruptores do inversor.

No momento de abertura dos interruptores, a corrente que circula pela indutância deve encontrar algum caminho para fluir. Se não houver um caminho, a energia armazenada na indutância  $L_S$  (na forma de campo magnético) será dissipada nos interruptores, o que provocará uma sobretensão sobre o mesmo. Com a presença de um circuito RC em paralelo com o interruptor, a indutância  $L_S$  irá ressonar com o capacitor de *Snubber*  $C_S$  e a sobretensão será limitada. O resistor  $R_S$  tem a função de dissipar a energia armazenada no capacitor  $C_S$  durante o período de condução do interruptor. Deve-se garantir que o capacitor  $C_S$  se descarregue totalmente durante o período de condução.

Uma limitação dessa estrutura é a presença de perdas sobre o resistor  $R_S$  tanto na carga como na descarga do capacitor  $C_S$ .

Com objetivo de calcular a capacitância  $C_S$ , é analisada a equação que rege a corrente do capacitor *Snubber*

$$I_{C_S} = C_S \frac{d}{dt}(V_{C_S}). \quad (3.1)$$

Isola-se  $C_S$  de (3.1), como é mostrado a seguir

$$C_S = I_{C_S} \left[ \frac{d}{dt}(V_{C_S}) \right]^{-1}. \quad (3.2)$$

Analisando (3.2), vê-se que, para uma dada corrente  $I_{C_S}$ ,  $C_S$  limita a taxa de variação da tensão  $V_{C_S}$ .

Considerando que a corrente que começa a ser conduzida pelo capacitor  $C_S$  (durante a abertura) é igual a corrente  $I_{L_S}$ , que circula pela indutância parasita  $L_S$ , pode-se calcular  $C_S$  a partir da taxa de variação da tensão desejada, como é mostrado a seguir

$$C_S = I_{L_S} \left[ \frac{\Delta V_{C_S}}{\Delta t} \right]^{-1}. \quad (3.3)$$

A constante  $R_S C_S$  é denominada “Constante de Tempo” de descarga do capacitor, aqui representada por  $\tau$

$$\tau = R_S C_S. \quad (3.4)$$

O tempo de descarga do capacitor de *Snubber* ( $C_S$ ) é denominado  $T_{dc}$ . Este tempo pode ser aproximado a três constantes de tempo, conforme apresentado a seguir

$$T_{dc} = 3R_S C_S. \quad (3.5)$$

E, isolando  $R_S$  de (3.5), tem-se a equação para o cálculo da resistência  $R_S$

$$R_S = \frac{T_{dc}}{3C_S}. \quad (3.6)$$

Para o projeto do circuito *Snubber* RC devem ser especificados três parâmetros:

- ➔ Tempo desejado de descarga do capacitor *Snubber* ( $T_{dc}$ );
- ➔ Taxa de variação da tensão do capacitor ( $\frac{\Delta V_{C_S}}{\Delta t}$ );
- ➔ E corrente que circula pela indutância parasita no momento do bloqueio do interruptores ( $I_{L_S}$ ).

O valor do tempo de descarga do capacitor *Snubber* ( $T_{dc}$ ) é limitado pelo tempo mínimo que o interruptor permanece em condução ( $T_{on}$ ), de modo que o capacitor se descarregue a tempo, antes do próximo bloqueio.

A taxa de variação da tensão do capacitor pode ser escolhida de modo a minimizar a interferência eletromagnética e diminuir a sobretensão sobre o interruptor. Vale saber que, o efeito do circuito *Snubber* só aparece no momento que o interruptor é bloqueado totalmente, por isso deve-se pesquisar o tempo de abertura do dispositivo IRGP50B60PD1, que no caso é de 130ns.

A corrente que circula pela indutância  $L_S$  no momento da abertura do interruptor pode ser verificada (com mais precisão) a partir de simulações.

A Tabela 3.3 apresenta os valores dos parâmetros utilizados para o projeto do circuito *Snubber*.

**Tabela 3.3 - Parâmetros do circuito para projeto do circuito *Snubber*.**

Parâmetros do circuito	Valor
$\frac{\Delta V_{C_s}}{\Delta t}$	180V / 300ns
$I_{L_s}$	12,6A
$T_{dc}$	500ns

O valor da taxa de variação da tensão sobre o capacitor foi especificada através do valor do barramento (180V) e de um tempo de carregamento de 300ns . Para a especificação da corrente  $I_{L_s}$  foi utilizada a simulação da corrente no interruptor, conforme apresentado na Figura 3.7. A partir da simulação utilizou-se o valor eficaz da corrente sobre o interruptor, no caso 12,6A. O tempo de descarga do capacitor foi escolhido num valor 40 vezes menor que o período de amostragem do sistema (20µs).

Com base nos valores da Tabela 3.3, calcula-se  $C_s$ , e utilizando a equação (3.3), tem-se

$$C_s = I_{L_s} \left[ \frac{\Delta V_{C_s}}{\Delta t} \right]^{-1} = 12,6 \left[ \frac{180}{300 \cdot 10^{-9}} \right]^{-1} = 21nF ,$$

e  $R_s$  utilizando (3.6)

$$R_s = \frac{T_{dc}}{3C_s} = \frac{500 \cdot 10^{-9}}{3 \cdot 43,33 \cdot 10^{-9}} = 7,9\Omega .$$

A dissipação de potência do resistor é determinada pela energia armazenada no capacitor em cada período de comutação e pela frequência de comutação. A energia armazenada no capacitor em cada período de comutação é dada pela seguinte equação

$$E_{C_s} = \frac{C_s V_{C_s}^2}{2} . \quad (3.7)$$

A potência dissipada sobre o resistor em cada período de comutação é dada pela seguinte equação

$$P_d = \frac{C_s V_{C_s}^2}{2} \cdot F_s . \quad (3.8)$$

Substituindo os valores já obtidos na equação (3.8), tem-se

$$P_d = \frac{C_s V_{c_s}^2}{2} \cdot F_s = \frac{21 \cdot 10^{-9} \cdot 180^2}{2} \cdot 50 \cdot 10^3 = 17W .$$

### 3.2.3.5 Especificação do *driver*

Os elementos responsáveis pela comutação dos interruptores eletrônicos são os *drivers*. Estes circuitos são responsáveis pela adequação do nível de tensão do comando do DSC (tipicamente de 3 à 5V) para um nível que torne possível a comutação dos interruptores, normalmente de 10 a 20V. O *driver* a ser selecionado deve operar na frequência de interesse, 50kHz. Deseja-se, também, que este dispositivo tenha um tempo morto relativamente pequeno, mas que não seja menor que os tempos de fechamento (*turn-on time*) e de abertura (*turn-off time*) do interruptor. Um tempo morto pequeno é necessário para diminuir a THD das formas de onda de saída em baixas amplitudes e altas frequências. Em baixas amplitudes, a passagem da tensão de saída por zero gera pulsos PWM muito estreitos que podem não serem implementados quando existe um elevado tempo morto. O tempo total de abertura do interruptor é de:  $T_{del} (off) + T_f$ , (ver Tabela 3.2). Obedecendo a todos esses critérios, foi selecionado o *driver* IR2110PbF que é um dispositivo de alta velocidade aplicado ao acionamento de IGBT de alta potência com níveis altos e baixos de saída independentes. Este dispositivo é do fabricante IRF. As entradas lógicas são compatíveis com níveis de tensão de 3,3V, típicos de DSCs. O *driver* selecionado não apresenta tempo-morto, portanto a lógica de tempo morto será programada através do DSC. Assim, o DSC pode gerar um tempo morto mínimo, que atenda às especificações de atrasos dos interruptores e que minimize as distorções da tensão de saída, no cruzamento por zero. Uma entrada *shutdown* é provida para desligar as saídas e proteger o inversor de falhas tais como curto-circuito ou sobre corrente. Os canais de saída podem ser usados para acionar IGBTs com tensões de bloqueio de até 500V. A Figura 3.10 apresenta o encapsulamento do *driver* IR2110PbF.

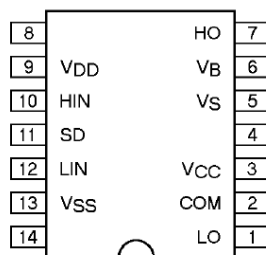


Figura 3.10 - Encapsulamento do *driver* IR2110PbF.

A seguir são listadas as principais características do *driver* IR2110PbF:

- Opera com barramento de até 500V;
- Tolerante com transiente de tensão negativa, imune a  $dV/dt$ ;
- Tensão de *gate* com faixa de 10V a 20V;
- Compatível com lógica de tensão de 3,3V;
- Variação de  $\pm 5V$  no *offset* para o terra de alimentação e terra lógico;
- Saídas em fase com a entrada.

A Figura 3.11 apresenta a denominação dos pinos do *driver* IR2110PbF.



**Figura 3.11 - Pinagem do *driver* IR2110PbF.**

A Tabela 3.4 apresenta a descrição de cada pino do *driver* escolhido.

**Tabela 3.4 - Descrição dos pinos do *driver* IR2110PbF.**

<b>Símbolo</b>	<b>Descrição</b>
$V_{DD}$	Alimentação lógica
HIN	Entrada Lógica para acionamento do interruptor superior, em fase com HO
SD	Entrada lógica para Shutdown
LIN	Entrada Lógica para acionamento do interruptor inferior, em fase com LO
$V_{SS}$	Terra lógico
$V_B$	Alimentação flutuante para acionamento do interruptor superior
HO	Saída para acionamento do interruptor superior
$V_S$	Retorno da alimentação flutuante ( $V_B$ )
$V_{CC}$	Alimentação para acionamento do interruptor inferior
LO	Saída para acionamento do interruptor inferior
COM	Retorno da alimentação $V_{CC}$

A Figura 3.12 apresenta um diagrama esquemático ilustrativo das ligações do *driver* com um conversor (obtida do *datasheet* do dispositivo).

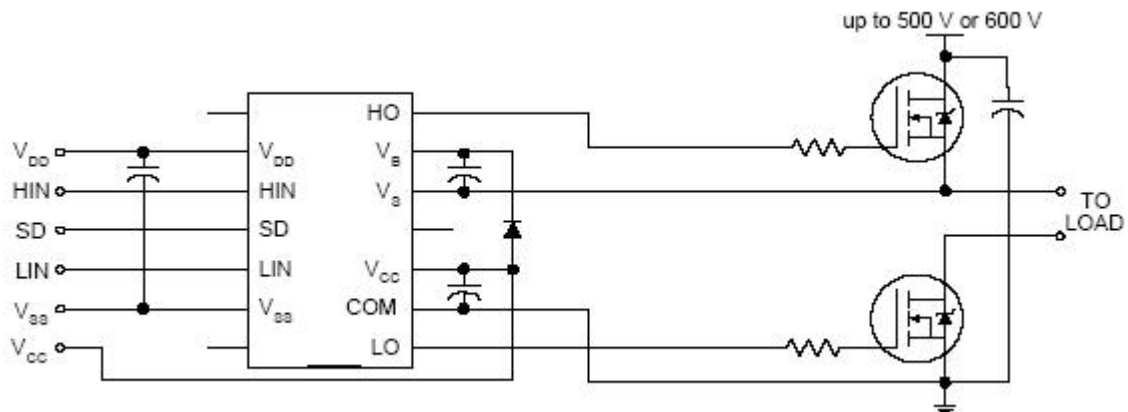


Figura 3.12 - Ligações do driver IR2110 com um conversor.

A Tabela 3.5 apresenta os níveis de tensão utilizados no circuito do *driver* com base num barramento de 180V. Os valores apresentados na Tabela 3.5 foram definidos de forma a se adequar aos níveis de tensão de comando de +5V (gerados através de um circuito receptor de sinais por fibra óptica).

Tabela 3.5 - Níveis de tensão utilizados no circuito do *driver* IR2110PbF.

Símbolo	Definição	Valor	Unidade
$V_B$	Tensão Absoluta da fonte flutuante em nível alto	195	V
$V_S$	Tensão de <i>offset</i> da fonte flutuante em nível alto	180	
$V_{HO}$	Tensão de saída flutuante em nível alto	195	
$V_{CC}$	Tensão de alimentação	15	
$V_{LO}$	Tensão de saída em nível baixo	0	
$V_{DD}$	Tensão de alimentação lógica	5	
$V_{SS}$	Tensão de <i>offset</i> da alimentação lógica	0	
HIN	Tensão de entrada lógica (HIN, LIN e SD)	5	
TA	Temperatura ambiente	25	°C

A Figura 3.13 apresenta um diagrama de blocos funcional do *driver* IR2110PbF. O *driver* apresenta isolamento entre entrada e saída por alta impedância. O *driver* não apresenta um sistema de proteção especial contra sobre-corrente, mas possui um pino de entrada SD (*Shutdown*) que pode controlar o dispositivo para desabilitar as saídas do *driver* caso ocorra alguma falha no sistema, no caso uma sobre corrente. Para isso deve-se projetar um circuito que converta o nível de corrente excessivo em um nível de tensão na entrada no pino SD que desabilite as saídas do *driver*.

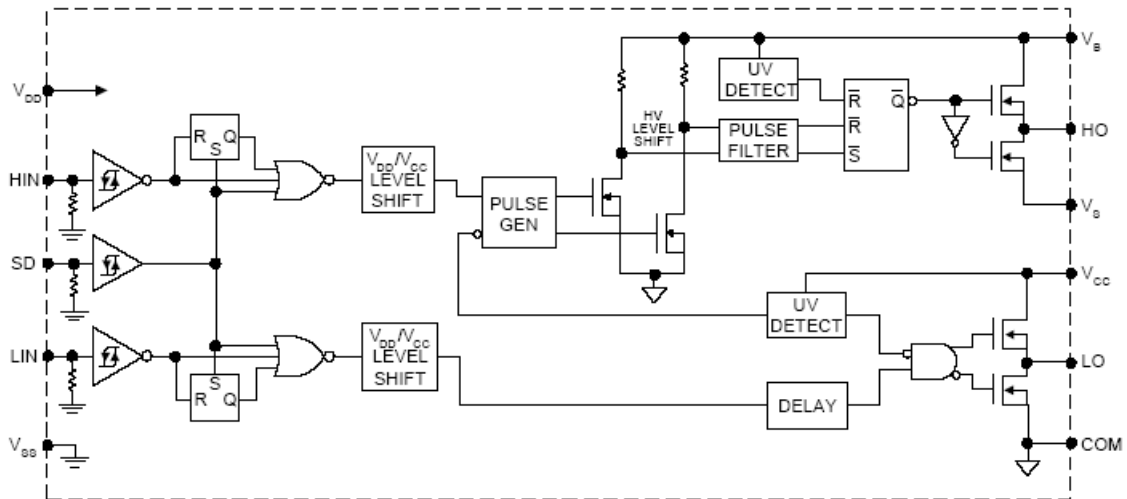


Figura 3.13 - Diagrama interno do *driver*.

O módulo do *driver* IR2110PbF permite acionar apenas dois interruptores de modo independente. Para acionar um inversor em ponte completa, que possui quatro interruptores, é necessária a utilização de dois módulos desse *driver*.

Analisando, as Figuras 3.12 e 3.13, nota-se que os pinos HO e LO são responsáveis pela comutação do interruptor superior e inferior, respectivamente. A tensão que permite o acionamento do interruptor inferior, de um braço do inversor, é a própria tensão de alimentação do *driver* ( $V_{CC}$ ). Para o acionamento do interruptor superior, utiliza-se a tensão armazenada em um capacitor de *bootstrap*. Este capacitor é carregado no momento em que o interruptor inferior está em condução. Deste modo consegue-se a isolamento elétrica entre o comando do interruptor superior e inferior.

### 3.2.4 Filtro LC de saída

Para a geração das formas de onda em ampla faixa de frequências e de amplitudes com uma baixa THD faz-se necessário o projeto de um filtro passa-baixas na saída da FPCA. Filtros passivos de segunda ordem, do tipo LC, são largamente utilizados para filtragem da tensão de saída de inversores com modulação PWM. Alguns procedimentos de projeto de filtros LC são apresentados na literatura, como no trabalho de Michels *et. al.* (2005), que apresenta uma metodologia sistematizada de projeto do filtro que atenda a máxima THD admissível para inversores com modulação PWM.

Neste trabalho o projeto do filtro de saída foi realizado de um modo mais simplificado. Os parâmetros  $L$  e  $C$  são calculados a partir da especificação da banda passante e da taxa de amortecimento em condições nominais de carga. A banda passante deve ser maior que a máxima frequência a ser sintetizada (2kHz).

A Figura 3.14 apresenta o filtro LC com uma resistência de carga.

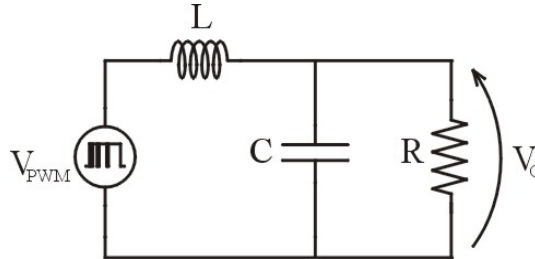


Figura 3.14 - Filtro LC de saída.

O circuito RLC da Figura 3.14 pode ser expresso matematicamente por uma função de transferência  $G_f(s)$  de segunda ordem da seguinte forma

$$G_f(s) = \frac{V_o(s)}{V_{PWM}(s)} = \frac{\omega_f^2}{s^2 + 2\zeta_f \omega_f s + \omega_f^2}, \quad (3.9)$$

em que:

$$\omega_f = \frac{1}{\sqrt{LC}}, \text{ frequência natural do filtro}$$

e

$$\zeta_f = \frac{1}{2R} \sqrt{\frac{L}{C}}, \text{ taxa de amortecimento do filtro.}$$

A variável  $V_o(s)$  representa a tensão de saída da FPCA (tensão na resistência de saída  $R$ ) e a variável  $V_{PWM}(s)$  representa a tensão de saída do inversor PWM. Neste projeto, especificou-se uma banda passante de 3,2kHz. A taxa de amortecimento possui um valor de 0,15. Estes valores foram escolhidos de modo a minimizar o volume do indutor (elemento de maior custo no filtro). Analisando as equações do filtro LC vê-se que quanto menor a taxa de amortecimento, menor é o valor da indutância, e deste modo a construção do indutor é facilitada.

Para calcular o valor da capacitância  $C$ , utiliza-se a equação a seguir, que é derivada da taxa de amortecimento

$$C = \frac{1}{2\omega_f \zeta_f R}. \quad (3.10)$$



Para calcular o valor da indutância  $L$ , utiliza-se a seguinte equação, que é derivada da frequência natural. A equação a seguir mostra o cálculo de  $L$

$$L = \frac{1}{\omega_f^2 C}. \quad (3.11)$$

Utilizando as especificações citadas e o valor nominal da resistência de carga, que para uma potência de 1kVA e para uma tensão de saída de 127V eficazes é de  $16\Omega$ , com a equação (3.10) obtém-se o valor do capacitor do filtro

$$C = \frac{1}{2\omega_f \zeta_f R} = \frac{1}{2 \cdot 2 \cdot \pi \cdot 3,2 \cdot 10^3 \cdot 0,15 \cdot 16} \cong 10\mu\text{F}.$$

Agora, com o valor do capacitor e da banda passante, com a equação (3.11) calcula-se o valor do indutor do filtro

$$L = \frac{1}{\omega_f^2 C} = \frac{1}{(2 \cdot \pi \cdot 3,2 \cdot 10^3)^2 \cdot 10 \cdot 10^{-6}} \cong 250\mu\text{H}.$$

### 3.3 Sumário

Este Capítulo apresentou o projeto de uma FPCA com um inversor em ponte completa monofásico de 1kVA. Inicialmente foi realizada uma breve abordagem sobre os requisitos para a construção da fonte de modo a atender as demandas de desempenho. Foi apresentado o projeto do circuito retificador de entrada da Fonte e um circuito de partida para limitação da corrente de pico dos capacitores. Também, foi apresentado um filtro de linha para minimização de interferências eletromagnéticas causado pelo inversor sobre a rede elétrica. O circuito inversor foi cuidadosamente projetado e foi realizada uma escolha criteriosa dos interruptores e do circuito *driver*. Um circuito *Snubber* RC foi apresentado e projetado para limitação das perdas de comutação dos IGBTs e minimização das interferências eletromagnéticas. Por fim foi realizado o projeto de um filtro passa-baixas LC para mitigar o conteúdo harmônico. A instrumentação para medida de variáveis elétricas será apresentada no próximo Capítulo.

## ***4. INSTRUMENTAÇÃO***

### **4.1 Considerações Gerais**

A instrumentação para medidas de qualquer sistema de controle é de vital importância, pois o desempenho do sistema em malha fechada é diretamente dependente da qualidade destas medidas. Portanto, o projeto dessa instrumentação deve ser realizado com critério.

Este Capítulo aborda o projeto e simulação do sistema de condicionamento de sinais para medição das variáveis elétricas (corrente e tensão) da FPCA. Este sistema tem por finalidade adequar a amplitude das variáveis elétricas medidas aos níveis de tensão dos conversores Analógico/Digitais do DSC TMS320F28335. O nível de tensão que o DSC trabalha é de 0 a 3V, portanto, os sinais medidos devem excursionar dentro desta faixa. Adicionalmente, cada canal de medida possui um filtro passa-baixa de segunda ordem para minimização de ruídos que possam interferir na qualidade das medidas. O circuito proposto possibilita a medição de duas correntes e uma medida de tensão numa faixa de frequência de 0 à 2kHz.

### **4.2 Projeto da Instrumentação**

#### **4.2.1 Condicionamento das medidas de corrente**

Para medição de correntes são utilizados sensores de corrente por Efeito Hall de baixo custo, modelo ACS712, fabricado por Allegro® MicroSystems, Inc. A Figura 4.1 apresenta um desenho representativo do sensor por Efeito Hall ACS712. Este sensor possui saída em tensão e uma banda passante de 50kHz.



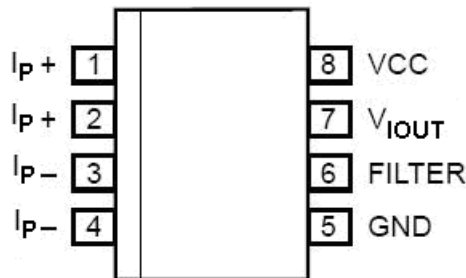
**Figura 4.1 - Sensor de corrente por Efeito Hall ACS712.**

Existem três modelos de sensores ACS712 disponíveis e eles são diferenciados pelos níveis de corrente de entrada. A Tabela 4.1 apresenta os três modelos de sensores.

**Tabela 4.1 - Modelos de sensores ACS712.**

Modelo	Faixa de corrente	Sensibilidade (mV/A)
ACS712ELCTR-05B-T	$\pm 5$ A	185
ACS712ELCTR-20A-T	$\pm 20$ A	100
ACS712ELCTR-30A-T	$\pm 30$ A	66

O sensor escolhido que atende os níveis de corrente é o modelo ACS712ELCTR-20A-T. A Figura 4.2 apresenta o sensor de corrente com a denominação de cada pino.



**Figura 4.2 - Pinagem do Sensor por Efeito Hall ACS712.**

A Tabela 4.2 apresenta a descrição dos pinos do sensor.

**Tabela 4.2 - Descrição dos pinos do sensor.**

Pino	Nome	Descrição
1 e 2	$I_{p+}$	Terminal de entrada da corrente; pinos fundidos internamente
3 e 4	$I_{p-}$	Terminal de saída da corrente; pinos fundidos internamente
5	GND	Terminal de terra
6	FILTER	Terminal para capacitor de filtro externo
7	$V_{IOUT}$	Sinal de saída analógica
8	$V_{CC}$	Terminal de alimentação

A Figura 4.3 apresenta o esquema de ligação do sensor de corrente.

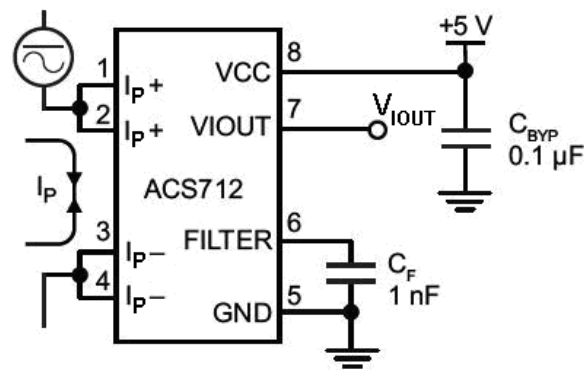


Figura 4.3 Diagrama de ligação do sensor de corrente.

Para o projeto do circuito de condicionamento é necessário conhecer a excursão da tensão de saída do sensor de corrente. A Figura 4.4 apresenta a curva que relaciona a tensão de saída do sensor  $V_{IOUT}$  com a corrente de entrada  $I_P$ . Este gráfico foi obtido do *datasheet* do componente. Nota-se que, para várias temperaturas, as curvas de transferência do dispositivo estão bem próximas, demonstrando boa linearidade do componente mesmo com grandes variações de temperatura.

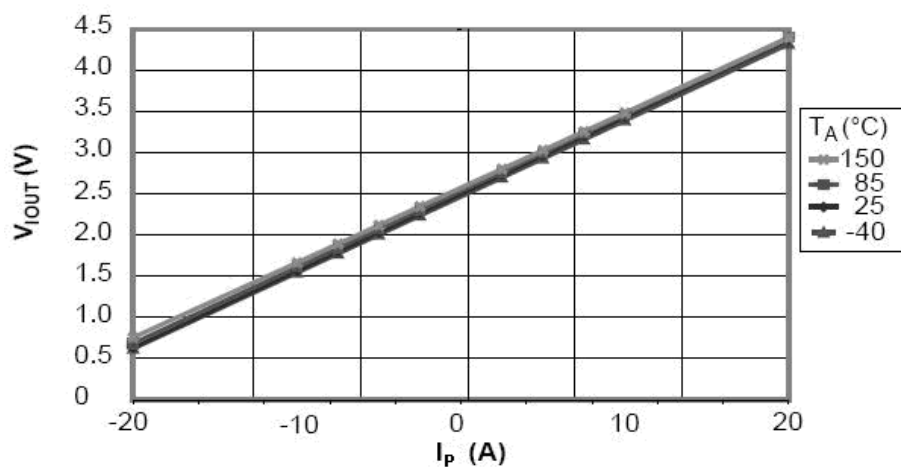


Figura 4.4 - Curva que relaciona a tensão de saída com a corrente de entrada do sensor de corrente ACS712ELCTR-20A-T.

A instrumentação proposta possui as seguintes características:

- Possibilidade de medição de duas correntes, simultaneamente;
- Leitura de corrente em frequências de 0 à 2kHz;
- Filtro passa-baixas com frequência de corte de 30kHz.

Optou-se por dois canais de medidas de corrente para possibilitar a implementação de leis de controle que necessitam de medidas de corrente de carga e do indutor do filtro de saída.

Para facilitar a análise e o entendimento do projeto, e sem perda de generalidade, é considerado que a corrente de entrada do sensor é senoidal. Através do gráfico apresentado na Figura 4.4, pode-se afirmar que a tensão de saída do sensor de corrente pode ser expressa como  $V_{IOUT} = 2 \sin(\omega t) + 2,5$ . A tensão  $V_{IOUT}$  tem uma excursão de 0,5 à 4,5V e possui um valor médio de 2,5V.

O primeiro passo, para a elaboração do circuito de condicionamento, consiste na escolha da topologia do circuito. Pelo fato de os canais serem idênticos, a análise é realizada em relação a um canal apenas.

A Figura 4.5 mostra o diagrama esquemático do circuito condicionador de sinais. Cada canal é formado por dois estágios de amplificação e filtragem:

1º Estágio (entrada  $V_E$  e saída  $V_I$ ): Amplificador inversor com *offset* e filtro passa-baixas;

2º Estágio (entrada  $V_I$  e saída  $V_S$ ): Amplificador inversor de ganho unitário e filtro passa-baixas.

No primeiro estágio, o sinal senoidal de entrada ( $V_E = V_{Em} \sin(\omega t) + 2,5$ ) com amplitude  $V_{Em}$  é atenuado e somado a um nível médio CC de modo a obter um *offset* de saída de -1,5V e uma amplitude máxima de 1,5V, assim resultando em um sinal de saída igual a  $V_I = -[1,5 \cdot \sin(\omega t) + 1,5]$ . O segundo estágio tem a função de inverter o sinal de saída do primeiro estágio, resultando em  $V_S = 1,5 \cdot \sin(\omega t) + 1,5$ .

Além de amplificar, o circuito condicionador possui filtros passa-baixas que têm a função de atenuar os sinais de alta frequência que possam interferir na medição. A característica passa-baixa é formada pela inserção de capacitores ( $C_{F1}$  e  $C_{F2}$ ) em paralelo com os resistores de realimentação.

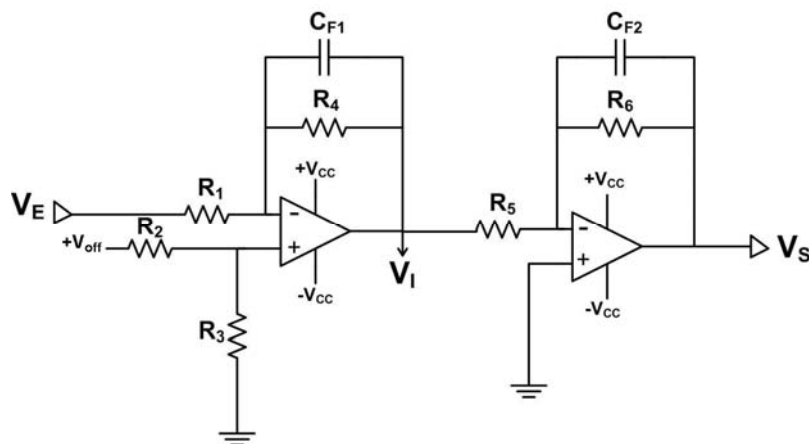


Figura 4.5 - Circuito de condicionamento de sinais de corrente.

Para se projetar os valores dos resistores e capacitores do circuito condicionador, foi realizada a análise CC e a análise CA.

Na análise CC, consideram-se os capacitores circuito aberto e as fontes CA são aterradas. A equação abaixo representa o nível CC do sinal de saída  $V_S$ , aqui representado por  $V_{SCC}$

$$V_{SCC} = \left[ \frac{R_4}{R_1} \cdot V_{ECC} - \left( 1 + \frac{R_4}{R_1} \right) \cdot \left( \frac{R_3}{R_2 + R_3} \right) \cdot V_{off} \right] \cdot \left( \frac{R_6}{R_5} \right). \quad (4.1)$$

onde  $V_{ECC}$  é o nível contínuo da tensão de entrada  $V_E$  que vale 2,5V e  $V_{off}$  é uma tensão regulada (com alta precisão) para prover o *offset* do sistema. O valor de  $V_{off}$  é de 3V. A tensão  $V_{off}$  deve ter uma variação mínima, por isso é utilizado um regulador de tensão LM2950-3 para gerar essa tensão.

Na análise CA, consideram-se as fontes CC aterradas. A função de transferência  $G_C(s)$  que relaciona o sinal CA de saída  $V_{SCA}(s)$  em relação o sinal CA de entrada  $V_{ECA}(s)$  é dado pela expressão abaixo,

$$G_C(s) = \frac{V_{SCA}(s)}{V_{ECA}(s)} = \left( \frac{R_4 \cdot R_6 / R_1 \cdot R_5}{(1 + s \cdot R_4 \cdot C_{F1}) \cdot (1 + s \cdot R_6 \cdot C_{F2})} \right). \quad (4.2)$$

Da superposição dos sinais  $V_{SCA}$  e  $V_{SCC}$ , obtém-se o sinal de saída  $V_S$ . A partir das equações (4.1) e (4.2) e considerando  $R_6$  igual a  $R_5$  (amplificador inversor de ganho unitário), vê-se que a escolha de  $R_1$  e  $R_4$  determina o grau de atenuação CA do circuito condicionador de sinais. Considerando  $R_6$  igual a  $R_5$ , então os resistores  $R_1$ ,  $R_2$ ,  $R_3$  e  $R_4$  e o nível de tensão  $V_{off}$  determinam a tensão de *offset* igual a 1,5 V a qual é necessária em  $V_S$ . Os capacitores  $C_{F1}$  e  $C_{F2}$  e os resistores  $R_4$  e  $R_6$  impõem a frequência de corte inferior dos filtros passa-baixas.

A Tabela 4.3 apresenta os valores comerciais utilizados dos resistores e capacitores para simulação (e posterior implementação) do circuito de condicionamento de corrente.

**Tabela 4.3 - Valores dos componentes para simulação do circuito de condicionamento de corrente.**

Elemento da rede RC	Valor Comercial (1%)
$R_1$	15k $\Omega$
$R_2$	130k $\Omega$
$R_3$	10k $\Omega$
$R_4$	11k $\Omega$
$R_5$	1k $\Omega$
$R_6$	1k $\Omega$
$C_{F1}$	470pF
$C_{F2}$	4,7nF

Foi escolhido o amplificador operacional TL084 para fins de simulação e implementação tanto no circuito de condicionamento de tensão como o de corrente.

#### 4.2.1.1 Simulação do Circuito de condicionamento para medidas de corrente

Foram realizadas simulações do circuito de condicionamento de corrente para verificação do desempenho do mesmo em um caso em que a corrente de entrada vale 20A de pico. A Figura 4.6 apresenta a simulação da tensão de saída do circuito no *software* Orcad 9.2. Para operar em conformidade com os canais A/Ds do DSC, essa tensão deve excursionar entre 0 e 3V.

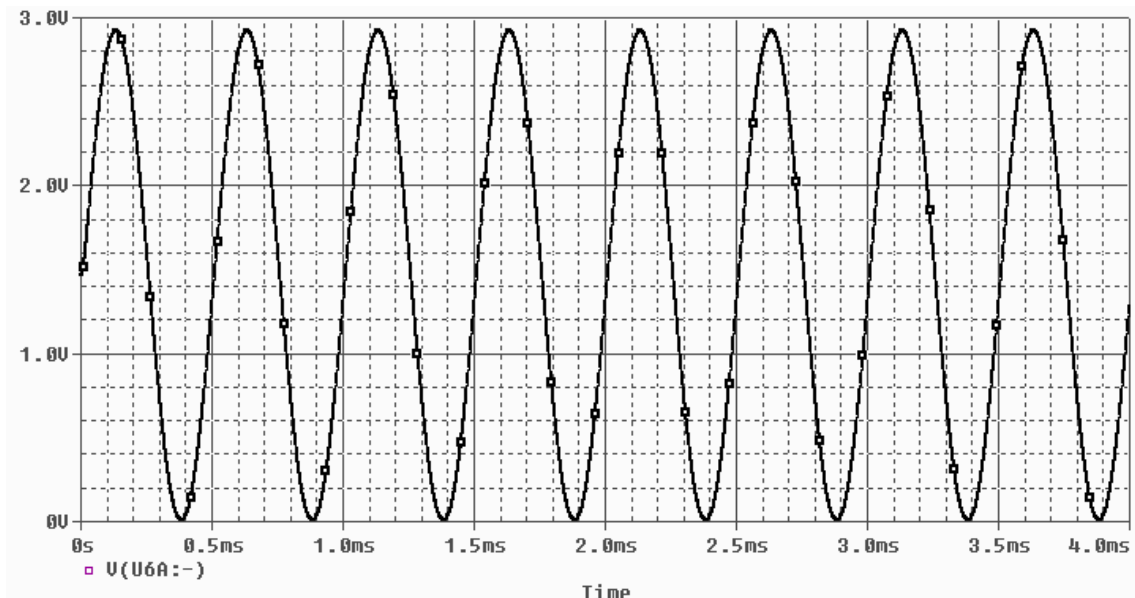


Figura 4.6 - Tensão de saída do circuito de condicionamento de corrente.

Com intuito de averiguar a fase e o ganho do circuito com o aumento da frequência, foi traçado o diagrama de Bode do circuito. A Figura 4.7 apresenta a simulação da fase e do ganho da tensão de saída do circuito de condicionamento de corrente.

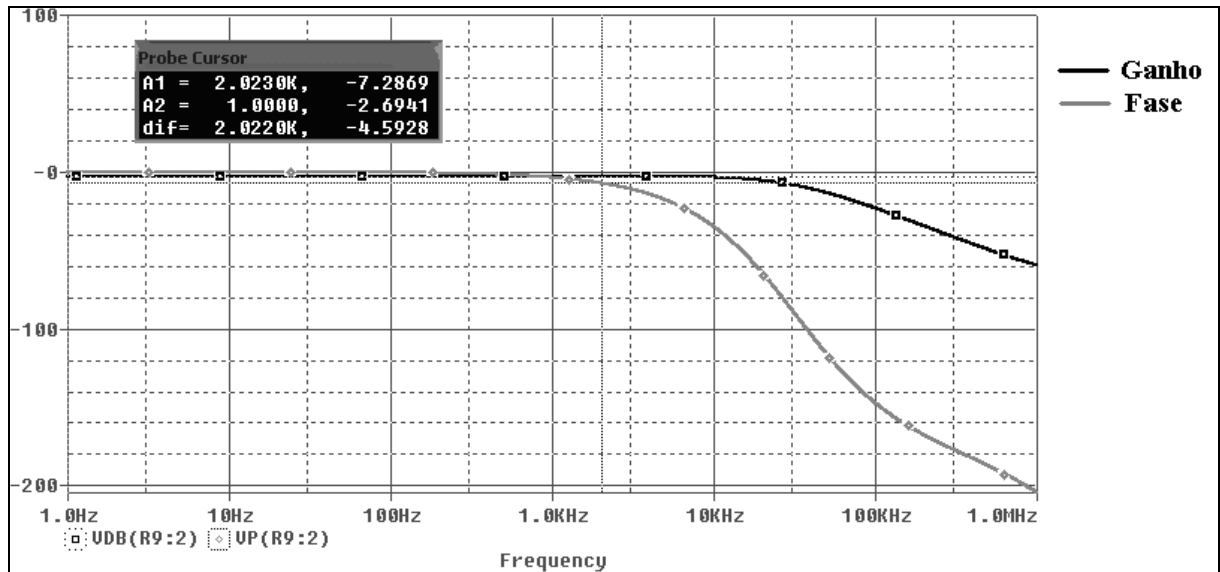


Figura 4.7 - Diagrama de Bode do circuito de condicionamento de corrente.

Através da simulação verificou-se que o ganho é constante até a frequência máxima de operação (2kHz) e a fase é de  $-7,28^\circ$  nessa frequência, sendo um valor razoável para fins de medição.

## 4.2.2 Condicionamento da medida de tensão

O circuito para medida de tensão foi projetado para realizar medições da tensão de saída da FPCA, ou seja, a tensão da carga.

A instrumentação proposta possui as seguintes características:

- Um canal de medição de tensão com excursão de -180V a +180V
- Leitura de tensões em frequências de 0 à 2kHz
- Filtro passa-baixas com frequência de corte superior a 30kHz

A tensão de saída da FPCA é aplicada diretamente na entrada do circuito de condicionamento. Considerando que a tensão de saída do filtro LC é senoidal, então, pode-se expressá-la como  $V_E = 180\sin(\omega t)$ . O primeiro passo, para a elaboração do circuito de condicionamento de tensão consiste na escolha da topologia do circuito. A Figura 4.8 mostra o diagrama esquemático do circuito condicionador de sinais. O circuito é formado por dois estágios de amplificação e filtragem:



1º Estágio (entrada  $V_E$  e saída  $V_I$ ): Amplificador com entrada diferencial e filtro passa-baixas;

2º Estágio (entrada  $V_I$  e saída  $V_S$ ): Amplificador inversor de ganho unitário com *offset* e filtro passa-baixas;

No primeiro estágio, o sinal senoidal de entrada ( $V_E = V_{Em} \sin(\omega t)$ ) com amplitude  $V_{Em}$  é atenuado de modo a se obter uma amplitude de 1,5V, assim resultando em um sinal de saída igual a  $V_I = -1,5 \cdot \sin(\omega t)$ . O segundo estágio tem a função de inverter o sinal de saída do primeiro estágio e somar um *offset* de 1,5V, resultando em  $V_S = 1,5 \cdot \sin(\omega t) + 1,5$ .

Além de amplificar, o circuito condicionador possui filtros passa-baixas que têm a função de atenuar os sinais de alta frequência que possam interferir na medição.

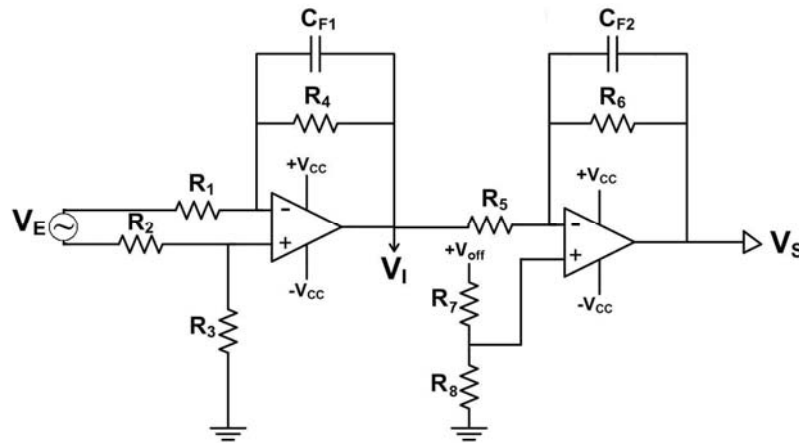


Figura 4.8 - Circuito Condicionador de sinais de Tensão.

Para se projetar os resistores e capacitores do circuito condicionador foi realizada a análise CC e a análise CA.

Apenas o segundo estágio é responsável pelo ajuste do *offset* e é expresso pela seguinte equação

$$V_{SCC} = V_{off} \cdot \left( \frac{R_8}{R_7 + R_8} \right) \cdot \left( 1 + \frac{R_6}{R_5} \right). \quad (4.3)$$

Na análise CA, considera-se as fontes CC aterradas. A função de transferência  $G_T(s)$  que relaciona o sinal de saída  $V_{SCA}(s)$  em relação o sinal de entrada  $V_{ECA}(s)$  é dado pela expressão abaixo,

$$G_T(s) = \frac{V_{SCA}(s)}{V_{ECA}(s)} = \left( \frac{R_4 \cdot R_6 / R_1 \cdot R_5}{(1 + s \cdot R_4 \cdot C_{F1}) \cdot (1 + s \cdot R_6 \cdot C_{F2})} \right). \quad (4.4)$$

A equação (4.4) é válida apenas quando  $R_1=R_2$  e  $R_3=R_4$ . Este é um artifício utilizado para relacionar a saída  $V_{SCA}$  com a entrada diferencial  $V_{ECA}$  no formato de uma função de transferência.

Da superposição dos sinais  $V_{SCA}$  e  $V_{SCC}$  se obtém o sinal de saída  $V_S$ . A partir das equações (4.3) e (4.4), e considerando  $R_5=R_6$  (amplificador inversor de ganho unitário), vê-se que a escolha de  $R_1$  e  $R_4$  determina o grau de atenuação CA do circuito condicionador de sinais. Os resistores  $R_5$ ,  $R_6$ ,  $R_7$  e  $R_8$  e o nível de tensão  $V_{off}$  determinam o nível CC da tensão de saída  $V_S$ , que deve ser igual a 1,5V. Os capacitores  $C_{F1}$  e  $C_{F2}$  e os resistores  $R_4$  e  $R_6$  impõem a frequência de corte inferior dos filtros passa-baixas.

A Tabela 4.4 apresenta os valores comerciais utilizados dos resistores e capacitores para simulação (e posterior implementação) do circuito de condicionamento de tensão.

**Tabela 4.4. Valores dos componentes para simulação do circuito de condicionamento de tensão.**

<b>Elemento da rede RC</b>	<b>Valor Comercial (1%)</b>
$R_1$	120k $\Omega$
$R_2$	120k $\Omega$
$R_3$	1k $\Omega$
$R_4$	1k $\Omega$
$R_5$	1k $\Omega$
$R_6$	1k $\Omega$
$R_7$	30k $\Omega$
$R_8$	10k $\Omega$
$C_{F1}$	4,7nF
$C_{F2}$	4,7nF

#### 4.2.2.1 Simulação do circuito de condicionamento de tensão

Foram realizadas simulações do circuito de condicionamento de tensão para verificação do desempenho do mesmo. A Figura 4.9 apresenta a simulação da tensão de saída do circuito numa frequência de operação de 2kHz. Essa tensão deve ficar entre 0 e 3V.

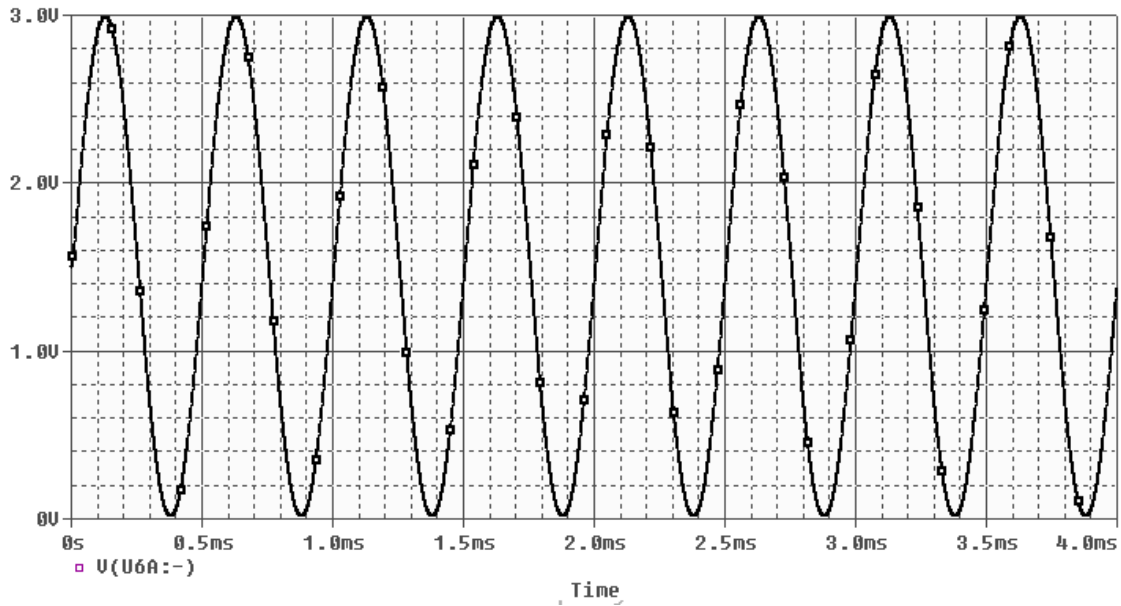


Figura 4.9 - Tensão de saída do circuito de condicionamento de tensão.

A Figura 4.10 apresenta a simulação da fase e do ganho da tensão de saída do circuito de condicionamento de tensão.

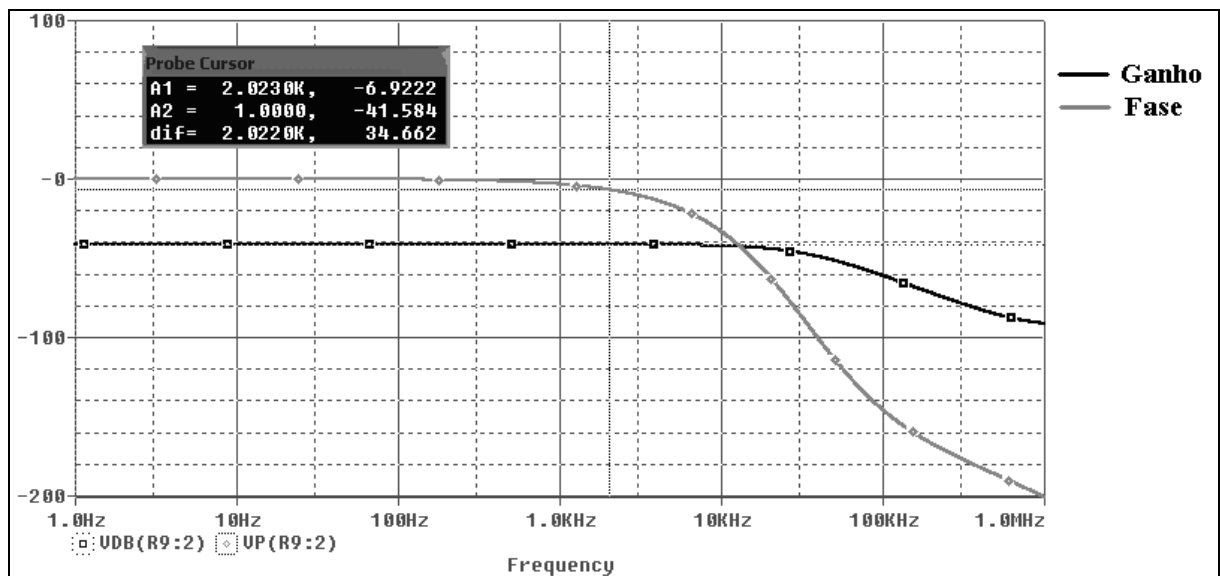
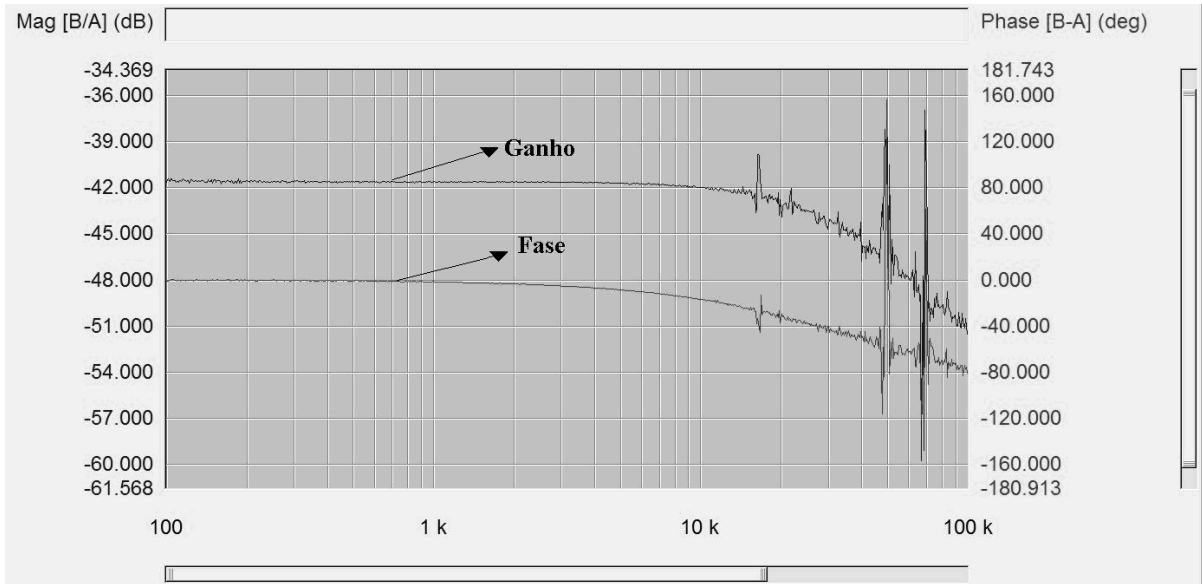


Figura 4.10 – Diagrama de Bode do circuito de condicionamento de tensão.

Através da simulação verificou-se que o ganho é constante até a frequência máxima de operação (2kHz), no caso -41,58dB e a fase está em torno de -6,9° nessa frequência, que é razoável para fins de medição e controle.

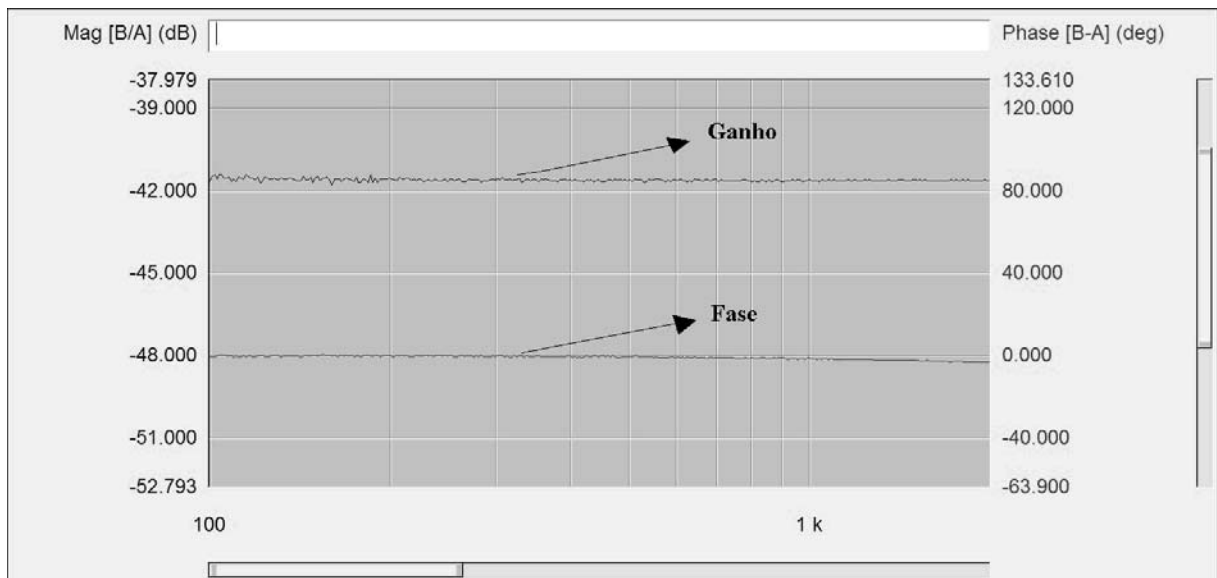
Para avaliação do desempenho da instrumentação construída, foi obtida a resposta em frequência experimental da instrumentação do canal de medida de tensão. Foi traçado o Bode da instrumentação através de um Analisador de Espectro Modelo 4395A, fabricado por

Agilent. A Figura 4.11 apresenta a resposta em frequência da instrumentação na faixa de frequências de 100Hz até 100kHz.



**Figura 4.11 - Diagrama de Bode do circuito de condicionamento de tensão obtido através do Analisador de Espectro Modelo 4395A.**

O analisador de espectro apresentou boa resposta apenas em frequências maiores que 100Hz. Para mostrar a qualidade das medidas de tensão na faixa de frequência de interesse (até 2kHz), a Figura 4.12 apresenta a fase e o ganho nessa faixa de frequência.



**Figura 4.12 - Diagrama de Bode do circuito de condicionamento de tensão até 2kHz obtido através do Analisador de Espectro Modelo 4395A.**

Pela Figura 4.12 pode-se concluir que o canal para medida de tensão apresenta ganho constante, com valor de  $-41,6\text{dB}$  e fase praticamente nula em toda faixa de interesse (2kHz). Comparando o resultado experimental com o resultado de simulação, nota-se que ambos os resultados são bem próximos então se pode afirmar que a plataforma experimental de condicionamento de tensão segue o comportamento esperado de projeto.

### **4.3 Sumário**

Neste Capítulo foi apresentado, detalhadamente, o projeto de uma instrumentação para medidas de corrente e tensão da FPCA. Alguns cuidados foram tomados de modo a se obter boa qualidade nas medidas. Filtros passa-baixas foram projetados para amenizar efeitos que interferências eletromagnéticas, externas ou da própria comutação do inversor, que podem afetar a qualidade das medidas e conseqüentemente o desempenho do sistema de controle. Simulações no domínio do tempo e no domínio da frequência foram realizadas para verificar o desempenho do sistema de medição projetado. Adicionalmente, foi traçado o diagrama de Bode experimental do sistema de medição de tensão que apresentou bom desempenho na larga faixa de frequências a qual a FPCA é destinada.

# ***5. SISTEMA DE CONTROLE DA FONTE DE POTÊNCIA CA***

## **5.1 Considerações Gerais**

Este Capítulo aborda o sistema de controle utilizado para ajuste das formas de onda de tensão de saída da FPCA projetada. Inicialmente, uma revisão com publicações recentes de controladores aplicados a FPCAs é realizada.

Um controlador adaptativo robusto por modelo de referência é apresentado, analisado e projetado. Como será visto, ao longo do texto, esta técnica de controle é uma interessante escolha para controlar plantas que apresentam dinâmicas não modeladas e variações paramétricas. Incertezas no modelo da planta são compensadas através de um algoritmo robusto de adaptação paramétrica que tem função de fazer o ajuste dos ganhos do controlador. Um estudo mais aprofundado dessa técnica de controle, em tempo contínuo, pode ser feito utilizando a tese de Gründling (1995).

Neste trabalho, o projeto do controlador é desenvolvido em tempo discreto utilizando o operador delta. Este operador se mostra como uma interessante opção para discretização de sistemas que operam com elevadas frequências de amostragem. Por fim são apresentadas simulações que servem como primeiro passo na avaliação do desempenho do controlador.

## **5.2 Revisão bibliográfica sobre controladores aplicados a FPCAs**

Nesta revisão, são apresentados artigos sobre FPCAs que utilizam inversores com comutação e aplicam técnicas de controle para seguimento de referências senoidais. A implementação dos controladores pode ser analógica ou digital. Dentre as técnicas de controle encontram-se: controladores repetitivos, ótimos, adaptativos, proporcional-integral, dentre outros.

Procurando construir uma FPCA para acionamento de máquinas de vibração eletrodinâmicas, Han (2005) introduz uma FPCA monofásica com comutação para gerar

formas de onda numa vasta banda de frequência. Ele utiliza um método de controle de tensão PI (Proporcional-Integral) com ganhos fixos. O trabalho apresenta resultados das formas de onda de saída na banda de frequência de 2Hz a 5kHz com THD menor que 2%. No entanto, pela utilização de controle PI com ganhos fixos, não há garantia do seguimento de referências senoidais frente à presença de dinâmica não modelada e incertezas paramétricas. O sistema de controle é implementado de forma analógica. Esta forma de implementação é crítica com relação à calibração dos ganhos do controlador.

Montagner (2000) utilizou um regulador linear quadrático associado a um controlador repetitivo para controlar FPCAs. Nesse trabalho, os ganhos do controlador foram calculados de modo a minimizar uma determinada função custo que reduz o erro de rastreamento e a energia do sinal de controle. Reguladores lineares quadráticos permitem ponderar as variáveis de estado do sistema, bem como as variáveis de controle, de modo a obter respostas satisfatórias para o projetista. Leis de controle repetitivas permitem controlar cargas com comportamento cíclico, tais como retificadores com filtro capacitivo. No entanto, pelo fato de os ganhos do controlador serem fixos, dinâmicas não modeladas podem comprometer o desempenho do controlador.

Carati (2000) desenvolveu um controlador implementado em plataforma DSC para ajustar a tensão de saída de uma FPCA monofásica. Com o objetivo de garantir boa resposta e robustez à presença de variações paramétricas e dinâmicas não modeladas, Carati utilizou um Controlador RMRAC. No entanto, uma vez que o sistema opera com frequência de comutação relativamente baixa (1,8kHz), não é possível gerar formas de onda com frequências mais elevadas, na faixa de kilohertz. Na mesma linha, Della Flora (2008) projetou um controlador RMRAC para regular a forma de onda da tensão de saída de uma FPCA utilizada no acionamento de uma máquina de vibração eletrodinâmica. Com esse controlador, obteve-se bom rastreamento da referência e estabilidade numa ampla faixa de frequências e amplitudes. O sistema foi implementado em uma plataforma PC e resultados experimentais incluíram a geração de formas de onda periódicas de até 2kHz. Entretanto, considerando que a plataforma PC ocupa um volume relativamente grande e necessita de uma placa de interface específica para comunicação com a FPCA, tal solução se torna menos atraente comercialmente.

Pelo fato de a FPCA ser concebida para acionar diversos tipos de cargas, a técnica de controle RMRAC se mostra como uma interessante escolha, pelo fato de apresentar robustez frente a variações paramétricas e dinâmicas não modeladas que a FPCA está sujeita. Neste

trabalho é utilizado o controlador RMRAC para ajustar as formas de onda da tensão de saída da FPCA.

### 5.3 Controlador adaptativo robusto por modelo de referência

Técnicas de controle com ganhos fixos, largamente utilizadas na indústria, tais como PI e PID (Proporcional-Integral-Derivativo), não garantem bom rastreamento de referências senoidais e seu desempenho pode ser afetado pela presença de variações paramétricas ou dinâmicas não modeladas. Deste modo, o uso de uma técnica de controle adaptativa, como o RMRAC, é uma interessante escolha para tais variações do modelo da planta (DELLA FLORA, 2008).

Pelas características do controlador, essas incertezas do modelo da planta são compensadas por um algoritmo de adaptação paramétrica. Deste modo, o modelo da planta pode ser simplificado, já que os ganhos do controlador são adaptados durante o processo e o algoritmo é robusto. Um controlador RMRAC aplicável a plantas de ordens reduzidas com erros de modelagem estáveis, multiplicativas e aditivas foi desenvolvido por Ioannou (1986).

A Figura 5.1 apresenta o esquema elétrico do filtro de saída da FPCA e da carga. Este modelo elétrico representa a planta do sistema.

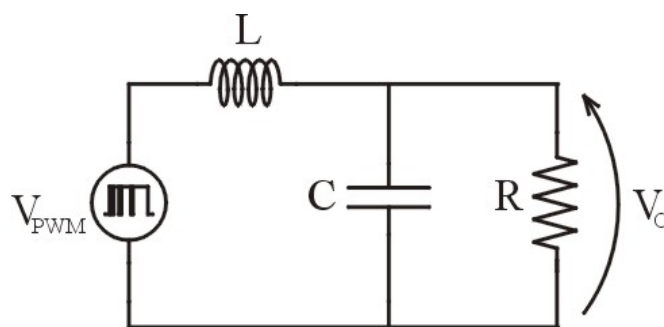


Figura 5.1 - Modelo elétrico da planta.

A saída, sendo representada por uma resistência  $R$ , é uma simplificação do modelo da carga. Sabe-se que muitas cargas possuem indutâncias e/ou capacitâncias em sua estrutura, porém esses parâmetros farão parte das dinâmicas não modeladas que o controlador RMRAC terá que compensar.



O modelo contínuo da planta, apresentada na Figura 5.1, é expresso pela seguinte função de transferência

$$G_p(s) = \frac{V_o(s)}{V_{PWM}(s)} = \frac{\omega_p^2}{s^2 + 2\zeta_p \omega_p s + \omega_p^2}, \quad (5.1)$$

onde:

$$\omega_p = \frac{1}{\sqrt{LC}}, \text{ frequência natural da planta}$$

e

$$\zeta_p = \frac{1}{2R} \sqrt{\frac{L}{C}}, \text{ taxa de amortecimento da planta}$$

A variável  $V_o(s)$  representa a tensão de saída da FPCA e  $V_{PWM}(s)$  representa a tensão de saída do inversor.

Para a utilização da técnica de controle RMRAC, o modelo da planta a ser controlada deve ser um sistema SISO (*Single Input – Single Output*), dado por

$$G(s) = \frac{y(s)}{u(s)} = G_p(s)[1 + \mu\Delta_m(s)] + \mu\Delta_a(s), \quad (5.2)$$

onde

$$G_p(s) = k_p \frac{Z_p(s)}{R_p(s)}. \quad (5.3)$$

Na equação (5.2),  $G(s)$  é a função de transferência do sistema,  $G_p(s)$  é a parte modelada da planta,  $\mu\Delta_a(s)$  e  $\mu\Delta_m(s)$  são dinâmicas não modeladas do tipo aditivas e multiplicativas, respectivamente.  $Z_p(s)$  e  $R_p(s)$  são polinômios mônicos de graus  $m$  e  $n$ , respectivamente. O parâmetro  $\mu$  é o fator de ponderação das dinâmicas não modeladas. O parâmetro  $k_p$  é o ganho da planta. A variável  $y$  é a saída e  $u$  é a entrada da planta (e chamada de lei de controle no sistema em malha fechada).

Esse controlador é aplicável somente quando a parte modelada do sistema  $G_p(s)$  satisfaz as seguintes hipóteses:

H1:  $Z_p(s)$  é um polinômio Hurwitz de grau  $m \leq n-1$ ;

H2: O limite inferior  $p_o > 0$  para a margem de estabilidade  $p > 0$ , para o qual os pólos de  $\Delta_a(s-p)$  e  $\Delta_m(s-p)$  são estáveis, é conhecido;

H3: O sinal de  $k_p$  e os valores de  $m$  e  $n$  são conhecidos;

H4:  $\Delta_m(s)$  é uma função de transferência estável;

H5:  $\Delta_a(s)$  é uma função de transferência estável estritamente própria.

Para a parte modelada do sistema, as hipóteses H2, H4 e H5 são satisfeitas analisando as dinâmicas não modeladas ( $\Delta_a(s)$  e  $\Delta_m(s)$ ) do sistema a ser controlado. As hipóteses H1 e H3 são satisfeitas analisando (5.3).

O objetivo do controle adaptativo é determinar um conjunto de parâmetros  $\theta$ , tal que a saída  $y$  do sistema em malha fechada siga a saída  $y_m$  de um modelo de referência pré-determinado, representado por  $W_m(s)$ . As características de desempenho do sistema em malha fechada deverão corresponder às características de desempenho do modelo de referência, o qual é definido como

$$W_m(s) = \frac{y_m(s)}{r(s)} = k_m \frac{Z_m(s)}{R_m(s)}, \quad (5.4)$$

onde  $Z_m(s)$  e  $R_m(s)$  são polinômios Hurwitz mônicos arbitrários de grau  $m$  e  $n$ , respectivamente, e  $r$  é uma referência uniformemente limitada. O parâmetro  $k_m$  é o ganho do modelo de referência.

Objetivando implementar o controlador em plataforma digital, todo sistema é desenvolvido em tempo discreto utilizando o operador delta, do mesmo modo que foi feito no trabalho de Tambara, Della Flora e Gründling (2010).

## 5.4 Estrutura do controlador RMRAC em tempo discreto

Neste trabalho, é realizada a discretização do sistema através do operador delta ( $\delta$ ). A utilização dessa técnica deve-se às suas grandes vantagens, tais como: bom desempenho em amostragem em alta frequência e minimização de erros devido a truncamento de coeficientes, como foi estudado no trabalho de Newman (2003).

O primeiro passo para analisar sistema discretizados com o operador  $\delta$  é conhecer algumas relações. Há uma relação direta do operador deslocamento  $q$  com o operador  $\delta$ . Para mais detalhes sobre o operador  $\delta$ , ver Apêndice A. Essa relação se dá de duas formas:

i) Tempo discreto:

$$q = 1 + \Delta\delta. \quad (5.5)$$

ii) Frequência discreta:

$$z = 1 + \Delta\gamma. \quad (5.6)$$

O parâmetro  $\Delta$  pode ser visto como um parâmetro de otimização do sistema e pode assumir qualquer valor, mas normalmente é associado à frequência de amostragem do sistema de controle (GOMES, 2007).

O primeiro passo da técnica de discretização utilizando o operador delta é discretizar o sistema utilizando a transformada  $Z$ , com um período de discretização  $T_s$ . Uma técnica de discretização em  $Z$  popularmente utilizada é a transformação bilinear (OGATA, 1998), que é realizada utilizando a seguinte igualdade

$$s = \frac{2}{T_s} \cdot \frac{z-1}{z+1}. \quad (5.7)$$

O modelo da planta  $G_p(s)$  é expresso na sua forma discreta em  $Z$  na seguinte forma

$$G_p(z) = G_p(s) \Bigg|_{s = \frac{2}{T_s} \cdot \frac{z-1}{z+1}} = k_{pd} \frac{z^2 + b'_1 z + b'_2}{z^2 + a'_1 z + a'_2}. \quad (5.8)$$

Utilizando a relação apresentada em (5.6), obtém-se a função de transferência no domínio  $\gamma$

$$G_p(\gamma) = G_p(z) \Bigg|_{z = 1 + \Delta\gamma} = k_{pd} \frac{\gamma^2 + \beta_1 \gamma + \beta_2}{\gamma^2 + \alpha_1 \gamma + \alpha_2}. \quad (5.9)$$

O mesmo procedimento usado para encontrar o modelo da planta no domínio  $\gamma$  é também usado para discretizar o modelo de referência.

A entrada  $u$  e a saída  $y$  são usadas para gerar os seguintes vetores auxiliares  $\omega_1$  e  $\omega_2$  em espaço de estados

$$\begin{aligned} \delta\omega_1(k) &= F_\delta \omega_1(k) + Q_\delta u(k) \\ \omega_1(k+1) &= \delta\omega_1(k)\Delta + \omega_1(k) \end{aligned} \quad (5.10)$$

e

$$\begin{aligned} \delta\omega_2(k) &= F_\delta \omega_2(k) + Q_\delta y(k) \\ \omega_2(k+1) &= \delta\omega_2(k)\Delta + \omega_2(k) \end{aligned} \quad (5.11)$$

onde  $F_\delta$  é

$$F_\delta = \left[ \frac{e^{FT_s} - I}{\Delta} \right], \quad (5.12)$$

e  $Q_\delta$

$$Q_\delta = F^{-1} \left[ \frac{e^{FT_s} - I}{\Delta} \right] Q, \quad (5.13)$$

onde  $F_\delta$  é uma matriz estável  $(n-1) \times (n-1)$  e  $(F_\delta, Q_\delta)$  é um par controlável.  $F$  é a frequência de corte dos filtros  $\omega_1$  e  $\omega_2$  e  $T_s$  é o período de amostragem do sistema.

As equações discretas (5.10) e (5.11) são representações em espaços de estados do filtro  $\alpha(s)/\Lambda(s)$

$$(sI - F)^{-1}Q = \frac{\alpha(s)}{\Lambda(s)} = \frac{\omega_1}{u} = \frac{\omega_2}{y}, \quad (5.14)$$

onde  $\Lambda(s)$  é um polinômio Hurwitz mônico arbitrário de grau  $n-1$  cujas raízes ( $F$ ) são projetadas baseadas na banda passante do sistema em malha fechada. O parâmetro  $Q$  é projetado de modo que esse filtro tenha ganho unitário nas frequências de interesse e atenuar os ruídos gerados pela lei de controle em altas frequências.

A lei de controle, em tempo discreto, é definida como

$$u(k) = \theta^T(k)\omega(k) + c_o r(k), \quad (5.15)$$

onde  $\theta^T(k) = [\theta_1^T(k) \quad \theta_2^T(k) \quad \theta_3(k)]$  é o vetor de parâmetros de controle de ordem  $(2n-1)$ ,  $\omega^T(k) = [\omega_1^T(k) \quad \omega_2^T(k) \quad y(k)]$  é o vetor dos filtros da saída  $y$  e da lei de controle  $u$  e  $c_o$  é um parâmetro escalar de alimentação direta.

O parâmetro escalar de alimentação direta  $c_o$  é

$$c_o = \frac{k_{md}}{k_{pd}}, \quad (5.16)$$

onde  $k_{md}$  é o ganho do modelo de referência no domínio discreto e  $k_{pd}$  é o ganho da planta, também no domínio discreto.

A Figura 5.2 apresenta um diagrama de blocos do controlador de tensão adaptativo robusto por modelo de referência.

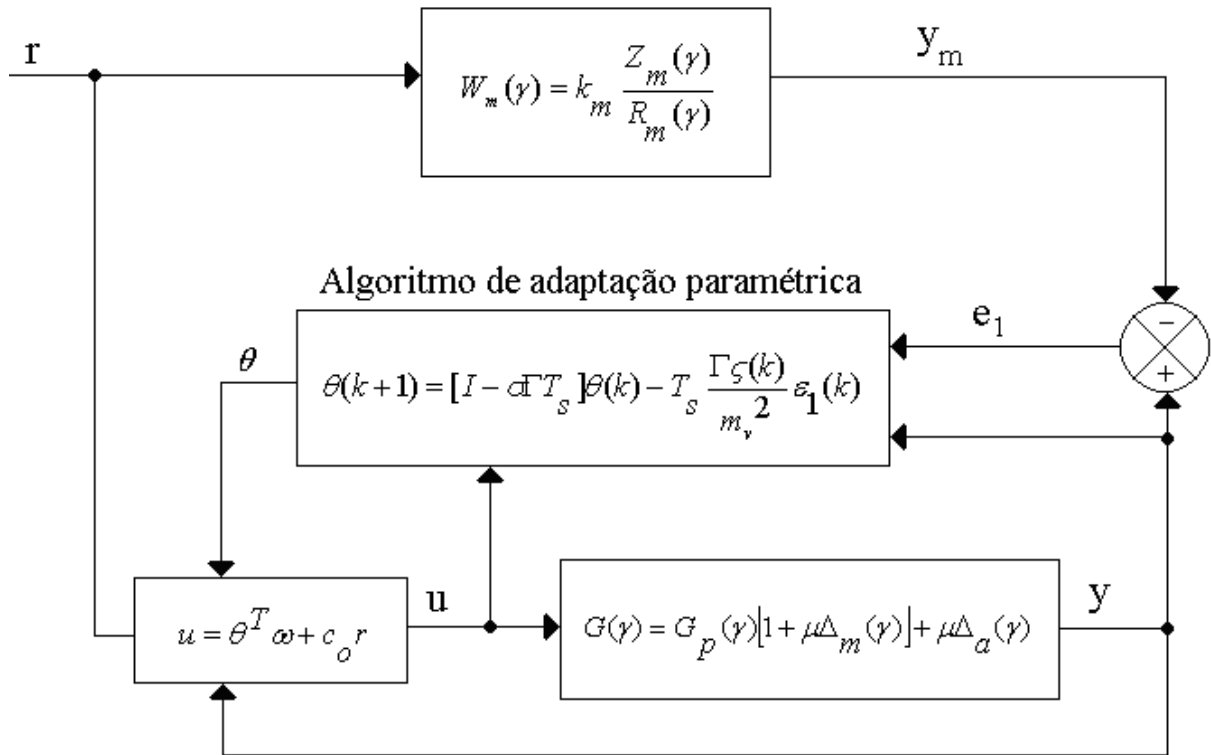


Figura 5.2 - Diagrama de blocos do sistema de controle em tempo discreto.

Nota-se na Figura 5.2, que a planta e o modelo de referência  $W_m$  é representado no domínio  $\gamma$ . O sistema de controle é baseado na sintonização dos parâmetros  $\theta$  através do algoritmo de adaptação paramétrica que será descrito a seguir.

### 5.4.1 Algoritmo de adaptação paramétrica

Para adaptação dos ganhos da lei de controle, foi escolhido o algoritmo Gradiente, apresentado por Ioannou (1986). Uma forma recursiva deste algoritmo pode ser obtida usando uma aproximação por equação à diferença:

$$\theta(k+1) = [I - \sigma \Gamma T_s] \theta(k) - T_s \frac{\Gamma \zeta(k)}{m_v^2} \varepsilon_1(k). \quad (5.17)$$

O erro aumentado  $\varepsilon_1$  utilizado para adaptação paramétrica é expresso como

$$\varepsilon_1(k) = y(k) - y_m(k) + \theta^T(k) \zeta(k) - v(k), \quad (5.18)$$

onde  $\zeta = W_m(\gamma) I \omega$  e  $v = W_m(\gamma) \theta^T \omega$ .  $W_m(\gamma)$  é o modelo de referência discretizado em  $\gamma$ . A matriz  $\Gamma$  é tal que  $\Gamma = \Gamma^T > 0$ .

O normalizador  $m_v$ , responsável pela robustez do controlador, é obtido resolvendo a equação à diferença

$$m_v(k+1) = (1 - T_s \delta_0) m_v(k) + T_s \delta_1 (|u(k)| + |y(k)| + 1), \quad (5.19)$$

de tal modo que

$$m_v(0) > \frac{\delta_1}{\delta_0}, \quad (5.20)$$

onde  $\delta_0$  e  $\delta_1$  são constantes positivas, tal que  $\delta_0 \geq 1$  e  $\delta_1 < 1$  satisfazendo  $\delta_0 + \delta_2 \leq \min[p_o, q_o]$  onde  $\delta_2$  é uma constante positiva e  $1 > q_o > 0$  é tal que os pólos de  $W_m(s - q_o)$  e  $[(s - q_o)I - F]^{-1}$  são estáveis,  $p_o$  é definido em H2 e a função  $\sigma$ -modification é dada por

$$\sigma = \begin{cases} 0 & \text{se } \|\theta\| < M_0 \\ \sigma_0 \left( \frac{\|\theta\|}{M_0} - 1 \right) & \text{se } M_0 \leq \|\theta\| \leq 2 M_0, \\ \sigma_0 & \text{se } \|\theta\| > 2 M_0 \end{cases} \quad (5.21)$$

onde  $M_0$  é um limite superior para a norma do vetor de parâmetro de controle desejado  $\theta^*$ .

#### 5.4.2 Implementação Digital da Transformada Gama ( $T_\gamma$ )

Para implementação de filtros digitais, algumas topologias foram propostas na literatura, tais como DFI (*Direct Form I*), DFIt (*Transposed Direct Form I*), DFII (*Direct Form II*) e DFIIIt (*Transposed Direct Form II*), citados em Newman (2003). No entanto, a estrutura que produz melhores resultados referentes a erros de quantização é a estrutura DFIIIt (Figura 5.3). Neste trabalho foi utilizado a estrutura DFIIIT para a implementação dos filtros discretizados através da transformada Gama.

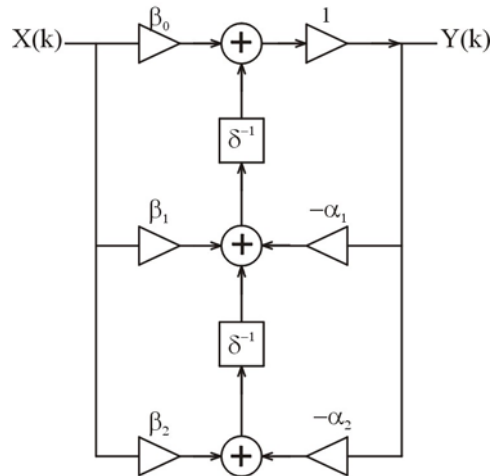


Figura 5.3 - Filtro digital DFIIt.

### 5.4.3 Projeto do Controlador

Após a definição do modelo da planta, o próximo passo para o projeto do controlador RMRAC, é a escolha de um modelo de referência que possua características de desempenho desejadas para o sistema em malha fechada. Um procedimento usual para a escolha do modelo de referência é a análise da resposta do modelo a uma entrada do tipo degrau unitário e a resposta em frequência (Diagrama de Bode, por exemplo). Deseja-se um modelo de referência que possua uma resposta com pequena sobre-elevação e com pequeno tempo de acomodação. O projeto do controlador considera os parâmetros nominais da planta apresentados na Tabela 5.1.

Tabela 5.1 - Parâmetros nominais da planta.

$L(\mu H)$	$C(\mu F)$	$R(\Omega)$
250	10	16

Utilizando os parâmetros nominais apresentados na Tabela 5.1, a equação (5.1) retorna o modelo da planta

$$G_p(s) = \frac{V_o(s)}{V_{PWM}(s)} = \frac{4 \cdot 10^8}{s^2 + 6250s + 4 \cdot 10^8} \quad (5.22)$$

A escolha do modelo de referência foi feita através de repetidos testes com entrada do tipo degrau e visualização da resposta do modelo. O modelo de referência escolhido possui uma frequência natural 1,5 vezes maior que o modelo da planta e a taxa de amortecimento é 4

vezes maior que o modelo da planta. Esse modelo de referência  $W_m(s)$  obtido é apresentado a seguir

$$W_m(s) = \frac{y_m(s)}{r(s)} = \frac{9 \cdot 10^8}{s^2 + 37500s + 9 \cdot 10^8}. \quad (5.23)$$

A Figura 5.4 apresenta a resposta ao degrau unitário tanto da planta ( $y$ ) quanto do modelo de referência ( $y_m$ ). Pode-se notar que a saída do modelo de referência possui sobre-elevação e tempo de acomodação bem menores que o da saída do modelo da planta.

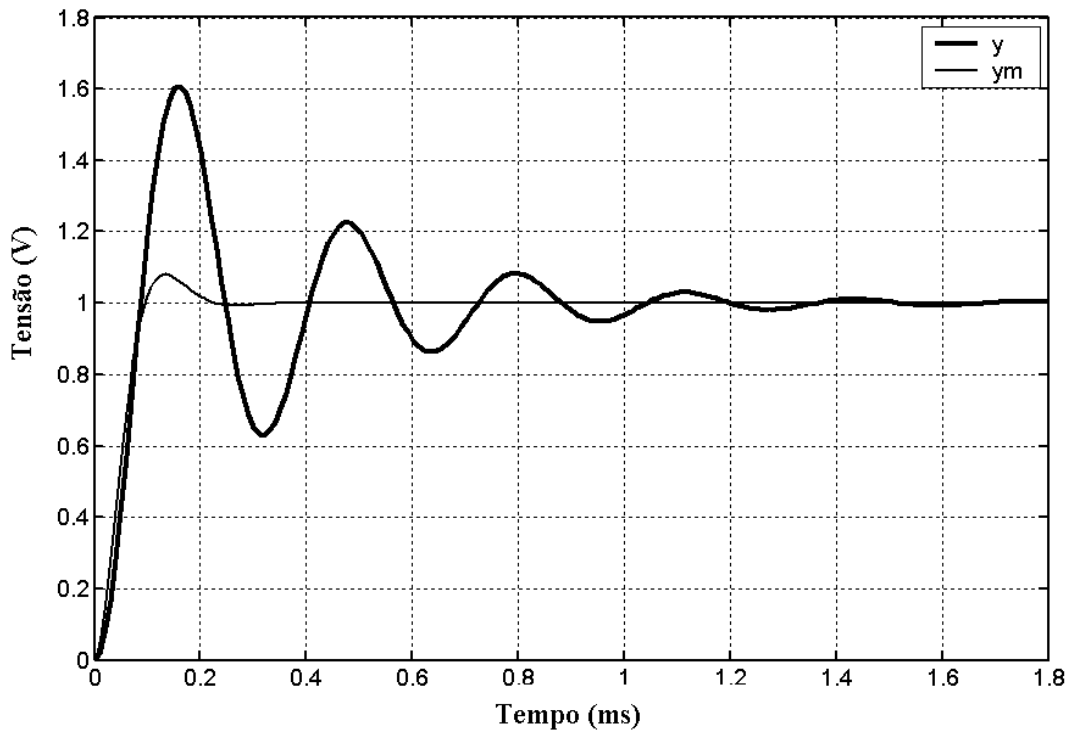


Figura 5.4 - Resposta do modelo da planta e do modelo de referência a uma entrada do tipo degrau unitário.

A Figura 5.5 apresenta o diagrama de Bode do modelo de referência e do modelo da planta. O modelo de referência projetado possui ganho de 0dB em toda faixa de frequência de interesse (no caso, até 2kHz ou 12.566,37rad/s).



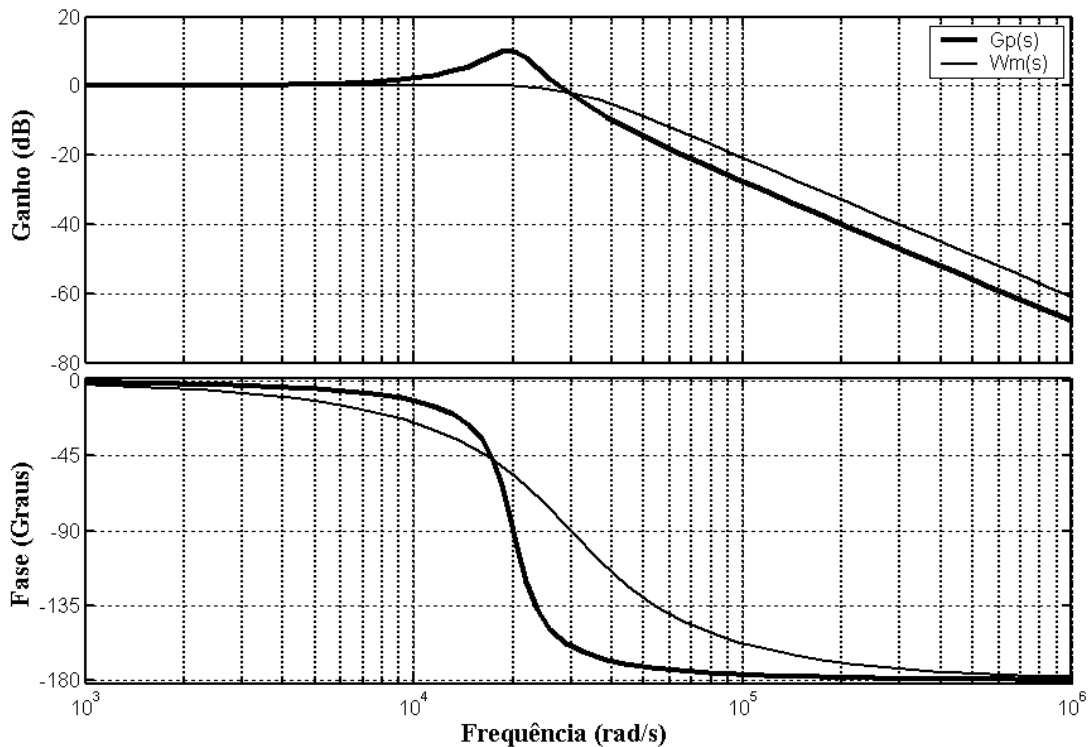


Figura 5.5 - Diagrama de Bode do modelo de referência e da planta.

A amostragem do sistema é realizada na mesma frequência da de comutação (50kHz). Com isso, tem-se um período de amostragem ( $T_s$ ) de  $20\mu\text{s}$ . Para a escolha do parâmetro  $\Delta$ , não há um método padrão de projeto. Entretanto, há trabalhos que propõe um método para seleção desse parâmetro, tal como apresentado em Kaurariemi (1996), de tal modo que os erros de arredondamentos em microprocessadores de ponto-fixos são minimizados. Neste trabalho, a escolha do parâmetro  $\Delta$  foi feita de modo a limitar a faixa dos coeficientes das funções de transferência que compõe o controlador.

Definidas as funções de transferência da planta e do modelo de referência, projeta-se o filtro  $\alpha(s)/A(s)$ . Os parâmetros  $F_\delta$  e  $Q_\delta$ , apresentados em (5.12) e (5.13), respectivamente, são projetados, basicamente, a partir da escolha de  $F$  e  $Q$ . Escolheu-se  $F$  igual a  $Q$  para que o filtro tenha ganho unitário em baixas frequências e atenuar os ruídos gerados pela lei de controle em altas frequências. Foi escolhida uma frequência de corte  $F=8000$ , pelo fato de apresentar uma resposta satisfatória em malha fechada, nos testes realizados.

Para acelerar a convergência dos parâmetros  $\theta$  do controlador, devem ser calculados seus valores iniciais, isto é, calcular  $\theta(0)$ . Um método alternativo para seleção de  $\theta(0)$ , utilizado por Tambara, Della Flora e Gründling (2010), baseia-se na realização de sucessivas simulações do algoritmo realimentando os valores finais de  $\theta$ . Este teste termina quando os valores de  $\theta$  não variam mais. O parâmetro  $\Gamma$  é basicamente um ganho no algoritmo de

adaptação paramétrica. O valor de  $M_o$  é escolhido como sendo um limitante superior do valor de  $\|\theta^*\|$ . A Tabela 5.2 apresenta os valores dos parâmetros do controlador.

**Tabela 5.2 - Parâmetros do controlador.**

<b>Parâmetros do Controlador</b>	
$\theta(0)$	$[-3,159 \ 3,306 \ -0,841]^T$
$\Gamma$	$[1 \ 1 \ 1]^T$
$\zeta(0)$	$[0,1 \ 0,1 \ 0,1]^T$
$F$	8000
$Q$	8000
$\omega(0)$	$[0 \ 0 \ 0]^T$
$\delta_o$	0,7
$\delta_I$	1
$T_s$	20 $\mu$ s
$c_o$	1,693
$\Delta$	1

## 5.5 Resultados de Simulação

Um passo muito importante para a análise do sistema de controle e de circuitos com comutação é a realização de simulações computacionais. Foram realizadas várias simulações do sistema proposto para análise do desempenho do sistema de controle na FPCA com diferentes referências e diferentes cargas (lineares, com e sem dinâmicas não modeladas, e não-lineares).

A Figura 5.6 apresenta o circuito para simulação da FPCA. O circuito é formado pelo inversor e o filtro LC com diferentes cargas. Para o controle do sistema, realiza-se a medida da tensão de saída através de um sensor diferencial. A aquisição da tensão de saída é feita através de um ZOH (*Zero Order Hold*) que realiza as aquisições na frequência de 50kHz (mesma frequência de comutação dos interruptores). O controlador é implementado em linguagem C (ver Apêndice B). Para sintetização da lei de controle no inversor é realizada uma modulação PWM através de dois comparadores (defasados de 180° entre si) e uma forma de onda triangular com frequência de 50kHz. O barramento CC é fixado em 80V. Adicionalmente são realizadas medidas do modelo de referência para comparação com a saída do sistema em malha fechada.

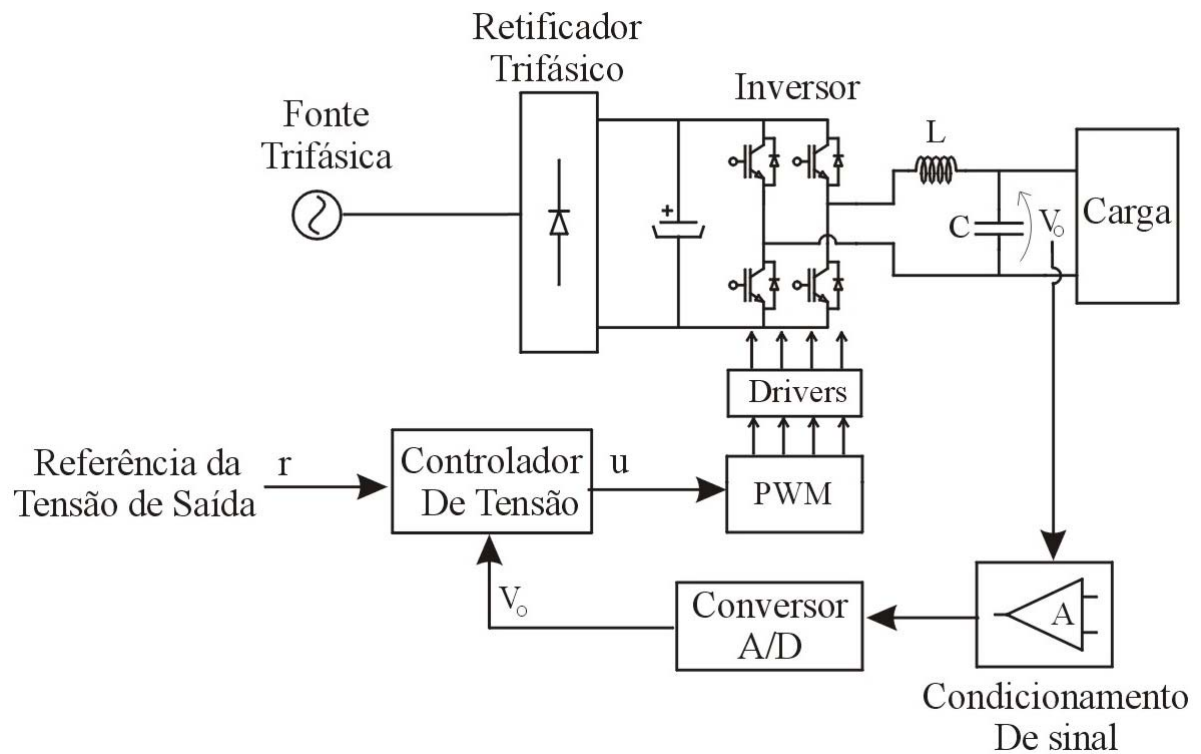


Figura 5.6. Circuito para simulação do inversor.

### 5.5.1 Acionamento de carga não-linear

Em sistemas eletrônicos, comumente, são encontradas cargas com características não-lineares. Exemplos comuns dessas cargas são circuitos retificadores (Conversor CA-CC). Na literatura são encontrados trabalhos de sistema de acionamento e controle de cargas não-lineares, como por exemplo: controladores repetitivos (MONTAGNER, 2000) e ressonantes. Esses controladores são muito utilizados para acionamento de cargas não-lineares de comportamento cíclico, no qual os circuitos retificadores se enquadram.

Nesta seção são apresentados alguns resultados de simulação da FPCA acionando um circuito retificador de onda completa com filtro capacitivo na saída.

A Figura 5.7 apresenta o modelo elétrico da carga que será acionada que é formado pelo retificador de onda completa, o filtro capacitivo de saída ( $C_{FR}$ ) e a carga resistiva ( $R_{CR}$ ).

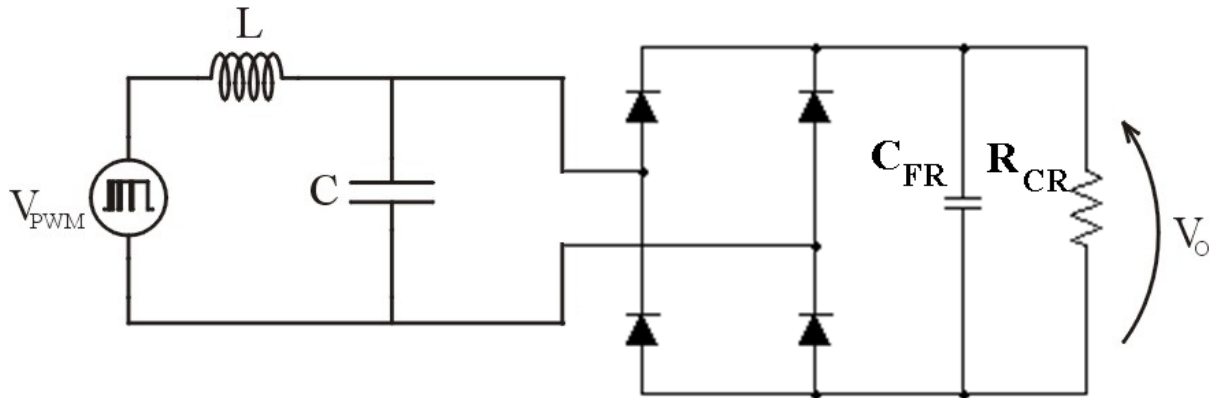


Figura 5.7 - Retificador de onda completa com filtro capacitivo de saída.

Os valores dos parâmetros  $R_{CR}$  (Resistor de carga do retificador) e  $C_{FR}$  (Capacitor de filtragem do retificador) estão presentes na Tabela 5.3.

Tabela 5.3 - Parâmetros do retificador simulado.

Parâmetros do Retificador	
$R_{CR}$	$20\Omega$
$C_{FR}$	$1000\mu F$

Conectando o circuito apresentado na Figura 5.7 na saída da FPCA obteve-se a resposta em malha aberta mostrada na Figura 5.8.

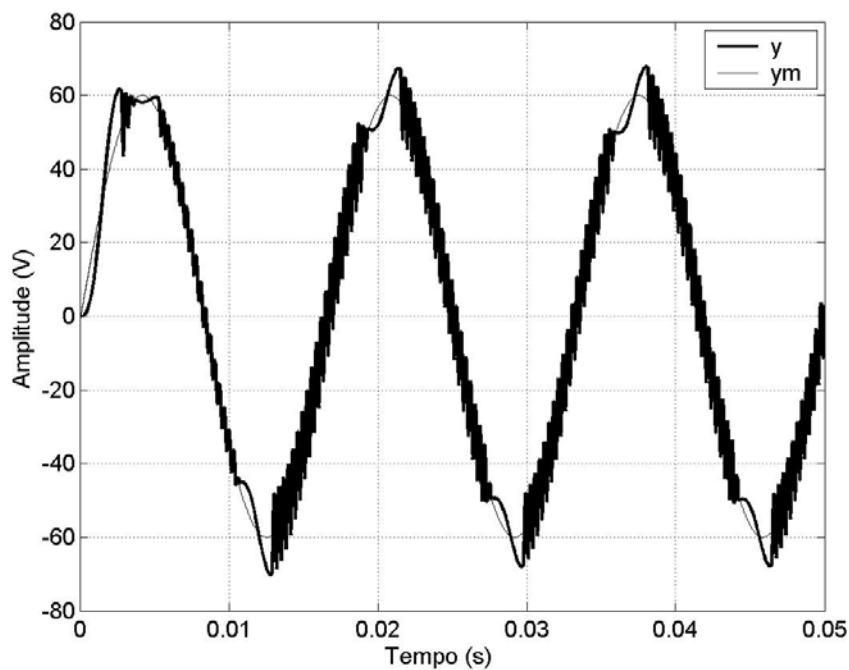
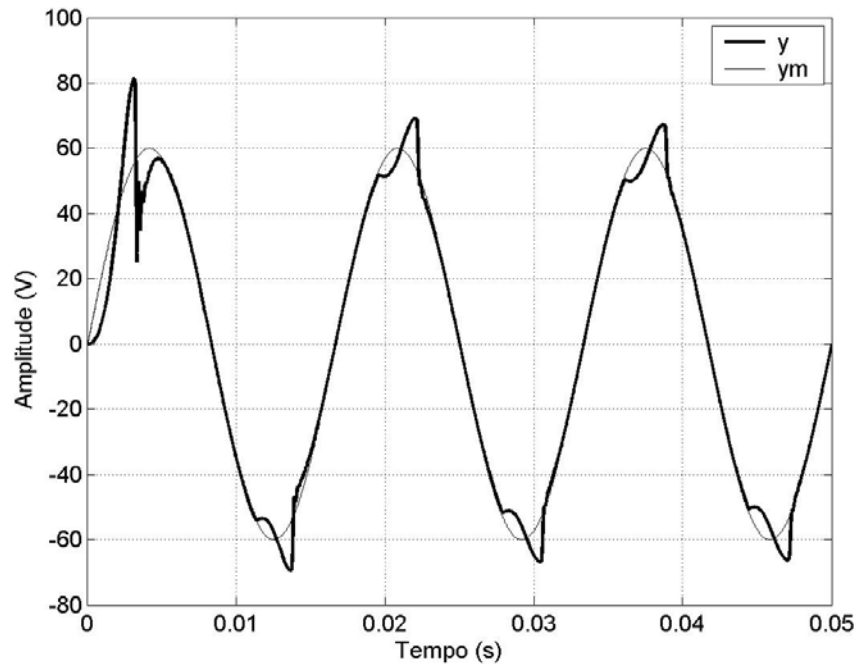


Figura 5.8 - Simulação da FPCA com retificador em malha aberta numa frequência de 60Hz e amplitude de 60V.

Na Figura 5.8 pode-se notar a distorção da tensão de saída, provocada pela carga não-linear.

A Figura 5.9 apresenta a resposta da FPCA em malha fechada com o controlador RMRAC.



**Figura 5.9 - Simulação da FPCA com retificador em malha fechada numa frequência de 60Hz e amplitude de 60V.**

Através da Figura 5.9, pode-se verificar que o controlador RMRAC, apesar de amenizar algumas distorções presentes no sistema em malha aberta, apresenta problemas no seguimento da referência quando a FPCA alimenta cargas não-lineares do tipo cíclicas. Esse problema é notado, principalmente nos picos da referência, pois é o momento de comutação dos diodos. O momento de condução dos diodos é responsável pela distorção da forma de onda da tensão de saída. Uma solução para esse tipo de problema é o uso controladores repetitivos, conforme utilizado no trabalho de Montagner (2000).

A Figura 5.10 mostra da ação de controle do RMRAC na simulação realizada.

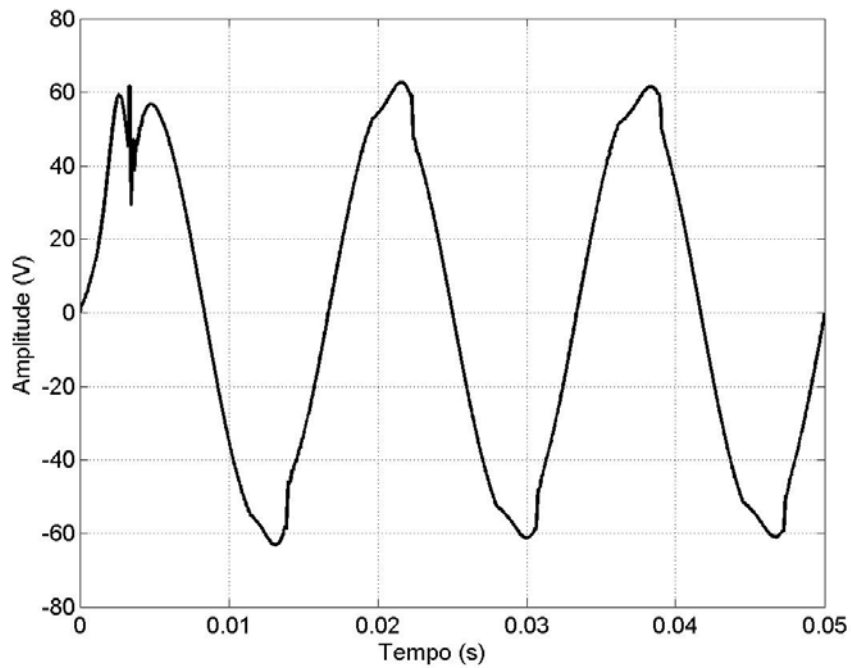


Figura 5.10 – Lei de controle da FPCA no retificador numa frequência de 60Hz e amplitude de 60V.

A Figura 5.11 apresenta a evolução dos ganhos do controlador na simulação realizada com o retificador. Nota-se que os parâmetros vão se adaptando na busca de seguir a referência. Mas devido a comutação cíclica dos diodos, a tensão de saída é distorcida nos picos.

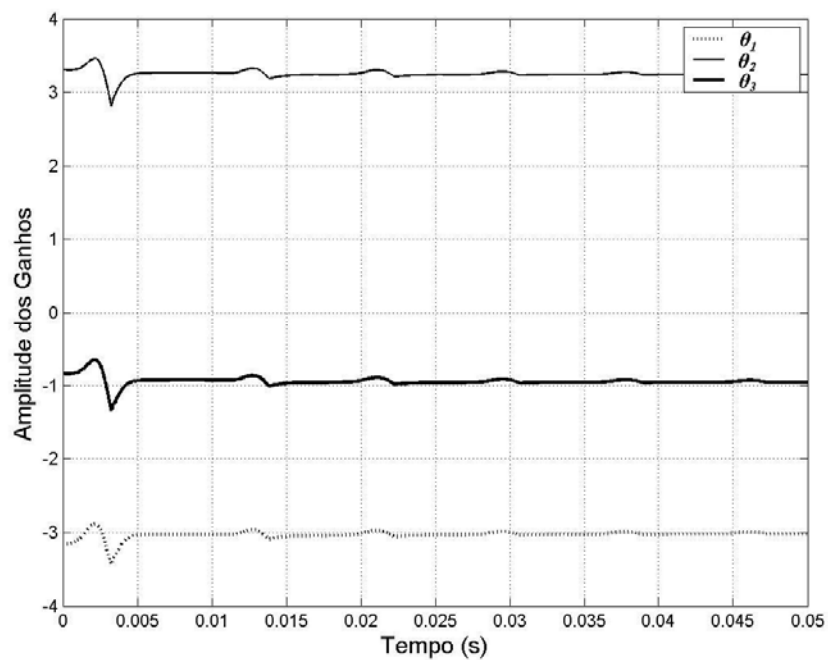


Figura 5.11 - Evolução do vetor de parâmetros do controlador:  $\theta_1$ ,  $\theta_2$  e  $\theta_3$ .

### 5.5.2 Cargas com dinâmicas não modeladas

Neste trabalho, o projeto do controlador foi realizado considerando que a carga conectada na saída do filtro LC é resistiva. Esta escolha foi feita para minimizar os esforços em modelagens do sistema e conseqüentemente diminuir a sua ordem. No entanto, grande parte das cargas elétricas possui característica indutiva. Devido a este fato, foram realizadas análises levando em conta, dinâmicas não modeladas, tais como indutâncias presente nas cargas a serem acionadas. Com dinâmicas não modeladas, é possível verificar a adaptação dos parâmetros do controlador com maior evidência.

A Figura 5.12 apresenta o circuito conectado na saída do inversor onde a carga acoplada ao filtro LC é indutiva.

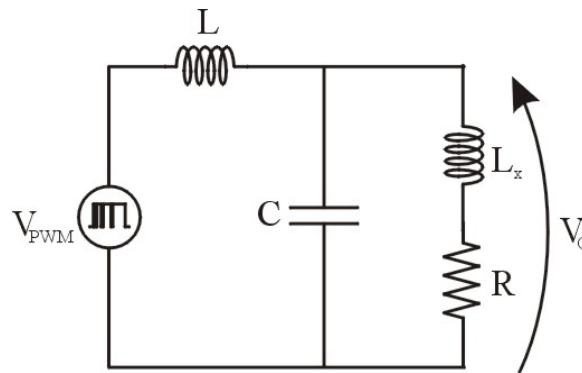


Figura 5.12 - FPCA com carga indutiva.

O modelo do sistema, considerando a dinâmica não modelada, é denominado  $G(s)$ . Na análise, aqui mostrada, a dinâmica  $\mu\Delta_a(s)$  (aditiva) é anulada para simplificar o equacionamento do sistema.

O modelo da planta  $G(s)$ , com presença do parâmetro  $L_x$ , apresentado na Figura 5.12, é dado pela seguinte equação

$$G(s) = G_p(s) [1 + \mu\Delta_m(s)] = \frac{sL_x + R}{s^3(L_x LC) + s^2(RLC) + s(L_x + L) + R}, \quad (5.24)$$

onde  $\mu\Delta_m(s)$  é uma dinâmica não modelada multiplicativa devido à presença da indutância  $L_x$  na carga. Essa dinâmica é expressa pela seguinte equação

$$\mu\Delta_m(s) = \frac{G(s) - G_p(s)}{G_p(s)}. \quad (5.25)$$

O modelo reduzido,  $G_p(s)$ , é dado pela seguinte equação

$$G_p(s) = \frac{\frac{1}{LC}}{s^2 + s\left(\frac{1}{RC}\right) + \frac{1}{LC}} \quad (5.26)$$

Calculando  $\mu\Delta_m(s)$ , a partir de (5.25), tem-se

$$\mu\Delta_m(s) = \frac{s^2\left(\frac{1}{RC}\right)}{s^3 + s^2\left(\frac{R}{L_x}\right) + s\left(\frac{L+L_x}{L_x LC}\right) + \frac{R}{L_x LC}} \quad (5.27)$$

O sistema de controle RMRAC garante estabilidade se a dinâmica não modelada  $\mu\Delta_m(s)$  for estável. No caso, a dinâmica não modelada é estável para qualquer valor de  $L_x$ .

Para simulação do sistema com dinâmica não modelada, foram escolhidos os seguintes parâmetros do sistema apresentados na Tabela 5.4.

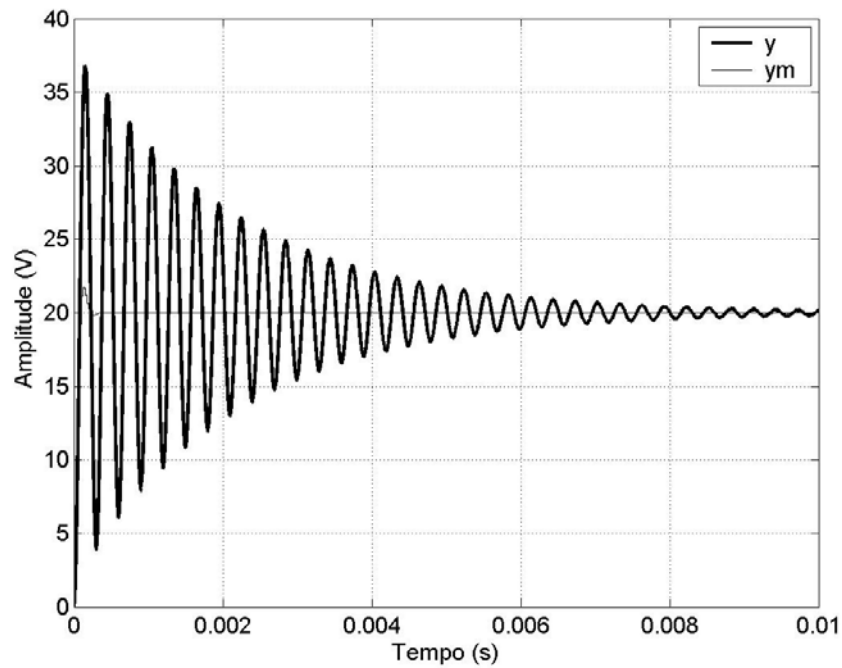
**Tabela 5.4 - Parâmetros do sistema com dinâmica não modelada.**

<b>Parâmetro</b>	<b>Valor</b>
$R$	$20\Omega$
$L$	$250\mu\text{H}$
$C$	$10\mu\text{F}$
$L_x$	$2\text{mH}$

Alguns tipos de referências foram utilizadas para simular o sistema com dinâmicas não modeladas, no caso: degrau e senoidal. Foram analisadas a tensão de saída da FPCA e a saída do modelo de referência em malha aberta e em malha fechada.

Primeiramente, foi realizada uma simulação da FPCA com uma referência degrau de 20V em malha aberta, conforme mostra a Figura 5.13. A escolha de 20V foi uma escolha aleatória.





**Figura 5.13 - Simulação da FPCA com carga RL em malha aberta para um degrau de 20V.**

Nota-se na Figura 5.13, que a dinâmica adicional aumenta a oscilação da tensão de saída deteriorando as características de desempenho do sistema, tais como sobre-elevação e tempo de acomodação.

A Figura 5.14 apresenta a resposta a um degrau de 20V em malha fechada. Em malha fechada o sistema apresenta um desempenho bem melhor comparado ao sistema em malha aberta.

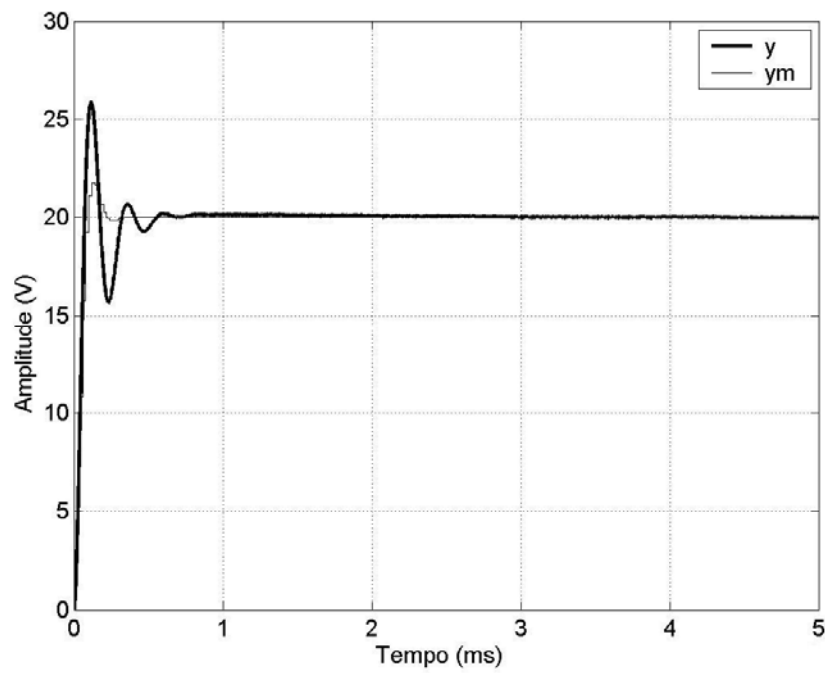


Figura 5.14 - Simulação da FPCA com carga RL em Malha fechada para um degrau de 20V.

A Figura 5.15 apresenta a ação de controle exigida pelo controlador.

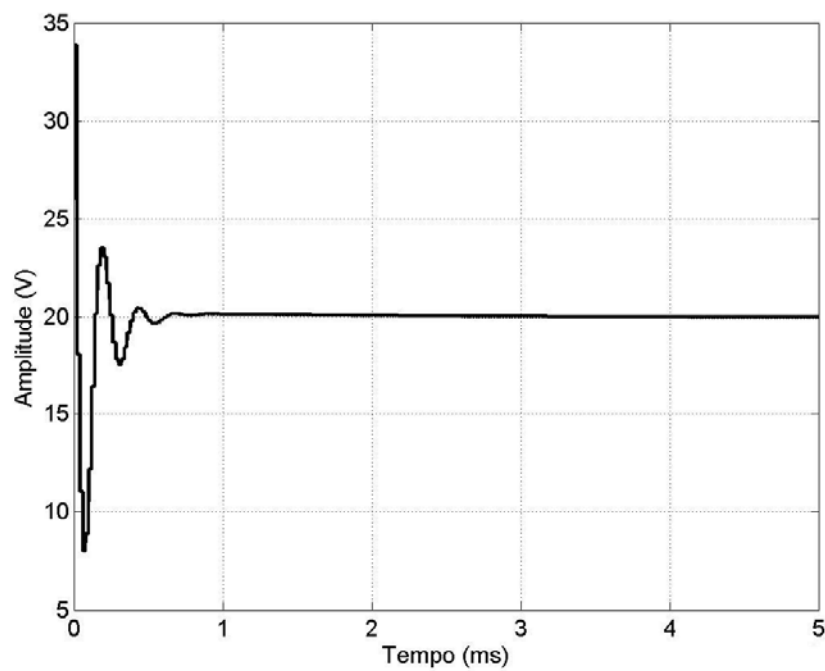
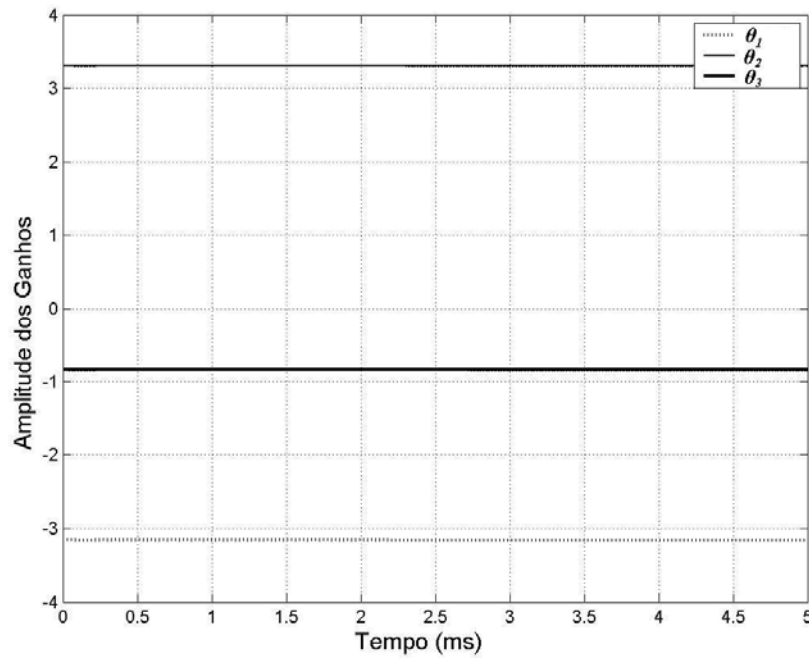


Figura 5.15 – Lei de controle exigida pelo controlador RMRAC para a entrada do tipo degrau unitário.

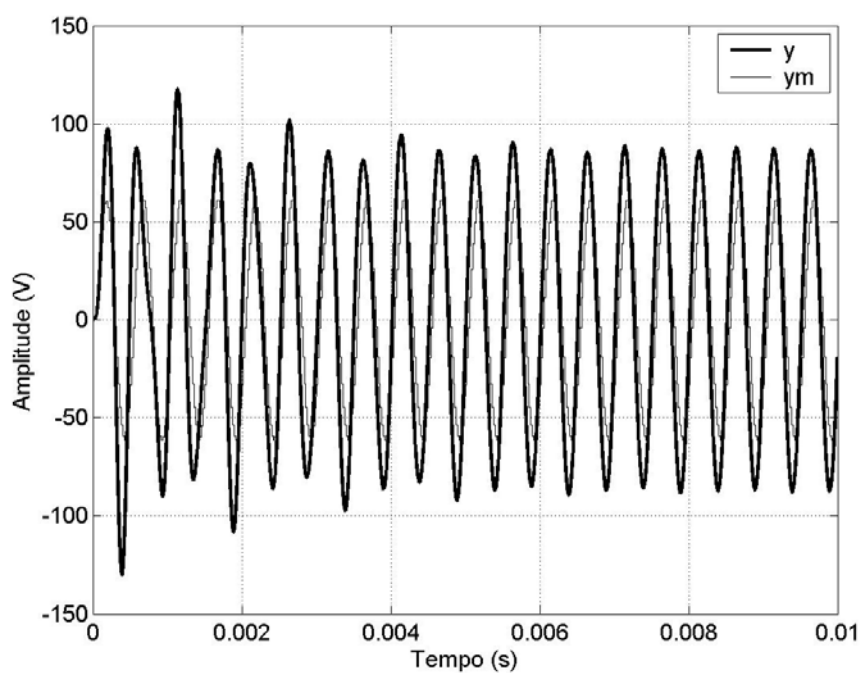
A Figura 5.16 apresenta a evolução dos ganhos do controlador para a entrada do tipo degrau.



**Figura 5.16 - Evolução do vetor de parâmetros do controlador:  $\theta_1$ ,  $\theta_2$  e  $\theta_3$ .**

Conforme visto na Figura 5.14, o sistema em malha fechada apresenta pequena sobre-elevação e tempo de acomodação bem pequeno.

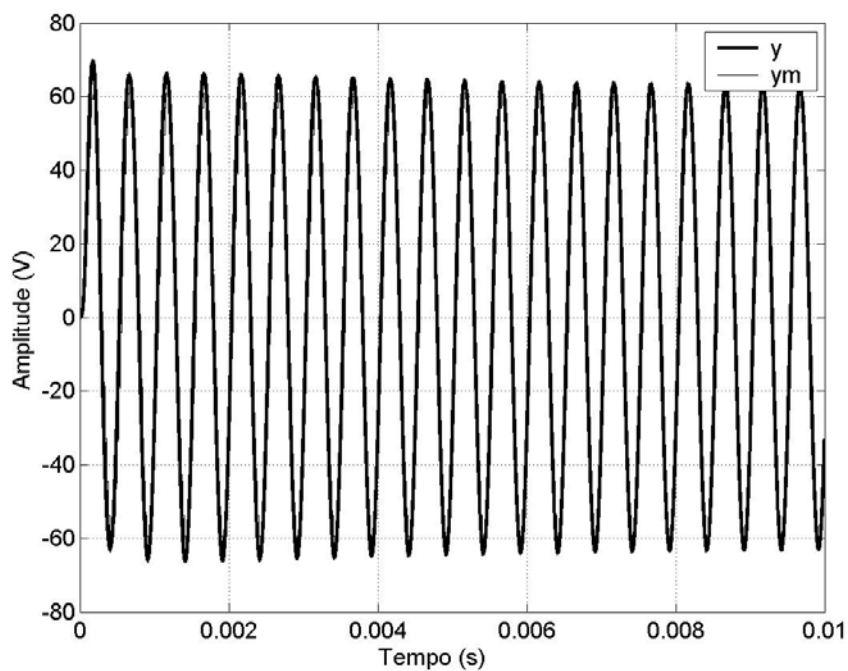
Agora, utilizando a mesma carga RL, apresentada na Figura 5.12, a FPCA foi simulada sintetizando uma forma de onda senoidal de 2kHz (Figura 5.17).



**Figura 5.17 - Resposta da FPCA em malha aberta para uma referência senoidal de 60V de pico numa frequência de 2kHz.**

Através da Figura 5.17, pode-se verificar que devido ao ganho e ao atraso de fase do sistema, a tensão de saída apresenta um grande erro com relação à amplitude da saída do modelo de referência.

Também foi simulado o caso extremo da FPCA projetada que é a geração de forma de onda com frequência de 2kHz. A Figura 5.18 apresenta a resposta do sistema em malha fechada com uma referência de 60V de pico com frequência de 2kHz.



**Figura 5.18 - Resposta da FPCA em malha fechada para uma referência senoidal de 60V de pico numa frequência de 2kHz.**

Através da Figura 5.18, nota-se que a tensão de saída da FPCA segue a referência com alguns erros de pico durante o período transitório. Este erro é devido a presença das dinâmicas não modeladas. A adaptação do vetor de parâmetros  $\theta$  faz com que o erro de rastreamento seja bem pequeno na média.

A Figura 5.19 apresenta a ação de controle do controlador RMRAC no seguimento de referência senoidal.

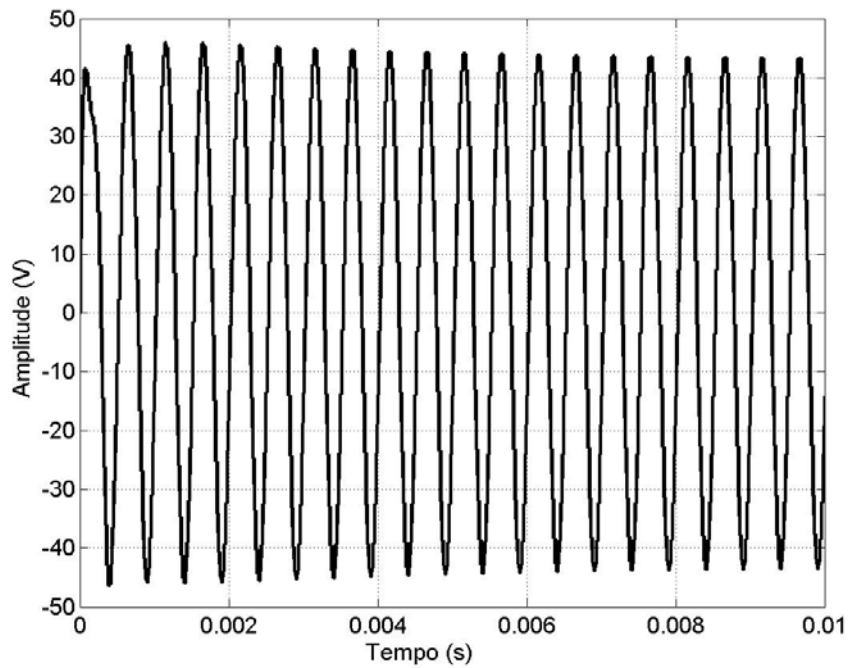


Figura 5.19 – Lei de controle exigida pelo controlador RMRAC para seguimento de referência senoidal.

A Figura 5.20 apresenta a evolução do vetor de parâmetros  $\theta$ .

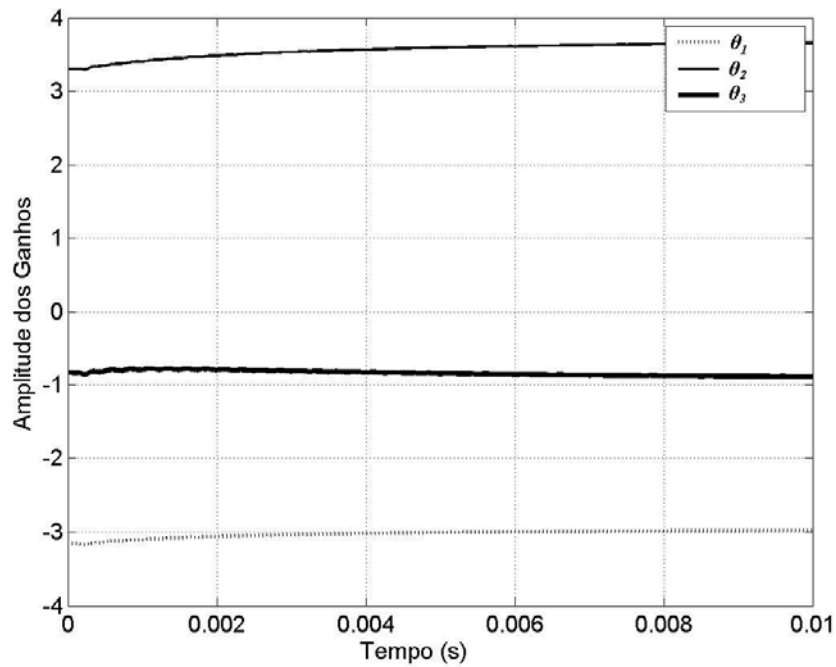


Figura 5.20 - Evolução do vetor de parâmetros do controlador:  $\theta_1$ ,  $\theta_2$  e  $\theta_3$ .

## 5.6 Sumário

Este Capítulo apresentou o desenvolvimento do controlador aplicado ao ajuste das formas de onda da tensão de saída da FPCA. Um modelo reduzido da planta foi desenvolvido de modo a diminuir os esforços em modelagens. Um Controlador Adaptativo Robusto por Modelo de Referência foi escolhido para ajuste da tensão. O sistema foi discretizado utilizando o operador delta.

Como foi apresentado nas simulações, o controlador RMRAC não apresenta um desempenho satisfatório no acionamento de cargas não-lineares, embora se consiga diminuir a distorção provocada em malha aberta. Porém, para cargas lineares com dinâmicas não modeladas, o controlador apresenta um resultado satisfatório. No próximo Capítulo, são apresentados resultados experimentais do protótipo construído.

## 6. IMPLEMENTAÇÃO E RESULTADOS EXPERIMENTAIS

### 6.1 Considerações Gerais

Após o projeto e simulação de todos os circuitos da FPCA, foi desenvolvido um protótipo para validação da FPCA (Capítulo 3), da instrumentação (Capítulo 4) e do sistema de controle RMRAC (Capítulo 5). Para a implementação da modulação e do controle da fonte, é utilizado o kit de desenvolvimento do DSC TMS320F28335, fabricado por Spectrum Digital, Inc. Este kit é denominado eZDSC™F28335. Para o controle do sistema é realizada a medida da tensão do capacitor de saída da FPCA, através dos canais de aquisição A/D do DSC, enquanto a síntese da lei de controle é realizada através das saídas PWM.

São apresentados os resultados do protótipo, tanto em malha aberta como em malha fechada. Em malha fechada a tensão de saída é medida e comparada com a saída do modelo de referência de modo a analisar desempenho do controlador RMRAC.

A Figura 6.1 apresenta, de forma simplificada, o sistema de controle da FPCA.

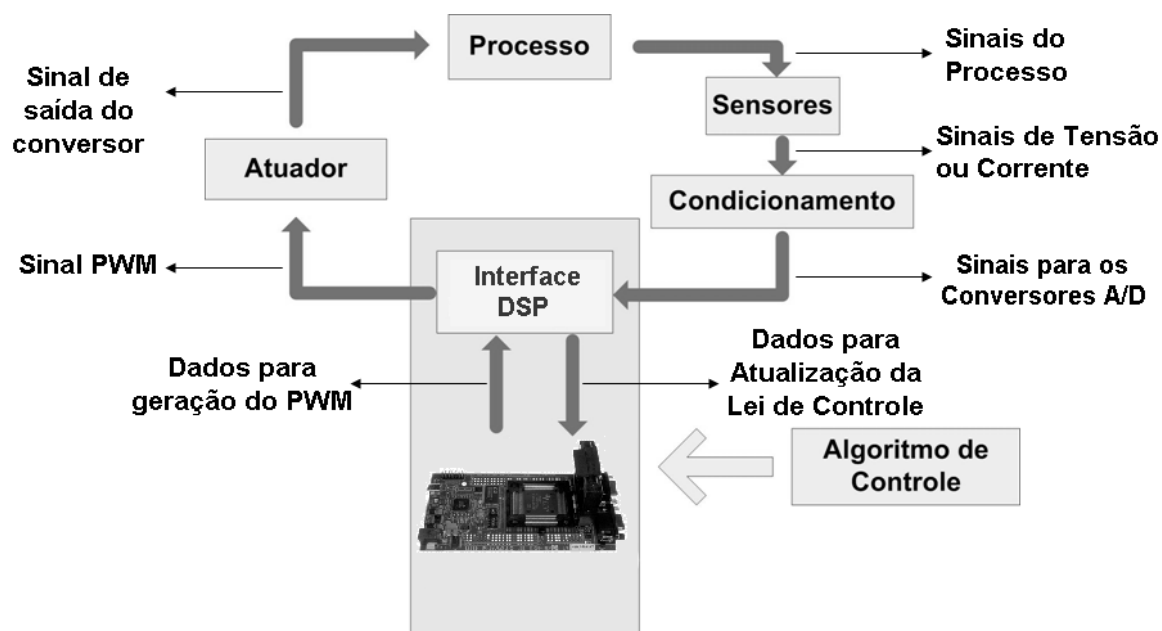


Figura 6.1 - Estrutura do sistema de controle da FPCA proposta.

Na Figura 6.1, o processo a ser controlado é representado fisicamente pelo filtro LC e a carga a ser acionada. O sistema de medidas, apresentado no Capítulo 4, envia os sinais até



os conversores A/D do DSC, que após a computação da lei de controle, gera os sinais PWM para o atuador, no caso o inversor, sintetizar as formas de ondas que alimentarão a carga. A seguir são apresentados os resultados experimentais obtidos com o protótipo acionando cargas resistivas e indutivas.

## 6.2 Resultados experimentais com carga resistiva

Como primeiro passo para avaliar o desempenho da FPCA, serão apresentados, resultados em malha aberta e malha fechada da fonte acionando uma carga resistiva, tal como esquematizado na Figura 5.1.

A Tabela 6.1 apresenta os parâmetros do sistema para obtenção dos resultados com carga resistiva.

**Tabela 6.1 - Parâmetros do Protótipo para obtenção dos resultados experimentais com carga resistiva.**

<b>Parâmetro do sistema</b>	<b>Valor</b>
Barramento CC	60V
Tensão de Referência	40V
Resistência de saída	20 $\Omega$
Indutor do Filtro de saída	250 $\mu$ H
Capacitor do Filtro de saída	10 $\mu$ F
Frequência de comutação	50kHz
Frequência de Amostragem	50kHz
Frequência máxima da tensão de saída	2kHz

### 6.2.1 Malha aberta com carga resistiva

Nesta subseção, serão apresentados os resultados, do protótipo construído, obtidos sobre uma carga de resistiva de 20 $\Omega$ . É realizada um varredura em frequência, de modo discreto, de 1Hz a 2kHz com amplitude de referência de 40V. São apresentados os valores de THD de todas as formas de onda sintetizadas pela FPCA.

As Figuras 6.2 a 6.10, apresentam as medidas de tensão de saída da FPCA com uma amplitude de referência de 40V de pico nas frequências de: 1Hz, 10Hz, 20Hz, 50Hz, 100Hz, 200Hz, 500Hz, 1kHz e 2kHz, respectivamente. Essas medidas foram realizadas através do osciloscópio Agilent, Modelo 54624A.

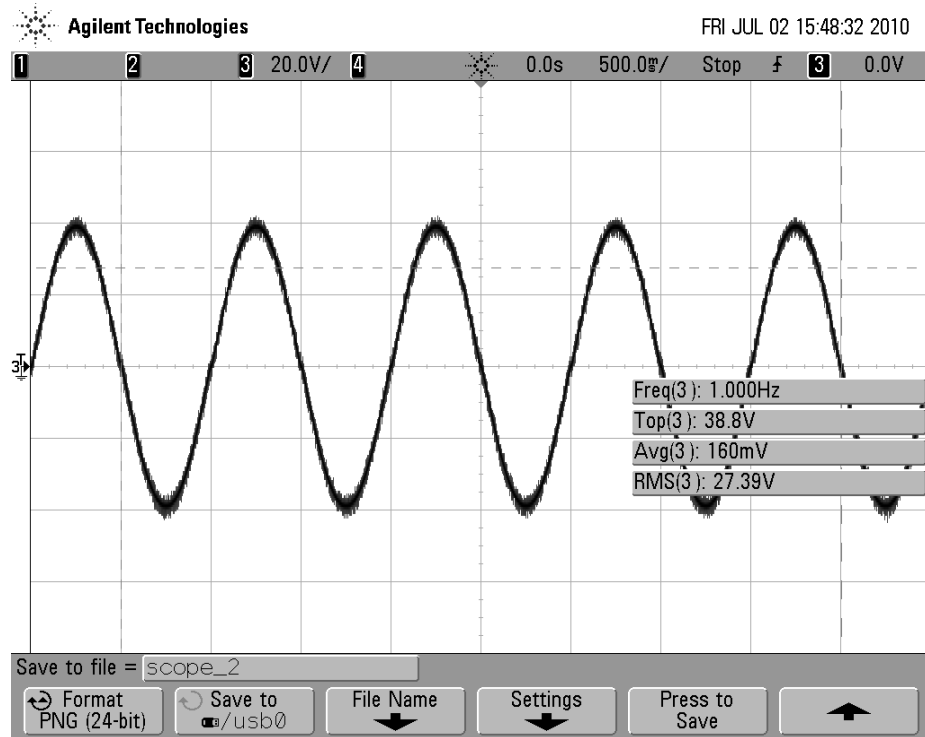


Figura 6.2 - Senóide sintetizada com amplitude de referência de 40V e frequência de 1Hz em Malha Aberta.

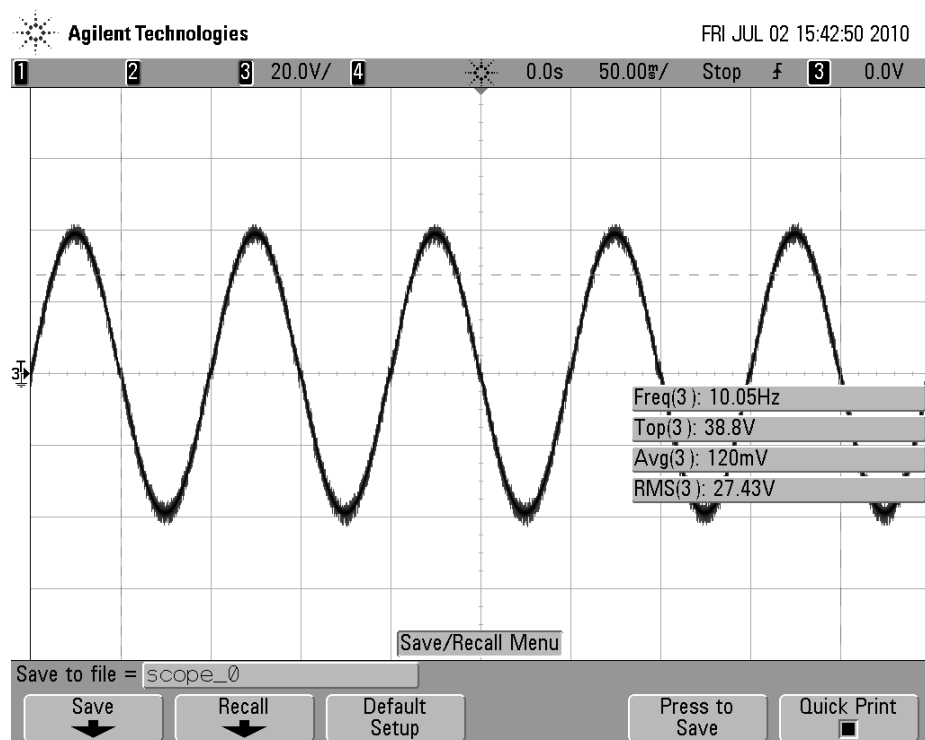


Figura 6.3 - Senóide sintetizada com amplitude de referência de 40V e frequência de 10Hz em Malha Aberta.

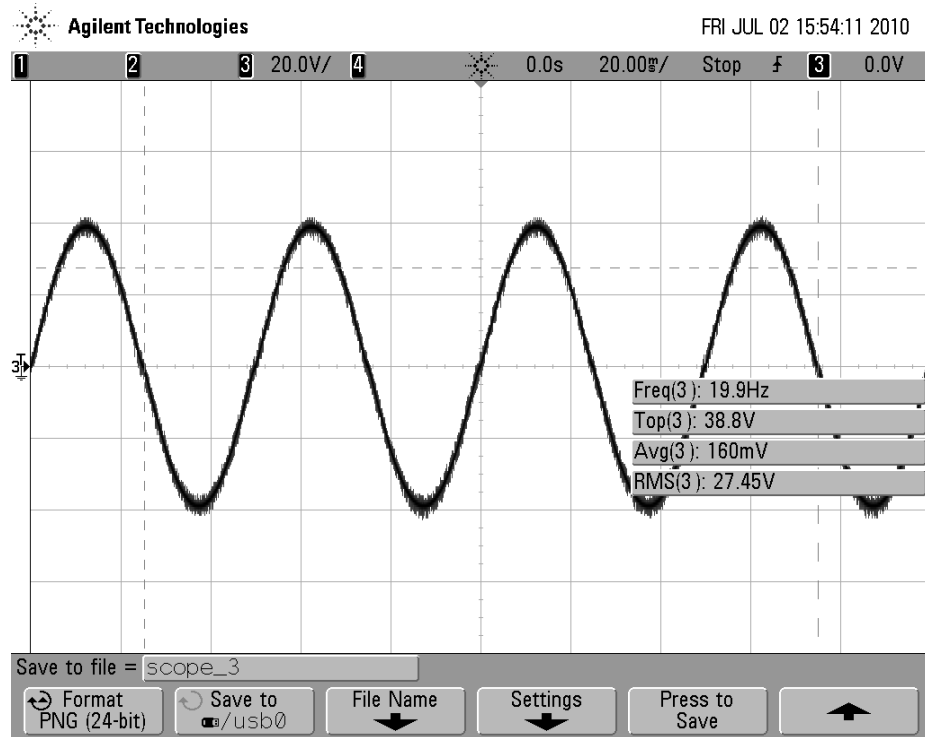


Figura 6.4 - Senóide sintetizada com amplitude de referência de 40V e frequência de 20Hz em Malha Aberta.

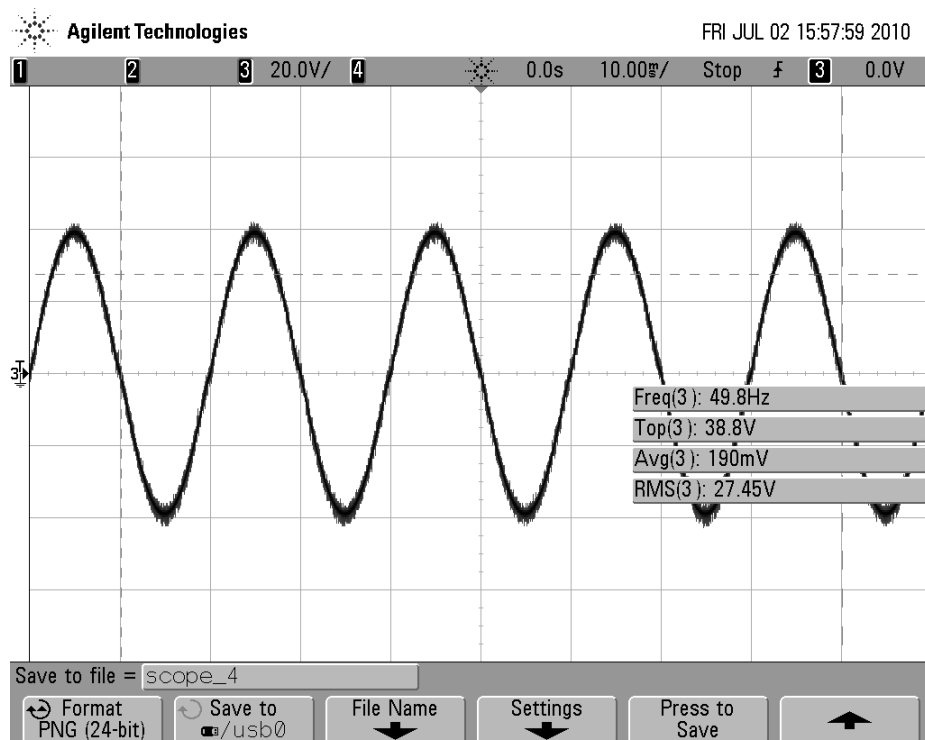


Figura 6.5 - Senóide sintetizada com amplitude de referência de 40V e frequência de 50Hz em Malha Aberta.

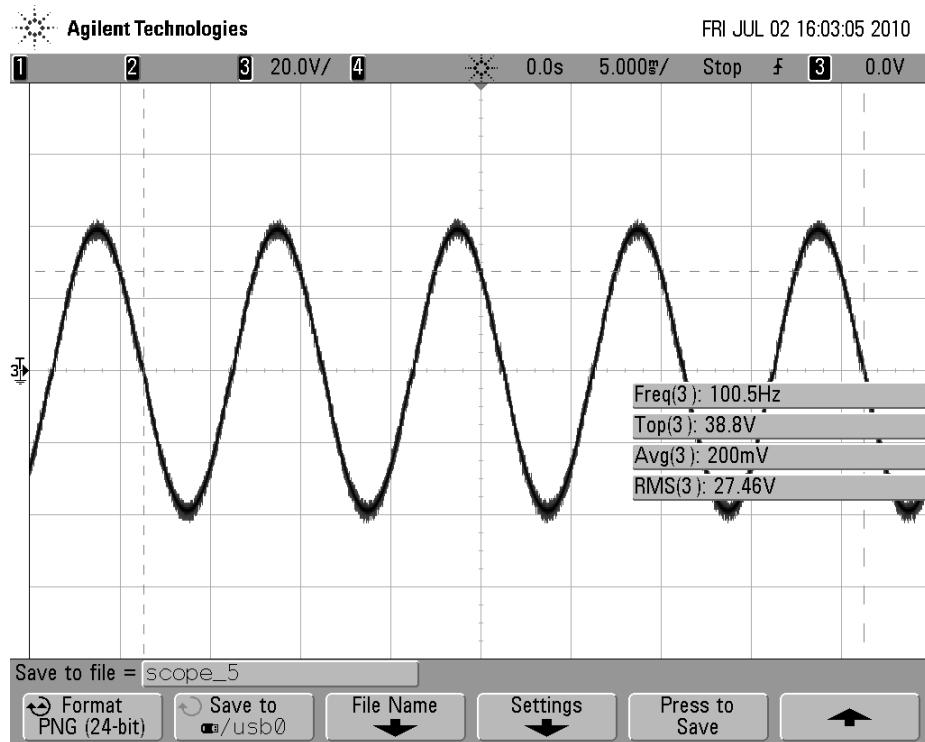


Figura 6.6 - Senóide sintetizada com amplitude de referência de 40V e frequência de 100Hz em Malha Aberta.

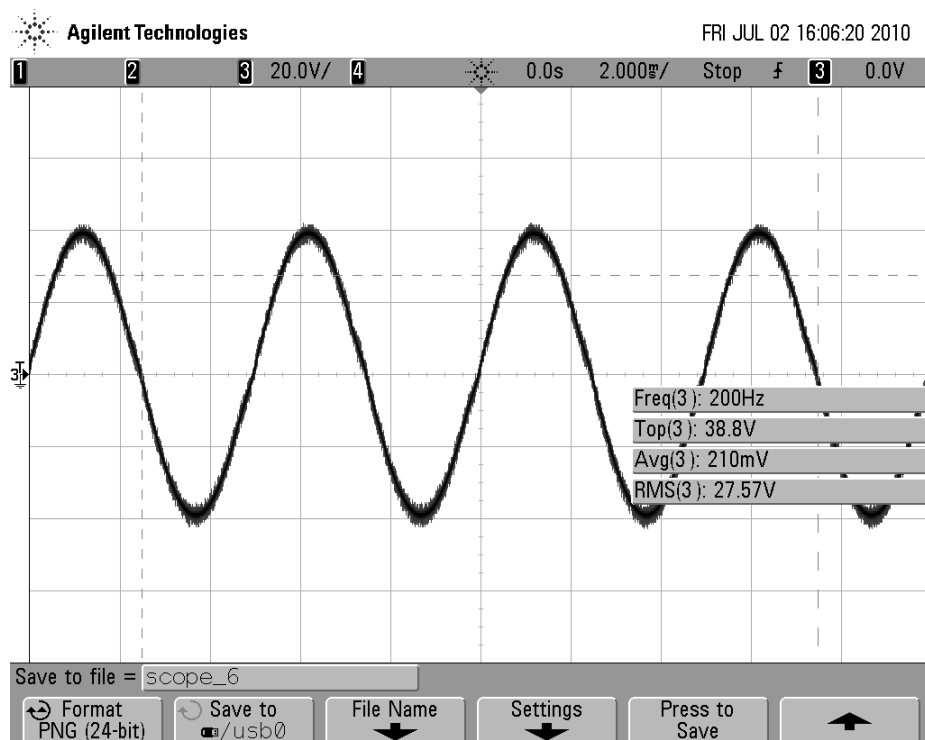


Figura 6.7 - Senóide sintetizada com amplitude de referência de 40V e frequência de 200Hz em Malha Aberta.

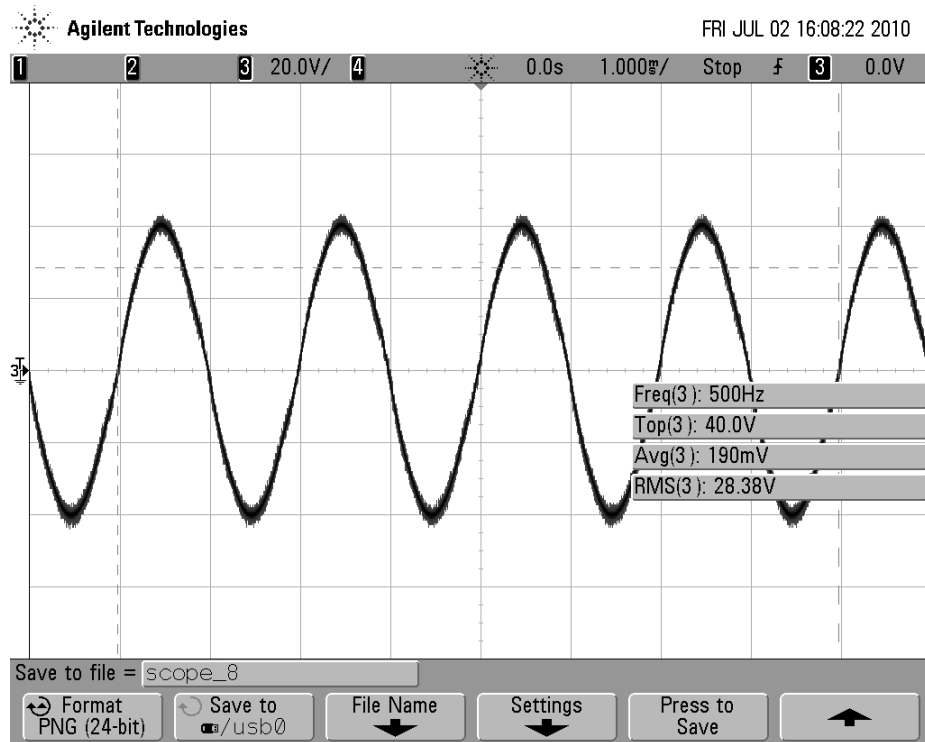


Figura 6.8 - Senóide sintetizada com amplitude de referência de 40V e frequência de 500Hz em Malha Aberta.

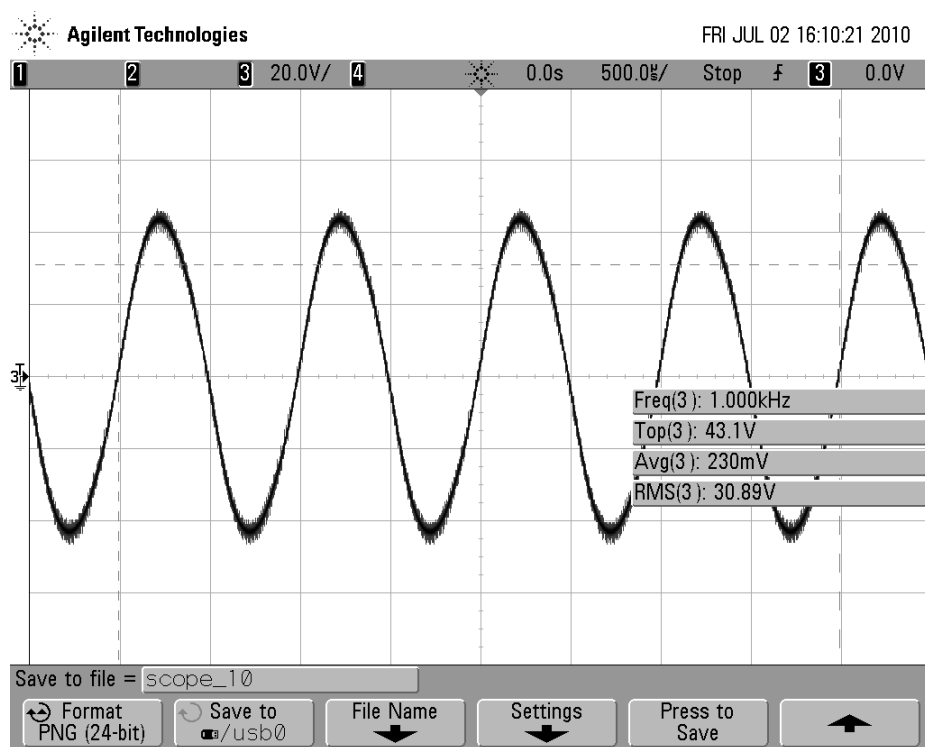
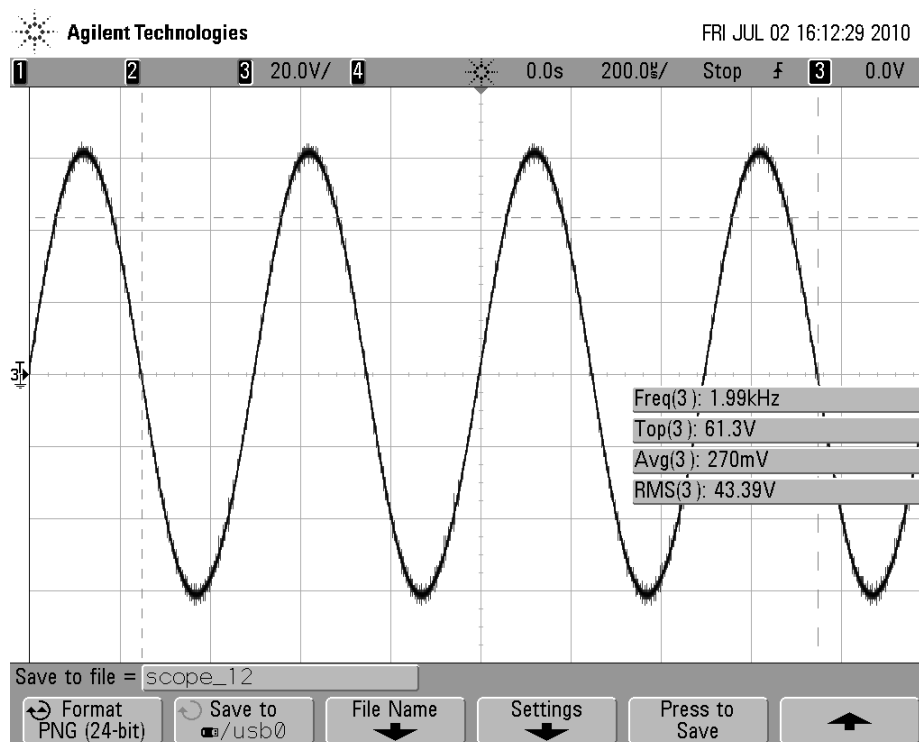


Figura 6.9 - Senóide sintetizada com amplitude de referência de 40V e frequência de 1kHz em Malha Aberta.



**Figura 6.10 - Senóide sintetizada com amplitude de referência de 40V e frequência de 2kHz em Malha Aberta.**

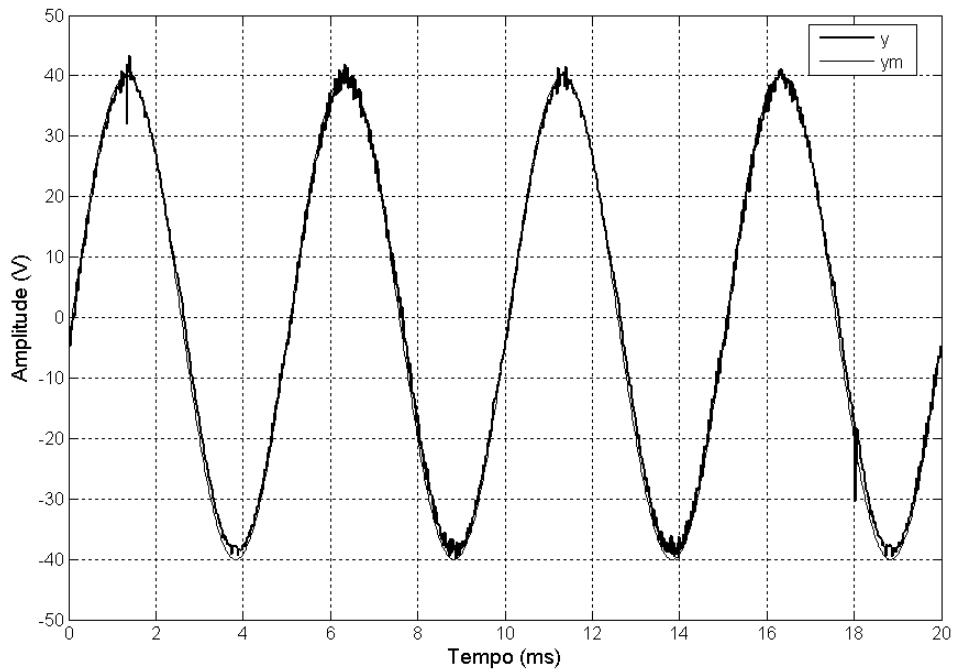
Através das Figuras 6.2 a 6.10, pode se notar a amplificação da tensão de saída com o aumento da frequência. A Tabela 6.2 mostra a tensão de saída e a THD para diferentes frequências, mantendo-se a referência constante (40V de pico).

**Tabela 6.2 - Evolução da Tensão de saída (valor de pico) com a frequência em malha aberta e THD – Referência de 40V.**

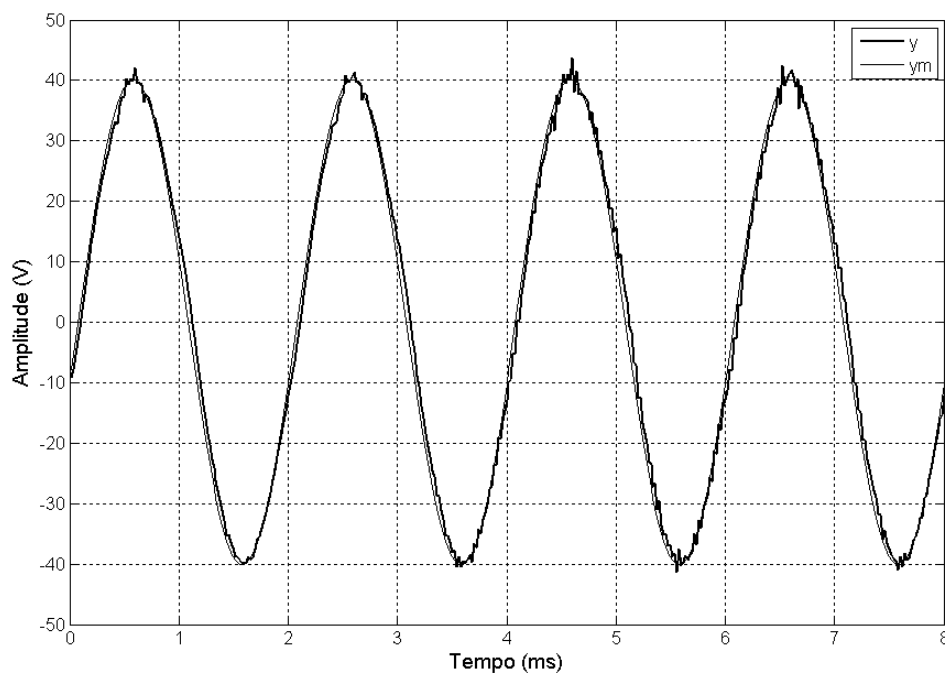
Frequência (Hz)	Tensão de saída (Vpk)	THD (%)
1	38,8	2,65
10	38,8	2,19
20	38,8	2,67
50	38,8	2,37
100	38,8	1,93
200	38,8	2,39
500	40,0	2,76
1000	43,1	3,43
2000	61,3	1,48

Além do aumento da amplitude, também existe o atraso de fase provocada pelo filtro LC. Em baixas frequências, esse efeito não é notado, pelo fato do filtro apresentar ganho unitário e fase próxima de zero, mas a partir de 200Hz o ângulo de fase começa a se tornar mais evidente. A THD de todas as formas de onda ficou abaixo de 3,5%.

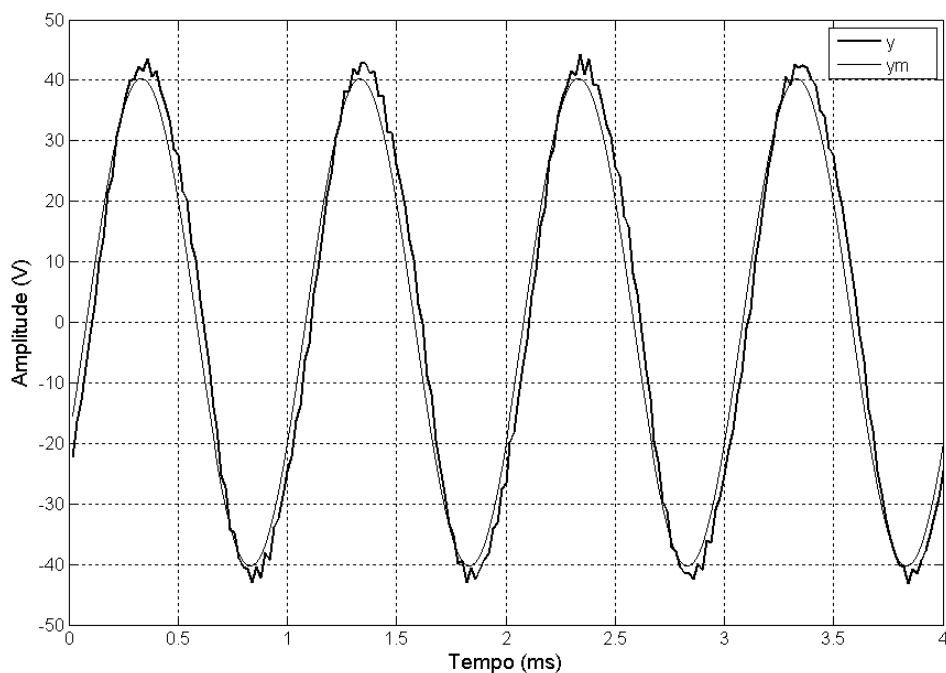
A seguir são apresentadas as medidas da fase e da referência. Aqui se faz uma observação muito importante: optou-se por definir “Referência do Sistema” como sendo a saída do modelo de referência  $y_m$ , tanto em malha aberta como em malha fechada. As Figuras 6.11 a 6.14 apresentam as medidas do DSC TMS320F28335 correspondentes a saída do modelo de referência e a saída do sistema em frequências de 200Hz, 500Hz, 1kHz e 2kHz.



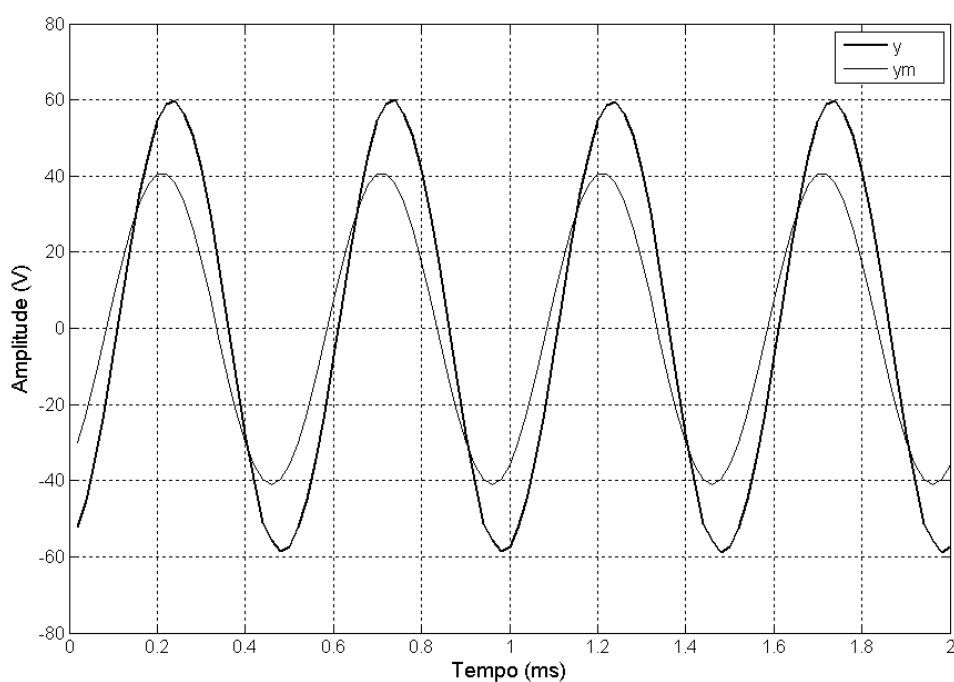
**Figura 6.11 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 200Hz em Malha Aberta – Medidas do DSC TMS320F28335.**



**Figura 6.12 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 500Hz em Malha Aberta – Medidas do DSC TMS320F28335.**



**Figura 6.13 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 1kHz em Malha Aberta – Medidas do DSC TMS320F28335.**



**Figura 6.14 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 2kHz em Malha Aberta – Medidas do DSC TMS320F28335.**

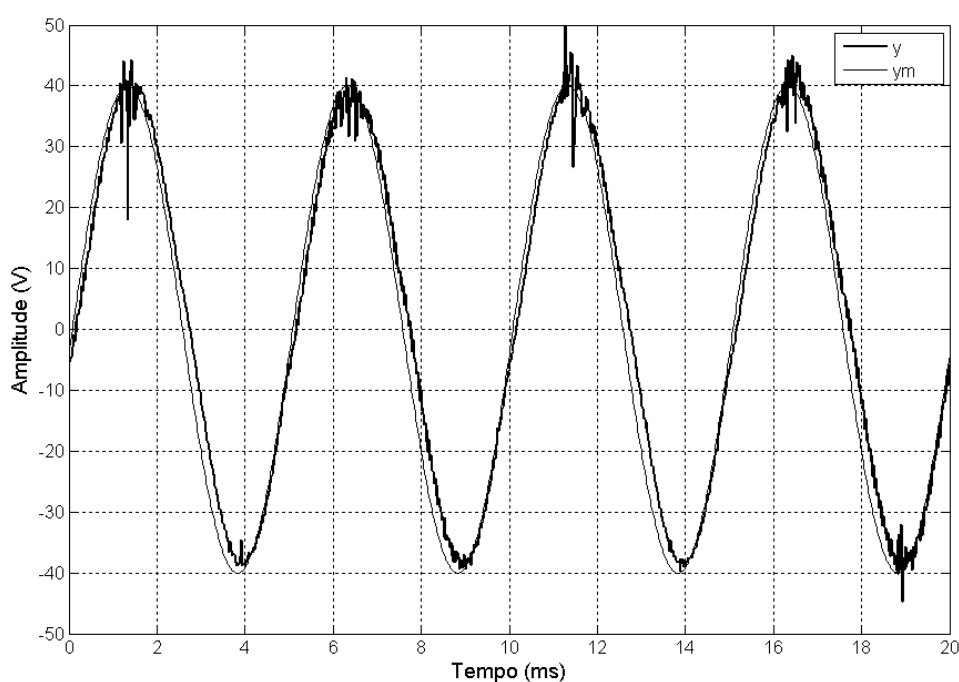
Na frequência de 2kHz, nota-se com mais evidência o atraso de fase e a amplificação provocada pelo filtro LC.



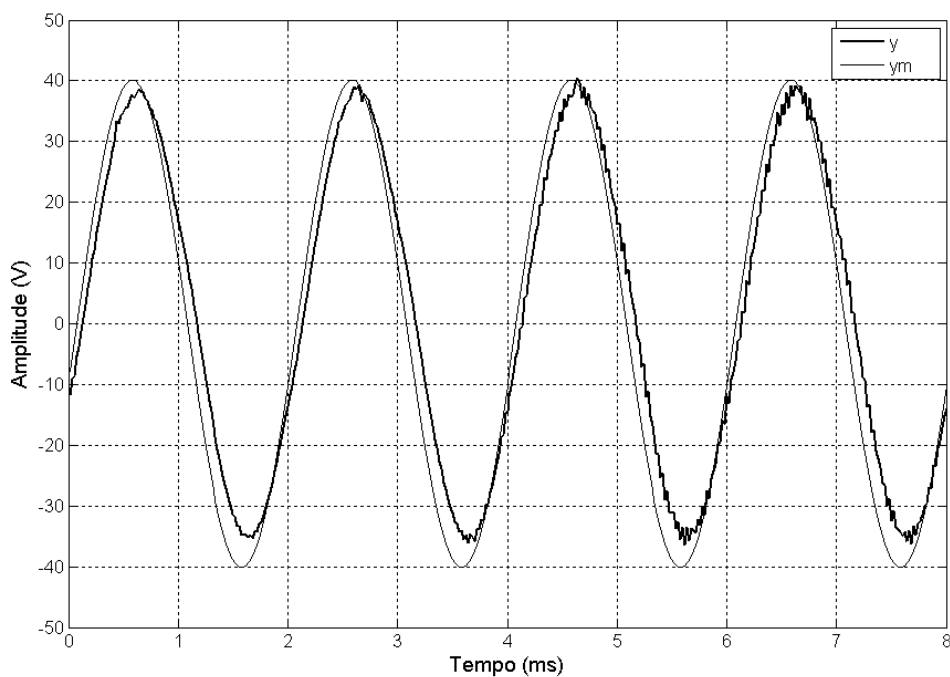
## 6.2.2 Malha fechada com carga resistiva

Agora serão apresentados os resultados experimentais em malha fechada. Foi utilizada a mesma referência do sistema em malha aberta (40V).

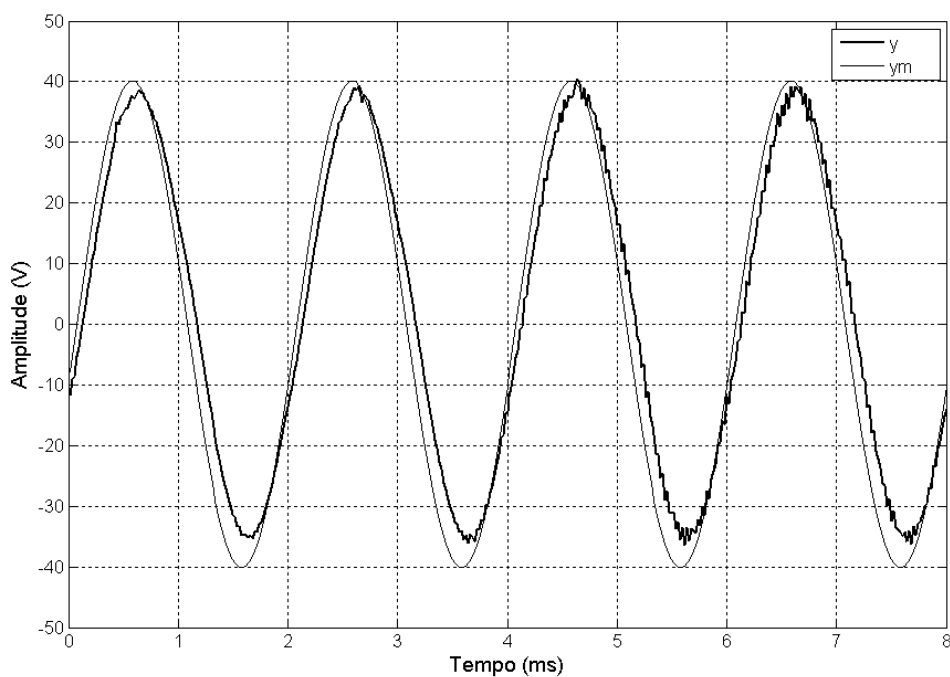
As Figuras 6.15 a 6.18 apresentam as medidas do DSC TMS320F28335 correspondentes a saída do modelo de referência e a saída do sistema em frequências de 200Hz, 500Hz, 1kHz e 2kHz.



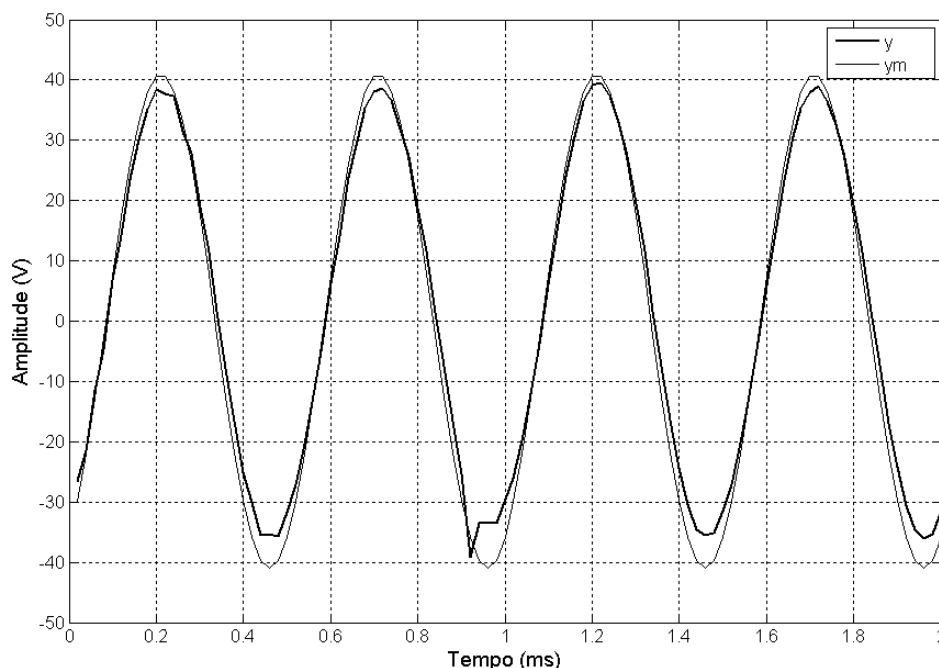
**Figura 6.15 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 200Hz em Malha Fechada – Medidas do DSC TMS320F28335.**



**Figura 6.16 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 500Hz em Malha Fechada – Medidas do DSC TMS320F28335.**



**Figura 6.17 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 1kHz em Malha Fechada – Medidas do DSC TMS320F28335.**



**Figura 6.18 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 2kHz em Malha Fechada – Medidas do DSC TMS320F28335.**

Notam-se distorções da forma de onda de saída, principalmente nos picos das senóides. Esse efeito é mais evidente em baixas frequências, 200Hz por exemplo. No entanto em 2kHz, o controlador minimiza a fase e a amplificação do filtro de saída.

A Tabela 6.3 mostra a THD da tensão de saída dos testes em malha fechada com carga resistiva (Figuras 6.15 à 6.18).

**Tabela 6.3 - THD dos testes em malha fechada com carga resistiva.**

Frequência (Hz)	THD (%)
<b>200</b>	7,23
<b>500</b>	2,59
<b>1000</b>	3,54
<b>2000</b>	2,39

### 6.3 Resultados experimentais com carga RL

A fim de demonstrar o desempenho do sistema de controle na presença de uma dinâmica não modelada, serão apresentados os resultados obtidos com uma carga RL, onde a indutância  $L_x$  (ver Figura 5.12) será um parâmetro não modelado do sistema.

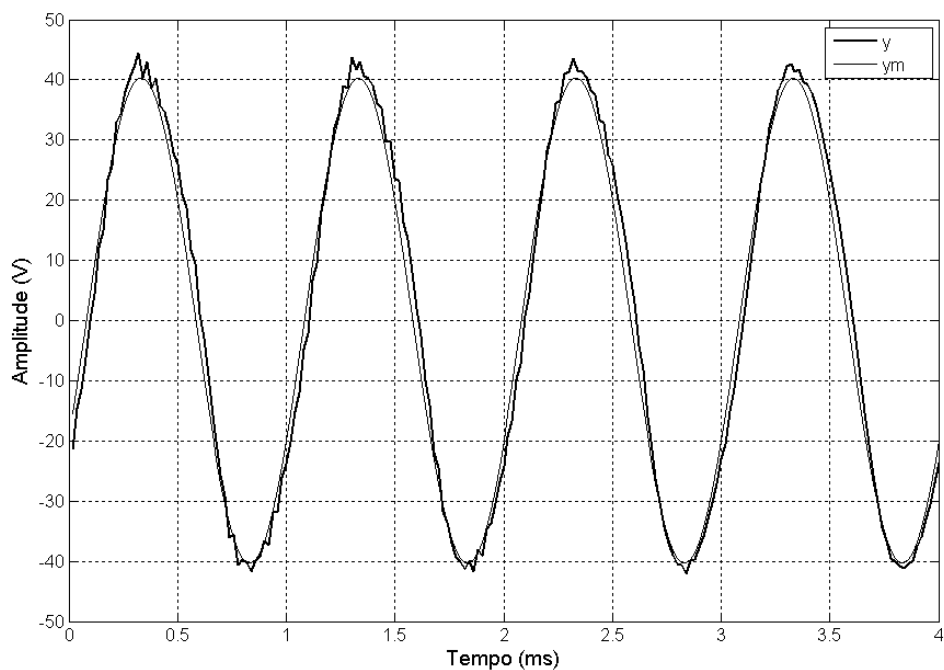
A Tabela 6.4 apresenta os parâmetros do sistema para obtenção dos resultados em malha aberta com carga RL.

**Tabela 6.4 - Parâmetros do protótipo para obtenção dos resultados experimentais com carga RL.**

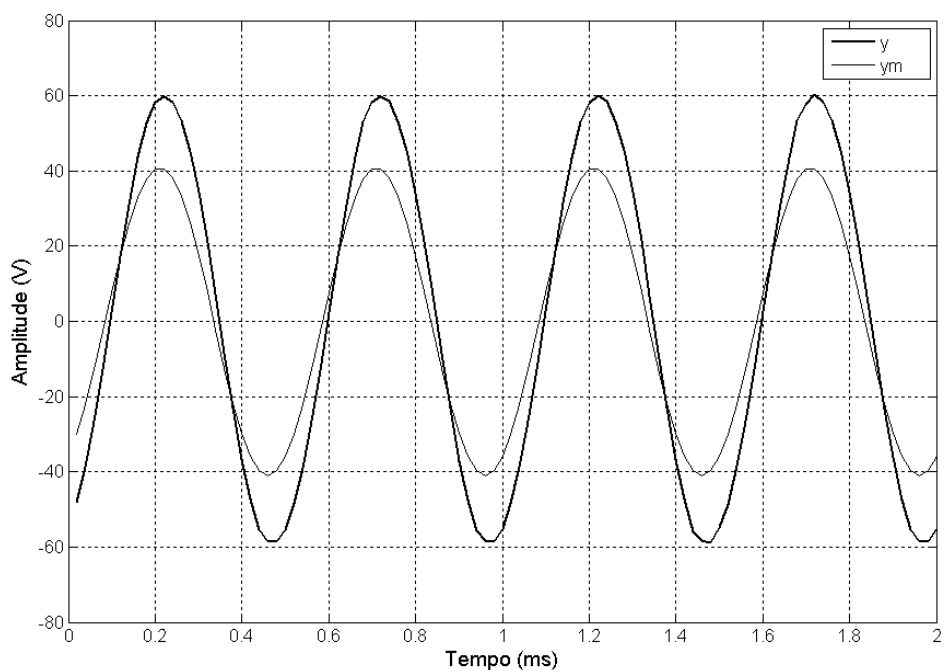
<b>Parâmetro do sistema</b>	<b>Valor</b>
Barramento CC	60V
Tensão de Referência	40V
Resistência de saída	20 $\Omega$
Indutância de Carga ( $L_x$ )	2,5mH
Indutor do Filtro de saída	250 $\mu$ H
Capacitor do Filtro de saída	10 $\mu$ F
Frequência de comutação	50kHz
Frequência de Amostragem	50kHz
Frequência máxima da tensão de saída	2kHz

### **6.3.1 Malha aberta com carga RL**

É realizado o acionamento da carga RL em duas frequências: 1kHz e 2kHz, com amplitude de referência de 40V. As Figuras 6.19 e 6.20 apresentam as medidas do DSC TMS320F28335 correspondentes a saída do modelo de referência e a saída do sistema em frequências de 1kHz e 2kHz em malha aberta.



**Figura 6.19 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 1kHz em Malha Aberta – Medidas do DSC TMS320F28335.**



**Figura 6.20 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 2kHz em Malha Aberta – Medidas do DSC TMS320F28335.**

A Tabela 6.5 apresenta os valores de THD dos testes realizado em malha aberta com carga RL.

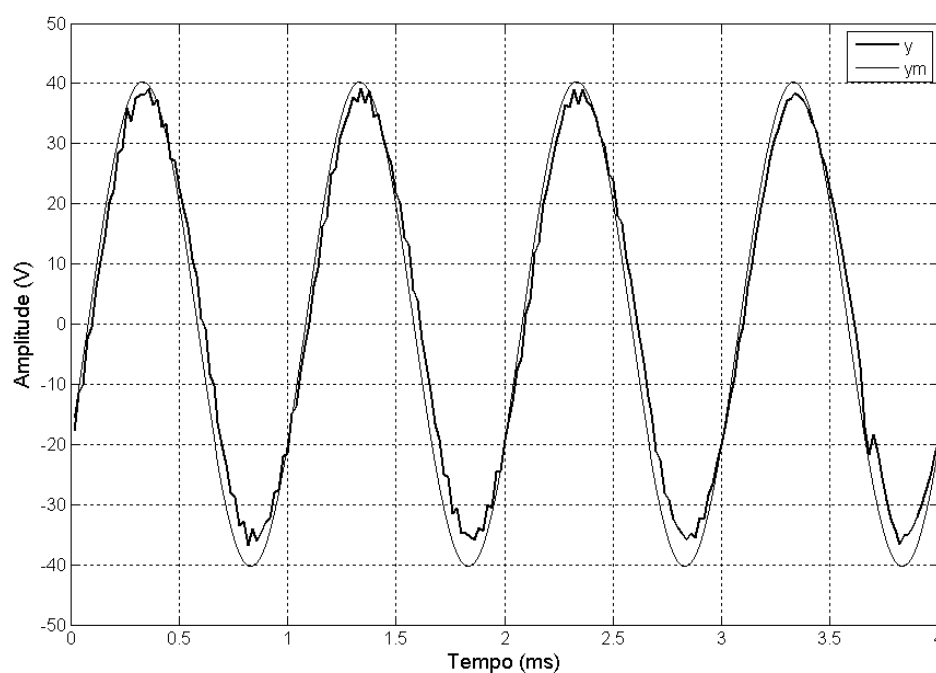
**Tabela 6.5 - THD dos testes em malha aberta com carga RL.**

Frequência (Hz)	THD (%)
1000	4,91
2000	1,62

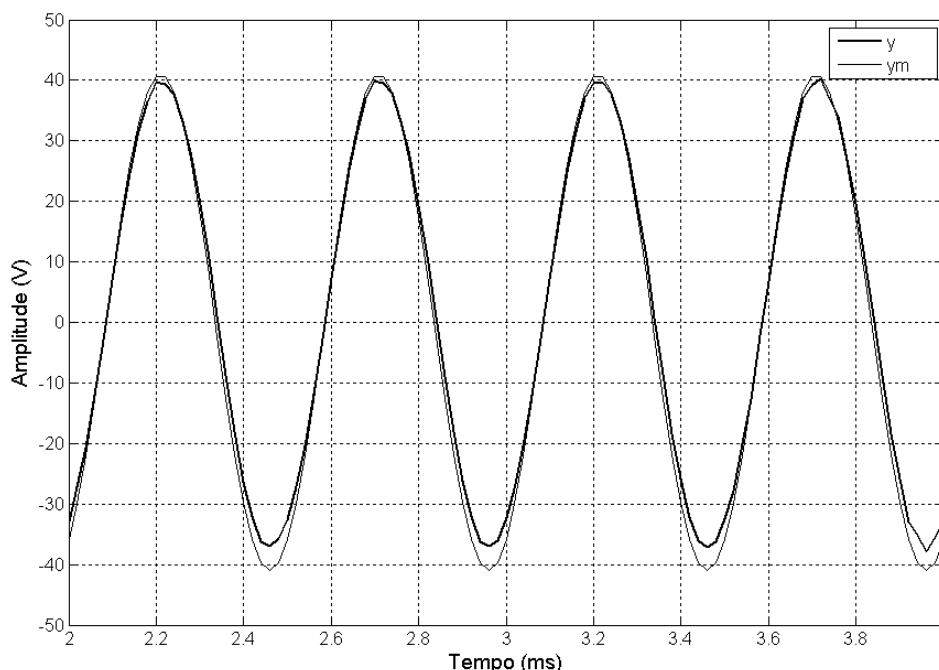
### 6.3.2 Malha fechada com carga RL

Agora serão apresentados os resultados experimentais em malha fechada. Foi utilizada a mesma referência do sistema em malha aberta.

As Figuras 6.21 e 6.22 apresentam as medidas do DSC TMS320F28335 correspondentes a saída do modelo de referência e a saída do sistema em frequências de 1kHz e 2kHz em malha fechada.



**Figura 6.21 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 1kHz em Malha Fechada – Medidas do DSC TMS320F28335.**



**Figura 6.22 - Comparação da saída do modelo de referência com a saída do sistema com amplitude de referência de 40V e frequência de 2kHz em Malha Fechada – Medidas do DSC TMS320F28335.**

Através das Figuras 6.21 e 6.22, pode-se verificar que, mesmo com a presença de dinâmicas não modeladas, o controlador garantiu o seguimento da referência.

A Tabela 6.6 apresenta os valores de THD dos testes realizado em malha fechada com carga RL.

**Tabela 6.6 - THD dos testes em malha fechada com carga RL.**

Frequência (Hz)	THD (%)
1000	4,58
2000	1,41

## 6.4 Limitações encontradas na plataforma experimental

Ao longo do processo de obtenção de resultados experimentais, várias dificuldades foram enfrentadas, principalmente no que diz respeito a problemas de interferência eletromagnética causadas pela elevada frequência de comutação dos interruptores. Por isso, foi necessária a construção de dois protótipos, até se chegar a resultados mais favoráveis.

Não foi possível se elevar o nível do barramento CC para se obter formas de onda com maiores amplitudes. Isso foi ocasionado pela constante perda de comunicação entre o DSC e o computador, por onde eram programadas as formas de onda, e salvas as medidas

do sistema. Esses problemas devem ser resolvidos, para tornar o sistema mais robusto a interferências.

Neste trabalho, foram consideradas apenas cargas lineares. Outro estudo que deve ser realizado é o de controladores aplicados a cargas não lineares de comportamento cíclico, como retificadores, por exemplo. Este tipo de carga não-linear exige o uso de outras técnicas de controle, tal como controladores repetitivos.

Um estudo detalhado de sistemas de proteção contra falhas deve ser realizado para tornar a FPCA robusto a falhas.

## **6.5 Sumário**

Neste Capítulo foram apresentados resultados experimentais da FPCA em malha aberta e malha fechada. Foi analisado o desempenho da FPCA e do controlador com cargas resistivas e indutivas. No sistema em malha aberta, verificou-se a amplificação do filtro com o aumento da frequência. Foram apresentados os resultados experimentais de Controlador adaptativo robusto por modelo de referência aplicado para ajustar a tensão de saída de uma fonte de potência CA. O controlador corrigiu a amplificação e a fase provocada pelo filtro de saída na frequência de 2kHz. No entanto, notam-se algumas distorções da forma de onda, principalmente nos picos, o que compromete a THD. Ao se acrescentar uma indutância na carga, o controlador apresentou robustez para o seguimento da referência.



## 7. CONCLUSÕES

### 7.1 Síntese do Trabalho

Esta dissertação apresentou o desenvolvimento de uma Fonte de Potência CA, sua instrumentação e seu sistema de controle. A fonte proposta utiliza interruptores IGBT e circuito *Snubber* numa estrutura em ponte completa, e opera numa frequência de comutação de 50kHz, gerando formas de onda de saída de até 2kHz. Foram apresentados resultados experimentais da FPCA em malha aberta e malha fechada utilizando o DSC TMS320F28335. Foi analisado o desempenho da FPCA e do controlador com cargas resistivas e indutivas. No sistema em malha aberta, verifica-se a amplificação do filtro com o aumento da frequência. Foi utilizado um controlador adaptativo robusto por modelo de referência aplicado para ajustar a tensão de saída. Devido à robustez do algoritmo adaptativo aos efeitos de dinâmicas não modeladas e de variações paramétricas, o controlador foi projetado admitindo um modelo dinâmico simplificado da carga, o que reduziu o esforço de projeto. Para implementar a lei de controle numa plataforma DSC, efetuou-se a discretização empregando o operador delta. Desta forma, foi possível aumentar a frequência de amostragem sem comprometer a estabilidade, além de facilitar a implementação digital do algoritmo. Resultados experimentais mostraram que o controlador garante bom desempenho em malha fechada para rastrear referências senoidais até a frequência máxima de operação (2kHz). No entanto em baixas frequências, na faixa de 200Hz, o sistema em malha fechada apresentou distorção nos picos da senóide. Ruídos gerados pela elevada frequência de comutação podem ser a causa das distorções em malha fechada. Devido às limitações encontradas na plataforma experimental, algumas sugestões de trabalho s futuros são propostas.

## 7.2 Sugestões para trabalhos futuros

Para obtenção de melhor desempenho do sistema proposto, algumas sugestões de trabalhos são feitas:

- **Estudo da perda de comunicação entre o DSC e a FPCA:** Devido às constantes perdas de comunicação entre o kit de desenvolvimento do DSC 28335 e o computador, soluções devem ser estudadas e implementadas para se aumentar a confiabilidade do sistema.

- **Monitoramento do Barramento CC:** Uma sugestão pertinente é a de medição do nível do barramento CC em tempo real. Variações de carga podem provocar uma queda do nível do barramento CC e, com isso, pode haver saturação da lei de controle quando se trabalha com altos índices de modulação. Além disso, mudanças de nível do barramento, podem ajudar a minimizar as elevadas derivadas de tensão nos interruptores do inversor.

- **Mudança de nível do barramento CC:** Deseja-se que a FPCA gere tanto pequenas quanto elevadas amplitudes na tensão de saída. Operar com barramento fixo pode causar deterioração da qualidade das formas de onda de baixa amplitude e favorecendo mais as formas de onda de elevada amplitude. Por isso, se sugere uma comutação de nível do barramento CC para melhorar a qualidade da tensão de saída em toda a sua faixa de operação.

- **Circuito de proteção do inversor:** Um estudo aprofundado da proteção do circuito inversor é necessário. Proteção contra sobre-correntes e sobre-tensões nos interruptores eletrônicos são necessários.

- **Filtros digitais:** Devido à elevada frequência de comutação dos interruptores, as medidas estão sujeitas a ruídos irradiados e conduzidos. Um estudo sobre a utilização de filtros digitais é pertinente neste trabalho.

- **Filtro de saída do tipo LCLC:** Como foi apresentado no Capítulo 2, algumas estruturas encontradas na literatura, utilizam filtros de saídas do tipo LCLC, onde um estágio de filtragem LC é utilizado para mitigar o conteúdo harmônico oriunda da comutação e o

segundo estágio é utilizado para amenizar a interferência eletromagnética na carga. Esse filtro pode ser uma interessante escolha para melhorar a qualidade das formas de onda de saída.

- **Estágio de correção de Fator de Potência:** Para tornar a FPCA adequada as exigências comerciais, um estágio de correção de Fator de Potência com um conversor CC-CC do tipo *Boost* é uma interessante escolha. Apesar do sistema ficar mais complexo, garante-se Fator de Potência unitário.

## *REFERÊNCIAS*

AZLI, N. A.; CHOONG, Y. C. Analysis on the Performance of a Three-phase Cascaded H-Bridge Multilevel Inverter. First International Power and Energy Conference ECon 2006, November 28-29, 2006, Putrajaya, Malaysia; pp. 405-410.

BLAKE, C.; BULL, C. *IGBT or MOSFET: Choose Wisely*. Application Notes. International Rectifier. <[www.irf.com/technical-info/whitepaper/choosewisely.pdf](http://www.irf.com/technical-info/whitepaper/choosewisely.pdf)>.

BONTEMPS, S.; GOODFELLOW, J. K., ORAFHAM, D. 75A/250V/75KHz Intelligent Half Bridge Power Module. 1994 The Institution of Electrical Engineers. Printed and published by the IEE. Savoy Place, London WCPR OBL. UK.

CARATI, E. G.; MONTAGNER, V. F.; GRÜNDLING, H. A. A Single-Phase AC Power Source Using Robust Model Reference Adaptive Control. 2000 In: IEEE International Conference on Industrial Electronics, Control and Instrumentation. pp. 1428-1432.

DAHONO, P. A.; PURWADI, A.; QAMAZURRAMAN. An LC Filter Design Method for Single-phase PWM Inverters. IEEE, 1995, pp. 571-576.

DELLA FLORA, L.; GRÜNDLING, H. A. Design of a Robust Model Reference Adaptive Voltage Controller for an Electrodinamic Shaker. *Eletrônica de Potência*, 2008, vol. 13, no. 3, pp. 133-140.

DELLA FLORA, L. *Contribuição ao Controle de Máquinas de Vibração Eletrodinâmicas*. Tese. Universidade Federal de Santa Maria, UFSM, Brasil. Março, 2009.

FEI XU; HAO MA; YAO ZHANG. A Discrete-Time Sliding Mode Controlled Current-Source Inverter Used in AC Power Source. Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE , vol., no., pp.1-5, 18-22 June 2006.

GOMES, P. H. C. *Análise e Síntese de um Algoritmo "Phase-Locked-Loop" Robusto para Estimção de Amplitude, Fase e Freqüência de Sinais Elétricos*. Dissertação de Mestrado, Universidade Federal de Juiz de Fora, Juiz de Fora 2007.

GONG, G.; HASSLER, D.; KOLAR, J. Comparative Study of Multi-Cell Amplifiers for AC Power Source. Applications," *Power Electronics*, IEEE Transactions on, 2006, vol.PP, no.99, pp.1-1.

GRÜNDLING, H. A. *Controle Adaptativo Robusto por Modelo de Referência*. Tese. Instituto Tecnológico de Aeronáutica, ITA, Brasil. 1995.

HAN, J.; TANG, T.; WANG, X. A High-Performance Switching Mode Power Amplifier for Electrodynamic Shaker. 2005, IEEE pp. 491-495.

IANNOU, P.; TSAKALIS, K. A Robust Direct Adaptive Controller, IEEE Transactions on Automatic Control, 1986, vol. 31, no. 11, pp. 1033-1043.

KAURANIEMI, J.; LAAKSO, T.I.; HARTIMO, L.; OVASKA, S.J. Roundoff noise minimization in a direct form delta operator structure. ICASSP-96. Conference Proceedings. IEEE International Conference on., 1996, Vol. 3, pp. 1371-1374.

KOIZUMI, H.; KUROKAWA, K.; MORI, S. A comparison of output envelope waveforms of the delta-sigma modulated class D series resonant inverter. Circuits and Systems, 2006. ISCAS 2006. Proceedings. 2006 IEEE International Symposium on , vol., no., pp.4 pp.-256,

LEE, S.-I.; YOO, J.-G.; JEON, H.-J.; CHOE, G.-H. Design and development of distorted source device for circuit breakers failure analysis. Power Electronics, 2007. ICPE '07. 7th International Conference on , vol., no., pp.411-413, 22-26 Oct. 2007.

LOW, K. S. A DSP-based single-phase AC power source. Industrial Electronics, IEEE Transactions on Vol. 46, 1999, no. 5, pp. 936-941.

MICHELS, L.; CAMARGO, R. F. de.; BOTTERÓN, F.; PINHEIRO, H. Metodologia de Projeto de Filtros de Segunda Ordem para Inversores de Tensão com Modulação PWM Digital. Controle & Automação, São José dos Campos, SP, 2005, v. 16, no. 2, pp. 221-242.

MOHAN, N.; UNDELAND, T. M.; and ROBBINS, W. P. Power Electronics: Converters, Applications, and design, 3a Edição, New York, John Wiley & Sons, 2002.

MONTAGNER, V. F.; CARATI, E. G.; GRÜNDLING, H. A. An AC Power Source Using a Linear Quadratic Regulator and a Repetitive Controller. In: II Conferência Internacional de Aplicações Industriais, Porto Alegre, 2000. Anais da II Conferência Internacional de Aplicações Industriais, pp. 281-285.

NEWMAN, M. J.; HOLMES, D. G. Delta Operator Digital Filters for High Performance Inverter Applications”, IEEE Transaction on Power Electronics, 2003, Vol. 18, no. 1, pp. 477-454.

OGATA, K. *Engenharia de Controle Moderno*. 3. ed. Rio de Janeiro: Livros Técnicos e Científicos, 1998.

PINHEIRO, H.; BOTTERÓN, F.; PINHEIRO, J. R.; HEY, H. L.; GRÜNDLING, H. A. A digital controller for single-phase UPS inverters to reduce the output DC component. Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual. Vol. 2 pp. 1311 – 1314 ISSN : 0275-9306.

RECH, C.; GRÜNDLING, H. A.; HEY, H. L., PINHEIRO, H.; PINHEIRO, J. R. Uma Metodologia de projeto generalizada para inversores Híbridos. Revista Controle & Automação, Vol.15 no.2, Abril, Maio e Junho 2004 pp. 190-201.

SOUZA, A. F. e. Projeto de Fontes Chaveadas. Apostila. Instituto Nacional de Eletrônica de Potência. Universidade Federal de Santa Catarina, UFSC, Florianópolis.  
<<http://www.scribd.com/doc/13928867/Projeto-de-Fontes-Chaveadas-Alexandre-Ferrari-e-Souza>>

STEFANELLO, M. *Projeto e desenvolvimento de uma Fonte de Potência CA Trifásica a quatro fios*. Dissertação. Mestrado. Universidade Federal de Santa Maria, Santa Maria, UFSM, Brasil, 2006.

TAMBARA, R. V.; DELLA FLORA, L.; GRÜNDLING, H. A. Projeto de uma Fonte de uma Potência CA para Geração de Formas de Onda de até 2kHz. XVIII Congresso Brasileiro de Automática, Bonito-MS, 2010. Anais eletrônicos. Disponível em: <<http://www.opec-eventos.com.br/cba2010/?pag=txt&id=28&PHPSESSID=78f55909561b586627b068bbd9b5e0b5>>.

TZOU, Y. Y; OU, R. S.; JUNG, S. L.; CHANG, M. Y. High-Performance Programmable AC Power Source with Low Harmonic Distortion Using DSP-Based Repetitive Control Technique. IEEE Transactions on Power Electronics, Vol. 12, No. 4, July 1997, pp. 715-725.

VAN DER BROECK, H.; LURKENS, P. Programmable AC power source. Power Electronics and Applications, 1993, Fifth European Conference on , pp.255-260 vol.3, 13-16 Sep 1993.

VINCENZI, F.R.S.; SILVA, L.; FREITAS, L.C.G. de; FREITAS, M.A.A.; FERNANDES, E.R.; VIEIRA, J.B.; FREITAS, L.C. Programmable AC power source used to analyze electronic equipment performance in the electrical power system quality concept," *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE* , vol., no., pp.1931-1937, 24-28 Feb. 2008.

# APÊNDICES

## Apêndice A – Estudo do Operador Delta e do Operador Deslocamento

### A.1 Considerações Gerais

Para inversores controlados digitalmente em aplicações de eletrônica de potência, a representação precisa da função de transferência de filtro digital é crítica, especialmente quando a frequência de amostragem aumenta. DSCs comerciais com *hardware* dedicado com unidades de geração de sinais PWM são comumente usados nesses sistemas, mas eles são oferecidos, na maioria das vezes, em aritmética de 16 bits em ponto fixo. Infelizmente, filtros digitais em ponto fixo são mais sensíveis do que os filtros digitais em ponto flutuante no que diz respeito aos erros causados por arredondamento de coeficientes e truncamento numérico. Em muitas aplicações de controle digital é utilizado o operador deslocamento (ou operador  $q$ ) para discretização de filtros, porém esse operador pode gerar erros quando implementado em aritmética de ponto fixo. Por isso, a implementação de filtros digitais utilizando o operador  $\delta$  é uma interessante alternativa para a discretização, pois esse assegura uma minimização dos erros de truncamento e um melhor desempenho quando o mesmo é implementado em sistemas de precisão limitada, como o caso de DSCs com aritmética em ponto fixo.

Este apêndice apresenta uma introdução à discretização de sistemas através do operador deslocamento  $q$ , que é associado à transformada  $Z$  e a discretização pelo operador  $\delta$  que é associado à transformada Gama.

### A.2 Operador Delta em Espaço de Estados

Uma variável discreta  $X(k)$  multiplicada pelo operador deslocamento  $q$  nos dá o valor dessa variável um passo a frente. A equação abaixo mostra essa operação

$$q \cdot X(k) = X(k+1) \quad (\text{A.1})$$

O operador  $q$  surge da aplicação da transformada  $Z$  inversa ( $Z^{-1}$ ) em  $z \cdot X(z)$ , onde se obtém o valor da amostra  $X(k)$  um passo a frente

$$z \cdot x(z) \xrightarrow{Z^{-1}} X(k+1) \quad (\text{A.2})$$

Se as condições iniciais são consideradas nulas então  $q = z$ .

Um sistema linear e invariante no tempo pode ser representado por uma equação de estados da seguinte forma

$$\dot{X}(t) = A \cdot X(t) + B \cdot u(t), \quad (\text{A.3})$$

onde  $X$  é um vetor coluna (vetor de estados),  $u$  é uma função de entrada (ou também chamada de função “forçante”),  $A$  (Matriz de estados) e  $B$  (Matriz de Entrada) são matrizes de dimensões adequadas.

A saída  $y$  do sistema pode de ser representada da seguinte maneira

$$y(t) = C \cdot X(t), \quad (\text{A.4})$$

onde  $C$  é a chamada matriz de saída.

O operador delta  $\delta$  multiplicando uma seqüência  $X(k)$  nos dá a taxa de variação da seqüência num período de tempo  $\Delta$ , como mostra a equação a seguir

$$\delta X(k) = \frac{X(k+1) - X(k)}{\Delta} \quad (\text{A.5})$$

O parâmetro  $\Delta$  pode diferir do período de amostragem  $T_s$ . O parâmetro delta deve ser encarado como um parâmetro de otimização, geralmente relacionado à taxa de amostragem do sistema. Considerando o parâmetro  $\Delta$  como sendo igual ao período de amostragem, a equação (A.5) representa uma aproximação da derivada da seqüência  $X(k)$ .

Substituindo (A.1) em (A.5) e realizando as devidas simplificações, obtém-se a seguinte relação

$$q = 1 + \Delta \delta \quad (\text{A.6})$$

A equação de estados contínua discretizada a partir da transformada  $Z$  pode ser representada da seguinte forma

$$X(k+1) = A^* \cdot X(k) + B^* \cdot u(k), \quad (\text{A.7})$$

onde a matriz de estados  $A^*$  é expressa da seguinte forma

$$A^* = e^{A T_s} \quad (\text{A.8})$$

e a matriz  $B^*$  é expressa da seguinte forma

$$B^* = A^{-1} \cdot (e^{A T_s} - I) \cdot B \quad (\text{A.9})$$

Substituindo a equação (A.1) em (A.7), tem-se



$$q \cdot X(k) = A^* \cdot X(k) + B^* \cdot u(k). \quad (\text{A.10})$$

Utilizando a relação mostrada em (A.6) e substituindo em (A.10), obtém-se

$$(1 + \Delta\delta) \cdot X(k) = A^* \cdot X(k) + B^* \cdot u(k). \quad (\text{A.11})$$

Isolando  $\delta X(k)$ , tem-se

$$\delta X(k) = \frac{(A^* - I)}{\Delta} \cdot X(k) + \frac{B^*}{\Delta} \cdot u(k). \quad (\text{A.12})$$

Substituindo  $A^*$  e  $B^*$  em (A.12) tem-se a seguinte expressão para o operador delta

$$\delta X(k) = \frac{(e^{A^T_s} - I)}{\Delta} \cdot X(k) + \frac{A^{-1} \cdot (e^{A^T_s} - I) \cdot B}{\Delta} \cdot u(k). \quad (\text{A.13})$$

A matriz que multiplica  $X(k)$  pode ser representada simplesmente por  $A_\delta$

$$A_\delta = \frac{(e^{A^T_s} - I)}{\Delta}. \quad (\text{A.14})$$

A matriz que multiplica  $u(k)$  pode ser representada simplesmente por  $B_\delta$

$$B_\delta = \frac{A^{-1} \cdot (e^{A^T_s} - I) \cdot B}{\Delta}. \quad (\text{A.15})$$

Então, o operador  $\delta$ , aplicado a  $X(k)$  pode ser expresso simplesmente por

$$\delta X(k) = A_\delta \cdot X(k) + B_\delta \cdot u(k). \quad (\text{A.16})$$

A equação (A.16), entretanto não é recursiva, o que impossibilita sua implementação digital, para solucionar este problema, pode-se fazer uso de (A.5), isolando  $X(k+1)$ , obtendo-se

$$X(k+1) = \Delta \cdot \delta X(k) + X(k). \quad (\text{A.17})$$

Agora, com as equações (A.16) e (A.17) pode-se solucionar a equação do sistema por meio do operador  $\delta$ . O parâmetro  $\Delta$  pode ser ajustado de modo que as matrizes  $A_\delta$  e  $B_\delta$  sejam mais fáceis de serem implementadas.

### A.3 Operador $\delta$ no domínio da frequência

Agora, será realizada a análise do operador  $\delta$  no domínio da frequência. Parte-se da transformada de *Laplace* para obter-se a transformada Gama.

A transformada unilateral de *Laplace* é definida pela seguinte equação

$$F(s) = L\{f(t)\} = \int_0^{\infty} e^{-st} f(t) dt. \quad (\text{A.18})$$

A discretização de  $F(s)$  consiste em transformar a integral num somatório infinito e na substituição da variável  $t$  (tempo contínuo) por  $k\Delta$  (tempo discreto), de modo a se obter a seguinte igualdade

$$F'(s) = \sum_{k=0}^{\infty} \Delta e^{-sk\Delta} f(k\Delta). \quad (\text{A.19})$$

Em (A.19) tem-se a transformada de *Laplace* representada por um somatório com um tempo de discretização  $\Delta$ , ou seja  $F'(s)$  representa a transformada de *Laplace* na forma discreta. A representação  $F'(s)$  pode ser denominada como a transformada Gama de  $F(s)$ . Substituindo  $s$  por  $\gamma$  e utilizando a igualdade  $e^{s\Delta} = 1 + \gamma\Delta$  em  $F'(s)$ , tem-se a representação da transformada Gama ( $T_\gamma$ )

$$F_\delta(\gamma) = T_\gamma \{f(k)\} = \sum_{k=0}^{\infty} \Delta (1 + \Delta\gamma)^{-k} f(k\Delta). \quad (\text{A.20})$$

Um sistema de segunda ordem representado por uma função de transferência contínua é apresentado a seguir

$$G(s) = \frac{b_0 s^2 + b_1 s + b_2}{s^2 + a_1 s + a_2}. \quad (\text{A.21})$$

Utilizando a transformação bilinear em (A.21) chegamos à representação discreta do sistema no domínio  $z$

$$G(z) = \frac{b'_0 s^2 + b'_1 s + b'_2}{s^2 + a'_1 s + a'_2}. \quad (\text{A.22})$$

Considerando condições iniciais nulas, tem-se que:  $q = z$  e  $\delta = \gamma$ . Então se obtém uma versão no domínio da frequência da equação apresentada em (A.6)

$$z = 1 + \Delta\gamma. \quad (\text{A.23})$$

Utilizando a relação (A.23) e substituindo em (A.22), tem-se o sistema de segunda ordem no domínio  $\gamma$

$$G(\gamma) = \frac{\beta_0 \gamma^2 + \beta_1 \gamma + \beta_2}{\gamma^2 + \alpha_1 \gamma + \alpha_2}. \quad (\text{A.24})$$

#### A.4 Equações à diferenças a partir do operador $\delta$

Para implementação do filtro de segunda ordem num processador digital faz-se necessário a representação do filtro por meio de equações à diferenças.

Fazendo o produto cruzado em (A.22) tem-se a seguinte equação diferença

$$z^2 y(z) + a'_1 z y(z) + a'_2 y(z) = b'_0 z^2 u(z) + b'_1 z u(z) + b'_2 u(z) \quad (\text{A.25})$$

Aplicando a transformada inversa de  $Z$  em (A.25), com condições iniciais nulas, tem-se a seguinte igualdade em tempo discreto

$$y(k+2) + a'_1 y(k+1) + a'_2 y(k) = b'_0 u(k+2) + b'_1 u(k+1) + b'_2 u(k). \quad (\text{A.26})$$

A aplicação da transformada inversa de  $Z$  em (A.25) representa a utilização do operador deslocamento  $q$

$$\begin{aligned} z^n \cdot y(z) &\xrightarrow{Z^{-1}} y(k+n), \\ q^n \cdot y(k) &\rightarrow y(k+n). \end{aligned} \quad (\text{A.27})$$

Realizando o produto cruzado em (24), tem-se a seguinte igualdade

$$\gamma^2 y(\gamma) + \alpha_1 \gamma y(\gamma) + \alpha_2 y(\gamma) = \beta_0 \gamma^2 u(\gamma) + \beta_1 \gamma u(\gamma) + \beta_2 u(\gamma). \quad (\text{A.28})$$

Para se resolver as equações diferenças no domínio do  $\gamma$  é necessário, primeiramente, a definição do operador causal “ $\delta$  inverso”, denominado por  $\delta^{-1}$ . Considere que

$$\delta^{-1}[\delta X(k)] = X(k) \quad (\text{A.29})$$

Assim, utilizando (A.5) e substituindo em (A.29), tem-se

$$\delta^{-1} \left[ \frac{X(k+1) - X(k)}{\Delta} \right] = X(k). \quad (\text{A.30})$$

Logo

$$\frac{\delta^{-1} X(k+1) - \delta^{-1} X(k)}{\Delta} = X(k). \quad (\text{A.31})$$

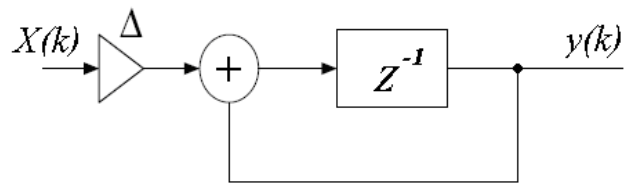
Finalmente

$$\delta^{-1} X(k+1) = X(k) \cdot \Delta + \delta^{-1} X(k). \quad (\text{A.32})$$

Chamando  $y(k) = \delta^{-1} X(k)$ , tem-se que

$$y(k) = X(k-1) \cdot \Delta + y(k-1). \quad (\text{A.33})$$

A Figura A.1 ilustra a equação (A.33).



**Figura A.1 - Operador delta inverso  $\delta^{-1}$ .**

## Apêndice B – Algoritmo de Controle RMRAC em linguagem C

```

/* Replace "dll.h" with the name of your header */
#include "ACPS_C++_RMRAC_DELTA.h"
#include <windows.h>
#include <math.h>

////////////////////////////////////
//Autor: Rodrigo Varella Tambara
//Nome: Controlador RMRAC aplicado a inversor full-bridge comutando em 50kHz para
FPCA
//Operador delta=1.. Inicialmente para todos
//Linguagem C
////////////////////////////////////

__declspec(dllexport) void simuser (double t, double delt, double *in, double *out)
{
//*****
// Declaração das variáveis
//*****
////////////////////////////////////
// Inicialização dos parametros
////////////////////////////////////

//Amplitude do Barramento CC
#define vcc 80 //Atualizar quando necessário ... Barramento CC
#define inv_vcc 0.0125 //Atualizar quando necessário .. inverso do barramento CC

//Parametros para frequencia
#define dois_pi_f 0.2513274123 //2pi/nptos num ciclo(fchav/fsint)
#define Ts 0.00002 //Periodo de discretização (1/fchav)

//Coeficiente delta
#define delta 1 //Ajustar quando necessario

//Matriz P
#define P1 1
#define P2 1
#define P3 1

//Coeficientes do modelo de referencia em delta=1
#define betaor 0.06143344709898
#define beta1r 0.24573378839590
#define beta2r 0.24573378839590
#define alfaor 1
#define alfa1r 0.75767918088737
#define alfa2r 0.24573378839590

```

```

//Coeficientes do filtro w em delta=1
#define Fdelta -0.1478562
#define qdelta 0.1478562

//Normalizador m
#define delta_0d 0.99998600000000
#define delta_1d 0.00002

//Parametros da função sigma
#define Mo 50
#define sigma_0 0.1

//Ganho direto da lei de controle
#define co 1.69325938566553

//Parametros iniciais do controlador
#define Teta1_0 -3.1591454608565
#define Teta2_0 3.30595302221119
#define Teta3_0 -0.84127996671479

//Constantes
#define pi 3.14159265359

//Normalizador "m" do algoritmo de adaptação paramétrica
static double m=1;
static double m_k1=0;
static double div_m=0;

//Ganhos Teta do controlador
static double Teta1=Teta1_0;
static double Teta2=Teta2_0;
static double Teta3=Teta3_0;
static double Teta1_k1=0;
static double Teta2_k1=0;
static double Teta3_k1=0;

//Função Sigma modification
static double Norma_estimada=0;
static double sigma=0;
static double sigma_zero=0.1;

//sinal V
static double v=0;

//Erro aumentado
static double E1=0;

//Variaveis internas do operador delta no modelo de referencia
static double s1r=0;

```

```
static double s2r=0;
static double s3r=0;
static double s4r=0;
static double s1r_1=0;
static double s2r_1=0;
static double s3r_1=0;
static double s4r_1=0;
static double ymr=0;

//Variaveis internas do operador delta no neta
static double s1n=0;
static double s2n=0;
static double s3n=0;
static double s4n=0;
static double s1n_1=0;
static double s2n_1=0;
static double s3n_1=0;
static double s4n_1=0;
static double neta=0;

//Variaveis internas do operador delta no Filtro QSI1
static double s1q1=0;
static double s2q1=0;
static double s3q1=0;
static double s4q1=0;
static double s1q1_1=0;
static double s2q1_1=0;
static double s3q1_1=0;
static double s4q1_1=0;
static double qsi1=0.1;

//Variaveis internas do operador delta no Filtro QSI2
static double s1q2=0;
static double s2q2=0;
static double s3q2=0;
static double s4q2=0;
static double s1q2_1=0;
static double s2q2_1=0;
static double s3q2_1=0;
static double s4q2_1=0;
static double qsi2=0.1;

//Variaveis internas do operador delta no Filtro QSI3
static double s1q3=0;
static double s2q3=0;
static double s3q3=0;
static double s4q3=0;
static double s1q3_1=0;
static double s2q3_1=0;
static double s3q3_1=0;
```

```

static double s4q3_1=0;
static double qsi3=0.1;

//variaveis do filtro w
static double deltaw1=0;
static double deltaw2=0;
static double w1=0;
static double w2=0;
static double w3=0;
static double w1_k1=0;
static double w2_k1=0;
static double w3_k1=0;

//Lei de controle
static double u=0;

//Saida y
static double y=0;

//offset da instrumentação para medida de tensão
static double y_offset=0;

//Erro de rastreamento da saida do modelo de referencia
static double erro=0;

//Variaveis auxiliares
static double x=0;
static double wt;
static double j=0;

//Referencia da tensão de saida
static double ref=0;

//PROGRAMA PRINCIPAL

    y = in[0];

// Usado para emular referências internamente
wt = dois_pi_f*x;

//Contador usado para emular referências
    if(x == 24) // valor-1
    {
        x = 0;
    }
    else x++;

```



```

////////////////////////////////////
//ROTINA DO CONTROLADOR RMRAC
////////////////////////////////////

    //Referencia de saída
    ref=0.75*vcc*sin(wt);
    //ref=20;

//SAIDA DO MODELO DE REFERENCIA
s4r=s3r_1*delta+s4r_1;
ymr=betaor*ref+s4r;
s1r=beta2r*ref-alfa2r*ymr;
s2r=s1r_1*delta+s2r_1;
s3r=s2r+beta1r*ref-alfa1r*ymr;

s1r_1=s1r;
s2r_1=s2r;
s3r_1=s3r;
s4r_1=s4r;

//LEI DE CONTROLE
u=(Teta1*w1)+(Teta2*w2)+(Teta3*w3)+(co*ref);

//FILTRO W
    deltaw1=Fdelta*w1+qdelta*u;
deltaw2=Fdelta*w2+qdelta*y;
w1_k1=deltaw1*delta+w1;
w2_k1=deltaw2*delta+w2;
w3_k1=y;

//ERRO DE RASTREAMENTO DO MODELO DE REFERENCIA
erro=y-ymr;

//SINAIS QSI
//QSI1
s4q1=s3q1_1*delta+s4q1_1;
qsi1=betaor*w1+s4q1;
s1q1=beta2r*w1-alfa2r*qsi1;
s2q1=s1q1_1*delta+s2q1_1;
s3q1=s2q1+beta1r*w1-alfa1r*qsi1;

s1q1_1=s1q1;
s2q1_1=s2q1;
s3q1_1=s3q1;
s4q1_1=s4q1;

//QSI2
s4q2=s3q2_1*delta+s4q2_1;
qsi2=betaor*w2+s4q2;
s1q2=beta2r*w2-alfa2r*qsi2;

```

```

s2q2=s1q2_1*delta+s2q2_1;
s3q2=s2q2+beta1r*w2-alfa1r*psi2;

s1q2_1=s1q2;
s2q2_1=s2q2;
s3q2_1=s3q2;
s4q2_1=s4q2;

//QSI3
s4q3=s3q3_1*delta+s4q3_1;
psi3=betaor*w3+s4q3;
s1q3=beta2r*w3-alfa2r*psi3;
s2q3=s1q3_1*delta+s2q3_1;
s3q3=s2q3+beta1r*w3-alfa1r*psi3;

s1q3_1=s1q3;
s2q3_1=s2q3;
s3q3_1=s3q3;
s4q3_1=s4q3;

//SINAL V
v=(Teta1*w1)+(Teta2*w2)+(Teta3*w3);

//Atualização do filtro W
w1=w1_k1;
w2=w2_k1;
w3=w3_k1;

//SINAL NETA
s4n=s3n_1*delta+s4n_1;
neta=betaor*v+s4n;
s1n=beta2r*v-alfa2r*neta;
s2n=s1n_1*delta+s2n_1;
s3n=s2n+beta1r*v-alfa1r*neta;

s1n_1=s1n;
s2n_1=s2n;
s3n_1=s3n;
s4n_1=s4n;

//ERRO AUMENTADO
E1=erro+(psi1*Teta1)+(Teta2*psi2)+(Teta3*psi3)-neta;

//FUNÇÃO SIGMA MODIFICATION
Norma_estimada=sqrt(Teta1*Teta1+Teta2*Teta2+Teta3*Teta3);
if (Norma_estimada <= Mo)
{
sigma=0;
}

```

```

else if (Norma_estimada > 2*Mo)
    {
        sigma=sigma_zero;
    }
else
    {
        sigma=sigma_zero*(Norma_estimada-Mo)/Mo;
    }

//ATUALIZAÇÃO DOS PARAMETROS TETA
div_m=1/(m*m);
Teta1_k1=(1-sigma*P1*Ts)*Teta1-Ts*P1*psi1*E1*div_m;
Teta2_k1=(1-sigma*P2*Ts)*Teta2-Ts*P2*psi2*E1*div_m;
Teta3_k1=(1-sigma*P3*Ts)*Teta3-Ts*P3*psi3*E1*div_m;

Teta1=Teta1_k1;
Teta2=Teta2_k1;
Teta3=Teta3_k1;

//Calculo da função "m"
m_k1=delta_0d*m+delta_1d*(1+sqrt(u*u)+sqrt(y*y));

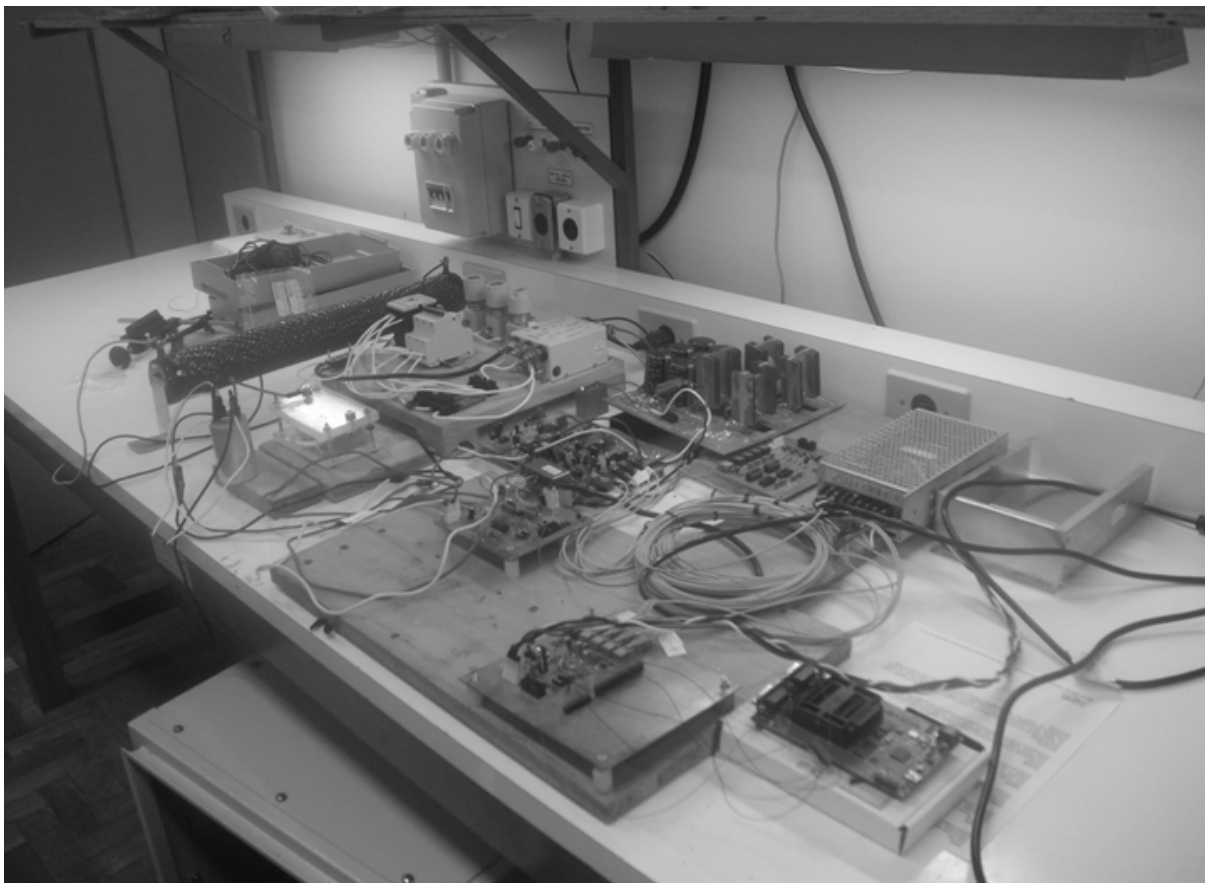
m=m_k1;

out[0]=u; //sinal de controle1
out[1]=-1.*u; //sinal de controle2
out[2]=ref; //Referencia
out[3]=ymr; //Modelo de Referencia
out[4]=Teta1;
out[5]=Teta2;
out[6]=Teta3;
}

```

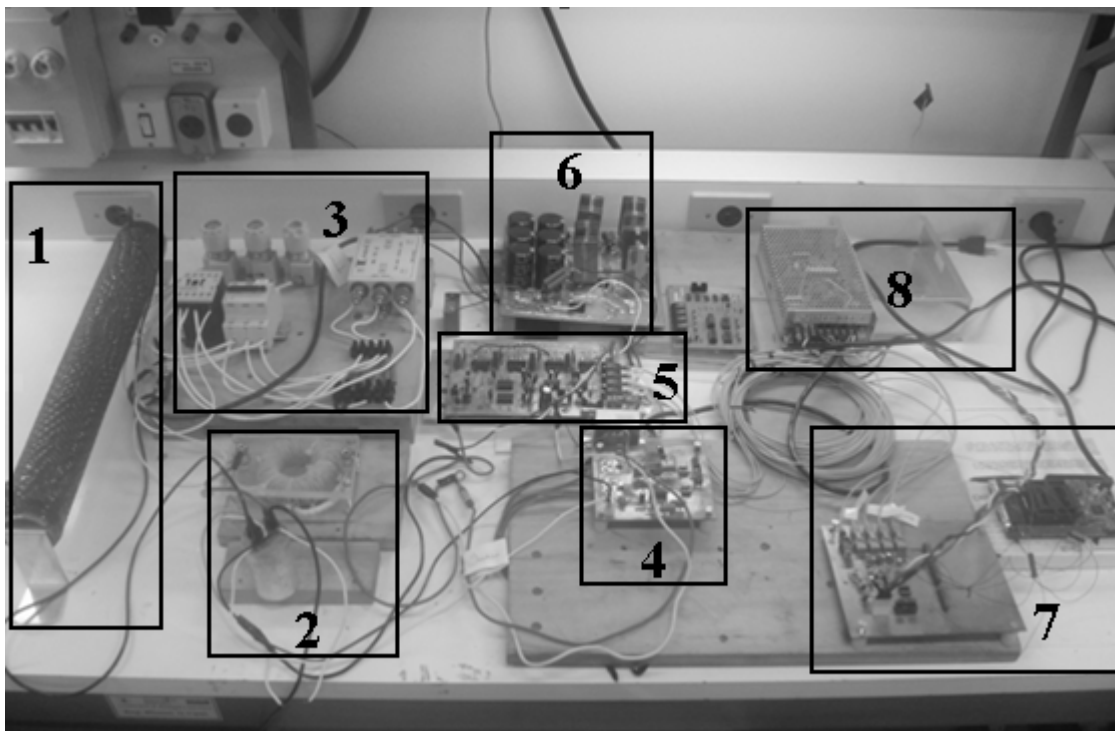
## Apêndice C – Foto do protótipo construído

A Figura C.1 apresenta o protótipo construído para obtenção dos resultados experimentais neste trabalho.



**Figura C.1 – Protótipo da FPCA proposta.**

A Figura C.2 apresenta a especificação das partes que formam o protótipo implementado.



**Figura C.2 – Especificação das partes da FPCA proposta.**

Especificação das partes do protótipo:

- 1 - Carga resistiva;
- 2 - Filtro LC de saída;
- 3 – Circuito de partida;
- 4 – Placa de condicionamento de sinais de tensão e corrente;
- 5 – Inversor em ponte completa;
- 6 – Ponte retificadora e barramento CC;
- 7 – Kit eZDSC™ F28335 e placa de interface com a FPCA;
- 8 – Fonte de alimentação CC regulada, modelo MWT100C.