

**UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**REATOR ELETRÔNICO PARA LÂMPADAS DE
DESCARGA EM ALTA PRESSÃO BASEADO NO
CONVERSOR BIFLYBACK INVERSOR**

DISSERTAÇÃO DE MESTRADO

André Luís Kirsten

Santa Maria, RS, Brasil

2011

PPGEE / UFSM, RS

KIRSTEN, André Luís

Mestre

2011

**REATOR ELETRÔNICO PARA LÂMPADAS DE DESCARGA
EM ALTA PRESSÃO BASEADO NO CONVERSOR
BIFLYBACK INVERSOR**

André Luís Kirsten

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Eletrônica de Potência, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para a obtenção do grau de **Mestre em Engenharia Elétrica**

Orientador: Prof. Dr. Marco Antônio Dalla Costa

Santa Maria, RS, Brasil

2011

K61r Kirsten, André Luís

Reator eletrônico para lâmpadas de descarga em alta pressão baseado no conversor biflyback inversor / por André Luís Kirsten. – 2011.

185 p. : il. ; 31 cm.

Inclui referências.

Orientador: Marco Antônio Dalla Costa.

Co-orientador: Ricardo Nederson do Prado.

Dissertação (mestrado) – Universidade Federal de Santa Maria, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, RS, 2011.

1. Engenharia Elétrica 2. Eletrônica de potência 3. Lâmpadas - alta pressão 4. Conversores estáticos 5. Modelagem - conversores estáticos 6. Controle - conversores estáticos 7. Reatores eletrônicos I. Costa, Marco Antônio Dalla II. Prado, Ricardo Nederson do III. Título.

CDU 621.314

Ficha catalográfica elaborada por Simone G. Maisonave – CRB 10/1733
Biblioteca Central da UFSM

© 2011

Todos os direitos autorais reservados a André Luís Kirsten. A reprodução de partes ou do todo deste trabalho só poderá ser feita com autorização por escrito do autor.

Endereço: Rua João Machado Soares, 699 / 55. CEP: 97110-000 Bairro: Camobi, Santa Maria, RS. Fone: (0xx)55 3226-2656; Email: kirsten.andre@gmail.com

**Universidade Federal de Santa Maria
Centro de Tecnologia
Programa de Pós-Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,
aprova a Dissertação de Mestrado

**REATOR ELETRÔNICO PARA LÂMPADAS DE DESCARGA EM
ALTA PRESSÃO BASEADO NO CONVERSOR BIFLYBACK
INVERSOR**

elaborada por
André Luís Kirsten

como requisito parcial para obtenção do grau de
Mestre em Engenharia Elétrica

COMISSÃO EXAMINADORA:

Marco Antônio Dalla Costa, Dr. (UFSM)
(Presidente/Orientador)

José Marcos Alonso Álvarez, Dr.
(Universidade de Oviedo - Espanha)

Ricardo Nederson do Prado, Dr. (UFSM)

Tiago Bandeira Marchesan, Dr. (UFSM)

Santa Maria, 26 de julho de 2011.

*À minha irmã,
Vanessa Ramos Kirsten,
pelo companheirismo e amizade,
e por ser um exemplo de pessoa a seguir.*

*A meus pais,
Rosane Ramos Kirsten e Jorge Luiz Kirsten,
pelo amor inestimável e pelos valores passados a mim.*

AGRADECIMENTOS

Ao professor Marco Antônio Dalla Costa, pela sua orientação e amizade. E, principalmente, pela confiança depositada em mim e em meu trabalho.

Ao professor Ricardo Nederson do Prado pela co-orientação nesse trabalho e por toda a orientação durante a minha graduação.

Ao acadêmico em Engenharia Elétrica, Paulo César Vargas da Luz, pelo suporte e dedicação ao desenvolvimento deste trabalho.

Aos professores do Programa de Pós-Graduação em Engenharia Elétrica (PPGEE) da Universidade Federal de Santa Maria (UFSM), pela grande contribuição na minha formação profissional.

Aos colegas do Grupo de Pesquisa GEDRE, por propiciarem um excelente ambiente de trabalho. Agradeço, também, as contribuições e trocas de conhecimento no decorrer desse trabalho.

Aos funcionários do Núcleo de Pesquisa e Desenvolvimento em Engenharia Elétrica (NUPEDEE), principalmente ao Engenheiro Luiz Fernando Guarienti Martins, pelo suporte técnico para a realização deste trabalho.

Aos funcionários do PPGEE, Cleonice Sanger de Oliveira, Carlo Castelanelli e Luciana Ivanete Kapelinsk, pelo apoio e suporte.

Meus agradecimentos à banca examinadora, pelas suas considerações na melhoria deste trabalho.

À Universidade Federal de Santa Maria, na qual construí toda a minha formação acadêmica.

À Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) pelo suporte financeiro.

*“N3o tentes ser bem sucedido,
tenta antes ser um homem de valor.”*

Albert Einstein

RESUMO

Dissertação de Mestrado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

REATOR ELETRÔNICO PARA LÂMPADAS DE DESCARGA EM ALTA PRESSÃO BASEADO NO CONVERSOR BIFLYBACK INVERSOR

AUTOR: ANDRÉ LUÍS KIRSTEN

ORIENTADOR: MARCO ANTÔNIO DALLA COSTA

Local da Defesa e Data: Santa Maria - RS, 26 de julho de 2011.

O estudo do melhor aproveitamento das características das lâmpadas de descarga em alta pressão vem ao encontro da grande preocupação mundial com a eficiência energética. Reatores eletrônicos são os dispositivos atuais que melhor aproveitam a alta eficiência luminosa e longa vida útil dessas lâmpadas. Este trabalho visa o desenvolvimento de um reator eletrônico para a alimentação de lâmpadas de descarga em alta pressão. De modo a não excitar a ocorrência do fenômeno de ressonância acústica, a alimentação da lâmpada é realizada através de forma de onda de corrente quadrada em baixa frequência. Os estágios de controle de potência e inversão da tensão na lâmpada são realizados pela topologia *biflyback* inversora. A análise e projeto desta topologia foram realizados, assim como o desenvolvimento de uma metodologia de inversão ressonante da tensão da lâmpada. É proposto um estudo, qualitativo e quantitativo, dos conversores ativos para correção do fator de potência, e a integração destes, com a topologia *biflyback* inversora. A topologia *buck biflyback* inversora foi escolhida para a realização de experimentos práticos para a validação do trabalho. A modelagem do conversor, considerando a dinâmica de uma lâmpada de descarga em alta pressão de sódio foi realizada. Assim como a análise da estabilidade e estratégias de controle da corrente e da potência na lâmpada. Os resultados experimentais comprovam que o reator eletrônico proposto apresenta as características desejadas de: alto fator de potência (0,97), atendimento da norma IEC61000-3-2 para o nível das harmônicas da corrente de entrada, elevado rendimento (88%) e não excitação visível do fenômeno de ressonância acústica.

Palavras-chave: Correção do fator de potência. Eletrônica de potência. Integração de conversores estáticos. Lâmpadas de descarga em alta pressão. Modelagem e controle de conversores estáticos. Reatores eletrônicos.

ABSTRACT

Master Thesis

Post-Graduation Program in Electrical Engineering
Federal University of Santa Maria

ELECTRONIC BALLAST FOR HIGH INTENSITY DISCHARGE LAMPS BASED ON BIFLYBACK INVERTER TOPOLOGY

AUTHOR: ANDRÉ LUÍS KIRSTEN

ADVISOR: MARCO ANTÔNIO DALLA COSTA

Place and Date: Santa Maria - RS, July 26th, 2011.

The study of the best utilization of high intensity discharge lamps deals with the great global concern with energy efficiency. Electronic ballasts are the current devices that can make the good use of high luminous efficacy and the long useful life of these lamps. This work aims to develop an electronic ballast to supply high intensity discharge lamps. In order to avoid the acoustic resonance phenomenon occurrence, the lamp is supplied with low frequency square waveform. Power control and voltage inversion stage in the lamp are developed by the biflyback inverter topology. The analysis and design of this topology were performed, as well as the development of resonant inversion methodology of the lamp voltage. It is proposed one study, qualitative and quantitative, of active converters to provide the power factor correction, and their integration with the biflyback inverter topology. Buck biflyback inverter topology is chosen to the implementation of practical experiments, in order to validate the present work. The converter modeling, considering the lamp dynamic, such as the stability analysis and theoretical control strategy of current and lamp power are presented. Experimental results show that the proposed electronic ballast has the follow characteristics: high power factor (0.97), low input current harmonic distortion, high efficiency (88%) and not visible occurrence of acoustic resonance phenomenon.

Keywords: Electronic Ballasts. High intensity discharge lamps. Modeling and control of static converters. Power factor correction. Power electronics. Static converters integration.

LISTA DE FIGURAS

CAPÍTULO 1

FIGURA 1.1 – FORMATOS DE LÂMPADAS <i>HID</i>	30
FIGURA 1.2 – ESTRUTURA DE UMA LÂMPADA <i>HPS</i> (EGERT, 2004)	31
FIGURA 1.3 – INSTABILIDADE DA LÂMPADA EM FUNÇÃO DA FREQUÊNCIA DE OPERAÇÃO (FELLOWS, 2003).....	33
FIGURA 1.4 – TEMPO DE INVERSÃO E ONDULAÇÃO DE POTÊNCIA NA LÂMPADA (CERVI, 2009).....	35
FIGURA 1.5 – RESISTÊNCIA EQUIVALENTE EM FUNÇÃO DAS HORAS DE OPERAÇÃO (GARCIA, CARDESIN, <i>ET AL.</i> , 2004).....	35
FIGURA 1.6 – TRANSITÓRIO INICIAL DE CORRENTE, TENSÃO, POTÊNCIA E LUMINOSIDADE NA LÂMPADA (TOMM, 2007).....	37
FIGURA 1.7 – FORMAS DE ONDA DA TENSÃO E CORRENTE DA LÂMPADA COM REATOR ELETROMAGNÉTICO (TOMM, 2007).....	38
FIGURA 1.8 – ESTÁGIOS DE OPERAÇÃO DE UM REATOR ELETRÔNICOS PARA ALIMENTAÇÃO DE LÂMPADAS <i>HID</i> COM <i>LFSW</i> (COSTA, 2009)	39

CAPÍTULO 2

FIGURA 2.1 – <i>FLYBACK</i> INVERSOR BIDIRECIONAL (SKINNER, 1993).....	42
FIGURA 2.2 – INVERSOR <i>PUSH-PULL</i> (LIN, LIANG, <i>ET AL.</i> , 2005).....	42
FIGURA 2.3 – CONVERSOR <i>BIFLYBACK</i> INVERSOR COM PONTE DE DIODOS NO SECUNDÁRIO (MARCHESAN, <i>ET AL.</i> , 2005)	43
FIGURA 2.4 – CONVERSOR <i>BIFLYBACK</i> INVERSOR.....	44
FIGURA 2.5 – COMANDOS DOS INTERRUPTORES DO CONVERSOR <i>BIFLYBACK</i> INVERSOR	45
FIGURA 2.6 – PRIMEIRA ETAPA DO PRIMEIRO ESTÁGIO	46
FIGURA 2.7 – SEGUNDA ETAPA DO PRIMEIRO ESTÁGIO	46
FIGURA 2.8 – SEGUNDO ESTÁGIO DE OPERAÇÃO	47
FIGURA 2.9 – PRIMEIRA ETAPA DO TERCEIRO ESTÁGIO	48
FIGURA 2.10 – SEGUNDA ETAPA DO TERCEIRO ESTÁGIO	48
FIGURA 2.11 – QUARTO ESTÁGIO DE OPERAÇÃO	49
FIGURA 2.12 – COMANDO DOS INTERRUPTORES: (A) SEM ESTÁGIOS DE INVERSÃO RESSONANTE, (B) COM ESTÁGIOS DE INVERSÃO RESSONANTE.....	50
FIGURA 2.13 – PRINCIPAIS FORMAS DE ONDA DO CONVERSOR: (A) SEM A INVERSÃO RESSONANTE, (B) COM INVERSÃO RESSONANTE.....	52
FIGURA 2.14 – CIRCUITO EQUIVALENTE DURANTE O ESTÁGIO DE INVERSÃO	54
FIGURA 2.15 – RESPOSTA SUBAMORTECIDA DA TENSÃO DE SAÍDA $V_o(t)$ E CORRENTE NO CAPACITOR $I_{C_o}(t)$	57
FIGURA 2.16 – CAPACITOR DE SAÍDA EM FUNÇÃO DA ONDULAÇÃO DA TENSÃO DE SAÍDA	63
FIGURA 2.17 – PARTE DE POTÊNCIA DO CONVERSOR SIMULADO	64

FIGURA 2.18 – CIRCUITO DE COMANDO DOS INTERRUPTORES PARA A SIMULAÇÃO	64
FIGURA 2.19 – CORRENTES DO PRIMÁRIO E DO SECUNDÁRIO	65
FIGURA 2.20 – CORRENTE E TENSÃO EM UM INTERRUPTOR DO PRIMÁRIO	65
FIGURA 2.21 – TENSÃO DE SAÍDA: (A) SEM INVERSÃO RESSONANTE, (B) COM INVERSÃO RESSONANTE.....	66
FIGURA 2.22 – CORRENTE DO PRIMÁRIO, CORRENTE DO SECUNDÁRIO E TENSÃO DE SAÍDA DURANTE A INVERSÃO DA TENSÃO DE SAÍDA: (A) SEM INVERSÃO RESSONANTE, (B) COM INVERSÃO RESSONANTE.....	67

CAPÍTULO 3

FIGURA 3.1 – PONTE RETIFICADORA E FILTRO CAPACITIVO	69
FIGURA 3.2 – CORRENTE E TENSÃO DE ENTRADA, E TENSÃO DE BARRAMENTO DE UM FILTRO CAPACITIVO	70
FIGURA 3.3 – HARMÔNICAS DA CORRENTE DE ENTRADA DE UM FILTRO CAPACITIVO.....	70
FIGURA 3.4 – CONVERSOR <i>BUCK-BOOST PFC</i>	76
FIGURA 3.5 – CORRENTE DE ENTRADA DO CONVERSOR <i>BUCK-BOOST PFC</i>	77
FIGURA 3.6 – ESPECTRO HARMÔNICO DA CORRENTE DE ENTRADA DO <i>BUCK-BOOST PFC</i>	79
FIGURA 3.7 – CONVERSOR <i>BUCK-BOOST PFC</i> COM FILTRO DE ENTRADA	80
FIGURA 3.8 – CORRENTE E TENSÃO DE ENTRADA DO CONVERSOR <i>BUCK-BOOST PFC</i> COM O FILTRO DE ENTRADA	80
FIGURA 3.9 – CONVERSOR <i>BOOST PFC</i>	81
FIGURA 3.10 – CORRENTE DE ENTRADA DO CONVERSOR <i>BOOST PFC</i>	82
FIGURA 3.11 – TENSÃO E CORRENTE DE ENTRADA DO <i>BOOST PFC</i>	83
FIGURA 3.12 – CONTEÚDO HARMÔNICO DA CORRENTE DE ENTRADA DO CONVERSOR <i>BOOST PFC</i>	83
FIGURA 3.13 – TENSÃO E CORRENTE DE ENTRADA DO <i>BOOST PFC</i> COM FILTRO	84
FIGURA 3.14 – FP VS. TENSÃO DE BARRAMENTO PARA <i>BOOST PFC</i>	85
FIGURA 3.15 – NÍVEL HARMÔNICO DA CORRENTE DE ENTRADA PARA DIFERENTES VALORES DE V_{BUS}	86
FIGURA 3.16 – CONVERSOR <i>BUCK PFC</i>	87
FIGURA 3.17 – TENSÃO E CORRENTE DE ENTRADA DO CONVERSOR <i>BUCK PFC</i>	87
FIGURA 3.18 – TENSÃO E CORRENTE DE ENTRADA DO CONVERSOR <i>BUCK PFC</i> COM FILTRO NA ENTRADA	88
FIGURA 3.19 – CONTEÚDO HARMÔNICO DA CORRENTE DE ENTRADA DO CONVERSOR <i>BUCK PFC</i>	89
FIGURA 3.20 – FP EM FUNÇÃO DA TENSÃO DE BARRAMENTO PARA O CONVERSOR <i>BUCK PFC</i>	90
FIGURA 3.21 – NÍVEL DE HARMÔNICOS EM FUNÇÃO DA TENSÃO DE BARRAMENTO DO <i>BUCK PFC</i>	91
FIGURA 3.22 – FILTRO DE ENTRADA	92

CAPÍTULO 4

FIGURA 4.1 – SUBSTITUIÇÃO DA FONTE DE TENSÃO CONTÍNUA PELO CIRCUITO <i>PFC</i>	96
FIGURA 4.2 – CONVERSORES <i>PFC</i> : (A) <i>BUCK</i> , (B) <i>BOOST</i> , (C) <i>BUCK-BOOST</i> , (D) <i>FLYBACK</i>	96
FIGURA 4.3 – PONTE RETIFICADORA COM FILTRO DE ENTRADA.....	97
FIGURA 4.4 – TIPOS DE CONEXÕES (ESQUERDA) E SUAS RESPECTIVAS INTEGRAÇÕES (DIREITA).....	98
FIGURA 4.5 – SUBSTITUIÇÃO DA FONTE DE TENSÃO CONTÍNUA PELO CONVERSOR <i>BUCK PFC</i>	99
FIGURA 4.6 – CONVERSOR <i>BUCK BIFLYBACK</i> SEM INTEGRAÇÃO	100

FIGURA 4.7 – CIRCUITO DE SUBSTITUIÇÃO PROVENIENTE DA INTEGRAÇÃO	100
FIGURA 4.8 – <i>BUCK BIFLYBACK</i> INTEGRADOS	101
FIGURA 4.9 – TENSÃO DE BARRAMENTO EM FUNÇÃO DA RELAÇÃO DE INDUTÂNCIAS	102
FIGURA 4.10 – CIRCUITO EQUIVALENTE PARA ANÁLISE DE CÁLCULO DO CAPACITOR DE BARRAMENTO	103
FIGURA 4.11 – CARGA E DESCARGA DO CAPACITOR DE BARRAMENTO.....	104
FIGURA 4.12 – <i>BOOST BIFLYBACK</i> NÃO INTEGRADOS.....	107
FIGURA 4.13 – <i>BOOST BIFLYBACK</i> INTEGRADOS	107
FIGURA 4.14 – SIMPLIFICAÇÃO DO CONVERSOR <i>BOOST BIFLYBACK</i> INTEGRADO.....	108
FIGURA 4.15 – GRÁFICO DA RELAÇÃO DE INDUTÂNCIAS DO <i>BOOST BIFLYBACK</i> EM FUNÇÃO DE V_{BUS}	109
FIGURA 4.16 – <i>BUCK-BOOST BIFLYBACK</i>	111
FIGURA 4.17 – <i>BUCK-BOOST BIFLYBACK</i> INTEGRADOS.....	112
FIGURA 4.18 – GRÁFICO DA RELAÇÃO ENTRE INDUTÂNCIAS POR V_{BUS} PARA O CONVERSOR <i>BUCK-BOOST BIFLYBACK</i>	113
FIGURA 4.19 – <i>FLYBACK BIFLYBACK</i>	115
FIGURA 4.20 – <i>FLYBACK SC BIFLYBACK</i> SEM INTEGRAÇÃO	115
FIGURA 4.21 – <i>FLYBACK SC BIFLYBACK</i> INTEGRADO.....	116
FIGURA 4.22 – <i>FLYBACK ST BIFLYBACK</i> SEM INTEGRAÇÃO.....	117
FIGURA 4.23 – <i>FLYBACK ST BIFLYBACK</i> INTEGRADO.....	118

CAPÍTULO 5

FIGURA 5.1 – TOPOLOGIA PROPOSTA: <i>BUCK BIFLYBACK</i> INVERSOR.....	123
FIGURA 5.2 – COMANDO DOS INTERRUPTORES.....	125
FIGURA 5.3 – CORRENTE NOS PRINCIPAIS COMPONENTES DO CONVERSOR <i>BUCK BIFLYBACK</i> INVERSOR: (A) COM 3 MOMENTOS; (B) COM 2 MOMENTOS.....	126
FIGURA 5.4 – DEFINIÇÃO DOS MOMENTOS E ETAPAS DO PRIMEIRO ESTÁGIO	127
FIGURA 5.5 – INTERVALO I.....	128
FIGURA 5.6 – INTERVALO II	128
FIGURA 5.7 – INTERVALO III	128
FIGURA 5.8 – INTERVALO IV	129
FIGURA 5.9 – INTERVALO V	129
FIGURA 5.10 – INTERVALO VI.....	129
FIGURA 5.11 – TENSÃO DE SAÍDA E CORRENTE NO SECUNDÁRIO NO SEGUNDO ESTÁGIO DE OPERAÇÃO	132
FIGURA 5.12 – PRIMEIRA ETAPA DO SEGUNDO ESTÁGIO.....	132
FIGURA 5.13 – SEGUNDA ETAPA DO SEGUNDO ESTÁGIO.....	133
FIGURA 5.14 – CIRCUITO DE COMANDO DOS INTERRUPTORES.....	134
FIGURA 5.15 – CIRCUITO IGNITOR.....	135
FIGURA 5.16 – TENSÃO DE ENTRADA (CH3 250 V/DIV), CORRENTE DE ENTRADA (CH4 – 500 MA/DIV) E TENSÃO DE SAÍDA (CH1 – 50 V/DIV) – ESCALA DE TEMPO: 10MS/DIV	136

FIGURA 5.17 – TENSÃO DE ENTRADA (CH3 – 250 V/DIV), CORRENTE DE ENTRADA (CH4 – 500 mA/DIV) E TENSÃO DE SAÍDA (CH1 – 50V/DIV) ESCALA DE TEMPO: 10MS/DIV: (A) TENSÃO DE SAÍDA NÃO SINCRONIZADA COM A REDE; (B) TENSÃO DE SAÍDA SINCRONIZADA COM A REDE.	137
FIGURA 5.18 – CIRCUITO DE SINCRONIZAÇÃO COM A REDE DE ALIMENTAÇÃO	138
FIGURA 5.19 – (A) SINAL DE SINCRONIZAÇÃO (CH2 – 2 V/DIV) E TENSÃO DA REDE (CH1 – 100 V/DIV); (B) DIAGRAMA $V_{IN}(T) \times V_{SINC}(T)$; ESCALA DE TEMPO: 4 MS/DIV.	139
FIGURA 5.20 – TENSÃO DE SAÍDA (CH2 – 50 V/DIV) SINCRONIZADA COM A TENSÃO DA ENTRADA (CH4 – 100 V/DIV) E CORRENTE DE ENTRADA (CH3 – 1 A/DIV) – ESCALA DE TEMPO: 4 MS/DIV.	139
FIGURA 5.21 – FOTO DO PROTÓTIPO IMPLEMENTADO	143
FIGURA 5.22 – SINAIS DE COMANDO (20 V/DIV): S_{C1} (CH1), S_{C2} (CH2), S_3 (CH3) E S_4 (CH4) - ESCALA DE TEMPO: (A) 4MS/DIV (B) 40 μ S/DIV	144
FIGURA 5.23 – PULSO DE IGNIÇÃO DA TENSÃO NA LÂMPADA (1 kV/DIV – 2 μ S/DIV)	145
FIGURA 5.24 – TENSÃO DE ENTRADA (CH4 – 200 V/DIV), CORRENTE DE ENTRADA (CH3 – 500 mA/DIV), TENSÃO DE SAÍDA (CH2 – 50 V/DIV) E CORRENTE DE SAÍDA (CH1 – 2 A/DIV) – ESCALA DE TEMPO: 10 MS/DIV.	145
FIGURA 5.25 – TENSÃO DE BARRAMENTO (CH2 – 50 V/DIV), TENSÃO DE ENTRADA (CH4 – 100 V/DIV) E CORRENTE DE ENTRADA (CH1 – 500 mA/DIV) – ESCALA DE TEMPO: 4 MS/DIV	146
FIGURA 5.26 – (A) CORRENTE EM L_{BU} (CH1 – 2 A/DIV), TENSÃO DE ENTRADA (CH4 – 200 V/DIV) E CORRENTE DE ENTRADA (CH3 – 500 mA/DIV) – ESCALA DE TEMPO: 4 MS/DIV (B) CORRENTE EM L_{BU} (CH1 – 2 A/DIV) E TENSÃO DA ENTRADA (CH4 – 100 V/DIV) – ESCALAS DE TEMPO – ACIMA: 2 MS/DIV, DETALHE ABAIXO: 40 μ S/DIV	147
FIGURA 5.27 – CORRENTE NO INDUTOR SEM RESSONÂNCIA (CINZA) E COM RESSONÂNCIA (PRETO) (GUSSEMÉ, SYPE, <i>ET AL.</i> , 2007)	147
FIGURA 5.28 – (A) TENSÃO DE SAÍDA (CH2 – 100 V/DIV), CORRENTE EM L_{p2} (CH3 – 5 A/DIV) E CORRENTE NO SECUNDÁRIO L_s (CH1 – 5 A/DIV) – ESCALA DE TEMPO: 10 MS/DIV, (B) CORRENTE DO PRIMÁRIO L_{p2} (CH1 – 1 A/DIV) E CORRENTE DO SECUNDÁRIO L_s (CH3 – 1 A/DIV) ESCALA DE TEMPO: 10 μ S/DIV.	148
FIGURA 5.29 – TENSÃO NO INTERRUPTOR COMPARTILHADO S_{C1} (CH2 – 250 V/DIV) E CORRENTE NO INTERRUPTOR COMPARTILHADO S_{C1} (CH1 – 2 A/DIV) – ESCALA DE TEMPO: 4 MS/DIV	149
FIGURA 5.30 – COMPARAÇÃO ENTRE AS FORMAS DE ONDA DURANTE A INVERSÃO RESSONANTE (A) TENSÃO DE SAÍDA (CH1) E CORRENTE NO SECUNDÁRIO (CH4) SEM INVERSÃO RESSONANTE (B) TENSÃO DE SAÍDA (CH1) E CORRENTE NO SECUNDÁRIO (CH4) COM INVERSÃO RESSONANTE (C) TENSÃO DE SAÍDA (CH1) E CORRENTE NO PRIMÁRIO (CH4) SEM INVERSÃO RESSONANTE (D) TENSÃO DE SAÍDA (CH1) E CORRENTE NO PRIMÁRIO (CH4) COM INVERSÃO RESSONANTE	150
FIGURA 5.31 – TENSÃO DE SAÍDA (CH2 – 50 V/DIV) E CORRENTE NO SECUNDÁRIO (CH3 – 2 A/DIV)	151
FIGURA 5.32 – TENSÃO DE ENTRADA (CH4 – 200 V/DIV) E CORRENTE DE ENTRADA (CH3 – 200 mA/DIV) –	151
FIGURA 5.33 – HARMÔNICAS DE CORRENTE EM RELAÇÃO AO VALOR DA FUNDAMENTAL COMPARADO COM OS LIMITES DA NORMA IEC61000-3-2	153

CAPÍTULO 6

FIGURA 6.1 – CONVERSOR <i>FLYBACK</i> COM A REDE DE INTERRUPTORES	157
FIGURA 6.2 – MODELO MÉDIO DO CONVERSOR <i>FLYBACK</i>	159
FIGURA 6.3 – MODELO COMPLETO DE PEQUENOS SINAIS DO CONVERSOR <i>FLYBACK</i>	162
FIGURA 6.4 – MODELO SIMPLIFICADO DE PEQUENOS SINAIS DO CONVERSOR <i>FLYBACK</i>	163
FIGURA 6.5 – MODELO DA LÂMPADA <i>MH</i> PARA SIMULAÇÃO EM PSPICE® (ALONSO, DALLA COSTA, <i>ET AL.</i> , 2007).....	165
FIGURA 6.6 – CONVERSOR <i>FLYBACK</i> SIMULADO NO SIMULINK® COM O MODELO DA LÂMPADA COMO CARGA.....	166
FIGURA 6.7 – VARIÁVEIS DE CONTROLE DA FONTE DE CORRENTE QUE MODELA A LÂMPADA.....	166
FIGURA 6.8 – RESULTADOS DE SIMULAÇÃO E DO MODELO PROPOSTO.....	167
FIGURA 6.9 – DIAGRAMA DE BLOCO DO SISTEMA DE CONTROLE DE CORRENTE	168
FIGURA 6.10 – LUGAR DAS RAÍZES (ESQUERDA) E DIAGRAMA DE BODE (DIREITA) DO SISTEMA NÃO COMPENSADO	169
FIGURA 6.11 – LUGAR DAS RAÍZES (ESQUERDA) E DIAGRAMA DE BODE (DIREITA) DO SISTEMA COMPENSADO	170
FIGURA 6.12 – RESPOSTA EM MALHA FECHADA DA CORRENTE FRENTE A DISTÚRBIOS.....	171
FIGURA 6.13 – MALHA DE CONTROLE DA POTÊNCIA E DA CORRENTE.....	172
FIGURA 6.14 – POTÊNCIA DE SAÍDA RESULTANTE DO CONTROLE POR HISTERESE.....	173
FIGURA 6.15 – CORRENTE NA LÂMPADA COM A MALHA EXTERNA DE POTÊNCIA	174

LISTA DE TABELAS

CAPÍTULO 2

TABELA 2.1 – PARÂMETROS PARA O PROJETO DO CONVERSOR <i>BIFLYBACK</i> INVERSOR.....	58
TABELA 2.2 – CARACTERÍSTICAS DO NÚCLEO DE FERRITE	60

CAPÍTULO 3

TABELA 3.1 – LIMITES DE HARMÔNICOS DA CORRENTE PARA EQUIPAMENTOS CLASSE C DA NORMA IEC61000-3-2	73
TABELA 3.2 – NÍVEL DE <i>THD</i> E <i>FP</i> PARA O CONVERSOR <i>BOOST PFC</i>	85
TABELA 3.3 – <i>THD</i> E <i>FP</i> PARA O CONVERSOR <i>BUCK PFC</i>	90

CAPÍTULO 4

TABELA 4.1 – ESPECIFICAÇÕES PARA OS SEMICONDUTORES PASSIVOS DO CONVERSOR <i>BUCK BIFLYBACK</i>	106
TABELA 4.2 – PROJETO DOS INTERRUPTORES PASSIVOS DO CONVERSOR <i>BOOST BIFLYBACK</i>	111
TABELA 4.3 – PROJETO DOS INTERRUPTORES PASSIVOS PARA O CONVERSOR <i>BUCK-BOOST BIFLYBACK</i>	114
TABELA 4.4 – ESPECIFICAÇÕES DOS SEMICONDUTORES PASSIVOS DO CONVERSOR <i>FLYBACK ST BIFLYBACK</i>	118
TABELA 4.5 – PROJETO EXEMPLO PARA AS TOPOLOGIAS INTEGRADAS.....	119
TABELA 4.6 – RESULTADOS DA SIMULAÇÃO DAS TOPOLOGIAS INTEGRADAS	120

CAPÍTULO 5

TABELA 5.1 – MEMORIAL DESCRITIVO DOS COMPONENTES UTILIZADOS NO EXPERIMENTO PRÁTICO.....	141
TABELA 5.2 – RESULTADO DA AMPLITUDE DAS HARMÔNICAS DA CORRENTE DE ENTRADA	152
TABELA 5.3 – RESULTADOS FINAIS DA TOPOLOGIA <i>BUCK BIFLYBACK</i> INVERSORA	153

LISTA DE ABREVIATURAS

<i>ABNT</i>	Associação Brasileira de Normas Técnicas
<i>ANEEL</i>	Agência Nacional de Energia Elétrica
<i>AWG</i>	Sistema americano de medida de fios
<i>CA</i>	Corrente Alternada
<i>CC</i>	Corrente Contínua
<i>CCM</i>	Modo de condução contínuo
<i>CI</i>	Circuito Integrado
<i>DCM</i>	Modo de condução descontínuo
<i>EMI</i>	Interferência Eletromagnética
<i>FP</i>	Fator de Potência
<i>HID</i>	Lâmpada de Descarga em Alta Pressão
<i>HPM</i>	Lâmpada de Descarga em Alta Pressão de Mercúrio
<i>HPS</i>	Lâmpada de Descarga em Alta Pressão de Sódio
<i>IEC</i>	Comitê Internacional de Eletrotécnica
<i>IRC</i>	Índice de Reprodução de Cores
<i>LFSW</i>	Forma de Onda Quadrada em Baixa Frequência
<i>MH</i>	Lâmpada de Descarga em Alta Pressão de Multivapor Metálico
<i>NBR</i>	Norma Brasileira
<i>PC</i>	Controle de Potência
<i>PFC</i>	Correção do Fator de Potência
<i>PI</i>	Proporcional Integral
<i>PWM</i>	Modulação por largura de pulsos
<i>THD</i>	Taxa de Distorção Harmônica
<i>UPS</i>	Fonte de energia ininterrupta

LISTA DE SÍMBOLOS

α	Relação inversa de espiras do conversor <i>biflyback</i> de <i>PC</i>
α_{fly}	Relação inversa de espiras do conversor <i>flyback</i> de <i>PFC</i>
β	Coefficiente de amortecimento
ΔV_o	Variación da tensão de saída
ΔV_b	Variación da tensão de barramento
ΔB	Variación do fluxo magnético
ξ	Coefficiente de amortecimento
η	Rendimento elétrico
Φ_1	Ângulo entre a fundamental da tensão e da corrente
φ_1	Ângulo de entrada de condução da corrente do <i>buck PFC</i>
φ_2	Ângulo de saída de condução da corrente do <i>buck PFC</i>
μ_o	Permeabilidade magnética do ar
ω_c	Frequência angular de corte
ω_d	Frequência angular de amortecimento
ω_o	Frequência angular de ressonância
A_1, A_2	Coefficientes (seção 2.4)
A_1, A_2	Comparadores de tensão (seção 5.3.3)
A_e	Área da seção transversal do núcleo
A_w	Área da janela do núcleo
bb	Índice referente a componentes do conversor <i>buck-boost PFC</i>
bo	Índice referente a componentes do conversor <i>boost PFC</i>
bu	Índice referente a componentes do conversor <i>buck PFC</i>
B_m	Fluxo magnético máximo
C_b	Capacitor de barramento
C_f	Capacitor de filtro de entrada
$C_i(s)$	Função de transferência do compensador PI
C_o	Capacitor de saída
D	Razão Cíclica
D	Terminal dreno (<i>drain</i>) do interruptor

D	Diodo
D_{off}	Razão cíclica de garantia da descontinuidade
e_f	Índice referente a valores eficazes
f_c	Frequência de corte
f_s	Frequência de comutação dos interruptores
f_r	Frequência da tensão da rede de alimentação
f_{fly}	Índice referente a componentes do <i>flyback PFC</i>
g	Terminal porta (<i>gate</i>) do interruptor
$G_f(s)$	Função de transferência do filtro de entrada no domínio da frequência
$G_{v2v1}(s)$	Função de transferência da tensão de saída em função da tensão de entrada
$G_{v2d}(s)$	Função de transferência da tensão de saída em função da razão cíclica
$G_{iLv1}(s)$	Função de transf. da corrente de saída em função da tensão de entrada
$G_{iLd}(s)$	Função de transferência da corrente de saída em função da razão cíclica
H_v	Ganho do sensor de tensão
H_i	Ganho do sensor de corrente
I	Corrente
I_{ref}	Corrente de referência
i_g	Índice referente à componentes/parâmetros do ignitor
$i_{\text{in}, i}$	Índice referente à componentes/parâmetros de entrada
J	Densidade de corrente
K_w	Fator de utilização da área do enrolamento
K_p	Fator de utilização do primário
k_{PI}	Ganho do compensador proporcional integral
i_{lamp}	Índice referente a parâmetros da lâmpada
L	Indutância
L_e	Comprimento médio de uma espira
L_f	Indutância do filtro de entrada
L_p, L_{p1}, L_{p2}	Indutores do primário do <i>biflyback</i>
L_s	Indutor do secundário do <i>flyback</i>
L_{pf}	Indutor do primário do <i>flyback PFC</i>
L_{sf}	Indutor do secundário do <i>flyback PFC</i>
lg	Entreferro
m, max	Índice referente a parâmetros máximos

N_p	Número de espiras do primário
N_s	Número de espiras do secundário
NP	Número de períodos de comutação em metade do período da rede
n	Ordem da harmônica
n	Relação de transformação entre o secundário e o primário do conversor <i>flyback PFC</i> (capítulo 6)
out, o	Índice referente a componentes/ parâmetros de saída
pf	Índice referente a componentes do primário do <i>flyback PFC</i>
PFC	Índices referentes a componentes dos conversores <i>PFC</i>
PC	Índices referentes a componentes do conversor de <i>PC</i>
pri, p	Índices referentes aos componentes dos primários
p	Polo
pPI	Polo do filtro de alta frequência do compensador PI
P	Potência Ativa
P_o	Potência de saída
P_{in}	Potência de entrada
pk	Índice referente a valores de pico
P_{ref}^+	Referência positiva da potência para o controlador por histerese
P_{ref}^-	Referência negativa da potência para o controlador por histerese
$Q_1 - Q_3$	Transistores
Q	Potência Reativa
R_L, R_{eq}	Resistência equivalente da lâmpada
r_1, r_2	Coefficientes
R	Resistência
R_{eq}	Resistência equivalente dos conversores <i>PFC</i> (capítulo 3)
R_f	Resistência equivalente vista do filtro de entrada
S	Seção da área transversal do fio
S	Terminal fonte (source) do interruptor
S	Potência aparente
S	Interruptores
S_C	Interruptores compartilhados
sinc	Índice referente aos componentes do circuito de sincronia
sf	Índice referente a componentes do secundário do <i>flyback PFC</i>

s	Frequência complexa
sec, s	Índice referente a componentes do secundário
t	Tempo
T	Período
T_{in}	Período de inversão ressonante
T_s	Período de comutação dos interruptores
T_r	Período da tensão da rede de alimentação
V	Tensão
V_{bus}	Tensão de barramento
V_o, V_{out}	Tensão de saída
V_{in}	Tensão de entrada
$V_{in(pk)}$	Tensão de pico da entrada
$V_{in(ef)}$	Tensão eficaz da entrada
V_e	Volume do núcleo
V_{ds}	Tensão entre o dreno (<i>drain</i>) e a fonte (<i>source</i>) do <i>MOSFET</i>
V_{DC}	Tensão contínua de entrada
$V_{sinc(t)}$	Tensão de sincronização
V_{ret}	Tensão retificada
V_{old}	Tensão da lâmpada após o envelhecimento
Z_{lamp}	Impedância da lâmpada
z	Zero
z_{PI}	Zero do compensador proporcional integral

SUMÁRIO

INTRODUÇÃO	27
CAPÍTULO 1	29
LÂMPADAS <i>HID</i> E REATORES	29
1.1. Introdução	29
1.2. Lâmpadas de Descarga em Alta Pressão	29
1.2.1. Lâmpadas de Vapor de Mercúrio em Alta Pressão	30
1.2.2. Lâmpadas de Descarga em Alta Pressão de Sódio	30
1.2.3. Lâmpadas de Descarga em Alta Pressão de Multi-Vapor Metálico	32
1.3. Ressonância Acústica	32
1.4. Aumento da resistência equivalente da lâmpada	35
1.5. Ignição, Acendimento e Aquecimento	36
1.6. Reatores Eletromagnéticos	37
1.7. Reatores Eletrônicos	38
1.8. Conclusão	39
CAPÍTULO 2	41
CONVERSOR <i>BIFLYBACK</i> INVERSOR	41

2.1.	Introdução.....	41
2.2.	Conversor <i>Biflyback</i> Inversor	41
2.3.	Etapas de Operação	44
	2.3.1. Primeiro estágio	45
	2.3.2. Segundo estágio	47
	2.3.3. Terceiro estágio.....	48
	2.3.4. Quarto estágio	49
2.4.	Inversão Ressonante.....	49
	2.4.1. Cálculo do tempo de inversão ressonante	54
2.5.	Projeto do conversor <i>Biflyback</i> Inversor.....	57
2.6.	Resultados de Simulação	63
2.7.	Conclusão	67

CAPÍTULO 3..... 69

CORREÇÃO DO FATOR DE POTÊNCIA..... 69

3.1.	Introdução.....	69
3.2.	Circuitos eletrônicos sem correção do fator de potência.....	69
3.3.	Correção passiva	73
3.4.	Correção ativa	74
	3.4.1. Conversor <i>Buck-Boost PFC</i>	76
	3.4.2. Conversor <i>Boost PFC</i>	81
	3.4.3. Conversor <i>Buck PFC</i>	86
3.5.	Projeto do Filtro de Entrada.....	91

3.6.	Conclusão	94
------	-----------------	----

CAPÍTULO 4..... 95

INTEGRAÇÃO DE CONVERSORES..... 95

4.1.	Introdução	95
4.2.	Metodologia de integração	97
4.3.	Conversores Integrados.....	99
4.3.1.	<i>Buck Biflyback</i>	99
4.3.2.	<i>Boost Biflyback</i>	107
4.3.3.	<i>Buck-Boost Biflyback</i>	111
4.3.4.	<i>Flyback Biflyback</i>	114
4.3.4.1.	<i>Flyback SC Biflyback</i>	115
4.3.4.2.	<i>Flyback ST Biflyback</i>	117
4.4.	Exemplo de projeto para as topologias integradas.....	118
4.5.	Conclusão	122

CAPÍTULO 5..... 123

CONVERSOR BUCK BIFLYBACK..... 123

5.1.	Introdução	123
5.2.	Etapas de Operação	124
5.2.1.	Primeiro Estágio	127
5.2.1.1.	Momento 1	129

5.2.1.2.	Momento 2.....	130
5.2.1.3.	Momento 3.....	131
5.2.2.	Segundo Estágio.....	131
5.2.2.1.	Primeira Etapa	131
5.2.2.2.	Segunda Etapa	132
5.2.3.	Terceiro Estágio	133
5.2.4.	Quarto Estágio.....	133
5.3.	Circuitos auxiliares	134
5.3.1.	Circuito de acionamento dos interruptores	134
5.3.2.	Ignitor.....	135
5.3.3.	Sincronização com a rede de alimentação	136
5.4.	Projeto do Conversor Buck Biflyback.....	140
5.5.	Resultados Experimentais	143
5.6.	Conclusão	154

CAPÍTULO 6..... 155

MODELAGEM E CONTROLE DO CONVERSOR..... 155

6.1.	Introdução.....	155
6.2.	Modelo da Lâmpada <i>HPS</i>	155
6.3.	Modelo do Conversor <i>Flyback</i> considerando a Dinâmica da Lâmpada <i>HPS</i>	156
6.3.1.	Perturbação e Linearização	159
6.3.2.	Modelo CA de pequenos sinais simplificado.....	162
6.3.3.	Simulação do modelo de pequenos sinais.....	165
6.4.	Análise da estabilidade	167

6.5.	Estratégia de Controle.....	168
6.6.	Conclusão	174

CONCLUSÃO GERAL.....	175
-----------------------------	------------

REFERÊNCIAS BIBLIOGRÁFICAS.....	177
--	------------

APÊNDICE A.....	183
------------------------	------------

ARTIGOS PUBLICADOS E ACEITOS PARA PUBLICAÇÃO....	183
---	------------

APÊNDICE B.....	185
------------------------	------------

TRABALHOS FUTUROS	185
--------------------------------	------------

INTRODUÇÃO

A preocupação com o desenvolvimento de uma sociedade sustentável tem sido uma das principais metas para a comunidade científica. A fim de solucionar o problema da crescente demanda mundial pelo consumo da energia elétrica, novas formas de geração de energia e o uso mais racional e eficiente desta energia devem ser realizados.

Nesse contexto surge o conceito de eficientização energética, que consiste no aumento da eficiência com que a energia, principalmente elétrica, é utilizada nos mais diversos setores da sociedade.

A iluminação possui uma grande parcela no consumo da energia elétrica mundial. Assim, o desenvolvimento de novas lâmpadas e dispositivos mais eficientes para sua alimentação tem sido a principal busca por cientistas dessa área.

A pesquisa e o desenvolvimento contínuo resultaram na criação de diversos tipos de lâmpadas, com diferentes características e aplicações. As lâmpadas de descarga em alta pressão (*HID – High Intensity Discharge*) se destacam frente a outras lâmpadas, pela sua alta eficácia luminosa (lm/W) e sua elevada vida útil. Duas das principais características no assunto de eficientização energética.

Entretanto, devido às suas características adversas, as lâmpadas *HID* ainda são alimentadas, em sua grande maioria, por dispositivos com uma tecnologia antiga, os reatores eletromagnéticos. Estes dispositivos utilizam componentes magnéticos para limitar a corrente nas lâmpadas. Sendo, estes dispositivos: pesados, volumosos, ineficazes, apresentam baixo fator de potência e diminuem a vida útil da lâmpada.

De modo a tentar solucionar o problema da alimentação de lâmpadas *HID*, pesquisas estão sendo realizadas no desenvolvimento de reatores eletrônicos capazes de alimentar e tirar o melhor proveito das características das lâmpadas *HID*, ou seja, visam a eficientização energética.

As lâmpadas *HID* apresentam características e fenômenos que fazem a sua alimentação por reatores eletrônicos ser complexa e, conseqüentemente, possuir elevado custo. Entretanto, reatores eletrônicos apresentam vantagens na qualidade da iluminação e no melhor aproveitamento da vida útil das lâmpadas *HID*. Isto é conseguido através da

manutenção da potência constante, frente às variações nas características da lâmpada com o seu envelhecimento e nas oscilações da rede elétrica de energia.

Esta dissertação tem por objetivo, o desenvolvimento de uma topologia alternativa para utilização em reatores eletrônicos para lâmpadas *HID*, com alto fator de potência e elevado rendimento.

O Manual de Estrutura e Apresentação de Monografias, Dissertações e Teses (MDT) da Universidade Federal de Santa Maria é seguido por esta dissertação (UFSM, 2010).

A dissertação está dividida em seis capítulos. No capítulo 1 são abordadas as principais características das lâmpadas de descarga em alta pressão. Mostrando os tipos de lâmpadas e suas características construtivas. O problema da ressonância acústica também é abordado, assim como os métodos mais utilizados para se evitar a ocorrência desse fenômeno.

O capítulo 2 aborda a principal topologia deste trabalho, o conversor *biflyback* inversor. As etapas de operação e o projeto são explicados detalhadamente. O conceito de inversão ressonante da tensão na lâmpada é apresentado e analisado, sendo considerada esta uma das principais contribuições deste trabalho.

Os métodos ativos para a correção do fator de potência são abordados no capítulo 3. Os principais conversores utilizados para este fim são mostrados, assim como suas características e projeto. Uma metodologia de projeto de filtro de harmônicas da corrente de entrada também é apresentada.

A união entre a topologia *biflyback* inversora com um conversor ativo de correção do fator de potência trouxe o problema de excesso de interruptores ativos para o sistema. O capítulo 4 visa mostrar uma metodologia de integração de conversores, com o propósito de reduzir o número de interruptores ativos. Uma abordagem comparativa entre os conversores *PFC* e o conversor *biflyback* integrados é realizada em um exemplo de projeto.

O conversor *buck biflyback* inversor, discutido no capítulo 4, mostrou-se o mais atraente para o desenvolvimento de um experimento prático. O estudo detalhado e o projeto deste conversor, para qualquer aplicação, é então apresentado no capítulo 5. Resultados experimentais comprovam o projeto realizado e mostram a elevada eficiência do conversor.

O último capítulo aborda uma análise teórica da modelagem e controle do conversor proposto. O modelo de simulação realizado levou em consideração o modelo dinâmico da lâmpada e do conversor *flyback*. Parâmetros de estabilidade do sistema foram definidos. Uma estratégia de controle da corrente de saída e da manutenção da potência constante da lâmpada é mostrada e analisada por simulação.

CAPÍTULO 1

LÂMPADAS *HID* E REATORES

1.1. Introdução

O estudo das características construtivas das lâmpadas de descarga em alta pressão, assim como os princípios envolvidos em seu funcionamento é de vital importância para obtenção das melhores características de rendimento, vida útil e fluxo luminoso das mesmas.

Este capítulo descreve as principais características das lâmpadas de descarga em alta pressão, evidenciando as necessidades para o seu correto funcionamento. Assim como, os dispositivos utilizados para sua alimentação.

1.2. Lâmpadas de Descarga em Alta Pressão

As lâmpadas de descarga em alta pressão caracterizam-se por sua impressionante economia e sua capacidade de produzir luz extremamente brilhante, com dimensões compactas. A luz é gerada a partir de uma descarga elétrica contínua entre dois eletrodos, fazendo com que os diversos materiais de preenchimento entrem em luminescência na descarga (OSRAM, 2011).

As lâmpadas de descarga, operando em regime permanente, apresentam uma impedância dinâmica negativa, ou seja, a derivada da tensão em relação à corrente é negativa (GARCIA, CARDESIN, *et al.*, 2004). Portanto, toda lâmpada de descarga necessita de um elemento que possua característica de impedância positiva para estabilizar a corrente no ponto de operação da lâmpada. Este elemento é conhecido como reator (RODRIGUES, 2009).

A Figura 1.1 mostra diferentes formatos de lâmpadas *HID* comerciais para diversas potências comparadas com uma lâmpada fluorescente tubular.



Figura 1.1 – Formatos de lâmpadas *HID*

1.2.1. Lâmpadas de Vapor de Mercúrio em Alta Pressão

Na lâmpada de vapor de mercúrio em alta pressão (*HPM – High Pressure Mercury*), a descarga do mercúrio produz uma radiação na região do azul e do ultravioleta do espectro de cores. Por isso, é necessário que a lâmpada contenha uma camada de revestimento de fósforo, para converter a radiação ultravioleta em luz visível, da mesma forma que nas lâmpadas fluorescentes (COSTA, 2005); (DALLA COSTA, 2008).

A lâmpada de vapor de mercúrio em alta pressão foi a primeira da família das lâmpadas de descarga em alta pressão a se popularizar, tendo sido utilizada em larga escala em iluminação pública durante anos. Porém, sua baixa eficácia luminosa, em torno de 50 lm/W, fez com que as lâmpadas *HPM* fossem gradualmente substituídas pelas lâmpadas de vapor de sódio e lâmpadas de multivapor metálico (SILVA, 2002).

1.2.2. Lâmpadas de Descarga em Alta Pressão de Sódio

As lâmpadas de vapor de sódio em alta pressão (*HPS – High Pressure Sodium*) são compostas por um tubo de descarga, constituído de óxido de alumínio policristalino, que é resistente ao ataque químico do sódio a altas temperaturas e tem um alto ponto de fusão. O tubo de descarga é preenchido por sódio e um amálgama de mercúrio, que serão vaporizados quando a lâmpada estiver em funcionamento. Outro elemento presente na lâmpada é o xenônio à baixa pressão, gás que tem a função de auxiliar na ignição e também limitar a condução de calor do arco de descarga na parede do bulbo.

A lâmpada possui dois eletrodos de nióbio e o tubo de descarga é envolto por um bulbo externo selado a vácuo, que isola termicamente o tubo de descarga do meio externo (GROOT e VAN VLIET, 1986).

O princípio de funcionamento da lâmpada *HPS* consiste em produzir uma descarga elétrica em um tubo contendo vapor de sódio a alta pressão. Após a criação de um arco de descarga neste ambiente, surgem átomos de sódio eletricamente excitados, que emitem radiação nos comprimentos de onda característicos do sódio. Esta radiação fica próxima da região amarela do espectro visível, e possuem comprimentos de onda de 589,0 a 589,6 nm, quando em baixa pressão. Quando em alta pressão, esta faixa de comprimento de onda se alarga (GROOT e VAN VLIET, 1986).

O processo de ignição baseia-se em uma descarga de baixa pressão estabelecida nos gases da lâmpada. Isto produz pouca luz, mas aquece o metal contido dentro do tubo de descarga e gradualmente o vaporiza. À medida que isso acontece, a intensidade da corrente do arco aumenta, elevando a temperatura do bulbo interno e vaporizando o sódio metálico, aumentando a pressão no tubo de descarga e a quantidade de emissão de luz. O processo completo de ignição requer em torno de 5 a 10 minutos, com a estabilização do arco e completa luminosidade da lâmpada (EGERT, 2004).

Os principais componentes da estrutura da lâmpada *HPS* são mostrados abaixo.

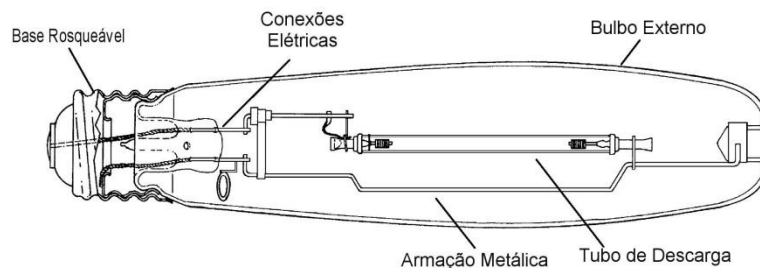


Figura 1.2 – Estrutura de uma lâmpada *HPS* (EGERT, 2004)

O índice de reprodução de cores (IRC) é um indicador que representa a variação de cor dos objetos iluminados sob fontes de luz diferentes. A escala do IRC varia de 0 a 100. Sendo 100 o nível de reprodução de cores ideal, ou seja, uma fonte com IRC de 100 irá representar fielmente as cores dos objetos sobre ela. A luz do sol e de lâmpadas incandescentes são exemplos de fontes de luz com IRC de 100.

A lâmpada *HPS* possui um baixo IRC, próximo de 22, devido à emissão da luz na cor amarelada, provocando distorções na identificação das cores sobre sua luz (COATON e MARSDEN, 1997).

As lâmpadas *HPS* apresentam alta vida útil, entre 28.000 e 32.000 horas, o que as torna ideal para locais que necessitem de pouca manutenção. E a característica mais atraente dessa lâmpada é sua elevada eficácia luminosa (lm/W), que pode chegar a 140 lm/W.

1.2.3. Lâmpadas de Descarga em Alta Pressão de Multi-Vapor Metálico

As lâmpadas de multi-vapor metálico (*MH – Metal Halide*) são semelhantes às *HPM*, nas quais se introduzem outros elementos além do argônio e mercúrio, de forma que o arco elétrico se realize com diversos gases dentro de seu tubo de descarga. Desta forma, consegue-se uma elevada eficácia luminosa, entre 70 lm/W e 110 lm/W, dependendo da potência da lâmpada (GARCIA, 2003).

A composição de gases deste tipo de lâmpada melhora o espectro da luz emitida, a qual é extremamente branca, atingindo temperaturas de cor entre 3.000 K e 4.200 K (DALLA COSTA, 2008).

A principal característica das lâmpadas *MH* é o seu ótimo IRC, que pode variar de 70 a 95. Além disso, apresentam uma vida útil que varia entre 5.000 e 22.000 horas. Esse tipo de lâmpada é comercializado na faixa de potência entre 35 e 2.000 W (SILVA, 2002).

1.3. Ressonância Acústica

O fenômeno de ressonância acústica ocorre em lâmpadas de descarga quando a frequência de operação imposta pelo reator é próxima a uma das frequências naturais do tubo de descarga, fazendo com que as ondas de pressão se tornem propagáveis e venham a provocar distúrbio no caminho de descarga (GROOT e VAN VLIET, 1986).

Este distúrbio só é visível quando a energia relacionada à frequência de ressonância for suficientemente grande. No entanto, os efeitos da ressonância acústica são detectados mesmo quando não há modificações visíveis no caminho de descarga (OLSEN e MOSKOWITZ, 2005).

Mudança na cor emitida, instabilidade no caminho de descarga, flutuações na intensidade luminosa e, em situações extremas, a quebra do tubo de descarga, são algumas das consequências do fenômeno de ressonância acústica (MARCHESAN, 2007).

Os gases utilizados no tubo de descarga da lâmpada e os aspectos físicos do mesmo, como: geometria, largura, volume, temperatura e pressão, influenciam nas frequências naturais de ressonância, que são verificadas dentro de uma região de alta frequência, conforme mostra a Figura 1.3 (FELLOWS, 2003).

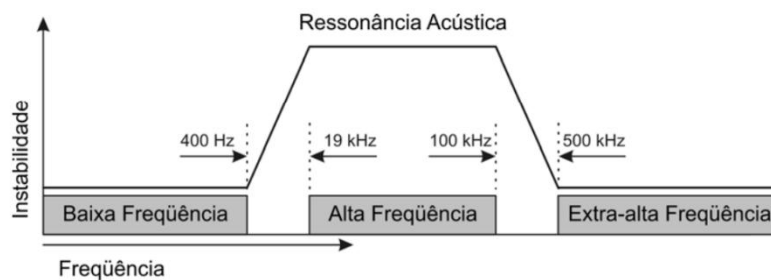


Figura 1.3 – Instabilidade da lâmpada em função da frequência de operação (FELLOWS, 2003)

Diversos modos de se evitar a ocorrência acústica podem ser utilizados, estes se diferenciam pela faixa de frequência de operação (YAN, HO e HUI, 2001). Abaixo são discutidas quatro possíveis faixas de frequência de operação de um reator para lâmpadas *HID*.

- 1) **Extra-alta frequência:** não há a ocorrência do fenômeno de ressonância acústica. Porém, nessa faixa de frequência (acima de 500 kHz), indutâncias e capacitâncias parasitas tornam o projeto mais complexo. Técnicas de comutação suave também devem ser utilizadas, a fim de reduzir as perdas de comutação e a interferência eletromagnética (ZHOU, 1999).
- 2) **Alta frequência:** é a região de ocorrência da ressonância acústica. Existem estudos que visam identificar a ocorrência da ressonância e assim variar a frequência de operação (YAN, HO e HUI, 2001); (ZHOU, 1999). Entretanto, a energia de ativação das ressonâncias muda conforme o envelhecimento da lâmpada, fazendo com que este método não seja totalmente imune às ressonâncias acústicas.

- 3) **Corrente contínua:** é o método mais fácil de operação e não há a ocorrência do fenômeno, mas este causa a deterioração de um dos eletrodos da lâmpada, provocando a chamada cataforese, que reduz drasticamente a vida útil da lâmpada (ALLEN, DAVENPORT, *et al.*, 1993).

- 4) **Baixa frequência:** operação estável, a qual não apresenta grandes problemas. Isto explica a grande demanda por reatores eletromagnéticos, que alimentam a lâmpada com onda senoidal em baixa frequência. Porém, o uso de onda senoidal provoca a reignição a cada semi-ciclo da tensão da rede, provocando uma redução da vida útil da lâmpada (MARCHESAN, 2007); (COSTA, 2009).

O uso da baixa frequência, para evitar a ressonância acústica, e com forma de onda quadrada, de modo a evitar a reignição, tem-se mostrado a forma mais eficiente e confiável de alimentação de lâmpadas de descarga em alta pressão (MARCHESAN, 2007); (DALLA COSTA, 2008).

Considerando-se a utilização de um conversor CC/CC operando em alta frequência para controlar a potência na lâmpada, ligado a um estágio inversor para gerar uma forma de onda quadrada simétrica, deve-se levar em conta que há um nível de ondulação em alta frequência dessa potência, conforme mostra a Figura 1.4.

Se essa ondulação for elevada, há a possibilidade de se excitar o fenômeno de ressonância acústica. Portanto, o baixo nível de ondulação da tensão aplicada à lâmpada deve ser garantido. E, a inversão dessa tensão, deve ser suficientemente rápida a ponto de vencer a inércia dos gases da lâmpada, e evitar o processo de reignição, ou mesmo, a extinção do arco de descarga (CERVI, 2009).

Dalla Costa (2007) realiza uma análise do efeito visível das ressonâncias acústicas excitadas por essa ondulação, em lâmpadas com diferentes níveis de envelhecimento (100, 2.500 e 5.000 horas), através do emprego de um foto-sensor. Os resultados indicam que uma ondulação em alta frequência de 10% da tensão da lâmpada resulta em uma excitação visível da ressonância acústica apenas em poucas faixas de frequências, e essa ondulação não resulta em efeito visual significativo nas lâmpadas ensaiadas, quando compreendida na faixa de frequências entre 60 e 150 kHz. Ainda, os resultados apresentados indicam que uma ondulação de 5% da tensão nominal não resulta em ressonância acústica detectável, dentro das faixas de frequência ensaiadas (1 a 200 kHz).

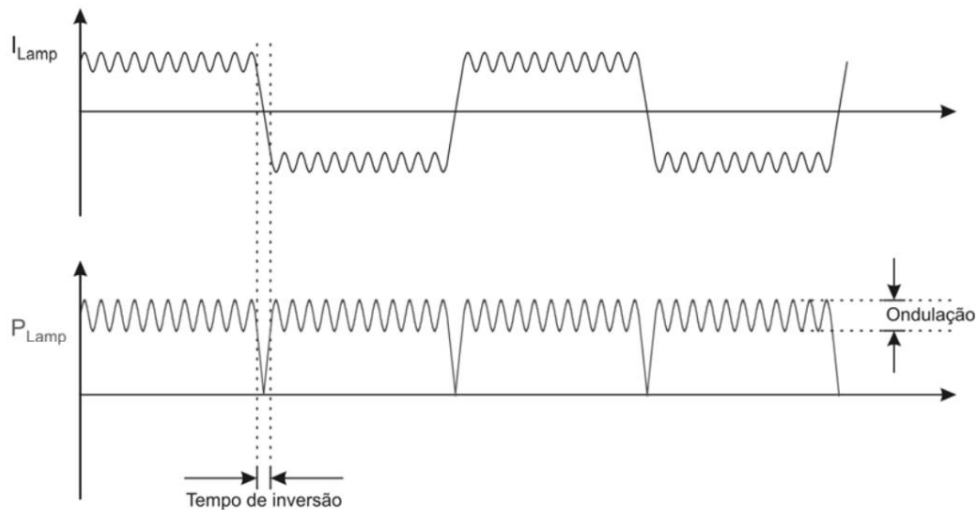


Figura 1.4 – Tempo de inversão e ondulação de potência na lâmpada (CERVI, 2009)

1.4. Aumento da resistência equivalente da lâmpada

As lâmpadas *HID* apresentam um aumento da tensão com o seu envelhecimento. Isto ocorre devido ao aumento de sua resistência equivalente (Figura 1.5), que é causado por diversos fatores. Dentre eles, pode-se citar o desgaste nos eletrodos e a mudança na pressão do gás no tubo de descarga. O valor final da resistência equivalente da lâmpada pode chegar a 200% do seu valor nominal (GROOT e VAN VLIET, 1986); (GARCIA, CARDESIN, *et al.*, 2004); (TOMM, 2007). Esta característica deve ser levada em consideração durante o projeto de um reator eletrônico para a alimentação desses tipos de lâmpadas.

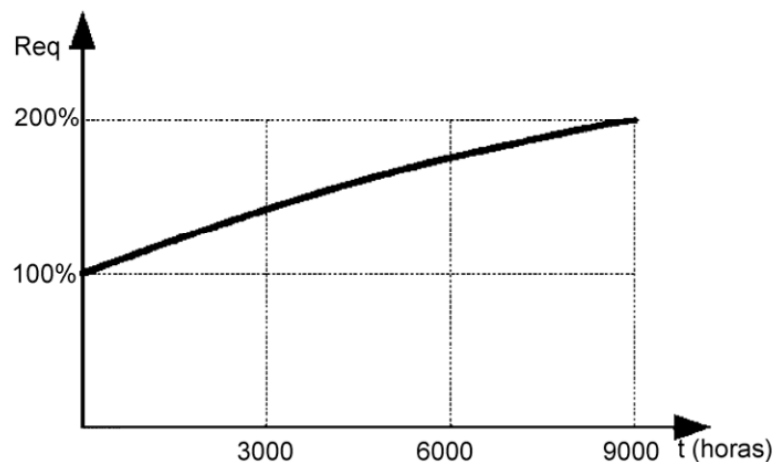


Figura 1.5 – Resistência equivalente em função das horas de operação (GARCIA, CARDESIN, *et al.*, 2004).

1.5. Ignição, Acendimento e Aquecimento

O processo de ignição ocorre quando a mistura gasosa contida no tubo de descarga passa de um estado não condutivo para um estado condutivo, através da aplicação de um pulso de alta tensão. Este pulso deve possuir amplitude, largura e tempo de elevação adequados (GROOT e VAN VLIET, 1986).

A norma NBR:IEC662 determina, que o reator para uma lâmpada *HPS* de 70 W com ignitor interno, deverá propiciar um pulso de tensão da ordem de 2.500 V para a ignição da lâmpada. Este pulso não deve ter um tempo de subida maior do que 1 μ s. E sua duração deve ser da ordem de 2 μ s.

O projeto do ignitor, além de levar em conta a geração do pulso de alta tensão, deve considerar a influência de seus componentes na operação em regime permanente do reator. Devido à conexão em série da lâmpada e do circuito ignitor, a corrente circula por ambos elementos durante o regime permanente. Nas topologias de ignição comumente utilizadas, o ignitor em série com a lâmpada se comporta como um elemento indutivo. Isto adiciona uma vantagem à alimentação em baixa frequência da lâmpada, pois em baixa frequência, a influência do elemento reativo pode ser desconsiderada (SIEGGER, GULDNER e HIRSCHMANN, 2005), assim como, este elemento funciona como um filtro de alta frequência na lâmpada.

A norma NBR:IEC662 ainda prevê o acendimento da lâmpada em até 60 segundos após a aplicação de tensão sobre o reator. E ainda, que a lâmpada deverá atingir no mínimo 50 V antes de 7 minutos de operação.

Durante o aquecimento da lâmpada, a corrente não deverá passar de 200% do seu valor nominal, segundo a NBR:IEC662.

A Figura 1.6 demonstra as principais características durante o aquecimento da lâmpada, ou seja, logo após o processo de ignição e de acendimento. Nessa figura considera-se que a lâmpada entrou em regime permanente após 5 minutos.

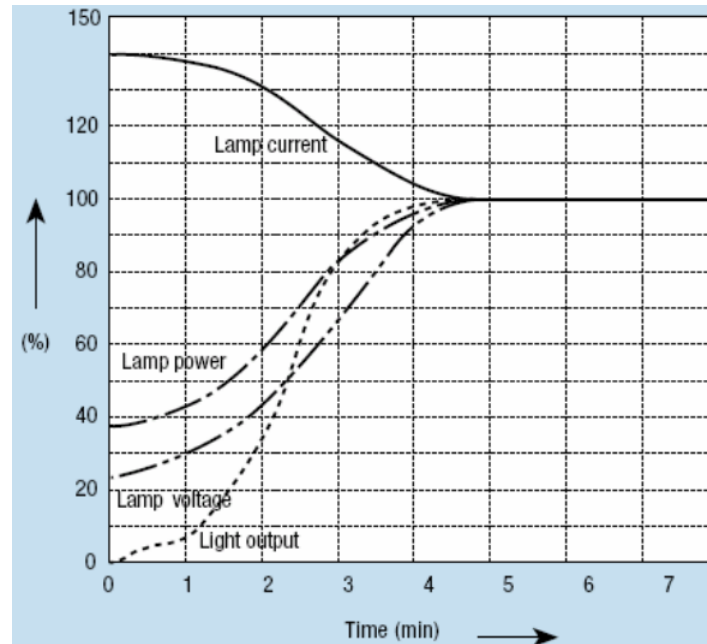


Figura 1.6 – Transitório inicial de corrente, tensão, potência e luminosidade na lâmpada (TOMM, 2007)

1.6. Reatores Eletromagnéticos

Como mencionado anteriormente, as lâmpadas *HID* necessitam de um circuito de ignição para entrarem em funcionamento, e um circuito limitador de corrente em regime permanente, sendo este chamado de reator.

Os reatores eletromagnéticos utilizam basicamente componentes magnéticos em série com a lâmpada, e estes são ainda os dispositivos mais utilizados para a alimentação de lâmpadas *HID*.

Reatores eletromagnéticos são compostos por um núcleo de ferro laminado, enrolamentos de cobre e, em alguns casos, capacitores para correção do fator de potência. Alimentam a lâmpada na frequência da rede (50/60 Hz), e por isso são pesados e volumosos, também podendo apresentar ruído audível, cintilamento da luz e pouca regulação de potência. Suas principais vantagens são o custo reduzido, robustez, resistência aos transitórios da rede elétrica e alta confiabilidade (COSTA, 2009); (RODRIGUES, 2009).

Devido à operação em baixa frequência (50/60 Hz), os reatores eletromagnéticos não são susceptíveis à ocorrência da ressonância acústica, mas devido à operação com forma de onda senoidal, apresentam reignição a cada semi-ciclo da rede de alimentação, o que ocasiona a redução a vida útil da lâmpada.

As formas de onda típicas da corrente e tensão em uma lâmpada alimentada por um reator eletromagnético são apresentadas na Figura 1.7.

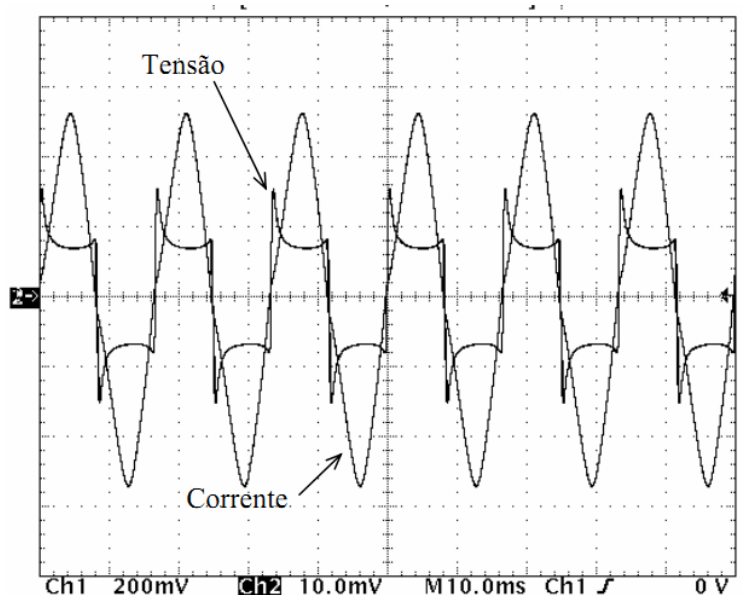


Figura 1.7 – Formas de onda da tensão e corrente da lâmpada com reator eletromagnético (TOMM, 2007)

1.7. Reatores Eletrônicos

Os reatores eletrônicos surgiram com o objetivo de solucionar os problemas apresentados pelos reatores eletromagnéticos. Por trabalharem em alta frequência, não apresentam ruído audível e nem cintilamento luminoso. Além disso, são compactos, leves, mais eficientes e proporcionam melhor aproveitamento da vida útil da lâmpada (SEIDEL, 2004); (MARCHESAN, 2007).

Reatores eletrônicos geralmente são combinações de conversores estáticos que apresentam comutação em alta frequência. Desta forma, os componentes eletrônicos utilizados na montagem desses reatores tendem a possuir vida útil menor que a de um reator eletromagnético. Porém, as vantagens proporcionadas pelo uso do reator eletrônico tornam o uso do mesmo bastante atrativo (PINTO, 2008).

Na alimentação de lâmpadas fluorescentes, os reatores eletrônicos encaixaram-se perfeitamente como substitutos dos eletromagnéticos. Sua popularização se deu no início da década de 90, e perdura até hoje. Porém, a alimentação em alta frequência de lâmpadas *HID* ainda encontra barreiras devido à possibilidade de ocorrência do fenômeno de ressonância acústica nessas frequências.

Como visto anteriormente, a alimentação com forma de onda quadrada em baixa frequência (*LFSW – Low-Frequency Square Waveform*) mostra-se como a melhor alternativa para alimentação de lâmpadas *HID* para que não ocorra o fenômeno de ressonância acústica.

Para a operação em *LFSW* os reatores eletrônicos devem possuir pelo menos três estágios de potência: correção do fator de potência, controle de potência e estágio inversor, como mostra a Figura 1.8.

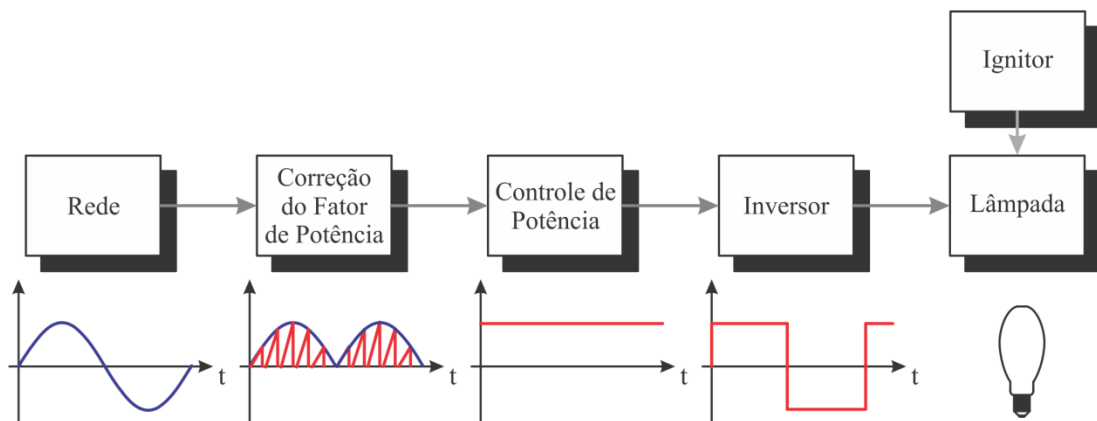


Figura 1.8 – Estágios de operação de um reator eletrônico para alimentação de lâmpadas *HID* com *LFSW* (COSTA, 2009)

Devido ao grande número de estágios necessários para a implementação de reatores eletrônicos para lâmpadas *HID*, estes ainda não apresentam grande aceitação na indústria e comércio de reatores.

1.8. Conclusão

Este capítulo apresentou algumas características específicas das lâmpadas que são objeto de pesquisa nessa dissertação. Evidenciaram-se as três principais lâmpadas de descarga em alta pressão existentes no mercado atual.

O fenômeno de ressonância acústica foi exposto, assim como as possíveis soluções existentes para a não excitação do mesmo. Conclui-se que a alimentação de lâmpadas *HID* com *LFSW* é a melhor alternativa para evitar a ressonância acústica.

Uma abordagem introdutória sobre a diferença entre as características dos reatores eletromagnéticos e eletrônicos foi apresentada.

CAPÍTULO 2

CONVERSOR *BIFLYBACK* INVERSOR

2.1. Introdução

Como visto no capítulo anterior, reatores eletrônicos para a alimentação de lâmpadas de descarga em alta pressão necessitam basicamente de três etapas de potência: correção do fator de potência, controle de potência e a etapa inversora.

Este capítulo irá abordar uma topologia que reúne as etapas de controle de potência (*PC – Power Control*) e inversão em um único conversor. Primeiramente, será abordada uma breve revisão bibliográfica de como se chegou a esta topologia, após isso, as etapas de operação serão mostradas. Uma técnica de inversão ressonante da tensão na lâmpada é analisada e, por fim, o projeto e resultados de simulação da topologia serão apresentados.

2.2. Conversor *Biflyback* Inversor

Devido à característica de ressonância acústica já mencionada no capítulo anterior, fez-se a escolha da alimentação da lâmpada de alta pressão de vapor de sódio por uma forma de onda quadrada simétrica de baixa frequência, a fim de se evitar esse fenômeno.

O principal objetivo desse estudo é o desenvolvimento de uma nova alternativa para a alimentação de lâmpadas *HID*, em relação às topologias já existentes na literatura, como, por exemplo, em (LIN, LIANG, *et al.*, 2005); (DALLA COSTA, ALONSO, *et al.*, 2008); (MARCHESAN, DALLA COSTA, *et al.*, 2007). Estas topologias utilizam inversores do tipo meia-ponte (*half-bridge*) em conjunto com um conversor *flyback* para o controle da potência.

Pensando em inversores de forma genérica, chega-se a diversas topologias inversoras, principalmente para a aplicação de fontes ininterruptas de energia (*UPS - Uninterruptible Power Supply*), ou seja, a partir de uma tensão contínua (normalmente uma bateria) deseja-se uma tensão alternada senoidal na saída.

A Figura 2.1 mostra a topologia proposta por Skinner (1993), onde uma tensão senoidal de saída é obtida através de um duplo *flyback* operando em modo de condução contínua (*CCM – Continuous Conduction Mode*).

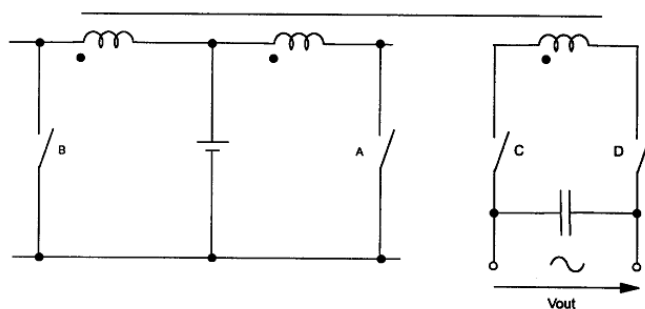


Figura 2.1 – *Flyback* inversor bidirecional (SKINNER, 1993).

O mesmo circuito, agora empregando a topologia *push-pull*, é proposto por Lin (2005). Novamente, este circuito é utilizado para a obtenção de tensão senoidal na carga.

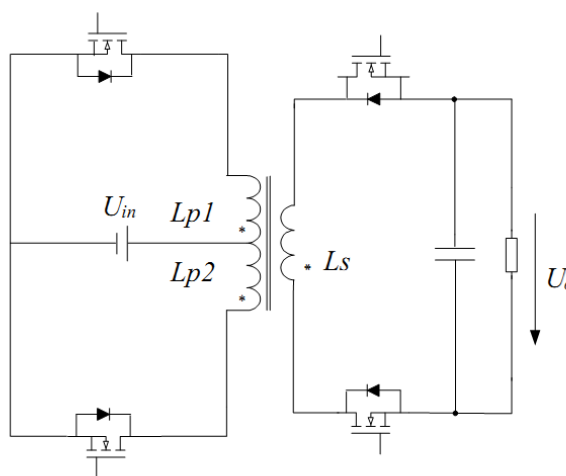


Figura 2.2 – Inversor *Push-pull* (LIN, LIANG, *et al.*, 2005)

Um conversor que utilizou como base estes circuitos para a alimentação de lâmpadas xênon automotivas é mostrado na Figura 2.3 (MARCHESAN, *et al.*, 2005). O circuito emprega dois conversores *flyback* operando em modo de condução descontínua (*DCM – Discontinuous Conduction Mode*). Porém, este circuito apresenta uma grande desvantagem, a corrente no secundário deve ser monitorada para a comutação do secundário, já que se o

interruptor for aberto antes da corrente atingir seu valor nulo, existirá energia no núcleo e isso acarreta em esforços nos semicondutores. E, também, caso o interruptor do secundário seja aberto após a corrente passar por zero, haveria uma corrente negativa e o capacitor de saída iria se descarregar, diminuindo a tensão de saída e fazendo com que o conversor opere em *CCM*. Outro problema está no fechamento desse interruptor, o qual deve ser imediatamente após a abertura do interruptor ativo do primário.

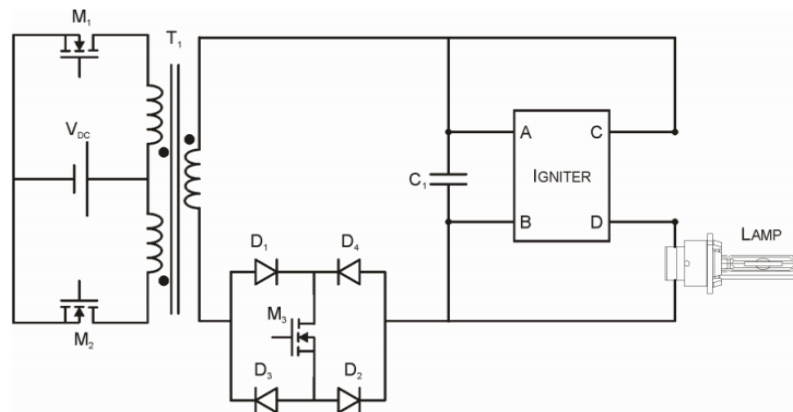


Figura 2.3 – Conversor *Biflyback* inversor com ponte de diodos no secundário (MARCHESAN, *et al.*, 2005)

O conversor proposto para o controle de potência e inversão da tensão na lâmpada baseia-se no circuito apresentado na Figura 2.3. A solução para os principais problemas dessa topologia é obtida através da substituição da ponte de diodos e do interruptor do secundário, por dois interruptores para o controle da direção da corrente no secundário (Figura 2.4).

A ideia básica consiste na união de dois conversores *flybacks*, um funcionando para prover a tensão positiva, e o outro para prover a tensão negativa, tornando possível tanto o controle da potência como a etapa de inversão, e assim, a alimentação em *LFSW*.

Os dois *flybacks* não funcionam no mesmo instante, ou seja, cada *flyback* trabalha em um semi-ciclo, assim os mesmos podem compartilhar a tensão de entrada, o indutor do secundário e o núcleo magnético (Figura 2.4). Este circuito é nomeado como conversor *Biflyback* Inversor.

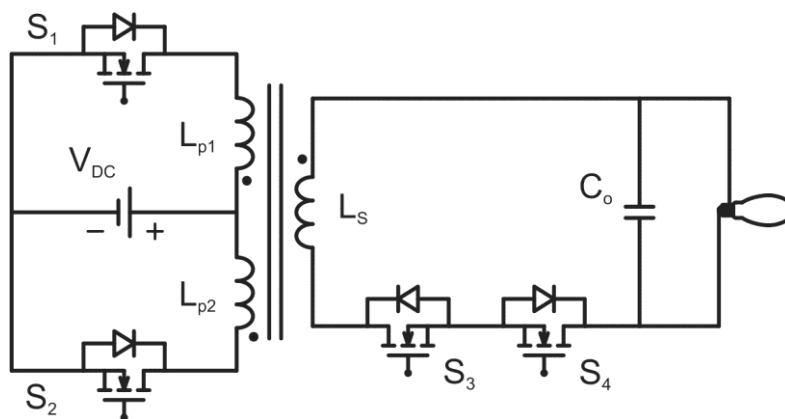


Figura 2.4 – Conversor *Biflyback* Inversor

Uma característica muito importante desse conversor é a possibilidade de isolamento galvânica entre a fonte de entrada e a carga. Nesse caso, os comandos dos interruptores do secundário deverão estar isolados dos interruptores do primário, mas a sua característica de comutação em baixa frequência, dos interruptores do secundário, torna essa isolação de fácil implementação.

Entretanto, caso a isolação entre a entrada e saída não seja necessária, todos os interruptores podem compartilhar o mesmo ponto de referência (fonte – *source*), não sendo necessário nenhum circuito de isolação para o comando dos mesmos.

2.3. Etapas de Operação

Como mencionado anteriormente, o circuito proposto funciona como dois conversores *flyback* de forma independente. Logo, as etapas de operação serão similares às do conversor *flyback* tradicional. Cabe salientar que ambos os conversores estão funcionando em *DCM*.

O circuito inicial, proposto por Marchesan (2005), apresentava apenas dois estágios de operação, um para geração da tensão positiva e outro para geração da tensão negativa. Entretanto, como será visto posteriormente, outros dois estágios foram acrescentados para o melhor funcionamento da topologia. Esses novos estágios fazem referência à inversão ressonante da tensão na lâmpada, ou seja, um estágio de inversão da tensão positiva para negativa e outro da tensão negativa para positiva. A técnica de inversão ressonante será apresentada e detalhada em uma seção específica.

Os comandos dos interruptores são mostrados, junto com as etapas de operação, na Figura 2.5. Nota-se claramente que os interruptores do primário fazem a comutação em alta

frequência com uma modulação em baixa frequência e, os interruptores do secundário comutam em baixa frequência. A frequência do secundário e frequência de modulação do primário definem a frequência de saída imposta para a lâmpada.

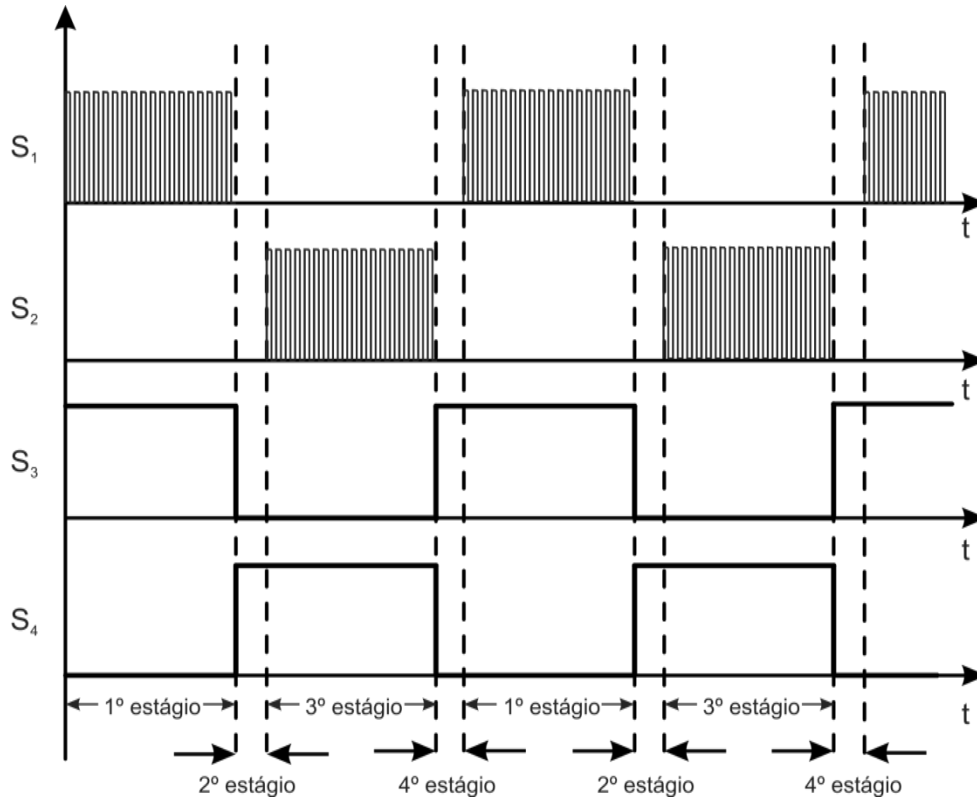


Figura 2.5 – Comandos dos interruptores do conversor *biflyback* inversor

2.3.1. Primeiro estágio

Este estágio corresponde ao semi-ciclo negativo da tensão na lâmpada.

Os interruptores S_2 e S_4 são mantidos abertos e S_3 é mantido fechado durante todo o estágio. A comutação em alta frequência é realizada pelo interruptor S_1 .

Este estágio de operação compreende duas etapas. Na primeira etapa, S_1 é fechado, e a tensão contínua é aplicada no indutor L_{p1} , tendo assim uma rampa de corrente no primário. Há uma tensão induzida no secundário, porém o diodo antiparalelo intrínseco de S_4 fica reversamente polarizado, não havendo, assim, corrente no secundário. O acoplamento magnético fica energizado, enquanto o capacitor C_o provê energia à lâmpada, como mostrado na Figura 2.6.

As flechas das figuras dos estágios de operação representam os sentidos das correntes.

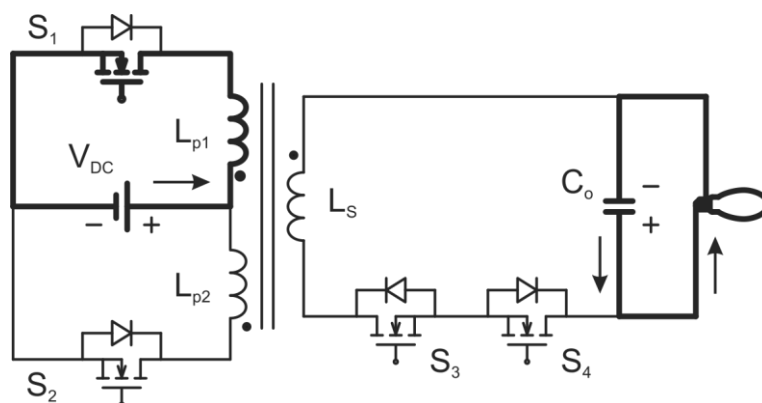


Figura 2.6 – Primeira etapa do primeiro estágio

A Figura 2.7 mostra a segunda etapa do primeiro estágio, onde S_1 é aberto e a tensão refletida no secundário polariza diretamente o diodo antiparalelo intrínseco de S_4 . A energia armazenada no acoplamento magnético é transferida para o capacitor de saída e para a lâmpada. Como foi mencionado anteriormente, o circuito funciona em *DCM*, ou seja, o projeto do conversor deve ser de tal forma que esta etapa prossiga até a energia no acoplamento magnético seja nula.

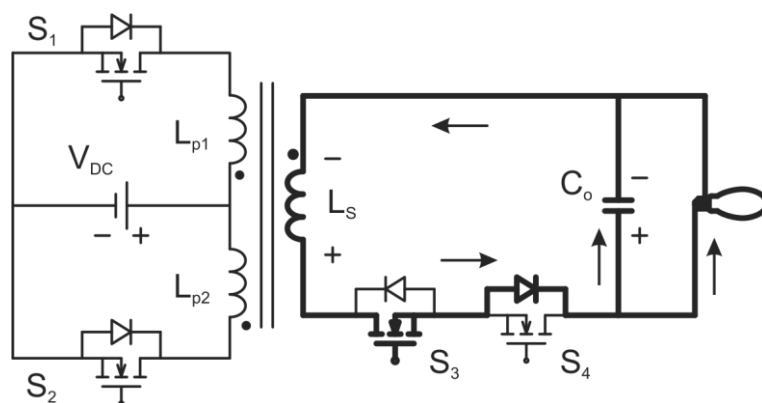


Figura 2.7 – Segunda etapa do primeiro estágio

O próximo momento é a repetição da primeira etapa e, em seguida, a segunda etapa. Essas duas etapas são repetidas até que acabe o primeiro estágio de operação. O tempo desse estágio é praticamente metade do ciclo da tensão de saída, ou seja, meio período da baixa frequência. Caso a frequência de saída seja de 60 Hz e a frequência de comutação de 40 kHz, o tempo do primeiro estágio é de aproximadamente de 8,3 ms. Ou seja, as etapas do primeiro estágio são repetidas, aproximadamente, 330 vezes até o segundo estágio.

2.3.2. Segundo estágio

Este é o estágio de mudança de polaridade da tensão na lâmpada, de negativa para positiva. Este estágio, denominado de inversão ressonante, foi adicionado com o propósito de melhorar a eficiência e confiabilidade do reator, e será detalhado na seção 2.4.

Os interruptores S_1 e S_2 são mantidos abertos. E os interruptores do secundário comutam de estado, ou seja, S_4 é fechado e S_3 é aberto. Assim, o circuito equivalente do conversor é um RLC em paralelo, considerando a lâmpada com uma resistência em regime permanente.

Inicialmente, o capacitor encontra-se carregado com a tensão de saída e o indutor do secundário sem corrente inicial.

A energia armazenada no capacitor é transferida para o indutor L_s e parte dissipada na lâmpada, até que a tensão no capacitor seja nula. Então, o indutor transfere sua energia de volta para o capacitor e para a lâmpada, até a que corrente do indutor seja nula, neste ponto a ressonância para, pois o diodo do interruptor S_3 está reversamente polarizado. Com isso, o capacitor terá invertido a polaridade da sua tensão, e a energia no acoplamento magnético será nula, propiciando uma comutação suave dos interruptores do primário para o próximo estágio, reduzindo os esforços de corrente e os picos de tensão nos semicondutores, aumentando o rendimento e a vida útil do conversor.

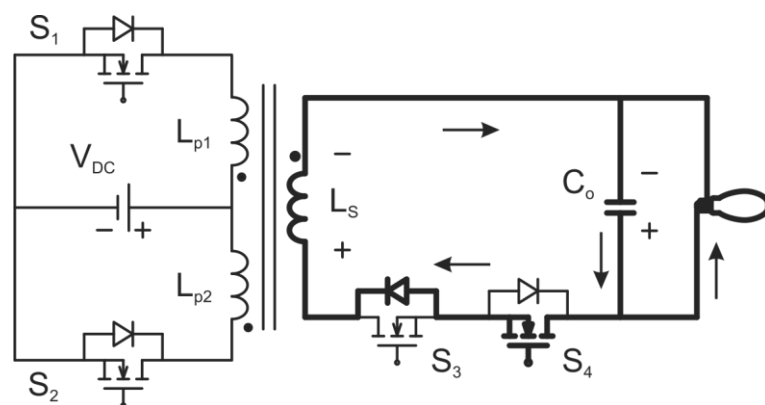


Figura 2.8 – Segundo estágio de operação

2.3.3. Terceiro estágio

Este estágio é similar ao primeiro estágio. A comutação em alta frequência é feita por S_2 . Os interruptores S_1 e S_3 são mantidos abertos, e S_4 é mantido fechado. A tensão positiva na lâmpada é aplicada neste estágio.

Assim como no primeiro estágio, este também possui duas etapas. No primeiro momento S_2 é fechado e a energia é armazenada no acoplamento magnético. O diodo anti-paralelo intrínseco de S_3 está reversamente polarizado e, portanto, não há corrente no indutor do secundário. A lâmpada é alimentada pelo capacitor, como mostra a Figura 2.9.

A Figura 2.10 mostra o segundo momento, onde S_2 é aberto e a energia é transferida para o secundário, alimentando a lâmpada e o capacitor com tensão positiva.

A repetição da primeira e segunda etapa é feita até o término do terceiro estágio de operação. O mesmo cálculo de períodos feito no primeiro estágio é válido para este.

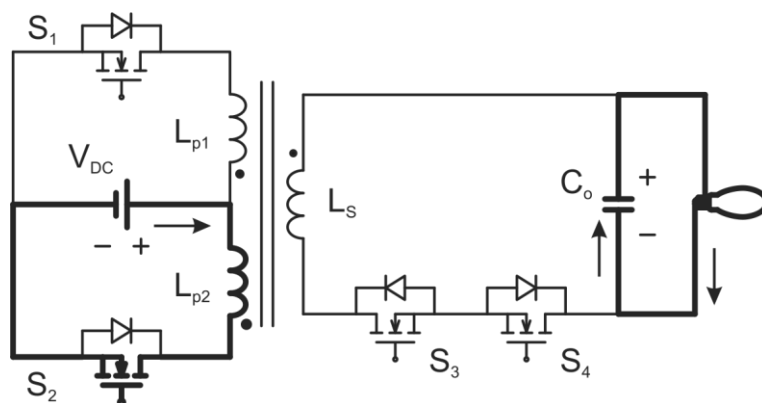


Figura 2.9 – Primeira etapa do terceiro estágio

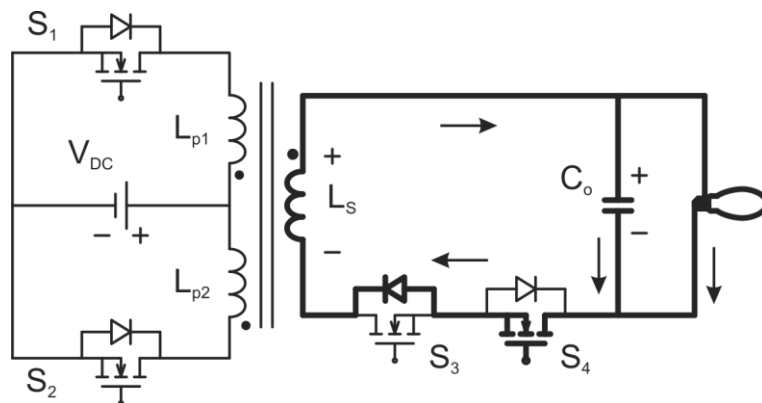


Figura 2.10 – Segunda etapa do terceiro estágio

2.3.4. Quarto estágio

O quarto estágio é similar ao segundo estágio. A polaridade da tensão de saída é invertida de forma ressonante, porém nesse estágio será de positiva para negativa. Os interruptores do primário são mantidos novamente em aberto e os interruptores do secundário comutam de estado, ou seja, S_3 é fechado e S_4 é aberto.

A Figura 2.11 ilustra o funcionamento deste estágio de operação. O capacitor está com tensão positiva do estágio anterior. Quando ocorre a comutação dos interruptores do secundário, a ressonância entre o capacitor e o indutor do secundário inicia e somente irá parar quando o diodo de S_4 ficar reversamente polarizado, ou seja, quando o capacitor estiver com tensão negativa e não houver mais corrente no indutor L_s .

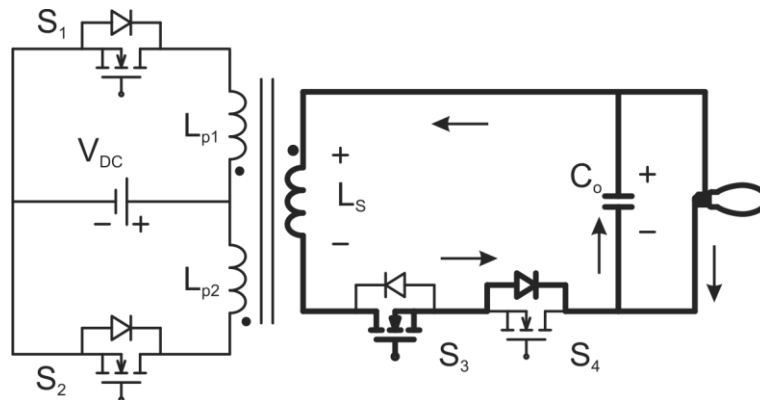


Figura 2.11 – Quarto estágio de operação

Após o quarto estágio o primeiro estágio é iniciado novamente completando ciclo de operação do conversor.

2.4. Inversão Ressonante

A técnica de inversão ressonante foi desenvolvida a fim de diminuir os picos de tensão e corrente nos semicondutores na troca de estágios. Esta técnica é uma das principais contribuições desse trabalho e, apesar de ser relativamente simples, traz diversas vantagens ao reator.

A inversão ressonante consiste em não comutar os interruptores do primário nos primeiros ciclos após a comutação dos estados dos interruptores do secundário. Ou seja, não é

necessária a adição de componentes ao conversor, a única mudança no circuito para a aplicação da inversão ressonante está nos comandos dos interruptores do primário.

A diferença entre os sinais de comandos é mostrada na Figura 2.12. Nota-se, nesta figura, a simples mudança para a implementação da técnica de inversão ressonante. Cabe salientar que os tempos dos estágios não estão proporcionais na figura, pois os estágios de inversão são muito menores que os tempos do primeiro e terceiro estágios. O tempo da inversão ressonante é dependente do indutor do secundário, do capacitor de saída e da resistência equivalente estática da lâmpada, e será calculado nessa seção.

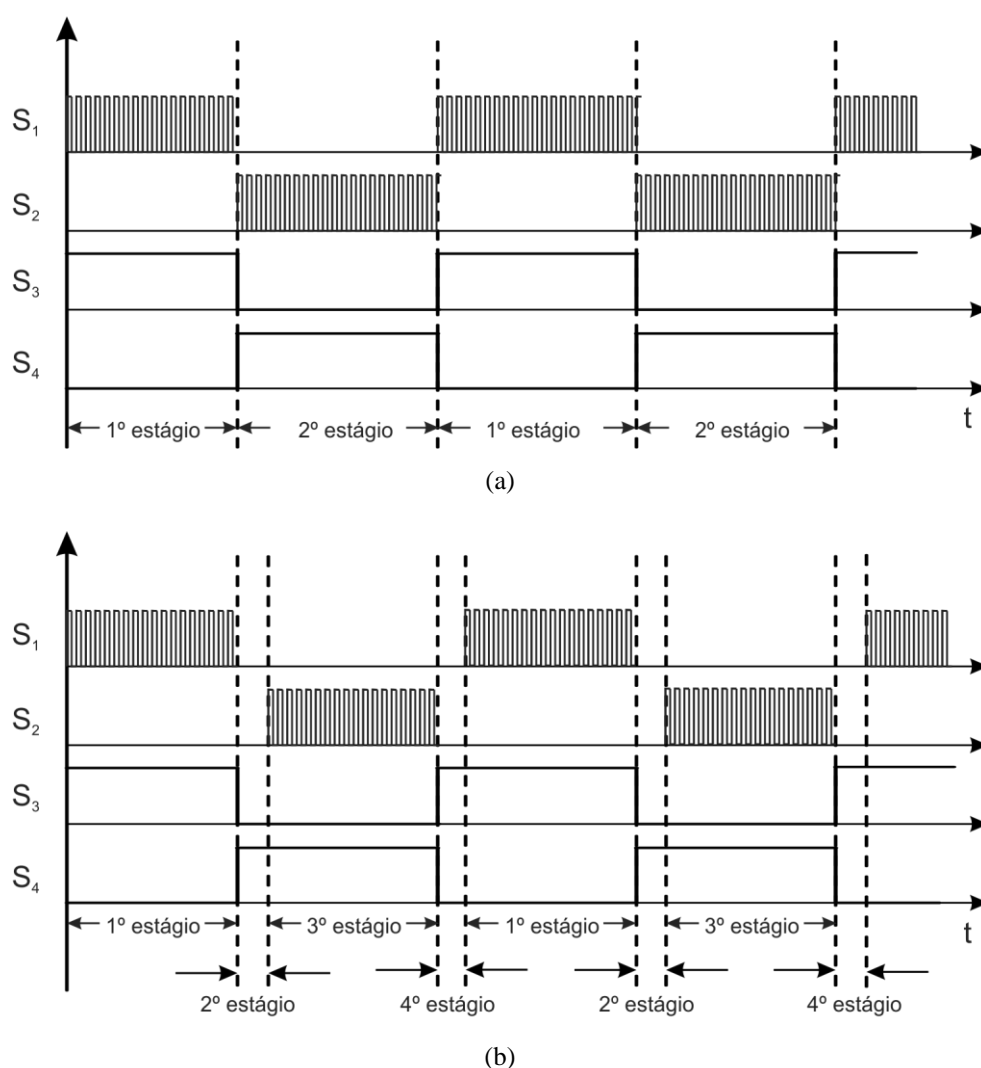


Figura 2.12 – Comando dos interruptores:

(a) Sem estágios de inversão ressonante, (b) Com estágios de inversão ressonante.

Com o propósito de mostrar a real contribuição da inversão ressonante, a Figura 2.13 compara as principais formas de onda da topologia proposta.

A Figura 2.13(a) apresenta as formas de onda sem a utilização da técnica ressonante e na Figura 2.13(b), as mesmas formas de onda, utilizando a técnica de inversão ressonante.

O comando dos interruptores é mostrado na parte superior da figura. Abaixo destes sinais é mostrada a forma de onda da tensão entre os terminais dreno (*drain*) e fonte (*source*) do interruptor S_2 . A corrente no indutor do primário, $I(L_{p2})$, é mostrada logo abaixo. A corrente do secundário é representada por $I(L_s)$. A tensão na lâmpada, V_o , é mostrada na parte inferior da Figura 2.13.

A figura foi dividida em 22 momentos. Esses momentos estão representados pelos números na parte inferior da figura.

Os últimos períodos do primeiro estágio de operação são representados do primeiro momento até o sexto momento. Nesses momentos é importante observar que a tensão na lâmpada é negativa, e que o conversor está operando em regime permanente. É possível observar também, a operação em *DCM*, ou seja, a corrente no enrolamento secundário chega à zero antes do início do próximo momento. Nesses seis primeiros momentos o circuito se comporta de maneira igual tanto em (a) como em (b), ou seja, não há diferença na utilização da técnica de inversão ressonante.

Os momentos 1, 3 e 5 representam a primeira etapa do primeiro estágio, e os momentos 2, 4 e 6 mostram o resultado da segunda etapa do primeiro estágio de operação da topologia, como explicado na seção 2.3.1.

O sétimo momento representa o fim do primeiro estágio e o início do segundo estágio. É a partir desse momento que ocorrem as diferenças na utilização da técnica ressonante.

A seguir será explicada a inversão da tensão na lâmpada sem a utilização da técnica ressonante, ou seja, a parte (a) da Figura 2.13.

Sem inversão ressonante: No sétimo momento ocorre a comutação dos interruptores do secundário e o chaveamento de S_2 . No oitavo momento, o interruptor S_2 é aberto, e a corrente no secundário será a soma da corrente refletida do primário mais a corrente da ressonância de C_o com L_s , fazendo com que a corrente no secundário tenha uma corrente acima do especificado e aumente ao invés de decrescer. No final do oitavo momento, o capacitor ainda estará com tensão negativa (com um módulo menor que a do final do sétimo momento), e haverá corrente no secundário, ou seja, o circuito não estará operando em *DCM*.

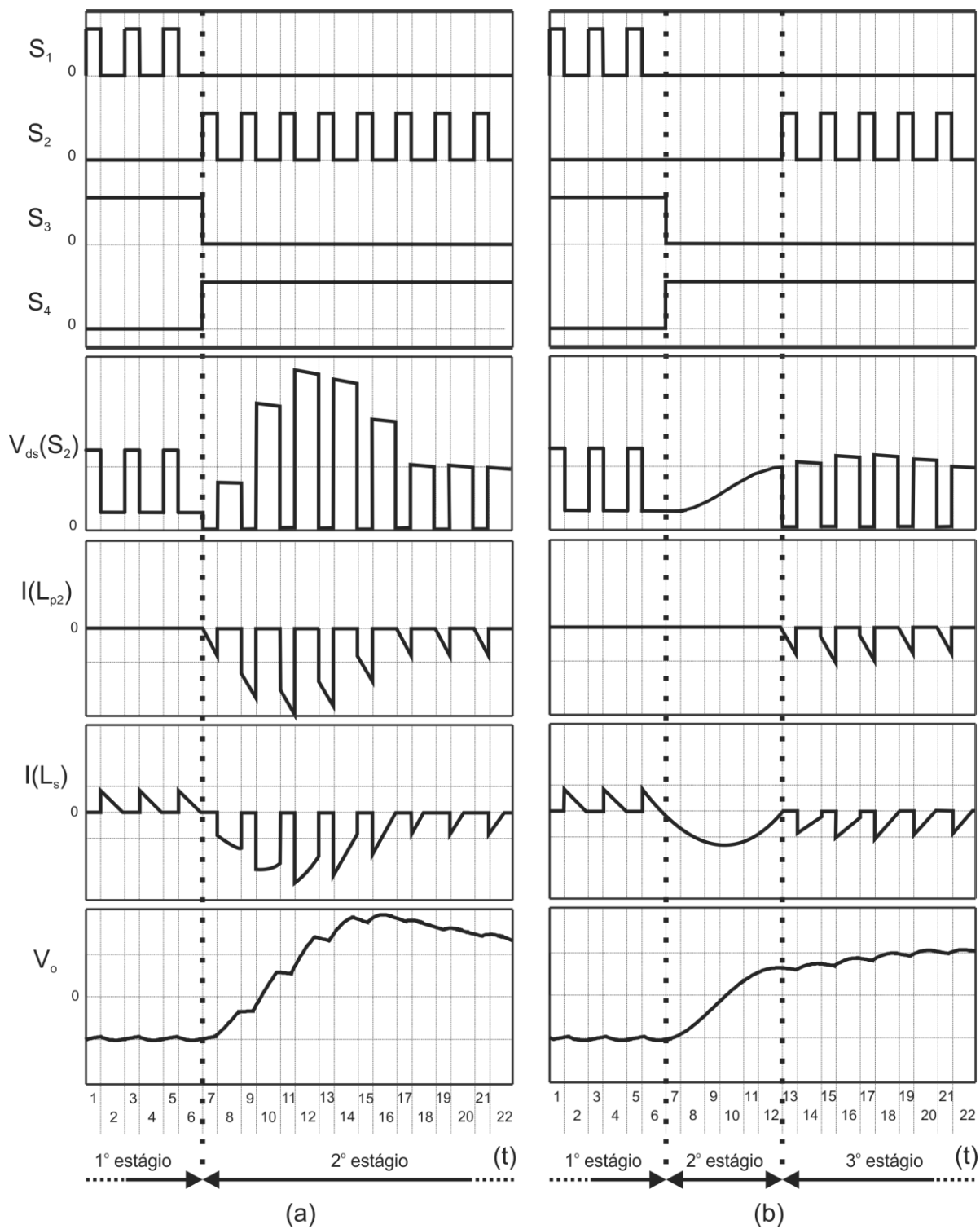


Figura 2.13 – Principais formas de onda do conversor: (a) Sem a inversão ressonante, (b) Com inversão ressonante.

Quando o interruptor S_2 é fechado, no nono momento, há energia no acoplamento magnético, fazendo com que a corrente inicial no enrolamento primário, $I(L_{p2})$, seja diferente

de zero, com isso o primário do conversor começa a operar em *CCM*, ocasionando altas perdas de comutação e grandes esforços de tensão e corrente nos semicondutores.

No momento 10, S_2 é aberto, resultando em uma corrente no secundário ainda maior, porém agora com uma taxa de crescimento menor do que no momento 8.

A corrente no enrolamento do primário, $I(L_{p2})$, e do secundário, $I(L_s)$, vão restaurando a sua forma normal de operação com a inversão da tensão de saída.

Nota-se que a tensão de saída atinge um valor maior que o valor de projeto devido à operação em *CCM* por alguns ciclos, além dos picos de tensão provenientes da abertura e fechamento dos interruptores operando em *CCM*.

Do momento 8 até o momento 16 é considerado um regime transitório devido a operação em *CCM*, e a partir do momento 17, pode-se considerar que o conversor volta a operar em *DCM* e em regime permanente.

Os principais resultados da topologia com a utilização da técnica ressonante, representada na Figura 2.13(b), serão explicados a seguir.

Com a inversão ressonante: No sétimo momento, os interruptores do secundário comutam de estado, ou seja, S_4 é fechado e S_3 é aberto, em consequência disso, o diodo intrínseco do interruptor S_3 fica diretamente polarizado, dando condições para a passagem da corrente pelo secundário.

O segundo estágio de operação da topologia é representado do sétimo até o décimo segundo momento, onde a tensão de saída inverte a polaridade da tensão de saída de negativa para positiva, como já explicado na seção 2.3.2. É interessante observar que nesse período não há comando para os interruptores do primário e, não há corrente nos indutores do primário. No final do décimo segundo momento a corrente no secundário atinge zero, com isso o acoplamento magnético não possui energia armazenada e o interruptor S_2 volta a comutar no décimo terceiro momento sem corrente inicial.

O terceiro estágio de operação é iniciado a partir do décimo terceiro momento. Como a tensão de saída não está no seu valor projetado, ocorre um pequeno momento de regime transitório até que a tensão de saída volte à tensão nominal de saída. Isso ocorre no décimo oitavo momento.

Os momentos ímpares a partir do décimo terceiro momento representam a primeira etapa, e os momentos pares representam a segunda etapa do terceiro estágio de operação da topologia, apresentado na seção 2.3.3.

A Figura 2.13 mostra claramente a diferença nos níveis de corrente do primário e do secundário somente com a mudança dos comandos dos interruptores do primário. Além dos

altos níveis de corrente, quando não há a utilização da técnica ressonante, ocorrem também picos de tensão nos interruptores, isto é evidenciado nos resultados de simulação apresentados a seguir e nos resultados experimentais apresentados na Figura 5.30.

2.4.1. Cálculo do tempo de inversão ressonante

A fim de definir qual será o tempo de inversão ressonante, uma análise matemática é realizada a seguir.

Considera-se que durante a inversão ressonante o circuito equivalente é um RLC em paralelo, sendo R_L a resistência equivalente da lâmpada, como mostra a figura abaixo.

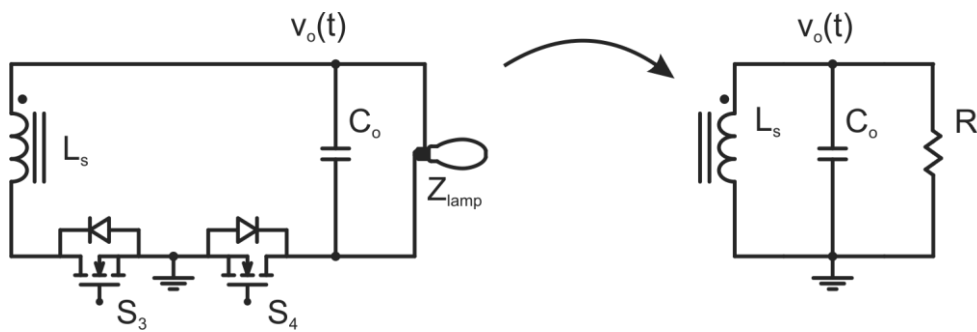


Figura 2.14 – Circuito equivalente durante o estágio de inversão

A resposta natural do circuito RLC em paralelo é dada por (2.1).

$$\frac{v_o(t)}{R_L} + \frac{1}{L_s} \cdot \int_0^t v_o(t) \cdot dt + C_o \cdot \frac{dv_o(t)}{dt} = 0 \quad (2.1)$$

Derivando (2.1) em relação ao tempo e dividindo por C_o , tem-se:

$$\frac{d^2 v_o(t)}{dt^2} + \left(\frac{1}{R_L \cdot C_o} \right) \cdot \frac{dv_o(t)}{dt} + \frac{v_o(t)}{L_s \cdot C_o} = 0 \quad (2.2)$$

Segundo Edminister (2005), a solução dessa equação diferencial é da seguinte forma:

$$v_o(t) = A_1 \cdot e^{\eta_1 t} + A_2 \cdot e^{\eta_2 t} \quad (2.3)$$

Onde, os coeficientes r_1 e r_2 são mostrados abaixo:

$$r_1 = -\frac{1}{2 \cdot R_L \cdot C_o} + \sqrt{\left(\frac{1}{2 \cdot R_L \cdot C_o}\right)^2 - \frac{1}{L_s \cdot C_o}} = -\beta + \sqrt{\beta^2 - \omega_0^2}$$

$$r_2 = -\frac{1}{2 \cdot R_L \cdot C_o} - \sqrt{\left(\frac{1}{2 \cdot R_L \cdot C_o}\right)^2 - \frac{1}{L_s \cdot C_o}} = -\beta - \sqrt{\beta^2 - \omega_0^2}$$
(2.4)

Sendo, ω_0 a frequência angular de ressonância, dada em (2.5).

$$\omega_0 = \frac{1}{\sqrt{L_s \cdot C_o}}$$
(2.5)

E, β o coeficiente de amortecimento, que é mostrado em (2.6).

$$\beta = \frac{1}{2 \cdot R_L \cdot C_o}$$
(2.6)

Para um circuito RLC em paralelo existem três diferentes casos a serem analisados. Utilizando os valores dos elementos do conversor deve-se analisar qual inequação é satisfeita.

$$\beta^2 - \omega_0^2 > 0 \leftarrow \text{Circuito Superamortecido}$$

$$\beta^2 - \omega_0^2 < 0 \leftarrow \text{Circuito Subamortecido}$$

$$\beta^2 - \omega_0^2 = 0 \leftarrow \text{Circuito Criticamente amortecido}$$
(2.7)

Um exemplo de cálculo do tempo da inversão ressonante é realizado com os seguintes valores de R_L , L_s e C_o : 75 Ω , 353 μH e 2,2 μF , respectivamente. Estes valores são do projeto da topologia proposta por esta dissertação, sendo todos estes explicados no decorrer dos capítulos.

Utilizando os valores mencionados, chega-se à conclusão que o circuito é subamortecido. A equação da tensão para um circuito subamortecido é apresentada em (2.8) (EDMINISTER e NAHVI, 2005).

$$v_o(t) = e^{-\beta t} \cdot [A_1 \cdot \cos(\omega_d \cdot t) + A_2 \cdot \text{sen}(\omega_d \cdot t)] \quad (2.8)$$

Sendo, ω_d a frequência angular de amortecimento que é obtida em (2.9).

$$\omega_d = \sqrt{\omega_0^2 - \beta^2} \quad (2.9)$$

Para começo de análise, considera-se que o capacitor está com a tensão de saída nominal (V_o) e o indutor esteja com corrente nula, pois o circuito opera em *DCM*. Com esta consideração chega-se aos valores dos coeficientes A_1 e A_2 de (2.8).

$$\begin{aligned} v_o(t)|_{t=0} &= V_o = A_1 \\ \left. \frac{dv_o(t)}{dt} \right|_{t=0} &= \omega_d \cdot A_2 - \beta \cdot A_1 = -\frac{V_o}{R_L \cdot C_o} \\ A_2 &= \frac{V_o \cdot \left(\beta - \frac{1}{R_L \cdot C_o} \right)}{\omega_d} \end{aligned} \quad (2.10)$$

As correntes nos elementos durante a inversão ressonante são dadas pelas seguintes equações.

$$\begin{aligned} I_{R_L} &= \frac{v_o(t)}{R_L} \\ I_{C_o} &= C_o \cdot \frac{dv_o(t)}{dt} \\ I_{L_s} + I_{R_L} + I_{C_o} &= 0 \end{aligned} \quad (2.11)$$

A Figura 2.15 mostra a forma da tensão subamortecida em função do tempo, descrita em (2.8) para os elementos citados, e também a corrente no capacitor mostrada em (2.11). Esta figura mostra o amortecimento da tensão no decorrer do tempo devido à dissipação de energia na lâmpada, representada pelo resistor R_L . A figura aponta, nas linhas tracejadas, o tempo em que a tensão atingiu o seu maior valor, ou seja, quando a derivada de tensão é nula, e a corrente no capacitor é nula. Este ponto mostra quando a inversão ressonante deve chegar ao seu final, ou seja, quando não há mais corrente circulando pelo indutor do secundário,

devido ao diodo intrínseco do interruptor S_3 ter ficado reversamente polarizado. Este tempo determina o período da etapa de inversão ressonante.

Sabendo que a resistência equivalente da lâmpada varia com o seu envelhecimento, uma análise do tempo de inversão ressonante em função da resistência equivalente foi efetuada, e mostrou que a variação desse tempo é inferior a 1% para o acréscimo de 100% na resistência equivalente da lâmpada. Logo, o tempo de inversão ressonante será mantido constante para toda a vida útil da lâmpada.

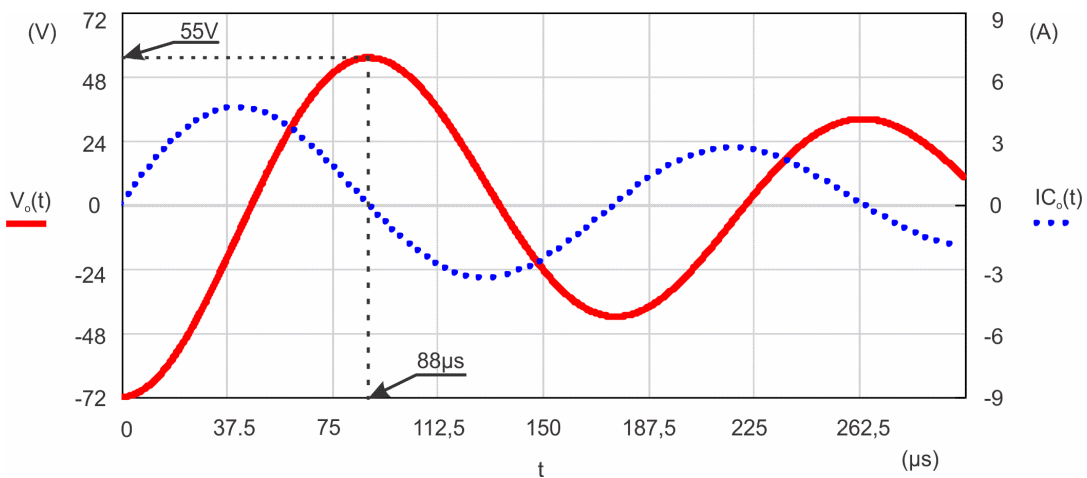


Figura 2.15 – Resposta subamortecida da tensão de saída $V_o(t)$ e corrente no capacitor $I_{C_o}(t)$

2.5. Projeto do conversor *Biflyback* Inversor

Como já mencionado anteriormente, o conversor *biflyback* inversor é equivalente a dois conversores *flyback*. Logo, o projeto do conversor é bastante similar ao projeto do conversor *flyback* tradicional (ERICKSON e MAKSIMOVIC, 2001).

Nessa seção são apresentadas as características e o projeto detalhado do conversor. A lâmpada utilizada foi uma *HPS* de 70 W (OSRAM, 2011). A Tabela 2.1 mostra os parâmetros iniciais para o cálculo dos componentes do conversor *biflyback* inversor.

A tensão de barramento e a razão cíclica escolhidas resultam da análise feita após a integração do conversor *biflyback* inversor com o conversor *buck* para a correção do fator de potência, e será explicada a escolha desses valores na seção 3.4.3.

Tabela 2.1 – Parâmetros para o projeto do conversor *biflyback* inversor

Parâmetro	Símbolo	Valor
Tensão contínua de entrada	V_{DC}	100 V
Tensão de saída	V_o	72 V
Corrente de saída	I_o	0,98 A
Potência de saída	P_o	70 W
Frequência de comutação	f_s	40 kHz
Razão cíclica nominal	D	0,28
Máxima variação do fluxo magnético	ΔB	0,25 T
Fluxo magnético máximo	B_m	0,25 T
Densidade de corrente nos condutores	J	300 A/cm ²
Fator de utilização da área do enrolamento	K_w	0,4
Fator de utilização do primário	K_p	0,25
Rendimento estimado do conversor	η	85%
Permeabilidade magnética do ar	μ_o	$4\pi \cdot 10^{-7}$ N/A ²
Ondulação máxima da tensão de saída (<i>ripple</i>)	ΔV_o	< 5%
Tempo sem condução do secundário (necessário para garantir a condução descontínua)	D_{off}	0,05

A tensão e corrente de saída são resultantes da análise do catálogo do fabricante da lâmpada, bem como da norma que regulamenta a operação de lâmpadas *HPS* (NBR IEC 662, 1997).

Os valores que se referem aos magnéticos (ΔB e B_m) são relativos ao material IP12R dos núcleos de ferrite da fabricante nacional Thornton[®].

A ondulação máxima da tensão de saída vem da discussão da seção 1.3 (pág. 32), sobre a máxima ondulação de alta frequência de modo a não excitar o fenômeno da ressonância acústica. E será considerado como inferior a 5% (DALLA COSTA, 2007).

O cálculo da potência de entrada é dado pela relação entre a potência de saída e o rendimento estimado:

$$P_i = \frac{P_o}{\eta} = 82,35W \quad (2.12)$$

A corrente média é dada por (2.13).

$$I_{in(med)} = \frac{P_i}{V_{DC}} = 0,824A \quad (2.13)$$

Em (2.14) é calculado o valor da corrente de pico do primário.

$$I_{p(pk)} = \frac{2 \cdot I_{in(med)}}{D} = 5,882A \quad (2.14)$$

A corrente eficaz do primário é dada por (2.15):

$$I_{p(ef)} = I_{p(pk)} \cdot \sqrt{\frac{D}{6}} = 1,271A \quad (2.15)$$

Como a operação dos conversores é simétrica, os dois primários terão o mesmo valor de indutância e serão calculados da mesma forma.

$$L_p = L_{p1} = L_{p2} = \frac{2 \cdot P_i}{I_{p(pk)}^2 \cdot f_s} = 119\mu H \quad (2.16)$$

A relação inversa de espiras entre o primário e o secundário, resultante do ganho estático do conversor flyback é dada por (2.17):

$$\alpha = \frac{V_{DC} \cdot D}{V_o \cdot (1 - D - D_{off})} = 0,58 \quad (2.17)$$

Sendo o termo D_{off} um valor percentual de razão cíclica, definido para garantir o modo de condução descontínuo. Quando este valor é nulo o conversor opera em condução crítica.

A indutância do secundário é dada pela relação quadrática entre a indutância do primário e a relação inversa de espiras.

$$L_s = \frac{L_p}{\alpha^2} = 353,22 \mu H \quad (2.18)$$

Foi utilizado o método do produto das áreas ($A_e A_w$) para o cálculo do núcleo do indutor acoplado do conversor *flyback*. Os valores de A_e (área afetiva cortada pelo fluxo magnético) e A_w (área da janela do núcleo) são determinados através de deduções matemáticas a partir da Lei de Faraday e Lei de Ampère (MCLYMAN, 2004). O núcleo de ferrite é determinado através de tabelas fornecidas pelos fabricantes em função do produto $A_e A_w$.

Em (2.19) é mostrado o resultado do produto $A_e A_w$.

$$A_e A_w = \frac{2 \cdot P_i}{\Delta B \cdot J \cdot f_s \cdot K_p \cdot K_w} \cdot \sqrt{\frac{D}{3}} = 1,677 \text{ cm}^4 \quad (2.19)$$

A Tabela 2.2 mostra as características dos núcleos de ferrite do tipo EE da fabricante nacional Thornton©.

Tabela 2.2 – Características do núcleo de ferrite

Núcleo	A_e (cm ²)	A_w (cm ²)	L_e (cm)	V_e (cm ³)	$A_e A_w$ (cm ⁴)
EE-20/10/5	0,31	0,26	4,28	1,34	0,08
EE-30/15/7	0,60	0,80	6,70	4,00	0,48
EE-30/15/14	1,20	0,85	6,70	8,00	1,02
EE-42/21/15	1,81	1,57	9,70	17,10	2,84
EE-42/21/20	2,40	1,57	9,70	23,30	3,77
EE-55/28/21	3,54	2,50	12,00	42,50	8,85

O resultado encontrado em (2.19) indica que o valor mínimo do produto $A_e A_w$ deve ser de $1,677\text{cm}^4$. Através da Tabela 2.2 é possível concluir que o menor núcleo que satisfaz a condição enunciada é o núcleo de ferrite EE-42/21/15, o qual foi o escolhido para este projeto.

O número de espiras dos indutores dos primários será o mesmo devido à simetria entre eles. Em (2.20) é mostrado o cálculo do número de espiras para os indutores do primário.

$$N_p = N_{p1} = N_{p2} = \frac{V_{DC} \cdot D}{A_e \cdot \Delta B \cdot f_s} = 15,47 \cong 16 \quad (2.20)$$

A relação de espiras do secundário é dada pela relação entre o número de espiras do primário e a relação de espiras dada em (2.17).

$$N_s = \frac{N_p}{\alpha} = 27,58 \cong 28 \quad (2.21)$$

Para completar os cálculos do acoplamento magnético é necessário o cálculo do entreferro (l_g), que é mostrado abaixo.

$$l_g = \frac{2 \cdot P_o \cdot \mu_0}{\eta \cdot f_s \cdot B_m^2 \cdot A_e} = 0,457\text{mm} \quad (2.22)$$

A seguir são calculados os parâmetros da corrente no secundário. A corrente de pico do secundário é dada por (2.23).

$$I_{s(pk)} = I_{p(pk)} \cdot \alpha = 3,414\text{A} \quad (2.23)$$

Corrente eficaz do secundário.

$$I_{s(ef)} = I_{s(pk)sec} \cdot \sqrt{\frac{D_{off}}{3}} = 1,614\text{A} \quad (2.24)$$

As bitolas dos enrolamentos do primário e secundário são calculadas pela relação entre a corrente eficaz e a densidade de corrente do cobre.

$$S_p = \frac{I_{p(ef)}}{J} = 0,599mm^2$$

$$S_s = \frac{I_{s(ef)}}{J} = 0,538mm^2$$
(2.25)

A utilização de condutores em altas frequências deve levar em conta o efeito pelicular (*skin effect*). É sabido que, à medida que a frequência aumenta, a corrente no interior de um condutor tende se distribuir pela periferia, ou seja, existe maior densidade de corrente nas bordas e menor na região central. Esse efeito causa uma redução na área efetiva do condutor. Em outras palavras, o efeito pelicular atua de maneira a limitar a área máxima do condutor a ser empregado (BARBI, 2006); (MCLYMAN, 2004).

O valor da área máxima onde não seja necessário levar em conta o efeito pelicular é dado por (2.26).

$$S_{\max} = \pi \cdot \left(\frac{7,5}{\sqrt{f_s}} \right)^2 = 0,442mm^2$$
(2.26)

Logo, conclui-se que os enrolamentos do primário e secundário, obtidos em (2.25), são afetados pelo efeito pelicular. Optou-se pela utilização de dois fios de cobre em paralelo, de bitola AWG 20 para ambos os enrolamentos.

O último componente a ser projetado dessa topologia é o capacitor em paralelo com a carga. Este capacitor deverá filtrar as componentes de alta frequência provenientes da comutação dos interruptores do primário. A função do capacitor de acordo com a ondulação da tensão de saída (ΔV_o) para o conversor *flyback* é definida por Erickson (2001) e mostrada em (2.27).

$$C_o(\Delta V_o) = \frac{D \cdot I_o}{f_s \cdot V_o \cdot \Delta V_o}$$
(2.27)

Utilizando a equação acima, obtêm-se o gráfico que relaciona o valor da capacitância de C_o pela variação de tensão percentual desejada na saída. Como já mencionado, deseja-se níveis de ondulação da tensão de saída menores do que 5%, a fim de se evitar a excitação do fenômeno de ressonância acústica. Entretanto, como será visto posteriormente, valores elevados do capacitor de saída ocasionam a operação instável do conversor. Logo, escolheu-se um valor comercial de capacitor de $2,2 \mu\text{F}$ para C_o , o que propicia assim, segundo a equação (2.27) e a Figura 2.16, uma ondulação de aproximadamente de 4,2%. A limitação do valor máximo do capacitor, para não causar a instabilidade do sistema, será mostrada na seção 6.4 (pág. 168).

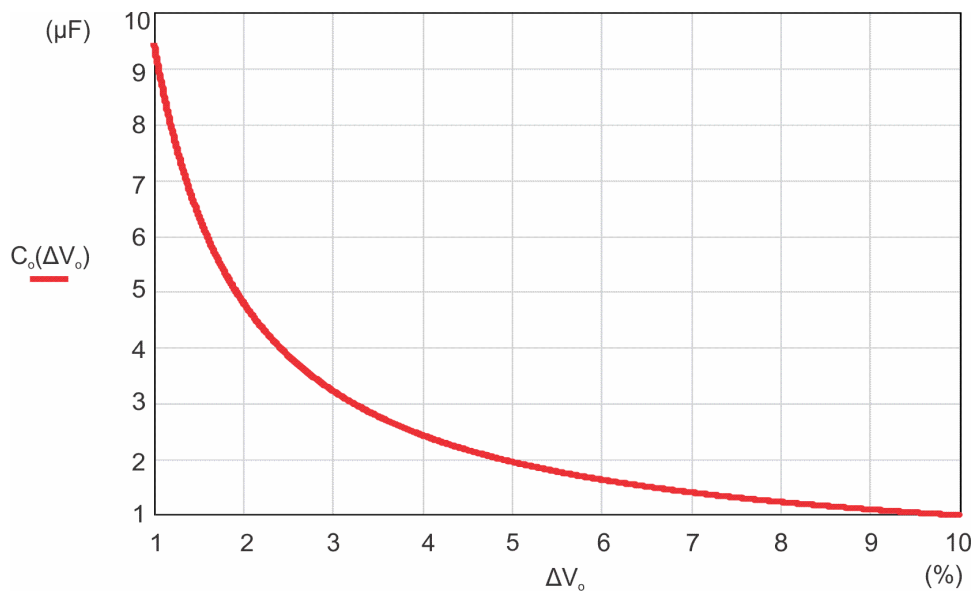


Figura 2.16 – Capacitor de saída em função da ondulação da tensão de saída

2.6. Resultados de Simulação

Com o propósito de confirmar as análises teóricas para a topologia apresentada, foi desenvolvida uma simulação no software Orcad®. As simulações utilizaram os circuitos de potência, apresentado nas Figura 2.17 e, de comando, da Figura 2.18. Todos os componentes dispostos nas figuras foram calculados previamente nesse capítulo.

Os indutores do primário e do secundário foram acoplados por um componente linear, ou seja, não foi considerado um núcleo saturável. E, utilizou-se um fator de acoplamento de 99%, ou seja, a indutância de dispersão foi considerada como 1% da indutância magnetizante.

A Figura 2.18 mostra a simulação do circuito de comando para os interruptores da topologia. O comando apresentado nesta figura já apresenta a inversão ressonante. Porém, para simular o circuito sem a utilização da técnica de inversão ressonante basta anular o valor de “Inv_time” no componente “PARAMETERS”.

Esta simulação considera a tensão de saída com uma frequência de 60 Hz e utiliza resistores de 22Ω nos terminais porta (*gate*) dos interruptores dos primários, os quais comutam em alta frequência.

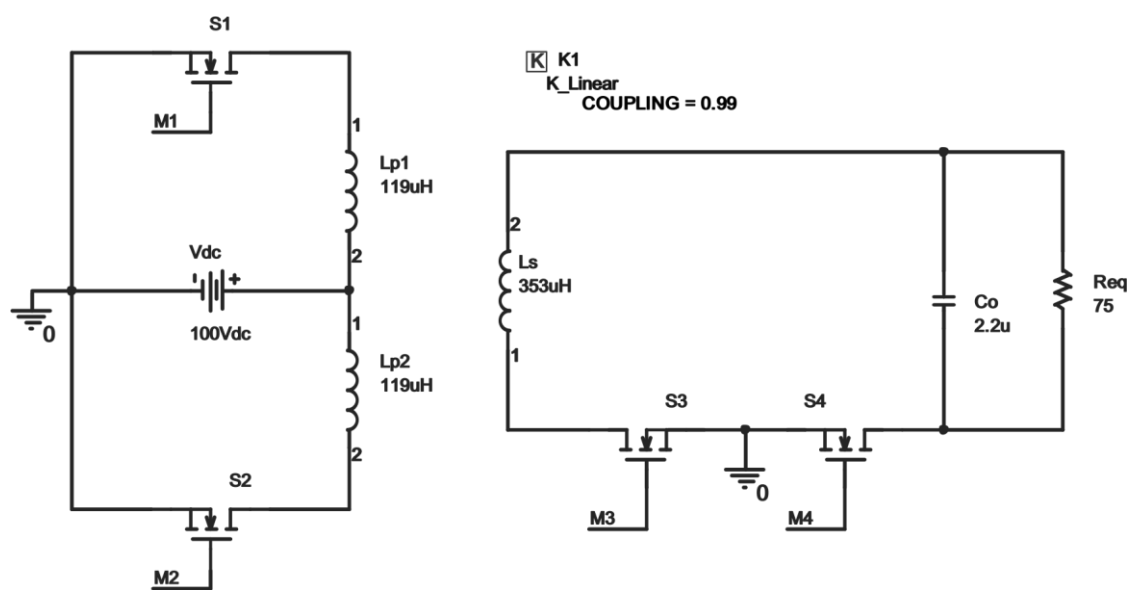


Figura 2.17 – Parte de potência do conversor simulado

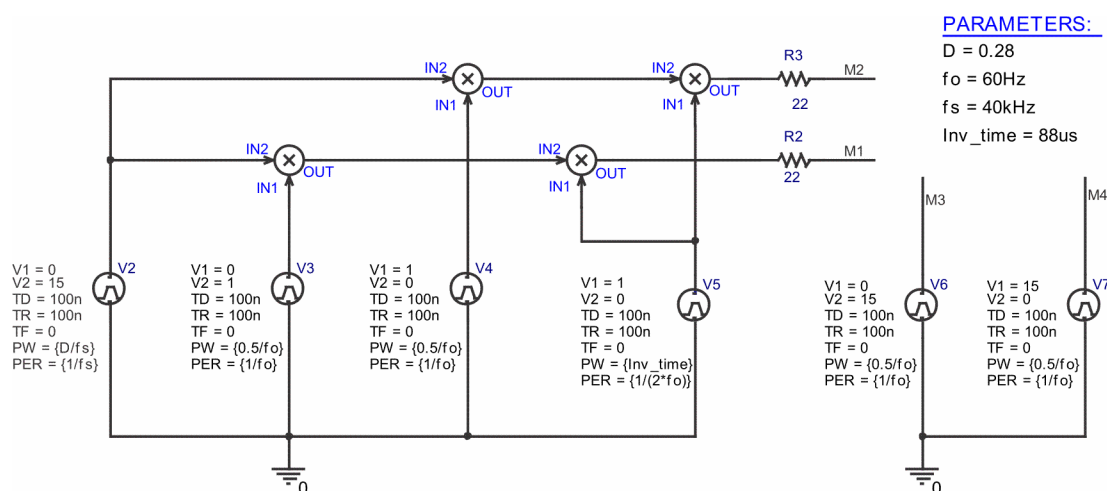


Figura 2.18 – Circuito de comando dos interruptores para a simulação

Os resultados das correntes do primário e secundário são mostrados na Figura 2.19. Nota-se que o circuito opera em *DCM* como projetado. Os valores de pico das correntes estão maiores do que o projetado, pois no projeto levou-se em consideração um rendimento de 85% e na simulação este rendimento é superior, resultante assim em uma maior potência de saída.

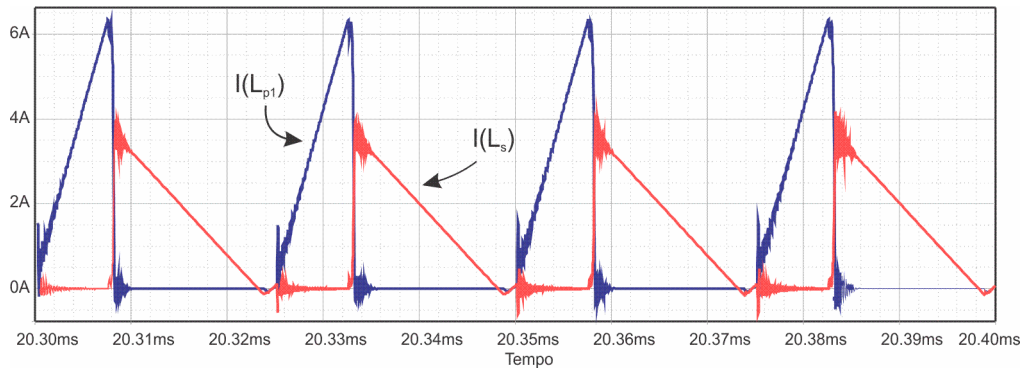


Figura 2.19 – Correntes do primário e do secundário

A corrente do primário e a tensão entre os terminais dreno (*drain*) e fonte (*source*) do interruptor S_1 são mostradas abaixo. Um pico de tensão ocorre no interruptor logo após a abertura do mesmo. Isto ocorre devido à indutância de dispersão dos indutores do primário, sendo esta uma característica intrínseca da topologia *flyback*.

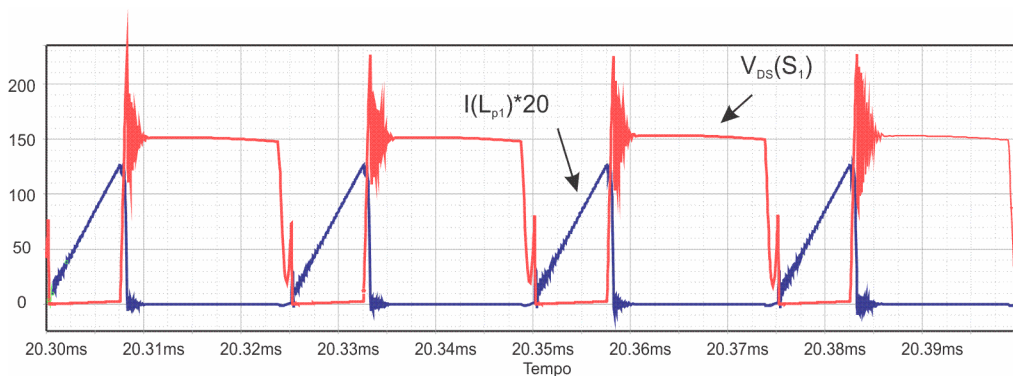
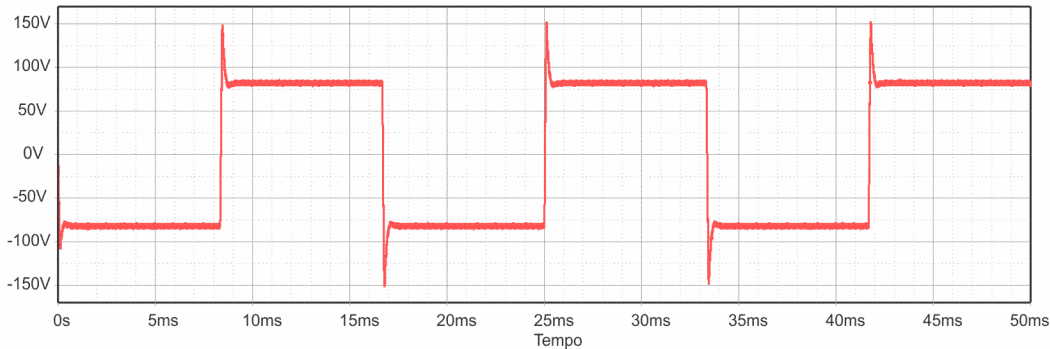


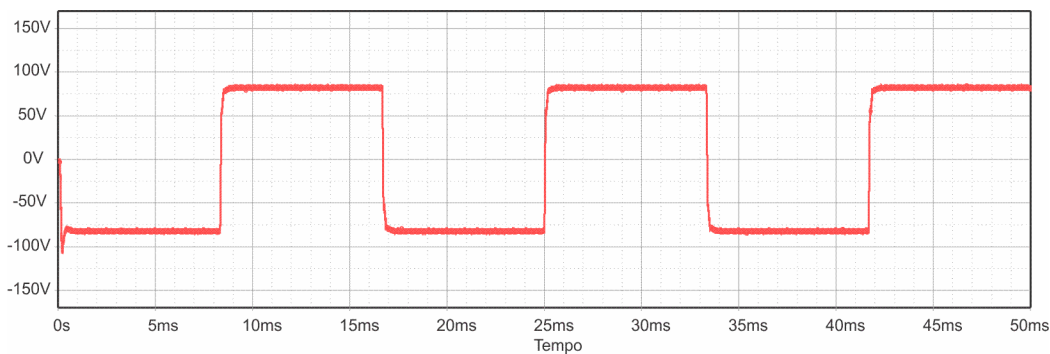
Figura 2.20 – Corrente e tensão em um interruptor do primário

A Figura 2.21 mostra a comparação entre os resultados de simulação da tensão de saída com a utilização da técnica de inversão e sem utilizar a inversão ressonante. Notam-se, claramente, os picos de tensão que ocorre durante a inversão da tensão de saída quando a técnica proposta não está sendo utilizada.

Outra característica a ser notada é a tensão de saída estar superior à projetada, devido ao fato, já mencionado, do rendimento na simulação ser superior ao esperado na prática.



(a)



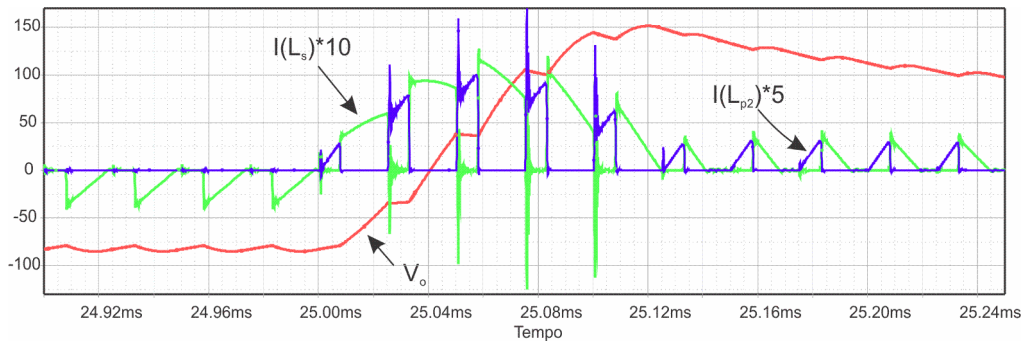
(b)

Figura 2.21 – Tensão de saída: (a) Sem inversão ressonante, (b) Com inversão ressonante

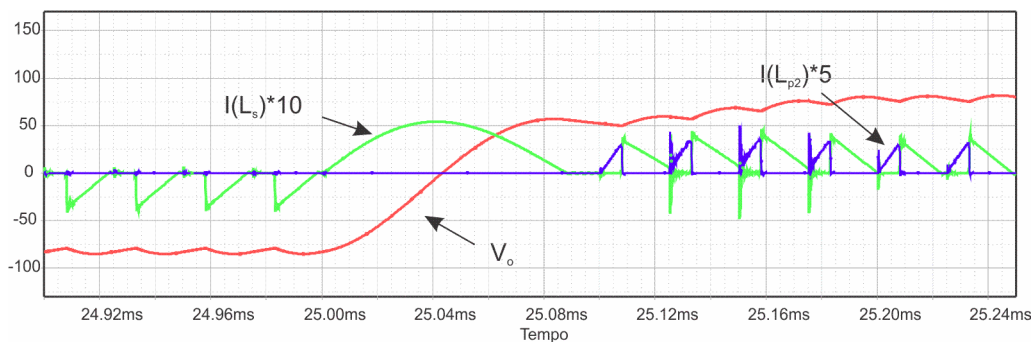
A Figura 2.22 mostra os principais componentes afetados pela inversão da tensão de saída: correntes do primário e do secundário, e a tensão de saída. A inversão começa no tempo de 25 ms. A parte (a) desta figura mostra as formas de onda dos componentes sem a utilização da inversão ressonante. E a parte (b), com a utilização da técnica de inversão ressonante.

Sem inversão ressonante: A corrente do secundário, $I(L_s)$, chega ao valor máximo de 12,5 A e corrente negativa superior a 11 A. A corrente do primário, $I(L_{p2})$, alcança picos de 34 A. A tensão de saída chega em 150 V e demora mais de 0,26 ms para se estabilizar.

Com inversão ressonante: A corrente do secundário não ultrapassa picos de 5 A positivos e devido ao pequeno período em *CCM*, apresenta corrente de pico negativa de 5 A. A corrente do primário possui alguns picos próximos a 10 A e durante a inversão ressonante a corrente do primário é nula. E, por fim, a tensão de saída não apresenta nenhuma sobretensão e o tempo de estabilização é aproximadamente 0,2 ms. Nota-se o tempo de inversão ressonante de 88 μ s na parte (b) da Figura 2.22.



(a)



(b)

Figura 2.22 – Corrente do primário, corrente do secundário e tensão de saída durante a inversão da tensão de saída: (a) Sem inversão ressonante, (b) Com inversão ressonante

2.7. Conclusão

Este capítulo apresentou o desenvolvimento da etapa de controle de potência e inversão da tensão na lâmpada, propostos neste trabalho. A topologia *biflyback* apresentada integra os estágios de controle de potência e inversão, necessários em um reator eletrônico para lâmpadas *HID* funcionando em *LFSW*. O projeto da topologia é similar ao de um *flyback* convencional.

Além do projeto da topologia proposta, também foi apresentada uma técnica ressonante de inversão da polaridade da tensão na lâmpada. Esta técnica, além de não acrescentar componentes à topologia, concede à mesma uma série de vantagens, como: diminuição de picos de tensão e corrente nos elementos do circuito, melhora do rendimento do mesmo e diminuição do ruído eletromagnético gerado pelo reator.

Através dos resultados de simulação comprova-se a eficiência da técnica de inversão ressonante, bem como toda a operação do circuito. O circuito apresenta algumas ressonâncias devido a comutações de alta frequência e devido à ausência de circuitos grampeadores de tensão e corrente (*snubbers*).

CAPÍTULO 3

CORREÇÃO DO FATOR DE POTÊNCIA

3.1. Introdução

Com o avanço da tecnologia e com o aumento das cargas não lineares nas instalações elétricas, as agências reguladoras começaram a impor limites quanto aos níveis de fator de potência e distorção harmônica da corrente dos dispositivos eletrônicos conectados à rede de energia elétrica (DALLA COSTA, 2004).

Este capítulo visa mostrar as características que um reator eletrônico deve atender em termos de fator de potência e distorção harmônica da corrente de entrada. Os principais conversores estáticos utilizados para este fim serão apresentados, mostrando suas características, dimensionamento e limitações.

3.2. Circuitos eletrônicos sem correção do fator de potência

Um dos principais causadores do baixo fator de potência e alta distorção harmônica da corrente em circuitos eletrônicos é a utilização da simples configuração de ponte retificadora e filtro capacitivo, mostrada na Figura 3.1, para a obtenção de uma fonte de tensão contínua a partir da rede de alimentação (PINTO, 2010).

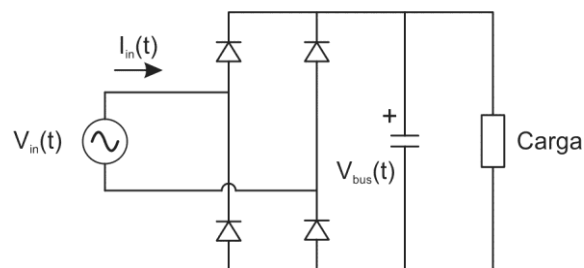


Figura 3.1 – Ponte retificadora e filtro capacitivo

Este circuito apresenta alta distorção harmônica da corrente de entrada e baixo fator de potência, além da tensão de barramento ficar dependente do valor da tensão da rede e suas oscilações.

As formas de onda da corrente e tensão de entrada, e tensão de barramento para o circuito retificador com filtro capacitivo são mostradas na Figura 3.2. Neste exemplo a tensão de entrada é senoidal de 220 V eficazes e alimenta uma carga resistiva.

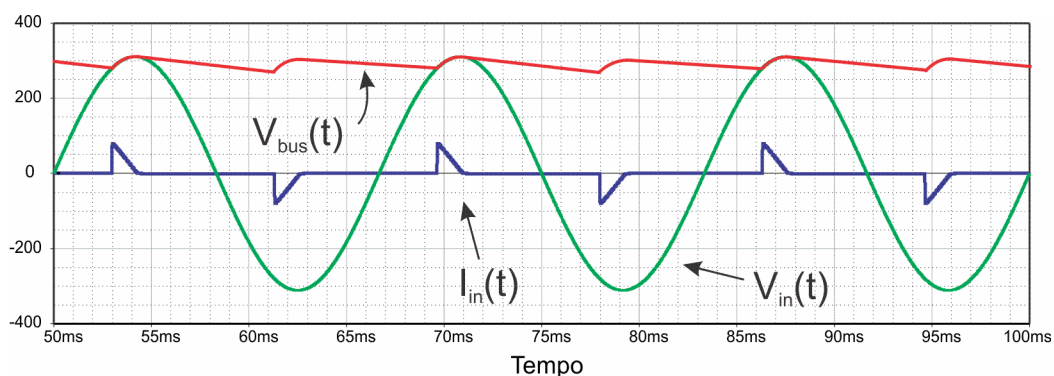


Figura 3.2 – Corrente e tensão de entrada, e tensão de barramento de um filtro capacitivo

As componentes harmônicas da corrente de entrada são mostradas na Figura 3.3. Na qual é possível observar o elevado conteúdo harmônico das primeiras componentes harmônicas.

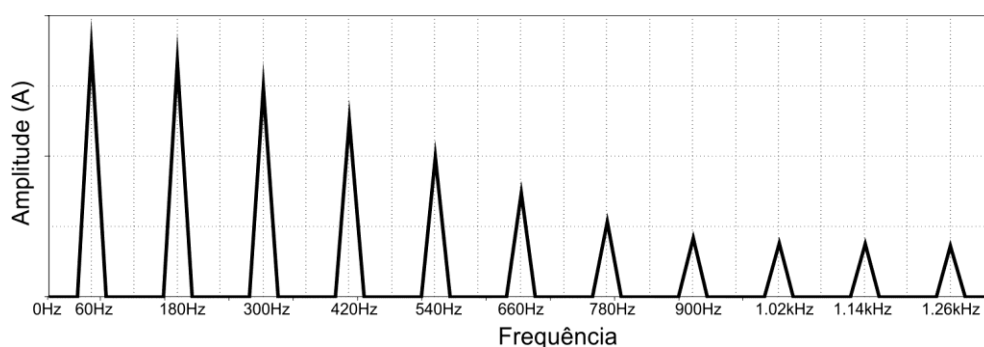


Figura 3.3 – Harmônicas da corrente de entrada de um filtro capacitivo

O conceito mais usual de fator de potência (FP) é dado pela relação entre a potência ativa e aparente. Em (3.1) são mostradas as equações para o cálculo do FP.

O fator de potência é definido, pela Agência Nacional de Energia Elétrica (ANEEL), como a razão entre a energia elétrica ativa e a raiz quadrada da soma dos quadrados das

energias elétrica ativa e reativa, consumidas em um mesmo período especificado (ANEEL, 2000).

A resolução 456 da ANEEL de 2000 ainda prevê tarifação adicional quando o fator de potência da unidade consumidora, indutivo ou capacitivo, for inferior a 0,92. Entretanto, outros países adotam valores mais restritivos para a tarifação.

$$FP = \frac{P}{S} = \frac{P}{\sqrt{P^2 + Q^2}} = \frac{\frac{1}{T_R} \cdot \int_0^{T_R} V_{in}(t) \cdot I_{in}(t) \cdot dt}{V_{in(ef)} \cdot I_{in(ef)}} \quad (3.1)$$

Sendo:

- P – Potência ativa (W)
- Q – Potência reativa (VAr)
- S – Potência aparente (VA)
- T_R – Período da rede elétrica
- $V_{in(ef)}$ – Tensão eficaz da rede elétrica
- $I_{in(ef)}$ – Corrente eficaz de entrada

O fator de potência também é medido em função da taxa de distorção harmônica (*THD – total harmonic distortion*), esta relação é mostrada em (3.2).

$$FP = \frac{\cos(\phi_1)}{\sqrt{1 + THD^2}} \quad (3.2)$$

O termo ϕ_1 da função cosseno, refere-se à defasagem angular entre a componente fundamental da tensão e da corrente. A *THD* é definida como a raiz da soma quadrática de todas as harmônicas dividida por sua componente fundamental, e é mostrada pela equação (3.3).

$$THD = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \quad (3.3)$$

Onde, o índice n refere-se à ordem da harmônica e I_1 é a componente fundamental da corrente de entrada do sistema.

Para cargas lineares, alimentadas diretamente da rede elétrica, onde tanto a corrente como a tensão são senoidais, a THD é nula, logo o fator de potência pode ser calculado pelo cosseno do ângulo de defasagem entre a tensão e a corrente.

Os circuitos que suprem cargas não lineares, como, por exemplo, fontes de alimentação, inversores de frequência e reatores eletrônicos, podem apresentar alta taxa de distorção harmônica devido à interrupção da corrente de entrada do circuito. Esta interrupção é resultado da comutação dos interruptores ou de circuitos de retificação.

Com relação aos níveis de distorção harmônica, a *IEC (International Electrotechnical Commission)* criou a norma *IEC61000-3-2*, a qual impõe limites às harmônicas de corrente injetadas na rede pública de alimentação. A norma aplica-se a equipamentos elétricos e eletrônicos que possuem corrente de entrada de até 16 A por fase, conectados a uma rede pública de baixa tensão alternada, de 50 ou 60 Hz, com tensão fase-neutro entre 220 e 240 V eficazes. Para tensões inferiores, os limites não foram ainda estabelecidos. (POMÍLIO, 2007)

Esta norma especifica que equipamentos de iluminação com potência ativa superior a 25 W, se enquadram como equipamentos da classe C. O estudo de caso da presente dissertação enquadra-se nessa classe da norma *IEC61000-3-2* e, portanto, deverá atender as especificações mostradas na Tabela 3.1.

Altos níveis de distorção harmônica e, conseqüentemente, baixos níveis de fator de potência, acarretam diversos malefícios para a concessionária de energia e para os consumidores, entre eles pode-se citar (POMÍLIO, 2007); (MARTINS, BONAN e FLORES); (SILVA, 2000):

- As harmônicas de corrente exigem sobredimensionamento das instalações elétricas, dispositivos de manobra e proteção, e dos transformadores, além de aumentar as perdas nos cabos de transmissão e distribuição;
- Distorção no pico da senóide de tensão, devido aos picos de corrente, além de flutuações na tensão da rede.
- Aumento das perdas nos estatores e rotores de máquinas rotativas, causando superaquecimento danoso às máquinas;
- Interferência eletromagnética tanto conduzida como irradiada.

Existem diversos métodos para a correção do fator de potência (*PFC – power factor correction*). Estes podem ser subdivididos em dois grandes grupos: os métodos passivos e os métodos ativos.

Tabela 3.1 – Limites de harmônicos da corrente para equipamentos classe C da norma IEC61000-3-2

Ordem da harmônica (n)	Máximo valor percentual da harmônica de corrente em relação ao valor da fundamental, ou seja, I_n/I_1 .
2 ^a	2%
3 ^a	30% x Fator de Potência
5 ^a	10%
7 ^a	7%
9 ^a	5%
11 ^a ≤ n ≤ 39 ^a (somente ímpares)	3%

3.3. Correção passiva

Os métodos passivos de *PFC* são caracterizados pela adição de elementos reativos antes do estágio de retificação, que atuam como filtros das componentes harmônicas.

Um método passivo, que utiliza elementos reativos e semicondutores passivos, é o filtro *Valley-Fill*. Este filtro é inserido após o estágio de retificação, cuja frequência de operação é o dobro da frequência da rede. A fim de diminuir o conteúdo harmônico da corrente da entrada, este filtro utiliza capacitores e diodos buscando a utilização da corrente da rede por um período maior do que um simples retificador e filtro capacitivo (DALLA COSTA, 2004).

As principais características dos métodos passivos frente aos métodos ativos são (POMÍLIO, 2007):

- São relativamente simples, robustos e de baixo custo;
- Apresentam filtros volumosos e pesados devido à operação em baixa frequência (60 Hz e 120 Hz).
- Não necessitam de malha de controle;

- Elevada ondulação na tensão contínua de barramento.

Devido às características de elevada ondulação da tensão de barramento e por serem pesados e volumosos os métodos de correção do fator de potência passivos não serão usados nesse trabalho.

3.4. Correção ativa

De modo a corrigir as deficiências dos métodos passivos, conversores CC/CC podem ser usados para corrigir o fator de potência e melhorar a taxa de distorção harmônica da corrente de entrada.

Conversores estáticos apresentam comutação em alta frequência, o que reduz significativamente o volume dos elementos passivos. Os conversores utilizados para *PFC* comutam de forma com que a corrente de entrada siga a envoltória, sem defasagem angular, da forma de onda senoidal da rede elétrica de alimentação.

Os conversores mais utilizados para a correção do fator de potência são os conversores *Boost* e *Buck-Boost* (PINTO, 2010); (POMÍLIO, 2007). Porém outros conversores podem ser utilizados, como: *Buck*, *Flyback*, *SEPIC*, *Cúk* e outros.

Existem três modos de operação de conversores CC/CC para correção do fator de potência: modo contínuo, crítico e descontínuo.

- O **modo contínuo** apresenta a característica de menores ondulações de corrente de entrada, o que reduz e pode eliminar a necessidade de filtros de entrada. É o modo que apresenta menor interferência eletromagnética por apresentar menores derivadas de corrente. Entretanto, necessita de um controle dedicado e, normalmente, complexo.
- O **modo crítico** também necessita de controle dedicado e ainda possui elevada complexidade no projeto dos indutores e capacitores por não trabalhar em uma frequência fixa. Pode haver necessidade de um filtro de entrada para atender a norma quanto ao fator de potência.
- O **modo descontínuo** trabalha com razão cíclica e frequência fixa. Na maioria dos conversores isso resulta em um emulador de resistência, ou seja, a

impedância de entrada do conversor CC/CC tem a característica de uma resistência, e assim, não é necessário nenhum tipo de controle. Ou seja, o circuito apresenta baixos índices de distorção harmônica mesmo em malha aberta. Entretanto, necessita de um filtro de entrada para garantir um alto fator de potência.

Normalmente o que define o modo de operação é a corrente nos indutores, ou seja, quando a corrente nos indutores se anula antes do próximo período de comutação o circuito funciona no modo de condução descontínuo. Quando a corrente for diferente de zero no começo do período de comutação o circuito funciona em modo de condução contínuo. E quando o circuito possui um controle, de modo a comutar no momento que a corrente no indutor chega a zero, o circuito opera em modo de condução crítico.

Para os conversores SEPIC e Cúk, o modo de operação é definido pela corrente nos diodos. E pela característica desses conversores, estes apresentam menores ondulações de corrente na entrada, e mesmo operando em modo descontínuo, podem não necessitar de filtros de entrada para garantir o alto fator de potência (POMÍLIO, 2007). Porém, por serem mais complexos e utilizarem mais componentes não serão analisados nessa dissertação.

Por apresentar características de razão cíclica e frequências fixas, o que é necessário para a integração de conversores, como será visto no próximo capítulo, e pela simplicidade de não necessitar nenhum tipo controle dedicado para a correção do fator de potência, o modo descontínuo é o escolhido para ser utilizado nesse trabalho.

Como foi mencionado, no modo descontínuo o conversor é visto pela fonte de entrada como um resistor equivalente, isto é válido para todos os conversores CC/CC, com exceção dos conversores *buck* e *boost*, que possuem características distintas.

O conversor *buck* apresenta a característica de um resistor equivalente em série com uma fonte de tensão contínua e o conversor *boost* de um resistor equivalente não linear.

Será realizada uma análise do conversor *buck-boost PFC*, que apresenta características semelhantes ao conversor *flyback*. E uma análise para os conversores *buck* e *boost*, que apresentam peculiaridades.

De modo a diferenciar os conversores estáticos tradicionais dos conversores utilizados para a correção do fator de potência, o nome do conversor será seguido da sigla *PFC*.

3.4.1. Conversor *Buck-Boost PFC*

O circuito do conversor *buck-boost PFC* é mostrado na Figura 3.4. A diferença para um conversor *buck-boost* tradicional está na substituição da fonte contínua de entrada pela tensão alternada da rede elétrica e uma ponte retificadora de diodos. Nesse circuito o capacitor de barramento é colocado na saída do conversor. Este capacitor deverá filtrar ondulações no dobro da frequência da rede e, por isso, será maior que um capacitor na saída de um *buck-boost* tradicional, na qual filtra componentes de alta frequência. Estas características são válidas para todos os conversores *PFC*.

A tensão de entrada do conversor será a tensão senoidal da rede retificada. Como o conversor *buck-boost* é um conversor abaixador-elevador, este trabalha em toda a faixa de tensão de entrada e para qualquer tensão de barramento de saída. E possui a característica inversora, ou seja, a tensão de saída tem polaridade inversa em relação à tensão de entrada.

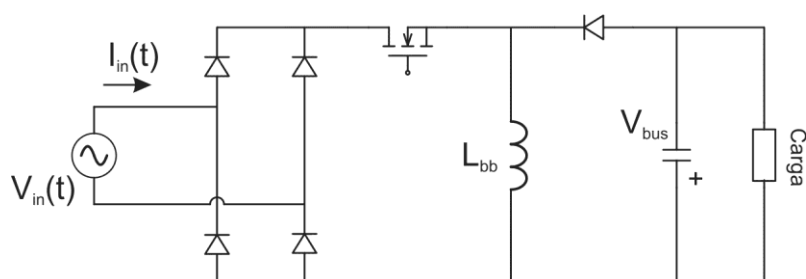


Figura 3.4 – Conversor *buck-boost PFC*

Para análise do circuito vamos considerar que o sistema encontra-se em regime permanente.

Como a comutação do interruptor ocorre em uma frequência muito superior à frequência da rede elétrica retificada, considera-se que em um período de comutação a tensão de entrada seja constante.

O gráfico da corrente de entrada é mostrado na Figura 3.5, nota-se que a corrente possui a envoltória da tensão da rede. A figura também apresenta um detalhe no começo do período da rede (T_R), a fim de mostrar a corrente de entrada nos primeiros períodos de comutação (T_s). É realizada a média instantânea da corrente de entrada, ou seja, considera-se o valor médio da rampa de subida da corrente por período como operando durante todo o período de alta frequência. Como a mudança de corrente de um período para outro é muito pequena, considera-se uma forma de onda constante. Esta simplificação é mostrada na Figura 3.5.

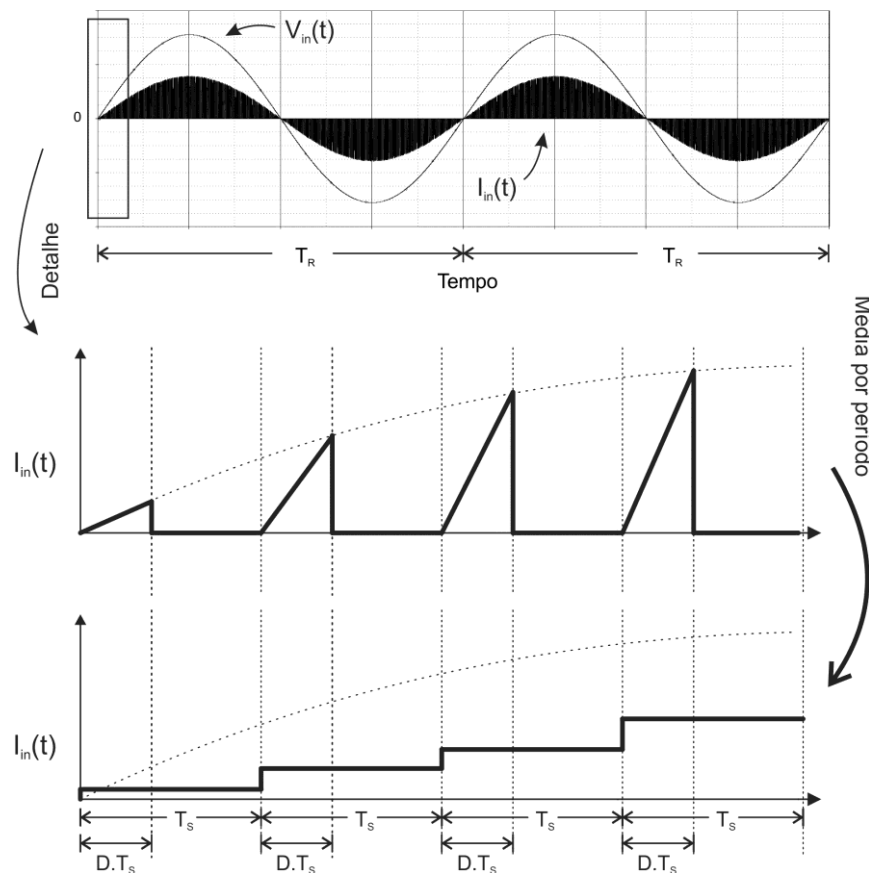


Figura 3.5 – Corrente de entrada do conversor *buck-boost PFC*

O valor médio da corrente de entrada é dado pela área de cada triângulo de corrente em um período de comutação de alta frequência. A área do triângulo varia com a tensão de entrada e é expressa pela equação (3.4).

$$I_{in}(t) = \frac{V_{in}(t) \cdot D^2 \cdot T_s}{2 \cdot L_{bb}} \quad (3.4)$$

A resistência equivalente é a relação da tensão de entrada e a corrente de entrada, logo a resistência vista pela rede é dada por (3.5). Nota-se que todos os parâmetros desta equação são constantes, com isso a resistência equivalente do conversor é fixa. Ou seja, o conversor *buck-boost PFC* é visto pela rede alimentação como uma resistência, e por isso, o conversor apresenta um baixo índice de distorção harmônica.

$$R_{eq} = \frac{V_{in}(t)}{I_{in}(t)} = \frac{2 \cdot L_{bb}}{D^2 \cdot T_S} \quad (3.5)$$

Como o circuito deve operar em modo de condução descontínuo para toda a faixa de tensão de entrada, deve-se definir a máxima razão cíclica (D_{bb}) para o pior caso, que corresponde ao pico da tensão da rede, $V_{in(pk)}$.

$$D_{bb} \leq \frac{V_{bus}}{V_{bus} + V_{in(pk)}} \quad (3.6)$$

Como o circuito funciona como uma resistência equivalente, tem-se que a potência de entrada é dada pela equação (3.7).

$$P_{in} = \frac{V_{in(ef)}^2}{R_{eq}} = \frac{V_{in(ef)}^2 \cdot D^2 \cdot T_S}{2 \cdot L_{bb}} \quad (3.7)$$

A potência de entrada pode ser estimada pela relação entre a potência de saída e o rendimento. Assim, isolando o valor da indutância L_{bb} da equação (3.7), a mesma é obtida em (3.8).

$$L_{bb} = \frac{V_{in(ef)}^2 \cdot D^2 \cdot T_S \cdot \eta}{2 \cdot P_o} \quad (3.8)$$

A forma de onda da corrente de entrada é mostrada na Figura 3.5. Nota-se que a corrente segue a forma de onda da tensão com modulação na frequência de comutação. Isto é visto pelo espectro harmônico da corrente mostrado na Figura 3.6.

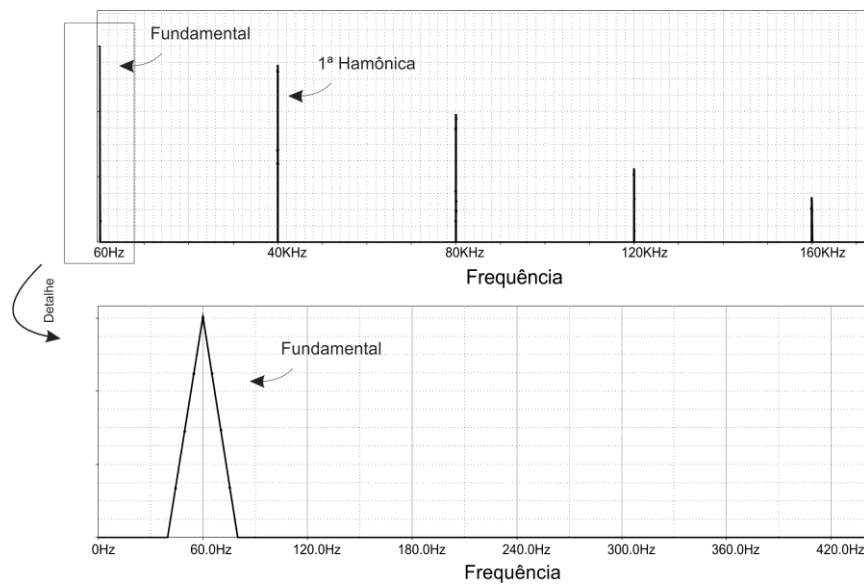


Figura 3.6 – Espectro harmônico da corrente de entrada do *buck-boost PFC*

Nota-se pela figura acima que a corrente de entrada possui a componente fundamental na frequência de 60 Hz e a primeira harmônica está na frequência de comutação, neste caso, 40 kHz. Isto já é suficiente para atender a norma IEC61000-3-2, já que essa norma só limita harmônicas até a 39ª ordem, ou seja, até a frequência de 2340 Hz para uma rede elétrica com frequência de 60 Hz ($39 \times 60 \text{ Hz} = 2.340 \text{ Hz}$).

Porém, o fator de potência considera a *THD* para a sua definição, e a *THD* considera todas as harmônicas para o seu cálculo, como visto na equação (3.3), e assim, apesar de o conversor atender a especificação da norma IEC61000-3-2, o mesmo possui baixo fator de potência e não atende os requisitos da normativa que regulamenta o mesmo.

Nota-se, claramente, o afastamento das componentes harmônicas em relação a sua componente fundamental, logo, uma solução para a correção do baixo fator de potência está na utilização de um filtro passa-baixa, normalmente de 2ª ordem, na entrada do circuito, com frequência de corte projetada para uma década abaixo da frequência de comutação (BISOGNO, 2001).

Com a filtragem das harmônicas de alta frequência, a corrente de entrada torna-se uma senóide pura, com fator de potência unitário e *THD* nula, isto em termos teóricos. Este filtro também melhora os índices de interferência eletromagnética, já que diminui os picos de corrente da entrada.

O filtro de entrada é uma solução passiva, porém não deve ser equiparado aos métodos de *PFC* passivo, pois esse filtro apresenta frequência de corte da ordem de alguns milhares de

hertz, logo o tamanho dos elementos passivos deste filtro é significativamente inferior quando comparado aos componentes das soluções passivas de *PFC*.

Este filtro de 2ª ordem apresenta um capacitor (C_f) e um indutor (L_f). O capacitor do filtro é colocado após os diodos retificadores a fim de filtrar as componentes de alta frequência e, assim, os diodos da ponte retificadora não necessitam ser do tipo rápido. O indutor é colocado em série com a fonte senoidal para evitar qualquer valor médio de tensão nos seus terminais. O projeto desse filtro será mostrado na seção 3.5 deste capítulo.

O conversor *buck-boost PFC* com o filtro de entrada é mostrado na figura abaixo. Esta configuração de ponte retificadora com filtro de entrada será utilizada também para a análise dos outros conversores *PFC*.

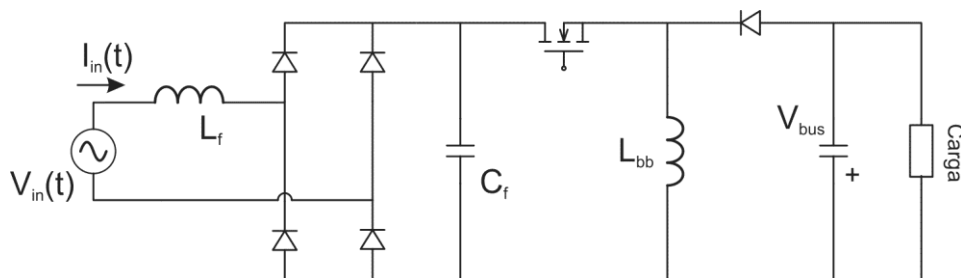


Figura 3.7 – Conversor *buck-boost PFC* com filtro de entrada

A corrente de entrada após a utilização do filtro é mostrada na Figura 3.8. Observa-se que a corrente é praticamente senoidal e, portanto, possui somente sua componente fundamental, e por consequência, apresenta FP unitário e *THD* nula. Esta corrente também pode ser considerada como a resultante da média instantânea da corrente, que foi apresentada na Figura 3.5 e sua função calculada na equação (3.4).

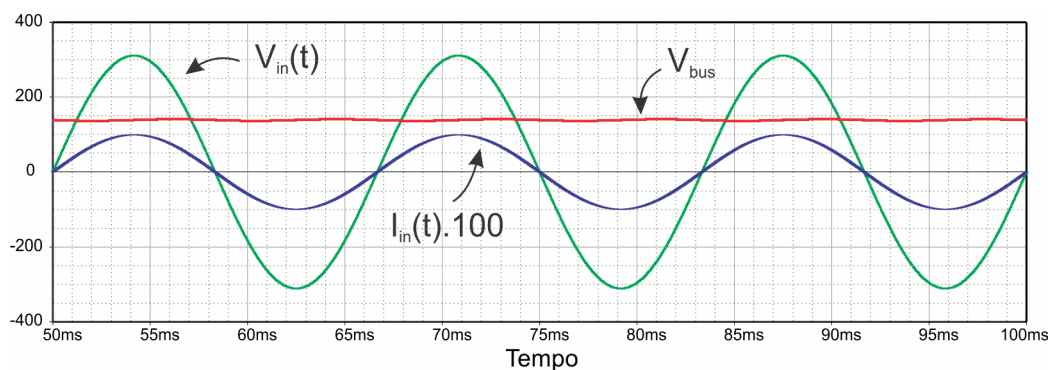


Figura 3.8 – Corrente e tensão de entrada do conversor *buck-boost PFC* com filtro de entrada

3.4.2. Conversor *Boost PFC*

O conversor *boost* é um conversor elevador, ou seja, somente funciona quando a tensão de saída for superior a tensão de entrada, logo o conversor *boost PFC* somente irá funcionar em toda faixa de tensão de entrada se a tensão de barramento for definida como sendo maior que o pico da tensão da rede.

A Figura 3.9 mostra o conversor *boost PFC*.

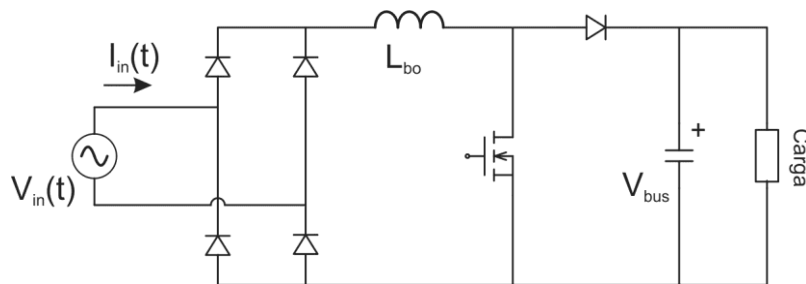


Figura 3.9 – Conversor *boost PFC*

Para garantir a condução descontínua durante toda a faixa de tensão da rede, a razão cíclica máxima do conversor *boost PFC*, D_{bo} , deve obedecer à inequação (3.9).

$$D_{bo} \leq \frac{V_{bus} - V_{in(pk)}}{V_{bus}} \quad (3.9)$$

A forma de onda da corrente de entrada para os primeiros períodos de comutação é mostrada na Figura 3.10. A rampa de subida da corrente possui as mesmas características do conversor *buck-boost PFC* já apresentado, porém o conversor *boost PFC* apresenta também uma rampa de corrente de descida. Esta rampa de descida irá proporcionar uma não linearidade na equação da corrente de entrada, pois a área da corrente, durante a rampa de descida, é proporcional ao quadrado da tensão de entrada.

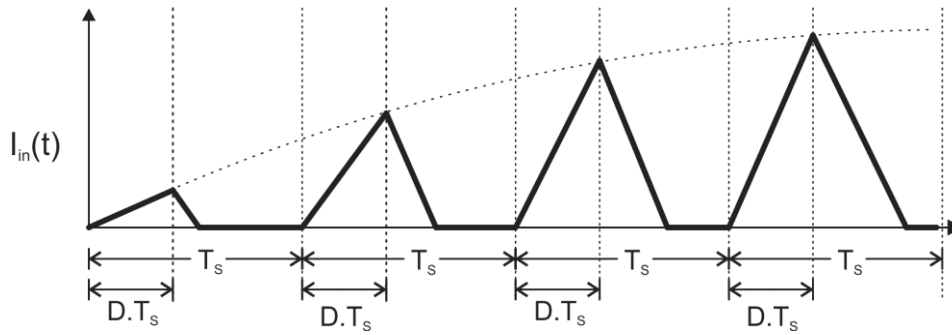


Figura 3.10 – Corrente de entrada do conversor *boost PFC*

A corrente de entrada será considerada como contínua durante um período de comutação e seu módulo será igual ao seu valor médio instantâneo, assim como analisado no conversor *buck-boost PFC*. A função da corrente de entrada é dada por (3.10).

$$I_{in}(t) = \frac{V_{in}(t) \cdot D_{bo}^2 \cdot T_s}{2 \cdot L_{bo}} + \frac{D_{bo}^2 \cdot T_s \cdot V_{in}(t)^2}{2 \cdot L_{bo} \cdot [V_{bus} - V_{in}(t)]} \quad (3.10)$$

Pela equação acima, nota-se que o primeiro termo da soma refere-se à área da subida da corrente, sendo esta a mesma equação do conversor *buck-boost PFC*, e a segunda parte da equação, refere-se à área da rampa de descida da corrente. Este termo que ocasiona a não linearidade da corrente de entrada devido ao termo da tensão de entrada elevado ao quadrado.

Como o conversor *boost* não apresenta uma resistência equivalente fixa como o conversor *buck-boost*, a potência de entrada será mostrada como a média da tensão multiplicada pela corrente de entrada, dada pela equação (3.11).

$$P_{in} = \frac{1}{T_R} \cdot \int_0^{T_R} \left[V_{in}(t) \cdot \left(\frac{V_{in}(t) \cdot D_{bo}^2 \cdot T_s}{2 \cdot L_{bo}} + \frac{D_{bo}^2 \cdot T_s \cdot V_{in}(t)^2}{2 \cdot L_{bo} \cdot [V_{bus} - V_{in}(t)]} \right) \right] \cdot dt \quad (3.11)$$

Simplificando a equação acima, e isolando o termo L_{bo} , chega-se a equação (3.12) para o cálculo do indutor do conversor *boost PFC*. Nota-se a complexidade dessa equação quando comparada a equação (3.8) do indutor *buck-boost PFC*.

$$L_{bo} = \frac{D_{bo}^2 \cdot T_S}{2 \cdot T_R \cdot P_{in}} \cdot \int_0^{T_R} \left[V_{in}(t)^2 \cdot \left(1 + \frac{V_{in}(t)}{[V_{bus} - V_{in}(t)]} \right) \right] \cdot dt \quad (3.12)$$

O resultado da simulação de um conversor *boost PFC* é apresentado na Figura 3.11. A forma de onda da corrente de entrada tem forma similar à do conversor *buck-boost PFC*, entretanto, a análise de harmônicos apresentada na Figura 3.12 mostra que a corrente de entrada apresenta harmônicos de baixa frequência.

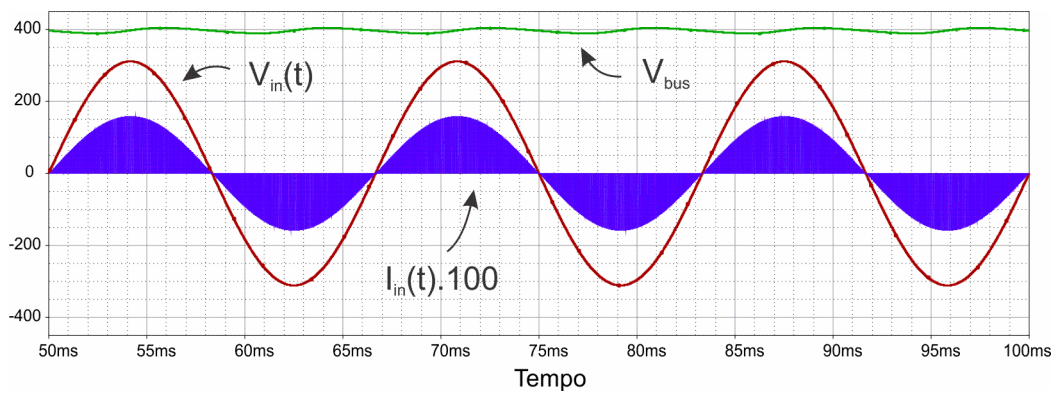


Figura 3.11 – Tensão e corrente de entrada do *boost PFC*

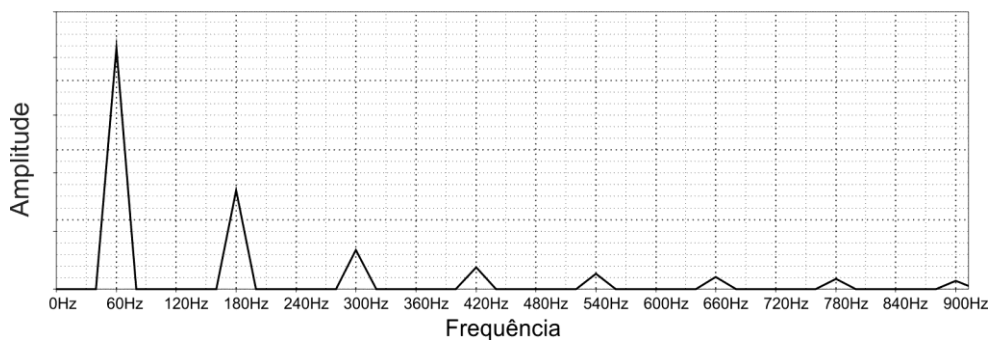


Figura 3.12 – Conteúdo harmônico da corrente de entrada do conversor *boost PFC*

A adição do filtro passa-baixa de entrada, igual ao utilizado no conversor *buck-boost PFC*, com frequência de corte uma década abaixo da frequência de comutação, retira as harmônicas provenientes da comutação dos interruptores do conversor. A forma de onda resultante após a utilização do filtro de entrada é mostrada na Figura 3.13. Esta forma de onda é característica do conversor *boost PFC* operando em *DCM*.

Nota-se claramente a deformação na forma de onda da corrente de entrada, devido às harmônicas de baixa frequência. E mesmo com a distorção na corrente de entrada o conversor pode atender às normas de distorção harmônica e fator de potência, dependendo da relação entre a tensão de entrada e a tensão de barramento.

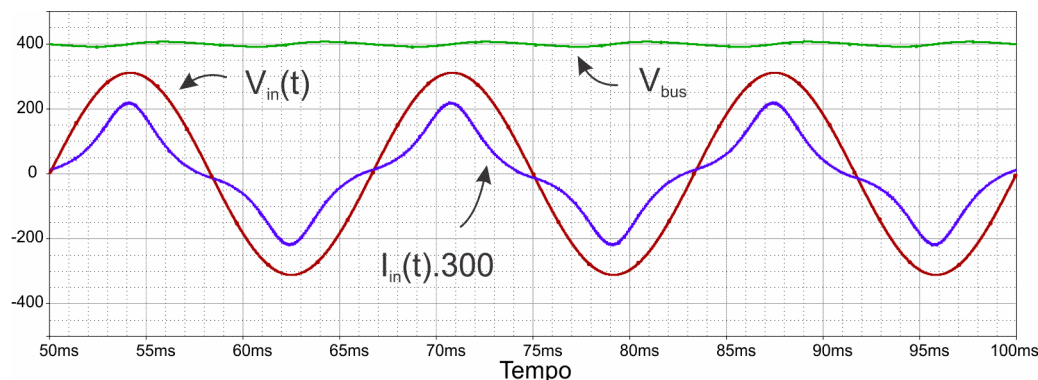


Figura 3.13 – Tensão e corrente de entrada do *boost PFC* com filtro

Pela equação (3.10) nota-se que quanto maior o valor de V_{bus} , menor será a parcela não linear na corrente total de entrada, o que resulta em uma menor distorção da corrente. Logo, conclui-se que a *THD* e o FP dependem da relação entre a tensão de barramento (V_{bus}) e a tensão de entrada.

A Tabela 3.2 mostra os níveis de distorção harmônica e o fator de potência em função da tensão de barramento para uma rede elétrica com 220 volts eficazes. De modo a generalizar a análise, a tabela também mostra os índices para a relação entre a tensão de barramento e a tensão eficaz de entrada ($V_{bus}/V_{in(ef)}$). Esta tabela também mostra para quais níveis de tensão de barramento o conversor *boost PFC* atende os níveis harmônicos da norma *IEC 61000-3-2*.

Por exemplo, deseja-se saber qual a tensão mínima de barramento que o conversor *boost PFC* atende a norma *IEC 61000-3-2*, para uma tensão de entrada de 127 volts eficazes. Utilizando a segunda coluna da Tabela 3.2, tem-se o índice de 1,818 para o atendimento da norma, logo a tensão mínima de barramento será igual a 231 V ($127\text{ V} \times 1,818 = 231\text{ V}$).

Deve-se notar que a tabela abaixo é válida para quaisquer níveis de potência do conversor *boost PFC*. Os valores mostrados abaixo consideram que o conversor *boost PFC* possui um filtro de entrada, conforme o projeto da seção 3.5.

Para melhor visualizar os dados da tabela, dois gráficos são apresentados. O primeiro, mostrado na Figura 3.14, relaciona o FP pela tensão de barramento, para uma tensão de alimentação eficaz de 220 V. E o segundo, mostrado na Figura 3.15, exemplifica o conteúdo

das harmônicas em relação à componente fundamental, para diferentes valores de tensão de barramento, e os compara com os limites da norma *IEC61000-3-2* para cada harmônica.

Tabela 3.2 – Nível de *THD* e *FP* para o conversor *boost PFC*

V_{bus} (V)	$V_{bus} / V_{in(ef)}$	FP	<i>THD</i> (%)	Harmônicas que não atendem a norma
320	1,455	0,770	82,8%	3, 5, 7, 9, 11, 13, 15
330	1,500	0,850	62,1%	3, 5, 7, 9, 11
340	1,545	0,888	51,8%	3, 5, 7
350	1,591	0,911	45,2%	3, 5
360	1,636	0,927	40,4%	3, 5
370	1,682	0,939	36,7%	3
380	1,727	0,947	33,8%	3
390	1,773	0,954	31,3%	3
400	1,818	0,960	29,3%	
410	1,864	0,964	27,5%	
420	1,909	0,968	26,0%	
430	1,955	0,971	24,6%	
440	2,000	0,974	23,4%	Atendem a norma IEC 61000-3-2
450	2,045	0,976	22,3%	
460	2,091	0,978	21,3%	
470	2,136	0,979	20,9%	
480	2,182	0,981	19,6%	
490	2,227	0,983	18,8%	

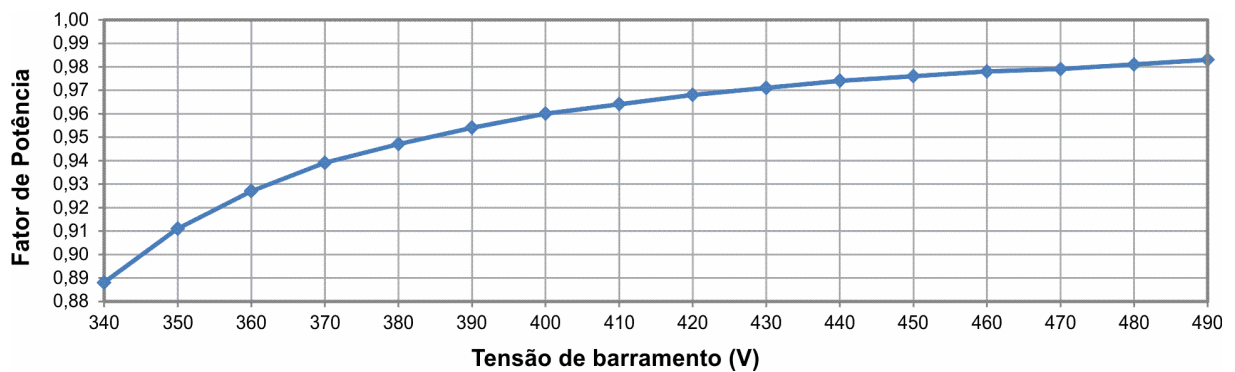


Figura 3.14 – FP vs. Tensão de barramento para *boost PFC*

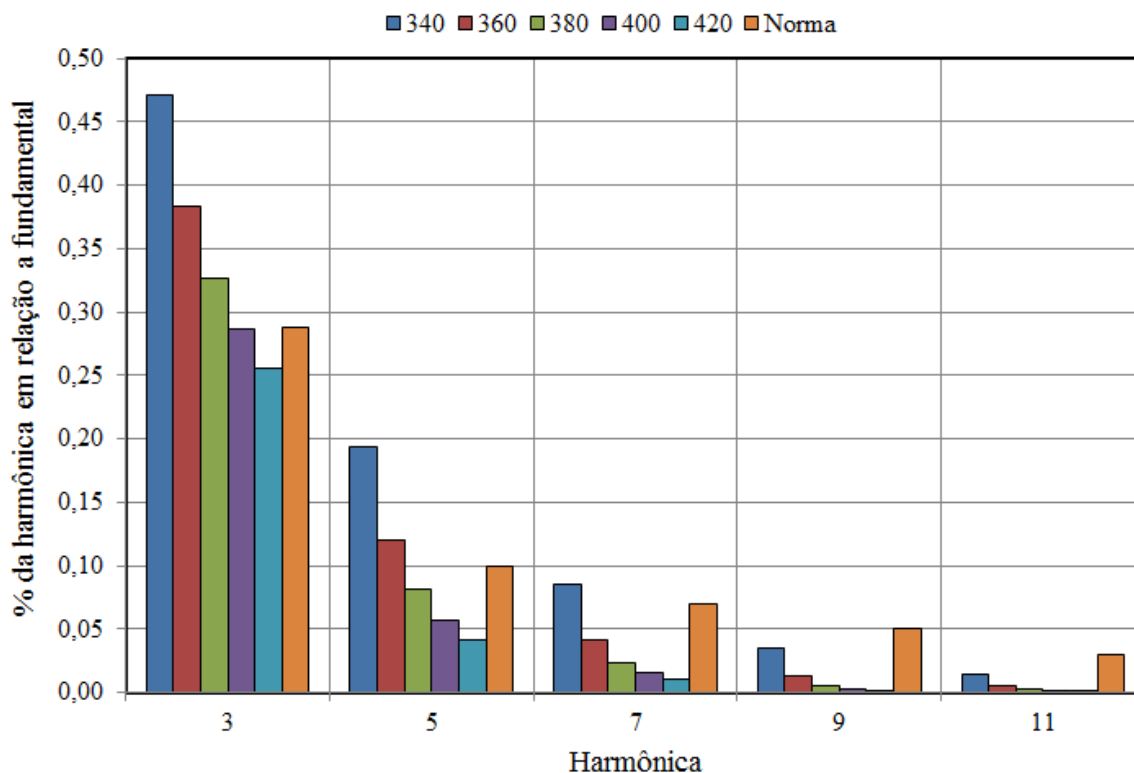


Figura 3.15 – Nível harmônico da corrente de entrada para diferentes valores de V_{bus}

De acordo com o gráfico acima e com a Tabela 3.2, o conversor *boost PFC* atende a norma *IEC61000-3-2* somente se for operado com tensão de barramento superior a 400 volts para uma tensão de entrada de 220 volts eficazes.

3.4.3. Conversor *Buck PFC*

O conversor *buck* é um conversor abaixador, ou seja, seu princípio de funcionamento se baseia na condição que a tensão saída é inferior à tensão de entrada. Por isso, é impossível escolher uma tensão de barramento na qual o circuito opere durante toda a faixa de tensão de entrada, já que a mesma tem seu valor mínimo em zero volt.

Para uma dada tensão de barramento, tem-se que o circuito irá operar somente quando a tensão de entrada for superior a esta tensão de barramento.

O circuito do conversor *buck PFC* é mostrado abaixo.

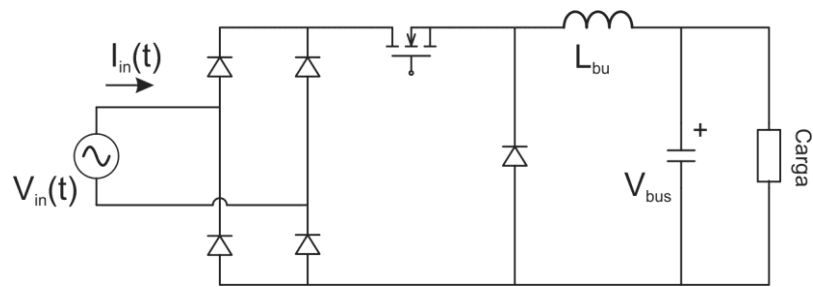


Figura 3.16 – Conversor *buck PFC*

A fim de garantir a operação no modo de condução descontínuo, a razão cíclica deve obedecer à inequação (3.13).

$$D_{bu} \leq \frac{V_{bus}}{V_{in(pk)}} \quad (3.13)$$

A corrente de entrada do conversor *buck PFC* é mostrada abaixo, juntamente com a tensão de entrada e a tensão de barramento. Como já mencionado, a corrente de entrada é nula enquanto a tensão de entrada for inferior à tensão de barramento. O ângulo de entrada em condução é representado por φ_1 e o ângulo que a corrente sai de condução é representado por φ_2 . Quando a tensão de entrada for maior que a tensão de barramento a corrente seguirá uma envoltória senoidal, similar à forma de onda apresenta na Figura 3.5.

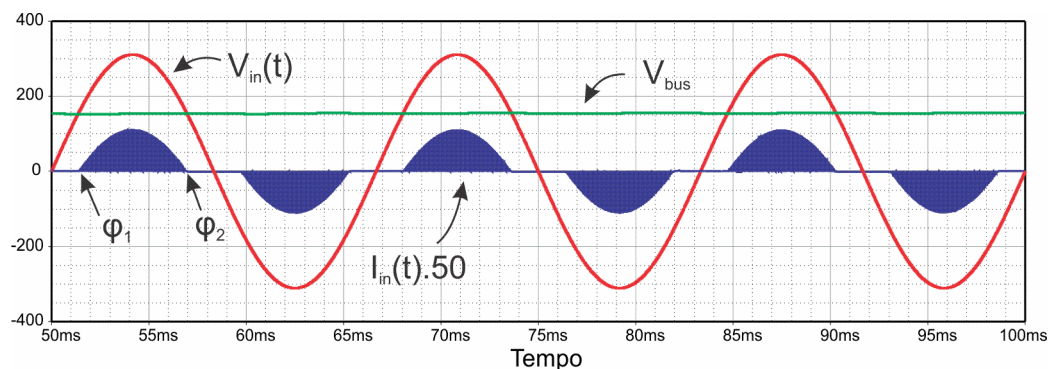


Figura 3.17 – Tensão e corrente de entrada do conversor *buck PFC*

A corrente média instantânea de entrada do conversor, quando a tensão de entrada é superior à tensão de barramento, é dada pela equação (3.14).

$$I_{in}(t) = \frac{[V_{in}(t) - V_{bus}] \cdot D^2 \cdot T_S}{2 \cdot L_{bu}} \quad (3.14)$$

A equação (3.14) mostra a relação linear entre a corrente de entrada e a tensão de entrada, o que ocasionaria uma emulação de resistência fixa, como no conversor *buck-boost*, caso a validação desta equação fosse para todo o período da tensão da rede. Entretanto, o período em que a corrente de entrada é nula provoca o aparecimento de harmônicos que são diretamente proporcionais a este tempo.

Os ângulos de condução, em radianos, da corrente de entrada são dados por:

$$\varphi_1 = \arcsen\left(\frac{V_{bus}}{V_{in(pk)}}\right) \quad (3.15)$$

$$\varphi_2 = \pi - \varphi_1$$

A potência de entrada é dada pela equação abaixo:

$$P_{in} = \frac{1}{\pi} \cdot \int_{\varphi_1}^{\varphi_2} \frac{V_{in}(t) \cdot [V_{in}(t) - V_{bus}] \cdot D^2 \cdot T_S}{2 \cdot L_{bu}} \cdot dt \quad (3.16)$$

O valor do indutor do conversor *buck PFC* é obtido isolando-o na equação acima e estimando a potência de entrada.

Aplicando o filtro na entrada no conversor *buck PFC*, os componentes harmônicos de alta frequência da corrente de entrada são eliminados. A Figura 3.18 mostra a forma de onda da corrente de entrada resultante após a utilização do filtro.

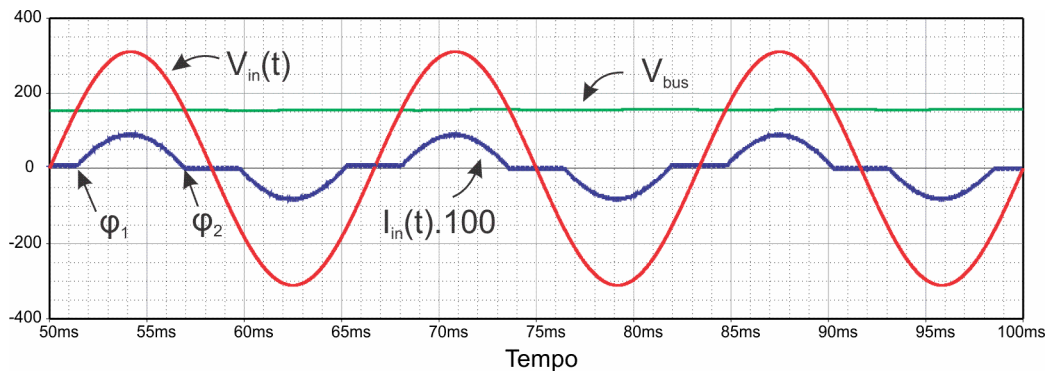


Figura 3.18 – Tensão e corrente de entrada do conversor *buck PFC* com filtro na entrada

Como mencionado anteriormente, esta forma de onda apresenta harmônicos na corrente, na qual são mostrados na Figura 3.19. A topologia *buck PFC* tem a característica de apresentar um valor elevado para a terceira harmônica em comparação com as demais harmônicas.

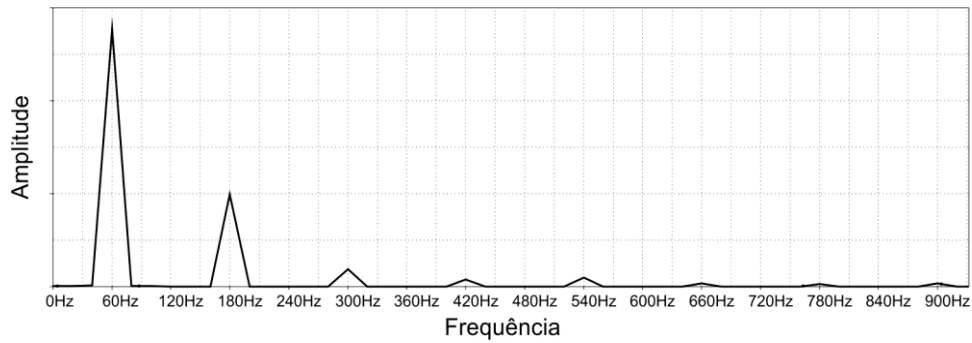


Figura 3.19 – Conteúdo harmônico da corrente de entrada do conversor *buck PFC*

A Tabela 3.3 apresenta a *THD*, o *FP* e a relação das harmônicas que não atendem a norma IEC 61000-3-2 em função da tensão de barramento escolhida. Esta análise é feita para uma tensão de entrada de 220 V eficazes. Entretanto, uma relação entre a tensão de barramento e a tensão de entrada eficaz também é mostrada, de modo a generalizar a análise.

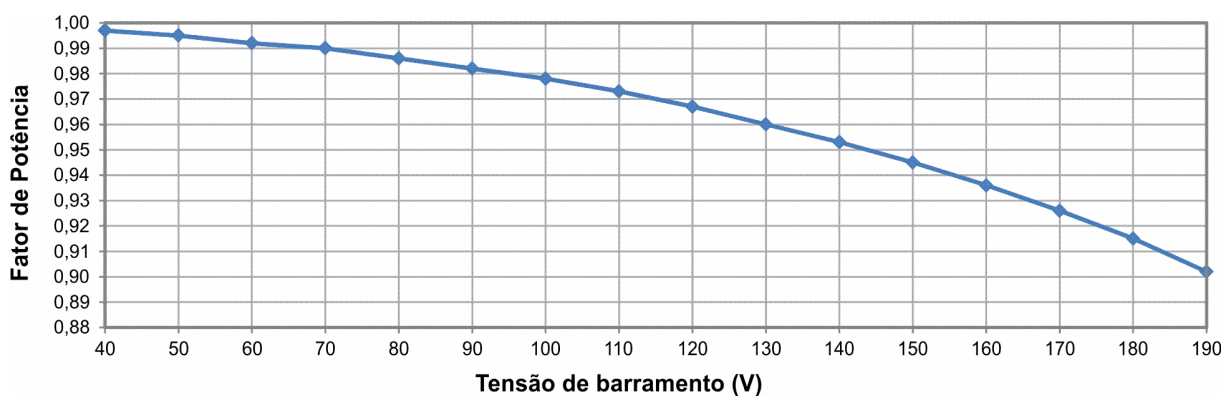
Pela Tabela 3.3, nota-se que a relação entre a tensão de barramento e a tensão eficaz da rede de alimentação deve ser inferior a 0,591 para atender as restrições da IEC61000-3-2. Fazendo o mesmo exemplo realizado para o conversor *boost PFC*, ou seja, a tensão máxima de barramento de atendimento da norma IEC61000-3-2, para uma tensão de entrada de 127 V eficazes é de 75 V ($127 \text{ V} \times 0,591 = 75 \text{ V}$).

É importante destacar que esta tabela é válida para qualquer potência do conversor *buck PFC*. Ou seja, os níveis de *FP* e *THD* são dependentes somente da relação entre a tensão de entrada e a tensão de barramento.

Assim como no conversor *boost PFC*, o conversor *buck PFC* terá uma função que relaciona o fator de potência com a tensão de barramento, o gráfico desta função é mostrada na Figura 3.20.

Tabela 3.3 – THD e FP para o conversor *buck PFC*

V_{bus} (V)	$V_{bus} / V_{in(ef)}$	Fator de Potência	THD (%)	Harmônicas que não atendem a norma
40	0,182	0,997	8,1%	
50	0,227	0,995	10,2%	
60	0,273	0,992	12,3%	
70	0,318	0,990	14,5%	
80	0,364	0,986	16,8%	Atendem a norma
90	0,409	0,982	19,1%	IEC 61000-3-2
100	0,455	0,978	21,5%	
110	0,500	0,973	23,9%	
120	0,545	0,967	26,4%	
130	0,591	0,960	29,0%	
140	0,636	0,953	31,8%	3
150	0,682	0,945	34,6%	3
160	0,727	0,936	37,6%	3
170	0,773	0,926	40,8%	3
180	0,818	0,915	44,2%	3
190	0,864	0,902	47,8%	3, 7
200	0,909	0,889	51,6%	3, 7, 11
210	0,955	0,873	55,8%	3, 7, 11

Figura 3.20 – FP em função da tensão de barramento para o conversor *buck PFC*

O conversor *buck PFC* possui um valor máximo de tensão de barramento no qual o circuito atende aos níveis harmônicos exigidos para norma *IEC61000-3-2*. A Figura 3.21 mostra os níveis das harmônicas relacionadas com a componente fundamental para diferentes tensões de barramento. E estas são comparadas com os níveis exigidos por norma.

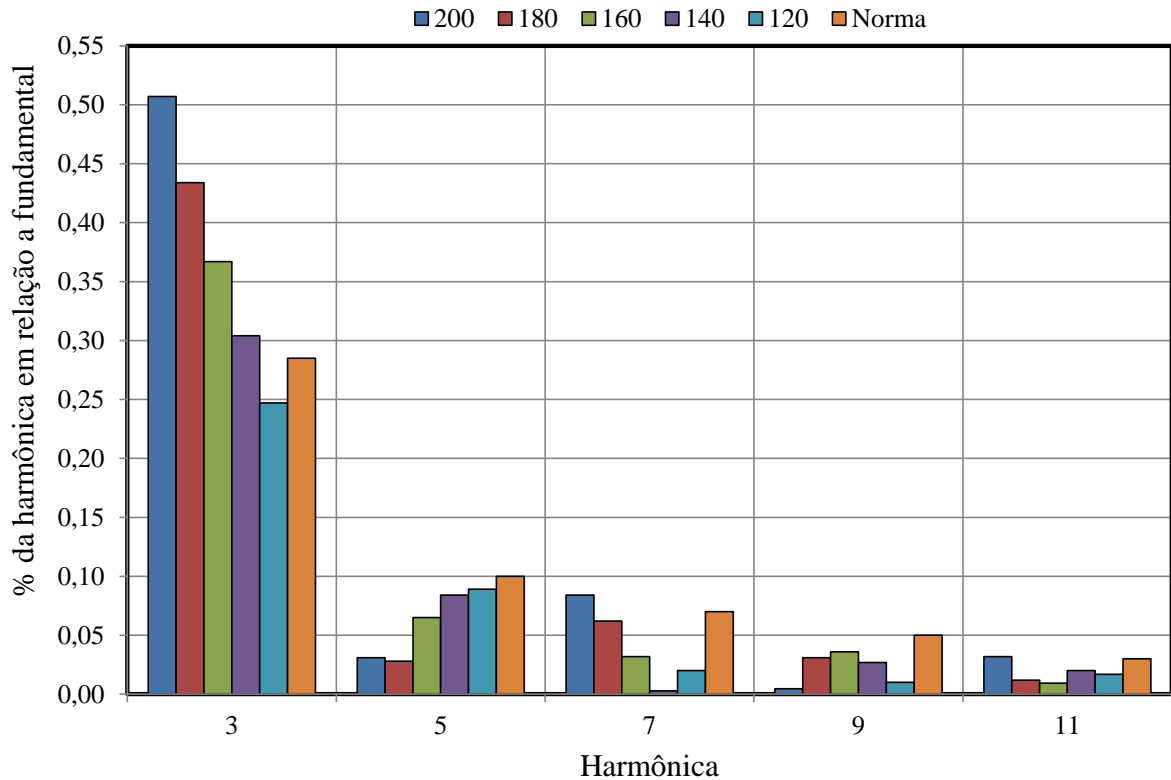


Figura 3.21 – Nível de harmônicos em função da tensão de barramento do *Buck PFC*

Nota-se pela Figura 3.21 e pela Tabela 3.3, que o conversor *buck PFC* atende a norma *IEC61000-3-2* quando a tensão de barramento for inferior a 130 V para uma tensão de entrada de 220 V eficazes.

3.5. Projeto do Filtro de Entrada

Os conversores utilizados para *PFC*, analisados anteriormente, trabalhando em *DCM*, necessitam de um filtro de entrada de forma a eliminar as componentes harmônicas provenientes da comutação em alta frequência, e assim, atender as restrições quanto ao fator de potência.

O fator de potência também aumenta a limitação da norma *IEC61000-3-2*, pois conforme mostra a Tabela 3.1 (pág. 73), a terceira harmônica não deve ser maior do que 30% multiplicado pelo FP. Ou seja, quanto menor o valor do FP, mais restritiva se torna a norma.

A frequência de corte do filtro de entrada (f_c) é normalmente projetada uma década abaixo da frequência de comutação (f_s) (BISOGNO, 2001).

$$f_c = \frac{f_s}{10} \quad (3.17)$$

O filtro deve ser colocado entre a rede de alimentação e o conversor *PFC*. O circuito equivalente dessa configuração é mostrado na Figura 3.22. O objetivo dessa seção é calcular o valor do capacitor (C_f) e indutor do filtro (L_f).

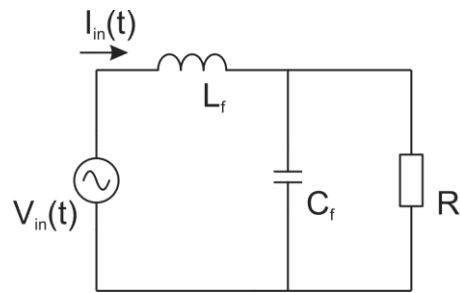


Figura 3.22 – Filtro de entrada

O resistor R_f representa a resistência equivalente do conversor *PFC* vista pela rede de alimentação. Para garantir que o filtro atue no pior caso, que seria o pico da corrente de entrada, este resistor será calculado como a relação entre o valor de pico da tensão da rede e a corrente de pico drenada pelo conversor *PFC*. Logo, cada conversor terá um resistor R_f equivalente (MARCHESAN, 2007).

$$R_f = \frac{V_{in(pk)}}{I_{in(pk)}} \quad (3.18)$$

As equações de cálculo para o valor da resistência equivalente de filtro (R_f) para os conversor *buck PFC*, *boost PFC* e *buck-boost PFC*, são mostradas em (3.19), respectivamente.

$$R_{f_{bu}} = \frac{L_{bu} \cdot f_s \cdot V_{in(pk)}}{D_{bu} \cdot (V_{in(pk)} - V_{bus})} \quad (a)$$

$$R_{f_{bo}} = \frac{L_{bo} \cdot f_s}{D_{bo}} \quad (b) \quad (3.19)$$

$$R_{f_{bb}} = \frac{L_{bb} \cdot f_s}{D_{bb}} \quad (c)$$

A função de transferência do circuito equivalente apresentado na Figura 3.22, no domínio da frequência, é dada por:

$$G_f(s) = \frac{1}{L_f \cdot C_f} \frac{1}{s^2 + \frac{1}{C_f \cdot R_f} \cdot s + \frac{1}{L_f \cdot C_f}} \quad (3.20)$$

Tem-se que a equação característica de um filtro de segunda ordem é dada pela equação (3.21) (OGATA, 2003).

$$G(s) = \frac{\omega_c^2}{s^2 + 2 \cdot \xi \cdot \omega_c \cdot s + \omega_c^2} \quad (3.21)$$

Sendo, ω_c a frequência angular de corte, mostrada em (3.22). O termo ξ representa o coeficiente de amortecimento e deve ser maior ou igual a 0,707, de modo a não haver pico de ressonância na frequência de corte (OGATA, 2003).

$$\omega_c = 2 \cdot \pi \cdot f_c \quad (3.22)$$

Fazendo a comparação da função de transferência do filtro LC, dado em (3.20), com a equação característica de um filtro de segunda ordem, mostrada em (3.21), pode-se definir o valor do capacitor e do indutor do filtro de entrada pelas equações (3.23) e (3.24).

$$C_f = \frac{1}{2 \cdot \xi \cdot \omega_c \cdot R_f} \quad (3.23)$$

$$L_f = \frac{1}{\omega_c^2 \cdot C_f} \quad (3.24)$$

3.6. Conclusão

Neste capítulo foram apresentados os conceitos sobre correção do fator de potência e distorção harmônica da corrente de entrada de circuitos eletrônicos. Viu-se que dispositivos para iluminação que possuam potência ativa superiores a 25 W, devem seguir as restrições da classe C, da norma *IEC61000-3-2*.

Os principais conversores utilizados para a correção do fator de potência de forma ativa e suas principais características são apresentados. Estes conversores devem possuir um filtro de entrada para eliminar as harmônicas provenientes da comutação em alta frequência dos interruptores. Uma metodologia de projeto para este filtro de entrada foi mostrada.

O conversor *buck-boost PFC* apresenta *THD* teoricamente nula e fator de potência unitário, já o conversor *boost PFC* apresenta limitação quanto a tensão de barramento mínima para atender a norma *IEC61000-3-2*. O conversor *buck PFC* também apresenta limitação para atender a norma citada, porém a limitação esta na tensão máxima de barramento. Entretanto, todos os conversores apresentados, se devidamente projetados, podem atender as restrições de FP e da norma *IEC61000-3-2*.

CAPÍTULO 4

INTEGRAÇÃO DE CONVERSORES

4.1. Introdução

No primeiro capítulo foi mostrado que um reator eletrônico necessita das seguintes etapas de potência para o seu funcionamento: estágio *PFC*, de controle de potência e estágio inversor.

O segundo capítulo mostrou a topologia *biflyback* inversora, a qual propicia as etapas de controle de potência e inversão no mesmo conversor.

Conversores estáticos para *PFC* foram mostrados no capítulo anterior.

Este capítulo visa analisar a integração do conversor *biflyback* inversor com os conversores *PFC* analisados no capítulo 3. Esta integração resultará na diminuição de interruptores controlados, a fim de diminuir os custos e aumentar a confiabilidade do reator.

A metodologia de integração de conversores de potência foi objeto de estudo de alguns pesquisadores (WU e CHEN, 1998); (QIAN, ZHAO e LEE, 1998); (REDL, BALOGH e SOKAL, 1994) . E diversos estudos utilizam esta metodologia na alimentação de lâmpadas de alta pressão (WANG, 2007); (MARCHESAN, DALLA COSTA, *et al.*, 2007); (MARTIN, 2003); (DALLA COSTA, ALONSO, *et al.*, 2011); (DALLA COSTA, MARCHESAN, *et al.*, 2010).

A análise da topologia do conversor *biflyback* inversor do capítulo 2, utilizou uma fonte de tensão contínua para sua alimentação. Para a conexão desta topologia na rede elétrica deve-se utilizar um circuito *PFC*, como mostra a Figura 4.1, para o atendimento das normas já citadas. Assim, a tensão de barramento da saída do conversor *PFC* será a tensão de entrada do conversor *biflyback* inversor.

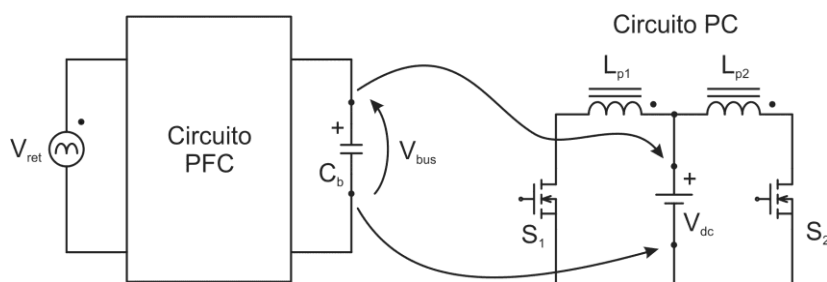


Figura 4.1 – Substituição da fonte de tensão contínua pelo circuito *PFC*

Os seguintes conversores *PFC* serão analisados: *buck*, *boost*, *buck-boost* e *flyback*, para a integração com o conversor *biflyback* inversor. Estes conversores *PFC* são mostrados abaixo.

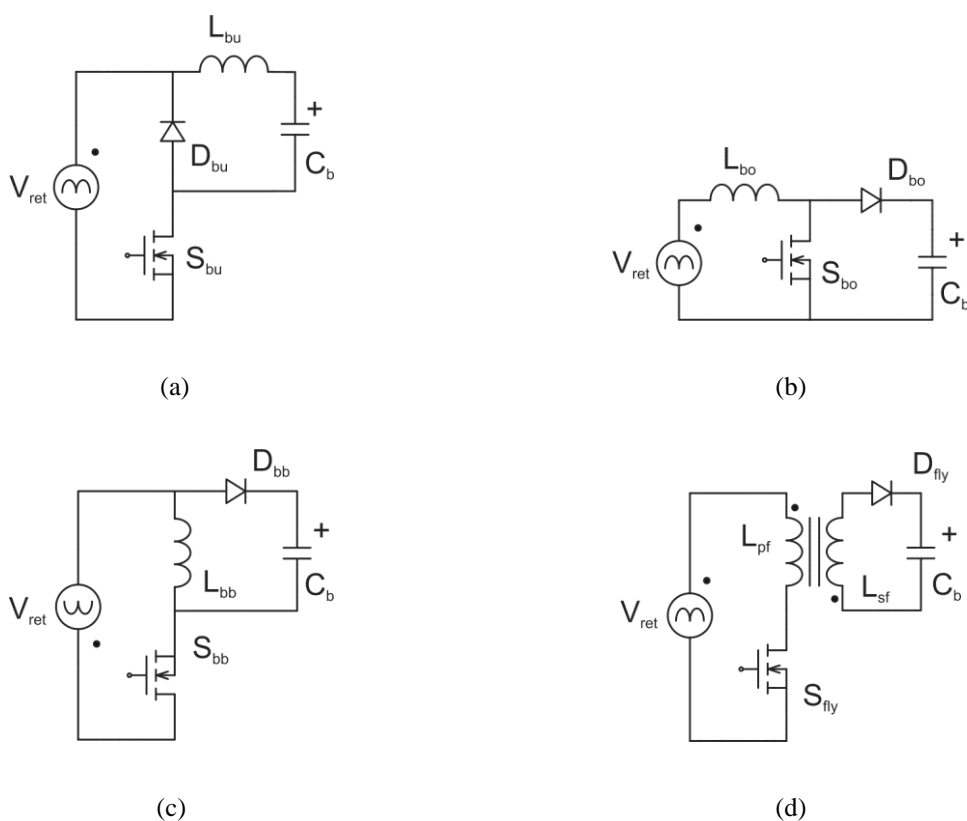


Figura 4.2 – Conversores *PFC*: (a) *Buck*, (b) *Boost*, (c) *Buck-Boost*, (d) *Flyback*

A tensão V_{ret} da entrada dos conversores é a representação da tensão senoidal da rede (V_{in}), com uma ponte retificadora de onda completa ($D_{r1} - D_{r4}$) mais o filtro de entrada (L_f e C_f), esta representação é mostrada na Figura 4.3.

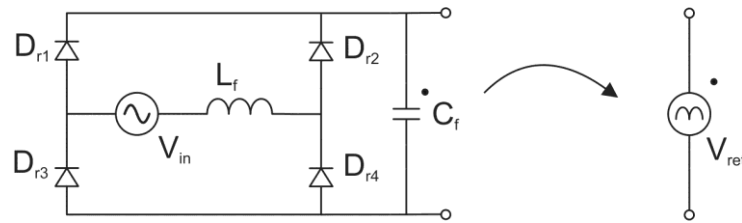


Figura 4.3 – Ponte retificadora com filtro de entrada

A topologia de controle de potência e inversão apresentada no capítulo 2 utiliza quatro interruptores. Com a adição do estágio *PFC*, mais um interruptor é adicionado à topologia final, o que representa um número elevado de interruptores para a topologia, já que os interruptores possuem custo elevado, necessidade de circuito de comando (*driver*), possíveis dissipadores de calor e reduzem a confiabilidade do sistema. Logo, qualquer diminuição de interruptores ativos é apreciável.

4.2. Metodologia de integração

Dois conversores CC/CC podem ser integrados, ou seja, seus interruptores podem ser compartilhados, se seus interruptores controlados possuírem pelo menos um ponto em comum e estes trabalharem na mesma frequência e razão cíclica (WU e CHEN, 1998).

Quando dois conversores CC/CC são conectados em cascata, quatro tipos de ligações entre os interruptores podem ser realizadas: tipo T, tipo I-T (inversa em relação ao tipo T), tipo π e tipo I- π (inversa em relação ao tipo π) (WU e CHEN, 1998).

A conexão do tipo T ocorre quando os terminais fonte (*source* - S) são os pontos em comum entre os interruptores dos dois conversores conectados em cascata. De forma análoga, a conexão do tipo I-T é definida quando os drenos (*drain* - D) são os pontos em comum dos dois conversores.

Para a conexão do tipo π , o ponto em comum é o terminal fonte do interruptor do primeiro conversor e o terminal dreno do segundo. Na conexão do tipo I- π , ocorre o inverso. Os quatro tipos de conexões são apresentados na Figura 4.4.

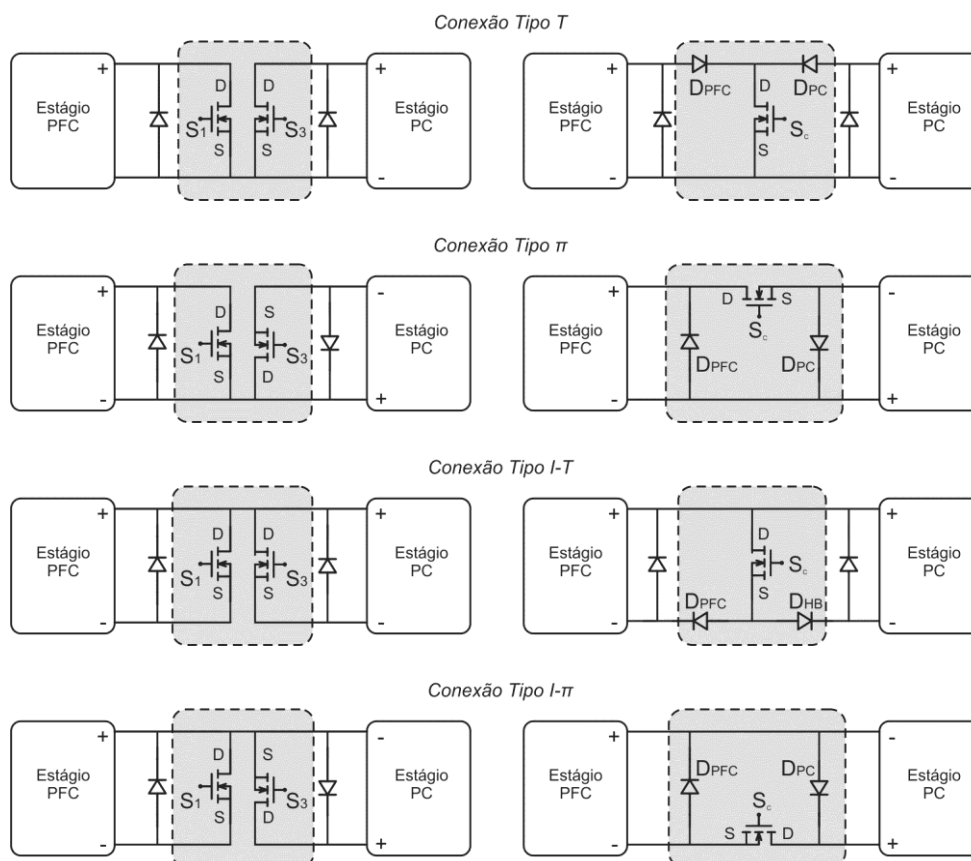


Figura 4.4 – Tipos de conexões (esquerda) e suas respectivas integrações (direita)

A parte da esquerda da Figura 4.4 mostra as conexões dos interruptores de cada tipo de integração e a parte da direita mostra a respectiva substituição dos dois interruptores (S_1 e S_3) por um interruptor compartilhado (S_c) e dois diodos (D_{PFC} e D_{PC}).

Convencionou-se chamar o interruptor, resultante da integração, de interruptor compartilhado, pois o mesmo estará submetido às correntes e tensões dos dois conversores em cascata.

Nas integrações do tipo T e I-T, o interruptor compartilha as correntes dos dois conversores, ou seja, a corrente no interruptor será a soma dos dois conversores, resultando assim em uma integração com sobrecorrente no interruptor compartilhado.

De forma análoga, as integrações do tipo π e I- π compartilham as tensões dos dois conversores, e a tensão sobre o interruptor será a soma das tensões que estariam nos interruptores sem integração, sendo então chamadas de integração por sobretensão.

Cabe salientar que as correntes e tensões não serão exatamente a soma das correntes e tensões, deve-se analisar cada caso de integração a fim de identificar os valores característicos

de corrente e tensão resultantes da integração. Assim como, dependendo do circuito, há a possibilidade da não utilização dos diodos D_{PFC} ou D_{PC} , resultantes da integração.

Nas próximas seções serão realizadas as integrações dos conversores *PFC* (Figura 4.2) e do conversor *biflyback* inversor (Figura 2.4). Ou seja, a saída dos conversores *PFC* substituirá a fonte de tensão contínua do conversor *biflyback* inversor.

O lado secundário do conversor *biflyback* inversor não será alterado com nenhuma topologia *PFC*, portanto, não será apresentado nas figuras da análise de integração, a fim de melhor visualizar os circuitos resultantes.

4.3. Conversores Integrados

4.3.1. Buck Biflyback

Uma análise mais detalhada das etapas de integração será feita para o conversor *buck*, mas os mesmos procedimentos foram aplicados para os demais conversores *PFC*.

A substituição da fonte de tensão contínua (V_{dc}) pelo conversor *buck PFC* é mostrada na Figura 4.5.

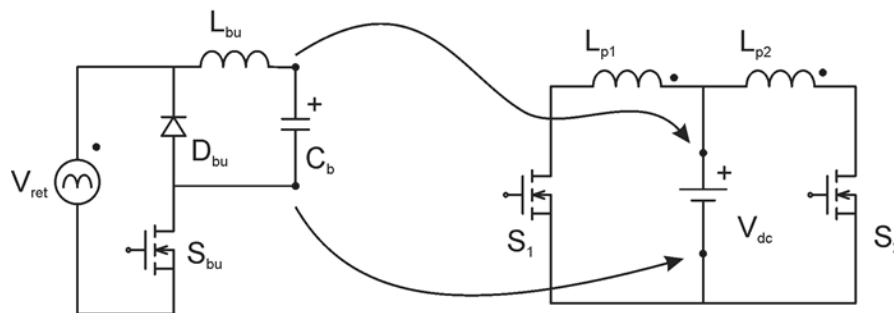


Figura 4.5 – Substituição da fonte de tensão contínua pelo conversor *buck PFC*

O resultado da substituição da fonte de entrada pelo conversor *buck PFC* é mostrado abaixo. A figura mostra no detalhe os pontos em comum dos interruptores das duas topologias. Esses pontos definem o tipo de integração que será realizada.

O terminal dreno (*drain*) do interruptor do conversor *PFC* está no mesmo potencial que os terminais fonte (*source*) dos interruptores do conversor *PC*, logo, de acordo com a

Figura 4.4, a integração é do tipo I- π . Nesse caso, têm-se duas conexões do tipo I- π , uma do interruptor S_1 com S_{bu} e a outra de S_2 com S_{bu} .

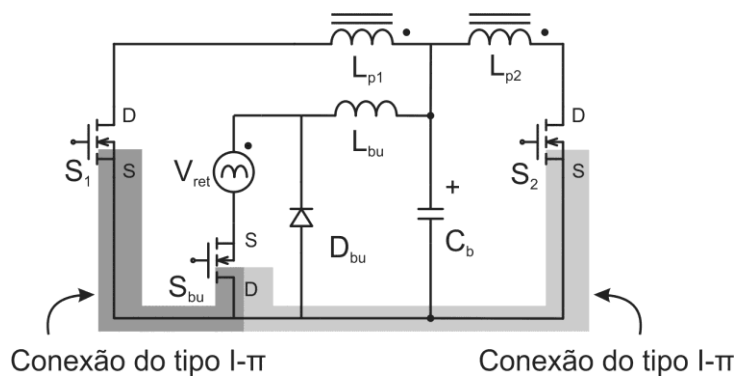


Figura 4.6 – Conversor *buck biflyback* sem integração

Se as duas etapas (*PFC* e *PC*) forem projetadas para funcionar na mesma frequência e razão cíclica, há todos os requisitos necessários para a integração dos interruptores.

A Figura 4.7 mostra os circuitos equivalentes que substituirão os interruptores a serem integrados. Nessa figura observa-se que os três interruptores (S_{bu} , S_1 e S_2) serão substituídos por dois interruptores (S_{C1} e S_{C2}) e quatro diodos (D_{PC1} , D_{PC2} , D_{PFC1} e D_{PFC2}). Entretanto, nota-se que os diodos D_{PFC1} e D_{PFC2} ficarão no mesmo potencial do circuito e com a mesma polaridade, logo os dois diodos podem ser substituídos por apenas um diodo D_{PFC} . Esta simplificação pode ser feita para todas as integrações dos tipos π e I- π , ou seja, integrações por sobretenção.

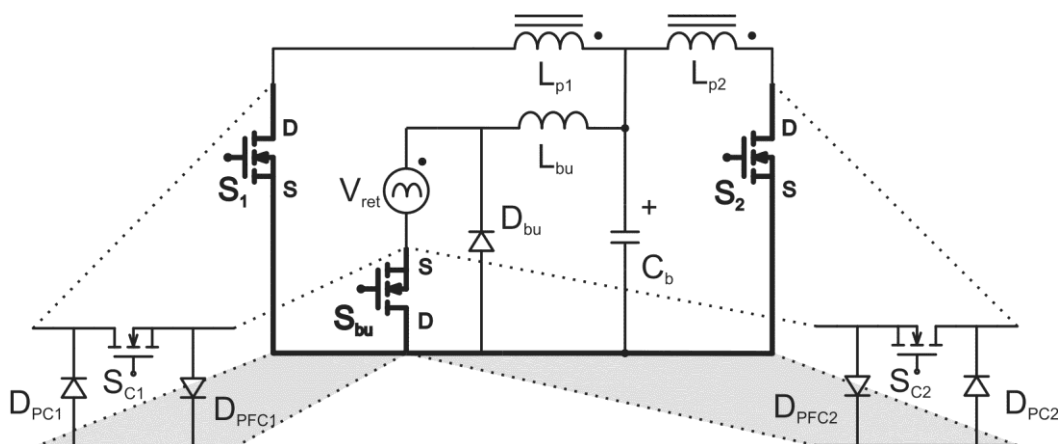


Figura 4.7 – Circuito de substituição proveniente da integração

Após a substituição e reorganização dos componentes, o resultado final da integração é mostrado na Figura 4.8. Este conversor é nomeado como *Buck Biflyback*.

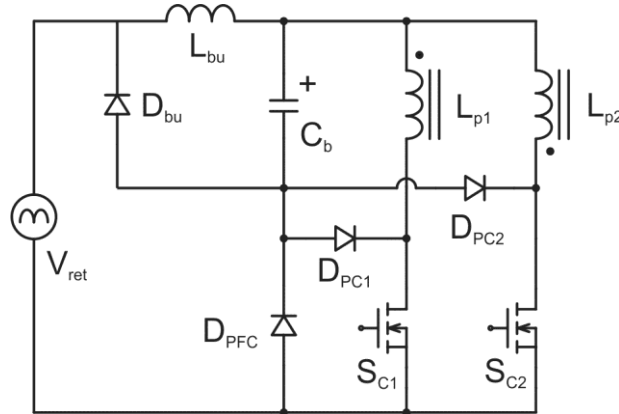


Figura 4.8 – *Buck Biflyback* integrados

Esta integração é do tipo de sobretensão, ou seja, a tensão nos interruptores compartilhados será a soma das tensões dos interruptores que foram integrados. E a corrente será a maior das correntes entre as etapas de *PFC* e *PC*.

Como enunciado no início do capítulo, para cada topologia integrada será realizado o projeto de todos os componentes resultantes. Ou seja, o cálculo dos indutores, capacitores e semicondutores será realizado nas próximas seções. Os componentes do conversor *biflyback* inversor são calculados da mesma forma mostrada no capítulo 2, e por isso não serão rerepresentados nesse capítulo.

O cálculo da indutância L_{bu} já foi mostrado pela equação (3.16), porém outra expressão para esta indutância deve ser analisada. Considerando a corrente média no capacitor de barramento nula, chega-se a equação (4.1), que relaciona as indutâncias dos conversores de *PC* e *PFC*, e as tensões de entrada e de barramento.

$$L_{bu} = \frac{L_p}{V_{bus}^2} \cdot \frac{1}{\pi} \cdot \int_{\phi_1}^{\phi_2} V_{in}(t) \cdot [V_{in}(t) - V_{bus}] \cdot d(t) \quad (4.1)$$

Esta expressão mostra que a tensão de barramento é dependente somente da tensão de entrada e da relação entre as duas indutâncias, ou seja, a tensão de barramento não depende da

carga e nem da razão cíclica. Esta análise é válida para todos os tipos de topologias integradas, quando os conversores operam em *DCM*.

A Figura 4.9 mostra o gráfico que relaciona a tensão de barramento com a relação entre as indutâncias do primário do conversor *biflyback* e do conversor *buck PFC*. Ou seja, uma vez calculado o indutor do primário do conversor *flyback*, como visto no capítulo 2, e escolhida uma tensão de barramento, chega-se ao valor da indutância do conversor *buck PFC* pelo gráfico abaixo. Este gráfico será apresentado para todas as topologias, e em todas estas será considerada uma tensão de entrada senoidal com 220 volts eficazes.

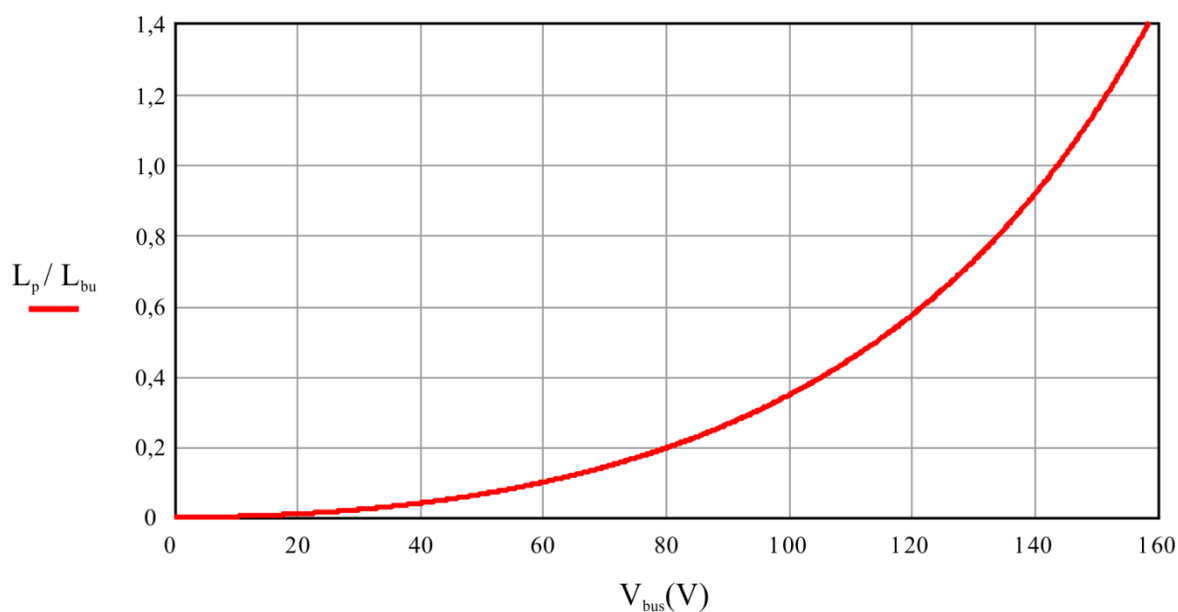


Figura 4.9 – Tensão de barramento em função da relação de indutâncias

Caso a corrente do indutor do primário do *flyback* seja sempre maior que a corrente do indutor L_{bu} , os diodos D_{PC} podem ser retirados do conversor integrado sem nenhuma mudança na operação da topologia. E isto acontecerá quando a seguinte inequação (4.2) for satisfeita. A retirada dos diodos D_{PC} é válida para todas as integrações por sobre-tensão.

$$L_{bu} \leq L_p \cdot \frac{(V_{in(pk)} - V_{bus})}{V_{bus}} \quad (4.2)$$

O cálculo do capacitor de barramento será detalhado a seguir e esta análise será similar para todas as outras topologias.

Analisando a topologia resultante da integração, mostrada na Figura 4.8, nota-se que os indutores L_{bu} e L_p estão conectados nos terminais do capacitor de barramento e, devido a operação em alta frequência, estes podem ser simplificados como duas fontes de corrente em paralelo com o capacitor de barramento. Esta simplificação é mostrada na Figura 4.10.

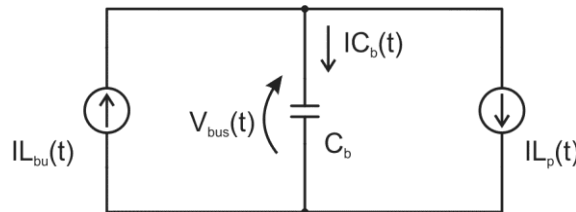


Figura 4.10 – Circuito equivalente para análise de cálculo do capacitor de barramento

Considerando que a corrente de carregamento do capacitor de barramento é igual à corrente do indutor L_{bu} , e que a corrente de descarga do capacitor é a corrente nos indutores dos enrolamentos primários do conversor *biflyback*. Tem-se que a diferença entre essas correntes instantâneas será a corrente no capacitor C_b .

Ou seja,

$$IC_b(t) = IL_{bu}(t) - IL_p(t) \quad (4.3)$$

A fonte de corrente $IL_{bu}(t)$ é dada pela média instantânea da corrente do indutor L_{bu} e é calculada pela equação abaixo.

$$IL_{bu}(t) = \frac{D^2}{2 \cdot f_s \cdot L_{bu}} \cdot \frac{|V_{in}(t)| \cdot (|V_{in}(t)| - V_{bus})}{V_{bus}} \quad (4.4)$$

A soma das correntes médias instantâneas dos dois enrolamentos primários do conversor *biflyback* é dada por (4.5).

$$IL_p(t) = \frac{D^2 \cdot V_{bus}}{2 \cdot f_s \cdot L_p} \quad (4.5)$$

As formas de onda das duas fontes de corrente da Figura 4.10 são plotadas na parte superior da Figura 4.11. E a tensão no capacitor de barramento é mostrada na parte inferior na mesma figura. Os ângulos de entrada (φ_1) e saída de condução (φ_2) do conversor *buck PFC*, também são mostrados na Figura 4.11.

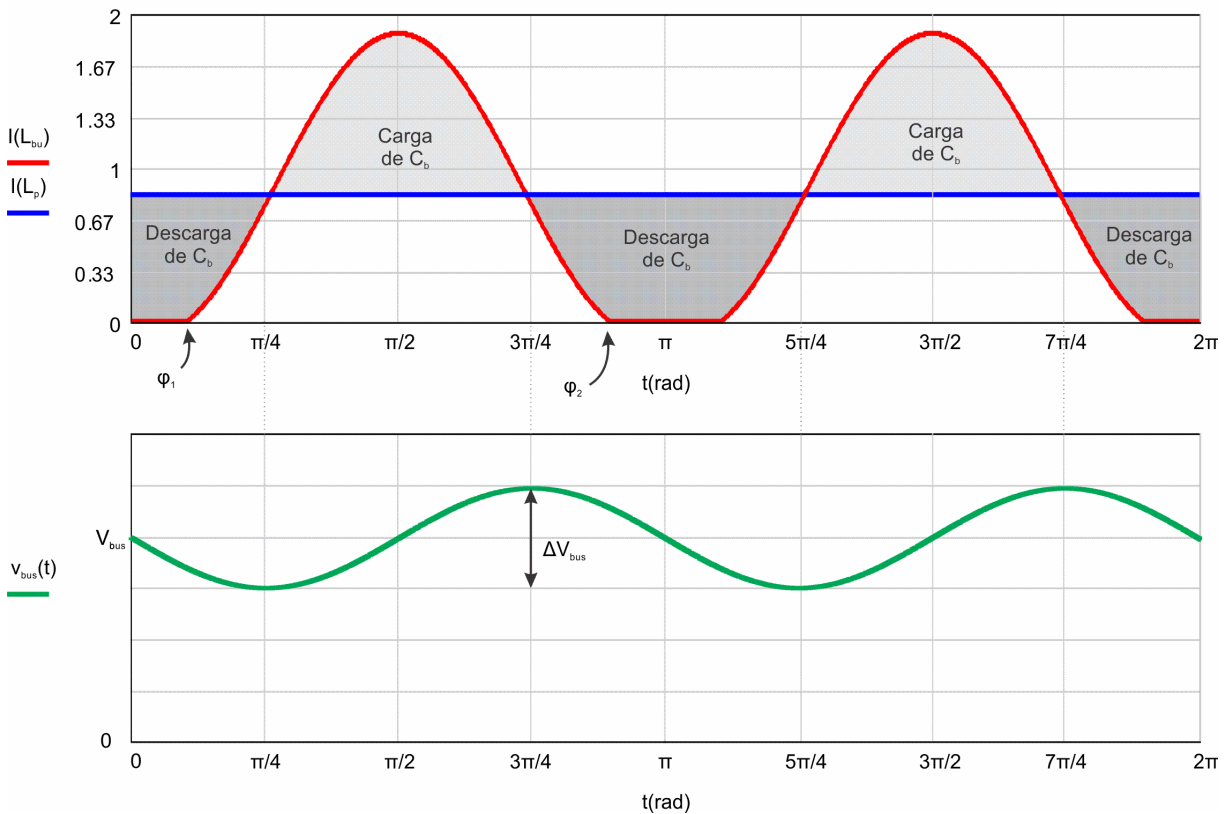


Figura 4.11 – Carga e descarga do capacitor de barramento

Nota-se que a forma de onda da tensão de barramento é dada por um valor contínuo mais uma componente senoidal. O valor do capacitor de barramento deve ser calculado para que esta ondulação senoidal esteja em conformidade com a ondulação percentual desejada no projeto.

A carga do capacitor acontece quando a corrente no indutor L_{bu} é maior do que a corrente no indutor L_p , ou seja, quando a derivada da tensão de barramento for positiva. E a descarga do capacitor C_b ocorre quando a corrente de L_p for maior que a corrente em L_{bu} , ou seja, quando a derivada de tensão de barramento for negativa.

A Figura 4.11 mostra um ciclo da rede alimentação. Logo, observa-se que a tensão de barramento possui uma ondulação com o dobro da frequência da rede.

O cálculo do capacitor levará em consideração o tempo de descarga e os momentos que a descarga inicializa e finaliza.

A Figura 4.11 mostra ainda, que tanto a carga e a descarga ocorrem em um período muito próximo a um quarto do período da rede ($\pi/2$ ou $T_R/4$). O instante que começa a descarga é muito próximo a $3\pi/4$, e o final da descarga é próximo a $5\pi/4$. Estes valores serão utilizados para a definição do valor da capacitância C_b .

Tem-se que a corrente em um capacitor é dada pela variação da sua tensão multiplicada pela sua capacitância, (4.6).

$$iC_{bus}(t) = C_b \cdot \frac{dV_{bus}(t)}{dt} \quad (4.6)$$

Logo, a capacitância de C_b é calculada em (4.7) utilizando: a diferença entre as médias das correntes durante a descarga do capacitor, a variação de tensão durante este período e o período de descarga.

$$\frac{1}{\pi/2} \cdot \int_{5\pi/4}^{3\pi/4} [IL_p(t) - IL_{bu}(t)] \cdot dt = C_b \cdot \frac{\Delta V_{bus}}{T_R/4} \quad (4.7)$$

$$C_b = \frac{T_R}{2 \cdot \pi \cdot \Delta V_{bus}(\%) \cdot V_{bus}} \cdot \int_{5\pi/4}^{3\pi/4} [IL_p(t) - IL_{bu}(t)] \cdot dt$$

Sendo ΔV_{bus} a variação de tensão dada na Figura 4.11, e $\Delta V_{bus}(\%)$ a variação percentual da tensão de barramento definida pelo projetista.

Para o projeto dos semicondutores será considerado o valor eficaz de corrente nos interruptores ativos e o valor médio de corrente nos interruptores passivos (diodos). E a tensão de projeto dos semicondutores será a tensão de pico sobre os mesmos.

A corrente eficaz nos interruptores compartilhados (S_{C1} e S_{C2}), para o conversor *buck biflyback*, é a corrente no interruptor do primário do conversor *flyback* funcionando em metade do período, e é dada por (4.8).

$$IS_{C(ef)} = \frac{V_{bus} \cdot D}{L_p \cdot f_s} \cdot \sqrt{\frac{D}{6}} \quad (4.8)$$

Para a especificação da tensão nos interruptores compartilhados, deve-se considerar um valor de tensão de no mínimo o dobro da tensão de barramento. Esta consideração vem da topologia *biflyback* inversora, e por isso é válida para todas as topologias integradas com este conversor.

No conversor *buck biflyback* a tensão de pico nos interruptores compartilhados é dada por (4.9).

$$VS_{C(pk)} = V_{in(pk)} + V_{bus} + \alpha \cdot V_o \quad (4.9)$$

Para todas as topologias, a tensão máxima aplicada nos interruptores do secundário é dada por (4.9).

$$VS_{3(pk)} = VS_{4(pk)} = \frac{V_{bus}}{\alpha} + V_o \quad (4.10)$$

As especificações para os interruptores passivos são mostradas na tabela abaixo.

Tabela 4.1 – Especificações para os semicondutores passivos do conversor *buck biflyback*

Diodos	Corrente média	Tensão de pico
D_{bu}	$\frac{1}{\pi} \cdot \int_{\varphi_1}^{\varphi_2} \frac{(V_{in}(t) - V_{bus})^2 \cdot D^2}{2 \cdot V_{bus} \cdot L_{bu} \cdot f_s} \cdot dt$	$V_{in(pk)}$
D_{PFC}	$\frac{V_{bus} \cdot D^2}{2 \cdot L_p \cdot f_s} - \frac{1}{\pi} \cdot \int_{\varphi_1}^{\varphi_2} \frac{(V_{in}(t) - V_{bus}) \cdot D^2}{2 \cdot L_{bu} \cdot f_s} \cdot dt$	$V_{in(pk)}$
$D_{PC1} - D_{PC2}$	$\frac{1}{\pi} \cdot \int_{\varphi_1}^{\varphi_2} \frac{(V_{in}(t) - V_{bus}) \cdot D^2}{2 \cdot L_{bu} \cdot f_s} \cdot dt - \frac{V_{bus} \cdot D^2}{2 \cdot L_p \cdot f_s}$	$2 \cdot V_{bus}$

4.3.2. Boost Biflyback

A substituição da fonte de tensão contínua pelo conversor *boost PFC* é mostrada abaixo. Nota-se claramente que os terminais *S* (*source*) dos três interruptores estão sob o mesmo potencial. Logo, segundo a Figura 4.4, podem-se integrar os interruptores utilizando a conexão do tipo T por sobrecorrente.

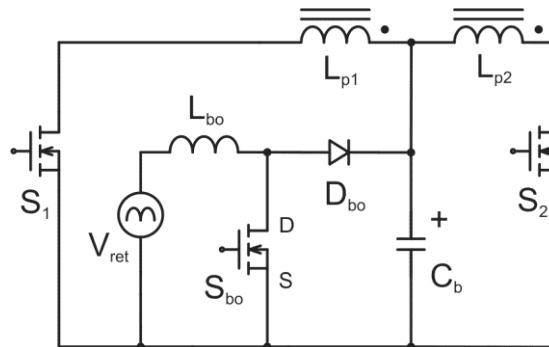


Figura 4.12 – *Boost biflyback* não integrados

Utilizando a técnica de integração e reorganizando os componentes para uma melhor visualização, chega-se a Figura 4.13.

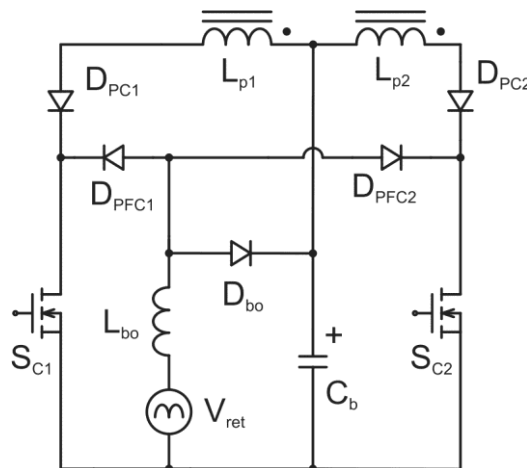


Figura 4.13 – *Boost biflyback* integrados

A integração do conversor *boost* com o conversor *biflyback* resultou na substituição de três interruptores (S_{bo} , S_1 e S_2) por dois interruptores controlados (S_{C1} e S_{C2}) e quatro diodos (D_{PC1} , D_{PC2} , D_{PFC1} e D_{PFC2}). Entretanto, analisando o funcionamento do circuito, nota-se que

os diodos D_{PC1} e D_{PC2} podem ser substituídos por um diodo D_{PC} entre a conexão do capacitor de barramento (C_b) e os indutores do primário do conversor *biflyback* (L_{p1} e L_{p2}). Esta simplificação pode ser feita para qualquer integração do conversor *biflyback* do tipo T e I-T (sobrecorrente), porém isto provoca sobretensão no interruptor compartilhado, como é mostrado na Figura 4.14.

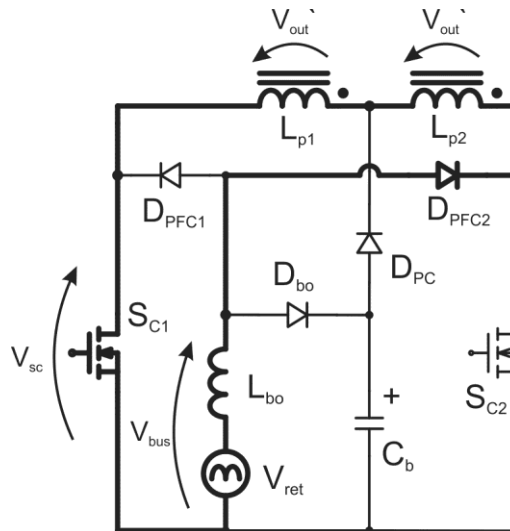


Figura 4.14 – Simplificação do conversor *boost biflyback* integrado

O cálculo da indutância do conversor *boost PFC* é definido em (3.12). Entretanto, o indutor pode ser definido em função da indutância do primário do conversor *flyback*, da tensão de barramento e da tensão de entrada. Isto é mostrado em (4.11).

$$L_{bo} = \frac{L_p}{V_{bus}} \cdot \frac{1}{\pi} \cdot \int_0^{\pi} \frac{V_{in}(t)^2}{[V_{bus} - V_{in}(t)]} \cdot dt \quad (4.11)$$

A relação entre as duas indutâncias e a tensão de barramento é mostrada no gráfico abaixo. Uma vez definida a indutância do primário e a tensão de barramento, a indutância do conversor *boost* pode ser obtida pela Figura 4.15.

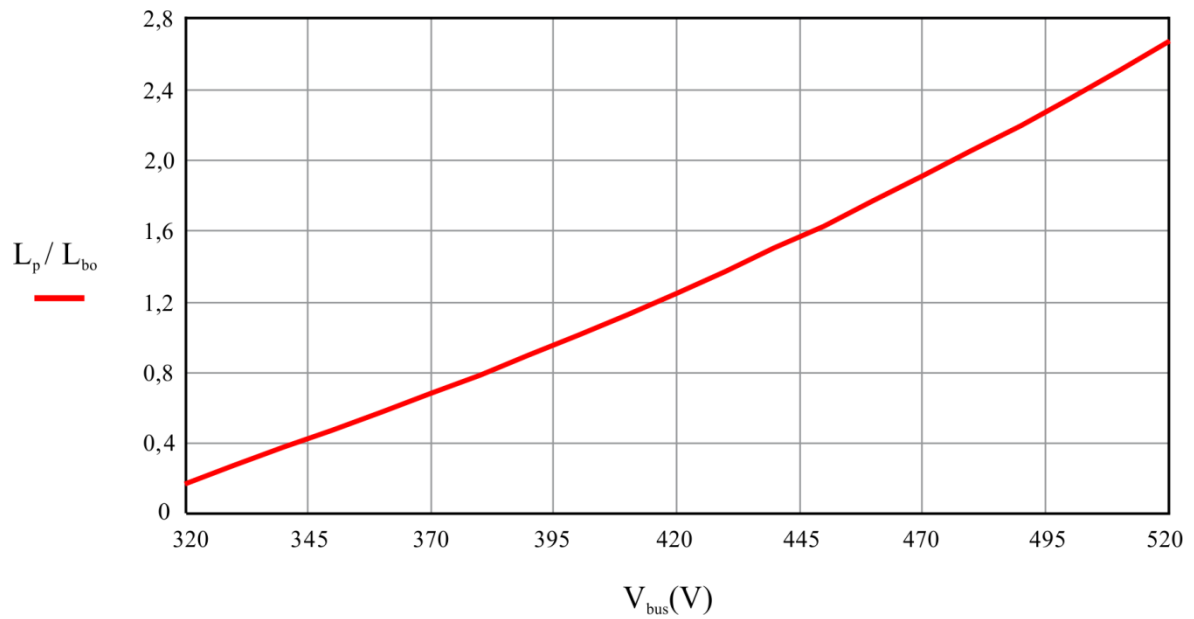


Figura 4.15 – Gráfico da relação de indutâncias do *boost biflyback* em função de V_{bus}

O capacitor de barramento do conversor *boost biflyback* é calculado de forma análoga ao cálculo realizado para o conversor *buck biflyback*. Considerando que nessa topologia a corrente de carregamento do capacitor é a corrente do diodo D_{bo} , dada por (4.12).

$$ID_{bo}(t) = \frac{D^2}{2 \cdot f_s \cdot L_{bo}} \cdot \frac{|V_{in}(t)|^2}{(V_{bus} - |V_{in}(t)|)} \quad (4.12)$$

Usando a mesma equação dada em (4.7), e substituindo a corrente de carregamento do capacitor de barramento pela expressão (4.12), chega-se à expressão para o capacitor de barramento para esta topologia.

$$C_b = \frac{T_R}{2 \cdot \pi \cdot \Delta V_{bus} (\%) \cdot V_{bus}} \cdot \int_{5\pi/4}^{3\pi/4} [IL_p(t) - ID_{bo}(t)] \cdot dt \quad (4.13)$$

O cálculo do valor eficaz de corrente nos interruptores compartilhados para os próximos conversores é um pouco mais complexo, pois leva em consideração a raiz da soma da média quadrática em cada período de comutação. Para isso, a variável NP é definida como o número de períodos de comutação em alta frequência que ocorrem durante metade de um ciclo de rede.

$$NP = \frac{T_R}{2 \cdot T_S} \quad (4.14)$$

O valor da corrente eficaz nos interruptores compartilhados para o conversor *boost biflyback* integrado é dado por (4.15).

$$IS_{C(ef)} = \sqrt{\frac{1}{T_R} \cdot \sum_{n=1}^{NP} \int_0^{D \cdot T_S} \left[\left(\frac{V_{bus}}{L_p} + \frac{V_{in} \cdot \text{sen} \left(\frac{2 \cdot \pi \cdot T_S \cdot n}{T_R} \right)}{L_{bo}} \right) \cdot t \right]^2 dt} \quad (4.15)$$

O interruptor compartilhado deve ser projetado para suportar a maior das tensões sobre o mesmo. As tensões nas diferentes etapas de funcionamento são mostradas em (4.16).

$$VS_{C(pk)} = \begin{cases} 2 \cdot V_{bus} \\ V_{in(pk)} + V_{bus} \\ V_{bus} + \alpha \cdot V_o \\ V_{bus} + 2 \cdot \alpha \cdot V_o \leftarrow * \end{cases} \quad (4.16)$$

A última expressão em (4.16), marcada com um asterisco, somente será válida caso seja escolhida a utilização de um único diodo D_{PC} (Figura 4.14).

Como visto na seção 3.4.2, para uma tensão de entrada de 220 volts eficazes é necessário no mínimo uma tensão de barramento de 400 volts para atender a norma IEC61000-3-2. Logo, a tensão dos interruptores compartilhados para este conversor é de, no mínimo, 800 volts. Esta característica torna o conversor *boost biflyback* pouco praticável para esta tensão de entrada.

O conversor *boost PFC* apresenta melhores resultados quando operado em 110/127 volts de tensão de entrada (DALLA COSTA, ALONSO, *et al.*, 2011).

A

Tabela 4.2 apresenta as especificações para a escolha dos diodos da topologia *boost biflyback*.

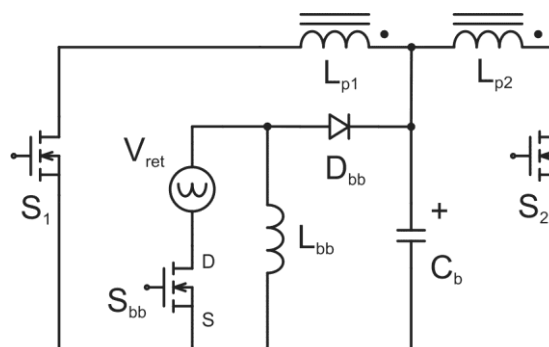
Tabela 4.2 – Projeto dos interruptores passivos do conversor *boost biflyback*

Diodos	Corrente média	Tensão de pico
D_{bo}	$\frac{D^2}{2 \cdot L_{bo} \cdot f} \cdot \frac{1}{\pi} \cdot \int_0^\pi \frac{V_{in}(t)^2}{[V_{bus} - V_{in}(t)]} \cdot dt$	V_{bus}
$D_{PFC1} - D_{PFC2}$	$\frac{D^2}{2 \cdot L_{bo} \cdot f_s} \cdot \frac{1}{2 \cdot \pi} \cdot \int_0^\pi V_{in}(t) \cdot dt$	$2 \cdot V_{bus}$
$D_{PC1} - D_{PC2}$	$\frac{V_{bus} \cdot D^2}{4 \cdot L_p \cdot f_s}$	$\alpha \cdot V_o$

Caso a topologia seja utilizada com somente um diodo D_{PC} , a corrente sobre o mesmo deve ser considerada como o dobro da apresentada na tabela acima.

4.3.3. Buck-Boost Biflyback

A utilização do conversor *buck-boost* para a correção do fator de potência do conversor *biflyback* inversor resulta no circuito mostrado abaixo. Como o conversor é uma topologia inversora, a fonte de entrada V_{ret} é representada com seu lado positivo voltado para baixo.

Figura 4.16 – *Buck-boost biflyback*

No circuito da Figura 4.16 fica evidente que os terminais fonte (S - *source*) dos interruptores estão conectados ao mesmo potencial, sendo assim é possível integrá-los usando uma conexão do tipo T, equivalente a usada no conversor *boost biflyback*. O circuito resultante dessa integração é mostrado na Figura 4.17, o qual é similar ao circuito do conversor *boost biflyback* apresentado na Figura 4.13.

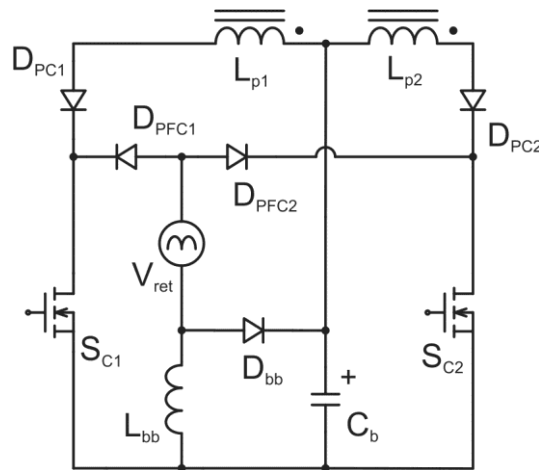


Figura 4.17 – *Buck-boost biflyback* integrados

Como mencionado anteriormente, para este tipo de integração, os diodos D_{PC1} e D_{PC2} podem ser substituídos por um único diodo D_{PC} entre o capacitor de barramento e os indutores do primário do conversor *biflyback*.

Em (4.17) a indutância L_{bb} é definida em função da indutância do primário do *biflyback*, da tensão de barramento e da tensão de entrada.

$$L_{bb} = \frac{L_p}{V_{bus}^2} \cdot \frac{1}{\pi} \cdot \int_0^\pi V_{in}(t)^2 \cdot d(t) \quad (4.17)$$

Utilizando a expressão descrita acima, chega-se ao gráfico apresentado na Figura 4.18. Como este conversor não tem limitação quanto à escolha da tensão de barramento para atender a norma *IEC61000-3-2*, pode-se expandir este gráfico para valores ainda maiores de tensão de barramento.

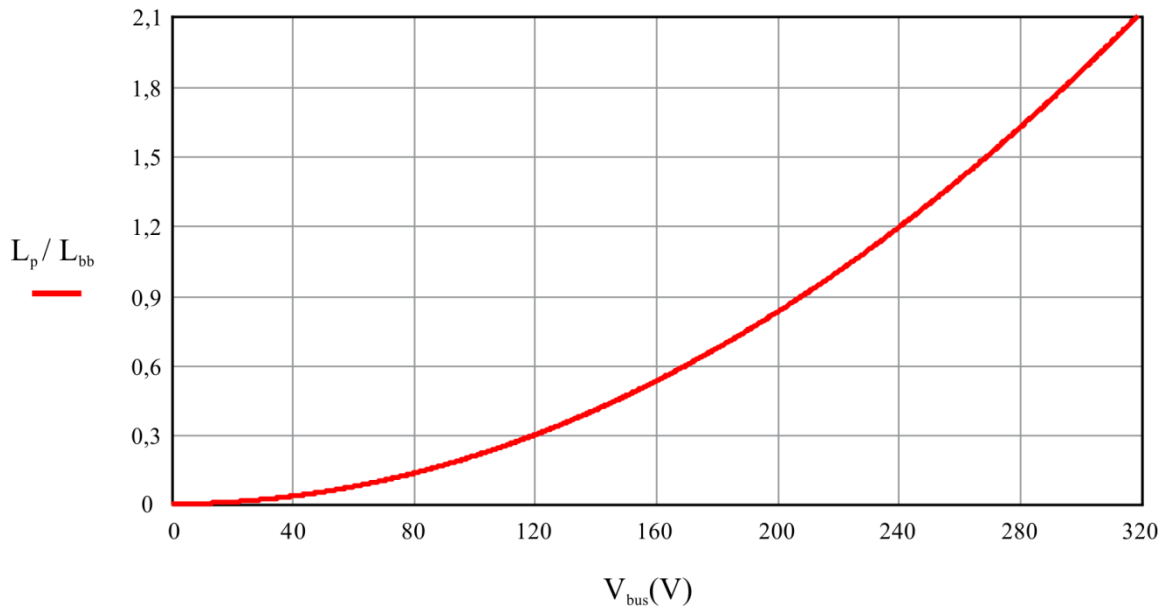


Figura 4.18 – Gráfico da relação entre indutâncias por V_{bus} para o conversor *buck-boost biflyback*

Analisando a Figura 4.17 tem-se que a corrente de carregamento do capacitor de barramento para esta topologia é a corrente no diodo D_{bb} . A função da média instantânea para esta corrente é dada por (4.18).

$$ID_{bb}(t) = \frac{D^2}{2 \cdot f_s \cdot L_{bb}} \cdot \frac{V_{in}(t)^2}{V_{bus}} \quad (4.18)$$

A equação de cálculo do capacitor de barramento é a mesma dada pela equação (4.13), substituindo o termo $ID_{bo}(t)$ pelo termo $ID_{bb}(t)$.

A tensão sobre o interruptor compartilhado tem a mesma característica apresentada em (4.16), com exceção da tensão quando a topologia opera com somente um diodo D_{PC} . Neste caso, a tensão de pico no interruptor compartilhado será a apresentada abaixo.

$$VS_{C(pk)} = V_{in(pk)} + V_{bus} + 2 \cdot \alpha \cdot V_o \quad (4.19)$$

A corrente eficaz no interruptor compartilhado terá a mesma equação do conversor *boost biflyback*, a qual foi mostrada em (4.15), sendo somente necessária a substituição do termo L_{bo} por L_{bb} .

As especificações dos diodos da topologia em questão são mostradas na Tabela 4.3.

Tabela 4.3 – Projeto dos interruptores passivos para o conversor *buck-boost biflyback*

Diodos	Corrente média	Tensão de pico
D_{bb}	$\frac{D^2}{2 \cdot L_{bb} \cdot f} \cdot \frac{1}{\pi} \cdot \int_0^\pi \frac{V_{in}(t)^2}{V_{bus}} \cdot dt$	$V_{in(pk)} + V_{bus}$
$D_{PFC1} - D_{PFC2}$	$\frac{D^2}{2 \cdot L_{bb} \cdot f_s} \cdot \frac{1}{2 \cdot \pi} \cdot \int_0^\pi V_{in}(t) \cdot dt$	$2 \cdot V_{bus}$
$D_{PC1} - D_{PC2}$	$\frac{V_{bus} \cdot D^2}{4 \cdot L_p \cdot f_s}$	$V_{in(pk)} + \alpha \cdot V_o$

Sendo que a corrente no diodo D_{PC} será o dobro da apresentada na tabela acima caso seja utilizado somente um diodo D_{PC} na topologia integrada.

4.3.4. *Flyback Biflyback*

A substituição da tensão contínua no conversor *biflyback* também pode ser feita pelo conversor *flyback PFC*. Nota-se na Figura 4.19, que este conversor dá a possibilidade de dois tipos de integração:

- **Integração por sobrecorrente**, do tipo T, onde os terminais fonte (S - *source*) dos interruptores dos dois estágios, *PFC* e *PC*, são conectados na mesma referência. O conversor resultante dessa integração será chamado de *Flyback SC Biflyback*;
- **Integração por sobretensão**, do tipo I- π , onde o terminal dreno (D - *drain*) do interruptor do estágio *PFC* é conectado aos terminais fonte (S - *source*) dos interruptores do circuito *PC*. O conversor resultante dessa integração será chamado de *Flyback ST Biflyback*;

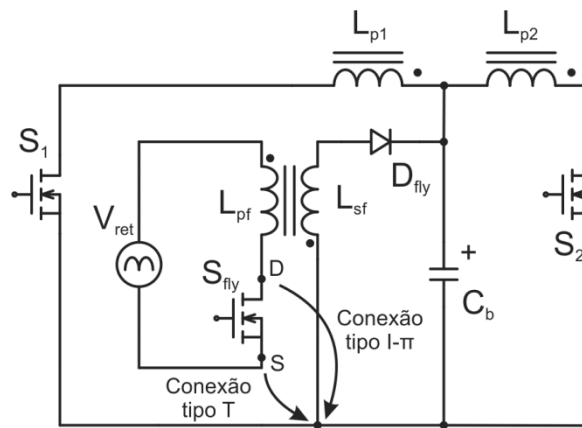


Figura 4.19 – *Flyback biflyback*

A grande vantagem do uso do *flyback* para *PFC* está na liberdade de escolha da razão cíclica e da tensão de barramento. Pois, para os conversores analisados anteriormente, a razão cíclica era limitada pela escolha da tensão de barramento, diferentemente do conversor *flyback* que não possui essa limitação. E assim como o conversor *buck-boost PFC*, este conversor também não possui limitação de tensão de barramento para atender as normas de distorção harmônica da corrente de entrada. Porém, esta topologia acrescenta mais um acoplamento magnético.

4.3.4.1. *Flyback SC Biflyback*

Este tipo de conexão apresenta características de sobrecorrente no interruptor compartilhado. A topologia sem integração é mostrada na Figura 4.20.

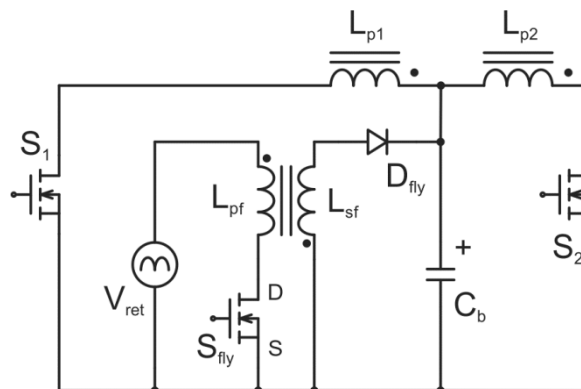


Figura 4.20 – *Flyback SC biflyback sem integração*

Utilizando a metodologia apresentada nesse capítulo, tem-se na Figura 4.21 o circuito resultante da integração dos interruptores.

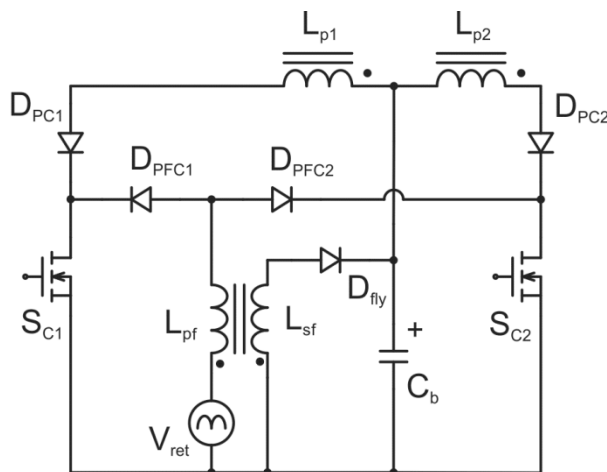


Figura 4.21 – *Flyback SC biflyback* integrado

As características de projeto desse conversor são as mesmas analisadas para o conversor *buck-boost biflyback*.

A indutância do primário (L_{pf}) é calculada pela mesma expressão apresentada em (4.17). E a relação inversa das espiras para o acoplamento magnética do estágio *PFC* é dado por (4.20).

$$\alpha_{fly} = \frac{V_{in(pk)}}{V_{bus}} \cdot \frac{D}{(1-D)} \quad (4.20)$$

Logo, a indutância do secundário L_{sf} pode ser calculada utilizando a relação abaixo.

$$L_{fs} = \frac{L_{pf}}{\alpha_{fly}^2} \quad (4.21)$$

O projeto do capacitor de barramento é idêntico ao apresentado para o conversor *buck-boost biflyback*, substituindo somente a indutância L_{bb} por L_{pf} .

As únicas alterações no projeto dos semicondutores em comparação ao conversor *buck-boost biflyback* estão nas tensões sobre o interruptor compartilhado e no diodo D_{fly} , as quais são mostradas abaixo.

$$VS_{C(pk)} = V_{in(pk)} + \alpha_{fly} \cdot V_{bus}$$

$$VD_{fly(pk)} = \frac{V_{in(pk)}}{\alpha_{fly}} + V_{bus} \quad (4.22)$$

4.3.4.2. Flyback ST Biflyback

A colocação do terminal dreno do interruptor de *PFC* no mesmo potencial dos terminais fonte do conversor *biflyback* resulta na configuração ilustrada na Figura 4.22. Note-se que nesta figura a integração será do mesmo tipo do conversor *buck biflyback*, ou seja, do tipo $I-\pi$ por sobretensão.

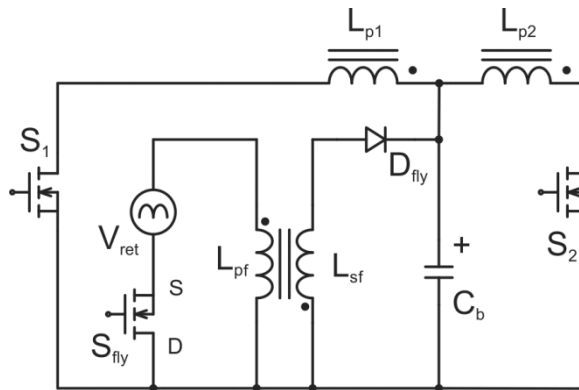


Figura 4.22 – Flyback ST biflyback sem integração

Realizando a integração da topologia mostrada acima, chega-se ao circuito mostrado na Figura 4.23.

O cálculo das indutâncias L_{pf} e L_{sf} é realizado da mesma forma apresentada na seção anterior, para o conversor *flyback SC biflyback*.

O projeto do capacitor de barramento será o mesmo do apresentado para a topologia *buck-boost biflyback* integrado. A corrente eficaz do interruptor compartilhado terá a mesma equação do conversor *buck biflyback*.

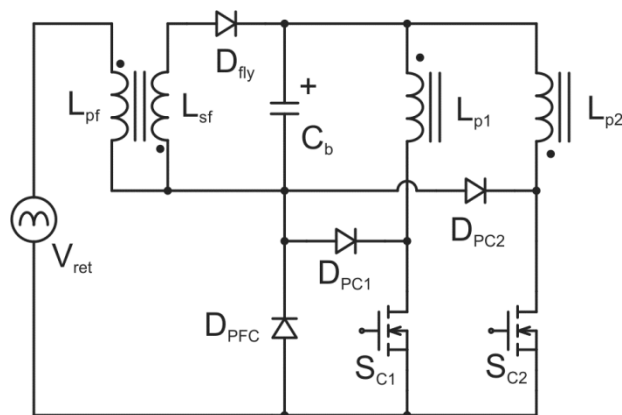


Figura 4.23 – *Flyback ST biflyback* Integrado

A tensão de pico sob os interruptores compartilhados é dada por (4.23).

$$VS_{C(pk)} = V_{in(pk)} + \alpha_{fly} \cdot V_{bus} + V_{bus} + \alpha \cdot V_o \quad (4.23)$$

Os diodos da topologia dessa seção devem suportar os seguintes esforços.

Tabela 4.4 – Especificações dos semicondutores passivos do conversor *flyback ST biflyback*

Diodos	Corrente média	Tensão de pico
D_{fly}	$\frac{D^2}{2 \cdot L_{pf} \cdot f \cdot V_{bus}} \cdot \frac{1}{\pi} \cdot \int_0^\pi V_{in}(t)^2 \cdot dt$	$\frac{V_{in(pk)}}{\alpha_{fly}} + V_{bus}$
D_{PFC}	$\frac{V_{bus} \cdot D^2}{2 \cdot L_p \cdot f_s} - \frac{1}{\pi} \cdot \int_0^\pi \frac{V_{in}(t) \cdot D^2}{2 \cdot L_{pf} \cdot f_s} \cdot dt$	$V_{in(pk)} + \alpha_{fly} \cdot V_{bus}$
$D_{PC1} - D_{PC2}$	$\frac{1}{\pi} \cdot \int_0^\pi \frac{V_{in}(t) \cdot D^2}{2 \cdot L_{pf} \cdot f_s} \cdot dt - \frac{V_{bus} \cdot D^2}{2 \cdot L_p \cdot f_s}$	$V_{bus} + \alpha \cdot V_o$

4.4. Exemplo de projeto para as topologias integradas

A fim de comparar todas as topologias apresentadas, um projeto envolvendo todas as topologias integradas vistas neste capítulo foi desenvolvido. Assim como a simulação de todas as topologias utilizando os dados desse projeto.

A metodologia utilizada para o projeto considerou os seguintes pontos:

- Os mesmos dados provenientes do projeto da seção 2.5 (pág.57) devem ser utilizados. E o projeto do filtro de entrada deve seguir a metodologia apresentada na seção 3.5 (pág. 91).
- Todas as topologias devem atender a norma *IEC61000-3-2* para os índices das harmônicas da corrente de entrada. Isto resultou na limitação das tensões das topologias que utilizam os conversores *buck* e *boost PFC*. As tensões de barramento de 100 volts e 450 volts foram escolhidas para os conversores *buck* e *boost*, respectivamente.
- Todas as topologias deveriam ter a mesma razão cíclica máxima de projeto. Como as limitações das tensões de barramento dos conversores *buck* e *boost* resultam na limitação da razão cíclica máxima, logo a razão cíclica de 0,28 foi escolhida para todas as topologias integradas.
- A tensão de barramento das topologias *buck-boost* e *flyback* foi escolhida a fim das mesmas terem a mesma razão cíclica de 0,28.

O resultado final do projeto para todas as topologias integradas utilizando as fórmulas descritas nesse capítulo é mostrado na Tabela 4.5. Observa-se que devido à escolha da mesma razão cíclica, a indutância do secundário e o capacitor de saída possuem o mesmo valor. A indutância L_{PFC} faz referência à indutância de cada conversor *PFC* (L_{bu} , L_{bo} , L_{bu} e L_{pf}).

Tabela 4.5 – Projeto exemplo para as topologias integradas

Conversor	$V_{bus}(V)$	D_{max}	$L_p(\mu H)$	$L_s(\mu H)$	$L_{PFC}(\mu H)$	$L_{st}(\mu H)$	$C_b(\mu F)$	$C_o(\mu F)$
Buck	100		119		344	-	377	
Boost	450		2400		1486	-	19	
Buck-boost	140	0,28	233	353	576	-	160	1,9
Flyback SC	140		233		576	668	160	
Flyback ST	140		233		576	285	160	

De modo a comparar os resultados obtidos por este exemplo de projeto, simulações de todas as topologias foram realizadas no software Psim® v9.0.

Os resultados das simulações comprovaram todas as equações descritas nesse capítulo. Os valores de corrente e tensão em todos os semicondutores são mostrados na tabela abaixo, assim como o resultado de *THD* e FP. Os valores de corrente para os interruptores são do tipo eficaz e para os diodos são valores médios. Os valores de tensão mostrados são de pico.

Tabela 4.6 – Resultados da simulação das topologias integradas

Conversor	Componente	Corrente	Tensão	<i>THD</i>	FP
<i>Buck</i>	$S_{C1} - S_{C2}$	1,27	453	0,22	0,97
	D_{bu}	0,515	311		
	D_{PFC}	0,515	311		
	$D_{PC1} - D_{PC2}$	Não utilizados			
<i>Boost</i>	$S_{C1} - S_{C2}$	0,494	900	0,22	0,97
	D_{bo}	0,186	450		
	$D_{PFC1} - D_{PFC2}$	0,065	900		
	$D_{PC1} - D_{PC2}$	0,092	188		
<i>Buck-boost</i>	$S_{C1} - S_{C2}$	1,45	451	0,03	0,99
	D_{bb}	0,588	451		
	$D_{PFC1} - D_{PFC2}$	0,169	280		
	$D_{PC1} - D_{PC2}$	0,294	369		
<i>Flyback SC</i>	$S_{C1} - S_{C2}$	1,45	441	0,03	0,99
	D_{fly}	0,588	475		
	$D_{PFC1} - D_{PFC2}$	0,169	280		
	$D_{PC1} - D_{PC2}$	0,294	360		
<i>Flyback ST</i>	$S_{C1} - S_{C2}$	0,908	640	0,02	0,99
	D_{fly}	0,588	475		
	D_{PFC}	0,251	441		
	$D_{PC1} - D_{PC2}$	Não utilizados			

Análise dos resultados de simulação para os conversores integrados:

- **Buck Biflyback:** este conversor apresenta limitação na tensão de barramento para atender a norma IEC61000-3-2. Esta é a topologia com menor número de componentes e com menores esforços de tensão nos semicondutores em geral.
- **Boost Biflyback:** este conversor apresenta limitação no valor mínimo da tensão de barramento para atender a norma IEC61000-3-2. Devido à alta tensão de barramento este conversor apresentou os maiores esforços de tensão nos interruptores. Sendo necessários interruptores compartilhados que suportem tensões superiores a 900 V.
- **Buck-boost Biflyback:** apresenta níveis médios de tensão e correntes nos interruptores, quando comparado aos outros conversores. Esta topologia possui a liberdade na escolha de qualquer tensão de barramento para o atendimento da norma IEC61000-3-2. Porém, para sua implementação integrada é necessária à adição de quatro diodos (D_{PC1} , D_{PC2} , D_{PFC1} e D_{PFC2}).
- **Flyback SC Biflyback:** este conversor é bastante similar ao *buck-boost biflyback*. Entretanto, além da liberdade da escolha da tensão de barramento, este possui, também, a liberdade na escolha da razão cíclica. Uma característica negativa está na adição de mais um componente com acoplamento magnético.
- **Flyback ST Biflyback:** esta topologia apresenta similaridades com o conversor *buck biflyback*. Este conversor possui a liberdade de escolha da tensão de barramento e da razão cíclica. Entretanto, apresenta maiores tensões nos interruptores quando comparado ao conversor *buck biflyback*. E, também, apresenta a adição de um acoplamento magnético ao sistema.

Conclui-se que a topologia *buck biflyback* apresenta as melhores características frente às outras topologias. Esta escolha leva em consideração o baixo número de componentes e os menores esforços de tensão nos semicondutores.

4.5. Conclusão

Neste capítulo foi apresentado o conceito de integração de conversores e a metodologia para execução da mesma.

As integrações do conversor *biflyback* com os principais conversores *PFC* foram desenvolvidas e os projetos de todos os componentes provenientes destas integrações foram realizados.

Uma importante conclusão mostrou que a tensão de barramento não depende da carga e nem da razão cíclica, sendo somente dependente da relação entre as indutâncias e a tensão de entrada. E como será visto no capítulo 6, esta característica faz com que os conversores *PFC* não entrem no estudo da dinâmica do reator.

Os resultados das simulações mostram que para as topologias integradas por sobretensão (*buck* e *flyback* ST), somente um diodo D_{PFC} é acrescentado à topologia. Os diodos D_{PC} podem ser retirados para o exemplo de projeto apresentado.

As topologias integradas por sobrecorrente (*boost*, *buck-boost* e *flyback* SC) necessitam da adição de quatro diodos para o seu funcionamento. E as topologias que utilizam o conversor *flyback* para a correção do fator de potência, requerem um acoplamento magnético extra.

A fim de validar experimentalmente os resultados encontrados pela simulação, uma topologia deve ser escolhida para implementação prática. Devido ao baixo número de componentes e pela simplicidade, a topologia *buck biflyback* será a escolhida para a implementação prática.

CAPÍTULO 5

CONVERSOR *BUCK BIFLYBACK*

5.1. Introdução

O capítulo anterior mostrou que a topologia *buck biflyback* apresentou características que a fez ser escolhida para a implementação prática.

Este capítulo tem por objetivo mostrar as etapas de operação detalhadamente para a topologia escolhida, assim como mostrar todos os componentes utilizados no experimento. Os resultados experimentais serão mostrados para comprovar o funcionamento do circuito proposto. Os circuitos auxiliares, como o ignitor e o circuito de sincronização com a rede de alimentação, são analisados.

O circuito completo do conversor *buck biflyback* inversor é apresentado na Figura 5.1.

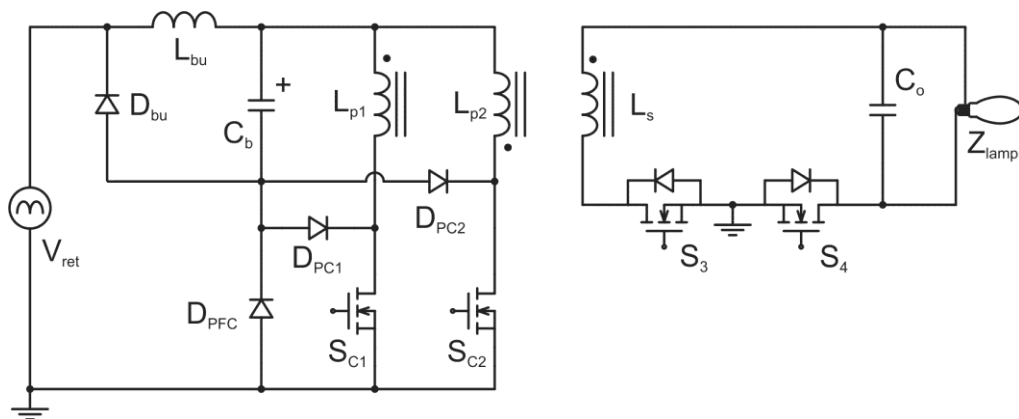


Figura 5.1 – Topologia proposta: *Buck Biflyback* Inversor

A fonte de tensão V_{ret} , como já mencionado anteriormente, representa a fonte de tensão da rede com uma ponte retificadora completa e um filtro passa-baixa de segunda ordem conforme a Figura 4.3 (pág. 97).

Os indutores L_{p1} , L_{p2} e L_s são acoplados em um único núcleo de ferrite. O indutor L_{bu} e o diodo D_{bu} são partes do conversor *buck PFC* e os diodos D_{PFC} , D_{PC1} e D_{PC2} são resultantes da integração dos interruptores dos conversores *buck PFC* e *biflyback* inversor.

Os diodos D_{PC1} e D_{PC2} podem ser eliminados conforme o projeto da topologia, como apresentado na seção 4.3.1 (pág. 99).

Os quatro interruptores ativos, S_{C1} , S_{C2} , S_3 e S_4 , são do tipo *MOSFET*.

O capacitor C_o , que fica em paralelo com a lâmpada, funciona como um filtro de alta frequência para manter baixa a ondulação de tensão e corrente da saída.

Todo o circuito à esquerda do acoplamento magnético será chamado de primário e à direita de secundário.

Os interruptores do primário, S_{C1} e S_{C2} , são comutados em alta frequência (40 kHz) para reduzir o tamanho dos componentes magnéticos, possuindo uma modulação em baixa frequência de 30 Hz, a fim de não excitar o fenômeno de ressonância acústica. Os interruptores do secundário, S_3 e S_4 , são comutados em baixa frequência (30 Hz), sendo esta a frequência da tensão aplicada na lâmpada (Figura 5.2).

5.2. Etapas de Operação

No capítulo 2 foram apresentadas as etapas de operação para o conversor *biflyback* inversor. Nesta seção serão analisadas as etapas de operação para o conversor *buck biflyback* inversor, evidenciando todas as possíveis etapas de operação para qualquer projeto que utilize esta topologia.

A topologia proposta possui os mesmos quatro estágios de operação do conversor *biflyback* inversor analisado na seção 2.3. Ou seja, no primeiro estágio a lâmpada é alimentada com tensão negativa. O segundo corresponde ao estágio de inversão da polaridade da tensão de saída, de negativa para positiva. A tensão positiva é aplicada no terceiro estágio. E a inversão da tensão de positiva para negativa é feita no quarto estágio.

A Figura 5.2 mostra os sinais de comando dos interruptores e os estágios de operação, assim como os valores de modulação. A modulação dos interruptores é por largura de pulso (*PWM – Pulse Width Modulation*). Quando os sinais de comando estão em nível alto, os interruptores estão habilitados, e em nível baixo estão bloqueados.

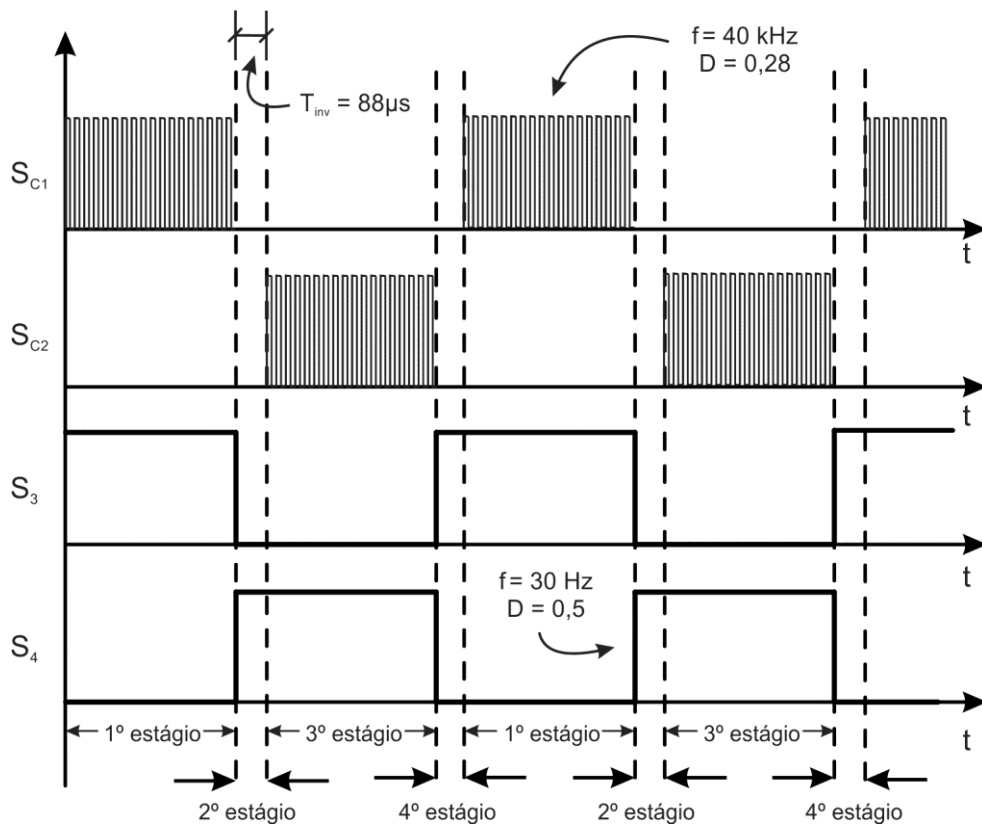


Figura 5.2 – Comando dos interruptores

A fim de exemplificar as formas de onda das correntes dos principais componentes da topologia *buck biflyback* inversora, a Figura 5.3 mostra as correntes nos estágios 1 e 3 de operação. Os estágios 2 e 4 foram omitidos da figura devido ao seu pequeno intervalo de operação ($88 \mu\text{s}$) e por já terem sido abordados na seção 2.4 (pág. 52).

A parte (a) da Figura 5.3 mostra que o primeiro estágio pode ser dividido em 3 momentos.

- **Momento 1:** representa o período em que a tensão da rede de alimentação é inferior à tensão de barramento. Logo, nesse período não haverá corrente nos componentes do conversor *buck PFC*.
- **Momento 2:** mostra o período em que a tensão da rede de alimentação é superior à tensão de barramento, e a corrente do estágio do conversor *buck* é inferior à corrente do primário do conversor *biflyback*.

- **Momento 3:** mostra o período em que a corrente da etapa de *PFC* é superior à corrente do primário do conversor *biflyback*. Este momento pode não acontecer dependendo do projeto da topologia.

A parte (b) da Figura 5.3, mostra a operação do conversor na qual a corrente do primário do conversor *flyback* é sempre maior que a corrente do indutor L_{bu} . Logo, não haverá o momento 3 mostrado na parte (a) da mesma Figura 5.3. Ou seja, há somente dois momentos. O primeiro momento ocorre quando a tensão de entrada for inferior à tensão de barramento, e o segundo momento, quando a tensão de entrada for superior à tensão de barramento.

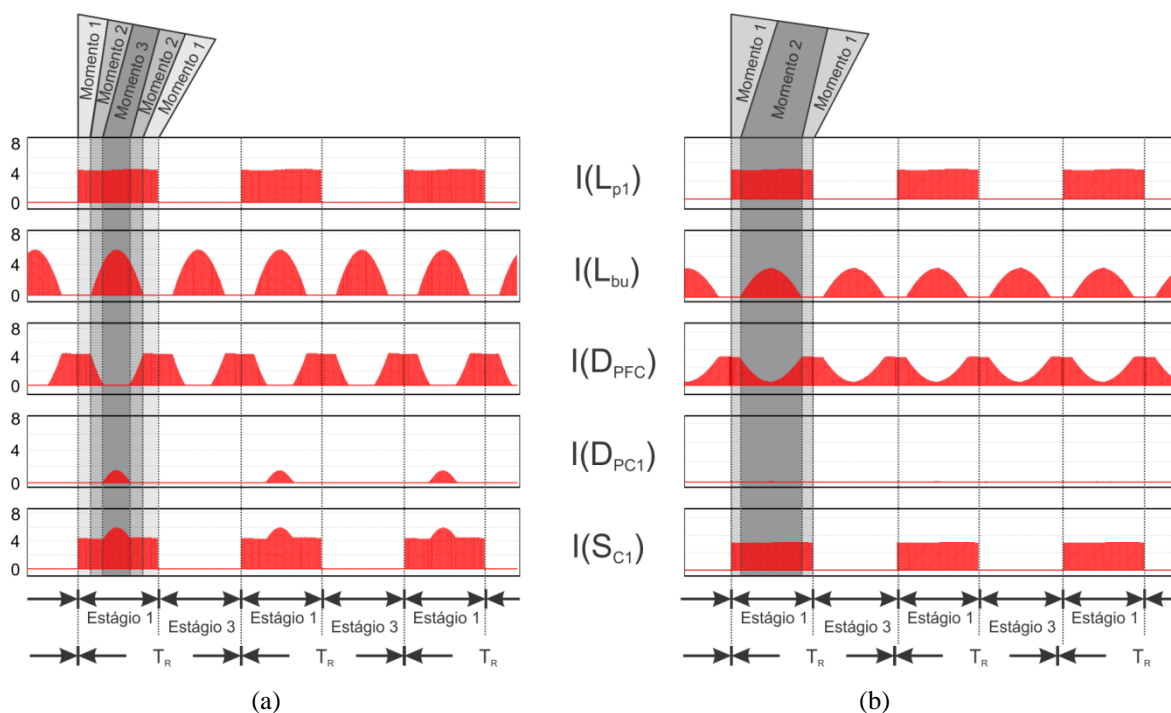


Figura 5.3 – Corrente nos principais componentes do conversor *buck biflyback* Inversor:

(a) Com 3 momentos; (b) Com 2 momentos

A corrente do diodo D_{PFC} será a diferença entre a corrente do primário do *flyback*, $I(L_{p1})$, e a corrente do indutor *buck*, $I(L_{bu})$. Caso a corrente no indutor *buck* seja maior que a corrente do primário do *flyback*, o diodo ficará polarizado, mas terá corrente nula, e a diferença entre as duas correntes passará pelos diodos D_{PC} , como mostra o momento 3 da Figura 5.3(a).

A corrente dos diodos D_{PC} sempre será a diferença entre a corrente do indutor *buck* (L_{bu}) e do indutor do primário do *flyback* (L_{p1}). Caso a corrente do estágio *PC* (*flyback*) seja sempre maior que a corrente do estágio *PFC* (*buck*), estes diodos podem ser eliminados, como mostra a Figura 5.3(b).

Nota-se também que a corrente no interruptor compartilhado será sempre a maior das correntes entre os indutores L_{bu} e L_{p1} .

5.2.1. Primeiro Estágio

Este estágio corresponde ao semiciclo negativo da tensão na lâmpada.

Os interruptores S_{C2} e S_4 são mantidos abertos e S_3 é mantido habilitado durante todo o estágio. A comutação em alta frequência é feita pelo interruptor S_{C1} .

A primeira etapa mostra o funcionamento do circuito quando os interruptores compartilhados estão ativos e a segunda etapa quando os interruptores compartilhados estão desabilitados.

A Figura 5.4 apresenta as correntes do enrolamento primário do *flyback*, $I(L_{p1})$, e do indutor do *buck*, $I(L_{bu})$, para o primeiro estágio de operação. Esta figura também mostra as subdivisões das etapas e dos momentos de operação da topologia.

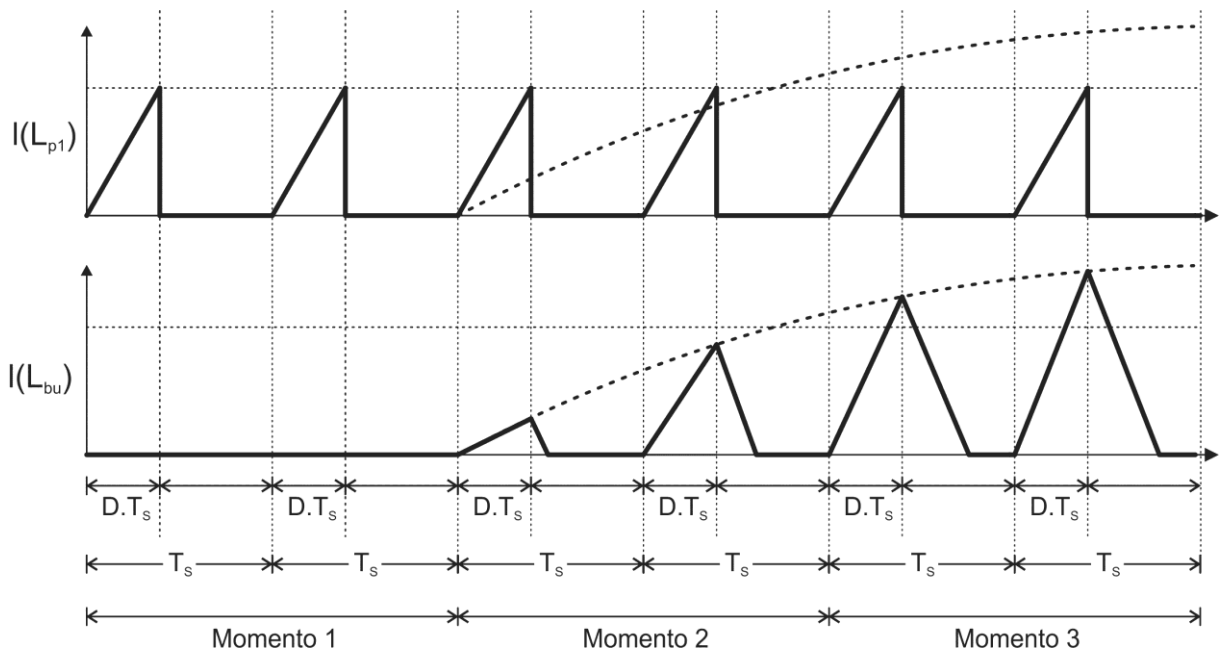


Figura 5.4 – Definição dos momentos e etapas do primeiro estágio

De modo a explicar as etapas de funcionamento da topologia *buck biflyback* inversor durante o primeiro estágio, seis intervalos de tempo são representados nas Figura 5.5 a Figura 5.10. As explicações das etapas de operação irão referenciar qual a sequência de funcionamento da topologia com as figuras abaixo.

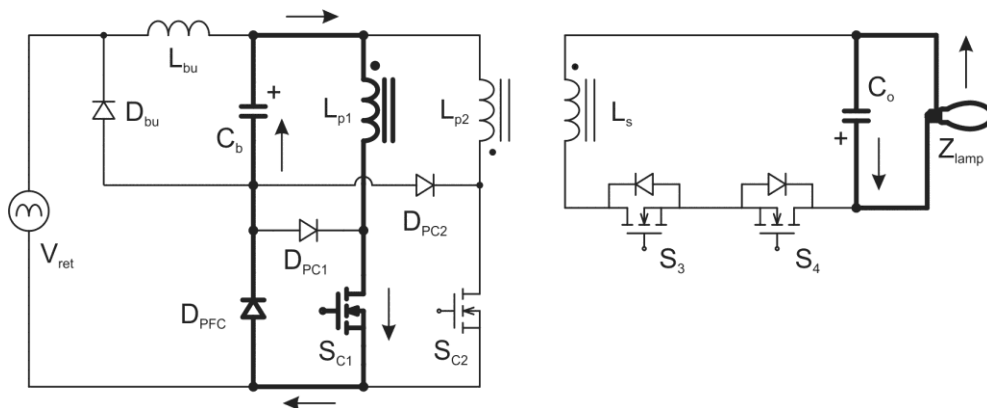


Figura 5.5 – Intervalo I

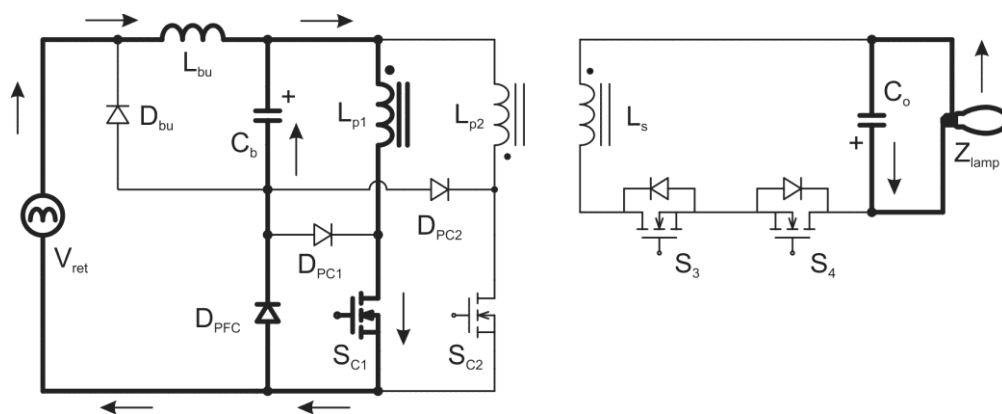


Figura 5.6 – Intervalo II

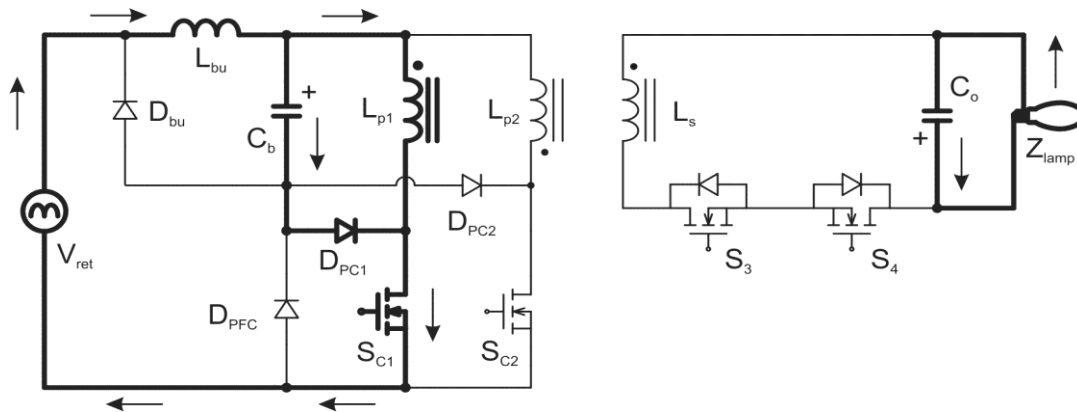


Figura 5.7 – Intervalo III

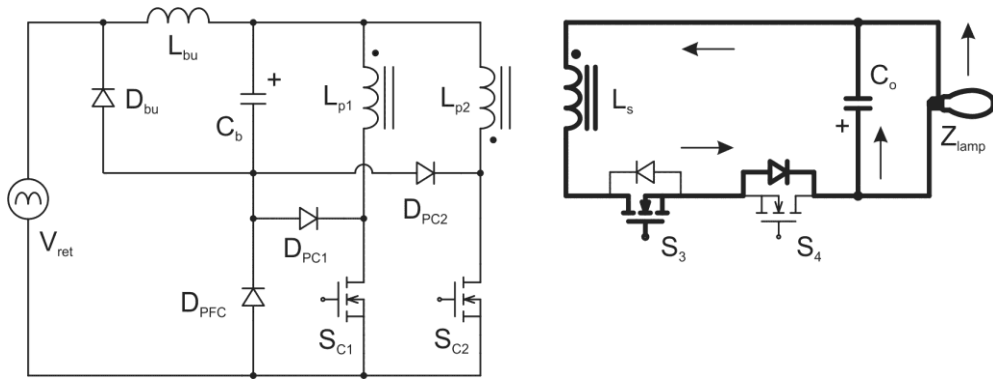


Figura 5.8 – Intervalo IV

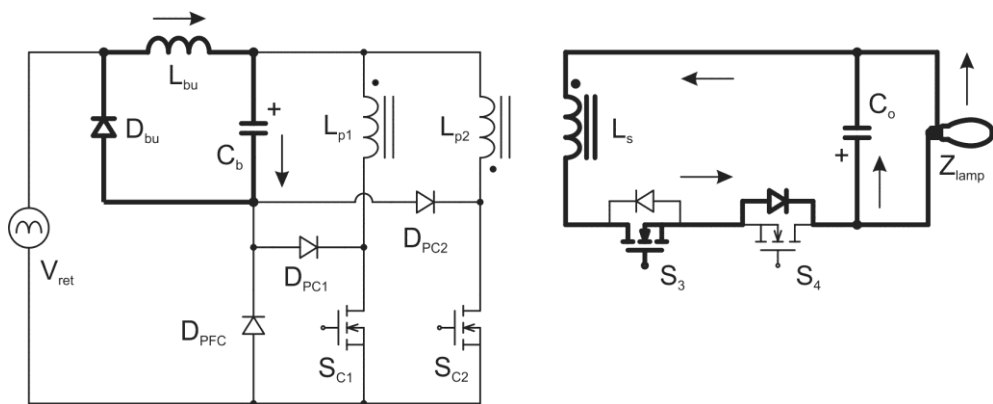


Figura 5.9 – Intervalo V

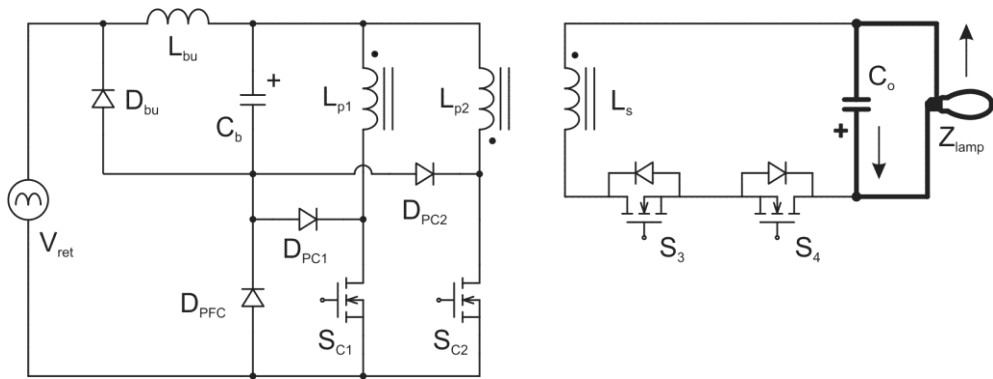


Figura 5.10 – Intervalo VI

5.2.1.1. Momento 1

No primeiro momento, a tensão da rede é inferior à tensão de barramento ($V_{bus} > V_{in}$). Logo, haverá corrente somente no primário do conversor biflyback. Durante todo esse momento não há corrente do estágio de *PFC*.

A primeira etapa ocorre no fechamento do interruptor compartilhado, a tensão de barramento é aplicada sobre o primário do conversor *biflyback* e, a lâmpada é alimentada pelo capacitor C_o , esta etapa é representada pelo intervalo I na Figura 5.5. A segunda etapa ocorre quando S_{C1} é aberto e a tensão induzida no secundário polariza diretamente o diodo em antiparalelo de S_4 . A energia armazenada no acoplamento magnético é transferida para o capacitor C_o e para a lâmpada. A Figura 5.8 mostra as partes ativas do circuito nessa etapa de funcionamento (intervalo IV). E a última etapa ocorre quando não há mais corrente no indutor do secundário (L_s) do conversor *biflyback*, representado pelo intervalo VI na Figura 5.10.

A sequência de funcionamento desse momento segue os intervalos: I, IV e VI. Estas três etapas são repetidas até que a tensão de entrada seja maior que a tensão de barramento, iniciando o segundo momento.

5.2.1.2. Momento 2

O segundo momento ocorre quando a tensão da rede for superior à tensão de barramento ($V_{in} > V_{bus}$), havendo assim corrente no estágio *PFC*, porém a corrente do indutor do *buck* ainda é menor que a corrente do primário do conversor *biflyback*, momento 2 da Figura 5.3 e da Figura 5.4.

A primeira etapa ocorre quando o interruptor compartilhado é fechado (Intervalo II), mostrado na Figura 5.6. A diferença entre a tensão de entrada e a tensão de barramento é aplicada no indutor L_{bu} . A diferença entre a corrente de *PFC* e a corrente de *PC* será fornecida pelo capacitor C_b , passando pelo diodo D_{PFC} . Como já mencionado, caso a corrente de *PC* for sempre superior à corrente de *PFC*, os diodos D_{PC1} e D_{PC2} poderão ser eliminados.

A segunda etapa ocorre na abertura do interruptor compartilhado. Nesse momento, o diodo D_{bu} fica diretamente polarizado fazendo com que a energia do indutor L_{bu} seja entregue para o capacitor C_b , e a energia armazenada no acoplamento magnético do conversor *biflyback* alimente o capacitor C_o e a lâmpada, como mostra o intervalo V da Figura 5.9. Quando não houver mais energia armazenada nos indutores, a terceira etapa iniciará. Nesta etapa a lâmpada é alimentada pelo capacitor de saída (Figura 5.10).

Este momento possui a seguinte sequência de intervalos: II, V e VI. Esta sequência é repetida até que a corrente no indutor L_{bu} seja maior do que a corrente do indutor L_{p1} . Caso isto não ocorra, o primeiro momento é repetido (Figura 5.3b da pág. 126).

5.2.1.3. Momento 3

O terceiro momento, que pode não ocorrer, acontece quando a corrente do indutor *buck* (L_{bu}) é superior à corrente do indutor L_{p1} . Quando o interruptor é fechado, o diodo D_{PFC} ficará polarizado, mas não haverá corrente nele e a diferença entre a corrente do indutor L_{bu} e do indutor L_{p1} passará pelo diodo D_{PC1} , como mostra o intervalo III da Figura 5.7. Nesta etapa a corrente no interruptor será igual à corrente da etapa de *PFC*.

A segunda etapa desse momento ocorre na abertura do interruptor compartilhado, a qual é representada pelo intervalo V da Figura 5.9. Esta etapa perdura até que as correntes nos indutores sejam nulas. Então a terceira etapa inicia com somente o capacitor alimentando a lâmpada, intervalo VI da Figura 5.10.

Este momento apresenta a seguinte sequência de funcionamento: intervalo III, V e VI.

5.2.2. Segundo Estágio

Este é o estágio de inversão da polaridade da tensão na lâmpada, de negativa para positiva. Esta inversão se dará de forma ressonante, como foi apresentado na seção 2.4 (pág. 49).

Os interruptores S_{C1} e S_{C2} são mantidos abertos. E os interruptores do secundário, S_3 e S_4 comutam de estado. Assim, o circuito equivalente do conversor é um circuito RLC em paralelo, considerando a lâmpada como uma resistência em regime permanente.

As formas de onda da tensão de saída e corrente no indutor do secundário são mostradas na Figura 5.11. Esta figura ainda mostra que este estágio de operação pode ser dividido em duas etapas de operação.

5.2.2.1. Primeira Etapa

Inicialmente o capacitor encontra-se carregado com a tensão de saída e o indutor do secundário sem corrente inicial (ponto A da Figura 5.11). A energia armazenada no capacitor C_o é transferida para o indutor L_s e parte é dissipada na lâmpada, até que a tensão no capacitor seja nula e a energia no indutor seja máxima (ponto B da Figura 5.11). As direções das correntes nessa etapa são mostradas na Figura 5.12.

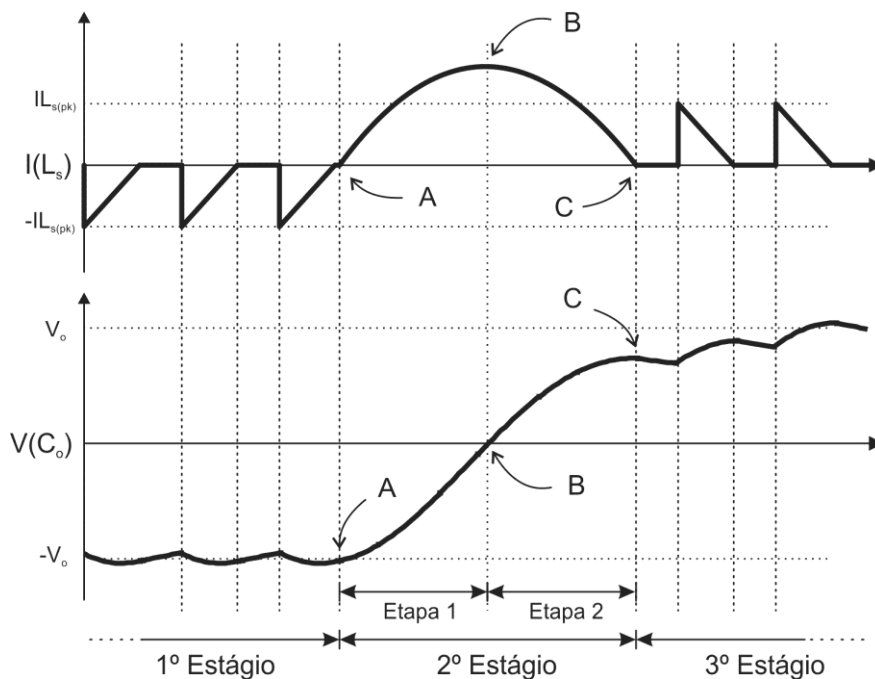


Figura 5.11 – Tensão de saída e corrente no secundário no segundo estágio de operação

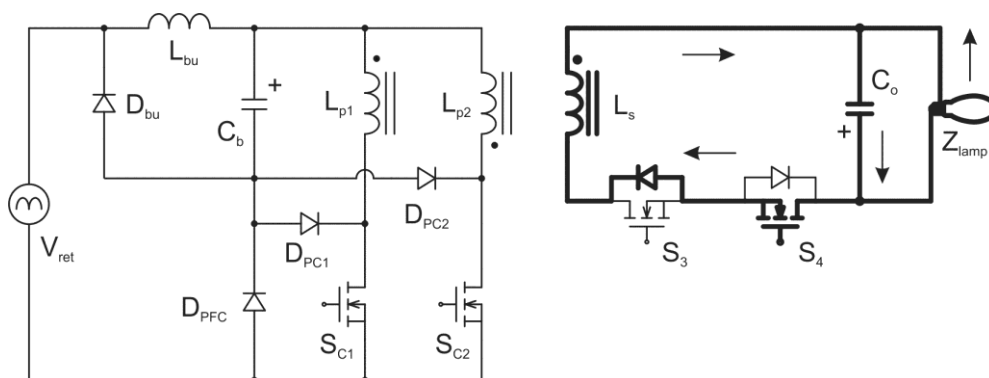


Figura 5.12 – Primeira etapa do segundo estágio

5.2.2.2. Segunda Etapa

A segunda etapa começa com o indutor carregado com a máxima energia e o capacitor sem energia armazenada (ponto B da Figura 5.11). A ressonância continua, ou seja, o indutor transfere sua energia de volta para o capacitor e para a lâmpada, até que a corrente do indutor seja nula (ponto C da Figura 5.11), neste ponto a ressonância irá parar, pois o diodo intrínseco do interruptor S_3 ficará reversamente polarizado. As correntes desta etapa de operação estão indicadas na Figura 5.13.

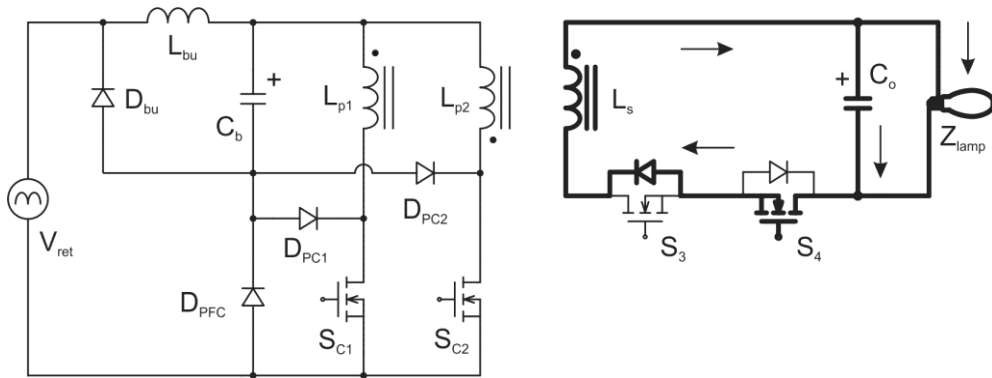


Figura 5.13 – Segunda etapa do segundo estágio

Com isso, a tensão de saída terá invertido a polaridade, e a energia no acoplamento magnético será nula, propiciando uma comutação suave dos interruptores do primário para o próximo estágio de operação, reduzindo os esforços de corrente e os picos de tensão nos semicondutores, aumentando o rendimento e a confiabilidade do conversor.

5.2.3. Terceiro Estágio

Este estágio é similar ao primeiro estágio, sendo somente trocado o braço ativo do primário do conversor *biflyback*. A comutação em alta frequência é feita por S_{C2} . Os interruptores S_{C1} e S_3 são mantidos abertos e S_4 é mantido fechado. A tensão positiva na lâmpada é propiciada neste estágio.

5.2.4. Quarto Estágio

O quarto estágio é similar ao segundo estágio. A polaridade da tensão de saída é invertida de forma ressonante, de positiva para negativa. Os interruptores do primário são mantidos novamente em aberto e os interruptores do secundário comutam de estado.

A mesma análise feita na Figura 5.11 pode ser realizada nesse estágio, modificando somente a polaridade na corrente do indutor L_s e da tensão no capacitor de saída, C_o .

Após o quarto estágio o primeiro estágio é iniciado novamente, completando o ciclo de operação.

5.3. Circuitos auxiliares

Circuitos auxiliares ao conversor de potência são necessários para o correto funcionamento da topologia. Estes circuitos desenvolvidos são analisados nessa seção.

5.3.1. Circuito de acionamento dos interruptores

Os interruptores utilizados para esta topologia foram do tipo *MOSFET* (*Metal Oxide Semiconductor Field Effect Transistor*).

Os sinais de comando dos interruptores são provenientes de um microcontrolador, o qual não possui capacidade para fornecer tensão e corrente suficientes para a comutação dos *MOSFETs*. Logo, um amplificador se faz necessário, a fim de suprir as necessidades de comutação dos interruptores.

Para conseguir alta velocidade de chaveamento, de modo a reduzir as perdas por comutação, o circuito de comando deve ter baixa impedância de saída e capacidade de drenar e fornecer correntes relativamente grandes (RASHID, 1999); (MELO, 2011).

Um arranjo *totem-pole* inversor capaz de fornecer e drenar um valor elevado de corrente é mostrado na Figura 5.14. Os transistores Q_2 (NPN) e Q_3 (PNP) agem como seguidores de emissor e oferecem uma baixa impedância de saída. Esses transistores operam na região linear em vez do modo de saturação, minimizando dessa forma os tempos de atraso (RASHID, 1999). O circuito de comando, mostrado na Figura 5.14, será utilizado por este trabalho. Cada um dos interruptores terá este circuito para o seu comando.

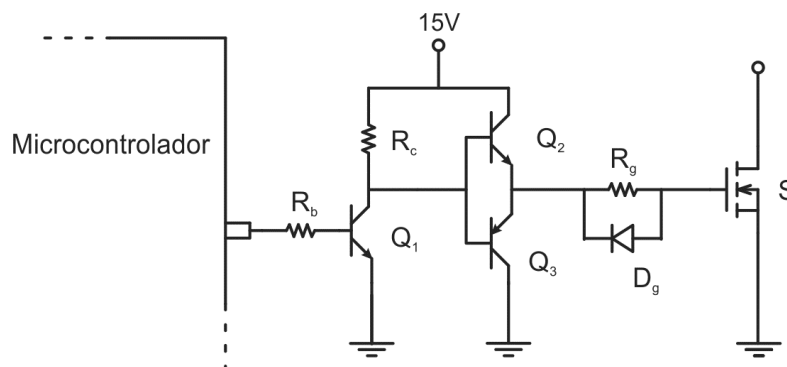


Figura 5.14 – Circuito de comando dos interruptores

Circuitos integrados (CI) dedicados ao comando de *MOSFETs* poderiam ser utilizados, como por exemplo, os modelos UCC27321, IRS2118 e TC4426. Entretanto, estes CIs possuem elevado custo e são sensíveis às variações de tensões e correntes, o que diminuiria a confiabilidade do reator eletrônico proposto.

5.3.2. Ignitor

Para se efetuar a ignição da lâmpada *HPS* é necessária a aplicação de um pulso de tensão com parâmetros definidos pela norma NBR:IEC662 (1997).

A Figura 5.15 apresenta o circuito ignitor juntamente com o secundário da topologia proposta.

A ignição pode ser realizada com qualquer polaridade de tensão de saída. No início da operação da topologia, a lâmpada estará desligada e, portanto, é equivalente a um circuito aberto, ou seja, o *flyback* irá funcionar sem carga. Dessa forma, a tensão no capacitor C_{ig} começará a se elevar.

Quando a tensão no capacitor C_{ig} atingir o nível de avalanche do *SIDAC* (*Silicon Diode for Alternating Current*), este passa a conduzir e a tensão sobre o capacitor C_{ig} é aplicada no primário do transformador de pulso (T_{ig}), o qual possui uma relação de espiras entre o primário e o secundário suficiente para gerar um pulso de alta tensão sobre a lâmpada.

É utilizada uma relação de espiras do transformador de pulso de aproximadamente nove vezes ($n_{ig} = 9$). Como a tensão de avalanche do *SIDAC* utilizado é de 240 V, o pulso aplicado na lâmpada será de aproximadamente 2160 V, o qual esta dentro do especificado pela norma NBR:IEC662.

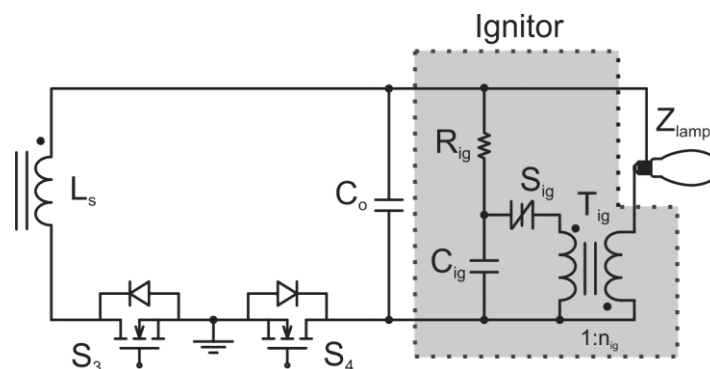


Figura 5.15 – Circuito ignitor

5.3.3. Sincronização com a rede de alimentação

A modulação em baixa frequência nos interruptores do primário, assim como os sinais de comando dos interruptores do secundário, define a frequência da tensão de saída.

Como visto anteriormente, para evitar a ocorrência da ressonância acústica em lâmpadas *HID*, a alimentação destas pode ser feita em baixa frequência. Considera-se baixa frequência valores inferiores a 1 kHz. Logo, há uma ampla faixa de frequência em que o reator pode operar.

A ideia inicial era testar diferentes frequências de saída para observar o comportamento da topologia. A Figura 5.16 mostra o resultado da tensão de saída, corrente e tensão de entrada para uma frequência de saída de 560 Hz. Nota-se que a corrente de entrada possui pontos de oscilação durante a inversão da tensão de saída. Isto é ocasionado pelo estágio de inversão ressonante, pois nesse estágio os interruptores do primário são mantidos abertos, porém há energia no filtro de entrada, o que ocasiona uma ressonância com a rede de alimentação.

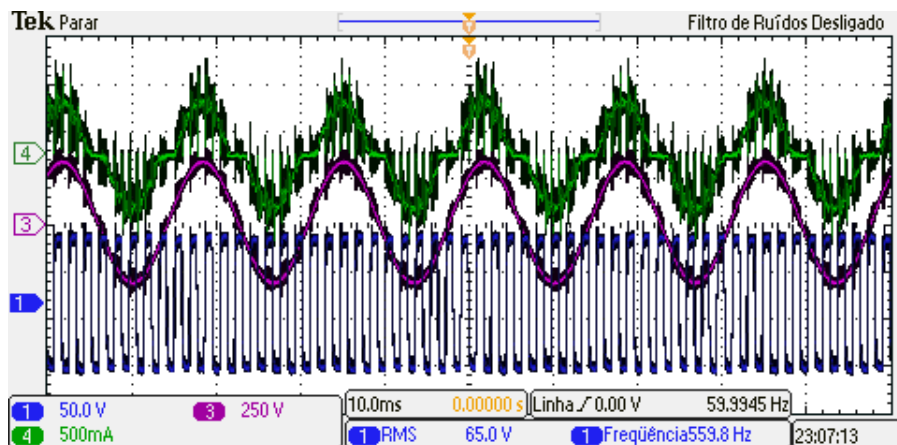


Figura 5.16 – Tensão de entrada (CH3 250 V/div), corrente de entrada (CH4 – 500 mA/div) e tensão de saída (CH1 – 50 V/div) – Escala de tempo: 10ms/div

Uma solução para não ocorrência dessa ressonância com a rede é alimentar a lâmpada com frequência menor ou igual à da rede.

A Figura 5.17(a) mostra a tensão de saída na mesma frequência da rede de alimentação. Porém, nota-se que o circuito ainda possui uma ressonância na corrente de

entrada durante a inversão ressonante. Este problema somente será resolvido por completo caso seja feita uma sincronização da tensão de saída com a tensão da rede de alimentação.

A Figura 5.17(b) mostra o resultado da tensão de saída sincronizada com a rede de alimentação. O problema de ressonância da corrente de entrada foi resolvido. Pois, durante a inversão ressonante, quando os interruptores do primário são desabilitados, não há energia armazenada no filtro de entrada.

A escolha do conversor *buck* na entrada da topologia trouxe a vantagem dessa sincronização ter alguns graus de liberdade, já que enquanto a tensão de alimentação for menor do que a tensão de barramento, não haverá corrente no filtro de entrada.

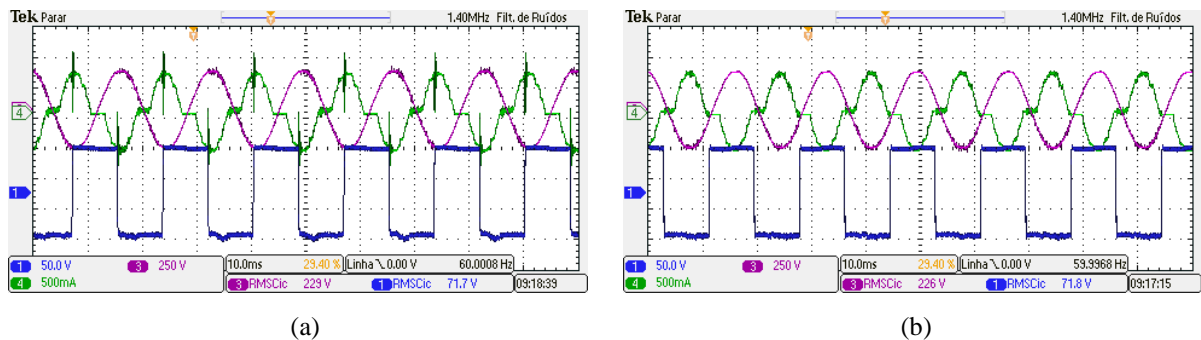


Figura 5.17 – Tensão de entrada (CH3 – 250 V/div), corrente de entrada (CH4 – 500 mA/div) e tensão de saída (CH1 – 50V/div) Escala de tempo: 10ms/div

(a) Tensão de saída não sincronizada com a rede; (b) Tensão de saída sincronizada com a rede.

O circuito utilizado para a sincronização com a rede é mostrado na Figura 5.18. Na entrada desse circuito há um retificador de meia-onda (D_s) e um divisor resistivo (R_{s1} e R_{s2}), de modo a diminuir a tensão para os limites de operação do amplificador operacional (A_1). Devido à utilização de um retificador de meia-onda para a sincronização, a frequência de saída resulta em 30 Hz.

O circuito de sincronização utiliza um comparador regenerativo inversor, denominado circuito de Schmitt trigger ou disparador de Schmitt. Este circuito utiliza realimentação positiva, sendo a característica de histerese a propriedade mais importante desse comparador regenerativo. A histerese fará com que o circuito não possua disparos indevidos (JÚNIOR, 2003); (LALOND e ROSS, 1999).

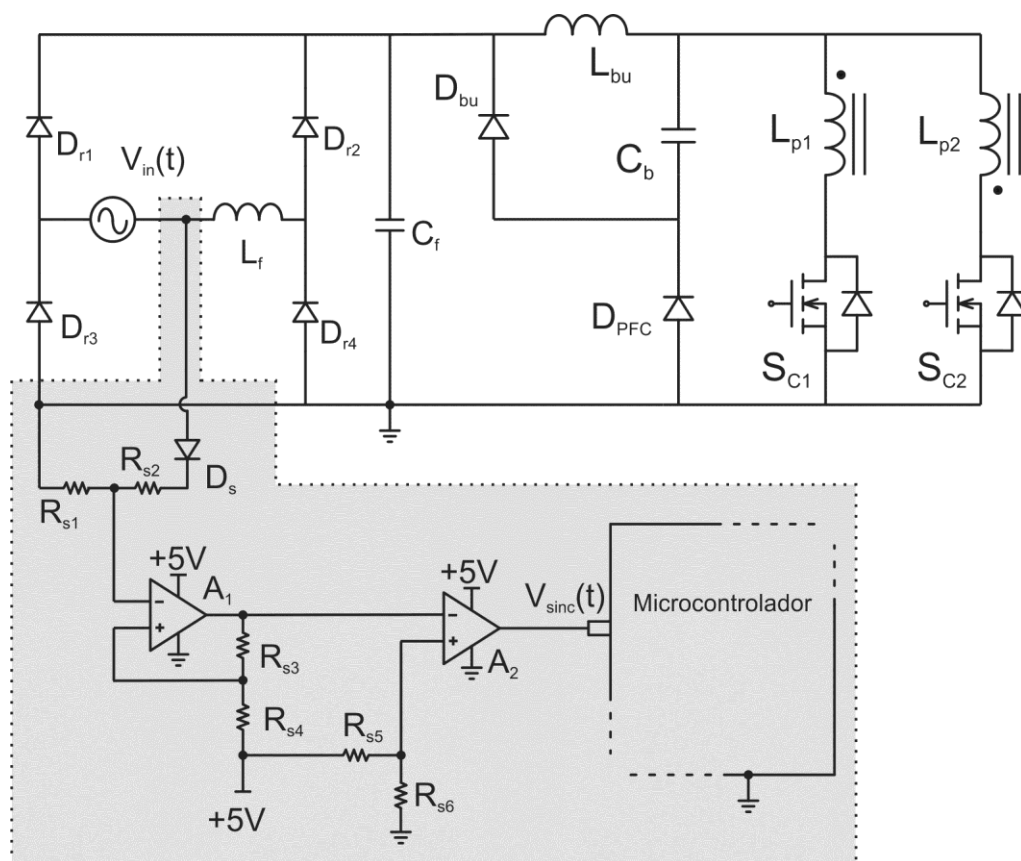


Figura 5.18 – Circuito de sincronização com a rede de alimentação

A Figura 5.19 mostra o resultado experimental do circuito de sincronização. Somente a borda de subida da tensão de entrada será rastreada. Ou seja, o sinal de saída somente será ativado quando a tensão de entrada fizer o cruzamento da tensão por zero de negativo para positivo. E permanecerá ativado até a tensão de entrada cruzar a tensão negativa de 200 V com derivada positiva, como mostra a Figura 5.19. Isto propiciará uma proteção contra ruídos na ativação da tensão de saída (BOGART, 2001).

A borda de subida proveniente da sincronização (V_{sinc}) provocará uma interrupção no microcontrolador, fazendo com que o mesmo passe para o próximo estágio de operação através de um algoritmo que utiliza máquina de estados. A Figura 5.19(b) mostra o diagrama de relaciona a tensão da rede com o sinal resultante da sincronização.

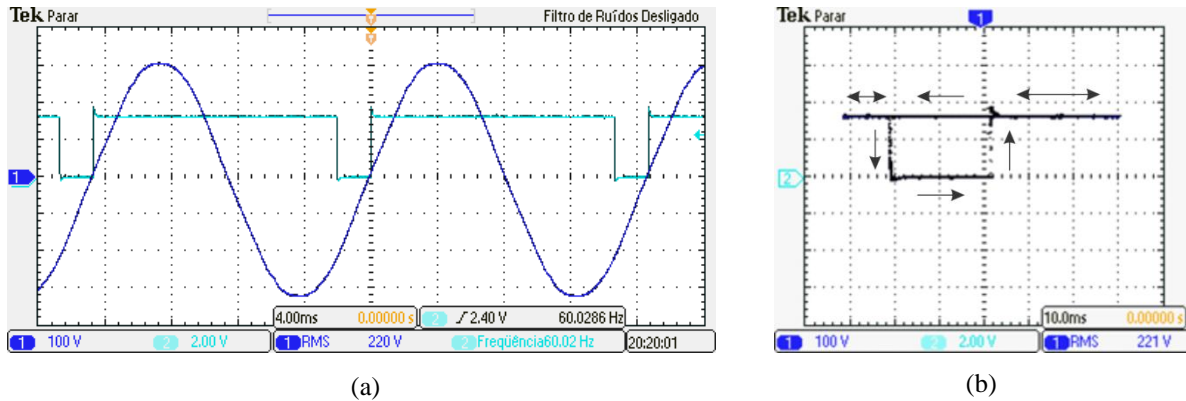


Figura 5.19 – (a) Sinal de sincronização (CH2 – 2 V/div) e tensão da rede (CH1 – 100 V/div);
(b) Diagrama $V_{in}(t) \times V_{sinc}(t)$; Escala de tempo: 4 ms/div.

O resultado da sincronização da tensão de saída com a tensão de entrada, dada pelo sinal de controle mostrado na figura acima, é exibido na Figura 5.20. A aquisição mostra que a frequência de saída é a metade da frequência da rede de alimentação, e a razão cíclica da tensão de saída é de 50%, fazendo com que a lâmpada não tenha desgaste desigual nos seus eletrodos, o que poderia causar cataforese.

A Figura 5.20 mostra que a inversão da tensão de saída é próxima ao cruzamento por zero da tensão de entrada. Para que não ocorra ressonância na corrente de entrada, a inversão da tensão de saída deve acontecer quando a corrente do indutor L_{bu} for nula, ou seja, quando a tensão de entrada for inferior à tensão de barramento. O ângulo de liberdade para que isso ocorra é dobro do valor calculado em (3.15) na página 88.

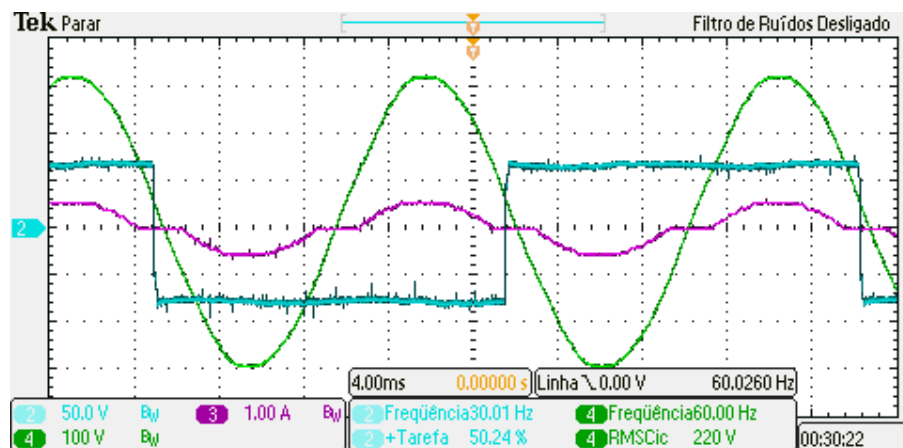


Figura 5.20 – Tensão de saída (CH2 – 50 V/div) sincronizada com a tensão da entrada (CH4 – 100 V/div) e corrente de entrada (CH3 – 1 A/div) – Escala de tempo: 4 ms/div.

5.4. Projeto do Conversor *Buck Biflyback*

Esta seção tem por objetivo reunir todas as informações utilizadas nos capítulos anteriores, a fim de projetar todos os componentes da topologia para a implementação prática.

O projeto da etapa de potência da topologia *buck biflyback* inversor seguiu as metodologias propostas no capítulo 5 dessa dissertação.

Segundo a seção 3.4.3, quando o conversor *buck* é utilizado para *PFC* em uma rede de alimentação 220 volts eficazes, deve-se utilizar uma tensão de barramento inferior à 130V para atender a norma *IEC61000-3-2*. De modo a garantir que o conversor atendesse a norma, mesmo com variações na tensão de entrada e de barramento, escolheu-se uma tensão de barramento 25% inferior à tensão limite de atendimento da norma, resultando na escolha de 100 volts contínuos para a tensão de barramento.

A equação (3.13) mostra que para 100 V de tensão de barramento e uma tensão de pico da rede de 311 V, tem-se uma razão cíclica máxima de 0,32. Porém, a fim de garantir a condução descontínua mesmo com oscilações na tensão de entrada e na tensão de barramento, escolheu-se um valor 10% inferior ao limite da condução crítica. Isto resultou em uma razão cíclica máxima de 0,28.

Os parâmetros de projeto da topologia proposta são os mesmos apresentados na Tabela 2.1 (pág. 58) e na Tabela 4.5 (pág. 119).

O indutor do conversor *buck PFC* (L_{bu}) foi projetado de acordo com a equação (4.1), da seção 4.3.1 (pág. 101). Esta seção também foi utilizada para o cálculo do capacitor de barramento, utilizando a equação (4.7), considerando uma ondulação de 7% na tensão de barramento (pág. 105). O filtro de entrada é calculado como mostra a seção 3.5 (pág. 91), utilizando um fator de amortecimento de 0,707.

O projeto dos semicondutores foi mostrado na seção 4.3.1. Entretanto, naquela seção não se levou em consideração dois importantes fatores:

- 1) O aumento da tensão na saída devido ao envelhecimento da lâmpada, que ocasiona a elevação da sua resistência equivalente em até 200% (GARCIA, CARDESIN, *et al.*, 2004).
- 2) A tensão na saída antes da ignição, que é superior à tensão em regime permanente.

Os diodos do primário (D_{PFC} e D_{bu}) devem suportar a tensão de pico da rede, e são independentes da tensão de saída, como mostrado na Tabela 4.1 (pág. 106). E por isso, não são afetados pelos fatores mencionados acima.

Entretanto, para o cálculo dos esforços de tensão nos interruptores compartilhados (S_{C1} e S_{C2}) e de saída (S_3 e S_4), deve-se levar em consideração as observações sobre a elevação da tensão de saída no dimensionamento dos interruptores ativos.

A tensão de saída (V_{old}), considerando que a resistência equivalente da lâmpada dobre de valor durante sua vida útil, será o valor de projeto da tensão de saída multiplicada por raiz de dois ($V_{old} = \sqrt{2} \cdot V_o$). Nesse caso, considerando a tensão de saída de projeto de 72 V, tem-se que a tensão de saída após o envelhecimento da lâmpada será de 101,8 V.

A tensão de saída durante os períodos que antecedem a ignição é igual à tensão de avalanche do *SIDAC*, que nesse projeto é de 240 V. Este valor é superior à tensão após o envelhecimento ($V_{old} = 101,8$ V) e que a tensão em regime permanente ($V_o = 72$ V). Assim o cálculo da máxima tensão nos interruptores compartilhados e nos interruptores do secundário deve considerar a tensão de avalanche do *SIDAC* no termo “ V_o ” das equações (4.9) e (4.10). Isto resulta na escolha de interruptores do primário que suportem até 650 V, e interruptores do secundário que suportem até 400 V.

Após estas considerações, todos os parâmetros da topologia estão especificados. O memorial descritivo com os componentes utilizados na implementação do conversor *buck biflyback* inversor é mostrado abaixo.

Tabela 5.1 – Memorial descritivo dos componentes utilizados no experimento prático

Descrição	Símbolo	Valor / Componente
Parâmetros de projeto	$V_{in(ef)}$	220 V
	P_o	70 W
	$V_{o(ef)}$	72 V
	$I_{o(ef)}$	0,98 A
	V_{bus}	100 V
Conversor <i>Biflyback</i> inversor	$L_{p1} - L_{p2}$	119 μ H - 16 espiras - 2 fios AWG 20
	L_s	353 μ H - 48 espiras - 2 fios AWG 19

Acoplados em
Núcleo de ferrite
EE40/17/12

	C_o	2,2 μ H / 600V polipropileno	
	$S_3 - S_4$	IRF740 / 400 V / 0,48 Ω	
Conversor <i>Buck</i> <i>PFC</i>	L_{bu}	344 μ H - 48 espiras 2 fios AWG 21	Núcleo EE30/15/14
	D_{bu}	MUR160 / 600 V / 1 A	
	C_b	470 μ H / 150V / eletrolítico	
Integração dos conversores	$S_{C1} - S_{C2}$	SPP20N65C3 / 650 V / 0,19 Ω	
	D_{PFC}	MUR160 / 600 V / 1 A	
Ignitor	T_{ig}	Pri.: 8 espiras / AWG 27 Sec.: 75 espiras / AWG 20	Núcleo EE30/15/7
	S_{ig}	SIDAC - MKP3V240 / 240 V / 3 A	
	R_{ig}	330 k Ω / 0,25 W	
	C_{ig}	100 nF / 630 V / polipropileno	
Sincronia com a rede de alimentação	A_{s1}, A_{s2}	Comparador de tensão LM311	
	R_{s1}, R_{s2}, R_{s3}	56 k Ω , 330 k Ω , 10 k Ω / 0,125W	
	R_{s4}, R_{s5}, R_{s6}	22 k Ω , 22 k Ω , 4,7 k Ω / 0,125W	
Ponte retificadora e filtro de entrada	$D_{r1} - D_{r4}$	1N4007 / 1000 V / 1 A	
	L_f	4,8 mH - 192 espiras - 1 fio AWG 26	Núcleo EE30/15/7
	C_f	330 nF / 400V / polipropileno	
Circuito de comando	Q_1	PN2222A (NPN)	
	Q_2	BC547 (NPN)	
	Q_3	BC557 (PNP)	
	R_c, R_b, R_g	1,5 k Ω , 220 Ω , 47 Ω / 0,125W	
	D_g	1N4148	
	Microcontrolador	MC9S08SV16 (freescale)	

5.5. Resultados Experimentais

Nesta seção serão apresentados os resultados experimentais da implementação prática da topologia proposta. A foto do protótipo é mostrada na Figura 5.21, juntamente com as principais partes do sistema em destaque. Nota-se que o sistema foi dividido em módulos de forma a facilitar a montagem e diminuir os ruídos no sistema.

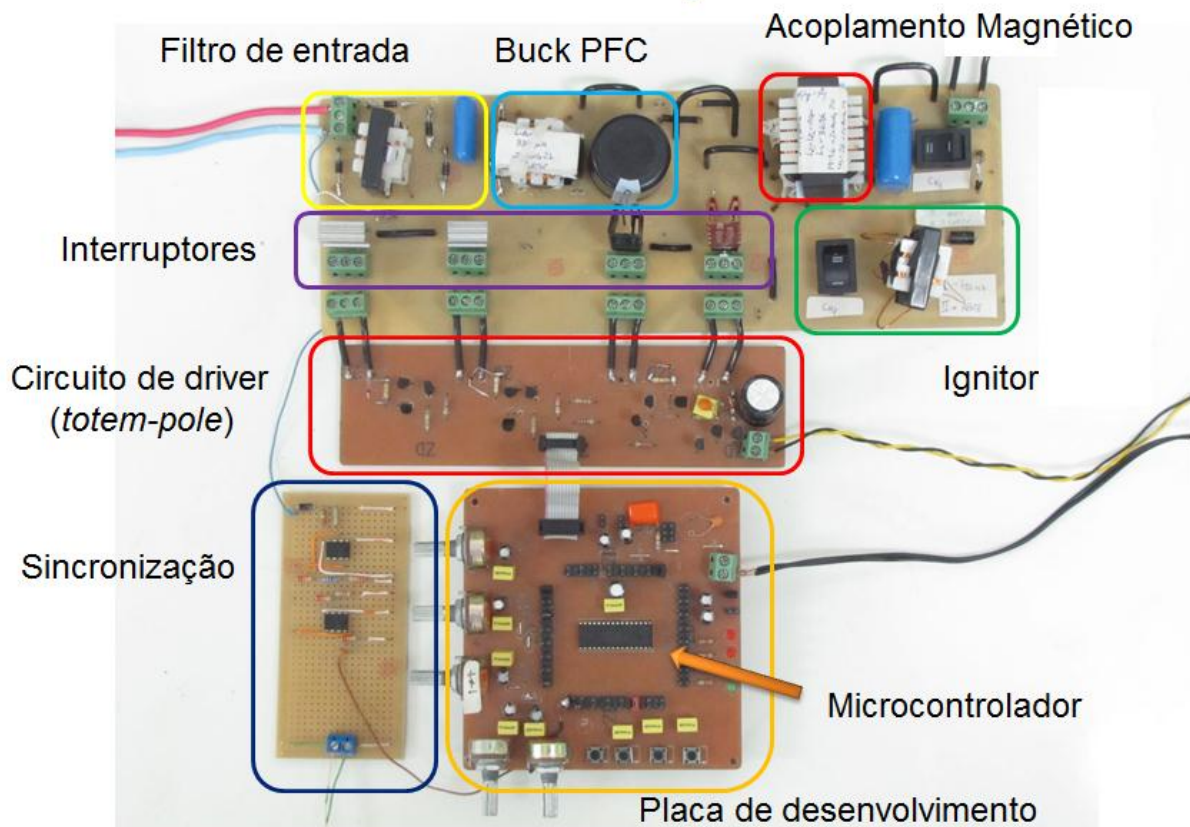
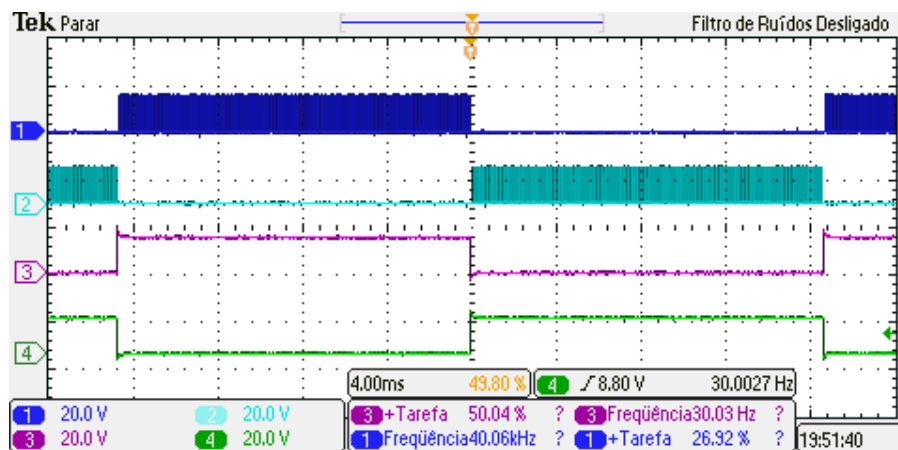
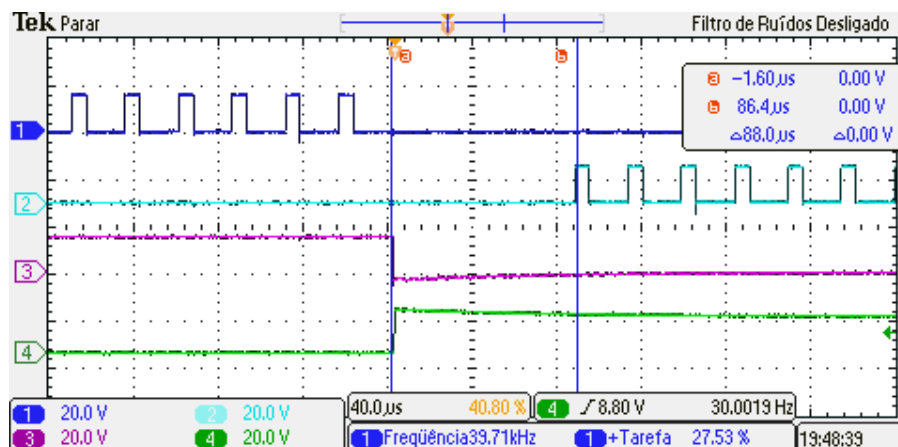


Figura 5.21 – Foto do protótipo implementado

Primeiramente, os resultados experimentais do comando dos interruptores são mostrados na figura abaixo. Os valores de razão cíclica e frequência estão mostrados na Figura 5.22 (a). A parte (b) desta figura representa um detalhamento em torno da troca de estados. Evidenciando o tempo de inversão ressonante.



(a)



(b)

Figura 5.22 – Sinais de comando (20 V/div): S_{C1} (CH1), S_{C2} (CH2), S_3 (CH3) e S_4 (CH4).

Escala de tempo: (a) 4ms/div (b) 40µs/div

Uma característica importante dos sinais de comando é que nenhum deles necessita de isolamento para a conexão com o circuito de potência, pois como mostrado na Figura 5.1, os interruptores estão referenciados no mesmo ponto do circuito.

A Figura 5.23 mostra a tensão de saída durante a ignição da lâmpada. Nota-se que a tensão de saída antes da ignição é de aproximadamente a tensão de avalanche do *SIDAC* (240 V). Quando ocorre o disparo do *SIDAC*, um pulso alta tensão é aplicado nos terminais da lâmpada. Após a ignição da lâmpada, a tensão de saída cai rapidamente para valores próximos a 20 V.

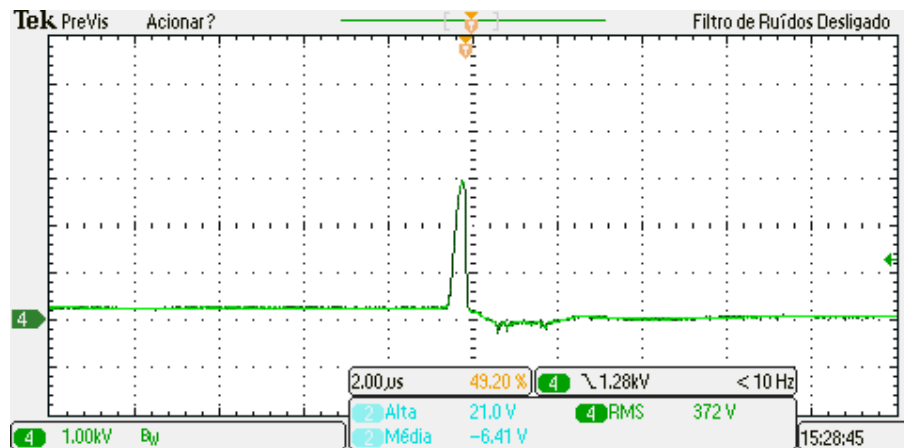


Figura 5.23 – Pulso de ignição da tensão na lâmpada (1 kV/div – 2 µs/div)

As formas de onda da tensão e corrente na entrada e saída da topologia são exibidas na Figura 5.24. Os valores eficazes da tensão e corrente de saída mostram que o conversor está de acordo com os parâmetros de projeto especificados na Tabela 5.1.

Nota-se também que a frequência da tensão de saída é a metade da tensão de entrada, e a inversão da polaridade da tensão de saída sempre ocorre quando a corrente de entrada é nula. Evidenciando, novamente, que a tensão de saída está sincronizada com a tensão senoidal de entrada.

A tensão de barramento, juntamente com a tensão e corrente de entrada são mostradas na Figura 5.25. O valor da tensão de barramento ficou muito próximo aos 100 V de projeto. A figura ainda mostra que a ondulação da tensão de barramento ficou em 6%, a qual foi prevista no projeto.

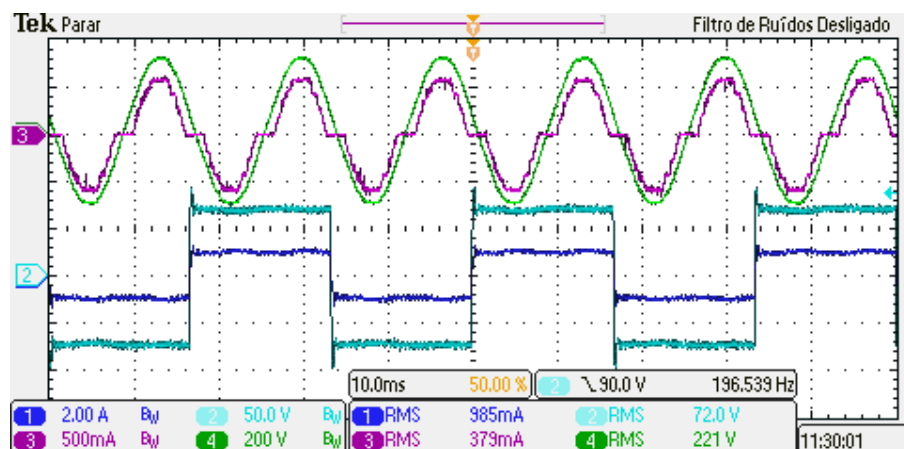


Figura 5.24 – Tensão de entrada (CH4 – 200 V/div), corrente de entrada (CH3 – 500 mA/div), tensão de saída (CH2 – 50 V/div) e corrente de saída (CH1 – 2 A/div) – Escala de tempo: 10 ms/div.

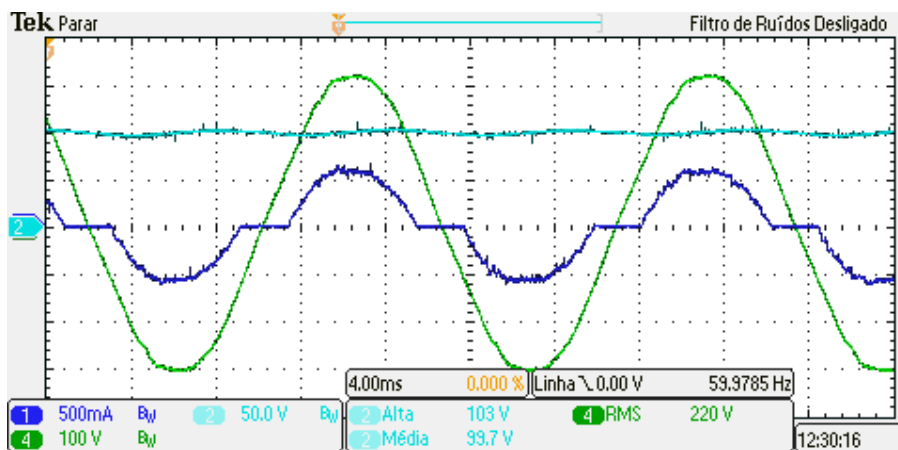


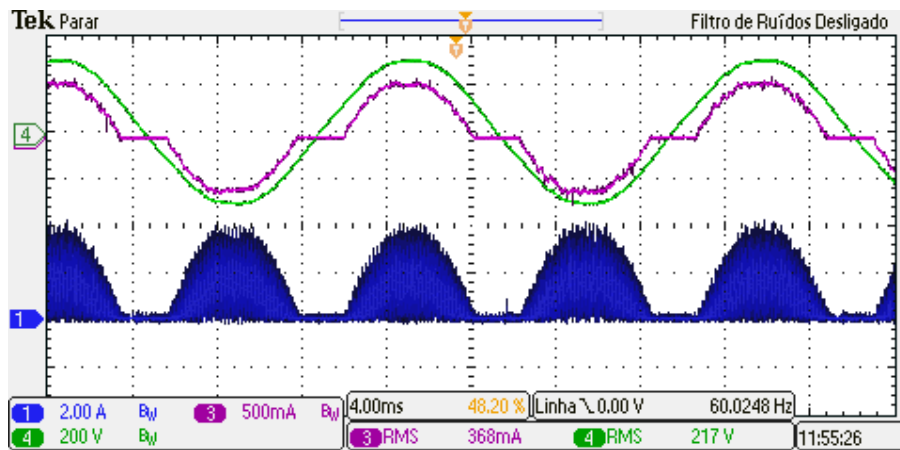
Figura 5.25 – Tensão de barramento (CH2 – 50 V/div), tensão de entrada (CH4 – 100 V/div) e corrente de entrada (CH1 – 500 mA/div) – Escala de tempo: 4 ms/div

Cabe salientar, como foi visto no capítulo anterior, a relação entre a tensão de barramento e a tensão de entrada é constante, e independente da potência de saída e da razão cíclica de trabalho. Sendo esta uma característica dos conversores integrados operando em *DCM*.

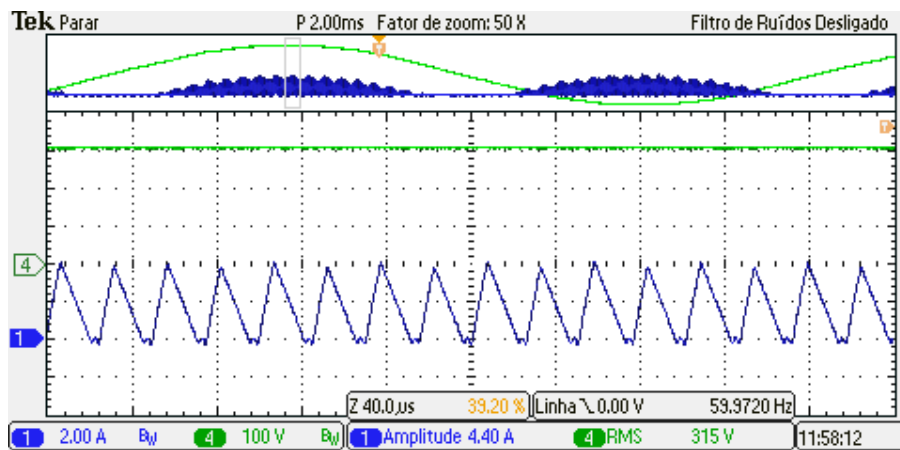
A corrente no indutor do conversor *buck PFC* é mostrada juntamente com a tensão e a corrente de entrada na Figura 5.26. O detalhe na parte (b) desta figura evidencia que o conversor *buck* está operando em *DCM* no pico da tensão da rede, garantindo assim condução descontínua durante todo o período de operação. Esta figura ainda mostra uma pequena ressonância na corrente do indutor L_{bu} durante o “tempo morto”.

Esta ressonância é característica de conversores *PFC* operando em *DCM*. Uma análise dessa ressonância é mostrada por Gussemé (2007) para um conversor *boost PFC* (Figura 5.27). Segundo esta análise a ressonância é causada pelas capacitâncias parasitas dos interruptores e dos diodos. A solução para a diminuição deste problema está na utilização de grampeadores de tensão nos interruptores (GUSSEMÉ, SYPE, *et al.*, 2007). A consequência dessa ressonância é a ocorrência de uma distorção na corrente de entrada. Entretanto, para o conversor proposto, este efeito não provocou alterações significativas nas harmônicas da corrente de entrada durante os experimentos realizados, e por isso, não foi utilizado nenhum método para sua atenuação.

A Figura 5.28 mostra as correntes do primário e secundário do conversor *biflyback* juntamente com a tensão de saída. A parte (b) da figura mostra um detalhe nessas correntes, evidenciando a operação em *DCM* do conversor *flyback*.



(a)



(b)

Figura 5.26 – (a) Corrente em L_{bu} (CH1 – 2 A/div), Tensão de entrada (CH4 – 200 V/div) e Corrente de entrada (CH3 – 500 mA/div) – Escala de Tempo: 4 ms/div

(b) Corrente em L_{bu} (CH1 – 2 A/div) e tensão da entrada (CH4 – 100 V/div) – Escalas de tempo – Acima: 2 ms/div, Detalhe abaixo: 40 μs/div

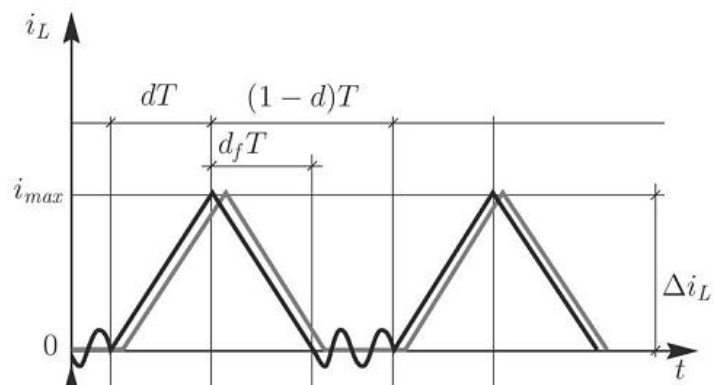
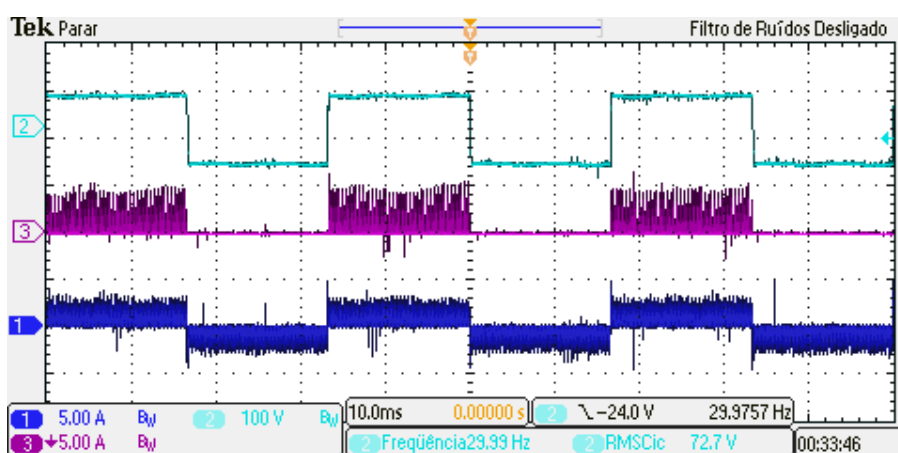
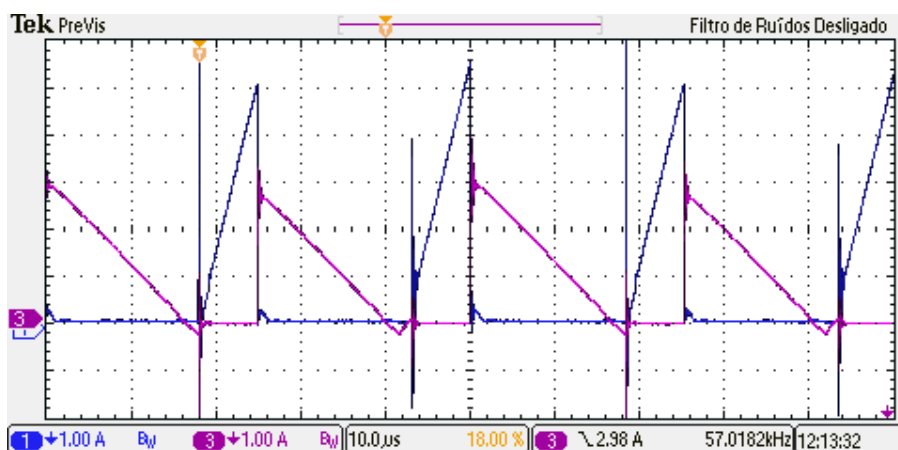


Figura 5.27 – Corrente no indutor sem ressonância (cinza) e com ressonância (preto) (GUSSEMÉ, SYPE, *et al.*, 2007)

Pode-se notar a lenta recuperação reversa da corrente do diodo intrínseco do interruptor do secundário, Figura 5.28(b). O tempo de recuperação reversa pode ser minimizado com a adição de dois diodos rápidos para cada interruptor do secundário. Estes devem ser colocados de forma a anular os diodos intrínsecos dos interruptores do secundário. Este procedimento foi adotado nos experimentos iniciais, o que reduziu o tempo de recuperação reversa da corrente no secundário. Mas, apesar das perdas pela recuperação reversa terem diminuído, houve um acréscimo de perdas na topologia em consequência da adição desses diodos, e nenhuma melhoria no rendimento geral da topologia foi observada. Logo, a topologia final não fez a utilização desses diodos.



(a)



(b)

Figura 5.28 – (a) Tensão de saída (CH2 – 100 V/div), Corrente em L_{p2} (CH3 – 5 A/div) e Corrente no secundário L_s (CH1 – 5 A/div) – Escala de tempo: 10 ms/div

(b) Corrente do primário L_{p2} (CH1 – 1 A/div) e Corrente do secundário L_s (CH3 – 1 A/div) Escala de tempo: 10 µs/div.

As formas de onda de tensão e corrente em um dos interruptores compartilhados são mostradas na Figura 5.29. Nota-se, pela forma da corrente, que o interruptor do primário funciona somente em metade do ciclo de operação da topologia. E que a tensão no interruptor compartilhado está em conformidade com o valor projetado, dado em (4.9), e com o resultado de simulação mostrado na Tabela 4.6 (pág. 120). Assim como o valor de pico da corrente do primário, que foi calculado em (2.14).

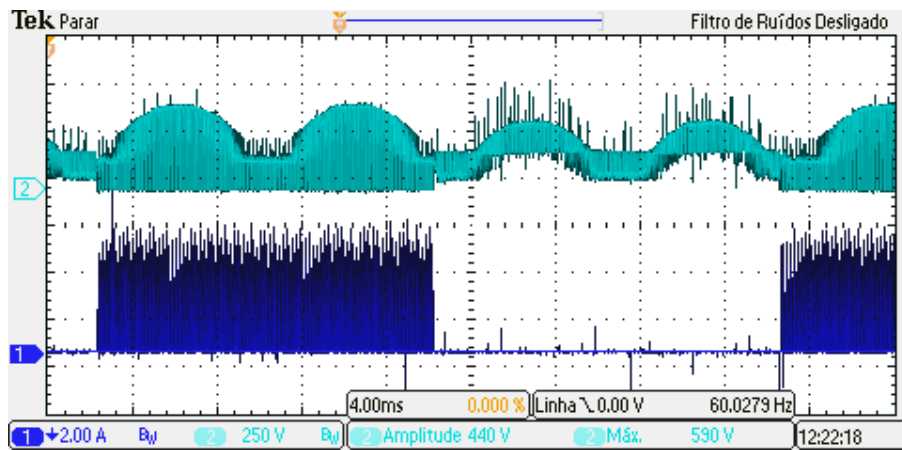


Figura 5.29 – Tensão no interruptor compartilhado S_{C1} (CH2 – 250 V/div) e Corrente no interruptor compartilhado S_{C1} (CH1 – 2 A/div) – Escala de tempo: 4 ms/div

A fim de comprovar os benefícios da técnica de inversão ressonante, uma comparação entre as principais formas de onda afetadas na inversão da tensão de saída são mostradas na Figura 5.30.

As aquisições na parte superior da figura são as formas de onda da tensão de saída e da corrente do secundário. E a parte inferior da Figura 5.30 mostra a corrente de um primário juntamente com a tensão de saída.

As partes (a) e (c) da Figura 5.30 mostram os resultados das correntes e da tensão de saída quando não se aplica a técnica de inversão ressonante. E as partes (b) e (d) da mesma figura indicam as formas de onda resultantes de corrente e tensão quando a técnica de inversão ressonante é aplicada.

Nota-se, na figura abaixo, que tanto a corrente do primário, quanto a do secundário, possuem altos picos de corrente quando a inversão ressonante não é aplicada. Sendo estes picos extremamente prejudiciais à confiabilidade da topologia.

Estes resultados comprovam os resultados esperados e mostrados pela Figura 2.13 (pág. 52) na seção 2.4.

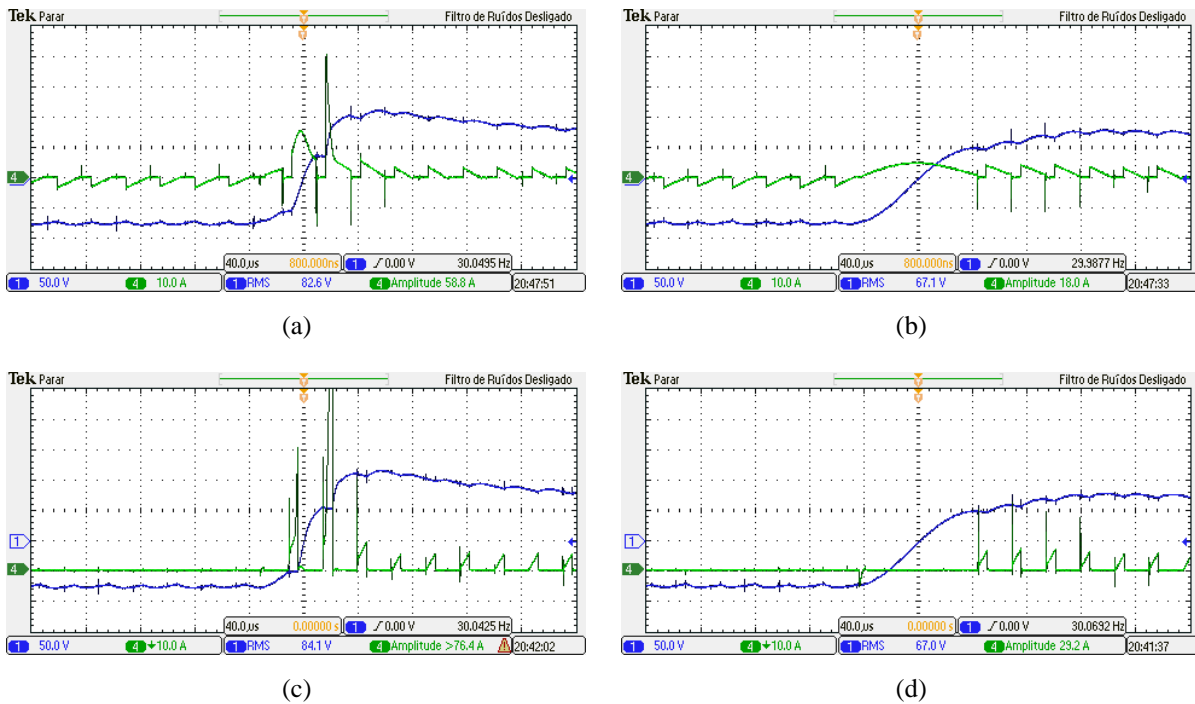


Figura 5.30 – Comparação entre as formas de onda durante a inversão ressonante (CH1 – 50 V/div), (CH4 – 10 A/div) – Escala de Tempo: 40 μ s/div

- (a) Tensão de saída (CH1) e corrente no secundário (CH4) sem inversão ressonante
- (b) Tensão de saída (CH1) e corrente no secundário (CH4) com inversão ressonante
- (c) Tensão de saída (CH1) e corrente no primário (CH4) sem inversão ressonante
- (d) Tensão de saída (CH1) e corrente no primário (CH4) com inversão ressonante

A Figura 5.31 mostra a tensão de saída e a corrente do secundário durante a inversão ressonante. Os cursores em destaque na figura mostram que o tempo de inversão ressonante é o mesmo calculado na seção 2.4 (88 μ s), e que a tensão de saída após a inversão ressonante é de 56 V. Um valor muito próximo ao valor teórico de 55 V mostrado na Figura 2.15 (pág. 57).

A tensão e a corrente de entrada são mostradas na Figura 5.32. A aquisição da corrente de entrada foi realizada com uma resolução de 3.125 pontos por milissegundo. Os pontos dessa figura foram exportados para um algoritmo de cálculo de distorção harmônica no software MathCad®.

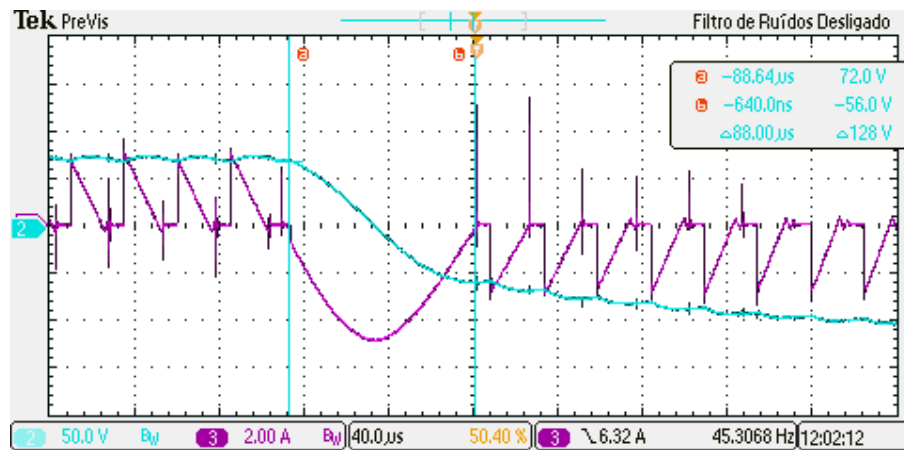


Figura 5.31 – Tensão de saída (CH2 – 50 V/div) e corrente no secundário (CH3 – 2 A/div)
Escala de tempo: 40 μ s/div

Os resultados do cálculo da amplitude das harmônicas de corrente de entrada em comparação ao exigido pela norma *IEC61000-3-2* são mostrados na Tabela 5.2. A segunda coluna desta tabela mostra os valores eficazes das harmônicas medidas. A terceira coluna faz a relação dos valores eficazes das harmônicas com a sua fundamental. Este é o valor utilizado para a comparação com os níveis exigidos pela norma *IEC61000-3-2*, a qual é mostrada na coluna 4.

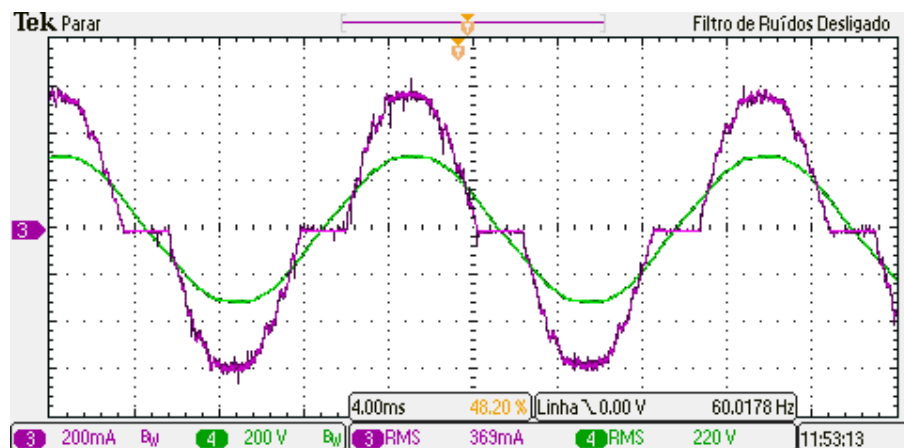


Figura 5.32 – Tensão de entrada (CH4 – 200 V/div) e corrente de entrada (CH3 – 200 mA/div) –
Escala de tempo (4 ms/div)

A Tabela 5.2 também apresenta os valores teóricos esperados para um conversor *buck PFC* operando em uma rede elétrica de 220 volts eficazes e tensão de barramento de 100 volts contínuos (coluna “THD (%) Teórica”).

Nota-se que os resultados experimentais apresentaram maiores distorções nas componentes harmônicas na corrente de entrada do que a esperada na análise teórica. Isto ocorre devido a: não idealidade dos componentes, ondulação da tensão de barramento e do fenômeno de ressonância mostrado na Figura 5.27.

Tabela 5.2 – Resultado da amplitude das harmônicas da corrente de entrada

Ordem da harmônica	Valor eficaz (mA)	Percentual em relação a fundamental (%)	Níveis exigidos pela IEC61000-3-2	THD (%) Teórica
Fundamental	254	100	-	-
2	0,173	0,06	2	0
3	54,799	21,57	30 x 0,97 = 29,1	19,37
5	22,175	8,73	10	8,42
7	5,421	2,13	7	3,29
9	1,234	0,48	5	0,58
11	6,333	2,49	3	0,69
13	0,916	0,36	3	1,06
15	3,516	1,38	3	0,88
17	0,255	0,1	3	0,47
19	4,101	1,61	3	0,05
21	2,398	0,94	3	0,25
23	1,745	0,68	3	0,36
25	3,752	1,47	3	0,31
27	1,874	0,74	3	0,16
29	3,766	1,48	3	0,01
31	0,412	0,16	3	0,14
33	1,888	0,74	3	0,18
35	1,173	0,46	3	0,15
37	2,040	0,81	3	0,07
39	1,149	0,45	3	0,03

A fim de melhorar a visualização dos resultados, um gráfico com os dados expostos na tabela acima é mostrado na Figura 5.33. Este gráfico mostra claramente que a corrente de entrada atendeu em todas as harmônicas os níveis exigidos pela IEC61000-3-2.

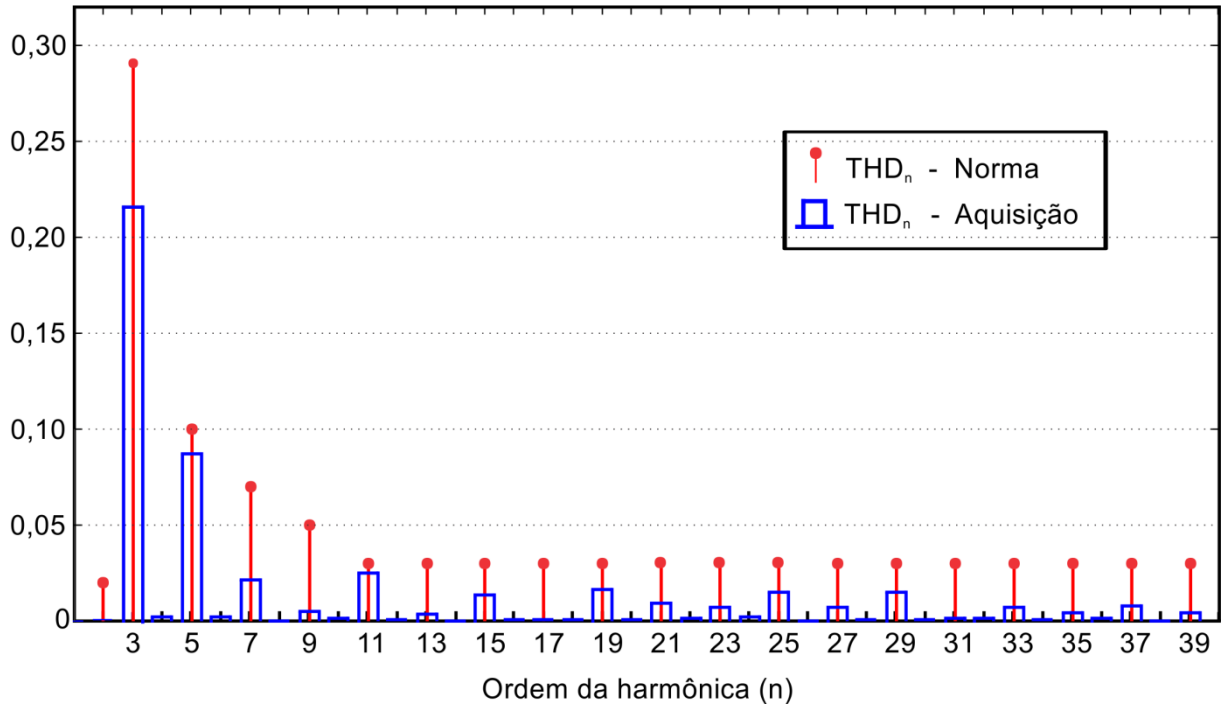


Figura 5.33 – Harmônicas de corrente em relação ao valor da fundamental comparado com os limites da norma IEC61000-3-2

O resumo dos resultados finais é mostrado na Tabela 5.3. Os dados apresentados são os seguintes: tensão e corrente eficazes de entrada ($V_{in(ef)}$ e $I_{in(ef)}$), tensão e corrente eficazes de saída ($V_{o(ef)}$ e $I_{o(ef)}$), potência média de entrada e de saída ($P_{in(med)}$ e $P_{o(med)}$), rendimento ($\eta = P_{o(med)} / P_{in(med)}$), taxa de distorção harmônica da corrente de entrada (THD) e fator de potência (FP).

A topologia apresentou valores próximos aos teóricos esperados. O rendimento ficou acima do estimado no projeto, pois o resultado mostrado considera somente a parte de potência da topologia, ou seja, as perdas nos circuitos auxiliares não foram consideradas.

Tabela 5.3 – Resultados finais da topologia *Buck Biflyback* inversora

$V_{in(ef)}$	$I_{in(ef)}$	$V_{o(ef)}$	$I_{o(ef)}$	$P_{in(med)}$	$P_{o(med)}$	η	THD	FP
220 V	356 mA	71,5 V	0,97 A	78 W	69 W	88,5%	23,6%	0,973

5.6. Conclusão

Neste capítulo o conversor *buck biflyback* inversor foi analisado, projetado e implementado para alimentar uma lâmpada *HPS* de 70 W.

O projeto seguiu as metodologias abordadas em capítulos anteriores. O qual foi comprovado com os resultados experimentais

A diminuição dos picos de corrente no primário e secundário através da técnica de inversão ressonante foi confirmada, assim como o tempo de inversão ressonante e a tensão de saída resultante após a inversão.

A topologia se mostrou estável e não se evidenciou de forma visível a ocorrência da ressonância acústica na lâmpada.

As exigências quanto ao limite das harmônicas da corrente de entrada foram atingidas e o conversor apresentou fator de potência acima da normativa que regulamenta o mesmo.

Conclui-se que o circuito apresenta um rendimento médio de 88% e atende as normas específicas para a alimentação de lâmpadas *HID*.

CAPÍTULO 6

MODELAGEM E CONTROLE DO CONVERTOR

6.1. Introdução

O conversor *buck biflyback* inversor escolhido para a experimentação prática funciona como dois conversores *flyback* operando de forma simétrica. Em termos de modelagem a parte do conversor *buck* da etapa *PFC* pode ser substituída por uma resistência equivalente, pois opera em modo de condução descontínua, e o capacitor de barramento é substituído por uma fonte de tensão.

Logo, o conversor proposto pode ser simplificado e analisado como um *flyback* na sua forma tradicional. Sendo a tensão de barramento a tensão de entrada do conversor, e a lâmpada com impedância de saída.

Após a modelagem do conversor, uma análise da estabilidade do sistema é realizada. Uma estratégia de controle de corrente e potência são avaliadas, e comprovadas através de simulação no software Simulink®.

6.2. Modelo da Lâmpada *HPS*

O modelo dinâmico de lâmpadas *HID* pode ser definido em função de sua impedância negativa incremental (DENG e CUK, 1997); (BEN-YAAKOV, GSHVARTSAS e GLOZMAN, 2002); (GLOZMAN e BEN-YAAKOV, 2001). A literatura considera que o modelo de impedância incremental negativa é dado por uma função com um zero e um polo, como segue:

$$Z_L(s) = k \cdot \frac{(s + z)}{(s + p)} \quad (6.1)$$

Onde, $Z_L(s)$ é a impedância incremental da lâmpada, k é a resistência equivalente estática da lâmpada, p é o polo e z o zero. O zero é localizado no semi-plano direito (positivo) e o polo é localizado no semi-plano esquerdo (negativo) do domínio da frequência (s).

Os parâmetros da lâmpada podem ser obtidos usando um reator modulado por largura de pulsos (PWM) com um filtro ressonante, alimentando a lâmpada com alta-frequência com forma de onda senoidal, e modulando a tensão e corrente da lâmpada em baixa frequência (ALONSO, DALLA COSTA, *et al.*, 2007). Assim, medindo a relação de amplitude e fase da perturbação da tensão e corrente em diferentes frequências, a resposta em frequência da lâmpada pode ser obtida.

Outro modo de estabelecer os parâmetros do modelo da lâmpada é utilizando a resposta transitória ao degrau. Ou seja, aplica-se um degrau de tensão na lâmpada em regime e, a partir da resposta transitória pode-se obter o modelo dinâmico da lâmpada, isto somente com um experimento (ALONSO, DALLA COSTA, *et al.*, 2007).

O primeiro método descrito foi aplicado a uma lâmpada HPS de 70 W (OSRAM NAV E VIALOX LONGLIFE), a qual foi utilizada neste trabalho, e os resultados dos parâmetros da equação (6.1) para o modelo da lâmpada experimentada são mostrados abaixo (MARCHESAN, 2007).

$$k = 75 \Omega;$$

$$z = - 3.141,5 \text{ rad/s};$$

$$p = 18.849 \text{ rad/s};$$

6.3. Modelo do Conversor *Flyback* considerando a Dinâmica da Lâmpada HPS

Nessa seção é apresentado o modelo CA de pequenos sinais do conversor *flyback*. A modelagem é baseada na metodologia do modelo de interruptor médio.

A metodologia de modelagem do modelo médio dos interruptores consiste em substituir os interruptores controlados e não controlados do circuito por fontes dependentes de tensão e corrente. E o cálculo da média das formas de onda nos interruptores é utilizado para eliminar os harmônicos produzidos pelas comutações (ERICKSON e MAKSIMOVIC, 2001).

Utilizando a simplificação do circuito proposta, a Figura 6.1 mostra o conversor *flyback* com a chamada rede de interruptores.

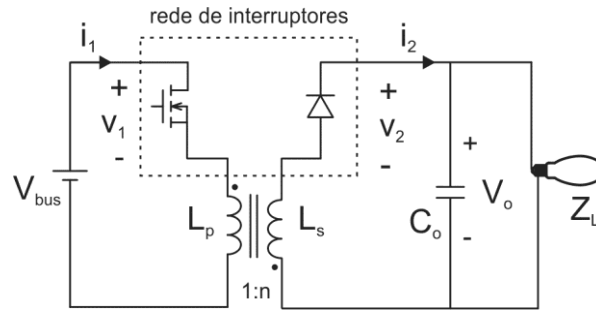


Figura 6.1 – Conversor *flyback* com a rede de interruptores

A análise do conversor é bem conhecida na literatura, logo a análise das seguintes variáveis pode ser obtida: $v_1(t)$, $v_2(t)$, $i_1(t)$ e $i_2(t)$.

A tensão média sobre o indutor do primário (L_p) é nula, logo a tensão média do interruptor é igual à tensão de barramento, (6.2).

$$\langle v_1(t) \rangle_{T_s} = \langle v_{bus}(t) \rangle_{T_s} \quad (6.2)$$

A corrente no interruptor é dada pela média da rampa de corrente no primário, dada em (6.3).

$$\langle i_1(t) \rangle_{T_s} = \frac{\left(\langle v_1(t) \rangle_{T_s} \right) \cdot d_1(t)^2 \cdot T_s}{2 \cdot L_p} \quad (6.3)$$

A resistência equivalente de entrada é dada pela relação entre a tensão (v_1) e a corrente (i_1) de entrada, e resulta em:

$$R_e(d_1) = \frac{v_1}{i_1} = \frac{2 \cdot L_p}{d_1(t)^2 \cdot T_s} \quad (6.4)$$

Considerando que a tensão média no indutor do secundário é nula, tem-se que a tensão média sobre o diodo é igual à tensão de saída, logo:

$$\langle v_2(t) \rangle_{T_s} = \langle v_o(t) \rangle_{T_s} \quad (6.5)$$

A corrente média sobre o diodo é mostrada em (6.6).

$$\langle i_2(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s}^2}{\langle v_2(t) \rangle_{T_s}} \cdot \frac{d_1^2(t) \cdot T_s \cdot n^2}{2 \cdot L_s} \quad (6.6)$$

Onde n é a relação de transformação do entre o secundário e o primário do *flyback*.

Tanto a corrente do primário quanto do secundário podem ser mostradas em função da resistência equivalente de entrada do conversor, isto é mostrado em (6.7) e (6.8), respectivamente.

$$\langle i_1(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s}}{R_e(d_1)} \quad (6.7)$$

$$\langle i_2(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s}^2}{\langle v_2(t) \rangle_{T_s} \cdot R_e(d_1)} \quad (6.8)$$

Considerando que a potência de entrada e a de saída são iguais, ou seja, não há perdas no sistema e, que a corrente média no capacitor de saída é nula, logo a corrente i_2 será a mesma corrente da lâmpada. A potência de saída é determinada pela multiplicação entre a tensão e corrente média de saída.

$$\langle P_{out}(t) \rangle = \langle v_2(t) \rangle_{T_s} \cdot \langle i_2(t) \rangle_{T_s} = \frac{V_{bus}^2}{R_e} \quad (6.9)$$

A equação (6.9) mostra que a potência de saída não depende da carga, e somente é determinada pela tensão de entrada e resistência equivalente de entrada (R_e). Esta é outra característica da modelagem por modelo médio de interruptores para conversores operando em *DCM*, ou seja, a entrada pode ser representada por um resistor sem perdas, e a saída é

representada por uma fonte de potência com valor igual à potência que seria dissipada na resistência equivalente de entrada (*loss-free resistor*) (ERICKSON e MAKSIMOVIC, 2001). O circuito resultante do modelo médio do conversor *flyback* é mostrado na Figura 6.2.

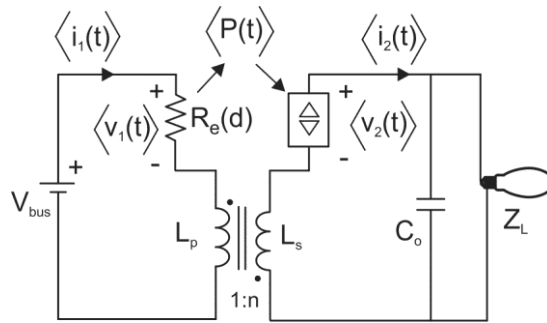


Figura 6.2 – Modelo médio do conversor *flyback*

6.3.1. Perturbação e Linearização

O circuito do modelo médio obtido é válido para grandes sinais, mas o modelo é não linear e, portanto, é necessária a análise de pequenos sinais do modelo.

Os sinais envolvidos no modelo médio equivalente devem ser perturbados e linearizados em torno do ponto de operação. As equações a seguir mostram que os valores médios das variáveis de interesse são a soma entre seu parâmetro em regime permanente e uma perturbação:

$$\begin{aligned}
 \langle i_1(t) \rangle_{T_s} &= I_1 + \hat{i}_1(t) \\
 \langle i_2(t) \rangle_{T_s} &= I_2 + \hat{i}_2(t) \\
 \langle v_2(t) \rangle_{T_s} &= V_2 + \hat{v}_2(t) \\
 \langle v_1(t) \rangle_{T_s} &= V_1 + \hat{v}_1(t) \\
 d(t) &= D + \hat{d}(t)
 \end{aligned} \tag{6.10}$$

Considerando a equação da corrente de entrada em função das seguintes variáveis: tensão de entrada, tensão de saída e razão cíclica, tem-se:

$$\langle \hat{i}_1(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s}}{R_e(d_1)} = f_1\left(\langle v_1(t) \rangle_{T_s}, \langle v_2(t) \rangle_{T_s}, d(t)\right) \quad (6.11)$$

Pode-se expandir esta equação usando a série de Taylor em torno do ponto de operação (V_1, V_2, D) . Considerando já eliminados os termos de ordem superior, tem-se (6.12):

$$I_1 + \hat{i}_1 = f_1(V_1, V_2, D) + \hat{v}_1(t) \left. \frac{\partial f_1(V_1, V_2, D)}{\partial v_1} \right|_{v_1=V_1} + \hat{v}_2(t) \left. \frac{\partial f_1(V_1, V_2, D)}{\partial v_2} \right|_{v_2=V_2} + \hat{d}(t) \left. \frac{\partial f_1(V_1, V_2, D)}{\partial d} \right|_{d=D} \quad (6.12)$$

Onde o termo CC é dado por:

$$I_1 = f_1(V_1, V_2, D) = \frac{V_1}{R_e(D)} \quad (6.13)$$

O termo CA de pequenos sinais é dado pela equação :

$$\hat{i}_1(t) = \hat{v}_1(t) \cdot \frac{1}{r_1} + \hat{v}_2(t) \cdot g_1 + \hat{d}(t) \cdot j_1 \quad (6.14)$$

Onde, g_1 , r_1 e j_1 são dados por (6.15), (6.16) e (6.17), respectivamente:

$$g_1 = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial V_2} \right|_{v_2=V_2} = 0 \quad (6.15)$$

$$\frac{1}{r_1} = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial V_1} \right|_{v_1=V_1} = \frac{1}{R_e(D)} \quad (6.16)$$

$$j_1 = \left. \frac{\partial f_1(V_1, V_2, D)}{\partial d} \right|_{d=D} = \frac{V_1 \cdot D \cdot T_s}{L_p} \quad (6.17)$$

Fazendo a mesma consideração feita para a corrente de entrada, agora para a corrente de saída, para a perturbação e posterior linearização, tem-se que:

$$\langle i_2(t) \rangle_{T_s} = \frac{\langle v_1(t) \rangle_{T_s}^2}{\langle v_2(t) \rangle_{T_s} R_e(d(t))} = f_2\left(\langle v_1(t) \rangle_{T_s}, \langle v_2(t) \rangle_{T_s}, d(t)\right) \quad (6.18)$$

Expandindo-se a equação (6.18), e considerando a expansão da série de Taylor, resulta em (6.19):

$$I_2 + \hat{i}_2(t) = f_2(V_1, V_2, D) + \hat{v}_1(t) \cdot \left. \frac{\partial f_2(V_1, V_2, D)}{\partial V_1} \right|_{v_1=V_1} + \hat{v}_2(t) \cdot \left. \frac{\partial f_2(V_1, V_2, D)}{\partial V_2} \right|_{v_2=V_2} + \hat{d}(t) \cdot \left. \frac{\partial f_2(V_1, V_2, D)}{\partial d} \right|_{d=D} \quad (6.19)$$

Desprezando os termos de ordem superior, tem-se o termo CC dado por (6.20):

$$I_2 = f_2(V_1, V_2, D) = \frac{V_1^2}{V_2 \cdot R_e(D)} \quad (6.20)$$

Os termos CA de pequenos sinais são dados por (6.21):

$$\hat{i}_2(t) = \hat{v}_1(t) \cdot g_2 + \hat{v}_2(t) \cdot \frac{1}{r_2} + \hat{d}(t) \cdot j_2 \quad (6.21)$$

Onde r_2 , g_2 e j_2 são dados por (28), (29) e (30), respectivamente:

$$\frac{1}{r_2} = \left. \frac{\partial f_2(V_1, V_2, D)}{\partial V_2} \right|_{v_2=V_2} = -\frac{V_1^2}{V_2^2 \cdot R_e(D)} \quad (6.22)$$

$$g_2 = \left. \frac{\partial f_2(V_1, V_2, D)}{\partial V_1} \right|_{v_1=V_1} = \frac{2 \cdot V_1}{V_2 \cdot R_e(D)} \quad (6.23)$$

$$j_2 = \left. \frac{\partial f_2(V_1, V_2, D)}{\partial d} \right|_{d=D} = \frac{2 \cdot V_1^2}{D \cdot V_2 \cdot R_e(D)} \quad (6.24)$$

A partir das equações obtidas, pode-se obter o circuito equivalente de pequenos sinais do conversor *flyback*, mostrado na Figura 6.3. A vantagem do uso deste circuito equivalente é que este pode ser resolvido usando técnicas de análise de circuitos lineares para determinar as funções de transferência de interesse.

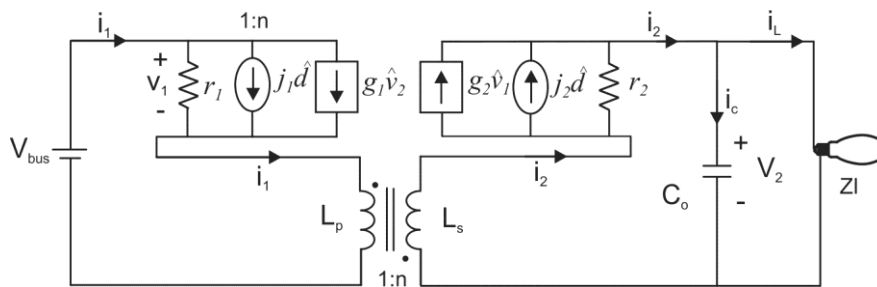


Figura 6.3 – Modelo completo de pequenos sinais do conversor *flyback*

6.3.2. Modelo CA de pequenos sinais simplificado

Devido ao circuito equivalente do conversor *flyback* possuir dois elementos reativos (L_s e C_o), as funções de transferência obtidas a partir da resolução desse circuito possuem dois polos. O polo devido ao capacitor de saída (C_o) aparece em baixa frequência, enquanto que o polo (e um zero no semi-plano direito), devido ao indutor acoplado do conversor *flyback*, ocorrem em uma frequência elevada, próximo à frequência de comutação (se o conversor operar no *DCM*). Dessa forma, pode-se desprezar a dinâmica do indutor acoplado, sendo que as funções de transferência do circuito equivalente apresentem um único polo, devido a C_o . Essa simplificação leva à obtenção das funções de transferência do chamado modelo simplificado do conversor *flyback*, mostrado na Figura 6.4.

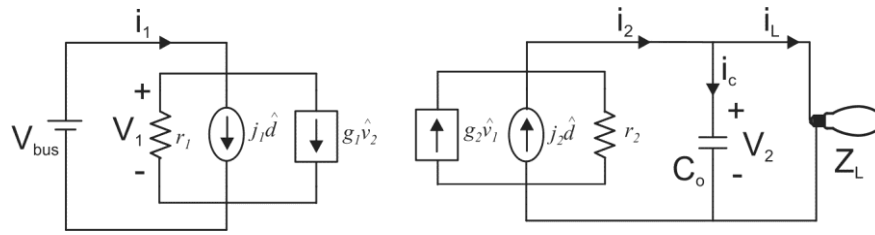


Figura 6.4 – Modelo simplificado de pequenos sinais do conversor *flyback*

Com o objetivo de modelar o comportamento dinâmico do conjunto conversor-lâmpada frente a distúrbios nas variáveis de interesse, quatro funções de transferências serão obtidas. Essas funções de transferência são as seguintes:

- 1) Tensão de saída em função da tensão de entrada;
- 2) Tensão de saída em função da razão cíclica;
- 3) Corrente de saída em função da tensão de entrada;
- 4) Corrente de saída em função da razão cíclica.

Através do circuito do secundário mostrado na Figura 6.4, chega-se à seguinte equação:

$$\hat{i}_2 = \hat{i}_C + \hat{i}_L \quad (6.25)$$

A equação (6.25), que faz referência ao distúrbio na corrente do secundário, pode ser expandida em (6.26).

$$g_2 \cdot \hat{v}_1(t) + \frac{1}{r_2} \cdot \hat{v}_2(t) + j_2 \cdot \hat{d}(t) = C \cdot \frac{d(\hat{v}_2)}{dt} + \frac{\hat{v}_2(t)}{Z_L(t)} \quad (6.26)$$

Para obter a função de transferência que relaciona a perturbação da tensão de saída em relação a uma perturbação na tensão de entrada, $G_{v_2v_1}(s)$, faz-se a Transformada de Laplace da equação (6.26), considerando que não há perturbação na razão cíclica.

$$g_2 \cdot v_1(s) + \frac{1}{r_2} \cdot v_2(s) = s \cdot C \cdot v_2(s) + \frac{v_2(s)}{Z_L(s)} \quad (6.27)$$

Isolando os termos de interesse da equação acima, resulta no seguinte:

$$G_{v_2v_1}(s) = \frac{v_2(s)}{v_1(s)} = \frac{g_2 \cdot Z_L(s)}{s \cdot C \cdot Z_L(s) - r_2^{-1} \cdot Z_L(s) + 1} \quad (6.28)$$

Substituindo os termos da impedância da lâmpada, mostrada em (6.1), na equação (6.28), resulta em:

$$G_{v_2v_1}(s) = \frac{v_2(s)}{v_1(s)} = g_2 \cdot k \left[\frac{s + z}{s^2 \cdot C \cdot k + s(C \cdot k \cdot z - r_2^{-1} \cdot k + 1) + (p - r_2^{-1} \cdot k \cdot z)} \right] \quad (6.29)$$

Para obtenção da equação que relaciona a tensão de saída pela razão cíclica, devem-se fazer os mesmos procedimentos feitos anteriormente. Ou seja, realiza-se a Transformada de Laplace da equação (6.26), desconsiderando a perturbação da tensão de entrada, e isolam-se as variáveis de interesse para obter a equação da tensão de saída em função da razão cíclica.

$$G_{v_2d}(s) = \frac{v_2(s)}{d(s)} = j_2 \cdot k \left[\frac{s + z}{s^2 \cdot C \cdot k + s(C \cdot k \cdot z - r_2^{-1} \cdot k + 1) + (p - r_2^{-1} \cdot k \cdot z)} \right] \quad (6.30)$$

As funções de transferência que relacionam a perturbação na corrente de saída em função das perturbações da tensão de entrada e da razão cíclica são obtidas pelas funções de transferência mostradas em (6.29) e (6.30), divididas pela impedância da lâmpada.

Ou seja:

$$G_{i_L v_1}(s) = \frac{i_L(s)}{v_1(s)} = \frac{G_{v_2v_1}(s)}{Z_L(s)} = g_2 \left[\frac{s + p}{s^2 \cdot C \cdot k + s(C \cdot k \cdot z - r_2^{-1} \cdot k + 1) + (p - r_2^{-1} \cdot k \cdot z)} \right] \quad (6.31)$$

$$G_{i_L d}(s) = \frac{i_L(s)}{d(s)} = \frac{G_{v_2d}(s)}{Z_L(s)} = j_2 \left[\frac{s + p}{s^2 \cdot C \cdot k + s(C \cdot k \cdot z - r_2^{-1} \cdot k + 1) + (p - r_2^{-1} \cdot k \cdot z)} \right] \quad (6.32)$$

6.3.3. Simulação do modelo de pequenos sinais

De modo a validar as funções de transferência apresentadas em (6.29)-(6.32), se faz necessária a simulação e comparação com o circuito real do conversor. A simulação do circuito *flyback* é trivial e bem conhecida, entretanto o principal problema está na simulação do conversor *flyback* usando o modelo da lâmpada como carga.

Ben-Yaakov (2002) apresenta um modelo de simulação de lâmpadas fluorescentes, no qual consegue reproduzir a dinâmica da lâmpada em torno da potência nominal de operação. Como a característica dinâmica das lâmpadas fluorescentes e de alta pressão são muito similares, é possível utilizar a mesma técnica para lâmpadas *HID*. Esta análise é feita por Alonso (2007), onde um modelo de simulação PSpice® é mostrado para uma lâmpada de multi vapores metálicos. Nesse trabalho a lâmpada é modelada por uma fonte de corrente dependente de algumas constantes e de valores próprios do circuito. O circuito de simulação que representa a dinâmica da lâmpada resultante da análise feita por Alonso (2007) é apresentado na Figura 6.5.

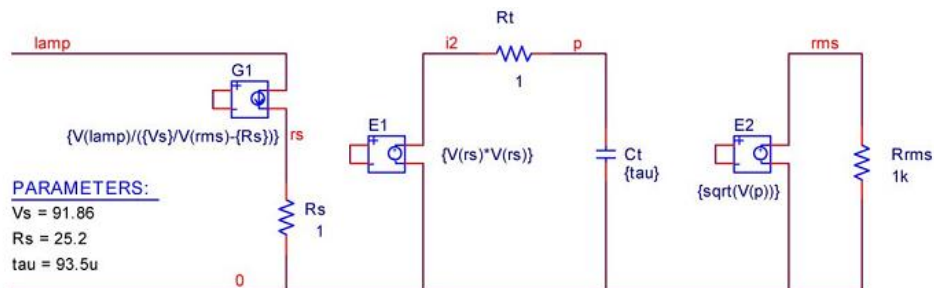


Figura 6.5 – Modelo da lâmpada *MH* para simulação em PSpice® (ALONSO, DALLA COSTA, *et al.*, 2007).

A presente dissertação utilizou a metodologia proposta por Alonso (2007) para a realização da simulação, na ferramenta Simulink®, da lâmpada do modelo dado em (MARCHESAN, 2007).

O circuito abaixo mostra o conversor *flyback* com uma fonte dependente de corrente (CCS) como modelo da lâmpada. Esta fonte de corrente é dependente do termo “[*I*lamp]”.

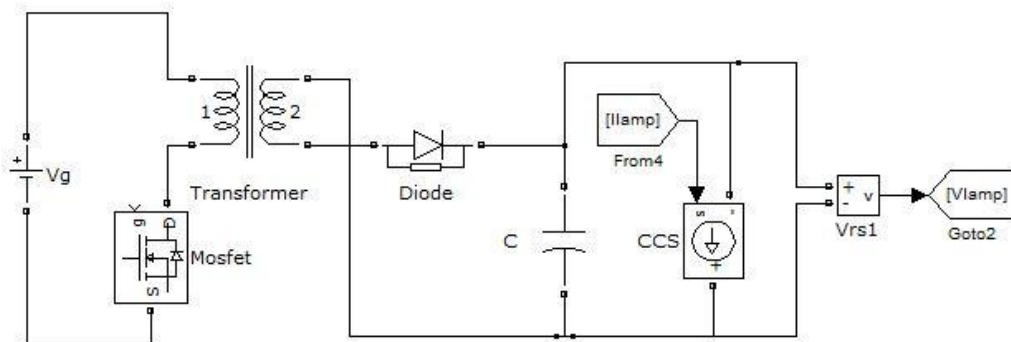


Figura 6.6 – Conversor *flyback* simulado no Simulink® com o modelo da lâmpada como carga

O circuito que controla a fonte de corrente é mostrado na Figura 6.7 com os seus valores já adaptados para os níveis de potência da lâmpada *HPS* de 70W, e para o modelo apresentado por Marchesan (2007).

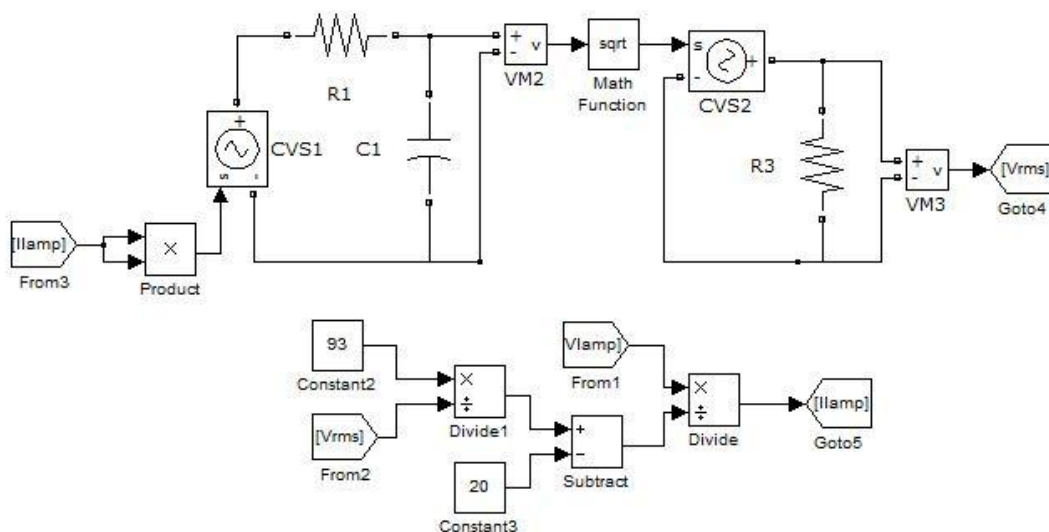


Figura 6.7 – Variáveis de controle da fonte de corrente que modela a lâmpada

Os componentes $R1$, $C1$ e $R3$ do modelo são, 1Ω , $55 \mu\text{F}$ e $1 \text{ k}\Omega$, respectivamente.

A Figura 6.8 mostra os resultados obtidos na simulação do conversor *flyback* e do modelo médio apresentado nessa seção.

Distúrbios na tensão de entrada e na razão cíclica foram aplicados para verificar o comportamento dinâmico do modelo.

O primeiro distúrbio é aplicado na razão cíclica no tempo de 4 ms, com amplitude negativa de 10%. Já a segunda perturbação é na tensão de entrada, esta ocorre no tempo de 6 ms com amplitude positiva de 10%.

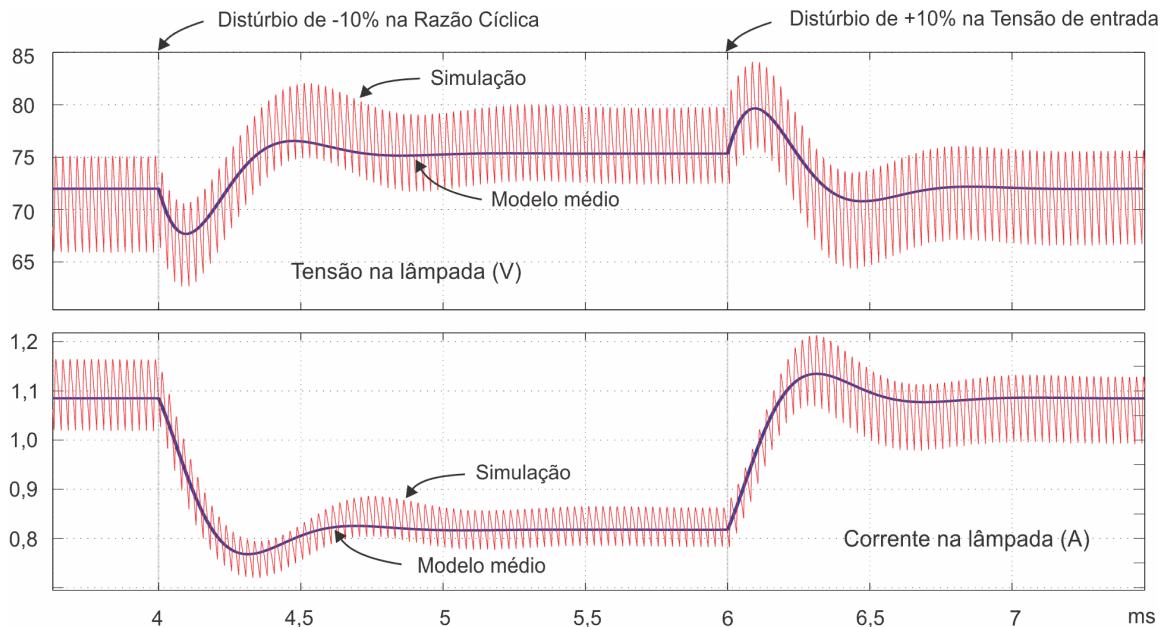


Figura 6.8 – Resultados de simulação e do modelo proposto

Como é possível observar na figura acima, tanto o sinal de corrente, quanto o de tensão do modelo estão seguindo em forma e em amplitude o sinal do circuito simulado. Isto comprova que tanto o modelo de simulação da lâmpada, quanto o modelo médio do conversor *flyback* considerando a dinâmica da lâmpada estão em conformidade.

6.4. Análise da estabilidade

De acordo com o critério de estabilidade de Routh-Hurwitz para sistemas de 2^a ordem, a estabilidade pode ser determinada por inspeção.

Um polinômio apresentará todas as suas raízes no semi-plano esquerdo do plano “s”, ou seja, será estável, se todos os coeficientes do denominador apresentarem o mesmo sinal algébrico. Logo, para garantir a estabilidade do sistema, os coeficientes do denominador das equações (6.29) à (6.32) devem ter a mesma polaridade. Isto resulta nas seguintes restrições de projeto:

$$\begin{aligned}
 C \cdot k \cdot |z| - r_2^{-1} \cdot k + 1 &> 0 \\
 p - r_2^{-1} \cdot |z| \cdot k &> 0
 \end{aligned}
 \tag{6.33}$$

A equação (6.33) restringe o valor do capacitor em paralelo com a lâmpada, o qual deve ser grande o suficiente para garantir uma baixa ondulação de tensão de saída, mas não pode ser muito grande a fim de causar instabilidade no sistema (KIRSTEN, CERVI, *et al.*, 2008).

As inequações dadas em (6.33) são satisfeitas para os dados de projeto utilizados no capítulo 5. O limite de valor do capacitor de saída para garantir a estabilidade é dado por (6.34).

$$C < \frac{(-r_2^{-1} \cdot k + 1)}{k \cdot |z|} < 9,3 \mu F
 \tag{6.34}$$

6.5. Estratégia de Controle

Primeiramente, para a realização da estratégia de controle deve-se optar por qual variável de interesse será controlada.

As funções de transferência que relacionam a tensão de saída com a tensão de entrada (6.29) e a razão cíclica (6.30), apresentam um zero no semi-plano direito, o qual não é desejado para o sistema, pois pode tornar o mesmo instável. Por outro lado, a função de transferência que relaciona a corrente de saída com a tensão de entrada (6.31) e com a razão cíclica (6.32), possui o zero no semi-plano esquerdo, e isto resulta em um sistema estável. Logo, conclui-se que a variável de controle deve ser a corrente de saída.

O diagrama de bloco do sistema de controle da corrente é mostrado na figura abaixo.

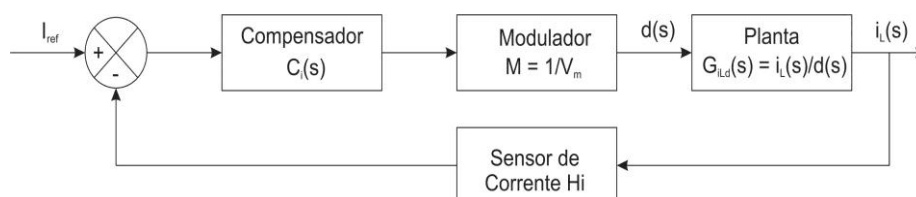


Figura 6.9 – Diagrama de bloco do sistema de controle de corrente

Onde:

I_{ref} Corrente de projeto da lâmpada, nesse caso igual a 0,98 A;

H_i Ganho do sensor de corrente;

V_m Valor pico-a-pico do modulador;

$C_i(s)$ Função de transferência do compensador.

A função de transferência em malha aberta não compensada é mostrada abaixo:

$$T(s) = \frac{G_{i,d}(s) \cdot H_i}{V_m} \quad (6.35)$$

O diagrama de Bode e o gráfico do lugar das raízes da função de transferência $T(s)$ são mostrados na Figura 6.10, considerando o ganho do sensor (H_i) e a amplitude do modulador (V_m) unitários.

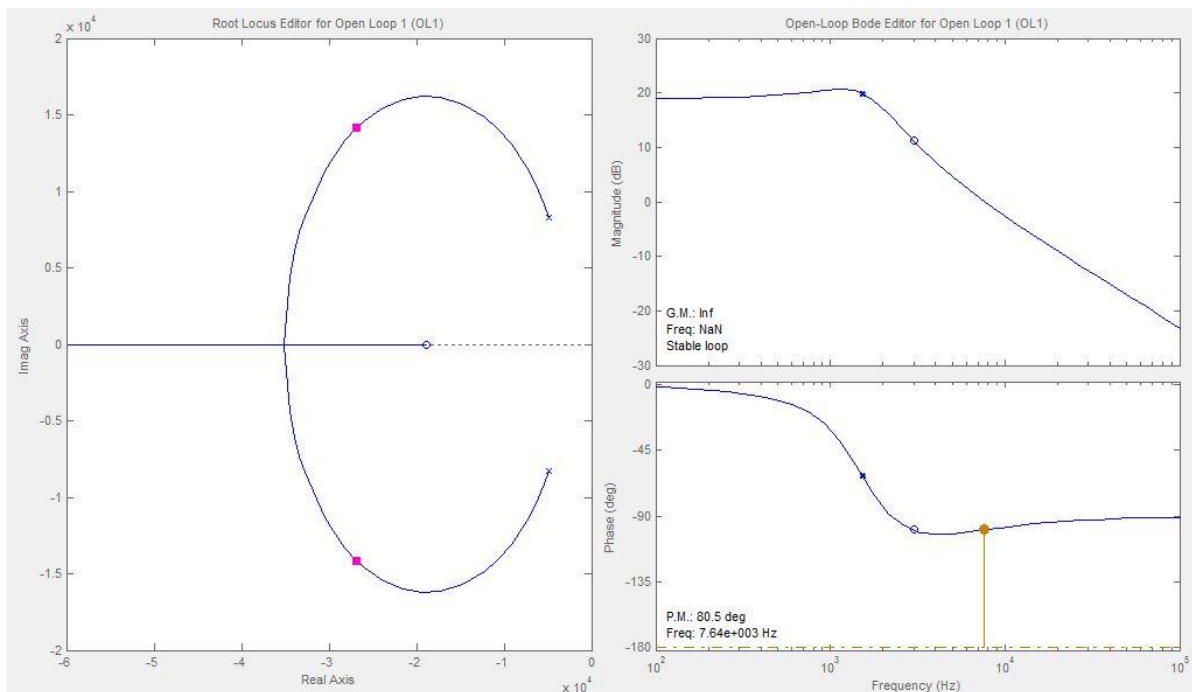


Figura 6.10 – Lugar das raízes (esquerda) e Diagrama de Bode (direita) do sistema não compensado

Um controlador proporcional integral (PI) com um filtro de alta frequência foi utilizado como compensador, o qual possui a seguinte função de transferência:

$$C_i(s) = k_{PI} \frac{(s + z_{PI})}{s \cdot (s + p_{PI})} \quad (6.36)$$

Sendo:

- k_{PI} Ganho do compensador PI
- z_{PI} Zero do compensador PI
- p_{PI} Polo do filtro de alta frequência

O zero do compensador é ajustado para modificar a resposta transitória e a margem de fase do sistema. O polo do compensador corresponde ao filtro de alta frequência utilizado para atenuar os efeitos da frequência de comutação. Geralmente, este é colocado na metade da frequência de chaveamento. O ganho é ajustado para que a frequência de corte esteja situada uma década abaixo da frequência de comutação, ou seja, para este caso, 4 kHz.

O diagrama de Bode e o lugar das raízes do sistema compensado são mostrados na Figura 6.11. Usando a ferramenta SISOTool do software MatLab® chega-se ao compensador abaixo:

$$C_i(s) = 64347 \cdot \frac{(s + 2510)}{s \cdot (s + 126000)} \quad (6.37)$$

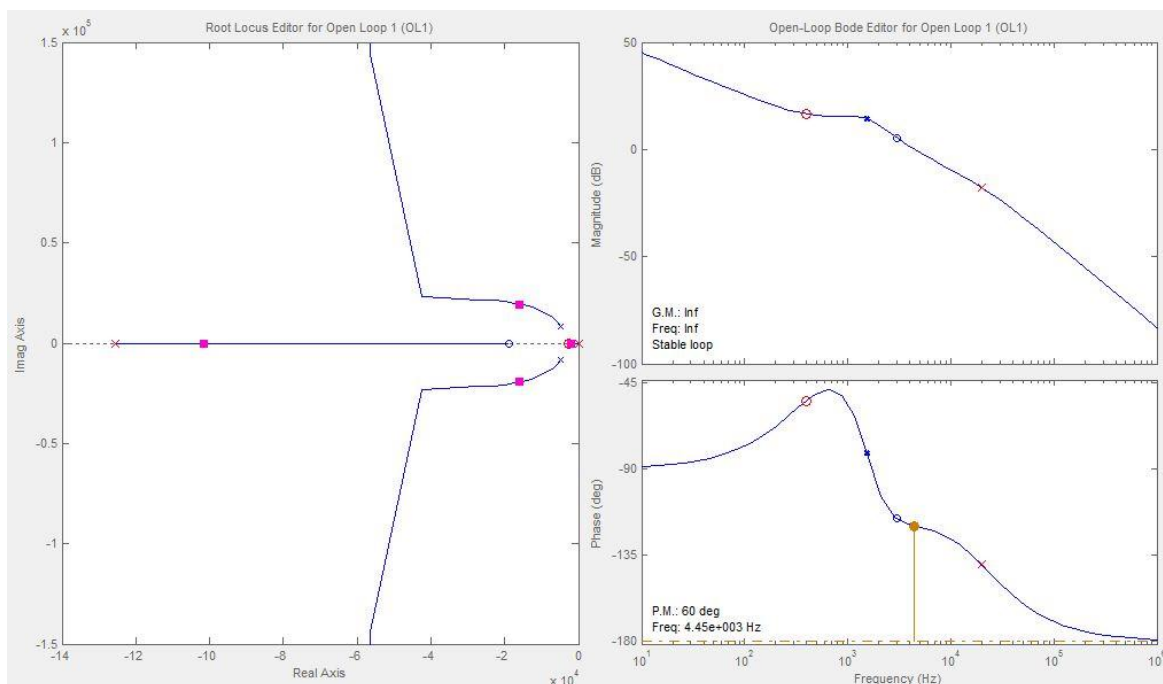


Figura 6.11 – Lugar das raízes (esquerda) e Diagrama de Bode (direita) do sistema compensado

A figura acima mostra que a margem de fase foi ajustada de modo a ficar em 60° e a frequência de corte situada aproximadamente uma década abaixo da frequência de comutação, em 4,45 kHz.

A fim de testar o desempenho e a resposta do compensador, uma simulação no Simulink®, com a malha de controle de corrente, foi realizada.

Dois distúrbios foram aplicados no sistema quando o mesmo estava em regime. O primeiro distúrbio foi na tensão de entrada, aos 2 ms com amplitude de +10%. O segundo distúrbio aconteceu na diminuição da carga em 10% no momento 3 ms. Os resultados da corrente de saída frente às perturbações são mostrados na Figura 6.12.

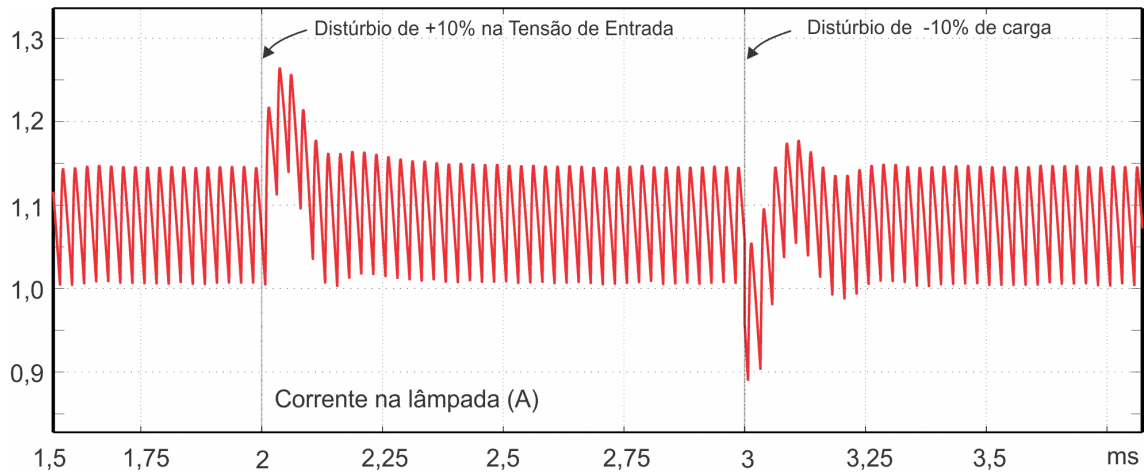


Figura 6.12 – Resposta em malha fechada da corrente frente a distúrbios

Os resultados da resposta do sistema frente a distúrbios mostraram-se satisfatórios. Entretanto, o aumento da resistência equivalente da lâmpada, devido ao seu envelhecimento, deve ser considerado no sistema controle.

Como visto na seção 1.4, a resistência equivalente da lâmpada pode ter uma elevação de 200% ao longo de sua vida útil. Caso, o controle mantenha a referência de corrente constante e a resistência equivalente da lâmpada aumente com o tempo, um aumento de potência proporcional ao aumento da resistência equivalente acontecerá. O que pode causar danos à lâmpada e reduzir o seu tempo de vida útil.

Logo, faz-se necessária uma malha externa de controle de potência, a fim de compensar o aumento da resistência equivalente da lâmpada, e conseqüentemente o aumento da potência.

Duas estratégias de controle são comumente encontradas na literatura:

- 1) No **primeiro método** há somente controle da corrente e a potência de saída é apenas monitorada. Com o aumento da resistência equivalente, a potência de saída também é elevada. Nesse sistema esse aumento de potência não é compensado, pois a lâmpada apresenta uma diminuição na eficácia luminosa com o seu envelhecimento e assim o aumento da potência compensaria esse fator. A potência da lâmpada somente é monitorada para não ultrapassar as especificações de potência impostas pelo fabricante (YAN, HO e HUI, 2001); (DALLA COSTA, ALONSO, *et al.*, 2006).
- 2) O **segundo método** consiste no controle da corrente em uma malha mais rápida e controle da potência em uma malha mais lenta. Ou seja, o controle de corrente fará a correção de distúrbios na malha mais rápida mantendo a corrente constante, e a malha mais lenta servirá para manter a potência da lâmpada constante, mesmo depois do aumento de sua resistência equivalente, o que é obtido modificando-se a referência de corrente para a malha rápida (XU, CHEN, *et al.*, 2006); (DIAZ, AZCONDO, *et al.*, 2010).

O segundo método de controle foi escolhido para ser analisado nesse trabalho. Um simples controlador por histerese é suficiente para manter o sistema estável e a potência média de saída constante, devido ao fato que essa mudança de resistência equivalente da lâmpada ser extremamente lenta, comparada com a dinâmica do sistema.

O diagrama de blocos do sistema com a malha externa de controle da potência e a malha interna de controle de corrente é mostrado a seguir:

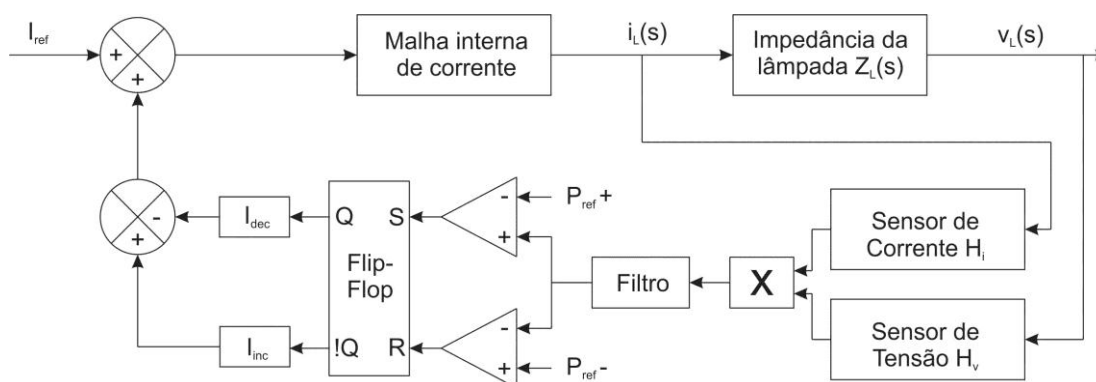


Figura 6.13 – Malha de controle da potência e da corrente

A potência da lâmpada é calculada pela multiplicação da tensão e corrente de saída instantâneas. Esse valor adquirido deve ser filtrado para que oscilações devido à frequência de comutação não interfiram no sistema de medição.

A potência então é comparada com valores de referência positivo (P_{ref}^+) e negativo (P_{ref}^-), através de um comparador do tipo janela. Caso a potência medida seja maior que a referência positiva, o *flip-flop* é setado e um valor fixo de corrente (I_{dec}) é decrementado da corrente de referência (I_{ref}), diminuindo assim a referência de corrente para a malha interna de controle. Quando a potência medida for inferior ao valor de referência negativo, o *flip-flop* será resetado e um valor fixo de corrente (I_{inc}) é incrementado à referência de corrente (I_{ref}).

Uma simulação com o sistema completo de controle, ou seja, com a malha interna de corrente e externa de potência, foi realizado na ferramenta Simulink®. Para esta simulação foi utilizada uma referência positiva de 71 W e negativa de 69 W. Assim, a potência média da lâmpada ficará no seu valor nominal de 70 W.

O resultado da simulação da potência de saída, utilizando o sistema de controle proposto, é mostrado na Figura 6.14. Um degrau de incremento de 5% na resistência equivalente da lâmpada é efetuado aos 12 ms. Nota-se que em um curto período de tempo a potência da lâmpada é superior à referência positiva, porém, cabe salientar, isto não aconteceria na prática, pois o incremento de resistência da lâmpada ocorre de forma lenta e gradual.

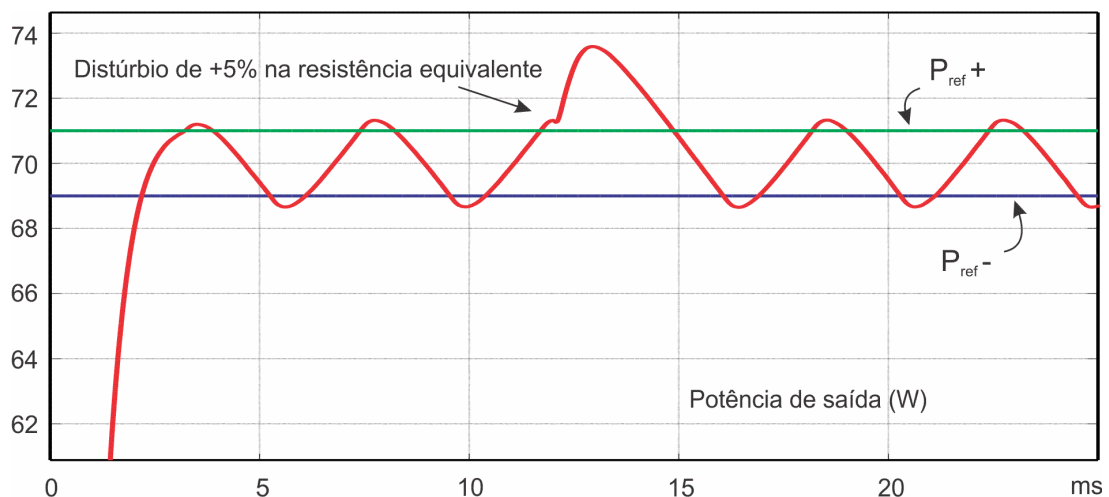


Figura 6.14 – Potência de saída resultante do controle por histerese

A corrente de saída, para a mesma simulação mostrada acima, é mostrada na Figura 6.15. Nota-se a rápida resposta frente ao distúrbio de carga. A corrente segue um valor de referência inicial de corrente, após o incremento na resistência equivalente, a corrente de

referência é alterada para um valor abaixo do anterior, mantendo assim o nível de potência constante, como mostrado acima.

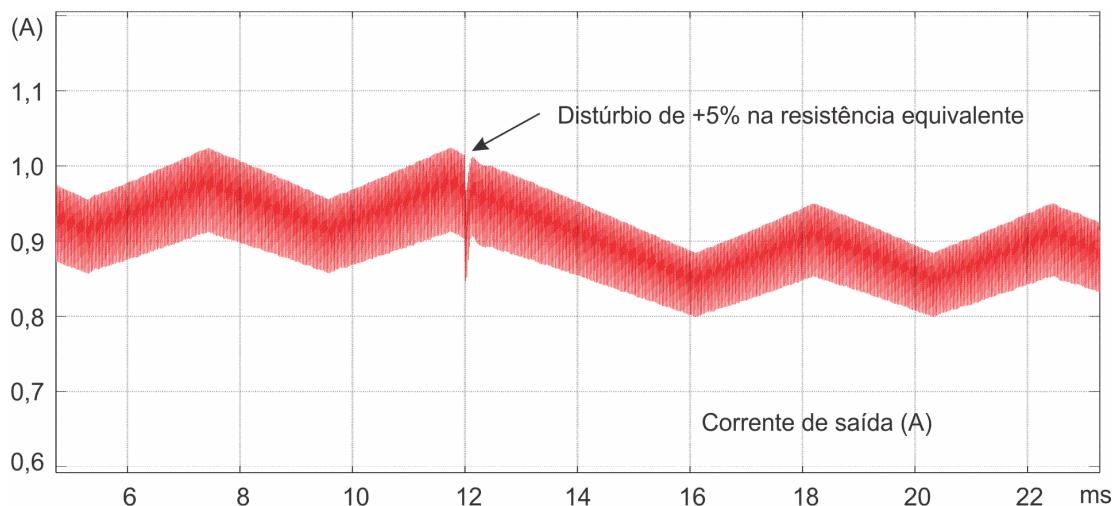


Figura 6.15 – Corrente na lâmpada com a malha externa de potência

6.6. Conclusão

Nesse capítulo foi apresentada a modelagem do conversor *flyback* pelo método do modelo médio dos interruptores considerando a dinâmica de uma lâmpada *HPS*. Assim como toda a metodologia para a obtenção das funções de transferência para as variáveis de interesse.

A análise de estabilidade mostrou, que devido ao zero no semi-plano direito das funções de transferência da tensão de saída, a melhor variável a ser controlada é a corrente de saída. E que conversor, projetado e implementado no capítulo 5 é estável para pequenos distúrbios em torno do ponto de operação.

O compensador PI projetado para o controle da corrente tem uma resposta satisfatória frente à distúrbios da tensão de entrada e da mudanças na carga.

Devido à característica de elevação da resistência equivalente da lâmpada durante o seu envelhecimento, uma malha de controle de potência, usando um controlador por histerese, foi realizada, mantendo dessa forma a potência na lâmpada constante durante toda a sua vida útil.

Simulações no software Simulink® comprovam os modelos obtidos, bem como, mostraram que a resposta dinâmica do sistema, frente a distúrbios na tensão de entrada e na carga é satisfatória.

CONCLUSÃO GERAL

Reatores eletrônicos ainda não estão sendo utilizados em larga escala na alimentação de lâmpadas de descarga em alta pressão. Isto ocorre devido ao grande número de estágios necessário para a implementação dos mesmos, tornando-os dispendiosos quando comparados aos reatores eletromagnéticos.

Este grande número de estágios é necessário para alimentar a lâmpada a partir de uma onda quadrada de baixa frequência (*LFSW*), a fim de evitar a ocorrência do fenômeno de ressonância acústica, a qual ocorre na faixa de operação onde são normalmente utilizados reatores eletrônicos consolidados em outras lâmpadas.

Este trabalho visou o desenvolvimento de uma topologia alternativa para a alimentação de lâmpadas de descarga em alta pressão, que não excitasse o fenômeno de ressonância acústica e atendesse as normas pertinentes às lâmpadas *HID*.

O estudo realizado com os conversores ativos de correção do fator de potência, e a integração destes com o conversor *biflyback* inversor, mostrou que a topologia *buck biflyback* inversora apresentou melhores características e foi escolhida para a implementação prática.

Os resultados experimentais da topologia *buck biflyback* inversora, apresentaram rendimento médio de 88%, alto fator de potência (0,97) e as restrições das harmônicas da corrente de entrada da norma IEC61000-3-2 foram satisfeitas. Além disso, a topologia não excitou de forma visível o fenômeno de ressonância acústica.

A técnica de inversão ressonante, que foi uma das principais contribuições deste trabalho, apresentou diminuição dos esforços de tensão e corrente nos semicondutores, aumentando assim, a confiabilidade do sistema.

O modelo encontrado do conversor *flyback* considerando a impedância dinâmica incremental da lâmpada *HPS* foi confirmado através de simulação. A análise da estratégia de controle de corrente realizada, mostrou que o compensador proporcional integral projetado apresentou resposta dinâmica satisfatória ao sistema. A estratégia de controle da potência da lâmpada, por histerese, garante que a mesma mantenha a potência constante durante toda a sua vida útil.

Por fim, conclui-se que o trabalho apresentou uma contribuição significativa no estudo e desenvolvimento de reatores eletrônicos para a alimentação de lâmpadas *HID*.

REFERÊNCIAS BIBLIOGRÁFICAS

ALLEN, G. R. et al. Acoustic Resonance operation of xenon-metal halide lamps on unidirectional current. **US Patent**, p. number 5.198.727, 1993.

ALONSO, M. J. et al. Small-signal modeling of discharge lamps throughstep response and its application to low-frequency square waveform electronic ballast. **IEEE Transaction Power Electronics**, v. 22, p. 744-752, Maio 2007. ISSN 3.

ANEEL. Resolução 456, 2000.

BARBI, I. **Eletrônica de Potência**. Florianópolis: [s.n.], 2006.

BEN-YAAKOV, S.; GSHVARTSAS, M.; GLOZMAN, S. Statics and dynamics of fluorescent lamps operating at high frequency: Modelling and simulation. **IEEE Transacion Industry Application**, v. 38, p. 1486-1492, 2002. ISSN 6.

BISOGNO, F. E. **Dissertação de mestrado**: "Topologia para Iluminação Fluorescente Utilizando conversor Boost Push-Pull Integrado com um único interruptor". Santa Maria, Universidade Federal de Santa Maria: [s.n.], 2001.

BOGART, T. F. **Fundamentals of Power Electronics**. 3. ed. São Paulo: [s.n.], v. 2, 2001.

CERVI, M. Desenvolvimento de uma Família de REatores Eletrônicos para Lâmpadas de Multivapor Metálico empregando a Técnica de Conexão Diferencial de Conversores CC/CC. **Tese de Doutorado em Engenharia Elétrica - Universidade Federal de Santa Maria**, Santa Maria, 2009.

COATON, J.; MARSDEN, A. **Lamps and Lighting**. 4. ed. Londres: Arnold, 1997.

COMMISSION, I. E. **Limits for harmonic current emission**. 3. ed. [S.l.]: [s.n.], 2005.

COSTA, G. J. C. **Iluminação Econômica**. 3. ed. Porto Alegre: EDIPUCRS, 2005.

COSTA, R. E. D. Sistematização do Projeto de Reatores Eletrônicos para Alimentação de Lâmpadas de Vapor de Sódio em Alta Pressão para Iluminação Pública. **Dissertação de Mestrado - Universidade Federal de Santa Maria**, Santa Maria, 2009.

DALLA COSTA, M. A. **Dissertação de Mestrado**: "Reator eletrônico auto-oscilante com alto fator de potência para alimentação de quatro lâmpadas fluorescentes independentes". Santa Maria: [s.n.], 2004.

DALLA COSTA, M. A. Acoustic-Resonance Characterization of Low-wattage Metal-Halide Lamps. **IEEE Transactions on Plasma Science**, v. 35, p. 43 - 58, 2007.

DALLA COSTA, M. A. **Compensación de resonancias acústicas en lámparas de descargas en halogenuros metálicos oir medio de onda cuadrada de baja frecuencia**: caracterización de lámparas y propuesta de nuevas topologias de alimentación. Oviedo: Universidade de Oviedo, 2008. Tese de Doutorado em Engenharia Elétrica em Espanhol.

DALLA COSTA, M. A. et al. Analysis, Design and Experimentation of a Closed-Loop Metal Halide Lamp Electronic Ballast. **IEEE Industry Applications Conference** , v. 3, p. 1384-1390, out 2006.

DALLA COSTA, M. A. et al. A Single Stage High-Power-Factor Electronic Ballast based on Integrated Buck Flyback Converter to Supply Metal Halide Lamps. **IEEE Transaction on Industrial Eletronics**, v. 55, n. 3, p. 1112-1122, 2008.

DALLA COSTA, M. A. et al. Integrated Power Topologies to Supply HPS Lamps: A Comparative Study. **IEEE Transactions on Power Electronics**, v. 25, p. 2124-2132, 2010.

DALLA COSTA, M. A. et al. Electronic Ballasts for HID Lamps. **IEEE Industry Applications Magazine**, v. 17, n. 2, p. 54-59, 2011.

DENG, E.; CUK, S. Negative incremental impedance and stability of fluorescent lamps. **Power Electronic Confere**, Vancouver, Canadá, p. 1050-1056, 1997.

DIAZ, F. J. et al. Digitally Controlled Low Frequency Square Wave Electronic Ballast with Resonant Ignition and Power Loop. **IEEE Transactions on Industry Applications**, v. 46, n. i6, p. 2222-2232, 2010.

EDMINISTER, J. A.; NAHVI, M. **Circuitos Eléctricos**. 2. ed. Porto Alegre: Bookman, 2005. 477 p.

EGERT, F. A. **Reator Eletrônico Auto-Oscilante para uma Lâmpada de Vapor de Sódio em Alta Pressão**. Santa Maria: Universidade Federal de Santa Maria, 2004.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of Power Electronics**. 2. ed. ____: [s.n.], 2001.

FELLOWS, M. W. A study of the High Intensity Discharge Lamp - Electronic Ballast Interface. **Conference Records of Industry Applications Society Annual Meeting**, v. 2, p. 1043-1048, 2003.

GARCIA, J. G. Balatos Eletrónicos no Resonantes para Lamparas de Alta Intensidad de Descarga: Aportaciones en el Circuito de Arranque y en las Etapas de Calentamento e Régimen Permanente. **Tese de Doutorado - Universidade de Oviedo**, Gijón - Espanha, 2003.

GARCIA, J. G. et al. New Control Strategy in Square-Wave Inverters for Low Wattage Metal Halide Lamps Supply to Avoid Acoustic Resonances. **Applied Power Electronics Conference and Exposition**, v. 2, p. 984-990, 2004.

GLOZMAN, S.; BEN-YAAKOV, S. Dynamic interaction analysis of HF ballasts and fluorescent lamps based on envelope simulation. **IEEE Transaction on Industry Application**, v. 37, n. 5, p. 1531-1336, 2001.

GROOT, J.; VAN VLIET, J. **The High-Pressure Sodium Lamp**. 1. ed. Londres: Macmillan Educational, 1986.

GUSSEMÉ, K. D. et al. Input-Current Distortion of CCM Boost PFC Converters Operated in DCM. **IEEE Transactions on Industrial Electronics**, v. 54, p. 858-865, Abril 2007. ISSN N° 2.

JÚNIOR, A. P. **Amplificadores Operacionais e Filtros Ativos**. 6. ed. Porto Alegre: Bookman, 2003.

KIRSTEN, A. L. et al. Analysis of the Output Capacitor and Lamp Voltage Inversion for the Bidirectional Flyback Converter. **Industry Application Society Annual Meeting**, Edmont, Out 2008.

LALOND, D. E.; ROSS, J. A. **Princípios de Dispositivos e Circuitos Eletrônicos**. São Paulo: Makron Books, v. 2, 1999.

LIN, S. et al. Research on Single-Stage Flyback Inverter. **IEEE Transaction on Industry Electronics**, 2005.

MARCHESAN, T. B. **Tese de Doutorado**: "Integração de conversores estáticos aplicados a sistemas de iluminação pública". Santa Maria: Universidade Federal de Santa Maria, 2007.

MARCHESAN, T. B. et al. **An electronic ballast to supply automotive HID lamps in low frequency square waveform**. Industry Applications Conference. [S.l.]: [s.n.]. 2005. p. 1598-1602.

MARCHESAN, T. B. et al. Two Flyback-Based Integrated Converters for the Implementation of LFSW Electronic Ballasts. **IEEE Transaction on Industry Electronic**, 2007.

MARTIN, F. J. F. Analysis and Design of a High Power Factor, Single-Stage Electronic Ballast for High-Intensity Discharge Lamps. **IEEE Transactions on Power Electronics**, v. 18, p. 558-569, 2003.

MARTINS, A. S.; BONAN, G.; FLORES, G. C. **Entendo o Fator de Potência**. Porto Alegre: Departamento de Pesquisa e Desenvolvimento - CP Eletrônica.

MCLYMAN, C. W. T. **Transformer and Inductor Design Handbook**. 3. ed. [S.l.]: [s.n.], 2004.

MELO, L. F. P. D. **Projeto de Fontes Chaveadas - Teoria e Prática**. 1. ed. São Paulo: Érica, 2011.

NBR IEC 662. **Lâmpadas a vapor de sódio a alta pressão**, Rio de Janeiro, 1997.

OGATA, K. **Engenharia de Controle Moderno**. 4^a. ed. [S.l.]: Pearson Prentice Hall, 2003.

OLSEN, J.; MOSKOWITZ, W. P. Detrimental Effect of a Small Amount of Ripple in a Metal Halide System. **Conference Records of Industry Applications Society**, 2005.

OSRAM. Valox NAV High Pressure Sodium Lamps Technical Information. **Catálogo do fabricante**, 2011.

PINTO, A. Projeto e implementação de lâmpadas para iluminação de interiores empregando diodos emissores de luz (LEDs). **Dissertação de mestrado - Universidade Federal de Santa Maria**, Santa Maria, 2008.

PINTO, R. A. "Sistemas eletrônicos para iluminação de exteriores empregando diodos emissores de luz". **Exame de Qualificação de Doutorado em Engenharia Elétrica - Universidade Federal de Santa Maria**, Santa Maria, 2010.

POMÍLIO, J. A. **Pré-Reguladores de Fator de Potência**. [S.l.]: [s.n.], 2007.

QIAN, J.; ZHAO, Q.; LEE, F. C. Single-Stage Single-Switch Power-Factor-Correction AC/DC Converters with DC-bus Voltage Feedback for Universal Line Applications. **IEEE Transactions on Power Electronics**, v. 13, 1998.

RASHID, M. H. **Eletrônica de Potência - Circuitos, Dispositivos e Aplicações**. ____: Makron Books, 1999.

REDL, R.; BALOGH, L.; SOKAL, N. O. A New Family of Single-Stage Isolated Power-Factor Correctors with Fast Regulation of the Output Voltage. **Power electronics Specialists Conference**, p. 1137-1144, 1994.

RODRIGUES, C. R. B. S. Reator Eletrônico Ressonante Orientado ao Teste Dimerizado de Lâmpadas de Vapor de Mercúrio e Vapor de Sódio em Alta Pressão. **Dissertação de Mestrado - Universidade Federal de Juiz de Fora**, Juiz de Fora - MG, 2009.

SEIDEL, A. R. Técnicas de projeto para o reator eletrônico auto-oscilante empregando ferramentas de controle. **Tese de Doutorado em Engenharia Elétrica - Universidade Federal de Santa Maria**, Santa Maria, 2004.

SIEGGER, B.; GULDNER, H.; HIRSCHMANN, G. Ignition concepts for high frequency operated HID lamps. **Conference Records of Power Electronics Specialists Conference**, Recife, p. 1500-1506, 2005.

SILVA, M. F. D. Contribuição ao estudo de sistemas eletrônicos de baixo custo com alto fator de potência para acionamento de lâmpadas fluorescente compacta. **Dissertação de Mestrado em Engenharia Elétrica - Universidade Federal de Santa Maria**, Santa Maria, 2000.

SILVA, M. L. D. **Luz, lâmpadas e iluminação**. Porto Alegre: [s.n.], 2002.

SKINNER, J. **Bidirectional continuous-mode Flyback inverter**. Power Electronics and Applications. [S.l.]: [s.n.]. 1993. p. 216-220.

TOMM, F. L. Projeto de Reatores Eletrônicos para Lâmpadas HID baseado no conversor Chopper AC. **Dissertação de Mestrado - Universidade Federal de Santa Maria**, Santa Maria, 2007.

UFSM. **Manual de Estrutura e Apresentação de Monografias, Dissertações e Teses**. 7ª. ed. Santa Maria/RS: Editora UFSM, 2010.

WANG, M. A Novel Single-Switch Single-Stage Electronic Ballast with High Input Power Factor. **IEEE Transactions on Power Electronics**, v. 22, Maio 2007.

WU, T. F.; CHEN, Y. K. A Systematic and Unified Approach to Modeling PWM DC/DC Converters Based on the Graft Scheme. **IEEE Transactions on Industrial Electronics**, v. 45, p. 88-98, 1998.

XU, J. et al. A Constant Power Control Strategy of Electronic Ballast for HID Lamps. **Industry Application Conference**, v. 3, p. 1099-1102, 2006.

YAN, W.; HO, Y. K.; HUI, S. Y. Stability Study and Control Methods for Small-Wattage High Intensity Discharge (HID) Lamps. **IEEE Transactions on Industry Applications**, v. 37, set 2001.

ZHOU, J. A novel method for testing acoustic resonance of HID Lamps. **APEC**, v. 2, p. 480-485, 1999.

APÊNDICE A

ARTIGOS PUBLICADOS E ACEITOS PARA PUBLICAÇÃO

Artigo Publicado em Periódico (Qualis A1)

- 1) Kirsten, A. L.; Marchesan, T. B.; Dalla Costa, M. A.; Prado, R. N.; “**Resonant Technique for Bidirectional Flyback Converter.**” *Electronic Letters*, vol. 45, pp. 1345, 2009.

Artigos Aceitos para Publicação em Periódicos (Qualis A1)

- 2) Dalla Costa, M. A.; Alonso, J. M.; García, J.; Kirsten, A. L.; David, G.; “**Microncontroller-Based High Power Factor Electronic Ballast to Supply Metal Halide Lamps**” *IEEE Transaction Industrial Electronic*, aceito em 2011.

Artigos Aceitos para publicação em congresso

- 3) García, J.; Gacio, D.; Calleja, A. J.; Dalla Costa, M. A.; Kirsten, A. L.; “**A Novel Flyback Based Input PFC Stage for Electronic Ballasts Lighting Applications**” *Industry Applications Society Annual Meeting (IAS)*, aceito em 2011.
- 4) Kirsten, A. L.; Dalla Costa, M. A.; Hansen, J.; Da Luz, P. C. V.; Rech, C.; Prado, R. N.; “**Modeling and Control Strategy of HPS Electronic Ballast considering the Dynamic Model of the Lamp**” *Congresso Brasileiro de Eletrônica de Potência (COBEP)*, aceito em 2011.

APÊNDICE B

TRABALHOS FUTUROS

Recomenda-se o desenvolvimento de outros trabalhos complementares a este, de modo a completar o estudo do conversor proposto.

A medição de interferência eletromagnética (*EMI*), tanto irradiada, quanto induzida, deve ser realizada para a verificação do atendimento das normas nessa área. Caso, o mesmo não atenda às normas, deve-se implementar técnicas de redução da interferência eletromagnética, como por exemplo, filtros de *EMI*, melhorias no layout e disposição de componentes nas placas de circuito impresso.

A implementação de um controle digital, que utilize as metodologias de controle apresentadas, deve ser realizado para a comprovação do estudo de controle realizado. Sendo, necessário assim, o projeto de circuitos de medição de tensão e corrente na lâmpada para o sistema de controle digital.

Uma fonte de alimentação para os circuitos auxiliares da topologia e para o microcontrolador deve ser realizada. Podendo ser adicionado um enrolamento secundário no próprio conversor *biflyback* para esta função.

A utilização de um microcontrolador torna possível a integração do reator em uma rede de comunicação, a fim de, por exemplo, realizar testes na rede de alimentação e contagem do número de horas da lâmpada em atividade.

Circuitos de proteção contra surtos de tensão de entrada, curto-circuito, sobrecorrente nos interruptores e ausência de lâmpada, dentre outros, devem ser desenvolvidos para a segurança da instalação.