

**UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA**

**INVERSOR FOTOVOLTAICO NÃO ISOLADO
NPC INTERCALADO**

DISSERTAÇÃO DE MESTRADO

Gustavo Andres Finamor

**Santa Maria, RS, Brasil
2016**

INVERSOR FOTOVOLTAICO NÃO ISOLADO NPC INTERCALADO

Gustavo Andres Finamor

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Processamento de Energia Elétrica, da Universidade Federal de Santa Maria (UFSM,RS), como requisito parcial para obtenção do grau de **Mestre em Engenharia Elétrica.**

Orientador: Prof. Luciano Schuch

**Santa Maria, RS, Brasil
2016**

Ficha catalográfica elaborada através do Programa de Geração Automática da Biblioteca Central da UFSM, com os dados fornecidos pelo(a) autor(a).

Andres Finamor, Gustavo

Inversor fotovoltaico não isolado NPC intercalado / Gustavo
Andres Finamor - 2016
140 p.; 30 cm

Orientador: Luciano Schuch

Dissertação (mestrado) – Universidade Federal de Santa
Maria, Centro de Tecnologia, Programa de Pós-Graduação em
Engenharia Elétrica, RS, 2016

1. Inversor fotovoltaico NPC intercalado 2. Não isolado 3.
Alta densidade de potência 4. Alto rendimento I. Schuch,
Luciano II. Título.

© 2016

Todos os direitos autorais reservados a Gustavo Andres Finamor. A reprodução de partes ou do todo deste trabalho só poderá ser feita com autorização por escrito do autor.

Endereço: Av. Roraima, Nº 1000, Bairro Camobi, Santa Maria, RS, Brasil, CEP: 97105-900;
Endereço Eletrônico: gfinamor@gmail.com.

Universidade Federal de Santa Maria
Centro de Tecnologia
Programa de Pós-Graduação em Engenharia Elétrica

A Comissão Examinadora, abaixo assinada,
aprova a Dissertação de Mestrado

**INVERSOR FOTOVOLTAICO NÃO ISOLADO
NPC INTERCALADO**

elaborada por
Gustavo Andres Finamor

como requisito parcial para obtenção do grau de
Mestre em Engenharia Elétrica

COMISSÃO EXAMINADORA:


Luciano Schuch, Dr.
(Presidente/Orientador)


Prof. Cassiano Rech, Dr. (UFSM)


Prof. Fabrício Hoff Dupont, Dr. (URI)

Santa Maria, 4 de Março de 2016

AGRADECIMENTOS

A realização deste trabalho só foi possível devido ao apoio de pessoas realmente especiais. É com enorme carinho que agradeço:

A minha família, em especial a minha mãe, Marcia Andres, e tias, Nina Andres e Nivia Andres, por todo o carinho que recebi ao longo de minha vida, pelo exemplo de honestidade, perseverança e humildade. Por apoiarem minhas escolhas e comemorarem como suas – que, de fato, são – as conquistas. Sou e serei eternamente grato.

A minha irmã, Isabela Finamor, que me acompanhou durante a realização deste trabalho, pela amizade, companheirismo, compreensão e paciência.

A minha namorada, Bárbara Lovato, pelo amor, carinho e compreensão. Peço desculpas pelo afastamento causado por minha dedicação à pesquisa. Sofremos juntos. Mas vencemos juntos também. Te retribuirei por todos os dias que o futuro nos reserva.

Aos meus amigos, Alexandre Ferrari, Eduardo Antolini, Matheus Durgante, Felipe Vier, e Marco Lara, que formam para mim uma verdadeira família e que há muito tempo tem compartilhado emoções, aventuras e celebrado novas conquistas.

Aos colegas e amigos, Gustavo Koch, Leandro Kehler, Matheus Camargo, Thieli Gabbi e Vinícius Barbosa, fortalecendo os laços de amizade, compartilhando conhecimento e momentos de alegria.

Ao meu orientador, Prof. Luciano Schuch, um exemplo de profissional, o qual me espelho, pela oportunidade e disponibilidade de orientar minhas atividades, pelos conhecimentos e lições ensinadas no decorrer de minha trajetória.

Aos professores do Grupo de Eletrônica de Potência e Controle (GEPOC), Prof. José Renes Pinheiro, Prof. Leandro Michels, Prof. Jorge Massing, e em especial, Prof. Humberto Pinheiro, pelos ensinamentos e ajuda sempre que necessária.

Aos professores Cassiano Rech e Fabrício Dupont, membros da banca examinadora, pelas importantes sugestões que contribuíram à qualidade deste trabalho.

Ao aluno de iniciação científica, Marcel Dall Pai, por compartilhar do mesmo ideal que eu e, deste modo, colaborar para que este imenso desafio fosse vencido.

À Universidade Federal de Santa Maria e ao Programa de Pós-Graduação em Engenharia Elétrica, por propiciar a oportunidade de acesso ao curso de pós-graduação de alta qualidade.

Por fim, à Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES), pelo apoio financeiro.

*“Talvez não tenha conseguido
fazer o melhor, mas lutei para
que o melhor fosse feito. Não sou
o que deveria ser, mas graças a
Deus, não sou o que era antes.”*

Martin Luther King

RESUMO

Dissertação de Mestrado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria, RS, Brasil

INVERSOR FOTOVOLTAICO NÃO ISOLADO NPC INTERCALADO

AUTOR: GUSTAVO ANDRES FINAMOR

ORIENTADOR: LUCIANO SCHUCH

Local da Defesa e Data: Santa Maria, 4 de Março de 2016.

Durante todo o século XX, a oferta de energia elétrica, obtida principalmente a partir dos combustíveis fósseis como petróleo e o carvão mineral, deu suporte ao crescimento e as transformações da economia mundial. Já nos primeiros anos do século atual, o cenário mudou para uma nova realidade, a necessidade do desenvolvimento sustentável. Em outras palavras, o desafio é substituir gradativamente as fontes tradicionais de energia elétrica por fontes de energia renovável, onde a energia solar fotovoltaica tem destaque. Os conversores eletrônicos para sistemas fotovoltaicos, também chamados de inversores, podem ser constituídos de diversas maneiras, apresentando nas últimas décadas um acentuado progresso de pesquisa. Os principais esforços de estudo tem se concentrado em obter alto rendimento, alta densidade de potência e alta confiabilidade, de modo a aumentar o desempenho global da instalação fotovoltaica. Neste horizonte, esta dissertação tem por objetivo propor, analisar, projetar e implementar um inversor fotovoltaico monofásico, para aplicação conectada à rede, de alto rendimento e alta densidade de potência. Esta estrutura é denominada de “Inversor Fotovoltaico NPC Multinível Intercalado sem Transformador”, que utiliza indutores não acoplados, interruptores de Nitreto de Gálio e emprega a técnica *interleaving* junto ao filtro LCL, sintetizando 9 níveis. No decorrer do trabalho são introduzidos estudos relativos à operação, modulação, metodologia de projeto e estágios de potência, estabelecendo critérios, enquanto considera a performance estática. São apresentados resultados, observando a potência de 1 kW, com a finalidade de corroborar a validade da topologia proposta juntamente as normativas e aspectos que norteiam a aplicação, especialmente com respeito à THD (*Total Harmonic Distortion*) da corrente da rede, corrente de fuga, rendimento e densidade de potência.

Palavras-chave: Inversor fotovoltaico NPC multinível intercalado, sem transformador, alta densidade de potência, alto rendimento.

ABSTRACT

Master's Dissertation

Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria, RS, Brasil

TRANSFORMERLESS PHOTOVOLTAIC INTERLEAVED NPC INVERTER

AUTHOR: GUSTAVO ANDRES FINAMOR

ADVISOR: LUCIANO SCHUCH

Place and Date: Santa Maria, March 4th, 2016.

Throughout the twentieth century, the supply of electricity, mainly obtained from fossil fuels like oil and coal, it has supported the growth and transformation of the world economy. In the early years of this century, the scenario has changed to a new reality, the need for sustainable development. In other words, the challenge is to gradually replace the traditional sources of electricity from renewable energy sources, in which the solar photovoltaic energy has highlighted. Photovoltaic inverters may be constituted in different ways, presenting in recent decades a high research progress. The main study efforts focus on getting high efficiency, high power density and high reliability, to increase the overall performance of the photovoltaic installation. In this direction, this Master Thesis aims to propose, analyze, design and implement a single-phase grid-tied photovoltaic inverter, which provides high efficiency and high power density. This circuit is called "Transformerless Photovoltaic Interleaved Multilevel NPC Inverter", that use uncoupled inductors, Gallium Nitride power transistors and employs interleaving strategy beside the LCL filter, synthesizing 9 levels. Are introduced studies on the operation, modulation and design methodology of power stages, considering the static performance. Results are presented for the 1 kW, in order to support the validity of the proposed topology in conjunction with the standard aspects, especially in relation to THD (*Total Harmonic Distortion*) of grid current, leakage current, efficiency and power density.

Keywords: Photovoltaic interleaved multilevel NPC inverter, transformerless, high power density, high efficiency.

LISTA DE FIGURAS

Figura 1.1	– Geração distribuída em contrapartida ao modelo tradicional de produção de eletricidade, baseado em grandes usinas hidrelétricas e usinas de carvão mineral. <i>Fonte: composição com figuras extraídas de images.google.com.</i>	29
Figura 1.2	– Organização de um sistema fotovoltaico isolado. <i>Fonte: composição com figuras extraídas de images.google.com.</i>	30
Figura 1.3	– Organização de um sistema fotovoltaico conectado à rede elétrica. <i>Fonte: composição com figuras extraídas de images.google.com.</i>	31
Figura 1.4	– Sistemas fotovoltaicos conectados à rede, (a)-(b) centralizados; (c)-(d) descentralizados. <i>Fonte: composição com figuras extraídas de images.google.com.</i>	31
Figura 1.5	– Dispositivos semicondutores de <i>wide bandgap</i> , (a) <i>SiC</i> (encapsulamento TO-252); (b) <i>GaN</i> (encapsulamento LGA). <i>Fonte: composição com figuras extraídas de images.google.com.</i>	32
Figura 1.6	– Ilustração da circulação da corrente de fuga em um sistema fotovoltaico conectado à rede sem transformador.	33
Figura 2.1	– Inversor NPC Conergy.	38
Figura 2.2	– Inversor HERIC.	39
Figura 2.3	– Inversor H5.	39
Figura 2.4	– Inversor FB-DCBP.	40
Figura 2.5	– Inversores com diodos de grameamento, (a) três níveis; (b) cinco níveis.	41
Figura 2.6	– Inversores com capacitores flutuantes, (a) três níveis; (b) cinco níveis.	42
Figura 2.7	– Inversores em cascata, (a) célula <i>full-bridge</i> (três níveis); (b) cinco níveis.	43
Figura 3.1	– Inversor fotovoltaico NPC multinível intercalado sem transformador conectado à rede elétrica.	45
Figura 3.2	– Formas de onda das tensões multiníveis teóricas.	46
Figura 3.3	– Técnica <i>interleaving</i> , (a) indutores não acoplados; (b) formas de onda das correntes teóricas.	47
Figura 3.4	– Estratégia de modulação híbrida <i>Phase-Shift+Phase-Disposition</i>	48
Figura 3.5	– Espectro harmônico da tensão multinível v_{multi} ($f_s = 100$ kHz e $f_o = 60$ Hz).	48
Figura 3.6	– Circuito equivalente do inversor proposto.	49
Figura 3.7	– Resultados de simulação para validação das hipóteses oriundas do equacionamento do circuito equivalente ($E = 300$ V, $f_s = 100$ kHz, $L_{a1} = L_{a2} = 150$ μ H, $C_{f1} = 1$ μ F). Formas de onda (a) corrente de saída $i_{saída1}$; (b) tensão sobre o capacitor C_{f1}	50
Figura 3.8	– Valores de índices de modulação para síntese da tensão multinível v_{multi}	51
Figura 3.9	– Indutores não acoplados, destaque para as ondulações de corrente. .	52
Figura 3.10	– Valores de ângulos de transição para diferentes índices de modulação.	52
Figura 3.11	– Circuito utilizado no estudo da ondulação de corrente de saída.	53
Figura 3.12	– Tensão multinível v_{multi_a} , destaque para os modos.	53
Figura 3.13	– Ondulação de corrente de saída normalizada.	56
Figura 3.14	– Resultado de simulação para validação do equacionamento da ondulação de corrente de saída.	56
Figura 3.15	– Ondulação de corrente circulante normalizada.	57

Figura 3.16 – Resultado de simulação para validação do equacionamento da ondulação de corrente circulante.	58
Figura 3.17 – Ondulação de corrente no indutor normalizada.	59
Figura 3.18 – Resultado de simulação para validação do equacionamento da ondulação de corrente no indutor.	59
Figura 4.1 – Inversor proposto, destaque para a divisão dos grupos.	62
Figura 4.2 – Comparativo das respostas em frequências dos filtros L e LCL.	63
Figura 4.3 – Circuito equivalente do inversor para análise e projeto do filtro LCL.	64
Figura 4.4 – Capacitância do filtro LCL normalizada em função da relação entre as indutâncias.	66
Figura 4.5 – Ondulação de corrente de saída normalizada para um índice de modulação unitário, evidencia-se o ângulo de máxima ondulação.	68
Figura 4.6 – Ondulação de corrente de saída baseada nas especificações de projeto.	69
Figura 4.7 – Ondulação de corrente de saída através: (a) da indutância de <i>Thévenin</i> ; (b) das indutâncias relativas a estrutura do inversor proposto. .	69
Figura 4.8 – Atenuação da corrente da rede em relação a corrente de saída, em função da relação entre as indutâncias.	70
Figura 4.9 – Diagrama de Bode da função de transferência da corrente da rede $i_{rede}(s)$ pela tensão sintetizada pelo inversor $v_{multi_a}(s)$, destaque para a frequência de ressonância.	71
Figura 4.10 – Inversor fotovoltaico NPC multinível intercalado sem transformador, destaque para o amortecimento passivo.	72
Figura 4.11 – Resposta em frequência do sistema para diferentes valores de resistência.	73
Figura 4.12 – Resultado de simulação das correntes de saída e rede.	73
Figura 4.13 – Diagrama de blocos funcional do TMS320F2837xD. <i>Fonte: extraído de ti.com.</i>	74
Figura 4.14 – Imagem tridimensional da fonte de alimentação Murata [®] MEV1S1205DC, mostrando suas dimensões: (a) vista superior; (b) vista em perspectiva. <i>Fonte: composição com figuras extraídas de murata.com.</i>	75
Figura 4.15 – <i>Driver</i> - Texas Instruments [®] UCC27611. <i>Fonte: figura extraída de ti.com.</i>	75
Figura 4.16 – Imagem tridimensional do módulo de inversor NPC, mostrando suas dimensões: (a) vista superior; (b) vista em perspectiva.	76
Figura 4.17 – Imagem tridimensional da placa mãe, mostrando suas dimensões: (a) vista superior; (b) vista em perspectiva.	77
Figura 4.18 – Imagens reais, destacando a posição de alguns componentes, vista superior: (a) módulo de inversor NPC; (b) placa-mãe.	78
Figura 5.1 – Resultado de simulação: (a) tensão multinível v_{multi_a} (5 níveis); (b) tensão multinível v_{multi_b} (5 níveis).	82
Figura 5.2 – Resultado de simulação, tensão multinível v_{multi} (9 níveis).	83
Figura 5.3 – Resultado de simulação, tensão nos capacitores v_{C1} e v_{C2}	83
Figura 5.4 – Resultado de simulação: (a) $i_{saída1}$, i_{La1} e i_{La2} ; (b) $i_{saída2}$, i_{Lb1} e i_{Lb2}	84
Figura 5.5 – Resultado de simulação, correntes circulantes i_{circ_1} e i_{circ_2}	84
Figura 5.6 – Resultado de simulação: (a) corrente da rede i_{rede} ; (b) tensão na carga v_{carga}	85
Figura 5.7 – Resultado de simulação: (a) tensão do terminal positivo em relação ao terminal de terra; (b) tensão do terminal negativo em relação ao terminal de terra.	86
Figura 5.8 – Resultado de simulação, corrente de fuga i_{fuga}	87
Figura 5.9 – (a) Comparação das correntes médias nos interruptores do Grupo 1 (S_1); (b) erro percentual.	89

Figura 5.10 – (a) Comparação das correntes eficazes nos interruptores do Grupo 1 (S_1); (b) erro percentual.	90
Figura 5.11 – (a) Comparação das correntes médias nos interruptores do Grupo 2 (S_2); (b) erro percentual.	91
Figura 5.12 – (a) Comparação das correntes eficazes nos interruptores do Grupo 2 (S_2); (b) erro percentual.	92
Figura 5.13 – (a) Comparação das correntes médias nos diodos do Grupo 3 (D_1); (b) erro percentual.	93
Figura 5.14 – (a) Comparação das correntes eficazes nos diodos do Grupo 3 (D_1); (b) erro percentual.	94
Figura 5.15 – Especificações do diodo em função da temperatura de junção: (a) queda de tensão direta; (b) resistência de condução.	96
Figura 5.16 – Distribuição de perdas.	97
Figura 5.17 – Distribuição de perdas: (a) perdas de condução nos interruptores de <i>eGaN</i> EPC2010; (b) perdas de condução nos diodos de <i>SiC</i> CREE C3D04060E; (c) perdas de Cobre nos indutores; (d) perdas de núcleo nos indutores.	98
Figura 5.18 – Curva de rendimento teórico.	99
Figura 5.19 – Imagem tridimensional do protótipo envolto por uma estrutura no formato de um paralelepípedo reto-retângulo, mostrando suas dimensões.	101
Figura A.1 – Forma de onda teórica da tensão multinível v_{multi_a} durante o semiciclo positivo, destaque para sequência de comutação.	115
Figura A.2 – THD (%) da tensão multinível v_{multi_a} em função do índice de modulação.	118
Figura B.1 – Inversor fotovoltaico monofásico NPC multinível, destaque para a divisão dos grupos.	119
Figura B.2 – Forma de onda teórica da corrente no <i>GaN</i> FET S_1	120
Figura B.3 – Forma de onda teórica da corrente no <i>GaN</i> FET S_2	122
Figura B.4 – Forma de onda teórica da corrente no diodo D_1	123
Figura C.1 – Inversor fotovoltaico monofásico NPC multinível, destaque para os indutores de alta e baixa frequência.	125
Figura C.2 – Densidade de fluxo referente ao indutor de alta frequência.	128
Figura C.3 – Densidade de fluxo referente ao indutor de baixa frequência.	130
Figura D.1 – Esquema de conexão do interruptor de Nitreto de Gálio, destaque para a área de Cobre.	133
Figura D.2 – Perdas nos interruptores de Nitreto de Gálio do Grupo 1.	134
Figura D.3 – Perdas nos interruptores de Nitreto de Gálio do Grupo 2.	135
Figura D.4 – Áreas de Cobre dos interruptores de Nitreto de Gálio, (a) Grupo 1; (b) Grupo 2.	136

LISTA DE TABELAS

Tabela 1.1	– Propriedades dos materiais semicondutores de <i>wide bandgap</i> , em comparação ao Silício, utilizado na manufatura dos MOSFETs (<i>Metal Oxide Semiconductor Field Effect Transistor</i>), tecnologia que domina o mercado para aplicação de inversores fotovoltaicos.	32
Tabela 2.1	– Quadro resumo - Inversores originalmente propostos pela indústria.	44
Tabela 2.2	– Quadro resumo - Componentes dos inversores multiníveis.	44
Tabela 3.1	– Tensão multinível (v_{multi}) para combinações de tensão $v_{multi_a} > 0$, $v_{multi_b} < 0$	46
Tabela 4.1	– Especificações de projeto.	61
Tabela 4.2	– Divisão dos grupos de acordo com as características comuns.	62
Tabela 4.3	– Esforços nos dispositivos semicondutores, desconsiderando ondulações de alta frequência e utilizando índice de modulação unitário. ...	62
Tabela 4.4	– Limite de distorção harmônica de corrente.	67
Tabela 4.5	– Quadro resumo - Parâmetros do filtro LCL.	73
Tabela 4.6	– Parâmetros gerais da fonte de alimentação Murata® MEV1S1205DC.	75
Tabela 5.1	– Parâmetros de simulação.	81
Tabela 5.2	– Divisão dos grupos de acordo com as características comuns.	88
Tabela 5.3	– Quadro resumo - Correntes médias e eficazes.	88
Tabela 5.4	– Comparação numérica das correntes médias nos interruptores do Grupo 1 (S_1), observando os dados obtidos através do equacionamento e simulação.	89
Tabela 5.5	– Comparação numérica das correntes eficazes nos interruptores do Grupo 1 (S_1), observando os dados obtidos através do equacionamento e simulação.	90
Tabela 5.6	– Comparação numérica das correntes médias nos interruptores do Grupo 2 (S_2), observando os dados obtidos através do equacionamento e simulação.	91
Tabela 5.7	– Comparação numérica das correntes eficazes nos interruptores do Grupo 2 (S_2), observando os dados obtidos através do equacionamento e simulação.	92
Tabela 5.8	– Comparação numérica das correntes médias nos diodos do Grupo 3 (D_1), observando os dados obtidos através do equacionamento e simulação.	93
Tabela 5.9	– Comparação numérica das correntes eficazes nos diodos do Grupo 3 (D_1), observando os dados obtidos através do equacionamento e simulação.	94
Tabela 5.10	– Quadro resumo - Perdas na potência nominal.	98
Tabela 5.11	– Rendimento médio ponderado.	100
Tabela A.1	– Comparação numérica da THD da tensão multinível v_{multi_a} , observando os dados obtidos através do equacionamento e simulação.	118
Tabela B.1	– Divisão dos grupos de acordo com as características comuns.	119
Tabela B.2	– Quadro resumo - Correntes médias e eficazes.	124
Tabela C.1	– Parâmetros gerais utilizados no projeto físico dos elementos magnéticos.	126
Tabela C.2	– Parâmetros relacionados aos indutores de alta frequência, retirados da folha de dados, disponibilizado pelo fabricante (THORNTON ELÊTRONICA, 2008b).	126

Tabela C.3 – Parâmetros relacionados aos indutores de baixa frequência, retirados da folha de dados, disponibilizado pelo fabricante (THORNTON ELÊTRONICA, 2008a).....	126
Tabela C.4 – Quadro resumo - Especificações dos indutores de alta frequência L_{HF} .	131
Tabela C.5 – Quadro resumo - Especificações dos indutores de baixa frequência L_{LF}	131
Tabela D.1 – Parâmetros do estudo térmico dos interruptores de GaN - EPC2010.	133
Tabela D.2 – Quadro resumo - Perdas e áreas de Cobre.	136
Tabela E.1 – Lista de componentes - Módulo de inversor NPC.	137
Tabela E.2 – Lista de componentes - Placa-mãe.	138

LISTA DE ABREVIATURAS E SIGLAS

<i>CEC</i>	<i>Californian Energy Commission</i> (Comissão Californiana de Energia)
<i>CPU</i>	<i>Central Processing Unit</i>
<i>DSP</i>	<i>Digital Signal Processor</i>
<i>EMI</i>	<i>Eletromagnetic Interference</i>
<i>ESR</i>	<i>Equivalent Series Resistance</i> (Resistência Série Equivalente)
<i>FBDCBP</i>	<i>Full-Bridge Inverter with DC Bypass</i>
<i>HERIC</i>	<i>Highly Efficiency and Reliable Inverter Concept</i>
<i>IEA</i>	<i>International Energy Agency</i>
<i>MOSFET</i>	<i>Metal Oxide Semiconductor Field Effect Transistor</i>
<i>NPC</i>	<i>Neutral Point Clamped</i>
<i>PD</i>	<i>Phase-Disposition</i>
<i>PSH</i>	<i>Phase-Shift</i>
<i>PCB</i>	<i>Printed Circuit Board</i>
<i>PWM</i>	<i>Pulse Width Modulation</i>
<i>SEP</i>	Sistema Elétrico de Potência
<i>THD</i>	<i>Total Harmonic Distortion</i>

LISTA DE SÍMBOLOS

AT	Alta tensão
BT	Baixa tensão
C	Consumidor
GD	Gerador distribuído
v_{rede}	Tensão da rede
i_{fuga}	Corrente de fuga
i_{rede}	Corrente da rede
PC_{bus}	Ponto central do barramento
C_1-C_2	Capacitores de barramento
$L_{a1}-L_{a2}$	Indutores não acoplados
$L_{b1}-L_{b2}$	Indutores não acoplados
$C_{f1}-C_{f2}$	Capacitores do filtro LCL
$L_{g1}-L_{g2}$	Indutores do lado da rede do filtro LCL
i_{La1}	Corrente sintetizada pelo módulo 1 do inversor proposto
i_{La2}	Corrente sintetizada pelo módulo 2 do inversor proposto
i_{Lb1}	Corrente sintetizada pelo módulo 3 do inversor proposto
i_{Lb2}	Corrente sintetizada pelo módulo 4 do inversor proposto
$i_{saída1}$	Corrente de saída 1
$i_{saída2}$	Corrente de saída 2
v_{multi_a}	Tensão multinível (5 Níveis)
v_{multi_b}	Tensão multinível (5 Níveis)
v_{multi}	Tensão multinível (9 Níveis)
E	Tensão de barramento
t	Tempo
f_s	Frequência de comutação
T_s	Período de comutação
Δi_{La1}	Ondulação de corrente i_{La1}
Δi_{La2}	Ondulação de corrente i_{La2}
$\Delta i_{saída1}$	Ondulação de corrente de saída
n	Número de módulos de inversores NPC
φ	Defasagem entre cada sinal portador
h	Ordem da harmônica
f_o	Frequência fundamental da rede (Hz)
v_{a1}	Tensão sintetizada pelo módulo 1 do inversor proposto
v_{a2}	Tensão sintetizada pelo módulo 2 do inversor proposto
L_{th}	Indutância equivalente de <i>Thévenin</i>
I_{cc}	Corrente de curto-circuito
$I_{circulante}$	Corrente circulante
I_{cca1}	Corrente de curto-circuito 1
I_{cca2}	Corrente de curto-circuito 2

LISTA DE SÍMBOLOS

α	Índice de modulação
$\alpha_{\text{Mínimo}}$	Índice de modulação mínimo
$\Delta I_{\text{saída}}$	Ondulação de corrente de saída
$\Delta I_{\text{circulante}}$	Ondulação de corrente circulante
$\Delta I_{\text{indutor}}$	Ondulação de corrente no indutor
θ_T	Ângulo de transição de nível
v_{cf1}	Tensão sobre o capacitor C_{f1}
$v_{\text{rede pico}}$	Tensão de pico da rede
ΔI_r	Ondulação de corrente no indutor correspondente a subida
ΔI_f	Ondulação de corrente no indutor correspondente a descida
Δt_r	Intervalo de tempo correspondente a subida
Δt_f	Intervalo de tempo correspondente a descida
$\overline{\Delta I}_{\text{saída}}$	Ondulação de corrente de saída normalizada
$\overline{\Delta I}_{\text{circulante}}$	Ondulação de corrente circulante normalizada
L_c	Indutância equivalente referente a corrente circulante
$\overline{\Delta I}_{\text{indutor}}$	Ondulação de corrente no indutor normalizada
$v_{\text{rede rms}}$	Tensão eficaz da rede
P	Potência nominal
f_{rede}	Frequência da rede
ΔI_{rede}	Ondulação de corrente da rede
γ	Porcentagem da absorção de potência reativa
f_{res}	Frequência de ressonância do filtro LCL (Hz)
L_{total}	Indutância total do filtro LCL
r	Parâmetro utilizado na limitação da indutância total do filtro LCL
\overline{C}_f	Capacitância do filtro LCL normalizada
Z_b	Impedância base
C_b	Capacitância base
$C_{f, \text{máx}}$	Capacitância máxima do filtro LCL
a	Parâmetro de projeto do filtro LCL
h_s	Harmônica correspondente a frequência de comutação
$THD_{i_{\text{rede}}}$	Taxa de distorção harmônica total da corrente da rede
$R_{d1}-R_{d2}$	Resistores de amortecimento
R	Resistência de carga
$P_{EPC2010}$	Perdas nos interruptores de Nitreto de Gálio
$P_{C3D04060E}$	Perdas nos diodos de Carbetto de Silício
$T_{j_C3D04060E}$	Temperatura de junção dos diodos de Carbetto de Silício
V_t	Queda de tensão direta
R_t	Resistência de condução do diodo
P_{Cobre}	Perdas de Cobre nos indutores
$P_{\text{Núcleo}}$	Perdas de núcleo nos indutores
$\eta_{\text{Máx}}$	Rendimento máximo
η	Rendimento
η_{euro}	Rendimento europeu

LISTA DE SÍMBOLOS

$\eta_{califórnia}$	Rendimento californiano
η_{br}	Rendimento brasileiro
$V_{Parcial}$	Volume parcial do protótipo
ρ	Densidade de potência
D	Razão cíclica
v_{ref_rms}	Tensão eficaz de referência
$v_{multi_a_rms}$	Tensão multinível eficaz (5 Níveis)
$i_{redepico}$	Corrente de pico da rede
$i_{S1_{avg}}$	Corrente média no dispositivo semicondutor S_1
$i_{S1_{rms}}$	Corrente eficaz no dispositivo semicondutor S_1
$i_{S2_{avg}}$	Corrente média no dispositivo semicondutor S_2
$i_{S2_{rms}}$	Corrente eficaz no dispositivo semicondutor S_2
$i_{D1_{avg}}$	Corrente média no dispositivo semicondutor D_1
$i_{D1_{rms}}$	Corrente eficaz no dispositivo semicondutor D_1
L_{HF}	Indutores de alta frequência
L_{LF}	Indutores de baixa frequência
$J_{máx}$	Densidade de corrente máxima
K_w	Fator de ocupação
$B_{máx}$	Densidade de fluxo máxima
T_{amb}	Temperatura ambiente
ρ_{Cu}	Resistividade do Cobre
K_H	Coefficiente de perdas por histerese
K_E	Coefficiente de perdas por correntes parasitas
ϱ	Coefficiente de perdas do material IP12R
$i_{pico_{HF}}$	Corrente de pico referente aos indutores de alta frequência
$i_{rms_{HF}}$	Corrente eficaz referente aos indutores de alta frequência
$A_{e_{HF}}$	Área da seção transversal referente aos indutores de alta frequência
$A_{w_{HF}}$	Área da janela referente aos indutores de alta frequência
V_{HF}	Volume do núcleo magnético referente aos indutores de alta frequência
l_{HF}	Comprimento médio de uma espira referente aos indutores de alta frequência
$i_{pico_{LF}}$	Corrente de pico referente aos indutores de baixa frequência
$i_{rms_{LF}}$	Corrente eficaz referente aos indutores de baixa frequência
$A_{e_{LF}}$	Área da seção transversal referente aos indutores de baixa frequência
$A_{w_{LF}}$	Área da janela referente aos indutores de baixa frequência
V_{LF}	Volume do núcleo magnético referente aos indutores de baixa frequência
l_{LF}	Comprimento médio de uma espira referente aos indutores de baixa frequência
$A_e \cdot A_{w_{HF}}$	Produto da área da seção transversal pela área da janela referente aos indutores de alta frequência
N_{HF}	Número de espiras referente aos indutores de alta frequência
$S_{cond_{HF}}$	Área do condutor referente aos indutores de alta frequência

LISTA DE SÍMBOLOS

Δ_{Skin}	Profundidade de penetração (Efeito <i>Skin</i>) referente aos indutores de alta frequência
N_{PHF}	Número de condutores em paralelo referente aos indutores de alta frequência
$R_{CobreHF}$	Resistência do condutor de Cobre referente aos indutores de alta frequência
S_{AWG25}	Área do condutor (AWG 25) referente aos indutores de alta frequência
P_{CuHF}	Perdas de Cobre referente aos indutores de alta frequência
ΔB_{HF}	Densidade de fluxo referente aos indutores de alta frequência
P_{CoreHF}	Perdas de núcleo referente aos indutores de alta frequência
$\Delta B_{HF_m\acute{a}x}$	Densidade de fluxo máxima referente aos indutores de alta frequência
P_{THF}	Perdas de totais referente aos indutores de alta frequência
ΔT_{HF}	Elevação de temperatura referente aos indutores de alta frequência
T_{fHF}	Temperatura final referente aos indutores de alta frequência
$A_e \cdot A_{wLF}$	Produto da área da seção transversal pela área da janela referente aos indutores de baixa frequência
N_{LF}	Número de espiras referente aos indutores de baixa frequência
S_{condLF}	Área do condutor referente aos indutores de baixa frequência
$R_{CobreLF}$	Resistência do condutor de Cobre referente aos indutores de baixa frequência
S_{AWG17}	Área do condutor (AWG 17) referente aos indutores de baixa frequência
P_{CuLF}	Perdas de Cobre referente aos indutores de baixa frequência
ΔB_{LF}	Densidade de fluxo referente aos indutores de baixa frequência
P_{CoreLF}	Perdas de núcleo referente aos indutores de baixa frequência
$\Delta B_{LF_m\acute{a}x}$	Densidade de fluxo máxima referente aos indutores de baixa frequência
P_{TLF}	Perdas de totais referente aos indutores de baixa frequência
ΔT_{LF}	Elevação de temperatura referente aos indutores de baixa frequência
T_{fLF}	Temperatura final referente aos indutores de baixa frequência
N_{PLF}	Número de condutores em paralelo referente aos indutores de baixa frequência
$R_{ds(ON)}$	Resistência de condução
$T_{j_EPC2010}$	Temperatura de junção dos interruptores de Nitreto de Gálio
$R_{\theta JC}$	Resistência térmica, junção para o encapsulamento
$R_{\theta JB}$	Resistência térmica, junção para a PCB
$R_{\theta JA}$	Resistência térmica, junção para o ambiente
$P_{Dm\acute{a}x}$	Máxima potência dissipada pelo interruptor de Nitreto de Gálio

LISTA DE APÊNDICES E ANEXOS

Apêndice A – Análise da THD da tensão multinível $v_{multi_a,b}$ (5 níveis) .	115
Apêndice B – Análise e equacionamento das correntes médias e eficazes nos dispositivos semicondutores	119
Apêndice C – Projeto físico dos elementos magnéticos	125
Apêndice D – Estudo térmico dos interruptores de Nitreto de Gálio	133
Apêndice E – Lista de componentes e diagramas esquemáticos	137

SUMÁRIO

1 INTRODUÇÃO	29
1.1 Contextualização da Dissertação	29
1.2 Objetivos	34
1.2.1 Objetivos específicos	34
1.3 Organização da Dissertação	35
1.4 Artigos publicados	35
2 INVERSORES FOTOVOLTAICOS MONOFÁSICOS CONECTADOS À REDE SEM TRANSFORMADOR - UMA REVISÃO	37
2.1 Introdução	37
2.2 Inversores originalmente propostos pela indústria	38
2.2.1 NPC Conergy	38
2.2.2 HERIC	39
2.2.3 H5	39
2.2.4 FB-DCBP	40
2.3 Inversores multiníveis	40
2.3.1 Inversores com diodos de grampeamento	41
2.3.2 Inversores com capacitores flutuantes	42
2.3.3 Inversores em cascata	43
2.4 Conclusão	44
3 INVERSOR FOTOVOLTAICO NPC MULTINÍVEL SEM TRANSFORMADOR - TOPOLOGIA PROPOSTA	45
3.1 Introdução	45
3.2 Topologia proposta	45
3.3 Estratégia de modulação	47
3.4 Circuito equivalente	49
3.5 Ponderações sobre o índice de modulação	51
3.6 Ondulação de corrente	52
3.6.1 Ondulação de corrente de saída	53
3.6.2 Ondulação de corrente circulante	57
3.6.3 Ondulação de corrente no indutor	58
3.7 Conclusão	60
4 PROJETO E IMPLEMENTAÇÃO	61
4.1 Introdução	61
4.2 Especificações de projeto	61
4.3 Dimensionamento dos dispositivos semicondutores	62

4.4 Análise e projeto do filtro LCL	63
4.4.1 Projeto do filtro LCL	67
4.4.1.1 Projeto dos parâmetros do filtro LCL	68
4.4.1.2 Amortecimento da ressonância do filtro LCL	72
4.4.1.3 Quadro resumo e simulação	73
4.5 DSP - TMS320F2837xD	74
4.6 Circuitos auxiliares	75
4.6.1 Fontes isoladas	75
4.6.2 Driver	75
4.7 Protótipo implementado	76
4.7.1 Modelos tridimensionais	76
4.7.1.1 Módulo de inversor NPC	76
4.7.1.2 Placa-mãe	77
4.7.2 Imagens reais	78
4.8 Conclusão	79
5 RESULTADOS DE SIMULAÇÃO E ESTUDO DE PERDAS	81
5.1 Introdução	81
5.2 Especificações de simulação	81
5.3 Resultados de simulação	82
5.4 Estudo de perdas e rendimento	87
5.4.1 Considerações sobre o equacionamento das correntes médias e eficazes nos dispositivos semicondutores	88
5.4.2 Estudo de perdas	95
5.4.2.1 Perdas nos interruptores de Nitreto de Gálio - EPC2010	95
5.4.2.2 Perdas nos diodos de Carbetto de Silício - CREEC3D04060E	95
5.4.2.3 Perdas de Cobre nos indutores	96
5.4.2.4 Perdas de núcleo nos indutores	96
5.4.2.5 Discussão de perdas	97
5.4.3 Curva de rendimento	99
5.4.4 Rendimento médio ponderado	99
5.5 Densidade de potência	101
5.6 Conclusão	102
6 CONSIDERAÇÕES FINAIS	103
6.1 Trabalhos futuros	105
REFERÊNCIAS	107
APÊNDICES	113

1 INTRODUÇÃO

1.1 Contextualização da Dissertação

Durante todo o século XX, a oferta de energia elétrica, obtida principalmente a partir dos combustíveis fósseis como petróleo e o carvão mineral, deu suporte ao crescimento e as transformações da economia mundial. Já nos primeiros anos do século atual, o cenário mudou para uma nova realidade, a necessidade do desenvolvimento sustentável, conceito que alia o consumo consciente e preservação do meio ambiente. É o desenvolvimento capaz de suprir as necessidades da geração atual, sem comprometer a capacidade de atender as necessidades das futuras gerações (BLANC et al., 2015). Em outras palavras, o desafio é substituir gradativamente as fontes tradicionais de energia elétrica por fontes de energia renovável.

A atividade de produção de energia elétrica ingressou no século XXI, buscando ampliar sua capacidade de geração e diversificar suas matrizes energéticas, priorizando e incentivando o uso de energias renováveis. De acordo com a IEA (*International Energy Agency*), por meio do relatório *Tracking Clean Energy Progress*, no ano de 2014 a geração de eletricidade a partir de energias renováveis cresceu cerca de 7% (350 TWh), sendo responsável por mais de 22% da produção mundial, totalizando um investimento de 250 bilhões de dólares. Entre os anos de 2014 e 2020 o crescimento deve ser de 45% atingindo 7310 TWh, com projeção de 10225 TWh em 2025 (DENNEHY; D'AMBROSIO; TAM, 2014).

Esta expectativa tem contribuído para o aumento do uso de geradores distribuídos. A geração distribuída é um tipo de geração caracterizada pelo uso de geradores de pequena e média potência instalados próximos aos locais de consumo, conforme a Figura 1.1.

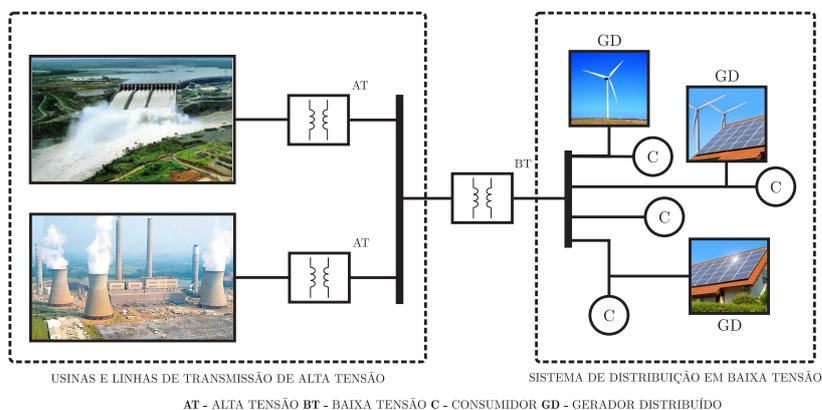


Figura 1.1 – Geração distribuída em contrapartida ao modelo tradicional de produção de eletricidade, baseado em grandes usinas hidrelétricas e usinas de carvão mineral. *Fonte: composição com figuras extraídas de images.google.com.*

O uso de sistemas de geração distribuída em baixa tensão traz inúmeros benefícios para os usuários e para o SEP (Sistema Elétrico de Potência) (LORA; HADDAD, 2006). Além de proporcionar bem-estar e qualidade de vida com a introdução de fontes renováveis de energia, a geração distribuída descentraliza a produção de energia, produzindo eletricidade perto do local de consumo e permitindo aliviar as linhas de transmissão e os sistemas de distribuição.

No mundo, a inserção da energia solar fotovoltaica através da geração distribuída tem destaque. A energia solar fotovoltaica possui as características de fonte inesgotável, silenciosa, modular, necessitar baixa manutenção, provocar baixo impacto ambiental e ser facilmente integrada às construções (BACHA et al., 2015) (PHILIBERT; FRANKL, 2014). No âmbito global, a energia solar fotovoltaica experimentou um novo ano de crescimento em 2014, alcançando uma capacidade acumulada de 178 GW, multiplicando a capacidade instalada por um fator de cem em apenas quatorze anos de desenvolvimento. Em consequência das quedas de preços alcançados nos últimos anos, já é amplamente reconhecida como uma fonte competitiva, confiável e sustentável em termos de custos, com projeção de capacidade acumulada de 550 GW no final dos próximos cinco anos (REKINGER; THIES, 2014).

Os sistemas fotovoltaicos podem ser divididos em duas categorias básicas:

- Sistemas isolados ou autônomos;
- Sistemas conectados à rede elétrica.

Um sistema isolado usufrui de um dispositivo de armazenamento de energia, um controlador de carga e um inversor, que fornece a alimentação adequada para as cargas, sendo usualmente utilizado em eletrificação rural e centrais remotas de telecomunicações. O que caracteriza um sistema isolado é a presença do dispositivo fotovoltaico como única fonte de energia com perfil gerador. A Figura 1.2 ilustra a organização genérica de um sistema fotovoltaico isolado.

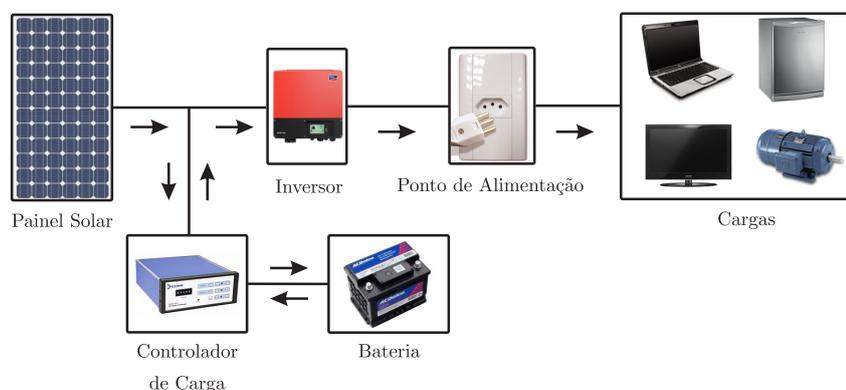


Figura 1.2 – Organização de um sistema fotovoltaico isolado. *Fonte: composição com figuras extraídas de images.google.com.*

No sistema conectado à rede, no qual esta dissertação está fundamentada, os consumidores são alimentados pela rede elétrica e o sistema fotovoltaico atua como fonte complementar de energia. A energia gerada pelo sistema fotovoltaico é injetada e distribuída na rede elétrica, como mostra a Figura 1.3, que ilustra a organização de um sistema fotovoltaico conectado à rede.

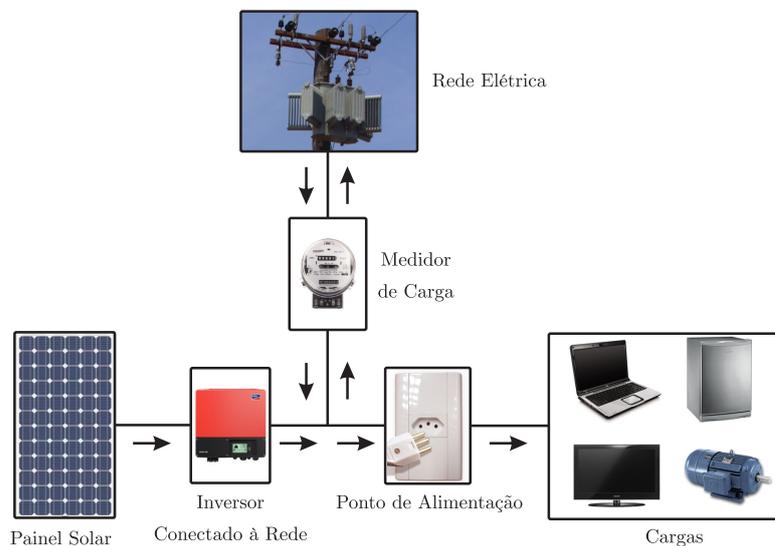


Figura 1.3 – Organização de um sistema fotovoltaico conectado à rede elétrica. *Fonte: composição com figuras extraídas de images.google.com.*

Os sistemas fotovoltaicos conectados à rede podem ser centralizados, constituindo usinas de geração de energia elétrica, ou descentralizados, instalados em empresas, prédios públicos e residências, conforme mostrado nas Figuras 1.4(a), 1.4(b), 1.4(c) e 1.4(d).



(a)



(b)



(c)



(d)

Figura 1.4 – Sistemas fotovoltaicos conectados à rede, (a)-(b) centralizados; (c)-(d) descentralizados. *Fonte: composição com figuras extraídas de images.google.com.*

Os conversores eletrônicos para sistemas fotovoltaicos conectados à rede, também chamados de inversores, podem ser constituídos de diversas maneiras, utilizando diferentes topologias, estratégias de modulação e tecnologias de dispositivos semicondutores, apresentando nas últimas décadas um acentuado progresso de pesquisa. Os principais esforços de estudo têm se concentrado em obter alto rendimento, alta densidade de potência e alta confiabilidade, de modo a aumentar o desempenho global da instalação fotovoltaica. É neste horizonte que esta dissertação busca contribuir.

Neste contexto, os dispositivos semicondutores tem papel fundamental, pois sua evolução está intimamente ligada ao desenvolvimento da próxima geração de inversores fotovoltaicos. As novas tecnologias de dispositivos semicondutores, denominados de *wide bandgap*, tais como *SiC* (Carbeto de Silício) e *GaN* (Nitreto de Gálio), mostradas respectivamente nas Figuras 1.5(a) e 1.5(b), cujas propriedades estão listadas na Tabela 1.1, permitem operar com elevadas frequências de comutação e maiores tensões, apresentando reduzidas perdas, melhorando a condutividade térmica e a capacidade de suportar maiores temperaturas (KOURO et al., 2015) (MANTOOTH; GLOVER; SHEPHERD, 2014).

Tabela 1.1 – Propriedades dos materiais semicondutores de *wide bandgap*, em comparação ao Silício, utilizado na manufatura dos MOSFETs (*Metal Oxide Semiconductor Field Effect Transistor*), tecnologia que domina o mercado para aplicação de inversores fotovoltaicos.

Parâmetro	<i>GaN</i>	<i>SiC</i>	<i>Si</i>
<i>Bandgap</i> $E_g(eV)$	3,4	3,2	1,12
Campo Elétrico Crítico $E_{BV}(MV/cm)$	3,3	3,5	0,3
Mobilidade de Elétron $\mu_n(cm^2/Vs)$	2000	650	1500



(a)



(b)

Figura 1.5 – Dispositivos semicondutores de *wide bandgap*, (a) *SiC* (encapsulamento TO-252); (b) *GaN* (encapsulamento LGA). Fonte: composição com figuras extraídas de images.google.com.

Juntamente com os dispositivos semicondutores de *wide bandgap*, outro tema de intenso estudo é a questão da utilização do transformador. Sistemas fotovoltaicos conectados à rede usualmente possuem um transformador de baixa frequência no seu estágio de processamento de energia. Este transformador tem a função de elevar a tensão para adequar ao valor necessário para a conexão com a rede. Além disso, a sua presença garante a isolamento galvânica entre a rede e o sistema fotovoltaico, evitando a circulação de correntes de fuga, e também, assegurando que nenhum nível de corrente contínua seja injetada na rede (FREDDY et al., 2014) (ARAUJO; ZACHARIAS; MALLWITZ, 2010). Entretanto, pela baixa frequência de operação, o transformador é volumoso, pesado e caro, além de possuir perdas magnéticas que diminuem o rendimento do sistema. Uma alternativa para redução do custo e volume é a utilização de um transformador de alta frequência. Contudo, o aumento da frequência resulta em maiores perdas magnéticas no núcleo do transformador, sendo responsáveis, igualmente, pela redução do rendimento.

Quando o transformador não é utilizado, existe conexão elétrica entre a rede e o painel fotovoltaico, possibilitando a circulação de correntes oriundas de cargas armazenadas em capacitâncias parasitas do sistema. A variação de tensão nos terminais do painel fotovoltaico, provocada pela comutação dos semicondutores, altera constantemente o estado de carga das capacitâncias parasitas presentes no painel, gerando a circulação da corrente de fuga por todo o sistema, conforme ilustrado na Figura 1.6. Esta corrente pode causar problemas elétricos (queima de componentes do inversor), problemas de segurança (risco de choque elétrico ao tocar no inversor), aumento da EMI (*Electromagnetic Interference*) e uma redução na qualidade da energia (GU et al., 2013) (YANG et al., 2012) (XIAO; XIE, 2010). Existem diversas técnicas para mitigação dos problemas relacionados a corrente de fuga, as quais concentram-se essencialmente no desenvolvimento de novas topologias de inversores fotovoltaicos e estratégias de modulação, exploradas pela literatura e parcialmente discutidas neste documento.

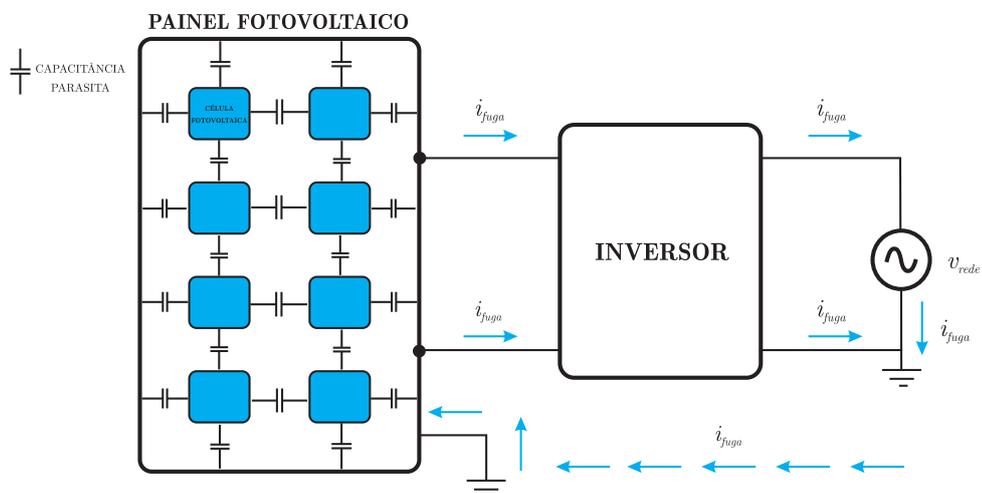


Figura 1.6 – Ilustração da circulação da corrente de fuga em um sistema fotovoltaico conectado à rede sem transformador.

1.2 Objetivos

Esta dissertação tem por objetivo propor, analisar, projetar e implementar um inversor fotovoltaico monofásico, para aplicação conectada à rede, de alto rendimento e alta densidade de potência. Esta estrutura é denominada de “Inversor Fotovoltaico NPC (*Neutral Point Clamped*) Multinível Intercalado sem Transformador”, que utiliza indutores não acoplados, interruptores de Nitreto de Gálio e emprega a técnica *interleaving* junto ao filtro LCL.

1.2.1 Objetivos específicos

Como objetivos específicos têm-se:

- Realizar uma revisão bibliográfica com respeito as principais topologias de inversores fotovoltaicos monofásicos conectados à rede sem transformador, visando estabelecer uma organização de acordo com as características comuns;
- Propor uma topologia de inversor fotovoltaico multinível sem transformador, para aplicação conectada à rede, de alto rendimento e alta densidade de potência;
- Sugerir uma estratégia de modulação geométrica baseada na técnica PWM (*Pulse Width Modulation*);
- Obter um circuito equivalente para simplificação da estrutura, através do *Circuito Equivalente de Thévenin*;
- Realizar um estudo acerca da ondulação de corrente;
- Estabelecer um método de projeto para o filtro LCL, contemplando as características particulares do inversor proposto;
- Elaborar uma rotina de perdas teóricas;
- Implementar um protótipo;
- Fazer uma análise do desempenho do inversor, estabelecendo critérios, considerando a performance estática (rendimento e THD (*Total Harmonic Distortion*)), e ainda, atendendo as normas que regulamentam a aplicação.

1.3 Organização da Dissertação

Os capítulos desta dissertação estão organizados na forma que segue.

- **Capítulo 2:** Este capítulo traz a revisão bibliográfica, apresentando as principais topologias de inversores fotovoltaicos monofásicos conectados à rede sem transformador;
- **Capítulo 3:** Este capítulo apresenta a topologia proposta, obtenção do circuito equivalente, ponderações sobre o índice de modulação e estudo da ondulação de corrente;
- **Capítulo 4:** Este capítulo descreve o procedimento de projeto e particularidades de implementação;
- **Capítulo 5:** Este capítulo analisa e discute os resultados;
- **Capítulo 6:** Este capítulo traz as considerações finais e sugestões para trabalhos futuros.

Como complemento a esta dissertação o Apêndice A apresenta a análise da THD da tensão multinível $v_{multi_{a,b}}$. O Apêndice B realiza o equacionamento das correntes médias e eficazes nos dispositivos semicondutores (*GaN* FETs e diodos). O Apêndice C refere-se ao projeto físico dos elementos magnéticos. O Apêndice D apresenta um estudo térmico dos interruptores de Nitreto de Gálio. Por fim, o Apêndice E traz a listagem dos componentes e esquemáticos utilizados para montagem do protótipo.

1.4 Artigos publicados

No decorrer do ano destinado ao desenvolvimento desta dissertação foram publicados os artigos:

1. FINAMOR, G. A. et al. Transformerless interleaving multilevel NPC inverter for photovoltaic systems. **Power Electronics Conference (COBEP), 2015 Brazilian**.
2. **(Aceito para publicação)** FINAMOR, G. A. et al. High power density transformerless photovoltaic interleaved multilevel NPC inverter. **The 41st Annual Conference of the IEEE Industrial Electronics Society (IECON), 2015**.

2 INVERSORES FOTOVOLTAICOS MONOFÁSICOS CONECTADOS À REDE SEM TRANSFORMADOR - UMA REVISÃO

2.1 Introdução

Os inversores fotovoltaicos monofásicos conectados à rede podem ser organizados de diversas maneiras, discutidos em (KJAER; PEDERSEN; BLAABJERG, 2005) e (XUE et al., 2004). Basicamente os inversores dividem-se em estruturas de um, dois ou múltiplos estágios. Dentro destas estruturas, podem ser encontrados diferentes métodos de desacoplamento. Por fim, os inversores podem ser classificados de acordo com a utilização do transformador e sua frequência de operação.

Os inversores fotovoltaicos conectados à rede sem transformador foram concebidos sob a perspectiva de obter soluções de alto rendimento e alta densidade de potência. Entretanto, pela ausência deste elemento magnético podem surgir problemas relacionados a circulação de correntes de fuga. Existem variadas estratégias para mitigação destes problemas, as quais convergem fundamentalmente para o desenvolvimento de novas topologias, abordadas em (LI et al., 2015) e (ZHANG et al., 2013), denominadas neste texto de “inversores originalmente propostos pela indústria”.

Recentemente, outro grupo de inversores, chamados de “inversores multiníveis”, têm sido objeto de intenso estudo para sistemas fotovoltaicos conectados à rede, explorados em (BUTICCHI et al., 2014), (XIAO et al., 2015) e (ISLAM; GUO; ZHU, 2014). Estes inversores possuem a característica de sintetizar formas de onda de alta tensão ou corrente, utilizando dispositivos semicondutores de menor potência e com capacidade para operar com maiores frequências de comutação. Além disso, existe a possibilidade de síntese de formas de onda com reduzido conteúdo harmônico, permitindo a redução do peso/volume dos elementos de filtragem (RECH, 2005).

Este capítulo traz a revisão bibliográfica, apresentando as principais topologias de inversores fotovoltaicos monofásicos conectados à rede sem transformador. Desta forma, serão analisadas somente as estruturas denominadas de originalmente propostas pela indústria e multiníveis que apresentam um único estágio de conversão e derivadas do conversor *Buck*. Estas estruturas baseiam-se em duas famílias de inversores bem conhecidas:

- Inversores em ponte (*half-bridge* e *full-bridge*);
- Inversores NPC.

2.2 Inversores originalmente propostos pela indústria

Os inversores originalmente propostos pela indústria foram desenvolvidos para aplicações de alto rendimento e baixo custo. Estas estruturas possuem sobretudo um arranjo de dispositivos semicondutores para realizar o desacoplamento quando é sintetizado um determinado nível de tensão. As principais topologias destes inversores para sistemas fotovoltaicos conectados à rede sem transformador são:

- NPC Conergy;
- *Highly Efficiency and Reliable Inverter Concept* (HERIC);
- H5;
- *Full-Bridge Inverter with DC Bypass* (FB-DCBP).

2.2.1 NPC Conergy

O inversor NPC Conergy foi introduzido com uma proposta de três níveis em (KNAUP, 2007). Esta estrutura apresenta dois interruptores em meia ponte, dois capacitores de barramento e uma chave bidirecional para desacoplamento, formada pelos interruptores S_3 e S_4 , de acordo com a Figura 2.1. Este inversor é atualmente comercializado pela empresa *Conergy* na série IPG(2-5 kW) com um rendimento máximo de 96,1% (TEODORESCU; LISERRE; RODRIGUEZ, 2011).

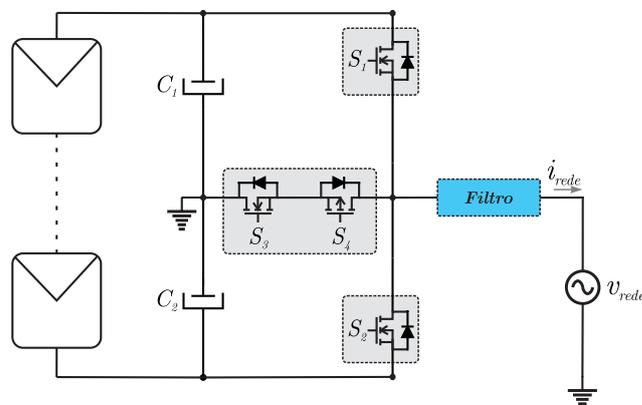


Figura 2.1 – Inversor NPC Conergy.

2.2.2 HERIC

O inversor HERIC foi desenvolvido com uma proposta de três níveis em (SCHMIDT; SIEDLE; KETTERER, 2006). Esta estrutura apresenta quatro interruptores em ponte completa, um capacitor de barramento e uma chave bidirecional para desacoplamento, formada pelos interruptores S_5 e S_6 , conforme ilustra a Figura 2.2. Este inversor é comercializado pela empresa *Sunways* na série AT(2,5-5 kW) com um rendimento máximo de 95,6% (TEODORESCU; LISERRE; RODRIGUEZ, 2011).

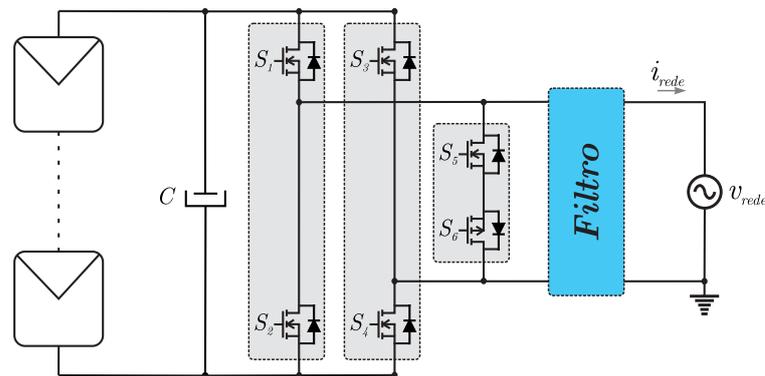


Figura 2.2 – Inversor HERIC.

2.2.3 H5

O inversor H5 foi introduzido com uma proposta de três níveis em (VICTOR et al., 2005). Esta estrutura apresenta quatro interruptores em ponte completa, um capacitor de barramento e um único interruptor para desacoplamento, de acordo com a Figura 2.3. Este inversor é comercializado pela empresa *SMA* na série SunnyBoy 4000/5000 TL com um rendimento máximo de 98% (TEODORESCU; LISERRE; RODRIGUEZ, 2011).

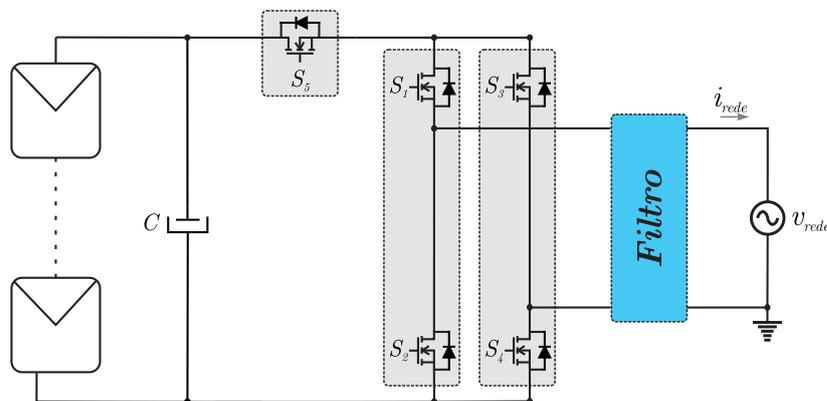


Figura 2.3 – Inversor H5.

2.2.4 FB-DCBP

O inversor FB-DCBP foi desenvolvido com uma proposta de três níveis em (GONZALEZ et al., 2008). Esta estrutura apresenta quatro interruptores em ponte completa, dois capacitores de barramento, dois interruptores para desacoplamento e dois diodos grampeadores de tensão, conforme ilustra a Figura 2.4. Este inversor é atualmente comercializado pela empresa *Integeam* na série SunTL(2,5/3,3/6 kW) com um rendimento máximo de 96,5% (TEODORESCU; LISERRE; RODRIGUEZ, 2011).

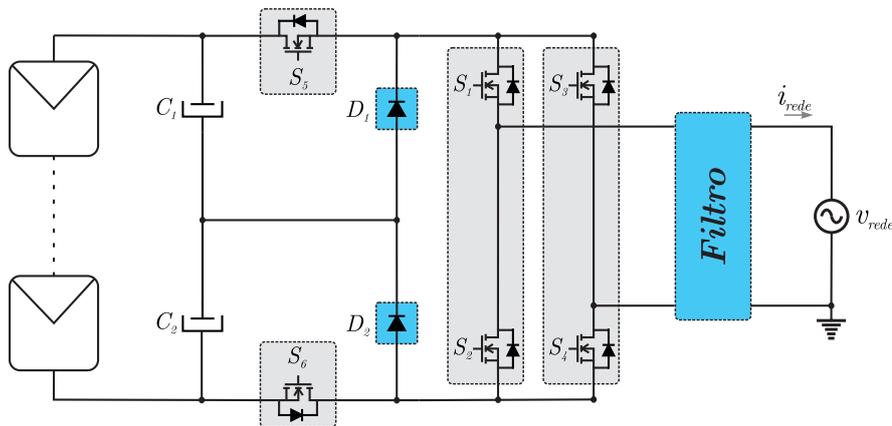


Figura 2.4 – Inversor FB-DCBP.

2.3 Inversores multiníveis

Os inversores multiníveis dividem a tensão de barramento em um determinado número de interruptores efetivamente conectados em série e sintetizam formas de onda com reduzido conteúdo harmônico. As principais topologias de inversores multiníveis para sistemas fotovoltaicos conectados à rede sem transformador, analisadas em (CALAIS; AGELIDIS, 1998) e (KOURO et al., 2010), podem ser organizadas em três grupos:

- Inversores com diodos de grampeamento;
- Inversores com capacitores flutuantes;
- Inversores em cascata.

2.3.1 Inversores com diodos de grampeamento

Os inversores multiníveis com diodos de grampeamento, também conhecidos como inversores NPC, foram introduzidos com a proposta de três níveis em (BAKER, 1980). Esta estrutura apresenta quatro interruptores e dois diodos de grampeamento conectados ao ponto central do barramento, formado por capacitores divisores de tensão, de acordo com a Figura 2.5(a). Posteriormente, este inversor foi generalizado para um maior número de níveis, explorados em (BAKER, 1981) e (CHOI; CHO; CHO, 1991), como mostra a Figura 2.5(b), que ilustra a estrutura de um inversor fotovoltaico NPC de cinco níveis.

Os inversores multiníveis com diodos de grampeamento possuem algumas particularidades, as quais destacam-se:

- Os interruptores possuem valores médios e eficazes de corrente diferentes, apresentando perdas desiguais;
- Os diodos de grampeamento devem suportar valores de tensão reversa distintos quando o número de níveis sintetizados é maior que três. Neste caso, devem ser utilizados diodos com diferentes especificações quanto a tensão de bloqueio ou associação de diodos em série;
- Quando o controle da tensão sobre os capacitores de barramento não é realizado, a tensão sobre os mesmos tende a um desequilíbrio. Tema explorado em (GRIGOLETTO, 2009), através do desenvolvimento de estratégias de modulação e controle.

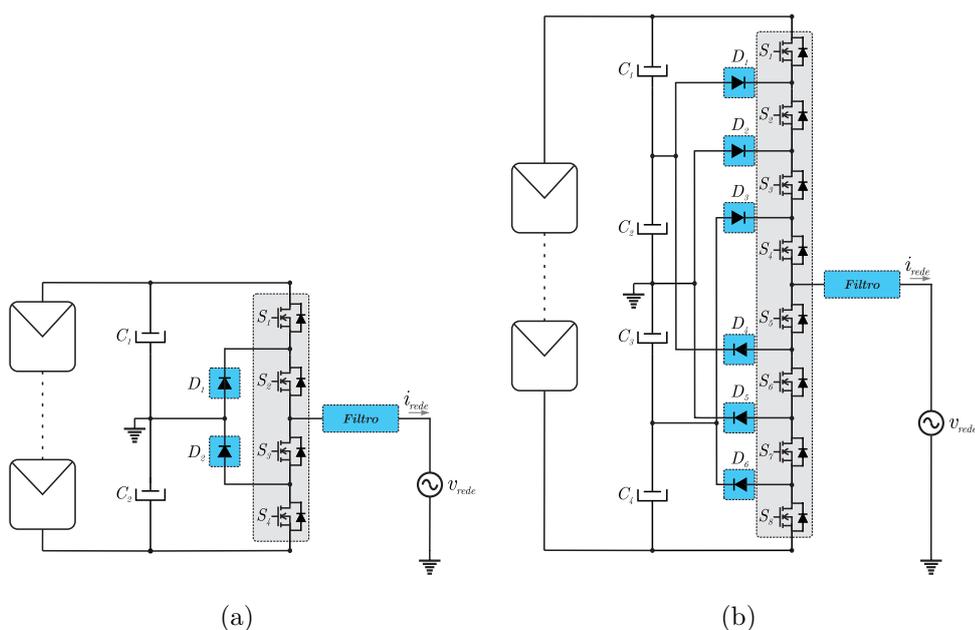


Figura 2.5 – Inversores com diodos de grampeamento, (a) três níveis; (b) cinco níveis.

2.3.2 Inversores com capacitores flutuantes

Os inversores multiníveis com capacitores flutuantes, também chamados de *flying capacitors inverters*, foram apresentados com a proposta de três níveis em (MEYNARD; FOCH, 1992). Esta estrutura apresenta quatro interruptores, dois capacitores de barramento e um capacitor utilizado para grampear a tensão sobre os interruptores, de acordo com a Figura 2.6(a). Este inversor pode ser expandido para um número maior de níveis, generalizado a partir de (PENG, 2000), como mostra a Figura 2.6(b), que ilustra a estrutura de um inversor fotovoltaico com capacitores flutuantes de cinco níveis.

Os inversores multiníveis com capacitores flutuantes possuem particularidades, as quais pode-se citar:

- Possuem estados de comutação redundantes, isto é, alguns valores de tensão podem ser sintetizados por mais de um estado de comutação. Esta característica auxilia a manutenção do equilíbrio das tensões sobre os capacitores flutuantes e de barramento (LAI; PENG, 1996);
- Em aplicações nas quais a transferência de potência ativa é empregada, observa-se uma grande oscilação de tensão sobre os capacitores flutuantes, degradando a qualidade da forma de onda sintetizada pelo inversor (HOCHGRAF et al., 1994). A técnica de modulação escolhida e a frequência de comutação interferem diretamente no volume destes capacitores;
- Verifica-se um aumento significativo na quantidade de capacitores flutuantes, especialmente quando é sintetizado um elevado número de níveis. Para que cada capacitor tenha a mesma especificação de tensão dos interruptores, deve-se realizar associações de capacitores em série.

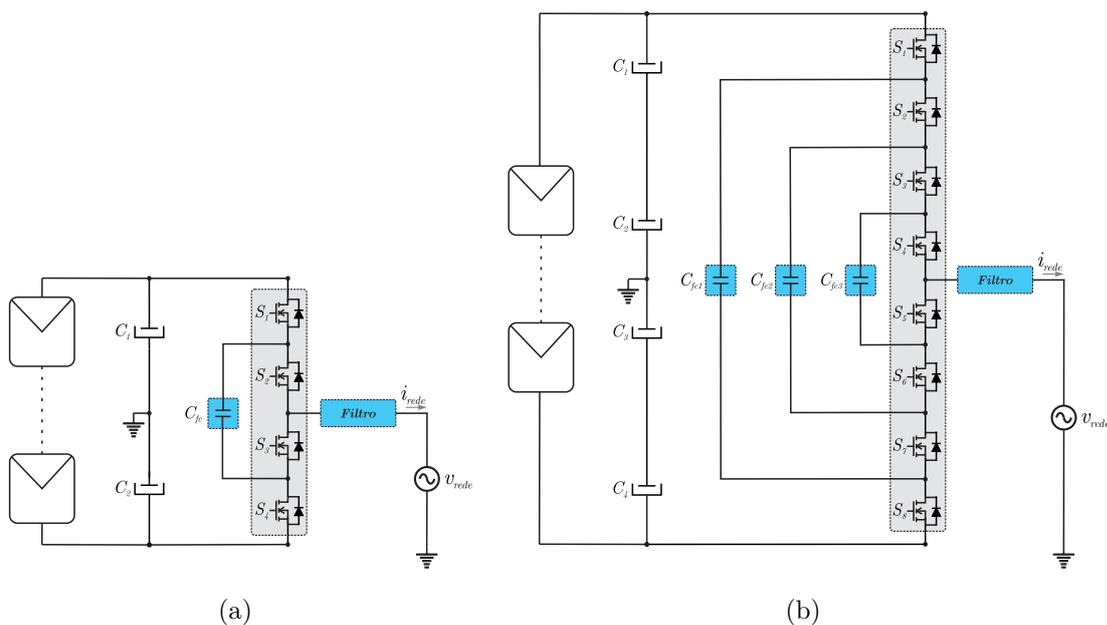


Figura 2.6 – Inversores com capacitores flutuantes, (a) três níveis; (b) cinco níveis.

2.3.3 Inversores em cascata

Os inversores multiníveis em cascata, que utilizam a conexão de células *full-bridge* em série para sintetizar formas de onda quase senoidal, foram introduzidos em (H; H, 1975). Baseado nesta estrutura, a Figura 2.7(b) mostra um inversor fotovoltaico em cascata de cinco níveis. Este inversor consiste fundamentalmente na associação em série de duas células *full-bridge*, onde cada célula é constituída por uma fonte de alimentação isolada e por quatro interruptores, conforme ilustra a Figura 2.7(a).

Os inversores multiníveis em cascata possuem algumas particularidades, as quais pode-se destacar:

- Possuem a característica de modularidade e possibilitam a adição de níveis com aumento do número de células conectadas em série;
- Requerem a implementação de fontes de alimentação isoladas, de modo a explorar todos os estados de comutação sem provocar curtos-circuitos;
- A tensão sobre os interruptores é limitada pela tensão de alimentação de cada célula *full-bridge*.

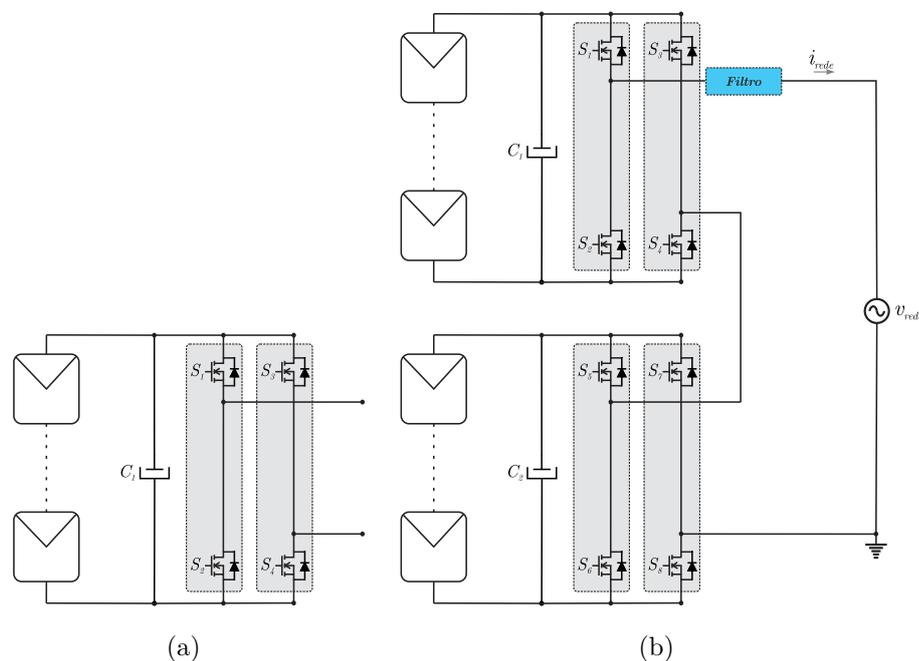


Figura 2.7 – Inversores em cascata, (a) célula *full-bridge* (três níveis); (b) cinco níveis.

2.4 Conclusão

Este capítulo realizou uma revisão bibliográfica, apresentando as principais topologias de inversores fotovoltaicos monofásicos conectados à rede sem transformador. Os inversores originalmente propostos pela indústria, cujo os componentes e rendimento estão resumidos na Tabela 2.1, foram desenvolvidos para aplicações de alto rendimento e baixo custo. Contudo, estas estruturas, sintetizam formas de onda com elevado conteúdo harmônico, tornando os elementos de filtragem mais pesados e volumosos.

Tabela 2.1 – Quadro resumo - Inversores originalmente propostos pela indústria.

	NPC Conergy ¹	HERIC ²	H5 ²	FB-DCBP ²
Interruptores principais	4	6	5	6
Diodos de grampeamento	0	0	0	0
Diodos auxiliares	0	0	0	2
Capacitores do barramento	2	1	1	2
Rendimento máximo	96,1%	95,6%	98%	96,5%

Em contrapartida, os inversores multiníveis, dividem a tensão de barramento em um determinado número de interruptores conectados em série e sintetizam formas de onda com reduzido conteúdo harmônico, permitindo a redução do peso/volume dos elementos de filtragem. As principais topologias de inversores multiníveis para sistemas fotovoltaicos conectados à rede sem transformador, abordadas nesta revisão, cujo os componentes estão descritos na Tabela 2.2, possuem algumas particularidades, as quais foram apontadas e exploradas no texto.

Tabela 2.2 – Quadro resumo - Componentes dos inversores multiníveis.

	Inversores com diodos de grampeamento ¹		Inversores com capacitores flutuantes ¹		Inversores em cascata ²	
	3 Níveis	5 Níveis	3 Níveis	5 Níveis	3 Níveis	5 Níveis
Interruptores principais	4	8	4	8	4	8
Diodos de grampeamento	2	6	0	0	0	0
Capacitores de grampeamento	0	0	1	3	0	0
Capacitores do barramento	2	4	2	2	1	2

Os capítulos subsequentes destinam-se a propor e desenvolver uma topologia de inversor fotovoltaico baseada na estrutura multinível com diodos de grampeamento, a fim de se obter alto rendimento e alta densidade de potência.

¹ Característica *half-bridge* com relação a tensão sintetizada.

² Característica *full-bridge* com relação a tensão sintetizada.

3 INVERSOR FOTOVOLTAICO NPC MULTINÍVEL SEM TRANSFORMADOR - TOPOLOGIA PROPOSTA

3.1 Introdução

Os inversores fotovoltaicos monofásicos conectados à rede podem ser constituídos de diversas maneiras, utilizando diferentes topologias, estratégias de modulação e tecnologias de dispositivos semicondutores, apresentando nas últimas décadas um acentuado progresso de pesquisa. Os principais esforços de estudo tem se concentrado em obter uma estrutura de alto rendimento, alta densidade de potência e alta confiabilidade, de modo a aumentar o desempenho global da instalação fotovoltaica. É neste cenário que este capítulo pretende contribuir, apresentando uma topologia de inversor fotovoltaico multinível sem transformador, sugerindo uma estratégia de modulação baseada na técnica PWM, desenvolvendo um circuito equivalente para simplificação da estrutura e realizando uma análise criteriosa a respeito da ondulação de corrente.

As principais vantagens da topologia proposta são: (i) através do emprego da técnica *interleaving*, permitir a redução do peso/volume dos elementos de filtragem; (ii) apresentar baixos níveis de corrente de fuga, onde o ramo capacitivo do filtro LCL atua minimizando as variações de alta frequência da tensão sobre a capacitância parasita; (iii) possibilitar a utilização de diodos de grampeamento com valores de tensão reversa iguais; e (iv) apresentar uma característica *full-bridge* com respeito a forma de onda de tensão sintetizada.

3.2 Topologia proposta

A Figura 3.1 ilustra a topologia proposta, denominada de inversor fotovoltaico NPC multinível intercalado sem transformador, constituída pelo paralelismo de módulos de inversores NPC (3 níveis), que utiliza indutores não acoplados, interruptores de Nitreto de Gálio e emprega a técnica *interleaving* junto ao filtro LCL.

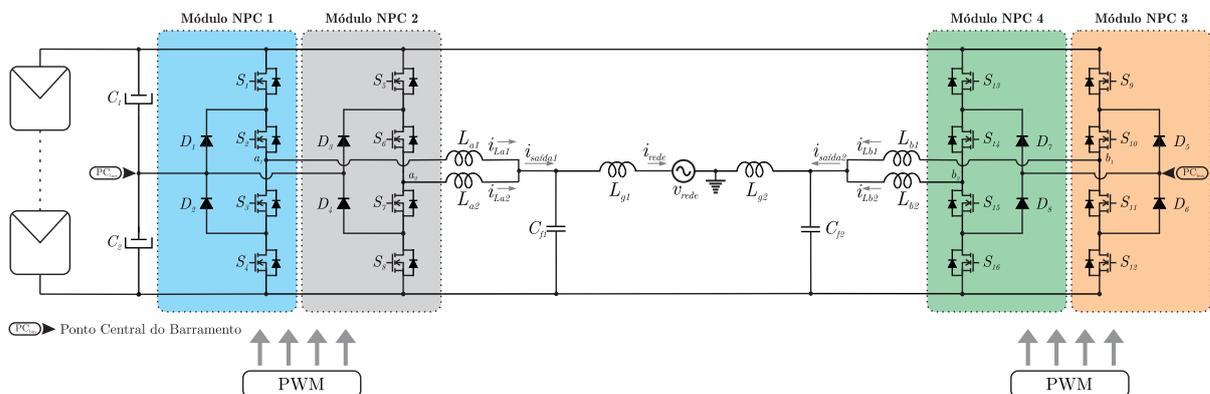


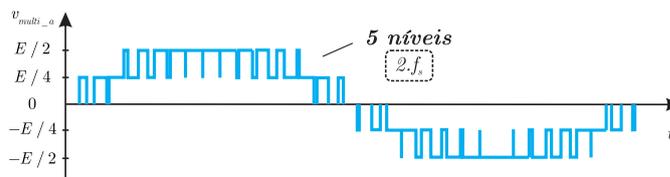
Figura 3.1 – Inversor fotovoltaico NPC multinível intercalado sem transformador conectado à rede elétrica.

Os módulos de inversores NPC 1 e 2, formados pelos interruptores S_1-S_8 , junto aos diodos D_1-D_4 e indutores $L_{a1} L_{a2}$ sintetizam uma forma de onda de tensão multinível (5 níveis), mostrada na Figura 3.2(a), chamada v_{multi_a} . Do mesmo modo, os módulos de inversores NPC 3 e 4, formado pelos interruptores S_9-S_{16} , junto aos diodos D_5-D_8 e indutores $L_{b1} L_{b2}$ sintetizam uma forma de onda de tensão multinível (5 níveis), porém, em oposição de fase, mostrada na Figura 3.2(b), chamada v_{multi_b} . A tensão multinível (9 níveis), denominada v_{multi} , ilustrada na Figura 3.2(c), é sintetizada a partir da diferença das tensões v_{multi_a} e v_{multi_b} , expressa na equação (3.1), dando a este inversor uma característica *full-bridge*. A Tabela 3.1 apresenta a tensão multinível para combinações de tensão de v_{multi_a} e v_{multi_b} , onde considera-se que o inversor é alimentado por uma fonte de tensão contínua de valor E.

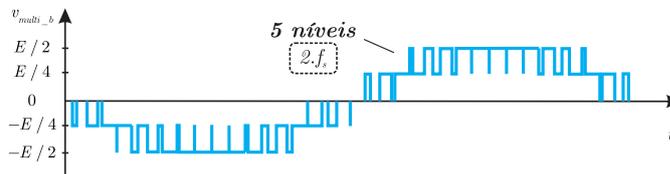
$$v_{multi} = v_{multi_a} - v_{multi_b} \quad (3.1)$$

Tabela 3.1 – Tensão multinível (v_{multi}) para combinações de tensão $v_{multi_a} > 0$, $v_{multi_b} < 0$.

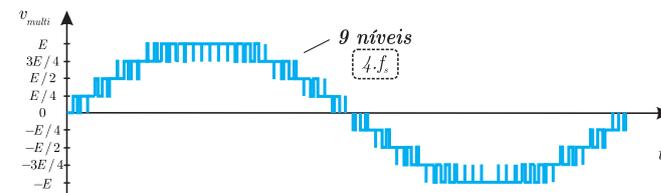
$v_{multi_a} \backslash v_{multi_b}$	-E/2	-E/4	0
E/2	E	3E/4	E/2
E/4	3E/4	E/2	E/4
0	E/2	E/4	0



(a) v_{multi_a}



(b) v_{multi_b}



(c) v_{multi}

Figura 3.2 – Formas de onda das tensões multiníveis teóricas.

A técnica *interleaving*, também conhecida como intercalamento ou entrelaçamento, verificada na topologia proposta, está exemplificada por meio da conexão de indutores não acoplados¹ na Figura 3.3(a). Esta técnica consiste fundamentalmente na conexão em paralelo de inversores, com operação complementar e sincronizada, que utilizam a mesma fonte de alimentação.

O emprego da técnica *interleaving* resulta em uma forma de onda de corrente de menor ondulação e maior frequência, conforme ilustra a Figura 3.3(b), permitindo um aumento da densidade de potência através da redução no peso/volume dos elementos de filtragem. Igualmente, a possibilidade da divisão de corrente propicia a obtenção de um maior rendimento, bem como a utilização de dispositivos semicondutores de menor potência.

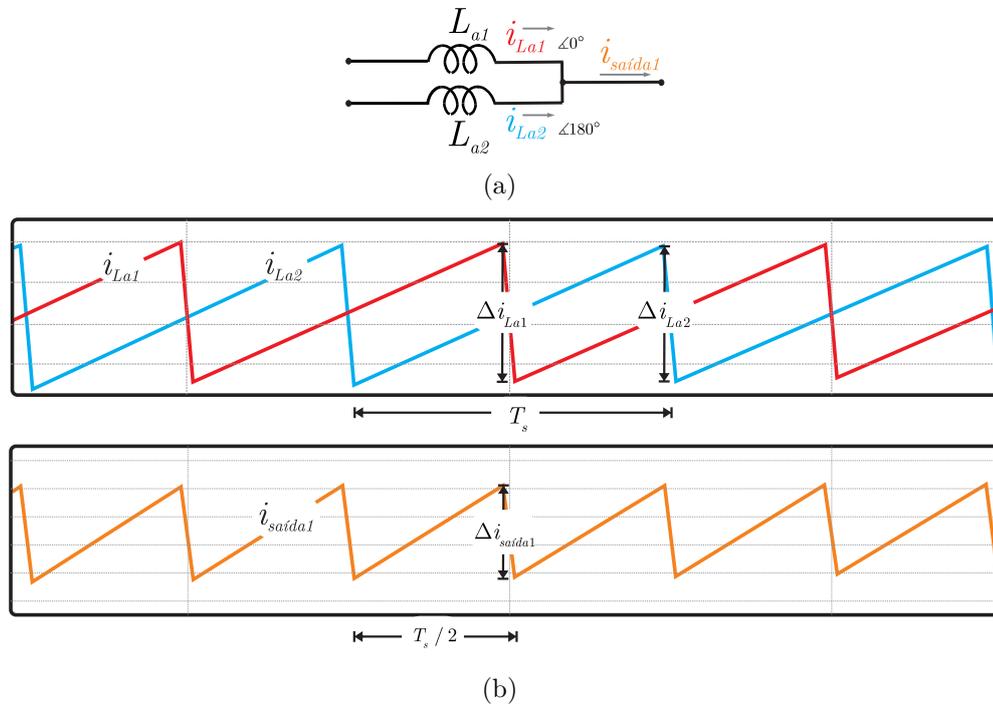


Figura 3.3 – Técnica *interleaving*, (a) indutores não acoplados; (b) formas de onda das correntes teóricas.

3.3 Estratégia de modulação

A estratégia de modulação adotada é do tipo geométrica SPWM, utilizando um método híbrido, *Phase Disposition* (PD) + *Phase-Shift* (PSH). Esta estratégia consiste na comparação sinais portadores (alta frequência), defasados no tempo e deslocados em amplitude, com dois sinais modulantes em oposição de fase (baixa frequência), de acordo com a Figura 3.4.

¹Pode-se observar que o inversor proposto possui uma estrutura simétrica, desta forma, as análises realizadas na maior parte do texto são relativas apenas aos módulos de inversores NPC 1 e 2, podendo ser estendidas ao restante da estrutura.

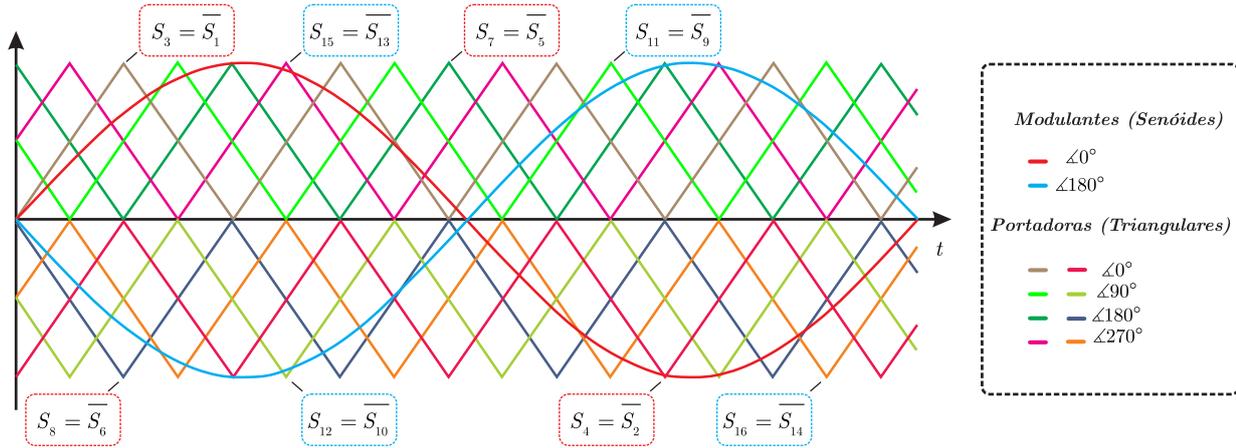


Figura 3.4 – Estratégia de modulação híbrida *Phase-Shift+Phase-Disposition*.

A quantidade e a defasagem dos sinais portadores é função do número de módulos de inversores NPC conectados em paralelo, onde cada módulo possui seu próprio sinal portador. Desta forma, são necessários n sinais portadores para n módulos de inversores NPC.

A defasagem utilizada entre cada sinal portador é calculada utilizando a relação (3.2), onde o número de módulos de inversores NPC é $n = 4$.

$$\varphi = \frac{360^\circ}{n} = 90^\circ \tag{3.2}$$

Como consequência, os harmônicos da tensão multinível v_{multi} (9 níveis) ficam localizados em torno das frequências múltiplas de n vezes a frequência de comutação ($4 \cdot f_s$), conforme mostra a Figura 3.5.

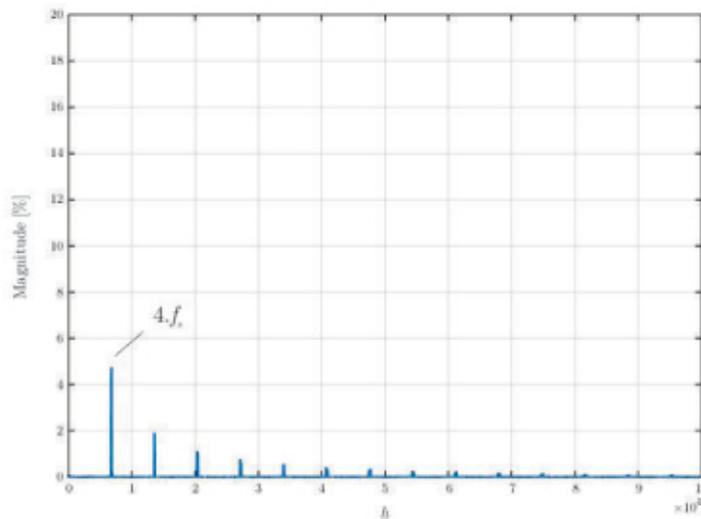


Figura 3.5 – Espectro harmônico da tensão multinível v_{multi} ($f_s = 100$ kHz e $f_o = 60$ Hz).

3.4 Circuito equivalente

A obtenção de um circuito equivalente é essencial para simplificação da estrutura do inversor proposto. A análise sobre este circuito permite, a título de exemplo, realizar um estudo da THD da tensão multinível v_{multi_a} , explorada no Apêndice A, ou ainda, determinar as equações que regem o comportamento da ondulação de corrente. O circuito equivalente desenvolvido é referente ao *Circuito Equivalente Thévenin*, estabelecido na abordagem de (SILVA, 2009). A simplificação da estrutura está ilustrada na Figura 3.6.

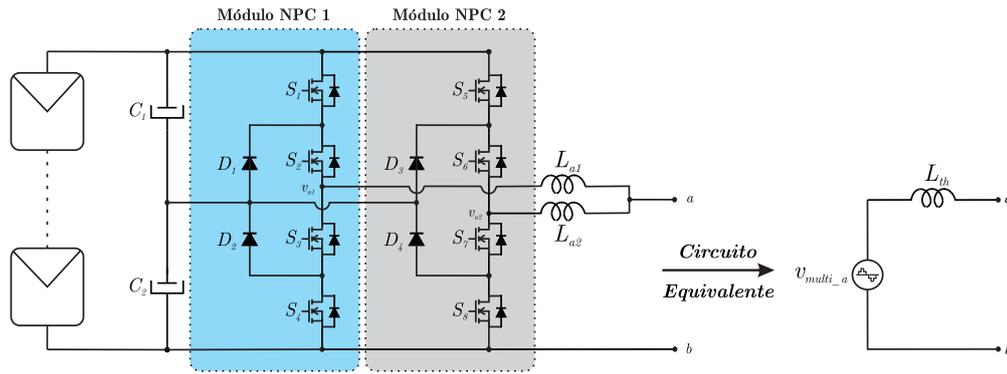


Figura 3.6 – Circuito equivalente do inversor proposto.

Para determinação do *Circuito Equivalente Thévenin*, realiza-se tal procedimento:

- **Tensão de Thévenin** (v_{multi_a}): encontra-se a tensão entre os pontos a e b , quando estes permanecem em circuito aberto;
- **Indutância de Thévenin** (L_{th}): curto-circuita-se os terminais a e b , e calcula-se I_{cc} . Assim, a indutância de Thévenin é dada por $sL_{th} = \frac{V_{multi_a}}{I_{cc}}$.

Tensão de Thévenin

Condiciona-se os terminais a e b em estado de circuito aberto e escreve-se as equações das malhas, formadas por v_{a1} , L_{a1} e v_{multi_a} e por v_{a2} , L_{a2} e v_{multi_a} . Esta manipulação resulta nas expressões (3.3) e (3.4).

$$-V_{a1}(s) + sL_{a1}I_{circulante}(s) + V_{multi_a}(s) = 0 \quad (3.3)$$

$$V_{a2}(s) + sL_{a2}I_{circulante}(s) - V_{multi_a}(s) = 0 \quad (3.4)$$

Combinando (3.3) e (3.4), obtém-se (3.5).

$$v_{multi_a}(t) = \frac{v_{a1}(t) + v_{a2}(t)}{2} - \frac{(L_{a1} - L_{a2})}{2} \cdot \frac{di_{circulante}(t)}{dt} \quad (3.5)$$

Pode-se observar em (3.5) que, caso as indutâncias L_{a1} e L_{a2} sejam idênticas, a tensão de Thévenin é dada pela média aritmética das tensões sintetizadas pelos módulos de inversores NPC 1 e 2.

Indutância de *Thévenin*

Condiciona-se os terminais *a* e *b* em estado de curto-circuito e escreve-se as equações das malhas e dos nós. Esta manipulação resulta nas expressões (3.6), (3.7) e (3.8).

$$-V_{a1}(s) + sL_{a1}I_{cca1}(s) = 0 \quad (3.6)$$

$$-V_{a2}(s) + sL_{a2}I_{cca2}(s) = 0 \quad (3.7)$$

$$I_{cc}(s) = I_{cca1}(s) + I_{cca2}(s) \quad (3.8)$$

Combinando (3.6), (3.7) e (3.8), obtém-se (3.9).

$$\frac{di_{cc}(t)}{dt} = \frac{L_{a2}v_{a1}(t) + L_{a1}v_{a2}(t)}{L_{a1}L_{a2}} \quad (3.9)$$

Logo, relacionando a tensão de *Thévenin*, com a corrente de curto-circuito, verifica-se que a indutância de *Thévenin*, vista pelos terminais *a* e *b*, é dada pela conexão em paralelo entre as indutâncias L_{a1} e L_{a2} , de acordo com a expressão (3.10).

$$L_{th} = \frac{L_{a1} \cdot L_{a2}}{L_{a1} + L_{a2}} \quad (3.10)$$

Novamente, se as indutâncias forem adotadas iguais, a indutância de *Thévenin*, dada pela conexão em paralelo entre L_{a1} e L_{a2} , torna-se o valor de um desses parâmetros ajustado pelo valor de $\frac{1}{2}$. As Figuras 3.7(a) e 3.7(b) apresentam resultados de simulação para validação das hipóteses oriundas do equacionamento do circuito equivalente. Percebe-se a validade dos resultados apresentados pelo equacionamento, através da semelhança das formas de onda obtidas pela simulação.

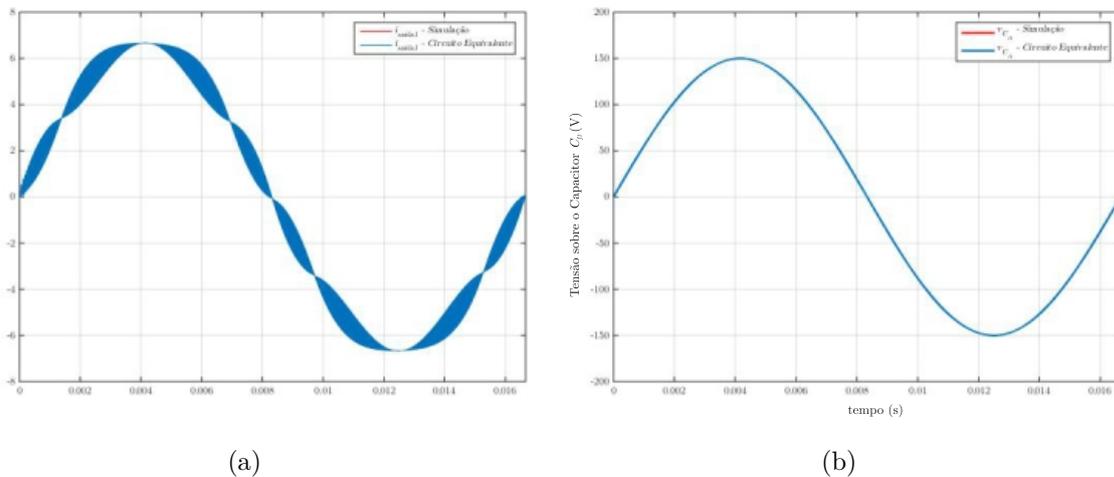


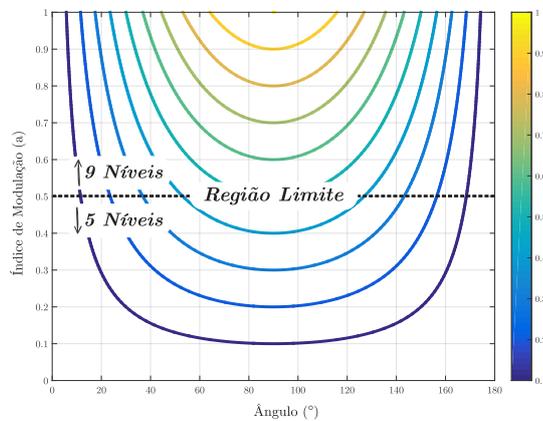
Figura 3.7 – Resultados de simulação para validação das hipóteses oriundas do equacionamento do circuito equivalente ($E = 300$ V, $f_s = 100$ kHz, $L_{a1} = L_{a2} = 150$ μ H, $C_{f1} = 1$ μ F). Formas de onda (a) corrente de saída $i_{saída1}$; (b) tensão sobre o capacitor C_{f1} .

3.5 Ponderações sobre o índice de modulação

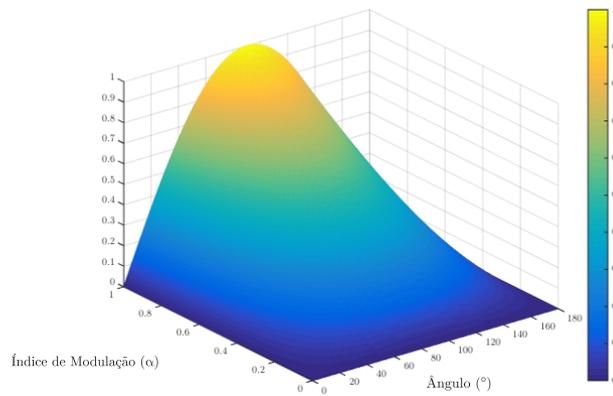
A tensão multinível v_{multi} (9 níveis) é constituída a partir da combinação das tensões sintetizadas por cada módulo do inversor proposto. Para que os níveis ocorram, com base na análise das formas de onda, a inequação (3.11) deve ser satisfeita, onde α é o índice de modulação.

$$\alpha \cdot \text{sen}(\omega t) \geq \frac{1}{2} \quad (3.11)$$

As Figuras 3.8(a) e 3.8(b) ilustram os valores obtidos da inequação, através de curvas de nível e visão 3D, onde está destacada a região limite para variações de um semiciclo da tensão da rede e do índice de modulação.



(a) Curvas de nível.



(b) Visão 3D.

Figura 3.8 – Valores de índices de modulação para síntese da tensão multinível v_{multi} .

Para resolução da inequação, toma-se o valor máximo da função senoidal. Desta forma, o índice de modulação mínimo ($\alpha_{Mínimo}$) tem valor dado por (3.12).

$$\alpha_{Mínimo} = \frac{1}{2} \quad (3.12)$$

Portanto, para qualquer tipo de combinação de parâmetros que constitui o inversor com a estrutura proposta, o índice de modulação mínimo, a fim de contemplar os nove níveis é de $\alpha_{Mínimo} = \frac{1}{2}$.

3.6 Ondulação de corrente

Esta seção apresenta um estudo sobre a ondulação de corrente, fundamentado na análise de (SILVA, 2009), empregado por exemplo, nos projetos teórico e físico dos elementos magnéticos. As ondulações de corrente, evidenciadas na Figura 3.9 e investigadas neste texto são: (i) ondulação de corrente de saída ($\Delta I_{saída}$); (ii) ondulação de corrente circulante ($\Delta I_{circulante}$); e (iii) ondulação de corrente no indutor ($\Delta I_{indutor}$).

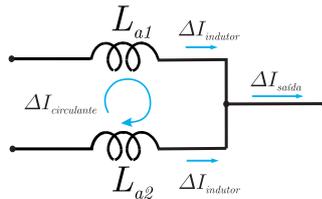


Figura 3.9 – Indutores não acoplados, destaque para as ondulações de corrente.

Para realização do estudo da ondulação de corrente, deve-se primeiramente, definir o ângulo em que ocorre a transição de nível da tensão multinível v_{multi_a} .

Ângulo de transição de nível

Com base na análise das formas de onda teóricas, o ângulo de transição de nível da tensão multinível v_{multi_a} é função do índice de modulação e ocorre segundo a lei escrita em (3.13). A Figura 3.10 ilustra valores de ângulos de transição para diferentes índices de modulação.

$$\theta_T = a \operatorname{sen} \left(\frac{1}{2\alpha} \right) \tag{3.13}$$

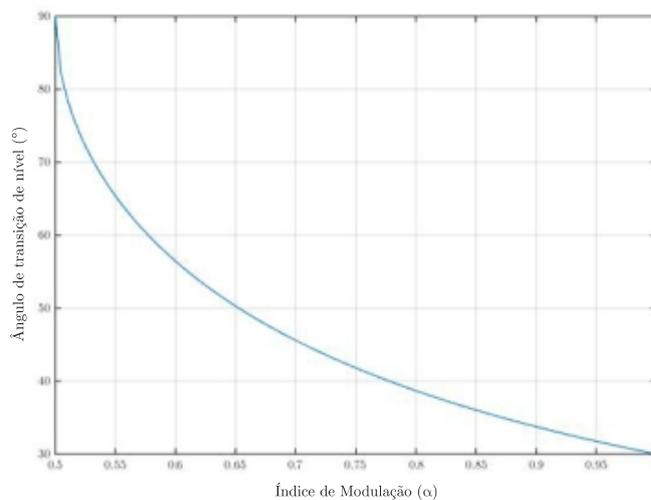


Figura 3.10 – Valores de ângulos de transição para diferentes índices de modulação.

3.6.1 Ondulação de corrente de saída

A corrente de saída é originada a partir do emprego da técnica *interleaving*, apresentando uma forma de onda de menor ondulação e maior frequência. Para determinar as expressões que regem a ondulação de corrente de saída, é utilizado o circuito ilustrado na Figura 3.11. Este circuito é formado sobretudo pelo *Circuito Equivalente Thévenin*, conectado a uma fonte de tensão (v_{cf1}), que representa o potencial sobre o capacitor C_{f1} , e possui valor igual a metade da tensão da rede.

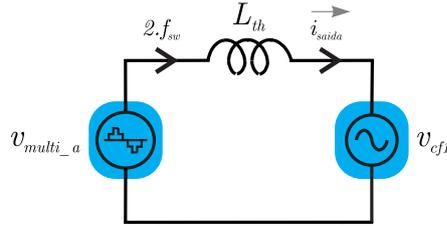


Figura 3.11 – Circuito utilizado no estudo da ondulação de corrente de saída.

O estudo da ondulação de corrente de saída está dividido em dois modos, de acordo com a Figura 3.12, que ilustra a forma de onda teórica da tensão multinível v_{multi_a} . O Modo 1 ($0 < \omega t \leq \theta_T$), compreende o intervalo em que os níveis de v_{multi_a} são 0 e $\frac{E}{4}$, ou seja, quando não há transição de nível. Por outro lado, o Modo 2 ($\theta_T < \omega t \leq (\pi - \theta_T)$), compreende o intervalo em que os níveis de v_{multi_a} são $\frac{E}{4}$ e $\frac{E}{2}$, onde a transição de nível ocorre em um ângulo θ_T .

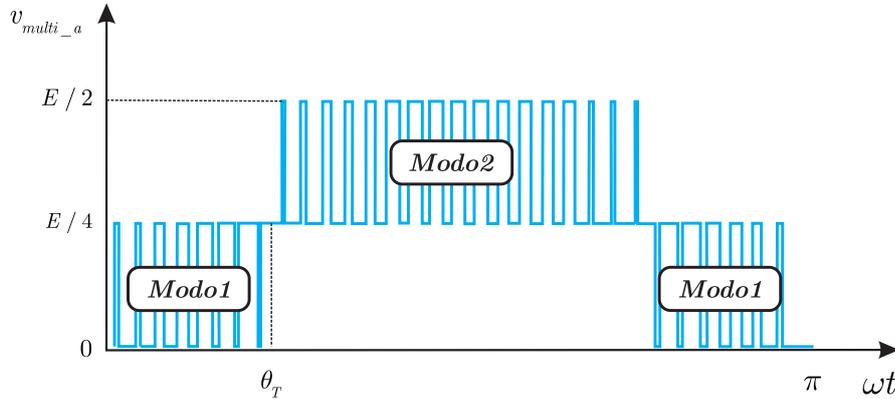


Figura 3.12 – Tensão multinível v_{multi_a} , destaque para os modos.

- **Modo 1** ($0 < \omega t \leq \theta_T$)

De acordo com as leis de *Kirchhoff*, tem-se que as tensões são descritas segundo as expressões (3.14) e (3.15).

$$L_{th} \cdot \frac{di_r}{dt} = \frac{E}{4} - \frac{v_{redepico}}{2} \text{sen}(\omega t) \quad (3.14)$$

$$L_{th} \cdot \frac{di_f}{dt} = -\frac{v_{redepico}}{2} \text{sen}(\omega t) \quad (3.15)$$

Considerando a variação linear da corrente no indutor, tem-se (3.16) e (3.17).

$$L_{th} \cdot \frac{\Delta I_r}{\Delta t_r} = \frac{E}{4} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.16)$$

$$L_{th} \cdot \frac{\Delta I_f}{\Delta t_f} = -\frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.17)$$

Reescrevendo (3.16) e (3.17) em função da ondulação de corrente de saída, obtém-se (3.18) e (3.19).

$$L_{th} \cdot \frac{\Delta I_{saída}}{\Delta t_r} = \frac{E}{4} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.18)$$

$$-L_{th} \cdot \frac{\Delta I_{saída}}{\Delta t_f} = -\frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.19)$$

As expressões (3.18) e (3.19) ainda podem ser manipuladas de acordo com (3.20) e (3.21).

$$\Delta t_r = \frac{L_{th} \cdot \Delta I_{saída}}{\frac{E}{4} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t)} \quad (3.20)$$

$$\Delta t_f = \frac{L_{th} \cdot \Delta I_{saída}}{\frac{v_{rede\,pico}}{2} \text{sen}(\omega t)} \quad (3.21)$$

Os intervalos de tempo, de acordo com a técnica *interleaving*, são relacionados segundo (3.22).

$$\Delta t_r + \Delta t_f = \frac{T_s}{2} \quad (3.22)$$

Logo, combinando (3.20), (3.21) e (3.22), obtém-se a expressão da ondulação de corrente de saída normalizada² no Modo 1, dada por (3.23).

$$\overline{\Delta I}_{saída} = \frac{2 \cdot f_s \cdot L_{th} \cdot \Delta I_{saída}}{E} = \alpha \text{sen}(\omega t) \left(\frac{1}{2} - \alpha \text{sen}(\omega t) \right) \quad (3.23)$$

• **Modo 2** ($\theta_T < \omega t \leq (\pi - \theta_T)$)

De acordo com as leis de *Kirchhoff*, tem-se que as tensões são descritas segundo as expressões (3.24) e (3.25).

$$L_{th} \cdot \frac{di_r}{dt} = \frac{E}{2} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.24)$$

$$L_{th} \cdot \frac{di_f}{dt} = \frac{E}{4} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.25)$$

²O índice de modulação (α) é definido como o quociente entre a tensão de pico da rede ($v_{rede\,pico}$) e a tensão de barramento (E).

Considerando a variação linear da corrente no indutor, tem-se (3.26) e (3.27).

$$L_{th} \cdot \frac{\Delta I_r}{\Delta t_r} = \frac{E}{2} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.26)$$

$$L_{th} \cdot \frac{\Delta I_f}{\Delta t_f} = \frac{E}{4} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.27)$$

Reescrevendo (3.26) e (3.27) em função da ondulação de corrente de saída, obtém-se (3.28) e (3.29).

$$L_{th} \cdot \frac{\Delta I_{saída}}{\Delta t_r} = \frac{E}{2} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.28)$$

$$-L_{th} \cdot \frac{\Delta I_{saída}}{\Delta t_f} = \frac{E}{4} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t) \quad (3.29)$$

As expressões (3.28) e (3.29) ainda podem ser manipuladas de tal forma a obter-se (3.30) e (3.31).

$$\Delta t_r = \frac{L_{th} \cdot \Delta I_{saída}}{\frac{E}{2} - \frac{v_{rede\,pico}}{2} \text{sen}(\omega t)} \quad (3.30)$$

$$\Delta t_f = \frac{L_{th} \cdot \Delta I_{saída}}{-\frac{E}{4} + \frac{v_{rede\,pico}}{2} \text{sen}(\omega t)} \quad (3.31)$$

Igualmente, os intervalos de tempo, de acordo com com a técnica *interleaving*, são relacionados segundo (3.32).

$$\Delta t_r + \Delta t_f = \frac{T_s}{2} \quad (3.32)$$

Logo, combinando (3.30), (3.31) e (3.32), obtém-se a expressão da ondulação de corrente de saída normalizada no Modo 2, dada por (3.33).

$$\overline{\Delta I}_{saída} = \frac{2 \cdot f_s \cdot L_{th} \cdot \Delta I_{saída}}{E} = \left(-\frac{1}{2} + \alpha \text{sen}(\omega t) \right) (1 - \alpha \text{sen}(\omega t)) \quad (3.33)$$

A ondulação de corrente de saída normalizada é dada por uma expressão definida por partes, de acordo com (3.34). A Figura 3.13 ilustra o comportamento da ondulação de corrente de saída normalizada para variações de um semiciclo da tensão da rede e do índice de modulação.

$$\overline{\Delta I}_{saída} = \begin{cases} (\alpha \text{sen}(\omega t)) \left(\frac{1}{2} - \alpha \text{sen}(\omega t) \right), & 0 < \omega t \leq \theta_T \\ \left(-\frac{1}{2} + \alpha \text{sen}(\omega t) \right) (1 - \alpha \text{sen}(\omega t)), & \theta_T < \omega t \leq (\pi - \theta_T) \\ (\alpha \text{sen}(\omega t)) \left(\frac{1}{2} - \alpha \text{sen}(\omega t) \right), & (\pi - \theta_T) < \omega t \leq \pi \end{cases} \quad (3.34)$$

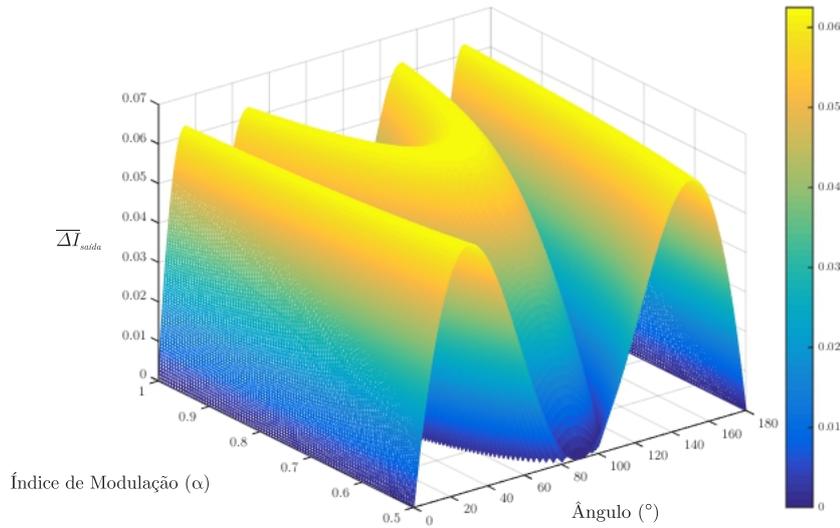


Figura 3.13 – Ondulação de corrente de saída normalizada.

Pode-se observar que os pontos de máxima ondulação ocorrem sempre nos lóbulos anteriores à mudança de nível. Esse ponto tem valor normalizado constante de 0,0625. Além disso, nos instantes onde ocorrem as transições de nível, a ondulação apresentada na corrente de saída é nula.

A Figura 3.14 mostra um resultado de simulação para validação do equacionamento da ondulação de corrente de saída, utilizando um índice de modulação unitário. Verifica-se a validade dos resultados apresentados pelo equacionamento, através da semelhança das formas de onda obtidas pela simulação.

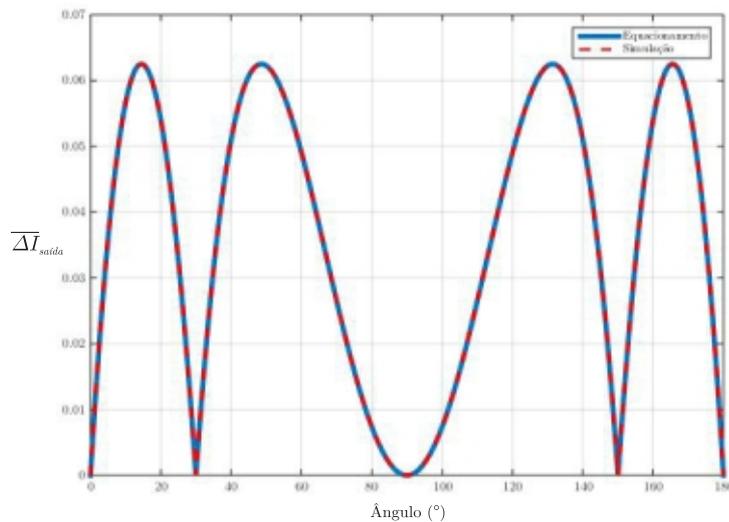


Figura 3.14 – Resultado de simulação para validação do equacionamento da ondulação de corrente de saída.

3.6.2 Ondulação de corrente circulante

A corrente circulante³ surge em razão de que as tensões sintetizadas por cada módulo do inversor proposto não são instantaneamente idênticas, devido ao paralelismo. A corrente circulante é limitada pela conexão em série das indutâncias L_{a1} e L_{a2} , denominada neste texto de L_c . Para determinar as expressões que regem a ondulação de corrente circulante, novamente, deve-se considerar os pontos onde ocorrem a transição de nível. A ondulação de corrente circulante normalizada é dada por uma expressão definida por partes, de acordo com (3.35) e (3.36). A Figura 3.15 ilustra o comportamento da ondulação de corrente circulante normalizada para variações de um semiciclo da tensão da rede e do índice de modulação.

$$\overline{\Delta I}_{circulante} = \frac{2 \cdot f_s \cdot L_c \cdot \Delta I_{circulante}}{E} \quad (3.35)$$

$$\overline{\Delta I}_{circulante} = \begin{cases} \alpha \text{sen}(\omega t), & 0 < \omega t \leq \theta_T \\ 1 - \alpha \text{sen}(\omega t), & \theta_T < \omega t \leq (\pi - \theta_T) \\ \alpha \text{sen}(\omega t), & (\pi - \theta_T) < \omega t \leq \pi \end{cases} \quad (3.36)$$

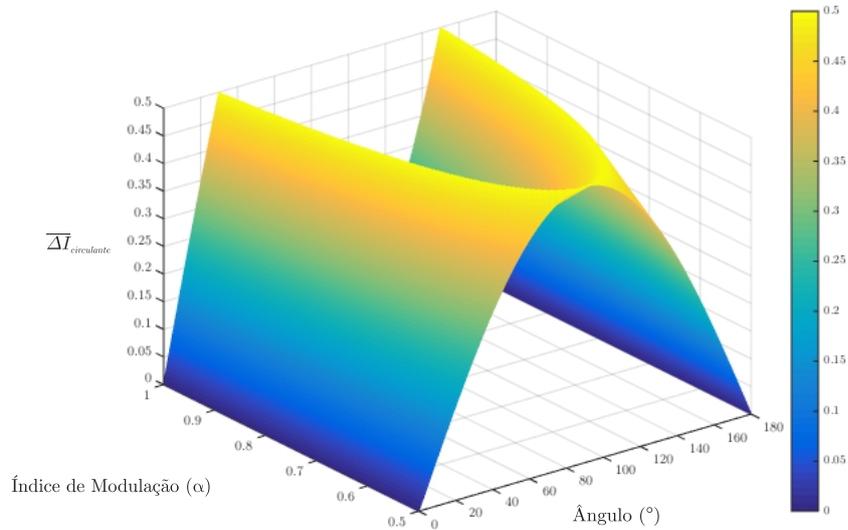


Figura 3.15 – Ondulação de corrente circulante normalizada.

Pode-se observar que os pontos de máxima ondulação ocorrem sempre nos instantes de transição de nível. Esse ponto tem valor normalizado constante de 0,5.

A Figura 3.16 mostra um resultado de simulação para validação do equacionamento da ondulação de corrente circulante, utilizando um índice de modulação unitário, onde verifica-se a validade dos resultados apresentados pelo equacionamento.

³A corrente circulante é definida como a metade das diferenças das correntes sintetizadas pelos módulos de inversores NPC 1 e 2.

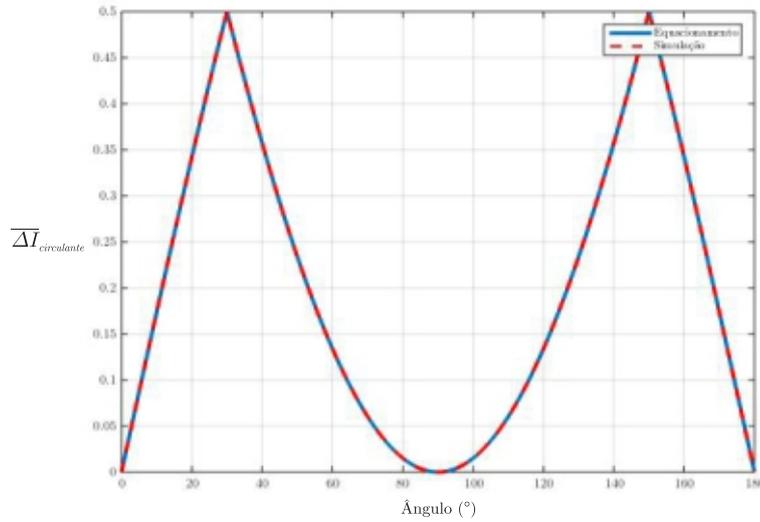


Figura 3.16 – Resultado de simulação para validação do equacionamento da ondulação de corrente circulante.

3.6.3 Ondulação de corrente no indutor

Para determinar as expressões que regem a ondulação de corrente no indutor, deve-se manipular as equações que definem a ondulação de corrente de saída e a ondulação de corrente circulante, e igualmente, considerar os pontos onde ocorrem a transição de nível. A ondulação de corrente no indutor normalizada é dada por uma expressão definida por partes, de acordo com (3.37) e (3.38). A Figura 3.17 ilustra o comportamento da ondulação de corrente no indutor normalizada para variações de um semiciclo da tensão da rede e do índice de modulação.

$$\overline{\Delta I}_{indutor} = \frac{2 \cdot f_s \cdot L_c \cdot \Delta I_{indutor}}{E} \quad (3.37)$$

$$\overline{\Delta I}_{indutor} = \begin{cases} \alpha \text{sen}(\omega t) + \frac{(\alpha \text{sen}(\omega t))(\frac{1}{2} - \alpha \text{sen}(\omega t))}{2}, & 0 < \omega t \leq \theta_T \\ 1 - \alpha \text{sen}(\omega t) + \frac{(-\frac{1}{2} + \alpha \text{sen}(\omega t))(1 - \alpha \text{sen}(\omega t))}{2}, & \theta_T < \omega t \leq (\pi - \theta_T) \\ \alpha \text{sen}(\omega t) + \frac{(\alpha \text{sen}(\omega t))(\frac{1}{2} - \alpha \text{sen}(\omega t))}{2}, & (\pi - \theta_T) < \omega t \leq \pi \end{cases} \quad (3.38)$$

Pode-se observar que os pontos de máxima ondulação ocorrem sempre nos instantes de transição de nível, possuindo um valor normalizado constante de 0,5. A Figura 3.18 mostra um resultado de simulação para validação do equacionamento da ondulação de corrente no indutor, utilizando um índice de modulação unitário. Percebe-se a validade dos resultados apresentados pelo equacionamento, através da semelhança das formas de onda obtidas pela simulação.

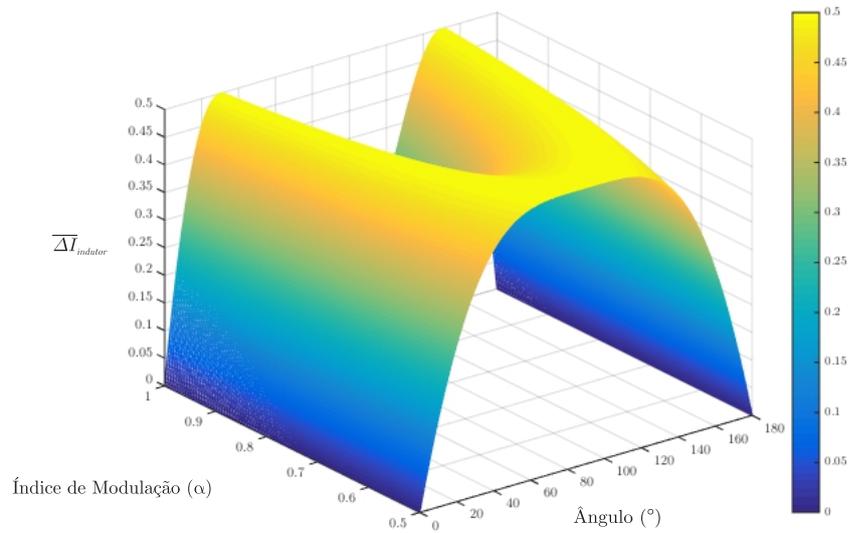


Figura 3.17 – Ondulação de corrente no indutor normalizada.

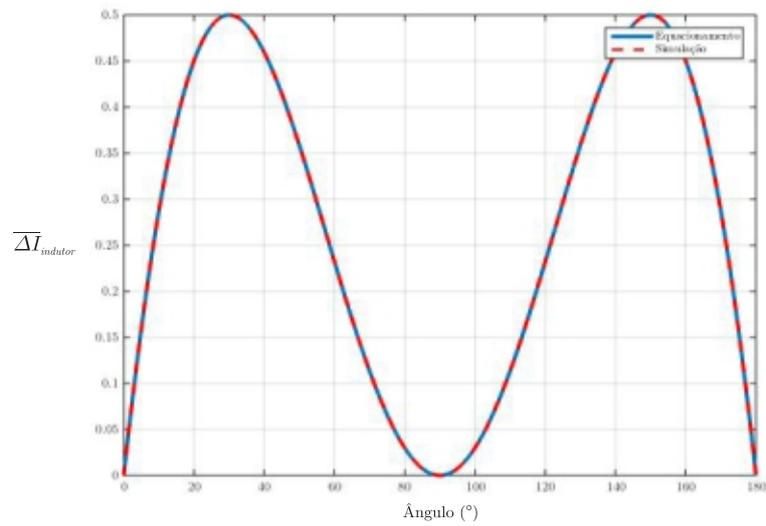


Figura 3.18 – Resultado de simulação para validação do equacionamento da ondulação de corrente no indutor.

3.7 Conclusão

Este capítulo apresentou uma topologia de inversor fotovoltaico multinível sem transformador, para aplicação conectada à rede, de alto rendimento e alta densidade de potência. Esta estrutura é denominada de “Inversor Fotovoltaico NPC Multinível Intercalado sem Transformador”, constituída pelo paralelismo de módulos de inversores NPC, que utiliza indutores não acoplados, interruptores de Nitreto de Gálio e emprega a técnica *interleaving* junto ao filtro LCL.

As principais vantagens da topologia proposta estão listadas como segue:

- Através do emprego da técnica *interleaving*, permitir a redução do peso/volume dos elementos de filtragem;
- Apresentar baixos níveis de corrente de fuga, onde o ramo capacitivo do filtro LCL atua minimizando as variações de alta frequência da tensão sobre a capacitância parasita;
- Possibilitar a utilização de diodos de grampeamento com valores de tensão reversa iguais, assim, evitando associações em série;
- Apresentar uma característica *full-bridge* com respeito a forma de onda de tensão sintetizada.

O emprego da técnica *interleaving* resulta em uma forma de onda de corrente de menor ondulação e maior frequência, permitindo um aumento da densidade de potência através da redução no volume dos elementos de filtragem. De modo igual, a possibilidade da divisão de corrente propicia a obtenção de um maior rendimento, bem como a utilização de dispositivos semicondutores de menor potência.

A estratégia de modulação sugerida é do tipo geométrica SPWM, utilizando um método híbrido, (PD) + (PSH), onde os harmônicos da tensão multinível v_{multi} (9 níveis) ficam localizados em torno das frequências múltiplas de n vezes a frequência de comutação.

De modo complementar, algumas generalidades acerca do índice de modulação foram discutidas, estabelecendo que, para qualquer tipo de combinação de parâmetros que constitui o inversor, o índice de modulação mínimo, a fim de contemplar os nove níveis é de $\alpha_{Mínimo} = \frac{1}{2}$.

Finalmente, um estudo criterioso sobre a ondulação de corrente foi apresentado, utilizado no projeto teórico e físico dos elementos magnéticos. As ondulações de corrente investigadas e equacionadas neste texto foram, ondulação de corrente de saída, ondulação de corrente circulante e ondulação de corrente no indutor, onde resultados de simulação foram utilizados para validação dos equacionamentos.

4 PROJETO E IMPLEMENTAÇÃO

4.1 Introdução

Este capítulo traz uma metodologia de projeto e particularidades de implementação da topologia do inversor proposto. Esta estrutura é denominada de “Inversor Fotovoltaico NPC Multinível Intercalado sem Transformador”, constituída pelo paralelismo de módulos de inversores NPC, que utiliza indutores não acoplados, interruptores de Nitreto de Gálio e emprega a técnica *interleaving* junto ao filtro LCL.

Os tópicos explorados neste capítulo estão sumarizados na forma que segue:

- Análise e projeto do filtro LCL, contemplando as características particulares do inversor proposto;
- Obtenção dos sinais PWM para o comando dos interruptores, por meio de um DSP (*Digital Signal Processor*), destacando seus periféricos;
- Considerações sobre os circuitos auxiliares, compostos pelas fontes isoladas e *driver*;
- Apresentação geral do protótipo através dos modelos tridimensionais e imagens reais.

4.2 Especificações de projeto

Como especificações de projeto, tem-se os parâmetros listados na Tabela 4.1.

Tabela 4.1 – Especificações de projeto.

Parâmetro	Descrição/Valor
Tensão de Barramento (E)	300 V
Potência Nominal (P)	1 kW
Índice de Modulação (α)	1
Frequência da Rede (f_{rede})	60 Hz
Frequência de Comutação (f_s)	100 kHz
Ondulação de Corrente de Saída ($\Delta I_{saída}$)	$20\% \cdot i_{rede_pico}$
Ondulação de Corrente da Rede (ΔI_{rede})	$10\% \cdot \Delta I_{saída}$
Porcentagem de Absorção de Potência Reativa (γ)	5%

4.3 Dimensionamento dos dispositivos semicondutores

A determinação dos esforços sobre os dispositivos semicondutores, que de fato correspondem aos interruptores e diodos, permite ao projetista escolher e dimensionar tais dispositivos. Os benefícios associados a esta análise reduzem o custo de projeto, e ainda impactando diretamente no rendimento do inversor. Neste contexto, o Apêndice B traz o equacionamento das correntes médias e eficazes nos dispositivos semicondutores do inversor proposto, ilustrado na Figura 4.1, onde a análise foi dividida em três grupos, formados pelos dispositivos semicondutores afins e reunidos conforme as características comuns com relação a frequência de operação, de acordo com a Tabela 4.2. Desta forma, foram determinados somente os esforços sobre os dispositivos semicondutores S_1 , S_2 e D_1 , líderes de seus grupos, cujos valores estão resumidas na Tabela 4.3, contemplando as especificações de projeto.

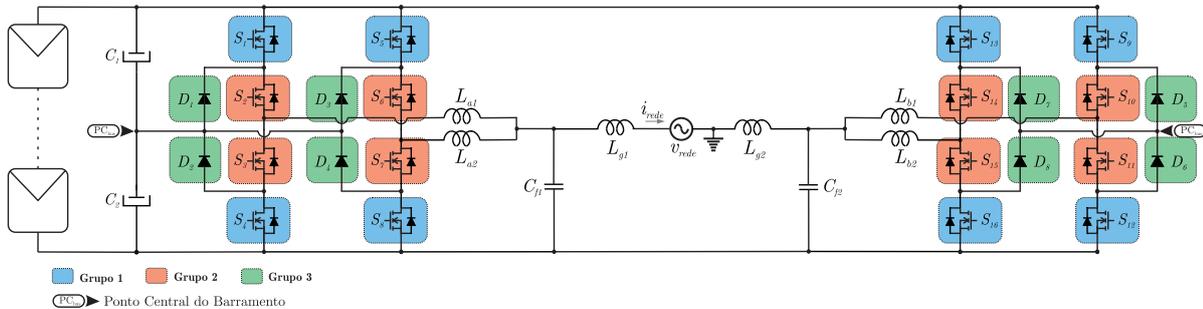


Figura 4.1 – Inversor proposto, destaque para a divisão dos grupos.

Tabela 4.2 – Divisão dos grupos de acordo com as características comuns.

Grupo 1 (GaN)	$S_1^* - S_4 - S_5 - S_8 - S_9 - S_{12} - S_{13} - S_{16}$	Alta frequência
Grupo 2 (GaN)	$S_2^* - S_3 - S_6 - S_7 - S_{10} - S_{11} - S_{14} - S_{15}$	Baixa frequência
Grupo 3 (Diodos)	$D_1^* - D_2 - D_3 - D_4 - D_5 - D_6 - D_7 - D_8$	Alta frequência

*Líder do Grupo

Tabela 4.3 – Esforços nos dispositivos semicondutores, desconsiderando ondulações de alta frequência e utilizando índice de modulação unitário.

	S_1^*	S_2^*	D_1^*
Corrente Média	0,8333 A	1,0610 A	0,2277 A
Corrente Eficaz	1,5355 A	1,6667 A	0,6480 A
Corrente de Pico	3,333 A	3,333 A	3,333 A
Tensão de Bloqueio	150 V	150 V	150 V

Com base no exposto, os dispositivos semicondutores escolhidos correspondem aos interruptores de Nitreto de Gálio EPC2010 e aos diodos de Carbetto de Silício CREE C3D04060E.

4.4 Análise e projeto do filtro LCL

Os inversores para sistemas fotovoltaicos conectados à rede utilizam dispositivos semicondutores que comutam em alta frequência, introduzindo componentes harmônicas significativas às formas de onda de corrente. Tais harmônicas são responsáveis por causar distorções nas tensões da rede, resultando em maiores perdas e distúrbios aos consumidores. É necessário, portanto, reduzir a injeção de componentes harmônicas na rede, de modo a evitar a degradação da qualidade de energia elétrica.

Para atenuação dos harmônicos, visando obter uma forma de onda compatível com as normas que regem a aplicação, é necessário a utilização de um filtro. Na grande maioria das aplicações, a escolha do filtro é baseada no compromisso entre a atenuação de harmônicos e o custo/tamanho dos componentes. Em aplicações conectadas à rede, cuja esta dissertação está inserida, fundamentalmente são utilizadas duas configurações de filtros: (i) filtro L; e (ii) filtro LCL.

A Figura 4.2 mostra um comparativo das respostas em frequência¹ de ambos os filtros com valores relativos de indutância iguais. Apesar de o filtro LCL apresentar uma ressonância indesejável, a atenuação em altas frequências é significativamente maior. Além disso, o filtro LCL possibilita a redução das componentes harmônicas com valores de indutância menores.

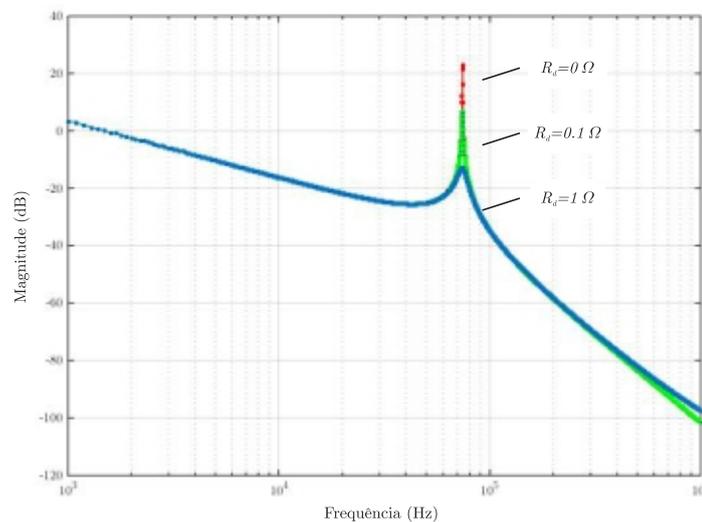


Figura 4.2 – Comparativo das respostas em frequências dos filtros L e LCL.

Pode-se observar que a resposta em frequência de ambos os filtros é semelhante antes do pico da ressonância, ou seja, apresentando uma atenuação de 20 dB por década. Ainda, após a ressonância, a atenuação do filtro LCL passa a ser 60 dB por década.

¹Resposta em frequência da função de transferência da corrente da rede $i_{rede}(s)$ pela tensão sintetizada pelo inversor $v_{multi_a}(s)$.

Como principais vantagens do filtro LCL, empregado na topologia proposta, em detrimento ao filtro L, pode-se citar:

- Maior atenuação de harmônicos nas frequência de interesse;
- Valores relativos de indutância menores;
- Menor circulação de energia reativa;
- Melhor resposta dinâmica.

Para realizar a análise e projeto do filtro LCL, é utilizado um circuito equivalente, ilustrado na Figura 4.3. Este circuito é formado sobretudo pelo *Circuito Equivalente Thévenin*, utilizando a estrutura do filtro LCL e conectado a uma fonte de tensão senoidal, que possui valor igual a metade da tensão da rede. Cabe ressaltar que as resistências parasitas e a indutância no ponto de conexão com rede são desconsideradas nesta análise.

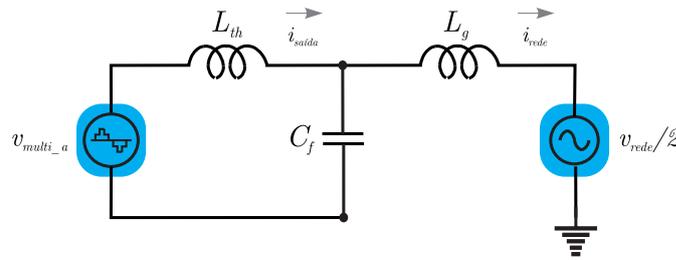


Figura 4.3 – Circuito equivalente do inversor para análise e projeto do filtro LCL.

Através da modelagem do filtro LCL por espaço de estados, pode-se determinar a função de transferência da corrente da rede $i_{rede}(s)$ pela tensão sintetizada pelo inversor $v_{multi_a}(s)$, dada por (4.1).

$$\frac{i_{rede}(s)}{v_{multi_a}(s)} = \frac{1}{s \left(s^2 + \frac{L_t + L_g}{L_{th} L_g C_f} \right)} \quad (4.1)$$

A frequência de ressonância do filtro LCL em função dos seus parâmetros é dada por (4.2).

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_{th} + L_g}{L_{th} L_g C_f}} \quad (4.2)$$

Existem diversos métodos para o dimensionamento do filtro LCL que destinam-se otimizar alguns parâmetros do sistema. Para isso, o projeto deve ser realizado juntamente com o inversor e normalmente emprega algoritmos complexos. Como o objetivo desta dissertação não é a otimização do filtro, a metodologia seguida considera apenas o valor da ondulação que se deseja para a corrente da rede. Para simplificar a análise é considerado que o capacitor do filtro LCL funciona como um curto-circuito e o indutor do lado da rede apresenta impedância infinita para as correntes de alta frequência.

Algumas observações de projeto do filtro LCL são discutidas a seguir.

- **Indutores** - No projeto de filtro para inversores, os indutores são dimensionados considerando um compromisso entre a máxima ondulação de corrente e o tamanho do componente, perdas de condução e comutação dos interruptores, e perdas no núcleo e no cobre do indutor. Além disso a indutância máxima depende fortemente do nível de potência da aplicação.
- **Capacitores** - A escolha da capacitância é um compromisso entre a energia reativa que flui pelo capacitor e a atenuação de harmônicos. Quanto maior o capacitor, maior a energia reativa que flui sobre ele e maior a corrente demandada pelo indutor do lado do inversor. Por outro lado, valores pequenos de capacitância levam a necessidade de indutores maiores, o que aumenta a queda direta de tensão sobre estes e prejudica a resposta dinâmica do sistema. Nas aplicações de baixa potência que utilizam o filtro LCL, o uso de altos valores de capacitância é mais comum, devido a preocupações com o custo e integração dos componentes do filtro juntamente com o inversor. Em contrapartida, em aplicações de alta potência, onde o controle da corrente é feito no indutor do lado da rede, os principais cuidados são com o fator de potência no ponto de conexão e o conteúdo harmônico da corrente da rede.

Em sistemas fotovoltaicos conectados à rede sem transformador, a definição do valor da capacitância também está ligada a redução da corrente de fuga, uma vez que esta capacitância gera um caminho de menor impedância para componentes de alta frequência, reduzindo a circulação das correntes de fuga. Portanto, do ponto de vista de mitigação da corrente de fuga, é preferível que esta capacitância seja elevada para reduzir as oscilações de alta frequência presentes na tensão sobre a capacitância parasita, tema explorado em (GIACOMINI, 2015).

Análise da escolha das indutâncias sobre a capacitância do filtro LCL

É factível realizar uma análise da escolha das indutâncias sobre a capacitância do filtro LCL, como abordado em (BEZERRA, 2013). Para isso, o valor da indutância L_g foi escolhida considerando uma limitação no valor da indutância total do filtro L_{total} .

Fixando o valor de L_{total} e escrevendo a indutância L_g em função de L_{th} , tem-se (4.3).

$$\begin{cases} L_{th} + L_g = L_{total} \\ L_g = r \cdot L_{th} \end{cases} \quad (4.3)$$

É possível encontrar o valor da frequência de ressonância em função da indutância total e da relação entre as indutâncias, conforme (4.4).

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{(1+r)^2}{L_{total} \cdot r \cdot C_f}} \quad (4.4)$$

Resolvendo para C_f e normalizando em relação $1/(f_{res}^2 L_{total})$, tem-se (4.5).

$$\bar{C}_f = \frac{(1+r)^2}{r} \quad (4.5)$$

Esta expressão estabelece que quando se tem uma indutância total limitada, para uma dada frequência de ressonância, o valor da capacitância mínima é obtida quando a indutância do lado do inversor é igual a indutância do lado da rede, isto é, $L_{th} = L_g$. Essa propriedade pode ser visualizada na Figura 4.4, que ilustra o gráfico da capacitância do filtro LCL normalizada em função da relação entre as indutâncias.

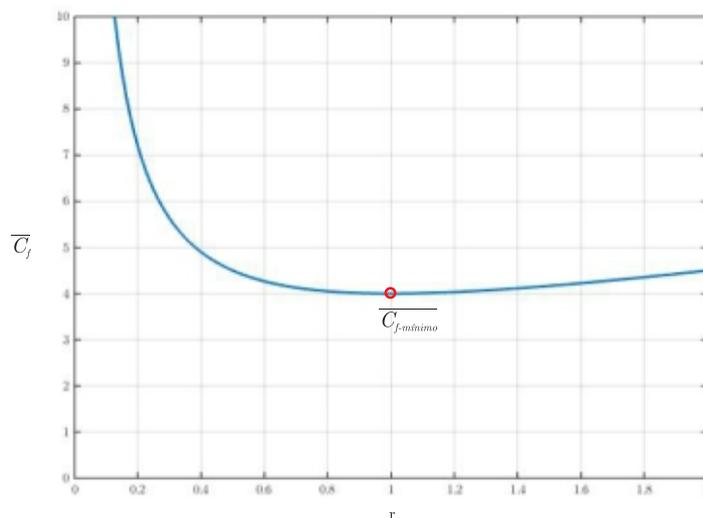


Figura 4.4 – Capacitância do filtro LCL normalizada em função da relação entre as indutâncias.

- **Frequência de ressonância** - É recomendado que a frequência de ressonância permaneça em um intervalo de frequências dado por (4.6), considerando o emprego da técnica *interleaving*. Localizando f_{res} neste intervalo, torna-se difícil a excitação dos modos oscilatórios do filtro LCL pela interação com os harmônicos de alta ordem, gerados pela comutação dos interruptores, ou com os harmônicos de baixa ordem, possivelmente pertencentes a rede.

$$10f_{rede} \leq f_{res} \leq f_s \quad (4.6)$$

4.4.1 Projeto do filtro LCL

Esta subseção apresenta uma metodologia de projeto dos parâmetros do filtro LCL. A abordagem está baseada nas orientações descritas em (LISERRE; BLAABJERG; HANSEN, 2005) e (WANG et al., 2003). O projeto do filtro LCL deve atender as normas de atenuação de harmônicos, tratadas em (ABNT, 2013). Cada harmônica individual deve estar limitada aos valores listados na Tabela 4.4. Ainda, a distorção harmônica total de corrente deve ser inferior a 5% em relação à corrente fundamental na potência nominal do inversor.

Tabela 4.4 – Limite de distorção harmônica de corrente.

Harmônicas Ímpares (h)	Limite da Distorção
3° a 9°	< 4%
11° a 15°	< 2%
17° a 21°	< 1,5%
23° a 33°	< 0,6%
Harmônicas Pares (h)	Limite da Distorção
2° a 8°	< 1%
10° a 32°	< 0,5%

Procedimento de projeto:

- 1 Projetar a indutância do lado do inversor L_{th} com respeito ao estudo da ondulação de corrente de saída, desenvolvido no Capítulo 3;
- 2 Determinar a indutância do lado da rede L_g com relação a escolha do parâmetro r ;
- 3 Calcular a impedância e capacitância base. A partir da especificação de absorção de potência reativa, determinar o valor da capacitância do filtro LCL, respeitando o critério da ondulação de corrente da rede;
- 4 Determinar a frequência de ressonância e verificar a correspondência aos limites estabelecidos na expressão (4.6);
- 5 Calcular a THD da corrente da rede e verificar a conformidade com respeito a norma, através da análise do espectro harmônico.

4.4.1.1 Projeto dos parâmetros do filtro LCL

O projeto da indutância do lado do inversor L_{th} é baseado no estudo da ondulação de corrente de saída, desenvolvido no Capítulo 3. A ondulação de corrente de saída normalizada é dada por uma expressão definida por partes, segundo (4.7). Considerando um índice de modulação unitário, a máxima ondulação de corrente de saída, referente ao intervalo em destaque ($0 < \omega t \leq \theta_T$), ocorre em um ângulo que corresponde a $\omega t = 14,5^\circ$, conforme ilustra a Figura 4.5.

$$\frac{2 \cdot f_s \cdot L_{th} \cdot \Delta I_{saída}}{E} = \begin{cases} (\alpha \text{sen}(\omega t)) \left(\frac{1}{2} - \alpha \text{sen}(\omega t) \right), & 0 < \omega t \leq \theta_T \\ \left(-\frac{1}{2} + \alpha \text{sen}(\omega t) \right) (1 - \alpha \text{sen}(\omega t)), & \theta_T < \omega t \leq (\pi - \theta_T) \\ (\alpha \text{sen}(\omega t)) \left(\frac{1}{2} - \alpha \text{sen}(\omega t) \right), & (\pi - \theta_T) < \omega t \leq \pi \end{cases} \quad (4.7)$$

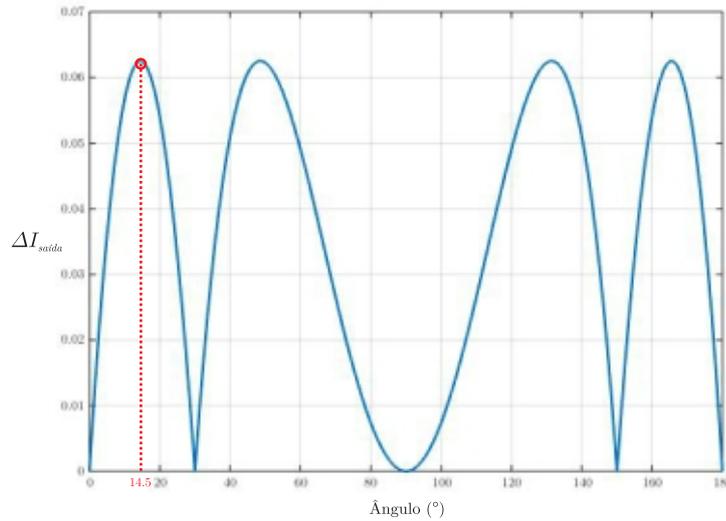


Figura 4.5 – Ondulação de corrente de saída normalizada para um índice de modulação unitário, evidencia-se o ângulo de máxima ondulação.

Observando a parcela em destaque da expressão da ondulação de corrente de saída, utilizando um índice de modulação unitário, considerando o ângulo de máxima ondulação juntamente com as especificações de projeto, chega-se ao valor da indutância do lado do inversor L_{th} , dado por (4.8).

$$L_{th} = 70,31 \mu H \quad (4.8)$$

A Figura 4.6 ilustra o comportamento da ondulação de corrente de saída baseada nas especificações de projeto, para variações de um semiciclo da tensão da rede e do índice de modulação.

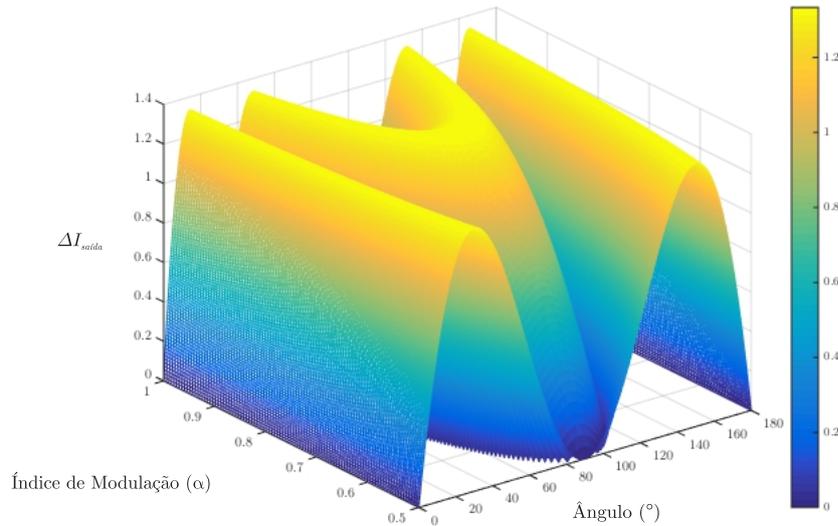


Figura 4.6 – Ondulação de corrente de saída baseada nas especificações de projeto.

A partir da determinação da indutância do lado do inversor L_{th} , ilustrada na Figura 4.7(a), pode-se deduzir o valor das indutâncias relativas a estrutura do inversor proposto, mostradas na Figura 4.7(b). Em outras palavras, o procedimento realizado está no sentido de desfazer o *Circuito Equivalente de Thévenin*, calculando as indutâncias relacionadas a estrutura do inversor, com a finalidade de se obter a mesma ondulação de corrente de saída.

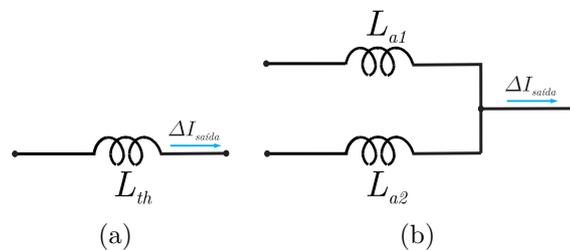


Figura 4.7 – Ondulação de corrente de saída através: (a) da indutância de *Thévenin*; (b) das indutâncias relativas a estrutura do inversor proposto.

Assim, as indutâncias referentes a estrutura do inversor proposto, denominadas de L_{a1} e L_{a2} , possuem valor igual ao dobro da indutância do lado do inversor L_{th} , de acordo com (4.9).

$$L_{a1} = L_{a2} = 140,62\mu H \quad (4.9)$$

O projeto da indutância do lado da rede L_g é realizado considerando uma limitação no valor da indutância total do filtro LCL, isto é, $L_g = r.L_{th}$. Optou-se pela utilização de $r = 0,5$, deste modo chega-se ao valor da indutância do lado da rede L_g , dado por (4.10).

$$L_g = 35,15\mu H \quad (4.10)$$

O projeto da capacitância C_f é baseado no cálculo da impedância e capacitância base, indicado respectivamente nas expressões (4.11) e (4.12).

$$Z_b = \frac{(\alpha E)^2}{8P} \quad (4.11)$$

$$C_b = \frac{1}{2\pi f_{rede} Z_b} \quad (4.12)$$

Para evitar que haja um decremento significativo do fator de potência, existem recomendações de que a capacitância do filtro LCL absorva no máximo 5% da potência nominal do inversor na frequência fundamental. Logo, a capacitância máxima, definida por $C_{f,máx} = \gamma C_b$, tem seu valor expresso em (4.13).

$$C_{f,máx} = 11,78\mu F \quad (4.13)$$

A atenuação de corrente da rede em relação a corrente de saída, no domínio da ordem harmônica correspondente a duas vezes a frequência de comutação, devido ao emprego da técnica *interleaving*, está descrita na lei (4.14), onde $a = L_{th} C_b (4\pi f_s)^2$.

$$\frac{i_{rede}(2h_s)}{i_{saída}(2h_s)} = \frac{1}{|1 + r(1 - a\gamma)|} \quad (4.14)$$

O cálculo da capacitância C_f é realizado utilizando a expressão (4.14) por meio do desenvolvimento de um ábaco, ilustrado na Figura 4.8. Este ábaco é constituído por sucessivas divisões de $C_{f,máx}$, de forma a atender a especificação da atenuação de corrente da rede, para um determinado valor de parâmetro r , fixo e previamente estabelecido.

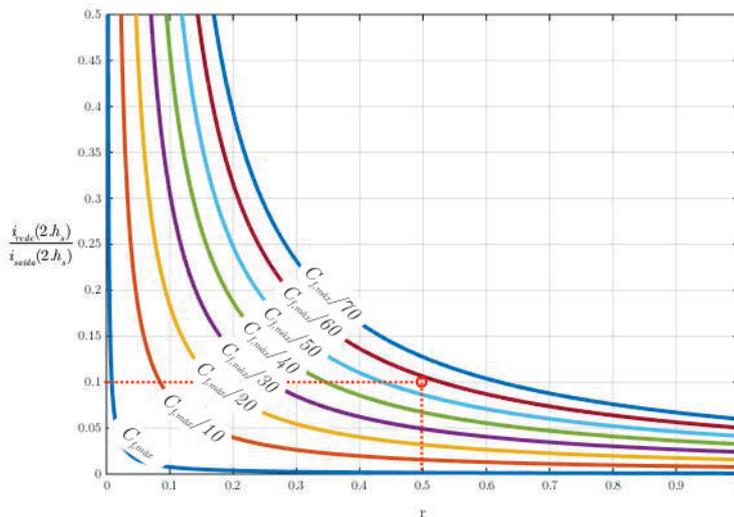


Figura 4.8 – Atenuação da corrente da rede em relação a corrente de saída, em função da relação entre as indutâncias.

O valor da capacitância C_f que respeita a especificação da atenuação de corrente da rede, considerando $r = 0,5$, corresponde a $C_{f,máx}/60$, dado por (4.15).

$$C_f = 196,5nF \quad (4.15)$$

Neste momento, é possível determinar a frequência de ressonância do filtro LCL em função de seus parâmetros, através de (4.16).

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_{th} + L_g}{L_{th}L_gC_f}} = 74,16kHz \quad (4.16)$$

Pode-se observar que a frequência de ressonância do filtro LCL está de acordo com os limites estabelecidos pela expressão (4.17). Desta forma, torna-se difícil a excitação dos modos oscilatórios do filtro pela interação com os harmônicos de alta ordem, verificados no limite superior, ou com os harmônicos de baixa ordem, presentes no limite inferior.

$$10f_{rede} \leq f_{res} \leq f_s \quad (4.17)$$

Igualmente, por meio da análise do diagrama de Bode, correspondente a função de transferência da corrente da rede $i_{rede}(s)$ pela tensão sintetizada pelo inversor $v_{multi_a}(s)$, utilizando os parâmetros de projeto do filtro LCL, é possível destacar a localização da frequência de ressonância, conforme mostra Figura 4.9.

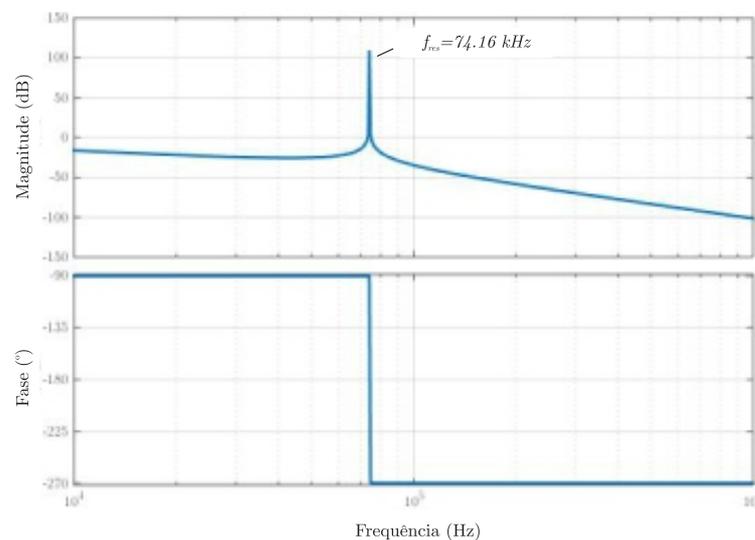


Figura 4.9 – Diagrama de Bode da função de transferência da corrente da rede $i_{rede}(s)$ pela tensão sintetizada pelo inversor $v_{multi_a}(s)$, destaque para a frequência de ressonância.

A análise sobre o espectro harmônico da corrente da rede permite determinar a taxa de distorção harmônica total $THD_{i_{rede}}$, obtida por meio de uma rotina de cálculo, utilizando dados de simulação no domínio do tempo juntamente com as especificações de projeto. Pode-se verificar que os limites individuais de cada harmônico e a taxa de distorção harmônica total estão de acordo com a norma, onde a $THD_{i_{rede}} \approx 0,8\%$.

4.4.1.2 Amortecimento da ressonância do filtro LCL

Para prevenir que a ressonância do filtro LCL torne o sistema instável, deve-se considerar a utilização de métodos de amortecimento. Os métodos de amortecimento abordados na literatura são:

- Amortecimento passivo;
- Amortecimento ativo.

As técnicas de amortecimento passivo consistem no emprego de elementos passivos, resistores, indutores e capacitores adicionais, com o objetivo de amortecer a ressonância do filtro LCL. Existem diversas configurações possíveis, exploradas em (WU et al., 2013) e (BERES et al., 2014). A grande desvantagem desta técnica é a introdução de perdas, reduzindo o rendimento do sistema. Em contrapartida, o amortecimento ativo se baseia na inclusão de compensadores na malha de controle. Igualmente, existem diferentes técnicas de amortecimento ativo, as quais pode-se citar (GABE; MONTAGNER; PINHEIRO, 2009) e (WU; LEHN, 2006). De uma maneira geral, este tipo de amortecimento possui uma maior complexidade de implementação, além de demandar uma maior capacidade de processamento.

A Figura 4.10 ilustra a estrutura do inversor proposto, destacando o emprego do método de amortecimento passivo. A configuração utilizada consiste na simples adição de um resistor em série com o capacitor do filtro LCL.

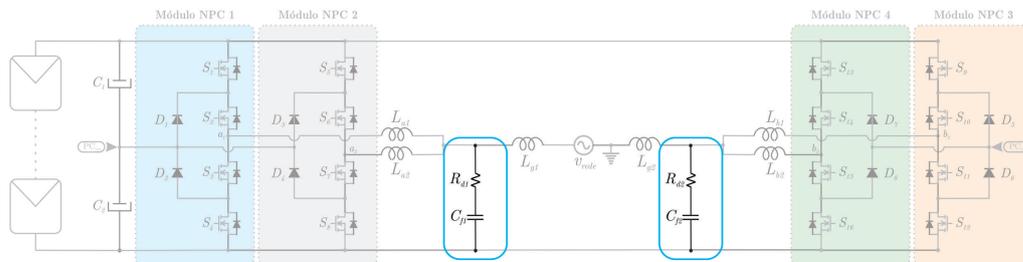


Figura 4.10 – Inversor fotovoltaico NPC multinível intercalado sem transformador, destaque para o amortecimento passivo.

A resposta em frequência do sistema para diferentes valores de resistência está ilustrada na Figura 4.11. Pode-se observar que quanto maior a resistência utilizada, maior é o amortecimento da ressonância, resultando em um aumento da margem de estabilidade. Por outro lado, o rendimento diminui, além de prejudicar a atenuação do filtro nas altas frequências. A escolha do valor da resistência de amortecimento R_d deve proporcionar uma boa atenuação da ressonância, introduzir baixas perdas e não prejudicar a atenuação em altas frequências. Assim, optou-se pela resistência de amortecimento, dada por (4.18).

$$R_d = 1\Omega \quad (4.18)$$

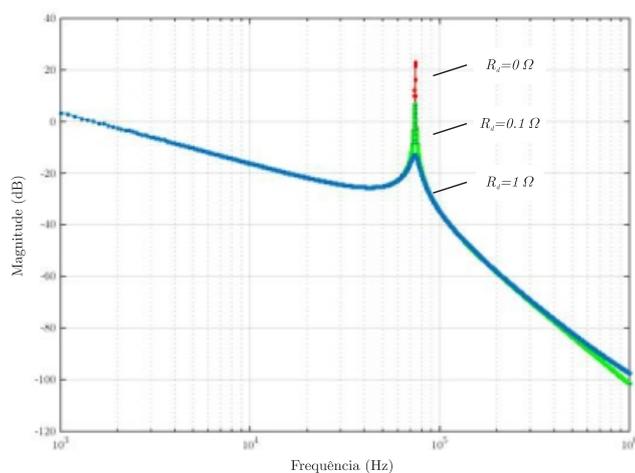


Figura 4.11 – Resposta em frequência do sistema para diferentes valores de resistência.

4.4.1.3 Quadro resumo e simulação

A Tabela 4.5 apresenta um quadro resumo dos parâmetros do filtro LCL. O projeto físico dos elementos magnéticos é apresentado no Apêndice C. A Figura 4.12 mostra um resultado de simulação das correntes de saída e rede, destacando as ondulações.

Tabela 4.5 – Quadro resumo - Parâmetros do filtro LCL.

Parâmetro	Descrição/Valor
Indutâncias ($L_{a1} - L_{a2} - L_{b1} - L_{b2}$)	140,62 μH
Indutâncias ($L_{g1} - L_{g2}$)	35,15 μH
Capacitâncias ($C_{f1} - C_{f2}$)	196,5 nF
Resistências de Amortecimento ($R_{d1} - R_{d2}$)	1 Ω

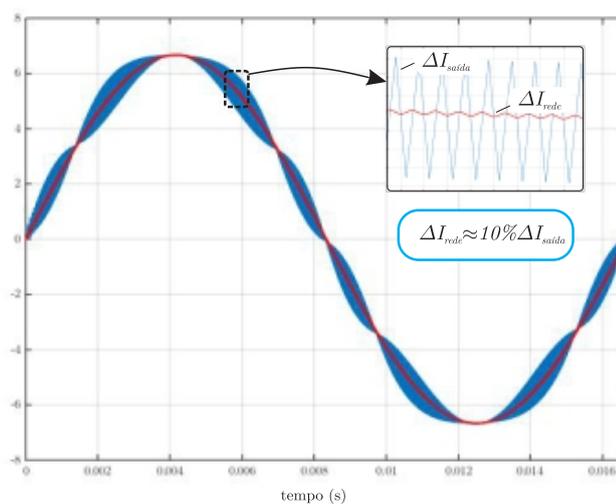


Figura 4.12 – Resultado de simulação das correntes de saída e rede.

4.5 DSP - TMS320F2837xD

O processador responsável para obtenção dos sinais PWM, utilizado no comando dos interruptores, é o Delfino™ TMS320F2837xD. Este processador de 32-bits é capaz de operar com ponto flutuante a frequência de 200 MHz, possuindo dois núcleos, o que aumenta significativamente o desempenho do sistema. A Figura 4.13 mostra o diagrama de blocos funcional do TMS320F2837xD.

Junto ao processador, alguns periféricos encontram-se presentes. Como exemplo, pode-se citar os conversores analógico-digitais de 16-bits, moduladores PWM, *System Control*, CPU (*Central Processing Unit*) e temporizadores (*timers*). A estratégia empregada utiliza 8 moduladores PWM, realizando os estados complementares via *hardware*, através de portas lógicas de alto desempenho. Ainda, são utilizados circuitos de tempo morto entre os interruptores complementares, de forma a evitar possíveis curtos-circuitos.

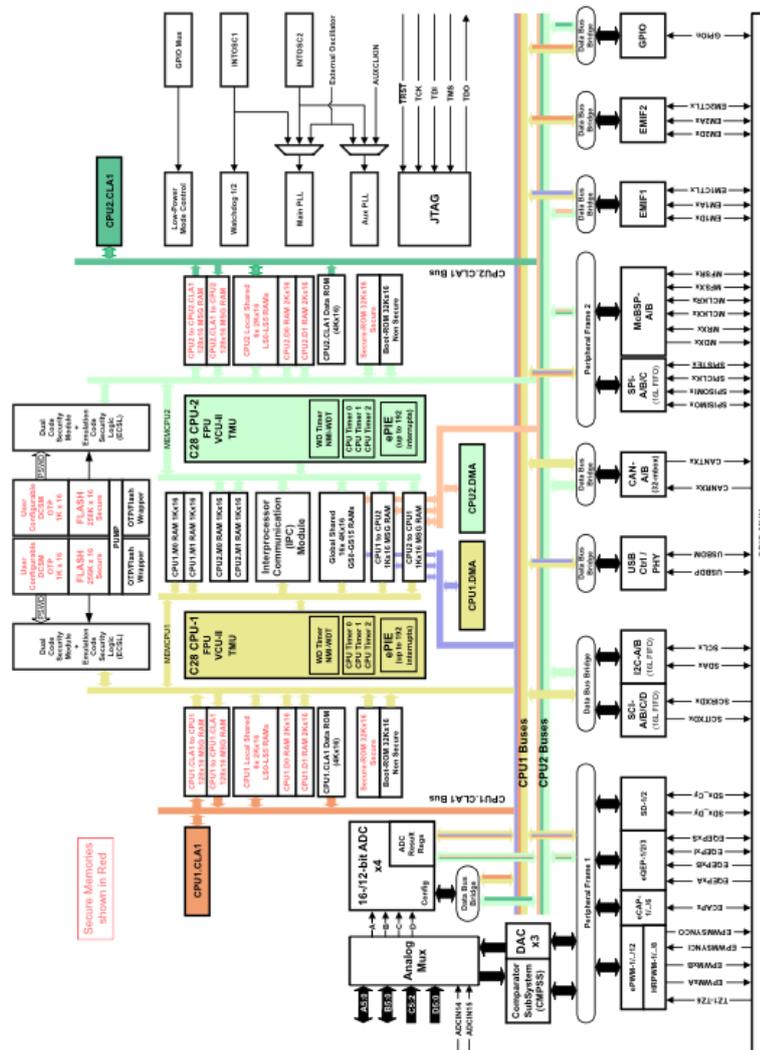


Figura 4.13 – Diagrama de blocos funcional do TMS320F2837xD. Fonte: extraído de ti.com.

4.6 Circuitos auxiliares

Os circuitos auxiliares são compostos pelas fontes isoladas e *driver*. Características elétricas e modo de operação estão destacados subsequentemente.

4.6.1 Fontes isoladas

O inversor com a estrutura proposta requer a utilização de fontes de alimentação de *driver* isoladas galvanicamente, de modo a explorar todos os estados de comutação sem provocar curtos-circuitos. A solução deve possuir as características de alta densidade de potência e modularidade. Optou-se pelo uso da fonte de alimentação isolada Murata® MEV1S1205DC (MURATA POWER SOLUTIONS, 2013), cujos parâmetros gerais estão listados na Tabela 4.6 e modelos tridimensionais ilustrados nas Figuras 4.14(a) e 4.14(b).

Tabela 4.6 – Parâmetros gerais da fonte de alimentação Murata® MEV1S1205DC.

Parâmetro	Descrição/Valor
Tensão de Entrada	12 V
Tensão de Saída	5 V
Potência	1 W
Nível de Isolação	3 kVDC

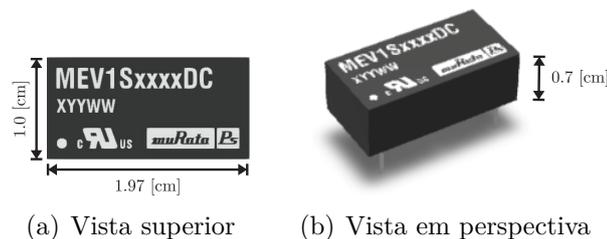


Figura 4.14 – Imagem tridimensional da fonte de alimentação Murata® MEV1S1205DC, mostrando suas dimensões: (a) vista superior; (b) vista em perspectiva. *Fonte: composição com figuras extraídas de murata.com.*

4.6.2 Driver

O *driver* realiza a interface entre o circuito de controle e o circuito de potência, responsável por amplificar os níveis de tensão ou de corrente, permitindo o acionamento dos interruptores. Optou-se pelo uso do circuito de *driver* Texas Instruments® UCC27611 (TEXAS INSTRUMENTS, 2013), ilustrado na Figura 4.15, que possui características para o acionamento de interruptores de Nitreto de Gálio do tipo (*eGaN - Enhancement Mode*).



Figura 4.15 – *Driver* - Texas Instruments® UCC27611. *Fonte: figura extraída de ti.com.*

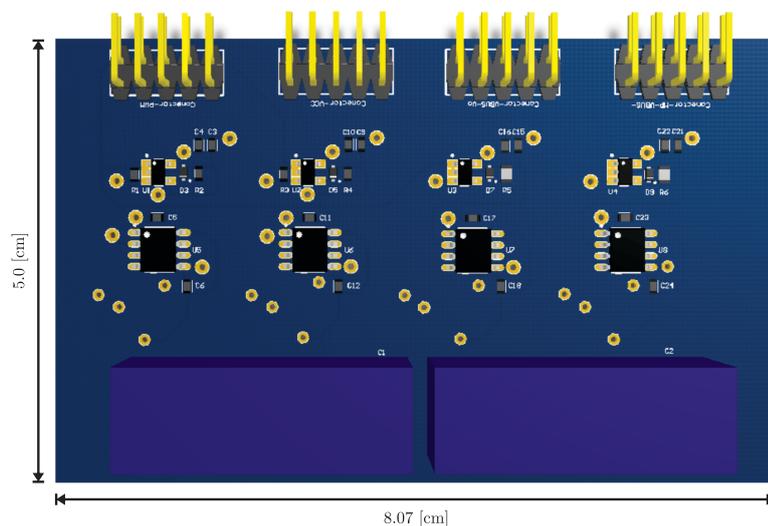
4.7 Protótipo implementado

Esta seção apresenta particularidades do protótipo do inversor, constituído por quatro módulos de inversor NPC e uma placa-mãe. Através de modelos tridimensionais e imagens reais serão destacadas as dimensões e características. A lista dos componentes e diagramas esquemáticos utilizados na montagem do protótipo estão presentes no Apêndice E.

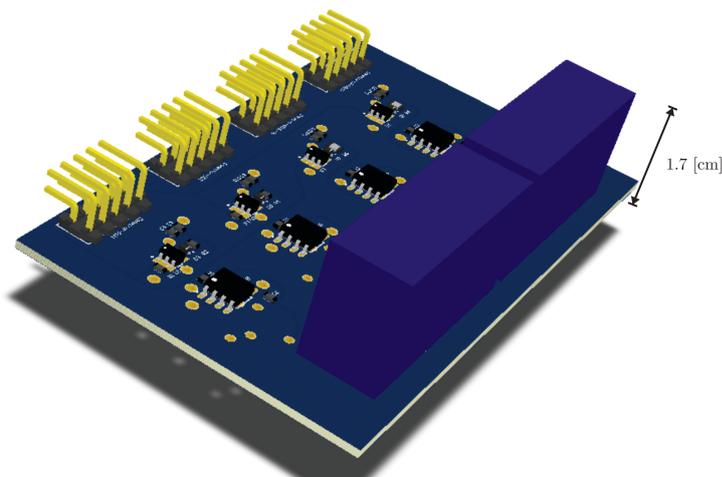
4.7.1 Modelos tridimensionais

4.7.1.1 Módulo de inversor NPC

O módulo de inversor NPC consiste em uma PCB (*Printed Circuit Board*) de 5 *layers*, composta por portas lógicas, isoladores digitais, *drivers*, diodos e interruptores de Nitreto de Gálio. Os modelos tridimensionais juntamente com as dimensões estão ilustrados nas Figuras 4.16(a) e 4.16(b).



(a) Vista superior

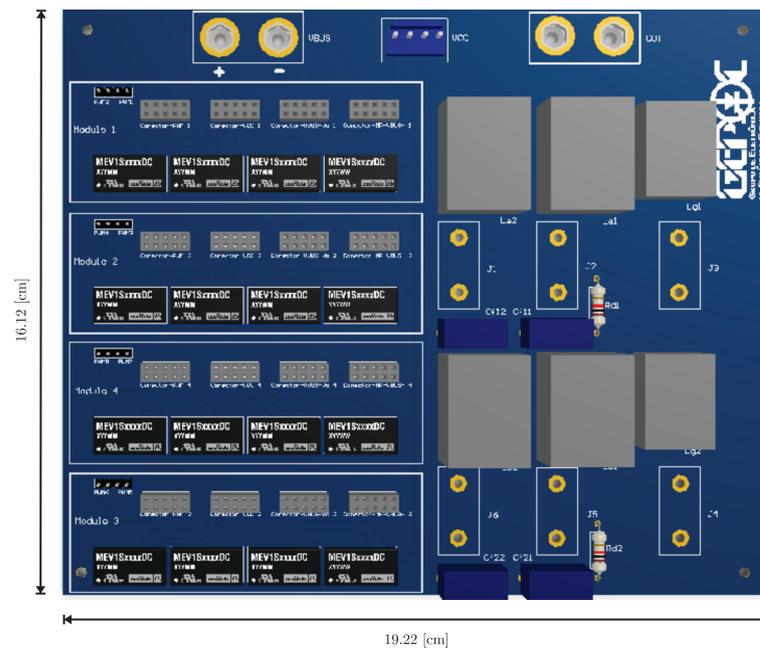


(b) Vista em perspectiva

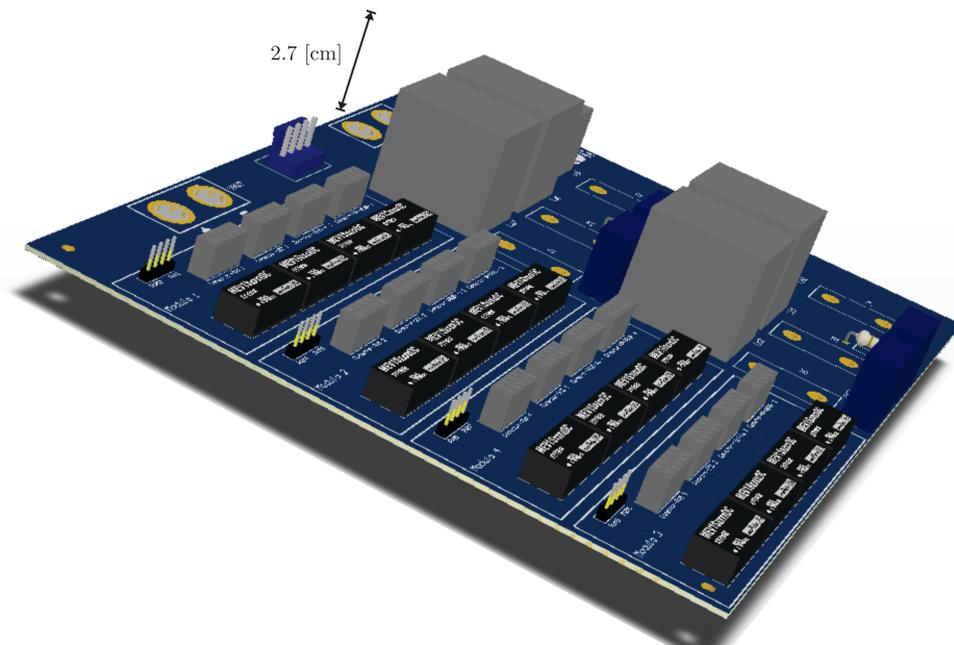
Figura 4.16 – Imagem tridimensional do módulo de inversor NPC, mostrando suas dimensões: (a) vista superior; (b) vista em perspectiva.

4.7.1.2 Placa-mãe

A placa-mãe é constituída por uma PCB de 5 *layers*, composta pelas fontes isoladas, soquetes para conexão dos módulos de inversores NPC, conectores para sinais PWM, componentes do filtro LCL com amortecimento passivo e conectores de alimentação/carga. Os modelos tridimensionais juntamente com as dimensões estão ilustrados nas Figuras 4.17(a) e 4.17(b).



(a) Vista superior



(b) Vista em perspectiva

Figura 4.17 – Imagem tridimensional da placa mãe, mostrando suas dimensões: (a) vista superior; (b) vista em perspectiva.

4.7.2 Imagens reais

As imagens reais do módulo de inversor NPC e placa-mãe, destacando a posição dos componentes, estão mostradas respectivamente nas Figuras 4.18(a) e 4.18(b).

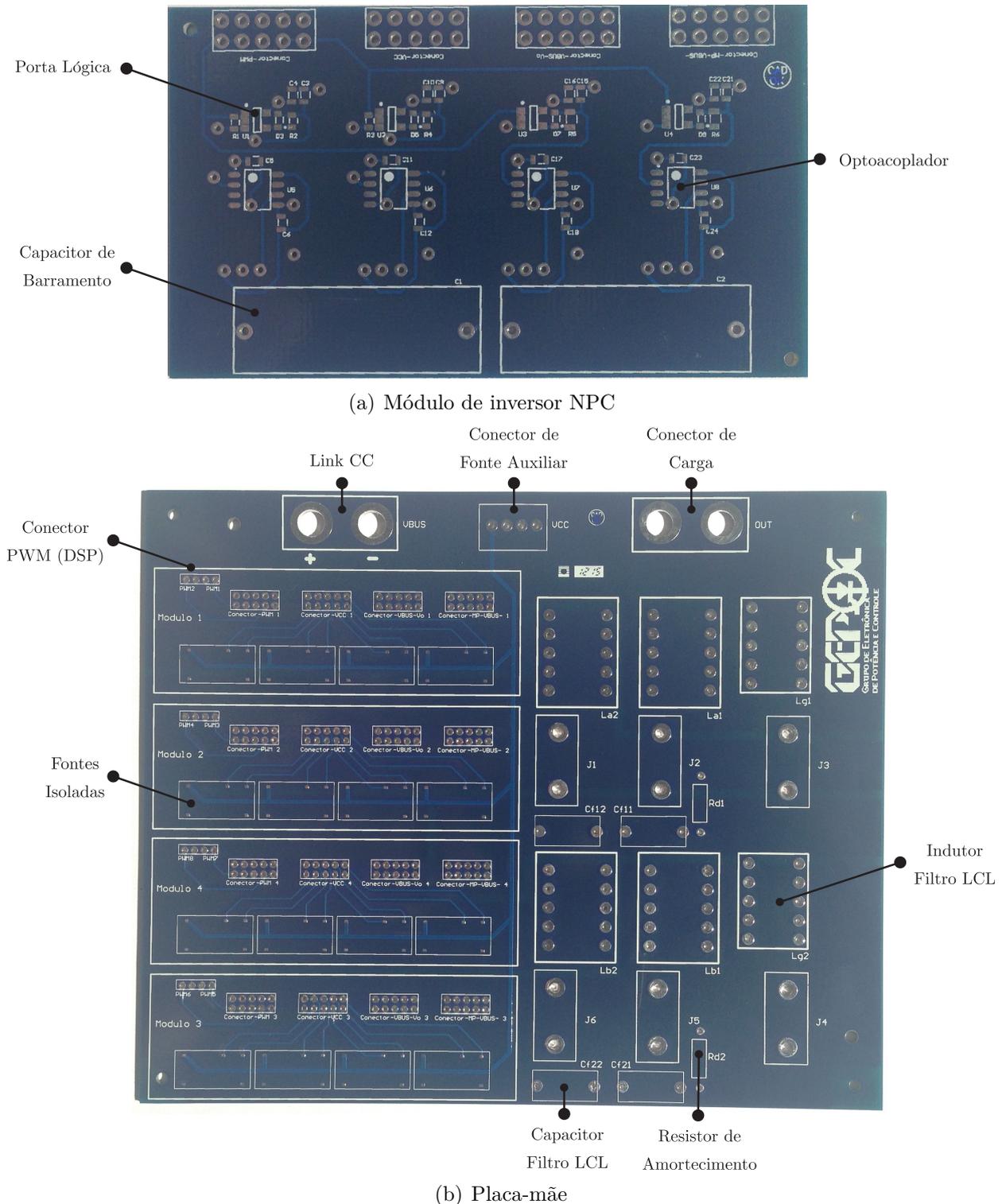


Figura 4.18 – Imagens reais, destacando a posição de alguns componentes, vista superior: (a) módulo de inversor NPC; (b) placa-mãe.

4.8 Conclusão

Este capítulo trouxe um método de projeto e particularidades de implementação da topologia do inversor proposto. Esta estrutura utiliza dispositivos semicondutores que comutam em alta frequência, introduzindo componentes harmônicas significativas às formas de onda de corrente. Tais harmônicas são responsáveis por causar distorções nas tensões da rede, resultando em maiores perdas e distúrbios.

Para atenuação dos harmônicos, visando obter uma forma de onda compatível com as normas que regem a aplicação, é necessário a utilização de um filtro. O filtro LCL, empregado na topologia proposta, apresenta algumas vantagens em relação ao filtro L, as quais foram destacadas no texto:

- Maior atenuação de harmônicos nas frequência de interesse;
- Valores relativos de indutância menores;
- Menor circulação de energia reativa;
- Melhor resposta dinâmica.

Existem diversos critérios para o dimensionamento do filtro LCL, a metodologia seguida considerou apenas o valor da ondulação que se deseja para a corrente da rede. O projeto dos parâmetros do filtro LCL foi baseado nas orientações exploradas na literatura, com pequenas adaptações, observando as características particulares do inversor proposto, e ainda, atendendo as normas de atenuação de harmônicos. A análise sobre o espectro harmônico da corrente da rede permitiu determinar a taxa de distorção harmônica total, $THD_{i_{rede}} \approx 0,8\%$. Para prevenir que o fenômeno da ressonância torne o sistema instável, foi utilizado a técnica de amortecimento passivo, adicionando um resistor em série com o capacitor do filtro.

Sob o ponto de vista de implementação, foi apresentado o processador responsável para obtenção dos sinais PWM, utilizado no comando dos interruptores, é o DelfinoTM TMS320F2837xD. Ainda, foram destacados os circuitos auxiliares, compostos pelas fontes isoladas e *driver*. Por fim, foram apresentadas as particularidades do protótipo do inversor implementado. Através de modelos tridimensionais e imagens reais foram indicadas as dimensões e características gerais.

5 RESULTADOS DE SIMULAÇÃO E ESTUDO DE PERDAS

5.1 Introdução

Este capítulo apresenta resultados de simulação e estudo de perdas da topologia do inversor proposto. Os tópicos contemplados neste capítulo estão resumidos na forma que segue:

- Análise das formas de onda, adquiridas por meio de simulação, considerando a performance estática, e ainda, observando as normas que regulamentam a aplicação;
- Estudo criterioso de perdas e obtenção da curva de rendimento;
- Cálculo da densidade de potência para o protótipo no formato de um paralelepípedo reto-retângulo.

5.2 Especificações de simulação

Como especificações de simulação, tem-se os parâmetros listados na Tabela 5.1.

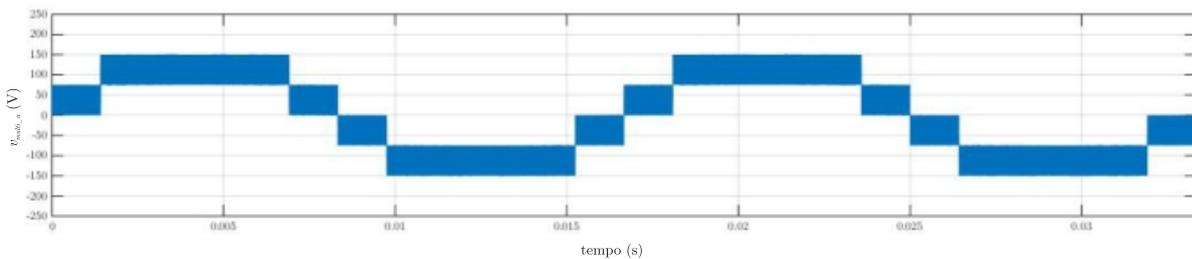
Tabela 5.1 – Parâmetros de simulação.

Parâmetro	Descrição/Valor
Interruptores de Nitreto de Gálio ($S_1 - S_{16}$)	EPC2010 - <i>eGaN</i>
Diodos de Carbetto de Silício ($D_1 - D_8$)	CREE C3D04060E - <i>SiC</i>
Capacitâncias ($C_1 - C_2$)	4 μF
Indutâncias ($L_{a1} - L_{a2} - L_{b1} - L_{b2}$)	140,62 μH
Capacitâncias ($C_{f1} - C_{f2}$)	196,5 nF
Indutâncias ($L_{g1} - L_{g2}$)	35,15 μH
Resistências de Amortecimento ($R_{d1} - R_{d2}$)	1 Ω
Frequência da Rede (f_{rede})	60 Hz
Frequência de Comutação (f_s)	100 kHz
Potência Nominal (P)	1 kW
Tensão de Barramento (E)	300 V
Resistência de Carga (R)	45 Ω
Índice de Modulação (α)	1

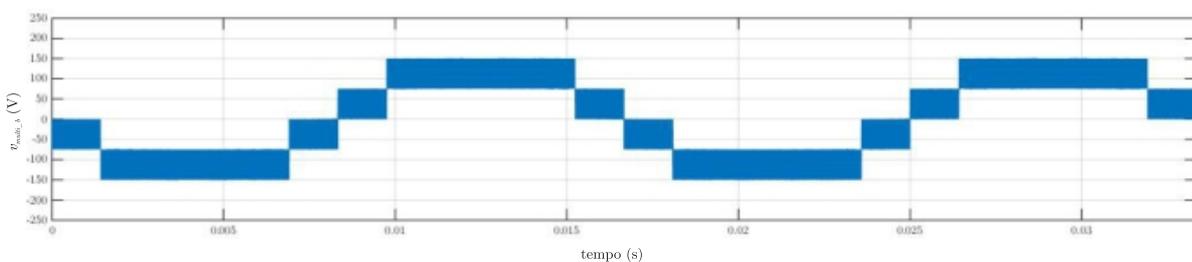
5.3 Resultados de simulação

A presente análise, que faz uso do *software* de simulação numérica PSIM[®] 9.1, busca ilustrar as principais formas de onda¹ do inversor proposto. Por simplicidade, as não-idealidades dos dispositivos semicondutores, bem como dos demais elementos passivos são desconsideradas. A simulação foi realizada em malha aberta, utilizando um resistor de carga, observando a potência nominal. A estratégia de modulação adotada é do tipo SPWM, utilizando um método híbrido (*Phase Disposition+Phase-Shift*), implementada através de comparadores, conforme explorado no Capítulo 3.

As Figuras 5.1(a) e 5.1(b) mostram respectivamente as tensões multiníveis v_{multi_a} e v_{multi_b} , geradas pela conexão dos módulos de inversores NPC por meio de indutores não acoplados, utilizando modulantes em oposição de fase. As formas de onda resultantes são de tensões de 5 níveis com metade da tensão de barramento e frequência equivalente ao dobro da frequência de comutação ($2.f_s$).



(a)



(b)

Figura 5.1 – Resultado de simulação: (a) tensão multinível v_{multi_a} (5 níveis); (b) tensão multinível v_{multi_b} (5 níveis).

A Figura 5.2 ilustra a tensão multinível v_{multi} , sintetizada a partir da diferença das tensões v_{multi_a} e v_{multi_b} . A forma de onda resultante é uma tensão de 9 níveis com uma frequência equivalente ao quádruplo da frequência de comutação ($4.f_s$). Ainda, este inversor apresenta uma característica *full-bridge* com respeito a forma de onda de tensão multinível v_{multi} , ou seja, a tensão de barramento é aplicada a carga de forma integral.

¹Formas de onda avaliadas em dois ciclos de rede.

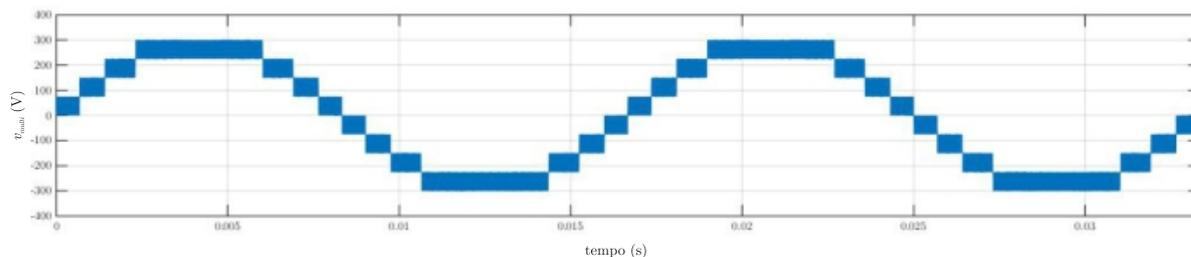


Figura 5.2 – Resultado de simulação, tensão multinível v_{multi} (9 níveis).

A Figura 5.3 mostra as tensões individuais no barramento CC, formado por dois capacitores. Quando o controle da tensão sobre os capacitores não é realizado, a tensão sobre os mesmos tende a um desequilíbrio, conforme observado nas formas de onda através da aproximação em destaque. Fatores externos podem vir a causar tal desequilíbrio, como: (i) diferenças de capacitâncias; (ii) desigualdade das tensões iniciais; (iii) tempo morto; e (iv) entre outros.

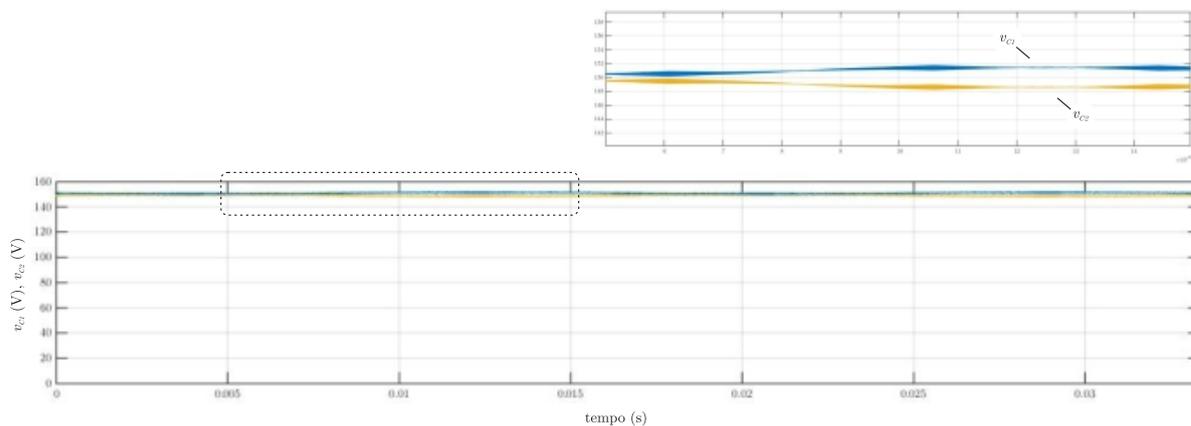


Figura 5.3 – Resultado de simulação, tensão nos capacitores v_{C1} e v_{C2} .

As Figuras 5.4(a) e 5.4(b) mostram respectivamente as correntes $i_{saída1}$, i_{La1} , i_{La2} e $i_{saída2}$, i_{Lb1} , i_{Lb2} , referentes a aplicação da técnica *interleaving*. Esta técnica consiste fundamentalmente na conexão em paralelo de inversores, com operação complementar e sincronizada, que utilizam a mesma fonte de alimentação. O emprego desta técnica resulta em correntes de saída ($i_{saída1}$ e $i_{saída2}$) de menor ondulação e maior frequência ($2.f_s$), conforme verificado nas formas de onda por meio da aproximação em destaque, permitindo um aumento da densidade de potência através da redução no peso/volume dos elementos de filtragem.

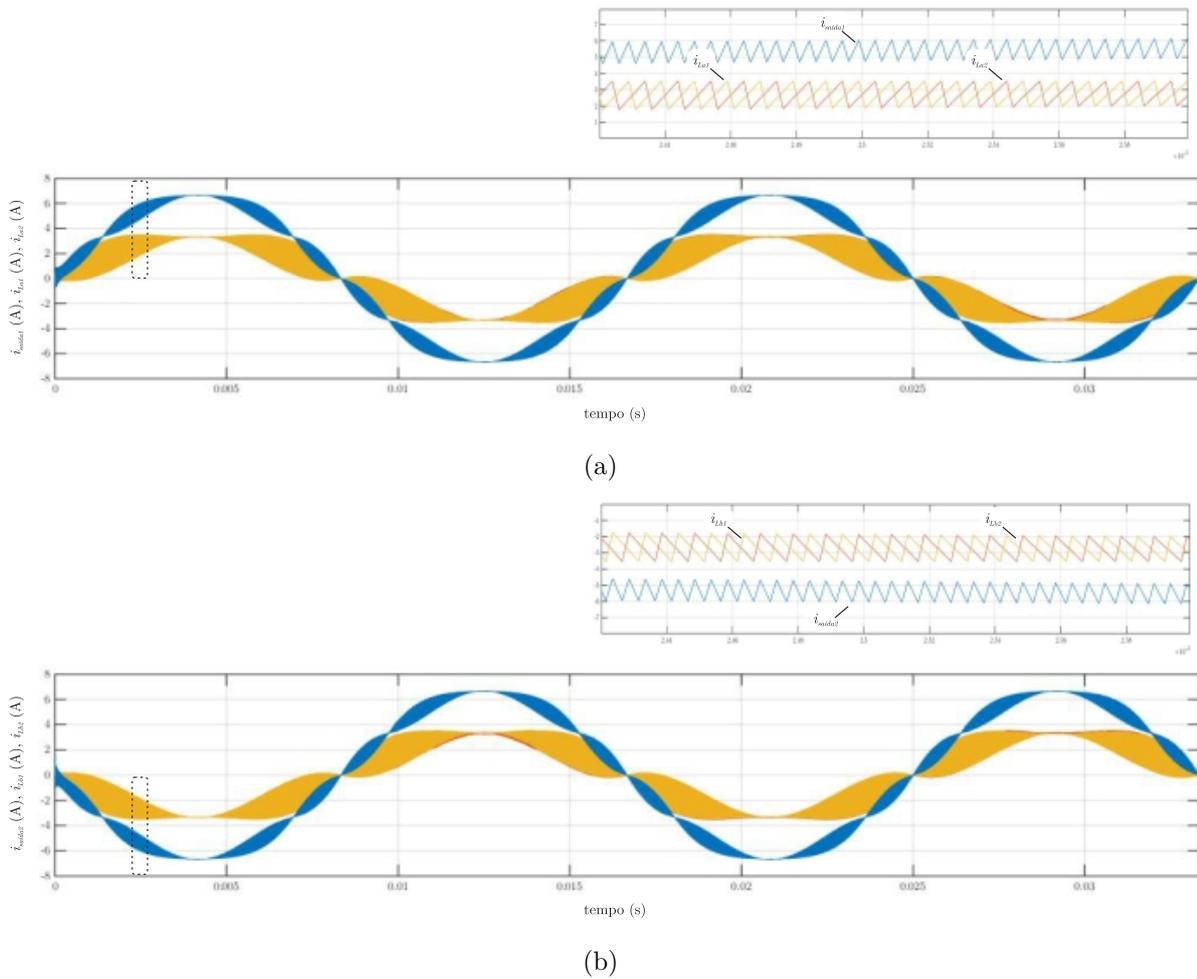


Figura 5.4 – Resultado de simulação: (a) i_{saida1} , i_{La1} e i_{La2} ; (b) i_{saida2} , i_{Lb1} e i_{Lb2} .

A Figura 5.5 ilustra as correntes circulantes i_{circ_1} e i_{circ_2} , que surgem em razão de que as tensões sintetizadas por cada módulo do inversor não são instantaneamente idênticas, devido ao paralelismo. As correntes circulantes, observadas nas formas de onda através da aproximação em destaque, são limitadas pela conexão em série das indutâncias de cada módulo e apresentam máxima ondulação nos instantes de transição de nível.

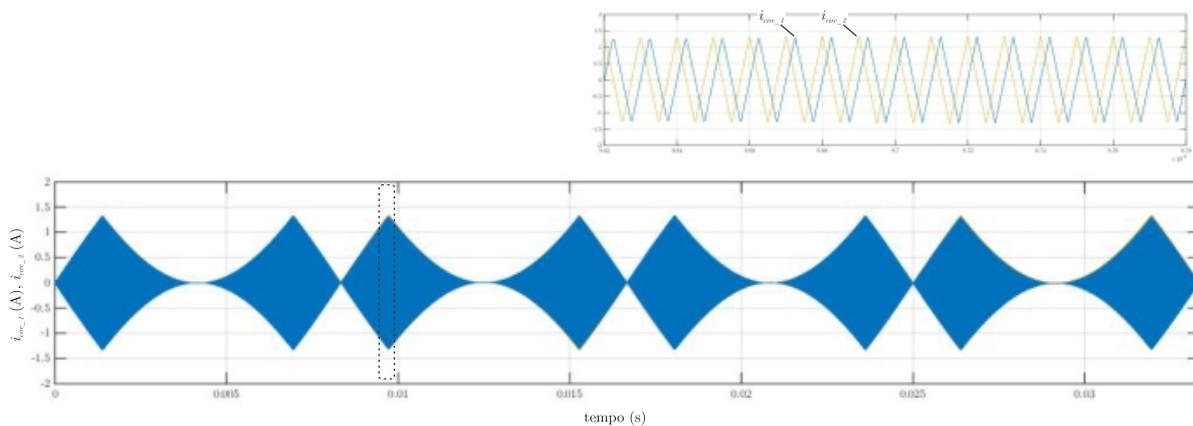


Figura 5.5 – Resultado de simulação, correntes circulantes i_{circ_1} e i_{circ_2} .

A Figura 5.6(a) mostra a corrente da rede i_{rede} , enquanto a Figura 5.6(b) ilustra a tensão na carga v_{carga} . Pode-se notar que, a corrente da rede não apresenta uma distorção significativa em sua forma de onda, apresentando uma $THD_{i_{rede}} \approx 0,8\%$, normalizada em relação à componente fundamental de corrente na potência nominal do inversor, de acordo como estabelecido por norma. Já a tensão na carga é dada meramente pelo produto da corrente da rede pela resistência de carga.

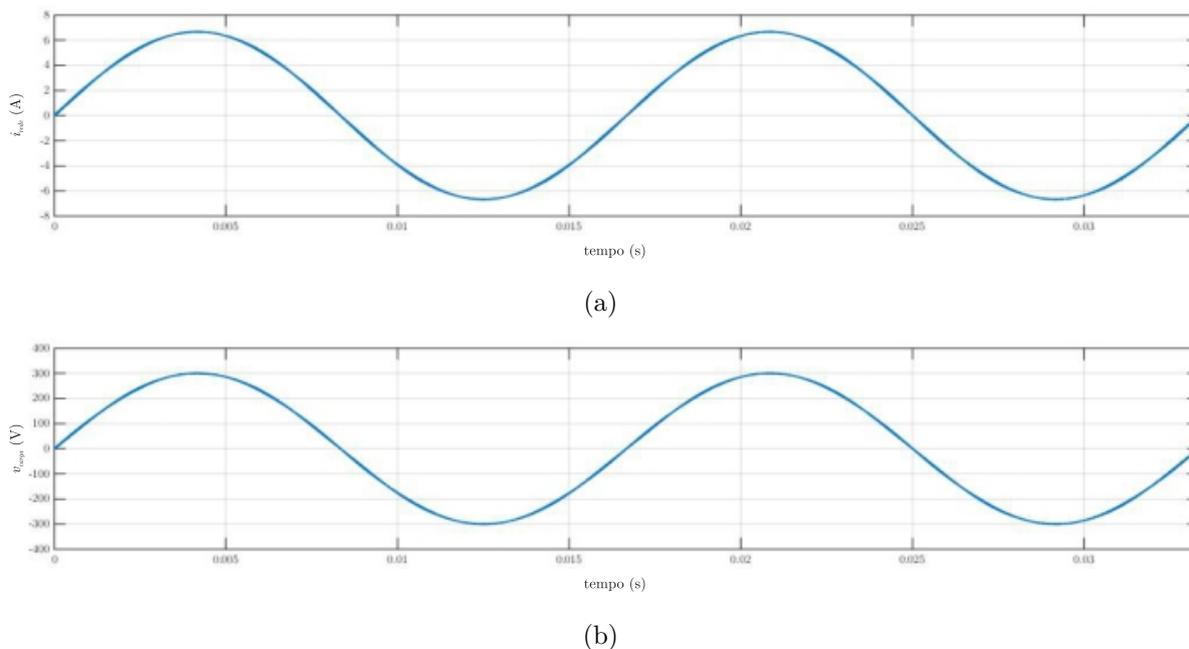


Figura 5.6 – Resultado de simulação: (a) corrente da rede i_{rede} ; (b) tensão na carga v_{carga} .

As Figuras 5.7(a) e 5.7(b) ilustram nesta ordem as tensões dos terminais positivo e negativo em relação ao terminal de terra do inversor proposto. Pode-se observar que uma tensão com a metade amplitude da tensão da carga é transmitida ao arranjo fotovoltaico. Igualmente, através da aproximação em destaque, verifica-se a presença de componentes harmônicas de alta frequência ($2.f_s$), filtradas sobretudo pelos capacitores do filtro LCL, que geram um caminho de menor impedância para estas harmônicas.

A análise destas tensões tem impacto no estudo da corrente de fuga. A corrente de fuga é originada a partir das variações de tensão sobre as capacitâncias parasitas, existentes entre os terminais do arranjo fotovoltaico e a carcaça metálica aterrada. Estas capacitâncias localizam-se entre as células, nas laterais do módulo, e entre a camada de vidro superior (CALAIS; AGELIDIS, 1998). Seu valor depende essencialmente de fatores construtivos, como características do material empregado, e de fatores externos, como umidade e sobreposição de sujeira sobre a superfície do módulo (SUAN; RAHIM; HEW, 2011). Estas capacitâncias assumem valores em torno de 50 a 150 nF/kW para módulos de Silício Cristalino, variando conforme as condições climáticas e a estrutura dos módulos (MYRZIK; CALAIS, 2003).

Quando ocorrem variações de tensão sobre as capacitâncias parasitas, correntes de fuga são originadas e percorrem todo o inversor, são injetadas na rede e retornam pelo terminal de terra, podendo causar problemas elétricos, problemas de segurança (risco de choque elétrico ao tocar o inversor), aumento da EMI e uma redução na qualidade da energia. Usualmente, modela-se o efeito da capacitância parasita inserindo-se um capacitor em ambos os terminais, positivo e negativo, do arranjo fotovoltaico (GUBÍA et al., 2007). Nesta dissertação é considerado a existência da capacitância parasita somente no terminal negativo do arranjo, sendo esta ponderação perfeitamente aceitável, uma vez que a tensão sobre a capacitância parasita superior difere da inferior somente pela magnitude da tensão do arranjo fotovoltaico (GIACOMINI, 2015), que varia lentamente quando comparada as componentes harmônicas de alta frequência. Quanto maior for a amplitude e a frequência das variações de tensão sobre a capacitância parasita, maior será a magnitude da corrente de fuga.

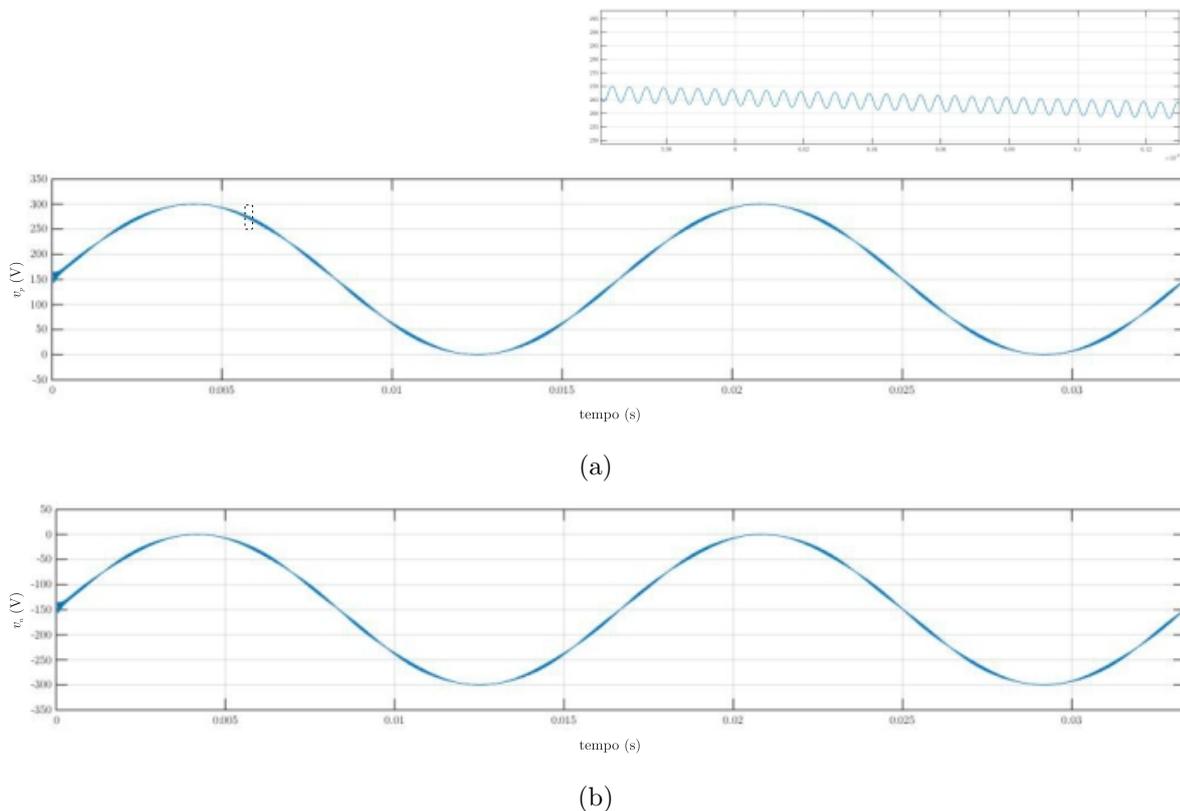


Figura 5.7 – Resultado de simulação: (a) tensão do terminal positivo em relação ao terminal de terra; (b) tensão do terminal negativo em relação ao terminal de terra.

Existem normas internacionais que limitam o nível de corrente de fuga presente no sistema fotovoltaico. A norma internacional IEC 62109-2, que trata da segurança em sistemas fotovoltaicos, estabelece que o inversor deve apresentar um meio de detectar a corrente de fuga e realizar a desconexão, caso os limites sejam violados (IEC, 2001). Neste sentido, a referida norma determina que o inversor deve se desconectar da rede em um tempo até 0.3 segundos se a corrente de fuga eficaz ultrapassar 300 mA.

A Figura 5.8, mostra a corrente de fuga i_{fuga} , que apresenta um valor eficaz de 98,42 mA, satisfazendo o limite normativo. Vale salientar que a capacitância parasita utilizada corresponde ao valor de 50 nF, conectada no terminal negativo do inversor.

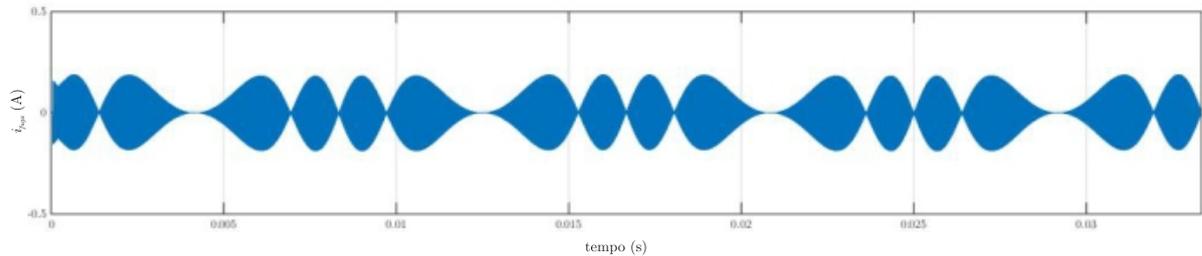


Figura 5.8 – Resultado de simulação, corrente de fuga i_{fuga} .

5.4 Estudo de perdas e rendimento

Esta seção destina-se a realizar um estudo de perdas para obtenção da curva de rendimento teórico. As perdas observadas no processo de conversão de energia estão listadas como segue:

- Perdas nos interruptores de Nitreto de Gálio *eGaN* EPC2010;
- Perdas nos diodos de Carbetto de Silício *SiC* CREE C3D04060E;
- Perdas de Cobre nos indutores;
- Perdas de núcleo nos indutores.

Salienta-se que este estudo negligencia a presença de perdas em alguns elementos do inversor, onde pode-se citar:

- **Perdas nos capacitores do filtro LCL e capacitores do barramento CC:** Os capacitores considerados em ambos os casos utilizam a tecnologia de Polipropileno, que apresenta um reduzido valor de resistência série equivalente (ESR - *Equivalent Series Resistance*), tornando estas perdas irrisórias;
- **Perdas nos resistores de amortecimento:** Os baixos valores das resistências de amortecimento, bem como das correntes eficazes no ramo capacitivo do filtro LCL, tornam estas perdas insignificantes.

5.4.1 Considerações sobre o equacionamento das correntes médias e eficazes nos dispositivos semicondutores

Esta subseção apresenta considerações a respeito do equacionamento das correntes médias e eficazes nos dispositivos semicondutores, desenvolvido no Apêndice B. Onde a análise foi dividida em três grupos, formados pelos dispositivos semicondutores afins e reunidos conforme as características comuns com relação a frequência de operação, de acordo com a Tabela 5.2. Desta forma, foram equacionados somente as correntes médias e eficazes nos dispositivos semicondutores S_1 , S_2 e D_1 , líderes de seus grupos, cujas expressões estão resumidas na Tabela 5.3.

Tabela 5.2 – Divisão dos grupos de acordo com as características comuns.

Grupo 1 (GaN FETs)	$S_1^* - S_4 - S_5 - S_8 - S_9 - S_{12} - S_{13} - S_{16}$	Alta frequência
Grupo 2 (GaN FETs)	$S_2^* - S_3 - S_6 - S_7 - S_{10} - S_{11} - S_{14} - S_{15}$	Baixa frequência
Grupo 3 (Diodos)	$D_1^* - D_2 - D_3 - D_4 - D_5 - D_6 - D_7 - D_8$	Alta frequência

*Líder do Grupo

Tabela 5.3 – Quadro resumo - Correntes médias e eficazes.

	S_1	S_2	D_1
Corrente Média	$\frac{\alpha \cdot i_{redepico}}{8}$	$\frac{i_{redepico}}{2\pi}$	$i_{redepico} \cdot \left(\frac{1}{2\pi} - \frac{\alpha}{8}\right)$
Corrente Eficaz	$i_{redepico} \cdot \sqrt{\frac{\alpha}{6\pi}}$	$\frac{i_{redepico}}{4}$	$\frac{i_{redepico}}{2} \cdot \sqrt{\frac{1}{4} - \frac{2\alpha}{3\pi}}$

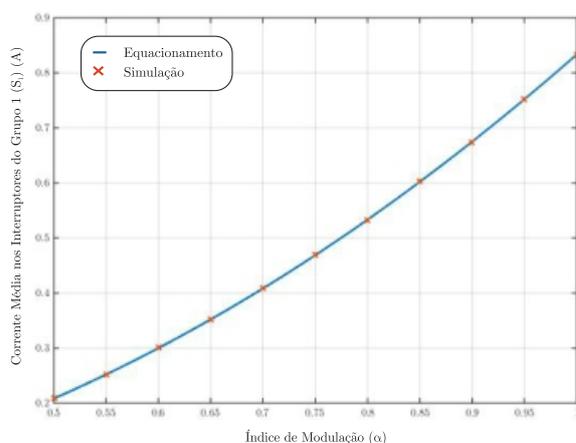
Inicialmente foram realizadas algumas ponderações, que objetivam simplificar o equacionamento. Entretanto, certas simplificações acarretam em expressões que podem não representar de forma fidedigna grandezas do sistema. A hipótese de desconsiderar a corrente circulante efetivamente facilita o equacionamento das correntes médias e eficazes nos dispositivos semicondutores, porém fatalmente haverá uma discrepância nos valores obtidos através do equacionamento e simulação, que dependem ainda dos níveis de indutância que conectam os módulos de inversores NPC.

Os indicadores subsequentes são destinados a comparar numericamente as correntes médias e eficazes nos dispositivos semicondutores S_1 , S_2 e D_1 , confrontando dados obtidos pelo equacionamento, que desconsidera a corrente circulante, com dados obtidos através de simulação, que considera a corrente circulante. Uma análise destes indicadores está apresentada no fim desta subseção.

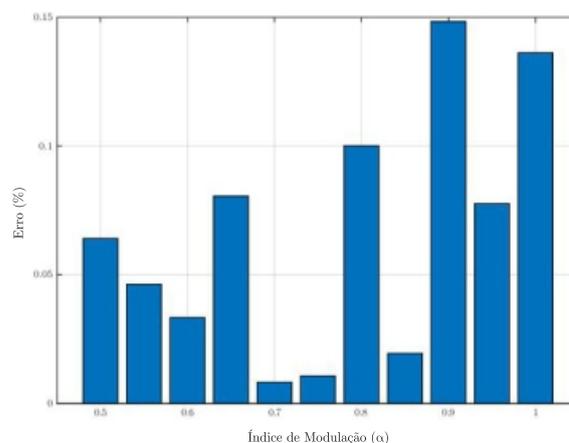
A Tabela 5.4 traz a comparação numérica e determinação do erro relativo das correntes médias nos interruptores do Grupo 1 (S_1), observando os dados obtidos através do equacionamento e simulação, para diferentes valores de índice de modulação. Tais informações ainda podem ser visualizadas graficamente, conforme ilustram as Figuras 5.9(a) e 5.9(b).

Tabela 5.4 – Comparação numérica das correntes médias nos interruptores do Grupo 1 (S_1), observando os dados obtidos através do equacionamento e simulação.

Índice de Modulação (α)	Corrente Média $i_{S1_{avg}}$ Equacionada (A)	Corrente Média $i_{S1_{avg}}$ Simulada (A)	Erro (%)
0,5	0,2083	0,2082	0,0640
0,55	0,2521	0,2522	0,0463
0,6	0,3	0,3001	0,0333
0,65	0,3521	0,3518	0,0805
0,7	0,4083	0,4083	0,0082
0,75	0,4688	0,4688	0,0107
0,8	0,5333	0,5328	0,1001
0,85	0,6021	0,6022	0,0194
0,9	0,675	0,674	0,1484
0,95	0,7521	0,7515	0,0776
1	0,8333	0,8322	0,1362



(a)



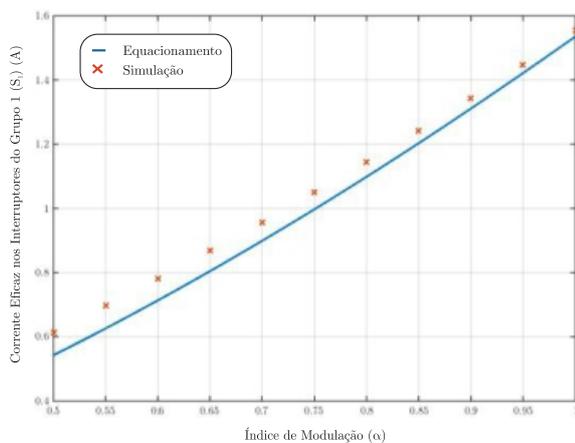
(b)

Figura 5.9 – (a) Comparação das correntes médias nos interruptores do Grupo 1 (S_1); (b) erro percentual.

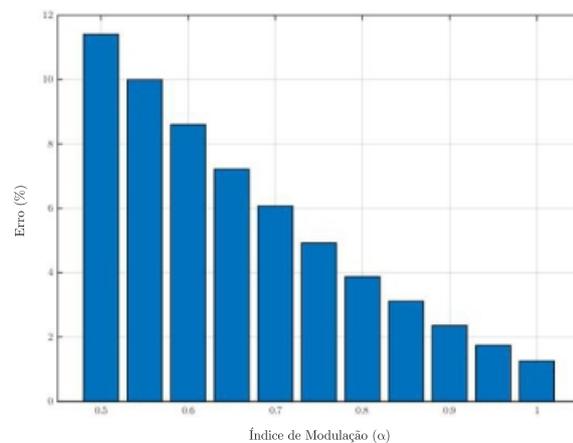
A Tabela 5.5 traz a comparação numérica e determinação do erro relativo das correntes eficazes nos interruptores do Grupo 1 (S_1), observando os dados obtidos através do equacionamento e simulação, para diferentes valores de índice de modulação. Tais informações ainda podem ser visualizadas graficamente, conforme ilustram as Figuras 5.10(a) e 5.10(b).

Tabela 5.5 – Comparação numérica das correntes eficazes nos interruptores do Grupo 1 (S_1), observando os dados obtidos através do equacionamento e simulação.

Índice de Modulação (α)	Corrente Eficaz $i_{S1_{rms}}$ Equacionada (A)	Corrente Eficaz $i_{S1_{rms}}$ Simulada (A)	Erro (%)
0,5	0,5429	0,6128	11,4080
0,55	0,6263	0,6959	9,9973
0,6	0,7136	0,7808	8,6002
0,65	0,8047	0,8673	7,2190
0,7	0,8993	0,9574	6,0684
0,75	0,9974	1,049	4,9232
0,8	1,099	1,143	3,8727
0,85	1,203	1,242	3,1131
0,9	1,311	1,342	2,3566
0,95	1,422	1,447	1,7404
1	1,536	1,555	1,2521



(a)



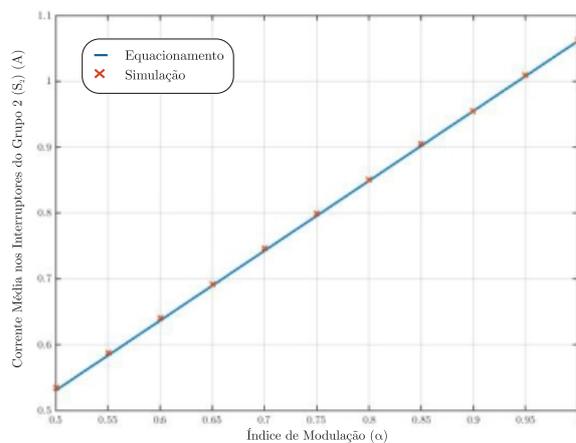
(b)

Figura 5.10 – (a) Comparação das correntes eficazes nos interruptores do Grupo 1 (S_1); (b) erro percentual.

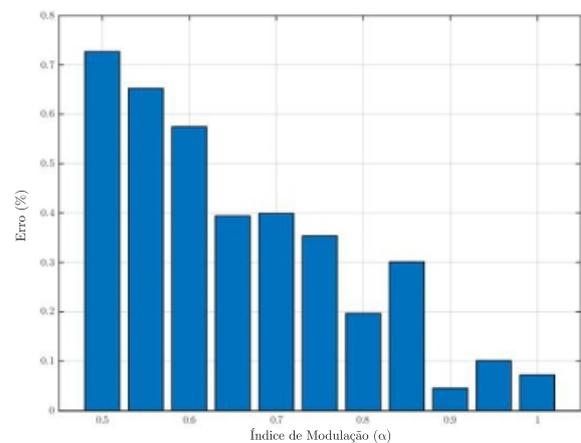
A Tabela 5.6 traz a comparação numérica e determinação do erro relativo das correntes médias nos interruptores do Grupo 2 (S_2), observando os dados obtidos através do equacionamento e simulação, para diferentes valores de índice de modulação. Tais informações ainda podem ser visualizadas graficamente, conforme ilustram as Figuras 5.11(a) e 5.11(b).

Tabela 5.6 – Comparação numérica das correntes médias nos interruptores do Grupo 2 (S_2), observando os dados obtidos através do equacionamento e simulação.

Índice de Modulação (α)	Corrente Média $i_{S2_{avg}}$ Equacionada (A)	Corrente Média $i_{S2_{avg}}$ Simulada (A)	Erro (%)
0,5	0,5305	0,5344	0,7267
0,55	0,5836	0,5874	0,6523
0,6	0,6366	0,6403	0,5748
0,65	0,6897	0,6924	0,3941
0,7	0,7427	0,7457	0,3992
0,75	0,7958	0,7986	0,3538
0,8	0,8488	0,8505	0,1968
0,85	0,9019	0,9046	0,3009
0,9	0,9549	0,9545	0,0450
0,95	1,008	1,009	0,1010
1	1,061	1,061	0,0722



(a)



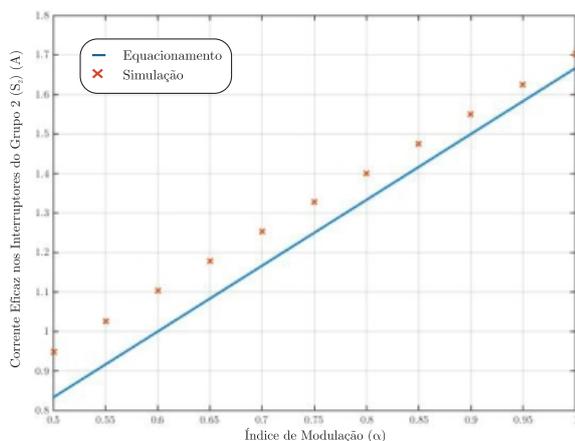
(b)

Figura 5.11 – (a) Comparação das correntes médias nos interruptores do Grupo 2 (S_2); (b) erro percentual.

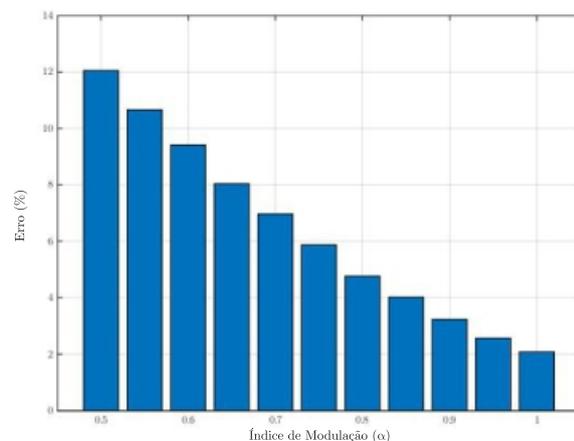
A Tabela 5.7 traz a comparação numérica e determinação do erro relativo das correntes eficazes nos interruptores do Grupo 2 (S_2), observando os dados obtidos através do equacionamento e simulação, para diferentes valores de índice de modulação. Tais informações ainda podem ser visualizadas graficamente, conforme ilustram as Figuras 5.12(a) e 5.12(b).

Tabela 5.7 – Comparação numérica das correntes eficazes nos interruptores do Grupo 2 (S_2), observando os dados obtidos através do equacionamento e simulação.

Índice de Modulação (α)	Corrente Eficaz $i_{S_2_{rms}}$ Equacionada (A)	Corrente Eficaz $i_{S_2_{rms}}$ Simulada (A)	Erro (%)
0,5	0,8333	0,9475	12,0493
0,55	0,9167	1,026	10,6563
0,6	1	1,103	9,4121
0,65	1,083	1,178	8,0362
0,7	1,167	1,254	6,9644
0,75	1,25	1,328	5,8735
0,8	1,33	1,4	4,7619
0,85	1,417	1,476	4,0199
0,9	1,5	1,55	3,2258
0,95	1,583	1,625	2,5641
1	1,536	1,702	2,0760



(a)



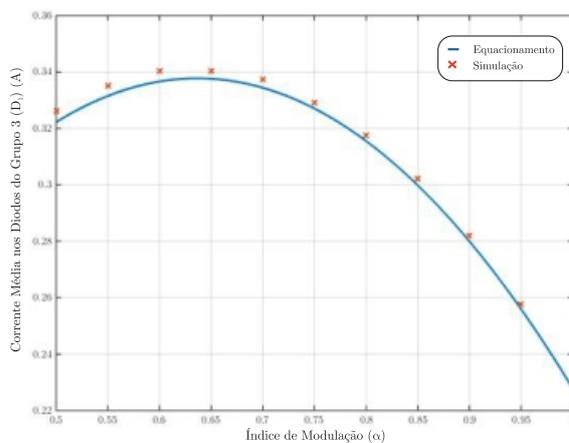
(b)

Figura 5.12 – (a) Comparação das correntes eficazes nos interruptores do Grupo 2 (S_2); (b) erro percentual.

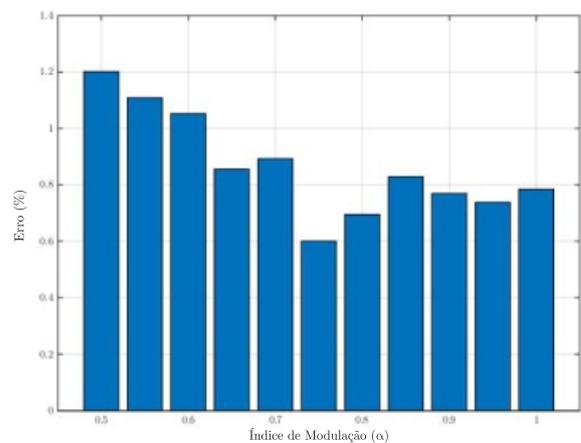
A Tabela 5.8 traz a comparação numérica e determinação do erro relativo das correntes médias nos diodos do Grupo 3 (D_1), observando os dados obtidos através do equacionamento e simulação, para diferentes valores de índice de modulação. Tais informações ainda podem ser visualizadas graficamente, conforme ilustram as Figuras 5.13(a) e 5.13(b).

Tabela 5.8 – Comparação numérica das correntes médias nos diodos do Grupo 3 (D_1), observando os dados obtidos através do equacionamento e simulação.

Índice de Modulação (α)	Corrente Média $i_{D1_{avg}}$ Equacionada (A)	Corrente Média $i_{D1_{avg}}$ Simulada (A)	Erro (%)
0,5	0,3222	0,3261	1,2011
0,55	0,3315	0,3352	1,1084
0,6	0,3366	0,3402	1,0524
0,65	0,3376	0,3405	0,8552
0,7	0,3344	0,3374	0,8922
0,75	0,327	0,329	0,6004
0,8	0,3155	0,3177	0,6947
0,85	0,2998	0,3023	0,8288
0,9	0,2799	0,2821	0,7694
0,95	0,2559	0,2578	0,7378
1	0,2277	0,2295	0,7845



(a)



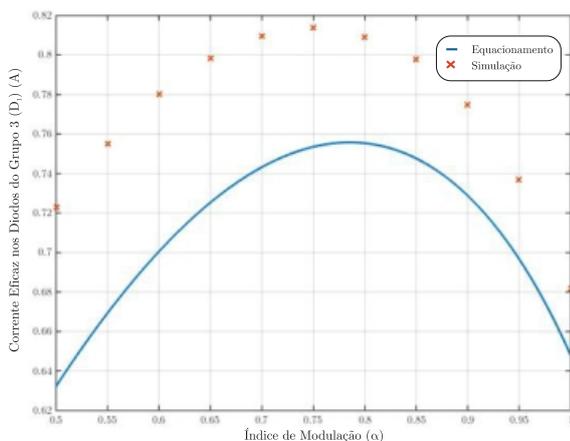
(b)

Figura 5.13 – (a) Comparação das correntes médias nos diodos do Grupo 3 (D_1); (b) erro percentual.

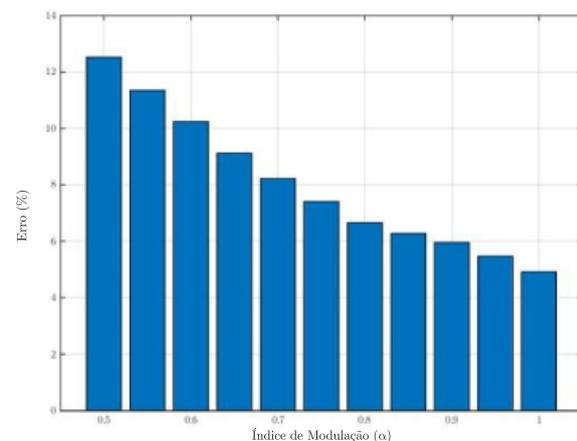
A Tabela 5.9 traz a comparação numérica e determinação do erro relativo das correntes eficazes nos diodos do Grupo 3 (D_1), observando os dados obtidos através do equacionamento e simulação, para diferentes valores de índice de modulação. Tais informações ainda podem ser visualizadas graficamente, conforme ilustram as Figuras 5.14(a) e 5.14(b).

Tabela 5.9 – Comparação numérica das correntes eficazes nos diodos do Grupo 3 (D_1), observando os dados obtidos através do equacionamento e simulação.

Índice de Modulação (α)	Corrente Eficaz $i_{D1,rms}$ Equacionada (A)	Corrente Eficaz $i_{D1,rms}$ Simulada (A)	Erro (%)
0,5	0,6322	0,7227	12,5185
0,55	0,6693	0,7550	11,3482
0,6	0,7005	0,7804	10,238
0,65	0,7253	0,7981	9,1194
0,7	0,7432	0,8098	8,2224
0,75	0,7335	0,8138	7,4081
0,8	0,7554	0,8092	6,6544
0,85	0,7476	0,7977	6,2786
0,9	0,7288	0,7749	5,9512
0,95	0,6967	0,737	5,469
1	0,648	0,6815	4,913



(a)



(b)

Figura 5.14 – (a) Comparação das correntes eficazes nos diodos do Grupo 3 (D_1); (b) erro percentual.

Através da análise dos indicadores, pode-se inferir que, de uma maneira geral, as expressões das correntes médias nos dispositivos semicondutores de ambos os grupos, obtidas através do equacionamento, possuem uma boa correspondência com os dados de simulação, apresentando um percentual de erro relativo com característica de distribuição aleatória e valor máximo de 1,2011%. Em outras palavras, a corrente circulante não tem impacto sobre as grandezas médias.

Em contrapartida, pode-se afirmar que, as expressões das correntes eficazes nos dispositivos semicondutores de ambos os grupos não possuem uma boa correspondência com os dados de simulação, apresentando um percentual de erro relativo com característica de distribuição linear decrescente e valor máximo de 12,5185%. Ainda, pode-se observar que, com o aumento do índice de modulação, o impacto da corrente circulante sobre as grandezas eficazes tem seu valor reduzido.

5.4.2 Estudo de perdas

5.4.2.1 Perdas nos interruptores de Nitreto de Gálio - EPC2010

Os interruptores de Nitreto de Gálio EPC2010 são dispositivos de *wide bandgap* que possuem condutividade superior, comparado aos tradicionais transistores de Silício, permitindo operar com elevadas frequências de comutação e maiores tensões, melhorando a condutividade térmica e a capacidade de suportar maiores temperaturas (EFFICIENT POWER CONVERSION, 2012).

Com relação as características elétricas, estes interruptores possuem reduzidos valores de resistência de condução $R_{ds(ON)}=25\text{ m}\Omega$ e queda de tensão direta, que são quase insensíveis as variações da temperatura de junção (EFFICIENT POWER CONVERSION, 2013). As perdas observadas neste tipo de dispositivo, considerando as características construtivas, são somente de condução, dadas pela expressão (5.1), respeitando a divisão dos grupos, de acordo com a Tabela 5.2. Cabe ressaltar que o Apêndice D apresenta um estudo térmico dos interruptores de Nitreto de Gálio, explorando a dissipação de calor através da área de Cobre.

$$P_{EPC2010} = 8.i_{S1_{rms}}^2.R_{ds(ON)} + 8.i_{S2_{rms}}^2.R_{ds(ON)} \quad (5.1)$$

5.4.2.2 Perdas nos diodos de Carbetto de Silício - CREEC3D04060E

Os diodos de Carbetto de Silício CREEC3D04060E são igualmente dispositivos de *wide bandgap*, cuja principal característica é a presença de tempos de recuperação reversa quase nulos. As perdas observadas neste tipo de dispositivo são apenas de condução, dadas pela expressão (5.3), novamente respeitando a divisão dos grupos, de acordo com a Tabela 5.2.

A primeira componente das perdas é função da queda de tensão direta V_t . A segunda componente é composta pela constante que caracteriza um aumento linear das perdas R_t . Estas parcelas são geralmente determinadas e fornecidas pelo fabricante por meio de modelos matemáticos e de ensaios em laboratório (CREE, 2013), verificadas através da variação da temperatura de junção, conforme a expressão (5.3) e as Figuras 5.15(a) e 5.15(b).

$$P_{C3D04060E} = 8.(V_t.i_{D1_{avg}} + i_{D1_{rms}}^2.R_t) \quad (5.2)$$

$$\begin{cases} V_t = 0,98 + (-1,8.10^{-3}.T_{j_C3D04060E}) \\ R_t = 0,10 + (9,16.10^{-4}.T_{j_C3D04060E}) \end{cases} \quad (5.3)$$

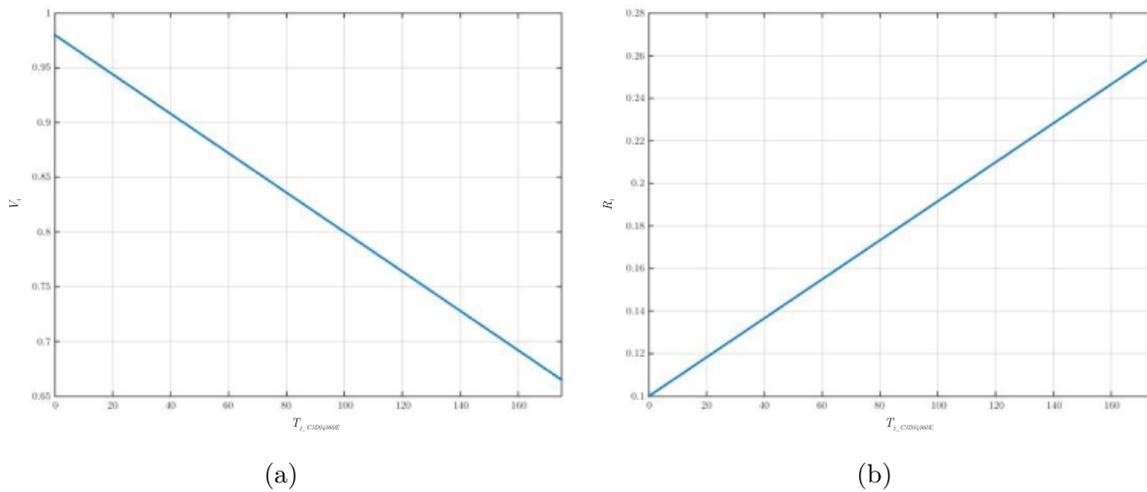


Figura 5.15 – Especificações do diodo em função da temperatura de junção: (a) queda de tensão direta; (b) resistência de condução.

5.4.2.3 Perdas de Cobre nos indutores

As perdas de Cobre são função das resistências dos enrolamentos dos indutores de alta e baixa frequência, conforme explorado no Apêndice C, determinadas pela expressão (5.4).

$$P_{Cobre} = 4.P_{CuHF} + 2.P_{CuLF} \quad (5.4)$$

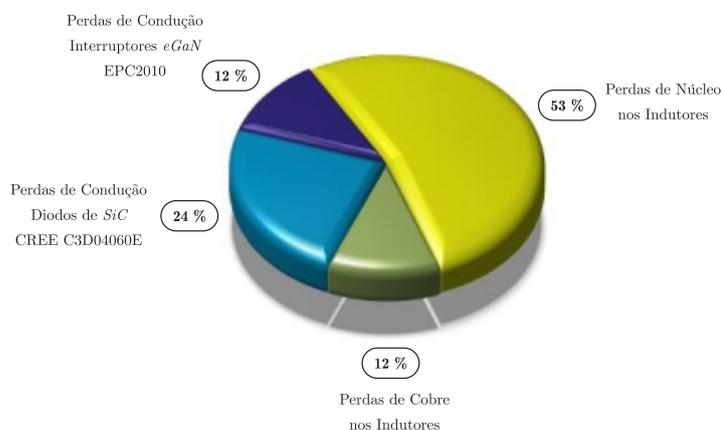
5.4.2.4 Perdas de núcleo nos indutores

As perdas de núcleo surgem em razão da histerese e correntes parasitas (Correntes de *Foucault*), observadas igualmente nos indutores de alta e baixa frequência, discutidas no Apêndice C e determinadas pela expressão (5.5).

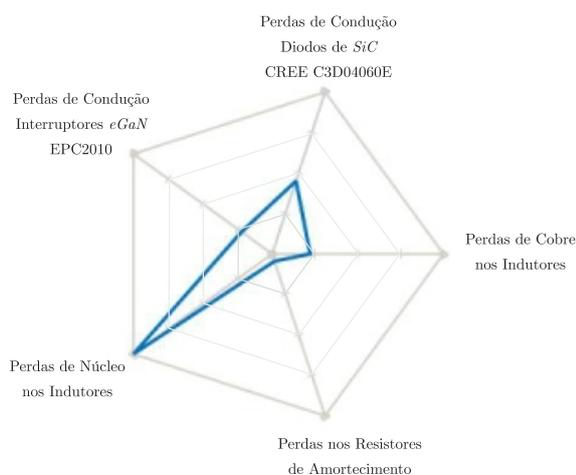
$$P_{Núcleo} = 4.P_{CoreHF} + 2.P_{CoreLF} \quad (5.5)$$

5.4.2.5 Discussão de perdas

As perdas observadas no processo de conversão de energia podem ser avaliadas através dos gráficos de setores e de aranha, mostrados respectivamente nas Figuras 5.16(a) e 5.16(b), para operação sob potência nominal. Do total de perdas estimadas neste ponto de operação (8,7615 W), 12% estão concentradas nos interruptores de Nitreto de Gálio, 24% nos diodos de Carbetto de Silício, 12% no Cobre dos indutores e 53% no núcleo dos indutores. Observa-se que, apesar da sua relativa baixa potência, as perdas de núcleo são responsáveis por mais da metade das perdas do inversor, devido principalmente a elevada frequência de comutação. Cabe ressaltar que, as perdas nos resistores de amortecimento foram adicionadas ao gráfico aranha somente para ratificar a sua irrelevância.



(a) Gráfico de setores.



(b) Gráfico aranha.

Figura 5.16 – Distribuição de perdas.

As Figuras 5.17(a), 5.17(b), 5.17(c) e 5.17(d) ilustram respectivamente as perdas nos interruptores de Nitreto de Gálio, perdas nos diodos de Carbetto de Silício, perdas de Cobre nos indutores e perdas de núcleo nos indutores, para uma ampla faixa de potência.

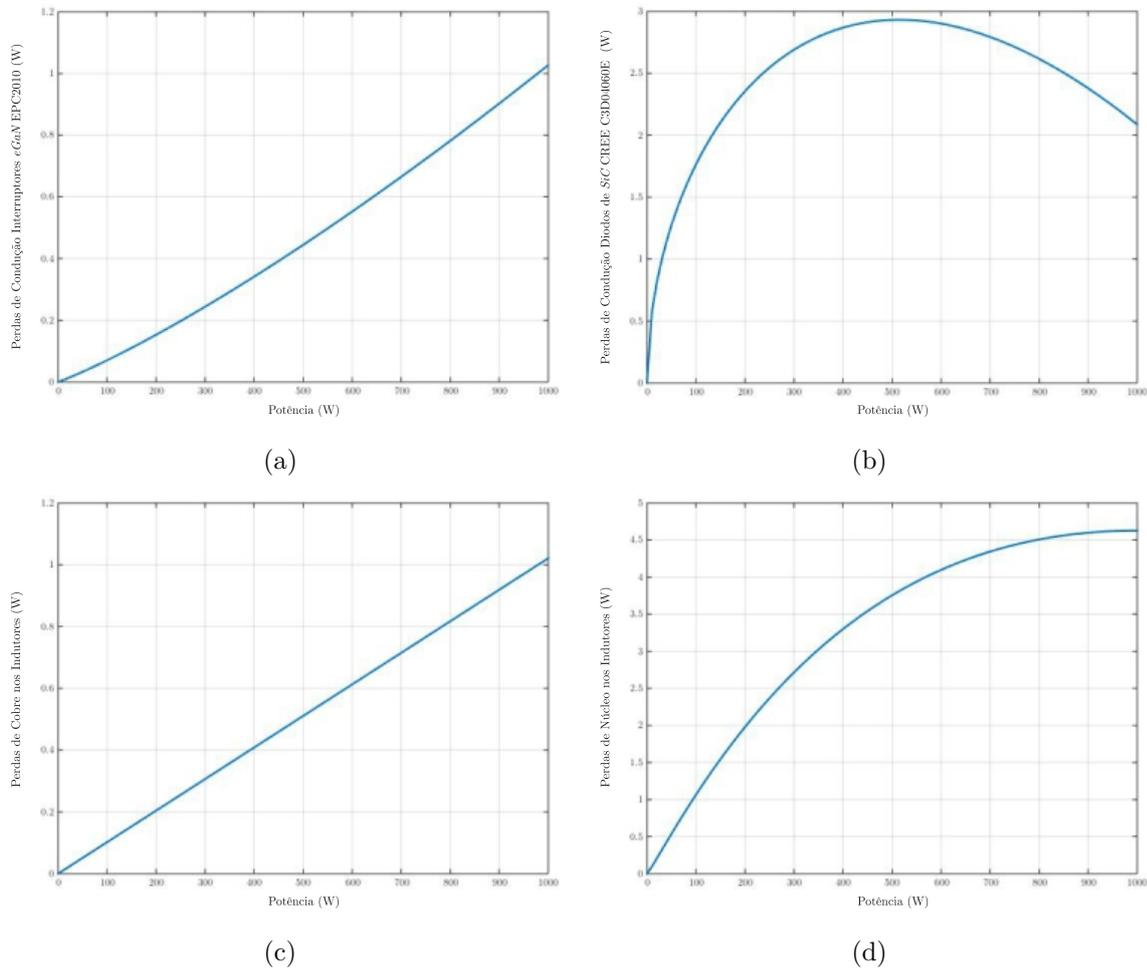


Figura 5.17 – Distribuição de perdas: (a) perdas de condução nos interruptores de $eGaN$ EPC2010; (b) perdas de condução nos diodos de SiC CREE C3D04060E; (c) perdas de Cobre nos indutores; (d) perdas de núcleo nos indutores.

A Tabela 5.10 apresenta um quadro resumo das perdas envolvidas no processo de conversão de energia para operação sob potência nominal.

Tabela 5.10 – Quadro resumo - Perdas na potência nominal.

Descrição	Perdas (W)
Interruptores de Nitreto de Gálio EPC2010	1,0271
Diodos de Carbetto de Silício CREE C3D04060E	2,0858
Cobre nos Indutores	1,0213
Núcleo nos Indutores	4,6274
Perdas Totais	8,7615

5.4.3 Curva de rendimento

Finalmente a curva de rendimento do inversor proposto pode ser obtida sob um ampla faixa de potência, apresentada na Figura 5.18. Salienta-se que o consumo das fontes auxiliares, fontes isoladas, circuitos de controle, instrumentação e *gate-driver* não foram considerados na análise. Pode-se observar que o inversor opera com elevado rendimento em uma larga faixa de potência, apresentando um valor máximo de $\eta_{M\acute{a}x} = 99,12\%$ na potência nominal.

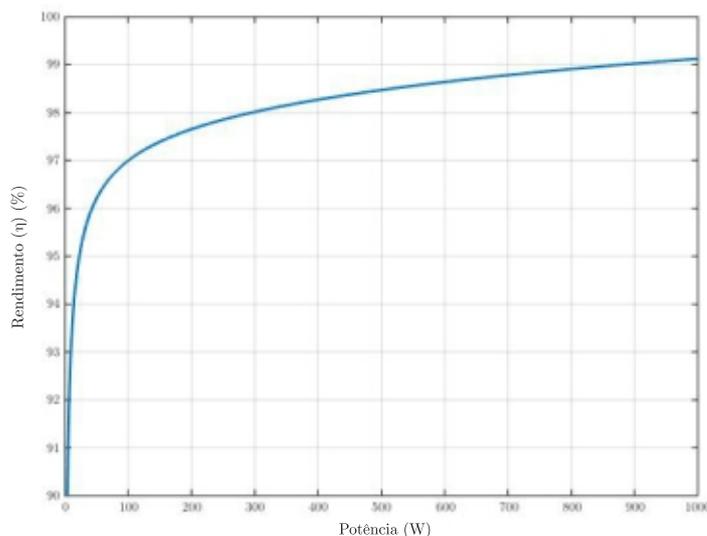


Figura 5.18 – Curva de rendimento teórico.

5.4.4 Rendimento médio ponderado

A eficiência de conversão de inversores fotovoltaicos é dependente da potência de operação e da tensão de barramento. A potência e a tensão de barramento de inversores conectados à rede são funções da irradiância, espectro solar e temperatura dos módulos fotovoltaicos. Para avaliar o rendimento médio do inversor, deve-se realizar um cálculo médio ao longo de um ano completo, considerando os dados meteorológicos do local de instalação do sistema fotovoltaico (BELLINASSO, 2014). Para simplificar este cálculo, foram criados os rendimentos ponderados, que usam fatores de ponderação simplificados, mas ainda dependentes dos dados meteorológicos do local (DUPONT; RECH; PINHEIRO, 2012). Os rendimentos médios ponderados observados nesta dissertação são:

- **Rendimento europeu:** considera um padrão médio de irradiação da Europa (BLETTIERIE et al., 2008), dado por:

$$\eta_{euro} = 0,03*\eta_{5\%} + 0,06*\eta_{10\%} + 0,13*\eta_{20\%} + 0,10*\eta_{30\%} + 0,48*\eta_{50\%} + 0,20*\eta_{100\%} \quad (5.6)$$

- **Rendimento californiano:** definido pela Comissão Californiana de Energia (CEC), considera um padrão médio de irradiação no estado da Califórnia (BLETTIERIE et al., 2008), dado por:

$$\eta_{calif\acute{o}rnia} = 0,04*\eta_{10\%} + 0,05*\eta_{20\%} + 0,12*\eta_{30\%} + 0,21*\eta_{50\%} + 0,53*\eta_{75\%} + 0,05*\eta_{100\%} \quad (5.7)$$

- **Rendimento brasileiro:** foi publicado conforme a dissertação de (NETO, 2012), mas ainda não é utilizado para avaliações de inversores no Brasil, dado por:

$$\eta_{br} = 0,02*\eta_{10\%} + 0,02*\eta_{20\%} + 0,04*\eta_{30\%} + 0,12*\eta_{50\%} + 0,32*\eta_{75\%} + 0,48*\eta_{100\%} \quad (5.8)$$

Salienta-se que outros padrões de rendimento podem ser definidos de acordo com padrão médio de irradiação da região de relevância. Os coeficientes dos rendimentos ponderados podem ser obtidos através dos procedimentos especificados na norma IEC 61683 (IEC, 1999). A Tabela 5.11 lista os rendimentos médios ponderados do inversor proposto.

Tabela 5.11 – Rendimento médio ponderado.

Rendimento Médio Ponderado	Valor Percentual (%)
Rendimento Europeu (η_{euro})	98,29
Rendimento Californiano ($\eta_{calif\acute{o}rnia}$)	98,55
Rendimento Brasileiro (η_{br})	98,84

5.5 Densidade de potência

A densidade de potência é definida pela expressão (5.9), como o quociente da potência nominal do inversor pelo volume total, apontado como um importante parâmetro que caracteriza o grau de compactação dos sistemas de eletrônica de potência (KOLAR et al., 2007). Onde o volume total é dado tipicamente pelo somatório de volumes parciais.

$$\rho = \frac{P}{\sum V_{Parcial}} \quad (5.9)$$

Considerando o protótipo envolto por uma estrutura no formato de um paralelepípedo reto-retângulo, cujas dimensões correspondem a 19,22 cm X 16,12 cm X 5,86 cm, de acordo como ilustra a Figura 5.19, a densidade de potência² do inversor proposto é de $\rho = 0,5508 \text{ W/cm}^3$.

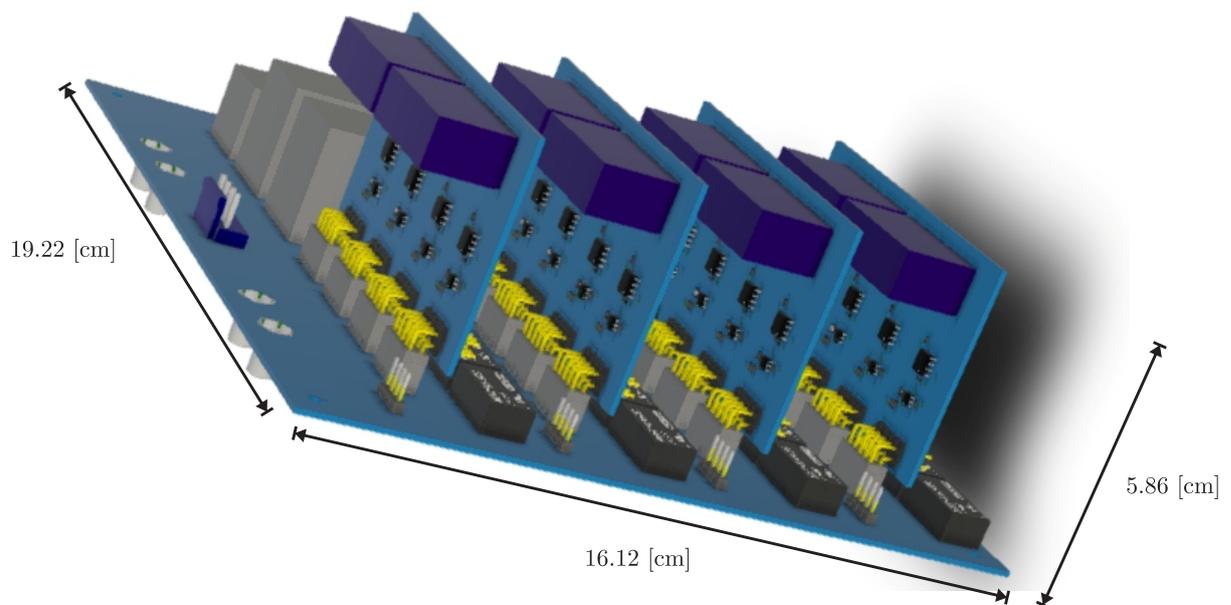


Figura 5.19 – Imagem tridimensional do protótipo envolto por uma estrutura no formato de um paralelepípedo reto-retângulo, mostrando suas dimensões.

²O cálculo da densidade de potência não considera o volume das placas de controle e das fontes auxiliares.

5.6 Conclusão

Este capítulo apresentou resultados de simulação e estudo de perdas da topologia do inversor proposto. Pode-se afirmar que os resultados de simulação corroboraram à comprovação da validade das análises realizadas, bem como validaram a viabilidade da topologia proposta junto as normativas e aspectos que norteiam a aplicação, especialmente com respeito à THD da corrente da rede, corrente de fuga, rendimento e densidade de potência.

Conforme demonstrado através de indicadores, as expressões das correntes médias nos dispositivos semicondutores de ambos os grupos, obtidas através do equacionamento, possuem uma boa correspondência com os resultados de simulação, apresentando um percentual de erro relativo com característica de distribuição aleatória. Em contrapartida, as expressões das correntes eficazes não possuem tal correspondência, apresentando um elevado percentual de erro relativo com característica de distribuição linear decrescente. Ainda, pode-se observar que, com o aumento do índice de modulação, o impacto da corrente circulante sobre as grandezas eficazes tem seu valor reduzido.

As perdas observadas no processo de conversão de energia puderam ser avaliadas através dos gráficos de setores e de aranha, para operação sob potência nominal. Do total de perdas estimadas neste ponto de operação (8,7615 W), mais da metade (53%) estão concentradas no núcleo dos indutores.

A curva de rendimento do inversor proposto pode ser obtida, apresentando um valor máximo de $\eta_{Máx} = 99,12\%$. Adicionalmente, foram determinados os rendimentos médios ponderados, apresentando um rendimento brasileiro de 98,84%. Por fim, a densidade de potência pode-se ser definida e calculada, considerando o protótipo envolto por uma estrutura no formato de um paralelepípedo reto-retângulo, correspondendo a um valor de 0,5508 W/cm³.

6 CONSIDERAÇÕES FINAIS

Durante todo o século XX, a oferta de energia elétrica, obtida principalmente a partir dos combustíveis fósseis, serviu de suporte ao crescimento e as transformações da economia mundial. Já nos primeiros anos do século atual, o cenário mudou para uma nova realidade, a necessidade do desenvolvimento sustentável. Em outras palavras, o desafio é substituir gradativamente as fontes tradicionais de energia elétrica por fontes de energia renovável. Dentro desta perspectiva, a energia solar fotovoltaica apresenta destaque, experimentando crescimentos sucessivos, ano após ano. Em razão das quedas de preços alcançados, já é amplamente reconhecida como uma fonte competitiva, confiável e sustentável em termos de custos.

Os sistemas fotovoltaicos podem ser divididos em duas categorias básicas, sistemas isolados e sistemas conectados à rede elétrica, sendo este último, tema deste trabalho. Os conversores eletrônicos para sistemas fotovoltaicos conectados à rede, também chamados de inversores, podem ser constituídos de diversas maneiras, usando diferentes topologias, estratégias de modulação e tecnologias de dispositivos semicondutores, apresentando nas últimas décadas um acentuado progresso de pesquisa. Os principais esforços de estudo tem se concentrado em obter alto rendimento, alta densidade de potência e alta confiabilidade, de modo a aumentar o desempenho global da instalação fotovoltaica. É neste horizonte que esta dissertação buscou contribuir, tendo como principal objetivo propor, analisar, projetar e implementar um inversor fotovoltaico monofásico, para aplicação conectada à rede, de alto rendimento e alta densidade de potência.

O Capítulo 2 realizou uma revisão da literatura acerca das principais topologias de inversores fotovoltaicos monofásicos conectados à rede sem transformador. As estruturas investigadas, intituladas de inversores originalmente propostos pela indústria e inversores multiníveis, foram concebidas sob a perspectiva de obter soluções de alto rendimento e alta densidade de potência. Neste sentido, os inversores multiníveis possuem destaque, apresentando a característica de sintetizar formas de onda de alta tensão ou corrente, utilizando dispositivos semicondutores de menor potência e com capacidade para operar com maiores frequências de comutação. Além disso, existe a possibilidade de síntese de formas de onda com reduzido conteúdo harmônico.

O Capítulo 3 introduziu estudos referentes a topologia proposta, denominada de “Inversor Fotovoltaico NPC Multinível Intercalado sem Transformador”. Esta estrutura utiliza indutores não acoplados, interruptores de Nitreto de Gálio e emprega a técnica *interleaving* junto ao filtro LCL, sintetizando 9 níveis. O emprego da técnica *interleaving* resulta em uma forma de onda de menor ondulação e maior frequência, permitindo um aumento da densidade de potência através da redução do peso/volume dos elementos de filtragem. Igualmente, a possibilidade da divisão de corrente propicia a obtenção de um maior rendimento, bem como a utilização de dispositivos de menor potência.

A estratégia de modulação adotada foi do tipo geométrica SPWM, utilizando um método híbrido, *Phase Disposition* (PD) + *Phase-Shift* (PSH), onde observou-se que, os harmônicos da tensão multinível ficam localizados em torno das frequências múltiplas de n vezes a frequência de comutação. Ainda, um estudo criterioso sobre a ondulação de corrente foi apresentado, utilizado no projeto teórico e físico dos elementos magnéticos. As ondulações de corrente investigadas neste texto foram, ondulação de corrente de saída, ondulação de corrente circulante e ondulação de corrente no indutor, enquanto resultados de simulação foram utilizados para validação dos equacionamentos.

Adicionalmente, o Capítulo 4 trouxe uma metodologia de projeto e particularidades de implementação da topologia do inversor proposto. Existem diversos critérios para o dimensionamento do filtro LCL, a metodologia seguida considerou apenas o valor da ondulação que se deseja para a corrente da rede. O projeto dos parâmetros do filtro LCL foi baseado nas orientações exploradas na literatura, com pequenas adaptações, observando as características particulares do inversor proposto, e ainda, atendendo as normas de atenuação de harmônicos. Para prevenir que o fenômeno da ressonância torne o sistema instável, foi utilizado a técnica de amortecimento passivo, adicionando um resistor em série com o capacitor do filtro. Sob o ponto de vista de implementação, foi apresentado o processador responsável para obtenção dos sinais PWM, utilizado no comando dos interruptores. Além disso, foram destacados os circuitos auxiliares e particularidades do protótipo do inversor implementado. Através de modelos tridimensionais e imagens reais foram indicadas as dimensões e características gerais.

Por fim, o Capítulo 5 apresentou resultados de simulação e estudo de perdas da topologia do inversor, para potência de 1 kW. Os resultados de simulação corroboraram à comprovação da validade das análises realizadas, bem como validaram a viabilidade da topologia proposta junto as normativas. Neste momento, cabe o destaque as formas de onda das correntes da rede e fuga. Pode-se notar que, a corrente da rede não possui uma distorção significativa em sua forma de onda, apresentando uma taxa de distorção harmônica total de $THD_{i_{rede}} \approx 0,8\%$, normalizada em relação à componente fundamental de corrente na potência nominal do inversor, de acordo como estabelecido por norma. Já a corrente de fuga é originada a partir das variações de tensão sobre as capacitâncias parasitas, e surge quando o transformador não é utilizado. Verificou-se que, estas tensões possuem sobretudo componentes de baixa frequência, resultando em reduzidos valores de corrente de fuga, 98,42 mA eficazes, satisfazendo o limite normativo. Ainda, conforme demonstrado através de indicadores, as expressões das correntes médias nos dispositivos semicondutores de ambos os grupos, obtidas através do equacionamento, possuem uma boa correspondência com os resultados de simulação, apresentando um percentual de erro relativo com característica de distribuição aleatória. Em contrapartida, as expressões das correntes eficazes não possuem tal correspondência, apresentando um elevado percentual de erro relativo com característica de distribuição linear decrescente.

As perdas observadas no processo de conversão de energia puderam ser avaliadas através dos gráficos de setores e de aranha, para operação sob potência nominal. Do total de perdas estimadas neste ponto de operação (8,7615 W), mais da metade (53%) estão concentradas no núcleo dos indutores, devido a elevada frequência de comutação. Destaca-se os baixos valores de perdas nos dispositivos semicondutores de *wide bandgap*, interruptores de Nitreto de Gálio e diodos de Carbeto de Silício, devido a característica de apresentarem somente perdas de condução.

A curva de rendimento do inversor proposto foi obtida, onde pode-se observar um elevado rendimento em uma ampla faixa de potência, apresentando um valor máximo de $\eta_{M\acute{a}x} = 99,12\%$. Adicionalmente, foram determinados os rendimentos médios ponderados, que utilizam fatores de ponderação simplificados e dependentes dos dados meteorológicos do local, apresentando, por exemplo, um rendimento brasileiro de 98,84%. De forma complementar, a densidade de potência foi definida e calculada, considerando o protótipo envolto por uma estrutura no formato de um paralelepípedo reto-retângulo, possuindo um valor de 0,5508 W/cm³.

Salienta-se que os resultados experimentais não puderam ser obtidos em razão de inúmeros problemas relacionados ao projeto e aquisição das placas de circuito impresso. De qualquer forma, a eficiência da metodologia de projeto elaborada, juntamente com as rotinas desenvolvidas neste trabalho, foram comprovadas e validadas através de resultados de simulação.

6.1 Trabalhos futuros

De forma a dar prosseguimento ao trabalho, algumas propostas para trabalhos futuros são:

- 1 Realizar uma metodologia de projeto dos capacitores de barramento, baseado por exemplo, no critério da ondulação de tensão;
- 2 Desenvolver o controle da tensão do barramento CC, de forma a impossibilitar os desequilíbrios de tensão, verificados na análise das formas de onda, causados por eventuais diferenças de capacitâncias, desigualdade das tensões iniciais, tempo morto, entre outros;
- 3 Investigar o impacto do acoplamento de indutores sobre o aumento da densidade de potência e minimização das correntes circulantes;
- 4 Realizar a modelagem do inversor através das técnicas exploradas na literatura e adicionalmente projetar as malhas de controle;

-
- 5 Desenvolver uma metodologia otimizada de projeto do filtro LCL, considerando o aspecto da corrente de fuga;
 - 6 Aplicar técnicas de amortecimento ativo;
 - 7 Elevar significativamente a frequência de comutação, para aproximadamente 1 MHz, nicho da aplicação dos interruptores de Nitreto de Gálio;
 - 8 Elevar a potência nominal do inversor, com objetivo de aumentar a densidade de potência.

REFERÊNCIAS

- ABNT. **NBR 16149 - Sistemas fotovoltaicos (FV) - Características da interface de conexão com a rede elétrica de distribuição**. Rio de Janeiro, Brasil, 2013.
- ARAÚJO, S.; ZACHARIAS, P.; MALLWITZ, R. Highly efficient single-phase transformerless inverters for grid-connected photovoltaic systems. **Industrial Electronics, IEEE Transactions on**, v. 57, n. 9, p. 3118–3128, Sept 2010. ISSN 0278-0046.
- BACHA, S. et al. Photovoltaics in microgrids: An overview of grid integration and energy management aspects. **Industrial Electronics Magazine, IEEE**, v. 9, n. 1, p. 33–46, March 2015. ISSN 1932-4529.
- BAKER, R. **Switching circuit**. Google Patents, 1980. US Patent 4,210,826. Disponível em: <<https://www.google.com.ar/patents/US4210826>>.
- _____. **Bridge converter circuit**. Google Patents, 1981. US Patent 4,270,163. Disponível em: <<https://www.google.com.ar/patents/US4270163>>.
- BARBI, I. **Projetos de Fontes Chaveadas**. Florianópolis: Edição do Autor, 2001.
- BELLINASSO, L. V. **Metodologia de projetos de inversores para redução do custo de sistemas fotovoltaicos**. Dissertação (Mestrado) — Universidade Federal de Santa Maria, 2014.
- BERES, R. et al. Comparative evaluation of passive damping topologies for parallel grid-connected converters with lcl filters. In: **Power Electronics Conference (IPEC-Hiroshima 2014 - ECCE-ASIA), 2014 International**. [S.l.: s.n.], 2014. p. 3320–3327.
- BEZERRA, P. A. M. **Inversor trifásico PWM fonte de tensão com integração de interruptores em delta**. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, 2013.
- BLANC, D. L. et al. **Global Sustainable Development Report**. [S.l.], 2015.
- BLETTERIE, B. et al. Redefinition of the european efficiency - finding the compromise between simplicity and accuracy. In: **23rd European Photovoltaic Solar Energy Conference and Exhibition**. [S.l.: s.n.], 2008. p. 2735–2742.
- BUTICCHI, G. et al. A nine-level grid-connected converter topology for single-phase transformerless pv systems. **Industrial Electronics, IEEE Transactions on**, v. 61, n. 8, p. 3951–3960, Aug 2014. ISSN 0278-0046.
- CALAIS, M.; AGELIDIS, V. Multilevel converters for single-phase grid connected photovoltaic systems-an overview. In: **Industrial Electronics, 1998. Proceedings. ISIE '98. IEEE International Symposium on**. [S.l.: s.n.], 1998. v. 1, p. 224–229 vol.1.

- CHOI, N.; CHO, J.; CHO, G. H. A general circuit topology of multilevel inverter. In: **Power Electronics Specialists Conference, 1991. PESC '91 Record., 22nd Annual IEEE**. [S.l.: s.n.], 1991. p. 96–103.
- CREE. **C3D04060E - Silicon Carbide Schottky Diode**. [S.l.], 2013. Datasheet.
- DENNEHY, E.; D'AMBROSIO, D.; TAM, C. **International Energy Agency - Tracking Clean Energy Progress 2014**. [S.l.], 2014.
- DUPONT, F.; RECH, C.; PINHEIRO, J. A methodology to obtain the equations for the calculation of the weighted average efficiency applied to photovoltaic systems. In: **Industry Applications (INDUSCON), 2012 10th IEEE/IAS International Conference on**. [S.l.: s.n.], 2012. p. 1–8.
- EFFICIENT POWER CONVERSION. **Thermal Performance of EPC (*eGaN*)[®] FETs**. [S.l.], 2011. Datasheet.
- _____. **Gallium Nitride (*GaN*) Technology Overview**. [S.l.], 2012. Datasheet.
- _____. **EPC2010 - Enhancement Mode Power Transistor**. [S.l.], 2013. Datasheet.
- FREDDY, T. et al. Comparison and analysis of single-phase transformerless grid-connected pv inverters. **Power Electronics, IEEE Transactions on**, v. 29, n. 10, p. 5358–5369, Oct 2014. ISSN 0885-8993.
- GABE, I.; MONTAGNER, V.; PINHEIRO, H. Design and implementation of a robust current controller for vsi connected to the grid through an lcl filter. **Power Electronics, IEEE Transactions on**, v. 24, n. 6, p. 1444–1452, June 2009. ISSN 0885-8993.
- GIACOMINI, J. C. **Desenvolvimento de um inversor fotovoltaico trifásico não isolado conectado à rede elétrica**. Dissertação (Mestrado) — Universidade Federal de Santa Maria, 2015.
- GONZALEZ, S. et al. **Single-phase inverter circuit for conditioning and converting dc electrical energy into ac electrical energy**. Google Patents, 2008. WO Patent App. PCT/ES2006/000,448. Disponível em: <<https://www.google.com.ar/patents/WO2008015298A1?cl=en>>.
- GRIGOLETTO, F. B. **Contribuição ao estudo de estratégias de modulação aplicadas a conversores multiníveis com diodos de grampeamento**. Dissertação (Mestrado) — Universidade Federal de Santa Maria, 2009.
- GU, B. et al. High reliability and efficiency single-phase transformerless inverter for grid-connected photovoltaic systems. **Power Electronics, IEEE Transactions on**, v. 28, n. 5, p. 2235–2245, May 2013. ISSN 0885-8993.
- GUBÍA, E. et al. Ground currents in single-phase transformerless photovoltaic systems. In: **Progress in Photovoltaics: Research and Applications**. [S.l.: s.n.], 2007. v. 15, n. 7.

- H, B.; H, B. **Electric power converter**. Google Patents, 1975. US Patent 3,867,643. Disponível em: <<https://www.google.com.ar/patents/US3867643>>.
- HOCHGRAF, C. et al. Comparison of multilevel inverters for static var compensation. In: **Industry Applications Society Annual Meeting, 1994., Conference Record of the 1994 IEEE**. [S.l.: s.n.], 1994. p. 921–928 vol.2.
- IEC. **IEC 62683 ed1.0 - Photovoltaic systems - Power converters - Procedure for measuring efficiency**. [S.l.]: IEC, 1999.
- _____. **IEC 62109-2 - Safety for power converters for use in photovoltaic power systems. Part 2: Particular requirements for inverters**. [S.l.]: IEC, 2001.
- ISLAM, M.; GUO, Y.; ZHU, J. A multilevel medium-voltage inverter for step-up-transformer-less grid connection of photovoltaic power plants. **Photovoltaics, IEEE Journal of**, v. 4, n. 3, p. 881–889, May 2014. ISSN 2156-3381.
- KJAER, S.; PEDERSEN, J.; BLAABJERG, F. A review of single-phase grid-connected inverters for photovoltaic modules. **Industry Applications, IEEE Transactions on**, v. 41, n. 5, p. 1292–1306, Sept 2005. ISSN 0093-9994.
- KNAUP, P. **Inverter**. Google Patents, 2007. WO Patent App. PCT/EP2005/011,402. Disponível em: <<https://www.google.com/patents/WO2007048420A1?cl=en>>.
- KOLAR, J. et al. Pwm converter power density barriers. In: **Power Conversion Conference - Nagoya, 2007. PCC '07**. [S.l.: s.n.], 2007. p. P–9–P–29.
- KOURO, S. et al. Grid-connected photovoltaic systems: An overview of recent research and emerging pv converter technology. **Industrial Electronics Magazine, IEEE**, v. 9, n. 1, p. 47–61, March 2015. ISSN 1932-4529.
- _____. Recent advances and industrial applications of multilevel converters. **Industrial Electronics, IEEE Transactions on**, v. 57, n. 8, p. 2553–2580, Aug 2010. ISSN 0278-0046.
- LAI, J.-S.; PENG, F. Z. Multilevel converters-a new breed of power converters. **Industry Applications, IEEE Transactions on**, v. 32, n. 3, p. 509–517, May 1996. ISSN 0093-9994.
- LI, W. et al. Topology review and derivation methodology of single-phase transformerless photovoltaic inverters for leakage current suppression. **Industrial Electronics, IEEE Transactions on**, v. 62, n. 7, p. 4537–4551, July 2015. ISSN 0278-0046.
- LISERRE, M.; BLAABJERG, F.; HANSEN, S. Design and control of an lcl-filter-based three-phase active rectifier. **Industry Applications, IEEE Transactions on**, v. 41, n. 5, p. 1281–1291, Sept 2005. ISSN 0093-9994.
- LORA, E. E. S.; HADDAD, J. **Geração Distribuída: Aspectos Tecnológicos, Ambientais e Institucionais**. Rio de Janeiro: Interciência, 2006.

MANTOOTH, H.; GLOVER, M.; SHEPHERD, P. Wide bandgap technologies and their implications on miniaturizing power electronic systems. **Emerging and Selected Topics in Power Electronics, IEEE Journal of**, v. 2, n. 3, p. 374–385, Sept 2014. ISSN 2168-6777.

MEYNARD, T.; FOCH, H. Multi-level conversion: high voltage choppers and voltage-source inverters. In: **Power Electronics Specialists Conference, 1992. PESC '92 Record., 23rd Annual IEEE**. [S.l.: s.n.], 1992. p. 397–403 vol.1.

MURATA POWER SOLUTIONS. **MEV1 Series**. [S.l.], 2013. Datasheet.

MYRZIK, J.; CALAIS, M. String and module integrated inverters for single-phase grid connected photovoltaic systems - a review. In: **Power Tech Conference Proceedings, 2003 IEEE Bologna**. [S.l.: s.n.], 2003. v. 2, p. 8 pp. Vol.2–.

NETO, A. F. de C. P. **Qualificação e etiquetagem de inversores para sistemas fotovotaicos conectados à rede**. Dissertação (Mestrado) — Universidade de São Paulo, 2012.

NETO, J. A. F. **Análise, comparativa de inversores multiníveis monofásicos baseados em células de comutação com elevação da capacidade de corrente**. Tese (Doutorado) — Universidade Federal do Ceará, 2014.

PENG, F. A generalized multilevel inverter topology with self voltage balancing. In: **Industry Applications Conference, 2000. Conference Record of the 2000 IEEE**. [S.l.: s.n.], 2000. v. 3, p. 2024–2031 vol.3. ISSN 0197-2618.

PHILIBERT, C.; FRANKL, P. **International Energy Agency - Technology Roadmap - Solar Photovoltaic Energy**. [S.l.], 2014.

RECH, C. **Análise, projeto e desenvolvimento de sistemas multiníveis híbridos**. Tese (Doutorado) — Universidade Federal de Santa Maria, 2005.

REKINGER, M.; THIES, F. **Solar Power Europe - Global Market Outlook for Solar Power 2015-2018**. [S.l.], 2014.

SCHMIDT, H.; SIEDLE, C.; KETTERER, J. **DC/AC converter to convert direct electric voltage into alternating voltage or into alternating current**. Google Patents, 2006. US Patent 7,046,534. Disponível em: <<https://www.google.com.ar/patents/US7046534>>.

SILVA, R. da. **Inversores multiníveis com acoplamento magnético e modulação três níveis**. Dissertação (Mestrado) — Universidade Federal de Santa Catarina, 2009.

SUAN, F.; RAHIM, N.; HEW, W. Modeling, analysis and control of various types of transformerless grid connected pv inverters. In: **Clean Energy and Technology (CET), 2011 IEEE First Conference on**. [S.l.: s.n.], 2011. p. 51–56.

TEODORESCU, R.; LISERRE, M.; RODRIGUEZ, P. **Grid Converters for Photovoltaic and Wind Power Systems**. Wiley: John Wiley & Sons, 2011.

TEXAS INSTRUMENTS. **4A and 6A High-Speed 5-V Drive, Optimized Single-Gate Driver - UCC27611**. [S.l.], 2013. Datasheet.

THORNTON ELÊTRONICA. **NEE-25/10/6 - Núcleos de Ferrite**. [S.l.], 2008. Datasheet.

_____. **NEE-30/15/7 - Núcleos de Ferrite**. [S.l.], 2008. Datasheet.

VICTOR, M. et al. **Method of converting a direct current voltage from a source of direct current voltage, more specifically from a photovoltaic source of direct current voltage, into an alternating current voltage**. Google Patents, 2005. US Patent App. 11/154,094. Disponível em: <<https://www.google.com.ar/patents/US20050286281>>.

WANG, T. et al. Output filter design for a grid-interconnected three-phase inverter. In: **Power Electronics Specialist Conference, 2003. PESC '03. 2003 IEEE 34th Annual**. [S.l.: s.n.], 2003. v. 2, p. 779–784 vol.2. ISSN 0275-9306.

WU, E.; LEHN, P. Digital current control of a voltage source converter with active damping of lcl resonance. **Power Electronics, IEEE Transactions on**, v. 21, n. 5, p. 1364–1373, Sept 2006. ISSN 0885-8993.

WU, W. et al. A new design method for the passive damped lcl and llcl filter-based single-phase grid-tied inverter. **Industrial Electronics, IEEE Transactions on**, v. 60, n. 10, p. 4339–4350, Oct 2013. ISSN 0278-0046.

XIAO, B. et al. Modular cascaded h-bridge multilevel pv inverter with distributed mppt for grid-connected applications. **Industry Applications, IEEE Transactions on**, v. 51, n. 2, p. 1722–1731, March 2015. ISSN 0093-9994.

XIAO, H.; XIE, S. Leakage current analytical model and application in single-phase transformerless photovoltaic grid-connected inverter. **Electromagnetic Compatibility, IEEE Transactions on**, v. 52, n. 4, p. 902–913, Nov 2010. ISSN 0018-9375.

XUE, Y. et al. Topologies of single-phase inverters for small distributed power generators: an overview. **Power Electronics, IEEE Transactions on**, v. 19, n. 5, p. 1305–1314, Sept 2004. ISSN 0885-8993.

YANG, B. et al. Improved transformerless inverter with common-mode leakage current elimination for a photovoltaic grid-connected power system. **Power Electronics, IEEE Transactions on**, v. 27, n. 2, p. 752–762, Feb 2012. ISSN 0885-8993.

ZHANG, L. et al. A family of neutral point clamped full-bridge topologies for transformerless photovoltaic grid-tied inverters. **Power Electronics, IEEE Transactions on**, v. 28, n. 2, p. 730–739, Feb 2013. ISSN 0885-8993.

APÊNDICES

Apêndice A – Análise da THD da tensão multinível $v_{multi_a,b}$ (5 níveis)

A.1 Introdução

Este apêndice apresenta a análise da THD da tensão multinível $v_{multi_a,b}$ (5 níveis), conforme (NETO, 2014), obtida através das combinações das tensões individuais de cada módulo do inversor proposto e responsável pela síntese da corrente da rede. As tensões v_{multi_a} e v_{multi_b} apresentam o mesmo valor de THD, desta forma, será equacionada somente a expressão da THD para a tensão v_{multi_a} .

Esta análise está dividida em dois modos, de acordo com a Figura A.1, que ilustra a forma de onda teórica da tensão multinível v_{multi_a} durante o semiciclo positivo. O Modo 1 ($0 < \omega t \leq \theta_T$), compreende o intervalo em que os níveis de v_{multi_a} são 0 e $\frac{E}{4}$, ou seja, quando não há transição de nível. Por outro lado, o Modo 2 ($\theta_T < \omega t \leq \frac{\pi}{2}$), compreende o intervalo em que os níveis de v_{multi_a} são $\frac{E}{4}$ e $\frac{E}{2}$, onde a transição de nível ocorre em um ângulo θ_T .

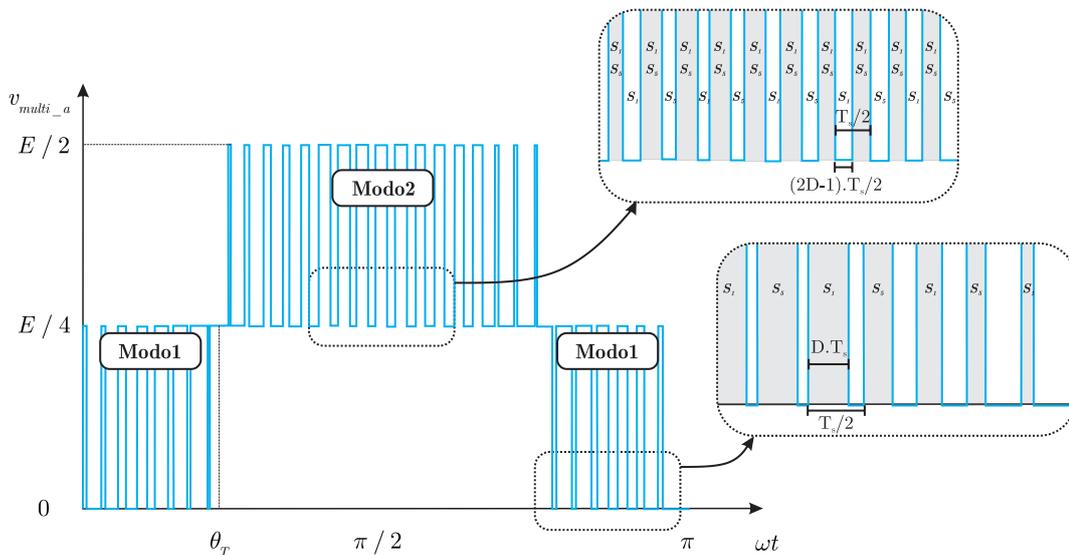


Figura A.1 – Forma de onda teórica da tensão multinível v_{multi_a} durante o semiciclo positivo, destaque para sequência de comutação.

Considerações para a análise:

- O inversor é alimentado por uma fonte de tensão contínua de valor E ;
- A razão cíclica respeita uma lei senoidal, conforme a expressão (A.1), onde α é o índice de modulação;

$$D(\omega t) = \alpha \cdot \text{sen}(\omega t) \quad (\text{A.1})$$

- O ângulo de transição de nível ocorre segundo a lei escrita em (A.2);

$$\theta_T = a \operatorname{sen} \left(\frac{1}{2\alpha} \right) \quad (\text{A.2})$$

- A expressão da THD da tensão v_{multi_a} em função de valores eficazes é dada por (A.3). Onde v_{ref_rms} é a tensão eficaz de referência, dada por (A.4).

$$THD_{v_{multi_a}} = \sqrt{\left(\frac{v_{multi_a_rms}}{v_{ref_rms}} \right)^2 - 1} \quad (\text{A.3})$$

$$v_{ref_rms} = \frac{\alpha E}{2\sqrt{2}} \quad (\text{A.4})$$

A.2 Cálculo do valor eficaz da tensão v_{multi_a} - Modo 1

Pela definição da tensão eficaz e observando os limites de integração na Figura A.1, tem-se a expressão (A.5). Resolvendo esta integral, chega-se a expressão do valor eficaz da tensão v_{multi_a} no Modo 1, dada por (A.6).

$$v_{multi_a_rms_modo1}^2 = \frac{1}{T_s} \int_0^{T_s} v_{multi_a}(t)^2 dt = \frac{2}{T_s} \int_0^{\frac{T_s}{2}} v_{multi_a}(t)^2 dt = \frac{2}{T_s} \int_0^{D \cdot T_s} \left(\frac{E}{4} \right)^2 dt \quad (\text{A.5})$$

$$v_{multi_a_rms_modo1}^2 = \frac{E^2 D}{8} \quad (\text{A.6})$$

A.3 Cálculo do valor eficaz da tensão v_{multi_a} - Modo 2

Pela definição da tensão eficaz e observando os limites de integração na Figura A.1, tem-se a expressão (A.7). Resolvendo esta integral, chega-se a expressão do valor eficaz da tensão v_{multi_a} no Modo 2, dada por (A.8).

$$v_{multi_a_rms_modo2}^2 = \frac{2}{T_s} \int_0^{\frac{T_s}{2}} v_{multi_a}(t)^2 dt = \frac{2}{T_s} \left[\int_0^{\frac{(2D-1) \cdot T_s}{2}} \left(\frac{E}{2} \right)^2 dt + \int_{\frac{(2D-1) \cdot T_s}{2}}^{\frac{T_s}{2}} \left(\frac{E}{4} \right)^2 dt \right] \quad (\text{A.7})$$

$$v_{multi_a_rms_modo2}^2 = \frac{E^2(3D-1)}{8} \quad (\text{A.8})$$

A.4 Cálculo do valor eficaz total da tensão v_{multi_a}

Para o cálculo da tensão eficaz total, deve-se integrar as expressões definidas nos Modos 1 e 2 em ωt , resultando em (A.9).

$$v_{multi_a_rms}^2 = \frac{2}{\pi} \left(\int_0^{\theta_T} v_{multi_a_rms_modo1}(\omega t)^2 d\omega t + \int_{\theta_T}^{\frac{\pi}{2}} v_{multi_a_rms_modo2}(\omega t)^2 d\omega t \right) \quad (A.9)$$

Substituindo (A.6) e (A.8) em (A.9), tem-se a expressão (A.10).

$$v_{multi_a_rms}^2 = \frac{2}{\pi} \left(\int_0^{\theta_T} \frac{E^2 D(\omega t)}{8} d\omega t + \int_{\theta_T}^{\frac{\pi}{2}} \frac{E^2 (3D(\omega t) - 1)}{8} d\omega t \right) \quad (A.10)$$

Resolvendo estas integrais, chega-se a expressão (A.11).

$$v_{multi_a_rms}^2 = \frac{E^2}{4\pi} \left(\alpha + 2\alpha \cos(\theta_T) + \theta_T - \frac{\pi}{2} \right) \quad (A.11)$$

Realizando o algebrismo através de (A.12) e (A.13), tem-se a expressão do valor eficaz total da tensão v_{multi_a} , dada por (A.14).

$$\text{sen}(\theta_T) = \frac{1}{2\alpha} \quad (A.12)$$

$$\text{cos}(\theta_T) = \sqrt{1 - \text{sen}^2(\theta_T)} = \sqrt{1 - \frac{1}{4\alpha^2}} = \sqrt{\frac{4\alpha^2 - 1}{2\alpha}} \quad (A.13)$$

$$v_{multi_a_rms} = \frac{E}{2} \sqrt{\left(\frac{\alpha}{\pi} + \frac{\sqrt{4\alpha^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{asen} \left(\frac{1}{2\alpha} \right) - \frac{1}{2} \right)} \quad (A.14)$$

Substituindo (A.4) e (A.14) em (A.3), chega-se a expressão da THD da tensão multinível v_{multi_a} em função do índice de modulação, dada por (A.15).

$$THD(\alpha)_{v_{multi_a}} = \sqrt{\frac{2}{\alpha^2} \cdot \left(\frac{\alpha}{\pi} + \frac{\sqrt{4\alpha^2 - 1}}{\pi} + \frac{1}{\pi} \cdot \text{asen} \left(\frac{1}{2\alpha} \right) - \frac{1}{2} \right)} - 1 \quad (A.15)$$

A Figura A.2 ilustra a THD (%) da tensão multinível v_{multi_a} em função do índice de modulação. Pode-se afirmar que, quanto maior o índice de modulação menor é a THD da tensão multinível v_{multi_a} . Este resultado tem impacto na análise da corrente da rede, já que v_{multi_a} é responsável pela sua síntese. Para elevados valores de índices de modulação espera-se menores valores de THD da corrente da rede.

A Tabela A.1 apresenta uma comparação numérica da THD da tensão multinível v_{multi_a} , observando os dados obtidos através do equacionamento e simulação.

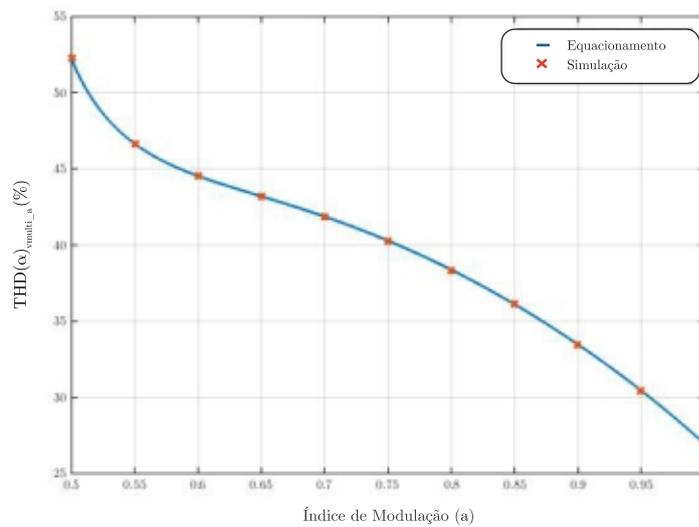


Figura A.2 – THD (%) da tensão multinível v_{multi_a} em função do índice de modulação.

Tabela A.1 – Comparação numérica da THD da tensão multinível v_{multi_a} , observando os dados obtidos através do equacionamento e simulação.

Índice de Modulação (α)	$THD_{v_{multi_a}}$ Equacionado (%)	$THD_{v_{multi_a}}$ Simulado (%)	Erro (%)
0,5	52,27	52,3	0,0574
0,55	46,65	46,66	0,0214
0,6	44,53	44,53	-
0,65	43,2	43,18	0,0463
0,7	41,87	41,85	0,0478
0,75	40,28	40,27	0,0248
0,8	38,37	38,36	0,0261
0,85	36,11	36,10	0,0277
0,9	33,47	33,47	-
0,95	30,44	30,44	-
1	26,95	26,95	-

Apêndice B – Análise e equacionamento das correntes médias e eficazes nos dispositivos semicondutores

B.1 Introdução

Este apêndice apresenta a análise e equacionamento das correntes médias e eficazes nos dispositivos semicondutores (*GaN* FETs e diodos) do inversor proposto, ilustrado na Figura B.1, permitindo desenvolver uma rotina de perdas e estudos térmicos.

Esta análise está dividida em três grupos, formados pelos dispositivos semicondutores afins e reunidos conforme as características comuns com relação a frequência de operação, de acordo com a Tabela B.1. Desta forma, serão equacionados somente as correntes médias e eficazes nos dispositivos semicondutores S_1 , S_2 e D_1 , líderes de seus grupos.

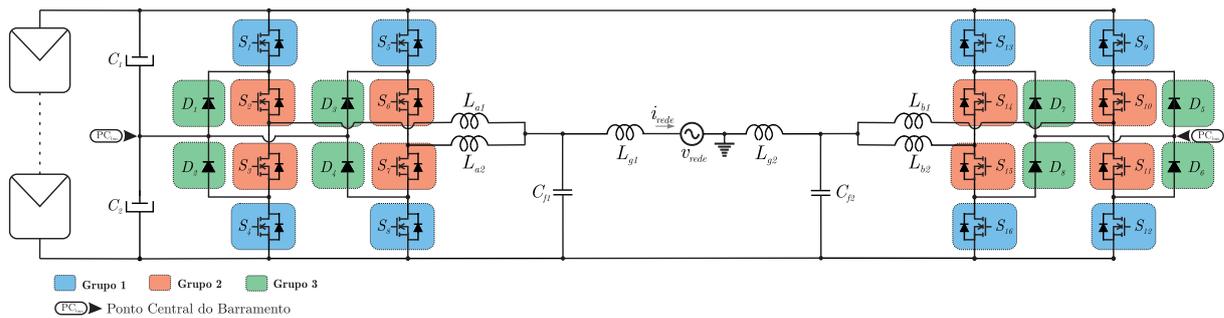


Figura B.1 – Inversor fotovoltaico monofásico NPC multinível, destaque para a divisão dos grupos.

Tabela B.1 – Divisão dos grupos de acordo com as características comuns.

Grupo 1 (<i>GaN</i> FETs)	$S_1^* - S_4 - S_5 - S_8 - S_9 - S_{12} - S_{13} - S_{16}$	Alta frequência
Grupo 2 (<i>GaN</i> FETs)	$S_2^* - S_3 - S_6 - S_7 - S_{10} - S_{11} - S_{14} - S_{15}$	Baixa frequência
Grupo 3 (Diodos)	$D_1^* - D_2 - D_3 - D_4 - D_5 - D_6 - D_7 - D_8$	Alta frequência

*Líder do Grupo

Considerações para o equacionamento:

- A razão cíclica e a corrente da rede respeitam uma lei senoidal, de acordo com as respectivas expressões (B.1) e (B.2), onde α é o índice de modulação;

$$D(\omega t) = \alpha \cdot \text{sen}(\omega t) \quad (\text{B.1})$$

$$i_{rede}(\omega t) = i_{rede\text{pico}} \cdot \text{sen}(\omega t) \quad (\text{B.2})$$

- Despreza-se a ondulação de alta frequência na corrente do dispositivo semicondutor;
- Desconsidera-se a corrente circulante;
- Durante um período de comutação a amplitude da corrente no dispositivo semicondutor é considerado constante.

B.2 Equacionamento das correntes médias e eficazes nos dispositivos semicondutores - Grupo 1

A Figura B.2 ilustra a forma de onda teórica da corrente no *GaN* FET S_1 , líder do Grupo 1, que opera em alta frequência. Durante o semiciclo positivo, a corrente que flui pelo dispositivo é a metade da corrente da rede. Em contrapartida, no semiciclo negativo, este dispositivo encontra-se bloqueado.

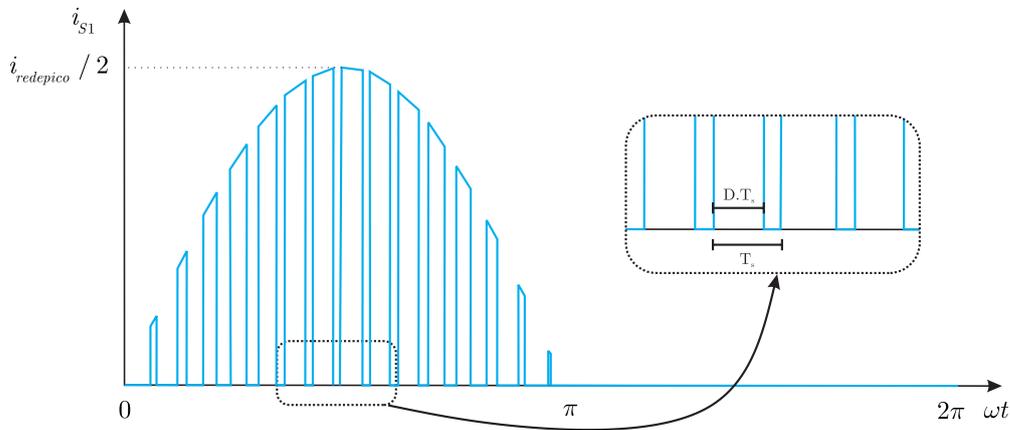


Figura B.2 – Forma de onda teórica da corrente no *GaN* FET S_1 .

B.2.1 Corrente média

Pela definição de corrente média e observando os limites de integração na Figura B.2, tem-se a expressão (B.3).

$$i_{S1_{avg}} = \frac{1}{T_s} \int_0^{T_s} i_{S1}(t) dt = \frac{1}{T_s} \int_0^{D.T_s} \frac{i_{rede}}{2} dt = \frac{D \cdot i_{rede}}{2} \quad (B.3)$$

Para o cálculo da corrente média total, considerando um ciclo da tensão de saída, deve-se integrar a equação (B.3) em ωt , resultando na equação (B.4).

$$i_{S1_{avg}} = \frac{1}{2\pi} \int_0^{2\pi} i_{S1_{avg}}(\omega t) d\omega t = \frac{1}{2\pi} \int_0^{\pi} \frac{D(\omega t) \cdot i_{rede}(\omega t)}{2} d\omega t \quad (B.4)$$

Substituindo as expressões (B.1) e (B.2) em (B.4), resulta na equação (B.5).

$$i_{S1_{avg}} = \frac{\alpha \cdot i_{rede\ pico}}{4\pi} \int_0^{\pi} \text{sen}^2(\omega t) d\omega t \quad (B.5)$$

Resolvendo esta integral, chega-se a expressão da corrente média no *GaN* FET S_1 , dada por (B.6).

$$i_{S1_{avg}} = \frac{\alpha \cdot i_{rede pico}}{8} \quad (B.6)$$

B.2.2 Corrente eficaz

Pela definição de corrente eficaz e observando os limites de integração na Figura B.2, tem-se a expressão (B.7).

$$i_{S1_{rms}}^2 = \frac{1}{T_s} \int_0^{T_s} i_{S1}(t)^2 dt = \frac{1}{T_s} \int_0^{D \cdot T_s} \left(\frac{i_{rede}}{2} \right)^2 dt = D \cdot \left(\frac{i_{rede}}{2} \right)^2 \quad (B.7)$$

Para o cálculo da corrente eficaz total, considerando um ciclo da tensão de saída, deve-se integrar a equação (B.7) em ωt , resultando na equação (B.8).

$$i_{S1_{rms}}^2 = \frac{1}{2\pi} \int_0^{2\pi} i_{S1_{rms}}(\omega t)^2 d\omega t = \frac{1}{2\pi} \int_0^\pi D(\omega t) \cdot \left(\frac{i_{rede}(\omega t)}{2} \right)^2 d\omega t \quad (B.8)$$

Substituindo as expressões (B.1) e (B.2) em (B.8), resulta na equação (B.9).

$$i_{S1_{rms}}^2 = \frac{\alpha}{2\pi} \left(\frac{i_{rede pico}}{2} \right)^2 \int_0^\pi \text{sen}^3(\omega t) d\omega t \quad (B.9)$$

Resolvendo esta integral, chega-se a expressão da corrente eficaz no *GaN* FET S_1 , dada por (B.10).

$$i_{S1_{rms}} = i_{rede pico} \cdot \sqrt{\frac{\alpha}{6\pi}} \quad (B.10)$$

B.3 Equacionamento das correntes médias e eficazes nos dispositivos semicondutores - Grupo 2

A Figura B.3 ilustra a forma de onda teórica da corrente no *GaN* FET S_2 , líder do Grupo 2, que opera em baixa frequência. Durante o semiciclo positivo, a corrente que flui pelo dispositivo é a metade da corrente da rede. Por outro lado, no semiciclo negativo, este dispositivo encontra-se bloqueado.

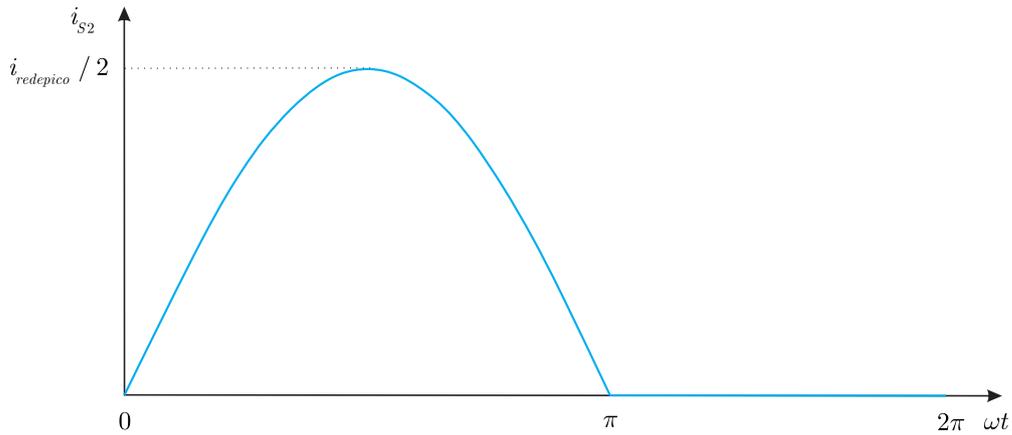


Figura B.3 – Forma de onda teórica da corrente no *GaN* FET S_2 .

B.3.1 Corrente média

Pela definição de corrente média, observando os limites de integração na Figura B.3 e integrando em ωt , tem-se a expressão (B.11).

$$i_{S2_{avg}} = \frac{1}{T_s} \int_0^{T_s} i_{S2}(t) dt = \frac{1}{2\pi} \int_0^{2\pi} i_{S2}(t) dt = \frac{i_{rede pico}}{4\pi} \int_0^{\pi} \text{sen}(\omega t) d\omega t \quad (\text{B.11})$$

Resolvendo esta integral, chega-se a expressão da corrente média no *GaN* FET S_2 , dada por (B.12).

$$i_{S2_{avg}} = \frac{i_{rede pico}}{2\pi} \quad (\text{B.12})$$

B.3.2 Corrente eficaz

Pela definição de corrente eficaz, observando os limites de integração na Figura B.3 e integrando em ωt , tem-se a expressão (B.13).

$$i_{S2_{rms}}^2 = \frac{1}{T_s} \int_0^{T_s} i_{S2}(t)^2 dt = \frac{1}{2\pi} \int_0^{2\pi} i_{S2}(t)^2 dt = \frac{i_{rede pico}^2}{8\pi} \int_0^{\pi} \text{sen}^2(\omega t) d\omega t \quad (\text{B.13})$$

Resolvendo esta integral, chega-se a expressão da corrente eficaz no *GaN* FET S_2 , dada por (B.14).

$$i_{S2_{rms}} = \frac{i_{rede pico}}{4} \quad (\text{B.14})$$

B.4 Equacionamento das correntes médias e eficazes nos dispositivos semicondutores - Grupo 3

A Figura B.4 ilustra a forma de onda teórica da corrente no diodo D_1 , líder do Grupo 3, que opera em alta frequência e de maneira complementar aos dispositivos do Grupo 1. Durante o semiciclo positivo, a corrente que flui pelo dispositivo é a metade da corrente da rede. De outra forma, no semiciclo negativo, este dispositivo encontra-se bloqueado.

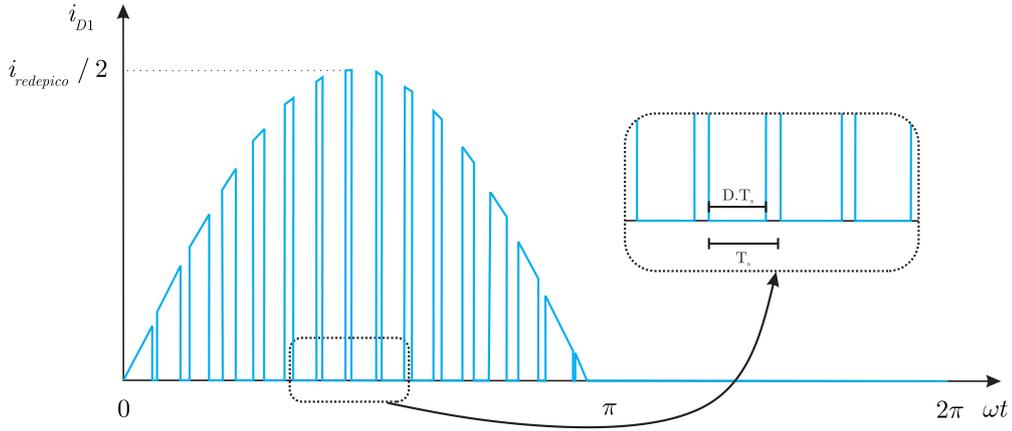


Figura B.4 – Forma de onda teórica da corrente no diodo D_1 .

B.4.1 Corrente média

Pela definição de corrente média e observando os limites de integração na Figura B.4, tem-se a expressão (B.15).

$$i_{D1_{avg}} = \frac{1}{T_s} \int_0^{T_s} i_{D1}(t) dt = \frac{1}{T_s} \int_{D \cdot T_s}^{T_s} \frac{i_{rede}}{2} dt = \frac{(1 - D) \cdot i_{rede}}{2} \quad (B.15)$$

Para o cálculo da corrente média total, considerando um ciclo da tensão de saída, deve-se integrar a equação (B.15) em ωt , resultando na equação (B.16).

$$i_{D1_{avg}} = \frac{1}{2\pi} \int_0^{2\pi} i_{D1_{avg}}(\omega t) d\omega t = \frac{1}{2\pi} \int_0^{\pi} \frac{(1 - D(\omega t)) \cdot i_{rede}(\omega t)}{2} d\omega t \quad (B.16)$$

Substituindo as expressões (B.1) e (B.2) em (B.16), resulta na equação (B.17).

$$i_{D1_{avg}} = \frac{i_{redepico}}{4\pi} \int_0^{\pi} (\text{sen}(\omega t) - \alpha \cdot \text{sen}^2(\omega t)) d\omega t \quad (B.17)$$

Resolvendo esta integral, chega-se a expressão da corrente média no diodo D_1 , dada por (B.18).

$$i_{D1_{avg}} = i_{redepico} \cdot \left(\frac{1}{2\pi} - \frac{\alpha}{8} \right) \quad (\text{B.18})$$

B.4.2 Corrente eficaz

Pela definição de corrente eficaz e observando os limites de integração na Figura B.4, tem-se a expressão (B.19).

$$i_{D1_{rms}}^2 = \frac{1}{T_s} \int_0^{T_s} i_{D1}(t)^2 dt = \frac{1}{T_s} \int_{D.T_s}^{T_s} \left(\frac{i_{rede}}{2} \right)^2 dt = (1 - D) \cdot \left(\frac{i_{rede}}{2} \right)^2 \quad (\text{B.19})$$

Para o cálculo da corrente eficaz total, considerando um ciclo da tensão de saída, deve-se integrar a equação (B.19) em ωt , resultando na equação (B.20).

$$i_{D1_{rms}}^2 = \frac{1}{2\pi} \int_0^{2\pi} i_{D1_{rms}}(\omega t)^2 d\omega t = \frac{1}{2\pi} \int_0^\pi (1 - D(\omega t)) \cdot \left(\frac{i_{rede}(\omega t)}{2} \right)^2 d\omega t \quad (\text{B.20})$$

Substituindo as expressões (B.1) e (B.2) em (B.20), resulta na equação (B.21).

$$i_{D1_{rms}}^2 = \frac{i_{redepico}^2}{8\pi} \int_0^\pi (\text{sen}^2(\omega t) - \alpha \cdot \text{sen}^3(\omega t)) d\omega t \quad (\text{B.21})$$

Resolvendo esta integral, chega-se a expressão da corrente eficaz no diodo D_1 , dada por (B.22).

$$i_{D1_{rms}} = \frac{i_{redepico}}{2} \cdot \sqrt{\frac{1}{4} - \frac{2\alpha}{3\pi}} \quad (\text{B.22})$$

B.5 Quadro resumo

A Tabela B.2 apresenta um quadro resumo das correntes médias e eficazes analisadas e equacionadas neste apêndice.

Tabela B.2 – Quadro resumo - Correntes médias e eficazes.

	S_1	S_2	D_1
Corrente Média	$\frac{\alpha \cdot i_{redepico}}{8}$	$\frac{i_{redepico}}{2\pi}$	$i_{redepico} \cdot \left(\frac{1}{2\pi} - \frac{\alpha}{8} \right)$
Corrente Eficaz	$i_{redepico} \cdot \sqrt{\frac{\alpha}{6\pi}}$	$\frac{i_{redepico}}{4}$	$\frac{i_{redepico}}{2} \cdot \sqrt{\frac{1}{4} - \frac{2\alpha}{3\pi}}$

Apêndice C – Projeto físico dos elementos magnéticos

C.1 Introdução

Este apêndice apresenta o projeto físico dos elementos magnéticos, que além de atender as normas de emissões eletromagnéticas, deve também possuir volume e perdas reduzidos. Os elementos magnéticos, de fato, correspondem aos indutores, que formam a estrutura do filtro LCL, conforme ilustra a Figura C.1.

O projeto físico dos elementos magnéticos está dividido em dois grupos, formados pelos indutores afins, que apresentam características comuns com respeito a frequência de operação. Para isso, considera-se a hipótese de que capacitor do filtro LCL funciona como um curto-circuito e o indutor do lado da rede apresenta impedância infinita para as componentes harmônicas de alta frequência.

Os grupos em questão, identificados na Figura C.1, estão organizados como segue:

- Indutores de alta frequência - L_{HF} ;
- Indutores de baixa frequência - L_{LF} .

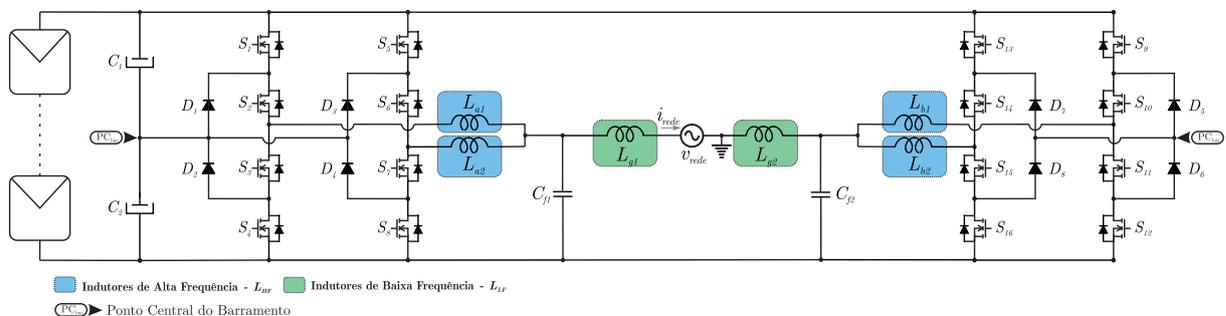


Figura C.1 – Inversor fotovoltaico monofásico NPC multinível, destaque para os indutores de alta e baixa frequência.

Considerações para o projeto:

- O projeto físico dos indutores está baseado na abordagem descrita em (BARBI, 2001);
- Os valores de indutância do filtro LCL, bem como as especificações gerais foram estabelecidos nos capítulos precedentes.

As Tabelas C.1, C.2 e C.3, apresentam respectivamente, os parâmetros gerais, parâmetros relacionados aos indutores de alta frequência e parâmetros relacionados aos indutores de baixa frequência, utilizados no procedimento de projeto.

Tabela C.1 – Parâmetros gerais utilizados no projeto físico dos elementos magnéticos.

Parâmetro	Descrição/Valor
Densidade de Corrente Máxima ($J_{máx}$)	450 A/cm ²
Fator de Ocupação (K_w)	0,5
Densidade de Fluxo Máxima ($B_{máx}$)	0,3 T
Temperatura Ambiente (T_{amb})	25 °C
Resistividade do Cobre a 80 °C (ρ_{Cu})	$2,11 \cdot 10^{-6} \Omega \cdot \text{cm}$
Coefficiente de Perdas por Histerese (Ferrite) (K_H)	$4 \cdot 10^{-5}$
Coefficiente de Perdas por Correntes Parasitas (K_E)	$4 \cdot 10^{-10}$
Coefficiente de Perdas do Material IP12R (ρ)	2,329

Tabela C.2 – Parâmetros relacionados aos indutores de alta frequência, retirados da folha de dados, disponibilizado pelo fabricante (THORNTON ELÊTRONICA, 2008b).

Parâmetro	Descrição/Valor
Indutância de Alta Frequência (L_{HF})	140,62 μH
Corrente de Pico ($i_{pico_{HF}}$)	3,33 A
Corrente Eficaz ($i_{rms_{HF}}$)	2,35 A
Núcleo Magnético	Thornton NEE 30/15/7 - IP12R
Área da Seção Transversal ($A_{e_{HF}}$)	0,6 cm ²
Área da Janela ($A_{w_{HF}}$)	1,19 cm ²
Volume do Núcleo Magnético (V_{HF})	4 cm ³
Comprimento Médio de uma Espira (l_{HF})	2,9 cm

Tabela C.3 – Parâmetros relacionados aos indutores de baixa frequência, retirados da folha de dados, disponibilizado pelo fabricante (THORNTON ELÊTRONICA, 2008a).

Parâmetro	Descrição/Valor
Indutância de Baixa Frequência (L_{LF})	35,15 μH
Corrente de Pico ($i_{pico_{LF}}$)	6,66 A
Corrente Eficaz ($i_{rms_{LF}}$)	4,71 A
Núcleo Magnético	Thornton NEE 25/10/6 - IP12R
Área da Seção Transversal ($A_{e_{LF}}$)	0,39 cm ²
Área da Janela ($A_{w_{LF}}$)	0,85 cm ²
Volume do Núcleo Magnético (V_{LF})	1,94 cm ³
Comprimento Médio de uma Espira (l_{LF})	2,5 cm

C.2 Projeto físico dos indutores de alta frequência

O produto da área da seção transversal pela área da janela, referente aos indutores de alta frequência, pode ser calculado em função de seus parâmetros, conforme a expressão (C.1).

$$A_e \cdot A_{wHF} = \frac{L_{HF} \cdot i_{picoHF} \cdot i_{rmsHF}}{B_{máx} \cdot J_{máx} \cdot K_w} \cdot 10^4 = 0,1637 \text{ cm}^4 \quad (\text{C.1})$$

O número de espiras é determinado por (C.2).

$$N_{HF} = \frac{L_{HF} \cdot i_{picoHF}}{B_{máx} \cdot A_{eHF}} \cdot 10^4 \approx 26 \quad (\text{C.2})$$

O cálculo da bitola do condutor depende da máxima densidade de corrente, de acordo com (C.3).

$$S_{condHF} = \frac{i_{rmsHF}}{J_{máx}} = 0,0052 \text{ cm}^2 \quad (\text{C.3})$$

Geralmente, a bitola do condutor é superior ao limite fixado pelo efeito *Skin*. O valor da profundidade de penetração pode ser obtido através de (C.4). Desta forma, o condutor utilizado não deve possuir um diâmetro superior a $2 \cdot \Delta_{SkinHF}$. A bitola do condutor corresponde a AWG 25.

$$\Delta_{SkinHF} = \frac{7.5}{\sqrt{f_s}} = 0,0237 \text{ cm} \quad (\text{C.4})$$

É necessário associar condutores em paralelo a fim de que se possa conduzir a corrente nominal sem superaquecimento. O número de condutores em paralelo pode ser determinado conforme (C.5).

$$N_{PHF} = \frac{S_{condHF}}{S_{SkinHF}} \approx 4 \quad (\text{C.5})$$

C.2.1 Estudo de perdas

As perdas nos indutores de alta frequência são compostas pelas perdas de Cobre (Efeito Joule) e perdas de núcleo.

C.2.1.1 Perdas de Cobre

As perdas de Cobre são função da resistência do enrolamento, dada por (C.6).

$$R_{CobreHF} = \frac{\rho_{Cu} \cdot l_{HF} \cdot N_{HF}}{N_{PHF} \cdot S_{AWG 25}} = 0,0249 \Omega \quad (\text{C.6})$$

As perdas de Cobre nos indutores de alta frequência são dadas por (C.7).

$$P_{CuHF} = i_{rmsHF}^2 \cdot R_{CobreHF} = 0,1381 \text{ W} \quad (\text{C.7})$$

C.2.1.2 Perdas de núcleo

Para cálculo das perdas de núcleo é necessário determinar a máxima densidade de fluxo, que é função da ondulação de corrente no indutor, de acordo com (C.8). A Figura C.2 destaca a densidade fluxo máxima, que corresponde a um ângulo de 30°.

$$\Delta B_{HF} = \frac{L_{HF} \cdot \Delta I_{indutor}}{N_{HF} \cdot A_{eHF}} \cdot 10^4 \quad (C.8)$$

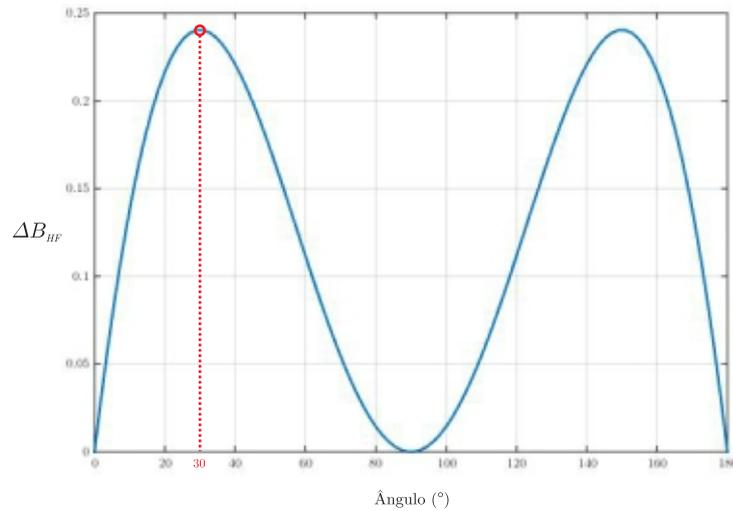


Figura C.2 – Densidade de fluxo referente ao indutor de alta frequência.

As perdas de núcleo nos indutores de alta frequência são dadas por (C.9).

$$P_{CoreHF} = \Delta B_{HF_máx}^2 \cdot (K_H \cdot f_s + K_E \cdot f_s^2) \cdot V_{HF} = 1,1571 \text{ W} \quad (C.9)$$

C.2.1.3 Perdas totais e elevação de temperatura

As perdas totais referentes aos indutores de alta frequência são dadas por (C.10).

$$P_{THF} = P_{CuHF} + P_{CoreHF} = 1,2952 \text{ W} \quad (C.10)$$

A elevação de temperatura e a temperatura final são dadas respectivamente pelas expressões (C.11) e (C.12).

$$\Delta T_{HF} = P_{THF} \cdot 59,28 \cdot V_{HF}^{-0,544} = 36,11 \text{ } ^\circ\text{C} \quad (C.11)$$

$$T_{fHF} = T_{amb} + \Delta T_{HF} = 61,11 \text{ } ^\circ\text{C} \quad (C.12)$$

C.3 Projeto físico dos indutores de baixa frequência

O produto da área da seção transversal pela área da janela, referente aos indutores de baixa frequência, pode ser calculado em função de seus parâmetros, conforme a expressão (C.13).

$$A_e \cdot A_{wLF} = \frac{L_{LF} \cdot i_{\text{pico}LF} \cdot i_{\text{rms}LF}}{B_{\text{máx}} \cdot J_{\text{máx}} \cdot K_w} \cdot 10^4 = 0,1637 \text{ cm}^4 \quad (\text{C.13})$$

O número de espiras é determinado por (C.14).

$$N_{LF} = \frac{L_{LF} \cdot i_{\text{pico}LF}}{B_{\text{máx}} \cdot A_{eLF}} \cdot 10^4 \approx 20 \quad (\text{C.14})$$

O cálculo da bitola do condutor depende da máxima densidade de corrente, de acordo com (C.15). A bitola do condutor corresponde a AWG 17.

$$S_{\text{cond}LF} = \frac{i_{\text{rms}LF}}{J_{\text{máx}}} = 0,0105 \text{ cm}^2 \quad (\text{C.15})$$

C.3.1 Estudo de perdas

As perdas nos indutores de baixa frequência são compostas pelas perdas de Cobre (Efeito Joule) e perdas de núcleo.

C.3.1.1 Perdas de Cobre

As perdas de Cobre são função da resistência do enrolamento, dada por (C.16).

$$R_{\text{Cobre}LF} = \frac{\rho_{Cu} \cdot l_{LF} \cdot N_{LF}}{N_{PLF} \cdot S_{AWG\ 17}} = 0,0106 \ \Omega \quad (\text{C.16})$$

As perdas de Cobre nos indutores de baixa frequência são dadas por (C.17).

$$P_{CuLF} = i_{\text{rms}LF}^2 \cdot R_{\text{Cobre}LF} = 0,2344 \text{ W} \quad (\text{C.17})$$

C.3.1.2 Perdas de núcleo

Para cálculo das perdas de núcleo é necessário determinar a máxima densidade de fluxo, que é função da ondulação de corrente da rede, de acordo com (C.18). A Figura C.3 destaca a densidade fluxo máxima, que corresponde a um ângulo de $14,5^\circ$.

$$\Delta B_{LF} = \frac{L_{LF} \cdot \Delta I_{\text{rede}}}{N_{LF} \cdot A_{eLF}} \cdot 10^4 \quad (\text{C.18})$$

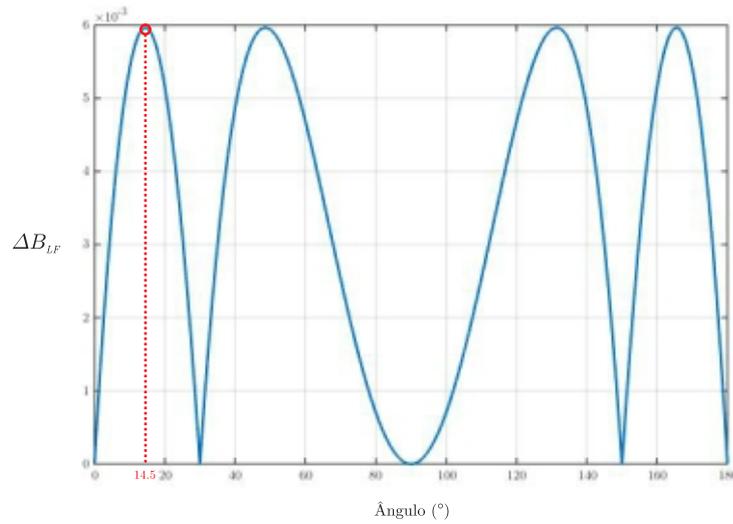


Figura C.3 – Densidade de fluxo referente ao indutor de baixa frequência.

As perdas de núcleo nos indutores de baixa frequência são dadas por (C.19).

$$P_{CoreLF} = \Delta B_{LF_m\acute{a}x}^2 \cdot (K_H \cdot f_{rede} + K_E \cdot f_{rede}^2) \cdot V_{LF} = 30 \cdot 10^{-9} \text{ W} \quad (C.19)$$

C.3.1.3 Perdas totais e elevação de temperatura

As perdas totais referentes aos indutores de baixa frequência são dadas por (C.20).

$$P_{TLF} = P_{CuLF} + P_{CoreLF} = 0,2344 \text{ W} \quad (C.20)$$

A elevação de temperatura e a temperatura final são dadas respectivamente pelas expressões (C.21) e (C.22).

$$\Delta T_{LF} = P_{TLF} \cdot 59,28 \cdot V_{LF}^{-0,544} = 9,70 \text{ } ^\circ\text{C} \quad (C.21)$$

$$T_{fLF} = T_{amb} + \Delta T_{LF} = 34,70 \text{ } ^\circ\text{C} \quad (C.22)$$

C.4 Quadro resumo

As Tabelas C.4 e C.5 apresentam quadros resumo, que reúnem as especificações dos indutores de alta e baixa frequência. Cabe ressaltar que os valores de perda são relativos a um único elemento magnético. Ainda, salienta-se que os indutores foram submetidos ao teste de possibilidade de execução.

Tabela C.4 – Quadro resumo - Especificações dos indutores de alta frequência L_{HF} .

Parâmetro	Descrição/Valor
Indutância de Alta Frequência (L_{HF})	140,62 μH
Núcleo Magnético	Thornton NEE 30/15/7 - IP12R
Número de Espiras (N_{HF})	26
Número de Condutores em Paralelo (N_{PHF})	4
Bitola do Condutor	AWG 25
Perdas de Cobre (P_{CuHF})	0,1381 W
Perdas de Núcleo (P_{CoreHF})	1,1571 W
Perdas de Totais (P_{THF})	1,2952 W
Elevação de Temperatura (ΔT_{HF})	36,11 °C
Temperatura Final (T_{fHF})	61,11 °C

Tabela C.5 – Quadro resumo - Especificações dos indutores de baixa frequência L_{LF} .

Parâmetro	Descrição/Valor
Indutância de Baixa Frequência (L_{LF})	35,15 μH
Núcleo Magnético	Thornton NEE 25/10/6 - IP12R
Número de Espiras (N_{LF})	20
Número de Condutores em Paralelo (N_{PLF})	1
Bitola do Condutor	AWG 17
Perdas de Cobre (P_{CuLF})	0,2344 W
Perdas de Núcleo (P_{CoreLF})	30.10 ⁻⁹ W
Perdas de Totais (P_{TLF})	0,2344 W
Elevação de Temperatura (ΔT_{LF})	9,70 °C
Temperatura Final (T_{fLF})	34,70 °C

Apêndice D – Estudo térmico dos interruptores de Nitreto de Gálio

D.1 Introdução

Este apêndice apresenta um estudo térmico dos interruptores de Nitreto de Gálio, explorando a dissipação de calor através da área de Cobre, conforme exemplifica a Figura D.1. O inversor proposto possui a característica de perdas desiguais nos interruptores, devido a divergência de valores das correntes eficazes, tema discutido no Apêndice B, resultando em diferentes áreas de Cobre.

O estudo térmico está dividido em dois grupos, formado pelos interruptores afins e reunidos conforme as características comuns com relação a frequência de operação. Desta forma, serão calculadas somente as áreas de Cobre referentes aos interruptores S_1 e S_2 , líderes de seus grupos. Cabe ressaltar que os interruptores de Nitreto de Gálio possuem apenas perdas de condução, em razão da resistência do canal. A Tabela D.1 traz os parâmetros do estudo térmico dos interruptores de Nitreto de Gálio (EPC2010).

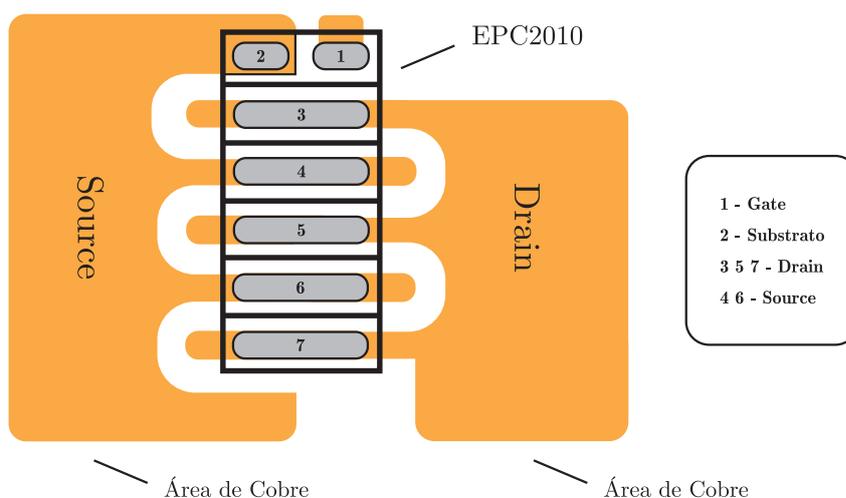


Figura D.1 – Esquema de conexão do interruptor de Nitreto de Gálio, destaque para a área de Cobre.

Tabela D.1 – Parâmetros do estudo térmico dos interruptores de GaN - EPC2010.

Parâmetro	Descrição/Valor
Resistência de Condução, Drain-Source ($R_{ds(ON)}$)	25 m Ω
Temperatura de Junção ($T_{j_EPC2010}$)	125 °C
Temperatura Ambiente (T_{amb})	25 °C
Resistência Térmica, Junção para o Encapsulamento ($R_{\theta JC}$)	2,4 °C/W
Resistência Térmica, Junção para a PCB ($R_{\theta JB}$)	16 °C/W
Resistência Térmica, Junção para o Ambiente ¹ ($R_{\theta JA}$)	56 °C/W

¹ $R_{\theta JA}$ é determinada com o dispositivo montado sobre uma área de Cobre de uma polegada quadrada,

Os interruptores de Nitreto de Gálio utilizam a PCB (Cobre) como a primeira forma de dissipação de calor. O cálculo da área de Cobre geralmente é complexo, devido a grande quantidade de variáveis, onde pode-se citar:

- Número de *layers*;
- Disposição dos interruptores;
- Espessura de Cobre.

O estudo térmico dos interruptores de Nitreto de Gálio está baseado na abordagem descrita em (EFFICIENT POWER CONVERSION, 2011). O procedimento utiliza o parâmetro $R_{\theta JA}$ para determinar a máxima potência dissipada pelo dispositivo, montado sobre uma área de Cobre de uma polegada quadrada, considerando uma PCB (FR4) de uma *layer* e espessura de Cobre de 2 oz, de acordo com (D.1).

$$P_{Dm\acute{a}x} = \frac{T_{j_EPC2010} - T_{amb}}{R_{\theta JA}} = 1,785 \text{ W} \quad (\text{D.1})$$

D.2 Cálculo da área de Cobre - Grupo 1

Considerando uma relação linear entre a máxima potência dissipada, relativo a área de Cobre de uma polegada quadrada, e a perda nos interruptores de Nitreto de Gálio do Grupo 1, ilustrada na Figura D.2, a área de cobre obtida é de 0,21 cm². A metade desta área é referente ao *Drain* e a outra ao *Source*.

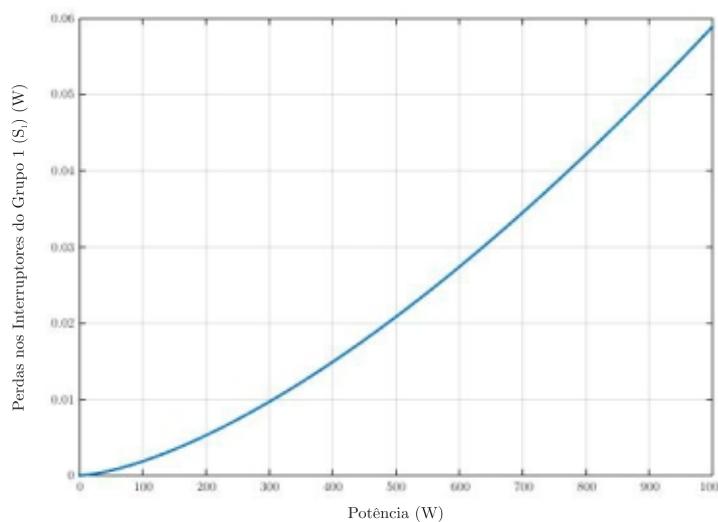


Figura D.2 – Perdas nos interruptores de Nitreto de Gálio do Grupo 1.

considerando uma PCB (FR4) de uma *layer* e espessura de Cobre de 2 oz.

D.3 Cálculo da área de Cobre - Grupo 2

Novamente, considerando uma relação linear entre a máxima potência dissipada, relativo a área de Cobre de uma polegada quadrada, e a perda nos interruptores de Nitreto de Gálio do Grupo 2, ilustrada na Figura D.3, a área de cobre obtida é de $0,25 \text{ cm}^2$. A metade desta área é referente ao *Drain* e a outra ao *Source*.

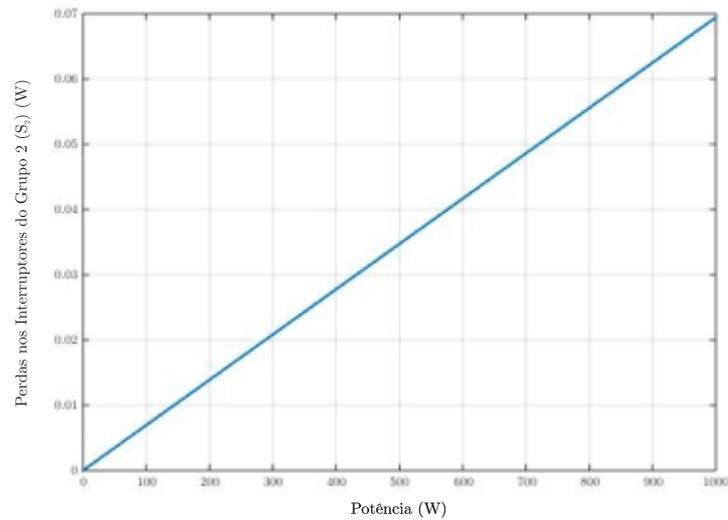


Figura D.3 – Perdas nos interruptores de Nitreto de Gálio do Grupo 2.

D.4 Quadro resumo

A Tabela D.2 apresenta um quadro resumo das perdas e áreas de Cobre referentes aos interruptores líderes de seus grupos. As Figuras D.4(a) e D.4(b) exemplificam o esquema de conexão dos interruptores de Nitreto de Gálio, destacando as áreas de Cobre.

Tabela D.2 – Quadro resumo - Perdas e áreas de Cobre.

	S_1	S_2
Perdas	0,0589 W	0,0687 W
Área de Cobre	0,21 cm ²	0,25 cm ²

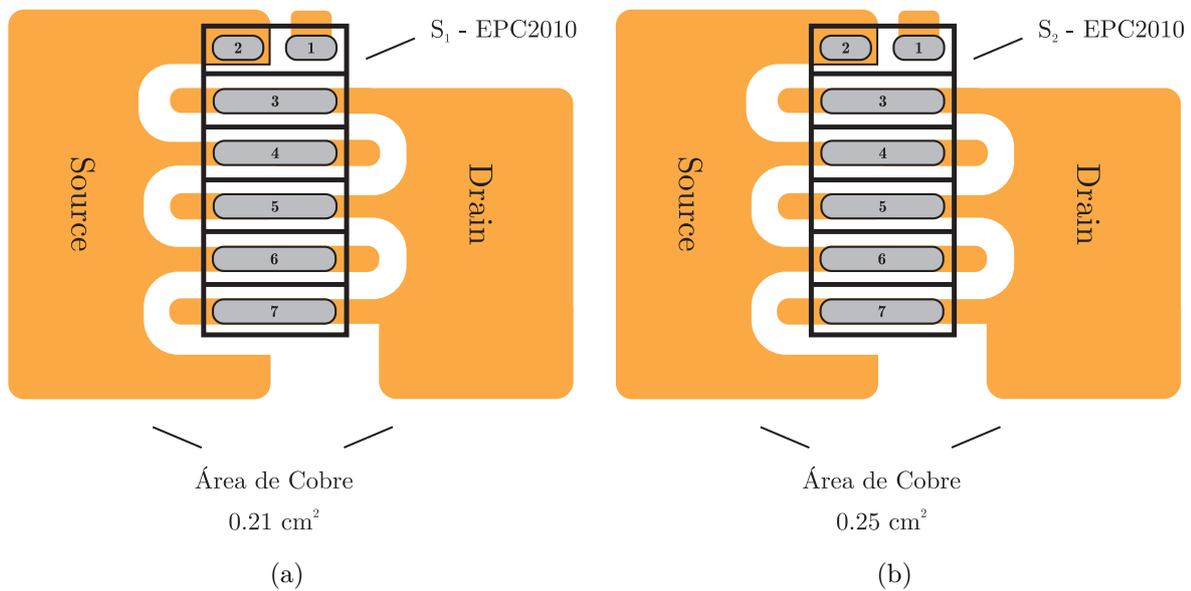


Figura D.4 – Áreas de Cobre dos interruptores de Nitreto de Gálio, (a) Grupo 1; (b) Grupo 2.

Apêndice E – Lista de componentes e diagramas esquemáticos

E.1 Introdução

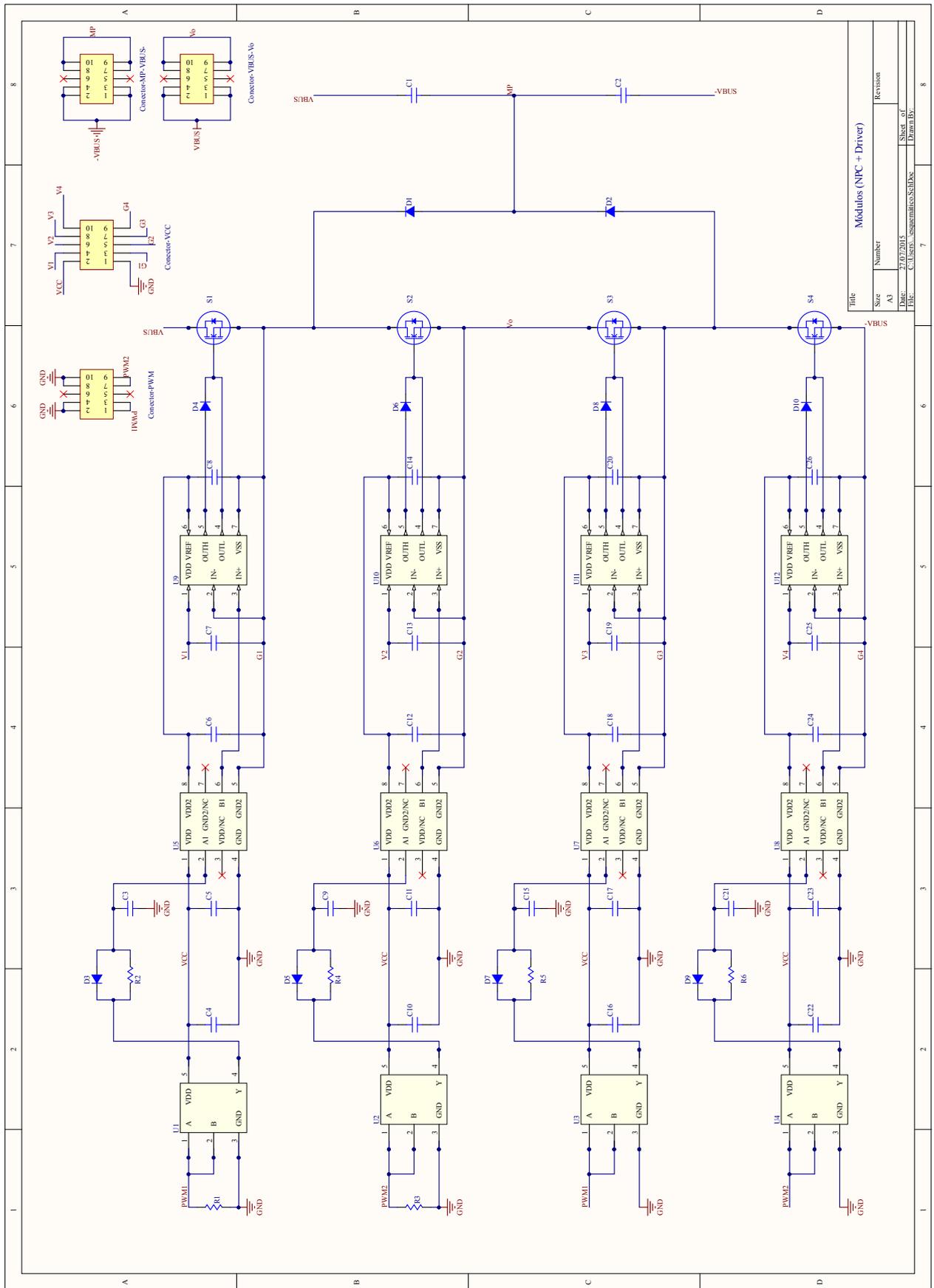
Este apêndice apresenta a lista de componentes, enumerados nas Tabelas E.1 e E.2, e esquemáticos utilizados para montagem do protótipo.

Tabela E.1 – Lista de componentes - Módulo de inversor NPC.

Item	Quantidade	Nome	Descrição
1	2	U_1-U_3	Fairchild, NC7SZ08L6X
2	2	U_2-U_4	Fairchild, NC7SZ00L6X
3	4	$U_5-U_6-U_7-U_8$	Silicon Labs, Si8610BC
4	4	$U_9-U_{10}-U_{11}-U_{12}$	Texas Instruments, UCC27611
5	2	R_1-R_3	Resistor, 10,0 k Ω , 5%, Stackpole
6	2	R_2-R_4	Resistor, 100 Ω , 1%, Stackpole
7	2	R_5-R_6	Resistor, 1 k Ω
8	4	$D_3-D_5-D_7-D_9$	Schottky Diode, SDM03U40-7
9	4	$D_4-D_6-D_8-D_{10}$	Diode, 40V, BAS40LP-7
10	2	D_1-D_2	Silicon Carbide Diode, C3D04060E
11	4	$S_1-S_2-S_3-S_4$	<i>eGaN</i> Power Transistor, EPC 2010
12	12	$C_4-C_5-C_6-C_{10}$ $C_{11}-C_{12}-C_{16}-C_{17}$ $C_{18}-C_{22}-C_{23}-C_{24}$	Capacitor, 1 μ F, 10%, 25V, Murata
13	8	$C_7-C_8-C_{13}-C_{14}$ $C_{19}-C_{20}-C_{25}-C_{26}$	Capacitor, 0,22 μ F, 10%, 16V, TKD
14	4	$C_3-C_9-C_{15}-C_{21}$	Capacitor, 100pF, 5%, 50V, TKD
15	2	C_1-C_2	Capacitor, 1 μ F/330Vac, EPCOS
16	4	Conectores-(VCC)(PWM) (+V _{bus})(-V _{bus})	90 Degrees Header Connector (2x5)

Tabela E.2 – Lista de componentes - Placa-mãe.

Item	Quantidade	Nome	Descrição
1	4	$L_{a_1}-L_{a_2}-L_{b_1}-L_{b_2}$	Indutor, 140,62 μ H, Thornton NEE 30/15/7
2	2	$L_{g_1}-L_{g_2}$	Indutor, 35,15 μ H, Thornton NEE 25/10/6
3	2	$R_{d_1}-R_{d_2}$	Resistor, 1 Ω 2W
4	4	$C_{f_{11}}-C_{f_{12}}-C_{f_{21}}-C_{f_{22}}$	Capacitor, 0,47 μ F/330Vac, EPCOS
5	16	$A_1-A_2-A_3-A_4$	MEV1S1205DC, 1W, Murata
		$A_5-A_6-A_7-A_8$	
		$A_9-A_{10}-A_{11}-A_{12}$	
		$A_{13}-A_{14}-A_{15}-A_{16}$	
6	4	PWM1-PWM2	FCI6800 Connector
		PWM3-PWM4	
7	1	VCC	JSTB4P Connector
9	16	Vbus-Vout	Rivet Hexagonal Connector
		Conector-PWM1	
		Conector-PWM2	
		Conector-PWM3	
		Conector-PWM4	
		Conector-VCC1	
		Conector-VCC2	
		Conector-VCC3	
		Conector-VCC4	
		Conector-MP-VBUS1	
		Conector-MP-VBUS2	
		Conector-MP-VBUS3	
		Conector-MP-VBUS4	
Conector-VBUS-Vo1			
Conector-VBUS-Vo2			
Conector-VBUS-Vo3			
Conector-VBUS-Vo4			



Módulos (NPC + Driver)	
File	Revision
Size	Number
A3	
Date	27/07/2015
File	C:\Users\respon\Documents\...
Drawn By	

