

UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM CIÊNCIA DA COMPUTAÇÃO

Afonso Roberto Plantes Neto

**SISTEMA INTEGRADO DE BAIXO CONSUMO PARA AQUISIÇÃO DE
ECG E CÁLCULO DA VFC**

Santa Maria, RS
2020

Afonso Roberto Plantes Neto

**SISTEMA INTEGRADO DE BAIXO CONSUMO PARA AQUISIÇÃO DE ECG E
CÁLCULO DA VFC**

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Ciência da Computação, Área de Concentração em Microeletrônica e Processamento de Sinais, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Mestre em Ciência da Computação**. Defesa realizada por videoconferência.

ORIENTADOR: Prof. Cesar Ramos Rodrigues

Santa Maria, RS
2020

Plantes Neto, Afonso Roberto
Sistema Integrado de Baixo Consumo para Aquisição de
ECG e Cálculo da VFC / Afonso Roberto Plantes Neto.-
2020.
78 p.; 30 cm

Orientador: Cesar Ramos Rodrigues
Dissertação (mestrado) - Universidade Federal de Santa
Maria, Centro de Tecnologia, Programa de Pós-Graduação em
Ciência da Computação , RS, 2020

1. Front-end analógico 2. Sistema em Chip 3.
Eletrocardiografia 4. Detector QRS I. Rodrigues, Cesar
Ramos II. Título.

Sistema de geração automática de ficha catalográfica da UFSM. Dados fornecidos pelo autor(a). Sob supervisão da Direção da Divisão de Processos Técnicos da Biblioteca Central. Bibliotecária responsável Paula Schoenfeldt Patta CRB 10/1728.

©2020

Todos os direitos autorais reservados a Afonso Roberto Plantes Neto. A reprodução de partes ou do todo deste trabalho só poderá ser feita mediante a citação da fonte.

Endereço: Avenida Roraima, n. 1000, Prédio 7, Anexo B, Sala 287 – Cidade Universitária – Bairro Camobi – Santa Maria – RS, CEP 97105-900

End. Eletr.: afonso.plants@gmail.com

Afonso Roberto Plantes Neto

**SISTEMA INTEGRADO DE BAIXO CONSUMO PARA AQUISIÇÃO DE ECG E
CÁLCULO DA VFC**

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Ciência da Computação, Área de Concentração em Microeletrônica e Processamento de Sinais, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Mestre em Ciência da Computação**.

Aprovado em 19 de fevereiro de 2020:

Cesar Ramos Rodrigues, Dr. (UFSM)
(Presidente/Orientador)

Jefferson Luiz Brum Marques, Dr. (UFSC) (videoconferência)

Cesar Augusto Prior, Dr. (UFSM)

Santa Maria, RS
2020

DEDICATÓRIA

Aos meus pais Eliani de Fátima Biava dos Santos Plantes e Adão dos Santos Plantes pelo incentivo e amor incondicional. À minha noiva pelo apoio contínuo, dedicação e carinho.

AGRADECIMENTOS

A Deus pela nossa saúde e por permitir estarmos sempre em busca de novos conhecimentos e desafios.

Aos professores da UFSM, pela responsabilidade e dedicação em nos repassarem um pouco de seus conhecimentos.

Aos meus pais que sempre estão me apoiando em tudo que necessito, incentivando meus estudos até nos momentos mais difíceis e formando a base para minha educação.

Ao meu orientador Prof^o Dr^o Cesar Ramos Rodrigues, pela oportunidade, confiança, incentivo, e forte contribuição na elaboração deste trabalho.

Aos meus colegas do grupo, os quais compartilhamos desafios e aprendizados nesse período.

A minha noiva que me acompanhou durante toda essa jornada.

A força não vem daquilo que você consegue fazer. Ela vem da superação dos obstáculos que você um dia pensou que não conseguiria vencer.

(Rikki Rogers)

RESUMO

SISTEMA INTEGRADO DE BAIXO CONSUMO PARA AQUISIÇÃO DE ECG E CÁLCULO DA VFC

AUTOR: Afonso Roberto Plantes Neto
ORIENTADOR: Cesar Ramos Rodrigues

Este trabalho propõe um *front-end* analógico de baixo consumo para adquirir sinais de ECG e calcular a variabilidade da frequência cardíaca (VFC), que possui diversas aplicações biomédicas. Muitos detectores QRS utilizam técnicas digitais (*software*) para processar o ECG e calcular a VFC, agregando maior complexidade e custo computacional – gastando mais energia. Mas realizar a detecção com circuitos analógicos pode promover reduções de área e consumo de energia, sem circuitos muito complexos e conversores analógicos digitais (ADCs). O sistema proposto contém um amplificador de instrumentação – usando técnicas para reduzir o descasamento entre o dispositivos e ruído –, um filtro passa-bandas com frequência de corte 8-40 Hz, um operador de energia da derivada, um comparador, e alguns circuitos digitais para calcular a VFC. Todo o sistema é implementado usando o processo de 180nm da TSMC ocupando uma área de 0.086mm² e consumindo 6.52μW de uma fonte de alimentação de 1.8V. A performance do detector de batimentos é avaliada com o banco de dados de arritmias do *MIT-BIH*, usando as métricas já estabelecidas para a comparação com outros detectores. Neste trabalho, conseguiu-se para o detector 98.8% sensibilidade e 99.66% de precisão, com o *threshold* fixo no comparador. Além disso, é verificado a influência do erro da posição relativa do batimento detectado em um algoritmo de classificação de batimentos.

Palavras-chave: *Front-end* analógico. Sistema em Chip. Eletrocardiografia. Detector QRS.

ABSTRACT

A LOW POWER INTEGRATED SYSTEM FOR ECG ACQUISITION AND HRV CALCULATION

AUTHOR: Afonso Roberto Plantes Neto

ADVISOR: Cesar Ramos Rodrigues

This work proposes a low power consumption analog front-end to acquire ECG signals and calculate heart rate variability (HRV), which has several biomedical applications. Many QRS detectors use digital techniques (software) to process the ECG and calculate HRV, adding more complexity and computational cost – using more energy. But performing detection with analog circuits can reduce area and power consumption, without complex circuits and analog-to-digital converters (ADCs). The proposed system contains an instrumentation amplifier – using techniques to reduce device mismatch and noise –, a bandpass filter with a cutoff frequency of 8-40 Hz, an energy derivative non-linear operator, a comparator, and some digital circuits to calculate HRV. The entire system is implemented using TSMC 180nm process design kit occupying an area of 0.086mm² and consuming 6.52 μ W from a 1.8V power supply. Heart rate detector performance is evaluated with the MIT-BIH arrhythmia database, using the metrics already established for comparison with other detectors. It was achieved 96.55% sensitivity and 99.49% precision for the proposed detector using a fixed threshold. In addition, the influence of the error of the relative position of a detected beat in a beat classification algorithm is verified.

Keywords: Analog front-end. System on chip. Electrocardiography. QRS detector.

LISTA DE FIGURAS

Figura 2.1 – Exemplo de um sinal de ECG.	17
Figura 2.2 – Localização dos eletrodos para um eletrocardiograma padrão de 12 derivações.	18
Figura 2.3 – Posições dos eletrodos em marcapasso cardíaco (a) e epilepsia (b).	19
Figura 2.4 – Diagrama de blocos da arquitetura comumente usada para detecção do complexo QRS. A entrada é um sinal de ECG – previamente amplificado, filtrado e, talvez, digitalizado –, e a saída é uma série de pulsos indicando os complexos detectados.	23
Figura 3.1 – Diagrama de blocos apresenta uma aplicação do sistema de aquisição de intervalos RR (quadrado tracejado), podendo ser utilizado em um classificador implementado de forma analógica ou digital. A entrada do sistema é um sinal de ECG, e a saída pode ser o valor do intervalo RR (<i>RR_times</i>) ou um pulso indicando complexo QRS válido.	26
Figura 3.2 – Esquemático do LNA com ganho ajustável. a) Esquema de realimentação usando pseudo-resistores MP1 a MP8 para polarizar a entrada. b) Núcleo telescópico do amplificador de entrada.	28
Figura 3.3 – Frequência do canto do ruído <i>flicker</i> (f_{co}) para diferentes comprimentos de canais dos transistores NMOS e PMOS em relação a g_m/I_D , usando o mesmo largura de canal. Para um mesmo tamanho e g_m/I_D , a f_{co} de transistores PMOS é 7.6 vezes menor que a de transistores NMOS.	29
Figura 3.4 – Espectro de potência do sinal de ECG, complexo QRS, ondas P e T.	30
Figura 3.5 – Esquemático do operador de energia da derivada.	31
Figura 3.6 – Variação da tensão de disparo do inversor CMOS em relação a W_P/W_N fixando W_N em $1\mu m$	32
Figura 3.7 – Ilustração do sinais do sistema durante o funcionamento.	33
Figura 4.1 – Sistema para detecção do complexo QRS e cálculo da VFC	34
Figura 4.2 – Amplificador telescópico e circuito de polarização.	35
Figura 4.3 – Esquemático do circuito de realimentação de modo comum. As entradas V_{in1} e V_{in2} são conectadas às saídas do amplificador telescópico.	38
Figura 4.4 – Modificações no par diferencial do amplificador de entrada.	39
Figura 4.5 – Layout do amplificador de entrada com o SPI de controle.	40
Figura 4.6 – Célula de 1 bit da SPI em a), associação de n células b).	40
Figura 4.7 – Detector de picos: A) Polarização, B) Multiplicador, C) Amplificador fonte comum e D) Comparador.	41
Figura 4.8 – Ganho da multiplicação para um aumento de W/L M_0 , M_1 e M_2	42
Figura 4.9 – <i>Layout</i> do detector de picos	43
Figura 4.10 – Disposição dos blocos digitais do medidor de intervalos RR.	44
Figura 4.11 – Diagrama de estados do circuito de <i>single shot</i>	44
Figura 4.12 – Esquemático do detector de bordas.	45
Figura 4.13 – Diagrama de estados do contador de intervalos da onda R. A entrada da máquina de estados, θ , é a borda de subida do sinal <i>Valid_QRS</i> . Os estados com a 'X', <i>don't care</i> , duram apenas um ciclo de relógio e só são afetados pelo sinal n_rst	45
Figura 5.1 – Circuito de testes do amplificador em malha aberta.	48
Figura 5.2 – Circuito de testes do amplificador em malha fechada.	48

Figura 5.3 – Simulação DC realizando a busca do menor <i>offset</i> absoluto na saída. . .	49
Figura 5.4 – Resposta em frequência do amplificador diferencial sem realimentação. . .	50
Figura 5.5 – Resposta em frequência com diferentes configurações de ganho.	51
Figura 5.6 – Resposta em frequência da CMRR e PSRR para uma simulação com o <i>layout</i> do amplificador.	51
Figura 5.7 – Ruído total referenciando à entrada.	52
Figura 5.8 – Gráfico em dB da faixa de saída, simulação com ganho V_{od}/V_{id} do amplificador vs V_{od}	53
Figura 5.9 – Circuitos utilizados para caracterização o detector	56
Figura 5.10 – Resultados das simulação transiente do detector de picos para a trecho da gravação 103 do banco de arritmia do MIT.	56
Figura 5.11 – Resultados das simulação transiente do detector de picos para a trecho da gravação 104 do banco de arritmia do MIT.	57
Figura 5.12 – Esquemático do circuito de teste usado para simulações AMS.	58
Figura 5.13 – Demonstração de funcionamento do medidor de intervalos RR.	59
Figura 5.14 – Bancada de testes utilizada para levantar as características do sistema de aquisição de intervalos RR.	60
Figura 5.15 – Demonstração de funcionamento do sistema de aquisição de intervalos RR.	61
Figura 5.16 – VFC da gravação 103 contendo valores de referência (azul contínuo) e simulados (vermelho tracejado com círculos).	63
Figura 5.17 – Erro percentual para os intervalos RR detectados na amostra 103.	64
Figura A.1 – Fluxograma de geração de <i>lookup tables</i> dos transistores.	72
Figura A.2 – Esquemático utilizado para caracterização dos transistores (a) NMOS e (b) PMOS – as setas indicam os parâmetros que foram variados em cada teste.	73
Figura B.1 – Realimentação capacitiva do LNA.	74
Figura B.2 – Configuração do teste de bancada do amplificador.	75
Figura B.3 – Diagrama com pinos do amplificador e detector QRS com correção da numeração.	77
Figura B.4 – Identificação de todos os pinos corrigida.	77

LISTA DE TABELAS

Tabela 3.1 – Especificações do OTA.	30
Tabela 4.1 – Dimensões dos transistores do amplificador	37
Tabela 4.2 – Dimensões dos transistores do amplificador de CMFB.	38
Tabela 4.3 – Dimensões do transistores do detector de picos	43
Tabela 5.1 – Média e desvio padrão e quartil em 400 simulações Monte Carlo com o amplificador em malha aberta para diferentes casos.	54
Tabela 5.2 – Resumo das características do amplificador Telescópico simuladas a partir do layout extraído.	55
Tabela 5.3 – Comparativo do consumo de energia utilizando as codificações, binária, Gray, <i>One Hot</i> e <i>One Cold</i>	59
Tabela 5.4 – Performance do detector do complexo QRS.	62
Tabela 5.5 – Resultados do classificador utilizando os intervalos RR de referência e os obtidos por simulação.	65
Tabela 5.6 – Comparação do detector proposto com trabalhos publicados.	65
Tabela B.1 – Configuração dos bits da SPI com exemplos.	75

LISTA DE ABREVIATURAS E SIGLAS

AAMI	<i>Association for the Advancement of Medical Instrumentation</i>
ASIC	<i>Application Specific Integrated Circuits</i>
BPF	Band-pass filter
BPM	Batimentos por Minuto
CMOS	<i>Complementary Metal Oxide Semiconductor</i>
CMRR	<i>Common Mode Rejection Ratio</i>
CVP	Contração Ventricular Prematura
DER	Taxa de erro da detecção
ECG	Eletrocardiograma
ED	Operador de Energia da Derivada
F	Batimento de Fusão
FC	Frequência Cardíaca
GBW	<i>Gain Bandwidth Product</i>
HRV	<i>Heart Rate Variability</i>
ICG	<i>Impedance Cardiogram</i>
LNA	<i>Low noise amplifier</i>
MIT-BIH	<i>Massachusetts Institute of Technology – Beth Israel Hospital</i>
N	Batimento normal
PB	Passa-baixa
PDK	<i>Process Design Kit</i>
PPG	<i>Photoplethysmography</i>
PSRR	<i>Power Supply Rejection Ratio</i>
SNA	Sistema Nervoso Autônomo
SNR	<i>Signal-to-noise ratio</i>
SPI	<i>Serial Peripheral Interface</i>
SVEB	Batimento ectópico supraventricular
UGF	Frequência de Ganho Unitário

VEB	Batimento ectópico ventricular
VHDL	VHSIC <i>Hardware Description Language</i>
VFC	Variabilidade da Frequência Cardíaca
VLSI	<i>Very Large Scale Integration</i>
VHSIC	<i>Very High Speed Integrated Circuits</i>
VNS	<i>Vagal Nerve Stimulation</i>

SUMÁRIO

1	INTRODUÇÃO	15
1.1	ESTRUTURA DO TRABALHO	16
2	FUNDAMENTOS ELETROCARDIOGRAFIA	17
2.1	ELETROCARDIOGRAMA	17
2.1.1	Medição do Sinal de ECG	18
2.1.2	Medidas da performance de detectores QRS	19
2.2	VARIABILIDADE DA FREQUÊNCIA CARDÍACA	20
2.2.1	Índices no Domínio do Tempo	21
2.2.2	Índices no Domínio da Frequência	21
2.3	APLICAÇÕES DA VFC	22
2.3.1	<i>Biofeedback</i>	22
2.3.2	Tratamento de Epilepsia	22
2.3.3	Dispositivo cardíaco eletrônico implantável (DCEI)	22
2.3.4	Diabetes mellitus	23
2.4	DETECÇÃO DO COMPLEXO QRS	23
3	SISTEMA DE AQUISIÇÃO DE INTERVALOS RR	26
3.1	AMPLIFICADOR DE ENTRADA	27
3.2	FILTRO LINEAR	29
3.3	DETECÇÃO DO PICO	30
3.3.1	Operador de Energia da Derivada (ED)	30
3.3.2	Comparador	31
3.4	MEDIDOR DE INTERVALOS RR	32
4	CIRCUITOS PARA AQUISIÇÃO DE INTERVALOS RR	34
4.1	PROJETO DO AMPLIFICADOR DE BAIXO RUÍDO	34
4.1.1	Realimentação do modo comum (CMFB)	37
4.1.2	Redução do Descasamento	37
4.1.3	Layout do amplificador	39
4.2	DETECTOR DE PICOS	41
4.3	SÍNTESE DO MEDIDOR DE INTERVALOS RR	43
5	RESULTADOS	47
5.1	SUB-BLOCOS	47
5.1.1	Resultados do Amplificador	47
5.1.1.1	<i>Recombinação de pares diferenciais</i>	49
5.1.1.2	<i>Resposta em Frequência</i>	49
5.1.1.3	<i>CMRR e PSRR</i>	50
5.1.1.4	<i>Análise do Ruído</i>	52
5.1.1.5	<i>Comportamento em Grandes Sinais</i>	53
5.1.1.6	<i>Variações Monte Carlo</i>	53
5.1.1.7	<i>Resumo de características do amplificador</i>	55
5.1.2	Resultados do detector de picos	55
5.1.3	Medidor de intervalos RR	57
5.2	SISTEMA COMPLETO	58
5.2.1	Verificação com banco de arritmias MIT-BIH	60
5.2.2	Resumo das características do sistema	64
6	CONCLUSÃO	66

REFERÊNCIAS BIBLIOGRÁFICAS	68
APÊNDICE A – CARACTERIZAÇÃO DOS TRANSISTORES	72
APÊNDICE B – ROTEIRO DE DE TESTES NO AMPLIFICADOR	74
APÊNDICE C – DIAGRAMA DE PINAGEM DO CIRCUITO INTEGRADO	78

1 INTRODUÇÃO

Os avanços na microeletrônica tornaram possível o desenvolvimento de sistemas mais compactos e com menor consumo de energia para o processamento, tratamento e análise de biopotenciais. Além disso, esses sistemas têm contribuído para o monitoramento e diagnóstico de pacientes com doenças cardiovasculares como arritmias, isquemias miocárdicas e predição de morte súbita (ALGHATRIF; LINDSAY, 2012; ACHARYA et al., 2006).

Atualmente, as doenças cardiovasculares (DCV) são a principal causa de morte no mundo. Segundo a organização mundial de saúde (OMS), em 2016, 31% do total de mortes globais foram causadas por doenças cardiovasculares (WHO, 2019). Nesse contexto, a eletrocardiografia desempenha um importante papel no entendimento de doenças cardíacas e relacionadas ao longo dos anos.

O eletrocardiograma (ECG), técnica que consiste em registrar graficamente a atividade elétrica do coração na superfície do corpo, é bastante utilizado na medicina, pois fornece um diagnóstico rápido do coração a respeito de cardiopatias. No sinal do ECG, as deflexões (ou ondas) são caracterizadas pelas letras P, Q, R, S, T e U, que representam as flutuações do sinal a cada ciclo cardíaco.

As deflexões Q, R e S formam o complexo QRS, que corresponde a contração (despolarização) dos ventrículos. A detecção do complexo QRS é usada para obter a frequência cardíaca (FC) e calcular a variabilidade da frequência cardíaca (VFC).

A VFC representa variação no tempo entre os intervalos batimentos consecutivos. Essa variação reflete a ação do sistema nervoso autônomo (SNA) para manter o equilíbrio do sistema cardiovascular. Ao longo dos anos, a VFC tem ganhado importância em diagnósticos automatizados. Dentre esses diagnósticos, temos a detecção de estresse (HEALEY; PICARD, 2005), predição de infarto (MELILLO et al., 2015), arritmias (TSIPOURAS; FOTIADIS; SIDERIS, 2005), epilepsia (HASHIMOTO et al., 2013), entre outras (MALIK et al., 1996).

Arritmias são definidas por um único batimento ou conjunto de batimentos irregulares que alteram a frequência cardíaca. Esses eventos podem acontecer em corações saudáveis por conta da respiração, mas podem indicar problemas graves como infarto ou morte súbita (TSIPOURAS; FOTIADIS; SIDERIS, 2005).

Dependendo das condições do coração do paciente, o tratamento para arritmias pode ser realizado com dispositivos cardíacos eletrônicos implantáveis (DCEI) como o marca-passo (MP) e o cardioversor desfibrilador implantável (CDI), esses dispositivos geram estímulos elétricos para controlar o ritmo cardíaco. Aparelhos como o CDI atuam tanto como marca-passo regulando o ritmo, ou como desfibrilador evitando paradas cardíacas; para fazer isso, é necessário que o aparelho identifique o evento para realizar a atuação. Assim, o desenvolvimento de um sistema de aquisição de intervalos RR aliado a um clas-

sificador de arritmias pode contribuir a esses dispositivos cardíacos implantáveis.

Muitos detectores QRS são implementados em software, atingindo ótimos índices de detecção (ELGENDI, 2013). No entanto, o custo computacional para realizar essa operação pode ser alto, principalmente em relação ao consumo de energia. Em um computador ou monitor de leito, essa operação não custa muito, mas em dispositivos alimentados à bateria como monitores portáteis, *wearable* e implantáveis pode fazer diferença.

Em alguns dispositivos, como marcapassos de epilepsia e cardíacos, apenas a análise da frequência cardíaca pode ser suficiente para saber quando ativar os estímulos (SCHNEIDER et al., 2015). Como se tratam de dispositivos implantáveis, devem consumir pouca energia para durar anos dentro do corpo da pessoa sem trocar a bateria (MIN et al., 2013). A troca frequente da bateria em um dispositivo implantável pode trazer riscos de infecções, pois é necessária uma cirurgia.

Apesar da boa performance obtida com detectores QRS digitais, o tratamento de todo o sinal via digital pode trazer maiores custos em área e consumo de energia. Nessa modalidade é necessário utilizar conversor analógico digital (inglês ADC) para digitalizar o sinal de ECG antes de realizar a detecção do complexo QRS.

Como algumas funções podem ser implementadas com menor complexidade e consumo com circuitos analógicos, o desenvolvimento de um detector QRS analógico pode trazer benefícios em aplicações implantáveis. Além disso, um sistema de classificação usando redes neurais pulsadas (SNN) poderia se beneficiar de um sinal pulsado gerado pelo detector analógico (AMIRSHAHI; HASHEMI, 2019).

Em vista disso, o objetivo deste trabalho é propor um *front-end* analógico (AFE), contendo circuitos analógicos/mistos com baixo consumo, para detecção da onda R e cálculo da VFC. Os circuitos são implementados na tecnologia de 180nm da TSMC, operado em 1.8V. Para reduzir o consumo de energia do circuito, a detecção da onda R é efetuada em um circuito analógico. Depois, o sistema conta com uma máquina de estados, escrita em VHDL, para medir os intervalos RR.

1.1 ESTRUTURA DO TRABALHO

O restante dessa dissertação está organizado da seguinte maneira. No capítulo 2 é feita uma revisão sobre eletrocardiografia, formas de medição do ECG e da frequência cardíaca, aplicações da VFC, e detectores QRS. No capítulo seguinte são apresentados os circuitos que compõe AFE para aquisição de intervalos RR. O capítulo 4 faz um detalhamento e projeto de alguns subsistemas apresentados no capítulo 3. O capítulo 5 expõe os resultados do sistema de detecção de batimentos, e verifica o quanto a posição do batimento detectado impacta na performance de um classificador de arritmia. O último capítulo apresenta as conclusões e perspectivas para melhoria do sistema.

2 FUNDAMENTOS ELETROCARDIOGRAFIA

2.1 ELETROCARDIOGRAMA

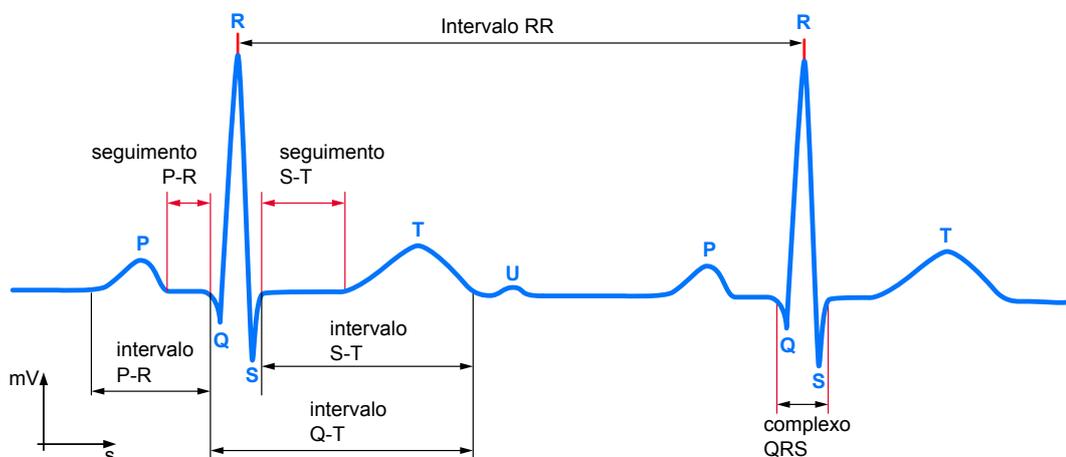
O eletrocardiograma (ECG) é uma técnica não invasiva usada registrar graficamente a atividade elétrica do coração. Isto é feito posicionando eletrodos na superfície do corpo de forma que os sinais elétricos gerados pelo coração possam ser captados.

Em 1887, Augustus Waller registrou o primeiro eletrocardiograma de um humano usando o eletrômetro capilar de Lippmann, que registrava os pulsos do coração em um papel fotográfico através das flutuações no mercúrio (MACFARLANE et al., 2010). Mais tarde, o eletrocardiograma foi aperfeiçoado por Willem Einthoven, que foi um dos primeiros a registrar a atividade elétrica do coração, formando um sinal (Figura 2.1) como se tem hoje (ALGHATRIF; LINDSAY, 2012).

Naquele tempo, os pacientes tinham que deixar seus membros imersos em uma solução salina para gravar o ECG. Hoje em dia, os aparelhos de ECG são mais portáteis e podem, até mesmo, ser vestidos (LEE; CHUNG, 2009). Em decorrência dessa redução, além do uso em repouso, o ECG pode também ser realizado com a pessoa em movimento, o que facilita sua aplicação no ambiente doméstico e durante atividades físicas.

Um período típico de ECG é caracterizado por cinco picos e vales (também conhecidos como deflexões ou ondas) que estão relacionados à contração e ao relaxamento dos músculos do coração. Cada uma dessas deflexões foi denominada com as letras de P a T por Willem Einthoven (JEONG; BYCHKOV; SEARSON, 2019). A Figura 2.1 apresenta uma amostra de um típico sinal de ECG, onde foram destacados os intervalos e segmentos entre as deflexões e a atividade de cada onda é descrita a seguir:

Figura 2.1 – Exemplo de um sinal de ECG.



Fonte: AUTOR.

1. a onda P representa despolarização dos átrios seguida de sua contração;

2. o complexo QRS (combinação das ondas Q, R e S) representa despolarização dos ventrículos seguida de sua contração e apresenta, além disso, maior amplitude que a onda P e T;
3. a onda T corresponde a repolarização dos ventrículos, relaxamento.

Como a despolarização dos ventrículos (complexo QRS) apresenta a maior variação de amplitude no sinal de ECG, ela é usada como indicador de um batimento. Assim, o intervalo entre as ondas R é utilizado para calcular a frequência cardíaca (FC) instantânea, em batimentos por minuto, pela seguinte relação

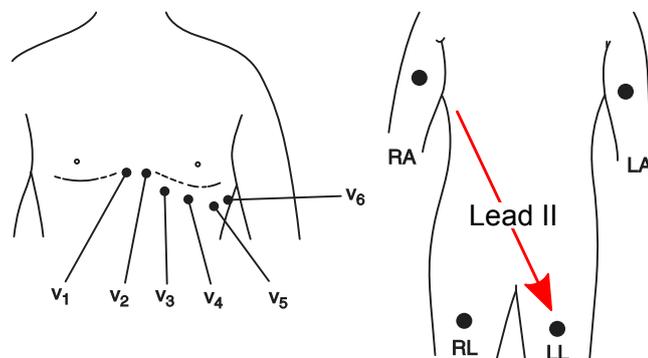
$$FC = \frac{60}{\text{intervalo_RR}(s)} \text{ (bpm)}. \quad (2.1)$$

2.1.1 Medição do Sinal de ECG

O sinal de ECG pode ser medido em mais de uma derivação (em inglês *Lead*), que está relacionada com as posições dos eletrodos utilizados para obter a atividade elétrica do miocárdio. A posição dos eletrodos para um ECG padrão com 12 derivações é ilustrada na Figura 2.2, onde 8 derivações são valores medidos entre dois eletrodos e 4 são obtidas a partir dos valores medidos (BHARADWAJ, 2015).

Para detectar o complexo QRS é importante escolher uma posição de eletrodos, que favoreça sua detecção (PAHLM; SÖRNMO, 1984). Eletrodos posicionados como na derivação II, medida entre o braço direito (RA) e a perna esquerda (LL), apresentam complexos QRS mais acentuados. Para aumentar a relação sinal ruído (SNR), os eletrodos podem ser posicionados mais próximos do coração (JEONG; BYCHKOV; SEARSON, 2019). Dessa maneira deve haver menor movimentação dos eletrodos.

Figura 2.2 – Localização dos eletrodos para um eletrocardiograma padrão de 12 derivações.



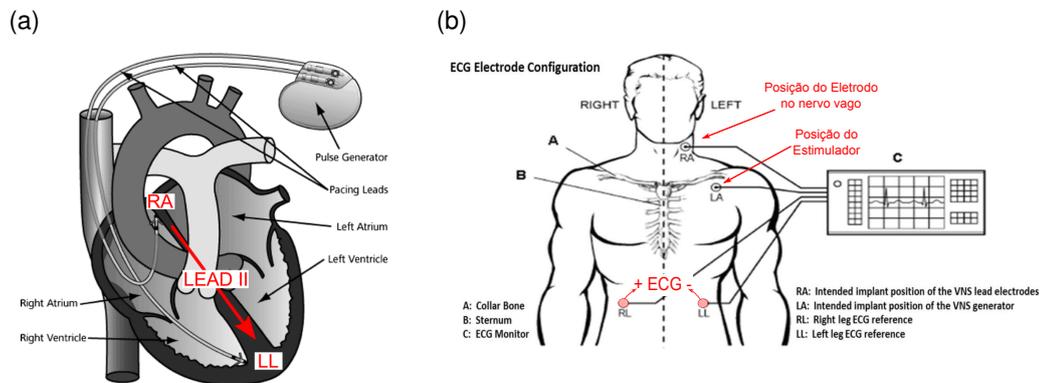
Fonte: Adaptado de Bharadwaj (2015).

Em dispositivos implantados como marcapassos, os eletrodos de medição ficam na mesma região onde é gerado o estímulo elétrico (WONG et al., 2004). A Figura 2.3a demonstra como esses eletrodos são inseridos no coração.

Já em marcapassos usados para tratamento de epilepsia (estimulação do nervo vago), que usa a VFC como preditor de convulsões, seu implante é feito na parte esquerda do tórax, abaixo da clavícula, e os eletrodos que medem o ECG são posicionados abaixo do tórax nas posições RL e LL; já o estímulo elétrico ocorre entre as posições LA e RA (SCHNEIDER et al., 2015).

Essas posições de eletrodos podem apresentar diferentes amplitudes e formatações do sinal de ECG em relação ao padrão. No estudo apresentado por (SCHNEIDER et al., 2015), foram tomadas medidas de ECG em sete posições diferentes no corpo para determinar a melhor localização dos eletrodos, que captasse uma onda R com amplitude maior que 0,4mV. A Figura 2.3b apresenta esses pontos de medição no tórax.

Figura 2.3 – Posições dos eletrodos em marcapasso cardíaco (a) e epilepsia (b).



Fonte: Adaptado de Wong et al. (2004) (a) e Schneider et al. (2015) (b).

2.1.2 Medidas da performance de detectores QRS

Para que um detector QRS possa ser usado em dispositivos médicos, é necessário que ele tenha sua performance avaliada. As métricas mais utilizadas para isso são a sensibilidade (Se) e a Precisão ($+P$), que podem ser calculados pelas equações (2.2) e (2.3) (PAHLM; SÖRNMO, 1984).

$$Se = \frac{TP}{TP + FN} \times 100\% \quad (2.2)$$

$$+P = \frac{TP}{TP + FP} \times 100\% \quad (2.3)$$

onde TP é o número de batimentos detectados como verdadeiros, FP é o número de batimentos detectados erroneamente, e FN é o número de batimentos não detectados. Um intervalo de tolerância de 50ms foi adotado para determinar se um complexo QRS é TP (LIU et al., 2018). Além disso, é possível calcular a taxa de erro de detecção (em inglês detection error rate – DER) pela Equação 2.4, que indica a proporção dos erros com

relação aos batimentos totais.

$$DER = \frac{FP + FN}{TP + FN} \times 100\% \quad (2.4)$$

Ao longo dos anos, houve um grande esforço para padronizar e disponibilizar online bancos de dados contendo biopotenciais previamente caracterizados, que são vitais para avaliar e comparar a performance de algoritmos, detectores, entre outros. O site *Physionet* dá acesso a diferentes bancos de dados contendo sinais fisiológicos caracterizados e digitalizados, e a sua plataforma WFDB dispõe de ferramentas para processamento e análise dos sinais (GOLDBERGER et al., 2000). Uma dessas ferramentas é o algoritmo *bx*, que permite avaliar a performance de um detector QRS.

Desses bancos de dados disponíveis no *Physionet*, o banco de arritmias do MIT/BIH é usado frequentemente para avaliação e comparação de detectores QRS. Ele contém 48 gravações anotadas de ECGs com 30 minutos de duração, que foram amostradas a uma taxa de 360 Hz com 11 bits de resolução e amplitude de até 10 mV.

Dessas gravações, 25 foram escolhidas com os tipos menos comuns de arritmias dentro de 4000 gravações de 24 horas de ECGs ambulatoriais, o restante foi escolhido de maneira aleatória (MOODY; MARK, 2001). Muitas gravações, nessa base de dados, possuem picos da onda R bem destacados com poucos artefatos (gravações 100-107); enquanto, em algumas gravações, a detecção de complexos QRS pode ser mais difícil devido a ruídos e artefatos (gravações 108 e 207).

2.2 VARIABILIDADE DA FREQUÊNCIA CARDÍACA

A variabilidade da frequência cardíaca (VFC) representa as oscilações instantâneas na frequência cardíaca (FC) e no intervalo de tempo entre batimentos consecutivos. Utilizando um detector do complexo QRS, a frequência cardíaca pode ser obtida de um ECG. Contudo, além do ECG, a FC pode ser obtida de outras maneiras como a Fotopletismografia (PPG), o Cardiograma de impedância (ICG), entre outros (JEONG; BYCHKOV; SEARSON, 2019).

O sistema nervoso autônomo (SNA) e o sistema circulatório são responsáveis pela regulação da frequência dos batimentos; conseqüentemente, flutuações na FC servem como indicador da atividade do sistema nervoso autônomo (SNA) (ACHARYA et al., 2006). Ao final dos anos 80, a VFC foi confirmada como um preditor de infarto seguido de morte (MALIK et al., 1996).

Hoje em dia, existem diversos métodos de classificação das condições do sistema nervoso e cardiovasculares baseados na VFC. Esses métodos se baseiam na análise de índices extraídos da VFC, que podem ser obtidos a partir da análise no tempo, na frequência e também por métodos não lineares (ACHARYA et al., 2006). Assim, para calcular esses índices é necessário um trecho contendo pelo menos 5 minutos de intervalos RR

(ACHARYA et al., 2006).

2.2.1 Índices no Domínio do Tempo

Os índices no domínio do tempo podem ser calculados diretamente dos intervalos RR. O relatório especial da força tarefa da ECC/NASPE, em 1996, padronizou rótulos dos índices, tanto no domínio do tempo, quanto da frequência (MALIK et al., 1996). Os índices no domínio tempo são descritos a seguir.

Média RR (ms): Média dos intervalos RR.

SDNN (ms): Desvio padrão dos intervalos RR.

RMSSD (ms): A raiz quadrada média da diferença entre os intervalos RR adjacentes.

SDSD (ms): Média dos desvios padrões de todos os intervalos RR para todos os segmentos de 5 minutos em uma gravação.

pNN50 (%): Número total de pares de intervalos RR adjacentes, cuja diferença varia mais que 50 ms, dividido pelo total de intervalos RR.

Índice Triangular: O número de intervalos RR dividido pela altura do histograma de todos os intervalos RR medidos em uma escala discreta com intervalos de 1/128 s.

Potência Total (ms²): Variância de todos os intervalos RR.

2.2.2 Índices no Domínio da Frequência

Antes de calcular os índices no domínio da frequência, o vetor contendo os intervalos RR deve ser re-amostrado em períodos iguais de tempo; isso é feito por uma interpolação usando *spline*. As características do domínio da frequência podem ser calculadas através da densidade do espectro de potência (sigla em inglês - PSD) do vetor contendo os intervalos RR re-amostrados, e, também, podem ser calculadas a partir da análise de Fourier ou por um modelo autorregressivo (AR) (ACHARYA et al., 2006). Os principais índices no domínio da frequência são descritos a seguir.

LF: componente de baixa frequência com variação entre 0.04 Hz - 0.15 Hz. LF reflete as modulações do sistema nervoso simpático e parassimpático.

HF: componente de alta frequência com variação entre 0.15 Hz - 0.4 Hz. HF reflete a atividade do sistema nervoso parassimpático.

LF/HF: Razão de LF por HF. LF/HF reflete o balanço entre a atividade dos sistemas nervoso simpático e parassimpático.

2.3 APLICAÇÕES DA VFC

2.3.1 *Biofeedback*

A técnica de *biofeedback*, desenvolvida em 1980, consiste de um treinamento psicológico, no qual, o paciente observa a frequência dos batimentos e da respiração em um monitor tentando maximizar a variabilidade da frequência cardíaca (VFC) e adquirir maiores amplitudes de respiração em sínus arritmia (Jiménez Morgan; Molina Mora, 2017). Nessa condição, é esperado que o paciente respire mais lentamente – cerca de seis vezes por minuto –, maximizando a troca de gases nos alvéolos, e gerenciando melhor o estresse. Consequentemente, isso melhora a performance dos atletas (GROSS et al., 2018; Jiménez Morgan; Molina Mora, 2017).

2.3.2 Tratamento de Epilepsia

Pacientes com epilepsia refrataria sofrem de convulsões incontroláveis. Essas crises estão associadas a várias alterações nas funções do sistema nervoso autônomo (SNA), que podem levar a manifestações cardiovasculares, respiratórias, gastrointestinais, cutâneas e urinárias ou sexuais durante ou logo após o evento ictal (LEUTMEZER et al., 2003).

Por conta de alterações cardiovasculares ou acidentes, esses pacientes podem vir ao óbito durante as convulsões. As alterações nas funções autonômicas podem ser percebidas pela variabilidade da frequência cardíaca (HASHIMOTO et al., 2013). Além disso, uma parcela dos pacientes apresentam resistência aos medicamentos utilizados para controle das crises e são elegíveis para cirurgia ressectiva, que remove parte do cérebro que causa a convulsão (NIHR, 2017).

Assim, uma opção para esses pacientes é o uso de dispositivos para uma terapia de estimulação do nervo vago (VNS – sigla em inglês). Alguns desses dispositivos já estão disponíveis no mercado operando em regime contínuo, manual ou ativado automaticamente – nesse último caso, o dispositivo realiza a estimulação quando detecta uma taquicardia ictal (SCHNEIDER et al., 2015).

2.3.3 Dispositivo cardíaco eletrônico implantável (DCEI)

Dispositivos cardíacos eletrônicos implantáveis (DCEI) – marcapassos e cardioversores desfibriladores implantáveis (CDI) – são estimuladores elétricos utilizados no tratamento de arritmias cardíacas. Esse tipo de tratamento é indicado apenas nos casos em que tratamento via ablação por cateter ou medicamentos não são indicados (SOBRAC, 2020).

Assim, no caso do coração, o marcapasso é usado para detectar, monitorar e garantir que a taxa de batimentos cardíacos fique dentro de uma faixa segura (MIN et al., 2013). A aplicação mais comum é no tratamento de bradicardia ou bradiarritmia (coração

batendo mais lento que o normal) (WONG et al., 2004). Já o cardioversor desfibrilador implantável (CDI) tem função dupla, ora atua como marcapasso – acelerando o ritmo do coração quando lento–, ora como desfibrilador prevenindo paradas cardíacas e arritmias ventriculares fatais (SOBRAC, 2020).

Nesse contexto, a análise da VFC é um dos principais parâmetros na identificação de arritmias (KIM et al., 2014). Assim alguns *software* (MONDÉJAR-GUERRA et al., 2019) e também *application specific integrated circuits* (ASIC) (YIN et al., 2019) dependem da correta aquisição dos intervalos RR para analisar o ECG e detectar arritmias.

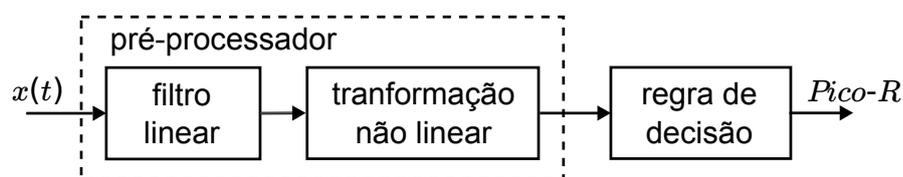
2.3.4 Diabetes mellitus

Diabetes mellitus está associada a um alto grau de mortalidade cardiovascular, e disfunções no sistema nervoso (ACHARYA et al., 2006). Em indivíduos saudáveis, alterações nos níveis de glicose modificam a ação do sistema nervoso autônomo (SNA). Em indivíduos com diabetes, essa regulação pode ser afetada, provocando alterações na VFC. Segundo Kudat et al. (2006), os indivíduos com diabetes apresentam uma redução nos índices da VFC no tempo (pNN50, SDNN, RMSSD) e na frequência (HF, LF), em relação aos indivíduos saudáveis.

2.4 DETECÇÃO DO COMPLEXO QRS

De maneira geral, detectores do complexo QRS são implementados conforme diagrama de blocos da Figura 2.4. O sinal $x(t)$ representa o sinal de ECG tratado, que pode estar na forma digital ou analógica; assim, os blocos de pré-processamento e decisão podem ser implementados no meio em que o sinal $x(t)$ é entregue. Independente da maneira escolhida, é necessário *front-end* analógico para amplificar o sinal de ECG. Depois de tratado o sinal pode ser ou não digitalizado.

Figura 2.4 – Diagrama de blocos da arquitetura comumente usada para detecção do complexo QRS. A entrada é um sinal de ECG – previamente amplificado, filtrado e, talvez, digitalizado –, e a saída é uma série de pulsos indicando os complexos detectados.



Fonte: Adaptado de Pahlm e Sörnmo (1984).

Após essa fase, o sinal de ECG vai para a fase de pré-processamento, onde passa por filtros lineares e transformações não lineares para realçar a região do complexo QRS e remover artefatos. Depois desse pré-processamento, um método de decisão, geralmente um *threshold*, é utilizado para identificar os picos da onda R (PAHLM; SÖRNMO, 1984).

Alguns autores implementam as técnicas mencionadas acima com circuitos puramente analógicos. Thakor et al. revisa técnicas de detecção do complexo QRS baseados em *threshold* fixo, controle de ganho e *threshold* automático; aponta para as principais limitações de um detector com *threshold* fixo: sensibilidade a variações de amplitude do sinal e pouca otimização (THAKOR; WEBSTER; TOMPKINS, 1983). Essas limitações podem ser resolvidas com um *threshold* adaptativo ou controle automático do ganho.

O método de controle automático de ganho depende da média da amplitude do sinal obtida a partir de ciclos anteriores; essa técnica responde lentamente às variações bruscas no sinal de ECG (ex: contração ventricular prematura (CVP)). Enquanto isso, o *threshold* adaptativo utiliza uma fração do valor do pico anterior como *threshold* do próximo ciclo. Apesar da resposta ser mais rápida, essa técnica pode causar aumento nos erros de detecção, por exemplo, quando um pico muito grande eleva o valor de V_{th} aumentando o número de falsos negativos (FN) (THAKOR; WEBSTER; TOMPKINS, 1983).

Para contornar isso, pode-se utilizar de *threshold* estatístico, que minimiza a relação FP/FN (falsos positivos sobre / falsos negativos) (THAKOR; WEBSTER; TOMPKINS, 1983). Dessa maneira, uma performance de 99.62% de sensibilidade e 99.71% de predição positiva é obtida com um circuito discreto, utilizando um banco de ECG independente com aproximadamente 10000 batimentos. O circuito é alimentado em 5V, informações de consumo não são apresentadas.

Outro método implementado analogicamente é apresentado em (RUHA; KOSTAMOVAARA; SÄYNÄJÄKANGAS, 1994). Nesse, é desenvolvido um chip utilizando filtros passa-banda e uma regra de decisão por *threshold* adaptativo, além disso alguns destes circuitos são implementados utilizando capacitor chaveado e técnicas digitais.

Uma máquina de estados é utilizada para controlar os circuitos de *sample-and-hold* do *threshold* adaptativo. Diferente dos circuitos apresentados anteriormente, nesse não são necessários diodos para o detector de pico. O consumo desse detector é de $90\mu W$ alimentado em 3V, atingindo uma taxa de detecção de 96.9% de sinais ruidosos obtidos da base de dados de arritmia MIT/BIH.

Em Zhang e Lian (2014) é apresentado um sistema de ultra baixo consumo – $220nW$ alimentado em 300mV – para detecção do complexo QRS e compressão do sinal de ECG. Para conseguir esse baixo consumo, o sistema funciona de maneira assíncrona, utilizando um ADC baseado em eventos (em inglês: *event-driven ADC*), os eventos são controlados por um gerador de eventos no ADC baseado em cruzamento de níveis (*level crossing events*).

Esse circuito não possui um amplificador de entrada, e blocos de comparação e *delay* são projetados para o menor consumo possível. A detecção do complexo QRS utiliza os eventos gerados no ADC de aumento e declínio do sinal de ECG, com determinados *thresholds*, para identificar as ondas Q, R, S. Apesar do baixo consumo, sem o uso de um amplificador de instrumentação e filtros para tratar o ECG, reduzem a performance do

detector.

Alguns trabalhos optam por filtrar e digitalizar o sinal ECG, para depois detectar o complexo QRS digitalmente. Em Pan e Tompkins (1985), um detector QRS em tempo real é proposto baseado na análise no domínio do tempo.

Um filtro passa-banda digital é utilizado para reduzir interferências no sinal de ECG, permitindo níveis *threshold* menores. Nessa abordagem, é feita uma derivada do sinal filtrado que depois é elevado ao quadrado. Além disso, o algoritmo ajusta o *threshold* periodicamente, para se adaptar as variações de morfologia do sinal de ECG. Com isso, esse algoritmo consegue detectar corretamente 99,3% dos complexos QRS em mais de 116000 batimentos.

Elgendi não utiliza a derivada do sinal de ECG, mas faz duas médias móveis para gerar blocos de interesse (ELGENDI, 2013). Esse blocos definem uma possível região para encontrar o batimento e complexo QRS. As janelas dessas médias móveis são definidas pela duração média do complexo QRS (W_1) e pela duração média de um batimento (W_2).

Dois *thresholds* são utilizados para identificar complexos QRS, o primeiro *threshold* analisa a média móvel do batimento, se ela for maior que esse *threshold*; então, parte para o segundo *threshold*, que verifica se a largura do bloco de interesse é maior que W_1 , se for, esse bloco é identificado como um complexo QRS. O algoritmo foi calibrado utilizando o banco de dados de arritmia MIT-BIH, definindo as frequências de corte do filtro passa-banda e as janelas das médias móveis. Para o melhor caso, obteve-se uma sensibilidade de 99,78% e precisão de 99,87%.

Outros métodos utilizam a *wavelet* para processar o sinal de ECG e detectar o complexo QRS (MIN et al., 2013). Para reduzir o custo computacional, esse algoritmo realiza o produto de multiescalas (em inglês: *multi-scaled product*) reduzindo área e consumo. Um *threshold* variável, ajustado pelo tempo médio do complexo QRS a cada detecção, é utilizado para reduzir FP e FN.

Na maioria dos detectores QRS digitais, o custo computacional para obter bons índices de detecção reflete em um maior consumo de energia do sistema. Isso pode ser um limitador em aplicações implantáveis, onde a carga da bateria deve durar por anos sem troca (MIN et al., 2013).

Usar uma abordagem analógica para o processamento dos sinais de ECG e detecção QRS pode reduzir o consumo de energia e área. Além disso, não é necessário utilizar ADC ou memórias para digitalização do sinal.

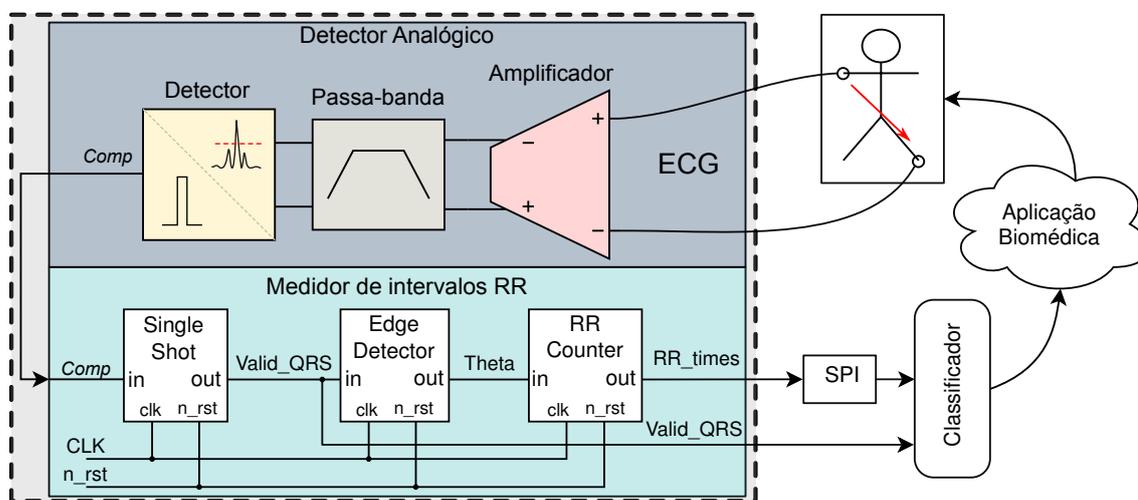
No sistema de aquisição proposto, a detecção do complexo QRS acontece de uma maneira direta nos blocos analógicos. Utilizando um *threshold* fixo, um comparador indica a presença do complexo QRS, acionando um contador que indica intervalo entre batimentos. Utilizando um período refratário após a borda de subida do comparador, o contador deve esperar pelo menos 180ms para iniciar uma nova contagem do intervalo RR, qualquer pulso gerado nesse período será evitado.

3 SISTEMA DE AQUISIÇÃO DE INTERVALOS RR

O complexo QRS é o segmento de maior frequência no sinal de ECG. Representando o batimento cardíaco, ele é utilizado para medir o intervalo de tempo (intervalo RR ou frequência cardíaca instantânea) entre batimentos vizinhos. Assim é possível verificar a variabilidade da frequência cardíaca, que é associada a diversas condições fisiológicas e patológicas, e pode ser usada para prever problemas cardíacos, por exemplo, infarto agudo. (MALIK et al., 1996).

Alguns dispositivos eletrônicos para monitoramento cardíaco (Holter, monitores de leito, entre outros) e/ou implantáveis (marcapassos) podem fazer a análise da VFC para identificar anomalias e proporcionar alguma ação. No caso dos monitores, a ação pode acionar um alerta e guardar o trecho do ECG com anomalias; enquanto isso, no marcapasso, pode gerar estímulos elétricos para estabilizar a frequência cardíaca (PAN; TOMPKINS, 1985; MIN et al., 2013). Logo, em ambos os casos, é necessário um sistema capaz de detectar o complexo QRS e adquirir os intervalos RR.

Figura 3.1 – Diagrama de blocos apresenta uma aplicação do sistema de aquisição de intervalos RR (quadrado tracejado), podendo ser utilizado em um classificador implementado de forma analógica ou digital. A entrada do sistema é um sinal de ECG, e a saída pode ser o valor do intervalo RR (RR_times) ou um pulso indicando complexo QRS válido.



Fonte: AUTOR.

Este capítulo apresenta a descrição dos blocos necessários para implementar o sistema de aquisição de intervalos RR. Como ilustrado na Figura 3.1, os intervalos RR ou o pulso, correspondendo ao complexo QRS, podem ser utilizados em um sistema com classificadores voltados a alguma aplicação biomédica como em marcapassos cardíacos, detectores de convulsões, entre outros. Por enquanto, o trabalho se concentra apenas no sistema de detecção do complexo QRS e aquisição dos intervalos RR (quadrado tracejado). Futuramente, esse sistema será integrado a outro para identificação de convulsões.

O detector analógico gera um pulso quando houver um complexo QRS, depois o

medidor de intervalos RR retem esse pulso por 180ms (*Valid_QRS*), evitando a detecção de uma onda T, que geraria um falso positivo. Depois, um contador determina quantos pulsos de relógio (CLK) passaram até um novo batimento válido.

A cada novo batimento, a saída do registrador (*RR_times*) armazena o valor do intervalo RR. Esse registrador pode ser conectado a uma interface serial para transmitir os intervalos RR para fora do chip, ou pode ser usado como entrada em classificador implementado dentro do circuito integrado. Para realizar isso, os blocos da Figura 3.1 são implementados por um amplificador (LNA), um filtro passa-banda, um operador de energia da derivada (ED), um comparador e um medidor de intervalos RR.

3.1 AMPLIFICADOR DE ENTRADA

O sinal de eletrocardiograma apresenta pequenas amplitudes. Dependendo do tipo de contato entre o eletrodo e a pele, a amplitude pode chegar a valores entre 100 μ V até algumas centenas de milivolts com *offset* variando em ± 300 mV (CLIFFORD; AZUAJE; MCSHARRY, 2006; BHARADWAJ, 2015).

O ambiente, onde o sinal de ECG é capturado, é corrompido por diversas fontes de ruído como o elétrico (60Hz), *flicker*, muscular, entre outros (BHARADWAJ, 2015). Nessas condições, a amplificação do sinal de ECG aliada à rejeição de ruídos é indispensável para aumentar sua amplitude em tensão e providenciar uma boa relação sinal ruído (em inglês: signal-to-noise ratio (SNR)). Além disso, se o sinal for digitalizado por um conversor A/D é necessário que ele tenha uma amplitude suficiente para o amostrador.

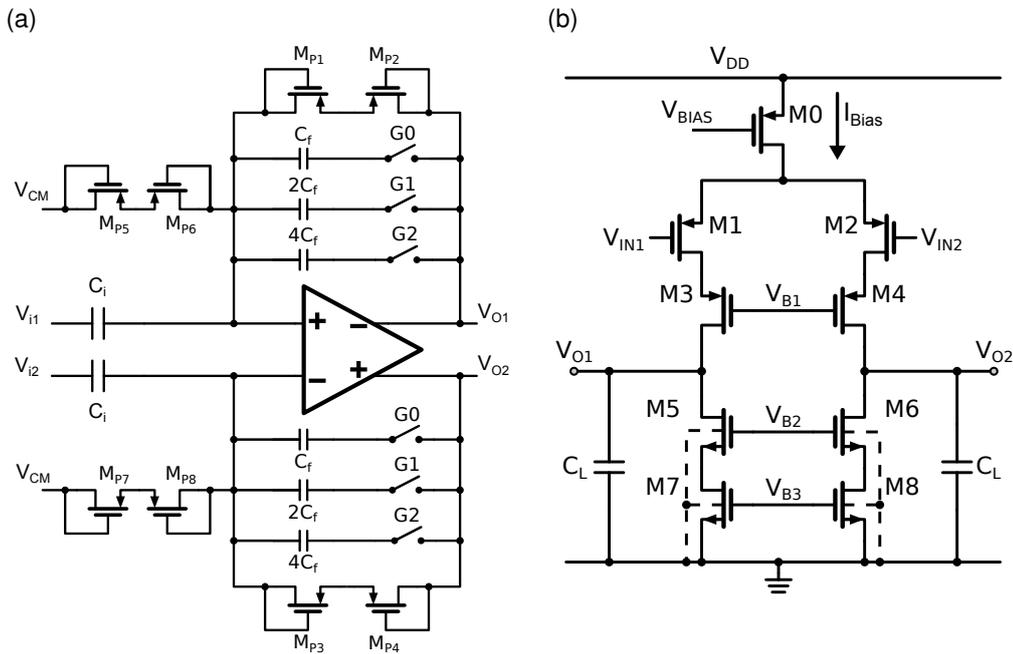
O amplificador de baixo ruído (LNA) é apresentado na Figura 3.2a, ele é implementado com um amplificador totalmente diferencial usando uma realimentação capacitiva. Essa realimentação é utilizada para reduzir o efeito de ruído térmico e *offset* DC (DEEPU et al., 2014). O ganho de malha fechada é definido pela razão entre C_i/C_f , e pode ser ajustado controlando as chaves G0, G1 e G2. Sua frequência de corte mais baixa (f_{cB}) pode ser calculada por

$$f_{cB} \approx \frac{1}{2\pi R_f C_f}. \quad (3.1)$$

Nessa aplicação, a frequência de corte mais baixa deve variar entre 0,1 - 10 Hz, não excedendo 10Hz, senão isso pode causar falhas na detecção do complexo QRS. Para conseguir tal frequência de corte, grandes valores de R_f e C_f são necessários, mas ambos consomem muita área em circuitos integrados. Contudo, isso pode ser evitado implementando um R_f grande com pseudo-resistores PMOS e definido um pequeno valor para o capacitor C_f (1pF).

Em aplicações de precisão, onde altos ganhos de malha fechada são necessários, os núcleos de amplificação devem possuir um alto ganho. Por conta da boa rejeição a ruídos, alto ganho e excursão de saída suficiente, o núcleo desse LNA é um amplificador

Figura 3.2 – Esquemático do LNA com ganho ajustável. a) Esquema de realimentação usando pseudo-resistores MP1 a MP8 para polarizar a entrada. b) Núcleo telescópico do amplificador de entrada.



Fonte: AUTOR.

telescópico (Figura 3.2b). Seu ganho pode ser calculado por

$$A_v \approx -g_{m1} \cdot \left[\left(\frac{1}{g_{ds1}} \cdot \frac{g_{m3}}{g_{ds3}} \right) // \left(\frac{1}{g_{ds7}} \cdot \frac{g_{m5}}{g_{ds5}} \right) \right], \quad (3.2)$$

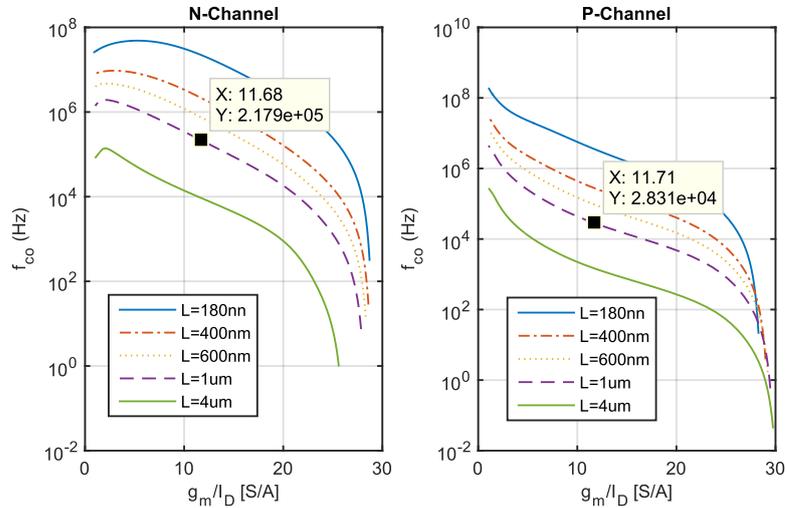
onde g_m é a transcondutância e g_{ds} a condutância do canal.

Apesar do empilhamento de transistores proporcionar um alto ganho, ele reduz a faixa de excursão do sinal na saída. Além disso, um amplificador diferencial depende de um circuito de realimentação em modo comum (CMFB), e precisa que os pares sejam perfeitamente casados para evitar redução na taxa de rejeição de ruído de modo comum (CMRR) e da fonte (PSRR) (COTA et al., 2016).

Outro cuidado, que se deve ter com amplificadores de bio-sinais, é a rejeição aos ruídos térmico e *flicker*. Na faixa de frequência do sinal ECG, o ruído *flicker* ($1/f$) predomina em relação ao térmico. Para reduzir a sua influência, transistores PMOS são utilizados no par diferencial de entrada. Como demonstra a Figura 3.3, a frequência do canto do ruído *flicker* (em inglês: flicker noise corner frequency), na qual o ruído térmico e *flicker* são iguais, é menor nos dispositivos PMOS.

O ruído referido à entrada por unidade de largura de banda do amplificador telescó-

Figura 3.3 – Frequência do canto do ruído *flicker* (f_{co}) para diferentes comprimentos de canais dos transistores NMOS e PMOS em relação a g_m/I_D , usando o mesmo largura de canal. Para um mesmo tamanho e g_m/I_D , a f_{co} de transistores PMOS é 7.6 vezes menor que a de transistores NMOS.



Fonte: AUTOR.

pico é dado por

$$\overline{V_n^2} = 8kT\gamma \left(\frac{1}{g_{m1,2}} + \frac{g_{m7,8}}{g_{m1,2}} \right) + \frac{2}{C_{ox} \cdot f} \left(\frac{K_p}{(WL)_{1,2}} + \frac{K_n}{(WL)_{7,8}} \cdot \frac{g_{m7,8}^2}{g_{m1,2}^2} \right), \quad (3.3)$$

onde $kT\gamma$ é o coeficiente ruído térmico, K_N e K_P são os coeficientes do ruído *flicker* nos dispositivos de canal P e N (RAZAVI, 2016).

Como demonstrado na equação (3.3), os transistores de entrada (M1-M2) e os da carga (M7-M8) devem ser projetados com uma área maior para reduzir o ruído $1/f$. Além disso, a relação entre as transcondutâncias $g_{m7,8}/g_{m1,2}$ deve ser menor ou igual a 1 para reduzir as componentes do ruído $1/f$ e térmico. Segundo Bharadwaj (2015), o ruído referido à entrada deve ser menor ou igual a $30\mu\text{Vrms}$ dentro da largura de banda de um ECG padrão (0.05 – 100 Hz). A Tabela 3.1 resume algumas características que o amplificador de entrada deve possuir..

3.2 FILTRO LINEAR

O detector de picos precisa apenas de um sinal de ECG amplificado para funcionar. Mas artefatos (ruído muscular ou movimentos), oscilação da linha base, entre outros tipos de ruído podem comprometer a detecção do complexo QRS. Assim, é necessário o uso de filtros para condicionar esse sinal antes de entrar no detector.

A potência espectral do complexo QRS apresenta maior magnitude entre 10–15 Hz (THAKOR; WEBSTER; TOMPKINS, 1984). Como o amplificador deve ter uma frequência

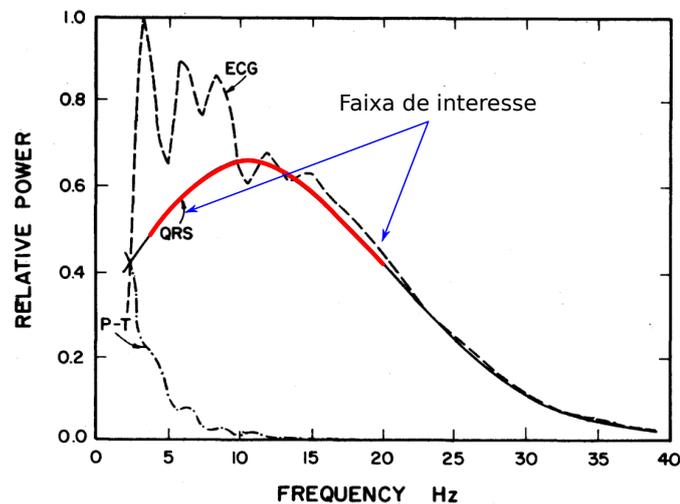
Tabela 3.1 – Especificações do OTA.

Características	Valores especificados
Ganho Malha Aberta	> 70 dB
Ganho Malha Fechada	20 – 40 dB
GBW	> 200 kHz
Carga Capacitiva	1 pF
CMRR	> 70 dB
Tesão de Alimentação	1.8 V
Potência	< 4 μ W
Ruído total 0.05→100 Hz	< 30 μ V _{RMS}

de corte, pelo menos, entre 1–100 Hz, apenas um filtro passa-banda é necessário para remover alguns dos ruídos mencionados. Apesar disso, esse filtro não deve ser projetado diretamente para operar entre 10–15 Hz, pois o complexo ainda apresenta componentes significativas entre 5 e 20 Hz (Figura 3.4).

Dessa maneira, é necessário ajustar frequência de corte e a ordem do filtro utilizando sinais de ECG para maximizar a detecção de complexos QRS válidos. Assim, um filtro passa-banda implementado em *Verilog A*, disponível no pacote RF do *software Cadence Spectre*, foi utilizado para levantar especificações desse filtro.

Figura 3.4 – Espectro de potência do sinal de ECG, complexo QRS, ondas P e T.



Fonte: Adaptado de Thakor, Webster e Tompkins (1984).

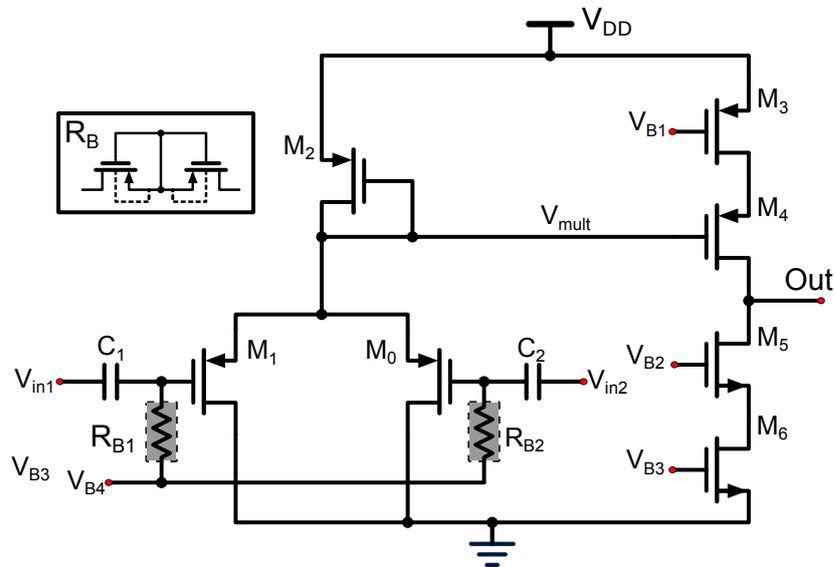
3.3 DETECÇÃO DO PICO

3.3.1 Operador de Energia da Derivada (ED)

A transformação não-linear é realizada através de um operador de energia da derivada. Tal bloco é uma simplificação de outros utilizados na detecção de *spikes* em sinais

de eletroencefalograma (EEG) (LI et al., 2013). Este bloco realiza uma derivada do sinal diferencial aplicado à entrada e o eleva ao quadrado. Dessa forma, ele amplifica os sinais que apresentam uma variação abrupta de amplitude (como no caso do complexo QRS), e atenua sinais de menor amplitude e mais lentos.

Figura 3.5 – Esquemático do operador de energia da derivada.



Fonte: AUTOR.

No esquemático da Figura 3.5, os capacitores C1–C2 realizam a derivada do sinal de entrada, enquanto os transistores M_0 , M_1 e M_2 realizam a multiplicação dos sinais V_{in1} e V_{in2} . Como V_{in2} é o sinal de V_{in1} invertido, o sinal V_{mult} será o sinal V_{in} elevado ao quadrado. Os pseudo-resistores conectados aos transistores M_0 e M_1 servem para estabelecer uma polarização DC.

Como o sinal de V_{mult} é muito pequeno, ele deve ser amplificado antes de passar pelo comparador, que indica se há um complexo QRS válido. Assim, um amplificador fonte comum formado pelos transistores M_3 a M_6 é utilizado. Nele, o nó de *Bias 1* foi colocado em um pino externo para ajustar a polarização garantindo o modo comum na saída *Out*, e evitando que os transistores entrem na região triodo.

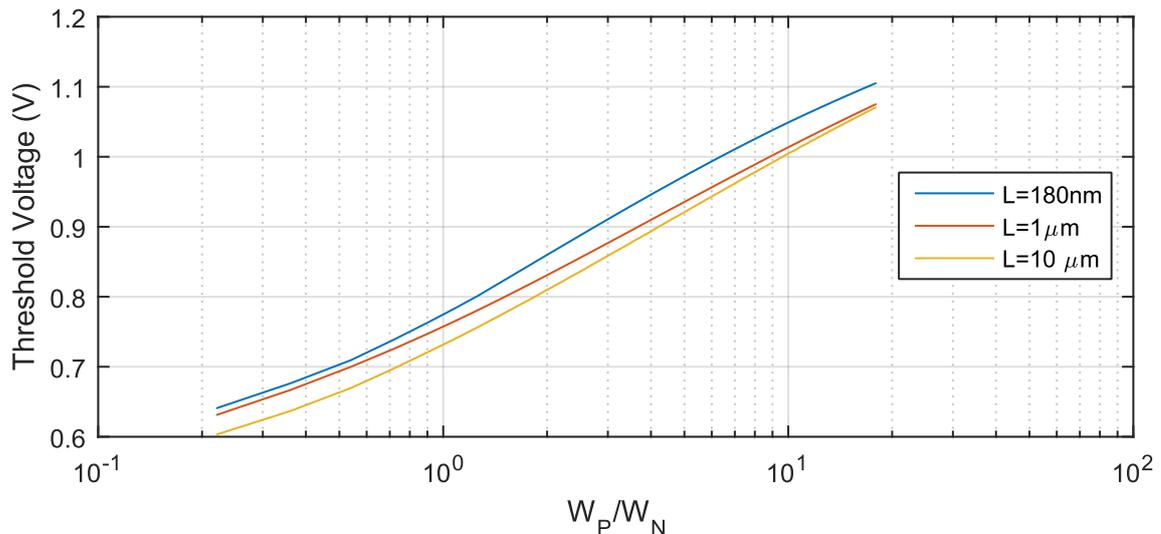
3.3.2 Comparador

A última etapa, antes da medição dos intervalos entre batimentos, envolve a aplicação de um método de decisão. Nesse caso, um comparador analisa o sinal do operador de energia da derivada (ED), quando esse sinal ultrapassa o *threshold* predefinido, um pulso indica que há um batimento válido.

Dependendo do comparador pode haver um aumento do consumo de energia e área, além da complexidade. Nesse sentido, um dos comparadores mais simples de ser implementado é o inversor CMOS, que apresenta um baixo consumo de energia e área,

porém pouco controle sobre o *threshold*. O *threshold* de uma porta inversora é definido pela relação de aspecto (W_P/W_N para um mesmo comprimento de canal) e pela polarização do substrato nos transistores PMOS e NMOS. A Figura 3.6 apresenta algumas tensões de disparo de inversores, obtidas variando a relação de aspecto dos transistores da TSMC 180.

Figura 3.6 – Variação da tensão de disparo do inversor CMOS em relação a W_P/W_N fixando W_N em $1\mu m$.



Fonte: AUTOR.

Apesar do *threshold* do inversor ser definido em simulação *Spectre*, ajustando a relação de aspecto, ele pode variar com processo de fabricação (*corner*), comprometendo o seu uso como comparador. Felizmente, existem maneiras de controlar tensão de *threshold* do inversor.

O *threshold* em um inversor CMOS pode ser modificado de duas maneiras: ligando vários dispositivos PMOS ou NMOS em paralelo usando chaves (SEGURA et al., 1998), ou modificando a tensão de substrato, dependendo o PDK utilizado é possível controlar apenas a tensão de substrato do transistor PMOS (KURODA; SAKURAI, 1996).

Nesse trabalho o controle da tensão de substrato apresenta vantagens, pois pode ser conectado a um circuito, que colete uma fração da tensão do pico da onda R analogicamente, possibilitando uma variação automática do *threshold*.

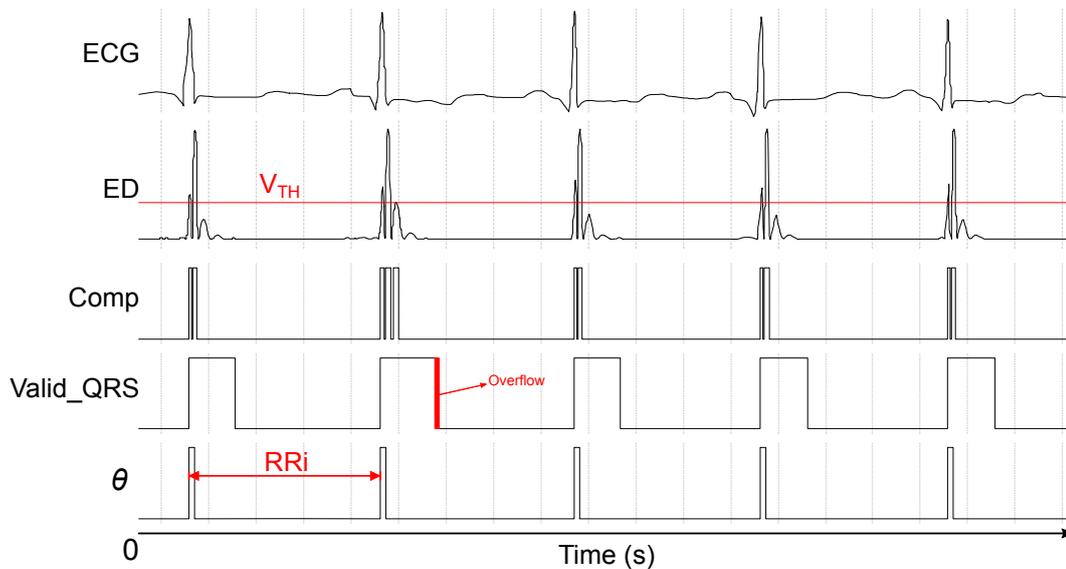
3.4 MEDIDOR DE INTERVALOS RR

O intervalo RR pode ser medido utilizando um contador, que conta o número de pulsos de relógio entre os batimentos. Cada possível batimento é marcado por um pulso gerado no comparador (Comp) do detector de picos; entretanto, esse pulso pode indicar artefatos ou ondas T, que podem ser detectadas como um falso complexo QRS.

Para contornar esse problema, foi utilizado um bloco para restringir o tempo entre complexos QRS consecutivos (*one shot timer*), que fica com o sinal ativo até ultrapassar um tempo pré-definido indicado por um sinal de *overflow*. O sinal de saída desse bloco indica um complexo QRS válido (*Valid_QRS*).

A Figura 3.7 ilustra os sinais gerados no circuito durante o funcionamento. Nela, o contador RR é ativado pela borda de subida de *Valid_QRS*, indicada por θ .

Figura 3.7 – Ilustração do sinais do sistema durante o funcionamento.

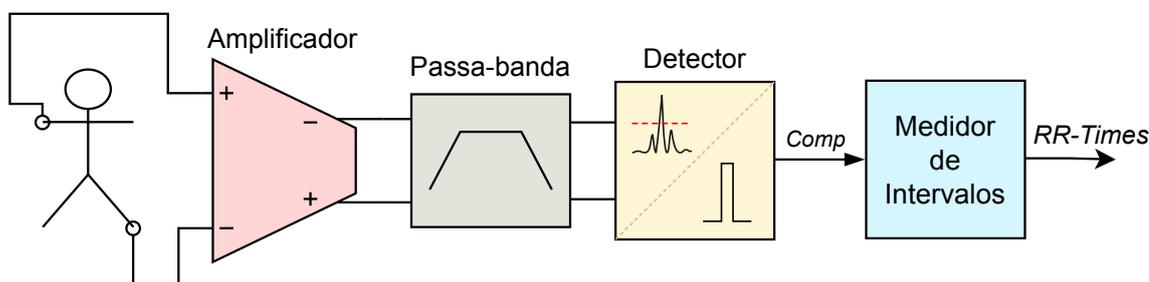


Fonte: AUTOR.

4 CIRCUITOS PARA AQUISIÇÃO DE INTERVALOS RR

Os circuitos, projetados neste capítulo – amplificador, detector e medidor de intervalos RR –, fazem parte do sistema de detecção de batimentos cardíacos. Esses blocos são voltados para a fabricação em circuito integrado, operando com tensão de 1.8V. Os blocos analógicos foram implementados buscando reduzir o consumo de energia, o ruído e o descasamento entre os dispositivos. Nos blocos digitais, buscou-se reduzir a atividade média dos chaveamentos para que menos energia fosse perdida. A metodologia para a detecção dos batimentos cardíacos foi apresentada no capítulo 3.

Figura 4.1 – Sistema para detecção do complexo QRS e cálculo da VFC



Fonte: AUTOR.

A Figura 4.1 apresenta os blocos que compõem o circuito de aquisição de intervalos RR. Resumidamente, a sua função é gerar um sinal lógico quando houver um complexo QRS válido (*Valid_QRS*), e medir o intervalo de tempo entre os batimentos. O bloco de medição de intervalos RR é responsável pela decisão se um complexo QRS é válido. *RR_times* é a saída do registrador que armazena os intervalos RR a cada batimento com 12 bits de resolução. Esse registrador, contendo o intervalo RR, pode ser utilizado no circuito integrado armazenado, classificando ou enviando esse resultado para fora através de uma interface serial.

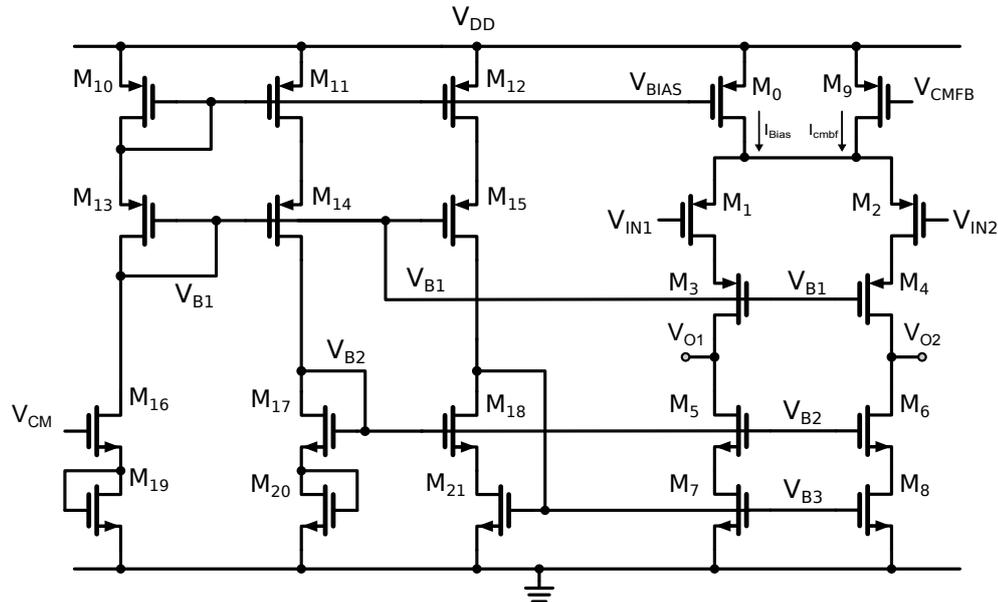
4.1 PROJETO DO AMPLIFICADOR DE BAIXO RUÍDO

Como foi mencionado no capítulo anterior, o amplificador telescópico apresenta uma faixa de excursão limitada. A Figura 4.2 mostra o esquemático do amplificador e do circuito de polarização. Nela, cinco transistores estão empilhados no caminho do sinal e da corrente de polarização. E, para garantir que o amplificador possua algum ganho, todos os transistores nesse empilhamento devem estar saturados.

$$\frac{V_{od,swing}}{2} = [V_{DD} - (|V_{OV1}| + |V_{OV3}| + |V_{OV0}| + V_{OV5} + V_{OV7})] = V_{DD} - 5V_{OV,min}. \quad (4.1)$$

A equação 4.1 modela a excursão de saída do amplificador, onde $V_{OV\{n\}}$ (*overdrive*) corresponde a tensão V_{DS} mínima para manter os transistores em saturação. Nesse sentido,

Figura 4.2 – Amplificador telescópico e circuito de polarização.



Fonte: AUTOR.

para conseguir essa excursão, o nível CM da entrada ($V_{in,CM}$) do amplificador deve ser escolhido grande o suficiente ou igual a

$$V_{in,CM} = V_{DD} - (|V_{DS0}| + |V_{GS1}|). \quad (4.2)$$

Além disso, as tensões que polarizam os cascodes (V_{B1} e V_{B2}) devem ser escolhidas cuidadosamente para colocar os transistores $M_{1,2}$ e $M_{7,8}$ na fronteira da saturação. As equações (4.3) e (4.4) podem ser utilizadas para determinar as tensões de polarização dos transistores do cascode.

$$V_{B1} = V_{DD} - (|V_{GS3}| + V_{in,CM} - |V_{TH1}|) \quad (4.3)$$

$$V_{B2} = V_{GS5,6} + V_{OV7} \quad (4.4)$$

Como a tensão de alimentação é de 1.8V, ficam disponíveis 0.9V para a excursão cada saída do amplificador e o restante para manter os transistores saturados. Considerando isso, o somatório das tensões de *overdrive* (V_{OV}) não deve ultrapassar 0.9V. Assim, ficou definido inicialmente $V_{OV5-8} = 225mV$ para os transistores $M_5 - M_8$ e $V_{OV0-4} = 150mV$ para os transistores $M_0 - M_4$. Para atingir a especificação de excursão, o modo comum da saída ($V_{out,CM}$) deve ser colocado no meio do da excursão de saída

$$V_{out,CM} = V_{OV5,6} + V_{OV7,8} + \frac{V_{od,swing}}{4}. \quad (4.5)$$

O dimensionamento dos transistores do par de entrada ($M_{1,2}$) deve atender as es-

pecificações – além das de excursão e consumo – as de ganho e resposta em frequência. A partir das especificações de produto ganho banda (GBW ou frequência de ganho unitário (UGF)) e C_L , apresentadas na Tabela 3.1, podemos determinar a transcondutância do par de entrada por

$$g_m = 2\pi \cdot GBW \cdot C_L, \quad (4.6)$$

onde g_m é a transcondutância e C_L é a capacitância de carga. Para esse amplificador foi definido GBW em 1MHz, com $C_L = 1pF$. Assim, o valor de g_m para atingir essa frequência deve ser maior ou igual a $6.283\mu S$.

Considerando as especificações de ganho, a frequência do polo dominante desse amplificador em malha aberta deve ser pequena. A frequência desse polo (f_c) pode ser calculada pela seguinte equação

$$f_c = \frac{1}{2\pi R_{out} C_{out}} \quad (4.7)$$

onde R_{out} é a impedância de saída e C_{out} é soma das capacitâncias parasitas com a carga C_L nas saídas do amplificador. Nesse caso, C_{out} foi aproximado em torno de C_L , ou seja 1pF. A impedância de saída pode ser calculada pela seguinte relação

$$R_{out} \approx gm_{3,4} r_{o3,4} r_{o1,2} / gm_{5,6} r_{o5,6} r_{o7,8}, \quad (4.8)$$

onde $gm_{2,3}$ e $gm_{4,5}$ representam as transcondutâncias dos cascodes, e os valores representado por r_o são as impedâncias intrínsecas dos transistores. Por conta das especificações de ganho e de consumo de energia (Tabela 3.1), a impedância de saída necessária deve ser maior que $450M\Omega$, puxando a frequência de corte para algumas centenas de hertz, com o amplificador em malha aberta.

Para estabelecer os pontos de operação descritos acima e atingir as especificações da Tabela 3.1, foram realizadas simulações paramétricas para as curvas de tensão/corrente dos transistores (I/V), com $L = 1\mu m$. Fontes ideais de tensão foram utilizadas para definir as tensões V_{B1} , V_{B2} e V_{B3} . A polarização do transistor M_0 foi definida, nessa etapa, com um espelho de corrente com $2\mu A$ na referência e na saída – ao final a corrente de referência é reduzida para $20nA$. Então, variou-se o W do transistor M_0 até encontrar a tensão de *overdrive* definida acima.

Depois foram feitas simulações para estabelecer o ponto de operação do par diferencial e da carga de maneira similar. Os transistores cascode tiveram, inicialmente, o mesmo tamanho dos transistores de carga e do par de entrada. Após dimensionar esses transistores, simulações AC de ruído foram feitas, e foi necessário aumentar o W e L para atingir as especificações de ruído. Nessa parte, utilizou-se um amplificador ideal para implementar uma realimentação de modo comum (CMFB).

O projeto do circuito de polarização foi feito escalonando a relação de aspecto do

transistores de polarização aos do caminho principal pela diferença das correntes aplicadas. Além disso, algumas simulações paramétricas variando o W e L dos transistores foram necessárias para chegar no ponto de operação. A Tabela 4.1 fornece as dimensões dos transistores do amplificador.

O nó V_{CM} na Figura 4.2 é usado para aumentar ou diminuir as correntes no nó de polarização. Esse ponto traz uma certa versatilidade no teste do circuito, pois permite alterar as características do amplificador.

Tabela 4.1 – Dimensões dos transistores do amplificador

Transistor	W (μm)	L (μm)	Transistor	W (μm)	L (μm)
M_0	50.75	5	$M_{13,14,15}$	0.3	15
$M_{1,2}$	15	10	$M_{16,19}$	0.4	6.7
$M_{3,4}$	15	4	M_{17}	10	1
$M_{5,6}$	10	10	M_{18}	0.3	1
$M_{7,8}$	16	10	M_{20}	2.1	5
M_9	7.25	5	M_{21}	0.38	18
$M_{10,11,12}$	1.68	15			

Fonte: AUTOR.

4.1.1 Realimentação do modo comum (CMFB)

Amplificadores diferenciais requerem uma realimentação de modo comum para definir o ponto de operação do amplificador. Este circuito mede o nível médio da tensão na saída do amplificador principal e realimenta em outro ponto, controlando a corrente de polarização, seja das cargas ou da fonte de cauda do amplificador (GRAY et al., 2009).

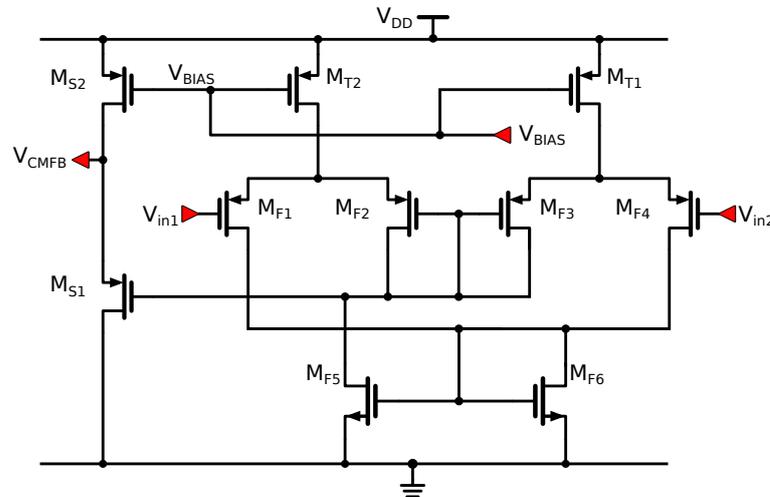
A topologia de CMFB utilizada possui dois pares diferenciais para sentir as variações no modo comum. A Figura 4.3 apresenta o circuito de CMFB utilizado. Ao invés de utilizar resistores para verificar a variação do modo comum, este circuito usa o gate de transistores para não sobrecarregar as saídas do amplificador. O seguidor de fonte na saída do CMFB serve para elevar o nível DC do sinal, que é aplicado em parte dos transistores da fonte de calda.

A realimentação diferencial e CMFB são compensadas pelas capacitâncias de carga (C_L) na saída do amplificador. O transistor M_0 , que regula a corrente de cauda, foi dividido em uma proporção de 7:1 (transistores M_0 e M_9 da Tabela 4.1) para manter estabilidade na malha de CMFB sem alterar as capacitâncias de carga. As dimensões dos transistores do amplificador de CMFB estão representadas na Tabela 4.2.

4.1.2 Redução do Descasamento

Teoricamente, pares diferenciais com um perfeito casamento são capazes de rejeitar completamente os ruídos provenientes da fonte, amplificando apenas a diferença dos

Figura 4.3 – Esquemático do circuito de realimentação de modo comum. As entradas V_{in1} e V_{in2} são conectadas às saídas do amplificador telescópico.



Fonte: AUTOR.

Tabela 4.2 – Dimensões dos transistores do amplificador de CMFB.

Transistor	W (μm)	L (μm)
$M_{T1,2}$	1.4	5
$M_{F1,2,3,4}$	1	4
$M_{F5,6}$	1	4
M_{S1}	2	1.5
M_{S2}	0.9	1.5

Fonte: AUTOR.

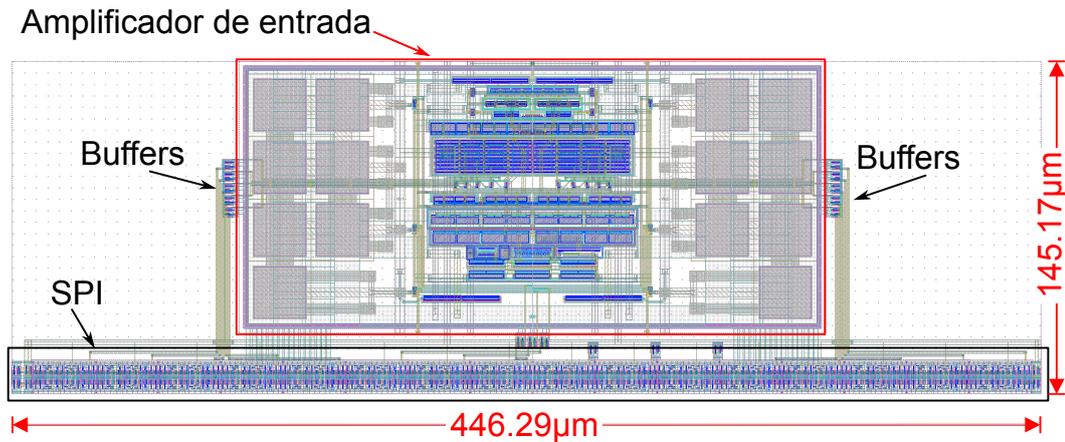
sinais da entrada (GRAY et al., 2009). É uma prática comum caracterizar a qualidade de um amplificador diferencial pela capacidade de rejeitar o ruído de modo comum. Essa Figura de mérito é conhecida como taxa de rejeição ao modo comum (CMRR), equação (4.9), que mede em decibéis (dB) o quanto a amplificação dos sinais diferenciais (A_{dm}) é maior que a dos sinais em modo comum (A_{cm}).

$$CMRR = 20 \cdot \log \left(\left| \frac{A_{dm}}{A_{cm}} \right| \right) \quad (4.9)$$

Como essa taxa depende do casamento dos pares, técnicas geometrias como interdigitação ou centroide comum são empregadas para reduzir o descasamento sistemático dos pares. Neste trabalho, uma técnica, usando recombinação dos transistores no par diferencial, é utilizada para reduzir o descasamento tanto aleatório quanto sistemático.

Para fazer isso, os transistores, que compõe o par diferencial, são divididos em k unidades menores, sendo adicionados mais m unidades extras. Com o uso de chaves obtemos N pares diferenciais, que podem ser selecionados buscando o menor *offset* na saída do amplificador. A quantidade de pares a serem combinados é calculada pela equa-

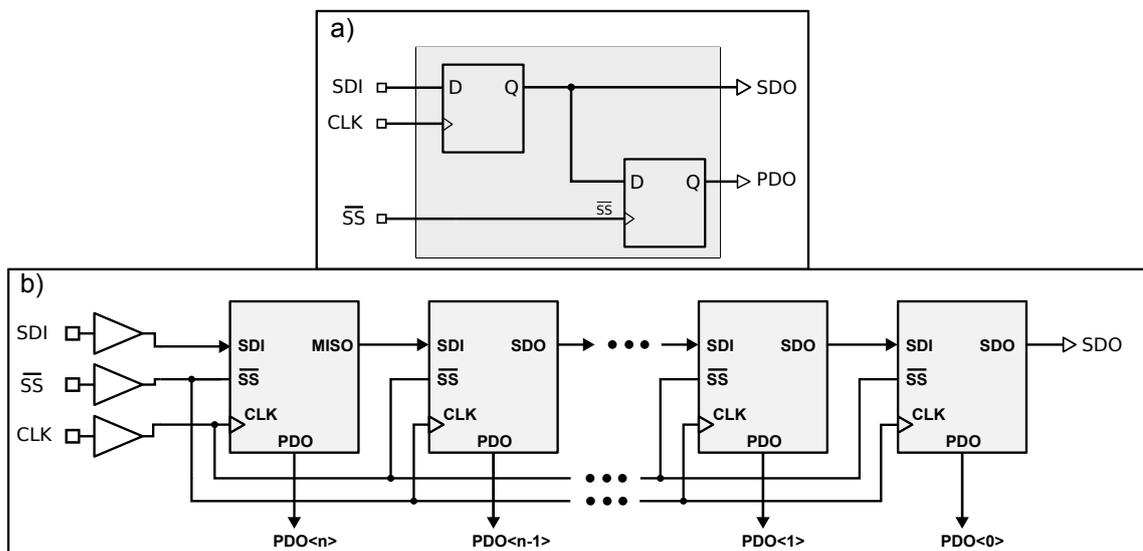
Figura 4.5 – Layout do amplificador de entrada com o SPI de controle.



Fonte: AUTOR.

um registrador de deslocamento de N bits, e um registrador para manter o estado até o próximo envio com o mesmo tamanho. O esquemático das células de um bit e sua associação é apresentado na Figura 4.6.

Figura 4.6 – Célula de 1 bit da SPI em a), associação de n células b).



Fonte: AUTOR.

Para montar o chip, foram utilizadas 16 células de 1 bit da SPI, onde 10 são utilizadas para controlar as chaves do par diferencial e 3 são utilizadas para controlar a relação dos capacitores de ganho. A posição de cada bit com a sua função é listada as seguir:

Bits 0-4 são utilizados para controlar o braço direito do amplificador diferencial;

Bits 5-7 não utilizados;

Bits 8-10 são utilizados para controlar o ganho do amplificador;

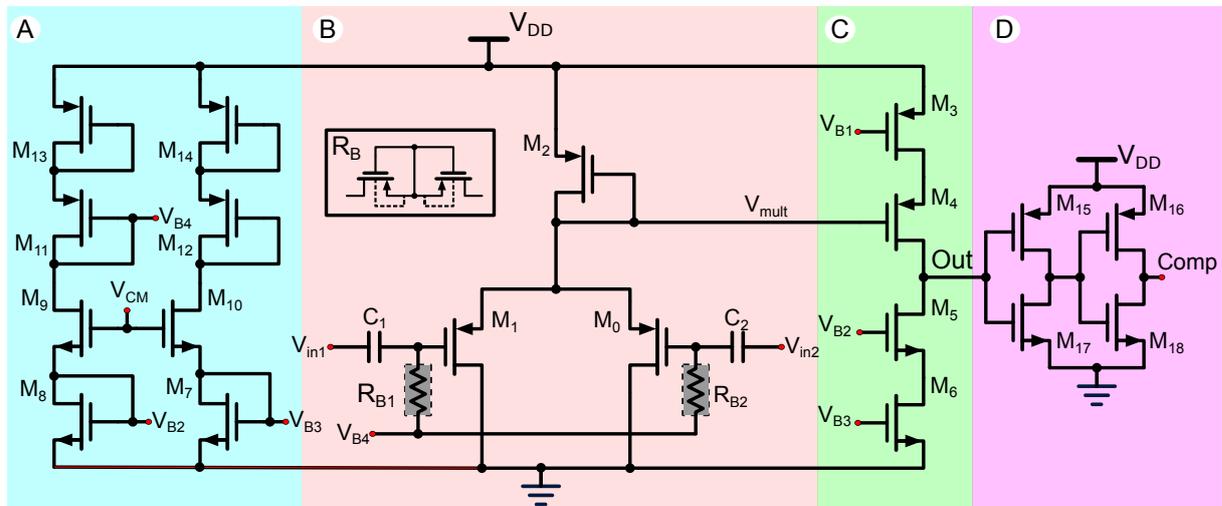
Bits 11-15 são utilizados para controlar o braço esquerdo do amplificador.

4.2 DETECTOR DE PICOS

O esquemático do detector de picos é apresentado na Figura 4.7. Como exemplificado na seção 3.3.1, o sinal de entrada é derivado pelos circuitos de primeira ordem C_1, R_{B1} e C_2, R_{B2} , e aplicado nos gates do par diferencial M_0 e M_1 . Um valor de $250fF$ foi escolhido para os capacitores C_1 e C_2 resultado em uma área de $20\mu m \times 14\mu m$ para cada capacitor.

Na Figura 4.7, os nós de V_{CM} e V_{B1} são usados para controlar a polarização (A) do detector (B) e ajustar o nível CM do amplificador fonte comum (C). As demais polarizações são geradas transistores em conexão diodo de M_7 a M_{14} . Os pseudo-resistores R_B 1 e 2 estabelecem a polarização no par diferencial do multiplicador (B). Os transistor NMOS tem o substrato ligado ao terminal GND e os transistores PMOS tem o substrato ligado ao terminal de fonte (S).

Figura 4.7 – Detector de picos: A) Polarização, B) Multiplicador, C) Amplificador fonte comum e D) Comparador.



Fonte: AUTOR.

O multiplicador formado pelos transistores M_0, M_1 e M_2 é modelado pela Equação (4.11) (HIDAYAT et al., 2008).

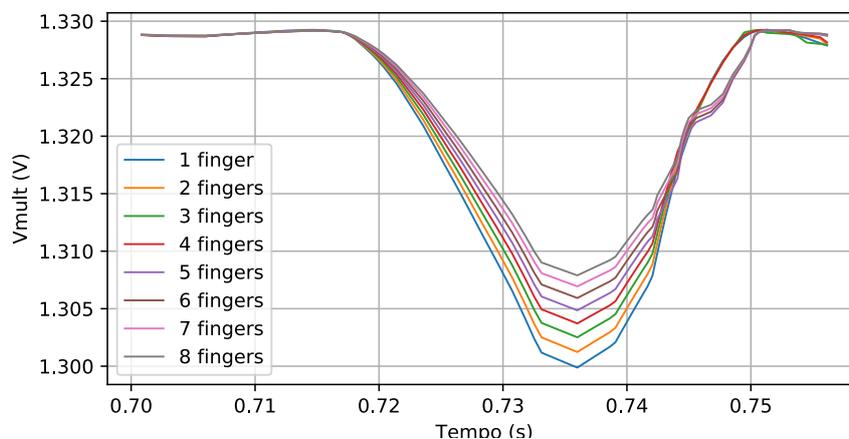
$$V_{mult} = \frac{K}{2g_m} V_{in}^2 + \frac{K}{4g_m} (V_{DD} - 2|V_{TH}|)^2, \quad (4.11)$$

onde $K = \mu C_{ox}(W/L)$ é um parâmetro dos transistores, μ é a mobilidade dos portadores de carga, C_{ox} é a capacitância do óxido de silício por unidade de área e W/L é a relação de aspecto do transistor. g_m corresponde a transcondutância dos transistores M_0, M_1 . Nela a intensidade da multiplicação à variações de V_{in} pode ser aumentada reduzindo g_m

ou aumentando a relação de aspecto dos transistores do par diferencial.

Nesse sentido, mantendo a mesma relação de aspecto, o ganho introduzido nessa multiplicação pode ser aumentado, reduzindo o g_m dos transistores M_0 , M_1 e M_2 . A Figura 4.8 exemplifica isso o W/L ($W = 0,5\mu m$ e $L = 6\mu m$) dos transistores mencionados é igual. O W dos transistores é aumentado pelo número de *fingers*, provocando um aumento em g_m e na corrente, reduzindo o ganho da multiplicação. Logo, é possível polarizar esse multiplicador com correntes pequenas – em inversão fraca.

Figura 4.8 – Ganho da multiplicação para um aumento de W/L M_0 , M_1 e M_2 .



Fonte: AUTOR.

O próximo bloco é um amplificador fonte comum com degeneração de fonte e carga cascode. Ele fornece ganho ao sinal V_{mult} , apropriado para o comparador. Os transistores desse amplificador foram dimensionados para operar em inversão fraca, consumindo pouco mais de $100nA$.

Na Figura 4.7, comparador (D) é formado por dois inversores. O *threshold* é definido pela relação de aspecto $((W/L)_P/(W/L)_N)$ dos transistores PMOS e NMOS. A seção 3.3.2 demonstra como definir o *threshold* de um inversor CMOS.

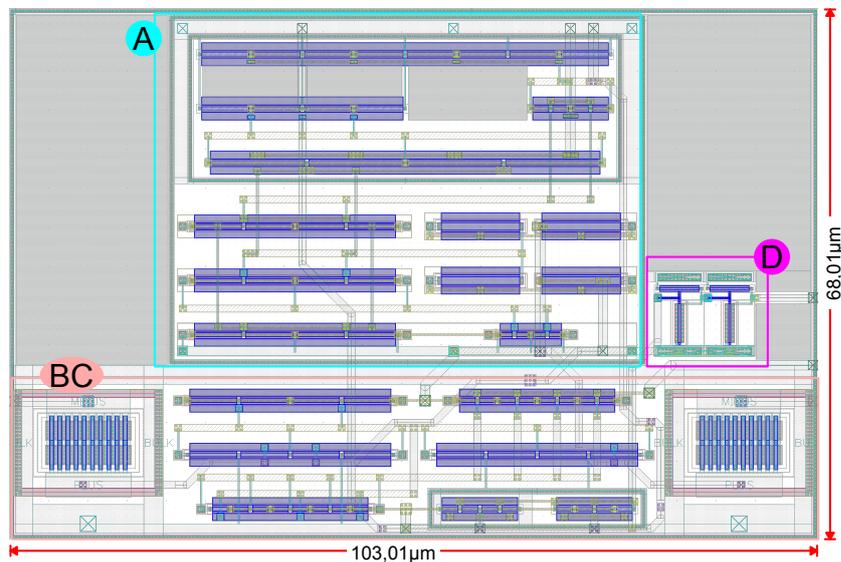
A Tabela 4.3 fornece as dimensões dos transistores do detector de picos. Elas foram determinadas utilizando g_m/I_D , colocando os transistores do multiplicador e amplificador fonte comum em inversão fraca, e o circuito de polarização em inversão forte. O multiplicador e o amplificador fonte comum consomem $174.34nA$ e o circuito de polarização consome $278,55nA$ totalizando $452.89nA$; a polarização consome mais energia por conta da região de operação dos transistores. Todos os circuitos são alimentados em 1.8V.

A Figura 4.9 representa o *layout* do detector. Nela, os blocos da Figura 4.7 estão destacados pelos quadrados coloridos usando as mesmas letras do esquemático. O detector ocupa uma área de $0.007mm^2$.

Tabela 4.3 – Dimensões do transistores do detector de picos

Transistor	$W/L[\mu\text{m}/\mu\text{m}]$	Transistor	$W/L[\mu\text{m}/\mu\text{m}]$
$M_{0,1,2}$	2/6	$M_{11,12}$	2/6
$M_{3,4}$	4/2	M_{13}	2/1.55
$M_{5,6}$	2/2	M_{14}	2/6
M_7	4/6	$M_{15,16}$	5/0.28
M_8	2/6	$M_{17,18}$	0.28/5
M_9	2/12	M_{RB}	1/10
M_{10}	2/2		

Fonte: AUTOR.

Figura 4.9 – *Layout* do detector de picos

Fonte: AUTOR.

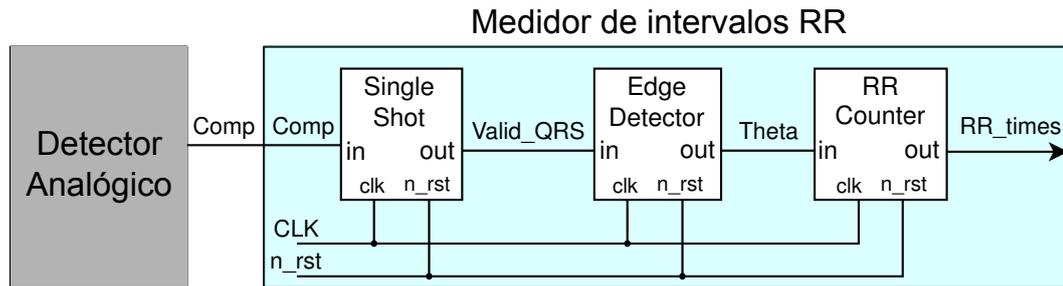
4.3 SÍNTESE DO MEDIDOR DE INTERVALOS RR

A síntese lógica transforma um módulo HDL, que pode ser escrito em VHDL ou *SystemVerilog*, em um *netlist* descrevendo o *hardware* (portas lógicas e conexões), em uma tecnologia pré-definida (HARRIS; HARRIS, 2013). Nesse processo, a ferramenta de síntese otimiza o *netlist* buscando atingir alguns parâmetros (potência, área e velocidade) definidos pelo projetista. Depois disso, uma síntese física, a partir da síntese lógica, pode ser feita gerando o *layout* do circuito.

A Figura 4.10 apresenta as conexões entre os blocos de detecção de borda, *single shot* e contador de intervalos RR, introduzidos no capítulo 3. Como esses blocos são puramente digitais, eles são descritos em um mesmo módulo VHDL, sendo detalhados nessa seção.

O circuito de *single shot* indica primeira borda de subida do sinal gerado pelo comparador (*Comp*), mantendo a saída (*Valid_QRS*) em nível alto até o sinal *Comp* entrar em

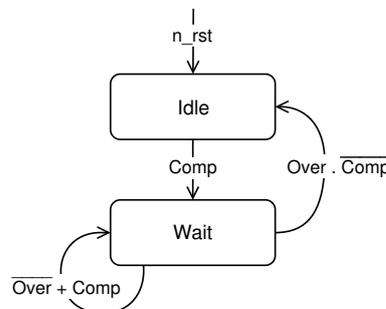
Figura 4.10 – Disposição dos blocos digitais do medidor de intervalos RR.



Fonte: AUTOR.

nível lógico baixo e passar um tempo de espera. O diagrama de estados, na Figura 4.11, apresenta as condições para que isso ocorra.

Figura 4.11 – Diagrama de estados do circuito de *single shot*.



Fonte: AUTOR.

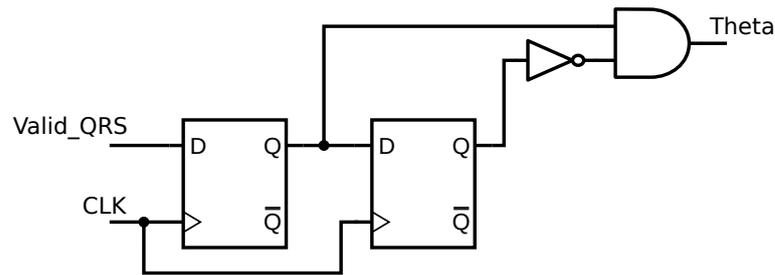
Assim, quando $Comp$ passar de zero para um, esse circuito muda do estado ocioso (*Idle*) para o de espera (*Wait*). Enquanto estiver no estado de espera, a saída $Valid_QRS$ estará habilitada, e só será desabilitada 180ms após $Comp$ entrar em nível lógico baixo, retornando para o estado de espera. O tempo de 180ms é indicado pelo sinal $Over$ gerado no contador de espera de 8 bits, que tem sua contagem zerada com $Comp = 1$ ou $n_rst = 0$.

Após gerar um sinal valido para o complexo QRS ($Valid_QRS$), é feita a detecção da sua borda de subida. O detector de borda, apresentado na Figura 4.12, gera um sinal que dura 1 ciclo de relógio independente da largura do pulso aplicado na entrada. Nesse esquemático, o detector de borda é formado por dois flip-flops D e um circuito combinacional. Logo, essa estrutura com flip-flop de sincronização mais o circuito de *single shot* garantem que não haverá metaestabilidade (GINOSAR, 2011).

O contador de intervalos RR funciona em uma sequencia de três estados: *Enable counter*, *Save RRi* e *Reset Counter*. A Figura 4.13 mostra o diagrama com as condições para a transição dos estado no contador de intervalos RR.

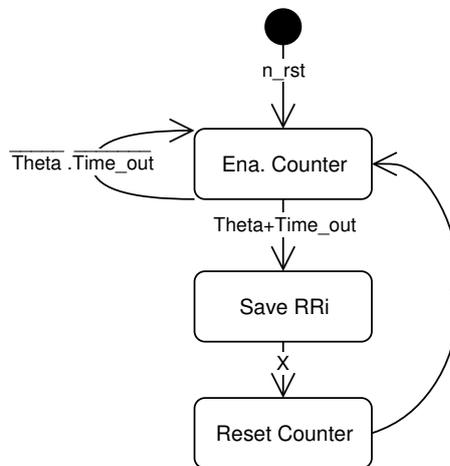
O estado de *Enable Counter* é responsável por habilitar o contador, entrando nesse estado assim que o circuito é ligado e $n_rst = 1$, e indica quantos ciclos se passaram até

Figura 4.12 – Esquemático do detector de bordas.



Fonte: AUTOR.

Figura 4.13 – Diagrama de estados do contador de intervalos da onda R. A entrada da máquina de estados, θ , é a borda de subida do sinal *Valid_QRS*. Os estados com a 'X', *don't care*, duram apenas um ciclo de relógio e só são afetados pelo sinal *n_rst*.



Fonte: AUTOR.

um pulso de θ ou *Time_out*. *Time_out* é habilitado se não houver batimentos detectados dentro de 2s. Havendo um sistema para ajuste automático do *threshold* do comparador, o sinal de *Time_out* ou a indicação constante de 2s poderiam ser utilizados como um sinal de alerta.

Após θ ou *Time_out*, o contador é desabilitado no estado *Save RRI*, que salva o intervalo RR em um registrador. Esse estado apenas salva o intervalo registrado no contador e parte para próximo estado (*Reset Counter*), independente do que estiver em θ ou *Time_out*, por isso condição para troca foi assinalada com 'X', *don't care*.

O estado *Reset Counter* reinicia o contador principal e indica que o registrador com o intervalo RR foi atualizado. No próximo ciclo de relógio, a máquina de estados retorna para *Enable Counter*. A máquina retorna ao estado inicial quando *n_rst* estiver em nível lógico baixo. O contador RR tem uma saída com 12 bits, e todos os flip-flops desse sistema recebem um sinal de relógio (*CLK*) de 1kHz. A quantidade de bits nos contadores e a frequência de relógio pode ser aumentada, ao custo de maior consumo (área, energia, etc.).

A transição de nível lógico, de 0 para 1 ou vice-versa, é momento que mais se gasta energia em uma porta lógica. Nessa perspectiva, a potência dinâmica de um circuito digital é proporcional à quantidade média de chaveamentos realizados (WESTE; HARRIS, 2010). Usando o inversor como exemplo, os transistores PMOS e NMOS ficam parcialmente ligados durante o chaveamento, além disso o inversor deve carregar cargas capacitivas parasitas ligadas à saída, drenando corrente da fonte.

Por melhor dimensionada que seja uma porta lógica, sempre haverá perda de energia durante o chaveamento. Em uma máquina de estados (FSM) não é diferente, quanto mais bits mudam de um estado para outro, maior será o seu consumo. Inicialmente, podemos definir os estados de uma FSM usando codificação binária; entretanto, os chaveamentos em certos estados poderão ser maiores que dois bits.

Codificações como gray, *one hot*, etc. proporcionam uma redução no número de chaveamentos nas trocas de estados. Consequentemente, técnicas de atribuição de estados baseados nessas codificações podem reduzir o consumo de energia (OLIVEIRA et al., 2017; CHEN; ZHAO; AHMADI, 2003). Muitas delas buscam diminuir a distância Hamming nas trocas de estados, para que os chaveamentos não ultrapassem 1 ou 2 bits. Apesar disso, o uso dessas técnicas não garante um consumo de energia menor, outras otimizações também podem ser realizadas nos circuitos combinacionais (BENINI; MICHELI, 1995).

Assim, a descrição HDL desses blocos foi feita buscando reduzir o número de estados. Como eles são poucos, técnicas usando codificação gray, *one hot* e *one cold*, também, foram avaliadas buscando reduzir o consumo de energia nas trocas de estados.

Dessa forma, esses blocos foram sintetizados utilizando a ferramenta *Register Transfer Level* ou RTL Compiler da *Cadence® Encounter®*, para a biblioteca de células de 180nm da TSMC. Após, o funcional desses blocos é testado em conjunto com os circuitos analógicos.

5 RESULTADOS

Este capítulo apresenta resultados de simulações obtidos com sistema de aquisição de intervalos RR, e métodos utilizados para obtê-los. O projeto foi realizado utilizando *software* Cadence Virtuoso e *RTL compiler* e as simulações foram executadas no *Spectre*.

Primeiramente são apresentados os resultados parciais de cada bloco individualmente. Depois disso, é feita uma caracterização geral do sistema obtendo a performance, o consumo geral, e uma estimativa de área. Por fim, é avaliada a influência do erro da posição do batimento detectado usando um classificador de batimentos.

5.1 SUB-BLOCOS

5.1.1 Resultados do Amplificador

A caracterização de um amplificador serve para avaliar a sua performance, obtendo parâmetros de ganho, frequência de operação, rejeição de ruídos, consumo de energia, entre outros. Para a caracterização do amplificador, um conjunto de simulações AC, DC e transiente é realizado com a vista extraída (*post-layout*) do amplificador, que atribuem capacitâncias e resistências parasitas para as conexões desenhadas no *layout*, em *Spectre*.

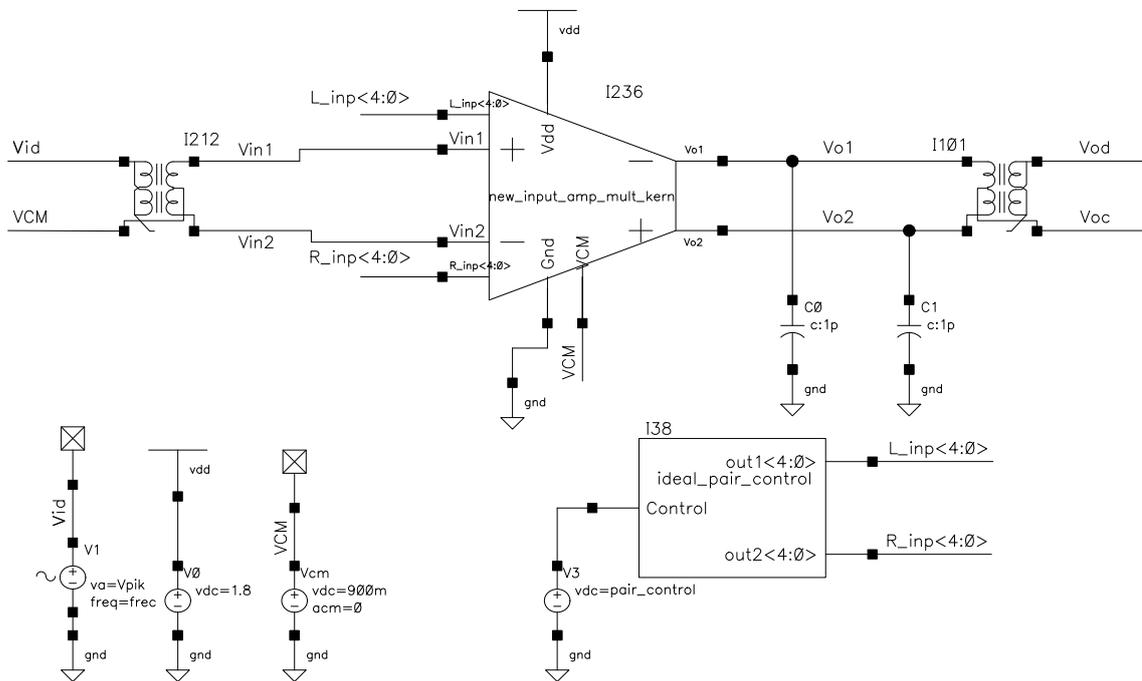
Essas simulações são realizadas com o amplificador tanto em malha aberta quanto fechada. Alguns procedimentos realizados nas simulações podem ser feitos com o circuito fabricado – implementando os circuitos de teste necessários utilizando fontes, equipamentos de aquisição, etc. – obtendo medidas reais. No apêndice B, há um roteiro para realização dessas medidas com circuito fabricado.

Como o amplificador possui chaves para recombinar o par diferencial e modificar o ganho em malha fechada, módulos comportamentais em *VerilogA* foram escritos para controlar a operação dessas chaves nas simulações, que é realizada pela SPI no circuito em silício. As Figuras 5.1 e 5.2 apresentam os esquemáticos utilizados para realizar as simulações com o amplificador em malha aberta ou fechada, respectivamente.

Nos dois esquemáticos, *baluns* ideais – que tem mesmo simbolo de transformadores – são utilizados para converter uma entrada *single-ended* em diferencial e vice-versa. O bloco *ideal_pair_control* controla a recombinação dos pares diferenciais. Na Figura 5.1, o amplificador não possui realimentação capacitiva, sendo utilizado para observar características como variação do *offset*, excursão, ganho em malha aberta entre outros.

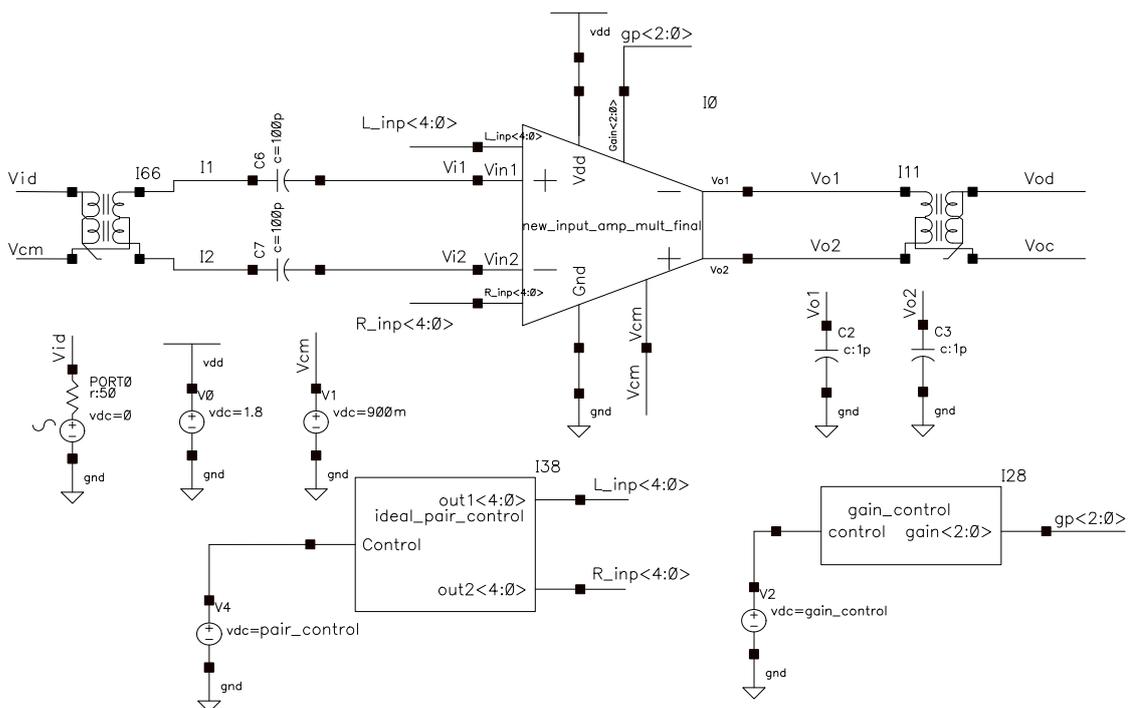
O esquemático, apresentado na Figura 5.2, é utilizado para obter a resposta em frequência e transiente do amplificador em malha fechada. Diferentemente do teste anterior, neste temos uma fonte PORT0, utilizada para análise de ruído, um controlador de ganho (*gain_control*), e capacitores de entrada (C_i) C6 e C7.

Figura 5.1 – Circuito de testes do amplificador em malha aberta.



Fonte: AUTOR.

Figura 5.2 – Circuito de testes do amplificador em malha fechada.

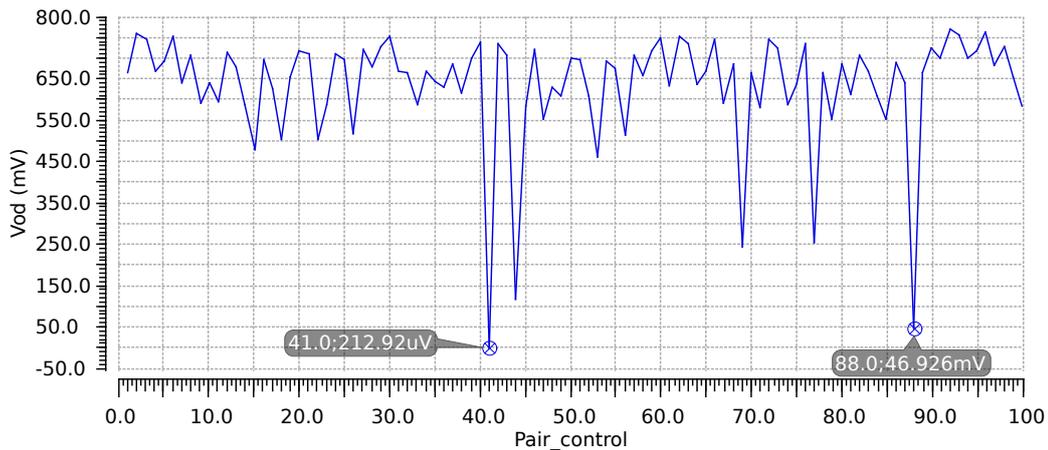


Fonte: AUTOR.

5.1.1.1 Recombinação de pares diferenciais

Utilizando o amplificador em malha aberta é possível encontrar uma combinação dos pares diferenciais que apresente o menor *offset* na saída. Para isso, uma simulação DC variando *pair_control* deve ser executada. No caso real, esse procedimento pode ser repetido em cada circuito integrado para obter um amplificador com o menor descasamento.

Figura 5.3 – Simulação DC realizando a busca do menor *offset* absoluto na saída.



Fonte: AUTOR.

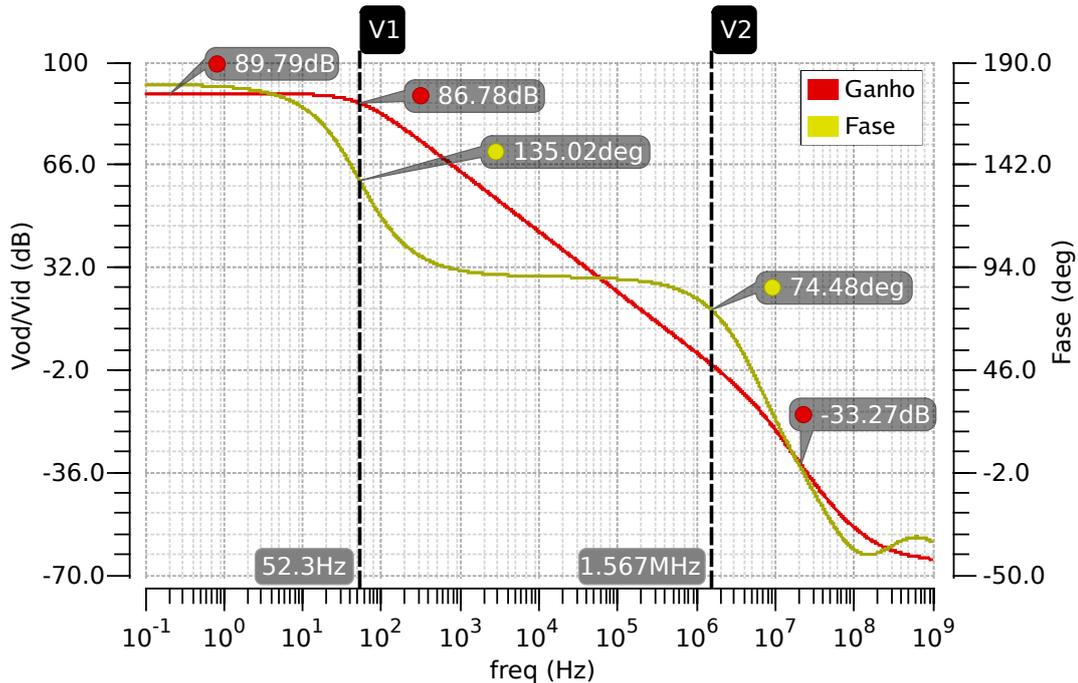
A Figura 5.3 mostra a variação absoluta da saída diferencial (V_{od}) mantendo V_{id} em zero nas 100 combinações de pares diferenciais do amplificador. Nessa simulação, o menor descasamento na saída foi encontrado na 41ª combinação de pares diferenciais, obtendo 213 μ V de diferença entre V_{o1} e V_{o2} .

5.1.1.2 Resposta em Frequência

Realizando análise AC com o amplificador em malha aberta obtemos diagrama de Bode na Figura 5.4. Nela, a função de transferência do amplificador em malha aberta está representada em magnitude e fase para as frequências de 0.1 Hz – 1GHz. Em 52.3Hz, encontra-se o polo dominante, criado pela relação entre a impedância de saída (R_{out}) e as capacitâncias (C_{out}) de carga. Enquanto isso, o polo não dominante pode ser observado acima de 5MHz, adiante da frequência de ganho unitário (GBW) em 1.56MHz, e bastante afastado do polo dominante.

Apesar de existirem outros polos provocados pelos transistores cascode do amplificador telescópico, eles ocorrem em frequências acima de GBW, muito além da faixa utilizada nessa aplicação. Como foi mencionado no capítulo 4, esse estágio apresenta uma boa estabilidade, isso pode ser visualizado no diagrama de bode pela margem de fase e de ganho, que corresponde a 74° e 33dB, e pelo afastamento entre os polos dominante e não dominante.

Figura 5.4 – Resposta em frequência do amplificador diferencial sem realimentação.



Fonte: AUTOR.

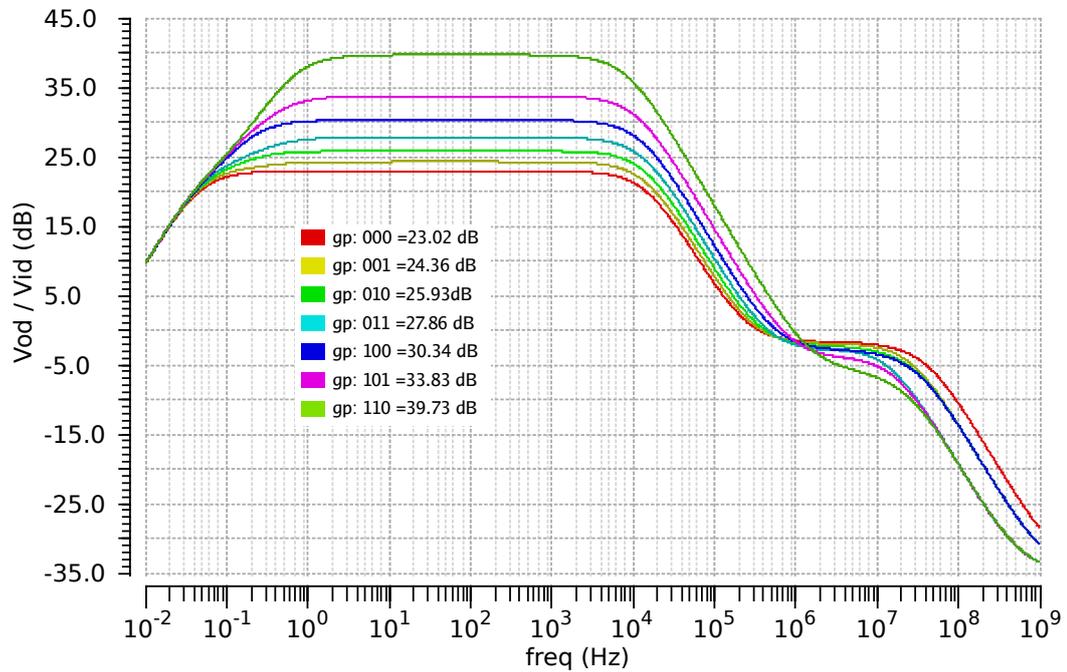
A resposta em frequência, apresentada na Figura 5.5, é obtida modificando os bits na saída ($gp < 2 : 0 >$) do bloco de *gain_control* na Figura 5.2. O menor ganho, apresentado na Figura 5.5, é obtido quando todas as chaves PMOS de controle do ganho estão ligadas, já o maior ganho com realimentação é obtido para “110”. Nessa simulação é possível notar que aumentar C_F aumenta a carga na saída do amplificador e torna mais evidente a presença de um zero para frequências acima de $200kHz$.

5.1.1.3 CMRR e PSRR

As análises de rejeição de ruído em modo comum (CMRR) e da fonte (PSRR) foram realizadas com o amplificador em malha aberta, usando o mesmo esquemático da Figura 5.1. O simulador *Spectre* possui a função XF, que serve para analisar a função de transferência AC de múltiplas fontes até dois nós de referência. Com isso, é possível verificar a resposta AC das saídas diferenciais em relação às fontes V0, V1 e Vcm do circuito na Figura 5.1.

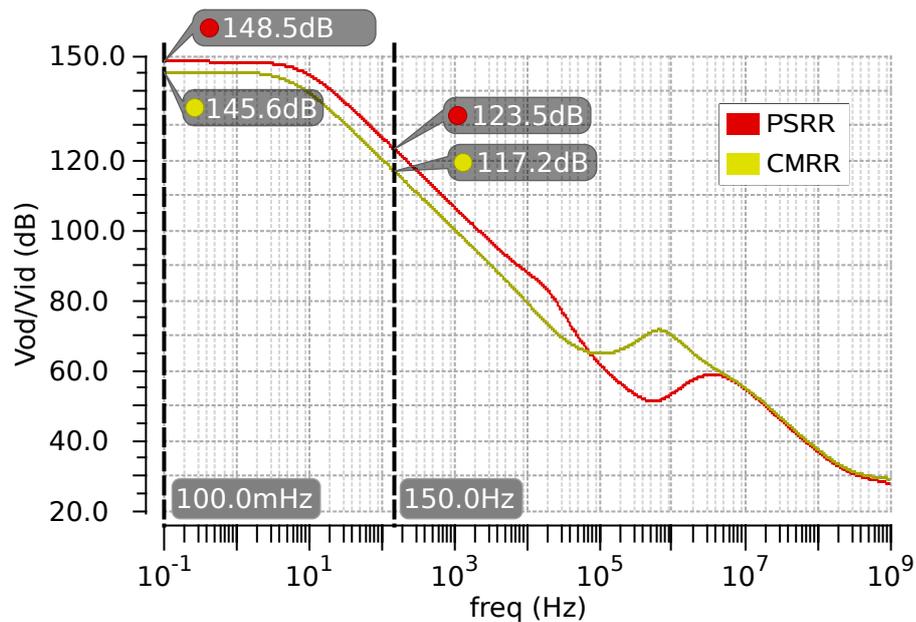
Na Figura 5.6, obtemos a resposta em frequência da CMRR e PSRR da vista extraída do amplificador em malha aberta. Nela, os altos valores de CMRR e PSRR resultam da escolha do par diferencial com um descasamento que compense o da carga, sem executar variações de processo e *mismatch*. Esse valores podem diminuir pela variação do processo de fabricação e descasamento dos dispositivos; entretanto, é possível buscar uma combinação dos pares diferenciais que aumente a CMRR e PSRR.

Figura 5.5 – Resposta em frequência com diferentes configurações de ganho.



Fonte: AUTOR.

Figura 5.6 – Resposta em frequência da CMRR e PSRR para uma simulação com o *layout* do amplificador.

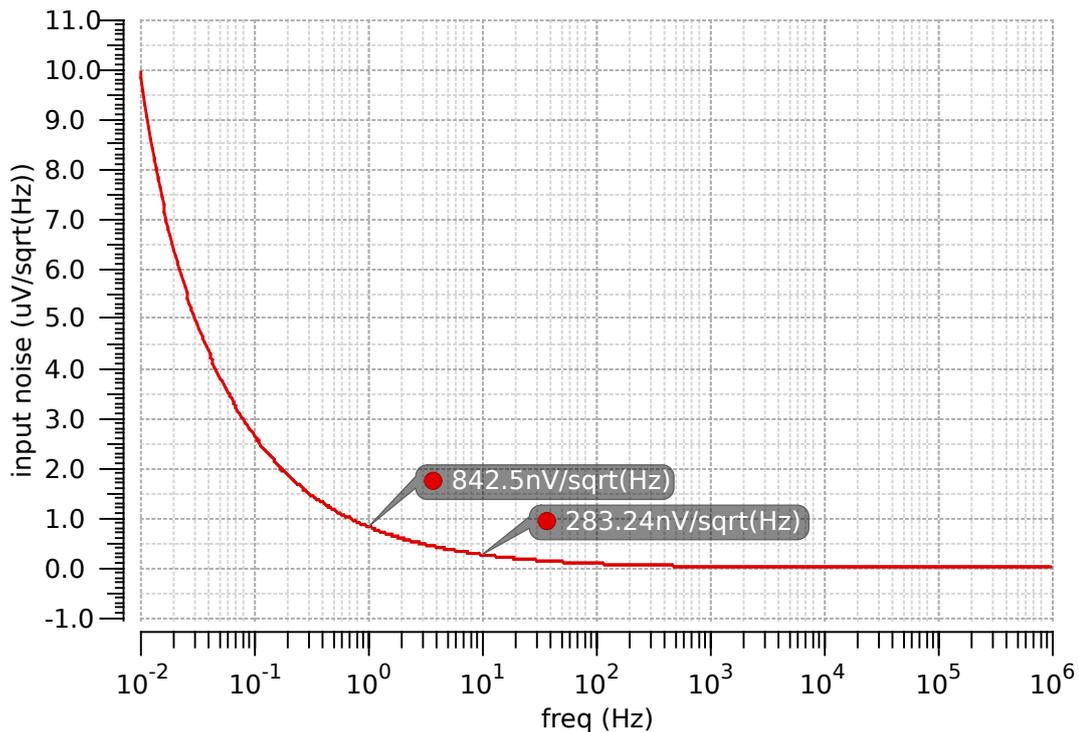


Fonte: AUTOR.

5.1.1.4 Análise do Ruído

Como foi mencionado na seção 3.1, o ruído referido à entrada amplificador deve ser menor que $30\mu V$ para não corromper o sinal de ECG. Na frequência de operação do amplificador, o ruído majoritariamente observado é o $1/f$, além disso, o ruído térmico foi reduzido utilizando uma realimentação capacitiva e polarizando o circuito com correntes pequenas.

Figura 5.7 – Ruído total referenciado à entrada.



Fonte: AUTOR.

Para a caracterização do ruído dentro da banda de operação foi utilizado o circuito de teste mostrado na Figura 5.2. Na análise AC de ruído, a frequência foi variada de 0.01 Hz a 1 MHz e o ruído total é obtido da fonte PORT0 às saídas V_{o1} e V_{o2} . A resposta em frequência ao ruído referenciado a entrada é apresentada na Figura 5.7.

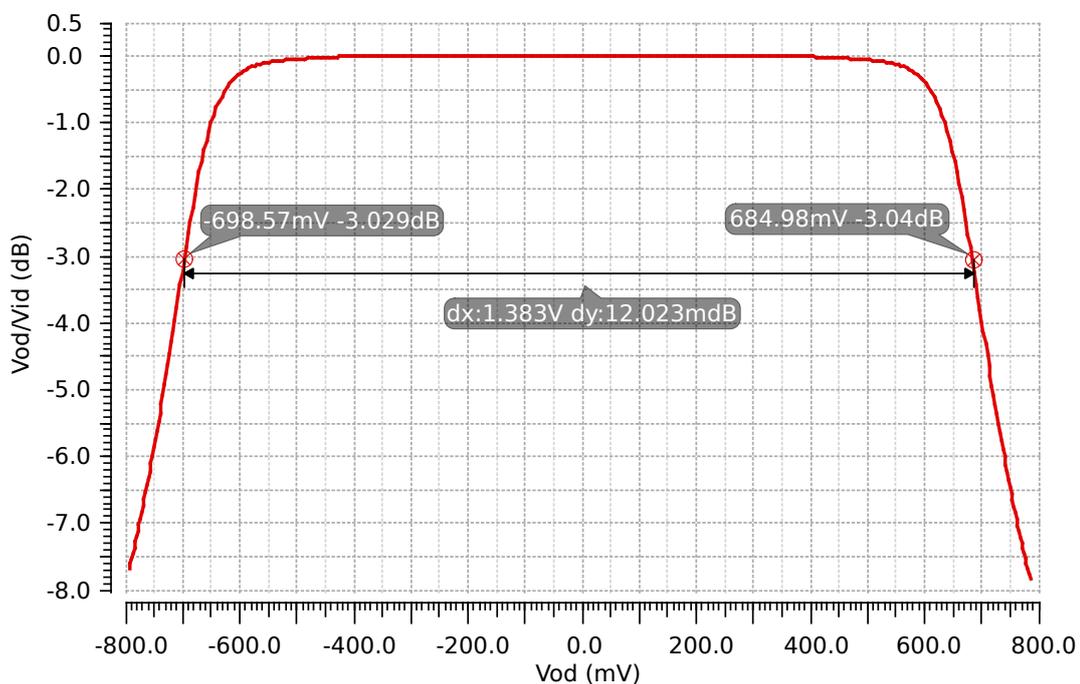
O ruído total (V_T) referenciado a entrada é obtido integrando o ruído apresentado na Figura 5.7 na banda de interesse. A integral, em (5.1), é realizada para as frequências de 0.05 a 100Hz, obtendo um valor de $2.426\mu V_{rms}$.

$$V_T = \sqrt{\int_{0.05}^{100} V_{n,in}^2(f) \cdot df} = 2.426\mu V_{rms} \quad (5.1)$$

5.1.1.5 Comportamento em Grandes Sinais

Para operar linearmente, o ganho do amplificador não pode variar muito em relação a diferença dos sinais na saída. Buscando a maior faixa dinâmica, é desejável obter um alto pico de V_{od} para aumentar potência do sinal em relação a de ruídos. Oscilações grandes de amplitude nas saídas provocam alterações no ganho, pois isso diminui V_{DS} nos transistores, o que pode levar um transistor à região de triodo. Uma queda de 3dB no valor do ganho foi considerada para determinar a máxima faixa de excursão do amplificador.

Figura 5.8 – Gráfico em dB da faixa de saída, simulação com ganho V_{od}/V_{id} do amplificador vs V_{od} .



Fonte: AUTOR.

Para determinar a excursão, a operação DC do amplificador foi analisada utilizando uma realimentação ideal de ganho unitário com resistores de $10M\Omega$. O resultado da simulação DC pode ser observado na Figura 5.8. Nela, um valor de $V_{od} = \pm 1.38V$ foi obtido para uma entrada diferencial $V_{id} = \pm 1.41V$. Esse resultado apresenta um descasamento entre os valores máximos e mínimos da excursão por conta do *layout*.

5.1.1.6 Variações Monte Carlo

Buscando analisar senários com variação de processo e descasamento dos dispositivos, foram realizadas 400 simulações de Monte Carlo com o amplificador em malha aberta avaliando três situações.

Na primeira situação (variando chaves) são realizadas simulações de *pos-layout* com o amplificador, onde as chaves recombinam 100 pares em cada simulação para en-

contrar o par diferencial com maior CMRR.

Na segunda situação, o parâmetro de *mismatch* dos transistores do par diferencial de entrada é modificado linearmente a cada simulação Montecarlo com a vista de esquemático do amplificador, sem utilizar chaves para recombinar os pares diferenciais. Um transistor não sofre variações de descasamento, enquanto o outro o *mismatch* é variado entre $\pm 20\mu V$ com passo de $20nV$.

Na última situação, utilizando a vista de esquemático, o *mismatch* no par diferencial de entrada é desabilitado e a variabilidade das características do amplificador é um efeito dos demais transistores.

A Tabela 5.1 apresenta os valores de média (μ), desvio padrão (σ) e quantil (*qtíl*) em 15.7% para algumas características do amplificador nas diferentes situações. O valor de *qtíl* em cada característica indica que 84.3% das 400 simulações Montecarlo apresentaram do valor maior em características como CMRR, PSRR, Ganho e Voc, e menor em características como em Vod e Vid.

Tabela 5.1 – Média e desvio padrão e quatil em 400 simulações Monte Carlo com o amplificador em malha aberta para diferentes casos.

Parâmetros	Situação 1			Situação 2			Situação 3		
	μ	σ	<i>qtíl</i>	μ	σ	<i>qtíl</i>	μ	σ	<i>qtíl</i>
CMRR (dB)	95.98	25.05	68.93	97.97	10.15	89.05	42.46	12.01	31.43
PSRR (dB)	86.66	27.12	52.59	75.32	9.07	67.54	57.69	13.63	45.22
Vod / Vid (dB)	74.62	19.03	51.59	80.00	7.30	71.16	48.29	10.37	39.70
Offset, Vod (mV)	375.10	279.53	0.083	273.39	129.07	0.102	547.18	97.77	0.486
Offset, Vid (mV)	1.144	3.088	0.003	0.051	0.0626	0.005	3.47	2.81	0.907
Voc (mV)	910.03	117.52	0.852	913.55	10.94	0.903	940.85	15.28	0.924

Fonte: AUTOR.

Essas simulações mostram que é possível compensar o descasamento realizando combinações por chaveamento no par diferencial. Isso é destacado pelos altos índices de CMRR obtidos para a situação 1 com chaves que se equiparam à situação 2 – que varia idealmente o parâmetro de descasamento dos transistores do par diferencial de entrada – com um desvio padrão maior.

Há uma maior desvio padrão da CMRR na primeira situação em relação à segunda, pois 10 vezes mais pares estão disponíveis na segunda situação para escolher a melhor relação de CMRR por simulação Montecarlo. Assim, o desvio padrão no primeiro caso poderia diminuir se aumentássemos a quantidade de pares disponíveis ao custo de mais chaves e área. Isso também se aplica às demais características apresentadas do amplificador.

As duas primeiras situações mostram que pode ser mais vantajoso gerar um descasamento no par diferencial de entrada para compensar o descasamento dos demais dispositivos, do que casar perfeitamente os transistores do par de entrada como na situação 3.

5.1.1.7 Resumo de características do amplificador

A Tabela 5.2 apresenta um resumo das características do amplificador diferencial. Nela podemos analisar os valores obtidos por simulação que podem ser confrontados as especificações da Tabela 3.1.

Tabela 5.2 – Resumo das características do amplificador Telescópico simuladas a partir do layout extraído.

Características	Valores Simulados
Ganho Malha Aberta	89.7 dB
Ganho Malha Fechada	23 – 39.7dB
Frequência de Corte	52.3 Hz
Frequencia de Ganho Unitário	1.567 MHz
Margem de Fase	74.48°
Margem de Ganho	33.27 dB
Faixa da Saída	[-698.5; 684.9] (mV)
Capacitância de Carga	1 pF
Tesão de Alimentação	1.8 V
Corrente consumida	2.265 μ A
Potência	4.076 μ W
Ruído Total 0.05→100 Hz	2.426 μ V

5.1.2 Resultados do detector de picos

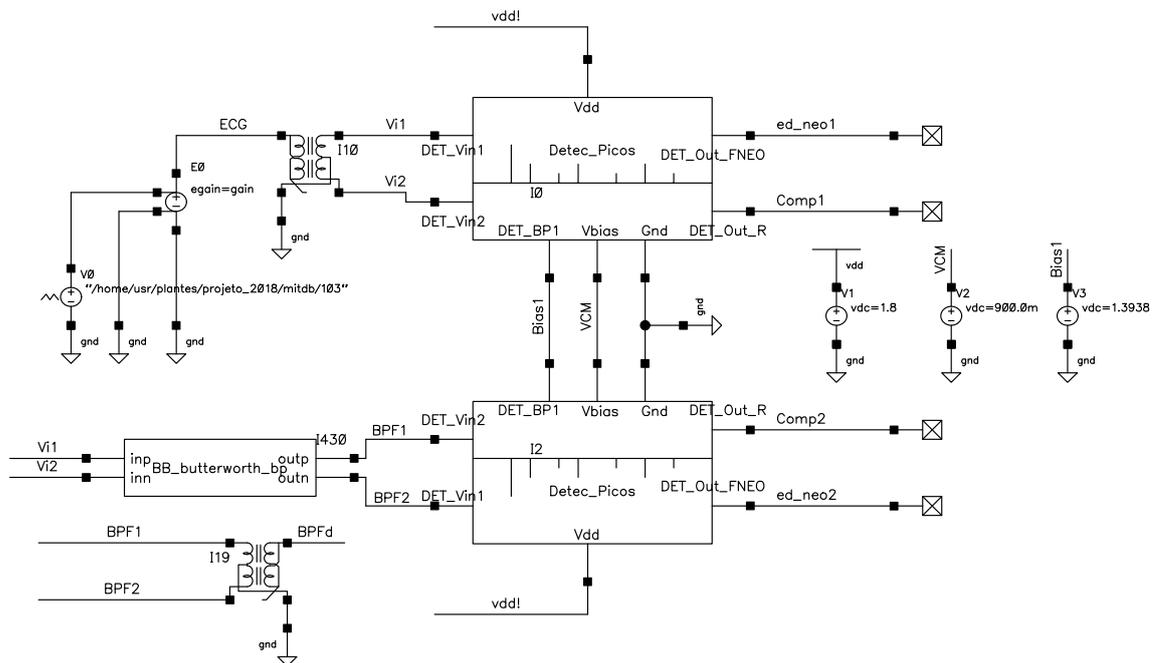
O operador de energia da derivada (ED) e o comparador são testados em conjunto. A Figura 5.9 apresenta o esquemático utilizado para o teste do detector de picos. Nela, dois testes foram realizados para mostrar o funcionamento do detector de picos. Na parte superior, o sinal de entrada do detector é um ECG amplificado; na parte inferior, o ECG amplificado é filtrado por um passa-banda com frequência de corte entre 8–40Hz.

Foram inseridos na entrada do detector sinais de ECG com diferentes características, obtidos da base de dados de arritmia do MIT/BIH. A Figura 5.10 apresenta a resposta transiente do detector de pico utilizando a gravação 103. Nela, o sinal ECG é uma versão amplificada 100 vezes da original, esse sinal é convertido de *single-ended* para diferencial nos *baluns* ideais. *BPFd* é o sinal diferencial que sai do filtro passa-banda. *ED_neo1* e *ED_neo2* correspondem a saída do operador ED, sendo que a segunda recebe um sinal de ECG filtrado. *Comp1* e *2* são as saídas do comparador.

Observando a Figura 5.10, pode-se concluir que não seria vantajoso utilizar o filtro passa-banda, pois aparecem três pulsos *Comp2* a cada batimento, enquanto sem o filtro aparece apenas 1 pulso por batimento. Os três pulsos de *Comp2* representam as ondas Q, R e S do ECG, e nesse caso podem ser detectados como um falso positivo.

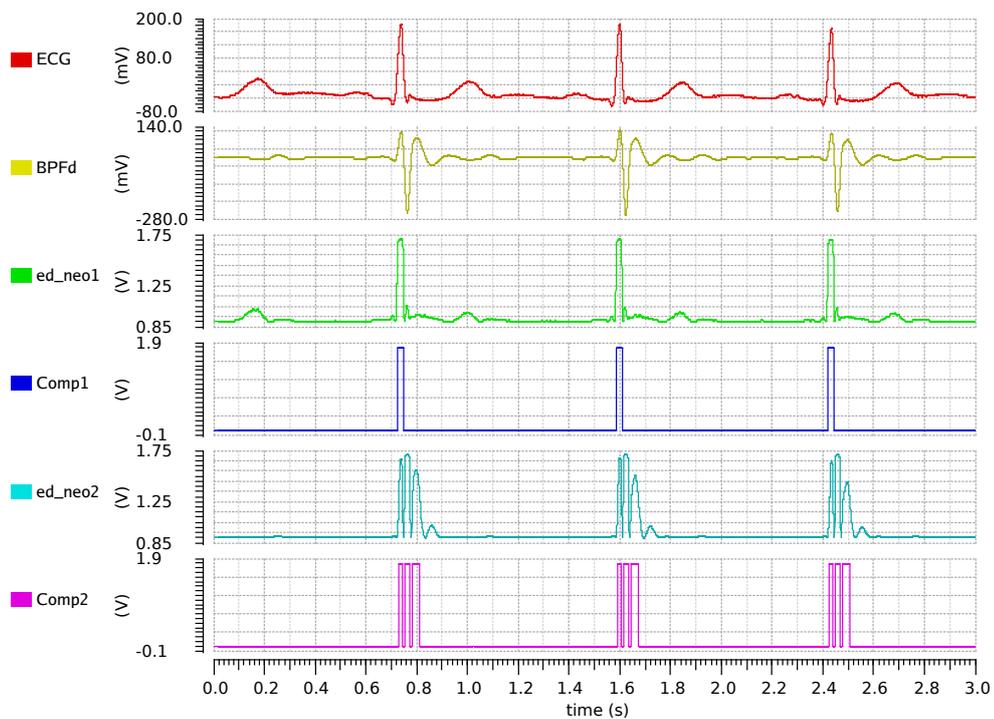
Em outros casos, como na Figura 5.11, o filtro pode ajudar a discriminar um com-

Figura 5.9 – Circuitos utilizados para caracterização o detector



Fonte: AUTOR.

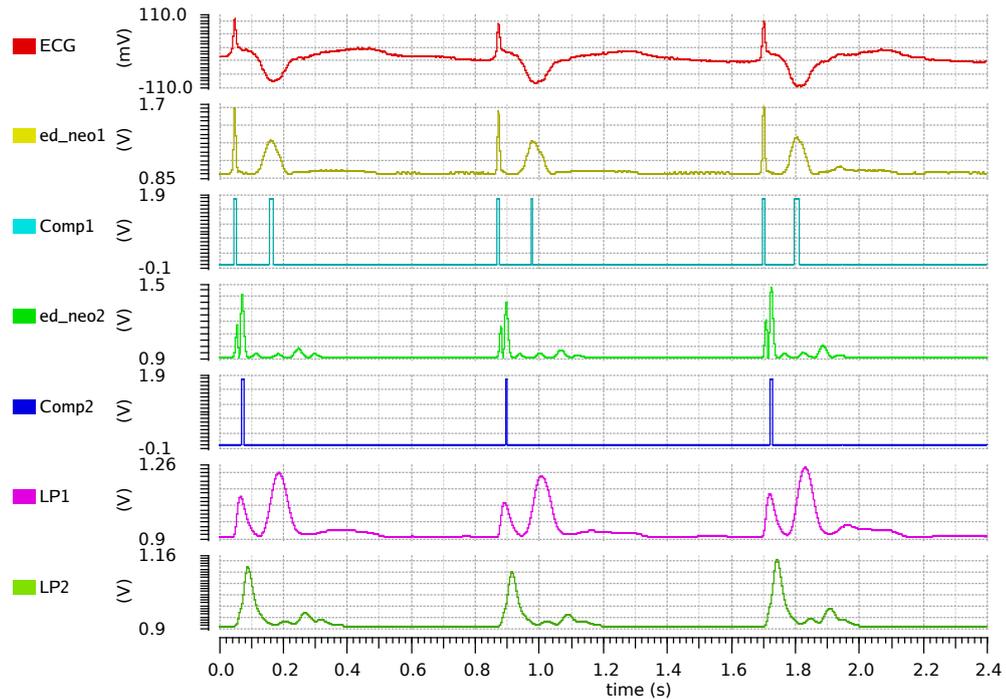
Figura 5.10 – Resultados das simulação transiente do detector de picos para a trecho da gravação 103 do banco de arritmia do MIT.



Fonte: AUTOR.

plexo QRS. Nesta figura, uma onda R e uma onda T são indicadas em *Comp1* no caso sem filtro. Com o filtro passa-banda essa onda T pode ser atenuada. Por meio de simulações transiente, foi constatado que uma frequência de corte entre $8-40Hz$ no filtro passa-banda é suficiente para detectar o maior número de ondas R com um *threshold* fixo. Além disso, o uso do filtro reduz a variação da linha de base do sinal de ECG.

Figura 5.11 – Resultados das simulação transiente do detector de picos para a trecho da gravação 104 do banco de arritmia do MIT.



Fonte: AUTOR.

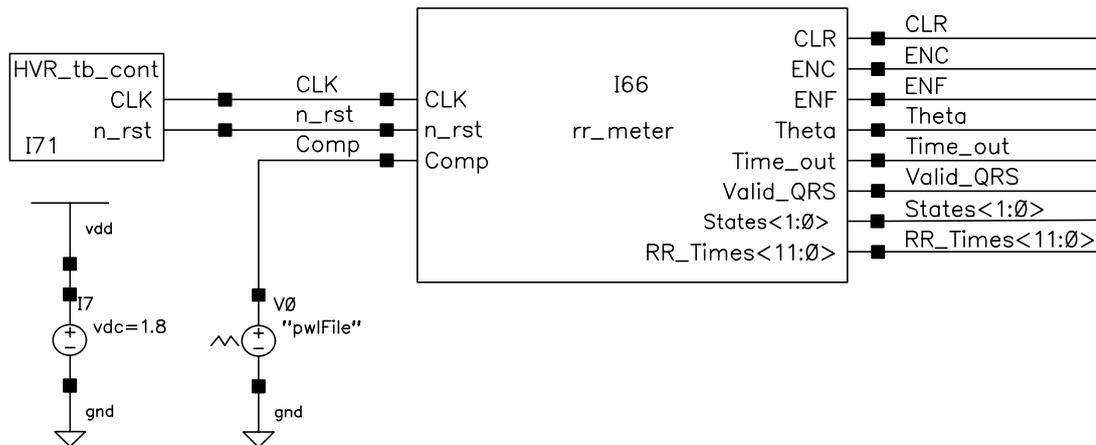
A Figura 5.11 aponta ainda para o uso de um filtro passa baixa na saída do ED, para eliminar *spikes* na saída. *LP1* e *LP2* correspondem aos sinais filtrados de *ED_neo1* e *ED_neo2*, respectivamente. Nessa figura, há uma melhora apenas em *LP2*.

5.1.3 Medidor de intervalos RR

A implementação com medidor de intervalos foi apresentada na seção 4.3. Nesta seção, a validação desse bloco é feita com simulações *Spectre*. Um bloco, escrito em *VerilogAMS*, é utilizado para gerar os estímulos de relógio (*CLK*) e *n_rst*, enquanto, os estímulos do comparador (*Comp*) são gerados por uma fonte *pwl* (*V0*), que gera sinais a partir de um arquivo separado por vírgulas (*CSV*). O esquemático do circuito de teste no ambiente *Virtuoso* é apresentado na Figura 5.12 e os resultados na Figura 5.13.

A Figura 5.13 demonstra o funcionamento do medidor de intervalos RR. Nela, podemos observar que *Comp* gera diversos impulsos que podem indicar falsos complexos QRS, esses pulsos são convertidos em um único pulso (*Valid_QRS*) pelo circuito de *single shot*. Após a borda de subida de *Valid_QRS* é disparada uma sequência ENF (*Save*

Figura 5.12 – Esquemático do circuito de teste usado para simulações AMS.



Fonte: AUTOR.

RR), CLR (*Reset Counter*) e ENC (*Enable counter*), que primeiro salva o valor do contador em um registrador, depois limpa os estados do contador e, por fim, reinicia a contagem. Além disso, podemos observar que ENC habilita o contador após ligar o circuito.

Os intervalos entre as bordas de subida do complexo QRS são representados por *RR_Times* em decimal para facilitar a visualização. Cada número representa o intervalo RR em milissegundos, que são salvos no registrador após ENF. Por fim, é registrado o valor de 2003 após a indicação *Time_out* gerada pelo contador principal, pois não há mais pulsos QRS válidos.

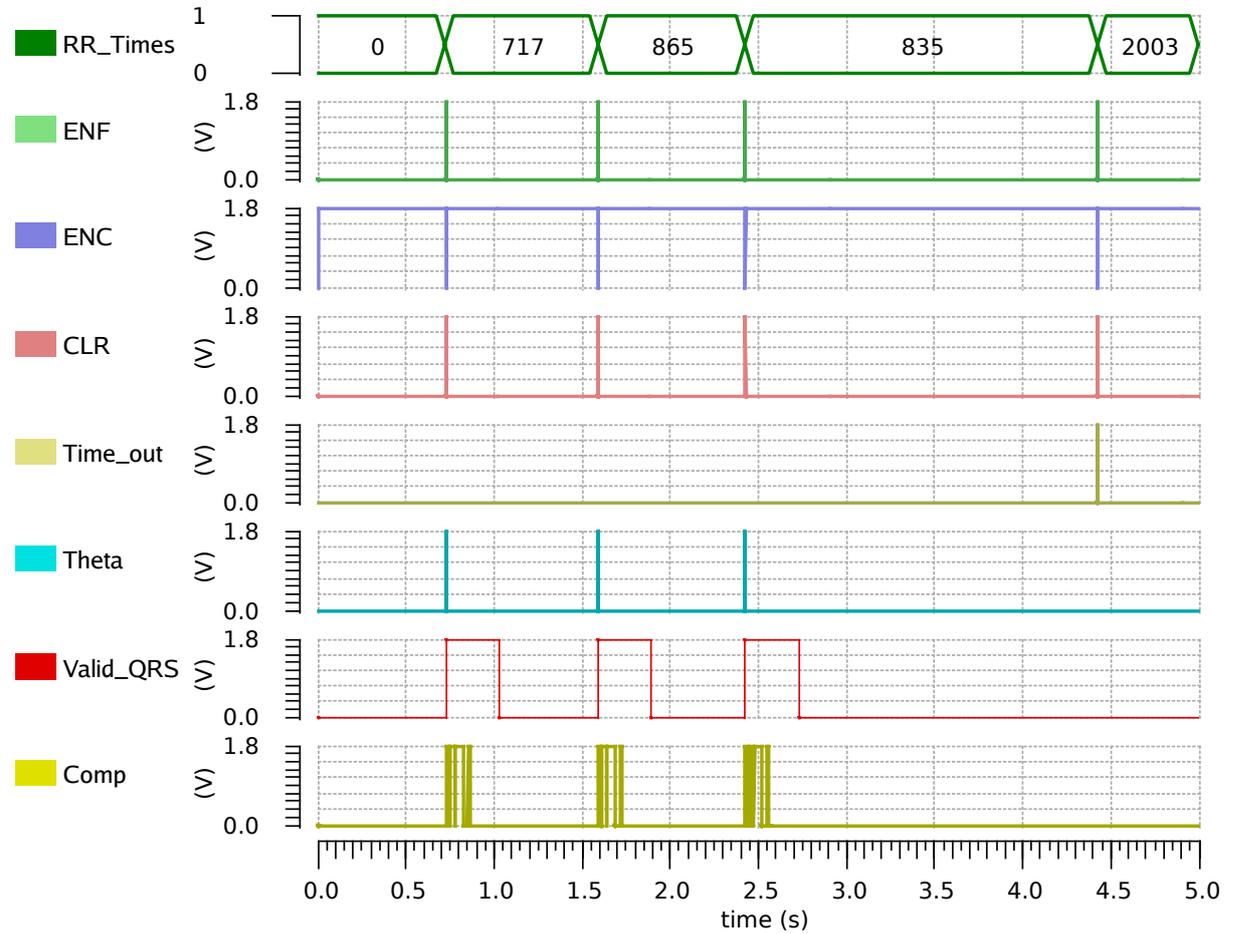
Como foi mencionado na seção 4.3, as perdas por chaveamento no circuito sintetizado podem ser expressivas. A Tabela 5.3 permite analisar os efeitos de usar um determinado tipo de codificação para etiquetar os estados no consumo de energia e área. Nela não há variação do atraso, pois foram feitas alterações apenas nos circuitos de transição de estados e não nos de caminho de dados (contadores, comparações, etc.).

Quanto ao consumo de energia e área, observa-se uma relação inversa, pois alterações nos circuitos combinacionais ou aumento no número de flip-flops (*one hot e one cold*) são necessários para implementar essas codificações; conseqüentemente, isso pode provocar um aumento de área. Apesar disso, o aumento de área foi de, apenas, 4% enquanto a redução de potência chegou em 58% comparando os casos binário e *one hot*. Assim, é mais vantajoso utilizar uma codificação que priorize menor consumo de energia.

5.2 SISTEMA COMPLETO

Com o sistema completo são realizadas apenas simulações de transiente para sua caracterização. O ponto, nessa fase, é caracterizar o sistema de aquisição de intervalos RR em relação a sua performance de detecção. Com isso é possível identificar possíveis causas de erros de detecção. A Figura 5.14 mostra o circuito de testes que foi utilizado para

Figura 5.13 – Demonstração de funcionamento do medidor de intervalos RR.



Fonte: AUTOR.

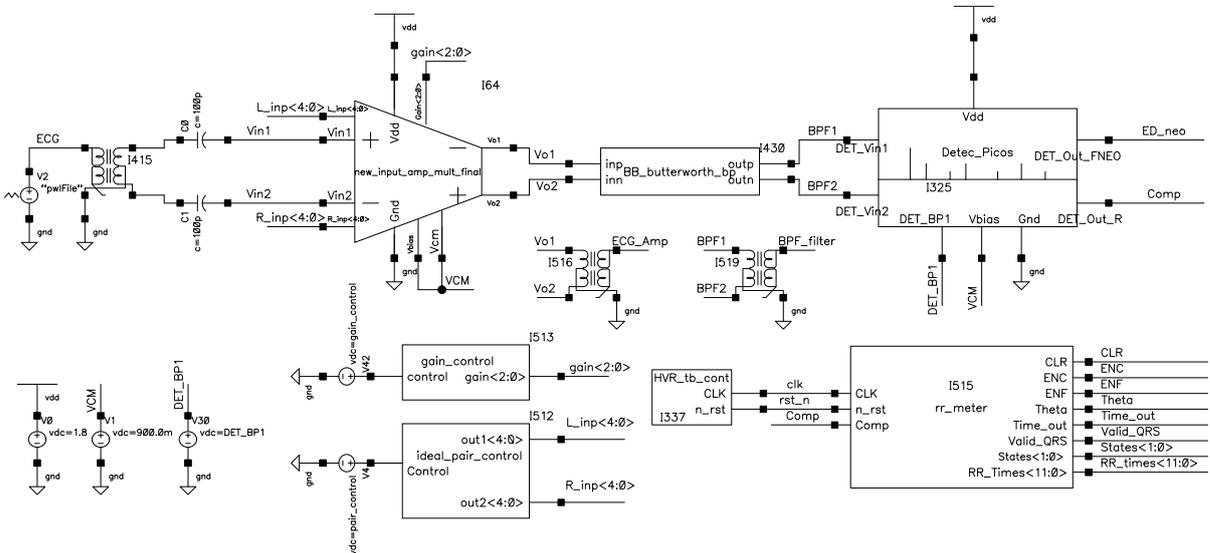
Tabela 5.3 – Comparativo do consumo de energia utilizando as codificações, binária, Gray, *One Hot* e *One Cold*.

Codificações	Binário	Gray	<i>One Cold</i>	<i>One Hot</i>
Área (μm^2)	3185	3230	3292	3336
Atraso (ps)	3699	3699	3699	3699
Potência (μW)	0.905	0.891	0.405	0.373

Fonte: AUTOR.

levantar as características de performance de detecção do sistema. Nela, estão presentes todos os circuitos e blocos comportamentais apresentados anteriormente.

Figura 5.14 – Bancada de testes utilizada para levantar as características do sistema de aquisição de intervalos RR.



Fonte: AUTOR.

A Figura 5.15 mostra a resposta transiente para o sistema aquisição de intervalos RR. O intervalo de tempo entre ondas R consecutivas está representado em 12 bits pelo sinal *RR_times* a um período de relógio de $1ms$. O sinal *Valid_QRS* indica quando o contador deve ser reiniciado, e ele é gerado na primeira borda de subida de *Comp*. O sinal *Comp* é ativado quando a saída de *ED_neo* ultrapassar $1.27V$. Mais abaixo estão a versão original e a amplificada do sinal de ECG.

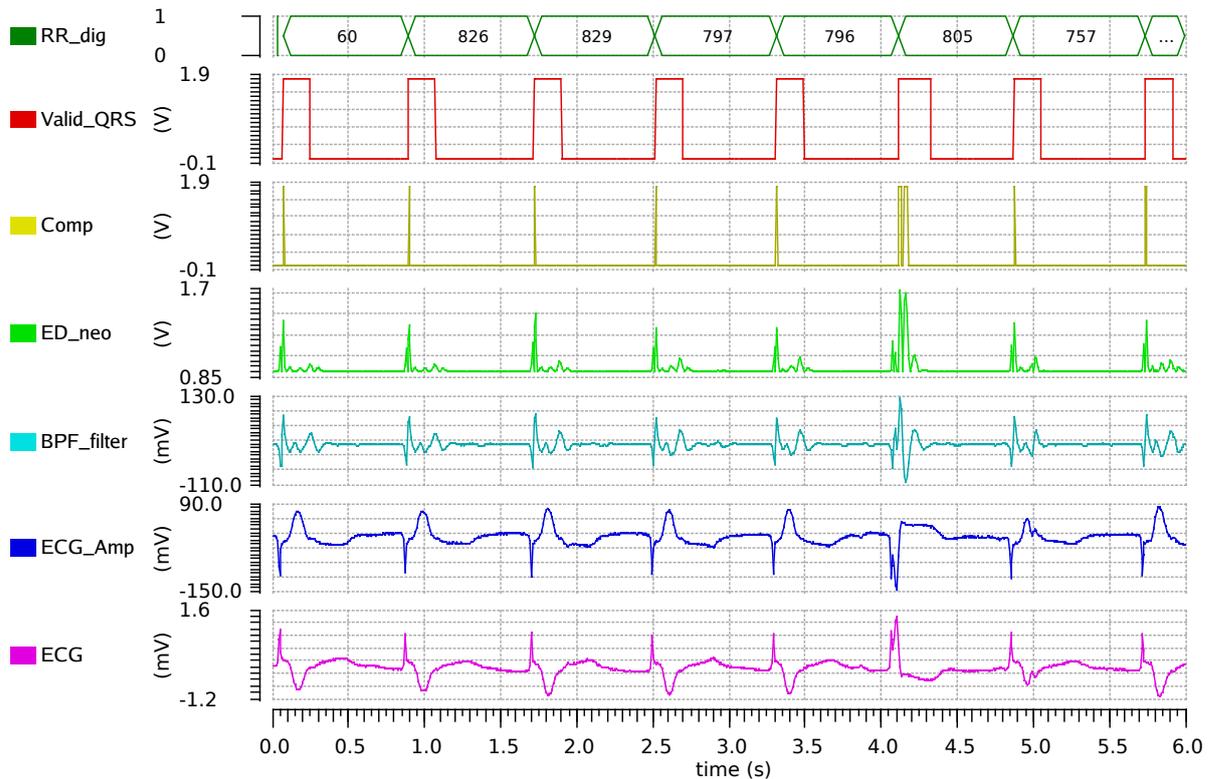
5.2.1 Verificação com banco de arritmias MIT-BIH

A performance do detector é avaliada utilizando a base de dados de arritmia do MIT-BIH, que contém 48 gravações de ECG com a posição e classificação dos batimentos anotadas. A Figura 5.15 mostra um exemplo de aquisição de intervalo RR, esse processo é repetido nas 48 gravações.

Após cada simulação de um ECG de 30 minutos, o sinal digital *RR_times* de cada gravação é exportado para um arquivo “.csv”. Esses arquivos são lidos, e a posição dos batimentos detectados é comparada com a referência. Realizando isso, podemos analisar quantitativamente a performance por índices como taxa de erro da detecção (DER), sensibilidade e precisão.

A performance do detector é apresentada na Tabela 5.4. Nela, 1324 batimentos não foram detectados ($FN/TP = 1.218\%$) e 373 foram detectados erroneamente ($FP/TP = 0.343\%$) gerando uma DER total de $1,54\%$. DER superiores a $1,54\%$ foram encontradas

Figura 5.15 – Demonstração de funcionamento do sistema de aquisição de intervalos RR.



nas gravações 105, 108, 201, 203, 207, 208, 210 e 228; esses sinais apresentam maior conteúdo de ruído, movimentação dos eletrodos, artefatos similares a complexos QRS, redução da amplitude, entre outros.

Eliminando as amostras com maior DER, reduz a DER total para 0.22%, enquanto os índices de sensibilidade (Se) e ($+P$) aumentam de (98.80%, 99.66%) para (99.85%, 99.94%), respectivamente.

A amostra 103 do banco de dados de arritmia do MIT-BIH tem um total de 2084 batimentos anotados, que são gravados em 30 minutos. Na Figura 5.16, temos uma amostra dos intervalos RR obtidos com o sistema de aquisição. Nessa amostra, todos os batimentos foram detectados como verdadeiros; entretanto, se ampliarmos o gráfico de da VFC, observa-se diferenças entre o intervalo RR obtido do sistema em relação ao intervalos de referência.

Mesmo que os índices de $+P$ e Se sejam 100%, ainda pode haver um erro na posição relativa do batimento detectado. Por isso, o valor do intervalo RR simulado é subtraído e normalizado pelo valor de referência, obtendo um gráfico com o erro (%) da posição do batimento, apresentado na Figura 5.17. Nessa amostra, o erro máximo chega a pouco mais de 3%.

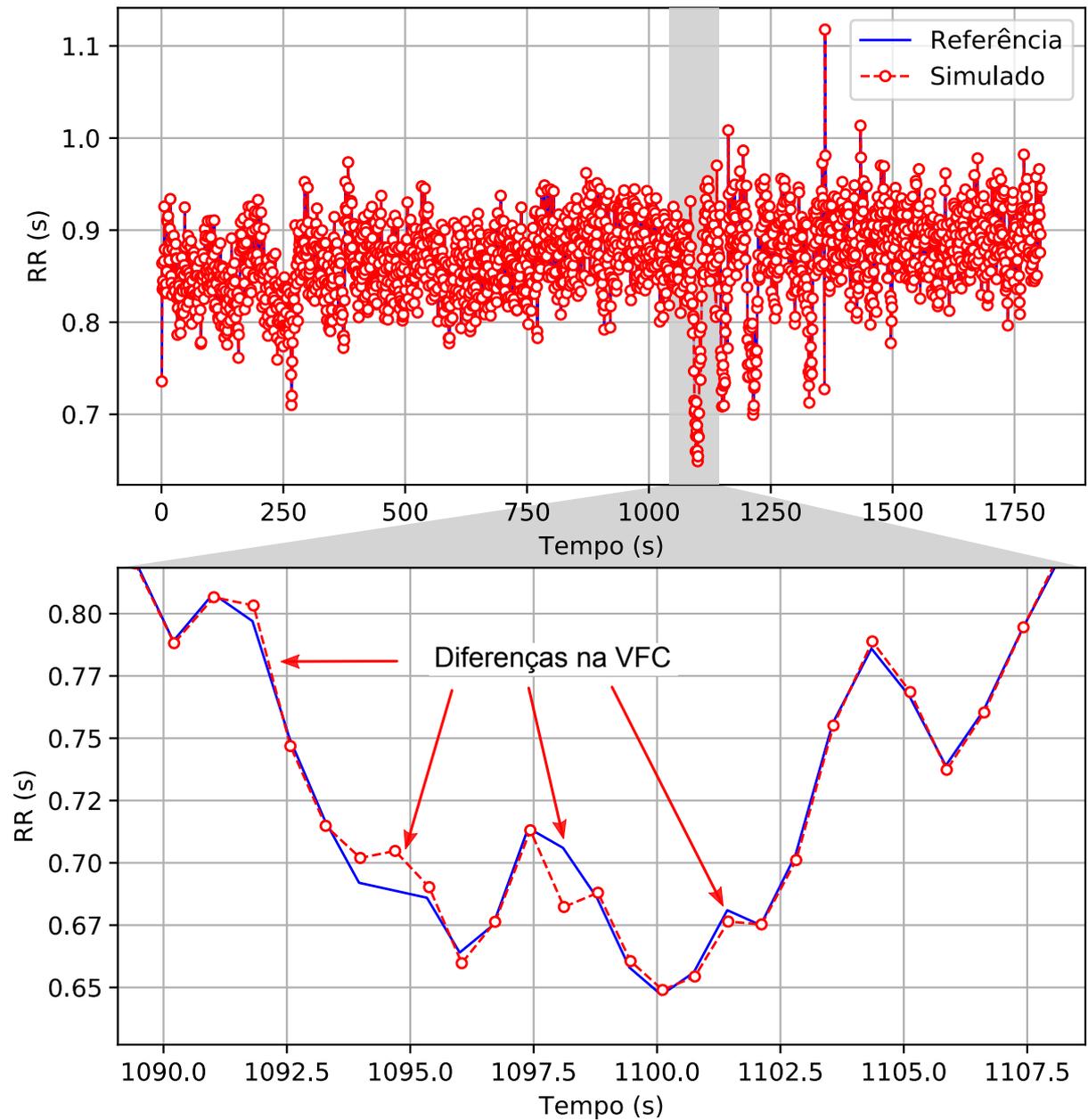
Para verificar o quanto isso poderia impactar na performance de um classificador que utilizasse intervalos RR, foi utilizado um algoritmo de classificação de batimentos com código disponível online (MONDÉJAR-GUERRA et al., 2019). Esse algoritmo classifica

Tabela 5.4 – Performance do detector do complexo QRS.

Gravação	<i>TP</i>	<i>FN</i>	<i>FP</i>	<i>Se</i>	<i>+P</i>	DER (%)
100	2273	0	0	100.00%	100.00%	0.00%
101	1864	1	6	99.95%	99.68%	0.38%
102	2187	0	0	100.00%	100.00%	0.00%
103	2084	0	0	100.00%	100.00%	0.00%
104	2218	11	17	99.51%	99.24%	1.26%
105	2543	29	49	98.87%	98.11%	3.03%
106	2026	1	4	99.95%	99.80%	0.25%
107	2132	5	1	99.77%	99.95%	0.28%
108	1688	75	91	95.75%	94.88%	9.42%
109	2531	1	0	99.96%	100.00%	0.04%
111	2123	1	0	99.95%	100.00%	0.05%
112	2538	1	0	99.96%	100.00%	0.04%
113	1795	0	0	100.00%	100.00%	0.00%
114	1878	1	0	99.95%	100.00%	0.05%
115	1953	0	0	100.00%	100.00%	0.00%
116	2390	22	4	99.09%	99.83%	1.08%
117	1535	0	0	100.00%	100.00%	0.00%
118	2278	0	1	100.00%	99.96%	0.04%
119	1985	2	3	99.90%	99.85%	0.25%
121	1861	2	0	99.89%	100.00%	0.11%
122	2476	0	0	100.00%	100.00%	0.00%
123	1515	3	0	99.80%	100.00%	0.20%
124	1617	2	2	99.88%	99.88%	0.25%
200	2598	3	0	99.88%	100.00%	0.12%
201	1700	263	0	86.60%	100.00%	13.40%
202	2129	7	0	99.67%	100.00%	0.33%
203	2856	124	40	95.84%	98.62%	5.50%
205	2645	11	0	99.59%	100.00%	0.41%
207	1781	551	15	76.37%	99.16%	24.27%
208	2895	60	54	97.97%	98.17%	3.86%
209	3005	0	0	100.00%	100.00%	0.00%
210	2597	53	7	98.00%	99.73%	2.26%
212	2748	0	0	100.00%	100.00%	0.00%
213	3249	2	2	99.94%	99.94%	0.12%
214	2252	10	3	99.56%	99.87%	0.57%
215	3359	4	3	99.88%	99.91%	0.21%
217	2202	6	2	99.73%	99.91%	0.36%
219	2153	1	0	99.95%	100.00%	0.05%
220	2048	0	0	100.00%	100.00%	0.00%
221	2412	15	0	99.38%	100.00%	0.62%
222	2471	12	4	99.52%	99.84%	0.64%
223	2604	1	0	99.96%	100.00%	0.04%
228	2024	29	59	98.59%	97.17%	4.29%
230	2256	0	0	100.00%	100.00%	0.00%
231	1571	0	0	100.00%	100.00%	0.00%
232	1779	1	4	99.94%	99.78%	0.28%
233	3066	13	1	99.58%	99.97%	0.45%
234	2752	1	1	99.96%	99.96%	0.07%
Total	108642	1324	373	98.80%	99.66%	1.54%

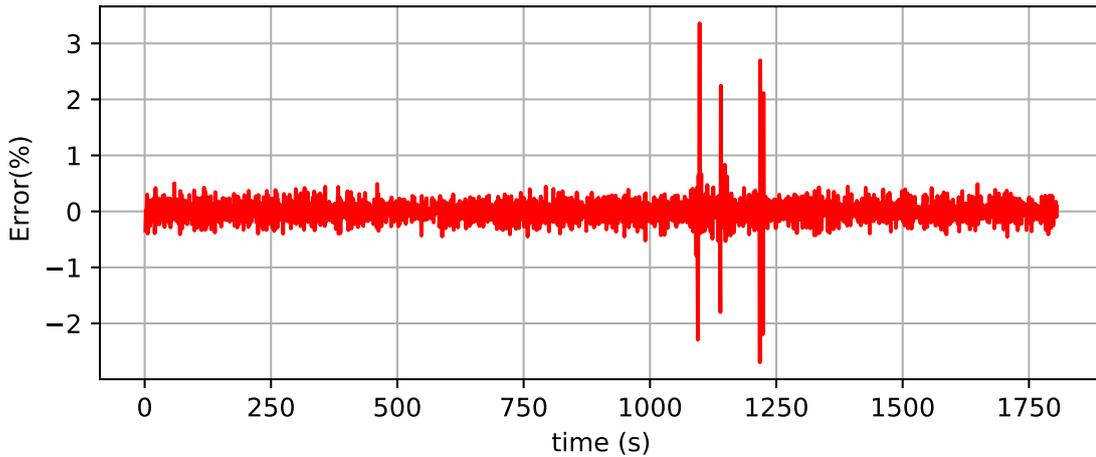
Fonte: AUTOR.

Figura 5.16 – VFC da gravação 103 contendo valores de referência (azul contínuo) e simulados (vermelho tracejado com círculos).



Fonte: AUTOR.

Figura 5.17 – Erro percentual para os intervalos RR detectados na amostra 103.



Fonte: AUTOR.

batimentos os separando em diferentes categorias: batimento normal (N), batimento ectópico supraventricular (SVEB), batimento ectópico ventricular (VEB) e batimento de Fusão (F). Essa nomenclatura foi estabelecida pela Associação para o Avanço da Instrumentação Médica (em inglês Association for the Advancement of Medical Instrumentation – AAMI).

Esse classificador treina diversas *support vector machines* (SVM) com diferentes parâmetros separadamente. Depois, essas SVMs são combinadas formando um classificador. Esse método é comparado, em (MONDÉJAR-GUERRA et al., 2019), com outras SVMs que treinam uma combinação de parâmetros de uma só vez.

Algumas modificações foram feitas para inserir os intervalos RR obtidos do detector QRS. Foram selecionadas apenas as gravações com 100% de detecção, e esses intervalos RR substituem os de referência durante o treinamento do classificador. O mesmo procedimento descrito por Mondéjar-Guerra et al. (2019) foi feito para os dois casos, usando intervalos de referência e simulados. Das amostras utilizadas, a 102 é excluída, pois contém batimentos gerados por marcapasso.

Os resultados do classificador, utilizando os batimentos detectados e os de referência, podem ser conferidos na Tabela 5.5. Nela, há uma diferença de 0.18% na precisão de batimentos da classe F e de 0.13% de na sensibilidade SVEB em relação à referência. Os valores de referência correspondem aos resultados originais de Mondéjar-Guerra et al. (2019), e simulado corresponde aos resultados obtidos com os intervalos RR do detector.

5.2.2 Resumo das características do sistema

Alguns circuitos do sistema de aquisição de intervalos RR já estão prontos em silício, enquanto outros ainda estão em desenvolvimento ou já tem o *layout* pronto. Por isso, consumo de energia e área do filtro não serão levados em consideração, apenas dos outros blocos. A Tabela 5.6 resume algumas características desse sistema, e compara com

Tabela 5.5 – Resultados do classificador utilizando os intervalos RR de referência e os obtidos por simulação.

Classe AAMI	Parâmetros	Multi SVM			Single SVM		
		Simulado	Referência	Diferença	Simulado	Referência	Diferença
N	Se	0.9593	0.9594	-0.01%	0.8960	0.8958	0.02%
	+P	0.9820	0.9820	0.00%	0.9822	0.9823	-0.01%
SVEB	Se	0.7810	0.7810	0.00%	0.6693	0.6702	-0.13%
	+P	0.4972	0.4975	-0.06%	0.3486	0.3486	0.00%
VEB	Se	0.9475	0.9475	0.00%	0.9332	0.9332	0.00%
	+P	0.9388	0.9391	-0.03%	0.8484	0.8486	-0.02%
F	Se	0.1237	0.1237	0.00%	0.2861	0.2861	0.00%
	+P	0.2365	0.2365	0.00%	0.0549	0.0548	0.18%
Média	Se	0.7029	0.7029	0.00%	0.6961	0.6963	-0.03%
	+P	0.6636	0.6638	-0.03%	0.5585	0.5586	-0.02%
	Acc	0.9447	0.9447	0.00%	0.8843	0.8842	0.01%
	j index	3.1645	3.1651	-0.02%	2.7995	2.8007	-0.04%
	k index	0.7551	0.7553	-0.03%	0.5800	0.5798	0.03%
	jk index	0.7731	0.7733	-0.03%	0.6399	0.6400	-0.02%

Fonte: AUTOR.

outros publicados, que possuem um AFE e detectam o complexo QRS.

Tabela 5.6 – Comparação do detector proposto com trabalhos publicados.

Referência	Tec. (μm)	Área (mm^2)	Pot. (μW)	Freq (Hz)	VDD (V)	Verific.	Se	+P
(MIN et al., 2013)	0.35	2.810	19.02	1000	3	MIT/BIH	99.90%	99.91%
(KIM et al., 2014)	0.18	23.50	31.10	512	1.2	Própria	100 %	100%
(DEEPU et al., 2016)	0.35	6.688	14.54	256	2.4	MIT/BIH	99.58%	99.57%
(DEEPU et al., 2018)	0.35	5.74	2.3	256	0.8–1.8	MIT/BIH	99.82%	99.71%
Este Trabalho	0.18	0.086	6.52	1000	1.8	MIT/BIH	98.8%	99.66%

Esse sistema apresenta a menor área comparado com outros trabalhos e baixo consumo de energia. Quanto a detecção de batimento, conseguiu uma performance próxima dos detectores apresentados.

6 CONCLUSÃO

Neste trabalho, uma abordagem para detecção do complexo QRS e aquisição de intervalos RR é feita utilizando, em sua maioria, blocos de baixo consumo. Projetados em tecnologia TSMC180, esses blocos conseguem detectar 98.8% dos batimentos do banco de dados de arritmia do MIT-BIH com um precisão de 99.66%, ocupando uma área de 0.086mm^2 e consumindo $6.52\mu\text{W}$ de uma fonte de 1.8V.

Esse método de detecção de batimentos utiliza elementos presentes em outras implementações feitas tanto em *software* quanto em *hardware*, mas focando boa parte do processamento do sinais de ECG até a detecção do batimento apenas com circuitos analógicos. Assim, a estratégia permite reduções de área, consumo de energia e custo computacional no processamento digital, que podem ser ocupadas por outras funções.

O processo de detecção é simplificado apenas a amplificação, filtragem, detecção de picos, validação do complexo QRS e contagem dos intervalos RR. Neste sentido, o projeto e as simulações deste circuito mostram que seu desempenho equivale a outros trabalhos, principalmente por utilizar um *threshold* fixo nas decisões dos batimentos. Além disso, seu desempenho mediante a uma aplicação dos intervalos RR adquiridos – como em um classificador – não provoca grandes erros de performance por conta da posição relativa do batimento detectado, gerando uma diferença menor que 0.2%.

Desse modo, a principal contribuição desse trabalho está na simplificação dos blocos utilizados, trazendo uma redução considerável de área e consumo de energia; permitindo que mais funcionalidade possam ser agregadas em um circuito integrado, o que é apropriado em aplicações implantáveis. Apesar de ter sido feito com um contador digital na saída, esses circuitos podem ser modificados para realizar um processamento do ECG de forma completamente analógica, utilizando o pulso gerado no detector de picos.

Além disso, ainda vale destacar alguns pontos referentes ao projeto. Primeiro, o uso de chaves para recombinação dos pares de um amplificador pode auxiliar na melhoria de características que dependem de um casamento de pares diferenciais (Ganho, CMRR, PSRR, etc.), ou até mesmo em situações onde é necessário gerar um descasamento no par de entrada compensar o descasamento da carga.

Segundo, a utilização de um operador de energia da derivada se provou eficaz em realçar as características do ECG que favorecem a detecção do batimento. No entanto, a detecção do batimento no comparador é prejudicada pelo *threshold* fixo. Nesse sentido, algumas alterações são necessárias para melhorar a performance do sistema, aumentando as taxas de detecção.

O ajuste automático do *threshold* do comparador pode ser feito armazenado uma fração do pico da saída do ED em um capacitor considerando um tempo para sua descarga. Assim, a cada novo batimento detectado, o *threshold* é ajustado para o valor armazenado no capacitor. Além disso, a duração do pulso (entre as bordas de subida e descida)

do batimento detectado pode ser usada como parâmetro morfológico para validação do batimento detectado.

REFERÊNCIAS BIBLIOGRÁFICAS

ACHARYA, U. R. et al. Heart rate variability: A review. **Medical and Biological Engineering and Computing**, v. 44, n. 12, p. 1031–1051, 2006.

ALGHATRIF, M.; LINDSAY, J. A brief review: history to understand fundamentals of electrocardiography. **Journal of community hospital internal medicine perspectives**, Taylor & Francis, v. 2, n. 1, 2012. ISSN 2000-9666.

AMIRSHAHI, A.; HASHEMI, M. ECG Classification Algorithm Based on STDP and R-STDP Neural Networks for Real-Time Monitoring on Ultra Low-Power Personal Wearable Devices. **IEEE transactions on biomedical circuits and systems**, IEEE, v. 13, n. 6, p. 1483–1493, 2019. ISSN 19409990.

BENINI, L.; MICHELI, G. D. State Assignment for Low Power Dissipation. **IEEE Journal of Solid-State Circuits**, v. 30, n. 3, p. 258–268, 1995. ISSN 1558173X.

BHARADWAJ, A. ECG technology for the brain-machine interface. In: CARRARA, S.; INIEWSKI, K. (Ed.). **Handbook of Bioelectronics - Directly Interfacing Electronics and Biological Systems**. [S.l.]: Cambridge University Press, 2015. cap. 28, p. 344–351. ISBN 9781107040830.

CHEN, C.; ZHAO, J.; AHMADI, M. A Semi-Gray Encoding Algorithm for Low-Power State Assignment. In: **IEEE International Symposium on Circuits and Systems**. [S.l.: s.n.], 2003. p. 389–392. ISBN 0780377613.

CLIFFORD, G. D.; AZUAJE, F.; MCSHARRY, P. **Advanced Methods And Tools for ECG Data Analysis**. [S.l.]: Artech house Boston, 2006. ISBN 1580539661.

COTA, O. F. et al. In vivo characterization of a versatile 8-channel digital biopotential recording system with sub- μ V RMS input noise. In: **Proceedings of the Annual International Conference of the IEEE Engineering in Medicine and Biology Society, EMBS**. [S.l.]: Institute of Electrical and Electronics Engineers Inc., 2016. v. 2016-Octob, p. 6311–6314. ISBN 9781457702204. ISSN 1557170X.

DEEPU, C. J. et al. A 2.3 μ W ECG-On-Chip for Wireless Wearable Sensors. **IEEE Transactions on Circuits and Systems II: Express Briefs**, v. 65, n. 10, p. 1385–1389, 2018. ISSN 15497747.

_____. A 3-Lead ECG-on-chip with QRS detection and lossless compression for wireless sensors. **IEEE Transactions on Circuits and Systems II: Express Briefs**, IEEE, v. 63, n. 12, p. 1151–1155, 2016. ISSN 15497747.

_____. An ECG-on-Chip With 535-nW/Channel Integrated Lossless Data Compressor for Wireless Sensors. **IEEE JOURNAL OF SOLID-STATE CIRCUITS**, v. 49, n. 11, 2014.

ELGENDI, M. Fast QRS Detection with an Optimized Knowledge-Based Method: Evaluation on 11 Standard ECG Databases. **PLoS ONE**, v. 8, n. 9, sep 2013. ISSN 19326203.

GINOSAR, R. Metastability and synchronizers: A tutorial. **IEEE Design Test of Computers**, v. 28, n. 5, p. 23–35, Sep. 2011. ISSN 1558-1918.

GOLDBERGER, A. L. et al. PhysioBank, PhysioToolkit, and PhysioNet. **Circulation**, v. 101, n. 23, p. e215–e220, 2000.

GRAY, P. R. et al. **Analysis and design of analog integrated circuits**. [S.l.]: John Wiley & Sons, 2009.

GROSS, M. J. et al. A multi-modal biofeedback protocol to demonstrate physiological manifestations of psychological stress and introduce heart rate variability biofeedback stress management. **Journal of Sport Psychology in Action**, v. 9, n. 4, p. 216–226, oct 2018. ISSN 2152-0704.

HARRIS, D. M.; HARRIS, S. L. **Digital Design and Computer Architecture (Second Edition)**. Second edition. Boston: Morgan Kaufmann, 2013. 172–237 p. ISBN 978-0-12-394424-5.

HASHIMOTO, H. et al. Heart rate variability features for epilepsy seizure prediction. **2013 Asia-Pacific Signal and Information Processing Association Annual Summit and Conference, APSIPA 2013**, APSIPA, p. 1–4, 2013.

HEALEY, J. A.; PICARD, R. W. Detecting Stress During Real-World Driving Tasks Using Physiological Sensors. **IEEE Transactions on Intelligent Transportation Systems**, v. 6, n. 2, p. 156–166, 2005. ISSN 1524-9050. Disponível em: <<http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1438384>>.

HIDAYAT, R. et al. OTA-Based high frequency CMOS multiplier and squaring circuit. **2008 International Symposium on Intelligent Signal Processing and Communication Systems, ISPACS 2008**, IEEE, p. 1–4, 2008.

JEONG, I.; BYCHKOV, D.; SEARSON, P. Wearable devices for precision medicine and health state monitoring. **IEEE Transactions on Biomedical Engineering**, v. 66, n. 5, p. 1242–1258, 2019.

JESPER, P. G. A.; MURMANN, B. **Systematic Design of Analog CMOS Circuits**. [S.l.]: Cambridge University Press, 2017. 338 p. ISBN 9781107192256.

Jiménez Morgan, S.; Molina Mora, J. A. Effect of Heart Rate Variability Biofeedback on Sport Performance, a Systematic Review. **Applied Psychophysiology Biofeedback**, Springer US, v. 42, n. 3, p. 235–245, 2017. ISSN 10900586.

KIM, H. et al. A configurable and low-power mixed signal SoC for portable ECG monitoring applications. **IEEE Transactions on Biomedical Circuits and Systems**, IEEE, v. 8, n. 2, p. 257–267, 2014. ISSN 19324545.

KUDAT, H. et al. Heart rate variability in diabetes patients. **Journal of International Medical Research**, SAGE Publications Ltd, v. 34, n. 3, p. 291–296, 2006. ISSN 03000605.

KURODA, T.; SAKURAI, T. Threshold-Voltage Control Schemes through Substrate-Bias for Low-Power High-Speed CMOS LSI Design. In: CHANDRAKASAN, A. P.; BRODERSEN, R. W. (Ed.). **Technologies for Wireless Computing**. Boston, MA: Springer US, 1996. p. 107–117. ISBN 978-1-4613-1453-0.

LEE, Y. D.; CHUNG, W. Y. Wireless sensor network based wearable smart shirt for ubiquitous health and activity monitoring. **Sensors and Actuators, B: Chemical**, v. 140, n. 2, p. 390–395, jul 2009. ISSN 09254005.

LEUTMEZER, F. et al. Electrocardiographic Changes at the Onset of Epileptic Seizures. **Epilepsia**, v. 44, n. 3, p. 348–354, mar 2003. ISSN 00139580.

LI, Y. G. et al. Ultra-low-power high sensitivity spike detectors based on modified nonlinear energy operator. **Proceedings - IEEE International Symposium on Circuits and Systems**, p. 137–140, 2013. ISSN 02714310.

LIU, F. et al. Performance Analysis of Ten Common QRS Detectors on Different ECG Application Cases. **Journal of Healthcare Engineering**, v. 2018, p. 1–8, 2018. ISSN 2040-2295.

MACFARLANE, P. W. et al. **Comprehensive electrocardiology**. 2. ed. [S.l.]: Springer Science & Business Media, 2010.

MALIK, M. et al. Heart rate variability: Standards of measurement, physiological interpretation, and clinical use. **European Heart Journal**, Narnia, v. 17, n. 3, p. 354–381, mar 1996.

MELILLO, P. et al. Automatic prediction of cardiovascular and cerebrovascular events using heart rate variability analysis. **PLoS ONE**, v. 10, n. 3, p. 1–14, 2015. ISSN 19326203.

MIN, Y. J. et al. Design of wavelet-based ECG detector for implantable cardiac pacemakers. **IEEE Transactions on Biomedical Circuits and Systems**, IEEE, v. 7, n. 4, p. 426–436, 2013. ISSN 19324545.

MONDÉJAR-GUERRA, V. et al. Heartbeat classification fusing temporal and morphological information of ECGs via ensemble of classifiers. **Biomedical Signal Processing and Control**, Elsevier, v. 47, p. 41–48, jan 2019. ISSN 1746-8094.

MOODY, G.; MARK, R. The impact of the MIT-BIH Arrhythmia Database. **IEEE Engineering in Medicine and Biology Magazine**, v. 20, n. 3, p. 45–50, 2001. ISSN 07395175.

National Institute for health Research (NIHR). **REVIEW - Emerging technologies for the diagnosis, treatment and management of epilepsy**. [S.l.], 2017. Disponível em: <<http://www.io.nihr.ac.uk/report/review-emerging-technologies-for-the-diagnosis-treatment-and-management-of-epilepsy/>>. Acesso em: 17 jan. 2020.

OLIVEIRA, D. L. et al. Design of low-power two-hot finite state machines operating on double-edge clock. **Proceedings of the 2016 IEEE ANDESCON, ANDESCON 2016**, p. 9–12, 2017.

PAHLM, O.; SÖRNMO, L. Software QRS detection in ambulatory monitoring — a review. **Medical & Biological Engineering & Computing**, Kluwer Academic Publishers, v. 22, n. 4, p. 289–297, jul 1984. ISSN 0140-0118.

PAN, J.; TOMPKINS, W. J. A real-time qrs detection algorithm. **IEEE Transactions on Biomedical Engineering**, BME-32, n. 3, p. 230–236, mar 1985. ISSN 0018-9294.

RAZAVI, B. **Design of Analog CMOS Integrated Circuits**. 2. ed. [S.l.]: McGraw-Hill Higher Education, 2016. 768 p. ISBN 0077496124.

RUHA, A.; KOSTAMOVAARA, J.; SÄYNÄJÄKANGAS, S. A micropower analog-digital heart rate detector chip. **Analog Integrated Circuits and Signal Processing**, v. 5, n. 2, p. 147–168, 1994. ISSN 09251030.

SCHNEIDER, U. C. et al. Implantation of a new Vagus Nerve Stimulation (VNS) Therapy® generator, AspireSR®: considerations and recommendations during implantation and replacement surgery—comparison to a traditional system. **Acta Neurochirurgica**, Springer Vienna, v. 157, n. 4, p. 721–728, apr 2015. ISSN 0001-6268.

SEGURA, J. et al. A variable threshold voltage inverter for CMOS programmable logic circuits. **IEEE Journal of Solid-State Circuits**, v. 33, n. 8, p. 1262–1265, 1998. ISSN 00189200.

SILVEIRA, F.; FLANDRE, D.; JESPERS, P. G. A. A gm/Id Based Methodology for the Design of CMOS Analog Circuits and Its Application to the Synthesis of a Silicon-on-Insulator Micropower OTA. **IEEE JOURNAL OF SOLID-STATE CIRCUITS**, v. 31, n. 9, 1996.

Sociedade Brasileira de Arritmias Cardíacas (SOBRAC). **Tratamentos das arritmias cardíacas**. 2020. Disponível em: <<https://sobrac.org/home/tratamentos-das-arritmias-cardiacas/>>. Acesso em: 08 jan. 2020.

THAKOR, N. V.; WEBSTER, J. G.; TOMPKINS, W. J. Optimal QRS detector. **Medical & Biological Engineering & Computing**, v. 21, n. 3, p. 343–350, 1983. ISSN 01400118.

_____. Estimation of QRS Complex Power Spectra. **IEEE Transactions on Biomedical Engineering**, v. 31, n. 11, p. 702–706, 1984.

TSIPOURAS, M. G.; FOTIADIS, D. I.; SIDERIS, D. An arrhythmia classification system based on the RR-interval signal. **Artificial Intelligence in Medicine**, 2005. ISSN 09333657.

WESTE, N.; HARRIS, D. **CMOS VLSI design**. 4. ed. [S.l.]: Pearson Education, 2010. 864 p. ISBN 9780321547743.

WONG, L. S. et al. A very low-power CMOS mixed-signal IC for implantable pacemaker applications. In: **IEEE Journal of Solid-State Circuits**. [S.l.: s.n.], 2004. v. 39, n. 12, p. 2446–2456. ISSN 00189200.

World Health Organization (WHO). **Cardiovascular diseases (CVDs)**. 2019. Disponível em: <[https://www.who.int/en/news-room/fact-sheets/detail/cardiovascular-diseases-\(cvds\)](https://www.who.int/en/news-room/fact-sheets/detail/cardiovascular-diseases-(cvds))>. Acesso em: 02 jun. 2019.

YIN, S. et al. A 1.06- μ W Smart ECG Processor in 65-nm CMOS for Real-Time Biometric Authentication and Personal Cardiac Monitoring. **IEEE Journal of Solid-State Circuits**, v. 54, n. 8, p. 2316–2326, 2019. ISSN 1558173X.

ZHANG, X.; LIAN, Y. A 300-mV 220-nW event-driven ADC with real-time QRS detection for wearable ECG sensors. **IEEE Transactions on Biomedical Circuits and Systems**, IEEE, v. 8, n. 6, p. 834–843, 2014. ISSN 19324545.

APÊNDICE A – CARACTERIZAÇÃO DOS TRANSISTORES

O projeto de alguns circuitos utilizam *lookup tables* de gm/I_D , que são tabelas de busca, para determinar as dimensões dos transistores. Essas tabelas foram obtidas através *scripts* em MATLAB, que executam simulações em *Spectre* com os modelos dos transistores para PDK (*Process Design Kit*) escolhido.

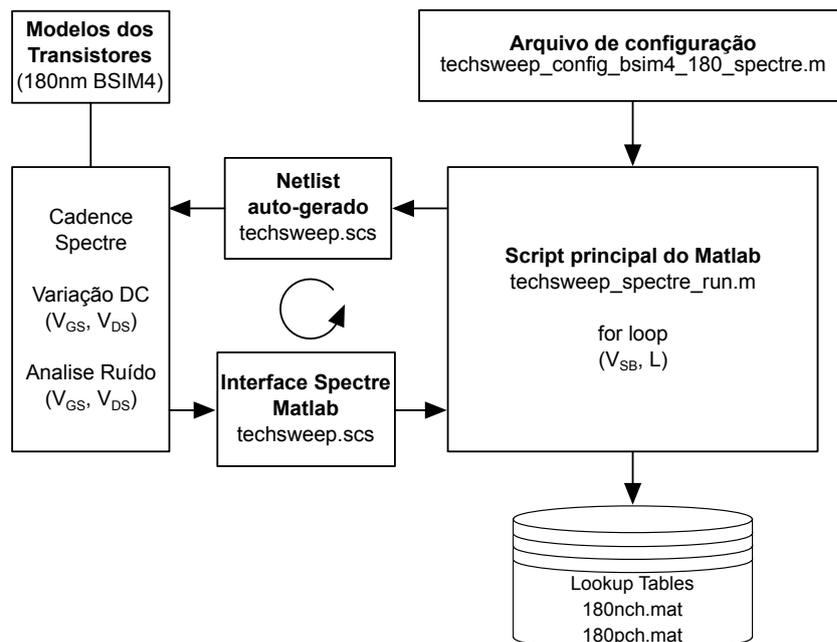
As vantagens gm/I_D é que, ele funciona como um método de síntese unificada em todas as regiões do transistor CMOS (SILVEIRA; FLANDRE; JESPERS, 1996); a escolha do gm/I_D pode ser determinada pelas seguintes equações

$$\frac{gm}{I_D} = \frac{2}{V_{OV}}, UGF = \frac{gm}{I_D} \cdot \frac{I_D}{2\pi C_L}, Av = \frac{gm}{g_{DS}}, \quad (A.1)$$

onde gm é a transcondutância, V_{OV} é a tensão de *overdrive* ($V_{OV} = V_{GS} - V_{TH}$), UGF é a frequência de ganho unitário, C_L é a carga na saída do amplificador, Av é o ganho intrínseco e g_{ds} é a condutância do canal.

Depois de especificadas as características do amplificador, os parâmetros I_D , gm e gm/I_D são inseridos na *lookup table* – além de outros parâmetros como V_{DS} , V_{SB} , etc. – para determinar as relações de aspecto W/L e tensões de polarização. Além das relações com os parâmetros originais de gm/I_D , os *scripts* utilizados permitem a caracterização do ruído térmico e *flicker* dos transistores, os quais podem ser úteis em projetos visando baixo ruído.

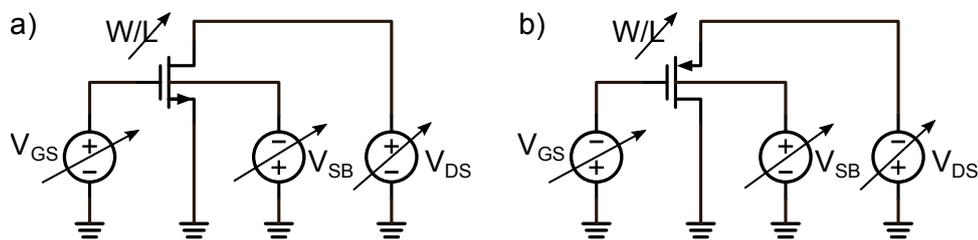
Figura A.1 – Fluxograma de geração de *lookup tables* dos transistores.



O fluxograma de geração dessas tabelas é apresentado na Figura A.1. Antes de iniciar esse fluxo é necessário configurar o ambiente carregando os módulos necessários para que o Matlab possa iniciar e ler os resultados das simulações – é necessário, também, verificar a compatibilidade do Matlab com o *Spectre*.

O *script* “techsweep_config_PDK.m” deve ser modificado para o *process desing kit* (PDK) escolhido, ajustando a variação das fontes V_{GS} , V_{DS} e V_{SB} , “techsweep_spectre_run.m” deve ser executado em seguida. A Figura A.2 é a representação em esquemático do *netlist* gerado automaticamente.

Figura A.2 – Esquemático utilizado para caracterização dos transistores (a) NMOS e (b) PMOS – as setas indicam os parâmetros que foram variados em cada teste.



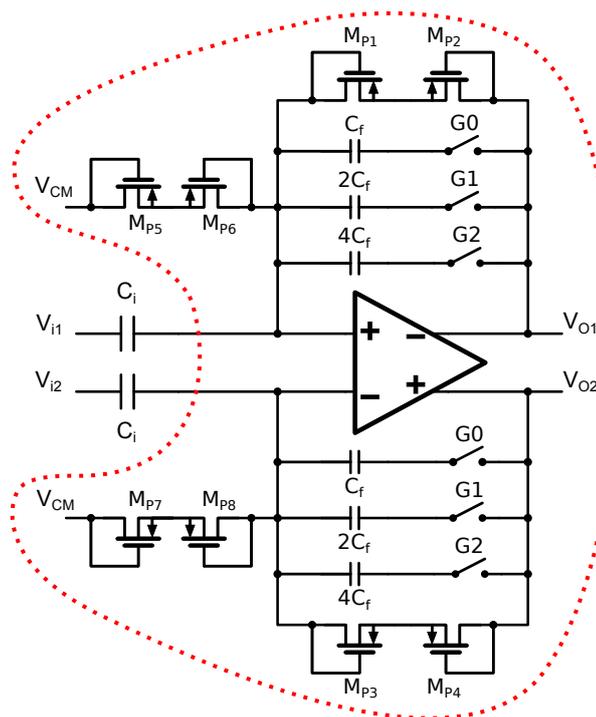
Fonte: AUTOR.

APÊNDICE B – ROTEIRO DE DE TESTES NO AMPLIFICADOR

B.1 – AMPLIFICADOR LNA

Na Figura 4.4 temos o esquemático do amplificador telescópico. Seu circuito de polarização é controlado pelo sinal de V_{CM} , que deve ser ajustado para 0.9V. Esta mesma tensão, também, é aplicada aos pseudo resistores MP1-MP8 na realimentação capacitiva da Figura B.1. Todos os circuitos dentro do círculo em vermelho estão no chip, apenas os capacitores C_i são externos. O controle do ganho desse amplificador é feito pelas chaves $G\langle 2:0 \rangle$, que modificam o valor do capacitância C_f . Essas chaves são acionadas por uma SPI.

Figura B.1 – Realimentação capacitiva do LNA.



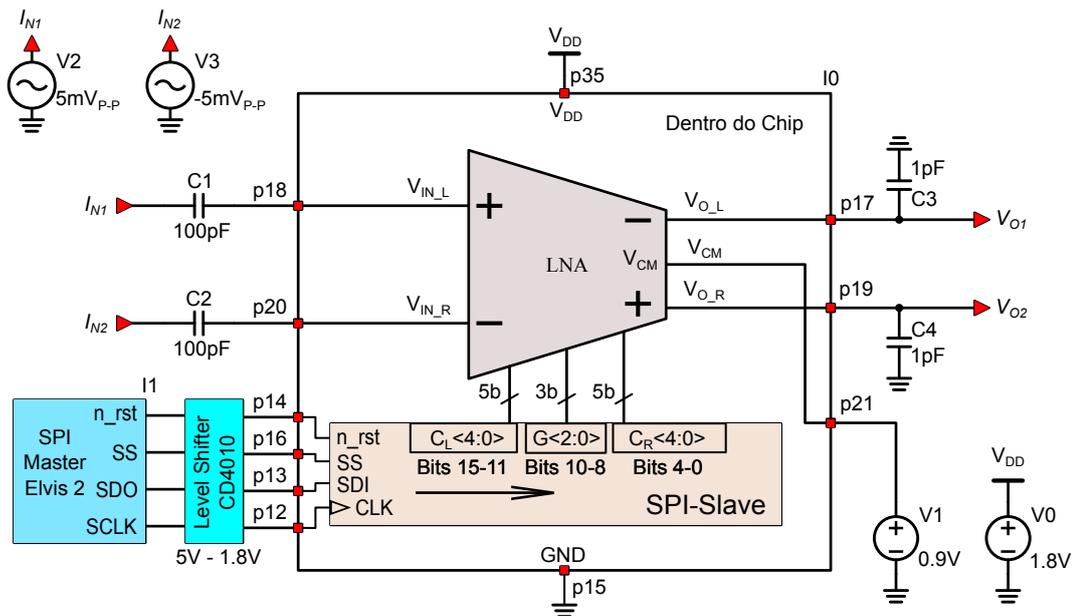
Fonte: AUTOR.

B.2 – CONFIGURAÇÃO DO TESTE DE BANCADA

A Figura B.2 apresenta uma configuração para o teste de bancada do amplificador. Nela, o quadrado tracejado demarca os componentes do amplificador, que foram imple-

mentados dentro do chip, e seus pinos externos p1, p12, etc. Os demais componentes – capacitores, SPI master e fontes – devem ser implementado externamente. Nessa figura, a fonte V0 é utilizada para estabelecer a alimentação de todo o circuito, V1 é utilizada para ajustar a polarização do amplificador. As fontes V2 e V3 servem para aplicar um sinal diferencial na entrada do amplificador.

Figura B.2 – Configuração do teste de bancada do amplificador.



Fonte: AUTOR.

O amplificador da Figura B.2 pode controlar o descasamento pelas chaves $C_L < 4 : 0 >$ e $C_R < 4 : 0 >$ usando uma SPI. O comportamento da SPI é apresentado na Tabela B.1.

A SPI desenvolvida para controle do amplificador tem 16 bits, onde 10 são utilizados para controlar as chaves do par diferencial e 3 são utilizados para controlar a relação dos capacitores do ganho. A B.1 apresenta alguns exemplos de configurações para a SPI.

Tabela B.1 – Configuração dos bits da SPI com exemplos.

Bits da SPI	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Chave do amplificador	CTL<4:0>					G<2:0>			Aberto		CTR<4:0>					
Exemplo 1	00011					110			000		00011					
Exemplo 2	00000					000			000		00000					
Exemplo 3	11111					111			111		11111					
Exemplo 4	01010					000			000		01010					

Externamente o controle do mestre da SPI, será feito pela plataforma de prototipação ELVIS 2 da *National Instruments*. Como as saídas digitais dessa plataforma geram

sinais variando entre 0 a 5V – o que queimaria o circuito no chip, que não pode receber mais que 1.8V –, foi utilizado um circuito para conversão do nível (CD4010) de 5V para 1.8V.

B.2.1 – Teste do Registrador SPI

O registrador não possui um pino para bit de verificação de SDO. Uma maneira de testar ele é carregar, primeiramente, todos os bits com '0's (exemplo 2 da Tabela B.1, ou colocar `n_rst` em 0V) e ajustar a fonte V1 para 0.9V ou até que as saídas do amplificador fiquem com $\approx 0.9V$. Depois de fazer isso, o registrador deve ser carregado com '1's (exemplo 3 da tabela B.1) as saídas deverão ir para 0V. As entradas I_{N1} e I_{N2} podem estar desconectadas das fontes V2 e V3 nessa fase dos testes. Sinal `n_rst` deve ser colocado em 1 para habilitar a SPI.

B.2.2 – Teste com fonte senoidal

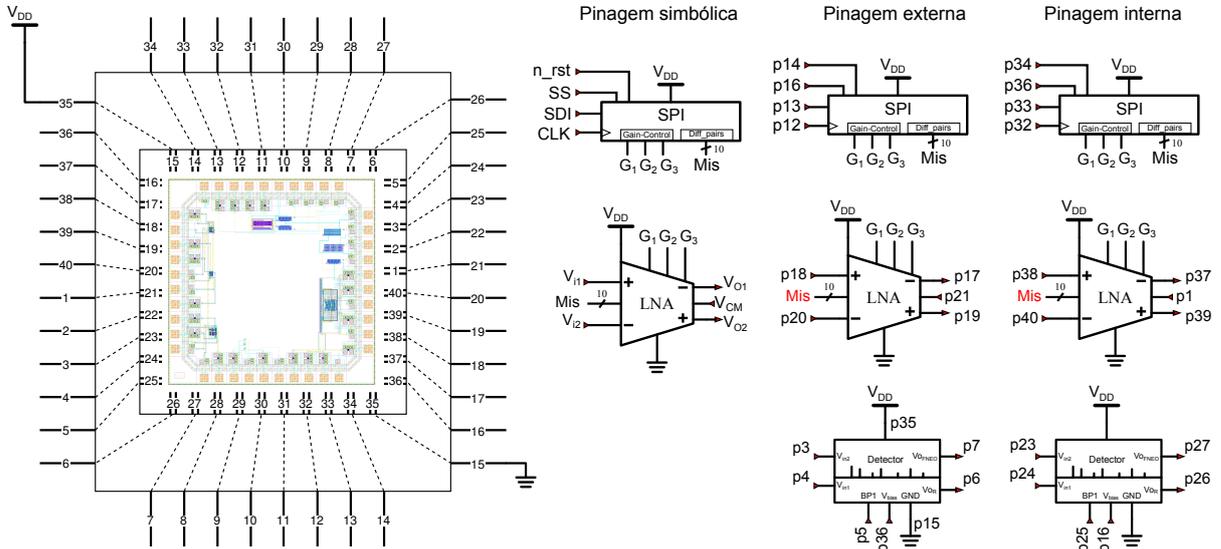
Depois de testar o registrador de deslocamento, o amplificador pode ser testado aplicando dois sinais diferenciais na entrada. Nas simulações, funcionava aplicando o sinal senoidal em uma das entradas e deixando a outra em 0V. Neste teste, a SPI pode receber uma palavra como no exemplo 1 ou 4 da Tabela B.1.

O ganho no amplificador pode ser alterado, mudando os bits 10-8. O máximo ganho é para uma combinação de $G=110$, e o mínimo para $G = 000$. Esse ganho deve varia aproximadamente $16V/V$ a quase $100V/V$.

B.3 – PINOS

A Figura B.3 apresenta a descrição dos pinos do amplificador e do detector QRS. O amplificador pode ser encontrado no canto inferior direito chip, na figura. Como pode ser visto, existem duas numerações para o mesmo pino do amplificador, pois aconteceu um giro de 180° na numeração original dos *Pads*. Por isso, é necessário ter cuidado para não ligar em um ponto incorreto. As Figuras B.3 e B.4 apresentam a numeração correta dos pinos no circuito integrado.

Figura B.3 – Diagrama com pinos do amplificador e detector QRS com correção da numeração.



Fonte: AUTOR.

Figura B.4 – Identificação de todos os pinos corrigida.

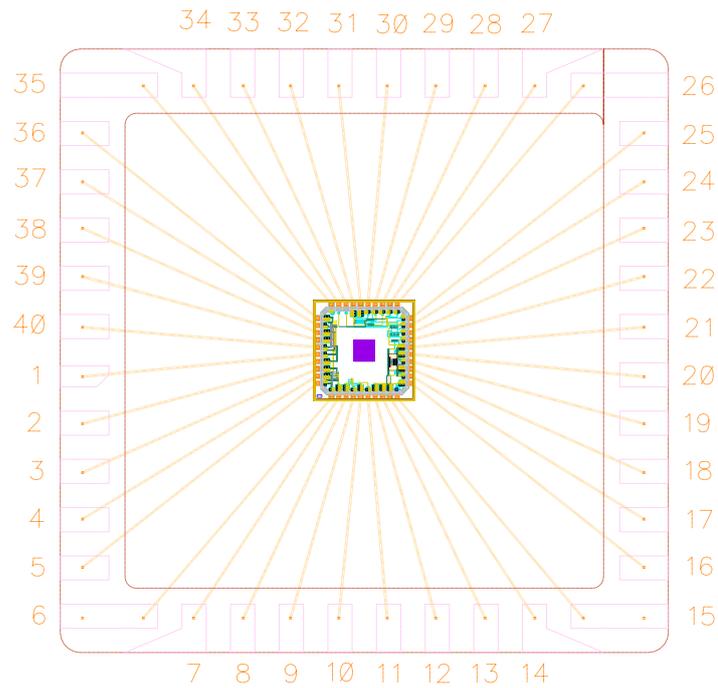
01	OTA_DIF1_Out	40	OTA_DIF0_Out
02	OTA_BP1	39	OTA_DIF0_Vin2
03	DET_Vin1	38	OTA_DIF0_Vin1
04	DET_Vin2	37	Vdd_OTA_DIF0
05	DET_BP1	36	Vbias
06	DET_Out_R	35	VDD_IO
07	DET_Out_FNEO	34	RAD_VINJ
08	IN_CELLS	33	RAD_VCG
09	OUT_INV	32	RAD_I_FG
10	OUT_ST	31	RAD_I_REF
11	OUT_STK	30	RAD_VDD_1.8
12	LNA_SCLK	29	RAD_OSC_REF
13	LNA_SDI	28	RAD_OSC_FG
14	LNA_nrst	27	RAD_CMP
15	GND	26	
16	LNA_SS	25	
17	LNA_Vo1	24	ULV_OUT_INV_DIV
18	LNA_Vin1	23	ULV_OUT_STK
19	LNA_Vo2	22	ULV_OUT_STK_DIV
20	LNA_Vin2	21	LNA_VCM - ULV_IN

Fonte: AUTOR.

APÊNDICE C – DIAGRAMA DE PINAGEM DO CIRCUITO INTEGRADO

Request:

DIL 40
Ceramic Dual In Line package



Comment:

Max. wire length : 4.7 mm
Pad-pitch : 120 um
Pad-opening: 66 um x 64 um
Die-thickness:
Extra Info:

MPW: 78614/103020	Date: 06/04/2019	Scale
Die: chiptop	Size incl scribe: 1.6 mm x 1.6 mm	10
Qty packaged: 10	Lid: Taped <input type="checkbox"/> Sealed <input checked="" type="checkbox"/> Glued <input type="checkbox"/> Glass <input type="checkbox"/>	
Qty naked: 30	 <p>Europractice[®] imec IC Service Coordinated by IMEC www.europractice.imec.be</p>	
Die Attach: Default		
Wire: Default		