Análise e projeto de conversor CA/CA monofásico com ordenamento das comutações

Vander Silvio da Silva Jr.¹, Humberto Pinheiro²

¹Programa de Educação Tutorial (PET), ²Grupo de Eletrônica de Potência e Controle (GEPOC)

Universidade Federal de Santa Maria

Santa Maria, Rio Grande do Sul, Brasil

Email: vanderssj@gmail.com

Resumo-Esse artigo apresenta o projeto e análise de perdas por comutação e condução por semicondutores de um conversor monofásico com controle por PWM com tanto entrada quanto saída de corrente alternada, com tensão de entrada de 220, saída de 127 Volts e potência aparente de 3.5 kVA. São descritas em detalhes as comutações, bem como o circuito necessário para evitar sobrecorrente ou sobretensão durante as comutações dependentes da medição da tensão de entrada ou da corrente de saída. Caracterizam-se as perdas de comutação e de condução para dois tipos de semicondutores disponíveis no mercado: IGBT com diodo-SiC em anti-paralelo e MOSFET-SiC. O projeto dos filtros de entrada e saída são realizados para ambas tecnologias de semicondutores observando-se uma redução significativa dos filtros com a utilização do MOSFET, devido a possibilidade de operar em frequência superiores. Resultados de simulação são apresentados para demonstração do desempenho do conversor estudado.

Palavras-chave—Conversor CA/CA, Medição de Tensão, Baixa Tensão, Ordenação das Comutações

I. INTRODUÇÃO

Conversores CA/CA com semicondutores vem sido estudados como alternativas a transformadores. Há potenciais vantagens por conta da redução volume, melhora do controle e aumento da segurança e modularidade.

Diferentes estratégias de conversão já foram propostas, como Z-source [2], DC-link [3], cicloconversores[8], conversores matriciais[9] e conversores AC-AC de controle PWM. Neste último exemplo ocorre a necessidade de solucionar um problema de overlap e deadtime entre as comutações[7]. Algumas soluções já foram apresentadas, como o uso de células comutativas e indutores acoplados[7]. Entretanto deve ser ressaltado que nesta última topologia o neutro da entrada não é conectado ao neutro da saída, o que limita sua aplicabilidade. Uma possível solução é o ordenamento, de acordo com uma tensão ou corrente medida, das comutações [4]. Neste artigo explora-se esta solução, aplicada a um conversor CA/CA Buck, o tratamento da corrente de entrada e tensão de saída por meio de filtros, além de estimativas das perdas por condução e comutação. Projeta-se o conversor com IGBT com comutação a 20 kHz e com Mosfet a 100 kHz.

II. TOPOLOGIA

O conversor Buck CA/CA em estudo, apresentado na Figura 1 utiliza quatro interruptores para o rebaixamento da tensão.

D é o sinal PWM que define o estado de condução dos interruptores $S_1, ..., S_4$, de forma que ora a corrente fornecida pela fonte de tensão e pelo capacitor, seja conduzida por S1, S2 e a carga, tendo os interruptores S3 e S4 sem condução, ora seja bloqueada pelos interruptores S1 e S2, com possibilidade de condução da corrente do indutor de saída L2 por S3 e S4, conforme Tabela I. Tem-se a tensão de saída, como o produto da tensão de entrada e uma função D, como apresentado na Figura 2. Dado isso, na frequência fundamental a tensão eficaz de saída é igual ao produto da tensão eficaz de entrada e a razão cíclica do sinal D.

1

Na topologia em questão pode ocorrer comprometimento dos interruptores por sobrecorrente, se houver condução simultânea pela fonte de tensão V_1 e pelo caminho de baixa impedância dado por S_1 , D_2 , S_3 e D_4 ou por D_1 , S_2 , D_3 e S_4 . Por outro lado se não houver caminho para condução da corrente do indutor de saída L2 pode ocorrer sobretensão sobre os interruptores S_3 e S_4 .



Figura 1: Conversor CA-CA monofásico.

Tabela I: Lógica fundamental

D	S1	S2	S 3	S4
0	0	0	1	1
1	1	1	0	0

III. DESCRIÇÃO DA ESTRATÉGIA DE COMUTAÇÃO

Devido ao fato de a entrada e saída de condução dos semicondutores usados não ser instantânea, há possibilidade da ocorrência das condições indesejadas descritas anteriormente quando há mudança no estado do sinal *D*. Para evitar isso



Figura 2: Formas de onda de entrada V2, sinal de controle D e forma de onda de saída V3, sem inclusão de filtros e com baixa frequência de comutação.

pode-se realizar as comutações de forma ordenada dependente da polaridade da tensão V_2 ou do sentido da corrente I_2 sobre o indutor L2, criando estados de condução adicionais durante a transição do sinal PWM. A Tabela II descreve a ordem proposta para o caso de medição de tensão. E a tabela TABELA para medição de corrente. Caracteriza-se a corrente I_2 positiva no sentido fonte-carga.

Para o caso em que tensão é medida, considerando-se uma tensão V_2 positiva e que o sinal PWM comutou de 1 para 0, indicando a necessidade da comutação S_1, S_2 para S_3, S_4 . Para corrente I_2 positiva: Inicialmente o interruptor S_4 é fechado sem inciar-se passagem de corrente e, portanto, sem perdas. Passado o intervalo Δt_1 o interruptor S_1 abre e passa a bloquear a condução de corrente, caracterizando-se uma comutação dissipativa. Após o intervalo Δt_2 o interruptor S_3 é fechado, entrando em condução com tensão nula. Após o intervalo Δt_3 o interruptor S_2 é aberto, sem corrente.

Para modelo de medição de tensão, com mesma polaridade positiva da tensão V_2 , mesma transição de D de "1" para "0", mas com corrente I_2 negativa tem-se inicialmente S_2 e D_1 a corrente vinda da carga, com o potencial da fonte sobre os interruptores S_3 e S_4 . Ao iniciar a condução de S_4 o diodo D_3 fica reversammente polarizado e S_4 entra em condução com zero de corrente. Passado o intervalo Δt_1 o interruptor S_1 é aberto em zero de tensão, uma vez que o diodo D_1 conduz a corrente do indutor de saída L2. Passado o intervalo Δt_2 o interruptor S_3 é fechado. Neste instante S_3 conduz a corrente da carga e bloqueia o diodo D_1 , em uma comutação dissipativa. Após o intervalo Δt_3 o interruptor S_2 é aberto com corrente nula, uma vez que o diodo D_1 tem polarização reversa. Estados análogos ocorrem para transição PWM "0" para "1" ou diferente polarização de V_2 .

Para o modelo de medição de corrente de saída, quando há transição do sinal D do nível alto para baixo quando a corrente I_2 está positiva. Inicialmente o interruptor S_2 é aberto, em zero de tensão, pois o diodo em antiparalelo D_2 conduz a corrente do indutor L2. Passado o intervalo Δt_1 reservado para a abertura da S_2 o interruptor S_4 é colocado em condução, no tempo reservado Δt_2 . Existem, daí, duas possibilidades de polaridade da tensão V_2 . Se a polaridade da V_2 for positiva, então com a entrada em condução de S_4 o diodo D_3 é inversamente polarizado e a corrente no indutor L2continua passando por S_1 e D_2 e a entrada em condução de S_4 ocorrem com zero corrente. Durante o intervalo de tempo Δt_3 ocorre a abertura do interruptor S_1 a condução da corrente do indutor passa a ser conduzido por S_4 e D_3 , em uma comutação dissipativa, e ao final do intervalo de tempo o interruptor S_3 é colocado em condução com zero de tensão. Tem-se, assim, um *deadtime* de Δt_3 .

Por outro lado se a tensão V_2 for de polaridade negativa quando ocorre a entrada em condução de S_4 a corrente de L2para condução por S_1 e D_2 e passa a conduzir-se por D_3 e S_4 , caracterizando uma comutação dissipativa envolvendo S_4 e D_2 . Durante o intervalo de tempo Δt_3 ocorre a abertura do interruptor S_1 e ao final do intervalo de tempo o interruptor S_3 é colocado em condução com zero de tensão.

Tabela II: Tabela com ordem de comutação após mudança de D, com detecção de tensão.

D	Sign	S1	S2	S 3	S4
0	1	1	1	0	1
0	1	0	1	0	1
0	1	0	1	1	1
0	1	0	0	1	1
1	1	0	1	1	1
1	1	0	1	1	0
1	1	1	1	1	0
1	1	1	1	0	0
0	0	1	1	1	0
0	0	1	0	1	0
0	0	1	0	1	1
0	0	0	0	1	1
1	0	1	0	1	1
1	0	1	0	0	1
1	0	1	1	0	1
1	0	1	1	0	0

Tabela III: Tabela com ordem de comutação após mudança de D, com detecção de corrente.

D	Sign	S1	S2	S3	S4
0	1	1	0	0	0
0	1	1	0	0	1
0	1	0	0	0	1
0	1	0	0	1	1
1	1	0	0	0	1
1	1	1	0	0	1
1	1	1	0	0	0
1	1	1	1	0	0
0	0	0	1	0	0
0	0	0	1	1	0
0	0	0	0	1	0
0	0	0	0	1	1
1	0	0	0	1	0
1	0	0	1	1	0
1	0	0	1	0	0
1	0	1	1	0	0

Como vários desses estados possuem mesmas entradas D e Sign é necessária, para a realização da ordem proposta na tabela II, a criação de sinais de entrada que distinguam adequadamente os sinais de saída. Para isso é necessária a criação de sinais adicionais consecutivos às bordas de subida e descida de D, além da criação de uma versão de D sincronizada aos novos sinais.

Empregando-se os circuitos apresentados na Figura 3 A partir de um sinal D' de controle PWM e um sinal clock *CLK* são criados os sinais D, que é como D' mas sincronizado com CLK, além dos sinais $X \, e \, Y$, a partir de uma máquina de estados finita. *Sign* é um sinal que, para tensão V2 maior que zero é "1", se não é "0", *S1*, *S2*, *S3* e *S4* os sinais de controle dos interruptores e $X \, e \, Y$ sinais que denotam os estados intermediários de comutação que surgem a partir dos momentos das bordas de subida e descida do sinal de controle D, conforme a Figura 4.

Tabela IV: Tabela verdade ao usar-se medição de tensão.

D	Sign	X	Y	S1	S2	S3	S4
0	0	0	0	0	0	1	1
0	0	0	1	1	0	1	0
0	0	1	0	1	1	1	0
0	0	1	1	1	0	1	0
0	1	0	0	0	0	1	1
0	1	0	1	0	1	1	1
0	1	1	0	1	1	0	1
0	1	1	1	0	1	0	1
1	0	0	0	1	1	0	0
1	0	0	1	1	1	0	1
1	0	1	0	1	0	1	1
1	0	1	1	1	0	0	1
1	1	0	0	1	1	0	0
1	1	0	1	1	1	1	0
1	1	1	0	0	1	1	1
1	1	1	1	0	1	1	0

Tabela V: Tabela verdade ao usar-se medição de corrente.

D	S	X	Y	S1	S2	S3	S4
0	0	0	0	0	0	1	1
0	0	0	1	0	0	1	0
0	0	1	0	0	1	0	0
0	0	1	1	0	1	1	0
0	1	0	0	0	0	1	1
0	1	0	1	0	0	0	1
0	1	1	0	1	0	0	0
0	1	1	1	1	0	0	1
1	0	0	0	1	1	0	0
1	0	0	1	0	1	0	0
1	0	1	0	0	0	1	0
1	0	1	1	0	1	1	0
1	1	0	0	1	1	0	0
1	1	0	1	1	0	0	0
1	1	1	0	0	0	0	1
1	1	1	1	1	0	0	1



Figura 3: Circuito de criação dos sinais D, X e Y.

Para a realização da lógica descrita na Tabela IV, medindo tensão, usa-se um circuito com a seguinte lógica:

$$\begin{split} S_1 &= (\overline{Sign} \cdot Y) + (\overline{D} \cdot X \cdot \overline{Y}) + (D \cdot \overline{Sign}) + (D \cdot \overline{X}) \\ S_2 &= (\overline{D} \cdot X \cdot \overline{Y}) + (Sign \cdot Y) + (D \cdot \overline{X}) + (D \cdot Sign) \\ S_3 &= (\overline{D} \cdot \overline{Sign}) + (\overline{D} \cdot \overline{X}) + (D \cdot X \cdot \overline{Y}) + (D \cdot Sign \cdot Y) \\ S_4 &= (\overline{D} \cdot \overline{X}) + (\overline{Sign} \cdot \overline{X} \cdot Y) + (\overline{D} \cdot Sign) + \\ &+ (D \cdot \overline{Sign} \cdot X) + (D \cdot X \cdot \overline{Y}) \end{split}$$

E para realização da lógica da Tabela V, com medição de corrente:

$$\begin{split} S1 &= (\overline{D}.Sign.X) + (D.\overline{X}.\overline{Y}) + (D.Sign.Y) \\ S2 &= (\overline{D}.\overline{Sign}.X) + (D.\overline{X}.\overline{Y}) + (D.\overline{Sign}.Y) \\ S3 &= (\overline{D}.\overline{X}.\overline{Y}) + (\overline{D}.\overline{Sign}.Y) + (D.\overline{Sign}.X) \\ S4 &= (\overline{D}.\overline{X}.\overline{Y}) + (\overline{D}.Sign.Y) + (D.Sign.X) \end{split}$$

IV. SIMULAÇÃO E PROJETO DE FILTROS

Realizam-se simulações no programa *PSIM* para prever o comportamento dos dispositivos de conversão. Foi usado um modelo simplificado com comutação instantânea entre os dois estados descritos na Tabela I.

São definidos na Tabela VI os parâmetros usados em todas simulações de filtros. Tem-se uma tensão de entrada de 220 V e uma razão cíclica da onda de controle de .575, de forma a se obter um produto de 126.5 V.

Tabela VI: Parâmetros Gerais





Figura 4: Formas de onda do sinal de relógio CLK, de controle primário D, e de controle intermediário $X \in Y$.

As frequências de comutação foram escolhidas como 20 kHz e 100 kHz por serem as frequências de melhor funcionamento dos interruptores pesquisados: IGBT e Mosfet-SiC, respectivamente. As frequências de corte para tanto o filtro de entrada quanto o de saída foram escolhidas como 10 % das frequências de comutação. Essa escolha leva, por conta da natureza de filtros passa baixa de segunda ordem do tipo LC, a uma redução de 100 vezes nas componentes de alta frequência de maior amplitude inseridas por conta das comutações. A resistência para os cálculos é a da carga linear para 3500 W e 127 V, de 4.608 Ω . Foi escolhido uma razão de amortecimento de 1 para projeto do filtro de saída e usado o mesmo filtro para entrada.

Tabela VII: Parâmetros dos filtros

Parâmetro	Valores		
Comutação	20kHz	100kHz	
$f_D (kHz)$	20	100	
$f_c (kHz)$	2	10	
$L(\mu H)$	733.386	146.677	
$C(\mu F)$	8.63471	1.72694	

Tabela VIII: Resultados com filtro de entrada e saída

Comutaçãos	20 1/1/2	100 1/11/2		
De nême et ne	20 KHZ 100 KHZ			
Parametro	Valores			
$V_1 \left(V_{rms} \right)$	220	220		
$V_3\left(V_{rms} ight)$	126.61	126.75		
$I_1\left(A_{rms}\right)$	15.82	15.84		
$I_L\left(A_{rms}\right)$	27.48	27.51		
$P_{in}(W)$	3479.2	3486.6		
$P_{out(W)}$	3479.2	3486.6		
$S_{in(VA)}$	3480.6	3486.78		
$S_{out(VA)}$	3479.2	3486.6		
FP_{in}	0.9998	.99996		
FP_{out}	1	1		
$I_{L1}\left(A_{rms}\right)$	15.82	15.85		
$I_{C1}\left(A_{rms}\right)$	13.77	13.75		
$I_{L2}\left(A_{rms}\right)$	27.5	27.53		
$I_{C2}(A_{rms})$	1.132	1.057		
$I_{L1,pico}\left(A\right)$	22.61	22.66		
$I_{C1,pico}\left(A\right)$	22.61	22.66		
$I_{L2,pico}\left(A\right)$	41.37	41.41		
$I_{C2,pico}\left(A\right)$	2.72	2.69		
$V_{in,60Hz}(V)$	$220\sqrt{2}$	$220\sqrt{2}$		
$V_{out,60Hz}(V)$	$126.61\sqrt{2}$	$127.59\sqrt{2}$		
$I_{in,60Hz}(V)$	$15.82\sqrt{2}$	$16.07\sqrt{2}$		
$I_{out,60Hz}(V)$	$27.48\sqrt{2}$	$27.69\sqrt{2}$		
$THD_{I_{in}}$	0.77%	3.24%		
$THD_{V_{out}}$	0.76%	3.08%		
$THD_{I_{out}}$	0.76%	3.08%		

Na Tabela VIII são apresentados os valores de tensão eficaz de entrada V_1 e de carga V_3 , de corrente eficaz de entrada e de carga, I_1 e I_L , de potência ativa de entrada e de carga P_{in} e P_{out} , de potência aparente de entrada e de carga S_{in} e S_{out} , de seus fator de potência FP, correntes das componentes de frequência fundamental das tensões de entrada e de carga $V_{in,60Hz}$ e $V_{out,60Hz}$ e das correntes de entrada e de de carga $I_{in,60Hz}$ e $I_{out,60Hz}$ e de taxa de distorção harmônica da corrente de entrada THD_{I_1} , tensão de carga $THD_{V_{out}}$ e corrente de carga $THD_{I_{out}}$. São listados também valores de correntes eficaz para os filtros, importantes para possibilitar cálculo de perdas Joule sobre eles, além de valores de pico, por serem possíveis limitações de projeto. Apresentam-se as formas de ondas simuladas das tensões de entrada e saída e correntes de entrada e saída. na Figura 5a e, mais detalhadamente, na Figura 5b.



Figura 5: Formas de ondas da corrente de entrada I1, corrente de saída I3 e tensão de saída V3, com comutação a 20 kHz, com as ondas em um ciclo em (a) e visão do *ripple* em (b).

V. CÁLCULO DE PERDAS

A. Perdas por Condução nos Semicondutores

As perdas sobre os semicondutores por condução podem ser calculadas a partir da seguinte equação:

$$P_{cond} = R_o * i_{rms}^2 + V_o * i_{AV}$$

Assim, precisa-se de valores de corrente eficaz i_{rms} e corrente média i_{AV} obtidos a partir de simulação. São necessários ainda parâmetros de resistência e tensão de limiar dos semicondutores

Define-se os parâmetros para perda de condução usando semicondutores IGBT com diodo em anti-paralelo *IKW40N65S5* [5], à 20 kHz e o MOSFET *SCT50N120* [6], à 100 kHz.

1) Para o IGBT: Linearizando a curva de $V_{GE} = 20V$ apresentada na Figura 6 com temperatura de junção $t_{vj} = 175^{\circ}C$, com uma reta que tangencia curva em 30 A, obtém-se V_{ceo} e R_o .

$$V_{ceo} = 0.88775V$$
$$R_o = 15.768m\Omega$$

2) Para o diodo: O processo é repetido para se obter resistência do diodo em anti-paralelo a partir da curva apresentada na Figura 7, à $150 \ ^{\circ}C$.

$$V_{fo} = 0.84641V$$
$$R_o = 14.542m\Omega$$



Figura 6: Característica corrente-tensão sobre o IGBT a $175^\circ C$, e sua linearização em vermelho.



Figura 7: Modelo simplificado de corrente direta-tensão sobre o diodo.

3) Para o MOSFET: Novamente, para um V_{GS} de 20V Figura 8, à 150 °C.

$$R_o = 61.922m\Omega$$

E para condução pelo diodo intrínseco, com V_{GS} de -5VFigura 8, à 150 °C.

$$V_{sdo} = 3.52745V$$
$$R_o = 644.76m\Omega$$

B. Resultados

Das simulações são obtidos valores de correntes efetivas e médias. São, então, calculadas as perdas, de acordo com a equação e parâmetros apresentados anteriormente.



Figura 8: Característica corrente-tensão à $150^{\circ}C$ sobre o MOSFET, e sua linearização em vermelho.

1) Para 20kHz:

$$\begin{split} I_{S_1,RMS} &= I_{S_2,RMS} = I_{D_1,RMS} = I_{D_2,RMS} = 14.78A \\ I_{S_3,RMS} &= I_{S_4,RMS} = I_{D_1,RMS} = I_{D_2,RMS} = 12.64A \\ I_{S_1,AV} &= I_{S_2,AV} = I_{D_1,AV} = I_{D_2,AV} = 7.125A \\ I_{S_3,AV} &= I_{S_4,AV} = I_{D_1,AV} = I_{D_2,AV} = 5.244A \\ P_{S_1} &= P_{S_2} = 15.768m \cdot 14.78^2 + 0.88775 \cdot 7.125 = 9.7697W \\ P_{S_3} &= P_{S_4} = 15.768m \cdot 12.64^2 + 0.88775 \cdot 5.244 = 7.1746W \\ P_{D_1} &= P_{D_2} = 14.542m \cdot 14.78^2 + 0.84641 \cdot 7.125 = 9.2073W \\ P_{D_3} &= P_{D_4} = 14.542m \cdot 12.64^2 + 0.84641 \cdot 5.244 = 6.7619W \\ P_{cond} &= 65.8272W \end{split}$$

2) Para 100 kHz:

$$\begin{split} I_{S_1,RMS} &= I_{S_2,RMS} = I_{D_1,RMS} = I_{D_2,RMS} = 14.78A \\ I_{S_3,RMS} &= I_{S_4,RMS} = I_{D_1,RMS} = I_{D_2,RMS} = 12.64A \\ I_{S_1,AV} &= I_{S_2,AV} = I_{D_1,AV} = I_{D_2,AV} = 7.13A \\ I_{S_3,AV} &= I_{S_4,AV} = I_{D_1,AV} = I_{D_2,AV} = 5.25A \\ P_{S_1} &= P_{S_2} = \cdot 61.921m \cdot 14.78^2 = 13.5267 \\ P_{S_3} &= P_{S_4} = \cdot 61.921m \cdot 12.66^2 = 9.8932W \\ P_{cond} &= 2 \cdot (P_{S_1} + P_{S_2} + P_{S_3} + P_{S_4}) = 93.6796W \end{split}$$

Somando-se as perdas sobre os transistores $(P_{S_{1,4}})$, em ambas direções, é obtida a perda por condução de 93.6796W.



Figura 9: Perdas por comutação em função da corrente, com $V_{CE} = 400V, T_{vj} = 150^{\circ}C, V_{GE} = 0/15V, R_G = 10\Omega$

É encontrada a perda por comutação como uma soma das energias de comutação que existem a cada segundo.



Figura 10: Perdas por comutação em função da tensão, com $T_{vj} = 150^{\circ}C$, $V_{GE} = 0/15V$, $I_C = 40A$, $R_G = 10\Omega$



Figura 11: Energia por fechamento ,*Eoff*, abertura, *Eon*, e a soma, *Esum*, sobre os interruptores IGBT que ocorrem em um segundo.

Considerou-se que a maior perda, quando as correntes e tensões estão em fase. As tensões e correntes sobre os interruptores são de senos com amplitudes de tensão primária e corrente secundária e que há tensão e corrente, ao mesmo tempo, em apenas uma interruptor por comutação, conforme análise anterior. Podem-se obter as energias de cada comutação em função de tensão e corrente a partir dos gráficos apresentados no *datasheet* do componente sendo a potência então determinada como a soma de um número, igual a frequência em Hz, de energias das comutações.

Para interruptores IKW40N65ES5, com uma potência de entrada de 3.5 kW e tensão de 220 V, tensão de saída de 127 V e frequência de comutação de 20 kHz foram usadas as funções na Figura 9 e 10 e obtidas os valores de perdas que ocorrem ao longo de um segundo, apresentados na Figura 11. Somando essas perdas são obtidos valores de potência:

$$\begin{split} P_{IGBT,on} &= 8.3583 \, W \\ P_{IGBT,off} &= 6.5439 \, W \\ P_{IGBT,total} &= 14.9022 \, W \end{split}$$

O mesmo processo é empregado para interruptores SCT50N120, com frequência de comutação de 100 kHz:

 $\begin{aligned} P_{MOSFET,on} &= 10.5182 \, W \\ P_{MOSFET,off} &= 16.1021 \, W \\ P_{MOSFET,total} &= 26.6202 \, W \end{aligned}$

C. Total

Tem-se abaixo as somas das perdas estimadas, desprezando as perdas nos filtros. Tem-se daí, uma eficiência estimada de 97.69% com IGBT's com 20kHz e 96.56% com MOSFET's. Com IGBT:

$$P_{cond} + P_{diodo,cond} = 65.8272 W$$
$$P_{switch} = 14.9022 W$$
$$P_{total} = 80.7294$$
$$n = 97.69\%$$

Com MOSFET:

$$P_{cond} = 93.6796 W$$

 $P_{switch} = 26.6202 W$
 $P_{total} = 120.2998 W$
 $\eta = 96.56\%$

VI. CONCLUSÃO

É possível, com medição rápida da tensão de entrada ou corrente de saída, ordenar as comutações do conversor estudado de forma a evitar sobrecorrentes ou sobretensões. Com filtros adequados pode-se fornecer potência de qualidade adequada para cargas lineares, com baixa distorção da corrente da rede. Apesar de apresentar maiores perdas de condução e comutação do que quando se emprega IGBT's, a utilização do MOSFET SiC, em frequências maiores, reduz o volume dos filtros em conversores CA/CA, para pequenas potências e tensões.

REFERÊNCIAS

- F. Z. Peng, L. Chen, F. Zhang, "Simple Topologies of PWM CA/CA Converters", IEEE Power Electronics Letters, Vol. 1, No. 1, pp. 10-13 Mar. 2003
- [2] X. P. Fang, Z. M. Qian, F. Z. Peng, Fellow, IEEE "Single-phase z -source pwm ac-ac converters", IEEE Power Electron. Lett., vol. 3, no. 4, pp. 121-124, 2005.
- [3] L. A. Costa, M. A. Vitorino and M. B. R. Corrêa, "Single-phase AC-DC-AC current source converter with reduced DC-link oscillation," 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), Tampa, FL, 2017, pp. 480-487.
- [4] A. A. Khan, H. Cha, H. F. Ahmed, "High-Efficiency Single-Phase CA/CA Converters Without Commutation Problem", *IEEE Tran. on Power Electr.*, Vol. 31, No. 8, pp. 5655-5665, Aug. 2016
- [5] Infineon Technologies AG, "650V TRENCHSTOP™ 5 high speed soft switching duopak" IKW40N65ES5 datasheet, Nov. 2012 [Revision May. 2015].
- [6] STMicroelectronics, "Silicon carbide power MOSFET 1200 V, 65 A, 59 mΩ (typ., TJ=150 °C) in an HiP247 package" SCT50N120 datasheet, Jun. 2015 [Revision Apr. 2017].
- [7] H. Shin, H. Cha, H. Kim and D. Yoo, "Novel Single-Phase PWM AC?AC Converters Solving Commutation Problem Using Switching Cell Structure and Coupled Inductor," in *IEEE Transactions on Power Electronics*, vol. 30, no. 4, pp. 2137-2147, April 2015.
- [8] A. Mahmud, Taufiquzzaman, A. Ahsan, M. A. Mahin and A. Mohammad, "Linking the features of a cycloconverter and controlled rectifier in a single circuit," 2017 International Conference on Electrical, Computer and Communication Engineering (ECCE), Cox's Bazar, 2017, pp. 636-640.
- [9] C. Klumpner, F. Blaabjerg, I. Boldea and P. Nielsen, "New modulation method for matrix converters," in *IEEE Transactions on Industry Applications*, vol. 42, no. 3, pp. 797-806, May-June 2006. doi: 10.1109/TIA.2006.872957