

**UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA**

**PROJETO E DESENVOLVIMENTO DE FONTES
AUXILIARES PARA TRANSFORMADORES DE
ESTADO SÓLIDO**

DISSERTAÇÃO DE MESTRADO

Leandro Becker Kehler

Santa Maria, RS, Brasil

2015

PPGE/UFSC

KEHLER, Leandro Becker

Mestre

2015

**PROJETO E DESENVOLVIMENTO DE FONTES
AUXILIARES PARA TRANSFORMADORES DE ESTADO
SÓLIDO**

Leandro Becker Kehler

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em
Engenharia Elétrica, na Área de Concentração em
Processamento de Energia, da Universidade Federal de Santa Maria
(UFSM, RS), como requisito parcial para a obtenção do grau de
Mestre em Engenharia Elétrica

Orientador: Prof. Dr. Tiago Bandeira Marchesan

Santa Maria, RS, Brasil

2015

Kehler, Leandro Becker

Projeto e Desenvolvimento de Fontes Auxiliares para Transformadores de Estado Sólido/ Leandro Becker Kehler – 2015.

Orientador: Tiago Bandeira Marchesan, Dr. Eng.

Dissertação (mestrado) – Universidade Federal de Santa Maria, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, RS, 2015.

191 p : il. ; 21 x 29,7 cm.

1. Fonte Auxiliar de Alimentação 2. Conversor *Duble-ended Flyback* de Quatro Níveis 3. Conversor *Half-Bridge* LLC Ressonante 4. Transformador de Estado Sólido I. Marchesan, Tiago Bandeira II. Título.

Ficha catalográfica elaborada através do Programa de Geração Automática da Biblioteca Central da Universidade Federal de Santa Maria com os dados fornecidos pelo autor.

© 2015

Todos os direitos autorais reservados a Leandro Becker Kehler. A reprodução de partes ou do todo deste trabalho só poderá ser feita mediante a citação da fonte.

Endereço: Rua Otávio Alves de Oliveira, nº 151, Ap. 102, bloco A, Bairro Nossa Senhora de Lourdes, Santa Maria, RS. CEP 97050-550

Fone (0xx)55 81233997; E-mail: leandrokehler@gmail.com

**Universidade Federal de Santa Maria
Centro de Tecnologia
Programa de Pós-Graduação em Engenharia Elétrica**

**A Comissão Examinadora, abaixo assinada, aprova a Dissertação de
Mestrado**

**PROJETO E DESENVOLVIMENTO DE FONTES AUXILIARES PARA
TRANSFORMADORES DE ESTADO SÓLIDO**

elaborada por
Leandro Becker Kehler

como requisito parcial para obtenção do grau de
Mestre em Engenharia Elétrica

COMISSÃO EXAMINADORA:

Tiago Bandeira Marchesan, Dr. Eng (UFSM/PPGEE)
(Presidente/Orientador)

Cassiano Rech, Dr. Eng (UFSM/PPGEE)
(Coorientador)

Kefas Damazio Coelho, Dr. Eng (ABB)

José Renes Pinheiro, Dr Eng. (UFSM/PPGEE)

Santa Maria, 31 de agosto de 2015

*À memória de meu pai,
Renato Kehler,
por me passar os valores de vida
principalmente por ser exemplo de dignidade, luta e força de vontade.*

*À minha mãe, Rosinha Becker Kehler
pela educação, incentivo e suporte durante toda minha vida
à minha irmã, Larissa Becker Kehler
pelo companheirismo
e ao meu amor, Ester Vacaro
pela compreensão, carinho e amor.*

AGRADECIMENTOS

Ao professor Tiago Bandeira Marchesan, pela confiança dedicada, pelos conhecimentos transmitidos e pela oportunidade de crescimento pessoal e profissional que me proporcionou durante estes anos.

Aos professores do Programa de Pós-Graduação em Engenharia Elétrica (PPGEE) da Universidade Federal de Santa Maria (UFSM), pela grande contribuição na minha formação profissional.

Ao grupo de trabalho do projeto de Transformadores de Estado Sólido (P&D ANEEL), em especial aos professores, Tiago Bandeira Marchesan, Cassiano Rech e José Renes Pinheiro, pelas trocas de conhecimento e sugestões prestadas.

Agradeço aos colegas e professores do Grupo de Pesquisa GEDRE pelo ambiente de trabalho e pelas contribuições compartilhadas. Principalmente aos alunos de iniciação científica Alexandre Cardoso e Antônio Kaminski Júnior, pela participação efetiva no desenvolvimento deste trabalho. A todos, meu muito obrigado.

Aos funcionários do Núcleo de Pesquisa e Desenvolvimento em Engenharia Elétrica (NUPEDEE) pelo suporte técnico para a realização deste trabalho.

Meus agradecimentos à banca examinadora, pelas suas considerações na melhoria deste trabalho. À Universidade Federal de Santa Maria, na qual construí toda a minha formação acadêmica. À Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) e a Companhia Estadual de Energia Elétrica do Rio Grande do Sul (CEEE-D) pelo suporte financeiro.

*“A autenticidade é a maior
diferença entre os que são
e os que tentam ser!”*

Angelo Franco

RESUMO

Dissertação de Mestrado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria, RS, Brasil

PROJETO E DESENVOLVIMENTO DE FONTES AUXILIARES PARA TRANSFORMADORES DE ESTADO SÓLIDO

AUTOR: LEANDRO BECKER KEHLER

ORIENTADOR: TIAGO BANDEIRA MARCHESAN, DR. ENG.

Local da Defesa e Data: Santa Maria - RS, 31 de agosto de 2015

Este trabalho de mestrado apresenta o desenvolvimento de fontes auxiliares para alimentar sensores, circuitos de comando, instrumentação e o controle de um Transformador de Estado Sólido (SST) de três estágios. Estes dispositivos necessitam de alimentação isolada com tensões de $\pm 15V$ e $5V$ e por questões de confiabilidade e modularidade, propõe-se a utilização de fontes auxiliares distribuídas. Assim, emprega-se uma fonte auxiliar para alimentar o lado de média tensão (MT) e outra para alimentar o lado de baixa tensão (BT). Com essa proposta, as fontes auxiliares não necessitam ter a mesma isolação galvânica do SST, $25kV$. Entretanto, uma das fontes locais deve operar em níveis de tensão elevados e, por consequência, apresentar baixo ganho estático. No lado de BT, as principais topologias normalmente utilizadas como fonte auxiliar são discutidas. No entanto, devido aos altos níveis de tensão envolvidos, estas topologias não podem ser aplicadas ao conversor que opera em MT. Um estudo sobre topologias aplicadas a média tensão e que possibilitam alcançar um baixo ganho estático é realizado, sendo que duas topologias se mostram interessantes para esta aplicação. Uma consiste na utilização de um conversor de capacitores flutuantes conectado em cascata com um conversor *Double-Ended Flyback*. O conversor de capacitores flutuantes rebaixa a tensão do barramento CC, de forma controlada, para baixa tensão. Assim o *Double-Ended Flyback* opera em BT e fornece as saídas isoladas para alimentar os circuitos de comando do SST. A outra topologia trata-se de um conversor NPC de quatro níveis unidirecional operando como conversor *Double-Ended Flyback*. Para este caso, também foi proposta uma estratégia de modulação que permite o conversor alcançar o baixo ganho estático. Essas topologias foram avaliadas, apresentando melhor resultado a esta aplicação o conversor *Double-ended Flyback* de quatro níveis, conforme será demonstrado neste trabalho. Esse conversor foi implementado e os resultados experimentais comprovam o seu funcionamento. Para a fonte do lado de BT utilizou-se um conversor *Half-Bridge LLC* ressonante que opera em ZVS e realiza a regulação da tensão de saída pela variação da frequência de operação. Os resultados experimentais deste conversor também são apresentados.

Palavras-chave: Fonte auxiliar de alimentação. Conversor Double-Ended Flyback de quatro níveis. Conversor Half-bridge LLC ressonante. Transformador de Estado Sólido.

ABSTRACT

Master Thesis
Post-Graduation Program in Electrical Engineering
Federal University of Santa Maria, RS, Brazil

DESIGN AND DEVELOPMENT OF AUXILIARY POWER SUPPLY FOR SOLID STATE TRANSFORMERS

AUTOR: LEANDRO BECKER KEHLER
ADVISOR: TIAGO BANDEIRA MARCHESAN, DR. ENG.
Place and Date: Santa Maria - RS, August 31th, 2015

This master thesis presents the development of an auxiliary power supply to provide energy to sensors, gate drivers, instrumentation circuits and control of a three-stage Solid State Transformer (SST). These devices require an insulated power supply of $\pm 15V$ and $5V$. For reason of reliability and modularity, a distributed auxiliary source is proposed. Thus, it is necessary a power supply to provide energy to the low voltage (LV) side and another to the medium voltage (MV) side. With this proposal, the auxiliary power supply does not need to have the same galvanic insulation of the SST, $25kV$. However, a local power supply must operate at high voltage levels and, consequently, contain a high step-down voltage gain. Relative to LV side, the most generally used topologies as an auxiliary power supply are discussed. However, these topologies cannot be used at the MV converters, due to the high voltage stress levels involved. A study of topologies used on medium and high voltage and which enable to reach a high step-down voltage gain is realized, and two interesting topologies for this application were found. One of them uses a Flying capacitor converter connected in cascade with a Double-Ended Flyback converter. The Flying capacitor converter lowers the DC bus voltage in a controlled manner to low voltage levels. So the Double-ended Flyback converter operates in LV and provides the insulated outputs to command circuits of SST. The other topology is a unidirectional four-level NPC converter operating as Double-ended Flyback converter. For this case, a modulation strategy that allows the converter to reach a high step-down voltage gain was also proposed. These topologies were evaluated and the one which showed the best result was the four-level Double-ended Flyback converter. This converter was implemented and the experimental results prove to be effective. For the LV side, a Half-bridge LLC resonant converter as auxiliary power supply was used. This converter operates in ZVS and performs the output voltage regulation through the operating frequency variation. The experimental results of this converter are also presented.

Keywords: Auxiliary Power Supply. Four-level Double-Ended Flyback Converter. Half-bridge LLC Resonant Converter. Solid State Transformer.

LISTA DE FIGURAS

Figura 1 - Estrutura básica de um transformador SST. Fonte: (ZAMBRANO, 2011, p.8)	30
Figura 2 – Transformador de Estado Sólido modular de três estágios.	31
Figura 3 – Estrutura do Transformador de Estado Sólido adotado no projeto de P&D - CEEE.	33
Figura 4 - Estrutura do SST com diagrama de blocos do controle	35
Figura 5 – Detalhe Módulo SST.	35
Figura 6 -Diagrama de bloco de uma fonte com transformadores multinúcleos. Fonte:(WERNER BRESCH, 2013).	38
Figura 7 – Proposta com utilização de fontes distribuídas.	40
Figura 8 – Conversor Push-Pull.....	44
Figura 9 – Conversor Forward.....	45
Figura 10 – Conversor Double-ended Forward.	45
Figura 11 – Conversor Half-bridge.....	46
Figura 12 – Conversor Full-bridge	46
Figura 13 – Conversor Flyback.	47
Figura 14 – Conversor Double-ended Flyback.....	47
Figura 15 - Topologias utilizadas em fontes auxiliares de alimentação,	48
Figura 16 – Circuito equivalente para análise da influência do desequilíbrio de corrente em capacitores conectados em série. Fonte: (ALVES; OTHERS, 2003). ...	49
Figura 17 – Variação da tensão no capacitor C2 em função da relação de impedâncias.	51
Figura 18 - Conversor três níveis LLC ressonante. Fonte:(LI et al., 2013).....	55
Figura 19 - Fonte auxiliar de alimentação baseada na topologia NPC quatro níveis operando como conversor Flyback. Fonte:(TORRESAN; HOLMES; SHRAGA, 2004)	56
Figura 20 - Fonte auxiliar de alimentação baseada na topologia de capacitores flutuantes quatro níveis. Fonte:(TORRESAN; HOLMES, 2005)	56
Figura 21 - Conversor Flyback três níveis com grampeamento NPC. Fonte:(COELHO, 2004).	58

Figura 22 – Estrutura fonte auxiliar com conversor capacitores flutuantes com conversor CC-CC isolado.....	61
Figura 23 - Conversor de capacitores flutuantes unidirecional 4 níveis.	63
Figura 24 – Estados de condução do conversor de capacitores flutuantes unidirecional de quatro níveis.....	65
Figura 25 – Formas de onda conversor de capacitores flutuantes.....	66
Figura 26 – Relação da capacitância de braço em função da frequência de comutação e da variação de tensão permitida em cada braço do conversor de capacitores flutuantes.....	67
Figura 27 - Relação entre Perdas de Comutação e Perdas de Condução do MOSFET STF20N95K5 e do diodo MURS480ET3G para distintas frequências de operação.....	72
Figura 28 – Conversor Double-Ended Flyback.....	74
Figura 29 – Conversor de capacitores flutuantes e Double-Ended Flyback.	79
Figura 30 – Estrutura fonte auxiliar Lado MT com Conversor Double-Ended Flyback quatro níveis.....	85
Figura 31 – Conversor Double-Ended Flyback quatro níveis.....	86
Figura 32 - Estado de Condução 1: a) Primeira etapa; b) Segunda etapa; c) Terceira etapa; d) Quarta etapa.	89
Figura 33 – Etapas de operação em comum a todos estados de condução: a) Primeira etapa; b) Segunda etapa; c) Terceira etapa; d) Quarta etapa; e) Quinta etapa.	91
Figura 34 – Formas de onda do Conversor Double-Ended Flyback quatro níveis.	92
Figura 35 - Estado de Condução 2: a) Primeira etapa; b) Segunda etapa.	93
Figura 36 - Estado de Condução 1: a) Primeira etapa; b) Segunda etapa; c) Terceira etapa; d) Quarta etapa.	94
Figura 37 – Sugestão de distribuição dos sinais de acionamento para o Flyback quatro níveis.....	95
Figura 38 – Situação em que a energia armazenada é devolvida para entrada.	96
Figura 39 – Distribuição dos capacitores no módulo de potência do SST.....	97
Figura 40 - Microcontrolador Stellaris LM4F120H5QR.	103
Figura 41 – Circuito de monitoramento da tensão nos capacitores de barramento....	104
Figura 42 – Circuito de seleção dos interruptores a ser acionados	105
Figura 43 – Circuito de disparo dos interruptores.....	106

Figura 44 – Sinais de acionamento dos interruptores S3a(azul escuro), S2a(roxos) e S1a (azul claro).	106
Figura 45 – Circuito equivalente para avaliar a descarga dos capacitores de barramento.	107
Figura 46 – Diagrama de blocos do controle em domínio contínuo.....	108
Figura 47 – Circuito equivalente visto pela malha de controle.	109
Figura 48 – Diagrama de blocos do controle em domínio discreto.	110
Figura 49 – Filtro anti-aliasing utilizado na realimentação.	110
Figura 50 - Diagrama de bode para função de transferência de malha aberta.....	113
Figura 51 - Diagrama de bode do sistema compensado.	114
Figura 52 – Resposta temporal ao distúrbio do tipo degrau unitário.....	114
Figura 53 – Estrutura retroalimentação.	116
Figura 54 – Conversor Half-Bridge utilizado para alimentar os circuitos de disparo.116	
Figura 55 – Circuito de inicialização.....	117
Figura 56 – Tensões nos interruptores S3a (azul claro), S2a (roxos), S1a (azul escuro) e corrente no enrolamento primário (verde), para operação em 600V.	118
Figura 57 – Detalhe saída de condução. Tensões nos interruptores S3a (azul claro), S2a (roxos), S1a (azul escuro) e corrente no enrolamento primário (verde), para operação em 600V.....	118
Figura 58 – Tensão nos interruptores S3a (amarelo) e S2a (azul claro) e corrente no enrolamento primário (roxos), para operação em 1200V.....	119
Figura 59 - Tensão nos interruptores S3a (amarelo) e S2a (azul claro) e corrente no enrolamento primário (roxos), para operação em 1200V.....	119
Figura 60 – Tensão aplicada no enrolamento primário (amarelo), corrente no enrolamento primário (roxos).....	120
Figura 61 – Tensão nos capacitores de entrada.	121
Figura 62 – Fonte Lado MT implementada: a) Placa de Controle, b) Circuitos de disparo, c) Placa de Potência, d) Setup de testes.	121
Figura 63 – Estrutura da fonte de alimentação para o Lado BT.....	123
Figura 64 – Conversor LLC ressoante.....	124
Figura 65 – Estágios do conversor LLC ressonante.	125
Figura 66 – Circuito equivalente, para o lado CA, do conversor LLC ressoante.....	126
Figura 67 – Resposta de frequência típica de um conversor LLC ressonante. Fonte: (DING, [S.d.])	128

Figura 68 – Formas de onda do conversor LLC ressonante em ZVS, frequência de comutação maior que a frequência de ressonância.....	129
Figura 69 – Formas de onda do conversor LLC ressonante em ZVS, frequência de comutação menor que frequência ressonante.	129
Figura 70 – Formas de onda do conversor LLC ressonante em ZCS, frequência de comutação menor que a frequência de ressonância.....	130
Figura 71 – Circuito integrado IRS2795. Fonte: (INTERNATIONAL RECTIFIER, 2012).....	133
Figura 72 – Circuito de comando do Half-Bridge LLC Ressonante.....	134
Figura 73 – Capacitancia equivalente ao ponto V_s . Fonte: (DING, [S.d.]).	135
Figura 74 – Tempo morto entre comutações do conversor LLC ressoante.	138
Figura 75 – Tensão de saída em função da frequência de comutação para condição de meia carga e com variação na tensão de entrada.	139
Figura 76 - Tensão de saída em função da frequência de comutação para distintas condições de carga e tensão de alimentação fixa.....	140
Figura 77 – Circuito simulado para obtenção da planta do conversor.	141
Figura 78 – Diagrama de bode para função de transferência de malha aberta.....	141
Figura 79 – Diagrama de bode sistema compensado	142
Figura 80 -Instrumentação fonte auxiliar lado BT.	143
Figura 81 – Tensão V_{DS} e V_{GS} interruptor S_2 e corrente no tanque de ressonância em meia carga.....	146
Figura 82 - Tensão V_{DS} e V_{GS} interruptor S_2 e corrente no tanque de ressonância à vazio.....	147
Figura 83 – Regulação tensões de saída para variações na tensão de entrada V_{cc}	147
Figura 84 – Medição de potência.	148
Figura 85 – Análise de rendimento.	149
Figura 86 – Fonte de BT implementada: a) Vista superior, b) vista inferior.	149

LISTA DE TABELAS

Tabela 1 - Características do transformador de estado sólido	32
Tabela 2 – Lista de dispositivos auxiliares que devem ser alimentados.....	36
Tabela 3 - Resumo das potências consumidas por módulo	37
Tabela 4 – Características das fontes auxiliares de alimentação.	43
Tabela 5 – Estados de condução do conversor de capacitores flutuantes 4 níveis.	63
Tabela 6 – Estados de condução do conversor de capacitores flutuantes para operação como fonte auxiliar de alimentação	64
Tabela 7 – Características MOSFET STF20N95K5	70
Tabela 8 – Características diodo MURS480ET3G.....	72
Tabela 9 – Características Double-Ended Flyback.....	75
Tabela 10 - Características do transformador do Double-Ended Flyback.....	77
Tabela 11 – Características dos diodos dos secundários	78
Tabela 12 - Perdas Conversor Capacitores Flutuantes	81
Tabela 13 – Perdas Semicondutores de Potência Double-Ended Flyback	82
Tabela 14 – Total de perdas da arquitetura proposta.....	82
Tabela 15 – Estados de Condução Flyback Quatro Níveis.....	87
Tabela 16 - Estados de Condução Flyback Quatro Níveis para operação como fonte auxiliar.	87
Tabela 17 – Perdas nos semicondutores de potência do Conversor Double-Ended Flyback quatro níveis.....	98
Tabela 18 - Quantidade de componentes para as duas opções de fontes para o lado MT.	99
Tabela 19 – Comparação de perdas nos semicondutores para a fonte do Lado MT ..	100
Tabela 20 – Dados para projeto da fonte auxiliar de alimentação para o Lado BT ...	130
Tabela 21 – Valores de projeto para conversor LLC ressonante.....	133
Tabela 22 – Características MOSFET IRF740	136

SUMÁRIO

Introdução.....	27
1. Estrutura do Transformador de Estado Sólido e possibilidades de obtenção de alimentação auxiliar.....	29
1.1. Introdução.....	29
1.2. Transformador de Estado Sólido.....	29
1.3. Fonte Auxiliar de Alimentação.....	33
1.3.1. O que alimentar?.....	34
1.3.2. Opção 1: Fonte Central.....	37
1.3.3. Opção 2: Fonte Distribuída.....	39
1.3.4. Opção 3: Fonte Distribuída local.....	40
1.4. Conclusão.....	41
2. topologias aplicadas à fontes auxiliares de alimentação.....	43
2.1. Introdução.....	43
2.2. Fonte Lado BT.....	43
2.3. Fonte Lado MT.....	48
2.3.1. Análise das correntes em capacitores conectados em série.....	49
2.3.2. Semicondutores de potência.....	52
2.3.3. Estudo das topologias utilizadas em média tensão.....	53
2.4. Conclusão.....	58
4. Topologia Capacitor Flutuante com Conversor CC-CC isolado de baixa tensão.....	61
4.1. Introdução.....	61
4.2. Definição do número de níveis do conversor.....	61
4.3. Conversor de Capacitores Flutuantes Unidirecional.....	62
4.3.1. Etapa 1.....	64
4.3.2. Etapa 2.....	65

4.3.3. Etapa 3	65
4.3.4. Análise de perdas nos semicondutores	68
4.3.4.1. MOSFET	68
4.3.4.2. Diodo.....	70
4.4. Conversor isolado	73
4.4.1. Projeto Conversor <i>Double-Ended Flyback</i>	75
4.5. Acoplamento dos conversores	78
4.6. Análise de rendimento das topologias propostas	80
4.6.1. Conversor Capacitores Flutuantes	80
4.6.2. <i>Double-Ended Flyback</i>	81
4.7. Conclusão.....	82
5. Conversor <i>Double- Ended Flyback</i> Multinível	85
5.1. Introdução	85
5.2. Conversor <i>Double-Ended Flyback</i> multinível	85
5.2.1. Etapas de operação	88
5.2.1.1. Estado 1.....	88
5.2.1.2. Etapas em Comum	90
5.2.1.3. Estado 2.....	92
5.2.1.4. Estado 3:.....	93
5.3. Projeto do Conversor <i>Double-Ended Flyback</i> quatro níveis	97
5.4. Análise de rendimento da topologia proposta.....	97
5.5. Comparação entre as topologias	98
5.6. Conclusão.....	101
6. Desenvolvimento do conversor <i>double-ended Flyback</i> De quatro níveis.....	103
6.1. Introdução	103
6.2. Implementação do controle de conversor.	103
6.2.1. Regulação da tensão nos capacitores de entrada	104

6.2.2. Distribuição do sinal PWM.....	105
6.2.3. Acionamento dos interruptores	105
6.2.4. Definição da frequência de alteração do capacitor de alimentação.	107
6.2.4.1. Regulação tensão de saída	108
6.2.5. Retroalimentação e fonte auxiliar para circuitos de disparo	115
6.2.6. Inicialização	117
6.3. Resultados experimentais	117
6.4. Conclusão	122
7. Fonte do Lado BT	123
7.1. Introdução.....	123
7.2. Conversor <i>Half-bridge</i> LLC ressonante	124
7.2.1. Princípio de operação do LLC ressonante	125
7.2.2. Projeto conversor LLC ressonante	130
7.2.3. Circuito de acionamento	132
7.2.4. Controle.....	139
7.2.5. Resultados experimentais.....	146
7.3. Conclusão	150
Conclusão Geral	151
Referências	155
Apêndice A – Projeto Magnético Indutor Acoplado para <i>Double-ended Flyback</i>	161

INTRODUÇÃO

O aumento da utilização de fontes de geração distribuída (GD) conectadas a rede de distribuição de energia implica na necessidade de melhorias e modernização de todo o sistema elétrico de potência. Devido a este novo panorama o usuário final deixa de ser somente consumidor e passa também a ser fornecedor de energia, uma vez que há possibilidade de ele injetar a energia sobressalente na rede de distribuição. A medida que aumenta o número de usuários com GD, aumenta também a complexidade do sistema elétrico de potência. Assim sendo, é imprescindível a utilização de dispositivos capazes de monitorar e controlar, em tempo real, as redes de distribuição de energia, principalmente em locais onde o ponto de conexão possa ser crítico.

Neste novo contexto do sistema elétrico de potência, alguns dispositivos que são consagrados e utilizados há décadas tornar-se-ão obsoletos em um futuro distante. O transformador eletromagnético é um deles. Este equipamento, como o nome já diz, apenas transforma os níveis de tensão e corrente e não é capaz de monitorar e nem controlar a energia que circula por ele. Há diversas propostas para a substituição destes transformadores em uma rede inteligente, como: transformadores com comutadores eletrônicos de *tap's* (do inglês – *Transformer Adjust Point*)(QUEVEDO, 2014; REIS, 2013), transformadores com capacidade de comunicação (PIMENTEL, 2003) e Transformador de Estado Sólido (do inglês – “*Solid State Transformer*” – SST) (KIRSTEN, 2014).

A utilização de transformadores com comutadores eletrônicos de *tap's* regula a tensão de saída alterando a relação de espiras do transformador de forma eletrônica. Este processo pode ser realizado *offline* ou *online*. Para este último caso se faz necessário que o transformador tenha capacidade de comunicação com a central de comando.

O Transformador de Estado Sólido pode ser visto como um conversor de potência CA-CA isolado utilizado para monitorar e controlar a rede elétrica de distribuição. Sendo capaz de realizar a integração do sistema elétrico de potência, e a adequação dos níveis de tensão. Além disso, o SST consegue controlar o fluxo de potência, reativos e se comunicar com outros dispositivos.

Por se tratar de um conversor de potência, o SST requer fontes auxiliares de alimentação que forneçam energia para seus circuitos de acionamento, sensores e controladores. Esta dissertação aborda o desenvolvimento de fontes auxiliares de alimentação aplicada a transformadores SST. As fontes a serem desenvolvidas seguem alguns requisitos de projeto que

são especificados no decorrer dos capítulos. Os assuntos apresentados nesta dissertação estão divididos em cinco capítulos e seguem a seguinte distribuição:

Capítulo 1: Este capítulo apresenta a estrutura topológica do SST que está sendo desenvolvido em parceria com a Companhia Estadual de Energia Elétrica (CEEE) em projeto de P&D ANEEL, assim como os dispositivos que devem ser alimentados pelas fontes auxiliares. Então realiza-se um estudo para verificar qual arquitetura deve ser utilizada no desenvolvimento das fontes de alimentação. Propõe-se uma arquitetura que consiste na utilização de fontes distribuídas, sendo que duas topologias serão necessárias, uma alimentada em média tensão e outra em baixa tensão.

Capítulo 2: Neste capítulo realiza-se uma revisão bibliográfica sobre as topologias mais utilizadas em fontes auxiliares de alimentação de baixa tensão. Também são estudadas topologias de conversores que operam em média tensão e podem ser empregadas como fonte auxiliar de alimentação. Duas topologias interessantes são escolhidas para o lado de média tensão e são analisadas nos capítulos subsequentes.

Capítulo 3: A fonte de alimentação de MT é o principal objetivo de desenvolvimento desta dissertação de mestrado. Portanto, este capítulo apresenta uma proposta para a fonte do lado de média tensão. Essa proposta utiliza dois conversores em cascata, sendo que um deles o conversor CC-CC não isolado que é utilizado para rebaixar a tensão de média para baixa tensão. Então utiliza-se um conversor CC-CC isolado para obter as saídas isoladas necessárias. São apresentadas as etapas de operação, projeto e estimativa de perdas desta proposta.

Capítulo 4: Neste capítulo realiza-se o estudo de um conversor NPC multinível unidirecional, o qual já provém as saídas isoladas, também são apresentadas etapas de operação, projeto e estimativa de perdas. Realiza-se também, neste capítulo, a comparação entre as duas topologias que possibilitam a escolha da melhor a ser empregada.

Capítulo 5: Este capítulo mostra como a fonte auxiliar para o Lado MT foi desenvolvida e seus resultados experimentais obtidos.

Capítulo 6: Este capítulo apresenta o desenvolvimento da fonte auxiliar de alimentação para o lado de baixa tensão do SST.

1. ESTRUTURA DO TRANSFORMADOR DE ESTADO SÓLIDO E POSSIBILIDADES DE OBTENÇÃO DE ALIMENTAÇÃO AUXILIAR

1.1. Introdução

Este capítulo apresenta a estrutura topológica do SST em desenvolvimento no projeto de P&D financiado pela empresa CEEE, assim como, as principais características de projeto requeridas. Em seguida, são apresentados os dispositivos que devem ser alimentados pelas fontes auxiliares de alimentação.

1.2. Transformador de Estado Sólido

A popularização das redes elétricas inteligentes em concomitante com a adição de fontes de geração distribuída conectadas a rede elétrica acarreta em um crescimento da utilização de dispositivos eletrônicos no sistema elétrico de potência. Isso porque as redes inteligentes devem automatizar os processos cotidianos realizados pelas concessionárias de energia, como: monitorar em tempo real o fluxo de potência, verificar quedas de energia, fiscalizar a qualidade da energia entregue e recebida, diferenciar as tarifas, entre outras (KIRSTEN, 2014).

Dentro deste contexto, os transformadores de estado sólido poderão substituir os transformadores convencionais em um horizonte de longo prazo. Apesar de não haver um consenso sobre a definição do SST, os estudos tendem para um dispositivo que além de realizar a adequação dos níveis de tensão e isolamento entre média e baixa tensão das redes de distribuição, também agrega algumas funções como: medição, comunicação, controle de reativos, redução de distorção harmônica de corrente, regulação de tensão e controle do fluxo bidirecional de energia (WOLF, 2009). Além disso, oferecem a possibilidade de um sistema de distribuição híbrido com operação tanto em corrente contínua (CC), quanto em corrente alternada (CA), características importantes aplicadas aos futuros sistemas de transmissão e distribuição (KIRSTEN, 2014).

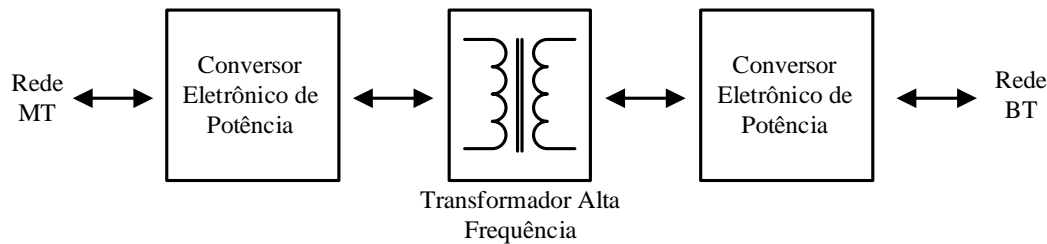


Figura 1 - Estrutura básica de um transformador SST. Fonte: (ZAMBRANO, 2011, p.8)

A estrutura básica de um transformador SST apresentado por (ZAMBRANO, 2011, p.8) pode ser visualizado na Figura 1. Esta estrutura pode ser dividida em três blocos, o primeiro bloco consiste em um conversor de potência que é conectado na rede de média tensão, o segundo bloco realiza a isolação galvânica através de um transformador de alta frequência e o terceiro refere-se a outro conversor de potência ligado à rede de distribuição de baixa tensão.

No Brasil, as redes de distribuição operam em 13,8kV, 23kV e 36,2kV. A tensão entregue ao consumidor residencial é 220/127V ou 380/220V, dependendo da região que o consumidor se encontra. Sendo assim, dos conversores de potência mostrados na Figura 1, um deve operar com elevados níveis de tensão e o outro com correntes elevadas. Existem diversas topologias que podem ser empregadas para este fim. Um estudo comparativo entre as topologias de SSTs já foi realizado neste projeto de P&D por (KIRSTEN, 2014), e nele conclui-se que as estruturas modulares e com três estágios são as mais utilizadas.

A Figura 2 (ZHAO, 2010, p.13) apresenta a estrutura topológica de um SST modular de três estágios, o primeiro estágio consiste em um retificador CA/CC, seguido por um conversor em ponte ativa duplo (DAB – *Dual Active Bridge*) CC/CC que realiza a isolação, e o terceiro estágio consiste de um inversor CC/CA que ajusta a tensão para os níveis da rede de distribuição de baixa tensão. Os conversores do lado de média tensão são conectados em série para reduzir o estresse de tensão nos semicondutores, já no lado de baixa tensão eles são conectados em paralelo com o intuito de reduzir a corrente processada por módulo.

Devido a existência de diversos conversores eletrônicos operando de forma simultânea, fazem-se necessários dispositivos de controle, sensoriamento e acionamento. Logo, o SST necessita de ao menos uma fonte auxiliar de alimentação que forneça energia para estes dispositivos. Em virtude de o SST operar em elevados níveis de tensão e necessitar alta isolação galvânica entre os lados do transformador, o desenvolvimento da fonte auxiliar de alimentação torna-se uma tarefa desafiadora.

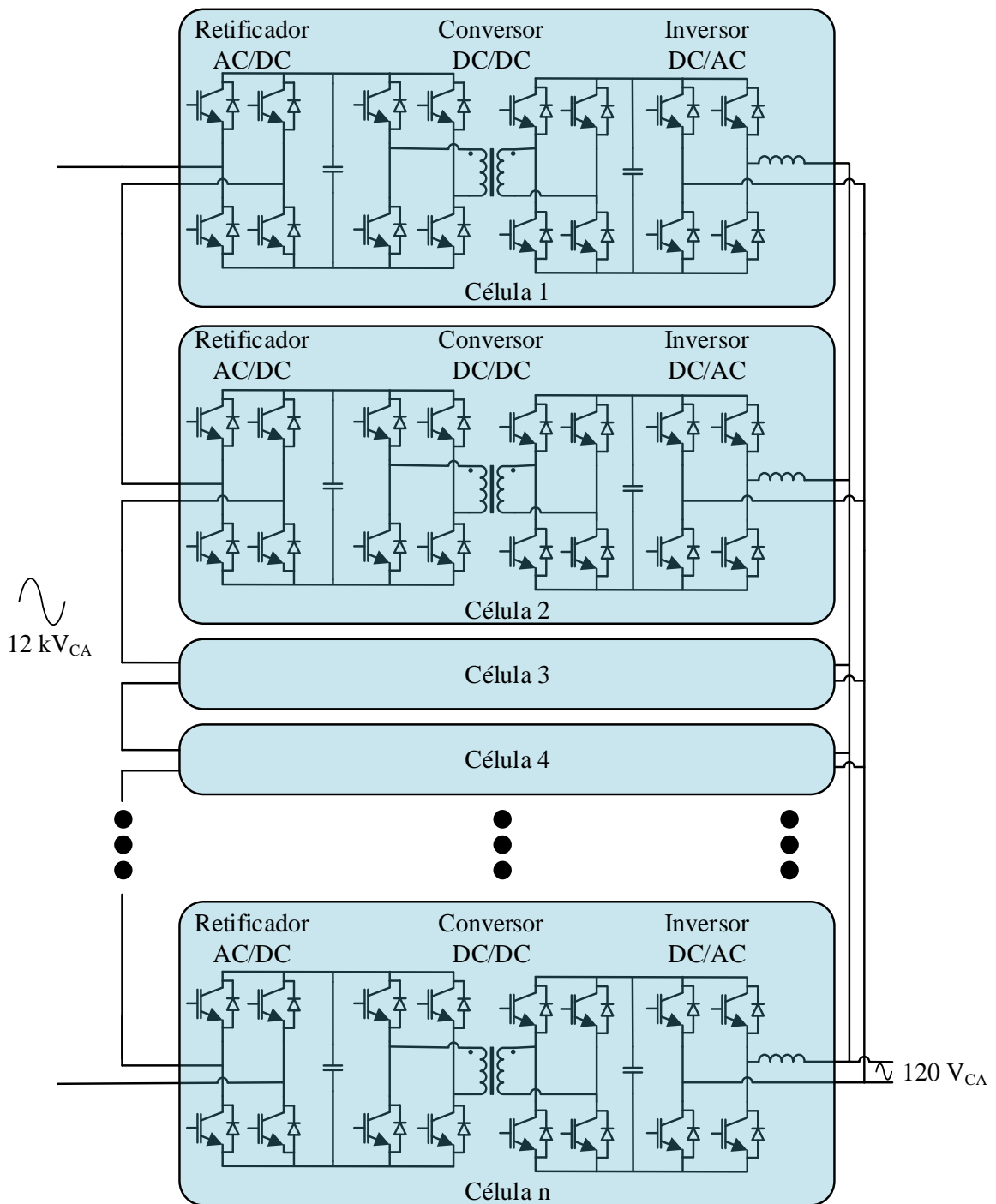


Figura 2 – Transformador de Estado Sólido modular de três estágios.

Fonte: (ZHAO, TIEFU, 2010, p. 13).

Este trabalho aborda a fonte auxiliar de alimentação para o SST que está sendo desenvolvido em projeto de P&D financiado pela empresa CEEE. O SST em desenvolvimento é monofásico, utiliza estrutura modular de três estágios, sendo composto por 12 módulos, Figura 3. As características do SST podem ser visualizadas na Tabela 1, e seus requisitos estão

listados em (KIRSTEN, 2014) , sendo que os que devem ser levados em consideração no desenvolvimento da fonte auxiliar são:

- a) **Modularidade:** Serão utilizadas estruturas modulares, o que diminui o custo de fabricação em massa e facilita a montagem e manutenção. Além disso, por possuir circuitos de redundância, a confiabilidade do sistema também aumenta.
- b) **Confiabilidade:** O SST deve apresentar boa confiabilidade. Pois por se tratar de um transformador, se houver alguma falha centenas de consumidores podem ficar sem energia elétrica.
- c) **Compacto:** Um dos objetivos em operar em alta frequência, como o SST, é conseguir equipamentos com menor volume.
- d) **Margem de Segurança:** Todos os componentes utilizados no desenvolvimento do SST devem ser sobre dimensionados em 100% em relação a tensão nominal de operação.

A partir deste ponto, será adotada outra divisão para o SST, não mais a de três estágios. O módulo do SST será dividido em dois, onde o divisor é o transformador. Desta forma, há duas estruturas iguais para cada lado, compostas por um retificador e um inversor. Sendo que de um lado o inversor é conectado em série e do outro em paralelo. O lado do SST que está conectado em série é alimentado em $7,9kV_{CA}$, será chamado de lado MT. O lado que está conectado em paralelo é alimentado em $127V_{CA}$ e será chamado de lado BT.

Tabela 1 - Características do transformador de estado sólido

Descrição	Valor
Potência	10kVA
Tensão de Alimentação	$7,9kV_{CA}$
Tensão de Saída	$127V_{CA}$
Potência de um módulo	1kVA
Tensão Barramento Lado MT	$1200V_{CC}$
Tensão Barramento Lado BT	$250V_{CC}$
Classe de isolamento do transformador	25kV

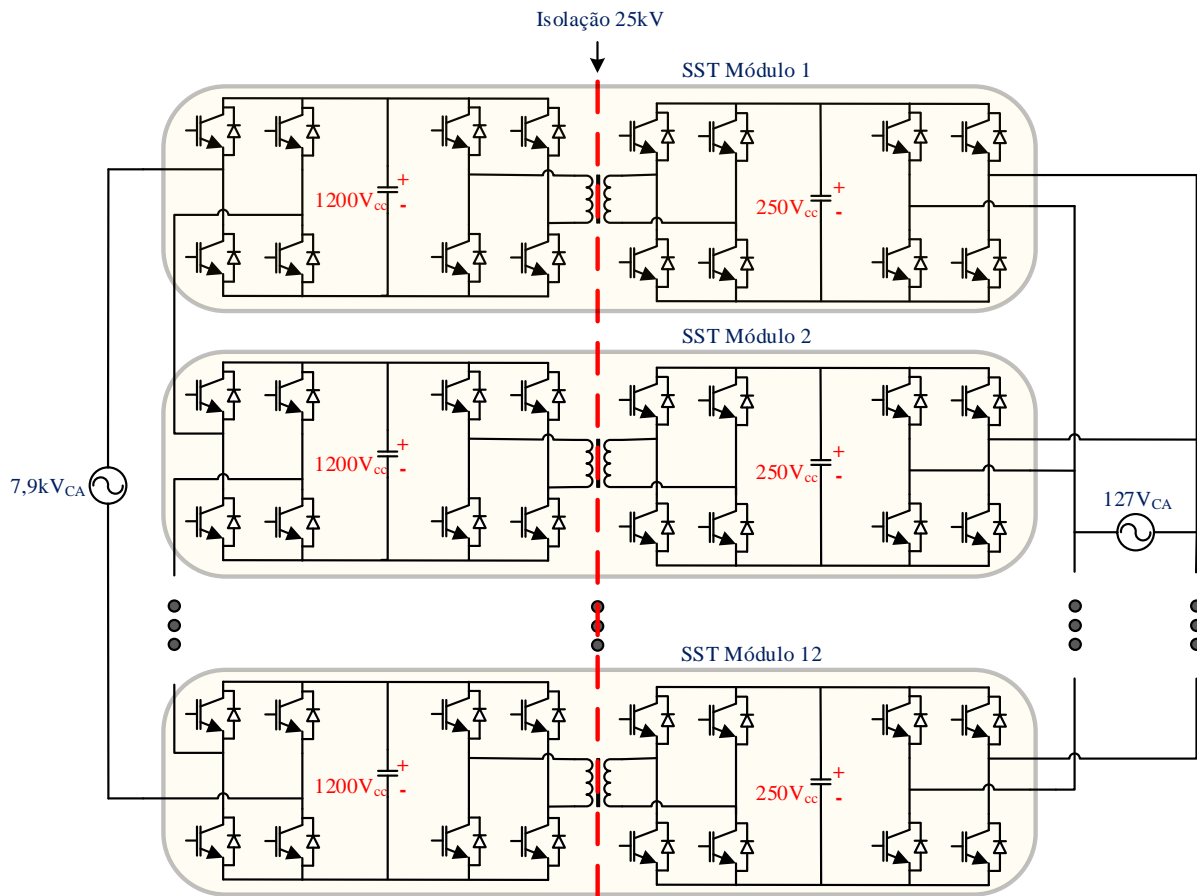


Figura 3 – Estrutura do Transformador de Estado Sólido adotado no projeto de P&D - CEEE.

1.3. Fonte Auxiliar de Alimentação

De maneira geral, o objetivo de qualquer fonte auxiliar é fornecer tensões de alimentação adequadas para os dispositivos do conversor principal. Alguns destes dispositivos necessitam de alimentação isolada e nem todos demandam o mesmo nível de tensão. Desta forma, a fonte auxiliar de alimentação deve possuir várias saídas isoladas com distintos níveis de tensão e baixa potência, pois os dispositivos de monitoramento e acionamento tem baixo consumo de energia.

A fonte auxiliar de alimentação pode ser obtida de duas maneiras: uma consiste na utilização de um transformador de baixa frequência com ponte retificadora e a outra na utilização de fontes chaveadas. A primeira opção tem como principal vantagem a possibilidade de energizar os dispositivos antes da pré-carga do conversor principal, o que a torna independente da energização do conversor. Porém, por operar em baixa frequência, o transformador tende a ser volumoso e pesado, principalmente quando se fazem necessárias

várias saídas isoladas. Esta alternativa é bastante utilizada quando não há preocupação em relação ao volume do equipamento. Quando se deseja volume reduzido a melhor alternativa são as fontes chaveadas, pois operam em altas frequências reduzindo peso e volume.

Como uma das vantagens do SST em relação ao transformador eletromagnético é o volume reduzido (RONAN *et al.*, 2002), a fonte auxiliar de alimentação deve ser compacta. Deste modo, a utilização de um transformador de baixa frequência é descartada. Então, a fonte auxiliar a ser desenvolvida deverá ser do tipo chaveada e conter as seguintes características:

- a) **Alta densidade de potência:** A fonte não deve adicionar volume nem peso significantes a estrutura geral do SST;
- b) **Robusta:** A fonte deve ser confiável, pois todo o sistema depende da alimentação proveniente desta fonte, ou seja, se a fonte auxiliar de alimentação falhar o SST para de operar;
- c) **Múltiplas saídas isoladas:** Deve ter saídas isoladas suficientes para alimentar todos os circuitos de comando do SST;
- d) **Alta isolamento galvânica:** A isolamento galvânica entre as saídas deve ser compatível com a isolamento do SST.

1.3.1. O que alimentar?

Antes de definir qual conversor utilizar como fonte auxiliar de alimentação, deve-se conhecer os dispositivos a serem alimentados, assim como as características de cada um. A Figura 4, mostra a estrutura do SST juntamente com um diagrama de blocos do controle utilizado. Cada lado de um módulo (MT e BT) tem seu próprio controlador com circuito de comando, sensores e drivers. Os controladores do lado MT e BT se comunicam via fibra óptica, há também uma central de controle para gerenciar a comunicação entre todos esses módulos. Sendo que a central se comunica com o lado de MT via fibra óptica e com o lado de BT via cabo RxTx. Então, de modo geral a fonte auxiliar deve alimentar a central de controle, comando, sensores e circuitos de acionamento de cada lado do módulo.

A Figura 5 apresenta um módulo do SST em detalhes, com os dispositivos que devem ser acionados. Cada lado contém oito circuitos de comando, sendo que os do lado MT devem suportar tensões de 2,4kV e os do lado BT de 500V, devido a margem de segurança adotada pelo projeto. Os módulos também possuem sensores de tensão e corrente, sendo que os sensores

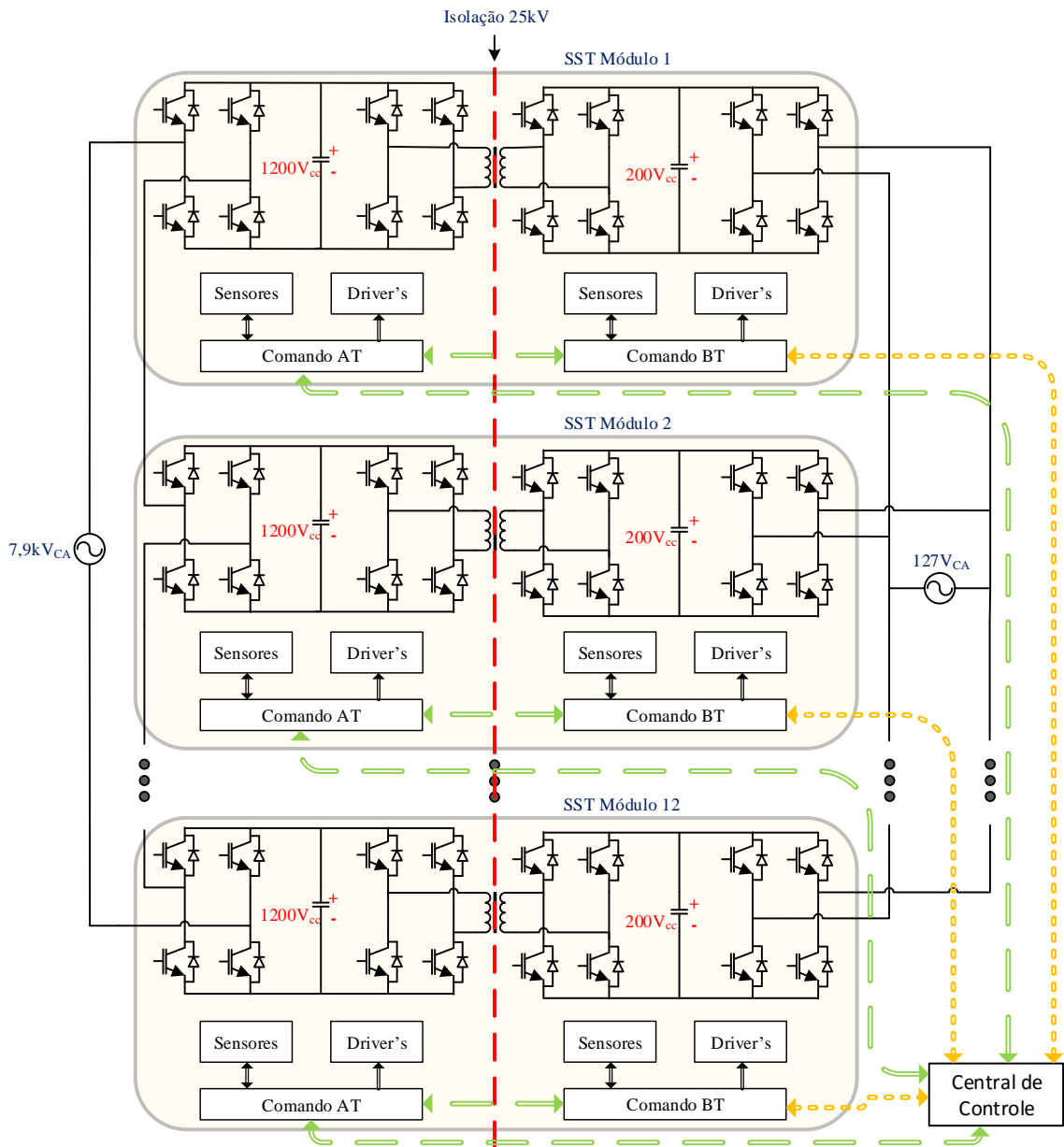


Figura 4 - Estrutura do SST com diagrama de blocos do controle

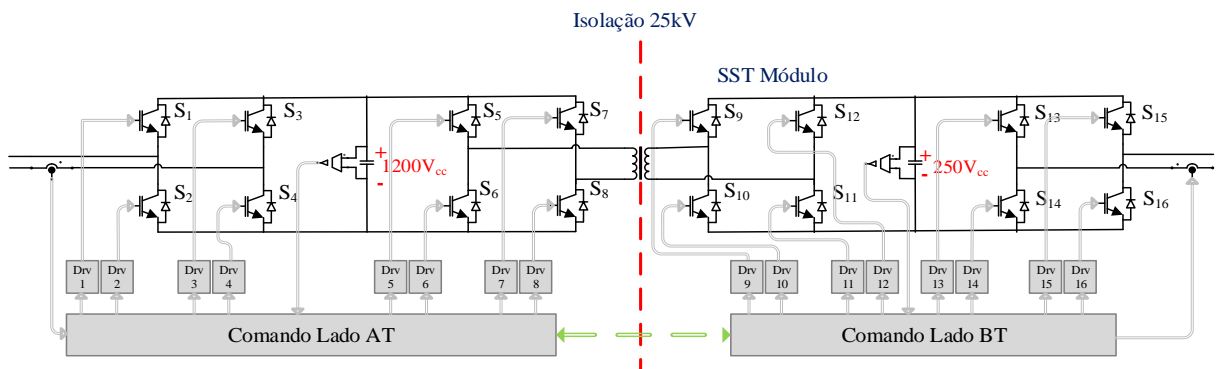


Figura 5 – Detalhe Módulo SST.

de corrente utilizados são de efeito-hall, ou seja, já são isolados devido as características de construção. Os sensores de tensão compartilham o mesmo referencial utilizado no controle, logo, não é necessária uma saída isolada exclusiva para estes sensores. A isolação galvânica dos interruptores utilizados no lado MT será realizada no circuito de disparo de cada interruptor. Desta forma, são necessárias duas saídas isoladas para cada lado do transformador, uma para fornecer energia ao comando e sensores e outra para os circuitos de disparo.

Os circuitos de instrumentação, de ambos os lados, requerem tensões de $\pm 15V$ e $5V$. No entanto, a alimentação de $5V$ não necessita isolação, desta forma será disponibilizada para a placa de comando uma saída de $\pm 15V$ e a tensão de $5V$ será obtida localmente através de uma fonte chaveada comercial. Além disso, a fonte auxiliar deve ser retroalimentada, desta forma, faz-se necessária uma saída de $\pm 15V$. A Tabela 2 lista os itens que devem ser alimentados, seus níveis de tensão e a potência drenada.

Tabela 2 – Lista de dispositivos auxiliares que devem ser alimentados.

	Descrição	Nível de Tensão	Potência
Lado MT	Circuito de Disparo	$\pm 15V$	16W
	DSP	+5V	3W
	Sensor de Tensão	$\pm 15V$	0,75W
	Sensor de Corrente	$\pm 15V$	1,5W
	Instrumentação	$\pm 15V$	3W
	Potência Total Lado MT		
Lado BT	Circuito de Disparo	$\pm 15V$	12W
	DSP	+5V	3W
	Sensor de Tensão	$\pm 15V$	0,75W
	Sensor de Corrente	$\pm 15V$	1,5W
	Instrumentação	$\pm 15V$	3W
	Potência Total Lado BT		
Central de Controle	DSP	+5V	5W
	FPGA	$\pm 15V$	5W
	Instrumentação	$\pm 15V$	5W
	Potência Total Central de Controle		

Tabela 3 - Resumo das potências consumidas por módulo

Descrição	Potência Individual	Quantidade	Potência Total
Lado MT	24,25W	12	291W
Lado BT	20,25W	12	243W
Central de Controle	15W	1	15W
Potência Total Fonte Auxiliar			549W

A Tabela 3 mostra a estimativa da potência total a ser drenada pela fonte auxiliar, o que equivale a aproximadamente 5% da potência total do SST.

De posse de todas as características necessárias para o desenvolvimento da fonte auxiliar de alimentação, pode-se iniciar um estudo para definir qual arquitetura utilizar. Por possuir estrutura modular há duas alternativas para obtenção da fonte auxiliar. Uma consiste na utilização de um conversor central que distribua a energia para os módulos e a outra aborda a utilização de fontes distribuídas, sendo uma fonte auxiliar por módulo. A seguir, essas possibilidades serão descritas e melhor discutidas.

1.3.2. Opção 1: Fonte Central

A utilização de uma fonte central emprega um conversor principal que processa toda a energia auxiliar necessária e então distribui para os módulos. Neste caso, esse conversor deve operar com a potência total demandada pela fonte auxiliar, 549W. O desafio tecnológico para esta alternativa está em como distribuir esta energia com o nível de isolamento galvânica do SST, 25kV.

Elevadas isolações galvânicas podem ser alcançadas através de transformadores especialmente projetados (BHATTACHARYA *et al.*, 2010; HEINEMANN; MAST; SCHEIBLE, 2003; HEINEMANN *et al.*, 1998). Porém, por serem especiais, o projeto físico torna-se complexo e o processo de fabricação custoso. Uma opção seria o uso de transformadores planares (SCHMITT; KUSSEROW; KENNEL, 2008), estes tem como principal atrativo o seu volume reduzido. Também há soluções que empregam transformadores piezoelétricos (FLYNN; SANDERS, 2002; LIN *et al.*, 2011). Porém, todas essas alternativas são aplicáveis em situações em que se necessita poucos enrolamentos secundários (WEN;

XIAO; LU, 2013). Como o SST requer um grande número de saídas isoladas, as soluções acima descritas não se aplicam.

A tendência apresentada pela literatura, quando se necessita altos níveis de isolamento galvânica e várias saídas isoladas é a utilização de transformadores multinúcleos (WERNER BRESCH, 2013). Essa técnica geralmente é utilizada na alimentação dos circuitos de acionamentos em conversores de média tensão, como mostrado em (AFSHARIAN; ZARAGARI; WU, 2010; BREHAUT; COSTA, 2006; FEI *et al.*, 2003). Mas, ela também já foi utilizada como fonte auxiliar de alta isolamento, em aplicações para locomotivas (GALAI; COSTA; REVOL, 2012), em sistemas que necessitam de transformadores de pulso com alta isolamento galvânica (FILCHEV *et al.*, 2009) e também em SST's (BHATTACHARYA *et al.*, 2010).

A Figura 6 de (WERNER BRESCH, 2013), apresenta um diagrama de blocos de uma fonte auxiliar com transformadores multinúcleos. Essa fonte contém duas unidades que são nomeadas por (WERNER BRESCH, 2013) como unidade primária e secundária. A unidade primária consiste em um conversor CC-CA ou CA-CA (FEI *et al.*, 2003), que tenha como característica de saída uma fonte de corrente alternada em alta frequência. A unidade secundária contém um transformador de corrente (núcleo toroidal) e um conversor CA-CC que converte o sinal de corrente para o nível de tensão desejado. O que delimita o número de unidades secundárias é a quantidade de saídas isoladas que se deseja. O acoplamento entre a unidade primária e secundária é realizada por um cabo que é conectado na saída do conversor primário e entrecapado pelos núcleos toroidais. Então a corrente em alta frequência circula por esse cabo e é transmitida para os secundários. A isolamento do cabo é quem determina a isolamento deste conversor.

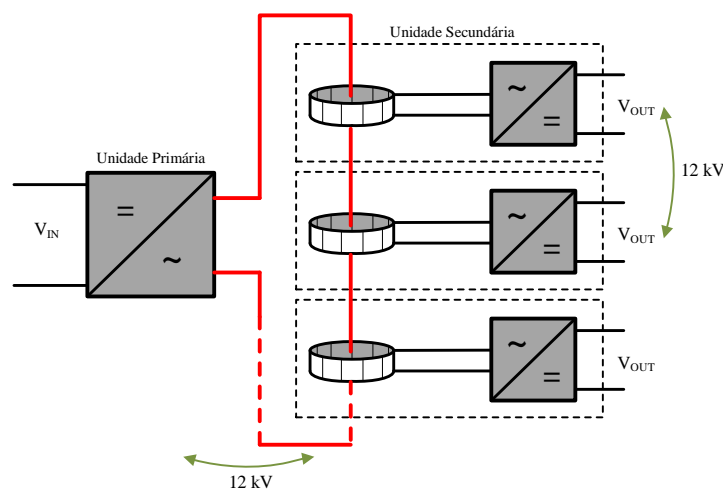


Figura 6 -Diagrama de bloco de uma fonte com transformadores multinúcleos. Fonte:(WERNER BRESCH, 2013).

Essa solução, além de interessante, é simples, econômica e permite que a unidade primária opere em BT. Como a isolamento galvânica é realizada pelo cabo de acoplamento, a alimentação da unidade primária pode ser derivada do barramento de BT de $250V_{CC}$, ou então da saída do SST de $110V_{CA}$, neste último caso, o conversor da unidade primária deve ser CA-CA. Porém, esta topologia contém alguns inconvenientes que devem ser relatados. A corrente de saída no conversor primário tem uma forma de onda quadrada, então a distorção harmônica total é elevada, o que introduz sérias interferências eletromagnéticas que podem afetar o funcionamento tanto da fonte auxiliar como do SST. Há trabalhos que utilizam tanque de ressonância na saída do conversor primário para atenuar esse problema (AIZPURU; CANALES; FERNANDEZ, 2012; WEN; XIAO; LU, 2013). Entretanto, eles apenas diminuem as interferências, mas não as eliminam. Ainda, se a fonte auxiliar necessitar uma potência considerável, como é o caso, $550W$, a corrente que circula pelo cabo também é considerável, o que aumenta a possibilidade de interferências eletromagnéticas nos dispositivos do SST. Além disso, por questões de estabilidade do sistema, é comum a utilização de uma resistência em série com o cabo, o que implica em perdas, principalmente se a corrente for elevada (WEN; XIAO; LU, 2013).

Outro atributo que deve ser levado em consideração é que a utilização da fonte central vai de encontro a uma das principais características desejadas ao SST, que é a modularidade. Além disso, em uma fonte central, a alimentação de todo o SST deriva de um único ponto e de um único conversor. Isso torna o SST vulnerável, pois na ocorrência de uma falha e consequente falta de energia naquele ponto, ou se ocorrer algum problema no conversor central da fonte auxiliar, todo o SST sai de operação. Por fim, a topologia que melhor se adapta ao conceito de fonte central, contém um cabo que deve passar por todos os módulos. Isso dificulta a substituição dos módulos e eleva o tempo de manutenção.

1.3.3. Opção 2: Fonte Distribuída

Essa alternativa consiste na utilização de uma fonte auxiliar por módulo. Essa opção torna a operação dos módulos independente um do outro e também de um conversor central. Isso faz com que o número de conversores utilizado seja maior, porém, esses conversores são de menor potência. Aqui vale ressaltar que a utilização de mais conversores como fonte auxiliar aumenta a probabilidade de ocorrer algum defeito de operação. Porém, se acontecer, o defeito estará restrito a um módulo. Neste caso, há possibilidade de realizar o *by-pass* desse módulo,

assim o SST permanece operando, com um módulo a menos, até que seja realizada a manutenção. Então, considerando uma visão generalista do sistema, a utilização de fontes distribuídas aumenta a confiabilidade do SST.

Porém, a utilização de fontes distribuídas ainda exige a mesma classe de isolamento galvânica do SST. Desta forma, propõe-se a utilização de fontes distribuídas local.

1.3.4. Opção 3: Fonte Distribuída local

Para eliminar a necessidade de fontes auxiliares com alta classe de isolamento galvânica, propõe-se a utilização de fontes distribuídas. Essa proposta consiste na utilização de uma fonte auxiliar para o Lado MT, uma para o Lado BT e outra fonte para a Central de Controle, Figura 7.

Para este caso, cada fonte deve apresentar a isolamento galvânica do lado que está referenciada. Por característica de projeto que visa trabalhar com margem de 100% o lado MT deve ter isolamento galvânica de 2400V e o lado BT 500V. Outro benefício é que este tipo de arranjo torna o lado MT independente do lado BT, o que vem a ser uma vantagem na inicialização do SST.

Por não ser comum encontrar conversores de média tensão operando com baixa potência, a utilização desta arquitetura tem como principal desafio o desenvolvimento de uma fonte auxiliar para o lado MT. Para a fonte do lado BT, há várias alternativas possíveis e já consolidadas na indústria, o que contribui no quesito confiabilidade.

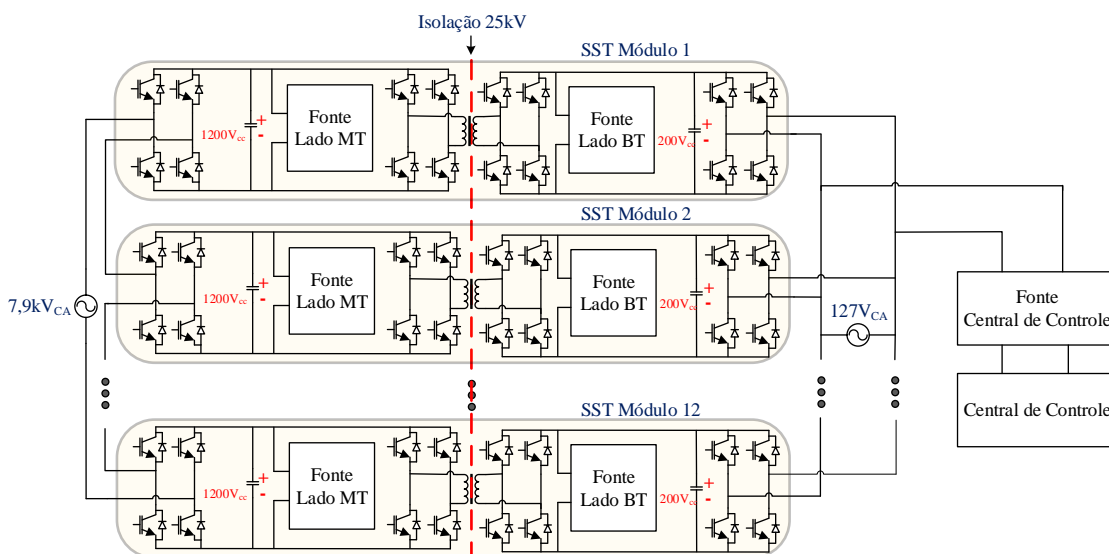


Figura 7 – Proposta com utilização de fontes distribuídas.

Em relação a Central de Controle, propõe-se mantê-la sempre alimentada. Assim, ela pode se comunicar com algum servidor ou até mesmo ser acessada remotamente por um operador em momentos de sinistro. De tal modo, a central de controle pode informar os possíveis problemas do SST ou da rede de distribuição e registrar dados importantes para a concessionária como os indicadores de continuidade (DIC, FIC, DMIC, DICRI). Desta forma, será utilizada uma bateria para manter a central de controle alimentada. Logo, a fonte de alimentação deve ter característica de um carregador de bateria. Ainda, para aumentar a confiabilidade do sistema, essa fonte deriva da saída do SST, assim independentemente do número de módulos que estiverem em operação haverá energia para alimentá-la. Por derivar da saída do SST, deve-se adicionar a característica de PFC a essa fonte.

1.4. Conclusão

Este capítulo realizou uma explanação sobre o transformador de estado sólido, citando suas principais características e mostrando que este dispositivo é fundamental para a evolução dos sistemas de distribuição inteligentes. Logo, a tendência é que em um horizonte a longo prazo, os transformadores eletromagnéticos sejam substituídos por SST's, principalmente para pontos críticos de conexão ao sistema onde a relação custo/benefício não será fator preponderante. Dentro desse contexto, foi apresentada a estrutura topológica mais utilizada entre os SST's já desenvolvidos e a que será empregada nesta dissertação.

Posteriormente, foi relatada a importância das fontes auxiliares de alimentação para os conversores eletrônicos, então foram citadas as características das fontes auxiliares em geral. As alternativas geralmente utilizadas como fonte auxiliar foram discutidas e optou-se pela utilização de conversores chaveados devido ao menor volume envolvido.

Por fim, estudou-se as diferentes arquiteturas que podem ser utilizadas como fonte auxiliar, e definiu-se que a solução que melhor se enquadra nos requisitos do SST é a utilização de fontes locais distribuídas, para os módulos, e uma fonte individual para a central de controle.

2. TOPOLOGIAS APLICADAS À FONTES AUXILIARES DE ALIMENTAÇÃO

2.1. Introdução

Depois de definida a arquitetura das fontes auxiliares de alimentação, faz-se necessária uma avaliação das possíveis topologias que podem ser utilizadas em cada caso. Para isso, as características das fontes, a serem desenvolvidas, devem ser levadas em consideração. A Tabela 4 traz esta relação e suas principais características.

Serão utilizadas três fontes distintas, sendo uma alimentada em média tensão e as outras duas em baixa tensão. Como a central de controle necessita apenas de uma fonte com característica de carregador de bateria e também não apresenta grandes desafios tecnológicos, decidiu-se utilizar uma solução comercial, apresentada em (ADRAGNA; GATTAVARI, 2003). Então este capítulo estudará as possíveis topologias que podem ser empregados no desenvolvimento das fontes do Lado BT e do Lado MT.

Tabela 4 – Características das fontes auxiliares de alimentação.

	Tensão de Entrada	Tensão de Saída	Potência de Saída	Classe de Isolação	Quantidade
Fonte Central de Controle	$127V_{CA}$	$+12V_{CC}$	30W	Não se faz necessário	1
Fonte Lado BT	$250V_{CC}$	$\pm 15V_{CC}$	50W	500V	12
Fonte Lado MT	$1200V_{CC}$	$\pm 15V_{CC}$	50W	2,4kV	12

2.2. Fonte Lado BT

O desenvolvimento da fonte do Lado BT, também não apresenta grandes desafios tecnológicos, uma vez que fontes com essas características já são largamente utilizadas pela

indústria e existe mais de uma topologia que pode ser utilizada para esta aplicação. Por este motivo, as principais topologias com saídas isoladas são apresentadas juntamente com suas principais características:

- a) **Push-Pull:** Esta topologia, Figura 8, foi largamente utilizada pela indústria no passado. Porém, quando se necessita de um grande número de saídas isoladas, ocorre um desequilíbrio no fluxo magnético, o que, com o passar do tempo, pode acarretar na queima dos interruptores de potência (PRESSMAN, 1998).
- b) **Forward:** Esta topologia, Figura 9, é uma evolução do conversor *Push-Pull* e surgiu para solucionar o problema de desequilíbrio de fluxo magnético (PRESSMAN, 1998). Porém, nesta estrutura o interruptor deve suportar, no mínimo, o dobro da tensão de alimentação. Também, há picos de tensão devido a indutância de dispersão do transformador, o que aumenta o estresse de tensão nos interruptores. Além de tudo, se faz necessário um enrolamento adicional para desmagnetizar o transformador.
- c) **Double-ended Forward:** Nesta topologia, Figura 10, não há necessidade de um enrolamento de desmagnetização. Os interruptores são protegidos dos picos de tensão, e devem suportar somente o valor da tensão de alimentação. Além disso, a energia armazenada na indutância de dispersão é devolvida à entrada, o que aumenta o rendimento do conversor.

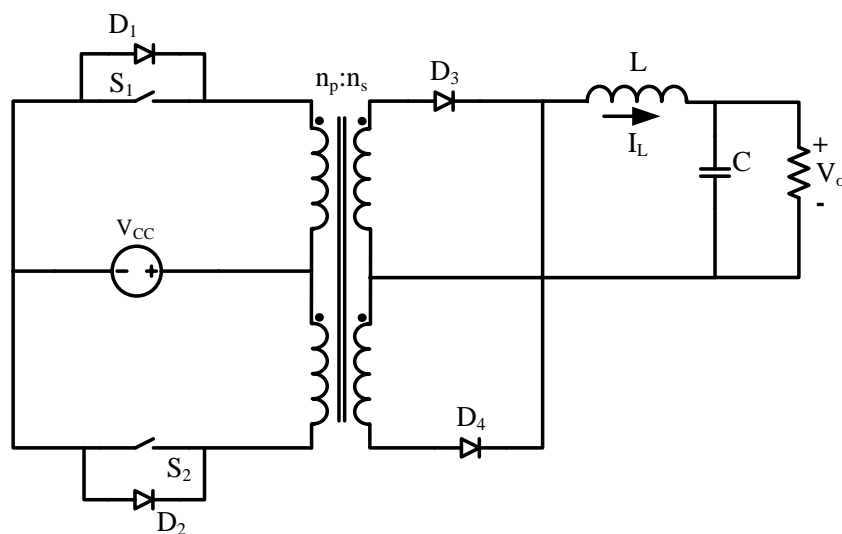
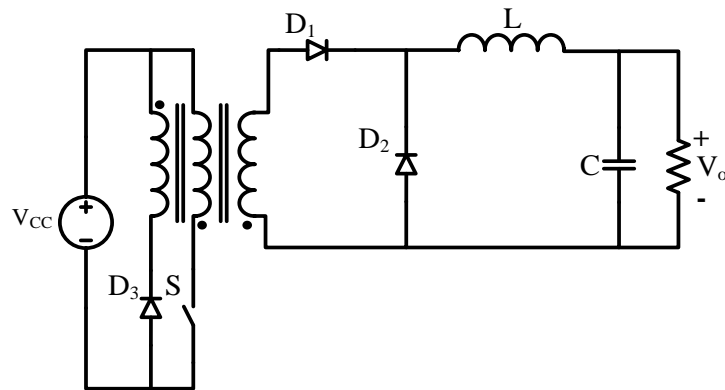
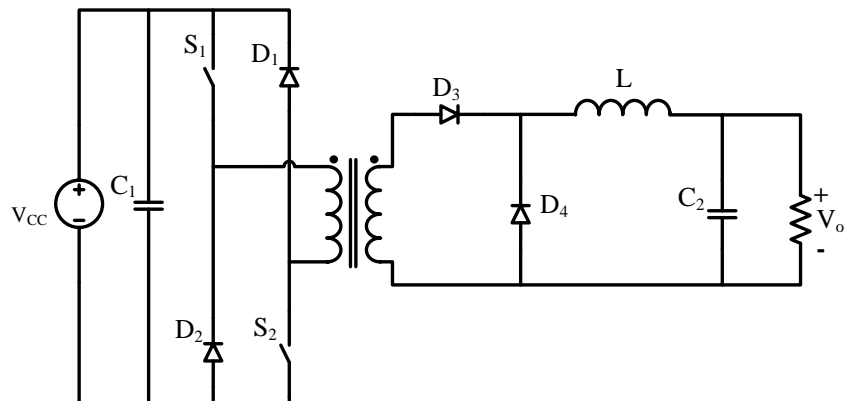


Figura 8 – Conversor *Push-Pull*.

Figura 9 – Conversor *Forward*.Figura 10 – Conversor *Double-ended Forward*.

- d) *Half-bridge*:** Assim como o *Double-ended Forward*, esta topologia submete os interruptores ao nível da tensão de entrada. A tensão aplicada sobre o enrolamento primário é a metade da tensão de entrada, o que resulta em menores capacitâncias parasitas. Uma vantagem da topologia *Half-bridge*, Figura 11, em relação a *Double-ended Forward* é que a forma de onda de saída de um conversor *Half-bridge* tem o dobro da frequência que um conversor *Double-ended Forward*, o que implica na redução do filtro de saída.
- e) *Full-bridge*:** Este conversor, apresentado na Figura 12, possui o dobro de interruptores se comparado ao *Half-bridge*. Entretanto, é submetido a menores esforços de tensão e corrente, as demais características são semelhantes ao conversor *Half-bridge*. Geralmente, o conversor *Full-bridge* é empregado em aplicações de altas potências, o que não é o caso da fonte auxiliar.
- f) *Flyback*:** A principal vantagem em relação as topologias citadas anteriormente é que possui apenas um interruptor e não é necessário filtro LC na saída, o que

reduz significativamente o volume do conversor, principalmente quando se necessita várias saídas isoladas. Por este motivo é largamente utilizada como fonte auxiliar para baixas potências. No entanto, esta topologia submete o interruptor a grandes esforços de tensão, se fazendo necessário circuitos de amortecimento, o que implica em uma redução de rendimento.

- g) **Double-ended Flyback:** Tem funcionamento semelhante a topologia *Flyback*. A vantagem é que ela grampeia a tensão sobre os interruptores ao nível da tensão de entrada, protegendo-os e devolvendo a energia armazenada na indutância de dispersão à entrada. A desvantagem em relação a topologia *Flyback* é que utiliza mais semicondutores.

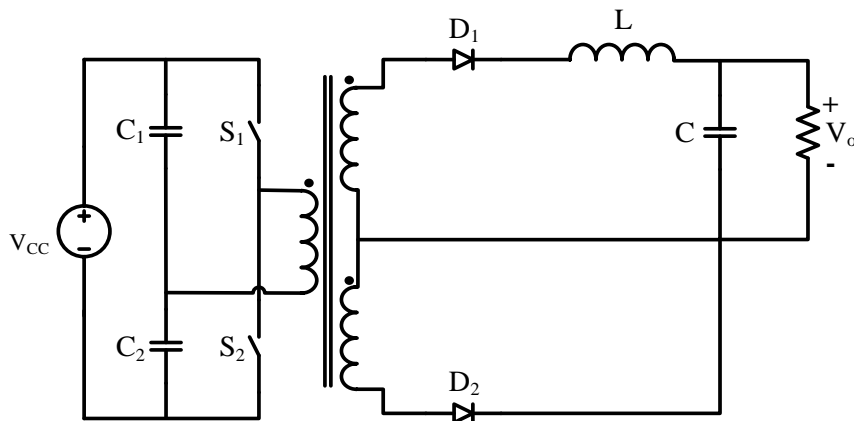


Figura 11 – Conversor *Half-bridge*.

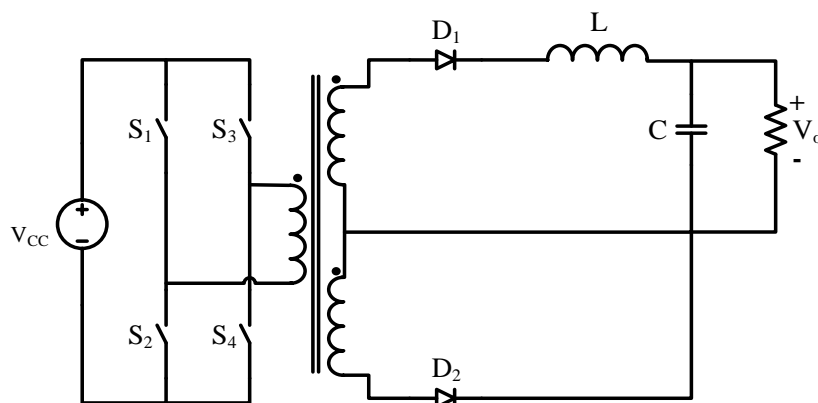


Figura 12 – Conversor *Full-bridge*

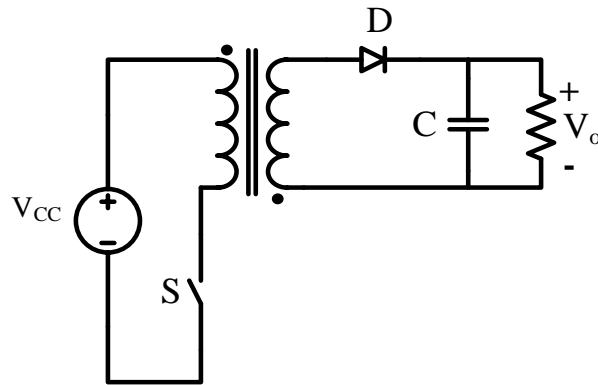


Figura 13 – Conversor *Flyback*.

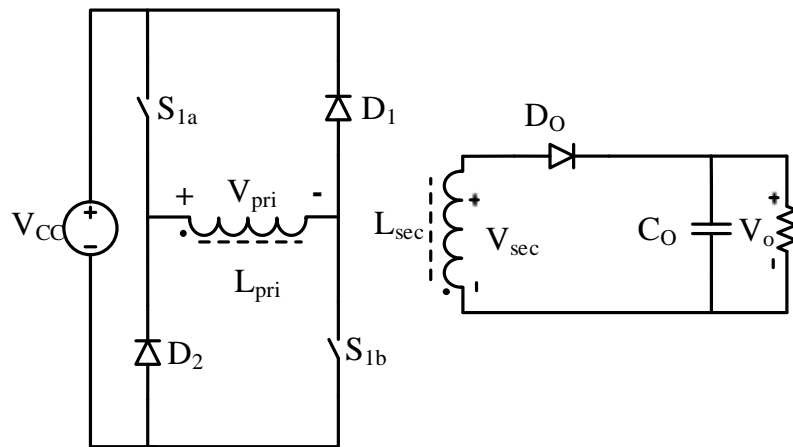


Figura 14 – Conversor *Double-ended Flyback*.

Para realizar a escolha de qual topologia empregar, alguns aspectos como potência processada, tensão de alimentação, custo e volume devem ser avaliados. Para estas fontes, a indústria já estabeleceu um padrão de utilização. Esse padrão relaciona a tensão de entrada com a potência desejada. De acordo com este padrão pode-se determinar uma topologia recomendada para cada caso como mostra a Figura 15 (BROWN, 2001).

Segundo a Figura 15, a topologia que melhor se enquadra nas características apresentadas para fonte auxiliar do lado BT é a topologia *Flyback*. Entretanto, como citado anteriormente a topologia *Flyback* requer a utilização de circuitos de amortecimento e/ou grampeadores que geralmente são do tipo RCD (resistor, capacitor e diodo) dissipativos, ou seja, eles não aproveitam a energia armazenada nos circuitos de proteção. Isso ocasiona perdas que diminuem a eficiência do conversor principalmente quando se opera em alta frequência. Logo, outras alternativas devem ser avaliadas.

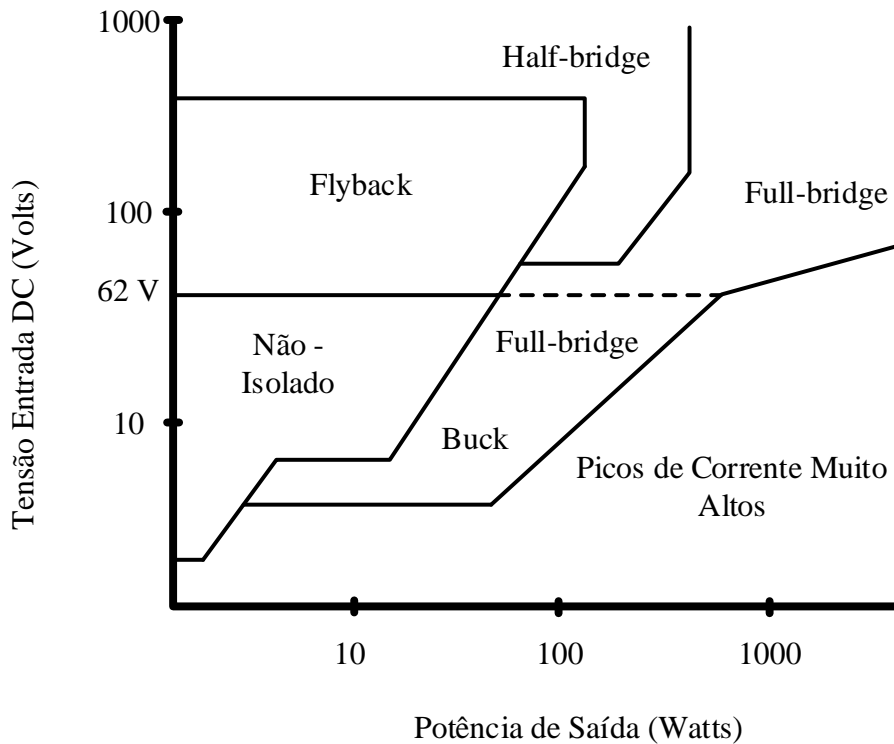


Figura 15 - Topologias utilizadas em fontes auxiliares de alimentação, relação Tensão de entrada x Potência de saída. Fonte:(BROWN, 2001, p.30).

Apesar da topologia *Half-bridge* conter mais semicondutores que a topologia *Flyback*, se for ressonante, ela pode operar em ZVS (do inglês - *Zero Voltage Switching*), ou seja, comuta com zero de tensão sobre os interruptores. Isso faz com que as perdas de comutação sejam próximas a zero, o que é uma grande vantagem em operações de alta frequência. Além disso, a topologia *Half-bridge* aplica somente a metade da tensão de entrada no transformador. Para os casos que se necessita um reduzido ganho estático, essa característica é benéfica, pois reduz-se pela metade a relação de espiras necessárias.

2.3. Fonte Lado MT

Para a fonte auxiliar do lado MT inicialmente realizou-se uma avaliação com o intuito de verificar a possibilidade da utilização de divisores capacitivos para rebaixar a tensão de entrada. Assim, seria possível utilizar alguma topologia de conversores convencionais. Entretanto, isto acarreta em um desequilíbrio das tensões dos capacitores de barramento, conforme análise a seguir.

2.3.1. Análise das correntes em capacitores conectados em série

Para analisar a influência do desequilíbrio das correntes em capacitores conectados em série considera-se o circuito da Figura 16, (ALVES; OTHERS, 2003). Onde as impedâncias Z_1 e Z_2 representam diferença de corrente drenada de cada capacitor.

Aplicando a Lei de Kirchhoff das tensões e das correntes no circuito da Figura 16. Tem-se, respectivamente:

$$V_{CC} = v_{C1}(t) + v_{C2}(t) \quad (1)$$

$$i_{C1}(t) = i_F(t) - i_1(t) \quad (2)$$

$$i_{C2}(t) = i_F(t) - i_2(t) \quad (3)$$

$$i_c(t) = i_1(t) - i_2(t) = i_{C2}(t) - i_{C1}(t) \quad (4)$$

Reescrevendo (4) em função da tensão resulta em:

$$i_c(t) = \frac{v_{C1}(t)}{Z_1} - \frac{v_{C2}(t)}{Z_2} = C_2 \frac{d}{dt}(v_{C2}(t)) - C_1 \frac{d}{dt}(v_{C1}(t)) \quad (5)$$

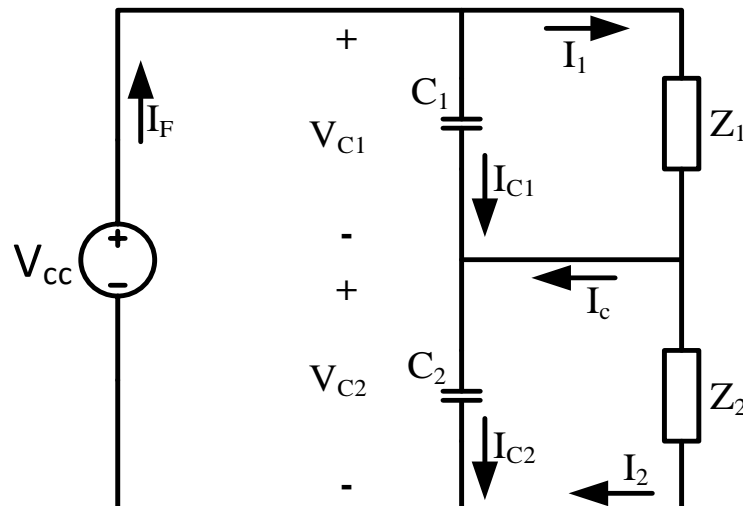


Figura 16 – Circuito equivalente para análise da influência do desequilíbrio de corrente em capacitores conectados em série. Fonte: (ALVES; OTHERS, 2003).

Aplicando a transformada de Laplace em (5) e assumindo que a condição inicial dos capacitores igual a $C_1 = C_2 = V_{cc}/2$, tem-se:

$$\frac{v_{c1}(s)}{Z_1} - \frac{v_{c2}(s)}{Z_2} = C_2 v_{c2}(s) - C_1 v_{c1}(s) + \frac{V_{cc}}{2} (C_1 - C_2) \quad (6)$$

Rearranjando:

$$v_{c2}(s) = v_{c1}(s) \frac{Z_2}{Z_1} \left(\frac{1 - Z_1 C_1 s}{1 + Z_2 C_2 s} \right) - C_2 \frac{V_{cc}}{2} \left(\frac{C_1 - C_2}{1 + Z_2 C_2 s} \right) \quad (7)$$

Aplicando a transformada de Laplace em (15) e substituindo em (7) e considerando $C_1 = C_2 = C$, tem-se:

$$v_{c1}(s) \left(\frac{(Z_2 - 1)Cs + Z_1 + Z_2}{1 + Z_2 Cs} \right) = \frac{V_{cc}}{s} \quad (8)$$

Supondo que a diferença entre as correntes que circulam pelos capacitores seja representada por uma diferença α entre as impedâncias dadas por:

$$Z_1 = \frac{Z_2}{\alpha} \quad Z = Z_1 \quad Z_2 = Z\alpha \quad (9)$$

Substituindo as relações dadas em (9) na equação (8) e isolando v_{c1} tem-se:

$$v_{c1}(s) = \left(\frac{V_{cc} + \alpha Z C V_{cc} s}{(Z\alpha - 1)Cs^2 + (1 + \alpha)s} \right) \quad (10)$$

Por fim, aplicando a transformada inversa de Laplace em (10), obtém-se:

$$v_{c1}(t) = \frac{V_{cc}}{(1 + \alpha)} + \frac{V_{cc}(\alpha - 1)}{2(\alpha + 1)} e^{-\left(\frac{1+\alpha}{2\alpha CZ}\right)t} \quad (11)$$

A tensão em C_2 pode ser obtida substituindo (11) em (15):

$$v_{c2}(t) = V_{cc} - \left(\frac{V_{cc}}{(1 + \alpha)} + \frac{V_{cc}(\alpha - 1)}{2(\alpha + 1)} e^{-\left(\frac{1+\alpha}{2\alpha CZ}\right)t} \right) \quad (12)$$

Para uma melhor visualização da influência da diferença de correntes nos capacitores de barramento, traçou-se um gráfico da tensão no capacitor C_2 dada em (12) para diferentes relações α , cujo pode ser visualizado na Figura 17.

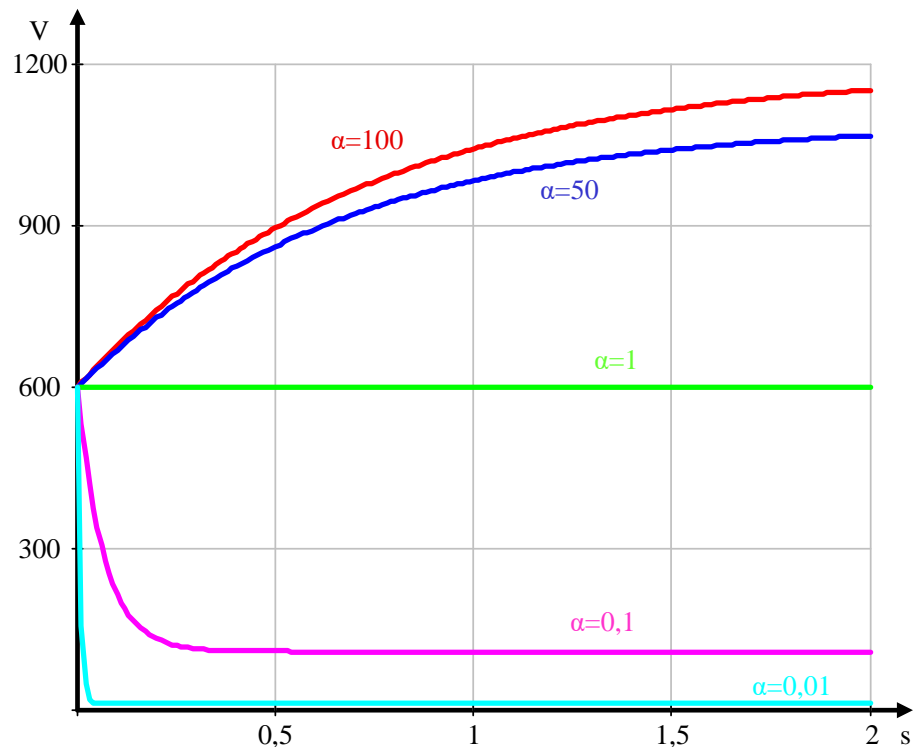


Figura 17 – Variação da tensão no capacitor C_2 em função da relação de impedâncias.

Ao utilizar um divisor capacitivo para obtenção da fonte auxiliar, a impedância Z_1 da Figura 16 tende a ser infinita. Neste caso, por (9), tem-se que o α tende a zero. Isso faz com que o capacitor C_2 seja descarregado, vide Figura 17. A única forma de manter a tensão no capacitor em seu valor constante seria fazendo $Z_1 = Z_2$. Em outras palavras, faz-se necessário conectar um resistor que consuma a mesma corrente drenada pela fonte auxiliar.

Por estes motivos, a utilização de divisores capacitivos torna-se inviável. Se por algum motivo o barramento operar em alguma tensão diferente da nominal, a corrente drenada pelo resistor será diferente da corrente drenada pela fonte, ou seja, $\alpha \neq 1$ o que ocasiona desequilíbrio da tensão dos capacitores no divisor capacitivo.

Além disso, a utilização de topologias padrões considerando o barramento total traz alguns inconvenientes. O primeiro refere-se aos altos níveis de tensão que os semicondutores devem suportar. Nesses níveis de tensão, faz-se necessária a utilização de circuitos de proteção ou de grampeamento. Se esses circuitos forem RCD há uma limitação na frequência de comutação, pois quanto maiores os níveis de tensão envolvidos maior é a energia armazenada nestes circuitos e, conseqüentemente, maior o tempo necessário para que essa energia seja dissipada (GRBOVIC, 2009). Assim, o elemento magnético pode se tornar volumoso. Portanto, a utilização de topologias padrão não são apropriadas para fontes auxiliares alimentadas em

média tensão. Para estes casos se faz necessária a utilização de alguma topologia não convencional. No entanto, antes de avaliar as topologias que são utilizadas em média tensão é interessante avaliar as características dos semicondutores e como eles se comportam em elevados níveis de tensão de bloqueio.

2.3.2. Semicondutores de potência

Na eletrônica de potência existe uma variada gama de interruptores e suas áreas de aplicação são delimitadas pela frequência de operação, tensão de bloqueio e corrente de condução. Quando se deseja trabalhar com frequências de comutação acima de 20kHz, os interruptores indicados são IGBT e MOSFET. O IGBT, na maioria das vezes, suporta tensões de bloqueio e corrente maiores se comparado ao MOSFET. Porém, no que tange a comutação, o IGBT é mais lento que o MOSFET principalmente na saída de condução, pois ele apresenta uma corrente de cauda devido a características intrínsecas de fabricação (RASHID, 2001).

O MOSFET, quando em condução, apresenta uma característica resistiva. Assim, se a corrente de condução for alta, as perdas também serão. Esta resistência de condução está correlacionada a tensão de bloqueio do semicondutor e pode ser aproximada por $(BV_{DS})^{2,6}$, onde BV_{DS} é a tensão de ruptura do MOSFET (GRBOVIC, 2009).

Então, de um modo geral ao optar-se em trabalhar com IGBT's deve-se operar com frequências menores, o que acarreta em elementos magnéticos maiores. Se a opção for pelo MOSFET deve-se utilizar topologias que reduzem a tensão sobre os semicondutores, assim utilizam-se dispositivos de menor tensão e conseqüentemente reduz-se as perdas em condução.

Ressalta-se que as fronteiras de operação dos semicondutores vêm sendo expandidas, à medida que novas tecnologias são descobertas para substituir semicondutores de silício (Si). Os semicondutores mais recentes são construídos com carboneto de silício (SiC) e nitreto de gálio (GaN) (BALIGA, 2012). Esses semicondutores, além de suportar maiores níveis de tensão e apresentar a capacidade de operar em elevadas temperaturas, contém menores perdas de condução e de comutação (LIDOW; STRYDOM, 2012). Os semicondutores de GaN tendem a ser mais eficientes que os de SiC (SANKEN ELECTRONIC CO, LTDA., 2015). Porém, isso ainda não se verifica na prática devido à má qualidade do material GaN (PARK; PETTERSSON; CANALES, 2013). Por outro lado, interruptores de SiC estão ficando maduros, mais próximo de seu limite teórico e já são utilizados na indústria principalmente como diodo *Schottky* (KAMINSKI; HILT, 2012), e em alguns casos como interruptores controlados

(AGGELER *et al.*, 2007; BHATTACHARYA *et al.*, 2010; LIU; WONG; MOOKKEN, 2014; SIEMIENIEC; KIRCHNER, 2011).

Contudo, a utilização de interruptores controlados com tecnologia SiC ou GaN necessita circuitos de acionamento de maior complexidade (ISE *et al.*, 2011; NORLING; LINDHOLM; DRAXELMAYR, 2012), pois estes dispositivos são mais sensíveis a anomalias na tensão de acionamento (ZHAO, BIN *et al.*, 2013). Isso acarreta em um conjunto interruptor e circuito de acionamento de custo relativamente elevado atualmente, se comparado aos dispositivos de Si, como mostrado em (PITTINI; ZHANG; ANDERSEN, 2013). Então, quando se faz necessário vários dispositivos, o custo total envolvido se torna muito elevado, apesar da melhor eficiência.

Devido ao fato da utilização de 12 fontes auxiliares no lado MT, se estes dispositivos forem utilizados o custo total tornar-se-á considerável. Além disso, uma das características desejadas para a fonte auxiliar é a robustez. Como ela estará próxima ao conversor de potência, provavelmente, este provocará ruídos eletromagnéticos, que poderá ocasionar problemas, uma vez que estes dispositivos são muito sensíveis a ruídos. Por estes motivos, optou-se pela utilização de interruptores de Si que já estão consagrados nos circuitos da área de eletrônica de potência.

Pela necessidade de uma fonte auxiliar compacta, optou-se em operar com alta frequência. Então, decidiu-se utilizar interruptores do tipo MOSFET, que por sua vez, exige topologias que reduzam a tensão de bloqueio do interruptor.

2.3.3. Estudo das topologias utilizadas em média tensão

Antes de verificar quais as topologias que melhor se aplicam para este caso, vale relembrar as características da fonte auxiliar do lado MT:

- a) Tensão de alimentação: 1200V nominal, mas deve suportar 2400V;
- b) Potência de Saída: 50W;
- c) Isolação galvânica: 2400V.
- d) Número de saídas isoladas: 3.

Quando se trabalha em altos níveis de tensão é comum a utilização de topologias que reduzam a tensão aplicada sobre os interruptores. Uma das soluções empregadas é a utilização de conversores em série, onde N conversores CC-CC isolados são conectados em série. Isto reduz a tensão de barramento em N vezes, permitindo a utilização de interruptores de menor

tensão. Para garantir o equilíbrio de potência drenada da entrada, as saídas destes conversores devem ser conectadas em paralelo. Então, este tipo de estrutura é nomeada como conversores ISOP (do inglês – *Input Series - Output Parallel*). Outra vantagem desta estrutura diz respeito ao ganho estático. Esta topologia permite alcançar um reduzido ganho estático utilizando uma baixa relação de espiras no transformador, uma vez que a tensão aplicada no enrolamento primário dos transformadores é reduzida em N vezes. Ademais, distribuir a conversão total de energia em porções menores, divididas nos N conversores, torna a conversão de potência mais eficiente (AYYANAR; GIRI; MOHAN, 2004), e a conexão paralela da saída também contribui para a redução do filtro de saída.

No entanto, a utilização de N conversores implica na necessidade de N transformadores. Apesar de haverem trabalhos que realizam o acoplamento destes transformadores (CHEN *et al.*, 2003; QIAN; LEHMAN, 2008), isso implica em complicações no processo de manufatura, devido ao grande número de conexões necessárias. Além disso, para que os conversores operem de forma balanceada, a tensão de entrada e a corrente de saída devem ser igualmente distribuídas entre os conversores, o que aumenta a complexidade do controle (GRBOVIĆ, 2009). Esta distribuição igualitária se torna mais difícil a medida que em aplicações práticas existem diferenças entre os conversores, devido aos distintos valores de dispersões e capacitâncias intrínsecas do circuito (AYYANAR; GIRI; MOHAN, 2004; KIM; YON; CHO, 2001). Por estes motivos, tornam-se interessantes topologias que utilizam apenas um elemento magnético e com poucas conexões.

Há uma linha de pesquisa que estuda conversores com reduzido ganho estático. Geralmente, estes conversores são de três níveis e utilizam conversores ressonantes do tipo LC ou LLC, (GU; LU; QIAN, 2004; LEE; MOON, 2011; LI *et al.*, 2013). Em resumo, utiliza-se um divisor capacitivo no barramento e conecta-se dois conversores ressonantes em série, Figura 18 (LI *et al.*, 2013). Essa topologia tem como grande vantagem a comutação em ZVS, o que praticamente elimina as perdas de comutação. No entanto, para que isso aconteça é necessário que um determinado nível de corrente circule pelo lado primário. Como a fonte auxiliar requer baixa potência e é alimentada em média tensão, a corrente primária é pequena o que pode prejudicar o funcionamento deste circuito. Além disso, topologias de três níveis aplicam metade da tensão do barramento sobre os interruptores, o que ainda é um valor elevado para esta aplicação considerando a utilização interruptores do tipo MOSFET, devido a margem de segurança de 100% adotada no projeto. Por estes motivos, essa topologia foi descartada neste trabalho.

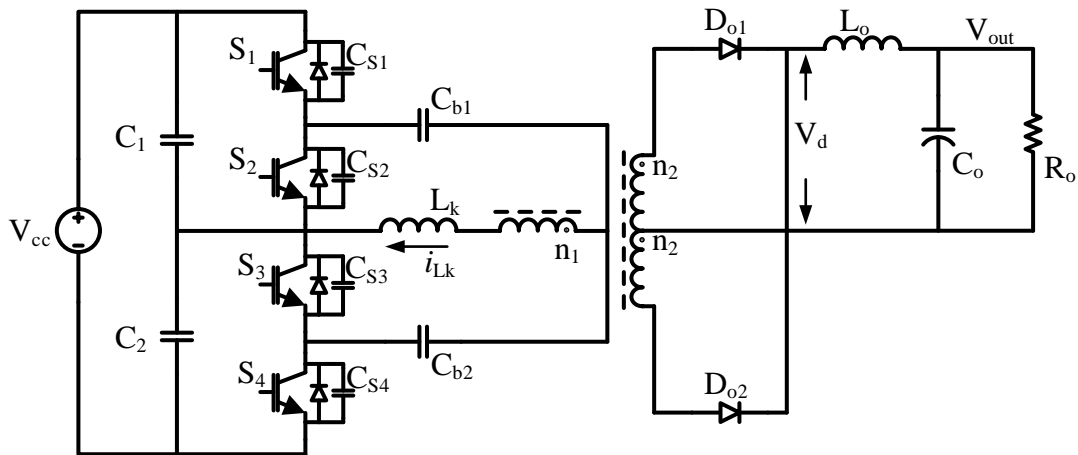


Figura 18 - Conversor três níveis LLC ressonante. Fonte:(LI *et al.*, 2013).

Outra possibilidade para reduzir os esforços de tensão nos interruptores é a utilização de topologias multiníveis. Dentro das distintas classes de topologias multiníveis há duas que contém trabalhos interessantes para esta aplicação. As topologias que utilizam diodos de grampeamento, chamados de NPC (do inglês – *Neutral Point Clamped*), patenteada por (BACKER, 1980) e apresentada em artigo por (NABAE; TAKAHASHI; AKAGI, 1981) e as topologias que utilizam capacitores flutuantes que foram apresentadas por (MEYNARD; FOCH, 1992).

Essas topologias tem como principais vantagens a redução de tensão nos interruptores e a capacidade de sintetizar formas de onda com reduzido conteúdo harmônico e baixo dv/dt , o que reduz as interferências eletromagnéticas causadas pelo conversor. Em contrapartida, elas utilizam um grande número de semicondutores o que as tornam mais complexas que os conversores tradicionais.

No entanto, a fonte auxiliar de alimentação não necessita de fluxo bidirecional de energia, assim é possível substituir alguns interruptores por diodos reduzindo a complexidade do conversor e o número de circuitos de comando. Em (TORRESAN; HOLMES; SHRAGA, 2004) duas propostas de fontes auxiliares alimentadas em média tensão são apresentadas. Uma é baseada na topologia NPC unidirecional operando como conversor *Flyback*, Figura 19 (TORRESAN; HOLMES; SHRAGA, 2004), e a outra é baseada na topologia de capacitores flutuantes unidirecional, Figura 20 (TORRESAN; HOLMES, 2005).

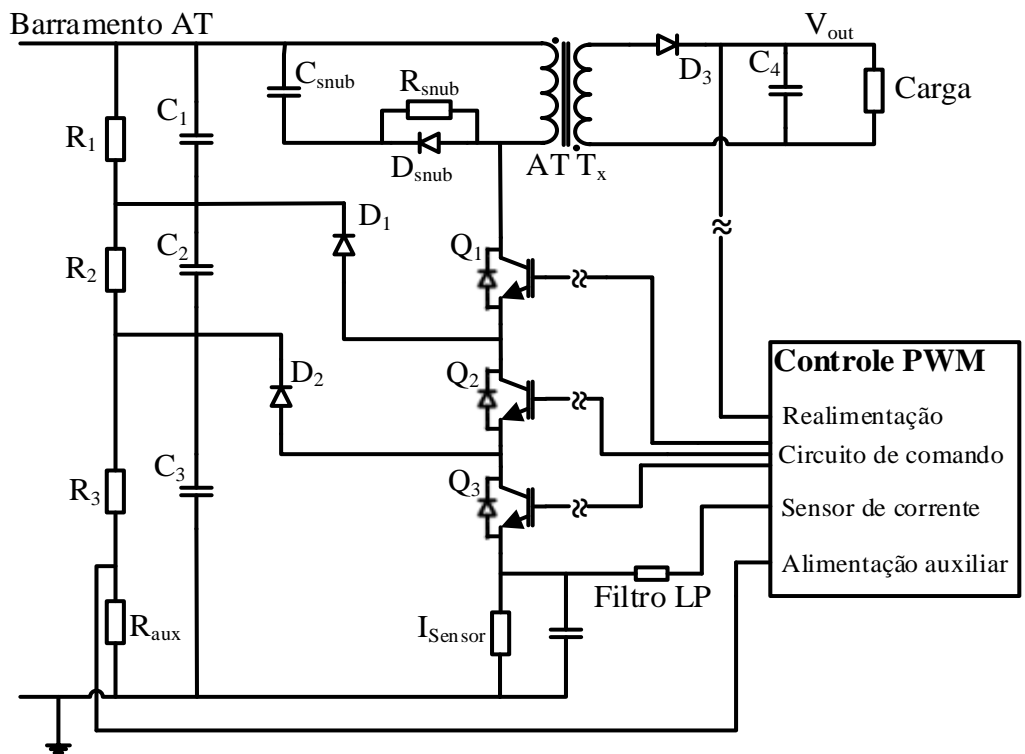


Figura 19 - Fonte auxiliar de alimentação baseada na topologia NPC quatro níveis operando como conversor *Flyback*. Fonte:(TORRESAN; HOLMES; SHRAGA, 2004)

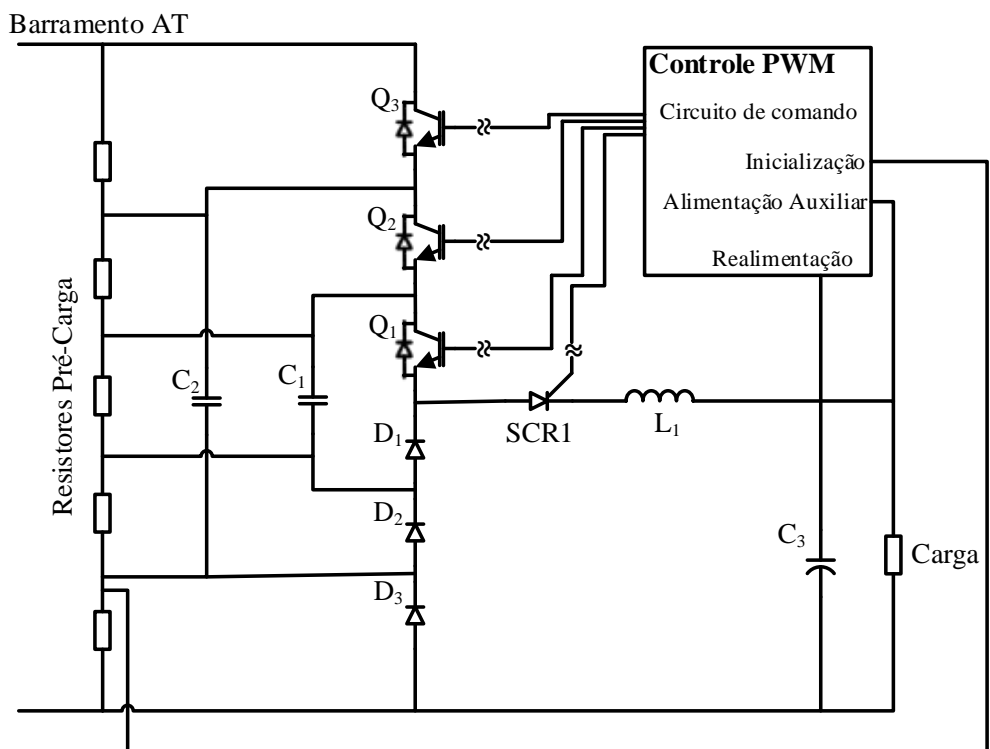


Figura 20 - Fonte auxiliar de alimentação baseada na topologia de capacitores flutuantes quatro níveis. Fonte:(TORRESAN; HOLMES, 2005)

A topologia baseada no conversor NPC quatro níveis, utiliza três interruptores e dois diodos de grampeamento. Esta topologia reduz os esforços sobre os interruptores e grampeia a tensão sobre os interruptores Q_2 e Q_3 . Porém, ela não protege o interruptor Q_1 , fazendo-se necessária a utilização de circuito de amortecimento. Além disso, neste tipo de topologia o valor de tensão grampeada é limitada pelos capacitores C_1 , C_2 e C_3 . Assim, os interruptores Q_2 e Q_3 ficam submetidos as tensões dos capacitores C_2 e C_3 respectivamente, porém, o interruptor Q_1 deve suportar a soma da tensão do capacitor C_1 com a tensão que é rebatida ao enrolamento primário. Deste modo, para que interruptores iguais possam ser utilizados deve-se manter a tensão nos capacitores de barramento desbalanceadas, o que não é comum e implica em complexidade no controle deste conversor. Além disso, segundo o autor o controle não consegue atuar de forma direta na tensão dos capacitores, então, resistores devem ser conectados em paralelo com os capacitores para garantir o balanceamento de tensão o que inviabiliza a utilização desta topologia.

Já a topologia de capacitores flutuantes torna-se mais interessante a esta aplicação. Esta estrutura apresenta quatro níveis, sendo que alguns são redundantes, o que permite controlar a tensão sobre os capacitores flutuantes. Porém, esta topologia não é isolada, apesar de uma proposta para isolamento ter sido apresentada na literatura, (TORRESAN; HOLMES, 2005), ela não é interessante, pois não permite que a tensão de saída seja regulada. No entanto, a utilização desta topologia somada a um conversor isolado de baixa tensão pode ser uma alternativa atraente.

Em (COELHO, 2004) também é apresentada uma solução interessante, Figura 21. Neste caso o autor utiliza um conversor NPC unidirecional de dois braços que opera como conversor *Double-ended Flyback*. Este conversor é modulado de forma que todos os interruptores entram em condução ao mesmo tempo, ou seja, sempre é aplicado a tensão total do barramento no enrolamento primário. Na saída de condução, há uma sequência determinada para garantir o grampeamento de tensão dos interruptores. Para realizar a equalização de tensão nos capacitores de entrada, o autor propõe dividir o enrolamento primário em duas partes. Assim, o ponto médio deste enrolamento é conectado ao ponto médio do divisor capacitivo e a equalização é realizada de forma automática.

A técnica de balanceamento dos capacitores de entrada é interessante. Porém, necessita de dois enrolamentos primários idênticos o que é difícil de se obter na prática, principalmente quando se trabalha com elevada isolamento galvânica. Além disso, o balanço de tensão acarreta em sobrecorrentes circulando pelos interruptores. Ainda, essa estrutura topológica submete os interruptores a metade da tensão de barramento, o que neste caso, ainda é elevado devido a

margem de segurança adotada pelo projeto. No entanto, aumentando-se o número de níveis essa topologia passa a ser interessante, pois essa alteração reduz os esforços sobre os interruptores.

Desta forma, existem duas topologias a serem consideradas para a aplicação proposta neste trabalho. A primeira consiste na utilização de um conversor com capacitores flutuantes, (TORRESAN; HOLMES, 2005), somada com a utilização de um conversor isolado de baixa tensão. A segunda é baseada no conversor apresentado por (COELHO, 2004), porém com maior número de níveis. Estas duas topologias serão melhor estudadas nos próximos capítulos, a fim de avaliar qual apresenta melhor desempenho.

2.4. Conclusão

Este capítulo realizou um estudo sobre as topologias que são comumente empregadas em fontes auxiliares de alimentação e verificou-se que para as fontes de baixa tensão, os conversores que a indústria geralmente utiliza são o *Flyback* ou o *Half-bridge*. O conversor *Flyback* contém menor número de componentes e elementos magnéticos, o que o torna menos custoso. Porém, faz-se necessária a utilização de circuitos de proteção no semicondutor principal o que pode diminuir seu rendimento. O conversor *Half-bridge*, apesar de possuir mais componentes, tem como característica a comutação suave o que praticamente elimina as perdas de comutação. Desta forma, uma melhor avaliação que envolva custo, perdas e volume deve ser realizada para concluir qual conversor utilizar. Esta análise será realizada no capítulo que detalhará a fonte de baixa tensão.

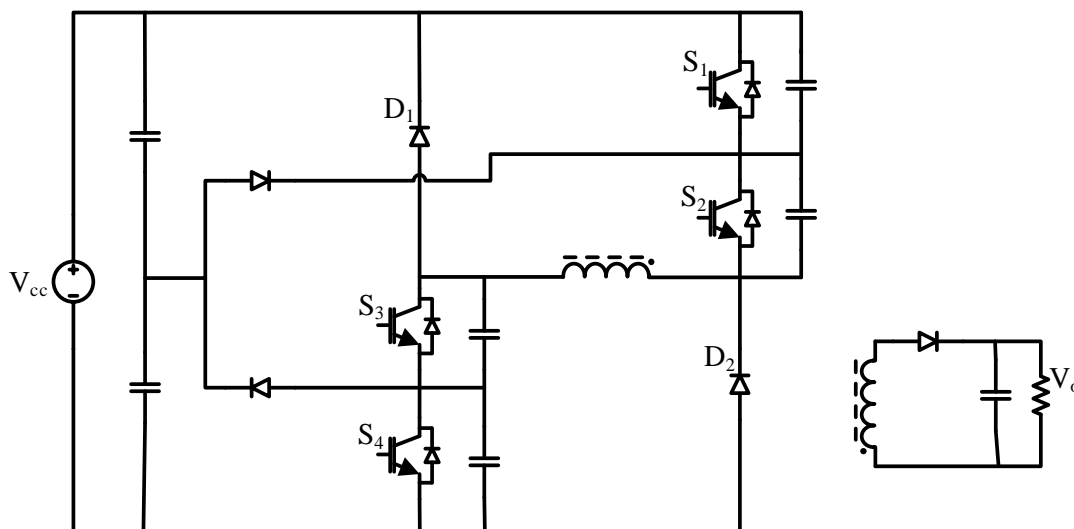


Figura 21 - Conversor Flyback três níveis com grampeamento NPC. Fonte:(COELHO, 2004).

Posteriormente, durante a apresentação deste capítulo, constatou-se que as topologias utilizadas em baixa tensão não são boas alternativas para a fonte auxiliar alimentada em média tensão. Então, realizou-se um estudo sobre os interruptores de potência com o intuito de delimitar as barreiras em que cada semicondutor se encontra e definir qual interruptor utilizar. Apesar de apresentarem melhor desempenho, os interruptores de SiC e GaN não serão utilizados, devido a sensibilidade dos circuitos de acionamento e também ao custo total envolvido, já que serão necessárias 12 fontes auxiliares de média tensão. Desta forma, optou-se pelo MOSFET de Si, pois deseja-se operar em altas frequências para reduzir o volume da fonte auxiliar.

Posteriormente, mostrou-se que para obter um bom rendimento utilizando MOSFET, deve-se reduzir a tensão aplicada sobre ele. Assim, estudou-se as topologias que apresentam essa característica. Os conversores ISOP tem um funcionamento relativamente simples e eficaz, porém necessitam de muitos elementos magnéticos, o que tende a aumentar o volume da fonte auxiliar, principalmente quando várias conexões são necessárias. Além disso, faz-se necessário um controle mais elaborado o que aumenta a complexidade do conversor. Os conversores ressonantes, necessitam de um valor mínimo de corrente circulante no lado primário. Como a fonte auxiliar é de baixa potência e alimentada em média tensão, a corrente circulante é baixa, o que pode ocasionar problemas de operação. Ainda, essas estruturas aplicam metade da tensão de barramento sobre os interruptores, o que para a utilização de MOSFET ainda é um valor alto.

Finalmente, apresentou-se fontes que utilizam conversores multiníveis. Estes conversores são bastante complexos, porém essa complexidade pode ser reduzida tornando-os unidirecionais. Foram discutidos alguns trabalhos já realizados com essas topologias e dois deles se mostraram aplicáveis para este caso, desde que algumas alterações sejam feitas.

4. TOPOLOGIA CAPACITOR FLUTUANTE COM CONVERSOR CC-CC ISOLADO DE BAIXA TENSÃO

4.1. Introdução

Esta alternativa implica na utilização de um conversor de capacitores flutuantes unidirecional apresentada por (TORRESAN; HOLMES, 2005), conectada em cascata com uma topologia de conversor CC-CC isolado convencional conforme Figura 22. O conversor de capacitores flutuantes rebaixa a tensão do barramento CC para níveis de operação convencionais, abaixo de 500V. O conversor de baixa tensão é utilizado para obter as saídas isoladas necessárias à fonte auxiliar de alimentação.

Por se tratar de dois conversores conectados em cascata, eles podem ser analisados separadamente. Então, primeiro será realizada uma análise do conversor de capacitores flutuantes e depois será avaliada qual a topologia de baixa tensão a ser utilizada. Ainda, por se tratar de topologia multinível é interessante definir o número de níveis do conversor.

4.2. Definição do número de níveis do conversor

Antes de apresentar o conversor de capacitores flutuantes deve-se definir o número de níveis, pois esta característica está diretamente relacionada com o número de interruptores necessários (13) e também com a tensão de bloqueio que estes interruptores devem suportar (14).

$$n_i = 2(m - 1) \quad (13)$$

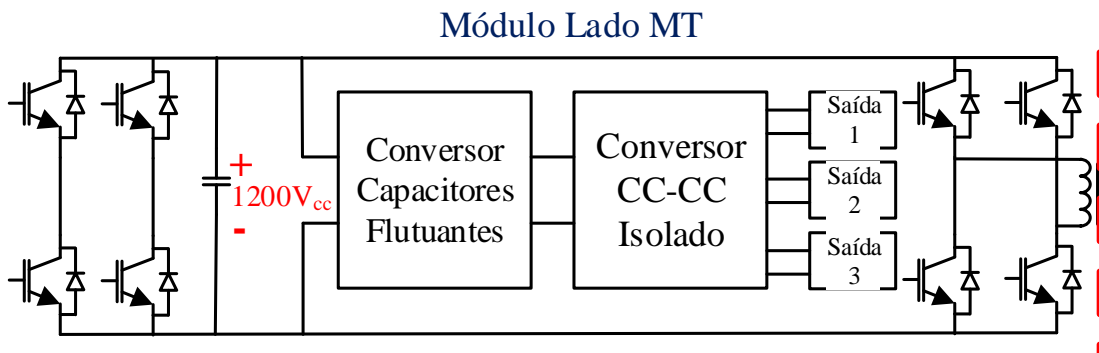


Figura 22 – Estrutura fonte auxiliar com conversor capacitores flutuantes com conversor CC-CC isolado.

Onde:

n_i - número de interruptores.

m - número de níveis do conversor.

A tensão que os interruptores devem suportar é dada por:

$$V_{sw} = \frac{V_{CC}}{m - 1} \quad (14)$$

Ao passo que se deseja uma fonte auxiliar robusta, quanto menor o número de níveis melhor. Entretanto, viu-se que para os conversores de três níveis apresentados na revisão bibliográfica a tensão que os interruptores devem suportar ainda é elevada considerando a utilização de MOSFETs e a margem de segurança adotada pelo projeto. Então decidiu-se em utilizar conversores de quatro níveis. Assim, para conversores de quatro níveis tem-se por (13) que são necessários 6 MOSFETs e a tensão aplicada sobre eles, segundo (14), é 400V, quando em operação nominal. Devido a margem de segurança que será empregada no projeto do SST, são necessários MOSFETs que suportem no mínimo 800V.

4.3. Conversor de Capacitores Flutuantes Unidirecional

A Figura 23 apresenta o conversor de capacitores flutuantes quatro níveis, unidirecional e monofásico. Para garantir a proteção dos interruptores a tensão nos capacitores flutuantes deve ser mantida regulada em:

$$V_{Ck} = k \frac{V_{CC}}{m - 1} \quad (15)$$

Onde:

$$k = 1,2$$

De acordo com (15), em regime de operação permanente as tensões sobre $C1$ e $C2$ devem ser mantidas reguladas em $V_{CC}/3$ e $2V_{CC}/3$, respectivamente. Obedecendo essa regra, este conversor é capaz de aplicar quatro níveis de tensão distintos sobre a carga. A Tabela 5 apresenta os estados de condução possíveis com o respectivo valor da tensão de saída, assim como o que acontece com os capacitores flutuantes. A tabela utiliza sinais binários, onde 0 significa que o interruptor está aberto e 1 em condução.

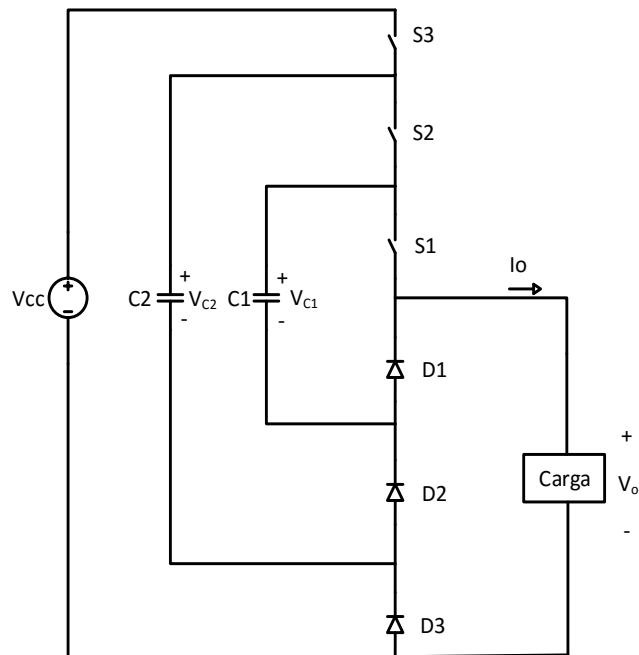


Figura 23 - Conversor de capacitores flutuantes unidirecional 4 níveis.

Tabela 5 – Estados de condução do conversor de capacitores flutuantes 4 níveis.

Estados de condução			Ação nos capacitores		Tensão de saída (V)
S3	S2	S1	ΔV_{C2}	ΔV_{C1}	
0	0	0	-	-	0
0	0	1	-	Descarrega	$V_{cc}/3$
0	1	0	Descarrega	Carrega	$V_{cc}/3$
0	1	1	Descarrega	-	$2V_{cc}/3$
1	0	0	Carrega	-	$V_{cc}/3$
1	0	1	Carrega	Descarrega	$2V_{cc}/3$
1	1	0	-	Carrega	$2V_{cc}/3$
1	1	1	-	-	V_{cc}

No entanto, a utilização desta topologia tem como objetivo rebaixar a tensão do barramento CC, de forma controlada, para níveis de tensão onde se possa utilizar conversores com topologias convencionais. Por este motivo, torna-se interessante obter na saída sempre o menor nível de tensão, $V_{cc}/3$. De acordo com a Tabela 5 há três estados de condução que

possibilitam esta regulagem, eles foram nomeados como etapas de condução e são reescritas na Tabela 6.

Como pode ser observado na Tabela 6, de acordo com o estado de condução adotado os capacitores flutuantes se carregam ou descarregam. Logo, esses capacitores tem o nível de tensão delimitada por (15) com uma oscilação Δv que é ocasionada pela modulação. Entretanto, essas variações de tensão Δv devem ser limitadas, caso contrário o conversor não protege os interruptores e nem regula a tensão de saída no nível desejado. Assim sendo, o conversor deve operar de forma a manter a tensão sobre seus capacitores flutuantes reguladas. As etapas de condução apresentadas na Tabela 6 são apresentadas na Figura 24 e descritas abaixo. As formas de onda de cada etapa de operação podem ser visualizadas na Figura 25.

4.3.1. Etapa 1

Durante a Etapa 1 representada pela Figura 24 a, o interruptor $S3$ está em condução e a corrente circula do barramento CC passando pelo capacitor V_{C2} , fazendo $V_o = V_{CC} - \frac{2}{3}V_{CC}$. Neste intervalo, a corrente de carga carrega o capacitor $C2$. Quando este capacitor alcança o nível de tensão máxima estabelecido pelo Δv adotado, ele deve ser descarregado, então inicia-se a outra etapa.

Tabela 6 – Estados de condução do conversor de capacitores flutuantes para operação como fonte auxiliar de alimentação

Etapas	Estados de condução			Ação nos capacitores		Tensão de saída (V)
	S3	S2	S1	ΔV_{C2}	ΔV_{C1}	
Etapa 1	1	0	0	Carrega	-	$V_{CC}/3$
Etapa 2	0	1	0	Descarrega	Carrega	$V_{CC}/3$
Etapa 3	0	0	1	-	Descarrega	$V_{CC}/3$

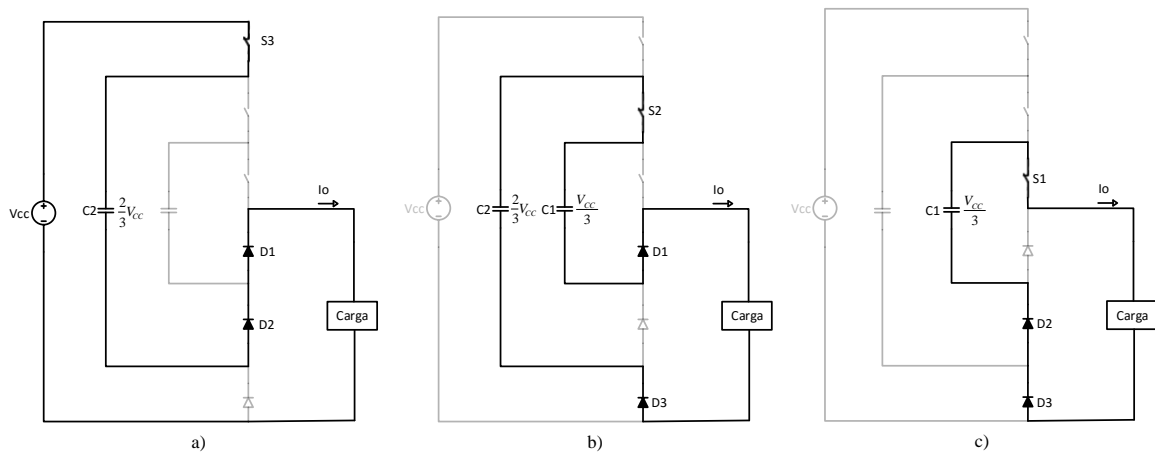


Figura 24 – Estados de condução do conversor de capacitores flutuantes unidirecional de quatro níveis.

4.3.2. Etapa 2

Nesta etapa, Figura 24 b, o interruptor $S2$ entra em condução colocando o capacitor $C2$ em série com o capacitor $C1$, fazendo $V_o = \frac{2}{3}V_{CC} - \frac{1}{3}V_{CC}$. Durante esse intervalo, o capacitor $C2$ se descarrega enquanto o capacitor $C1$ se carrega, quando $C2$ alcançar a tensão mínima estipulada pelo Δv , ou $C1$ alcançar a tensão máxima, muda-se a etapa de condução.

4.3.3. Etapa 3

Na Etapa 3, Figura 24 c, coloca-se em condução o interruptor $S1$, isto põe o capacitor $C1$ em paralelo com a carga, fazendo $V_o = \frac{1}{3}V_{CC}$, e por consequência descarrega este capacitor, quando $C1$ alcançar a tensão mínima estabelecida pelo Δv , troca-se o estado de condução.

Como pode ser observado o funcionamento deste conversor depende da corrente de carga, entretanto para este caso não há variações significativas na carga. Pois, mesmo quando o SST opera a vazio, seus conversores continuam operando para sintetizar a tensão de saída da rede de BT. Logo, as cargas da fonte auxiliar praticamente não se alteram.

De acordo com os estados de condução apresentados, a tensão na carga se mantém sempre regulada em $V_{CC}/3$ e contém a mesma oscilação Δv dos capacitores flutuantes, assim, a corrente média de saída pode ser definida por:

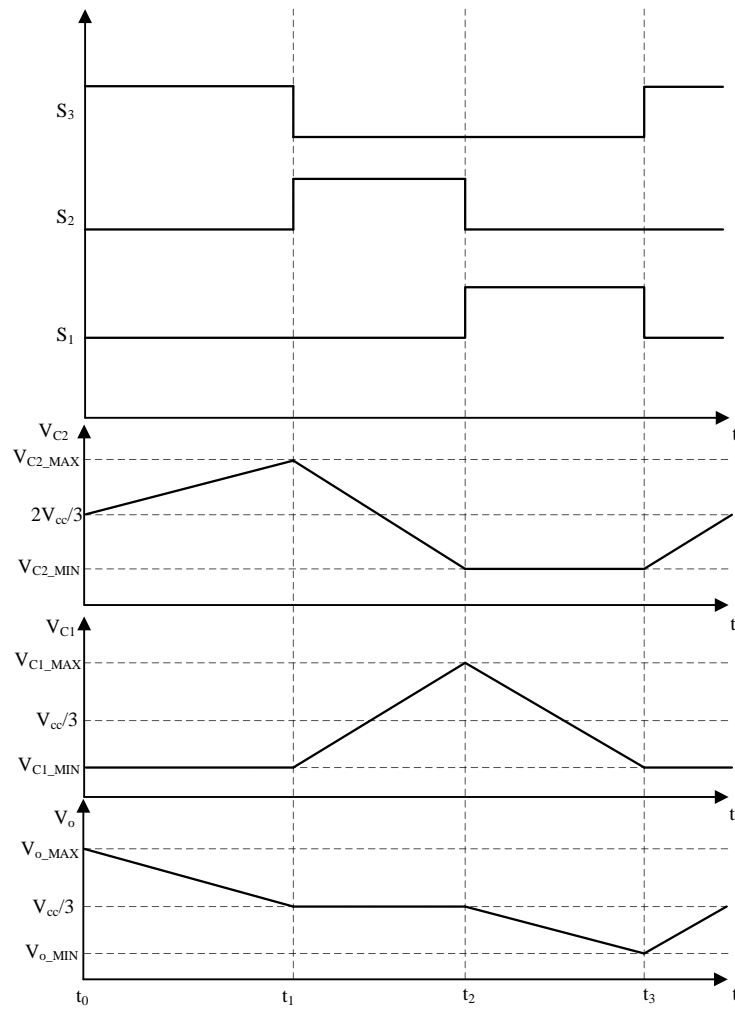


Figura 25 – Formas de onda conversor de capacitores flutuantes.

$$I_{o_{med}} = \frac{P_o}{V_o} = \frac{P_o}{V_{CC}/3} \quad (16)$$

Ainda, a corrente instantânea que circula pelo capacitor flutuante é dada por:

$$i_c = C \frac{dv_c}{dt} \quad (17)$$

Em um intervalo de tempo fixo, a corrente que circula pelo capacitor pode ser calculada por:

$$i_c = C \frac{\Delta v_c}{\Delta T} = C \Delta v_c f_{sw} \quad (18)$$

Essa corrente é a mesma corrente média de saída I_o . Então igualado (16) e (18), pode-se avaliar a influência da frequência de operação, bem como a variação de tensão Δv_c na escolha dos capacitores flutuantes:

$$C = \frac{3P_o}{V_{CC}f_{sw}\Delta v_c} \quad (19)$$

A Figura 26 mostra os resultados de (19), em função da frequência de comutação e para diferentes limites de variações de tensão (Δv_c) no braço do conversor de capacitores flutuantes. Para este gráfico foram consideradas constantes a potência de saída e a tensão de alimentação. Nota-se que a variação de tensão (Δv_c) tem influência considerável na escolha da capacitância de braço. Entretanto, a escolha de um Δv_c elevado pode danificar os interruptores, uma vez que são estes capacitores que limitam a tensão que os interruptores devem suportar.

Ainda, a capacitância está diretamente relacionada ao volume de um capacitor, quanto maior a capacitância maior será seu volume. Este fator se agrava conforme aumenta a tensão suportada pelo capacitor (SANCHES, 2010). Então, quanto menor a frequência de operação, mais volumosos serão os capacitores flutuantes e conseqüentemente o conversor.

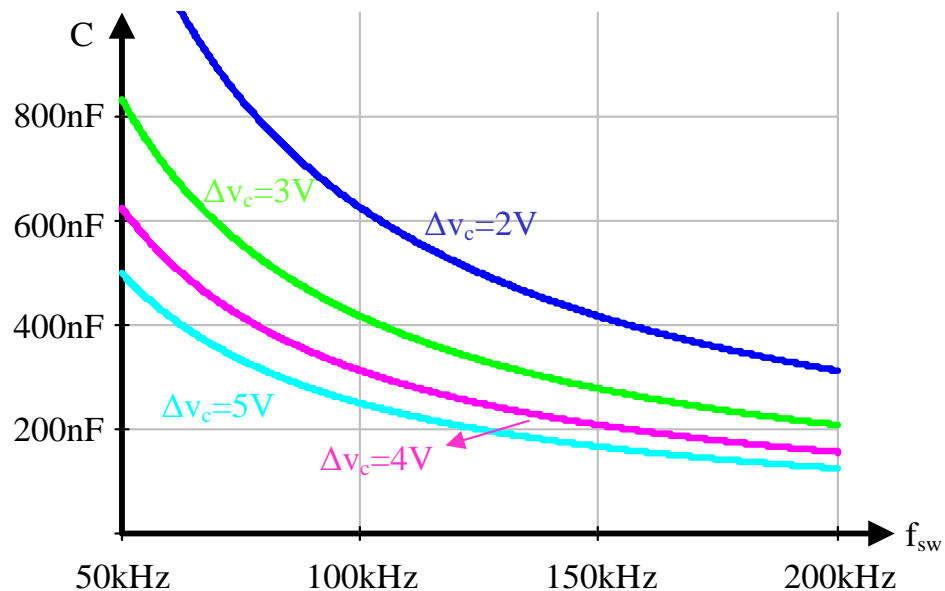


Figura 26 – Relação da capacitância de braço em função da frequência de comutação e da variação de tensão permitida em cada braço do conversor de capacitores flutuantes.

Entretanto, essa conexão altera a capacitância total do braço, desta forma para conseguir a padronização dos capacitores, faz-se necessário a utilização de bancos de capacitores, o que aumenta consideravelmente o volume do conversor. Outro fator agravante, é que cada braço dos capacitores flutuantes deve suportar distintos níveis de tensão, vide (15). Logo, para que seja possível utilizar capacitores com a mesma especificação de tensão, é comum a utilização de capacitores conectados em série.

Por estes motivos, é interessante que o conversor opere em altas frequências. No entanto, isto aumenta as perdas de comutação nos dispositivos semicondutores. Então, uma análise de perdas torna-se interessante para análise da influência da frequência de operação nas perdas totais do conversor.

4.3.4. Análise de perdas nos semicondutores

As análises de perdas realizadas nesta seção são baseadas em (RASHID, 2001). As perdas em semicondutores de potência são divididas em perdas por condução e perdas por comutação. Primeiramente, será realizada a análise de perdas dos MOSFETs e depois dos diodos.

4.3.4.1. MOSFET

O MOSFET se comporta como uma resistência quando em condução. Deste modo, as perdas por condução podem ser calculadas da mesma forma que em um resistor:

$$P_{cond_M} = r_{ds_{on}} i_{rms}^2 \quad (20)$$

Onde:

$r_{ds_{on}}$ - resistência de condução do dispositivo;

i_{rms} - corrente eficaz que circula pelo dispositivo.

As perdas por comutação são divididas em perdas na entrada em condução e perdas na saída de condução. A energia necessária para a entrada em condução é calculada pelo tempo que o dispositivo leva até que a corrente alcance seu valor médio. Esse parâmetro é fornecido na folha de dados do componente.

$$W_{on_M} = \int_0^{t_r} V_{ds} i_{av}(t) dt \quad (21)$$

Onde:

V_{ds} – tensão entre os terminais *dreno* e *source* do MOSFET;

i_{av} – corrente média que circula pelo dispositivo;

t_r – tempo de subida (do inglês – *rise time*).

Por características construtivas o MOSFET contém um capacitor intrínseco entre seus terminais *dreno* e *source* (C_{ds}). Quando o MOSFET está aberto, o capacitor intrínseco está carregado e com tensão V_{ds} , quando o dispositivo entra em condução a energia armazenada neste dispositivo é descarregada na resistência de condução do MOSFET. Logo, esta dissipação de energia deve ser considerada na entrada em condução.

$$W_{cap} = \frac{1}{2} C_{ds} V_{ds}^2 \quad (22)$$

Onde:

C_{ds} – Capacitância intrínseca do MOSFET.

Já na saída de condução a dissipação de energia acontece enquanto a corrente decresce de seu valor médio até zero, tempo este denominado t_f (do inglês – *fall time*)

$$W_{off_M} = \int_0^{t_f} V_{ds} i_{av}(t) dt \quad (23)$$

Durante esse instante, a capacitância intrínseca do MOSFET é carregada, porém isto não acarreta em desperdício de energia. Então, as perdas por comutação são dadas pela soma de (21), (22) e (23) e multiplicadas pela frequência de operação do dispositivo:

$$P_{com_M} = (W_{on_M} + W_{cap} + W_{off_M}) f_{sw} \quad (24)$$

Como os MOSFETs atuais estão cada vez mais rápidos, quem exerce maior influência nas perdas de comutação é a energia armazenada no capacitor intrínseco do dispositivo. Sendo que em alguns casos as energias W_{on_M} e W_{off_M} são desprezadas dos cálculos de perdas. Desta forma, quando se deseja operar em altas frequências a utilização de um MOSFET com baixa capacitância C_{ds} é imprescindível.

Por fim, as perdas totais de um MOSFET são dadas pela soma das perdas em condução (20) com as perdas de comutação (24):

$$P_{TOTALM} = P_{condM} + P_{comM} \quad (25)$$

Desta forma, escolheu-se o MOSFET STF20N95K5 (STMICROELECTRONICS, 2012), pois além da reduzida capacitância C_{ds} , também apresenta reduzida resistência de condução, em comparação aos demais dispositivos que suportam esta tensão de bloqueio. Suas principais características são apresentadas na Tabela 7.

4.3.4.2. Diodo

O circuito equivalente de um diodo enquanto em condução pode ser representado por uma fonte de tensão em série com um resistor. Desta forma, ele contém perdas referente a fonte de tensão e referente a resistência.

$$P_{condD} = V_F i_{av} + r_d i_{rms}^2 \quad (26)$$

Onde:

V_F - queda de tensão do diodo quando em condução (do inglês – *Forward Voltage*);

r_d - resistência do diodo.

Tabela 7 – Características MOSFET STF20N95K5

Descrição	Valor
C_{DS}	75pF
t_r	12ns
t_f	20ns
V_{DS}	950V
R_{DS}	0,33Ω
I_D	17A
t_{rr}	530ns

As perdas de comutação, assim como nos MOSFETs, também se dividem em perdas na entrada e saída de condução. Sendo que as de entrada são dadas por:

$$W_{on_D} = \frac{1}{2} V_F i_{av} t_{fr} \quad (27)$$

Onde:

t_{fr} – tempo em que o dispositivo leva para entrar em condução (do inglês – *Forward Recovery Time*).

As perdas da saída de condução estão relacionadas a característica de recuperação reversa dos diodos, e podem ser calculadas por:

$$W_{off_D} = \frac{1}{2} V_{RRM} i_R t_{rr} \quad (28)$$

Onde:

V_{RRM} – tensão reversa suportada pelo diodo (do inglês – *Repetitive Reverse Voltage*);

i_R – corrente reversa (do inglês – *Reverse Current*);

t_{rr} – tempo de recuperação reversa (do inglês – *Reverse Recovery Time*).

Desta forma as perdas totais por comutação são dadas pela soma de (27) e (28) multiplicados pela frequência de comutação.

$$P_{com_D} = (W_{on_D} + W_{off_D}) f_{sw} \quad (29)$$

As perdas totais do diodo são:

$$P_{TOTAL_D} = P_{cond_D} + P_{com_D} \quad (30)$$

Nos diodos as perdas de condução são muito superiores que as perdas de comutação, devido ao fato de os tempos envolvidos no processo de comutação serem muito pequenos.

Para uma melhor avaliação da influência da frequência de comutação nas perdas dos semicondutores traçou-se um gráfico, Figura 27, que compara as perdas individuais do diodo e do MOSFET. Para esse gráfico levou-se em consideração o MOSFET descrito na Tabela 7 e o diodo descrito na Tabela 8.

Nota-se que as perdas de comutação no diodo e de condução no MOSFET podem ser desprezadas para essa análise. Ainda, a partir de 50kHz as perdas de comutação no MOSFET tornam-se maiores que as perdas de condução no diodo. Entretanto, como pode ser visto na Figura 26, as capacitâncias necessárias para a frequência de 50kHz ainda são consideráveis o

que resulta em um banco de capacitores volumoso. Logo, deve-se escolher uma frequência que não aumente consideravelmente as perdas de comutação e que não resulte em um banco de capacitores volumoso.

Desta forma, a frequência escolhida para a operação deste conversor foi 100kHz. Deste modo, as perdas nos diodos e nos interruptores são praticamente iguais, pois independente do estado de condução sempre há dois diodos e um interruptor em condução.

Assim, assumindo-se os dados apresentados na Tabela 4, adotando-se uma variação máxima de tensão sobre os capacitores flutuantes de $\Delta v = 5V$, tem-se por (19) a capacitância total necessária para cada braço:

Tabela 8 – Características diodo MURS480ET3G

Descrição	Valor
V_{RRM}	800V
I_F	4A
V_F	1,53V
I_R	90 μ A
t_{rr}	100ns
t_{fr}	75ns

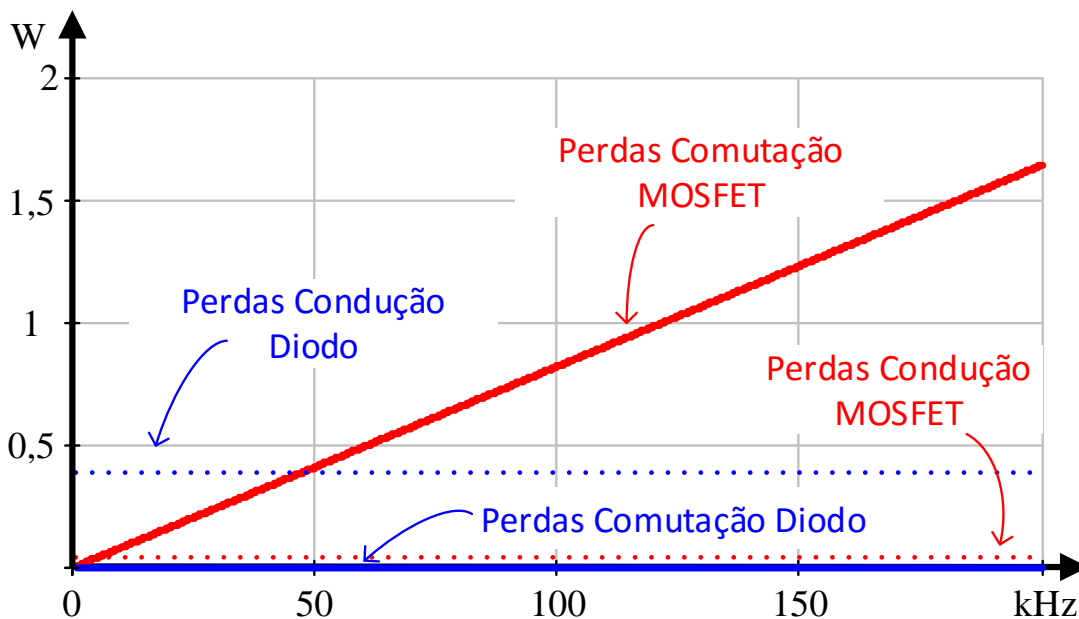


Figura 27 - Relação entre Perdas de Comutação e Perdas de Condução do MOSFET STF20N95K5 e do diodo MURS480ET3G para distintas frequências de operação.

$$C = \frac{3P_o}{V_{CC}f_{sw}\Delta v_c} = 250nF \quad (31)$$

Outro fator que merece ser discutido trata-se do tipo de capacitor a utilizar para os braços flutuantes. Os capacitores mais utilizados dentro da eletrônica de potência são os eletrolíticos, pois apresentam elevada eficiência volumétrica e menor custo. Entretanto, estes apresentam uma elevada resistência série equivalente (do inglês – “*Equivalent Series Resistance*” – ESR), o que aumentam as perdas de condução. Para aplicações de elevada tensão, os capacitores de filme de polipropileno vem substituindo os capacitores eletrolíticos (AMARAL, 2010). Apesar de conter um maior volume, eles contém menor ESR para aplicações acima de 500V (WANG; BLAABJERG, 2014). Os capacitores de polipropileno são capazes de suportar elevados picos de corrente e apresentam maior vida útil que os eletrolíticos (TSUBOI *et al.*, 2010). Por este motivo, optou-se pela utilização deste tipo de capacitor.

Assim, pode-se utilizar o capacitor B32684 (EPCOS AG, 2015) de 400V e 560nF. Para o braço interno são necessários dois destes capacitores conectados em série. Já para o braço externo, devido a maior tensão, faz-se necessário quatro capacitores em série e para a igualar a capacitância deve-se conectar em paralelo mais um braço com essa mesma configuração.

Um fator negativo na utilização desta topologia refere-se à inicialização deste conversor. Para que o conversor de capacitores flutuantes opere de forma correta e limite a tensão aplicada sobre os interruptores, os capacitores devem estar regulados com seus respectivos níveis de tensão. Porém, antes de o SST ser energizado, estes capacitores estarão descarregados. Se o barramento CC de média tensão for energizado antes dos capacitores flutuantes, não há garantias de que os interruptores estarão protegidos. Desta-forma, essa topologia requer um circuito de pré-carga próprio, o que acarreta em custos adicionais.

4.4. Conversor isolado

O conversor de capacitores flutuantes de quatro níveis rebaixa a tensão do barramento CC para $V_{cc}/3$. Então, se o SST estiver operando em níveis nominais, a tensão de alimentação para a fonte isolada é 400V. Além disso, a fonte deve possuir 3 saídas de $\pm 15V$ com isolamento galvânica de 2400V e potência total de 50W.

Como discutido no capítulo anterior, segundo a Figura 15 quando se trata de fontes auxiliares com um grande número de saídas isoladas, alimentadas em até 500V e com potência de até 100W, a topologia indicada é a *Flyback*. No entanto, se em alguma situação crítica, o

SST operar com menos módulos que o projetado, a tensão V_{cc} se elevará e por consequência a tensão de saída do conversor de capacitores flutuantes. O aumento dessa tensão acarreta em maiores perdas ao conversor *Flyback*, pois o interruptor é submetido a maiores estresses de tensão, o que significa um aumento da energia a ser dissipada pelo circuito de amortecimento. Desta forma, o conversor *Flyback* convencional não é interessante para essa aplicação.

Ainda conforme o capítulo anterior, as outras duas melhores possibilidades são o conversor *Half-bridge* ou o *Double-ended Flyback*. O conversor *Half-bridge* é mais volumoso, pois necessita filtro indutivo na saída, porém tem como grande vantagem a possibilidade de operar em ZVS. Já o *Double-ended Flyback* não necessita filtro indutivo na saída o que reduz consideravelmente seu volume, além disso, ele limita a tensão sobre os interruptores e devolve para a entrada a energia armazenada na indutância de dispersão.

Para que o conversor *Half-bridge* opere em ZVS faz-se necessário utilizar um tanque de ressonância. O projeto desse tanque depende da tensão de entrada e pode-se garantir a condição de ZVS para uma determinada faixa de tensão. Entretanto, se mais de um módulo do SST sair de operação a variação da tensão de entrada será elevada e assim o conversor deixa de operar em ZVS e pode até tornar-se instável.

Por este motivo optou-se por utilizar o *Double-Ended Flyback* conforme Figura 28. Este conversor opera de forma semelhante ao *Flyback* convencional. A diferença é que na saída de condução dos interruptores, quando o pico de tensão alcança o nível da tensão de entrada os diodos D4 e D5 são polarizados diretamente limitando a tensão sobre esses dispositivos e devolvendo a energia armazenada na indutância de dispersão para a entrada.

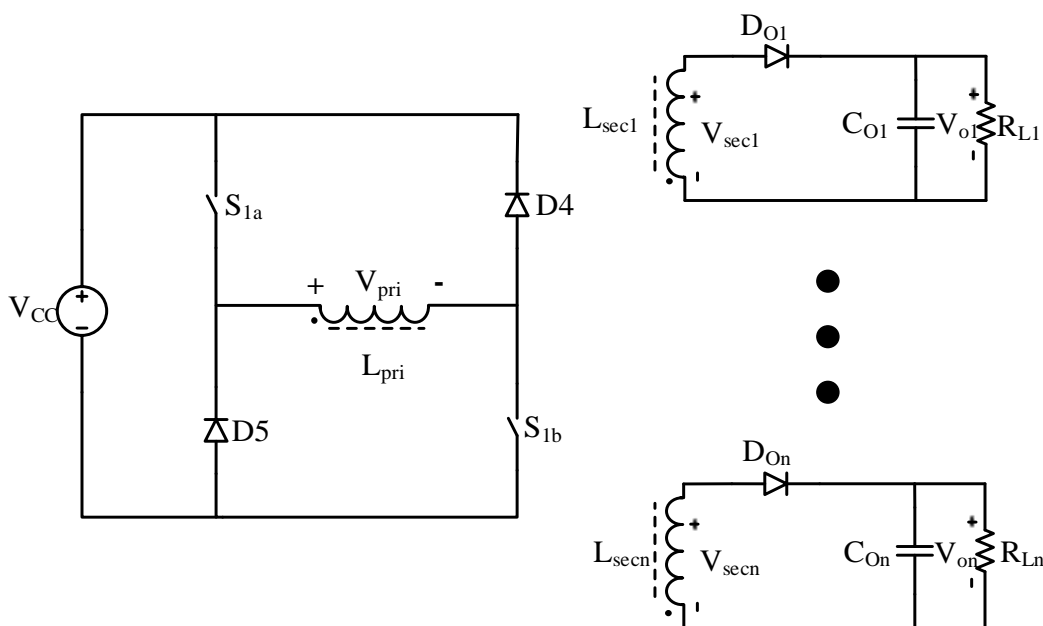


Figura 28 – Conversor *Double-Ended Flyback*

4.4.1. Projeto Conversor *Double-Ended Flyback*

Definido o conversor a ser utilizado deve-se realizar o projeto para uma futura análise de perdas. Este conversor deve ter as mesmas características de tensão de saída e potência que foram descritas para a fonte do lado MT na Tabela 2, porém a tensão de alimentação é menor. Todos os requisitos utilizados para o projeto do *Double-Ended Flyback* são apresentados na Tabela 9.

Deseja-se operar no modo de condução descontínuo (MCD), pois assim garante-se a não saturação do elemento magnético. Desta forma, o projeto deste conversor segue os mesmos passos que para um conversor *Flyback* convencional em MCD e foi realizado pelo método apresentado em (BROWN, 2001).

A indutância crítica é dada por:

$$L_{cri} = \frac{V_{in}^2 D_{max}}{2f_{sw} P_{O_{TOTAL}}} = 3,24 \text{ mH} \quad (32)$$

Tabela 9 – Características *Double-Ended Flyback*

Descrição	Símbolo	Valor
Tensão de Alimentação (nominal)	V_{in}	400V
Tensão de saída	V_o	$\pm 15V$
Número de saídas isoladas		3
Saída de maior potência	P_{O_1} e P_{O_2}	20W
Saídas de menor potência	P_{O_3}	10W
Potência Total de Saída	$P_{O_{Total}}$	50W
Frequência de operação	f_{sw}	100kHz
Razão cíclica máxima	D_{max}	0,45
Razão cíclica mínima	D_{min}	0,30
Classe de Isolação		2,4kV

Como o conversor deve operar em MCD a indutância necessita ser menor que a crítica, então escolheu-se:

$$L = 2mH \quad (33)$$

Com a indutância definida, pode-se calcular as correntes circulantes no lado primário, sendo a corrente de pico (34), média (35) e eficaz (36):

$$I_{p_p} = \frac{V_{in} D_{max}}{L f_{sw}} = 900mA \quad (34)$$

$$I_{p_{med}} = D_{max} \frac{I_{p_p}}{2} = 203mA \quad (35)$$

$$I_{p_{eficaz}} = I_{p_p} \sqrt{\frac{D_{max}}{3}} = 349mA \quad (36)$$

De posse dos valores das correntes pode-se definir o elemento magnético a ser empregado. O projeto magnético foi realizado seguindo o método apresentado em (MCLYMAN, 2004) e consta no Apêndice A, suas características são apresentados na Tabela 10.

Como no secundário temos um enrolamento com menor potência que os demais, as correntes diferem de um secundário para outro. Desta forma as correntes médias para os secundários podem ser calculadas por:

$$I_{S1_{med}} = \sqrt{\frac{P_{O1}}{V_o}} = 667mA \quad (37)$$

$$I_{S3_{med}} = \sqrt{\frac{P_{O3}}{V_o}} = 200mA \quad (38)$$

Para o cálculo da corrente de pico nos secundários deve-se saber o tempo de descarga da indutância magnetizante que é dado por:

Tabela 10 - Características do transformador do *Double-Ended Flyback*

Descrição	Símbolo	Valor
Núcleo	NEE	40/17/12
Número de espiras no primário	N_p	47
Número de espiras no secundário	N_s	5
Condutor primário	S_p	25AWG
Número de condutores primário em paralelo	S_{np}	1
Condutores para os secundários de maior potência	S_{s1} S_{s2}	22AWG
Número de condutores dos secundários de maior potência em paralelo	S_{ns1} S_{ns2}	2
Condutor secundário de menor potência	S_{s3}	27AWG
Número de condutores secundário de menor potência em paralelo	S_{ns3}	2

$$t_d = \left(\frac{N_s}{N_p} \sqrt{\frac{2LP_{oTotal}}{V_o^2 f_{sw}}} \right) = 5,01\mu s \quad (39)$$

$$I_{S1p} = \frac{2I_{S1med}f_{sw}}{t_d} = 2,66A \quad (40)$$

$$I_{S3p} = \frac{2I_{S3med}f_{sw}}{t_d} = 798mA \quad (41)$$

Por fim, calcula-se a corrente eficaz para cada saída:

$$I_{S1_{eficaz}} = I_{S1p} \sqrt{\frac{1 - D_{min}}{3}} = 1,268A \quad (42)$$

$$I_{S3_{eficaz}} = I_{S3p} \sqrt{\frac{1 - D_{min}}{3}} = 381mA \quad (43)$$

Com as correntes dos enrolamentos secundários definidas é possível definir os diodos a serem utilizados nos secundários. A Tabela 11 mostra as características para o diodo dos secundários de maior potência EPG50C e para o de menor potência ES3D/DB.

4.5. Acoplamento dos conversores

No acoplamento destes conversores, faz-se necessário um indutor para evitar que ocorram picos de corrente devido a conexão de capacitores em paralelo.

Considerando que a tensão do barramento, referente ao lado do *Double-Ended Flyback* seja sempre constante com valor $V_{cc}/3$, a máxima tensão sobre o indutor de acoplamento será o Δv máximo permitido aos capacitores flutuantes. Sabendo que a tensão em um indutor é dada por:

$$v_L = L \frac{di}{dt} \quad (44)$$

e assumindo que a máxima variação de tensão nos capacitores flutuantes é $\Delta v = 5V$ e a variação máxima na corrente de $\Delta I = 2A$, a indutância de acoplamento necessária é de:

Tabela 11 – Características dos diodos dos secundários

Diodo EPG50C		Diodo ES3D/DB	
Descrição	Valor	Descrição	Valor
V_{RRM}	150V	V_{RRM}	140V
I_F	5A	I_F	3A
V_F	0,95V	V_F	0.9V
I_R	50 μ A	I_R	10 μ A
t_{rr}	50ns	t_{rr}	25ns

$$L_{acop} = \frac{\Delta v}{\Delta I f_{sw}} = 25 \mu H \quad (45)$$

Outro atributo que deve ser levado em consideração no acoplamento dos conversores se dá pela pré-carga necessária ao conversor de capacitores flutuantes. Segundo (TORRESAN; HOLMES, 2005), durante a pré-carga os capacitores flutuantes são descarregados pelos diodos que compõem o braço inferior $D1$, $D2$ e $D3$, causando uma instabilidade na equalização destes capacitores. Assim, faz-se necessário desconectar o conversor isolado do conversor de capacitores flutuantes durante o período de pré-carga. Para isso deve-se adicionar um interruptor em série com o indutor de acoplamento, Figura 29. Este interruptor pode ser um semiconductor de potência ou até mesmo um relé. Entretanto, este interruptor deve suportar o mesmo nível de tensão dos demais semicondutores, ou seja, 800V.

Além disso, faz-se necessário um capacitor conectado ao barramento de acoplamento. Este capacitor deve suportar no mínimo 800V devido a margem de segurança adotada pelo projeto. Para o projeto deste capacitor adotou-se uma variação de tensão máxima de $\Delta v = 2V$. Então deve-se utilizar um capacitor que, mesmo para o pior caso de condução, permaneça dentro deste limite de variação de tensão.

O caso crítico acontece quando a tensão de saída do conversor de capacitores flutuantes é menor que a tensão no barramento de acoplamento. Durante este instante, o capacitor do barramento de acoplamento deve fornecer toda a energia para o *Double-Ended Flyback*. Porém, como os dois conversores operam em 100kHz este instante de tempo será de no máximo um período. Então, a capacitância necessária pode ser calculada por (18), o valor de corrente utilizada para o cálculo é a corrente média drenada pelo *Double-Ended Flyback*, dada por (35). Assim:

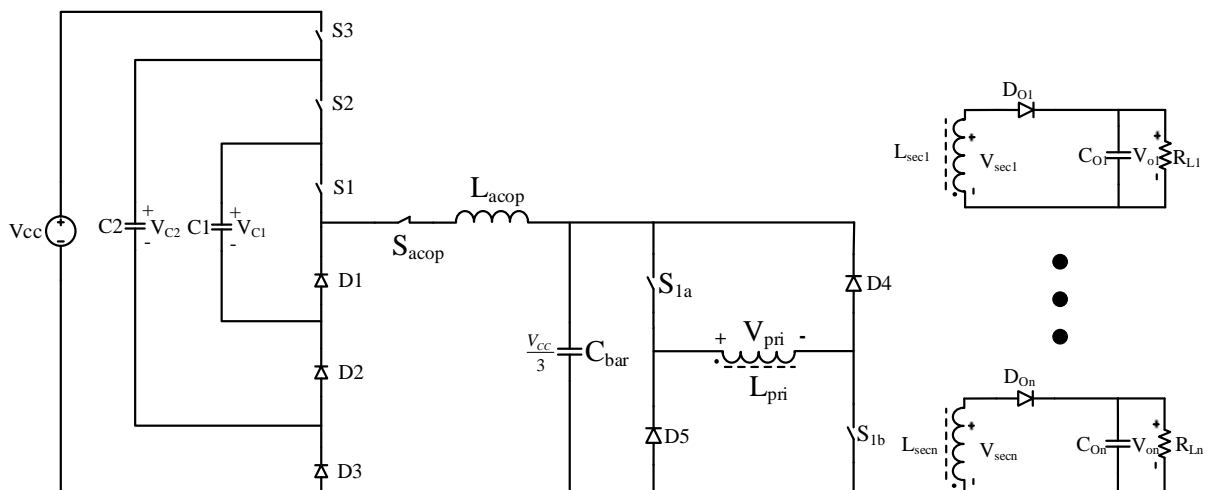


Figura 29 – Conversor de capacitores flutuantes e *Double-Ended Flyback*.

$$C_{bar} = \frac{I_{p_{med}}}{\Delta v_{f_{sw}}} = 1\mu F \quad (46)$$

4.6. Análise de rendimento das topologias propostas

Após ter calculado as correntes circulantes no circuito e definido os componentes que serão utilizados, torna-se interessante estimar o rendimento do conversor, como segue.

4.6.1. Conversor Capacitores Flutuantes

Segundo as etapas de operação apresentadas anteriormente e que podem ser visualizadas na Figura 24, sempre há um MOSFET e dois diodos em condução. Além disso, a corrente que circula pelo conversor é a mesma corrente do lado primário do *Double-Ended Flyback*, então como o MOSFET utilizado é o mesmo e a frequência de operação também, as perdas neste dispositivo são as mesmas. Há também as perdas referente ao MOSFET utilizado no acoplamento. Para este caso foi considerado que ele sempre está em condução, desta forma as perdas de comutação foram desconsideradas. Para o cálculo das perdas nos diodos foi considerado o dispositivo apresentado na Tabela 8. Os cálculos das perdas nos semicondutores foram realizados utilizando as equações descritas nos tópicos 4.3.4.1 e 4.3.4.2 e as correntes calculadas no tópico 4.4.1.

Estimar as perdas em capacitores não é uma tarefa simples, pois a ESR deste componente varia consideravelmente de acordo com a temperatura, frequência de operação e também com seu tempo de vida útil. Segundo (“Power Film Capacitor Application Guide”, [S.d.]), a resistência ôhmica total que contribui para as perdas de energia em um capacitor de filme de polipropileno, para frequências de até 100kHz, está na unidade de mΩ. A folha de dados do capacitor utilizado B32684(EPCOS AG, 2015), apresenta um gráfico para ESR, porém este gráfico não considera o tempo de utilização deste capacitor. Entretanto, para se ter uma noção das perdas envolvidas utilizou-se o valor contido neste gráfico, que para frequência de operação de 100kHz está em torno de 100mΩ. Assim pode-se estimar as perdas ôhmicas referente a cada capacitor:

$$P_c = I p_{eficaz}^2 ERS = 12,18mW \quad (47)$$

As perdas totais do conversor de capacitores flutuantes são apresentadas na Tabela 12.

4.6.2. Double-Ended Flyback

Para o lado primário foram considerados o MOSFET e diodo apresentados na Tabela 7 e Tabela 8, respectivamente. Para o lado secundário foram considerados os diodos apresentados na Tabela 11. Os diodos D4 e D5, do lado primário, foram desconsiderados nesta análise, devido ao pequeno tempo que ficam conduzindo. A relação de perdas de cada componente assim como as perdas nos elementos magnéticos que são apresentados na Tabela 13, estão descritas no Apêndice B.

O total de perdas para esta topologia, considerando a frequência de operação em 100kHz é apresentado na Tabela 14. A estimativa de rendimento para este conversor é de 83,83%, o que não é uma estimativa ruim, considerando que o conversor opera em elevados níveis de tensão e, por requisitos de projeto, está utilizando componentes sobredimensionados.

Tabela 12 - Perdas Conversor Capacitores Flutuantes

Componente	Potência Dissipada	Quantidade de componentes em operação	Potência Total Dissipada
Perdas MOSFET	0,903W	1	0,903W
Perdas diodo MURS480ET3G	0,386W	2	0,773W
Capacitor B32684	12,18mW	4	48,72mW
Perdas totais no Conversor Capacitores Flutuantes			1,724W

Tabela 13 – Perdas Semicondutores de Potência *Double-Ended Flyback*

Componente	Potência Dissipada	Quantidade de componentes em operação	Potência Total Dissipada
Perdas MOSFET	0,712W	2	1,425W
Perdas diodo EPG50C	0,848W	4	3,393W
Perdas diodo ES3D/DB	0,646W	2	1,291W
Perdas Tranforrador Flyback	0,135W	1	0,135W
Perdas Indutor Acoplamento	0,114W	1	0,114W
Perdas totais no <i>Double-Ended Flyback</i>			6,358W

Tabela 14 – Total de perdas da arquitetura proposta

Componente	Potência Total Dissipada
Perdas MOSFET	2,328W
Perdas diodo entrada	0,773W
Perdas diodos saída	4,684W
Perdas elemento magnético	0,249W
Perdas capacitores flutuantes	0,0487W
Perdas totais da arquitetura proposta	8,083W
Rendimento	83,83%

4.7. Conclusão

Este capítulo apresentou uma das propostas para obter a fonte de alimentação para o lado MT do SST. Essa estrutura utiliza dois conversores em cascata, sendo um não isolado operando em média tensão e outro isolado em baixa tensão. Inicialmente foi apresentado o conversor de capacitores flutuantes, não isolado, que opera em média tensão. Este conversor tem como objetivo rebaixar a tensão do barramento do lado MT para níveis BT de forma controlada, isto é feito através de seus capacitores flutuantes que devem ser mantidos equalizados.

Antes de projetar o banco de capacitores, realizou-se uma análise da influência da frequência de operação nas perdas dos dispositivos semicondutores. Com essa análise, constatou-se que as perdas nos interruptores são maiores que as perdas nos diodos a partir de 50kHz. No entanto, essa frequência requer um elevado valor de capacitância para o braço do conversor flutuante o que resulta em um grande volume. Então adotou-se para a operação do conversor a frequência de 100kHz.

Após apresentar a topologia de média tensão, realizou-se uma breve discussão sobre qual topologia de conversor utilizar para se obter as saídas isoladas. Decidiu-se pela utilização do *Double-Ended Flyback* devido ao fato que este conversor protege os interruptores de picos de sobretensão e também por não necessitar filtro indutivo na saída. Então este conversor foi projetado.

Posteriormente, discutiu-se sobre o acoplamento destes conversores, onde é necessário utilizar um indutor para limitar os picos de corrente, e um banco de capacitores para o barramento de acoplamento. Então abordou-se a inicialização do conversor de capacitores flutuantes, o qual se faz necessário a pré-carga de seus capacitores para garantir a proteção de sobretensão nos interruptores. Durante essa pré-carga os conversores devem ser desacoplados para evitar a descarga dos capacitores flutuantes, então se faz necessário a utilização de mais um interruptor em série com o fluxo de potência. Este interruptor pode ser eletromagnético ou semiconductor e deve suportar a tensão de 800V.

Por fim, foi realizado uma estimativa de eficiência do conversor. Para isso, foram calculadas as perdas referentes a cada dispositivo e constatou-se que o conversor apresenta um rendimento de 83,83%, o que não é considerada baixo, levando em consideração que o conversor opera em altos níveis de tensão e está utilizando componentes sobre dimensionados.

5. CONVERSOR *DOUBLE- ENDED FLYBACK* MULTINÍVEL

5.1. Introdução

Esta sugestão baseia-se no conversor estudado por (COELHO, 2004), porém contém maior número de níveis e também utiliza uma estratégia de modulação distinta. O próprio conversor multinível fornece as saídas isoladas, desta forma só se faz necessário um conversor conectado ao barramento CC conforme Figura 30. A seguir a topologia proposta será apresentada e projetada.

5.2. Conversor *Double-Ended Flyback* multinível

Para conversores com grampeamento com diodos a relação entre níveis de tensão, número de interruptores necessários e tensão aplicada sobre estes interruptores são as mesmas do conversor de capacitores flutuantes apresentadas em (13) e (14). Desta forma, também será utilizado um conversor com quatro níveis.

O conversor proposto é mostrado na Figura 31, e tem o princípio de operação semelhante ao conversor *Double-ended Flyback* convencional. Os interruptores entram em condução ao mesmo tempo, então a energia é armazenada na indutância mútua e depois repassada para o secundário. A principal diferença está na saída de condução, pois os interruptores devem sair em sequência para garantir o grampeamento através dos diodos de proteção. O sentido de corrente é unidirecional e o ponto no enrolamento primário representa a entrada da corrente.

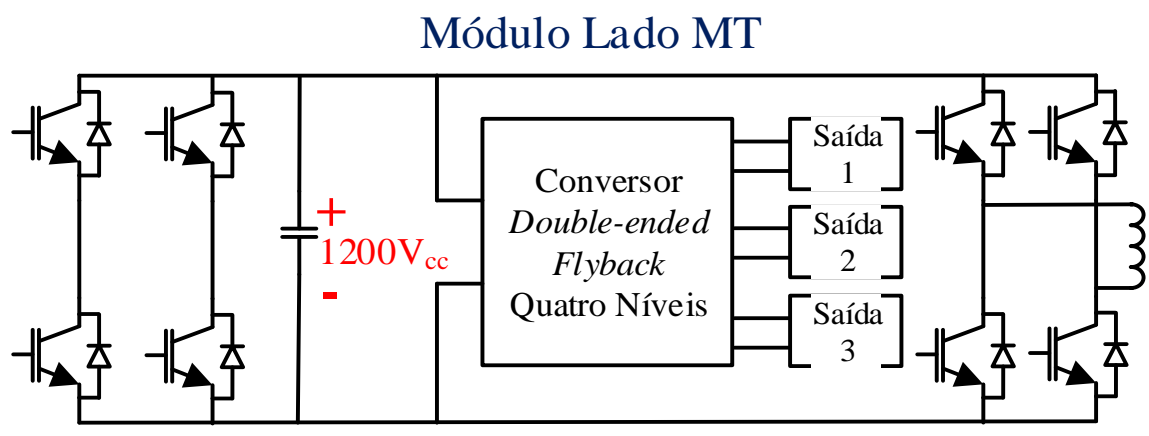


Figura 30 – Estrutura fonte auxiliar Lado MT com Conversor *Double-Ended Flyback* quatro níveis.

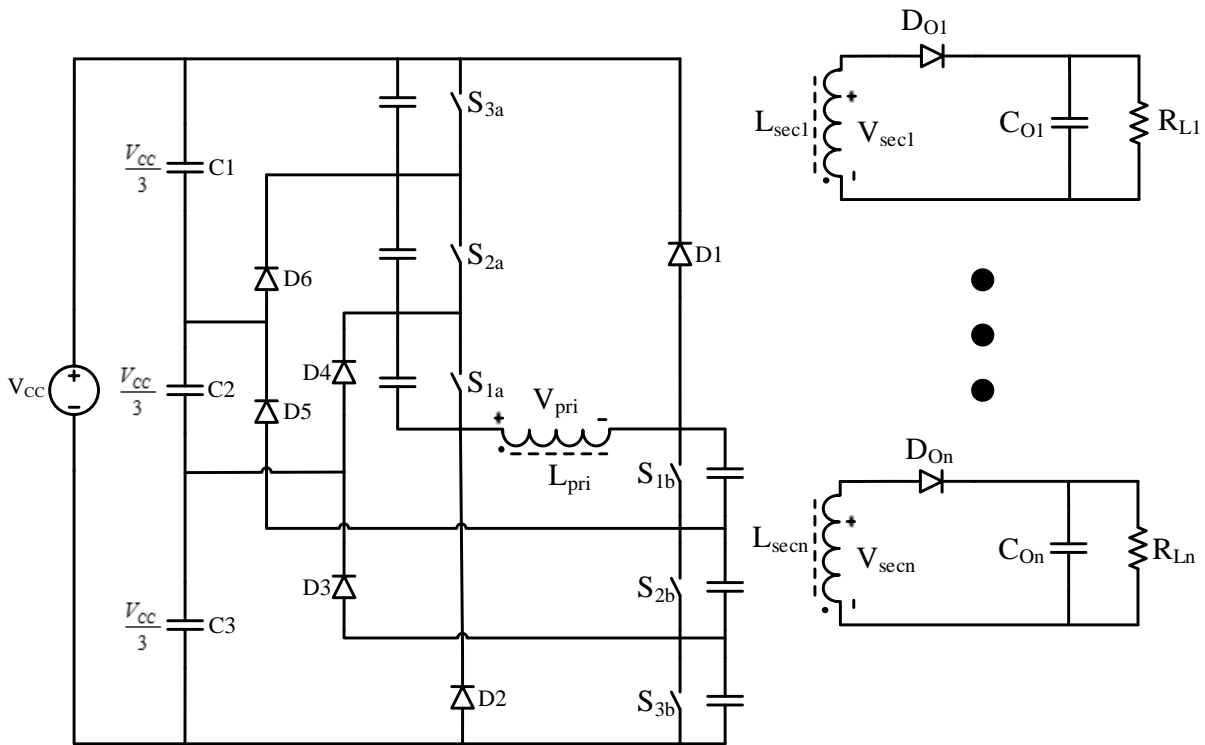


Figura 31 – Conversor Double-Ended Flyback quatro níveis

Esta topologia permite aplicar quatro níveis distintos de tensão sob o enrolamento primário do transformador. A Tabela 15 apresenta todos os estados de condução possíveis. O conversor opera em MCD para evitar a saturação do núcleo, então o ganho estático é dado por:

$$\frac{V_{sec}}{V_{pri}} = D \sqrt{\frac{R_o}{2L_{pri}f_{sw}}} \quad (48)$$

Como a fonte auxiliar de alimentação requer baixos níveis de tensão na saída, o ganho estático deve ser baixo. Considerando que carga seja constante e que o conversor opere com um limite mínimo de razão cíclica, conclui-se por (48) que para alcançar o baixo ganho estático faz-se necessário operar em frequências elevadas e/ou ter um valor elevado de indutância. Entretanto, se a tensão que é aplicada sobre o enrolamento primário, V_{pri} , for reduzida, pode-se reduzir significativamente os valores de indutância do conversor, uma vez que essa relação é quadrática.

Pelos motivos acima descritos, propõe-se uma modulação que aplique sempre a menor tensão possível no enrolamento primário. Assim, pode-se empregar um indutor acoplado *Flyback* de menor indutância e com menor relação de espiras, reduzindo volume e custo de

produção. A Tabela 16 apresenta os estados de condução que aplicam o menor nível de tensão sobre o enrolamento primário.

Tabela 15 – Estados de Condução *Flyback* Quatro Níveis

Estados de condução						Ação nos capacitores			Tensão de saída (V)
S _{3a}	S _{2a}	S _{1a}	S _{1b}	S _{2b}	S _{3b}	ΔV_{C3}	ΔV_{C2}	ΔV_{C1}	
0	0	0	1	1	1	-	-	-	0
0	0	1	1	1	0	-	-	-	0
0	0	1	1	1	1	Descarrega	Carrega	Carrega	$V_{cc}/3$
0	0	1	1	0	0	-	Carrega	-	$-V_{cc}/3$
0	1	1	1	0	0	-	-	-	0
0	1	1	1	1	0	Carrega	Descarrega	Carrega	$V_{cc}/3$
0	1	1	1	1	1	Descarrega	Descarrega	Carrega	$2V_{cc}/3$
1	1	1	0	0	0	-	-	-	0
1	1	1	1	0	0	Carrega	Carrega	Descarrega	$V_{cc}/3$
1	1	1	1	1	0	Carrega	Descarrega	Descarrega	$2V_{cc}/3$
1	1	1	1	1	1	Descarrega	Descarrega	Descarrega	V_{cc}

Tabela 16 - Estados de Condução *Flyback* Quatro Níveis para operação como fonte auxiliar.

Estados	Estados de condução						Ação nos capacitores			Tensão de saída (V)
	S _{3a}	S _{2a}	S _{1a}	S _{1b}	S _{2b}	S _{3b}	ΔV_{C3}	ΔV_{C2}	ΔV_{C1}	
Estado 1	1	1	1	1	0	0	Carrega	Carrega	Descarrega	$V_{cc}/3$
Estado 2	0	1	1	1	1	0	Carrega	Descarrega	Carrega	$V_{cc}/3$
Estado 3	0	0	1	1	1	1	Descarrega	Carrega	Carrega	$V_{cc}/3$

A partir desta tabela nota-se que os interruptores S_{1a} e S_{1b} conduzem em todos os estados e que os interruptores S_{3a} e S_{2a} operam de forma complementar a S_{2b} e S_{3b} , respectivamente. Logo, quando em condução os interruptores seguem a seguinte regra: $S_{1a} = S_{1b}$, $S_{2a} = \overline{S_{2b}}$ e $S_{3a} = \overline{S_{3b}}$. A seguir serão descritas as etapas de operação do conversor para os três estados de condução apresentados na Tabela 16.

5.2.1. Etapas de operação

Para simplificar a análise as seguintes suposições são feitas:

- a) O circuito opera em regime permanente;
- b) Todos os semicondutores são ideais;
- c) Os capacitores em paralelo com os interruptores são iguais e constantes;
- d) Os capacitores do barramento CC são considerados idênticos e com tensão constante em $V_{CC}/3$.

Cada estado de condução opera por um período e sempre é utilizado o estado que descarrega o capacitor com o maior nível de tensão. Alguns passos são comuns para os três estados de condução, então a explicação das etapas de operação estão divididas em quatro tópicos nomeados como: Estado 1, Estado 2, Estado 3 e Estados em comum. A Figura 34 mostra as formas de onda de todas as etapas descritas.

5.2.1.1. Estado 1

Este estado entra em operação quando a tensão no capacitor $C1$ é maior que a tensão em $C2$ e $C3$.

- a) **Primeira etapa (t_0, t_1):** Os interruptores S_{3a} , S_{2a} , S_{1a} e S_{1b} são colocados em condução e aplicam $V_{CC}/3$ no enrolamento primário. Esta disposição faz com que o capacitor C_1 seja descarregado enquanto C_2 e C_3 são carregados. Durante este intervalo ocorre o armazenamento de energia nos indutores acoplados do *Flyback*, Figura 32 a.
- b) **Segunda etapa (t_1, t_2):** O interruptor S_{3a} é retirado de operação, a corrente passa a circular pelo capacitor que está em paralelo com o interruptor carregando-o. A medida que este capacitor é carregado a tensão sobre o

enrolamento primário diminui. Esta etapa termina quando a tensão deste capacitor alcança $V_{cc}/3$, Figura 32 b.

- c) **Terceira etapa (t_2, t_3):** O diodo D_6 entra em condução. Neste momento a tensão sobre o enrolamento primário do transformador também é 0V, Figura 32 c.
- d) **Quarta etapa (t_3, t_4):** O interruptor S_{2a} é retirado de operação, a corrente passa a circular pelo capacitor que está em paralelo com a chave. Durante esta etapa a tensão no enrolamento primário torna-se negativa. Esta etapa termina quando a soma da tensão nos capacitores em paralelo com os interruptores S_{3a} e S_{2a} é igual a $\frac{2}{3} \cdot V_{cc}$. Neste momento o diodo D_4 é diretamente polarizado, Figura 32 d.

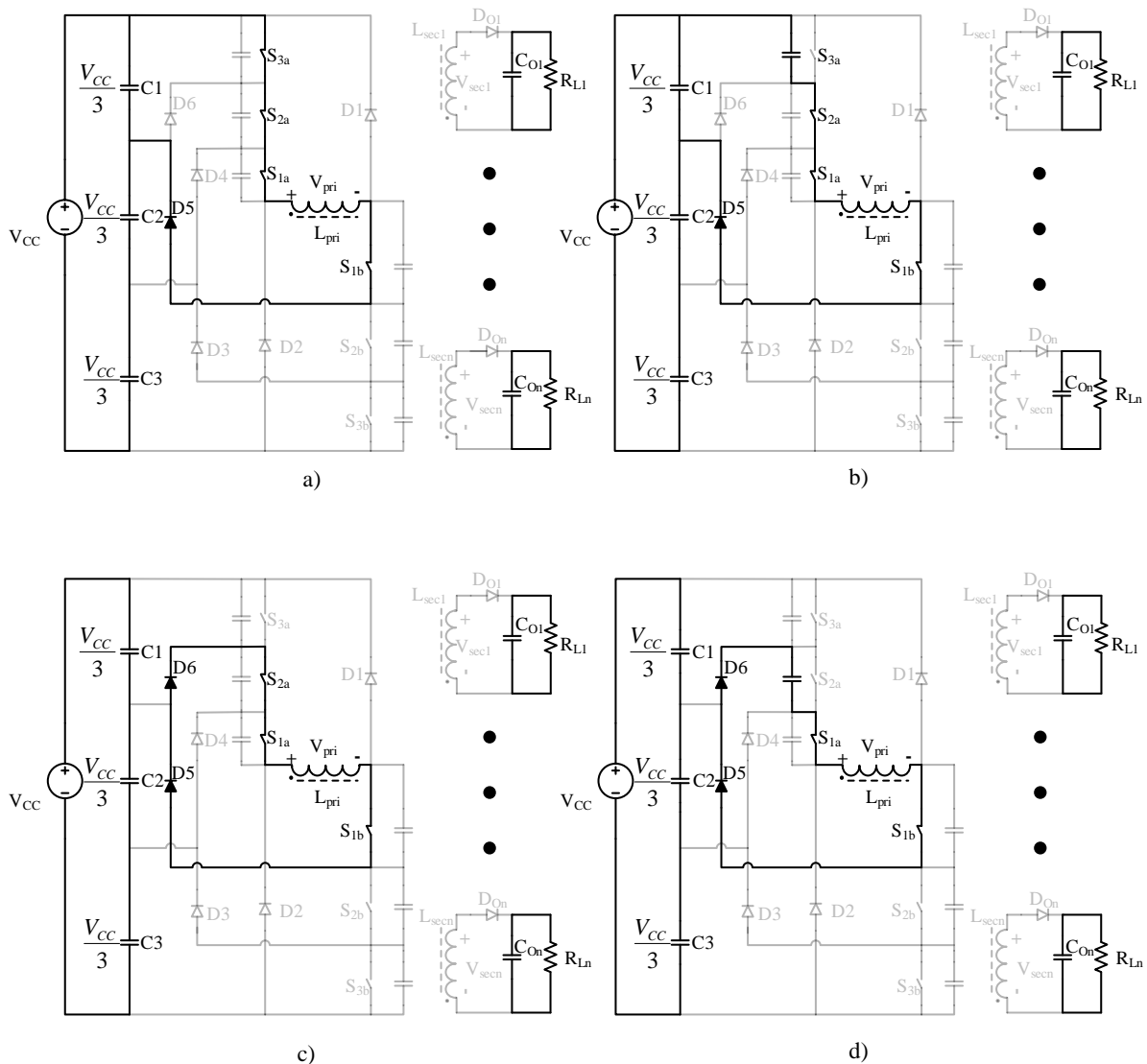


Figura 32 - Estado de Condução 1: a) Primeira etapa; b) Segunda etapa; c) Terceira etapa; d) Quarta etapa.

5.2.1.2. Etapas em Comum

As etapas que serão descritas nesta seção são comuns a todos os Estados de Condução, e acontecem nos durante os intervalos de tempos mostrado entre parênteses.

- a) **Primeira etapa (t_4, t_5); (t_{11}, t_{12}); (t_{20}, t_{21}):** Nesta etapa os diodos $D4$ e $D5$ estão diretamente polarizados. A tensão sobre o enrolamento primário é $-V_{cc}/3$, esta condição se mantém até que os interruptores S_{1a} e S_{1b} sejam retirados de condução, Figura 33 a.
- b) **Segunda etapa (t_5, t_6); (t_{12}, t_{13}); (t_{21}, t_{22}):** Os interruptores S_{1a} e S_{1b} são retirados de condução ao mesmo tempo. Isto pode ser realizado porque eles pertencem a braços distintos. A corrente circula pelos capacitores paralelos, carregando-os. A etapa termina quando a soma da tensão dos três capacitores em paralelo com os interruptores, do mesmo braço, alcança o nível da tensão de entrada, Figura 33 b.
- c) **Terceira etapa (t_6, t_7); (t_{13}, t_{14}); (t_{22}, t_{23}):** Os diodos $D1$ e $D2$ são diretamente polarizados, e permanecem conduzindo até que toda a energia armazenada na indutância de dispersão seja devolvida para a entrada. Durante esta etapa a tensão aplicada sobre o enrolamento primário é $-V_{cc}$, Figura 33 c.
- d) **Quarta etapa (t_7, t_8); (t_{14}, t_{15}); (t_{23}, t_{24}):** A energia armazenada nos indutores acoplados *Flyback* é entregue para a carga e a tensão no enrolamento primário é $V_o \frac{N_{pri}}{N_{sec}}$, Figura 33 d.
- e) **Quinta etapa (t_8, t_9); (t_{15}, t_{16}); (t_{24}, t_{25}):** Quando toda energia é entregue a carga o diodo de saída deixa de conduzir e a carga passa ser alimentada pelo capacitor de saída. A tensão sobre o enrolamento primário é $0V$, Figura 33 e.

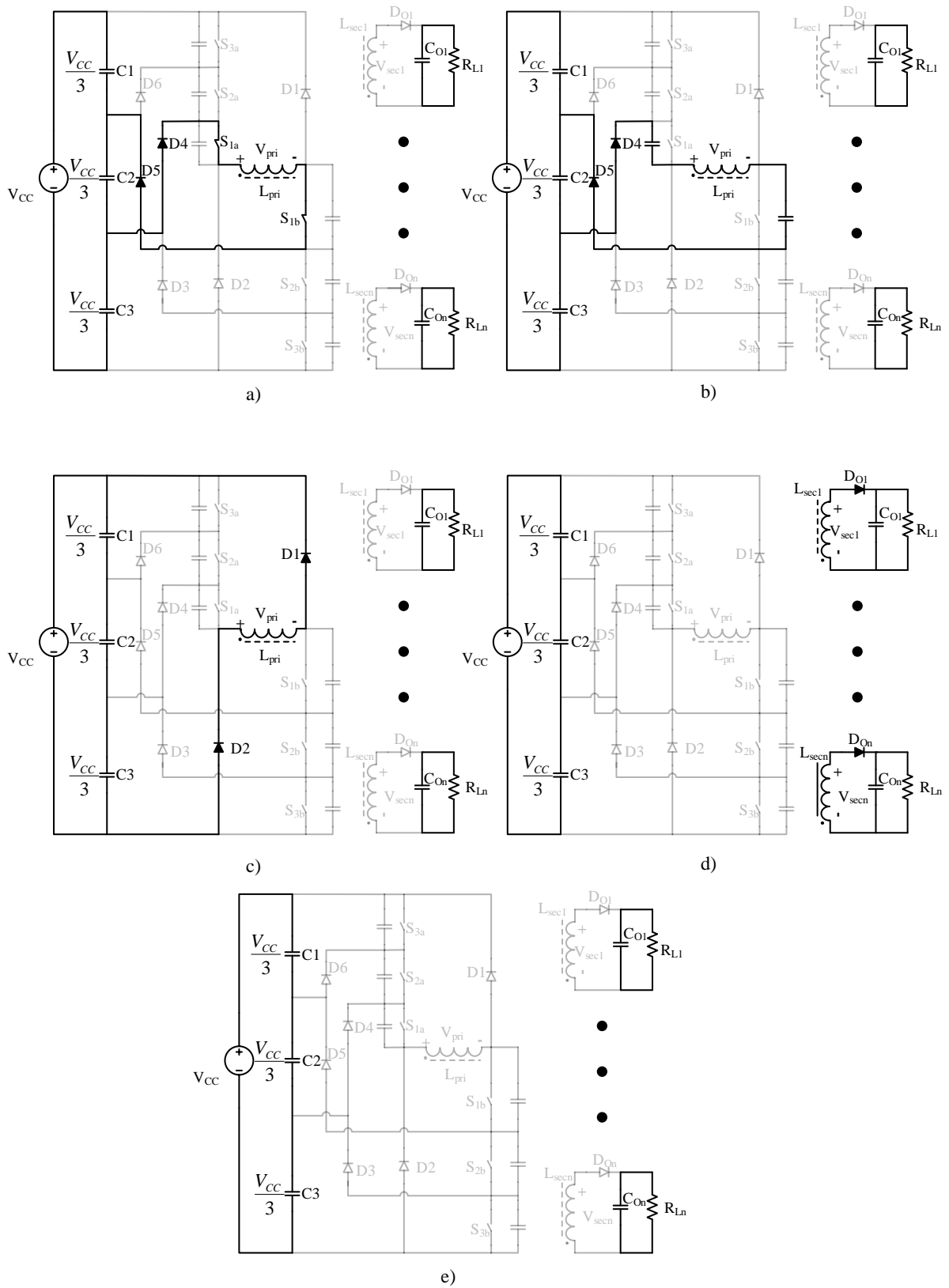


Figura 33 – Etapas de operação em comum a todos estados de condução: a) Primeira etapa; b) Segunda etapa; c) Terceira etapa; d) Quarta etapa; e) Quinta etapa.

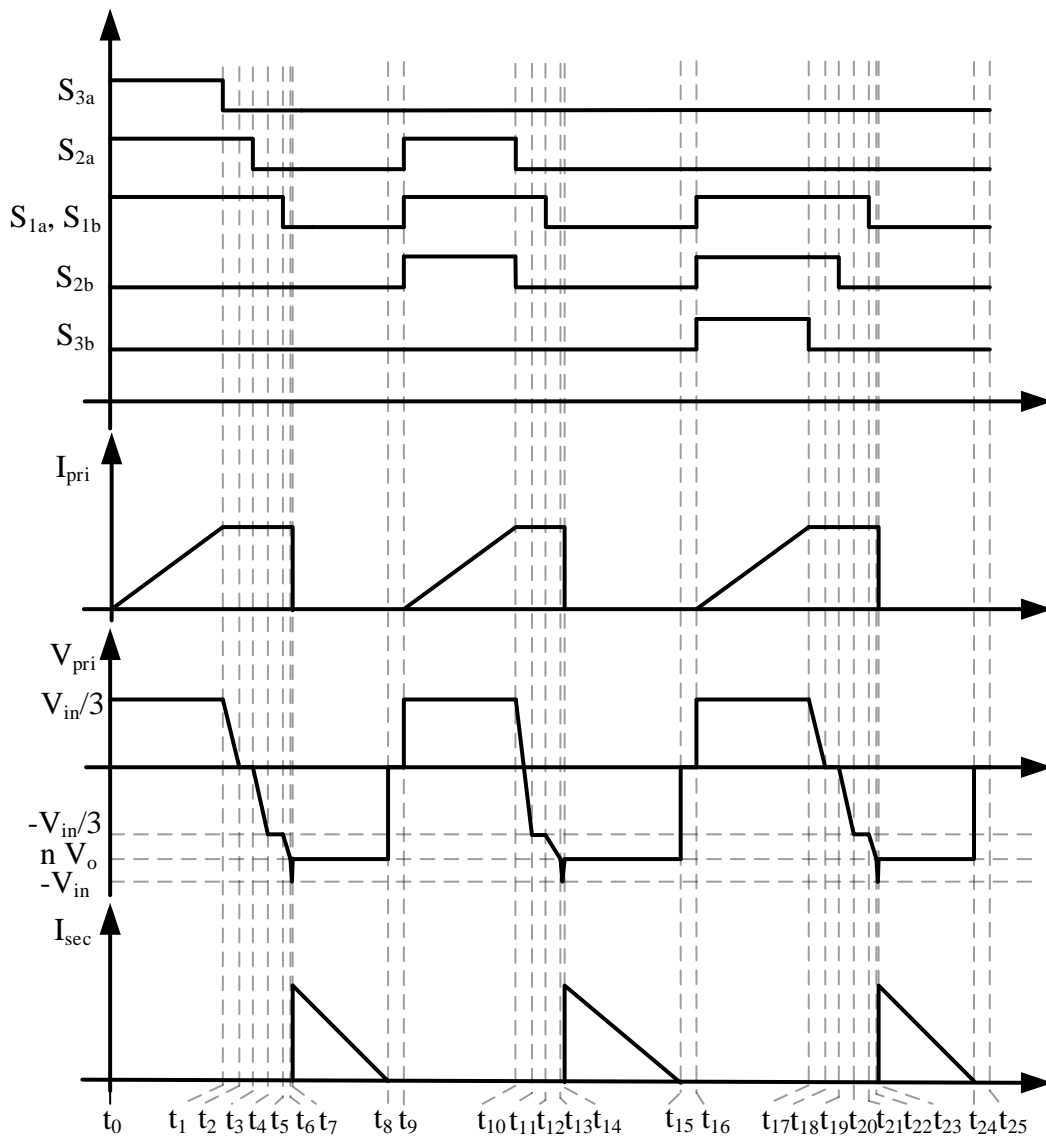


Figura 34 – Formas de onda do Conversor *Double-Ended Flyback* quatro níveis.

5.2.1.3. Estado 2

Este estado de condução ocorre quando a tensão no capacitor C_2 for maior que as tensões nos capacitores C_1 e C_3 .

- a) **Primeira etapa (t_9, t_{10}):** Os interruptores S_{2a} , S_{1a} , S_{1b} e S_{2b} são colocados em condução, armazenando energia nos indutores acoplados *Flyback*. A tensão aplicada no enrolamento primário é $V_{cc}/3$ e durante esta etapa o capacitor C_2 se descarrega enquanto C_1 e C_3 se carregam, Figura 35 a.

- b) **Segunda etapa (t_{10}, t_{11}):** Os interruptores S_{2a} e S_{2b} são retirados de condução ao mesmo tempo. A corrente circula pelos capacitores em paralelo carregando-os. Quando a tensão nestes capacitores alcançarem $V_{cc}/3$, os diodos $D4$ e $D5$ entram em condução, Figura 35 b. Então repetem-se as etapas que são comuns a todos os Estados de Condução apresentadas na Figura 33.

5.2.1.4. Estado 3:

Este estado de condução ocorre quando a tensão no capacitor C_3 for maior que as tensões em C_1 e C_2 .

- a) **Primeira Etapa (t_{16}, t_{17}):** Os interruptores S_{1a} , S_{1b} , S_{2b} e S_{3b} são colocados em condução, armazenando energia nos indutores acoplados *Flyback*. A tensão aplicada no enrolamento primário é $V_{cc}/3$ e durante esta etapa o capacitor C_3 é quem fornece energia para o primário, descarregando-se enquanto C_1 e C_2 são carregados, Figura 36 a.
- b) **Segunda etapa (t_{17}, t_{18}):** O interruptor S_{3b} é retirado de operação, a corrente passa a circular pelo capacitor que está em paralelo com o interruptor carregando-o. A medida que este capacitor é carregado a tensão sobre o enrolamento primário diminui. Esta etapa termina quando a tensão deste capacitor alcança $V_{cc}/3$, Figura 36 b.

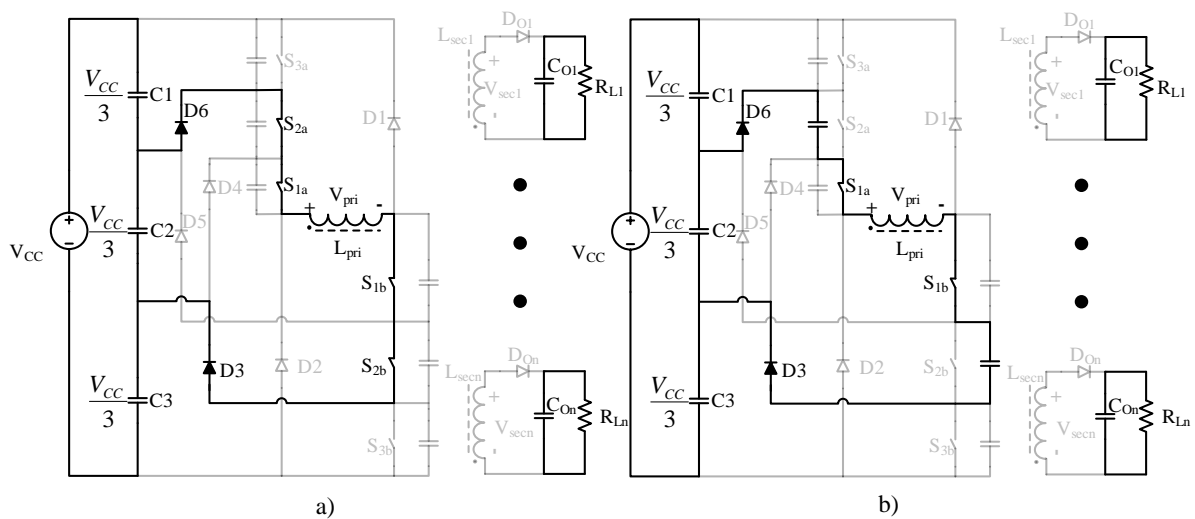


Figura 35 - Estado de Condução 2: a) Primeira etapa; b) Segunda etapa.

- c) **Terceira etapa (t_{18}, t_{19}):** O diodo $D3$ entra em condução. Neste momento a tensão sobre o enrolamento primário do transformador é $0V$, Figura 36 c.
- d) **Quarta etapa (t_{19}, t_{20}):** O interruptor S_{2b} é retirado de operação, a corrente passa a circular pelo capacitor que está em paralelo com a chave. Durante esta etapa a tensão no enrolamento primário torna-se negativa. Esta etapa termina quando a soma da tensão nos capacitores em paralelo com os interruptores S_{3b} e S_{2b} é igual a $\frac{2}{3} \cdot V_{cc}$. Neste momento o diodo $D5$ é diretamente polarizado, Figura 36 d. Então se repetem as operações que são comuns a todos Estados de Condução apresentadas na Figura 33.

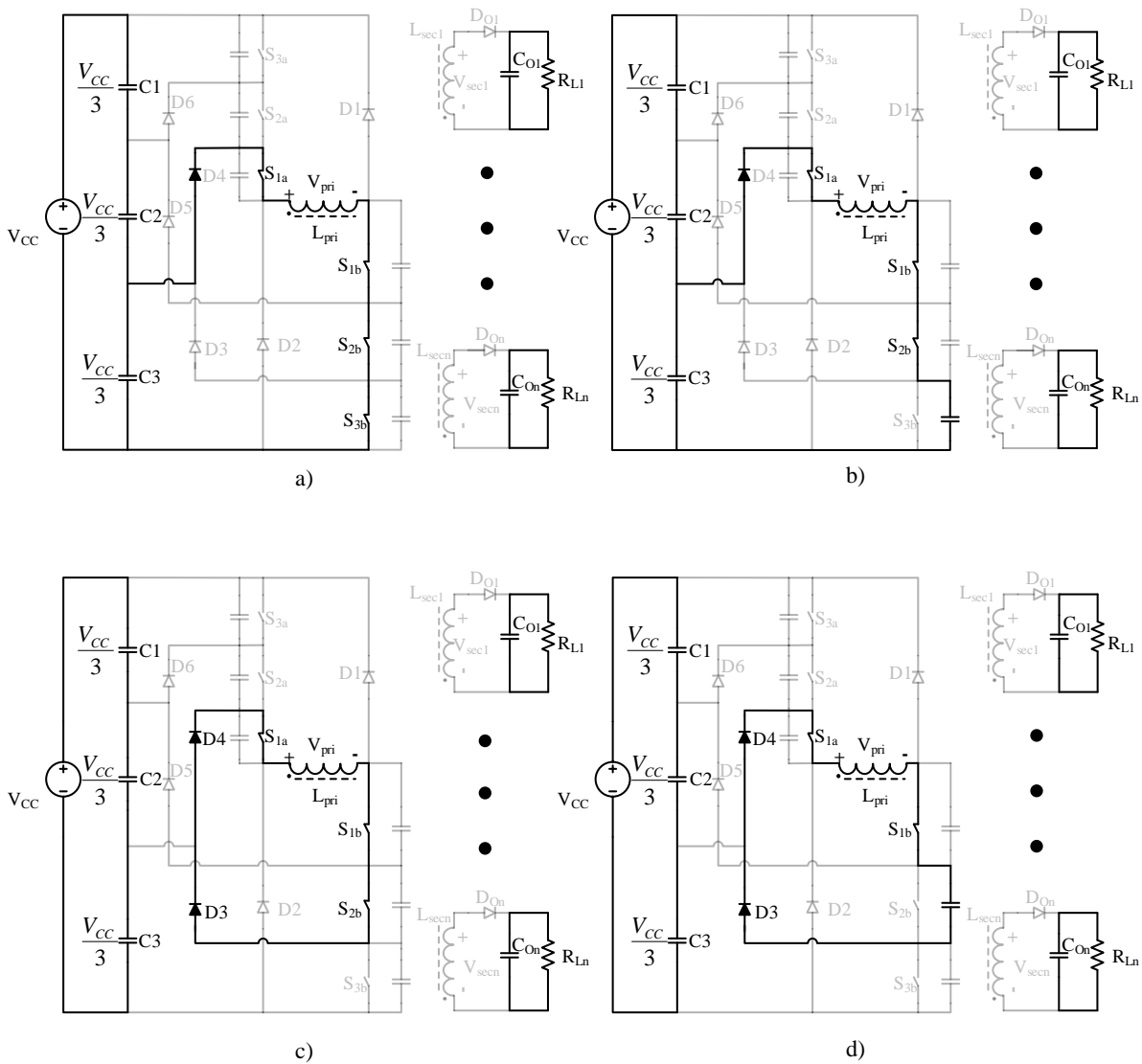


Figura 36 - Estado de Condução 1: a) Primeira etapa; b) Segunda etapa; c) Terceira etapa; d) Quarta etapa.

Uma característica interessante que deve ser mencionada é que se o conversor operar em altas frequências, como é o caso, a capacitância C_{ds} dos MOSFETs é suficiente para garantir o grampeamento dos mesmos. Ademais, pode ser visualizado nas etapas de operação apresentadas que independente do estado de condução escolhido, sempre há quatro interruptores conduzindo. Ainda, os interruptores sempre entram em condução ao mesmo tempo, ou seja, o sinal PWM é o mesmo. Assim, é possível realizar o acionamento de todo o conversor através da comparação do sinal PWM com um sinal para selecionar os interruptores que entram em condução. O atraso na saída de condução pode ser obtido utilizando distintos resistores de disparo, como realizado em (COELHO, 2004).

Sendo assim, a distribuição do sinal PWM de acionamento pode ser realizado conforme apresentado na Figura 37. Neste caso, utiliza-se uma porta lógica do tipo AND para comparar o sinal PWM com o sinal de seleção. Esta estratégia permite a utilização de um microcontrolador de menor custo, pois só é necessário um sinal PWM ao invés de seis. Outra vantagem ao utilizar esta estratégia de acionamento é que a malha de controle atua da mesma forma que para um conversor *Double-ended Flyback* convencional.

Ainda, essa estratégia de modulação permite que o controle e acionamento sejam feitos de forma analógica, através de circuitos integrados, como por exemplo: TEA1733LT ou LM2585. Neste caso, se faz necessário a utilização de multiplexadores para realizar a escolha dos interruptores que devem ser acionados. No entanto, a utilização de circuitos integrados requer um grande cuidado em relação a blindagem de ruídos eletromagnéticos. Pois, devido aos altos níveis de tensão envolvidos há ruídos causados pelo dv/dt dos interruptores, que podem afetar o controle do dispositivo.

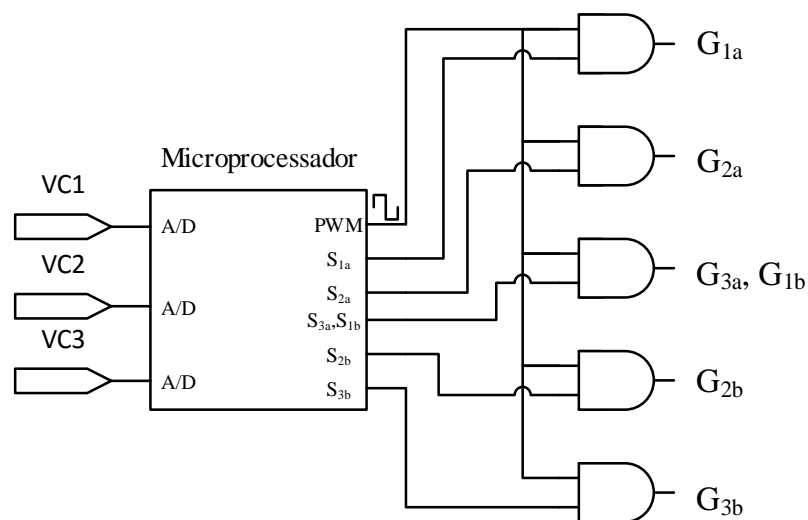


Figura 37 – Sugestão de distribuição dos sinais de acionamento para o Flyback quatro níveis.

Outra vantagem que se obtém a partir da modulação proposta está relacionada a uma limitação de ganho que se aplica aos conversores *Double-Ended Flyback*. Esta limitação foi abordada por (COELHO, 2004), e ela acontece durante a etapa em que o enrolamento secundário entrega a energia que está armazenada na indutância mútua para carga. Durante esta etapa a tensão no enrolamento primário é dada por $V_{pri} = V_o \frac{N_{pri}}{N_{sec}}$, dependendo da relação de espiras adotada, a tensão rebatida para o primário pode se tornar maior que a tensão de entrada. Se isso ocorrer, os diodos *D1* e *D2* serão polarizados e a energia armazenada na indutância é devolvida para a entrada, não sendo entregue a carga, Figura 38. Entretanto, a modulação adotada reduz a relação de espiras do transformador em 3 vezes, consequentemente a tensão rebatida também diminui nesta proporção, o que praticamente elimina a possibilidade desta situação ocorrer.

Uma característica desfavorável a esse conversor é que os diodos de grameamento devem suportar distintos níveis de tensão. Assim, para que se possa utilizar dispositivos com as mesmas especificações é comum utilizar diodos conectados em série. Então, substitui-se os diodos *D4* e *D5*, por dois conectados em série e os diodos *D1* e *D2*, por três em série. A utilização de mais diodos não acrescenta grande volume, como o caso dos capacitores flutuantes, porém aumentam-se as perdas, já que a corrente circula por mais semicondutores.

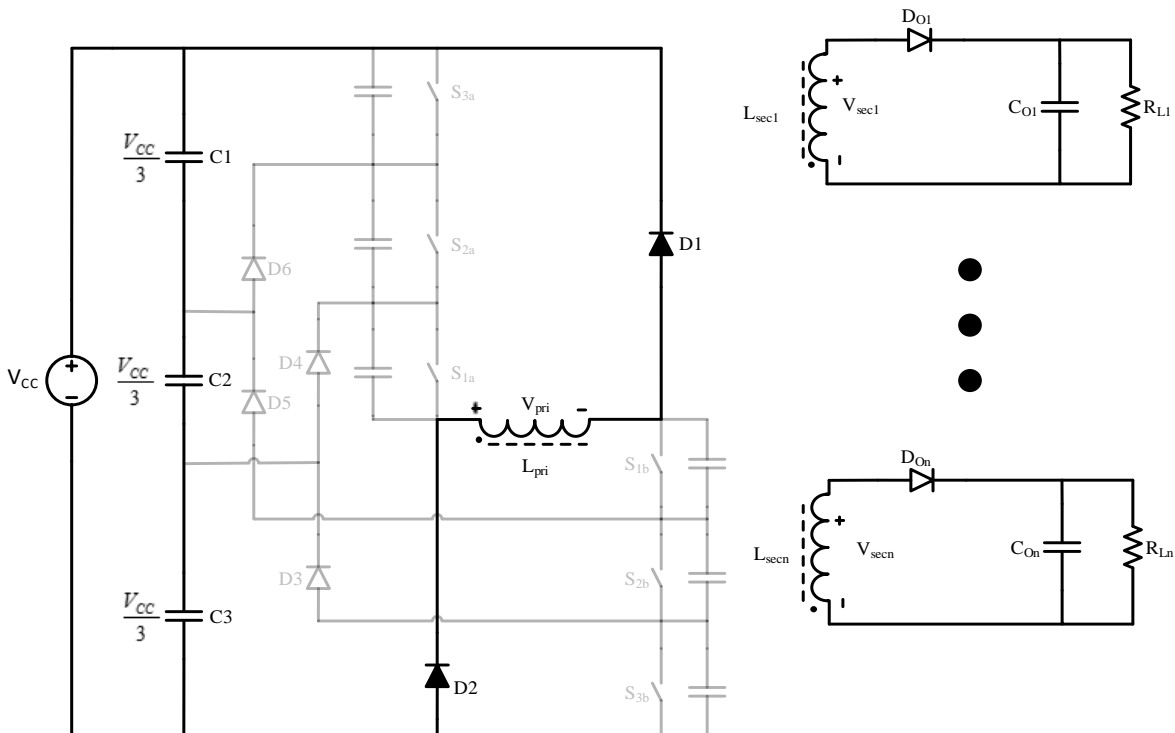


Figura 38 – Situação em que a energia armazenada é devolvida para entrada.

Outra peculiaridade referente ao módulo do SST, que aqui se torna uma vantagem está no agrupamento dos capacitores de barramento. Devido a elevada tensão, o barramento do lado MT é composto por 6 capacitores conectados em série, Figura 39. Deste modo, para esta proposta, pode-se utilizar os mesmos capacitores do barramento CC, o que reduz o volume da fonte auxiliar. Além disso, a modulação proposta para o conversor *Double-Ended Flyback* quatro níveis auxilia no equilíbrio de tensão sobre capacitores, o que é benéfico para o conversor de potência. Ademais, o compartilhamento dos capacitores evita a necessidade de circuito de pré-carga, pois a fonte auxiliar se beneficia da pré-carga do conversor principal.

5.3. Projeto do Conversor *Double-Ended Flyback* quatro níveis

Para que seja realizada uma comparação justa com a estrutura apresentada no capítulo anterior, este conversor será projetado para a mesma frequência de comutação, 100kHz. Visto que a modulação utilizada sempre aplica $V_{cc}/3$ no enrolamento primário, o elemento magnético é idêntico ao projetado no capítulo anterior, e apresentado no Apêndice A, assim como as correntes envolvidas. Desta, forma não se faz necessário um novo projeto.

Além disso, o conversor tem a mesma quantidade de níveis que o conversor de capacitores flutuantes. Assim, os níveis de tensão envolvidos são os mesmos o que possibilita a utilização dos mesmos componentes.

5.4. Análise de rendimento da topologia proposta

A medida que as grandezas envolvidas são as mesmas, as perdas nos componentes também serão iguais. A diferença de rendimento se dá pelo número de componentes em operação.

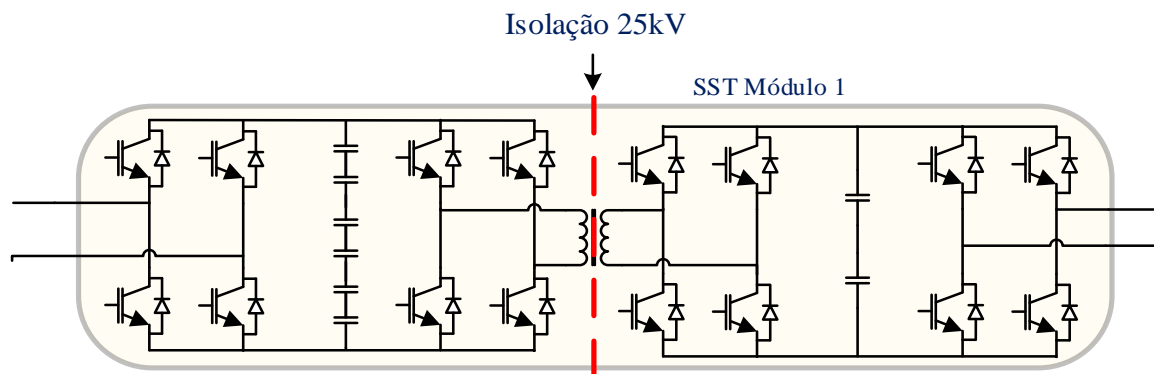


Figura 39 – Distribuição dos capacitores no módulo de potência do SST

Conforme as etapas de operação que foram apresentadas, independentemente do estado de condução utilizado, sempre há quatro interruptores e, no máximo, três diodos em condução. Além disso, do mesmo modo que no *Double-Ended Flyback*, as perdas nos diodos *D1* e *D2*, foram desconsideradas, devido ao pequeno intervalo de tempo que permanecem em condução. A Tabela 17 lista as perdas no conversor *Double-ended Flyback* quatro níveis.

Esta topologia tem estimativa de rendimento de 82,34%, o que significa que ela é menos eficiente que a topologia de capacitores flutuantes. Essa diferença ocorre devido ao maior número de semicondutores em condução.

5.5. Comparação entre as topologias

Uma comparação entre as duas topologias apresentadas deve ser realizada para definir qual será utilizada como fonte auxiliar de alimentação para o lado MT. A Tabela 18 apresenta uma relação da quantidade de componentes necessários para cada topologia. O número de MOSFETs é o mesmo para ambas, assim como os diodos que são utilizados como retificadores no lado secundário. A principal diferença está no número de capacitores e diodos no lado primário.

Tabela 17 – Perdas nos semicondutores de potência do Conversor *Double-Ended Flyback* quatro níveis

Componente	Potência Dissipada	Quantidade de componentes em operação	Potência Total Dissipada
Perdas MOSFET	0,712W	4	2,849W
Perdas diodo MURS480ET3G	0,386W	3	1,157W
Perdas diodo EPG50C	0,848W	4	3,393W
Perdas diodo ES3D/DB	0,646W	2	1,291W
Perdas <i>Indutor acoplado Flyback</i>	0,135W	1	0,135W
Perdas totais Conversor <i>Double-Ended Flyback</i> quatro níveis			8,826W
Rendimento			82,34%

Tabela 18 - Quantidade de componentes para as duas opções de fontes para o lado MT.

Descrição		Capacitores Flutuantes com <i>Double-ended Flyback</i>	Conversor <i>Double- ended Flyback</i> quatro níveis
Número de MOSFETs		6	6
Número de Diodos	Primário – 800V	5	12
	Secundário – 30V	6	6
Número de Capacitores	Primário – 400V (Filme de Polipropileno)	6	0
	Acoplamento - 400V (Filme de Polipropileno)	2	0
	Secundário – 30V (Eletrolítico)	6	6
Número de elementos Magnéticos		2	1

A topologia *Double-ended Flyback* quatro níveis requer um maior número de diodos, pois são eles que realizam o grampeamento de tensão sobre os interruptores. Não necessita capacitores para o lado primário, pois como citado anteriormente, essa topologia compartilha os capacitores do barramento do conversor de potência.

O conversor de capacitores flutuantes necessita de mais capacitores e é necessário um barramento intermediário para realizar o acoplamento dos conversores. Este barramento é composto por um filtro LC, onde o indutor limita a corrente circulante entre os conversores e o capacitor deve manter a tensão no barramento em um nível estável. Logo, se fazem necessários um elemento magnético e um banco de capacitores adicionais.

A Tabela 19 apresenta as perdas para cada conversor proposto e consequentemente o rendimento de cada conversor. Os dispositivos que têm maior peso nas perdas são diodos, como o conversor *Double-Ended Flyback* quatro níveis contém mais diodos em condução em relação ao conversor de capacitores flutuantes, ele apresenta um rendimento inferior. Porém, esta diferença de rendimento é de apenas 1,49% e com o passar do tempo tende a diminuir, uma vez que a resistência ESR dos capacitores aumentam conforme eles envelhecem. Assim sendo, pode-se afirmar que os conversores se equivalem em questão de rendimento.

Tabela 19 – Comparação de perdas nos semicondutores para a fonte do Lado MT

Descrição	Capacitores Flutuantes + <i>Double- Ended Flyback</i>	Conversor <i>Double-Ended Flyback</i> quatro níveis
Perdas MOSFETs	2,328W	2,849W
Perdas Diodos	5,457W	5,842W
Perdas Elemento Magnético	0,249W	0,135W
Perdas Capacitores Flutuantes	0,0487W	–
Perdas Totais	8,083W	8,826W
Rendimento Conversor	83,83%	82,34%

Apesar de não ter sido realizada uma análise de custos, o conversor de capacitores flutuantes tende a ser mais oneroso que o conversor *Double-ended Flyback* de quatro níveis. Isso porque, o capacitor de polipropileno tem custo considerável e também porque se faz necessário um circuito adicional para realizar a pré-carga dos capacitores flutuantes.

Outra questão que deve ser levada em consideração para a escolha da topologia a ser adotada é em relação a complexidade do controle dos conversores. O conversor *Double-ended Flyback* de quatro níveis necessita de um controle extremamente simples. Apenas um sinal PWM é necessário para acionar todos os interruptores, deste modo, a malha de controle atua como se fosse um conversor *Double-ended Flyback* convencional. Além disso, a tensão nos capacitores de barramento que devem ser monitorados, compartilham o mesmo ponto referencial. Assim, pode-se realizar este monitoramento através de divisores resistivos.

Já a proposta do conversor com capacitores flutuantes requer um controle mais elaborado o que o torna custoso. Os braços compostos pelos capacitores flutuantes não compartilham o mesmo referencial, assim se faz necessário sensores de tensão isolados para monitorar a tensão sobre estes dispositivos. Além disso, são necessários no mínimo 4 sinais PWM distintos para o acionamento dos conversores. A inicialização deste conversor também é complexa, pois deve ser realizada em três etapas: na primeira realiza-se a pré-carga dos capacitores flutuantes com o conversor *Double-Ended Flyback* desconectado; na segunda realiza-se a pré-carga do barramento intermediário e só após esse barramento estar carregado é que o conversor *Double-ended Flyback* pode iniciar a operar, o que se caracteriza a terceira etapa.

Por estes motivos, decidiu-se utilizar como fonte auxiliar de alimentação para o lado MT o conversor *Double-Ended Flyback* quatro níveis. Apesar dele apresentar um rendimento inferior, a simplicidade de operação foi fator determinante para essa escolha. Partindo do princípio que a fonte deve ser robusta, quanto menos complexa for a inicialização e o controle, menor é a probabilidade de ocorrer algum problema.

5.6. Conclusão

Neste capítulo foi apresentada a segunda proposta para obtenção da fonte auxiliar de alimentação para o lado MT. Esta proposta é baseada em um conversor *Double-ended Flyback* de quatro níveis. Devido a disposição dos capacitores de barramento do conversor de potência, é possível utilizá-los como entrada da fonte auxiliar, o que reduz o volume da fonte auxiliar.

Também foi apresentada uma proposta de modulação que além de minimizar o efeito da limitação de ganho imposta pelas topologias *Double-ended*, possibilita alcançar um baixo ganho estático com um valor de indutância reduzido. Além disso, a estratégia de modulação adotada auxilia na equalização da tensão dos capacitores do barramento de MT, o que é benéfico para o SST e elimina um dos problemas do conversor utilizado em (COELHO, 2004). Ainda, a malha de controle atua como se estivesse controlando um conversor *Double-ended Flyback* convencional, pois apenas um sinal PWM é necessário.

Por fim, realizou-se uma comparação entre as duas topologias apresentadas e decidiu-se que o conversor *Double-ended Flyback* será utilizado como fonte auxiliar no lado MT, devido a simplicidade de seu controle.

6. DESENVOLVIMENTO DO CONVERSOR *DOUBLE-ENDED FLYBACK* DE QUATRO NÍVEIS

6.1. Introdução

Este capítulo apresentará o desenvolvimento do conversor *Double-Ended Flyback* de quatro níveis utilizado como fonte auxiliar para o lado MT. Além disso, este capítulo trás o projeto do controlador utilizado e os circuitos utilizados para o monitoramento de tensão e acionamento dos interruptores. Assim, como o circuito de alimentação auxiliar. Por fim, são apresentados os resultados experimentais obtidos para esta topologia.

O conversor *Double-Ended Flyback* quatro níveis foi implementado com os componentes citados no capítulo anterior e também com o elemento magnético projetado conforme Apêndice A.

6.2. Implementação do controle de conversor.

Para o controle do conversor foi utilizado o microcontrolador Stellaris LM4F120H5QR, Figura 40, e a arquitetura que foi sugerida na Figura 37. Desta forma, desde que os atrasos necessários na saída de condução sejam realizados via *hardware*, necessita-se de apenas um sinal PWM para o acionamento dos interruptores. Então pode-se dividir o controle do conversor em duas malhas: uma responsável pela equalização das tensões nos capacitores do barramento de entrada e a outra responsável pela regulação da tensão de saída da fonte auxiliar. Estes controles atuam concomitantemente e podem ser analisados separadamente.

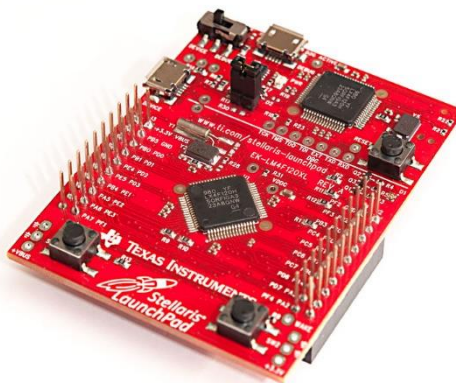


Figura 40 - Microcontrolador Stellaris LM4F120H5QR.

6.2.1. Regulação da tensão nos capacitores de entrada

Para definir qual capacitor de entrada está mais carregado, faz-se necessário circuitos de medição de tensão nestes capacitores. O circuito utilizado como medidor de tensão é mostrado na Figura 41. Utiliza-se um destes circuitos para cada um dos três pontos que devem ser monitorados. As medições estão referenciadas ao terminal negativo do barramento do lado MT, este medidor é composto por 5 blocos que serão descritos a seguir.

Os divisores resistivos utilizados no bloco (I) são idênticos para os três pontos de medição. Desta forma, a tensão resultante no ponto V_m é diferente para os três medidores, pois a tensão V_c para cada medidor é 1200V, 800V e 400V, respectivamente. Então, faz-se necessário compensar esta diferença de medida. O bloco (II) é quem realiza a compensação através da relação R_4/R_3 , com auxílio de um amplificador operacional. Ainda, o capacitor C_1 comporta-se como um filtro passa baixas para que os ruídos de alta frequência não sejam amplificados. Após este bloco, as tensões medidas estão no mesmo nível de grandeza, entretanto como o amplificador utilizado é inversor faz-se necessário inverter novamente o sinal, o que é feito pelo bloco (III). Neste bloco (III), utiliza-se um potenciômetro para realizar o ajuste fino das medidas e um filtro passa baixas. Após ser invertido o sinal passa pelo bloco(IV), o qual consiste de um filtro passa baixas de segunda ordem do tipo *Sallen-Key*, utiliza-se este filtro para atenuar os ruídos em alta frequência. Finalmente, no bloco (V), utiliza-se um capacitor para estabilizar o sinal e um diodo zener para proteger a entrada do conversor A/D do microcontrolador. Neste ponto, o sinal está condicionado para ser conectado ao microcontrolador.

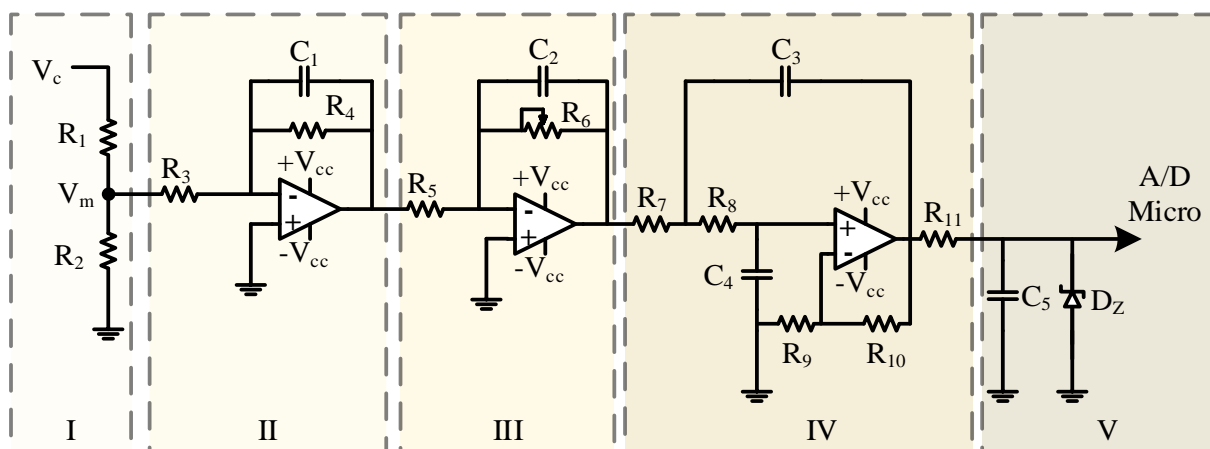


Figura 41 – Circuito de monitoramento da tensão nos capacitores de barramento

6.2.2. Distribuição do sinal PWM

A Figura 42 mostra como é realizada a seleção dos interruptores que devem ser acionados. O microcontrolador lê os sinais dos conversores A/D, compara para obter a informação de qual capacitor está mais carregado e coloca nível lógico alto nas saídas referente aos interruptores que devem ser acionados (I). Na segunda etapa (II) realiza-se, através de uma porta lógica do tipo AND, a comparação do sinal PWM com o sinal de seleção. Na saída da porta lógica conecta-se um buffer para evitar quedas de tensão no sinal de acionamento. Após o buffer, utiliza-se um circuito para converter o sinal de tensão em corrente (III), pois o sinal de corrente tem maior imunidade a ruídos eletromagnéticos. Por fim, o sinal de acionamento é conectado ao opto-acoplador ACNV3130 (IV).

Utiliza-se um circuito deste para cada interruptor do conversor, os sinais de acionamento dos interruptores S_{1a} e S_{1b} não precisam vir do microcontrolador, pois estes interruptores operam em todos estados de condução. Nestes casos o sinal de seleção da porta lógica AND, sempre estará em nível lógico alto.

6.2.3. Acionamento dos interruptores

O acionamento dos interruptores é realizado pelo circuito de disparo apresentado na Figura 43. O opto-acoplador ACNV3130 tem isolamento galvânica de $2,4kV$ e contém um circuito totem-pole integrado, desta forma além de isolar ele amplifica o sinal de acionamento proveniente do controle.

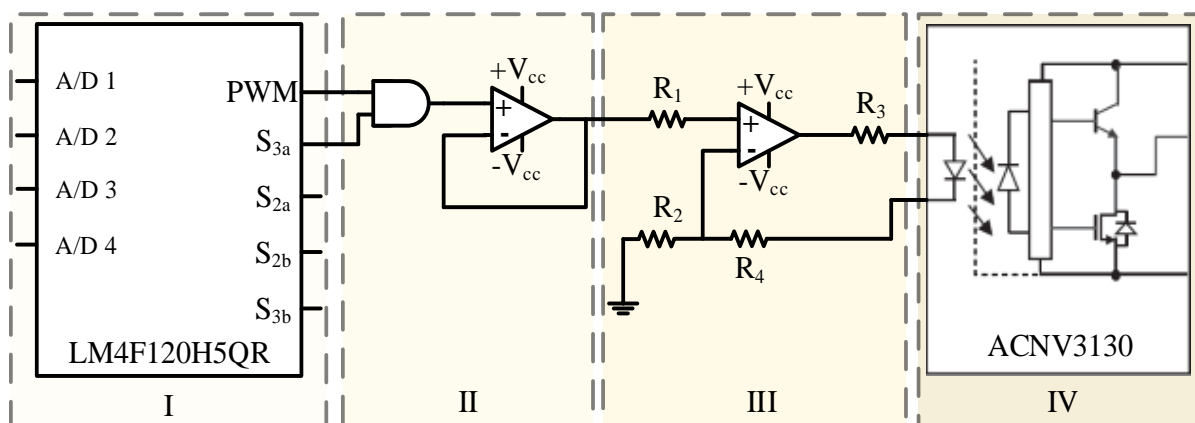


Figura 42 – Circuito de seleção dos interruptores a ser acionados

Durante a entrada em condução a corrente de acionamento circula pelos resistores R_{Gent} e R_{Gsai} , como R_{Gent} é bem menor que R_{Gsai} a entrada em condução é praticamente a mesma para todos os interruptores. Na saída de condução o diodo D_1 não permite que circule corrente por R_{Gent} , assim a saída de condução é limitada por R_{Gsai} . Desta forma utiliza-se valores distintos para cada interruptor, assim se obtém o atraso de condução necessário para garantir o grampeamento de tensão nos interruptores. Durante o bloqueio do interruptor aplica-se, por D_{Z1} , uma tensão negativa de 5 V entre os terminais *gate* e *source*. Isso é feito com intuito de prevenir disparos acidentais do dispositivo. Os diodos D_{Z2} e D_{Z3} são utilizados para proteção de sobretensão (KIRSTEN, 2014). A Figura 44 apresenta os sinais de acionamento para os interruptores S_{3a} , S_{2a} e S_{1a} provenientes do circuito da Figura 43.

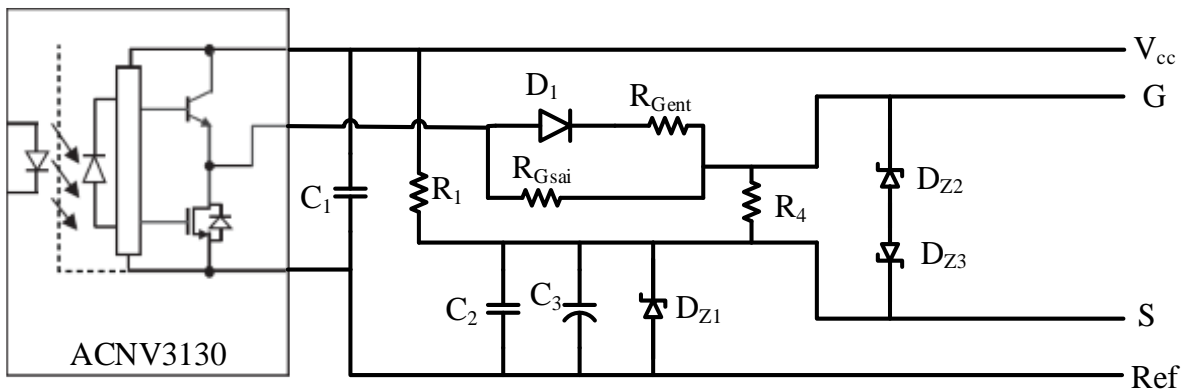


Figura 43 – Circuito de disparo dos interruptores

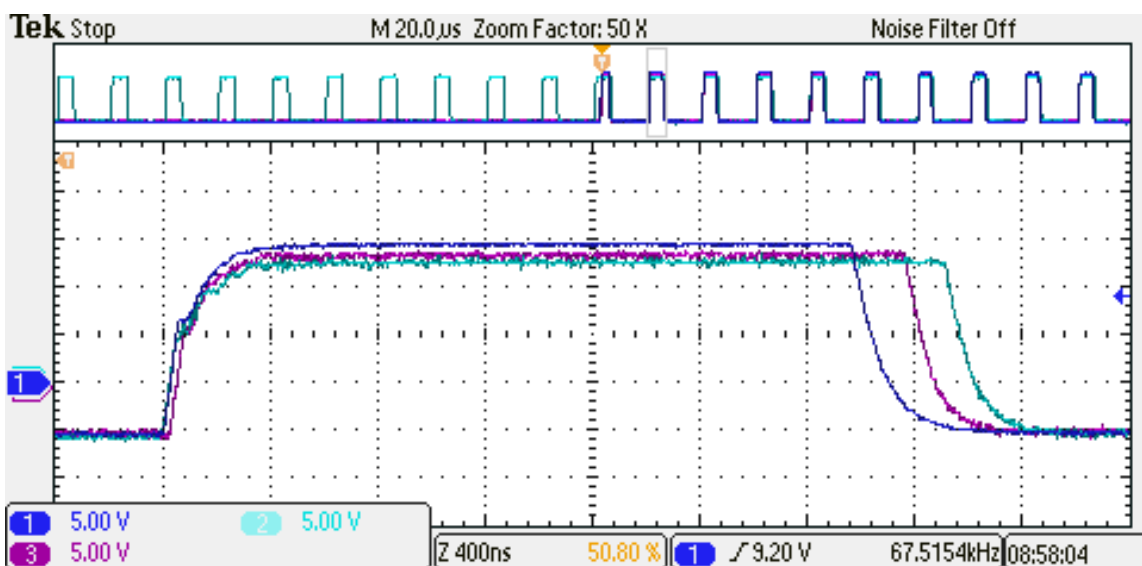


Figura 44 – Sinais de acionamento dos interruptores S_{3a} (azul escuro), S_{2a} (roxo) e S_{1a} (azul claro).

6.2.4. Definição da frequência de alteração do capacitor de alimentação.

Para determinar a frequência em que ocorrem as trocas dos capacitores de alimentação deve-se avaliar o impacto que a fonte de alimentação auxiliar causa nos capacitores de barramento. Para essa análise, a fonte auxiliar será substituída por uma fonte de corrente, Figura 45, pois a corrente drenada pela fonte auxiliar é quem causa o desequilíbrio dos capacitores. Por considerar uma fonte de corrente contínua, a corrente drenada é equivalente ao valor eficaz que circula pelo enrolamento primário da fonte auxiliar, dado em (36).

Para essa análise vale ressaltar que o barramento do SST é composto por 6 capacitores eletrolíticos de $100\mu\text{F}$ e que cada um suporta tensão de 400V conforme Figura 39. A fonte auxiliar necessita de três conexões, então as derivações para a fonte auxiliar são realizadas a cada dois capacitores, o que faz com que as capacitâncias $C1$, $C2$ e $C3$ sejam equivalentes a $50\mu\text{F}$.

Para evitar qualquer tipo de interferência no controle da tensão total do barramento, que é realizado pelo SST, limitou-se a variação de tensão em cada capacitor em no máximo 2V . Assim, por (18), pode-se estimar em qual frequência realizar a troca do capacitor de alimentação:

$$f_{cin} = \frac{I_{FA}}{C\Delta v} = 3,490 \text{ kHz} \quad (49)$$

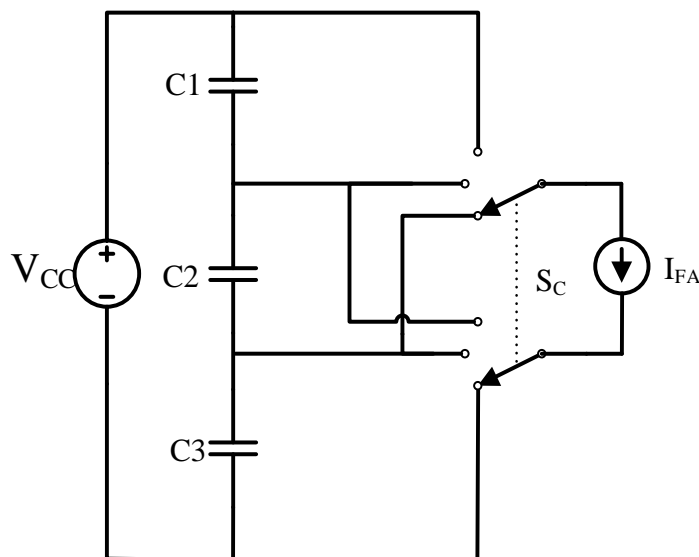


Figura 45 – Circuito equivalente para avaliar a descarga dos capacitores de barramento.

Desta forma, a frequência escolhida para realizar a alteração dos capacitores de alimentação é $3,5 \text{ kHz}$.

6.2.4.1. Regulação tensão de saída

A regulação da tensão de saída na fonte auxiliar de alimentação é realizada pela variação da razão cíclica do sinal PWM, no entanto, para que isso ocorra faz-se necessário uma malha de controle capaz de adequar a tensão de saída de acordo com a referência adotada.

Para o projeto do controlador utilizou-se a estrutura apresentada pelo diagrama de blocos da Figura 46. Este sistema, em malha fechada, consiste em comparar o sinal de referência com o a tensão de saída proporcional, o que resulta em um erro. O erro passa pelo compensador (C_v), que será projetado, e obtém-se o sinal de controle. Para transformar o sinal de controle em razão cíclica utiliza-se o modulador. Este bloco adiciona um ganho que em sistemas contínuos é dado pelo valor de pico da portadora (ERIKSON; MAKSIMOVIC', 2000). Finalmente, a razão cíclica atua no conversor, que neste diagrama é representado pela planta G_v , então obtém-se a tensão de saída regulada conforme a referência.

Desta forma, para realizar o projeto do controle faz-se necessário modelar o conversor e encontrar a planta G_v . Por necessitar apenas um sinal PWM, a malha de controle vê o conversor como se fosse um *Double-Ended Flyback* convencional. Então, para a modelagem, pode-se representar o conversor proposto como um conversor *Double-Ended Flyback* convencional, com distintos capacitores de alimentação, Figura 47.

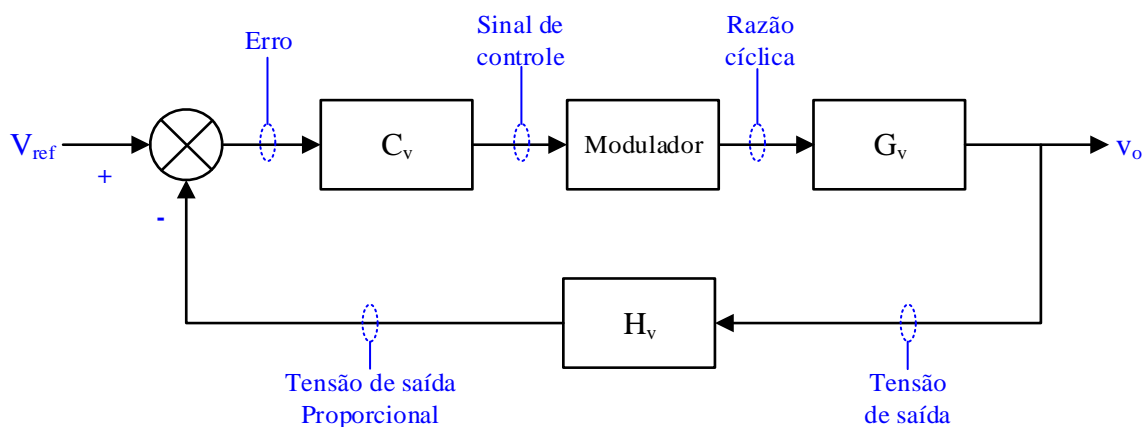


Figura 46 – Diagrama de blocos do controle em domínio contínuo.

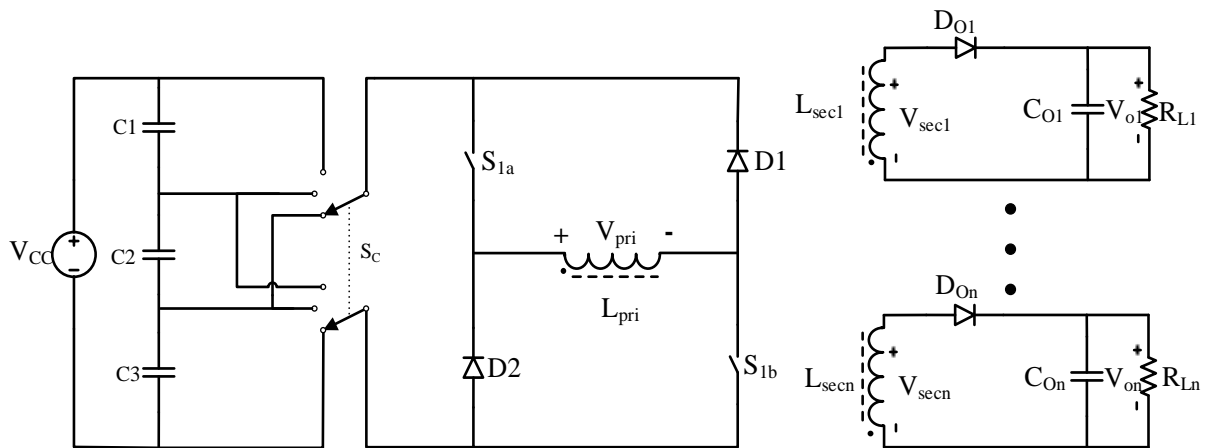


Figura 47 – Circuito equivalente visto pela malha de controle.

Assim, a modelagem para obter a planta do conversor pode ser realizada da mesma forma que para um conversor *Double-Ended Flyback*. Por operar em MCD a modelagem foi realizada pelo método do modelo médio apresentado em (ERIKSON; MAKSIMOVIC', 2000), e segundo (LUZ, 2013), a função de transferência que relaciona tensão de saída em função da razão cíclica é:

$$G_V(s) = \frac{\widehat{v}_o(s)}{\widehat{d}(s)} = \frac{\frac{V_{pri}D}{ML_{pri}C_o f_{sw}}}{s + \frac{1}{RC} + \frac{V_{sec}^2}{V_{pri}^2 R_e C_o}} \quad (50)$$

Onde:

M – Ganho estático do conversor mostrado em (48);

e R_e é a resistência que substitui o interruptor na análise do modelo médio, dada por:

$$R_e = \frac{2L_{pri}f_{sw}}{D^2} \quad (51)$$

Substituindo os valores de projeto na equação (50) obtêm-se a planta do conversor:

$$G_V(s) = \frac{\widehat{v}_o(s)}{\widehat{d}(s)} = \frac{1,033 \times 10^6}{s + 6667} \quad (52)$$

No entanto, o controle será implementado em um microcontrolador, desta forma, a planta deve ser discretizada. Assim, o diagrama de blocos apresentado na Figura 46 sofre algumas modificações, já que há necessidade de converter o sinal de realimentação para o

domínio discreto e o sinal de controle para o domínio contínuo. O diagrama de blocos considerando o controle no domínio discreto é mostrado na Figura 48.

Como não há nenhum amostrador entre a planta $G_V(s)$ e o bloco de realimentação $H_V(s)$, estes blocos devem ser multiplicados no domínio contínuo para depois serem discretizados. O bloco $H_V(s)$ é composto de filtros anti-aliasing, que são necessários para evitar que o efeito de sobreposição espectral. O circuito que representa esse bloco pode ser visto na Figura 49. Esse circuito contém dois filtros passa baixas de primeira ordem e um filtro passa baixas de segunda ordem. A resposta em frequência de um filtro de primeira ordem é dada por:

$$F_{pr}(s) = k \frac{\omega_c}{s + \omega_c} \tag{53}$$

Onde k representa o ganho do filtro dado por:

$$k = \frac{R_4}{R_3} \text{ e } k = \frac{R_6}{R_5} \tag{54}$$

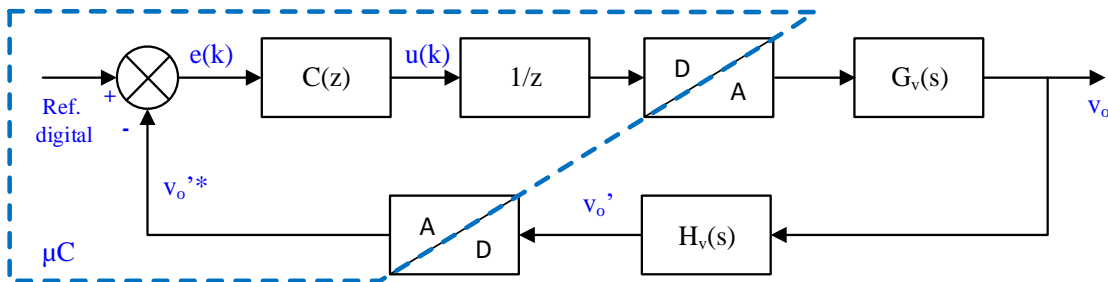


Figura 48 – Diagrama de blocos do controle em domínio discreto.

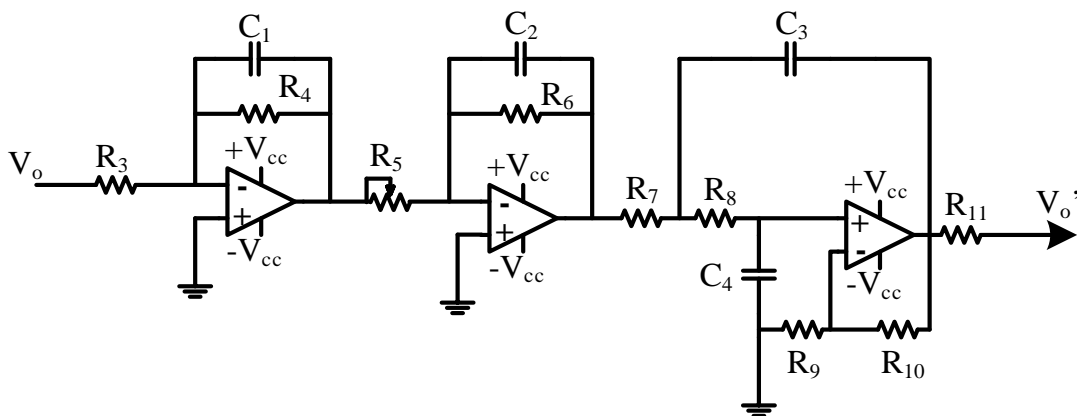


Figura 49 – Filtro anti-aliasing utilizado na realimentação.

O filtro passa baixas de segunda ordem do tipo *Sallen-Key* tem como resposta em frequência:

$$F_{sk}(s) = k \frac{\omega_c^2}{s^2 + \frac{\omega_c}{Q}s + \omega_c^2} \quad (55)$$

Onde Q representa o fator de qualidade do filtro e é dado por:

$$Q = \frac{\sqrt{R_7 R_8 C_3 C_4}}{C_4 (R_7 + R_8)} \quad (56)$$

e o ganho k é dado por:

$$k = 1 + \frac{R_{10}}{R_9} \quad (57)$$

O filtro anti-aliasing deve ter uma frequência de corte em torno de dez vezes maior que a frequência de banda escolhida para o controle. Considerando que um tempo de acomodação de 2ms para distúrbios do tipo degrau seja satisfatório, a banda do controlador deve estar em torno de 500Hz. Logo, a frequência de corte do filtro anti-aliasing deve ser 5kHz.

A tensão máxima do conversor A/D do microcontrolador é 3,3V, logo o bloco $H_v(s)$ deve ter como saída uma tensão menor que este nível. Desta forma, os três filtros conectados em série foram projetados considerando a frequência de corte de 5kHz e um ganho total de $k_T = 0,15$, o que resulta em uma tensão de 2,25V no terminal do A/D quando a fonte estiver com tensão de 15V na saída.

Ainda, por estarem conectados em série a função de transferência de $H_v(s)$ é dado pela multiplicação das funções de transferência dos filtros:

$$H_v(s) = F_{pr1}(s)F_{pr2}(s)F_{sk}(s) \quad (58)$$

O que resulta em:

$$H_v(s) = \frac{3,32 \times 10^{16}}{s^4 + 8.505 \times 10^4 s^3 + 2,629 \times 10^9 s^2 + 3,743 \times 10^{13} s + 2,435 \times 10^{17}} \quad (59)$$

De posse das funções de transferência da planta do conversor e do bloco de realimentação é possível realizar a transformação para o domínio discreto. Para isso, utilizou-se o método retentor de ordem zero (do inglês – “Zero Order Hold” – ZOH), dado por (60).

Esse método tem como característica proporcionar uma resposta discreta idêntica à resposta contínua quando o sistema é submetido a um degrau.

$$\overline{G_v H_v}(z) = (1 - z^{-1}) \cdot Z \left\{ \frac{G_v(s) H_v(s)}{s} \right\} \quad (60)$$

Para calcular a transformada dada em (60) fez-se uso do *software MATLAB* considerando a frequência de amostragem de 5kHz.

Por fim deve-se considerar o ganho dado pelo conversor A/D:

$$k_{ad} = \frac{2^b}{V_{ad}} \quad (61)$$

Onde:

b – número de bits utilizado na conversão;

V_{ad} – tensão de alimentação do A/D;

O microcontrolador utilizado contém 12 bits destinados ao conversor A/D e a tensão de alimentação é 3,3V. Então o ganho do conversor A/D é:

$$k_{ad} = 1241,2 \quad (62)$$

Geralmente os controles implementados em microcontroladores atuam com um ciclo de atraso. Em outras palavras, o microcontrolador realiza a leitura do conversor A/D, calcula a ação de controle e aplica no ciclo seguinte. Este atraso é representado por $1/z$ e deve ser levado em consideração para o projeto do compensador. Por este motivo o diagrama de blocos da Figura 48, contém um bloco $1/z$.

Desta forma, a função de transferência de malha aberta não compensada utilizada para o projeto do compensador é dada por:

$$FT_{MA}(z) = k_{ad} \left(\frac{1}{z} \right) \overline{G_v H_v}(z) \quad (63)$$

e resulta no diagrama de bode da Figura 50.

Como pode ser observado na Figura 50, a margem de fase é negativa o que torna o sistema instável. Então o compensador deve ser projetado de forma que o sistema se torne estável. O projeto do compensador foi realizado com o auxílio da ferramenta *sisotool* do *software MATLAB*.

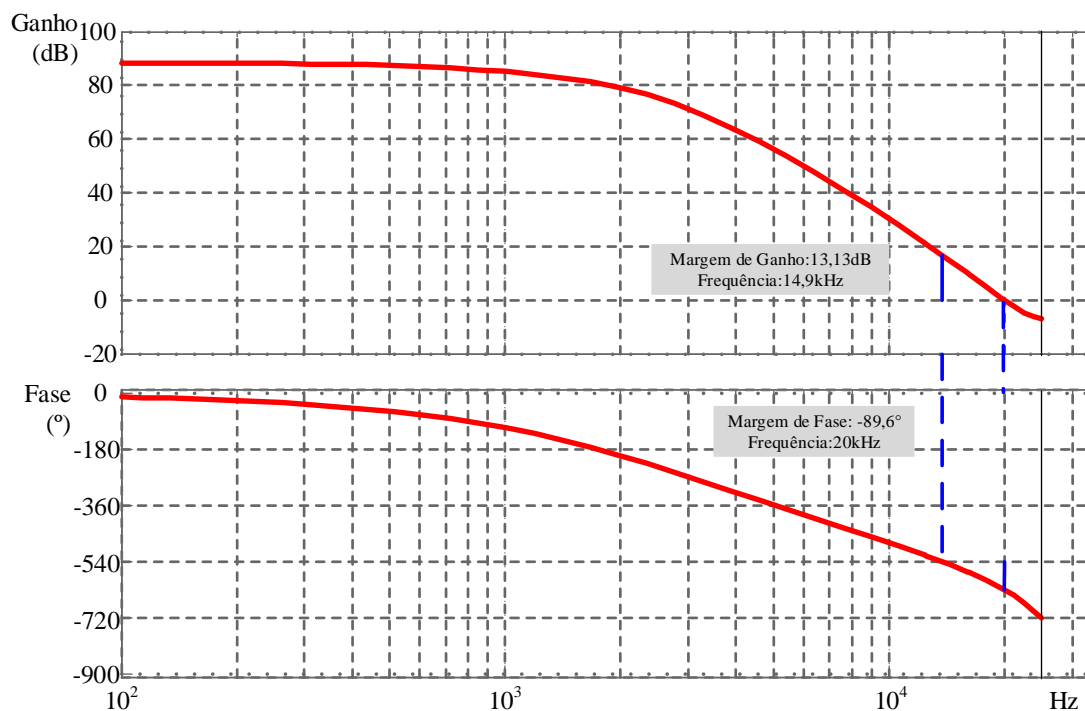


Figura 50 - Diagrama de bode para função de transferência de malha aberta.

Para garantir erro nulo em regime permanente para distúrbios do tipo degrau, optou-se pela utilização de um compensador proporcional integral (PI). Então, foi necessário adicionar dois zeros para obter uma margem de fase satisfatória. Assim, foi necessário adicionar um polo para tornar o compensador implementável, este polo foi adicionado na frequência de 40kHz. Finalmente, ajustou-se o ganho para obtenção de uma banda passante em torno de 500Hz.

O controlador projetado já considerando o atraso de implementação ($1/z$) é mostrado em Figura 48.

$$C_V(z) = 38,15 \times 10^{-6} \frac{z^2 - 1,589z + 0,6312}{z^3 - 1,526z^2 + 0,526z} \quad (64)$$

O diagrama de bode do sistema compensado pode ser visualizado na Figura 51 e a resposta temporal ao distúrbio do tipo degrau pode ser visualizada na Figura 52.

Após projetado o controlador digital deve-se adequar a função de transferência dada em (64) para que ela possa ser implementada no microcontrolador, para esta adequação aplicou-se o mesmo método utilizado por (FRAYTAG, 2015). Considerando que a função de transferência relaciona o sinal de erro $E(z)$ com o sinal de controle $U(z)$ de (64), tem-se:

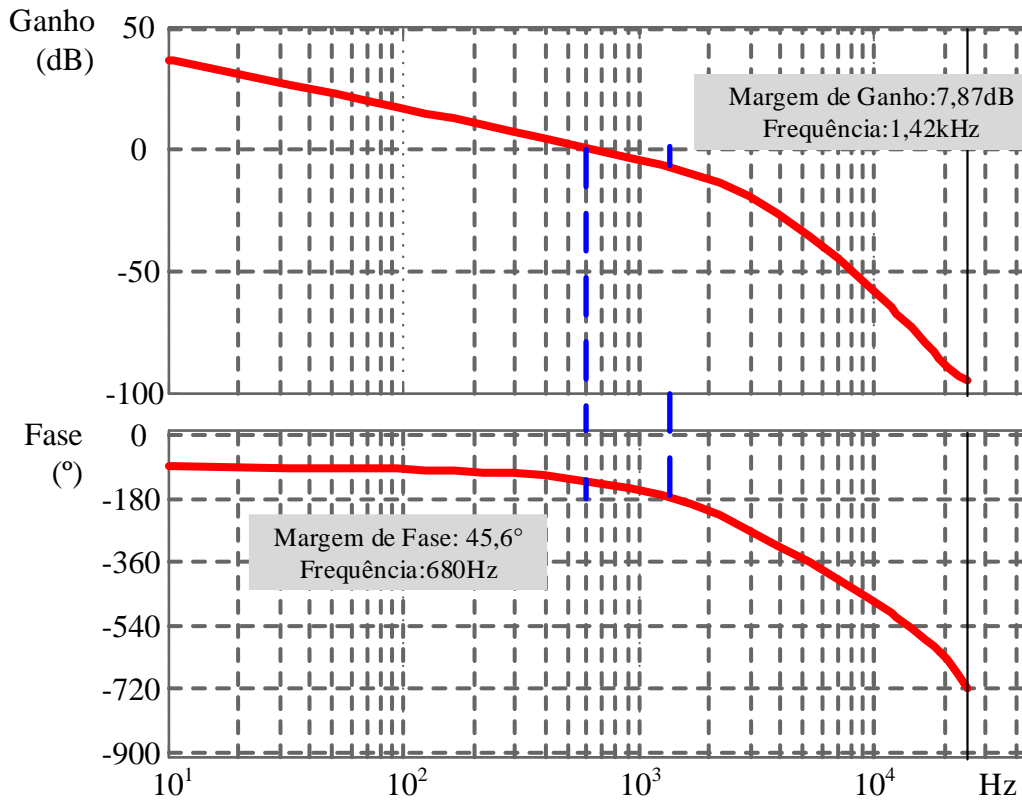


Figura 51 - Diagrama de bode do sistema compensado.

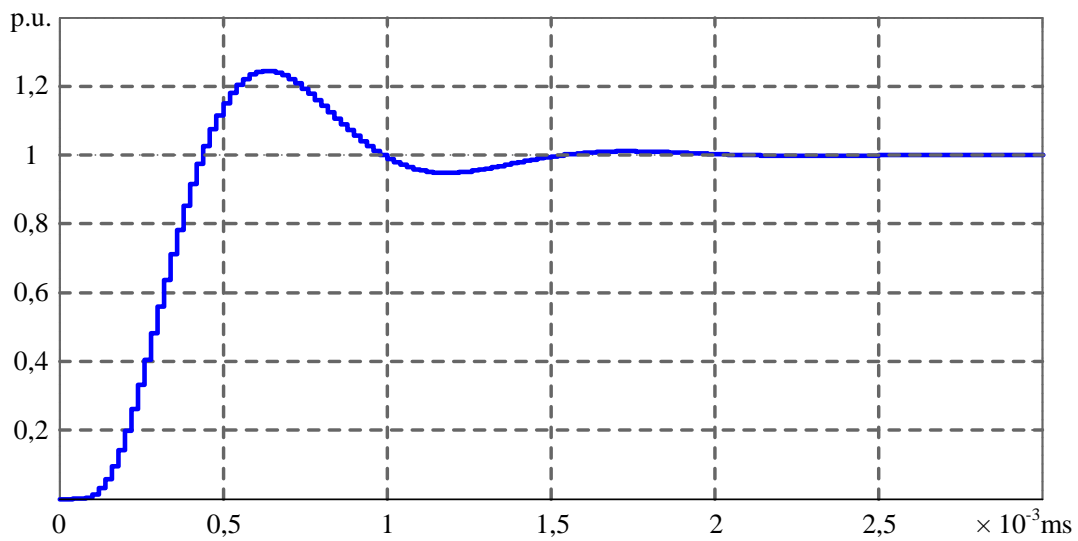


Figura 52 – Resposta temporal ao distúrbio do tipo degrau unitário.

$$C_V(z) = \frac{U(z)}{E(z)} = k_{pi} \cdot \frac{z^2 - n_1z + n_0}{z^3 - d_2z^2 + d_1z} \quad (65)$$

Onde:

$$k_{pi} = 38,15 \times 10^{-6}$$

$$n_1 = 1,589$$

$$n_0 = 0,6312$$

$$d_2 = 1,526$$

$$d_1 = 0,526$$

Manipulando matematicamente (65) como mostrado em (66) encontra-se o sinal de controle.

$$U(z) \cdot (z^3 - d_2z^2 + d_1z) = E(z) \cdot k_{pi} \cdot (z^2 - n_1z + n_0)$$

$$U(z) \cdot (1 - d_2z^{-1} + d_1z^{-2}) = E(z) \cdot k_{pi} \cdot (z^{-1} - n_1z^{-2} + n_0z^{-3}) \quad (66)$$

$$U(z) - U(z)d_2z^{-1} + U(z)d_1z^{-2} = k_{pi} \cdot (E(z)z^{-1} - E(z)n_1z^{-2} + E(z)n_0z^{-3})$$

$$U(z) = U(z)d_2z^{-1} - U(z)d_1z^{-2} + k_{pi}(E(z)z^{-1} - E(z)n_1z^{-2} + E(z)n_0z^{-3})$$

Por fim, aplica-se a transformada Z inversa e se obtém a equação de diferenças discretas a ser implementada no microcontrolador, onde k representa a aquisição atual do sistema de amostragem.

$$u(k) = d_2u(k-1) - d_1u(k-2) + k_{pi}[e(k-1) - n_1e(k-2) + n_0e(k-3)] \quad (67)$$

O código de programação utilizado no microcontrolador para realizar o controle é mostrado no Apêndice C.

6.2.5. Retroalimentação e fonte auxiliar para circuitos de disparo

A fonte auxiliar é retroalimentada, desta forma, contém uma saída isolada destinada a isso, Figura 53. Esta saída alimenta o circuito de controle e um conversor *Half-bridge*, cujo, é utilizado para obter as saídas isoladas necessárias para alimentar os seis circuitos de disparo, apresentado na Figura 43.

O conversor *Half-bridge* utilizado como fonte para os circuitos de disparo é apresentado na Figura 54. Utiliza-se o circuito integrado AUIR2085 para obter os sinais de acionamento dos interruptores. Este conversor opera com frequência 200kHz em malha aberta, pois considera-se que a tensão do barramento de retroalimentação sempre estará regulado. Além disso, são

utilizados dois transformadores em paralelo, sendo que um fornece as saídas para os circuitos de disparo do braço superior do *Double-Ended Flyback* quatro níveis, e o outro para o inferior.

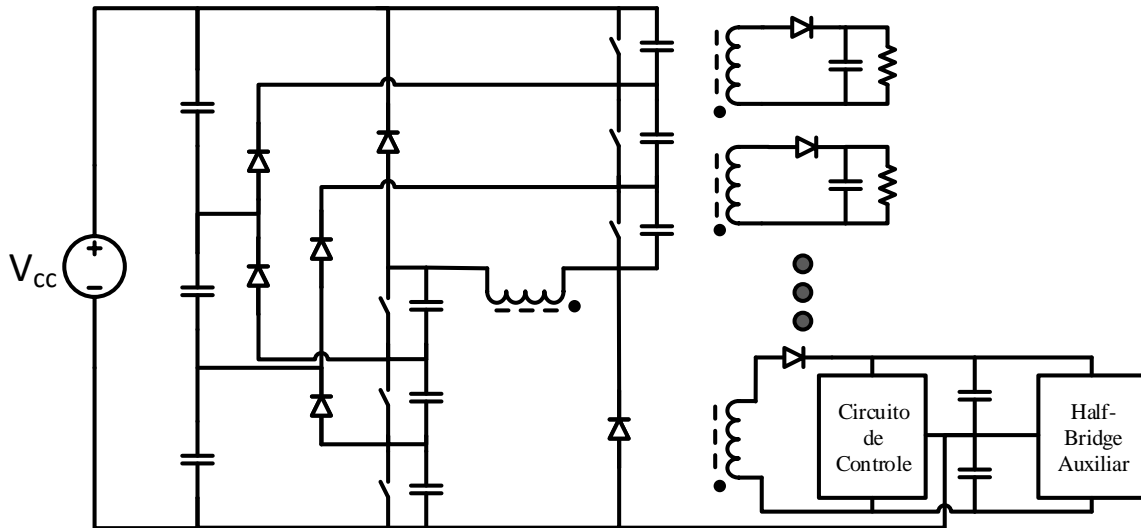


Figura 53 – Estrutura retroalimentação.

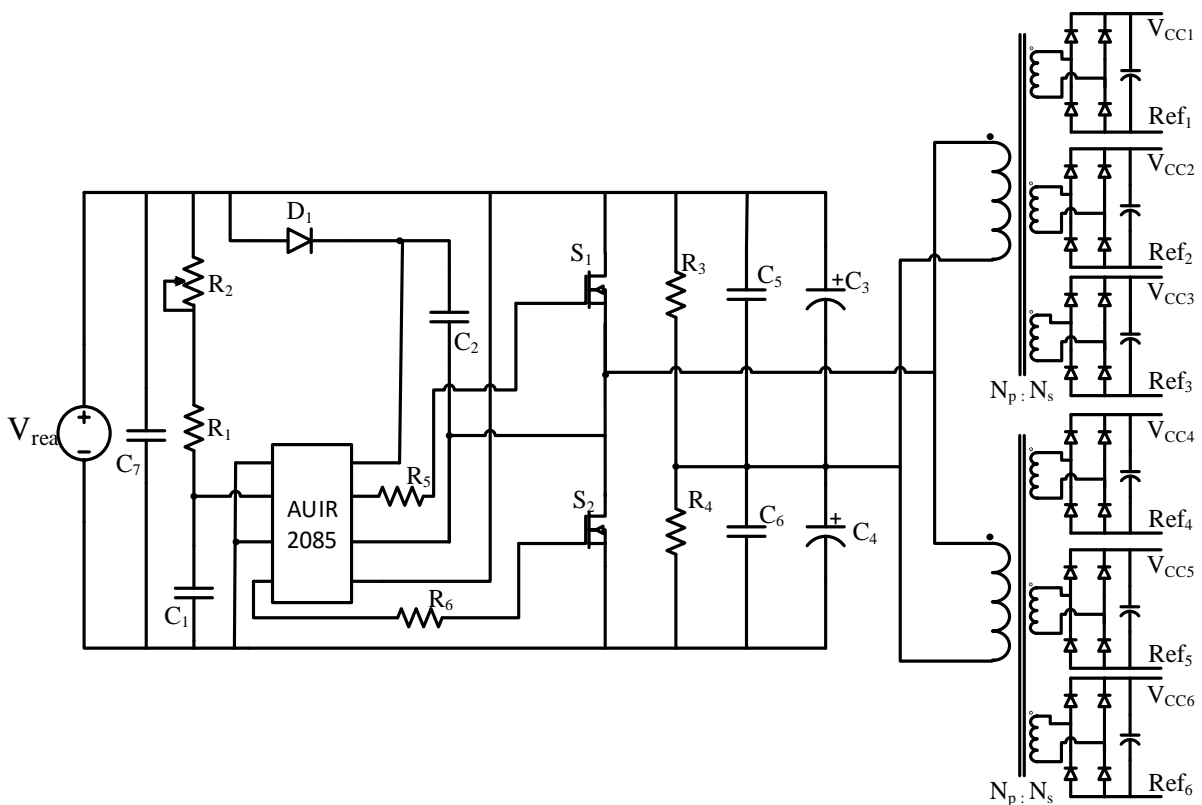


Figura 54 – Conversor *Half-Bridge* utilizado para alimentar os circuitos de disparo.

6.2.6. Inicialização

A inicialização da fonte auxiliar do lado MT é realizada em concomitante com a pré-carga do barramento do conversor principal. Para isso, utiliza-se um circuito de inicialização conforme Figura 55. Enquanto o barramento CC é carregado, há uma tensão V_{ge} imposta pelos resistores R_{B1} , R_{B2} e R_{B3} o que põe o IGBT em condução. Como o emissor do IGBT está conectado na saída utilizada para a retroalimentação, há um caminho para a corrente de inicialização. Para limitar esta corrente, utiliza-se o resistor $R_{inicialização}$.

A partir do momento que o *Half-Bridge* auxiliar entra em operação, os circuitos de acionamento da fonte auxiliar estão aptos a operar e a fonte auxiliar entra em regime de operação. Neste momento, o transistor T_1 é colocado em operação, isso faz com que a tensão V_{ge} seja zero. Logo, o IGBT sai de condução e a tensão do barramento CC é distribuída entre os resistores R_{B1} , R_{B2} e R_{B3} . Os diodos DZ_1 e DZ_2 são utilizados para proteção.

6.3. Resultados experimentais

Os resultados experimentais foram inicialmente realizados com a tensão de barramento em 700V. A Figura 56 mostra o comportamento das tensões *dreno-source* nos interruptores de um braço do conversor. Nota-se que a tensão sobre os interruptores é grampeada em $V_{cc}/3$. A tensão do interruptor S_{1a} não alcança o nível $V_{cc}/3$ porque o diodo de saída é polarizado antes que a capacitância intrínseca do interruptor se carregue totalmente. Quando isso acontece a corrente do lado primário cai a zero, assim a capacitância intrínseca do interruptor S_{1a} não se carrega totalmente. Os atrasos na saída de condução que garantem o grampeamento dos interruptores podem ser visualizados com mais detalhes na Figura 57.

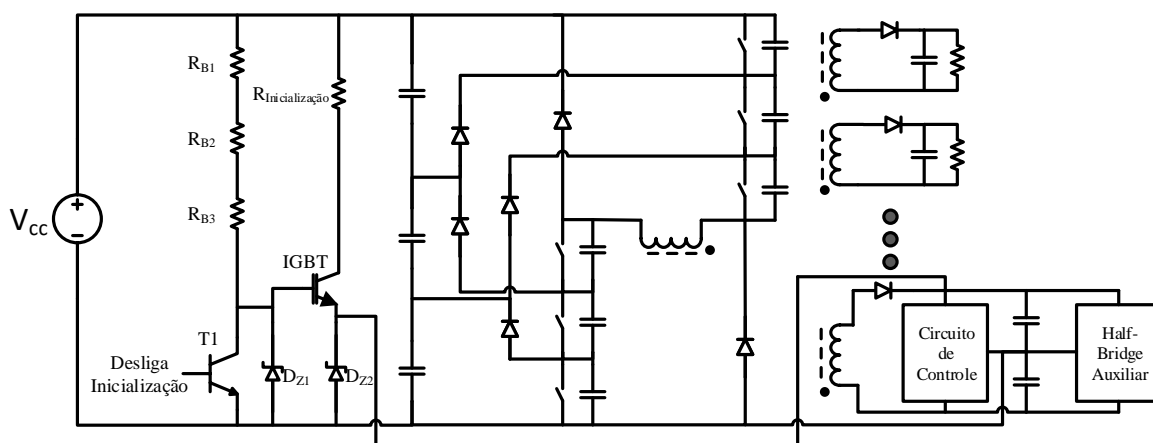


Figura 55 – Circuito de inicialização.

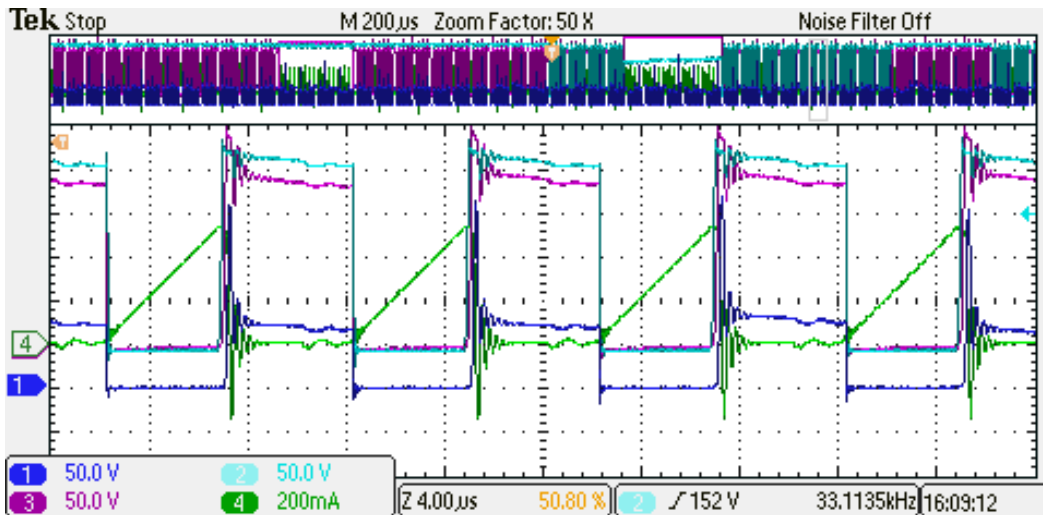


Figura 56 – Tensões nos interruptores S_{3a} (azul claro), S_{2a} (roxo), S_{1a} (azul escuro) e corrente no enrolamento primário (verde), para operação em 600V.

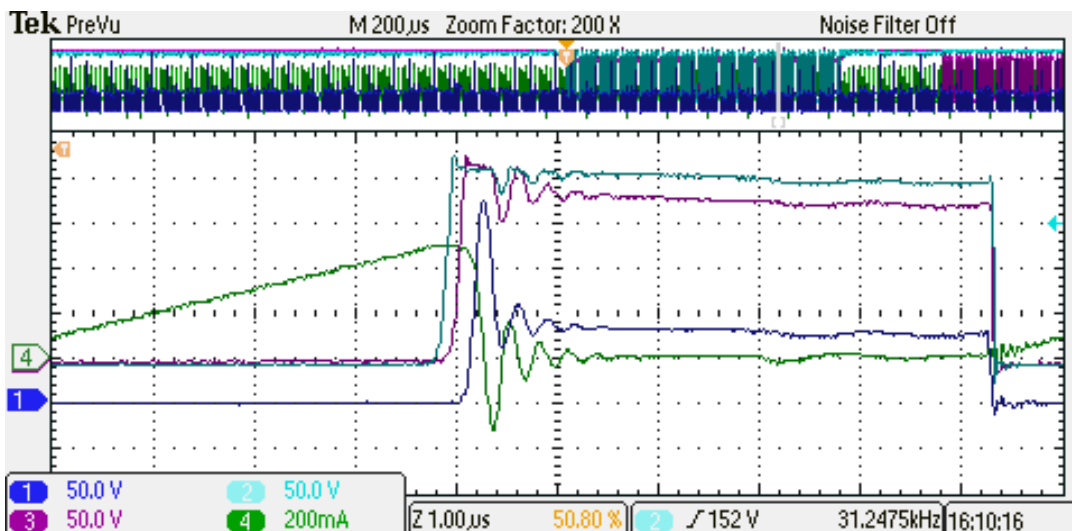


Figura 57 – Detalhe saída de condução. Tensões nos interruptores S_{3a} (azul claro), S_{2a} (roxo), S_{1a} (azul escuro) e corrente no enrolamento primário (verde), para operação em 600V.

Posteriormente foram realizadas as aquisições com a tensão de barramento em 1200V. Neste caso, devido a limitação do número de ponteiros de média tensão, não foi possível monitorar as três tensões sobre os interruptores ao mesmo tempo. A Figura 58 apresenta as tensões entre os terminais *dreno-source* sobre os interruptores S_{3a} e S_{2a} , quando o conversor está operando no segundo estado de condução, ou seja, quando o capacitor C2 está sendo descarregado. Novamente, os detalhes da saída de condução podem ser visualizados na Figura 59.

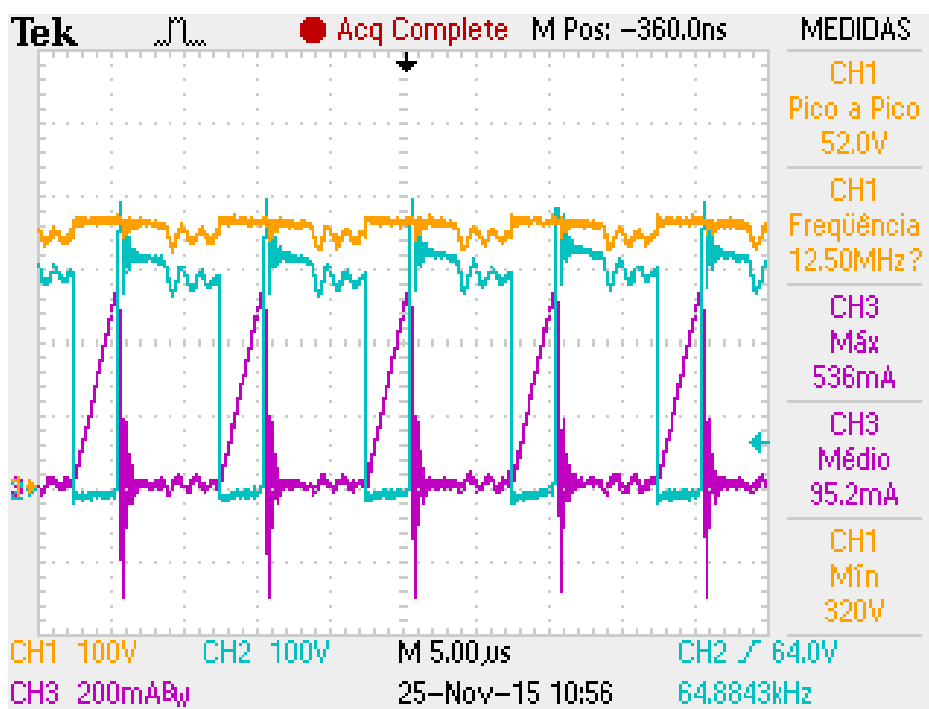


Figura 58 – Tensão nos interruptores S_{3a} (amarelo) e S_{2a} (azul claro) e corrente no enrolamento primário (roxo), para operação em 1200V.

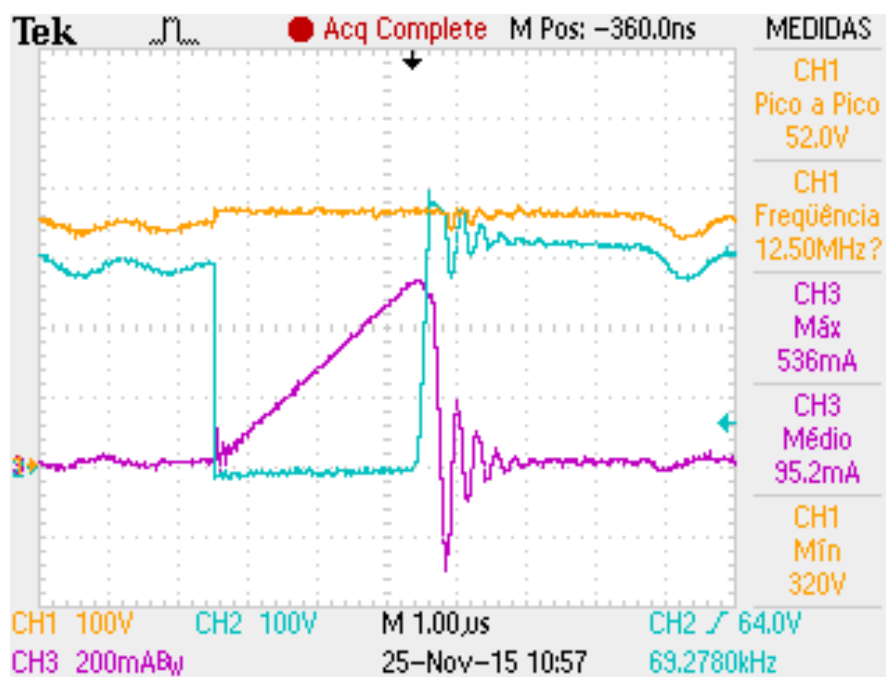


Figura 59 - Tensão nos interruptores S_{3a} (amarelo) e S_{2a} (azul claro) e corrente no enrolamento primário (roxo), para operação em 1200V

A tensão aplicada sobre o enrolamento primário e sua corrente podem ser visualizadas na Figura 60. Através desta figura também é possível observar as etapas de operação descritas no capítulo 4. Quando aplica-se $V_{cc}/3$ no enrolamento primário, a corrente no indutor cresce linearmente. No momento em que os interruptores saem de condução a corrente cai a zero e a tensão no enrolamento tem um pico negativo de $-V_{cc}$. Enquanto o secundário entrega a energia armazenada no indutor acoplado, o valor da tensão no enrolamento primário é a tensão de saída multiplicada pela relação de transformação. Nota-se que esta tensão refletida tem um valor bem abaixo da tensão V_{cc} , o que garante que os diodos D1 e D2 não sejam polarizados. Durante esta etapa, há uma oscilação de tensão no lado primário. Isso acontece devido a ressonância entre as capacitâncias parasitas dos interruptores e o indutor primário, o que é comum em topologias do tipo *Flyback*.

Para o monitoramento das tensões nos capacitores de entrada, utilizou-se um osciloscópio isolado. Neste caso, foram salvos os pontos do osciloscópio e então traçou-se o gráfico com o auxílio do *software MATLAB*. A

Figura 61 mostra a tensão nos capacitores de entrada. Neste caso, as tensões estão com uma oscilação em torno de 20V, o que é maior que o projetado. Esta maior oscilação deve estar ocorrendo devido a ruídos introduzidos nas medidas das tensões dos capacitores. Apesar disso, esta oscilação não deve interferir no funcionamento do SST.

As placas confeccionadas para a fonte auxiliar do lado MT podem ser visualizadas na Figura 62, assim como o *setup* de testes.

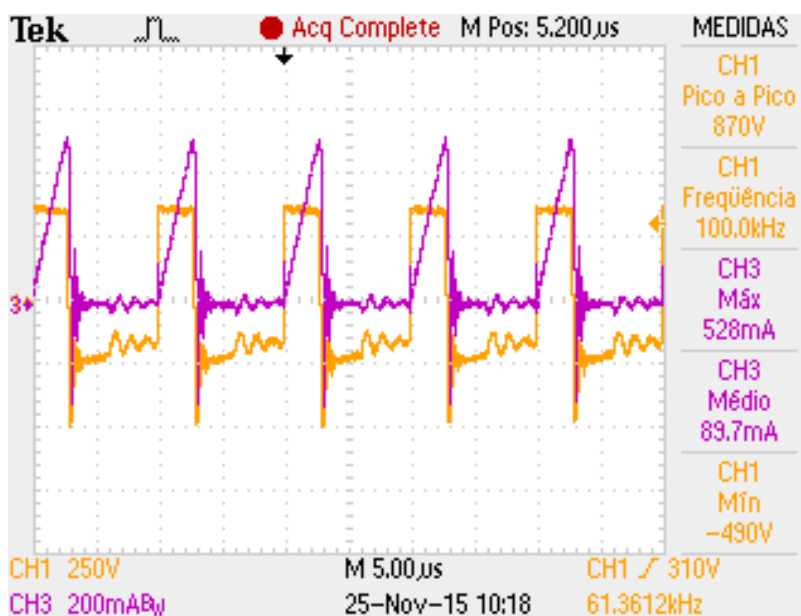


Figura 60 – Tensão aplicada no enrolamento primário (amarelo), corrente no enrolamento primário (roxo).

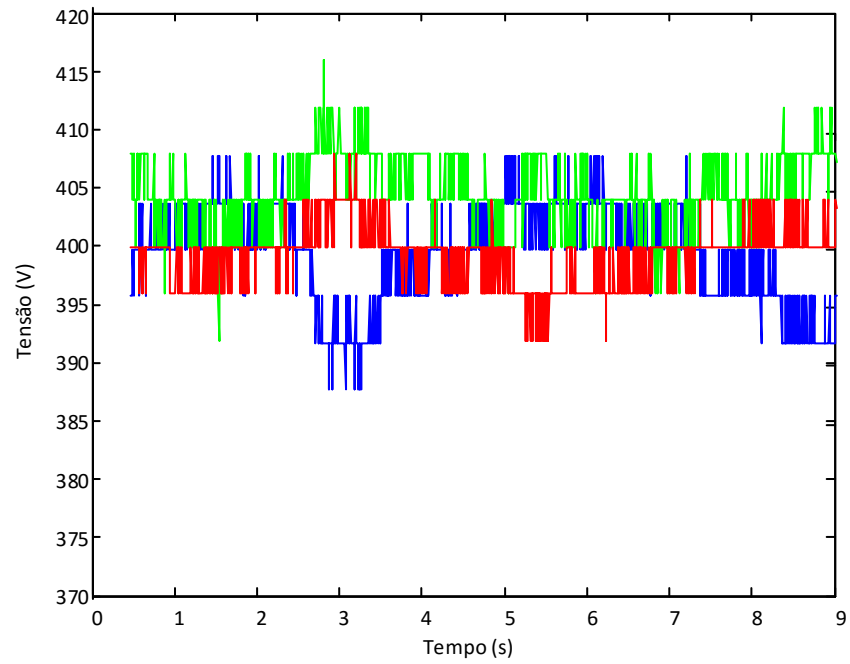


Figura 61 – Tensão nos capacitores de entrada.

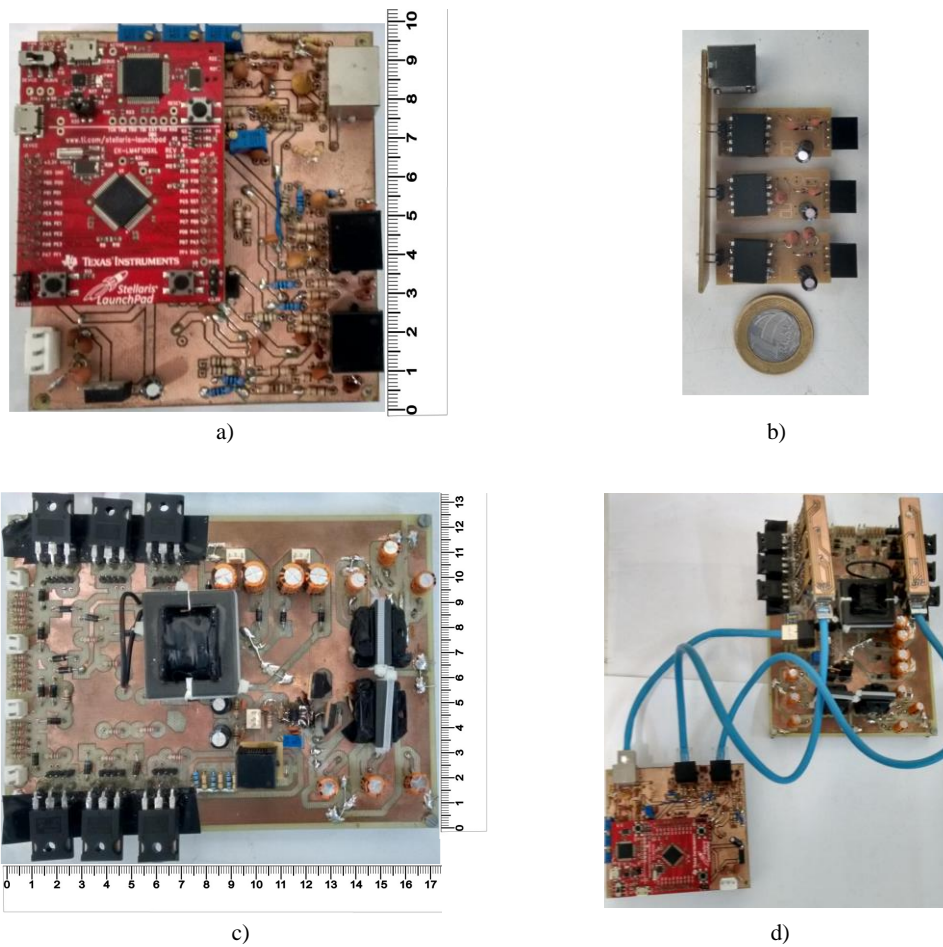


Figura 62 – Fonte Lado MT implementada: a) Placa de Controle, b) Circuitos de disparo, c) Placa de Potência, d) *Setup* de testes.

6.4. Conclusão

Este capítulo apresentou como a fonte auxiliar de alimentação para o lado MT foi implementada. Foram mostrados os circuitos de monitoramento das tensões nos capacitores de entrada e o circuito de distribuição do sinal de acionamento. Também foi apresentado a fonte utilizada para alimentar os circuitos de acionamento, a forma como é alcançado o atraso na saída de condução dos interruptores e como é realizado a inicialização da fonte

Posteriormente foi encontrada a planta do conversor para realizar o projeto do controlador. O projeto do controlador foi realizado no domínio discreto com o auxílio do *software MATLAB*. Então, foi encontrado a equação de diferenças discretas, a qual é implementada no microcontrolador. Uma análise para definir com que frequência deve ser alterado o capacitor que alimenta a fonte auxiliar também foi realizada, decidiu-se por uma frequência de 3,5kHz.

Por fim, foram apresentados os resultados práticos obtidos para operação em 700V e 1200V, a fim de comprovar o funcionamento do circuito. Esses resultados comprovam que o conversor opera conforme apresentado na teoria. Os esforços de tensão sobre os interruptores são limitados. Apesar de apresentar uma oscilação maior que a projetada, a tensão nos capacitores de entrada permanecem equalizadas, o que garante que o conversor opere de forma estável.

7. FONTE DO LADO BT

7.1. Introdução

A fonte do lado BT não apresenta grandes desafios tecnológicos, uma vez que é alimentada em baixa tensão e já existem diversos trabalhos nesta área. Esta fonte deriva do barramento CC e possui duas saídas isoladas, conforme mostrado na Figura 63. Sendo que uma é utilizada para alimentar os dispositivos do lado BT do SST e outra para realimentação. O desenvolvimento desta fonte segue as especificações apresentadas na Tabela 2 e na Tabela 3.

Diferentemente do que acontece com o lado MT a tensão de barramento do lado BT sempre estará regulada em um valor fixo. Pois, independentemente do número de módulos que estão em operação no SST, a tensão do barramento do lado BT será regulada em $250V_{CC}$. Outra característica deste barramento é que devido ao inversor de saída, haverá uma ondulação de 10% da tensão nominal com frequência de 120Hz.

Para este caso, a utilização de um conversor *Half-bridge* ressonante torna-se interessante, pois, tendo uma tensão de alimentação com baixa ondulação é possível garantir que ele opere em ZVS em toda faixa de variação.

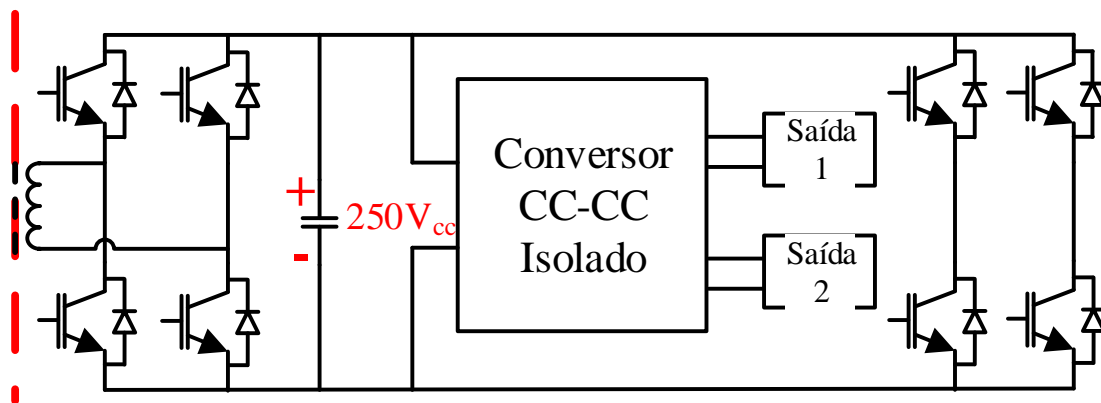


Figura 63 – Estrutura da fonte de alimentação para o Lado BT

7.2. Conversor *Half-bridge* LLC ressonante

Dentro de várias técnicas de conversores ressonantes com comutação suave, a mais simples é a do conversor LC ressonante série. Entretanto, quando operando com pequenas cargas, esta topologia apresenta dificuldade para regular a tensão de saída devido a elevada tensão aparece no enrolamento primário do transformador (CHOI, 2014).

Para resolver este problema o conversor LLC ressonante, mostrado na Figura 64, tem sido utilizado, (DE SIMONE *et al.*, 2006). Esta topologia tem a mesma estrutura física de um conversor LC, contém os dois interruptores em série que operam em alternância, um tanque de ressonância composto por L_r e C_r , transformador e retificador de saída. A diferença se dá na razão entre a indutância do tanque de ressonância L_r e a indutância magnetizante do transformador L_m . Para o conversor LC a indutância L_m é muito maior que a L_r , sendo assim, este nunca participa da ressonância do circuito. Já para o conversor LLC a indutância magnetizante é de 3 a 8 vezes maior que a indutância L_r , desta forma ela participa na ressonância do circuito. Isso permite que a tensão na carga possa ser regulada com variações na frequência de operação e também que se consiga alcançar comutação ZVS em toda a faixa de operação (CHOI, 2014).

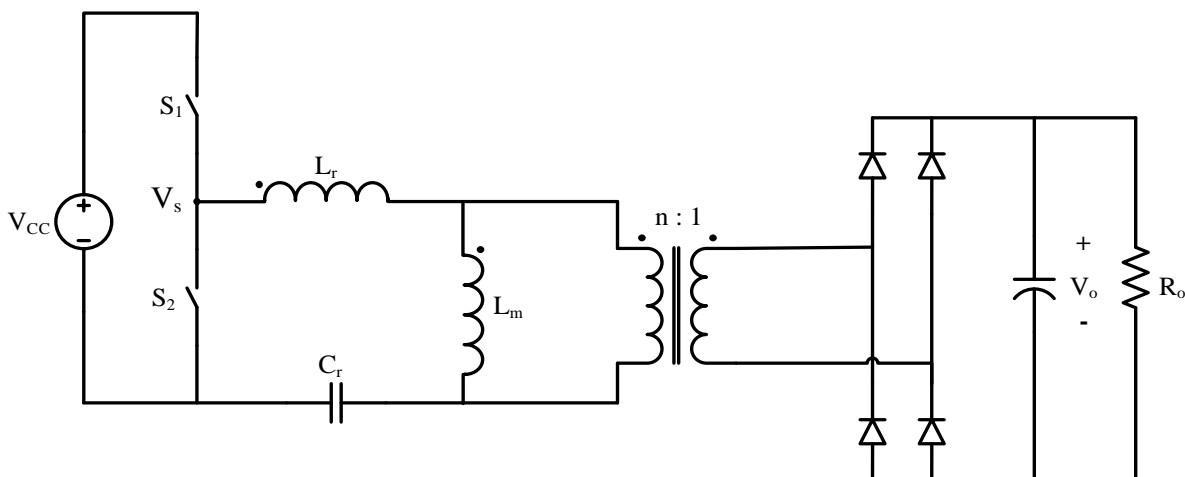


Figura 64 – Conversor LLC ressoante

7.2.1. Princípio de operação do LLC ressonante

De uma maneira geral o conversor LLC ressonante pode ser dividido em três estágios, Figura 65. O primeiro estágio é composto pelos interruptores que geram a forma de onda quadrada. Esses interruptores comutam de forma alternada e com razão cíclica de 50%. Um pequeno tempo morto se faz necessário para evitar o curto-circuito de braço. O tanque de ressonância composto por C_r , L_r e L_m compõe o segundo estágio. Este tanque filtra os harmônicos de corrente, assim a corrente que circula pelo transformador, I_{pri} , tem forma de onda senoidal. O terceiro estágio é composto pela ponte retificadora e pelo capacitor de filtro, assim obtém-se a tensão CC desejada.

Este conversor contém duas frequências de ressonância, sendo uma variável e outra fixa. A frequência de ressonância variável depende de três fatores: carga, indutância total dada pela soma dos indutores $L_r + L_m$, e capacitor C_r . Desta forma, a frequência varia de acordo com a carga. A frequência de ressonância fixa é dada pela indutância L_r e pela capacitância C_r e pode ser calculada por, (DING, [S.d.]):

$$F_{r1} = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (68)$$

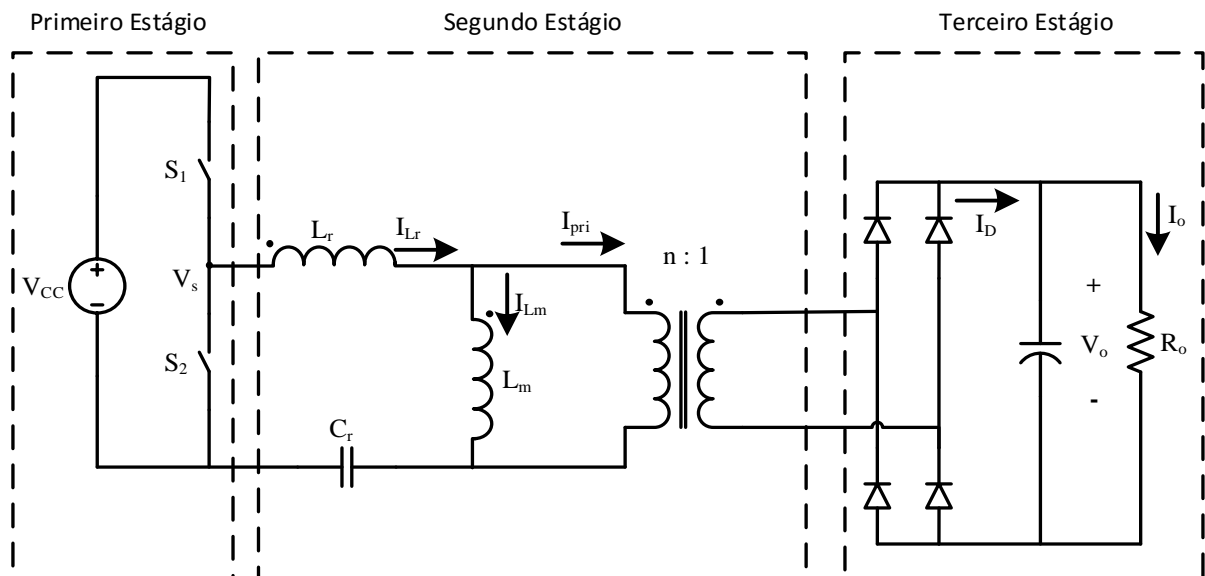


Figura 65 – Estágios do conversor LLC ressonante.

Segundo (VORPERIAN; CUK, 1982), para simplificar a análise do circuito é interessante que todo o conversor esteja conectado a um mesmo referencial. Deste modo, deve-se encontrar o circuito equivalente do conversor LLC ressonante, para isso a resistência de carga deve ser rebatida para o lado primário conforme a Figura 66.

Para definir o valor dessa resistência, faz-se o uso da aproximação da primeira harmônica, (DUERBAUM, 1998). Esta aproximação torna possível calcular, de forma simples, a componente fundamental da forma de onda quadrada, aplicada ao tanque de ressonância:

$$V_s = \frac{2V_{CC}}{\pi} \text{sen}(\omega t) \quad (69)$$

A tensão de saída do tanque ressonante, que aparece sobre L_m , tem forma de onda quase quadrada, variando de $+V_o/n$ até $-V_o/n$, (DING, [S.d.]), e pode ser expressa por:

$$V_{or} = \frac{4V_o}{\pi n} \text{sen}(\omega t) \quad (70)$$

Onde:

$n = \frac{N_s}{N_p}$ – Relação de espiras do transformador;

A potência dissipada na resistência do lado primário deve ser a mesma que é dissipada no lado secundário. Então:

$$\frac{V_o^2}{R_o} = \frac{\left(\frac{4V_o}{\pi n \sqrt{2}}\right)^2}{R_{CA}} \quad (71)$$

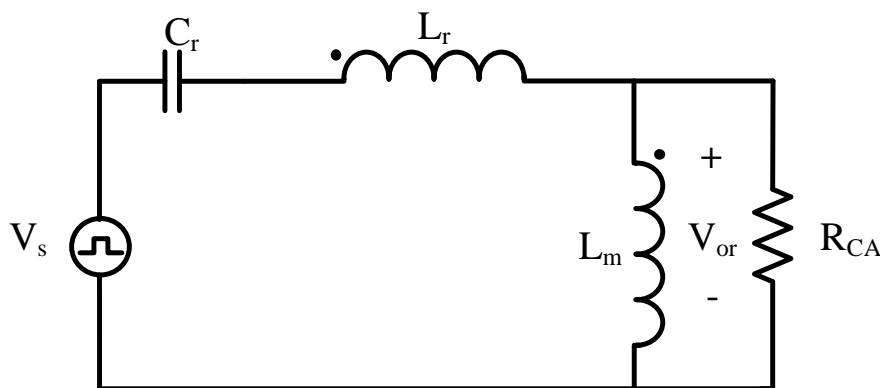


Figura 66 – Circuito equivalente, para o lado CA, do conversor LLC ressonante.

Rearranjando tem-se:

$$R_{CA} = \frac{8}{\pi^2 n^2} R_o \quad (72)$$

O ganho de tensão, dado por M é:

$$M = \frac{V_{or}}{V_s} = \frac{\frac{8V_o}{\pi n} \text{sen}(\omega t)}{\frac{2V_{CC}}{\pi} \text{sen}(\omega t)} = \frac{4V_o}{V_{CC}n} \quad (73)$$

Ou ainda, a partir da análise do circuito equivalente tem-se:

$$M = \left| \frac{\frac{j\omega L_m R_{CA}}{j\omega L_m + R_{CA}}}{j\omega L_r + \frac{1}{j\omega C_r} + \frac{j\omega L_m R_{CA}}{j\omega L_m + R_{CA}}} \right| \quad (74)$$

Rescrevendo

$$M = \left| \frac{1}{1 + \frac{L_r}{L_m} - \frac{1}{\omega^2 L_m C_r} + \frac{j\omega L_r}{R_{CA}} - \frac{j}{\omega C_r R_{CA}}} \right| \quad (75)$$

Assumindo que:

$$x = \frac{f_{sw}}{F_{r1}}, k = \frac{L_m}{L_r}, Q = \frac{2\pi F_{r1} L_r}{R_{CA}} \quad (76)$$

Sendo:

f_{sw} – Frequência de comutação.

O ganho de tensão M pode ser representado de forma mais simples por, (DING, [S.d.]):

$$M = \frac{1}{\sqrt{\left[1 + \frac{1}{k} \cdot \left(1 - \frac{1}{x^2}\right)\right]^2 + \left[Q \left(x - \frac{1}{x}\right)\right]^2}} \quad (77)$$

O conversor LLC ressonante contém três distintos modos de operação. A Figura 67 de (DING, [S.d.]), mostra um gráfico do ganho de tensão M , dado por (77), variando a frequência de operação, para distintos valores de Q , ou seja, para cargas distintas. A curva em vermelho é

a resposta do ganho quando não há carga conectada e a curva em azul claro se refere a condição de curto circuito.

Na região 1 em azul, a frequência de comutação do conversor, f_{sw} , é maior que a frequência de ressonância F_{r1} . Neste caso a indutância L_m se comporta como uma carga em série com o tanque ressonante e não participa da ressonância. Então, esta região é denominada indutiva e o conversor sempre opera em ZVS independente da condição de carga. As formas de onda típicas para esta região são mostradas na Figura 68.

Na região 2 em rosa, a frequência de comutação está abaixo da frequência de ressonância, F_{r1} , mas é maior que a frequência mínima de operação estipulada para o conversor. Nesta região a frequência de comutação varia com a carga e apresenta uma operação mais complexa, pois tem dois intervalos de ressonância. No primeiro intervalo L_r e C_r ressonam sem a participação de L_m . No momento que a corrente que circula por L_r se iguala a corrente que circula por L_m , este passa a participar da ressonância, assim C_r ressona com $L_r + L_m$. A comutação em ZVS é garantida para esta região desde que o conversor opere do lado direito da curva de ganho de tensão M . A Figura 69 apresenta as formas de onda para este estado de operação.

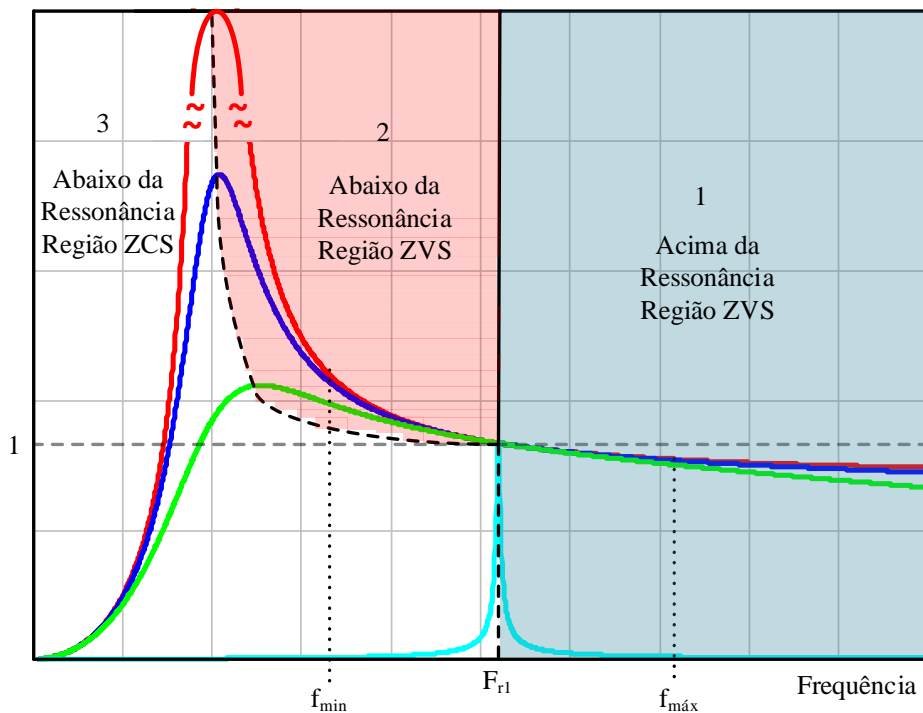


Figura 67 – Resposta de frequência típica de um conversor LLC ressonante. Fonte: (DING, [S.d.])

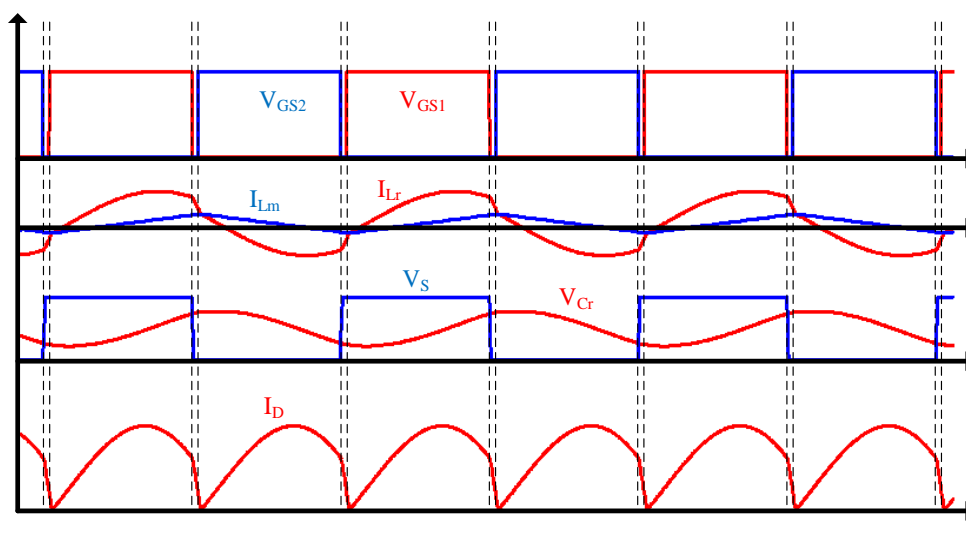


Figura 68 – Formas de onda do conversor LLC ressonante em ZVS, frequência de comutação maior que a frequência de ressonância.

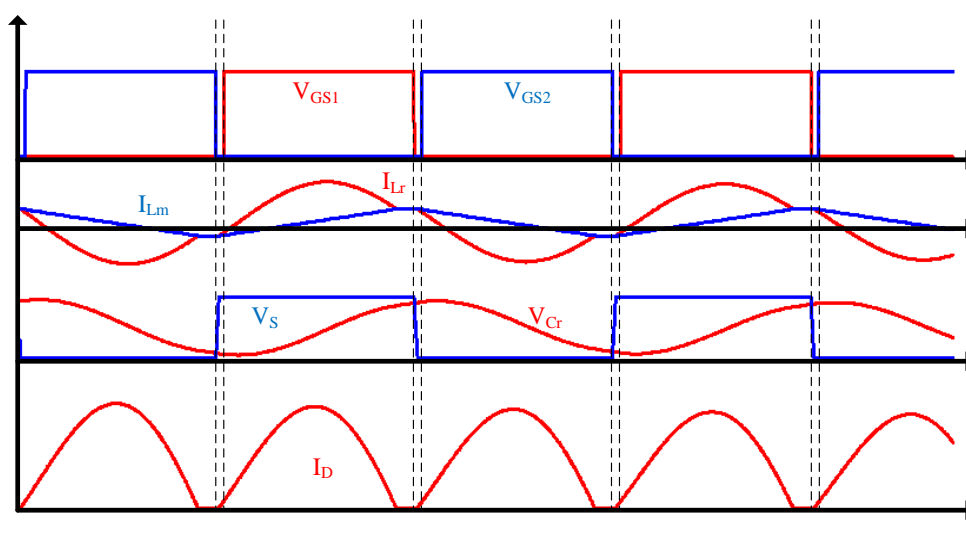


Figura 69 – Formas de onda do conversor LLC ressonante em ZVS, frequência de comutação menor que frequência ressonante.

Na região 3 o conversor está abaixo da frequência mínima de operação e tem comutação em ZCS (do inglês – *zero current switching*). Esta região é denominada capacitiva e os interruptores não comutam em ZVS o que aumenta consideravelmente as perdas nestes dispositivos. Além disso, a tensão aplicada sobre o capacitor C_r aumenta consideravelmente, então o conversor não deve operar nesta região. As formas de onda para essa região podem ser visualizadas na Figura 70.

7.2.2. Projeto conversor LLC ressonante

O projeto do conversor foi realizado utilizando a metodologia apresentado por (DING, [S.d.]). Os dados relevantes para o projeto do LLC ressonante são apresentados na Tabela 20.

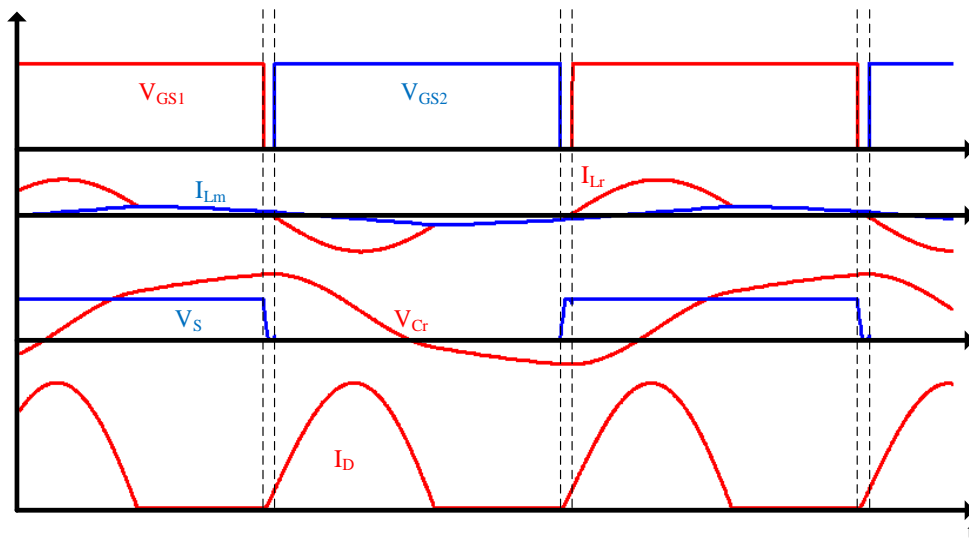


Figura 70 – Formas de onda do conversor LLC ressonante em ZCS, frequência de comutação menor que a frequência de ressonância.

Tabela 20 – Dados para projeto da fonte auxiliar de alimentação para o Lado BT

Descrição	Abreviatura	Valor
Máxima tensão do barramento CC	V_{CCMax}	275V
Mínima tensão do barramento CC	V_{CCMin}	225V
Tensão nominal do barramento CC	V_{CCNom}	250V
Tensão de saída	V_o	$\pm 15V$
Potência de saída	P_o	50W
Frequência de ressonância desejada	F_{r1}	100kHz

Inicialmente calcula-se a taxa de conversão necessária para o transformador, utilizando os valores da Tabela 20 em (78).

$$n = \frac{2V_o}{V_{CC_{Max}}} = 0,109 \quad (78)$$

Para que o conversor permaneça em ZVS ele deve sempre operar como carga indutiva, Figura 67. Então, deve-se calcular o máximo valor de Q para garantir essa condição, (DING, [S.d.]). Entretanto, para o cálculo de Q faz-se necessário definir o valor da relação de indutâncias k . Esta relação geralmente está entre 3 e 8, quanto menor for este valor, maior será o pico da curva de ganho. Para maiores valores de k , menor é a corrente circulante no enrolamento primário e conseqüentemente menor serão as perdas. Entretanto o conversor pode sair de ZVS quando operar a vazio, pois a corrente circulante se torna muito pequena. Escolheu-se um $k = 6$, assim diminui-se o pico da curva de ganho e também as perdas. Assim calcula-se Q_{max} .

$$Q_{max} = \frac{1}{k} \sqrt{\frac{1 + k \left[\frac{1}{\left(\frac{2V_{out}}{nV_{CC_{min}}} \right)^2} \right]}{\left(\frac{2V_{out}}{nV_{CC_{min}}} \right)^2 - 1}} = 0,407 \quad (79)$$

A mínima frequência de operação acontece quando se opera com carga máxima e com a menor tensão de alimentação, ou seja, quando Q for máximo.

$$F_{min} = F_{r1} \frac{1}{\sqrt{1 + k \left[\frac{1}{\left(\frac{2V_{out}}{nV_{CC_{min}}} \right)^2} \right]}} = 53,195 \text{ kHz} \quad (80)$$

Desta forma, para garantir ZVS o conversor deve operar acima desta frequência.

Os componentes do conversor são projetados para operar no caso crítico, que acontece quando a carga é máxima e tensão de alimentação mínima. Então a carga máxima é dada por:

$$R_o = \frac{V_o^2}{P_o} = 4,5\Omega \quad (81)$$

Aplicando este valor em (72) encontra-se a resistência equivalente para o lado CA.

$$R_{CA} = \frac{8}{\pi^2 n^2} R_o = 308,73\Omega \quad (82)$$

O capacitor C_r é dado por:

$$C_r = \frac{1}{2\pi F_{r1} Q_{max} R_{CA}} = 12,66\text{nF} \quad (83)$$

Então, escolhe-se um valor de capacitância comercial $C_r = 12,2\text{nF}$, e recalcula-se a frequência de ressonância considerando este capacitor:

$$F_{r1} = \frac{1}{2\pi C_r Q_{max} R_{CA}} = 103,774\text{kHz} \quad (84)$$

A partir destes valores calcula-se L_r :

$$L_r = \frac{Q_{max} R_{CA}}{2\pi C_r Q_{max}} = 192,79\mu\text{H} \quad (85)$$

De posse destes dados realiza-se o projeto dos elementos magnéticos e calcula-se as correntes circulantes. Esses cálculos são mostrados no Apêndice D e os resultados são apresentados na Tabela 21.

7.2.3. Circuito de acionamento

O acionamento dos interruptores é realizado através do circuito integrado (CI) IRS2795 (INTERNATIONAL RECTIFIER, 2012), Figura 71, o qual é específico para esta aplicação. Este CI utiliza um capacitor de *bootstrap* (C_{bs}) para acionar o interruptor superior. Desta forma, não é necessária uma saída isolada para alimentar o circuito de disparo deste interruptor.

A regulação da tensão de saída é realizada através da variação da frequência de operação do conversor. A frequência de operação é obtida através de um circuito RC e é dada por:

$$f_{sw} = \frac{1}{2 \left[R_{T_{eq}} (0,85 C_T + 40\text{pF}) + t_{DT} \right]} \quad (86)$$

Onde:

$R_{T_{eq}}$ – Resistência equivalente referente ao circuito RC ;

Tabela 21 – Valores de projeto para conversor LLC ressonante

Descrição	Abreviatura	Valor
Núcleo Indutor L_r	NEE	20/10/6
Número de voltas	N	11
Núcleo Transformador	NEE	40/17/12
Número de voltas enrolamento primário	N_{pri}	55
Número de voltas enrolamento secundário	N_{sec}	6
Corrente média lado primário	$I_{p_{med}}$	0,862A
Corrente pico lado primário	I_{p_p}	1,033A
Corrente eficaz lado primário	$I_{p_{ef}}$	0,731A
Corrente média secundário 1	$I_{s_{med1}}$	0,667A
Corrente média secundário 2	$I_{s_{med2}}$	1,333A
Corrente pico secundário 1	$I_{s_{p1}}$	1,047A
Corrente pico secundário 2	$I_{s_{p2}}$	2,094A
Corrente eficaz secundário 1	$I_{s_{ef1}}$	0,524A
Corrente eficaz secundário 2	$I_{s_{ef2}}$	1,047A

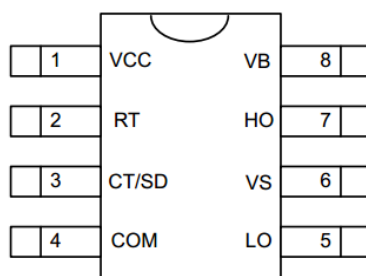


Figura 71 – Circuito integrado IRS2795. Fonte: (INTERNATIONAL RECTIFIER, 2012).

C_T – Capacitor do circuito RC ;

t_{DT} – Tempo morto entre comutações.

E a razão cíclica é dada por:

$$D = 0,5 - t_{DT}f_{sw} \quad (87)$$

O capacitor C_T é conectado ao pino 3 do CI e o resistor ao pino 2. O pino 3 contém a forma de onda do tipo dente de serra utilizada como portadora para o comando. A carga do capacitor C_T é realizada através da corrente que circula pelo pino R_T , a descarga é realizada internamente por uma fonte de corrente de 2 mA . Assim, a corrente que circula por R_T define a frequência de operação e a capacitância de C_T define o tempo morto entre as comutações.

Desta forma, a variação da frequência de operação é alcançada variando a corrente que circula por R_T . Para isso, utiliza-se um transistor (T_1) conectado no pino 2, assim é possível regular a corrente neste pino. Por segurança, utiliza-se um resistor ($R_{m\acute{a}x}$) em série com o transistor, para limitar a corrente caso o transistor sature. Então, este resistor estipula a máxima frequência de operação. Ainda, conecta-se outro resistor (R_T) entre o pino 2 e o ponto referencial do circuito para estabelecer uma frequência mínima de operação, caso o transistor não esteja em operação. O circuito utilizado para o comando pode ser visualizado na Figura 72.

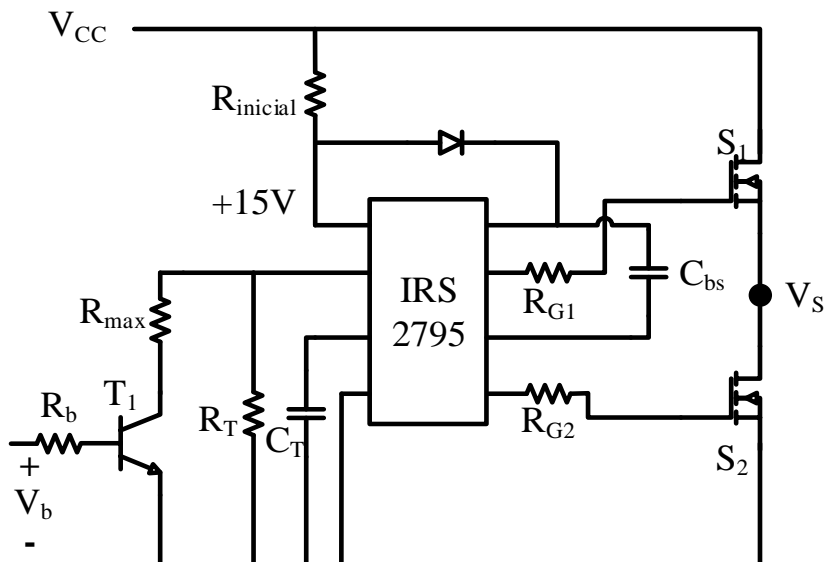


Figura 72 – Circuito de comando do Half-Bridge LLC Ressonante

Para definir o valor do capacitor C_T deve-se calcular o tempo morto necessário para garantir o ZVS. Para isso, é preciso estimar o tempo mínimo de descarga do capacitor equivalente, C_{HB} , o qual é composto pela associação das capacitâncias intrínsecas referente ao ponto V_s e o ponto referencial, como pode ser visto na Figura 73.

Além disso, pela Figura 73, tem-se que a capacitância equivalente C_{HB} é a soma das capacitâncias parasitas do circuito:

$$C_{HB} = 2 \cdot C_{oss} + C_{rSS} + C_{pa} + C_s \quad (88)$$

Onde:

C_{oss} - Capacitância de saída do MOSFET;

C_{rSS} - Capacitância reversa do MOSFET;

C_{pa} – Capacitância parasita do CI;

C_s - Capacitância de amortecimento do interruptor inferior.

O MOSFET utilizado é o IRF70 e suas características são listadas na Tabela 22.

A capacitância parasita do CI é em torno de 5pF e não se utiliza capacitor de amortecimento nos semicondutores. Então:

$$C_{HB} = 454\text{pF} \quad (89)$$

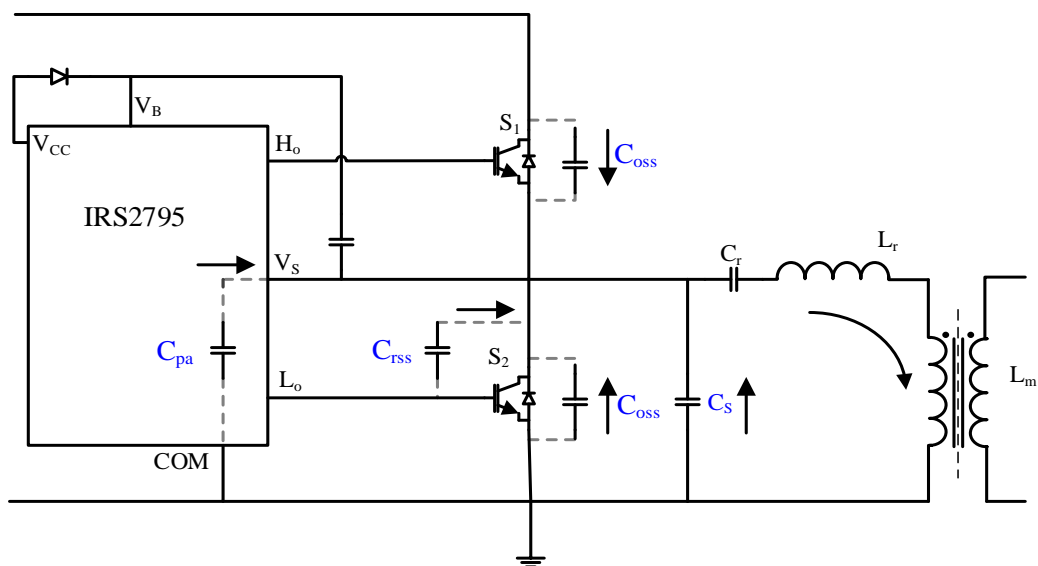


Figura 73 – Capacitancia equivalente ao ponto V_s . Fonte: (DING, [S.d.]).

Tabela 22 – Características MOSFET IRF740

Descrição	Valor
C_{oss}	220pF
C_{rss}	27pF
V_{DS}	400V
R_{DS}	0,47 Ω
I_D	10A
t_{rr}	390ns
Q_g	35nC
Q_{gs}	11nC
Q_{gd}	12nC
$V_{gs(th)}$	3V
R_{gFET}	0,172 Ω

Quem realiza a descarga deste capacitor é a corrente circulante no lado primário, desta forma, deve-se estimar o tempo de descarga para a menor corrente circulante que acontece quando o conversor opera sem carga e com a máxima tensão do barramento:

$$I_{min} = \frac{V_{out}}{4nF_{max}(L_r + L_m)} + nI_{o_{min}} = 0,157A \quad (90)$$

O tempo de descarga desta capacitância é:

$$t_{ch} = \frac{C_{HB}V_{in_{max}}}{I_{min}} = 796ns \quad (91)$$

Para o cálculo do tempo morto também é necessário levar em consideração o tempo que o MOSFET leva para entrar em condução dado por:

$$t_{MOS} = -RC_{Geq} \ln\left(\frac{V'_m}{V_g}\right) \quad (92)$$

sendo:

$$R = R_{down} + R_g + R_{gFET} \quad (93)$$

e:

$$C_{Geq} = \frac{Q_g - Q_{gd} - Q_{gs}}{V_{gs} - V_m} \quad (94)$$

Onde:

R_{down} – Resistência efetiva de *pull-down* do CI;

R_g – Resistência de *gate*;

R_{gFET} – Resistência de *gate* interna do MOSFET;

$V_m' \approx V_{gs}(th)$;

V_g – Tensão de *gate*.

Considerando que $V_g = 15V$ e $R_g = 15\Omega$ e os valores apresentados na Tabela 22, tem-se por (92) que:

$$t_{MOS} = 30,289ns \quad (95)$$

O tempo morto deve ser maior que a soma de (91) e (92), a folha de dados do CI, (INTERNATIONAL RECTIFIER, 2012), recomenda adicionar um tempo de 50ns. Então:

$$T_{DT} = t_{MOS} + t_{ch} + 50 = 876ns \quad (96)$$

Com o valor de tempo morto definido pode-se calcular o capacitor C_T , (DING, [S.d.]):

$$C_T = \frac{T_{DT} \times 10^{-3} - 40 \times 10^{-12}}{0,85} = 0,94nF \quad (97)$$

$$C_T = 1nF$$

Segundo (DING, [S.d.]), o resistor que limita a mínima frequência de operação pode ser calculado por:

$$R_T = \frac{1}{T_{DT} F_{min} 2 \times 10^{-3}} - 1k\Omega = 15,924k\Omega \quad (98)$$

$$R_T = 15k\Omega$$

Quando o transistor estiver saturado, as resistências R_{max} e R_T estarão em paralelo, então deve-se calcular qual a resistência equivalente R_{eq} que limitará a máxima frequência de comutação.

$$R_{eq} = \frac{1}{T_{DT} F_{max} 2 \times 10^{-3}} - 1k\Omega \quad (99)$$

Então calcula-se o R_{max} :

$$R_{max} = \frac{R_T R_{eq}}{R_T + R_{eq}} - 1k\Omega = 2,057k\Omega \quad (100)$$

$$R_{max} = 2k\Omega$$

O tempo morto entre as comutações dos interruptores pode ser visualizado na Figura 74.

Antes de realizar o projeto do controlador é interessante avaliar a influência que as ondulações da tensão de entrada de carga têm na tensão de saída. Substituindo (73) em (77), tem-se:

$$V_o = \frac{1}{\sqrt{\left[1 + \frac{1}{k} \left(1 - \frac{1}{x^2}\right)\right]^2 + \left[Q \left(x - \frac{1}{x}\right)\right]^2}} \frac{V_{cc} n}{2} \quad (101)$$

Para visualizar a influência destas oscilações, traçou-se um gráfico com os três níveis de tensão de entrada (mínimo, nominal e máximo) mantendo um valor de carga fixo, Figura 75. Como pode ser visualizado, para manter a tensão de saída constante em 15V a frequência deverá ficar oscilando entre 88kHz e 133kHz.

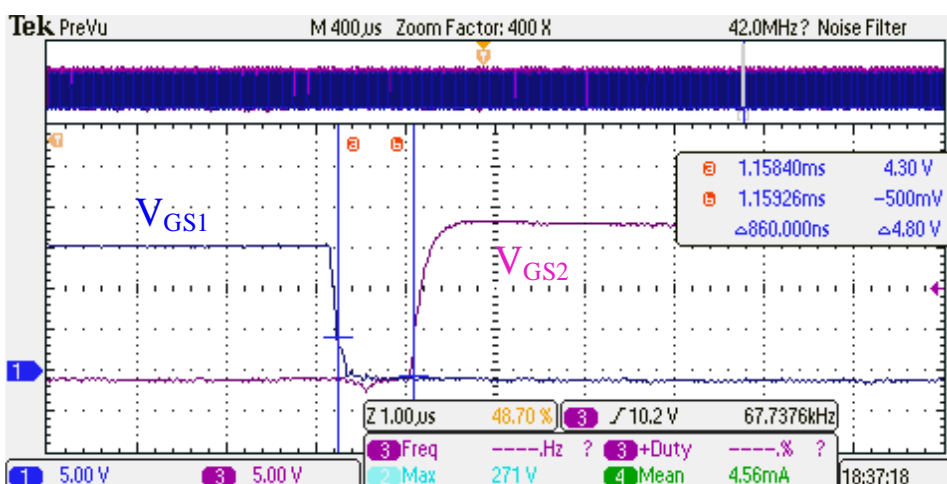


Figura 74 – Tempo morto entre comutações do conversor LLC ressonante.

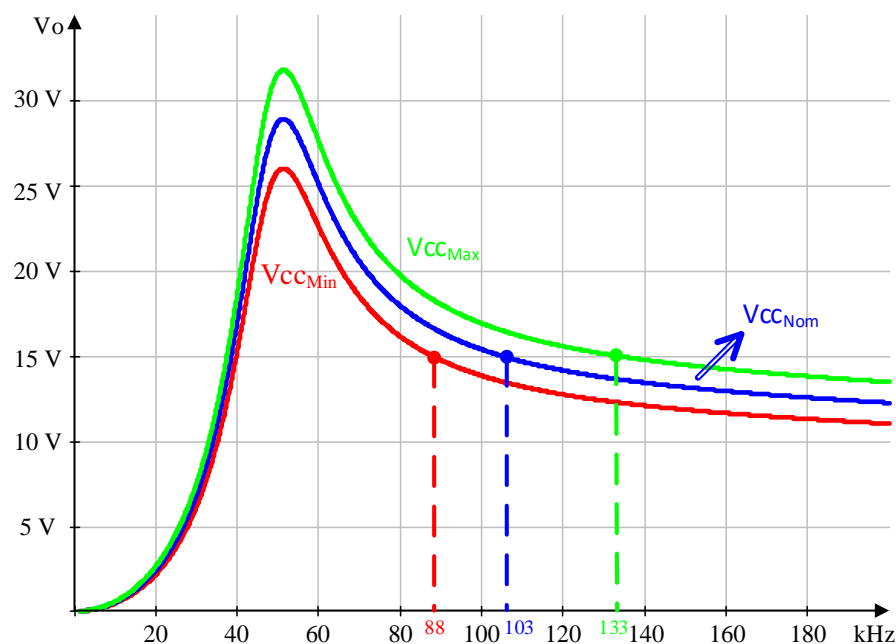


Figura 75 – Tensão de saída em função da frequência de comutação para condição de meia carga e com variação na tensão de entrada.

Também é interessante avaliar a influência que variação de carga exerce na tensão de saída. Para isso, traçou-se um gráfico mantendo a tensão do barramento CC constante, em seu valor nominal, e variou-se a carga, Figura 76. Para valores abaixo da frequência de ressonância, a variação de carga exerce alteração significativa na tensão de saída. Entretanto em valores próximos da frequência de ressonância, a alteração de carga não apresenta muita influência na tensão de saída. Desta forma, se o conversor operar próximo da frequência de ressonância, pode-se afirmar que as variações de carga não exercem influência na tensão de saída. Assim, o valor de carga não interfere no projeto do controlador.

7.2.4. Controle

A dinâmica de operação do modelo de pequenos sinais de um conversor LLC ressonante varia significativamente conforme as condições de operação. Assim, obter o modelo de pequenos sinais através das técnicas de análise de circuitos torna-se uma tarefa difícil. Pois, devido a forma que a energia é processada no LLC ressonante, a função de transferência da tensão de saída no conversor não pode ser obtida através do modelo médio em espaço de estados

e nem pelo modelo médio do interruptor PWM, como realizado em conversores PWM (CHENG; MUSAVI; DUNFORD, 2014).

Desta forma, um método comumente utilizado para obtenção da planta de um conversor LLC ressonante é a simulação do circuito no domínio da frequência (*AC Sweep*), como mostrado em (JANG *et al.*, 2009). Neste método, adiciona-se uma perturbação de pequeno sinal na variável de interesse e realiza-se a simulação que faz uma varredura de frequência.

Para este caso, quem controla a frequência de comutação é a corrente no pino 2, (R_T), que por sua vez é controlada pela tensão de base do transistor V_b . Então, para o projeto do controlador deve-se encontrar a planta que relaciona a tensão de saída com a tensão de base no transistor $\frac{\hat{v}_o}{\hat{v}_b}$. A simulação foi realizada no *software* PSIM, sendo que foi adicionado uma perturbação na tensão V_b e monitorou-se a tensão de saída V_o , Figura 77. O diagrama de bode resultante é apresentado na Figura 78.

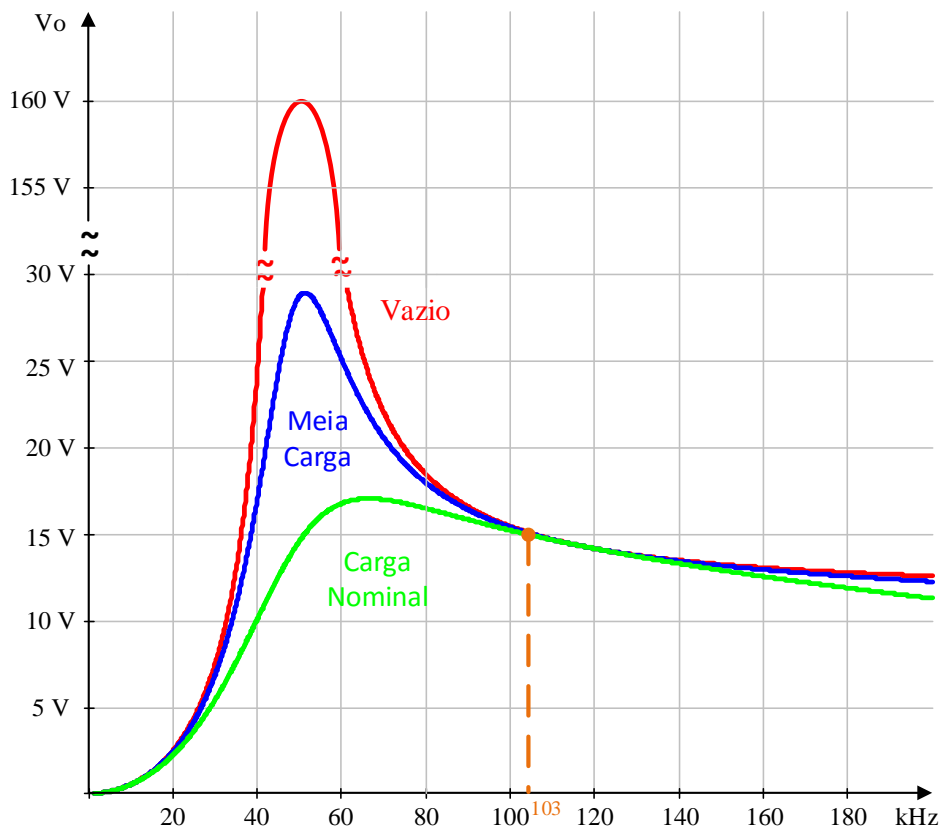


Figura 76 - Tensão de saída em função da frequência de comutação para distintas condições de carga e tensão de alimentação fixa.

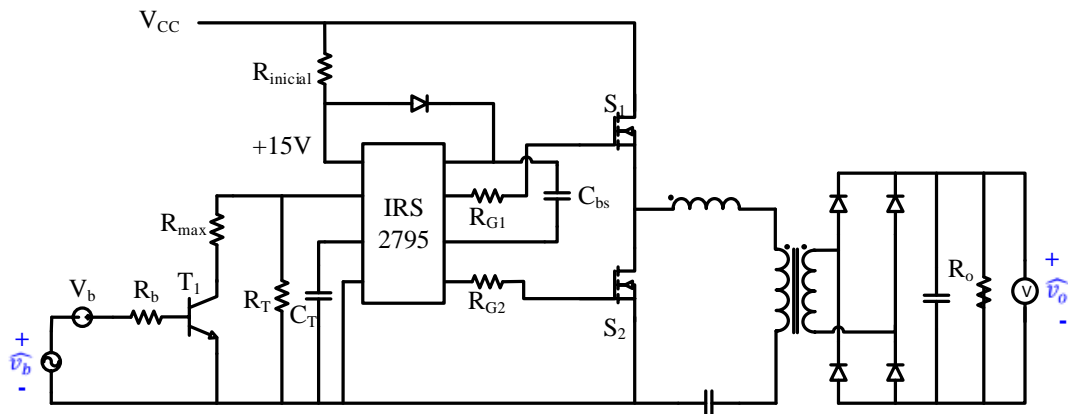


Figura 77 – Circuito simulado para obtenção da planta do conversor.

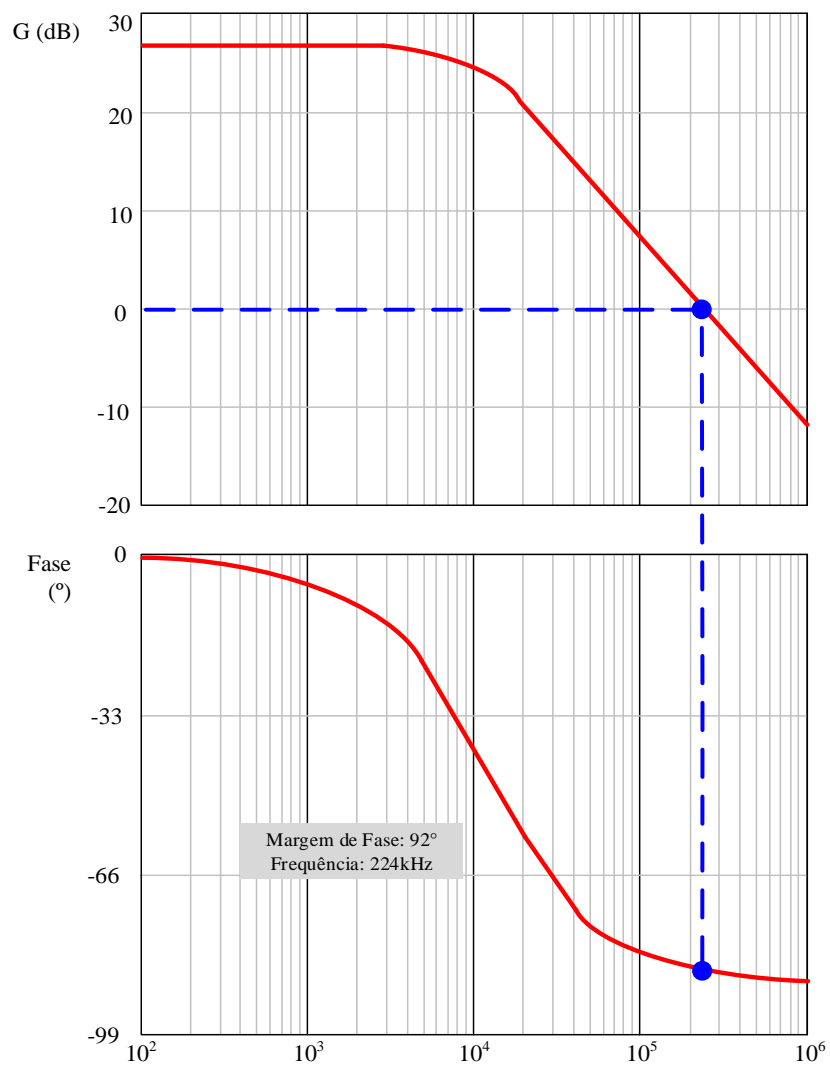


Figura 78 – Diagrama de bode para função de transferência de malha aberta

A partir da planta pode-se realizar o projeto do controlador, com o auxílio da ferramenta *sisotool* do *software MATLAB*. Como a planta já apresenta uma margem de fase satisfatória utilizou-se apenas um controlador PI simples, para garantir erro zero para a operação em regime permanente. Escolheu-se uma frequência de corte uma década acima das oscilações no barramento CC, assim o controle é rápido o suficiente para compensar estas oscilações. O diagrama de bode do sistema compensado pode ser visto na Figura 79 e a equação que representa o compensador é mostrado em (102).

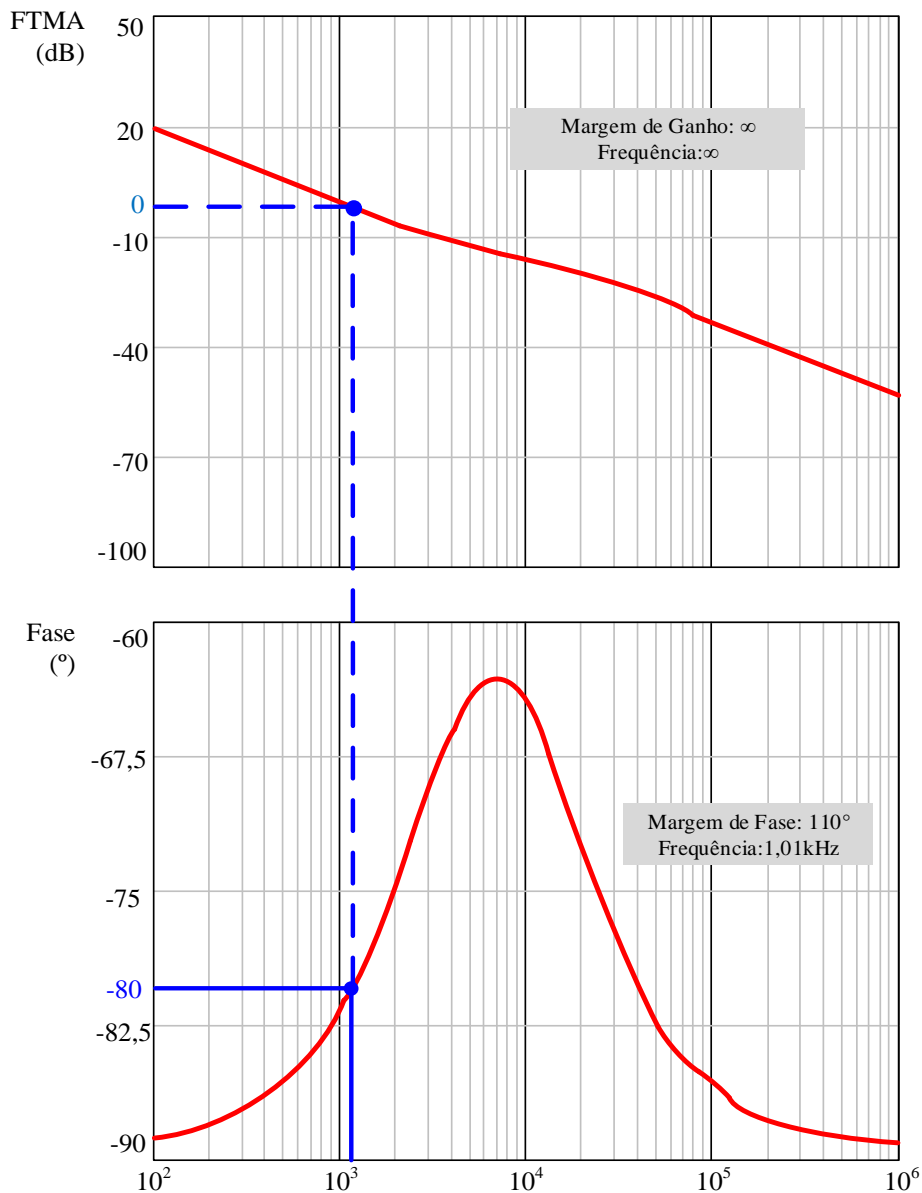


Figura 79 – Diagrama de bode sistema compensado

$$C_v = 0,010857 \frac{(s + 2,67 \times 10^4)}{s} \quad (102)$$

Nesta fonte o controlador é implementado de forma analógica, a Figura 80 apresenta o circuito de instrumentação utilizado. No primeiro bloco há um somador onde é realizada a comparação entre o sinal de referência com a realimentação e tem como resultado o sinal de erro. Então esse sinal passa pelo compensador PI composto pelos resistores R_6 e R_5 e pelo capacitor C_1 . Após o PI há um circuito de polarização do transistor T_1 .

Deseja-se que o ponto de operação esteja próximo a frequência de ressonância para que as alterações de carga não tenham efeito significativo no controle do conversor. Então, o transistor T_1 deve ser polarizado de forma a satisfazer esta condição. De (86) tem-se que:

$$R_{Teq} = \frac{\frac{1}{2f_{sw}} - t_{DT}}{(0,85C_T + 40\text{pF})} \quad (103)$$

Onde:

R_{Teq} – resistência equivalente entre R_T e o resistor emulado pelo transistor.

Levando em consideração que o pino 2 do CI, tem uma tensão fixa de 2V, pode-se afirmar que a resistência emulada pelo transistor será $\frac{2V}{I_c}$, sendo I_c a corrente de coletor. Então a resistência equivalente conectada ao pino 2 pode de ser calculada por:

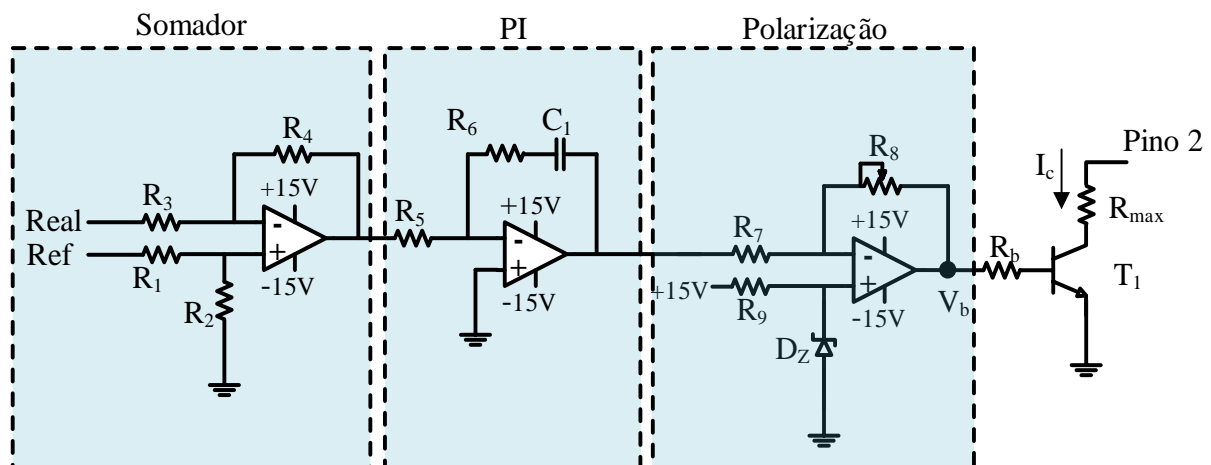


Figura 80 -Instrumentação fonte auxiliar lado BT.

$$R_{T_{eq}} = \frac{1}{\frac{1}{R_T} + \frac{I_c}{2}} \quad (104)$$

Substituindo (103) em (104) e isolando I_c tem-se:

$$I_c = 2 \left(\frac{(0,85C_T + 40\text{pF})}{\frac{1}{2f_{sw}} - t_{DT}} - \frac{1}{R_T} \right) \quad (105)$$

Aplicando os valores já calculados tem-se a corrente de coletor necessária para que o conversor opere na frequência de ressonância:

$$I_c = 319\mu\text{A} \quad (106)$$

O transistor utilizado foi o BC337-25, cujo, ganho é $\beta = 217$. Então, a corrente de base no transistor deve ser:

$$I_b = \frac{I_c}{\beta} = 1,47\mu\text{A} \quad (107)$$

Quando o transistor está saturado a corrente é limitada pelo resistor R_T . Assim, a máxima corrente de coletor é:

$$I_{c_{max}} = \frac{2V}{R_T} = 1\text{mA} \quad (108)$$

Logo, a máxima corrente de base é:

$$I_{b_{mas}} = \frac{I_{c_{max}}}{\beta} = 4,6\mu\text{A} \quad (109)$$

A máxima tensão no ponto V_b será 15V, alimentação do amplificador operacional, assim pode-se definir o resistor de base:

$$R_b = \frac{V_{b_{max}} - 0,7V}{I_{b_{max}}} = 3,11\text{M}\Omega \quad (110)$$

$$R_b = 3\text{M}\Omega$$

De posse destes dados, calcula-se qual a tensão V_b necessária para que o conversor opere na frequência de ressonância:

$$V_b = R_b I_b + 0,7V = 5,11V \quad (111)$$

O diodo zener utilizado no bloco de polarização da Figura 80 é de 5V, segundo (CLAYTON; WINDER, 2003) a parcela de tensão de saída referente ao *offset* em um amplificador operacional pode ser calculada por:

$$V_o = V_{off} \frac{R_8 + R_7}{R_7} \quad (112)$$

Neste caso, deseja-se que a tensão na saída do amplificador seja o valor de polarização, logo, $V_o = V_b$. Definindo $R_7 = 330k\Omega$ pode-se por (112) calcular R_8 :

$$R_8 = 36,3k\Omega \quad (113)$$

$$R_8 = 36k\Omega$$

Após definido os componentes para polarização do transistor pode-se calcular os componentes do compensador. A equação (114) representa a planta do compensador PI analógico.

$$C_v = \frac{R_6}{R_5} \left(\frac{s + \frac{1}{R_6 C_1}}{s} \right) \quad (114)$$

Entretanto, o ganho do estágio de polarização também deve ser considerado, então:

$$C_v = \frac{R_8 R_6}{R_7 R_5} \left(\frac{s + \frac{1}{R_6 C_1}}{s} \right) \quad (115)$$

Assumindo $C_1 = 10nF$ e comparando (102) com (114) tem-se que:

$$\frac{1}{R_6 C_1} = 2,67 \times 10^4$$

$$R_6 = \frac{1}{2,67 \times 10^4 C_1} = 3,745k\Omega \quad (116)$$

$$R_6 = 3,6k\Omega$$

Novamente comparando (102) com (114) tem-se que:

$$\frac{R_8 R_6}{R_7 R_5} = 0,010857$$

$$R_5 = \frac{R_8 R_6}{R_7 0,010857} = 36,196\text{k}\Omega \quad (117)$$

$$R_5 = 36\text{k}\Omega$$

Os resistores utilizados no circuito somador são todos iguais e com resistência de 330kΩ.

7.2.5. Resultados experimentais

Os resultados experimentais foram realizados com os mesmos parâmetros descritos na Tabela 20. A Figura 81 apresenta as formas de onda de tensão de bloqueio e tensão de comando para o interruptor S_2 e a corrente circulante no tanque de ressonância, para condição de meia carga. Vale lembrar que a fonte foi projetada com margem de 100%, devido aos requisitos de projeto, assim em condições normais de operação, a fonte opera com meia carga. As formas de onda das tensões de bloqueio e acionamento do interruptor S_2 comprovam a operação em ZVS.

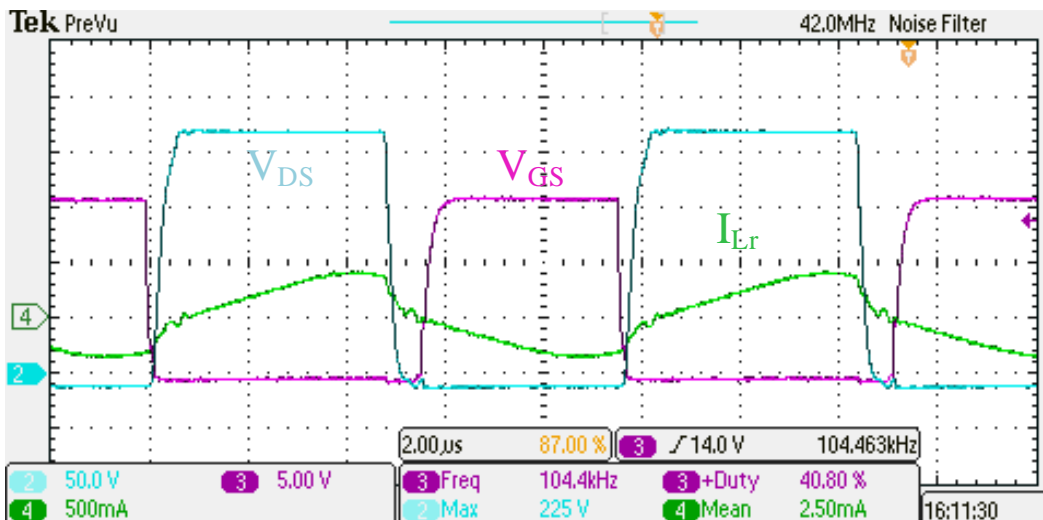


Figura 81 – Tensão V_{DS} e V_{GS} interruptor S_2 e corrente no tanque de ressonância em meia carga.

Na Figura 82 as mesmas formas de onda são apresentadas, porém sem carga conectada, ou seja, o conversor só está fornecendo energia para a realimentação. Este é o ponto crítico, pois a corrente circulante no lado primário é menor o que pode acarretar em comutação forçada, entretanto o conversor continua operando em ZVS.

A Figura 83 apresenta as formas de onda da tensão no barramento CC (V_{CC}) com oscilação de aproximadamente 20V em 120Hz e as tensões de saída $\pm 15V$. Nesta figura a tensão de barramento sofre variações em seu valor médio, entre 230V até 280V, e as tensões de saída permanecem reguladas em $\pm 15V$, com pequenas variações, o que comprova a atuação do controle na regulação de saída.

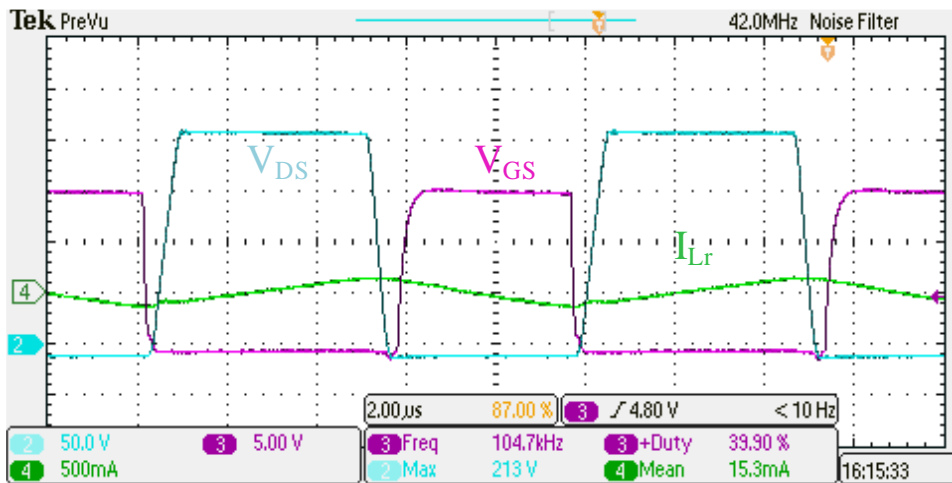


Figura 82 - Tensão V_{DS} e V_{GS} interruptor S_2 e corrente no tanque de ressonância à vazia.

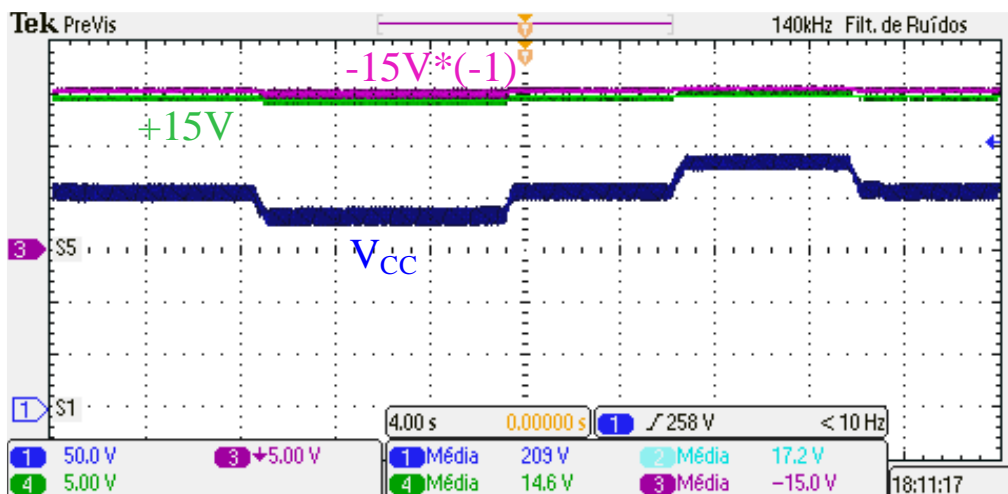


Figura 83 – Regulação tensões de saída para variações na tensão de entrada V_{CC} .

Para a análise de rendimento utilizou-se uma carga de 20W conectada entre as saídas +15V e -15V da fonte, ou seja, 30V, Figura 84. Foi empregado 20W, porque esta é a estimativa de carga para a fonte do lado BT, como demonstrado na Tabela 2.

A Figura 85 apresenta o resultado desta análise, onde é obtida uma eficiência de 50,5 %. Apesar de operar em ZVS para toda a faixa de operação, como demonstrado. Este baixo rendimento era esperado conforme os cálculos de estimativa de perdas apresentados no Apêndice D. O baixo rendimento acontece por dois motivos: a utilização de ponte retificadora completa nos secundários e pela utilização de diodos que contém uma queda de tensão considerável.

Por questões de disponibilidade, os diodos utilizados foram do modelo UF4007 e apresentam uma queda de tensão de 0,9V para estes níveis de corrente, somado a isso sempre há 6 diodos em condução o que agrava consideravelmente as perdas no conversor. Uma alternativa proposta para elevar a eficiência é a utilização de transformador com tap-central no lado secundário, assim reduz-se pela metade o número de diodos utilizados. Outra alternativa é a utilização de diodos de melhor desempenho. O Apêndice D também apresenta a estimativa de perdas para sugestão apresentada. Foram considerados diodos do tipo *Schottky* S210 e retificação através de tap-central, as perdas no secundário diminuem em torno de 34%. A Figura 86, mostra a fonte para o lado BT implementada.

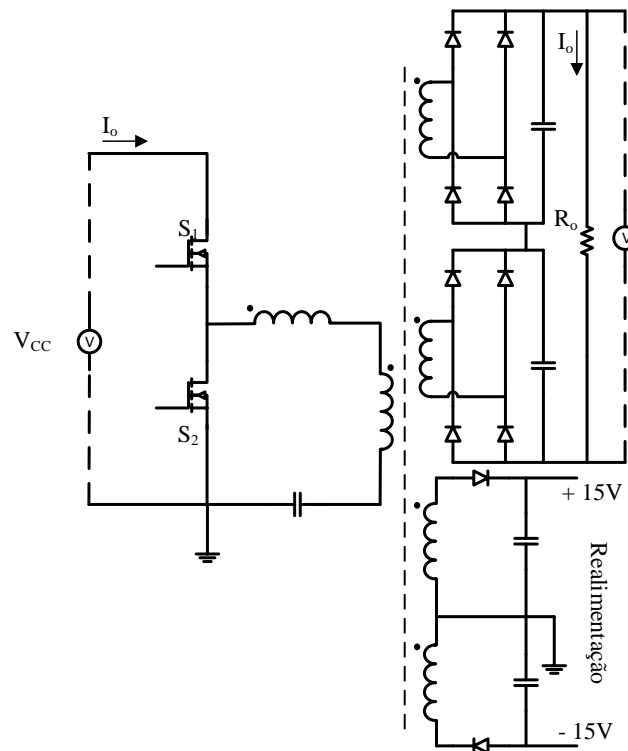


Figura 84 – Medição de potência.

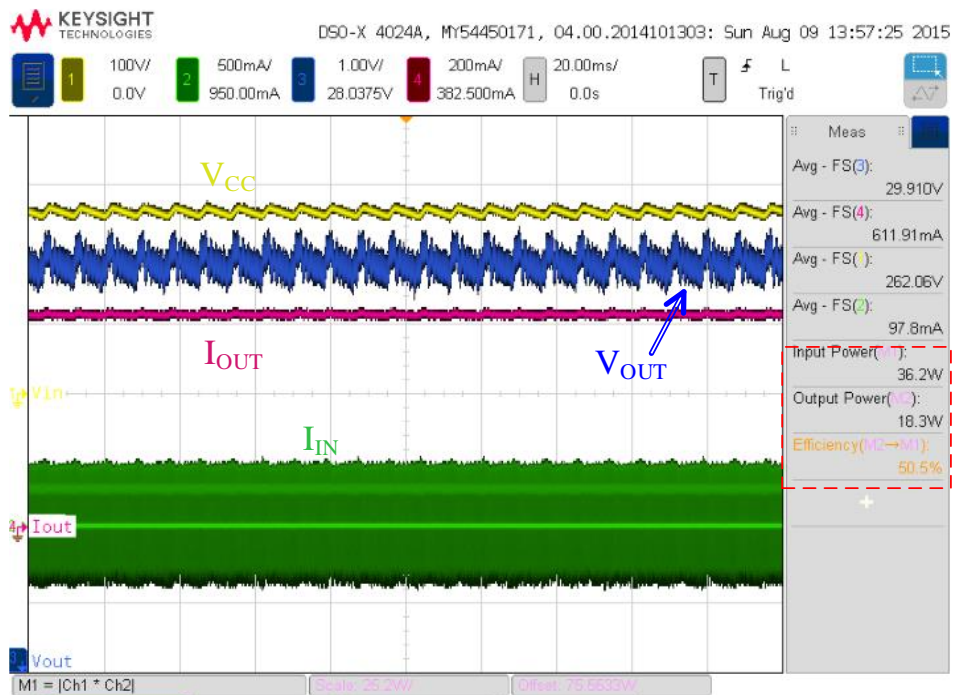


Figura 85 – Análise de rendimento.

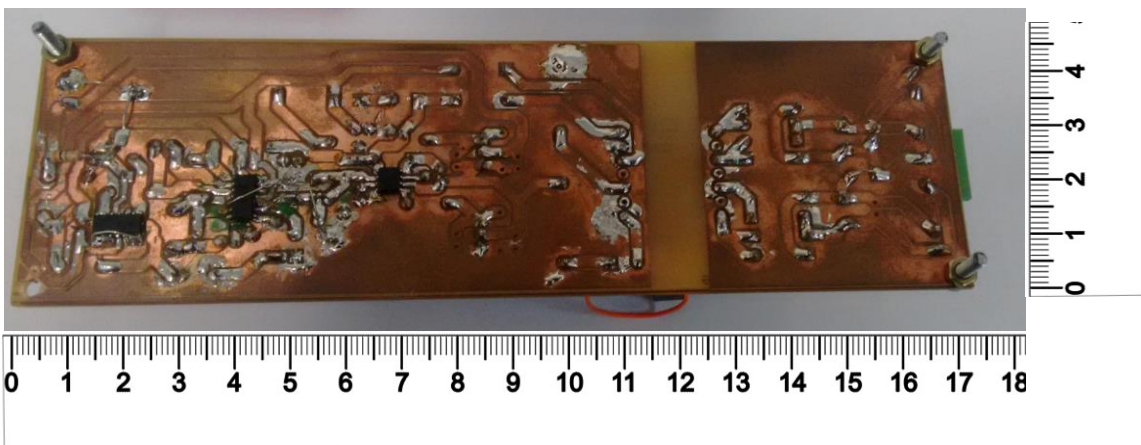
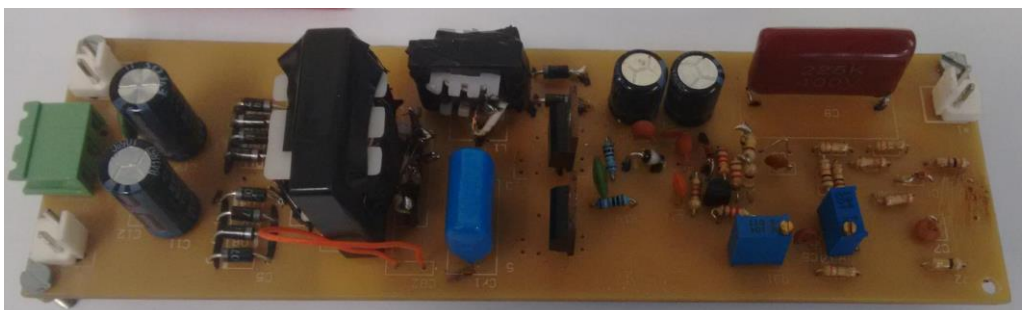


Figura 86 – Fonte de BT implementada: a) Vista superior, b) vista inferior.

7.3. Conclusão

Este capítulo tratou da fonte auxiliar de alimentação para o lado BT do SST. Decidiu-se pela utilização de uma topologia LLC ressonante, pelo fato dela operar em ZVS o que diminui as perdas por comutação nos interruptores. As distintas etapas de operação foram avaliadas e viu-se que o conversor deve ter um limite mínimo de frequência de operação para garantir ZVS. Viu-se também que em frequências próximas da frequência de ressonância as variações de carga não têm influência significativa na frequência de operação. Logo, essas variações foram desprezadas na obtenção da planta do conversor.

A modelagem de um conversor LLC ressonante não é uma tarefa simples, pois os métodos tradicionais não podem ser utilizados. Desta forma, a planta foi obtida através de simulação, onde adiciona-se um distúrbio na variável de interesse e realiza-se uma varredura de frequência. Após a planta obtida foi projetado o compensador, o qual resultou em um do tipo PI. Nesta fonte, o compensador implementado é analógico, então foi demonstrado os cálculos de projeto dos componentes.

Por fim, apresentou-se os resultados experimentais, onde é possível perceber que o conversor atua em ZVS quando está com carga e até mesmo em operação a vazio. Apesar, de operar em ZVS a fonte não apresentou bom rendimento. Isso porque na saída são utilizadas pontes completas de retificação, as quais são compostas de diodos com uma queda de tensão considerável.

Uma alternativa para melhorar o rendimento foi proposta. Essa alternativa propõe realizar a retificação do sinal com transformador de tap-central, o que reduz pela metade o número de diodos utilizados. Somado a isso, também propõe-se a utilização de diodos de melhor desempenho do tipo *Schottky*. Estas duas alterações promovem uma redução de 34% nas perdas referentes ao lado secundário.

CONCLUSÃO GERAL

O crescimento da utilização de fontes de geração distribuídas faz com que mais conversores de potência sejam conectados à rede de distribuição de energia. Com isso torna-se imprescindível a utilização de dispositivos que possam monitorar e controlar em tempo real o fluxo de potência no sistema elétrico. Assim sendo, é muito provável que em um longo prazo haverá a substituição dos transformadores eletromagnéticos por transformadores de estado sólido.

Por ser um conversor eletrônico o SST necessita de fontes auxiliares que forneçam energia para seus periféricos. Esta fonte pode ter arquitetura central ou distribuída, neste trabalho optou-se pela utilização de fontes distribuídas, pois assim, em uma visão generalista aumenta-se a confiabilidade do SST. Além disso, um desafio é alcançar a isolamento galvânica do SST que é de 25kV. Na revisão bibliográfica foram estudadas algumas formas de obter este nível de isolamento, e a que melhor se aplica a este caso é a utilização de transformadores multinúcleos. No entanto, esta topologia contém um cabo que realiza o acoplamento entre a fonte e os diversos núcleos. Por este cabo circula uma corrente em alta frequência, o que pode ser comparado a uma antena que envia sinais eletromagnéticos. Então, optou-se pela utilização de fontes locais distribuídas, sendo uma fonte que opera em MT (até 2,4kV) e outra em BT (até 500 V).

Após definir a arquitetura das fontes auxiliares realizou-se uma revisão bibliográfica para escolher possíveis topologias que poderiam ser utilizadas para ambos os casos. Para a fonte do lado MT as topologias que melhor se aplicam são baseadas em estruturas multiníveis. Sendo que uma adota a topologia de capacitores flutuantes e a outra, a de um conversor NPC. Estas topologias foram avaliadas e tiveram suas eficiências estimadas. Apesar de apresentar ligeira menor eficiência optou-se pela utilização da topologia *Double-ended Flyback* quatro níveis devido a simplicidade em seu controle e inicialização. Outra vantagem desta topologia é que é possível utilizar os mesmos capacitores do barramento do conversor principal, o que reduz o volume da fonte auxiliar.

Com a topologia escolhida, foi apresentada a proposta de modulação que permite alcançar o baixo ganho estático necessário com um reduzido valor de indutância. Em seguida, a estratégia de controle foi abordada, além de regular a tensão de saída este conversor mantém os capacitores do barramento de entrada em equilíbrio, de forma extremamente simples. A

malha de controle vê o conversor proposto como se fosse um conversor *Double-ended Flyback* convencional, então todos os interruptores são acionados com apenas um sinal PWM.

Posteriormente, foram mostrados os circuitos de monitoramento e acionamento do conversor. Também foi explicado como é alcançado o atraso na saída de condução necessários para a proteção dos interruptores. A fonte auxiliar do lado MT foi implementada e os resultados comprovam o funcionamento do conversor, assim como as etapas de operação apresentadas na análise teórica.

Na fonte do lado BT foi utilizado a topologia LLC ressonante com o intuito de reduzir as perdas de comutação. A dinâmica de pequenos sinais deste tipo de topologia varia muito de acordo com as condições de operação. Desta forma, a obtenção da planta do conversor torna-se uma tarefa difícil. Neste trabalho, utilizou-se uma simulação por varredura de frequência através do *software* PSIM para a obtenção da planta do conversor. Então foi projetado o compensador, o qual foi implementado de maneira analógica. Os resultados práticos mostraram que a fonte opera em ZVS e regula a tensão de saída para diferentes níveis da tensão de entrada. Entretanto, um bom rendimento não foi alcançado devido aos diodos utilizados nas pontes de retificação de saída. Então, foi proposto uma alteração na forma de retificação e também a substituição dos diodos por uns de melhor desempenho. Conforme calculado no Apêndice D, essa alteração proporcionara uma redução de perdas em torno de 34%.

Por fim, esta dissertação mostra contribuições ao estudo e desenvolvimento de fontes auxiliares de alimentação aplicadas a transformadores de estado sólido. Sendo que a principal contribuição está no estudo e apresentação da topologia aplicada como fonte auxiliar para conversores de alta tensão.

Trabalhos Futuros

Com o objetivo de complementar as análises e os resultados obtidos até o presente momento, além de dar sequência ao trabalho de dissertação, recomenda-se o enfoque nos seguintes tópicos:

- 1. Controle analógico da fonte MT:** Uma das vantagens do *Double-ended Flyback* quatro níveis está na simplicidade de operação, sendo necessário somente um sinal PWM para acionar todos os interruptores. Desta forma, é interessante implementá-lo utilizando circuito integrado. Essa alternativa reduziria custos e, provavelmente, melhoraria a eficiência, pois o CI consome menos energia que o microcontrolador.
- 2. Semicondutores de potência:** Conforme foi mostrado na revisão bibliográfica, os semicondutores de SiC e GaN apresentam melhor eficiência e capacidade de operar em frequências e temperaturas elevadas. Então torna-se interessante implementar a fonte auxiliar com estes semicondutores, assim pode-se alcançar a redução de volume e elevação do rendimento da fonte auxiliar.
- 3. Otimização do projeto:** A análise sobre a frequência de operação para o conversor *Double-ended Flyback* quatro níveis é conveniente. Uma vez que, conversores de topologia *Flyback* não comutam de maneira suave.
- 4. Interferência eletromagnética:** Um estudo sobre redução de interferências eletromagnéticas também é interessante, devido ao fato de o conversor operar em elevados níveis de tensão.
- 5. Proteção:** Estudo de circuitos de proteção contra curto circuitos ou sobretensão, também são convenientes para esta aplicação.
- 6. Integração de elementos magnéticos:** A fonte de baixa tensão contém dois elementos magnéticos, a integração destes elementos também é interessante para reduzir custo e volume.

REFERÊNCIAS

ADRAGNA, C.; GATTAVARI, G. Flyback Converters With the L6561 PFC Controller. **STMicroelectronics Application Note AN1060** p. 1–11 , 2003.

AFSHARIAN, J.; ZARAGARI, N.; WU, Bin. A special high-frequency soft-switched high-voltage isolated DC/DC power supply for multiple GCT gate drivers. In: 2010 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION (ECCE), 2010, [S.l.: s.n.], 2010. p.2441–2445.

AGGELER, D. *et al.* Bi-directional isolated dc-dc converter for next-generation power distribution-comparison of converters using Si and SiC devices. 2007, [S.l.]: IEEE, 2007. p.510–517. Disponível em: <http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=4239205>. Acesso em: 23 abr. 2014.

AIZPURU, I.; CANALES, J.M.; FERNANDEZ, J. Scalable High Insulation Power Supply for Medium Voltage Power Converters. In: 2012 7TH INTERNATIONAL CONFERENCE ON INTEGRATED POWER ELECTRONICS SYSTEMS (CIPS), 2012, [S.l.: s.n.], 2012. p.1–6.

ALVES, Ricardo Luiz; OTHERS. Fontes auxiliares de alimentação para conversores de alta potência e elevada tensão no barramento CC. , 2003. Disponível em: <<http://repositorio.ufsc.br/handle/123456789/85694>>. Acesso em: 9 jun. 2015.

AMARAL, Acácio Manuel Raposo. Técnicas de medida para a caracterização do circuito equivalente de condensadores electrolíticos de alumínio. , 2010. Disponível em: <<http://estudogeral.sib.uc.pt/handle/10316/14212>>. Acesso em: 25 jul. 2015.

AYYANAR, R.; GIRI, R.; MOHAN, N. Active input-voltage and load-current sharing in input-series and output-parallel connected modular DC-DC converters using dynamic input-voltage reference scheme. **IEEE Transactions on Power Electronics** v. 19, n. 6, p. 1462–1473 , nov. 2004.

BACKER, R. H. *Switching circuit* . [S.l.: s.n.]. , 1980

BALIGA, B. Jayant. **Advanced High Voltage Power Device Concepts**. New York, NY: Springer New York, 2012. Disponível em: <<http://link.springer.com/10.1007/978-1-4614-0269-5>>. Acesso em: 18 jun. 2015. .978-1-4614-0268-8.

BHATTACHARYA, Subhashish *et al.* Design and development of generation-I silicon based solid state transformer. 2010, [S.l.]: IEEE, 2010. p.1666–1673. Disponível em: <http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=5433455>. Acesso em: 23 abr. 2014.

BREHAUT, S.; COSTA, F. Gate driving of high power IGBT by wireless transmission. In: POWER ELECTRONICS AND MOTION CONTROL CONFERENCE, 2006. IPEMC 2006. CES/IEEE 5TH INTERNATIONAL, 2006, [S.l.: s.n.], 2006. p.1–5.

BROWN, Marty. **Power supply cookbook**. 2nd ed ed. Boston: Newnes, 2001. 265 p. (EDN series for design engineers). .0-7506-7329-X.

CHENG, B.; MUSAVI, F.; DUNFORD, W.G. Novel small signal modeling and control of an LLC resonant converter. In: 2014 TWENTY-NINTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC), mar. 2014, [S.l: s.n.], mar. 2014. p.2828–2834.

CHEN, Min *et al.* Transformer secondary leakage inductance based ZVS dual bridge DC/DC converter. In: EIGHTEENTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2003. APEC '03, fev. 2003, [S.l: s.n.], fev. 2003. p.1082–1087 vol.2.

CHOI, Hangseok. *Half-Bridge LLC Resonant Converter Design Using FSFR-Series Fairchild Power Switch (FPSTM)*. [S.l: s.n.], 22 out. 2014

CLAYTON, G. B.; WINDER, Steve. **Operational amplifiers**. 5th ed ed. Oxford; Boston: Newnes, 2003. 386 p. .978-0-7506-5914-7.

COELHO, Kefas Damazio. **Conversores CC-CC com elevada tensão de entrada para fontes auxiliares**. 2004. Disponível em: <<https://repositorio.ufsc.br/handle/123456789/87708>>. Acesso em: 28 abr. 2014.

DE SIMONE, S. *et al.* Design-oriented steady-state analysis of LLC resonant converters based on FHA. 2006, [S.l.]: IEEE, 2006. p.200–207. Disponível em: <http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1649771>. Acesso em: 24 jul. 2015.

DING, Helen. Application Note AN-1160. , [S.d.]. Disponível em: <<http://citeseerx.ist.psu.edu/viewdoc/download?doi=10.1.1.172.6681&rep=rep1&type=pdf>>. Acesso em: 24 jul. 2015.

DUERBAUM, T. First harmonic approximation including design constraints. In: TELECOMMUNICATIONS ENERGY CONFERENCE, 1998. IN^{TEC}. TWENTIETH INTERNATIONAL, 1998, [S.l: s.n.], 1998. p.321–328.

EPCOS AG. *Film Capacitors.pdf*. [S.l: s.n.], 2015

ERIKSON, Robert W; MAKSIMOVIC', Dragan. **Fundamentals of Power Electronics**. Second Edition ed. University of Colorado, Boulder, Colorado: Kluwer Academic Publishers, 2000. .

FEI, Wanmin *et al.* High insulation multiple output switch power supply used for driving of IGBTs in medium-high voltage inverter. In: EIGHTEENTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2003. APEC '03, 2003, [S.l: s.n.], 2003. p.1066–1069 vol.2.

FILCHEV, T. *et al.* Design of high voltage high frequency transformer for pulsed power applications. In: PULSED POWER CONFERENCE, 2009 IET EUROPEAN, 2009, [S.l: s.n.], 2009. p.1–4.

FLYNN, A.M.; SANDERS, S.R. Fundamental limits on energy transfer and circuit considerations for piezoelectric transformers. **IEEE Transactions on Power Electronics** v. 17, n. 1, p. 8–14 , jan. 2002.

FRAYTAG, Jeferson. **SISTEMA ELETRÔNICO PARA LÂMPADAS FLUORESCENTES DE INDUÇÃO BASEADO NA TOPOLOGIA SEPIC HALF-BRIDGE BI-INTEGRADA COM CONTROLE DE INTENSIDADE LUMINOSA POR MODULAÇÃO DE BAIXA FREQUÊNCIA**. Dissertação de Mestrado – Universidade Federal de Santa Maria, Santa Maria - RS, 2015. 205 p.

GALAI, L.; COSTA, F.; REVOL, B. EMI disturbance in Double Galvanic Insulation Transformer for high voltage insulation- Application on multilevel converter for 10kV SiC Mosfet drivers. In: 2012 6TH ASIA-PACIFIC CONFERENCE ON ENVIRONMENTAL ELECTROMAGNETICS (CEEM), 2012, [S.l: s.n.], 2012. p.210–213.

GRBOVIC, P.J. High-Voltage Auxiliary Power Supply Using Series-Connected MOSFETs and Floating Self-Driving Technique. **IEEE Transactions on Industrial Electronics** v. 56, n. 5, p. 1446–1455 , maio 2009.

GRBOVIĆ, P.J. Master/Slave Control of Input-Series- and Output-Parallel-Connected Converters: Concept for Low-Cost High-Voltage Auxiliary Power Supplies. **IEEE Transactions on Power Electronics** v. 24, n. 2, p. 316–328 , fev. 2009.

GU, Yilei; LU, Zhengyu; QIAN, Zhaoming. Three level LLC series resonant DC/DC converter. In: NINETEENTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2004. APEC '04, 2004, [S.l: s.n.], 2004. p.1647–1652 Vol.3.

HEINEMANN, L. *et al.* Power supply for very high insulation requirements in IGBT gate-drives. In: THE 1998 IEEE INDUSTRY APPLICATIONS CONFERENCE, 1998. THIRTY-THIRD IAS ANNUAL MEETING, 1998, [S.l: s.n.], 1998. p.1562–1566 vol.2.

HEINEMANN, L.; MAST, J.; SCHEIBLE, G. Power supply with high insulation capability to feed electronics on the high potential side in power distribution networks. In: EIGHTEENTH ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, 2003. APEC '03, 2003, [S.l: s.n.], 2003. p.767–772 vol.2.

INTERNATIONAL RECTIFIER. **RESONANT HALF-BRIDGE CONVERTER CONTROL IC** . [S.l: s.n.] , 8 nov. 2012

ISE, K. *et al.* Development of a high repetition rate and high voltage switching power supply with a SiC-JFET for an induction synchrotron. In: 2011 IEEE PULSED POWER CONFERENCE (PPC), jun. 2011, [S.l: s.n.], jun. 2011. p.487–492.

JANG, Jinhaeng *et al.* Dynamic analysis and control design of optocoupler-isolated LLC series resonant converters with wide input and load variations. In: IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION, 2009. ECCE 2009, set. 2009, [S.l: s.n.], set. 2009. p.758–765.

KAMINSKI, N.; HILT, O. SiC and GaN Devices - Competition or Coexistence? In: 2012 7TH INTERNATIONAL CONFERENCE ON INTEGRATED POWER ELECTRONICS SYSTEMS (CIPS), mar. 2012, [S.l: s.n.], mar. 2012. p.1–11.

KIM, Jung-Won; YON, Jung-Sik; CHO, B. -H. Modeling, control, and design of input-series-output-parallel-connected converter for high-speed-train power system. **IEEE Transactions on Industrial Electronics** v. 48, n. 3, p. 536–544 , jun. 2001.

KIRSTEN, André Luis. **METODOLOGIA DE PROJETO DO CONVERSOR DAB APLICADO A TRANSFORMADORES DE ESTADO SÓLIDO**. Tese de Doutorado – Universidade Federal de Santa Maria, Santa Maria - RS, 2014. 236 p.

LEE, Il-Oun; MOON, Gun-Woo. Three-level LLC SRC for high and wide input voltage applications. In: 2011 IEEE 8TH INTERNATIONAL CONFERENCE ON POWER ELECTRONICS AND ECCE ASIA (ICPE ECCE), maio 2011, [S.l.: s.n.], maio 2011. p.52–59.

LIDOW, Alex; STRYDOM, Johan. Gallium Nitride (GaN) Technology Overview. **EPC – EFFICIENT POWER CONVERSION CORPORATION** | v. 3, n. 2, p. 1, 2012.

LIN, Ray-Lee *et al.* A Family of Piezoelectric-Transformer-Based Bridgeless Continuous-Conduction-Mode Charge-Pump Power-Factor-Correction Electronic Ballasts. **IEEE Transactions on Industry Applications** v. 47, n. 3, p. 1149–1158, maio 2011.

LIU, Jimmy; WONG, Kin Lap; MOOKKEN, John. 60W Auxiliary Power Supply Demonstration board. 2014, [S.l.]: IEEE, 2014. p.2506–2510. Disponível em: <http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=6803656>. Acesso em: 29 ago. 2014.

LI, Wuhua *et al.* Series Asymmetrical Half-Bridge Converters With Voltage Autobalance for High Input-Voltage Applications. **IEEE Transactions on Power Electronics** v. 28, n. 8, p. 3665–3674, ago. 2013.

LUZ, Paulo Cesar. **SISTEMA ELETRÔNICO ISOLADO COM ELEVADO FATOR DE POTÊNCIA E REDUZIDAS CAPACITÂNCIAS PARA ALIMENTAÇÃO DE LEDS APLICADO À ILUMINAÇÃO PÚBLICA**. Dissertação de Mestrado – Universidade Federal de Santa Maria, Santa Maria - RS, 2013. 151 p.

MCLYMAN, Colonel William T. **Transformer and inductor design handbook**. New York: Marcel Dekker, 2004. .0-8247-5393-3.

MEYNARD, T. A.; FOCH, H. Multi-level conversion: high voltage choppers and voltage-source inverters. In: , 23RD ANNUAL IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE, 1992. PESC '92 RECORD, jun. 1992, [S.l.: s.n.], jun. 1992. p.397–403 vol.1.

NABAE, A.; TAKAHASHI, I.; AKAGI, H. A New Neutral-Point-Clamped PWM Inverter. **IEEE Transactions on Industry Applications** v. IA-17, n. 5, p. 518–523, set. 1981.

NORLING, K.; LINDHOLM, C.; DRAXELMAYR, D. An Optimized Driver for SiC JFET-Based Switches Enabling Converter Operation With More Than 99% Efficiency. **IEEE Journal of Solid-State Circuits** v. 47, n. 12, p. 3095–3104, dez. 2012.

PARK, Ki-Bum; PETTERSSON, S.; CANALES, F. Auxiliary power supply for LV inverter with 1700 V SiC switch. In: IECON 2013 - 39TH ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY, nov. 2013, [S.l.: s.n.], nov. 2013. p.483–488.

PIMENTEL, Paulo Roberto de Souza. Smart Trafo – inovação brasileira para acelerar a implantação do conceito smart grid. **Distribuição de Energia**. [S.l.: s.n.], 2003.

PITTINI, R.; ZHANG, Zhe; ANDERSEN, M.A.E. Switching performance evaluation of commercial SiC power devices (SiC JFET and SiC MOSFET) in relation to the gate driver

complexity. In: 2013 IEEE ECCE ASIA DOWNUNDER (ECCE ASIA), jun. 2013, [S.l.: s.n.], jun. 2013. p.233–239.

Power Film Capacitor Application Guide. . [S.l.: s.n.]. Disponível em: <<http://www.cde.com/resources/catalogs/filmAPPguide.pdf>>. Acesso em: 26 jul. 2015. , [S.d.]

PRESSMAN, Abraham I. **Switching power supply design**. 2nd ed ed. New York: McGraw-Hill, 1998. 682 p. .0-07-052236-7.

QIAN, Ting; LEHMAN, Brad. Coupled Input-Series and Output-Parallel Dual Interleaved Flyback Converter for High Input Voltage Application. **IEEE Transactions on Power Electronics** v. 23, n. 1, p. 88–95 , jan. 2008.

QUEVEDO, Josemar. **Comutador eletrônico de taps aplicado a um transformador de distribuição monofásico**. Dissertação de Mestrado – Universidade Federal de Santa Maria, Santa Maria - RS, 2014. 192 p.

RASHID, Muhammad H. **Power electronics handbook**. [S.l.]: Academic Pr, 2001. .

REIS, Mauro Sandro. **IMPLEMENTAÇÃO DE UM REGULADOR DE TENSÃO COM COMUTADOR ELETRÔNICO DE TAP**. Tese de Doutorado – 2013.

RONAN, Edward R. *et al.* A power electronic-based distribution transformer. **Power Delivery, IEEE Transactions on** v. 17, n. 2, p. 537–543 , 2002.

SANCHES, Durval. **Tópicos Especiais Em Eletrônica – Iii**. [S.l.]: Clube de Autores, 2010. 71 p. .

SANKEN ELECTRONIC CO, LTDA. *Next Generation Power Semiconductors: Sanken's Commitment to GaN/SiC Development*. Disponível em: <<http://www.semicon.sanken-ele.co.jp/en/guide/GaNSiC.html>>. Acesso em: 28 maio 2015.

SCHMITT, G.; KUSSEROW, W.; KENNEL, R. Power supply for a IGBT-driver with high insulation voltage based on a printed planar transformers. In: POWER ELECTRONICS AND MOTION CONTROL CONFERENCE, 2008. EPE-PEMC 2008. 13TH, 2008, [S.l.: s.n.], 2008. p.1239–1242.

SIEMIENIEC, Ralf; KIRCHNER, Uwe. The 1200V Direct-Driven SiC JFET power switch. In: EPE 2011 2011 14TH EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, 2011, Birmingham. **Anais...** Birmingham: [s.n.], 2011. Disponível em: <<http://ieeexplore.ieee.org/servlet/opac?punumber=6014782>>. Acesso em: 28 ago. 2014.

STMICROELECTRONICS. *STB20N95K5* . [S.l.: s.n.]. , 2012

TORRESAN, H. D.; HOLMES, D. G. A high voltage converter for auxiliary supply applications using a reduced flying capacitor topology. 2005, [S.l.]: IEEE, 2005. p.1220–1226. Disponível em: <http://ieeexplore.ieee.org/xpls/abs_all.jsp?arnumber=1581785>. Acesso em: 24 abr. 2014.

TORRESAN, H.D.; HOLMES, D.G.; SHRAGA, I. Auxiliary power supplies for high voltage converter systems. In: POWER ELECTRONICS SPECIALISTS CONFERENCE, 2004. PESC 04. 2004 IEEE 35TH ANNUAL, jun. 2004, [S.l.: s.n.], jun. 2004. p.645–651 Vol.1.

TSUBOI, T. *et al.* Experiment on multiple-times voltage application to evaluate insulation reliability of oil-immersed transformer. **IEEE Transactions on Dielectrics and Electrical Insulation** v. 17, n. 5, p. 1657–1664, 2010.

VORPERIAN, V.; CUK, S. A complete DC analysis of the series resonant converter. In: 1982 IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE, jun. 1982, [S.l.: s.n.], jun. 1982. p.85–100.

WANG, Huai; BLAABJERG, F. Reliability of Capacitors for DC-Link Applications in Power Electronic Converters #x2014;An Overview. **IEEE Transactions on Industry Applications** v. 50, n. 5, p. 3569–3578, set. 2014.

WEN, Huiqing; XIAO, Weidong; LU, Zhengyu. Current-Fed High-Frequency AC Distributed Power System for Medium #x2013;High-Voltage Gate Driving Applications. **IEEE Transactions on Industrial Electronics** v. 60, n. 9, p. 3736–3751, 2013.

WERNER BRESCH. *Power Eletronics for Medium Voltage Applications*. [S.l.]: Bodos Power Systems. Disponível em: <<http://www.powerguru.org/power-electronics-for-medium-voltage-applications>>. , 25 fev. 2013

WOLF, Marko. **Design and implementation of a modular converter with application to a solid state transformer**. Stellenbosch: University of Stellenbosch, 2009. Disponível em: <<http://scholar.sun.ac.za/handle/10019.1/2773>>. Acesso em: 23 abr. 2014.

ZAMBRANO, Sixifo Daniel Falcones. **A DC-DC Multiport Converter Based Solid State Transformer Integrating Distributed Generation and Storage**. ARIZONA STATE UNIVERSITY, 2011. Disponível em: <http://repository.asu.edu/attachments/56881/content/falcones_asu_0010e_10852.pdf>. Acesso em: 6 jun. 2015.

ZHAO, Bin *et al.* Evaluation of isolated gate driver for SiC MOSFETs. In: 2013 8TH IEEE CONFERENCE ON INDUSTRIAL ELECTRONICS AND APPLICATIONS (ICIEA), jun. 2013, [S.l.: s.n.], jun. 2013. p.1208–1212.

ZHAO, Tiefu. **Design and Control of a Cascaded H-Bridge Converter based Solid State Transformer (SST)**. Tese de Doutorado – North Carolina State University, 2010. 174 p.

APÊNDICE A – PROJETO MAGNÉTICO INDUTOR ACOPLADO PARA *DOUBLE-ENDED FLYBACK*

Parâmetros de Entrada

$$V_{pri} := 400V$$

$$V_o := 30V$$

$$f_s := 100kHz$$

$$\eta := 0.85$$

$$P_{o1} := 20W$$

$$P_{o2} := 20W$$

$$P_{o3} := 10W$$

$$D_{max} := 0.45$$

$$D := 0.37$$

$$D_{min} := 0.3$$

$$Pot := P_{o1} + P_{o2} + P_{o3} = 50W$$

Definições

$$T_s := \frac{1}{f_s} \quad R_{o1} := \frac{V_o^2}{P_{o1}} \quad R_{o2} := \frac{V_o^2}{P_{o2}} \quad R_{o3} := \frac{V_o^2}{P_{o3}} \quad \alpha := \frac{V_o}{V_{pri}}$$

A Indutância crítica é:

$$L_{cri} := \frac{V_{pri}^2 \cdot D_{max}^2}{2 \cdot f_s \cdot Pot} = 3.24 \cdot \text{mH}$$

A indutância escolhida é:

$$L_m := 2 \cdot \text{mH}$$

Cálculo das Correntes

Correntes no Primário

$$I_{p_p} := \frac{V_{pri} \cdot D_{max} \cdot T_s}{L_m} = 0.9A$$

$$I_{p_{av}} := \frac{D_{max} \cdot I_{p_p}}{2} = 0.203A$$

$$I_{p_{rms}} := I_{p_p} \cdot \sqrt{\frac{D_{max}}{3}} = 0.349A$$

Tempos de Descarga

$$R_{par} := \frac{1}{\frac{1}{R_{o1}} + \frac{1}{R_{o2}} + \frac{1}{R_{o3}}} = 18\Omega$$

$$td1 := \alpha \cdot \sqrt{\frac{2 \cdot Lm}{Rpar \cdot Ts}} = 0.354$$

$$Ts \cdot td1 = 3.536 \mu s$$

$$td2 := \alpha \cdot \sqrt{\frac{2 \cdot Lm}{Ro_3 \cdot Ts}} = 0.158$$

$$td := td1 + td2$$

$$1 - Dmax = 0.55 \quad td = 0.512$$

Correntes no Secundário

$$Io_{av} := \sqrt{\frac{Po}{Ro}} = \begin{pmatrix} 0 \\ 0.667 \\ 0.667 \\ 0.333 \end{pmatrix} A$$

$$Is_{p1} := \frac{2 \cdot Io_{av1}}{td} = 2.606 A$$

$$Is_{p2} := \frac{2 \cdot Io_{av3}}{td} = 1.303 A$$

$$Is_{rms} := Is_p \cdot \sqrt{\frac{1 - Dmin}{3}} = \begin{pmatrix} 0 \\ 1.259 \\ 0.629 \end{pmatrix} A$$

Resumo

Primário	$I_{p_p} = 0.9 A$	$I_{p_{av}} = 0.203 A$	$I_{p_{rms}} = 0.349 A$
Secundário 1	$I_{s_{p1}} = 2.606 A$	$I_{o_{av1}} = 0.667 A$	$I_{s_{rms1}} = 1.259 A$
Secundário 2	$I_{s_{p2}} = 1.303 A$	$I_{o_{av2}} = 0.667 A$	$I_{s_{rms2}} = 0.629 A$

Definições

$$B_{\max} := 0.25T$$

$$K_w := 0.35 \quad \text{"Fator de ocupação do cobre dentro do carretel"}$$

$$J_{\max} := 250 \frac{A}{cm^2}$$

Cálculo AeAw:

$$AeAw := \frac{D_{\max} \frac{Pot}{\eta} \cdot I_{p_{rms}}}{B_{\max} \cdot f_s \cdot J_{\max} \cdot K_w \cdot I_{p_{av}}} = 0.208 \cdot cm^4$$

Características do núcleo calculado

Thornton - NEE-40/17/12

$$A_e := 148mm^2$$

$$ext := 27.5mm \quad \text{Distancia ponta-ponta janelas}$$

$$int := 12.05mm \quad \text{Largura perna interna do núcleo}$$

$$h_1 := 10mm \quad \text{altura da janela de um núcleo E}$$

$$esp := 12.05mm \quad \text{espessura do núcleo}$$

$$l_e := 77mm \quad \text{comprimento magnético}$$

$$v_e := 11300mm^3 \quad \text{volume núcleo}$$

$$W_{fe} := 29gr \quad \text{Peso em gramas}$$

$$\mu_r := 2000$$

$$h := h_1 \cdot 2 \quad \text{altura total da janela}$$

$$A_w := \frac{(ext - int)}{2} \cdot h$$

$$l_t := (ext + int) + esp = 51.6 \cdot mm \quad \text{comprimento médio da espira}$$

$$A_w = 154.5 \cdot mm^2$$

$$AeAw_c := Ae \cdot A_w = 2.287 \cdot cm^4$$

Definição do número de espiras necessárias

$$\mu_e := \frac{B_{\max}^2 \cdot v_e}{\mu_0 \cdot L_m \cdot I_p^2} = 346.923 \quad \text{Permeabilidade específica}$$

$$A_1 := \frac{\mu_0 \cdot \mu_e \cdot A_e}{l_e} = 8.379 \times 10^{-7} \text{ H} \quad \text{Indutância específica}$$

$$N_{\text{pri}} := \sqrt{\frac{L_m}{A_1}} = 48.855$$

$$g := l_e \cdot \left(\frac{1}{\mu_e} - \frac{1}{\mu_r} \right) = 0.183 \cdot \text{mm} \quad \text{Entreferro}$$

$$F_f := 1 + \frac{g}{\sqrt{A_e}} \cdot \ln\left(\frac{2 \cdot h}{g}\right) = 1.081 \quad \text{Efeito do espraçamento}$$

$$N_{\text{pri,corr}} := \frac{N_{\text{pri}}}{\sqrt{F_f}} = 46.985 \quad N_{\text{pri}} := 47$$

Projeto dos Condutores

Cálculo do Efeito Skin

$$\varepsilon := \frac{6.62 \text{ cm}}{\sqrt{\frac{f_s}{\text{Hz}}}} = 0.021 \cdot \text{cm}$$

Diâmetro máximo do fio

$$\text{Dia}_{\max} := 2 \cdot \varepsilon = 0.042 \cdot \text{cm}$$

Área mínima do fio de cobre nú necessária

$$A_{\text{cu}} := \frac{\pi \cdot \text{Dia}_{\max}^2}{4} = 0.138 \cdot \text{mm}^2$$

Características do Condutor Primário

AWG 25

$$\text{Diam}_p := 0.4547\text{mm} \quad \text{Diâmetro do fio nú}$$

$$\text{Desm}_p := 0.48\text{mm} \quad \text{Diâmetro do fio Esmaltado}$$

$$\text{Acu}_p := 0.159\text{mm}^2$$

$$\text{res}_p := 0.11 \frac{\Omega}{\text{m}}$$

Verificação se a área de cobre projetada é suficiente

$$\text{Acu}_{Vp} := \frac{I_{p\text{rms}}}{J_{\text{max}}} = 0.139\text{mm}^2$$

Número de fios paralelos necessários

$$S_{np} := \frac{\text{Acu}_{Vp}}{\text{Acu}_p} = 0.877 \quad S_{np} := 1$$

Fluxo máximo

$$B_{pk} := \frac{4 \cdot \pi \cdot N_{pri} \cdot F_f \cdot I_{p\text{rms}} \cdot 10^{-7} \cdot \frac{H}{m}}{g + \frac{l_e}{\mu_r}} = 0.259\text{T}$$

Cálculo número de espiras secundário

$$N_s := \frac{N_{pri} \cdot (V_o + 1V) \cdot (1 - D_{\text{max}})}{V_{pri} \cdot D_{\text{max}}} = 4.452 \quad N_{sec} := 5$$

$$\alpha_{\text{real}} := \frac{N_{sec}}{N_{pri}} = 0.106$$

Cálculo diâmetro fio secundário

$$A_{\text{cuS}} := \frac{I_{\text{rms}}}{J_{\text{max}}} = \begin{pmatrix} 0 \\ 0.504 \\ 0.252 \end{pmatrix} \cdot \text{mm}^2$$

Características dos condutores do Secundário

Secundário com maior potência:

AWG 22

$$\text{Diam}_{\text{s}1} := 0.6438 \text{mm}$$

$$\text{Desm}_{\text{s}1} := 0.69 \text{mm}$$

$$A_{\text{cu}_{\text{s}1}} := 0.3222 \text{mm}^2$$

$$\text{res}_{\text{s}1} := 0.053 \frac{\Omega}{\text{m}}$$

Secundário com menor potência:

AWG 27

$$\text{Diam}_{\text{s}2} := 0.3606 \text{mm}$$

$$\text{Desm}_{\text{s}2} := 0.39 \text{mm}$$

$$A_{\text{cu}_{\text{s}2}} := 0.102 \text{mm}^2$$

$$\text{res}_{\text{s}2} := 0.17 \frac{\Omega}{\text{m}}$$

Verificação se a área de cobre projetada é suficiente

$$A_{\text{cus}} := \frac{I_{\text{rms}}}{J_{\text{max}}}$$

Número de fios paralelos necessários

$$S_{\text{ns}1} := \frac{A_{\text{cus}1}}{A_{\text{cu}_{\text{s}1}}} = 1.563$$

$$S_{\text{ns}1} := 2$$

$$S_{\text{ns}2} := \frac{A_{\text{cus}2}}{A_{\text{cu}_{\text{s}2}}} = 2.468$$

$$S_{\text{ns}2} := 3$$

Cálculo do fator de utilização da janela Ku:

$$\text{Prim} := N_{\text{pri}} \cdot S_{\text{np}} = 47$$

$$\text{Sec1} := N_{\text{sec}} \cdot S_{\text{ns1}} = 10$$

$$\text{Sec2} := N_{\text{sec}} \cdot S_{\text{ns2}} = 15$$

$$A_{w1} := \frac{\text{Prim} \cdot \text{Acu}_p}{K_w} = 21.351 \cdot \text{mm}^2$$

$$A_{w2} := \frac{2 \text{Sec1} \cdot \text{Acu}_{s1}}{K_w} = 18.411 \cdot \text{mm}^2$$

$$A_{w3} := \frac{1 \cdot \text{Sec2} \cdot \text{Acu}_{s2}}{K_w} = 4.371 \cdot \text{mm}^2$$

$$A_{w_{\min}} := A_{w1} + A_{w2} + A_{w3} = 44.134 \cdot \text{mm}^2$$

Possibilidade de execução

$$\frac{A_{w_{\min}}}{A_w} = 0.286$$

$$\frac{A_{w_{\min}}}{A_w} < 1 = 1$$

Cálculo de Perdas do elemento Magnético Doble ended Flyback

Perdas nos Cobre

$$\text{Res}_p := \frac{\text{res}_p}{S_{\text{np}}} \quad \text{Res}_{s1} := \frac{\text{res}_{s1}}{S_{\text{ns1}}} \quad \text{Res}_{s2} := \frac{\text{res}_{s2}}{S_{\text{ns2}}}$$

$$R_p := l_t \cdot N_{\text{pri}} \cdot \text{Res}_p = 0.267 \Omega$$

$$R_{s1} := l_t \cdot N_{\text{sec}} \cdot \text{Res}_{s1} = 6.837 \times 10^{-3} \Omega$$

$$R_{s2} := l_t \cdot N_{\text{sec}} \cdot \text{Res}_{s2} = 0.015 \Omega$$

$$P_p := I_{p_{rms}}^2 \cdot R_p = 0.032 \text{ W}$$

$$P_{s1} := (I_{s_{rms1}})^2 \cdot R_{s1} = 0.011 \text{ W}$$

$$P_{s2} := (I_{s_{rms2}})^2 \cdot R_{s2} = 5.791 \times 10^{-3} \text{ W}$$

$$P_{cu_{total}} := (P_p + 2P_{s1} + 1 \cdot P_{s2})$$

$$P_{cu_{total}} = 0.06 \text{ W}$$

Perdas no Ferro

$$B_{ac} := \frac{4 \cdot \pi \cdot 10^{-7} \cdot \frac{H}{m} \cdot N_{pri} \cdot F_f \cdot \frac{I_p}{2}}{g + \frac{l_e}{\mu_r}} = 0.129 \text{ T}$$

$$WK := 48.55 \cdot 10^{-6} \cdot (fs \cdot s)^{1.63} \cdot \left(\frac{B_{ac}}{T} \right)^{2.62} \cdot \frac{W}{kg} = 32.365 \cdot \frac{W}{kg}$$

$$W_{fe} = 0.029 \text{ kg}$$

$$P_{fe} := 2 \cdot WK \cdot W_{fe}$$

$$P_{fe} = 1.877 \text{ W}$$

$$P_{transf} := P_{cu_{total}} + P_{fe}$$

$$P_{transf} = 1.937 \text{ W}$$

Cálculo de Perdas do elemento Magnético Indutor de Acoplamento

Perdas nos Cobre

$$R_{\text{Lac}} := \frac{r_{\text{esLac}}}{S_n}$$

$$R_{\text{Lac}} := I_{\text{tLac}} \cdot N \cdot R_{\text{esLac}} = 0.012 \Omega$$

$$P_{\text{cuLac}} := I_{\text{p rms}}^2 \cdot R_{\text{Lac}} = 1.425 \times 10^{-3} \text{ W}$$

$$P_{\text{cuLac}} = 1.425 \times 10^{-3} \text{ W}$$

Perdas no Ferro

$$B_{\text{acLac}} := \frac{4 \cdot \pi \cdot 10^{-7} \cdot \frac{\text{H}}{\text{m}} \cdot N \cdot F_{\text{fLac}} \cdot \frac{\Delta I}{2}}{g_{\text{Lac}} + \frac{l_{\text{eLac}}}{\mu_r}} = 0.178 \text{ T}$$

$$W_{\text{K LAC}} := 4.855 \cdot 10^{-5} \cdot \left(\frac{\Delta T}{\text{s}} \right)^{1.63} \cdot \left(\frac{B_{\text{ac}}}{\text{T}} \right)^{2.62} \cdot \frac{\text{W}}{\text{kg}} = 1.622 \times 10^{-15} \frac{\text{m}^2}{\text{s}^3}$$

$$P_{\text{feLac}} := W_{\text{K}} \cdot W_{\text{feLac}}$$

$$P_{\text{feLac}} = 0.113 \text{ W}$$

$$P_{\text{Lac}} := P_{\text{cuLac}} + P_{\text{feLac}}$$

$$P_{\text{Lac}} = 0.115 \text{ W}$$

Apêndice B – Estimativa de perdas nos semicondutores de potência

Cálculo de Perdas

Interruptores

Parâmetros do semicondutor

STF20N95K5 - MOSFET

Cap := 75pF

$$r_{ds} := 0.33\Omega$$

$$t_r := 12 \cdot 10^{-9} \text{ s}$$

$$t_f := 20 \cdot 10^{-9} \text{ s}$$

$$P_{cond} := r_{ds} \cdot I_{p_{rms}}^2 = 0.04 \text{ W}$$

$$P_{desc} := \frac{1}{2} \cdot \text{Cap} \cdot V_{pri}^2 = 6 \times 10^{-6} \text{ s} \cdot \text{W}$$

$$P_{ch_{on}} := \int_0^{t_r} \frac{V_{pri}}{L_m} \cdot t \cdot \left(V_{pri} - \frac{V_{pri}}{t_r} t \right) dt$$

$$P_{ch_{off}} := \int_0^{t_f} \frac{I_{p_p}}{\text{Cap}} \cdot t \cdot \left(I_{p_p} - \frac{I_{p_p}}{t_f} t \right) dt$$

$$P_{com} := (P_{ch_{on}} + P_{ch_{off}} + P_{desc}) \cdot f_s = 0.672 \text{ W}$$

Total perdas interruptores

$$P_{ch_df} := 2 \cdot (P_{cond} + P_{com}) = 1.425 \text{ W}$$

$$P_{ch_df} = 1.425 \text{ W}$$

Diodos

Primário

MURS480ET3G

$$V_{f_{dp}} := 0.7 \text{ V}$$

$$t_{rr_{dp}} := 75 \cdot 10^{-9} \text{ s}$$

$$I_{rr_{dp}} := 25 \mu\text{A}$$

$$r_{cp} := \frac{V_{f_{dp}}}{I_{p_{rms}}} = 2.008 \Omega$$

$$P_{cond_{dp}} := V_{f_{dp}} \cdot I_{p_{av}} + r_{cp} \cdot I_{p_{rms}}^2 = 0.386 \text{ W}$$

$$Q_{rr_{dp}} := \frac{1}{2} \cdot t_{rr_{dp}} \cdot I_{rr_{dp}} = 9.375 \times 10^{-13} \text{ C}$$

$$P_{com_{dp}} := Q_{rr_{dp}} \cdot V_{pri} \cdot f_s = 37.5 \cdot \mu\text{W}$$

$$P_{dp} := 2 \cdot (P_{cond_{dp}} + P_{com_{dp}}) = 0.772 \text{ W} \quad \boxed{P_{dp} = 0.772 \text{ W}}$$

Secundário Tensão mínima de bloqueio $(V_{pri} \cdot \alpha + V_o) \cdot 2 = 124 \text{ V}$

EGP50C ES3A/AB - ES3D/DB - BAS20

$$V_{f_{ds1}} := 0.45 \text{ V} \quad V_{f_{ds2}} := 0.5 \text{ V} \quad C_t := 45 \text{ pF}$$

$$r_{cs1} := \frac{V_{f_{ds1}}}{I_{s_{rms1}}} = 0.381 \Omega \quad r_{cs2} := \frac{V_{f_{ds2}}}{I_{s_{rms2}}} = 0.847 \Omega$$

$$P_{ds1} := V_{f_{ds1}} \cdot I_{o_{av1}} + r_{cs1} \cdot (I_{s_{rms1}})^2 = 0.831 \text{ W}$$

$$P_{ds2} := V_{f_{ds2}} \cdot I_{o_{av2}} + r_{cs2} \cdot (I_{s_{rms2}})^2 = 0.628 \text{ W}$$

$$P_{com} := (V_{pri} \cdot \alpha + V_o)^2 \cdot C_t \cdot f_s = 0.017 \text{ W}$$

$$P_{ds} := 4(P_{ds1} + P_{com}) + 2(P_{ds2} + P_{com}) \quad \boxed{P_{ds} = 4.685 \text{ W}}$$

$$P_{dt_df} := P_{dp} + P_{ds} \quad \boxed{P_{dt_df} = 5.456 \text{ W}}$$

Flying Capacitor

Interruptores

Utiliza o mesmo MOSFET do Double ended- Flyback

Para este cálculo foi definido que a corrente que circula pelo conversor é a mesma corrente que circula pelo lado primário do Double ended Flyback. Logo, as perdas por condução de cada MOSFET são iguais. As perdas de comutação serão calculada para uma frequência de 100kHz.

$$f_{Fly} := 100 \text{ kHz}$$

$$P_{cond_{ch_Fly}} := P_{cond} \quad \boxed{P_{cond_{ch_Fly}} = 0.04 \text{ W}}$$

$$P_{ch_Fly\ on} := I_{p_rms} \left[\int_0^{t_r} \left(V_{in_fly} - \frac{V_{in_fly}}{t_r} t \right) dt \right]$$

$$P_{ch_Fly\ off} := V_{in_fly} \left[\int_0^{t_f} \left(I_{p_rms} - \frac{I_{p_rms}}{t_f} t \right) dt \right]$$

$$P_{com_ch_Fly} := (P_{ch_Fly\ on} + P_{ch_Fly\ off} + P_{desc}) \cdot f_{Fly}$$

$$P_{com_ch_Fly} = 0.823 \text{ W}$$

$$P_{ch_Fly} := P_{cond_ch_Fly} + P_{com_ch_Fly}$$

$$P_{ch_Fly} = 0.863 \text{ W}$$

Diodos MURS480ET3G

$$V_{f_dp} := 0.7 \text{ V}$$

$$t_{rr_dp} := 100 \cdot 10^{-9} \text{ s}$$

$$I_{rr_dp} := 25 \mu\text{A}$$

$$t_{fr_dp} := 75 \cdot 10^{-9} \text{ s}$$

$$r_{cp} := \frac{V_{f_dp}}{I_{p_rms}} = 2.008 \Omega$$

$$P_{d1} := V_{f_dp} \cdot I_{p_av} + r_{cp} \cdot I_{p_rms}^2 = 0.386 \text{ W}$$

$$Q_{rr_dp} := \frac{1}{2} \cdot t_{rr_dp} \cdot I_{rr_dp} = 1.25 \times 10^{-12} \text{ C}$$

$$P_{com_offdp} := Q_{rr_dp} \cdot V_{pri} \cdot f_{Fly} = 50 \cdot \mu\text{W}$$

$$P_{com_ondp} := \frac{1}{2} \cdot (V_{f_dp}) \cdot I_{p_av} \cdot t_{fr_dp} \cdot f_{Fly} = 5.316 \times 10^{-4} \text{ W}$$

$$P_{com_dp} := P_{com_offdp} + P_{com_ondp} = 5.816 \times 10^{-4} \text{ W}$$

$$P_{d_Fly} := 2 \cdot P_{d1} + 2 \cdot P_{com_dp} = 0.773 \text{ W}$$

$$P_{d_Fly} = 0.773 \text{ W}$$

Perdas no Interruptor de acoplamento

$$P_{Macop} := P_{cond}$$

$$P_{Macop} = 0.04 \text{ W}$$

Apêndice C – Programa controle fonte lado MT

```

////////////////////////////////////
////////////////////////////////////
////                               BIBLIOTECAS                               ////
////////////////////////////////////
////////////////////////////////////

#include <stdbool.h>
#include "inc/hw_gpio.h"
#include "inc/hw_memmap.h"
#include "inc/hw_sysctl.h"
#include "inc/hw_types.h"
#include "driverlib/gpio.h"
#include "driverlib/sysctl.h"
#include "inc/hw_timer.h"
#include "all.h"
#include "driverlib/fpu.h"
#include "driverlib/adc.h"
#include "stdio.h"
#include "an.h"

////////////////////////////////////
////////////////////////////////////
////                               DEFINIÇÕES DO CONVERSOR E DO CONTROLE                               ////
////////////////////////////////////
////////////////////////////////////

#define CPU_HZ                8000000
#define PWM_FREQUENCY         100000
#define SAMPLE_FREQ           1000000
#define SWITCH_FREQ           3500
#define BITLEVEL               4095
#define DUTY_MAX               0.60
#define DUTY_MIN               0.10

////////////////////////////////////
////////////////////////////////////
////                               CONSTANTES DO COMPENSADOR                               ////
////////////////////////////////////
////////////////////////////////////

#define Hvr                    1875

////////////////////////////////////
////////////////////////////////////
////                               DECLARAÇÃO DAS VARIÁVEIS GLOBAIS                               ////
////////////////////////////////////
////////////////////////////////////

float Href = 0;
float e[3] = {0,0,0};
float u[2] = {0,0};

unsigned long adc_value[3];
unsigned long realim[1];
unsigned long DSH;

```

```

unsigned int intFlag = 0;

uint32_t in1, in2, in3;

#define S5X (1<<6)
#define S5YGPIO_PORTD_BASE

#define S6X (1<<4)
#define S6YGPIO_PORTF_BASE

#define S2X (1<<6)
#define S2YGPIO_PORTC_BASE

#define S1X (1<<7)
#define S1YGPIO_PORTC_BASE

#define SON(x, y)      GPIOPinWrite(y, x, x);
#define SOFF(x, y)    GPIOPinWrite(y, x, 0);

////////////////////////////////////
////////////////////////////////////
////      INTERRUPTÃO DE LEITURA AD E ATUALIZAÇÃO DO DUTY      ////
////////////////////////////////////
////////////////////////////////////

void control(void){

    ADCSequenceDataGet(ADC_BASE, 3, realim);
    ADCProcessorTrigger(ADC_BASE, 3);

    e[1]=e[0];
    e[0] = (float) Href - realim[0];

    u[0] =0.0367*(e[0]+393*e[1]);

    if (u[0] > (4095*DUTY_MAX))          // Duty máximo

    {
        u[0] = (4095*DUTY_MAX);
    }
    if(u[0] < 0 )
    {
        u[0] = (4095*DUTY_MIN);
    }

    DSH = (u[0]*CPU_HZ)/(PWM_FREQUENCY*4095);

    TimerMatchSet(TIMER3_BASE, TIMER_A, DSH);    //aplicacao da razao
ciclica

    TimerIntClear(TIMER2_BASE,TIMER_TIMA_TIMEOUT);

}

void swtich(void)
{

```

```

ADCSequenceDataGet(ADC_BASE, 2, adc_value);
ADCProcessorTrigger(ADC_BASE, 2);

    if(adc_value[1] > adc_value[0] && adc_value[1] > adc_value[2])
//((in1 == 0 && in3 != 0)
    {
        SON(S1X, S1Y);
        SON(S2X, S2Y);
        SOFF(S5X, S5Y);
        SOFF(S6X, S6Y);
    }

    if(adc_value[0] > adc_value[1] && adc_value[0] > adc_value[2])
//((in2 != 0 && in3 == 0)
    {
        SOFF(S1X, S1Y);
        SON(S2X, S2Y);
        SON(S5X, S5Y);
        SOFF(S6X, S6Y);
    }

    if(adc_value[2] > adc_value[0] && adc_value[2] > adc_value[1])
//((in1 != 0 && in2 == 0)
    {
        SOFF(S1X, S1Y);
        SOFF(S2X, S2Y);
        SON(S5X, S5Y);
        SON(S6X, S6Y);
    }

    TimerIntClear(TIMER2_BASE, TIMER_TIMB_TIMEOUT);    // Limpa Flag
}

////////////////////////////////////
////////////////////////////////////
////      CONFIGURAÇÃO DA CPU E INÍCIO DA FUNÇÃO PRINCIPAL      ////
////////////////////////////////////
////////////////////////////////////

void main(void) {

    MAP_SysCtlClockSet(SYSCTL_SYSDIV_2_5| SYSCTL_USE_PLL| \
                       SYSCTL_XTAL_16MHZ| \
                       SYSCTL_OSC_MAIN);

    MAP_FPUEnable();
    FPUStackingEnable();

    //////////////////////////////////////
    //////////////////////////////////////
    ////      INICIALIZAÇÃO E CONFIGURAÇÃO DAS PORTAS      ////
    //////////////////////////////////////
    //////////////////////////////////////

    PortFunctionInit();
    MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_TIMER2);
    MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_TIMER1);

```

```

////////////////////////////////////
////////////////////////////////////
////                               PROGRAMAÇÃO                               ////
////////////////////////////////////
////////////////////////////////////

    SysCtlADCSpeedSet (SYSCTL_ADCSPEED_1MSPS);

// Configuração do ADC
ADCSequenceDisable (ADC_BASE, 3);
ADCSequenceDisable (ADC_BASE, 2);
ADCSequenceConfigure (ADC_BASE, 2, ADC_TRIGGER_TIMER, 1);
ADCSequenceStepConfigure (ADC_BASE, 2, 0, ADC_CTL_CH6); //PD1 - c2
ADCSequenceStepConfigure (ADC_BASE, 2, 1, ADC_CTL_CH4); //PD3 - c1
ADCSequenceStepConfigure (ADC_BASE, 2, 2, ADC_CTL_CH5|ADC_CTL_END); //PD2
- c3

ADCSequenceConfigure (ADC_BASE, 3, ADC_TRIGGER_PROCESSOR, 1);
ADCSequenceStepConfigure (ADC_BASE, 3, 0, ADC_CTL_CH7|ADC_CTL_END); //PDO
REALIMENTAÇÃO
ADCSequenceEnable (ADC_BASE, 3);
ADCSequenceEnable (ADC_BASE, 2);

    TimerControlTrigger (TIMER2_BASE, TIMER_B, true);

    Href = Hvr*29/30;

// Configuração do Timer T3CCP0 (Canal PWM - DSH)
TimerConfigure (TIMER3_BASE, TIMER_CFG_SPLIT_PAIR|TIMER_CFG_A_PWM);
TimerLoadSet (TIMER3_BASE, TIMER_A, (CPU_HZ/PWM_FREQUENCY)-1);

//razao ciclica inicial
TimerMatchSet (TIMER3_BASE, TIMER_A, (CPU_HZ/PWM_FREQUENCY)*0.30);

    TimerControlLevel (TIMER3_BASE, TIMER_A, true);

// Inicialização do canal PWM
TimerEnable (TIMER3_BASE, TIMER_A);

// Configuração do Timer T2CCP0 (Referência para Amostragem -
Controle)
    TimerConfigure (TIMER1_BASE,
TIMER_CFG_SPLIT_PAIR|TIMER_CFG_A_PERIODIC|TIMER_CFG_A_PERIODIC);
    TimerLoadSet (TIMER1_BASE, TIMER_A, ((CPU_HZ/SAMPLE_FREQ)-1));
    TimerIntEnable (TIMER1_BASE, TIMER_TIMA_TIMEOUT);
    TimerIntRegister (TIMER1_BASE, TIMER_A, control);

// Configuração do Timer T2CCP0 (Referência para Amostragem)
    TimerConfigure (TIMER2_BASE,
TIMER_CFG_SPLIT_PAIR|TIMER_CFG_A_PERIODIC|TIMER_CFG_B_PERIODIC);
    TimerLoadSet (TIMER2_BASE, TIMER_B, ((CPU_HZ/SWITCH_FREQ)-1));
    TimerIntEnable (TIMER2_BASE, TIMER_TIMB_TIMEOUT);
    TimerIntRegister (TIMER2_BASE, TIMER_B, swtich);

```

```
TimerEnable(TIMER1_BASE, TIMER_A);  
TimerEnable(TIMER2_BASE, TIMER_B);
```

```
while(1) {
```

```
  }
```

```
////////////////////////////////////  
////////////////////////////////////  
////                          FINAL DO PROGRAMA                          ////  
////////////////////////////////////  
////////////////////////////////////
```

```
}
```


Apêndice D – Projeto fonte lado BT

Parâmetros

$$\begin{array}{lll}
 V_{in_max} := 275V & P_{o0} := 10W & F_{r1} := 100kHz \\
 V_{in_min} := 225V & P_{o1} := 20W & D_{max} := 0.45 \\
 V_{in_nom} := 250V & P_{out} := P_{o0} + 2P_{o1} & \eta := 0.9 \\
 V_{out} := 15V & P_{out} = 50W &
 \end{array}$$

Definições

$$n := \frac{V_{in_max}}{2 \cdot V_{out}} = 9.167 \quad n_{\text{max}} := 9.2$$

$$M := \frac{2 \cdot n \cdot V_{out}}{V_{in_min}} = 1.227 \quad \text{Taxa de conversão}$$

$$R_o := \frac{V_{out}^2}{P_o} = \left(\frac{22.5}{11.25} \right) \Omega \quad R_{out} := \frac{V_{out}^2}{P_{out}} = 4.5 \Omega \quad \frac{75}{2} = 37.5$$

$$R_{ac} := \frac{8 \cdot n^2 \cdot R_{out}}{\pi^2} = 308.73 \Omega \quad \text{Resistência rebatida para o primário}$$

Escolha da relação entre a indutância do transformador e a indutância ressonante

$$k := 6$$

Definição Q máximo para garantir ZVS

$$Q_{max} := \frac{1}{k} \cdot \sqrt{\frac{1 + k \cdot \left[1 - \frac{1}{(M)^2} \right]}{(M)^2 - 1}} = 0.407$$

Cálculo da frequência de chaveamento mínima

$$x_{min} := \frac{1}{\left[1 + k \cdot \left[1 - \frac{1}{\left(2 \cdot n \cdot \frac{V_{out}}{V_{in_min}} \right)^2} \right] \right]} \quad x_{min} = 0.332$$

$$F_{min} := x_{min} \cdot F_{r1} \quad F_{min} = 33.195 \text{ kHz}$$

Cálculo L_r, C_r e L_m

$$L_r := \frac{Q_{\max} \cdot R_{ac}}{2 \cdot \pi \cdot F_{r1}} \quad L_r = 200.074 \mu\text{H}$$

$$C_r := \frac{1}{2 \cdot \pi \cdot F_{r1} \cdot Q_{\max} \cdot R_{ac}} \quad C_r = 12.66 \text{ nF}$$

$$C_r := 12.2 \text{ nF}$$

Recálculos para valor capacitor comercial

$$F_{r1} := \frac{1}{2 \cdot \pi \cdot C_r \cdot Q_{\max} \cdot R_{ac}} \quad F_{r1} = 103.774 \text{ kHz}$$

$$F_{\max} := 200 \text{ kHz} \quad \text{Deve ser menor que } 2 \cdot F_{r1} \quad 2 \cdot F_{r1} = 207.548 \text{ kHz}$$

$$L_r := \frac{Q_{\max} \cdot R_{ac}}{2 \cdot \pi \cdot F_{r1}} \quad L_r = 192.798 \mu\text{H}$$

OBS: Para manter ZVS o valor de L_r deve ser menor que o calculado.

$$L_m := L_r \cdot k \quad L_m = 1.157 \text{ mH}$$

$$L_p := L_m + L_r \quad L_p = 1.35 \text{ mH}$$

Elemento Magnético - Transformador

Definições

$$B_{\max} := 0.2T$$

$$K_w := 0.35 \quad \text{"Fator de ocupação do cobre dentro do carretel"}$$

$$J_{\max} := 250 \frac{A}{cm^2}$$

$$K_t := 0.5$$

Cálculo AeAw:

$$AeAw := \frac{D_{\max} \cdot \frac{P_{out}}{\eta} \cdot K_t}{B_{\max} \cdot F_{rl} \cdot J_{\max} \cdot K_w} = 0.069 \cdot cm^4$$

$$esc(AeAw) = \begin{pmatrix} 20 \\ 0.312 \\ 0.26 \end{pmatrix} \quad \text{Vetor referente AeAw, Ae, Aw}$$

Características do núcleo calculado

Thornton - NEE-40/17/12

$$Ae := 148mm^2$$

$$ext := 27.5mm \quad \text{Distancia ponta-ponta janelas}$$

$$int := 12.05mm \quad \text{Largura perna interna do núcleo}$$

$$h1 := 10.0mm \quad \text{altura da janela de um núcleo E}$$

$$esp := 12.05mm \quad \text{espessura do núcleo}$$

$$l_e := 77mm \quad \text{comprimento magnético}$$

$$v_e := 11300mm^3 \quad \text{volume núcleo}$$

$$W_{fe} := 29gr \quad \text{Peso em gramas}$$

$$\mu_r := 2000$$

$$Aw := (ext - int) \cdot h1$$

$$l_t := (ext + int) + 2esp \quad \text{comprimento médio da espira}$$

$$h := h1 \cdot 2 \quad \text{altura total da janela}$$

$$Aw = 1.545 \cdot cm^2$$

$$AeAw_c := Ae \cdot Aw = 2.287 \cdot cm^4$$

Cálculo número de voltas do transformador

$$\Delta B := B_{\max}$$

$$N_{\text{pri}} := \frac{V_{\text{in}_{\min}} \cdot D_{\max}}{2 \cdot \Delta B \cdot A_e \cdot F_{\min}} = 51.523 \quad N_{\text{pri}} := 52$$

$$N_{\text{sec}} := \frac{N_{\text{pri}}}{n} = 5.652 \quad N_{\text{sec}} := 6$$

Recalculo do Npri

$$N_{\text{pri}} := (n) \cdot N_{\text{sec}} \quad N_{\text{pri}} = 55.2$$

Cálculo do entreferro

$$L_{\text{real}} := \frac{N_{\text{pri}}^2 \cdot \mu_0 \cdot A_e}{\frac{l_e}{\mu_r}} = 14.719 \text{ mH}$$

$$l_g := \frac{N_{\text{pri}}^2 \cdot \mu_0 \cdot A_e - L_m \cdot \frac{l_e}{\mu_r}}{L_m} = 451.388 \text{ } \mu\text{m}$$

Cálculo corrente primária e secundária

$$I_{\text{pri}_{\text{av}}} := 3 \frac{n \cdot V_{\text{out}}}{2 \cdot L_m \cdot 2 \cdot F_{r1}} = 0.862 \text{ A}$$

$$I_{\text{out}} := \frac{P_{\text{out}}}{V_{\text{out}}} = 3.333 \text{ A}$$

$$I_o := \frac{P_o}{V_{\text{out}}} = \begin{pmatrix} 0.667 \\ 1.333 \end{pmatrix} \text{ A}$$

$$I_{\text{pri}_{\text{pk}}} := \sqrt{\left(\frac{I_{\text{out}} \cdot \pi}{2 \cdot n}\right)^2 + I_{\text{pri}_{\text{av}}}^2} = 1.033 \text{ A}$$

$$I_{\text{pri}_{\text{RMS}}} := \frac{I_{\text{pri}_{\text{pk}}}}{\sqrt{2}} = 0.731 \text{ A}$$

$$I_{s_{\text{pk}}} := \frac{I_o \cdot \pi}{2} = \begin{pmatrix} 1.047 \\ 2.094 \end{pmatrix} \text{ A}$$

$$I_{s_{\text{rms}}} := \frac{I_o \cdot \pi}{4} = \begin{pmatrix} 0.524 \\ 1.047 \end{pmatrix} \text{ A}$$

Projeto dos Condutores

Cálculo do Efeito Skin

$$\delta_{\text{max}} := \frac{6.62 \text{ cm}}{\sqrt{\frac{F_{\text{max}}}{\text{Hz}}}} = 0.015 \cdot \text{cm}$$

Diâmetro máximo do fio

$$\text{Dia}_{\text{max}} := 2 \cdot \delta = 0.296 \cdot \text{mm}$$

Bitola Máxima que pode ser utilizada

$$A_{\text{cu}} := \frac{\pi \cdot \text{Dia}_{\text{max}}^2}{4} = 0.069 \cdot \text{mm}^2$$

$$\text{bitola} \left(\frac{A_{\text{cu}}}{\text{cm}^2} \right) = 28$$

Características do Condutor Primário

AWG 34

$$\text{Diam}_{\text{p}} := 0.1601 \text{ mm} \quad \text{Diâmetro do fio nú}$$

$$\text{Desm}_{\text{p}} := 0.1601 \text{ mm} \quad \text{Diâmetro do fio Esmaltado}$$

$$A_{\text{cu}_{\text{p}}} := 0.0201 \text{ mm}^2$$

$$\text{res}_{\text{p}} := 212.5 \frac{\Omega}{\text{km}}$$

Verificação se a área de cobre projetada é suficiente

$$A_{\text{cu}_{\text{Vp}}} := \frac{I_{\text{pri}_{\text{RMS}}}}{J_{\text{max}}} = 0.292 \cdot \text{mm}^2$$

Número de fios paralelos necessários

$$S_{\text{np}} := \frac{A_{\text{cu}_{\text{Vp}}}}{A_{\text{cu}_{\text{p}}}} = 14.537 \quad S_{\text{np}_{\text{max}}} := 20$$

Cálculo diâmetro fio secundário

$$A_{\text{cuS}} := \frac{I_{\text{rms}}}{J_{\text{max}}} = \left(\frac{0.209}{0.419} \right) \cdot \text{mm}^2$$

$$\text{bitola} \left[\frac{A_{\text{cuS}_0}}{(10\text{m})^2} \right] = 23$$

$$\text{bitola} \left[\frac{A_{\text{cuS}_1}}{(10\cdot\text{m})^2} \right] = 20$$

Características dos condutores do Secundário

Secundário 1

AWG 34

$$\text{Diam}_{\text{s}1} := 0.1601\text{mm}$$

$$\text{Desm}_{\text{s}1} := 0.1601\text{mm}$$

$$\text{Acu}_{\text{s}1} := 0.0201\text{mm}^2$$

$$\text{res}_{\text{s}1} := 845.8 \frac{\Omega}{\text{km}}$$

Secundário 2

AWG 34

$$\text{Diam}_{\text{s}2} := 0.1601\text{mm}$$

$$\text{Desm}_{\text{s}2} := 0.1601\text{mm}$$

$$\text{Acu}_{\text{s}2} := 0.0201\text{mm}^2$$

$$\text{res}_{\text{s}2} := 845.8 \frac{\Omega}{\text{km}}$$

Verificação se a área de cobre projetada é suficiente

$$\text{Acus} := \frac{I_{\text{rms}}}{J_{\text{max}}}$$

Número de fios paralelos necessários

$$S_{\text{ns}1} := \frac{\text{Acus}_0}{\text{Acu}_{\text{s}1}} = 10.42$$

$$S_{\text{ns}1} := 12$$

$$S_{\text{ns}2} := \frac{\text{Acus}_1}{\text{Acu}_{\text{s}2}} = 20.84$$

$$S_{\text{ns}2} := 20$$

Cálculo do fator de utilização da janela Ku:

$$\text{Prim} := N_{\text{pri}} \cdot S_{\text{np}} = 1.104 \times 10^3$$

$$\text{Sec1} := N_{\text{sec}} \cdot S_{\text{ns1}} = 72$$

$$\text{Sec2} := N_{\text{sec}} \cdot S_{\text{ns2}} = 120$$

$$A_{\text{w1}} := \frac{\text{Prim} \cdot \text{Acu}_p}{K_w} = 63.401 \cdot \text{mm}^2$$

$$A_{\text{w2}} := \frac{2 \cdot \text{Sec1} \cdot \text{Acu}_{s1}}{K_w} = 8.27 \cdot \text{mm}^2$$

$$A_{\text{w3}} := \frac{2 \cdot \text{Sec2} \cdot \text{Acu}_{s2}}{K_w} = 13.783 \cdot \text{mm}^2$$

$$A_{\text{wmin}} := A_{\text{w1}} + A_{\text{w2}} + A_{\text{w3}} = 85.454 \cdot \text{mm}^2$$

Possibilidade de execução

$$\frac{A_{\text{wmin}}}{A_w} = 0.553$$

$$\frac{A_{\text{wmin}}}{A_w} < 1 = 1$$

Cálculo da tensão do capacitor ressonante

$$V_{\text{cmax}} := n \cdot V_{\text{out}} + I_{\text{pri_pk}} \cdot \sqrt{\frac{L_r}{C_r}} = 267.869 \text{ V}$$

$$V_{\text{cmin}} := V_{\text{in_min}} - n \cdot V_{\text{out}} - I_{\text{pri_pk}} \cdot \sqrt{\frac{L_r}{C_r}} = -42.869 \text{ V}$$

$$V_{\text{c_pk_pk}} := V_{\text{cmax}} - V_{\text{cmin}} = 310.739 \text{ V}$$

Cálculo do tempo-morto mínimo

$$P_{\text{o_min}} := 4 \text{ W}$$

$$I_{\text{o_min}} := \frac{P_{\text{o_min}}}{V_{\text{out}}} = 0.267 \text{ A}$$

$$I_{\text{pri_pk}} := \frac{n \cdot V_{\text{out}}}{4 \cdot F_{\text{max}} \cdot (L_r + L_m)} + \frac{I_{\text{o_min}}}{n} \quad I_{\text{pri_pk}} = 0.157 \text{ A}$$

Elemento Magnético - Indutor Lr

Thornton - NEE-20/10/6

$$A_e := 39.29 \text{ mm}^2$$

$$ext := 19.2 \text{ mm} \quad \text{Distancia ponta-ponta janelas}$$

$$int := 6.25 \text{ mm} \quad \text{Largura perna interna do núcleo}$$

$$h1 := 6.6 \text{ mm} \quad \text{altura da janela de um núcleo E}$$

$$esp := 6.250 \text{ mm} \quad \text{espessura do núcleo}$$

$$l_m := 49.26 \text{ mm} \quad \text{comprimento magnético}$$

$$v_n := 1935.4 \text{ mm}^3 \quad \text{volume núcleo}$$

$$W_{Fe} := 4.9 \text{ gr} \quad \text{Peso em gramas}$$

$$\mu_r := 2000$$

$$A_w := (ext - int) \cdot h1$$

$$l_e := (ext + int) + 2esp \quad \text{comprimento médio da espira}$$

$$h_t := h1 \cdot 2 \quad \text{altura total da janela}$$

$$A_w = 0.855 \cdot \text{cm}^2$$

$$A_e A_w := A_e \cdot A_w = 0.336 \cdot \text{cm}^4$$

Cálculo número de voltas do indutor

Serão utilizados o mesmo condutor que o calculado para o enrolamento primário do transformador

$$Kw_{Lr} := 0.5 \quad \text{"Fator de ocupação do cobre dentro do carretel"}$$

$$N := \sqrt{\frac{L_r \cdot l_e}{A_e \cdot \mu_r \cdot \mu_0}} = 9.807 \quad N_{min} := 10$$

Cálculo do fator de utilização da janela Ku:

$$Fio := N \cdot S_{np} = 200$$

$$A_{wc} := \frac{Fio \cdot A_{cup}}{Kw_{Lr}} = 8.04 \cdot \text{mm}^2$$

Possibilidade de execução

$$\frac{A_{wc}}{A_w} = 0.094$$

$$\frac{A_{wc}}{A_w} < 1 = 1$$

Características do Mosfet Utilizado

IRF740

$$C_{iss} := 1400\text{pF} \quad C_{oss} := 220\text{pF} \quad C_{rss} := 27\text{pF} \quad R_{ds_{on}} := 0.43\Omega$$

$$R_{gfet} := \frac{1}{5.8}\Omega \quad Q_g := 35\text{nC} \quad Q_{gd} := 12\text{nC} \quad Q_{gs} := 11\text{nC}$$

$$V_{gs} := 20\text{V} \quad V_{gs_{th}} := 3\text{V} \quad V_m := 6.5\text{V}$$

$$R_g := 15\Omega$$

Características do IRS2795

$$C_{well} := 5\text{pF} \quad R_{down} := 6\Omega \quad V_{cc} := 15\text{V} \quad I_{qcc} := 2.5\text{mA}$$

$$Q_{cmos} := 8\text{nC} \quad R_{up} := 40\Omega \quad Q_p := 2\text{nC}$$

Calculo capacitor equivalente

$$C_{HB} := 2 \cdot C_{oss} + \frac{C_{rss}}{3} + C_{well} \quad C_{HB} = 0.454\text{nF}$$

$$T_{ch} := \frac{C_{HB} \cdot V_{in_{max}}}{I_{pri_{pk}}} = 796.223\text{ns} \quad \frac{1}{F_{r1}} = 9.636\mu\text{s}$$

$$C_{geq} := \frac{Q_g - Q_{gd} - Q_{gs}}{V_{gs} - V_m} = 888.889\text{pF}$$

$$R_t := R_{down} + R_g + R_{gfet} = 21.172\Omega$$

$$t_1 := -R_t \cdot C_{geq} \cdot \ln\left(\frac{V_{gs_{th}}}{V_{cc}}\right) = 30.289\text{ns}$$

$$T_{DT} := T_{ch} + t_1 + 50\text{ns} = 876.513\text{ns} \quad \frac{1}{T_{DT}} = 1.141 \times 10^3\text{kHz}$$

Cálculo CT

$$C_t := \frac{T_{DT} \cdot 10^{-3} - 40 \cdot 10^{-12}\text{s}}{0.85\Omega} = 0.984\text{nF}$$

Para garantir o ZVS o capacitor Ct deve ser maior que o valor calculado

$$C_t := 1\text{nF}$$

Recálculo do tempo morto

$$t_{DT} := (0.85C_t + 40pF) \frac{2V}{2mA} = 890 \cdot ns$$

$$R_t := \frac{1 \cdot \Omega}{2 \cdot F_{min} \cdot t_{DT} \cdot 10^{-3}} - 1 \cdot k\Omega = 15.924 \cdot k\Omega \quad R_t := 15k\Omega$$

R.t deve ser menor que o calculado para manter a operação ZVS

Cálculo da resistência para a máxima frequência de Chaveamento

$$R_{eq} := \frac{1 \cdot \Omega}{2 \cdot F_{max} \cdot t_{DT} \cdot 10^{-3}} - 1 \cdot k\Omega \quad R_{max} := \frac{R_t \cdot R_{eq}}{R_t - R_{eq}}$$

Cálculo resistência de soft-start

$$F_{ss} := 300kHz \quad T_{ss} := 10ms$$

$$R_{sseq} := \frac{\Omega}{2F_{ss} \cdot t_{DT} \cdot 10^{-3}} - 1k\Omega \quad R_{ss} := \frac{R_t \cdot R_{sseq}}{R_t - R_{sseq}}$$

$$C_{ss} := \frac{T_{ss}}{3 \cdot R_{ss}}$$

$$R_{max} = 2.057 \cdot k\Omega \quad R_{max} := 2.9k\Omega$$

$$R_{ss} = 0.927 \cdot k\Omega$$

$$C_{ss} = 3.598 \cdot \mu F$$

Estimativa de Perdas

Perdas no IRS2795

Perdas causadas pela corrente quiescente

$$Pd1 := V_{cc} \cdot I_{qcc} \quad Pd1 = 0.038 \text{ W}$$

Perdas gate driver

$$P_{dr} := 2 \cdot C_{geq} \cdot V_{cc}^2 \cdot F_{max}$$

$$Pd2 := \frac{P_{dr}}{2} \cdot \left(\frac{R_{up}}{R_{up} + R_g + R_{gfet}} + \frac{R_{down}}{R_{down} + R_g + R_{gfet}} \right)$$

Perdas chaveamento CMOS

$$Pd3 := V_{cc} \cdot F_{max} \cdot Q_{cmos} \quad Pd3 = 0.024 \text{ W}$$

Perdas no chaveamento de alta tensão

$$Pd4 := (V_{cc} + V_{in_{nom}}) \cdot F_{max} \cdot Q_p \quad Pd4 = 0.106 \text{ W}$$

Total de perdas no IRS2795

$$Pd_{total} := Pd1 + Pd2 + Pd3 + Pd4 \quad Pd_{total} = 0.208 \text{ W}$$

Perdas no MOSFET

$$P_{con} := I_{pri_{RMS}}^2 \cdot R_{ds_{on}} \quad P_{con} = 0.229 \text{ W}$$

$$P_{off} := \frac{C_{HB} \cdot V_{in_{nom}}^2 \cdot F_{max}}{24} \quad P_{off} = 0.236 \text{ W}$$

$$P_{tot_mos} := 2 \cdot (P_{con} + P_{off}) \quad P_{tot_mos} = 0.932 \text{ W}$$

Perdas nos Diodos para operação em meia carga

UF4007

$$V_{f_{dp}} := 0.9V \quad t_{r_{dp}} := 75 \cdot 10^{-9} \text{ s} \quad I_{r_{dp}} := 50\mu A$$

$$r_{cp} := \frac{V_{f_{dp}}}{I_{s_{rms}}} = \left(\frac{1.719}{0.859} \right) \Omega$$

$$P_{cond_{dp}} := V_{f_{dp}} \cdot I_o + r_{cp} \cdot I_{s_{rms}}^2 = \left(\frac{1.714}{2.014} \right) W$$

$$Q_{rr_{dp}} := \frac{1}{2} \cdot t_{r_{dp}} \cdot I_{r_{dp}} = 1.875 \times 10^{-12} C$$

$$P_{com_{dp}} := Q_{rr_{dp}} \cdot V_{out} \cdot F_{max} = 5.625 \cdot \mu W$$

$$P_{dp} := 6 \cdot (P_{cond_{dp}} + P_{com_{dp}}) = \left(\frac{10.282}{12.082} \right) W$$

Perdas Lado Primário

$$P_{pri} := P_{d_total} + P_{tot_mos} \quad P_{pri} = 1.14 W$$

Perdas Lado Secundário

$$P_{sec} := P_{dp1} + P_{dp0} \quad P_{sec} = 22.365 W$$

Perdas Totais

$$P_{tot} := P_{pri} + P_{sec} \quad P_{tot} = 23.504 W$$

Substituir diodos e utilizar saída com TAP Central

Estimativa de perdas utilizando diodo com características melhores e saída com TAP central

Perdas nos Diodos

S210

$$V_{f_{dp}} := 0.62V \quad t_{rr_{dp}} := 50 \cdot 10^{-9} s \quad I_{rr_{dp}} := 50 \mu A$$

$$r_{cp} := \frac{V_{f_{dp}}}{I_{s_{rms}}} = \left(\frac{1.184}{0.592} \right) \Omega$$

$$P_{cond_{dp}} := V_{f_{dp}} \cdot I_o + r_{cp} \cdot I_{s_{rms}}^2 = \left(\frac{1.181}{1.387} \right) W$$

$$Q_{rr_{dp}} := \frac{1}{2} \cdot t_{rr_{dp}} \cdot I_{rr_{dp}} = 1.25 \times 10^{-12} C$$

$$P_{com_{dp}} := Q_{rr_{dp}} \cdot V_{out} \cdot F_{max} = 3.75 \cdot \mu W$$

$$P_{dp} := 3 \cdot (P_{cond_{dp}} + P_{com_{dp}}) = \left(\frac{3.542}{4.162} \right) W$$

Perdas Lado Primário

$$P_{pri} := P_{d_{total}} + P_{tot_mos}$$

$$P_{pri} = 1.14 W$$

Perdas Lado Secundário

$$P_{sec2} := P_{dp1} + P_{dp0}$$

$$P_{sec2} = 7.703 W$$

Perdas Totais

$$P_{tot2} := P_{pri} + P_{sec2}$$

$$P_{tot} = 23.504 W$$

Redução das perdas no secundário com alteração proposta

$$\frac{P_{sec2}}{P_{sec}} \cdot 100\% = 34.444\%$$