

UNIVERSIDADE FEDERAL DE SANTA MARIA  
CENTRO DE TECNOLOGIA  
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Veridiane Lopes Rosa

**ANÁLISE DE TOPOLOGIAS PARA LÂMPADA BULBO LED  
UTILIZANDO DISPOSITIVOS SEMICONDUTORES DE NITRETO DE  
GÁLIO OPERANDO EM 1MHZ**

Santa Maria, RS  
2018

**Veridiane Lopes Rosa**

**ANÁLISE DE TOPOLOGIAS PARA LÂMPADA BULBO LED UTILIZANDO  
DISPOSITIVOS SEMICONDUTORES DE NITRETO DE GÁLIO OPERANDO EM  
1MHZ**

Dissertação apresentada ao Curso de  
Mestrado do Programa de Pós-Graduação  
em Engenharia Elétrica, Área de  
Concentração em Sistemas de Iluminação  
da Universidade Federal de Santa Maria  
(UFSM, RS), como requisito parcial para a  
obtenção do título de **Mestre em  
Engenharia Elétrica**

Orientador: Prof. Dr. Ricardo Nederson do Prado

Santa Maria, RS  
2018

Rosa, Veridiane

ANÁLISE DE TOPOLOGIAS PARA LÂMPADA BULBO LED  
UTILIZANDO DISPOSITIVOS SEMICONDUTORES DE NITRETO DE  
GÁLIO OPERANDO EM 1MHZ / Veridiane Rosa.- 2018.  
119 p.; 30 cm

Orientador: Ricardo Nederson do Prado

Dissertação (mestrado) - Universidade Federal de Santa  
Maria, Centro de Tecnologia, Programa de Pós-Graduação em  
Engenharia Elétrica, RS, 2018

1. Nitreto de Gálio 2. Perdas 3. Conversor Ressonante  
4. Bulbo LED I. Nederson do Prado, Ricardo II. Título.

Sistema de geração automática de ficha catalográfica da UFSM. Dados fornecidos pelo autor(a). Sob supervisão da Direção da Divisão de Processos Técnicos da Biblioteca Central. Bibliotecária responsável Paula Schoenfeldt Patta CRB 10/1728.

---

©2018

Todos os direitos autorais reservados a Veridiane Lopes Rosa. A reprodução de partes ou do todo deste trabalho só poderá ser feita mediante a citação da fonte.

Endereço: Travessa José Aita, n. 34, Bairro Menino Jesus, Santa Maria, RS. CEP:97050-400

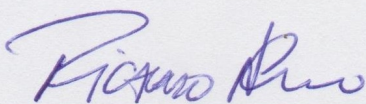
Fone (0xx)55 3026 4376; E-mail: veridiane.rosa@gmail.com

**Veridiane Lopes Rosa**

**ANÁLISE DE TOPOLOGIAS PARA LÂMPADA BULBO LED UTILIZANDO  
DIPOSITIVOS SEMICONDUTORES DE NITRETO DE GÁLIO OPERANDO EM  
1MHZ**

Dissertação apresentada ao Curso de  
Mestrado do Programa de Pós-Graduação  
em Engenharia Elétrica, Área de  
Concentração em Sistemas de Iluminação  
da Universidade Federal de Santa Maria  
(UFSM, RS), como requisito parcial para a  
obtenção do título de **Mestre em  
Engenharia Elétrica**

**Aprovado em 31 de agosto de 2018**



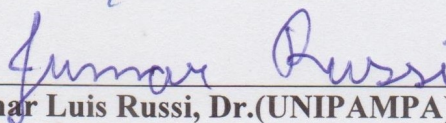
---

**Ricardo Nederson do Prado, Dr.(UFSM)**  
Presidente/Orientador



---

**Marcelo Rafael Cosetin, Dr.(UFSM)**



---

**Jumar Luis Russi, Dr.(UNIPAMPA)**

Santa Maria, RS

2018



## DEDICATÓRIA

*Aos meus pais Clóvis e Vera, que sempre apoiaram nas minhas decisões e me guiaram na minha jornada até aqui.*



## **AGRADECIMENTOS**

Agradeço aos meus pais por todo o apoio, motivação, educação e carinho dados. Não conseguiria ser o que sou hoje sem o amor e apoio de vocês.

Aos meus irmãos, Clóvisson e Victória, por sempre estarem dispostos a me ajudar mesmo não entendendo o meu objeto de pesquisa.

Ao meu orientador, professor Ricardo Nederson do Prado, pela orientação e incentivo durante toda a graduação e mestrado.

Ao Dr. Marcelo Rafael Cosetin por toda a ajuda no desenvolvimento desta dissertação, por sanar minhas dúvidas e por compartilhar seu conhecimento comigo.

Ao Me. Renan Rodrigo Duarte por ter me ajudado a compreender um pouco mais a tecnologia sobre nitreto de gálio e por sanar minhas dúvidas.

Aos membros do grupo GEDRE pelo ótimo ambiente de trabalho, por todos conhecimentos compartilhados, coleguismo e amizade. Um agradecimento especial aos colegas Dion Lenon e Thais Bolzan por serem os amigos que foram durante toda essa jornada. Um agradecimento também a Igor Bertoncello e Matheus Righi que contribuíam na realização deste trabalho.





## **RESUMO**

### **ANÁLISE DE TOPOLOGIAS PARA LÂMPADA BULBO LED UTILIZANDO DISPOSITIVOS SEMICONDUTORES DE NITRETO DE GÁLIO OPERANDO EM 1MHZ**

AUTORA: Veridiane Lopes Rosa  
ORIENTADOR: Ricardo Nederson Do Prado

O presente trabalho apresenta o estudo das perdas e da eficiência para três topologias de conversores. Tendo como objetivo avaliar a percentagem de perdas relativas ao semicondutor à base de Nitreto de Gálio (GaN). As topologias empregadas neste trabalho são Buck síncrono, Buck quase-ressonante e conversor ressonante LLC. Para cada uma das topologias são avaliadas as perdas por cálculo, por simulação e de modo experimental, de forma a realizar um comparativo entre os métodos. Com o uso dos métodos de cálculo e de simulação foi possível prever-se o comportamento real dos conversores, assim como avaliar as perdas em cada um dos componentes. Com este trabalho conclui-se que o GaN possui suas limitações em aplicações de baixa potência e em aplicações em comutação forçada. Em aplicações ressonantes as perdas relativas aos semicondutores GaN, são reduzidas significativamente.

**Palavras Chave:** Perdas, GaN, Conversores Ressonantes.



## **ABSTRACT**

### **ANALYSIS OF TOPOLOGIES FOR BULB LED LAMPS USING GALLIUM NITRIDE SEMICONDUCTORS OPERATING IN 1MHZ**

AUTHOR: Veridiane Lopes Rosa  
ADVISOR: Ricardo Nederson Do Prado

This paper presents the losses and efficiency evaluation to three different topologies. This paper goals are evaluating the losses percental related to the semiconductors devices, Gallium Nitride (GaN). This paper presents the converters: synchronous Buck, quasi-resonant Buck converter and LLC resonant converter. The topologies have their losses evaluated by calculation, simulation and experimental, therefore it is possible to compare the methods. Utilizing the calculation and simulation method is possible to predict the real converter behaviour, as result is possible to evaluate each device losses. In conclusion the Gallium Nitrite have some limitations to low load applications and hard switching operation. In the resonant applications the semiconductor devices, GaN, have their losses decreased.

**Keywords:** Losses, GaN, Resonant Converters



## LISTA DE FIGURAS

|  |                                     |
|--|-------------------------------------|
| Figura 1.1 - Evolução de potência e frequência de acordo com os dispositivos semicondutores .....  | 23                                  |
| Figura 2.1 - Estrutura do tipo <i>wurtzite</i> do GaN .....  | 25                                  |
| Figura 2.2 - Estrutura do transistor de potência GaN HEMT .....  | 26                                  |
| Figura 2.3 - Componentes intrínsecos da resistência de condução do GaN .....   | 28                                  |
| Figura 2.4 - Resistência de condução de acordo com a temperatura: (a) $R_{DSon}$ em relação a tensão entre porta e fonte ( $V_{GS}$ ) e (b) $R_{DSon}$ normalizada .....   | 29                                  |
| Figura 2.5 - Tensão de threshold: (a) Característica de entrada em condução; (b) Normalizada em função da temperatura .....  | 29                                  |
| Figura 2.6 - Comportamento na condução reversa .....   | 30                                  |
| Figura 2.7 - Transistor GaN Tipo depleção.....   | 32                                  |
| Figura 2.8 - Símbolo usual do interruptor GaN do tipo depleção (dGaN).....   | 32                                  |
| Figura 2.9 - Estrutura eGaN – Tipo Intensificação.....   | 33                                  |
| Figura 2.10 - Símbolo usual do interruptor GaN do tipo intensificação, eGaN.....   | 33                                  |
| Figura 2.11 - Simbologia do GaN do tipo <i>Cascode</i> .....   | 34                                  |
| Figura 2.12 - Participação do MOSFET de silício na resistência de condução do interruptor <i>cascode</i> .....   | 34                                  |
| Figura 3.1 - Curvas idealizadas para cálculo de perda em comutação (a) <i>Turn-on</i> (b) <i>Tun-off</i>   | 37                                  |
| Figura 3.2 - Classificação dos conversores ressonantes .....   | 38                                  |
| Figura 3.3 - Exemplo de topologia série ressonante.....  | 39                                  |
| Figura 3.4 - Conversor Paralelo Ressonante .....   | <b>Error! Bookmark not defined.</b> |
| Figura 3.5 - Tipos do Conversor Ressonante Série-Paralelo: (a) LCC e (b) LLC.....  | 41                                  |
| Figura 3.6 - Interruptor Ressonante de comutação com corrente zero ( <i>Zero Current Switch</i> ).43   |                                     |
| Figura 3.7 - Interruptor Ressonante de comutação com tensão zero ( <i>Zero Voltage Switch</i> ). .44   |                                     |
| Figura 3.8 - Topologias buck quase-ressonante do tipo ZCS.....   | 44                                  |
| Figura 3.9 - Topologias <i>boost</i> quase-ressonante do tipo ZCS.....   | 45                                  |
| Figura 3.10 - Formas de onda: (a) <i>buck</i> ZCS; (b) <i>boost</i> ZCS .....  | 45                                  |
| Figura 3.11 - Topologias <i>buck</i> quase-ressonante do tipo ZVS.....   | 46                                  |
| Figura 3.12 - Topologias <i>boost</i> quase-ressonante do tipo ZVS.....  | 46                                  |
| Figura 3.13 - Formas de onda: (a) <i>buck</i> ZVS; (b) <i>boost</i> ZVS .....  | 47                                  |
| Figura 4.1-Comparativo entre <i>buck</i> tradicional e síncrono .....  | 49                                  |
| Figura 4.2-Etapas de operação <i>buck</i> síncrono .....   | 50                                  |
| Figura 4.3 - Principais formas de onda <i>buck</i> síncrono.....   | 51                                  |
| Figura 4.4 - Gráfico das perdas no indutor.....  | 56                                  |
| Figura 4.5 - Eficiências calculadas a partir da variação de carga.....   | 57                                  |
| Figura 4.6 - Distribuição de perdas por análise de cálculo conversor buck síncrono.....  | 58                                  |
| Figura 4.7 - Esquemático para simulação <i>buck</i> síncrono no LTSpice © .....  | 59                                  |
| Figura 4.8 - Tensão $V_{DS}$ sobre interruptores <i>buck</i> síncrono .....  | 60                                  |
| Figura 4.9-Tensão e corrente de entrada do <i>buck</i> síncrono, simulação LTSPICE© .....  | 60                                  |
| Figura 4.10 - Tensão e corrente de saída do <i>buck</i> síncrono, simulação LTSPICE©.....  | 61                                  |
| Figura 4.11 - Variação de eficiência de acordo com a variação de carga via simulação.....  | 63                                  |
| Figura 4.12 - Placa de circuito impresso desenvolvida para conversor <i>buck</i> síncrono.....   | 64                                  |
| Figura 4.13 - Resultados experimentais para 50% de carga, tensão e corrente: (a) Entrada e (b) Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3 – Tensão de saída (50 V/div); Canal 4 - Correntes de entrada e saída (50 mA/div). Escala horizontal 500 ns/div ..... | 65                                  |

|   |    |
|---|----|
| Figura 4.14 - Tensão sobre interruptores para carga de 50%. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Matemático - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 500 ns/div .....   | 66 |
| Figura 4.15 - Temperatura para carga de 50%:(a) Interruptor superior; (b) Interruptor Inferior .....  | 66 |
| Figura 4.16 - Resultados experimentais 100% de carga, tensão e corrente: (a) Entrada e (b) Saída. . Canal 1 - Tensão de entrada (50 V/div); Canal 3 – Tensão de saída (100 V/div); Canal 4 - Correntes de entrada e saída (100 mA/div). Escala horizontal: (a) 2 $\mu$ s/div; (b) 5 $\mu$ s/div. 67 | 67 |
| Figura 4.17 - Tensão sobre interruptores para carga de 100%. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Matemático - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 200 ns/div .....  | 68 |
| Figura 4.18 - Temperatura para carga de 100%: (a) Interruptor superior; (b) Interruptor Inferior. ....  | 68 |
| Figura 4.19 - Resultados experimentais para 150% de carga, tensão e corrente: (a) Entrada e (b) Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3 – Tensão de saída (50 V/div); Canal 4 - Correntes de entrada e saída (100 mA/div). Escala horizontal: (a) 500 ns/div; (b) 500 ns/div. ....   | 69 |
| Figura 4.20 - Tensão sobre interruptores para carga de 150%. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Matemático - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 500 ns/div .....  | 70 |
| Figura 4.21 - Temperatura para carga de 150%: (a) Interruptor superior; (b) Interruptor Inferior .....  | 70 |
| Figura 4.22 - Resultados experimentais para 200% de carga, tensão e corrente: (a) Entrada e (b) Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3 – Tensão de saída (50 V/div); Canal 4 - Correntes de entrada e saída (100 mA/div). Escala horizontal 10 $\mu$ s/div. ....                    | 71 |
| Figura 4.23 - Tensão sobre interruptores para carga 200%. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Matemático - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 500 ns/div .....   | 72 |
| Figura 4.24 - Temperatura para carga de 200%:(a) Interruptor superior; (b) Interruptor Inferior .....   | 72 |
| Figura 4.25 - Variação de eficiência de acordo com a variação de carga através de resultados experimentais .....  | 73 |
| Figura 4.26 - Comparativo de eficiência via LTspice© e via resultados experimentais .....   | 74 |
| Figura 5.1 - Conversor <i>buck</i> quase ressonante .....   | 75 |
| Figura 5.2 - Etapa 1 e 2 da operação de um buck quase-ressonante .....  | 76 |
| Figura 5.3 - Etapa 3 e 4 de operação de um buck quase-ressonante .....  | 78 |
| Figura 5.4 - Comportamento conversor buck quase ressonante: (a) Formas de onda; (b) Plano de fase .....   | 78 |
| Figura 5.5 - Ábaco ganho <i>buck</i> quase ressonante de acordo com a relação de frequência de comutação e ressonante .....   | 79 |
| Figura 5.6 - Ábaco do ganho de tensão admitindo limitação da capacitância intrínseca .....  | 82 |
| Figura 5.7 - Distribuição de perdas por análise de cálculo conversor buck síncrono ZVS .....  | 84 |
| Figura 5.8 - Esquemático do conversor <i>buck</i> quase ressonante no LTspice© .....  | 85 |
| Figura 5.9 - Tensão e corrente de entrada conversor <i>buck</i> síncrono quase ressonante .....   | 86 |
| Figura 5.10 - Tensão e corrente de saída do <i>buck</i> síncrono quase ressonante, simulação LTSPICE© .....   | 86 |
| Figura 5.11 - Variação de frequência de ressonância de acordo com a carga de saída .....  | 88 |
| Figura 5.12 - Placa de circuito impresso desenvolvida para conversor <i>buck</i> síncrono quase ressonante .....  | 89 |

|   |     |
|---|-----|
| Figura 5.13 - Resultados experimentais carga nominal <i>buck</i> quase ressonante, tensão e corrente: (a)Entrada e (b)Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3 - Tensão de saída (100 V/div). Escala horizontal 500 ns/div.....   | 90  |
| Figura 5.14 - Corrente Ressonante buck quase-ressonante. Canal 4 (500 mA/div). Escala horizontal 200 ns/div.....  | 91  |
| Figura 5.15 - Tensão sobre interruptores buck quase ressonante. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Canal 3 - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 200 ns/div.....   | 91  |
| Figura 5.16 - Temperatura interruptores <i>buck</i> quase ressonante:(a) Interruptor superior; (b) Interruptor Inferior .....   | 92  |
| Figura 6.1 - Conversor LLC .....  | 93  |
| Figura 6.2 - Ganho conversor LCC .....  | 94  |
| Figura 6.3 - Comparativo configuração série paralelo: (a) LCC e (b)LLC.....   | 95  |
| Figura 6.4 - Conversor Ressonante LLC <i>half-bridge</i> com retificador meia onda conectado à carga .....  | 95  |
| Figura 6.5 - Operação conversor LLC: (a) $f_s = f_{r1}$ , (b) $f_s < f_{r1}$ e (c) $f_s > f_{r1}$ .....   | 97  |
| Figura 6.6 - Conversor ressonante tipo LLC através do método FHA .....  | 99  |
| Figura 6.7 - Perdas Núcleo de acordo com a frequência de operação .....   | 105 |
| Figura 6.8 - Divisão das perdas conversor ressonante LLC.....   | 106 |
| Figura 6.9 - Esquemático para simulação conversor LLC, LTspice©.....  | 106 |
| Figura 6.10 - Tensão e corrente de entrada conversor ressonante LLC.....  | 107 |
| Figura 6.11 - Tensão e corrente de saída do conversor LLC, simulação LTSPICE©.....  | 108 |
| Figura 6.12 - Verificação ZVS via simulação LTspice©.....   | 108 |
| Figura 6.13 - Placa circuito impresso conversor LLC .....   | 110 |
| Figura 6.14 - Tensão sobre o interruptor Q2 e corrente ressonante do conversor LLC. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Canal 4 - Correntes ressonante (500 mA/div). Escala horizontal 500 ns/div.....  | 110 |
| Figura 6.15 - Resultados experimentais carga nominal LLC, tensão e corrente: (a)Entrada e (b)Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3: (a) Correntes de entrada (500 mA/div) e (b) Tensão de saída (20 V/div); Canal 4 – Corrente de saída (50 mA/div). Escala horizontal: (a) 500 ns/div e (b)2 $\mu$ s/div..... | 111 |
| Figura 6.16 - Temperatura conversor LLC .....   | 111 |





## LISTA DE TABELAS

|   |     |
|---|-----|
| Tabela 2.1 - Propriedades dos materiais: Si, GaN e SiC.....   | 27  |
| Tabela 4.1 - Especificações para projeto do conversor <i>buck</i> síncrono .....  | 52  |
| Tabela 4.2 - Componentes comerciais para <i>buck</i> síncrono .....   | 52  |
| Tabela 4.3 - Dados transistores GaN utilizado .....   | 54  |
| Tabela 4.4 - Dados do circuito integrado utilizado para o acionamento dos dispositivos GaN LM5113 .....                   | 54  |
| Tabela 4.5 - Resultados de perda por carga através de cálculo de perdas .....   | 57  |
| Tabela 4.6-Valores médios de Entrada <i>buck</i> síncrono .....   | 60  |
| Tabela 4.7 - Valores médios de Saída <i>buck</i> síncrono .....   | 61  |
| Tabela 4.8 - Dissipação de potência por elementos no <i>buck</i> síncrono, via simulação .....                            | 61  |
| Tabela 4.9 - Alterações de projeto para variação de carga.....  | 62  |
| Tabela 4.10 - Resultados de simulação de acordo com a variação de carga, via LTSPice © ..                                 | 63  |
| Tabela 4.11 - Resultados experimentais médios para carga 50%.....   | 65  |
| Tabela 4.12 - Resultados experimentais médios para carga de 100% .....  | 67  |
| Tabela 4.13 - Resultados experimentais médios para carga 150%.....  | 69  |
| Tabela 4.14 - Resultados experimentais médios para carga de 200% .....  | 71  |
| Tabela 4.15 - Análise das perdas experimentais de acordo com a carga .....  | 73  |
| Tabela 4.16 - Comparativo de perdas de acordo com cálculo, simulação e verificação experimental .....                     | 74  |
| Tabela 5.1 - Parâmetros de projeto conversor <i>buck</i> quase ressonante .....   | 81  |
| Tabela 5.2 - Projeto <i>buck</i> quase ressonante – primeira versão .....   | 81  |
| Tabela 5.3 - Projeto <i>buck</i> quase ressonante – segunda versão .....  | 82  |
| Tabela 5.4 - Parâmetros de projeto conversor <i>buck</i> quase ressonante com alteração .....                             | 83  |
| Tabela 5.5 - Projeto <i>buck</i> quase ressonante com alteração dos parâmetros de entrada .....                           | 83  |
| Tabela 5.6 - Valores médios de Entrada <i>buck</i> síncrono quase ressonante .....  | 86  |
| Tabela 5.7 - Valores médios de Saída <i>buck</i> síncrono quase ressonante, via simulação .....                           | 86  |
| Tabela 5.8 - Dissipação de potência por elementos no <i>buck</i> síncrono quase ressonante, via simulação.....            | 87  |
| Tabela 5.9 - Alterações de projeto para variação de carga – <i>buck</i> quase ressonante.....                             | 87  |
| Tabela 5.10 - Resultados de simulação de acordo com a variação de carga <i>buck</i> quase ressonante, via LTSPice © ..... | 89  |
| Tabela 5.11 - Resultados experimentais médios para carga <i>buck</i> quase ressonante .....                               | 90  |
| Tabela 6.1 - Parâmetros de projeto do conversor LLC .....   | 101 |
| Tabela 6.2 - Resultado de projeto para conversor ressonante do tipo LLC .....   | 102 |
| Tabela 6.3 - Valores médios de Entrada do conversor LLC, via simulação .....  | 107 |
| Tabela 6.4 - Valores médios de Saída do conversor LLC, via simulação .....  | 108 |
| Tabela 6.5 - Dissipação de potência por elementos no conversor LLC.....   | 109 |
| Tabela 6.6 - Resultados experimentais médios para carga nominal conversor LLC.....  | 111 |
| Tabela 7.1 - Comparativo perdas interruptores entre topologias para carga nominal, via cálculo .....                      | 113 |
| Tabela 7.2 - Comparativo perdas interruptores entre topologias para carga nominal, via simulação.....                     | 114 |
| Tabela 7.3 - Comparativo perdas interruptores entre topologias para carga nominal, experimentalmente .....                | 115 |



## SUMÁRIO

|  |           |
|--|-----------|
| <b>1 CONTEXTUALIZAÇÃO E JUSTIFICATIVA .....</b>                      | <b>21</b> |
| 1.1 CONTEXTUALIZAÇÃO DO TRABALHO .....                               | 21        |
| 1.2 DEFINIÇÃO DO PROBLEMA E OBJETIVOS DO TRABALHO .....              | 23        |
| 1.3 ORGANIZAÇÃO DO TRABALHO .....                                    | 24        |
| <b>2 TRANSISTORES DE NITRETO DE GÁLIO.....</b>                       | <b>25</b> |
| 2.1 ESTRUTURA E FUNCIONAMENTO.....                                   | 25        |
| 2.2 CARACTERÍSTICAS ELÉTRICAS.....                                   | 26        |
| 2.2.1 Tensão de ruptura ( $V_{rup}$ ).....                           | 28        |
| 2.2.2 Resistência de condução ( $R_{DSon}$ ).....                    | 28        |
| 2.2.3 Tensão de Threshold ( $V_{th}$ ).....                          | 29        |
| 2.2.4 Condução reversa .....   | 30        |
| 2.3 TIPOS DE TRANSISTORES DE NITRETO DE GÁLIO .....                  | 31        |
| 2.3.1 Tipo depleção.....   | 31        |
| 2.3.2 Tipo intensificação.....                                       | 32        |
| 2.3.3 Tipo cascode .....   | 33        |
| <b>3 CONVERSORES RESSONANTES .....</b>                               | <b>37</b> |
| 3.1 TEORIA DOS CONVERSORES RESSONANTES.....                          | 37        |
| 3.1.1 Conversores Ressonantes Convencionais - Carga Ressonante ..... | 38        |
| 3.1.1.1 Conversor Série Ressonante .....                             | 39        |
| 3.1.1.2 Conversor Paralelo Ressonante.....                           | 40        |
| 3.1.1.3 Conversor Série-Paralelo Ressonante.....                     | 41        |
| 3.1.2 Conversores quase-ressonantes.....                             | 43        |
| 3.1.3 Comutação com Zero de Corrente (ZCS).....                      | 44        |
| 3.1.4 Comutação com Zero de Tensão (ZVS).....                        | 46        |
| <b>4 CONVERSOR BUCK OPERANDO EM COMUTAÇÃO FORÇADA.....</b>           | <b>49</b> |
| 4.1 FUNCIONAMENTO BUCK SÍNCRONO .....                                | 49        |
| 4.2 PROJETO DO CONVERSOR.....  | 51        |
| 4.3 ANÁLISE DE PERDAS ATRAVÉS DE CÁLCULO .....                       | 52        |
| 4.3.1 Análise de resultados de perdas através de cálculos .....      | 56        |
| 4.4 ANÁLISE DE PERDAS ATRAVÉS DE SIMULAÇÃO .....                     | 58        |
| 4.4.1 Simulação LTSpice© com modelo completo .....                   | 58        |
| 4.4.2 Análise de perdas em relação à carga de saída .....            | 62        |
| 4.5 RESULTADOS EXPERIMENTAIS BUCK SÍNCRONO.....                      | 63        |
| 4.5.1 Análise da eficiência de acordo com a carga .....              | 64        |
| 4.5.1.1 Resultados experimentais para 50% de carga .....             | 64        |

|  |            |
|--|------------|
| 4.5.1.2 Resultados experimentais para 100 % de carga .....   | 67         |
| 4.5.1.3 Resultados experimentais para 150 % de carga .....   | 69         |
| 4.5.1.4 Resultados experimentais para 200 % de carga .....   | 71         |
| <b>4.5.2 Análise dos resultados experimentais .....</b>  | <b>73</b>  |
| 4.6 COMPARAÇÃO ENTRE CÁLCULO, SIMULAÇÃO E RESULTADO<br>EXPERIMENTAL .....  | 73         |
| <b>5 CONVERSOR BUCK QUASE RESSONANTE.....</b>  | <b>75</b>  |
| 5.1 O BUCK QUASE RESSONANTE.....   | 75         |
| 5.2 ETAPAS DE OPERAÇÃO.....  | 76         |
| 5.3 PROJETO BUCK QUASE RESSONANTE.....   | 79         |
| 5.4 ANÁLISE VIA CÁLCULO .....  | 84         |
| 5.5 ANÁLISE VIA SIMULAÇÃO.....   | 85         |
| <b>5.5.1 Análise de perdas em relação a carga de saída.....</b>  | <b>87</b>  |
| 5.6 RESULTADOS EXPERIMENTAIS BUCK QUASE-RESSONANTE.....  | 89         |
| <b>6 CONVERSOR RESSONANTE TIPO LLC.....</b>  | <b>93</b>  |
| 6.1 CONVERSOR RESSONANTE LLC.....  | 93         |
| 6.2 FUNCIONAMENTO DO CONVERSOR RESSONANTE TIPO LLC .....   | 95         |
| <b>6.2.1 Frequência de comutação igual à frequência ressonante série (<math>f_s = f_{r1}</math>) .....</b>       | <b>96</b>  |
| <b>6.2.2 Frequência de comutação inferior à frequência ressonante série (<math>f_s &lt; f_{r1}</math>) .....</b> | <b>96</b>  |
| <b>6.2.3 Frequência de comutação superior à frequência ressonante série (<math>f_s &gt; f_{r1}</math>) .....</b> | <b>97</b>  |
| 6.3 PROJETO CONVERSOR RESSONANTE TIPO LLC.....   | 98         |
| 6.4 ANÁLISE VIA CÁLCULO .....  | 103        |
| 6.5 ANÁLISE VIA SIMULAÇÃO DO CONVERSOR LLC.....  | 106        |
| 6.6 ANÁLISE EXPERIMENTAL CONVERSOR LLC .....   | 109        |
| <b>7 COMPARATIVO DE TOPOLOGIAS.....</b>  | <b>113</b> |
| 7.1 COMPARATIVO VIA CÁLCULO.....   | 113        |
| 7.2 COMPARATIVO VIA SIMULAÇÃO.....   | 114        |
| 7.3 COMPARATIVO EXPERIMENTAL .....   | 114        |
| <b>CONSIDERAÇÕES FINAIS.....</b>   | <b>117</b> |
| <b>REFERÊNCIAS.....</b>  | <b>119</b> |
| <b>APÊNDICE A - ANÁLISE lampada led comercial.....</b>   | <b>125</b> |

# 1 CONTEXTUALIZAÇÃO E JUSTIFICATIVA

Esse capítulo visa contextualizar a evolução da eletrônica de potência, observando o progressivo aumento da frequência de comutação utilizada pelos sistemas. bem como apresentar os objetivos do presente trabalho e suas justificativas, os resultados esperados e a estrutura da dissertação.

## 1.1 CONTEXTUALIZAÇÃO DO TRABALHO

A evolução em eletrônica de potência está muito atrelada ao avanço tecnológico dos semicondutores. O tiristor foi o dispositivo semicondutor precursor da eletrônica de potência, proposto por William Shockley, em 1950, e desenvolvido em 1956 pelos engenheiros da empresa General Electric (G.E), liderados por Gordon Hall (ARSOV; MIRČEVSKI, 2010). Os primeiros tiristores eram produzidos utilizando germânio, sendo que a substituição desse por silício foi alvo de pesquisas durante a década de 50 (TEXAS INSTRUMENTS, 2018a). Tal mudança ocorreu pelo fato de que as propriedades do silício são superiores às do germânio, o que limitava as capacidades de bloqueio de tensão e as correntes de condução do tiristor.

Com o tiristor tornou-se possível a produção de circuitos em larga escala em eletrônica de potência. Desta forma, iniciou-se a busca pela evolução dos dispositivos semicondutores, a qual levou aos transistores de efeito de campo de semicondutor de óxido metálico (MOSFET, do inglês *Metal-Oxide Semiconductor Field-Effect Transistor*), que alcançaram altos ganhos de corrente em meados da década de 70 (LIDOW; HERMAN; COLLINS, 1979). Após esse, no início dos anos 80, surgiram os transistores bipolares de porta isolada (IGBT, do inglês *Insulated Gate Bipolar Transistor*), que possuem menores resistências de condução quando comparados aos MOSFETs (BALIGA; ADLER; *et al.*, 1984).

Desde do surgimento do MOSFET, este tem sua tecnologia aprimorada, embora ainda apresente problemas de eficiência ao operar em altas frequências. As perdas de entrada e saída de condução do MOSFET aumentam de acordo com o aumento da frequência de comutação empregada no circuito, assim limitando o aumento de frequência comutação do MOSFET. É importante observar que conversores em alta frequência possuem como vantagem a miniaturização, a integração e a melhoria de performance, além da diminuição do volume dos

componentes passivos devido ao fato de a energia ser inversamente proporcional à frequência (MASSACHUSETTS INSTITUTE OF TECHNOLOGY, 2014), o que não seria possível se os MOSFETs continuassem sendo utilizados nesse tipo de conversores.

Essa necessidade de miniaturização dos sistemas passou a ser ainda mais almejada após a integração dos sistemas nos chamados circuitos integrados, ideia iniciada nos anos 70, com o avanço dos semicondutores (TEXAS INSTRUMENTS, 2018a). A evolução desejada dos sistemas ocorreu visando empregar os mesmos nos mais diversos segmentos, motivo pelo qual eles vinham sendo objeto prévio de estudo de alguns pesquisadores, os quais já antecipavam as necessidades futuras do mercado (HOFT, 1993).

Com as vantagens da elevação da frequência e a permanente limitação do MOSFET para esse tipo de operação, deu-se início à utilização de conversores em comutação suave e ao emprego de topologias ressonantes (KAZIMIERCZUK; CZARKOWSKI, 2011). Os conversores ressonantes possuem como vantagem a possibilidade de operação em alta frequência, devido a diminuição de perdas por comutação e também a diminuição da interferência eletromagnética (*EMI*, do inglês *Electromagnetic interference*), sendo esses possíveis através de um projeto eficiente. Além disso, os conversores de característica ressonante possuem como principais características a operação em corrente zero durante a saída de condução e a operação em tensão zero na entrada em condução do interruptor, respectivamente, *ZCS* (*Zero-Current Switching*) e *ZVS* (*Zero-Voltage Switching*).

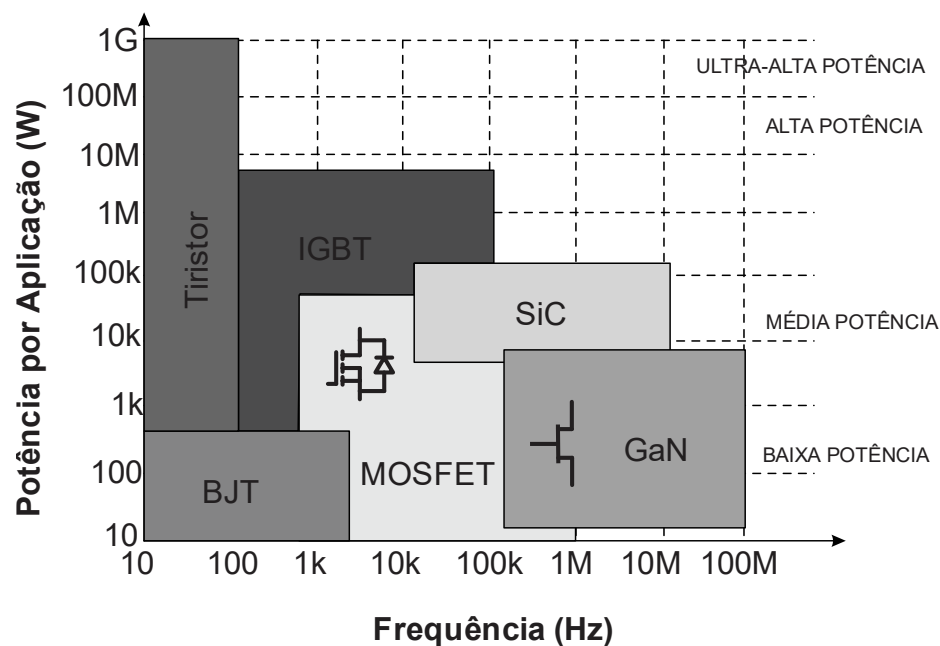
Desta forma, com a utilização de conversores com MOSFETs em conjunto às técnicas de comutação suave, ou seja, *ZVS* e *ZCS*, é possível o desenvolvimento de sistemas com maiores densidades de potência, sendo que este o conceito está relacionado à capacidade de processamento de energia por volume do conversor.

A partir do ano de 2004 (LIDOW; STRYDOM; *et al.*, 2015), houve a introdução dos semicondutores de nitreto de Gálio (GaN), que surgiram como uma nova alternativa para eletrônica de potência em operações em alta frequência e para sistemas de maiores densidades de potência. Tal comportamento ocorre por menores perdas na entrada e na saída da comutação, assim como pelas menores resistências de condução e maior compactação do conversor em relação aos que utilizam MOSFETs de potência.

O GaN também surge como uma alternativa para unir duas necessidades do mercado: altas eficiências e miniaturização dos sistemas, visto que o mesmo permite o aumento de frequência de comutação e consequente diminuição do tamanho dos componentes passivos do sistema (CHEASTY; FLANNERY; *et al.*, 2002). Desta forma, sistemas eficientes, compactos e de alta potência são cada vez mais desejados, aumentando a busca por sistemas com alta

densidade de potência. Na Figura 1.1 é apresentada relação de potência e frequência para os principais dispositivos semicondutores utilizados em eletrônica de potência para cada faixa de potência e frequência.

Figura 1.1 - Evolução de potência e frequência de acordo com os dispositivos semicondutores



Fonte: (QUINN; DALAL, 2017)

Como pode ser observado na Figura 1.1 os dispositivos GaN passam a ser vantajosos em aplicações em baixa potência e para frequências superiores a algumas centenas de quilohertz. Em (DUARTE, 2017) é realizado o comparativo entre circuitos utilizando dispositivos Si e GaN, sendo esses operados em frequência de 100 kHz a 1 MHz. Onde para operações em 1 MHz é identificado o aumento de eficiência para os circuitos utilizando os semicondutores GaN, (DUARTE, 2017).

## 1.2 DEFINIÇÃO DO PROBLEMA E OBJETIVOS DO TRABALHO

A busca por aumento da eficiência é um assunto constante nas pesquisas, uma vez que cada vez mais a tecnologia, e consequentemente a energia elétrica, está presente na vida das pessoas. Cerca de 30% da energia elétrica é consumida em eletrônica de potência, sendo estimado que, no ano de 2030, esse percentual chegará a 80% (U.S DEPARTMENT OF



ENERGY , 2011). Desta forma, a otimização de sistemas em eletrônica de potência é uma busca constante.

Por isso, este trabalho busca o estudo de eficiência para conversores utilizando GaN. Desde do seu surgimento em 2004, o GaN tornou-se uma alternativa para sistemas em alta frequência ( $> 800$  kHz), dos quais a grande maioria até então utilizava *snubbers*, circuitos de amortecimento de picos de tensão e corrente a partir de métodos para comutação suave e conversores ressonantes (AYYANAR; MOHAN; PERSSON, 2002).

Neste trabalho são propostas três topologias utilizando semicondutores GaN, sendo empregada para duas dessas topologias circuitos ressonantes, assim adicionando aos circuitos as vantagens das topologias ressonantes para operações em 1MHz. O aumento de eficiência é esperado para os circuitos a que foram adicionadas características ressonantes.

### 1.3 ORGANIZAÇÃO DO TRABALHO

O presente trabalho é organizado em 7 capítulos, sendo este o primeiro. O segundo capítulo terá como foco os semicondutores do tipo Nitreto de Gálio (GaN) e suas principais características. No Capítulo 3 apresentará os conversores ressonantes e suas principais topologias. O Capítulo 4 será voltado ao estudo da topologia do conversor *buck* síncrono, sendo abordados os aspectos de projeto, análise de perdas por cálculo, simulação e resultados experimentais a respeito do mesmo. Nos Capítulos 5 e 6, tratarão sobre as topologias ressonantes empregadas, juntamente com os semicondutores do tipo GaN. O Capítulo 7 e último será destinado ao comparativo de perdas entre as topologias propostas.

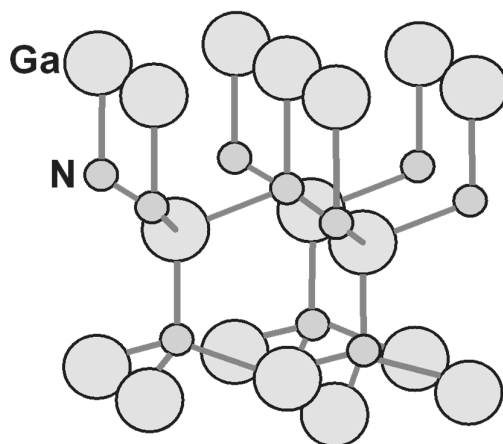
## 2 TRANSISTORES DE NITRETO DE GÁLIO

Neste capítulo serão apresentados: o princípio básico de funcionamento e os semicondutores fundamentais de nitreto de gálio, assim como aspectos construtivos e características desses.

### 2.1 ESTRUTURA E FUNCIONAMENTO

O nitreto de gálio (GaN) é um composto cristalino hexagonal que possui uma estrutura denominada *wurtzite*, mostrada na Figura 2.1. Essa estrutura é caracterizada por sua estabilidade e robustez mecânica, o que confere ao GaN a capacidade de operar em altas temperaturas sem se decompor. Tal cristalino também confere ao nitreto de gálio propriedades piezoelétricas que possibilitam alta condutividade, se comparado aos demais materiais semicondutores. As características piezoelétricas ocorrem devido ao deslocamento de elementos eletricamente carregados na rede cristalina sob tensão, de tal forma que a rede cristalina se deforma, de maneira que os átomos se desviam dessa rede, gerando um campo elétrico proporcional à deformação (LIDOW; STRYDOM; *et al.*, 2015).

Figura 2.1 - Estrutura do tipo *wurtzite* do GaN

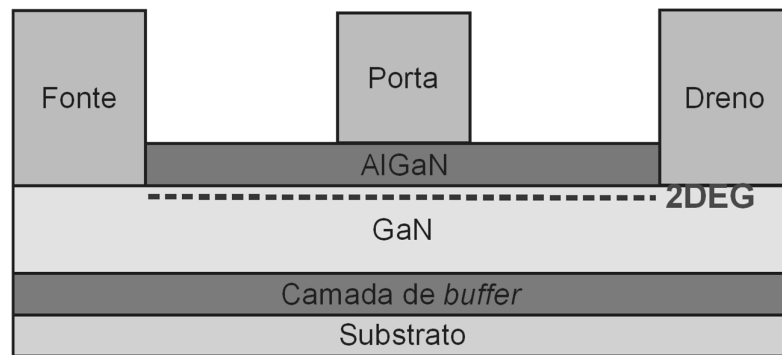


Fonte: (LIDOW; STRYDOM; *et al.*, 2015)

O dispositivo de nitreto de gálio pode ser também caracterizado como GaN *HEMT*, devido a sua característica de alta mobilidade de elétrons (*HEMT*, do inglês *High Electron*

*Mobility Transistor*). Na Figura 2.2, observa-se uma estrutura básica do GaN *HEMT*, por meio da qual se percebe que a estrutura do GaN é dividida basicamente em quatro camadas, sendo as de GaN e de alumínio-nitreto de gálio (AlGaN) responsáveis pela característica de alta mobilidade de elétrons, (EPC, 2011). Entre essas duas camadas é induzida uma nuvem de elétrons bidimensional (*2DEG*, do inglês *Two-Dimensional Electron Gas*), resultado de uma concentração de elétrons gerada devido às características piezoelétricas do GaN (EPC, 2017).

Figura 2.2 - Estrutura do transistor de potência GaN HEMT



Fonte: (DUARTE, 2017)

A característica *2DEG* torna inerente ao dispositivo GaN uma alta condutividade, desse modo elevando a eficiência de qualquer conversor do qual faça parte (EPC, 2017).

## 2.2 CARACTERÍSTICAS ELÉTRICAS

Antes de abordar as características elétricas do GaN, é necessário analisar as características gerais dos semicondutores, que interferem diretamente nas características elétricas do GaN. Entre essas a serem consideradas, estão o *Bandgap* e o  $E_{crit}$  (campo elétrico crítico).

O *Bandgap* relaciona-se à força das ligações químicas entre os átomos da estrutura: quanto mais forte essa ligação, maior é a dificuldade de o elétron mudar de um local para outro, gerando menores correntes parasitas e permitindo a operação em maiores temperaturas, (SZE; NG, 2007) e (LUTZ; SCHLANGENOTTO; *et al.*, 2011).

Semicondutores de potência devem possuir alto *bandgap*, de modo a garantir que a concentração de portadores presente na região não dopada seja inferior à da região dopada na

temperatura de operação. Um alto *bandgap* é vantajoso se relacionado ao campo elétrico crítico ( $E_{crit}$ ), visto que, para maiores *bandgaps*, maior é o campo elétrico que o material pode suportar sem haver dano (LUTZ; SCHLANGENOTTO; *et al.*, 2011). .

O  $E_{crit}$  é o máximo campo elétrico ao qual o material pode ser submetido sem que o processo de avalanche inicie e, dessa maneira, ocorra a destruição da estrutura cristalina. Quando comparado ao Silício (Si) e ao Carbetto de Silício (SiC), o GaN com essa forma ganha determinada vantagem, como pode ser visto na Tabela 2.1.

Tabela 2.1 - Propriedades dos materiais: Si, GaN e SiC

| Parâmetro                     | Unidade              | Si   | GaN  | SiC  |
|-------------------------------|----------------------|------|------|------|
| <b><i>Bandgap</i></b>         | eV                   | 1,12 | 3,9  | 3,26 |
| <b>Campo crítico</b>          | MV/cm                | 0,23 | 3,3  | 2,2  |
| <b>Mobilidade de elétrons</b> | cm <sup>2</sup> /V.s | 1400 | 1500 | 950  |
| <b>Permissividade</b>         |                      | 11.8 | 9    | 9.7  |
| <b>Condutividade Térmica</b>  | W/cm.K               | 1.5  | 1.3  | 3.8  |

Fonte: (LIDOW; STRYDOM; *et al.*, 2015).

Como observado na Tabela 2.1, o GaN possui valores superiores em *Bandgap*, campo crítico e mobilidade de elétrons, tais fatores são determinantes para o bom desempenho deste tipo de semicondutor principalmente quando operado em altas frequências.

Os dispositivos semicondutores de potência possuem características indispensáveis para o projeto do conversor, visto que essas, tais como tensão de ruptura ( $V_{rup}$ ), resistência em condução entre dreno e fonte do interruptor ( $R_{DSon}$ ) e tensão de Threshold ( $V_{th}$ ), influenciam diretamente no funcionamento do circuito, (DUSMEZ; COOK; KHALIGH, 2011). Além disso, essas características verificam o comportamento do interruptor GaN quando condução reversa. Pelo fato de o interruptor GaN operar em altas frequências, na maioria dos casos, é necessário conhecer as características das capacitâncias intrínsecas do mesmo.

### 2.2.1 Tensão de ruptura ( $V_{rup}$ )

A tensão de ruptura,  $V_{rup}$ , consiste na tensão entre os terminais de dreno e fonte, sendo levados em conta diversos fatores (LIDOW; STRYDOM; *et al.*, 2015), tais como o  $E_{crit}$  do GaN, a estrutura do dispositivo, a heteroestrutura, as camadas isolantes internas ao GaN e as características do substrato. A tensão em que ocorre a ruptura corresponde a aproximadamente, (5.1).

$$V_{rup} = \frac{1}{2} \cdot w_{drift} \cdot E_{crit} \quad (5.1)$$

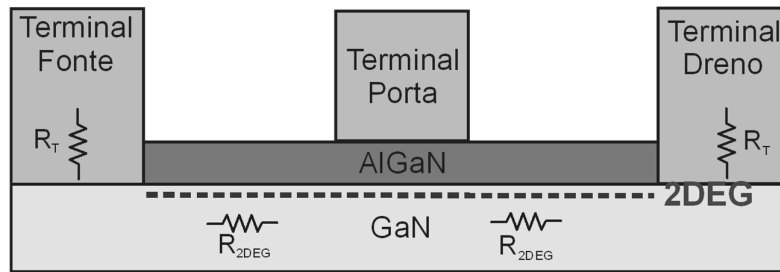
Onde  $w_{drift}$  é a largura da região de deriva (*drift*).

Assim, a partir de (5.1), pode-se verificar que, devido à proporcionalidade com o  $E_{crit}$ , o aumento demasiado do campo elétrico interno do dispositivo leva à ruptura. Quando a tensão de ruptura  $V_{rup}$  é atingida, na maioria dos casos ocorre a destruição do dispositivo ou até a deterioração do mesmo devido à ruptura física da camada isolante., entretanto, caso isso não ocorra, o dispositivo passará a conduzir corrente mesmo quando não acionado para tal estado.

### 2.2.2 Resistência de condução ( $R_{DSon}$ )

A resistência de condução  $R_{DSon}$  do dispositivo está relacionada ao somatório de todas as resistências intrínsecas do dispositivo, levando-se em consideração, no valor final, as resistências parasitas criadas pelo caminho que conecta as fontes de entrada e os terminais do dispositivo, conforme pode ser observado na Figura 2.3.

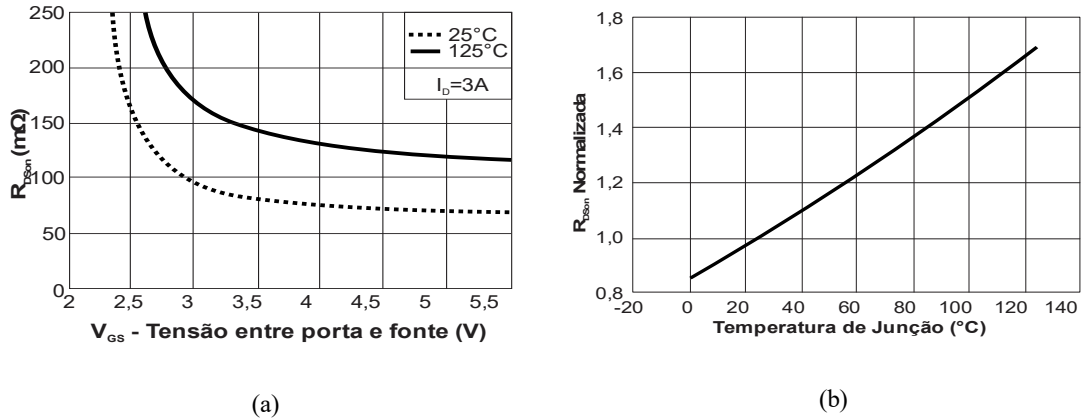
Figura 2.3 - Componentes intrínsecos da resistência de condução do GaN



Fonte: (LIDOW; STRYDOM; *et al.*, 2015)

Devido ao fato de  $R_{DSon}$  ser composta pelos componentes intrínsecos do dispositivo, assim modificada de acordo com a temperatura, como destacado na Figura 2.4.

Figura 2.4 - Resistência de condução de acordo com a temperatura: (a)  $R_{DSon}$  em relação a tensão entre porta e fonte ( $V_{GS}$ ) e (b)  $R_{DSon}$  normalizada

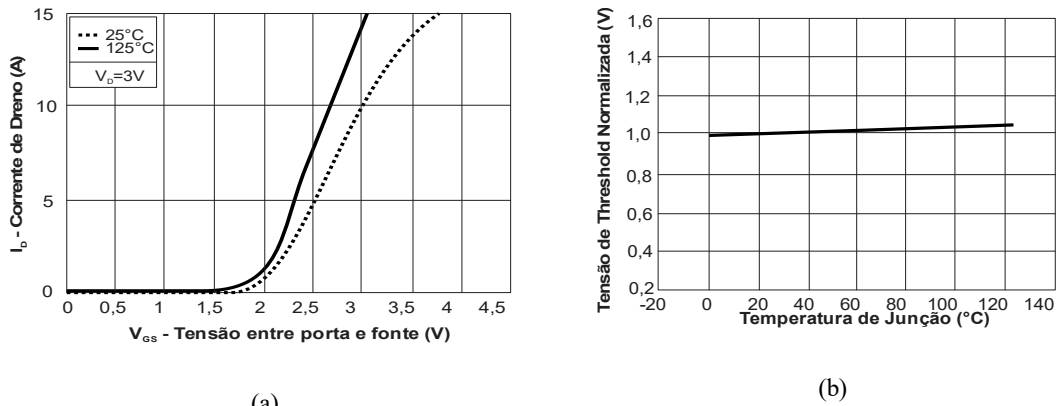


Fonte: (EPC, 2012a)

### 2.2.3 Tensão de Threshold ( $V_{th}$ )

A tensão de *threshold* é o ponto de tensão entre porta e fonte,  $V_{GS}$ , em que o dispositivo entra em condução, ou seja, quando  $V_{GS}$  é inferior à  $V_{th}$ , o interruptor está aberto. A entrada em condução pode ser observada na Figura 2.5(a). Assim como as demais características internas do GaN, a  $V_{th}$  também sofre interferência da temperatura, como é visto na Figura 2.5(b).

Figura 2.5 - Tensão de threshold: (a) Característica de entrada em condução; (b) Normalizada em função da temperatura



Fonte: (EPC, 2012a)

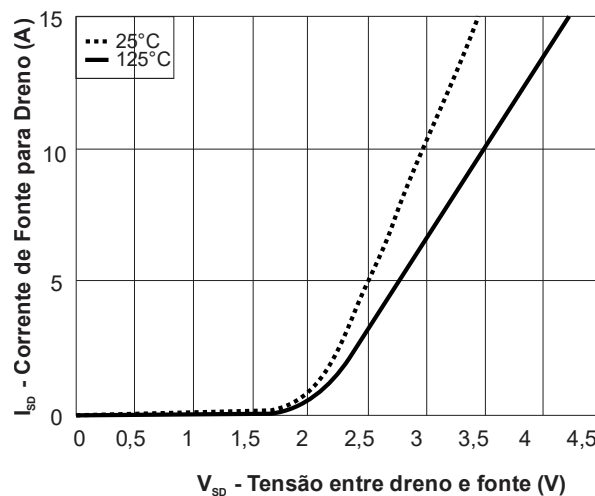
Os dispositivos de GaN podem ser fabricados em três estruturas diferentes, o que interfere no modo de aplicação da tensão  $V_{GS}$ . Essas estruturas dos dispositivos de GaN serão vistos em detalhe posteriormente. Dois desses tipos, o intensificação e o *cascade*, possuem a  $V_{th}$  positiva, enquanto o depleção tem  $V_{th}$  negativa.

#### 2.2.4 Condução reversa

O MOSFET possui, como característica intrínseca, um diodo anti-paralelo devido à junção  $p-n$ . Em virtude disso, uma tensão negativa entre dreno e fonte polariza o diodo, fazendo-o conduzir. No entanto o tempo de recuperação desse diodo é lento quando comparado de diodos do tipo  $p$  e tipo Schottky com o mesmo valor de tensão direta (LUTZ; SCHLANGENOTTO; *et al.*, 2011). Dessa forma, para MOSFETs é comumente utilizado um diodo externo para evitar a condução pelo diodo intrínseco.

Assim, como os dispositivos GaN não possuem a junção  $p-n$ , a condução reversa opera de forma distinta, sendo essa possível somente para o tipo intensificação. Desta forma, o “diodo” reverso para os dispositivos GaN é formado pela ligação 2DEG em direção inversa, ocorrendo quando a tensão do dreno é superior, em pelo menos  $V_{th}$  na tensão de  $V_{GS}$  (LIDOW; STRYDOM; *et al.*, 2015). Na Figura 2.6, é apresentado o comportamento em condução reversa para os dispositivos GaN do tipo intensificação.

Figura 2.6 - Comportamento na condução reversa



Nos dispositivos GaN HEMT, os portadores minoritários não se deslocam na condução reversa, logo não há dissipação de energia na recuperação reversa. Para tais dispositivos, o  $Q_{rr}$  (carga de recuperação reversa) é zero, (LIDOW; STRYDOM; *et al.*, 2015), sendo essa uma vantagem perante os MOSFETs.

## 2.3 TIPOS DE TRANSISTORES DE NITRETO DE GÁLIO

Como mencionado anteriormente, os dispositivos GaN podem ser divididos em três tipos, cada um com modo de operação distinto, além de necessitarem de controles diferenciados. Ressalta-se também que existem três configurações de GaN que podem ser utilizados em aplicações de eletrônica de potência: depleção, intensificação e *cascade*, sendo que os dois primeiros têm comportamento análogo aos tradicionais MOSFETs de silício (Si) do tipo P e do tipo N, respectivamente. Já o terceiro consiste em um dispositivo híbrido, em que são utilizados um semiconductor de Si e outro de GaN em um mesmo encapsulamento.

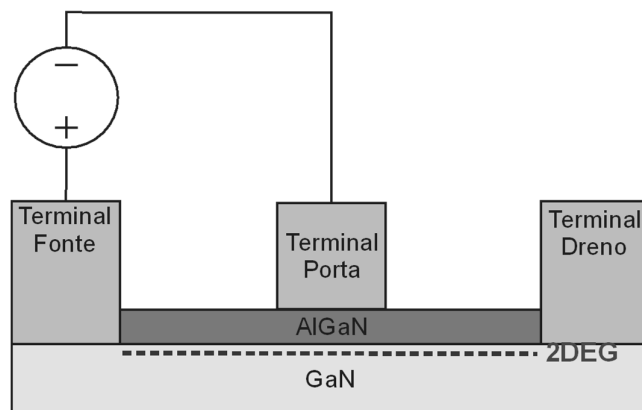
### 2.3.1 Tipo depleção

Os transistores do tipo depleção, também denominados dGaN, são dispositivos de características normalmente fechadas. Assim, se não houver tensão aplicada sobre o terminal da porta (em inglês *gate*), a corrente fluirá entre os terminais de dreno e fonte.

O tipo depleção opera de forma a ser bloqueado quando é aplicada uma tensão negativa entre os terminais de porta e fonte, como pode ser observado na Figura 2.7. Esse fato ocorre, pois, o dGaN, quando em estado fechado, apresenta uma alta concentração de elétrons na camada 2DEG, de modo a facilitar a circulação de corrente. Porém, quando é aplicado um potencial negativo no terminal de porta, tal concentração é removida, bloqueando o dispositivo (LIDOW; STRYDOM; *et al.*, 2015).



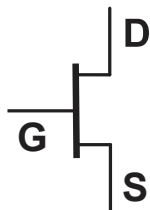
Figura 2.7 - Transistor GaN Tipo depleção



Fonte: Adaptado de (FLACK; PUSHPAKARAN; BAYNE, 2016) e (LIDOW; STRYDOM; *et al.*, 2015)

A simbologia usual de representação do tipo depleção é mostrada na Figura 2.8.

Figura 2.8 - Símbolo usual do interruptor GaN do tipo depleção (dGaN)



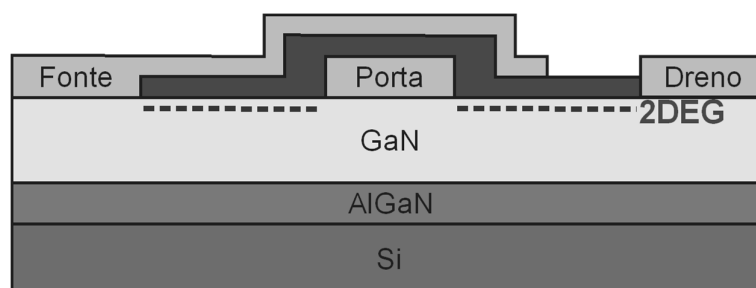
Em termos práticos, o GaN do tipo depleção não é muito utilizado em eletrônica de potência, pois requer, antes da aplicação de potência, um sinal negativo prévio no terminal de porta. Essa configuração de interruptor GaN é usualmente voltado para trabalhos acadêmicos, como em (ZHANG; RODRIGUEZ; MAKSIMOVIC', 2013) (RODRÍGUEZ; ZHANG; MAKSIMOVIĆ, 2014).

### 2.3.2 Tipo intensificação

O tipo intensificação, ou eGaN, opera de forma similar aos MOSFETs do tipo N, ou seja, é normalmente aberto, não conduzindo corrente entre dreno e fonte se não houver tensão aplicada no terminal de porta (EPC, 2017).

Na Figura 2.9, é apresentada a estrutura do tipo intensificação, onde percebe-se que a camada 2DEG (linha pontilhada) não se estende entre os terminais de dreno e fonte. Por esse motivo, é preciso haver um potencial entre os terminais de porta e fonte, de forma que sejam atraídos elétrons para o primeiro, assim completando a camada 2DEG. Dessa maneira, é oferecido caminho para corrente entre dreno e fonte (EPC, 2017).

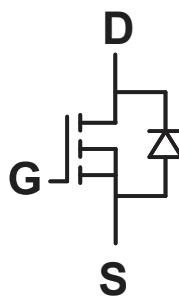
Figura 2.9 - Estrutura eGaN – Tipo Intensificação



Fonte: Adaptado de (EPC, 2017)

Por ser equivalente ao MOSFET do tipo N, é o mais utilizado entre as três configurações de GaN para aplicações de eletrônica de potência. Devido à essa similaridade do GaN intensificação com o MOSFET do tipo N, a mesma simbologia é utilizada para representar ambos, Figura 2.10.

Figura 2.10 - Símbolo usual do interruptor GaN do tipo intensificação, eGaN

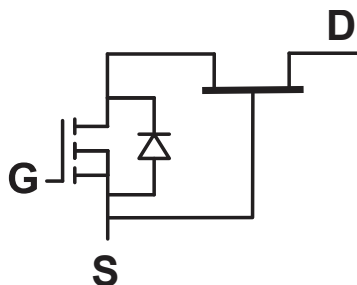


### 2.3.3 Tipo cascode

O tipo *cascode*, ou cGaN, é uma configuração híbrida que utiliza um dispositivo GaN do tipo depleção conectado em série com um MOSFET de Si (Silício). Dessa forma, a tensão

entre os terminais de porta e dreno do MOSFET será aplicada entre os terminais de fonte e dreno do dGaN, sendo assim, o MOSFET controla a entrada e a saída de condução do dGaN (LIU, 2014). Ou seja, através desta configuração, é possível criar um semiconductor normalmente aberto. A simbologia utilizada para o cGaN é mostrada na Figura 2.11.

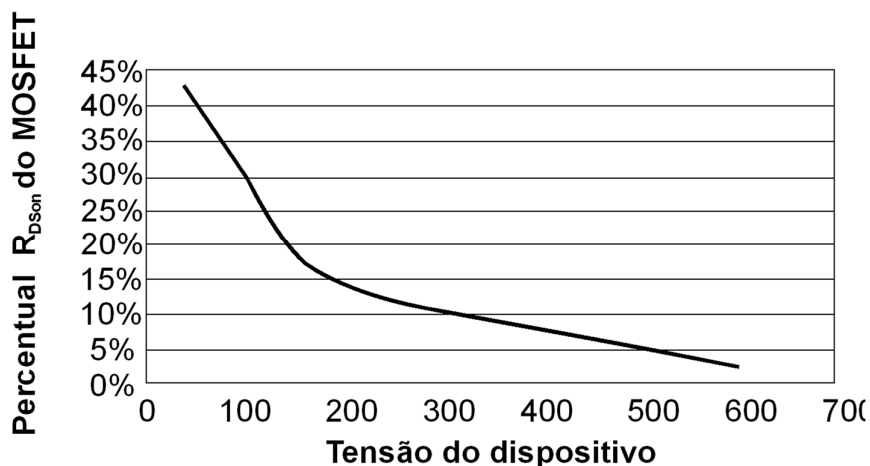
Figura 2.11 - Simbologia do GaN do tipo *Cascode*



Nessa configuração, conforme explicado anteriormente, utiliza-se um MOSFET Si e um dGaN em série, sendo que o primeiro possui baixa tensão (geralmente de, no máximo, 30V) e o segundo, alta tensão. Um dos parâmetros a serem analisados nesta configuração é a resistência de condução  $R_{DSon}$ . O MOSFET de baixa tensão possui  $R_{DSon}$  muito menor que a do dGaN de alta tensão, de forma que a resistência do dGaN tem comportamento dominante.

Na Figura 2.12, é apresentado o comportamento da resistência de condução  $R_{DSon}$  do *cascode*, onde se pode verificar que, conforme aumenta a tensão do dGaN, ocorre a diminuição de  $R_{DSon}$ .

Figura 2.12 - Participação do MOSFET de silício na resistência de condução do interruptor *cascode*



Fonte: (LIDOW; STRYDOM; *et al.*, 2015)

Então, observando a Figura 2.12, percebe-se que quanto menor a tensão do dGaN, mais significativo torna-se a resistência do MOSFET na resistência total do dispositivo, de forma que não se justifica o uso dessa topologia híbrida. Por fim, conclui-se que o uso de transistores do tipo *cascode* é viável para tensões de, no máximo, 200V (LIDOW; STRYDOM; *et al.*, 2015)



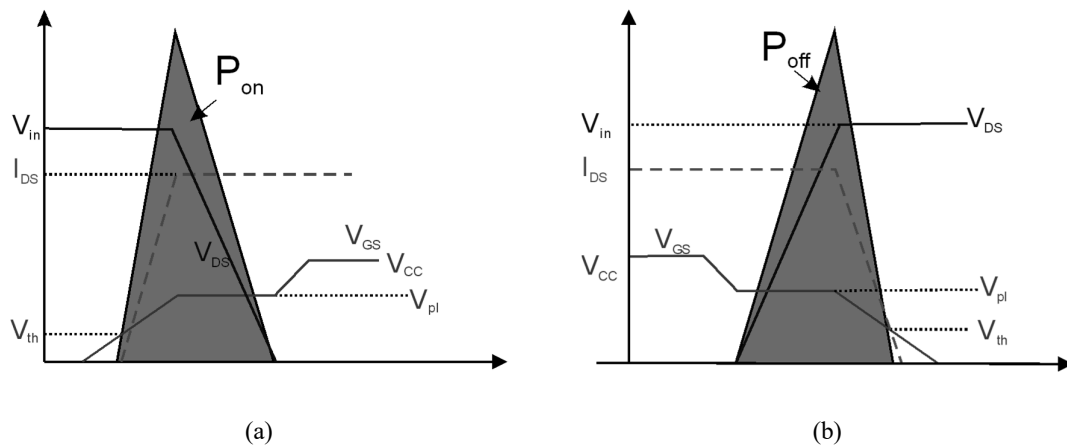
### 3 CONVERSORES RESSONANTES

Este capítulo apresenta a teoria sobre os conversores ressonantes, assim como suas principais características e classificações.

#### 3.1 TEORIA DOS CONVERSORES RESSONANTES

Os conversores operando em modo de comutação forçada são os mais comumente utilizados em eletrônica de potência, empregando assim conversores com comutação por largura de pulso (*PWM – Pulse Width Modulation*), no entanto os transistores nesses tipos de conversores são ligados e desligados com tensão e corrente circulante, respectivamente. Esses comportamentos afetam a perda de potência durante a comutação, como indica a Figura 3.1 sendo que esse é um dos maiores impedimentos para o aumento da frequência de comutação (ANG; OLIVA, 2005).

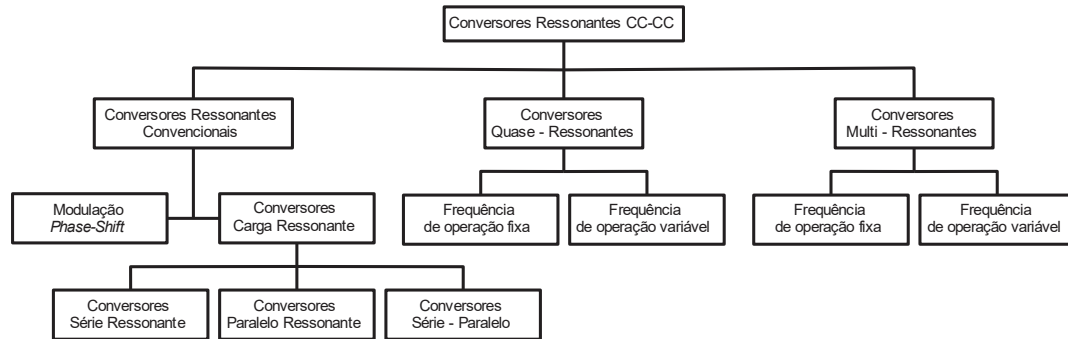
Figura 3.1 - Curvas idealizadas para cálculo de perda em comutação (a) *Turn-on* (b) *Turn-off*



Fonte: (LIDOW; STRYDOM; *et al.*, 2015)

Por essa limitação na comutação dos conversores PWM em comutação forçada, circuitos capazes permitir o aumento de frequência foram por muito tempo alvo de pesquisa. Assim surgindo os conversores ressonantes como solução. Os conversores ressonantes possuem diversas classificações, estando essas apresentadas na Figura 3.2.

Figura 3.2 - Classificação dos conversores ressonantes



Fonte: (RASHID, 2011)

A partir da Figura 3.2, é verificada a existência de três classes de conversores ressonantes: os conversores ressonantes convencionais, os quase-ressonantes e os multi-ressonantes, sendo que dentre esses três, são normalmente utilizados os conversores ressonantes convencionais e os quase-ressonantes. Os ressonantes convencionais mais usuais são os de carga ressonante, a qual podem apresentar configuração série, paralela e série-paralela.

Os quase-ressonantes são considerados técnicas de comutação suave (BELLAR; WU; *et al.*, 1998), pois utilizam conversores estáticos do tipo *PWM* com a adição de um circuito LC, para alterar as formas de onda de corrente e tensão sobre o interruptor do sistema, resultando assim em uma característica de corrente zero durante a abertura (*turn-off*) ou tensão zero no fechamento (*turn-on*) do interruptor, denominadas ZCS e ZVS, respectivamente.

O ZCS é aplicado para reduzir as perdas de *turn-off* do sistema, enquanto o ZVS é utilizado para mitigar as perdas em *turn-on* do sistema. Geralmente os sistemas empregando ZVS são mais empregados em alta frequência (ANG; OLIVA, 2005).

### 3.1.1 Conversores Ressonantes Convencionais - Carga Ressonante

Os conversores com carga ressonante são caracterizados pela associação de indutores e capacitores, utilizados para suavizar corrente e tensão no interruptor durante a entrada e a saída de condução do interruptor. Esses apresentam perdas de *turn-off* nulas e ausência de estresse no interruptor, necessitando uma onda quadrada na entrada do sistema, de forma a atenuar os sinais de corrente e tensão da maneira mais senoidal possível, sendo que, para isso, são

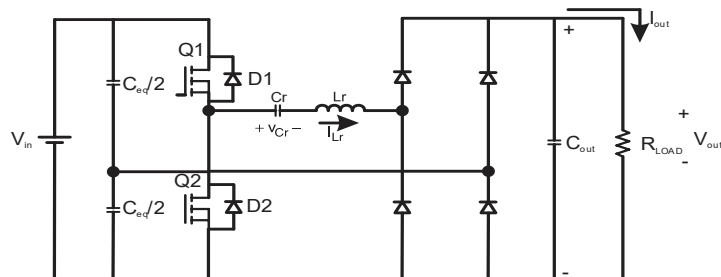
utilizados conversores chaveados do tipo *half-bridge* (meia-ponte) e do tipo *full-bridge* (ponte completa).

Como citado anteriormente, o conversor ressonante convencional com carga do tipo ressonante possui três classificações internas, as quais serão descritas a seguir.

### 3.1.1.1 Conversor Série Ressonante

A topologia série ressonante, na Figura 3.3, é caracterizada pela carga conectada em série com o circuito ressonante, sendo a tensão de saída obtida a partir da corrente ressonante, o que constitui uma dependência da carga e também caracteriza esse como um conversor sensível às variações de carga. A sensibilidade é uma das principais desvantagens do conversor série ressonante, pois não há regulação de tensão de saída em baixa carga ou carga nula (KAZIMIERCZUK; CZARKOWSKI, 2011).

Figura 3.3 - Exemplo de topologia série ressonante.



Fonte: Adaptado de (RASHID, 2011)

Os conversores série ressonantes podem operar, basicamente, de três maneiras (MOHAN; UNDELAND; ROBBINS, 1995), sendo classificados de acordo com as mesmas, que são:

- Modo de condução descontinuo ( $f_s \leq 0.5f_r$ );
- Modo de condução contínuo ( $0.5f_o < f_s < f_r$ ) – abaixo da ressonância;
- Modo de condução contínuo ( $f_s > f_r$ ) – acima da ressonância.

Os modos de operação, segundo (DEPARTMENT OF ELECTRICAL, COMPUTER AND ENERGY ENGINEERING, 2014), são obtidos a partir dos intervalos e subintervalos de



operação do conversor. O modo descontínuo é caracterizado pelo fato de a corrente permanecer zero durante um determinado tempo. Dependendo da utilização do diodo anti-paralelo do interruptor (configuração de meia ponte e ponte completa), o modo descontínuo pode operar de dois modos.

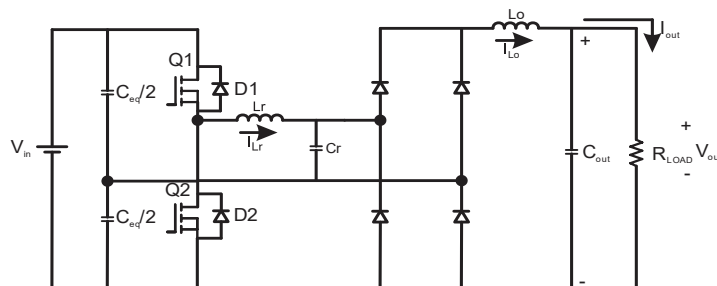
O modo contínuo pode atuar de duas formas: em relação à frequência de comutação ser inferior ou em relação à mesma ser superior à frequência de ressonância. Sendo caracterizado pela continuidade da corrente no indutor durante toda a operação. De posse dessas informações, a corrente ora circula pelo interruptor (sentido positivo da corrente) ora pelo diodo anti-paralelo (sentido negativo da corrente). A diferença entre os modos de operação ocorre na frequência de operação (frequência de comutação) dos semicondutores.

### 3.1.1.2 Conversor Paralelo Ressonante

O conversor ressonante paralelo, Figura 3.4, é caracterizado por estar conectado diretamente à carga, podendo funcionar tanto quanto abaixador como elevador. Além dessas formas de operação, o conversor ressonante paralelo não possui problemas de sensibilidade de cargas.

Sem sensibilidade à carga, esse conversor é susceptível às baixas tensões e altas correntes na saída, tornando fácil a regulação da saída, visto que a tensão de saída depende da corrente circulante na carga. Mesmo operando em baixas tensões, os conversores acabam tendo a eficiência reduzida com a redução de carga, devido aos altos estresses causados pela corrente nos interruptores (KAZIMIERCZUK; CZARKOWSKI, 2011).

Figura 3.4 - Conversor Paralelo Ressonante



Fonte: (RASHID, 2011)

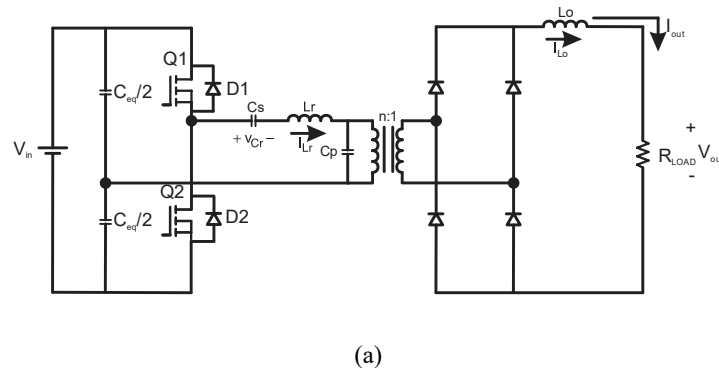
Da mesma forma que os série ressonantes, os conversores do tipo paralelo ressonante possuem três modos de operação, sendo o modo descontínuo caracterizado pela corrente no indutor e a tensão no capacitor estarem ambas zeradas por um determinado tempo. Em regime permanente, a corrente e a tensão inicialmente são consideradas nulas (MOHAN; UNDELAND; ROBBINS, 1995), de forma semelhante ao modo descontínuo para o conversor série ressonante. Durante esse modo, a tensão no capacitor e a corrente no indutor permanecem zeradas por tempo suficiente para que a tensão de saída seja controlada.

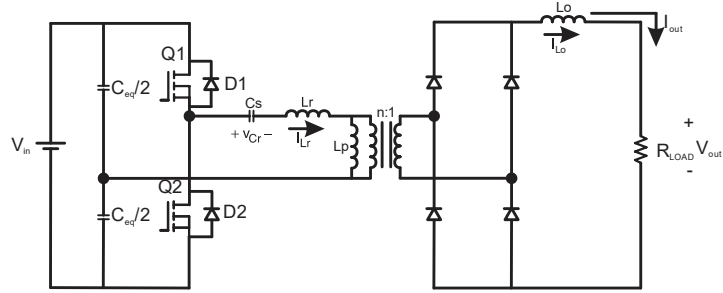
O modo contínuo, como analisado anteriormente, possui frequência de operação acima ou abaixo da de ressonância, com o mesmo princípio de operação para ambos: não há descontinuidade na corrente do indutor nem na tensão do capacitor. No entanto, para frequências de comutação superiores à frequência de ressonância, o diodo anti-paralelo do interruptor entra em operação antes do interruptor ligar, admitindo ZVS na entrada em condução; enquanto que, para frequência de comutação inferior à frequência de ressonância, o ZVS ocorre na saída de condução.

### 3.1.1.3 Conversor Série-Paralelo Ressonante

O Conversor Ressonante Série-Paralelo combina as vantagens dos dois conversores: série ressonante e paralelo ressonante, tendo como adicional um indutor ou um capacitor conectado em paralelo ao sistema ressonante. Na Figura 3.5, são mostradas duas combinações para um circuito, sendo que, além dessas, essa configuração permite diversos arranjos com o sistema ressonante.

Figura 3.5 - Tipos do Conversor Ressonante Série-Paralelo: (a) LCC e (b) LLC.





(b)

Fonte: (RASHID, 2011)

Este tipo de conversor é caracterizado pela boa regulação da tensão de saída, no entanto, quando opera em modo paralelo, a carga traz consigo o problema de eficiência conforme ocorre a redução de carga.

Para todas as configurações de circuito ressonante, são apresentadas as equações de (5.2) a (5.7), sendo que os parâmetros do conversor foram definidos através de: razão de tensão  $M$ , impedância característica  $Z_r$ , frequência de ressonância  $f_r$ , resistência de carga normalizada  $r$  e frequência normalizada  $\gamma$ .

$$M = \frac{n \cdot V_o}{V_i} \quad (5.2)$$

$$Z_r = \sqrt{\frac{L_r}{C_r}} \quad (5.3)$$

$$f_r = \frac{1}{2 \cdot \pi \cdot \sqrt{L_r \cdot C_r}} \quad (5.4)$$

$$r = \frac{n^2 \cdot R_L}{Z_r} \quad (5.5)$$

$$\gamma = \frac{f_s}{f_r} \quad (5.6)$$

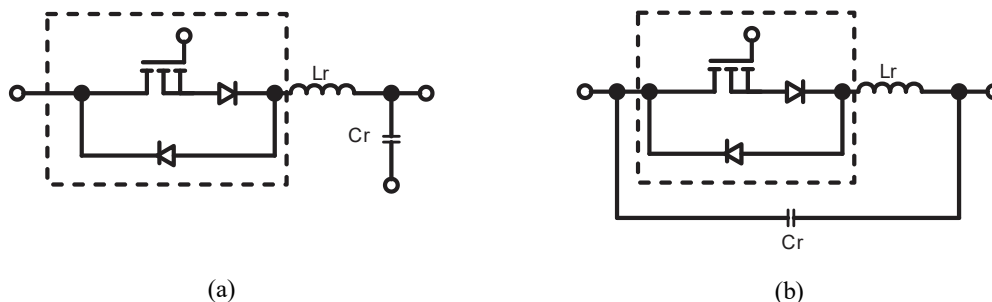
$$M = \frac{1}{\sqrt{\left(\gamma - \frac{1}{\gamma}\right)^2 + (r^2 + 1)}} \quad (5.7)$$

### 3.1.2 Conversores quase-ressonantes

Os conversores Quase-Ressonantes funcionam de forma híbrida, entre os conversores ressonantes convencionais e os conversores PWM. O princípio de funcionamento é baseado na substituição do interruptor do conversor PWM por um interruptor operando de modo ressonante. Dessa maneira, qualquer conversor PWM pode operar utilizando a topologia Quase-Ressonante. Os interruptores de operação ressonante podem funcionar nos modos ZCS e ZVS.

Para o modo ZCS, um indutor é inserido em série com o interruptor, assim durante o *turn-on* do interruptor o aumento da corrente lentamente. Esse crescimento possui comportamento oscilatório ocasionado pela ressonância entre indutor e capacitor acrescentados junto ao interruptor. O comportamento ressonante é responsável pelo zero de corrente durante o *turn-off* do interruptor (RASHID, 2011). Na Figura 3.6 é apresentado os interruptores ressonantes ZCS, do tipo M e tipo L, para ambos o comportamento é o mesmo (LIU; LEE, 1984).

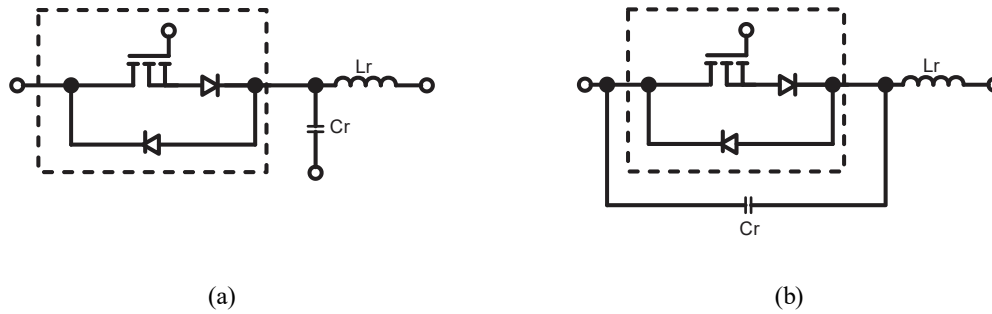
Figura 3.6 - Interruptor Ressonante de comutação com corrente zero (*Zero Current Switch*).



Fonte: (RASHID, 2011)

Para o modo ZVS, um capacitor é conectado em paralelo com o interruptor de forma que esse possua característica de zero de tensão durante o *turn-on*. Com a adição do capacitor e de um indutor um comportamento ressonante é criado de forma a suavizar a tensão no interruptor durante a etapa em que essa está desligada (RASHID, 2011). Na Figura 3.7 são apresentados os tipos M e L para interruptores ZVS.

Figura 3.7 - Interruptor Ressonante de comutação com tensão zero (Zero Voltage Switch).



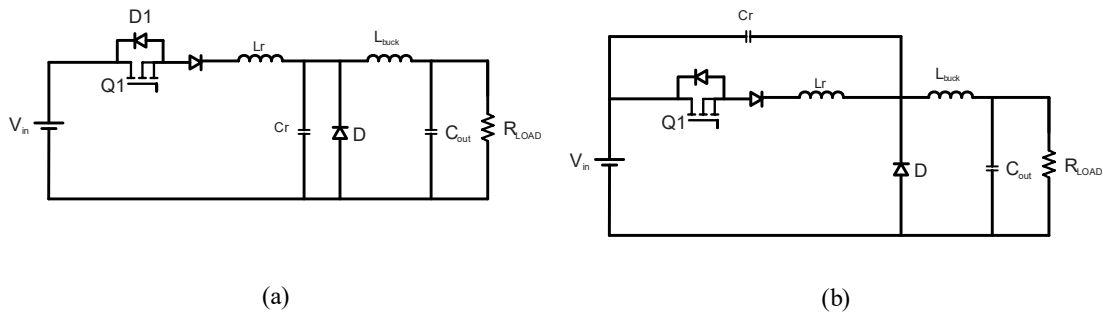
Fonte: (RASHID, 2011)

Utilizando essa metodologia, a corrente e a tensão no interruptor são forçadas a oscilar de uma forma quase-ressonante para que seja possível obter o ZVS e o ZCS.

### 3.1.3 Comutação com Zero de Corrente (ZCS)

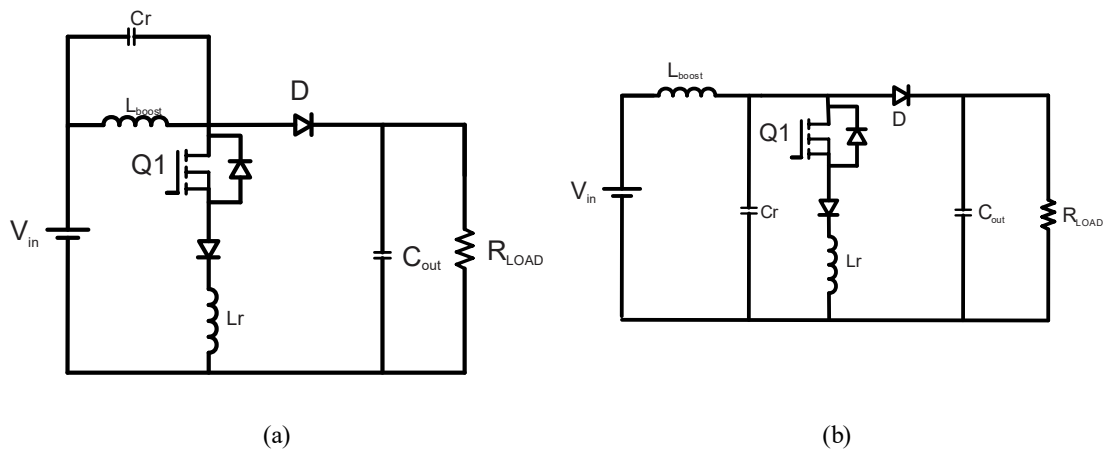
Como já comentado, o circuito ZCS é capaz de zerar a corrente na chave antes que seja realizado o desligamento do interruptor, eliminando as perdas de *turn-off*, sendo possível aplicar essa característica a qualquer conversor *PWM*, tais como *buck* e *boost*. As topologias de conversores quase-ressonantes em ZCS, analisadas acima, podem ser observadas na Figura 3.8 e na Figura 3.9, sendo *buck* ZCS e *boost* ZCS, respectivamente.

Figura 3.8 - Topologias buck quase-ressonante do tipo ZCS



Fonte: (RASHID, 2011)

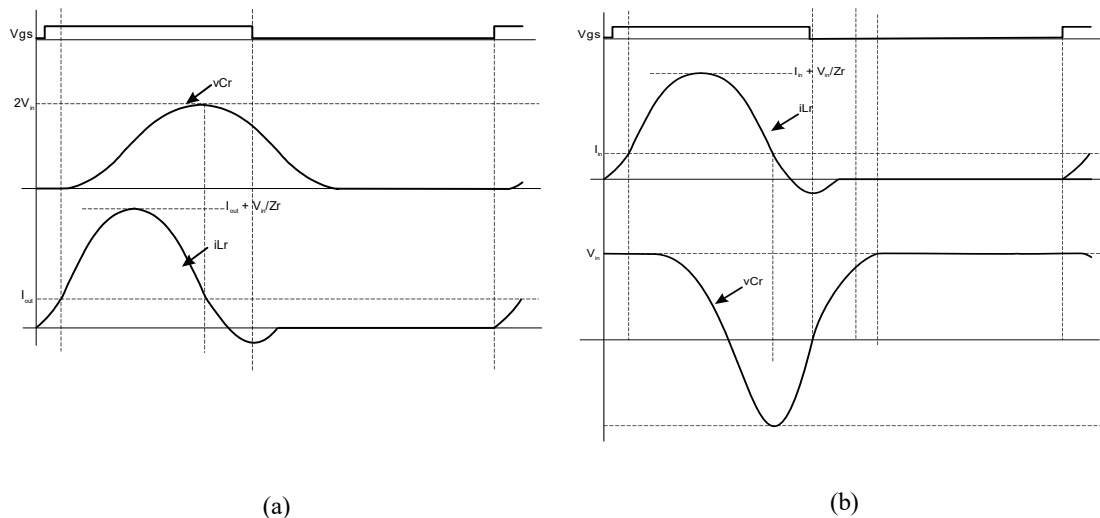
Figura 3.9 - Topologias *boost* quase-ressonante do tipo ZCS



Fonte: (RASHID, 2011)

Os comportamentos dos conversores *buck* e *boost* podem ser analisados através da Figura 3.10. Como pode ser notado em ambos, a corrente ressonante passa a circular pelo diodo anti-paralelo do interruptor antes de ser iniciado o desligamento do mesmo, fazendo com que não haja corrente nem tensão sobre o interruptor durante o desligamento.

Figura 3.10 - Formas de onda: (a) *buck* ZCS; (b) *boost* ZCS



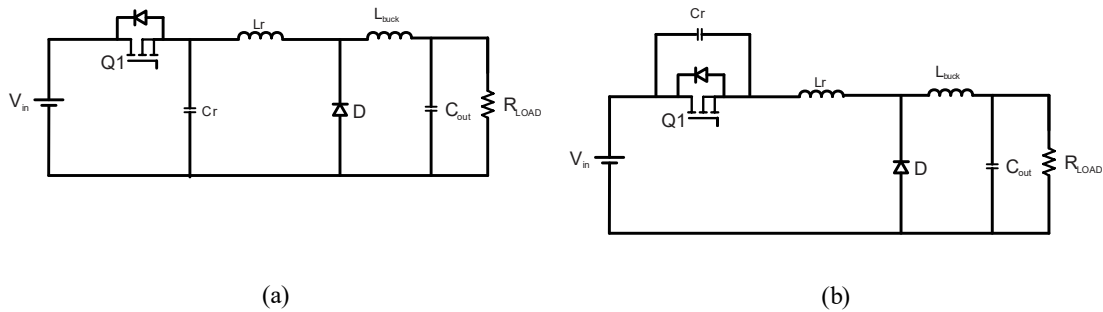
Fonte: Adaptado de (ANG; OLIVA, 2005)

A operação dos conversores se dá de forma muito similar à dos conversores *PWM* convencionais, possuindo como diferencial uma etapa ressonante, a qual, no caso dos conversores ZCS, ocorre durante o tempo em que o interruptor se encontra ligado.

### 3.1.4 Comutação com Zero de Tensão (ZVS)

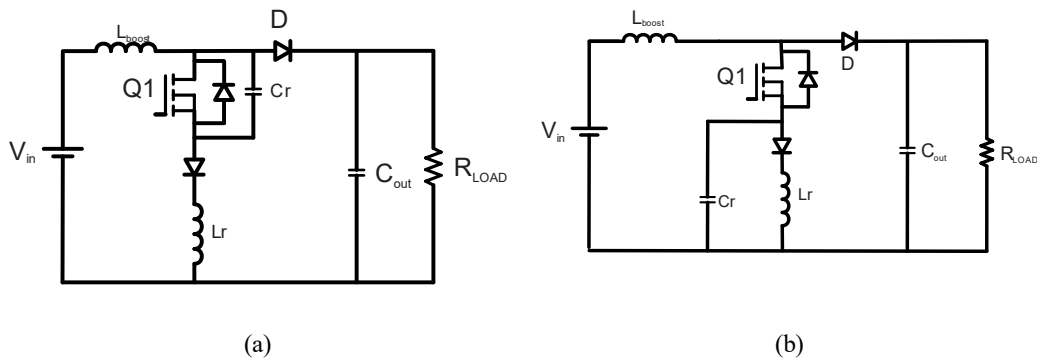
Em relação aos conversores ZVS, esses são capazes de zerar a tensão no interruptor antes de ele ser ligado, eliminando as perdas de *turn-on*, tornando possível aplicar essa característica a qualquer conversor *PWM*, como *buck* e *boost*. As topologias *buck* e *boost* quase-ressonantes do tipo ZVS podem ser observadas na Figura 3.11 e na Figura 3.12, respectivamente.

Figura 3.11 - Topologias *buck* quase-ressonante do tipo ZVS



Fonte: (RASHID, 2011)

Figura 3.12 - Topologias *boost* quase-ressonante do tipo ZVS

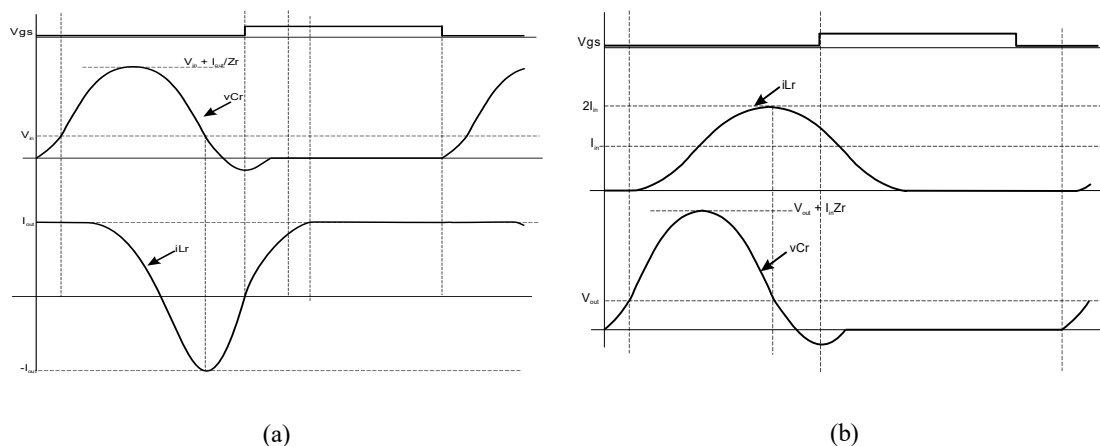


Fonte: (RASHID, 2011)

Os comportamentos dos conversores buck e boost podem ser analisados através da Figura 3.13. Sendo verificado que para ambos, a corrente ressonante passa a circular pelo diodo anti-paralelo do interruptor antes do sinal no terminal de porta do interruptor desliga-lo. Esse

fato faz com que não haja corrente ou tensão sobre o interruptor durante o desligamento do mesmo.

Figura 3.13 - Formas de onda: (a) *buck* ZVS; (b) *boost* ZVS



Fonte: Adaptado de (ANG; OLIVA, 2005)

Assim como nos conversores ZCS, os conversores ZVS possuem operação muito similar à dos conversores *PWM* convencionais, tendo como diferencial uma etapa ressonante, que, no caso dos conversores ZVS, ocorre durante o tempo em que o interruptor se encontra desligado.





## 4 CONVERSOR BUCK OPERANDO EM COMUTAÇÃO FORÇADA

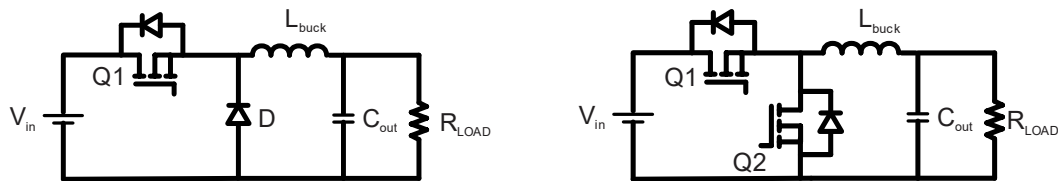
Este capítulo tem por objetivo descrever os procedimentos de projeto de um conversor abaixador de tensão (*buck*) sem nenhuma técnica de comutação para amenizar as perdas. Além disso, serão avaliadas a origem dessas através de análise por cálculo, simulação e procedimento experimental.

### 4.1 FUNCIONAMENTO *BUCK* SÍNCRONO

O conversor *buck* síncrono é um conversor *buck* (abaixador de tensão) com dois interruptores, visto que o diodo responsável pela condução de corrente na etapa de roda-livre é substituído por um segundo interruptor controlado, o qual opera de maneira complementar ao interruptor principal. Na Figura 4.1, é observada a comparação entre o conversor *buck* tradicional e o síncrono.

O uso de dois interruptores ocorre usualmente devido a duas razões: a necessidade de um conversor bidirecional, pois, ao inverter-se a fonte e a carga, tem-se um conversor *boost* síncrono (CHEN; XU; LEE, 2012) (ZHANG, 2008); ou quando desejada a redução das perdas por condução e o diodo possui perdas significativas (ON SEMICONDUCTOR, 2018).

Figura 4.1-Comparativo entre *buck* tradicional e síncrono



O conversor *buck* operando em modo de condução contínua, ou seja, corrente do indutor não atinge o valor zero, possui quatro etapas de funcionamento, estando essas descritas abaixo:

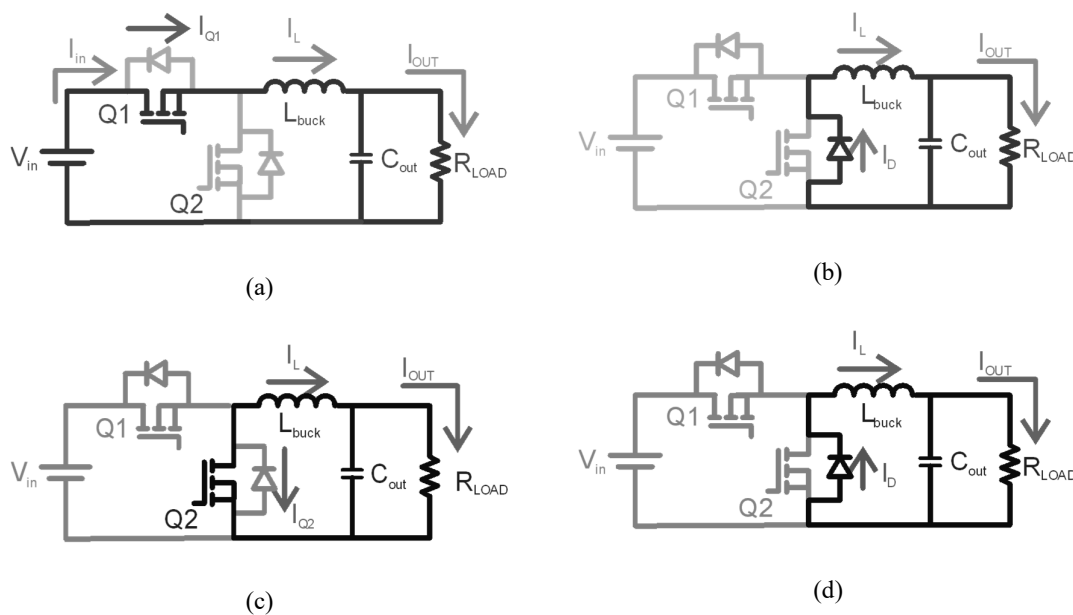
Etapla 1: Esta ocorre durante o intervalo  $DT_s$ , que corresponde ao espaço de tempo em que o interruptor Q1 está conduzindo. Assim, o indutor  $L_{buck}$  é carregado pela diferença de tensão entre a entrada e a saída aplicada sobre o mesmo. Durante essa etapa, o interruptor Q2 encontra-se aberto. O circuito equivalente dessa etapa é apresentado na Figura 4.2(a).

Etapa 2: Inicia com o bloqueio do interruptor Q1, ocorrendo durante o tempo morto estabelecido e possui como característica o começo da descarga do indutor  $L_{buck}$  através do diodo intrínseco do interruptor Q2. O tempo morto é muito importante, visto que evita ambos os interruptores serem acionados ao mesmo momento, o que ocasionaria um curto-circuito. A Figura 4.2(b) apresenta esta etapa.

Etapa 3: É relacionada ao acionamento do interruptor Q2, de modo que a corrente do indutor é transferida para esse. Durante essa etapa, melhor observada na Figura 4.2(c), o indutor continua seu descarregamento linear.

Etapa 4: Essa etapa é observada na Figura 4.2(d), sendo essa idêntica à Etapa 2, pois, durante ela, o interruptor Q2 encontra-se bloqueado e a corrente é desviada para o diodo intrínseco do interruptor, assim continuando a descarga linear.

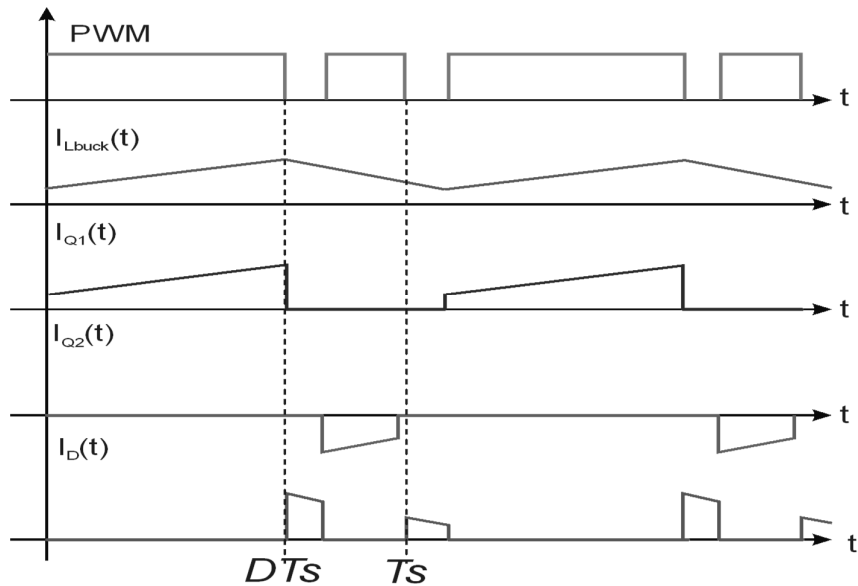
Figura 4.2-Etapas de operação *buck* síncrono



Fonte: Adaptado de (DUARTE, 2017)

Após análise do funcionamento do *buck* síncrono etapa a etapa, conclui-se o comportamento do mesmo, assim na Figura 4.3 são demonstradas as principais formas de onda de tensão e corrente.

Figura 4.3 - Principais formas de onda *buck* síncrono



Fonte: (DUARTE, 2017)

## 4.2 PROJETO DO CONVERSOR

Com um objetivo de realizar um comparativo futuro com os circuitos propostos nesse trabalho para projeto do conversor utilizou-se como base as características elétricas de uma lâmpada LED (Diodos Emissores de Luz, do inglês *Light Emitting Diodes*) Ourolux (APÊNDICE A). Através de testes experimentais obteve-se os valores de tensão e corrente para a carga LED, sendo essas 70,16 V e 117,83 mA, respectivamente. Sendo considerados esses parâmetros para o projeto do *buck* síncrono.

Para acionamento dos interruptores do *buck* síncrono será utilizado o circuito de comando de interruptores fabricado para acionamento exclusivo de semicondutores GaN, o LM5113 (TEXAS INSTRUMENTS, 2018b). Visto que esse e outros circuitos de comando disponíveis operam somente até 100 V de tensão. Portanto limitando a tensão de entrada do conversor.

Assim, utilizando as especificações apresentadas na Tabela 4.1 e as equações de (4.1) a (4.3), podem ser calculados o indutor de saída ( $L_{buck}$ ) e o capacitor de saída ( $C_{out}$ ). Os valores de tensão e corrente de saída,  $V_{out}$  e  $I_{out}$ , respectivamente, são os valores comerciais encontrados no teste anterior com lâmpada LED comercial.

Tabela 4.1 - Especificações para projeto do conversor *buck* síncrono

| Parâmetro               | Símbolo    | Valor    |
|-------------------------|------------|----------|
| Tensão de Entrada       | $V_{in}$   | 100V     |
| Tensão de Saída         | $V_{out}$  | 70,16V   |
| Corrente de Saída       | $I_{out}$  | 117,83mA |
| Frequência de Comutação | $f_s$      | 1MHz     |
| Ondulação de corrente   | $\Delta I$ | 30%      |
| Ondulação de tensão     | $\Delta V$ | 10%      |

$$D = \frac{V_{out}}{V_{in}} \quad (4.1)$$

$$L_{buck} = \frac{V_{out} \cdot (1-D)}{f_s \cdot \Delta I \cdot I_{out}} \quad (4.2)$$

$$C_{out} = \frac{1-D}{\Delta V \cdot 8 \cdot L_{buck} \cdot f_s^2} \quad (4.3)$$

A partir do projeto, foram selecionados os valores comerciais dos componentes, de forma que esses são os mais próximos possíveis dos projetados. Esses elementos são observados na Tabela 4.2.

Tabela 4.2 - Componentes comerciais para *buck* síncrono

| Elemento      | Características                                       |
|---------------|---|
| Interruptores | EPC 2012 (VDSS=200 V, RDS(ON)=100 mΩ, ID=3A)          |
| Indutor       | 680μH, SRR7045-681M Bourns Inductors                  |
| Capacitor     | 0,047μF, Capacitor SMD <i>multilayer</i> 100V C0G TDK |

#### 4.3 ANÁLISE DE PERDAS ATRAVÉS DE CÁLCULO

De forma a prever o comportamento das perdas no conversor em análise experimental, realiza-se a análise das perdas por cálculo. Utilizando-se o conhecimento das etapas de operação do conversor, a análise das perdas foi realizada. Para a elaboração dos cálculos, é necessário

conhecer os parâmetros de entrada do conversor, os valores característicos do interruptor, as características do indutor utilizado e também do circuito de acionamento dos interruptores.

Primeiramente são executados os cálculos preliminares, tais como corrente de entrada, razão cíclica utilizada, ondulação da corrente no indutor, correntes nos interruptores (média e eficaz). Em meio a isso, algumas das equações básicas para o início dos cálculos de perdas no conversor são apresentadas de (4.4) a (4.10).

$$T_s = \frac{1}{f_s} \quad (4.4)$$

$$I_{in} = \frac{P_{in}}{V_{in}} \quad (4.5)$$

$$\Delta I_L = \frac{(V_{in} - V_{out}) \cdot D \cdot T_s}{L_{buck}} \quad (4.6)$$

$$I_{L\_max} = I_{out} + \frac{\Delta I_L}{2} \quad (4.7)$$

$$I_{L\_min} = I_{out} - \frac{\Delta I_L}{2} \quad (4.8)$$

$$I_{S\_media} = \frac{1}{T_s} \cdot \int_0^{T_s} I_S(t) \cdot dt \quad (4.9)$$

$$I_{S\_rms} = \sqrt{\frac{1}{T_s} \cdot \int_0^{T_s} I_S(t)^2 \cdot dt} \quad (4.10)$$

Além dessas equações, para iniciar os cálculos das perdas, é necessário conhecer-se os tempos de entrada e saída de condução dos interruptores. Sendo necessário conhecer-se alguns dados pertencentes ao interruptor e ao circuito de acionamento dos interruptores utilizado. Esses são normalmente encontrados no *datasheet* dos dispositivos, (EPC, 2012a) e (TEXAS INSTRUMENTS, 2018b), os dados podem ser observados na Tabela 4.3 e Tabela 4.4. O LM5113 utiliza dois resistores na porta do dispositivo GaN, sendo neste trabalho empregado resistores de 4,7  $\Omega$  e 2  $\Omega$  para o acionamento e o desligamento dos interruptores, respectivamente.

Tabela 4.3 - Dados transistores GaN utilizado

| Parâmetro                             | Símbolo      | Valores Típicos |
|---------------------------------------|--------------|-----------------|
| Tensão entre porta e fonte            | $V_{GS}$     | 5V              |
| Tensão de <i>Threshold</i>            | $V_{GS(th)}$ | 1,4V            |
| Tensão de <i>plateau</i>              | $V_{PL}$     | 2,3V            |
| Queda de tensão entre fonte e dreno   | $V_{SD}$     | 1,9V            |
| Capacitância de entrada               | $C_{ISS}$    | 128pF           |
| Capacitância de saída                 | $C_{OSS}$    | 73pF            |
| Capacitância de transferência reversa | $C_{RSS}$    | 3,3pF           |
| Carga de porta                        | $Q_G$        | 1,5nC           |
| Carga entre porta e fonte             | $Q_{GS}$     | 0,33nC          |
| Carga entre porta e dreno             | $Q_{GD}$     | 0,57nC          |
| Carga de saída                        | $Q_{OSS}$    | 11nC            |
| Carga em <i>Threshold</i>             | $Q_{th}$     | 0,2nC           |
| Resistência de porta (interna)        | $R_G$        | 0,6 $\Omega$    |

Fonte: (EPC, 2012a)

Tabela 4.4 - Dados do circuito integrado utilizado para o acionamento dos dispositivos GaN LM5113

| Parâmetro                   | Símbolo       | Valores      |
|-----------------------------|---------------|--------------|
| Tensão do <i>driver</i>     | $V_{CC}$      | 5V           |
| Corrente do <i>driver</i>   | $I_{dr}$      | 3mA          |
| Resistência <i>Pulldown</i> | $R_{dr\_on}$  | 0,6 $\Omega$ |
| Resistência <i>Pullup</i>   | $R_{dr\_off}$ | 2,1 $\Omega$ |

Fonte: (TEXAS INSTRUMENTS, 2018b)

A partir dos valores tabelados, podem ser calculados os tempos de comutação dos interruptores (S; RAJAGOPALAN, 2017), de acordo com as equações de (4.11) a (4.14).

$$I_{S\_gate\_on} = \frac{V_{GS} - V_{PL}}{R_{dr\_on} + R_{G\_on} + R_G} \quad (4.11)$$

$$I_{S\_gate\_off} = \frac{V_{PL}}{R_{dr\_off} + R_{G\_off} + R_G} \quad (4.12)$$

$$t_{S\_on} = \frac{Q_{GS} - Q_{th} + Q_{GD}}{I_{S\_gate\_on}} \quad (4.13)$$

$$t_{S\_off} = \frac{Q_{GS} - Q_{th} + Q_{GD}}{I_{S\_gate\_off}} \quad (4.14)$$

As equações para cálculo de perdas são apresentadas de (4.15) a (4.18), de acordo com (PATEL; COSTINETT, 2017) e (KOREC, 2011).

$$P_{COSS} = 0.5 \cdot Q_{oss} \cdot V_{BUS} \cdot f_s \quad (4.15)$$

$$P_{on} = 0.5 \cdot f_s \cdot V_{BUS} \cdot I_{out} \cdot t_{s\_on} \quad (4.16)$$

$$P_{off} = 0.5 \cdot f_s \cdot V_{BUS} \cdot I_{out} \cdot t_{s\_off} \quad (4.17)$$

$$P_{Sw} = P_{COSS} + P_{on} + P_{off} \quad (4.18)$$

Como pode ser observado as equações (4.16) e (4.17), são diretamente proporcionais à  $V_{BUS}$ , que equivale a  $V_{in}$  quando a perda for relativa ao interruptor superior e a  $V_{SD}$  quando ao interruptor inferior. Já em (4.15),  $V_{BUS}$  ora equivale a  $V_{in}$  para o interruptor superior, ora a  $V_{out}$  para o interruptor inferior. Além das perdas por comutação, o interruptor inferior possui um tempo em que o “diodo” reverso atua, de maneira que isso ocorre durante o tempo morto  $t_d$ , o qual, para esse conversor, é de 50ns, (4.19) (LAKKAS, 2016).

$$P_D = V_{SD} \cdot I_{out} \cdot t_d \cdot f_s \quad (4.19)$$

As perdas do circuito de acionamento dos interruptores são calculadas de acordo com as equações (4.20), (4.21) e (4.22), sendo que os fatores de perda do circuito integrado (LM5113) são dados pelo *datasheet*, (TEXAS INSTRUMENTS, 2018b).

$$P_{S\_dr} = V_{GS} \cdot Q_G \cdot f_s \quad (4.20)$$

$$P_{Cl} = I_{dr} \cdot V_{CC} \quad (4.21)$$

$$P_{reg} = \frac{P_{dr}}{V_{CC}} \cdot V_{out} \quad (4.22)$$

Para maior aproximação, foram consideradas características do interruptor em relação à temperatura, de forma que algumas dessas sofrem alteração com o aumento de temperatura, assim como a resistência de condução  $R_{DSon}$ .

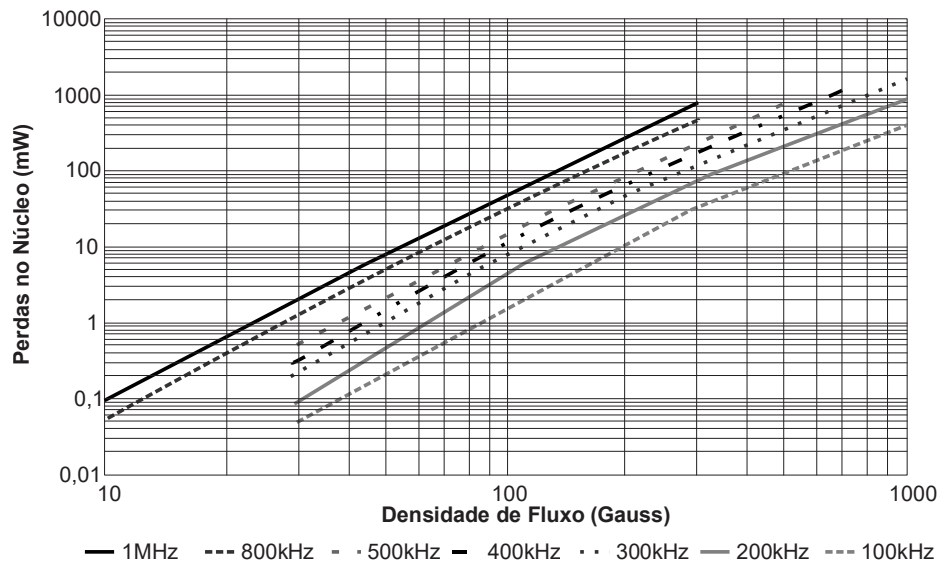


Além das propriedades dos interruptores, levam-se em consideração as perdas relativas ao indutor. As perdas no enrolamento, ou perda contínua –  $P_{L\_DC}$ , podem ser calculadas através de (4.23).

$$P_{L\_DC} = I_{L\_rms}^2 \cdot R_{DC} \quad (4.23)$$

No entanto somente as perdas contínuas não são suficientes para a obtenção das perdas totais do indutor, porque o material magnético também possui perdas, o que permite, para o caso em questão, que as relativas ao material magnético ( $P_{mag}$ ) sejam determinadas através de um gráfico fornecido pelo fabricante, como o exposto na Figura 4.4.

Figura 4.4 - Gráfico das perdas no indutor



Fonte: (BOURNS, 2018)

Assim, as perdas totais aproximadas do indutor podem ser obtidas pela equação (4.24).

$$P_L = P_{L\_DC} + P_{mag} \quad (4.24)$$

#### 4.3.1 Análise de resultados de perdas através de cálculos

Com base em todas as características já vistas, são estimadas as perdas totais do conversor. O conversor *buck* é conhecido por possuir baixa eficiência para cargas leves (TUIE, 2010) (JOHNSON, 2015). Neste caso, se o conversor *buck* operar com baixa corrente,

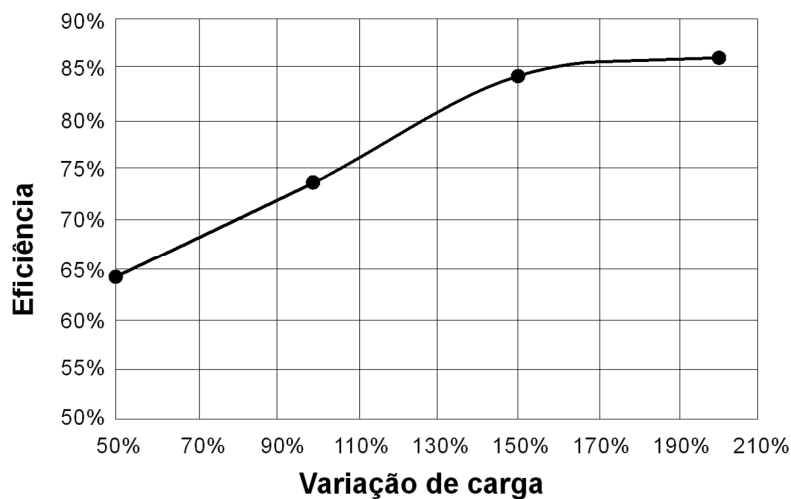
são esperadas eficiências baixas. Para melhor entender esse comportamento, o cálculo das perdas é verificado para quatro diferentes valores de carga (50%, 100%, 150% e 200%), detalhadas na Tabela 4.5.

Tabela 4.5 - Resultados de perda por carga através de cálculo de perdas

| <b>Carga</b> | <b>Tensão de Saída</b> | <b>Corrente de Saída</b> | <b>Perdas</b> | <b>Eficiência</b> |
|--------------|------------------------|--------------------------|---------------|-------------------|
| <b>50%</b>   | 70,6V                  | 59mA                     | 2,685W        | 64,200%           |
| <b>100%</b>  |                        | 117mA                    | 2,6W          | 74,000%           |
| <b>150%</b>  |                        | 175mA                    | 2,653W        | 84,394%           |
| <b>200%</b>  |                        | 234mA                    | 2,754W        | 86,230%           |

Observando-se a Tabela 4.5, é possível perceber a constância das perdas independente da variação da carga. Também pode ser notado a baixa eficiência para menores correntes. Para variação de carga, foram alterados somente os valores de corrente de saída mantida fixa a tensão de saída. A variação de eficiência pode ser observada através da Figura 4.5.

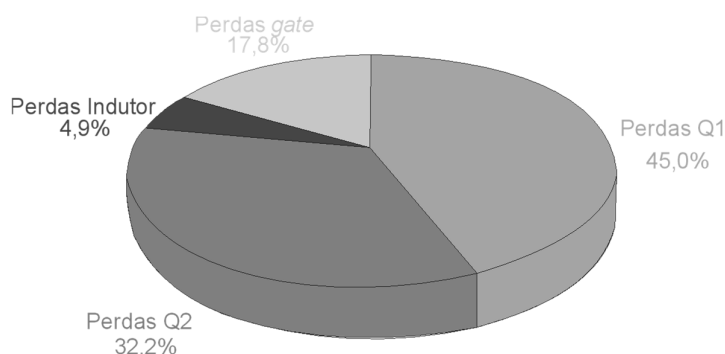
Figura 4.5 - Eficiências calculadas a partir da variação de carga



Desta forma, estipula-se as perdas aproximadas. Todavia, para esse cálculo não foram levadas em conta as perdas parasitas presentes no sistema, tais como as capacitâncias e a indutância criadas pelas trilhas da placa de circuito impresso (PCB, do inglês *Printed circuit board*). Assim poderão haver erros, se esses resultados forem comparados às perdas experimentais geradas pelo sistema.

Para conhecimento futuro, é importante saber onde está concentrada a maior quantidade de perdas, razão pela qual foi montado o gráfico das perdas em 100% da carga, Figura 4.6.

Figura 4.6 - Distribuição de perdas por análise de cálculo conversor buck síncrono



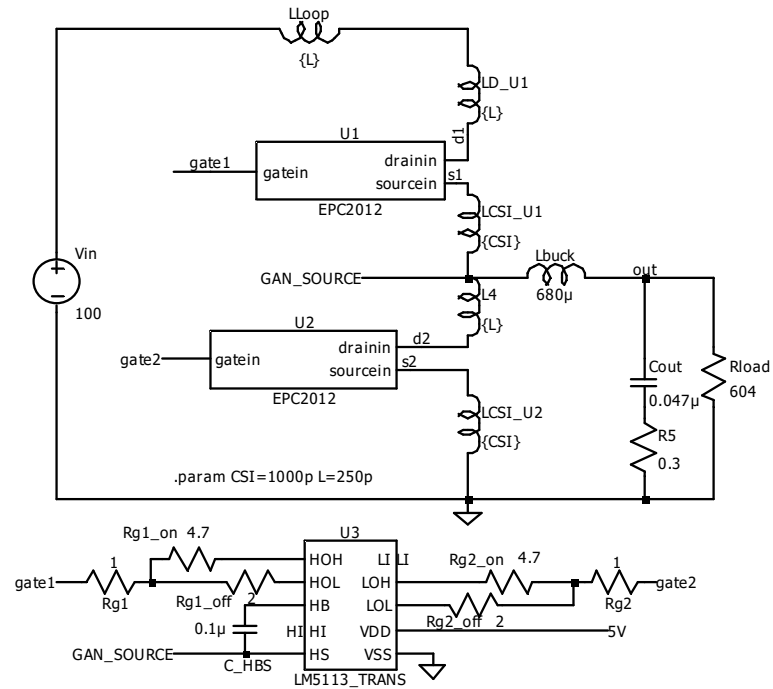
Como pode-se perceber, a maior quantidade de perdas está concentrada nos dois interruptores, sendo essas distribuídas entre perdas por condução e por comutação. Na parcela correspondente às perdas do circuito de comando dos interruptores, estão inclusas as perdas relativas à porta dos interruptores, bem como as referentes ao circuito integrado utilizado.

#### 4.4 ANÁLISE DE PERDAS ATRAVÉS DE SIMULAÇÃO

Para realizar a simulação de forma a ser válido o comparativo, é necessário incluir-se a os elementos parasitas, capacitâncias intrínsecas e indutâncias das trilhas do PCB. Por esse motivo, utiliza-se os modelos completos, principalmente dos interruptores, visto que estes operam em alta frequência.

##### 4.4.1 Simulação LTSpice© com modelo completo

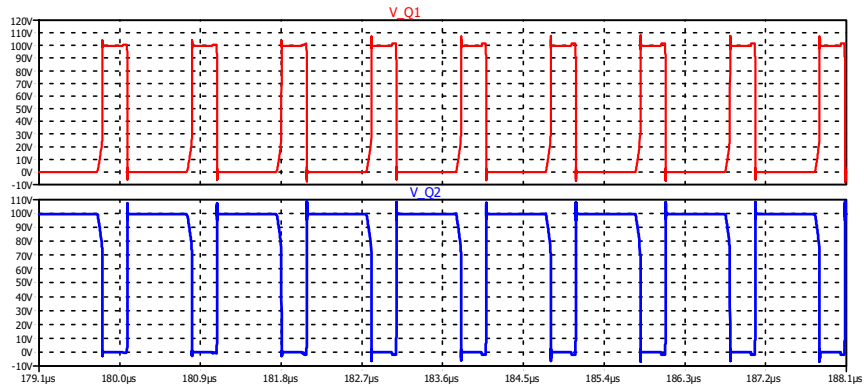
Para a análise de perdas, através de simulação foi empregado o modelo real dos componentes, para melhor aproximação entre os componentes reais e os simulados, sendo para isso utilizado o simulador LTSpice©. Na Figura 4.7, é apresentado o esquemático para simulação.

Figura 4.7 - Esquemático para simulação *buck* síncrono no LTSpice ©

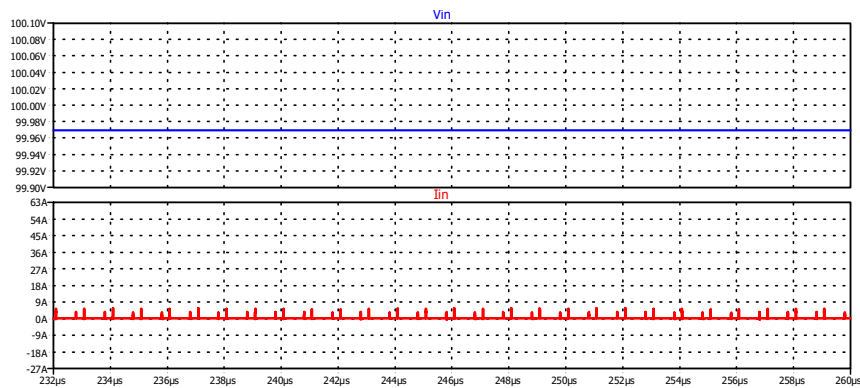
Como pode ser observado na Figura 4.7, os elementos U1 e U2 correspondem aos interruptores GaN, com seus devidos modelos, assim como o circuito integrado utilizado para o comando dos interruptores com o seu respectivo modelo também. Os modelos empregados são obtidos via fabricante, (EPC, 2012b) e (TEXAS INSTRUMENTS, 2018b), para dispositivo GaN e circuito de comando dos interruptores, respectivamente.

De acordo com (LIDOW; STRYDOM; *et al.*, 2015), junto aos dispositivos GaN existem indutores parasitas devido às trilhas que os conectam. A indutância mais relevante é a *common-source inductance* (CSI) ou indutância de fonte comum. Então, para realizar a simulação do conversor *buck* síncrono o mais próximo da realidade, foram inseridas diversas indutâncias, além da CSI. Como não é possível calcular os valores das parasitas, as indutâncias foram alteradas de forma a admitir o comportamento mais real possível.

Um dos fatores que devem ser verificados é a tensão  $V_{DS}$  de ambos os interruptores, pois essa, para o EPC2012, é limitada em 200V. As tensões sobre os interruptores são mostradas na Figura 4.8, em que são ressaltados os picos de tensão durante a entrada e a saída de condução dos interruptores; em vermelho, está a tensão sobre o interruptor superior e, em azul, a tensão sobre o interruptor inferior. Observa-se ainda um pico de tensão de 111V no interruptor inferior e de 104 V no superior.

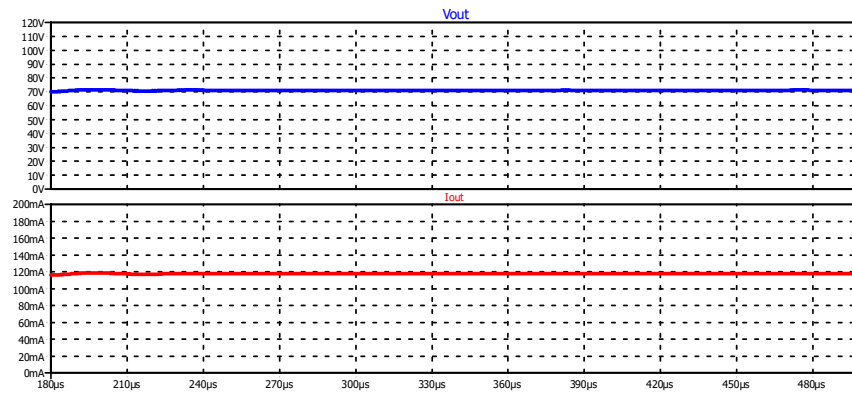
Figura 4.8 - Tensão  $V_{DS}$  sobre interruptores *buck* síncrono

Na Figura 4.9 é exibido o comportamento da entrada do circuito, assim sendo observado a tensão e corrente de entrada, e os resultados apresentados na Tabela 4.6.

Figura 4.9-Tensão e corrente de entrada do *buck* síncrono, simulação LTSPICE©Tabela 4.6-Valores médios de Entrada *buck* síncrono

| Parâmetro           | Valor                     |
|---------------------|---------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 99,96V$   |
| Corrente de Entrada | $I_{in_{med}} = 109,44mA$ |

O comportamento de saída, nessa mesma configuração, é mostrado na Figura 4.10, assim como os valores de entrada, e são dispostos na Tabela 4.7.

Figura 4.10 - Tensão e corrente de saída do *buck* síncrono, simulação LTSPICE©Tabela 4.7 - Valores médios de Saída *buck* síncrono

| Parâmetro         | Valor                      |
|-------------------|----------------------------|
| Tensão de Saída   | $V_{out_{med}} = 70,889V$  |
| Corrente de Saída | $I_{out_{med}} = 117,37mA$ |

Através desses resultados, é possível avaliar a eficiência do conversor. Obteve-se uma potência de entrada  $P_{in}$  de 10,921W e um potência de saída  $P_{out}$  de 8,3201W, resultando em uma eficiência de 76,184%. Por se tratar de uma eficiência relativamente baixa, é necessário investigar-se os motivos de tal aspecto. Dessa forma, utilizando-se o LTSPICE©, é admissível verificar a dissipação de cada um dos elementos, retratada na Tabela 4.8.

Tabela 4.8 - Dissipação de potência por elementos no *buck* síncrono, via simulação

| Parâmetro        | Valor                                 | Porcentagem |
|------------------|---------------------------------------|-------------|
| Perda Total      | $P_{loss_{total}} = 2,6009 \text{ W}$ | 100%        |
| Perda Q1         | $P_{loss_{Q1}} = 1,4177W$             | 54,5081%    |
| Perda Q2         | $P_{loss_{Q2}} = 1,1324$              | 43,5388%    |
| Perda $L_{buck}$ | $P_{loss_{L_{buck}}} = 28,744mW$      | 1,1052%     |
| Perda $C_{out}$  | $P_{loss_{C_{out}}} = 114,52\mu W$    | 0,00432%    |

Como pode ser observado na Tabela 4.8, a maior parte da potência é dissipada nos dois interruptores, responsáveis por 98,0469% das perdas.

#### 4.4.2 Análise de perdas em relação à carga de saída

Como verificado anteriormente, as perdas nos interruptores correspondem quase à totalidade das perdas. Para descobrir se essas estão relacionadas à corrente de carga, foram realizados projetos e simulações com variação de carga, observando assim o comportamento da eficiência e das perdas por elemento. Assim como foi mencionado, foram analisados os comportamentos para 50, 100, 150 e 200% de carga, mantendo-se o valor da tensão de saída o mais próximo possível do nominal.

Tabela 4.9 - Alterações de projeto para variação de carga

| Percentual de Carga | Corrente  | Razão Cíclica | Indutor      | Carga         |
|---------------------|-----------|---------------|--------------|---------------|
| <b>50%</b>          | 58,915mA  | 74,8%         | 1000 $\mu$ H | 1175 $\Omega$ |
| <b>100%</b>         | 117,83mA  | 65,9%         | 680 $\mu$ H  | 604 $\Omega$  |
| <b>150%</b>         | 176,745mA | 75,1%         | 330 $\mu$ H  | 370 $\Omega$  |
| <b>200%</b>         | 235,66mA  | 66,7%         | 330 $\mu$ H  | 270 $\Omega$  |

Como pode ser observado na Tabela 4.9, os valores para razão cíclica não estão de acordo com a relação tensão de saída por tensão de entrada, sendo que isto se deve ao fato de os indutores utilizados terem valores diferentes dos calculados. Indutores *SMD* (do inglês *Surface mounting device*) convencionais, com valores próximos, foram selecionados de forma a manter o mesmo percentual de ondulação de corrente de saída, sendo que o valor de razão cíclica foi alterado.

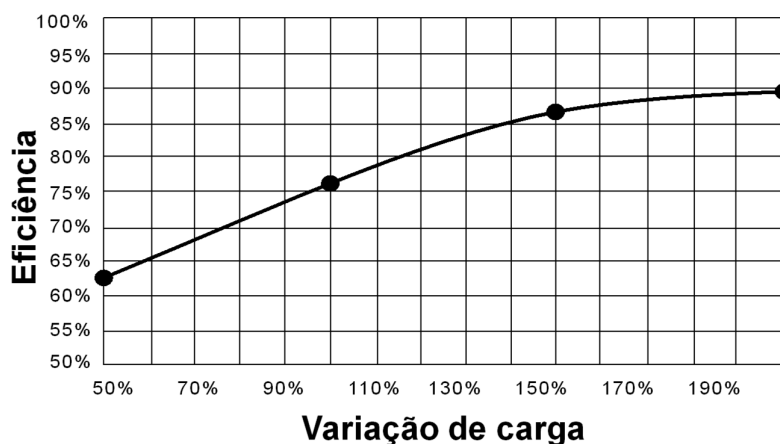
Assim, utilizando o LTSpice©, foi realizada a simulação para cada uma das cargas, comparando as eficiências. Na Tabela 4.10 são verificados os resultados de simulação com as variações de carga, na qual se percebe que as perdas com a variação de carga não possuem mudanças significativas.

Tabela 4.10 - Resultados de simulação de acordo com a variação de carga, via LTSPice ©

| <b>Carga</b> | <b>Corrente de Entrada</b> | <b>Corrente de Saída</b> | <b>Tensão de Saída</b> | <b>Eficiência</b> | <b>Perdas</b> |
|--------------|----------------------------|--------------------------|------------------------|-------------------|---------------|
| <b>50%</b>   | 76,97mA                    | 63,813mA                 | 74,981V                | 62,5587%          | 2,8637W       |
| <b>100%</b>  | 109,44mA                   | 117,37mA                 | 70,889V                | 76,184%           | 2,6009 W      |
| <b>150%</b>  | 173,13mA                   | 200,98mA                 | 74,361V                | 86,5073%          | 2,331W        |
| <b>200%</b>  | 201,96mA                   | 258,51mA                 | 69,797V                | 89,5301%          | 2,11W         |

A variação de eficiência de acordo com a carga é apresentada na Figura 4.11, em que fica claro que, quanto maior a carga do circuito, melhor sua eficiência. Isso se dá devido à perda praticamente constante, como observado na Tabela 4.10.

Figura 4.11 - Variação de eficiência de acordo com a variação de carga via simulação

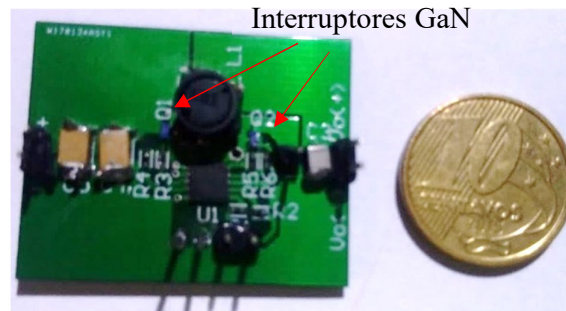


#### 4.5 RESULTADOS EXPERIMENTAIS BUCK SINCRONO

Os resultados experimentais são fundamentais, uma vez que informam se o conversor opera de modo esperado ou não. A placa de circuito impresso utilizada para procedimentos experimentais é vista na Figura 4.12.



Figura 4.12 - Placa de circuito impresso desenvolvida para conversor *buck* síncrono



Em simulação, verificou-se que nos interruptores ocorrem as maiores perdas, do mesmo modo é esperado para os procedimentos experimentais. Por esse motivo, as temperaturas sobre os interruptores devem ser reguladas, visando evitar o aumento demasiado de temperatura do sistema, especialmente dos interruptores.

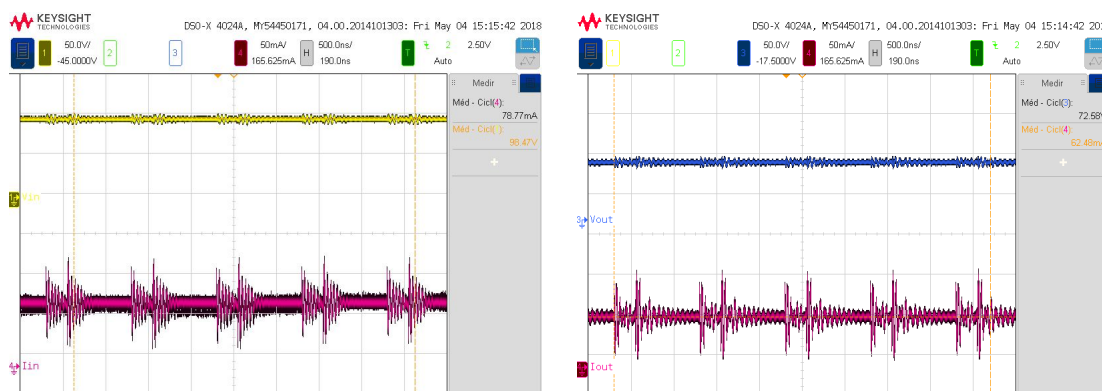
#### 4.5.1 Análise da eficiência de acordo com a carga

Da mesma forma que foi realizada em simulação, promoveu-se a variação da carga, de 50% a 200% do ponto de operação nominal. Vale ressaltar que, para cada carga, a tensão nos interruptores, temperatura nos mesmos e eficiência serão analisados.

##### 4.5.1.1 Resultados experimentais para 50% de carga

Como verificado em simulação, para essa percentagem de carga será utilizado um indutor de 1000  $\mu\text{H}$  e uma resistência de 1175  $\Omega$ , sendo os mesmos valores empregados experimentalmente. Na Figura 4.13, é apresentado o comportamento na entrada e na saída do conversor. Os valores de tensão e de corrente médios podem ser observados na Tabela 4.11.

Figura 4.13 - Resultados experimentais para 50% de carga, tensão e corrente: (a) Entrada e (b) Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3 – Tensão de saída (50 V/div); Canal 4 - Correntes de entrada e saída (50 mA/div). Escala horizontal 500 ns/div



(a)

(b)

Tabela 4.11 - Resultados experimentais médios para carga 50%

| Parâmetro           | Valor                              |
|---------------------|------------------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 99,37 \text{ V}$   |
| Corrente de Entrada | $I_{in_{med}} = 74,31 \text{ mA}$  |
| Tensão de Saída     | $V_{out_{med}} = 73,99 \text{ V}$  |
| Corrente de Saída   | $I_{out_{med}} = 62,12 \text{ mA}$ |

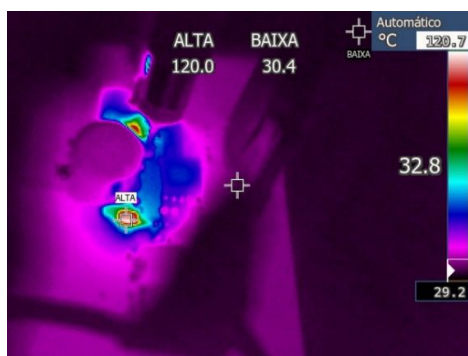
Como verificado anteriormente, via simulação, a tensão sobre os interruptores deve ser regulada de modo a evitar o dano no interruptor, então, na Figura 4.14 é apresentada a tensão para os dois interruptores. A tensão para o interruptor Q1, obtida via opção matemática do osciloscópio, possui pico de tensão de 133,40 V. Enquanto a tensão para o interruptor Q2 apresenta pico de tensão de 135 V. Desse modo, conclui-se que, mantendo a tensão inferior a 200 V, não haverá danos aos interruptores.

Figura 4.14 - Tensão sobre interruptores para carga de 50%. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Matemático - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 500 ns/div

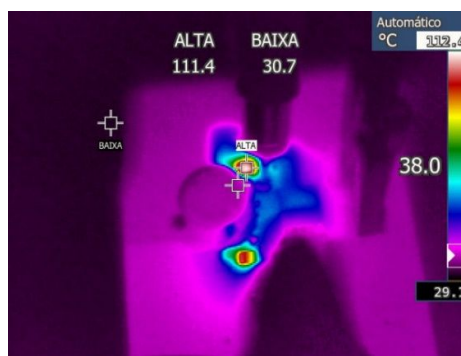


As temperaturas sobre os interruptores também são fundamentais e são verificadas na Figura 4.15.

Figura 4.15 - Temperatura para carga de 50%:(a) Interruptor superior; (b) Interruptor Inferior



(a)



(b)

Na Figura 4.15 são apresentadas as temperaturas dos semicondutores GaN, como pode ser notado a temperatura do interruptor Q1 é superior à de Q2, sendo 120 °C e 111,4 °C, respectivamente. Além de medir-se todas as características anteriores, foi utilizado um analisador de potência, obtendo-se uma eficiência de 62,244%.

#### 4.5.1.2 Resultados experimentais para 100 % de carga

Para 100% de carga, o mesmo procedimento foi empregado, sendo alterado o valor de indutância para 680  $\mu$ H e a carga para 604  $\Omega$ , do mesmo modo que em simulação. Na Figura 4.16, é apresentado o comportamento na entrada e na saída do conversor. Os valores médios de tensão e corrente podem ser observados na Tabela 4.12.

Figura 4.16 - Resultados experimentais 100% de carga, tensão e corrente: (a) Entrada e (b) Saída. . Canal 1 - Tensão de entrada (50 V/div); Canal 3 – Tensão de saída (100 V/div); Canal 4 - Correntes de entrada e saída (100 mA/div). Escala horizontal: (a) 2  $\mu$ s /div; (b) 5  $\mu$ s/div.

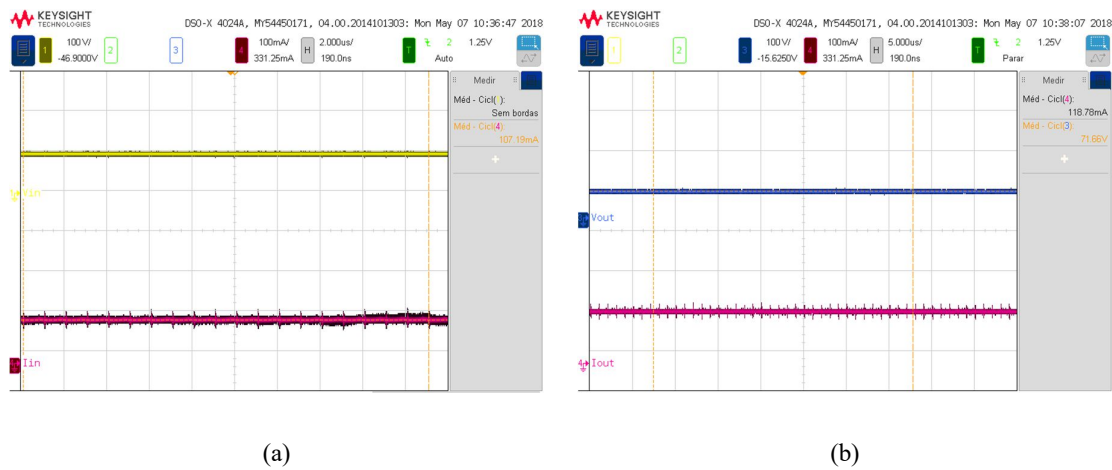
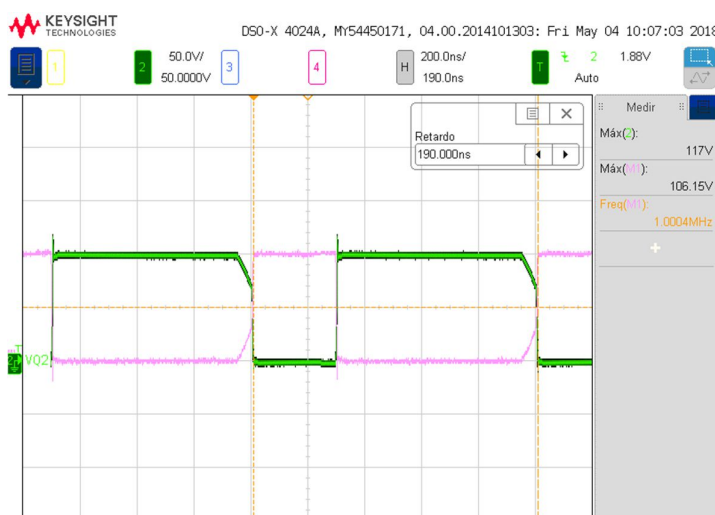


Tabela 4.12 - Resultados experimentais médios para carga de 100%

| Parâmetro           | Valor                               |
|---------------------|-------------------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 99,55 \text{ V}$    |
| Corrente de Entrada | $I_{in_{med}} = 100,21 \text{ mA}$  |
| Tensão de Saída     | $V_{out_{med}} = 71,62 \text{ V}$   |
| Corrente de Saída   | $I_{out_{med}} = 118,03 \text{ mA}$ |

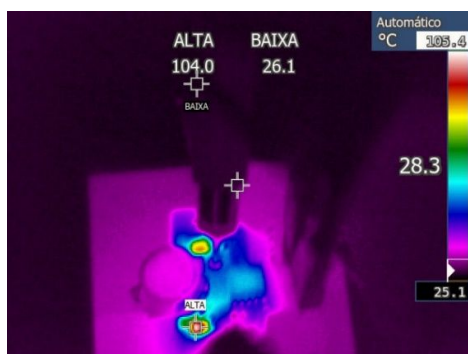
Realizando a medição da tensão sobre os interruptores, obteve-se a Figura 4.17. Analisando-se as formas de onda da tensão, a tensão para o interruptor Q1 possui o pico de tensão em 106,15 V. Enquanto a tensão para o interruptor Q2 apresenta pico em 117 V. Como no caso anterior, com a tensão inferior a 200 V nos interruptores, não ocorrem danos aos nesses.

Figura 4.17 - Tensão sobre interruptores para carga de 100%. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Matemático - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 200 ns/div

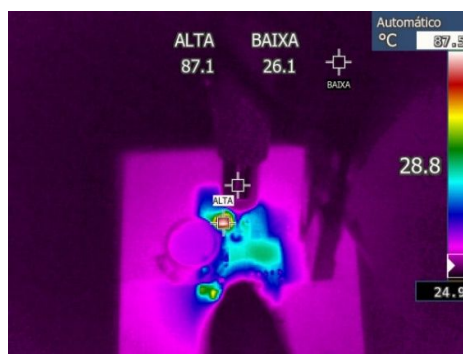


As temperaturas sobre os interruptores também são fundamentais, sendo essas verificadas na Figura 4.18.

Figura 4.18 - Temperatura para carga de 100%: (a) Interruptor superior; (b) Interruptor Inferior.



(a)



(b)

Na Figura 4.18 são exibidas as temperaturas dos semicondutores GaN, sendo essas 104 °C e 87,1 °C para o interruptor Q1 e Q2, respectivamente. A eficiência para o sistema é de 77,049%, via analisador de potência.

### 4.5.1.3 Resultados experimentais para 150 % de carga

Com 150% de carga são empregados uma indutância para 330  $\mu\text{H}$  e uma resistência de 370  $\Omega$ . Na Figura 4.19, é visto o comportamento na entrada e na saída do conversor. Os valores médios de tensão e corrente podem ser observados na Tabela 4.13.

Figura 4.19 - Resultados experimentais para 150% de carga, tensão e corrente: (a) Entrada e (b) Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3 – Tensão de saída (50 V/div); Canal 4 - Correntes de entrada e saída (100 mA/div). Escala horizontal: (a) 500 ns/div; (b) 500 ns/div.

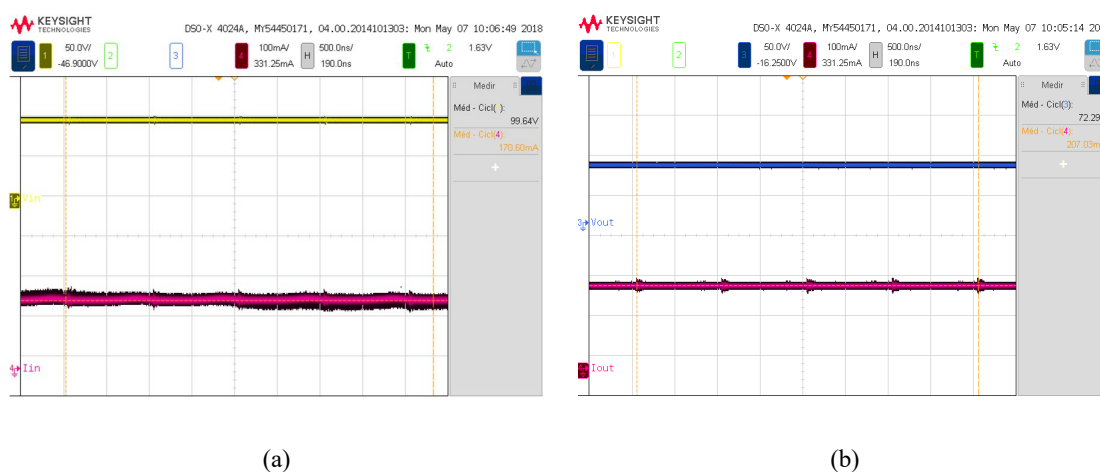
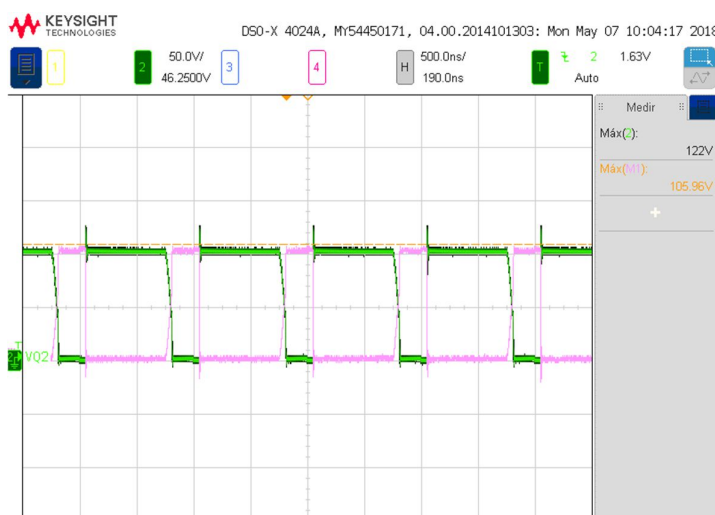


Tabela 4.13 - Resultados experimentais médios para carga 150%

| Parâmetro           | Valor                               |
|---------------------|-------------------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 99,50 \text{ V}$    |
| Corrente de Entrada | $I_{in_{med}} = 173,75 \text{ mA}$  |
| Tensão de Saída     | $V_{out_{med}} = 73,58 \text{ V}$   |
| Corrente de Saída   | $I_{out_{med}} = 200,59 \text{ mA}$ |

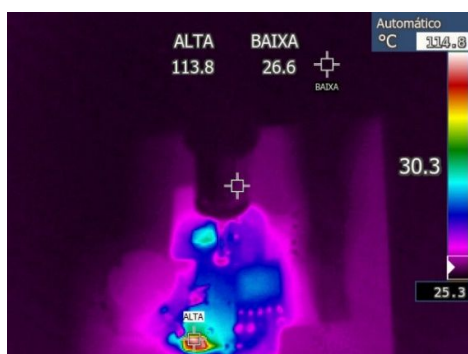
Realizando a medição da tensão sobre os interruptores obtém-se a Figura 4.20. Verificando-se as formas de onda da tensão, tem-se para interruptor Q1 um pico de tensão de 105,96 V. Enquanto a tensão para o interruptor Q2 apresenta pico em 122 V. Dessa forma, mantendo-se a tensão inferior a 200V, não havendo danos nos interruptores.

Figura 4.20 - Tensão sobre interruptores para carga de 150%. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Matemático - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 500 ns/div



As temperaturas sobre os interruptores também são fundamentais, estando essas expostas na Figura 4.21.

Figura 4.21 - Temperatura para carga de 150%: (a) Interruptor superior; (b) Interruptor Inferior



(a)



(b)

Na Figura 4.21 são exibidas as temperaturas dos semicondutores GaN, como pode ser observado a temperatura do interruptor Q1 é superior à de Q2, sendo 113,8 °C e 71,1 °C, respectivamente. A eficiência verificada foi de 85,380%.

#### 4.5.1.4 Resultados experimentais para 200 % de carga

Com 200% de carga, o valor de indutância é 330  $\mu\text{H}$  e a carga é 270  $\Omega$ . Na Figura 4.22, é exibido o comportamento na entrada e na saída do conversor. Os valores médios de tensão e corrente podem ser vistos na Tabela 4.14.

Figura 4.22 - Resultados experimentais para 200% de carga, tensão e corrente: (a) Entrada e (b) Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3 – Tensão de saída (50 V/div); Canal 4 - Correntes de entrada e saída (100 mA/div). Escala horizontal 10  $\mu\text{s}/\text{div}$ .

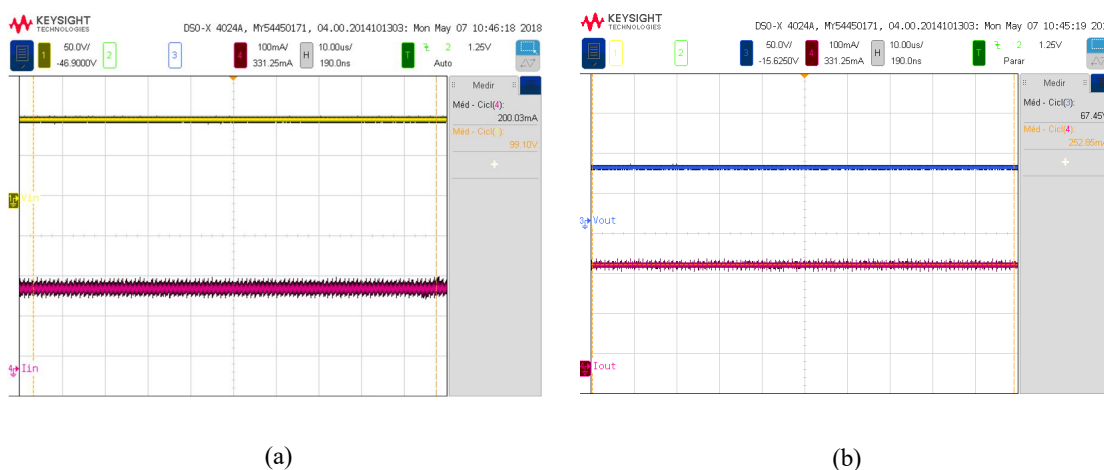


Tabela 4.14 - Resultados experimentais médios para carga de 200%

| Parâmetro           | Valor                               |
|---------------------|-------------------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 99,79 \text{ V}$    |
| Corrente de Entrada | $I_{in_{med}} = 202,40 \text{ mA}$  |
| Tensão de Saída     | $V_{out_{med}} = 68,65 \text{ V}$   |
| Corrente de Saída   | $I_{out_{med}} = 255,61 \text{ mA}$ |

Realizando a medição da tensão sobre os interruptores, Figura 4.23, observando-se as um pico de tensão de 105,96 V para Q1. E a tensão para o interruptor Q2 apresenta pico em 125 V. Não havendo assim dano para ambos os interruptores.

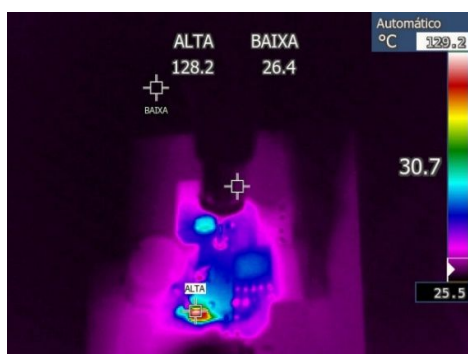


Figura 4.23 - Tensão sobre interruptores para carga 200%. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Matemático - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 500 ns/div

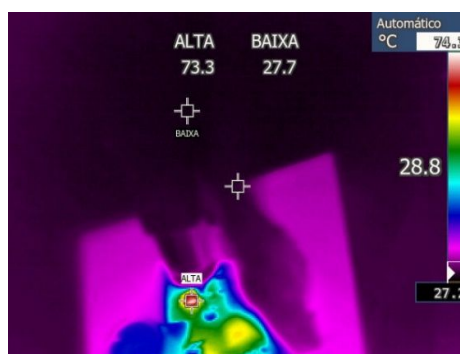


As temperaturas sobre os interruptores são fundamentais, verificadas na Figura 4.24.

Figura 4.24 - Temperatura para carga de 200%:(a) Interruptor superior; (b) Interruptor Inferior



(a)



(b)

Na Figura 4.24 são apresentadas as temperaturas dos semicondutores GaN, sendo essas 128,2 °C e 73,3 °C, para Q1 e Q2, respectivamente. Utilizando-se o mesmo analisador de potência dos procedimentos experimentais anteriores, verificou-se uma eficiência de 88,886%.

#### 4.5.2 Análise dos resultados experimentais

Da mesma forma que para a simulação, é observado que os resultados experimentais apresentam uma evolução de eficiência conforme ocorre o aumento de carga, Figura 4.25. As perdas e as eficiências de acordo com o percentual de carga podem ser vistas na Tabela 4.15.

Figura 4.25 - Variação de eficiência de acordo com a variação de carga através de resultados experimentais

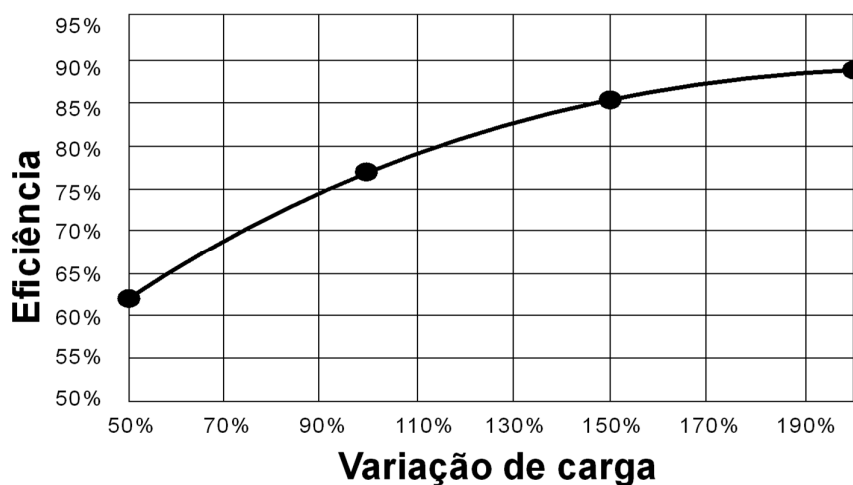


Tabela 4.15 - Análise das perdas experimentais de acordo com a carga

| Percentual de Carga | Perda Experimental | Eficiência Experimental |
|---------------------|--------------------|-------------------------|
| <b>50%</b>          | 2,788W             | 62,244%                 |
| <b>100%</b>         | 2,518W             | 77,049%                 |
| <b>150%</b>         | 2,528W             | 85,380%                 |
| <b>200%</b>         | 2,648W             | 88,886%                 |

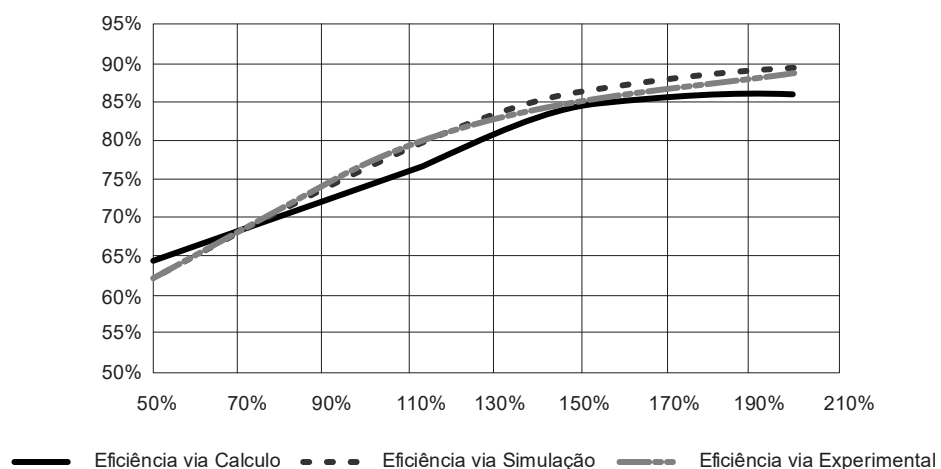
#### 4.6 COMPARAÇÃO ENTRE CÁLCULO, SIMULAÇÃO E RESULTADO EXPERIMENTAL

De maneira a comparar a metodologia empregada para o cálculo de perdas, os resultados de perdas via simulação e os resultados obtidos experimentalmente, são apresentadas a Tabela 4.16 e a Figura 4.26.

Tabela 4.16 - Comparativo de perdas de acordo com cálculo, simulação e verificação experimental

| Percentual de Carga | Perdas Calculo | Perdas Simulação | Perda Experimental |
|---------------------|----------------|------------------|--------------------|
| <b>50%</b>          | 2,685W         | 2,8637W          | 2,788W             |
| <b>100%</b>         | 2,6W           | 2,6009 W         | 2,518W             |
| <b>150%</b>         | 2,653W         | 2,331W           | 2,528W             |
| <b>200%</b>         | 2,754W         | 2,11W            | 2,648W             |

Figura 4.26 - Comparativo de eficiência via LTspice© e via resultados experimentais



Analisando-se todos esses resultados, verifica-se que não há uma grande divergência entre os valores, tendo-se um erro médio de 3,129% entre o cálculo e o resultado experimental, e 4,7160% entre os resultados por simulação e os experimentais. Desse modo, a análise prévia das perdas fornece uma boa aproximação do comportamento real das mesmas, o que torna os dois métodos válidos.

## 5 CONVERSOR *BUCK* QUASE RESSONANTE

Este capítulo tem por objetivo descrever os procedimentos de projeto de um conversor abaixador de tensão, *buck*, operando de modo a suavizar as perdas nos interruptores, sendo avaliado as limitações do projeto e o comportamento por simulação e experimental.

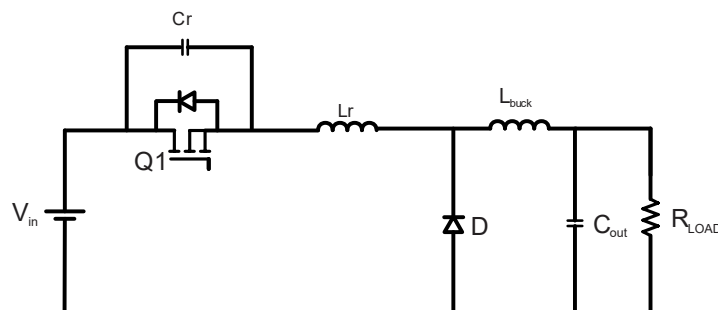
### 5.1 O *BUCK* QUASE RESSONANTE

O conversor *buck* quase ressonante foi previamente mostrado no Capítulo 3. O comportamento desse será analisado nesta seção. Os conversores quase ressonantes também são chamados de conversores com interruptores ressonantes, visto que a etapa ressonante só ocorre na entrada ou saída de condução do interruptor.

Um conversor quase ressonante, como supracitado, pode ser do tipo corrente zero na comutação (ZCS, do inglês *zero current switching*) e do tipo tensão zero na comutação (ZVS, do inglês *zero voltage switching*). Ambos são capazes de reduzir as perdas ocorridas na comutação, sendo ZCS durante a saída de condução e o ZVS durante a entrada em condução do interruptor. Por uma questão de maior redução de perdas, o ZVS é preferido na grande maioria dos conversores ressonantes e quase ressonantes, visto que esse reduz as perdas na capacitância de saída dos interruptores, o que ocorre somente na entrada em condução.

No Capítulo 3 são exibidos que a grande maioria dos conversores PWM podem operar de modo quase ressonante, dessa forma para esse trabalho é utilizado um *buck* quase ressonante, Figura 5.1.

Figura 5.1 - Conversor *buck* quase ressonante



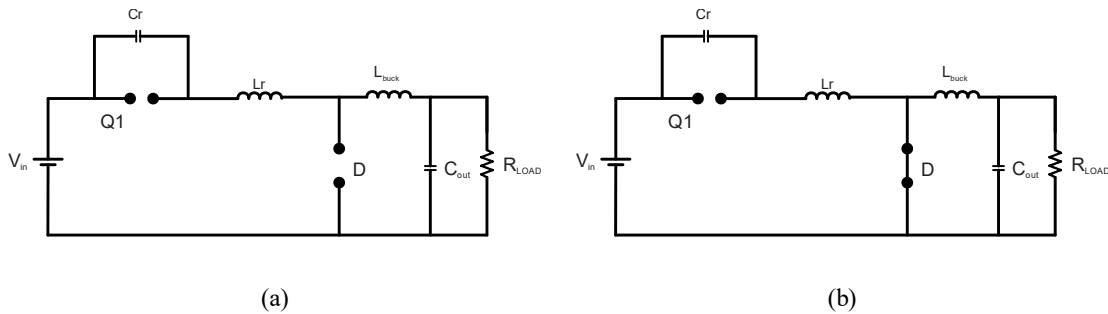
## 5.2 ETAPAS DE OPERAÇÃO

Na Figura 5.1 é mostrado o *buck* quase-ressonante sendo a partir desse são analisadas as etapas de operação do conversor. Com base a análise de Ang e Oliva (2005) considera-se algumas questões. Assim, a indutância de saída,  $L_{buck}$ , é muito maior que a indutância do circuito ressonante,  $L_r$ . A frequência de saída é estimada ser muitas vezes menor que a frequência de comutação, além de admitir que a corrente de saída é constante. Assim, o comportamento pode ser distinto na análise via simulação e experimentalmente. Dessa forma, as etapas de operação do conversor *buck* quase ressonante ideal são descritas abaixo.

Etapal: Essa ocorre quando o interruptor Q1 é desligado, neste momento o capacitor ressonante começa a ser carregado, e termina quando toda a corrente de saída for transferida para o capacitor. O circuito equivalente a essa etapa é exibido na Figura 5.2(a) e seu período relativo em (5.1). Durante essa etapa, o diodo de roda - livre encontra-se bloqueado.

$$\Delta t_1 = \frac{C_r \cdot V_{in}}{I_{out}} \quad (5.1)$$

Figura 5.2 - Etapa 1 e 2 da operação de um buck quase-ressonante



Fonte: (ANG; OLIVA, 2005)

Etapla 2: Iniciada quando a tensão no capacitor atinge o valor da tensão de entrada no tempo  $t_1$ , começando assim a condução do diodo. Com o início da circulação da corrente pelo diodo, a corrente do circuito ressonante será reduzida em modo senoidal. A Figura 5.2(b) apresenta o circuito equivalente a essa etapa, a qual é responsável pelo comportamento ressonante do conversor.

Com a diminuição da corrente no indutor ocorre o efeito oposto na tensão do capacitor ressonante sendo o comportamento da corrente do indutor e a tensão do capacitor vistas em

(5.2) e (5.3), respectivamente. Considerado que, para o começo da etapa ressonante, as condições iniciais são  $I_{out}$  e  $V_{in}$ .

$$I_{Lr}(t) = I_{out} \cos \omega_r t \quad (5.2)$$

$$V_{Cr} = V_{in} + Z_r \cdot I_{out} \cdot \sin \omega_r t \quad (5.3)$$

Em (5.2) e (5.3) a impedância ressonante,  $Z_r$ , é dada por  $Z_r = \sqrt{Lr/Cr}$  e a frequência ressonante,  $\omega_r$ ,  $\omega_r = 1/\sqrt{Lr \cdot Cr}$ . A tensão no capacitor continua a decrescer no sentido negativo, de forma a devolver energia à fonte de entrada, já a corrente no indutor decresce até um valor mínimo delimitado pelo instante em que a tensão no capacitor se iguala novamente à tensão de entrada, iniciando a subida de corrente até atingir novamente  $I_{out}$ .

O período responsável pela etapa ressonante pode ser visto em (5.4).

$$\Delta t2 = \frac{\sin^{-1} \left( - \left( \frac{V_{in}}{Z_r \cdot I_{out}} \right) \right)}{\omega_r} = \frac{\alpha}{\omega_r} \quad (5.4)$$

O valor de  $\alpha$  está entre  $1,5\pi$  e  $2\pi$ . Uma vez que o modo ressonante é finalizado no tempo  $t2$ , para garantir o ZVS o interruptor deve ser acionado durante a parcela negativa da tensão do capacitor. A corrente de saída deve ser maior que  $V_{in}/Z_r$  de forma a garantir a operação em ZVS (ANG; OLIVA, 2005).

Etapa 3: Essa inicia-se com tensão do capacitor em zero ou negativa,  $t2$ . A Figura 5.3(a) exibe o circuito equivalente para esta etapa. Nessa etapa, a corrente do indutor aumenta até atingir o valor de corrente de saída. O período relativo a essa etapa é dado por (5.5).

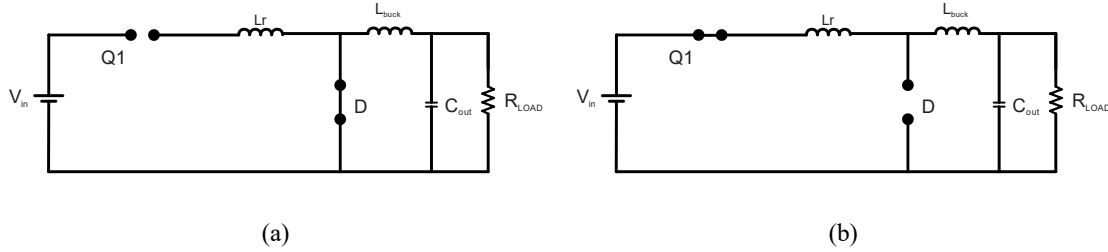
$$\Delta t3 = \frac{Lr \cdot I_{out}}{V_{in}} \cdot (1 - \cos \alpha) \quad (5.5)$$

Etapa 4: Essa é apresentada na Figura 5.3(b). Como pode ser visto, essa é idêntica a Etapa 2, pois, durante esta o interruptor Q2 encontra-se bloqueado e a corrente é desviada para

o diodo intrínseco desse interruptor, continuando assim a descarga linear. O período relativo a etapa é definido por (5.6).

$$\Delta t_4 = T_s - \Delta t_1 - \Delta t_2 - \Delta t_3 \quad (5.6)$$

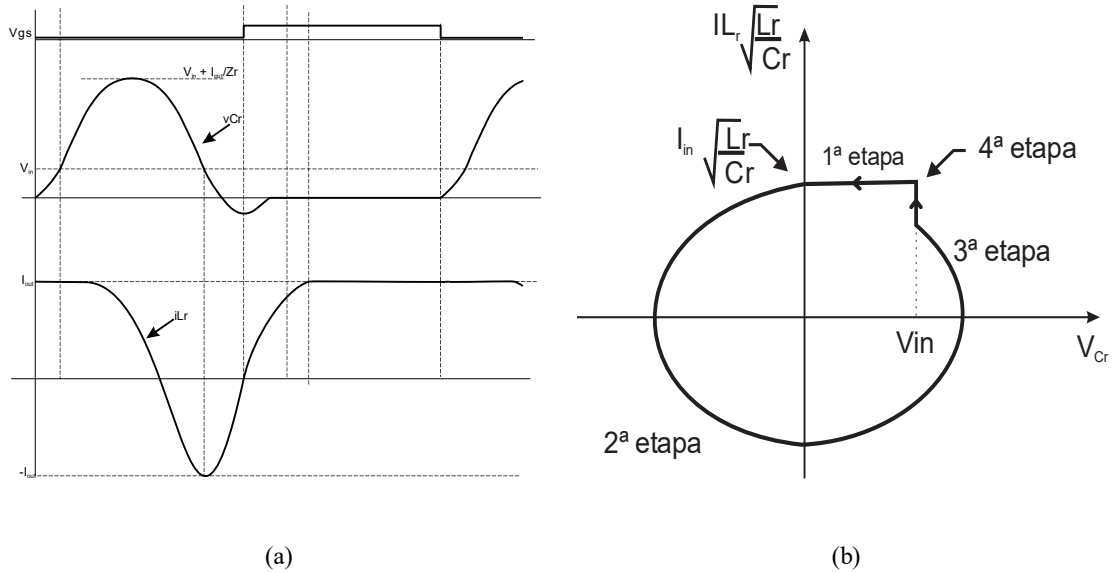
Figura 5.3 - Etapa 3 e 4 de operação de um buck quase-ressonante



Fonte: (ANG; OLIVA, 2005)

O comportamento do conversor *buck* ZVS pode ser analisado através das formas de onda e plano de fase, na Figura 5.4(a) e Figura 5.4(b), respectivamente.

Figura 5.4 - Comportamento conversor buck quase ressonante: (a) Formas de onda; (b) Plano de fase



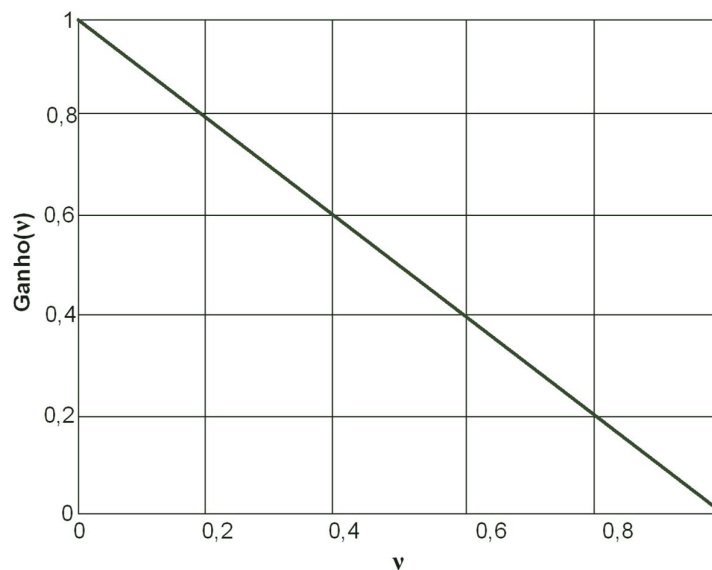
Fonte: (a) (ANG; OLIVA, 2005); (b) (JUNIOR; FREITAS; *et al.*, 2009)

### 5.3 PROJETO *BUCK* QUASE RESSONANTE

Para o projeto do *buck* quase ressonante foram levadas em conta várias características que limitam a operação do conversor. Em Ang e Oliva (2005) é apresentado um método de projeto para a determinação da frequência ressonante utilizando a tensão média sobre o indutor de saída, resultando assim em (5.7), gerando o gráfico da Figura 5.5, no qual  $v$  é a relação entre a frequência de comutação e a de ressonância.

$$\frac{V_{out}}{V_{in}} = \left(1 - \frac{f_s}{f_r}\right) \quad (5.7)$$

Figura 5.5 - Ábaco ganho *buck* quase ressonante de acordo com a relação de frequência de comutação e ressonante



Analisando diversas técnicas para projeto do conversor, encontra-se algumas de maior complexidade (KAZIMIERCZUK; CZARKOWSKI, 2011), e outras de menor complexidade mas que não eram apropriados para a aplicação (KUMAR; REDDY, 2014) (TABISZ; GRADZKI; LEE, 1989). Na necessidade de um método de projeto que consiga eficiência na aplicação e ao mesmo tempo praticidade, o método proposto em Hinov e Rangelov (2015), no qual, a partir das equações de Kazimierczuk e Czarkowski (2011), são buscadas soluções para torná-lo mais prático. Desta forma são apresentadas as principais equações de projeto do conversor *buck* quase ressonante, utilizando as equações iniciais de conversores ressonantes,



Capítulo 3, e, realizando algumas modificações, apresenta-se (5.8) e (5.9), além do ganho contínuo necessário para encontro do melhor ponto de frequência,(5.10).

$$Z_r = \sqrt{\frac{L_r}{C_r}} = \omega_r \cdot L_r = \frac{1}{\omega_r \cdot C_r} \quad (5.8)$$

$$r = \frac{R_L}{Z_r} = \frac{R_L}{\omega_r \cdot L_r} = \omega_r \cdot C_r \cdot R_L = \frac{\nu \cdot R_L}{\omega_s \cdot L_r} = \frac{\omega_s \cdot C_r \cdot R_L}{\nu} \quad (5.9)$$

$$M_{DC} = \frac{V_{out}}{V_{in}} \quad (5.10)$$

Normalizando-se o valor da corrente no indutor em relação à corrente de saída tem-se (5.11). De forma ideal, deseja-se que a corrente em cada início de ciclo ressonante seja zero.

$$h = \frac{I_{Lr}(0)}{I_{out}} \quad (5.11)$$

Através do equacionamento demonstrado em Hinov e Rangelov (2015), e Kazimierczuk e Czarkowski (2011), chega-se em (5.12), (5.13) e (5.14).

$$\frac{r}{M_{DC}} = \sqrt{1-h^2} \quad (5.12)$$

$$D = 1 - \frac{\nu}{2\pi} \cdot \left[ 2\pi + \sqrt{1-h^2} - \arccos h \right] \quad (5.13)$$

$$M_{DC} = D - \frac{\nu \cdot (1-h)^2}{4\pi \cdot \sqrt{1-h^2}} \quad (5.14)$$

Admitindo-se que a corrente no indutor está zerada no início da etapa ressonante, consegue-se simplificar as equações de acordo com (5.15), (5.16) e (5.17).

$$r = M_{DC} \quad (5.15)$$

$$D = 1 - \frac{3\pi + 2}{4\pi} \cdot \left( \frac{f_s}{f_r} \right) \approx 1 - 0,9092 \cdot \left( \frac{f_s}{f_r} \right) \quad (5.16)$$

$$M_{DC} = 1 - \frac{3\pi + 3}{4\pi} \cdot \left( \frac{f_s}{f_r} \right) \approx 1 - 0,9887 \cdot \left( \frac{f_s}{f_r} \right) \quad (5.17)$$

Dessa forma, utilizando os mesmos parâmetros de entrada que o conversor *buck* convencional, Tabela 5.1, chegando-se assim aos resultados de projeto da Tabela 5.2.

Tabela 5.1 - Parâmetros de projeto conversor *buck* quase ressonante

| Parâmetro               | Símbolo    | Valor     |
|-------------------------|------------|-----------|
| Tensão de Entrada       | $V_{in}$   | 100 V     |
| Tensão de Saída         | $V_{out}$  | 70,16 V   |
| Corrente de Saída       | $I_{out}$  | 117,83 mA |
| Frequência de Comutação | $f_s$      | 1 MHz     |
| Ondulação de corrente   | $\Delta I$ | 30%       |
| Ondulação de tensão     | $\Delta V$ | 10%       |

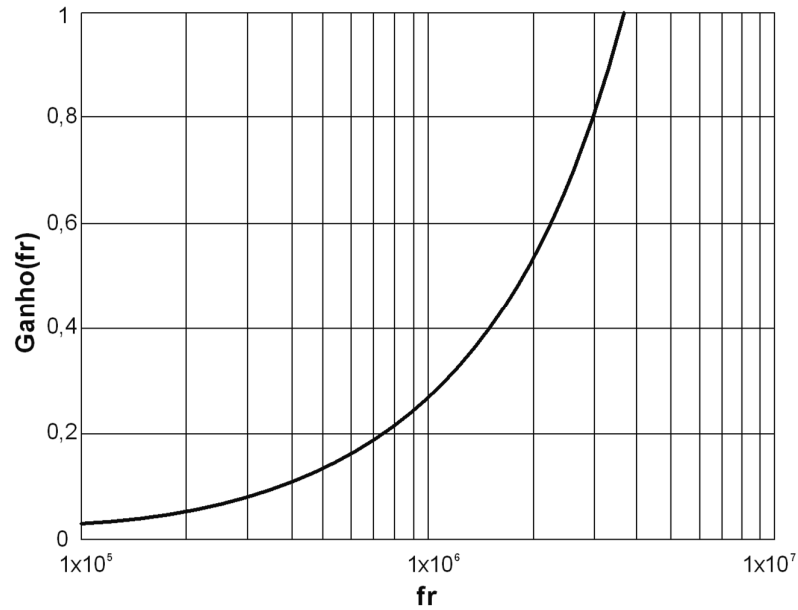
Tabela 5.2 - Projeto *buck* quase ressonante – primeira versão

| Parâmetro               | Símbolo | Valor           |
|-------------------------|---------|-----------------|
| Indutância Ressonante   | $L_r$   | 40,766 $\mu$ H  |
| Capacitância Ressonante | $C_r$   | 56,599 pF       |
| Frequência Ressonante   | $f_r$   | 3,313 MHz       |
| Impedância ressonante   | $Z_r$   | 848,68 $\Omega$ |
| Razão Cíclica           | $D$     | 0,726           |

Observando a Tabela 5.2, percebe-se que o valor da capacitância necessária para a operação do conversor quase ressonante é de 56,599 pF, no entanto verificando-se a capacitância de saída do interruptor utilizado, EPC2012, verifica-se um valor de 73 pF (EPC, 2012a). Dessa forma, há a impossibilidade de utilização de um capacitor menor de 73 pF em paralelo com o interruptor, surgindo a primeira limitação do projeto.

Considerando a capacitância intrínseca como capacitância de ressonância, os demais valores, de indutância de ressonância, impedância do circuito ressonante e frequência de ressonância ficam limitados. Assim, obtendo a relação de ganho de acordo com a capacitância do GaN tem-se o ábaco apresentado na Figura 5.6. Através dessa, admite-se que a frequência de ressonância a ser empregada é de aproximadamente 2,5 MHz.

Figura 5.6 - Ábaco do ganho de tensão admitindo limitação da capacitância intrínseca



Através do valor da frequência de ressonância, encontram-se os demais parâmetros do circuito ressonante, Tabela 5.3.

Tabela 5.3 - Projeto *buck* quase ressonante – segunda versão

| Parâmetro               | Símbolo | Valor                |
|-------------------------|---------|----------------------|
| Indutância Ressonante   | $L_r$   | 55,634 $\mu\text{H}$ |
| Capacitância Ressonante | $C_r$   | 73 pF                |
| Frequência Ressonante   | $f_r$   | 2,5 MHz              |
| Impedância ressonante   | $Z_s$   | 873,893 $\Omega$     |
| Razão Cíclica           | $D$     | 0,636                |

Uma das características do conversor quase ressonante é a grandeza  $Z_r \cdot I_{out}$  que é maior que a tensão de entrada. Tal comportamento ocorre por conta da característica ZVS que necessita que a tensão no capacitor seja anulada (POMILIO, 2014). No entanto, para esta aplicação, verificando-se tal grandeza, percebe-se uma tensão de 102,245 V, que, somando-se ao valor de entrada (100 V), chega-se a um pico de 202,245 V sobre o capacitor e consequentemente o interruptor. Visto no Capítulo 4 a tensão de ruptura para o dispositivo GaN utilizado é de 200 V (EPC, 2012a), sendo assim necessária a mudança dos parâmetros de projeto.

De forma a manter o mesmo dispositivo GaN, escolheu-se pela alteração dos parâmetros de projeto de acordo com Tabela 5.4.

Tabela 5.4 - Parâmetros de projeto conversor *buck* quase ressonante com alteração

| Parâmetro               | Símbolo   | Valor      |
|-------------------------|-----------|------------|
| Tensão de Entrada       | $V_{in}$  | 80 V       |
| Tensão de Saída         | $V_{out}$ | 56,128 V   |
| Corrente de Saída       | $I_{out}$ | 153,179 mA |
| Frequência de Comutação | $f_s$     | 1 MHz      |

Os parâmetros foram alterados de forma a manter a mesma potência, visto que o objetivo desse trabalho é comparar as perdas existente nos conversores, determinando assim, os valores de projeto apresentados na Tabela 5.5.

Tabela 5.5 - Projeto *buck* quase ressonante com alteração dos parâmetros de entrada

| Parâmetro               | Símbolo | Valor            |
|-------------------------|---------|------------------|
| Resistencia de carga    | $R_L$   | 366,421 $\Omega$ |
| Indutância Ressonante   | $L_r$   | 19,671 $\mu$ H   |
| Capacitância Ressonante | $C_r$   | 73 pF            |
| Frequência Ressonante   | $f_r$   | 4,2 MHz          |
| Impedância ressonante   | $Z_r$   | 519,096 $\Omega$ |
| Razão Cíclica           | $D$     | 0,784            |

Sob esse viés, verifica-se uma tensão de projeto sobre o interruptor de 159,515 V, sendo esse abaixo da tensão de ruptura do dispositivo. Os valores demonstrados na Tabela 5.5 constituem os resultados de projeto, não estando de acordo com os encontrados comercialmente. A indutância ressonante empregada é de 22  $\mu$ H, de modo que os valores de frequência e impedância ressonante e consequentemente razão cíclica alteram-se para 3,971 MHz, 548,972 V e 0,771, respectivamente.

Devido à alteração de frequência de ressonância, a tensão de saída também sofrerá modificação, visto que o ganho do conversor passará a ser inferior ao valor inicialmente selecionado.

## 5.4 ANÁLISE VIA CÁLCULO

Da mesma forma que no Capítulo 4, a análise de cálculo é realizada para o conversor quase-ressonante, usando os dados pré-estabelecidos pelo buck síncrono para interruptor, Tabela 4.3, circuito de comando dos interruptores, Tabela 4.4 e indutor, Figura 4.4. São acrescentados os cálculos referentes ao comportamento ZVS (LIDOW; STRYDOM; *et al.*, 2015), (5.18), utilizando o mesmo tempo morto ( $t_d$ ) determinado para o buck síncrono de 50ns.

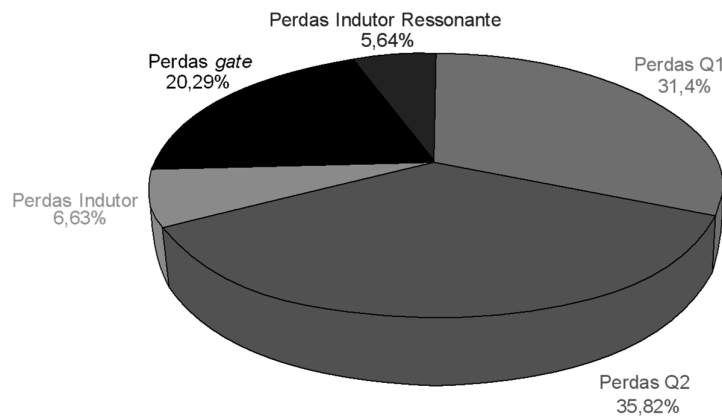
$$V_{ZVS} = \frac{I_{L\_min} \cdot t_d \cdot V_{in}}{2 \cdot Q_{OSS}} \quad (5.18)$$

A partir de (5.18), é encontrada uma tensão ZVS de 47,05 V, a qual é empregada na equação de perda no capacitor de saída do interruptor Q1, (5.19).

$$P_{COSS} = Q_{oss} \cdot V_{ZVS} \cdot f_s \quad (5.19)$$

Além do equacionamento anterior, foram adicionados os parâmetros relativos ao indutor ressonante (BOURNS, 2018). Realizando-se a análise da distribuição das perdas como realizada no buck síncrono tem-se a Figura 5.7.

Figura 5.7 - Distribuição de perdas por análise de cálculo conversor buck síncrono ZVS

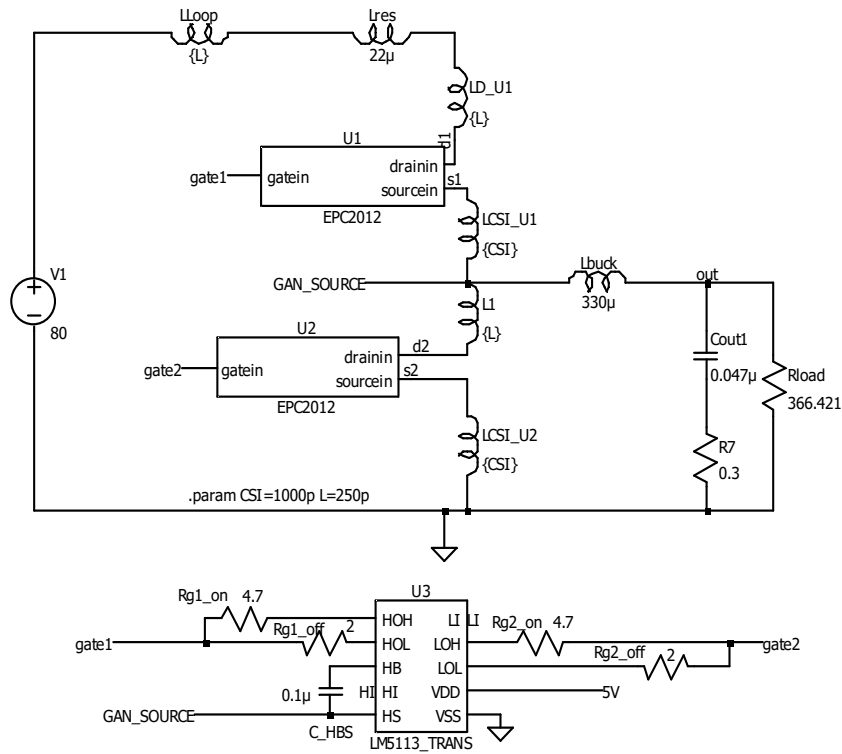


Como pode ser observado na Figura 5.7, há uma diminuição das perdas em Q1 quando comparado ao buck síncrono, no entanto as perdas no interruptor Q2 aumentaram. Através do equacionamento das perdas, encontra-se uma eficiência de 81,912% para uma potência de entrada de 10 W.

## 5.5 ANÁLISE VIA SIMULAÇÃO

Empregando o mesmo método empregado para o *buck* síncrono no Capítulo 4, é realizada a análise por simulação com auxílio do LTspice©. Sendo o comparativo entre as técnicas mais efetivo. Na Figura 5.8, é exibido o circuito utilizado para simulação. Devido à alteração dos parâmetros de entrada e saída o indutor  $L_{buck}$  também é alterado.

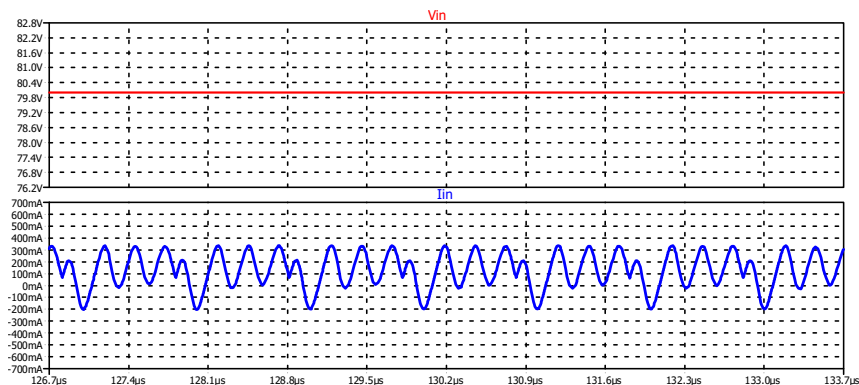
Figura 5.8 - Esquemático do conversor *buck* quase ressonante no LTspice©



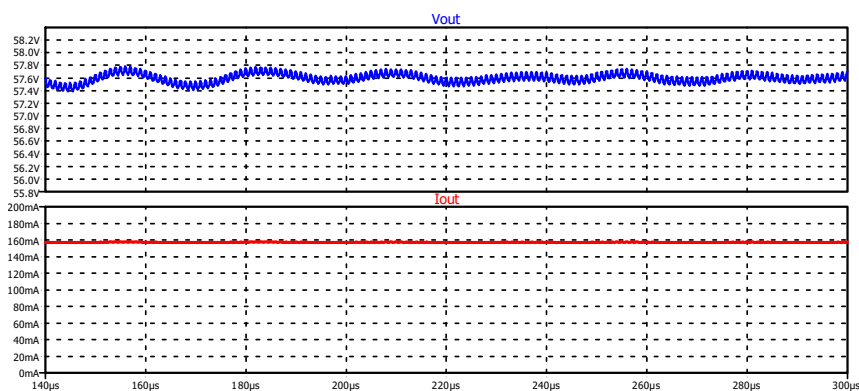
As formas de onda de tensão e corrente de entrada são apresentadas na Figura 5.9, na qual é possível perceber que ocorre uma alteração da corrente devido à ressonância presente no circuito. A Tabela 5.6 exibe os valores médios de entrada do conversor *buck* quase ressonante, onde o aumento da corrente de saída faz com que a corrente de entrada sofra também alteração. Devido ao indutor ressonante estar em série com a entrada de tensão, a corrente de entrada será a mesma de ressonância, como pode ser observado na Figura 5.9.

Tabela 5.6 - Valores médios de Entrada *buck* síncrono quase ressonante

| Parâmetro           | Valor                              |
|---------------------|------------------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 80 \text{ V}$      |
| Corrente de Entrada | $I_{in_{med}} = 128,03 \text{ mA}$ |

Figura 5.9 - Tensão e corrente de entrada conversor *buck* síncrono quase ressonante

O comportamento de saída é demonstrado na Figura 5.10 e seus valores médios de saída apresentados na Tabela 5.7.

Figura 5.10 - Tensão e corrente de saída do *buck* síncrono quase ressonante, simulação LTSPICE©Tabela 5.7 - Valores médios de Saída *buck* síncrono quase ressonante, via simulação

| Parâmetro         | Valor                               |
|-------------------|-------------------------------------|
| Tensão de Saída   | $V_{out_{med}} = 57,785 \text{ V}$  |
| Corrente de Saída | $I_{out_{med}} = 152,55 \text{ mA}$ |

A partir desses dados, é obtida uma potência de entrada  $P_{in}$  de 9.944 W e uma potência de saída de 8,5274 W, resultando assim em uma eficiência de 85,754 %. Verificando-se a parcela de perdas via LTSPICE© de cada um dos componentes na Tabela 5.8.

Tabela 5.8 - Dissipação de potência por elementos no *buck* síncrono quase ressonante, via simulação

| Parâmetro                          | Valor                                  | Porcentagem |
|------------------------------------|--|-------------|
| <b>Perda Total</b>                 | $P_{loss_{total}} = 1,417 \text{ W}$   | 100%        |
| <b>Perda Q1</b>                    | $P_{loss_{Q1}} = 353,49 \text{ mW}$    | 24,946 %    |
| <b>Perda Q2</b>                    | $P_{loss_{Q2}} = 909,83 \text{ mW}$    | 64,208 %    |
| <b>Perdas Indutor Ressonante</b>   | $P_{loss_{Lr}} = 179,65 \text{ mW}$    | 12,678 %    |
| <b>Perda <math>L_{buck}</math></b> | $P_{loss_{Lbuck}} = 19,301 \text{ mW}$ | 1,362 %     |
| <b>Perda <math>C_{out}</math></b>  | $P_{loss_{Cout}} = 4,5868 \text{ mW}$  | 0,324 %     |

A tabela mostra uma redução significativa nas perdas sobre os interruptores. Devido a utilização de chave ressonante somente no interruptor Q1, o interruptor Q2 possui perdas superiores a esse, no entanto, os interruptores correspondem à 89.155 % das perdas do conversor.

### 5.5.1 Análise de perdas em relação a carga de saída

Da mesma forma realizada para o conversor *buck* síncrono sem utilização de método de redução de perdas, as perdas são verificadas para aumento e verificação de carga, sendo assim variado o valor de corrente de saída em 50, 100, 150 e 200% em relação a análise feita anteriormente, mantendo-se o valor de tensão padronizado anteriormente (56,128 V).

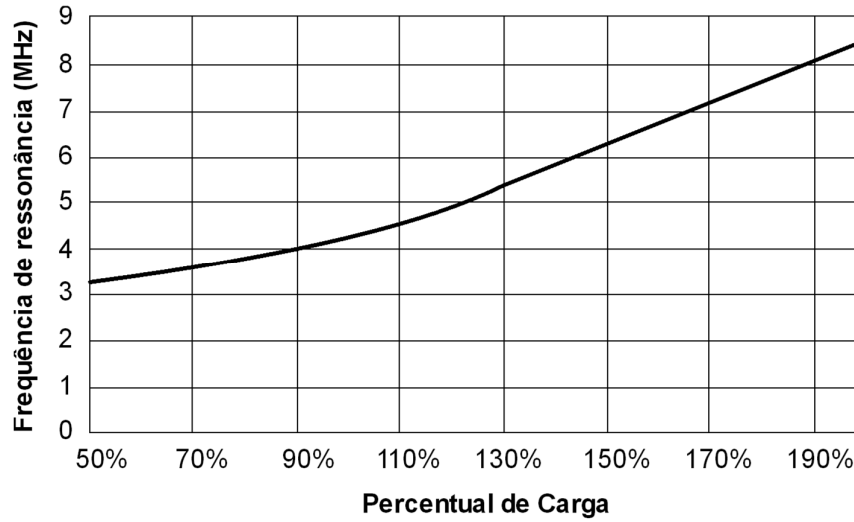
Tabela 5.9 - Alterações de projeto para variação de carga – *buck* quase ressonante

| Carga       | Corrente   | Razão Cíclica | Indutor Ressonante | Indutor            | Carga            |
|-------------|------------|---------------|--------------------|--------------------|------------------|
| <b>50%</b>  | 117,83 mA  | 71,961 %      | 33 $\mu\text{H}$   | 1000 $\mu\text{H}$ | 476,347 $\Omega$ |
| <b>100%</b> | 153,179 mA | 72,511%       | 22 $\mu\text{H}$   | 330 $\mu\text{H}$  | 366,421 $\Omega$ |
| <b>150%</b> | 229,769 mA | 84,565%       | 10 $\mu\text{H}$   | 150 $\mu\text{H}$  | 244,281 $\Omega$ |
| <b>200%</b> | 306,358 mA | 89,086%       | 5 $\mu\text{H}$    | 68 $\mu\text{H}$   | 183,21 $\Omega$  |



Analisando a Tabela 5.9, é possível notar a variação da razão cíclica de forma a manter o valor de tensão de saída, como pode ser visto para uma corrente de saída de 306,358 mA a razão cíclica chega a quase 90%. No entanto, a alta razão cíclica não é o maior problema para a variação de carga no circuito quase ressonante, como pode ser observado na Figura 5.11.

Figura 5.11 - Variação de frequência de ressonância de acordo com a carga de saída



A frequência de ressonância cresce consideravelmente com o aumento de carga. Isto pode ser verificado através da equação (5.20), visto a necessidade de manter o mesmo ganho CC e a carga deve ser reduzida com o aumento da frequência da carga, a impedância ressonante é também reduzida.

$$M_{DC} = \frac{R_L}{Z_r(f_r)} \quad (5.20)$$

Com a redução da impedância ressonante e fixando o valor da capacitância ressonante, 73 pF, a única forma de manter o ganho é aumentando a frequência ressonante do sistema. Realizando a simulação para cada carga via LTspice© é possível obter os resultados apresentados na Tabela 5.10.

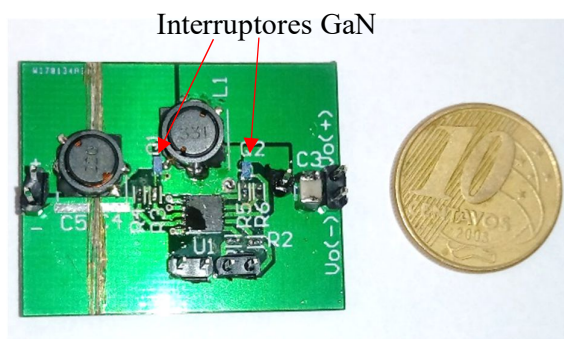
Tabela 5.10 - Resultados de simulação de acordo com a variação de carga *buck* quase ressonante, via LTSPice ©

| Carga | Corrente de Entrada | Corrente de Saída | Tensão de Saída | Eficiência | Perdas |
|-------|---------------------|-------------------|-----------------|------------|--------|
| 50%   | 77,021mA            | 102,88mA          | 49,005V         | 91,13 %    | 0,557W |
| 100%  | 126,98mA            | 157,05mA          | 57,548V         | 89,017 %   | 1,115W |
| 150%  | 232,43mA            | 259,06mA          | 63,284V         | 90,83%     | 1,671W |
| 200%  | 331,18mA            | 373,14mA          | 68,362V         | 96,286%    | 0,984W |

Através da Tabela 5.10 observa-se que o comportamento da eficiência para a variação de carga não é linear da mesma forma que para o *buck* síncrono. Percebendo-se também que os valores de tensão e corrente de saída não estão coerentes com os projetos, isso pode ocorrer devido ao projeto não considerar todos os parasitas do sistema e estes são afetados pelo aumento da frequência.

## 5.6 RESULTADOS EXPERIMENTAIS BUCK QUASE-RESSONANTE

Como verificado através da simulação, o *buck* quase ressonante possui comportamento prejudicado pela elevação da carga devido ao aumento da frequência de ressonância. De forma a garantir o bom desempenho e correto funcionamento do conversor, será obtido o comportamento experimental para a carga nominal do conversor (100%). Na Figura 5.12 é apresentada a placa de circuito impresso utilizada para análise experimental.

Figura 5.12 - Placa de circuito impresso desenvolvida para conversor *buck* síncrono quase ressonante

Como pode ser observado a partir da Figura 5.12, a placa de circuito impresso utilizada é uma adaptação da placa de circuito do *buck* síncrono. Para fins comparativos as medições são realizadas da mesma forma que para o *buck* síncrono apresentado no Capítulo 4, assim verificaram-se os comportamentos de entrada e saída do conversor, e a temperatura sobre os interruptores.

Na Figura 5.13 é apresentado o comportamento na entrada e saída do conversor. Os valores de tensão e corrente média podem ser verificados na Tabela 5.11.

Figura 5.13 - Resultados experimentais carga nominal *buck* quase ressonante, tensão e corrente: (a) Entrada e (b) Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3 - Tensão de saída (100 V/div). Escala horizontal 500 ns/div

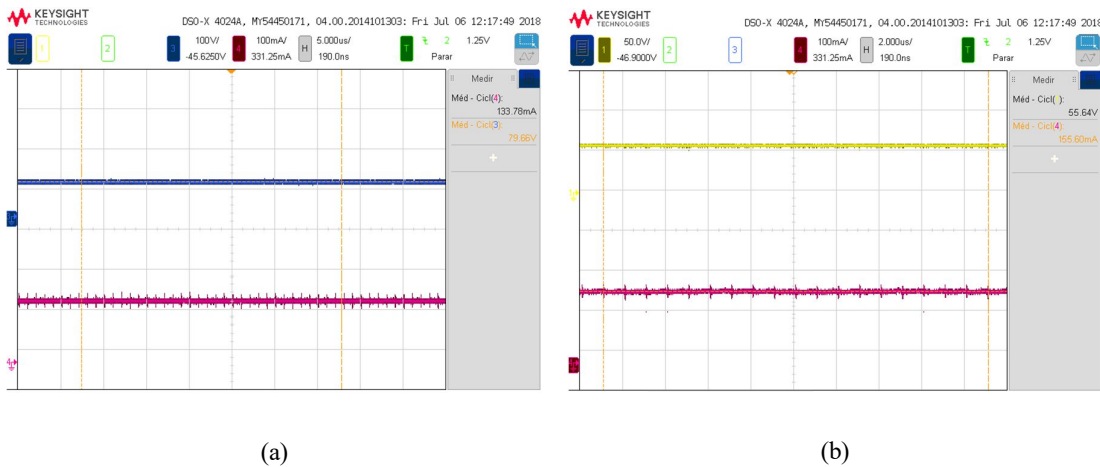


Tabela 5.11 - Resultados experimentais médios para carga buck quase ressonante

| Parâmetro           | Valor                               |
|---------------------|-------------------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 79,8 \text{ V}$     |
| Corrente de Entrada | $I_{in_{med}} = 133,6 \text{ mA}$   |
| Tensão de Saída     | $V_{out_{med}} = 55,78 \text{ V}$   |
| Corrente de Saída   | $I_{out_{med}} = 155,55 \text{ mA}$ |

Igual que em simulação a corrente ressonante pode ser observada na corrente de entrada, Figura 5.14. Por se tratar de um conversor ZVS, tal comportamento deve ser verificado, comprovando assim o correto funcionamento do conversor, Figura 5.15. Pela complexidade de realização de medições e por se tratar de um conversor operando em alta frequência, a corrente nos interruptores para verificação de ZVS não é possível.

Figura 5.14 - Corrente Ressonante buck quase-ressonante. Canal 4 (500 mA/div). Escala horizontal 200 ns/div

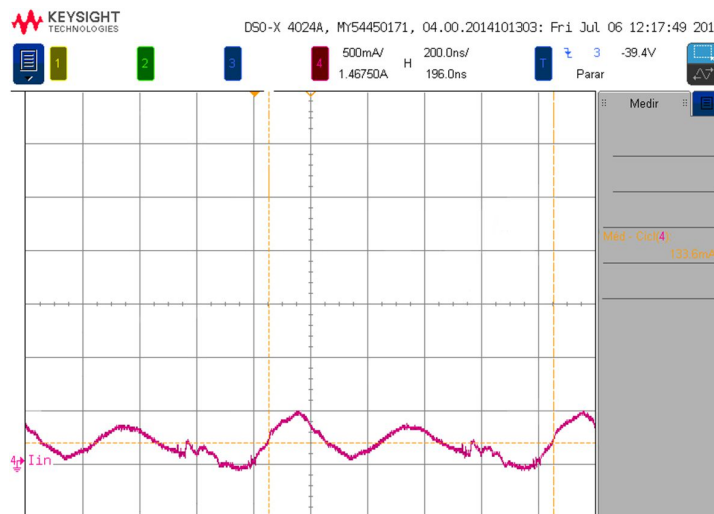
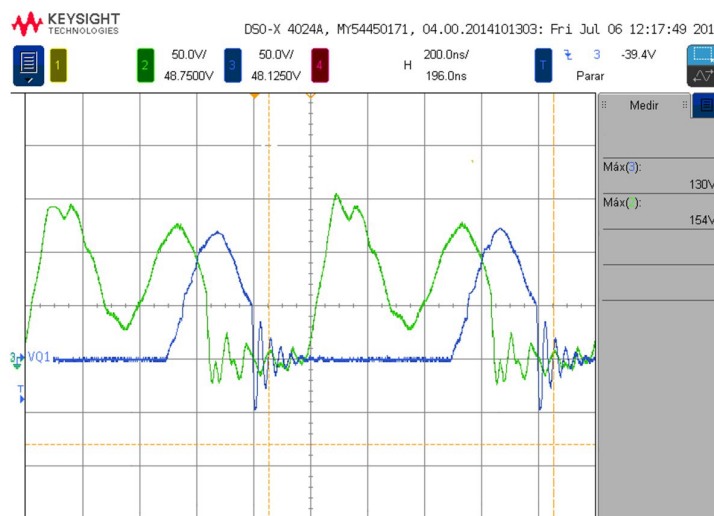


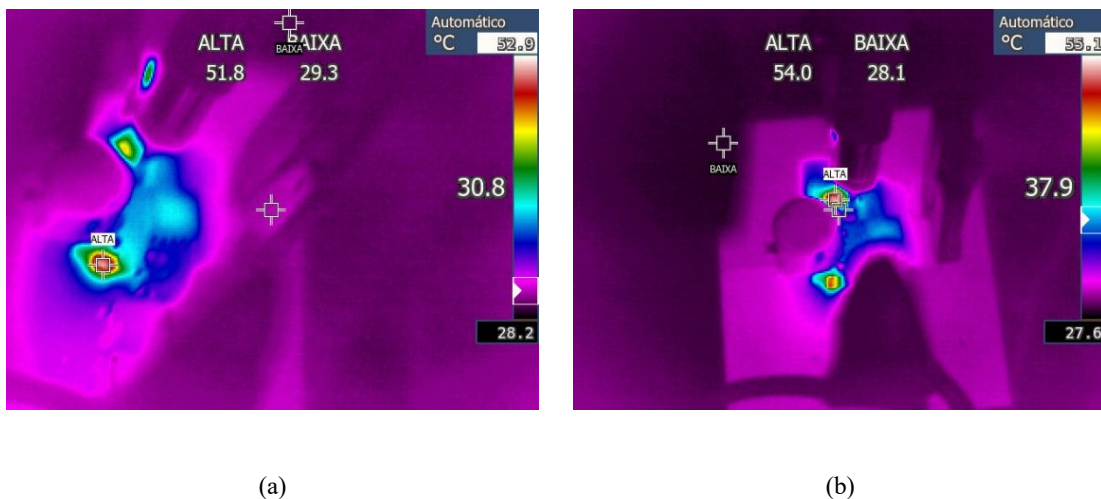
Figura 5.15 - Tensão sobre interruptores buck quase ressonante. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Canal 3 - Tensão de sobre do interruptor Q1 (50 V/div). Escala horizontal 200 ns/div



Devido ao comportamento ZVS estar associado a carga do conversor, e experimentalmente a carga utilizada ser de valor aproximado. Pode ser verificado que existe uma tensão sobre o interruptor superior, assim não atingindo o ZVS completo, considerada como ZVS parcial. Pode ser observado que a comutação ocorre em aproximadamente 50V, quando comparado com a comutação forçada o interruptor entra em comutação com menor tensão.

Da mesma forma que via simulação, as perdas dos interruptores são reduzidas com a utilização do circuito quase ressonante, sendo assim esperado a redução de temperatura nos interruptores. Temperaturas estas que podem ser verificadas através da Figura 5.16.

Figura 5.16 - Temperatura interruptores *buck* quase ressonante:(a) Interruptor superior; (b) Interruptor Inferior



Na Figura 5.16 são apresentadas as temperaturas dos semicondutores GaN, como pode ser observado a temperatura do interruptor Q2 é superior à de Q1 diferente do ocorrido na topologia anterior. Sendo 51,8 °C e 54 °C, para Q1 e Q2 respectivamente. Da mesma forma que para o *buck* síncrono, um analisador de potência é utilizado para correta medição da eficiência do conversor, sendo esta de 81,717%.

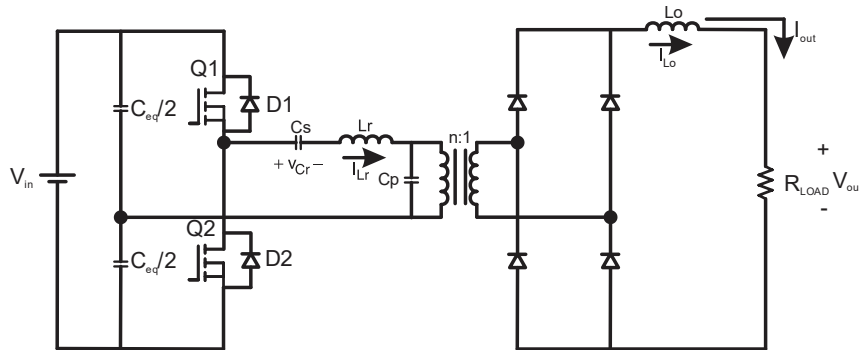
## 6 CONVERSOR RESSONANTE TIPO LLC

Este capítulo tem por objetivo descrever os procedimentos de projeto de um conversor ressonante do tipo LLC. Também são avaliadas as principais características do conversor, o funcionamento, as limitações do projeto, além de se observar o comportamento por simulação e experimental do conversor.

### 6.1 CONVERSOR RESSONANTE LLC

Como apresentado no Capítulo 3 o conversor do tipo LLC é caracterizado por unir características tanto dos dois conversores carga ressonante série quanto paralelo, Figura 6.1.

Figura 6.1 - Conversor LLC



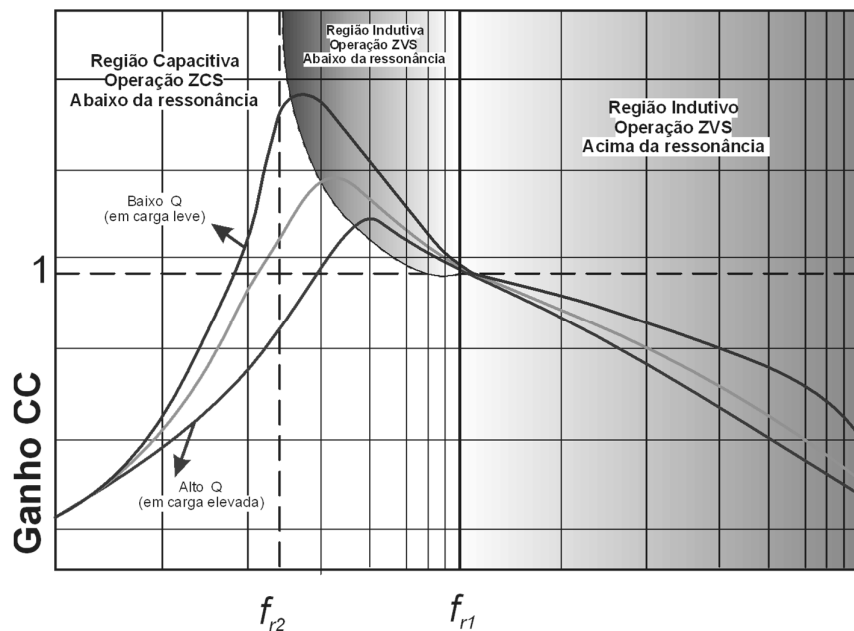
O conversor LLC possui duas frequências de ressonância, uma obtida pela ressonância dos elementos série ( $C_r$  e  $L_r$ ) e outra inferior que inclui a indutância magnetizante,  $L_m$ . As equações equivalentes a estas frequências podem ser observadas em (5.21) e (5.22).

$$f_{r1} = \frac{1}{2 \cdot \pi \cdot \sqrt{L_r \cdot C_r}} \quad (5.21)$$

$$f_{r2} = \frac{1}{2 \cdot \pi \cdot \sqrt{(L_m + L_r) \cdot C_r}} \quad (5.22)$$

O ganho do conversor LLC é apresentado na Figura 6.2, como pode ser notado com a diminuição da carga o pico do ganho se move em direção a frequência inferior,  $f_{r2}$ , tendo comportamento oposto para o aumento de carga.

Figura 6.2 - Ganho conversor LCC



Fonte: (DUSMEZ; COOK; KHALIGH, 2011)

A partir do ábaco do ganho apresentado percebem-se três regiões de operação para o conversor LLC, as quais serão melhor detalhadas quando verificado o funcionamento do conversor LLC.

Para acionamento do conversor ressonante do tipo LLC são empregados conversores CC-CA (Corrente Contínua – Corrente Alternada) do tipo *half-bridge* (meia ponte) e *full-bridge* (ponte completa), sendo o *half-bridge* mais utilizado por possuir uma maior eficiência, baixo ruído de comutação e capacidade de atingir alta densidade de potência (IR, 2010).

Como vantagem do LLC pode ser citada a capacidade de integração dos dois indutores em um único dispositivo, quando comparado ao conversor LCC, Figura 6.3, podendo também regular a saída em larga escala e com variações de carga com pequenas alterações de frequência de comutação, além de operar com alta eficiência visto a habilidade de operar sobre ZVS (HUANG, 2010).

Figura 6.3 - Comparativo configuração série paralelo: (a) LCC e (b) LLC



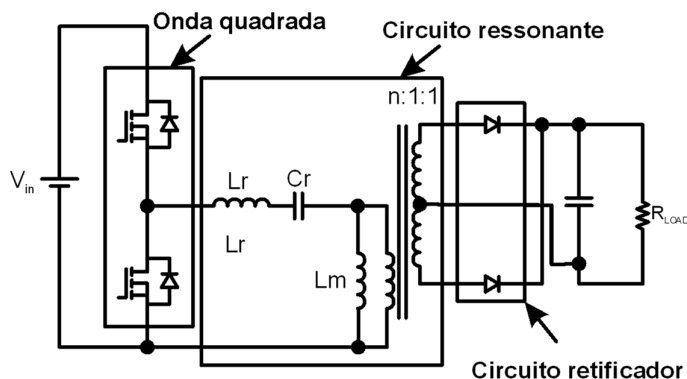
(HUANG, 2010)

## 6.2 FUNCIONAMENTO DO CONVERSOR RESSONANTE TIPO LLC

Na Figura 6.4 é apresentado o conversor ressonante LLC com entrada em *half-bridge*, onde pode ser observado que o conversor possui três partes. A primeira é relativa ao gerador de onda quadrada, ou seja, o conversor *half-bridge*. Os dois interruptores complementares são para fins teóricos, operando com razão cíclica de 50% nos interruptores, no entanto para evitar um curto-circuito e também para que seja possível o ZVS é utilizado um tempo morto entre acionamento dos interruptores.

A segunda parte é composta pelo chamado tanque ressonante, composto pelos dois indutores, o indutor série e a indutância magnetizante do transformador. A terceira parte é a responsável pela carga, sendo essa CC, desta forma a partir do secundário do transformador é necessária a inserção de um circuito retificador, capaz de converter o sinal senoidal criado pelo circuito ressonante em um sinal CC na carga.

Figura 6.4 - Conversor Ressonante LLC *half-bridge* com retificador meia onda conectado à carga



Fonte: (HUANG, 2010)



Como comentado anteriormente o LLC possui duas frequências ressonantes, que podem ser alteradas de acordo com a variação de carga. Desta forma para operação à vazio a frequência se aproxima de  $f_{r2}$  e para operação em curto-circuito a  $f_{r1}$ . O conversor ressonante LLC possui como principais modos de operação, a operação com frequência de comutação inferior, superior ou igual à frequência de ressonância série,  $f_{r1}$ .

### 6.2.1 Frequência de comutação igual à frequência ressonante série ( $f_s = f_{r1}$ )

Em meio período de comutação, ou seja, Q1 desligando, a corrente ressonante  $I_{Lr}$  atinge a corrente magnetizante  $I_{Lm}$  e neste momento a corrente no retificador iguala-se a zero. Com o atraso no acionamento de Q2 devido ao tempo morto, a comutação em ZVS é obtida nos diodos do retificador (HUANG, 2010).

Para esse modo de operação, o tanque ressonante possui ganho unitário, podendo ser otimizado para uma melhor eficiência através do projeto do transformador (INFINEON, 2012).

### 6.2.2 Frequência de comutação inferior à frequência ressonante série ( $f_s < f_{r1}$ )

Para esse modo de operação, a corrente ressonante  $I_{Lr}$  atinge a corrente magnetizante  $I_{Lm}$  antes do meio período de comutação. Fazendo que não ocorra a transferência de energia para o secundário. Desta forma a indutância magnetizante entrará em ressonância com o indutor e com o capacitor ressonante,  $f_{r2}$  (INFINEON, 2012).

O ZVS no primário e a comutação suave dos diodos são possíveis para este modo de operação. No entanto, pelo secundário ser desconectado durante a etapa de roda-livre uma maior corrente é necessária no circuito ressonante, o que ocasiona uma maior perda por condução em ambos lados, primário e secundário. Se a frequência de comutação for muito inferior, o ZVS pode não ocorrer e, assim acarretar aumento das perdas por comutação (HUANG, 2010).

Este modo de operação é caracterizado por uma tensão de entrada inferior à da saída, logo para operações com  $f_s$  menor que  $f_{r1}$  o conversor opera como elevador de tensão.

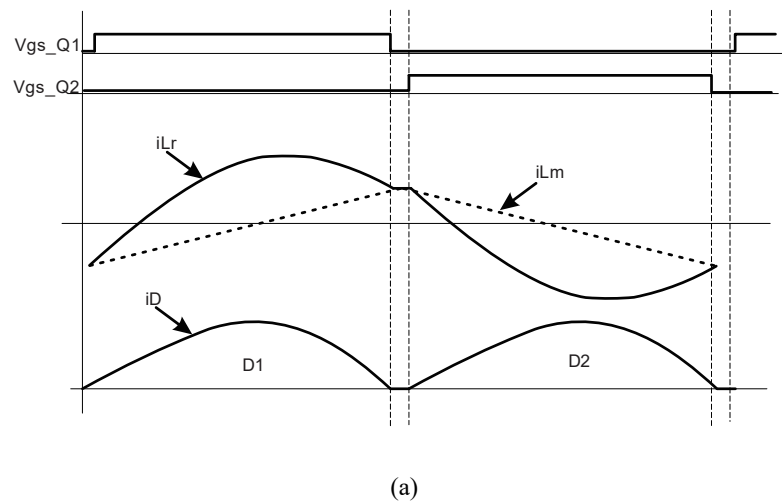
### 6.2.3 Frequência de comutação superior à frequência ressonante série ( $f_s > f_{rl}$ )

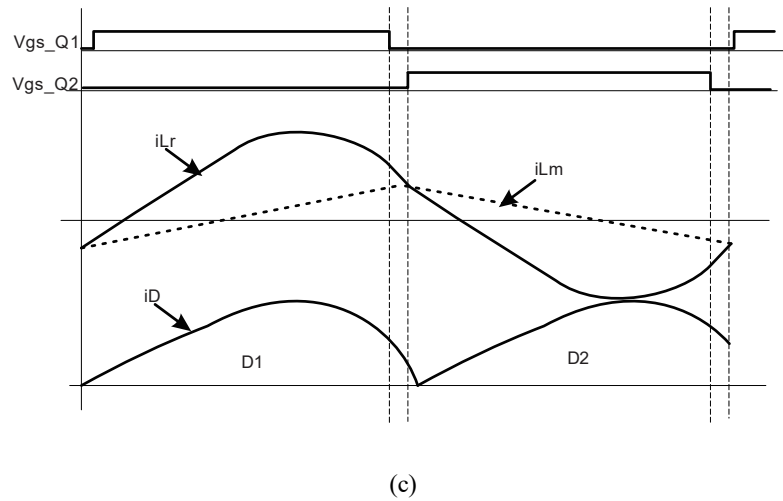
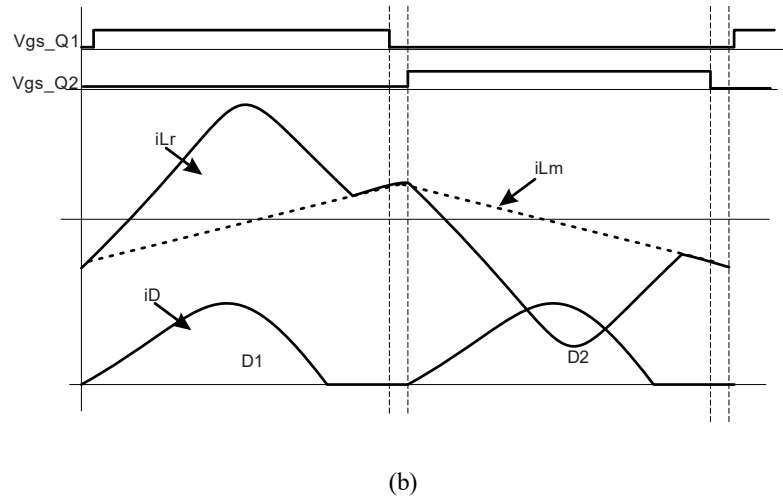
Este modo de operação possui comportamento similar ao modo ressonante ( $f_s = f_{rl}$ ), com diferencial que o ciclo ressonante não é completado devido ao acionamento de Q2. Deste jeito, as perdas de comutação durante o *turn-off* aumentam e os diodos do retificador operam em comutação forçada (INFINEON, 2012). O ZVS para este modo é garantido, assim como a redução das perdas por condução no primário, devido a diminuição da corrente ressonante que se comporta em modo contínuo, ou seja, a corrente no indutor não é zerada.

O funcionamento acima da frequência de ressonância possui maiores problemas quando o conversor é operado com cargas mais leves, ocasionando um aumento significativo de frequência (HUANG, 2010). Este modo é caracterizado por uma tensão de entrada superior à da saída. Desta forma para operações com  $f_s$  maior que  $f_{rl}$  o conversor tem característica de abaixador de tensão.

Na Figura 6.5 são apresentadas as formas de onda básicas para os três modos de operação, sendo observado o sinal na porta dos interruptores, a tensão quadrada aplicada na entrada do tanque ressonante, a corrente ressonante no tanque e as correntes nos diodos de saída do conversor. Sendo verificado o comportamento descrito anteriormente para cada modo de operação.

Figura 6.5 - Operação conversor LLC: (a)  $f_s = f_{rl}$ , (b)  $f_s < f_{rl}$  e (c)  $f_s > f_{rl}$





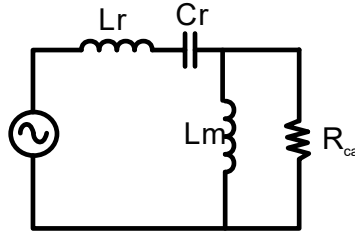
Fonte: Adaptado de (HUANG, 2010)

### 6.3 PROJETO CONVERSOR RESSONANTE TIPO LLC

O projeto de conversor inicia-se pela determinação da equação característica do ganho do conversor, este controlado pela frequência de comutação do sistema. Para determinação da equação é utilizado o método da aproximação pela primeira harmônica (FHA – do inglês, *First Harmonic Approximation*) (STMICROELECTRONICS, 2014).

O método FHA considera somente a harmônica fundamental da onda quadrada de entrada, ignorando as harmônicas de maior ordem. Para este método os efeitos do capacitor de saída e da dispersão no secundário do transformador são ignorados, e o comportamento da carga é refletido para o primário. O circuito resultante deste método é apresentado na Figura 6.6.

Figura 6.6 - Conversor ressonante tipo LLC através do método FHA



Primeiramente analisando-se a transferência da carga para o primário, para este é considerada a potência dissipada na carga e o comportamento desta potência no primário. Assim é possível a obtenção de uma resistência equivalente,  $R_{ca}$ , equação (5.23).

$$R_{ca} = \frac{8 \cdot n^2}{\pi^2} \cdot R_L \quad (5.23)$$

A relação de espiras pode ser calculada através de (5.24).

$$n = \frac{V_{in}}{2 \cdot V_{out}} \quad (5.24)$$

Analisando a impedância do circuito em CA do conversor ressonante obtém-se o ganho de tensão  $G_v$  existente entre a entrada e a saída, (5.25).

$$G_v = \frac{\frac{j\omega \cdot L_m \cdot R_{ca}}{j\omega \cdot L_m + R_{ca}}}{\left( \frac{j\omega \cdot L_m \cdot R_{ca}}{j\omega \cdot L_m + R_{ca}} \right) + j\omega \cdot L_r + \frac{1}{j\omega \cdot C_r}} \quad (5.25)$$

Como pode ser verificado através da equação (5.25) as variáveis apresentadas são referentes aos valores absolutos, como os parâmetros de indutância,  $L_r$  e  $L_m$ , e frequência ressonante,  $\omega$ . Assim, valores normalizados são comumente utilizados, para isso são empregados os parâmetros  $k$ ,  $v$  e  $Q$ . Sendo o  $k$  a relação entre indutância magnetizante e indutância ressonante, o  $v$  a relação entre frequência de comutação e frequência de ressonância série e  $Q$  o fator de qualidade do filtro ressonante. Valores normalizados mostrados em (5.26), (5.27) e (5.28).

$$k = \frac{L_m}{L_r} \quad (5.26)$$

$$\nu = \frac{f_s}{f_{r1}} \quad (5.27)$$

$$Q = \frac{1}{2\pi \cdot f_{r1} \cdot C_r \cdot R_{ca}} \quad (5.28)$$

A equação característica é reescrita em função de  $k$ ,  $\nu$  e  $Q$ , obtendo (5.29).

$$G_v(k, \nu, Q) = \left| \frac{k \cdot \nu^2}{[(k+1) \cdot \nu^2 - 1] + j[(\nu^2 - 1) \cdot \nu \cdot Q \cdot k]} \right| \quad (5.29)$$

Em (HUANG, 2010) a relação de  $Q$  e  $k$  é determinado graficamente através do ganho máximo do filtro, no entanto para a escolha dos parâmetros deve ser observado:

- relações pequenas de  $k$  geram elevados ganhos, assim afastando a operação da região ZCS, no entanto ocasionam maiores correntes de magnetização acarretando aumento das perdas por condução;
- valores pequenos de fator de qualidade geram elevados ganhos em sistemas com alta variação de frequência, no entanto fatores de qualidades elevados não possuem ganhos de tensão muito altos;

Desta forma em Huang (2010) são recomendados valores próximos a 5 para  $k$  e 0,5 para  $Q$ ; e indicado o uso  $k$  entre 3 e 10 (IR, 2010).

De modo a evitar a transição entre as regiões ZVS e ZCS o ângulo de fase do filtro ressonante deve ser limitado, ou seja, a parte imaginária da impedância deve ser zerada (COSSETIN, 2017). Nessa condição é possível determinar-se o fator de qualidade máximo,  $Q_{\max}$  do filtro, sendo esse obtido nas condições extremas do filtro, tensão de entrada mínima e carga máxima como pode ser observado na (5.30).

$$Q_{\max} = \frac{1}{k} \cdot \sqrt{\frac{1 + k \cdot \left[ 1 - \frac{1}{\left( 2 \cdot n \cdot \frac{V_{out}}{V_{in\_min}} \right)^2} \right]}{\left( 2 \cdot n \cdot \frac{V_{out}}{V_{in\_min}} \right)^2 - 1}} \quad (5.30)$$

Conhecendo-se  $Q_{\max}$  pode-se seguir para o próximo passo de projeto, a determinação da frequência mínima de comutação, uma vez que ambas ocorrem sob mesma característica, máxima carga e mínima tensão de entrada.

$$f_{s\_min} = \frac{f_{r1}}{\sqrt{1+k \cdot \left[ 1 - \frac{1}{\left( \frac{2 \cdot n \cdot V_{out}}{V_{in\_min}} \right)^2} \right]}} \quad (5.31)$$

Os parâmetros do tanque ressonante podem ser calculados através das equações (5.32), (5.33) e (5.34).

$$Lr = \frac{Q \cdot R_{ac}}{2 \cdot \pi \cdot f_{r1}} \quad (5.32)$$

$$Cr = \frac{1}{2 \cdot \pi \cdot f_{r1} \cdot Q \cdot R_{ac}} \quad (5.33)$$

$$Lm = k \cdot Lr \quad (5.34)$$

A equação para determinação da tensão de saída do conversor LLC é apresentada em (5.35).

$$V_{out} = G_v \cdot \frac{1}{n} \cdot \frac{V_{in}}{2} \quad (5.35)$$

Sabendo-se o método de realização do projeto é apresentado a Tabela 6.1 com os dados de entrada do projeto.

Tabela 6.1 - Parâmetros de projeto do conversor LLC

| Parâmetro               | Símbolo   | Valor      |
|-------------------------|-----------|------------|
| Tensão de Entrada       | $V_{in}$  | 100V       |
| Tensão de Saída         | $V_{out}$ | 56,128V    |
| Corrente de Saída       | $I_{out}$ | 153,179 mA |
| Frequência de Comutação | $f_s$     | 1MHz       |

Utilizando o equacionamento anterior foram escolhidos um fator de qualidade de 0,4 e uma relação k de aproximadamente 2, visto que as correntes circulantes no conversor são

pequenas não gerando grandes perdas de comutação. Como o resultado de projeto tem-se a Tabela 6.2.

Tabela 6.2 - Resultado de projeto para conversor ressonante do tipo LLC

| Parâmetro                 | Símbolo  | Valor   |
|---------------------------|----------|---------|
| Capacitor Ressonante      | $C_r$    | 1500pF  |
| Indutor Ressonante        | $L_r$    | 15μH    |
| Indutância Magnetizante   | $L_m$    | 24 μH   |
| Razão de transformação    | $n$      | 0,92    |
| Frequência de Ressonância | $f_{rl}$ | 1,03MHz |
| Tempo morto               | $td$     | 85ns    |

O magnético empregado nesta topologia opera de modo em um mesmo dispositivo une o comportamento do indutor ressonante e do transformador, assim a indutância de dispersão do primário se comportará como indutância ressonante (CHOI; FAIRCHILD SEMICONDUCTOR, 2007). Assim, a montagem do transformador é realizada a partir de três parâmetros, indutância ressonante, indutância magnetizante e relação de espiras.

Para garantir o ZVS é indicada a utilização de um tempo morto mínimo para que haja condução reversa no interruptor Q2. Isto ocorre, pois durante o intervalo de tempo morto a corrente de magnetização circula pela capacitância de saída dos interruptores antes que o “diodo” intrínseco de Q2 seja acionado. Assim no final do intervalo a energia do campo magnético associado a corrente magnetizante é convertida em energia de campo elétrico sobre as capacitâncias dos interruptores, de forma a carregar a capacitância de Q1 e descarregar a de Q2 antes do acionamento do diodo intrínseco. Assim é necessário um tempo morto mínimo para que o diodo intrínseco de Q2 seja acionado (HUANG, 2010). As equações para cálculo de tempo morto são apresentadas em (5.36) e (5.37).

$$\frac{1}{2} \cdot (L_m + L_r) \cdot I_{L_m-pk}^2 \geq \frac{1}{2} \cdot (2 \cdot C_{eq}) \cdot V_{in}^2 \quad (5.36)$$

$$t_{d\_min} \geq 16 \cdot C_{eq} \cdot f_s \cdot L_m \quad (5.37)$$

Sendo  $C_{eq}$  a capacitância de saída do interruptor utilizado para gerar o sinal quadrado na entrada do circuito ressonante.

## 6.4 ANÁLISE VIA CÁLCULO

Da mesma forma realizada nos capítulos anteriores a análise de cálculo é realizada para o conversor LLC. As correntes referentes ao primário são apresentadas em (5.38), (5.39) e (5.40), (HUANG, 2010), corrente do primário, magnetizante e ressonante, respectivamente.

$$I_{r_{rms}} = \frac{\pi}{2 \cdot \sqrt{2}} \times \frac{I_{out}}{n} \quad (5.38)$$

$$I_{L_m} = 0.901 \cdot \frac{n \cdot V_{out}}{\omega_r \cdot L_m} \quad (5.39)$$

$$I_r = \sqrt{I_{L_m}^2 + I_{r_{rms}}^2} \quad (5.40)$$

As correntes referentes ao secundário em (5.41), (5.42) e (5.43), corrente eficaz do secundário, corrente por enrolamento e corrente média em meia onda, nessa ordem.

$$I_{sec\_rms} = n \cdot I_{r_{rms}} \quad (5.41)$$

$$I_{sec\_wind} = \frac{\sqrt{2} \cdot I_{sec\_rms}}{2} \quad (5.42)$$

$$I_{sec\_avg} = \frac{\sqrt{2} \cdot I_{sec\_rms}}{\pi} \quad (5.43)$$

Analisando o circuito ressonante por completo (YANG, LIANG, *et al.*, 2013), tem-se a inclusão das perdas referentes aos diodos retificadores de saída, do transformador, do indutor ressonante e capacitor ressonante. As perdas no circuito retificador são calculadas a partir de (5.44) e (5.45), sendo  $V_{F\_diode}$  e  $r_{F\_diode}$  parâmetros do diodo retificador utilizado.

$$P_{VF\_diode} = V_{F\_diode} \cdot \frac{I_{out}}{2} \quad (5.44)$$

$$P_{RF\_diode} = I_{sec\_wind}^2 \cdot r_{F\_diode} \quad (5.45)$$

As perdas no circuito ressonante podem ser calculadas através de (5.46), (YANG, LIANG, *et al.*, 2013).



$$P_{res} = \left[ \frac{1}{48} \cdot \left( \frac{n \cdot V_{out}}{f_s \cdot L_m} \right)^2 + \frac{\pi^2}{8} \cdot \left( \frac{I_{out}}{n} \cdot \sqrt{\frac{f_r}{f_s}} \right)^2 - I_{out} \cdot \frac{V_{out}}{L_m} \cdot \frac{1}{2} \cdot \left( \frac{1}{f_s} - \frac{1}{f_r} \right) \right] \cdot (R_{dson} + r_{C_r}) \quad (5.46)$$

No entanto as perdas mais significativas do circuito ressonante ocorrem no magnético, visto que este possui as funções de indutor ressonante e transformador. As perdas no magnético são divididas em duas, perdas no cobre e perdas no núcleo, estas exibidas em (5.47) e (5.48).

$$P_{primario} = r_{prim} \cdot I_{rms}^2 \quad (5.47)$$

$$P_{secundário} = r_{sec} \cdot I_{sec\_rms}^2 \quad (5.48)$$

As resistências criadas nos enrolamentos são calculadas a partir de (5.49) e (5.50), onde  $\rho$  a resistividade do fio de cobre,  $0,001125 \frac{\Omega}{cm}$ ,  $Np$  e  $Ns$  correspondem ao número de espiras do primário e secundário, respectivamente,  $lt$  corresponde ao comprimento da espira e  $Np_{cond}$  e  $Ns_{cond}$  ao número de condutores em paralelo.

$$r_{prim} = \frac{\rho \cdot lt \cdot Np}{Np_{cond}} \quad (5.49)$$

$$r_{sec} = \frac{\rho \cdot lt \cdot Ns}{Ns_{cond}} \quad (5.50)$$

Para a construção do transformador o projeto utilizado levou em consideração um número de espiras mínimo no primário dado por (5.51) e o número de espiras no secundário de acordo com a razão de transformação.

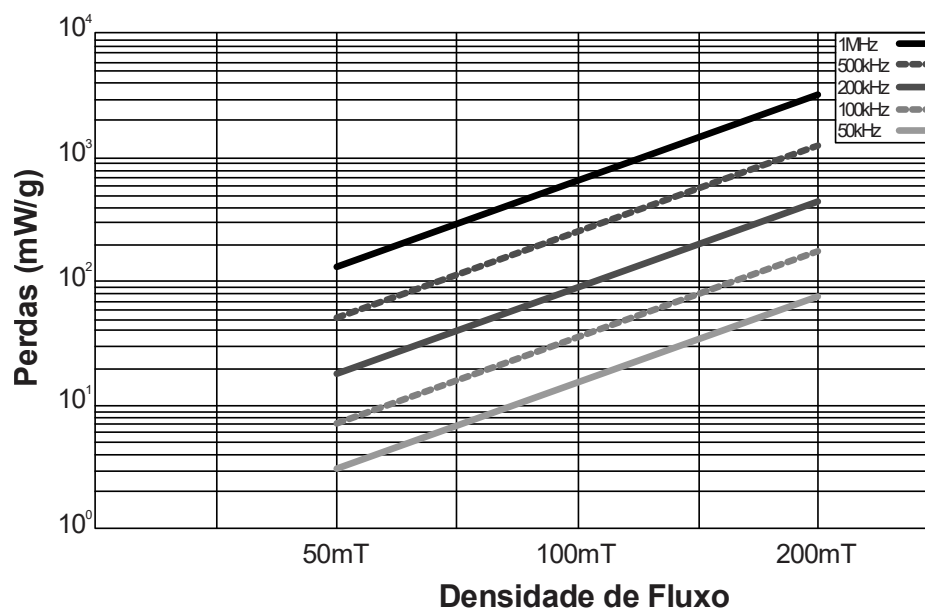
$$Np_{min} = \frac{n \cdot (V_F + V_{out})}{2 \cdot \Delta B \cdot Ae \cdot f_s} \quad (5.51)$$

Considerando-se o efeito pelicular ou efeito *Skin* para a frequência de operação, tem-se 3 condutores em paralelo 34 AWG. Usualmente para altas frequências o condutor *Litz* é empregado, devido a este possuir diversos condutores de pequena espessura, reduzindo-se o efeito pelicular. No entanto alguns estudos apontam que o uso de um único condutor levemente superior ao condutor máximo para redução efeito pelicular pode possuir um melhor comportamento quando relativo a perdas do que diversos condutores em paralelo de pequena espessura. Quando utilizados diversos condutores em paralelo em alta frequência ocorre a presença do chamado efeito proximidade, aparecimento de corrente superficiais no condutor, desta forma aumentando-se as perdas. Além de que em alguns casos com o aumento de

condutores em paralelo o núcleo magnético tem de ser alterado, aumentando o volume do mesmo, e consequentemente as perdas do núcleo (ZUREK, 2016a) (ZUREK, 2016b). Portanto para frequência superior a 1MHz pode ser utilizado o condutor sólido de cobre novamente (WILLIAMS, 2011). Assim para o magnético deste projeto é construído com condutor AWG 29 para ambos enrolamentos.

Para cálculo das perdas no núcleo admite-se a Figura 6.7. Percebe-se que para altas frequências as perdas neste material são maiores, desta forma para que as perdas no núcleo não aumentem demasiadamente é diminuída a densidade de fluxo.

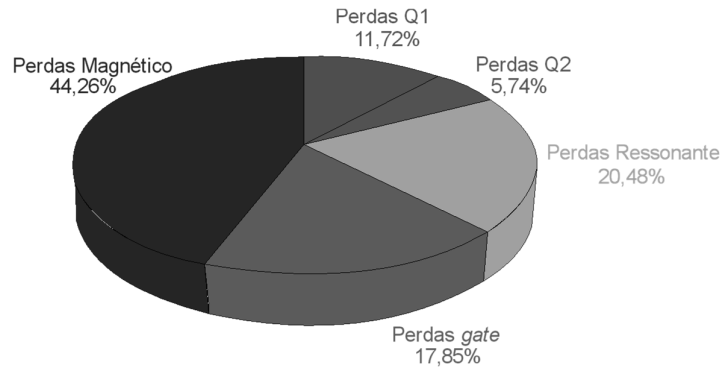
Figura 6.7 - Perdas Núcleo de acordo com a frequência de operação



Fonte: Adaptação de (THORNTON ELETRÔNICA LTDA., 2008)

Assim utilizado a densidade de fluxo de 100mT, neste ponto de operação. Através do equacionamento dos capítulos anteriores para as perdas nos interruptores somados às perdas do circuito ressonante, retificador e magnético, tem-se uma eficiência de 78,354%. A divisão dessas podem ser observadas na Figura 6.8. Analisando-se, o maior percentual de perdas é relativo ao dispositivo magnético. Isso se deve à limitação do material magnético em operar em altas frequências.

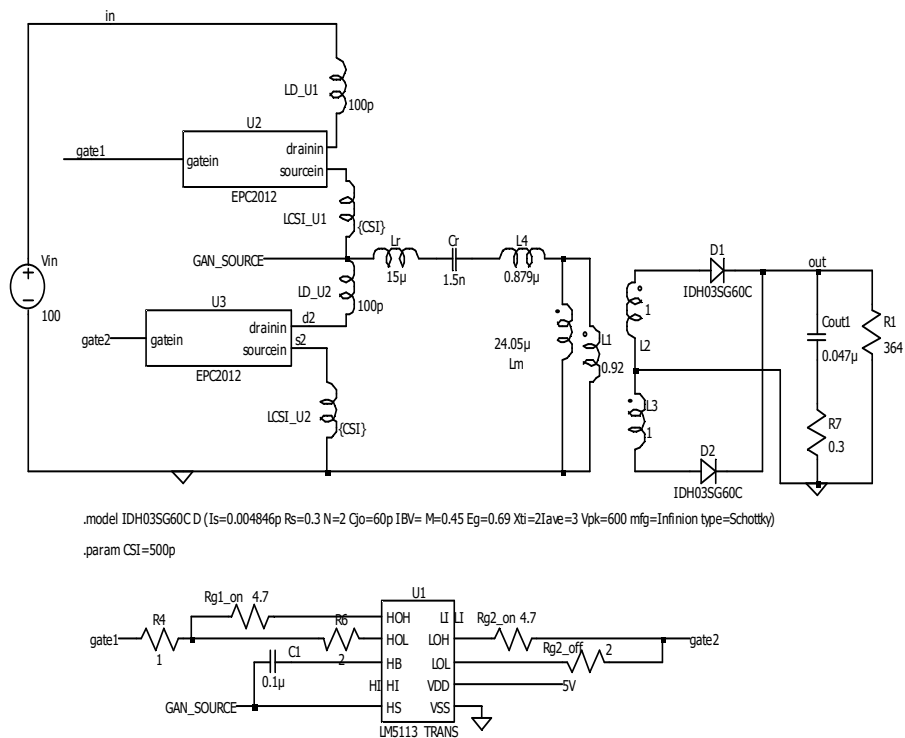
Figura 6.8 - Divisão das perdas conversor ressonante LLC



## 6.5 ANÁLISE VIA SIMULAÇÃO DO CONVERSOR LLC

Para o mesmo método de simulação empregado para os conversores *buck* síncrono e *buck* síncrono quase ressonante nos capítulos 4 e 5, respectivamente, a simulação é realizada com auxílio do LTspice©. Na Figura 6.9 é apresentado o esquemático para simulação do conversor ressonante tipo LLC.

Figura 6.9 - Esquemático para simulação conversor LLC, LTspice©



Na Figura 6.9 pode ser verificado três indutores associados de forma a configurar um transformador, sendo as indutâncias associadas de modo a criar a relação de espiras desejada entre primário e secundário. Foram empregados os modelos dos interruptores (EPC, 2012a) e dos diodos (INFINEON, 2012) de forma a criar uma maior confiabilidade para o resultado. No entanto para o conjunto indutor ressonante e transformador não foram considerados os modelos reais destes, podendo assim criar uma maior diferença entre resultados de simulação e experimentais.

A partir formas de onda de tensão e corrente de entrada, Figura 6.10, é perceptível o comportamento ressonante. Na Tabela 6.3 são apresentados os valores médios de entrada do conversor ressonante.

Figura 6.10 - Tensão e corrente de entrada conversor ressonante LLC

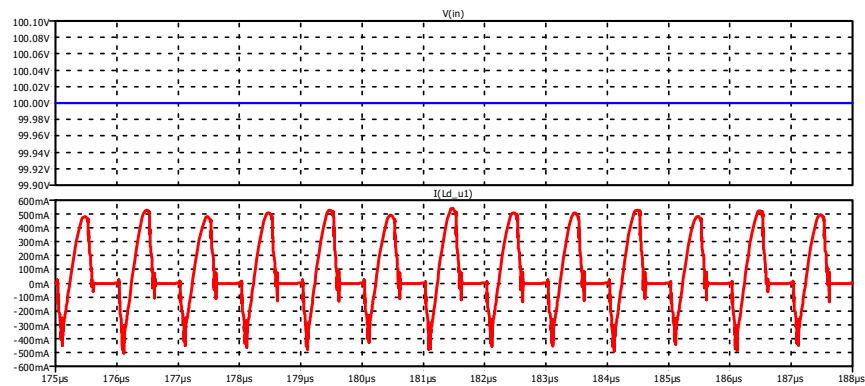


Tabela 6.3 - Valores médios de Entrada do conversor LLC, via simulação

| Parâmetro           | Valor                     |
|---------------------|---------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 100V$     |
| Corrente de Entrada | $I_{in_{med}} = 80,009mA$ |

O comportamento de saída é demonstrado na Figura 6.11. Da mesma forma são exibidos os valores médios de saída na Tabela 6.4.

Figura 6.11 - Tensão e corrente de saída do conversor LLC, simulação LTSPICE©

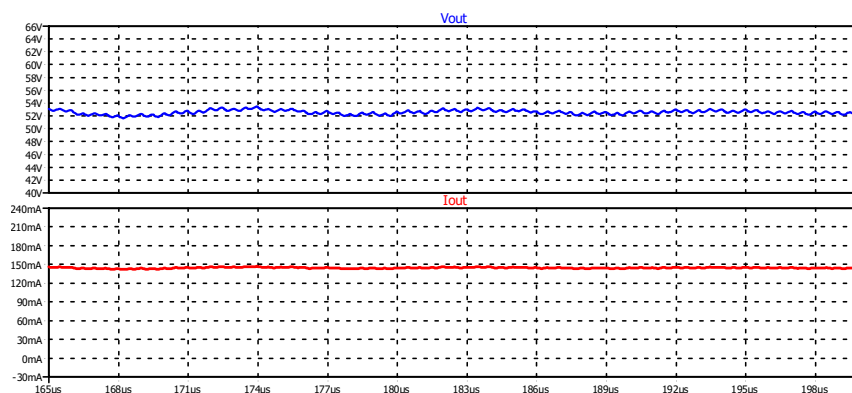


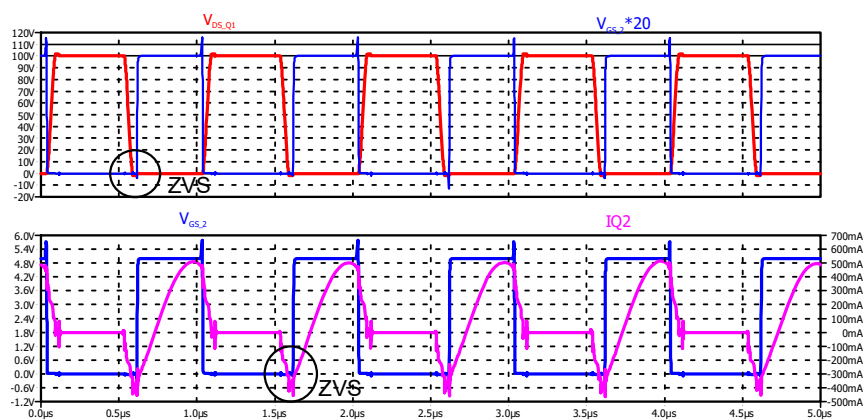
Tabela 6.4 - Valores médios de Saída do conversor LLC, via simulação

| Parâmetro         | Valor                      |
|-------------------|----------------------------|
| Tensão de Saída   | $V_{out_{med}} = 52,647V$  |
| Corrente de Saída | $I_{out_{med}} = 144,64mA$ |

Desta maneira é possível avaliar a eficiência do conversor. Sendo obtido uma potência de entrada  $P_{in}$  de 8,0009 W e uma potência de saída de 7,6147 W; resultando em uma eficiência de 95,077%. Devido ao modelo do transformador não estar completo pode haver uma discrepância entre as eficiências apresentadas em simulação e experimentalmente.

O comportamento ZVS via simulação pode ser verificado na Figura 6.12.

Figura 6.12 - Verificação ZVS via simulação LTspice©



Como pode ser verificado na imagem acima quando o interruptor é acionado a corrente está conduzindo em sentido oposto, caracterizando o comportamento ZVS. Verificando-se a parcela de perdas via LTSPICE© de cada um dos componentes obtém-se a Tabela 6.5.

Tabela 6.5 - Dissipação de potência por elementos no conversor LLC

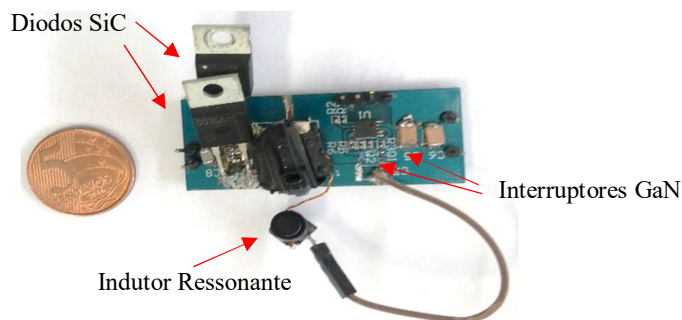
| Parâmetro                         | Valor                                 | Porcentagem |
|-----------------------------------|---------------------------------------|-------------|
| <b>Perda Total</b>                | $P_{loss_{total}} = 386,2 \text{ mW}$ | 100%        |
| <b>Perda Q1</b>                   | $P_{loss_{Q1}} = 9,884 \text{ mW}$    | 2,593 %     |
| <b>Perda Q2</b>                   | $P_{loss_{Q2}} = 2,012 \text{ mW}$    | 0,521 %     |
| <b>Perda Capacitor Ressonante</b> | $P_{loss_{Cr}} = 3,916 \text{ mW}$    | 1,014 %     |
| <b>Perda Circuito Retificador</b> | $P_{loss_{Ret}} = 138,77 \text{ mW}$  | 35,945 %    |

A tabela apresenta uma redução significativa nas perdas sobre os interruptores. Os interruptores representam cerca de 30% das perdas, a parcela mais significativa das perdas é relacionada ao circuito retificador. Como para a simulação no LTSpice© não foi considerado o modelo do material magnético, assim estas perdas não são observadas na Tabela 6.5.

## 6.6 ANÁLISE EXPERIMENTAL CONVERSOR LLC

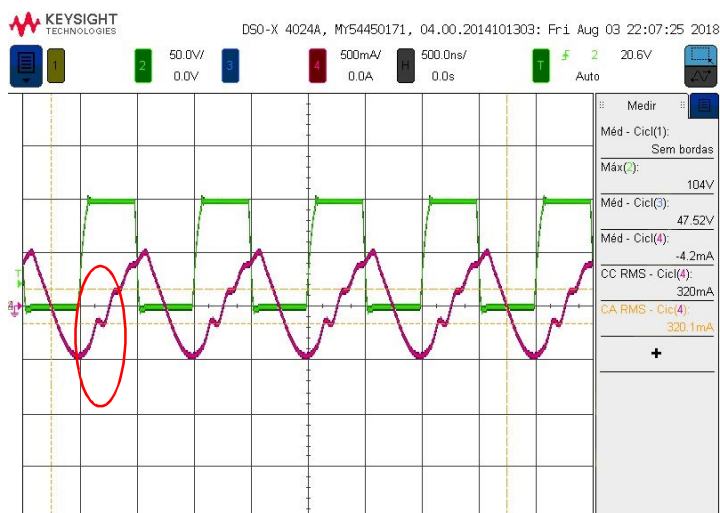
Para realizar-se a análise experimental do conversor LLC uma placa de circuito impresso é utilizada da mesma forma que os demais conversores. Como observado anteriormente, por possuir uma saída contínua utiliza-se uma ponte retificadora é empregada na saída. Devido a operação em 1 MHz dos interruptores existe a necessidade de se usar diodos rápidos, desta forma diodos de carbeto de silício (SiC) do tipo IDH03SG60C (INFINEON, 2012). Como já mencionado, uma das vantagens do conversor LLC é a integração entre o transformador e o indutor ressonante, no entanto na prática a montagem desse dispositivo possui dificuldades. Assim, houve necessidade de inclusão de um indutor em série para aumento da indutância ressonante. A placa de circuito impresso pode ser observada na Figura 6.13.

Figura 6.13 - Placa circuito impresso conversor LLC



De forma a verificar-se o comportamento ZVS, a tensão sobre os interruptores e a corrente ressonante são analisadas, Figura 6.14.

Figura 6.14 - Tensão sobre o interruptor Q2 e corrente ressonante do conversor LLC. Canal 2 - Tensão sobre interruptor Q2 (50 V/div); Canal 4 - Correntes ressonante (500 mA/div). Escala horizontal 500 ns/div



Como já observado, a corrente de ressonante possui um comportamento distorcido causado pela corrente magnetizante, desta forma onde essa é igual a ressonante ocorre o ZVS do conversor, (HUANG, 2010). Igualmente às demais topologias, a tensão máxima nos interruptores vista na Figura 6.14 é inferior ao máximo do interruptor, desta forma não causando danos a mesmo.

O comportamento de entrada e saída podem ser observados na Figura 6.15(a) e Figura 6.15(b), e os valores médios são apresentados na Tabela 6.6.

Figura 6.15 - Resultados experimentais carga nominal LLC, tensão e corrente: (a)Entrada e (b)Saída. Canal 1 - Tensão de entrada (50 V/div); Canal 3: (a) Correntes de entrada (500 mA/div) e (b) Tensão de saída (20 V/div); Canal 4 – Corrente de saída (50 mA/div). Escala horizontal: (a) 500 ns/div e (b) 2  $\mu$ s/div.

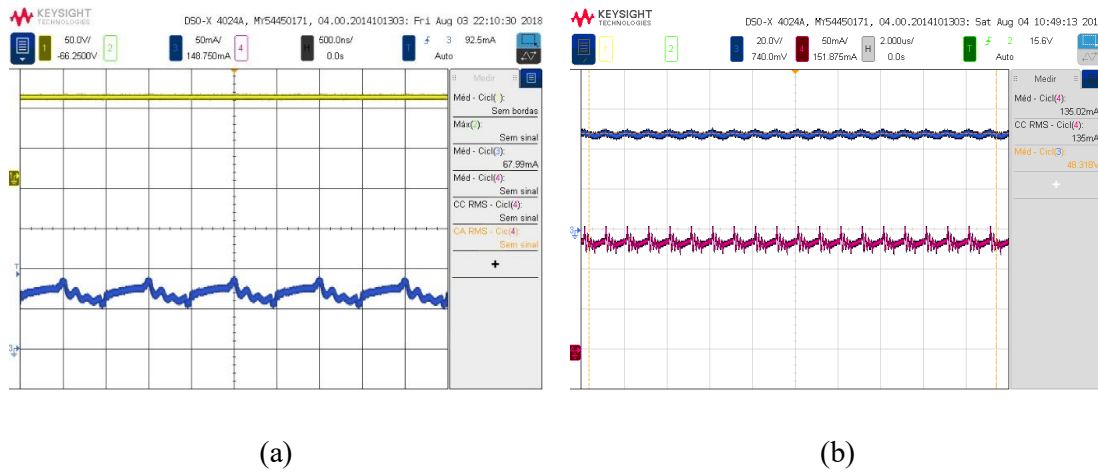
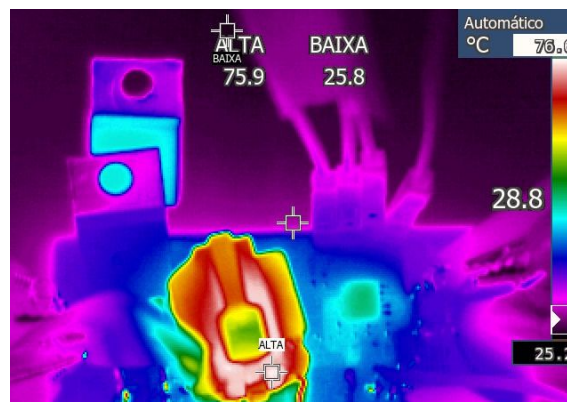


Tabela 6.6 - Resultados experimentais médios para carga nominal conversor LLC

| Parâmetro           | Valor                      |
|---------------------|----------------------------|
| Tensão de Entrada   | $V_{in_{med}} = 99,85V$    |
| Corrente de Entrada | $I_{in_{med}} = 88,95mA$   |
| Tensão de Saída     | $V_{out_{med}} = 48,988V$  |
| Corrente de Saída   | $I_{out_{med}} = 136,36mA$ |

A temperatura está diretamente associada as perdas, desta forma é esperado uma maior perda para o magnético, Figura 6.16.

Figura 6.16 - Temperatura conversor LLC





Como pode ser observado a maior temperatura está relacionada ao magnético, desta maneira os demais dispositivos com temperaturas próximas de 30°C. Da mesma forma realizada com as outras topologias, um analisador de potência foi utilizado para a correta medição da eficiência do conversor, sendo esta de 75,212%.

## 7 COMPARATIVO DE TOPOLOGIAS

Este capítulo visa comparar os aspectos das três topologias propostas neste trabalho, buscando perceber os principais aspectos de cada uma destas. Desta forma foi realizado o comparativo via cálculo, simulação e experimental.

### 7.1 COMPARATIVO VIA CÁLCULO

Para as três topologias foram analisados a estimativa das perdas por topologia de acordo com as principais características dos conversores *buck* síncrono, *buck* síncrono quase-ressonante e conversor ressonante serie paralelo tipo LLC. Na Tabela 7.1 são apresentadas as perdas no interruptor para cada umas das topologias.

Tabela 7.1 - Comparativo perdas interruptores entre topologias para carga nominal, via cálculo

| Topologia                             | Dispositivo    | Perdas |
|---------------------------------------|----------------|--------|
| <b>Buck Síncrono</b>                  | Interruptor Q1 | 1,116W |
|                                       | Interruptor Q2 | 0,807W |
| <b>Buck Síncrono Quase-Ressonante</b> | Interruptor Q1 | 0,568W |
|                                       | Interruptor Q2 | 0,619W |
| <b>Conversor LLC</b>                  | Interruptor Q1 | 0,245W |
|                                       | Interruptor Q2 | 0,122W |

Como pode ser verificado, as perdas reduziram significativamente com a introdução das técnicas de comutação suave. Quando relativo a eficiência dos sistemas via cálculo, tem-se 74% para o *buck* síncrono, 81,912% para o *buck* quase-ressonante e 78,354% para o LLC. Como já analisado a eficiência do LLC foi diminuída por uma deficiência do material magnético utilizado.

## 7.2 COMPARATIVO VIA SIMULAÇÃO

Da mesma forma realizada via cálculo o comparativo das perdas nos interruptores, Tabela 7.2.

Tabela 7.2 - Comparativo perdas interruptores entre topologias para carga nominal, via simulação

| Topologia                             | Dispositivo    | Perdas    |
|---------------------------------------|----------------|-----------|
| <b>Buck Síncrono</b>                  | Interruptor Q1 | 1,4177W   |
|                                       | Interruptor Q2 | 1,1324W   |
| <b>Buck Síncrono Quase-Ressonante</b> | Interruptor Q1 | 0,35349 W |
|                                       | Interruptor Q2 | 0,90983 W |
| <b>Conversor LLC</b>                  | Interruptor Q1 | 0,09884W  |
|                                       | Interruptor Q2 | 0,02012W  |

Via simulação é constatado o mesmo comportamento por cálculo, redução das perdas com a aplicação das técnicas de comutação suave. Quando relativo a eficiência dos sistemas calculada, tem-se 76,184%. para o *buck* síncrono, 85,754 %. para o *buck* quase-ressonante e 95,077% para o LLC. O alto valor de eficiência para o LLC ocorre devido a não utilização do modelo do magnético.

## 7.3 COMPARATIVO EXPERIMENTAL

Para o comparativo experimental será verificado a temperatura dos interruptores, visto a dificuldade de medição das correntes e tensões de cada componente devido ao seu encapsulamento. Na Tabela 7.3 é apresentado a temperatura dos interruptores de acordo com a topologia empregada.

Tabela 7.3 - Comparativo perdas interruptores entre topologias para carga nominal, experimentalmente

| Topologia                             | Dispositivo    | Temperatura |
|---------------------------------------|----------------|-------------|
| <b>Buck Síncrono</b>                  | Interruptor Q1 | 104°C       |
|                                       | Interruptor Q2 | 87,1°C      |
| <b>Buck Síncrono Quase-Ressonante</b> | Interruptor Q1 | 51,8°C      |
|                                       | Interruptor Q2 | 54°C        |
| <b>Conversor LLC</b>                  | Interruptor Q1 | 30°C        |
|                                       | Interruptor Q2 | 30°C        |

As temperaturas vistas acima reduzem da mesma forma que as perdas nos comparativos anteriores. A eficiência experimental para cada um dos sistemas é de 77,049% para o *buck* síncrono, 81,717% para o *buck* quase-ressonante e 75,212% para o conversor LLC, sendo a baixa eficiência do LLC já explicada.



## CONSIDERAÇÕES FINAIS

O GaN foi um grande avanço em semicondutores, no entanto ainda possui alguns problemas quando utilizado em sistemas de baixa potência (PATEL; COSTINETT, 2017), no entanto tal comportamento pode ser reduzido com auxílio de técnicas de comutação suave. Os conversores ressonantes durante muitas décadas foram as únicas soluções para o aumento da frequência de comutação, essas podem agora aliar-se a tecnologias novas de semicondutores existentes no mercado.

O grande problema dos conversores ressonantes está em seu projeto, pois estes dependem de diversas variáveis e qualquer modificação pode causar mudança do ponto de operação e assim ocorrer algum distúrbio no comportamento do conversor. Os conversores quase-ressonantes quando aplicados em conjunto com semicondutores GaN possuem algumas limitações devido a capacitância intrínseca de saída do dispositivo e, assim ocorrem limitações de ganho do sistema.

Em conversores LLC, o dispositivo GaN não emprega limitações ao sistema, visto que as características intrínsecas do interruptor não estão diretamente atreladas ao comportamento do filtro ressonante. Sendo a capacitância intrínseca somente utilizada para o cálculo do tempo morto do sistema.

Com este trabalho conclui-se que o uso de comutação suave auxilia o aumento da eficiência, visto que com este é possível obter a característica ZVS e assim reduzir-se as perdas em comutação. Mesmo com o avanço da tecnologia na área dos semicondutores, ainda o maior problema deste está nas perdas por comutação, o que neste trabalho é reduzido com o uso de topologias em comutação suave.



## REFERÊNCIAS

- ANG, S.; OLIVA, A. Resonant Converters. In: ANG, S.; OLIVA, A. *Power Switching Converters*. 2ª. ed. Boca Raton, FL: Taylor & Francis Group, 2005. Cap. 3, p. 69-128.
- ARSOV, G. L.; MIRČEVSKI, S. The Sixth Decade of the Thyristor. *Electronics*, v. 14, p. 3-7, Junho 2010. ISSN 1450-5843.
- AYYANAR, R.; MOHAN, N.; PERSSON, E. Soft-Switching in DC-DC Converters: Principles, Practical Topologies, Design Techniques, Latest Developments. *University of Minnesota*, 2002. Disponível em: <[http://aboutme.samexent.com/classes/spring09/ee5741/SoftSwitching\\_Lecturenotes.pdf](http://aboutme.samexent.com/classes/spring09/ee5741/SoftSwitching_Lecturenotes.pdf)>. Acesso em: Junho 2018.
- BALIGA, B. J. et al. The insulated gate transistor: A new three-terminal MOS-controlled bipolar power device. *IEEE Transactions on Electron Devices*, v. 31, p. 821 - 828, Junho 1984.
- BELLAR, M. D. et al. A Review of Soft-Switched DC-AC Converters. *IEEE TRANSACTIONS ON INDUSTRY APPLICATIONS*, v. 34, p. 847-860, Julho-Agosto 1998. ISSN 1939-9367.
- BOURNS. SRR1210 Series - Shielded SMD Power Inductors, Março 2018. Disponível em: <[http://www.bourns.com/docs/product-datasheets/srr1210.pdf?sfvrsn=2be104be\\_10](http://www.bourns.com/docs/product-datasheets/srr1210.pdf?sfvrsn=2be104be_10)>. Acesso em: Abril 2018.
- CHEASTY, P. et al. Benchmark of Power Packaging for DC/DC and AC/DC Converters. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, v. 17, n. 1, p. 141-150, Janeiro 2002.
- CHEN, G.; XU, D.; LEE, Y.-S. A family of soft-switching phase-shift bidirectional DC-DC converters: synthesis, analysis, and experiment. *Power Conversion Conference. Anais. Osaka: IEEE*, p. 122-127, 2012.
- CHOI; FAIRCHILD SEMICONDUCTOR. *Design Considerations for an LLC Resonant Converter*. Fairchild Power Seminar 2007. [S.l.]: Fairchild Semiconductor. 2007.
- COSSETIN, M. R. *ANÁLISE E DESENVOLVIMENTO DE SISTEMA ELETRÔNICO DE ILUMINAÇÃO COM LEDS DE POTÊNCIA EMPREGANDO CONVERSOR RESSONANTE E INDUTOR VARIÁVEL*. Tese (Doutorado em Engenharia Elétrica) - Universidade Federal de Santa Maria. Santa Maria. 2017.
- DEPARTMENT OF ELECTRICAL, COMPUTER AND ENERGY ENGINEERING. ECEN 5817 - Resonant and Soft-Switching Techniques in Power Electronics - Spring 2014: Supplementary Notes and Materials, 2014. Disponível em: <<http://ecee.colorado.edu/~ecen5817/notes.html>>. Acesso em: 19 julho 2017.



DUARTE, R. R. *ESTUDO COMPARATIVO ENTRE SEMICONDUTORES DE SILÍCIO E NITRETO DE GÁLIO EM CIRCUITOS DE ACIONAMENTO DE LEDS*. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Santa Maria. Santa Maria. 2017.

DUSMEZ, S.; COOK, A.; KHALIGH, A. Comprehensive analysis of high quality power converters for level 3 off-board chargers. *Conference: Vehicle Power and Propulsion Conference (VPPC)*, Chicago, IL, USA, Setembro 2011.

EPC. APPLICATION NOTE: AN002 - Fundamentals of Gallium Nitride Power Transistors. *EFFICIENT POWER CONVERSION CORPORATION*, 2011. Disponível em: <[http://epc-co.com/epc/Portals/0/epc/documents/product-training/Appnote\\_GaNfundamentals.pdf](http://epc-co.com/epc/Portals/0/epc/documents/product-training/Appnote_GaNfundamentals.pdf)>. Acesso em: Abril 2018.

EPC. datasheet EPC2012 – Enhancement Mode Power Transistor, 2012a. Disponível em: <[http://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2012\\_datasheet.pdf](http://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2012_datasheet.pdf)>. Acesso em: Maio 2018.

EPC. EPC2012 - Enhancement Mode Power Transistor. *EFFICIENT POWER CONVERSION CORPORATION*, 2012b. Disponível em: <<http://epc-co.com/epc/Products/eGaNfETsandICs/EPC2012.aspx>>. Acesso em: Abril 2018.

EPC. APPLICATION NOTE: AN003: Using Enhancement Mode GaN-on-Silicon Power FETs (eGaN® FETs). *EFFICIENT POWER CONVERSION CORPORATION*, maio 2017. Disponível em: <[http://epc-co.com/epc/Portals/0/epc/documents/product-training/using\\_gan\\_r4.pdf](http://epc-co.com/epc/Portals/0/epc/documents/product-training/using_gan_r4.pdf)>.

FLACK, T. J.; PUSHPAKARAN, B. N.; BAYNE, S. B. GaN Technology for Power Electronic Applications: A Review. *Journal of ELECTRONIC MATERIALS*, 45, n. 6, 2016.

HINOV, N. L.; RANGELOV, N. R. Buck ZVS DC-DC Quasi-Resonant Converter: Design, Modeling, Simulation and Experimentation. *ANNUAL JOURNAL OF ELECTRONICS*, Bulgaria, Abril 2015.

HOFT, R. G. *Power electronics for the next century*. Conference Record of the Power Conversion Conference. Yokohama, Japan: [s.n.]. 1993.

HUANG, H. *Designing an LLC Resonant Half-Bridge Power Converter*. Power Supply Design Seminar. [S.l.]: Texas Instruments Incorporated. 2010.

INFINEON. Application Note AN 2012-09:Resonant LLC Converter: Operation and Design 250W 33Vin 400Vout Design Example. *Infineon*, 2012. Disponível em: <[https://www.infineon.com/dgdl/Application\\_Note\\_Resonant+LLC+Converter+Operation+and+Design\\_Infineon.pdf?fileId=db3a30433a047ba0013a4a60e3be64a1](https://www.infineon.com/dgdl/Application_Note_Resonant+LLC+Converter+Operation+and+Design_Infineon.pdf?fileId=db3a30433a047ba0013a4a60e3be64a1)>. Acesso em: 2018 Fevereiro.

INFINEON. IDH03SG60C - 3rd Generation thinQ! SiC Schottky Diode. *INFINEON*, 2012. Disponível em: <[https://www.infineon.com/dgdl/Infineon-IDH03SG60C-DS-v02\\_03-en.pdf?fileId=db3a30431ff98815012019e44a933f33](https://www.infineon.com/dgdl/Infineon-IDH03SG60C-DS-v02_03-en.pdf?fileId=db3a30431ff98815012019e44a933f33)>. Acesso em: Junho 2018.

IR. Application Note AN-1160:Design of Resonant Half-Bridge converter using IRS2795(1,2) Control IC. *International Rectifier*, 2010. Disponível em: <<https://www.infineon.com/dgdl/an-1160.pdf?fileId=5546d462533600a40153559a85df1115>>. Acesso em: Maio 2018.

JOHNSON, J. Improving Buck Converter Light-Load Efficiency. *POWER SUPPLY DESIGN*, 2015. Disponível em: <[http://www.power-mag.com/pdf/feature\\_pdf/1447858096\\_Intersil\\_Feature\\_Layout\\_1.pdf](http://www.power-mag.com/pdf/feature_pdf/1447858096_Intersil_Feature_Layout_1.pdf)>. Acesso em: Abril 2018.

JUNIOR, J. B. V. et al. Apostila de Eletrônica de Potência. *Passei Direto*, 2009. Disponível em: <<https://www.passeidireto.com/arquivo/19495728/apostila-de-eletronica-de-potencia-i---ufu>>. Acesso em: Setembro 2018.

KAZIMIERCZUK, M. K.; CZARKOWSKI, D. *Resonant Power Converters*. New Jersey: John Wiley & Sons, 2011.

KOREC, J. Appendix: Power Loss Calculation. In: KOREC, J. *Low Voltage Power MOSFETs: Design, Performance and Applications*. ISBN 978-1-4419-9319-9. ed. New York: Springer, v. VII, 2011. p. 57.

KUMAR, A. S.; REDDY, P. K. Design & Implementation of Zero Voltage Switching Buck Converter. *Journal of Engineering Research and Applications*, v. IV, p. pp.193-198, Setembro 2014. ISSN : 2248-9622.

LAKKAS, G. MOSFET power losses and how they affect power-supply efficiency. *Texas Instruments*, 2016. Disponível em: <[http://www.ee.co.za/wp-content/uploads/2016/04/EngineerIT\\_14\\_04\\_2016\\_42-44.pdf](http://www.ee.co.za/wp-content/uploads/2016/04/EngineerIT_14_04_2016_42-44.pdf)>. Acesso em: abril 2018.

LIDOW, A. et al. *GaN TRANSISTORS FOR EFFICIENT POWER CONVERSION*. 2ª. ed. United Kingdom: John Wiley & Sons Ltd., 2015.

LIDOW, A.; HERMAN, T.; COLLINS, H. W. Power Mosfet Technology. *International Rectifier Corporation - Semiconductor Division*, California, 1979.

LIU, K.-H.; LEE, F. C. *Resonant Switches - A Unified Approach to Improve Performances of Switching Converters*. INTELEC '84 - International Telecommunications Energy Conference. New Orleans, LA, USA, USA: IEEE. 1984.

LIU, Z. *Characterization and Failure Mode Analysis of Cascode GaN HEMT*. Blacksburg, Virginia: Virginia Polytechnic Institute, 2014.

LUTZ, J. et al. *Semiconductor Power - Physics, Characteristics, Reliability*. [S.l.]: Springer, 2011.

MASSACHUSETTS INSTITUTE OF TECHNOLOGY. In Search of Powerful Circuits: Developments in Very High Frequency Power Conversion. *Massachusetts Institute of Technology - Laboratory for Electromagnetic and Electronic Systems*, 2014. Disponível em: <<https://pdfs.semanticscholar.org/presentation/d386/8c202ababd2b9b5cb817c1face2016ea1da7.pdf>>. Acesso em: Junho 2018.

MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. Ressonant Converters: Zero-Voltage and/or Zero Current Switching. In: MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. *Power Electronics: Converters, Applications, and Design*. 2ª. ed. [S.l.]: John Wiley & Sons, 1995. Cap. 9, p. 249-295.

ON SEMICONDUCTOR. AND9135/D - LC Selection Guide for the DC-DC Synchronous Buck Converter. *ON SEMICONDUCTOR*, 2018. Disponível em: <<http://www.onsemi.com/pub/Collateral/AND9135-D.PDF>>.

OUROLUX. SUPERLED OURO 9W. *Ourolux*, 2018a. Disponível em: <[http://www.ourolux.com.br/produto\\_detalhe/superled-ouro-100](http://www.ourolux.com.br/produto_detalhe/superled-ouro-100)>. Acesso em: Setembro 2018.

OUROLUX. Ficha Técnica: SuperLED Linha Ouro. *OUROLUX*, 2018b. Disponível em: <[http://www.ourolux.com.br/Adm/userfiles/20180917014324Lamina\\_Tecnica\\_Linha\\_Ouro\\_14-09-18.pdf](http://www.ourolux.com.br/Adm/userfiles/20180917014324Lamina_Tecnica_Linha_Ouro_14-09-18.pdf)>. Acesso em: Setembro 2018.

PATEL, R.; COSTINETT, D. D. Loss Model for Gallium Nitride DC-DC Buck Converter. *The Journal of Undergraduate Research at the University of Tennessee*, v. 8 , 2017. ISSN ISSN: 2330-4715.

POMILIO, J. A. CONVERSORES COM OUTRAS TÉCNICAS DE COMUTAÇÃO SUAVE. In: POMILIO, J. A. *FONTES CHAVEADAS*. Campinas: UNICAMP, 2014. Cap. 5.

QUINN, C. A.; DALAL, D. B. Empowering the Electronics Industry: A Power Technology Roadmap. *CPSS TRANSACTIONS ON POWER ELECTRONICS AND APPLICATIONS*, v. 2, p. 306 - 319, Dezembro 2017. ISSN 2475-742X.

RASHID, H. *Power Electronics Handbook: Devices, Circuits, and Applications*. 3ª. ed. [S.l.]: Butterworth- Heinemann, 2011.

RODRÍGUEZ, M.; ZHANG, Y.; MAKSIMOVIĆ, D. High-Frequency PWM Buck Converters Using GaN-on-SiC HEMTs. *IEEE Transactions on Power Electronics*, 29, 2014.

S, R.; RAJAGOPALAN, S. 480-W, 97%  $\eta$ , Ultra-Compact (480 W/in<sup>3</sup>), Bidirectional DC-DC Reference Design. *Texas Instruments - TI Designs*, 2017. Disponível em: <<http://www.ti.com/lit/ug/tidubw1a/tidubw1a.pdf>>. Acesso em: abril 2018.

STMICROELECTRONICS. AN2450 Application note - LLC resonant half-bridge converter design guideline. *STMicroelectronics*, 2014. ISSN DocID12784 Rev 6. Disponível em: <[https://www.st.com/content/ccc/resource/technical/document/application\\_note/31/fb/59/5e/93/8c/42/b9/CD00143244.pdf/files/CD00143244.pdf/jcr:content/translations/en.CD00143244.pdf](https://www.st.com/content/ccc/resource/technical/document/application_note/31/fb/59/5e/93/8c/42/b9/CD00143244.pdf/files/CD00143244.pdf/jcr:content/translations/en.CD00143244.pdf)>. Acesso em: Abril 2018.

SZE, S. M.; NG, K. K. *Physics of Semiconductor Devices*. New Jersey: John Wiley & Sons, v. 3ª Edição, 2007.

TABISZ, W. A.; GRADZKI, P. M.; LEE, F. C. Y. Zero-Voltage-Switched Quasi-Resonant Buck and Flyback Converters-Experimental Results at 10 MHz. *IEEE TRANSACTIONS ON POWER ELECTRONICS*, v. 4, n. 2, Abril 1989. ISSN: 1941-0107.

TEXAS INSTRUMENTS. History of innovation. *Texas Instruments*, 2018a. Disponível em: <<http://www.ti.com/corp/docs/company/history.html>>. Acesso em: Maio 2018.

TEXAS INSTRUMENTS. datasheet LM5113 - 100 V 1.2-A / 5-A, Half-Bridge Gate Driver for Enhancement Mode GaN FETs. *TEXAS INSTRUMENTS*, 2018b. Disponível em: <<http://www.ti.com/product/LM5113/toolssoftware>>. Acesso em: Abril 2018.

THORNTON ELETRÔNICA LTDA. Catálogo Thornton. *Thornton Eletrônica Ltda.*, 2008. Disponível em: <<http://www.thornton.com.br/pdf/CATALOGO%20THORNTON.pdf>>. Acesso em: Junho 2018.

TUITE, D. Low-Load Efficiency. *Electronic Design*, 29 Agosto 2010. Disponível em: <<http://www.electronicdesign.com/archive/low-load-efficiency>>. Acesso em: Abril 2018.

U.S DEPARTMENT OF ENERGY. *U.S Department of Energy - Electricity Delivery & Energy Reliability*, 2011. Disponível em: <[https://www.energy.gov/sites/prod/files/oeprod/DocumentsandMedia/OE\\_Power\\_Electronics\\_Program\\_Plan\\_April\\_2011.pdf](https://www.energy.gov/sites/prod/files/oeprod/DocumentsandMedia/OE_Power_Electronics_Program_Plan_April_2011.pdf)>. Acesso em: Junho 2018.

WILLIAMS, A. *FUNDAMENTALS OF MAGNETICS DESIGN: INDUCTORS AND TRANSFORMERS*. IEEE Long Island Section. [S.l.]: IEEE. 2011.

YANG, C.-H. et al. *Loss Analysis of Half-Bridge LLC Resonant Converter*. 2013 1st International Future Energy Electronics Conference (IFEEEC). Tainan, Taiwan: [s.n.]. 2013. p. 155-160.

ZHANG, J. *Bidirectional DC-DC Power Converter Design Optimization, Modeling and Control*. Blacksburg. 2008.

ZHANG, Y.; RODRIGUEZ, M.; MAKSIMOVIC', D. High Frequency Synchronous Buck Converter using GaN-on-SiC HEMTs, Denver, 2013.

ZUREK, S. Qualitative FEM study of proximity loss reduction by various winding configurations, Part 1. *Transformers Magazine*, v. 3, n. 1, p. 70, Janeiro 2016a.

ZUREK, S. Qualitative FEM study of proximity loss reduction by various winding configurations, Part 2. *Transformers Magazine*, v. 3, n. 2, p. 72, Abril 2016b.

## APÊNDICE A - ANÁLISE LÂMPADA LED COMERCIAL

Com objetivo de se realizar um comparativo futuro entre os sistemas propostos e os existentes no mercado, utilizou-se a lâmpada LED Orolux 9 W de forma a adquirir-se os dados da carga LED. Por se tratar de uma lâmpada comercial, essa possui como entrada em tensão alternada. Na Figura A. 1 é apresentada a lâmpada LED 9W.

Figura A. 1 - Lâmpada Orolux SuperLED 9W



Fonte: (OURLUX, 2018a)

Somente o conjunto LED será utilizado como base para os experimentos deste trabalho, desta forma o conhecimento básico sobre esses é indispensável, assim são apresentados os dados básicos da lâmpada, Tabela A. 1.

Tabela A. 1 - Característica Lâmpada SuperLED

| <b>Característica</b>              | <b>Valor</b> |
|------------------------------------|--------------|
| <b>Potência</b>                    | 9 W          |
| <b>Tensão de entrada</b>           | 100 – 240 V  |
| <b>Índice de Reprodução de Cor</b> | > 80         |
| <b>Temperatura de Cor</b>          | 2700 K       |
| <b>Fluxo Luminoso</b>              | 860 lm       |

Fonte: (OURLUX, 2018b)

Conhecendo-se as características da lâmpada LED, essa é analisada experimentalmente de forma a obter-se a potência, tensão e corrente de saída. Assim analisando-se a potência de saída via osciloscópio tem-se a Figura A. 2. No entanto para melhor análise utiliza-se um analisador de potência, Figura A. 3.

Figura A. 2 - Comportamento da saída na carga LED via osciloscópio. Canal 1 - Tensão de entrada (500 V/div); Canal 2 - Corrente de entrada (500 mA/div); Matemático – Potência de Entrada (5W/div). Escala horizontal 50 ms/div

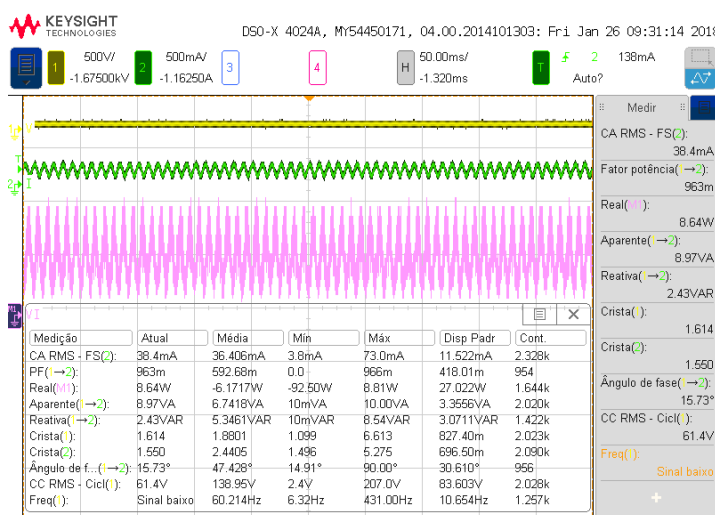


Figura A. 3 - Dados entrada (CA) e saída (CC) lâmpada LED via analisador de potência

