

**UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

William Guidolin da Rosa

**METODOLOGIA DE PROJETO DE UM INVERSOR
RESSONANTE AUTO-OSCILANTE OPERANDO EM ALTA
FREQUÊNCIA PARA APLICAÇÕES A LED**

**Santa Maria, RS
2019**

PPGEE/UFSM, RS

da Rosa, William Guidolin

Mestre 2019

William Guidolin da Rosa

**METODOLOGIA DE PROJETO DE UM INVERSOR RESSONANTE
AUTO-OSCILANTE OPERANDO EM ALTA FREQUÊNCIA PARA
APLICAÇÕES A LED**

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, na Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Mestre em Engenharia Elétrica.**

Orientador: Prof. Dr. Álysson Raniere Seidel
Coorientador: Professor Dr. Fábio Ecke Bisogno

**Santa Maria, RS
2019**

da Rosa, William Guidolin
METODOLOGIA DE PROJETO DE UM INVERSOR RESSONANTE
AUTO-OSCILANTE OPERANDO EM ALTA FREQUÊNCIA PARA
APLICAÇÕES A LED / William Guidolin da Rosa.- 2019.
153 p.; 30 cm

Orientador: Alysson Raniere Seidel
Coorientador: Fábio Ecke Bisogno
Dissertação (mestrado) - Universidade Federal de Santa
Maria, Centro de Tecnologia, Programa de Pós-Graduação em
Engenharia Elétrica, RS, 2019

1. Inversores Ressonantes 2. Alta Frequência 3.
Circuito de Comando Auto Oscilante 4. LEDs 5.
Capacitâncias Parasitas I. Raniere Seidel, Alysson II.
Ecke Bisogno, Fábio III. Título.

Sistema de geração automática de ficha catalográfica da UFSM. Dados fornecidos pelo autor(a). Sob supervisão da Direção da Divisão de Processos Técnicos da Biblioteca Central. Bibliotecária responsável Paula Schoenfeldt Patta CRB 10/1728.

© 2019

Todos os direitos autorais reservados a William Guidolin da Rosa. A reprodução de partes ou do todo deste trabalho só poderá ser feita mediante a citação da fonte.

Endereço: CEP: 97105-310

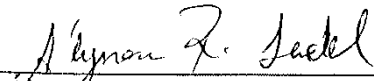
Fone; E-mail: (55) 99146-5450, williamguidolin@gmail.com

William Guidolin da Rosa

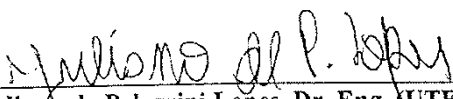
**METODOLOGIA DE PROJETO DE UM INVERSOR RESSONANTE AUTO-
OSCILANTE OPERANDO EM ALTA FREQUÊNCIA PARA APLICAÇÕES A LED**

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, na Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Mestre em Engenharia Elétrica.**

Aprovado em 05 de Fevereiro de 2019:


Alysso Raniere Seidel, Dr. Eng. (UFSM)
(Presidente Orientador)


Jonas Roberto Tibola, Dr. Eng. (UFSM)


Juliano de Pelegrini Lopes, Dr. Eng. (UTFPR)
(videoconferência)

**Santa Maria, RS
2019**

AGRADECIMENTOS

Aos professores Dr. Álysson R. Seidel e Fábio Ecke Bisogno, pela amizade, orientação e transmissão de conhecimentos. Aos colegas do GEDRE e GSEC pelas amizades, contribuições e transmissão de conhecimentos. À Universidade Federal de Santa Maria e Colégio Técnico Industrial de Santa Maria pela disponibilidade de estrutura e suporte ao desenvolvimento das atividades relacionadas ao estudo e pesquisa durante o tempo de graduação e mestrado. Ao Programa de Pós-Graduação em Engenharia Elétrica (PPGEE) pelo apoio e suporte técnico nas atividades relacionadas ao ensino e pesquisa.

À Comissão de Aperfeiçoamento de Pessoal de Nível Superior (CAPES)¹ pelo apoio financeiro.

Ao Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq) financeiro e à Fundação de Amparo à Pesquisa do Estado do Rio Grande do Sul (FAPERGS)² pelo apoio financeiro através do programa PROEX, PRPGP/UFSM, INCT-GD.

¹ O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior - Brasil (CAPES/PROEX) - Código de Financiamento 001, proc. 23038.000776/2017-54.

² O autor gostaria de agradecer o CNPq, CAPES e FAPERGS. Este trabalho foi financiado pelo governo brasileiro através do programa PROEX, PRPGP/UFSM, INCT-GD. CNPq proc 465640/2014-1, 311911/2015-3, 409632/2016-3, CAPES proc 23038.000776/2017-54, FAPERGS proc 17/2551-0000517-1.

RESUMO

Dissertação de Mestrado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria, RS, Brasil

METODOLOGIA DE PROJETO DE UM INVERSOR RESSONANTE AUTO-OSCILANTE OPERANDO EM ALTA FREQUÊNCIA PARA APLICAÇÕES A LED.

AUTOR: WILLIAM GUIDOLIN DA ROSA
ORIENTADOR: ÁLYSSON RANIERE SEIDEL, DR. ENG.
COORIENTADOR: FÁBIO ECKE BISOGNO, DR. ENG.

Neste trabalho, é proposta uma metodologia de projeto para o Inversor Ressonante Auto-Oscilante operando em alta frequência para aplicações de iluminação a *LED*. O aumento da frequência de operação em circuitos eletrônicos tem como principal vantagem redução de peso e volume dos elementos reativos do sistema, ou seja, a miniaturização e aumento da densidade de potência dos protótipos. Todavia, tal prática torna o sistema mais suscetível ao efeito dos elementos parasitas, tais como as capacitâncias dos dispositivos semicondutores de chaveamento e suas particularidades. A partir da necessidade de apurar tais efeitos, uma revisão bibliográfica das metodologias clássicas de projeto do Inversor Ressonante Auto-Oscilante é realizada, onde a preocupação com as não idealidades é desprezada. Após, empreende-se uma análise das metodologias subsequentes que surgem partir da tendência de aumento da frequência e suas considerações acerca dos elementos parasitas. Ao final, apresenta-se uma metodologia própria de projeto para o Inversor Ressonante Auto-Oscilante operando em alta frequência para aplicações a *LED*. Nesta, são consideradas contribuições realizadas por metodologias anteriores, e também propostas novas reflexões acerca do aumento da frequência e do efeito dos elementos parasitas, resultando em uma metodologia de projeto que articula argumentos existentes nas metodologias clássicas com aqueles propostos a partir da problemática existente.

Palavras Chave: Inversor Ressonante; LEDs; Alta Frequência; Capacitâncias Parasitas; Circuito de Comando Auto-Oscilante.

ABSTRACT

Master Thesis
Post-Graduation Program in Electrical Engineering
Federal University of Santa Maria, RS, Brazil

DESIGN METHODOLOGY FOR A SELF-OSCILLATING RESONANT CONVERTER OPEARTING IN HIGH FREQUENCY FOR LED APPLICATIONS

AUTHOR: WILLIAM GUIDOLIN DA ROSA
ADVISOR: ÁLYSSON RANIERE SEIDEL, DR. ENG.
CO-ADVISOR: FÁBIO ECKE BISOGNO, DR. ENG.

In this dissertation, a design methodology is proposed for the Self Oscillating Resonant Converter operating in high frequency for LED lighting applications. The high-frequency operation of electronic circuits has, as the most noticeable advantage, the reduction of weight and volume of the reactive elements in the system, such as capacitors and inductors, which imply miniaturization, increasing the power density of the prototypes. However, high-frequency operation makes the system susceptible to the effects of parasitic elements, such as the switching semiconductors terminal capacitances and its effects. In order to account for such parasitic elements, the classic design methodologies of the Self Oscillating Resonant Converter are revised, where there is no concern regarding the non-linearity of switching elements. After this revision, an analysis is made of the subsequent methodologies that appear from the new trend of frequency increase, and their considerations about parasitic elements. Finally, the proposed design methodology is presented for the Self Oscillating Resonant Converter operating in high frequency for LED applications. In the proposed design methodology, contributions made by previous methodologies are taken into account, and also new observations about the frequency increase are proposed, resulting in a design methodology that articulates considerations from the classic methodologies with the ones proposed from the current problematic.

Keywords: Resonant Inverter; LEDs; High Frequency; Parasitic Capacitances; Self-Oscillating Command Circuit.

LISTA DE FIGURAS

Figura 1 - Evolução da Eficácia Luminosa das Tecnologias de Iluminação Artificial.....	18
Figura 2 - Estrutura de um Conversor Ressonante de dois estágios aplicado à operação de LEDs.....	27
Figura 3 - Estágio Inversor Ressonante para o acionamento de LEDs investigado nesta dissertação.....	28
Figura 4 - Topologias de Inversores mais utilizadas em Inversores Ressonantes.....	30
Figura 5 - Topologias de Filtros Ressonantes.....	32
Figura 6 - Topologias de Retificadores.....	35
Figura 7 - Curva característica Tensão <i>versus</i> Corrente dos LEDs.....	38
Figura 8 - Modelo Elétrico Equivalente dos LEDs.....	39
Figura 9 - Curva Linearizada dos LEDs.....	39
Figura 10 - Circuito equivalente de um Inversor Ressonante LC Série com retificador de saída para alimentação de LEDs.....	41
Figura 11 - Inversor Ressonante LC Série com resistência equivalente dos LEDs.....	43
Figura 12 - Circuito equivalente do Inversor Ressonante LC Série com a resistência ac do conjunto Retificador com LEDs vista pelo filtro.....	44
Figura 13 – Gráfico do ganho de três filtros com fatores de qualidade diferentes em função da frequência angular normalizada.....	45
Figura 14 – Gráfico dos Argumentos da impedância para três filtros com fatores de qualidade diferentes em função da frequência normalizada.....	46
Figura 15 - Circuito equivalente do Inversor Ressonante LC Série considerando o efeito de C_{DS}	48
Figura 16 - Decréscimo da tensão de pico aplicada ao filtro em função do tempo t_s	49
Figura 17 – Compensação da tensão de barramento “E” devido ao efeito de C_{DS}	50
Figura 18 - Inversor Ressonante Auto-Oscilante.....	55
Figura 19 – Primeira etapa de operação do IRAO.....	57
Figura 20 – Segunda etapa de operação do IRAO.....	58
Figura 21 – Terceira etapa de operação do IRAO.....	59
Figura 22 – Modelo equivalente do Circuito de Comando Auto-Oscilante.....	59
Figura 23 – Principais formas de onda do Circuito de Comando Auto-Oscilante.....	60
Figura 24 – Diagrama de blocos do IRAO na forma de um sistema de controle.....	61
Figura 25 – Diagrama de blocos simplificado do IRAO.....	62
Figura 26 – Diagrama de blocos de um <i>Standard Relay Control System</i>	63
Figura 27 – Forma de onda da saída do elemento não-linear.....	64
Figura 28 – Diagrama de blocos simplificado do IRAO com a Função Descritiva.....	66
Figura 29 – Formas de ondas de entrada e saída do elemento não-linear.....	67
Figura 30 – Função Descritiva com chave ideal <i>versus</i> FD com tempo morto.....	68
Figura 31 – Gráfico de Nyquist da intersecção da partes linear e não-linear do sistema.....	70
Figura 32 – Vetores da equação de Tsytkin em diferentes frequências.....	72
Figura 33 – Hodográfico para um sistema genérico de segunda ordem.....	73

Figura 34 – Hodográficos de um oscilador <i>Wien-Bridge</i>	74
Figura 35 – Hodográficos de um IRAO alimentando uma <i>string</i> de LEDs.....	75
Figura 36 – Condições de estabilidade dos hodográficos de Tsypkin.....	76
Figura 37 – Circuito de Comando Auto-Oscilante adaptado de (RAY-LEE LIN; ZHI-QIANG WANG, 2007).....	79
Figura 38 – Circuito de Comando Auto-Oscilante adaptado de (FLORES-GARCÍA et al., 2011).....	80
Figura 39 – Diagrama de blocos do IRAO adaptado de (FLORES-GARCÍA et al., 2011).....	80
Figura 40 – Resultados experimentais comparativos entre as metodologias de projeto do IRAO que consideram o efeito da capacitância dos MOSFETs, de acordo com (MENKE et al., 2015).....	82
Figura 41 – Resumo das metodologias de projeto do IRAO que consideram o efeito da capacitância parasita.....	83
Figura 42 - Fluxograma de projeto do IRAO.....	84
Figura 43 – Formas de onda do Circuito de Comando Auto-Oscilante ideal.....	87
Figura 44 – Formas de onda do Circuito de Comando Auto-Oscilante considerando o efeito parasita das capacitâncias do MOSFET.....	87
Figura 45 – Modelo equivalente do Circuito de Comando Auto-Oscilante considerando o efeito parasita das capacitâncias do MOSFET.....	88
Figura 46 – Diagrama de blocos representativo do IRAO.....	90
Figura 47 – Diagrama de blocos simplificado do IRAO.....	91
Figura 48 – Condições de intersecção das partes linear e não-linear do sistema para o caso ideal, e para o caso onde considera-se o efeito da capacitância.....	94
Figura 49 – Diagrama construtivo do MOSFET e seus elementos parasitas.....	99
Figura 50 – Formas de onda que constituem a dinâmica de chaveamento de um MOSFET.....	100
Figura 51 – Carga solicitada pela capacitância C_{GD} do MOSFET em função da tensão V_{DS} aplicada.....	102
Figura 52 – Gráfico comparativo entre as capacitâncias equivalentes de <i>gate</i> de diferentes MOSFETs, em função da tensão V_{DS} aplicada.....	103
Figura 53 – Formas de onda da tensão v_{GS} e corrente i_G para um MOSFET IRF 640.....	106
Figura 54 - Formas de onda da tensão v_{GS} e corrente i_G para um MOSFET IRF 620.....	106
Figura 55 – Correntes de <i>gate</i> para os MOSFETs TPH3202 do IRAO em baixa frequência.....	112
Figura 56 – Integral da corrente de <i>gate</i> para os MOSFETs TPH3202 do IRAO em baixa frequência.....	113
Figura 57 - Correntes de <i>gate</i> para os MOSFETs IRF 620 do IRAO em baixa frequência.....	113
Figura 58 - Integral da corrente de <i>gate</i> para os MOSFETs IRF 620 do IRAO em baixa frequência.....	114
Figura 59 - Correntes de <i>gate</i> para os MOSFETs IRF630 do IRAO em baixa frequência.....	114
Figura 60 - Integral da corrente de <i>gate</i> para os MOSFETs IRF630 do IRAO em baixa frequência.....	115
Figura 61 - Correntes de <i>gate</i> para os MOSFETs IRF 640 do IRAO em baixa frequência.....	115
Figura 62 - Integral da corrente de <i>gate</i> para os MOSFETs IRF 640 do IRAO em baixa frequência.....	116
Figura 63 – Condições de intersecção entre a parte linear do sistema e o inverso negativo da FD em 1 MHz.....	123
Figura 64 – Comparativo entre a metodologia proposta e outras metodologias de projeto do IRAO.....	125
Figura 65 – Valor da indutância magnetizante L_M da metodologia proposta <i>versus</i> metodologia em (SEIDEL, 2004).....	126
Figura 66 - Corrente de <i>gate</i> , I_G , no MOSFET TPH 3202 do IRAO em 1 MHz (simulação).....	126
Figura 67 – Transformada de Fourier da corrente do filtro, i_f , do IRAO em 1 MHz (simulação).....	127

Figura 68 – Tensão <i>gate-to-source</i> , v_{GS} , no MOSFET TPH 3202 do IRAO em 1 MHz (simulação).....	127
Figura 69 - Corrente do filtro, i_f , do IRAO em 1 MHz (simulação)	128
Figura 70 – Correntes de <i>gate</i> e <i>Zener</i> (I_G e I_Z) e tensão <i>gate-to-source</i> (V_{GS}) para o MOSFET TPH 3202.	129
Figura 71 - Correntes de <i>gate</i> e <i>Zener</i> (I_G e I_Z) e tensão <i>gate-to-source</i> (V_{GS}) para o MOSFET IRF 620.	129
Figura 72 - Correntes de <i>gate</i> e <i>Zener</i> (I_G e I_Z) e tensão <i>gate-to-source</i> (V_{GS}) para o MOSFET IRF 630.	130
Figura 73 - Correntes de <i>gate</i> e <i>Zener</i> (I_G e I_Z) e tensão <i>gate-to-source</i> (V_{GS}) para o MOSFET IRF 640	131
Figura 74 – Manipulação matemática da tensão v_{GS} e da corrente i_G do MOSFET TPH 3202 no software matemático.	132
Figura 75 - Manipulação matemática da tensão v_{GS} e da corrente i_G do MOSFET IRF 640 no software matemático.	133
Figura 76 – Tensão v_{GS} , corrente I_{LED} , tensão V_{LED} e potência P_O do IRAO em 1 MHz (experimental).	134
Figura 77 - Tensão V_{DS} e corrente I_D no MOSFET TPH 3202 do IRAO em 1 MHz.....	135
Figura 78 - Tensão V_{DS} e corrente I_D no MOSFET TPH 3202 do IRAO em 1 MHz.....	136
Figura 79 - PCB do IRAO para a frequência de 50 kHz.	137
Figura 80 - PCB do IRAO para a frequência de 1 MHz.....	137
Figura 81 - Variação da intensidade luminosa dos LEDs através de i_f (potência máxima).	144
Figura 82 - Variação da intensidade luminosa dos LEDs através de i_f (potência mínima).....	144

LISTA DE TABELAS

Tabela 1 - Comparativo entre Desempenho, Custo e Vida útil das Tecnologias de Iluminação Artificial “ <i>Top Performance</i> ”	19
Tabela 2 – Comparativo entre Desempenho, Custo e Vida útil de Tecnologias de Iluminação Artificial.	19
Tabela 3 - Parâmetros básicos do projeto do Filtro Ressonante LC Série em alta frequência.....	42
Tabela 4 - Comparativo de Preço e Frequência de alguns osciladores CMOS.....	54
Tabela 5 - Parâmetros de projeto do filtro do IRAO em baixa frequência para investigação das capacitâncias dos MOSFETs.....	108
Tabela 6 – Componentes do filtro ressonante do IRAO em baixa frequência para investigação das capacitâncias dos MOSFETs.....	111
Tabela 7 - Elementos calculados para o filtro do IRAO operando em 1 MHz.	120
Tabela 8 - Elementos do filtro ressonante do IRAO em baixa frequência para mapeamento da capacitância. ...	121
Tabela 9 - Comparação das indutâncias magnetizantes L_M para as diferentes metodologias, experimental.	122
Tabela 10 – Comparativo entre as capacitâncias equivalentes de diferentes MOSFETs, em simulação.....	124
Tabela 11 – Comparativo entre as capacitâncias equivalentes de diferentes MOSFETs, experimental.	133
Tabela 12 - Comparação entre os parâmetros chaves de cada metodologia analisada.	138

SIMBOLOGIA

V_{LED} : Tensão nos LEDs;	i_G : Corrente no <i>gate</i> do MOSFET;
I_{LED} : Corrente nos LED.;	v_Z : Tensão nos diodos <i>Zener</i> antiparalelos;
V_{TH} : Tensão de Joelho dos LEDs;	V_Z : Tensão de ruptura dos diodos <i>Zener</i> ;
R_{LED} : Resistência Equivalente dos LEDs;	V_F : Queda direta em condução dos diodos <i>Zener</i> ;
$R_{LED_{ac}}$: Resistência Equivalente <i>ac</i> dos LEDs;	v_X : Componente fundamental da tensão v_Z ;
r_D : Resistência dinâmica dos LEDs;	K : Relação a tensão de barramento e o dobro de V_Z ;
I_S : Corrente de saturação de polarização reversa;	α_i : Relação de espiras do TC;
n_i : Fator de idealidade;	G_F : Bloco dos elementos do filtro ressonante;
k : Constante de Boltzmann;	G_M : Bloco da indutância magnetizante;
T_j : Temperatura de junção do LED;	G_{CGS} : Bloco da capacitância C_{GS} ;
q_e : Carga elementar do elétron;	G : Bloco que representa a parte linear do sistema;
R_S : Resistência série do LED;	N : Função Descritiva;
P_O : Potência dos LEDs;	$r(t)$: Entrada de um sistema de controle genérico;
f_r : Frequência de Ressonância do filtro LC série;	$u(t)$: Saída do bloco não-linear;
E : Tensão de barramento;	$c(t)$: Saída do sistema de controle genérico;
C_S : Capacitor série do filtro LC série.	T : Período de chaveamento;
L_S : Indutor série do filtro LC série.	t_s : Tempo de subida e descida da tensão V_{DS} ;
L_M, L_M', L_M'' : Indutâncias magnetizantes;	R_1 : Resistor do circuito de partida;
$d_{R1}-d_{R4}$: Diodos do retificador de saída;	R_2 : Resistor de descarga do filtro;
C_O : Capacitor de filtragem de saída;	D_1 : Diodo auxiliar de descarga de C_1 ;
ω : Frequência angular de chaveamento;	C_1 : Capacitor do circuito de partida;
ω_R : Frequência angular de ressonância;	$d_{Z1}-d_{Z4}$: Diodos <i>Zener</i> do CCAO;
Q : Fator de qualidade;	S_1 : MOSFET superior do inversor;
v_{in} : Tensão de entrada do filtro LC série;	S_2 : MOSFET inferior do inversor;
C_{DS} : Capacitor <i>drain-to-source</i> ;	Tsy : Fórmula de Tsypkin;
C_{GS} : Capacitor <i>gate-to-source</i> ;	z : Saída do sistema da fórmula de Tsy;
C_{GD} : Capacitor <i>gate-to-drain</i> ;	v_{CEQ} : Tensão na capacitância equivalente C_{EQ} ;
Z : Impedância do filtro LC série;	t_R : Tempo de carga de C_{EQ} ;
i_f : Corrente do filtro;	ϕ : Ângulo de defasagem causado por C_{EQ} ;
i_S : Corrente no secundário do TC;	β : Parte imaginária de $G_F(s)$
i_X : Soma das correntes i_Z e i_G ;	δ : Função dependente de I_X , ω e C_{EQ} ;
i_M : Corrente magnetizante do TC;	
i_Z : Corrente nos diodos <i>Zener</i> ;	

SUMÁRIO

SUMÁRIO	15
INTRODUÇÃO	17
CAPÍTULO 1	26
1 INVERSORES RESSONANTES PARA ILUMINAÇÃO A LED	26
1.1 INTRODUÇÃO	26
1.2 TOPOLOGIAS DE INVERSORES RESSONANTES	28
1.3 TIPOS DE INVERSORES	29
1.4 TIPOS DE FILTROS RESSONANTES	31
1.5 TIPOS DE RETIFICADORES	34
1.6 CARACTERÍSTICAS ELÉTRICAS DOS LEDs	36
1.7 METODOLOGIA DE PROJETO DO FILTRO LC SÉRIE EM ALTA FREQUÊNCIA	40
1.8 CONCLUSÃO	52
CAPÍTULO 2	53
2 INVERSOR RESSONANTE AUTO-OSCILANTE	53
2.1 INTRODUÇÃO	53
2.2 ANÁLISE DO INVERSOR RESSONANTE AUTO-OSCILANTE	56
2.3 METODOLOGIAS PARA A SOLUÇÃO DO PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE	62
2.4 CONCLUSÃO	77
CAPÍTULO 3	78
3 METODOLOGIA DE PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE EM ALTA FREQUÊNCIA	78
3.1 INTRODUÇÃO	78
3.2 REVISÃO DAS METODOLOGIAS QUE CONTEMPLAM O AUMENTO DA FREQUÊNCIA DE OPERAÇÃO	79
3.3 ETAPAS DE PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE EM ALTA FREQUÊNCIA	84
3.4 ANÁLISE DO CIRCUITO DE COMANDO CONSIDERANDO A CAPACITÂNCIA DE GATE	86
3.5 REPRESENTAÇÃO DO COMPORTAMENTO NÃO-LINEAR DO IRAO EM ALTA FREQUÊNCIA NA FORMA DE UM SISTEMA DE CONTROLE SISO	90
3.6 CONCLUSÃO	97
CAPÍTULO 4	98

4 ANÁLISE E DETERMINAÇÃO DAS CAPACITÂNCIAS DO MOSFET NO PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE	98
4.1 INTRODUÇÃO	98
4.2 AS CAPACITÂNCIAS C_{GS} , C_{GD} E O <i>PLATEAU</i> DE MILLER	101
4.3 MÉTODO EXPERIMENTAL PARA DETERMINAR AS CAPACITÂNCIAS DO MOSFET	105
4.4 CONCLUSÃO	116
CAPÍTULO 5	117
5 PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE EM ALTA FREQUÊNCIA	117
5.1 INTRODUÇÃO	117
5.2 ETAPAS DE PROJETO DO IRAO	118
5.3 RESULTADOS DE SIMULAÇÃO	124
5.4 RESULTADOS EXPERIMENTAIS	128
5.5 COMPARAÇÃO ENTRE OS RESULTADOS OBTIDOS	138
5.6 CONCLUSÃO	139
CONSIDERAÇÕES FINAIS	141
TRABALHOS FUTUROS	144
PRODUÇÃO CIENTÍFICA RESULTANTE	145
REFERÊNCIAS BIBLIOGRÁFICAS	146

INTRODUÇÃO

INTRODUÇÃO GERAL

A iluminação artificial acompanha os seres humanos desde a descoberta do fogo. Em suas primeiras formas, fogueiras e tochas funcionavam como as principais fontes de iluminação fixa e portátil, respectivamente. Após a descoberta da inflamabilidade de óleos vegetais e animais, os homens primitivos passaram a utilizá-los como combustíveis para suas lamparinas (WILLIAMS, 1999). Durante milhares de anos, até a descoberta da energia elétrica, a tecnologia de iluminação estagnou-se em na forma de fogo, onde novos avanços e descobertas foram relacionados à matéria prima utilizada para manter as lamparinas. O primeiro grande avanço documentado ocorreu com a descoberta do óleo de baleia, que sofreu rápido declínio e aumento de preço devido à caça desenfreada de baleias, em meados da década de 1850 (DOLIN, 2007). Com a descoberta do querosene, em meados de 1840, as fontes de iluminação artificial tinham o potencial de emitir mais luz a um custo consideravelmente menor. Com a utilização do querosene durante algumas décadas, o próximo grande avanço documentado se trata da iluminação através dos arcos de luz no vácuo, com a utilização da energia elétrica, em 1709.

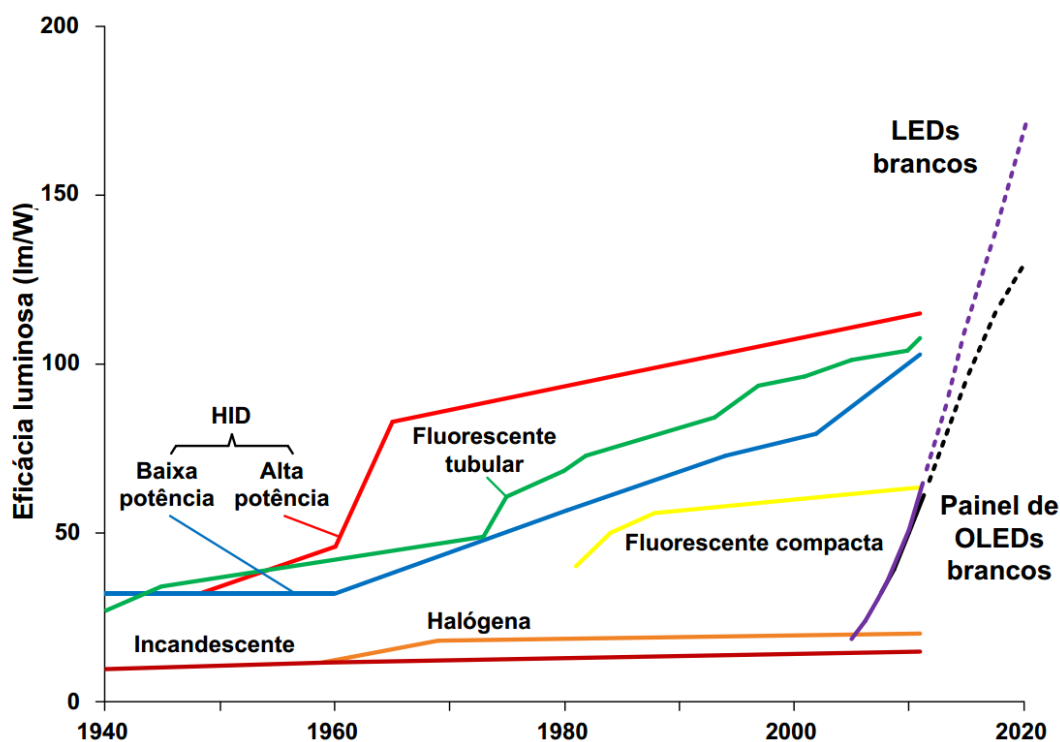
Um dos primeiros grandes avanços, todavia, da iluminação artificial, ocorre em 1879 com a lâmpada de filamento incandescente, inventada por Thomas Edison e Joseph Swan, cuja patente foi registrada com o nome de “Lâmpada Elétrica” (THOMAS ALVA EDISON, 1879). Com vida útil inferior a 1000 horas e eficiência de menos de 10%, sua utilização não era admissível em vias públicas. Peter Cooper Hewitt, em 1902, lança sua patente denominada “*Gas or vapor electric apparatus*”, caracterizando a primeira lâmpada a vapor de mercúrio em baixa pressão (PETER COOPER HEWITT, 1902), cuja eficácia luminosa era consideravelmente superior à lâmpada incandescente. Em 1920, obteve-se a primeira Lâmpada a Vapor de Sódio em Baixa Pressão (LPS), que embora apresentasse elevada eficiência luminosa, possuía um baixo índice de reprodução de cores (BOWERS, 1980). Após estes acontecimentos, esforços foram realizados para aprimorar as tecnologias de iluminação artificial conhecidas, como as lâmpadas fluorescentes (LF) que sofreram constantes evoluções e aprimoramentos ao longo dos anos, chegando às LF T5, que ainda hoje são muito comercializadas, além da criação de outras, como a Lâmpada a Vapor de Sódio em Alta Pressão (HPS).

Em 1907, como descrito pela primeira vez por Henry Joseph Round, descobriu-se o fenômeno da eletroluminescência, que consiste na emissão de fótons a partir da recombinação

de portadores de carga em uma junção semicondutora, que ocorre devido à passagem de corrente elétrica (SCHUBERT, 2006). Os dispositivos que compartilham deste efeito são conhecidos como Diodos Emissores de Luz, ou LEDs. Estes vinham sendo utilizados amplamente, nas últimas décadas, como indicadores visuais, principalmente de luz vermelha, como *stand-by* e diversas outras aplicações. Em meados da década de 1990, todavia, pesquisas relacionadas aos LEDs mostraram que a adição de uma camada de fósforo sob *chips* de filmes de GaN crescidos em substratos de safira, que eram utilizados para produzir luzes azuis e verdes, podiam também emitir luz branca. A partir deste momento, concretizou-se o conceito de *Solid State Lighting*, ou iluminação de estado sólido (SSL), que consiste na utilização de dispositivos semicondutores emissores de luz.

Em relação às outras tecnologias de iluminação, os LEDs brancos possuem eficácia luminosa, em lúmens por *watt* (lm/W) consideravelmente superior. A evolução do LED comparada a outras tecnologias de iluminação artificial é mostrada na Figura 1. Com eficácias que ultrapassam os 150 lm/W, os LEDs podem ser mais eficientes que LFs, lâmpadas halógenas, Lâmpadas Fluorescentes Compactas (LFC), LPS e HPS (U.S. D.O.E., 2012).

Figura 1 - Evolução da Eficácia Luminosa das Tecnologias de Iluminação Artificial.



Fonte: (ALMEIDA, 2014).

Atualmente, todavia, um dos problemas enfrentados quanto à adoção dos LEDs como tecnologia de iluminação é seu custo. Consumidores optam, com bastante frequência, por

tecnologias de menor custo, mesmo que estes possuam menor eficiência. A Tabela 1 mostra os principais produtos disponíveis no mercado americano em 2016, divididos em *Top Performing Products*, ou produtos de alto desempenho, com maior eficácia luminosa e vida útil; e *Typical Products*, ou produtos típicos, com menores preços, eficácias luminosas e vidas úteis, em relação aos primeiros (U.S. D.O.E., 2017).

Tabela 1 - Comparativo entre Desempenho, Custo e Vida útil das Tecnologias de Iluminação Artificial “*Top Performance*”

2016 SSL Product Type	Top Performing Products*			Typical Products**		
	Luminous Efficacy (lm/W)	Price (\$/klm)	Usable Life (L70)† (hours)	Luminous Efficacy (lm/W)	Price (\$/klm)	Usable Life† (hours)
LED A19 Lamp (Dimmable, 2700 K)	100	\$14	25,000	79	\$9	22,000
LED PAR38 Lamp (3000 K)	88	\$20	25,000	68	\$18	25,000
LED T8 Tube (4000 K)	149	\$13	50,000	109	\$8	50,000
LED 6" Downlight (3000 K)	86	\$80	50,000	58	\$26	50,000
LED Troffer 2' x 4' (3500 K)	129	\$51	50,000	100	\$27	50,000
LED High/Low-Bay Fixture (4000 K)	136	\$21	60,000	113	\$14	60,000
LED Street Light (5000 K)	118	\$37	60,000	103	\$27	50,000
OLED Luminaire (3000 K)††	-	-	-	43	\$756	40,000

Fonte:(U.S. D.O.E., 2017).

A Tabela 2 mostra o custo de outras tecnologias de iluminação, suas eficácias luminosas, vidas úteis e preços. Podemos perceber, destas duas tabelas, que os LEDs possuem eficácias luminosas e vidas úteis muito superiores, todavia, seus custos ainda são consideravelmente maiores (U.S. D.O.E., 2017).

Tabela 2 – Comparativo entre Desempenho, Custo e Vida útil de Tecnologias de Iluminação Artificial.

Product Type	Luminous Efficacy (lm/W)	CCT (correlated color temperature)	Usable Life (hours)	Price (\$/klm)
Incandescent A19	15	2760	1,000	\$0.63
Halogen A19	20	2750	8,400	\$2.50
CFL A19 Replacement	70	2700	12,000	\$2
CFL (Dimmable) A19 Replacement	70	2700	12,000	\$10
Linear Fluorescent System*	108	4100	25,000	\$4
HID (High-Watt) System*	115	3100	15,000	\$3
HID (Low-Watt) System*	104	3000	15,000	\$4

Fonte:(U.S. D.O.E., 2017).

De acordo com (U.S. D.O.E. SSL PROGRAM, 2016), análises comparativas entre a utilização de SSL e a utilização tecnologias de iluminação artificial tradicionais, mostraram que, entre 2013 a 2030, existe a previsão de redução de 50% no consumo de energia elétrica para aplicações em iluminação, desde que as tecnologias tradicionais de iluminação utilizadas sejam substituídas por LEDs.

Os LEDs, assim como grande parte de outras tecnologias de iluminação, necessitam de um circuito de acionamento capaz de manter níveis adequados de corrente, tensão e potência em seus terminais. De acordo com (U.S. D.O.E., 2012), entre 10 e 20% do custo de um sistema SSL são provenientes do circuito eletrônico responsável por manter as características elétricas do sistema em níveis seguros. Dada a constante evolução da tecnologia dos LEDs, também é interessante que os circuitos de acionamento, conhecidos como *drivers*, sofram evoluções, a fim de aumentar a eficiência global do sistema.

Inversores ressonantes são um dos tipos de *drivers* utilizados para o acionamento de LEDs, que são conhecidos pelas vantagens que oferecem se comparados a inversores de comutação tradicional (*hard switching*). Em certas condições de operação, estes oferecem comutação suave, resultando em uma redução significativa das perdas nos elementos semicondutores. Com a redução destas, a frequência de operação pode ser aumentada, enquanto preservam-se níveis adequados de eficiência. De forma geral, por proporcionar redução do peso e volume dos componentes reativos do inversor, o aumento da frequência de operação é uma característica desejável.

Nas últimas décadas, a partir do desenvolvimento de diversos estudos na área de semicondutores, indicou-se a existência de materiais com potencialidade de ultrapassar as características de condução dos tradicionais MOSFETs de Silício (Si), principalmente a capacidade de operação em altas frequências. Oferecendo tempos de transição menores, tamanho reduzido, baixas perdas por comutação, ausência de recuperação reversa e capacitâncias parasitas consideravelmente reduzidas, os MOSFETs de Nitreto de Gálio (GaN) representam potenciais substitutos aos semicondutores de Si (ALEX LIDOW , JOHAN STRYDOM , MICHAEL DE ROOIJ, 2014). Ainda, ao associar tais características com aquelas intrinsecamente apresentadas por inversores ressonantes, torna-se mais concreto o conceito de um sistema miniaturizado, de elevada eficiência, e que utilize tecnologia do estado-da-arte.

Uma das características mais desafiadoras do projeto do Circuito de Comando Auto-Oscilante (CCAO) é a presença de uma não linearidade imposta pela troca de polaridade da

tensão *gate-source* dos MOSFETs (SEIDEL; BISOGNO; DO PRADO, 2007). A fim de esclarecer o funcionamento deste circuito, diversos autores apresentaram considerações acerca de seu projeto. Do projeto utilizando Tsyarkin Locus (CHANG; CHANG; BRUNING, 1999) à transformada Z, passando pelo emprego do Hamel Locus (WILLIAMS et al., 2010a), até a metodologia clássica de projeto, que emprega o Método da Função Descritiva (MFD) e o Critério de Estabilidade Estendido de Nyquist (CEEN) (SEIDEL; BISOGNO; DO PRADO, 2007), o pilar central de cada metodologia de projeto é baseado na análise e inserção adequada da não linearidade no projeto da topologia, alcançando uma predição adequada da frequência de oscilação autossustentada.

Todavia, quando impostas limitações financeiras ao protótipo, a comutação a partir de frequências elevadas pode não ser a solução mais óbvia. Um dos principais desafios em construir-se um sistema de alta frequência, que seja economicamente atrativo e ainda possua elevada eficiência, é a viabilidade do *driver* de comutação (INTERNATIONAL RECTIFIER, [s.d.]; MCARTHUR, 2001). O limite imposto para a frequência de comutação geralmente é dado pelo Circuito Integrado (CI) utilizado como *gate driver*. Se considerarmos as versões mais recentes e disponíveis comercialmente destes *gate drivers* para a operação de inversores ressonantes, encontramos modelos que podem oscilar em frequências superiores a 1 MHz. Todavia, diferentes dos *gate drivers* tradicionais que utilizam osciladores CMOS internos, como os da família IR215X, estes dispositivos requerem a ação de um oscilador externo que pode limitar sua capacidade de operar em frequências elevadas, e ainda requerer circuitos mais complexos e volumosos.

Alternativas mais simples e robustas foram propostas para atuar como *gate drivers* economicamente viáveis para inversores ressonantes, como o Circuito de Comando Auto Oscilante (CCAO) (SEIDEL; BISOGNO; DO PRADO, 2007). Trata-se de uma topologia clássica e descomplicada, que consiste de um Transformador de Corrente (TC) de três enrolamentos, sendo dois desses conectados a dois diodos *Zener* dispostos em antiparalelo em cada enrolamento. Este circuito tem, virtualmente, frequência de comutação ilimitada, se comparado aos *gate drivers* tradicionais. Além de ser simples, não necessita de fontes auxiliares CC para funcionar, sendo necessário apenas um circuito formado por um resistor, um capacitor e um diodo para iniciar a operação. Quando devidamente projetado e utilizado em topologias de inversores ressonantes, este garante, de forma consistente, o *Zero Voltage Switching* (ZVS), ou Comutação em Zero de Tensão (CZT), ou comutação suave, para os dispositivos semicondutores de chaveamento (PINHEIRO; JAIN; JOOS, 1999). O CCAO vem sendo amplamente utilizado, nas últimas décadas, em circuitos industriais em que o

custo, o tamanho e a simplicidade são elementos cruciais do projeto. Reatores eletrônicos para Lâmpadas Fluorescentes (LF) e Lâmpadas Fluorescentes Compactas (LFC) são exemplos da utilização deste circuito (ALVES; PERIN; BARBI, 1996; CHIN CHANG; BRUNING, 2001; RAY-LEE LIN; ZHI-QIANG WANG, 2007; SEIDEL; BISOGNO; DO PRADO, 2007).

De forma geral, bons resultados foram alcançados na época, tendo em vista que a frequência de interesse não excedia algumas dezenas de kHz. Atualmente, todavia, com o aumento da frequência sendo abordado como um tópico cada vez mais pertinente na área da pesquisa, certos aspectos das metodologias de projeto tratadas no passado deixam de ser precisos. Elementos parasitas, como as capacitâncias dos terminais, começam a manifestar-se como fatores determinantes, que podem até mesmo influenciar na precisão com que as metodologias de projeto definem uma frequência de oscilação autossustentada.

Ainda, de acordo com os fabricantes de semicondutores (INTERNATIONAL RECTIFIER, [s.d.]; MCARTHUR, 2001), em projetos em que tais componentes parasitas são considerados, estes são, de forma geral, determinados com base nas informações disponibilizadas na folha de dados. Mesmo que tal hábito forneça, em alguns casos, resultados adequados se comparados ao projeto que negligencia os elementos parasitas, usualmente este método leva a resultados inadequados. Tal fato é ainda mais notável quando o assunto é semicondutores de chaveamento, como MOSFETs.

MOSFETs possuem basicamente dois conjuntos de capacitâncias parasitas, cuja carga e descarga representam, respectivamente, a condução e o bloqueio do dispositivo, ou seja, sua dinâmica de chaveamento. A capacitância de entrada, separada entre suas partes linear e não-linear, e a capacitância de saída, de comportamento puramente não-linear. A capacitância mais comumente observada, mas nem sempre a mais importante, é a capacitância linear de entrada *gate-to-source*, C_{GS} . Esta possui um valor estático associado à tensão *gate-to-source* V_{GS} máxima, e pode ser facilmente determinada por informações disponibilizadas na folha de dados do semicondutor. Todavia, esta capacitância é somente carregada e descarregada durante uma parcela do período de variação da tensão V_{GS} . O remanescente da variação desta tensão é associado à carga e descarga da capacitância *gate-to-drain*, C_{GD} , uma capacitância de característica não-linear, dependente da tensão *drain-to-source* (V_{DS}), cujo efeito é o de criar uma realimentação entre a entrada e saída do dispositivo semicondutor, também conhecida por Efeito *Miller*. Ainda, tem-se a capacitância de saída *drain-to-source* (C_{DS}) que atua como uma limitadora da variação de tensão *drain-to-source* (V_{DS}) aplicada aos terminais do dispositivo, reduzindo potencialmente a corrente de saída do filtro nas topologias de inversores ressonantes, como a estudada nesta dissertação. A fim de projetar um *driver* de

forma adequada, tais capacitâncias precisam ser observadas e devidamente inseridas no projeto (MCARTHUR, 2001), o que se torna ainda mais crítico quando a frequência de chaveamento é consideravelmente superior a algumas dezenas de kHz.

Levando os aspectos anteriormente comentados em consideração, este trabalho propõe uma metodologia de projeto para Inversor Ressonante Auto Oscilante (IRAO) operando em frequências superiores às tradicionais dezenas de kHz para aplicações a LED, onde tais frequências intensificam os efeitos parasitas das capacitâncias dos MOSFETs, inserindo erros entre as frequências projetadas e medidas. A metodologia proposta é baseada na metodologia clássica de projeto (SEIDEL; BISOGNO; DO PRADO, 2007), que utiliza o MFD e o CEEN; carrega algumas contribuições relevantes observadas pelos autores em (FLORES-GARCÍA et al., 2011); e também expande o trabalho anteriormente realizado em (MENKE et al., 2015), além de propor uma análise das capacitâncias através da apresentação de uma técnica experimental da medida da capacitância de entrada equivalente do MOSFET e a inserção destas na metodologia de projeto. Ao possibilitar a introdução, de forma adequada, dos efeitos parasitas das capacitâncias lineares e não-lineares de Cascode GaN FETs e MOSFETs de Si, inseridos na topologia do IRAO para uma *string*³ de LEDs operando em 1 MHz, um sistema miniaturizado com alta densidade de potência e satisfatória previsão da frequência de auto-oscilação pode ser alcançado.

OBJETIVOS DA DISSERTAÇÃO

O objetivo principal desta dissertação é a releitura e readequação das técnicas existentes para projeto do IRAO, afim de desenvolver uma metodologia de projeto para o IRAO adequado para o funcionamento deste em alta frequência. Tal metodologia proposta fundamenta-se na metodologia projeto conhecida como “Metodologia Clássica” (SEIDEL; BISOGNO; DO PRADO, 2007), que utiliza a Função Descritiva e o Critério de Estabilidade Estendido de Nyquist. Todavia, modificações são realizadas, a partir da metodologia clássica, a fim de considerar-se o efeito das capacitâncias parasitas de entrada e saída dos MOSFETs, resultando em uma nova metodologia adequada para altas frequências.

Além disto, são explicitados outros objetivos:

³ Uma *string* de LEDs é considerada como uma combinação, geralmente em série, de diversos LEDs operando com a mesma corrente. A tensão total, todavia, da *string* de LEDs, será a soma das tensões individuais de cada LED.

- i. Comparar as metodologias de projeto propostas na literatura, além da metodologia clássica, visando explicitar suas particularidades e potencialidades no desenvolvimento de novas metodologias a partir destas, que resultem em novas metodologias adequadas também ao projeto em alta frequência;
- ii. Desenvolver uma metodologia experimental para medir as capacitâncias dos MOFETS, para posterior aplicação na metodologia de projeto do IRAO em alta frequência.
- iii. Implementar e avaliar resultados do IRAO em frequências iguais ou superiores à 1 MHz, utilizando-se dispositivos semicondutores no estado-da-arte, como MOSFETs de Nitreto de Gálio (GaN), utilizando-se a metodologia proposta que considera o efeito da capacitância de tais MOSFETs.

ORGANIZAÇÃO DA DISSERTAÇÃO

Esta dissertação é dividida em introdução, e mais 4 capítulos. Os capítulos são organizados de forma a proporcionar uma leitura com um crescente aprofundamento e delimitação sobre o tema do IRAO e suas particularidades para a operação em altas frequências.

O Capítulo 1 trata de inversores ressonantes e suas aplicações em sistemas de iluminação artificial a LED. Trata também dos filtros de saída dos inversores ressonantes, da metodologia de projeto dos filtros e o impacto da capacitância de saída do MOSFET sob estes temas.

O Capítulo 2 delimita ainda mais o tema, tratando do inversor ressonante que utiliza o Circuito de Comando Auto-Oscilate (CCAO) como circuito de acionamento dos MOSFETs, também chamado de IRAO. Neste Capítulo, é realizada a análise do IRAO, que inclui suas etapas de funcionamento e sua representação na forma de um sistema SISO de controle não-linear. São revisadas e discutidas as metodologias de projeto do IRAO propostas na bibliografia. Discute-se, também, o efeito da capacitância de *gate* do MOSFET sob o funcionamento do IRAO.

O Capítulo 3 busca explicitar o efeito das capacitâncias intrínsecas dos MOSFETs, bem como seus modelos, a fim de determinar uma metodologia de medição de tais capacitâncias, cujo valor possa ser utilizado na metodologia de projeto do IRAO em altas frequências. É mostrada também a técnica experimental para determinação das capacitâncias

parasitas em seu formato equivalente, que são posteriormente empregadas no projeto do IRAO em alta frequência.

O Capítulo 4 mostra o projeto do IRAO, desde os dados de projeto, passando pelo projeto do filtro e do CCAO, até a análise de estabilidade. O Capítulo mostra, ao fim, resultados de simulação e experimentais de dois protótipos, em 500 kHz e 1 MHz, cujos projetos foram realizados levando-se em consideração o efeito das capacitâncias parasitas. Ambos os protótipos foram experimentos que fizeram parte de resumos e artigos enviados à congressos e revistas internacionais, e mostram a evolução do trabalho realizado durante o período do mestrado.

CAPÍTULO 1

1 INVERSORES RESSONANTES PARA ILUMINAÇÃO A LED

Sumarização do Capítulo

Este capítulo apresenta os Inversores Ressonantes utilizados como drivers para LEDs. Cada parte de sua estrutura será evidenciada e então discutida, o que inclui os tipos de inversores, filtros, retificadores e característica elétrica da carga. Será apresentada, ao final, a metodologia de projeto do filtro ressonante em alta frequência, que considera o efeito da capacitância de saída do MOSFET.

1.1 INTRODUÇÃO

Os diodos emissores de luz, conhecidos como LEDs, são semicondutores de junção PN que funcionam através da eletroluminescência, quando ao injetar uma corrente elétrica em seus terminais, a recombinação dos portadores causa a emissão de fótons na junção semicondutora. Os LEDs foram, durante muitas décadas, utilizados como elementos de sinalização visual nas mais diversas áreas de aplicação, que de forma geral consistiam de baixas potências. Recentemente, com a aplicação de camadas de fósforo, foi possível realizar a emissão de luz branca dos LEDs (DUPUIS; KRAMES, 2008), expandindo consideravelmente seu nicho de aplicações. Com isto, constitui-se, no início da década de 2000, o nicho de aplicação que hoje é considerado um dos mais importantes, que são os sistemas de iluminação de estado sólido, que são aqueles sistemas que utilizam os diodos semicondutores que emitem luz visível.

Os LEDs, assim como diversas outras tecnologias de iluminação, necessitam de um circuito de acionamento capaz de manter níveis adequados de corrente, tensão e potência em seus terminais. Conversores ressonantes são conhecidos pelas vantagens que oferecem se comparados a conversores de comutação tradicional⁴. Quando a frequência de operação do inversor ultrapassa a frequência de ressonância do filtro, a característica do filtro é indutiva, o que possibilita a comutação suave dos Inversores Ressonantes, processo chamado de ZVS. O ZVS resulta em uma redução significativa das perdas nos elementos semicondutores de

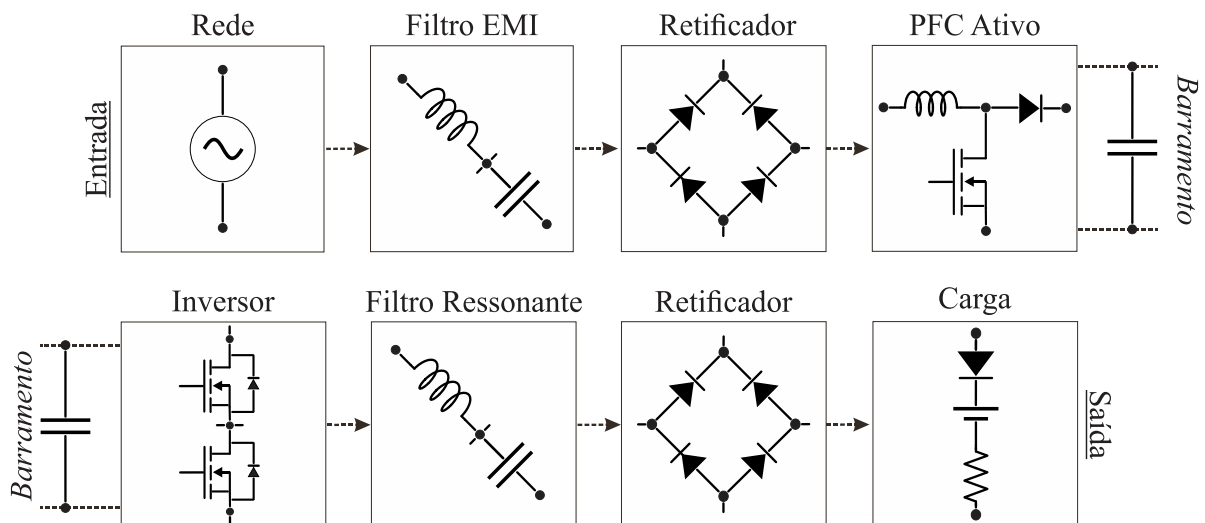
⁴ Entende-se por Conversores de Comutação Tradicional, nesta dissertação, aqueles que não utilizam o processo de comutação suave. Tal processo de comutação também é conhecido como *hard switching*. Os conversores mais conhecidos que se encaixam nesta classificação são os conversores *Buck*, *Boost* e suas variações.

chaveamento, como MOSFETs. Com a redução destas, a frequência de operação pode ser aumentada, preservando-se níveis adequados de eficiência e reduzindo o peso e volume dos elementos reativos do conversor como um todo, desde os indutores e capacitores do filtro ressonante, até o capacitor do estágio retificador de saída.

Conversores ressonantes possuem algumas desvantagens, como a circulação de potência reativa do circuito ressonante, o que pode aumentar os esforços de corrente. Além disso, a operação com cargas muito leves ou variáveis restringirão o desempenho do inversor ressonante (LUCÍA et al., 2011). Usualmente, conversores ressonantes utilizados para o acionamento de LEDs são investigados quanto à sua ondulação de tensão que é transmitida através da tensão de barramento (DE MELO et al., 2015), a fim de otimizar os valores da capacitância de saída do estágio PFC, conectado à entrada do estágio Inversor Ressonante.

A Figura 2 mostra a estrutura genérica de um Conversor Ressonante de dois estágios para a operação de uma carga a LEDs. A estrutura se trata de uma associação, em cascata, de dois estágios, cujo conjunto é conhecido como um Conversor Ressonante. O primeiro é o estágio de Correção de Fator de Potência (CFP), composto pela tensão da rede, filtro de Interferência Eletromagnética (IEM), retificador de baixa frequência e o PFC ativo; e o segundo é o estágio de Controle de Potência (CP), constituído por um inversor, um filtro ressonante, um retificador de alta frequência, e a carga, que neste caso são LEDs. Um conversor ressonante é constituído, portanto, de um estágio primário, PFC, e um estágio secundário, conhecido como Inversor Ressonante.

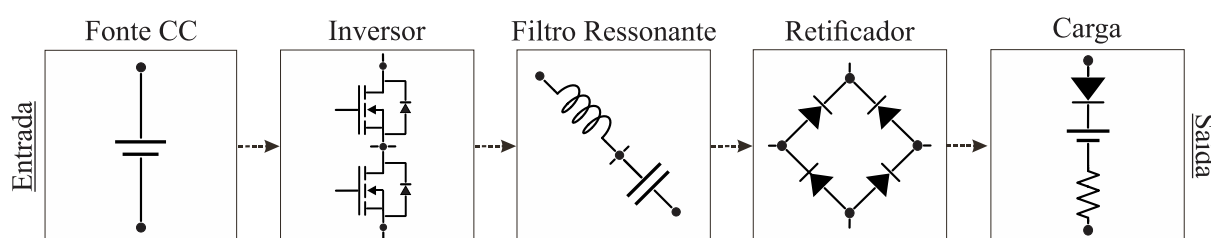
Figura 2 - Estrutura de um Conversor Ressonante de dois estágios aplicado à operação de LEDs.



Fonte: Autor.

Como o foco deste trabalho é a previsão da frequência de oscilação autossustentada de um IRAO através da análise e inclusão das capacitâncias parasitas dos MOSFETs, não são realizados esforços adicionais para investigar o desempenho do conversor quanto à transmissão de *ripple* do estágio PFC de entrada para o LED, como feito em (DE MELO et al., 2015). Optou-se, portanto, por retirar completamente o estágio de entrada, visto que a maior contribuição desta dissertação está concentrada no segundo estágio (Inversor Ressonante para controle de potência), especificamente no circuito de *gate drive* do inversor, no filtro ressonante, no retificador de saída e nos LEDs. Portanto, diferente do que é realizado em (ALMEIDA et al., 2015) e (SÁ JUNIOR, 2012), nesta dissertação é analisado apenas o segundo estágio Inversor Ressonante de um sistema eletrônico para o acionamento de LEDs. O estágio em questão é mostrado na Figura 3. Define-se, desta forma, o segundo estágio do Conversor Ressonante, como sendo um Inversor Ressonante, constituído de uma topologia inversora, um filtro ressonante, um retificador e a carga.

Figura 3 - Estágio Inversor Ressonante para o acionamento de LEDs investigado nesta dissertação.



Fonte: Autor.

O estágio inversor ressonante pode ser constituído da combinação de diversas topologias de inversores, filtros e retificadores. Cada topologia possui suas particularidades, aspectos positivos e negativos, que serão discutidos durante a próxima seção.

1.2 TOPOLOGIAS DE INVERSORES RESSONANTES

Topologias de inversores ressonantes, cuja estrutura é semelhante àquela apresentada na Figura 3, serão estudadas nesta seção. Por se tratar do segundo estágio de um sistema típico de acionamento de SSL, sua operação é realizada em alta frequência⁵. Tais inversores

⁵ Nesta dissertação, entende-se Alta Frequência como a frequência de oscilação superior a algumas dezenas de kHz, onde o efeito parasita de carga e descarga das capacitâncias intrínsecas do MOSFET começam a influenciar na operação das topologias de inversores ressonantes, como o IRAO. Quando a trapezoidalidade das tensões aplicadas ao filtro, por exemplo, começa a ficar demasiadamente intensa devido ao efeito de tais capacitâncias, de modo que o valor eficaz desta tensão é reduzido, dizemos que a topologia passa a operar em alta frequência. Geralmente, para a topologia do IRAO mostrada nesta dissertação, este problema começa a ocorrer em frequências da ordem de 100 kHz.

são compostos por um conjunto de sub-estágios, sendo um inversor, um filtro ressonante de saída, um retificador e a carga.

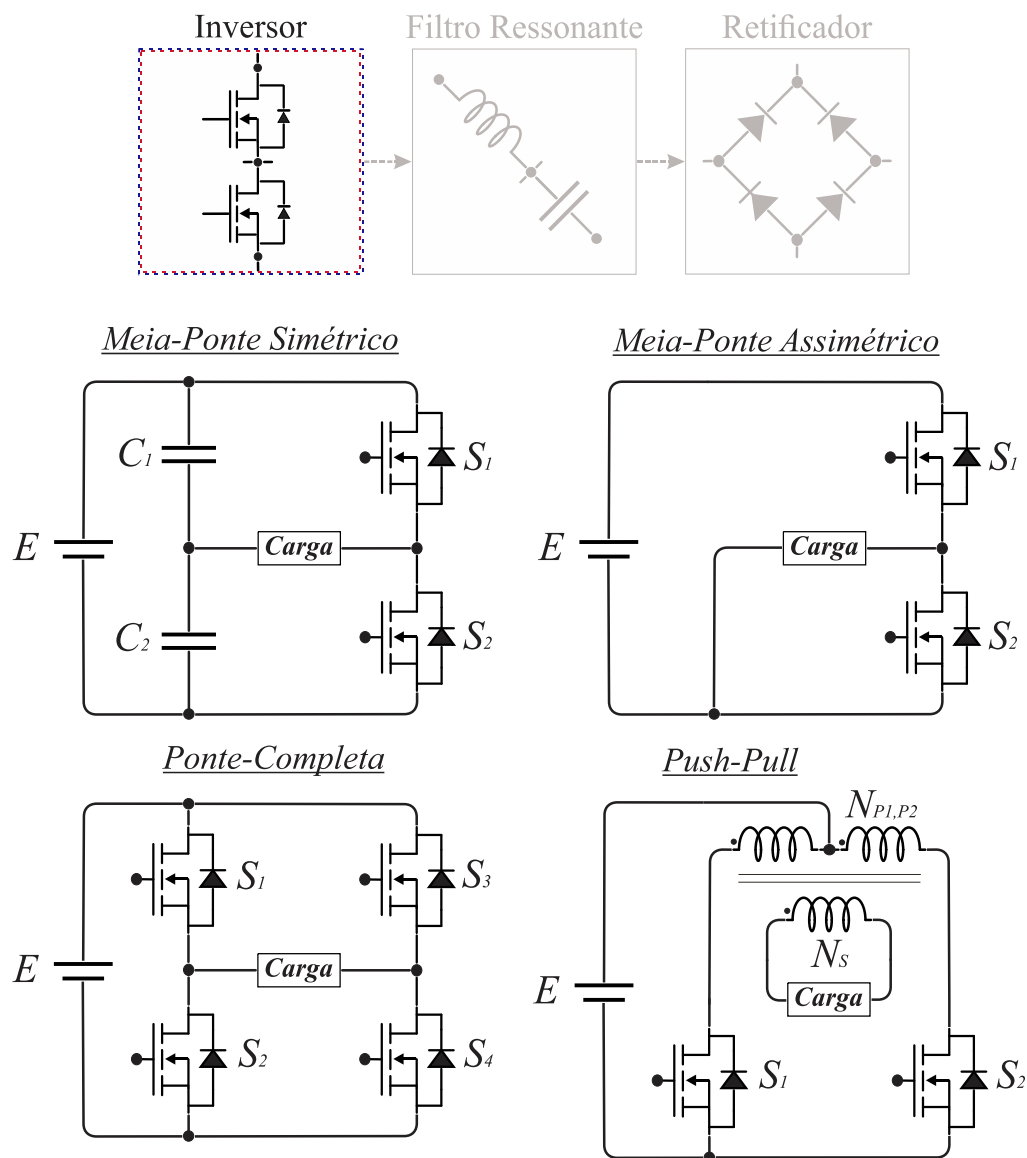
Uma das principais vantagens na utilização de inversores ressonantes é a possibilidade de obter *soft-switching*, ou comutação suave. O ZVS ocorre quando a frequência de chaveamento do estágio inversor for superior à frequência de ressonância do filtro ressonante utilizado. Nesta situação, no período em que o MOSFET começa a mudar seu estado para ligado, sua corrente é orientada do *source* para o *drain*, descarregando a capacitância C_{DS} do MOSFET antes mesmo de ligar o dispositivo, reduzindo consideravelmente as perdas por comutação (R. ERICKSON AND D. MAKSIMOVIC, 2001).

Dependendo do tipo e das características de alimentação e de carga, o inversor ressonante poderá combinar diferentes inversores, filtros e retificadores para satisfazer os níveis de operação segura da carga. Inversores meia-ponte simétricos e assimétricos, ponte-completa ou *push-pull* podem apresentar, em sua saída, filtros ressonantes série, paralelo ou série-paralelo, que por sua vez são conectados à retificadores de ponte completa, tap central ou síncronos.

1.3 TIPOS DE INVERSORES

O inversor é considerado o primeiro estágio de um inversor ressonante. Sua operação é fundamentada na operação complementar dos MOSFETs que o constitui, de forma que ao aplicar-se uma tensão CC na entrada, a oscilação dos MOSFETs entregará à saída uma forma de onda quadrada, com semi-ciclos positivo e negativo. Este pode ser constituído de diferentes topologias. Dentre as mais utilizadas estão, de acordo com a Figura 4, as topologias de inversor meia-ponte simétrica e assimétrica, ponte-completa, e *push-pull*.

Figura 4 - Topologias de Inversores mais utilizadas em Inversores Ressonantes.



Fonte: Autor.

Os inversores meia-ponte simétricos e assimétricos estão entre os mais utilizados na bibliografia. Comumente chamados de “conversores série ressonantes” quando acompanhados de filtros ressonantes em sua saída, estes foram utilizados extensamente nas últimas décadas para a operação de lâmpadas de descarga, como visto em (ALVES; PERIN; BARBI, 1996; CHANG; CHANG; BRUNING, 1999; CHIN CHANG; BRUNING, 2001; FLORES-GARCÍA et al., 2011; PRADO et al., 2000; RAY-LEE LIN; ZHI-QIANG WANG, 2007; SEIDEL; BISOGNO; DO PRADO, 2007; YU; WU; WU, 1994). Com a adição de um filtro adequado, os conversores série ressonantes aplicados à lâmpadas fluorescentes são capazes de fornecer uma saída apropriada em corrente alternada de alta frequência, que aliado ao ZVS, resulta em sistemas confiáveis, de baixo custo e com potencial de miniaturização. Uma

extensa análise de filtros ressonantes aplicados à conversores série ressonantes funcionando como reatores eletrônicos é feita em (BISOGNO et al., 2002). Dado o êxito na utilização da topologia série ressonante para aplicações em lâmpadas de descarga e com o surgimento dos primeiros LEDs de potência aplicados à iluminação, diversos trabalhos evidenciaram as vantagens na utilização desta topologia aplicada à SSL. Muitos trabalhos na literatura esclarecem aspectos diversos sobre a topologia série ressonante aplicada à LEDs (BARBI, I.; SOUZA, 1999; CHANSRI; NOICHAROEN; PHETPHOI, 2011; CHEN et al., 2015; DA ROSA et al., 2018; DE MELO et al., 2015; MUJJALINVIMUT; NAVARATANA NA AYUDHYA; SANGSWANG, 2016; SHRIVASTAVA; SINGH, 2012).

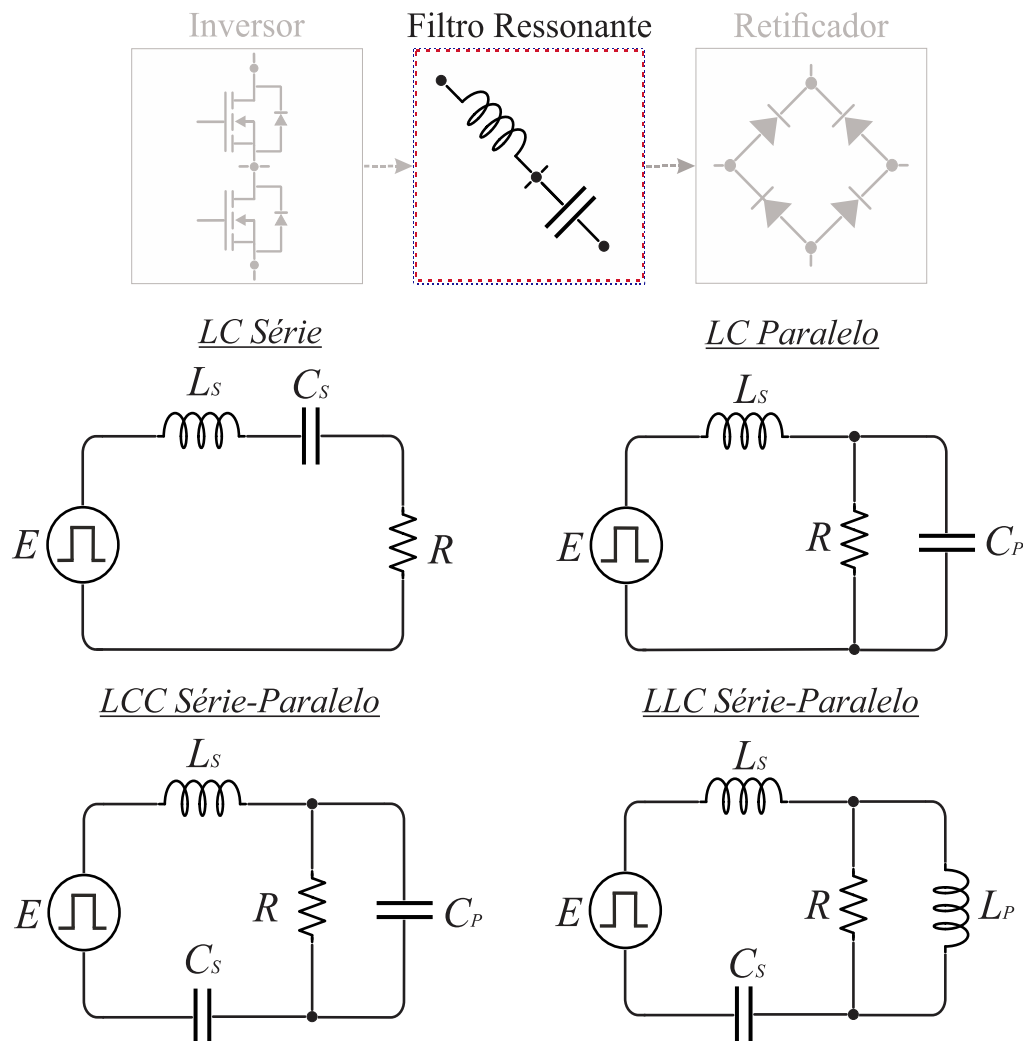
Topologias inversoras do tipo *push-pull*, todavia, são mais raramente vistas na literatura. Este tipo de inversor apresenta atributos favoráveis quando aplicado em topologias integradas, como visto em (DO PRADO et al., 2000a) e (PRADO; BONALDO, 1999). Além disso, aplicações com alimentação através de bancos de baterias, células solares e de combustíveis são atrativas quanto à utilização da topologia *push-pull*, como visto em (KWON; KIM, 2009; SIERRA; KAISER, 2000).

Topologias inversoras do tipo onda-completa, da mesma forma, atipicamente aparecem na literatura enquanto aplicação de sistemas de iluminação artificial através de LEDs. O trabalho em (LIN; CHEN; CHEN, 2012) utiliza a topologia onda completa para operar um reator eletrônico acima de 2.65 MHz a fim de evitar o efeito da ressonância acústica em lâmpadas de descarga de alta intensidade (HID). O trabalho em (JALBRZYKOWSKI; CITKO, 2008) apresenta um conversor ressonante, que utiliza a topologia onda completa alimentada em corrente com isolamento para uma aplicação de 1,4 kW. Aplicações híbridas e relacionadas ao controle da topologia onda-completa de interessante observação são mostradas em (BURDIO et al., 2004; JIN; RUAN, 2005; LO et al., 2011).

1.4 TIPOS DE FILTROS RESSONANTES

O filtro ressonante é considerado o segundo estágio do inversor ressonante. Conectado à saída do inversor, o filtro é responsável por filtrar (atenuar) as harmônicas de ordem superior à componente fundamental da tensão (ou corrente) aplicada ao filtro. Tal tensão aplicada normalmente é quadrada, simétrica ou assimétrica. São quatro os tipos básicos de filtro ressonante, o filtro LC série, LC paralelo, LCC paralelo, e LLC paralelo. Dentre as metodologias mais utilizadas para a análise destes tipos de filtro, está a aproximação pela componente fundamental da forma de onda de tensão quadrada (PAVAO et al., 2001; STEIGERWALD, 2015). A Figura 5 mostra as topologias de filtros ressonantes mais comuns.

Figura 5 - Topologias de Filtros Ressonantes.



Fonte: Autor.

A característica em comum apresentada por todos os filtros ressonantes, indispensável aos inversores ressonantes, é auxiliar na efetivação da comutação em zero de tensão. Quando a frequência de ressonância do filtro é inferior à frequência de chaveamento do estágio inversor, especificamente no período em que o MOSFET começa a mudar seu estado para ligado, ocorre que sua corrente é orientada do *source* para o *drain*, descarregando a capacitância C_{DS} do MOSFET antes mesmo de ligar o dispositivo, reduzindo consideravelmente as perdas por comutação (R. ERICKSON AND D. MAKSIMOVIC, 2001). Individualmente, cada filtro apresenta características diferentes no que se refere à defasagem de corrente e o ganho estático, ou seja, a relação entre a componente fundamental da tensão de entrada e a componente fundamental da tensão de saída (ALMEIDA et al., 2015).

O filtro LC série é um dos mais utilizados para inversores ressonantes aplicados à iluminação artificial através de LEDs. Ao operar com frequência de ressonância abaixo da frequência de oscilação do inversor, este filtro trabalha com característica indutiva, garantindo a comutação suave dos dispositivos semicondutores de chaveamento. Todavia, a operação muito acima ou muito abaixo da frequência de ressonância pode ser problemática, em função do fluxo de potência reativa no filtro, o que pode reduzir a eficiência de conversão do sistema (ALMEIDA et al., 2015). Uma característica que difere este filtro do LCC paralelo, por exemplo, é seu ganho estático de tensão, que nunca será maior do que unitário, possuindo característica exclusivamente atenuadora, ou seja, a tensão de saída nunca será maior que a de entrada. Diversos trabalhos na literatura analisam este filtro aplicado à *drivres* de LEDs (ALMEIDA, 2014; CHANSRI; NOICHAROEN; PHETPHOI, 2011; DA ROSA et al., 2018; DE MELO et al., 2015; KOERTZEN; VAN WYK; FERREIRA, 1995; SÁ JUNIOR, 2012; SHRIVASTAVA; SINGH, 2012; YANG; LEE; JOVANOVIC, 1992).

O filtro LC paralelo possui algumas características similares ao filtro LC série, como por exemplo, ao possuir uma frequência de ressonância inferior à frequência de operação do inversor, há a garantia de operação com característica indutiva, portanto ZVS dos MOSFETs. Porém, ao contrário do LC série, que possui ganho estático máximo igual à unidade, o filtro LC paralelo pode operar como elevador ou abaixador, sendo ganho unitário na frequência de ressonância, elevador em frequências menores do que a ressonância, e abaixador em frequências maiores. Além disso, uma característica especial deste filtro, é que ele também pode garantir uma característica indutiva para frequências abaixo da ressonância. De acordo com (ALMEIDA et al., 2015), isto ocorre na presença de elevados fatores de qualidade, quando a resistência da carga é dominante sobre a impedância do capacitor paralelo, que na presença do indutor série, torna a impedância do filtro praticamente indutiva.

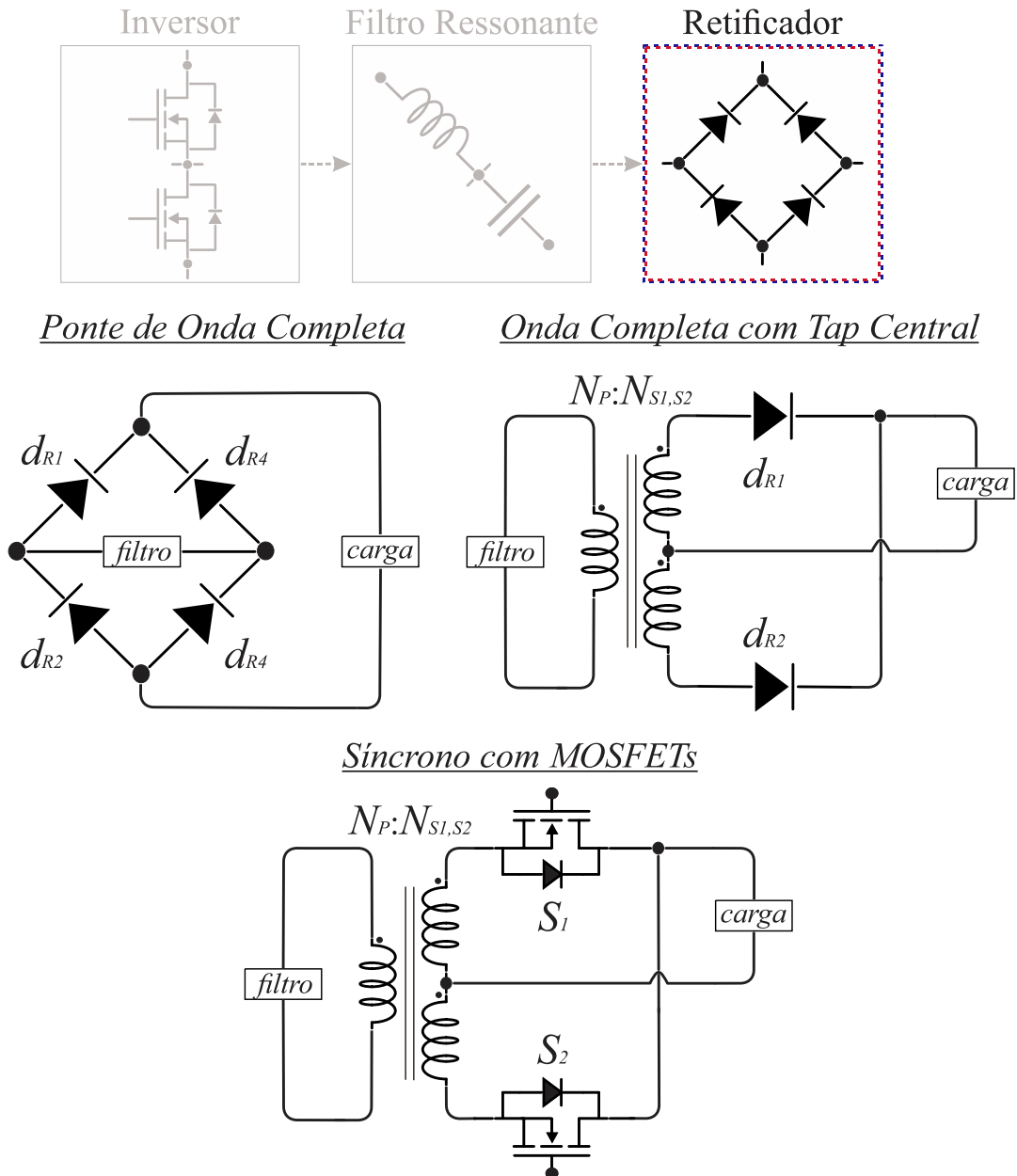
O filtro LCC paralelo é conhecido por sua extensa utilização em reatores eletrônicos, por oferecer um elevado ganho na partida de lâmpadas fluorescentes, cuja resistência tende a ser muito elevada durante a partida. Além disso, uma boa característica deste filtro é não possuir a limitação de ganho máximo unitário, e apresentar estabilização da corrente em regime permanente. Diversos trabalhos na literatura utilizam este tipo de filtro para finalidades similares, como (BISOGNO et al., 2002; CHANG; CHANG; BRUNING, 1999; CHIN CHANG; BRUNING, 2001; FLORES-GARCIA et al., 2011; FLORES-GARCÍA et al., 2011; LIN; CHEN; CHEN, 2012; PRADO et al., 2000; RAY-LEE LIN; ZHI-QIANG WANG, 2007; SEIDEL; BISOGNO; DO PRADO, 2007).

O filtro LLC paralelo pode ser considerado um caso geral do filtro LC série, onde o indutor paralelo é igual à zero. A condição de ZVS deste filtro é absoluta para qualquer frequência de chaveamento acima da frequência de ressonância, em que o filtro terá característica indutiva. A condição de ZCS, da mesma forma, também é absoluta para frequências de chaveamento abaixo da ressonância. Alguns trabalhos na literatura utilizam este filtro (JIN; RUAN, 2005; LAI; SHYU, 2007; SHRIVASTAVA; SINGH, 2012; YOU et al., 2016). O autor em (VENTURINI et al., 2013) aproveita a indutância de dispersão do transformador e a indutância magnetizante do LLC a fim de reduzir o volume do sistema e proporcionar isolamento galvânica.

1.5 TIPOS DE RETIFICADORES

Com a extensa utilização de inversores ressonantes para aplicações em reatores eletrônicos para lâmpadas HID, e após a percepção de tais sistemas como potenciais sistemas voltados à aplicação em SSL, o estudo de retificadores de alta frequência no estágio de saída de filtros ressonantes tornou-se um tópico fundamental na análise de inversores ressonantes com saída em tensão contínua. Estes servem como uma interface entre a saída do filtro ressonante, em corrente alternada, e os LEDs. Existem basicamente três tipos de retificadores, o retificador em ponte de onda completa, o retificador de onda completa com *tap* central, e o retificador síncrono com MOSFETs. A Figura 6 mostra os tipos de retificadores que podem ser utilizados no último estágio de um inversor ressonante.

Figura 6 - Topologias de Retificadores.



Fonte: Autor.

Retificadores em ponte de onda completa são os tipos mais simples. Não possuem isolamento galvânica, e são constituídos por quatro diodos, sendo que pelo menos dois estão sempre ativos em cada semi-ciclo da corrente alternada aplicada em sua entrada. Por este motivo, este tipo de retificador pode não ser a melhor escolha para correntes de saída elevadas.

Retificadores de onda completa com *tap* central, ao contrário do caso anterior, proporcionam isolamento galvânica. Além disso, pela presença do transformador com *tap* central, apenas dois diodos são necessários para fazer a retificação da corrente alternada.

Todavia, nem sempre isso significa uma redução direta no volume do retificador, pois a adição de um transformador pode se tornar uma escolha consideravelmente mais volumosa do que a manutenção dos quatro diodos. Este tipo de retificador é muito utilizado quando se deseja aproveitar a indutância magnetizante e a indutância de dispersão do transformador como indutor paralelo de um filtro ressonante do tipo LLC paralelo, por exemplo, como mostrado em (LAI; SHYU, 2007; VENTURINI et al., 2013) e (CHOI; YOO, 2011).

Retificadores síncronos com MOSFETs foram criados para suprir as deficiências que o retificador de onda completa em ponte apresenta, especificamente evitando o problema de redução na eficiência devido às correntes elevadas nos retificadores à diodo. MOSFETs possuem resistência em condução, R_{DS_ON} consideravelmente menor do que diodos, quando conduzem no sentido reverso da corrente, e por isso a queda de tensão, que normalmente está na faixa de 0.7 a 1 V para diodos, é reduzida consideravelmente nos MOSFETs. De acordo com (ALMEIDA, 2014), pelos motivos citados, o retificador síncrono possui utilização vantajosa em aplicações de baixa tensão e elevada corrente de saída, como por exemplo, LEDs *Chip on Board* (COB), que têm ganhado popularidade nos últimos anos. Alguns trabalhos na literatura que utilizam retificadores síncronos são (ARIAS; VAZQUEZ; SEBASTIÁN, 2012; ZHANG et al., 2012).

1.6 CARACTERÍSTICAS ELÉTRICAS DOS LEDS

Após uma análise detalhada do inversor, filtro e retificador, que são os estágios que compõe o inversor ressonante, é imprescindível que seja analisada a característica da carga a ser conectada em sua saída. Nesta dissertação, entendemos que lâmpadas fluorescentes, e lâmpadas HID de forma geral, estabeleceram-se como uma importantíssima tecnologia de iluminação artificial ao longo das últimas décadas. Diversas pesquisas, principalmente por parte dos fabricantes relacionado à lâmpadas fluorescentes, contribuíram para que estas se tornassem cada vez mais eficientes, de menor custo e miniaturizadas. Desde as volumosas e nem tão eficientes T12 fluorescentes, criadas na década de 1930, até as mais recentes T5 *High-Efficiency* (HE) da *Philips*, a tecnologia fluorescente evoluiu muito, e por isso tornou-se uma das tecnologias de iluminação artificial com melhor custo/benefício. Ainda hoje, em função da tecnologia de SSL ser relativamente nova e estar em constante evolução, o custo de lâmpadas fluorescentes tubulares e compactas é fortemente atrativo aos olhos do consumidor.

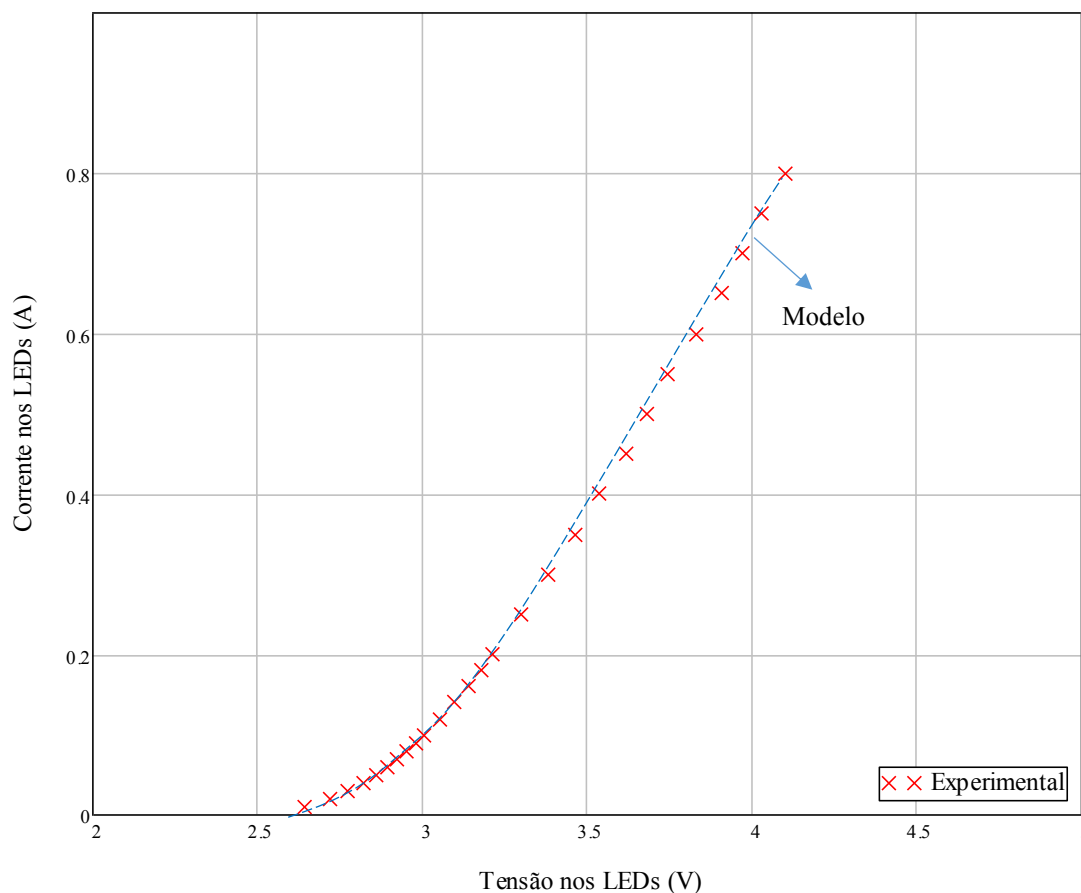
Todavia, dado o nível de avanço nas tecnologias de LEDs, que os coloca hoje como a tecnologia de iluminação artificial com a maior eficácia luminosa, ultrapassando as tecnologias de descarga a baixa pressão, como fluorescentes, e de alta pressão, como HPS, e

seguindo a tendência da grande maioria dos trabalhos científicos relacionados à inversores ressonantes produzidos atualmente, esta dissertação utilizará LEDs como carga da saída do inversor ressonante. Isso não impede, todavia, que lâmpadas fluorescentes possam ser utilizadas na saída do circuito aqui apresentado, pois como vimos nas seções anteriores, combinações diferentes de inversores e filtros ressonantes podem operar, com níveis seguros de tensão e corrente, quaisquer tipos de cargas, sendo estas tecnologias de iluminação artificial ou até mesmo cargas de outros tipos, como aquecedores de indução, por exemplo.

O LED, quanto à sua característica elétrica, pode ser considerado como um diodo de junção P-N. Uma *string* de LEDs, é considerada como um conjunto de LEDs em série, operando com a mesma corrente, porém com suas tensões somadas. Devido à semelhança com o diodo, a curva característica do LED (tensão *versus* corrente) apresentada certa similaridade, contendo, todavia, o efeito de uma resistência série (SCHUBERT, 2006), e, portanto, em (1) temos a definição do LED como um diodo ideal em série com uma resistência. Os parâmetros de (1) são definidos, respectivamente, como: n_i é um fator de idealidade; T_j a temperatura de junção (em Kelvin); R_S a resistência série do LED; I_S a corrente de saturação de polarização reversa; k a constante de Boltzmann; e q_e é a carga elementar do elétron.

$$V_{LED} = \frac{n_i \cdot k \cdot T_j}{q_e} \cdot \ln\left(\frac{I_{LED}}{I_S}\right) + R_S \cdot I_{LED} \quad (1)$$

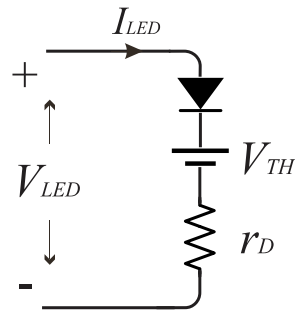
A partir desta equação, pode-se construir a curva característica dos LEDs experimentalmente. Para isto, alimenta-se os terminais do LED com uma fonte CC, elevando-se lentamente a tensão e medindo a corrente, ou vice-versa. O resultado desta investigação é a mostrado na Figura 7, onde temos a curva experimental para um LED branco de potência de 3 W da *Bridgelux*, “*Cool White*” com temperatura de cor 5500 – 6500 K. Sua corrente máxima de trabalho é de 700 mA, situação em que a tensão é de 3,6 V.

Figura 7 - Curva característica Tensão *versus* Corrente dos LEDs.

Fonte: Autor.

Podemos perceber, através da curva, que para valores de corrente próximos à zero, ou seja, próximos ao joelho da curva, temos a presença de uma não-linearidade. O joelho da curva, tensão de joelho ou também barreira potencial do LED, é um valor de tensão para o qual o LED começa a polarizar-se diretamente, ultrapassando a barreira potencial, portanto sua corrente começa a aumentar rapidamente. Devido à não-linearidade desta curva, torna-se muito difícil analisar com precisão o comportamento do LED. Para isto, é interessante que seja realizada uma linearização, que considere o LED como uma combinação de elementos lineares facilmente analisáveis. Esta combinação é muito conhecida na literatura, e trata-se da combinação série de um diodo ideal, uma fonte de tensão V_{TH} e uma resistência série, conforme Figura 8, conforme (2).

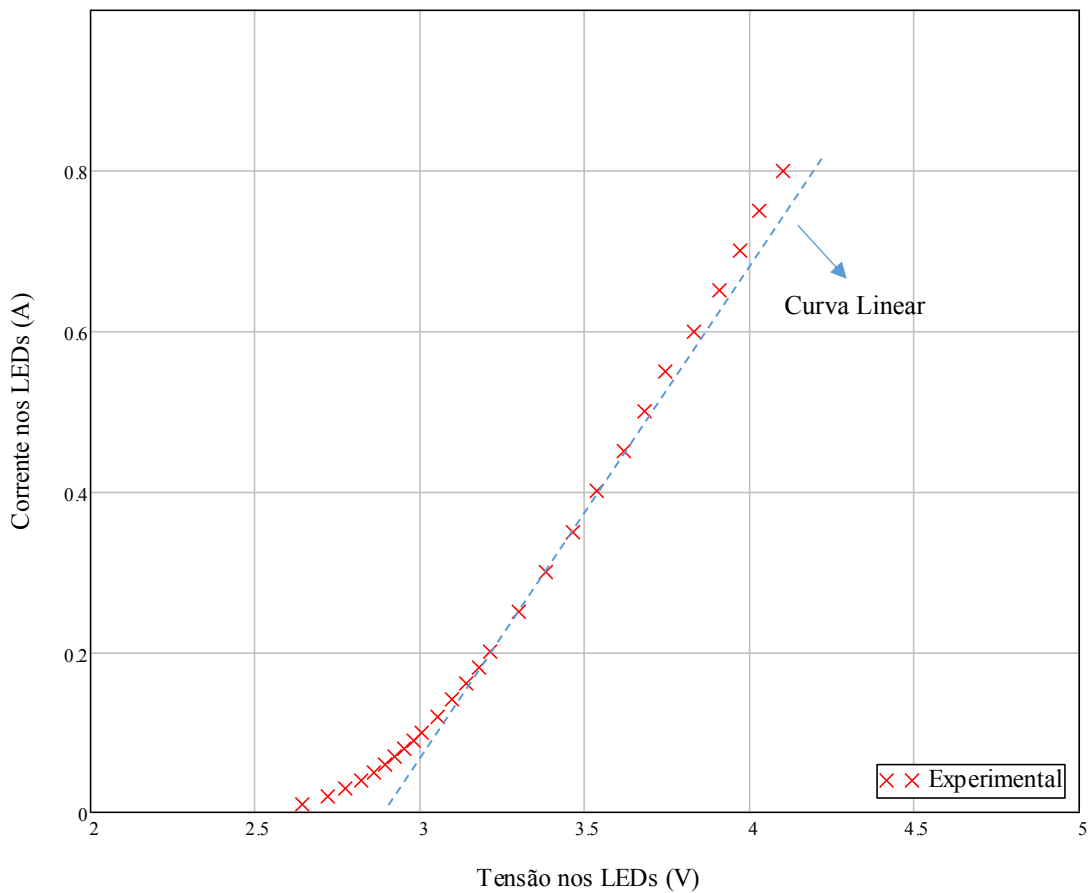
Figura 8 - Modelo Elétrico Equivalente dos LEDs.



Fonte: Autor.

$$V_{LED} = V_{TH} + I_{LED} \cdot r_D \quad (2)$$

Figura 9 - Curva Linearizada dos LEDs.



Fonte: Autor.

Com a equação linearizada e a curva característica em mãos, podemos calcular a resistência dinâmica dos LEDs em diversos pontos de operação, desde que estejam preferencialmente localizados distante da tensão de joelho dos LEDs, pois a linearização implica imprecisões nos cálculos quando o LED é operado próximo da região não-linear.

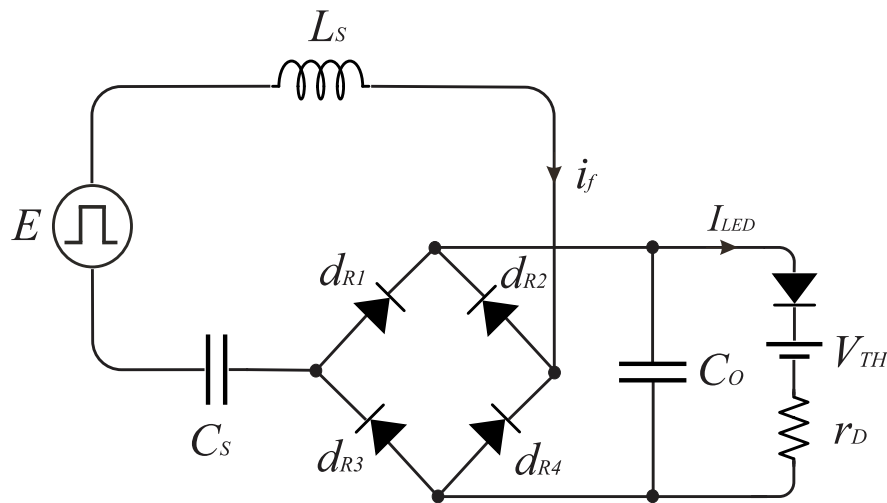
Após a definição de todos os estágios do inversor ressonante e análise elétrica da carga, podemos finalmente considerar o conjunto inversor, filtro, retificador e LEDs e projetar o filtro ressonante. Como o objetivo deste trabalho é o desenvolvimento de uma metodologia de projeto do Inversor Ressonante Auto-Oscilante em alta frequência, o filtro ressonante será projeto em alta frequência.

1.7 METODOLOGIA DE PROJETO DO FILTRO RESSONANTE LC SÉRIE EM ALTA FREQUÊNCIA

A Figura 10 mostra o circuito equivalente de um CR do tipo ponte, assimétrico, com filtro passa-baixas do tipo LC série aplicado a um retificador de onda completa, e uma *string* de LEDs em sua saída. O filtro opera com o objetivo de manter as características elétricas dos LEDs, como a tensão e a corrente, em sua saída. Por se tratar de um filtro passa-baixas, mesmo que seja aplicada uma tensão de característica quadrada na entrada do filtro (ou trapezoidal, caso haja o efeito⁶ da alta frequência) a corrente i_f do filtro tem característica senoidal, semelhante à componente fundamental da tensão aplicada, desde que se mantenham certas características como o fator de qualidade e a relação entre a frequência de comutação e a frequência de ressonância do filtro. L_S e C_S são o indutor série e o capacitor série do filtro, respectivamente. Os diodos do retificador em ponte de onda completa são d_{R1} , d_{R2} , d_{R3} e d_{R4} . O modelo dos LEDs é representado por um diodo ideal, uma fonte de tensão V_{TH} que representa da tensão de joelho, e a resistência dinâmica r_D .

⁶ O efeito de alta frequência discutido aqui refere-se à relação entre os tempos de subida e descida da forma de onda, com seu período. Quando tais tempos não mudam, mas o período de chaveamento passa a ser menor devido ao da frequência, a forma de onda aplicada ao filtro passa a apresentar uma característica trapezoidal.

Figura 10 - Circuito equivalente de um Inversor Ressonante LC Série com retificador de saída para alimentação de LEDs.



Fonte: Autor.

A escolha do filtro LC Série é baseada, primordialmente, em sua simplicidade. Dentre os tipos de filtros ressonantes aplicados a Inversores, conforme observado na bibliografia, são dois os principais utilizados em aplicações a LED. O filtro ressonante LC Série e o filtro ressonante LLC. Quando a operação da topologia é realizada em torno de um ponto nominal, e onde a precisão do projeto é importante, o filtro LC Série é o mais adequado. Para circuitos que utilizam malhas adicionais de controle, onde há necessidade de fontes de tensão CC adicionais, o filtro LLC passa a ser o mais adequado, por oferecer isolamento galvânica, além da possibilidade de criação de enrolamentos adicionais para o desenvolvimento das fontes de tensão CC mencionadas. Em seu escopo original, o IRAO, comparado a conversores com o *Flyback*, por exemplo, oferece poucas possibilidades de obtenção de fontes de tensão CC através de enrolamentos auxiliares adicionais. Neste trabalho, o interesse é a precisão do projeto em alta frequência em torno de um ponto de operação nominal, portanto, o filtro LC Série parece ser a escolha mais adequada e simples para o projeto. Quanto à escolha do retificador, de forma geral, protótipos que utilizam o filtro LLC tendem a utilizar retificadores de onda completa com *tap* central, visto o benefício que esta topologia de filtro oferece quanto a potencial redução dos diodos da ponte retificadora de saída. No caso do filtro LC Série, todavia, a escolha do retificador resume-se ao retificador síncrono, quando há necessidade de variáveis de controle adicional, ou o retificador de onda completa em ponte, para situações semelhantes à apresentada nesta dissertação, onde o interesse é em um ponto de operação nominal, sem interesse na realimentação e controle.

Para iniciar o projeto do filtro em alta frequência, as informações dos LEDs são necessárias. Estas são observadas a partir de sua curva característica de corrente *versus* tensão. Seu modelo é representado como uma fonte de tensão, dada por V_{TH} , em série com ambos um diodo ideal e a resistência dinâmica dos LEDs, dada por r_D , conforme Figura 8. A equação que relaciona V_{LED} com os parâmetros de sua curva característica é dada por (2). Para o valor de potência dos LEDs, a escolha é baseada em valores comerciais decorrentes. Ainda, como o objetivo é a análise da precisão na predição da frequência de auto-oscilação, onde o foco está no estágio inversor, para potências baixas, da ordem de 10 W, não há necessidade de correção do Fator de Potência⁷, justificando a escolha de uma potência relativamente baixa. Para uma *string* de 10 LEDs de 3 W da *Bridgelux* cujo modelo linearizado foi obtido nas seções anteriores, as características elétricas são mostradas na Tabela 3, como parâmetros necessários para o projeto do filtro. Tais parâmetros consistem basicamente das informações do LED, como corrente, tensão e potência de operação; e da frequência de ressonância do filtro a ser projetado.

Tabela 3 - Parâmetros básicos do projeto do Filtro Ressonante LC Série em alta frequência.

Parâmetros de Projeto do Filtro	
Potência dos LEDs	$P_O = 10 \text{ W}$
Corrente dos LEDs	$I_{LED} = 300 \text{ mA}$
Tensão dos LEDs	$V_{LED} = 33.84 \text{ V}$
Tensão de Joelho dos LEDs	$V_{TH} = 26.5 \text{ V}$
Resistência dinâmica dos LEDs	$r_D = 24.47 \text{ } \Omega$
Frequência de Ressonância	$f_r = 900 \text{ kHz}$

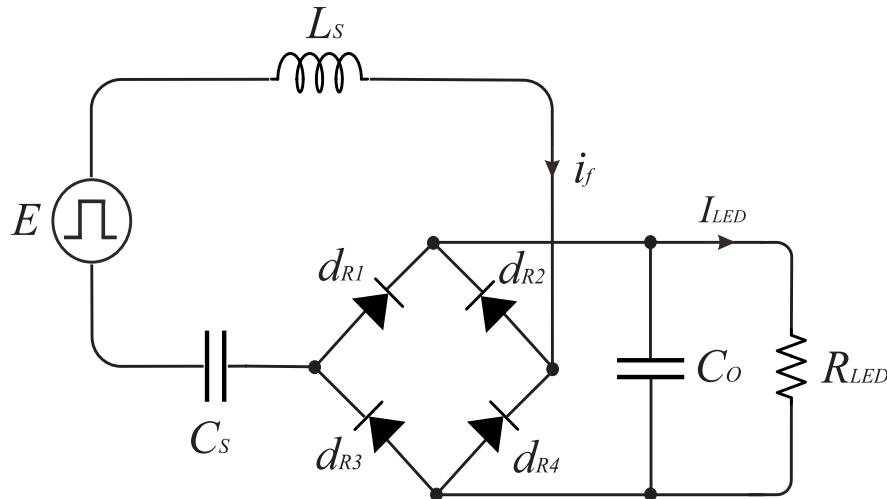
Fonte: Autor.

A partir das informações dos parâmetros de projeto, calcula-se a resistência de saída dos LEDs, dada como a relação entre a tensão nos LEDs, V_{LED} , e a corrente dos LEDs, I_{LED} . Chamados esta relação de R_{LED} , que é dada por (3). R_{LED} substitui o modelo dos LEDs por uma resistência equivalente, conforme Figura 11.

⁷ De acordo com a NBR 16026 e a NBR IEC 61347-2-13, para dispositivos de acionamento de LEDs, não há necessidade de correção do fator de potência para cargas a LED de potência menor que 25 W.

$$R_{LED} = \frac{V_{LED}}{I_{LED}} \quad (3)$$

Figura 11 - Inversor Ressonante LC Série com resistência equivalente dos LEDs.



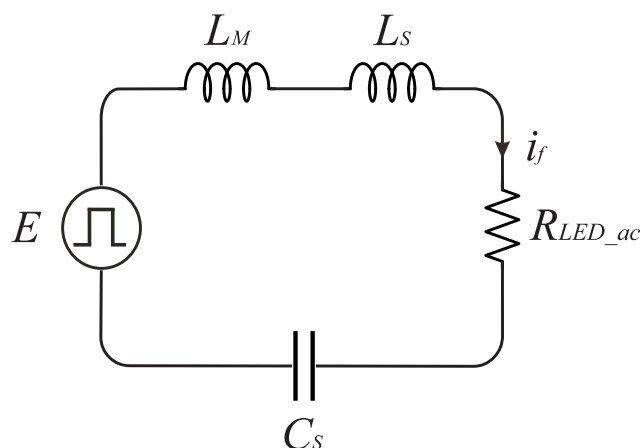
Fonte: Autor.

Com R_{LED} substituindo o modelo equivalente dos LEDs, e sabendo que na saída do filtro ressonante há um retificador de onda completa, onde em sua saída estão conectados os LEDs, faz-se necessário encontrar a resistência equivalente do conjunto retificador e LEDs que é vista pela saída do filtro ressonante. Esta resistência equivalente do conjunto vista pelo filtro é chamada de R_{LED_ac} e é dada por (4). R_{LED_ac} substitui o modelo dos LEDs e o retificador de onda completa por uma resistência equivalente⁸ (ALMEIDA, 2014; SÁ JUNIOR, 2012; STEIGERWALD, 2015), conforme Figura 12. O elemento L_M trata-se da indutância magnetizante do transformador de corrente de três enrolamentos do IRAO, que realimenta a corrente do filtro (primário) ao *gate* dos MOSFETs (secundários).

$$R_{LED_ac} = \frac{8 \cdot R_{LED}}{\pi^2} \quad (4)$$

⁸ A equação apresentada em (4) será válida em situações específicas de fator de qualidade e frequência normalizada. Quando o fator de qualidade for consideravelmente elevado, e a relação entre a frequência de chaveamento e a frequência de ressonância (frequência normalizada) for próxima à unidade, a corrente do filtro terá boa característica de semelhança com uma senóide, validando (4). Tais características de fator de qualidade e frequência normalizada são utilizadas ao longo desta pesquisa.

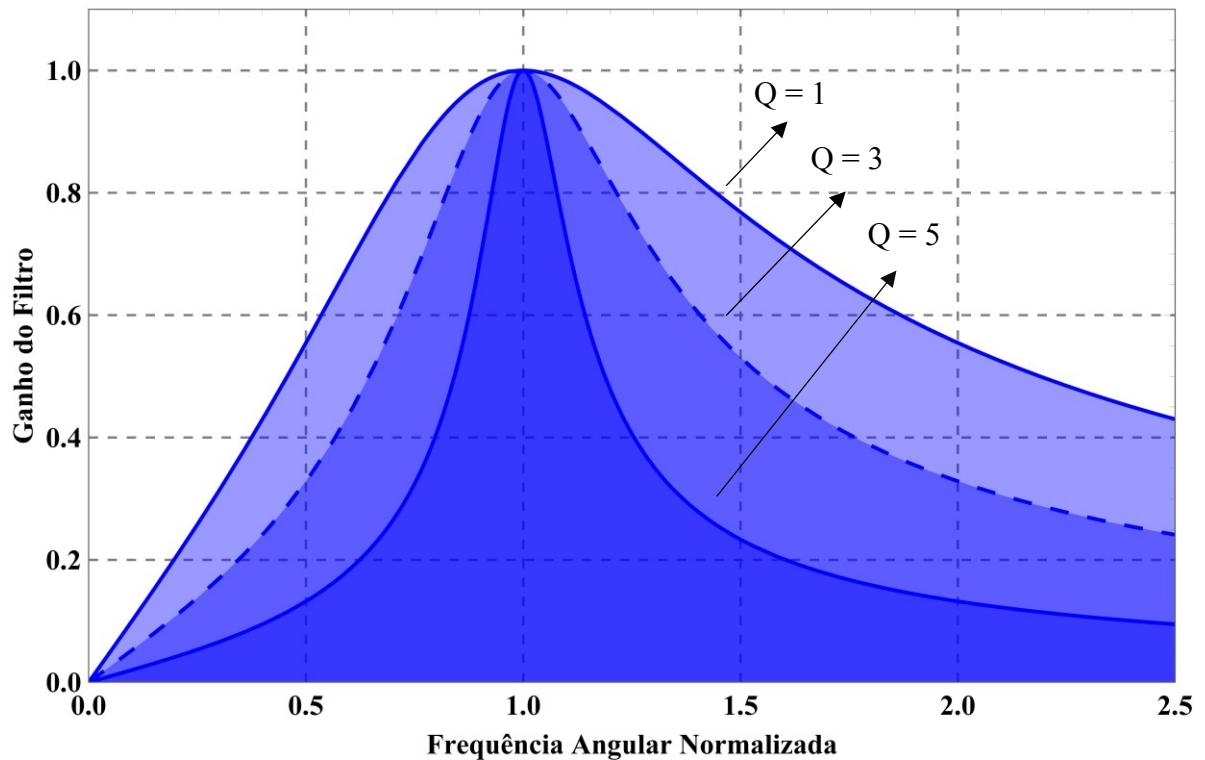
Figura 12 - Circuito equivalente do Inversor Ressonante LC Série com a resistência ac do conjunto Retificador com LEDs vista pelo filtro.



Fonte: Autor.

Com o valor de R_{LED_ac} , podemos estimar um valor comercial de C_S baseado no fator de qualidade desejado de operação do filtro. A escolha de C_S anterior à escolha de Q , em contraste com a maioria das bibliografias mostradas na bibliografia, se dá devido à preocupação com a precisão da metodologia. Ao escolher um valor de Q previamente, não se tem garantia do resultado numérico de C_S ser o mais próximo possível a um valor comercial. Ao escolher um valor de C_S comercial previamente, todavia, este problema é evitado, pois basta que o valor de Q seja suficientemente elevado para satisfazer (4), não importando o número de casas decimais após a vírgula. O fator de qualidade está relacionado com a seletividade do filtro. Quando maior seu fator de qualidade, maior será a atenuação da potência de saída dos LEDs em função do aumento da frequência de operação do filtro. Escolhe-se, desta forma, um valor de C_S . A Figura 13 mostra o ganho de tensão do filtro, para três fatores de qualidade Q diferentes, em ordem decrescente conforme indicado pela seta.

Figura 13 – Gráfico do ganho de três filtros com fatores de qualidade diferentes em função da frequência angular normalizada.



Fonte: Autor.

A partir da informação da frequência de ressonância escolhida como parâmetro de projeto e do valor de C_S , podemos calcular o valor de L_S necessário para respeitar estas condições de cálculo, através de (5).

$$L_S = \frac{1}{\omega_R^2 \cdot C_S} \quad (5)$$

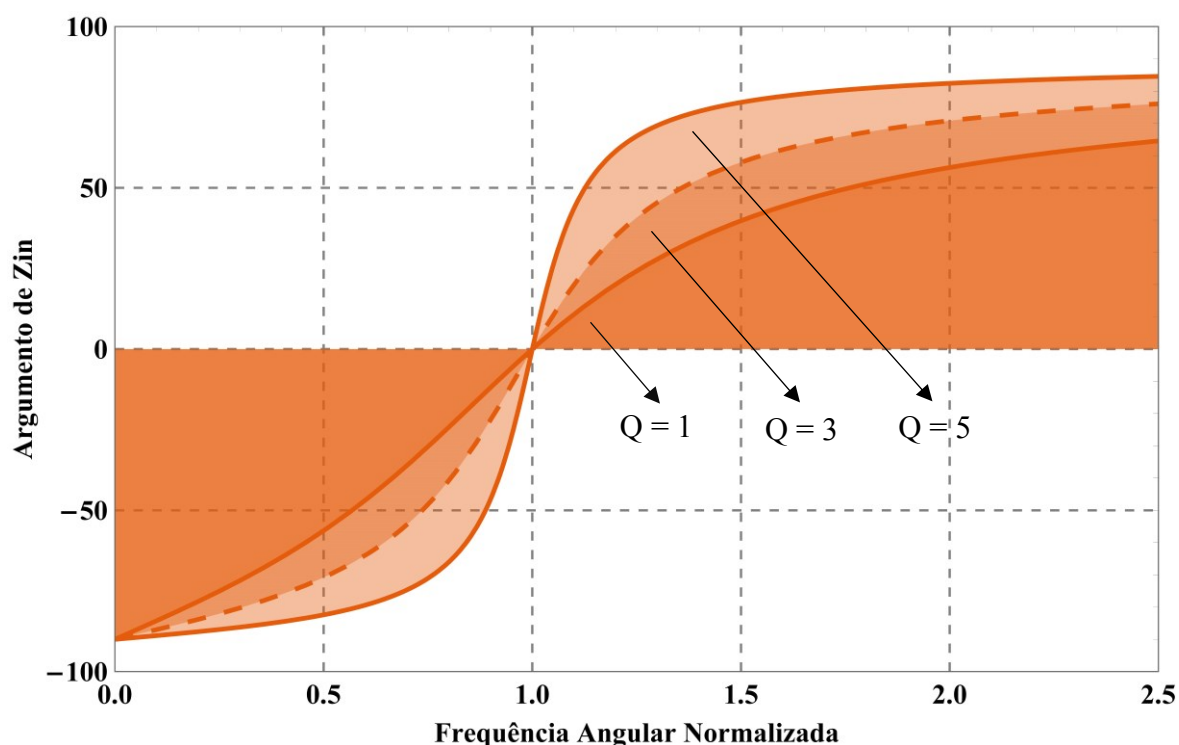
O fator de qualidade Q pode então ser calculado através de (6). Caso o valor do fator de qualidade não esteja de acordo com o desejado, um novo valor de C_S deve ser escolhido, para que então L_S seja recalculado, resultando em um novo fator de qualidade Q . O fator de qualidade desejado deve ser suficientemente elevado para mater as condições senoidais da corrente do filtro, satisfazendo (4), onde para o caso em questão, trata-se de um fator de qualidade, no mínimo, superior à 3.5.

$$Q = \sqrt{\frac{L_S}{C_S \cdot R_{LED_ac}^2}} \quad (6)$$

A Figura 14 apresenta o ângulo da impedância de entrada para três filtros ressonantes, em torno da mesma frequência de ressonância, porém com fatores de qualidade Q diferentes. Pode-se perceber que o ângulo da impedância do filtro se comporta de formas diferentes para

cada um destes Q . Na frequência de ressonância, as reatâncias capacitivas e indutivas têm o mesmo valor e sinais opostos, portanto se cancelando e fazendo com que o ângulo da impedância seja igual à zero. Para frequências de oscilação maiores que a frequência de ressonância, o filtro passa a operar com maior contribuição da parte indutiva, aumentando o ângulo da impedância do filtro LC série quanto maior for o fator de qualidade.

Figura 14 – Gráfico dos Argumentos da impedância para três filtros com fatores de qualidade diferentes em função da frequência normalizada.



Fonte: Autor.

Calcula-se, então, o valor necessário, da tensão de barramento a ser aplicada ao IRAO, para que sejam atingidas as características de corrente e tensão nos LEDs que foram escolhidas como parâmetros de projeto para o filtro constituído por C_S e L_S . Para isto, é necessário encontrar uma relação entre a tensão média da entrada com a frequência de oscilação do IRAO. Visto que o filtro ressonante LC série é um filtro passa-baixas, que atua frequências de valor maior àquelas da componente fundamental, é possível representar, de forma simples, a tensão média de entrada do filtro ressonante a partir da expansão em Série de Fourier. A expansão em série de Fourier da tensão de entrada do filtro é dada por (7) e (8).

$$v_{in} = \frac{E}{2} + \frac{2 \cdot E}{\pi} \cdot \sum_{n=1}^{\infty} \frac{1 - (-1)^n}{2 \cdot n} \cdot \text{sen}(n \cdot \omega \cdot t) \quad (7)$$

$$v_{in} = E \cdot \left(\frac{1}{2} + \frac{2}{\pi} \cdot \text{sen}(n \cdot \omega \cdot t) + \frac{2}{3 \cdot \pi} \cdot \text{sen}(3 \cdot n \cdot \omega \cdot t) + \frac{2}{5 \cdot \pi} \cdot \text{sen}(5 \cdot n \cdot \omega \cdot t) + \dots \right) \quad (8)$$

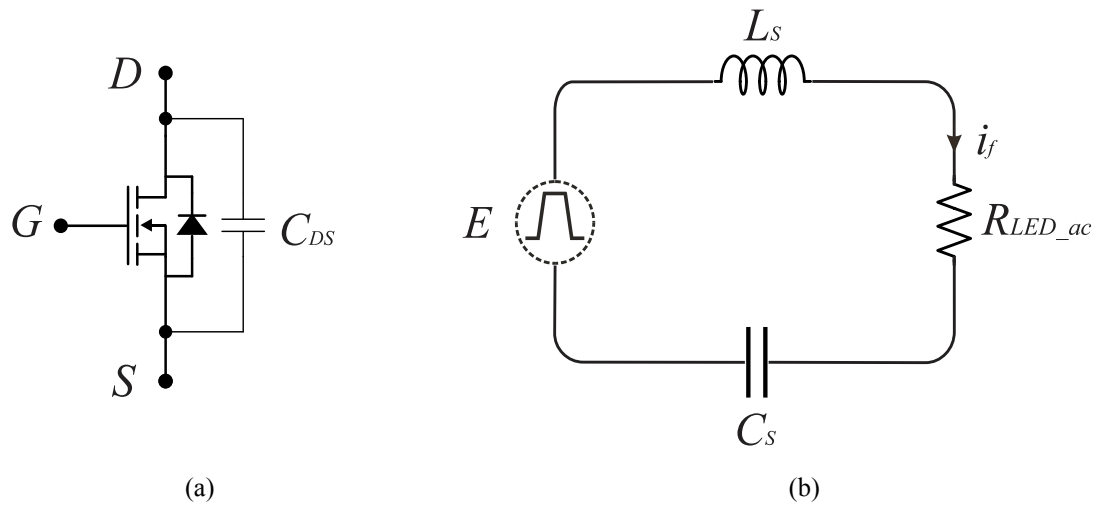
Em baixa frequência, ao considerarmos que a tensão equivalente de entrada do filtro tem característica quadrada, e que o filtro LC série apresenta característica passa-baixas, apenas a componente fundamental pode ser considerada. Podemos então, a partir da equação da expansão em Série de Fourier, calcular o valor máximo e o valor RMS da componente fundamental através de (9) e (10).

$$V_{in_Pk} = \frac{2}{\pi} \cdot E \quad (9)$$

$$V_{in_RMS} = \frac{2}{\pi} \cdot E \cdot \frac{1}{\sqrt{2}} \quad (10)$$

Todavia, ao considerarmos o efeito de elementos parasitas do MOSFET como é o caso de C_{DS} , vimos que a forma de onda equivalente aplicada ao filtro ressonante deixa de ter uma característica perfeitamente quadrada, e passa a ter uma forma trapezoidal, devido aos tempos de carga e descarga de C_{DS} (FLORES-GARCÍA et al., 2011). Desta forma, o valor de pico da componente fundamental de uma tensão trapezoidal aplicada ao filtro pode ser encontrada a partir de (11). A Figura 15(a) mostra o MOSFET com a capacitância C_{DS} de saída, e a Figura 15(b) mostra o circuito equivalente do Inversor Ressonante em questão ao ser considerado o efeito dessa capacitância.

Figura 15 - Circuito equivalente do Inversor Ressonante LC Série considerando o efeito de C_{DS} .

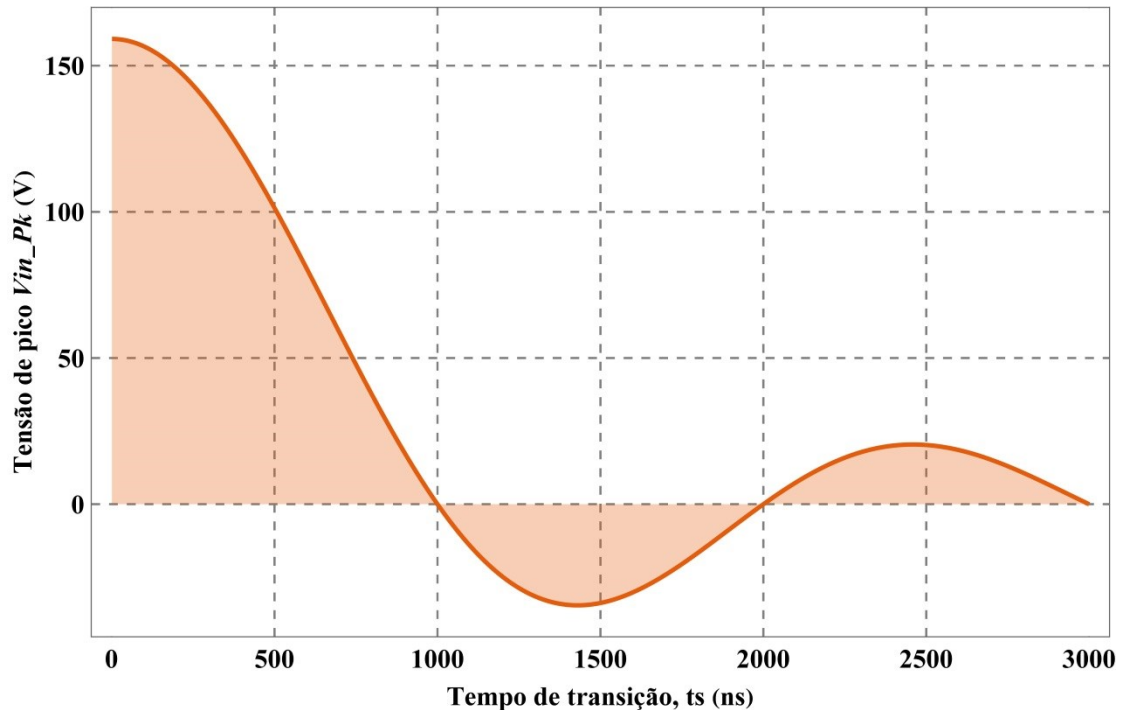


Fonte: Autor.

$$V_{in_Pk} = E \cdot \frac{\text{sen}\left(\frac{\pi}{2}\right)}{\frac{\pi}{2}} \cdot \frac{\text{sen}\left(\frac{\omega \cdot t_s}{2}\right)}{\frac{\omega \cdot t_s}{2}} \quad (11)$$

Em (11), temos a equação que mostra que o valor de pico e o valor eficaz da componente fundamental da tensão aplicada ao filtro ressonante serão menores quanto maiores forem os tempos de subida e descida da tensão V_{DS} . Por sua vez, os tempos de subida e descida serão maiores quanto maiores forem as capacitâncias parasitas C_{DS} dos MOSFETs. O *plot* de (11) pode ser observado na Figura 16, que representa o decréscimo da tensão de pico em função do nível de trapezoidalidade da tensão aplicada ao filtro. Tal nível de trapezoidalidade é dado em função de t_s , que representa o tempo total de transição da forma de onda aplicada ao filtro.

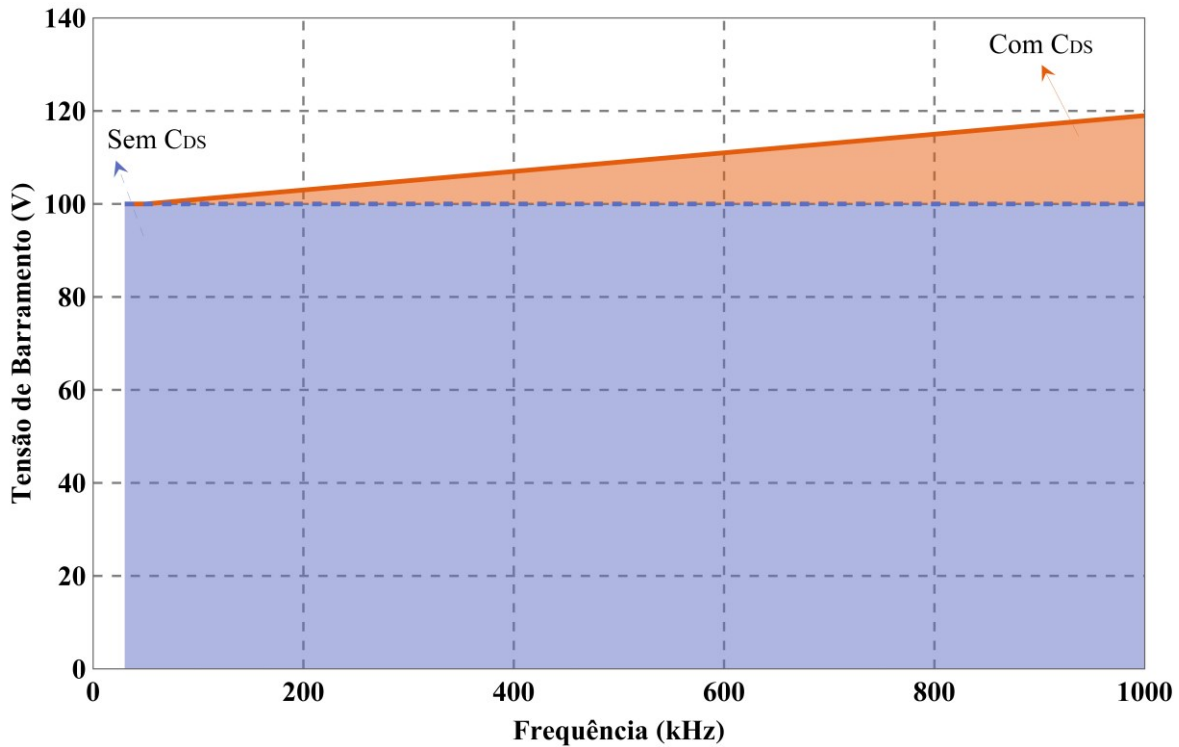
Figura 16 - Decréscimo da tensão de pico aplicada ao filtro em função do tempo t_s



Fonte: Autor.

A Figura 17 mostra como o projeto do filtro se comporta em diferentes frequências de operação. Compara-se o projeto do filtro que considera o efeito de C_{DS} com àquele que negligencia seu efeito. Podemos perceber que à medida que a frequência de operação aumenta, o projeto que negligencia o efeito de C_{DS} tende a ter uma mesma tensão de barramento necessária para manter as características de tensão, corrente e potência nos LEDs ao longo de toda a faixa de frequência. Já a curva que considera o efeito de tal capacitância, mostra que à medida em que a frequência de oscilação aumenta, a tensão E necessária para manter as características elétricas do LED torna-se cada vez maior. Isso acontece porque o efeito do aumento da frequência de operação, é tornar o período cada vez menor, e como os tempos de subida e descida da tensão V_{DS} causados por C_{DS} se mantêm relativamente constantes, quanto maior a frequência, mais os tempos de subida e descida se aproximam do período total de oscilação. Em essência, isto faz com que a tensão V_{DS} passe a ter uma forma de onda que se aproxima muito mais de trapezoidal, ao invés de quadrada, em que o valor eficaz da componente fundamental da primeira é menor do que a segunda, intensificando-se com o aumento da frequência. Portanto, para maiores frequências, onde a trapezoidalidade da tensão aplicada ao filtro acaba por reduzir o valor de sua componente fundamental, deve-se ajustar o valor de E para compensar esta redução, a fim de manter as características elétricas da saída.

Figura 17 – Compensação da tensão de barramento “E” devido ao efeito de C_{DS} .



Fonte: Autor.

Com a tensão de entrada do filtro expressa, precisamos definir o formato da corrente para então estabelecer uma relação, encontrando-a a partir da impedância do filtro LC Série. A corrente do filtro passa-baixas pode ser representada como uma senóide de amplitude I_{Pk} dada em (12). O valor desta corrente pode ser encontrado a partir do valor de pico da tensão média de entrada encontrada a partir da expansão em Série de Fourier dependente de C_{DS} , relacionado com a impedância do filtro LC série. O módulo da impedância do filtro LC Série é dada por (13).

$$i_f = I_{Pk} \cdot \text{sen}(n \cdot \omega \cdot t) \quad (12)$$

$$|Z| = \sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S} \right)^2} \quad (13)$$

A corrente é, então, calculada em (15) como a relação entre a tensão e a impedância, dada por (14), onde t_s é o *time slope*, ou tempo de inclinação da tensão V_{DS} , que consiste na soma dos períodos em que esta tensão está subindo e descendo.

$$I_{Pk} = \frac{V_{in_Pk}}{|Z|} \quad (14)$$

$$I_{Pk} = \frac{E \cdot \frac{\text{sen}\left(\frac{\pi}{2}\right)}{\frac{\pi}{2}} \cdot \frac{\text{sen}\left(\frac{\omega \cdot t_s}{2}\right)}{\frac{\omega \cdot t_s}{2}}}{\sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S}\right)^2}} \quad (15)$$

Em (15), a equação da corrente I_{Pk} nos fornece informações da corrente do filtro relacionadas à tensão de barramento, aos elementos do filtro, e à resistência equivalente dos LEDs vista pelo filtro. Todavia, qualitativamente esta corrente não nos oferece tanto significado quanto considerar o valor médio da corrente dos LEDs na saída do retificador. Assim, podemos dizer que a corrente I_{Pk} está relacionada à corrente médias dos LEDs através da relação entre a forma de onda retificada e seu valor médio, $2/\pi$, dada por (16), e podemos substituí-la na equação da corrente do LED que relaciona o valor de pico da tensão de entrada com a impedância do filtro, dada por (17).

$$I_{Pk} = I_{LED} \cdot \frac{\pi}{2} \quad (16)$$

$$I_{LED} = \frac{E \cdot \frac{2}{\pi} \cdot \frac{\text{sen}\left(\frac{\pi}{2}\right)}{\frac{\pi}{2}} \cdot \frac{\text{sen}\left(\frac{\omega \cdot t_s}{2}\right)}{\frac{\omega \cdot t_s}{2}}}{\sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S}\right)^2}} \quad (17)$$

Podemos então isolar, a partir destas relações, a tensão de barramento em (17), tendo-a como função dos parâmetros do filtro e dos LEDs em dependência da frequência e da capacitância C_{DS} , que na equação é expressa em termos de t_s . O termo t_s é o tempo total de subida e descida da tensão V_{DS} , que serve como um parâmetro de atenuação do valor de pico da componente fundamental de uma tensão trapezoidal equivalente aplicada à entrada do filtro, onde quanto maior a frequência de operação, mais atenuado é o valor de pico da componente fundamental da trapezoidal. Assim, (18) dá a tensão de barramento necessária para manter-se a corrente de saída I_{LED} na frequência de chaveamento estipulada, para os elementos do filtro escolhidos, considerando V_{DS} trapezoidal. Quanto maior t_s , portanto, maior será a tensão de barramento E necessária para satisfazer as condições de I_{LED} para os parâmetros L_S , C_S e R_{LED_ac} dados.

$$E_{Trpz} = \frac{\pi^2 \cdot I_{LED} \cdot \omega \cdot t_S}{8 \cdot \sin\left(\frac{\omega t_S}{2}\right)} \cdot \sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_R - \frac{1}{\omega \cdot C_R}\right)^2} \quad (18)$$

É interessante notar que, caso não fosse considerada a trapezoidalidade de V_{DS} devido ao efeito de C_{DS} , t_S seria removido da equação, pois teoricamente em uma forma de onda quadrada, não existem tempos de subida ou descida. A equação que resulta na tensão E necessária para satisfazer as condições de I_{LED} para os parâmetros L_S , C_S e R_{LED_ac} dados seria então dada por (19).

$$E_{Qdrt} = \frac{\pi^2 \cdot I_{LED}}{4} \cdot \sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_R - \frac{1}{\omega \cdot C_R}\right)^2} \quad (19)$$

1.8 CONCLUSÃO

Neste capítulo, estudamos as topologias clássicas de inversores ressonantes. Tais topologias são formadas por diferentes estruturas, como por exemplo, o inversor meia-ponte ou o ponte completa, que alimentará um filtro ressonante LC série, LC paralelo, LCC paralelo, ou LLC paralelo, e também diferentes retificadores que serão conectados aos LEDs, cujas características elétricas também foram abordadas. Vimos que a literatura apresenta um número considerável de trabalhos que utilizam os filtros LC série e LLC paralelo para a alimentação de LEDs. Por fim, apresentou-se a metodologia de projeto do filtro ressonante LC série do IRAO em alta frequência, que considera o efeito trapezoidal de V_{DS} devido ao aumento da influência da capacitância C_{DS} em alta frequência.

CAPÍTULO 2

2 INVERSOR RESSONANTE AUTO-OSCILANTE

Sumarização do Capítulo

Este capítulo apresenta o Inversor Ressonante que utiliza o Comando Auto-Oscilante para o acionamento dos MOSFETs. Uma abordagem de suas características de não-linearidade e etapas de funcionamento será realizada. Discutem-se as técnicas de análise de ciclos limites dos inversores auto-oscilantes, assim como a análise através da Função Descritiva, Tsytkin e Hamel Locus.

2.1 INTRODUÇÃO

Como vimos durante o primeiro capítulo, inversores ressonantes oferecem diversas vantagens se comparados a conversores tradicionais, ou *hard switched*. Os inversores ressonantes podem oferecer níveis de eficiência maiores e operar em faixas de frequência superiores às que os tradicionais operam, desde que certas condições de operação sejam satisfeitas. Frequências de operação cada vez maiores têm sido a tendência da maioria dos sistemas, não somente dos sistemas de iluminação artificial. Em termos de otimização, aumentar a frequência significa reduzir os elementos reativos do filtro ressonante, tornando os sistemas menores e utilizando menores quantidades de materiais. Todavia, reduzir o volume dos elementos reativos através do aumento óbvio da frequência, quando se busca otimização econômica do protótipo, pode nem sempre ser a resposta ideal. Um dos maiores desafios de inversores ressonantes de elevado custo/benefício que operam altas frequências é o projeto do *gate driver*, ou circuito de comando dos MOSFETs (DA ROSA et al., 2018; MCARTHUR, 2001).

Na grande maioria dos casos, a frequência de operação, seja ela fixa ou variável, é dada por circuitos integrados dedicados à esta tarefa. Se considerarmos as versões mais recentes e disponíveis comercialmente destes *drivers* para a operação de inversores ressonantes, encontramos modelos que podem oscilar em frequências superiores a 1 MHz. Todavia, diferentes dos *drivers* tradicionais que utilizam osciladores CMOS internos, como os da família IR215X, estes dispositivos requerem a ação de um oscilador externo que pode limitar sua capacidade de operar em frequências elevadas, e ainda requerer circuitos mais complexos e volumosos. A Tabela 4 mostra uma comparação entre alguns osciladores

comerciais, seus limites em frequência e preços. Os MIC 1555, por exemplo, são osciladores com limites de frequência de 5 MHz, sendo considerados excelentes substitutos aos 555, quando se deseja operar em altas frequências. Todavia, o preço indicado limita-se somente aos temporizadores responsáveis por operar os circuitos integrados dedicados ao chaveamento do estágio inversor, cujos preços também devem ser considerados.

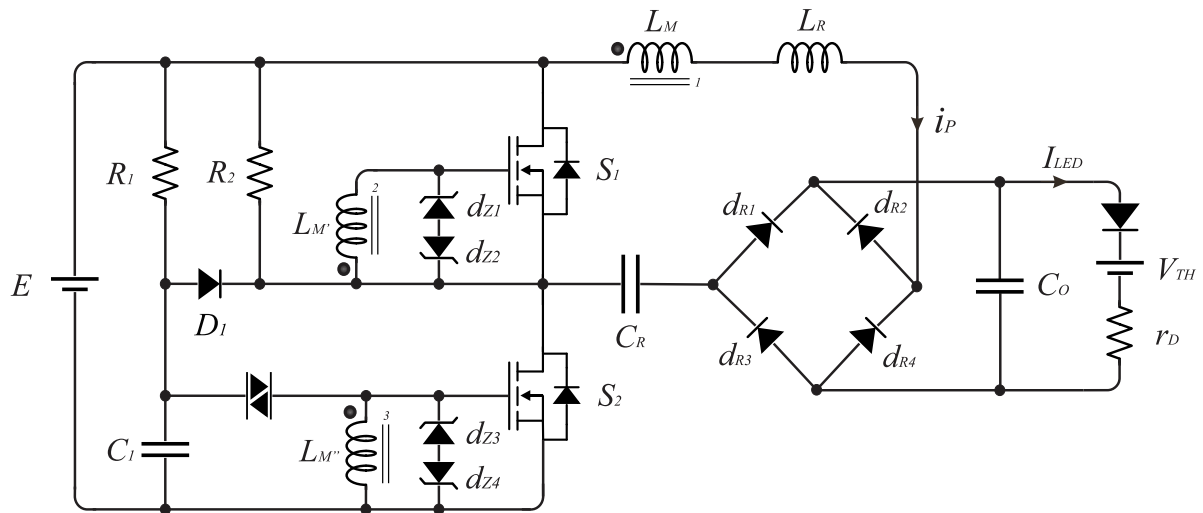
Tabela 4 - Comparativo de Preço e Frequência de alguns osciladores CMOS.

<i>Part Number</i>	Frequência Máxima (MHz)	Preço (\$)
ICM 7556	1	\$ 2.95
TLC 551	1.8	\$ 2.29
TLC 555	2.1	\$ 0.75
TLC 552	2.8	\$ 2.8
LMC 555	3	\$ 0.75
XTR 655	4	Disponível mediante consulta
MIC 1555	5	\$ 0.81

Fonte: Digikey.

Para evitar custos adicionais com circuitos de comando para MOSFETs, a maioria dos protótipos comerciais de lâmpadas fluorescentes com inversores ressonantes das últimas décadas passou a utilizar a topologia de realimentação auto-oscilante. Auto-oscilar um inversor ressonante significa que ao aplicar-se uma tensão na entrada do mesmo, ele só irá parar de operar quando o fornecimento da tensão for suspenso ou a carga for desconectada. Não há a necessidade de circuitos de comando de *gate* para os MOSFETs, apenas um circuito de realimentação do filtro ressonante da saída do inversor, para os *gates* dos MOSFETs. O IRAO, uma das topologias mais clássicas e utilizadas em reatores eletrônicos para lâmpadas fluorescentes tubulares e compactas, e também aplicável a LEDs com as mesmas qualidades, é mostrado na Figura 18. O circuito que realimenta a corrente do filtro para realizar o comando dos MOSFETs é chamado de Circuito de Comando Auto-Oscilante (CCAO), que também pode ser implementado através de Transistores Bipolares de Junção de potência.

Figura 18 - Inversor Ressonante Auto-Oscilante.



Fonte: Autor.

Trata-se de uma das formas mais robustas e simples de acionar cargas como lâmpadas fluorescentes, HPS e LEDs, tendo um custo consideravelmente reduzido, devido à ausência de circuitos integrados dedicados, e eficiência elevada. Consiste de um inversor ressonante de estágio clássico de controle de potência, formado por um inversor meia-ponte, um filtro ressonante LC série e um retificador em ponte de onda completa. A comutação dos interruptores S_1 e S_2 e, que ocorre de forma complementar, é realizada através da realimentação da corrente i_f do filtro ressonante, implementada com um transformador de corrente (TC). O circuito, chamado de CCAO dispensa o emprego de fontes auxiliares de alimentação e *drivers* dedicados para operar os interruptores do inversor meia ponte. Seu projeto, entretanto, consiste na análise da característica não-linear de chaveamento devido à descontinuidade da tensão Zener e a ação dos interruptores, requerendo técnicas de controle e linearização, como a da Função Descritiva (SEIDEL; BISOGNO; DO PRADO, 2007), Hamel Locus (WILLIAMS et al., 2010b) e Tsytkin (CHANG; CHANG; BRUNING, 1999).

Neste capítulo, uma análise detalhada sobre o IRAO será realizada, onde utilizam-se MOSFETs como dispositivos de chaveamento, alimentando uma carga a LEDs. Serão discutidas suas etapas de funcionamento, bem como sua forma clássica de representação através de diagramas de blocos, através do ponto de vista de um sistema de controle com comportamento não-linear. As principais metodologias de análise e projeto do IRAO apresentadas até hoje na literatura serão apresentadas. Tais metodologias consistem basicamente em encontrar o valor da indutância magnetizante L_M do transformador de três enrolamentos que garante a operação na frequência de oscilação definida no projeto. Ainda,

como o objetivo desta dissertação é a apresentação de uma metodologia que, diferentemente das apresentadas até então, considere o efeito não linear das capacitâncias de *gate* juntamente com a capacitância de saída, uma releitura e adaptação da metodologia clássica da função descritiva será apresentada. (SEIDEL, 2004), em que é considerado o efeito de uma capacitância equivalente de *gate*, imprescindível para o propósito da análise na faixa de frequência de operação da ordem de MHz.

2.2 ANÁLISE DO INVERSOR RESSONANTE AUTO-OSCILANTE

2.2.1 Etapas de Funcionamento do IRAO

O IRAO da Figura 18 consiste de um inversor meia ponte com entrada CC, um filtro ressonante, um retificador em ponte de onda completa, uma carga a LEDs e o CCAO empregando MOSFETs. Além disso, faz-se necessária a presença de um circuito de partida. A tensão E , de forma geral, é a tensão de saída de um estágio PFC, ou a tensão proveniente de uma fonte CA retificada e filtrada, ou a tensão de uma fonte CC. O circuito de partida, composto por R_1 , R_2 , C_1 , D_1 e o *diac*, é responsável por a plicar o primeiro pulso de tensão aos terminais *gate-to-source* do MOSFET S_2 , que iniciará a condução de corrente pelo filtro e pela *string* de LEDs. O filtro ressonante é formado por C_s e L_s , cujo propósito é filtrar as harmônicas de ordem superior à da componente fundamental da forma de onda trapezoidal aplicada à entrada do filtro. O CCAO, composto por um transformador de corrente de três enrolamentos (L_M , $L_{M'}$ e $L_{M''}$) e quatro diodos *Zener* em antiparalelo, é responsável por realizar a comutação dos MOSFETs S_1 e S_2 , de forma complementar.

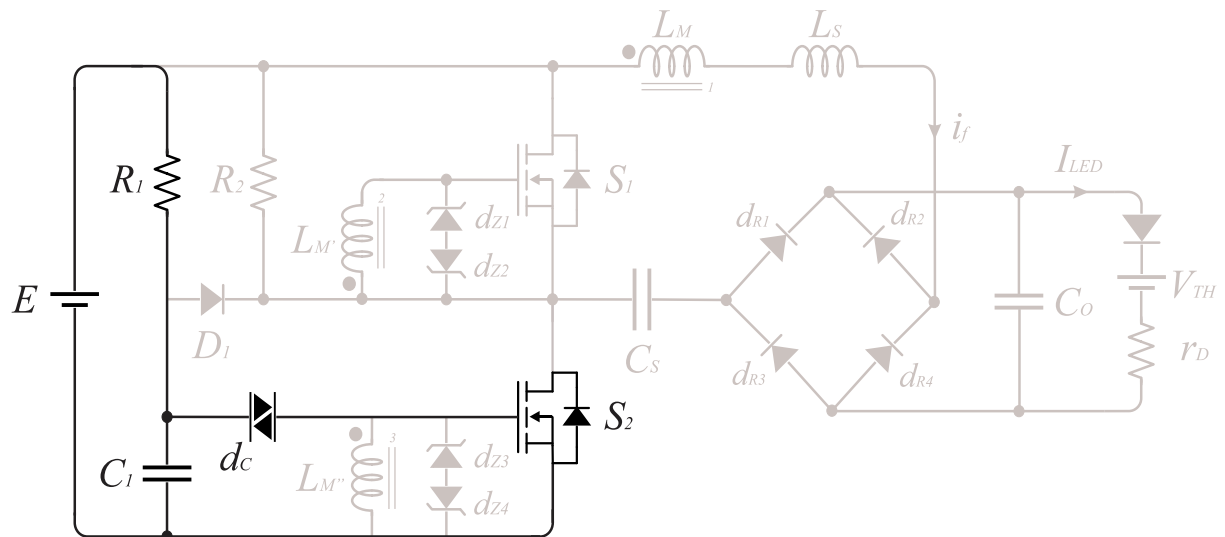
As etapas de operação são divididas em três diferentes processos, onde a primeira consiste da partida, e as outras duas são baseadas na operação complementar de S_1 e S_2 , com uma razão cíclica fixa de 50 %.

2.2.1.1 Primeira Etapa de Operação

A primeira etapa de operação é a partida. O circuito equivalente desta etapa é mostrado na Figura 19. Neste modo, os seguintes componentes estão ativos: R_1 , R_2 , C_1 , D_1 e o *diac*. Quanto a tensão E é aplicada a R_1 e C_1 , a tensão neste último cresce até alcançar o valor da tensão de ruptura do *diac*. Este cria, então, de forma breve, um livre caminho para a passagem de corrente que estabelece uma tensão V_{GS} positiva aos terminais do MOSFET S_2 . Este modo apresenta um conjunto de particularidades que, se não observado, pode impedir o circuito de operar corretamente após a partida. Isto acontece quando o *diac* aplica um pulso de tensão V_{GS} em S_2 enquanto S_1 ainda estiver ativo, causando um curto-circuito na fonte. Isto

pode se evitado com a inserção de um diodo D_1 , garantindo a descarga de C_1 em cada período de condução de S_1 . Ainda, dado que a constante de tempo de R_1 e C_1 é maior que o tempo de condução de ambos S_1 e S_2 , o capacitor será descarregado antes que sua tensão alcance a de ruptura do diac.

Figura 19 – Primeira etapa de operação do IRAO.



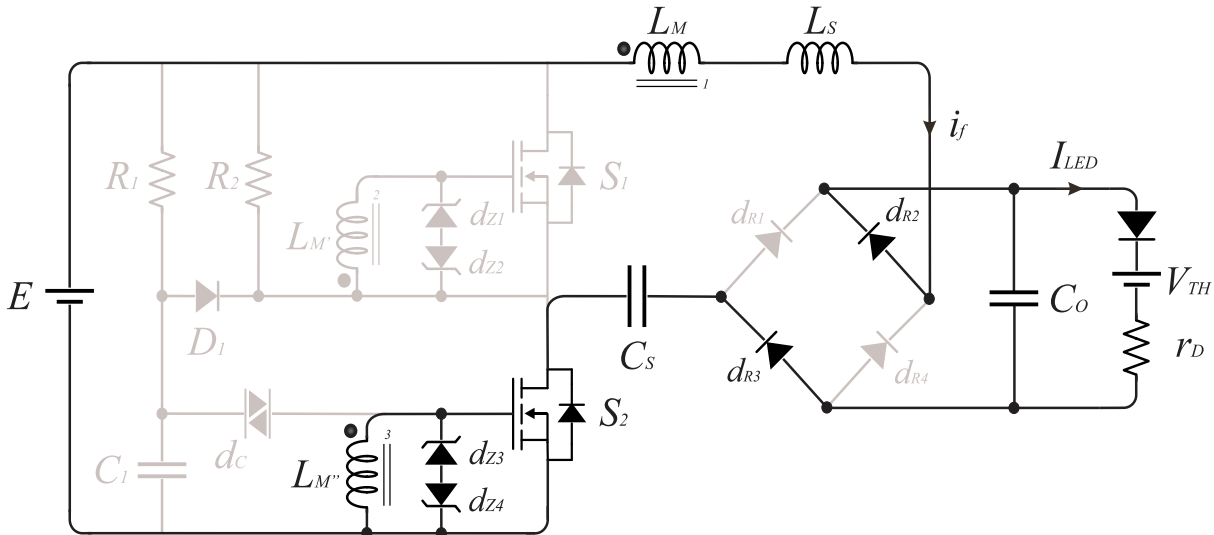
Fonte: Autor.

2.2.1.2 Segunda Etapa de Operação

A segunda etapa de operação é baseada na condução de S_2 , com os seguintes componentes ativos: C_S , L_S , L_M e a carga definida como uma *string* de LEDs, que fica posicionada após o retificador, constituído pelos diodos d_{R1} a d_{R4} , e o capacitor de saída C_O . O circuito equivalente é mostrado na Figura 20. Após V_{GS} ter sido aplicado aos terminais *gate-to-source* de S_2 ao fim do primeiro modo de operação, este começa a conduzir e imediatamente entra no segundo modo de operação. Em regime permanente, esta etapa também é marcada pelo fim da condução de S_1 , onde E é instantaneamente aplicado ao filtro ressonante, enquanto a corrente i_f do filtro começa a fluir através de C_S , L_S , L_M e a carga. Enquanto i_f flui positivamente através do filtro ressonante e por isso através do enrolamento primário do Transformador de Corrente (TC), dado por L_M , uma parcela desta corrente, que dependerá da relação de espiras do TC, também flui através dos enrolamentos secundários $L_{M'}$ e $L_{M''}$ que aplicam, respectivamente, uma tensão V_{GS} positiva em S_2 e uma tensão V_{GS} negativa em S_1 , ambos grampeados pela tensão dos diodos Zener. Com S_1 bloqueado e S_2 conduzindo, este modo de operação dura até que i_f torne-se zero, entrando no terceiro modo de operação. Além disso, nesta etapa, R_1 e C_1 também conduzem, bem como D_1 , cujo objetivo

é descarregar C_I . Porém, em termos de influência no funcionamento do IRAO, estas particularidades podem ser negligenciadas.

Figura 20 – Segunda etapa de operação do IRAO.

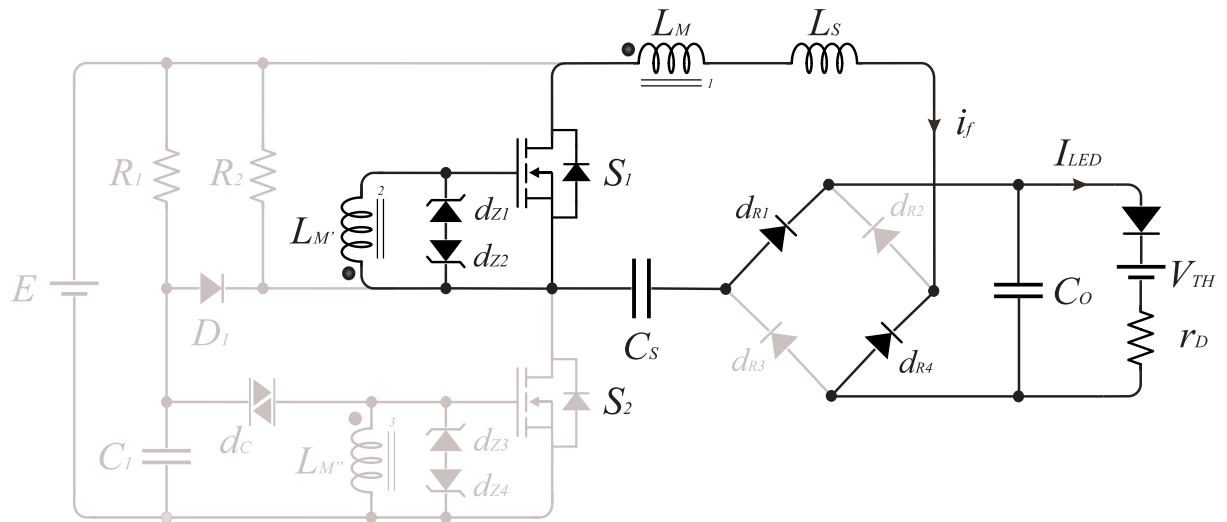


Fonte: Autor.

2.2.1.3 Terceira Etapa de Operação

A terceira etapa de operação se trata da condução de S_1 , com os seguintes componentes ativos: C_S , L_S , L_M e a carga. O circuito equivalente é mostrado na Figura 21. Após a corrente i_f chegar à zero, ao fim do segundo modo de operação, esta começa a fluir negativamente através do primário do TC e é refletida aos seus enrolamentos secundários, desta vez aplicando uma tensão V_{GS} positiva em S_1 e uma tensão V_{GS} negativa em S_2 . Com S_1 conduzindo, estabelece-se um caminho ressonante entre os elementos do filtro e a carga, que ocorre até que i_f torne-se zero novamente, retornando ao segundo modo de operação. Em regime permanente, desde que a topologia seja devidamente projetada e apresente ciclos limites estáveis com oscilações autossustentadas nas frequências de escolha, como veremos nas próximas seções, o IRAO irá operar de forma a mudar do segundo modo de operação para o terceiro, e vice-versa, até que a tensão de barramento E ou a carga sejam desconectados do circuito.

Figura 21 – Terceira etapa de operação do IRAO.

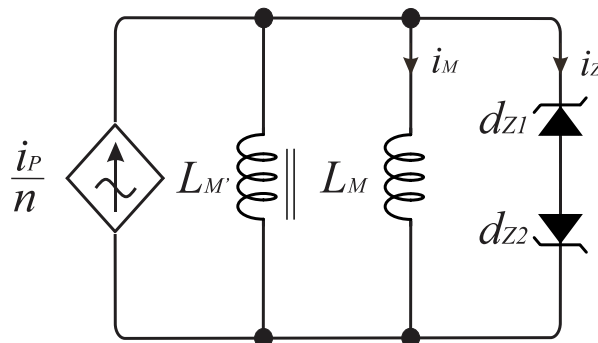


Fonte: Autor.

2.2.2 Análise do Circuito de Comando Auto-Oscilante

A partir da análise das etapas de funcionamento, percebemos que O CCAO é responsável por utilizar a corrente do filtro como uma fonte de corrente que fornece carga às capacitâncias de *gate* dos MOSFETs S_1 e S_2 , fazendo-os mudar de estado, com uma razão cíclica de 50 %, devido à simetria da corrente senoidal do filtro ressonante. Portanto, é interessante representar o CCAO através um circuito equivalente referido ao secundário, mostrado na Figura 22 (GANZ, 1962; SEIDEL, 2004). O circuito consiste de uma fonte de corrente i_s cujo valor será uma parcela da corrente i_f (ou i_p), portanto dependerá da relação de transformação do TC; da indutância magnetizante do L_M do TC; e dos diodos *Zener* responsáveis por grampear a tensão V_{GS} aplicada aos MOSFETs. $L_{M'}$ e $L_{M''}$ são as indutâncias magnetizantes referidas ao secundário de S_1 e S_2 , respectivamente.

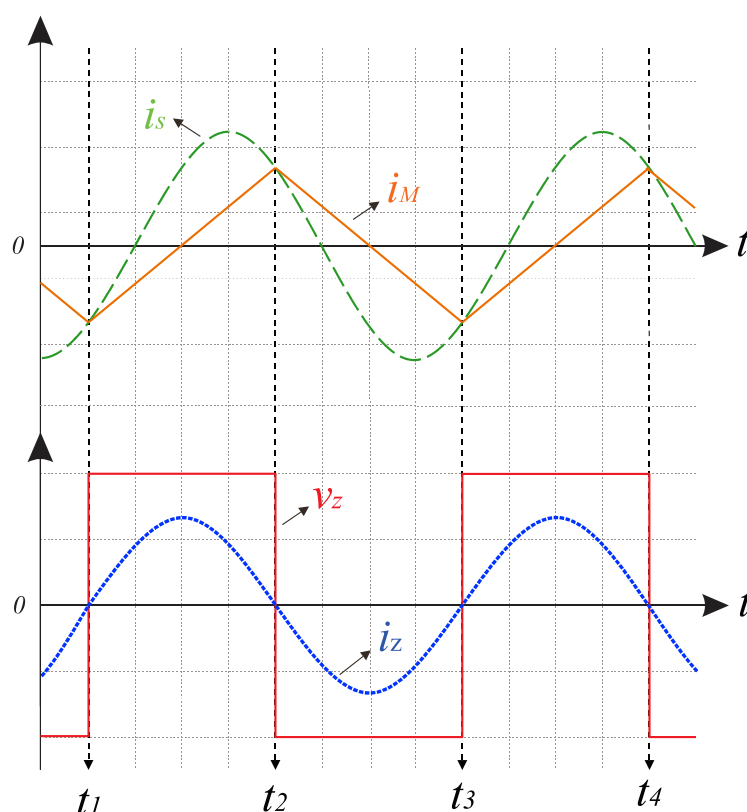
Figura 22 – Modelo equivalente do Circuito de Comando Auto-Oscilante.



Fonte: Autor.

A Figura 23 mostra as formas de onda do CCAO. Estas formas de onda correspondem ao funcionamento de um caso clássico idealizado do CCAO, como visto em (RAY-LEE LIN; ZHI-QIANG WANG, 2007; SEIDEL, 2004; WEI, 2016), ou seja, que negligencia o efeito da capacitância dos MOSFETs, possuindo mudanças instantâneas nas polaridades da tensão v_Z , como é observado na imagem.

Figura 23 – Principais formas de onda do Circuito de Comando Auto-Oscilante.



Fonte: Autor.

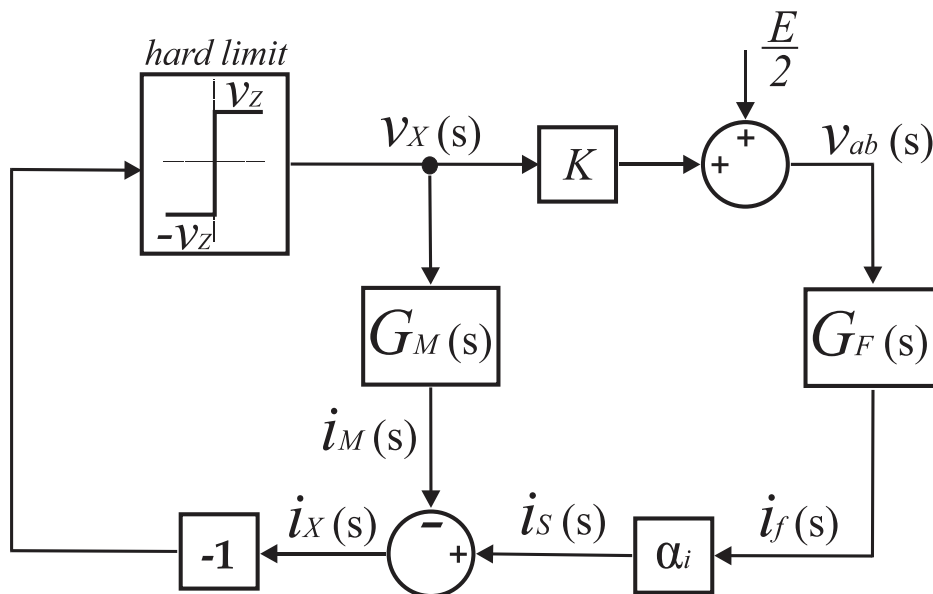
Entre os tempos 0 e t_1 , a corrente i_s , (ou i_p/n) refletida ao secundário a partir da corrente do filtro i_f (ou i_p), tende a se igualar com a corrente magnetizante do TC, i_M , negativamente. Ainda, durante este período, a tensão Zener também possui polaridade negativa. Considerando a Lei das Correntes de Kirchoff, quando i_M e i_s forem iguais, não há corrente i_Z circulando através do braço Zener, portanto não há tensão grampeada, ocorrendo a mudança de polaridade da tensão v_Z . No momento em que ocorre a mudança de polaridade da tensão Zener para o semi-ciclo positivo, de t_1 a t_2 , a corrente i_Z passa a circular positivamente, grampeando a tensão v_Z em seu valor máximo, V_Z . As correntes i_s e i_M continuam excursionando, notando que esta última atinge zero no pico da corrente i_Z . As correntes i_s e i_M se igualam novamente, agora no semi-ciclo positivo de v_Z , de modo que a corrente i_Z vai a

zero novamente, realizando a mudança de polaridade da tensão *Zener*, em t_2 . O processo se repete para t_3 e t_4 da mesma forma, positivamente, e então negativamente. Caso a análise dos ciclos limites do sistema resultem em auto-oscilações sustentadas nas frequências de escolha, o processo de mudança de polaridade da tensão *Zener* deverá se repetir indefinidamente, contanto que a fonte de entrada não seja retirada, ou a carga desconectada.

2.2.3 Representação do comportamento não-linear do IRAO na forma de um sistema de controle SISO

De acordo com (SEIDEL, 2004), o IRAO pode ser representado através de um sistema de controle *Single Input Single Output* (SISO), ou sistema de única entrada e única saída, que se trata de um diagrama de blocos, com estruturas bem definidas, que em conjunto representam como a realimentação da corrente do filtro $i_f(s)$ é capaz de manter a auto-oscilação do sistema a através de seu reaproveitamento como *gate driver*. O diagrama de blocos representativo do IRAO é mostrado na Figura 24.

Figura 24 – Diagrama de blocos do IRAO na forma de um sistema de controle.



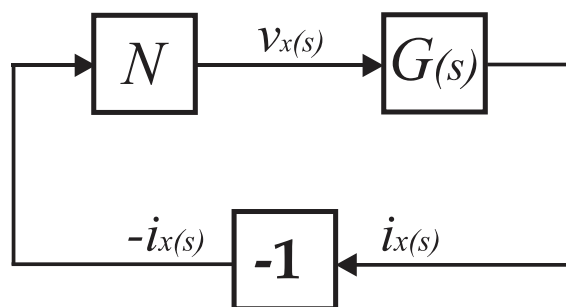
Fonte: Autor.

O bloco mais notável desta análise é o “*hard limit*”, que representa o efeito da não-linearidade da mudança de polaridade da tensão *Zener*. $G_F(s)$ é o bloco da função de transferência que relaciona a corrente do filtro $i_f(s)$ com a tensão quadrada aplicada na entrada do inversor ressonante, $V_{ab}(s)$, que em suma representa o efeito do filtro ressonante LC série e seus componentes. $G_M(s)$ é o bloco da indutância magnetizante, que relaciona a

corrente magnetizante $I_M(s)$ com a tensão Zener, $V_X(s)$, e em suma representa a realimentação da corrente do filtro ressonante aos MOSFETs, que então mantém a oscilação. K é uma constante de proporcionalidade que representa o efeito do MOSFET, ou seja, relaciona a tensão da entrada do filtro com a tensão Zener, $V_X(s)$, ou tensão de *gate*.

O diagrama de blocos da Figura 24 pode ser simplificado, de modo que as partes lineares e não lineares sejam visivelmente distintas. De acordo com (TSYPKIN, 1984), a separação entre parte linear e não-linear de sistemas analisados do ponto de vista de controle é essencial, pois permite uma utilização mais descomplicada das técnicas de linearização, como a FD. A Figura 25 mostra o diagrama de blocos da Figura 24 simplificado, contendo dois grandes blocos. $G(s)$ é bloco que contempla a parte linear do sistema, o que inclui os elementos do filtro, indutância magnetizante e ganhos em geral. N é o bloco da não-linearidade, representando pela mudança de polaridade da tensão Zener.

Figura 25 – Diagrama de blocos simplificado do IRAO.



Fonte: Autor.

Este diagrama de blocos é encontrado na grande maioria dos trabalhos que investigaram o CCAO e buscaram uma solução adequada ao seu projeto em diversas aplicações. Tal diagrama serve para investigar o CCAO a partir do método da FD (DA ROSA et al., 2018; FLORES-GARCIA et al., 2011; PAVAO et al., 2001; SEIDEL; BISOGNO; DO PRADO, 2007; YOU et al., 2016), a partir do Hamel Locus (CHANG, 1999; WILLIAMS et al., 2010b) e também a partir do Método de Tsyphkin (CHANG; CHANG; BRUNING, 1999; DO PRADO et al., 2000b; TSYPKIN, 1984).

2.3 METODOLOGIAS PARA A SOLUÇÃO DO PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE

Como vimos durante este capítulo, a não linearidade representada pela troca de polaridade da tensão aplicada ao *gate* dos MOSFETs é o fator que impossibilita que técnicas de circuitos lineares sejam utilizadas para solucionar o projeto do IRAO. Para isso, técnicas auxiliares de linearização devem ser utilizadas como ferramentas para a solução do projeto.

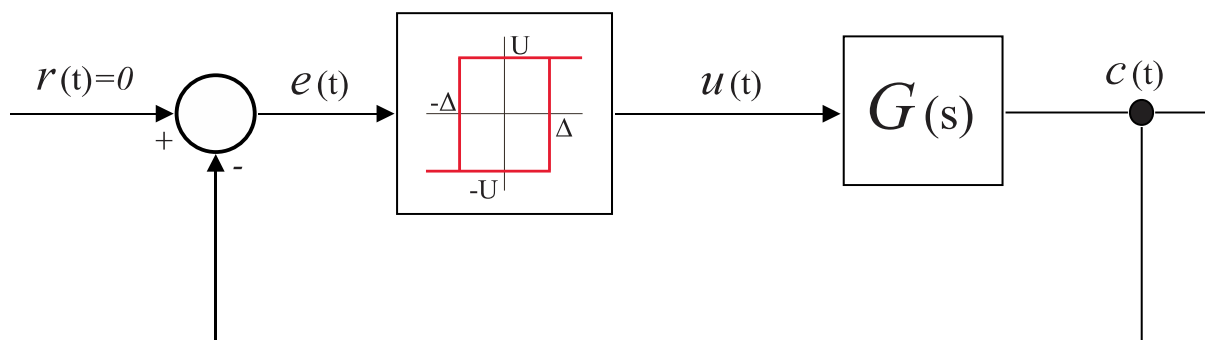
Dentre estas técnicas, estão a da FD, Hamel Locus e o Método de Tsytkin, cujas metodologias já foram apresentadas em diversos trabalhos na literatura, onde percebemos que o método da FD é utilizado na grande maioria, dada sua simplicidade.

Na próxima seção, serão discutidas cada uma das técnicas mais utilizadas para a solução do projeto do IRAO. Tais metodologias foram utilizadas, na maioria dos casos, de forma muito eficaz para solucionar o projeto de IRAOs operando em frequências da ordem de algumas dezenas de kHz. Como o intuito da dissertação é o desenvolvimento de uma metodologia aplicável às altas frequências, o objetivo da análise de cada uma das técnicas é identificar qual metodologia é capaz de prever a frequência de oscilação autossustentada em frequências da ordem de 1 MHz, considerando o efeito da capacitância de *gate* dos MOSFETs.

2.3.1 A Função Descritiva e o Critério de Estabilidade Estendido de Nyquist

O Método da FD é um método de análise aproximado, cujo objetivo é a análise de ciclos limites em sistemas de controle por relé. Ele é definido como um método aproximado, pois trata-se de um caso especial de técnicas criadas por Tsytkin e Hamel, considerados como os métodos mais completos para a análise destes tipos de sistemas. Tais técnicas são aplicáveis aos chamados *Standard Relay Control Systems* (SRCS), ou sistemas clássicos de controle a relé, cujo diagrama de blocos é mostrado na Figura 26.

Figura 26 – Diagrama de blocos de um *Standard Relay Control System*.

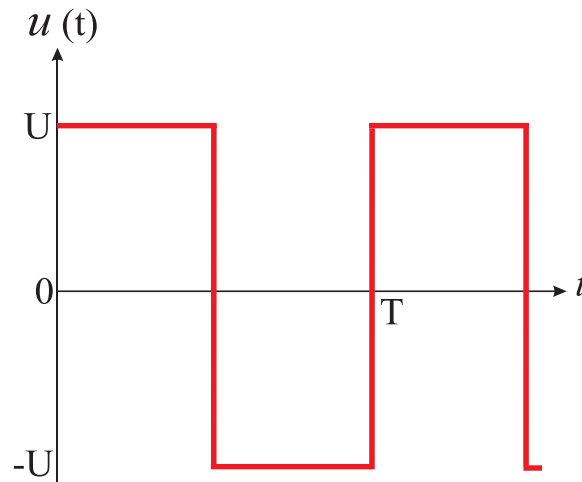


Fonte: Adaptado de (TSYPKIN, 1984).

A técnica da FD pode ser utilizada quando o sistema em questão pode apresentar um ciclo limite, como é o caso do IRAO. Além disso, a FD só pode ser aplicada à sistemas periódicos com forma de onda quadrada, pois assume-se que o filtro possui característica passa-baixas que filtrará as harmônicas de ordem superior à da componente fundamental. O ponto de partida da análise das auto-oscilações, ao utilizar qualquer uma das técnicas, é o

mesmo. Assume-se que um ciclo limite exista no SRCS, e a partir desta condição, o sinal de saída da não linearidade, ou seja, a saída $u(t)$ indicada na no SRCS terá a forma de onda indicada na Figura 27.

Figura 27 – Forma de onda da saída do elemento não-linear.



Fonte: Autor.

A forma de onda quadrada da saída $u(t)$ é determinada pelos parâmetros de amplitude e período, T e U . O parâmetro T é definido a partir da suposição inicial da presença de um ciclo limite na frequência angular de chaveamento ω ($\omega=2\pi/T$). O parâmetro U é determinado através da característica do relé. Para todas as metodologias de estudo de ciclos limites, a análise da forma de onda $u(t)$ proveniente do SRCS da Figura 26 resulta em um conjunto de condições que definem a existência de um ciclo limite, dadas por (20) e (21), por exemplo. Essas condições são conhecidas como as condições de chaveamento, e formam a base dos métodos de Tsytkin, Hamel e FD.

$$e\left(\frac{\pi^-}{\omega}\right) = -\Delta \quad (20)$$

$$\dot{e}\left(\frac{\pi^-}{\omega}\right) < 0 \quad (21)$$

No método de Tsytkin, as condições de chaveamento são escritas em função da parte linear do sistema, $G(s)$, e dos parâmetros do relé, Δ e U . Como a saída é uma forma de onda quadrada, expande-se $u(t)$ em série de Fourier, dado por (22).

$$u(t) = \frac{4.U}{\pi} \cdot \sum_{n=\text{impar}}^{\infty} \frac{1}{n} \cdot \text{sen}(n.\omega t) \quad (22)$$

Todos os termos de $u(t)$ são multiplicados, então, pela parte linear do sistema, a fim de determinar o valor da saída. De acordo com (JUDD; CHIRLIAN, 1974), levando-se em consideração as descontinuidades de $u(t)$, as condições de chaveamento podem ser reescritas de acordo com (23) e (24).

$$e\left(\frac{\pi^-}{\omega}\right) = \frac{4.U}{\pi} \cdot \sum_{n=\text{impar}}^{\infty} \frac{1}{n} \cdot \text{Im}[G(j.n.\omega)] \quad (23)$$

$$\dot{e}\left(\frac{\pi^-}{\omega}\right) = \frac{4.U}{\pi} \cdot \omega \cdot \sum_{n=\text{impar}}^{\infty} \frac{1}{n} \cdot \text{Re}[G(j.n.\omega)] - U \cdot \lim_{j\omega \rightarrow \infty} [j.\omega.G(j.\omega)] \quad (24)$$

Substituindo os valores das condições de chaveamento, podemos escrever as condições necessárias para a presença de ciclos limites em um sistema SRCS como (25) e (26).

$$-\frac{\pi.\Delta}{4.U} = \sum_{n=\text{impar}}^{\infty} \frac{1}{n} \cdot \text{Im}[G(j.n.\omega)] \quad (25)$$

$$\frac{\pi}{4.\omega} \cdot \lim_{j\omega \rightarrow \infty} [j.\omega.G(j.\omega)] > \sum_{n=\text{impar}}^{\infty} \frac{1}{n} \cdot \text{Re}[G(j.n.\omega)] \quad (26)$$

No caso da FD, proposta por Gelb e Vander Velde em 1968 (GELB; VANDER VELDER, 1968), a análise não é iniciada considerando-se o formato da saída da não-linearidade $u(t)$, e sim a entrada, $e(t)$, que é considerada como uma senóide de amplitude E . A característica do elemento não-linear é, então, substituída por um ganho complexo N , chamado de Função Descritiva do Relé, ou Função Descritiva da Chave, podendo tal chave ser ideal, com histerese ou tempo morto. A condição de auto-oscilação sustentada é analisada pelas condições de intersecção dadas por (27).

$$G(j\omega) = -\frac{1}{N(j\omega)} \quad (27)$$

Ao igualar a parte real e imaginária da condição de auto-oscilação sustentada dada pelas características de intersecção da parte linear do sistema com a FD, temos como resultado (28).

Para amplitudes E , na entrada do elemento não-linear, e amplitudes U , na saída do elemento não-linear, que sejam maiores que zero, a parte real do elemento linear do SRCS será menor que zero. Isto significa que as soluções da FD, (28) e (29) serão iguais às soluções

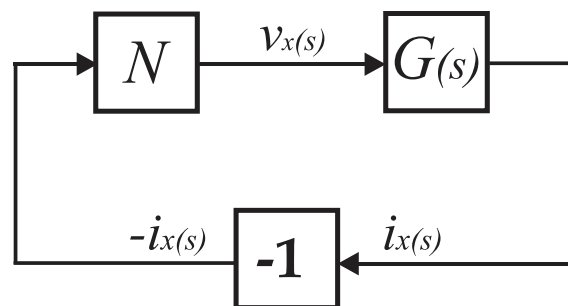
da equação de Tsyarkin (23) e (24) ao utilizar somente o primeiro termo da soma infinita. Por este motivo, dizemos que a FD é uma aproximação do método de Tsyarkin.

$$\text{Im}[G(j.\omega)] = -\frac{\pi.\Delta}{4.U} \quad (28)$$

$$\text{Re}[G(j.\omega)] = -\frac{\pi.E}{4.U} \cdot \sqrt{1 - \left(\frac{\Delta}{E}\right)^2} \quad (29)$$

Ao analisar o IRAO, por exemplo, através da FD, o diagrama de blocos do SRCS simplificado será resumido apenas a dois blocos: a parte linear, e a parte não linear, como visto na Figura 28. Neste caso, a parte não-linear do sistema será representada pela FD, e $G(s)$ é a parte linear, responsável por atenuar as harmônicas de ordem superior à da componente fundamental. Caso sejam satisfeitas as condições de oscilação autossustentada e atenuação de componentes superiores à componente fundamental pelos elementos lineares do filtro, o método da FD e o critério de estabilidade estendido de Nyquist (CEEN) podem ser aplicados ao sistema. O Critério de Estabilidade de Nyquist (CEN) relaciona, matematicamente, a resposta em frequência em malha aberta de um sistema qualquer, ao número de polos e zeros da equação característica que se encontram nos setores à direita do plano complexo, a fim de determinar graficamente a estabilidade do sistema em malha fechada (SEIDEL, 2004). A extensão do critério de estabilidade de Nyquist, todavia, consiste em adicionar uma constante K_i no caminho da função de transferência da parte linear do sistema, mudando-se o ponto de análise de estabilidade, que anteriormente era feito em -1 , e passa a ser $-1/K_i$.

Figura 28 – Diagrama de blocos simplificado do IRAO com a Função Descritiva.



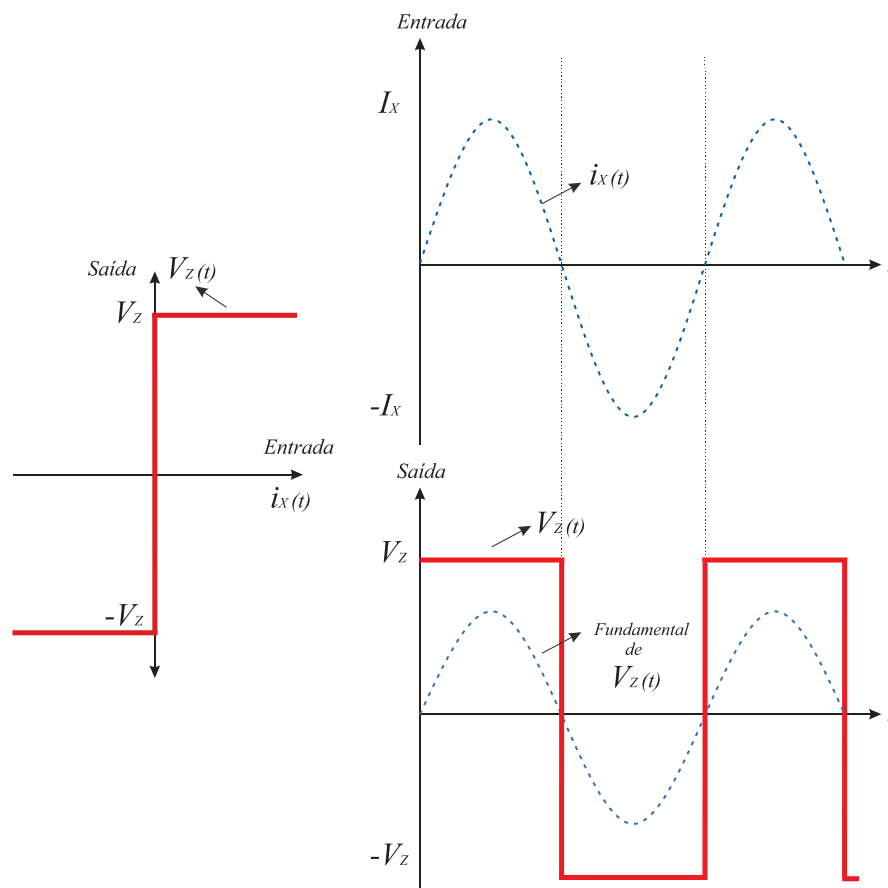
Fonte: Autor.

A FD é definida, matematicamente, como um ganho linear complexo que relaciona a componente fundamental de saída, pela amplitude da senóide da entrada. Sua forma fasorial é dada por (30).

$$N = \frac{\text{Fundamental(Saída)}}{\text{Amplitude(Entrada)}} \quad (30)$$

A FD pode descrever o funcionamento de diferentes tipos de não linearidades, como chaves com tempo morto, chaves ideais, chaves com histerese, e combinações das anteriores. A maioria dos trabalhos consegue realizar, de forma satisfatória, o projeto do IRAO considerando o tipo de não-linearidade chave ideal. As formas de onda desta FD são mostradas na Figura 29. A saída é dada pela componente fundamental de V_Z e a entrada é dada pela amplitude da senóide $i_X(t)$. Tal senóide consiste na soma da corrente i_Z e da corrente i_G .

Figura 29 – Formas de ondas de entrada e saída do elemento não-linear.



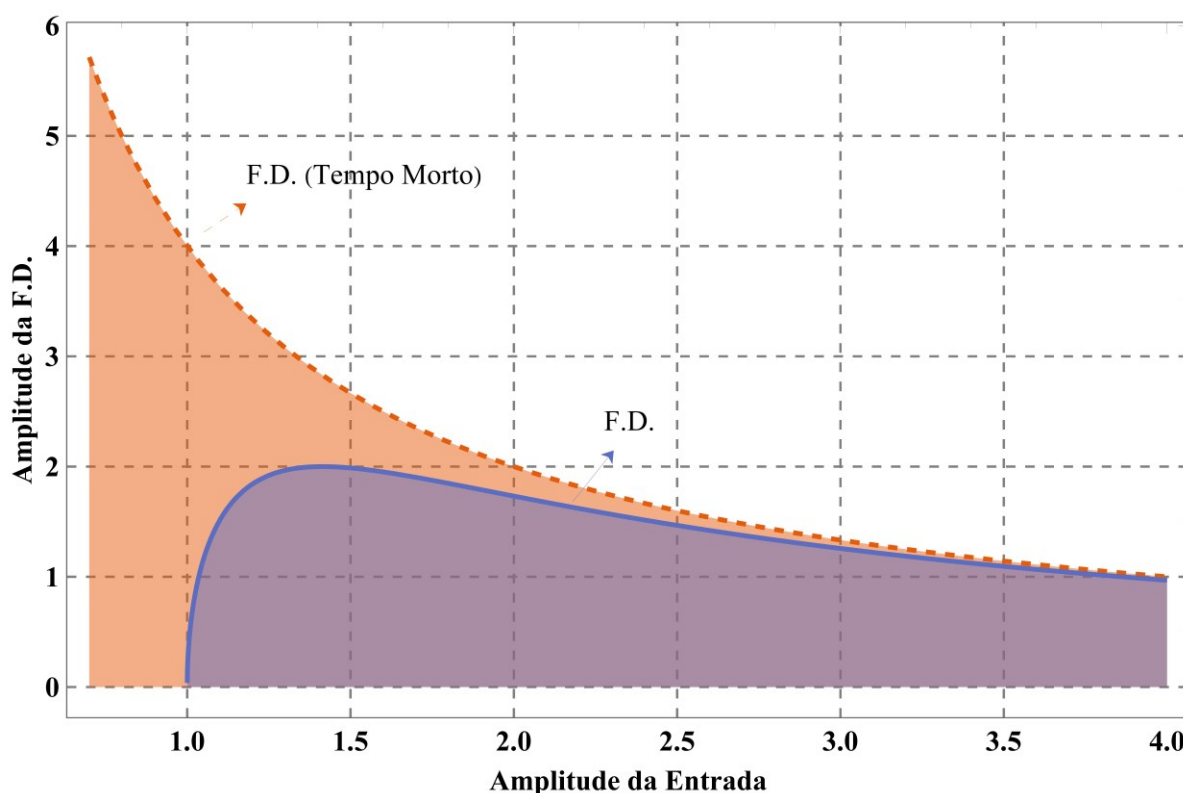
Fonte: Autor.

Desta forma, a FD que descreve o comportamento da chave ideal, que relaciona a componente fundamental de saída de $V_Z(t)$ pela amplitude da senóide de entrada $i_X(t)$ é dada por (31).

$$N = \frac{4.V_z}{\pi.I_z} \quad (31)$$

A Figura 30 mostra o comportamento da FD chave ideal, comparada ao comportamento da FD com tempo morto. Podemos perceber que a amplitude, ou o ganho linear de uma não-linearidade do tipo tempo é maior para menores amplitudes de entrada, e tende a se igualar para amplitudes senoidais de entrada maiores.

Figura 30 – Função Descritiva com chave ideal *versus* FD com tempo morto.



Fonte: Autor.

Retomando o diagrama de blocos simplificado que representa o IRAO da Figura 28, após a definição da FD que consiste na linearização do bloco não linear do sistema, podemos investigar a equação característica sistema, que agora relaciona um ganho linearizado complexo com uma função de transferência complexa dos elementos lineares do sistema. A equação característica do sistema simplificado é dada por (32) e (33).

$$1 + N.G(j\omega) = 0 \quad (32)$$

$$G(j\omega) = -\frac{1}{N(j\omega)} \quad (33)$$

A partir da igualdade da função de transferência da parte linear do sistema com o inverso negativo da FD, podemos empregar o CEEN e prever a existência de oscilações autossustentadas nas condições de intersecção de N e $G(s)$.

O CEEN aplicado à sistemas lineares é discutido com detalhes em alguns trabalhos na literatura (DORF; BISHOP, 2017; PHILIPS; HARBOR, 1996). Trata-se de um método gráfico, originado do princípio de Cauchy, que relaciona a resposta em frequência de malha aberta com a estabilidade em malha fechada. A extensão do método de Nyquist é realizada a partir da aplicação de uma constante K_i no caminho da função de transferência dos elementos lineares. A equação característica torna-se, desta forma, aquela vista em (34).

$$1 + K_i.N.G(j\omega) = 0 \quad (34)$$

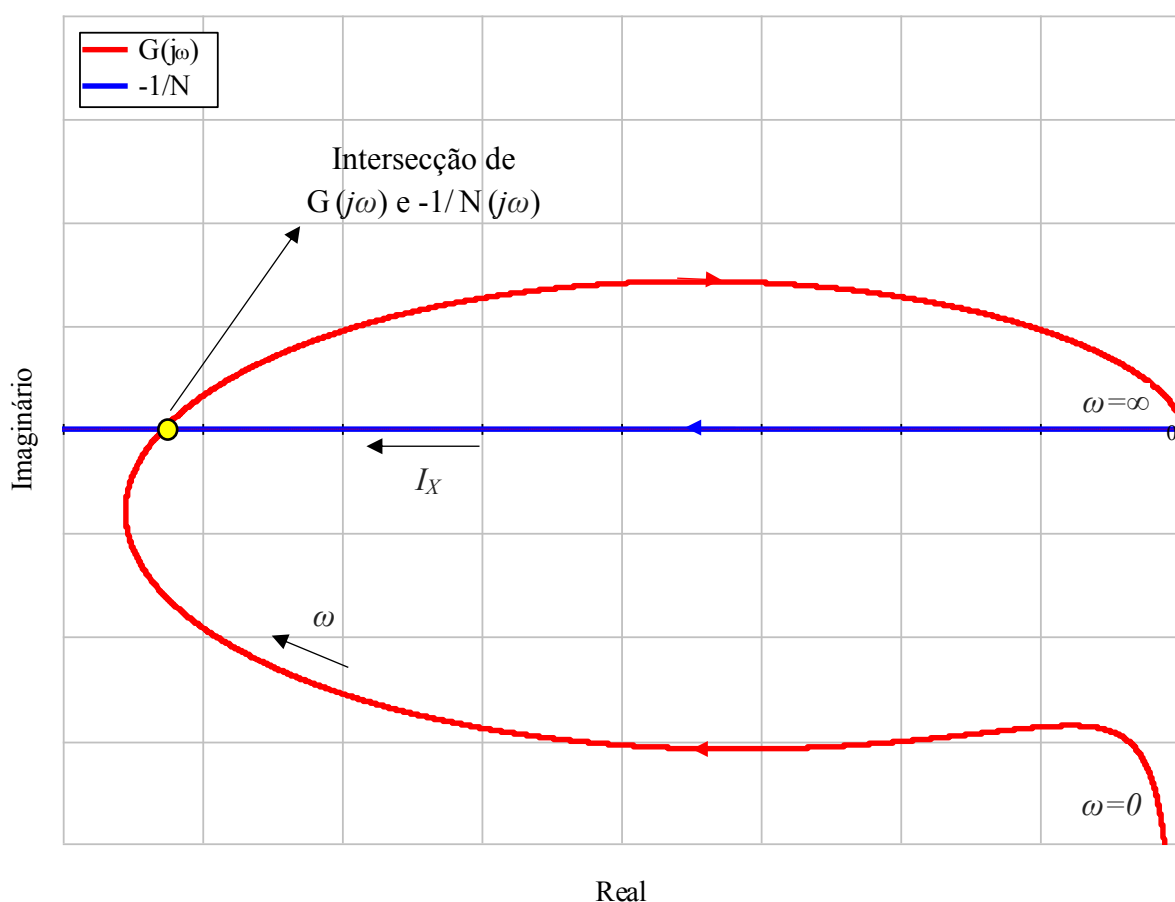
A partir do CEEN, pode-se utilizar a FD para constatar a presença, ou não, de ciclos limites que representem uma oscilação autossustentada, cuja presença é necessária para garantir a operação IRAO. Para isto, assume-se que exista uma oscilação autossustentada de amplitude I_X na frequência ω desejada. Desta forma, estas condições devem satisfazer (35), e caso não haja solução, isto significará que o sistema não possui ciclos limites. Por este motivo o CEEN é considerado um método gráfico, dada a necessidade de plotar $G(s)$ e N e posteriormente analisar suas condições de intersecção.

$$G(j\omega) = -\frac{1}{K_i.N(j\omega)} \quad (35)$$

O gráfico de Nyquist de (35), onde é analisada a resposta em frequência de $G(j\omega)$ e o inverso negativo de $N(j\omega)$, para a posterior análise das condições de intersecção, é mostrado na Figura 31. Como se pode perceber, $G(j\omega)$ intercepta o inverso negativo de $N(j\omega)$, e isso significa que o sistema apresenta um ciclo limite nesta condição de intersecção, que de acordo com a (35), tem amplitude I_X na frequência ω . O ponto de intersecção indicado corresponde à extensão formal do CEEN, K_i .

Para a análise da estabilidade do ciclo limite, de acordo com (J. E. SLOTINE AND WEIPING LI, 1991), quando $G(j\omega)$ envolve o negativo inverso de $N(j\omega)$ no sentido horário, o ciclo limite é estável. Caso contrário, o ciclo limite é instável.

Figura 31 – Gráfico de Nyquist da intersecção da partes linear e não-linear do sistema.



Fonte: Autor.

2.3.2 Os Hodográficos de Tsytkin e o Hamel Locus

A metodologia denominada como Método de Tsytkin, ou Tsytkin Locus, apresentada em seu livro “*Relay Control Systems*” (TSYTKIN, 1984), ficou conhecida por sua aplicação na análise de auto-oscilações em sistemas de controle a relé, como o IRAO, e diversas outras aplicações descritas em seu livro, como sistemas realimentados para controle de temperatura e controle de motores. Oficialmente, a metodologia descrita por Tsytkin em seu livro foi denominada de “Hodográficos” de um sistema a relés, e somente posteriormente, com a popularização da aplicação de seu método ele ficou conhecido como “Tsytkin Locus”, ou Método de Tsytkin. Hodográficos são, por definição, mapas de caminho que mostram a evolução de funções de transferência em um plano polar, quanto ao valor de sua parte real e imaginária, frente a variações de frequência. Em essência, o método nos permite uma interpretação gráfica das condições essenciais de frequência e a direção que esta toma. Juntamente com o Hamel Locus, ambos são considerados como os métodos mais completos

para a análise de sistemas chamados *Standard Relay Control Systems* (SRCS), ou sistemas clássicos de controle a relé, cujo diagrama de blocos é mostrado na Figura 26.

O hodográfico de um sistema a relé clássico é definido em (36). Também conhecida como a Equação de Tsytkin, sua parte imaginária é igual à saída da parte linear do sistema $G(s)$ no tempo π/ω . Já a parte real é igual ao valor da derivada da saída de $G(s)$ dividida pela frequência, no tempo π/ω . Em (36), z é a saída do sistema.

$$Tsy(j\omega) = -\frac{1}{\omega} \cdot \dot{z}\left(\frac{\pi}{\omega}\right) - i \cdot z\left(\frac{\pi}{\omega}\right) \quad (36)$$

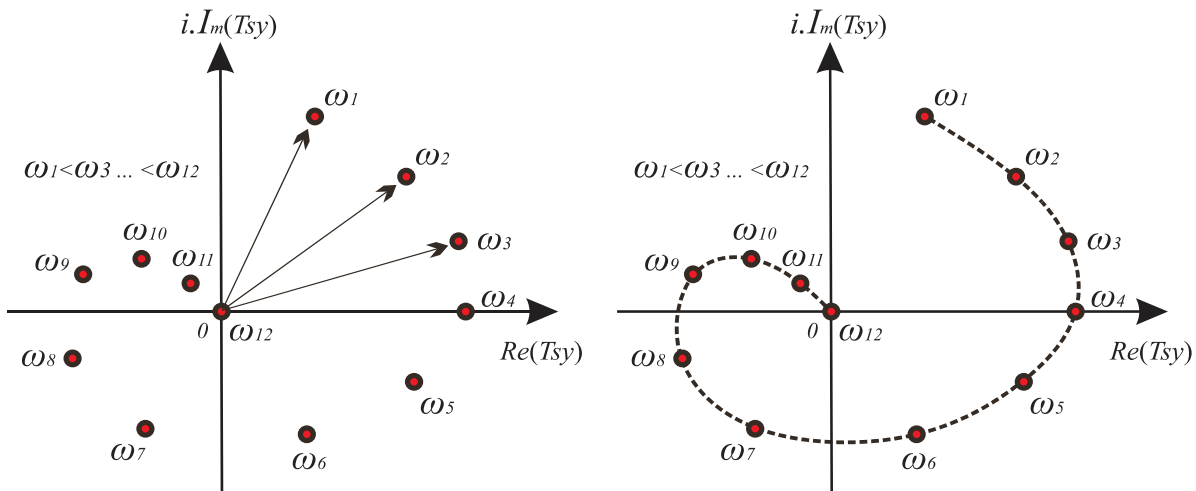
A técnica de análise de ciclos limites de sistemas de controle por relé, proposta por Tsytkin, começa estabelecendo as condições necessárias para a existência de ciclos limites, resultando em um conjunto de condições expressas no domínio da frequência, definido por (20) e (21).

No método de Tsytkin, as condições de chaveamento são escritas em função da parte linear do sistema, $G(s)$, e dos parâmetros do relé, Δ e U . Como a saída, vista na Figura 27, é uma forma de onda quadrada, expande-se $u(t)$ em série de Fourier, de acordo com (22).

Todos os termos de $u(t)$ são multiplicados, então, pela parte linear do sistema, a fim de determinar o valor da saída. De acordo com (JUDD; CHIRLIAN, 1974), levando-se em consideração as descontinuidades de $u(t)$, as condições de chaveamento podem ser reescritas de acordo com (23) e (24). Substituindo os valores das condições de chaveamento, podemos escrever as condições necessárias para a presença de ciclos limites em um sistema SRCS, através de (25) e (26).

Se considerarmos valores fixos de frequência, a equação de Tsytkin, mostrada em (36) resulta em pontos individuais no gráfico polar, considerados como vetores. Ao variar a frequência, todavia, estabelece-se o conceito de hodográfico, ou mapa de caminhos, como é mostrado na Figura 32. As frequências menores possuem valores reais e imaginários maiores, como ω_1 , por exemplo, que é o vetor de Tsytkin referente à análise da função de transferência para a frequência ω_1 . À medida que a frequência de análise aumenta, os valores reais e imaginários dos hodográficos de Tsytkin tendem a diminuir. Geralmente, ao analisar a frequência ω no infinito, os valores reais e imaginários do hodográfico serão iguais a zero.

Figura 32 – Vetores da equação de Tsyarkin em diferentes frequências.



Fonte: Autor.

Em alguns casos particulares, mesmo que o objetivo seja a aplicação da técnica da FD, os hodográficos são a única opção viável. Um dos exemplos mais clássicos da impossibilidade da aplicação da FD é o sistema cuja FT é definida pela equação de primeira ordem, $k/(s+a)$, em que a FD não é capaz de analisar as condições de auto-oscilação, devido à evolução do hodográfico no segundo quadrante.

Os hodográficos podem ser aplicados a uma infinidade de sistemas de controle. A Figura 33 mostra os hodográficos de um sistema genérico cuja função de transferência (FT) é indicada em (37), e substituindo $s=j\omega$ e separando as partes reais e imaginárias da FT, temos (38). A equação de Tsyarkin para o sistema em questão é dado por (39). A análise através da FD também é realizada.

$$FT = \frac{2-s}{(s+2)^2} \quad (37)$$

$$FT = \frac{-6.\omega^2 + 8}{(4 + \omega^2)^2} + j \left(\frac{\omega^3 + 12.\omega}{(4 + \omega^2)^2} \right) \quad (38)$$

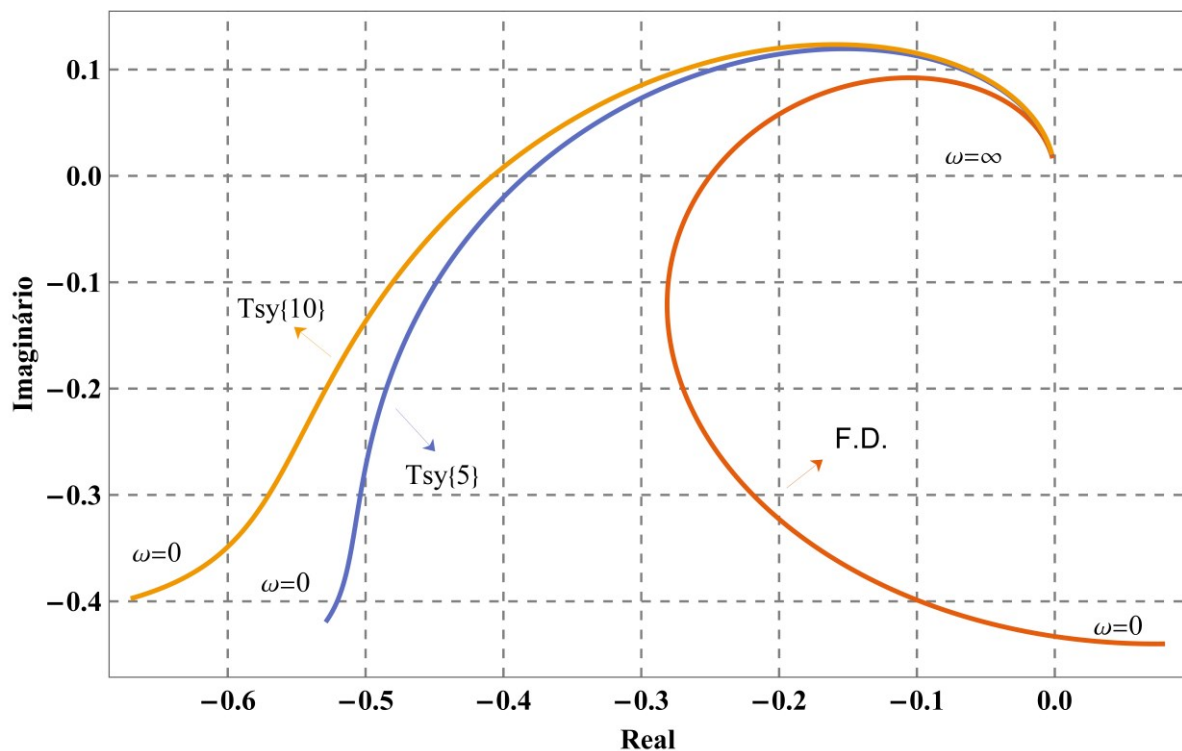
Substituindo a FT em questão mostrada em (38) na equação de Tsyarkin em (39), temos (40).

$$Tsy(FT(\omega)) = \sum_{n=\text{impar}}^{\infty} \text{Re}[G(j.n.\omega)] + j \cdot \frac{\text{Im}[G(j.n.\omega)]}{n} \quad (39)$$

$$\sum_{n=\text{impar}}^{\infty} \frac{-6.(n^2\omega^2)+8}{[4+(n^2\omega^2)]^2} + j \left(\frac{(n^3\omega^3)+12.(n\omega)}{[4+(n^2\omega^2)]^2} \right) \quad (40)$$

Foram considerados 5 e 10 termos do somatório da série de Fourier da equação de Tsympkin, indicados nas imagens como Tsy{5} e Tsy{10}, respectivamente. Considerando-se apenas o primeiro termo da Série de Fourier, temos um resultado similar à análise através da FD. Ao considerar termos adicionais, há uma mudança no comportamento do hodográfico, de modo que a derivada da saída da parte linear do sistema fica cada vez mais negativa. Podem ser considerados infinitos termos na Série, porém, existe um limite próximo à consideração de 10 termos que a análise de harmônicas adicionais não surte efeito sob o hodográfico.

Figura 33 – Hodográfico para um sistema genérico de segunda ordem.



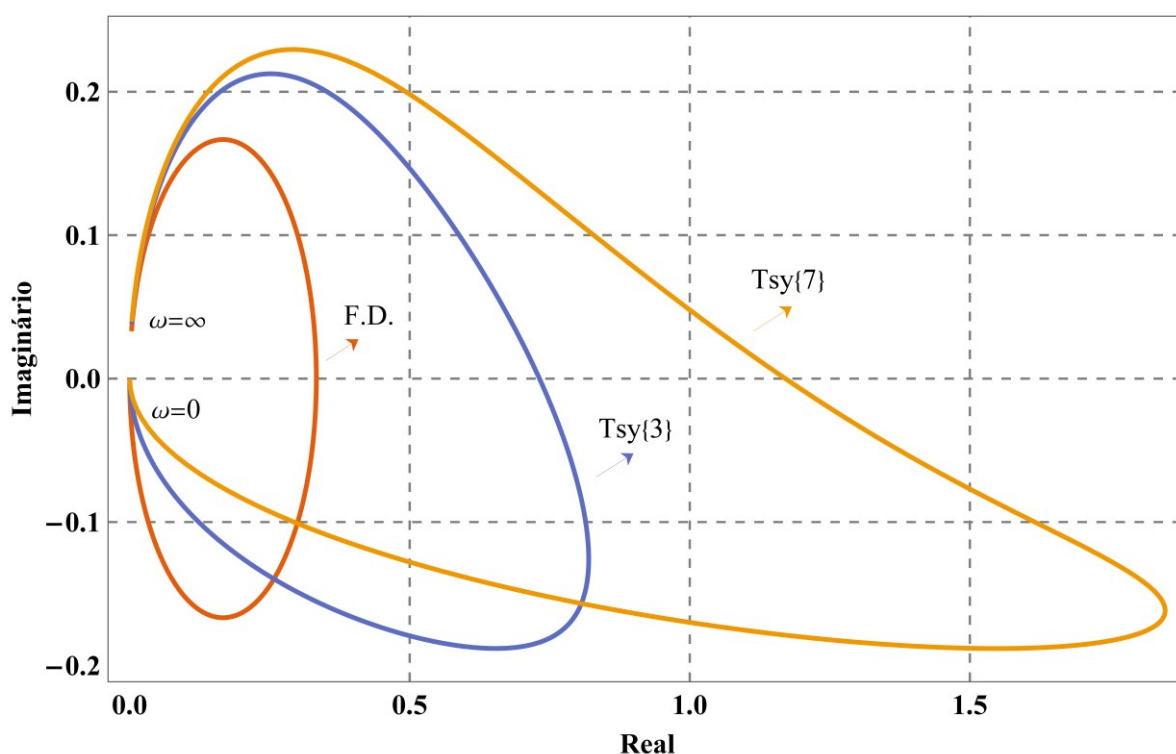
Fonte: Autor.

A Figura 34 mostra a aplicação dos hodográficos à um oscilador do tipo *Wien-Bridge*. Trata-se de um oscilador com realimentação positiva, que gera ondas senoidais em sua saída. Este tipo de oscilador possui característica inerente de não linearidade. Para que os osciladores comecem a fornecer, em sua saída, uma forma de onda senoidal, é necessário que

os polos do circuito estejam localizados no semi-plano direito. Devido à característica de saturação dos amplificadores operacionais, cujo valor dependerá da tensão máxima de alimentação, os polos do circuito devem, após o início das oscilações, mover-se para o eixo imaginário. Caso haja interesse em obter uma forma de onda quadrada na saída, todavia, não há necessidade de mover os polos para o eixo imaginário.

São considerados os 3 e 7 ($Tsy\{3\}$ e $Tsy\{7\}$, respectivamente) primeiros termos da Série de Fourier da equação de Tsytkin para o caso do oscilador *Wien-Bridge*, bem como a componente fundamental, que corresponde à análise através da FD. É interessante notar que a consideração de termos adicionais resulta em excursões diferentes do hodográfico. Para a primeira iteração, que é o caso da FD, onde considera-se somente componente fundamental, a THD é considerada nula, portanto temos um filtro passa-baixas ideal. Com mais harmônicas sendo consideradas, a excursão de Tsytkin passa a ter valores reais cada vez maiores, até um certo número limite de harmônicas, onde já não existirá mais distinção entre os hodográficos.

Figura 34 – Hodográficos de um oscilador *Wien-Bridge*.



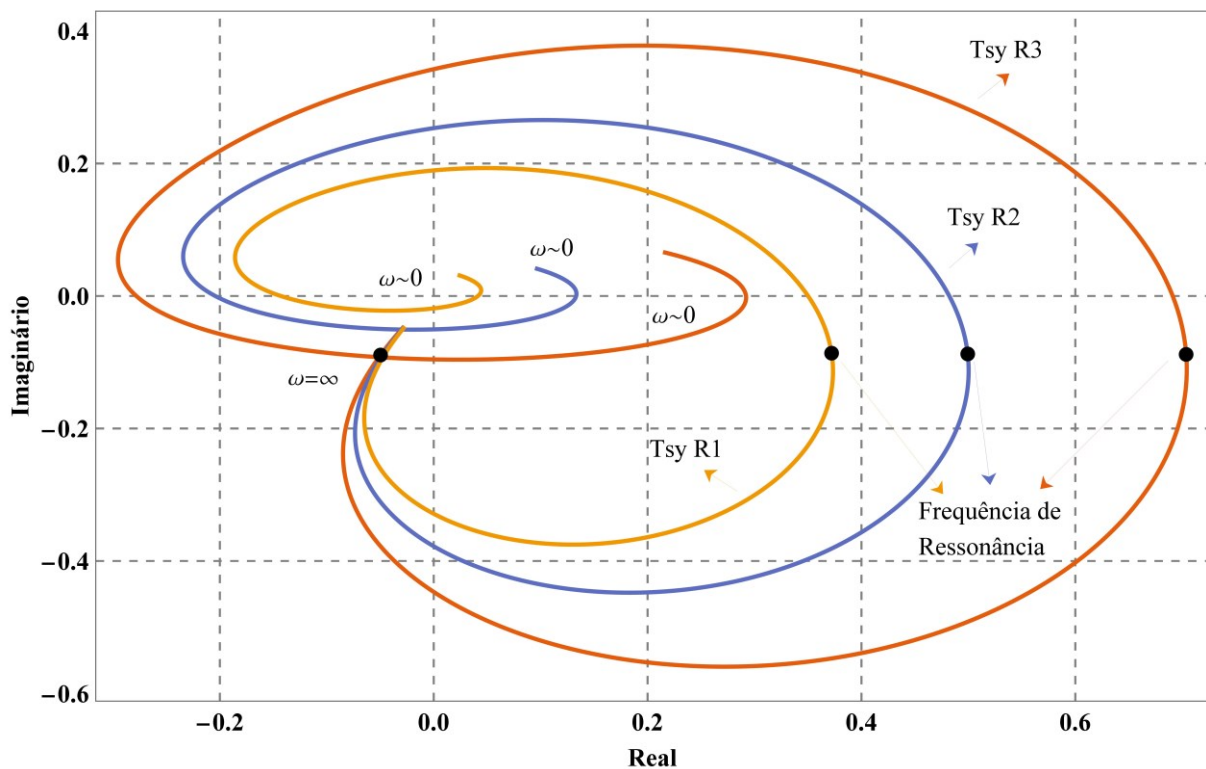
Fonte: Autor.

Uma das grandes vantagens da utilização deste método, se comparado ao da FD, por exemplo, é que a verificação da existência de auto-oscilações sustentadas e a determinação destas frequências torna-se muito simples através do conceito de hodográficos. A Figura 35 mostra os hodográficos de um IRAO alimentando uma *string* de LEDs com diferentes

resistências equivalentes vistas pelo filtro ressonante, de modo que $R_1 < R_2 < R_3$, e os fatores de qualidade são $Q_1 = 2.5$ para R_1 , $Q_2 = 2$ para R_2 e $Q_3 = 1.5$ para R_3 . As frequências de ressonância são as mesmas para os três casos, e estão indicadas na imagem. Através destes hodográficos, cujo comportamento é dado por (41), podemos perceber que para mesmas características do filtro ressonante (L_S e C_S) e mesma frequência de ressonância, diferentes fatores de qualidade resultantes a partir de diferentes valores de carga proporcionam diferentes hodográficos. Excursões menores ocorrem para fatores de qualidade maiores, ou seja, para menores fatores de qualidade, o valor da derivada da saída de $G(s)$ torna-se cada vez maior com o aumento da frequência, para frequência em torno da ressonância. Em frequências muito altas, para os três casos, a característica indutiva do filtro é tão predominante que os três hodográficos tendem a se encontrar em cerca de 1 MHz.

$$T_{sy}(\omega) = \frac{2.E}{\pi} \sum_{n=1}^{\infty} \text{Re}\{Y[j.\omega(2.k-1)]\} + j \cdot \frac{2.E}{\pi} \sum_{n=1}^{\infty} \text{Im}\left\{\frac{Y[j.\omega(2.k-1)]}{2.k-1}\right\} \quad (41)$$

Figura 35 – Hodográficos de um IRAO alimentando uma *string* de LEDs.



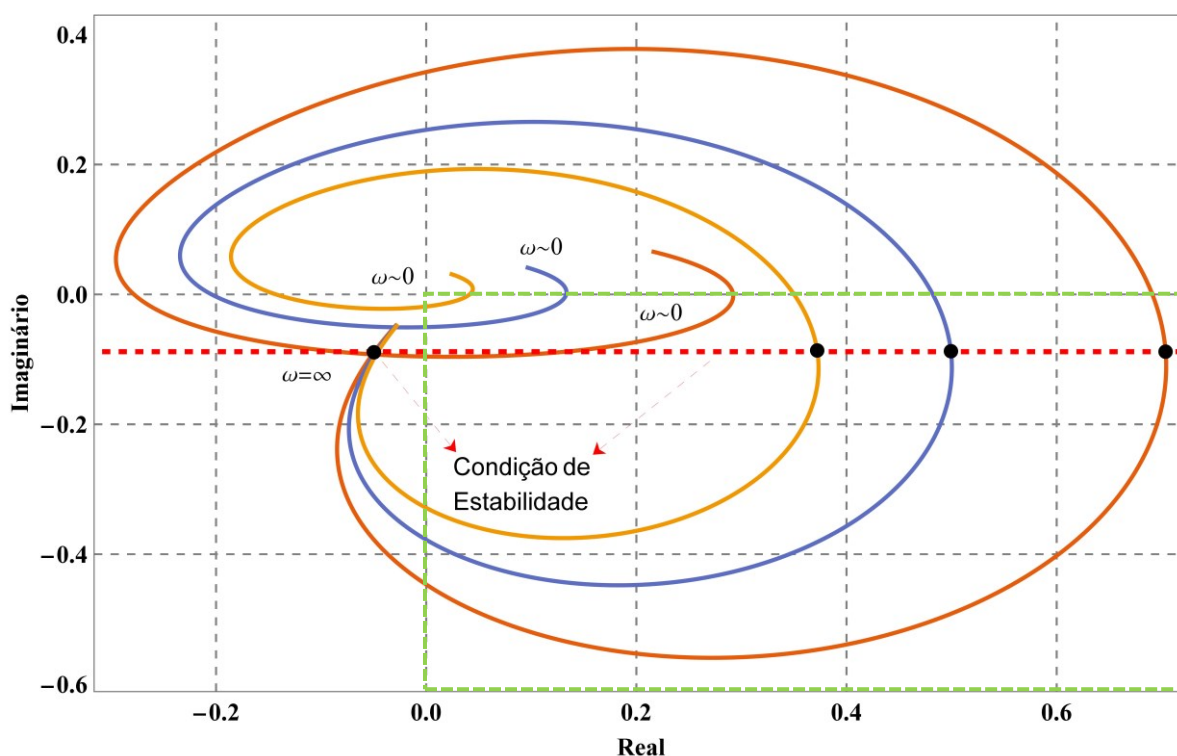
Fonte: Autor.

De acordo com (TSYPKIN, 1984), a detecção de frequências de auto-oscilação sustentadas torna-se trivial com a utilização de hodográficos. Este fato torna-se ainda mais visível se aplicado a inversores com filtros ressonantes em sua saída, como o caso do IRAO.

Para isto, de acordo com (TSYPKIN, 1984), calcula-se a parte imaginária da equação de Tsytkin na frequência de ressonância do sistema, traçando-se uma reta paralela ao eixo real. Ao seguir a evolução do hodográfico, com o aumento da frequência, quando houver a próxima intersecção deste com a reta paralela ao eixo real, que não seja aquela que corresponde à frequência de ressonância, a frequência de auto-oscilação não será mais sustentada. Além disso, os hodográficos devem obedecer às condições de auto-oscilação definidas no início da metodologia, ou seja, a parte real do hodográfico deve ser maior que zero. Desta forma, a região verde da Figura 36 representa as condições iniciais de auto-oscilação. Fora desta região, não há garantia de existência de frequências de oscilação autossustentadas.

Para o sistema em questão, existem frequências de auto-oscilação sustentada possíveis de ocorrer até a frequência de 1.1 MHz. Após esta frequência, de acordo com Tsytkin, não há garantia de estabilidade. Este fato pode ser comprado através de outros métodos, como o da transformada Z por exemplo (MCVEY; NURRE, 1964), que para o sistema em questão coincide com a frequência de 1.1 MHz. Nesta frequência, as raízes da equação extrapolam o círculo de raio unitário que garante a estabilidade do sistema, conforme a metodologia para verificação da estabilidade através da transformada Z aplicada à um reator eletrônico utilizando o circuito de comando auto-oscilante, mostrada em (DO PRADO et al., 2000b).

Figura 36 – Condições de estabilidade dos hodográficos de Tsytkin.



Fonte: Autor.

Outra técnica utilizada para averiguar a existência de ciclos limites em sistemas de controle por relé, é o Hamel Locus. Aproximadamente na mesma época em que Tsytkin propunha sua técnica de análise dos ciclos limites em sistemas de controle por relé no domínio da frequência, Hamel também propunha sua análise desenvolvida no domínio do tempo (JUDD, 1975). Todavia, ambas técnicas possuem uma grande similaridade, de modo que as condições necessárias à existência de ciclos limites do Hamel Locus podem ser obtidas através do Método de Tsytkin a partir de uma transformação através de séries de Fourier da fórmula de Poisson.

Em suma, de acordo com (JUDD, 1975), a utilização do Hamel Locus parece ser mais precisa em frequências mais baixas, e o Método de Tsytkin parece ser mais preciso em frequências mais altas. Isso ocorre pois a fórmula de *Poisson*, que serve para obter o Hamel Locus a partir do Método de Tsytkin, tem a tendência de mudar o peso dos termos da soma infinita do sinal $u(t)$ dos primeiros, para os últimos termos. Pode-se então dizer que os métodos se complementam, em termos de precisão. A FD, por ser uma simplificação do Método de Tsytkin, tende a ser preciso tanto em frequências baixas quanto altas, desde que sejam satisfeitas as condições mencionadas, como a presença de um filtro de característica passa-baixas.

2.4 CONCLUSÃO

Nesta dissertação, a técnica utilizada para análise dos ciclos limites será a técnica da FD. O interesse é o desenvolvimento de uma metodologia capaz de prever, com precisão e simplicidade, frequências de auto-oscilação sustentadas de até 1 MHz, sob condições fixas de corrente, tensão e potência na saída, ou seja, sem dimerização e controle. Por este motivo, desde que certas condições de operação do filtro, como fator de qualidade e frequência angular de operação normalizada forem respeitados, de modo que a corrente do filtro tenha uma baixa Taxa de Distorção Harmônica, a FD terá uma boa precisão. Todavia, deve-se encontrar uma forma de contemplar o efeito das capacitâncias parasitas de *gate* do MOSFET na metodologia da FD. Garantidas tais condições, a metodologia da FD e de Tsytkin oferecem precisão muito similar, todavia, a metodologia da FD é consideravelmente mais simples, além de

CAPÍTULO 3

3 METODOLOGIA DE PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE EM ALTA FREQUÊNCIA

Sumarização do Capítulo

Este capítulo tratará da metodologia de projeto do Inversor Ressonante Auto-Oscilante em alta frequência. A metodologia é baseada na técnica clássica de projeto, apresentada por (SEIDEL, 2004), que utiliza o método da Função Descritiva e o Critério de Estabilidade Estendido de Nyquist para analisar o comportamento dos ciclos limites do sistema auto-oscilante. O método da Função Descritiva é então modificado, com o objetivo de incorporar o efeito da capacitância parasita do gate dos MOSFETs para a operação em alta frequência.

3.1 INTRODUÇÃO

Neste capítulo, é proposta a metodologia de projeto para o IRAO em alta frequência. A técnica empregada para a construção da metodologia é o método da FD e o CEEN. Através da introdução da característica linear e não linear da capacitância de *gate* dos MOSFETs, é possível definir uma metodologia de projeto que consiga analisar os ciclos limites e as frequências de oscilação autossustentadas do IRAO, para frequências de até 1 MHz, com maior precisão.

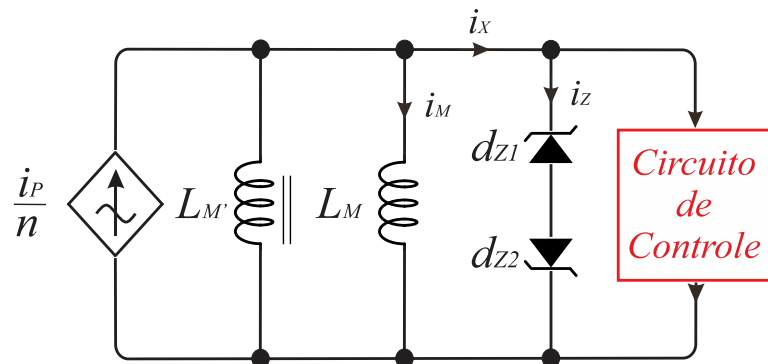
A metodologia consiste de algumas etapas básicas. Inicialmente, são calculados os elementos do filtro ressonante LC série em alta frequência, que considera o efeito trapezoidal da tensão aplicada ao filtro ressonante, causado pela capacitância C_{DS} . O projeto do filtro é apresentado no capítulo 1, subseção 7. Com os elementos do filtro, constrói-se a parte linear do sistema. A partir disto, pode-se montar o diagrama de blocos que representa o IRAO do ponto de vista de controle de um sistema SISO, inserindo-se o comportamento não-linear através da FD, como realizado no capítulo 2, subseção 2. Insere-se, então, o efeito da capacitância equivalente de *gate* no método da FD, modificando-o e evidenciando as diferenças entre o método da FD modificado para considerar a capacitância, e o clássico. Por fim, analisa-se a característica do ciclo limite quanto à sua frequência de oscilação autossustentada através do CEEN.

3.2 REVISÃO DAS METODOLOGIAS QUE CONTEMPLAM O AUMENTO DA FREQUÊNCIA DE OPERAÇÃO

Uma investigação mais detalhada da literatura mostra diferentes pesquisas relacionadas ao efeito destas capacitâncias. Todas as investigações realizadas são baseadas na análise do inversor ressonante a partir do ponto de vista de controle por relé através da técnica da FD, como visto em (SEIDEL, 2004).

Com o intuito de evitar o efeito da ressonância acústica em lâmpadas de vapor metálico e satisfazer as limitações de magnitude da Interferência Eletromagnética (IEM), o autor em (RAY-LEE LIN; ZHI-QIANG WANG, 2007) propõe uma topologia do reator eletrônico auto-oscilante que visa operar acima dos 2,65 MHz. Mesmo operando em frequências consideravelmente elevadas, se comparadas às frequências tradicionais de operação do IRAO, o autor não leva em consideração o efeito da capacitância para o cálculo da indutância magnetizante do TC que resulta na frequência desejada. Ao invés, o autor adiciona um circuito de variação de corrente para atingir os valores nominais de frequência de projeto. O circuito de variação de corrente é localizado em paralelo com a indutância magnetizante do CCAO, conforme circuito da Figura 37.

Figura 37 – Circuito de Comando Auto-Oscilante adaptado de (RAY-LEE LIN; ZHI-QIANG WANG, 2007).

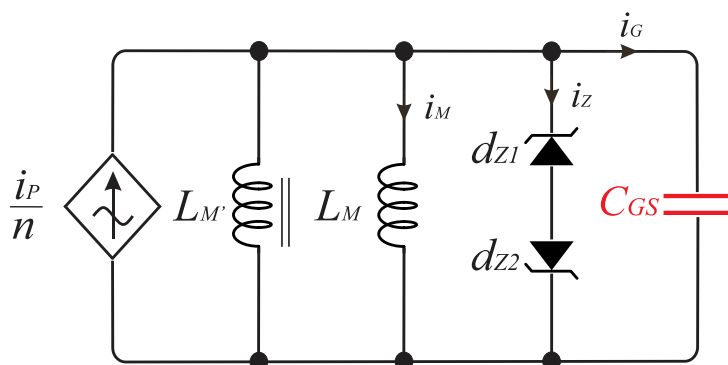


Fonte: Adaptado de (RAY-LEE LIN; ZHI-QIANG WANG, 2007).

O autor em (FLORES-GARCÍA et al., 2011) mostra as particularidades de um reator eletrônico auto-oscilante utilizado para operar lâmpadas de descarga de alta intensidade operando em frequências acima dos 2 MHz, para evitar o efeito da ressonância acústica. O autor afirma que em frequências acima de 200 kHz, a metodologia clássica de projeto que utiliza a FD e o CEEEN não consegue analisar, com considerável precisão, os ciclos limites na frequência de operação projetada, devido ao efeito da capacitância C_{GS} do MOSFET. Além de considerar o efeito desta capacitância, cujo valor é obtido através da folha de dados do

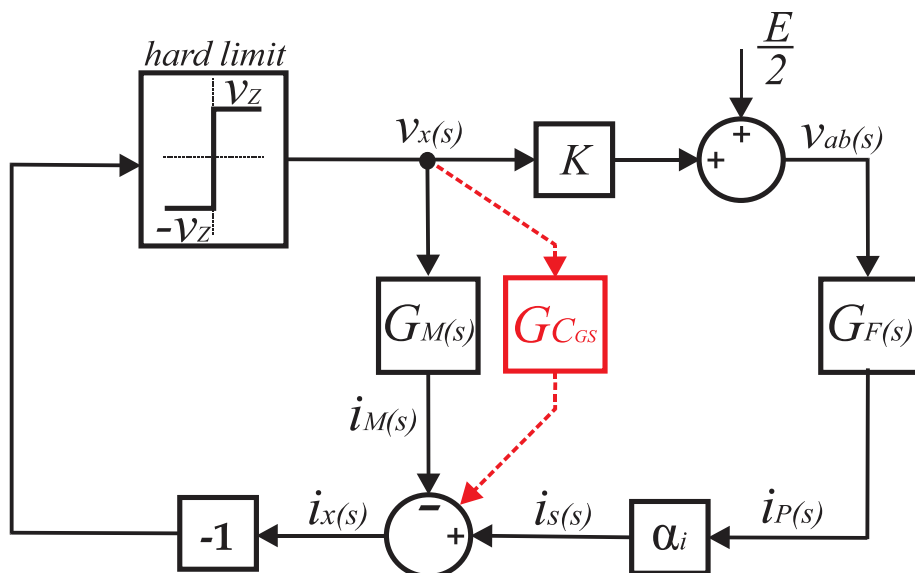
dispositivo, o autor propõe a adição de um circuito de variação de corrente, para compensar as variações na tensão de entrada do circuito. A consideração do efeito de C_{GS} é realizada com a inserção desta no modelo equivalente do CCAO, e também no diagrama de blocos do ponto de vista de controle SISO do sistema, como visto na Figura 38 e Figura 39.

Figura 38 – Circuito de Comando Auto-Oscilante adaptado de (FLORES-GARCÍA et al., 2011)



Fonte: Adaptado de (FLORES-GARCÍA et al., 2011).

Figura 39 – Diagrama de blocos do IRAO adaptado de (FLORES-GARCÍA et al., 2011).



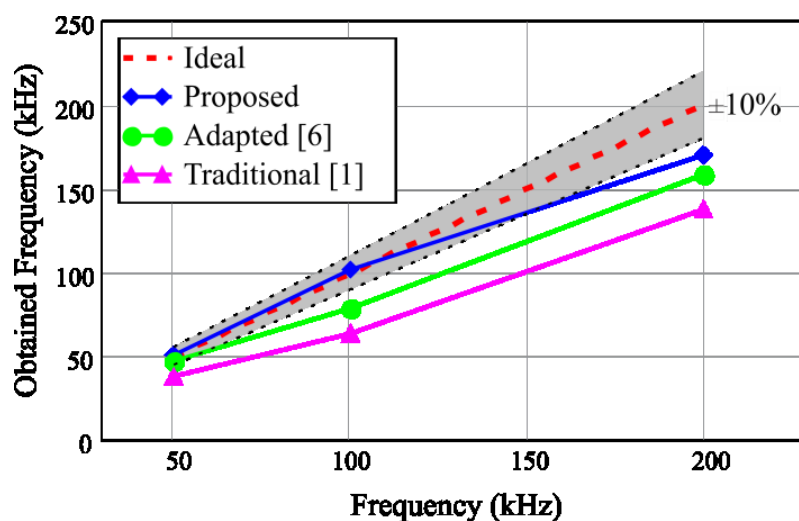
Fonte: Adaptado de (FLORES-GARCÍA et al., 2011).

O autor em (FLORES-GARCIA et al., 2010) também mostra as particularidades de um reator eletrônico auto-oscilante utilizado para operar lâmpadas de descarga de alta intensidade em frequências acima dos 2 MHz, para evitar o efeito da ressonância acústica. Além de considerar o efeito linear da capacitância C_{GS} do MOSFET, cujo valor é obtido através da folha de dados do dispositivo, o efeito da capacitância de saída do MOSFET, C_{DS} ,

também é considerada. Como o projeto do filtro ressonante é realizado a partir da aproximação pela componente fundamental, considerando-o como um filtro passa-baixas, a capacitância de saída é considerada como um parâmetro de trapezoidalidade da tensão aplicada ao filtro, cujo valor eficaz de sua componente fundamental é menor do que o valor eficaz da componente fundamental de uma forma de onda quadrada. Ou seja, quanto maior o efeito da capacitância, mais trapezoidal a forma de onda, e maior a tensão de barramento necessária para manter as mesmas características de corrente na carga. Tal método de consideração do efeito de C_{DS} também é utilizado nesta dissertação, mostrado no projeto do filtro ressonante em alta frequência do capítulo 1, e provê resultados promissores. O autor utiliza o mesmo modelo equivalente do CCAO da Figura 38 e o diagrama de blocos equivalente do reator eletrônico auto-oscilante da Figura 39 anteriores. A equação para o cálculo do valor de pico da componente fundamental de uma forma de onda trapezoidal é dada por (11). O parâmetro t_s é definido como o tempo total de transição da forma de onda, em um período. Quanto maior a capacitância, em frequências maiores o valor de t_s tende a ser cada vez maior, em comparação com o período total, requerendo uma tensão de barramento cada vez maior para manter as mesmas características elétricas na carga.

Baseado na metodologia de clássica de projeto (SEIDEL, 2004), que utiliza o método da FD e o CEEN, o autor em (MENKE et al., 2015) propõe um método aprimorado, que ajusta a Função Descritiva (FD) da não-linearidade a fim de compensar o efeito linear de C_{GS} , cujo valor é medido a partir dos pinos dos MOSFETs utilizados. O método proposto provê bons resultados de simulação em frequências de até 700 kHz. O autor conclui até para frequências baixas, da ordem de 50 kHz, a capacitância C_{GS} pode ter um efeito negativo sob a precisão da frequência de oscilação autossustentada. Experimentalmente, para frequências de até 150 kHz, a metodologia tem um erro máximo de 10 %, como visto na Figura 40. A partir disto, apesar de fornecer melhores resultados se comparado à outras metodologias que consideram o efeito de C_{GS} , os erros na precisão da análise começam a crescer demasiadamente.

Figura 40 – Resultados experimentais comparativos entre as metodologias de projeto do IRAO que consideram o efeito da capacitância dos MOSFETs, de acordo com (MENKE et al., 2015).



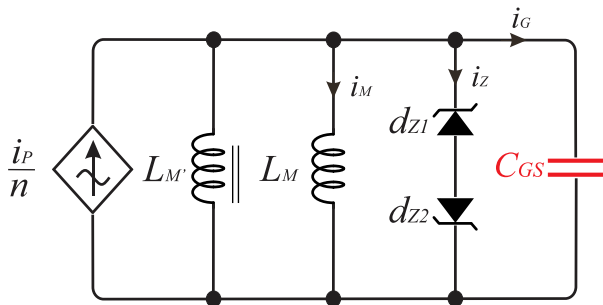
Fonte: (MENKE et al., 2015).

Como resultado desta revisão, algumas considerações podem ser feitas. Inicialmente, de acordo com informações de fabricantes (BARKHORDARIAN; RECTIFIER; SEGUNDO, 2005; MCARTHUR, 2001), circuitos de *driver* adequados tendem a ser mais sofisticados do que inicialmente se pensava, devido ao complexo processo de carga e descarga das capacitâncias lineares e não-lineares dos dispositivos de chaveamento. Além disso, a associação destas capacitâncias lineares e não-lineares, de uma forma que não seja medida no terminal do MOSFET ou observada na folha de dados, ainda não foi introduzida na topologia do CCAO aplicado ao IRAO para a operação de LEDs. A maioria dos artigos considera o efeito das capacitâncias de entrada do MOSFET como linear (FLORES-GARCIA et al., 2010; FLORES-GARCÍA et al., 2011; MENKE et al., 2015), obtendo seus valores a partir de medições no terminal dos dispositivos ou através da folha de dados dos dispositivos, dando mais atenção à C_{GS} e negligenciando C_{GD} . Esta última capacitância tem, porém, uma importância tão grande na análise do IRAO quanto C_{GS} .

A Figura 41 mostra um resumo de como cada uma das metodologias considera o efeito das capacitâncias, contrastando as diferenças entre as que utilizam a FD e que, de alguma forma, buscam evidenciar as particularidades de inversores ressonantes auto-oscilantes operando em alta frequência, seja a partir da consideração ou não do efeito de alguma capacitância parasita, e de que forma esta capacitância é considerada. São considerados 4 subgrupos de comparação, o primeiro separa as metodologias que inserem o efeito da capacitância no modelo equivalente do CCAO; o segundo evidencia as metodologias que inserem o efeito da capacitância no diagrama de blocos representativo do IRAO do ponto de

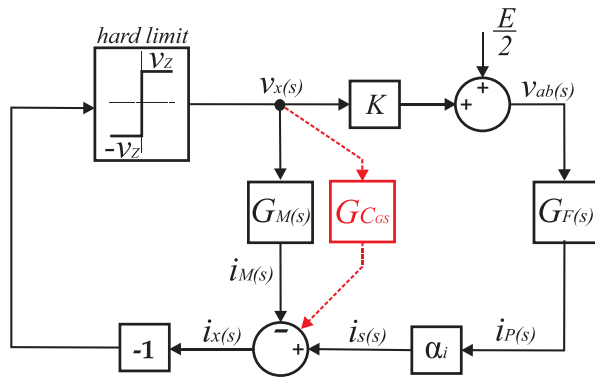
vista de controle; o terceiro mostra as metodologias que consideram o efeito da capacitância na parte não-linear do sistema, ou seja, através de modificações no método da FD; o quarto contrasta as metodologias que consideram o efeito da capacitância de saída.

Figura 41 – Resumo das metodologias de projeto do IRAO que consideram o efeito da capacitância parasita.



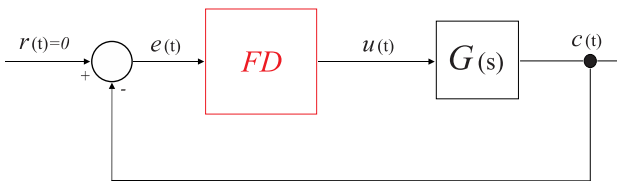
Inserção no Modelo do CCAO

- (SEIDEL, 2004) → Não
- (LIN, 2007) → Não
- (FLORES-GARCIA, 2010) → Sim
- (FLORES-GARCIA, 2011) → Sim
- (MENKE, 2015) → Sim



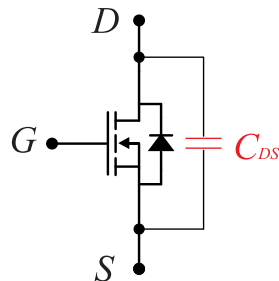
Inserção no Diagrama de Blocos

- (SEIDEL, 2004) → Não
- (LIN, 2007) → Não
- (FLORES-GARCIA, 2010) → Sim
- (FLORES-GARCIA, 2011) → Sim
- (MENKE, 2015) → Não



Inserção na Parte Não-Linear

- (SEIDEL, 2004) → Não
- (LIN, 2007) → Não
- (FLORES-GARCIA, 2010) → Não
- (FLORES-GARCIA, 2011) → Não
- (MENKE, 2015) → Sim



Consideração da Forma Trapezoidal

- (SEIDEL, 2004) → Não
- (LIN, 2007) → Não
- (FLORES-GARCIA, 2010) → Não
- (FLORES-GARCIA, 2011) → Sim
- (MENKE, 2015) → Não

Fonte: Autor.

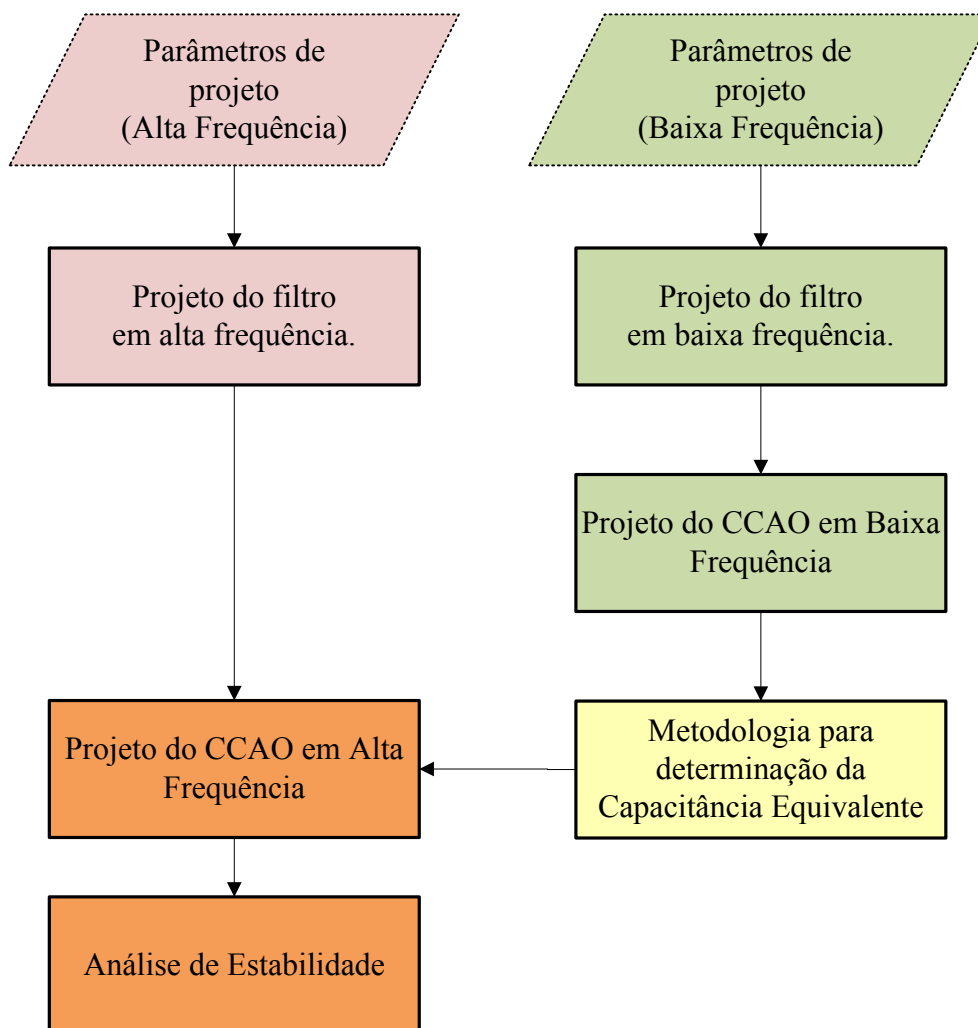
Contrastando com as metodologias mencionadas anteriormente que consideram o efeito das capacitâncias, a metodologia de projeto proposta do IRAO em alta frequência

apresentada na próxima subseção desta dissertação considera o efeito linear e não-linear das capacitâncias de entrada do MOSFET, na forma de uma capacitância equivalente medida através da injeção da corrente no *gate* do dispositivo cuja metodologia de aquisição é mostrada no próximo capítulo. A inserção do valor desta capacitância é realizada na FD, em que a intersecção de $G(s)$ com $-1/N$ deixa de acontecer no eixo real, e desloca-se negativamente para o eixo imaginário, quanto maior o valor da capacitância. Ainda, considera-se efeito de trapezoidalidade da forma de onda aplicada ao filtro, causado pelo efeito da capacitância de saída do MOSFET.

3.3 ETAPAS DE PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE EM ALTA FREQUÊNCIA

O projeto do IRAO consiste de algumas etapas básicas, conforme fluxograma da Figura 42.

Figura 42 - Fluxograma de projeto do IRAO.



Fonte: Autor.

I. Sintetização dos Parâmetros de Projeto do IRAO em Alta Frequência;

Nesta etapa do projeto, são sintetizados os dados do projeto, como tensão de alimentação ou tensão de barramento E ; Ponto de operação e características elétricas do LED a ser acionado; Tensão *Zener*, dependente do diodo *Zener* escolhido; e frequência de operação, que para a primeira etapa é considerada como sendo da ordem de 1 MHz.

II. Projeto do filtro ressonante LC Série em Alta Frequência;

Nesta etapa, é realizado o projeto do filtro ressonante LC Série em alta frequência, conforme apresentado no capítulo 1, subseção 7. Em relação ao projeto do filtro em baixa frequência, considera-se o efeito da trapezoidalidade na tensão V_{DS} , causado pela capacitância C_{DS} .

III. Sintetização dos Parâmetros de Projeto do IRAO em Baixa Frequência;

Nesta etapa do projeto, são sintetizados os dados do projeto, como tensão de alimentação ou tensão de barramento E ; Ponto de operação e características elétricas do LED a ser acionado; Tensão *Zener*, dependente do diodo *Zener* escolhido; e frequência de operação, que nesta etapa é da ordem de algumas dezenas de kHz.

IV. Projeto do filtro ressonante LC Série em Baixa Frequência;

Nesta etapa, é realizado o projeto do filtro ressonante LC Série em baixa frequência. Este filtro é projetado com o intuito de operar o Circuito de Comando Auto-Oscilante em baixa frequência, para aplicar a técnica experimental de determinação da capacitância equivalente de *gate*, que será mostrada no Capítulo 4. Como veremos durante o Capítulo 4, as capacitâncias parasitas de *gate* sofrem influência do valor da tensão de barramento E aplicada ao MOSFET. Por esta razão, para evitar a influência do efeito das capacitâncias parasitas em alta frequência, projeta-se um IRAO operando em baixa frequência, mas que deve ter as mesmas condições de fator de qualidade Q , frequência de operação normalizada Ω e tensão de barramento E que o IRAO em alta frequência. Desta forma, o valor das capacitâncias permanece o mesmo, mas o IRAO em baixa frequência torna-se mais adequado para medição devido à ausência da influência dos componentes parasitas.

V. Projeto do Circuito de Comando Auto-Oscilante em Baixa Frequência;

Nesta etapa, utilizam-se os dados do projeto do filtro ressonante em baixa frequência e a análise a partir da FD e do CEEN para terminar o valor dos elementos do CCAO em baixa frequência.

VI. Aplicação da Metodologia Experimental para Determinação da Capacitância Equivalente de *gate*.

Nesta etapa, utiliza-se a topologia do IRAO operando em baixa frequência da etapa V para aplicação do método experimental de medição da capacitância equivalente do *gate*, detalhada no Capítulo 4.

VII. Projeto do Circuito de Comando Auto-Oscilante em Alta Frequência;

A partir do projeto do filtro ressonante em alta frequência e da capacitância equivalente encontrada a partir da metodologia experimental de medição do Capítulo 4, determina-se os elementos do CCAO em alta frequência.

VIII. Análise de Estabilidade

Através do CEEN, verifica-se a presença de uma oscilação autossustentada para o IRAO em alta frequência.

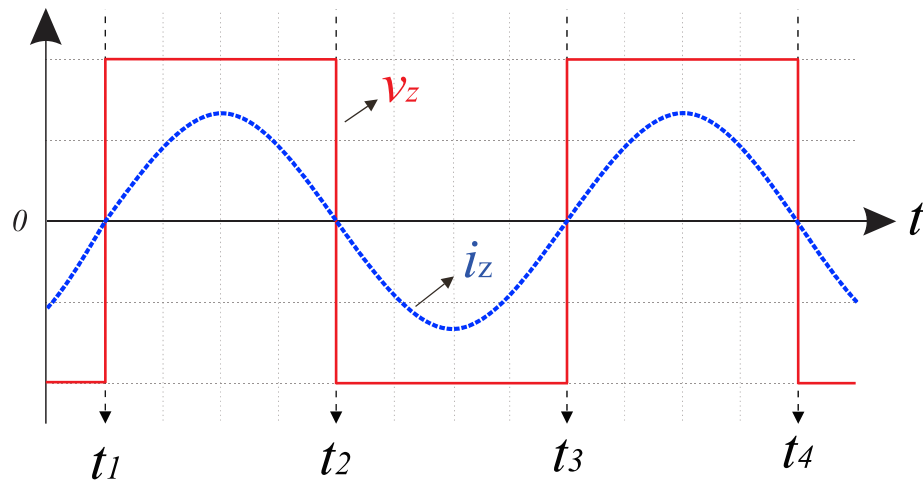
Visto que os outros capítulos contemplam todas as etapas, exceto os Projetos do Circuito de Comando Auto-Oscilante em Baixa e Alta frequências, neste capítulo trataremos destas últimas duas etapas.

Inicialmente trataremos do efeito da capacitância sob as formas de onda do CCAO estudado no Capítulo anterior, comparando com o caso em que tais capacitâncias são negligenciadas. Posteriormente, a partir das formas de onda que negligenciam o efeito da capacitância, realizaremos o projeto do IRAO em baixa frequência, de acordo com (SEIDEL, 2004).

3.4 ANÁLISE DO CIRCUITO DE COMANDO CONSIDERANDO A CAPACITÂNCIA DE *GATE*

Na Figura 43 estão indicadas as formas de onda da tensão *Zener*, v_Z , e da corrente *Zener*, i_Z , do CCAO idealizado. Como o efeito da capacitância é negligenciado, os tempos de transição da tensão v_Z são nulos, de forma que esta muda de polaridade instantaneamente.

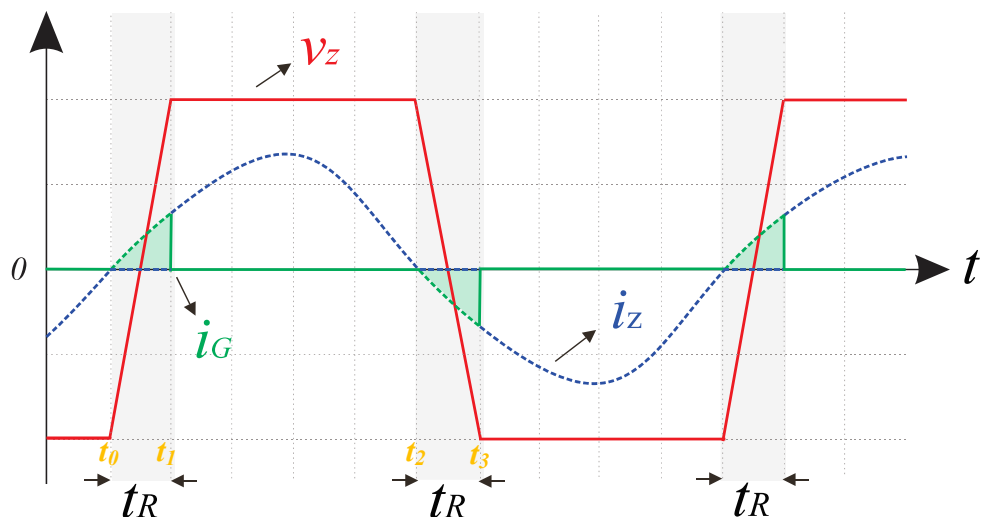
Figura 43 – Formas de onda do Circuito de Comando Auto-Oscilante ideal.



Fonte: Autor.

Quando inserimos o efeito da capacitância, todavia, as formas de onda de v_z e i_z se tornam aquelas da Figura 44. A corrente i_z que originalmente, para o caso ideal, fluiria pelos terminais dos diodos *Zener*, agora é nula durante os tempos de transição. Isso ocorre porque ao considerarmos o efeito da capacitância, uma parcela da corrente do secundário deve ser desviada para a capacitância de *gate* para carregá-la. Esta corrente, inicialmente desviada, é então chamada de i_G , ou corrente de *gate*. Por facilidade no manuseio matemático dos parâmetros do CCAO, é de interesse que se considere a envoltória de i_z . Portanto, consideramos que a soma entre as correntes i_z e i_G é igual à uma corrente de interesse na análise futura, chamada de corrente i_x .

Figura 44 – Formas de onda do Circuito de Comando Auto-Oscilante considerando o efeito parasita das capacitâncias do MOSFET.

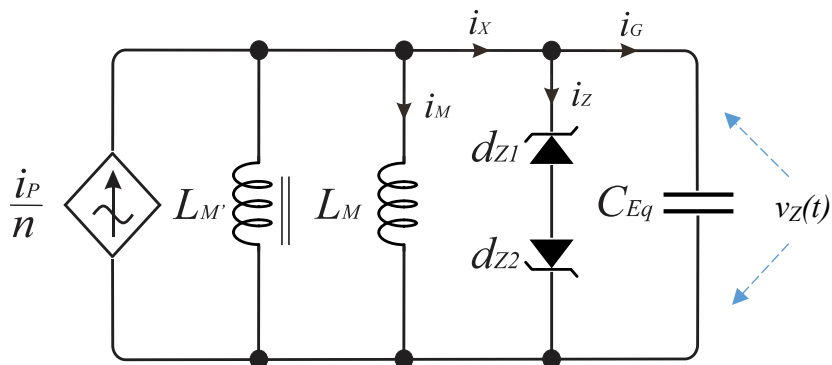


Fonte: Autor.

A corrente de *gate* é responsável pelo processo conhecido na literatura, principalmente em *application notes* e materiais informativos sobre MOSFETs, como o processo de *gate charge*, ou carga de *gate* (INTERNATIONAL RECTIFIER, [s.d.]; MCARTHUR, 2001). O *gate charge* é a carga total que deve ser inserida no *gate* do MOSFET para que este mude estado. Este dependerá diretamente da capacitância C_{GS} , bem como da capacitância C_{GD} . Indiretamente, como estas capacitâncias dependem do valor de V_{GS} e V_{DS} , o *gate charge* também dependerá destas tensões.

A Figura 45 mostra o circuito equivalente do CCAO referido a seu enrolamento secundário, considerando as capacitâncias C_{GS} e C_{GD} dos MOSFETs S_1 e S_2 . Representado por uma indutância magnetizante e dois diodos *Zener* em cada secundário, o circuito pode ser reduzido a uma fonte I_p/n ou I_s , uma indutância magnetizante L_M , dois diodos *Zener* d_z e uma capacitância equivalente C_{EQ} refletido ao secundário. Isto é feito para simplificar sua análise e projeto em uma posterior inserção no diagrama de blocos representativo do IRAO, ao considerar que os dois secundários possuem o mesmo número de espiras.

Figura 45 – Modelo equivalente do Circuito de Comando Auto-Oscilante considerando o efeito parasita das capacitâncias do MOSFET.



Fonte: Adaptado de (GANZ, 1962).

Para representar matematicamente o efeito da capacitância equivalente de *gate*, existem algumas possibilidades. A mais simples é através do cálculo do tempo de transição da forma de onda da tensão aplicada sob o capacitor C_{EQ} , $v_Z(t)$. Para isto, a tensão v_Z , que é a tensão dos *Zener* em antiparalelo e também sobre o capacitor C_{EQ} pode ser dividida em quatro etapas, de acordo com o sistema de equações em (42), sendo que em duas etapas esta tensão é grampeada, portanto $v_Z(t)$ corresponde ao valor máximo da tensão de ruptura do diodo *Zener*, $V_Z + V_F$, onde V_F é a queda direta em condução do diodo *Zener*, e as outras duas correspondem às variações de tensão em C_{EQ} durante as mudanças de estado, $v_{CEQ}(t)$. Inicialmente, a tensão

$v_Z(t)$ é igual à variação da tensão na capacitância equivalente. Após, a tensão é grampeada no valor máximo da tensão *Zener*, V_Z . A tensão então troca de polaridade, igualando-se à tensão no capacitor equivalente, que decresce negativamente. Por último, antes de reiniciar a oscilação, a tensão é grampeada no valor máximo *Zener* somado à queda direta em condução, porém, negativamente.

$$v_Z(t) = \begin{cases} v_{C_{EQ}}(t) & , se \quad t_0 < t < t_1 \\ V_Z + V_F & , se \quad t_1 < t < t_2 \\ -v_{C_{EQ}}(t) & , se \quad t_2 < t < t_3 \\ -(V_Z + V_F) & , se \quad t_3 < t < t_4 \end{cases} \quad (42)$$

A tensão no capacitor C_{EQ} , dada por (43), pode ser encontrada relacionando-se a integral da corrente de i_X com o valor de C_{EQ} . A corrente i_X se divide entre i_Z , durante as etapas $V_Z + V_F$, e i_G , durante as etapas V_{CEQ} . Além disso, na integral de i_X deve-se considerar o valor da tensão inicial no período de integração, que corresponde à $-(V_Z + V_F)$.

$$v_{C_{EQ}}(t) = \frac{1}{C_{EQ_0}} \int_0^t i_X(t) \cdot dt - (V_Z + V_F), \text{ para } t < t_1 \quad (43)$$

A tensão *Zener* máxima, que corresponde à $V_Z + V_F$ também pode ser calculada, conforme (44). Ao observar as formas de onda, percebemos que i_X tem forma senoidal. Durante o grampeamento de v_Z pelos *Zeners*, podemos considerar, portanto, esta corrente como sendo uma senóide de amplitude I_X . Calcula-se então a integral desta corrente, relacionando-a com o valor de C_{EQ} .

$$V_Z + V_F = \frac{I_X}{C_{EQ_0}} \int_0^t \text{sen}(\omega \cdot t) \cdot dt - (V_Z + V_F) \quad (44)$$

Finalmente, o tempo de carga da capacitância pode ser calculado através de (45). Ainda, podemos analisar criticamente as formas de onda do CCAO que considera o efeito da capacitância da Figura 45. Podemos perceber que um dos efeitos da capacitância de *gate*, consequência direta da inserção dos tempos de subida na tensão *Zener*, é a inserção de uma defasagem entre v_Z e i_Z . Desta forma, podemos traduzir este tempo de subida t_R da tensão v_Z em um ângulo de defasagem.

$$t_R(\omega, C_{EQ}) = \frac{\cos^{-1} \left(\frac{I_X - 2 \cdot (V_Z + V_F) \cdot C_{EQ} \cdot \omega}{I_X} \right)}{\omega} \quad (45)$$

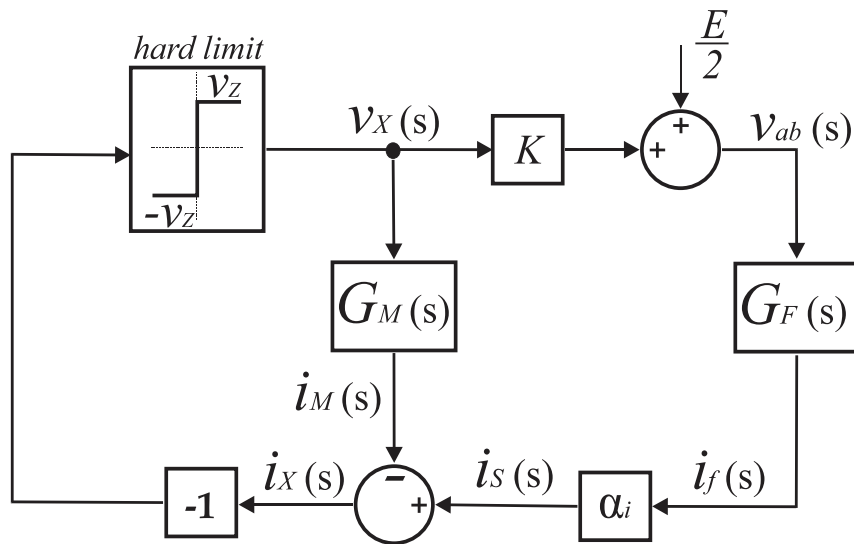
Notamos, através de (46), que devido ao efeito da capacitância C_{EQ} , um ângulo de defasagem é adicionado entre a tensão v_Z e a corrente i_Z . O valor deste ângulo será maior, quanto maior for a frequência de operação.

$$\phi(\omega, C_{EQ}) = \cos^{-1} \left(\frac{I_X - 2 \cdot (V_Z + V_F) \cdot C_{EQ} \cdot \omega}{I_X} \right) \cdot \frac{180}{\pi} \quad (46)$$

3.5 REPRESENTAÇÃO DO COMPORTAMENTO NÃO-LINEAR DO IRAO EM ALTA FREQUÊNCIA NA FORMA DE UM SISTEMA DE CONTROLE SISO

Após a análise do efeito da capacitância no CCAO, realiza-se a representação do IRAO em diagrama de blocos. O *hard limit*, representado pela não-linearidade, corresponde ao diagrama do método da FD, que será modificado para contemplar o efeito da capacitância. Os outros elementos são considerados como a parte linear do sistema.

Figura 46 – Diagrama de blocos representativo do IRAO.



Fonte: Autor.

O bloco $G_F(s)$ corresponde ao bloco dos elementos do filtro ressonante. Considerando uma carga do tipo LED, este bloco é definido por (47).

$$G_F(j\omega) = \frac{1}{j\omega L_S + \frac{1}{j\omega C_S} + R_{LED_ac}} \quad (47)$$

O bloco $G_M(s)$, dado por (48), representa o efeito da indutância magnetizante L_M do transformador que realimenta a corrente do filtro para o CCAO.

$$G_M(s) = \frac{1}{L_M(s)} \quad (48)$$

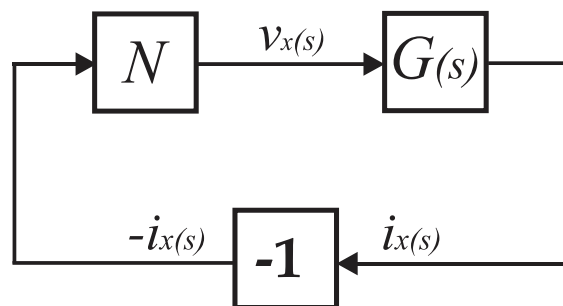
As constantes K e α_i , dadas por (49) e (50), são relações estabelecidas, respectivamente, entre o CCAO e o inversor, e entre o número de espiras do primário e do secundário do TC.

$$K = \frac{E}{2.V_Z} \quad (49)$$

$$\alpha_i = \frac{n_P}{n_S} \quad (50)$$

O diagrama de blocos pode ser simplificado ao da Figura 47. Este diagrama separa o sistema em sua parte linear, representada por $G(s)$, e sua parte não-linear, representada pela Função Descritiva N .

Figura 47 – Diagrama de blocos simplificado do IRAO.



Fonte: Autor.

A parte linear do sistema, que é uma sintetização das constantes K e α_i , bem como dos blocos $G_M(s)$ e $G_F(s)$ é definida por (51).

$$G(s) = G_M(s) - K.\alpha_i.G_F(s) \quad (51)$$

Quanto à parte não-linear, uma análise mais detalhada sobre a Função Descritiva precisa ser realizada, com o intuito de inserir o efeito da capacitância.

3.5.1 Inserção do Efeito da Capacitância no Método da Função Descritiva

Na metodologia clássica de projeto do IRAO, como vista em (SEIDEL, 2004), as formas de onda de v_Z e i_Z estão em fase, pois consideram-se elementos idealizados. Quando a corrente i_Z vai a zero, a tensão v_Z muda sua polaridade instantaneamente. Como vimos através do CCAO que considera o efeito da capacitância C_{EQ} , todavia, existe um tempo de transição t_R , que representa uma defasagem angular entre v_Z e i_Z .

Ainda, ao estudar as metodologias de projeto do IRAO, durante o Capítulo 2, vimos que o Método da Função Descritiva visa representar o efeito da não linearidade da variação de polaridade da tensão v_Z através de um ganho linear complexo, em sistemas SRCS mostrados na Figura 26. Diferente do Método de Tsytkin, que representa a saída do elemento não-linear $u(t)$ através de uma soma de n termos em uma Série de Fourier independente da característica

de $G(s)$, a FD considera que $G(s)$ apresente característica de filtro passa-baixas, e portanto só o valor da componente fundamental de $u(t)$ é de interesse. A FD é, portanto, um método simplificado, que devido à característica de inversores ressonantes, apresenta boa aproximação, desde que a característica passa-baixa se mantenha válida, e que sejam consideradas as influências das capacitâncias sobre as formas de onda do CCAO, como v_Z e i_Z para operação em alta frequência. Tais formas de onda são indispensáveis na aplicação da FD ao realizar o projeto para operação na ordem de MHz.

Como vimos durante o Capítulo 2, a FD consiste em comparar o valor da componente fundamental da saída de uma não-linearidade, com o valor da amplitude de sua entrada. Consideremos, então, a não linearidade da Figura 26, com entrada $e(t)$ e saída $u(t)$, relativo à tensão zener e corrente *Zener* e *gate* do circuito de comando auto-oscilante. A FD compara o valor da componente fundamental de $u(t)$ com a amplitude de $e(t)$, E. Utilizando a FD para o caso do CCAO, a saída do bloco não-linear será v_Z , e a entrada será i_X . A corrente i_X é considerada como a envoltória de i_Z , ou seja, a soma de i_Z com i_G , como visto na Figura 44. Como vimos, a capacitância C_{EQ} insere uma defasagem entre v_Z e i_X . Além disso, a tensão v_Z , que tem forma quadrada ao negligenciar C_{EQ} , passa a ter um formato trapezoidal.

Lembremos agora da definição da FD, de (30), mostrada no Capítulo anterior. Tal definição, para o caso idealizado do CCAO, será dada por (53). Notemos que esta equação considera fase nula entre v_Z e i_Z . Também se observa o valor $4/\pi$, que se refere ao valor da componente fundamental da saída V_X , da definição da FD (neste caso, o valor da componente fundamental de v_Z), dado por (52). Este é o valor da componente fundamental de uma forma de onda quadrada de v_Z , e não trapezoidal.

$$V_X = \frac{4 \cdot (V_Z + V_F)}{\pi} \quad (52)$$

$$N = \frac{4 \cdot (V_Z + V_F)}{\pi \cdot I_Z} \quad (53)$$

Assim, inicialmente precisamos adequar a FD para representar a trapezoidalidade de v_Z . Para isto, da mesma forma que foi realizado no projeto do filtro ressonante em alta frequência do Capítulo 1, o tempo de subida t_R de v_Z deve ser considerado. O valor de V_X que representa o valor da componente fundamental de uma forma de onda trapezoidal de v_Z é, então, (54).

$$V_X(j.\omega) = \frac{8 \cdot \text{sen}(\omega.t_R/2) \cdot (V_Z + V_F)}{\pi \cdot \omega.t_R} \quad (54)$$

Considerada a trapezoidalidade de i_Z , basta adicionarmos o ângulo de defasagem entre v_Z e i_Z , dado por (55), na FD.

$$\phi(j.\omega) = \cos^{-1} \left\{ \frac{\left[I_X - 2 \cdot (V_Z + V_F) \cdot (C_{EQ} \cdot \omega) \right]}{I_X} \right\} \quad (55)$$

Com isto, temos a FD dada em (56), que descreve a relação entre a componente fundamental de uma saída trapezoidal (v_Z) e amplitude de entrada (I_X), e ainda considera o ângulo de defasagem entre v_Z e i_Z devido ao efeito da capacitância C_{EQ} .

$$N(j.\omega, I_X) = \frac{8 \cdot \text{sen}(\omega.t_R/2) \cdot (V_Z + V_F)}{\pi \cdot \omega.t_R \cdot I_X} \angle \left\{ \frac{\left[I_X - 2 \cdot (V_Z + V_F) \cdot (C_{EQ} \cdot \omega) \right]}{I_X} \right\} \cdot \frac{180}{\pi} \quad (56)$$

A fim de realizar a análise comparativa das Funções Descritivas, a FD segundo (FLORES-GARCIA et al., 2010; FLORES-GARCÍA et al., 2011; SEIDEL, 2004) é mostrada em (57). A FD, segundo (MENKE et al., 2015), é apresentada em (58).

$$N(I_Z) = \frac{4 \cdot (V_Z + V_F)}{\pi \cdot I_Z} \quad (57)$$

$$N(j.\omega, I_X) = \frac{4 \cdot (V_Z + V_F)}{\pi \cdot I_X} \angle \quad (58)$$

Após definida a FD que representa a não-linearidade de v_Z , com característica trapezoidal devido ao efeito da capacitância de *gate*, podemos dar continuidade à análise via diagrama de blocos da Figura 47.

3.5.2 Projeto do Circuito de Comando Auto-Oscilante em Alta Frequência

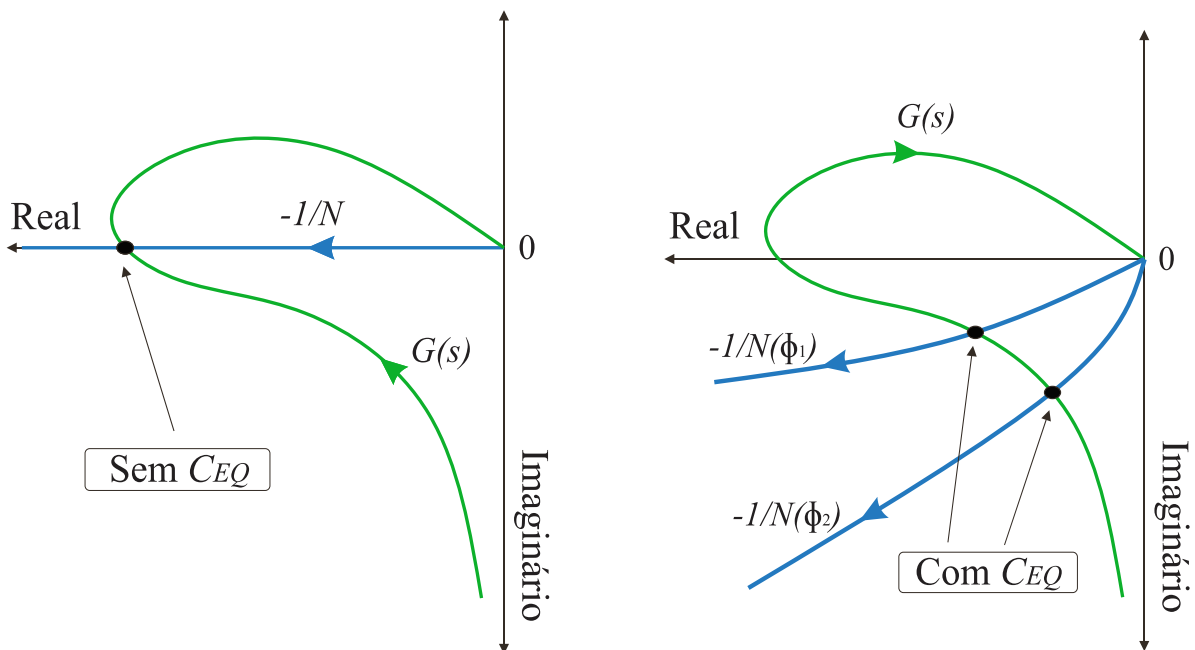
Retomando o diagrama de blocos simplificado do IRAO, dividido em parte linear e parte não linear visto na Figura 25, cuja equação característica é dada por (59). Ainda, lembremos que o projeto do IRAO é realizado a partir de algumas suposições básicas, sendo uma delas a consideração de que existe um ciclo limite na frequência de oscilação escolhida. Tal ciclo limite ocorre nas condições de intersecção entre a parte linear, e a parte não-linear do sistema. Considerando, portanto, que o sistema possui uma frequência de oscilação autossustentada em ω , cuja amplitude da entrada da FD é igual à I_X , a equação (59) pode ser reescrita como (60), onde $s=j\omega$.

$$G(s) \cdot N + 1 = 0 \quad (59)$$

$$G(j \cdot \omega) = -\frac{1}{N(j \cdot \omega, I_X)} \quad (60)$$

A Figura 48 mostra as condições de intersecção da parte linear, $G(s)$, com o inverso negativo da FD, $-1/N(I_X)$, para a situação ideal sem considerar o efeito da capacitância C_{EQ} (à esquerda) e para a situação desta dissertação, em que se considera o efeito de C_{EQ} inserido no método da FD. A construção deste gráfico é realizada variando-se ω para construir a resposta em frequência de $G(s)$, e variando-se I_X e ω para construir a resposta de $-1/N(I_X)$.

Figura 48 – Condições de intersecção das partes linear e não-linear do sistema para o caso ideal, e para o caso onde considera-se o efeito da capacitância.



Fonte: Adaptado de (DA ROSA et al., 2018).

A intersecção ocorre, se considerado o caso clássico, como visto em (SEIDEL, 2004), no eixo real. Isto se deve ao fato de a FD ideal não apresentar defasagem entre a componente fundamental de saída e a amplitude de entrada (v_Z e i_Z). Ao inserirmos tal defasagem na FD, todavia, causada pelo efeito da capacitância de *gate* do MOSFET, a intersecção passa a ocorrer no eixo imaginário. Quanto maior a frequência de oscilação ω e a amplitude I_X da entrada i_X , maior a tendência de a intersecção se deslocar negativamente no eixo imaginário. Para o caso que considera o efeito de C_{EQ} , por exemplo, $-1/N(\phi_1)$ possui ω menor do que $-1/N(\phi_2)$. Podemos perceber também, dos gráficos mostrados, que para estes casos existe

somente 1 ponto de intersecção. Isto significa que existe somente 1 ciclo limite. Caso existam 2 ou mais pontos de intersecção, existirão, da mesma forma, 2 ou mais ciclos limites.

A partir dos gráficos, também percebemos que nos pontos de intersecção de $G(s)$ com $-1/N$, os valores reais e imaginários destes dois blocos são iguais. A parte real de $G(s)$ será igual à parte real de $-1/N$, dado por (61), e a parte imaginária de $G(s)$ será igual à parte imaginária de $-1/N$, dado por (62).

$$\operatorname{Re}\left[-\frac{1}{N(j.\omega, I_X)}\right] = \operatorname{Re}[G(j.\omega)] \quad (61)$$

$$\operatorname{Im}\left[-\frac{1}{N(j.\omega, I_X)}\right] = \operatorname{Im}[G(j.\omega)] \quad (62)$$

$$\operatorname{Re}\left[\frac{-1}{\frac{8 \cdot \operatorname{sen}(\omega.t_R/2) \cdot (V_Z + V_F)}{\pi \cdot \omega.t_R \cdot I_X}}\right] = \operatorname{Re}[G_M(s) - K \cdot \alpha_i \cdot G_F(s)] \quad (63)$$

$$\operatorname{Im}\left[\frac{-1}{\frac{8 \cdot \operatorname{sen}(\omega.t_R/2) \cdot (V_Z + V_F)}{\pi \cdot \omega.t_R \cdot I_X}}\right] = \operatorname{Im}[G_M(s) - K \cdot \alpha_i \cdot G_F(s)] \quad (64)$$

A partir destas igualdades, podemos relacionar a capacitância equivalente, formada pelo efeito linear de C_{GS} e não linear de C_{GD} , e a trapezoidalidade da tensão V_{GS} , cujos efeitos são inseridos na parte não linear do sistema. De acordo com as igualdades em (63), tais efeitos podem ser relacionados com o bloco linear do sistema, formada em parte por $G_M(s)$, que é a indutância magnetizante do transformador de corrente que queremos obter, para a frequência ω escolhida.

A partir de algumas simplificações matemáticas das igualdades acima, podemos equacionar a indutância magnetizante L_M em função de parâmetros como C_{EQ} , o efeito trapezoidal de V_Z na FD e a corrente I_X em (66), mostrada em (67).

$$\beta = \text{Im}[G_F(j\omega)] \quad (65)$$

$$\delta(j\omega) = f(I_X, \omega, C_{EQ}, V_{Z_TRPZ}) \quad (66)$$

$$L_M = -\frac{1}{\omega(\delta(j\omega) + K\beta\alpha)} \quad (67)$$

A equação da indutância magnetizante encontrada nesta dissertação difere daquelas encontradas em outros trabalhos. Em (69) temos a equação de L_M encontrada por (SEIDEL, 2004), que se trata do caso ideal, onde não se consideram capacitâncias parasitas de entrada ou saída nos MOSFETs no equacionamento (68). Apesar de hoje necessitar uma releitura, na época, a equação encontrada apresentava boa precisão. De fato, devido à maioria das topologias operar em frequências na ordem de algumas dezenas de kHz, a metodologia apresentada que resultou nesta equação mostrou boa efetividade e precisão ao prever a estabilidade dos ciclos limites e encontrar L_M .

$$\delta(j\omega) = f(I_Z, \omega, V_{Z_SQR}) \quad (68)$$

$$L_M = -\frac{1}{\omega K \alpha \delta(j\omega)} \quad (69)$$

Em (71) temos a equação apresentada em (FLORES-GARCÍA et al., 2011), cujo efeito da capacitância linear C_{GS} é inserido na metodologia, através da inserção de um diagrama de blocos em paralelo com $G_M(s)$, na parte linear do sistema. Além disso, o autor considera o efeito trapezoidal de V_{DS} , porém, isto não pode ser notado diretamente através da equação de L_M , pois efetivamente esta consideração é realizada através da compensação da tensão de barramento do filtro ressonante.

$$\delta(j\omega) = f(I_Z, \omega, V_{Z_SQR}) \quad (70)$$

$$L_M = \frac{1}{\omega(\omega C_{GS} - K\alpha\delta(j\omega))} \quad (71)$$

Em (72) e (73) temos a equação apresentada por (MENKE et al., 2015). O autor também insere o efeito das capacitâncias parasitas na parte não-linear do sistema. Todavia, a inserção refere-se somente à capacitância linear C_{GS} , cuja valor é obtido através da medição diretamente nos pinos do MOSFET. Além disso, não é considerada a trapezoidalidade de V_Z na construção da FD. Apesar de termos visto, ao longo desta dissertação, que negligenciar o valor de C_{GD} , e até mesmo medir o valor de C_{GS} diretamente dos terminais, pode não ser a

forma mais correta de investigar o efeito de tais capacitâncias, o autor conseguiu resultados satisfatórios através desta aproximação, até frequências da ordem de 200 kHz.

$$\delta(j\omega) = f(I_X, \omega, C_{GS}, V_{Z_SQR}) \quad (72)$$

$$L_M = -\frac{1}{\omega \cdot (\delta(j\omega) + K \cdot \beta \cdot \alpha)} \quad (73)$$

3.5.2.1 Análise de Estabilidade dos Ciclos Limites

Como vimos no Capítulo 2, técnicas como Tsytkin e Hamel podem utilizar seus próprios hodográficos para analisar a estabilidade dos ciclos limites. A maioria dos trabalhos, todavia, que utilizam Tsytkin e Hamel para projetar inversores ressonantes auto-oscilantes (CHANG, 1999; CHANG; CHANG; BRUNING, 1999; DO PRADO et al., 2000b; WILLIAMS et al., 2010b) também utilizam a técnica da transformada Z para analisar a estabilidade dos ciclos limites.

No caso da FD, todavia, a utilização do Critério de Estabilidade Estendido de Nyquist nos auxilia a identificar a estabilidade dos ciclos limites. De acordo com (J. E. SLOTINE AND WEIPING LI, 1991), cada um dos pontos de intersecção entre a parte linear do sistema com o inverso negativo da FD são considerados ciclos limites. Em tais pontos de intersecção, se a parte linear do sistema envolve o inverso negativo da FD no sentido horário, o ciclo limite é estável. Caso contrário, o ciclo limite é instável (SEIDEL, 2004).

3.6 CONCLUSÃO

O IRAO é uma topologia extensivamente utilizada na bibliografia devido à sua atratividade comercial devido à simplicidade, preço e volume reduzido. Suas metodologias de projeto, todavia, geralmente são utilizadas em baixas frequências, onde a precisão é consideravelmente boa. Em altas frequências, o efeito das capacitâncias parasitas tende a reduzir a precisão no cálculo da indutância magnetizante do TC, o que causará divergências entre a frequência medida e a projetada para a topologia. Este capítulo apresentou uma metodologia de projeto para altas frequências, onde o efeito das capacitâncias de *gate* do MOSFET é levado em consideração no projeto do IRAO. Estas capacitâncias são inseridas na metodologia através da modificação do Método da FD, onde esta deixa de ser um ganho real sem ângulo, e passa a ser um valor complexo, com um ângulo de defasagem que será mais intensificado quanto maior for os valores das capacitâncias.

CAPÍTULO 4

4 ANÁLISE E DETERMINAÇÃO DAS CAPACITÂNCIAS DO MOSFET NO PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE

Sumarização do Capítulo

Neste capítulo é realizada a análise das capacitâncias de gate do MOSFET, quanto a seus efeitos lineares e não-lineares. As capacitâncias em questão são a capacitância gate-to-source, C_{GS} , e a capacitância gate-to-drain, C_{GD} . É esclarecido que obter os valores de capacitância diretamente a partir dos terminais dos MOSFETs, ou até mesmo da folha de dados, pode não ser o procedimento mais correto para inserção do efeito parasita no projeto de inversores. É apresentada, a partir disto, uma metodologia experimental para medição da capacitância equivalente do gate dos MOSFETs a partir da corrente injetada, para posterior inserção do efeito parasita no projeto em alta frequência do IRAO.

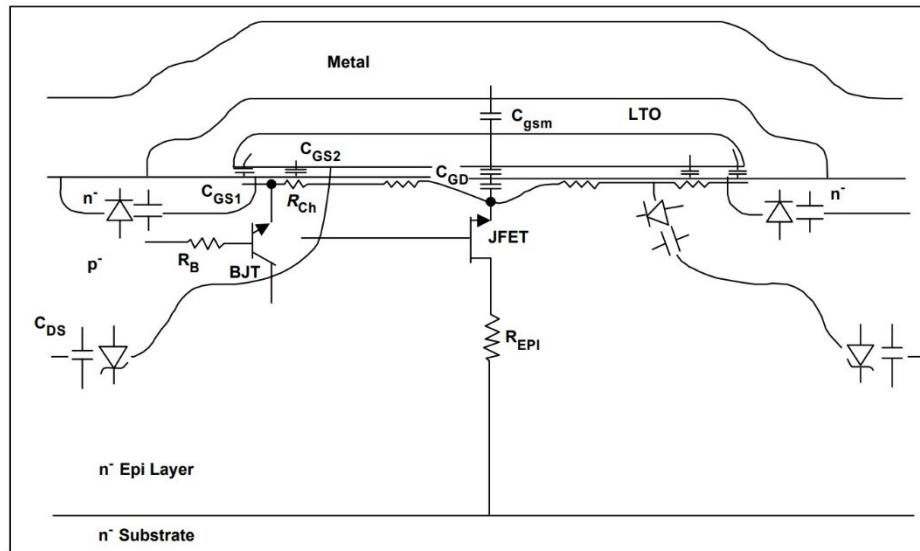
4.1 INTRODUÇÃO

Um dos elementos mais importantes em Conversores Eletrônicos é o MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*), de construção essencialmente espelhada no FET (*Field Effect Transistor*), sendo que este último que se tornou acessível a partir da década de 70. Até tal momento, os dispositivos de chaveamento da grande maioria dos circuitos eletrônicos eram, em sua maioria, os BJTs (*Bipolar Junction Transistors*). Os BJTs, dispositivos controlados por corrente, requeriam elevadas correntes em seu *gate* para realizar o seu ligamento ou desligamento. Além disso, em termos construtivos, o processo de condução dos BJTs se dá a partir da contribuição de ambos portadores, minoritários (elétrons) e majoritários (lacunas), o que, em termos de limitação em relação ao MOSFET, por exemplo, torna o primeiro mais “lento” em relação ao segundo. Tal lentidão significa tempos de subida e descida maiores, que, em frequências superiores às tradicionais dezenas de quilohertz, ocasiona consideráveis perdas por chaveamento nos BJTs, se comparados aos MOSFETs.

Embora possuem tempos e perdas de condução menores, os MOSFETs, por sua vez, também apresentam algumas características indesejáveis, principalmente quando a operação destes se dá em frequências maiores do que as tradicionais dezenas de kHz. Uma destas características é a capacitância intrínseca dos terminais. O processo de chaveamento de tal dispositivo se dá a partir das cargas e descargas de suas capacitâncias, que são a capacitância

gate-to-source, C_{GS} , a capacitância *gate-to-drain*, C_{GD} , e a capacitância *drain-to-source*, C_{DS} . A Figura 49 mostra um diagrama construtivo de um MOSFET, explicitando as sobreposições de Silício que originam as capacitâncias que compõe o mesmo.

Figura 49 – Diagrama construtivo do MOSFET e seus elementos parasitas.



Fonte: (BARKHORDARIAN; RECTIFIER; SEGUNDO, 2005).

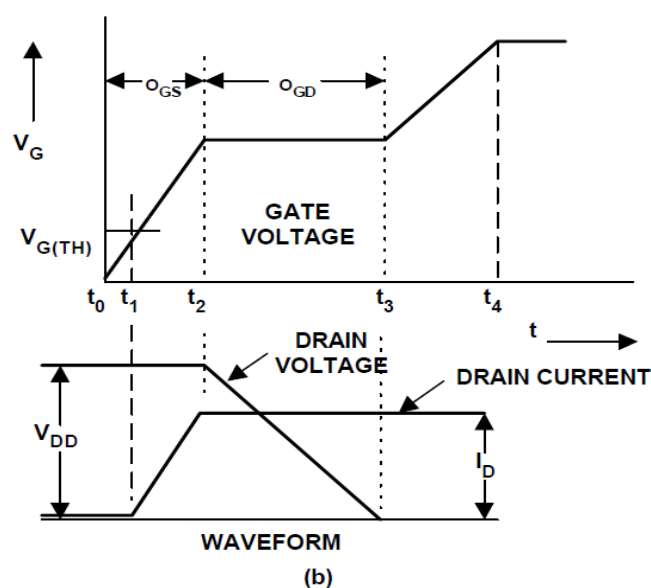
O capacitor C_{GS} representa a capacitância *gate-to-source*, que ocorre devido à sobreposição das regiões do *source* e dos canais pela região do *gate* polissilício. O capacitor C_{GD} representa a capacitância *gate-to-drain*, cujo comportamento apresenta uma forte característica não-linear, e é composta de duas partes. A primeira parte é a capacitância associada à sobreposição do *gate* polissilício com o silício localizado logo abaixo, na região conhecida como JFET. A segunda é a capacitância da região de depleção logo abaixo do canal do *gate*. A capacitância C_{DS} ou *drain-to-source* ocorre devido ao diodo intrínseco de *body-drift* e varia inversamente com a raiz da polarização *drain-source*.

Dentre os trabalhos presentes na literatura que consideram o efeito destas capacitâncias, percebe-se que normalmente se dá maior atenção à C_{GS} devido à sua fácil acessibilidade a partir da folha de dados do MOSFET. Todavia, esta capacitância é função linear da tensão aplicada ao *gate* do dispositivo, e em relação à C_{GD} , por exemplo, possui um efeito menos significativo, dada a característica de não-linearidade desta última. A capacitância C_{GD} , também chamada de capacitância de *Miller*, faz com que a capacitância dinâmica total de entrada do circuito se torne maior do que a soma das capacitâncias estáticas, permitindo um efeito de realimentação entre a entrada e saída do dispositivo.

A capacitância C_{DS} também é uma função não-linear da tensão. Apesar de seu efeito não possuir influência tão significativa na entrada, no que tange ao circuito equivalente para o projeto da indutância magnetizante L_M , seu efeito não-linear pode ser problemático em altas frequências, particularmente no projeto do filtro ressonante (FLORES-GARCÍA et al., 2011).

Quando utilizado como dispositivo de chaveamento, como é o caso da desta dissertação, que utiliza MOSFETs de Si e GaN para a operação de um inversor ressonante em alta frequência, o propósito do MOSFET é permitir, ou não, o fluxo da corrente de *drain*, I_{DS} , através da aplicação positiva ou negativa de uma tensão, V_{GS} , no *gate* deste dispositivo. A Figura 50 mostra as formas que constituem um período de carga das capacitâncias envolvidas no processo de chaveamento de um MOSFET. Q_{GS} (ou O_{GS}) é a carga entregue ao *gate* do MOSFET durante a carga da capacitância linear C_{GS} , e Q_{GD} (ou O_{GD}) a carga entregue ao *gate* do MOSFET durante a carga da capacitância não linear C_{GD} .

Figura 50 – Formas de onda que constituem a dinâmica de chaveamento de um MOSFET.



Fonte: (BARKHORDARIAN; RECTIFIER; SEGUNDO, 2005).

Ao aplicar-se uma tensão positiva ao *gate* do dispositivo, percebe-se a carga capacitância de *gate*, que ocorre efetivamente até que a tensão alcance o valor de *threshold* ou valor limiar, dado por V_{TH} em t_1 da Figura 50. Neste momento, tem-se o fenômeno conhecido como *Breakdown Voltage* onde o MOSFET passa para o estado de ligado, portanto a corrente I_{DS} passa a subir lentamente. Durante todo este período, a capacitância C_{GS} sofre carga linear, fato que só irá cessar quando a totalidade da corrente I_{DS} estabelecer-se, em t_2 . Ao findar-se a carga de C_{GS} , a tensão V_{GS} atinge outro limiar, ou *Plateau*, conhecido como *Plateau de Miller*, momento em que a corrente I_{DS} estabelece-se em seu valor nominal, entre t_2 e t_3 . O *Plateau de*

Miller ou Efeito *Miller*, ocorre devido à existência uma capacitância efetiva entre os terminais de *gate* e *drain* do dispositivo, e é caracterizado basicamente pela carga desta capacitância C_{GD} , onde a tensão V_{GS} muda sua característica e passa a crescer de forma não linear, ou até mesmo estagnar-se.

4.2 AS CAPACITÂNCIAS C_{GS} , C_{GD} E O *PLATEAU* DE *MILLER*

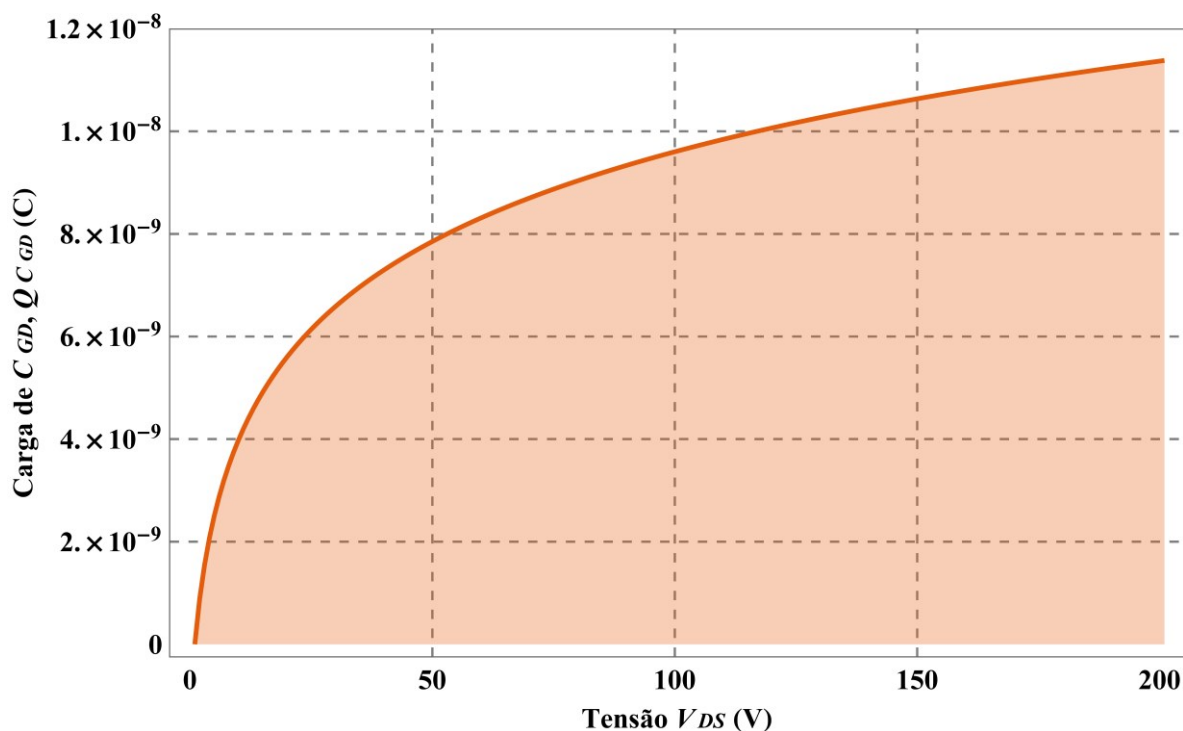
Durante o Efeito *Miller*, normalmente a corrente I_{DS} já se estabeleceu em seu valor nominal e a tensão *drain-to-source*, V_{DS} , que antes estava em seu valor máximo em função da chave estar desligada, passa a decrescer lentamente até chegar a zero. Neste momento, finda-se o Efeito *Miller*, bem como a parcial carga de C_{GD} , onde ressalta-se que é perceptível o tempo de carga de C_{GD} em relação à anterior carga de C_{GS} , fato que é muitas vezes negligenciado na maioria dos trabalhos. Percebe-se aqui, desta forma, a importância de analisarmos e considerarmos o efeito de C_{GD} . Após a carga de C_{GD} ao fim do Efeito de *Miller*, a tensão V_{GS} volta a subir lentamente, no processo que é conhecido como a carga simultânea das capacitâncias de *gate*, onde ocorre a carga não somente de C_{GS} , mas também de C_{GD} , de forma conjunta, até que a tensão V_{GS} atinja o valor máximo fornecido ao dispositivo.

Uma forma simples de interpretar-se quantitativamente, tanto o Efeito de *Miller* quanto a carga das outras capacitâncias, é calculando-se da quantidade de carga fornecida pela corrente de *gate*, I_G , às capacitâncias C_{GS} e C_{GD} durante seus respectivos períodos de subida e descida. Tal procedimento é conhecido como *gate charge*, ou “carga do gate”, que significa, essencialmente, a quantidade de carga necessária que deve ser entregue ao *gate* de um MOSFET que se mude seu estado para ligado. Quanto maior a capacitância C_{GD} , maior será a carga fornecida à esta capacitância através de I_G , e mais abrupto será o Efeito *Miller*. Ao analisarmos, porém, o que define o valor de C_{GD} , percebemos que esta não é meramente uma constante válida para diversos casos, mas uma função da tensão V_{DS} aplicada aos terminais do dispositivo. De acordo com (WEI, 2016) a equação que define o comportamento da carga das capacitâncias C_{GD} e C_{DS} em função da variação da tensão V_{DS} é dada por (74), em que v_{bi} é o potencial intrínseco, cujo valor varia entre 0,5 e 0,9 V, dependendo do MOSFET, m é o coeficiente de classificação do diodo de junção do MOSFET, e C_{j0} é a capacitância de junção.

$$C_{DS,GD} = \frac{C_{j0}}{\left(1 + \frac{v_{DS,GD}}{v_{bi}}\right)^m} \quad (74)$$

A Figura 51 mostra um gráfico que representa a quantidade de carga solicitada pela capacitância C_{GD} em função da tensão V_{DS} , baseado na equação (74).

Figura 51 – Carga solicitada pela capacitância C_{GD} do MOSFET em função da tensão V_{DS} aplicada.

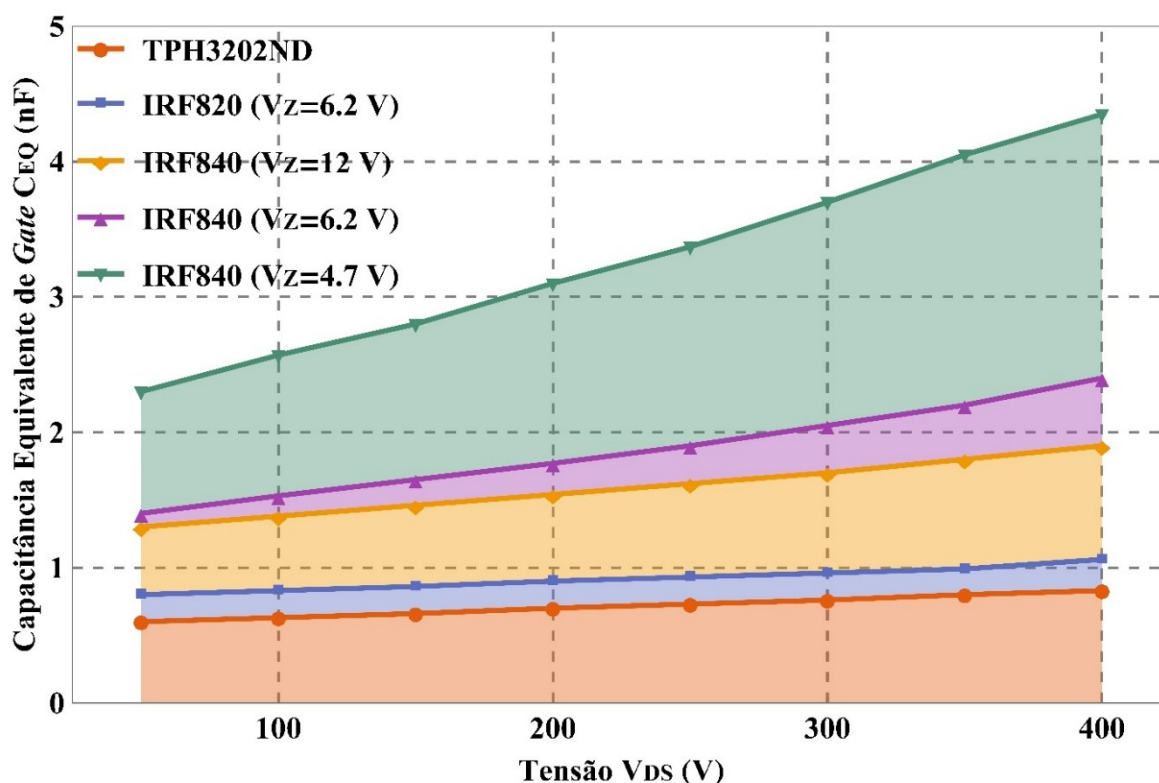


Fonte: Autor.

Percebemos, através deste gráfico, que para valores maiores de V_{DS} , a quantidade de carga necessária para que o dispositivo mude seu estado aumenta consideravelmente. Tal característica dependerá também do modelo de MOSFET utilizado. Em se tratando de MOSFETs, normalmente existe uma característica de intercâmbio de benefícios entre os tempos de cargas e capacitâncias intrínsecas, com as resistências em condução que os mesmos oferecem. Dispositivos mais disseminados para utilização em aplicações de baixa e média potência, como os modelos IRF520, IRF620, e IRFX20 de forma geral, possuem capacitâncias pequenas se comparados à modelos com resistência em condução menor, portanto *gate charges* menores, exigindo correntes de *gate* menores para o processo de ligamento e desligamento. Todavia, suas resistências em condução são consideravelmente maiores do que aquelas de dispositivos como modelos IRF540, IRF640, e IRFX40 de forma geral, sendo que estes últimos possuem capacitâncias elevadas se comparados aos modelos IRFX20.

A Figura 52 mostra um gráfico comparativo entre as capacitâncias equivalentes de *gate*, calculadas através da carga total fornecida pela corrente I_G ao *gate* de diferentes modelos de MOSFETs IRF820, IRF840 e TPH3202, operando com diferentes tensões V_{GS} , que no gráfico são mostradas como a *Zener* V_Z .

Figura 52 – Gráfico comparativo entre as capacitâncias equivalentes de *gate* de diferentes MOSFETs, em função da tensão V_{DS} aplicada.



Fonte: Autor.

O gráfico mostra que diferentes modelos de MOSFETs podem apresentar uma considerável diferença em sua capacitância equivalente de *gate*. Isto significa que o projeto do *gate driver* pode sofrer forte influência a partir da escolha do MOSFET, principalmente em frequências superiores às tradicionais dezenas de quilohertz. Ainda, há a influência da tensão V_{GS} , como podemos perceber através do aumento da tensão V_Z aplicada ao *gate* do IRF840, além da influência da tensão V_{DS} anteriormente discutida, representada como o eixo das abscissas no gráfico.

No caso de sistemas em que os projetistas preferam considerar o efeito de tais capacitâncias, as informações de C_{GS} e C_{GD} geralmente estão presentes nas folhas de dados dos dispositivos. Todavia, não se recomenda projetar circuitos somente com base nestes valores. Geralmente, ao considerar-se o efeito da capacitância, C_{GS} é normalmente a única informação levada em consideração, e apesar de C_{GS} ser um parâmetro importantíssimo que constitui a capacitância total do *gate*, a capacitância C_{GD} é de mesma, e em algum dos casos, de até maior importância que C_{GS} . Apesar de possuir um pequeno valor estático, C_{GD} é uma função não-linear da tensão causada pelo Efeito *Miller* e sofre uma excursão de tensão muitas vezes superior à suportada pela capacitância C_{GS} .

Application notes de dispositivos (BARKHORDARIAN; RECTIFIER; SEGUNDO, 2005; INTERNATIONAL RECTIFIER, [s.d.]; MCARTHUR, 2001) mostram que o projeto de *gate drivers* baseado somente nas informações estáticas de capacitância fornecidos por catálogos e folhas de dados de MOSFETs, apesar de fornecer uma boa aproximação se comparado à não consideração das capacitâncias intrínsecas, é incompleto.

Para melhor interpretar o valor do efeito destas capacitâncias, as folhas de dados também oferecem os valores de *gate charge* dos dispositivos. Esta informação é normalmente apresentada na forma de curvas e gráficos, que mostram a quantidade necessária de carga total Q_G , necessária para mudar o estado do MOSFET para ligado. Tais curvas mostram a tensão V_{TH} , a carga inicialmente fornecida à C_{GS} para que se entre no *Plateau* de Miller, a carga fornecida à C_{GD} durante o *Plateau* e a carga simultânea fornecida à C_{GS} e C_{GD} após o *Plateau*, até que se atinja a máxima tensão V_{GS} . Todas as informações são dadas em função de diferentes tensões V_{DS} para um valor de corrente I_D específico. Todavia, nem todos os fabricantes e nem todos os modelos de MOSFETs contém e disponibilizam as informações de tais gráficos para amplas faixas de V_{DS} e I_D . Além disso, a literatura mostra que a característica do circuito de saída do MOSFET, cuja tensão V_{DS} é aplicada, também oferece influência à dinâmica de carga e descarga das capacitâncias de *gate*. Não há, da mesma forma, esclarecimentos em relação à tensões V_{GS} negativas aplicadas ao *gate*, nem esclarecimentos explícitos sobre as condições de testes dos dispositivos semicondutores de chaveamento para obtenção dos gráficos.

A partir destas informações, sabemos que os valores estáticos das capacitâncias C_{GS} e C_{GD} observadas na folha de dados nem sempre são suficientes e completas para uma ampla faixa de aplicações, no que tange o projeto do *gate driver*. Ainda, o *gate charge* possui certas vantagens sobre tais valores de capacitâncias, no que tange a interpretação da influência dos diversos parâmetros do circuito, como V_{GS} , I_G , V_{DS} e I_D . Assim, percebemos que existe a necessidade de criação de uma técnica confiável, que meça as características de carga do *gate* para diferentes modelos de MOSFET, resultando em informações de capacitâncias equivalentes de *gate* que possam efetivamente ser aplicáveis em projetos de *gate drivers*, como é o caso do CCAO, e que seja adaptável para uma ampla faixa de frequências.

Propõe-se, portanto, nesta dissertação, a consideração de uma capacitância equivalente C_{EQ} , que inclua em si o efeito de C_{GS} e C_{GD} , a partir a variação completa da tensão *gate-source* V_{GS} . Diferente de metodologias propostas anteriormente na bibliografia que consideram o efeito de capacitâncias, como em (FLORES-GARCIA et al., 2010; FLORES-GARCÍA et al., 2011; MENKE et al., 2015), não se considera, neste trabalho, apenas os

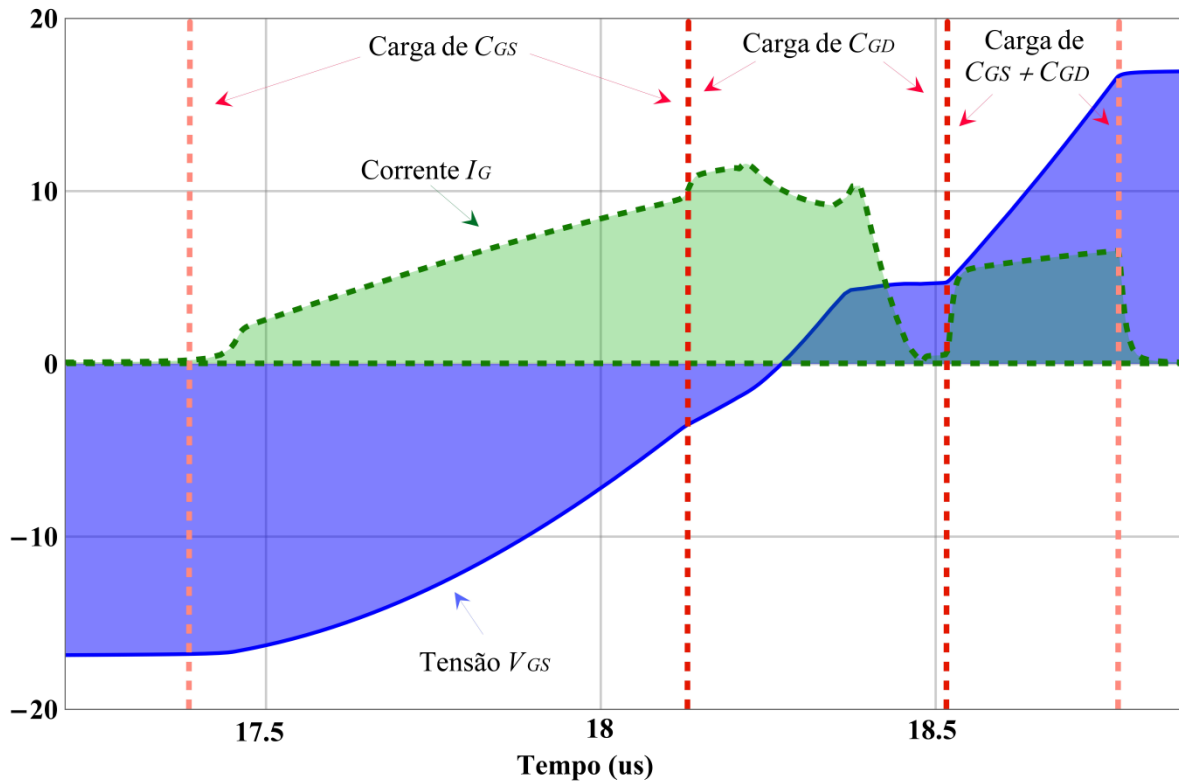
valores individuais de C_{GS} ou C_{GD} , sejam elas medidas nos terminais dos MOSFETs desenergizados, ou através de seus valores retirados de folhas de dados, mas sim uma única capacitância equivalente que representa o efeito de todas as outras. Tal representação é obtida em termos da carga total fornecida ao *gate* do dispositivo para valores fixos de V_{DS} e manutenção da característica do filtro de saída.

4.3 MÉTODO EXPERIMENTAL PARA DETERMINAR AS CAPACITÂNCIAS DO MOSFET

A análise quantitativa individual de cada uma das capacitâncias de *gate* nem sempre é uma tarefa simples. Vimos, durante este capítulo, que a capacitância C_{GS} dependerá do modelo do MOSFET também, de forma linear, da tensão V_{GS} aplicada. A capacitância C_{GD} também dependerá do modelo e terá, por sua vez, dependência não-linear da tensão V_{DS} . A capacitância C_{GS} é carregada durante a variação inicial da tensão V_{GS} até atingir o *Plateau* de *Miller*, e devido a sua natureza construtiva, tem valor aproximadamente fixo, dependente da tensão V_{GS} e independente da tensão V_{DS} . A capacitância C_{GD} é carregada após C_{GS} , durante o *Plateau*, e devido a sua natureza construtiva, possui forte dependência não-linear da tensão V_{DS} . Após o *Plateau*, ambas são carregadas simultaneamente até que a tensão V_{GS} atinja seu valor máximo, que no caso do IRAO, dependerá do valor da tensão *Zener* do CCAO. Com isto, nota-se que considerar o efeito de cada capacitância individualmente durante as etapas de variação da tensão V_{GS} não é uma tarefa simples.

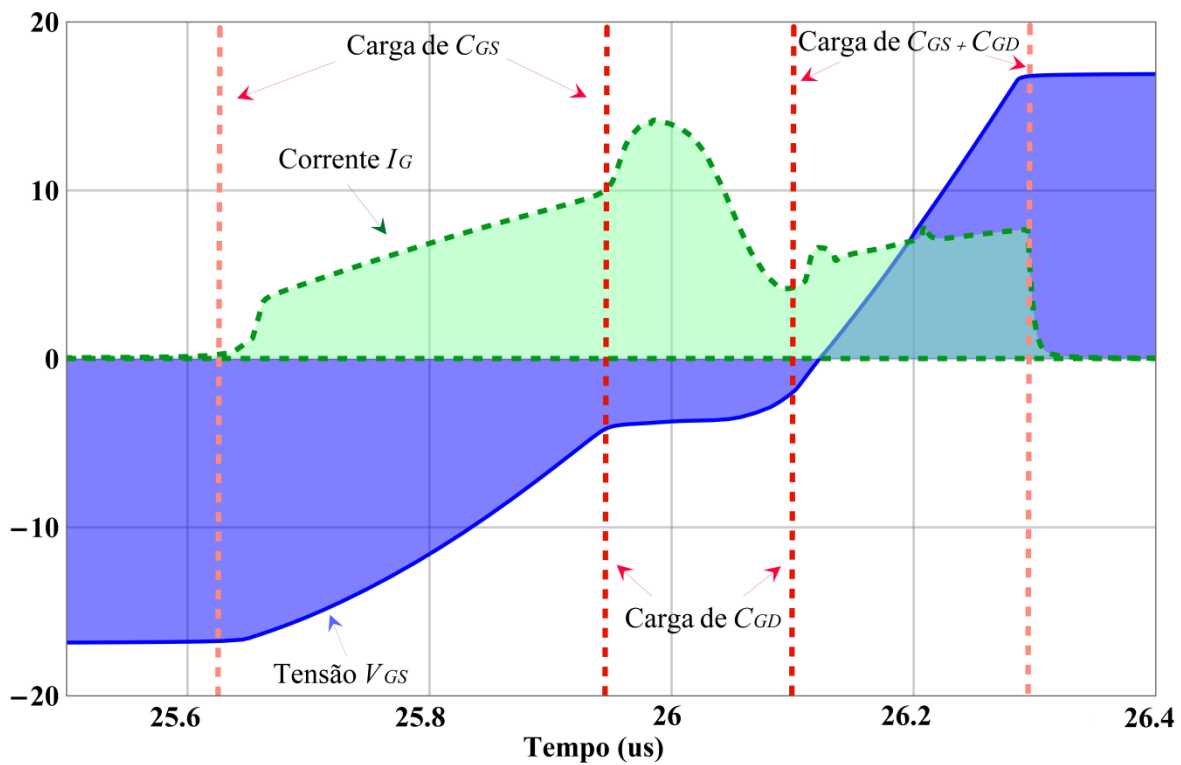
Uma forma mais sutil de contornar este problema, como vimos, é através da medição da corrente I_G que flui pelo *gate* do dispositivo durante a carga das capacitâncias C_{GS} e C_{GD} , realizando-se sua integração temporal para determinar a carga total fornecida ao *gate* durante o processo de variação da tensão V_{GS} . Isto nos permite encontrar a variação de carga absorvida pelo *gate* do dispositivo durante o processo de chaveamento, e ao relacionar-se esta variação de carga com a variação da tensão V_{GS} , tem-se uma capacitância equivalente que engloba o efeito de todas as outras. As formas de onda, em simulação, da tensão v_{GS} e da corrente i_G de para um MOSFET IRF 640 é mostrado na Figura 53, e para um IRF 620 são mostradas na Figura 54.

Figura 53 – Formas de onda da tensão v_{GS} e corrente i_G para um MOSFET IRF 640.



Fonte: Autor.

Figura 54 - Formas de onda da tensão v_{GS} e corrente i_G para um MOSFET IRF 620.



Fonte: Autor.

A capacitância equivalente, por englobar o efeito de C_{GS} e C_{GD} , também passa a ter a característica de dependência das tensões V_{GS} e V_{DS} aplicada aos MOSFETs. Vale notar que o valor de C_{EQ} dependerá da tensão *Zener* por dois motivos. Primeiro, pois a tensão de ruptura definirá o nível de carga remanescente que será entregue ao *gate* após o *Plateau de Miller*, e segundo porque, como observado através do modelo equivalente do CCAO mostrado nas Figura 22 e Figura 23, o somatório das correntes I_Z e I_G será sempre igual à corrente do secundário, que permanecerá a mesma para uma aplicação fixa de filtro e corrente de saída, portanto ao mudar o valor da tensão de ruptura, também variamos I_Z , que acabará influenciando na variação de I_G e na quantidade de carga entregue ao *gate* do dispositivo.

Propõe-se, portanto, uma técnica de medição experimental da capacitância C_{EQ} do *gate* do MOSFET. Para isto, é realizada a medição da corrente I_G injetada no *gate* durante o ligamento do MOSFET, para valores fixos de tensão V_{DS} e tensão V_{GS} , sendo esta última dependente do valor da tensão V_Z dos diodos *Zener* escolhidos para o CCAO. Com a informação da corrente I_G e da tensão V_{GS} , é realizada a integral da primeira dividida pela segunda, resultando no valor de C_{EQ} que representa o efeito de todas as capacitâncias de *gate*. A capacitância C_{EQ} resultante é válida para uma ampla faixa de frequências, pois a carga necessária ao *gate* do MOSFET dependerá somente das características de tensão V_{DS} , tensão V_{GS} e de carga, e não da frequência.

A técnica consiste de algumas etapas básicas. A primeira é o projeto de um IRAO operando em baixa frequência, projetado a partir da metodologia clássica de projeto proposta por (SEIDEL, 2004). A segunda etapa é a medição, em simulação e experimental, da corrente I_G injetada no *gate* de MOSFETs de diferentes modelos, utilizando o IRAO projetado na primeira etapa. A terceira etapa é o cálculo das capacitâncias C_{EQ} em simulação e experimentais.

4.3.1 Projeto do IRAO para Aquisição da Corrente de *Gate*

Apesar de a capacitância C_{EQ} permanecer constante ao longo de uma ampla faixa de frequências, a medição da corrente I_G pode ser realizada, de forma mais fiel, ao ser medida em um Inversor Ressonante operando em baixas frequências, devido ao fato de a influência de outras não-idealidades, como ressonâncias e afins, ser mais tênue.

Além disso, a análise e cálculo da capacitância C_{EQ} é considerada a primeira etapa de um projeto cujas etapas finais resultarão em uma topologia do IRAO funcionando em altas frequências, que difere da metodologia clássica de projeto.

Como vimos nos capítulos 1 e 2, o projeto do IRAO começa com o projeto do filtro ressonante LC série. No capítulo 1, subseção 5, vimos que o efeito da capacitância C_{DS} é o de deixar a tensão V_{DS} com formato trapezoidal, cujo valor eficaz de sua componente fundamental é menor do que aquele de uma tensão V_{DS} com formato quadrado. Ainda, vimos durante a análise da capacitância C_{GD} que a tensão V_{DS} afetará diretamente o valor da capacitância C_{EQ} resultante da análise. Portanto, o filtro do IRAO em baixa frequência projetado durante esta seção, deverá ter a mesma tensão de barramento do que o filtro do IRAO do capítulo 1 projetado em alta frequência, para que o efeito de V_{DS} seja o mesmo em ambos os casos, evitando a perda de fidelidade o cálculo de C_{EQ} .

4.3.1.1 Projeto do filtro do IRAO em baixa frequência para determinação da capacitância do MOSFET.

Para iniciar o projeto do filtro, precisamos das informações dos LEDs, que são observadas a partir de sua curva característica de corrente *versus* tensão. Seu modelo é representado como uma fonte de tensão, dada por V_{TH} , em série com ambos um diodo ideal e a resistência dinâmica dos LEDs, dada por r_D . A equação que relaciona V_{LED} com os parâmetros de sua curva característica é dada por (2). Os parâmetros de projeto do filtro do IRAO em baixa frequência são dados na Tabela 5.

Tabela 5 - Parâmetros de projeto do filtro do IRAO em baixa frequência para investigação das capacitâncias dos MOSFETs.

Parâmetros de Projeto do Filtro	
Potência dos LEDs	$P_O = 10 \text{ W}$
Corrente dos LEDs	$I_{LED} = 300 \text{ mA}$
Tensão dos LEDs	$V_{LED} = 33.84 \text{ V}$
Tensão de Joelho dos LEDs	$V_{TH} = 26.5 \text{ V}$
Resistência dinâmica dos LEDs	$r_D = 24.47 \Omega$
Frequência de Ressonância	$f_r = 45 \text{ kHz}$

Fonte: Autor.

Com a metodologia de projeto do filtro apresentada no Capítulo 1, que resulta em C_S , L_S e Q , calcula-se, então, o valor necessário, da tensão de barramento a ser aplicada ao IRAO, para que se atinja as características de corrente e tensão nos LEDs que foram escolhidas como parâmetros de projeto para o filtro escolhido constituído por C_S e L_S . Para isto, é necessário encontrar uma relação entre a tensão média da entrada com a frequência de oscilação do IRAO. Visto que o filtro ressonante LC série é um filtro passa-baixas, que atenua frequências de valor maior àquelas da frequência da componente fundamental, é possível representar, de forma simples, a tensão média de entrada a partir da expansão em Série de Fourier, desde que as condições de elevado Q e frequência normalizada próxima à unidade sejam satisfeitas. A expansão em série de Fourier da tensão de entrada do filtro, v_{in} , é dada por (75). Sendo E a tensão de barramento na entrada do inversor; n o índice dos termos da expansão; t o tempo; e ω a frequência angular.

$$v_{in} = \frac{E}{2} + \frac{2 \cdot E}{\pi} \cdot \sum_{n=1}^{\infty} \frac{1 - (-1)^n}{2 \cdot n} \cdot \text{sen}(n \cdot \omega \cdot t) \quad (75)$$

Como o filtro LC série apresenta característica passa-baixas, apenas a aproximação pela componente fundamental é considerada. Podemos então, a partir da equação da expansão em Série de Fourier, calcular o valor máximo, V_{in_Pk} , e o valor RMS, V_{in_RMS} , da componente fundamental da tensão quadrada aplicada ao filtro através de (76) e (77).

$$V_{in_Pk} = \frac{2}{\pi} \cdot E \quad (76)$$

$$V_{in_RMS} = \frac{2}{\pi} \cdot E \cdot \frac{1}{\sqrt{2}} \quad (77)$$

Com a tensão de entrada do filtro expressa, precisamos definir o formato da corrente para então estabelecer uma relação, encontrando-a a partir da impedância do filtro LC Série, Z . A corrente do filtro passa-baixas pode ser representada como uma senóide de amplitude I_{PICO} . O valor desta corrente pode ser encontrado a partir do valor de pico da tensão média de entrada encontrada a partir da expansão em Série de Fourier, relacionado com a impedância do filtro LC série. A impedância do filtro LC Série é dada por (78).

$$|Z| = \sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S} \right)^2} \quad (78)$$

A corrente é, então, calculada como a relação entre a tensão de pico e a impedância, dada por (79). A corrente de pico I_{Pk} é dada em (80).

$$I_{Pk} = \frac{V_{in_Pk}}{|Z|} \quad (79)$$

$$I_{Pk} = \frac{\frac{2 \cdot E}{\pi}}{\sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S} \right)^2}} \quad (80)$$

A equação da corrente I_{Pk} nos fornece informações da corrente do filtro relacionadas à tensão de barramento, aos elementos do filtro, e à resistência equivalente dos LEDs vista pelo filtro. Todavia, qualitativamente esta corrente não nos oferece tanto significado quanto considerar o valor médio da corrente dos LEDs na saída do retificador. Portanto, podemos dizer que a corrente I_{Pk} está relacionada à corrente médias dos LEDs através da relação entre a forma de onda retificada e seu valor médio, $2/\pi$, dada por (81).

$$I_{Pk} = I_{LED} \cdot \frac{\pi}{2} \quad (81)$$

Substituindo (81) em (80), resulta em (82).

$$I_{LED} = \frac{E \cdot \frac{4}{\pi^2}}{\sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S} \right)^2}} \quad (82)$$

Podemos então isolar, a partir destas relações, a tensão de barramento em (82), tendo-a como função dos parâmetros do filtro e dos LEDs em dependência da frequência. Assim, (83) dá a tensão de barramento necessária para manter-se a corrente de saída I_{LED} na frequência de chaveamento estipulada, para os elementos do filtro escolhidos.

$$E = \frac{\pi^2 \cdot I_{LED}}{4} \cdot \sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S} \right)^2} \quad (83)$$

Conforme discutido durante este capítulo, a capacitância C_{EQ} apresenta diferentes valores dependendo da tensão de barramento utilizada no IRAO. No projeto do filtro ressonante, cuja frequência de chaveamento é de 1 MHz, e a de ressonância 900 kHz, apresentado no Capítulo 1, que considera o efeito da capacitância C_{DS} , a tensão de barramento calculada é 121V. Portanto, para o projeto do filtro ressonante do IRAO para mapeamento da capacitância equivalente C_{EQ} , a tensão barramento também precisa ser de 121 V. Para tanto, isola-se a frequência em (83), considerando a tensão de barramento de 121 V.

O resultado é mostrado na Tabela 6, onde a frequência calculada para que se tenha 121 V na tensão de barramento, para o filtro escolhido com fator de qualidade desejado, é de 51,5 kHz.

Tabela 6 – Componentes do filtro ressonante do IRAO em baixa frequência para investigação das capacitâncias dos MOSFETs.

Componentes do Filtro	
Capacitor Série	$C_S = 15 \text{ nF}$
Indutor Série	$L_S = 1,055 \text{ mH}$
Frequência de Chaveamento	$f_s = 51,5 \text{ kHz}$
Fator de Qualidade	$Q = 3,8$
Tensão de Barramento	$E = 121 \text{ V}$

Fonte: Autor.

4.3.1.2 Projeto da indutância magnetizante L_M em baixa frequência

O projeto da indutância magnetizante L_M do IRAO em baixa frequência pode ser calculada através de qualquer método clássico, utilizando a FD vista em (SEIDEL, 2004), os hodográficos de Tsytkin em (DO PRADO et al., 2000b) ou o Hamel Locus em (CHANG, 1999).

O método clássico através da FD garante resultados satisfatórios em baixa frequência. Portanto, este método é suficiente para o cálculo de L_M do IRAO em baixa frequência. Como visto no Capítulo 3, a indutância L_M calculada através do método da FD apresentada em (SEIDEL, 2004), não considera o efeito das capacitâncias e trapezoidalidades das tensões VDS e VZ, como visto na função (68). A equação de L_M é dada em (69).

$$\delta(j\omega) = f(I_Z, \omega, V_{Z_SOR}) \quad (68)$$

$$L_M = -\frac{1}{\omega \cdot K \cdot \alpha \cdot \delta(j\omega)} \approx 200 \text{ uH} \quad (69)$$

4.3.2 Cálculo das Capacitâncias Equivalentes CEQ

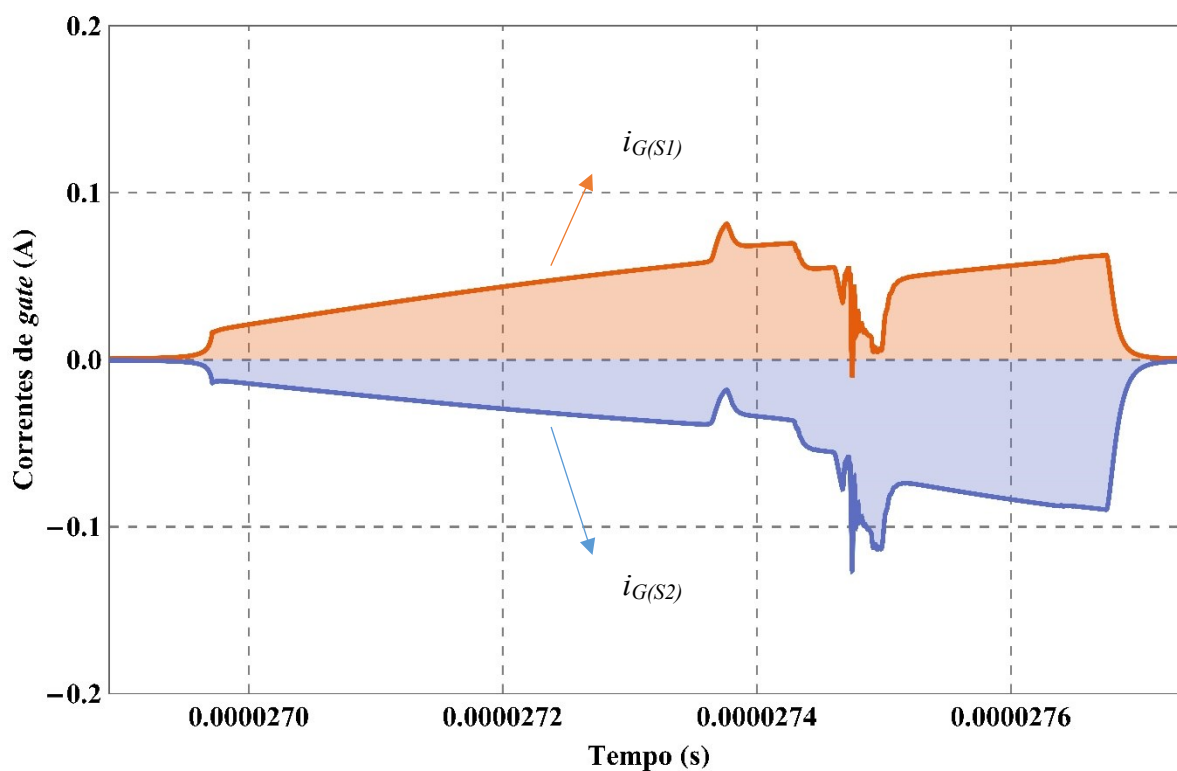
Com o IRAO projetado na seção anterior, são medidos resultados de simulação da corrente I_G injetada no *gate* de quatro MOSFETs de diferentes modelos, que são o TPH3202ND (GaN), IRF620, IRF630 e IRF640 (Si). Após a medição, calcula-se a integral de I_G que resultará no *gate charge* total, ou seja, a carga injetada ou retirada do *gate* do

dispositivo para que ocorra a mudança de estado para ligado ou desligado. Com o valor da integral de I_G e da tensão V_{GS} , podemos calcular a capacitância equivalente C_{EQ} a partir de (84).

$$C_{EQ} = \frac{\Delta Q_G}{\Delta V_{GS}} = \frac{\int_{t_0}^{t_1} i_G(t) dt}{v_{GS}(t_1) - v_{GS}(t_0)} \quad (84)$$

A Figura 55 mostra a corrente I_G no *gate*, em simulação, de ambos os MOSFETs TPH3202ND do IRAO projeto na seção anterior, operando em 51,5 kHz.

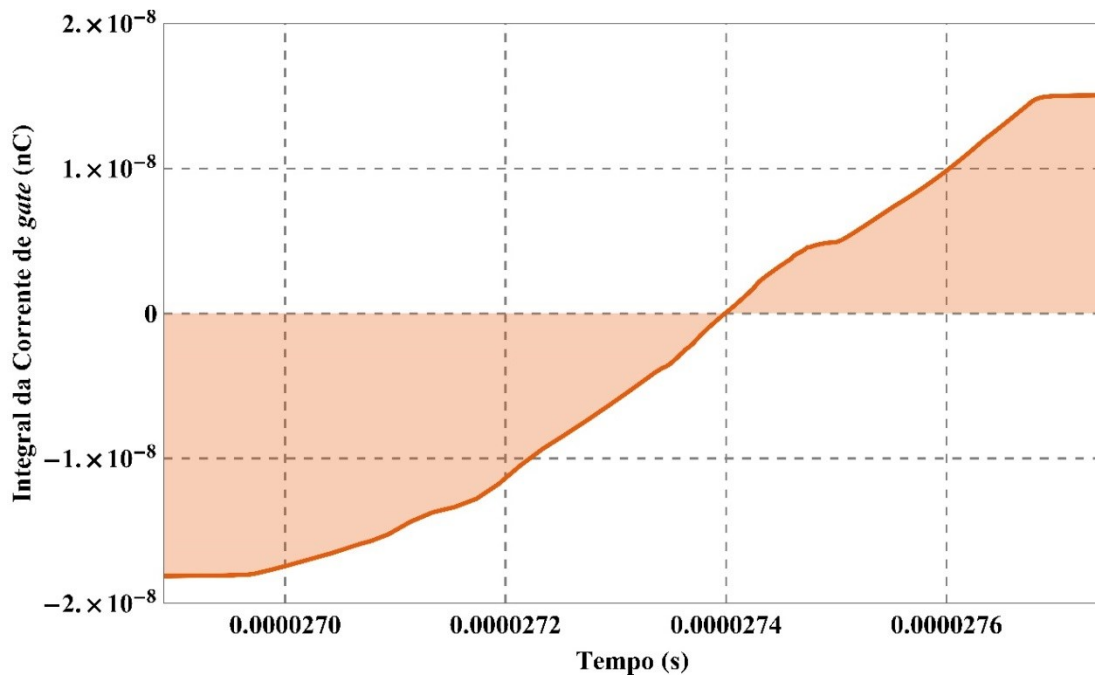
Figura 55 – Correntes de *gate* para os MOSFETs TPH3202 do IRAO em baixa frequência.



Fonte: Autor.

A Figura 56 mostra a integral da corrente I_G no *gate*, em simulação, do TPH3202ND do IRAO projeto na seção anterior, operando em 51,5 kHz.

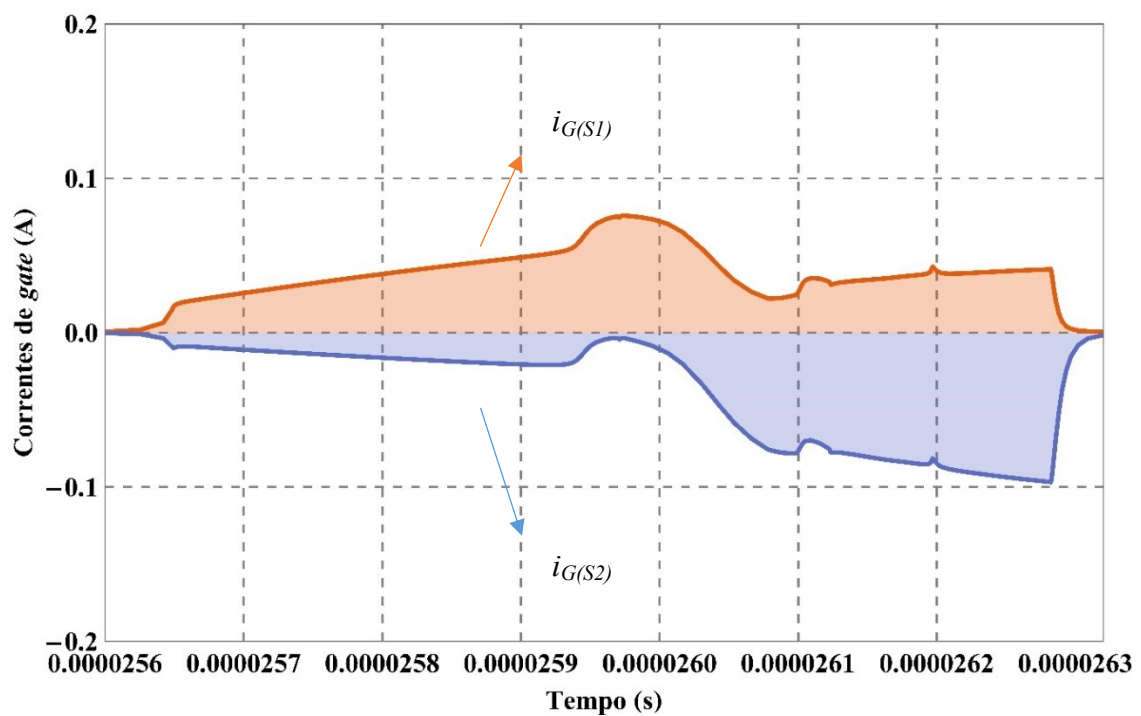
Figura 56 – Integral da corrente de *gate* para os MOSFETs TPH3202 do IRAO em baixa frequência.



Fonte: Autor.

A Figura 57 mostra a corrente I_G no *gate*, em simulação, de ambos os MOSFETs IRF 620 do IRAO projeto na seção anterior, operando em 51,5 kHz.

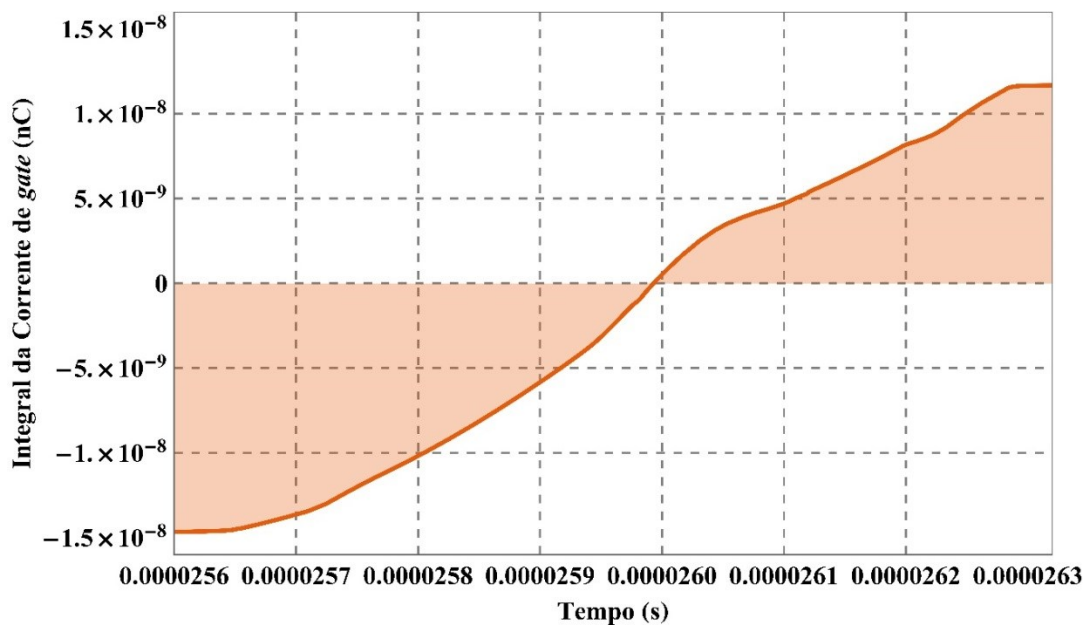
Figura 57 - Correntes de *gate* para os MOSFETs IRF 620 do IRAO em baixa frequência.



Fonte: Autor.

A Figura 58 mostra a integral da corrente I_G no *gate*, em simulação, do IRF 620 do IRAO projeto na seção anterior, operando em 51.5 kHz.

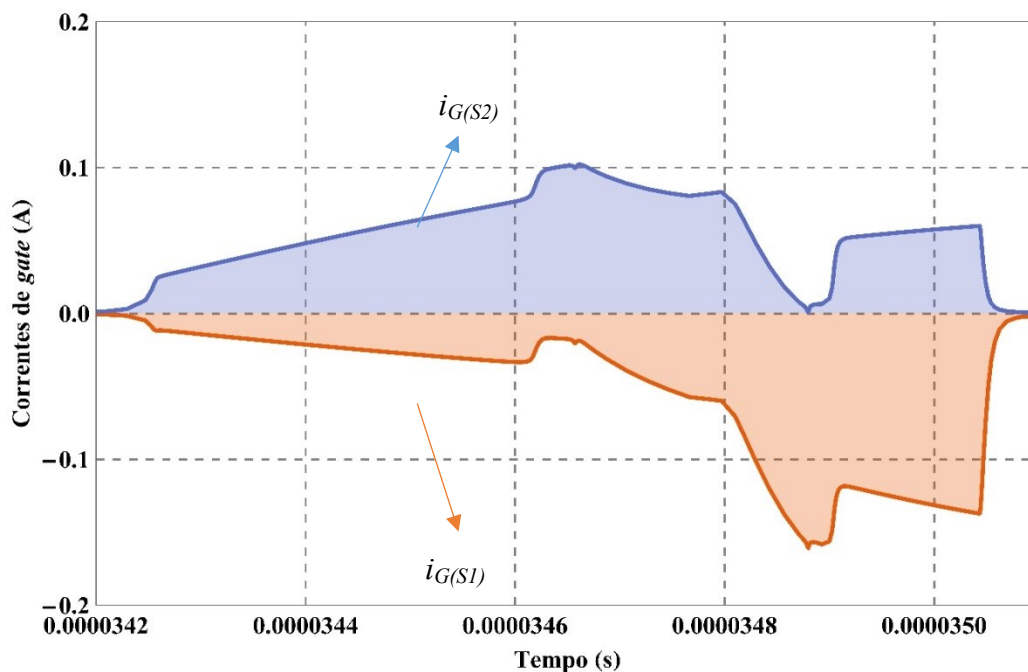
Figura 58 - Integral da corrente de *gate* para os MOSFETs IRF 620 do IRAO em baixa frequência.



Fonte: Autor.

A Figura 59 mostra a corrente I_G no *gate*, em simulação, de ambos os MOSFETs IRF 630 do IRAO projeto na seção anterior, operando em 51,5 kHz.

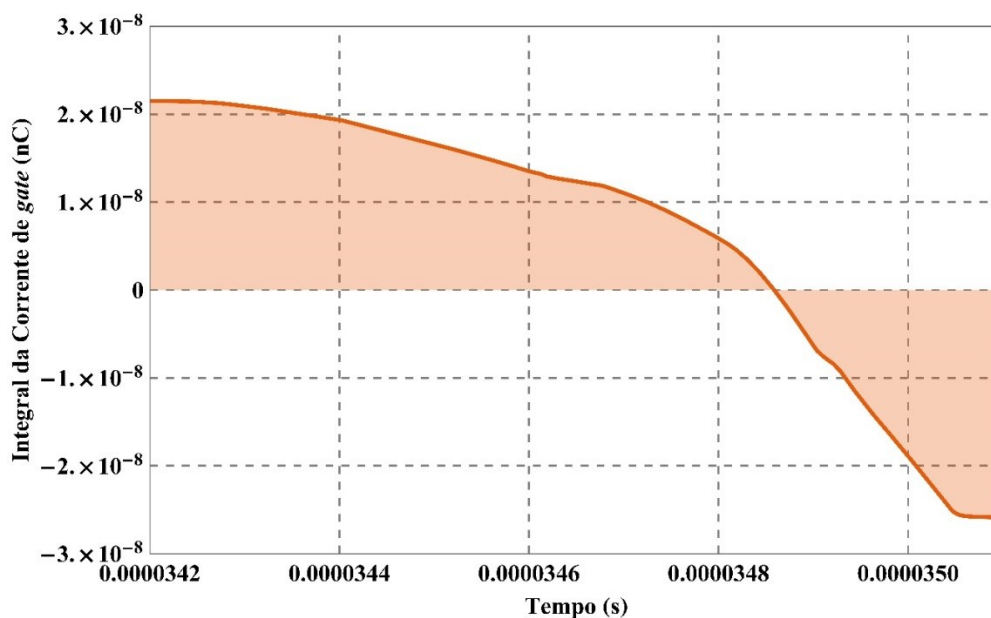
Figura 59 - Correntes de *gate* para os MOSFETs IRF630 do IRAO em baixa frequência.



Fonte: Autor.

A Figura 60 mostra a integral da corrente I_G no *gate*, em simulação, do IRF 630 do IRAO projeto na seção anterior, operando em 51,5 kHz.

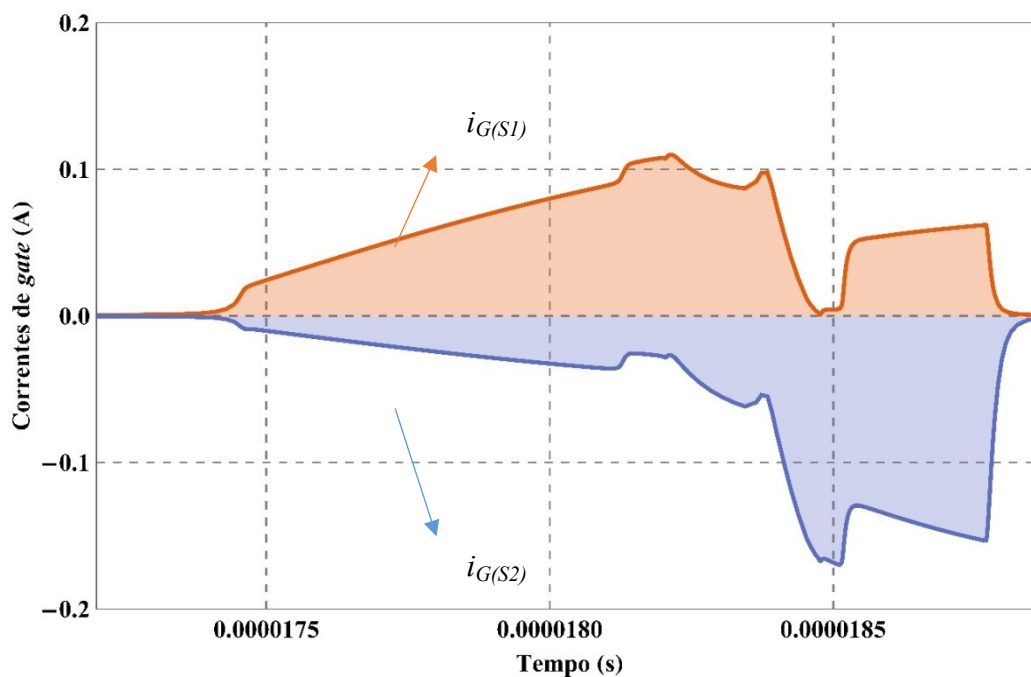
Figura 60 - Integral da corrente de *gate* para os MOSFETs IRF630 do IRAO em baixa frequência.



Fonte: Autor.

A Figura 61 mostra a corrente I_G no *gate*, em simulação, de ambos os MOSFETs IRF 640 do IRAO projeto na seção anterior, operando em 51,5 kHz.

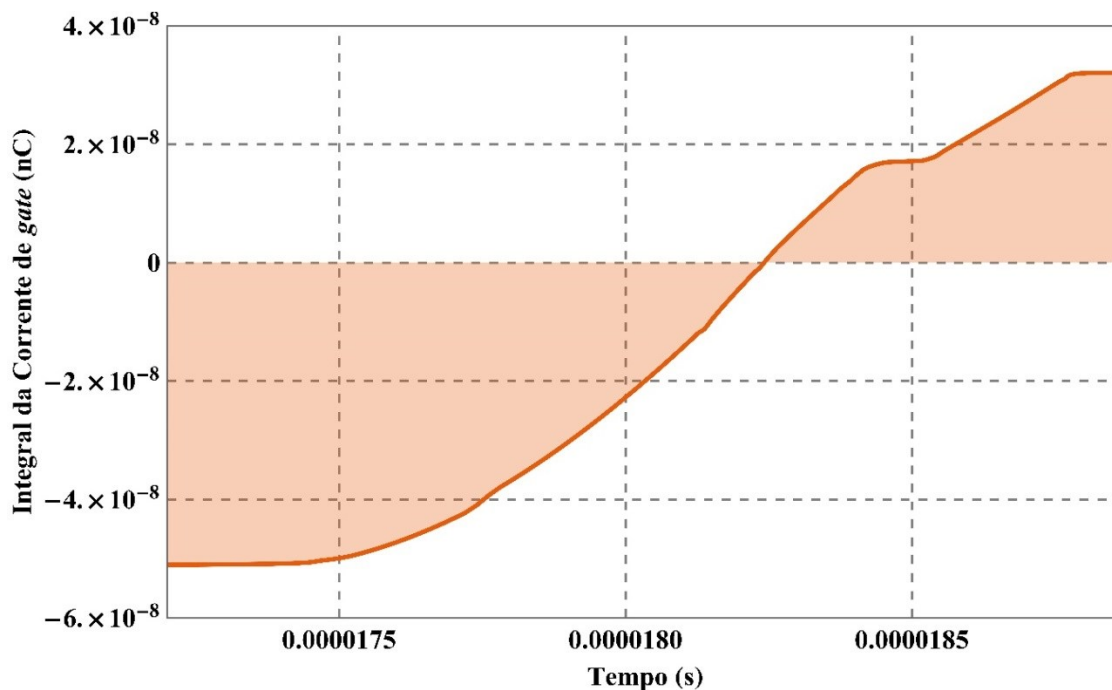
Figura 61 - Correntes de *gate* para os MOSFETs IRF 640 do IRAO em baixa frequência.



Fonte: Autor.

A Figura 62 mostra a integral da corrente I_G no gate, em simulação, do IRF 640 do IRAO projeto na seção anterior, operando em 51,5 kHz.

Figura 62 - Integral da corrente de *gate* para os MOSFETs IRF 640 do IRAO em baixa frequência.



Fonte: Autor.

4.4 CONCLUSÃO

Vimos que a análise e representação das capacitâncias parasitas de um MOSFET de Si, ou de um Cascode GaN, não são triviais, visto que cada capacitância possui dependência linear ou não-linear das tensões aplicadas (C_{GS} possui dependência linear de V_{GS} e portanto da tensão *Zener*, e C_{GD} possui dependência não-linear de V_{DS} e portanto da tensão *E* aplicada). Ainda, mostramos que a análise através das capacitâncias pode não ser a melhor via de análise. Em oposição, preferimos analisar o efeito destas através do *gate-charge* Q_G dos MOSFETs, que consistem na quantidade de carga necessária à mudança de estado dos dispositivos. Para isto, analisamos a corrente de *gate* I_G injetada, que fornece a carga necessária às capacitâncias, para que ocorra a mudança de estado. A partir desta, mostramos que diferentes MOSFETs possuem diferentes valores de correntes I_G , que por sua vez possuem diferentes Q_G . Utilizamos, finalmente, os valores destes Q_G medidos através da técnica de medição de I_G para cada MOSFET, para calcular o valor de suas capacitâncias equivalentes C_{EQ} que posteriormente são utilizados no projeto do IRAO em alta frequência apresentado no capítulo 2.

CAPÍTULO 5

5 PROJETO DO INVERSOR RESSONANTE AUTO-OSCILANTE EM ALTA FREQUÊNCIA

Sumarização do Capítulo

Neste Capítulo será realizado o projeto do Inversor Ressonante Auto-Oscilante para LEDs operando em 1 MHz, através da metodologia de projeto desenvolvida e mostrada ao longo dos capítulos desta dissertação. A metodologia é baseada no Método da Função Descritiva e no Critério de Estabilidade Estendido de Nyquist, e considera o efeito das capacitâncias de entrada e saída do MOSFET. São utilizados MOSFETs de Nitreto de Gálio para validar os experimentos.

5.1 INTRODUÇÃO

Neste capítulo, uma síntese da metodologia apresentada nos Capítulos anteriores será realizada, de forma que possa ser aplicada ao projeto de um IRAO que alimenta uma carga a LEDs, com potência de 10 W, e frequência de operação de 1 MHz.

O projeto do IRAO consiste de algumas etapas básicas. Inicialmente, são calculados os elementos do filtro ressonante LC série em alta frequência mostrado no Capítulo 1, cujo projeto considera o efeito trapezoidal da tensão aplicada ao filtro ressonante, causado pela capacitância C_{DS} . Para isto, são utilizadas as informações elétricas da *string* de LEDs a ser utilizada, bem como as frequências de ressonância e operação escolhidas. Além disso, escolhem-se os valores das tensões de ruptura dos diodos *Zener* utilizados no CCAO.

Com estes parâmetros e com os elementos do filtro, constrói-se a parte linear do sistema. A partir disto, pode-se montar o diagrama de blocos que representa o IRAO do ponto de vista de controle de um sistema SISO, inserindo-se o comportamento não-linear através da FD, como visto no Capítulo 2. Ainda, a FD é modificada para contemplar o efeito da capacitância equivalente de entrada dos MOSFETs.

Os valores das capacitâncias equivalentes, utilizados na etapa anteriormente citada, são encontrados a partir do projeto de um IRAO em baixa frequência, para minimizar o efeito das capacitâncias e facilitar suas medições. Devido à construção dos MOSFETs, suas capacitâncias parasitas serão influenciadas pela tensão de barramento aplicada a seus terminais. Portanto, o projeto em baixa frequência deve ser alimentado com a mesma tensão

de barramento utilizada no projeto em alta frequência, assim evitando divergência na consideração das capacitâncias.

Com os valores das capacitâncias equivalentes inseridas na FD na forma de um ângulo de defasagem entre a componente fundamental de saída e amplitude de entrada, analisam-se as condições de intersecção da parte linear do sistema, $G(s)$, com a parte não linear, $-1/N(s)$. Define-se, desta forma, o valor da indutância magnetizante L_M do TC, e se investiga a presença de ciclos limites quanto à sua estabilidade ou instabilidade.

5.2 ETAPAS DE PROJETO DO IRAO

5.2.1 Dados de Projeto

Abaixo são apresentados os dados de projeto necessários para determinar os elementos do filtro ressonante em alta frequência.

- Frequência de operação: $f_s = 1000$ kHz;
- Frequência de ressonância: $f_r = 900$ kHz;
- Frequência normalizada: $f_n = f_s/f_r = 1.11$;
- Tensão dos diodos Zener: $V_Z = 15$ V;
- Potência dos LEDs: $P_O = 10$ W;
- Corrente dos LEDs: $I_{LED} = 300$ mA;
- Tensão dos LEDs: $V_{LED} = 33.84$ V;
- Tensão de Joelho dos LEDs: $V_{TH} = 26.5$ V;
- Resistência dinâmica dos LEDs: $r_D = 24.47$ Ω ;
- Tempo total de variação de V_{DS} : $t_s = 160$ ns;

5.2.2 Projeto do Filtro Ressonante em Alta Frequência

O projeto do filtro ressonante na frequência de 1 MHz segue a mesma metodologia apresentada no Capítulo 1, que considera o tempo total de variação de V_{DS} no cálculo da tensão de barramento do IRAO.

Inicialmente, seleciona-se o valor do capacitor série do filtro que resulte, em etapas posteriores dos cálculos dos parâmetros, em fatores de qualidade adequados à manutenção das condições de senoidalidade da corrente do filtro, que possibilita a aplicação da metodologia da FD. Além disto, o capacitor deve apresentar um valor próximo daqueles disponíveis comercialmente.

$$C_S = 500 \text{ pF}$$

Com o valor do capacitor série e da frequência angular de ressonância, calcula-se o valor do indutor série.

$$L_S = \frac{1}{\omega_R^2 \cdot C_S} = 61.1 \text{ uH} \quad (85)$$

Com o valor de C_S , L_S e da resistência R_{LED_ac} vista pelo filtro, calcula-se o valor do fator de qualidade Q em (6). Para o cálculo de R_{LED_ac} , utilizam-se as equações (3) e (4), que relacionam a tensão e corrente do LED.

$$R_{LED_ac} = \frac{8}{\pi^2} \cdot \frac{V_{LED}}{I_{LED}} = \frac{8}{\pi^2} \cdot \frac{33.84 \text{ V}}{0.3 \text{ A}} = 91.4322 \text{ } \Omega \quad (86)$$

De acordo com (DE MELO et al., 2015), o fator de qualidade é um fator importante na análise de Conversores Ressonantes, pois exerce influência na transmissão do *ripple* do estágio PFC para o estágio inversor. Além disso, para o filtro LC Série, fatores de qualidade elevados significam menores THD (ALMEIDA, 2014), e portanto formas de onda de correntes circulantes com características mais senoidais, o que melhora a precisão do método da FD.

$$Q = \sqrt{\frac{L_S}{C_S \cdot R_{LED_ac}^2}} = 3.8 \quad (87)$$

Ainda, a partir dos valores dos elementos reativos do filtro e o valor da carga, calcula-se o módulo da impedância do filtro ressonante (13).

$$|Z| = \sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S} \right)^2} \quad (88)$$

Como vimos durante o Capítulo 1, podemos relacionar a corrente do filtro ressonante com a corrente dos LEDs, e ainda, com a impedância do filtro, podemos escrevê-las em função da tensão de barramento (18).

$$E_{T_{ripz}} = \frac{\pi^2 \cdot I_{LED} \cdot \omega \cdot t_S}{8 \cdot \sin\left(\frac{\omega \cdot t_S}{2}\right)} \cdot \sqrt{R_{LED_ac}^2 + \left(\omega \cdot L_S - \frac{1}{\omega \cdot C_S} \right)^2} = 121 \text{ V} \quad (89)$$

Na Tabela 7 são mostrados os elementos calculados para o filtro ressonante do IRAO operando em 1 MHz.

Tabela 7 - Elementos calculados para o filtro do IRAO operando em 1 MHz.

Filtro Ressonante LC Série					
Fator de Qualidade	Frequência	Frequência Normalizada	Tensão de Barramento	Capacitor Série	Indutor Série
Q	f_s	f_n	E	C_s	L_s
3.8	1000 kHz	1.11	121 V	500 pF	61.1 μ H

Fonte: Autor.

Caso não fosse considerada a trapezoidalidade da forma de onda de V_{DS} aplicada ao filtro, a equação utilizada para calcular a tensão de barramento seria (19). Trata-se de um valor aproximadamente 20% menor do que o necessário para manter as características de corrente e tensão de projeto dos LEDs. Isto significa que, devido à frequência não ser fixada, e sim ser definida pela indutância magnetizante calculada ao fim da metodologia, este erro na tensão de barramento influenciaria consideravelmente na frequência de oscilação.

$$E_{Qdrd} = \frac{\pi^2 \cdot I_{LED}}{4} \cdot \sqrt{R_{LED-ac}^2 + \left(\omega \cdot L_R - \frac{1}{\omega \cdot C_R} \right)^2} = 100 \text{ V} \quad (90)$$

5.2.3 Determinação Experimental da Capacitância do MOSFET

Para realizar a determinação experimental da capacitância equivalente do MOSFET, realizou-se o projeto de um IRAO operando em baixa frequência. Em baixa frequências, metodologias como (SEIDEL, 2004) são suficientes para projetar o IRAO com boa precisão, ou seja, não há necessidade de uma metodologia que considere o efeito das capacitâncias. Para manter a fidelidade no valor das capacitâncias equivalentes de *gate*, algumas características do filtro de baixa frequência foram mantidas iguais às do filtro que opera em alta frequência.

5.2.3.1 Filtro ressonante do IRAO para Determinação da Capacitância do MOSFET

Para projetar o filtro em baixa frequência, uma metodologia similar à metodologia clássica, vista em (SEIDEL, 2004) foi utilizada. Trata-se da metodologia utilizada no Capítulo 1, porém sem considerar o efeito trapezoidal da tensão V_{DS} , ou seja, sem considerar os efeitos da capacitância C_{DS} de saída do MOSFET. Os elementos do filtro ressonante do IRAO em baixa frequência são apresentados na Tabela 8.

Tabela 8 - Elementos do filtro ressonante do IRAO em baixa frequência para mapeamento da capacitância.

Filtro Ressonante LC Série					
Fator de Qualidade	Frequência	Frequência Normalizada	Tensão de Barramento	Capacitor Série	Indutor Série
Q	f_s	f_n	E	C_s	L_s
3,8	50 kHz	1,11	121 V	15 nF	1.05 mH

Fonte: Autor.

5.2.3.2 Projeto da indutância magnetizante L_M em baixa frequência

O projeto da indutância magnetizante L_M do IRAO em baixa frequência pode ser calculada através de qualquer método clássico, utilizando a FD vista em (SEIDEL, 2004), os hodográficos de Tsytkin em (DO PRADO et al., 2000b) ou o Hamel Locus em (CHANG, 1999). Como visto no Capítulo 3, a indutância L_M calculada através do método da FD apresentada em (SEIDEL, 2004), não considera o efeito das capacitâncias e trapezoidalidades das tensões VDS e VZ, como visto na função (68). A equação de L_M é dada em (69).

$$\delta(j\omega) = f(I_Z, \omega, V_{Z_SQR}) \quad (68)$$

$$L_M = -\frac{1}{\omega \cdot K \cdot \alpha \cdot \delta(j\omega)} = 200 \text{ uH} \quad (69)$$

5.2.3.3 Determinação das Capacitâncias Equivalentes C_{EQ}

Com o IRAO projetado na seção anterior, são medidos resultados de simulação e experimentais da corrente I_G injetada no *gate* de quatro MOSFETs de diferentes modelos, que são o TPH3202ND (GaN), IRF 620, IRF 630 e IRF 640 (Si). Após a medição, calcula-se a integral de I_G que resultará no *gate charge* total, ou seja, a carga injetada ou retirada do *gate* do dispositivo para que ocorra a mudança de estado para ligado ou desligado. Com o valor da integral de I_G e da tensão V_{GS} , podemos calcular a capacitância equivalente C_{EQ} .

$$C_{EQ} = \frac{\Delta Q_G}{\Delta V_{GS}} = \frac{\int_{t_0}^{t_1} i_G(t) dt}{v_{GS}(t_1) - v_{GS}(t_0)}$$

5.2.4 Projeto do Circuito de Comando Auto-Oscilante

Como vimos, de acordo com a Figura 48, nas condições de intersecção das partes linear e não linear do sistema, tanto as partes reais e imaginárias de $G(j\omega)$ e $-1/N(I_X, \omega)$ serão iguais. Desta forma, podemos equacionar L_M em função de parâmetros como a frequência, amplitude da corrente *Zener*, capacitâncias parasitas, elementos reativos do filtro e carga. Aplicando as equações (65) e (66) podemos escrever a equação de L_M em (67) e substituir os parâmetros de projeto, os elementos reativos do filtro ressonante e os valores das capacitâncias equivalentes obtidas experimentalmente do IRAO operando em baixa frequência. O efeito trapezoidal de V_{DS} e V_Z é considerado nas equações.

$$\beta = \text{Im}[G_F(j\omega)] \quad (91)$$

$$\delta(j\omega) = f(I_X, \omega, C_{EQ}, V_{Z_TRPZ}) \quad (92)$$

$$L_M = -\frac{1}{\omega(\delta(j\omega) + K\beta\alpha)} = 2.16 \text{ uH} \quad (93)$$

A Tabela 9 mostra um comparativo entre as indutâncias magnetizantes calculadas para cada uma das metodologias que utiliza a FD mencionadas nesta dissertação. Podemos perceber que a metodologia proposta nesta dissertação resulta no menor valor de indutância magnetizante. Isso ocorreu porque são considerados diversos parâmetros adicionais que influenciam, potencialmente, na previsão das frequências de oscilação do CCAO. Um destes fatores é a consideração da capacitância equivalente de entrada do MOSFET, que engloba os efeitos de C_{GS} e C_{GD} . Outro fator é a trapezoidalidade de V_{DS} , como é feito também em (FLORES-GARCÍA et al., 2011). Além disso, algo que não foi considerado em nenhuma das metodologias até então, considerou-se a trapezoidalidade da relação entre V_Z e I_X na FD.

Tabela 9 - Comparação das indutâncias magnetizantes L_M para as diferentes metodologias, experimental.

Indutância Magnetizante L_M calculada			
Método Proposto	Método em (SEIDEL, 2004)	Método em (FLORES-GARCÍA et al., 2011)	Método em (MENKE et al., 2015)

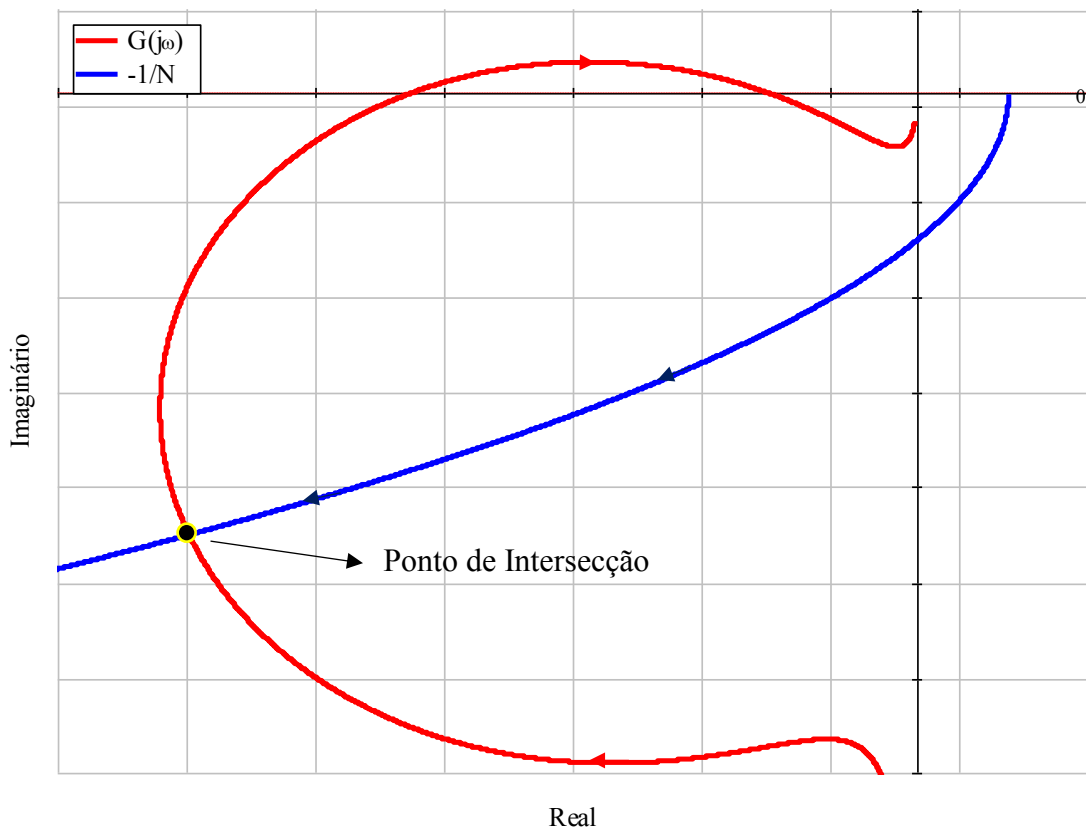
2,16 μH	6 μH	4,01 μH	3,2 μH
--------------------	-----------------	--------------------	-------------------

Fonte: Autor.

5.2.5 Análise de Estabilidade

De acordo com (J. E. SLOTINE AND WEIPING LI, 1991), cada um dos pontos de intersecção entre a parte linear do sistema com o inverso negativo da FD são considerados ciclos limites. Em tais pontos de intersecção, se a parte linear do sistema envolve o inverso negativo da FD no sentido horário, o ciclo limite é estável. Caso contrário, o ciclo limite é instável (SEIDEL, 2004). A Figura 63 mostra as condições de intersecção entre a parte linear do sistema e o inverso negativo da FD em 1 MHz.

Figura 63 – Condições de intersecção entre a parte linear do sistema e o inverso negativo da FD em 1 MHz.



Fonte: Autor.

Para o caso em análise, na frequência de oscilação de 1 MHz podemos perceber que a parte linear do sistema envolve o inverso negativo da FD, significando a presença de um ciclo limite. Este envolvimento ocorre no sentido horário, caracterizando a presença de um ciclo limite estável. No ponto de intersecção, a frequência angular observada foi de

aproximadamente 6000 rad/s, ou 954 kHz, apresentando um erro de aproximadamente 4.5 % em relação ao projetado.

5.3 RESULTADOS DE SIMULAÇÃO

As capacitâncias equivalentes obtidas, em simulação, do IRAO operando em baixa frequência através do método de medição experimental apresentado no capítulo 4 são mostradas na Tabela 10.

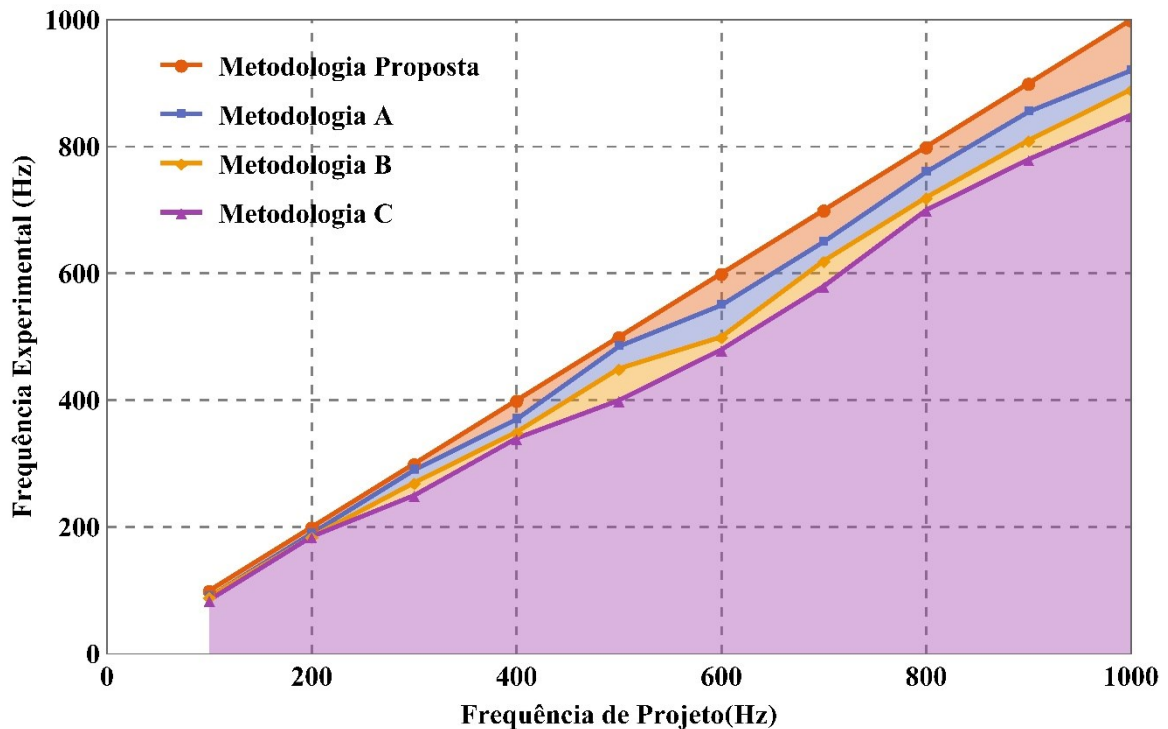
Tabela 10 – Comparativo entre as capacitâncias equivalentes de diferentes MOSFETs, em simulação.

Capacitâncias C_{EQ} de Vários MOSFETs (Simulação)	
Si IRF640	2000 pF
Coolmos IPD60R385CP	1822 pF
Si IRF630	1581 pF
Si IRF620	1295 pF
Cascode GaN TPH3202	1080 pF

Fonte: Autor.

A Figura 64 mostra um gráfico comparativo entre a metodologia proposta nesta dissertação e outras metodologias que foram propostas para solucionar o projeto do IRAO. A metodologia C descrita se trata da metodologia proposta por (SEIDEL, 2004); a metodologia B é aquela proposta por (FLORES-GARCÍA et al., 2011); e metodologia A aquela proposta por (MENKE et al., 2015) em 2015. Para a construção deste gráfico, foram realizados diversos projetos para o IRAO, em diferentes frequências de operação, utilizando as metodologias propostas.

Figura 64 – Comparativo entre a metodologia proposta e outras metodologias de projeto do IRAO.

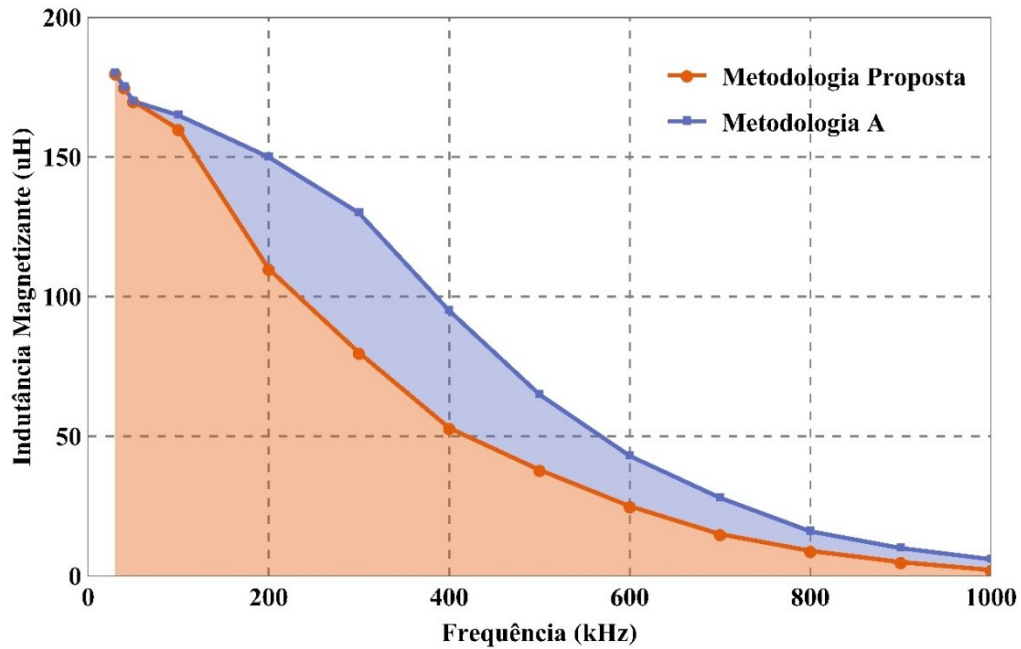


Fonte: Autor.

O gráfico mostra que as metodologias que consideram parâmetros parasitas adicionais são mais precisas no cálculo da indutância magnetizante que garante a frequência de oscilação de projeto. A metodologia B comparada à C, por exemplo, considera o efeito de C_{GS} . A metodologia A comparada à B também considera C_{GS} , porém esta capacitância é inserida na parte não-linear do sistema, na FD, e não na parte linear. A metodologia proposta, além de considerar C_{GS} e C_{GD} , considera também a trapezoidalidade de V_{DS} e V_Z .

Com o aumento da frequência, a indutância magnetizante L_M tende a diminuir consideravelmente. Em 1 MHz, a L_M calculada foi de 2,16 uH para a metodologia proposta, enquanto que para a metodologia A, proposta por (SEIDEL, 2004), o L_M calculado foi de 6 uH. O gráfico da Figura 65 mostra o comportamento de L_M em função da frequência de oscilação para as duas metodologias, em simulação até 1 MHz.

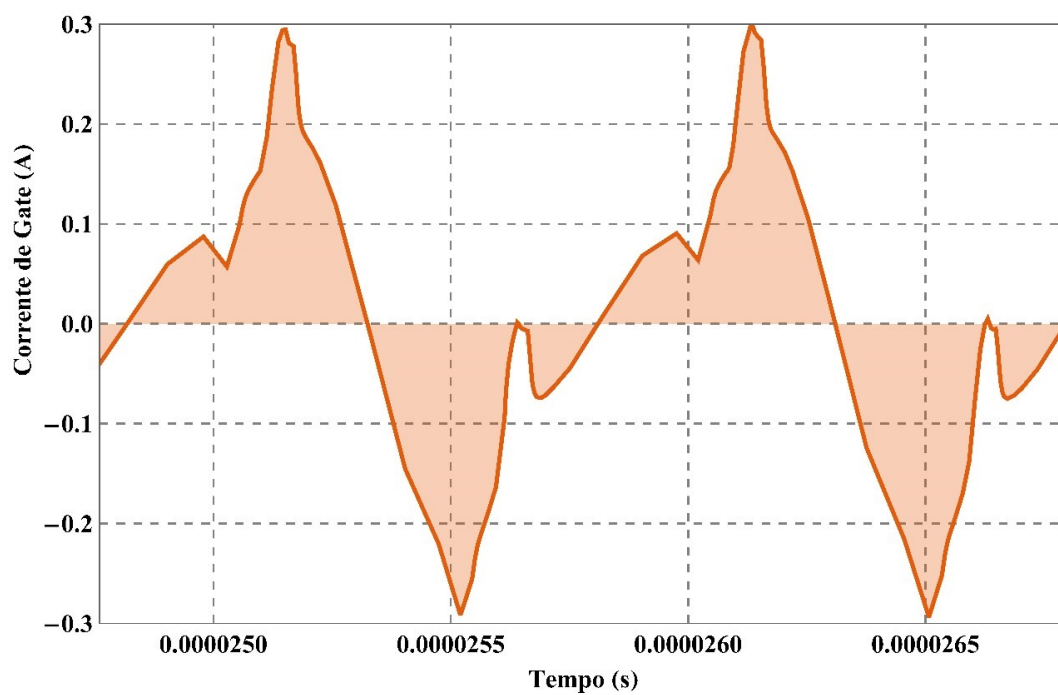
Figura 65 – Valor da indutância magnetizante L_M da metodologia proposta *versus* metodologia em (SEIDEL, 2004).



Fonte: Autor.

A Figura 66 mostra a corrente de *gate* em simulação, I_G , no MOSFET TPH3202 do IRAO em 1 MHz.

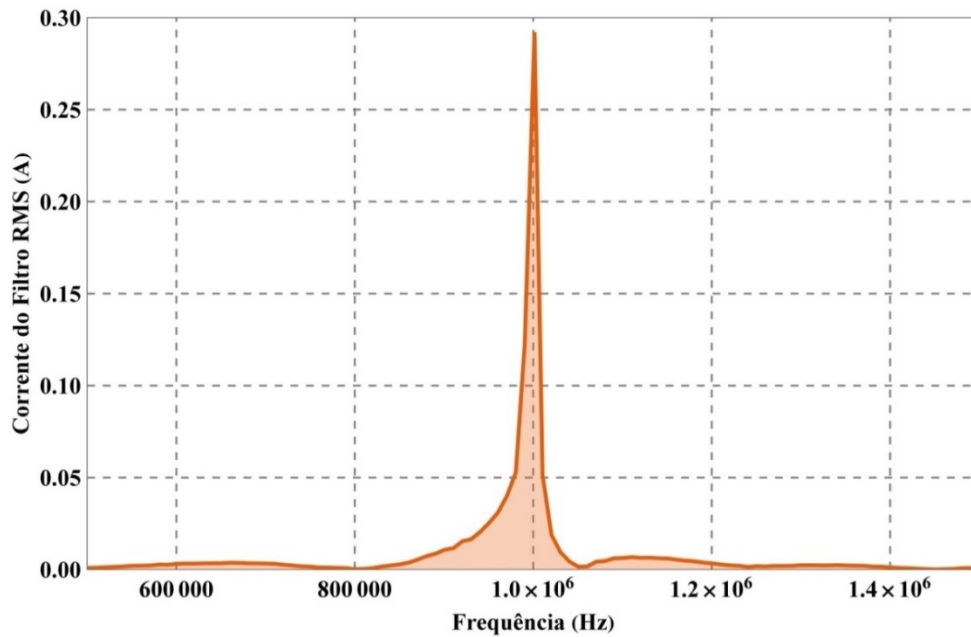
Figura 66 - Corrente de *gate*, I_G , no MOSFET TPH 3202 do IRAO em 1 MHz (simulação)



Fonte:Autor.

A Figura 67 mostra a transformada de Fourier da corrente do filtro, i_f , em 1 MHz, em simulação.

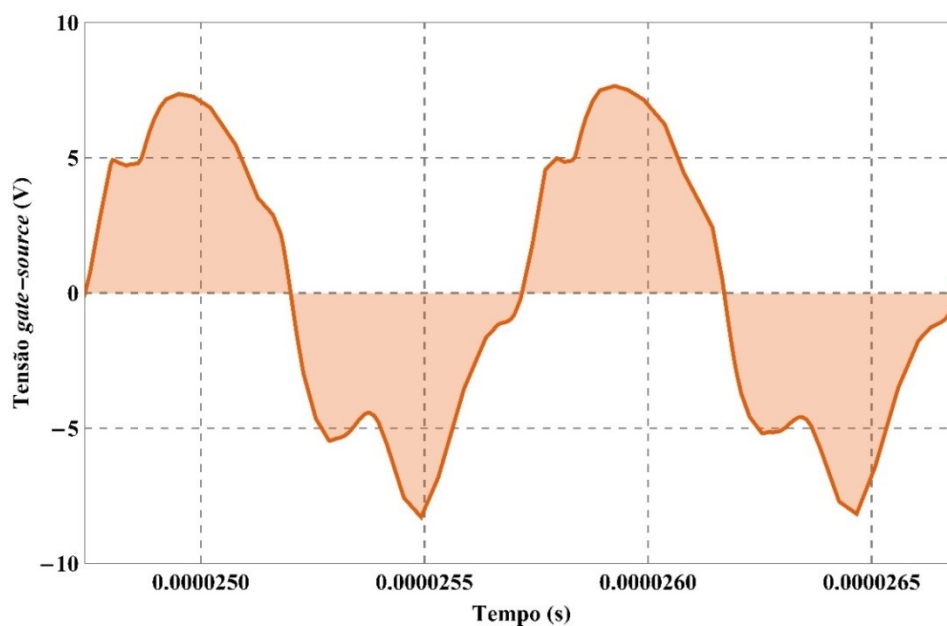
Figura 67 – Transformada de Fourier da corrente do filtro, i_f , do IRAO em 1 MHz (simulação)



Fonte:Autor.

A Figura 68 mostra a tensão v_{GS} do MOSFET TPH 3202 em 1 MHz, em simulação.

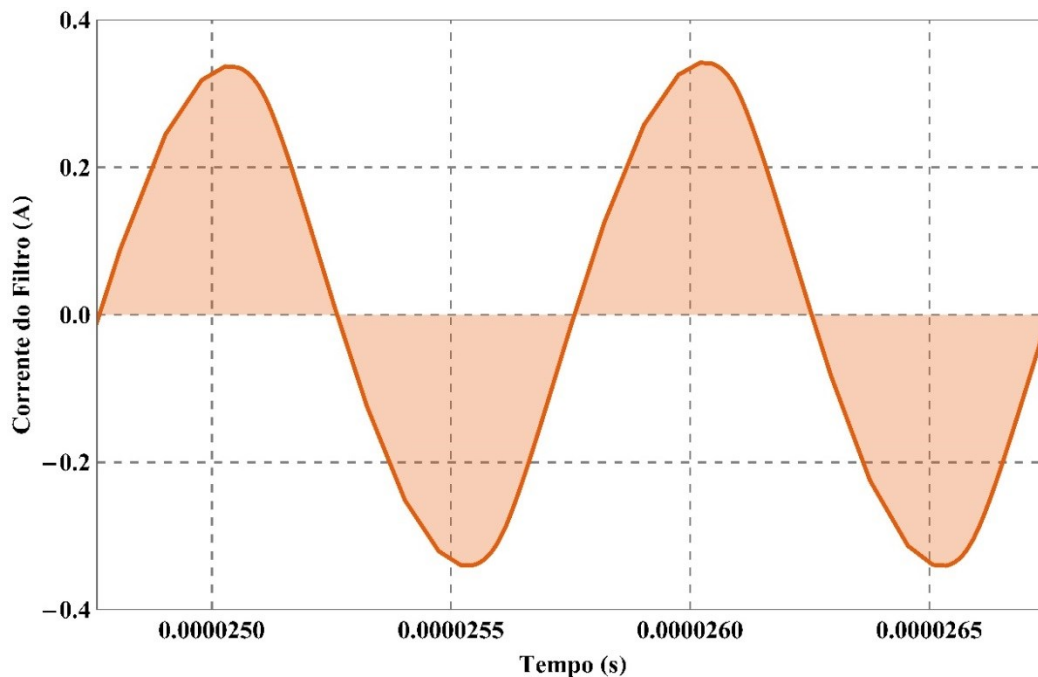
Figura 68 – Tensão *gate-to-source*, v_{GS} , no MOSFET TPH 3202 do IRAO em 1 MHz (simulação)



Fonte:Autor.

A Figura 69 mostra a corrente no filtro do IRAO, i_f , em 1 MHz, em simulação.

Figura 69 - Corrente do filtro, i_f , do IRAO em 1 MHz (simulação)



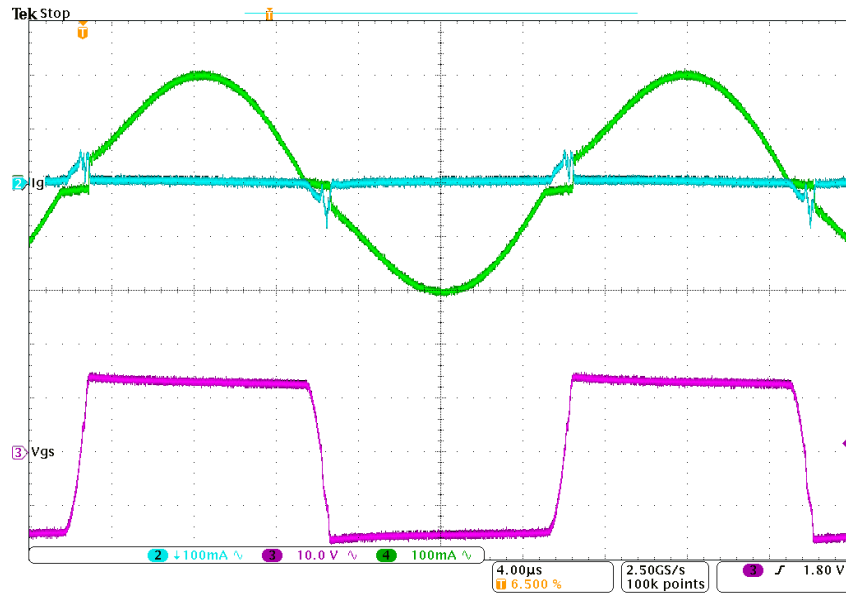
Fonte:Autor.

5.4 RESULTADOS EXPERIMENTAIS

Para validar a precisão da metodologia proposta na predição da frequência de oscilação do IRAO, resultados experimentais foram obtidos utilizando o MOSFET Cascode GaN TPH 3202 da Transphorm. Estes dispositivos combinam, em cascata, MOSFETs de Silício de baixa tensão em sua entrada, com os *High Electron Mobility Transistors* (HEMT) em sua saída. Isto os torna ideal para esta aplicação, onde combinamos as elevadas velocidades de chaveamento em sua saída, com as características tradicionais de *gate driver* de entrada.

A Figura 70 mostra as formas de onda características do *gate* de um MOSFET TPH 3202 utilizando o IRAO em baixa frequência projetado anteriormente. A forma de onda verde é a corrente *Zener*, I_Z . A forma de onda azul é a corrente de *gate*, I_G . A forma de onda roxa é a tensão V_{GS} .

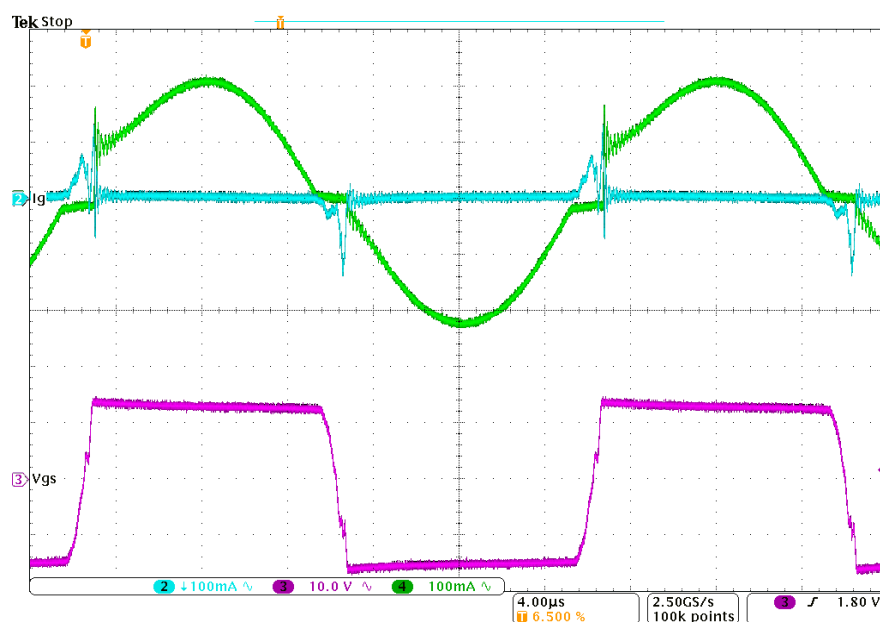
Figura 70 – Correntes de *gate* e *Zener* (I_G e I_Z) e tensão *gate-to-source* (V_{GS}) para o MOSFET TPH 3202.



Fonte:Autor.

A Figura 71 mostra as formas de onda características do *gate* de um MOSFET IRF 620 utilizando o IRAO em baixa frequência projetado anteriormente. A forma de onda verde é a corrente *Zener*, I_Z . A forma de onda azul é a corrente de *gate*, I_G . A forma de onda roxa é a tensão V_{GS} .

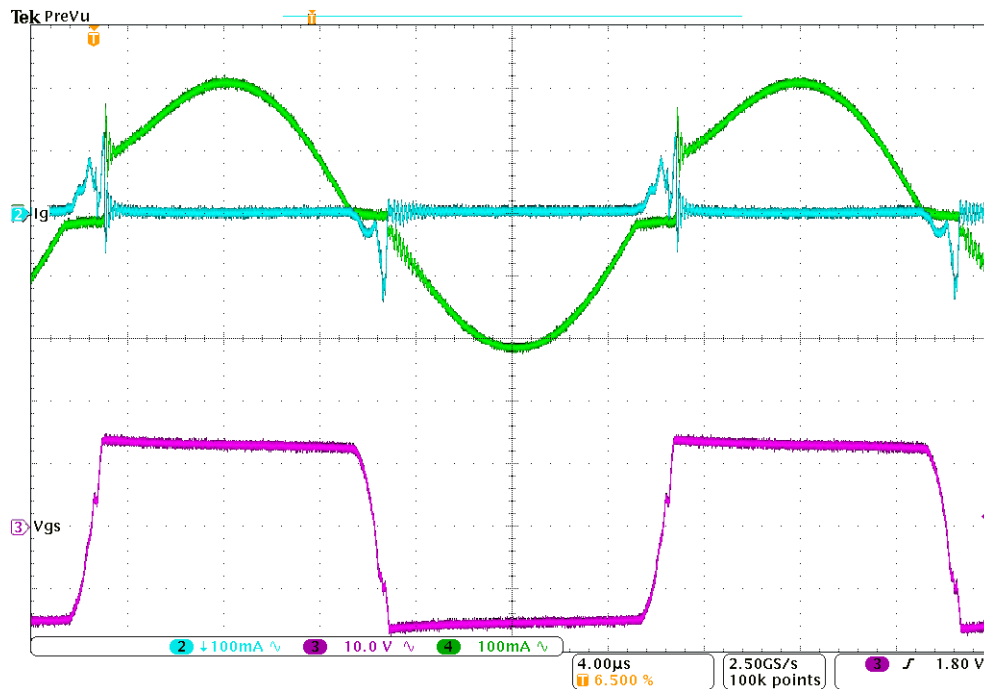
Figura 71 - Correntes de *gate* e *Zener* (I_G e I_Z) e tensão *gate-to-source* (V_{GS}) para o MOSFET IRF 620.



Fonte:Autor.

A Figura 72 mostra as formas de onda características do *gate* de um MOSFET IRF 630 utilizando o IRAO em baixa frequência projetado anteriormente. A forma de onda verde é a corrente *Zener*, I_Z . A forma de onda azul é a corrente de *gate*, I_G . A forma de onda roxa é a tensão V_{GS} .

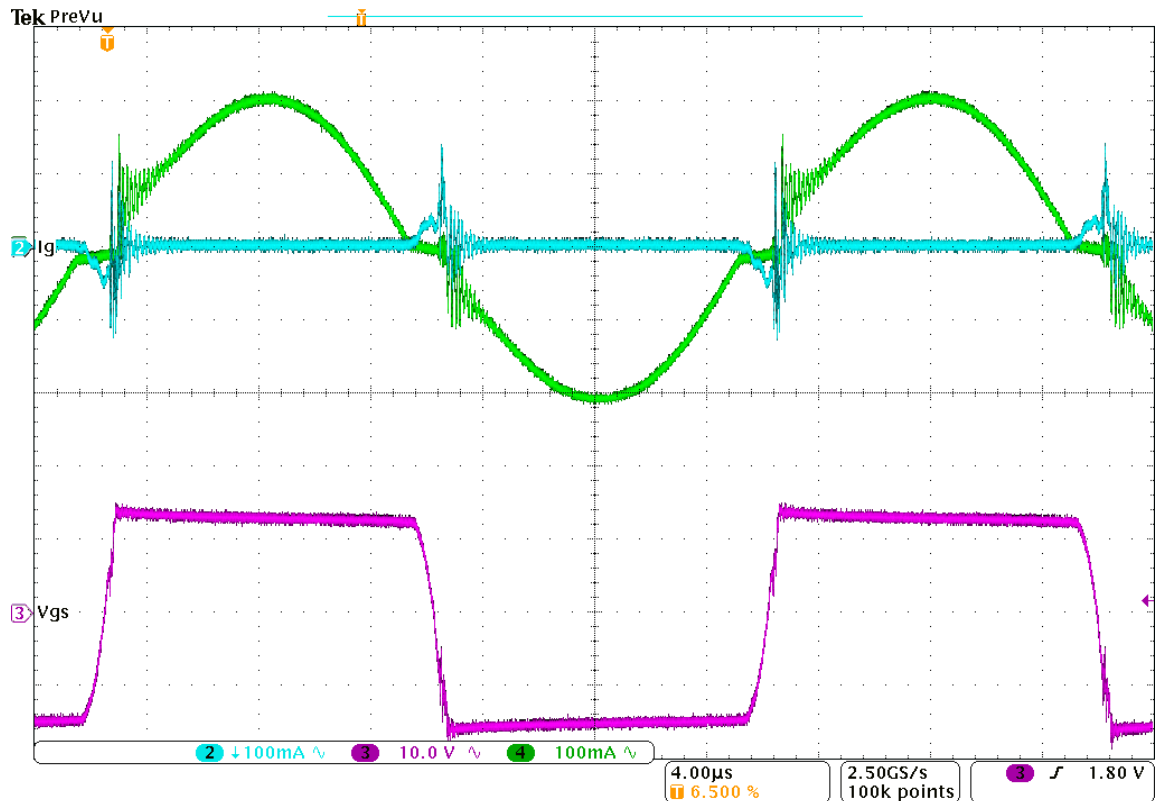
Figura 72 - Correntes de *gate* e *Zener* (I_G e I_Z) e tensão *gate-to-source* (V_{GS}) para o MOSFET IRF 630.



Fonte: Autor.

A Figura 73 mostra as formas de onda características do *gate* de um MOSFET IRF 640 utilizando o IRAO em baixa frequência projetado anteriormente. A forma de onda verde é a corrente *Zener*, I_Z . A forma de onda azul é a corrente de *gate*, I_G . A forma de onda roxa é a tensão V_{GS} .

Figura 73 - Correntes de *gate* e *Zener* (I_G e I_Z) e tensão *gate-to-source* (V_{GS}) para o MOSFET IRF 640



Fonte: Autor.

A partir destas formas de onda, podemos perceber que MOSFETs como o TPH 3202 e o IRF 620 possuem características de carga e descarga mais suaves, onde a influência das capacitâncias parasitas é menor, se comparados aos IRF 630 e 640, por exemplo. Os tempos de subida destes últimos são maiores, portanto a consideração de sua forma de onda trapezoidal, ao invés de quadrada, é uma necessidade em projetos que operem com frequências superiores aos 100 kHz.

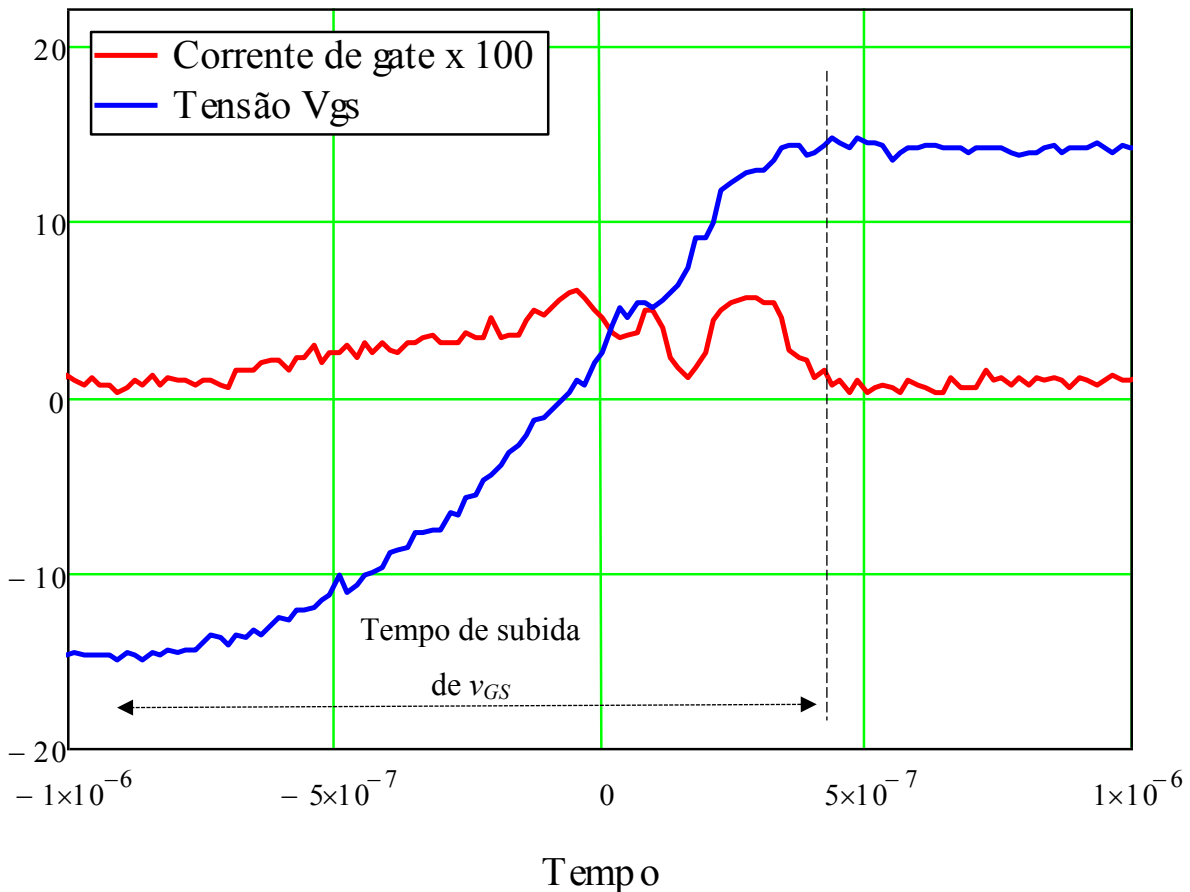
Podemos extrair os arquivos com CSV (*Comma Separated Values*) destas formas de onda e manipulá-las em softwares matemáticos, a fim de analisar os valores das capacitâncias equivalentes.

$$C_{EQ} = \frac{\Delta Q_G}{\Delta V_{GS}} = \frac{\int_{t_0}^{t_1} i_G(t) dt}{v_{GS}(t_1) - v_{GS}(t_0)}$$

A Figura 74 mostra as formas de onda da tensão v_{GS} , em azul, e da corrente i_G , em vermelho, para o MOSFET TPH 3202 após serem plotadas em software matemático. A área sob a curva da corrente representa a carga entregue ao *gate* do MOSFET TPH 3202 a fim de

conduzir S_I . Utilizam-se funções predefinidas para interpolar os pontos CSV e realizar a integração matemática da forma de onda da corrente.

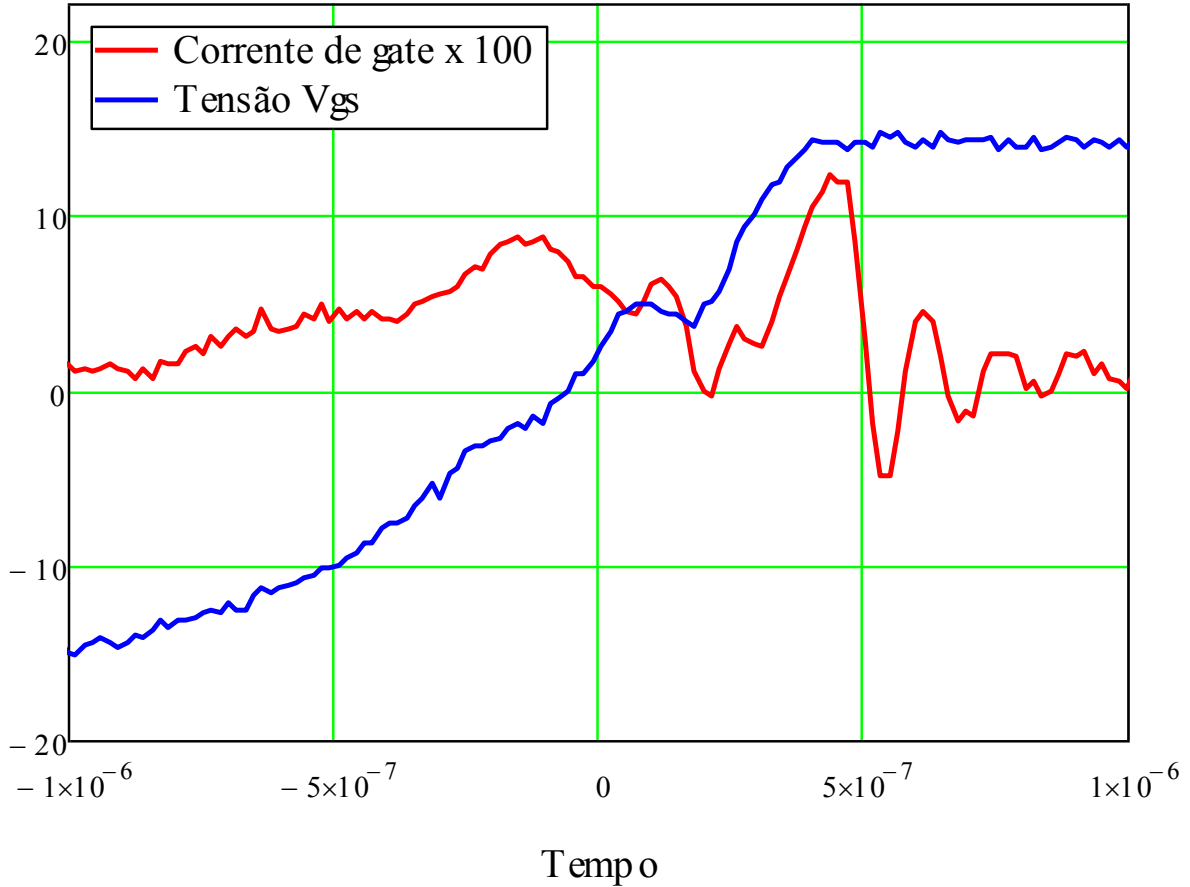
Figura 74 – Manipulação matemática da tensão v_{GS} e da corrente i_G do MOSFET TPH 3202 no software matemático.



Fonte: Autor.

A Figura 75 mostra as formas de onda da tensão v_{GS} , em azul, e da corrente i_G , em vermelho, para o MOSFET IRF 640 após serem plotadas em software matemático. A área sob a curva da corrente representa a carga entregue ao *gate* do MOSFET TPH 3202 a fim de conduzir S_I .

Figura 75 - Manipulação matemática da tensão v_{GS} e da corrente i_G do MOSFET IRF 640 no software matemático.



Fonte: Autor.

A Tabela 11 mostra as capacitâncias equivalentes C_{EQ} calculadas experimentalmente para as formas de ondas dos MOSFETs mostrados.

Tabela 11 – Comparativo entre as capacitâncias equivalentes de diferentes MOSFETs, experimental.

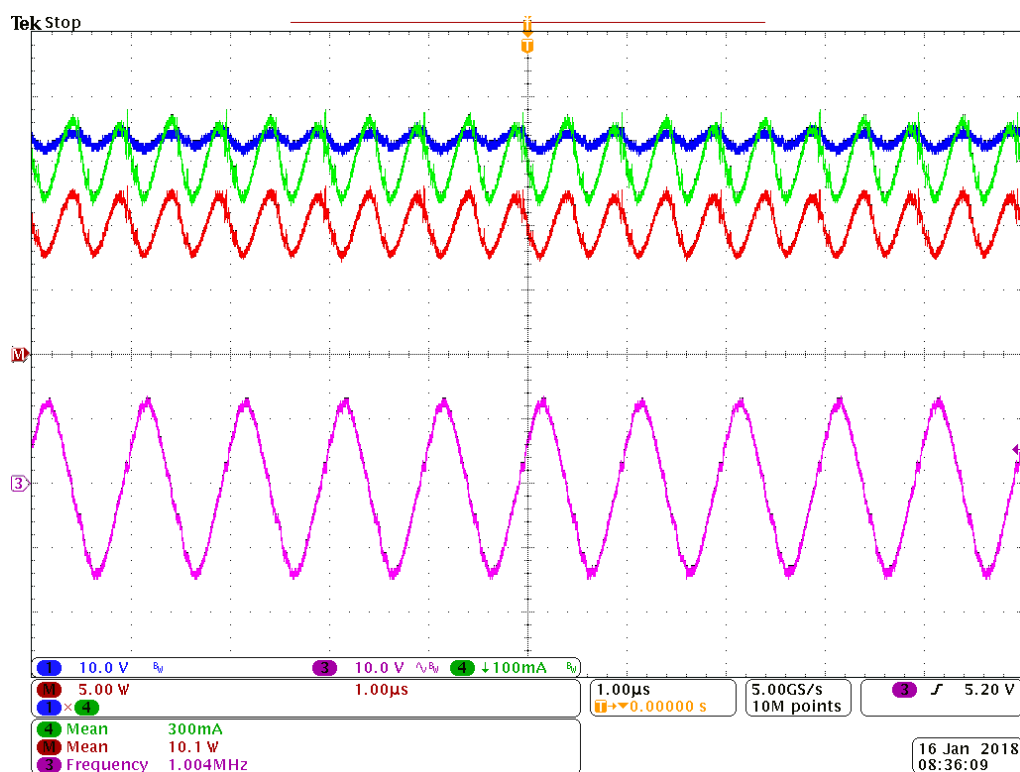
Capacitâncias C_{EQ} de Vários MOSFETs	
(Experimental)	
Si IRF640	2413 pF
Si IRF630	2000 pF
Si IRF620	1620 pF
Cascode GaN TPH3202	1350 pF

Fonte: Autor.

Os resultados relacionados à operação, de forma geral, do IRAO em 1 MHz, foram obtidos ao acionar uma *string* de LEDs de 10 W, com os parâmetros e componentes listados anteriormente.

A Figura 76 mostra os resultados experimentais na frequência de 1 MHz, empregando a metodologia proposta. A tensão v_{GS} é mostrada em roxo (10 V/div); a corrente nos LEDs, I_{LED} , é mostrada em verde (100 mA/div); a tensão nos LEDs, V_{LED} , é mostrada em azul (10 V/div); e a potência nos LEDs, P_O , é mostrada em vermelho (5 W/div).

Figura 76 – Tensão v_{GS} , corrente I_{LED} , tensão V_{LED} e potência P_O do IRAO em 1 MHz (experimental).

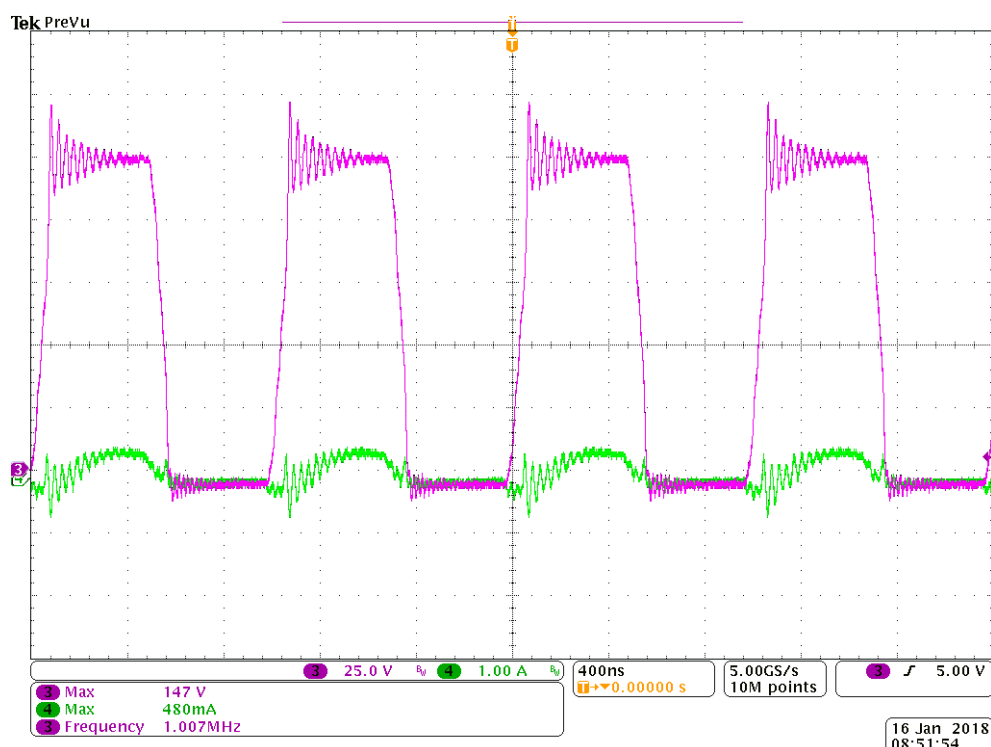


Fonte: Autor.

Podemos perceber através destas aquisições, que o IRAO opera em torno da frequência projetada de 1 MHz, com menos de 1% de erro. Por este motivo, tanto corrente de projeto, de 300 mA, quanto a potência de 10 W, também são mantidas muito próximas aos valores projetados.

A Figura 72 mostra resultados experimentais para a tensão V_{DS} e a corrente I_D em 1 MHz. A tensão V_{DS} é mostrada em roxo (25 V/div); a corrente I_D é mostrada em verde (1 A/div). A frequência de ressonância foi selecionada em 900 kHz, e a frequência de oscilação foi de 1 MHz. Como vimos, quando a frequência de oscilação é maior do que a de ressonância do filtro LC série, temos a comutação suave dos MOSFETs do inversor.

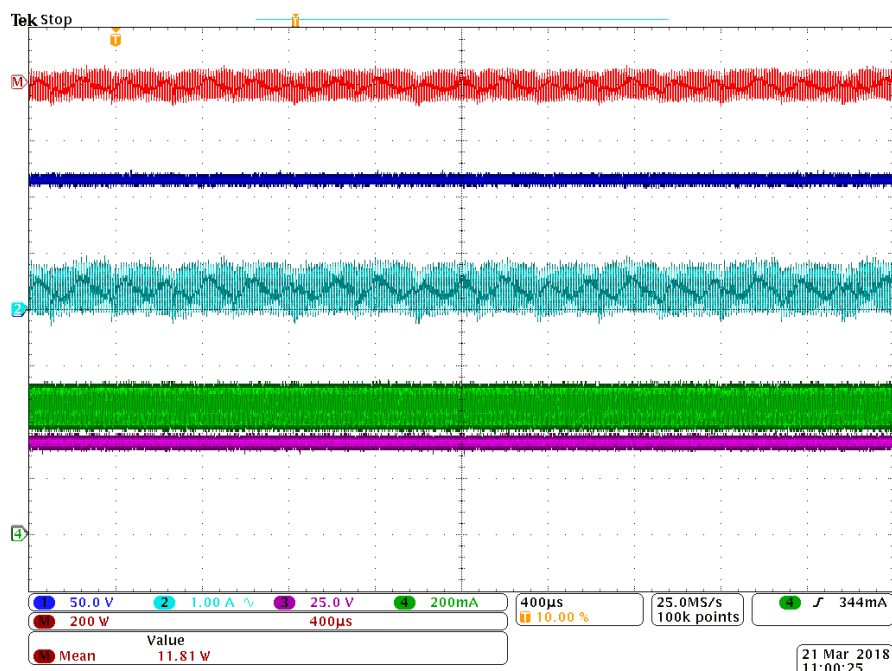
Figura 77 - Tensão V_{DS} e corrente I_D no MOSFET TPH 3202 do IRAO em 1 MHz.



Fonte: Autor.

A Figura 78 mostra os resultados experimentais de potência de entrada entregue ao IRAO. A potência média de entrada, medida em cerca de 11.8 W, resultou em uma eficiência de aproximadamente 85 %. Além disso, a fim de certificar tais resultados, utilizou-se um analisador de potência “Agilent HP 6812 B AC Power Source / Power Analyzer”, que foi utilizado para alimentar o IRAO, onde a leitura também foi de 11.8 W. Topologias ZVS meia-ponte como o IRAO, quando operam em baixas frequência são conhecidas por apresentarem eficiências maiores que as aqui mostradas. Todavia, dada a frequência de operação em 1 MHz, a eficiência tende a diminuir consideravelmente. Ainda, o projeto do IRAO em alta frequência foi orientando à precisão na previsão da frequência de oscilação, e não orientado a alcançar elevadas eficiências. Todavia, estes resultados conseguem, de forma suficiente, estimar a eficiência do conversor em frequências desta faixa.

Figura 78 - Tensão V_{DS} e corrente I_D no MOSFET TPH 3202 do IRAO em 1 MHz.

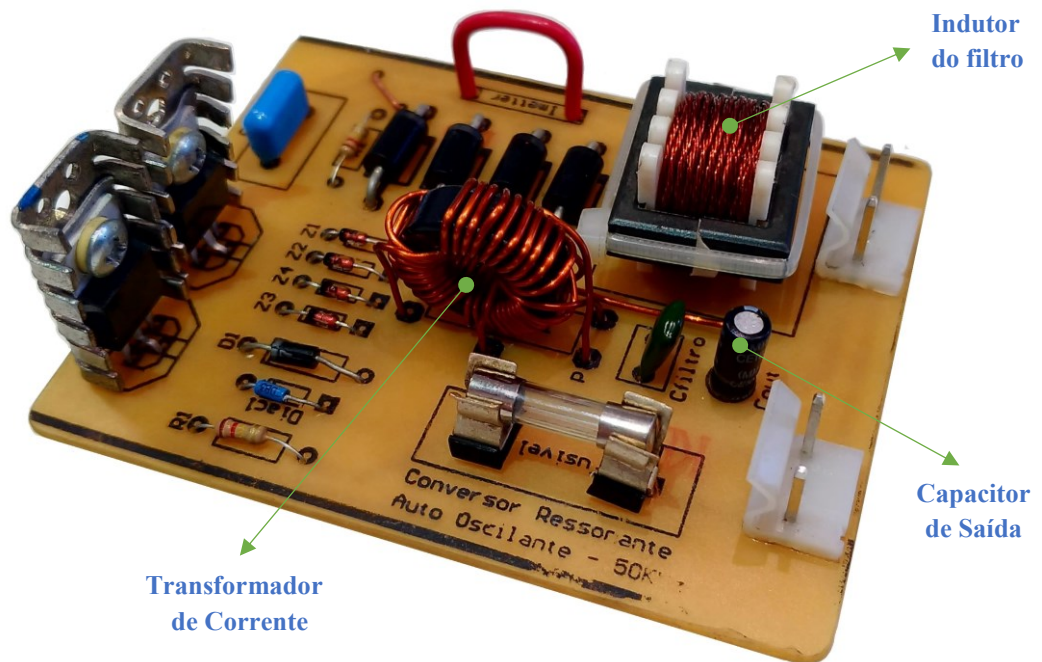


Fonte: Autor.

A dissipação total dos dispositivos semicondutores foi calculada em 1.5 W. A operação em ZVS auxilia na redução de tais perdas, onde caso o IRAO não operasse com comutação suave, seriam muito maiores. Além disso, a operação em ZVS auxiliar na transição de V_{DS} sem consideráveis *spikes* de corrente.

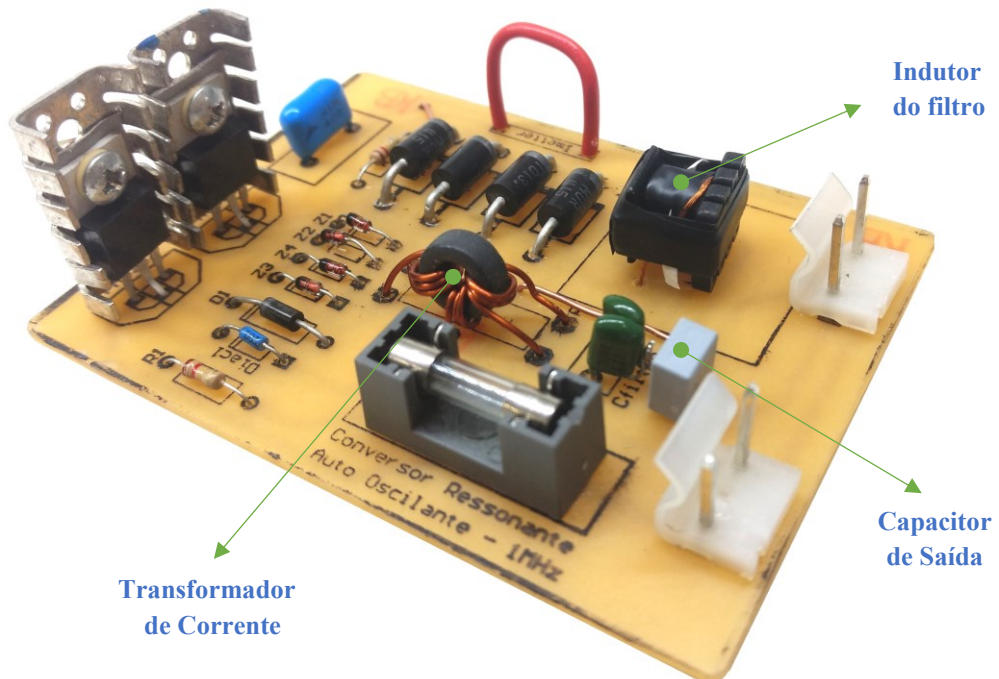
As Figura 79 e Figura 80 mostram as *printed circuit boards* (PCBs) dos IRAO em 50 kHz e 1 MHz, respectivamente. Os elementos semicondutores, como diodos, MOSFETs e *Zeners* são os mesmos para as duas placas. Para a placa de 50 kHz, para a filtragem da tensão de saída, utilizou-se um capacitor eletrolítico. Já para a placa de 1 MHz, como a capacitância é consideravelmente menor, pode-se utilizar um capacitor de *film*, devido a ter vida útil consideravelmente superior ao eletrolítico. Podemos perceber, através das figuras, que o tamanho do indutor do filtro e do transformador de corrente do CCAO são maiores para a placa de 50 kHz. Como comentamos anteriormente, este é um dos pontos positivos da operação em altas frequências. Apesar de o tamanho dos componentes semicondutores não sofrer mudanças, o tamanho dos elementos reativos diminui de forma consistente, permitindo a redução no custo e volume dos núcleos ferromagnéticos, bem como a redução na utilização de cobre.

Figura 79 - PCB do IRAO para a frequência de 50 kHz.



Fonte: Autor.

Figura 80 - PCB do IRAO para a frequência de 1 MHz.



Fonte: Autor.

5.5 COMPARAÇÃO ENTRE OS RESULTADOS OBTIDOS

A Tabela 12 mostra os parâmetros chave para as principais metodologias que utilizam a FD. O Método A trata-se do clássico, proposto por (SEIDEL, 2004) e o método B é aquele visto em (FLORES-GARCÍA et al., 2011).

Tabela 12 - Comparação entre os parâmetros chaves de cada metodologia analisada.

P.C.	Método A	Método B	Método Proposto
V_{ab_ef}	$\frac{2}{\pi} \cdot \frac{E}{\sqrt{2}}$	$\frac{E}{\sqrt{2}} \cdot \frac{\sin(\pi/2)}{\pi/2} \cdot \frac{\sin(\pi \cdot t_s \cdot f_s)}{\pi \cdot t_s \cdot f_s}$	
$\text{Re}\left(\frac{-1}{N}\right)$	$-\frac{\pi \cdot I_X}{4 \cdot (V_Z + V_F)}$		$\frac{\pi \cdot \omega \cdot t_R \cdot (2 \cdot C_{Eq} \cdot V_F \cdot \omega - I_X + 2 \cdot C_{Eq} \cdot V_Z \cdot \omega)}{8 \cdot \sin\left(\frac{\omega \cdot t_R}{2}\right) \cdot (V_Z + V_F)}$
$\text{Im}\left(\frac{-1}{N}\right)$	0		$\frac{\pi \cdot \omega \cdot t_R \cdot I_X \cdot \varphi}{4 \cdot \sin\left(\frac{\omega \cdot t_R}{2}\right) \cdot (V_Z + V_F)}$
$G(s)$	$G_M - K_V \cdot \alpha_i \cdot G_F(s)$ $G_M(C_{gs}) - K_V \cdot \alpha_i \cdot G_F(s)$		$G_M(C_{Eq}) - K_V \cdot \alpha_i \cdot G_F(s)$
L_M	$-\frac{1}{K \cdot \Omega \cdot \alpha_i \cdot \omega}$	$-\frac{1}{\omega(C_{gs} + K \cdot \Omega \cdot \alpha_i)}$	$-\frac{1}{\omega(\beta(C_{Eq}, \omega) + K \cdot \Omega \cdot \alpha_i)}$
C_{Eq}	0	Folha de Dados	Modelado
ENC			

Fonte: Autor.

A primeira coluna, Parâmetros Chave (P.C.) mostra o valor eficaz da tensão aplicada ao filtro ressonante, que para o método clássico é analisado para uma tensão quadrada, sem efeito parasita das capacitâncias de saída do MOSFET, enquanto que para o método B e para a metodologia proposta, analisa-se esta forma de onda quanto à sua trapezoidalidade devido ao efeito da capacitância de saída. A função descritiva é analisada de forma muito similar tanto para os métodos A e B. Já na metodologia proposta, a FD é modificada para considerar o efeito da capacitância de *gate*. O valor das capacitâncias de *gate* também diferem entre a metodologia B e o método proposto. Para a metodologia B, os valores da capacitância C_{GS} são retirados das folhas de dados dos MOSFETs. Já para a metodologia proposta, utiliza-se o método experimental para determinação da capacitância equivalente, que engloba o efeito de C_{GS} e C_{GD} . A modificação na FD, como vimos, resultará em *plots* de Nyquist diferentes. Para as metodologias A e B, a intersecção entre a parte linear e não-linear do sistema ocorre no eixo real. Já para a metodologia proposta, esta intersecção terá parte real e imaginária devido à modificação realizada para inserir o efeito da capacitância. Ao considerarmos parâmetros adicionais, como as capacitâncias parasitas, alcançamos metodologias que conseguem prever frequências de auto-oscilação mais próximas aquelas projetadas. Isto pode ser observado diretamente através do valor das indutâncias magnetizantes resultantes dos projetos, onde quanto menor os valores das indutâncias magnetizantes, maiores as frequências.

5.6 CONCLUSÃO

Durante este capítulo, foi realizado o projeto do IRAO em alta frequência. Para isto, realizou-se inicialmente o projeto do filtro ressonante em alta frequência. Após, projeta-se um IRAO funcionando em baixa frequência a partir da metodologia clássica, para aplicar o método experimental de medição das capacitâncias *gate*. É importante que o IRAO em baixa frequência possua as mesmas características de frequência normalizada, fator de qualidade e tensão de barramento que o filtro ressonante calculado para alta frequência, para que os valores das capacitâncias não sofram divergências. Após, aplicou-se a metodologia de projeto do capítulo 3 para um IRAO funcionando em 1 MHz, alimentando uma *string* de LEDs de 10 W, com corrente de 300 mA. Foram apresentados resultados de simulação e experimentais que mostram que a metodologia é capaz de prever a frequência de auto-oscilação com excelente precisão em faixas de frequência onde a metodologia proposta em (SEIDEL, 2004) não garante resultados satisfatórios. Isto pode ser evidenciado ao observar o valor das

indutâncias magnetizantes calculadas por cada uma das metodologias. A L_M calculada através da metodologia clássica, por exemplo, é mais do que duas vezes maior do que aquela calculada através da metodologia proposta, que considera o efeito das capacitâncias.

CONSIDERAÇÕES FINAIS

A partir da evolução das primeiras formas de iluminação, até a chegada da iluminação artificial, vimos que o intuito sempre foi o de obter a maior luminosidade possível, utilizando a menor quantidade de recursos. Com a iluminação por LEDs, tivemos a criação de um novo patamar no estado-da-arte das tecnologias de iluminação artificial, que por décadas vinham sendo protagonizadas pelas lâmpadas fluorescentes e, portanto, tiveram tempo suficiente para seu amadurecimento. Os LEDs, por sua vez, ainda que tenham recente entrada no mercado das tecnologias de iluminação, já são considerados como a principal tecnologia do ramo no futuro, dadas suas características de eficiência, vida útil e simplicidade de operação. Ainda que estes sejam objetos de extensas pesquisas a fim de melhorar as qualidades anteriormente citadas, é provável que suas características de operação não se distanciem do que são hoje, onde entendemos tais características como sendo a manutenção dos níveis seguros de corrente e tensão em seus terminais. Aliado a isto, vimos que a topologia do IRAO pode operar, potencialmente, a maioria dos tipos de iluminação artificial, com algumas mudanças em sua estrutura, mais especificamente no filtro, garantido os níveis seguros de tensão e corrente no dispositivo, além de simplicidade, robustez e eficiência, características tão desejadas por protótipos comerciais.

Paralelamente às evoluções das tecnologias de iluminação, temos as evoluções, modificações e integrações dos conversores responsáveis por manter suas características elétricas, de forma cada vez mais eficiente e barata, onde vimos que um dos principais tópicos relacionados ao custo das topologias, é o aumento da frequência de operação, que resulta na redução dos elementos reativos dos filtros ressonantes das topologias. Eficiência e custo, portanto, são características satisfatoriamente alcançadas com a utilização da topologia do IRAO, visto que a comutação suave dos dispositivos semicondutores permite a elevação da frequência a níveis que sejam limitados pelo *stress* suportado pelos dispositivos semicondutores de chaveamento. Vimos que estes dispositivos semicondutores também sofreram evoluções, chegando aos MOSFETS de GaN, os quais foram apresentados, em sua forma particular Cascode, ao longo deste trabalho.

Ao utilizar topologias auto-oscilantes, todavia, vimos que sua simplicidade de operação se contrapõe com os desafios em entender e buscar soluções para o seu projeto, dada a não-linearidade representada pela troca de polaridade das tensões de *gate* do inversor. Vimos que apesar disto, algumas soluções clássicas foram apresentadas na literatura, que

durante décadas ajudaram, de forma satisfatória, a esclarecer as particularidades da topologia do IRAO. Todavia, com a evolução das topologias, das tecnologias de iluminação artificial e principalmente dos dispositivos semicondutores de chaveamento, o aumento da frequência é uma tendência natural dos sistemas eletrônicos, cujo efeito, especificamente na topologia do IRAO, é a de apresentar divergências e imprecisões entre as frequências de auto-oscilação projetadas e as apresentadas experimentalmente.

Os principais fatores, responsáveis por tais divergências no projeto, são as capacitâncias parasitas dos MOSFETs. Vimos, a partir da forma construtiva deste dispositivo, como estas são criadas, bem como a operação do MOSFET e a ativação de cada uma destas capacitâncias. Ainda, a forma como consideramos tais capacitâncias deve seguir critérios mais rigorosos. Considerar seus valores a partir de medições diretas nos terminais destes, ou observar tais valores nas folhas de dados nem sempre é o melhor plano de ação. Para tanto, apresentamos uma metodologia experimental capaz de medir as capacitâncias equivalentes de entrada, cujo efeito engloba a capacitância C_{GS} e também C_{GD} .

Com a inserção destas capacitâncias e com as devidas releituras e revisões das metodologias clássicas, vimos que o método da FD consegue, de forma satisfatória, prever as frequências de auto-oscilação da topologia, desde que certas condições de operação sejam satisfeitas. Através de uma modificação da FD para considerar o efeito das capacitâncias medidas através do método experimental na forma de um ângulo de defasagem, além de considerar sua trapezoidalidade, vimos que a precisão na determinação de uma frequência de auto-oscilação passa a ser maior.

Resultados de simulação e experimentais foram mostrados para uma *string* de LEDs operando através da topologia do IRAO em 1 MHz, com potência de 10 W e corrente de 300 mA. Vimos que a frequência de oscilação medida estava dentro de 1% da projetada, e a diferença entre a indutância magnetizante calculada através da metodologia proposta e da metodologia clássica, por exemplo, era maior do que 200 %, o que confirma a necessidade de considerar parâmetros parasitas que influenciam no projeto e análise do IRAO, como o valor das capacitâncias parasitas dos MOSFETs, bem como o método adequado utilizado para sua medida. Ainda, percebemos que metodologias clássicas, por possuírem demasiadas simplificações e idealidades, não oferecem resultados satisfatórios quando utilizadas para solucionar projetos em frequências mais elevadas. Isto significa a metodologia atendeu, de forma adequada, o principal objetivo proposto durante a dissertação, que era a proposição de

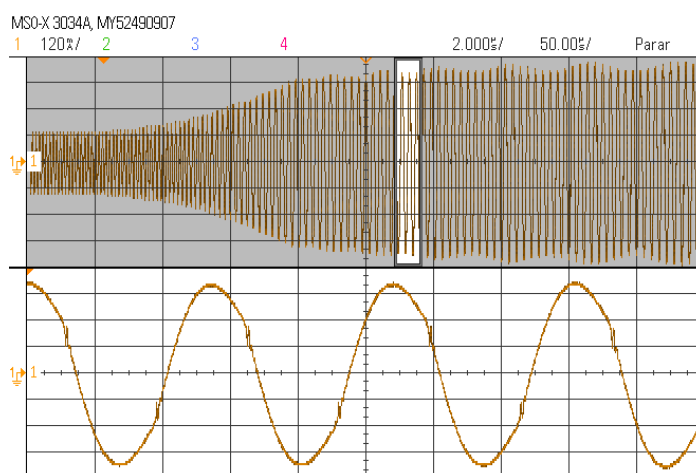
uma metodologia que conseguisse, com boa precisão, prever as frequências de oscilação autossustentadas do IRAO, em frequências de operação da ordem de 1 MHz ou superiores.

Em suma, apresentamos de forma satisfatória durante esta dissertação, as particularidades que envolvem o funcionamento de uma topologia de construção relativamente simples, mas com um projeto complexo devido a seu comportamento, que depende da análise das não-linearidades que envolvem seu funcionamento.

TRABALHOS FUTUROS

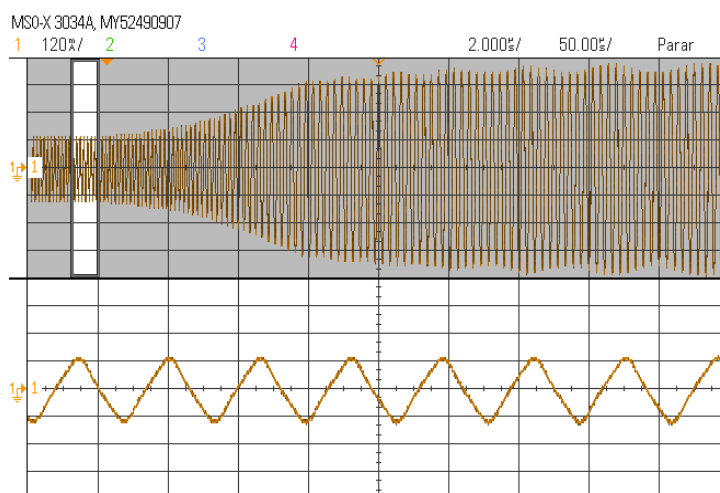
Nesta dissertação, esforços foram realizados a fim de solucionar o projeto do IRAO em alta frequência. Para isto, considerou-se somente o conjunto inversor, retificador e LEDs, operando em um único ponto de corrente e tensão para os LEDs, sem realimentação, sem controle de intensidade luminosa e ignorando o estágio PFC. Um dos trabalhos mais notáveis a ser concluído, e que já se encontra em processo de elaboração, é a realimentação e controle da intensidade luminosa dos LEDs. A Figura 81 e Figura 82 mostram a variação da intensidade luminosa de saída através da variação da amplitude da corrente do filtro.

Figura 81 - Variação da intensidade luminosa dos LEDs através de i_f (potência máxima).



Fonte: Autor.

Figura 82 - Variação da intensidade luminosa dos LEDs através de i_f (potência mínima).



Fonte: Autor.

PRODUÇÃO CIENTÍFICA RESULTANTE

DA ROSA, William Guidolin *et al.* **Design Approach for a Self-Oscillating Resonant Converter Operating in High Frequency for LED Applications.** *IEEE Journal of Emerging and Selected Topics in Power Electronics*, v. 6, n. 3, p. 1154–1165, Set. 2018.

DA ROSA, William Guidolin *et al.* **Self-oscillating resonant converter for led applications at 500 kHz.** *2017 Brazilian Power Electronics Conference (COBEP 2017)*, Nov. 2017. p. 1–7.

DA ROSA, William Guidolin *et al.* **Aperfeiçoamento das Metodologias de Projeto do Conversor Ressonante Auto-Oscilante.** *10th Seminar on Power Electronics and Control (SEPOC 2017)*, Out. 2017.

REFERÊNCIAS BIBLIOGRÁFICAS

ALEX LIDOW , JOHAN STRYDOM , MICHAEL DE ROOIJ, David Reusch. **GaN Transistors for Efficient Power Conversion**. 2. ed. [s.l: s.n.]. Disponível em: <<https://www.wiley.com/enus/GaN+Transistors+for+Efficient+Power+Conversion%2C+2nd+Edition-p-9781118844762>>. Acesso em: 30 nov. 2018.

ALMEIDA, P. S. **Síntese de conversores ressonantes com alto fator de potência e alta eficiência para o acionamento de diodos emissores de luz**. 2014. Universidade Federal de Juiz de Fora, [s. l.], 2014.

ALMEIDA, Pedro Santos et al. Matching LED and Driver Life Spans: A Review of Different Techniques. **IEEE Industrial Electronics Magazine**, [s. l.], v. 9, n. 2, p. 36–47, 2015.

ALVES, J. A.; PERIN, A. J.; BARBI, I. An electronic ballast with high power factor for compact fluorescent lamps. **IAS '96. Conference Record of the 1996 IEEE Industry Applications Conference Thirty-First IAS Annual Meeting**, [s. l.], v. 4, p. 2129–2135, 1996. Disponível em: <<http://ieeexplore.ieee.org/document/563869/>>. Acesso em: 10 dez. 2018.

ARIAS, Manuel; VAZQUEZ, Aitor; SEBASTIÁN, Javier. An Overview of the AC-DC and DC-DC Converters for LED Lighting Applications. **Automatika – Journal for Control, Measurement, Electronics, Computing and Communications**, [s. l.], v. 53, n. 2, 2012.

BARBI, I.; SOUZA, F. P. D. **Conversores CC-CC isolados de alta frequência com comutação suave**. 1. ed. Florianópolis.

BARKHORDARIAN, By Vrej; RECTIFIER, International; SEGUNDO, El. Power MOSFET Basics. **international rectifier**, [s. l.], v. 22, n. c, p. 1–12, 2005. Disponível em: <www.irf.com>. Acesso em: 29 jan. 2018.

BISOGNO, F. E. et al. Resonant filter applications in electronic ballast. In: CONFERENCE RECORD OF THE 2002 IEEE INDUSTRY APPLICATIONS CONFERENCE. 37TH IAS

ANNUAL MEETING (CAT. NO.02CH37344) 2002, **Anais...** : IEEE, 2002. Disponível em: <<http://ieeexplore.ieee.org/document/1044111/>>. Acesso em: 10 dez. 2018.

BOWERS, B. Historical review of artificial light sources. **IEE Proc. Pt. A**, [s. l.], v. 127, n. 3, p. 127–133, 1980.

BURDIO, J. M. et al. Asymmetrical Voltage-Cancellation Control for Full-Bridge Series Resonant Inverters. **IEEE Transactions on Power Electronics**, [s. l.], v. 19, n. 2, p. 461–469, 2004. Disponível em: <<http://ieeexplore.ieee.org/document/1271330/>>. Acesso em: 10 dez. 2018.

CHANG, Chin. Self-oscillating electronic ballast analysis via relay systems approach. **IEEE Transactions on Industry Applications**, [s. l.], v. 37, n. 1, p. 255–261, 1999. Disponível em: <<http://ieeexplore.ieee.org/document/750453/>>. Acesso em: 12 dez. 2018.

CHANG, Chin; CHANG, Joseph; BRUNING, Gert W. Analysis of the self-oscillating series resonant inverter for electronic ballasts. **IEEE Transactions on Power Electronics**, [s. l.], v. 14, n. 3, p. 533–540, 1999.

CHANSRI, Pakpoom; NOICHAROEN, Nongnuch; PHETPHOI, Kritsada. A high power LED driver with class D ZVS series resonant converter. In: INECCE 2011 - INTERNATIONAL CONFERENCE ON ELECTRICAL, CONTROL AND COMPUTER ENGINEERING 2011, **Anais...** : IEEE, 2011.

CHEN, Xuebing et al. Multichannel LED Driver With CLL Resonant Converter. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, [s. l.], v. 3, n. 3, p. 589–598, 2015.

CHIN CHANG; BRUNING, G. W. Self-oscillating electronic ballast analysis using the relay systems approach. **IEEE Transactions on Industry Applications**, [s. l.], v. 37, n. 1, p. 255–261, 2001.

CHOI, Woo-Young; YOO, Joo-Seung. A Bridgeless Single-Stage Half-Bridge AC/DC Converter. **IEEE Transactions on Power Electronics**, [s. l.], v. 26, n. 12, p. 3884–3895,

2011. Disponível em: <<http://ieeexplore.ieee.org/document/5746535/>>. Acesso em: 11 dez. 2018.

DA ROSA, William Guidolin et al. Design Approach for a Self-Oscillating Resonant Converter Operating in High Frequency for LED Applications. **IEEE Journal of Emerging and Selected Topics in Power Electronics**, [s. l.], v. 6, n. 3, p. 1154–1165, 2018.

DE MELO, Maicol Flores et al. Analysis of series-resonant LED driver applied to reduce the low-frequency current ripple transmission. In: IEEE INTERNATIONAL SYMPOSIUM ON INDUSTRIAL ELECTRONICS 2015, **Anais...** : IEEE, 2015.

DO PRADO, R. N. et al. A boost push-pull electronic ballast with a single switch. In: 2000 26TH ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY. IECON 2000. 2000 IEEE INTERNATIONAL CONFERENCE ON INDUSTRIAL ELECTRONICS, CONTROL AND INSTRUMENTATION. 21ST CENTURY TECHNOLOGIES AND INDUSTRIAL OPPORTUNITIES (CAT. NO.00CH37141) 2000a, **Anais...** : IEEE, 2000. Disponível em: <<http://ieeexplore.ieee.org/document/972254/>>. Acesso em: 10 dez. 2018.

DO PRADO, R. N. et al. A design method for electronic ballast for fluorescent lamps. In: 2000 26TH ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY. IECON 2000. 2000 IEEE INTERNATIONAL CONFERENCE ON INDUSTRIAL ELECTRONICS, CONTROL AND INSTRUMENTATION. 21ST CENTURY TECHNOLOGIES AND INDUSTRIAL OPPORTUNITIES (CAT. NO.00CH37141) 2000b, **Anais...** : IEEE, 2000. Disponível em: <<http://ieeexplore.ieee.org/document/972352/>>. Acesso em: 12 dez. 2018.

DOLIN, Eric Jay. **Leviathan : the history of whaling in America**. [s.l.] : W.W. Norton & Co, 2007.

DORF, Richard C.; BISHOP, Robert H. **Modern Control Systems**. 13. ed. [s.l.] : Pearson, 2017.

DUPUIS, Russell D.; KRAMES, Michael R. History, development, and applications of high-brightness visible light-emitting diodes. **Journal of Lightwave Technology**, [s. l.], v. 26, n. 9, p. 1154–1171, 2008.

FLORES-GARCIA, E. et al. Analysis and design method for high frequency self-oscillating electronic ballasts. **IEEE Transactions on Industry Applications**, [s. l.], v. 47, n. 6, p. 2430–2436, 2011.

FLORES-GARCIA, Efrén et al. Analysis and design method for high frequency self-oscillating electronic ballasts. In: 2010 IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION 2010, **Anais...** : IEEE, 2010. Disponível em: <<https://ieeexplore.ieee.org/document/5618279/>>. Acesso em: 16 dez. 2018.

FLORES-GARCÍA, Efrén et al. Analysis and design method for high-frequency self-oscillating electronic ballasts. **IEEE Transactions on Industry Applications**, [s. l.], v. 47, n. 6, p. 2430–2436, 2011. Disponível em: <<http://ieeexplore.ieee.org/document/6022779/>>. Acesso em: 16 dez. 2018.

GANZ, A. G. A Simple, Exact Equivalent Circuit for the Three-Winding Transformer. **IRE Transactions on Component Parts**, [s. l.], v. 9, n. 4, p. 212–213, 1962.

GELB, A.; VANDER VELDER, W. E. **Multiple-Input Describing Functions and Nonlinear System Design**. New York: McGraw-Hill, 1968.

INTERNATIONAL RECTIFIER. **AN-944 Use Gate Charge to design the Gate Drive Circuit for Power MOSFETs and IGBTs.pdf**. [s.l: s.n.]. Disponível em: <http://web.mit.edu/6.131/www/document/gate_drive.pdf>. Acesso em: 29 jan. 2018.

J. E. SLOTINE AND WEIPING LI. **Applied Nonlinear Control**. [s.l.] : Prentice-Hall, 1991.
JALBRZYKOWSKI, Stanislaw; CITKO, Tadeusz. Current-fed resonant full-bridge boost DC/AC/DC converter. **IEEE Transactions on Industrial Electronics**, [s. l.], v. 55, n. 3, p. 1198–1205, 2008. Disponível em: <<http://ieeexplore.ieee.org/document/4401139/>>. Acesso em: 10 dez. 2018.

JIN, Ke; RUAN, Xinbo. Hybrid full-bridge three-level LLC resonant converter - A novel DC-DC converter suitable for fuel cell power system. In: PESC RECORD - IEEE ANNUAL POWER ELECTRONICS SPECIALISTS CONFERENCE 2005, **Anais...** [s.l: s.n.] Disponível em: <<http://ieeexplore.ieee.org/document/1705640/>>. Acesso em: 10 dez. 2018.

JUDD, F. F. Relationships between Tsytkin, Hamel and approximate limit cycle analyses. **International Journal of Control**, [s. l.], v. 21, n. 4, p. 641–653, 1975. Disponível em: <<http://www.tandfonline.com/doi/abs/10.1080/00207177508922018>>. Acesso em: 13 dez. 2018.

JUDD, F. F.; CHIRLIAN, P. M. Graphical analysis and design of limit cycles in autonomous relay control systems. **International Journal of Control**, [s. l.], v. 20, n. 2, p. 321–334, 1974. Disponível em: <<http://www.tandfonline.com/doi/abs/10.1080/00207177408932740>>. Acesso em: 13 dez. 2018.

KOERTZEN, H. W.; VAN WYK, J. D.; FERREIRA, J. A. Design of the half-bridge, series resonant converter for induction cooking. In: PROCEEDINGS OF PESC '95 - POWER ELECTRONICS SPECIALIST CONFERENCE 1995, **Anais...** : IEEE, 1995. Disponível em: <<http://ieeexplore.ieee.org/document/474899/>>. Acesso em: 9 dez. 2018.

KWON, B. H.; KIM, E. H. High step-up resonant push–pull converter with high efficiency. **IET Power Electronics**, [s. l.], v. 2, n. 1, p. 79–89, 2009. Disponível em: <https://digital-library.theiet.org/content/journals/10.1049/iet-pel_20070140>. Acesso em: 10 dez. 2018.

LAI, C. M.; SHYU, K. K. A single-stage AC/DC converter based on zero voltage switching LLC resonant topology. **IET Electric Power Applications**, [s. l.], v. 1, n. 5, p. 743, 2007. Disponível em: <https://digital-library.theiet.org/content/journals/10.1049/iet-epa_20060322>. Acesso em: 11 dez. 2018.

LIN, Ray Lee; CHEN, Yong Fa; CHEN, Yan Yu. Analysis and design of self-oscillating full-bridge electronic ballast for metal halide lamp at 2.65-MHz operating frequency. **IEEE Transactions on Power Electronics**, [s. l.], v. 27, n. 3, p. 1589–1597, 2012.

LO, Yu Kang et al. Phase-shifted full-bridge series-resonant DC-DC converters for wide load variations. **IEEE Transactions on Industrial Electronics**, [s. l.], v. 58, n. 6, p. 2572–2575,

2011. Disponível em: <<http://ieeexplore.ieee.org/document/5510164/>>. Acesso em: 10 dez. 2018.

LUCÍA, Óscar et al. Series resonant multiinverter with discontinuous-mode control for improved light-load operation. **IEEE Transactions on Industrial Electronics**, [s. l.], v. 58, n. 11, p. 5163–5171, 2011.

MCARTHUR, Ralph. Making Use of Gate Charge Information in MOSFET and IGBT Data Sheets. **Application note APT0103**, [s. l.], p. 1–8, 2001. Disponível em: <<http://www.ohm.com.tr/doc/Microsemi---Making-Use-of-Gate-Charge-Information-In-MOSFET-and-IGBT-Data-Sheets.pdf>>. Acesso em: 29 jan. 2018.

MCVEY, E. S.; NURRE, Gerald S. The Application of Z-Transform Theory to the Analysis of Switched-Type Nonlinear Systems. **IEEE Transactions on Applications and Industry**, [s. l.], v. 83, n. 75, p. 353–360, 1964. Disponível em: <<http://ieeexplore.ieee.org/document/5407702/>>. Acesso em: 15 dez. 2018.

MENKE, M. F. et al. Improved design considerations for a self-oscillating resonant converter. In: 2015 IEEE 13TH BRAZILIAN POWER ELECTRONICS CONFERENCE AND 1ST SOUTHERN POWER ELECTRONICS CONFERENCE (COBEP/SPEC) 2015, **Anais... : IEEE**, 2015.

MUJJALINVIMUT, Ekkachai; NAVARATANA NA AYUDHYA, Piyasawat; SANGSWANG, Anawach. An Improved Asymmetrical Half-Bridge Converter With Self-Driven Synchronous Rectifier for Dimmable LED Lighting. **IEEE Transactions on Industrial Electronics**, [s. l.], v. 63, n. 2, p. 913–925, 2016.

PAVAO, R. K. et al. Self-oscillating electronic ballast design based on the point of view of control system. **Conference Record of the 2001 IEEE Industry Applications Conference. 36th IAS Annual Meeting (Cat. No.01CH37248)**, [s. l.], v. 1, n. C, p. 211–217, 2001. Disponível em: <<http://ieeexplore.ieee.org/document/955413/>>. Acesso em: 11 dez. 2018.

PETER COOPER HEWITT. **Gas or vapor electric apparatus.**, US1064686A, 1902.

PHILIPS, C.; HARBOR, R. **Sistemas de Controle e Realimentação**. [s.l.] : Ed. Makron Books, 1996.

PINHEIRO, H.; JAIN, P. K.; JOOS, G. Self-sustained oscillating resonant converters operating above the resonant frequency. **IEEE Transactions on Power Electronics**, [s. l.], v. 14, n. 5, p. 803–815, 1999.

PRADO, R. N. et al. A design approach of the self-oscillating electronic ballast. In: PROCEEDINGS IPEMC 2000. THIRD INTERNATIONAL POWER ELECTRONICS AND MOTION CONTROL CONFERENCE (IEEE CAT. NO.00EX435) 2000, **Anais...** : Int. Acad. Publishers, 2000.

PRADO, R. N. D.; BONALDO, S. A. A high-power-factor electronic ballast using a flyback push-pull integrated converter. **IEEE Transactions on Industrial Electronics**, [s. l.], v. 46, n. 4, p. 796–802, 1999. Disponível em: <<http://ieeexplore.ieee.org/document/778245/>>. Acesso em: 10 dez. 2018.

R. ERICKSON AND D. MAKSIMOVIC. **Fundamentals of Power Electronics**. [s.l: s.n.].

RAY-LEE LIN; ZHI-QIANG WANG. 2.65 MHz Self-oscillating Electronic Ballast with Constant Lamp-Current Control for Metal Halide Lamp. In: 37TH IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE 2007, **Anais...** : IEEE, 2007.

SÁ JUNIOR, Edilson Mineiro. **Estudo de estruturas de reatores eletrônicos para LEDs de iluminação**. 2012. [s. l.], 2012.

SCHUBERT, E. Fred. **Light-emitting diodes**. [s.l.] : Cambridge University Press, 2006.

SEIDEL, A. R. **Técnicas de projeto para o reator eletrônico auto-oscilante empregando ferramentas de controle**. 2004. Universidade Federal de Santa Maria, [s. l.], 2004. Disponível em: <<https://repositorio.ufsm.br/handle/1/3695?show=full>>. Acesso em: 12 dez. 2018.

SEIDEL, Álysson Raniere; BISOGNO, Fabio Ecke; DO PRADO, Ricardo Nederson. A design methodology for a self-oscillating electronic ballast. **IEEE Transactions on Industry Applications**, [s. l.], v. 43, n. 6, p. 1524–1533, 2007.

SHRIVASTAVA, Ashish; SINGH, Bhim. LLC series resonant converter based LED lamp driver with ZVS. In: 2012 IEEE 5TH POWER INDIA CONFERENCE, PICONF 2012 2012, **Anais...** : IEEE, 2012.

SIERRA, J. A.; KAISER, W. Comparison of fluorescent lamp stabilization methods in the current-fed push-pull inverter. **IEEE Transactions on Industry Applications**, [s. l.], v. 36, n. 1, p. 105–110, 2000. Disponível em: <<http://ieeexplore.ieee.org/document/821804/>>. Acesso em: 10 dez. 2018.

STEIGERWALD, R. L. A comparison of half-bridge resonant converter topologies. In: APEC 1987 - 2ND ANNUAL IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION, CONFERENCE PROCEEDINGS 2015, **Anais...** [s.l: s.n.]

THOMAS ALVA EDISON. **Electric lamp**, US223898A, 1879.

TSYPKIN, Ya. Z. **Relay Control Systems**. [s.l.] : Cambridge University Press, 1984.

U.S. D.O.E. **Solid-State Lighting Research and Development - Multi-Year Program Plan**. [s.l: s.n.].

U.S. D.O.E. **Solid-State Lighting Research and Development - Multi-Year Program Plan**. [s.l: s.n.]. Disponível em: <https://www.researchgate.net/publication/320336172_2017_DOE_SSL_RD_Plan>.

U.S. D.O.E. SSL PROGRAM. **Energy Savings Forecast of Solid-State Lighting in General Illumination Applications**. [s.l: s.n.]. Disponível em: <https://energy.gov/sites/prod/files/2016/09/f33/energysavingsforecast16_2.pdf>.

VENTURINI, W. A. et al. Analysis and design methodology of a self-oscillating system based on integrated sepic half-bridge for LED lightning applications. In: 2013 BRAZILIAN POWER ELECTRONICS CONFERENCE, COBEP 2013 - PROCEEDINGS 2013, **Anais...** : IEEE, 2013. Disponível em: <<http://ieeexplore.ieee.org/document/6785255/>>. Acesso em: 11 dez. 2018.

WEI, Xiuqin. Design and analysis of class-E inverter with MOSFET nonlinear gate-to-drain and nonlinear drain-to-source capacitances. In: INTELEC, INTERNATIONAL TELECOMMUNICATIONS ENERGY CONFERENCE (PROCEEDINGS) 2016, **Anais...** : IEEE, 2016.

WILLIAMS, Ben. **A History of Light and Lighting**. 1999. Disponível em: <<https://web.archive.org/web/20130125190606/http://www.mts.net/~william5/history/hol.htm>>. Acesso em: 23 jan. 2012.

WILLIAMS, D. et al. Hamel locus design of self-oscillating DC–DC resonant converters. **IET Power Electronics**, [s. l.], v. 3, n. 1, p. 86, 2010. a. Disponível em: <<http://digital-library.theiet.org/content/journals/10.1049/iet-pel.2008.0263>>. Acesso em: 15 out. 2018.

WILLIAMS, D. et al. Hamel locus design of self-oscillating DC–DC resonant converters. **IET Power Electronics**, [s. l.], v. 3, n. 1, p. 86, 2010. b. Disponível em: <<http://digital-library.theiet.org/content/journals/10.1049/iet-pel.2008.0263>>. Acesso em: 27 set. 2017.

YANG, E. X.; LEE, F. C.; JOVANOVIĆ, M. M. Small-signal modeling of series and parallel resonant converters. In: [PROCEEDINGS] APEC '92 SEVENTH ANNUAL APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION 1992, **Anais...** : IEEE, 1992.

YOU, Jiang et al. Half-bridge LLC resonant converter design with GaN HEMT. In: 2016 IEEE 8TH INTERNATIONAL POWER ELECTRONICS AND MOTION CONTROL CONFERENCE, IPEMC-ECCE ASIA 2016 2016, **Anais...** : IEEE, 2016.

YU, T. H.; WU, L. M.; WU, T. F. Comparisons among self-excited parallel resonant, series resonant and current-fed push-pull electronic ballasts. In: PROCEEDINGS OF 1994 IEEE APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION - ASPEC'94 1994, **Anais...** : IEEE, 1994. Disponível em: <<http://ieeexplore.ieee.org/document/316368/>>. Acesso em: 10 dez. 2018.

ZHANG, Junming et al. A Hybrid Driving Scheme for Full-Bridge Synchronous Rectifier in LLC Resonant Converter. **IEEE Transactions on Power Electronics**, [s. l.], v. 27, n. 11, p. 4549–4561, 2012. Disponível em: <<http://ieeexplore.ieee.org/document/6107617/>>. Acesso em: 11 dez. 2018.