UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
CURSO DE GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Igor Bertoncello Barboza

CONVERSOR FLYBACK EM MODO DE CONDUÇÃO DESCONTÍNUA PARA CORREÇÃO DE FATOR DE POTÊNCIA E ALIMENTAÇÃO DE LUMINÁRIA LED

Santa Maria, RS
2019

Igor Bertoncello Barboza

CONVERSOR FLYBACK EM MODO DE CONDUÇÃO DESCONTÍNUA PARA CORREÇÃO DE FATOR DE POTÊNCIA E ALIMENTAÇÃO DE LÂMPADA LED

Trabalho de Conclusão de Curso apresentado ao Curso de Engenharia Elétrica, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Engenheiro Eletricista**.

Orientador: Ricardo Nederson do Prado, Dr. Eng.

Santa Maria, RS
2019

© 2019

Todos os direitos autorais reservados a Igor Bertoncello Barboza. A reprodução de partes ou do todo deste trabalho só poderá ser feita com autorização por escrito do autor. Endereço: Rua Coronel Niederauer, 265, Bloco 4, APTO 401, Bairro Noal, Santa Maria, Rio Grande do Sul, CEP 97020-160.

Fone +55 55 9 9186-1928. E-mail: igorbbarboza1@gmail.com

Igor Bertoncello Barboza

CONVERSOR FLYBACK EM MODO DE CONDUÇÃO DESCONTÍNUA PARA CORREÇÃO DE FATOR DE POTÊNCIA E ALIMENTAÇÃO DE LÂMPADA LED

Trabalho de Conclusão de Curso apresentado ao Curso de Engenharia Elétrica, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Engenheiro Eletricista**.

Aprovado em 19 de julho de 2019:

_____
Ricardo Nederson do Prado, Dr. Eng. (UFSM)
(Presidente/Orientador)

_____
Lucas Teixeira, Me. Eng. (UFSM)
(Membro Convidado)

_____
Theyllor Hentschke de Oliveira, Eng. (UFSM)
(Membro Convidado)

Santa Maria, RS
2019

AGRADECIMENTOS

À toda minha família, especialmente meu pai Nilton, minha mãe Liane e minha irmã Vitória, todo o amor, afeto e gratidão por fornecer recursos pessoais e financeiros que possibilitaram a minha trajetória de ensino superior.

Aqui registro toda a minha gratidão às pessoas que tornaram possível a minha caminhada até esse momento, seja através de ensinamentos técnicos e pessoais ou momentos agradáveis na convivência diária, que com certeza tornou inesquecível tudo que já vi, senti e vivi na UFSM. Agradeço também aos servidores, professores, técnicos e colaboradores pela camaradagem e assistência diária, em diversos assuntos acadêmicos, tornando mais fácil o encaminhamento de documentos e uma rotina feliz.

Uma menção honrosa e extremamente especial aos meus colegas e amigos, dentre os quais muitos me acompanham desde o início desses 4 anos e meio de graduação, entre estudos e pausas (muitas para festas) construindo histórias para a vida toda.

É indescritível, em linguagem escrita, o carinho e o agradecimento eterno que aqui registro ao grupo de pesquisa GEDRE, que se tornou minha segunda família, com o passar do tempo, no qual eu adquiri uma vivência de projeto, simulação e prática sensacionais, impossível de ser conquistada apenas com disciplinas de graduação, além de crescimento e amadurecimento pessoais incríveis, muito além do que eu esperava quando ingressei.

Dedico também um carinho especial à mulher que me ensinou os princípios básicas da área que embasa o desenvolvimento desse trabalho, Priscila Ertmann Bolzan, da qual fui aluno de iniciação científica durante o mestrado e que, com muita dedicação, paciência e atenção, soube me ensinar o que era preciso, no momento certo e com uma didática vocacional. Agradeço ao meu orientador Ricardo Nederson do Prado, por todos os conselhos, paciência e disponibilidade para quaisquer dúvidas no âmbito do Iniciação Científica que tenha surgido ao longo desses anos.

Aos colegas memoráveis do GEDRE, Rudimar, Abner, José, João Renato, Adrion, Carlos, João Brum, Christian, Felipe, Jean James, Wadley, Robert e Evens, Pedro e Bruno.

Aos amigos e futuros engenheiros Jefferson, Fernando, Micael, Lucas Bueno, Gabriel Nogueira, Lucas Ribeiros Nunes, Renan, Halisson, Eduardo, Alex, João Pedro, Giancarlo, Guilherme Maschio, Konrad, Breno, Lucas e William, futuros engenheiros, por todo o auxílio e amizade construída ao longo do tempo. Aos funcionários Vinicius, Eduardo e Valente, por toda a amizade e camaradagem.

Aos amigos de vida Mauro, Gian, Vitor Nunes, Roger (Piscinica), Patric, Vinicius Rolim, Marcos, Vitor, Jahilton e Otávio por todos os memoráveis momentos vividos, por todos os conhecimentos e vivências compartilhadas.

Grato pela ajuda fornecida, para a realização da parte experimental desse trabalho, por Renan Rodrigo Duarte, por toda sua paciência e disponibilidade para resolução de dúvidas (além da organização do GEDRE, da qual é responsável por boa parte), por Lucas Teixeira, pela disponibilidade e atenção quando quer que fosse necessário, por Carlos Conrad, que auxiliou em vários dúvidas em bancada e, juntamente com o Renan Duarte, desenvolveu o *Gate Driver* utilizado nesse trabalho, e por Lucas Ribeiro Nunes, que desenvolveu o gerador PWM que, com sucesso, permitiu o comando correto do interruptor. Agradeço também aos pós-graduandos Felipe, Thaís, Veridiane, Leonardo, Jean e Theyllor, especialmente a esses dois últimos, que foram imprescindíveis na resolução de várias dúvidas pontuais relativas a esse trabalho.

"A vida é uma questão de perspectiva."

Autor desconhecido

RESUMO

CONVERSOR FLYBACK EM MODO DE CONDUÇÃO DESCONTÍNUA PARA CORREÇÃO DO FATOR DE POTÊNCIA E ALIMENTAÇÃO DE LÂMPADA LED

AUTOR: IGOR BERTONCELLO BARBOZA

ORIENTADOR: RICARDO NEDERSON DO PRADO

Com a intensa utilização de energia elétrica – residencial ou industrial - pela sociedade contemporânea, é preciso garantir a qualidade da mesma e, simultaneamente, assegurar a eficiência no processamento dela, de modo a evitar o desperdício e reduzir as perdas do sistema. Atualmente o fator de potência (FP) - razão entre as potências ativa e aparente em uma carga, ou também a diferença angular entre tensão e corrente elétrica na mesma, é um dos parâmetros fundamentais para a análise dessa qualidade. Quanto maior o FP, menor é a defasagem angular entre essas grandezas elétricas, isto é, mais potência ativa está alimentando a carga para uma certa potência aparente, de modo que é incrementado o aproveitamento dessa energia para realizar o mesmo trabalho. Por isso, técnicas e topologias de conversores para correção de fator de potência (CFP) são adaptadas e/ou desenvolvidas, visando garantir elevado FP e reduzir a DHT (do inglês *Total Harmonic Distortion*) das formas de onda de tensão e corrente, procurando garantir também uma eficiência satisfatória para a topologia em questão. Esse trabalho visa, através de um estudo de caso, encontrar uma solução satisfatória para alimentar uma lâmpada LED, garantindo também baixa THD, elevado rendimento e alto FP para esse circuito de potência. Pela simplicidade de projeto e bem-sucedida utilização em trabalhos anteriores, os tradicionais conversores Buck e Buck-Boost são estudados, a fim de alimentar uma lâmpada LED com potência média de 15W. Topologias integradas envolvendo esses circuitos são pesquisadas, nos meios acadêmico e profissional, para verificar a possibilidade de adaptação das mesmas à proposta desse estudo.

Palavras-chave: Correção de fator de potência; conversor *Flyback*; DHT; lâmpada LED.

ABSTRACT

FLYBACK CONVERTER IN DISCONTINUOUS CONDUCTION MODE FOR POWER FACTOR CORRETION AND LED LAMP FEEDING

AUTHOR: IGOR BERTONCELLO BARBOZA

ADVISOR: RICARDO NEDERSON DO PRADO

With the intensive use of electrical energy – residential or industrial – by the contemporary society, it is necessary to guarantee the quality and, at the same time, to ensure the processing efficiency of it, in order to avoid the waste of energy and reduce the system losses. Nowadays the power factor (PF) – ratio between the active and the apparent power in a load, and also the angular mismatch between electrical voltage and current in the specific load, is one of the essential parameters to this quality analysis. The bigger the PF is, the smaller is going to be the angular mismatch between these electrical quantities, that is, more active power is feeding the load for a certain apparent power, so that is elevated the energy exploitation to accomplish the same work. Because of it, techniques and converter topologies for power factor correction (PFC) are adapted and/or developed, aiming to guarantee high PF and reduce the THD (Total Harmonic Distortion) of the voltage and current waveforms too and to ensure a satisfactory performance (in this case, efficiency) for the current topology. This work has the objective of, through a study of case, to find a satisfactory solution to feed a LED lamp, providing also a low THD, high performance and high PF for this power circuit. For the project simplicity and successful utilization in previous works, the traditional converters Buck and Buck-Boost are studied aiming to feed a LED lamp with a 15W nominal power. Integrated topologies involving these circuits are researched, at the academia and professional environments, to verify the adjusting possibility of them to the proposal of this study

Keywords: Power factor correction; Flyback converter; THD; LED lamp.

LISTA DE ILUSTRAÇÕES

Figura 2.1 - Lâmpada LED carga (não-linear) para a realização desse trabalho..... 17
Figura 2.2 - Modelo elétrico equivalente de um LED 17
Figura 3.1 - Triângulo de Potências..... 22
Figura 4.1 - Correntes nos indutores acoplados do conversor Flyback em cada etapa de operação..... 27
Figura 4.2 - Tensões nos enrolamentos primário, secundário e no interruptor do conversor *Flyback* em cada etapa de operação..... 28
Figura 4.3 - Esquemático de um Conversor Flyback 30
Figura 4.4 - Circuito equivalente da 1ª Etapa de Operação do conversor *Flyback* em MCD 32
Figura 4.5 - Circuito equivalente da 2ª Etapa de Operação do Flyback em MCD 33
Figura 4.6 - Circuito equivalente da 3ª Etapa de Operação do Flyback em MCD 34
Figura 5.1 - Conversor *Flyback* em MCD para CFP proposto 35
Figura 5.2 - Modelo elétrico da lâmpada LED tubular, ensaiado em laboratório pelo autor 38
Figura 5.3 - Circuito equivalente da 1ª etapa de operação do conversor *Flyback* em MCD proposto 40
Figura 5.4 - Circuito equivalente da 2ª etapa de operação do conversor *Flyback* em MCD proposto 41
Figura 5.5 - Circuito equivalente da 3ª etapa de operação do conversor *Flyback* em MCD proposto 41
Figura 5.6 - Curva de magnetização do Material IP12 44
Figura 5.7 - Configuração dos snubbers RCD dissipativos (a) Tipo I ; (b) Tipo II..... 54
Figura 5.8 - Esquemático de simulação do conversor *Flyback* em MCD para CFP 57
Figura 5.9 - Formas de onda de tensão ($VinCA$, em vermelho) e corrente de entrada ($IinCA$,, em azul escuro, com módulo ampliado em 500 vezes, para permitir melhor visualização em comparação à $VinCA$) da rede elétrica, considerada puramente..... 57
Figura 5.10 - *FFT* da corrente de entrada ($IinCA$, em vermelho), com zoom em 100kHz, frequência que se deseja atenuar com o projeto do filtro de entrada..... 58
Figura 5.11 - Formas de onda das potências de entrada (Pin, em vermelho) e de saída (Po, em azul escuro)..... 59

Figura 5.12 - Forma de onda da corrente na lâmpada LED (Io, em vermelho) 59

Figura 5.13 - Forma de onda da tensão na lâmpada LED (Vo, em vermelho) 60

Figura 5.14 - Forma de onda da tensão no interruptor SW (VDS, em vermelho) 60

Figura 5.15 - Esquemático, no Altium Designer©, da PCI do conversor *Flyback* desse trabalho 61

Figura 5.16 - *Layout* da PCI de potência, no Altium Designer©, do conversor *Flyback* em estudo 62

Figura 6.1 - Fotografia do sistema eletrônico implementado e pronto para testes, incluindo o conversor *Flyback* em MCD para CFP e o circuito de comando (Geração do *PWM* + *Gate Driver*) 66

Figura 6.2 - Fotografia da bancada completa para a realização de atividade experimental 67

Figura 6.3 - Forma de onda do sinal *PWM*, tensão de comando VGS do interruptor (CH1, em amarelo, 5V/div.) 68

Figura 6.4 - Formas de onda da tensão de entrada $VinCA$ (CH1, em amarelo, 200V/div.) e da corrente de entrada $IinCA$ (CH2, em verde, 500mA/div.) do sistema 71

Figura 6.5 - *FFT* da corrente de entrada $IinCA$ (CH2, em verde, 20mA/div.) 72

Figura 6.6 - Verificação das potências de entrada Pin ($VinCC$ em CH1, em amarelo, 100V/div.; $VinCC$ em CH2, em verde, 100mA/div.) e de saída Po (Vo em CH3, em azul, 15V/div.; Io em CH4, em rosa, 100mA/div.) 74

Figura 6.7 - Forma de onda da corrente na lâmpada LED, $ILED$ (CH4, em rosa, 100mA/div.) 75

LISTA DE TABELAS

Tabela 2.1 - Valores padrão da lâmpada LED tubular ZL-2810 16
Tabela 5.1 - Parâmetros principais para o projeto do conversor. 36
Tabela 5.2 - Características magnéticas e construtivas para o projeto dos indutores acoplados 44
Tabela 5.3 - Comparação entre as Características dos Tipos de Snubbers..... 55
Tabela 5.4 - Dados das indutâncias medidas em comparação aos valores de projeto.. 63
Tabela 6.1 - Resultados experimentais do sistema do Conversor Flyback em MCD para CFP, em condições nominais de operação 69
Tabela 6.2 - Comparação entre os Principais Valores de Projeto e os Resultados obtidos por Simulação e Experimentalmente..... 70
Tabela 6.3 - Verificação da IEC 61000-3-2, Classe C, para $P < 25\ W$..... 73

LISTA DE SIGLAS

FP	Fator de potência
CFP	Correção do fator de potência
DHT	Distorção harmônica total
LED	Diodo emissor de luz
CP	Controle de potência
MCD	Modo de condução descontínua
UV	Ultravioleta
IF	Infravermelho
IRC	Índice de Reprodução de Cores
P	Potência ativa (ou real)
Q	Potência reativa
S	Potência aparente (ou complexa)
j	Unidade imaginária
EMI	Interferência eletromagnética
LEDs	Lâmpada LED
PWM	Modulação por largura de pulso
TVS	Dispositivo eletrônico supressor de tensão transitória (ou transiente)
FFT	Transformada Rápida de Fourier
PCI	Placa de circuito impresso
RP	Regime permanente
RT	Regime transitório
RSP	Resistor Sem Perdas
RSE	Resistência em Série Equivalente

LISTA DE SÍMBOLOS

t	Tempo
R_{eq}	Resistência equivalente da lâmpada LED
V_{th}	Tensão de limiar (ou de joelho) da lâmpada LED
V_o	Tensão de saída do conversor Flyback
I_o	Corrente de saída do conversor Flyback
V_{RMS}	Tensão eficaz
I_{RMS}	Corrente eficaz
$V_{in_{CA}}$	Tensão de entrada na entrada do conversor (rede elétrica)
$V_{in_{RMS}}$	Tensão eficaz da rede elétrica
$V_{in_{CA_p}}$	Tensão de pico da rede elétrica
$V_{in_{CA}}(t)$	Função tensão elétrica na entrada do sistema (rede elétrica)
$I_{in_{CA}}$	Corrente de entrada na entrada do sistema (rede elétrica)
$I_{in_{RMS}}$	Corrente eficaz de entrada do sistema (rede elétrica)
$I_{in_{CA}}(t)$	Função corrente elétrica na entrada do conversor (rede elétrica)
f_{REDE}	Frequência da rede elétrica
T_{REDE}	Período da rede elétrica
I_{RMS}	Corrente eficaz
φ	Ângulo do fator de potência
D_F	Fator de deslocamento de fase
V_1	Amplitude da tensão de entrada $V_{in_{CA}}(t)$ na frequência fundamental
I_1	Amplitude da corrente de entrada $I_{in_{CA}}(t)$ na frequência fundamental
d_F	Fator de distorção
d	Razão cíclica
i_p	Corrente no indutor acoplado primário
i_s	Corrente no indutor acoplado secundário
N_p	Número de espiras do indutor acoplado primário
N_s	Número de espiras do indutor acoplado secundário
f_s	Frequência de comutação do interruptor SW
T_s	Período de comutação do interruptor SW
L_p	Indutor acoplado primário (magnetizante)
L_s	Indutor acoplado secundário
L_{p_d}	Indutância de dispersão de L_p
L_{s_d}	Indutância de dispersão de L_s
T_{ON}	Tempo de condução do interruptor SW
V_p	Tensão entre os terminais de L_p
V_s	Tensão entre os terminais de L_s
r_d	Resistência dinâmica em condução de um diodo
V_f	Tensão de limiar de um diodo, a partir da qual ele conduz
t_{rr}	Tempo de recuperação reversa de um diodo
C_o	Capacitor de saída
V_{C_o}	Tensão entre os terminais do capacitor C_o

SW	Interruptor
R_L	Resistência de carga
i_D	Corrente em um diodo
L_f	Indutor de filtro
C_f	Capacitor de filtro
N_f	Número de espiras de L_f
D_1 - D_4	Diodos da Ponte Retificadora de Onda Completa
D_5	Diodo eletricamente conectado ao secundário do Flyback
D_6	Diodo em série com o TVS
P_{in}	Potência média de entrada do conversor Flyback
P_o	Potência média de saída do conversor Flyback
η	Eficiência energética do conversor Flyback
$V_{in_{CC_{pk}}}$	Tensão de pico de entrada do conversor Flyback
ΔV_{LED}	Variação máxima de tensão na lâmpada LED
$\Delta V_{LED}\%$	Variação percentual de tensão na lâmpada LED
I_{LED}	Corrente na lâmpada LED
$I_{LED_{MAX}}$	Corrente máxima na lâmpada LED, em RP
$I_{LED_{MIN}}$	Corrente mínima na lâmpada LED, em RP
ΔI_{LED}	Variação máxima de corrente na lâmpada LED
$\Delta I_{LED}\%$	Variação percentual de corrente na lâmpada LED
$V_{o_{REAL}}$	Tensão real média de saída da lâmpada LED
$V_{o_{MIN}}$	Tensão mínima de saída da lâmpada LED
$I_{p_{pk}}$	Corrente de pico no indutor acoplado primário
$t_{SW_{off}}$	Tempo, dentro de T_s, em que o interruptor SW está aberto
t_{SW_2}	Tempo de duração da segunda etapa de operação do Flyback em MCD
t_{SW_3}	Tempo de duração da terceira etapa de operação do Flyback em MCD
$I_{s_{pk}}$	Corrente de pico no indutor acoplado secundário
n	Relação de espiras
B	Densidade de fluxo magnético (ou indução magnética)
H	Intensidade de campo magnético
ΔB	Variação máxima da densidade de fluxo magnético (ou indução magnética)
B_{MAX}	Densidade de fluxo magnético (indução magnética) na saturação
A_e	Área efetiva da seção transversal do núcleo ferromagnético
l_e	Comprimento efetivo do caminho magnético no núcleo ferromagnético
μ_0	Permeabilidade magnética absoluta
μ_r	Permeabilidade magnética relativa
μ	Permeabilidade magnética total
g	Entreferro
W_g	Energia armazenada no entreferro

l_T	Comprimento total do entreferro
l_g	Comprimento do entreferro para cada um dos ramos do núcleo tipo E
S_c	Área da seção transversal do condutor
J_{MAX}	Densidade máxima de corrente elétrica do conversor Flyback
$I_{p_{RMS}}$	Corrente eficaz no indutor acoplado primário
$I_{s_{RMS}}$	Corrente eficaz no indutor acoplado secundário
S_p	Área da seção transversal do condutor de L_p
S_s	Área da seção transversal do condutor de L_s
n_C	Número de condutores de indutor C
n_{L_p}	Número de condutores que compõem L_p
n_{L_s}	Número de condutores que compõem L_s
A_{L_p}	Área total ocupada por L_p
A_{L_s}	Área total ocupada por L_s
p_E	Índice de possibilidade de execução do projeto
f_c	Frequência de corte de Filtro Passa-Baixas
$I_{L_{f_p}}$	Corrente de pico em L_f
$I_{L_{f_{RMS}}}$	Corrente eficaz em L_f
S_{L_f}	Área da seção transversal do condutor de L_f
n_{L_f}	Número de condutores que compõem L_f
ΔV_o	Ondulação da tensão de saída V_o
$i_{C_o}(t)$	Função corrente elétrica em C_o
$i_s(t)$	Função corrente elétrica em L_s
t_1	Instante de tempo que i_{L_s} torna-se maior que I_o
t_2	Instante de tempo que i_{L_s} torna-se menor que I_o
$V_{in_{CA}}(t_1)$	Tensão da rede elétrica em t_1
$V_{refletida}$	Tensão de L_s referida a L_p
V_{RET}	Tensão máxima de entrada retificada
V_{DS}	Tensão entre os terminais Dreno (D) e Fonte (S)
$V_{DS_{MAX}}$	Tensão máxima entre os terminais Dreno (D) e Fonte (S)
V_{DS_R}	Tensão de ruptura (queima) do interruptor SW, determinada pelo fabricante
$R_{DS_{ON}}$	Resistência em condução do interruptor SW
$V_{in_{CC}}$	Tensão de entrada do conversor Flyback
$I_{in_{CC}}$	Corrente de entrada do conversor Flyback
V_{GS}	Tensão de comando do interruptor SW

SUMÁRIO

1 INTRODUÇÃO 12
1.1 OBJETIVOS 12
1.2 MOTIVAÇÃO 13
1.3 ESTRUTURA DO TRABALHO 13
2 ILUMINAÇÃO ARTIFICIAL: LÂMPADAS LED 15
2.1 SURGIMENTO E CONTEXTUALIZAÇÃO 15
2.2 LâMPADA LED UTILIZADA 16
3 CONCEITO E CORREÇÃO de FATOR DE POTÊNCIA 18
3.1 CONCEITO DE FATOR DE POTÊNCIA 18
3.2 CORREÇÃO DE FATOR DE POTÊNCIA: TÉCNICAS E TOPOLOGIAS 22
4 CONVERSOR FLYBACK EM MODO DE CONDUÇÃO DESCONTÍNUA ... 26
4.1 CARACTERIZAÇÃO DO MODO DE CONDUÇÃO DESCONTÍNUA 27
4.2 CONVERSOR FLYBACK (BUCK-BOOST ISOLADO) 28
4.3 INDUTORES ACOPLADOS 30
4.4 ETAPAS DE OPERAÇÃO DO CONVERSOR FLYBACK EM MCD 31
4.4.1 PRIMEIRA ETAPA DE OPERAÇÃO 31
4.4.2 SEGUNDA ETAPA DE OPERAÇÃO 32
4.4.3 TERCEIRA ETAPA DE OPERAÇÃO 33
5 PROJETO, SIMULAÇÃO E IMPLEMENTAÇÃO 35
5.1 PROJETO 35
5.1.1 PARÂMETROS DE ENTRADA 36
5.1.2 PONTE RETIFICADORA DE ONDA COMPLETA 37
5.1.3 MODELO EQUIVALENTE DA LÂMPADA LED 37
5.1.4 PROJETO DOS INDUTORES ACOPLADOS 39
5.1.5 PROJETO DO FILTRO DE ENTRADA 48
5.1.6 CAPACITOR DE SAÍDA 50
5.1.7 CIRCUITO *SNUBBER* 52
5.1.8 SELEÇÃO DOS DIODOS D5 e D6 56
5.2 SIMULAÇÃO 56
5.3 IMPLEMENTAÇÃO 61
5.3.1 LAYOUT DA PCI 61
5.3.2 CONFECÇÃO DOS INDUTORES 62

5.3.3 CIRCUITO DE COMANDO DO INTERRUPTOR 63
5.3.4 ALIMENTAÇÃO DO CIRCUITO DE POTÊNCIA 64
5.3.5 DISPOSITIVOS DE PROTEÇÃO 64
6 RESULTADOS EXPERIMENTAIS E CONCLUSÃO 65
6.1 EXPOSIÇÃO DOS RESULTADOS EXPERIMENTAIS 65
6.2 DISCUSSÃO E CONSIDERAÇÕES FINAIS 76
REFERÊNCIAS BIBLIOGRÁFICAS 79
APÊNDICE A – CONVERSORES CC-CC FUNDAMENTAIS 82
CONVERSOR BUCK 82
CONVERSOR BOOST 82
CONVERSOR BUCK-BOOST 83
APÊNDICE B – GERAÇÃO DO SINAL PWM 84
APÊNDICE C – CIRCUITO DE COMANDO: GATE DRIVER ISOLADO 92

1 INTRODUÇÃO

Atualmente, as lâmpadas LED (do inglês *Light-emiting diodes*, em português, Diodos emissores de luz) estão se tornando cada vez mais utilizadas, possuindo vantagens em relação às demais fontes de iluminação convencionais, como lâmpadas de vapor de sódio, vapor de mercúrio, incandescentes, fluorescentes (principalmente), entre outras, principalmente devido à sua elevada eficiência luminosa,

Nas últimas décadas, a demanda cada vez maior por energia elétrica, incluindo no setor da iluminação artificial – pública ou privada - tornou necessário garantir a qualidade e a eficiência na utilização da mesma. Assim o Fator de Potência (FP) tornou-se um parâmetro significativo para essa garantia, motivo pelo qual são desenvolvidas novas técnicas e topologias de conversores estáticos para aumentar esse parâmetro, de acordo com a regulamentação e a aplicação desejada.

O presente trabalho foi desenvolvido com o intuito de projetar, simular, por meio de análise computacional, e implementar um conversor estático de potência capaz de realizar a Correção de Fator de Potência (CFP), redução da Distorção Harmônica Total (DHT) e, se possível, com uma eficiência energética (ou rendimento) η satisfatória para a aplicação desejada.

1.1 OBJETIVOS

Esse estudo de caso tem por objetivo alimentar uma lâmpada LED com potência média de 15W, promovendo, ao mesmo tempo, a CFP do conversor estático que a aciona, uma baixa DHT para a mesma, em relação à rede elétrica convencional (220Vrms, 60Hz), atendendo à essa demanda de potência na lâmpada LED. As normas a serem atendidas para o FP e a DHT são, respectivamente, a Resolução Normativa (RN) nº 414 da ANEEL (Agência Nacional de Energia Elétrica) e a Portaria nº 389 do INMETRO (2014) (especificamente para lâmpadas LED tubulares); e a norma internacional IEC 61000-3-2, Classe C para potência (P) menores que $25W$.

1.2 MOTIVAÇÃO

O interesse para a realização desse trabalho surgiu, após o breve estudo relatado acima, devido à situação da importância de um nível aceitável de FP, que garanta a qualidade da energia, bem como a limitação das amplitudes de harmônicas injetadas na rede pelo conversor estático.

Num primeiro momento, realizou-se o projeto e a simulação de dois circuitos estáticos tradicionais, *Buck* e *Buck-Boost*, em cascata nessa ordem. Constatou-se, nos resultados dessa simulação, que, além de apresentar baixa eficiência e alta DHT, muito acima dos valores da IEC 61000-3-2 Classe C, na qual se enquadra a carga de iluminação (lâmpada LED), o FP obtido, sem a aplicação de topologias ou técnicas adequadas para a CFP, era inadequado, bem abaixo do FP mínimo exigido pela RN nº 414 da ANEEL pela Portaria nº 389 do INMETRO, um FP de 0,92.

Assim, o presente trabalho é um estudo de caso e foi desenvolvido com dois objetivos principais: 1) alimentar a carga com a potência desejada (lâmpada LED em 15W de potência média) e 2) corrigir o FP na entrada do sistema eletrônico implementado.

1.3 ESTRUTURA DO TRABALHO

Esse trabalho é dividido em seis capítulos, sendo o presente o primeiro.

No Capítulo 2, é elaborada uma apresentação sobre lâmpada LED, detalhando suas características e muitas das vantagens em relação às demais fontes de iluminação convencionais, motivo pelo qual foi escolhida como carga para o presente trabalho, bem como a atual importância dessa tecnologia para a humanidade.

Ao longo do Capítulo 3, é explicado o conceito de fator de potência, parâmetro essencial nesse estudo. É apresentada uma revisão bibliográfica a respeito de várias técnicas e topologias de conversores utilizados para a correção do fator de potência, detalhando as principais delas com respeito ao seu modo de funcionamento. Ao final desse capítulo, é definida a topologia selecionada para o desenvolvimento desse estudo: um conversor *Flyback* operando em MCD (Modo de Condução Descontínua).

No Capítulo 4, uma análise detalhada a respeito da topologia, do modo de funcionamento, das principais formas de onda e características fundamentais do conversor *Flyback* em MCD é elaborada, integrada à explicação desse último conceito.

No Capítulo 5, o projeto, a simulação e a implementação do conversor *Flyback* operando em MCD para CFP e alimentação de uma lâmpada LED em 15 Watts são apresentados com detalhes, descrevendo todos os parâmetros e variáveis utilizadas na realização desse trabalho.

No Capítulo 6, os resultados experimentais são exibidos e analisados, de acordo com o que é esperado pelo projeto e com o que foi obtido pelos resultados de simulação. Ainda nesse capítulo, são feitas as considerações finais desse projeto, determinando não apenas os principais resultados obtidos, mas também outras verificações que confirmam a importância desse trabalho, além de sugestões e opiniões para a complementação futura do mesmo.

2 ILUMINAÇÃO ARTIFICIAL: LÂMPADAS LED

2.1 SURGIMENTO E CONTEXTUALIZAÇÃO

Com o passar do tempo, os seres humanos tornaram-se cada vez mais dependentes das fontes de iluminação artificiais, seja para trabalho, estudo, entretenimento ou até mesmo descanso. Ao mesmo tempo, aliada à necessidade de utilizar essas fontes luminosas em períodos do dia – ou mesmo locais fechados – em que a incidência do sol não ocorre, surgiu a preocupação em reduzir o consumo de energia elétrica para o acionamento desses sistemas de iluminação (BOLZAN, 2017), para reduzir os gastos financeiros com energia elétrica e aumentar a eficiência luminosa, gerando mais luz com menor potência demandada.

Atualmente, estima-se que a iluminação artificial corresponde a cerca de 20% de toda energia elétrica mundialmente consumida, sendo aproximadamente 25% desse valor demandado para iluminação pública (INTERNATIONAL ENERGY AGENCY, 2005).

Uma das primeiras fontes de luz artificial conhecidas foi a lâmpada incandescente, conquanto apresentasse uma eficiência em torno de 10%, dissipando o restante da energia na forma de calor, por Efeito Joule. Ao final dos anos 1930, surgiu a fonte de iluminação que ainda hoje é a mais utilizada: a lâmpada fluorescente. Inventada pelo sérvio Nikola Tesla, ela emite luminosidade por meio de ondas eletromagnéticas e possui elevada eficiência, embora emita raios UVs e IFs, nocivos à saúde humana e animal, possua baixa vida útil e menor eficiência luminosa em relação à uma nova tecnologia surgida na década de 60: a lâmpada LED.

As lâmpadas LED podem ser divididas em 3 categorias principais: sinalização, alto brilho e potência. Nessa aplicação, uma lâmpada LED de potência é utilizada como fonte de luz para iluminação artificial de interiores. Esse tipo de lâmpadas, sejam elas do tipo bulbo (compacto) ou tubular, têm sido cada vez mais valorizadas no mercado, especialmente devido a características como elevada eficiência luminosa, longa vida útil e alto Índice de Reprodução de Cores (IRC). Atualmente, os dois últimos parâmetros mencionados podem chegar a, respectivamente, de acordo com o tipo de material e do fabricante, 250 lm/W (Lúmens por Watt) (DUPUIS et al., 2014) e 60.000 horas (com 80% da luminosidade de fábrica) (LUZ, 2013).

Os LEDs são formados, basicamente, pela sobreposição de camadas de semicondutores, seja de material AlInGap (Fosfeto de alumínio-índio-gálio) ou, o mais comumente utilizado, InGaN (Nitrido de índio-gálio) (LUZ, 2013).

Principalmente devido a essas razões, as lâmpadas LED tendem a ocupar, progressivamente (COLE; DRISCOLL, 2014 apud BOLZAN, 2017), o espaço de fontes de iluminação convencionais, como incandescentes, HPS (do inglês *High Pressure Sodium*, Lâmpadas de Sódio de Alta Pressão) e, principalmente, fluorescentes, hoje líderes de mercado, embora emitam raios UVs, IFs, possuam baixa eficiência luminosa (90 lm/W) e menor vida útil (20.000 horas) (OSRAM, 2013) em relação às lâmpadas LED.

Como carga luminosa, as lâmpadas LED apresentam ainda a facilidade de dimerização, ou seja, de alterar sua intensidade luminosa que é diretamente proporcional à corrente elétrica que nela circula (SEENUANSAKULNEE; PHANKONG, 2019).

Há lâmpadas LED em diferentes invólucros e formatos, sendo os modos compacto (bulbo) e tubular os mais conhecidos. As lâmpadas LED compactas apresentam *driver* (circuito de acionamento) interno, enquanto as tubulares variam, pois algumas podem comportar o *driver* internamente por terem diâmetros maiores, enquanto outras possuem *driver* externo, devido ao tamanho reduzido do diâmetro.

2.2 LÂMPADA LED UTILIZADA

Por questões de disponibilidade e custo, foi utilizada a lâmpada LED tubular ZL-2810, representada na Figura 2.1, da empresa Zagonel©, cujas principais características de fábrica constam na Tabela 2.1.

Tabela 2.1 - Valores padrão da lâmpada LED tubular ZL-2810

Grandeza	**Valor (e unidade ou dimensão) correspondentes**
Potência Nominal	22 W
Diâmetro	T8
Comprimento	120 cm
Vida útil	50.000 horas
Temperatura de cor	4.000 K (cor neutra)

Fonte: Autor a partir do catálogo de produtos da empresa Zagonel©.

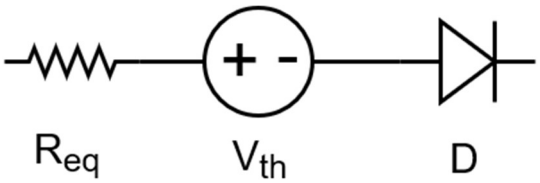
Figura 2.1 - Lâmpada LED carga (não-linear) para a realização desse trabalho

Fonte: Catálogo de produtos da empresa Zagonel©.

A curva de corrente em função de tensão de um exemplar dessa lâmpada LED é extraída experimentalmente pelo próprio autor, a fim de conhecer os principais parâmetros elétricos da mesma, representados pelo modelo elétrico mostrado na Capítulo 5, quando se torna fundamental para o projeto do circuito de acionamento.

Nesse modelo, encontram-se os valores dos parâmetros resistência equivalente em torno do ponto de operação, R_{eq}, e tensão de limiar V_{th}, quando a lâmpada LED entra em condução e começa a emitir luz. Enfatiza-se também que LEDs são diodos, que só conduzem quando diretamente polarizados, o que exige o cuidado de conexão para a correta polarização ao aplicar a tensão de saída V_o do conversor à lâmpada LED. O modelo genérico de qualquer LED é mostrado na Figura 2.2.

Figura 2.2 - Modelo elétrico equivalente de um LED



Fonte: Autor.

3 CONCEITO E CORREÇÃO DE FATOR DE POTÊNCIA

O Fator de Potência (FP) é um indicador da qualidade da energia elétrica, que demonstra o quão em fase está a corrente drenada da rede elétrica (no Brasil, 127 ou 220 V_{RMS}, 60 Hz) com relação à tensão da mesma, imposta pelo sistema elétrico de potência.

3.1 CONCEITO DE FATOR DE POTÊNCIA

Em um sistema eletrônico, o fator de potência é a relação entre a potência ativa (ou real) P e a potência aparente (ou complexa) S na conexão do sistema à rede, descrito pela Equação (3.1).

$$FP = \frac{P}{S} = \frac{Potência\ Real\ (em\ Watts)}{Potência\ Aparente\ (em\ Volt - Ampère)} \tag{3.1}$$

A potência ativa P é calculada com base no produto entre os valores instantâneos de $V_{in_{CA}}(t)$ e $I_{in_{CA}}(t)$ em um ciclo completo de rede T_{REDE} e é expressa na Equação (3.2), que adapta as equações de (KEOGH, 2010) para a aplicação desse estudo.

$$P = \frac{1}{T_{REDE}} \int_0^{T_{REDE}} V_{in_{CA}}(t)\ I_{in_{CA}}(t) dt \tag{3.2}$$

Em que:

P é a potência ativa, em Watts (W);
T_{REDE} é o período de rede elétrica, em Segundos (s);
$V_{in_{CA}}(t)$ é a função tensão elétrica, em Volts (V);
$I_{in_{CA}}(t)$ é a função corrente elétrica, em Ampère (A).

Já a potência aparente S, apresentada na Equação (3.3) (KEOGH, 2010), é o produto entre V_{RMS} e I_{RMS} no mesmo ponto de medição de P.

$$S = V_{RMS}\, I_{RMS} = \sqrt{\frac{1}{T_{REDE}} * \int_0^{T_{REDE}} V_{in_{CA}}(t)^2 dt}\ \sqrt{\frac{1}{T_{REDE}} * \int_0^{T_{REDE}} I_{in_{CA}}(t)^2 dt} \tag{3.3}$$

Em que:

V_{RMS} é o valor eficaz da tensão $V_{in_{CA}}(t)$ em um período de rede T_{REDE}
I_{RMS} é o valor eficaz da corrente $I_{in_{CA}}(t)$ em um período de rede T_{REDE}

$V_{in_{CA}}(t)$, $I_{in_{CA}}(t)$ e S possuem amplitudes e fases próprias, de modo que essas grandezas podem ser expressas em eixos reais e imaginários (em coordenadas retangulares) ou em módulo e ângulo (ou fasor), em coordenadas polares.

A representação da potência aparente S em coordenadas retangulares é amplamente utilizada e possui sua representação matemática expressa na Equação (3.4):

$$S = P + j\,Q \tag{3.4}$$

As grandezas $V_{in_{CA}}(t)$ e $I_{in_{CA}}(t)$, periódicas no tempo e analisadas individualmente, podem ser aproximadas por um somatório de senoides (que são infinitas, porém é corriqueiro analisar as de amplitudes mais significativas), cada uma dessas referente a uma harmônica (frequência múltipla da fundamental, com amplitude e fase próprias), conquanto a frequência de interesse seja a frequência fundamental.

Geralmente, um baixo FP ocorre devido à demanda de mais potência reativa pelo sistema, necessária para magnetizar cargas indutivas, como transformadores, geradores e motores de indução e Lâmpadas de Descarga de Alta Pressão (classificadas como *HID*, do inglês *High Intensity Discharge*) (TSE, 2005). Os próprios conversores estáticos possuem elementos reativos para funcionarem, como os indutores e os transformadores, constituídos por núcleos de materiais ferromagnéticos (ferrite, por exemplo), responsáveis por acréscimo significativo em volume e peso dos conversores.

Ao alimentar uma carga resistiva (linear, em que tensão e corrente são proporcionais e em fase), sem indutâncias nem capacitâncias envolvidas, seja intrinsecamente ou por inserção dos componentes eletrônicos (indutores e capacitores), por uma fonte de tensão CA ideal, então a potência real (ou média) P torna-se igual à potência aparente (ou complexa) S, bem como a

tensão e a corrente no resistor, por estarem em fase entre si, resultam em um FP unitário na entrada da rede.

A existência de indutores e capacitores em um circuito reduz o FP pois, mesmo sendo elementos lineares, eles provocam defasagem angular da corrente $I_{in_{CA}}(t)$ com respeito à tensão $V_{in_{CA}}(t)$. Já interruptores e cargas não-lineares (como os LEDs, por exemplo) geram harmônicas sobre a corrente $I_{in_{CA}}(t)$, aumentando a DHT dessa e, por essa razão, reduzindo o FP (KEOGH, 2010).

Essa diferença de fase entre a tensão $V_{in_{CA}}$ e a corrente $I_{in_{CA}}$ da rede elétrica na entrada do sistema eletrônico é representada pelo ângulo φ, em graus (º). A partir de φ, determina-se o Fator de Deslocamento de Fase D_F, na Equação (3.5), e redefine-se a potência ativa P, na Equação (3.6).

$$D_F = \cos\varphi \tag{3.5}$$

$$P = V_{RMS}\, I_{RMS}\, D_F \tag{3.6}$$

Assim, ao substituir a Equação (3.5) na Equação (3.6), chega-se à Equação (3.7).

$$FP = \frac{P}{S} = \frac{V_{RMS}\ I_{RMS}\ \cos\varphi}{V_{RMS}\, I_{RMS}} = \cos\varphi \tag{3.7}$$

Quando a corrente drenada da rede elétrica $I_{in_{CA}}(t)$ não é senoidal (ou não perfeitamente senoidal, como se aplica nesse estudo), a Série de Fourier é adequada para essa análise (KEOGH, 2010). A partir dela, observa-se que a potência ativa P (média ou real) só é efetivamente transferida ao circuito eletrônico quando tensão e corrente estão em fase para uma determinada frequência, de tal forma que, quanto maior o ângulo de defasagem φ, menor é a potência ativa P transferida ao circuito eletrônico.

Assim, para a frequência fundamental f_1, com componentes fundamentais de corrente I_1 ($I_{in_{CA}}(t)$) e de tensão V_1 ($V_{in_{CA}}(t)$), a partir da Equação (3.6) e da Equação (3.7), obtém-se as Equações (3.8) e (3.9).

$$P = V_1\, I_1 \cos\varphi \tag{3.8}$$

$$FP = \frac{V_1\, I_1 \cos\varphi}{V_{RMS} * I_{RMS}} \tag{3.9}$$

Nas fontes de tensão CA, utilizadas na implementação dos circuitos eletrônicos, a tensão de entrada $V_{in_{CA}}(t)$ se aproxima muito de uma forma de onda puramente senoidal (KEOGH, 2010), ou seja, apresentando apenas a componente de frequência fundamental, o que permite considerar $V_{RMS} = V_1$ e simplificar a Equação (3.9) para obter a Equação (3.10).

$$FP = \frac{I_1 \cos\varphi}{I_{RMS}} \tag{3.10}$$

A razão entre a componente fundamental I_1 e o valor eficaz I_{RMS}, analisando a corrente de entrada $I_{in_{CA}}(t)$ por Fourier, é conhecida como Fator de Distorção d_F, na Equação (3.11).

$$d_F = \frac{I_1}{I_{RMS}} \tag{3.11}$$

A partir da Equação (3.11), é realizada a igualdade entre a definição de corrente eficaz I_{RMS} e aproximação pelo somatório da Série de Fourier, na Equação (3.12).

$$I_{RMS} = \sqrt{\frac{1}{T_{REDE}} \int_0^{T_{REDE}} I_{in_{CA}}(t)^2 dt} = \sqrt{\sum_{n=1}^{\infty} {i_n}^2} \tag{3.12}$$

Em que n é o índice de cada uma das harmônicas a partir da fundamental ($n = 1$).

A Equação (3.13) define a DHT (Distorção Harmônica Total) da corrente de entrada, que expressa o quanto as harmônicas distorcem a forma de onda da corrente de entrada $I_{in_{CA}}(t)$ em relação à fundamental I_1.

$$DHT = \frac{\sqrt{{I_{RMS}}^2 - {I_1}^2}}{I_1} \tag{3.13}$$

Ao substituir matematicamente o d_F, da Equação (3.11), na expressão da DHT - Equação (3.13) - e realizar uma manipulação matemática, obtém a Equação (3.14), que relaciona esses valores.

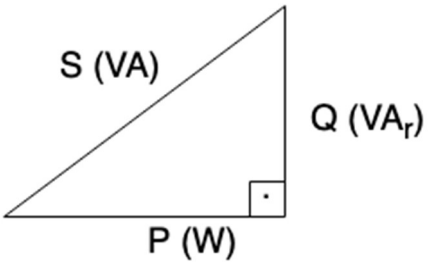
$$d_F = \frac{1}{\sqrt{DHT^2 + 1}} \tag{3.14}$$

Essa análise torna possível expressar o FP como produto dos fatores d_F - Equação (3.14) - e D_F - Equação (3.5) - e, por conseguinte, relacionar matematicamente o FP e a DHT, relação fundamental, apresentada na Equação (3.15).

$$FP = d_F\, D_F = \frac{1}{\sqrt{1 + DHT^2}} \cos\varphi = \frac{\cos\varphi}{\sqrt{1 + DHT^2}} \tag{3.15}$$

Do ponto de vista prático, há o triângulo das potências, ilustrado pela Figura 3.1, técnica utilizada para calcular as grandezas envolvidas: a potência reativa Q (VA_r), no eixo Y, a ativa P (W), no eixo X, a aparente S (VA) (hipotenusa) e o ângulo φ, entre P e S.

Figura 3.1 - Triângulo de Potências



Fonte: Autor.

3.2 CORREÇÃO DE FATOR DE POTÊNCIA: TÉCNICAS E TOPOLOGIAS

Uma das técnicas para corrigir fator de potência é o *ICS* (do inglês *Input Current Shaper*), que consiste em inserir um conversor que emule um resistor, denominado RSP, em série com o conversor CC-CC, responsável pelo Controle de Potência (CP) da carga (ALONSO et al., 1999). Em virtude da adição desse conversor, o ângulo de condução dos diodos da ponte retificadora de onda completa (que realiza a conversão CA-CC no presente trabalho) torna-se

maior, bem com o FP. Em (PEREIRA, 2017), um conversor integrado, com ambas as funções, CFP e CP, é proposto.

Além de técnicas para CFP, há também conversores ou mesclas dos mesmos para essa finalidade, que costumam ser divididos em categorias e subcategorias, como estágio único - integrado ou não - e estágio duplo e, dentre dessas, com um único interruptor e com dois ou mais interruptores.

Como exemplos de integração de topologias de conversores estáticos com o objetivo de CFP há os seguintes conversores:

1) Um *Buck* e um *Buck-Boost* integrados (KI; LU, 2013);

2) Um *Buck-Boost* e um ressonante integrados (WANG et al., 2015);

3) Um *Boost* e um *Buck-Boost* integrados (usualmente denominados *IBoBuBo*) com sistema de controle sobre o sinal de comando do interruptor (KI; LU, 2009);

4) um Conversor a Capacitor Chaveado com quatro células e um transformador de isolação com redução da relação de espiras (WEI et al., 1999);

5) Um *Buck* e um *Buck-Boost* integrados e conectados à rede elétrica (SUPRIYA; MAHESWARAN, 2014);

6) Dois conversores *Buck-Boost* integrados operando em MCD e sem a utilização de capacitores eletrolíticos para alimentação de lâmpadas LED (ALONSO et al., 2014);

7) um conversor *Forward* modificado com realimentação magnética de transformador (MOON, 1999);

Há também as topologias em cascata, além da proposta inicial do autor, que motivou o desenvolvimento desse trabalho (devido aos resultados de simulação indesejados), que será apresentada no Capítulo 5, como pesquisas envolvendo:

1) Os conversores *Boost* e o *Forward* em cascata para, respectivamente, CFP e CP (HAJIHEIDARI; FARD; ADIB, 2016);

2) Um *Boost* em MCD e um Flyback (este em MCC ou MCD) com controle em malha fechada da tensão de saída (KONGTHAWORNWATTANA; BUNLAKSANANUSORN; KITTIRATSATCHA, 2007);

3) Um *Flyback* para CFP e um *Buck-Boost* bidirecional (LEE; HSIEH; LIANG, 2013);

4) Um conversor para CFP (desde que em MCD) qualquer e um *Flyback*, todo esse sistema para comutação suave com duas malhas de controle (CHIU et al., 2010).

O conversor *Flyback*, detalhado no Capítulo 4 e ao longo dos capítulos vindouros, é largamente utilizado para CFP, como foi apresentado em:

1) Um *Flyback* em MCD (CIPRIANI, 2017);

2) Um *Flyback* modificado, conectado à rede elétrica, com dois transformadores ligados à saída e controle de tensão do capacitor intermediário (de barramento) (LU; CHENG; LEE, 2003);

3) Outro *Flyback* modificado, conectado à rede elétrica, com um indutor acoplado auxiliar (HOU; YEH; LAI, 2007);

4) Um *Flyback* em MCD com o interruptor digitalmente controlado por um controlador PI (Proporcional-Integral) (KAMATH; ANJANA; BARAI, 2017);

5) Um *Flyback* em MCD conectado à rede e com controle da corrente da lâmpada LED e, consequentemente, da intensidade luminosa da mesma (dimerização), além do estudo de circuitos ressonantes para a diminuição da ondulação de corrente da lâmpada LED (RYU; KIM; LA, 2016);

6) Um *Flyback* modificado com a inserção de três bobinas auxiliares (DO, 2005).

Destaca-se ainda o trabalho sobre controle inteligente do interruptor em conversores *Flyback*, publicado em (ROUGER; CRÉBIER; CATELLANI, 2008), que, embora não envolva diretamente CFP, pode ser um caminho a seguir em futuros trabalhos.

Por fim, devido à simplicidade de projeto e viabilidade de verificação experimental do sistema eletrônico, além das vantagens características, apresentadas no Capítulos 4 e no Capítulo 5, visto que é desejado realizar as três etapas necessárias para a validação da metodologia proposta – projeto, simulação e implementação-, decidiu-se propor um conversor *Flyback* tradicional, operando em MCD, sem malha de controle, para realizar a CFP e a alimentação da lâmpada LED, de maneira similar à realizada em (KAMATH; ANJANA; BARAI, 2017), (RYU; KIM; LA, 2016) e (CIPRIANI, 2017).

4 CONVERSOR FLYBACK EM MODO DE CONDUÇÃO DESCONTÍNUA

Nessa seção é analisada a topologia do conversor *Flyback*, bem como o funcionamento do mesmo, com detalhe das principais características e formas de onda do mesmo. Também é introduzido e explorado o conceito de modo de condução descontínuo, no qual a topologia projetada, para esse trabalho, opera e apresenta a característica de correção de fator de potência.

Antes de abordar o conversor *Flyback*, é preciso apresentar alguns conversores estáticos CC-CC (isto é, Corrente Contínua para Corrente Contínua): sistemas compostos por dispositivos semicondutores que atuam como interruptores do circuito .de potência e também por componentes passivos, os quais são, predominantemente, indutores (elementos que armazenam energia na forma de campo magnético) e capacitores (elementos que armazenam energia na forma de campo elétrico), com a função de controle do fluxo de potência da entrada para a saída do circuito (PETRY, 2001), topologias que apresentam um amplo campo de utilizações que visam atender a uma aplicação específica e, consequentemente, às exigências da cargas (POMILIO, 2016), seja essa alimentação, controle ou regulação do processamento da energia, ao alterar níveis de tensão e corrente contínuas, provenientes de, por exemplo, fontes de tensão (incluindo baterias e pilhas), tensões induzidas em materiais piezoelétricos, painéis fotovoltaicos, dentre outras formas de conversão de energia.

Os conversores estáticos, ou conversores CC-CC, também denominados fontes chaveadas (o termo “chaveadas” remete à expressão coloquial “chave”, modo informal como são comumente chamados os interruptores dos conversores), começaram a ser desenvolvidos, nos anos 60, pelos programas espaciais, para substituir as tradicionais fontes lineares reguladas, em busca de um baixo consumo de potência (aumento o rendimento), redução do volume e das dimensões das mesmas (IVO BARBI, 2001).

Ao longo das décadas, as frequências de comutação dos interruptores foram aumentando (IVO BARBI, 2001), o que permitiu a miniaturização crescente das fontes chaveadas, tornando-as cada vez mais compactas.

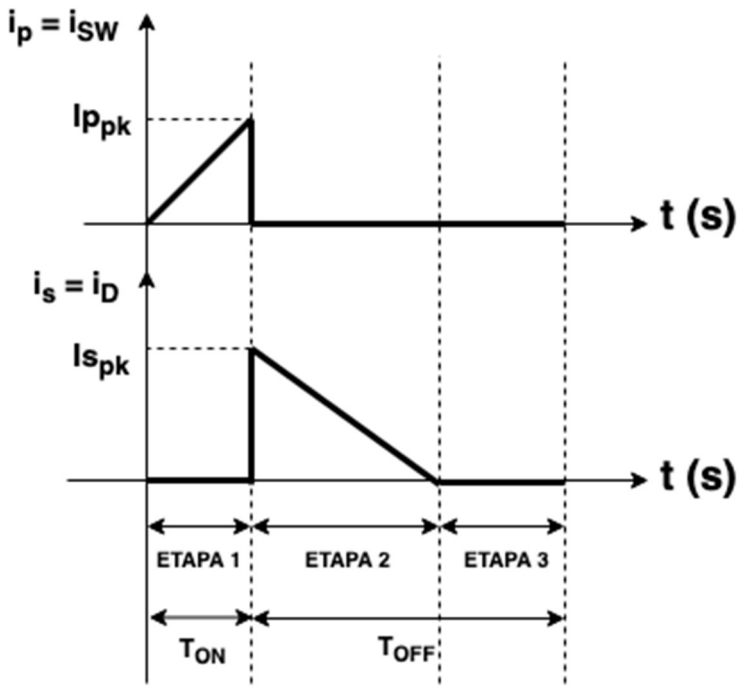
Esse trabalho tem seu princípio baseado no estudo de três conversores tradicionais e consolidados em eletrônico de potência: o *Buck*, *Boost* e *Buck-Boost* (ver Apêndice A), especialmente esse último, que compõe a teoria-base para a compreensão do conversor *Flyback*, abordado a seguir.

4.1 CARACTERIZAÇÃO DO MODO DE CONDUÇÃO DESCONTÍNUA

O Modo de Condução Descontínua (MCD) é caracterizado pela corrente nula no indutor durante ao menos uma das etapas de operação do mesmo. O modo de condução descontínua ocorre quando a corrente no indutor se torna nula e permanece assim até que se inicie um novo período de comutação (BADIN, 2010). O conversor *Flyback* destinado a esse estudo foi projetado para operar no modo de condução acima descrito pois, embora as correntes de pico nos indutores primário e secundário sejam maiores, a CFP pode ser feita em malha aberta, com a razão cíclica d constante.

As correntes nos indutores do enrolamento primário e secundário são mostradas na Figura 4.1, enquanto as tensões nos enrolamentos primário, secundário e no interruptor conforme a Figura 4.2.

Figura 4.1 - Correntes nos indutores acoplados do conversor Flyback em cada etapa de operação



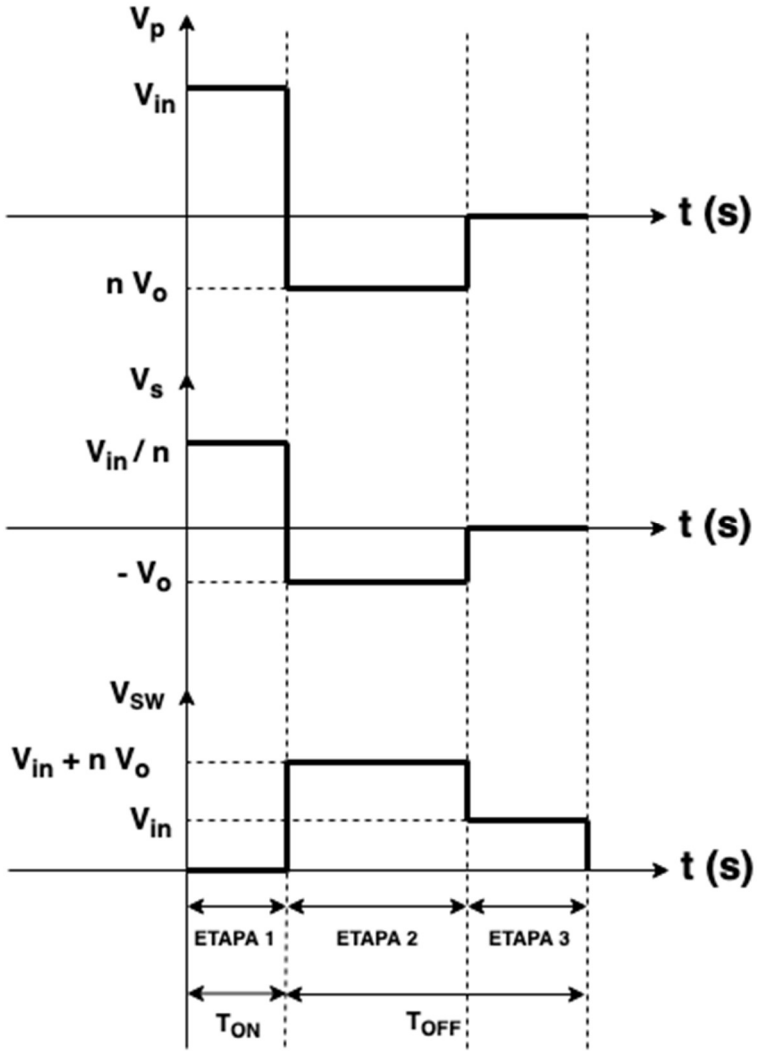
Fonte: Autor, adaptado a partir de (IVO BARBI, 2001).

No gráfico da Figura 4.1, i_p é a corrente no primário e i_s é a corrente no secundário.

Ressalta-se que, pela relação de transformação, i_s pode ser expresso pela Equação (4.1).

$$i_s = i_P \frac{N_p}{N_s} \tag{4.1}$$

Figura 4.2 - Tensões nos enrolamentos primário, secundário e no interruptor do conversor *Flyback* em cada etapa de operação



Fonte: Autor, adaptado de (IVO BARBI, 2001).

4.2 CONVERSOR FLYBACK (BUCK-BOOST ISOLADO)

O conversor Flyback é a versão isolada do conversor *Buck-Boost* e representa uma das topologias mais tradicionais de conversores CC-CC de potência, utilizado em inúmeras aplicações, desde o acionamento de lâmpadas LED até carregadores de celulares e fontes chaveadas de *notebooks*. Ele é muitas vezes escolhido devido à simplicidade do circuito que o

compõe e à alta densidade de potência, que leva à redução do volume e do peso do mesmo (RYU; KIM; LA, 2016). O circuito em questão, assim como o *Buck-Boost*, pode operar como rebaixador (*Buck*) ou como elevador (*Boost*) de tensão, o que depende da razão cíclica d projetada.

Algumas das principais características dessa topologia são:

1) O baixo custo de implementação;

2) O isolamento permitido entre a fonte de energia (entrada) e a carga (saída) do conversor - também denominado isolação galvânica, garantida pelos indutores acoplados (abordados abaixo);

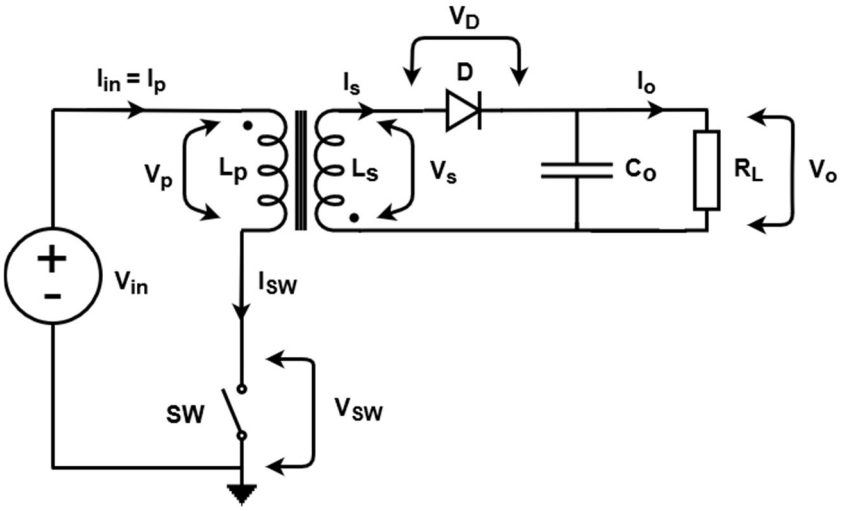
3) Possuir uma resposta rápida e, por operar em MCD, é possível utilizar diodos lentos no estágio retificador (IVO BARBI, 2001), como os comumente empregados diodos 1N4007 em pontes retificadoras de onda completa, onde ocorre a conversão CA-CC.

4) É possível também inserir múltiplas saídas em um conversor *Flyback*, permitindo a alimentação de duas ou mais cargas simultaneamente. Com respeito a essa característica, o *Flyback* possui também boa regulação cruzada, o que resulta numa melhor distribuição de energia entre as cargas, quando houver mais de um secundário;

5) Para estabilizar esse conversor, em aplicações onde isso seja necessário, o projeto de um controlador adequado se torna mais simples, pois a planta possui apenas um polo na função de transferência.

O esquemático de um conversor *Flyback* é apresentado na Figura 4.3.

Figura 4.3 - Esquemático de um Conversor Flyback



Fonte: Autor.

Em que V_{in} é a tensão contínua de entrada.

O interruptor SW é genericamente representado na Figura 4.3, embora possa corresponder a qualquer tecnologia de transistor, entre elas TJB, MOSFET, IGBT, GaN, entre outros. Nesse trabalho, por motivos que serão posteriormente apresentados, é utilizada a tecnologia MOSFET (do inglês *Metal Oxide-Silicon Field Effect Transistor*, em português, Transistor de Efeito de Campo de Metal Óxido de Silício).

Ainda na Figura 4.3, o conversor Flyback tem a carga representada pela resistência R_L (carga linear), embora possa alimentar qualquer tipo de carga, inclusive as não-lineares, como as lâmpadas LED, por exemplo.

4.3 INDUTORES ACOPLADOS

A partir da Figura 4.3, comparando-a ao conversor *Buck-Boost*, apresentado no Apêndice A, nota-se uma das maiores diferenças entre os circuitos *Flyback* e *Buck-Boost*: indutores magneticamente acoplados.

Com simbologia e modo de funcionamento semelhantes aos de transformadores, indutores acoplados são dois ou mais enrolamentos situados no mesmo núcleo ferromagnético que garantem a ininterrupção da circulação do fluxo magnético pelo núcleo através da passagem de corrente elétrica de maneira alternada entre os enrolamentos (POMILIO, 2016), ou seja, há

transferência de potência de um enrolamento para o outro em momentos diferentes, de maneira que os dois conduzem corrente elétrica em diferentes etapas durante um ciclo (ou período) de comutação.

Essas bobinas compartilham o mesmo campo magnético, de modo que a energia armazenada pelo indutor do enrolamento primário, durante a primeira etapa de operação, é transferida pelo indutor do enrolamento secundário ao capacitor e à carga do circuito na segunda etapa de operação. No início do próximo período, o campo magnético será carregado pela energia proveniente da fonte, dando continuidade a esse comportamento periódico.

4.4 ETAPAS DE OPERAÇÃO DO CONVERSOR FLYBACK EM MCD

A partir da observação do comportamento das correntes nas bobinas em cada estágio (ou etapa) de operação, na **Erro! Fonte de referência não encontrada.**, estudar-se-á as três etapas de operação de um *Flyback* em MCD, o modo de funcionamento e o circuito equivalente durante cada um dos mesmos, que ocorrem ciclicamente dentro de T_s, mostrado pela Equação (4.2).

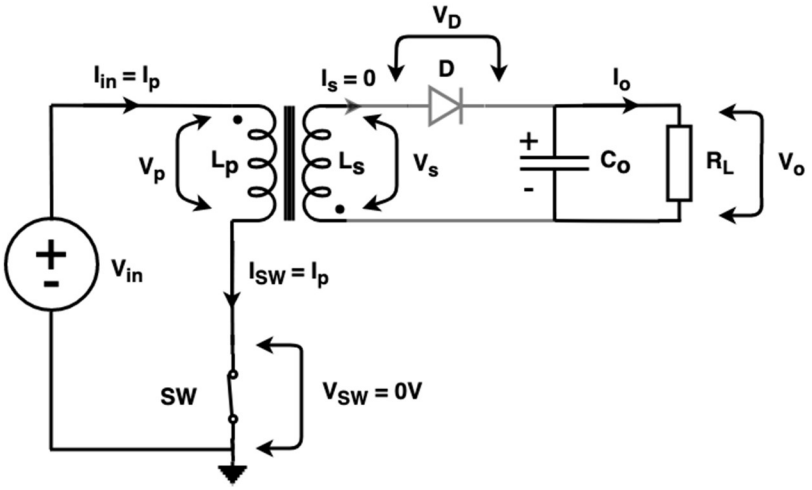
$$T_s = \frac{1}{f_s} \tag{4.2}$$

4.4.1 PRIMEIRA ETAPA DE OPERAÇÃO

Ilustrada pelo estágio da Figura 4.4, essa etapa se inicia em $t = 0s$, momento em que o interruptor SW fecha e passa a conduzir corrente, o que ocorre até o final dessa etapa. L_p passa a armazenar a energia que vem da fonte de entrada $V_{in_{CA}}$ no campo magnético dele, o diodo $D5$ fica bloqueado, pois não é diretamente polarizado (note-se a polaridade das bobinas L_p e L_s do *Flyback*), o que impede que os dois enrolamentos conduzam corrente simultaneamente. A duração dessa etapa é determinada pelo produto entre a razão cíclica d e o período de comutação T_s, sendo que d é a relação entre o período em que o interruptor SW está ligado, T_{ON}, e o período de comutação T_s, expressa pela Equação (4.3).

$$d = \frac{T_{ON}}{T_s} \tag{4.3}$$

Figura 4.4 - Circuito equivalente da 1ª Etapa de Operação do conversor *Flyback* em MCD

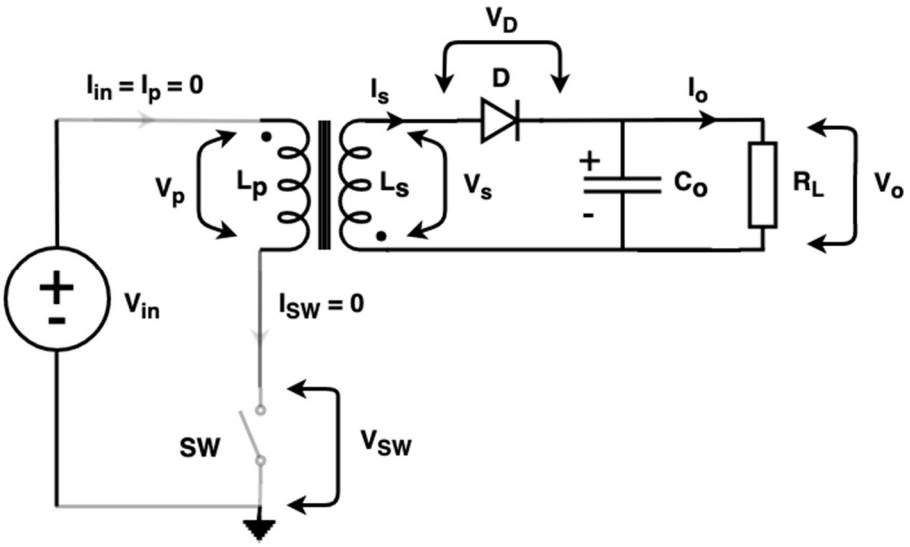


Fonte: Autor, adaptado de (IVO BARBI, 2001).

4.4.2 SEGUNDA ETAPA DE OPERAÇÃO

A mudança de estudo do interruptor SW, que passa a estar aberto, inicia a segunda etapa de operação, toda a energia armazenada no campo magnético dos indutores acoplados, durante o estágio anterior, é transferida ao capacitor de saída C_o e à carga R_L (carga genérico, que pode ser linear ou não-linear). O circuito equivalente da 2ª etapa é ilustrado pela Figura 4.5.

Figura 4.5 - Circuito equivalente da 2ª Etapa de Operação do Flyback em MCD



Fonte: Autor, adaptado de (IVO BARBI, 2001).

Ainda durante esse período, há a tensão refletida do secundário no primário, que pode ser mensurada através da Lei de Faraday e equivale ao resultado da Equação (4.4).

$$V_p = \frac{N_p}{N_s} V_s \tag{4.4}$$

Considerando um diodo ideal (sem V_{th} e com r_D desprezível), tem-se a igualdade entre as tensões nos terminais de L_s e da lâmpada LED, na Equação (4.5):

$$V_s = V_o \tag{4.5}$$

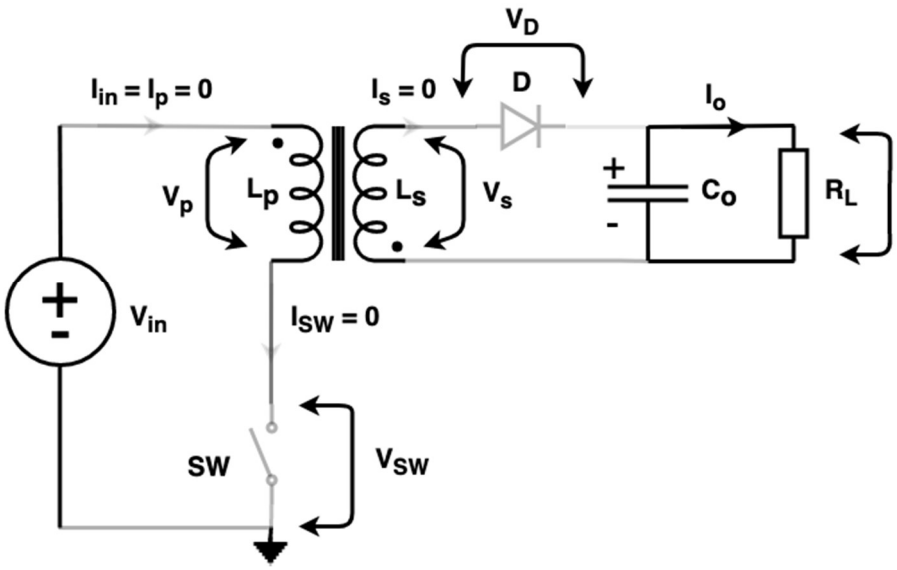
Como a carga está em ligação paralelo em relação ao capacitor C_o, então $V_o = V_{C_o}$.

4.4.3 TERCEIRA ETAPA DE OPERAÇÃO

Após toda a energia armazenada no campo magnético do núcleo ser transferida por L_s ao capacitor C_o e à carga R_L, inicia-se a terceira etapa de operação, durante a qual não há

corrente em L_p nem em L_s, de modo que apenas o C_o, então carregado, alimenta R_L. Esse estágio tem o circuito equivalente na Figura 4.6 e termina no início do próximo T_s.

Figura 4.6 - Circuito equivalente da 3ª Etapa de Operação do Flyback em MCD



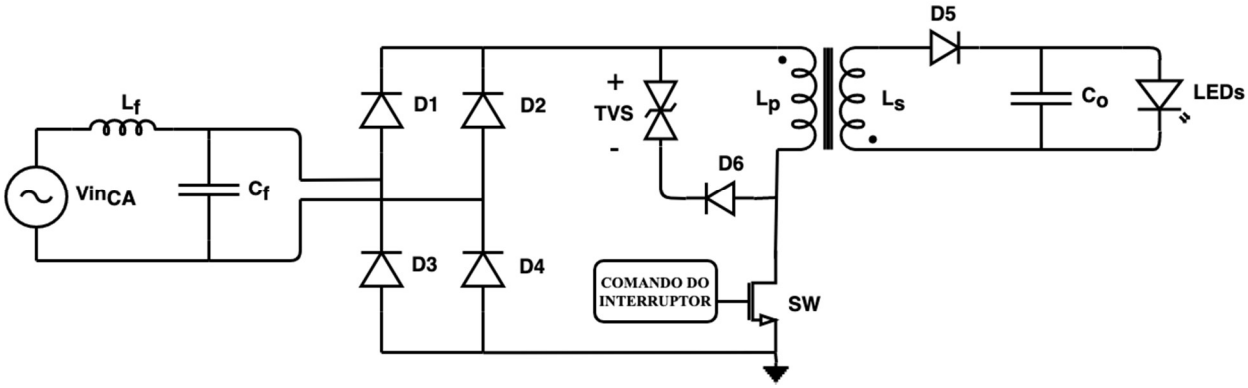
Fonte: Autor, adaptado de (IVO BARBI, 2001).

5 PROJETO, SIMULAÇÃO E IMPLEMENTAÇÃO

5.1 PROJETO

O esquemático do conversor proposto a ser projetado segue na Figura 5.1.

Figura 5.1 - Conversor *Flyback* em MCD para CFP proposto



Fonte: Autor.

Em que:

$V_{in_{CA}}$ é a tensão de entrada do sistema (rede elétrica, $220V_{RMS}$, $60Hz$).

L_f é o indutor do filtro de entrada.

C_f é o capacitor do filtro de entrada.

$D1 - D4$ são os diodos do retificador de onda completa.

L_p é a indutância do indutor acoplado primário.

L_s é a indutância do indutor acoplado secundário.

SW é o interruptor (tecnologia de transistor a ser definida durante o presente capítulo).

$D5$ é o diodo após o indutor acoplado secundário.

C_o é o capacitor de saída.

$LEDs$ é lâmpada LED tubular (a carga desse estudo, não-linear).

Destaca-se que, quando são utilizados diodos lentos, com os de modelo 1N4007 desse trabalho, o capacitor de filtro C_f deve ser inserido entre os terminais de entrada do conversor *Flyback*, logo após a ponte retificadora, diferindo do que é representado pela Figura 5.1.

O projeto do conversor Flyback foi realizado no programa Mathcad©, da empresa PTC Mathworks.

5.1.1 PARÂMETROS DE ENTRADA

Primeiramente, os parâmetros principais disponíveis e desejados para essa aplicação foram definidos e estão expostos na Tabela 5.1.

Tabela 5.1 - Parâmetros principais para o projeto do conversor.

Grandeza	Símbolo	Valor	Unidade
Tensão Eficaz de Entrada	$V_{in_{RMS}}$	220	Volts
Frequência da Rede Elétrica	f_{REDE}	60	Hertz
Período da Rede Elétrica	T_{REDE}	16.6667	Milisegundos
Razão Cíclica do Interruptor	d	0,25	-
Potência de Saída	P_o	15	Watts
Eficiência Estimada	η	0,9	-
Potência de Entrada	P_{in}	16.6667	Watts
Tensão de Saída	V_o	50	Volts
Corrente de Saída	I_o	0,3	Ampère
Frequência de Comutação	f_s	100	Quilohertz
Período de Comutação	T_s	10	Microsegundos
Tensão de Pico da Rede Elétrica	$V_{in_{CA_p}}$	311	Volts
Função Tensão de Entrada	$V_{in_{CA}}(t)$	$\sqrt{2}\ V_{in_{RMS}}\ sen(2\ \pi\ f_{REDE}\ t)$	Volts

Fonte: Autor.

A potência P_{in} é estimada da maneira como segue na Equação (5.1).

$$P_{in} = \frac{P_o}{\eta} \cong 16.6667\text{W} \tag{5.1}$$

O valor de razão cíclica $d = 0{,}25$ foi adotado para garantir a operação do conversor *Flyback* em MCD, o que ocorre para valores inferiores à razão cíclica crítica: $d = 0{,}5$ (POMILIO, 2016), isto é, aquela em que ocorre, em teoria, o MCCr (Modo de Condução Crítico) – modo de condução intermediário entre o MCD e o MCC (Modo de Condução Contínuo) onde a corrente no indutor permanece nula durante um instante de tempo infinitesimal. O critério para a determinação desse valor foi metade da razão cíclica crítica, isto é, $0{,}25$.

A potência média de saída P_o e o rendimento η desejados foram escolhidos pelo próprio projetista, enquanto a frequência de comutação f_s foi determinada segundo experiências e indicações anteriores do autor (BOLZAN, 2017), segundo as quais fontes chaveadas, com interruptores MOSFET de Silício, tendam maiores eficiências (devido a menores perdas por comutação) nessa frequência escolhida.

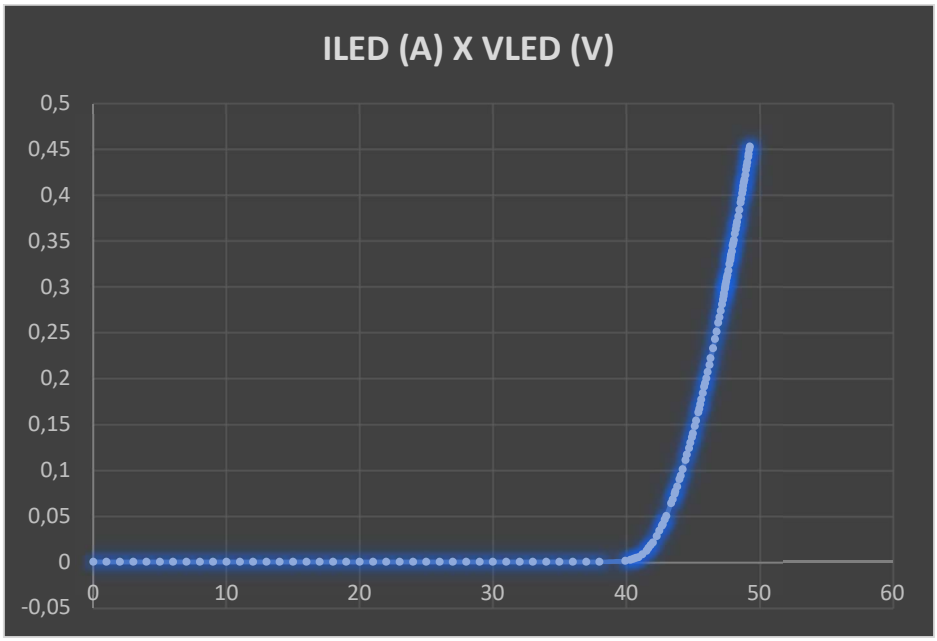
5.1.2 PONTE RETIFICADORA DE ONDA COMPLETA

Os quatro diodos do Retificador de Onda Completa (ou Ponte Retificadora de Onda Completa) são do modelo 1N4007, tradicionalmente utilizados nessa aplicação, com tensão de limiar $V_f \cong 0.6V$ e resistência em condução $r_d \cong 1{,}932\Omega$ no ponto de operação de interesse.

5.1.3 MODELO EQUIVALENTE DA LÂMPADA LED

A lâmpada LED tubular utilizada nesse trabalho é da empresa Zagonel©, modelo ZL-2810. Essa fonte luminosa foi ensaiada experimentalmente pelo autor, tendo sua curva tensão por corrente mostrada no gráfico da Figura 5.2.

Figura 5.2 - Modelo elétrico da lâmpada LED tubular, ensaiado em laboratório pelo autor



Fonte: Autor.

Para compor a Figura 5.2, foram medidos mais de 125 pontos desde a tensão nula até a potência nominal da lâmpada LED, de $22\ W$.

Como era desejado acionar essa lâmpada LED tubular com uma potência média de $15W$, buscou-se a resistência R_{eq} para o ponto de operação mais próximo possível desse valor.

A partir da Figura 5.2, foram determinados V_{th} e R_{eq} para o ponto de operação desejado ($P_o = 15W$). A resistência R_{eq} foi calculada pela Equação (5.2).

$$R_{eq} = \frac{\Delta V_{LED}}{\Delta I_{LED}} \cong 13{,}3333\Omega \tag{5.2}$$

Essa resistência foi calculada a partir do quociente entre as diferenças de tensões e correntes nos pontos quiescentes ao ponto de operação desejado, no qual a potência medida foi de $15.159W$, com tensão correspondente a $47{,}67V$ e corrente igual $318mA$.

As ondulações máximas de corrente e tensão na lâmpada, com destaque para a primeira, visto que o controle da intensidade luminosa de lâmpadas LED se dá por corrente, são obtidas a partir das Equações (5.3) e (5.4), respectivamente.

$$\Delta I_{LED} = 25\%\, I_{LED} = 75mA \tag{5.3}$$

$$\Delta V_{LED} = \Delta I_{LED}\, R_{eq} = 1V \tag{5.4}$$

Então determinou-se a tensão de saída real $V_{o_{REAL}}$ presente entre os terminais da lâmpada LED em RP (Regime Permanente), da Equação (5.5).

$$V_{o_{REAL}} = V_{th} + R_{eq}\, I_o = 44V \tag{5.5}$$

Para garantir que a $V_{o_{REAL}}$ seja a tensão mínima $V_{o_{MIN}}$ na lâmpada LED, em RP, realiza-se a igualdade demonstrada na Equação (5.6).

$$V_{o_{MIN}} = V_{o_{REAL}} = 44V \tag{5.6}$$

5.1.4 PROJETO DOS INDUTORES ACOPLADOS

O projeto dos principais elementos magnéticos do conversor *Flyback*, bem como de seus aspectos construtivos, é apresentado a seguir.

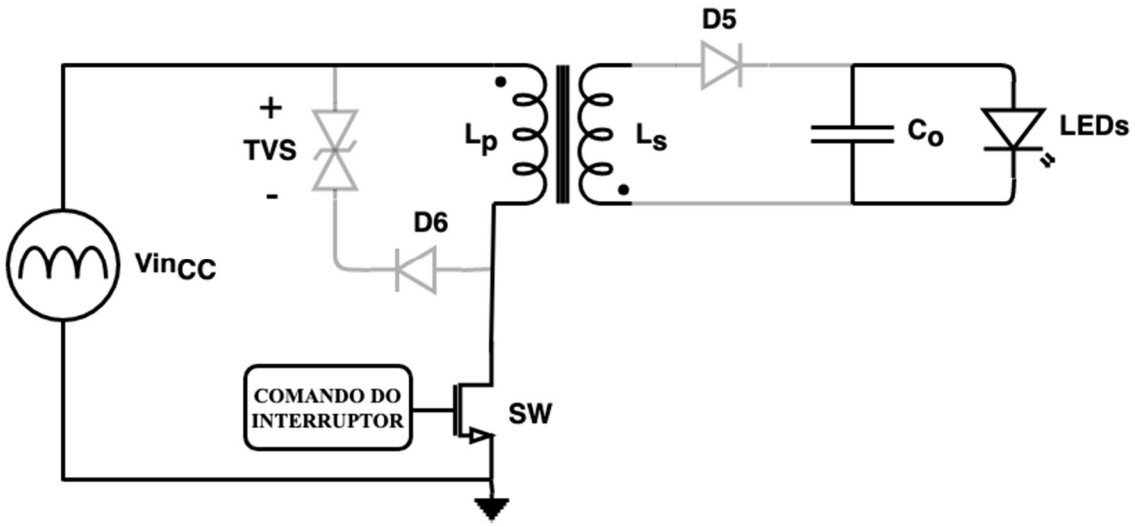
5.1.4.1 DETERMINAÇÃO DAS INDUTÂNCIAS

A indutância primária (magnetizante) do indutor acoplado L_p deve ser obtida através da Equação (5.7) (LUZ, 2013), a partir dos parâmetros definidos na Tabela 5.1.

$$L_p = \frac{d^2\, T_s}{T_{REDE}\, P_{in}} \int_0^{\frac{T_{REDE}}{2}} V_{in_{CA}}(t)^2 dt \cong 907{,}5\mu H \tag{5.7}$$

De posse de L_p, a partir da análise da 1ª etapa de operação do conversor, na Figura 5.3, calculou-se a corrente de pico $I_{p_{pk}}$ no indutor acoplado primário L_p, pela Equação (5.8).

Figura 5.3 - Circuito equivalente da 1ª etapa de operação do conversor *Flyback* em MCD proposto



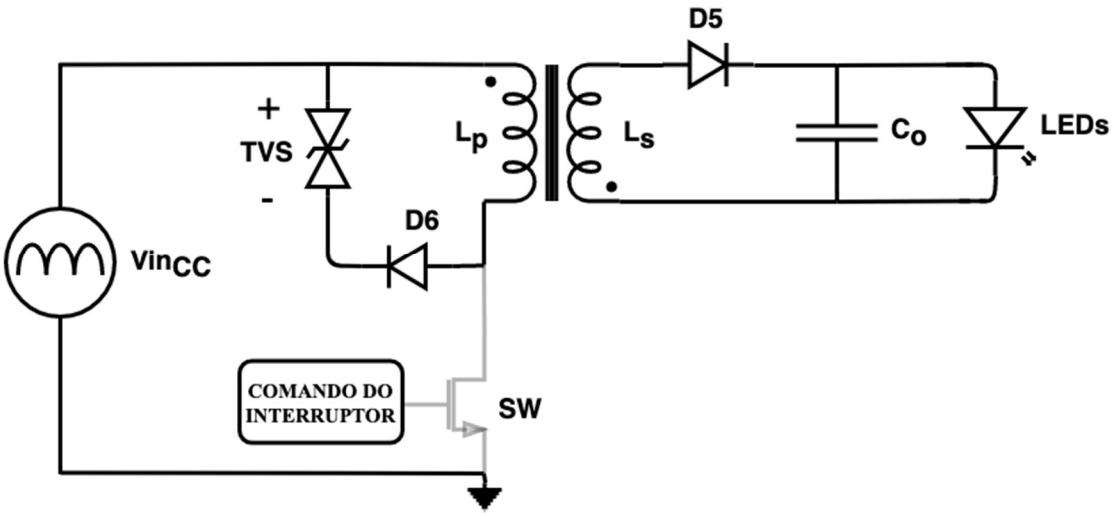
Fonte: Autor.

$$I_{p_{pk}} = \frac{V_{in_{RMS}}\, d\, T_s}{L_p} \cong 606{,}06mA \tag{5.8}$$

Ao atingir esse valor de corrente, a 1ª etapa de operação termina, uma vez que o comando do interruptor SW (código em linguagem C implementado em um microcontrolador, detalhado no Apêndice B) ordena a abertura do mesmo.

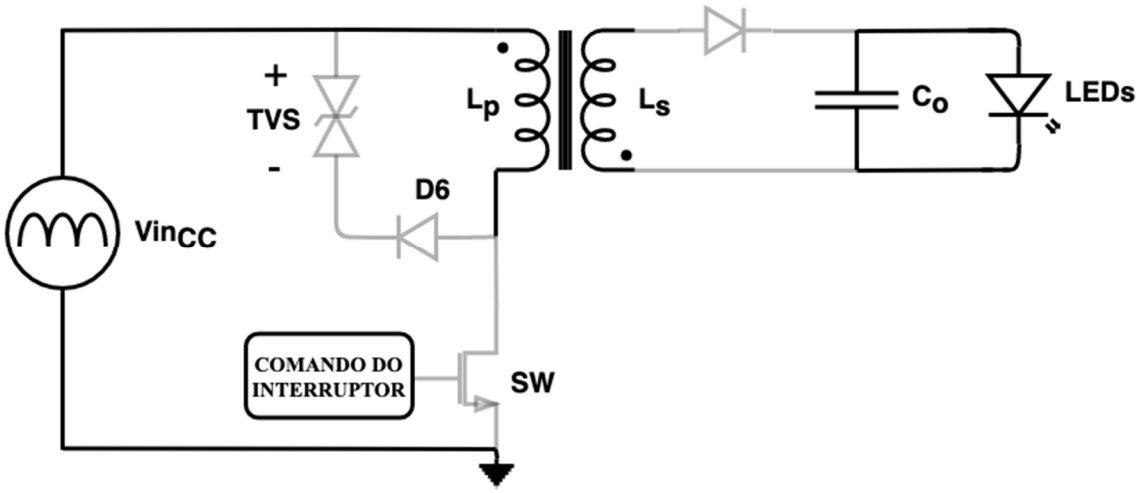
Para especificar a duração das outras duas etapas de operação do conversor *Flyback* em MCD, com base no equacionamento desenvolvido em (PETRY, 2001) e na análise da 2ª e 3ª etapas de operação do conversor proposto, com os circuitos equivalentes na Figura 5.4 e Figura 5.5, respectivamente.

Figura 5.4 - Circuito equivalente da 2ª etapa de operação do conversor *Flyback* em MCD proposto



Fonte: Autor.

Figura 5.5 - Circuito equivalente da 3ª etapa de operação do conversor *Flyback* em MCD proposto



Fonte: Autor.

Com respeito à duração dessas duas etapas, ambas ocorrem durante $t_{SW_{off}}$, tempo em que o interruptor SW está aberto, calculado pela Equação (5.9). Os tempos t_{SW_2} e t_{SW_3} determinados pelas Equações (5.10) e (5.11), respectivamente.

O critério para determinar t_{SW_2}, a duração da 2ª etapa, foi arbitrário e correspondente a 65% do tempo em que o interruptor SW está desligado.

$$t_{SW_{off}} = (1 - d)\, T_s = 7{,}5\mu s \tag{5.9}$$

$$t_{SW_2} = 65\%\, t_{SW_{off}} = 4{,}875\mu s \tag{5.10}$$

$$t_{SW_3} = (1 - d)\, T_s - t_{SW_2} = t_{SW_{off}} - t_{SW_2} = 2{,}625\mu s \tag{5.11}$$

Logo, a partir da análise do circuito equivalente da 2ª etapa, na Figura 5.4, e sua duração t_{SW_2}, obtida pela Equação (5.10), a corrente de pico $I_{s_{pk}}$ é calculada por meio da Equação (5.12).

$$I_{s_{pk}} = \frac{2\, I_o\, T_s}{t_{SW_2}} = 1{,}231A \tag{5.12}$$

A partir desse cálculo, é possível encontrar L_s, a partir da Equação (5.13).

$$L_s = \frac{2\, V_{o_{MIN}}\, I_o}{{I_{s_{pk}}}^2\, f_s} \cong 174{,}281\mu H \tag{5.13}$$

DETERMINAÇÃO DO NÚMERO DE ESPIRAS DOS ENROLAMENTOS

A relação de espiras (ou relação de transformação) n é expressa pela raiz quadrática da razão entre as indutâncias acopladas primária e secundária, como é representado na Equação (5.14) (LUZ, 2013).

$$n = \frac{N_p}{N_s} = \sqrt{\frac{L_p}{L_s}} = 2{,}282 \tag{5.14}$$

O número de espiras N_p - do indutor acoplado primário - é calculado pela Equação (5.15) (IVO BARBI, 2001).

$$N_p = \frac{V_{in_{CC_{pk}}}\, d}{A_e\, \Delta B\, f_s} \tag{5.15}$$

5.1.4.2 DETERMINAÇÃO DO NÚCLEO E DO MATERIAL PARA O PROJETO DOS INDUTORES ACOPLADOS

Como pode ser observado, para determinar N_p é preciso primeiramente escolher um carretel e um núcleo ferromagnético para definir A_e e ΔB, sendo que essa depende da característica do material magnético que compõe o núcleo.

Para essa escolha, foram utilizados os seguintes critérios:

1) Disponibilidade física do componente no almoxarifado do grupo de pesquisa (GEDRE – Inteligência em Iluminação) para a posterior realização da implementação do conversor;
2) Redução do número de espiras do enrolamento primário, diminuindo a possibilidade de erros na confecção dos indutores, que foi realizada manualmente. Núcleos disponíveis com carretel acima do NEE 20/10/5 permitiam o auxílio de uma máquina que contabiliza o número de espiras.

Escolheu-se o núcleo de ferrite NEE 25/10/6, que se encontrava largamente disponível no almoxarifado mencionado e de volume imediatamente superior ao NEE 20/10/5. Com respeito ao material disponível no molde do primeiro núcleo NEE, adotou-se o IP12 (ferrite), que também estava em maior quantidade, naquele momento, em relação ao IP6 (ferrite), no almoxarifado. Além disso, ao comparar a Curva de Magnetização (ou Curva de Histerese) desses dois materiais – IP6 e IP12 – nenhuma vantagem do IP6 em relação ao IP12 foi observada, de forma que a decisão em usar o IP12.

Através das informações da empresa THORNTON ELETRÔNICA LTDA. (THORNTON, 2008a) (THORNTON, 2008b), obteve-se os parâmetros construtivos de

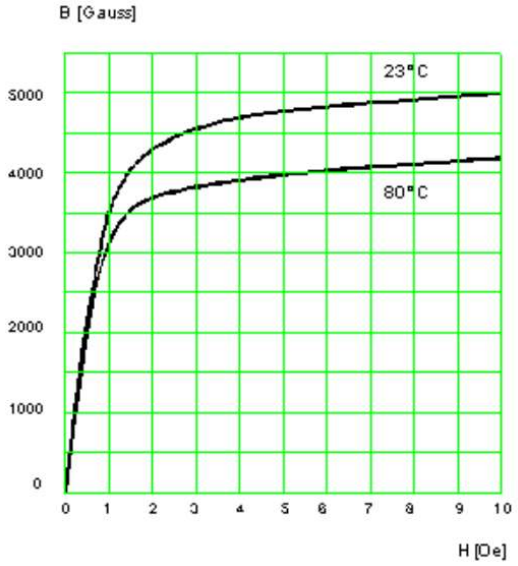
interesse do núcleo NEE 25/10/6 - a A_e e o l_e – e também as características essenciais do material ferromagnético IP12 para esse projeto: a μ_r, a B_{MAX} e a curva B X H (de Magnetização ou de Histerese), essa na
Figura 5.6. Esses parâmetros estão reunidos na Tabela 5.2.

Tabela 5.2 - Características magnéticas e construtivas para o projeto dos indutores acoplados

Grandeza	Valor	Unidade
$\boldsymbol{A_e}$	39,29	mm^2 $(Milimetros\ quadrados)$
$\boldsymbol{l_e}$	49,26	mm $(Milimetros)$
$\boldsymbol{\mu_r}$	2100	-
$\boldsymbol{B_{MAX}}$	0,5	T $(Tesla)$

Fonte: Autor a partir de (THORNTON, 2008a), (THORNTON, 2008b) e (THORNTON, 2008c).

Figura 5.6 - Curva de magnetização do Material IP12



Fonte: (THORNTON, 2008c).

Analisou-se, na
Figura 5.6, o primeiro quadrante da curva B X H a $80°C$, considerando o pior caso (elevação de temperatura), uma vez que os elementos magnéticos do conversor apresentam maiores temperaturas quando em operação. Sabe-se que 1 T (Tesla) equivale a 10.000 Ga (Gauss) e 1 Oe (Oersted) a 79,577 A/m (Ampère por metro) (HAINKE, 2005), é observado graficamente que $B \cong 0{,}35\ T$ quando o material passa a entrar em saturação.

Para garantir que os indutores acoplados operem na região linear da curva B X H de magnetização, longe da zona de saturação, adota-se $\Delta B = 0{,}2\ T$, ponto de operação arbitrário e situado na região linear, como pode ser constatado na
Figura 5.6.

Então, uma vez definidos ΔB e Ae, calcula-se N_p através da Equação (5.16).

$$N_p = \frac{V_{in_{CC_{pk}}}\ d}{A_e\ \Delta B\ f_s} \cong 99 \tag{5.16}$$

A partir de N_p, determina-se o N_s pela Equação (5.17):

$$N_s = \frac{N_p}{n} \cong 44 \tag{5.17}$$

5.1.4.3 CÁLCULO DO ENTREFERRO

Para evitar que a indutância dos enrolamentos seja proporcional apenas à relutância magnética do núcleo, que varia constantemente, tornando o circuito magnético praticamente insensível às variações bruscas dessa, ao inserir uma relutância muito maior do que a mesma, além de permitir que corrente elevadas passem pelas bobinas sem que haja saturação do núcleo (BARBI; FONT; ALVES, 2002) - para alimentação de cargas de potência mais elevada - é indispensável o projeto de um entreferro g.

O entreferro g é dimensionado para armazenar uma determinada quantidade de energia W_g, em Joule (J), a partir da Equação (5.18) (IVO BARBI, 2001).

$$W_g = \frac{P_o}{\eta\, f_s} \cong 166.67\mu J \tag{5.18}$$

Após obter o valor de W_g, consumida pelo entreferro g, calcula-se o comprimento total l_T do entreferro por meio da Equação (5.19).

$$l_T = \frac{2\,\mu_0\, W_g}{\Delta B^2\, A_e} \cong 0{,}266mm \tag{5.19}$$

Para melhor distribuição da relutância ao longo do caminho magnético, evitando a passagem excessiva de fluxo magnético em determinadas regiões do núcleo, l_T é dividido igualmente entre os dois caminhos magnéticos laterais que existem para o núcleo do tipo E, de maneira que o comprimento do entreferro para cada um desses caminhos, denominado l_g, medida fundamental para a realização da atividade experimental, é obtido pela Equação (5.20).

$$l_g = \frac{l_T}{2} \cong 0{,}133mm \tag{5.20}$$

5.1.4.4 SEÇÕES TRANSVERSAIS DOS CONDUTORES DOS ENROLAMENTOS

A seção transversal dos fios condutores (AWG, de Cobre) é determinada de acordo com (BARBI; FONT; ALVES, 2002), como segue na Equação (5.21).

$$S_c = \frac{I_{RMS}}{J_{MAX}} \tag{5.21}$$

Em que I_{RMS} é a corrente eficaz na bobina em durante um ou mais ciclos de T_s.

Para uma densidade máxima de corrente elétrica $J_{MAX} = 450\ A/cm^2$ (PETRY, 2014) (BARBI, FONT E ALVES, 2002) e através da simulação do conversor *Flyback* em DCM, no programa PSIM©, obteve-se os seguintes valores de corrente eficaz $I_{p_{RMS}}$ e $I_{s_{RMS}}$.

$$I_{p_{RMS}} \cong 166{,}67mA$$

$$I_{s_{RMS}} \cong 608mA$$

Adaptando a Equação (5.21) para cada um dos enrolamentos, é possível encontrar as áreas mínimas das seções transversais S_p e S_s.

$$S_p = \frac{I_{p_{RMS}}}{J_{MAX}} \cong 0{,}037mm^2 \qquad S_s = \frac{I_{s_{RMS}}}{J_{MAX}} \cong 0{,}135mm^2$$

Por meio de consulta à Tabela de Condutores AWG (AUDIONICA, 2012) disponíveis, buscou-se valores de seções transversais iguais ou maiores ao valor calculado.

As seções adequadas obtidas para os indutores acoplados L_p e L_s são, respectivamente, AWG 31 e AWG 25. Como o primeiro estava indisponível para a confecção real do indutor Lp, utilizou-se a seção existente imediatamente superior: AWG 29.

Para verificar se as seções transversais acima determinadas são limitadas o suficiente de modo a evitar a influência significativa do Efeito Skin, aplica-se a Equação (5.22).

$$S_{MAX} = \frac{\pi * 7{,}5^2}{f_s} * \frac{cm^2}{s} \cong 1{,}767 * 10^{-7}m^2 \tag{5.22}$$

A partir da análise da Tabela AWG, é verificado que S_{MAX} converge para AWG 24, seção maior que AWG 29 e AWG 25, atendendo ao critério necessário para tornar desprezível a consideração do Efeito Skin.

Para calcular o número de condutores n_C necessários em cada um dos enrolamentos, é aplicada a Equação (5.23) (BARBI; FONT; ALVES, 2002) (PETRY, 2001) para S_p e S_s.

$$n_C = \frac{S_c}{S_{MAX}} \tag{5.23}$$

Assim:

$$n_{L_p} = \frac{S_p}{S_{MAX}} \cong 0{,}21 \qquad n_{L_s} = \frac{S_s}{S_{MAX}} \cong 0{,}765$$

Como n_{L_p} e n_{L_s} são valores menores que 1 e é impossível ter um número de condutores fracionário, define-se que L_p e L_s são bobinas confeccionadas com apenas 1 condutor cada, por isso:

$$n_{L_p} = 1 \qquad \text{e} \qquad n_{L_s} = 1$$

5.1.4.5 POSSIBILIDADE DE EXECUÇÃO DOS INDUTORES

Após a realização do projeto eletromagnético dos indutores acoplados, é preciso dar continuidade à modelagem dos parâmetros construtivos desses elementos, incluindo a verificação da possibilidade de confecção desses elementos. Assim, a partir de (BARBI; FONT; ALVES, 2002), determinou-se a área total ocupada por cada uma das bobinas L_p e L_s, respectivamente, A_{Lp} e A_{Ls}, pelas Equações (5.24) e (5.25).

$$A_{L_p} = S_p * N_p * n_{L_p} \cong 5{,}039 * 10^{-6}\ m^2 \tag{5.24}$$

$$A_{Ls} = S_s * N_s * n_{L_s} \cong 7{,}146 * 10^{-6}\ m^2 \tag{5.25}$$

Ao somar-se as áreas A_{L_p} e A_{L_s} ocupadas pelas bobinas no carretel e realizar o quociente desse valor com respeito à área da seção transversal A_e do núcleo ferromagnético adotado, o NEE 25/10/6, cuja $A_e = 39{,}29mm^2$, conforme a Tabela 5.2, obtém-se o índice de possibilidade de execução do projeto, denominado p_E, coeficiente que deve ser menor que 1, preferencialmente menor que 0,7 (BARBI; FONT; ALVES, 2002), para assegurar a possível execução do indutor desejado. O cálculo de p_E é mostrado na Equação (5.26).

$$p_E = \frac{A_{L_p} + A_{L_s}}{A_e} \cong 0{,}309 \tag{5.26}$$

Como o valor calculado, 0,309, é menor que 0,7, esse projeto magnético pode ser implementado.

5.1.5 PROJETO DO FILTRO DE ENTRADA

Com o objetivo de atenuar – eliminar, se possível – o ruído gerado pela interferência da frequência de comutação f_s e suas harmônicas na rede elétrica, um filtro de entrada f é inserido. Esse corresponde a um filtro classificado como Passa-Baixas de 2ª Ordem, formado pelo indutor L_f e pelo capacitor C_f, dois elementos armazenadores de energia, inseridos como mostra o esquemático do sistema proposto na Figura 5.1.

Para garantir uma queda de $-3\ dB$ em relação à amplitude máxima dos sinais de entrada (tensão e corrente da rede elétrica) nas frequências a partir de $100kHz$ (frequência de comutação f_s do conversor CC-CC), a frequência de corte f_c do Filtro Passa-Baixas de 2ª ordem é selecionada uma década abaixo de fs, ou seja, $10kHz$.

Dessa maneira, escolhendo arbitrariamente $C_f = 70nF$ (valor real do componente comercial $68nF$, medido com um multímetro em laboratório) e com f_c adequadamente determinada, calcula-se o valor do indutor L_f a partir da Equação (5.27).

$$L_f = \frac{1}{(2 * \pi * f_c)^2 * C_f} \cong 3{,}619mH \tag{5.27}$$

Utilizando novamente o programa PSIM© para a simulação do conversor, determinou-se as correntes de pico $I_{L_{f_p}}$ e eficaz $I_{L_{f_{RMS}}}$ do indutor Lf.

$$I_{L_{f_p}} \cong 118{,}87mA$$

$$I_{L_{f_{RMS}}} \cong 82{,}80mA$$

Para diminuir o volume do filtro de entrada, adotou-se um núcleo menor, o NEE 20/10/5 – cuja $A_e = 31mm^2$ -, também de ferrite e de material IP12, com a densidade máxima de fluxo magnético do núcleo escolhida segundo o mesmo critério de projeto dos indutores acoplados: evitar a saturação do núcleo. Assim, $\Delta B = 0{,}2\ T$.

Através da manipulação matemática das Leis de Faraday e Ampère, é obtida a Equação (5.28) (PETRY, 2014), que permite calcular N_f.

$$N_f = \frac{L_f * I_{L_{f_p}}}{\Delta B * A_e} \cong 70 \tag{5.28}$$

Considerando a mesma J_{MAX} (PETRY, 2014), determina-se a seção transversal S_{L_f} a partir da Equação (5.21), que resulta na Equação (5.29).

$$S_{L_f} = \frac{I_{L_{f_{RMS}}}}{J_{MAX}} \cong 0{,}018mm^2 \tag{5.29}$$

Pela Tabela dos Condutores AWG (AUDIONICA, 2012), é determinada a seção AWG 34, conquanto no lugar dessa seja utilizada a AWG 29, na prática, pela mesma razão do que ocorreu com o indutor L_p.

Utiliza-se os resultados das Equações (5.22) e (5.29) para calcular o número de condutores n_{L_f} para o indutor L_f, expresso pela Equação (5.30).

$$n_{L_f} = \frac{S_{L_f}}{S_{MAX}} \cong 0{,}104 \tag{5.30}$$

Logo, adota-se 1 condutor para n_{Lf}.

Para o cálculo do entreferro do indutor L_f, utiliza-se a metodologia idem à utilizada para os indutores acoplados, baseada no armazenamento de energia no entreferro g (IVO BARBI, 2001), o que consiste na adequação das Equações (5.19) e (5.20) aos parâmetros de L_f. Por fim, obtém-se, para L_f, $l_g \cong 0{,}169mm$.

5.1.6 CAPACITOR DE SAÍDA

O projeto correto do capacitor de saída C_o (LUZ, 2013), presente na Equação (5.31), é fundamental para manter a lâmpada LED alimentada durante a 3ª Etapa de Operação, como é analisado na Figura 5.5, visto que, durante a mesma, essa é a única fonte de energia da carga.

$$C_o = \frac{1}{\Delta V_o} * \int_{t_1}^{t_2} i_{C_o}(t)\, dt \tag{5.31}$$

Os tempos t_1 e t_2 são os instantes em que a corrente em L_s, respectivamente, torna-se e deixa de ser maior que a corrente média na lâmpada LED - I_o ou I_{LED} - e podem ser determinados, pelas Equações (5.33) e (5.34), a partir do auxílio da Equação (5.32), como foi documentado em (LUZ, 2013), por meio da qual é calculada a tensão de entrada da rede elétrica (CA) no momento em que i_s passa a ser maior que I_o, chamada $V_{in_{CA}}(t_1)$.

$$V_{in_{CA}}(t_1) = \sqrt{\frac{2 * L_p * V_o * I_o}{d^2 * T_s}} \cong 208{,}71V \tag{5.32}$$

$$t_1 = \frac{1}{2 * \pi * f_{REDE}} * \text{sen}^{-1}\left(\frac{V_{in_{CA}}(t_1)}{\sqrt{2} * V_{in_{RMS}}}\right) \cong 1{,}95ms \tag{5.33}$$

$$t_2 = \frac{T_{REDE}}{2} - t_1 \cong 6{,}383ms \tag{5.34}$$

Para obter a função da corrente no capacitor de saída C_o no tempo, aplica-se a Lei das Correntes de Kirchhoff, no nó comum entre L_s, C_o e a lâmpada LED, como pode ser melhor analisado na Figura 5.4, que resulta na Equação (5.35).

$$i_{C_o}(t) = i_s(t) - I_o \tag{5.35}$$

Em que I_o é corrente média na lâmpada LED, considerada constante no tempo, enquanto $i_s(t)$ é a função da corrente no indutor acoplado secundário no tempo, determinada pela Lei das Tensões de Kircchoff ao analisar o circuito equivalente da 2ª etapa de operação do conversor, durante a qual há corrente não-nula em L_s, e expressa pela Equação (5.36).

$$i_s(t) = \frac{V_{in_{CA}}(t)^2 * d^2 * T_s}{2 * L_p * V_o} \tag{5.36}$$

A partir desses dados, determina-se C_o por meio da aplicação da Equação (5.31).

$$C_o \cong 1{,}028mF$$

Adotou-se, para a implementação, o valor comercialmente disponível mais próximo do calculado pela Equação (5.31), equivalente a $1mF$, para suportar uma tensão máxima de $63V$, acima do parâmetro de projeto da tensão de saída $V_o = 50V$. Além disso, para aproximar o máximo possível a simulação no PSIM© da realidade, inseriu-se a RSE (do inglês *ESR*, que significa *Equivalent Series Resistance*) do capacitor C_o, obtida pelo *datasheet* do fabricante e equivalente a $20m\Omega$.

5.1.7 CIRCUITO *SNUBBER*

O interruptor SW selecionado é um MOSFET, por apresentar maiores eficiências (menores perdas) no ponto de operação escolhido para o conversor em estudo (baixas e médias potências relativas a lâmpadas LED).

Durante a 2ª etapa de operação do conversor *Flyback* em MCD, surge tensão entre os terminais de Dreno (D) e Fonte (S) do interruptor, a tensão refletida $V_{refletida}$ de L_s referente a V_o (PETRY, 2014).

Sabendo-se que, nesse trabalho, definiu-se que a tensão induzida no secundário (considerando o diodo $D5$ ideal, isto é, desprezando a tensão de limiar V_f desse) é igual V_o, ou seja, 50V, calcula-se a $V_{refletida}$ pela Equação (5.37).

$$V_{refletida} = \frac{Np}{Ns} * V_o = \frac{99}{44} * 50 = 112{,}5V \tag{5.37}$$

Novamente observando a 2ª etapa de operação, na Figura 5.4, durante a qual o interruptor SW está aberto, evidencia-se que a tensão máxima $V_{DS_{MAX}}$ entre os terminais Dreno (D) e de Fonte (S), expressa pela Equação (5.38), corresponde ao somatório entre a máxima tensão de entrada retificada $V_{RET} \cong 311V$ e a tensão refletida pelo secundário $V_{refletida}$.

$$V_{DS_{MAX}} = V_{RET} + V_{refletida} \cong 311V + 112{,}5V = 423{,}5V \tag{5.38}$$

Porém, além de $V_{DS_{MAX}}$, o conversor Flyback possui como uma de suas desvantagens o surgimento de picos de sobretensão em relação à $V_{DS_{MAX}}$, causados pela indutância de dispersão de L_p, denominada L_{p_d}, que depende de dois fatores principais:

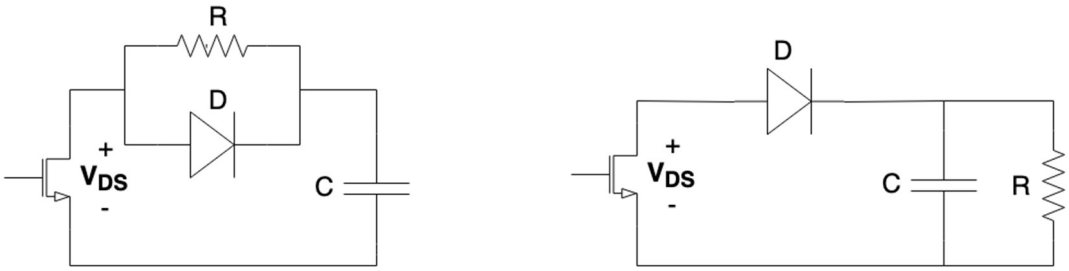
1) A relação de espiras n, pois quanto maior for a diferença entre os números de espiras dos dois enrolamentos, maior é o entreferro indesejado de ar entre eles e, consequentemente, maior a indutância de dispersão L_{p_d} existente;
2) A qualidade da confecção manual dos indutores acoplados, evitando amassar os condutores (AWG) e procurando manter paralelas as espiras entre si.

Assim, para evitar que a sobretensão causada pela L_{p_d} adicionada à $V_{DS_{MAX}}$, sendo essa última inalterável, danifique ou estrague o interruptor, reduzindo a vida útil do conversor em questão e, consequentemente, do sistema por completo, além do cuidado e da experiência em confecção de bobinas e uma razão cíclica - como a adotada ($d = 0{,}25$) - para reduzir n, é usual o emprego de circuitos *snubbers*: configurações de circuitos auxiliares responsáveis por dissipar a energia armazenada na indutância de dispersão L_{p_d} que levaria à sobretensão (ou, em outras situações, sobrecorrente) em partes do circuito onde isso é requisitado, seja de maneira dissipativa por *snubbers* RCD (WILLIAM P. ROBBINS, 1997) (NOVAES, 2016), regenerativa (ou *Snubber* Regenerativo) (ALGANIDI; MOSCHOPOULOS, 2018) ou dissipativa supressora (como o *Snubber* com Diodo e dispositivo TVS, do inglês, *Transient Voltage Suppressor*, em série) (ST MICROELECTRONICS; ADRAGNA, 2000). Todos os *snubber*s acima listados são passivos, isto é, não possuem nenhum interruptor inserido na configuração do circuito.

Há diversos tipos de *snubber* passivos **RCD dissipativos** (formados por associações entre resistores, capacitores e diodos). Eles dissipam a energia armazenada na indutância de dispersão, que causa sobretensão (ou sobrecorrente, em outras aplicações) no interruptor SW, por Efeito Joule, principalmente no resistor que compõem o *snubber*.

Um exemplo desses é o *Snubber* para Sobretensão em Interruptores Comandados (WILLIAM P. ROBBINS, 1997), ou Tipo I, exposto na Figura 5.7(a), em que é proposta uma análise gráfico-matemática para a inserção do *snubber* em paralelo com o interruptor SW. Após o dimensionamento dos componentes R, C e D, a potência dissipada no resistor, calculada de acordo com a teoria, resultou em $2W$.

Figura 5.7 - Configuração dos snubbers RCD dissipativos (a) Tipo I ; (b) Tipo II



(a) Tipo I (b) Tipo II

Fonte: Autor.

Então após a verificação do consumo de potência desses dois tipos de *snubbers* dissipativos RCD, descartou-se a ideia de utilizá-los, pois o consumo de qualquer um desses representaria uma diminuição significativa na eficiência global do sistema.

A partir disso iniciou-se a análise de viabilidade de aplicação de um *snubber* regenerativo (ALGANIDI; MOSCHOPOULOS, 2018), simplificadamente formado por dois diodos, um capacitor e um elemento magnético, com modo de funcionamento baseado na realimentação da energia utilizada pelo *snubber* diretamente no indutor secundário, sendo que o projeto desses foi feito, resultando em uma eficiência global elevada, pouco menor que a do sistema antes da utilização do *snubber*. Conquanto a eficiência seja vantagem, essa não compensa a complexidade de projeto, o custo de implementação e o volume (e peso) agregados ao conversor pelo emprego desse *snubber*.

Dessa maneira, uma vez decidido não utilizar nenhum dos *snubbers* dissipativos RCD, nem regenerativos, em virtude das desvantagens acima descritas, começou a ser avaliado o uso de um *snubber* dissipativo composto por um diodo (com o menor tempo de recuperação reversa possível, para evitar que sobretensões de curta duração afetem a vida útil de SW) mais um TVS (do inglês *Transient Voltage Suppressor*, em português, Supressor de Tensão Transitória), na configuração mostrada na Figura 5.1, do conversor *Flyback* em estudo. O único dispositivo TVS fisicamente disponível é o MCC400A, do tipo SMD, com intervalo térmico de operação entre $-55\ °C$ e $150\ °C$ cuja tensão de grampeamento é $200V$, a qual, embora não corresponda

ao valor adequado - $300V$ – é suficiente para garantir que $V_{DS_{MAX}}$ fique em torno do número calculada pela teoria: $423{,}5\ V$.

Finalmente, decidiu-se empregar um *snubber* do tipo dissipativo supressor, composto por diodo e TVS para controlar a Sobretensão no interruptor SW do conversor Flyback em questão, aliando simplicidade de análise e projeto, baixo volume e peso, além de redução na dissipação de potência em relação a uma resistência (comparação com respeito aos *snubbers* RCD), uma vez que o TVS é um dispositivo semicondutor com característica similar à de um diodo Zener. Uma das desvantagens do TVS é o custo de implementação, que pode variar de acordo com a quantidade de componentes comprados de uma só vez ou mesmo o modelo de TVS utilizado.

Para resumir toda a análise realizada, a Tabela 5.3 foi elaborada.

Tabela 5.3 - Comparação entre as Características dos Tipos de Snubbers

Tipo de Snubber	Vantagens	Desvantagens
1) Dissipativo RCD	Projeto simples e baixo custo	Elevado consumo de potência, menor eficiência do conversor
2) Regenerativo	Menor consumo de potência, não alterando, de maneira significativa, a eficiência do conversor	Projeto completo e com mais elementos magnéticos (indutores), o que tende a aumentar o volume e o peso do circuito
3) Dissipativo Supressor de Tensão	**Análise simples para implementação**	**O intervalo térmico de funcionamento pode restringir o ponto de operação do conversor**

Fonte: Autor.

Por fim encontrou-se um interruptor SW (um MOSFET), fisicamente disponível e adequado para inserir nesse conversor: o 04N60C3, que suporta uma tensão entre Dreno e Fonte máxima antes da ruptura $V_{DS_R} = 650V$ e uma resistência em condução $R_{DS_{ON}} \cong 0{,}95\Omega$. O

critério utilizado para essa escolha foi: 1) a tensão V_{DS_R} ser imediatamente maior que a $V_{DS_{MAX}} = 423{,}5\ V$, sem considerar o efeito da indutância de dispersão; e 2) a resistência em condução $R_{DS_{ON}}$ ser a menor possível.

5.1.8 SELEÇÃO DOS DIODOS D5 e D6

Os diodos D5 e D6, respectivamente, em série com o indutor acoplado secundário e em série com o TVS, foram escolhidos pelo critério da disponibilidade física no almoxarifado do GEDRE - para que fosse possível a implementação da topologia -, pela menor tensão de limiar V_f e menor resistência em condução r_d possíveis e, no caso diodo D6, pelas razões anteriormente explicadas, o menor tempo t_{rr}, para o ponto de operação desejado, com tensões e correntes nominais acima dos níveis máximos necessários.

Assim o diodo D5 utilizado é um MUR860, com $r_d \cong 38{,}4m\Omega$ e $V_f \cong 0{,}5V$, enquanto o diodo D6 é um MUR160, com $r_d \cong 0{,}4\Omega$, $V_f \cong 1{,}25V$ e $t_{rr} \cong 75ns$.

5.2 SIMULAÇÃO

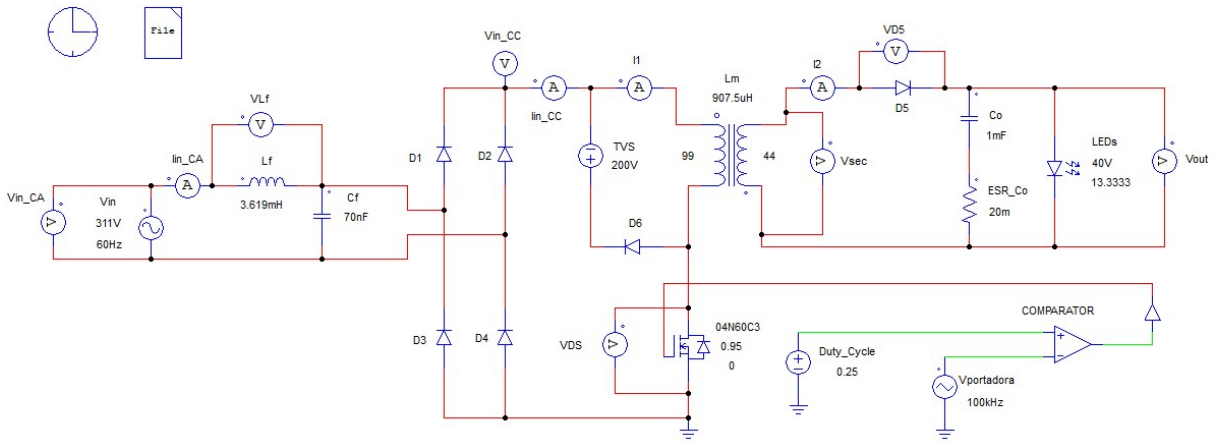
Para validar, através de simulação, o projeto realizado no programa MathCAD©, o conversor em estudo foi reproduzido no programa PSIM©, com a grande maioria das não-idealidades inseridas, incluindo:

1) As resistências em série equivalentes – em indutores, medidas experimentalmente após a confecção deles e, do capacitor C_o, que, por ter maiores dimensões, possui uma *ESR* significativa que consta no *datasheet* da fabricante;
2) Tensões de limiar V_f (diodos) e resistências em condução r_d, para o ponto de operação específico do conversor (diodos e interruptor);
3) Valores reais dos indutores e capacitores, medidos através de um medidor LCR;
4) Valores das indutâncias de dispersão de cada um dos indutores acoplados (por mais que a magnetizante seja a do primário);
5) Modelo equivalente do dispositivo TVS (uma fonte de tensão CC de valor equivalente à tensão de "grampeamento") também simulado.

Em relação à lâmpada LED utilizada, V_{th} e R_{eq} foram obtidos experimentalmente.

Na Figura 5.8, o esquemático da simulação do conversor no PSIM© é apresentado.

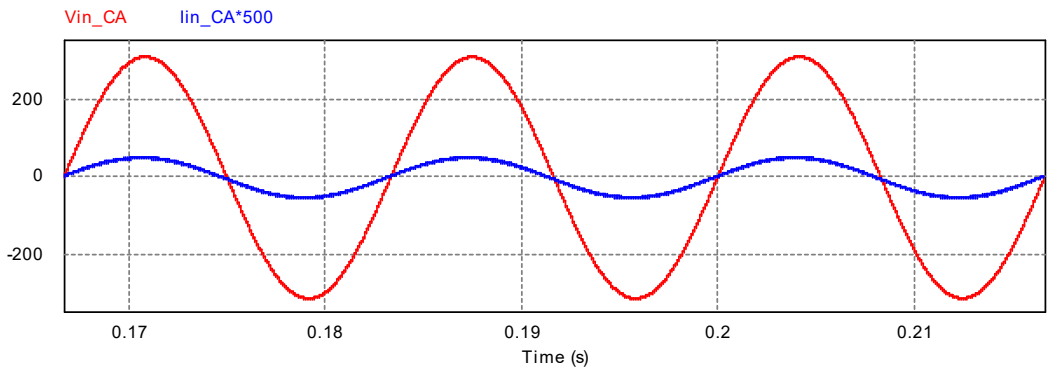
Figura 5.8 - Esquemático de simulação do conversor *Flyback* em MCD para CFP



Fonte: Autor.

As ferramentas Controle de Simulação (*Simulation Control*) e Arquivo de Parâmetros (*Parameter File*), mostradas no canto superior esquerdo da Figura 5.8, tem a função de, respectivamente, determinar o intervalo de tempo de aquisição e exibição dos dados, além de determinar o passo de simulação (*Time Step*), isto é, o tempo entre uma amostra e a seguinte ser aferida; e possuir o valor de determinados parâmetros de simulação.

Figura 5.9 - Formas de onda de tensão ($V_{in_{CA}}$, em vermelho) e corrente de entrada ($I_{in_{CA}}$,, em azul escuro, com módulo ampliado em 500 vezes, para permitir melhor visualização em comparação à $V_{in_{CA}}$) da rede elétrica, considerada puramente



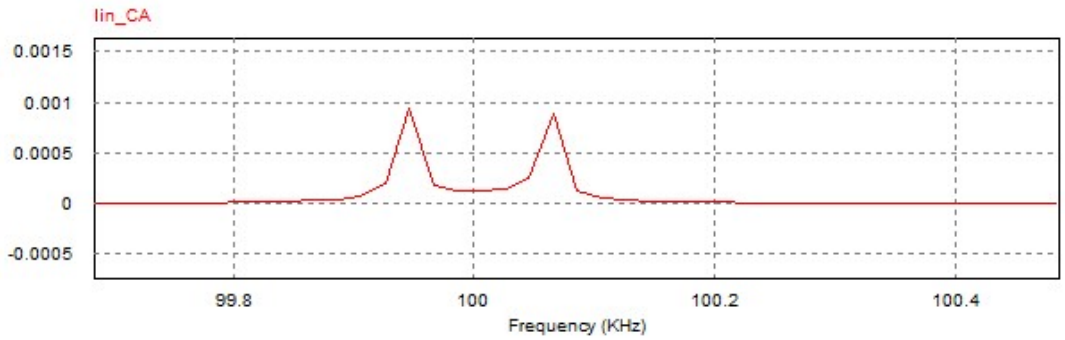
Fonte: Autor.

A partir do gráfico da Figura 5.9, ao utilizar a ferramenta de medição do PSIM©, o fator de potência $FP \cong 0{,}9968$.

Com respeito à DHT da corrente de entrada, $I_{in_{CA}}$, ao aplicar esse outro recurso do PSIM© para frequência fundamental 60Hz, obtém-se $DHT_{I_{in_{CA}}} \cong 1{,}38\%$.

Para analisar os sinais de entrada no domínio da frequência, é usada a *FFT* (em português, Transformada Rápida de Fourier), a fim de saber se o efeito de f_s na $DHT_{I_{in_{CA}}}$ é, de fato, atenuado pela inserção do filtro de entrada, como mostra a Figura 5.10.

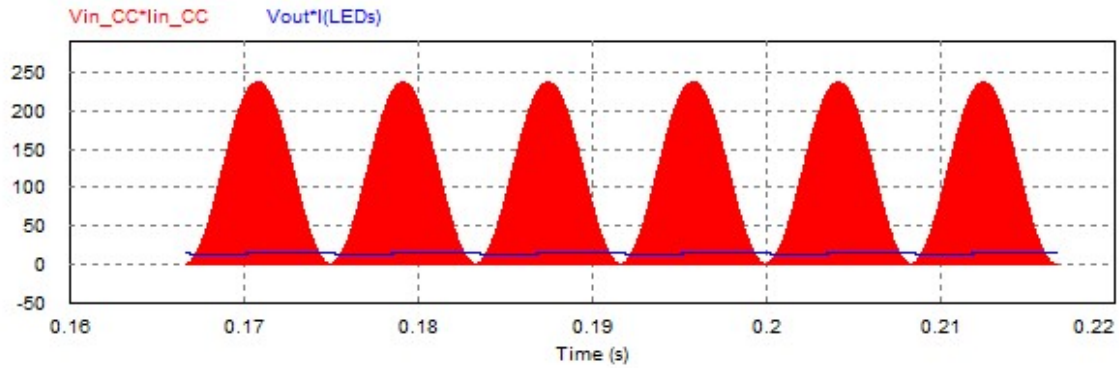
Figura 5.10 - *FFT* da corrente de entrada ($I_{in_{CA}}$, em vermelho), com zoom em 100kHz, frequência que se deseja atenuar com o projeto do filtro de entrada



Fonte: Autor.

Para verificar a eficiência do conversor *Flyback*, os sinais de tensão e corrente na entrada ($V_{in_{CC}}$ e $I_{in_{CC}}$) e na saída (V_o e I_o) do mesmo são multiplicados entre si e exibidos na Figura 5.11 para obter, nessa ordem, os valores médios em períodos completos da rede das potência de entrada P_{in} e saída P_o do circuito, de tal sorte que a eficiência é calculada a partir da Equação (5.39).

Figura 5.11 - Formas de onda das potências de entrada (P_{in}, em vermelho) e de saída (P_o, em azul escuro)

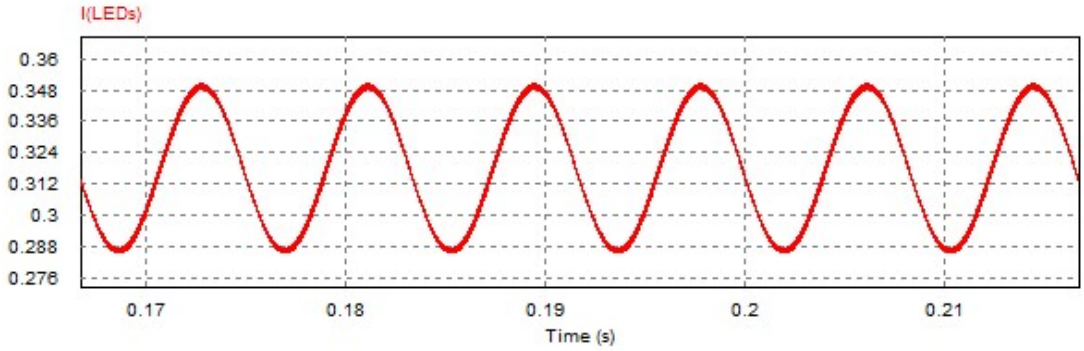


Fonte: Autor.

$$\eta = \frac{P_o}{P_{in}} = \frac{V_o \ * \ I_o}{V_{in_{CC}} \ * \ I_{in_{CC}}} \cong \frac{14{,}05}{15{,}88} \cong 0{,}8843 \tag{5.39}$$

Assim, a eficiência η é de aproximadamente 88,43% para o sistema global simulado. O comportamento da corrente na lâmpada LED, I_o, está apresentado na Figura 5.12.

Figura 5.12 - Forma de onda da corrente na lâmpada LED (I_o, em vermelho)



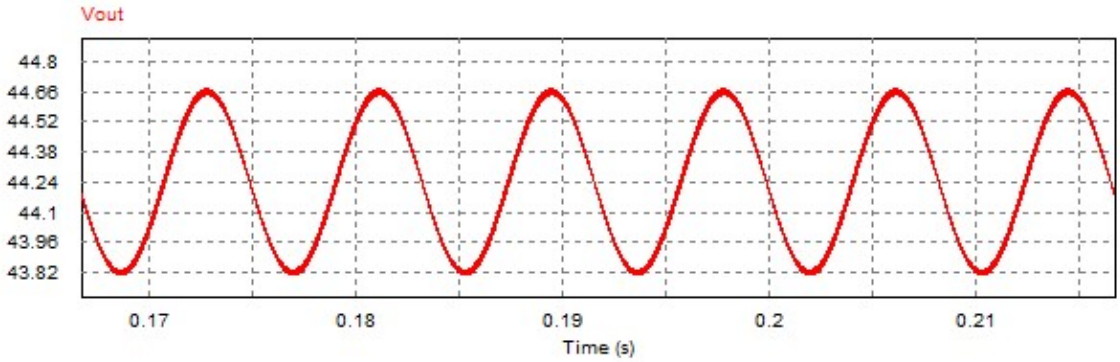
Fonte: Autor.

A corrente média na lâmpada LED I_o foi cerca de $317{,}39mA$, com ondulação de corrente, do valor máximo ao mínimo, $\Delta I_{LED} \cong 64{,}738mA$ e ondulação percentual de corrente $\Delta I_{LED} \cong 20{,}40\%$, calculada como mostra a Equação (5.40).

$$\Delta I_{LED} = \frac{I_{LED_{MAX}} - I_{LED_{MIN}}}{I_{LED}} \cong \frac{(350{,}11 - 285{,}37)mA}{317{,}39mA} \cong 0{,}2040 \tag{5.40}$$

A seguir, foi analisada a tensão V_o, na Figura 5.13, entre os terminais da lâmpada.

Figura 5.13 - Forma de onda da tensão na lâmpada LED (V_o, em vermelho)

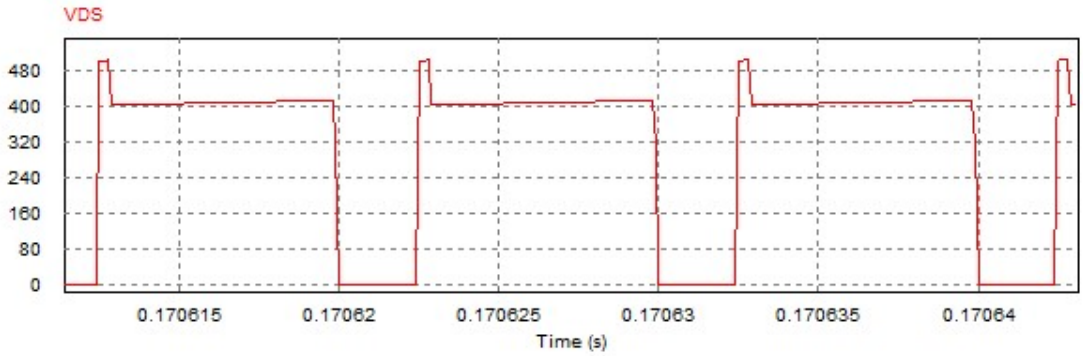


Fonte: Autor.

Obteve-se uma tensão média de saída $V_o \cong 44{,}23V$ e uma ondulação de tensão ΔV_{LED} - do máximo ao mínimo - de 0,86V e uma ondulação percentual $\Delta V_{LED}\%$, calculada pelo mesmo princípio da Equação (5.40), de 1,95%.

Visando verificar se o *snubber* inserido atua conforme o esperado, a Figura 5.14 expressa a forma de onda da tensão V_{DS} do interruptor SW.

Figura 5.14 - Forma de onda da tensão no interruptor SW (V_{DS}, em vermelho)



Fonte: Autor.

Mediu-se, na Figura 5.14, uma tensão $V_{DS_{MAX}}$, atribuída à sobretensão de curta duração provocada pela indutância de dispersão do primário, de 505,27V, abaixo dos 650V de V_{DS_R} do interruptor selecionado durante o projeto. Para o restante do tempo, a maior tensão V_{DS} verificada é de cerca de 413,86V, valor próximo aos 423,5V teoricamente calculados para a tensão total entre os terminais do interruptor SW enquanto o mesmo estiver aberto.

5.3 IMPLEMENTAÇÃO

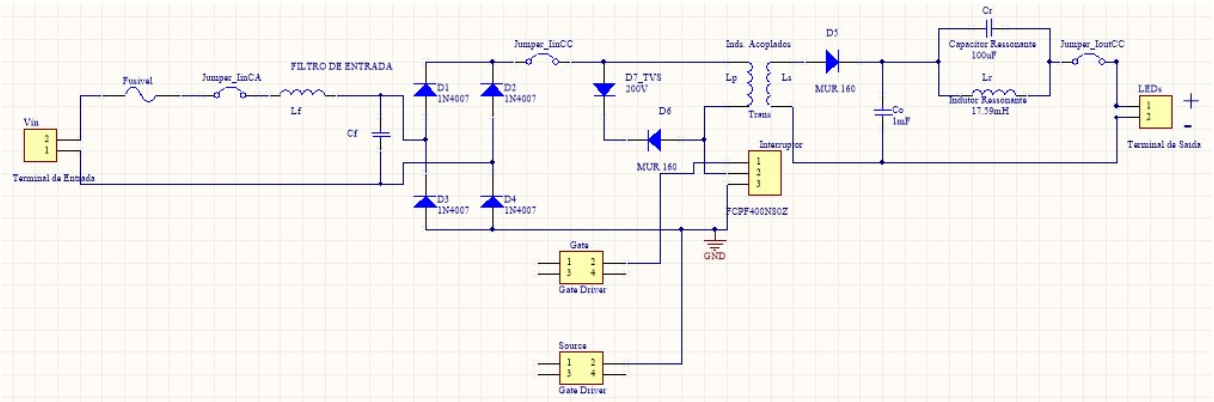
Após os resultados de simulação estarem satisfatoriamente próximos aos parâmetros de projeto, mesmo que não perfeitamente, o que é esperado devido às limitações do programa, aos erros de medição reais e às não-idealidades não consideradas em simulação, resta comprovar, através de um protótipo físico, o funcionamento esperado do conversor proposto.

5.3.1 LAYOUT DA PCI

Primeiramente, foi desenvolvido o *layout* de uma PCI (Placa de Circuito Impresso, do inglês *PCB – Printed Circuit Board*) no programa Altium Designer©, em face única (camada *Bottom layer*), procurando ocupar o mínimo espaço possível.

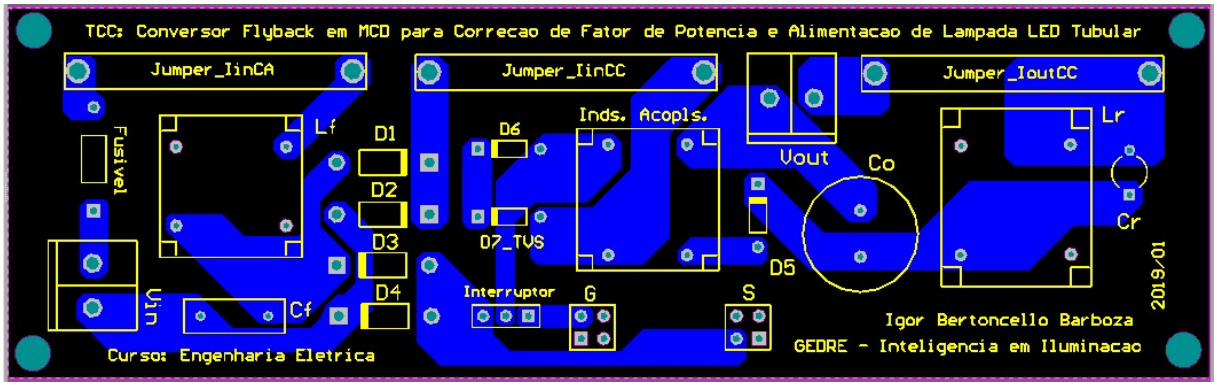
Ao final da elaboração do *layout*, cujo esquemático está Figura 5.15, obtém-se a PCI final, exibida na Figura 5.16, com comprimento e largura de, respectivamente, (13,5 X 4,2) cm.

Figura 5.15 - Esquemático, no Altium Designer©, da PCI do conversor *Flyback* desse trabalho



Fonte: Autor.

Figura 5.16 - *Layout* da PCI de potência, no Altium Designer©, do conversor *Flyback* em estudo



Fonte: Autor.

Na Figura 5.16, as formas em cor amarela correspondem à serigrafia da PCI (*Top Overlay*), enquanto os elementos em cor azul são as trilhas da PCI (*Bottom layer*), todas de espessura 1,5mm.

5.3.2 CONFECÇÃO DOS INDUTORES

Os dois indutores foram elaborados manualmente com, no caso dos indutores acoplados, de núcleo NEE 25/10/5, o auxílio de uma máquina mecânica que conta o número de espiras, o que tende a aumentar a exatidão na confecção ao aproximar o valor da indutância real medida em relação ao valor da indutância projetada.

Na Tabela 5.4, são listados os valores calculados e os medidos (através de um medidor LCR) dos indutores, nas frequências em que os mesmos operam, de modo que o erro percentual das indutâncias pode ser calculado, bem como, em relação aos indutores acoplados, as indutâncias de dispersão de cada um deles.

Tabela 5.4 - Dados das indutâncias medidas em comparação aos valores de projeto

Grandeza	**Indutância de Filtro**	**Indutância Acoplada Primária**	**Indutância Acoplada Secundária**
Símbolo	L_f	L_p	L_s
Valor de Projeto	3,619mH	907,5μH	174,281μH
Valor Medido	3,626mH	908 μH	177,5μH
Erro % da Indutância	0,193%	0,055%	1,814%
Indutância de Dispersão	-	39,5μH	7,8μH
Indutância de Dispersão % (sobre o Valor Medido)	-	4,35%	4,40%

Fonte: Autor.

5.3.3 CIRCUITO DE COMANDO DO INTERRUPTOR

Para fornecer a razão cíclica d desejada, 0,25, é preciso desenvolver um circuito de comando para o condicionamento de um sinal *PWM* (do inglês *Pulso Width Modulation*, em português, Modulação por Largura de Pulso) a ser aplicado entre os terminais Porta (G) e Fonte (S) do interruptor, isto é, a tensão de comando V_{GS}.

Experimentalmente, o sinal *PWM* foi gerado, com f_s e d determinados por um microcontrolador *Tiva C Series*, da empresa Texas Instruments©, inserido num sistema eletrônico, sendo todo esse conjunto projetado e programado - em linguagem C - por Lucas Ribeiro Nunes, como é detalhado no Apêndice B do presente trabalho.

Para condicionar o sinal *PWM*, ao amplificar o mesmo para uma tensão em nível alto (valor máximo) de 20V (*datasheet* do MOSFET 04N60C3, interruptor adotado), é utilizado o circuito de comando, auxiliar ao circuito de potência, "Circuito de *Gate Driver* Isolado", projetado por Renan Duarte e Carlos Conrad, finalizado em 2017 (DUARTE; CONRAD, 2017), com descrições e mais informações no Apêndice C.

5.3.4 ALIMENTAÇÃO DO CIRCUITO DE POTÊNCIA

Como fonte de entrada $V_{in_{CA}}$ do conversor *Flyback*, para fornecer os parâmetros nominais equivalentes aos da rede elétrica, foi utilizada uma fonte de tensão alternada cujo modelo é CHP 5000, da marca Inventfine.

5.3.5 DISPOSITIVOS DE PROTEÇÃO

Na entrada do sistema, antes da Ponte Retificadora, é inserido um fusível em série com uma das fases, como mostra a Figura 5.15, que terá o elo interno rompido em caso de sobrecorrente, ou seja, caso passar pelo mesmo uma corrente acima da máxima permitida. O fusível escolhido tem módulo de corrente 0,5A, que está levemente acima da corrente máxima $I_{in_{CA}} = 105mA$, verificada através de simulação no programa PSIM©.

6 RESULTADOS EXPERIMENTAIS E CONCLUSÃO

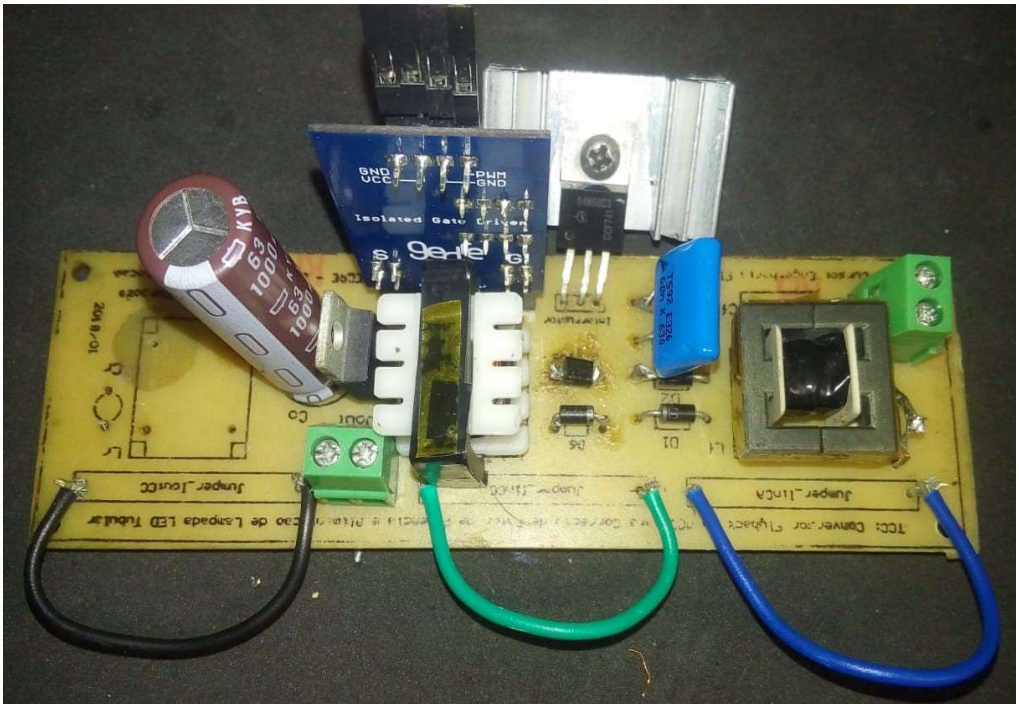
6.1 EXPOSIÇÃO DOS RESULTADOS EXPERIMENTAIS

Após a confecção dos indutores da PCI de potência, na Figura 5.16, a adequação e verificação do correto funcionamento do *Gate Driver* (Apêndice C) e a soldagem de todos os componentes projetados (na situação dos capacitores, os valores comerciais mais próximos), é montada a bancada para os testes que visam validar experimentalmente os valores teóricos e os resultados de simulação (PSIM©) obtidos.

Antes do início dos testes, verifica-se a continuidade entre componentes eletrônicos em mesma trilha, para garantir o contato elétrico entre os mesmos, os dois condutores de $V_{in_{CA}}$ terem sido corretamente parafusados ao conector, conforme indica a imagem da Figura 6.2, bem como os dois condutores da lâmpada LED tubular, checando antes a polaridade da carga (utilizou-se o "modo diodo" do multímetro para fazer isso).

Além disso, inseriu-se os quatro pinos de G (terminal *Gate* – Porta do interruptor SW) e S (terminal *Source* – Fonte) do *Gate Driver* (circuito de comando) nos respectivos conectores de quatro terminais da PCI para cada um dos terminais de SW, de modo que esse ficou mecanicamente firme e encaixado na PCI de potência (do conversor *Flyback*), sem riscos de desconexão, como também pode ser observado na Figura 6.1.

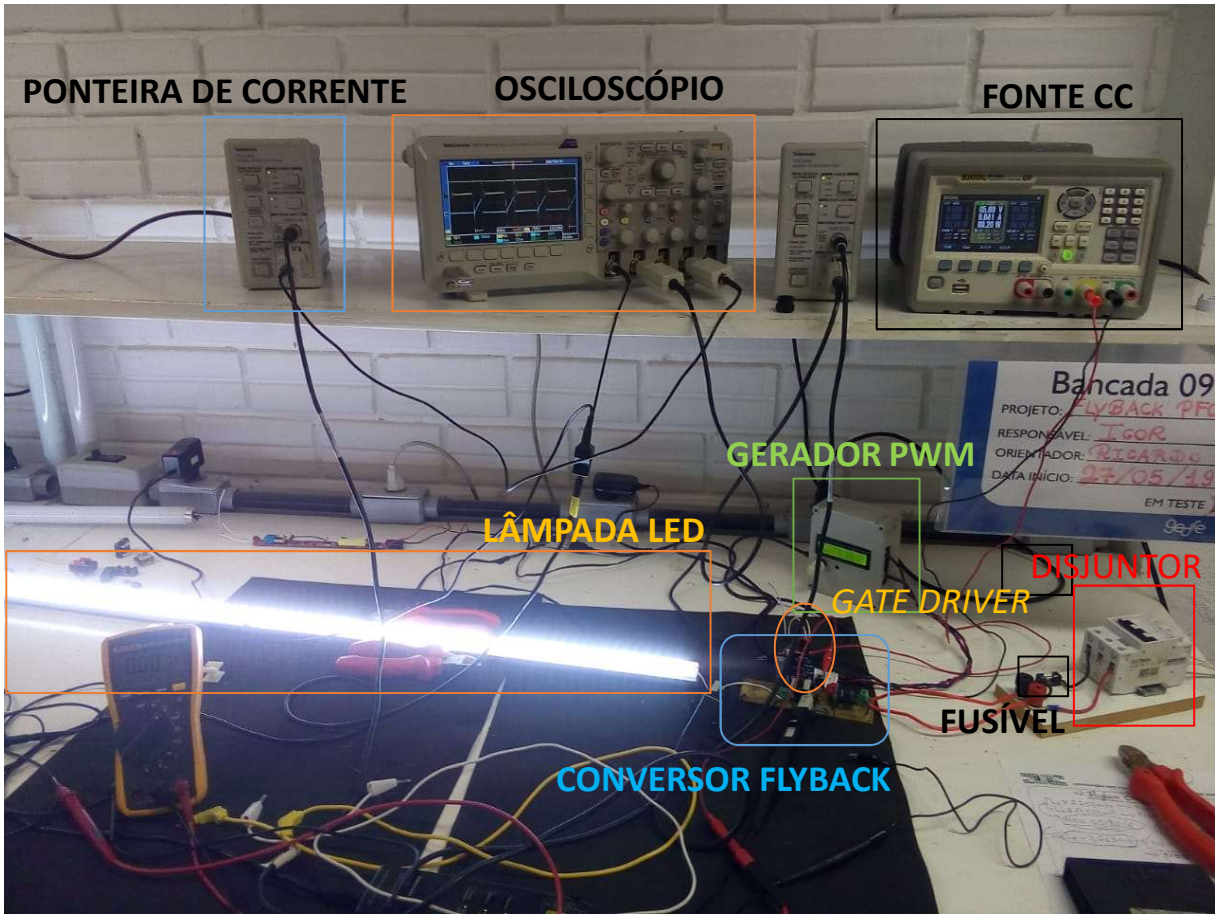
Figura 6.1 - Fotografia do sistema eletrônico implementado e pronto para testes, incluindo o conversor *Flyback* em MCD para CFP e o circuito de comando (Geração do *PWM* + *Gate Driver*)



Fonte: Autor.

A Figura 6.2 exibe a bancada completa na qual foram realizados os experimentos, na qual estão presentes: o osciloscópio (posteriormente substituído pelo modelo InfiniiVision DSO-X 4024A da marca KEYSIGHT©, para aquisição dos dados expostos nesse trbaalho), as ponteiras de corrente (para medição de correntes por Efeito Hall), as ponteiras diferenciais - assim chamadas por medirem tensão diferencial de forma isolada, isto é, com referência (ou terra) diferente daquela do osciloscópio -, a fonte de tensão CC (fornece a alimentação de 5V) para o *Gate Driver* e a fonte de tensão (alimentação $V_{in_{CA}}$, 220V_{RMS}, 60Hz). A caixa cinza, à direita na Figura 6.2, compõe a geração e pré-adaptação do sinal *PWM*, antes de o mesmo ser injetado na entrada do *Gate Driver*.

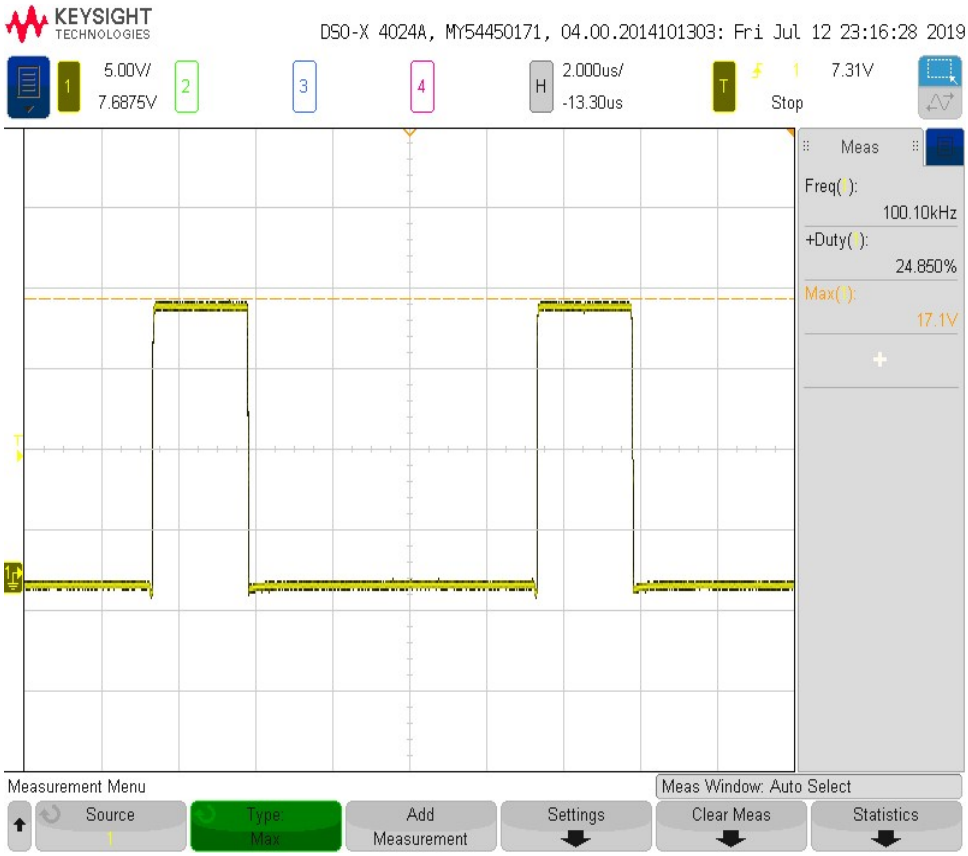
Figura 6.2 - Fotografia da bancada completa para a realização de atividade experimental



Fonte: Autor.

A medida inicial tomada foi ajustar e visualizar no osciloscópio o sinal *PWM*, para analisar ele atende aos parâmetros necessários, o que é observado na Figura 6.3.

Figura 6.3 - Forma de onda do sinal *PWM*, tensão de comando V_{GS} do interruptor (CH1, em amarelo, 5V/div.)



Fonte: Imagens extraídas do osciloscópio pelo autor.

Uma vez realizados os testes, durante os quais foi monitorada a temperatura, em tempo real, por meio do uso de uma Câmera Térmica, dos componentes do sistema, conforme aumentava-se gradativamente o valor $V_{in_{CA}}$ na fonte de tensão, com atenção especial aos elementos D6 e TVS, além da tensão V_{DS} do interruptor, os dois primeiros por formarem o *snubber* e possuírem tendência a suportar maiores variações de tensão, fato que pode aumentar consideravelmente a temperatura dos mesmos, enquanto a tensão V_{DS} é monitorada, tanto no osciloscópio, pelas próprias magnitude e forma de onda, quanto na Câmera Térmica, pela temperatura do circuito *snubber* e do interruptor SW, por segurança, para que o interruptor não atinja a tensão de ruptura - 650V para o MOSFET 04N60C3 – e seja queimado, interrompendo a circulação de corrente no ciclo seguinte (ao início da 1ª etapa de operação) e possivelmente causando danos físicos irreversíveis ao restante do conversor.

Após atingir o valor nominal $V_{in_{RMS}} = 220V$ e $f_{REDE} = 60Hz$, com todos os elementos dentro das respectivas faixas de temperatura em operação (obtidas pelos *datasheets* dos fabricantes), incluindo D6 e TVS, com $V_{DS} < 650V$, foram medidos, através dos canais do osciloscópio, os valores dos resultados experimentais, registrados na Tabela 6.1.

Tabela 6.1 - Resultados experimentais do sistema do Conversor Flyback em MCD para CFP, em condições nominais de operação

Grandeza	Símbolo	Valor Aproximado	Unidade
Tensão eficaz de entrada alternada	$V_{in_{RMS}}$	220	V
Corrente eficaz de entrada alternada	$I_{in_{RMS}}$	83,82	mA
Tensão Média de Entrada do Flyback	$V_{in_{CC}}$	194	V
Corrente Média de Entrada do Flyback	$I_{in_{CC}}$	78,1	mA
Potência média de entrada do Flyback	P_{in}	20,2	W
Tensão Máxima no Interruptor	$V_{DS_{MAX}}$	-	V
Tensão Média de Saída do Flyback	V_o	47,91	V
Corrente Média de Saída do Flyback	I_o	319,73	mA
Potência Média de Saída do Flyback	P_o	15,3	W

Fonte: Autor.

A Tabela 6.2 apresenta a comparação entre valores de projeto, resultados de simulação e experimentais para o conversor *Flyback* em MCD para CFP abordado nesse estudo.

Tabela 6.2 - Comparação entre os Principais Valores de Projeto e os Resultados obtidos por Simulação e Experimentalmente

Grandeza (Unidade)	**Parâmetros de Projeto**	**Resultado de Simulação**	**Resultado Experimental**
$\boldsymbol{V_{in_{RMS}}}$ $(\boldsymbol{V})$	220	219,91	220
$\boldsymbol{I_{in_{RMS}}}$ $(\boldsymbol{mA})$	-	73,08	83,82
$\boldsymbol{V_{in_{CC}}}$ $(\boldsymbol{V})$	-	196,55	194
$\boldsymbol{I_{in_{CC}}}$ $(\boldsymbol{mA})$	-	62,87	78,1
$\boldsymbol{P_{in}}$ $(\boldsymbol{W})$	16,67	15,88	20,2
$\boldsymbol{V_{DS_{MAX}}}$ $(\boldsymbol{V})$	423,5	505,27	525
$\boldsymbol{V_o}$ $(\boldsymbol{V})$	47,67	44,23	47,91
$\boldsymbol{I_o}$ $(\boldsymbol{mA})$	318	317,59	319,73
$\boldsymbol{P_o}$ $(\boldsymbol{W})$	15	14,05	15,3
$\boldsymbol{\eta}$ (%)	90	88,43	76
FP	-	0,997	0,985
DHT (%)	-	1,38	6,06

Fonte: Autor.

Em que a tensão $\boldsymbol{V_{DS_{MAX}}}$ não inclui a sobretensão causada por indutância de dispersão.

A imagem extraída do osciloscópio, Figura 6.4, contém as formas de onda, sobrepostas, de tensão de entrada e corrente de entrada antes da retificação.

Figura 6.4 - Formas de onda da tensão de entrada $V_{in_{CA}}$ (CH1, em amarelo, 200V/div.) e da corrente de entrada $I_{in_{CA}}$ (CH2, em verde, 500mA/div.) do sistema

Fonte: Imagens extraídas do osciloscópio pelo autor.

A ferramenta Análise de Potência do osciloscópio, apresentada na janela da metade inferior da Figura 6.4, mostra valores instantâneos, que vão se tornando mais precisos com o tempo de verificação desse recurso. Esse foi utilizado para medição de FP por ser própria para essa finalidade.

Os valores de potência dessa ferramenta, presentes na Figura 6.4, não foram os utilizados para medição da eficiência do *Flyback*, os quais foram obtidos experimentalmente através da ferramenta Eficiência do mesmo osciloscópio e mostrados na Figura 6.6.

A seguir, ao analisar a DHT das formas de onda da Figura 6.5, obtém-se a Distorção Harmônica Total da corrente de entrada $I_{in_{CA}}$: $\mathrm{DHT}_{\mathrm{I}_{\mathrm{in}_{\mathrm{CA}}}} \cong 6{,}1\%$.

A Figura 6.5 mostra a *FFT* (Transformada Rápida de Fourier) da corrente de entrada Iin, já exibida na Figura 6.4, a fim de analisar a relevância do conteúdo harmônico em 100kHz e compará-lo com o que consta na norma IEC 61000-3-2.

Figura 6.5 - *FFT* da corrente de entrada $I_{in_{CA}}$ (CH2, em verde, 20mA/div.)

Fonte: Imagens extraídas do osciloscópio pelo autor.

Embora a IEC 61000-3-2 Classe A seja a habilitada no osciloscópio para análise de DHT, conforme é mostrado na Figura 6.5, a norma que estabelece os valores máximos para cada harmônica em cargas de iluminação é a IEC 61000-3-2 Classe C. Essa categoria ainda se divide em outras duas subcategorias: para potências menores e maiores que $25\ W$. Nesse caso, o ponto de operação está em torno de $15\ W$, de modo que a IEC 61000-3-2 Classe C para potências menores que $25\ W$ deve ser a utilizada.

Com a indisponibilidade de verificação de Classe C no osciloscópio, os valores de corrente da coluna "Value(RMS)", na parte esquerda da Figura 6.5, foram divididos por $P_o = 15{,}3\ W$, potência média de saída medida experimentalmente, como mostra a Figura 6.6. Esses cálculos foram realizados por constarem na norma e o resultado dos mesmos, bem como a análise comparativa desses com os máximos estabelecidos é mostrado na Tabela 6.3.

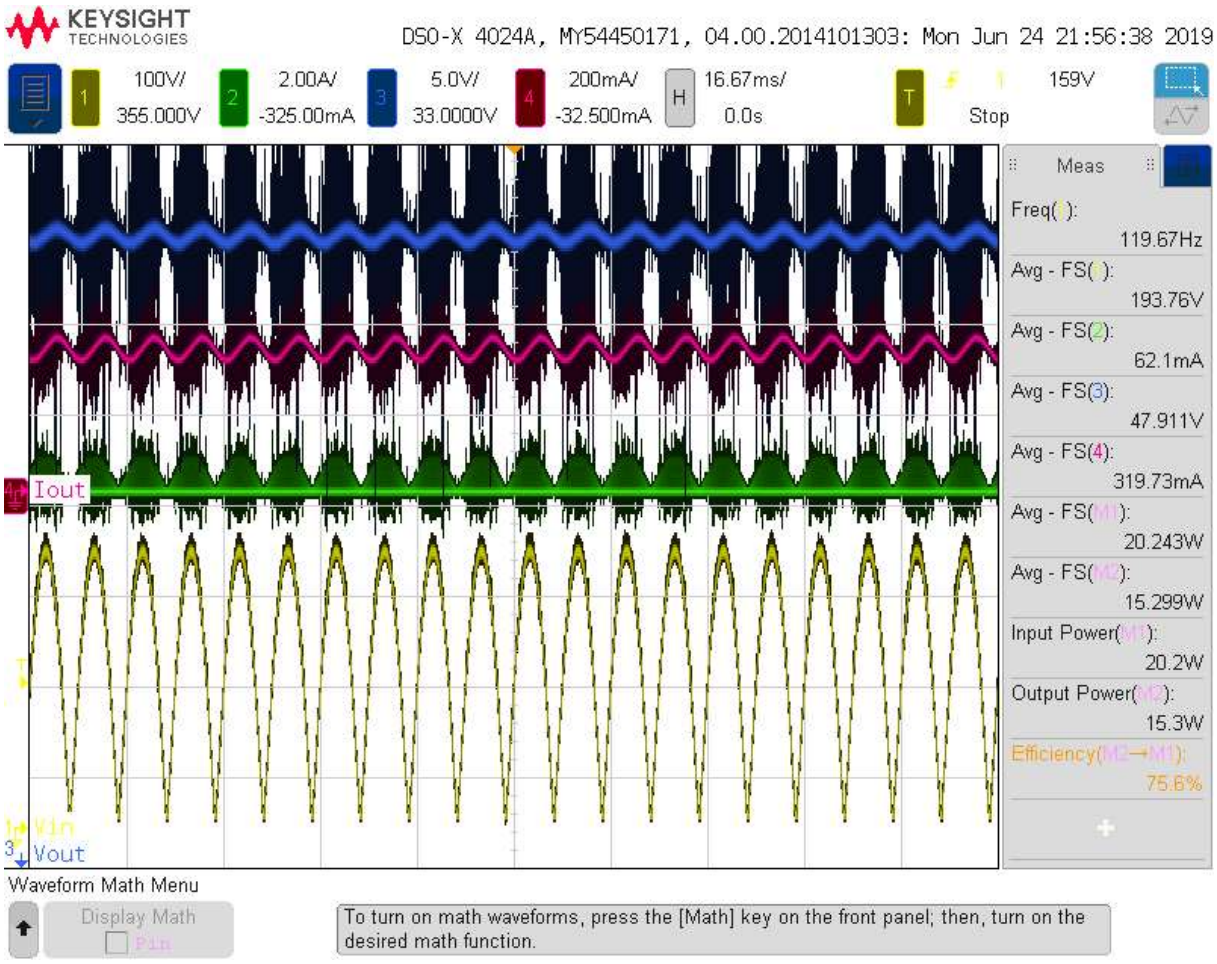
Tabela 6.3 - Verificação da IEC 61000-3-2, Classe C, para $P < 25\ W$

ORDEM DA HARMÔNICA	$\frac{I_{MAX}}{W}$ **PERMITIDA** (mA/W)	$\frac{I_{MAX}}{W}$ **EXPERIMENTAL** (mA/W)
3	3,4	$\mathbf{0,10105}$
5	1,9	$\mathbf{0,073725}$
7	1,0	$\mathbf{0,126863}$
9	0,5	-
11	0,35	-
$13 \leq n \leq 39$	$\frac{3{,}85}{n}$	-

Fonte: Autor.

A seguir, ao utilizar o recurso *Mathematic* (*Math*) do Posciloscópio, multiplica-se tensão e corrente de entrada, $V_{in_{CC}}$ e $I_{in_{CC}}$, e tensão e corrente de saída, V_o e I_o, de modo a obter, respectivamente, as potências de entrada P_{in} e de saída P_o do conversor Flyback, representadas pela Figura 6.6.

Figura 6.6 - Verificação das potências de entrada P_{in} ($V_{in_{CC}}$ em CH1, em amarelo, 100V/div.; $V_{in_{CC}}$ em CH2, em verde, 100mA/div.) e de saída P_o (V_o em CH3, em azul, 15V/div.; I_o em CH4, em rosa, 100mA/div.)

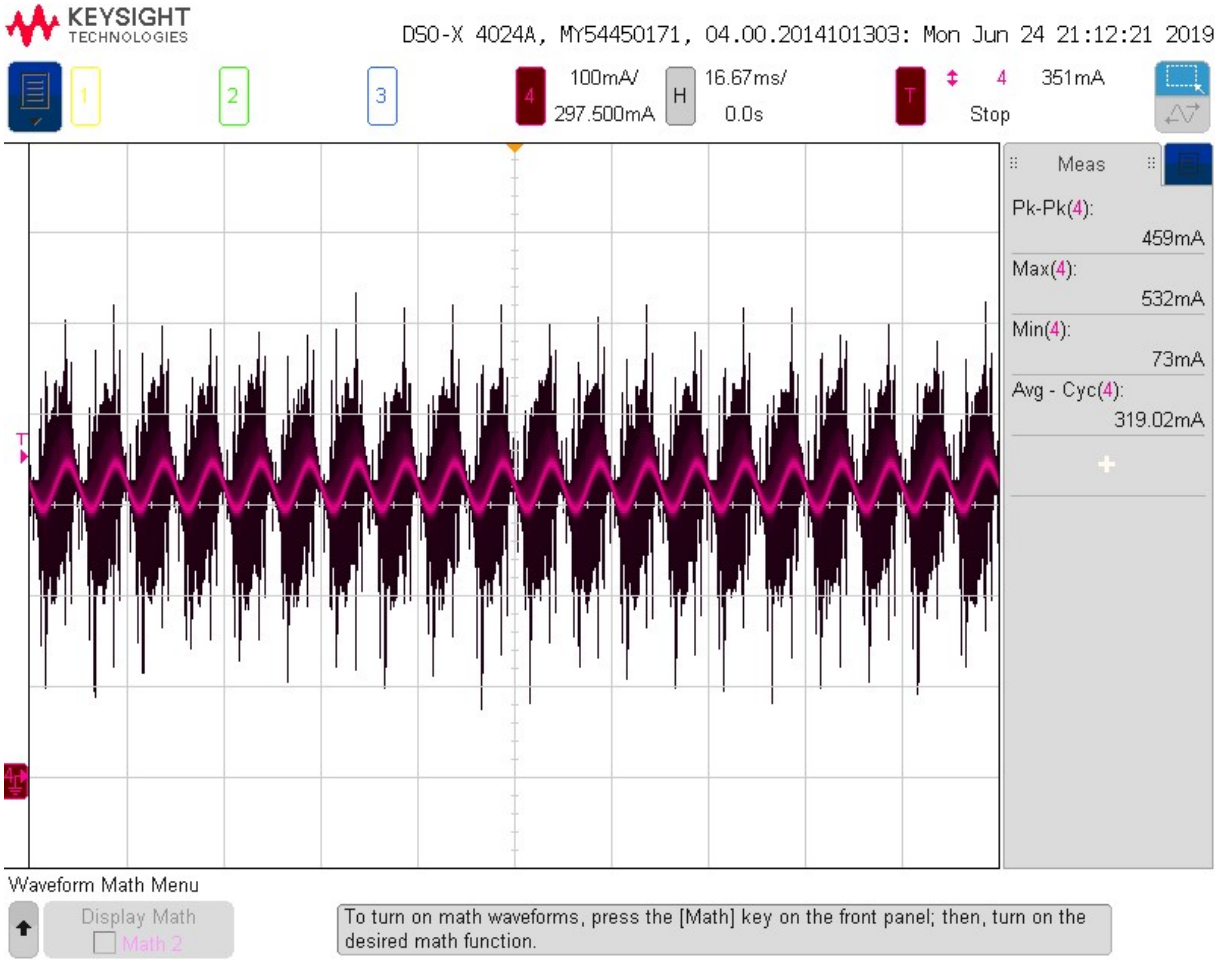


Fonte: Imagens extraídas do osciloscópio pelo autor.

Ao medir o valor médio dessas potências, medidas pelo osciloscópio, obtém-se $P_{in} \cong 20{,}2W$ e $P_o \cong 15{,}3W$, ou seja, o conversor *Flyback* apresenta um rendimento η de 76%.

Em busca da verificação tanto do valor médio quanto da ondulação de corrente na lâmpada LED, I_{LED}, essa é individualmente mostrada na Figura 6.7.

Figura 6.7 - Forma de onda da corrente na lâmpada LED, I_{LED} (CH4, em rosa, 100mA/div.)



Fonte: Imagens extraídas do osciloscópio pelo autor.

Para confirmar que $V_{DS_{MAX}}$ está abaixo da tensão de ruptura do interruptor SW selecionado, $V_{DS_R} = 650V$, em condições nominais de operação ($f_{REDE} = 60Hz$ e $V_{in_{RMS}} = 220V$), mesmo que isso já esteja comprovado pela aquisição dos dados experimentais acima, que não poderiam ter sido extraídos caso V_{DS_R} tivesse sido atingida - o interruptor SW sofreria dano (praticamente instantâneo) irreversível e impediria o correto funcionamento do conversor *Flyback* -, mediu-se a tensão V_{DS}, de modo que $V_{DS_{MAX}} \cong 525\ V$.

6.2 DISCUSSÃO E CONSIDERAÇÕES FINAIS

Nesse trabalho, realizou-se o projeto, a simulação e a verificação experimental da Correção de Fator de Potência ocorrida em um conversor Flyback em Modo de Condução Descontínua (MCD) conectado à rede elétrica brasileira convencional.

O objetivo principal do trabalho é promover elevado Fator de Potência, o que foi confirmado, tanto por simulação quanto experimentalmente, pois esse obteve valor médio de 0,985. O valor medido está acima do mínimo exigido pelas legislações vigentes no Brasil para esse parâmetro de qualidade de energia: a Resolução Normativa nº 414 da ANEEL e a Portaria nº 389 do INMETRO (2014), essa última especificamente para lâmpadas LED tubulares, ambos correspondentes a 0,92.

Com respeito à DHT medida na prática, pelo osciloscópio, foi de 6,1%, enquanto o valor obtido por simulação foi de 1,38%.

A análise da DHT pela norma internacional IEC 61000-3-2, Classe C, potência de carga de iluminação menor que $25\ W$, em relação à DHT experimentalmente verificada foi exibida na Tabela 6.3. Através desse resultado, conclui-se que o presente trabalho atende essa norma pela 3ª, 5ª e 7ª harmônicas, ou seja, parcialmente. Não se pode confirmar se as harmônicas de 9ª à 39ª ímpares também atendem a essa norma, pois as amplitudes da corrente $I_{in_{CA}}$ nessas frequências não foram registradas pelo autor, embora os resultados de simulação, através da ferramenta *FFT*, indiquem que os resultados experimentais devem atender à norma internacional acima descrita.

A eficiência do conversor *Flyback* foi de 76%, enquanto o valor projetado e o resultado de simulação foram de, respectivamente, 90% e 88,43%, de modo que a eficiência energética experimentalmente verificada foi menor que a esperada.

Tanto o FP quanto a DHT obtiveram resultados experimentalmente satisfatórios em relação à simulação realizada, embora a eficiência η do conversor Flyback tenha sido fora do esperado. Do ponto de vista funcional, é impossível que a simulação realizada corresponda totalmente ao sistema prático testado, uma vez que essa simulação desconsidera diversas não-idealidades da realidade, dentre as quais estão:

1) Ruídos (principalmente em frequências harmônicas da frequência de comutação f_s);
2) Aspectos construtivos dos elementos magnéticos (confecção própria dos indutores), ainda mais distantes da idealidade de simulação por terem sido confeccionados pelo próprio autor;
3) Variação térmica dos componentes eletrônicos (capacitores, diodos e interruptores), a escolha dos semicondutores (diodos e interruptor) disponíveis;
4) Ausência de estudos aprofundados das perdas do conversor, seja por condução (surge quando os elementos conduzem corrente) ou por comutação (na transição de estado aberto para fechado e vice-versa), que permite uma seleção mais adequada dos semicondutores (diodos e interruptor) disponíveis;
5) *Layout* parcialmente inadequado da PCI (Placa de Circuito Impresso), em que o circuito de potência, o conversor Flyback em si, responsável pela alimentação da lâmpada LED, está fisicamente muito próximo do circuito de comando, que controla a comutação do interruptor SW (razão cíclica d e frequência de comutação f_s) através da tensão V_{GS}

Com respeito aos itens 4 e 5 acima, a baixa eficiência do conversor, em relação ao valor de projeto, confirmado pela simulação, deve-se principalmente às razões descritas por esses tópicos:

1) as perdas nos semicondutores não foram estudadas a fundo, escolhendo-os sem critérios rigorosos;

2) proximidade física excessiva entre os circuitos de potência (conversor *Flyback*) e comando (Apêndice C), de modo que o circuito de comando gera ruídos (a partir de f_s) que interferem no funcionamento do conversor.

Como sugestões para trabalhos futuros, é possível desenvolver:

1) Um estudo detalhado, como mencionado acima, sobre as perdas do conversor Flyback, após a seleção dos diodos e interruptores adequados dentre tecnologias disponíveis, incluindo as mais atuais, SiC e, especialmente, GaN, a fim de melhorar a eficiência global do sistema. Esse estudo deveria abranger não apenas o circuito de potência (conversor *Flyback*), mas também a Ponte Retificadora de Onda

Completa e os circuitos de comando do interruptor SW (Gerador do sinal *PWM* e *Gate Driver*);

2) A miniaturização desse sistema eletrônico, ao realizar uma análise das perdas para diferentes frequências de comutação f_s;
3) Estudar a viabilidade de substituição do capacitor eletrolítico C_o por um capacitor de filme, já que esse tem maior vida útil em relação ao primeiro, a fim de verificar a relação custo-benefício entre o aumento de volume do conversor, visto que os capacitores de filme apresentam maior peso e volume, em relação ao aumento da vida útil do sistema eletrônico proposto.

   Há também a possibilidade de analisar o capacitor eletrolítico em suboperação, isto é, abaixo de seus valores elétricos nominais, visando a diminuição da temperatura do mesmo e consequente prolongamento da vida útil desse e de todo sistema eletrônico em que está inserido;
4) Projeto do conversor *Flyback* para a operação em uma maior faixa de valores de entrada, por exemplo, 50/60 Hz e 110-240 V_{RMS}, não apenas para um conjunto fixo de valores de entrada, que, nessa aplicação, correspondem a $220\ V_{RMS}$, $60Hz$;
5) Dimerização (controle da intensidade luminosa) da lâmpada LED através de um sistema de controle em malha fechada com sensoriamento da corrente na lâmpada e variação da intensidade luminosa através da razão cíclica d do interruptor SW.

REFERÊNCIAS BIBLIOGRÁFICAS

ALGANIDI, A.; MOSCHOPOULOS, G. A Comparative Study of Two Passive Regenerative Snubbers for Flyback Converters. **Proceedings - IEEE International Symposium on Circuits and Systems**, v. 2018- May, p. 1–4, 2018.

ALONSO, J. M. et al. **Using input current shaper in the implementation of high-power-factor electronic ballasts**. APEC'99. Fourteenth Annual Applied Power Electronics Conference and Exposition. 1999 Conference Proceedings. **Anais**...1999

ALONSO, J. M. et al. LED lamp power supply without electrolytic capacitors based on integrated double buck-boost converter operating in full DCM. **EPE Journal (European Power Electronics and Drives Journal)**, v. 24, n. 1, p. 21–29, 2014.

AUDIONICA, N. **Tabela de Condutores AWG**. Disponível em: <www.if.ufrgs.br/~mittmann/tabela_de_fios.pdf>. Acesso em: 15 abr. 2019.

BADIN, A. A. **Notas de Aula: Tipo de Condução para Regime Permanente**, 2010.

BARBI, I.; FONT, C. H. I.; ALVES, R. L. **PROJETO FÍSICO DE INDUTORES E TRANSFORMADORES**Florianópolis, SC - BrasilINEP - Instituto de Eletrônica de Potência, , 2002.

BOLZAN, P. E. **CIRCUITOS DE ACIONAMENTO PARA LÂMPADA TUBULAR DE LEDS UTILIZANDO CONVERSORES A CAPACITOR CHAVEADO**. [s.l.] UFSM, 2017.

CHIU, H. J. et al. A single-stage soft-switching flyback converter for power-factor-correction applications. **IEEE Transactions on Industrial Electronics**, v. 57, n. 6, p. 2187–2190, 2010.

CIPRIANI, J. P. S. PROJETO E IMPLEMENTAÇÃO DE UM CONVERSOR FLYBACK PARA CORREÇÃO DE FATOR DE POTÊNCIA DE GRUPOS DE LEDS COM CONTROLE INDEPENDENTE DE ILUMINAÇÃO. p. 1–4, 2017.

DO, H.-L. Single-stage single-switch power factor correction AC/DC converter. **IEEE Proc. Electr.**, v. 152, n. Power Applications, p. 1–7, 2005.

DUARTE, R.; CONRAD, C. **Circuito de Gate Driver Isolado**. Santa Maria, RS - Brasil: [s.n.].

DUPUIS, P. et al. LED lighting - Reduce the power consumption and increase the users comfort. **2014 IEEE Industry Application Society Annual Meeting, IAS 2014**, p. 1–5, 2014.

HAINKE, T. **Converter Gauss de Tesla**. Disponível em: <https://www.converter-unidades.info/Converter+Gauss+de+Tesla.php>. Acesso em: 17 jun. 2019.

HAJIHEIDARI, M.; FARD, H. F.; ADIB, E. A single-stage single-switch AC/DC converter using magnetic switch. **2016 24th Iranian Conference on Electrical Engineering, ICEE 2016**, p. 1557–1561, 2016.

HOU, T.; YEH, C.; LAI, J. **Analysis and Simulation for a Novel Single-Switch Single-Stage AC/DC Converter**. TENCON 2007 - 2007 IEEE Region 10 Conference. **Anais**...2007

IVO BARBI. **ELETRÔNICA DE POTÊNCIA: PROJETO DE FONTES CHAVEADAS**. do Autor ed. Florianópolis, SC - Brasil: Ivo Barbi, 2001.

KAMATH, A. M.; ANJANA, K. G.; BARAI, M. Design and implementation of voltage mode digital controller for flyback converter operating in discontinuous conduction mode (DCM). **India International Conference on Power Electronics, IICPE**, n. DCM, p. 1–6, 2017.

KEOGH, B. Power Factor Correction Using the Buck Topology—Efficiency Benefits

and Practical Design Considerations. **Texas Instruments Power Supply Design Seminar Power Supply Design Seminar SEM1900, Topic 4**, p. 1–37, 2010.

KI, S. K.; LU, D. D. C. Averaged small-signal modeling of a non-isolated single-stage single-switch AC/DC converter. **Proceedings of the International Conference on Power Electronics and Drive Systems**, v. 2, p. 304–308, 2009.

KI, S. K.; LU, D. D. C. A high step-down transformerless single-stage single-switch AC/DC converter. **IEEE Transactions on Power Electronics**, v. 28, n. 1, p. 36–45, 2013.

KONGTHAWORNWATTANA, P.; BUNLAKSANANUSORN, C.; KITTIRATSATCHA, S. Single-Stage Single-Switch. p. 772–777, 2007.

LEE, K. W.; HSIEH, Y. H.; LIANG, T. J. A current ripple cancellation circuit for electrolytic capacitor-less AC-DC LED driver. **Conference Proceedings - IEEE Applied Power Electronics Conference and Exposition - APEC**, p. 1058–1061, 2013.

LU, D. D. C.; CHENG, D. K. W.; LEE, Y. S. A single-switch AC/DC converter with voltage regulated storage capacitor. **IEEE Power Electronics Letters**, v. 1, n. 3, p. 78–82, 2003.

LUZ, P. C. V. Sistema eletrônico isolado com elevado fator de potência e reduzidas capacitâncias para alimentação de leds aplicado à iluminação pública. p. 146, 2013.

MOON, W. AC/DC with. **IEEE Proc. Electr.**, v. 146, n. Power Applications, p. 1–6, 1999.

NOVAES, Y. R. DE. **Projeto de Conversores Estáticos (PCE): Snubbers Passivos Dissipativos**UDESC, , 2016.

OSRAM. Lâmpadas Fluorescentes Compactas. 2013.

PEREIRA, G. G. **Conversor Eletrônico de Alto Fator de Potência para Alimentação de LEDs aplicando a Técnica Input Current Shaper**. [s.l.] UFSM, 2017.

PETRY, C. A. **Introdução aos Conversores CC-CC**.

PETRY, C. A. **Flyback MCD.**Florianópolis, SC - Brasil, 2014.

POMILIO, J. A. Topologias básicas de conversores CC-CC. **Fontes Chaveadas**, p. 1–19, 2016.

ROUGER, N.; CRÉBIER, J. C.; CATELLANI, S. High-efficiency and fully integrated self-powering technique for intelligent switch-based flyback converters. **IEEE Transactions on Industry Applications**, v. 44, n. 3, p. 826–835, 2008.

RYU, K. R.; KIM, W. M.; LA, J. DU. **Study of Single-Stage PFC DCM Flyback Converter for a Short Arc Lamp**. 2016 19th International Conference on Electrical Machines and Systems (ICEMS). **Anais**...The Institute of Electrical Engineers of Japan, 2016

SEENUANSAKULNEE, P.; PHANKONG, N. An application of full-bridge converter for T8-led lamp dimming. **ECTI-CON 2018 - 15th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology**, p. 768–771, 2019.

ST MICROELECTRONICS; ADRAGNA, C. AN1059 - Design Equations of High-Power-Factor FLYBACK Converters based on the L6561. v. 431, n. September, p. 1–20, 2000.

SUPRIYA, K.; MAHESWARAN, K. Integrated Buck-Buck-Boost AC / DC Converter. v. 2, n. 1, p. 12–17, 2014.

THORNTON, E. **CARACTERÍSTICAS DOS MATERIAIS THORNTON**. Disponível em: <http://thornton.com.br/materiais.htm>. Acesso em: 11 abr. 2019a.

THORNTON, E. **PRODUTOS**. Disponível em: <http://thornton.com.br/produtos/nee.htm>. Acesso em: 11 abr. 2019b.

THORNTON, E. **MATERIAIS - IP12R**. Disponível em: <http://thornton.com.br/materiais_ip12r.htm>. Acesso em: 11 abr. 2019c.

TSE, C. K. Circuit Theory and Design of Power Factor Correction Power Supplies.

IEEE Distinguished Lecture, 2005.

WANG, Y. et al. A single-stage single-switch LED driver based on integrated buck-boost circuit and Class e converter. **IEEE Industry Application Society - 51st Annual Meeting, IAS 2015, Conference Record**, p. 1–5, 2015.

WEI, H. et al. **Single-stage single-switch AC-DC power factor correction converter with low output voltage (3.3 V)**. ISCAS'99 Proceedings of the 1999 IEEE International Symposium on Circuits and Systems VLSI. **Anais**...1999

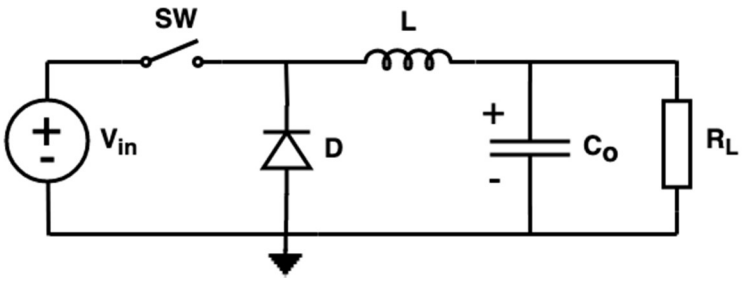
WILLIAM P. ROBBINS. Function of Snubber Circuits. **University of Minnesota**, p. 1–25, 1997.

APÊNDICE A – CONVERSORES CC-CC FUNDAMENTAIS

CONVERSOR BUCK

O conversor *Buck* funciona é um circuito rebaixador de tensão, isto é, que reduz o nível da tensão de saída em relação à tensão de entrada (IVO BARBI, 2001). O esquemático do conversor *Buck* é mostrado na Figura A1 abaixo.

Figura A1 - Esquemático simplificado de um conversor *Buck*

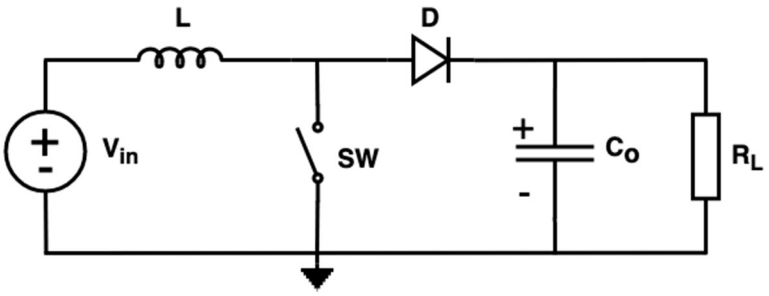


Fonte: Autor.

CONVERSOR BOOST

Já o conversor *Boost* é um circuito elevador de tensão, que eleva a amplitude da tensão de saída em relação à tensão de entrada. O esquemático do conversor *Boost* é mostrado na Figura A2 (IVO BARBI, 2001) a seguir.

Figura A2 - Esquemático simplificado de um conversor *Boost*



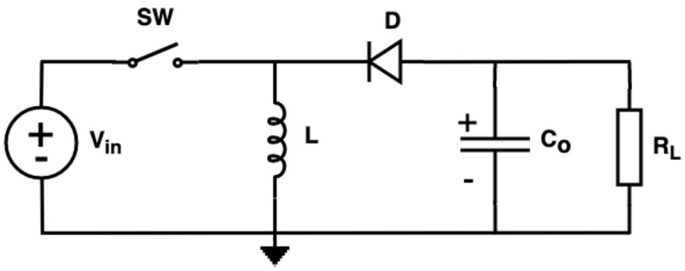
Fonte: Autor.

Onde: V_{in} é a tensão de entrada (contínua), L é a indutância, SW é o interruptor (representado, simplificadamente, nesse imagem, por um transistor TJB (Transistor de Junção Bipolar) – embora possa ser substituído por qualquer outra tecnologia de transistor, sem analisar aspectos como custo de compra do dispositivo ou perdas no mesmo, o que implica na eficiência global do conversor -, D é o diodo, C_o é o capacitor de saída e V_o é a tensão de saída do conversor (contínua - CC).

CONVERSOR BUCK-BOOST

Essa topologia pode funcionar tanto como rebaixadora (*Buck*) quanto como elevadora (*Boost*) de tensão, o que é determinado pelo tempo de condução (ou razão cíclica) do interruptor, ou seja, o período em que o mesmo está fechado (ligado) e conduz corrente. Na Figura A3, o esquemático do conversor *Buck-Boost*.

Figura A3 - Esquemático simplificado de um conversor *Buck-Boost*



Fonte: Autor.

Como se pode observar, o conversor *Buck-Boost*, assim como o *Buck* e *Boost*, não é isolado, isto é, as tensões de entrada e saída do circuito são medidas, para análise, são medidas em relação à mesma referência (terra) (PETRY, 2001).

APÊNDICE B – GERAÇÃO DO SINAL PWM

Código, em linguagem C, para programação do microcontrolador Tive C Series, da Texas Instruments™, para geração do sinal *PWM*.

```
// CÓDIGO PARA PROGRAMAR O MICROCONTROLADOR TIVA C SERIES
// GEDRE - INTELIGÊNCIA EM ILUMINAÇÃO
// CENTRO DE TECNOLOGIA – UNIVERSIDADE FEDERAL DE SANTA MARIA (UFSM)
// AUTOR: LUCAS RIBEIRO NUNES - ACADÊMICO DE ENGENHARIA DE CONTROLE E
AUTOMAÇÃO

#include <16x2_C2000.h>
#include "DSP28x_Project.h"         // DSP280xx Headerfile

#include "f2802x_common/include/SFO_V6.h"
#include "f2802x_common/include/F2802x_EPwm_defines.h"

#include "f2802x_common/include/clk.h"
#include "f2802x_common/include/flash.h"
#include "f2802x_common/include/gpio.h"
#include "f2802x_common/include/pie.h"
#include "f2802x_common/include/pll.h"
#include "f2802x_common/include/pwm.h"
#include "f2802x_common/include/wdog.h"
#include "stdlib.h"
#define Infinit 1
#define _FLASH 1

// Declare your function prototypes here
//-----------------------------------------------------------------
int encod();
void encodbot();
//float PWM1_Config();
//float PWM2_Config();

void ajustapwm(int tpwm,float period ,float dutya,float red ,float fed);
Uint32 temp;

int DeadTime = 0;
int MaxDuty  = 0;

char ENCODER_LAST_A = 0;
#define freq_min               0.1
#define freq_max               2
#define frequencia_step        0.05
#define duty_step        1


float duty_in = 50, duty_min = 0, duty_max = 99;
float deadtime;
```

```
float frequencia = 0.1,freqat = 0;

int cont=0;

int i,j,    duty =0, DutyFine = 1;

// General System nets - Useful for debug
Uint16  n,update;

Uint32 temp;

CLK_Handle myClk;
FLASH_Handle myFlash;
GPIO_Handle myGpio;
PIE_Handle myPie;
PWM_Handle myPwm1, myPwm2, myPwm3, myPwm;

void main(void)
{

    CPU_Handle myCpu;
    PLL_Handle myPll;
    WDOG_Handle myWDog;

    // Initialize all the handles needed for this application
    myClk = CLK_init((void *)CLK_BASE_ADDR, sizeof(CLK_Obj));
    myCpu = CPU_init((void *)NULL, sizeof(CPU_Obj));
    myFlash = FLASH_init((void *)FLASH_BASE_ADDR, sizeof(FLASH_Obj));
    myGpio = GPIO_init((void *)GPIO_BASE_ADDR, sizeof(GPIO_Obj));
    myPie = PIE_init((void *)PIE_BASE_ADDR, sizeof(PIE_Obj));
    myPll = PLL_init((void *)PLL_BASE_ADDR, sizeof(PLL_Obj));
    myPwm1 = PWM_init((void *)PWM_ePWM1_BASE_ADDR, sizeof(PWM_Obj));
    myPwm2 = PWM_init((void *)PWM_ePWM2_BASE_ADDR, sizeof(PWM_Obj));
    myPwm3 = PWM_init((void *)PWM_ePWM3_BASE_ADDR, sizeof(PWM_Obj));
    myWDog = WDOG_init((void *)WDOG_BASE_ADDR, sizeof(WDOG_Obj));

    // Perform basic system initialization
    WDOG_disable(myWDog);
    CLK_enableAdcClock(myClk);
    (*Device_cal)();
    CLK_disableAdcClock(myClk);

    //Select the internal oscillator 1 as the clock source
    CLK_setOscSrc(myClk, CLK_OscSrc_Internal);

    // Setup the PLL for x10 /2 which will yield 50Mhz = 10Mhz * 10 / 2
    PLL_setup(myPll, PLL_Multiplier_12, PLL_DivideSelect_ClkIn_by_2);

    // Disable the PIE and all interrupts
    PIE_disable(myPie);
    PIE_disableAllInts(myPie);
    CPU_disableGlobalInts(myCpu);
    CPU_clearIntFlags(myCpu);

    // If running from flash copy RAM only functions to RAM
#ifdef _FLASH
    memcpy(&RamfuncsRunStart,                          &RamfuncsLoadStart,
```

```
(size_t)&RamfuncsLoadSize);
      #endif

          // For this case just init GPIO pins for EPwm1, EPwm2, EPwm3, EPwm4

          GPIO_setPullUp(myGpio, GPIO_Number_0, GPIO_PullUp_Disable);
          GPIO_setPullUp(myGpio, GPIO_Number_1, GPIO_PullUp_Disable);
          GPIO_setMode(myGpio, GPIO_Number_0, GPIO_0_Mode_EPWM1A);
          GPIO_setMode(myGpio, GPIO_Number_1, GPIO_1_Mode_EPWM1B);

          GPIO_setPullUp(myGpio, GPIO_Number_2, GPIO_PullUp_Disable);
          GPIO_setPullUp(myGpio, GPIO_Number_3, GPIO_PullUp_Disable);
          GPIO_setMode(myGpio, GPIO_Number_2, GPIO_2_Mode_EPWM2A);
          GPIO_setMode(myGpio, GPIO_Number_3, GPIO_3_Mode_EPWM2B);

          GPIO_setPullUp(myGpio, GPIO_Number_4, GPIO_PullUp_Disable);
          GPIO_setPullUp(myGpio, GPIO_Number_5, GPIO_PullUp_Disable);
          GPIO_setMode(myGpio, GPIO_Number_4, GPIO_4_Mode_EPWM3A);
          GPIO_setMode(myGpio, GPIO_Number_5, GPIO_5_Mode_EPWM3B);


          InitializeLCD ();

          DELAY_US(500);

         // char AUX_STRING [10];
          Goto(0,0);
          LcdEscreve(1,">");
          Atualizarfrq(frequencia);




      // Setup a debug vector table and enable the PIE
      // PIE_setDebugIntVectorTable(myPie);
      PIE_enable(myPie);

      CLK_disableTbClockSync(myClk);
      CLK_enableTbClockSync(myClk);

      DELAY_US(50000);
      AtualizarDT(deadtime*1000);


      ajustapwm(2,frequencia ,50,0,0);
      ajustapwm(1,frequencia ,50,0,0);

      while(1)
      {
      PWM_setCmpAHr(myPwm2, DutyFine << 8);
      DutyFine+=1;
      DELAY_US(1500000);


      if(DutyFine >= 255)
      {
          DutyFine = 0;
```

```
        }


        AtualizarDT(PWM_getCmpAHr(myPwm2));
        }
        int enc;


        while (Infinit)
        {

           encodbot();
           enc = encod();
           if ((GPIO_getData(myGpio, GPIO_Number_18) == 0))
           {

           }
           if (enc > 0)
           {
               if(enc == 1)
               {

                         if(cont==0)
                         {

                         frequencia = frequencia + frequencia_step;

                         }

                         if(cont==1)
                         {
                             duty ++;
                             PWM_incrementDeadBandFallingEdgeDelay(myPwm1);
                             PWM_incrementDeadBandRisingEdgeDelay(myPwm1);

                             PWM_incrementDeadBandFallingEdgeDelay(myPwm2);
                             PWM_incrementDeadBandRisingEdgeDelay(myPwm2);
                         }

               }
               else
               {
                   if(cont==0)
                   {
                       frequencia = frequencia - frequencia_step;

                   }

                   if(cont==1)
                   {
                       if(duty>0)
                       {
                       duty --;
                       PWM_decrementDeadBandFallingEdgeDelay(myPwm1);
                       PWM_decrementDeadBandRisingEdgeDelay(myPwm1);

                       PWM_decrementDeadBandFallingEdgeDelay(myPwm2);
```

```
                    PWM_decrementDeadBandRisingEdgeDelay(myPwm2);

                    }
                }

            }

            if(frequencia >= freq_max)
            {
                frequencia = freq_max;
            }
            else
            {
                if(frequencia<freq_min) frequencia = freq_min;
            }

            if(duty > duty_max)
            {
                duty = duty_max;
            }
            if(duty < duty_min)
            {
                duty = duty_min;
            }

            ajustapwm(2,frequencia ,51,0,0);
            ajustapwm(1,frequencia ,51,0,0);

            Atualizarfrq(frequencia);
            AtualizarDT(PWM_getPeriod(myPwm2));

        }

    }

    }


    int encod()
    {
        DELAY_US(100);

              if ((GPIO_getData(myGpio, GPIO_Number_28) == 1))
                    {
                  DELAY_US(1000);

                  if((GPIO_getData(myGpio, GPIO_Number_28) == 0))
                    {
                      if ( GPIO_getData(myGpio, GPIO_Number_29) == 1)
                      {
                          return 1;

                      }
                      else
                      {
                          return 2;
                      }
```

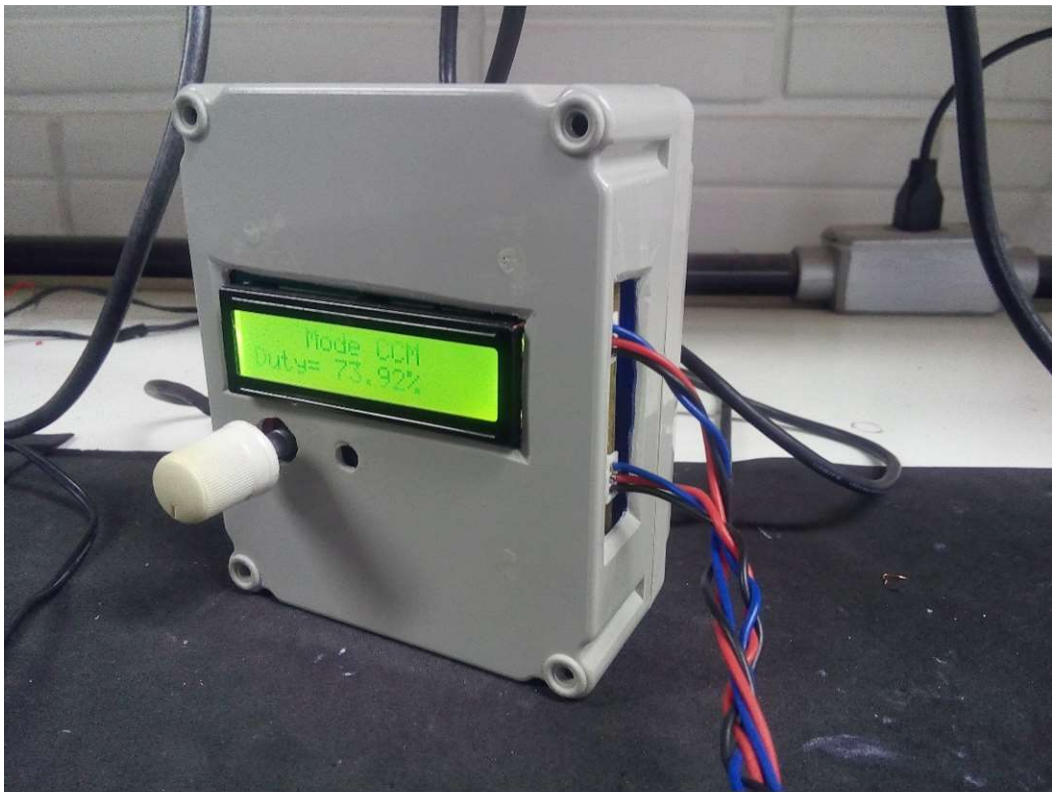
```
                    }
                }
            return 0;
}

void encodbot()
{
    if ((GPIO_getData(myGpio, GPIO_Number_34) == 0))
    {
        cont++;

        if(cont>1)
        {
            cont = 0;
        }
        if(cont==0)
        {
            Goto(0,0);
            LcdEscreve(1,">");
            Goto(0,1);
            LcdEscreve(1," ");
        }
        if(cont==1)
        {
            Goto(0,1);
            LcdEscreve(1,">");
            Goto(0,0);
            LcdEscreve(1," ");

        }

        DELAY_US(200000);
    }

}

void ajustapwm(int tpwm,float period ,float dutya,float red ,float fed)
{
    switch (tpwm)
    {
        case 1: myPwm = myPwm1,CLK_enablePwmClock(myClk, PWM_Number_1);

    break;

        case 2:  myPwm = myPwm2, CLK_enablePwmClock(myClk, PWM_Number_2);
    break;

   // case 3: PWM_Handle myPwm =myPwm3;
   // break;
    default:
    break;
    }


    period=60.0/period;
    dutya = dutya/100;
```

```
            DELAY_US(200);
            //PWM_setPeriodLoad(myPwm, PWM_PeriodLoad_Immediate);
            PWM_setPeriodLoad(myPwm, PWM_PeriodLoad_Immediate);
            PWM_setPeriod(myPwm, period-2);    // Set timer period
            PWM_setCmpA(myPwm, period / 2);
            PWM_setCmpAHr(myPwm, (1 << 8));
            PWM_setPhase(myPwm, 0x0000);   // Phase is 0
            PWM_setCount(myPwm, 0x0000);   // Clear counter

            // Setup TBCLK
            PWM_setCounterMode(myPwm, PWM_CounterMode_Up); // Count up
            PWM_disableCounterLoad(myPwm);                        // Disable phase
loading
            PWM_setSyncMode(myPwm, PWM_SyncMode_Disable);
            PWM_setHighSpeedClkDiv(myPwm, PWM_HspClkDiv_by_1); // Clock ratio to
SYSCLKOUT
            PWM_setClkDiv(myPwm, PWM_ClkDiv_by_1);

            PWM_setShadowMode_CmpA(myPwm,   PWM_ShadowMode_Shadow);      //   Load
registers every ZERO
            PWM_setShadowMode_CmpB(myPwm, PWM_ShadowMode_Shadow);
            PWM_setLoadMode_CmpA(myPwm, PWM_LoadMode_Zero);
            PWM_setLoadMode_CmpB(myPwm, PWM_LoadMode_Zero);

            PWM_setActionQual_CntUp_CmpA_PwmA(myPwm, PWM_ActionQual_Set);
            PWM_setActionQual_Zero_PwmA(myPwm, PWM_ActionQual_Clear);

            PWM_setActionQual_Zero_PwmB(myPwm, PWM_ActionQual_Set);
            PWM_setActionQual_CntUp_CmpA_PwmB(myPwm, PWM_ActionQual_Clear);

            PWM_setDeadBandRisingEdgeDelay(myPwm, red);
            PWM_setDeadBandFallingEdgeDelay(myPwm, fed);
            // Active Low complementary PWMs - setup the deadband

            PWM_setDeadBandOutputMode(myPwm,
PWM_DeadBandOutputMode_EPWMxA_Rising_EPWMxB_Falling);
            PWM_setDeadBandPolarity(myPwm, PWM_DeadBandPolarity_EPWMxB_Inverted);
            PWM_setDeadBandInputMode(myPwm,
PWM_DeadBandInputMode_EPWMxA_Rising_and_Falling);
        /*
            // Interrupt where we will modify the deadband

            PWM_enableInt(myPwm);                                  // Enable INT
            PWM_setIntPeriod(myPwm, PWM_IntPeriod_ThirdEvent);     // Generate INT
on 3rd event
            PWM_setHrEdgeMode(myPwm, PWM_HrEdgeMode_Both);
            PWM_setHrControlMode(myPwm, PWM_HrControlMode_Duty);
            PWM_setHrShadowMode(myPwm, PWM_HrShadowMode_CTR_EQ_0_OR_PRD);       //
Enable auto-conversion logic
            PWM_enableAutoConvert(myPwm);
            PWM_enableHrPeriod(myPwm);*/
            PWM_setIntMode(myPwm, PWM_IntMode_CounterEqualZero);   // Select INT on
Zero event
            PWM_setHrEdgeMode(myPwm, PWM_HrEdgeMode_Both);
            PWM_setHrControlMode(myPwm, PWM_HrControlMode_Duty);
            PWM_setHrShadowMode(myPwm, PWM_HrShadowMode_CTR_EQ_0);
           // PWM_enableAutoConvert(myPwm);
```

```
        // PWM_enableHrPeriod(myPwm);
    }
```

O sistema eletrônico embarcado, completamente desenvolvido por Lucas Ribeiro Nunes, com o microcontrolador e a maior parte do circuito de condicionamento do sinal inseridos, com tensão de entrada entre 3,3 e 5 V_{CC}, é mostrado na Figura B1 abaixo.

Figura B1 - Sistema eletrônico para geração do sinal *PWM*



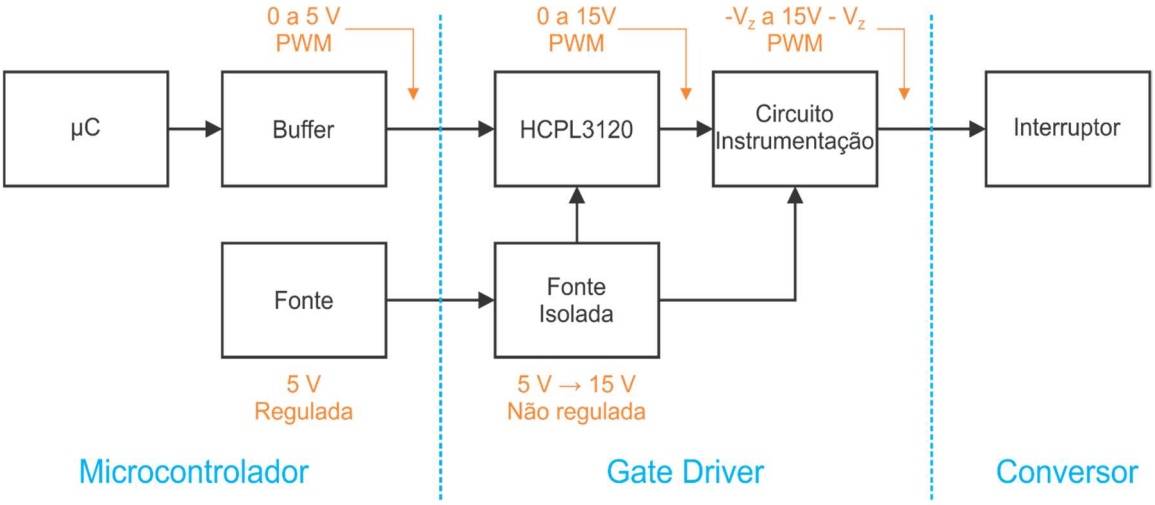
Fonte: Autor.

APÊNDICE C – CIRCUITO DE COMANDO: GATE DRIVER ISOLADO

O presente apêndice tem o objetivo de fornecer informações sobre o circuito de instrumentação para o acionamento e o comando da tensão V_{GS}, também conhecido como *Gate Driver*. Esse circuito encontra-se disponível para utilização no grupo de pesquisa GEDRE – Inteligência em Iluminação, do qual o autor faz parte e é aluno de iniciação científica desde meados de 2015.

A Figura C1 apresenta um diagrama que blocos que simplifica o entendimento da implementação do *Gate Driver*, desde a geração do *PWM*, detalhada no Apêndice B, até o acionamento do interruptor SW pela tensão V_{GS}.

Figura C1 - Diagrama de Blocos que mostra como deve ocorrer a inserção do *Gate Driver* isolado para o acionamento do interruptor SW

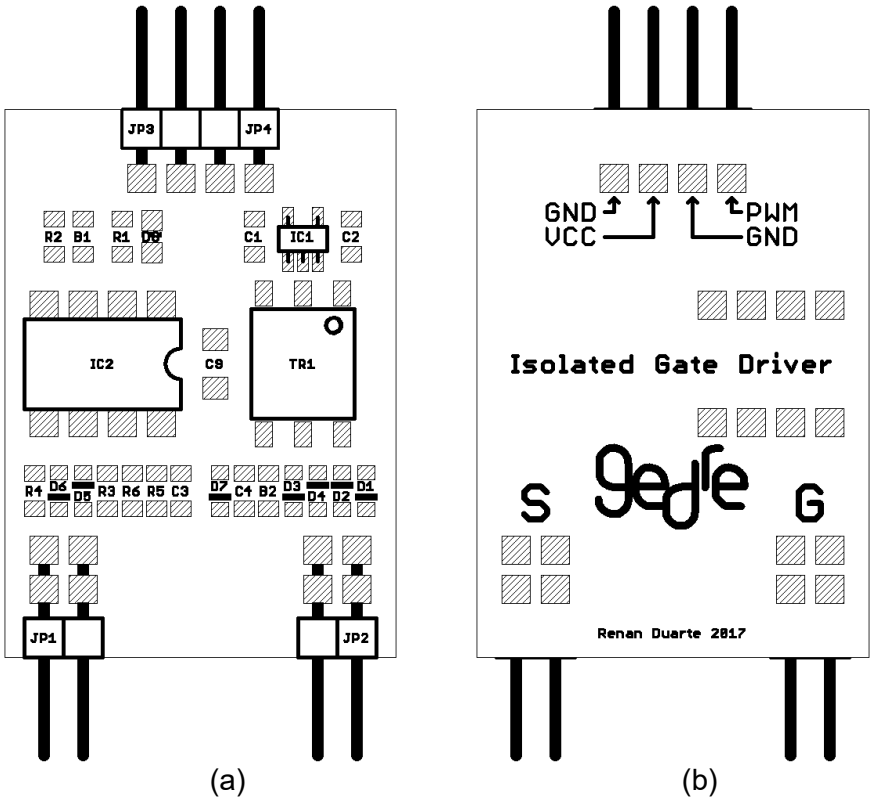


Fonte: (DUARTE; CONRAD, 2017).

A fonte externa de tensão $5V_{CC}$, representada no diagrama da Figura C1, é a alimentação do *Gate Driver* e foi inserido através de uma conexão simples com cabos do tipo "jacaré". O símbolo μC, que significa Microcontrolador e inclui o Buffer, é implementado através do que foi exibido no Apêndice B.

A Figura C2 mostra a distribuição dos componentes (grande parte deles é *SMD*, do inglês *Surface Mounting Device*, em português, Dispositivo para Montagem em Superfície) na placa, incluindo as duas camadas da PCI (frente e verso) e a serigrafia.

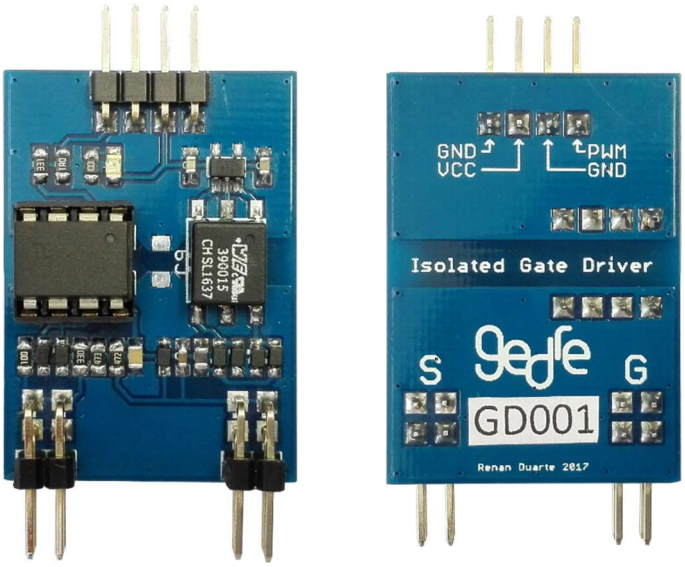
Figura C2 - *Layout* da PCI do Circuito de *Gate Driver* Isolado. (a) À esquerda, a *Top layer*; (b) à direita, a *Bottom layer*; ambas incluem serigrafia



Fonte: (DUARTE; CONRAD, 2017).

A Figura C3 mostra o resultado da confecção da PCI mostrada pela Figura C2 e com todos os componentes soldados.

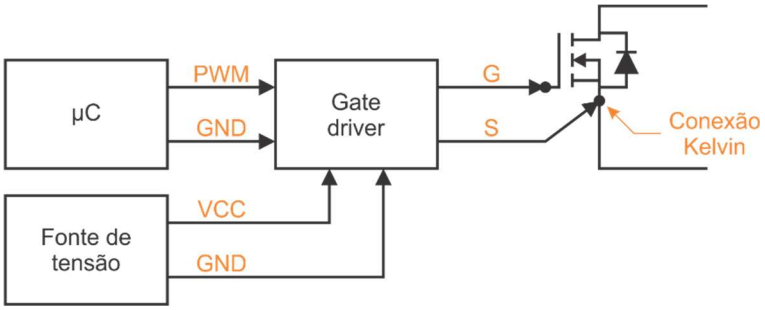
Figura C3 - PCI pronta, com o *layout* da Figura C2, com componentes eletrônicos e conectores soldados



Fonte: (DUARTE; CONRAD, 2017).

Para facilitar a conexão do circuito de comando, na Figura C3, à PCI do conversor *Flyback*, exibida na Figura 6.1, observou-se a Figura C4, exibida no Manual do *Gate Driver* Isolado, que detalha o modo como devem ser feitas as conexões, especialmente à da tensão V_{GS} desse ao respectivos terminais do interruptor SW do circuito de potência.

Figura C4 - Esquemático de ligação da tensão de comando V_{GS}



Fonte: (DUARTE; CONRAD, 2017).