

UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
CURSO DE ENGENHARIA ELÉTRICA

Gabriel Cadore Posser

**PROJETO DE UM INVERSOR MONOFÁSICO DE 2KVA COM
ÊNFASE NO AUMENTO DA DENSIDADE DE POTÊNCIA**

Santa Maria, RS
2019

Gabriel Cadore Posser

**PROJETO DE UM INVERSOR MONOFÁSICO DE 2KVA COM ÊNFASE NO
AUMENTO DA DENSIDADE DE POTÊNCIA**

Trabalho de Conclusão de Curso apresentado ao Curso de Engenharia Elétrica, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do título de **Engenheiro Eletricista**.

Orientador: Profº Drº. Cassiano Rech

Santa Maria, RS
2019

Gabriel Cadore Posser

**PROJETO DE UM INVERSOR MONOFÁSICO DE 2KVA COM ÊNFASE NO
AUMENTO DA DENSIDADE DE POTÊNCIA**

Trabalho de Conclusão de Curso apresentado ao Curso de Engenharia Elétrica, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Engenheiro Eletricista**.

Aprovado em 10 de dezembro de 2019:

**Cassiano Rech, Dr. Eng. (UFSM)
(Presidente/Orientador)**

Rafael Concatto Beltrame, Dr. Eng. (UFSM)

Gabriel Avila Saccol, Me. Eng. (UFSM)

Santa Maria, RS
2019

RESUMO

PROJETO DE UM INVERSOR MONOFÁSICO DE 2KVA COM ÊNFASE NO AUMENTO DA DENSIDADE DE POTÊNCIA

AUTOR: Gabriel Cadore Posser

ORIENTADOR: Cassiano Rech

A busca pela redução do volume e o aumento da eficiência dos inversores mostra-se uma tendência para os projetos futuros, devido ao avanço das tecnologias utilizadas em dispositivos semicondutores de potência, principalmente relacionada à sua velocidade e rendimento. Com isso, durante o desenvolvimento do inversor monofásico de 2kVA, foram testadas e definidas propriedades de projeto como topologia, frequência de comutação das chaves e o projeto do filtro de saída, a fim de elevar a densidade de potência do inversor. Dessa forma, foi escolhida uma topologia de inversor multinível que faz uso de indutores acoplados para conectar duas pontes completas, tornando-a capaz de sintetizar cinco níveis de tensão na saída, e uma frequência de chaveamento de 20kHz que nesta topologia, mostrou-se quatro vezes maior no sinal de saída. Quanto ao projeto do filtro de saída, o desenvolvimento dos indutores acoplados, conforme a metodologia aplicada neste trabalho, eliminou a necessidade de um indutor de filtro para a corrente de saída do inversor. Sendo assim, o inversor desenvolvido neste trabalho apresentou vantagens na redução dos elementos passivos do filtro, de quatro vezes em relação à indutância e oito vezes em relação à capacitância, quando comparado com uma topologia de inversor ponte completa que atualmente é amplamente empregada em projeto de inversores.

Palavras-chave: Densidade de potência. Inversor multinível. Ponte completa intercalado. Indutor acoplado.

ABSTRACT

DESIGN OF A 2KVA MONOPHASIC INVERTER WITH EMPHASIS ON INCREASING POWER DENSITY

AUTHOR: Gabriel Cadore Posser

ADVISOR: Cassiano Rech

The pursuit of volume reduction and increased drive efficiency is a trend for future projects due to the advancement of technologies used in semiconductor power devices, mainly related to their speed and efficiency. Thus, during the development of the 2kVA single phase inverter, design properties such as topology, switching frequency and output filter design were tested and defined in order to increase the power density of the inverter. Thus, a multilevel inverter topology that uses coupled inductors to connect two full-bridges was chosen, making it capable of synthesizing five output voltage levels, and a switching frequency of 20kHz which in this topology showed four times higher in the output signal. As for the output filter design, the development of coupled inductors, according to the methodology applied in this work, eliminated the need for a filter inductor for the inverter output current. Thus, the inverter developed in this work has presented advantages in reducing passive filter elements, four times in relation to inductance and eight times in relation to capacitance, when compared to a full-bridge inverter topology that is currently widely used in inverters design.

Keywords: Power density. Multilevel inverter. Full bridge interleaved. Coupled inductor.

LISTA DE FIGURAS

Figura 1 – Esquema básico de um inversor completo.....	15
Figura 2 – Retificador monofásico.....	16
Figura 3 – Esquema de um inversor considerando a indutância do caminho.....	17
Figura 4 – Esquema básico de um inversor meia-ponte.....	18
Figura 5 – Estados de condução do conversor meia-ponte.....	20
Figura 6 – Esquema básico de um inversor ponte completa.....	22
Figura 7 – Estado de condução onde a tensão de saída do inversor ponte completa é +VCC. .	22
Figura 8 – Estado de condução onde a tensão de saída do inversor ponte completa é -VCC. .	23
Figura 9 – Estados de condução onde a tensão de saída do inversor ponte completa é 0V.	24
Figura 10 – Esquema básico de um inversor ponte completa intercalado.....	26
Figura 11 – Comparação das harmônicas do sinal de saída em relação ao número de níveis. .	29
Figura 12 – Formas de onda da corrente em um indutor.....	31
Figura 13 – Circuito magnético acoplado.....	35
Figura 14 – Conexão dos enrolamentos do indutor acoplado.....	38
Figura 15 – Circuito equivalente do indutor acoplado.....	39
Figura 16 – Circuito equivalente do indutor acoplado na saída do inversor.....	40
Figura 17 – Circuito equivalente dadas as correntes separadas em modo comum e diferencial.	40
Figura 18 – Modulação SPWM <i>phase-shifted</i>	42
Figura 19 – Exemplificação dos sinais de comandos das chaves.....	43
Figura 20 – Forma de onda da tensão VAB_1 e V1.....	44
Figura 21 – Forma de onda da tensão VAB_2 e V2.....	44
Figura 22 – Forma de onda da tensão de saída de 5 níveis.....	45
Figura 23 – Exemplo de uma modulação SPWM com $ma < 1$	46
Figura 24 – Circuito completo do inversor.....	47
Figura 25 – Técnicas de enrolamento com bobinas sobrepostas.....	53
Figura 26 – Técnica de enrolamento com bobinas separadas.....	53
Figura 27 – Circuito equivalente para a corrente de saída.....	56
Figura 28 – Circuito elétrico do inversor simulado.....	58
Figura 29 – Circuito de modulação considerando um tempo morto de 1 μ s.....	58
Figura 30 – Tensão de saída sem carga em simulação.....	59
Figura 31 – FFT da tensão de saída mostrada na Figura 30.....	60
Figura 32 – Tensões nas saídas de cada ponte inversora em simulação.....	61
Figura 33 – Tensão em cada enrolamento do CI_1 separadamente.....	61
Figura 34 – Tensão e corrente de saída filtradas.....	62
Figura 35 – Corrente circulante e correntes dos enrolamentos do indutor acoplado CI_1.....	63
Figura 36 – Ondulação máxima da corrente circulante.....	64
Figura 37 – Layout do protótipo da placa de potência.....	66
Figura 38 – Modelo 3D da placa de potência.....	66
Figura 39 – Protótipo do projeto.....	67
Figura 40 – Sinais de <i>gate</i> das chaves S ₁ , S ₂ , S ₃ e S ₄	68
Figura 41 – Sinais de <i>gate</i> das chaves S ₅ , S ₆ , S ₇ e S ₈	68
Figura 42 – Sinais de <i>gate</i> das chaves S ₁ , S ₃ , S ₅ e S ₇	69
Figura 43 – Sinais de <i>gate</i> das chaves S ₂ , S ₄ , S ₆ e S ₈	70
Figura 44 – Saída dos indutores acoplados, sinal de 5 níveis (V _{out}).....	71
Figura 45 – Tensão VCE sobre as chaves S ₁ e S ₂	71
Figura 46 – Frequência do sinal de saída.....	72

Figura 47 – Tensões de saída em cada ponte do inversor.	73
Figura 48 – Tensão nos enrolamentos do indutor acoplado da ponte S_1 - S_4	74
Figura 49 – Corrente de magnetização do indutor acoplado CI_1	74
Figura 50 – Zoom na corrente de magnetização.	75
Figura 51 – Tensão e corrente fornecidas à carga.	76
Figura 52 – Ondulação de tensão na saída.	77
Figura 53 – Ondulação de corrente na saída.	77
Figura 54 – Correntes dos enrolamentos e corrente circulante.	78
Figura 55 – Ondulação da corrente circulante.	79

LISTA DE TABELAS

Tabela 1 – Tensões geradas na saída do inversor meia-ponte.....	21
Tabela 2 – Tensões geradas na saída do inversor ponte completa.	25
Tabela 3 – Tensões geradas na saída dos indutores acoplados do inversor ponte completa intercalado.....	27
Tabela 4 – Tensões geradas na saída do inversor ponte completa intercalado.....	27
Tabela 5 – Parâmetros iniciais de projeto.....	48
Tabela 6 – Valores reais dos indutores acoplados.....	55

LISTA DE SÍMBOLOS

ΔI_L	Ondulação de corrente no indutor.
Δq	Variação de carga no capacitor.
ΔV_C	Ondulação de tensão no capacitor.
\mathfrak{F}	Força magnetomotriz.
Φ	Fluxo magnético.
Φ_1	Fluxo magnético total do enrolamento primário.
Φ_2	Fluxo magnético total do enrolamento secundário.
Φ_{LK1}	Fluxo magnético disperso do enrolamento primário.
Φ_{LK2}	Fluxo magnético disperso do enrolamento secundário.
Φ_M	Fluxo magnético mútuo.
\mathfrak{R}	Relutância.
\mathfrak{R}_{LK1}	Relutância de dispersão do enrolamento primário.
\mathfrak{R}_c	Relutância do núcleo magnético.
μ	Permeabilidade magnética.
μ_r	Permeabilidade magnética relativa do material.
μ_0	Permeabilidade magnética do vácuo.
A_e	Secção transversal.
B	Densidade de fluxo magnético.
C_f	Capacitância de filtro.
E	Campo elétrico.
f_c	Frequência de corte.
f_s	Frequência de chaveamento.
H	Campo magnético.
i_1	Corrente no enrolamento primário.
i_2	Corrente no enrolamento secundário.
i_M	Corrente magnetizante.
$I_{out_{peak}}$	Valor de pico da corrente de saída.
$I_{out_{RMS}}$	Valor eficaz da corrente de saída.
$I_{S_{peak}}$	Valor de pico da corrente na chave.
$I_{S_{RMS}}$	Valor eficaz da corrente na chave.
k	Fator de acoplamento.
l	Comprimento.
L	Indutância própria.
L_σ	Indutância de dispersão.
L_μ	Indutância de magnetização.
L_1	Indutância própria do enrolamento primário.
L_2	Indutância própria do enrolamento secundário.
L_{11}	Indutância própria do enrolamento 1.
L_{12}	Indutância de dispersão do enrolamento 1.
L_{22}	Indutância própria do enrolamento 2.
L_{21}	Indutância de dispersão do enrolamento 2.
L_{DM}	Indutância de filtro de modo diferencial.
L_f	Indutância de filtro.
L_M	Indutância mútua.
m_a	Índice de modulação.
N	Número de espiras.

N_1	Número de espiras do enrolamento primário.
N_2	Número de espiras do enrolamento secundário.
P_{out}	Potência de saída.
R_L	Carga resistiva.
T_s	Período de chaveamento.
v_1	Tensão no enrolamento primário do indutor.
V_C	Tensão no capacitor.
V_{CC}	Tensão no barramento CC.
V_{in}	Tensão de entrada.
V_L	Tensão no indutor.
V_m	Amplitude do sinal da moduladora.
V_{out}	Tensão de saída.
$V_{out_{peak}}$	Valor de pico da tensão de saída.
$V_{out_{RMS}}$	Valor eficaz da tensão de saída.
V_p	Amplitude do sinal da portadora.

SUMÁRIO

1 INTRODUÇÃO	12
1.1 OBJETIVO	13
1.2 MOTIVAÇÃO.....	13
1.3 ESTRUTURA DO TRABALHO	14
2 REVISÃO BIBLIOGRÁFICA	15
2.1 TOPOLOGIAS DE INVERSORES	17
2.1.1 Inversor meia-ponte monofásico	18
2.1.2 Inversor ponte completa monofásico	21
2.1.3 Inversor ponte completa intercalado	25
2.2 FILTRO DE SAÍDA.....	29
2.3 TEORIA DE CIRCUITOS MAGNÉTICOS	32
2.3.1 Circuitos Magnéticos.....	33
2.3.2 Acoplamento magnético	35
2.4 INDUTOR ACOPLADO	37
2.5 ESTRATÉGIAS DE MODULAÇÃO	41
3 METODOLOGIA DE PROJETO	47
3.1 MODULAÇÃO	48
3.2 DIMENSIONAMENTO DOS SEMICONDUTORES	49
3.3 PROJETO DO FILTRO LC	50
3.4 SIMULAÇÃO DO INVERSOR.....	57
4 RESULTADOS E DISCUSSÕES	65
4.1 VERIFICAÇÃO DA MODULAÇÃO	67
4.2 TESTES À VAZIO COM TENSÃO DE ENTRADA NOMINAL	70
4.3 TESTES COM TENSÃO DE ENTRADA NOMINAL E COM CARGA DE 85Ω	75
5 CONCLUSÃO.....	80
REFERÊNCIAS	82

1 INTRODUÇÃO

Frequentemente a energia elétrica fornecida pelo sistema de distribuição não se encontra na forma necessária para acionar uma carga específica, isso ocorre, por exemplo, com equipamentos que operam em corrente contínua como motores de corrente contínua (CC), tornando-se necessário retificar a tensão alternada da rede convencional para poder acioná-los. Outras vezes, na parte da geração de energia, hoje em dia muito difundida entre os consumidores através da geração residencial fotovoltaica, quando a geração é dada em corrente contínua, é necessário readequar a energia gerada para poder conectar o sistema à rede elétrica. Para estes casos onde a tensão e a corrente devem ser convertidas de alternada para contínua ou vice-versa, é utilizado um equipamento chamado de inversor, uma classe específica dos conversores.

Assim como os conversores, os inversores tem seu funcionamento baseado no chaveamento de dispositivos semicondutores. A capacidade de controlar a tensão, a corrente e a frequência de saída, faz com que os inversores sejam amplamente utilizados em acionamentos de máquinas elétricas em grandes parques industriais ou até mesmo nos eletrodomésticos mais modernos (AHMED, 2000; MOHAN; UNDELAND; ROBBINS, 2003). Com a evolução da tecnologia dos semicondutores de potência, frequentemente tem se observado um crescimento nos limites de tensão e corrente suportáveis, bem como na velocidade de chaveamento dos dispositivos semicondutores, conseqüentemente, a aplicação da eletrônica de potência se torna cada vez mais ampla, segura e eficiente. Este avanço tecnológico resulta também em uma busca por produtos cada vez menores e com maior rendimento. Atualmente, as tecnologias de semicondutores mais novas como as chaves de nitreto de gálio (GaN FET) e também as chaves de carbeto de silício (SiC MOSFET) tem possibilitado o avanço na redução do volume dos inversores, já que estas tecnologias caracterizam-se por suportarem uma frequência de chaveamento maior e apresentarem menores perdas elétricas (AHN; LEE; KIM, 2014).

Nesse contexto, a redução do volume dos inversores mantendo a mesma capacidade de fornecimento de potência, ou seja, aumento da densidade de potência dos inversores, é uma realidade que pode ser vista em diversos trabalhos desenvolvidos (BORN, 2016; SAVULAK; GUO; KRISHNAMURTHY, 2018; WANG, 2007). Dessa forma, o objetivo deste trabalho é estudar e validar técnicas para o acréscimo da densidade de potência de um inversor, avaliando as vantagens da utilização de uma topologia de inversor multinível com cinco níveis de saída, a fim de reduzir consideravelmente o volume dos elementos passivos do filtro de saída.

Inversores multiníveis são interessantes para serem empregados em projetos que possuem como objetivo uma redução no volume total do inversor ou uma maior qualidade (com menor conteúdo harmônico) na tensão ou corrente de saída fornecida à carga, já que este tipo de inversor possui como característica uma taxa de distorção harmônica (THD) reduzida em comparação com inversores de dois ou três níveis (THIRUVENGADAM; UDHAYAKUMAR, 2019), bem como apresenta também uma elevação na frequência destas componentes harmônicas do sinal de saída. Essas características carregam uma vantagem no projeto do filtro de saída do inversor, representando uma redução dos elementos passivos do filtro devido a este acréscimo na frequência aparente do sinal de saída e também a outro fator que é a redução da amplitude da tensão aplicada a estes componentes.

Embora muitas vezes seja necessário um número elevado de chaves semicondutoras para as topologias de inversores multiníveis, essa quantidade maior de chaves, dependendo da topologia utilizada, normalmente faz com que a corrente nas mesmas seja reduzida, ou faz com que a tensão aplicada sobre cada chave seja inferior, possibilitando que o inversor alimente cargas de maior potência com os mesmos modelos de dispositivos semicondutores que um inversor com menos níveis de saída.

1.1 OBJETIVO

O presente trabalho tem como objetivo desenvolver um inversor com foco em escolhas de projeto que beneficiem sua densidade de potência. Sendo assim, foi decidido desenvolver um inversor com topologia multinível, tendo em vista as vantagens promovidas por essa classe de inversor, como as relacionadas à redução dos elementos passivos do filtro de saída e conseqüentemente o acréscimo na densidade de potência devido à redução do volume total do inversor (SHARIFABADI et al., 2017).

O alcance deste objetivo além de representar o avanço da tecnologia onde os equipamentos são cada vez menores, mas com a mesma capacidade de realizar sua função, pode significar também uma redução no custo de produção destes equipamentos já que haverá componentes que serão reduzidos fisicamente economizando espaço e matéria prima.

1.2 MOTIVAÇÃO

A proposta e a importância deste trabalho justificam-se grande parte pelo desafio lançado em 2015 pela empresa *Google* em conjunto com a *IEEE Power Electronics Society*,

onde o objetivo principal do desafio era o desenvolvimento de um inversor de 2kVA com uma densidade mínima de potência de $3,05\text{W}/\text{cm}^3$, além de diversas outras especificações entre volume máximo, rendimento, THD dos sinais de saída, entre outras (CHALLENGE, 2015).

Com isso, o presente trabalho busca apoiar-se neste desafio para pesquisar e validar estratégias de projeto que auxiliem no aumento da densidade de potência em inversores.

1.3 ESTRUTURA DO TRABALHO

Este trabalho está dividido em cinco capítulos, sendo apresentado no primeiro capítulo, uma breve introdução sobre o tema abordado e no segundo capítulo uma revisão da literatura apresentando todas informações mais importantes referentes aos demais capítulos, formando uma base para o decorrer do projeto do inversor.

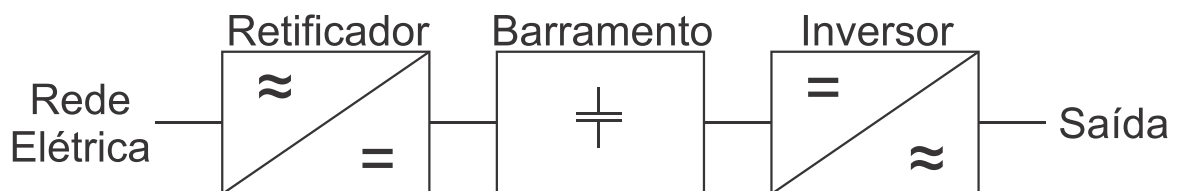
No terceiro capítulo deste trabalho está a metodologia utilizada para o desenvolvimento deste projeto, fazendo uso das equações e informações apresentadas anteriormente no capítulo dois. Já no quarto capítulo são mostrados os resultados experimentais obtidos, junto a uma análise comparativa com os resultados esperados durante a etapa de desenvolvimento. Por fim, no último capítulo concluem-se as contribuições deste trabalho para futuras pesquisas, analisam-se as escolhas de projeto assumidas durante o desenvolvimento para alcançar o objetivo principal de elevar a densidade de potência de um inversor e, finalmente, são listadas sugestões para trabalhos futuros sobre este tema.

2 REVISÃO BIBLIOGRÁFICA

Inversor é uma classe de conversor estático que transforma sinal de corrente contínua em corrente alternada com amplitude e/ou frequência controlada. São divididos em dois tipos, inversores fonte de tensão e inversores fonte de corrente, sendo o primeiro o mais comum. As aplicações diversificam-se entre acionamentos de motores de corrente alternada (AC), fontes de alimentação ininterruptas, as chamadas UPS (*Uninterruptible Power Supply*) utilizadas em sistemas críticos que não possam ser desligados, sistemas de transmissão em corrente contínua de alta tensão (HVDC) ou também em sistemas isolados alimentados por bancos de baterias, entre outros (RASHID, 2015).

Normalmente os inversores são compostos de um circuito retificador e de um banco de capacitores, além do circuito em si com as chaves semicondutoras. O retificador serve para gerar uma tensão em corrente contínua e assim formar um barramento CC, sendo este barramento conectado então à entrada do circuito inversor. Junto ao barramento de entrada, é conectado então o banco de capacitores para manter a tensão de saída do retificador regulada e reduzir as sobretensões nas chaves, usualmente capacitores eletrolíticos de alta tensão realizam esta função pois tem grande capacidade de armazenamento de energia em conjunto com capacitores de filme para as sobretensões (AHMED, 2000; SALCONE; BOND, 2009). A Figura 1 apresenta os circuitos que usualmente compõem um inversor, como o mencionado neste parágrafo.

Figura 1 – Esquema básico de um inversor completo.

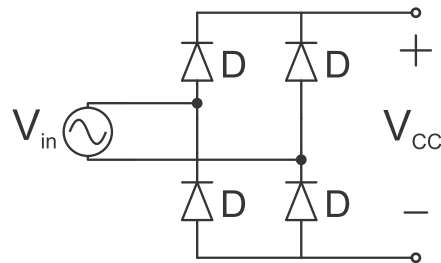


Fonte: Autor.

Um circuito retificador é composto basicamente por quatro diodos no caso de um inversor monofásico (Figura 2). Esse circuito é necessário em inversores que são conectados à rede de distribuição para fazer a interface da corrente alternada para a corrente contínua. Assim, o circuito inversor sendo alimentado em corrente contínua pode controlar a frequência e amplitude dos sinais de saída para valores diferentes da rede elétrica. Um cenário de aplicação

deste tipo de controle possível com os inversores é o controle suave da velocidade de motores de indução utilizados em esteiras ou elevadores por exemplo.

Figura 2 – Retificador monofásico.



Fonte: Autor.

O banco de capacitores é utilizado independentemente do modo de operação do inversor, seja conectado à rede, ou alimentado diretamente em corrente contínua, e deve ser calculado corretamente de acordo com a potência do inversor. Em relação aos capacitores *snubber* para as sobretensões, quanto mais próximo estiverem em relação aos dispositivos semicondutores e quanto menor for a indutância série destes capacitores, menor será o pico de sobretensão (WILL; FISCHER, 2000). Para melhorar o efeito destes componentes, aconselha-se utilizar diretamente junto aos terminais coletor e emissor das chaves.

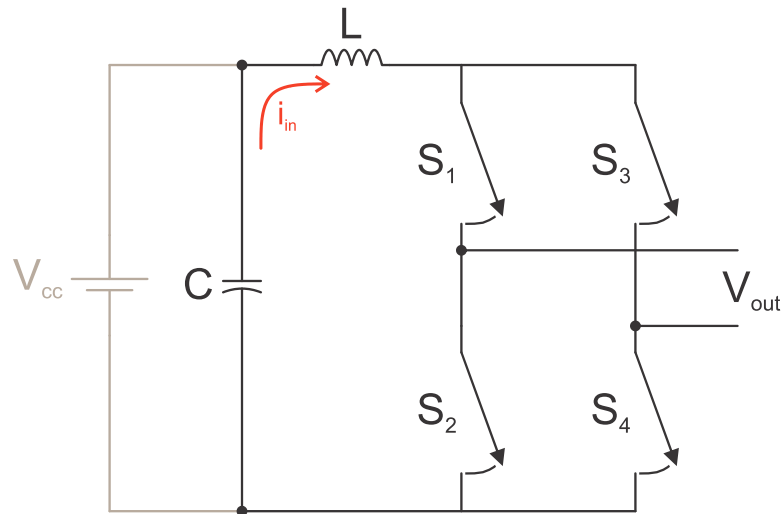
A sobretensão que surge durante as comutações das chaves é causada pela indutância do caminho entre a fonte de energia do inversor e suas chaves, logo, os capacitores tem como principal função, servir como uma fonte de energia mais próxima às chaves. A Figura 3 apresenta o esquema de um inversor considerando a indutância entre o caminho da fonte e as chaves.

Durante o momento das comutações em um inversor, a corrente de entrada é submetida à variações abruptas e como sabemos pela equação da tensão sobre o indutor, equação (1), quanto maior for a derivada da corrente, maior será a tensão neste indutor.

$$V_L(t) = L \frac{di_L(t)}{dt} \quad (1)$$

Assim, a tensão sobre a chave que está comutando é a soma da tensão do barramento CC com a tensão nesta indutância série, por isso durante as comutações ocorrem picos de sobretensão sobre os terminais das chaves do inversor. A utilização dos capacitores mais próximos às chaves reduz este efeito, pois quanto menor for o caminho até as chaves, menor será então esta indutância série.

Figura 3 – Esquema de um inversor considerando a indutância do caminho.



Fonte: Autor.

Nessa seção ainda serão apresentadas três topologias de inversores, expondo suas principais características e realizando comparações entre elas. Conforme será explicado durante a apresentação das topologias, a escolhida para o projeto faz uso de indutores acoplados, logo, uma revisão sobre circuitos magnéticos e indutores acoplados também será descrita a seguir. Posteriormente é apresentado os fundamentos e equações sobre os filtros de saída utilizados em inversores e também técnicas de modulação, com ênfase na utilizada neste trabalho.

2.1 TOPOLOGIAS DE INVERSORES

A seguir serão apresentadas três topologias de inversores, em ordem de complexidade, para que sejam notadas as vantagens entre elas e apresentadas as características pelas quais se justifica o motivo da escolha da topologia utilizada neste trabalho. Embora existam diversas outras, serão apresentadas apenas estas três pelo grau de semelhança entre elas em relação ao seu princípio de funcionamento.

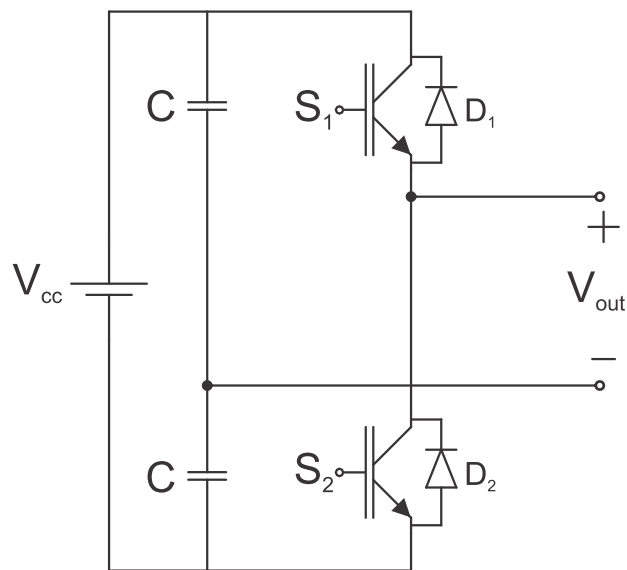
As três topologias apresentadas serão: inversor meia-ponte, ponte completa e ponte completa intercalado. Sendo esta última, a escolhida para dar sequência ao projeto deste trabalho, pois como será visto, ela possui características que corroboram para aumento da densidade de potência do inversor, como menores esforços elétricos nas chaves, maior número de níveis de tensão sintetizados na saída e maior frequência aparente do sinal de saída.

2.1.1 Inversor meia-ponte monofásico

Esta topologia de inversor é relevante pela sua simplicidade de construção, sendo muito empregada em inversores de baixa potência, devido ao fato de os esforços elétricos nas chaves ser bastante elevado em aplicações de alta potência, porém apresenta como vantagem um custo reduzido já que são necessários apenas dois dispositivos semicondutores. É também versátil e bastante utilizada por sua modularidade em inversores multiníveis com diversos blocos meia-ponte em cascata para aumentar o número de níveis da saída e conseqüentemente poder retirar mais potência do inversor (VAHEDI; AL-HADDAD, 2013).

A Figura 4 apresenta o esquema elétrico básico de um inversor com topologia meia-ponte, onde há apenas duas chaves com seus dois diodos em anti-paralelo.

Figura 4 – Esquema básico de um inversor meia-ponte.



Fonte: Autor.

O funcionamento de um inversor meia-ponte monofásico conta com uma estrutura simples com apenas duas chaves que são capazes de gerar um sinal de dois níveis na saída, sendo esses níveis determinados pela tensão do barramento CC do inversor. Porém para reproduzir uma tensão alternada com valor médio igual a zero na saída do conversor, é necessário dividir o barramento CC de entrada em dois barramentos com a metade da tensão em cada, através do uso de capacitores, havendo assim um ponto neutro entre os dois capacitores onde é possível conectar a carga, bem como mostrado na Figura 4. Com isso, a

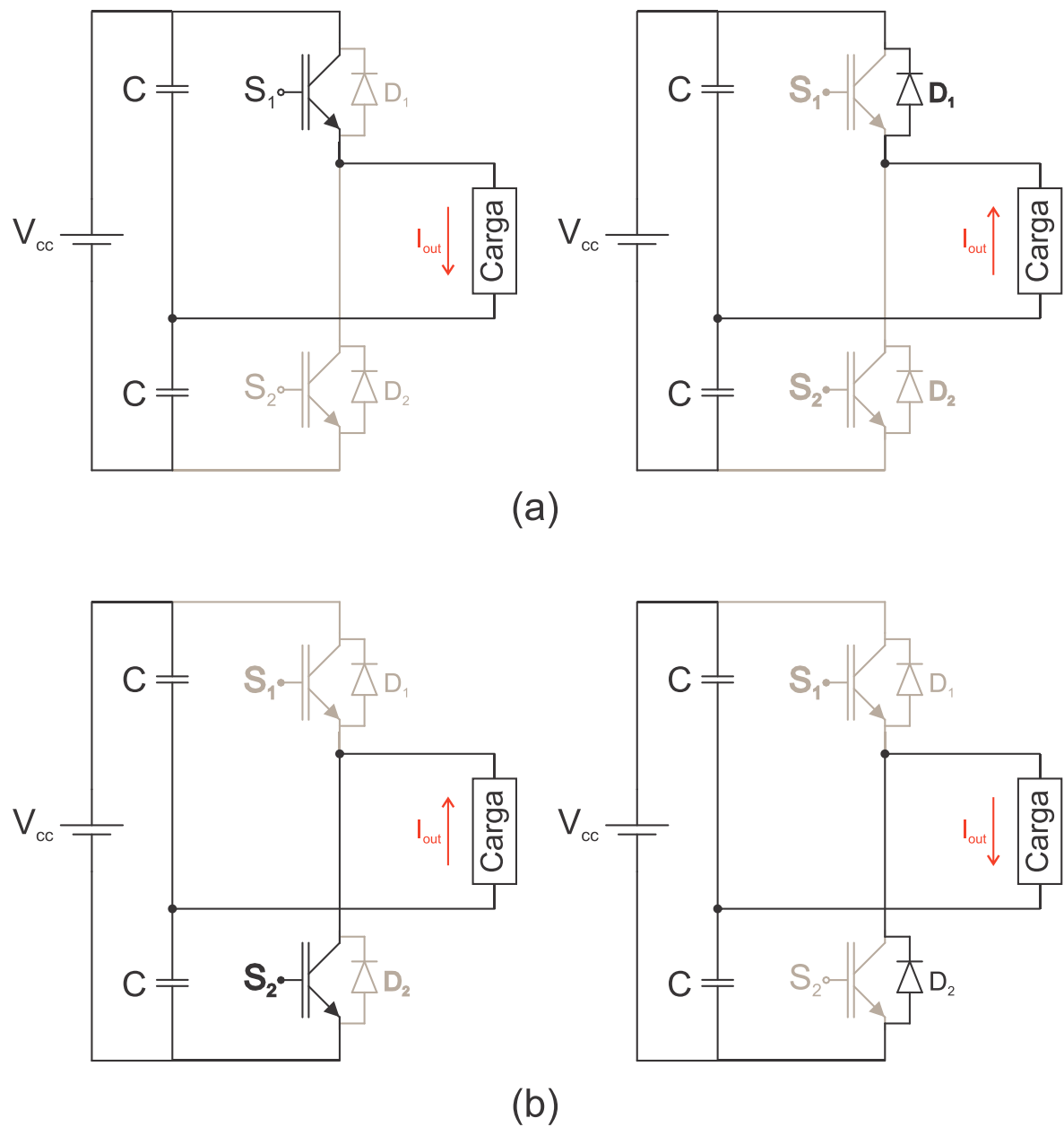
máxima tensão dos níveis sintetizados pelas chaves na saída do inversor meia-ponte com ponto neutro é igual a metade da tensão total do barramento CC, gerando pulsos de $+V_{CC}/2$ e $-V_{CC}/2$, porém não reduz a máxima diferença de potencial na qual as chaves são submetidas, sendo necessário utilizar dispositivos que suportam pelo menos a tensão total de entrada.

Os dois estados de condução do conversor meia-ponte são apresentados na Figura 5, onde pode ser visualizado qual dos dispositivos está conduzindo corrente em cada momento e também pode ser observada a tensão instantânea aplicada à carga, bem como a tensão que aparece sobre as chaves.

A Figura 5 (a) demonstra o estado de condução quando a chave S_1 está fechada, logo, a tensão instantânea aplicada à carga é $+V_{CC}/2$, enquanto que quando a chave complementar S_2 está aberta, a mesma é submetida à tensão total do barramento ($+V_{CC}$). Neste período onde a chave S_2 encontra-se aberta, o sentido da corrente de saída definirá se a chave S_1 ou se o diodo D_1 está em condução.

Na Figura 5 (b), é apresentado outro estado de condução do inversor, onde a chave S_2 está fechada e a tensão sobre a carga é $-V_{CC}/2$, enquanto que a chave S_1 é submetida à tensão do barramento. Do mesmo modo, a corrente circulará pela chave S_2 ou pelo diodo D_2 dependendo do sentido da corrente sobre a carga.

Figura 5 – Estados de condução do conversor meia-ponte.



Fonte: Autor.

A Tabela 1 apresenta os estados das chaves deste inversor, considerando 1 para a chave em condução e 0 para a chave em bloqueio, e as tensões geradas com a saída conectada ao ponto neutro entre os capacitores.

Tabela 1 – Tensões geradas na saída do inversor meia-ponte.

S_1	S_2	V_{out}
1	0	$+V_{CC}/2$
0	1	$-V_{CC}/2$

Fonte: Autor.

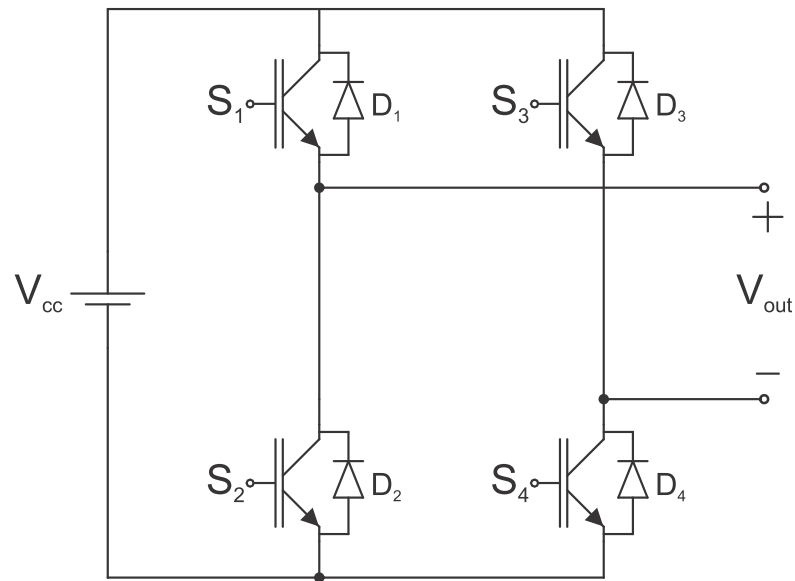
Em síntese, a topologia meia-ponte reproduz somente dois níveis de tensão na saída e necessita do uso de duas chaves com tensão de bloqueio de pelo menos o mesmo valor do barramento CC, com capacidade de condução de corrente igual ou maior do que a corrente de saída. Ainda, as perdas elétricas desta topologia estarão concentradas em apenas duas chaves, podendo ser necessário utilizar dispositivos em paralelo para dividir as perdas e mantê-los em níveis de temperatura adequados.

2.1.2 Inversor ponte completa monofásico

O inversor ponte completa é utilizado em aplicações de potência a cima de 1kVA pela sua versatilidade e características como baixos esforços de tensão e corrente nos interruptores. Entretanto, algumas características desta topologia são consideradas desvantajosas, como o uso de quatro dispositivos semicondutores com seus comandos isolados individualmente entre si (BARBI, 2015). Essa topologia é composta de dois conversores meia-ponte em paralelo onde a carga é conectada entre os dois braços do inversor e compreende quatro interruptores que atuam em pares complementares para gerar a tensão de saída. A Figura 6 demonstra o esquema básico desta topologia.

Embora não haja diferença em relação a tensão que surge sobre as chaves durante os diferentes estados de condução, em comparação à topologia meia ponte, o inversor ponte completa é indicado para aplicações de potência elevada, pois a tensão máxima sintetizada na saída é a mesma tensão do barramento CC. Isso significa que para uma mesma potência de saída, a corrente que circula pelas chaves é a metade em comparação ao inversor meia-ponte, logo, para aplicações de alta potência, isso representa menor necessidade em utilizar dispositivos semicondutores em paralelo por chave do inversor para suportar a corrente total da carga (MOHAN; UNDELAND; ROBBINS, 2003). Ainda, na topologia ponte completa não é necessário fazer a divisão do barramento CC para gerar sinais alternados na saída.

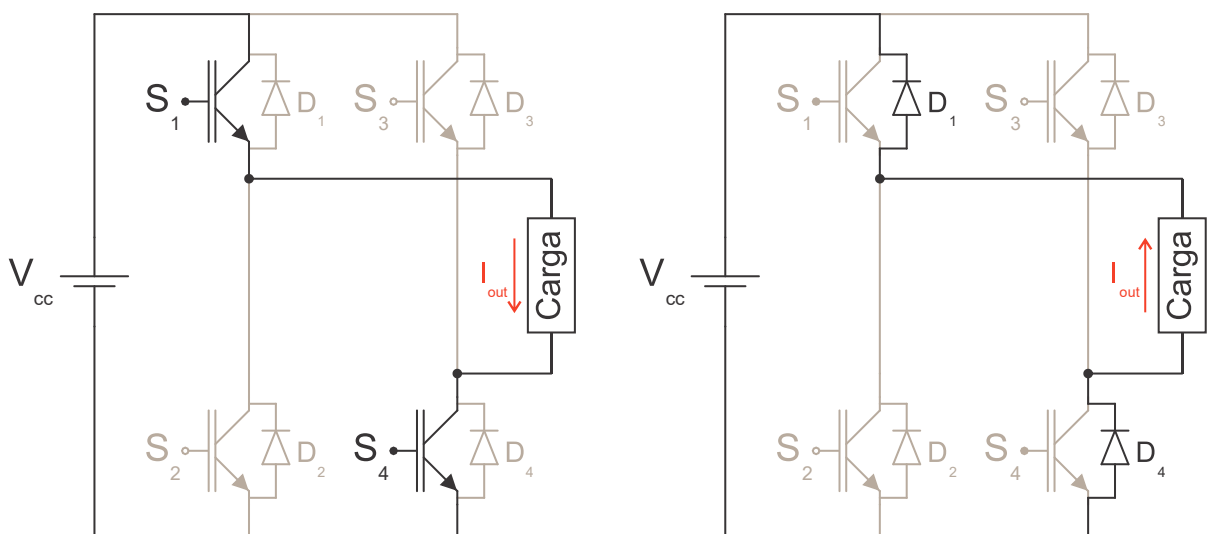
Figura 6 – Esquema básico de um inversor ponte completa.



Fonte: Autor.

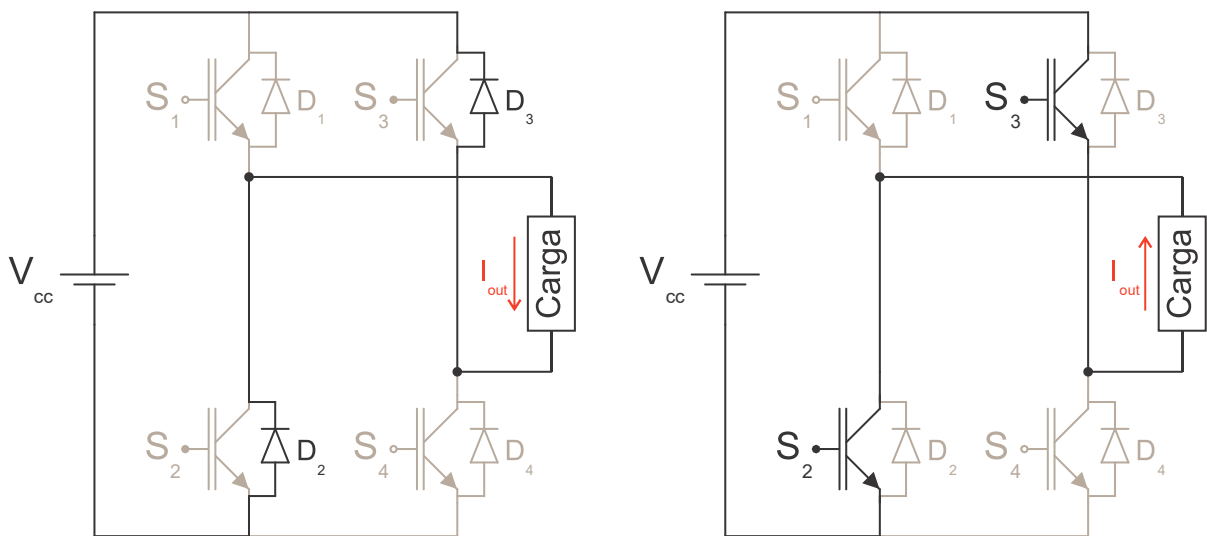
Esta topologia apresenta quatro estados de condução diferentes que são apresentados nas figuras a seguir. O primeiro estado representado pela Figura 7, mostra que as chaves S_1 e S_4 estão em condução, gerando uma tensão $+V_{CC}$ sobre a carga. No segundo estado de condução apresentado na Figura 8, são mantidas abertas as chaves S_1 e S_4 , enquanto que as chaves S_2 e S_3 então em condução, assim, a tensão aplicada à carga é igual à $-V_{CC}$.

Figura 7 – Estado de condução onde a tensão de saída do inversor ponte completa é $+V_{CC}$.



Fonte: Autor.

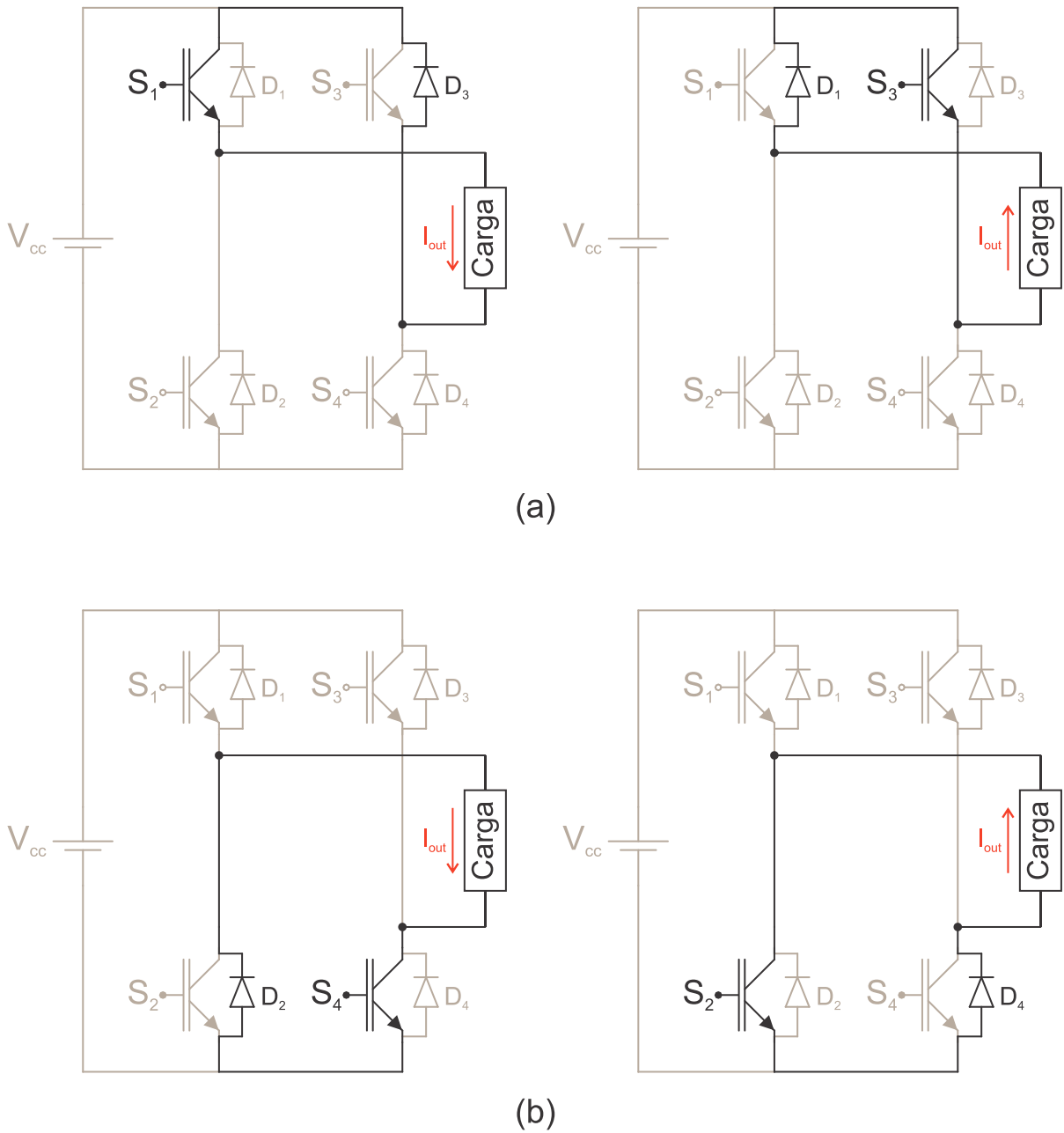
Figura 8 – Estado de condução onde a tensão de saída do inversor ponte completa é $-V_{CC}$.



Fonte: Autor.

Por fim, os outros dois estados de condução, comumente chamados de “roda livre” são mostrados na Figura 9. Na Figura 9 (a), as chaves S_4 e S_2 encontram-se abertas enquanto que as chaves S_3 e S_1 estão em condução. A tensão sobre a carga é igual à $0V$ e assim como nos outros estados, o sentido da corrente irá influenciar por onde a mesma circula, pela chave S_1 e pelo diodo D_3 , ou pela chave S_3 e pelo diodo D_1 . Já na Figura 9 (b) as chaves S_1 e S_3 estão abertas e as chaves S_2 e S_4 fechadas, então a corrente passa a circular novamente em roda livre, dessa forma, a tensão da carga é $0V$ novamente. Contudo, todos os dispositivos utilizados nessa topologia devem conter um diodo em antiparalelo com a chave para fornecer um caminho para a corrente, pois dependendo do sentido da corrente na carga, ela deverá passar ou pela chave ou pelo diodo em antiparalelo.

Figura 9 – Estados de condução onde a tensão de saída do inversor ponte completa é 0V.



Fonte: Autor.

Para sumarizar as informações sobre os estados de condução deste inversor, a Tabela 2 apresenta as tensões geradas na saída, demonstrando os três níveis e suas amplitudes de acordo com o estado de cada chave, sendo 1 para chave em condução e 0 para bloqueada.

Tabela 2 – Tensões geradas na saída do inversor ponte completa.

S ₁	S ₂	S ₃	S ₄	V _{out}
1	0	0	1	+V _{CC}
1	0	1	0	0V
0	1	1	0	-V _{CC}
0	1	0	1	0V

Fonte: Autor.

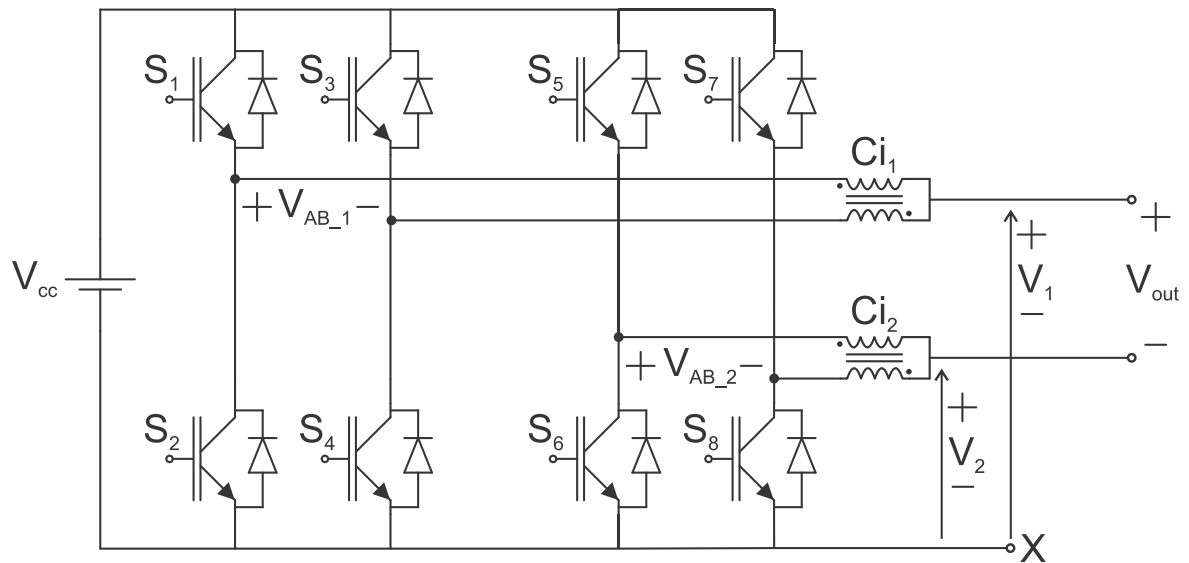
2.1.3 Inversor ponte completa intercalado

É a união de duas pontes inversoras, iguais a topologia ponte completa, por meio de um elemento passivo, no caso um indutor acoplado. O esquema básico desta topologia é apresentado na Figura 10. O indutor utilizado é dividido em dois enrolamentos com o mesmo número de espiras a fim de dividir igualmente entre os dois enrolamentos a tensão sintetizada por cada ponte.

Uma das vantagens que torna essa topologia interessante é a divisão da corrente de saída entre as duas pontes, reduzindo os esforços elétricos nas chaves e consequentemente as perdas. Outras características importantes são relacionadas ao número de níveis sintetizados na saída e à frequência aparente do sinal de saída. Em relação a essas duas últimas características citadas, essa topologia possui capacidade de sintetizar cinco níveis de tensão na saída e a frequência deste sinal é elevada quatro vezes em relação à frequência de comutação das chaves que, dessa forma, contribuem para a redução do volume do filtro de saída do inversor.

As oito chaves desta topologia compartilham do mesmo barramento CC, estando as quatro chaves inferiores na mesma referência, portanto, para o acionamento dos gatilhos das chaves são necessárias cinco fontes isoladas. Nota-se que a quantidade de fontes isoladas não aumenta proporcionalmente com o número de chaves, já que para a topologia meia-ponte onde utiliza-se duas chaves, são necessárias duas fontes isoladas, e para topologia de inversor ponte completa com quatro chaves, são necessárias três fontes isoladas.

Figura 10 – Esquema básico de um inversor ponte completa intercalado.



Fonte: Autor.

A tensão de saída de cada ponte inversora é dada no ponto de conexão entre os dois enrolamentos de cada indutor acoplado, conforme mostra a Figura 10. Os enrolamentos de cada indutor são conectados em série de forma que suas tensões sejam somadas. Sendo assim, a amplitude da tensão de saída de cada ponte é reduzida pela metade, porém ao conectar a carga entre os dois indutores e utilizando uma estratégia de modulação correta é possível sintetizar novamente níveis de tensão com amplitude igual a tensão total do barramento CC.

Para analisar a tensão de saída desta topologia, deve-se considerar a saída dos indutores acoplados do inversor referenciada ao mesmo ponto, conforme a Figura 10. Desta maneira, embora a saída das pontes inversoras, ou seja, a tensão aplicada aos terminais dos indutores acoplados, seja igual à $+V_{CC}$, $0V$ e $-V_{CC}$ em determinados instantes como visualizado na Tabela 2, a tensão na saída do indutor acoplado apresentará níveis iguais a $0V$, $+V_{CC}/2$ e $+V_{CC}$ referenciados ao ponto X da Figura 10, conforme mostra a Tabela 3.

A Tabela 3 mostra as tensões V_1 , V_2 e os cinco níveis de tensão que são sintetizados na saída do inversor (V_{out}). Os estados das chaves são representados por 1 para as que estão em condução e por 0 para as que estão em bloqueio.

Tabela 3 – Tensões geradas na saída dos indutores acoplados do inversor ponte completa intercalado.

S₁	S₂	S₃	S₄	V_{AB_1}	V₁
1	0	1	0	0V	+V _{CC}
1	0	0	1	+V _{CC}	+V _{CC} /2
0	1	0	1	0V	0V
0	1	1	0	-V _{CC}	+V _{CC} /2
S₅	S₆	S₇	S₈	V_{AB_2}	V₂
1	0	1	0	0V	+V _{CC}
1	0	0	1	+V _{CC}	+V _{CC} /2
0	1	0	1	0V	0V
0	1	1	0	-V _{CC}	+V _{CC} /2

Fonte: Autor.

Tabela 4 – Tensões geradas na saída do inversor ponte completa intercalado.

V₁	V₂	V_{out}
+V _{CC} /2	+V _{CC} /2	0V
+V _{CC} /2	0V	+V _{CC} /2
+V _{CC}	0V	+V _{CC}
+V _{CC}	+V _{CC} /2	+V _{CC} /2
+V _{CC} /2	+V _{CC} /2	0V
+V _{CC} /2	+V _{CC}	-V _{CC} /2
0V	+V _{CC}	-V _{CC}
0V	+V _{CC} /2	-V _{CC} /2

Fonte: Autor.

Desta forma, a máxima tensão de saída desta topologia se mantém igual à topologia ponte completa apresentada anteriormente, porém com a vantagem de a corrente de saída ser dividida igualmente entre cada ponte do inversor. Assim, é possível utilizar dispositivos mais baratos que tenham uma capacidade de condução de corrente menor, ou ainda utilizar os mesmos dispositivos de um inversor ponte completa e retirar o dobro da potência na saída sem ultrapassar as especificações dos componentes.

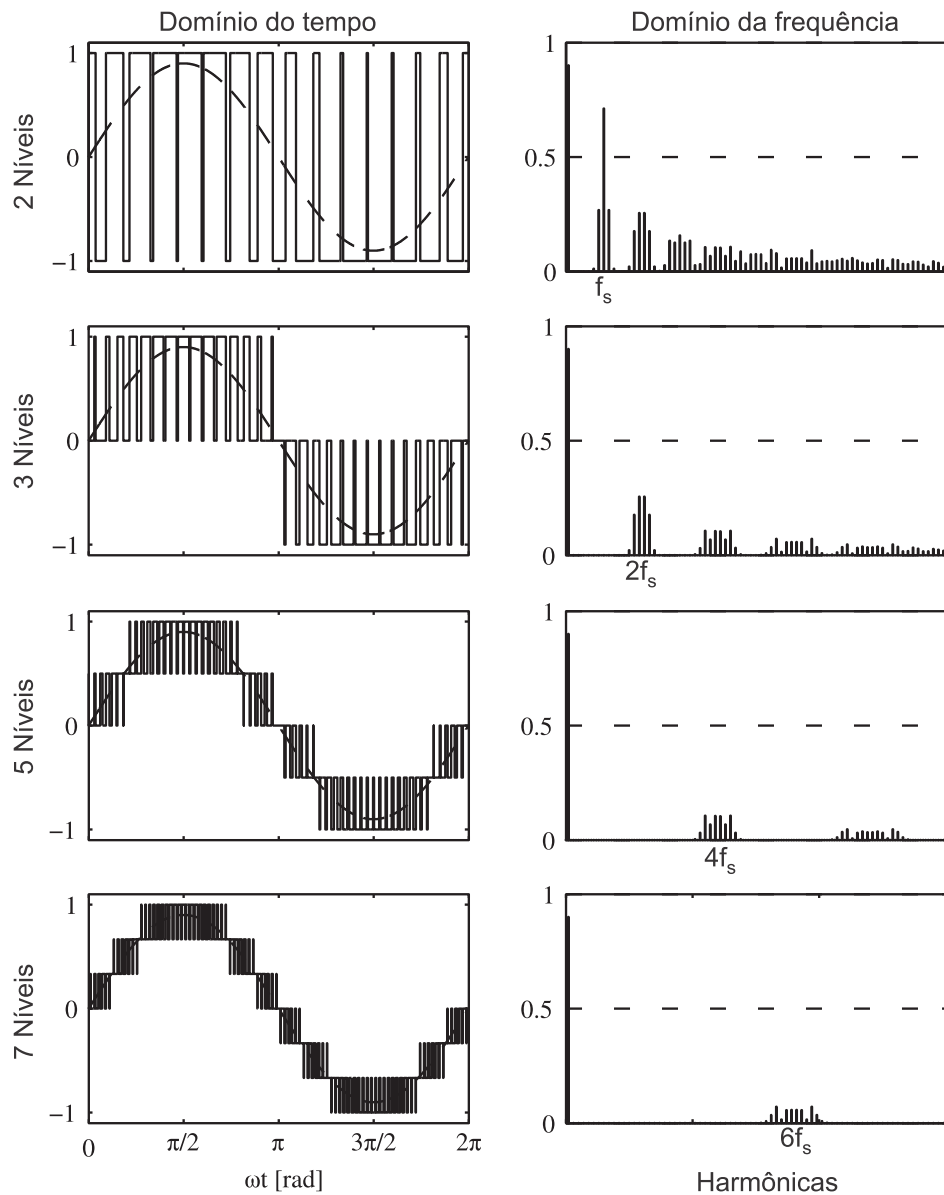
Os estados de condução de cada ponte do inversor funcionam da mesma forma que já fora explicado na seção 2.1.2, a diferença surge no fato que cada ponte gera na saída sinais de amplitude iguais a +V_{CC}, +V_{CC}/2 e 0V, bem como já mostrado na Tabela 3. Esta característica,

juntamente com uma defasagem na modulação entre as duas pontes, que será apresentada na seção 2.5 deste trabalho, faz com que a tensão de saída do inversor assuma uma forma de onda de cinco níveis, sendo esses níveis $+V_{CC}$, $+V_{CC}/2$, $0V$, $-V_{CC}/2$ e $-V_{CC}$.

A capacidade desta topologia de sintetizar cinco níveis de tensão na saída representa uma vantagem quanto ao dimensionamento dos elementos de filtro, pois o cálculo destes elementos, como será visto posteriormente, são diretamente influenciados pela quantidade de níveis do inversor.

Em relação a frequência do sinal de saída gerado por esta topologia, temos um acréscimo de quatro vezes a frequência da portadora utilizada na modulação, ou seja, a primeira componente harmônica do sinal de saída estará numa frequência bastante elevada dependendo da frequência de comutação definida, logo, os elementos de filtro também são reduzidos por esse fator (SHARIFABADI et al., 2016). A Figura 11 apresenta uma comparação entre o acréscimo na frequência das harmônicas do sinal de saída em relação ao número de níveis sintetizados pelo inversor, dada a mesma frequência de comutação para todas os casos.

Figura 11 – Comparação das harmônicas do sinal de saída em relação ao número de níveis.



Fonte: (SHARIFABADI et al., 2016)

2.2 FILTRO DE SAÍDA

O funcionamento de um inversor é baseado no chaveamento de dispositivos semicondutores e possui o objetivo de gerar um sinal alternado a partir de um sinal contínuo. O resultado deste chaveamento é a reprodução de um sinal de onda quadrada, ou quase quadrada, na saída que deve ser filtrado dependendo da aplicação. Para inversores onde a modulação é feita por largura de pulso (PWM), a componente de frequência desejada na saída é a frequência

do sinal modulante do PWM, e como a portadora é um sinal de frequência consideravelmente elevada em relação à modulante, faz-se uso de um filtro passa-baixas na saída do inversor.

O filtro pode ser de primeira ou terceira ordem, filtro L ou LCL, normalmente utilizado em aplicações onde a saída de corrente do inversor é o foco principal, chamado de inversores fonte de corrente (CSI). Além disso, os filtros podem ser de segunda ordem, filtro LC, composto por um indutor em série com a saída e um capacitor em paralelo, geralmente adotado para inversores onde a saída é dada em tensão, chamados de inversores fonte de tensão (VSI) (KIM; SUL, 2011). Os valores da indutância e da capacitância destes filtros são projetados a partir da definição de uma máxima ondulação de corrente na saída, para cálculo do indutor, e da máxima ondulação de tensão na saída, para cálculo do capacitor.

Para o cálculo do indutor, sabe-se que a variação de corrente em um indutor é proporcional à diferença de potencial aplicada em seus terminais e inversamente proporcional à sua indutância, assim, a equação da variação de corrente no indutor pode ser escrita como:

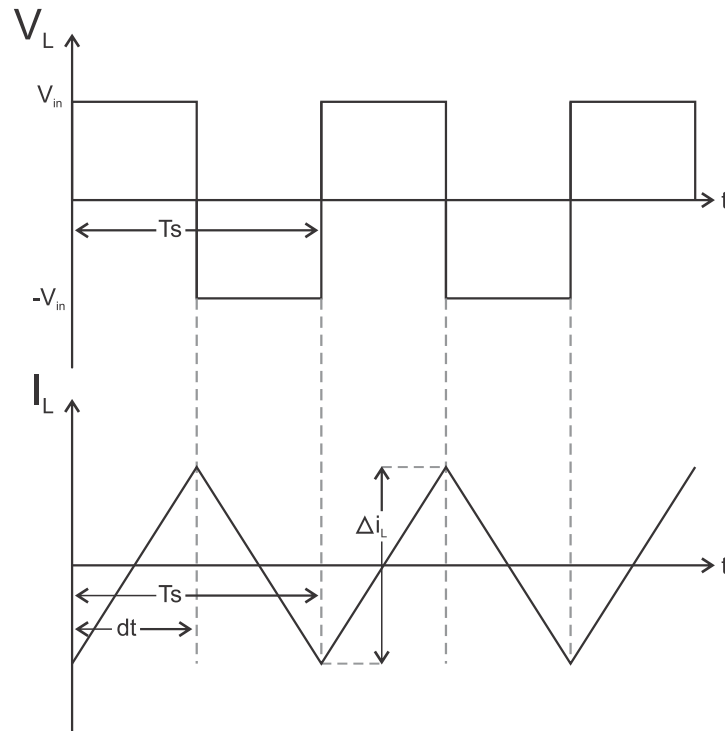
$$\frac{di_L(t)}{dt} = \frac{1}{L} V_L(t) \quad (2)$$

Onde sendo dt a metade do período da tensão sobre o indutor como mostra a Figura 12, a equação pode ser reescrita em termos da frequência de comutação (f_s) e da tensão de entrada (V_{in}) para o caso onde esta seja a mesma tensão aplicada aos terminais do indutor, da seguinte maneira:

$$\Delta I_L = \frac{V_{in}}{2f_s L} \quad (3)$$

Nota-se pela equação (3) que, além da frequência de comutação das chaves do inversor, a diferença de potencial aplicada nos terminais do indutor de filtro é um fator relevante para o cálculo deste componente, por isso inversores multiníveis tornam-se atrativos para casos onde a redução do tamanho do filtro é importante, já que a diferença de potencial máxima aplicada sobre o elemento de filtro é diminuída à medida que o número de níveis de saída do inversor aumenta, para uma mesma tensão do barramento CC (FLORICAU, D.; FLORICAU, E.; GATEAU, 2011).

Figura 12 – Formas de onda da corrente em um indutor.



Fonte: Autor.

Embora a equação (3) esteja correta para o cálculo de variação de corrente sobre um indutor, para o caso de um inversor com saída senoidal a tensão sobre o indutor de filtro depende da tensão sobre a carga e pode ser calculada por:

$$V_L(t) = V_{in} - V_{out_{peak}} \text{sen}(\omega t) \quad (4)$$

Deste modo, a ondulação de corrente no indutor também varia ao longo do tempo, possuindo ângulos onde o valor é máximo. Com isso, o indutor de filtro deve ser projetado levando em consideração este ponto de máxima variação de corrente, que deve ser parametrizado a fim de encontrar a equação que define a indutância necessária de filtro. Definindo uma máxima ondulação de corrente no indutor, a equação (5) permite calcular o valor da indutância de filtro para um inversor ponte completa de três níveis, com frequência de comutação nos terminais do indutor igual ao dobro da frequência de comutação do inversor (BARBI, 2015; GERENT, 2005; DAL PUPO, 2015).

$$L_f = \frac{V_{in}}{4(2f_s)\Delta I_L} \quad (5)$$

Para a topologia utilizada neste trabalho, cada enrolamento dos indutores acoplados será submetido à uma tensão total igual à metade da tensão de barramento e a frequência da corrente que o indutor deve filtrar é quatro vezes maior do que a frequência de comutação. Desta forma, a equação que define a indutância necessária para filtro é reescrita com base na equação (5).

$$L_f = \frac{V_{in}/2}{4(4f_s)\Delta I_L} \quad (6)$$

Utilizando o mesmo raciocínio para o cálculo do capacitor de filtro, primeiramente definiremos a equação considerando um inversor ponte completa de três níveis, cuja equação do indutor de filtro foi apresentada em (5). Agora para o capacitor, assume-se que toda componente alternada de alta frequência da corrente de saída circulará pelo capacitor, assim a variação de tensão sobre este componente é calculada em termos da variação de carga no mesmo:

$$\frac{\Delta q}{\Delta V_C} = C_f \quad (7)$$

Onde a carga no capacitor é:

$$\Delta q = \frac{1}{2} \frac{\Delta I_L}{2} \frac{(T_s/2)}{2} \quad (8)$$

Com as equações (5), (7) e (8) é definida a equação para cálculo do capacitor de filtro (BARBI, 2015).

$$C_f = \frac{V_{in}}{128f_s^2 L_f \Delta V_C} \quad (9)$$

Agora com a equação (9) definida, facilmente, pelo mesmo princípio que determinou-se a equação (6) pode-se reescrever a equação do capacitor de filtro para um inversor de cinco níveis onde a frequência do sinal de saída é o dobro comparado ao de três níveis, e a amplitude dos degraus de tensão aplicados na saída é a metade. Desta forma, a equação reescrita fica:

$$C_f = \frac{V_{in}/2}{128(2f_s)^2 L_f \Delta V_C} \quad (10)$$

2.3 TEORIA DE CIRCUITOS MAGNÉTICOS

O projeto de elementos magnéticos é parte essencial no desenvolvimento de todos conversores chaveados e deve ser realizado em conjunto com as demais partes do conversor

(ERICKSON; MAKSIMOVIC, 2007). Os componentes magnéticos, indutores e transformadores, são usualmente projetados especificamente para cada aplicação em particular, sendo necessário que o profissional em eletrônica de potência tenha o conhecimento do funcionamento destes componentes para utilizá-los adequadamente em suas aplicações (MOHAN; UNDELAND; ROBBINS, 2003).

Para corroborar com a justificativa desse trabalho de utilizar indutores acoplados, uma revisão sobre o funcionamento dos circuitos magnéticos, e posteriormente, uma revisão sobre acoplamento magnético e indutores acoplados será apresentada neste capítulo.

2.3.1 Circuitos Magnéticos

Pela Lei de Ampère, uma corrente que circula por um condutor, produz um campo magnético de intensidade H , onde a integral de H em torno de um caminho fechado é igual à corrente total que passa por esse caminho. Tratando-se de bobinas por onde a corrente percorre o fio por um número N de espiras, temos

$$\oint H dl = Ni \quad (11)$$

A força magnetomotriz (FMM) também é dada por Ni e sendo o campo magnético H uniforme ao longo do material de comprimento l , a equação se reduz a:

$$\mathfrak{F} = Ni = Hl \quad (12)$$

Essa força magnetomotriz é análoga à uma tensão induzida V por um campo elétrico E separado por dois pontos de distância l , onde

$$V = El \quad (13)$$

Deste modo, assim como temos em um circuito elétrico que a capacidade de um condutor de se opor à passagem de corrente elétrica é dada pela resistência, em circuitos magnéticos, analogamente, a relutância \mathfrak{R} é a capacidade de um material ferromagnético de se opor à passagem de um fluxo magnético.

Logo, assim como a resistência de um material, a relutância depende somente das características do material e de suas dimensões físicas, como expresso em (14).

$$\mathfrak{R} = \frac{l}{\mu A_e} \quad (14)$$

sendo l o comprimento, A_e a área da secção transversal e μ a permeabilidade magnética do material. Essa última característica pode ser calculada como

$$\mu = \mu_r \mu_0 \quad (15)$$

onde μ_r é a permeabilidade relativa do material e μ_0 é a permeabilidade do vácuo igual a $4\pi 10^{-7}$.

Já o fluxo magnético Φ que atravessa uma superfície com área A , pode ser calculado pela integral de superfície da densidade de fluxo B normal àquela área

$$\Phi = \iint_A B \, dA \quad (16)$$

Onde B é dado por

$$B = \mu H \quad (17)$$

Com a definição dessas grandezas, pode ser escrita a equação dos circuitos magnéticos equivalente analogamente à Lei de Ohm que rege os circuitos elétricos $V = Ri$.

$$\mathfrak{F} = \mathfrak{R}\Phi \quad (18)$$

A equação (18) define que a força magnetomotriz é proporcional ao fluxo magnético, onde a constante de proporcionalidade é dada pela relutância, ainda, substituindo a equação (12) em (18) é possível encontrar a relação entre o fluxo magnético e a corrente que circula entre as espiras.

$$\Phi(t) = \frac{Ni}{\mathfrak{R}} \quad (19)$$

Pela Lei de Faraday, sabe-se que uma variação do fluxo magnético induz uma tensão sobre a bobina proporcional à essa variação, para um dispositivo magnético de N espiras, a tensão induzida pela variação do fluxo que passa por estas espiras é dada por

$$v(t) = N \frac{d\Phi(t)}{dt} \quad (20)$$

E pelas equações (15), (18) e (19), pode-se reescrever a equação (20) da seguinte forma

$$v(t) = \frac{N^2}{\mathfrak{R}} \frac{di(t)}{dt} \quad (21)$$

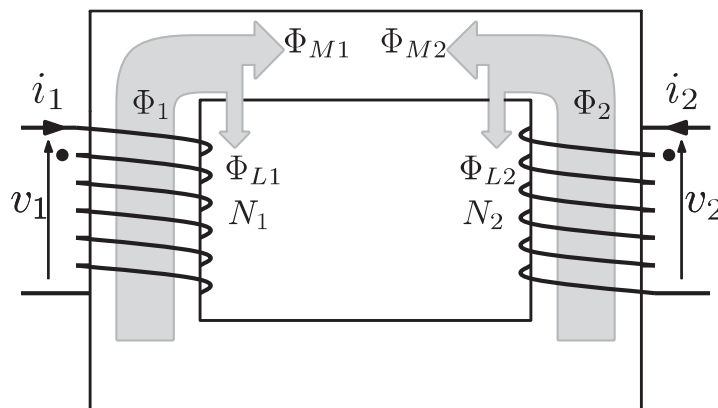
Sendo assim, a indutância é dada por

$$L = \frac{N^2}{\mathfrak{R}} \quad (22)$$

2.3.2 Acoplamento magnético

O acoplamento magnético de duas ou mais bobinas em um mesmo núcleo ferromagnético apresenta alguns conceitos como indutância mútua, fluxo magnetizante e fluxo disperso, entre outros, que são relevantes para o entendimento de um indutor acoplado. A Figura 13 apresenta um circuito magnético com duas bobinas em um mesmo núcleo, mostrando os fluxos magnéticos produzidos por cada enrolamento.

Figura 13 – Circuito magnético acoplado.



Fonte: Adaptado de (PERERA, 2015).

A análise é feita para uma bobina separadamente e então a equação (20) é escrita agora somente para o enrolamento 1, sendo assim:

$$v_1(t) = N_1 \frac{d\Phi_{total}(t)}{dt} \quad (23)$$

Porém para o caso de duas bobinas acopladas, o fluxo que passa por cada enrolamento é dado por

$$\Phi_1 = \Phi_M + \Phi_{LK1} \quad (24)$$

$$\Phi_2 = -\Phi_M + \Phi_{LK2} \quad (25)$$

Onde Φ_M é a diferença dos fluxos produzidos por cada enrolamento.

$$\Phi_M = \frac{N_1 i_1 - N_2 i_2}{\mathfrak{R}} = \frac{N_1 i_M}{\mathfrak{R}} \quad (26)$$

Sendo i_M a corrente magnetizante, também escrita como

$$i_M = i_1 - \frac{N_2 i_2}{N_1} \quad (27)$$

E o fluxo disperso é dado por

$$\Phi_{LK1} = \frac{N_1 i_1}{\mathfrak{R}_{LK1}} \quad (28)$$

Onde \mathfrak{R}_{LK1} é a relutância de dispersão para a bobina 1. Reescrevendo a equação (23) temos

$$v_1(t) = N_1 \frac{d\Phi_{LK1}(t)}{dt} + N_1 \frac{d\Phi_M(t)}{dt} \quad (29)$$

Sendo assim, da mesma forma como foi definida a equação (20), podemos reescrever a equação da tensão no enrolamento 1 em termos das correntes do circuito magnético.

$$v_1(t) = \frac{N_1^2}{\mathfrak{R}_{LK1}} \frac{di_1(t)}{dt} + \frac{N_1^2}{\mathfrak{R}_c} \frac{di_M(t)}{dt} \quad (30)$$

Onde \mathfrak{R}_c é a relutância do núcleo magnético. A partir da equação (30), definem-se os conceitos de indutância de dispersão (L_σ) e indutância de magnetização (L_μ), sendo estas:

$$L_\sigma = \frac{N_1^2}{\mathfrak{R}_{LK1}} \quad (31)$$

$$L_\mu = \frac{N_1^2}{\mathfrak{R}_c} \quad (32)$$

Ainda, substituindo a equação (27) em (30), fica destacado uma parcela referente a contribuição da corrente do enrolamento 2 sobre a tensão no enrolamento 1, sendo esta parcela definida como indutância mútua (L_M) entre as bobinas.

$$v_1(t) = \frac{N_1^2}{\mathfrak{R}_{LK1}} \frac{di_1(t)}{dt} + \frac{N_1^2}{\mathfrak{R}_c} \frac{di_1(t)}{dt} - \frac{N_1 N_2}{\mathfrak{R}_c} \frac{di_2(t)}{dt} \quad (33)$$

$$L_M = \frac{N_1 N_2}{\mathfrak{R}_c} \quad (34)$$

Reescrevendo a equação somente em termos das indutâncias definidas temos:

$$v_1(t) = L_{\sigma 1} \frac{di_1(t)}{dt} + L_{\mu 1} \frac{di_1(t)}{dt} - L_M \frac{di_2(t)}{dt} \quad (35)$$

A mesma análise pode ser feita para o enrolamento 2, levando em consideração que o sentido dos fluxos no núcleo influencia no sinal da indutância mútua. Por fim, para calcular o fator de acoplamento entre as duas bobinas, primeiro, definem-se as indutâncias próprias de cada bobina como a soma da indutância de dispersão e magnetização.

$$L_1 = L_{\sigma 1} + L_{\mu 1} \quad (36)$$

$$L_2 = L_{\sigma 2} + L_{\mu 2} \quad (37)$$

Com isso, o fator de acoplamento é dado por

$$k = \frac{L_M}{\sqrt{L_1 L_2}} \quad (38)$$

Assim, se o fator de acoplamento for unitário, temos que a indutância de dispersão dos enrolamentos é zero, havendo acoplamento perfeito entre as duas bobinas, pois desta forma a equação (38) é resolvida da seguinte maneira:

$$1 = \frac{\left(\frac{N_1 N_2}{\mathfrak{R}_c}\right)}{\sqrt{\left(\frac{N_1^2}{\mathfrak{R}_c}\right) \left(\frac{N_2^2}{\mathfrak{R}_c}\right)}} \quad (39)$$

2.4 INDUTOR ACOPLADO

A utilização de indutores acoplados para realizar o acoplamento entre as duas pontes do inversor eleva o número de níveis da saída ao mesmo passo em que dobra a frequência aparente do sinal, essas duas características representam uma redução no volume dos elementos passivos do filtro CA (FLORICAU, D.; FLORICAU, E.; GATEAU, 2011; SALMON; EWANCHUK; KNIGHT, 2009), apresentando como vantagem também caso o volume não seja um parâmetro determinante do projeto, a possibilidade de reduzir a frequência de chaveamento do inversor pela metade, mantendo a mesma frequência do sinal de saída. A consequência é a redução das perdas por comutação do inversor nas chaves semicondutoras, e o estresse térmico destes dispositivos que está diretamente relacionado à suas perdas elétricas.

Comparado com um inversor ponte completa de 3 níveis onde a frequência de saída é o dobro da frequência de comutação, a utilização de indutores acoplados na conexão de dois inversores deste tipo, representa um acréscimo no número dos níveis da saída para 5 níveis sintetizados e uma frequência do sinal de quatro vezes maior que a frequência de chaveamento.

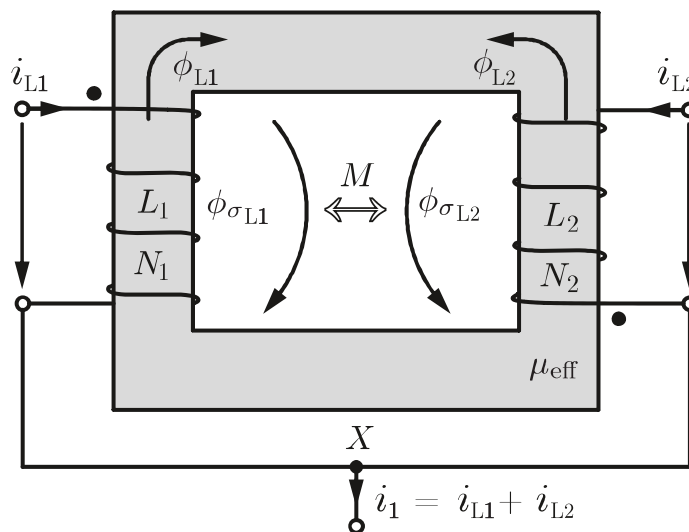
A explicação sobre o funcionamento do indutor acoplado aplicado ao inversor foi apresentada no trabalho dos autores Boillat e Kolar (2012) e se dará assumindo que os dois enrolamentos do indutor são idênticos, possuem perfeita simetria, mesmo número de espiras ($N_1 = N_2$) e mesmo valor de indutância própria ($L_1 = L_2 = L$), assim a tensão em cada enrolamento é dada pode ser calculada através das seguintes equações:

$$V_{L_1} = L \frac{di_{L_1}}{dt} - L_M \frac{di_{L_2}}{dt} \quad (40)$$

$$V_{L_2} = -L_M \frac{di_{L_1}}{dt} + L \frac{di_{L_2}}{dt} \quad (41)$$

Sendo os enrolamentos do indutor acoplado conectados em série e simétricos, como representado na Figura 14, temos que a tensão em cada enrolamento V_{L_1} e V_{L_2} serão iguais também. Ou seja, a tensão do barramento de entrada é dividida igualmente entre os enrolamentos, assim a máxima diferença de potencial aplicada em cada enrolamento é igual a metade da tensão máxima sintetizada em cada perna.

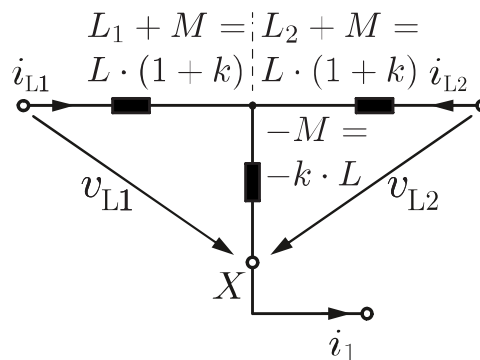
Figura 14 – Conexão dos enrolamentos do indutor acoplado.



Uma vantagem na utilização de indutores acoplados fica destacada na Figura 14, onde nota-se que devido a conexão dos enrolamentos do indutor, os fluxos magnéticos gerados por cada enrolamento são opostos. Considerando os enrolamentos totalmente simétricos e com um alto fator de acoplamento, o fluxo magnético resultante é praticamente nulo, restando somente a parcela do fluxo disperso, que para um fator de acoplamento unitário é igual a zero, possibilitando então uma redução no volume do núcleo ferromagnético sem que ocorra a saturação deste núcleo.

Ainda, a partir das equações (40) e (41), e do modo como são conectados os enrolamentos do indutor, conforme apresentado também na Figura 14, a Figura 15 mostra uma representação do circuito elétrico equivalente do indutor acoplado baseado em sua indutância de dispersão e de magnetização.

Figura 15– Circuito equivalente do indutor acoplado.



Fonte: Adaptado de (BOILLAT; KOLAR, 2012).

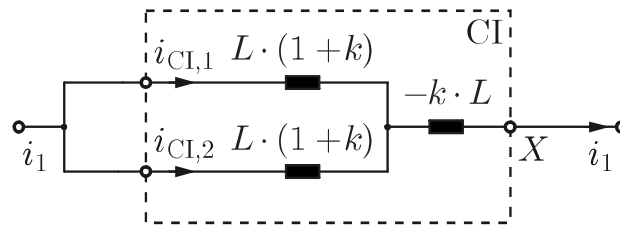
A indutância de dispersão (L_σ) e a indutância de magnetização (L_μ) podem ser escritas em função do fator de acoplamento.

$$L_\sigma = L(1 - k) \quad (42)$$

$$L_\mu = L \cdot 4 \cdot k \quad (43)$$

Desta forma, fica ressaltado que para um fator de acoplamento entre os dois enrolamentos próximo a 1, o indutor apresenta uma indutância de dispersão quase nula, enquanto que a indutância de magnetização é elevada. A influência de cada uma destas indutâncias pode ser analisada a partir da Figura 16.

Figura 16 – Circuito equivalente do indutor acoplado na saída do inversor.

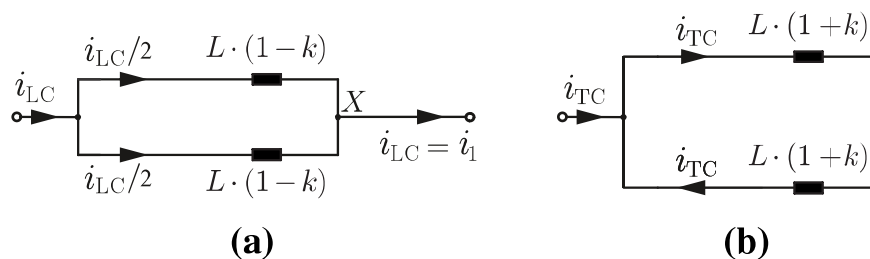


Fonte: Adaptado de (BOILLAT; KOLAR, 2012).

Com o circuito equivalente do indutor acoplado é possível realizar a análise da influência de suas indutâncias para a corrente de modo comum, também chamada de corrente longitudinal (i_{LC} - *longitudinal current*), sendo que esta é a parcela da corrente que irá alimentar a carga. Enquanto que a outra parcela da corrente de saída das pontes inversoras é a corrente de modo diferencial, chamada também de corrente transversal (i_{TC} - *transverse current*), que é a corrente que circulará entre os braços do inversor e não irá para a carga.

A Figura 17 (a) demonstra o circuito equivalente para a corrente longitudinal e pelo circuito percebe-se que a indutância que filtra a corrente que irá para a carga é metade da indutância de dispersão, já que ambas indutâncias de dispersão dos dois enrolamentos estão em paralelo. Já a Figura 17 (b) mostra que para a corrente circulante entre as pernas do inversor, a indutância equivalente é igual à $2 \cdot L(1+k)$ (BOILLAT; KOLAR, 2012).

Figura 17 – Circuito equivalente dadas as correntes separadas em modo comum e diferencial.



Fonte: Adaptado de (BOILLAT; KOLAR, 2012).

Baseado na análise destes circuitos, facilmente verifica-se que para um fator de acoplamento unitário, temos que a indutância de filtro para a corrente de saída é nula, enquanto que para a corrente circulante é igual à indutância magnetizante descrita já na equação (43). Porém, deste modo é necessário utilizar outro indutor em série com o indutor acoplado somente para filtrar a corrente de saída.

Contudo, sendo o objetivo principal do projeto reduzir o volume total do inversor, uma opção que pode ser interessante é realizar o projeto do indutor acoplado afim de atingir um fator de acoplamento menor que 1 e conseqüentemente utilizar a própria indutância de dispersão como filtro, eliminando a necessidade de uso de um outro indutor em série na saída do inversor.

2.5 ESTRATÉGIAS DE MODULAÇÃO

A estratégia de modulação empregada ao inversor define as características das comutações das chaves. Neste trabalho, será apresentada apenas a modulação cuja a qual será implementada posteriormente no projeto do inversor, que é a modulação por largura de pulso com uma referência senoidal e as portadoras triangulares defasadas, também chamada de *phase-shifted* SPWM (*Sinusoidal Pulse-Width Modulation*). A modulação PWM ou SPWM comum utiliza apenas um sinal modulante, que para o caso da SPWM este sinal é uma referência senoidal, e um sinal de portadora dente-de-serra ou triangular. Entretanto, o fato de utilizar portadoras defasadas entre si é o que caracteriza a modulação mencionada anteriormente como *phase-shifted* (DU et al., 2018).

Em um inversor ponte completa, esta modulação é empregada, utilizando um ângulo de defasagem de 180° entre as portadoras ou entre as referências de cada braço do inversor, isto faz com que haja 3 níveis de tensão sintetizados na saída. Porém ao utilizar a topologia de inversor ponte completa intercalado, não basta apenas conectar dois ponte completas de três níveis através dos indutores acoplados para gerar os cinco níveis de saída entre as duas pontes. Portanto, uma das opções de modulação para que haja a reprodução de cinco níveis de tensão na saída do inversor, consiste no emprego de dois sinais de referência senoidal, defasados 180° entre si, e duas portadoras triangulares, defasadas 90° entre si. Sendo que cada sinal de referência, junto ao par de portadoras, é responsável pela comutação de cada ponte do inversor. Outra opção que reproduz o mesmo resultado é a utilização de apenas um sinal de referência para todas as chaves em conjunto 4 portadoras defasadas 90° entre si, porém deve-se inverter os sinais das chaves da segunda ponte inversora.

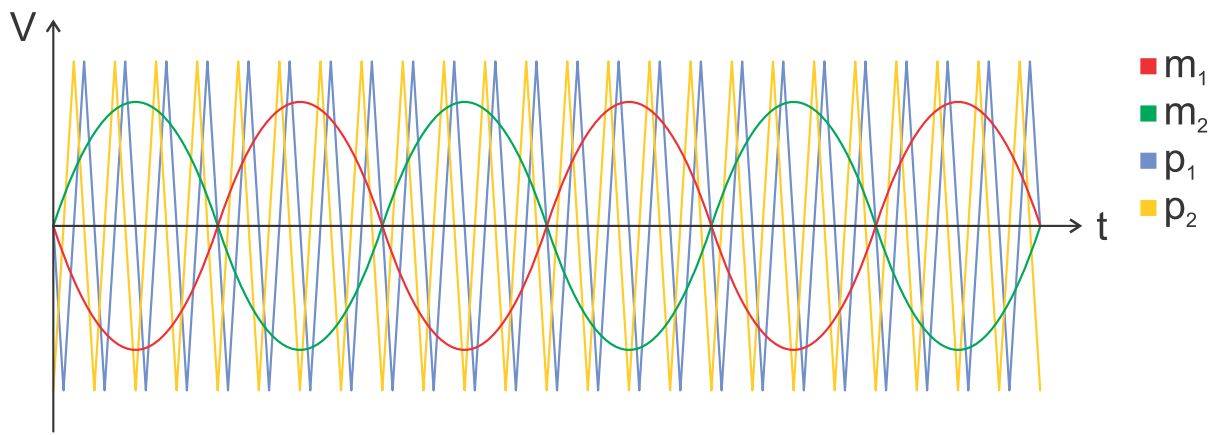
Nomeando os quatro sinais de modulação para facilitar o entendimento como sendo a referência senoidal em 0° chamada de m_1 , a senoide em 180° chamada de m_2 , a triangular em 0° como p_1 e a triangular em 90° chamada de p_2 , podemos analisar quais sinais controlam cada par de chaves do inversor.

As chaves S_1 e S_2 são complementares e controladas pelo PWM gerado a partir da modulante m_1 comparada com a portadora p_1 , enquanto que as chaves S_3 e S_4 que também são

complementares, são controladas pelo PWM gerado pela mesma referência m_1 , porém comparada com a portadora p_2 . Os sinais de comando das chaves S_5 e S_6 são gerados a partir da comparação entre os sinais m_2 e p_1 , enquanto que o comando das chaves S_7 e S_8 utilizam a os sinais m_2 e p_2 para realizar a comparação e gerar o PWM.

A Figura 18 apresenta as formas de onda dos sinais de modulação enquanto que a Figura 19 exemplifica como devem ser os sinais de comando das chaves do inversor.

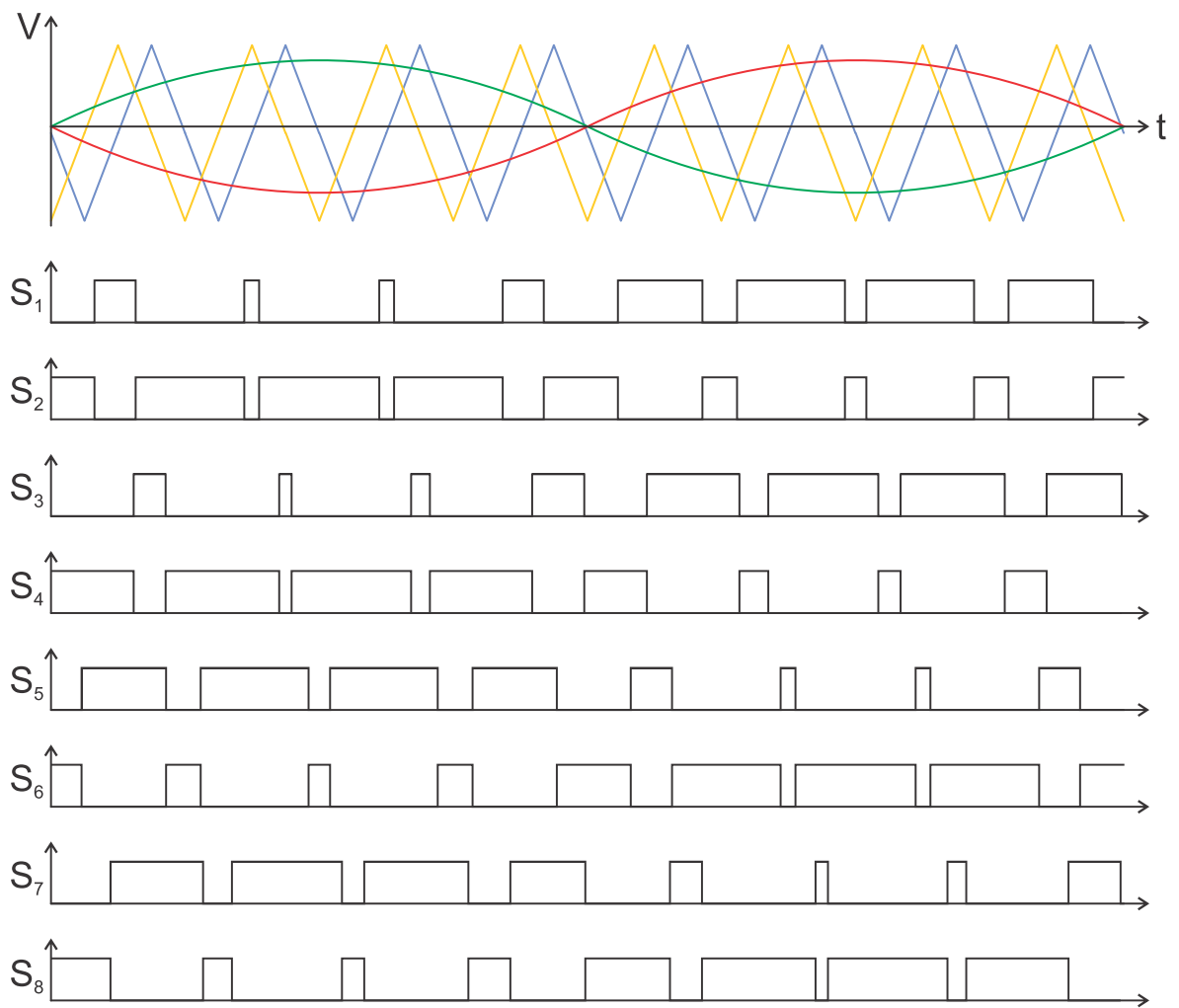
Figura 18 – Modulação SPWM *phase-shifted*.



Fonte: Autor.

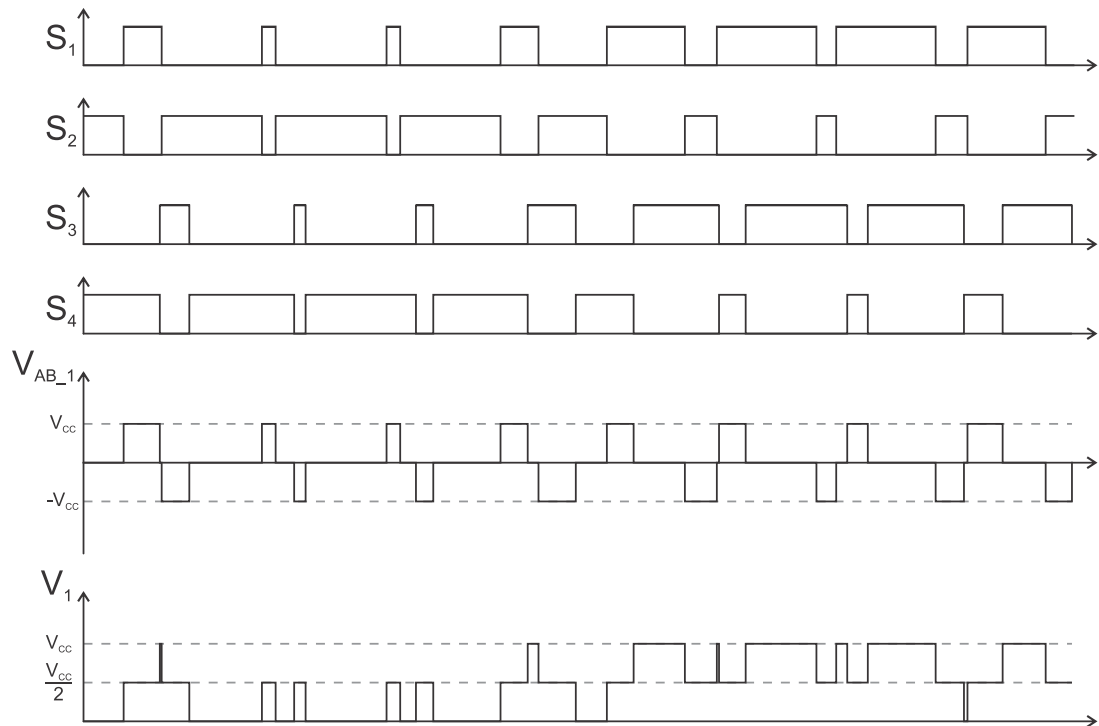
A partir dos sinais de comando de cada chave da Figura 19 é possível determinar a forma de onda da tensão na saída de cada ponte do inversor (V_{AB_1} e V_{AB_2}), a tensão de saída de cada indutor acoplado (V_1 e V_2) referenciada ao lado negativo da fonte de entrada e a tensão de saída do inversor (V_{out}). A Figura 20 e a Figura 21 apresentam as tensões geradas por cada ponte do inversor, esses resultados podem ser confirmados pela Tabela 3 na seção 2.1.3. Os resultados apresentados na Tabela 4 também na seção 2.1.3 são verificados agora pelas formas de onda apresentadas na Figura 22. Destaca-se ainda que a componente da frequência do sinal de referência m_1 está presente na tensão de saída do inversor.

Figura 19 – Exemplificação dos sinais de comandos das chaves.



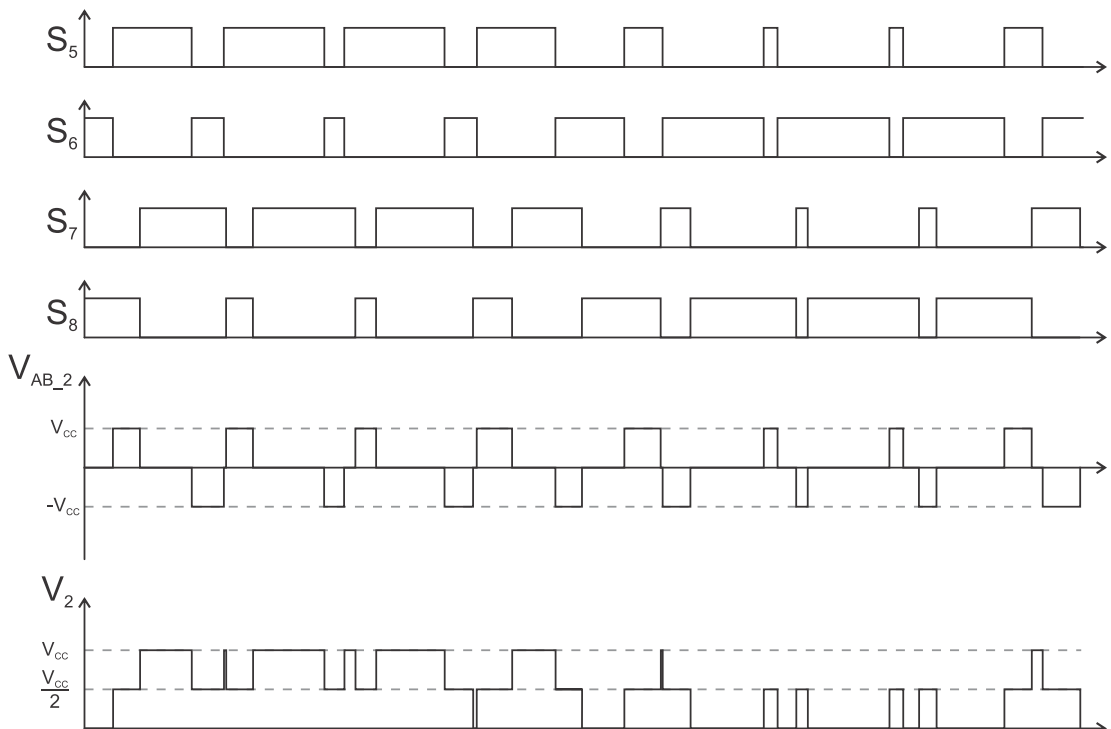
Fonte: Autor.

Figura 20– Forma de onda da tensão V_{AB_1} e V_1 .



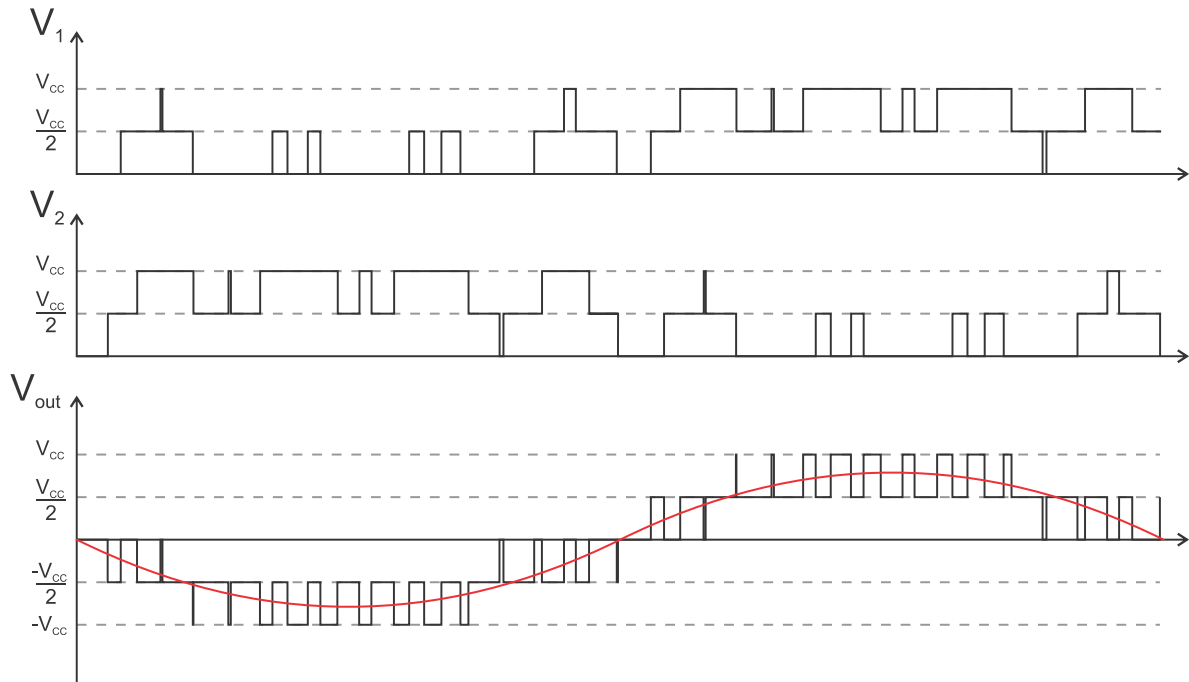
Fonte: Autor.

Figura 21 – Forma de onda da tensão V_{AB_2} e V_2 .



Fonte: Autor.

Figura 22 – Forma de onda da tensão de saída de 5 níveis.



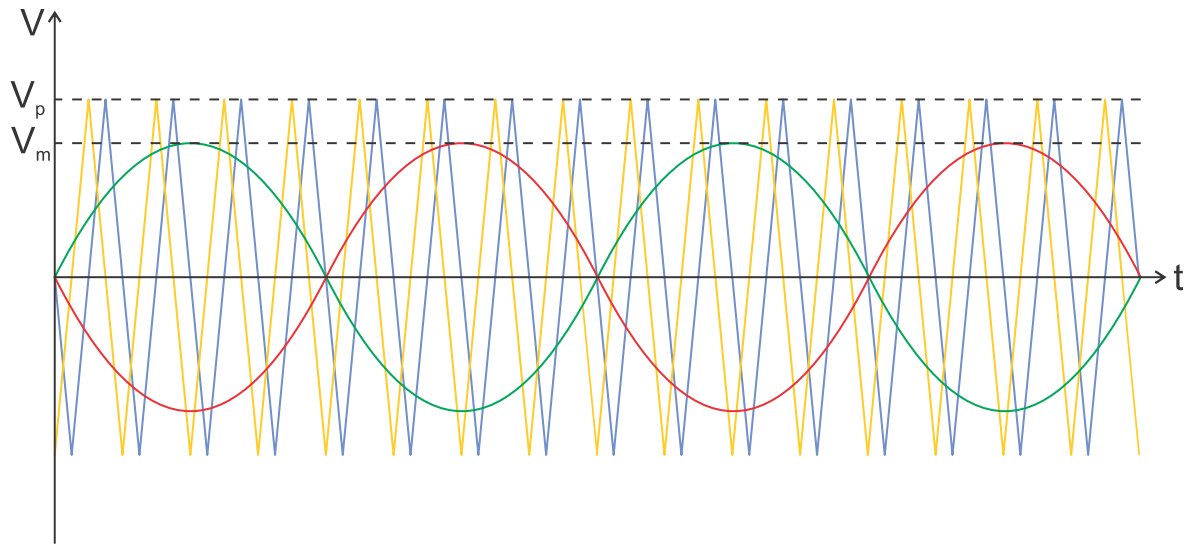
Fonte: Autor.

Além do tipo de modulação e as defasagens entre os sinais para obter os níveis corretos na saída do inversor, é necessário definir um parâmetro chamado de índice de modulação que estabelece a amplitude da frequência fundamental da tensão de saída. Os inversores são capazes de controlar tanto a frequência do sinal de saída através da frequência do sinal da moduladora, quanto a amplitude através do índice de modulação também. A equação (44) define o valor do índice de modulação.

$$m_a = \frac{V_{out_{peak}}}{V_{in}} \quad (44)$$

Este índice é utilizado para estabelecer a proporção entre a amplitude do sinal da moduladora e da portadora, conforme exemplifica a Figura 23. Logo, a equação (45) representa matematicamente esta definição, onde V_m é a amplitude dos sinais modulantes e V_p é a amplitude das portadoras triangulares.

$$m_a = \frac{V_m}{V_p} \quad (45)$$

Figura 23 – Exemplo de uma modulação SPWM com $m_a < 1$.

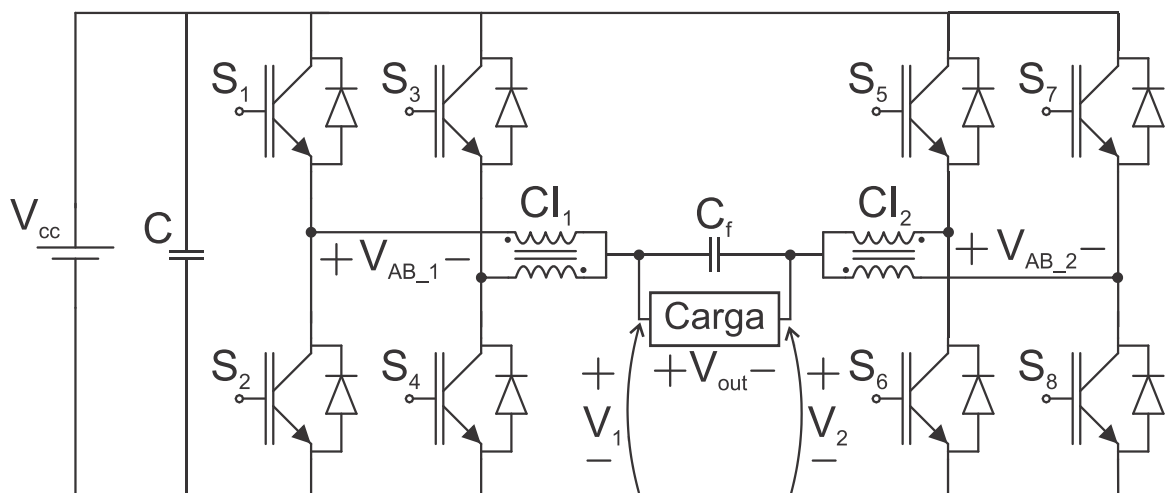
Fonte: Autor.

3 METODOLOGIA DE PROJETO

O inversor proposto no presente trabalho tem como objetivo fornecer uma tensão senoidal à uma carga com potência de até 2 kVA, visando escolhas de projeto que favoreçam a redução do volume total, ou seja, o aumento da densidade de potência do inversor. Dessa forma, foi utilizado a topologia de inversor ponte completa intercalado, que com o acréscimo do número de níveis na saída e a utilização de indutores acoplados para a conexão das duas pontes completas, faz com que o volume total do filtro de saída seja menor do que quando comparado à outra topologia de três ou cinco níveis sem a utilização dos indutores acoplados (SALMON; KNIGHT; EWANCHUK, 2009).

A topologia implementada, conta com a utilização de oito chaves semicondutoras dispostas em duas pontes completas. Na saída das duas pontes inversoras há indutores acoplados, representados na Figura 24 como CI_1 e CI_2 (CI - *Coupled Inductor*), e juntamente com a indutância destes componentes, formando o filtro LC de saída do inversor, há um capacitor (C_f) em paralelo com a carga.

Figura 24 – Circuito completo do inversor.



Fonte: Autor.

Os parâmetros fixados no início do projeto do inversor foram tensão de entrada do barramento CC, tensão de saída CA e potência nominal de saída. Estes parâmetros foram determinados a partir das especificações do desafio *Little Box Challenge*, anunciado pelo Google e pela *IEEE Power Electronics Society* em 2015, e estão dispostos na Tabela 5. Os

demais critérios como frequência de comutação e amplitude máxima das ondulações de corrente e tensão de saída do inversor foram determinados ao decorrer do projeto.

Tabela 5 – Parâmetros iniciais de projeto.

Tensão de entrada	450 V
Tensão de saída	240 Vrms (senoidal)
Potência de saída	2 kVA

Fonte: Autor.

3.1 MODULAÇÃO

Para dar continuidade ao projeto com o dimensionamento dos semicondutores, além dos parâmetros de tensão e potência nominal do inversor que serviram para o cálculo dos esforços de corrente nas chaves, foi necessário também estabelecer a frequência de comutação das mesmas a fim de selecionar o modelo mais adequado. Portanto, o início do projeto se dá pela definição da estratégia de modulação.

A modulação SPWM foi utilizada com as portadoras triangulares com frequência de 20kHz. A definição desta frequência foi fundamental para reduzir o volume do filtro de saída, porém uma frequência de chaveamento muito elevada resulta em grandes perdas por comutação, e como as perdas representam um acréscimo na temperatura das chaves, seria necessário aumentar o tamanho do dissipador, indo em contrapartida com a proposta principal de redução de volume. Para otimizar a relação de redução do volume do filtro e aumento do tamanho dos elementos dissipadores, seria necessária uma análise térmica aprofundada levando em consideração também os formatos e materiais do dissipador.

Além da determinação da estratégia de modulação e da frequência, para evitar que ocorram curtos-circuitos nos braços do inversor foi necessário adicionar um intervalo entre as comutações das chaves assegurando que quando uma chave de um braço entrasse em condução, a outra chave complementar já estivesse completamente em seu estado aberto. Este intervalo é chamado de tempo morto, que neste projeto foi considerado igual a 1 μ s.

Por fim, outro parâmetro determinado foi o índice de modulação que definiu a amplitude da tensão de saída do inversor. Como especificado a tensão de entrada em corrente contínua e a tensão de saída em seu valor eficaz, calculou-se o valor de pico da saída para definir o índice de modulação. Portanto, o valor de pico de um sinal senoidal foi calculado a partir da seguinte equação:

$$V_{out_{peak}} = \sqrt{2} \cdot V_{out_{RMS}} \quad (46)$$

$$V_{out_{peak}} = 339,41V \quad (47)$$

Logo, pela equação (44), o índice de modulação m_a foi:

$$m_a = \frac{339,41}{450} = 0,754 \quad (48)$$

3.2 DIMENSIONAMENTO DOS SEMICONDUTORES

O dimensionamento teve início na especificação de tensão do barramento CC do inversor, no cálculo da corrente de saída e na definição da frequência de comutação para que fosse possível escolher os dispositivos semicondutores adequados. Como a tensão de entrada do inversor foi especificada na Tabela 5, deve-se definir a corrente de saída. Logo, com os valores de tensão eficaz e potência de saída, dados também na Tabela 5, a corrente eficaz pode ser calculada por:

$$I_{out_{RMS}} = \frac{P_{out}}{V_{out_{RMS}}} \quad (49)$$

$$I_{out_{RMS}} = 8,333 A \quad (50)$$

E considerando a saída do inversor uma forma de onda senoidal, o valor de pico da corrente foi:

$$I_{out_{peak}} = \sqrt{2} \cdot I_{out_{RMS}} \quad (51)$$

$$I_{out_{peak}} = 11,785 A \quad (52)$$

Com os valores de tensão e corrente do inversor, foi possível analisar os esforços elétricos sobre as chaves para a topologia utilizada no projeto. Contudo, conforme visualizado anteriormente na seção 2.1.3, a topologia de inversor ponte completa intercalado tem como característica a submissão das chaves à tensão total do barramento CC, tornando-se necessário portanto utilizar dispositivos que suportem no mínimo 450V. Porém para assegurar uma margem de segurança para possíveis sobretensões sobre as chaves durante as comutações deve-se utilizar modelos com uma tensão de bloqueio um pouco acima da mínima.

Entretanto, embora seja necessário que a chave suporte uma tensão maior que 450V, que será a tensão de entrada do inversor, não é aconselhável escolher chaves com especificação muito acima da mínima, pois isso possivelmente ocasionaria em um maior custo, e também, modelos de chaves com maior tensão de bloqueio tendem a apresentar maiores perdas. Com isso foi decidido selecionar um modelo de chave com uma tensão de bloqueio de 600V, mantendo uma margem de segurança de 1/3 da tensão máxima aplicada à chave.

Em relação à corrente que as chaves deverão conduzir, como a topologia trata-se de uma conexão de dois inversores ponte completa por meio de um indutor acoplado, esta conexão faz com que existam dois caminhos em paralelo para a corrente de saída, logo, a corrente que circula entre as chaves é a metade da corrente total de saída (SALEHAHARI et al., 2017). Portanto, o valor de corrente eficaz que as chaves deviam suportar é:

$$I_{S_{RMS}} = \frac{I_{out_{RMS}}}{2} \quad (53)$$

$$I_{S_{RMS}} = 4,167 \text{ A} \quad (54)$$

E, conseqüentemente, a corrente de pico foi:

$$I_{S_{peak}} = \frac{I_{out_{peak}}}{2} \quad (55)$$

$$I_{S_{peak}} = 5,893 \text{ A} \quad (56)$$

Ainda, além dos esforços de corrente e tensão aos quais os dispositivos foram submetidos, foi selecionado uma tecnologia de chave que suporta a frequência de comutação pretendida. Como já fora mencionado, a frequência de chaveamento do projeto foi fixada em 20kHz para maximizar a redução dos elementos de filtro na saída do inversor.

O modelo de dispositivo semiconductor adotado no projeto é o IGBT IRG4PC50UD da fabricante *International Rectifier*. Esta chave tem características relevantes ao projeto, como sua frequência de comutação indicada entre 8-40 kHz, tensão de bloqueio de 600V e capacidade máxima de condução contínua de corrente de 27 A à 100°C de temperatura no *case* da chave.

3.3 PROJETO DO FILTRO LC

Como já mencionado anteriormente, na seção 2.2 deste trabalho, a saída de um inversor é composto por sinais de frequências distintas, e para filtrar as frequências indesejadas e gerar apenas um sinal senoidal na saída do inversor com a frequência fundamental, é necessário

utilizar um filtro passa-baixas. O inversor proposto nesse trabalho é um inversor fonte de tensão e para isto foi projetado um filtro LC conectado à saída.

Porém, antes de tudo, para realizar o projeto do filtro, foi necessário definir alguns parâmetros como a ondulação de corrente no indutor e de tensão sobre o capacitor de filtro. Como esses valores não estavam nas especificações do projeto, eles foram definidos arbitrariamente, sendo então escolhido uma ondulação de corrente no indutor de 30% e uma ondulação de tensão na saída sobre o capacitor de até 3,5%.

Havendo essas as condições definidas, temos que para corrente e para a tensão de saída, os máximos valores das ondulações foram:

$$\Delta I_L = 30\% \cdot I_{out_{peak}} = 3,536A \quad (57)$$

$$\Delta V_C = 3,5\% \cdot V_{out_{peak}} = 11,879V \quad (58)$$

Para definir a indutância própria dos indutores acoplados, o projeto seguiu as mesmas diretrizes de Boillat e Kollar (2012), onde após calculado o valor de indutância de filtro, que neste caso utiliza-se a equação (6) reescrita novamente logo abaixo, os autores calculam uma indutância necessária para filtrar a corrente de modo diferencial igual a metade da calculada pela equação (59).

$$L_f = \frac{V_i}{32f_s \Delta I_L} \quad (59)$$

$$L_{DM} = \frac{L_f}{2} \quad (60)$$

Com isso, a indutância própria dos indutores acoplados, com base na parte experimental do trabalho mencionado, é definida como 10 vezes maior que a calculada na equação (60).

$$L = 10 \cdot L_{DM} \quad (61)$$

Logo, para este projeto, os valores calculados por essas equações são dispostos através das equações (62), (63) e (64).

$$L_f = 0,199mH \quad (62)$$

$$L_{DM} = 99,437\mu H \quad (63)$$

$$L = 994,37\mu H \quad (64)$$

Como a proposta deste trabalho foi não utilizar este indutor para filtro da corrente de modo diferencial na saída, o valor da equação (63) serve apenas como parte da definição da indutância própria dos indutores acoplados.

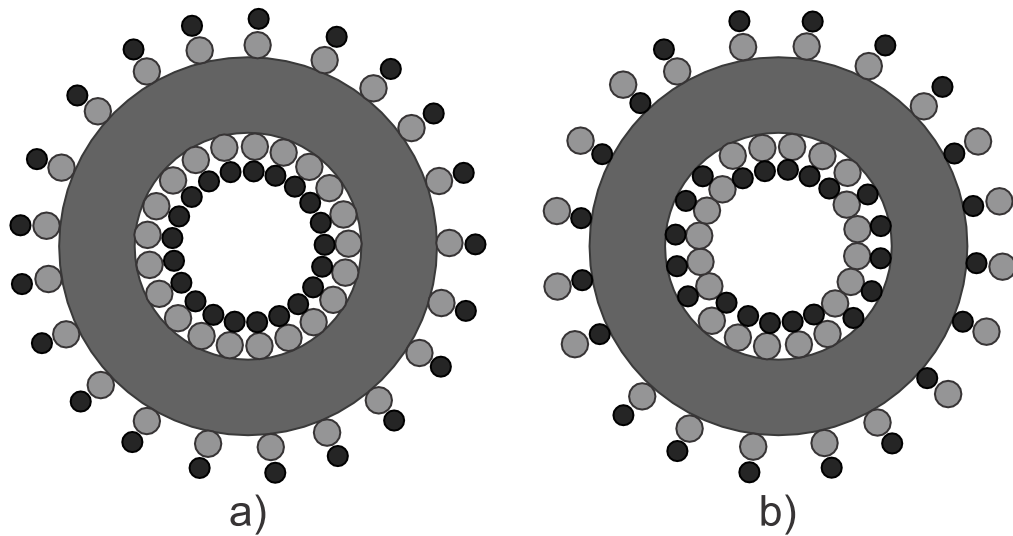
A topologia adotada necessitou de um indutor acoplado para conexão das duas pontes inversoras, e como já mencionado anteriormente, o presente trabalho propôs utilizar o próprio indutor acoplado como filtro da corrente de saída, diferentemente de como é abordado em outros trabalhos como por exemplo, o de Boillat e Kolar (2012) onde são utilizados indutores acoplados com fator de acoplamento próximo a 1, necessitando a utilização de mais outro indutor separadamente para filtrar a corrente de modo diferencial na saída.

Conforme apresentado na seção 2.4 deste trabalho, a parcela de indutância do indutor acoplado que contribui para filtrar a corrente de modo comum (corrente circulante entre as pernas do inversor), ou a corrente de modo diferencial (corrente de saída), depende do seu fator de acoplamento, sendo que a responsável pela filtragem da corrente de saída é a indutância de dispersão.

Neste trabalho foi proposto realizar o projeto dos indutores acoplados de tal forma que o fator de acoplamento ficasse próximo de 0,5 para que a indutância de dispersão do indutor fosse elevada o suficiente para filtrar a corrente de saída do inversor sem a necessidade de um indutor a mais em série.

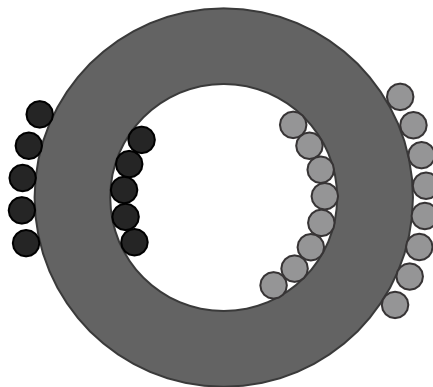
Técnicas como a sobreposição dos enrolamentos das duas bobinas em duas camadas separadas, Figura 25 (a), ou a distribuição dos enrolamentos de cada bobina entre as duas camadas do indutor, Figura 25 (b), são utilizadas para reduzir a indutância de dispersão (PRIETO et al., 1997). Entretanto, a separação das bobinas, Figura 26, ou a não distribuição dos enrolamentos por toda a volta do núcleo são técnicas que apresentam uma indutância de dispersão maior em comparação às citadas anteriormente (DE LEÓN; PURUSHOTHAMAN; QASEER, 2013; PRIETO et al., 1998). Logo, a técnica utilizada para alcançar o objetivo de uma indutância de dispersão mais elevada foi a mesma apresentada na Figura 26.

Figura 25 – Técnicas de enrolamento com bobinas sobrepostas.



Fonte: Adaptado de (PRIETO et al., 1998).

Figura 26 – Técnica de enrolamento com bobinas separadas.



Fonte: Adaptação de (PRIETO et al., 1998).

O núcleo utilizado foi de material Kool μ , modelo 0077191A7, da fabricante Magnetics. Como os enrolamentos não deveriam se sobrepor, o comprimento do caminho magnético considerado para cada enrolamento deve ser definido corretamente para calcular o número de espiras necessário. No projeto, optou-se por dividir o núcleo em duas partes iguais para cada enrolamento, deste modo, com as equações (14) e (22) mencionadas na seção 2.3.1, o número de espiras de cada enrolamento foi calculado da seguinte maneira:

$$N = \sqrt{\frac{L \left(\frac{l_c}{2}\right) 10^7}{4\pi\mu_c A_e}} \quad (65)$$

Onde L é a indutância própria de cada enrolamento, l_c é o comprimento em centímetros do caminho magnético ao qual o enrolamento está alocado, μ_c é a permeabilidade magnética do núcleo e A_e é a área da secção transversal do núcleo em cm^2 . Substituindo os parâmetros do núcleo ferromagnético utilizado e o valor da indutância calculada na equação (64), com a equação (65) calculou-se o número de espiras, que resultou em aproximadamente 92.

$$N = \sqrt{\frac{(994,37 \times 10^{-6}) \left(\frac{125}{2} \times 10^{-3}\right) 10^7}{4\pi 26(229 \times 10^{-6})}} \cong 92 \quad (66)$$

Ao finalizar os indutores acoplados, utilizando um medidor LCR, foram realizados alguns ajustes no número de espiras dos enrolamentos para garantir que a indutância de ambos estivesse igual.

A indutância própria de cada enrolamento foi medida diretamente com um medidor LCR conectado aos terminais do enrolamento, já para a medição a indutância de dispersão foi necessário curto circuitar um enrolamento enquanto mede-se o outro.

Após realizado a medição de cada indutor acoplado, o fator de acoplamento foi calculado a partir da seguinte equação:

$$k = 1 - \frac{L_{112}}{L_{111}} = 1 - \frac{L_{121}}{L_{122}} \quad (67)$$

E a indutância mútua, pela manipulação da equação (38) é dada por

$$M = k\sqrt{L_{111}L_{122}} \quad (68)$$

Os valores calculados por estas duas equações, bem como os valores medidos com o medidor LCR são apresentados na Tabela 6.

Tabela 6 – Valores reais dos indutores acoplados.

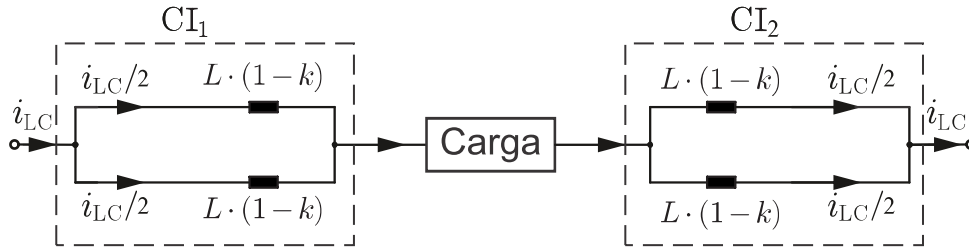
Indutor Acoplado 1 (CI_1)		
Enrolamento 1	Indutância Própria ($L_{11_{CI_1}}$)	1104 μ H
	Indutância de Dispersão ($L_{12_{CI_1}}$)	589,7 μ H
Enrolamento 2	Indutância Própria ($L_{22_{CI_1}}$)	1108,5 μ H
	Indutância de Dispersão ($L_{21_{CI_1}}$)	591,6 μ H
Fator de Acoplamento (k_1)		0,466
Indutância Mútua (L_{M_1})		0,515 mH
Indutor Acoplado 2 (CI_2)		
Enrolamento 1	Indutância Própria ($L_{11_{CI_2}}$)	1106,9 μ H
	Indutância de Dispersão ($L_{12_{CI_2}}$)	609,9 μ H
Enrolamento 2	Indutância Própria ($L_{22_{CI_2}}$)	1094,1 μ H
	Indutância de Dispersão ($L_{21_{CI_2}}$)	602,8 μ H
Fator de Acoplamento (k_2)		0,449
Indutância Mútua (L_{M_2})		0,497 mH

Fonte: Autor.

Com os valores definitivos dos indutores acoplados, foi recalculada a ondulação da corrente sobre o indutor de filtro para assegurar que ela se mantivesse no máximo igual a 30% da corrente de saída conforme determinado anteriormente no projeto.

Para a corrente de saída do inversor, o circuito equivalente da indutância que é vista por essa corrente, como já visto anteriormente, é retratado novamente na Figura 27, porém considerando os dois indutores acoplados.

Figura 27 – Circuito equivalente para a corrente de saída.



Fonte: Adaptado de (BOILLAT; KOLAR, 2012).

Pela equação (42), nota-se que as indutâncias que aparecem na Figura 27 representam as indutâncias de dispersão de cada enrolamento. Deste modo, com os valores dados na Tabela 6 e realizando o cálculo destas indutâncias em paralelo, foi obtida a indutância de dispersão equivalente para o circuito completo, dada por:

$$L_{\sigma eq} = \left(\frac{L_{12CI_1} L_{21CI_1}}{L_{12CI_1} + L_{21CI_1}} \right) + \left(\frac{L_{12CI_2} L_{21CI_2}}{L_{12CI_2} + L_{21CI_2}} \right) \quad (69)$$

$$L_{\sigma eq} = 598 \mu H \quad (70)$$

Logo, esta é a indutância de filtro da corrente que irá para a carga. Sendo assim, a ondulação da corrente sobre o indutor de filtro foi:

$$\Delta I_L = \frac{V_i}{32 f_s L_{\sigma eq}} \quad (71)$$

$$\Delta I_L = 1,175 A \quad (72)$$

Comparando a equação (57) com o valor calculado pela equação (72), nota-se que a variação de corrente sobre o indutor ficou consideravelmente menor que o estabelecido no começo do projeto, isto deve-se ao fator de acoplamento reduzido próximo a 0,5. Para atingir a mesma ondulação de corrente definida anteriormente de 30% da corrente de saída, o projeto dos indutores acoplados deveria ser refeito com objetivo de obter um fator de acoplamento maior. Porém isto não é um problema já que a ondulação da corrente não ultrapassou o valor determinado.

Para o cálculo do capacitor de filtro, foi utilizada a equação (10) mencionada na seção 2.2, que define a capacitância necessária para filtrar a saída de um inversor de cinco níveis a

partir da máxima ondulação de tensão sobre o capacitor. Essa equação que calcula o capacitor de filtro é apresentada novamente a seguir:

$$C_f = \frac{\frac{V_{CC}}{2}}{128(2f_s)^2 L_\sigma \Delta V_C} \quad (73)$$

Sendo que a indutância utilizada nesta equação é a parcela referente à filtragem da corrente de saída, ou seja, a indutância de dispersão dos indutores acoplados definido pela equação (70). Assim, o valor do capacitor calculado a partir de (73) foi:

$$C_f = 0,153\mu F \quad (74)$$

No protótipo foram utilizados três capacitores em série para atingir a capacitância desejada. Sendo cada capacitor de 460nF, a capacitância medida após a associação série dos três componentes foi igual a 155nF, valor muito próximo ao calculado pela equação (74).

Com os elementos de filtro definidos, foi verificada a frequência de corte deste filtro, que é definida através da seguinte equação:

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (75)$$

Substituindo os valores de L e C, temos:

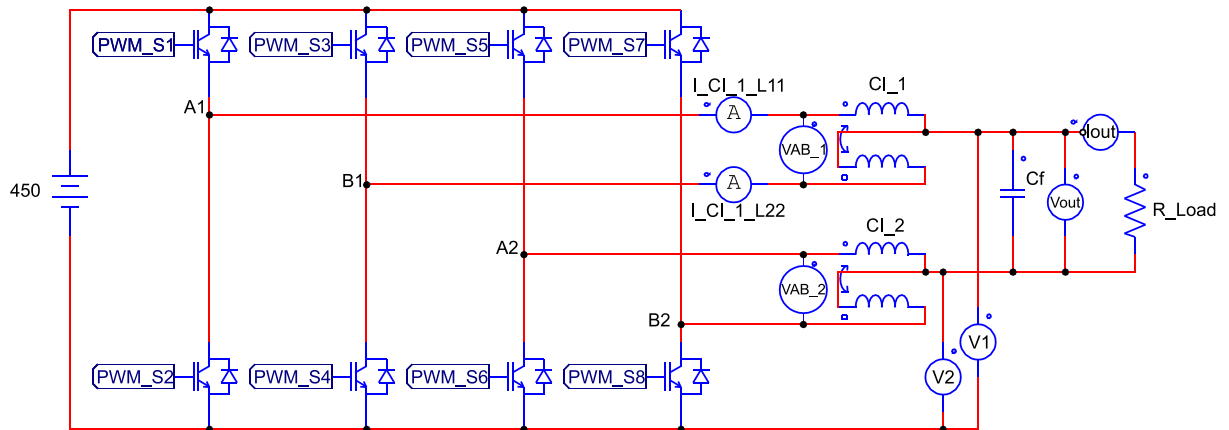
$$f_c = 16,6 \text{ kHz} \quad (76)$$

3.4 SIMULAÇÃO DO INVERSOR

Antes de implementar o protótipo do inversor projetado para testes, é de suma importância realizar simulações com o maior nível de semelhança com a realidade quanto for necessário e possível, seja inserindo os modelos reais dos dispositivos do projeto no simulador, seja tentando aproximar ao máximo os possíveis cenários de operação. Deste modo, a etapa de prototipação e testes torna-se muito mais ágil e segura.

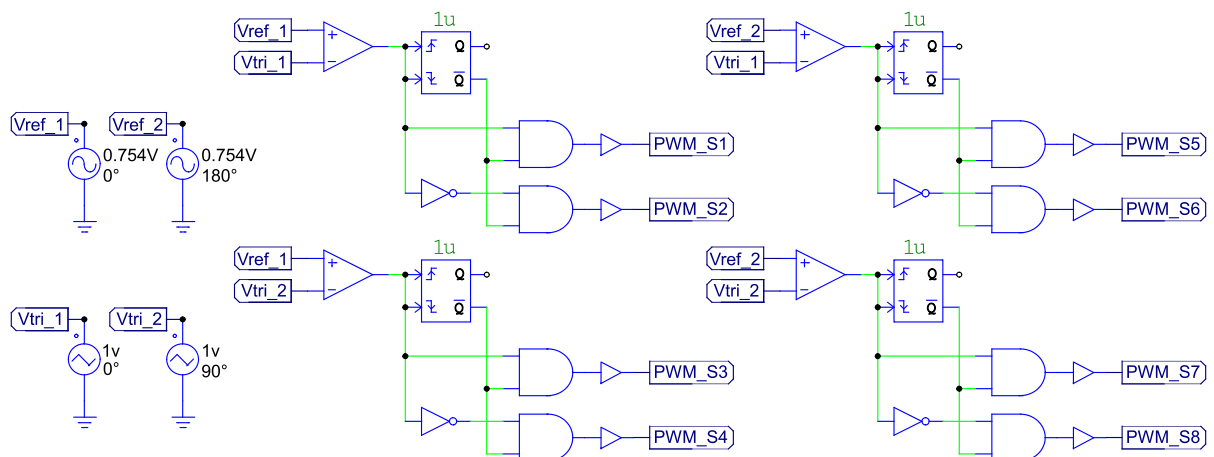
Sendo assim, o circuito simulado conta com a adição dos parâmetros elétricos do modelo da chave IRG4PC50UD e também com a adição do tempo morto de 1µs entre as comutações utilizado na prática, a fim de obter resultados de simulação mais próximos possíveis dos resultados reais. O circuito elétrico do inversor simulado é apresentado na Figura 28, enquanto na Figura 29 é mostrado o circuito de modulação que envia os sinais PWM já considerando o tempo morto para as chaves do inversor.

Figura 28 – Circuito elétrico do inversor simulado.



Fonte: Autor.

Figura 29 – Circuito de modulação considerando um tempo morto de $1\mu\text{s}$.



Fonte: Autor.

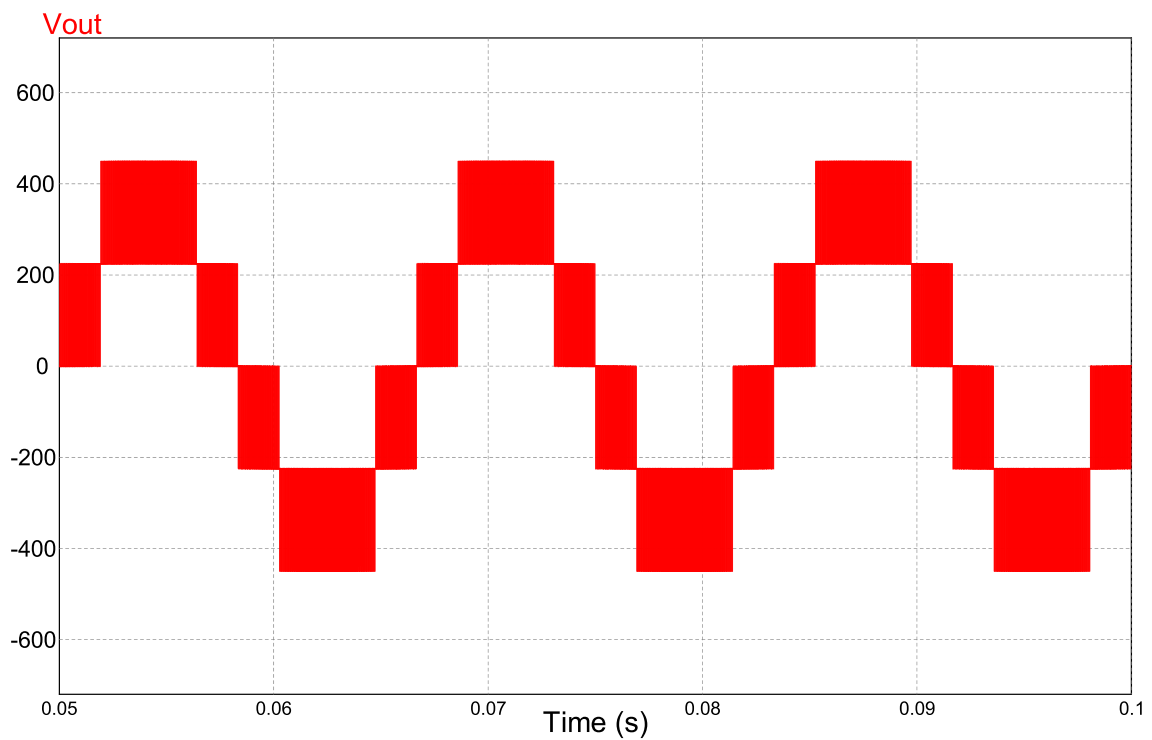
A modulação utilizada é a modulação SPWM *Phase-Shifted*, já apresentada na seção 2.5 do presente trabalho, sendo composta por dois sinais modulantes senoidais defasados 180° com frequência de 60Hz, representados na figura por Vref_1 e Vref_2, e duas portadoras triangulares defasadas 90° entre si, chamadas de Vtri_1 e Vtri_2.

Como já calculado anteriormente na equação (48), o índice de modulação, dado para as tensões de entrada e saída dispostas na Tabela 5, é igual à 0,754.

Com o circuito de modulação definido, inicialmente é simulado o inversor com a saída do à vazio e sem o capacitor de filtro, para verificar a síntese dos 5 níveis distintos na saída, o comportamento da tensão de saída de cada ponte inversora e a frequência destes sinais.

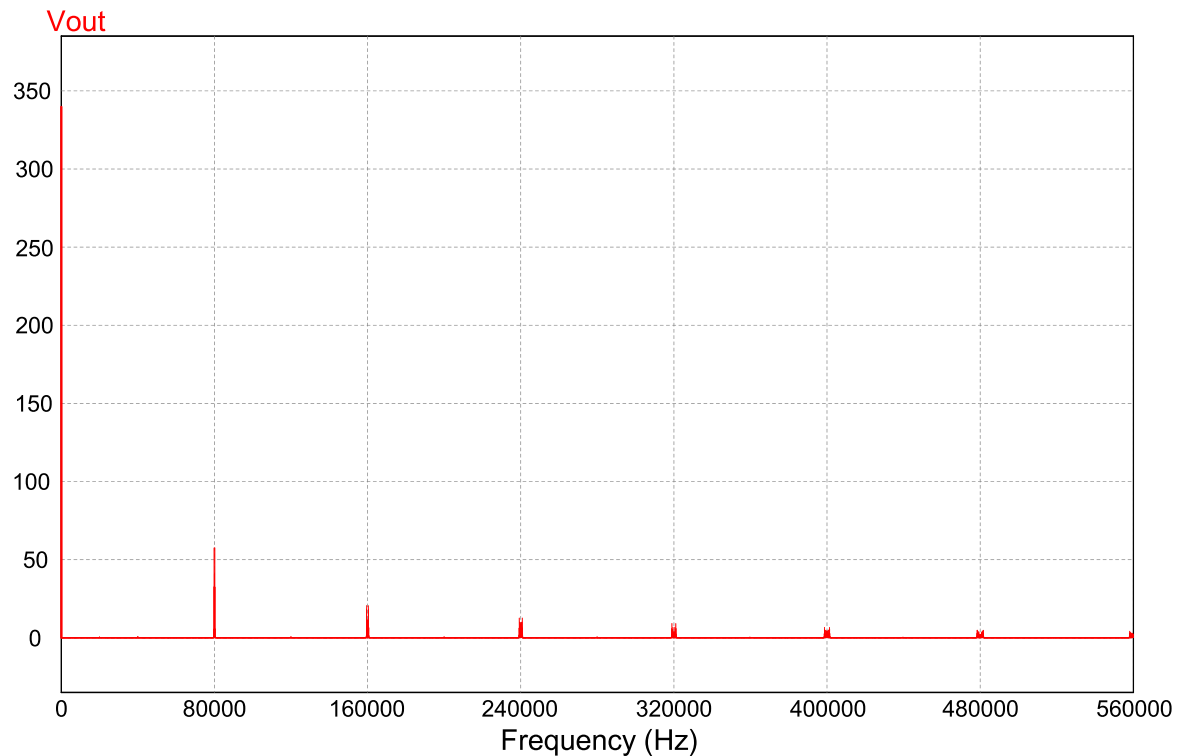
A Figura 30 confirma que a topologia utilizada junto à modulação correta é capaz de sintetizar 5 níveis de tensão, sendo estes níveis: $+V_{CC}$, $+V_{CC}/2$, 0 , $-V_{CC}/2$ e $-V_{CC}$. E a Figura 31 mostra as componentes harmônicas do sinal de saída, verificando como visto anteriormente que a primeira componente de alta frequência do sinal de saída é quatro vezes maior que a frequência de comutação das chaves.

Figura 30 – Tensão de saída sem carga em simulação.



Fonte: Autor.

Figura 31 – FFT da tensão de saída mostrada na Figura 30.

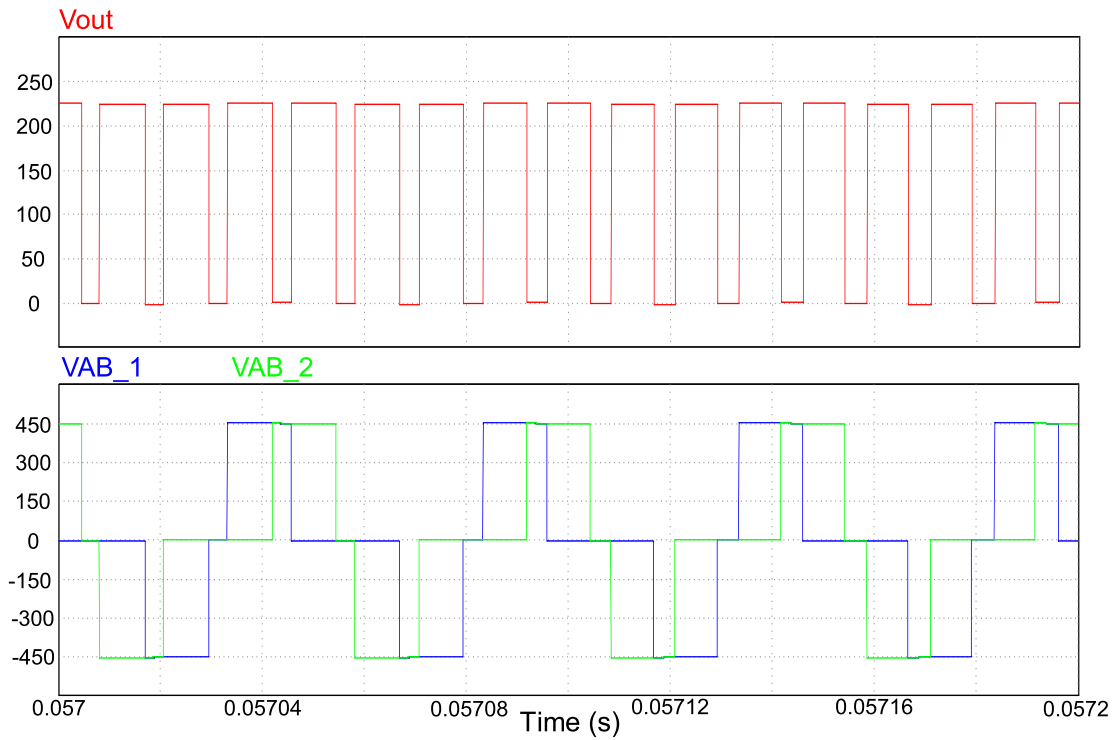


Fonte: Autor.

Na Figura 32 temos a tensão na saída de cada uma das pontes, V_{AB_1} e V_{AB_2} , que serão aplicadas sobre os terminais dos indutores acoplados, e a tensão de saída com cinco níveis dada após os indutores acoplados. Confirma-se que os níveis de tensão na saída de cada ponte são $+V_{CC}$, $0V$ e $-V_{CC}$, enquanto que após os indutores acoplados, o sinal apresenta degraus de amplitude $V_{CC}/2$.

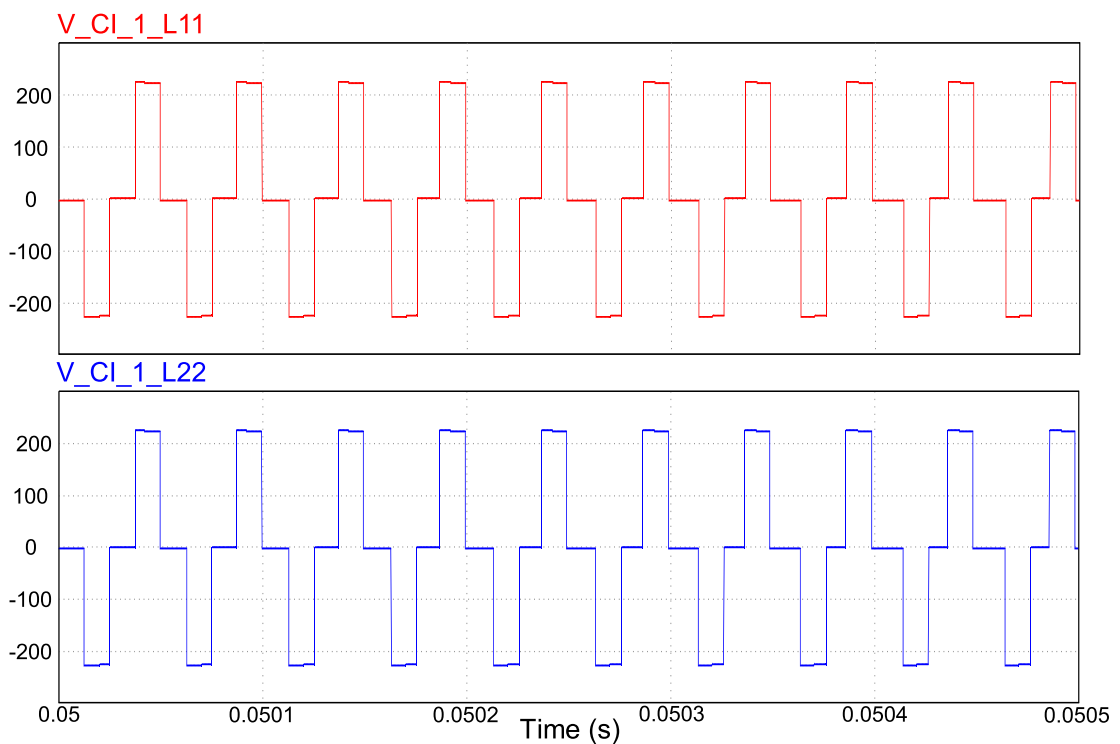
Com a Figura 33, verificando a tensão separadamente sobre cada enrolamento de um mesmo indutor acoplado, percebe-se uma forma de onda em degraus de $V_{CC}/2$. Isto confirma o fato de que os enrolamentos possuem a mesma indutância, logo, dividem por igual a tensão de saída da ponte completa como já foi explicado anteriormente durante os capítulos da revisão bibliográfica.

Figura 32 – Tensões nas saídas de cada ponte inversora em simulação.



Fonte: Autor.

Figura 33– Tensão em cada enrolamento do CI_1 separadamente.



Fonte: Autor.

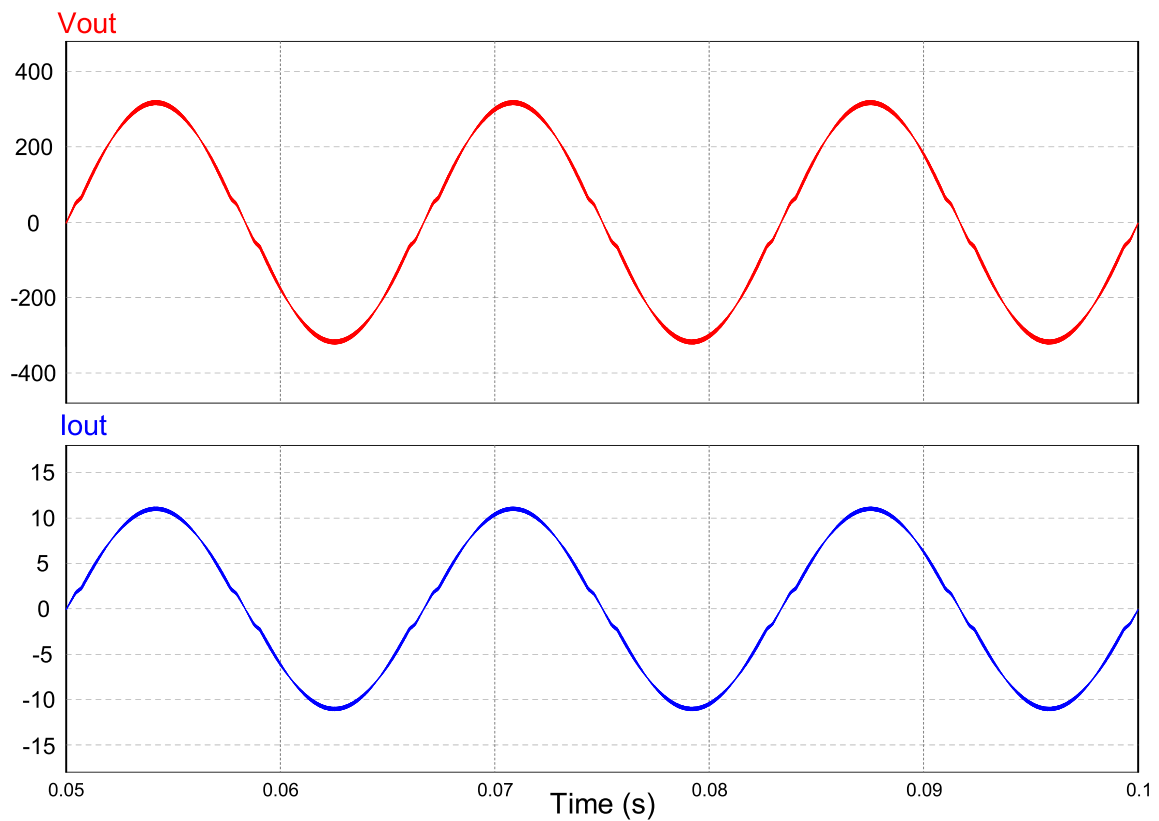
Por fim, foi adicionado o capacitor de filtro ao circuito junto com uma carga resistiva. A carga é calculada para retirar a potência nominal do inversor, conforme o equacionamento a seguir:

$$R_L = \frac{(V_{out_{RMS}})^2}{P_{out}} \quad (77)$$

$$R_L = \frac{240^2}{2000} = 28,8\Omega \quad (78)$$

Com o filtro LC conectado, são filtradas a maioria das componentes harmônicas da tensão e da corrente de saída, mantendo quase que unicamente a frequência fundamental do sinal, dado pela frequência do sinal da referência senoidal V_{ref_1} e V_{ref_2} , que para este caso é igual à 60Hz. A Figura 34 mostra os sinais de tensão e corrente de saída filtrados e seus valores eficazes logo abaixo.

Figura 34 – Tensão e corrente de saída filtradas.



Fonte: Autor.

O valor eficaz destes dois sinais medidos foram:

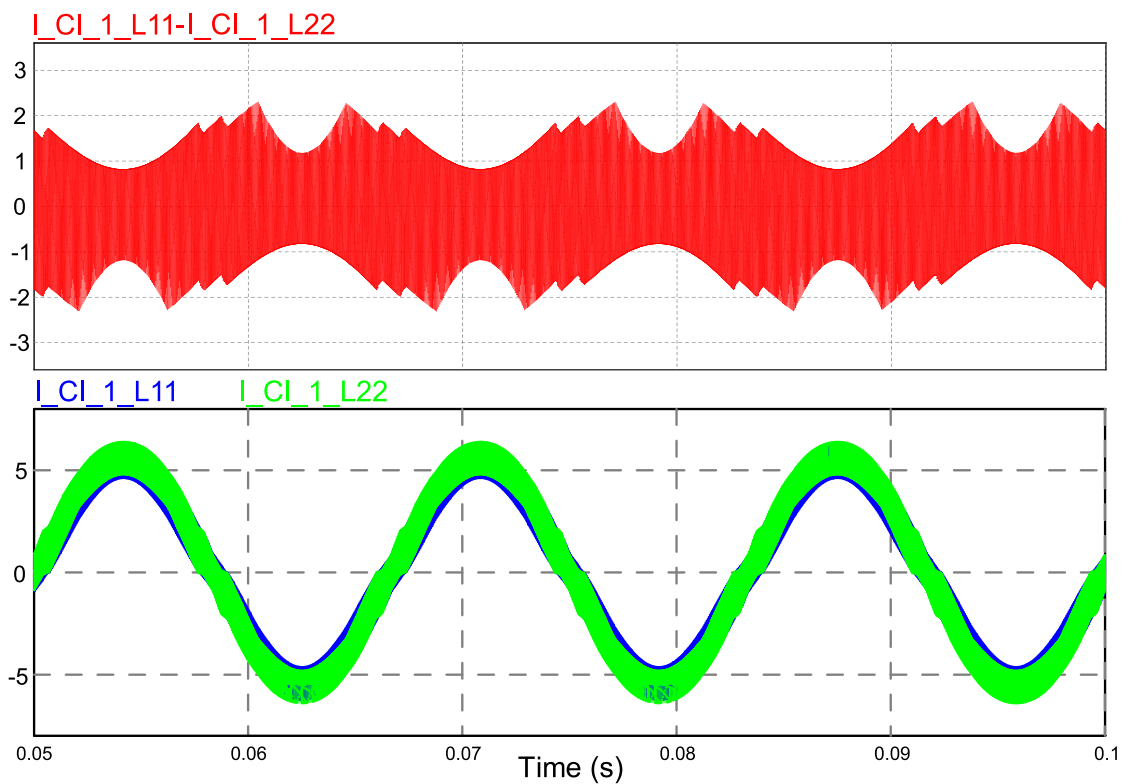
$$V_{out_{RMS}} = 221,04 V \quad (79)$$

$$I_{out_{RMS}} = 7,67 A \quad (80)$$

Devido ao inversor operar em malha aberta, às quedas de tensões nas chaves e diodos e ao tempo morto entre as comutações, a tensão de saída é menor do que a esperada, logo, como a carga é uma resistência fixa, a corrente de saída também é reduzida.

Por último é medido a corrente circulante entre os braços do inversor e sua máxima ondulação. Esta corrente foi obtida através da diferença entre as correntes de cada enrolamento de um mesmo indutor acoplado, conforme a equação (27).

Figura 35 – Corrente circulante e correntes dos enrolamentos do indutor acoplado CI_1.



Fonte: Autor.

Desta simulação, são retirados os valores eficazes das três correntes mostradas:

$$I_M = 1,16 A \quad (81)$$

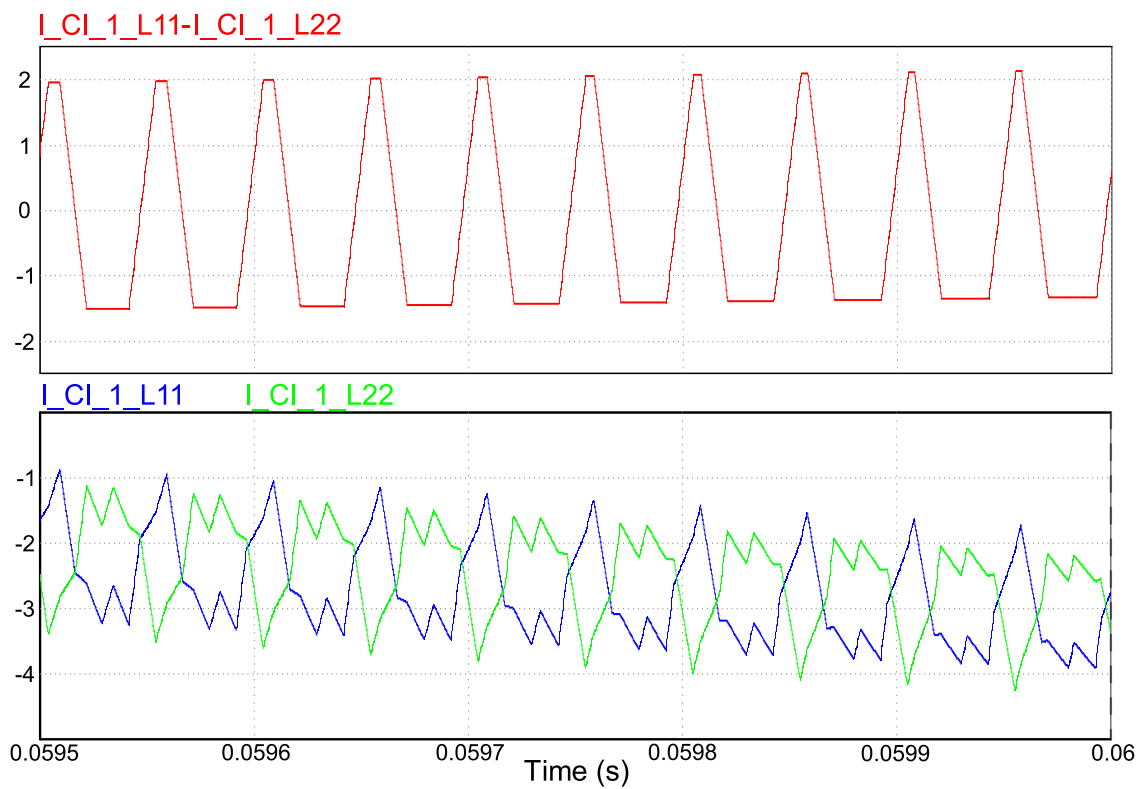
$$I_{11_{CI_1}} = 4,01 A \quad (82)$$

$$I_{22CI_1} = 3,74 A \quad (83)$$

E com a Figura 36 foi medido o valor máximo de variação na corrente magnetizante, que por sua vez é:

$$\Delta I_M = 3,48 A \quad (84)$$

Figura 36 – Ondulação máxima da corrente circulante.



Fonte: Autor.

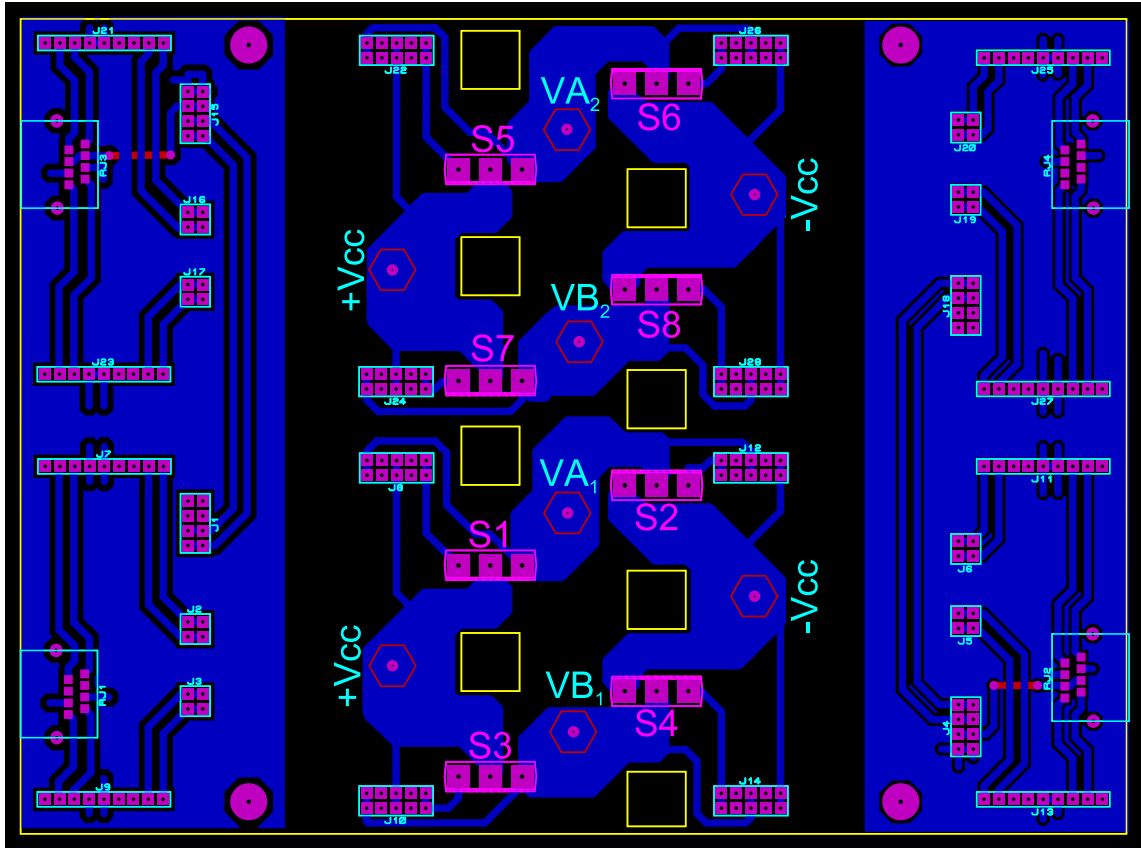
4 RESULTADOS E DISCUSSÕES

Nesta seção serão apresentadas as formas de onda obtidas do protótipo do inversor projetado, detalhando o funcionamento de cada parte do inversor e separando os testes realizados em etapas desde a alimentação do inversor sem carga conectada até a conexão de uma carga próxima à nominal. Ainda nesta mesma seção, conforme forem apresentadas as figuras serão realizadas as devidas análises e discussões.

Primeiramente, o protótipo da placa de potência onde encontram-se as chaves semicondutoras foi desenvolvido em uma PCI de face simples apenas com os IGBTs, os conectores em barras de pinos para alocar as demais placas com os circuitos de fonte e de *gate drivers* e os conectores RJ-45 para receber os sinais PWM de um *digital signal processor* (DSP). O layout desta PCI e uma representação 3D são apresentadas na Figura 37 e na Figura 38.

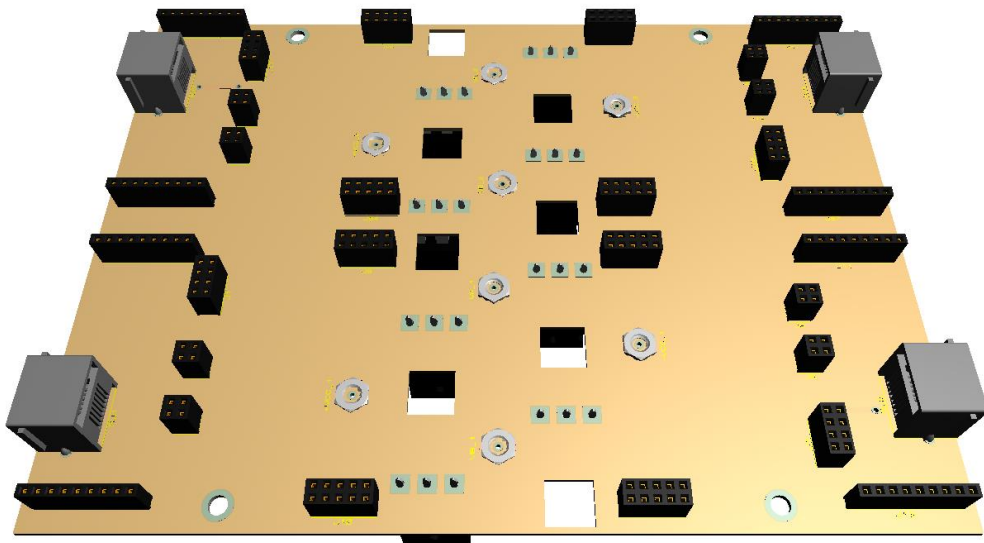
Para gerar as fontes isoladas das chaves, utilizou-se um circuito desenvolvido e compartilhado pelos alunos do Grupo de Eletrônica de Potência e Controle (GEPOC) da UFSM, assim como os circuitos de *gate drivers* de cada chave que também fazem parte de um projeto compartilhado do grupo. Para as fontes, o circuito utilizado é um oscilador Schmitt trigger alimentado em 5V pelo DSP, com dois transistores em totem-pole conectados na saída do oscilador para fornecer corrente a um enrolamento primário de um pequeno transformador. Este transformador possui um enrolamento primário e dois enrolamentos secundários fornecendo as saídas isoladas para acionar duas chaves do inversor, logo, foram montados quatro conjuntos deste circuito. Já o circuito de *gate driver* utiliza o circuito integrado ACPL-333J para acionar o comando das chaves com uma tensão negativa de -5V e positiva de +15V.

Figura 37 – Layout do protótipo da placa de potência.



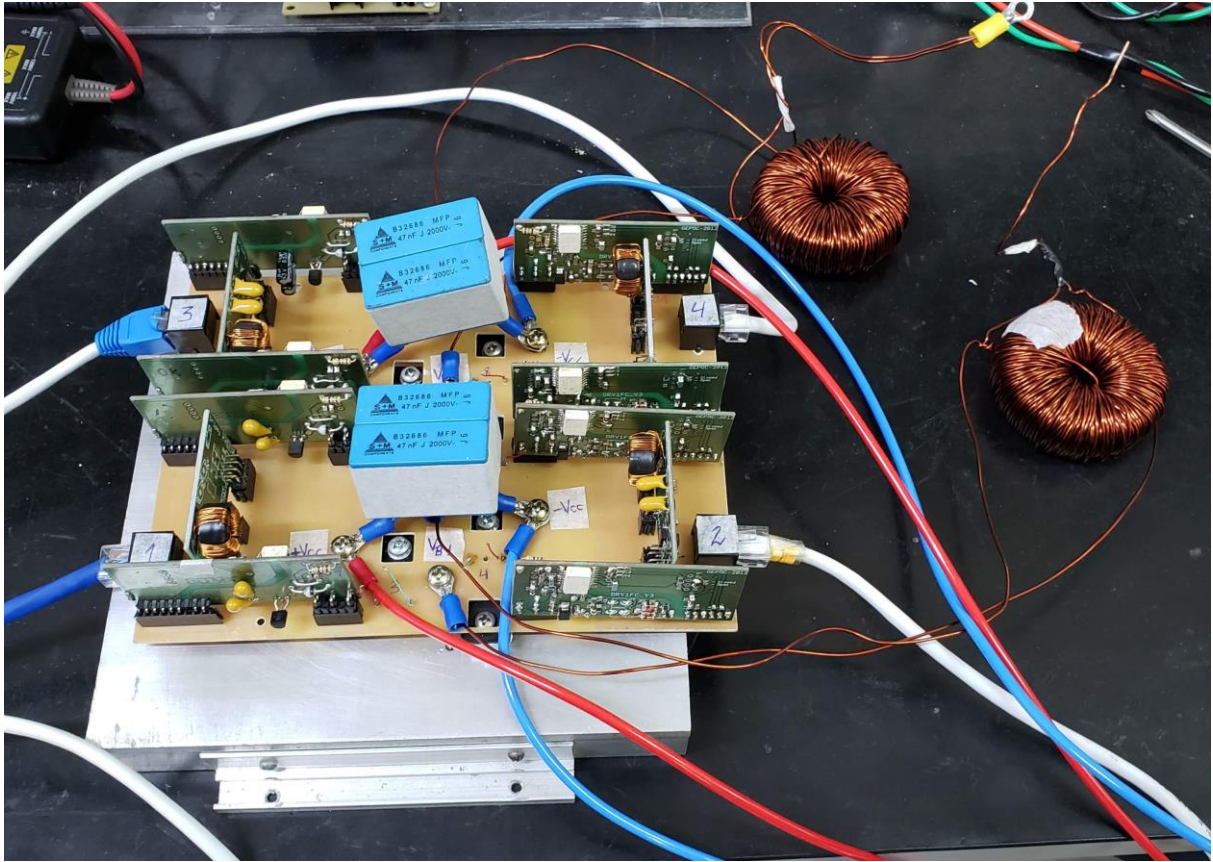
Fonte: Autor.

Figura 38 – Modelo 3D da placa de potência.



Fonte: Autor.

Figura 39 – Protótipo do projeto.



Fonte: Autor.

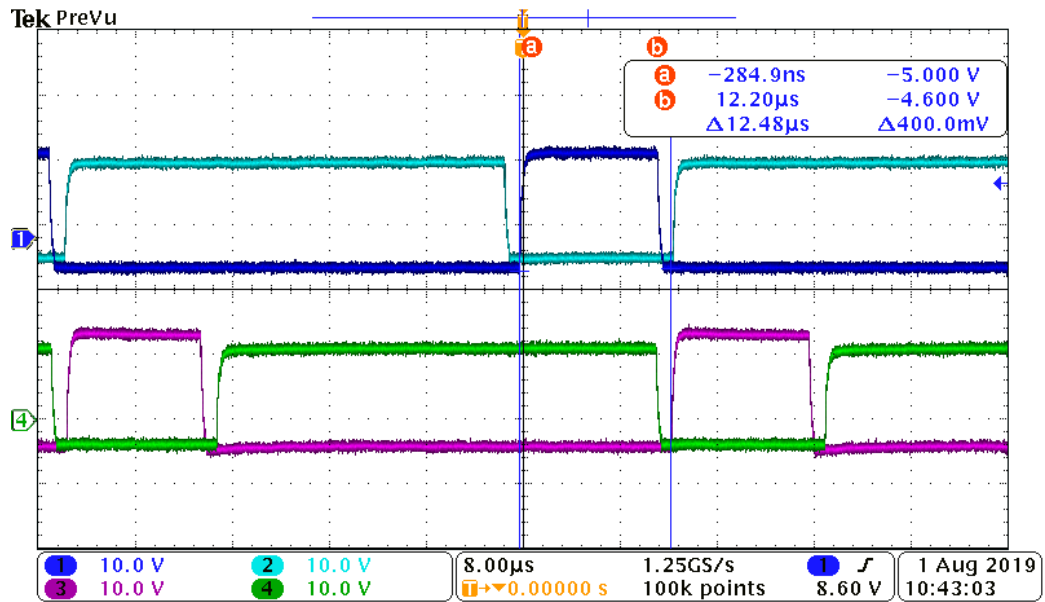
4.1 VERIFICAÇÃO DA MODULAÇÃO

Primeiramente, para assegurar que a modulação tenha sido implementada corretamente e evitar possíveis danos no inversor, são alimentados somente os circuitos de fonte e *gate drivers* e habilitadas as saídas PWM do DSP. Neste teste são medidos os sinais de acionamento dos *gates* das chaves, porém sem tensão no barramento, logo a tensão sobre as chaves (V_{ce}) é nula, isso evita possíveis curtos-circuitos caso haja algum erro na modulação.

Na Figura 40 são mostradas as tensões V_{ge} das chaves referentes à primeira ponte inversora formada pelas chaves S_1 , S_2 , S_3 e S_4 . Nota-se que as chaves S_1 e S_2 , bem como as chaves S_3 e S_4 formam pares complementares e que o tempo morto de $1\mu s$ inserido entre as comutações mantém sempre apenas uma única chave do seu par complementar acionada. Nesta figura, e também pela Figura 41, é verificada a defasagem de 90° entre as portadoras triangulares, já que os sinais de cada braço do inversor estão defasados de aproximadamente

12,5 μ s e considerando que a frequência de chaveamento é 20kHz, ou seja, o período total é igual a 50 μ s, este atraso de 12,5 μ s medido representa exatamente uma defasagem de 90°.

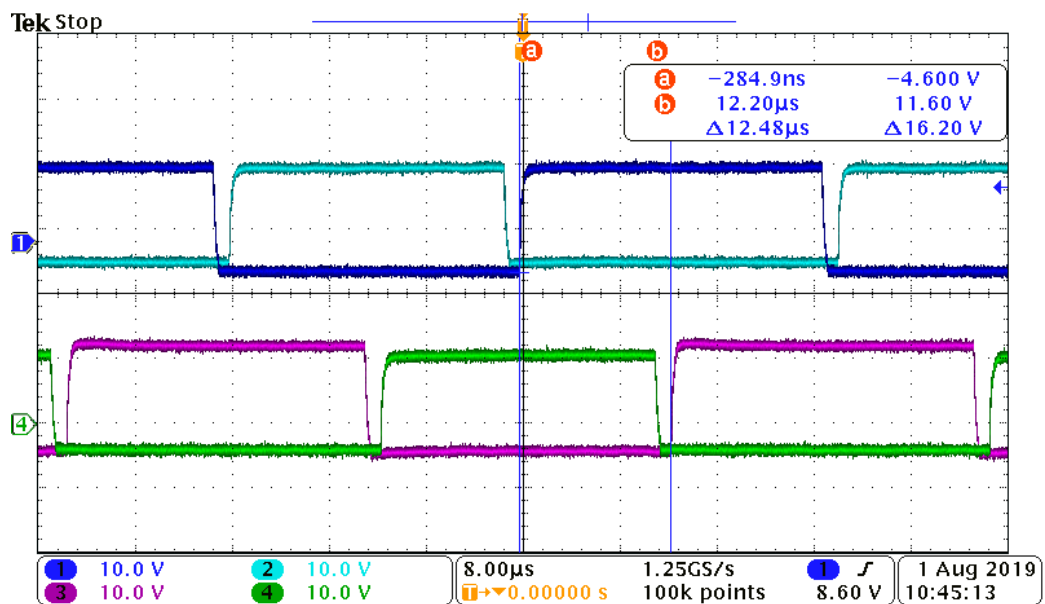
Figura 40 – Sinais de *gate* das chaves S₁, S₂, S₃ e S₄.



Legenda: Tensão V_{GE} da chave S₁ (CH1); Tensão V_{GE} da chave S₂ (CH2); Tensão V_{GE} da chave S₃ (CH3); Tensão V_{GE} da chave S₄ (CH4).

Fonte: Autor.

Figura 41 – Sinais de *gate* das chaves S₅, S₆, S₇ e S₈.



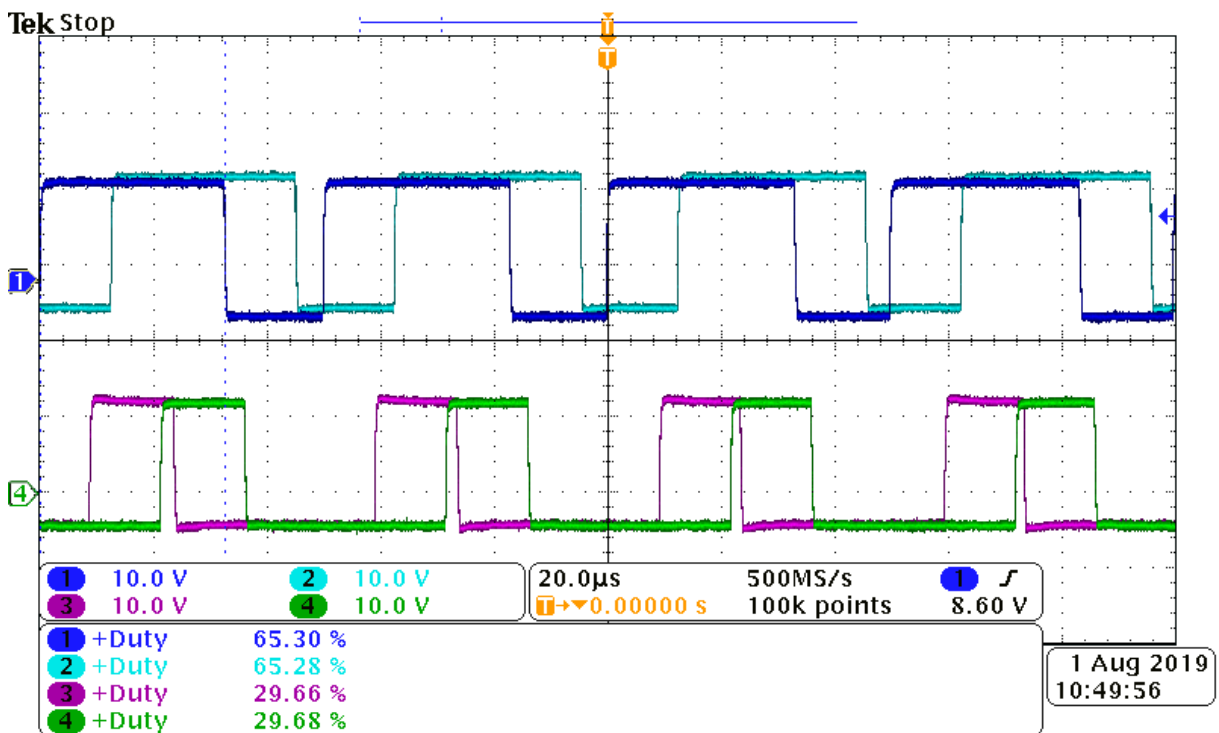
Legenda: Tensão V_{GE} da chave S₅ (CH1); Tensão V_{GE} da chave S₆ (CH2); Tensão V_{GE} da chave S₇ (CH3); Tensão V_{GE} da chave S₈ (CH4).

Fonte: Autor.

Após a certificação de que as chaves de um mesmo braço estão com seus sinais complementares e com um tempo morto adequado e verificado que as portadoras estão com a defasagem correta, é necessário por fim confirmar a defasagem entre as referências que deve ser de 180° entre as duas pontes do inversor. Para isso, foram medidos os sinais de todas as chaves superiores (S_1 , S_3 , S_5 e S_7), Figura 42, e todas as chaves inferiores (S_2 , S_4 , S_6 e S_8) do inversor, Figura 43.

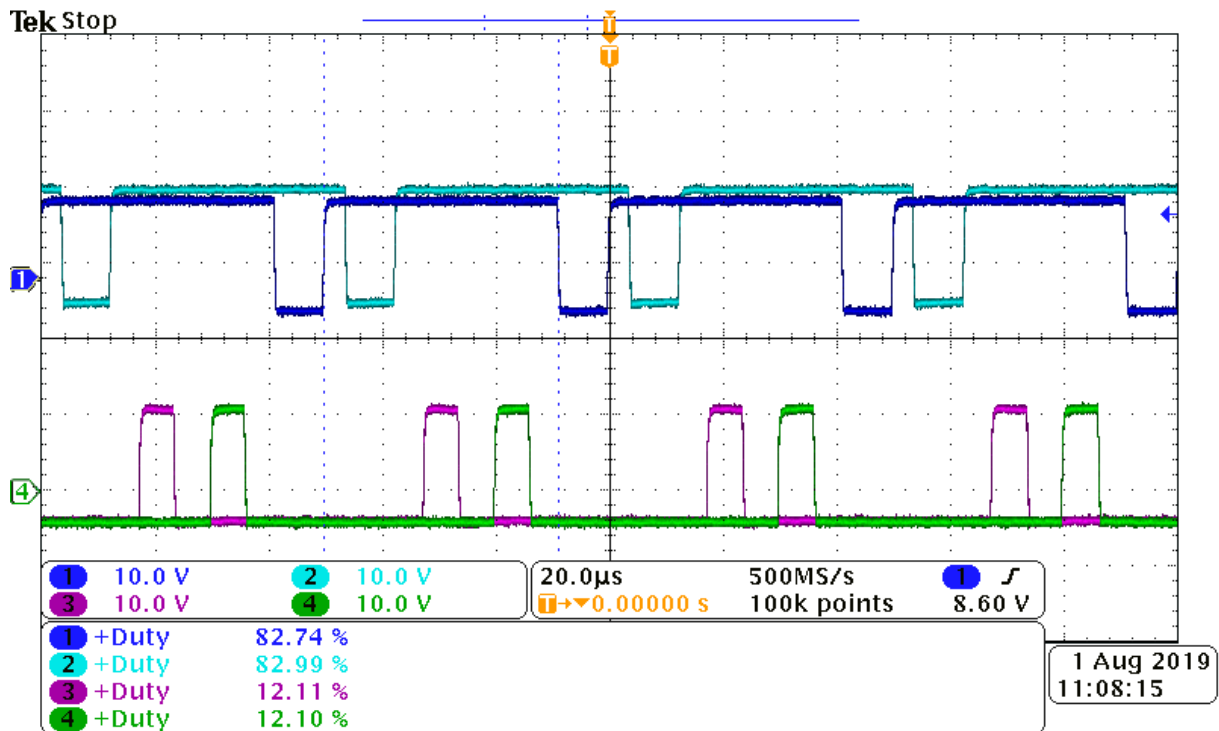
Utilizando a medição da razão cíclica dos sinais do próprio osciloscópio, nota-se que entre as chaves de uma mesma ponte em comparação com as chaves da outra, há uma inversão na razão cíclica das chaves o que significa que o sinal da moduladora de cada ponte está defasado 180° entre si.

Figura 42 – Sinais de gate das chaves S_1 , S_3 , S_5 e S_7 .



Legenda: Tensão V_{GE} da chave S_1 (CH1); Tensão V_{GE} da chave S_3 (CH2); Tensão V_{GE} da chave S_5 (CH3); Tensão V_{GE} da chave S_7 (CH4).

Fonte: Autor.

Figura 43 – Sinais de gate das chaves S₂, S₄, S₆ e S₈.

Legenda: Tensão V_{GE} da chave S₂ (CH1); Tensão V_{GE} da chave S₄ (CH2); Tensão V_{GE} da chave S₆ (CH3); Tensão V_{GE} da chave S₈ (CH4).

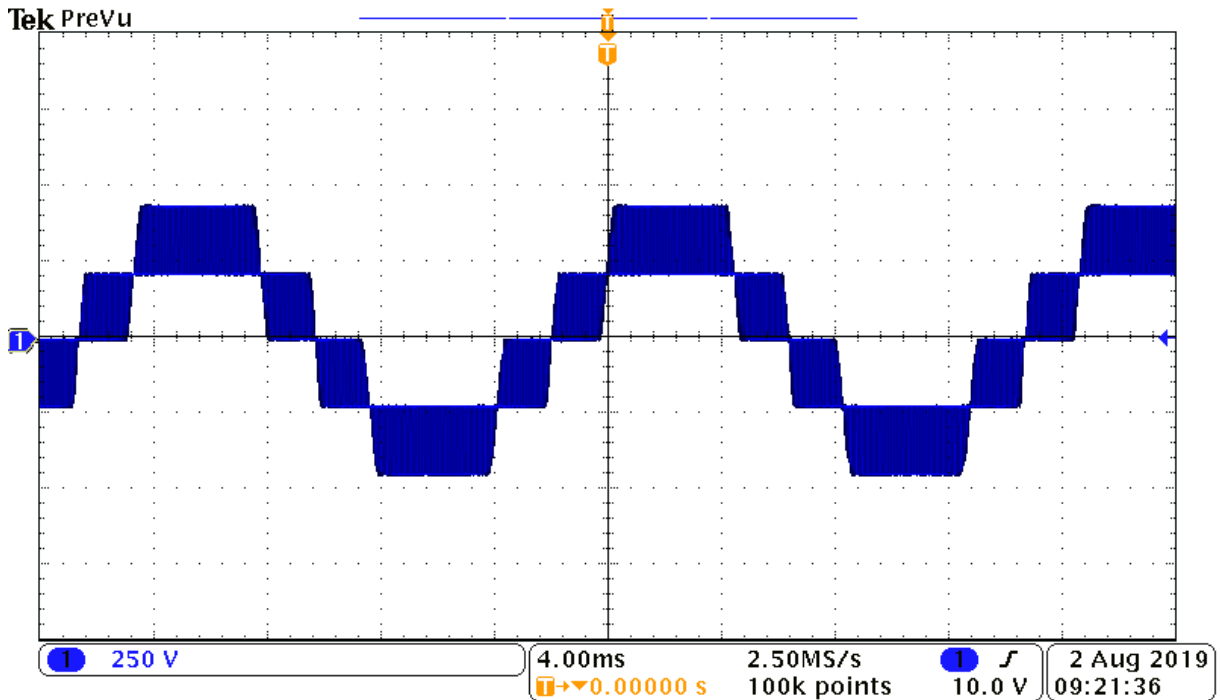
Fonte: Autor.

4.2 TESTES À VAZIO COM TENSÃO DE ENTRADA NOMINAL

Nesta etapa, os testes foram realizados com os indutores acoplados conectados, medindo a tensão na saída do inversor sem carga, com tensão nominal no barramento de entrada igual a 450 V. Foram adicionados capacitores de 47nF em paralelo com o barramento, com função de *snubber* para as sobretensões nas chaves, para reduzir a indutância do caminho da fonte até os terminais das chaves e reduzir então os *spikes* de tensão nos terminais coletor e emissor, os capacitores foram conectados o mais próximo possível das chaves.

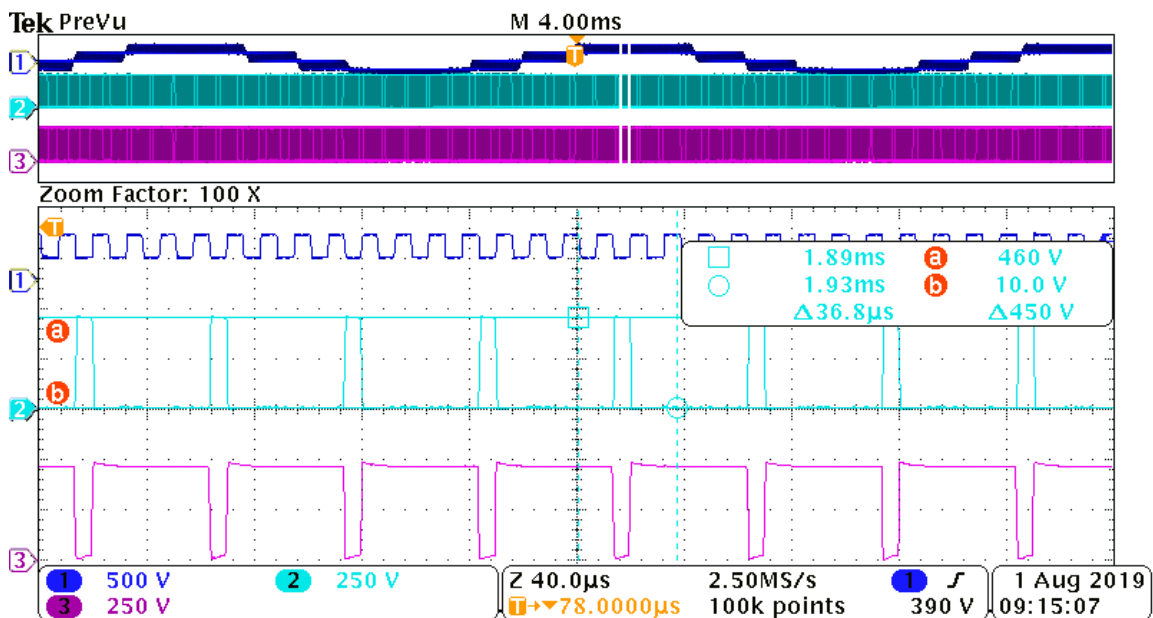
A Figura 44 apresenta os 5 níveis sintetizados na saída do inversor. As tensões V_{CE} das chaves S₁ e S₂ são mostradas na Figura 45, verificando que não há picos de sobretensão sobre as chaves durante as comutações.

Figura 44 – Saída dos indutores acoplados, sinal de 5 níveis (V_{out}).



Fonte: Autor.

Figura 45 – Tensão V_{CE} sobre as chaves S_1 e S_2 .



Legenda: Tensão de saída V_{out} (CH1); Tensão V_{CE} da chave S_1 (CH2); Tensão V_{CE} da chave S_2 (CH3).

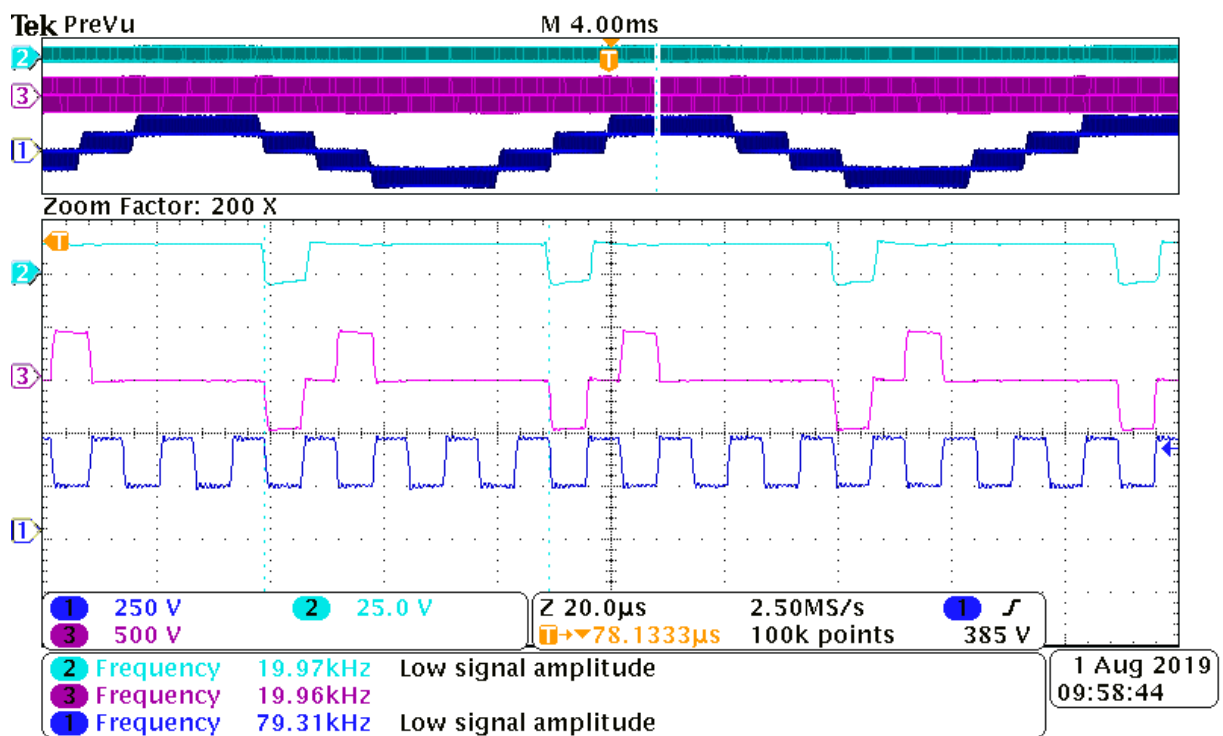
Fonte: Autor.

Como já dito anteriormente, um dos principais motivos para a escolha de uma topologia multinível para este projeto é a multiplicação da frequência aparente do sinal de saída, que por

sua vez, nesta topologia utilizada é quatro vezes maior que a frequência de comutação das chaves.

Para comprovar este resultado, a Figura 46 apresenta o sinal de comando de uma das chaves (tensão V_{GE} da chave S_1), o sinal de saída de uma das pontes inversoras (V_{AB_1}) e o sinal de saída do inversor (V_{out}). Pela figura, nota-se que a frequência de comutação da chave é aproximadamente 20kHz, enquanto que a frequência de saída é 80kHz, esta multiplicação na frequência deste sinal que resulta em uma grande redução no volume dos elementos passivos de filtro.

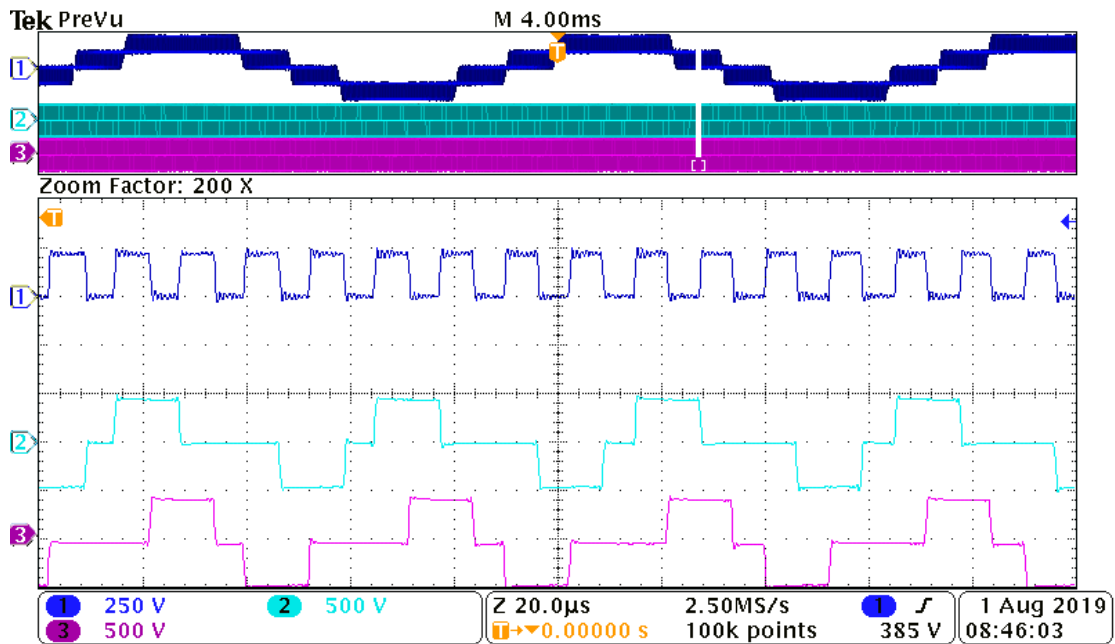
Figura 46 – Frequência do sinal de saída.



Legenda: Tensão V_{GE} da chave S_1 (CH1); Tensão de saída da ponte S_1 - S_4 V_{AB_1} (CH2); Tensão de saída V_{out} (CH3).
 Fonte: Autor.

As tensões medidas nas saídas de cada ponte inversora e a tensão resultante do acoplamento das duas pontes (tensão de saída do inversor) são apresentadas na Figura 47. Confirmando o que já fora visto anteriormente nas simulações, a saída de cinco níveis apresenta degraus de tensão iguais a metade do barramento, enquanto que a tensão das saídas de cada ponte inversora possui degraus com amplitude de 450V.

Figura 47 – Tensões de saída em cada ponte do inversor.



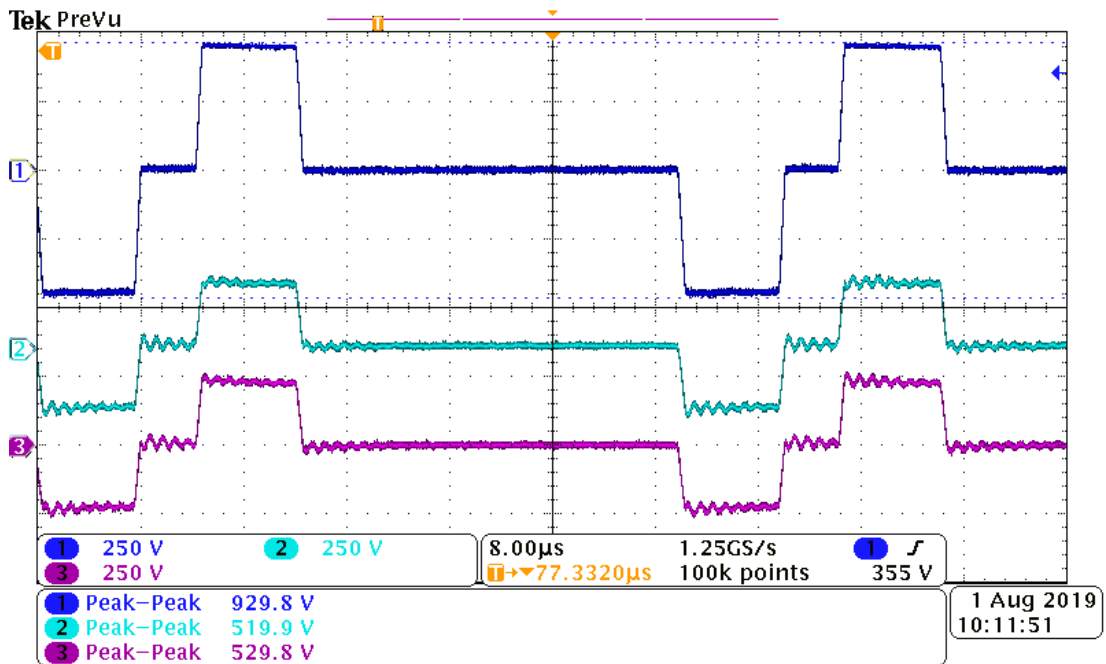
Legenda: Tensão de saída do inversor V_{out} (CH1); Tensão de saída da ponte S_1 - S_4 $V_{AB,1}$ (CH2); Tensão de saída da ponte S_5 - S_8 $V_{AB,2}$ (CH3).

Fonte: Autor.

Para confirmar que a tensão de saída das pontes é dividida igualmente entre os enrolamentos dos indutores acoplados, a Figura 48 apresenta a tensão de cada enrolamento do indutor acoplado CI_1 que está conectado à saída da ponte inversora formada pelas chaves S_1 , S_2 , S_3 e S_4 .

Por último, sem carga, é medido a corrente na entrada dos indutores acoplados que se refere a corrente magnetizante, ou seja, a corrente circulante entre os braços do inversor enquanto o inversor opera à vazio e é apresentada na Figura 49. A maior ondulação desta corrente é medida e mostrada pela Figura 50.

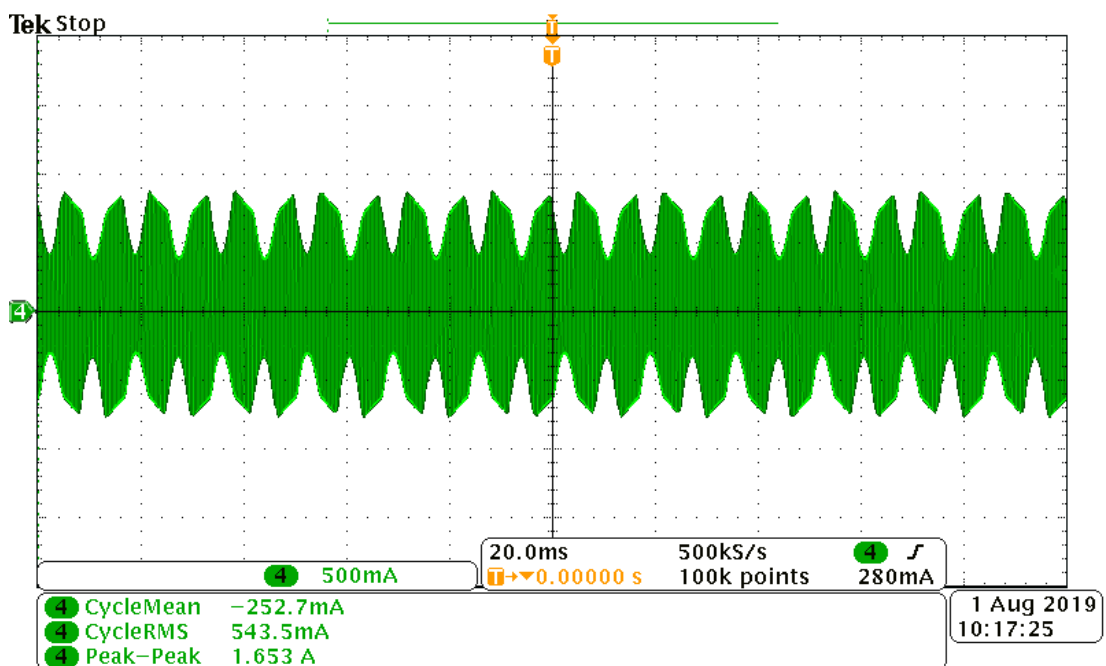
Figura 48 – Tensão nos enrolamentos do indutor acoplado da ponte S₁-S₄.



Legenda: Tensão de saída da ponte S₁-S₄ $V_{AB,1}$ (CH1), Tensão no enrolamento 1 do CI1 V_{L_1} (CH2), Tensão no enrolamento 2 do CI₁ V_{L_2} (CH3).

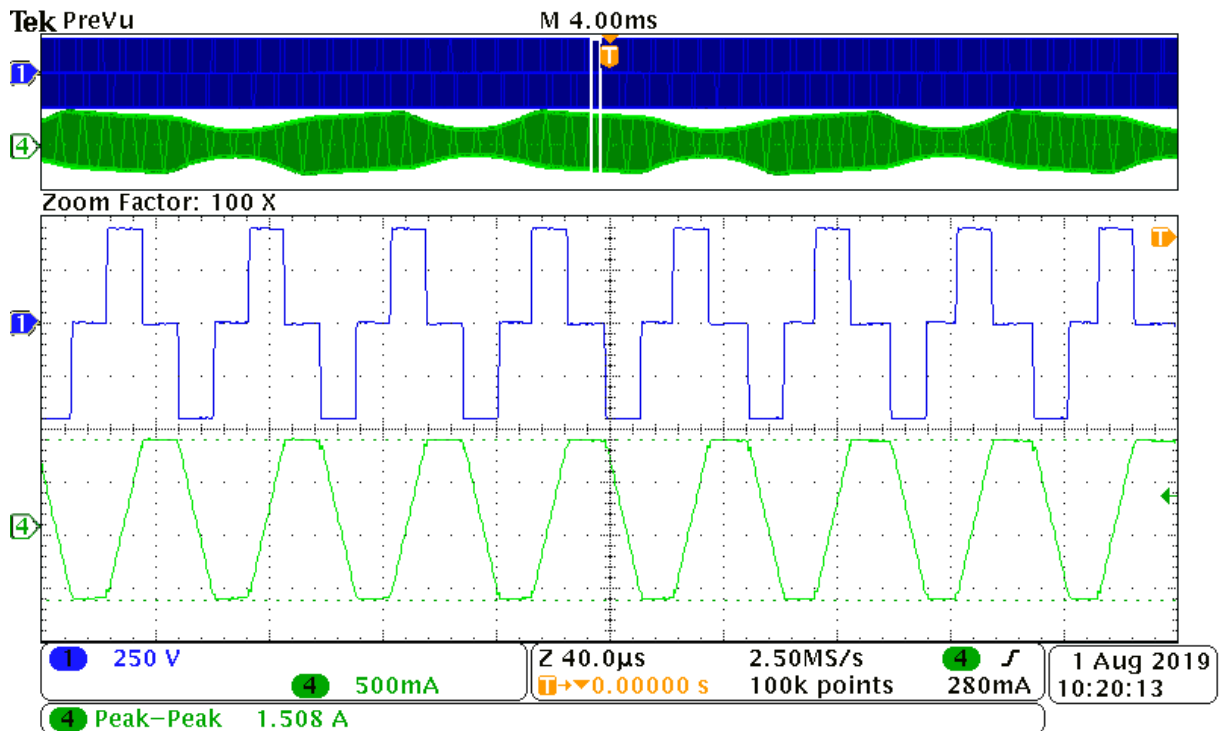
Fonte: Autor.

Figura 49 – Corrente de magnetização do indutor acoplado CI₁.



Fonte: Autor.

Figura 50– Zoom na corrente de magnetização.



Legenda: Tensão de saída da ponte S₁-S₄ (CH1), corrente magnetizante do indutor acoplado 1 (CH4).
Fonte: Autor.

4.3 TESTES COM TENSÃO DE ENTRADA NOMINAL E COM CARGA DE 85Ω

Por se tratar de um protótipo inicial com objetivo de validar os cálculos de projeto e a topologia escolhida, não foram realizados testes com carga nominal. Sendo assim, para os testes seguintes, foram adicionados ao circuito um capacitor de filtro de 155nF e uma carga resistiva de 85Ω, esta carga representa aproximadamente 30% da potência nominal do inversor. A corrente de saída calculada é igual à:

$$I_{out_{RMS}} = \frac{240V_{RMS}}{85\Omega} = 2,82 A_{RMS} \quad (85)$$

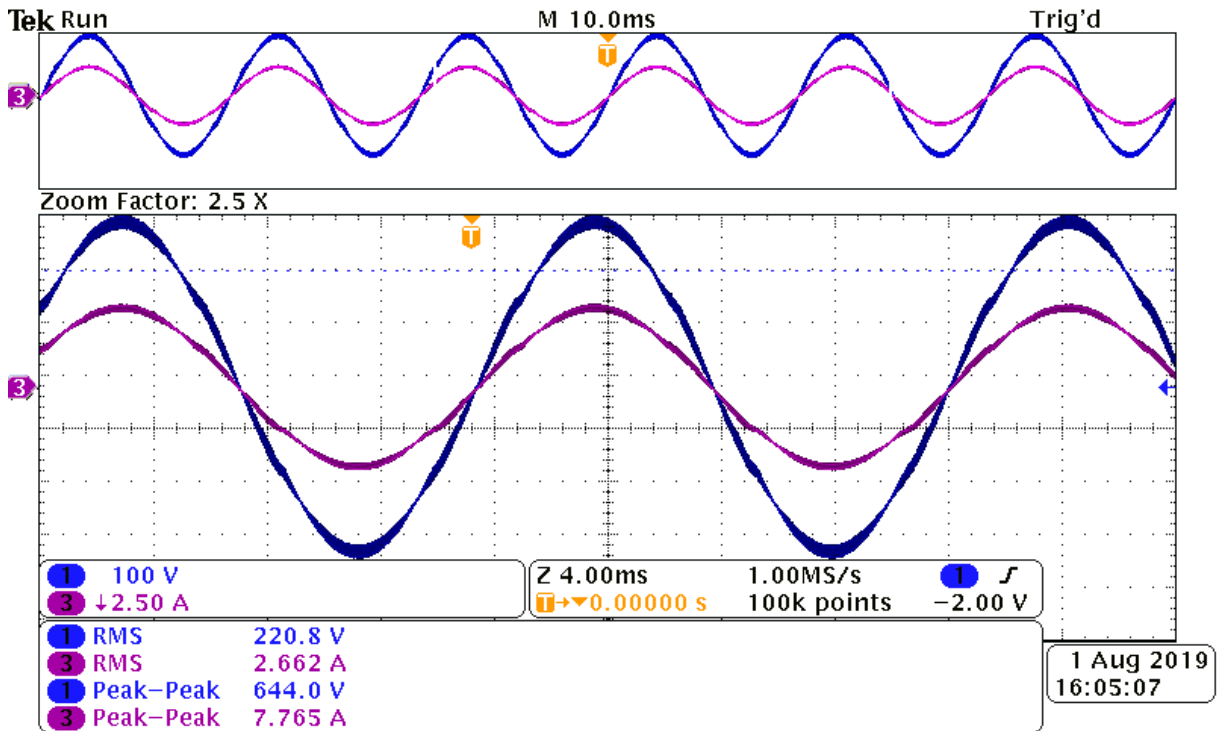
Logo, a potência de saída é:

$$P_{out} = 240V_{RMS} \cdot 2,82A_{RMS} = 677,65 W \quad (86)$$

A tensão e a corrente filtradas aplicadas sobre a carga são mostradas na Figura 51. Embora a tensão do barramento estivesse em 450V e o índice de modulação igual a 0,754, a tensão eficaz de saída filtrada é inferior aos 240V pretendidos na especificação do projeto. Porém esta redução no valor da tensão de saída deve-se às quedas de tensão das chaves e ao

tempo morto adicionado entre as comutações, e como o protótipo foi testado apenas em malha aberta, não há nenhuma ação de controle que regule a tensão de saída. Entretanto este valor já era esperado através das simulações realizadas anteriormente, onde o valor eficaz de saída foi igual a 221V.

Figura 51 – Tensão e corrente fornecidas à carga.



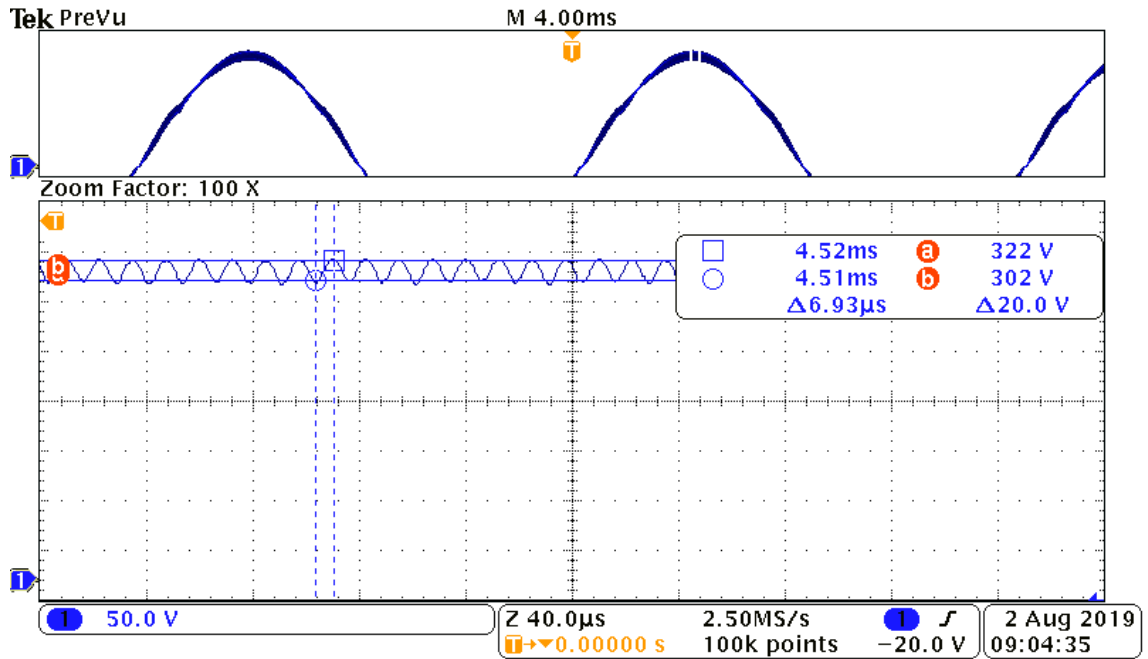
Legenda: Tensão de saída (CH1), Corrente de saída (CH3).
Fonte: Autor.

A partir do valor eficaz de tensão medido, a equação (85) pode ser recalculada para confirmar o valor da corrente mostrado na Figura 51.

$$I_{out_{RMS}} = \frac{220,8}{85} = 2,59 A_{RMS} \quad (87)$$

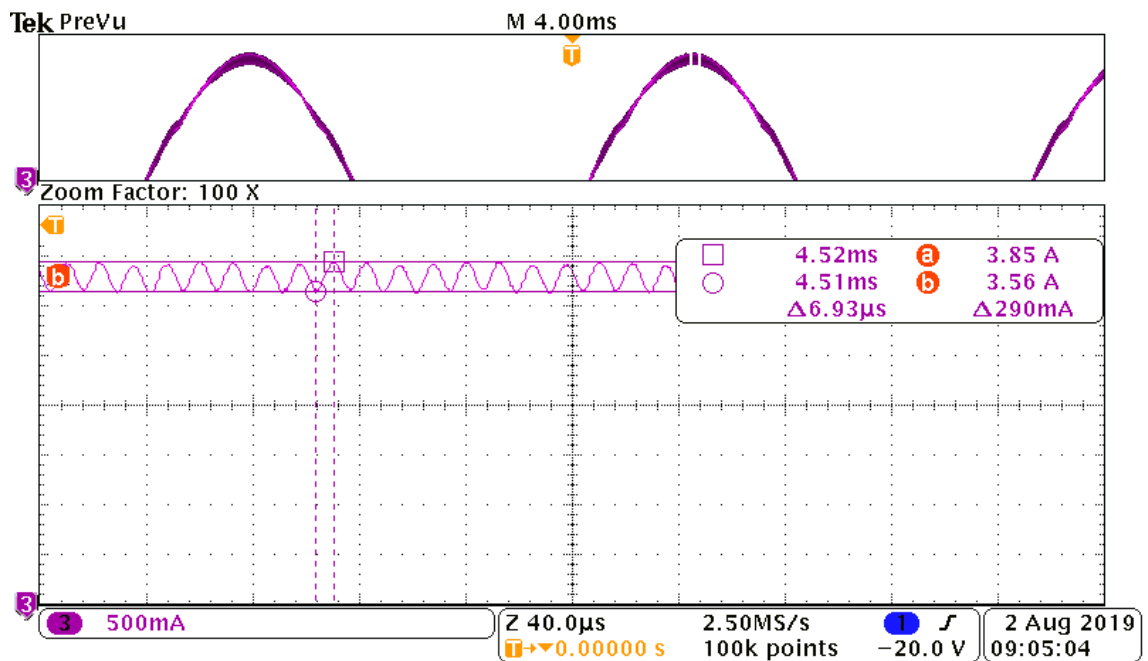
Com os sinais de saída filtrados, a fim de validar o projeto do filtro LC, os máximos valores para a ondulação de tensão e a ondulação de corrente da saída foram medidos durante o pico da onda senoidal e apresentados na Figura 52 e Figura 53.

Figura 52 – Ondulação de tensão na saída.



Fonte: Autor.

Figura 53 – Ondulação de corrente na saída.



Fonte: Autor.

Nota-se que a máxima ondulação de tensão medida foi:

$$\Delta V_{out} = 20 \text{ V} \quad (88)$$

E a ondulação de corrente igual a:

$$\Delta I_{out} = 290 \text{ mA} \quad (89)$$

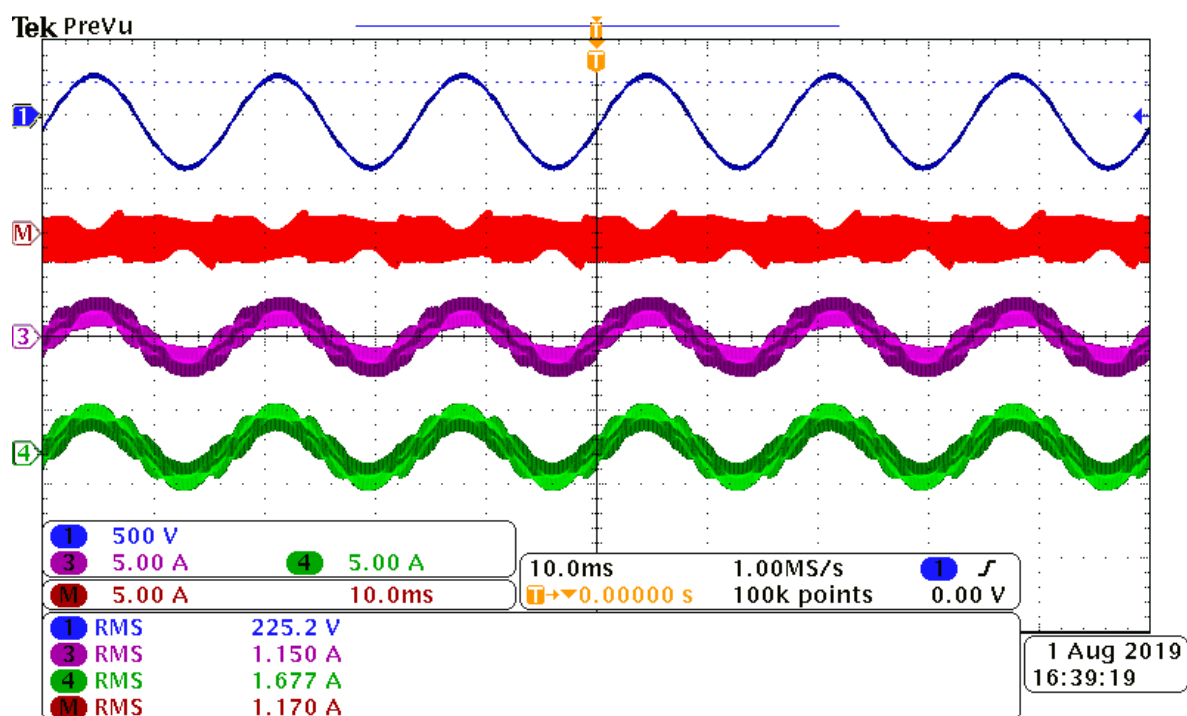
A forma de onda da corrente mostrada na Figura 52 é medida após o capacitor, ou seja, é a corrente fornecida à carga e não a corrente sobre o indutor. Por isso, o valor da equação (89) não remete à máxima ondulação de corrente especificada na equação (57) do projeto que definia a ondulação de corrente sobre o indutor como no máximo igual à 30% da corrente de saída.

As correntes de cada enrolamento do indutor acoplado CI_1 são mostradas na Figura 54, e conforme a equação (27), que define a corrente circulante como a diferença entre as correntes de cada enrolamento do indutor, é utilizado o canal matemático do osciloscópio para realizar essa medida. A máxima variação da corrente circulante que é filtrada pela indutância magnetizante dos indutores acoplados é apresentada na Figura 55.

O valor da variação desta corrente é mostrado na figura e é igual a

$$\Delta I_M = 2,96 \text{ A} \quad (90)$$

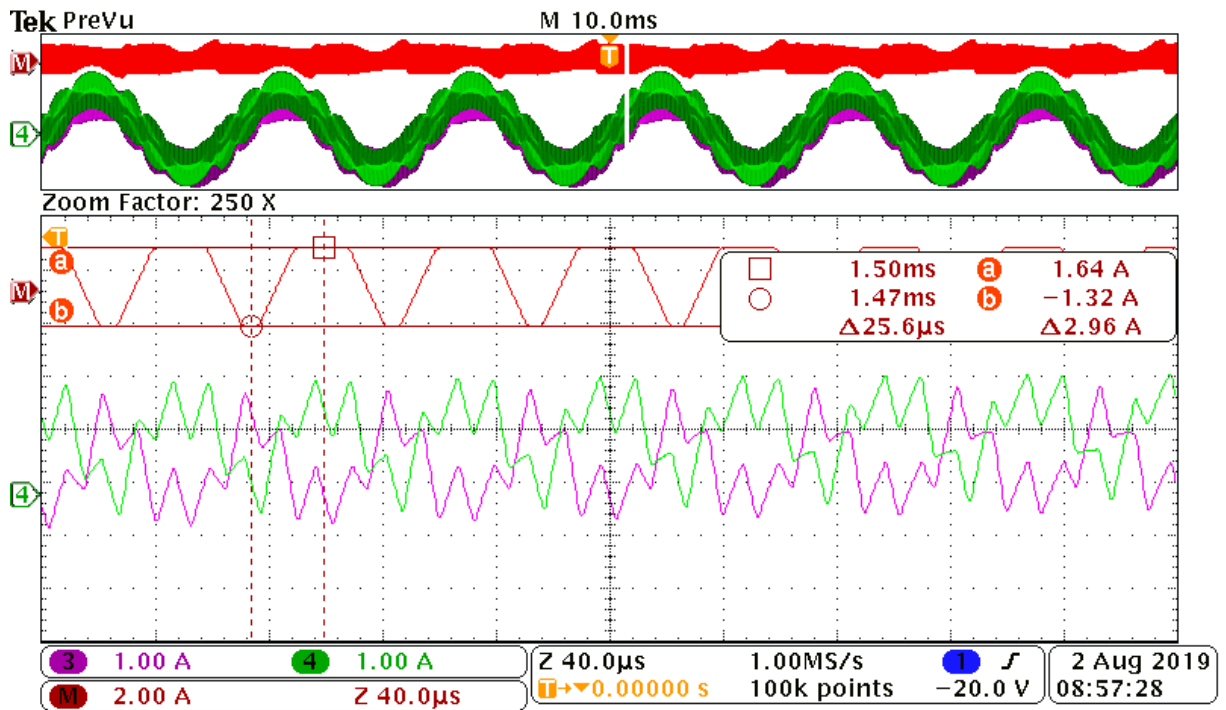
Figura 54 – Correntes dos enrolamentos e corrente circulante.



Legenda: Tensão de saída (CH1), Corrente do enrolamento 2 (CH3), Corrente do enrolamento 1 (CH4), corrente circulante (M).

Fonte: Autor.

Figura 55 – Ondulação da corrente circulante.



Legenda: Corrente no enrolamento 2 (CH3), Corrente no enrolamento 1 (CH4), Corrente circulante (M).

Fonte: Autor.

5 CONCLUSÃO

O trabalho apresenta uma metodologia para projeto de um inversor multinível utilizando a topologia ponte completa intercalado, desde os conceitos básicos de projeto que envolvem o dimensionamento dos dispositivos semicondutores, estratégia de modulação e definição do filtro de saída, até uma metodologia completa sobre o desenvolvimento do elemento principal desta topologia, o indutor acoplado.

Técnicas de enrolamento dos indutores e suas consequências sobre a indutância de dispersão e de magnetização usualmente não são retratadas nos demais trabalhos que fazem uso deste elemento, normalmente os indutores são projetados com um fator de acoplamento o mais próximo ao unitário possível (BOILLAT; KOLAR, 2012; SALMON; EWANCHUK; KNIGHT, 2009). Contudo, como cada projeto de inversor é único de acordo com suas especificações, não é possível definir um fator de acoplamento definitivamente ótimo para todos os projetos, logo, esta metodologia apresentada mostra uma alternativa que pode ser útil para os casos onde seja de interesse do projetista fazer uso da indutância de dispersão deste elemento, como é o caso do presente trabalho.

Além disso, o projeto do inversor se mostrou consistente através dos resultados experimentais obtidos, comprovando os métodos e cálculos realizados durante o desenvolvimento do trabalho. A análise dos resultados mostra também a capacidade deste inversor em atingir o objetivo principal deste projeto, que com as estratégias adotadas desde a escolha da topologia até o projeto dos elementos do filtro, é possível alcançar uma maior densidade de potência quando comparada a outras topologias, como as apresentadas durante a revisão bibliográfica deste trabalho por exemplo.

Em síntese, os elementos passivos do filtro de saída foram consideravelmente reduzidos, primeiramente pelo fato da topologia elevar a frequência do sinal de saída em quatro vezes mais que a frequência de comutação, mas também por apresentar cinco níveis de tensão sobre os componentes do filtro, com amplitudes iguais à metade da tensão de entrada. Ainda, foi possível reduzir o valor da indutância necessária em quatro vezes e o valor da capacitância em oito vezes quando comparado a um inversor ponte completa de três níveis por exemplo. O fato de utilizar a própria indutância de dispersão dos indutores acoplados como parte do filtro de saída eliminou a necessidade de adicionar um indutor exclusivo para filtrar a corrente fornecida à carga.

Um inconveniente relacionado a este trabalho é referente ao volume do protótipo desenvolvido que, por se tratar de um inversor confeccionado com componentes e recursos disponíveis no grupo de pesquisa GEPOC, não foi possível obter-se uma elevada densidade de

potência, como o proposto neste trabalho. Dessa forma, não foi calculado o volume do protótipo como parte da validação do projeto.

Por esse motivo, algumas sugestões para trabalhos futuros podem ser listadas a fim de mensurar realmente a contribuição das escolhas deste projeto para o aumento da densidade de potência do inversor. Algumas das sugestões referentes a isso e também outras propostas para aprimorar o trabalho desenvolvido são listadas abaixo:

1. Confeccionar um novo protótipo do inversor utilizando PCB *multi-layer* com os circuitos de fontes e *gate-drivers* alocados em uma única placa junto aos dispositivos de potência e utilizar componentes SMD com *footprint* menores nestes circuitos.
2. Pesquisar e testar outras tecnologias de semicondutores como por exemplo GaNFET ou SiC-MOSFET que suportam uma alta frequência de chaveamento, que como fora visto é extremamente relevante para a redução do volume do inversor.
3. Estudar e realizar um projeto otimizado do dissipador de calor das chaves, considerando formatos e materiais diferentes, e também o uso de ventilação forçada através de ventoinhas se necessário.
4. Adicionar circuitos de medições para aplicar controle em malha-fechada no inversor.
5. Medir a eficiência do inversor e aplicar estratégias para aumentar o rendimento do mesmo.

REFERÊNCIAS

- AHMED, A. **Eletrônica de Potência**. Tradução Bazán Tecnologia e Lingüística. São Paulo: Prentice Hall, 2000.
- AHN, J.; LEE, B.; KIM, J. Comparative analysis of GaN FET power system for maximizing system benefit. **17th International Conference on Electrical Machines and Systems (ICEMS)**. IEEE, Hangzhou, p. 1915-1920, Oct. 2014.
- BARBI, I. et al. **PROJETO DE INVERSORES**. Florianópolis: [s.n.], 2007.
- BOILLAT, D. O.; KOLAR, J. W. Modeling and experimental analysis of a Coupling Inductor employed in a high-performance AC power source. **International Conference on Renewable Energy Research and Applications (ICRERA)**. IEEE, Nagasaki, p. 1-18, nov. 2012.
- BORN, R. G. **Soft-Switching, Interleaved Inverter for High Density Applications**. 2016. Tese de Doutorado – Virginia Tech, Blacksburg, VA, 2016.
- DE LEON, F.; PURUSHOTHAMAN, S.; QASEER, L. Leakage inductance design of toroidal transformers by sector winding. **IEEE Transactions on Power Electronics**, v. 29, n. 1, p. 473-480, Jan. 2013.
- DU, S. et al. **Modular multilevel converters: analysis, control, and applications**. John Wiley & Sons, 2018.
- FLORICAU, D.; FLORICAU, E.; GATEAU, G. New multilevel converters with coupled inductors: Properties and control. **IEEE Transactions on Industrial Electronics**, v. 58, n. 12, p. 5344-5351, Dec. 2011.
- RASHID, M. H. **Electric Renewable Energy Systems**. Academic Press, 2015.
- GERENT, F. H. et al. **Metodologia de Projeto de Inversores monofásicos de tensão para cargas não-lineares**. 2005. Dissertação de Mestrado – Universidade Federal de Santa Catarina, Florianópolis, SC, 2005.
- CHALLENGE, L. B. **Detailed Inverter Specifications, Testing Procedure, and Technical Approach and Testing Application Requirements for the Little Box Challenge**. 2015.
- KIM, H.; SUL, S. A novel filter design for output LC filters of PWM inverters. **Journal of Power Electronics**, v. 11, n. 1, p. 74-81, Jan. 2011.
- MOHAN, N.; UNDELAND, T. M.; ROBBINS, W. P. **Power electronics: converters, applications, and design**. John wiley & sons, 2003.
- PERERA, S. N. **DSP Based Realization of Pre-Processed Discontinuous PWM Schemes for 3-Limb Core Coupled Inductor Inverters**. 2015. Tese de Mestrado – University of Alberta, Edmonton, AB, 2015.
- PRIETO, R. et al. Interleaving techniques in magnetic components. **Proceedings of APEC 97- Applied Power Electronics Conference**. IEEE, Atlanta, p. 931-936, Fev. 1997.
- PRIETO, R. et al. Influence of the winding strategy in toroidal transformers. **IECON'98. Proceedings of the 24th Annual Conference of the IEEE Industrial Electronics Society (Cat. No. 98CH36200)**. IEEE, p. 359-364, Sept. 1998.
- DAL PUPO, A. **Estudo de metodologias de projeto para filtros de saída de inversores**. 2015. Trabalho de Conclusão de Curso (Graduação em Engenharia Elétrica) – Universidade Tecnológica Federal do Paraná, Pato Branco, PR, 2015.

SALCONE, M.I.; BOND, J. Selecting film bus link capacitors for high performance inverter applications. **IEEE International Electric Machines and Drives Conference**. IEEE, Miami, p. 1692-1699, May. 2009.

SALEHAHARI, S. et al. Coupled-inductor based multilevel inverter. **14th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology (ECTI-CON)**. IEEE, Phuket, p. 907-910, Jun. 2017.

SALMON, J.; EWANCHUK, J.; KNIGHT, A. M. PWM inverters using split-wound coupled inductors. **IEEE Transactions on industry applications**, v. 45, n. 6, p. 2001-2009, Nov. 2009.

SALMON, J.; KNIGHT, A. M.; EWANCHUK, J. Single-phase multilevel PWM inverter topologies using coupled inductors. **IEEE Transactions on Power Electronics**, v. 24, n. 5, p. 1259-1266, May. 2009.

SAVULAK, S.; GUO, B.; KRISHNAMURTHY, S. Three-phase inverter employing PCB embedded GaN FETs. **IEEE Applied Power Electronics Conference and Exposition (APEC)**. IEEE, San Antonio, p. 1256-1260, Mar. 2018.

SHARIFABADI, K. et al. **Design, control, and application of modular multilevel converters for HVDC transmission systems**. John Wiley & Sons, 2016.

THIRUVENGADAM, A. et al. An Enhanced H-Bridge Multilevel Inverter with Reduced THD, Conduction, and Switching Losses Using Sinusoidal Tracking Algorithm. **Energies**, v. 12, n. 1, p. 81, Dec. 2019.

VAHEDI, H.; AL-HADDAD, K. Half-bridge based multilevel inverter generating higher voltage and power. **IEEE Electrical Power & Energy Conference**. IEEE, Halifax, p. 1-6, Aug. 2013.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of power electronics**. Springer Science & Business Media, 2007.

WANG, H. **Investigation of power semiconductor devices for high frequency high density power converters**. 2007. Tese de Doutorado – Virginia Tech, Blacksburg, VA, 2007.

WILL, N. F.; FISCHER, E. **New electrolytic capacitors with low inductance simplify inverter**. Conference Record of the 2000 IEEE Industry Applications Conference. Thirty-Fifth IAS Annual Meeting and World Conference on Industrial Applications of Electrical Energy (Cat. No. 00CH37129). IEEE, Rome, p. 3059-3062, Oct. 2000.