

UNIVERSIDADE FEDERAL DE SANTA MARIA
CENTRO DE TECNOLOGIA
PROGRAMA DE PÓS-GRADUAÇÃO
EM ENGENHARIA ELÉTRICA

Everton Rosa

**CONVERSOR BUCK CHAVEADO-LINEAR:
ESTUDO E DESENVOLVIMENTO**

Santa Maria, RS
2019

PPGEE/UFSM,RS

ROSA, Everton

Mestre 2019

Everton Rosa

**CONVERTOR BUCK CHAVEADO-LINEAR:
ESTUDO E DESENVOLVIMENTO**

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, na Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Mestre em Engenharia Elétrica**.

Orientador: Prof. Dr. José Renes Pinheiro

Santa Maria, RS
2019

Ficha catalográfica elaborada através do Programa de Geração Automática da Biblioteca Central da UFSM, com os dados fornecidos pelo(a) autor(a).

Rosa, Everton
CONVERSOR BUCK CHAVEADO-LINEAR: ESTUDO E
DESENVOLVIMENTO / Everton Rosa.- 2019.
96 f.; 30 cm

Orientador: José Renes Pinheiro
Dissertação (mestrado) - Universidade Federal de Santa
Maria, Centro de Tecnologia, Programa de Pós-Graduação em
Engenharia Elétrica, RS, 2019

1. Conversores Híbridos ou Chaveado-Linear 2.
Conversores com resposta rápida e sem capacitor de
filtro 3. Associação de fontes 4. Projeto de conversores
híbridos 5. Conversor classe K ou Amplificador classe K
I. Pinheiro, José Renes II. Título.

Sistema de geração automática de ficha catalográfica da UFSM. Dados fornecidos pelo autor(a). Sob supervisão da Direção da Divisão de Processos Técnicos da Biblioteca Central. Bibliotecária responsável Paula Schoenfeldt Patta CRB 10/1728.

© 2019

Todos os direitos autorais reservados a Everton Rosa. A reprodução de partes ou do todo deste trabalho só poderá ser feita com autorização por escrito do autor.

Endereço: Rua. Frederico Augusto Ritter, 3601 – 199, Cachoeirinha, RS, 94931-001

Endereço Eletrônico: evertonrosa.rsr@gmail.com

Everton Rosa

**CONVERTOR BUCK CHAVEADO-LINEAR:
ESTUDO E DESENVOLVIMENTO**

Dissertação de Mestrado apresentada ao Programa de Pós-Graduação em Engenharia Elétrica, na Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS), como requisito parcial para obtenção do grau de **Mestre em Engenharia Elétrica**.

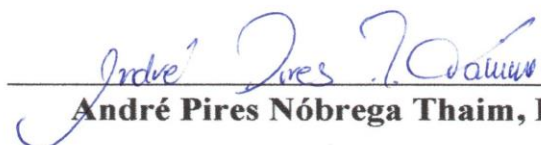
Aprovado em 31 de julho de 2019:



José Renes Pinheiro, Dr. (UFSM)
(Presidente/Orientador)



Hamilton Confortin Sartori, Dr. (UFSM)



André Pires Nóbrega Thaim, Dr. (UFBA)

Santa Maria, RS
2019

DEDICATÓRIA

Dedico inteiramente este trabalho a minha amada esposa, por estar ao meu lado desde os tempos de graduação até o presente e, aos meus filhos pelos sorrisos quando eu mais precisei, pelas palavras “quer ajuda papai?”, até mesmo quando diziam, “termina o teu trabalho para brincar comigo”. Sem essa motivação, seria bem diferente... Obrigado Alessandra Queiroz de Melos, Théó Queiroz de Melos Rosa e Clara Queiroz de Melos Rosa.

AGRADECIMENTOS

Agradeço ao professor de graduação, que passou a ser um grande colega de turma, de trabalhos, com um coração maior que ele mesmo. Com certeza absoluta, até então era um professor, mas hoje posso garantir, ser um grande amigo, não meramente um conhecido, mas sim uma pessoa que podemos contar. Se não fosse esse grande amigo Professor Dalton Luiz Rech Vidor, provavelmente eu não teria iniciado o Mestrado.

Agradeço aos meus familiares pela paciência e compreensão nos tempos em que fiquei ausente da família para poder me dedicar ao mestrado.

Agradeço também ao caro professor Dr. José Renes Pinheiro pela orientação, pela motivação e grandes ensinamentos, principalmente pela confiança depositada, comprometimento e dedicação ao ensino e desenvolvimento do grupo de pesquisa.

Agradeço aos colegas de engenharia Nataniel Rigo, Lucas Machado e Vagner Maciel Cunha desejando que tenham sucesso em seus mestrados também.

Agradeço ao grande grupo GEPOC, professores, colegas e funcionários pelo apoio e comprometimento no geral em manterem a excelência e desempenho nas pesquisas e outros serviços prestados.

Agradeço a Universidade Federal de Santa Maria por disponibilizar estrutura e recursos para o ensino e a CAPES pelo apoio e controle do desempenho dos trabalhos.

RESUMO

CONVERSOR BUCK CHAVEADO-LINEAR: ESTUDO E DESENVOLVIMENTO

AUTOR: Everton Rosa
ORIENTADOR: Dr. José Renes Pinheiro

Nesta dissertação é apresentado um conversor fonte de tensão constituído por um conversor Buck e um amplificador linear conectados em paralelo. Esta configuração é denominada como conversor Chaveado-Linear e a característica principal deste conversor é que quando está operando em regime permanente, o conversor Buck, por se tratar de um conversor menos dissipativo, processa a maior parte da energia, e o amplificador linear, por ter banda de frequência maior e resposta rápida, regula e elimina as oscilações de tensão na saída. O benefício desta configuração é que ela combina os melhores recursos de ambos os conversores chaveado e linear. Além disso, o circuito apresentado neste trabalho pode eliminar a necessidade de um capacitor de saída, reduzindo filtro e elevando o tempo de vida útil do conversor. Outras características apresentadas incluem: resposta rápida a distúrbios de carga (para degrau de carga de 100%: tempo de estabilização menor que $2,0\mu\text{s}$, tempo de subida menor que 100ns), ondulação de tensão de saída nula, eficiência acima de 85% e alta fidelidade e confiabilidade do sinal de saída. Neste trabalho, também é apresentado uma análise deste conversor que tem como objetivo mostrar uma forma base de projeto para estudos futuros, apresentando na metodologia de projeto o equacionamento do conversor em regime permanente, análise dos circuitos do amplificador linear e do conversor chaveado, princípios que devem ser observados ao conectar as duas topologias em paralelo e a modelagem do controle para garantir os resultados. Finalizando com testes e resultados experimentais.

Palavras-chave: Híbrido. Resposta Rápida. Alta Fidelidade. Conversor. Chaveado-Linear.

ABSTRACT

SWITCHED-LINEAR BUCK CONVERTER: STUDY AND DEVELOPMENT

AUTHOR: Everton Rosa
ADVISOR: Dr. José Renes Pinheiro

In this dissertation is presented a voltage source converter consisting of a Buck converter and a linear amplifier connected in parallel. This configuration is called as a Switched-Linear converter and the main feature of this converter is that when it is operating in permanent regime, the Buck converter, because it is a less dissipative converter, processes most of the energy, and the Linear amplifier, for having higher frequency band and fast response, regulates and eliminates the voltage oscillations at the output. The benefit of this configuration is that it combines the best features of both switched and linear converters. In addition, the circuit presented in this work can eliminate the need for an output capacitor, reducing filter and elevating the lifespan of the converter. Other features include: fast response to load disturbances (for load step of 100%: stabilization time less than 2.0 μ s, risetime less than 100ns), null output voltage ripple, efficiency above 85% and high fidelity and output signal reliability. In this work, an analysis of this converter is also presented, which aims to show a project base form for future studies, presenting in the project methodology the equations of the converter in permanent regime, analysis of the circuits of the Linear amplifier and switched converter, principles that must be observed when connecting the two topologies in parallel and modeling the control to ensure the results. Finalizing with experimental tests and results.

Keywords: Hybrid. Fast Response. High Fidelity. Converter. Switched-Linear.

LISTA DE FIGURAS

Figura 1 - Limites de potência e frequência de semicondutores.	19
Figura 2 - Limites de potência e frequência de semicondutores estendidos.....	20
Figura 3 - Algumas estruturas híbridas.....	21
Figura 4 – Mancal de máquina elétrica isolado	23
Figura 5 – Amplificador Classe A versus conversor Buck	26
Figura 6 – Formas de onda Amplificador Classe A versus conversor Buck	26
Figura 7 – Amplificador Classe AB versus conversor Meia-Ponte	27
Figura 8 – Forma de onda amplificador Classe AB	28
Figura 9 – Amplificador Classe D versus conversor Meia-Ponte	29
Figura 10 – Amplificador Classe G versus conversor NPC.....	30
Figura 11 – Amplificador Classe H versus conversor MMC.....	31
Figura 12 – Configurações de associação de fontes	33
Figura 13 – Conversor Buck Intercalado	34
Figura 14 – Conversor Classe I	34
Figura 15 – Conversor Classe K.....	35
Figura 16 - Modelo de similaridade com fontes para os indutores e capacitores.	36
Figura 17 - Modelo de similaridade com fontes para as chaves semicondutoras.....	37
Figura 18 – Conversor modelo do protótipo.....	38
Figura 19 – Conversor Buck por similaridade com fontes.....	38
Figura 20 – Amplificador classe AB por similaridade com fontes	39
Figura 21 – Conversor protótipo por similaridade com fontes	39
Figura 22 – Modelo equivalente do conversor híbrido	41
Figura 23 – Formas de onda do conversor Híbrido	43
Figura 24 – Esboço do conversor protótipo.....	43
Figura 25 – Conversor em regime permanente.....	44
Figura 26 – Conversor no instante de desconexão ou redução de carga	45
Figura 27 – Conversor após a desconexão ou redução de carga	45
Figura 28 – Conversor no instante de um acréscimo de carga.....	46
Figura 29 – Conversor após um acréscimo de carga	47
Figura 30 – Híbrido com controle por histerese	47
Figura 31 – Híbrido com linear seguindo o chaveado	48
Figura 32 – Modelo simplificado do amplificador classe AB	50
Figura 33 – Diagrama do amplificador classe AB implementado	51
Figura 34 – Núcleo do indutor tipo EE.....	55
Figura 35 – Chopper MOSFET com carga indutiva	60
Figura 36 – Processo de comutação do MOSFET	61
Figura 37 – Grupos de elementos para cálculo das perdas	65
Figura 38 – Circuito de controle do conversor	67
Figura 39 - Diagrama de blocos da malha de controle.....	68
Figura 40 - Diagrama de blocos da malha de controle modificado.....	68
Figura 41 - Diagrama de blocos da malha de controle para análise	69

Figura 42 – Lugar das raízes da FT do conversor sem compensador	70
Figura 43 – Lugar das raízes da FT de malha fechada do conversor	71
Figura 44 – Protótipo	72
Figura 45 – Simulação regime permanente.	73
Figura 46 – Simulação de quando a carga é reduzida.....	74
Figura 47 – Simulação de quando a carga requer energia adicional.	75
Figura 48 - Simulação degrau de carga	75
Figura 49 - Detalhe da tensão de saída transitória.	76
Figura 50 – Formas de onda em regime permanente	77
Figura 51 - Transitório de carga de incremento de corrente	78
Figura 52 - Transitório de carga de redução de corrente	79
Figura 53 – Tensão quando há incremento de carga.....	80
Figura 54 – Tensão quando há redução de carga.	80
Figura 55 – Rendimento do conversor com 20% de carga	81
Figura 56 - Rendimento do conversor com 50% de carga	82
Figura 57 - Rendimento do conversor com aproximadamente 70% de carga.....	83

LISTA DE TABELAS

Tabela 1 – Parâmetros resumidos do protótipo.....	49
Tabela 2 – Dados de núcleos tipo EE.....	56
Tabela 3 – Características do protótipo	73

LISTA DE SÍMBOLOS

V_{POW}	Tensão de entrada do conversor
V_{out}	Tensão de saída do conversor
P_{out}	Potência de saída
f_{sw}	Frequência de comutação das chaves
P_{Linear}	Potência do amplificador linear em regime permanente
$Q1$	Transistores NPN de potência do amplificador
$Q2$	Transistores PNP de potência do amplificador
V_{BE}	Tensão base emissor do transistor
I_C	Corrente de coletor do transistor
h_{fe}	Ganho híbrido direto do transistor
V_{in}	Tensão de entrada do modelo de amplificador
I_B	Corrente de base do transistor
β_1	Ganho híbrido dos transistores Q1
β_2	Ganho híbrido dos transistores Q2
IE_1	Corrente dos emissores dos transistores
IE_2	Corrente dos emissores dos transistores
$R1$	Resistância de polarização
V_{min_reg}	Tensão mínima sobre os terminais do regulador
I_{reg}	Corrente máxima do regulador
I_{bias}	Corrente do ramo multiplicador de V_{BE}
V_{ce_Linear}	Tensão mínima entre coletor e emissor dos transistores
I_{Limit}	Corrente máxima de saída para região linear
R_s	Resistor de monitoração de corrente
$I_{totalLinear}$	Corrente total do linear drenada da fonte em regime permanente
R_Adj	Resistor de ajuste da tensão de referência de tensão
IR_Adj	Corrente no resistor de ajuste de referência de tensão
$losses_{V_{ref}}$	Perdas na amostra de tensão para o regulador TL431
$losses_{Q1Rs}$	Perdas no ramo do circuito do linear em condução
$losses_{Linear}$	Perdas no amplificador linear em regime permanente
$Losses_{comp}$	Perdas no resistor de polarização e multiplicador de VBE
$I_{medioLinear}$	Corrente média no amplificador linear
L	Indutor de filtro de saída do Buck
D	Razão cíclica de comutação das chaves
B_{max}	Densidade máxima de fluxo magnético
k_w	Fator de preenchimento da área da janela do núcleo
J	Densidade de corrente admissível
$A_e A_w$	Produto das áreas do núcleo
N	Número de espiras do enrolamento do indutor
l_g	Largura do entreferro do indutor
μ_0	Permeabilidade magnética do vácuo
$D_{max,cond}$	Diâmetro máximo do condutor de cobre do indutor
A_{cut}	Área mínima de cobre
N_{cond}	Número de condutores em paralelo

A_{cu}	Área da secção do condutor
l_{cu}	Comprimento total do enrolamento do indutor
ρ_{cu}	Resistividade do condutor de cobre
I_{outL}	Corrente total de saída do linear
I_{rmsL}	Corrente eficaz de saída do linear
$I_{fonteLinear}$	Corrente exigida da fonte do Linear
I_{max}	Corrente máxima de saída do conversor chaveado
$losses_{condução}$	Perdas em condução no chaveado
$losses_{com}$	Perdas com comutações
$R_{ds_{on}}$	Resistência entre dreno o Source do MOSFET
I_{Gon}	Corrente de gate quando liga a chave
I_{Goff}	Corrente de gate quando desliga a chave
U_{Dr}	Tensão de acionamento da chave
R_g	Resistor de gate
C_{GD1}	Capacitância entre Dreno e Gate em comutação
C_{GD2}	Capacitância entre Dreno e Gate em comutação
Q_{rr}	Carga de recuperação reversa
t_{fu1}	Tempo um para linearizar tempo de descida da chave
t_{fu2}	Tempo um para linearizar tempo de descida da chave
t_{fu}	Média dos tempos de descida da chave
$tru1$	Tempo um para linearizar tempo de subida da chave
$tru2$	Tempo um para linearizar tempo de subida da chave
tru	Média dos tempos de subida da chave
$E_{on}M$	Energia para ligar a chave
$E_{off}M$	Energia para desligar a chave
$E_{on}D$	Energia para recuperação do diodo
$P_{sw}MD$	Perdas com comutação da chave
P_{RL}	Perdas na resistência do enrolamento do indutor
R_L	Resistência do enrolamento do indutor
$Losses$	Perdas de energia do conversor Híbrido
$\eta\%$	Rendimento total do conversor
VD_1	Queda de tensão do diodo D1
VD_2	Queda de tensão do diodo D2
VD_3	Queda de tensão do diodo D3

SUMÁRIO

1	INTRODUÇÃO	15
1.1	CONSIDERAÇÕES GERAIS.....	15
1.2	MOTIVAÇÃO E JUSTIFICATIVA	16
1.3	OBJETIVOS	24
1.4	ORGANIZAÇÃO DO TRABALHO.....	24
2	REVISÃO BIBLIOGRÁFICA	25
2.1	CONSIDERAÇÕES GERAIS.....	25
2.2	TOPOLOGIAS DE CONVERSORES	25
2.3	ASSOCIAÇÕES DE FONTES	32
2.3.1	Elementos dos conversores	36
3	CONVERSOR CHAVEADO-LINEAR CONEXÃO FONTE DE TENSÃO PARALELO FONTE DE CORRENTE	41
3.1	CONSIDERAÇÕES GERAIS.....	41
3.2	PRINCÍPIO DE FUNCIONAMENTO.....	41
3.3	CONVERSOR HÍBRIDO	43
3.3.1	Etapas de Operação do Conversor Híbrido	44
3.3.2	Conversor Linear	49
3.3.3	Conversor Chaveado	54
3.3.4	Rendimento do Conversor Híbrido	58
3.4	MODELAGEM E CONTROLE.....	65
3.4.1	Controle de tensão.....	66
3.4.2	Controle de corrente.....	66
3.4.3	Projeto do compensador	69
4	RESULTADOS EXPERIMENTAIS	72
4.1	Especificações do protótipo.....	72
4.2	SIMULAÇÕES	73
4.2.1	Ensaio do protótipo.....	76
4.2.2	Regime permanente sem carga.....	76
4.2.3	Transitório de carga de incremento de corrente.....	77
4.2.4	Transitório de carga de redução de corrente	78
4.2.5	Tensão de saída quando em transitório de carga	79

5	CONCLUSÕES	84
5.1	PROPOSTA PARA TRABALHOS FUTUROS	85
5.2	PUBLICAÇÕES REALIZADAS	85
	ANEXO A – FOLHA DE DADOS DOS TRANSISTORES BJT.....	91
	ANEXO B – FOLHA DE DADOS DO REGULADOR DE TENSÃO.....	92
	ANEXO C – FOLHA DE DADOS DOS MOSFETs	93

1 INTRODUÇÃO

1.1 CONSIDERAÇÕES GERAIS

É possível dizer que o início da eletrônica de potência foi em 1902, quando Peter Cooper Hewitt inventou o retificador de arco em mercúrio de bulbo de vidro, no entanto, era um aparelho eletromecânico. O efeito termiônico foi patenteado por Thomas Edison em 1883 e John Fleming patenteou apenas uma válvula de diodo em 1905 (FLEMING, 1905). Robert Lien introduziu uma válvula tríodo em 1906 (LIEBEN, 1906) e Lee De Forest melhorou em 1907 (DE FOREST, 1907a) e (DE FOREST, 1907b). Naquele tempo, a válvula tríodo era a única opção para construir um aparelho completamente eletrônico e possível de controle. Após o desenvolvimento da válvula tríodo e suas variações, os sistemas eletrônicos de processamento de energia que foram desenvolvidos eram essencialmente formados por amplificadores lineares, Classe A e B utilizados em áudio, telégrafo, telefonia e sistemas de rádio. Esses amplificadores foram produzidos e analisados por muitos autores, como (J. R., 1933) e (BARTON, 1932). Porém, não se tornou ideal para projetos de conversores de potência devido à alta tensão de operação quando em condução.

Nos anos 30, (LILIENFELD, 1925) patenteou o princípio dos Transistores de Efeito de Campo, no entanto, o setor industrial não investiu nesta ideia. Em dezembro de 1947, John Bardeen e Walter Houser Brattain inventaram o Transistor Bipolar (ARNS, 1998) e a área de conversores de potência obteve acesso a um dispositivo que poderia funcionar de forma semelhante a uma chave, reduzindo então a alta tensão de operação quando em condução. Um outro dispositivo, denominado tiristor, foi proposto por William Shockley em 1950, e em 1956 uma equipe de engenheiros da General Electric, liderada por Gordon Hall, desenvolveu este componente. Com a utilização dos tiristores e com o desenvolvimento das novas estruturas, nos anos seguintes muitos trabalhos sobre conversores chaveados foram publicados (BEDFORD, B. D.; HOFT, R. G., 1964) e (GYUGYI, L.; PELLY, B. R., 1976). Os engenheiros então, começaram a estudar projetos de conversores lineares e chaveados, os lineares para aplicações em áudio ou em rádio frequência devido a sua dinâmica de resposta e os chaveados à conversão de energia devido a sua alta eficiência relacionada a baixa tensão de operação quando em condução.

Se por um lado a eficiência é comprometida nos lineares, por outro lado a dinâmica é comprometida nos chaveados devido a existência de um filtro de saída em sua estrutura, limitando sua resposta dinâmica a máxima frequência de chaveamento empregada (BELTRAME, 2012). Na década de 1970, a indústria percebeu que o MOSFET *Metal-Oxide-Semiconductor Field-Effect-Transistor* (Transistor de Efeito de Campo com Semicondutor e Isolação de Oxido-Metal) poderia ser integrado em um processo simples, resultando em mais transistores encapsulados em um único dispositivo. Os dispositivos de potência chamados de MOSFET, beneficiaram os avanços, e a frequência de operação dos conversores chaveados aumentou significativamente melhorando resposta dinâmica dos conversores chaveados. Nos anos seguintes, a indústria da eletrônica de potência descobriu diferentes dispositivos que poderiam operar em frequências mais elevadas, em seguida novos conversores foram produzidos e apresentaram melhores respostas dinâmicas, eficiência e maior densidade de energia.

Os pesquisadores, motivados pelo aparecimento destes novos dispositivos, publicaram também artigos sobre estruturas que empregam comutação suave, conversores com circuitos auxiliares ou ressonantes, conversores de dois, três ou multiníveis, conversores de frequência constante ou variáveis, conversores de corrente ou controlados por tensão, dentre outros (BOSE, 2005). Com esse avanço, percebeu-se a possibilidade de unir conversores chaveados e lineares, e as classes D, E, F, G, H, I, J e K foram desenvolvidos mantendo a alta qualidade e fidelidade, mas essencialmente buscaram aumentar a eficiência nos amplificadores lineares.

A união destes conversores chaveados com lineares é o que pode ser denominado como conversores híbridos. Esses conversores trabalham com dois circuitos no estágio de saída: o de potência composto por conversor chaveado processando a parcela mais significativa da energia (maiores níveis de tensão e/ou corrente) e o de correção com transistores operando na região linear e regulando o sinal de saída (amplificador linear), compensando a diferença entre o sinal de referência e a forma de onda sintetizada pelo conversor chaveado. Garantindo assim, alta fidelidade e alta banda-passante à forma de onda de saída do conversor híbrido.

1.2 MOTIVAÇÃO E JUSTIFICATIVA

Como pode ser visto, o desenvolvimento tecnológico, demonstra que o semicondutor liderou a evolução da área de eletrônica de potência. À medida que as

válvulas e transistores foram propostos, pesquisadores aprimoravam circuitos para controle e conversão de energia entre sistemas. No entanto, a área dos conversores chaveados cresceu mais que a dos conversores lineares. E mesmo já existindo conversores híbridos com a união dos conversores chaveados e lineares, o cenário atual mostra que estratégias alternativas, utilizando estruturas híbridas, frequentemente não são exploradas ou aprofundadas em sua análise, poucos são os pesquisadores que conhecem as duas áreas e exploram as melhores características naturais de cada estrutura principalmente ambas em conjunto (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017a).

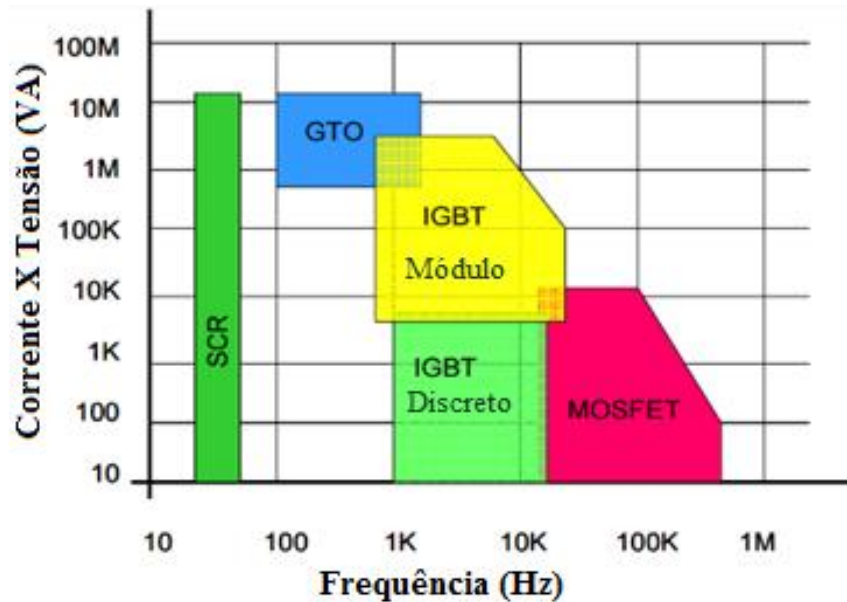
Geralmente, os conversores lineares e os chaveados, são semelhantes em seu desenvolvimento e são capazes de gerenciar e/ou produzir os mesmos sinais (contínuos ou alternados em baixas ou médias frequências), sendo que para os conversores lineares ocorre de forma dissipativa (desvantagem no caso de conversores de alta potência), enquanto os conversores chaveados com baixa dissipação, mas com resposta dinâmica limitada (desvantagem nos caso de alta dinâmica de carga). Como exemplo, os conversores lineares ou reguladores lineares (padrão clássico NPN - ou nMOS - topologias e LDO) são estruturas amplamente utilizadas em fontes de energia há décadas, para baixas ou médias correntes (GARCÍA, HERMINEO MARTÍNEZ; CONESA, A., 2007). Então porque utilizar um conversor linear? Estes conversores tem vantagens que levam ao seu uso, como alta banda passante (resposta dinâmica), sinal de saída sem ruídos, podem ser integrados em um único componente ou a simplicidade de implementação. E porque não utilizar o conversor linear? Apesar dessas vantagens, não são recomendados em alguns sistemas de processamento de energia em alta potência, devido a baixa eficiência e alta dissipação de energia (GARCÍA, HERMINEO MARTÍNEZ; CONESA, A., 2007). Neste caso de alta potência conversores chaveados apresentam algumas vantagens em relação aos lineares, como eficiência elevada e maior potência por volume do conversor, devido a combinarem tensão e corrente nas chaves. Ora quando a chave está ligada, a tensão é mínima e a corrente é máxima e outrora quando a chave estiver desligada a corrente é nula e a tensão é máxima. No entanto a natureza intrínseca comutada desses conversores produz ondulações na tensão de saída e interferências eletromagnéticas conduzidas ou irradiadas produzidas pelos chaveamentos principalmente em maiores frequências. Essas desvantagens dos chaveados desafiam os projetistas nos projetos de filtros, na modelagem e controle dos conversores e na elaboração de topologias para

reduzir ruídos (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES;, 2017b).

O uso de conversores híbridos possibilita ampliar as vantagens individuais de cada topologia, lineares e chaveados. Além disso, algumas das desvantagens acima mencionadas são minimizadas, como, por exemplo, a baixa eficiência e a alta dissipação de energia nos reguladores lineares, ou a complexidade no projeto dos filtros e controle para se ter uma resposta rápida à dinâmica da carga e baixa interferências eletromagnéticas devido a alta frequência de chaveamento (GARCÍA, HERMINEO MARTÍNEZ; CONESA, A., 2007). Os conversores híbridos ou Chaveado-Linear têm por objetivo, alcançar alta fidelidade de sinal sintetizado, resposta dinâmica rápida, interferências eletromagnéticas muito baixas e alta eficiência. Nas estruturas híbridas, o conversor linear é colocado em uma configuração que cancela o ruído na conexão com a carga, enquanto os conversores chaveados gerenciam a potência dissipada sobre o conversor linear, controlando a tensão ou a corrente sobre ele (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES;, 2017c).

Seguindo o conceito da evolução dos semicondutores e dos conversores, é possível identificar no mercado atual a utilização das tecnologias e suas aplicações. Na Figura 1, apresenta o gráfico obtido na referência (HOWER, P. L.; PENDHARKAR, S.; EFLAND, T., 2010), onde a faixa de operação em potência e frequência dos semicondutores discretos são apresentadas.

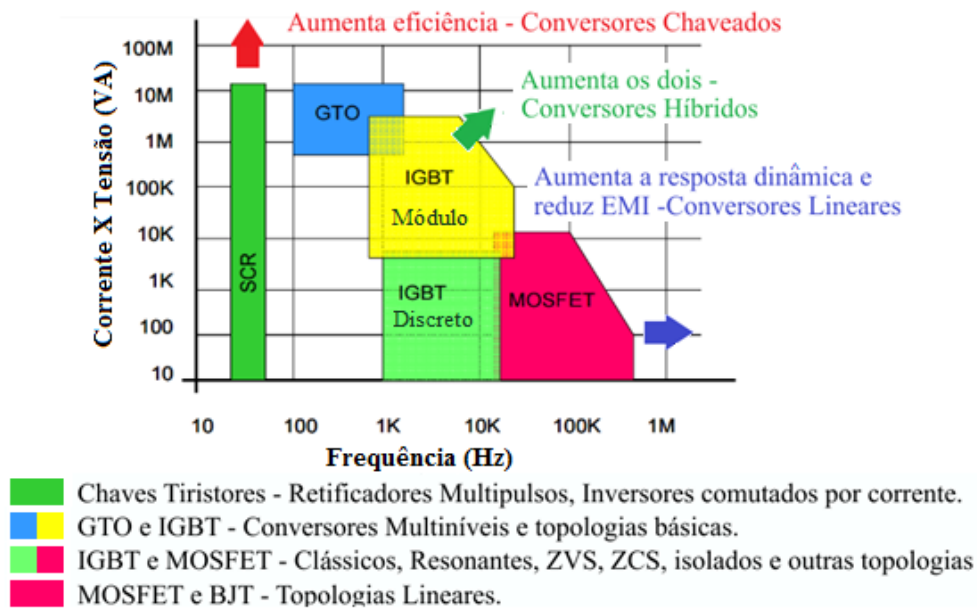
Figura 1 - Limites de potência e frequência de semicondutores.



Fonte: (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES;, 2017b)

Enquanto a seta verde indica que para melhorar ambos os parâmetros, ou seja, conversores que processam grandes potências e que necessitem de resposta tanto para sintetizar variações de sinais de entrada ou grandes perturbações de carga as topologias híbridas que empregam os conversores lineares e chaveados tendem a ser a melhor opção pra estes casos. Na Figura 2 os indicadores situam as tecnologias envolvidas nas áreas de conversores. Ela apresenta as principais topologias utilizadas e os principais tipos de chaves. As potências e frequências de operação são aproximadas. A seta vermelha indica que para aumentar a potência, a eficiência deve ser aumentada, por esse motivo os conversores chaveados são adequados e quanto maior a potência, menor a frequência de operação das chaves. A seta azul indica que para melhorar a resposta dinâmica ou aumentar a resposta em frequência para sinais sintetizados, conversores lineares são mais adequados.

Figura 2 - Limites de potência e frequência de semicondutores estendidos.



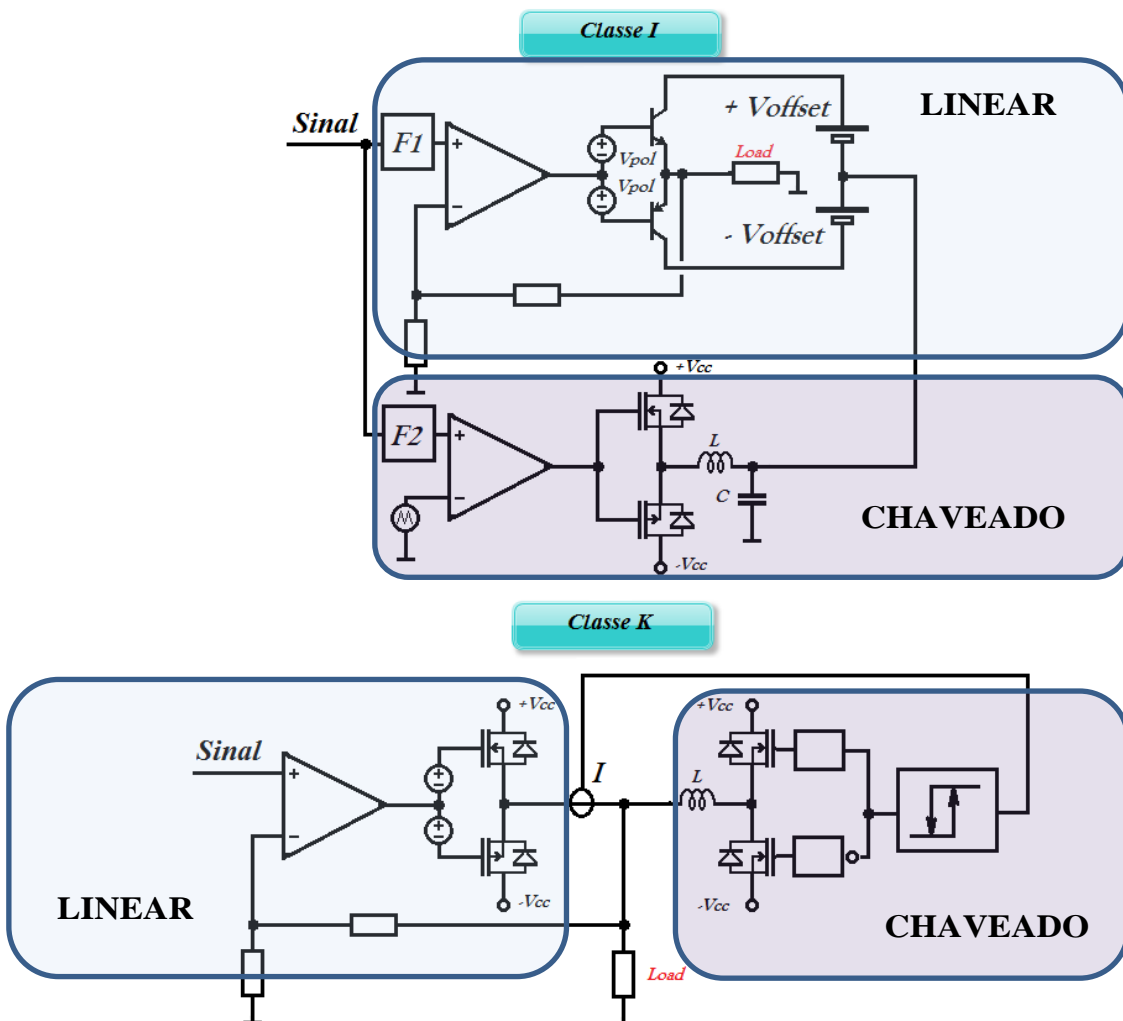
Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017b)

É possível identificar estruturas híbridas empregadas e existentes no mercado, onde a sua utilização melhora a eficiência do equipamento. Por exemplo, os amplificadores Classe G são empregados nos sistemas de áudio. Estes amplificadores são conversores híbridos que utilizam o nível do sinal de saída mais próximo para definir o conjunto de semicondutores que irá realizar a amplificação. Eles são empregados de maneira a melhorar a eficiência e a resposta dinâmica do sistema. Existem outros amplificadores híbridos, como mostrado na Figura 3, classe I e K e outras aplicações na indústria que poderiam ser citadas como estruturas híbridas, também apresentadas em outras literaturas como em (BELTRAME, R. C.; DA SILVA MARTINS, M. L.; RECH, C.; HEY, H. L., 2011) e (GONG, G.; HASSLER, D.; KOLAR, J., 2011).

No classe I os conversores são conectados em série e são alimentados por fontes simétricas. O chaveado está sendo controlado por histerese e a tensão de saída do filtro do chaveado apresenta oscilações. A saída do chaveado é conectada na fonte do linear e somada a dois níveis de tensão simétricos, que alimentam o canal de saída do linear. Esses dois níveis de tensão são baixos o suficiente para compensar as oscilações de tensão da saída do chaveado. O linear está em malha fechada através dos resistores

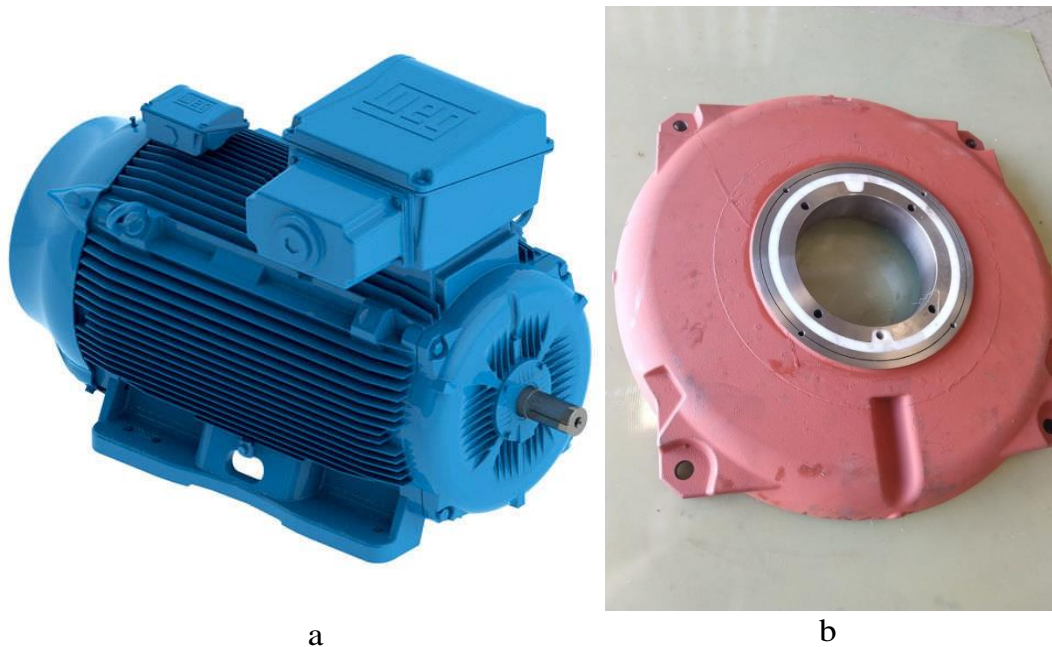
conectados ao amplificador operacional, garantindo que a tensão de saída seja igual ao sinal de entrada vezes um ganho. $F1$ e $F2$ são funções para ajustes de proporcionalidade dos circuitos. No caso do classe K os conversores estão conectados em paralelo, suas fontes de alimentação são iguais, os controles dos conversores são os mesmos que o classe I, porém o linear absorve a oscilação de corrente da saída do chaveado para garantir que a tensão de saída seja igual ao sinal de entrada vezes o ganho. No classe I o amplificador linear processa toda corrente da carga, mas com baixa tensão. E o classe K o amplificador processa somente a corrente de ondulação do chaveado, porém com toda tensão de alimentação do conversor.

Figura 3 - Algumas estruturas híbridas.



Para o mercado atual, em sistemas que exigem especificações de projeto como: alta variação (dinâmica) da corrente de saída, altos níveis de corrente de saída exigidos pela carga e baixa ondulação de corrente e tensão de saída esses conversores híbridos são ideais (GARCÍA, 2015). Por exemplo, em sistemas de imagiologia baseados nos fenômenos de ressonância magnética nuclear (RMN) uma das partes importantes destes sistemas é a fonte que supre energia para as bobinas que geram os campos magnéticos. As fontes são amplificadores lineares com alta fidelidade de sinal e resposta dinâmica rápida. Se estes requisitos não forem cumpridos, haverá distorções nas imagens resultantes (WEIS, JAN; BUDINSKY, LUBOS; KRÍZIK, MIROSLAV;, 1992). Ainda em sistemas de imagiologia, mas com uma técnica aplicada para estudo de materiais e ensaios com pequenas amostras, existe também a técnica chamada de Ressonância Magnética Nuclear de Ciclo de Campo Rápido. Nesta técnica, as bobinas que geram o campo magnético para o ensaio, são alimentadas por amplificadores lineares, com alta taxa de resposta dinâmica, capazes de sintetizar sinais que vão de 0 à 300A em 1ms, com baixíssima ondulação de corrente, entretanto com baixo rendimento, em torno de 50% (SATHEESH, V.; GALKIN, A.; SYKORA, S.; FERRANTE, GIANNI;, 2004) e (FERRANTE, GIANNI; SYKORA, STANISLAV;, 2004), para esta aplicação, conversores híbridos tem resposta dinâmica e com melhor eficiência, em torno de 85% (GARCÍA, 2015). Além dessas aplicações, em acionamentos de máquinas elétricas, os sinais de alta frequência na saída dos conversores podem circular para o aterramento, via capacitâncias existentes entre enrolamentos e carcaça (WEG Equipamentos Elétricos S.A., 2009). A corrente em alta frequência flui através dos mancais da máquina, danificando-os. Na Figura 4 é apresentado uma tampa de uma máquina elétrica onde o mancal é isolado com cerâmica, para evitar que essa corrente em alta frequência circule. Conversores Híbridos podem sintetizar sinais sem ruídos de alta frequência evitando a degradação dos rolamentos.

Figura 4 – Mancal de máquina elétrica isolado



Fonte: (WEG Equipamentos Elétricos S.A., 2009) a) motor elétrico; b) Tampa traseira do motor elétrico com mancal isolado

O fato é que, para implementar um conversor chaveado Buck sem ondulações de alta frequência de tensão na saída, é necessário aumentar o capacitor de filtro. Com o aumento do capacitor de filtro o conversor se torna lento na partida ou lento para responder às variações de sinais a serem sintetizados. E substituindo o Buck por um amplificador linear a resposta a variações de carga ou sinais sintetizados são solucionados, porém a eficiência é comprometida. Sendo assim, a associação de um Buck com um amplificador linear em uma única topologia, possibilita a implementação de um conversor com rápida resposta à variações de carga ou à sinais sintetizados, mantendo uma boa eficiência (GONG, G.; HASSLER, D.; KOLAR, J., 2011) e (DA SILVA, G. S.; BELTRAME, R. C.; SCHUCH, L.; RECH, C., 2015). Outro aspecto que motivou o estudo e desenvolvimento deste conversor é a possibilidade de redução dos filtros de saída em especial nas associações em paralelo onde o capacitor de filtro do conversor Buck pode ser suprimido (CHUNG, H. S.; WANG, H.; BLAABJERG, F.; PECHT, M., 2016).

1.3 OBJETIVOS

O objetivo desta dissertação é apresentar o estudo e desenvolvimento de um conversor híbrido Chaveado-Linear como fonte CC - CC. Este conversor é uma associação em paralelo de um conversor Buck síncrono e um amplificador linear classe AB, com rápida resposta as necessidades de variação de corrente de saída, bem como fidelidade do sinal de entrada em relação à saída.

Dentre os objetivos estão os seguintes:

- Apresentar os conceitos relacionados a associação de conversores.
- Apresentar a estrutura do amplificador linear e seus circuitos de polarização e interconexão com o conversor Buck.
- Apresentar as equações de projeto e cálculo das potências de entrada, saída e dissipadas pelo conversor híbrido em regime permanente.
- Apresentar o método de controle para o conversor Buck

1.4 ORGANIZAÇÃO DO TRABALHO

A dissertação está organizada da seguinte forma: Capítulo 1 apresenta uma visão histórica da eletrônica de potência com relação as tecnologias de componentes desenvolvidos e a influência dos mesmos na evolução dos amplificadores e conversores.

No Capítulo 2 é apresentado uma revisão bibliográfica acerca de algumas topologias de amplificadores lineares e conversores chaveados, abordando as suas semelhanças entre eles e relacionando-os como fontes de tensão e corrente para análise de associações híbridas.

No Capítulo 3 é apresentado o conversor em estudo e feita uma análise em regime permanente equacionando tensões, correntes e potências do circuito, projeto do indutor e modelagem do controle.

No Capítulo 4 são apresentados os resultados experimentais e algumas considerações sobre o estudo desenvolvido nesta dissertação.

2 REVISÃO BIBLIOGRÁFICA

2.1 CONSIDERAÇÕES GERAIS

Neste capítulo será apresentado um breve histórico abordando a relação entre amplificadores lineares e chaveados, bem como a evolução das topologias de circuitos, conversores híbridos e alguns critérios e regras para associação de conversores em uma única topologia.

2.2 TOPOLOGIAS DE CONVERSORES

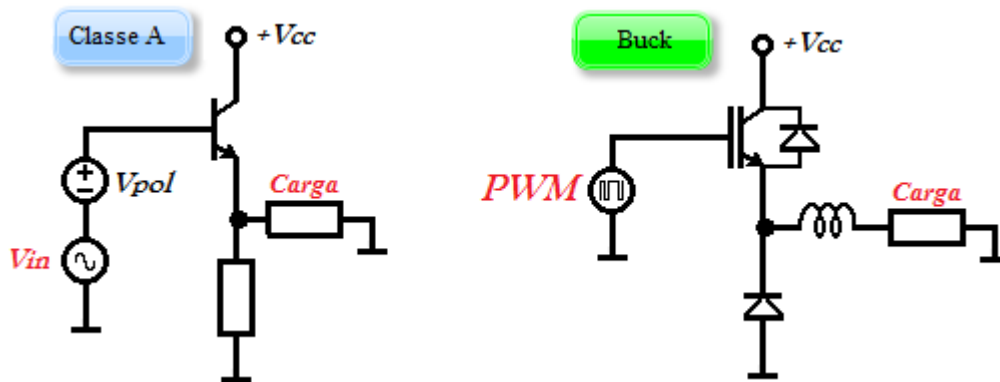
Desde os anos 60, várias topologias de conversores, chaveados e lineares foram propostos, diversas configurações foram avaliadas e modelos foram apresentados. Cada uma destas topologias apresenta seus méritos e limitações para uma dada aplicação (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d).

E como citado no capítulo anterior (Seção 1.2), o desenvolvimento destas topologias, tanto conversores lineares como chaveados são semelhantes. Sendo assim, podemos traçar um comparativo mostrando a evolução das topologias, observar a técnica utilizada em busca de melhores conversores e identificar as topologias híbridas já existentes.

Na Figura 5 observa-se que nos conversores Classe A e Buck, a topologia apresentada é similar. O conversor Buck produz um sinal de saída de forma eficiente, mas com ondulação e largura de banda limitada, enquanto o amplificador linear é dissipativo, mas com excelente sinal de saída e largura de banda ampla.

Um aspecto importante a ser observado nestas topologias e nas demais que serão apresentadas, é a questão de que, para melhorar a eficiência dos conversores a técnica aplicada é combinar a tensão e corrente nos dispositivos e circuitos de potência dos conversores. Por exemplo: no amplificador Classe A, ele é dissipativo pois a queda de tensão sobre a chave é a diferença da tensão da fonte e da carga continuamente e com toda corrente de carga Figura 6a; no Buck, a chave opera de forma pulsante, ora tem tensão total da fonte sobre a chave, mas não tem corrente e outrora tem corrente, mas a tensão é a mínima de condução da chave Figura 6b.

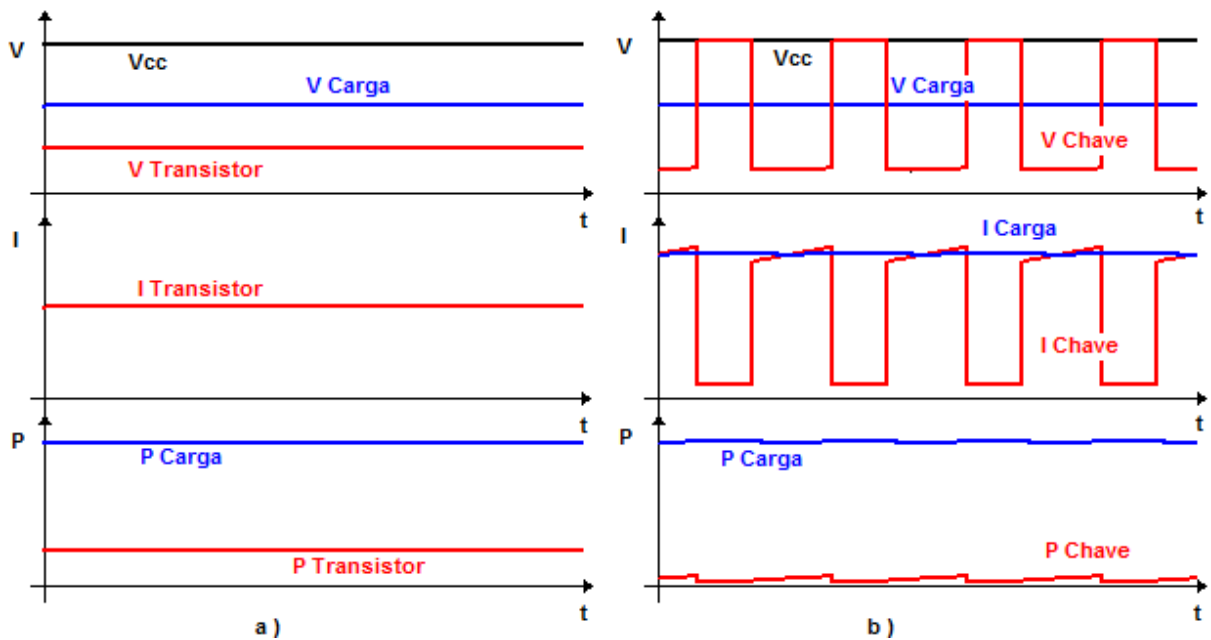
Figura 5 – Amplificador Classe A versus conversor Buck



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES;, 2017c)

Ou seja, no chaveado não há um produto constante entre tensão e corrente máxima para dissipar potência como no linear. Essas grandezas são combinadas, enquanto uma está em nível máximo a outra está no seu mínimo valor.

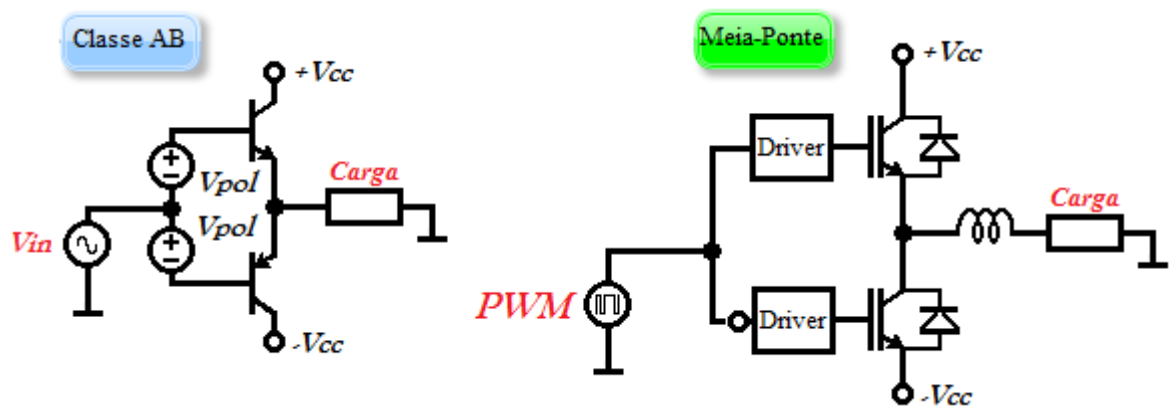
Figura 6 – Formas de onda Amplificador Classe A versus conversor Buck



Fonte: Autor

Os amplificadores Classe AB e conversores Meia-Ponte (Half-Bridge), apresentados na Figura 7, são versões melhoradas dos amplificadores Classe A e conversores Buck, respectivamente. Eles possibilitam níveis mais altos de energia com mais eficiência. Contudo, eles são semelhantes e foram propostos para atingir os mesmos objetivos aumentando a potência de saída e a eficiência do sistema.

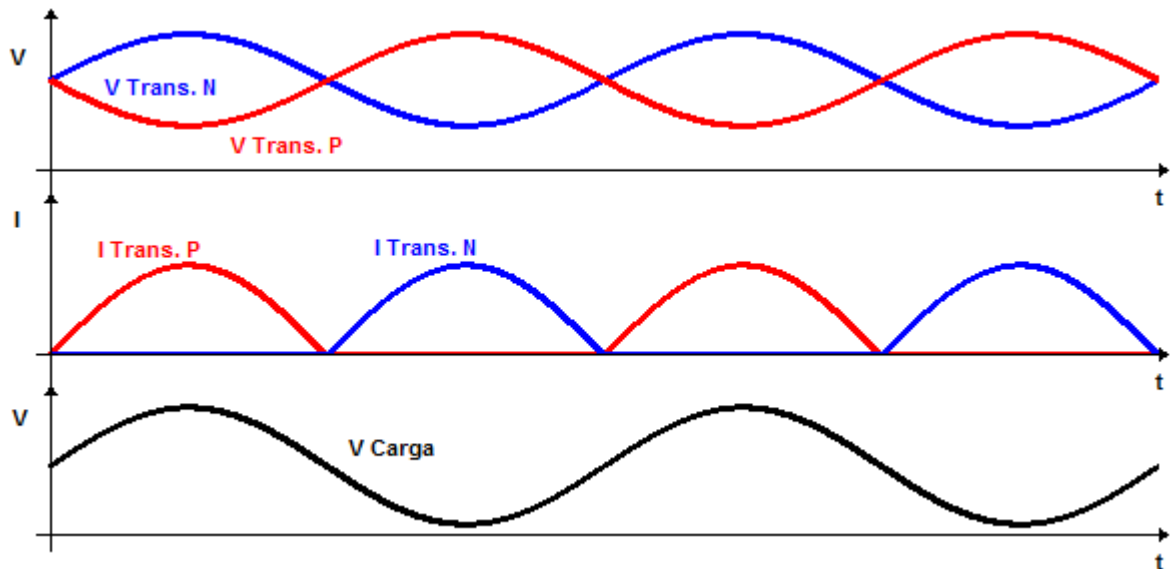
Figura 7 – Amplificador Classe AB versus conversor Meia-Ponte



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES;, 2017c)

O Classe AB em sinais alternados, cada transistor opera com toda a corrente em metade do ciclo do sinal sintetizado. Diferente do classe A que existe apenas um transistor e opera em todo ciclo. No classe AB, seguindo a técnica de reduzir tensões e correntes nos dispositivos, o tempo de tensão e corrente com valores elevados em cada transistor é reduzido Figura 8. Consequentemente diminui potência dissipada e aumenta a eficiência.

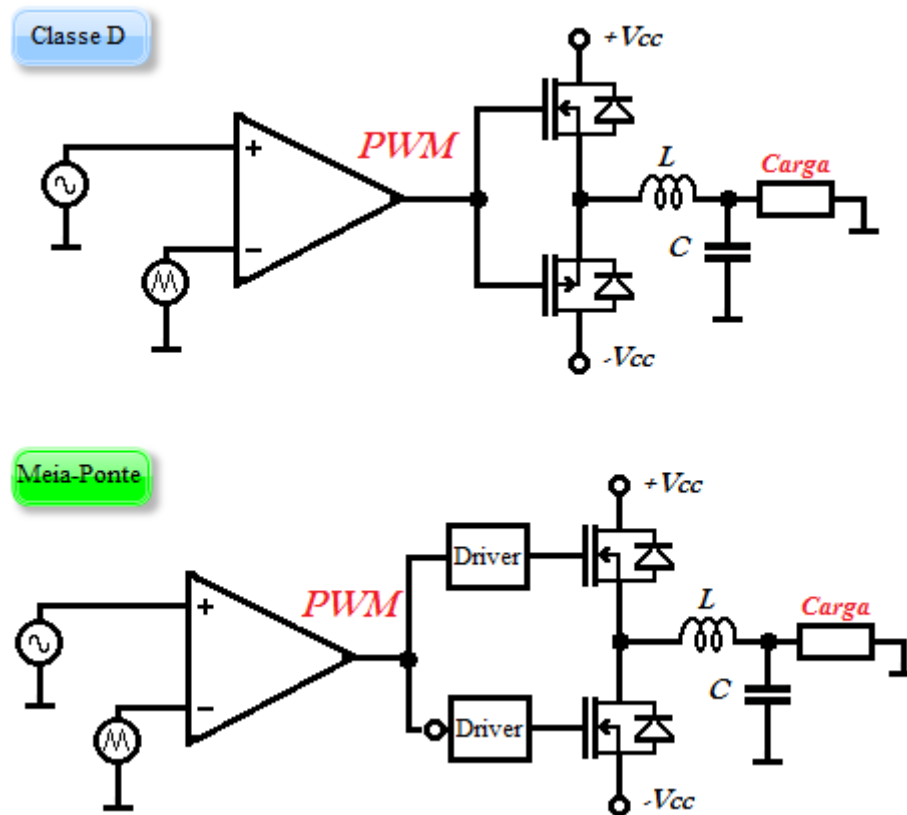
Figura 8 – Forma de onda amplificador Classe AB



Fonte: Autor

Os amplificadores Classe D não são lineares e sim chaveados idênticos aos conversores de Meia-Ponte (Half-Bridge), diferenciam apenas nos dispositivos de controle. No Classe D as chaves são complementares e o acionamento das mesmas seguem o conceito dos amplificadores lineares, com circuito de polarização, mas operando na região de corte e saturação. No Meia-Ponte as chaves não são complementares e necessitam de um circuito específico de acionamento e controle, “*Driver*” conforme apresentado na Figura 9. Nesta topologia de amplificador Classe D já se observa a tendência natural de usufruir das melhores características de cada tecnologia.

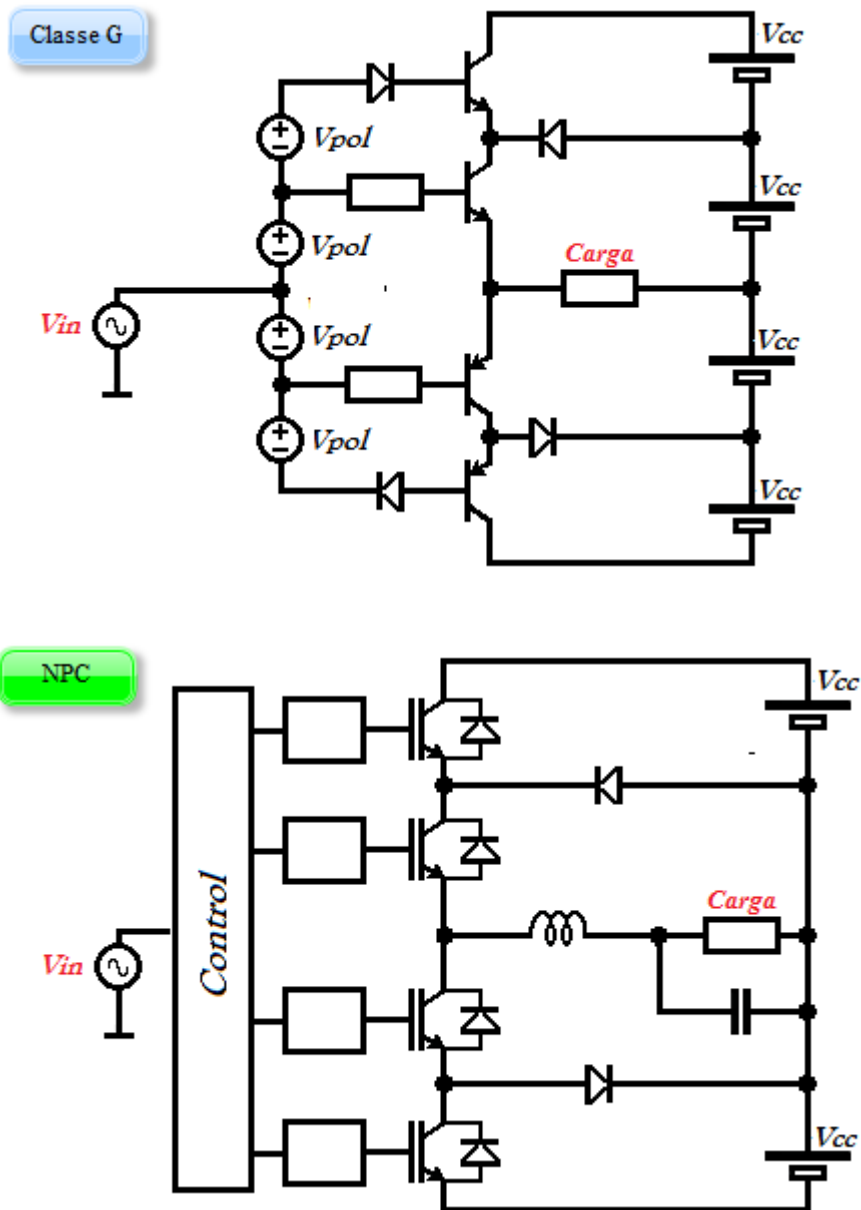
Figura 9 – Amplificador Classe D versus conversor Meia-Ponte



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES;, 2017c)

O amplificador Classe G, utiliza em sua estrutura um amplificador Classe AB no centro e transistores externos, que quando o nível de saída é alto, o amplificador Classe AB está saturado e os transistores externos passam a funcionar como amplificador distribuindo a potência dissipada. Este conversor aumenta significativamente a eficiência em comparação com os amplificadores Classe AB. Da mesma forma, o NPC (Neutral-Point-Clamped Converter) altera o nível de tensão de saída de um conversor Meia-Ponte, reduzindo o ruído de saída e distribuindo a energia dissipada entre dispositivos. Estes conversores são semelhantes e o Classe G emprega o conceito de topologia híbrida, com o propósito de aumentar a eficiência, qualidade de sinal sintetizado e potência. A Figura 10 apresenta as duas topologias.

Figura 10 – Amplificador Classe G versus conversor NPC

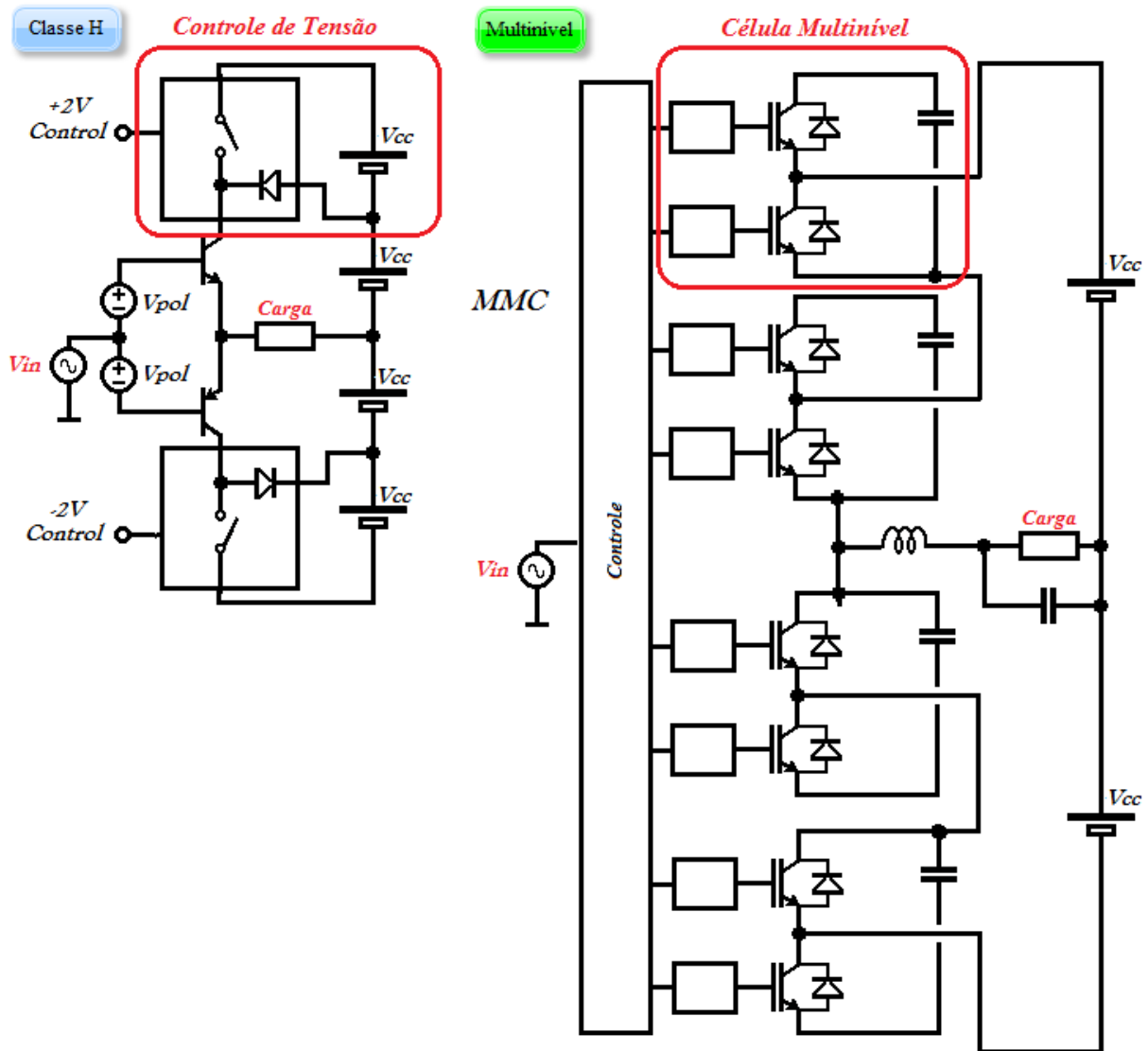


Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES;, 2017c)

O amplificador Classe H é um avanço no que diz respeito a topologia híbrida, ele usa chaves para aumentar o nível de tensão no amplificador linear, como se adicionasse fontes de tensão em série. Do mesmo modo, o conversor MMC (Modular Multilevel Cell) usa células multinível que em série, aumentam o nível de tensão na saída. Os objetivos de cada conversor são semelhantes, aumentar a tensão e os níveis

de potência melhorando a eficiência. As semelhanças entre as topologias, podem ser observadas na Figura 11.

Figura 11 – Amplificador Classe H versus conversor MMC



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017c)

As Classes G e H podem ser classificadas como um amplificador híbrido ou, Chaveado-Linear, porque possuem dispositivos ou etapas que funcionam como chaves para modificar o nível de potência na saída e possuem dispositivos ou estágios lineares. Nestes amplificadores os autores buscam reduzir as perdas nos transistores, alterando a combinação de tensão e corrente sobre eles de acordo com o sinal sintetizado. Ou

seja, reduzindo o nível de tensão sobre o par de transistores do canal de saída do amplificador, para uma dada potência de saída. Essa técnica é possível com a inserção de chaves que comutam associando fontes de tensão com as fontes de alimentação do canal de saída do amplificador. Para os conversores chaveados, multiníveis por exemplo, a técnica é semelhante e cada célula é similar a uma fonte, que são associadas em série ou não, conforme o controle das chaves, alterando o nível de potência na saída do conversor.

Nestas topologias apresentadas classe G, H e multinível. Pode ser observado que a técnica de combinar tensão e corrente sobre os transistores ou chaves evoluiu para associações de fontes, possibilitando a realização de conversores de potências mais elevadas.

2.3 ASSOCIAÇÕES DE FONTES

Os conversores e amplificadores, pelo fato de processarem energia, podem ser definidos como fontes de tensão ou corrente. E as associações de conversores (Chaveado-Linear) são similares a associação de fontes, sendo assim, podem ser analisados desta forma, modelando-os como fontes.

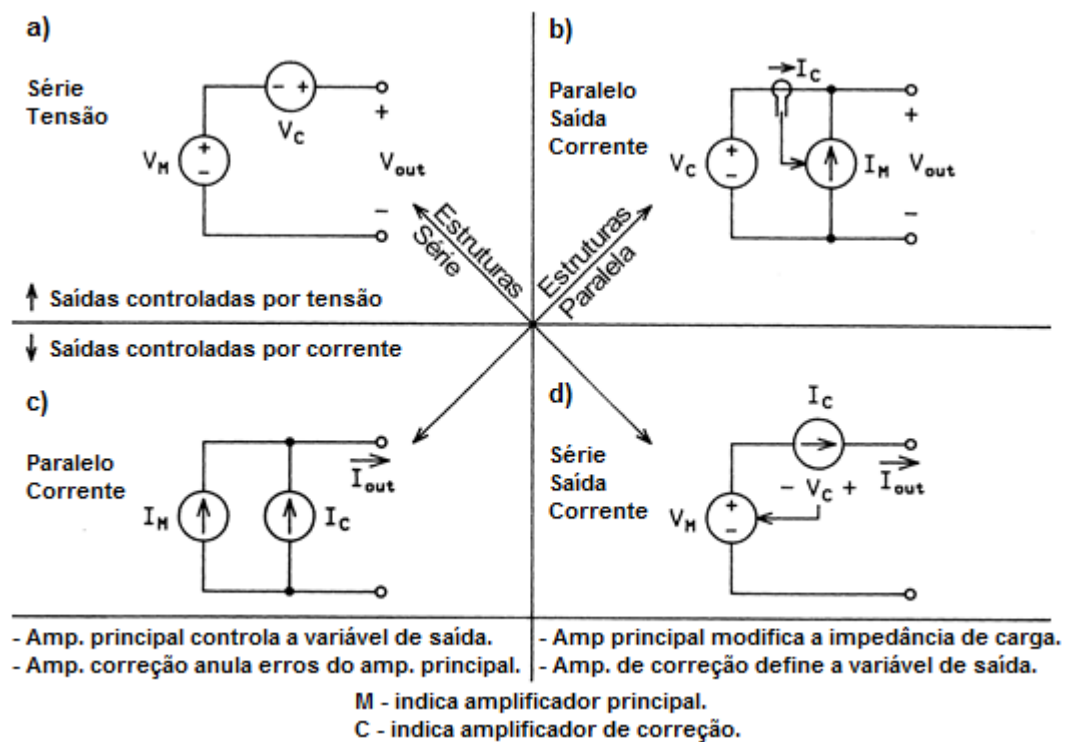
Associar fontes de tensão ou corrente permite aumentar a capacidade de fornecimento de energia ou potência, melhorar a qualidade do sinal fornecido ou ainda limitar sinais indesejados, como visto anteriormente na evolução dos conversores. As configurações de associação de fontes ou topologias híbridas podem ser classificadas em quatro tipos base, conforme mostrado na Figura 12, elas são compostas por uma fonte principal que fornece a maior parte da potência de saída e uma fonte de correção que aumenta a qualidade da forma de onda de saída sem fornecer uma potência de saída significativa (YUNDT, 1986).

A metade de cima da Figura 12 mostra os conversores com topologia em saída de tensão enquanto a parte de baixo da Figura 12 apresenta configurações com saída em corrente.

Para configuração série de fontes de tensão ou paralelo de fontes de corrente, não apresentam restrição alguma em relação a amplitude, frequência ou defasagem. O circuito equivalente resulta em uma única fonte de tensão ou corrente respectivamente, cuja os parâmetros são o somatório das amplitudes, defasagens e polaridade das fontes associadas. Já na configuração série de tensão e corrente, as fontes devem apresentar a

mesma corrente em qualquer instante de tempo. E na configuração paralelo de tensão e corrente a restrição passa a ser tensão que deve ser a mesma em qualquer instante de tempo (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d).

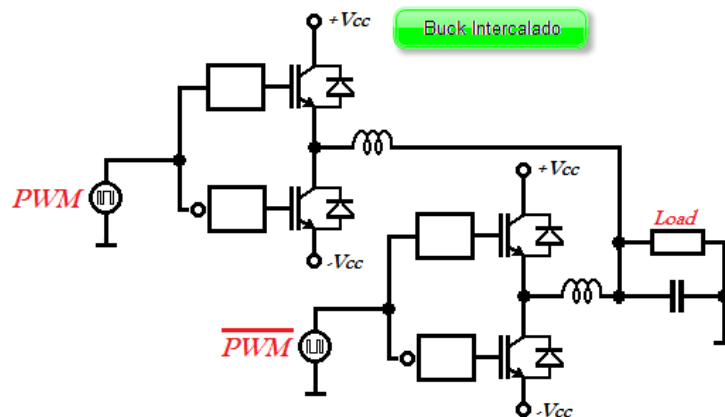
Figura 12 – Configurações de associação de fontes



Fonte: Adaptado de (YUNDT, 1983)

Dentre estas quatro configurações, pode ser citado que: os amplificadores classe H e os conversores Multinível MMC, são exemplos de fontes de tensão em série, conforme apresentados anteriormente (Seção 2.2). E o Conversor Buck Intercalado, Figura 13, são fontes de corrente em paralelo, devido à característica de saída chaveada com um filtro indutivo em cada Buck.

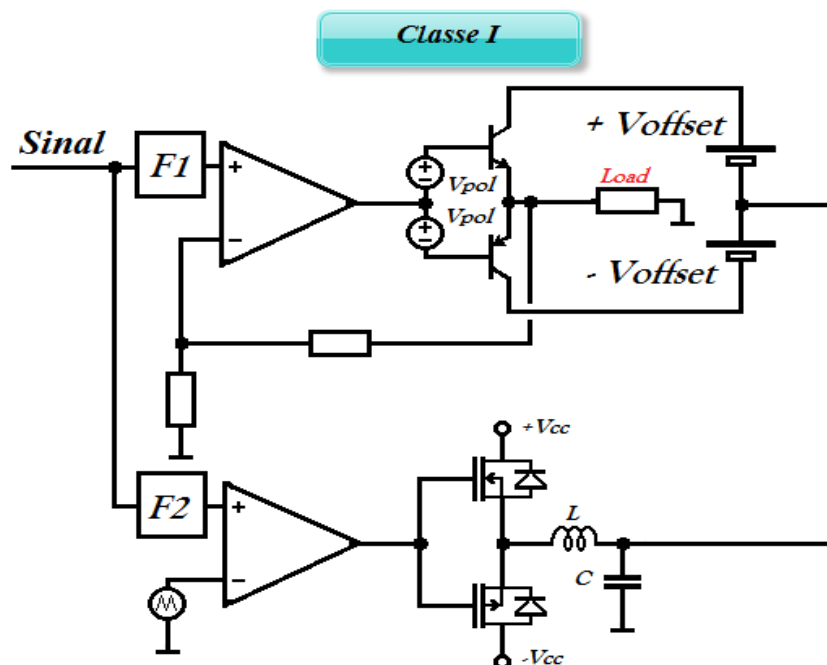
Figura 13 – Conversor Buck Intercalado



Fonte: (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017a)

Os conversores Classe I, Figura 14, fontes de tensão e corrente em série. Buck com filtro de saída conectado em série com os coletores dos transistores do amplificador linear.

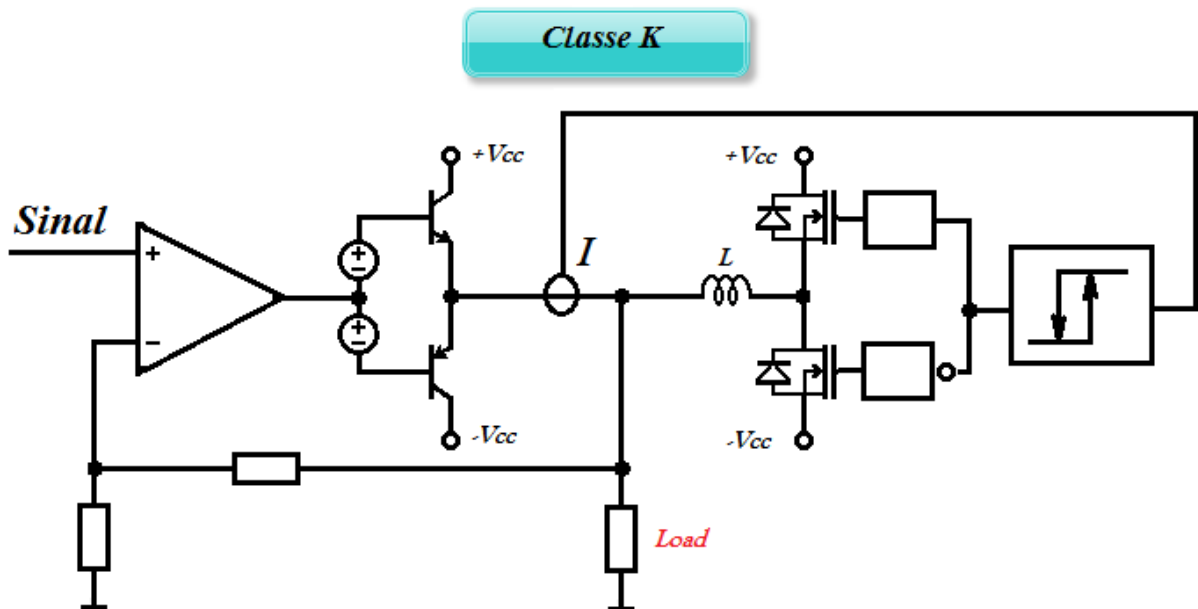
Figura 14 – Conversor Classe I



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017a)

E o conversor Classe K, Figura 15 são como fontes de tensão e corrente em paralelo. Neste o filtro de saída do conversor Buck é apenas indutivo, caracterizando uma fonte de corrente conectada nos emissores dos transistores do amplificador linear. O amplificador linear garante a tensão de saída absorvendo as oscilações de correntes do conversor Buck.

Figura 15 – Conversor Classe K



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017a)

Para se atingir eficiência e qualidade de sinal sintetizado associando fontes, deve ser observado a melhor característica de cada topologia, ou seja, considerando que a fonte principal deve suprir a maior parte da potência, é natural que seja uma fonte chaveada, enquanto a fonte de correção, por corrigir imperfeições no sinal sintetizado e atender dinâmicas de carga, deve ser constituído de fontes lineares. Levando em conta que fontes lineares são naturalmente dissipativas, os parâmetros tensão e corrente nesta fonte devem ser minimizados ou combinados de forma que, em máxima tensão de alimentação a corrente deve ser a mínima necessária para a correção, no caso de fontes mistas em paralelo (fonte de tensão em paralelo com fonte de corrente). E para os casos de fontes mistas em série (fonte de tensão em série com fonte de corrente) a

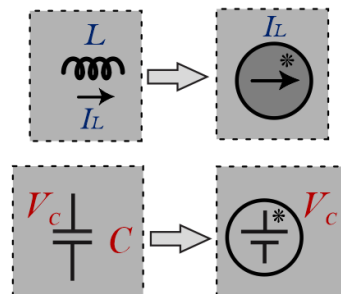
corrente é máxima, então a tensão de alimentação da fonte linear deve ser a mínima necessária para a correção.

2.3.1 Elementos dos conversores

Para interconectar as fontes deve se ter alguma forma de rede de acoplamento passivo que consiste de impedâncias série e paralelo, transformadores ou combinações de ambos. Esses elementos podem ser analisados também por similaridade com fontes e simplificar todo circuito como associação de fontes.

Os elementos que armazenam energia, indutores e capacitores, serão considerados similares a fontes de corrente para o indutor, e fontes de tensão para o capacitor, considerando que as grandezas não se alteram de forma significativa no período de chaveamento. A Figura 16 apresenta os elementos e suas fontes equivalentes. A fonte é marcada com um asterisco pois são modelos aproximados.

Figura 16 - Modelo de similaridade com fontes para os indutores e capacitores.

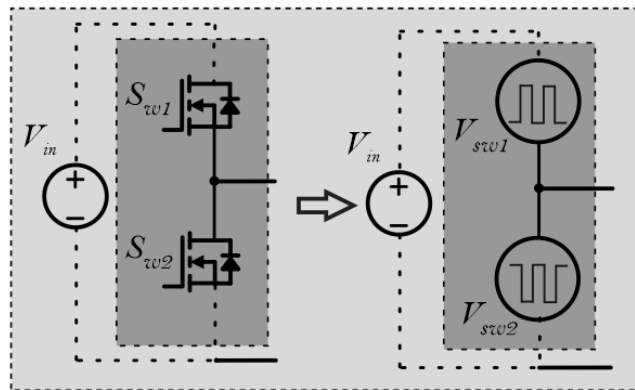


Fonte: (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d)

As chaves semicondutoras, desconsiderando os efeitos presentes nas comutações, podem ser modeladas pelas tensões produzidas sobre elas nos intervalos de tempo de condução e de bloqueio. Na condição de que nos semicondutores que operam como chaves a corrente pode fluir sobre o mesmo somente quando a tensão é nula. A Figura 17, apresenta o modelo por similaridade para um conjunto de chaves unidirecionais em tensão e bidirecionais em corrente e, comandadas de forma complementar. O ponto de interconexão das chaves pode ter corrente constante, mas terá tensão variável em função do comando das chaves. Esta tensão variável ou

corrente variável em função do comando é a forma de controlar o fluxo de energia dos conversores.

Figura 17 - Modelo de similaridade com fontes para as chaves semicondutoras.



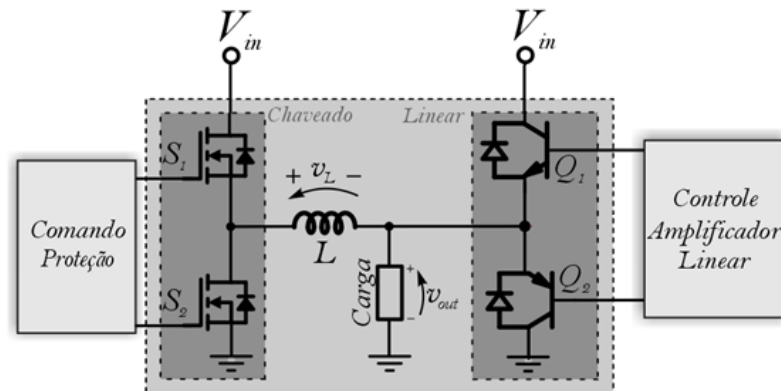
Fonte: (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d)

A análise dos conversores, modelando como fontes possibilita identificar graus de liberdade nas associações e caracterizar o tipo de entrada ou saída em relação às grandezas de tensão e corrente. Também permite avaliar alguns limites em relação ao dimensionamento, facilitando identificar as possíveis estruturas de topologias híbridas e alguns critérios adicionais de controle (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d).

Neste trabalho vamos analisar a topologia tensão e corrente em paralelo, classe K. A Figura 18 apresenta a topologia híbrida em questão. Esta topologia é um conversor Buck em paralelo com um amplificador linear classe AB. O Buck está com um filtro de primeira ordem na saída, ou seja, sem o capacitor e o amplificador linear é alimentado com toda tensão da fonte de entrada, mas processa apenas a corrente de ondulação, dissipando pouca energia (Seção 1.2).

Esta topologia em questão pode ser substituída por fontes, observado se cada parte do circuito é equivalente aos quatro tipos de associação de (YUNDT, 1983) identificando a possibilidade de execução do conversor ou não.

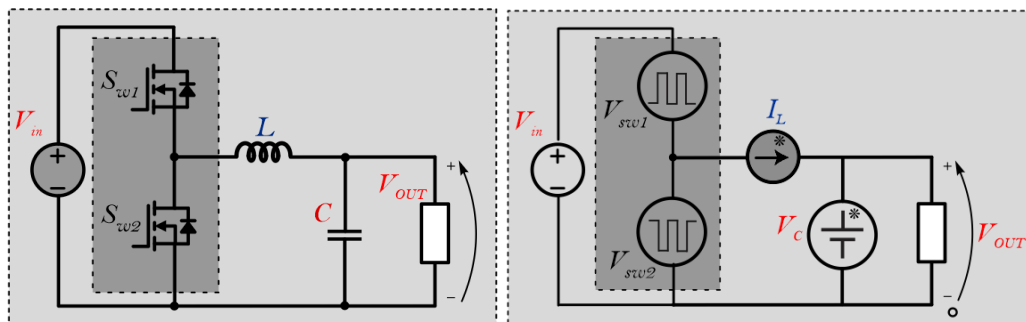
Figura 18 – Conversor modelo do protótipo



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e)

A Figura 19 mostra o equivalente em fontes para um conversor Buck com o indutor e capacitor de saída. Nesta figura o capacitor ainda permanece para questões de análise até a substituição do capacitor pelo amplificador linear. Pois o capacitor é equivalente a fonte de tensão conforme (Seção 2.3.1).

Figura 19 – Conversor Buck por similaridade com fontes

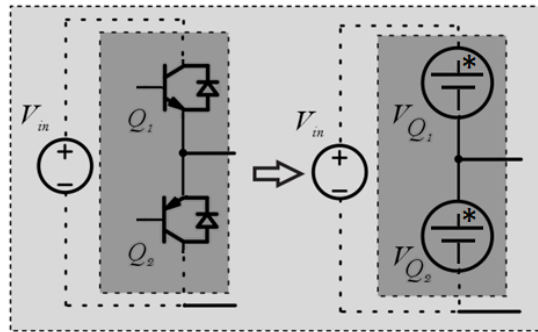


Fonte: (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d)

A Figura 20 apresenta o equivalente de um amplificador classe AB em fontes de tensão. A configuração do amplificador é semelhante a das chaves semicondutoras, porém os transistores operam na região linear. Da mesma forma que as chaves, os transistores são equivalentes a fontes de tensão considerando que as tensões nas fontes

são controladas. A tensão de saída é a mesma da fonte V_{Q2} e a tensão da fonte V_{Q1} complementa o valor de tensão para que a soma das fontes se iguale a tensão de entrada V_{in} .

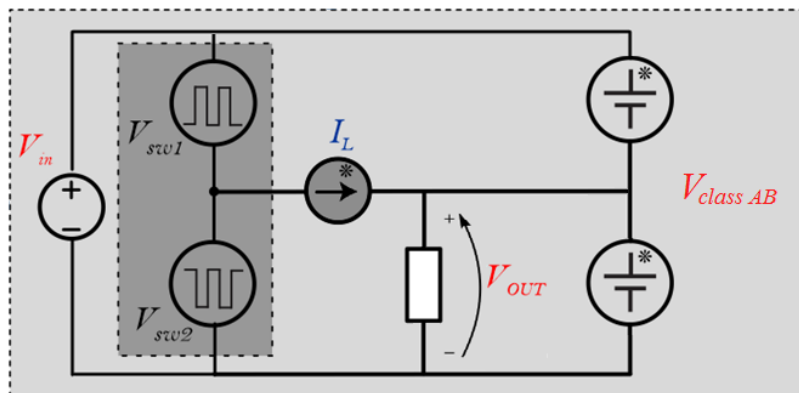
Figura 20 – Amplificador classe AB por similaridade com fontes



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d)

Considerando que o equivalente do capacitor do filtro do Buck é modelado por uma fonte de tensão, e que o protótipo não possui capacitor, pode ser agrupado os equivalentes do Buck e do amplificador classe AB, Figura 19 e Figura 20, substituindo a fonte de tensão com asterisco da Figura 19, pela fonte de tensão do equivalente do amplificador classe AB. Conforme apresentado na Figura 21.

Figura 21 – Conversor protótipo por similaridade com fontes



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d)

No modelo equivalente com fontes apresentado na Figura 21, observa-se que segue algumas das configurações bases, formando um circuito misto de associação de fontes. No Buck, as chaves substituídas por fontes, seguem o conceito de fontes de tensão em série. A saída do Buck em tensão está conectada a fonte de corrente, que substituiu o indutor, ou seja, fonte de tensão (saída do Buck) em série com fonte de corrente, com saída em corrente. Por sua vez, a saída em corrente da associação do Buck e filtro, está conectada em paralelo com a fonte de tensão equivalente do classe AB. Finalizando, a topologia equivalente é uma fonte de corrente (conversor chaveado) em paralelo com uma fonte de tensão (amplificador linear). Sendo que o conversor chaveado é considerado o conversor principal, pois supre a demanda de potência da carga.

O conversor principal supre energia suficiente para que o amplificador linear perceba a impedância da carga como constante. Por sua vez, o conversor linear mantém a tensão de saída constante e compensa a corrente de ondulação que seria absorvida pelo capacitor, antes existente no filtro de segunda ordem. A dissipação no amplificador linear é baixa, mesmo estando conectado na tensão máxima do barramento, pois a corrente que circula por ele é somente a ondulação de corrente do indutor.

A modelagem por fontes, ou por similaridade com fontes como denominada em (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017d), é uma ferramenta de fácil aplicação e reveladora das possibilidades de execução das associações de conversores. Para o estudo de conversores multiníveis em tensão ou corrente, na associação de conversores híbridos ou assimétricos e na associação de conversores chaveados e lineares a ferramenta informa a possibilidade de execução e permite avaliar diferentes possibilidades ou configurações, sendo base inicial para este trabalho. E com ela, foi identificado que o conversor Chaveado-Linear em estudo é um equivalente fonte de corrente em paralelo com fonte de tensão, uma das quatro configurações apresentadas por (YUNDT, 1986). Sendo: conversor principal o Buck e conversor de correção o Classe AB linear.

3 CONVERSOR CHAVEADO-LINEAR CONEXÃO FONTE DE TENSÃO PARALELO FONTE DE CORRENTE

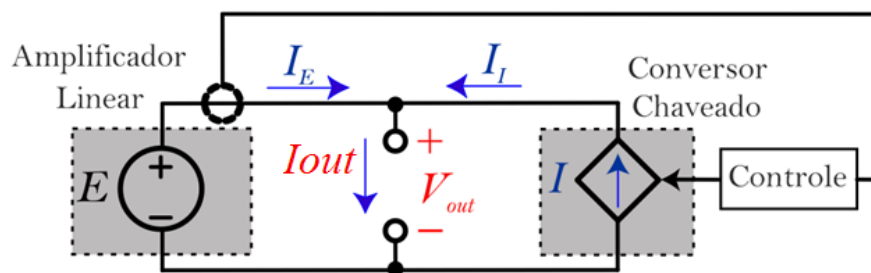
3.1 CONSIDERAÇÕES GERAIS

Para o desenvolvimento de um conversor é necessário um estudo e cálculo dos esforços de tensão e corrente, para um correto dimensionamento dos componentes, estimativa de rendimento além do estudo da dinâmica do conversor para definir um método de controle.

3.2 PRINCÍPIO DE FUNCIONAMENTO

Na abordagem paralela utiliza-se um conversor linear, como uma fonte de tensão (E) e um conversor chaveado como uma fonte de corrente (I). A tensão de saída da associação paralela, denominada (V_{out}), é definida pela fonte de tensão de entrada (E). A fonte de corrente paralela controlada, a fim de fornecer a corrente máxima requerida pela saída, reduz a corrente na fonte de tensão, bem como a energia dissipada por ela. Na Figura 22 é apresentado um diagrama com essas duas fontes em paralelo.

Figura 22 – Modelo equivalente do conversor híbrido



Fonte: (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e)

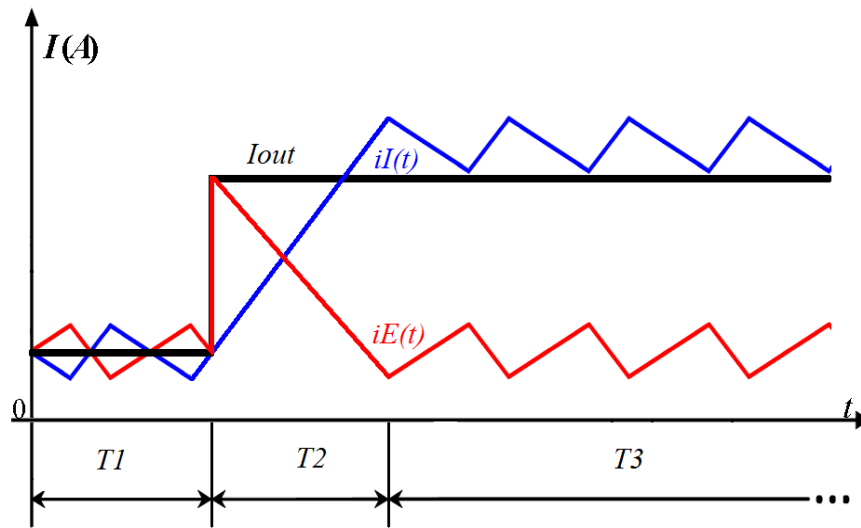
De acordo com a lei de Kirchoff, a corrente de saída do conversor (I_{out}) é a soma das correntes no nó em análise. Quanto maior a corrente do conversor chaveado (I_I) menor a corrente no linear (I_E). E pode ser expressa por 1:

$$I_{out} = I_E + I_I \quad (1)$$

Quando são utilizados conversores Chaveado-Linear, são necessários dois sistemas de controle com realimentação. O primeiro é usado para controlar o amplificador linear que produz uma forma de onda de tensão de saída, garantindo fidelidade com sinal de referência e o outro controla o conversor chaveado para reduzir esforços de energia sobre o amplificador linear.

O conversor chaveado consiste de um Buck síncrono com um indutor de saída como filtro. Neste caso, o conversor chaveado não possui capacitância de saída e a resposta transitória não é rápida devido ao filtro de saída indutivo, além disso apresenta ondulações na corrente. Para resolver isso, o amplificador linear mantém a tensão compensando a ondulação de corrente. O controle deve reduzir a corrente sobre o amplificador linear, minimizando as perdas de energia nos transistores. Devido ao fato de que os amplificadores lineares são eficazes para respostas transitórias, ele "auxilia" o conversor chaveado quando este não é capaz de fornecer variações de corrente de saída (isto é, com alta variação da corrente de carga). No tempo ($T1$), visto na Figura 23, o conversor está com uma carga constante e em regime permanente. Neste momento, através do amplificador linear, circula apenas a corrente de ondulação do indutor ($i_E(t)$), garantindo alta fidelidade. Por outro lado, durante os transitórios, tempo ($T2$), o amplificador linear assume a corrente de carga até que o conversor chaveado responda ao transitório e forneça novamente a parcela necessária da corrente de carga ($i_I(t)$), quando começa o tempo ($T3$), novamente o conversor está em regime permanente, mas em outro ponto de operação, com uma corrente de saída I_{out} mais elevada.

Figura 23 – Formas de onda do conversor Híbrido

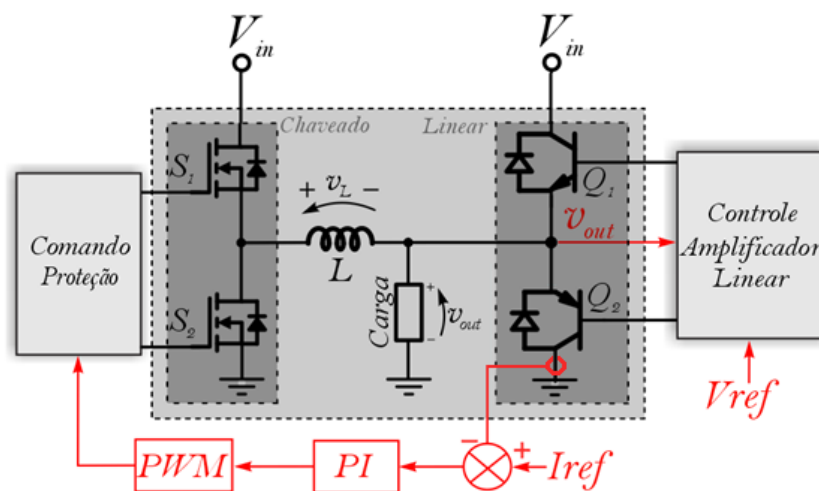


Fonte: Adaptado de (GARCÍA, HERMINEO MARTÍNEZ; SALDES, ANTONI G., 2014)

3.3 CONVERSOR HÍBRIDO

Na Figura 24 é apresentado o diagrama do circuito implementado e os blocos do diagrama de controle do conversor em estudo.

Figura 24 – Esboço do conversor protótipo



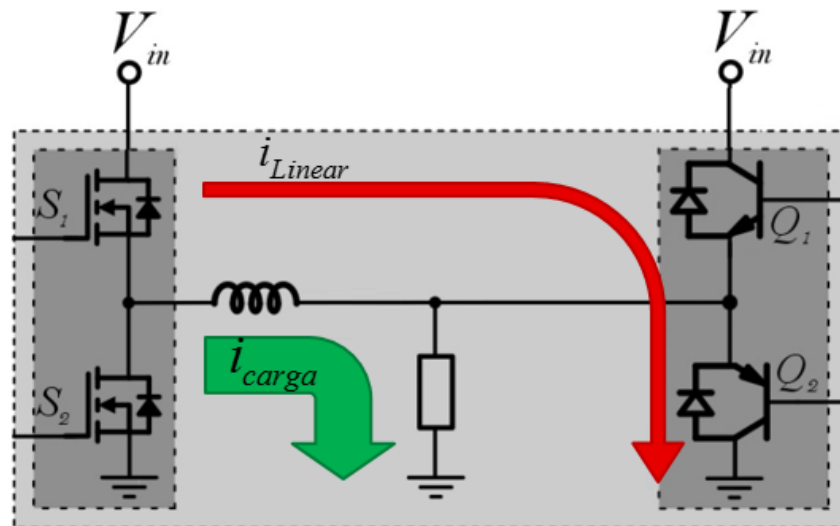
Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e)

3.3.1 Etapas de Operação do Conversor Híbrido

Para uma visão geral do funcionamento do conversor híbrido será considerado alguns instantes de operação do conversor. Instantes antes de um transitório de carga, durante o transitório e após o transitório de carga.

Na Figura 25 é apresentado o conversor em regime permanente, com uma carga constante, corrente e tensão de saída estável. Neste caso o linear absorve a corrente de ondulação do indutor de filtro do chaveado e regula a tensão de saída. Enquanto o chaveado fornece a corrente solicitada pela carga.

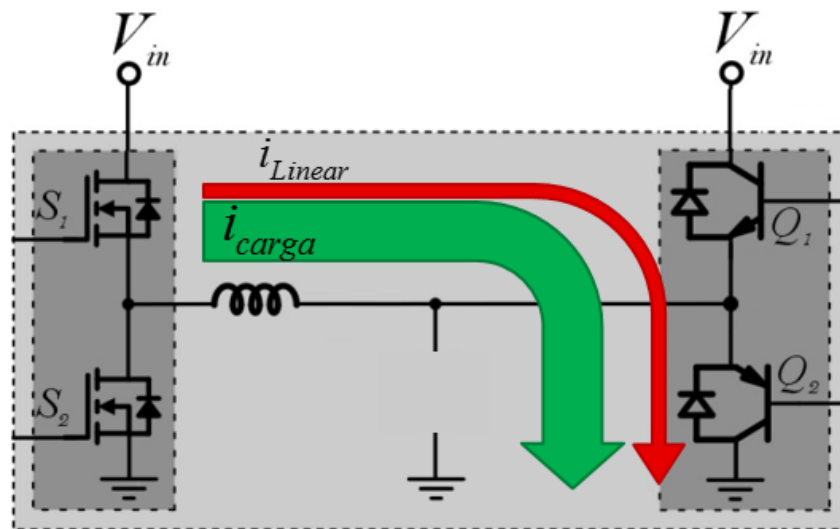
Figura 25 – Conversor em regime permanente



Fonte: Autor

Na Figura 26 é apresentado o conversor no instante de uma redução ou desconexão de carga. Neste instante, para manter a tensão constante na saída, o linear absorve a corrente do indutor de filtro. Pois no momento anterior, Figura 25, o indutor estava carregado com a corrente média da carga que estava conectada. Essa corrente é drenada pelo transistor Q_2 e monitorada pelo sensor de corrente Figura 24, que informa o controle do chaveado. O controle do chaveado percebendo a elevação de corrente no linear, atua nas chaves para reduzir o fornecimento de energia para saída, até atingir a corrente mínima de referência para funcionamento do conversor.

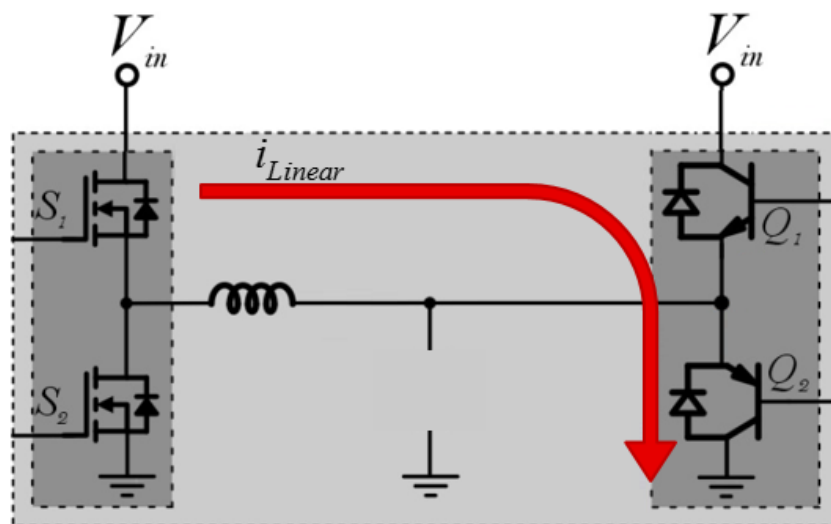
Figura 26 – Conversor no instante de desconexão ou redução de carga



Fonte: Autor

Logo após a desconexão ou redução de carga, decorrido um determinado tempo, suficiente para o linear absorver toda a energia do indutor, o conversor entra em regime permanente novamente Figura 27. E em regime permanente o linear mantém uma corrente mínima necessária para o funcionamento do conversor chaveado e garante a tensão de saída, não necessitando de uma carga mínima.

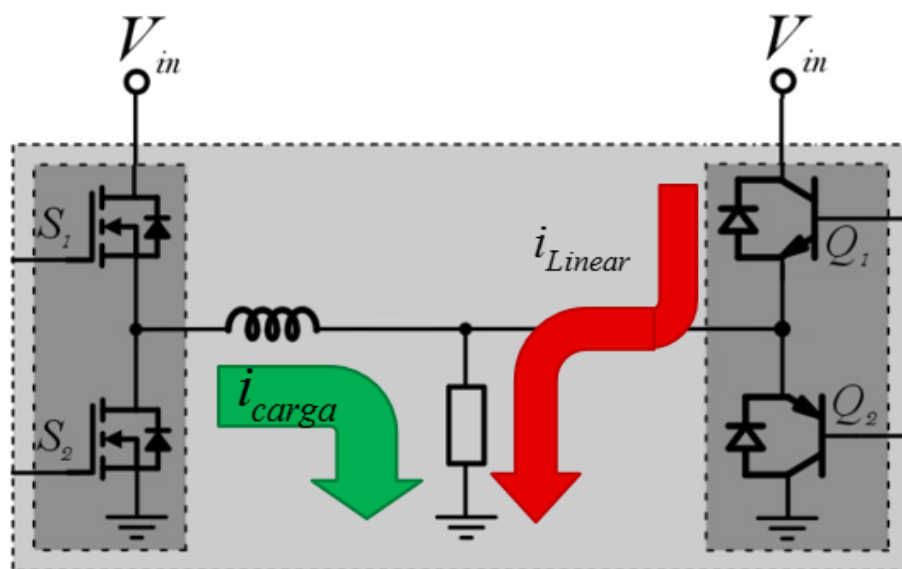
Figura 27 – Conversor após a desconexão ou redução de carga



Fonte: Autor

Considerando um acréscimo de carga, Figura 28. Neste momento, instantaneamente o linear assume a solicitação de corrente da carga. Pois o conversor chaveado não possui um capacitor e nem um controle otimizado para respostas dinâmicas ou para ser tão mais rápido que o linear. O controle do chaveado percebe a variação de corrente no linear e atua nas chaves para compensar a diferença de corrente.

Figura 28 – Conversor no instante de um acréscimo de carga



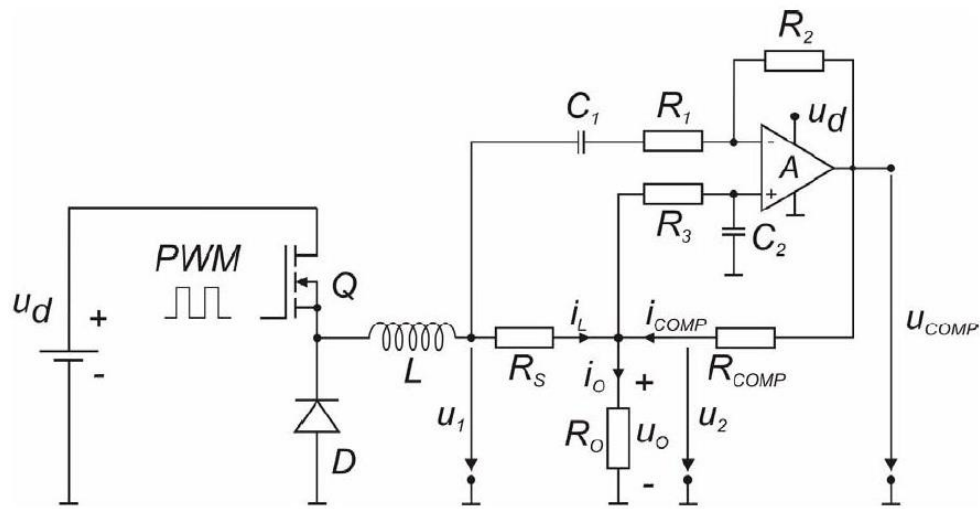
Fonte: Autor

Após o transitório de acréscimo de carga o chaveado lentamente passa a fornecer a corrente adicional solicitada pela carga, Figura 29. E a corrente no linear reduz até que seja novamente igual a corrente de ondulação do indutor de filtro, voltando ao estado de regime permanente.

Neste Conversor Híbrido, o linear define a tensão de saída e o chaveado supre a necessidade de corrente de saída. O método de controle do chaveado é com um compensador proporcional integral e PWM (Modulação por Largura de Pulso). E o amplificador linear é controlado por um regulador linear de tensão, a fim de manter a tensão de saída próxima ao valor desejado.

E na topologia encontrada em (KAPUN, ALJAZ; MILANOVIC, MIRO; KORELIC, JOSE, 2006), Figura 31, o chaveado define a tensão de saída e o linear apenas compensa a ondulação de corrente do indutor, neste caso a dinâmica de resposta fica por conta do chaveado.

Figura 31 – Híbrido com linear seguindo o chaveado



Fonte: (KAPUN, ALJAZ; MILANOVIC, MIRO; KORELIC, JOSE, 2006)

Para o caso que o linear apenas compensa a ondulação de corrente, se faz necessário um controle mais complexo, tanto para o chaveado ter resposta dinâmica quanto para o linear corrigir a ondulação de corrente.

Avaliando o controle por histerese ou proporcional integral com PWM, dependendo das aplicações e suas limitações, se torna simples a topologia com histerese. Principalmente nos casos em que a impedância de carga é constante e desejasse controlar vários níveis de tensão de saída modificando o sinal de referência de tensão a ser sintetizada. Neste caso como a impedância de carga é constante a frequência de chaveamento se mantém constante no método histerese, conseqüentemente a ondulação de corrente também, não interferindo no controle e nas perdas do linear. Mas quando se deseja uma tensão fixa de saída e a carga pode variar a sua impedância devido as suas características, (por exemplo: fontes para processadores: conforme os dados processados, a corrente drenada pelo mesmo altera abruptamente), nestes casos o controle por compensador e por PWM, independe da

impedância de carga e a frequência é fixa. Devido a estas características, foi definido o método de controle do conversor em estudo como sendo proporcional integral com PWM.

Para o estudo, desenvolvimento e equacionamento do conversor híbrido e suas partes, deve ser definido também alguns parâmetros. E para este trabalho, foi definido o protótipo com os seguintes parâmetros apresentados na Tabela 1.

Tabela 1 – Parâmetros resumidos do protótipo

Descrição do parâmetro	Valor
Tensão de entrada	$V_{POW} = 24 \text{ V}$
Tensão de saída	$V_{out} = 12 \text{ V}$
Potência de saída	$P_{out} = 120 \text{ W}$
Frequência de chaveamento	$f_{sw} = 100 \text{ kHz}$
Corrente média de saída do amplificador Linear em regime permanente	$I_{medioLinear} = 60 \text{ mA}$

Fonte: (Autor)

3.3.2 Conversor Linear

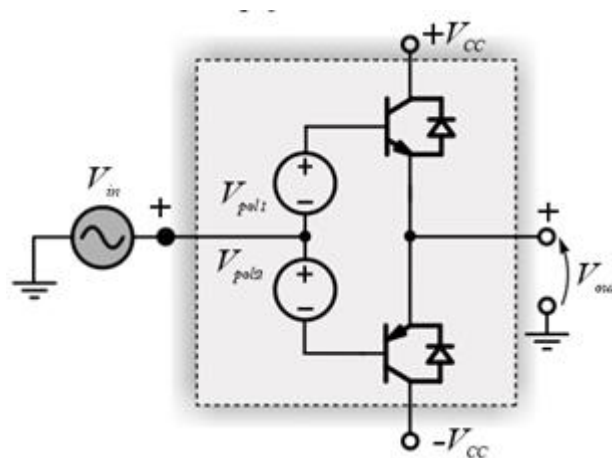
A resposta de tensão de saída transitória em um conversor sem capacitor, quando ocorrem distúrbios de carga, pode apresentar sobretensão e subtensão, principalmente se o controle não atuar rapidamente. Para melhorar a resposta transitória, o amplificador linear deve ser projetado para suportar a diferença de corrente entre o indutor e a carga nestes transitórios, mantendo uma tensão de saída constante e minimizando a sobretensão ou a subtensão.

Este amplificador é modelado como mostrado na Figura 32, um Amplificador Linear Classe AB. Os dois transistores, Q_1 e Q_2 são usados para amplificar o sinal de entrada. As tensões V_{pol1} e V_{pol2} cancelam o efeito (Tensão-Base-Emissor) de cada transistor e mantêm os transistores na região linear. E a corrente de coletor (I_C) dos transistores, pode ser expressa por (2).

$$I_C = I_B \cdot h_{fe} \quad (2)$$

E (I_C) é obtida através da multiplicação da corrente de base (I_B), pelo ganho híbrido direto do transistor (h_{fe}). As tensões (V_{pol1}) e (V_{pol2}) cancelam o efeito (V_{BE}), entretanto não cancelam a impedância de entrada (h_{ie}). Levando em conta que é um modelo simplificado, essa resistência é baixa e não será considerada. Portanto, a tensão de saída (V_{out}) é igual à tensão de entrada (V_{in}) e a corrente de saída solicitada é fornecida por (I_b) e (I_c). As tensões (V_{pol1}) e (V_{pol2}) devem ser ajustadas corretamente para evitar surgimento da distorção de “*crossover*”, esse ajuste garante uma mínima corrente (I_b) e (I_c) de polarização.

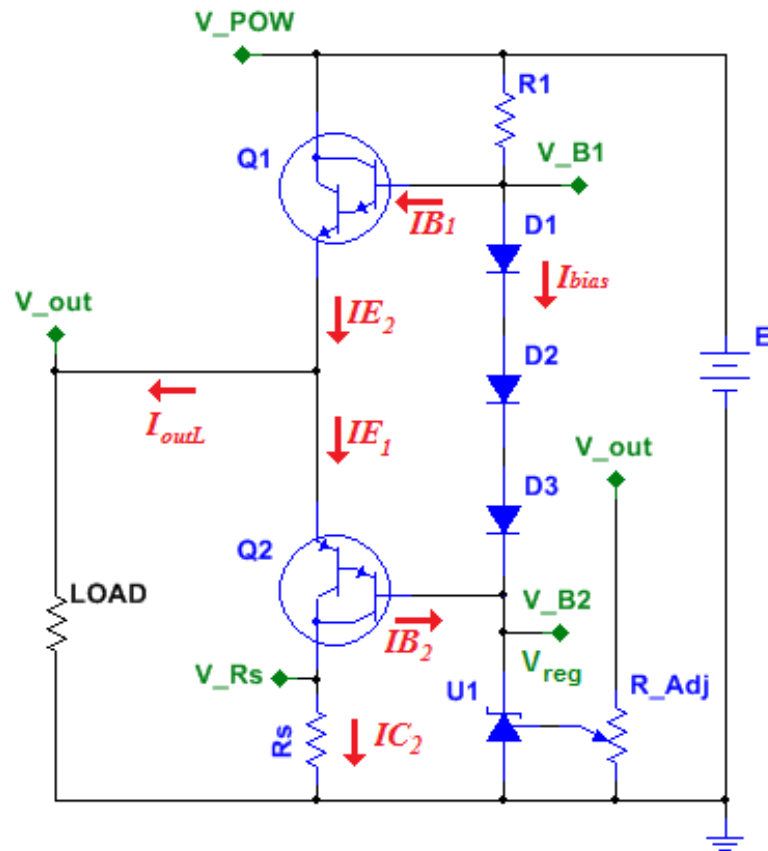
Figura 32 – Modelo simplificado do amplificador classe AB



Fonte: (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e)

Na Figura 33 é apresentado o circuito do amplificador linear do conversor híbrido protótipo. Os diodos D1, D2 e D3 são equivalentes as fontes de tensão que anulam o efeito Tensão-Base-Emissor. O resistor R1 é o componente de polarização dos transistores principais Q1 e Q2 e U1 é o regulador de referência de tensão. O resistor R_s, é um “*shunt*” para medição de corrente.

Figura 33 – Diagrama do amplificador classe AB implementado



Fonte: (AUTOR)

3.3.2.1 Polarização

O equacionamento do conversor pode ser iniciado observando os nós do circuito e expresso conforme a (3).

$$\begin{cases} V_{out} = V_{BE_2} + V_{Reg} \\ V_{out} = V_{POW} - (I_{B_1} + I_{bias})R_1 - V_{BE_1} \\ V_{out} = V_{BE_2} + I_{B_2}\beta_2 R_s \\ I_{outL} = I_{B_1}(\beta_1 + 1) - I_{B_2}(\beta_2 + 1) \\ I_{Reg} = I_{B_2} + I_{bias} \\ V_{BE_1} = -V_{BE_2} = \frac{VD_1 + VD_2 + VD_3}{2} \end{cases} \quad (3)$$

Onde:

V_{BE_1} e V_{BE_2} Tensão entre base e emissor dos transistores Q1 e Q2

VD_1, VD_2 e $VD_3 = 0,7$ V Queda de tensão nos diodos

β_1 e $\beta_2 =$ Ganho híbrido dos transistores Q1 e Q2

Para evitar distorções de “*crossover*”, as correntes de bases IB_1 e IB_2 dos transistores Q1 e Q2 devem ser ajustadas para manter os transistores na região linear e com uma corrente de polarização mínima evitando perdas maiores de energia. Essa corrente foi definida no valor de 5 mA. Essa corrente circula entre os emissores (IE_1) e (IE_2), quando o amplificador está sem carga na saída. Considerando este valor, as correntes dos emissores dos transistores Q1 e Q2 são expressas por (4).

$$IE_1 = IE_2 = 5 \text{ mA} \quad (4)$$

Conseqüentemente as correntes de bases IB_1 e IB_2 podem ser definidas respectivamente, por (5) e (6).

$$IB_1 = \frac{IE_1}{(\beta_1 + 1)} = 238,1 \cdot 10^{-6} \text{ A} \quad (5)$$

$$IB_2 = \frac{IE_2}{(\beta_2 + 1)} = 238,1 \cdot 10^{-6} \text{ A} \quad (6)$$

Onde:

β_1 e $\beta_2 =$ Ganho híbrido dos transistores Q1 e Q2 conforme ANEXO A para corrente de coletor-emissor de 5 mA.

Na condição de polarização, o amplificador está sem carga, corrente de saída nula, (V_{Rs}) é expresso por (7).

$$V_{Rs} = IB_2 \beta_2 R_s = (IE_2 - IB_2) R_s = 4,33 \cdot 10^{-3} \text{ V} \quad (7)$$

A tensão de saída é controlada por uma referência de tensão. A corrente máxima neste dispositivo será usada para definir a resistência de polarização R1.

Selecionando o TL431 como o regulador de tensão, observando a corrente máxima e a queda de tensão do dispositivo, conforme ANEXO B, a resistência de polarização R1 é calculada conforme (8).

$$R1 = \frac{(V_{POW} - V_{\min_reg})}{I_{reg}} = 215 \Omega \quad (8)$$

Onde:

$V_{min_reg} = 2,55 \text{ V}$ - tensão mínima sobre os terminais do regulador.

$I_{reg} = 0,1 \text{ A}$ - corrente máxima do dispositivo

Com base nos valores comerciais, o resistor escolhido é: $R1 = 220 \Omega$.

As correntes (IB_1) e (IB_2) são iguais, desprezando pequenas diferenças entre os transistores Q1 e Q2. Então a corrente (I_{bias}), neste caso, pode ser definida por (9).

$$I_{bias} = \frac{V_{in} - \left(V_{out} + \frac{VD_1 + VD_2 + VD_2}{2} \right)}{R1} - \frac{IE_1}{(\beta_1 + 1)} = 49,5 \cdot 10^{-3} \text{ A} \quad (9)$$

Onde:

$VD_1 = 0,7 \text{ V}$ - queda de tensão do diodo D1.

$VD_2 = 0,7 \text{ V}$ - queda de tensão do diodo D2.

$VD_3 = 0,7 \text{ V}$ - queda de tensão do diodo D3.

3.3.2.2 Regime permanente

O conversor linear em regime permanente compensa a ondulação de corrente do indutor do conversor chaveado e quanto maior essa corrente, maiores as perdas no linear. Essa corrente será definida como uma corrente média de -60 mA , ou seja (I_{outL}) passa a ser -60 mA . Conseqüentemente a tensão no nó (V_{Rs}) deixa de ser igual a tensão calculada nas condições de polarização (sem carga) e R_s deve ser definido.

O valor de R_s , deve considerar que o amplificador se mantenha em região linear quando opera em transitórios de carga. Supondo que o limite de corrente seja 10 % acima da corrente nominal, a resistência é obtida por (10).

$$R_s = \frac{(V_{out} - V_{CE_linear})}{I_{Limit}} = 0,909 \Omega \quad (10)$$

Onde:

$V_{ce_Linear} = 2 \text{ V}$ - tensão mínima entre coletor e emissor dos transistores de potência, para garantir que estão operando na região linear.

$I_{Limit} = 11 \text{ A}$ - corrente de saída mais 10 %

Em regime permanente é necessário uma referência de corrente para o controle do chaveado. Essa referência é a tensão medida sobre esta resistência R_s .

A tensão medida sobre esta resistência produzirá a corrente de referência chaveada em regime permanente. Então, a referência de tensão para o controle de corrente chaveada é dada por (11) e (12).

$$IE_2 = -I_{outL} \quad (11)$$

$$V_{R_s} = IE_2 \left(1 - \frac{1}{\beta_2 + 1} \right) R_s = 54 \cdot 10^{-3} \text{ V} \quad (12)$$

As correntes (IB_1) e (IB_2) são diferentes, pois a corrente de saída é negativa e o transistor Q1 está na região limite para corte com corrente de base desprezível. Então a corrente (I_{bias}), pode ser definida por (13).

$$I_{bias} = \frac{V_{in} - \left(V_{out} + \frac{VD_1 + VD_2 + VD_2}{2} \right)}{R1} = 49,8 \cdot 10^{-3} \text{ A} \quad (13)$$

Como a corrente de base (IB_1) pode ser desprezada, então a corrente no resistor $R1$, é expressa por (14).

$$I_{R1} = I_{bias} = 49,8 \cdot 10^{-3} \text{ A} \quad (14)$$

A corrente no divisor resistivo de amostra de tensão (R_{Adj}) para referência do regulador TL431, é expressa por (15).

$$I_{R_{Adj}} = \frac{V_{out}}{R_{Adj}} = \frac{12}{500000} = 24 \cdot 10^{-6} \text{ A} \quad (15)$$

3.3.3 Conversor Chaveado

O conversor chaveado deve ser projetado, para garantir a corrente de ondulação do indutor de filtro, fazendo com que a média dessa corrente seja 60 mA, valor esse definido nos parâmetros do conversor e utilizado para equacionar as correntes do amplificador linear (Seção 3.3.1.2).

Considerando as definições do protótipo e que o conversor chaveado é um Buck e opera no modo condução contínua, a razão cíclica pode ser expressa por (16).

$$D = \frac{V_{out}}{V_{POW}} = 0.5 \quad (16)$$

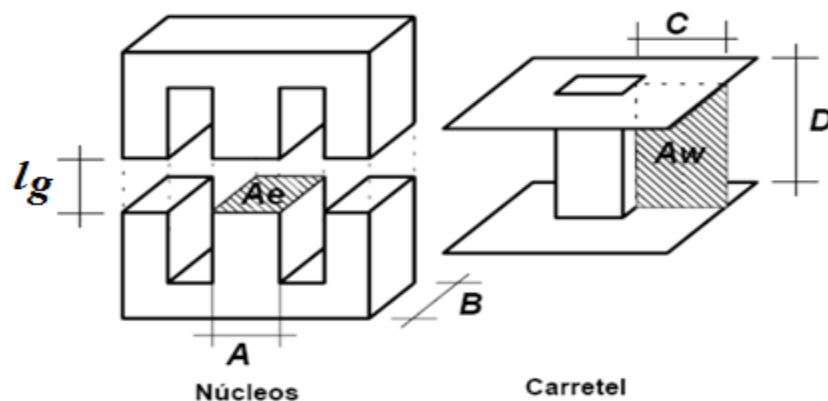
A indutância de saída do Buck é calculada considerando que ($I_{medioLinear}$) é a corrente média através do sensor de corrente (resistor R_s). Pois o amplificador linear absorve a ondulação de corrente do filtro e essa corrente circula através de R_s . E a ondulação do indutor é duas vezes esse valor de corrente. O indutor pode ser calculado por (17).

$$L = \frac{(V_{POW} - V_{out}) \cdot D}{2 \cdot f_{sw} \cdot I_{medioLinear}} = 550 \mu\text{H} \quad (17)$$

3.3.3.1 Projeto do indutor

O indutor de filtro foi projetado para ser confeccionado em um núcleo tipo “EE” de ferrite, com uma densidade máxima de fluxo magnético de $B_{max} = 0,3 \text{ T}$. Foi dividido em dois indutores menores de $L_1 = L_2 = 275 \mu\text{H}$ conectados em série. Os cálculos para o projeto iniciam com a escolha do núcleo conforme dimensão mínima do produto das áreas apresentadas na Figura 34. O indutor poderia ser feito em um único núcleo, porém não foi encontrado materiais adequados no mercado regional.

Figura 34 – Núcleo do indutor tipo EE



Fonte: (AUTOR)

Para definir a dimensão mínima do produto das áreas, deve ser observado as definições de projeto e alguns parâmetros físicos e construtivos, substituindo em (18) e (19).

$$I_{\max} = \frac{P_{out}}{V_{out}} + (2 \cdot I_{mediolinear}) = 10,12 \text{ A} \quad (18)$$

$$A_e A_w = \frac{L_l \cdot I_{\max}^2}{B_{\max} \cdot k_w \cdot J} \cdot 10^8 = 2,196 \text{ cm}^4 \quad (19)$$

onde:

$k_w = 0,95$ – Fator de preenchimento da área da janela do núcleo

$J = 4,5 \cdot 10^6 \text{ A/m}^2$ - Densidade de corrente admissível

I_{\max} - Corrente máxima no indutor

O núcleo escolhido deve ter o parâmetro $A_e A_w$ maior que o encontrado na Equação 19. Por definição, o núcleo escolhido foi o EE-42/15 conforme apresentado na Tabela 2 – Dados de núcleos tipo EE.

Tabela 2 – Dados de núcleos tipo EE

Núcleo	$A_e A_w$ (cm ⁴)	A_e (cm ²)	A_w (cm ²)	l_e (cm)	l_t (cm)
EE-30/14	1,02	1,200	0,85	6,70	6,70
EE-42/15	2,84	1,810	1,57	9,70	8,70
EE-42/20	3,77	2,400	1,57	9,70	10,50

Fonte: (AUTOR)

Definido o núcleo, se calcula o número de espiras (N) necessário para atingir o máximo fluxo magnético do núcleo, conforme (20), considerando que o máximo fluxo magnético ocorra no pico de corrente (I_s).

$$N = \frac{L_l \cdot I_{\max}}{B_{\max} \cdot A_e} = 51,25 \text{ esp} \rightarrow 52 \quad (20)$$

O cálculo do entreferro (l_g), Figura 34, é definido por (21).

$$l_g = \frac{N^2 \cdot \mu_0 \cdot A_e}{L_1} = 2,236 \cdot 10^{-3} \text{ m} \quad (21)$$

onde:

$\mu_0 = 4\pi \cdot 10^{-7}$ H/m – Permeabilidade magnética do vácuo

Em função do efeito pelicular “Skin” devido a frequência de operação do conversor, o diâmetro do condutor ($D_{\max,cond}$) deve ser menor que o valor encontrado em (22).

$$D_{\max,cond} = \frac{2 \cdot 7,5}{\sqrt{fs}} = 0,0474 \text{ cm} \quad (22)$$

Sendo assim o condutor pode ser escolhido.

E em função da área da secção do condutor definido e da densidade de corrente máxima, é calculado a área mínima de cobre (A_{cut}) necessária para a corrente total do indutor, dada por (23).

$$A_{cut} = \frac{I_{\max}}{J} = 2,248 \cdot 10^{-6} \text{ m}^2 \quad (23)$$

E o número de condutores (N_{cond}) em paralelo por (24)

$$N_{cond} = \frac{A_{cut}}{A_{cu}} \cdot 10^4 = 13,847 \rightarrow 14 \quad (24)$$

onde:

A_{cu} – Área da secção do condutor de acordo com seu diâmetro e bitola

É necessário saber o comprimento total (l_{cu}) de condutor utilizado no enrolamento do indutor, para poder calcular a resistência do cobre. O comprimento total é expresso por (25).

$$l_{cu} = \frac{N \cdot l_t \cdot 1.1}{100} = 4,976 \text{ m} \quad (25)$$

E a resistência do enrolamento de cobre do indutor (R_L), expressa por (26).

$$R_L = \rho_{cu} \cdot \frac{l_{cu}}{N_{cond} \cdot A_{cu} \cdot 10^{-4}} = 37,6 \text{ m}\Omega \quad (26)$$

onde:

$$\rho_{cu} = 17,2 \cdot 10^{-9} \text{ } \Omega/m \text{ - Resistividade do condutor de cobre}$$

3.3.4 Rendimento do Conversor Híbrido

3.3.4.1 Perdas no conversor linear

As perdas no conversor linear em regime permanente são compostas pelas: perdas no regulador TL431 (P_{reg}), perdas devido a corrente (I_{bias}) que circula nos componentes R1, D1, D2 e D3 (P_{comp}), perdas na amostra de tensão para o regulador TL431 (P_{Vref}) e perdas no ramo do circuito que envolve o transistor Q2 e o resistor Rs (P_{Q2Rs}) e são expressas por (27), (28), (29), (30) e (31).

$$P_{reg} = \left(V_{out} - \frac{VD_1 + VD_2 + VD_3}{2} \right) \left(\frac{IE_2}{\beta_2 + 1} + I_{bias} \right) = 547,2 \cdot 10^{-3} \text{ W} \quad (27)$$

$$P_{comp} = I_{bias}^2 \cdot R1 + (VD_1 + VD_2 + VD_3)I_{bias} = 649,5 \cdot 10^{-3} \text{ W} \quad (28)$$

$$P_{Vref} = IR_{Adj}^2 \cdot R_{Adj} = 288 \cdot 10^{-6} \text{ W} \quad (29)$$

$$I_{rmsL} = \sqrt{\frac{1}{5 \cdot 10^{-6}} \int_0^{5 \cdot 10^{-6}} (24000t)^2 \cdot dt} = 69,28 \cdot 10^{-3} \text{ A} \quad (30)$$

$$P_{Q2Rs} = V_{out} \cdot I_{rmsL} = 831,4 \cdot 10^{-3} \text{ W} \quad (31)$$

E as perdas totais no conversor linear são expressas por (32).

$$P_{Linear} = P_{reg} + P_{comp} + P_{Vref} + P_{Q2Rs} = 2,03 \text{ W} \quad (32)$$

3.3.4.2 Perdas em condução no conversor chaveado

Quando o conversor está em regime permanente, a corrente fornecida pelo conversor chaveado (I_{max}) é a corrente total da carga, mais duas vezes a corrente média do linear, expressa por (33).

$$I_{max} = \frac{P_{out}}{V_{out}} + 2 \cdot I_{medioLinear} = 10,12 \text{ A} \quad (33)$$

Considerando que tanto com o MOSFET *Metal-Oxide-Semiconductor Field-Effect Transistor* (Transistor de Efeito de Campo com Semicondutor e Isolação de Oxido-Metal) para nível alto quanto para zero, a corrente circula por (Rds_{on}), as perdas em condução ($P_{condução}$) podem ser calculadas por (34).

$$P_{condução} = \left[\left(\sqrt{D} \cdot \left(\frac{P_{out}}{V_{out}} + I_{mediolinar} \right) \right)^2 \cdot Rds_{on} \right] \cdot 2 = 1,77 \text{ W} \quad (34)$$

onde:

$Rds_{on} = 17,5 \text{ m}\Omega$ Resistência entre Dreno e Source, conforme ANEXO C

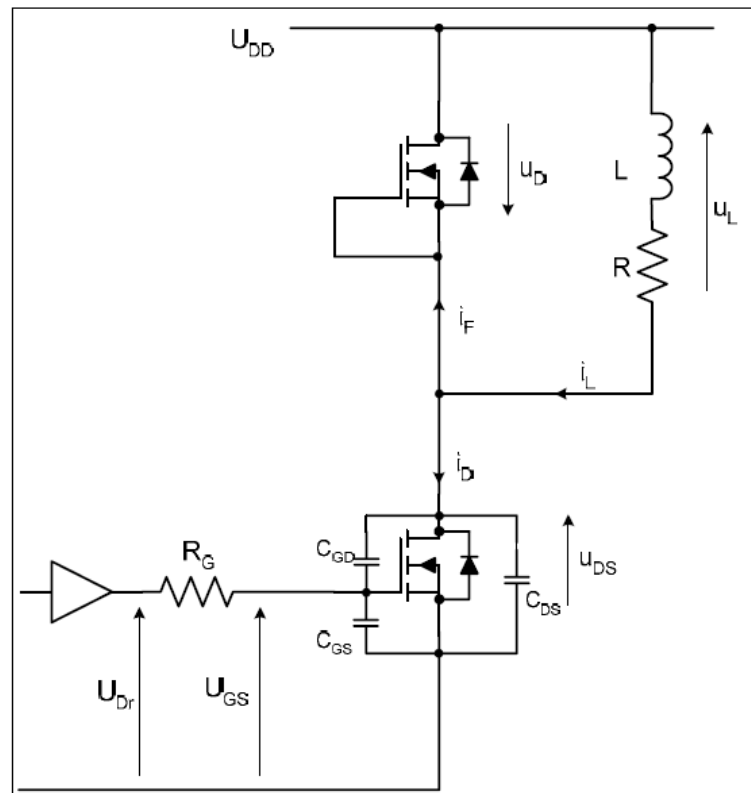
$D = 0,5$ Razão Cíclica (Seção 3.3.2 – Equação 16)

3.3.4.3 Perdas em comutação no conversor chaveado

Para as perdas em comutação, é aceitável uma aproximação linear do processo de comutação das chaves MOSFETs, calculando a média de tempo, tanto para abertura quanto para fechamento da chave, os tempos envolvidos na recuperação reversa, conforme (GRAOVAC, DUSAN; PÜRSCHHEL, MARCO; KIEP, ANDREAS;, 2006).

Um circuito equivalente para análise das perdas é apresentado na Figura 35. É um “*chopper*” de um quadrante com uma carga indutiva. O MOSFET é acionado a partir de um sinal (U_{Dr}), e o diodo interno do MOSFET é usado como um diodo de roda livre. Esse circuito equivalente é utilizado por (GRAOVAC, DUSAN; PÜRSCHHEL, MARCO; KIEP, ANDREAS;, 2006) para cálculos de algumas topologias de conversores, inclusive Buck que é a topologia em estudo.

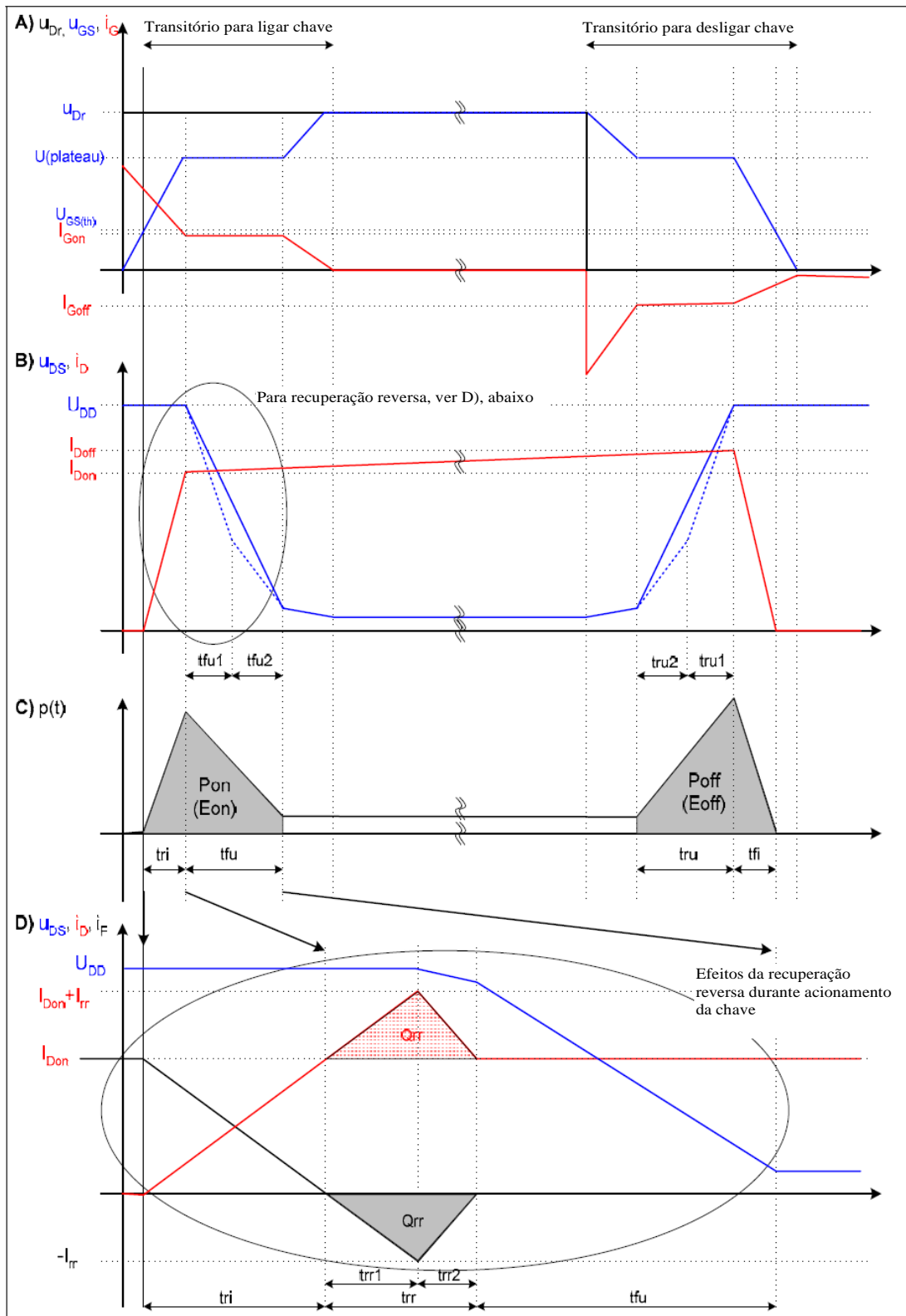
Figura 35 – Chopper MOSFET com carga indutiva



Fonte: (GRAOVAC, DUSAN; PÜRSCHEL, MARCO; KIEP, ANDREAS;, 2006)

O processo de comutação do MOSFET é apresentado na Figura 36. (A) apresenta a tensão de gate (U_{GS}) e corrente (i_G); (B) mostra a tensão da fonte (U_{DS}) e a corrente de dreno (i_D) não levando em conta a recuperação inversa do diodo de roda livre; (C) fornece uma visão geral qualitativa das perdas de potência; (D) mostra os efeitos de recuperação reversa.

Figura 36 – Processo de comutação do MOSFET



Fonte: (GRAOVAC, DUSAN; PÜRSCHEL, MARCO; KIEP, ANDREAS;, 2006)

Com os tempos de comutação explanados, juntamente com as cargas, capacitâncias e tensões da chave definidas no ANEXO C e no protótipo, é possível calcular as perdas em comutação avaliando as energias nos momentos de transição quando liga a chave e quando desliga a chave. Esse procedimento de cálculo pode ser encontrado em (GRAOVAC, DUSAN; PÜRSCHEL, MARCO; KIEP, ANDREAS;, 2006)

- Para o momento que a chave é ligada:

A corrente de gate quando liga a chave (I_{Gon}) é expressa por (35).

$$I_{Gon} = \frac{U_{Dr} - U_{plateau}}{Rg} = 1,35 \text{ A} \quad (35)$$

onde:

$U_{Dr} = 18 \text{ V}$ – Tensão de acionamento da chave

$U_{plateau} = 4,5 \text{ V}$ – Conforme ANEXO C

$Rg = 10 \Omega$ resistor de gate

Os tempos de transição ($tfu1$) e ($tfu2$) conforme (36) e (37).

$$tfu1 = (V_{POW} - Rds_{on} \cdot (I_{max} - 2 \cdot I_{mediolinar})) \cdot \frac{C_{GD1}}{I_{Gon}} = 1,764 \cdot 10^{-9} \text{ s} \quad (36)$$

$$tfu2 = (V_{POW} - Rds_{on} \cdot (I_{max} - 2 \cdot I_{mediolinar})) \cdot \frac{C_{GD2}}{I_{Gon}} = 13,236 \cdot 10^{-9} \text{ s} \quad (37)$$

onde:

$C_{GD1} = 100 \text{ pF}$ – Capacitância entre Dreno e Gate em comutação ANEXO C

$C_{GD2} = 750 \text{ pF}$ - Capacitância entre Dreno e Gate em comutação ANEXO C

A média dos tempos tfu por (38).

$$tfu = \frac{tfu1 + tfu2}{2} = 7,5 \cdot 10^{-9} \text{ s} \quad (38)$$

E a energia utilizada para ligar a chave ($E_{on}M$) por (39).

$$E_{on}M = \left(V_{POW} \cdot (I_{max} - 2 \cdot I_{mediolinar}) \cdot \frac{tri + tfu}{2} \right) + Q_{rr} \cdot V_{POW} = 14.34 \cdot 10^{-6} \text{ J} \quad (39)$$

onde:

$Q_{rr} = 260 \text{ nC}$ – Carga de recuperação reversa

A energia para recuperação reversa ($E_{on}D$) por (40)

$$E_{on}D = \frac{1}{4} \cdot Q_{rr} \cdot UD_{rr} = 1.56 \cdot 10^{-6} \text{ J} \quad (40)$$

- Para o momento que a chave é desligada:

A corrente de gate quando desliga a chave (I_{Goff}) é expressa por (41).

$$I_{Goff} = \frac{-U_{plateau}}{Rg} = -0,45 \text{ A} \quad (41)$$

Os tempos de transição ($tru1$) e ($tru2$) conforme (42) e (43).

$$tru1 = (V_{POW} - Rds_{on} \cdot I_{max}) \cdot \frac{C_{GD1}}{-I_{Gon}} = 5,294 \cdot 10^{-9} \text{ s} \quad (42)$$

$$tru2 = (V_{POW} - Rds_{on} \cdot I_{max}) \cdot \frac{C_{GD2}}{-I_{Gon}} = 39,708 \cdot 10^{-9} \text{ s} \quad (43)$$

A média dos tempos (tru) por (44).

$$tru = \frac{tru1 + tru2}{2} = 22,5 \cdot 10^{-9} \text{ s} \quad (44)$$

E a energia utilizada para desligar a chave ($E_{off}M$) por (45).

$$E_{off}M = \left(V_{POW} \cdot I_{max} \cdot \frac{tru + tfi}{2} \right) = 8,197 \cdot 10^{-6} \text{ J} \quad (45)$$

A potência de perdas com comutação da chave ($P_{sw}MD$) é expressa por (46).

$$P_{sw}MD = (E_{on}M + E_{off}M + E_{on}D) \cdot fs = 2,41 \text{ W} \quad (46)$$

Considerando que são duas chaves, a perda com comutações (P_{com}) é expressa por (47).

$$P_{com} = P_{sw} MD \cdot 2 = 4,82 \text{ W} \quad (47)$$

3.3.4.4 Perdas na resistência do enrolamento do indutor

As perdas na resistência do enrolamento do indutor (P_{RL}) é calculada considerando a corrente de carga somada a corrente eficaz absorvida pelo amplificador linear conforme (48).

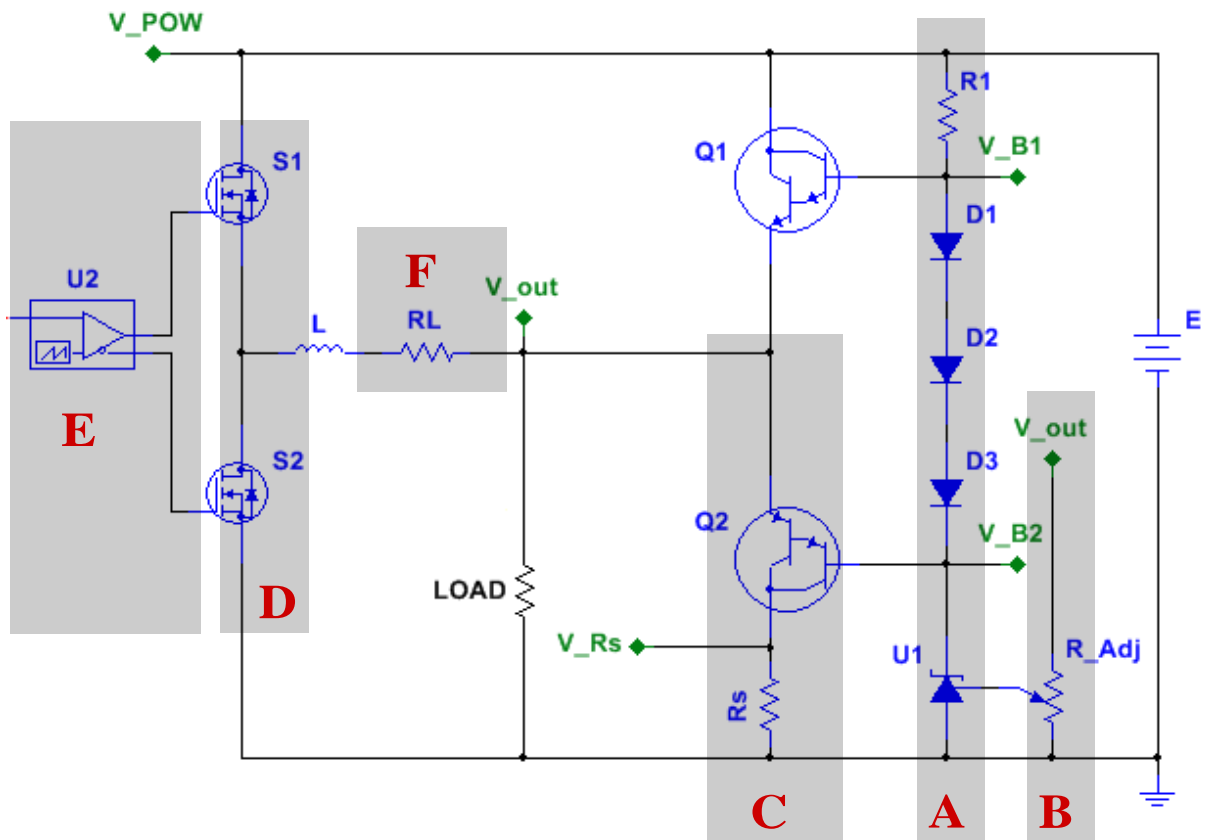
$$P_{RL} = \left(\frac{P_{out}}{V_{out}} + I_{rmsL} \right)^2 \cdot (R_L \cdot 2) = 7,63 \text{ W} \quad (48)$$

A resistência R_L é o dobro, pois são dois enrolamentos em série.

3.3.4.5 Eficiência

Na Figura 37 são apresentados os ramos e componentes do circuito onde estão sendo consideradas as perdas de energia, quando o conversor está operando com carga máxima e regime permanente. Na grupo (A) perdas com resistor de polarização, multiplicador de VBE e regulador de tensão, grupo (B) perdas com a monitoração de tensão, grupo (C) perdas com o transistor de potência que está atuando e perdas com o resistor de monitoração de corrente, grupo (D) perdas em condução dos MOSFETs, grupo (E) perdas com a comutação dos MOSFETs e grupo (F) perdas na resistência do enrolamento do indutor. As perdas magnéticas e outras do indutor necessitam de uma série de parâmetros para cálculo: dados do material do núcleo que foi adquirido no mercado local e sem informações do fabricante, impedâncias entre camadas do bobinado, dentre outras. Neste caso foi desconsiderado as perdas magnéticas.

Figura 37 – Grupos de elementos para cálculo das perdas



Fonte: (AUTOR)

As perdas de energia totais do conversor híbrido (P_{perdas}) são obtidas, somando todas as perdas das regiões destacadas na Figura 37, calculadas nas seções anteriores. As perdas totais são expressas por (49).

$$P_{perdas} = P_{reg} + P_{comp} + P_{Vref} + P_{Q1Rs} + P_{condução} + P_{com} + P_{RL} = 16,25 \text{ W} \quad (49)$$

E o rendimento total do conversor ($\eta\%$) por (50).

$$\eta\% = \left[1 - \left(\frac{Losses}{P_o} \right) \right] \cdot 100 = 86,46\% \quad (50)$$

3.4 MODELAGEM E CONTROLE

O conversor híbrido com fontes em paralelo, devido as suas características construtivas, possui uma malha de controle na fonte de tensão para garantir tensão de

saída e uma malha de controle de corrente no conversor chaveado, para garantir uma dinâmica de corrente sem interferir no linear a ponto aumentar as perdas ou até desestabilizá-lo.

3.4.1 Controle de tensão

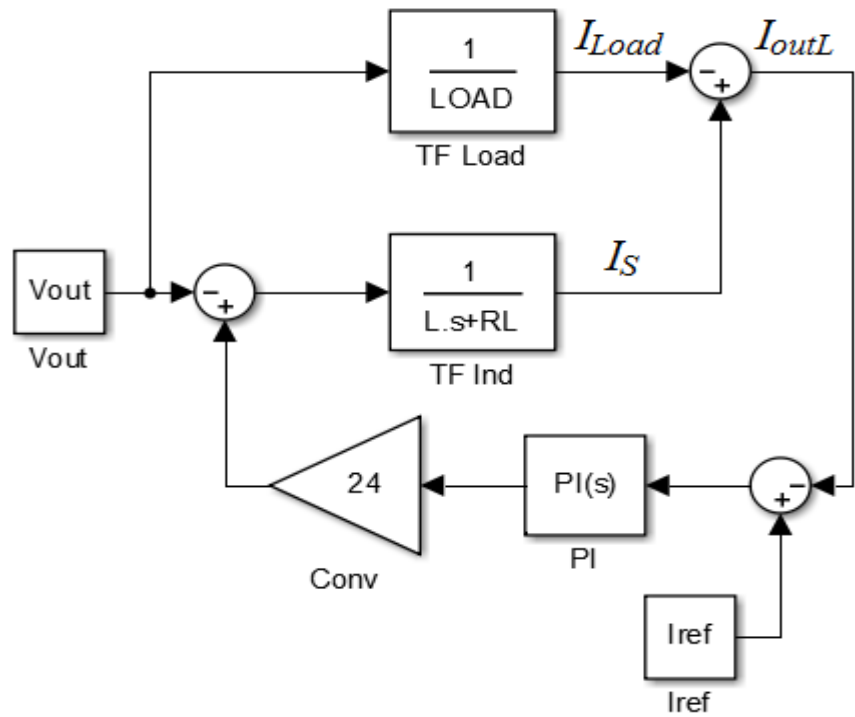
O controle de tensão é mantido por um regulador de tensão na entrada do amplificador, portanto a tensão de entrada é fixada em um valor de referência para o canal AB de saída, como a tensão é constante e as perturbações acontecem na corrente de saída do amplificador, a análise é feita no canal de saída AB, que atua como um driver de corrente para o regulador.

Para grandes variações de corrente entre os emissores e coletores dos transistores de saída, devido aos degraus de carga, uma pequena variação na tensão V_{BE} é suficiente para que a corrente de base, multiplicada pelo ganho dos transistores, compense a corrente de saída. Ou seja, o amplificador se comporta como uma fonte de tensão rígida e com ganho elevado, tendendo rapidamente a estabilidade. Sendo assim, foi desprezada a modelagem, considerando que a tensão é imposta na saída conforme definida no regulador.

3.4.2 Controle de corrente

A Figura 38 apresenta o diagrama do Conversor Híbrido e o circuito de controle. Conforme descrito na (Seção 3.3.1) a corrente é monitorada no resistor R_s . O valor da corrente deve ser a corrente média de ondulação do indutor de filtro, a fim de que a dissipação de potência no amplificador linear seja a mínima e que o conversor possa operar sem carga.

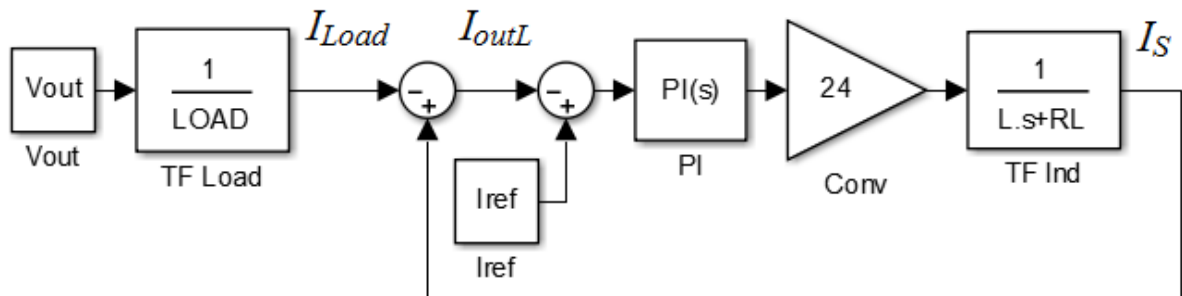
Figura 39 - Diagrama de blocos da malha de controle



Fonte: (AUTOR)

Como a perturbação em análise é a variação abrupta na carga, que resulta em variações de corrente no linear, posteriormente compensadas pelo conversor chaveado, o diagrama deve ser modificado para aplicar as ferramentas de análise. Na Figura 40 é apresentado o diagrama modificado considerando a corrente de carga como entrada.

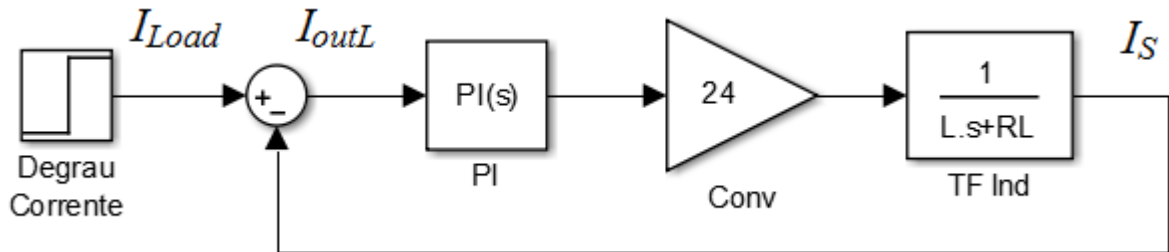
Figura 40 - Diagrama de blocos da malha de controle modificado



Fonte: (AUTOR)

O intuito desta malha de controle e do conversor, é manter a corrente no amplificador linear a menor possível. Neste caso, para simplificar a malha, podemos considerar que o bloco subtrator que contém a referência de corrente, pode ser eliminado, e que o compensador inserido na planta, faça com que essa corrente seja zero. Outro bloco que pode ser simplificado, é a tensão de saída V_{out} , considerando apenas a entrada de corrente I_{Load} . Sendo assim, a Figura 41 apresenta o diagrama de blocos da malha de controle para análise.

Figura 41 - Diagrama de blocos da malha de controle para análise



Fonte: (AUTOR)

3.4.3 Projeto do compensador

Os sinais de controle das chaves devem ser automaticamente e adequadamente ajustados para atender as especificações do conversor (regime permanente, transitório e estabilidade). Existem diversas técnicas de modelagem de conversores presentes na literatura, embora os resultados sejam apresentados de formas distintas, os resultados de praticamente todas as técnicas são equivalentes. Algumas ferramentas de análise necessitam de um método de representação no domínio da frequência. E nestas situações, o sistema normalmente é modelado por funções de transferência.

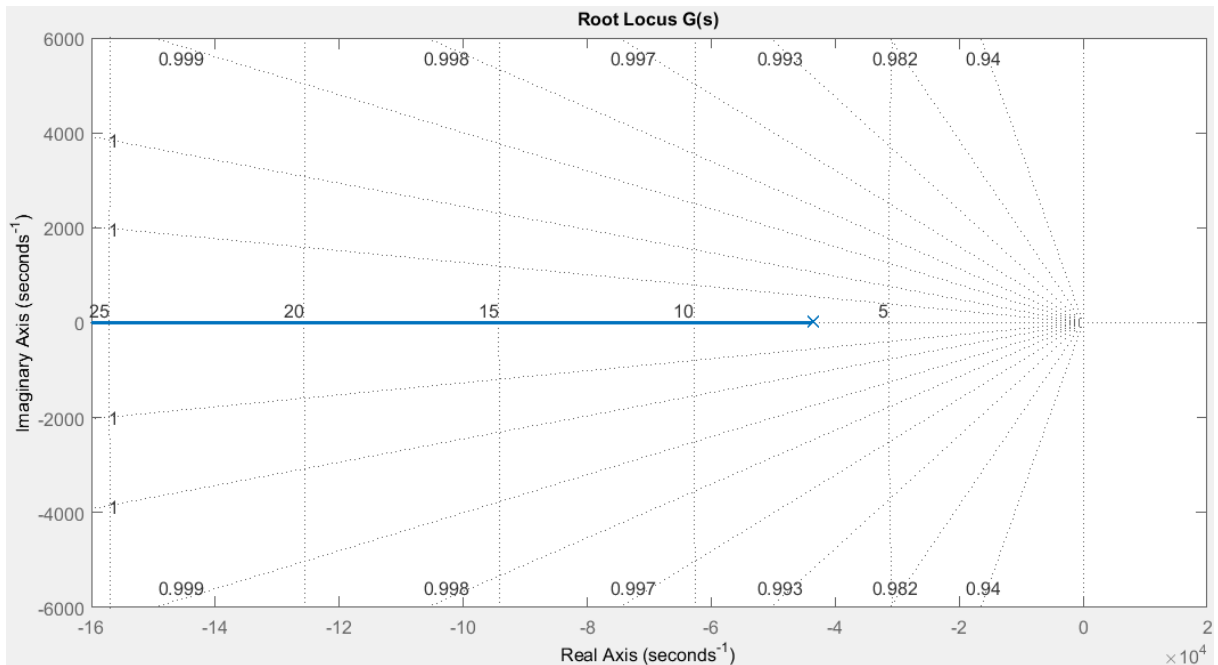
A FT (Função de Transferência) de um sistema é representada por uma equação diferencial linear invariante no tempo. E definida como a relação entre a transformada de Laplace da saída e a transformada de Laplace da entrada, admitindo-se todas as condições iniciais nulas (OGATA, 2002). Considerando que o diagrama foi simplificado para facilitar a análise, e que o amplificador linear é uma fonte de tensão fixa. A Equação 51 apresenta a função de transferência do conversor.

A Figura 42, apresenta o lugar das raízes da função de transferência, Equação 52, de malha fechada do conversor sem compensador, para analisar o comportamento natural do conversor. Pode ser observado que os pólos e zeros estão somente no semi-plano esquerdo, naturalmente estável do sistema.

$$G(s) = \frac{24}{sL + R_L} = \frac{24}{550 \cdot 10^{-6} s + 37,6 \cdot 10^{-3}} \quad (51)$$

$$GMF(s) = \frac{24}{550 \cdot 10^{-6} s + 24,04} \quad (52)$$

Figura 42 – Lugar das raízes da FT do conversor sem compensador



Fonte: (AUTOR)

Com um compensador apenas proporcional, o controle teria um erro em regime permanente característico deste tipo de compensador. Neste caso foi inserido um ganho integral para evitar o erro em regime permanente. A Equação 53 apresenta a função do compensador.

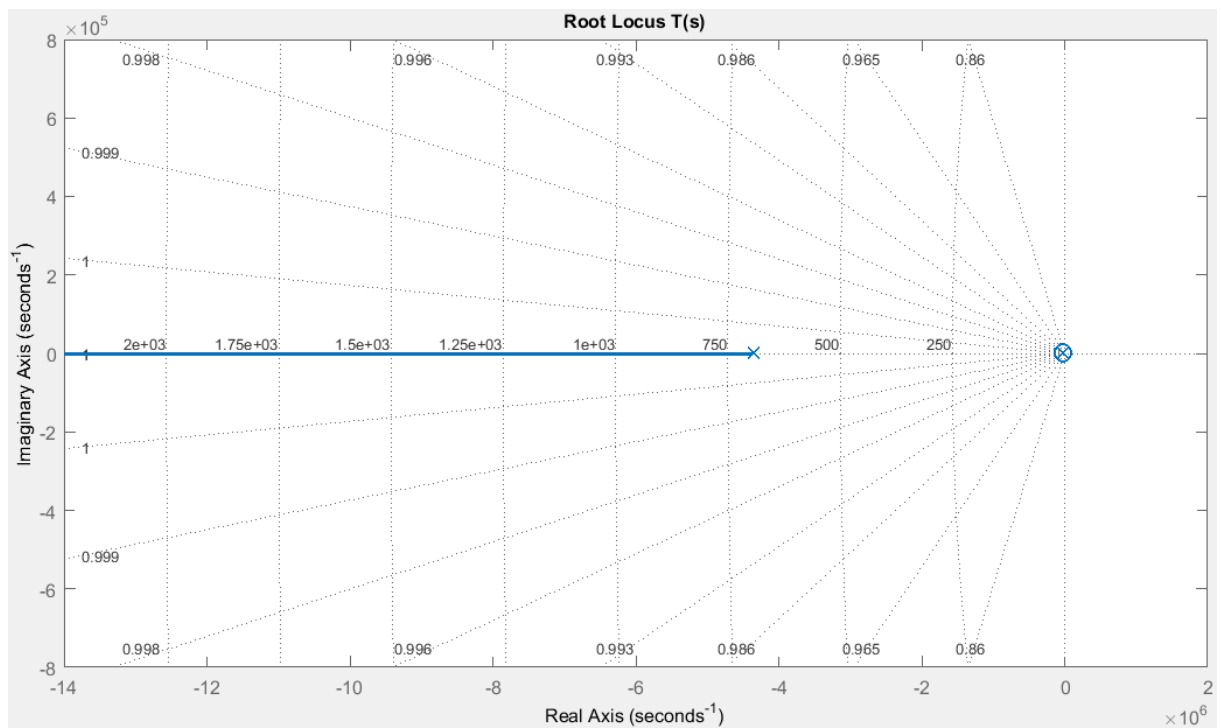
$$PI(s) = \frac{100s + 1 \cdot 10^5}{s} \quad (53)$$

A Equação 54, apresenta função de transferência de malha fechada do conversor com compensador.

$$T(s) = \frac{2400s + 2,4 \cdot 10^6}{Ls^2 + 2400s + 2,4 \cdot 10^6} = \frac{2400s + 2,4 \cdot 10^6}{550 \cdot 10^{-6} s^2 + 2400s + 2,4 \cdot 10^6} \quad (54)$$

A Figura 43, apresenta o lugar das raízes da função de transferência de malha fechada do conversor com compensador, onde pode ser observado que os pólos e zeros ainda se encontram no semi-plano esquerdo, garantindo estabilidade.

Figura 43 – Lugar das raízes da FT de malha fechada do conversor



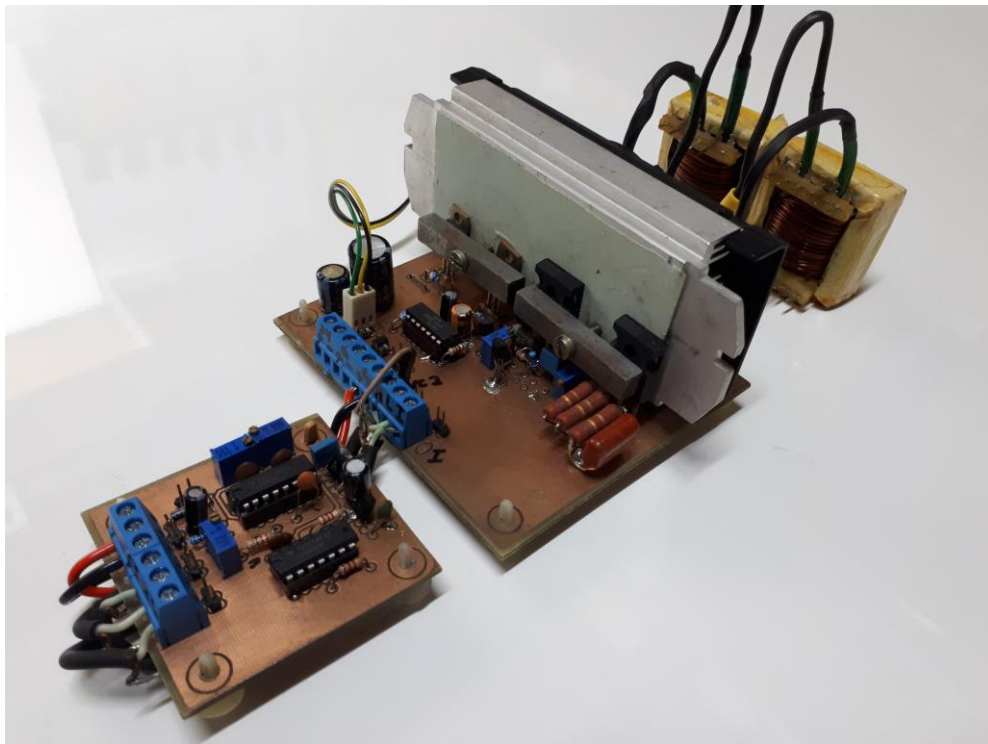
Fonte: (AUTOR)

4 RESULTADOS EXPERIMENTAIS

4.1 Especificações do protótipo

A Figura 44 apresenta o protótipo do conversor montado para análise e testes experimentais.

Figura 44 – Protótipo



Fonte: (AUTOR)

A Tabela 3 apresenta os dados do conversor e um resumo dos valores calculados no projeto, bem como os componentes utilizados.

Tabela 3 – Características do protótipo

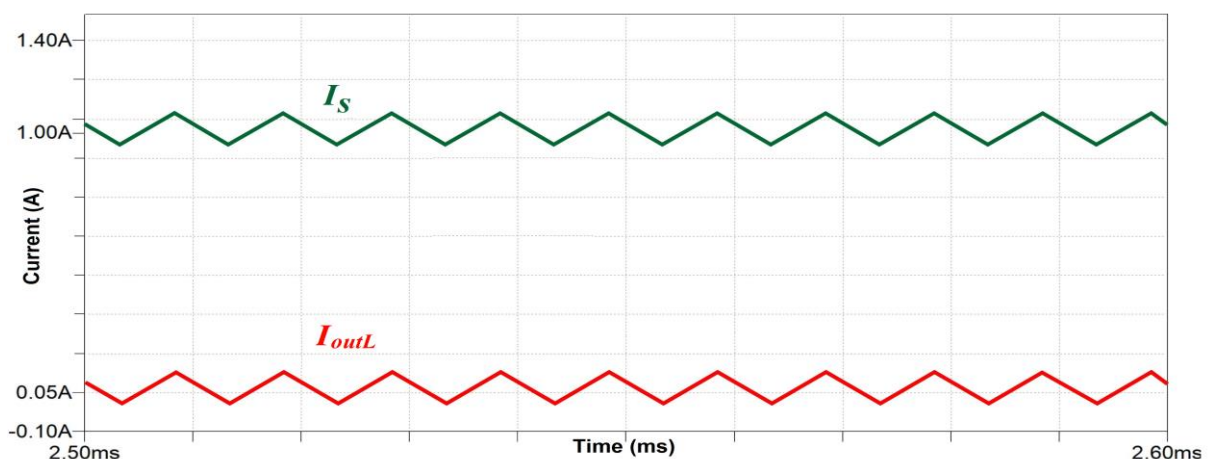
Características	Valor
Tensão de entrada	$V_{in} = 24 \text{ V}$
Tensão de saída	$V_{out} = 12 \text{ V}$
Potência de saída	$P_o = 120 \text{ W}$
Frequência de chaveamento	$f_{sw} = 100 \text{ kHz}$
Indutor de filtro	$L = 550 \text{ } \mu\text{H}$
Resistência do indutor de filtro	$R_L = 37,6 \text{ m}\Omega$
Resistor de monitoração de corrente	$R_S = 0,9 \text{ } \Omega$
Transistores Q1 e Q2	<i>TIP142 – TIP147</i>
Transistores S1 e S2	<i>IRFZ44N</i>

Fonte: (AUTOR)

4.2 SIMULAÇÕES

As simulações foram feitas no software LTSpiceXVII com modelos reais dos componentes, a fim de aproximar ao máximo os modelos simulados dos componentes reais a serem utilizados. Na Figura 45 é apresentado as correntes do circuito quando o conversor está operando em regime permanente.

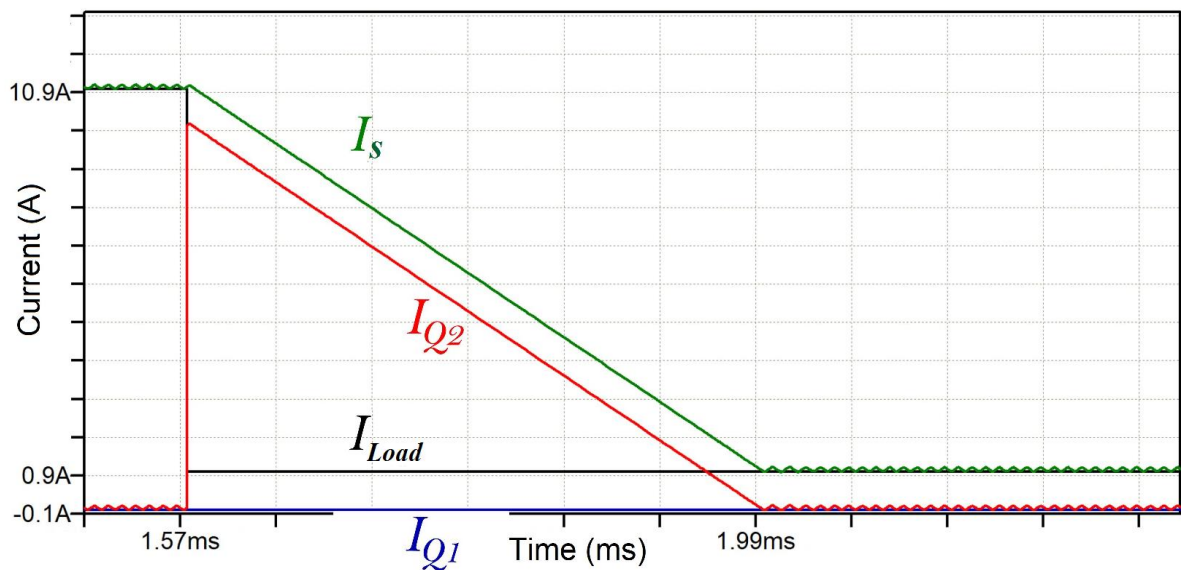
Figura 45 – Simulação regime permanente.



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e) Corrente I_S é a corrente do conversor chaveado e I_{outL} é a corrente sobre o resistor de monitoração de corrente no amplificador linear.

Quando a carga é desconectada, uma sobretensão seria produzida na saída devido ao indutor estar forçando a corrente, entretanto o amplificador linear atua, drenando a corrente através do transistor Q_2 , mantendo a tensão de saída constante. Na Figura 46 é apresentado as correntes nesta situação.

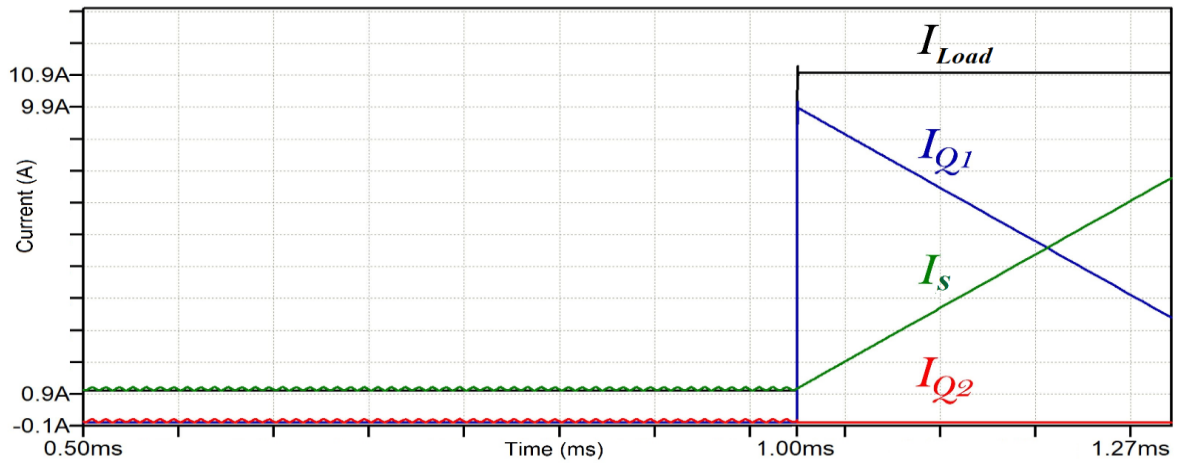
Figura 46 – Simulação de quando a carga é reduzida



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e) Corrente I_{Load} é a corrente da carga.

Da mesma forma, quando a carga requer alta potência, uma subtensão seria produzida na saída devido ao indutor manter a corrente em um nível baixo, porém o amplificador linear drena a corrente através do transistor Q_1 , mantendo constante a tensão de saída. Na Figura 47 é apresentado as formas de onda nesta situação.

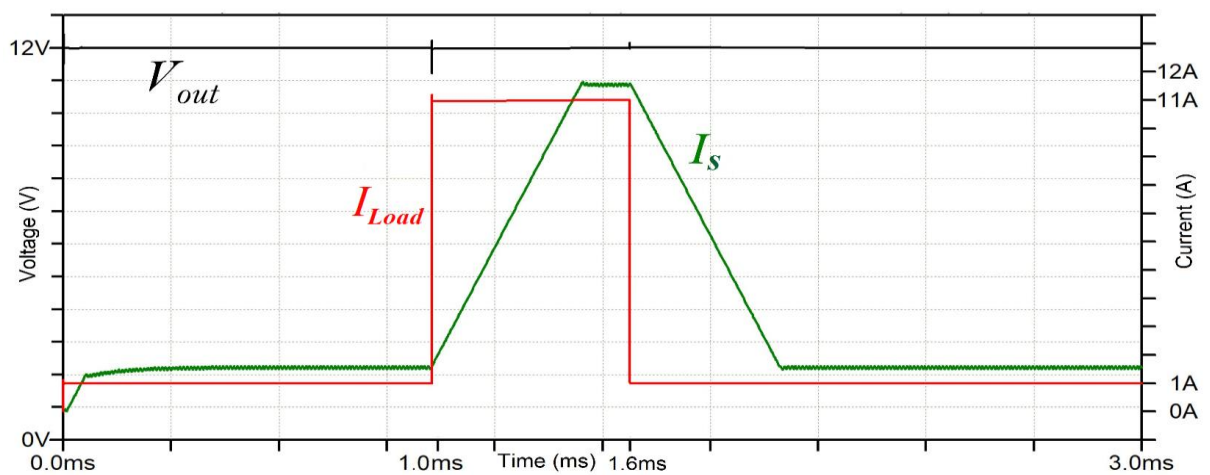
Figura 47 – Simulação de quando a carga requer energia adicional.



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e)

Na Figura 48 é apresentado as formas de onda de simulação de tensão de saída (V_{out}) e corrente de saída do conversor chaveado (I_S). A carga é alterada de 1% para 110% e a tensão apresenta uma sobtensão de 0,75V (6,25%) e uma sobretensão de 0,22V (1,83%). Nesta Figura 48 evidencia-se a excelente resposta dinâmica da tensão na carga, que é uma das qualidades destas estruturas.

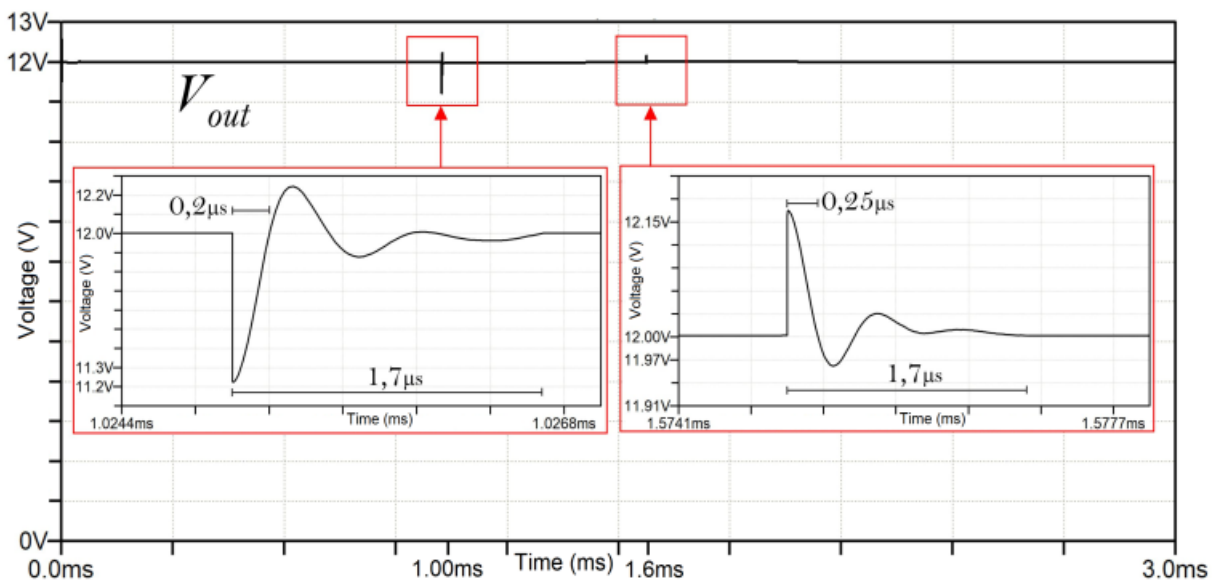
Figura 48 - Simulação degrau de carga



Fonte: Adaptado de (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e)

As próximas formas de onda de simulação apresentadas na Figura 49 mostram a tensão de saída em detalhe. O tempo de resposta do controle de tensão máxima é de cerca de $1,7\mu\text{s}$ em ambos os passos da corrente de carga, o tempo de subida menor que 100ns e a sobretensão menor que $2,0\%$.

Figura 49 - Detalhe da tensão de saída transitória.



Fonte: (VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES, 2017e)

4.2.1 Ensaios do protótipo

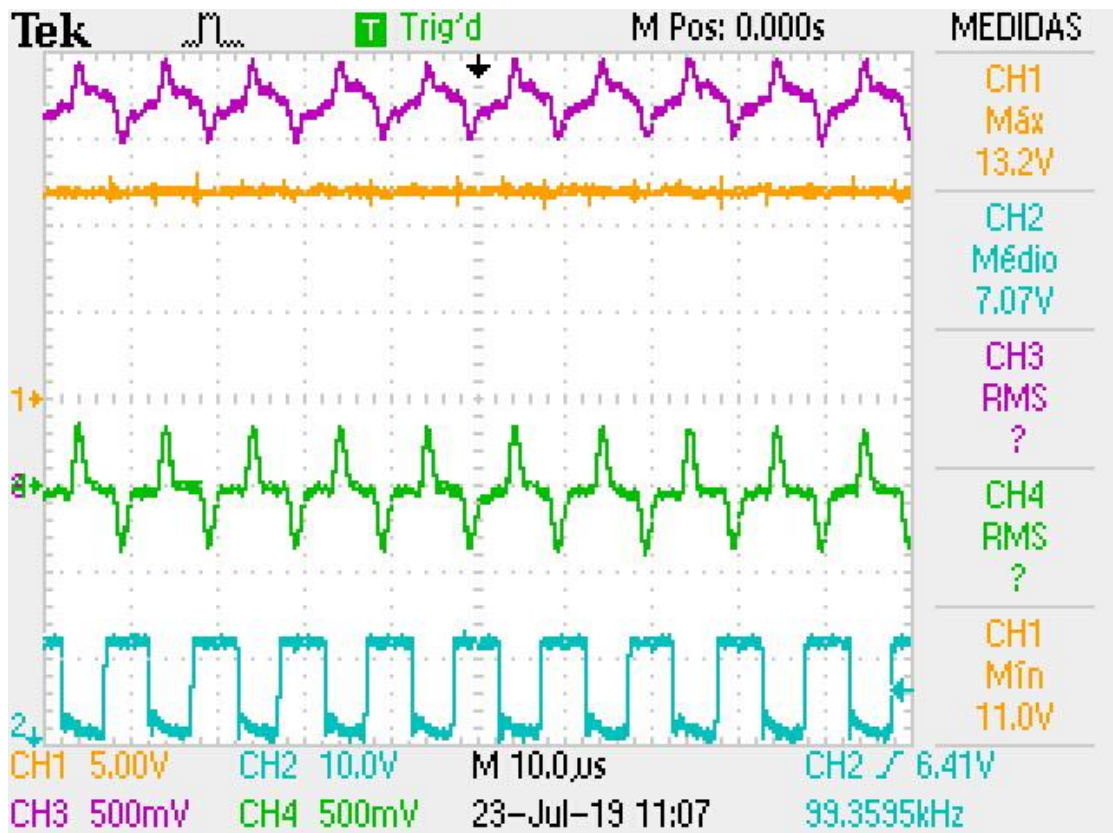
Os resultados que apresentam as formas de ondas dos ensaios, foram retiradas de um osciloscópio Tektronix modelo TBS1052B e os dados relativos ao rendimento foram adquiridos com o medidor digital de potências Yokogawa^r WT1800.

4.2.2 Regime permanente sem carga

Na Figura 50 é apresentado as formas de onda da tensão de saída (canal 1 do osciloscópio), chaveamento da chave S2 (canal 2 do osciloscópio), corrente no conversor chaveado (canal 3 do osciloscópio) e corrente no amplificador linear (canal 4 do osciloscópio) na condição de regime permanente e com 2 A carga, similar ao apresentado na Figura 45. Nesta condição de operação, a corrente no amplificador

linear é igual a ondulação de corrente no indutor de filtro, com os valores próximos aos calculados no projeto. As formas de onda de corrente estão em fase, pois o amplificador linear absorve a corrente de ondulação do filtro.

Figura 50 – Formas de onda em regime permanente



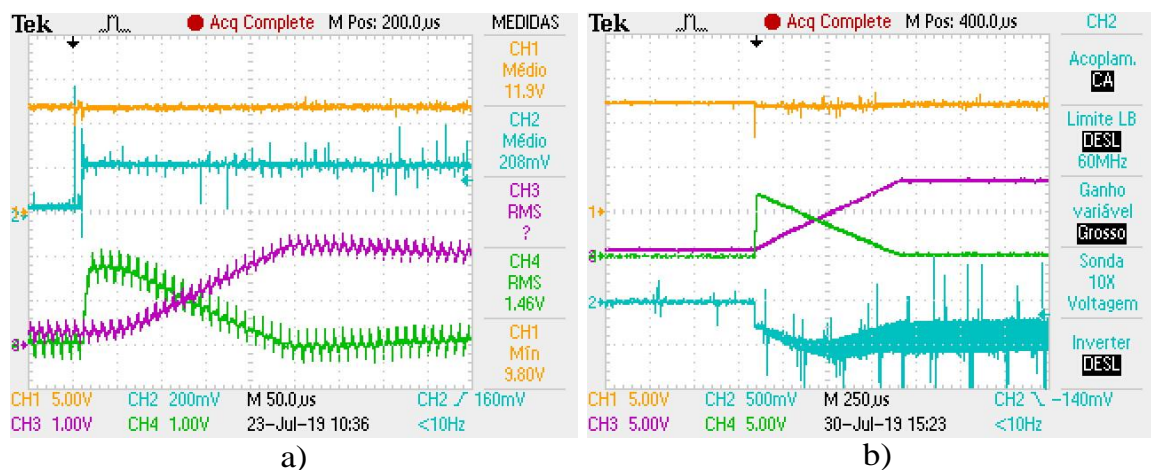
Fonte: (AUTOR) Canal 3 e 4 apresentam as correntes com escala de 1 mV/mA.

4.2.3 Transitório de carga de incremento de corrente

Na Figura 51a é apresentado as formas de onda do conversor com um degrau de carga de 100 mA para 2 A. Sendo tensão de saída (canal 1 do osciloscópio), corrente na carga (canal 2 do osciloscópio), corrente no conversor chaveado (canal 3 do osciloscópio) e corrente no amplificador linear (canal 4 do osciloscópio). E na Figura 51b, o degrau de carga passou a ser de 100 mA para 9 A. Nesta condição de incremento de carga, a corrente no amplificador linear assume a carga instantaneamente e o chaveado atua lentamente para reduzir a corrente do linear ao valor médio de ondulação do indutor. Formas de onda similares ao apresentado na Figura 47. Com a

carga em 9 A a tensão de saída apresentou ruídos. Esses ruídos surgiram da tensão de entrada do conversor, pois a fonte de bancada utilizada para o experimento não suportou o degrau de carga. A tensão de entrada é apresentado na Figura 51b, canal 2 do osciloscópio.

Figura 51 - Transitório de carga de incremento de corrente

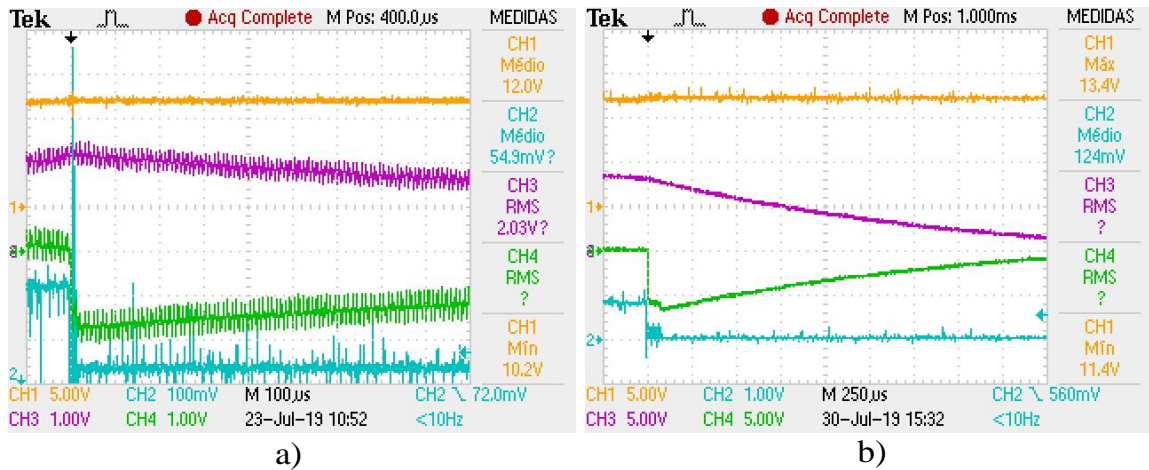


Fonte: (AUTOR) a) Canal 3 e 4 apresentam as correntes com escala de 1mV/mA e canal 2, 100 mV/A. b) Canal 3 e 4 apresentam as correntes com escala de 1 V/A e canal 2 com acoplamento CA mostrando a tensão de entrada do conversor.

4.2.4 Transitório de carga de redução de corrente

Na Figura 52a é apresentado as formas de onda do conversor com um degrau de carga de 2 A para 100 mA. Sendo tensão de saída (canal 1 do osciloscópio), corrente na carga (canal 2 do osciloscópio), corrente no conversor chaveado (canal 3 do osciloscópio) e corrente no amplificador linear (canal 4 do osciloscópio). E na Figura 52b com um degrau de carga de 9 A para 100 mA. Nesta condição de redução de carga o amplificador linear assume a energia armazenada no indutor até atingir o novo ponto de operação. As formas de onda são similares ao apresentado na Figura 46.

Figura 52 - Transitório de carga de redução de corrente

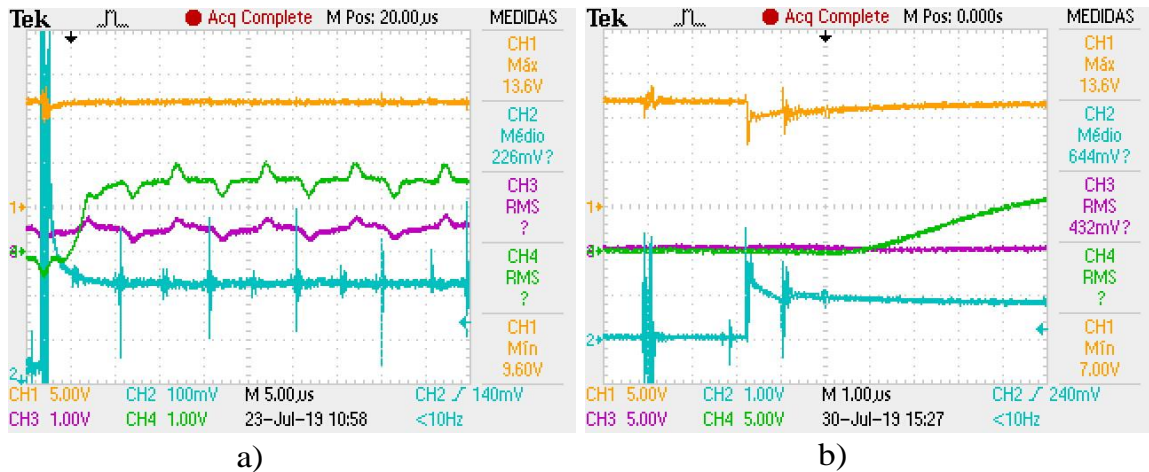


Fonte: (AUTOR) a) Canal 3 e 4 apresentam as correntes com escala de 1mV/mA e canal 2, 100 mV/A. b) Canal 3 e 4 apresentam as correntes com escala de 1 V/A e canal 2, 100 mV/A.

4.2.5 Tensão de saída quando em transitório de carga

Na Figura 53a é apresentado as formas de onda do conversor com um degrau de carga de 100 mA para 2 A. E na Figura 53b com um degrau de carga de 100 mA para 9 A. Sendo tensão de saída (canal 1 do osciloscópio), corrente na carga (canal 2 do osciloscópio), corrente no conversor chaveado (canal 3 do osciloscópio) e corrente no amplificador linear (canal 4 do osciloscópio). A base de tempo do osciloscópio foi reduzida, para poder ser observado a variação de tensão de saída do conversor. O conversor tem uma resposta satisfatória, com pouca variação na tensão de saída e em um espaço de tempo muito pequeno, em torno de 5 μ s para um degrau de 90% de carga.

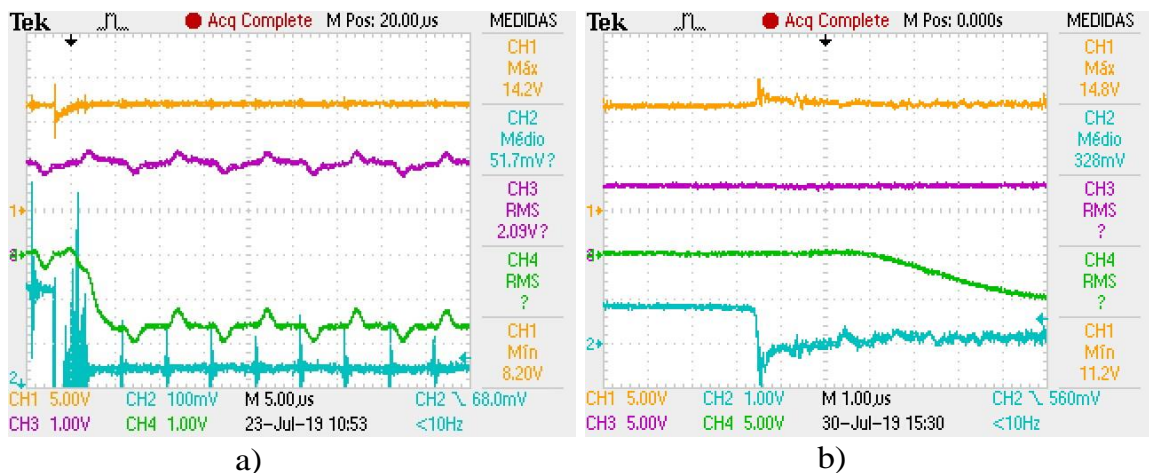
Figura 53 – Tensão quando há incremento de carga.



Fonte: (AUTOR) a) canal 3 e 4 apresentam as correntes com escala de 1mV/mA e canal 2, 100 mV/A. b) canal 3 e 4 apresentam as correntes com escala de 1 V/A e canal 2, 100 mV/A.

E na Figura 54a é apresentado as formas de onda do conversor com um degrau de carga de 2 A para 100 mA. E na Figura 54b com um degrau de carga de 9 A para 100 mA. Sendo tensão de saída (canal 1 do osciloscópio), corrente na carga (canal 2 do osciloscópio), corrente no conversor chaveado (canal 3 do osciloscópio) e corrente no amplificador linear (canal 4 do osciloscópio). A tensão sofre uma variação em um tempo menor que 3 μ s, próximo ao esperado e simulado.

Figura 54 – Tensão quando há redução de carga.

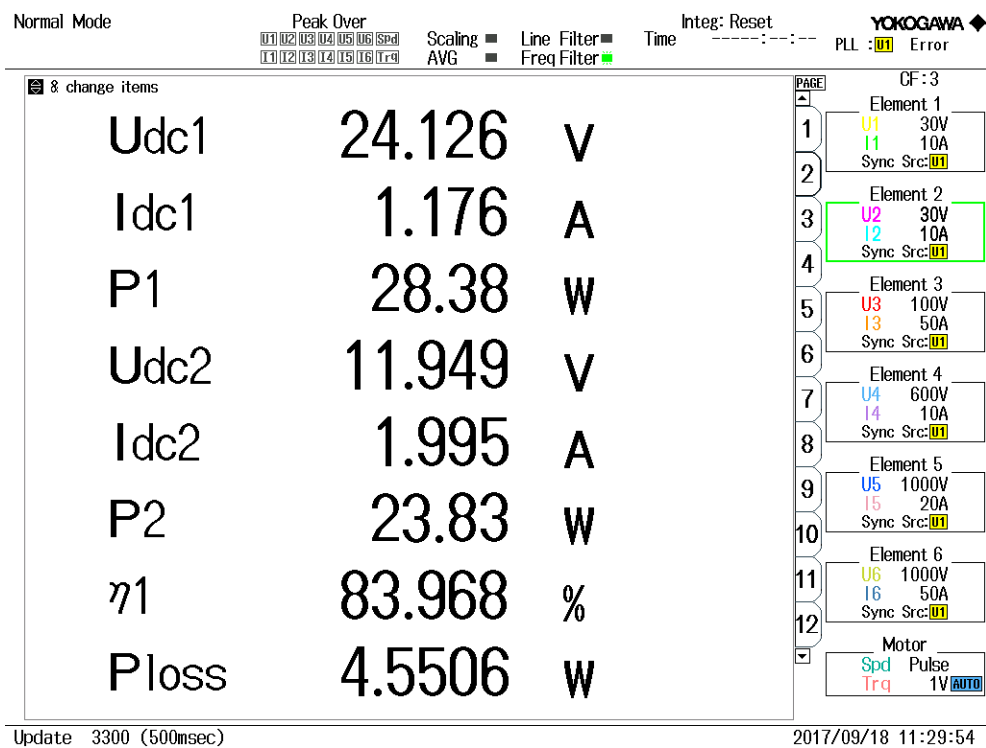


Fonte: (AUTOR) a) canal 3 e 4 apresentam as correntes com escala de 1mV/mA e canal 2, 100 mV/A. b) canal 3 e 4 apresentam as correntes com escala de 1 V/A e canal 2, 100 mV/A.

4.2.5.1 Eficiência do conversor

Foram utilizados três pontos de operação do conversor para adquirir os índices de rendimento do conversor. Como sendo aproximadamente 20% de carga, 50% de carga e 70% de carga. Na Figura 55 é apresentado o rendimento com aproximadamente 20% de carga, o conversor teve um baixo rendimento.

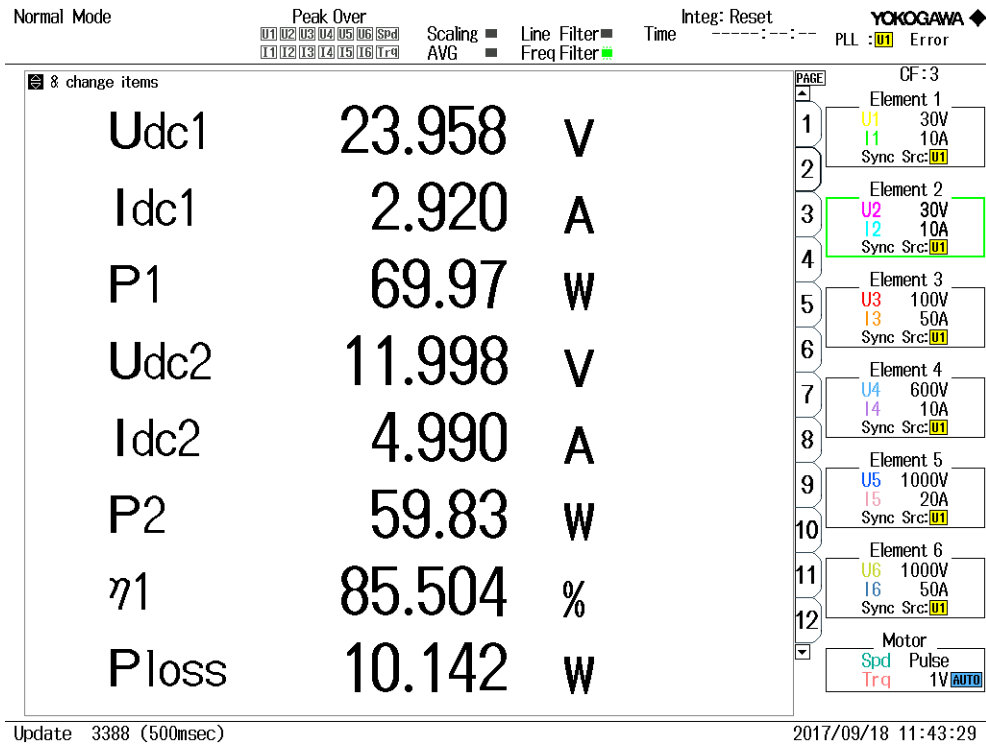
Figura 55 – Rendimento do conversor com 20% de carga



Fonte: (AUTOR) Udc1 tensão de entrada do conversor, P1 potência da fonte de entrada do conversor, Udc2 tensão de saída do conversor, P2 potência de saída, Ploss perdas e (η_1) eficiência.

Na Figura 56 é apresentado o rendimento com aproximadamente 50% de carga, neste ponto o conversor melhorou o seu rendimento e se aproximou dos cálculos do projeto.

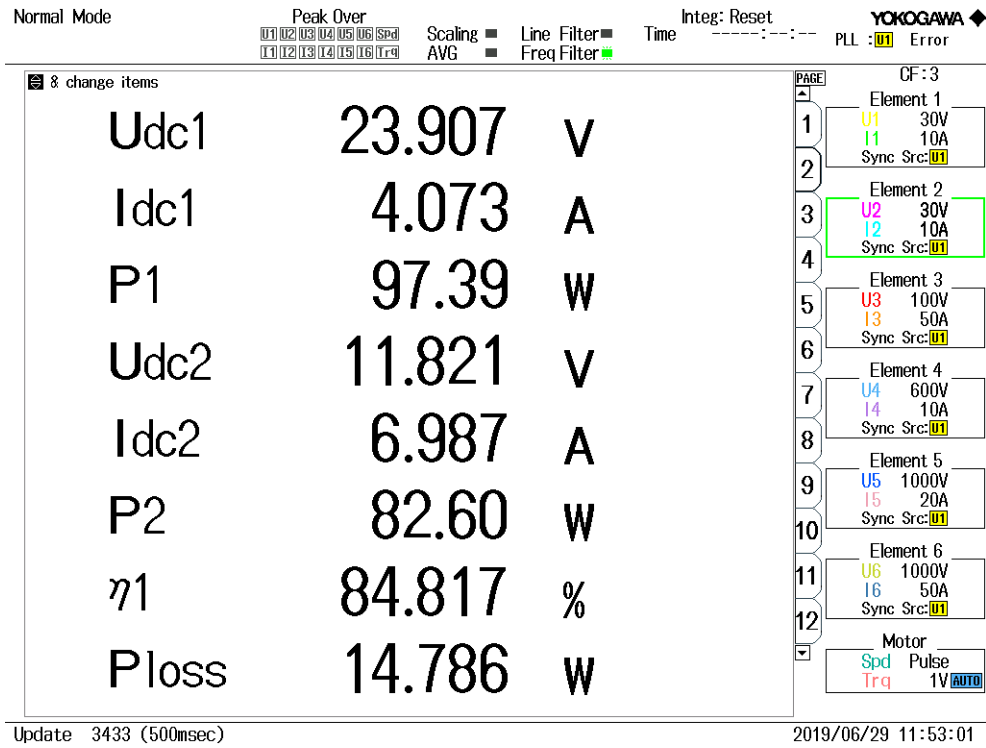
Figura 56 - Rendimento do conversor com 50% de carga



Fonte: (AUTOR) Udc1 tensão de entrada do conversor, P1 potência da fonte de entrada do conversor, Udc2 tensão de saída do conversor, P2 potência de saída, Ploss perdas e (η_1) eficiência.

Na Figura 57 é apresentado o rendimento com aproximadamente 70% de carga, neste ponto o conversor melhorou o seu rendimento e se aproximou dos cálculos do projeto.

Figura 57 - Rendimento do conversor com aproximadamente 70% de carga



Fonte: (AUTOR) Udc1 tensão de entrada do conversor, P1 potência da fonte de entrada do conversor, Udc2 tensão de saída do conversor, P2 potência de saída, Ploss perdas e (η_1) eficiência.

5 CONCLUSÕES

A história resgatada nesta dissertação mostra que a evolução dos semicondutores impulsionou o desenvolvimento dos amplificadores e conversores. E com o tempo, autores passaram a associar chaveados com lineares, mas ainda em áreas distintas, uns desenvolvendo amplificadores lineares híbridos e outros desenvolvendo conversores chaveados multiníveis.

No referencial teórico é apresentado que as estruturas lineares e chaveadas são semelhantes. E que a associação das topologias segue critérios iguais a associação de fontes, bem como, que o princípio de combinar tensão e corrente nas associação dos conversores reduzem as perdas e devem ser observadas.

O procedimento de projeto apresentado, mostra uma análise e cálculos das principais perdas de potência no amplificador linear e no conversor chaveado, incluindo correntes de polarização, sensor de corrente, multiplicadores de tensão, perdas em condução, comutação e perdas na resistência do enrolamento do filtro. Com o procedimento, foi possível calcular a eficiência do conversor em estudo que se aproximou muito do obtido nos resultados experimentais.

As análises e explicações demonstram como os amplificadores lineares associados aos conversores chaveados funcionam e como os projetar. Os resultados demonstram que ao combinar esses dois tipos de topologias são observadas as melhores características de ambas. Obtendo um resultado de eficiência de aproximadamente de 85%. Valor este, entre a eficiência obtida em amplificadores lineares classe AB e chaveados. Bem como uma resposta dinâmica muito superior à de um conversor Buck com compensador proporcional, integral e com modulação por PWM.

A topologia abordada elimina a necessidade de um capacitor de saída aumentando a vida útil do conversor. Mesmo sem o capacitor, a resposta do conversor a transitórios de carga é muito rápida, e não exige grandes complexidades de controle. Apenas um compensador proporcional e integral foi suficiente para atingir os resultados. Sendo que todo o conversor, não necessitou de circuitos microcontrolados e componentes com custo elevado. Associar topologias pode ser considerada a técnica mais promissora na realização dos conversores de potências mais elevadas, com alta eficiência e qualidade de sinal sintetizado.

5.1 PROPOSTA PARA TRABALHOS FUTUROS

Otimizar o conversor refazendo o projeto para vários pontos de frequência de operação. Avaliando os resultados das perdas em comutação, perdas no enrolamento do indutor, que será diferente para cada frequência em função de alterar o projeto do indutor e perdas na corrente eficaz drenada pelo amplificador linear.

Alterar o projeto do amplificador reduzindo a corrente de polarização sem alterar sua resposta dinâmica, modelando e inserindo na planta de controle. Avaliando também o comportamento com cargas reativas.

5.2 PUBLICAÇÕES REALIZADAS

ROSA, E.; VIDOR, DALTON L. R. ; RIGO, N. M. ; PINHEIRO, JOSE RENES . *Resposta Rápida a Transitórios: Conversor sem Capacitor*. In: SEPOC 2017 - 10th Seminar on Power Electronics and Control, 2017, Santa Maria / RS.

ROSA, E.; VIDOR, DALTON L. R. ; RIGO, N. M. ; PINHEIRO, JOSE RENES . *Conversor Série Chaveado-Linear (SL)*. In: SEPOC 2017 - 10th Seminar on Power Electronics and Control, 2017, Santa Maria / RS.

ROSA, E.; VIDOR, DALTON L. R. ; RIGO, N. M. ; PINHEIRO, JOSE RENES. *Uma Tendência Futura para Conversores: Chaveados-Lineares*. In: SEPOC 2017 - 10th Seminar on Power Electronics and Control, 2017, Santa Maria / RS.

ROSA, E.; VIDOR, DALTON L. R. ; RIGO, N. M. ; PINHEIRO, JOSE RENES . *Análise de Conversores por Modelos de Similaridade com Fontes*. In: SEPOC 2017 - 10th Seminar on Power Electronics and Control, 2017.

ROSA, E.; VIDOR, DALTON L. R. ; RIGO, N. M. ; PINHEIRO, JOSE RENES . *Contribuição ao Estudo de Conversores Híbridos*. In: SEPOC 2017 - 10th Seminar on Power Electronics and Control, 2017, Santa Maria / RS.

VIDOR, DALTON L. R. ; RIGO, NATANIEL ; ROSA, EVERTON ; PINHEIRO, JOSE RENES. *Fast Transient Response Capacitorless DC-DC Converter*. In: 2017 Brazilian Power Electronics Conference (COBEP), 2017, JUIZ DE FORA. 2017 Brazilian Power Electronics Conference (COBEP), 2017. p. 1.

VIDOR, DALTON L. R. ; ROSA, EVERTON ; RIGO, NATANIEL ; PINHEIRO, JOSE RENES. *A Future Trend for Converters: Switched and Linear Together*. In: 2017 IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), 2017, Florianópolis.

VIDOR, DALTON L. R. ; ROSA, EVERTON ; RIGO, NATANIEL ; PINHEIRO, JOSE RENES. *A Switched-Linear Series Converter*. In: 2016 12th IEEE International Conference on Industry Applications (INDUSCON), 2016, Curitiba.

ROSA, E.; VIDOR, DALTON L. R. ; RIGO, N. M. ; PINHEIRO, JOSE RENES. *A Half-Bridge Switched-Linear Converter*. In: CBA2016 XXI Congresso Brasileiro de Automática, 2016, Vitória/ES.

VIDOR, DALTON L. R. ; GODOY, PAULO C. C. ; ROSA, EVERTON ; PINHEIRO, JOSE RENES. *A New Class of Switched-Linear Converters*. In: 2015 IEEE 13th Brazilian Power Electronics Conference and 1st Southern Power Electronics Conference (COBEP/SPEC), 2015, Fortaleza.

ROSA, E.. *Sistema de Controle de Torque e Velocidade para Veículos Elétricos com Tração Independente nas Rodas Traseiras 2013* (Trabalho de conclusão de curso). Homepage: <http://deletulbra.synthasite.com>.

REFERÊNCIAS

ARNS R. G. The other transistor: early history of the metal-oxide semiconductor field-effect transistor [Artigo] // IEEE Engineering Science and Education Journal. - 1998. - Vol. 7. - pp. 233-240.

BABAZADEH, AMIR ; MAKSIMOVIC, DRAGAN; [Artigo]// IEEE TRANSACTIONS ON POWER ELECTRONICS. - 11 de Nov de 2009. - Vol. 24. - 0885-8993/\$26.00 © 2009 IEEE.

BARTON LOY E. Application of the Class B audio amplifierto A-C operated rectifiers [Artigo] // Proceedings of the Institute of Radio Engineers. - July de 1932. - Vol. 20. - pp. 1085-1100.

BEDFORD, B. D.; HOFT, R. G. Principles Of Inverter Circuits [Artigo]. - New York : [s.n.], 1964.

BELTRAME R. C. Fontes CA de Potência: Contribuição ao estudo e ao desenvolvimento de topologias híbridas [Periódico] // Universidade Federal de Santa Maria. - Santa Maria, RS : [s.n.], 2012.

BELTRAME, R. C.; DA SILVA MARTINS, M. L.; RECH, C.; HEY, H. L.; Hybrid Power Amplifiers – A Review [Artigo]// Brazilian Power Electronics Conference - COBEP. - 2011. - pp. 189 - 195.

BOSE B. K. Power Electronics and Motor Drives - Technology Advances, Trends and Applications [Artigo]// IEEE International Conference on Industrial Technology (ICIT). - 2005. - pp. 20–64.

CHUNG, H. S.; WANG, H.; BLAABJERG, F.; PECHT, M.; Reliability of Power Electronic Converter Systems [Artigo]// The Institution of Engineering and Technology. - London : [s.n.], 2016. - ISBN 978-1-84919-902-5.

DA SILVA, G. S.; BELTRAME, R. C.; SCHUCH, L.; RECH, C.; Hybrid AC Power Source Based on Modular Multilevel Converter and Linear Amplifier [Artigo] // IEEE Trans. Power Electron. - Jan de 2015. - 1 : Vol. 30. - pp. 216–226.

DE FOREST LEE Device for Amplifying Feeble Electrical Currents [Patente] : 841,387. - New York - US, 15 de Jan, de 1907b.

DE FOREST LEE Wireless Telegraphy [Patente] : 841,386. - New York - US, 15 de Jan de 1907a.

DORF, RICARDO C.; BISHOP, ROBERT H.; Sistemas de Controle Moderno [Livro]. - 1998. - OITAVA EDIÇÃO.

FERRANTE, GIANNI; SYKORA, STANISLAV; Technical Aspects of Fast Field Cycling = Published in Advances in Inorganic Chemistry. - 2004. - Vol. 57. - www.stelar.it.

FLEMING JOHN A. [Patente] : 803,684 "Instrument for Converting Alternating Electric Currents into Continuous Currents". - US New Jersey, 1905.

GARCÍA HERMINIO MARTÍNEZ Application of Modified Current-Mode One-Cycle Control in a Linear-Assisted DC/DC Regulator [Artigo] // IEEE 13th International Conference on Industrial Informatics (INDIN). - Cambridge, UK : [s.n.], 22-24 de July de 2015.

GARCÍA, HERMINEO MARTÍNEZ; CONESA, A.; Modeling of Linear-Assisted DC-DC Converters [Artigo] // European Conference on Circuit Theory and Design (ECCTD 2007). - 27-30 de August de 2007.

GARCÍA, HERMINEO MARTÍNEZ; SALDES, ANTONI G.; Capacitorless DC-DC Converter [Artigo] // IEEE Emerging Technology and Factory Automation (ETFA). - 2014.

GONG, G.; HASSLER, D.; KOLAR, J.; Comparative study of multi-cell amplifiers for ac power source applications [Artigo] // IEEE Trans. Power Electron. - 2011. - 1 : Vol. 26. - pp. 149-164.

GRAOVAC, DUSAN; PÜRSCHEL, MARCO; KIEP, ANDREAS; MOSFET Power Losses Calculation Using the Data-Sheet Parameters // Application Note Published by Infineon Technologies AG. - Neubiberg : [s.n.], 31 de 07 de 2006. - www.infineon.com.

GYUGYI, L.; PELLY, B. R. Static Power Frequency Changes [Artigo]. - New York : [s.n.], 1976.

HOWER, P. L.; PENDHARKAR, S.; EFLAND, T.; Current status and future trends in silicon power devices [Artigo] // Electron Devices Meeting (IEDM) IEEE International. - 2010. - pp. 13.1.1 - 13.1.4.

J. R. NELSON Class B amplifiers considered from the conventional Class A standpoint [Artigo] // Proceedings of the Institute of Radio Engineers. - june de 1933. - Vol. 21. - pp. 858-874.

KAPUN, ALJAZ; MILANOVIC, MIRO; KORELIC, JOSE Voltage Ripple Cancellation in Buck Converter based on Hybrid Structured Connection [Artigo] // EPE-PEMC. - Portoroz, Slovenia : [s.n.], 2006. - 1-4244-0121-6/06/\$20.00 C2006 IEEE.

LIEBEN ROBERT DRP 179807 Kathodenstrahlenrelay [Patente]. - Vien, 4 de Mar. de 1906.

LILIENFELD JULIUS E. Method and Apparatus for Controlling Electric Currents [Patente] : 1,745,175. - Canada, 22 de Oct de 1925.

OGATA K. Engenharia de Controle Moderno [Livro]. - 2002. - 4ª edição.

R. W., ERICKSON; D., MAKSIMOVIC Fundamentals of Power Electronics [Livro]. - 2000. - Second edition.

SATHEESH, V.; GALKIN, A.; SYKORA, S.; FERRANTE, GIANNI; Field Cycling NMR Relaxometry-Review of Technical Issues and Applications. - [s.l.] : STELAR, 2004. - www.stelar.it.

VASIC, M.; GARCIA, O.; OLIVIER, J. A.; ALOU, P.; DIAZ, D.; COBOS, J. A.; Switching capacities based envelope amplifier for high efficiency RF amplifiers [Artigo] // IEEE Applied Power Electronics Conference and Exposition. - 2010. - pp. 723-728. - ISSN 1048-2334.

VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES A Future Trend for Converters: Switched and Linear Together [Artigo] // IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG). - Florianopolis : [s.n.], 2017a.

VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES Análise de Conversores por Modelos de Similaridade com Fontes [Artigo] // SEPOC - 10th Seminar on Power Electronics and Control. - Santa Maria : [s.n.], 2017d.

VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES Resposta Rápida a Transientes Conversor sem Capacitor [Artigo] // SEPOC - 10th Seminar on Power Electronics and Control. - Santa Maria : [s.n.], 2017e.

VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES; Conversor Série Chaveado-Linear (SL) [Artigo] // SEPOC - 10th Seminar on Power Electronics and Control. - Santa Maria - RS : [s.n.], 2017b.

VIDOR, DALTON L. R.; ROSA, EVERTON; RIGO, NATANIEL; PINHEIRO, JOSÉ RENES; Uma Tendência Futura para Conversores: Chaveados-Lineares [Artigo] // SEPOC - 10th Seminar on Power Electronics and Control. - Santa Maria - RS : [s.n.], 2017c.

WEG Equipamentos Elétricos S.A. Motores Elétricos // Motores Elétricos. - Jaraguá do Sul - SC : [s.n.], 2009.

WEIS, JAN; BUDINSKY, LUBOS; KRÍZIK, MIROSLAV; Gradient Amplifier Imperfection in NMR Imaging [Artigo] // Magnetic Resonance Imaging. - USA : [s.n.], 1992. - Vol. 10. - pp. 461 - 464.

YUNDT GEORGE B. Series- or parallel-connected composite amplifiers [Artigo] // IEEE Trans. on Power Electronics. - Jan de 1986. - pp. 48-54. - ISSN 0885-8993.

YUNDT GEORGE B. Series parallel connected composite amplifiers // M. S. thesis, C. S. Draper Lab. Rep. T-805, Dep. Elec. Eng. and Comput. Sci., Mass. Inst. Technol.. - Cambridge : [s.n.], Mar de 1983.

ANEXO A – FOLHA DE DADOS DOS TRANSISTORES BJT

TYPICAL CHARACTERISTICS

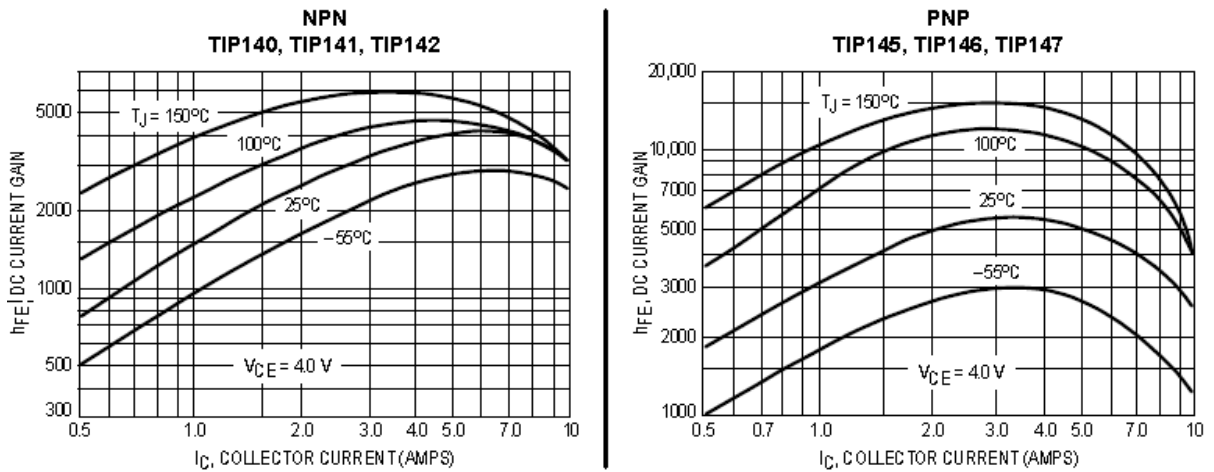


Figure 3. DC Current Gain versus Collector Current

ELECTRICAL CHARACTERISTICS ($T_C = 25^\circ\text{C}$ unless otherwise noted)

Characteristic	Symbol	Min	Typ	Max	Unit
OFF CHARACTERISTICS					
Collector–Emitter Sustaining Voltage (1) ($I_C = 30\text{ mA}$, $I_B = 0$)	$V_{CE(sus)}$	60 80 100	— — —	— — —	Vdc
Collector Cutoff Current ($V_{CE} = 30\text{ Vdc}$, $I_B = 0$) ($V_{CE} = 40\text{ Vdc}$, $I_B = 0$) ($V_{CE} = 50\text{ Vdc}$, $I_B = 0$)	I_{CEO}	— — —	— — —	2.0 2.0 2.0	mA
Collector Cutoff Current ($V_{CB} = 60\text{ V}$, $I_E = 0$) ($V_{CB} = 80\text{ V}$, $I_E = 0$) ($V_{CB} = 100\text{ V}$, $I_E = 0$)	I_{CBO}	— — —	— — —	1.0 1.0 1.0	mA
Emitter Cutoff Current ($V_{BE} = 5.0\text{ V}$)	I_{EBO}	—	—	2.0	mA
ON CHARACTERISTICS (1)					
DC Current Gain ($I_C = 5.0\text{ A}$, $V_{CE} = 4.0\text{ V}$) ($I_C = 10\text{ A}$, $V_{CE} = 4.0\text{ V}$)	h_{FE}	1000 500	— —	— —	—
Collector–Emitter Saturation Voltage ($I_C = 5.0\text{ A}$, $I_B = 10\text{ mA}$) ($I_C = 10\text{ A}$, $I_B = 40\text{ mA}$)	$V_{CE(sat)}$	— —	— —	2.0 3.0	Vdc
Base–Emitter Saturation Voltage ($I_C = 10\text{ A}$, $I_B = 40\text{ mA}$)	$V_{BE(sat)}$	—	—	3.5	Vdc
Base–Emitter On Voltage ($I_C = 10\text{ A}$, $V_{CE} = 4.0\text{ Vdc}$)	$V_{BE(on)}$	—	—	3.0	Vdc

ANEXO B – FOLHA DE DADOS DO REGULADOR DE TENSÃO



TL431, TL431A, TL431B
TL432, TL432A, TL432B

SLVS6430 – AUGUST 2004 – REVISED JANUARY 2015

www.ti.com

7 Specifications

7.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)⁽¹⁾

		MIN	MAX	UNIT
V_{KA}	Cathode voltage ⁽²⁾		37	V
I_{KA}	Continuous cathode current range	-100	150	mA
$I_{I(ref)}$	Reference input current range	-0.05	10	mA
T_J	Operating virtual junction temperature		150	°C
T_{stg}	Storage temperature range	-65	150	°C

7.4 Recommended Operating Conditions

See⁽¹⁾

		MIN	MAX	UNIT	
V_{KA}	Cathode voltage	V_{ref}	36	V	
I_{KA}	Cathode current	1	100	mA	
T_A	Operating free-air temperature	TL43xxC	0	70	°C
		TL43xxI	-40	85	
		TL43xxQ	-40	125	

7.5 Electrical Characteristics, TL431C, TL432C

over recommended operating conditions, $T_A = 25^\circ\text{C}$ (unless otherwise noted)

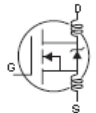
PARAMETER	TEST CIRCUIT	TEST CONDITIONS	TL431C, TL432C			UNIT
			MIN	TYP	MAX	
V_{ref}	See Figure 20	$V_{KA} = V_{ref}$, $I_{KA} = 10\text{ mA}$	2440	2495	2550	mV
$V_{I(dev)}$	See Figure 20	$V_{KA} = V_{ref}$, $I_{KA} = 10\text{ mA}$,	SOT23-3 and TL432 devices	6	16	mV
			All other devices	4	25	
$\frac{\Delta V_{ref}}{\Delta V_{KA}}$	See Figure 21	$I_{KA} = 10\text{ mA}$	$\Delta V_{KA} = 10\text{ V} - V_{ref}$	-1.4	-2.7	mV/V
			$\Delta V_{KA} = 36\text{ V} - 10\text{ V}$	-1	-2	
I_{ref}	See Figure 21	$I_{KA} = 10\text{ mA}$, $R1 = 10\text{ k}\Omega$, $R2 = \infty$		2	4	μA
$I_{I(dev)}$	See Figure 21	$I_{KA} = 10\text{ mA}$, $R1 = 10\text{ k}\Omega$, $R2 = \infty$		0.4	1.2	μA
I_{min}	See Figure 20	$V_{KA} = V_{ref}$		0.4	1	mA
I_{off}	See Figure 22	$V_{KA} = 36\text{ V}$, $V_{ref} = 0$		0.1	1	μA
$ Z_{KA} $	See Figure 20	$V_{KA} = V_{ref}$, $f \leq 1\text{ kHz}$, $I_{KA} = 1\text{ mA}$ to 100 mA		0.2	0.5	Ω

ANEXO C – FOLHA DE DADOS DOS MOSFETs

IRFZ44N

International
IR Rectifier

Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	55	---	---	V	$V_{GS} = 0V, I_D = 250\mu A$
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	---	0.058	---	$V/^\circ\text{C}$	Reference to 25°C , $I_D = 1\text{mA}$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	---	---	17.5	$m\Omega$	$V_{GS} = 10V, I_D = 25A$ ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	---	4.0	V	$V_{DS} = V_{GS}, I_D = 250\mu A$
g_{fs}	Forward Transconductance	19	---	---	S	$V_{DS} = 25V, I_D = 25A$ ④
I_{DSS}	Drain-to-Source Leakage Current	---	---	25	μA	$V_{DS} = 55V, V_{GS} = 0V$
		---	---	250		$V_{DS} = 44V, V_{GS} = 0V, T_J = 150^\circ\text{C}$
I_{GSS}	Gate-to-Source Forward Leakage	---	---	100	nA	$V_{GS} = 20V$
	Gate-to-Source Reverse Leakage	---	---	-100		$V_{GS} = -20V$
Q_g	Total Gate Charge	---	---	63	nC	$I_D = 25A$
Q_{gs}	Gate-to-Source Charge	---	---	14		$V_{DS} = 44V$
Q_{gd}	Gate-to-Drain ("Miller") Charge	---	---	23		$V_{GS} = 10V$, See Fig. 6 and 13
$t_{d(on)}$	Turn-On Delay Time	---	12	---	ns	$V_{DD} = 28V$
t_r	Rise Time	---	60	---		$I_D = 25A$
$t_{d(off)}$	Turn-Off Delay Time	---	44	---		$R_G = 12\Omega$
t_f	Fall Time	---	45	---		$V_{GS} = 10V$, See Fig. 10 ④
L_D	Internal Drain Inductance	---	4.5	---	nH	Between lead, 6mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	---	7.5	---		
C_{ISS}	Input Capacitance	---	1470	---	pF	$V_{GS} = 0V$
C_{OSS}	Output Capacitance	---	360	---		$V_{DS} = 25V$
C_{RSS}	Reverse Transfer Capacitance	---	88	---		$f = 1.0\text{MHz}$, See Fig. 5
E_{AS}	Single Pulse Avalanche Energy②	---	530③	150⑥		$I_{AS} = 25A, L = 0.47\text{mH}$

Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Conditions
I_S	Continuous Source Current (Body Diode)	---	---	49	A	MOSFET symbol showing the integral reverse p-n junction diode.
I_{SM}	Pulsed Source Current (Body Diode)①	---	---	160		
V_{SD}	Diode Forward Voltage	---	---	1.3	V	$T_J = 25^\circ\text{C}, I_S = 25A, V_{GS} = 0V$ ④
t_{rr}	Reverse Recovery Time	---	63	95	ns	$T_J = 25^\circ\text{C}, I_F = 25A$
Q_{rr}	Reverse Recovery Charge	---	170	260	nC	$di/dt = 100A/\mu s$ ④
t_{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by L_S+L_D)				

Notes:

- ① Repetitive rating; pulse width limited by max. junction temperature. (See fig. 11)
- ② Starting $T_J = 25^\circ\text{C}$, $L = 0.48\text{mH}$
 $R_G = 25\Omega$, $I_{AS} = 25A$. (See Figure 12)

- ③ $I_{SD} \leq 25A$, $di/dt \leq 230A/\mu s$, $V_{DD} \leq V_{(BR)DSS}$,
 $T_J \leq 175^\circ\text{C}$

- ④ Pulse width $\leq 400\mu s$; duty cycle $\leq 2\%$.

- ⑤ This is a typical value at device destruction and represents operation outside rated limits.

- ⑥ This is a calculated value limited to $T_J = 175^\circ\text{C}$.

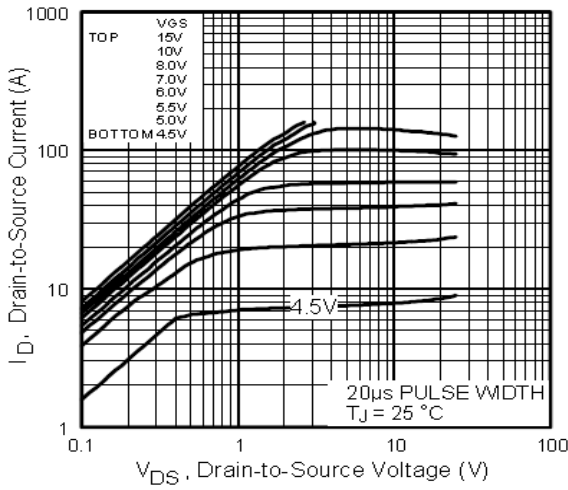


Fig 1. Typical Output Characteristics

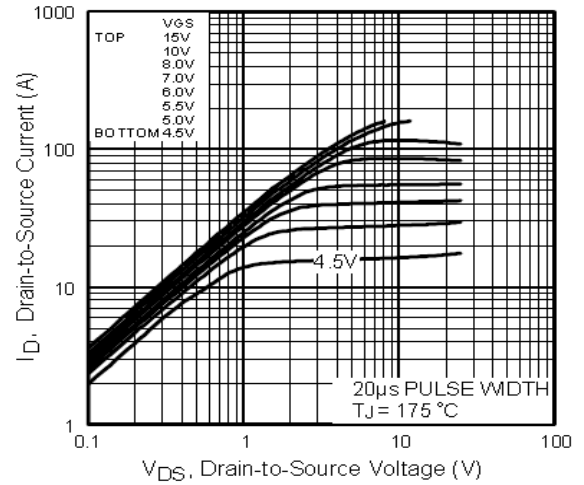


Fig 2. Typical Output Characteristics

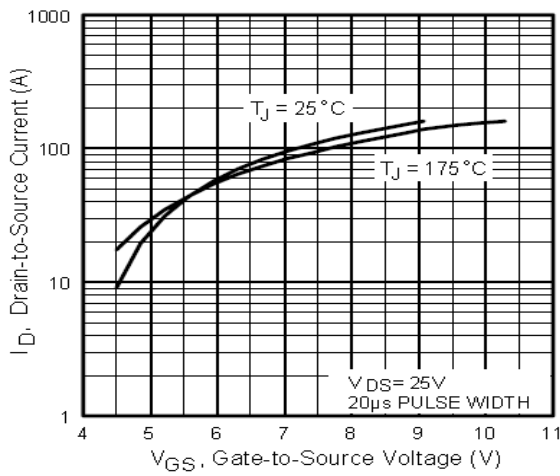


Fig 3. Typical Transfer Characteristics

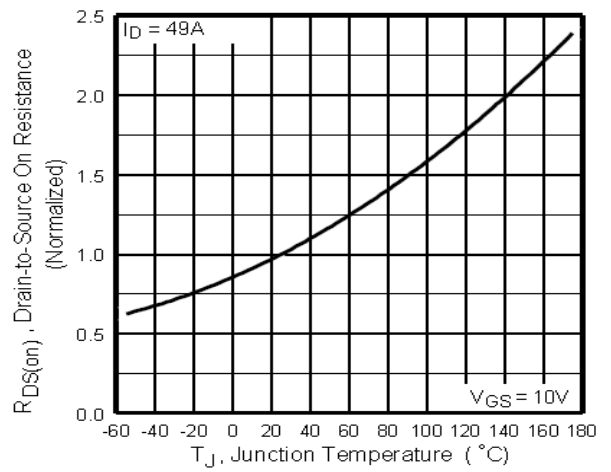


Fig 4. Normalized On-Resistance Vs. Temperature

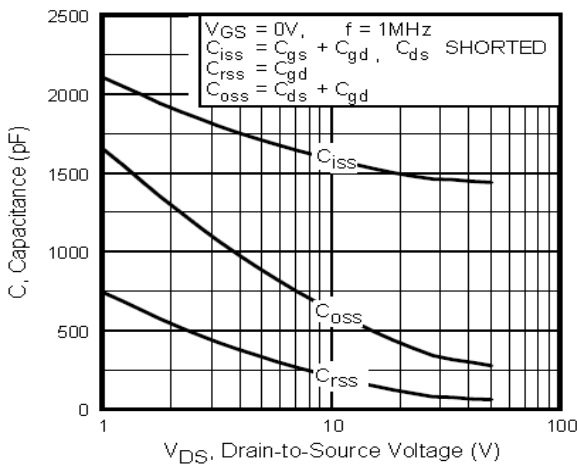


Fig 5. Typical Capacitance Vs. Drain-to-Source Voltage

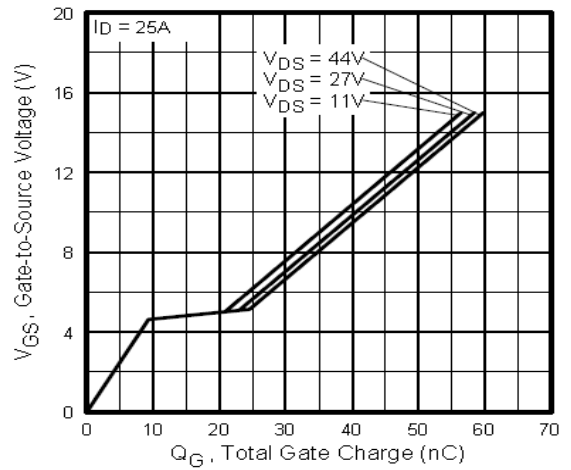


Fig 6. Typical Gate Charge Vs. Gate-to-Source Voltage