

CONVERSOR CC-CC COM ELEVADO GANHO DE TENSÃO PARA TODAS AS FAIXAS DA RAZÃO CÍCLICA

Pablo Henrique Costa da Silva Bernardo Loureiro, Lukas Weber da Silva,
Mauricio Mendes da Silva, António Manuel Santos Spencer Andrade
Universidade Federal de Santa Maria, UFSM
Cachoeira do Sul e Santa Maria, Brasil
pablo_loureiro@hotmail.com, antoniom.spencer@gmail.com

Abstract— Esse artigo apresenta um conversor do tipo fonte de corrente na entrada de alto ganho de tensão. O conversor consegue alcançar ganhos ultraelevados perante razões cíclicas e relação de transformação do indutor acoplado baixas. O conversor apresenta baixo esforço de tensão nos semicondutores, simplicidade de operação, número baixo de componentes, grampeador natural e baixas perdas na comutação. Para validar as avaliações teóricas, resultados de simulação considerando $V_i = 30\text{ V}$, $V_o = 400\text{ V}$ e $P_i = 250\text{ W}$ são apresentados e detalhados.

Keywords— *Conversor CC-CC, Indutor Acoplado, Elevador de Tensão.*

I. INTRODUÇÃO

As fontes de energias renováveis, tais como painéis fotovoltaicos e células de combustível, têm ganhado popularidade nos últimos anos devido às suas disponibilidades, custo, confiabilidade. No entanto, devido à baixa tensão de saída CC dessas fontes, há uma necessidade de emprego de um estágio de elevadora de tensão que efetua a interface do barramento CC necessária para inversores CC-CA conectada à rede elétrica ou *microgrid* CC [1-3]. Os conversores clássicos não isolados não são atrativos para essa aplicação. Visto que o ganho de tensão desses é limitado em razões cíclicas extremamente elevadas, sabendo que ocorre perdas nos componentes parasitas e o problema da recuperação reversa em diodos [4-5]. Para contornar essas desvantagens, várias topologias de conversor CC-CC de alto ganho de tensão foram propostas na literatura, sendo essas divididas em três tipos de configurações:

- Conversor de redes de fonte de impedância.
- Conversor CC-CC com transformador isolado (e indutor acoplado).
- Conversores a Capacitores Chaveados.

As redes de impedância [6-8] apresentam algumas vantagens, como a diminuição de interruptores ativos para alcançar um elevado ganho de tensão. No entanto, essas topologias geralmente requerem interruptores com classificação de tensão mais alta. Logo, interruptores com elevado $R_{DS(on)}$ tendem a ser utilizados, o que vem a contribuir na diminuição do rendimento dos conversores de rede de impedância.

Os Conversores CC-CC isolados com transformador têm sido amplamente investigados na literatura [9-11]. Embora eles forneçam isolamento galvânico que é crucial para muitas aplicações, sua principal desvantagem são as grandes capacitâncias parasitas e sua indutância de dispersão do transformador, que causa sobretensão nos semicondutores e corrente de fuga. Consequentemente, esses tipos de conversores apresentam elevadas perdas de chaveamento.

Por outro lado, os conversores de alto ganho de tensão que utilizam indutor acoplado, também podem ajustar a relação de transformação para conseguir tal objetivo. Porém os mesmos problemas ocorrem devido à indutância de dispersão. Nesse sentido, diferentes topologias [12-13] têm tido um especial atenção em incrementar algum tipo de grampeador natural no circuito para que esses problemas possam ser evitados. Porém, para alcançar um elevado ganho de tensão é necessário utilizar razões cíclicas elevadas ou elevado relação de transformação. Fazendo com que as perdas de condução e perdas no cobre no elemento magnético aumentem.

Com o objetivo de diminuir ou não utilizar elementos magnéticos, os conversores a capacitores chaveado vêm sendo pesquisados. Esses conversores buscam reduzir o volume, peso e consequentemente, alta densidade de potência e baixa emissão de ruídos eletromagnéticos pode ser alcançada. Porém, problemas de sobre-corrente nos semicondutores ocorrem nesses conversores. Consequentemente, esses conversores podem apresentar elevadas perdas de comutação e condução, deteriorando assim o desempenho e rendimento desses [14-16].

Assim, esse artigo tem por objetivo de propor uma nova topologia de conversor de alto ganho com as seguintes características:

- Fonte de corrente na entrada, o que é interessante para aplicações fotovoltaicas;
- Elevado ganho de tensão em toda faixa da razão cíclica;
- Grampeador natural, o que reduz os efeitos da indutância de dispersão do indutor acoplado;
- Estrutura de multiplicador de tensão baseado em capacitores chaveados, sem que ocorram picos de correntes nos semicondutores;

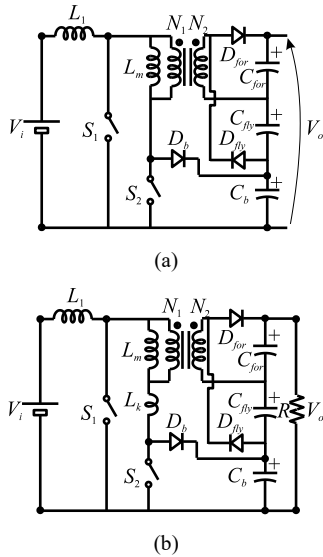


Fig. 1. Conversor Proposto. (a) Ideal. (b) Não-ideal.

- Baixo esforço de tensão nos semicondutores, permitindo assim utilizar interruptores e diodos com baixo $R_{DS(on)}$ e v_{fs} respectivamente;

Para demonstrar essas características, o artigo está organizado da seguinte forma: O princípio de operação, derivação do ganho e esforço de tensão nos semicondutores são discutidos na seção II do artigo. Para demonstrar o comportamento do conversor perante diferentes pontos de operação, a seção III apresenta os resultados de simulação de três. Por fim, as conclusões são destacadas na seção IV.

II. CONVERSOR PROPOSTO

A Fig. 1(a) apresenta o conversor de alto ganho de tensão proposto, que é constituído por um indutor na entrada (L_1), um indutor acoplado (L_m , N_1 e N_2), dois interruptores (S_1 e S_2), três diodos (D_{for} , D_{fly} e D_b) e na saída possui três capacitores (C_{for} , C_{fly} e C_b). Além das características mencionadas anteriormente,

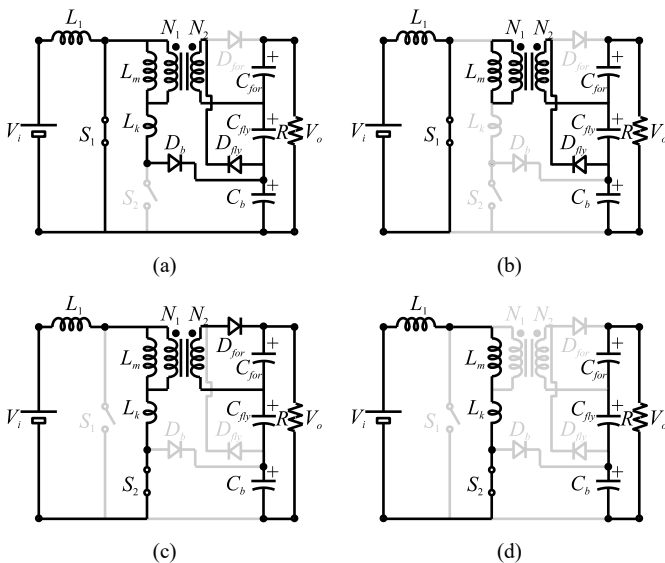


Fig. 2. Etapas de Operação. (a) Etapa 1. (b) Etapa 2. (c) Etapa 3. (d) Etapa 4.

o conversor possui um grameador natural constituído pelo capacitor C_b e diodo D_b . Isso permite que reciclar a energia acumulada na indutância de dispersão do indutor acoplado.

A. Princípio de Operação

Para avaliar o princípio de operação do conversor proposto é considerado a não idealidade do indutor acoplado, que é a indutância de dispersão (L_k) e como carga uma resistência, conforme pode ser visto na Fig. 1(b). Neste artigo somente o princípio de operação no modo de condução contínua (CCM) é discutido. Nesse modo de operação, o conversor proposto apresenta quatro etapas de operação (Fig. 2) e suas principais formas de ondas teóricas estão ilustradas na Fig. 3. Além disso, as seguintes condições foram consideradas:

- O conversor opera em regime permanente;
- Os capacitores são grandes o suficiente para considerar suas tensões constantes;
- Os semicondutores (interruptor e diodos) são ideais, i. é, sem perdas;
- A relação de transformação do indutor acoplado é dada por $N = N_2/N_1$;
- Os componentes em cinza não estão conduzindo.

Etapa 1 [$t_0 - t_1$, Fig. 2(a)]: Essa etapa inicia quando o interruptor S_1 é acionado e interruptor S_2 bloqueado. Nessa

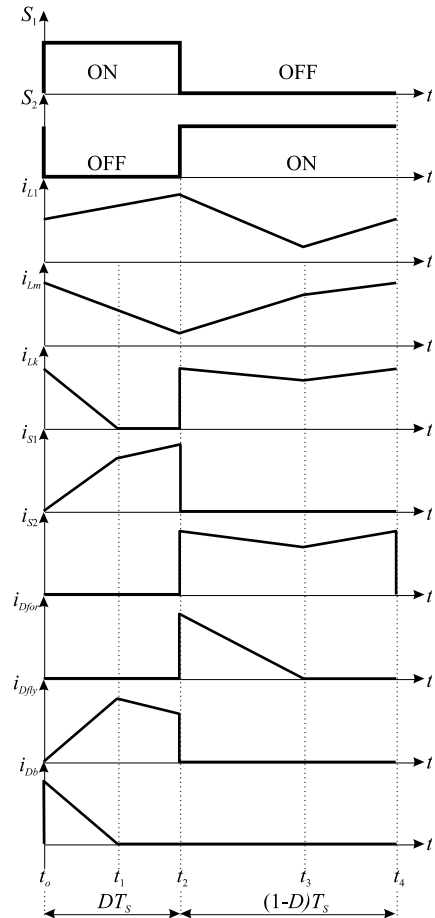


Fig. 3. Formas de ondas Teóricas.

etapa o indutor L_1 está magnetizando e os indutores L_m e L_k estão desmagnetizando, sendo suas correntes dadas por (1), (2) e (3), respectivamente. Os diodos D_b e D_{fly} estão diretamente polarizados, enquanto que o diodo D_{for} está bloqueado. As correntes desses diodos são dadas por (4), (5) e (6). Em relação aos interruptores, suas correntes são descritas em (7) e (8).

$$i_{L1(t)} = \frac{V_i}{L_1}t + I_{L1(t_0)} \quad (1)$$

$$i_{Lm(t)} = -\frac{V_{Cfly}}{NL_m}t + I_{Lm(t_0)} \quad (2)$$

$$i_{Lk(t)} = \frac{\frac{V_{Cfly}}{N} - V_{Cb}}{L_k}t + I_{Lk(t_0)} \quad (3)$$

$$i_{Dfly(t)} = \frac{i_{Lm(t)} - i_{Lk(t)}}{N} \quad (4)$$

$$i_{Db(t)} = i_{Lk(t)} \quad (5)$$

$$i_{Dfor(t)} = 0 \quad (6)$$

$$i_{S1(t)} = i_{L1(t)} - i_{Lk(t)} \quad (7)$$

$$i_{S2(t)} = 0 \quad (8)$$

Etapa 2 [$t_1 - t_2$, Fig. 2(b)]: No instante em que a corrente da indutância de dispersão (L_k) e do diodo D_b chegam em zero, inicia a segunda etapa de operação. Os indutores L_1 e L_m permanecem magnetizando e desmagnetizando sob a mesma tensão, sendo essas correntes dadas por (9) e (10), respectivamente. Nessa etapa, somente o diodo D_{fly} está diretamente polarizado e sua corrente é descrita em (12). Enquanto que os diodos D_b e D_{for} estão bloqueados, logo suas correntes são iguais a zero, conforme (13). Em relação aos interruptores S_1 e S_2 , suas correntes são ilustradas em (14) e (15), respectivamente.

$$i_{L1(t)} = \frac{V_i}{L_1}t + I_{L1(t_1)} \quad (9)$$

$$i_{Lm(t)} = \frac{V_{Cfly}}{NL_m}t + I_{Lm(t_1)} \quad (10)$$

$$i_{Lk(t)} = 0 \quad (11)$$

$$i_{Dfly(t)} = \frac{i_{Lm(t)}}{N} \quad (12)$$

$$i_{Db(t)} = i_{Dfor(t)} = 0 \quad (13)$$

$$i_{S1(t)} = i_{L1(t)} \quad (14)$$

$$i_{S2(t)} = 0 \quad (15)$$

Etapa 3 [$t_2 - t_3$, Fig. 2(c)]: Essa etapa inicia quando o interruptor S_1 é bloqueado e interruptor S_2 acionado. O indutor L_1 está desmagnetizando, sendo sua corrente igual a da

indutância de dispersão (L_k), conforme pode ser visto em (16). Enquanto que a indutância de magnetização (L_m) do indutor acoplado está magnetizando, de acordo com (17). Em relação aos semicondutores, suas correntes são dadas por (18)-(22).

$$i_{L1(t)} = i_{Lk(t)} = \frac{V_i - \frac{V_{Cfor}}{N}}{L_1 + L_k}t + I_{L1(t_2)} \quad (16)$$

$$i_{Lm(t)} = \frac{V_{Cfor}}{NL_m}t + I_{Lm(t_2)} \quad (17)$$

$$i_{Dfly(t)} = 0 \quad (18)$$

$$i_{Db(t)} = 0 \quad (19)$$

$$i_{Dfor(t)} = \frac{i_{Lm(t)}}{N} \quad (20)$$

$$i_{S1(t)} = 0 \quad (21)$$

$$i_{S2(t)} = i_{L1(t)} \quad (22)$$

Etapa 4 [$t_3 - t_4$, Fig. 2(d)]: Essa etapa inicia no instante em que a corrente do diodo D_{for} alcance zero de corrente. Nessa etapa as correntes de todos os indutores são iguais e estão magnetizando, conforme pode ser visto em (23). Por outro lado, somente o interruptor S_2 está em condução, de acordo com (24). Enquanto que todos os outros semicondutores estão bloqueados, logo suas correntes são iguais a zero, dada em (25).

$$i_{L1(t)} = i_{Lm(t)} = i_{Lk(t)} = \frac{V_i}{L_1 + L_m + L_k}t + I_{Li(t_3)} \quad (23)$$

$$i_{S2(t)} = i_{L1(t)} \quad (24)$$

$$i_{S1(t)} = i_{Dfly(t)} = i_{Dfor(t)} = i_{Db(t)} = 0 \quad (25)$$

Por fim, cabe destacar que no instante em que inicia a primeira etapa, a corrente i_{L1} subtrai da corrente i_{Lk} , o que faz com que a corrente do interruptor S_1 inicie em zero. Isso permite afirmar que as perdas de chaveamento podem ser baixas.

B. Ganho de Tensão

Para encontrar o ganho de tensão, o conversor é considerado ideal, sem a indutância de dispersão (L_k). Para facilitar, inicialmente é encontrado o ganho do capacitor C_{fly} :

$$V_{Cfly} = \frac{N}{D}V_i \quad (26)$$

Posteriormente, o ganho do capacitor C_{for} é encontrado abaixo:

$$V_{Cfor} = \frac{N}{1-D}V_i \quad (27)$$

Por fim, o ganho do capacitor C_b é descrito por:

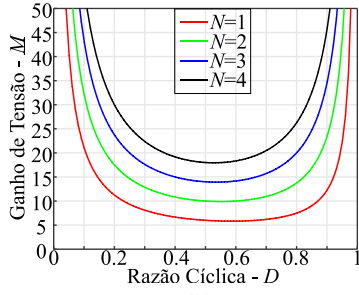


Fig. 4. Ganho de tensão. D vs M , para diferentes N .

$$V_{Cb} = \frac{1}{D} V_i \quad (28)$$

Visto que a tensão de saída é dada pelo empilhamento dos capacitores, logo a tensão de saída é a soma da tensão dos capacitores. Assim, o ganho de tensão (M) é definido como:

$$M = \frac{V_o}{V_i} = \frac{2N+1-(1+D)N}{D(1-D)} \quad (29)$$

Para avaliar o ganho de tensão do conversor proposto, a Fig. 4 foi plotada no Matlab®. Para razão cíclica (D) baixo ou alto, o conversor proposto consegue alcançar elevado ganho de tensão. Além disso, aumentando a relação de transformação (N) do indutor acoplado, o ganho tende a aumentar significativamente. Isso permite maior grau de liberdade na escolha de qual mecanismo se quer para alcançar o ganho desejado.

C. Esforço de Tensão nos Semicondutores

Os esforços de tensão permitem que avaliar o comportamento da tensão máxima dos semicondutores mediante a variação da D e N . Inicialmente é descrito o esforço de tensão do interruptores S_1 , conforme pode ser visto a seguir:

$$V_{S1} = \frac{1}{1-D} V_i \quad (30)$$

Em relação ao esforço de tensão no interruptor S_2 , o seu esforço é dado abaixo:

$$V_{S2} = \frac{1}{D} V_i \quad (31)$$

Os dois diodos que estão do lado do secundário do indutor acoplado, D_{fly} e D_{for} , possuem o mesmo esforço de tensão, descrito em (32):

$$V_{Dfor} = V_{Dfly} = \frac{N}{D(1-D)} V_i \quad (32)$$

Por fim, em relação ao diodo D_b , o seu esforço de tensão é dado abaixo:

$$V_{Db} = \frac{1}{D} V_i \quad (33)$$

Para compreender o comportamento dessas equações apresentadas, a Fig. 5 ilustra o esforço de tensão dos semicondutores do conversor proposto normalizado pela tensão

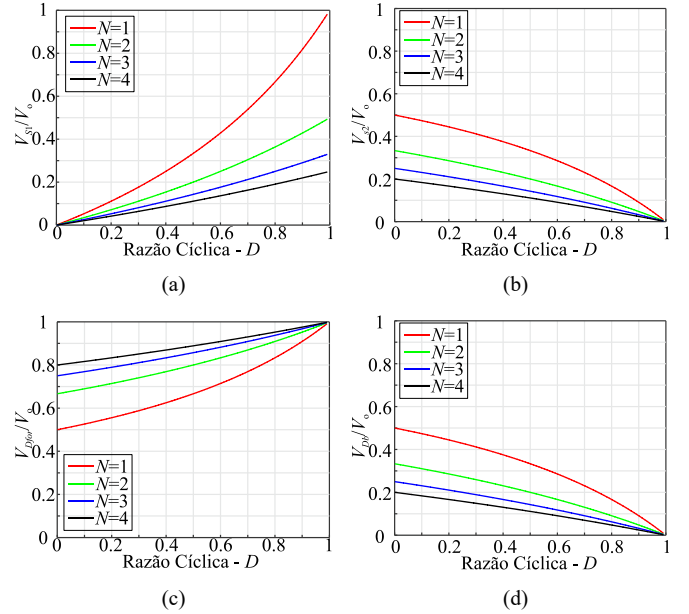


Fig. 5. Esforço de tensão. (a) V_{S1} . (b) V_{S2} . (c) V_{Dfly} e V_{Dfor} . (d) V_{Db} .

de saída. Em relação aos interruptores S_1 e S_2 , Fig. 5(a) e (b), fica evidente que aumentando a razão cíclica, um aumenta e outro diminui o seu esforço, respectivamente. Então, deve ter uma atenção na escolha do ponto de operação. O mesmo comportamento acontece em relação aos diodos, Fig. 5(c) e (d). Além disso, deve salientar que à medida que N aumenta os esforços de tensão nos semicondutores diminuem em relação à tensão de saída. Assim, deve escolher operar numa razão cíclica em torno de $D = 0,2 - 0,4$. Visto que abaixo de 0,2, o esforço de tensão no geral tende a ser maior e para $D > 0,4$ o ganho tende a ser menor.

III. RESULTADO DE SIMULAÇÃO

Para validar as avaliações teóricas, o conversor foi simulado no PSIM® de acordo com as especificações dadas na Tabela I. Visto que o conversor apresenta um ganho diferenciado, três possíveis casos foram simulados, com o objetivo de apresentar o comportamento perante diferentes situações.

A. Caso 1, $D = 0,1838$ e $N = 1$

Para validar o ganho de tensão, a Fig. 6 apresenta a tensão nos capacitores, ($V_{Cfor} = 76$ V, $V_{Cfly} = V_{Cb} = 162$ V) e a tensão

TABELA I - Especificações do Conversor

Símbolo	Nome	Valor
P_i	Potência de Entrada	250 W
V_i	Tensão de Entrada	30 V
V_o	Tensão de Saída	400 V
M	Ganho de Tensão	13,33
f_s	Frequência de Chaveamento	50 kHz
L_1	Indutância de Entrada	100 μ H
L_m	Indutância Magnetizante	220 μ H
L_k	Indutância de Dispersão	2 μ H
C_{fly} e C_{for}	Capacitores	9 μ F
C_b	Capacitor	18 μ F

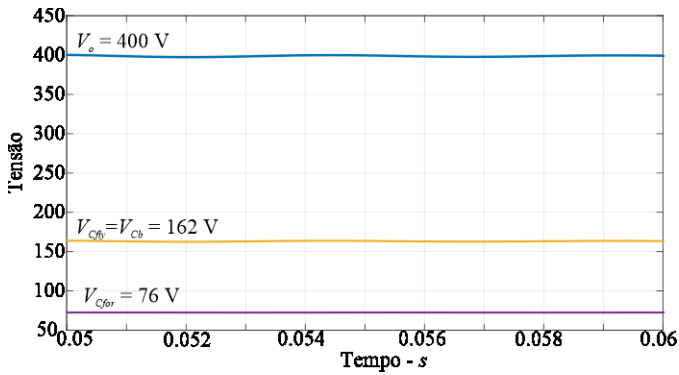


Fig. 6 Ganho de tensão

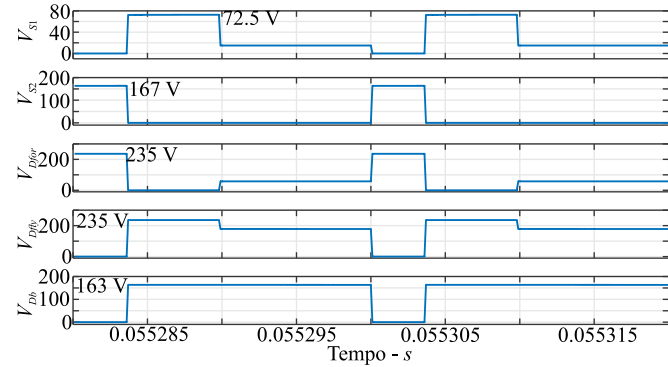


Fig. 7 Esforço de tensão nos semicondutores

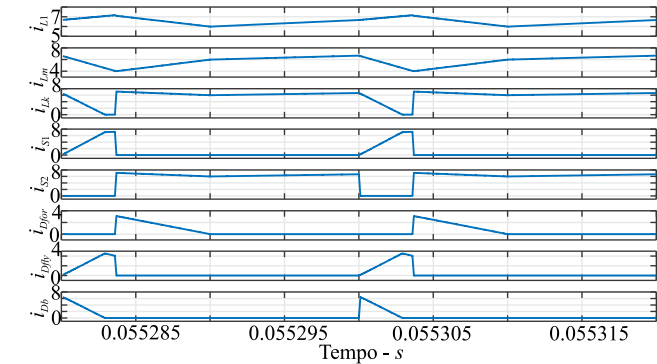


Fig. 8 Correntes nos componentes

de saída ($V_o = 400$ V), que é a soma das tensões nos capacitores. Em relação aos esforços de tensão, a Fig. 7 ilustra a tensão de cada um dos semicondutores (interruptores e diodos) do conversor, sendo os valores máximos destacados. Na Fig. 8 é possível visualizar a corrente nos principais componentes do conversor. Assim como esperado, a corrente do interruptor inicia em zero, o que diminui as perdas de chaveamento. Além disso, os diodos também apresentam essa característica. Esse conjunto de resultados permite validar as avaliações teóricas feitas no manuscrito. Para avaliar o comportamento de esforço de tensão nos semicondutores, mais dois casos foram simulados.

B. Caso 2, $D = 0,2501$ e $N = 2$

Visto que o ganho de tensão e o princípio de operação do conversor já foram apresentados anteriormente, agora somente o esforço de tensão nos semicondutores será avaliado. A Fig. 9 ilustra o comportamento das tensões em cada um dos

componentes. Como pode ser visto, para esse caso, as tensões nos interruptores são menores ($V_{S1} = 49$ V e $V_{S2} = 101$ V) comparados ao caso 1. Isso permite afirmar que interruptores com menor $R_{DS(on)}$ podem ser utilizados, preservando assim o rendimento do conversor. Em relação aos diodos, somente o diodo Db ($V_{Db} = 101$ V) possui menor esforço de tensão em relação ao caso 1. Enquanto que os diodos, D_{fly} e D_{for} , possuem maiores esforços de tensão ($V_{Dfly} = D_{for} = 301$ V) comparado ao caso 1.

C. Caso 3, $D = 0,5$ e $N = 2,8$

Para o caso 3 os resultados dos esforços de tensão nos semicondutores estão apresentado na Fig. 10. Os dois interruptores possuem o mesmo tempo de condução. Assim como o caso 2, os interruptores e o diodo D_b diminuíram os esforços de tensão, enquanto que os diodos D_{fly} e D_{for} aumentaram o nível de tensão máximo. Porém, o valor do N deve ser mais alto comparado aos outros casos. Consequentemente, um núcleo maior deve ser utilizado para esse caso, o que aumenta o volume do conversor e a indutância de dispersão.

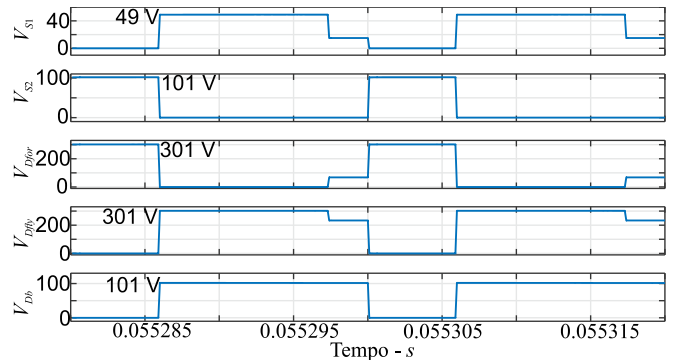


Fig. 9 Esforço de tensão nos semicondutores

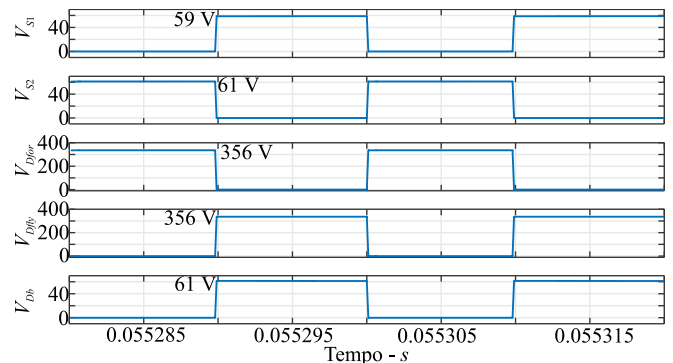


Fig. 10 Esforço de tensão nos semicondutores

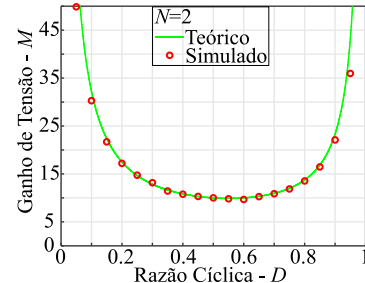


Fig. 11 Comparação Ganho de Tensão Teórico e Simulado.

D. Comparação do Ganho Teórico e Simulado

Para verificar o efeito da indutância de dispersão (L_k) do indutor acoplado em relação ao ganho de tensão do conversor proposto, a Fig. 11 apresenta o ganho ideal e simulado para $N = 2$. Como pode ser visto, para toda a variação cíclica, o ganho de tensão simulado e teórico são praticamente iguais. Isso significa que a L_k não compromete o desempenho do conversor.

IV. CONCLUSÃO

Este artigo apresentou um conversor de alto ganho de tensão com dois interruptores ativos. O conversor apresenta corrente contínua na entrada o que é interessante para aplicações de energia solar. Além disso, através da técnica de empilhamento de capacitores na saída, o ganho de tensão é sempre elevado para toda faixa da razão cíclica. Junto a isso, o conversor possui baixo esforço de tensão nos semicondutores e baixas perdas de comutação. Através de resultados de simulação foram validadas as avaliações teóricas e comprovado que o conversor proposto é um forte candidato em aplicações de conversores de elevado ganho de tensão.

V. AGRADECIMENTOS

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior – Brasil (CAPES/PROEX) – Código de Financiamento 001.

REFERÊNCIAS

- [1] Forouzes, Mojtaba, et al. "Step-up DC–DC converters: a comprehensive review of voltage-boosting techniques, topologies, and applications." *IEEE transactions on power electronics* 32.12 (2017): 9143-9178.
- [2] Guan, Yueshi, et al. "Review of High-Frequency High-Voltage-Conversion-Ratio dc-dc Converters." *IEEE Journal of Emerging and Selected Topics in Industrial Electronics* (2021)..
- [3] Rajaei, Amirhossein, et al. "A dual inductor high step-up DC/DC converter based on the Cockcroft–Walton multiplier." *IEEE Transactions on Power Electronics* 33.11 (2018): 9699-9709.
- [4] Andrade, Antonio MSS, et al. "PV module-integrated single-switch DC/DC converter for PV energy harvest with battery charge capability." 2014 11th IEEE/IAS International Conference on Industry Applications. IEEE, 2014.
- [5] Andrade, António MSS, Luciano Schuch, and Mário L. da S. Martins. "Very high voltage step-up integrated quadratic-boost-zeta converter." 2015 IEEE 24th International Symposium on Industrial Electronics (ISIE). IEEE, 2015.
- [6] Patidar, Keshav, and Amod C. Umarikar. "High step-up pulse-width modulation DC–DC converter based on quasi-Z-source topology." *IET Power Electronics* 8.4 (2015): 477-488.
- [7] Andrade, A. M. S. S., and R. A. Guisso. "Quasi-Z-source network DC–DC converter with different techniques to achieve a high voltage gain." *Electronics Letters* 54.11 (2018): 710-712.
- [8] Faistel, Tiago Miguel Klein, Ronaldo Antonio Guisso, and António Manuel Santos Spencer Andrade. "Evaluation of cascaded voltage step-up cells applied to the quasi-Z-source DC–DC converter." *IET Power Electronics* 13.15 (2020): 3273-3282.
- [9] Faistel, Tiago Miguel Klein, et al. "Modelling and control of DC–DC Ćuk converter with and voltage multiplier cells for PV applications." *IET Power Electronics* 12.9 (2019): 2214-2223.
- [10] Meinagh, Farhad Abbasi Aghdam, et al. "Isolated high step-up switched-boost DC/DC converter with modified control method." *IET Power Electronics* 12.14 (2019): 3635-3645.
- [11] Nguyen, Minh-Khai, et al. "Isolated high step-up DC–DC converter based on quasi-switched-boost network." *IEEE Transactions on Industrial Electronics* 63.12 (2016): 7553-7562.
- [12] Zhao, Qun, Fengfeng Tao, and Fred C. Lee. "A front-end DC/DC converter for network server applications." 2001 IEEE 32nd Annual Power Electronics Specialists Conference (IEEE Cat. No. 01CH37230). Vol. 3. IEEE, 2001.
- [13] Jang, Su-Jin, et al. "A new active clamp sepic-flyback converter for a fuel cell generation system." 31st Annual Conference of IEEE Industrial Electronics Society, 2005. IECON 2005.. IEEE, 2005.
- [14] Wu, Bin, et al. "Analysis of high-power switched-capacitor converter regulation based on charge-balance transient-calculation method." *IEEE Transactions on Power Electronics* 31.5 (2015): 3482-3494.
- [15] Dalla Vecchia, Mauricio, et al. "Proposal, Analysis And Experimental Verification Of Nonisolated Dc-Dc Converters Conceived From An Active Switched-Capacitor Commutation Cell." *Electronica de Potência*, v. 24, n. 4, p. 403-412, out./dez. 2019.