

Comparação de Topologias Fundamentais e Combinadas de Conversores Boost Aplicadas a Sistemas Fotovoltaicos

Marcos Alves dos Santos
Universidade Federal de Santa Maria
Engenharia Elétrica
Cachoeira do Sul, RS, Brasil
marcos.santos@acad.ufsm.br

Igor Soares Oliveira
Universidade Federal de Santa Maria
Engenharia Elétrica
Cachoeira do Sul, RS, Brasil
igor.soares@acad.ufsm.br

Antônio Manuel Santos Spencer Andrade
Universidade Federal de Santa Maria
Engenharia Elétrica
Cachoeira do Sul, RS, Brasil
antoniom.spencer@gmail.com

Resumo—Este trabalho apresenta um estudo de diferentes topologias de conversores CC-CC elevadores de tensão baseadas na célula convencional do conversor Boost, de forma a compará-las a partir de suas eficiências. As topologias fundamentais em análise foram as seguintes: *Quadrático*, *Dual*, *Interleaved* e *Double*, ao passo que as topologias combinadas utilizadas para as comparações foram as seguintes: *Quadrático Interleaved*, *Dual Interleaved*, *Quadrático Double* e *Dual Double*. Para a realização das comparações, foram utilizadas equações características para cada uma dessas topologias e seus resultados foram validados em simulação.

Keywords – Conversor Boost; Double; Dual; Interleaved; Quadrático; Topologias.

I. INTRODUÇÃO

O avanço tecnológico exige um novo modelo de produção de energia elétrica [1], [3]. Pesquisadores têm considerado a geração fotovoltaica como uma fonte alternativa a sistemas de geração baseados em combustível fóssil [2], constituindo-se uma das principais soluções para questões ambientais e sociais. Além disso, existe grande perspectiva de crescimento da geração distribuída [5], [6], tanto no Brasil como em todo mundo, conforme ocorre há quase uma década, conforme a Figura 1.

Um sistema fotovoltaico é composto por diversos componentes, dentre os quais, encontram-se os conversores CC-CC que convertem e amplificam os valores de tensão provenientes dos painéis para que sejam posteriormente aplicados na rede elétrica e/ou consumidos no local da instalação por meio de sistemas *on-grid* ou *off-grid*, respectivamente. Além da alteração nos níveis de tensão, a eletrônica de potência também é responsável por transformar a corrente contínua proveniente desses painéis em corrente alternada compatível com a rede.

Existem inúmeras aplicações para os conversores CC-CC, tais como aplicações em carregadores de baterias e em veículos elétricos, por exemplo, sendo a aplicação em sistemas fotovoltaicos apenas uma dessas [4]. Porém, em se tratando especificamente da etapa de elevação dos níveis de tensão

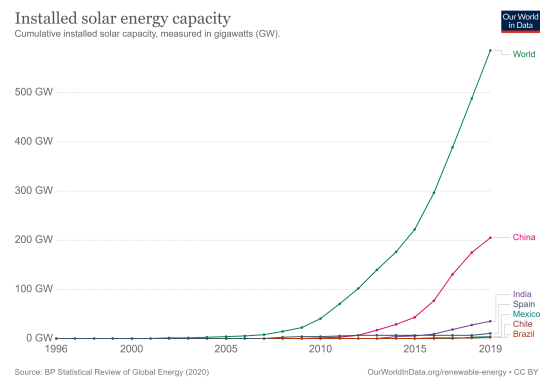


Figura 1: Capacidade instalada de energia solar.

oriundos dos módulos fotovoltaicos, é utilizada a composição Boost ou uma topologia baseada nessa.

Existem muitas topologias de conversores Boost utilizadas na indústria e outras em estágio de análises. Por isso, este estudo apresenta uma análise comparativa entre as topologias *Quadrático*, *Dual*, *Interleaved*, *Double*, *Quadrático Interleaved*, *Dual Interleaved*, *Quadrático Double* e *Dual Double*. Trabalhos semelhantes foram realizados em [7] e [8], com destaque para [4], em que foi realizada uma extensa revisão das técnicas, topologias e aplicações de conversores CC-CC Boost.

Diante disso, as próximas seções apresentam as etapas de operação das topologias sob análise, divididas em três grupos, a saber, as topologias fundamentais que operam com uma única chave (Single Switch), as fundamentais que operam com duas chaves (Two Switches) e por fim as topologias combinadas. Após isso, a comparação entre aquelas é apresentada na seção V. Por fim, uma breve discussão sobre o tema é realizada na conclusão abordando os resultados obtidos.

II. SINGLE SWITCH

Este capítulo apresenta dois tipos de conversores boost que operam com uma chave em comutação. Primeiramente,

apresenta-se a topologia do circuito desses modelos, bem como suas etapas de operação e equações.

Para a avaliação do princípio de operação dos conversores, são consideradas as seguintes condições:

- Todos os conversores operam no modo de condução contínua (CCM);
- Os componentes são ideais, isto é, são livres de perdas;
- Os capacitores são grandes o suficiente, permitindo que suas tensões sejam constantes;
- Os conversores operam em regime permanente.

A. Boost Quadrático

O circuito do *Quadrático* é apresentado na Figura 2, sendo composto por dois capacitores, dois indutores, três diodos e uma chave em comutação.

O conversor possui apenas uma chave, portanto existem duas etapas de operação, uma com a chave S em condução (1ª etapa) e outra com a chave S em bloqueio (2ª etapa). Essas etapas são apresentadas nas Figuras 3(a) e 3(b), respectivamente.

Na 1ª etapa o indutor L_1 é magnetizado através da tensão da fonte de entrada $V_{L1} = V_i$ e o indutor L_m é magnetizado através da tensão do capacitor C_1 . Durante a 2ª etapa, os indutores são desmagnetizados $V_{Lm} = V_{C1}$ [9]. Sendo que o capacitor C_1 é carregado pela desmagnetização do indutor L_1 e o capacitor de saída C_{ob} é carregado pela desmagnetização do indutor L_m .

B. Boost dual

O circuito do conversor *Dual* é apresentado na Figura 4, sendo composto por dois indutores, um capacitor, quatro diodos e uma chave em comutação.

Assim como a topologia anterior, este circuito possui duas etapas de operação, quando a chave está fechada (1ª etapa) e

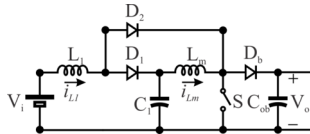


Figura 2: Circuito *Boost Quadrático*

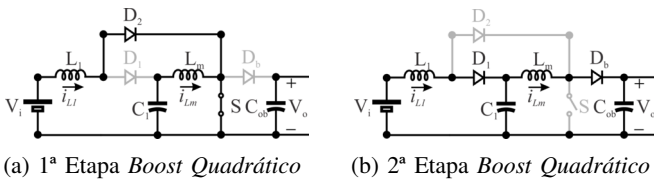


Figura 3: Etapas de Operação - Boost Quadrático

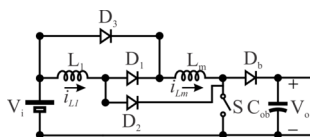


Figura 4: Circuito *Boost Dual*

quando a chave está aberta (2ª etapa) e estas estão representadas pelas Figuras 5(a) e 5(b).

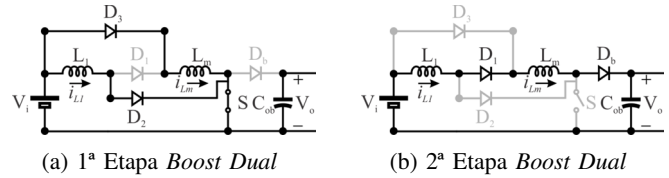


Figura 5: Etapas de Operação - Boost Dual

Na 1ª etapa os indutores L_1 e L_m são magnetizados através da tensão de entrada e, durante a segunda são desmagnetizados sobre o capacitor C_{ob} .

III. TWO-SWITCHES

Esta seção é dedicada para conversores CC-CC Boost operando com duas chaves em comutação. A primeira topologia analisada é a do conversor *Interleaved*.

A. Boost Interleaved

O circuito do conversor *Interleaved* é representado pela Figura 6, sendo composto por dois indutores, um capacitor, dois diodos e duas chaves em comutação.

Nesta topologia, as duas chaves comutam defasadas em 180° , ou seja, enquanto S_1 está em condução, S_2 está em bloqueio (1ª etapa) e quando S_2 está em condução, S_1 está em bloqueio (2ª etapa). Essas etapas são representadas pelas Figuras 7(a) e 7(b), respectivamente.

Quando a chave S_1 está fechada, o indutor L_1 é magnetizado pela tensão da fonte e o indutor L_2 desmagnetiza sobre o capacitor C_{ob} . Quando a chave S_2 entra em condução, o processo se inverte, sendo que o indutor L_2 é magnetizado pela tensão da fonte e o indutor L_1 desmagnetiza sobre o capacitor C_{ob} .

B. Boost Double

O circuito do *Double* é apresentado na Figura 8 e é composto por um indutor, dois capacitores, dois diodos e duas chaves em comutação.

Esta topologia de possui três etapas, sendo a primeira caracterizada pelas chaves S_1 e S_1 fechadas, a segunda pela chave S_2 fechada e a chave S_1 aberta e a terceira pela chave S_1 fechada e a chave S_2 aberta. Essas etapas são representadas pelas Figuras 9(a), 9(b) e 9(c).

Durante a 1ª etapa o indutor L_1 é magnetizado pela tensão da fonte, enquanto que na 2ª etapa o capacitor C_{o1} é carregado e, finalmente na 3ª etapa, o capacitor C_{o1} descarrega sobre o capacitor C_{ob} . É importante destacar que durante a 1ª e a 2ª etapas o capacitor C_{ob} está fornecendo energia para carga e, durante a 3ª etapa esse está sendo carregado.

IV. COMBINAÇÃO DE TOPOLOGIAS FUNDAMENTAIS

Esta seção apresenta topologias baseadas na combinação de topologias fundamentais, apresentadas e analisadas nas seções anteriores. A primeira combinação analisada é entre as topologias *Quadrático* e *Interleaved*, denominada *Quadrático Interleaved*.

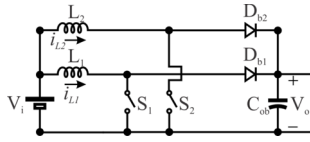
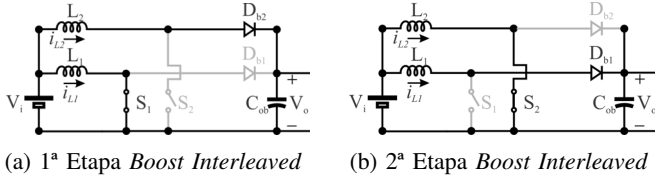


Figura 6: Circuito *Boost Interleaved*



(a) 1ª Etapa *Boost Interleaved* (b) 2ª Etapa *Boost Interleaved*

Figura 7: Etapas de Operação - *Boost Interleaved*

A. *Boost Quadrático Interleaved*

O Circuito do conversor *Quadrático Interleaved* é apresentado na Figura 10. Esta topologia é composta por quatro indutores, três capacitores, seis diodos e duas chaves em comutação.

A topologia sob análise possui duas etapas de operação, sendo a 1ª etapa quando a chave S_1 está em condução e a 2ª etapa quando a chave S_2 está em condução. Essas etapas são representadas pelas Figuras 11(a) e 11(b), respectivamente.

Durante a 1ª etapa de operação o capacitor C_1 é descarre-

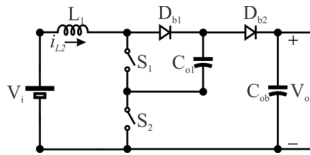
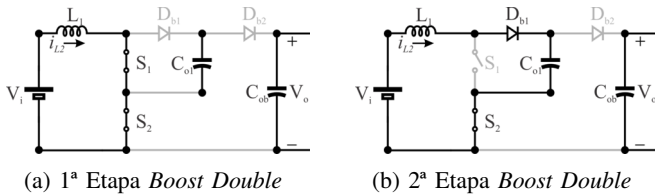
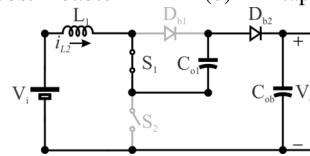


Figura 8: Circuito *Boost Double*



(a) 1ª Etapa *Boost Double* (b) 2ª Etapa *Boost Double*



(c) 3ª Etapa *Boost Double*

Figura 9: Etapas de Operação - *Boost Double*

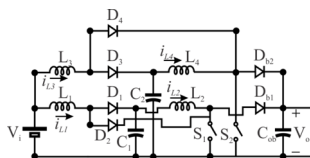
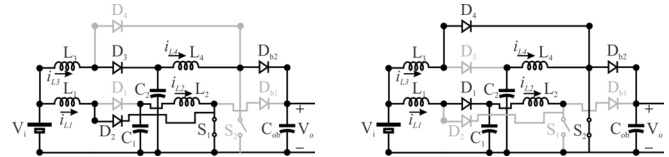


Figura 10: Circuito *Boost Quadrático Interleaved*



(a) 1ª Etapa *Boost Quadrático Interleaved* (b) 2ª Etapa *Boost Quadrático Interleaved*

Figura 11: Etapas de Operação - *Boost Quadrático Interleaved*

gado sobre o indutor L_2 , enquanto o capacitor C_2 é carregado pela tensão da fonte. Durante essa mesma etapa, o indutor L_1 é magnetizado pela tensão da fonte e o indutor L_2 é magnetizado pelo capacitor C_1 . Já na segunda etapa, o capacitor C_1 é carregado e o C_2 é descarregado. Durante essa mesma etapa, o indutor L_3 é magnetizado pela tensão da fonte e o indutor L_4 é magnetizado pelo capacitor.

B. *Boost Quadrático Double*

O circuito da combinação entre o conversor *Quadrático* e o *Double* é apresentado na Figura 12, contendo dois indutores, três capacitores, quatro diodos e duas chaves em comutação.

Para este conversor, existem três etapas de operação. A 1ª ocorre quando as duas chaves (S_1 e S_2) estão em condução, a 2ª quando somente a chave S_2 está em condução e a 3ª quando somente a chave S_1 está em condução. Essas etapas são representadas pelas Figuras 13(a), 13(b) e 13(c).

Considerando as etapas comentadas acima, observou-se que durante a 1ª etapa o capacitor C_1 é descarregado sobre o indutor L_m , enquanto o indutor L_1 é magnetizado pela tensão

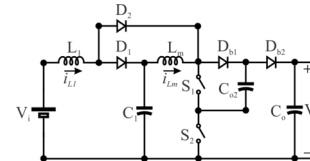
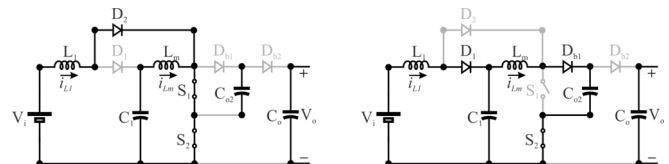
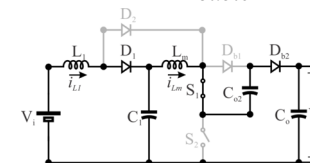


Figura 12: Circuito *Boost Quadrático Double*



(a) 1ª Etapa *Boost Quadrático Double* (b) 2ª Etapa *Boost Quadrático Double*



(c) 3ª Etapa *Boost Quadrático Double*

Figura 13: Etapas de Operação - *Boost Quadrático Double*

da fonte. Durante a 2ª etapa, o capacitor C_1 é carregado pelo indutor L_1 , enquanto o capacitor C_{a2} é carregado pelo indutor L_m .

Por fim, durante a 3ª etapa o capacitor C_1 continua em carregamento, enquanto o C_{a2} é descarregado sobre o capacitor C_o . Além disso, o indutor L_1 desmagnetiza e o indutor L_m mantém o nível de corrente mínima. Destaca-se também que durante as duas primeiras etapas o capacitor C_o é descarregado na carga e somente na 3ª etapa esse é carregado.

C. Boost Dual Interleaved

O circuito do *Dual Interleaved* é apresentado na Figura 14. Esta topologia é composta por quatro indutores, um capacitor, oito diodos e duas chaves em comutação.

Para esta topologia, têm-se duas etapas de operação. A 1ª etapa ocorre quando a chave S_1 está fechada e a chave S_2 aberta, ao passo que a 2ª etapa ocorre quando a chave S_2 está fechada e a chave S_1 está aberta. Essas etapas são apresentadas nas Figuras 15(a) e 15(b), respectivamente.

Notou-se que durante a 1ª etapa os indutores L_1 e L_2 são magnetizados pela tensão da fonte, enquanto os indutores L_3 e L_4 são desmagnetizados sobre o capacitor C_{ob} . Na segunda etapa o processo se inverte, sendo que os indutores L_3 e L_4 são magnetizados pela tensão da fonte, enquanto os indutores L_1 e L_2 são desmagnetizados sobre o capacitor C_{ob} .

D. Boost Dual Double

O circuito da combinação *Dual Double* é apresentado na Figura 16. Esta topologia contém dois indutores, dois capacitores, cinco diodos e duas chaves em comutação.

Esta topologia se divide em três etapas, sendo a 1ª quando as chaves S_1 e S_2 estão fechadas, a 2ª quando apenas a chave S_2 está fechada e a 3ª quando apenas a chave S_1 está fechada. Essas etapas são apresentadas nas Figuras 17(a), 17(b) e 17(c), respectivamente.

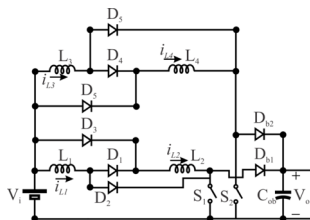


Figura 14: Circuito *Boost Dual Interleaved*

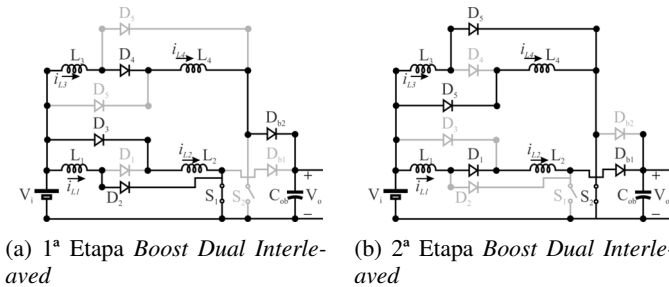


Figura 15: Etapas de Operação - Boost Dual Interleaved

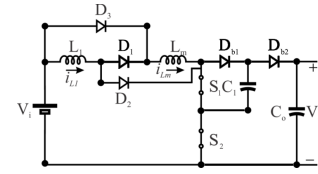


Figura 16: Circuito *Boost Dual Double*

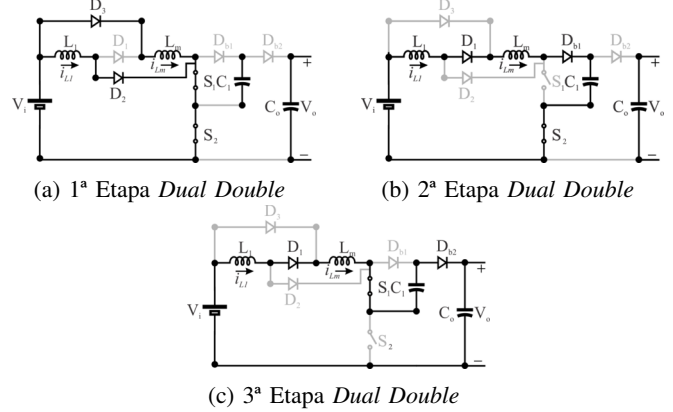


Figura 17: Etapas de Operação - Boost Dual Double

Tabela I: Características Consideradas

Constantes	MOSFET	Diodos
$V_i = 25$ [V]	NTD4858N (25 V, 73 A, 6.2 mΩ)	STPS15L25D/G (0.35 V, 15 A)
$P_i = 250$ [W]	NTD4858N (50 V, 73 A, 9.3 mΩ)	SS10P5-M3/86A (0.55 V, 10 A)
$I_i = P_i/V_i$ [A]	IRFP150N (100 V, 40 A, 55 mΩ)	MBR10100 (0.7 V, 10 A)
$P_o = P_i$ [W]	MTP20N15E (150 V, 20 A, 130 mΩ)	MBR20150CT (0.9 V, 10 A)
$f_s = 50$ [kHz]	irf640 (200 V, 16 A, 180 mΩ)	MBR20200CT (0.89 V, 10 A)
-	irf644 (250 V, 14 A, 280 mΩ)	MBR20250CT (0.95 V, 10 A)
Tensão de Saída [V]	Indutor [Ω]	Capacitor [Ω]
25, 50, 100, 150, 200, 250	0.10 + 0.0j	0.1574 + 0.0j

Durante a 1ª etapa os indutores L_1 e L_2 foram magnetizados pela tensão da fonte. Na 2ª etapa, os indutores foram desmagnetizados sobre o capacitor C_1 , carregando-o. Na 3ª etapa, o capacitor C_1 foi descarregado sobre a carga.

Assim, a partir do conhecimento das etapas de operação de cada uma das topologias aqui analisadas, é possível realizar um estudo baseado no equacionamento das etapas de operação, viabilizando a comparação objetivada neste trabalho.

V. COMPARAÇÃO DAS TOPOLOGIAS

Neste capítulo são apresentadas as simulações realizadas em cada uma das topologias discutidas anteriormente. Para isso, as equações características dos elementos foram implementadas e seus resultados foram validados em simulação no software *PSIM*.

Para cada uma das simulações realizadas para o cálculo das perdas inerentes ao circuito, foram utilizados os parâmetros apresentados na Tabela I. Estas são as características gerais que compõem o circuito.

A. Razão Cíclica e Ganho Estático

Para determinar os ganhos estáticos das topologias sob análise, primeiramente se faz necessário determinar a razão cíclica de operação dos elementos de chaveamento, isto é, os

MOSFETs (Metal-Oxide-Semiconductor Field-Effect Transistor).

Após a determinação da razão cíclica de operação em cada topologia, pode-se determinar os ganhos estáticos em cada uma dessas.

B. Esforços de Corrente

Após a análise dos ganhos estáticos, calcula-se os esforços de corrente no chaveamento do circuito. A partir de cada uma das topologias apresentadas nas seções II e III, é possível expressar os comportamentos das correntes nos principais elementos que compõem as topologias. Assim, a Tabela III apresenta a corrente RMS na chave de cada uma dessas topologias.

C. Perdas no MOSFET

Com a corrente RMS nas chaves calculada, é possível determinar as perdas inerentes à condução e ao chaveamento dos MOSFETs. Para cada topologia, a soma das parcelas P_{rDs} e P_{sw} foi considerada como a perda total do processo de chaveamento do(s) MOSFETs. A equação 1 foi utilizada para realizar estes cálculos.

$$P_{MOSFET} = P_{rDs} + P_{sw} \quad (1)$$

Em que P_{rDs} representa as perdas no chaveamento do mosfet considerando a resistência R_{DSon} e P_{sw} representa as perdas no chaveamento do mosfet considerando a impedância do capacitor intrínseco C_o . [10]

D. Perdas de Condução

Outra informação importante a ser analisada nas topologias apresentadas é o quanto de energia é perdida nos diodos utilizados. Para determinar essa grandeza, a equação 2 foi utilizada para calcular as perdas nos semicondutores sob análise, considerando todas as topologias.

$$P_{DIODOS} = P_o \frac{\sum VF_n}{V_o} \quad (2)$$

Em que VF_n representa a queda de tensão no diodo para cada situação considerada.

Tabela II: Ganho e Número de componentes.

Topologia	Ganho Estático	Número de Chaves	Número de Diodos	Número de Indutores	Número de Capacitores
Quadrático	$\frac{1}{(1-D)^2}$	1	3	2	2
Interleaved	$\frac{1}{1-D}$	2	2	2	1
Dual	$\frac{1+D}{1-D}$	1	4	2	1
Double	$\frac{1}{(1-D)^2}$	2	2	1	2
Quadrático Interleaved	$\frac{1}{(1-D)^2}$	2	6	4	5
Dual Interleaved	$\frac{1+D}{1-D}$	2	8	2	1
Quadrático Double	$\frac{1}{(1-D)^3}$	2	4	1	3
Dual Double	$\frac{1+D}{(1-D)^2}$	2	5	2	2

Tabela III: Valor RMS da corrente na Chave.

Topologia	Esforço de Corrente
Quadrático	$\frac{2I_o\sqrt{D}}{1-D}$
Interleaved	$\frac{I_o\sqrt{D}}{2(1-D)}$
Dual	$\frac{2I_o\sqrt{D}}{1-D}$
Double	$\frac{I_o\sqrt{D}}{1-D}$
Quadrático Interleaved	$\frac{2I_o\sqrt{D}}{1-D}$
Dual Interleaved	$\frac{I_o\sqrt{D}}{1-D}$
Quadrático Double	$\frac{2I_o\sqrt{D}}{1-D}$
Dual Double	$\frac{2I_o\sqrt{D}}{1-D}$

E. Perdas nos Indutores

A quantidade de energia perdida nos Indutores também pode ser equacionada. Para determinar essa grandeza, a equação 3 foi utilizada para se calcular as perdas nos indutores sob análise, considerando todas as topologias.

$$P_{Indutores} = R_L \sum I_{L_{nRMS}}^2 \quad (3)$$

Em que $I_{L_{nRMS}}$ representa o valor RMS da corrente no indutor da topologia considerada. Quando há mais de um indutor, é realizada a soma dessas correntes. [11]

F. Perdas nos Capacitores

A quantidade de energia perdida nos Capacitores também pode ser equacionada. Para determinar essa grandeza, a Equação 4 foi utilizada para se calcular as perdas nos capacitores sob análise, considerando todas as topologias.

$$P_{Capacitores} = R_C \sum I_{C_{nRMS}}^2 \quad (4)$$

Em que $I_{C_{nRMS}}$ representa o valor RMS da corrente no capacitor da topologia considerada. Quando há mais de um capacitor, é realizada a soma dessas correntes.

G. Eficiência das Topologias

Para o cálculo da eficiência dos conversores, utilizou-se a equação 5 foi utilizada, considerando todas as topologias.

$$\eta = 1 - \frac{\sum Perdas}{P_o} \quad (5)$$

VI. CONCLUSÃO E RESULTADOS

Este trabalho comparou topologias fundamentais e combinadas de conversores boost. Para isso, o tema foi introduzido e contextualizado no cenário de sistemas fotovoltaicos. As topologias estudadas foram analisadas a partir de cada etapa de operação, organizadas quanto à quantidade de interruptores e em relação às combinações propostas.

Para as comparações, foram desenvolvidos modelos matemáticos responsáveis por descrever as eficiências de cada topologia, a partir da Equação 5, variando os níveis de tensão de saída de cada conversor entre 50 e 250 volts. Isso foi possível

pois a eficácia dos modelos matemáticos foram validadas em simulação com o software PSIM. A Figura 18 apresenta os resultados encontrados com essa simulação computacional.

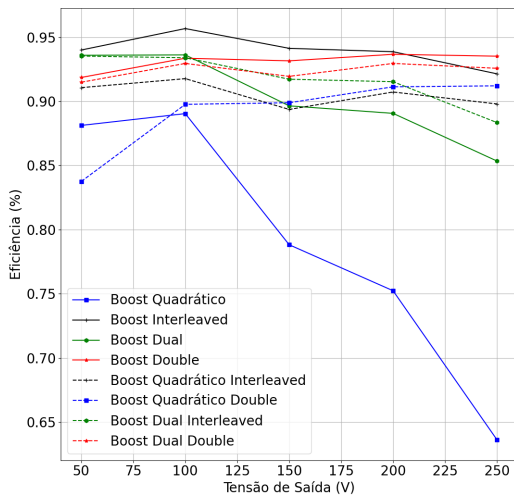


Figura 18: Eficiências das Topologias

A partir da Figura 18, observa-se que, para o menor nível de tensão sob análise, a topologia com melhor desempenho foi a *Interleaved*. Ao passo que, para o maior nível de tensão, a topologia com melhor desempenho foi a *Double*. A Tabela IV apresenta a topologia mais eficiente para cada nível de tensão analisada. Nota-se que a topologia *Interleaved* apresentou um bom desempenho em praticamente todos os níveis de tensão, exceto no maior nível de tensão.

A Tabela II apresenta a quantidade de componentes para cada topologia. As topologias com maior nível de confiabilidade são as que possuem menor número de componentes (*Interleaved* e *Double*). Além disso, essas performaram de maneira mais eficiente. Entretanto, não se pode concluir que a quantidade de componentes está diretamente relacionada às eficiências, visto que a topologia com o pior desempenho (*Quadrático*) possui apenas 8 componentes, assim como outras topologias que performaram de forma mais eficiente.

Tabela IV: Topologias mais eficientes.

Nível de tensão	Topologia mais eficiente
50	Interleaved
100	Interleaved
150	Interleaved
200	Interleaved
250	Double

Por fim, considerando que os conversores CC-CC boost utilizados em sistemas fotovoltaicos elevam o nível de tensão, na maioria das vezes, para valores acima de 250 volts, pode-se concluir, quanto aos resultados de eficiência simulados, que as topologias *Double* e *Dual Double* apresentam melhores resultados para aplicações nesse nível de tensão. Diante disso, este trabalho contribui com o estudo do tema pelo fato de

que para altos ganhos de tensão, a topologia combinada *Dual Double* apresentou resultados melhores que todas as demais topologias fundamentais, exceto a *Double*.

É interessante destacar o excelente resultado das topologias do tipo *Double* para altos ganhos. As três analisadas (*Double*, *Dual Double* e *Quadrático Double*) apresentaram eficiências acima de 90% para 250 volts. O princípio de funcionamento desta topologia contribui para o resultado, visto que esta é modelada com dois interruptores e três etapas de operação, conforme apresentado anteriormente.

AGRADECIMENTOS

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior – Brasil (CAPES/PROEX) – Código de Financiamento 001.

REFERÊNCIAS

- [1] N. Sannes, Fuel Cell Technology: Reaching Towards Commercialization. London, U.K.: Springer-Verlag, 2006.
- [2] Amir, A., Che, H. S., Amir, A., Khateb, A. E. and Rahim, N. A., 2018. Transformerless high gain boost and buck-boost DC-DC converters based on extendable switched capacitor (SC) cell for stand-alone photovoltaic system. In: Solar Energy - ELSEVIER, Amsterdam, Netherlands.
- [3] Zhang, L., Xu, D., Shen, G., Chen, M. and Ioinovici, A., 2015. A High Step-Up DC to DC Converter Under Alternating Phase Shift Control for Fuel Cell Power System. China: IEEE TRANSACTIONS ON POWER ELECTRONICS.
- [4] M. Forouzesh, Y. P. Siwakoti, S. A. Gorji, F. Blaabjerg and B. Lehman, "Step-Up DC-DC Converters: A Comprehensive Review of Voltage-Boosting Techniques, Topologies, and Applications," in IEEE Transactions on Power Electronics, vol. 32, no. 12, pp. 9143-9178, Dec. 2017, doi: 10.1109/TPEL.2017.2652318.
- [5] Y. P. Hsieh, J. F. Chen, T. J. Liang, and L. S. Yang, "Novel high step-up DC-DC converter for distributed generation system," IEEE Trans. Ind. Electron., vol. 60, no. 4, pp. 1473-1482, Apr. 2013.
- [6] Y. P. Siwakoti, P. C. Loh, F. Blaabjerg, S. J. Andreasen, and G. E. Town, "Y-source boost DC/DC converter for distributed generation," IEEE Trans. Ind. Electron., vol. 62, no. 2, pp. 1059-1069, Feb. 2015.
- [7] M. Ancuti, M. Svoboda, S. Musuroi, A. Hedes, N. Olarescu and M. Wienmann, "Boost interleaved PFC versus bridgeless boost interleaved PFC converter performance/efficiency analysis," 2014 International Conference on Applied and Theoretical Electricity (ICATE), Craiova, 2014, pp. 1-6, doi: 10.1109/ICATE.2014.6972651.
- [8] A. M. S. S. Andrade, H. L. Hey, L. Schuch and M. L. da Silva Martins, "Comparative Evaluation of Single Switch High-Voltage Step-Up Topologies Based on Boost and Zeta PWM Cells," in IEEE Transactions on Industrial Electronics, vol. 65, no. 3, pp. 2322-2334, March 2018, doi: 10.1109/TIE.2017.2745467.
- [9] de Azevedo Ayres, W., Bridi, É., Confortin Sartori, H. and Renes Pinheiro, J., 2018. Conversor de Alto Ganho de Tensão Dual Boost Quadrático. In: SEPOC, Santa Maria - RS, Brasil.
- [10] G. Dusan, P. Marco and K. Andreas, MOSFET Power Losses Calculation Using the Data-Sheet Parameters, 1st ed. Neubiberg, Germany: Infineon Technologies AG, 2006.
- [11] "Magnetics", Mag-inc.com, 2021. [Online]. Available: <https://www.mag-inc.com/>. [Accessed: 28- Apr- 2021].