

Implementação de Modelo de Falta de Alta Impedância para Aplicação em Simulações Digitais em Tempo Real

Jhonatan Antônio Cassol, Aldair Wontroba, Fernando Guilherme Kaehler Guarda, Adriano Peres de Moraes
Centro de Excelência em Energia e Sistemas de Potência - CEESP
Universidade Federal de Santa Maria
Santa Maria, Rio Grande do Sul, Brasil
Email: cassol@ieee.org

Resumo—Este trabalho visa apresentar a modelagem de uma Falta de Alta Impedância (FAI) em Sistemas Elétricos de Potência, para aplicações em simulação em tempo real. As Falhas de Alta Impedância são defeitos muito comuns em sistemas elétricos e sua correta modelagem para aplicações em simulação é capaz de proporcionar uma ferramenta poderosa para o estudo dos efeitos desta falta em sistemas de distribuição. A plataforma *HIL Control Center*, da *Typhoon HIL Inc.* possibilita a simulação em tempo real de sistemas elétricos. As ferramentas de simulação em tempo real são estratégicas para o desenvolvimento e operação de sistemas elétricos, viabilizando um projeto mais preciso e confiável. Para a implementação em tempo real através de *software* foi utilizado como base o simulador HIL 402 em sua configuração de número 03, tendo obtido resultados conforme a literatura apresenta para o modelo de Falta de Alta Impedância que utiliza diodos em antiparalelo. Para efeito de validação dos resultados obtidos, foi realizada uma análise comparativa do mesmo sistema no *software* ATP Draw.

Keywords – Sistema Elétrico de Potência, Proteção do SEP, Falta de Alta Impedância, Simulação em Tempo Real

I. INTRODUÇÃO

Sendo constituído por conjuntos de elementos de geração, transmissão e distribuição de energia elétrica, o sistema elétrico de potência (SEP) tem o objetivo de transferir potência entre os elementos geradores e o consumidor final [1]. Uma vez instalados, estes elementos carecem de cuidados visto estarem sujeitos à ação das intempéries naturais, além de ações humanas. Estes cuidados são estudados pela área de Proteção do Sistema Elétrico de Potência [2].

Visando detectar anomalias e eventuais faltas, os sistemas de Proteção do SEP devem, a partir de um conjunto de equipamentos, avaliar parâmetros da rede e, caso necessário, atuar realizando uma ação corretiva no sistema [3]. Esta ação visa garantir que o maior número unidades consumidoras possa ser mantida energizada, realizando o isolamento apenas dos consumidores afetados pela falta [2, 4, 5].

Um das faltas possíveis de ocorrerem nos Sistemas de Distribuição de Energia Elétrica (SDEE) são as Faltas de Alta Impedância (FAI). Estas faltas possuem uma alta ocorrência em sistemas aéreos de distribuição de energia elétrica, ocorrendo quando um condutor energizado entra em contato com

alguma superfície de alta resistividade elétrica, como por exemplo árvores, asfalto, gramados e edificações [6, 7].

Visto que estas superfícies possuem alta resistência elétrica, conseqüentemente há uma baixa magnitude da corrente de falta, acarretando na maioria das vezes a não detecção das mesmas pelos dispositivos de proteção responsáveis pelo monitoramento da área onde ocorreu o contato do condutor com a superfície. Uma vez que isto acontece e como não há uma rápida correção, há um grande risco de acidentes com seres vivos, além da interrupção do fornecimento de energia elétrica, existindo também perdas financeiras para as empresas [7].

Visando melhorias na identificação das faltas de alta impedância, são desenvolvidos modelos computacionais que simulam, para diferentes tipos de solos, a ocorrência das mesmas [6]. No entanto estes modelos não estão presentes nas bibliotecas dos simuladores em tempo real. Deste modo, o presente trabalho visa modelar a FAI segundo Gautam e Brahma [8], para que a mesma possa ser utilizada em simulações em tempo real.

Para implementar este modelo, foi utilizada como metodologia o *Software-in-the-Loop* (SIL), tendo como base o *software HIL Control Center* da *Typhoon HIL Inc.* [9].

II. FALTAS DE ALTA IMPEDÂNCIA

Sendo muito comuns em sistemas de distribuição de energia elétrica, as faltas de alta impedância são aquelas que ocorrem quando há o contato de um condutor energizado com superfícies de elevada resistividade elétrica, como o asfalto, árvores ou gramados. Isto torna a corrente de curto-circuito muitas vezes indetectável para equipamentos de proteção do SEP [6, 7].

Uma vez ocorrendo este tipo de falta, há o risco de que a superfície energizada entre em contato com seres vivos, eletrocutando-os. A falta de alta impedância pode ocorrer tanto do lado da fonte, quanto do lado da carga, conforme demonstrado na Figura 1. Quando alocadas do lado da carga há uma dificuldade de identificação das mesmas, visto que a impedância do local da falta (Z_F) se soma à da carga (Z_{Carga}), tornando-as mais imperceptíveis do que quando a falta está no lado da fonte, que a impedância do local da

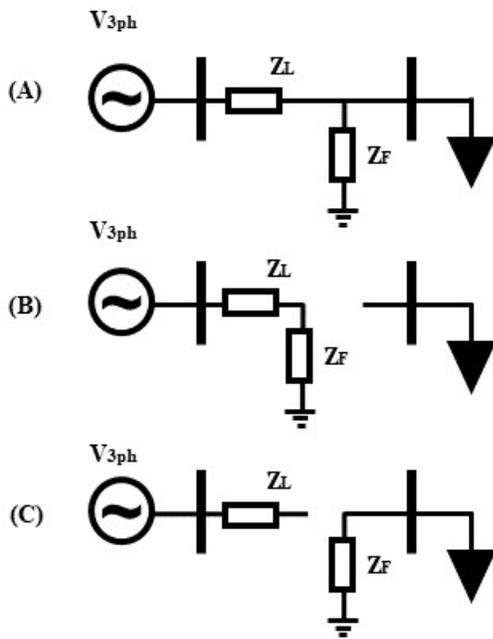


Figura 1. Tipos de FAIs. (A) FAI sem rompimento de condutor; (B) FAI com rompimento de condutor, alocada junto à fonte; (C) FAI com rompimento de condutor, alocada junto à carga. Fonte: Adaptado de [7]

falta (Z_F) somente se soma com a impedância da linha de distribuição (Z_L) [7].

A forma de onda da corrente também apresenta algumas características durante a falta de alta impedância (Figura 2), como a distorção harmônica, com destaque para a 3ª harmônica, o *build-up*, *shoulder*, a assimetria, a não-linearidade e a intermitência [6]. A intermitência e a assimetria são efeitos do arco elétrico causado pela falta. Já o *build-up* e o *shoulder* são, respectivamente, o crescimento e estabilização da corrente de falta [6].

Uma vez que para estas faltas as correntes de curto-circuito possuem baixas magnitudes, os equipamentos de proteção dificilmente as identificam [6, 7]. Visto a dificuldade de identificação das FAIs, são realizados estudos visando a sua identificação. Logo, a sua modelagem em simuladores digitais em tempo real é extremamente importante para o desenvolvimento de metodologias e modelos para a detecção das FAIs.

O modelo de FAI escolhido para o presente trabalho consiste no introduzido por Gautam e Brahma [8]. Conforme apresentado na Figura 3, este modelo contém dois braços com diodos em antiparalelo (D_p e D_n), além de duas fontes de tensão contínuas (V_p e V_n) e duas resistências (R_p e R_n).

No presente modelo há uma variação randômica dos valores das tensões e resistências, sendo que para o solo apresentado na Tabela I, há uma variação randômica de $\pm 10\%$ para as tensões e 50Ω para as resistências. Esta variação randômica ocorre em uma frequência definida na plataforma, que para o caso foi de $1kHz$.

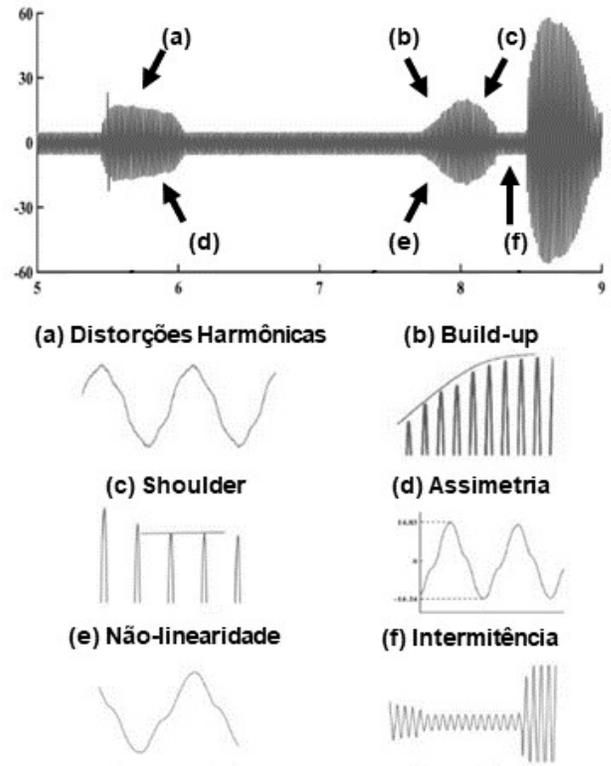


Figura 2. Forma de onda para Faltas de Alta Impedância. Fonte: Adaptado de [6]

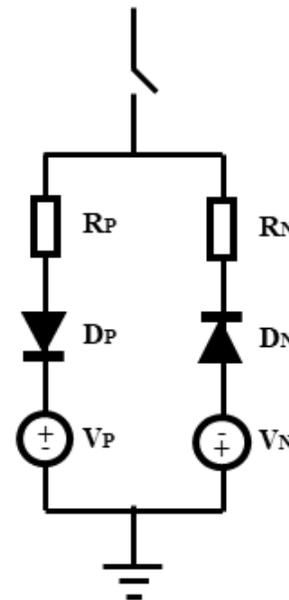


Figura 3. Modelo de FAI utilizando diodos antiparalelos proposto por [8]

Tabela I
CARACTERÍSTICA DO SOLO ESCOLHIDO

Descrição	Valor	Variação
V_p	1000[V]	$\pm 10\%$
V_n	500[V]	$\pm 10\%$
R_p	100 Ω	0 Ω – 50 Ω
R_n	100 Ω	0 Ω – 50 Ω

III. IMPLEMENTAÇÃO DE SIMULAÇÕES DIGITAIS EM TEMPO REAL

As simulações digitais em tempo real do tipo *software-in-the-Loop* possuem uma importância estratégica no desenvolvimento e operação de sistemas elétricos [10]. Através dos estudos realizados utilizando esta metodologia pode-se prever e garantir a confiabilidade e segurança dos sistemas simulados [10].

O uso de simulações em tempo real vem desde a década de 1950 com o *Transient Network Analyzer* (TNA), computador eletrônico analógico utilizado na análise de transientes em sistemas elétricos [10]. A partir disto, houve uma migração para sistemas digitais, que além de obter resultados próximos aos analógicos, possuíam alta portabilidade, fácil desenvolvimento e manutenção dos códigos utilizados para realizar a simulação [10].

Dentre as simulações em tempo real, optou-se por simulações em software (SIL, do inglês *Software-in-the-Loop*). Assim é realizada apenas em nível computacional, sem a conexão de um *hardware* externo. Este tipo de simulação geralmente é empregada para o desenvolvimento de algoritmos e correções do código quando executados em tempo real [6].

No presente trabalho é abordada a metodologia de *Software-in-the-Loop*, utilizando as plataformas presentes no *HIL Control Center*, da *Typhoon HIL Inc.* Nesta plataforma foram utilizados o *Schematic Editor*, para a elaboração do modelo esquemático a ser simulado e o *HIL SCADA*, para o comando e visualização dos parâmetros durante a simulação. Para realizar a simulação foi utilizada a *HIL Virtual Device*, máquina virtual que emula a plataforma de *Hardware-in-the-Loop* da mesma empresa. Para o caso, o modelo foi desenvolvido baseado no simulador HIL402 em sua configuração 03.

Para a implementação do modelo proposto por Gautam e Brahma [8], foi utilizado o solo proposto na Tabela I. O sistema-teste utilizado foi o modelo de exemplo disponibilizado na própria plataforma *HIL Control Center "Feeder Protection Relay"*, adaptado para a recepção do modelo de Falta de Alta Impedância, conforme apresentado na Figura 4. No presente modelo há a realização de um curto-circuito monofásico de alta impedância, sem a ruptura de cabos. Nas Tabelas II e III são apresentadas as descrições dos componentes utilizados no sistema-teste.

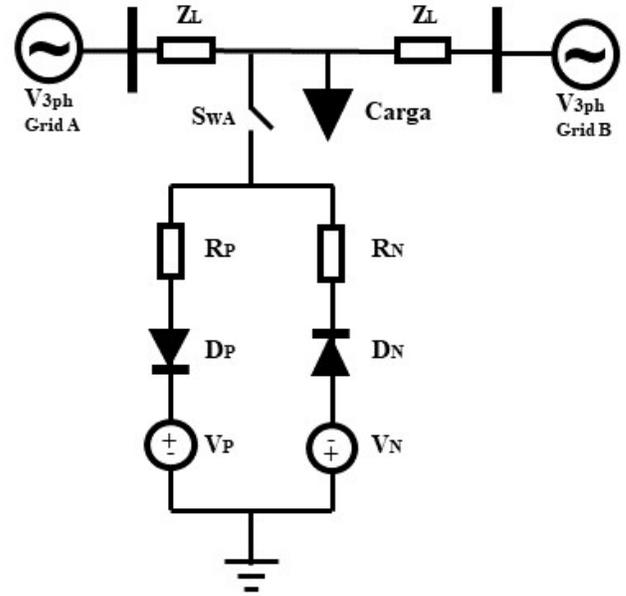


Figura 4. Modelo de FAI implementado no HIL Control Center

Tabela II
DESCRIÇÃO DAS FONTES DO SISTEMA-TESTE

Fonte	Tensão	Frequência	Fase
<i>GridA</i>	13800[V]	60[Hz]	0°
<i>GridB</i>	13800[V]	60[Hz]	-0.5°

Tabela III
DESCRIÇÃO DAS IMPEDÂNCIAS DO SISTEMA-TESTE

Descrição	Resistência [Ω]	Indutância [mH]	Capacitância [nF]
Z_L	0.19769747	5.6774971	0
<i>Carga</i>	10000.0	350.0	1.0

O sistema-teste apresentado na Figura 5) é composto por dois blocos de tensões trifásicas, conectados em $Y - G$, conectadas por uma linha de impedância $2 * Z_L$, onde há a conexão de uma carga. A segmentação da linha se dá para realizar a FAI no centro da mesma, sem a ruptura de cabos. Para a realização da FAI foi utilizada uma chave controlada através do *HIL SCADA* e desenvolvido um bloco para o modelo proposto por Gautam e Brahma [8]. Este sistema segue os mesmos parâmetros apresentados nas Tabelas I a III.

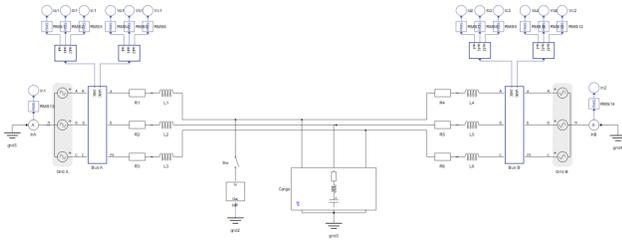


Figura 5. Modelo esquemático desenvolvido com sistema-teste e bloco para Falta de Alta Impedância.

IV. RESULTADOS EXPERIMENTAIS

Para a simulação em tempo real, primeiramente foi realizada uma rotina de escolha de valores aleatoriamente dentre os limites apresentados na Tabela I. Uma vez com a simulação sendo realizada, caso o comando do *HIL SCADA* seja para Faltas de Alta Impedância, é fechada a chave Sw_A , entre o sistema teste e o bloco de FAI. Com isto a cada intervalo de tempo $dt = 0.1ms$ é realizada uma nova rotação do algoritmo de escolha aleatória dos valores dos componentes presentes no bloco, conforme apresentado na Figura 6.

Sendo assim, conforme demonstrado na Figura 7, adquirida do osciloscópio virtual presente no módulo SCADA da plataforma, a corrente de falta, na FAI possui suas peculiaridades, feitas a partir da modelagem por Gautam e Brahma [8]. Esta corrente, com amplitude de $98[A_{RMS}]$, satisfaz as condições presentes nas faltas de alta impedância, como distorção harmônica, assimetria e não linearidade.

Com o intuito de validar o sistema implementado em tempo real, foi realizada a comparação com o mesmo sistema-teste aplicado ao *software* ATP Draw. Este simulador foi escolhido visto ser amplamente difundido para aplicações em sistemas elétricos de potência.

A partir disto pode-se observar a forma de onda da corrente de falta adquirida neste simulador, quando sobrepostos os sinais (Figura 8). As mesmas possuem amplitudes e formatos de onda semelhantes, tendo diferenças por causa da aleatoriedade do algoritmo de escolha dos valores. Com isto, para realizar

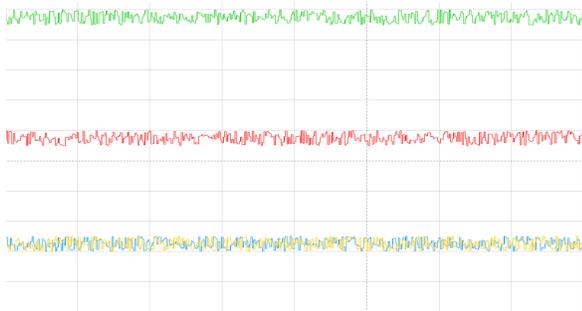


Figura 6. Aquisição, através do osciloscópio virtual no HIL SCADA, dos sinais de comando randomizado dos resistores R_p e R_n e tensões V_p e V_n no tempo. Os sinais de R_p em amarelo e R_n em azul são dados em $[\Omega]$, com $50\Omega/div$ e tensões V_p em verde e V_n em vermelho são dados em $[V]$, com $100V/div$.

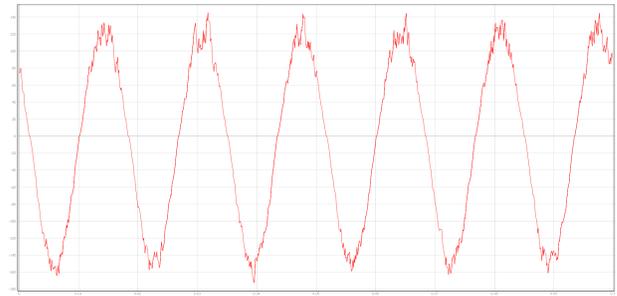


Figura 7. Aquisição da forma de onda da Corrente de Falta (I_f) através de osciloscópio virtual no HIL SCADA do HIL Control Center

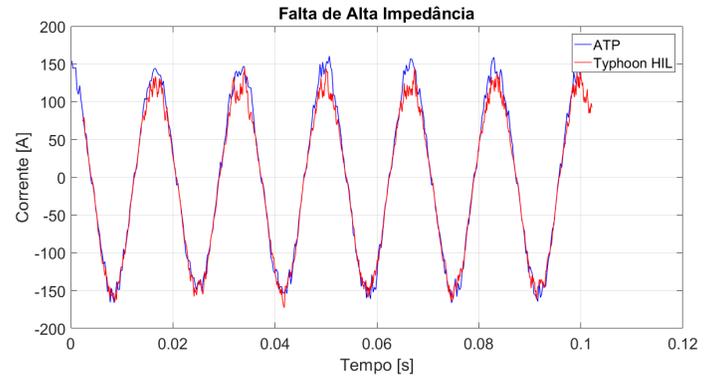


Figura 8. Sobreposição dos sinais adquiridos nos *softwares* ATP Draw e Typhoon HIL

uma comparação mais precisa, é realizada a análise espectral dos dois sinais.

Realizando a análise espectral, observa-se na Figura 9 que, no domínio da frequência os sinais convergem na frequência fundamental ($60Hz$), 3ª Harmônica e superiores, em uma análise entre $0Hz$ e $500Hz$. Destaca-se no caso a convergência da 3ª Harmônica, visto a mesma ser uma característica essencial presente nas faltas de alta impedância.

Após a realização da validação também foi realizada a análise experimental, utilizando o simulador HIL 402, da

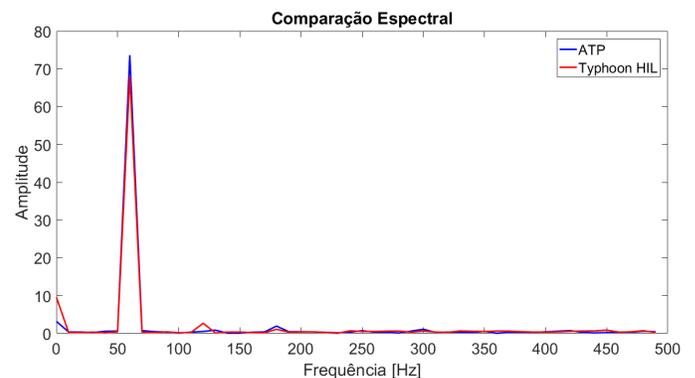


Figura 9. Comparação espectral dos sinais adquiridos nos *softwares* ATP Draw e Typhoon HIL

Typhoon HIL Inc.. Para isto, conforme apresentado na Figura 10, foi utilizada uma bancada contendo um computador e um osciloscópio, além do HIL 402. Os valores extraídos no osciloscópio possuem ganhos de $20A/V_{DAC}$ para as correntes de falta, $5kV/1V_{DAC}$ para a tensão e $1A/1V_{DAC}$ para a corrente quando o sistema opera normalmente.

A partir disto, realizou-se a aquisição de amostras através das saídas analógicas do HIL 402. Na Figura 11 está a representação da corrente na Fase "A", Fase sob a FAI, e da tensão na mesma, a partir da Fonte 1, ambos sinais gerados pelo Typhoon HIL. Na Figura 12 está a representação da tensão na Fase "A", medida na fonte, sem a presença de FAI no sistema-teste.

Já ao comandar a realização de uma falta de alta impedância na Fase "A", são apresentadas, na Figura 13 a corrente de falta na mesma fase; Na Figura 14 é apresentada a corrente de falta na Fase "A" quando comparada com a Fase "B", que não está submetida à falta; Na Figura 15 é apresentada a comparação da corrente de falta na Fase "A" e a tensão da mesma fase, na Fonte 1, durante a FAI.

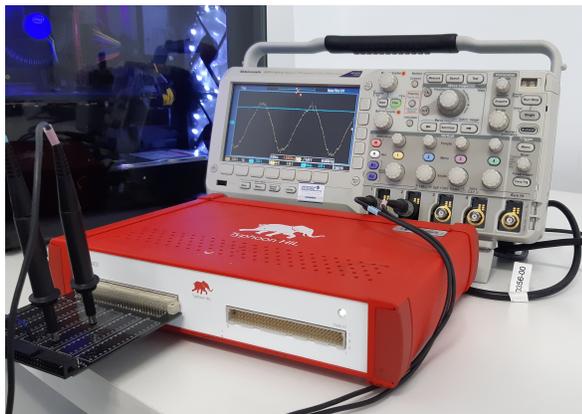


Figura 10. Bancada de testes

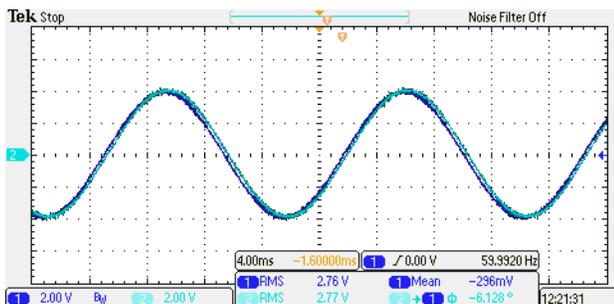


Figura 11. Leituras de tensão e corrente na Fase "A" sem a presença de FAI. Ch. 1: Sinal instantâneo da tensão na Fase "A" do gerador 1; Ch. 2: Sinal instantâneo da corrente na Fase "A".

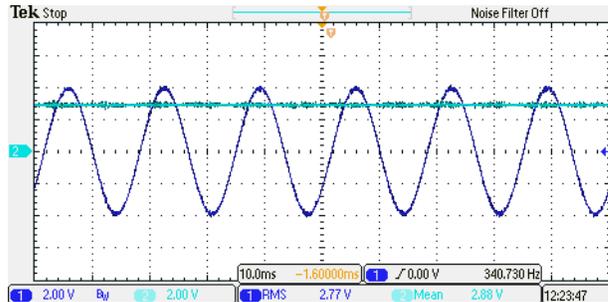


Figura 12. Leitura de tensão na Fase "A". Ch. 1: Sinal instantâneo da tensão do gerador 1; Ch. 2: Valor RMS da tensão no gerador 1 (valor extraído via *software*).

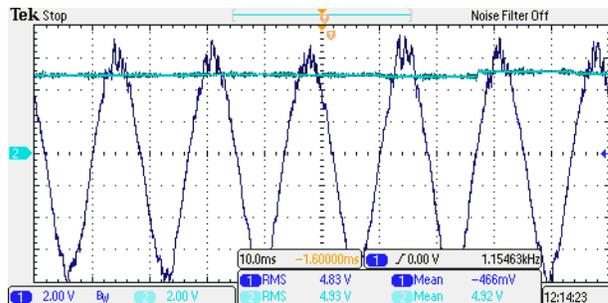


Figura 13. Leitura de corrente de falta durante a FAI na Fase "A". Ch. 1: Sinal instantâneo da corrente na Fase "A"; Ch. 2: Valor RMS da corrente na Fase "A" durante a FAI (valor extraído via *software*).

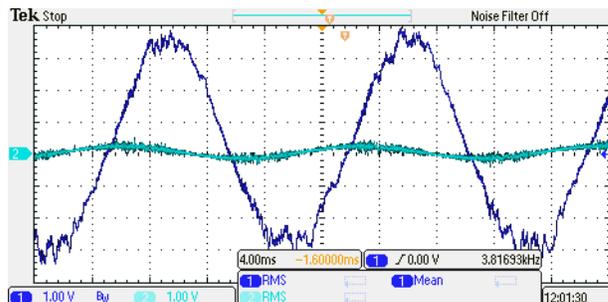


Figura 14. Leitura de correntes nas Fases "A" e "B". Ch. 1: Sinal instantâneo da corrente na Fase "A" durante a FAI; Ch. 2: Sinal instantâneo da corrente na Fase "B" durante a FAI na Fase "A".

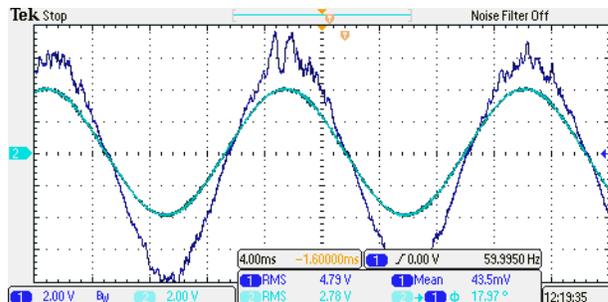


Figura 15. Leituras de tensão e corrente na Fase "A" durante a FAI. Ch. 1: Sinal instantâneo da corrente na Fase "A"; Ch. 2: Sinal instantâneo da tensão na Fase "A" do gerador 1.

V. CONCLUSÃO

Neste trabalho, foi apresentada a modelagem de uma falta de alta impedância (FAI) em tempo real. Com isto, é possível obter a validação de algoritmos de detecção e localização de FAIs em simulações em tempo real. Além disto, o modelo desenvolvido permite avaliar o desempenho de relés de proteção perante faltas de alta impedância.

Para o sistema-teste proposto, a plataforma de simulação digital em tempo real se mostrou atrativa, visto o grau de facilidade para desenvolvimento de sistemas. O modelo quando submetida à validação através da comparação com um simulador amplamente difundido em aplicações que envolvem sistemas elétricos de potência apresentou resultados satisfatórios.

Os resultados extraídos e apresentados no presente trabalho se mostraram de acordo com as características das Faltas de Alta Impedância e do modelo implementado, tal como a forma de onda, respeitada a diferença causada pela aleatoriedade dos valores de tensão e resistência do modelo. Também estão de acordo características como assimetria e não linearidade e distorções harmônicas, com destaque para a 3ª Harmônica.

Uma vez concluídas as simulações em *software-in-the-loop* visa-se a implementação e validação do modelo através de *hardware-in-the-loop*. Uma vez validado o modelo, disponibilizar-se-á o mesmo para utilização nas bibliotecas do *software* HIL Control Center.

AGRADECIMENTOS

Os autores agradecem ao CNPq pelo aporte financeiro no desenvolvimento da presente pesquisa. O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal - Brasil (CAPES/PROEX) - Código de Financiamento 001.

REFERÊNCIAS

- [1] A. P. Gebran, "*Manutenção e Operação de Equipamentos de Subestações*", 1ª Ed., Bookman, 2013.
- [2] J. Mamede Filho e D. Mamede, "*Proteção de Sistemas Elétricos de Potência*", 1ª Ed., Rio de Janeiro: Grupo GEN - LTC, 1998.
- [3] S. Horowitz e A. Phadke, "*Power System Relaying*", 4ª Ed., Chichester: West Sussex, U.K.: John Wiley and Sons Ltd, 2014.
- [4] J. L. Blackburn and T. J. Domin, "*Protective Relaying*", 4ª Ed., Boca Raton: CRC Press - Taylor and Francis Group, 2014.
- [5] G. Kindermann, "*Proteção de Sistemas Elétricos de Potência*", Vol.1, 1ª Ed., Berlin: Siemens AG, 1999.
- [6] A. Wontroba, "*Metodologia de Detecção e Classificação de Faltas de Alta Impedância em Redes de Distribuição: Implementação em Hardware e Validação por meio de Simulação Digital em Tempo Real*", Dissertação de Mestrado, Universidade Federal de Santa Maria, Santa Maria, Brasil. 2020.

- [7] P. E. Farias, "*Detecção e Classificação de Transitorios em Redes de Distribuição para Identificação de Faltas de Alta Impedância*", Dissertação de Mestrado, Universidade Federal de Santa Maria, Santa Maria, Brasil. 2013.
- [8] S. Gautam, S. M. Brahma, "*Detection of High Impedance Fault in Power Distribution Systems Using Mathematical Morphology*", *IEEE Transactions on Power Systems*, vol. 28, n. 2, p. 1226–1234, 2012.
- [9] HIL Control Center. Typhoon HIL Inc. Available: https://www.typhoon-hil.com/documentation/typhoon-hil-software-manual/concepts/typhoon_hil_control_center.html
- [10] O. A. S. Rueda, "*Simulador em Tempo-Real Baseado na Integração de Módulo FPGA e CPUs para Avaliação de Controladores Embarcados de Conversores Eletrônicos de Potência*", Tese de Doutorado, Universidade Federal do Rio de Janeiro, Rio de Janeiro, Brasil. 2019.