

Desenvolvimento de uma Plataforma de Testes Práticos de Algoritmos de Proteção para o SEP

Jhonatan Antônio Cassol, Matias Rossato Muraro, Vinicius Descovi Rodrigues
Adriano Peres de Moraes, Ghendy Cardoso Junior
Centro de Excelência em Energia e Sistemas de Potência - CEESP
Universidade Federal de Santa Maria
Santa Maria, Rio Grande do Sul, Brasil
Email: cassol@ieee.org

Resumo—Este trabalho visa apresentar o desenvolvimento de uma plataforma para testes experimentais em algoritmos de relés de proteção para o sistema elétrico de potência. A plataforma desenvolvida é um relé numérico e utiliza a instrumentação de um relé SEL-421, da *Schweitzer Engineering Laboratories*. O processamento por sua vez, é realizado por um processador digital externo. Na plataforma desenvolvida foi implementada a proteção de sobrecorrente temporizada. Os resultados experimentais mostram que a plataforma de testes para a função de sobrecorrente atende às características de desempenho normatizadas.

Keywords – Sistema Elétrico de Potência, Proteção do SEP, Relé Digital, Sobrecorrente

I. INTRODUÇÃO

O sistema elétrico de potência (SEP) é constituído por um conjunto de elementos de geração, transmissão e distribuição, o qual objetiva a transferência de energia elétrica entre os pontos de geração e os de utilização [1]. Uma vez que o sistema elétrico está sujeito às intempéries da natureza, além de ações humanas, o mesmo carece de cuidados para que não hajam danos, nem problemas de operação. O conjunto de cuidados para o bom funcionamento é denominado proteção do sistema elétrico de potência [2].

Os sistemas de proteção do SEP têm como propósito a detecção de anomalias e faltas, onde um conjunto de relés deve ser capaz de avaliar uma variedade de parâmetros e com isto, realizar uma ação corretiva no sistema caso necessário [3]. Esta ação é o isolamento da região afetada por algum tipo de problema [2, 4, 5], fazendo com que o restante do sistema continue operando em sua normalidade.

Existem três tipos de relés de proteção: o eletromecânico, sobre o qual as forças eletromagnéticas proeminentes dos sinais ofertados a ele o fazem atuar; o eletrônico, ou estático, que se dá através do processamento analógico dos sinais em componentes eletrônicos discretos; e o numérico, também eletrônico, porém que funciona através do processamento digital de sinais [3, 6].

Os sinais fornecidos pelo elemento a ser protegido é primeiramente adequado por transformadores de potencial (TP) e de corrente (TC), uma vez que possuem valores extremamente elevados [3, 6, 7]. Após isso, em relés numéricos, há o fornecimento destes sinais a circuitos eletrônicos para filtragem, amostragem e processamento digital. Quando algum evento

nocivo é detectado, uma ou mais saídas são acionadas, e um comando de abertura é enviado para os disjuntores, isolando a área com defeito da parte funcional do sistema elétrico [2-4, 6-7].

Além da possibilidade de aplicar algoritmos diversos, os relés numéricos possuem diversas vantagens, dentre elas: financeiras, visto o preço do *hardware* estar cada vez mais baixo; em performance, quanto à capacidade de memória e velocidade de processamento, além da imunidade a campos eletromagnéticos; confiança, já que periodicamente podem fazer autochecagens para recalibração automática; podem ser monitorados e operados através de sistemas remotos; além do aumento da seletividade, dada a possibilidade da utilização de algoritmos inteligentes [4, 7, 8].

Muitos algoritmos de proteção são desenvolvidos em pesquisas acadêmicas para as mais diversas aplicações, como proteção de geradores [9], proteção contra oscilação de potência [10] e proteção de geração distribuída [11]. No entanto, esses algoritmos normalmente são implementados em Matlab®, não sendo testados a nível de *hardware*. Sendo assim, existe a necessidade de se desenvolver plataformas para testes de algoritmos de proteção de modo que tenham, ao mesmo tempo uma programação facilitada, como também a garantia de que sua instrumentação não interferirá no funcionamento dos equipamentos de proteção já instalados.

Neste trabalho será abordado o desenvolvimento de um relé numérico para a realização de testes práticos de algoritmos de proteção desenvolvidos na academia. Com isto, ao realizar os testes em nível de *hardware* haverá a possibilidade de que novas funções sejam testadas e implementadas.

A plataforma desenvolvida utilizará, em um primeiro momento, a instrumentação de um relé SEL-421, da *Schweitzer Engineering Laboratories* e para a realização do processamento digital, é utilizado um *Microcontroller Unit* (MCU) TMS320F28377S™, da *Texas Instruments*. A utilização da instrumentação de um SEL-421 se dá pela confiabilidade desta instrumentação, visto fazer parte de um relé comercial conhecido e conceituado.

II. DESENVOLVIMENTO DA PLATAFORMA DE TESTES

Para o desenvolvimento da plataforma de testes, foi utilizada a instrumentação de um relé SEL-421 [12]. Verificou-se que

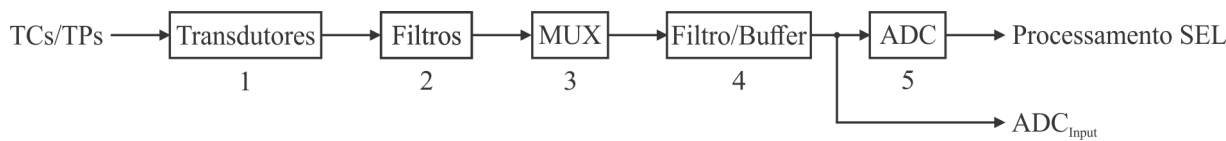


Figura 1. Diagrama de blocos da instrumentação do relé SEL-421

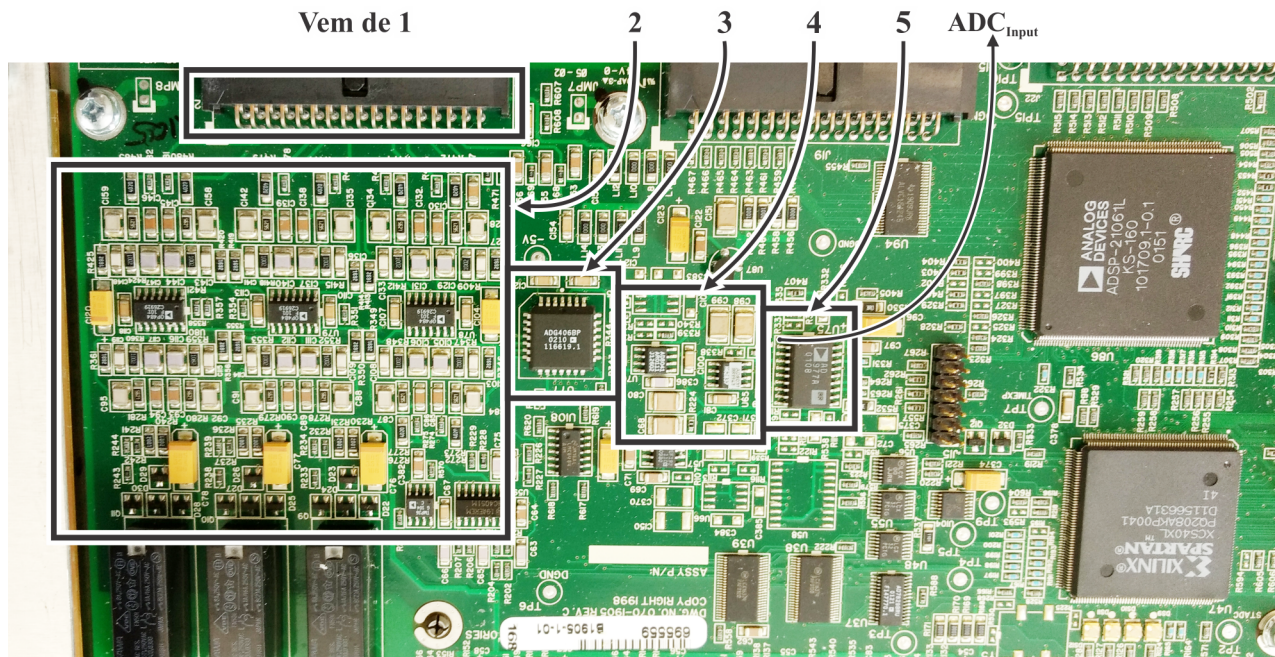


Figura 2. Placa-mãe do relé SEL-421

a mesma é composta por cinco etapas principais, conforme apresentado na Figura 1: 1) Transdutores: os doze sinais recebidos dos TCs e TP são adequados a valores admitidos para o processamento eletrônico; 2) Filtragem dos sinais: os doze sinais adequados são filtrados, para posterior multiplexação, 3) Multiplexação: os sinais são multiplexados de forma a se ter somente um sinal analógico convertido para digital de cada vez; 4) Filtragem e *buffering*: após a multiplexação, é feita a filtragem e o *buffering* do sinal resultante, para então ofertá-lo ao conversor AD; 5) Conversão Analógica-Digital: os sinais são enviados de modo digital para processamento no relé. Na Figura 2 pode ser visualizada a placa de circuito impresso (PCI) de instrumentação do relé SEL-421 que, ao receber os sinais da PCI que contém os transdutores, etapa 1, realiza as demais etapas (2, 3, 4 e 5).

A. Leitura do Sinal Analógico

Uma vez que o sinal de entrada do conversor AD do processador digital da plataforma implementada resulta de uma derivação do sinal de entrada do conversor AD do relé SEL-421, é necessária a utilização de um circuito adequador composto por dois estágios: um para adicionar valor médio ao sinal recebido (visto o mesmo ser com valor médio nulo, uma vez que o MCU utilizado suporta somente tensão positiva em suas entradas e saídas); o segundo estágio é utilizado para

inserir ganho ao sinal. O diagrama esquemático do circuito adequador pode ser visualizado na Figura 3.

Ainda, é necessário que este circuito adicional não cause atenuações no sinal medido. O conversor AD do relé SEL-421 é o CI AD977A, cuja impedância de entrada típica é de $5,4k\Omega$ [13]. O CI INA128 [14], utilizado no circuito adequador, possui impedância de entrada típica na ordem de $10^{10}\Omega$ [15]. Dessa forma, o circuito adequador utilizado não causa atenuação no sinal analógico medido [16].

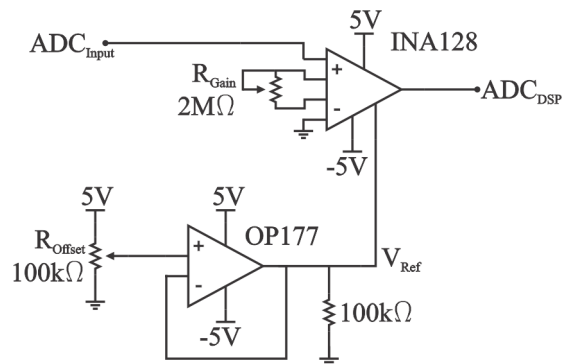


Figura 3. Circuito de instrumentação para adequação de sinal

B. Análise da Multiplexação dos Sinais Analógicos

Como ocorre a multiplexação dos sinais analógicos, a conversão dos mesmos para o modo digital ocorre de maneira sequencial, o que acarreta em um atraso de fase entre cada leitura. Esse atraso é composto pelo tempo de estabilização do multiplexador (T_m) após alteração do canal de entrada selecionado, tempo de janela da conversão AD (T_w), o tempo da conversão propriamente dita (T_{AD}), e ainda o tempo necessário para controle do multiplexador através de saídas digitais e realização de outras operações (T_p), conforme a Equação (1).

$$\Delta T_{Leitura} = T_m + T_w + T_{AD} + T_p \quad (1)$$

O fabricante do multiplexador ADG406BP [17] sugere $T_m = 5\mu s$. Para o presente caso, onde as conversões são do tipo *single ended*, o manual do fabricante do MCU [18] sugere $T_w = 75ns$. O valor de T_{AD} é dado pela Equação (2) [18].

$$T_{AD} = \frac{N_{Clock_{ADC}} * N_{Prescale}}{F_{Clock}} \quad (2)$$

Onde $N_{Clock_{ADC}}$ é o número de ciclos para realizar uma conversão *single ended*, cujo valor é aproximadamente 10,5; $N_{Prescale}$ é o *prescale* utilizado, neste caso 4 e F_{Clock} é a frequência de *clock* do processador, que é de 200MHz. Assim, obtém-se $T_{AD} = 210ns$.

Considerando que $T_p \approx 1,7\mu s$, de (1) se obtém $\Delta T_{Leitura} \approx 6,91\mu s$.

O tempo de atraso entre duas conversões AD quaisquer (ΔT_S) é dado por (3).

$$\Delta T_S = (N - 1) * \Delta T_{Leitura} \quad (3)$$

Onde N é o número de sinais amostrados.

O atraso de fase na conversão dos sinais, em graus, pode ser dado pela Equação (4).

$$\phi_{Fase} = \Delta T_S * 360^\circ * F_{Rede} \quad (4)$$

Onde F_{Rede} é a frequência da rede elétrica.

De (3) tem-se que o tempo entre a conclusão da primeira e a conclusão da décima segunda conversão é de aproximadamente $76\mu s$, o que conforme (4) resulta em um atraso de fase aproximado de $1,64^\circ$ para uma rede de 60Hz. Esse atraso de fase entre leituras geralmente não afeta o desempenho da maioria das proteções, como a de sobrecorrente, sobrecorrente direcional, sobretensão, subtensão, sobrefrequência, subfrequência e potência reversa. Caso necessário, pode-se ainda realizar a correção angular em proteções fasoriais.

III. IMPLEMENTAÇÃO DA PROTEÇÃO DE SOBRECORRENTE TEMPORIZADA - FUNÇÃO ANSI 51

Submetendo os componentes elétricos aos maiores níveis de desgaste e comprometimento da vida útil, a sobrecorrente é também um dos tipos de falha mais comuns nos sistemas elétricos de potência. Este evento pode ser dado de duas formas: a sobrecarga e o curto-circuito. Sendo uma variação

moderada da corrente nominal de um sistema, a sobrecarga, quando ocorrida por tempo limitado não prejudica muito os componentes do sistema. Já o curto circuito, mais prejudicial ao sistema elétrico, ocorre através de variações extremas da corrente passante pelos elementos [2].

A proteção de sobrecorrente é aquela que responde à corrente passante no elemento a ser protegido. Quando o valor da corrente eficaz (I) supera um valor de partida (I_{Pickup}) ajustado no relé, a proteção inicia sua atuação [2]. O equacionamento da proteção de sobrecorrente temporizada conforme norma IEC-60255-151 [19] é dado por (5), com as constantes α e k sendo dadas pela curva escolhida para a proteção.

$$T_d(I) = \frac{k}{(Mult_{Pkp})^\alpha - 1} * Dial \quad (5)$$

Onde $Mult_{Pkp}$ é o múltiplo da corrente I_{Pickup} , dado por (6) e $Dial$ é a constante que ajusta a curva de tempo inverso, definindo a velocidade de atuação do relé.

$$Mult_{Pkp} = \frac{I}{I_{Pickup}} \quad (6)$$

A implementação discreta da proteção de sobrecorrente temporizada pode ser realizada conforme apresentado na Equação (7).

$$Dial_D(I) = \sum \frac{(Mult_{Pkp})^\alpha - 1}{k} * T_s \quad (7)$$

Onde T_s é o período de amostragem.

O valor retornado pela Equação (7) é comparado, a cada período de amostragem, com o dial de tempo selecionado, caso $Dial_D(I) \geq Dial$, é indicando que houve *trip* da proteção de sobrecorrente temporizada através do acionamento de uma ou mais saídas digitais.

A implementação da proteção de sobrecorrente temporizada é realizada conforme (7) devido ao fato que a corrente de curto-circuito pode variar durante a ocorrência da falta, o que impossibilita a utilização direta da curva tempo x corrente. O método de cálculo utilizado para determinar o valor eficaz da corrente é apresentado no Apêndice A.

IV. RESULTADOS EXPERIMENTAIS

Para a realização dos testes práticos, foi utilizada a mala de testes de relés de proteção CE6006, da fabricante *Conprove* [20].

A. Leitura dos Sinais Multiplexados

Para testar a leitura dos sinais multiplexados, foram injetadas três correntes senoidais equilibradas com amplitudes de 15A e defasadas em 120° nas entradas de corrente I_{aw} , I_{bw} e I_{cw} da instrumentação e três tensões senoidais equilibradas com amplitudes de 30V e defasadas 120° nas entradas de tensão V_{ax} , V_{bx} e V_{cx} da instrumentação. Na Figura 4, se pode visualizar o sinal na entrada do conversor AD do MCU, além do comando do multiplexador. Para a visualização deste, é realizada uma conversão binária-decimal dos bits de comando e no valor resultante é inserido um ganho de

200 vezes, sendo este último enviado ao conversor digital-analógico do MCU, resultando em um valor de $166,67mV$ para o bit menos significativo.

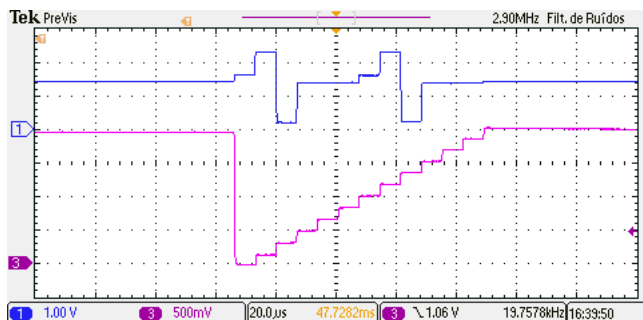


Figura 4. Leitura dos sinais multiplexados. Ch. 1: Sinal de entrada do conversor AD do MCU; Ch. 3: Comando do multiplexador, representado por um valor analógico.

Na Figura 5 é apresentado o sinal na entrada do conversor AD do processador, juntamente com as correntes amostradas para as entradas I_{aw} , I_{bw} e I_{cw} . Esses três sinais foram reconstruídos pelas três saídas analógicas do MCU. Com isso, pode-se ver que a leitura multiplexada dos sinais analógicos opera adequadamente. Para a Figura 5, a taxa de amostragem é de $1920Hz$, 32 amostras por ciclo da rede de $60Hz$.

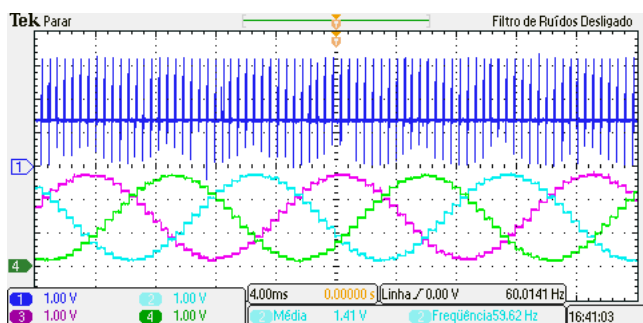


Figura 5. Leitura das correntes das entradas I_{aw} , I_{bw} e I_{cw} . Ch. 1: Sinal de entrada do conversor AD do MCU; Ch. 2: Corrente na entrada I_{aw} , reconstruída pelo conversor DA do processador; Ch. 3: Corrente da entrada I_{bw} , reconstruída pelo conversor DA do processador; Ch. 4: Corrente da entrada I_{cw} , reconstruída pelo conversor DA do processador.

B. Proteção de Sobrecorrente Temporizada

Para demonstrar a operação da proteção de sobrecorrente temporizada, são apresentados quatro diferentes testes, conforme a Tabela I. Os coeficientes da curva IEC Normalmente Inversa (NI) são $\alpha = 0,02$ e $k = 0,14$ e os coeficientes da curva IEC Extremamente Inversa (EI) são $\alpha = 80,0$ e $k = 2,0$ [19].

Tabela I
TESTES DA PROTEÇÃO DE SOBRECORRENTE TEMPORIZADA

Teste	Curva	Dial	I_{Pickup} [A]
1	NI	0,2	0,5
2	NI	1,0	0,5
3	EI	0,2	0,5
4	EI	1,0	0,5

Nas Figuras 6 a 9 são apresentados os tempos de resposta da proteção de sobrecorrente temporizada para diferentes valores de corrente injetados na plataforma desenvolvida. Os testes foram realizados injetando correntes a partir de $1,1p.u$ até $30p.u$ através do módulo Sobrecorrente da mala de testes [20]. A proteção implementada apresentou tempos de atuação dentro dos limites aceitáveis estabelecidos pela norma [19].

Estes limites se dão com $\pm 5\%$ de precisão quando comparados com os tempos estabelecidos pela curva de tempo inverso (5). Os resultados são satisfatórios, visto que, além de atender às normas, se equivale aos modelos SEL-421 [12], que quando aplicado à função de sobrecorrente temporizada (51), detém uma precisão mínima de $\pm 3\%$, além de relés comerciais com precisão mínima de $\pm 5\%$ [21].

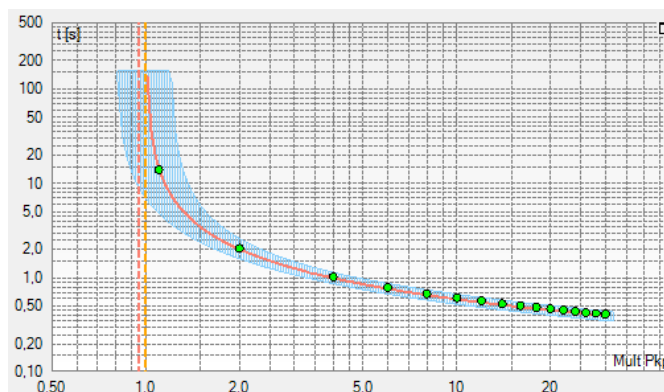


Figura 6. Resultado do teste da proteção de sobrecorrente temporizada para o teste 1 - Curva NI, $I_{Pickup} = 0,5A$ e $Dial = 0,2$

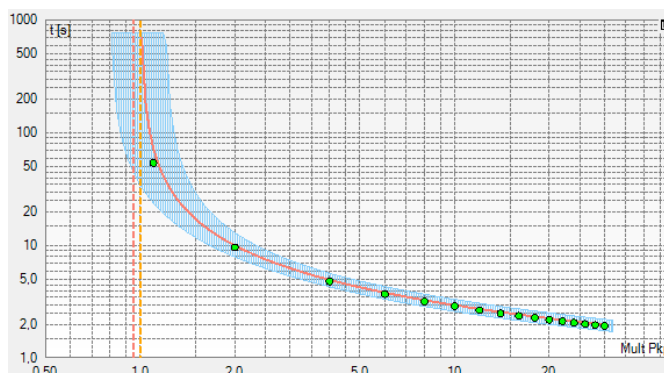


Figura 7. Resultado do teste da proteção de sobrecorrente temporizada para o teste 2 - Curva NI, $I_{Pickup} = 0,5A$ e $Dial = 1,0$

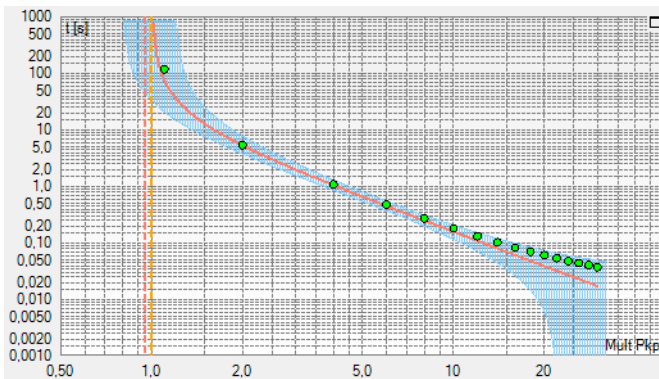


Figura 8. Resultado do teste da proteção de sobrecorrente temporizada para o teste 3 - Curva EI, $I_{Pickup} = 0,5A$ e $Dial = 0,2$

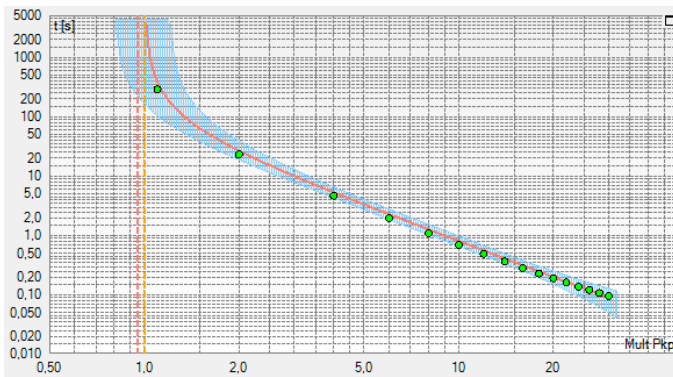


Figura 9. Resultado do teste da proteção de sobrecorrente temporizada para o teste 4 - Curva EI, $I_{Pickup} = 0,5A$ e $Dial = 1,0$

V. CONCLUSÃO

Foi apresentado o desenvolvimento de uma plataforma para testar algoritmos de proteção para relés numéricos. Foram apresentados os resultados experimentais para os testes com a função de sobrecorrente temporizada, tendo a plataforma se mostrado funcional, viável e confiável, onde os resultados de desempenho da proteção implementada atendem aos requisitos normativos. Com o desenvolvimento desta plataforma, outros algoritmos de proteção poderão ser implementados e validados. Além disto, a implementação em *hardware* permite que seja realizada uma comparação com relés comerciais. Futuramente será desenvolvido e incluído na plataforma o sistema de instrumentação, compreendendo os transdutores, filtros e *buffer*.

AGRADECIMENTOS

Os autores agradecem à UFSM e ao IFRS pelo apoio financeiro. Ao CEESP, GSEC/CTISM, IFRS e NUPEDEE pelo suporte técnico-científico.

REFERÊNCIAS

[1] A. P. Gebran, "Manutenção e Operação de Equipamentos de Subestações", 1ª Ed., Bookman, 2013.

[2] J. Mamede Filho e D. Mamede, "Proteção de Sistemas Elétricos de Potência", 1ª Ed., Rio de Janeiro: Grupo GEN - LTC, 1998.

[3] S. Horowitz e A. Phadke, "Power System Relaying", 4ª Ed., Chichester: West Sussex, U.K.: John Wiley and Sons Ltd, 2014.

[4] J. L. Blackburn and T. J. Domin, "Protective Relaying", 4ª Ed., Boca Raton: CRC Press - Taylor and Francis Group, 2014.

[5] G. Kindermann, "Proteção de Sistemas Elétricos de Potência", Vol.1, 1ª Ed., Berlin: Siemens AG, 1999.

[6] A. P. de Moraes, "Algoritmo de Alto Desempenho para Proteção Numérica de Linhas de Transmissão Imune a Oscilações de Potência", Tese de Doutorado, Universidade Federal de Santa Maria, Santa Maria, Brasil. 2012.

[7] G. Ziegler, "Numerical Distance Protection", 1ª Ed., Berlin: Siemens AG, 1999.

[8] Q. Wu, Z. Lu and T. Ji, "Protective relaying of Power Systems Using Mathematical Morphology", 1ª Ed., New York: Springer, 2009.

[9] A. P. de Moraes, A. Bretas, S. Meyn and G. Cardoso Jr., "Adaptive Mho Relay for Synchronous Generator Loss-of-Excitation Protection: A Capability Curve Limit-Based Approach", *IET Generation, Transmission & Distribution*, vol. 10, no. 14, pp. 3449-3457, 2016.

[10] C. Lazaro, J. P. Marques, G. Marchesan and G. Cardoso Jr., "Waveform Asymmetry of Instantaneous Current Signal Based Symmetrical Fault Detection During Power Swing", *Electric Power Systems Research*, vol. 155, pp. 340-349, 2018.

[11] G. Marchesan, M. Muraro, G. Gardoso Jr., L. Mariotto and A. P. de Moraes, "Passive Method for Distributed-Generation Island Detection Based on Oscillation Frequency", *IEEE Transactions on Power Delivery*, vol. 31, no. 1, pp. 138-146, 2016.

[12] Schweitzer Engineering Laboratories, "SEL-421 Relay: Protection and Automation System", User's Guide, Dec. 2011.

[13] Analog Devices, "16-bit, 100kSPS/200kSPS BiCMOS A/D Converter", AD977A datasheet. Available: http://www.analog.com/media/en/technical-documentation/data-sheets/AD977_977A.pdf

[14] Texas Instruments, "A Numerical Protection Relay Solution: High-Performance Analog", SLAA466, 2010

[15] Texas Instruments, "INA12X Precision, Low Power Instrumentation Amplifiers", INA128 datasheet, Oct. 1995 [Revised Jan. 2018].

[16] P. Purkait, Electrical and Electronics Measurements and Instrumentation, 1ª Ed., Nova Delhi: McGraw Hill Education (India), 2013.

[17] Analog Devices, "LC²MOS 8/16-Channel High Performance Analog Multiplexers", ADG406BP datasheet. Available: http://www.analog.com/media/en/technical-documentation/data-sheets/ADG406_407_426.pdf

[18] Texas Instruments, "TMS320F2837xS Delfino Microcontrollers", Technical Reference Manual, Aug. 2014 [Revised]

sed Sep. 2015].

- [19] Measuring relays and protection equipment - Part 151: "Functional requirements for over/under current protection", IEC Standard 60255-151, 2009.
- [20] CE - 6006 : Testador Universal Hexafásico e Analisador de Energia Microprocessado com protocolo IEC 61850. Conprove. Available: <http://www.conprove.com.br/pub/produtos/ce6006.html>
- [21] SIA-C: Overcurrent and Earth Fault Protection Relay for Secondary Distribution. Fanox. Available: http://www.relkoenerji.com/dokuman/EN_TD_OCEF-RELAY_SIA-C_GC_Dual-Selfpowered_Rev0.pdf
- [22] R. Boylestad, "Introdução à Análise de Circuitos", 12ª Ed., São Paulo: Pearson Prentice Hall, 2012
- [23] D. Hart, "Eletrônica de Potência: Análise e Projetos de Circuitos", 1ª Ed., McGraw-Hill, 2012.
- [24] H. Zumbahlen, "Basic Linear Design", 1ª Ed. Norwood, Mass.: Analog Devices, 2007.

APÊNDICE

A. Cálculo do Valor Eficaz

O valor eficaz (RMS, do inglês *Root Mean Square*) de uma corrente variante no tempo pode ser definido como sendo a corrente que é tão eficaz quanto a corrente contínua no fornecimento de uma potência média a uma carga [22, 23].

Para o cálculo da mesma, foi utilizado o método iterativo dado por (8). Este método foi utilizado visto ser imune a alterações de frequência do sinal analisado, além de exigir pouca memória e pouco tempo de processamento, o que é essencial na abordagem de proteções prioritárias, como as de sobrecorrente, sobretensão e subtensão.

$$I_{int}[n] = \sqrt{\frac{N-2}{N} I_{int}[n-1]^2 + \frac{1}{N} (I[n]^2 + I[n-1]^2)} \quad (8)$$

Onde $I_{int}[n]$ é o valor retornado pelo método iterativo, N é o número de amostras por ciclo de rede e $I[n]$ é a corrente amostrada.

Visto que o valor retornado por (8) apresenta uma oscilação com o dobro da frequência fundamental do sinal analisado, neste caso ondulações em $120Hz$, foi utilizado um filtro rejeita-faixa digital para suprimir esta oscilação. O filtro rejeita-faixa (9) é um filtro *Sallen Key* [24], possuindo frequência central de $120Hz$ e frequência inferior de $40Hz$, onde suas constantes são $b_2 = 0,6648$, $b_1 = -1,2309$, $b_0 = 0,6648$, $a_1 = -1,2309$, $a_0 = 0,3296$.

$$I_{RMS}[n] = b_2 * I_{int}[n] + b_1 * I_{int}[n-1] + b_0 * I_{int}[n-2] - a_1 * I_{RMS}[n-1] - a_0 * I_{RMS}[n-2] \quad (9)$$

Na Figura 10, é apresentado o retorno do cálculo da corrente eficaz para uma corrente injetada em I_{aw} variando de $0A_{RMS}$ a $15A_{RMS}$. Os gráficos apresentados são a corrente amostrada e o valor eficaz calculado, reproduzidos nas saídas analógicas do MCU. A frequência de amostragem utilizada é de $1920Hz$ (32 amostras por ciclo de $60Hz$).

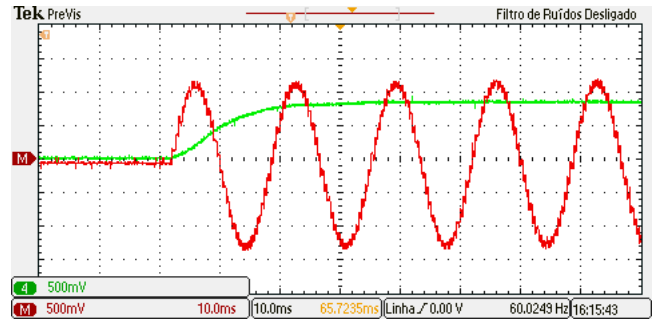


Figura 10. Cálculo do valor eficaz da corrente injetada em I_a . Ch. 4: Valor RMS calculado, reconstruído na saída analógica do processador; M: Corrente na entrada I_a reconstruída nas saídas analógicas do processador sem valor médio.

O método resultou em uma convergência inicial após aproximadamente 1,5 ciclos de rede, o que é aceitável para proteções prioritárias, como a de sobrecorrente, sobretensão e subtensão.