



UFSM

Dissertação de Mestrado

**ANÁLISE TEÓRICA E EXPERIMENTAL DO
COMPORTAMENTO DE GRANDES E PEQUENOS SINAIS E
DESENVOLVIMENTO DE UM NOVO MODELO DINÂMICO
DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB.**

Cleber Zanatta

PPGEE

Santa Maria, RS, Brasil

2006

**ANÁLISE TEÓRICA E EXPERIMENTAL DO
COMPORTAMENTO DE GRANDES E PEQUENOS SINAIS E
DESENVOLVIMENTO DE UM NOVO MODELO DINÂMICO
DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB.**

por

Cleber Zanatta

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS) como requisito parcial para a obtenção do grau de **Mestre em Engenharia Elétrica.**

Orientador: Prof. Dr. José Renes Pinheiro

Santa Maria, RS, Brasil

2006

Zanatta, Cleber, 1980-

Z27a

Análise teórica e experimental do comportamento de grande e pequenos sinais e desenvolvimento de um novo modelo dinâmico de pequenos sinais do conversor ZVS-PSM-FB / por Cleber Zanatta ; orientador José Renes Pinheiro. - Santa Maria, 2006.
118 f. : il.

Dissertação (mestrado) – Universidade Federal de Santa Maria, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, RS, 2006.

1. Engenharia elétrica 2. Eletrônica de potência 3. Retificador para telecomunicação 4. Fonte de tensão CC 5. Modelagem de pequenos sinais 6. Ponte-completa ZVS modulado por deslocamento de fase 7. Comutação em zero de tensão I. Pinheiro, José Renes, orient. II. Título

CDU: 621.3

Ficha catalográfica elaborada por
Luiz Marchiotti Fernandes – CRB 10/1160
Biblioteca Setorial do Centro de Ciências Rurais/UFSM

© 2006

Todos os direitos autorais reservados a Cleber Zanatta. A reprodução de partes ou do todo deste trabalho só poderá ser com autorização por escrito do autor.

Endereço: SQN309, bloco o, apto 511 – CEP70755-150 – Brasília-DF

Fone (0xx)55 8112.5430; Endereço eletrônico: cleberzanattak@gmail.com

**Universidade Federal de Santa Maria
Centro de Tecnologia
Programa de Pós-Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,
aprova a Dissertação de Mestrado

**ANÁLISE TEÓRICA E EXPERIMENTAL DO
COMPORTAMENTO DE GRANDES E PEQUENOS SINAIS E
DESENVOLVIMENTO DE UM NOVO MODELO DINÂMICO
DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB.**

elaborada por
Cleber Zanatta

como requisito parcial para obtenção do grau de
Mestre em Engenharia Elétrica

COMISSÃO EXAMINADORA:

José Renes Pinheiro, Dr. Eng.
(Presidente/Orientador)

José Eduardo Baggio, Dr. Eng. (UNIFRA, RS)

Hélio Leães Hey, Dr. Eng. (UFSM)

Santa Maria, 27 de outubro de 2006.

*Para Hélio e Beatriz, meus pais,
para Letícia, Lenice e Luiza minhas irmãs,
para Lucas, meu sobrinho,
e para Jaqueline, minha namorada.*

Agradecimentos

Ao professor Dr. José Renes Pinheiro, por sua colaboração, conhecimento, experiências transmitidas e por me conceder a oportunidade de realizar este trabalho sob sua orientação.

Aos colegas do GEPOC, Daniel M. S. Damasceno, Diorge A. B. Zambra, Helder T. Câmara, Johninon Imhoff, Jumar L. Russi, Luciano Schuch, Marcelo Hey Duarte, Márcio Stefanello, Marlon Pieniz, Mario Lúcio Martins, Orlando S. Martins, Alexandre R. Bülow, Braian K. Zanini, Diogo B. Cândido, Dreifus M. Costa, Guilherme F. Rodrigues, Hamiltom C. Sartori Leandro Roggia, Rafael C. Beltrame, Vanessa S. Colpo que de alguma forma colaboraram com o desenvolvimento deste trabalho e pelos fortes laços de amizade criados entre nós.

Aos amigos do NUPEDDEE e da PPGEE, em especial aos funcionários Luiz Fernando G. Martins e Cleonice, que colaboraram na realização desse trabalho.

À Universidade Federal de Santa Maria e à CAPES pelo apoio financeiro indispensável para a realização de uma pesquisa de qualidade.

A Deus.

“Arrasto dúvidas pela vida. Elas crescem na proporção em que a idade me afasta das certezas.”.

(Luiz Gonzaga Belluzzo, 10/10/2006)

Resumo

Dissertação de Mestrado
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

ANÁLISE TEÓRICA E EXPERIMENTAL DO COMPORTAMENTO DE GRANDES E PEQUENOS SINAIS E DESENVOLVIMENTO DE UM NOVO MODELO DINÂMICO DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB.

AUTOR: ENG. CLEBER ZANATTA

ORIENTADOR: DR. ENG. JOSÉ RENES PINHEIRO

Santa Maria, 27 de Outubro de 2006.

Esta Dissertação de Mestrado apresenta o desenvolvimento de um novo modelo dinâmico para o conversor CC-CC Ponte-Completa Modulado por Deslocamento de Fase e com Comutação em Zero de Tensão (ZVS-PSM-FB). Inicialmente, o conversor ZVS-PSM-FB é analisado, onde são derivadas as equações que definem a operação em regime-permanente do conversor. A seguir, utilizando-se da técnica de modelagem ca média de conversores estáticos, deriva-se dois novos modelos dinâmicos para o conversor, tendo por base as etapas de operação do conversor e as equações de regime-permanente. Feito isso, os dois modelos aqui derivados, são comparados com outros dois modelos dinâmicos já apresentados na literatura para verificar seus desempenhos quanto à resposta em frequência e resposta do ganho-cc das funções de transferências à variações de carga do conversor, dos modelos dinâmicos. Resultados desta comparação mostram que o segundo modelo aqui derivado é o que apresenta melhor desempenho entre os modelos comparados, mantendo características desejáveis de simples formato de função de transferência como razão de polinômios, precisão teórica excelente para resposta de ganho-cc das funções de transferências e não-dependência dos coeficientes das funções de transferências de parâmetros parasitas do circuito, a menos da indutância de dispersão do transformador. Ainda neste trabalho, são mostrados resultados experimentais da resposta em frequência do conversor ZVS-PSM-FB, projetado com especificações de normas para retificadores chaveados de alta-frequência para equipamentos de telecomunicações.

Palavras-chaves: Eletrônica de Potência, Ponte-Completa Modulado por Deslocamento de Fase e com Comutação em Zero de Tensão, Retificadores para Telecomunicações, Fonte de tensão CC, Modelagem de Pequenos-Sinais.

ABSTRACT

Master Thesis
Programa de Pós-Graduação em Engenharia Elétrica
Universidade Federal de Santa Maria

ANÁLISE TEÓRICA E EXPERIMENTAL DO COMPORTAMENTO DE GRANDES E PEQUENOS SINAIS E DESENVOLVIMENTO DE UM NOVO MODELO DINÂMICO DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB.

AUTHOR: ENG. CLEBER ZANATTA

RESEARCH SUPERVISOR: DR. ENG. JOSÉ RENES PINHEIRO

October 27, 2006 - Santa Maria.

This Master Thesis presents the development of a new dynamic model for the DC-DC Zero-Voltage-Switching Phase-Shift-Modulated Full-Bridge (ZVS-PSM-FB). At first, the ZVS-PSM-FB converter is analyzed and the Steady-State equations are derived. Then, using the ac equivalent circuit modeling technique, it is derived two new ZVS-PSM-FB dynamical models, based on step operation of the converter and steady-state converter equations. These two new ZVS-PSM-FB dynamical models with two dynamical models previously presented in the literature are used to perform a frequency response and a transfer-function DC-gain comparison to verify the performance of the dynamical models. Comparison results shows that our second model here derived presents a better performance among other models, keeping the desirable characteristics as simple polynomial ratio transfer-functions, excellent theoretical accuracy of transfer-functions DC-gains, transfer-functions coefficients independency of circuit parasitics components, excepting the primary leakage inductance. Even in this work, it is shown frequency response experimental results of the ZVS-PSM-FB converter, designed following telecommunications rectifiers power supplies standards.

Keywords: Power Electronics, Zero-Voltage-Switching Phase-Shift-Modulated DC-DC Full-Bridge Converter, Telecom Power Supplies, DC Power Supply, Small-Signal Model.

SUMÁRIO

SUMÁRIO.....	7
LISTA DE FIGURAS	10
LISTA DE TABELAS.....	12
ABREVIACÕES E SIGLAS UTILIZADAS.....	13
SIMBOLOGIA UTILIZADA.....	14
CAPÍTULO 1.....	16
INTRODUÇÃO GERAL	16
1.1 INTRODUÇÃO.....	16
1.2 BREVE COMENTÁRIO SOBRE O MERCADO DE TELECOMUNICAÇÕES.....	16
1.3 SISTEMA DE ALIMENTAÇÃO PARA TELECOMUNICAÇÕES -48V CC.....	17
1.4 TECNOLOGIAS DE FONTES CA-CC PARA TELECOMUNICAÇÕES.....	19
1.4.1 <i>Perspectiva das tecnologias de fornecimento de energia para sistemas de telecomunicações [4]</i>	21
1.4.1.1 Tecnologia Ferroressonante	21
1.4.1.2 Tecnologia SCR.....	21
1.4.1.3 Tecnologia Mag-Amp.....	21
1.4.1.4 Tecnologia de Conversão Chaveada	22
1.5 FONTES CA-CC PARA TELECOMUNICAÇÕES - RETIFICADORES.....	22
1.6 MODELO DINÂMICO DO CONVERSOR ZVS-PSM-FB.....	24
1.7 ESCOPO E CONTRIBUIÇÃO DA PROPOSTA DE DISSERTAÇÃO.....	25
CAPÍTULO 2.....	27
CONVERSOR CC-CC PONTE-COMPLETA MODULADO POR DESLOCAMENTO DE FASE E COMUTADO EM ZERO DE TENSÃO	27
2.1 INTRODUÇÃO.....	27
2.2 DESCRIÇÃO DO CIRCUITO.....	27
2.2.1 <i>Introdução</i>	27
2.2.2 <i>Princípio de Operação</i>	28
2.2.2.1 Descrição das etapas de operação.....	30
2.2.3 <i>Análise da Comutação</i>	39
2.3 PROJETO DO CONVERSOR CC-CC ZVS-PSM-FB.....	41
2.4 RESULTADOS EXPERIMENTAIS	43
2.5 SUMÁRIO	45
CAPÍTULO 3.....	46
MODELAGEM MATEMÁTICA DO CONVERSOR CC-CC ZVS-PSM-FB	46
3.1 INTRODUÇÃO.....	46
3.2 MODELAGEM DO CONVERSOR OPERANDO EM REGIME PERMANENTE.....	46
3.2.1 <i>Equação da Razão Cíclica de Controle do Conversor ZVS-PSM-FB</i>	47
3.2.2 <i>Equação da Perda de Razão Cíclica de Controle do Conversor ZVS-PSM-FB</i>	48
3.2.3 <i>Característica de Saída do Conversor ZVS-PSM-FB</i>	50
3.3 COMENTÁRIOS SOBRE OS MODELOS DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB JÁ APRESENTADOS NA LITERATURA.....	51
3.3.1 <i>Modelo de pequenos sinais apresentado em [14]</i>	51
3.3.2 <i>Modelo de pequenos sinais apresentado em [15]</i>	52

3.4 DERIVAÇÃO DO MODELO DE PEQUENOS SINAIS DO CONVERSOR CC-CC ZVS-PSM-FB.....	54
3.5 EQUIVALÊNCIA ENTRE A PERTURBAÇÃO DA PERDA DE RAZÃO CÍCLICA, Δd , E AS PERTURBAÇÕES DAS VARIÁVEIS: CORRENTE DO INDUTOR DE SAÍDA, I_L , TENSÃO DE ENTRADA, V_{IN} , TENSÃO DE SAÍDA, V_{OUT} , E RAZÃO CÍCLICA DE CONTROLE, D	61
3.5.1 Cálculo da Variação da Perda de Razão Cíclica quando Presente uma Perturbação Positiva \hat{i}_L na Corrente de Saída do Conversor.....	63
3.5.2 Cálculo da Variação da Perda de Razão Cíclica quando Presente uma Perturbação Positiva \hat{v}_{In} na Tensão de Entrada do Conversor.....	65
3.5.3 Cálculo da Variação da Perda de Razão Cíclica quando Presente uma Perturbação Positiva \hat{v}_{Out} na Tensão de Saída do Conversor.....	67
3.5.4 Cálculo da Variação da Perda de Razão Cíclica quando Presente uma Perturbação Positiva \hat{d} na Razão Cíclica de Controle do Conversor.....	68
3.6 FUNÇÕES DE TRANSFERÊNCIAS DO CONVERSOR ZVS-PSM-FB.....	69
3.6.1 Função de Transferência Entrada-Saída - $G_{vg}(s)$	69
3.6.2 Função de Transferência Controle-Saída - $G_{vd}(s)$	70
3.6.3 Impedância de Entrada - $Z_{In}(s)$	71
3.6.4 Impedância de Saída com Resistor de Carga - $Z_{Out_R}(s)$	72
3.6.5 Impedância de Saída sem o Resistor de Carga - $Z_{Out}(s)$	72
3.6.6 Funções de Transferência: Tensão de Entrada-Corrente do Indutor de Saída - $G_{ig}(s)$ e Controle-Corrente do Indutor de Saída - $G_{id}(s)$	73
3.7 UM SEGUNDO MODELO DE PEQUENOS-SINAIS PARA O CONVERSOR ZVS-PSM-FB.....	74
3.8 SUMÁRIO.....	76
CAPÍTULO 4.....	77
COMPARAÇÃO DE MODELOS DINÂMICOS DO CONVERSOR CC-CC ZVS-PSM-FB.....	77
4.1 INTRODUÇÃO.....	77
4.2 MODELOS DINÂMICOS DE PEQUENOS SINAIS DO CONVERSOR CC-CC ZVS-PSM-FB JÁ PUBLICADOS NA LITERATURA.....	77
4.2.1 Modelo dinâmico derivado por V. Vlatkovic et al. [14].....	77
4.2.2 Modelo dinâmico derivado por M. Schutten e D. Torrey [15].....	79
4.3 COMPARAÇÃO DA RESPOSTA EM FREQUÊNCIA DOS MODELOS DINÂMICOS DE PEQUENOS SINAIS DO CONVERSOR CC-CC ZVS-PSM-FB.....	80
4.3.1 Comparação dos Modelos Dinâmicos utilizando os Parâmetros de Projeto do Conversor apresentado em [14].....	80
4.3.2 Comparação dos Modelos Dinâmicos utilizando os Parâmetros de Projeto do Conversor apresentado em [15].....	83
4.4 SUMÁRIO.....	87
CAPÍTULO 5.....	88
RESULTADOS EXPERIMENTAIS DO CONVERSOR CC-CC ZVS-PSM-FB.....	88
5.1 INTRODUÇÃO.....	88
5.2 PROJETO DO CONVERSOR CC-CC ZVS-PSM-FB.....	88
5.2.1 Circuito de Controle em Malha Aberta do Conversor.....	92
5.3 ANALISADOR DE RESPOSTA EM FREQUÊNCIA - FRA.....	93
5.3.1 Ridley Engineering AP200 – Frequency Response Analyzer.....	93
5.3.2 Medidas utilizando o AP200 – Frequency Response Analyzer [29].....	94
5.3.2.1 Medidas de Ganho de Malhas.....	94
5.3.2.2 Medida da Função de Transferência Entrada-Saída, $G_{vg}(s)$	95
5.3.2.3 Medida da Impedância de Saída, $Z_{Out}(s)$	95
5.3.2.4 Medida da Impedância de Entrada, $Z_{In}(s)$	96
5.4 RESULTADOS EXPERIMENTAIS DO CONVERSOR CC-CC ZVS-PSM-FB OPERANDO EM MALHA ABERTA.....	96
5.5 SUMÁRIO.....	101
CAPÍTULO 6.....	102
CONSIDERAÇÕES FINAIS.....	102
REFERÊNCIAS.....	105

APÊNDICE A	108
DERIVAÇÃO DA EQUAÇÃO DE PERDA DE RAZÃO CÍCLICA EM REGIME PERMANENTE DO CONVERSOR ZVS-PSM-FB.....	108
A.1 INTRODUÇÃO.	108
APÊNDICE B	111
PROGRAMAS COMPUTACIONAIS DESENVOLVIDOS.....	111
B.1 CÁLCULO DA RAZÃO CÍCLICA E DA PERDA DE RAZÃO CÍCLICA	111
B.2 COMPARAÇÃO DE MODELOS DINÂMICOS.....	111
APÊNDICE C	116
ENSAIO DO CAPACITOR DE SAÍDA SIEMENS SÉRIE HFC 220μF/63V	116
APÊNDICE D	118
EQUAÇÃO NÃO-IDEAL DA RAZÃO CÍCLICA DE CONTROLE	118

LISTA DE FIGURAS

FIGURA 1.1 – DIAGRAMA DE BLOCOS DO SISTEMA DE ALIMENTAÇÃO CC PARA TELECOMUNICAÇÕES.	18
FIGURA 1.2 – RETIFICADOR SIEMENS -48V/25A, DIMENSÕES (H X L X P) (MM): 1400 X 600 X 400.	19
FIGURA 1.3 – ESQUEMA ELÉTRICO DO RETIFICADOR DA FIGURA 1.2 [16].	20
FIGURA 1.4 – RETIFICADOR -48V/25A, <i>MAGNETEK POWER ELECTRONICS GROUP</i> (HTTP://WWW.MAGNETEKPOWER.COM) DIMENSÕES (H X L X P)(MM): 104 X 123 X 381.	20
FIGURA 2.1 - CONVERSOR CC-CC PONTE-COMPLETA MODULADO POR DESLOCAMENTO DE FASE E COMUTADO EM ZERO DE TENSÃO – ZVS-PSM-FB.	27
FIGURA 2.2 - ETAPAS DE OPERAÇÃO PARA UM PERÍODO DE CHAVEAMENTO DO CONVERSOR CC-CC ZVS- PSM-FB.	30
FIGURA 2.3 – ETAPA 1 DA OPERAÇÃO DO CONVERSOR – TRANSFERÊNCIA DIRETA DE POTÊNCIA DA ENTRADA PARA A SAÍDA.	30
FIGURA 2.4 - FORMAS DE ONDA DA OPERAÇÃO DO CONVERSOR CC-CC PONTE-COMPLETA MODULADO POR DESLOCAMENTO DE FASE E COM COMUTAÇÃO EM ZERO DE TENSÃO (ZVS-PSM-FB).	31
FIGURA 2.5 - ETAPA 2 DA OPERAÇÃO DO CONVERSOR.	32
FIGURA 2.6 - PLANO DE FASE V_{C3} E I_{LR}	34
FIGURA 2.7 - ETAPA 3 DA OPERAÇÃO DO CONVERSOR – RODA-LIVRE DA CORRENTE ATRAVÉS DE $D3$ E $S2$	34
FIGURA 2.8 - ETAPA 4 DA OPERAÇÃO DO CONVERSOR.	35
FIGURA 2.9 - ETAPA 5 DA OPERAÇÃO DO CONVERSOR.	37
FIGURA 2.10 - ETAPA 6 DE OPERAÇÃO DO CONVERSOR – PRIMEIRA PARTE DO INTERVALO DE PERDA DE RAZÃO CÍCLICA, INÍCIO DA INVERSÃO DA CORRENTE DO PRIMÁRIO.	38
FIGURA 2.11 - ETAPA 6 DE OPERAÇÃO DO CONVERSOR – INTERVALO FINAL DE PERDA DE RAZÃO CÍCLICA.	39
FIGURA 2.12 – ÁBACOS DE PROJETO DO CONVERSOR CC-CC ZVS-PSM-FB DAS ESPECIFICAÇÕES DA TABELA 2.1.	42
FIGURA 2.13 – FORMAS DE ONDA DO CONVERSOR, QUANDO OPERANDO COM CARGA ABAIXO DE 40% DA NOMINAL.	43
FIGURA 2.14 – FORMAS DE ONDA DO CONVERSOR, QUANDO OPERANDO COM CARGA PRÓXIMA DA NOMINAL. WF3 – 2A/DIV E WF4 – 1A/DIV.	44
FIGURA 2.15 – DETALHE DAS FORMAS DE ONDA DA CORRENTE DO PRIMÁRIO WF3 E DA CORRENTE DO INDUTOR DE SAÍDA WF4.	44
FIGURA 3.1 - CARACTERÍSTICA DE SAÍDA DO CONVERSOR ZVS-PSM-FB.	50
FIGURA 3.2 - CIRCUITO EQUIVALENTE DO CONVERSOR UTILIZADO PARA OBTENÇÃO DAS EQUAÇÕES DINÂMICAS DO CONVERSOR CC-CC ZVS-PSM-FB.	55
FIGURA 3.3 - ETAPAS RELEVANTES DA OPERAÇÃO DO CONVERSOR CC-CC ZVS-PSM-FB DE ACORDO COM A FIGURA 3.2.	55
FIGURA 3.4 – CIRCUITO EQUIVALENTE DE PEQUENOS SINAIS DA EQUAÇÃO (3.37).	59
FIGURA 3.5 – CIRCUITO EQUIVALENTE DE PEQUENOS SINAIS DA EQUAÇÃO (3.35).	59
FIGURA 3.6 – CIRCUITO EQUIVALENTE DE PEQUENOS SINAIS DA EQUAÇÃO (3.32).	59
FIGURA 3.7 - CIRCUITO EQUIVALENTE DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB.	60
FIGURA 3.8 - CIRCUITO EQUIVALENTE DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB.	60
FIGURA 3.9 - FORMAS DE ONDA DO CONVERSOR ZVS-PSM-FB EM REGIME PERMANENTE.	61
FIGURA 3.10 - FORMAS DE ONDA DO CONVERSOR ZVS-PSM-FB EM REGIME PERMANENTE.	62
FIGURA 3.11 – PERTURBAÇÃO I_L NAS FORMAS DE ONDA DE CORRENTE DOS INDUTORES.	63
FIGURA 3.12 – PERTURBAÇÃO V_{IN} NAS FORMAS DE ONDA DE CORRENTE DOS INDUTORES.	65
FIGURA 3.13 – PERTURBAÇÃO V_{OUT} NAS FORMAS DE ONDA DE CORRENTE DOS INDUTORES.	67
FIGURA 3.14 – PERTURBAÇÃO D NAS FORMAS DE ONDA DE CORRENTE DOS INDUTORES.	68
FIGURA 3.15 - CIRCUITO EQUIVALENTE DA FUNÇÃO DE TRANSFERÊNCIA ENTRADA-SAÍDA.	70
FIGURA 3.16 - CIRCUITO EQUIVALENTE DA FUNÇÃO DE TRANSFERÊNCIA ENTRADA-SAÍDA.	70
FIGURA 3.17 - CIRCUITO EQUIVALENTE DA FUNÇÃO DE TRANSFERÊNCIA CONTROLE-SAÍDA.	71
FIGURA 3.18 - CIRCUITO PARA DERIVAÇÃO DA IMPEDÂNCIA DE ENTRADA DO CONVERSOR ZVS-PSM-FB.	71

FIGURA 3.19 – CIRCUITO EQUIVALENTE PARA DERIVAÇÃO DA IMPEDÂNCIA DE SAÍDA INCLUINDO O RESISTOR DE CARGA.....	72
FIGURA 3.20 - CIRCUITO EQUIVALENTE PARA DERIVAÇÃO DA IMPEDÂNCIA DE SAÍDA INCLUINDO O RESISTOR DE CARGA.....	72
FIGURA 3.21 - CIRCUITO EQUIVALENTE PARA DERIVAÇÃO DA IMPEDÂNCIA DE SAÍDA DO CONVERSOR.....	73
FIGURA 3.22 - CIRCUITO EQUIVALENTE PARA DERIVAÇÃO DA IMPEDÂNCIA DE SAÍDA DO CONVERSOR.....	73
FIGURA 4.1 – (A) MODELO DE PEQUENOS SINAIS DO CONVERSOR BUCK. (B) MODELO DE PEQUENOS SINAIS DO CONVERSOR ZVS-PSM-FB. EM (B) NOTA-SE A ADIÇÃO DE TERMOS DEVIDOS ÀS PERTURBAÇÕES NA PERDA DE RAZÃO CÍCLICA NA VARIÁVEL DE RAZÃO CÍCLICA DE CONTROLE D	77
FIGURA 4.2 – MODELO DE PEQUENOS SINAIS DERIVADO EM [15].	79
FIGURA 4.3 – COMPARAÇÃO DA RESPOSTA EM FREQUÊNCIA DA FUNÇÃO DE TRANSFERÊNCIA ENTRADA-SAÍDA COM OS PARÂMETROS DO CONVERSOR DA TABELA 4.1.	81
FIGURA 4.4 – COMPARAÇÃO DA RESPOSTA EM FREQUÊNCIA DA FUNÇÃO DE TRANSFERÊNCIA CONTROLE-SAÍDA COM OS PARÂMETROS DO CONVERSOR DA TABELA 4.1.	81
FIGURA 4.5 – COMPARAÇÃO DOS GANHOS CC DAS FUNÇÕES DE TRANSFERÊNCIA ENTRADA-SAÍDA COM OS PARÂMETROS DO CONVERSOR DA TABELA 4.1 E PARA FAIXA DE CCM ATÉ A CARGA NOMINAL.	82
FIGURA 4.6 – COMPARAÇÃO DOS GANHOS CC DAS FUNÇÕES DE TRANSFERÊNCIA CONTROLE-SAÍDA COM OS PARÂMETROS DO CONVERSOR DA TABELA 4.1 E PARA FAIXA DE CCM ATÉ A CARGA NOMINAL.	82
FIGURA 4.7 – COMPARAÇÃO DA RESPOSTA EM FREQUÊNCIA DA FUNÇÃO DE TRANSFERÊNCIA ENTRADA-SAÍDA COM OS PARÂMETROS DO CONVERSOR DA TABELA 4.2.	84
FIGURA 4.8 – COMPARAÇÃO DA RESPOSTA EM FREQUÊNCIA DA FUNÇÃO DE TRANSFERÊNCIA CONTROLE-SAÍDA COM OS PARÂMETROS DO CONVERSOR DA TABELA 4.2.	84
FIGURA 4.9 – COMPARAÇÃO DOS GANHOS CC DAS FUNÇÕES DE TRANSFERÊNCIA ENTRADA-SAÍDA COM OS PARÂMETROS DO CONVERSOR DA TABELA 4.2 E PARA FAIXA DE CCM ATÉ A CARGA NOMINAL.	85
FIGURA 4.10 – COMPARAÇÃO DOS GANHOS CC DAS FUNÇÕES DE TRANSFERÊNCIA CONTROLE-SAÍDA COM OS PARÂMETROS DO CONVERSOR DA TABELA 4.2 E PARA FAIXA DE CCM ATÉ A CARGA NOMINAL.	86
FIGURA 5.1 – ÁBACO DE PROJETO DO CONVERSOR CC-CC ZVS-PSM-FB, COM AS ESPECIFICAÇÕES DA TABELA 5.1.....	89
FIGURA 5.2 - RESISTÊNCIA TÉRMICA DO DISSIPADOR HDS10425 PARA DIVERSAS ALTURAS, E SEM VENTILAÇÃO FORÇADA. FONTE: HTTP://WWW.HSDISSIPADORES.COM.BR	91
FIGURA 5.3 – ESQUEMA ELÉTRICO DO CONTROLADOR PWM UCC3895 <i>PHASE-SHIFT</i> , UTILIZADO PARA OBTENÇÃO DE RESULTADOS EXPERIMENTAIS DO CONVERSOR ZVS-PSM-FB.....	93
FIGURA 5.4 – <i>RIDLEY ENGINEERING</i> AP200 - ANALISADOR DE REPOSTA EM FREQUÊNCIA.....	94
FIGURA 5.5 – <i>SETUP</i> PARA MEDIÇÃO DE GANHO DE MALHAS PARA CONVERSORES COM TENSÃO-ELEVADA (> 15V).	94
FIGURA 5.6 – <i>SETUP</i> PARA MEDIÇÃO DE FUNÇÕES DE TRANSFERÊNCIA ENTRADA-SAÍDA DE CONVERSORES.....	95
FIGURA 5.7 - ESQUEMA ELÉTRICO PARA REALIZAÇÃO DE MEDIDAS DE IMPEDÂNCIA DE SAÍDA DO CONVERSOR PARA POTÊNCIAS ACIMA DE 100 W.	95
FIGURA 5.8 – ESQUEMA ELÉTRICO PARA REALIZAÇÃO DE MEDIDAS DE IMPEDÂNCIA DE ENTRADA DO CONVERSOR.	96
FIGURA 5.9 – SINAIS DE COMANDO DAS CHAVES SEMICONDUTORAS.....	97
FIGURA 5.10 – (1) COMANDO DA CHAVE S3, (2) TENSÃO DO PRIMÁRIO VAB, (3) CORRENTE NO PRIMÁRIO E (4) CORRENTE DO INDUTOR DE SAÍDA (SOMENTE PARTE CA DA FORMA DE ONDA).	97
FIGURA 5.11 – RESPOSTA EM FREQUÊNCIA ENTRADA-SAÍDA EXPERIMENTAL (LINHA CHEIA), COMPARADA COM AS RESPOSTAS EM FREQUÊNCIAS DOS MODELOS 2º MODELO (TRAÇO-PONTO), DE SCHUTTEN [15] (TRAÇOS) E DE VLATKOVIC ET AL. [14] (PONTOS).	98
FIGURA 5.12 - RESPOSTA EM FREQUÊNCIA CONTROLE-SAÍDA EXPERIMENTAL (LINHA CHEIA), COMPARADA COM AS RESPOSTAS EM FREQUÊNCIAS DOS MODELOS: 2º MODELO (TRAÇO-PONTO), DE SCHUTTEN [15] (TRAÇOS) E DE VLATKOVIC ET AL. [14] (PONTOS).	99
FIGURA 5.13 – COMPARAÇÃO DOS GANHOS-CC EXPERIMENTAL (LINHA CHEIA) E OS GANHOS-CC TEÓRICOS DAS FUNÇÕES DE TRANSFERÊNCIAS ENTRADA-SAÍDA DOS MODELOS DINÂMICOS; 1º E 2º MODELOS DINÂMICOS, MODELO DE VLATKOVIC ET AL. [14] E DE SCHUTTEN E TORREY [15].	100
FIGURA 5.14 - COMPARAÇÃO DOS GANHOS-CC EXPERIMENTAL (LINHA CHEIA) E OS GANHOS-CC TEÓRICOS DAS FUNÇÕES DE TRANSFERÊNCIAS CONTROLE-SAÍDA DOS MODELOS DINÂMICOS; 1º E 2º MODELOS DINÂMICOS, MODELO DE VLATKOVIC ET AL. [14] E DE SCHUTTEN E TORREY [15].	100

LISTA DE TABELAS

TABELA 2.1 – ESPECIFICAÇÕES DE PROJETO DO CONVERSOS CC-CC ZVS-PSM-FB.....	41
TABELA 2.2 – PARÂMETROS DO CONVERSOR OBTIDOS DOS ÁBACOS DA FIGURA 2.12.....	43
TABELA 4.2.....	83
TABELA 5.1 – ESPECIFICAÇÕES DO CONVERSOR CC-CC AVS-PSM-FB.....	88
TABELA 5.2 - PARÂMETROS OBTIDOS DOS ÁBACOS DA FIGURA 5.1.....	89
TABELA 5.3.....	97

ABREVIACOES E SIGLAS UTILIZADAS

ANATEL	<i>Agncia Nacional de Telecomunicaes</i>
ADSL	<i>Asymmetric Digital Subscriber Line - Linha de Assinatura Digital Assimtrica</i>
ANSI	<i>American National Standards Institute – Inst. Nac. de Padronizao Americana</i>
CA	corrente alternada
CC	corrente contnua
CCM	<i>Continuous Constant Mode</i> – modo de conduo contnuo
DCM	<i>Discontinuous Constant Mode</i> – modo de conduo descontnuo
DSP	<i>Digital Signal Processor</i> – Processador Digital de Sinais
DPS	<i>Distributed Power Systems</i> – Sistema de Fornecimento de Energia Distribudo
EMC	<i>Electromagnetic Compactibility</i> – Compatibilidade Eletromagntica
EMI	<i>Electromagnetic Interference</i> – interferncia eletromagntica
ETSI	<i>European Telecommunications Standards Institute</i>
IEC	<i>International Electrotechnical Commission</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
MOSFET	<i>Metal Oxide SemiconductorField Effect Transistor</i>
PWM	<i>Pulse Width Modulation</i> – Modulao por Largura de Pulso
PFC	<i>Power Factor Correction</i> – Correo do Fator de Potncia
SMPS	<i>Switched Mode Power Supply</i>
SCR	<i>Silicon Controlled Rectifier</i> – Retificador Controlado de Silcio
SDT	Sistema de Documentao Telebrs
UPS	<i>Uninterruptible Power Supply</i>
VOIP	<i>Voice Over Internet Protocol</i>
Wi-Fi	<i>Wireless Fidelity</i>
ZVS	<i>Zero Voltage Switching</i> – Chaveamento em Zero de Tenso
ZVS-PSM-FB	<i>Zero Voltage Switching Phase-Shift Modulated Full-Bridge</i>

SIMBOLOGIA UTILIZADA

C	Capacitor
D	Razão cíclica de controle de grandes sinais
ΔD	Perda de razão cíclica de grandes sinais
d	Perturbação de pequenos sinais na razão cíclica de controle
d_{iL}	Perturbação de pequenos sinais da corrente de saída do conversor
d_{vin}	Perturbação de pequenos sinais da tensão de entrada
d_{vout}	Perturbação de pequenos sinais da tensão de saída
D_{a-b}	Diodos retificadores do secundário do conversor
D_{1-4}	Diodos antiparalelos das chaves semicondutoras
$G_{vg}(s)$	Função de transferência entrada-saída
$G_{vd}(s)$	Função de transferência controle-saída
I_{1-4}	Valor instantâneo das correntes do primário e de saída
i_{In}	Corrente de entrada do conversor
i_{Lr}	Corrente do primário do transformador
I_L	Corrente média através do indutor de filtro
f_s	Frequência de chaveamento
L	Indutor de saída
L_R	Indutor ressonante
n	Relação de transformação – n_{Sec}/n_{Pri}
R	Resistor de carga
R_C	Resistência série equivalente do capacitor de saída
$R_{\Delta d}$	Resistência equivalente da perda de razão cíclica – 1° Modelo
$R_{\Delta d2}$	Resistência equivalente da perda de razão cíclica – 2° Modelo ou Modificado
R_L	Resistência série equivalente do indutor de saída
S_{1-4}	Chave semicondutora do conversor
T_s	Período de chaveamento

t_i	Instante i
t_{Ei}	Intervalo de tempo envolvido na etapa i
v_i	Tensão no ramo i
V_{In}	Tensão de entrada do conversor
V_{Sec}	Tensão do secundário do transformador isolador
V_{Out}	Tensão de saída do conversor
ΔI_L	Ripple da corrente do indutor de filtro de saída
Δt_i	Intervalo de tempo envolvido na etapa i
ω_i	Frequência angular de ressonância i
$\langle x(t) \rangle_T$	Valor médio da variável x no período T
\hat{x}	Variável perturbada de pequenos sinais
Z_{In}	Impedância de entrada do conversor
Z_{Out}	Impedância de saída do conversor

CAPÍTULO 1

INTRODUÇÃO GERAL

1.1 Introdução.

Este Capítulo tem como objetivo principal apresentar uma breve discussão sobre o mercado e o sistema de fornecimento de energia para equipamentos de telecomunicações, focando nos retificadores CA-CC. Também serão explorados os motivos que levaram ao desenvolvimento de um novo modelo de pequenos sinais para o conversor ZVS-PSM-FB, que implementa o estágio CC-CC dos retificadores para potências acima de 1kW.

1.2 Breve comentário sobre o mercado de Telecomunicações.

A internet tem sido a responsável pela injeção de ânimo na infra-estruturada de redes de telecomunicações, relegadas anteriormente em sua maioria, ao serviço de telefonia. Este novo ânimo deveu-se ao fato da internet utilizar parte desta infra-estrutura para envio e recebimento de dados através de computadores. Esta inovação permitiu um grande aumento de serviços e propósitos disponibilizados através da linha telefônica, tais como entretenimento, informação, compras, transações financeiras e trabalho [1].

Este aumento pela demanda de serviços das redes de telecomunicações, além da explosão de consumo da telefonia móvel, causaram um pico de vendas de equipamentos de telecomunicações na ordem de US\$116 bilhões no ano 2000. Apesar de dois anos depois, em 2002, este valor ter se reduzido a US\$46 bilhões, uma recuperação deste mercado era esperada pelos analistas, visto que novos serviços, como os *wireless*, se recuperariam mais rápido que os de *wirelines* [2].

Nesta mesma previsão, era esperado um mercado de US\$13,6 bilhões em 2000 para o segmento de fontes CA-CC, seguido de uma queda para US\$8,9 bilhões em 2001, acompanhando a queda nas vendas do setor de telecomunicações. Relatório semelhante dá conta que no ano de 2006, a previsão é de que o mercado siga na recuperação, estando o segmento de fontes CA-CC num patamar próximo de US\$11,4 bilhões, tendo como principais tendências o mercado da Ásia/Pacífico e busca por equipamentos com correção do fator de potência [2].

Também no Brasil os negócios em telefonia conseguiram atrair investimentos e a expansão das redes de telefonia celular tem chamado a atenção na América. No fórum ITU Telecom Americas 2005, já era alertado para o fato de a telefonia móvel brasileira ter aumentado quase que 1000% entre os anos de 1998 e 2003, sendo este um dos mercados mais promissores da América [3]. Semelhante análise foi realizada pela AT&T para o mercado brasileiro, onde são enumerados os principais motivos pelo qual o Brasil ainda é um dos mercados mais atrativos para telecomunicações, sendo eles [3]:

- Penetrabilidade moderada de celulares, 41,1% (2º colocado, perdendo para o Chile na América do Sul);
- Tecnologia VOIP é legalmente aceita;
- Banda larga está em franco crescimento;
- Wi-Fi, aproximadamente 800 hot-spots em áreas metropolitanas;
- Uma agência reguladora de telecomunicações, ANATEL;
- ADSL é a tecnologia mais popular para acesso à internet através de banda larga;
- Proficiência em inglês está crescendo;

Nestes breves comentários, percebe-se que o setor de telecomunicações está em franca expansão. As expansões das redes tentam levar ao maior número de indivíduos os serviços de telecomunicações, através dos projetos de universalização da telecomunicação [5]. Isto dá uma perspectiva interessante para o mercado de fontes de telecomunicações, pois, da mesma forma que a infra-estrutura está sendo aumentada, antigas centrais telefônicas estão sendo modernizadas com a troca das antigas fontes de -48V por fontes chaveadas mais modernas.

1.3 Sistema de Alimentação para Telecomunicações -48V CC.

Um sistema de alimentação para telecomunicações, -48V CC, é caracterizado pela sua simplicidade técnica, [1], como pode ser visto na Figura 1.1. Este sistema consiste de retificadores em paralelo que são conectados, em paralelo, com um banco de baterias, caracterizando um Sistema Distribuído de Fornecimento de Energia – *DPS (Distributed Power System)*. Ocorrendo um evento de queda da rede pública de energia ou falha dos retificadores, a carga continua sendo alimentada a partir do banco de baterias, sem chaveamentos ou interrupções. A distribuição de energia para as cargas origina-se a partir das

baterias, com fusíveis ou disjuntores entrepostos. Os equipamentos eletrônicos nas cargas têm internamente conversores CC-CC que realizam a interface com as baterias.

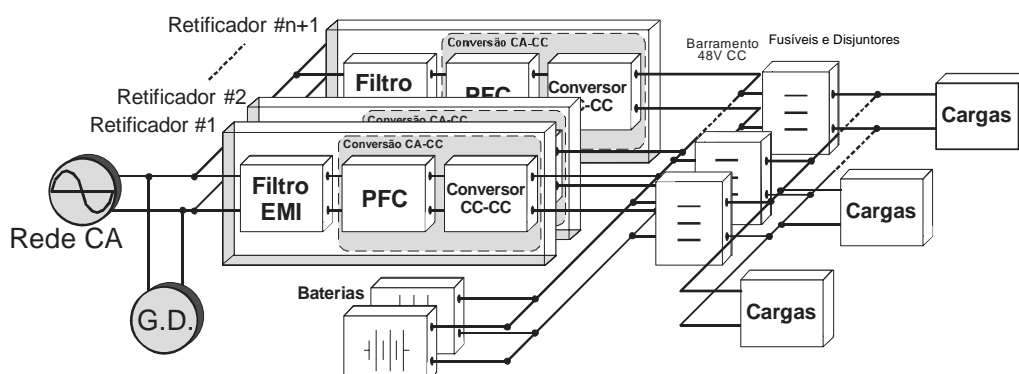


Figura 1.1 – Diagrama de Blocos do Sistema de Alimentação CC para telecomunicações.

É tecnicamente simples conectar os retificadores e baterias em paralelo para se obter um compartilhamento de carga confiável. Isto facilita muitos sistemas de alimentação com características modulares de retificadores, baterias e os condutores que os conectam. Sistemas Modulares são fundamentais para instalações simples e de manutenção menos onerosas.

Durante condições normais de operação, os retificadores fornecem a energia consumida pela carga, a corrente de flutuação das baterias e a corrente adicional para recarga das baterias após uma falha da rede pública de energia. Retificadores redundantes realizam dois papéis: auxílio da recarga das baterias após falha da rede pública de energia e operação continuada em caso de falha num dos retificadores do sistema.

O banco de baterias da maioria dos equipamentos de telecomunicações são 48 Volts. Esta tensão é um padrão universal para equipamentos de telecomunicações (60 Volts é utilizado por uma pequena parcela de locais assim como a Alemanha, Áustria e norte da Itália [17]) sendo este definidos por ambos ETSI – *European Telecommunications Standards Institute* e o ANSI – *American National Standards Institute*. Para alimentação em CA existem pelo menos 14 diferentes tensões e sistemas de distribuição diferentes pelo mundo. Um dos motivos da padronização universal dos 48V é que permite-se trabalhar num condutor energizado com risco mínimo para acidentes e sem medidas especiais de segurança. Esta é uma vantagem prática quando técnicos trabalham distante da fonte de tensão e portanto não podendo desconectá-la.

Com o sistema de alimentação em 48V CC, os equipamentos de telecomunicações estão sempre galvanicamente isolados da rede pública de energia. O banco de baterias também funciona como um filtro contra possíveis transientes ou harmônicos que passam através do retificador. Isto significa uma quase eliminação total dos problemas com distúrbios provenientes da rede CA de distribuição [1].

1.4 Tecnologias de fontes CA-CC para Telecomunicações.

Toda esta evolução de telecomunicações tem como base uma tecnologia de fornecimento de energia que vem aos poucos substituindo as pesadas e volumosas fontes retificadoras, que em sua maioria utilizam tecnologias SCR, ferroressonante e Mag-Amp, por fontes chaveadas. Estas substituições vêm ocorrendo de forma gradativa, sendo que segundo [4], em 2003, 60% das centrais de 30A-800A ainda utilizavam como fontes, retificadores com tecnologia ferroressonante, e 20% ainda utilizavam retificadores de tecnologias SCR e Mag-Amp. Alguns sistemas com tecnologia ferroressonante e SCR ainda são adquiridos hoje em dia, mas, suas utilizações estão sendo diminuídas e a tecnologia de retificadores com conversão chaveada está ganhando espaço.

Embora os sistemas de fornecimento de energia existentes ainda têm um tempo de vida considerável, está cada vez mais difícil de alocar peças redundantes, peças de reposição e conserto destes sistemas. Isto também tem favorecido a migração das antigas plantas de fornecimento de energia para a tecnologia de retificadores de conversores chaveados em alta frequência.

Exemplos de retificadores para telecomunicações são mostrados nas Figura 1.2 e Figura 1.4. A Figura 1.2 mostra uma fonte retificadora da Siemens [16] de -48V/25A comercialmente disponível nos anos 70 e 80. Na Figura 1.3 é mostrado o diagrama de blocos do referido retificador. Na Figura 1.4, é mostrada uma fonte retificadora de -48V/25A da *Magnetek Power Electronics Group* atual com tecnologia de fonte chaveada em alta frequência.

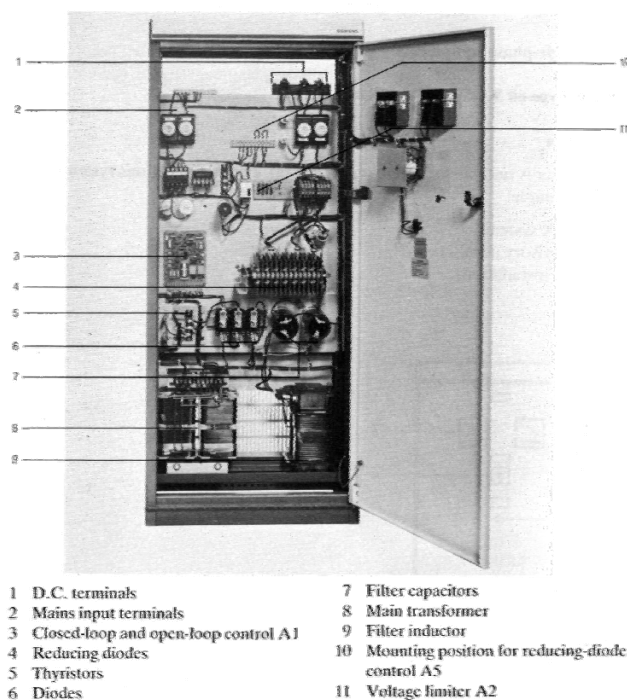


Figura 1.2 – Retificador Siemens -48V/25A, Dimensões (H x L x P) (mm): 1400 x 600 x 400.

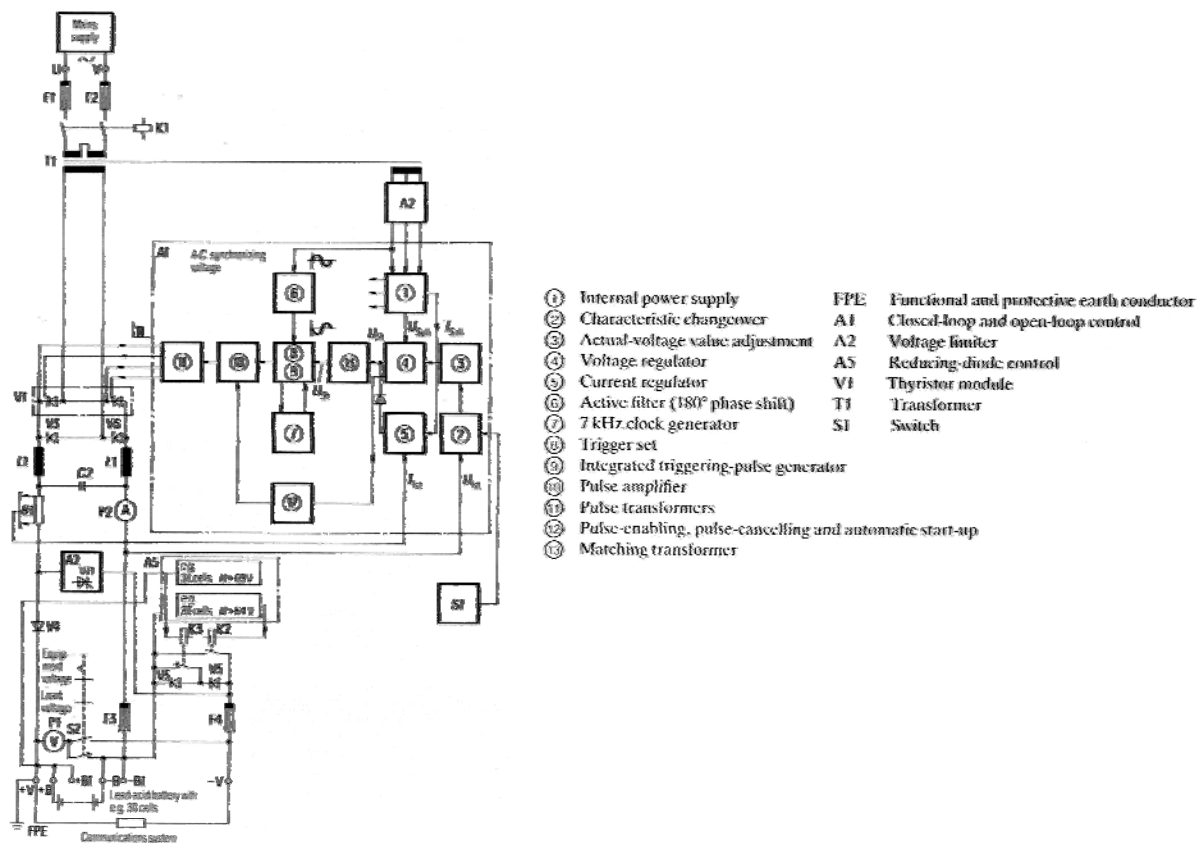


Figura 1.3 – Esquema elétrico do retificador da Figura 1.2 [16].



Figura 1.4 – Retificador -48V/25A, Magnetek Power Electronics Group (<http://www.magnetekpower.com>)
Dimensões (H x L x P)(mm): 104 x 123 x 381.

Comparando os volumes dos retificadores das Figuras 1.3 e 1.4, percebe-se uma redução de aproximadamente 65 vezes do volume do retificador da Figura 1.3 para o retificador da Figura 1.4. Isto, sem dúvida, representa também uma redução do espaço alocado para equipamentos de fornecimento de energia dentro de uma central telefônica.

A evolução da tecnologia de chaveamento de alta frequência também trouxe outras características como a utilização de tecnologia de microprocessadores digitais. Estes permitem a implementação de funções até então impossíveis com a tecnologia analógica; tais como monitoração, supervisão remoto e comunicação; que tornam esta tecnologia de retificadores para telecomunicações mais atrativa e cada vez mais utilizada.

1.4.1 Perspectiva das tecnologias de fornecimento de energia para sistemas de telecomunicações [4]

1.4.1.1 Tecnologia Ferroressonante

Embora a tecnologia ferroressonante ainda seja dominante, peças de reposição apresentam dificuldades de disponibilidade no mercado, e também técnicos qualificados para conserto e instalação das mesmas. Mesmo havendo uma quantidade limitada circuitos a serem projetados, transformadores de grande porte e um trabalho intenso de montagem contribuem para elevação dos custos de produção por Ampère de um equipamento ferroressonante.

Um número reduzido de modelos está disponível hoje em dia comparando-se com o início dos anos 90. É extremamente difícil de encontrar substituições fáceis e diretas para peças construídas a mais de 25 anos atrás sendo que existem algumas alternativas disponíveis, porém, a compatibilização destas é algumas vezes muito difícil. Devido ao fato de estar largamente instalada em centrais telefônicas, o prognóstico para o presente ainda está favorável, mas dependente das condições de negócios em telecomunicações no futuro.

1.4.1.2 Tecnologia SCR

Assim como as fontes produzidas com tecnologia ferroressonante, o custo de produção das fontes produzidas com tecnologia SCR está. Devido ao fato de que os sistemas ferroressonantes foram projetados em padrões comuns que os fabricantes foram obrigados a observar, componentes para fontes com tecnologia ferroressonante são mais largamente permutáveis e disponíveis.

O desempenho das fontes com tecnologia ferroressonante as fazem mais adequadas que a tecnologia SCR em muitas das aplicações de telecomunicações. A maioria das fontes fabricadas são para reposição das peças previamente instaladas e não existe muita pesquisa nesta tecnologia. Conserto *in-loco* é caro e o prognóstico para a tecnologia SCR em aplicações de telecomunicações é de moderado a fraco.

1.4.1.3 Tecnologia Mag-Amp

Mag-Amp é a mais antiga das tecnologias de fontes. Não existe produção de novos equipamentos com esta tecnologia para aplicações em telecomunicações e obtenção de componentes para reposição está perto do impossível. A tecnologia está tão ultrapassada que

ninguém pode permitir-se produzir peças de reposição. Manutenção *in-loco* é próximo do não-existente e o prognóstico para esta tecnologia é fraco.

1.4.1.4 Tecnologia de Conversão Chaveada

A perspectiva para fontes com tecnologia de conversão chaveada em alta frequência é radicalmente diferente das demais tecnologias. Apesar de estar disponível por mais de décadas, esta é uma nova tecnologia comparada às outras mencionadas. Embora ela seja certamente substituída algum dia por outra tecnologia, esta é a tecnologia de escolha do presente e do futuro próximo.

A tecnologia de fontes chaveadas também é utilizada em outros segmentos da indústria, não somente em telecomunicações. Existe uma grande quantidade de equipamentos e fabricantes disponíveis no mercado. Essencialmente todos os fabricantes destinam parte de receitas para desenvolvimento e melhorias focando-se a tecnologia de fontes chaveadas.

O custo de produção por Ampère está estável, senão decrescendo. Além disso, com a aplicação de tecnologia de controle digital, houve um rápido e constante desenvolvimento de recursos, que não era implementáveis com a tecnologia analógica. Este conjunto de recursos em *firmware* reduziram o tempo de engenharia *in-loco* necessário, economizando tempo de reparo e instalação.

O prognóstico para a tecnologia de fonte chaveada é excelente, pois um esforço considerável está sendo realizado para atualizar os sistemas anteriores para adaptar-se aos últimos recursos de controle. Muitas destas melhorias têm por base o controle digital.

1.5 Fontes CA-CC para Telecomunicações - Retificadores.

Um típico sistema distribuído de energia aplicado para equipamentos de telecomunicação é mostrado na Figura 1.1. Os sistemas distribuídos de fornecimento de energia (*DPS – Distributed Power Systems*) tem sido adotado pela indústria como opção de fonte de energia para alimentar equipamentos de telecomunicações, entre outras aplicações. O sistema distribuído, ao contrário do sistema centralizado, é composto por fontes de menor potência em paralelo fornecendo energia para um sistema, tendo uma ou mais das fontes em redundância. No sistema centralizado apenas uma fonte de grande potência fornece energia para o sistema enquanto outra fonte da mesma potência serve como fonte redundante. Como

características do sistema distribuído é possível obter um melhor gerenciamento térmico, sustentabilidade, flexibilidade de potência, maior confiabilidade e redundância do sistema a um custo menor [6,7].

Cada módulo retificador, ou conversor CA-CC do sistema mostrado na Figura 1.1, consiste de um filtro de emissão eletromagnética (EMI), utilizado para se cumprir normas regulamentadoras de EMI/EMC; um estágio de correção do fator de potência (PFC), no qual o objetivo principal é cumprir as normas de harmônicos da corrente de entrada bem como converter a tensão CA de entrada para um barramento CC intermediário; e um estágio CC-CC que fornece isolamento e converte a tensão CC do barramento intermediário em 48V CC. As baterias atuam quando há uma falha da rede CA de alimentação e estão em paralelo com a saída dos retificadores.

O estágio PFC, de correção de fator de potência, é normalmente implementado, com entrada monofásica principalmente, através de um conversor *boost* o qual converte a tensão alternada de entrada para um valor de tensão contínua maior que o pico da tensão da rede de entrada.

No estágio do conversor CC-CC, a escolha da topologia a ser utilizada é dependente da potência do retificador. Normalmente, para potências acima de 500W [8, 9], a topologia a ser utilizada é a Ponte-Completa CC-CC ou suas variações. Dentro destas variações, destaca-se o conversor Ponte-Completa modulado por deslocamento de fase com comutação sob zero de tensão (*ZVS-PSM-FB – Zero-Voltage-Switching Phase-Shift Modulated Full-Bridge*).

O conversor ZVS-PSM-FB se tornou uma topologia tão popular e atrativa para potências maiores que 1kW que a *Unitrode Inc.*, hoje parte da *Texas Instruments Inc.*, decidiu fabricar um controlador PWM em Deslocamento de Fase, o UCC3895 [10], específico para este conversor. Com este CI é possível realizar o controle analógico com dupla malha de controle, tensão e corrente, ajustar os tempos de atraso entre os sinais das chaves semicondutoras, *soft-start* programável, entre outros recursos.

O recurso de controle em malha dupla do controlador PWM UCC3895 não é exagero por parte do fabricante do CI. O desempenho dos retificadores de telecomunicações são especificados por normas, normalmente nacionais tais como as normas Telebrás SDT-240510723 [10], e normas de classificação de desempenho e caracterização, a IEC 61204 [11]. O conjunto de características de desempenho destes equipamentos praticamente exige o controle em malha fechada de tensão e corrente, pois pelo fato da característica de

modularidade dos retificadores, o paralelismo dos retificadores deve ser harmônico e o sistema deve se proteger de sobrecargas com limitação de corrente.

Para projetar as malhas de controle, é necessário se ter o modelo dinâmico do conversor, saber como variações na tensão de entrada, carga e razão cíclica afetam a tensão de saída. Para se obter o modelo dinâmico do conversor, é preciso modelá-lo matematicamente, ou seja obter uma representação dos fenômenos físicos por meio de equações matemáticas [12]. Existem diversas técnicas de modelagem de conversores mas que nem sempre se adequam às características de todos os conversores, devendo-se então buscar a técnica de modelagem mais adequada para a caracterização dinâmica do conversor.

Conversores que exibem algum tipo de não-linearidade como característica intrínseca, tem modelos mais restritivos quanto ao escopo de regiões de sua validade, o que, se não for bem informado, pode causar efeitos indesejáveis quanto à aplicação do modelo em uma região fora da de validade.

Uma modelagem criteriosa de conversores é um passo obrigatório para aplicações onde os controladores a serem utilizados, têm por base o modelo do conversor. Isto reduz o trabalho do controle em agir sobre o sistema para que o mesmo alcance a referência do sistema, e também pode-se fazer com que o conversor responda mais rapidamente às ações do controle.

1.6 Modelo dinâmico do conversor ZVS-PSM-FB.

A derivação de modelo dinâmico para conversor ZVS-PSM-FB não é uma tarefa simples de ser realizada, pois como será visto adiante, este conversor tem algumas características não-lineares que dificultam a modelagem dinâmica deste conversor. Dois autores já apresentaram na literatura modelos dinâmicos para este conversor [14] e [15]. Em [14] o modelo do conversor ZVS-PSM-FB é derivado diretamente do modelo dinâmico de pequenos-sinais do conversor buck não-isolado. O resultado é um modelo dinâmico limitado que representa pobremente a dinâmica do conversor ZVS-PSM-FB. Em [15], é derivado um modelo dinâmico mais complexo do conversor ZVS-PSM-FB, mas, apesar dos bons resultados experimentais, não são apresentadas as funções de transferência de forma simples. Apenas é mostrado um diagrama de blocos contendo uma parte discreta e outra contínua, o que dificulta o entendimento do modelo dinâmico do conversor.

1.7 Escopo e contribuição da proposta de dissertação.

Esta dissertação de mestrado tem como objetivo desenvolver um modelo dinâmico de pequenos sinais para o conversor Ponte-Completa Modulado por Deslocamento de Fase e Comutado em Zero de Tensão (ZVS-PSM-FB). Para tal, é realizada uma análise, primeiramente, de grandes sinais onde serão derivadas equações que demonstram a característica do conversor quando este opera em regime permanente, e após esta análise, será desenvolvido a derivação do modelo dinâmico de pequenos sinais deste conversor. Este modelo dinâmico de pequenos sinais será então comparado aos dois modelos já apresentados na literatura, com o objetivo de se mostrar as vantagens e limitações de cada modelo dadas especificações de projeto.

A principal contribuição desta dissertação é a realização de um modelo dinâmico de pequenos sinais do conversor ZVS-PSM-FB, que alia as vantagens dos dois modelos presentes na literatura, adicionando a característica de precisão de ganhos em baixas frequências, no qual os modelos anteriores são deficientes.

No capítulo 2 é apresentada uma análise etapa por etapa do funcionamento do conversor ZVS-PSM-FB operando na região de condução contínua, além de ser apresentado uma metodologia de projeto deste conversor e resultados experimentais obtidos no laboratório. A análise etapa por etapa é uma parte fundamental para a derivação dos modelos dinâmicos do conversor a serem apresentados.

No capítulo 3 são apresentados as derivações dos modelos de grandes e pequenos sinais do conversor ZVS-PSM-FB. As equações de grandes sinais definem o ponto de operação do sistema, neste caso também a operação em regime permanente da razão cíclica de controle D , e da perda de razão cíclica ΔD , dados os valores de regime das tensões de entrada e saída e parâmetros do conversor.

No capítulo 4 os modelos de pequenos sinais do conversor ZVS-PSM-FB serão comparados com os dois modelos de pequenos sinais já apresentados na literatura, [14] e [15], a fim de mostrar as diferenças entre eles, mostrando limitações e aspectos positivos de cada modelo. Esta comparação será realizada através da comparação da resposta em frequência das funções de transferência Entrada-Saída $G_{vg}(s)$, e Controle-Saída $G_{vd}(s)$ e da característica dos ganhos-cc destas funções de transferências quando a carga do conversor é variada.

No capítulo 5 são apresentados os resultados experimentais de resposta em frequência das funções de transferências Entrada-Saída $G_{vg}(s)$, e Controle-Saída $G_{vd}(s)$, do conversor

ZVS-PSM-FB. Os resultados experimentais obtidos também serão comparados com as respostas em frequência dos outros dois modelos já apresentados na literatura.

No capítulo 6 são apresentadas as conclusões finais da dissertação, bem como sugestões de trabalhos futuros que podem iniciar do trabalho aqui apresentado.

CAPÍTULO 2

CONVERSOR CC-CC PONTE-COMPLETA MODULADO POR DESLOCAMENTO DE FASE E COMUTADO EM ZERO DE TENSÃO

2.1 Introdução

Neste Capítulo será apresentado o equacionamento das etapas do conversor CC-CC ZVS-PSM-FB bem como será mostrada a metodologia de projeto deste conversor e resultados experimentais obtidos no laboratório.

2.2 Descrição do Circuito

2.2.1 Introdução

Na Figura 2.1 está representado o circuito do conversor CC-CC ponte-completa modulado por deslocamento de fase e comutado em zero de tensão (ZVS-PSM-FB - Zero-Voltage-Switching Phase-Shift-Modulated Full-Bridge). Esta topologia é constituída por três estágios: o estágio inversor, onde é realizada a conversão da tensão contínua de entrada em tensão alternada; o estágio isolador-retificador, onde ocorre o isolamento galvânico e a retificação da tensão em alta frequência proveniente do primeiro estágio; e o estágio de filtro, onde a tensão retificada é filtrada para a obtenção da tensão contínua de saída do conversor.

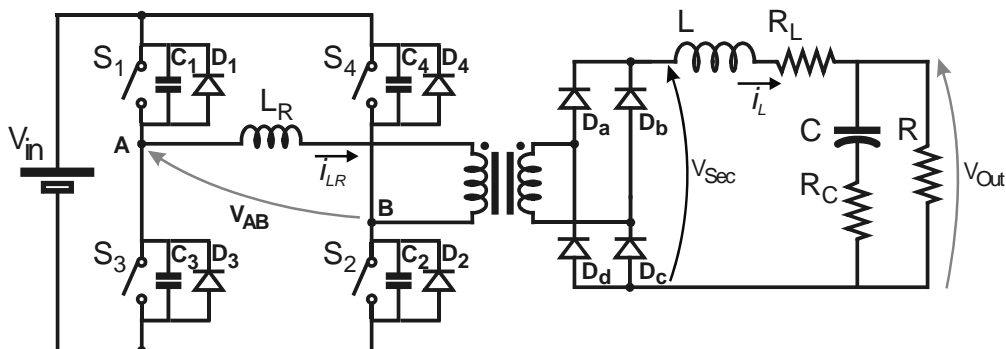


Figura 2.1 - Conversor CC-CC Ponte-Completa Modulado por Deslocamento de Fase e Comutado em Zero de Tensão – ZVS-PSM-FB.

O primeiro estágio é um inversor ponte completa composto por quatro chaves semicondutoras controláveis $S1$, $S2$, $S3$ e $S4$, com quatro diodos $D1$, $D2$, $D3$ e $D4$, e quatro capacitores $C1$, $C2$, $C3$ e $C4$, em paralelo com as chaves semicondutoras. Na utilização de MOSFET's como chaves do conversor, os diodos em antiparalelo e os capacitores intrínsecos são utilizados.

O segundo estágio é constituído pelo indutor de comutação L_R ; o transformador de alta frequência $T1$, responsável pela isolamento galvânica e para adequação dos níveis de tensão do conversor; e também pelos diodos de retificação Da , Db , Dc e Dd , no secundário. Para a confecção deste transformador não é necessário minimizar a indutância de dispersão, sabido que esta será uma das responsáveis pela comutação sob tensão nula das chaves. Muitos autores ainda assim adicionam um indutor no primário do transformador para se obter uma maior faixa de operação com comutação sob tensão nula.

O terceiro estágio, é constituído pelos elementos de filtro: o indutor L , o capacitor de filtro C , e suas respectivas resistências série equivalente R_L e R_C , e o resistor R , que representa a carga do conversor.

A operação deste conversor permite que as chaves operem com comutação sob tensão nula (*ZVS – Zero Voltage Switching*) utilizando os elementos parasitas do circuito, tais como; a indutância de dispersão do transformador L_R , e as capacitâncias das chaves C_{1-4} , e do transformador C_{TR} , para conseguir um chaveamento ressonante das chaves. Além disso, os sinais de comando dos dois braços do conversor operam com um deslocamento de fase que permite a descarga ressonante do capacitor intrínseco da chave e, logo após a descarga, força a condução do diodo em antiparalelo antes da condução da própria chave.

Os sinais de comando das chaves são modulados por deslocamento de fase (*Phase-Shift Modulated*) e operam com largura fixa e igual à metade do período de chaveamento. O deslocamento do sinal de comando da chave semicondutora inferior com o sinal de comando da chave semicondutora superior diagonalmente oposta determina a razão cíclica de operação do conversor. Na Figura 2.4 é mostrado este padrão de chaveamento na operação do conversor em regime permanente.

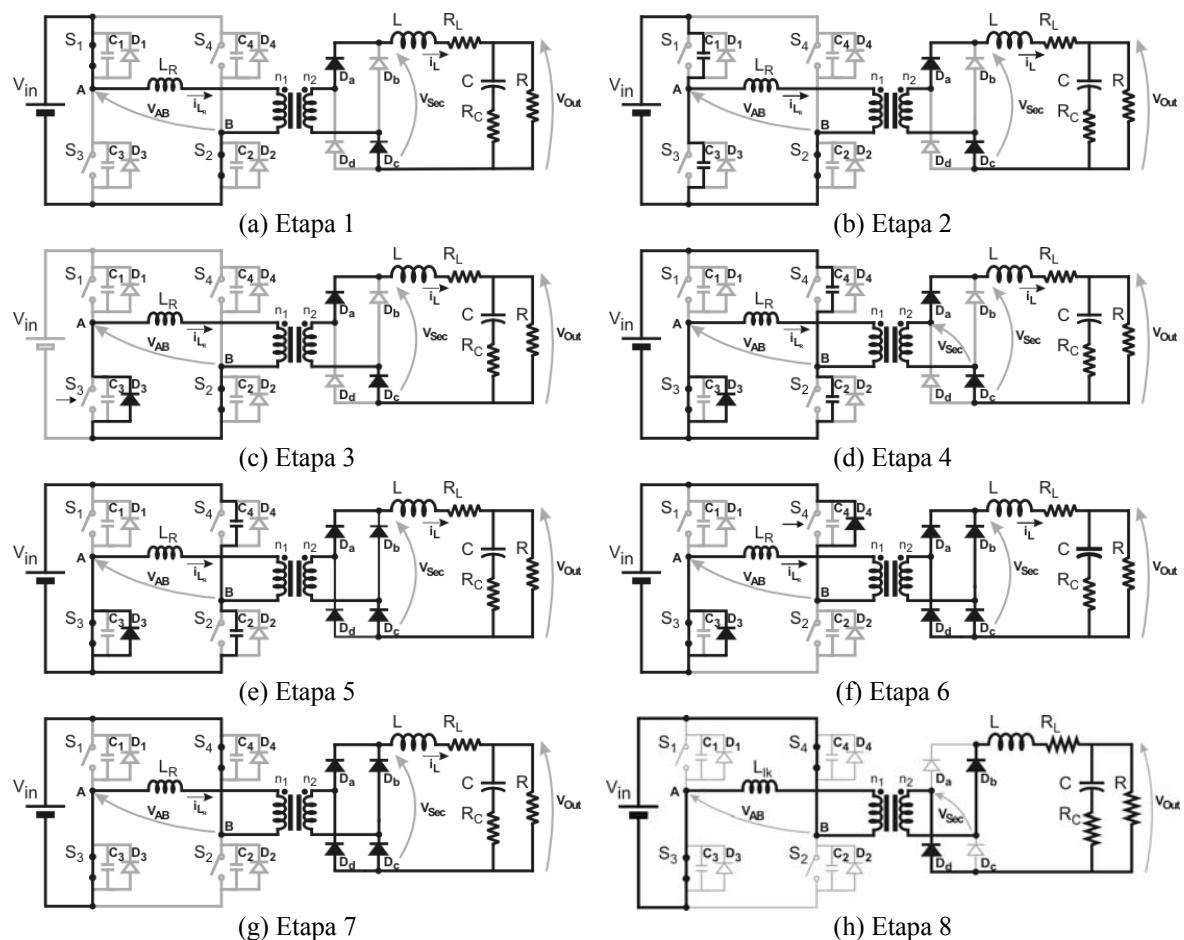
2.2.2 Princípio de Operação

Para analisar o conversor CC-CC ponte-completa modulado por deslocamento de fase e comutado em zero de tensão em regime permanente e operando em modo contínuo de condução, serão feitas algumas considerações:

- Todos componentes utilizados no conversor têm características ideais;
- A indutância de magnetização é grande o suficiente de forma a considerar a corrente de magnetização desprezível;
- A tensão de saída é constante em um período de chaveamento (*Small-ripple voltage assumption*);
- As quedas de tensão nas chaves são desprezíveis;

Além das condições para a análise do conversor CC-CC ZVS-PSM-FB, deve-se citar as tensões e correntes utilizadas para demonstrar a operação deste conversor. São elas: tensão V_{AB} , tensão medida entre os pontos médios dos braços do conversor; corrente do indutor ressonante i_{LR} , medida no primário do transformador; tensão do secundário V_{Sec} ; e a corrente da indutância de filtro i_L .

As quatorze etapas de operação do conversor durante um período de chaveamento são mostradas na Figura 2.2 e as sete primeiras etapas, referentes à meio período de chaveamento, são explicadas a seguir. A sete últimas etapas são semelhantes, porém reversas, às sete primeiras e portanto não serão explicadas. Os elementos em negrito representam os caminhos e componentes em que as correntes percorrem no circuito.



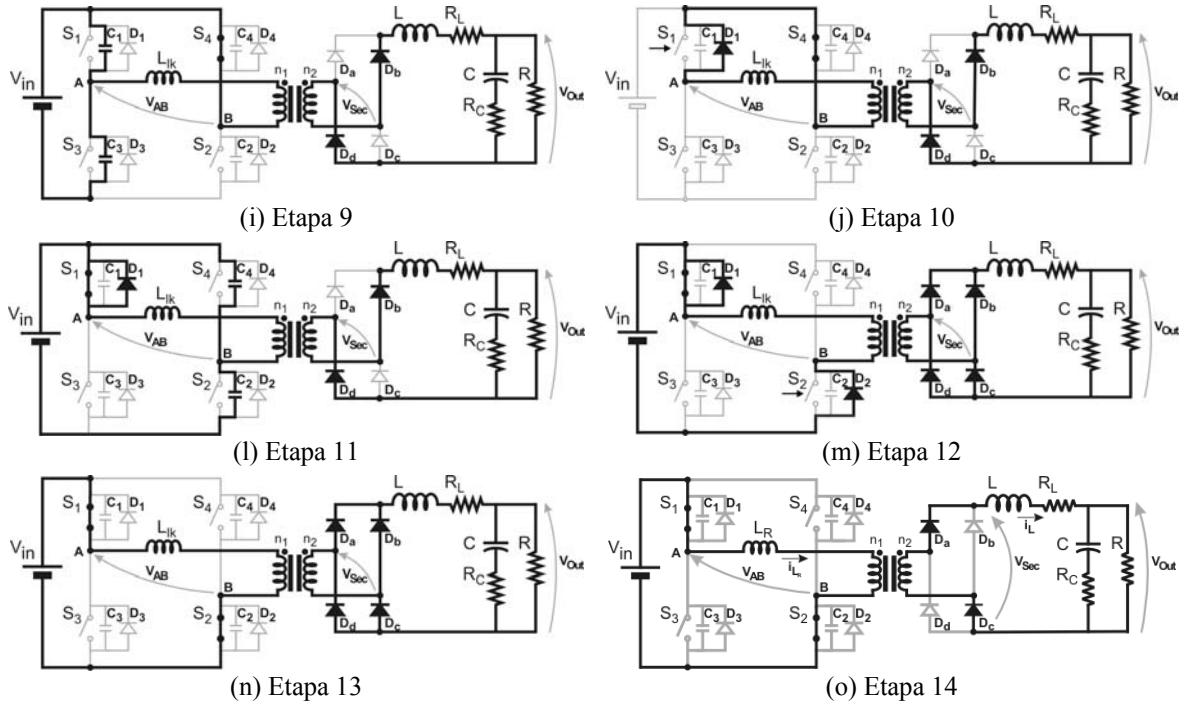


Figura 2.2 - Etapas de operação para um período de chaveamento do conversor CC-CC ZVS-PSM-FB.

Na Figura 2.4 são mostradas as formas de onda características do conversor operando em modo contínuo de condução (CCM), sendo elas em ordem decendente: sinais de comando das chaves semicondutoras $S1-S4$, tensões sobre as chave $S3$ v_{C3} , e $S2$ v_{C2} , tensão do primário do transformador v_{AB} , tensão no secundário após o estágio retificador v_{Sec} , e as correntes do primário i_{LR} e do indutor de filtro i_L . Também estão representados os intervalos das etapas de operação do conversor.

2.2.2.1 Descrição das etapas de operação

Etapa 1 ($t_0 \leq t < t_1 : (D-\Delta D)T_s/2$): Nesta etapa as chaves $S1$ e $S2$ estão acionadas e conduzem uma corrente igual à corrente refletida ao primário do indutor de filtro L . A tensão no primário do transformador é igual à tensão de entrada V_{in} . Na ponte retificadora do secundário, os diodos D_a e D_c estão conduzindo conforme mostrado na Figura 2.3. Nesta etapa há transferência direta de potência da entrada para a saída do conversor. As condições iniciais desta etapa são dadas abaixo na tabela.

Condições Iniciais	
$v_{C1}(t_0) = v_{C2}(t_0) = 0$	
$v_{C3}(t_0) = v_{C4}(t_0) = V_{in}$	
$i_L(t_0) = \frac{i_{LR}}{n}(t_0) = I_1$	
$v_{AB}(t_0) = V_{in}$ e $v_{Sec}(t_0) = 0$	

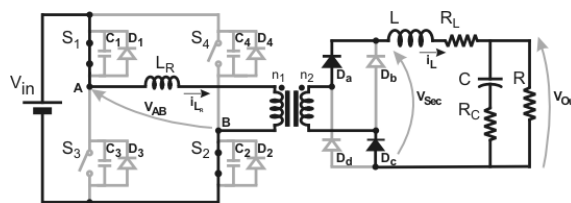


Figura 2.3 – Etapa 1 da operação do conversor – transferência direta de potência da entrada para a saída.

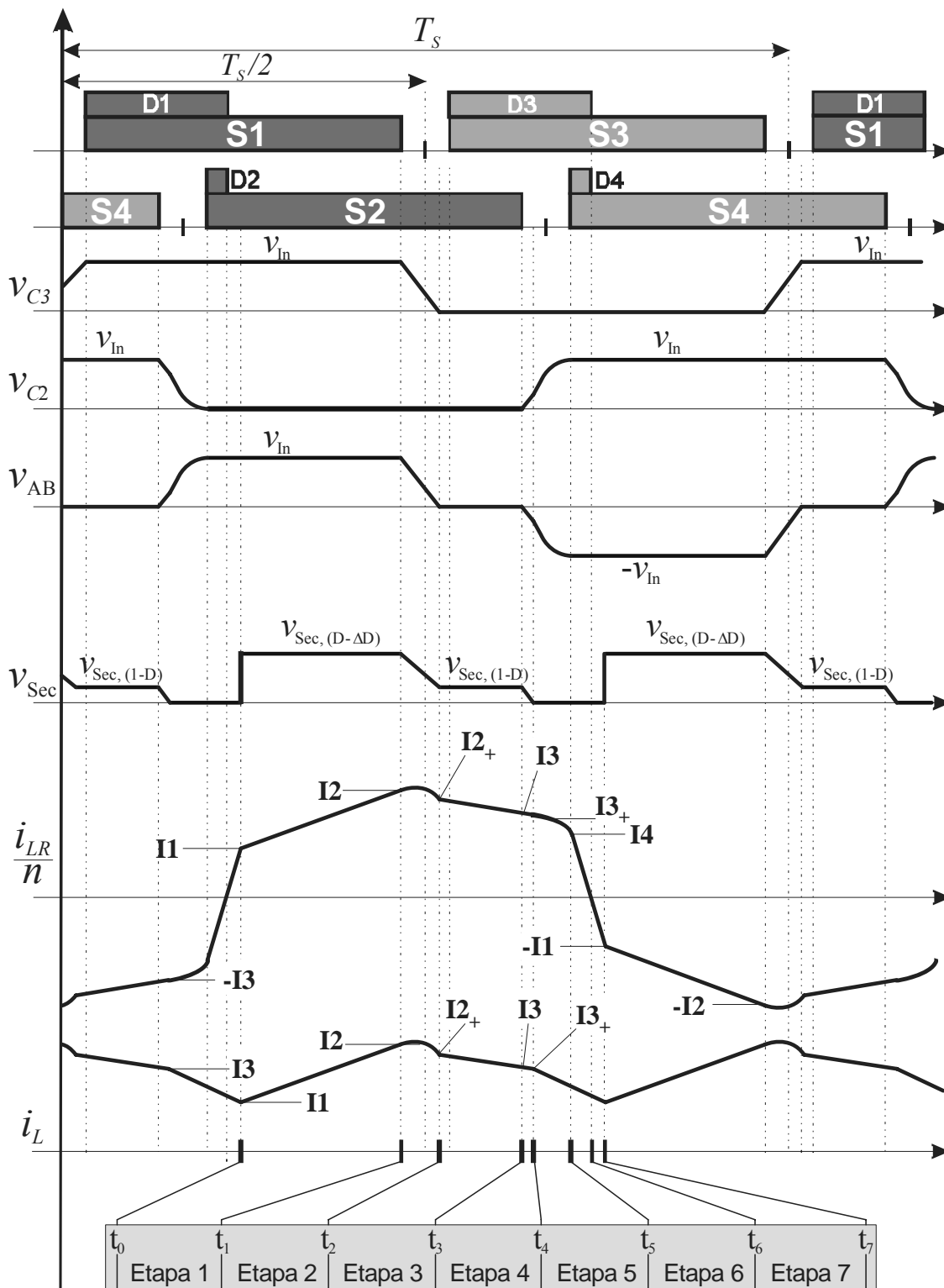


Figura 2.4 - Formas de onda da operação do conversor CC-CC Ponte-Completa Modulado por Deslocamento de Fase e com Comutação em Zero de Tensão (ZVS-PSM-FB).

As equações que governam o comportamento das tensões e correntes desta etapa são dadas por:

$$i_L(t) = \frac{i_{LR}(t)}{n} = I_1 + \frac{n.V_{In} - V_{Out}}{(L + n^2.L_R)}.t \quad (2.1)$$

onde $n = n_2/n_1$;

$$v_{AB}(t) = V_{In} \quad (2.2)$$

$$v_{Sec}(t) = n.V_{In} - v_{LR}(t) \quad (2.3)$$

$$v_{LR}(t) = \frac{n^2.L_R}{(L + n^2.L_R)} \cdot (n.V_{In} - V_{Out}) \quad (2.4)$$

$$v_{C1}(t) = v_{C2}(t) = 0 \quad e \quad v_{C3}(t) = v_{C4}(t) = V_{In} \quad (2.5)$$

A etapa termina quando há a abertura da chave $S1$ do conversor, de acordo com o esquema de chaveamento *phase-shift* do conversor mostrado na Figura 2.4.

Etapa 2 ($t_1 \leq t < t_2$): Esta etapa inicia quando a chave $S1$ é aberta. A corrente que passava pela chave $S1$ é assumida pelo capacitor $C1$ em paralelo com a chave, carregando-o até que a tensão atinja a tensão de entrada V_{in} . A tensão do capacitor $C3$, que inicialmente era V_{in} , descarrega até atingir zero. A tensão V_{AB} acompanha a tensão que a tensão de $C3$. Os diodos Db e Dd continuam bloqueados. As correntes do indutor ressonante e de filtro ressonam com os capacitores $C1$ e $C3$ durante esta etapa, como mostra o equacionamento abaixo, auxiliando na carga de $C1$ e descarga de $C3$.

Condições Iniciais

$$v_{C1}(t_1) = v_{C2}(t_1) = 0$$

$$v_{C3}(t_1) = v_{C4}(t_1) = V_{In}$$

$$i_L(t_1) = \frac{i_{LR}}{n}(t_1) = I_2$$

$$v_{AB}(t_1) = V_{In}$$

$$v_{Sec}(t_1) = n.V_{In} - v_{LR}(t_1)$$

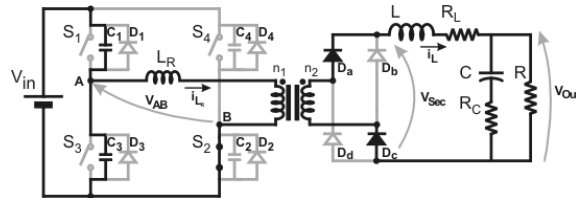


Figura 2.5 - Etapa 2 da operação do conversor.

$$v_{AB}(t) = v_{C3}(t) = v_1(t) \quad (2.6)$$

$$V_{In} = v_{C1}(t) + v_{C3}(t) \quad (2.7)$$

$$i_{C1}(t) = i_{C3}(t) + n.i_L(t) \quad (2.8)$$

$$nv_{C3}(t) - v_{LR}(t) - v_L(t) - V_{Out} = 0 \quad (2.9)$$

Derivando a equação (2.8), substituindo v_{C1} da equação (2.7) e isolando a derivada de tensão sobre o capacitor $C3$, tem-se que:

$$\frac{d}{dt}v_{C3}(t) = \frac{-n.i_L(t)}{C1+C3} \quad (2.10)$$

Da malha do secundário da Figura 2.5, derivando a equação (2.9) e isolando a corrente do indutor L , tem-se que:

$$\frac{d}{dt}i_L(t) = \frac{n.v_{C3}(t) - V_{Out}}{L + n^2L_R} \quad (2.11)$$

Combinando as equações (2.10) e (2.11), encontra-se as equações de v_{C3} e i_L .

$$\frac{d^2}{dt^2}v_{C3}(t) + \omega_2^2v_{C3}(t) = \frac{\omega_2^2}{n}V_{Out} \quad (2.12)$$

$$\frac{d^2}{dt^2}i_L(t) + \omega_2^2i_L(t) = 0 \quad (2.13)$$

onde

$$\omega_2 = \sqrt{\frac{n^2}{(C1+C3)(L+n^2L_R)}} \quad \text{e} \quad Z_2 = \sqrt{\frac{n^2(L+n^2L_R)}{(C1+C3)}} \quad (2.14)$$

As equações que governam o comportamento das tensões e correntes durante esta etapa são dadas por:

$$i_L(t) = \frac{i_{LR}(t)}{n} = I_2 \cos(\omega_2 t) + \frac{(n.V_{In} - V_{Out})}{Z_2} \sin(\omega_2 t) \quad (2.15)$$

$$v_{C3}(t) = \frac{V_{Out}}{n} (1 - \cos(\omega_2 t)) + V_{In} \cos(\omega_2 t) - \frac{Z_2 \cdot I_2}{n} \cdot \sin(\omega_2 t) \quad (2.16)$$

e

$$v_{AB}(t) = v_{C3}(t) \quad (2.17)$$

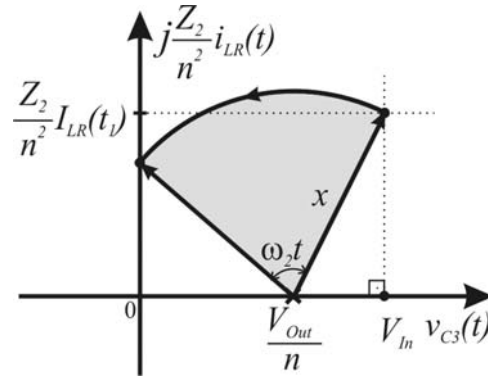
$$v_{Sec}(t) = n.v_{C3}(t) - v_{LR}(t) \quad (2.18)$$

$$v_{LR}(t) = \frac{n^2.L_R}{(L+n^2.L_R)} \cdot \{n.v_{C3}(t) - V_{Out}\} \quad (2.19)$$

Esta etapa termina quando a tensão do capacitor $C3$ chega a zero.

O tempo desta etapa pode ser determinado através do plano de fase e das equações (2.15) e (2.16). A equação do plano de fase é mostrada na equação (2.20) e o diagrama de fase é mostrado na Figura 2.6.

$$M(t) = \frac{V_{Out}}{n} + \left[\left(V_{In} - \frac{V_{Out}}{n} \right) + j \frac{Z_2}{n^2} i_{LR}(t_1) \right] e^{+j\omega_2 t} \quad (2.20)$$


 Figura 2.6 - Plano de fase v_{C3} e i_{LR} .

Do diagrama de fase da etapa 2, obtém-se a equação da corrente mínima no instante t_1 capaz de permitir com que a tensão no capacitor C_3 alcance zero antes da entrada de condução da chave.

$$i_{LR}(t_1) \geq \frac{n^2}{Z_2} \sqrt{V_{In} \left(\frac{2V_{Out}}{n} - V_{In} \right)} \quad (2.21)$$

Por fim, a equação do tempo envolvido nesta etapa em função da condição inicial da corrente no indutor L_R no instante t_1 .

$$\Delta t_2 = \frac{1}{\omega_2} \arcsen \left(\frac{-V_{Out}/n}{\sqrt{\left(V_{In} - V_{Out}/n \right)^2 + \left(\frac{-Z_2 i_{LR}(t_1)}{n^2} \right)^2}} \right) - \frac{1}{\omega_2} \arctan \left(\frac{V_{In} - V_{Out}/n}{\frac{-Z_2 i_{LR}(t_1)}{n^2}} \right) \quad (2.22)$$

Equação válida desde que a equação (2.21) seja respeitada.

Etapa 3 ($t_2 \leq t < t_3 : (1-D)T_s/2$): Após a tensão do capacitor C_3 chegar a zero, o diodo D_3 em antiparalelo com a chave S_3 assume a corrente que passa pela malha do primário que é a corrente do indutor de filtro refletida ao primário, já que o secundário não está curto-circuitado ainda. Nesta etapa, a chave S_3 deve ser fechada, de forma a conseguir que a chave comute em zero de tensão, ZVS.

Condições Iniciais

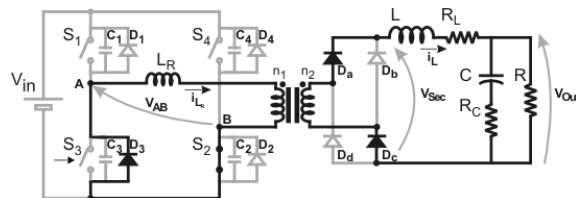
$$v_{C1}(t_2) = v_{C4}(t_2) = V_{In}$$

$$v_{C2}(t_2) = v_{C3}(t_2) = 0$$

$$i_L(t_2) = \frac{i_{LR}}{n}(t_2) = I_{2+}$$

$$v_{AB}(t_2) = v_1(t_2) = 0$$

$$v_{Sec}(t_2) = v_{LR}(t_2)$$


 Figura 2.7 - Etapa 3 da operação do conversor – Roda-livre da corrente através de D_3 e S_2 .

As equações que governam o comportamento das tensões e correntes durante esta etapa são dadas por:

$$i_L(t) = \frac{i_{LR}(t)}{n} = I_{2+} + \frac{-V_{Out}}{(L + n^2 \cdot L_R)} \cdot t \quad (2.23)$$

$$v_{AB}(t) = 0 \quad (2.24)$$

$$v_{Sec}(t) = v_{LR}(t) = \frac{n^2 \cdot L_R}{(L + n^2 \cdot L_R)} \cdot V_{Out} \quad (2.25)$$

$$v_L(t) = \frac{L}{(L + n^2 \cdot L_R)} \cdot (-V_{Out}) \quad (2.26)$$

Esta etapa termina quando a chave $S2$ é aberta.

Etapa 4 ($t_3 \leq t < t_4$): Com a abertura da chave $S2$, o capacitor $C2$ assume a corrente do primário do conversor, fazendo com que a tensão no capacitor $C2$, que era inicialmente zero, cresça de forma ressonante até atingir o valor de tensão de entrada. A tensão no capacitor $C4$ diminui de forma ressonante, para manter a tensão constante sobre o braço do conversor. Nesta etapa, a corrente que carrega o capacitor $C2$ é a corrente refletida do indutor de filtro.

Condições Iniciais

$$v_{C1}(t_3) = v_{C4}(t_3) = V_{In}$$

$$v_{C2}(t_3) = v_{C3}(t_3) = 0$$

$$i_L(t_3) = \frac{i_{LR}(t_3)}{n} = I_3$$

$$v_{AB}(t_3) = v_1(t_3) = 0$$

$$v_{Sec}(t_3) = v_{LR}(t_3)$$

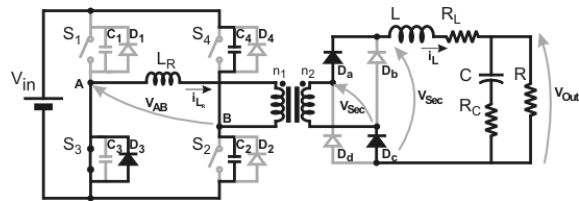


Figura 2.8 - Etapa 4 da operação do conversor.

Esta etapa se desenvolve até que a tensão no secundário do transformador atinja zero, e por conseguinte, quando os diodos da ponte retificadora iniciam a condução. As equações que governam as tensões e correntes deste estágio são dadas a seguir:

$$V_{in} = v_{C2}(t) + v_{C4}(t) \quad (2.27)$$

$$v_1(t) = v_{AB}(t) = -v_{C2}(t) \quad (2.28)$$

$$i_{C4}(t) + i_{LM}(t) + n \cdot i_L(t) = i_{C2}(t) \quad (2.29)$$

$$v_{Sec}(t) = -n \cdot v_{C2} - \frac{n^2 \cdot L_R}{L + n^2 \cdot L_R} (-n \cdot v_{C2} - V_{Out}) \quad (2.30)$$

Da malha de tensão do secundário do circuito da Figura 2.8, resolvendo para a derivada de corrente no indutor de filtro, tem-se que:

$$\frac{d}{dt}i_L(t) = \frac{-n.v_{C2}(t) - V_{Out}}{L + n^2.L_R} \quad (2.31)$$

Derivando a equação (2.29) e substituindo na equação (2.27), encontra-se:

$$\frac{d}{dt}v_{C2}(t) = \frac{n.i_L(t)}{(C2 + C4)} \quad (2.32)$$

Das equações (2.31) e (2.32), pode-se resolver para a tensão do capacitor C2, resultando em:

$$\frac{d^2}{dt^2}v_{C2}(t) + \omega_4^2 v_{C2}(t) = -\frac{\omega_4^2}{n} V_{Out} \quad (2.33)$$

onde

$$\omega_4 = \sqrt{\frac{n^2}{(C2 + C4)(L + n^2.L_R)}} \quad (2.34)$$

Da mesma forma, só que resolvendo para a corrente no indutor de filtro, resulta em:

$$\frac{d^2}{dt^2}i_L(t) + \omega_4^2 i_L(t) = 0 \quad (2.35)$$

Resolvendo as equações (2.33) e (2.35), resulta em:

$$v_{C2}(t) = -\frac{V_{Out}}{n} (1 - \cos(\omega_4 t)) + \frac{Z_4.i_L(t_3)}{n} .\sin(\omega_4 t) \quad (2.36)$$

e

$$i_L(t) = i_L(t_3) \cos(\omega_4 t) - \frac{V_{Out}}{Z_4} \sin(\omega_4 t) \quad (2.37)$$

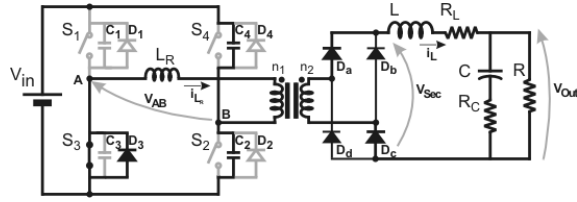
onde

$$Z_4 = \sqrt{\frac{n^2(L + n^2.L_R)}{(C2 + C4)}} \quad (2.38)$$

Etapa 5 ($t_4 \leq t < t_5$): Nesta etapa, o conversor passa a operar de acordo com a Figura 2.9, tendo a ponte retificadora em curto. A tensão sobre o capacitor C2 continua a crescer de forma ressonante até atingir a tensão de entrada V_{in} , só que agora sem a corrente do indutor de filtro refletido ao primário,.

Condições Iniciais

$$\begin{aligned}
 v_{C2}(t_4) \\
 v_{C3}(t_4) = v_{C4}(t_4) = 0 \\
 v_{Sec}(t_4) = 0 \\
 i_L(t_4) = \frac{i_{LR}(t_4)}{n} = I_{3+}
 \end{aligned}$$


Figura 2.9 - Etapa 5 da operação do conversor.

$$V_m = v_{C2}(t) + v_{C4}(t) \quad (2.39)$$

$$v_1(t) = -v_{C2}(t) \quad (2.40)$$

$$i_{C4}(t) + i_{LM}(t) + ni_L(t) = i_{C2}(t) \quad (2.41)$$

$$\frac{d}{dt} i_{LR}(t) = -\frac{v_{C2}(t)}{L_R} \quad (2.42)$$

$$\frac{d}{dt} v_{C2}(t) = \frac{i_{LR}(t)}{(C2 + C4)} \quad (2.43)$$

Derivando a equação (2.41). Resolvendo a equação em termos de v_{C2} , tem-se:

$$\frac{d^2}{dt^2} v_{C2}(t) + \frac{1}{L_R \cdot (C2 + C4)} v_{C2}(t) = 0 \quad (2.44)$$

Resolvendo a equação (2.43), tem-se:

$$v_{C2}(t) = v_{C2}(t_4) \cos(\omega_5 t) + Z_5 \cdot n \cdot i_L(t_4) \cdot \sin(\omega_5 t) \quad (2.45)$$

A expressão que representa a corrente no indutor de ressonância é dada por:

$$\frac{d^2}{dt^2} i_{LR}(t) + \frac{1}{L_R \cdot (C2 + C4)} i_{LR}(t) = 0 \quad (2.46)$$

Resolvendo a equação (2.46), tem-se:

$$i_{LR}(t) = -\frac{v_{C2}(t_4)}{Z_5} \cdot \sin(\omega_5 t) + i_{LR}(t_4) \cdot \cos(\omega_5 t) \quad (2.47)$$

onde:

$$\omega_5 = \sqrt{\frac{1}{L_R (C2 + C4)}} \text{ e } Z_5 = \sqrt{\frac{L_R}{(C2 + C4)}} \quad (2.48)$$

A corrente do indutor de saída é dada por:

$$i_L(t) = i_L(t_4) - \frac{V_{Out}}{L} t \quad (2.49)$$

Esta etapa termina quando a tensão no capacitor $C2$ chega ao valor da tensão de entrada ou quando ocorre o chaveamento da chave $S4$, o que ocorrer primeiro. Se a segunda opção ocorrer, o conversor não está operando em ZVS, ocorrendo perdas de chaveamento no conversor.

Etapa 6 ($t_5 \leq t < t_6 : \Delta DT_s/2$): Os diodos da ponte retificadora estão curto-circuitados. Sobre o indutor ressonante está sendo aplicado, reversamente, a tensão de entrada, através de $S3$, $D3$ e $D4$, fazendo com que a corrente no primário e no indutor ressonante caia de forma linear. Nesta etapa, deve-se fechar a chave $S4$ em ZVS. A corrente no primário continua decrescendo até atingir zero.

Condições Iniciais

$$v_{C1}(t_5) = v_{C2}(t_5) = V_{In}$$

$$v_{C3}(t_5) = v_{C4}(t_5) = 0$$

$$v_{AB}(t_5) = -V_{In}$$

$$v_{Sec}(t_5) = 0$$

$$i_{LR}(t_5) = I_4$$

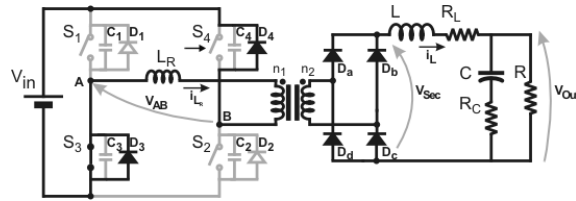


Figura 2.10 - Etapa 6 de operação do Conversor – Primeira parte do intervalo de perda de razão cíclica, início da inversão da corrente do primário.

As equações que governam o comportamento das tensões e correntes durante esta etapa são dadas por:

$$\frac{d}{dt}i_{LR} = \frac{-V_{In}}{L_R} \quad (2.50)$$

$$i_{LR}(t) = I_4 - \frac{V_{In}}{L_R}t \quad (2.51)$$

$$v_{AB}(t) = -V_{In} \quad (2.52)$$

$$v_{Sec}(t) = 0 \quad (2.53)$$

$$\frac{d}{dt}i_L = \frac{-V_{Out}}{L} \quad (2.54)$$

$$i_L(t) = i_L(t_5) - \frac{V_{Out}}{L}t \quad (2.55)$$

Esta etapa termina quando a corrente no primário atinge zero.

Etapa 7 ($t_6 \leq t < t_7 : \Delta DT_s/2$): Os diodos da ponte retificadora continuam curto-circuitados. Sobre o indutor ressonante está sendo aplicado, reversamente, a tensão de entrada, através de

$S3$ e $S4$, fazendo com que a corrente no primário e no indutor ressonante decresça de forma linear, crescendo no sentido negativo de corrente, até que a corrente no primário atinja a corrente do indutor de filtro refletido ao primário.

Condições Iniciais

$$v_{C1}(t_6) = v_{C2}(t_6) = V_{In}$$

$$v_{C3}(t_6) = v_{C4}(t_6) = 0$$

$$v_{AB}(t_6) = v_1(t_6) = -V_{In}$$

$$v_{Sec}(t_6) = 0$$

$$i_{LR}(t_6) = 0$$

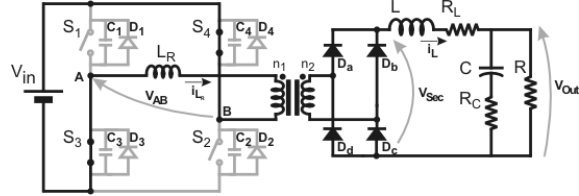


Figura 2.11 - Etapa 6 de operação do Conversor – Intervalo final de perda de razão cíclica.

As equações que governam o comportamento das tensões e correntes durante esta etapa são dadas por:

$$\frac{d}{dt} i_{LR} = \frac{-V_{In}}{L_R} \quad (2.56)$$

$$i_{LR}(t) = -\frac{V_{In}}{L_R} t \quad (2.57)$$

$$v_{AB}(t) = -V_{In} \quad (2.58)$$

$$v_{Sec}(t) = 0 \quad (2.59)$$

$$\frac{d}{dt} i_L = \frac{-V_{Out}}{L} \quad (2.60)$$

$$i_L(t) = i_L(t_6) - \frac{V_{Out}}{L} t \quad (2.61)$$

Esta etapa termina quando a corrente no primário atinge a corrente refletida ao primário do indutor de filtro L .

2.2.3 Análise da Comutação

Na operação do conversor CC-CC ZVS-PSM-FB as comutações das chaves semicondutoras são diferentes para cada braço da ponte inversora [13, 21, 22]. Nas comutações que ocorrem nas etapas 2 e 9 as cargas e descargas ressonantes dos capacitores em paralelo das chaves $S1$ e $S3$ são realizadas com a corrente de pico do indutor de saída referido ao primário ($I2$ na Figura 2.4) somada à corrente magnetizante do transformador. Então, existindo carga na saída do conversor, as comutações sob tensão nula (ZVS – Zero Voltage Switching) destas chaves estarão garantidas nas etapas 2 e 9.

Já as comutações das chaves $S2$ e $S4$ nas etapas 4 e 11, são conseguidas através da ressonância entre a indutância ressonante, L_R , e as capacitâncias intrínsecas das chaves. Durante estas etapas, os diodos retificadores estão conduzindo e deixam a corrente de carga em roda-livre, fazendo com que as comutações sejam dependentes da energia armazenada no indutor ressonante no instante anterior ao início da condução dos diodos retificadores.

Para ocorrer comutação sob zero de tensão, a energia armazenada no indutor ressonante no instante anterior à condução dos diodos retificadores deve ser suficiente para que as tensões nos capacitores das chaves do braço do inversor variem V_{In} volts. Além disso, a capacitância parasita do transformador deve ser carregada neste processo. Então, a energia envolvida no processo de comutação sob zero de tensão deve obedecer:

$$E_{Comutação} = \frac{1}{2} L_R (nI4)^2 > \frac{1}{2} (C2 + C4 + C_{TR}) V_{In}^2 \quad (2.62)$$

onde $I4$ é a corrente do primário no instante t_5 (ou $-I4$ em t_{12}), $C2$ e $C4$ são as capacitâncias intrínsecas das chaves $S2$ e $S4$, C_{TR} é a capacitância parasita do transformador e L_R é a indutância ressonante.

A partir da expressão (2.62) pode-se obter a equação que representa o menor valor de corrente no instante t_5 (ou t_{12}) na qual a comutação ainda ocorre sob tensão nula.

$$nI4_{\min} = V_{In} \sqrt{\frac{(C2 + C4 + C_{TR})}{L_R}} \quad (2.63)$$

Deste modo, para se obter comutação sob zero de tensão nas chaves, a corrente $nI4$ no instante t_5 deve ser maior que o valor de $nI4_{\min}$ dado pela equação (2.63)

Ainda assim, para garantir que as chaves irão comutar sob zero de tensão, um tempo morto deve ser configurado entre os comandos das chaves, a fim de assegurar que o diodo em paralelo com a chave vá conduzir antes da própria chave fechar. Conhecidos os elementos envolvidos na ressonância, o mínimo tempo morto necessário para garantir a comutação sob zero de tensão dentro da faixa de carga é dado por um quarto do período de ressonância [13], ou seja:

$$\delta_{\tau_{\max}} = \frac{\pi}{2} \sqrt{L_R (C2 + C4 + C_{TR})} \quad (2.64)$$

O tempo morto necessário entre as chaves $S1$ e $S3$, é menor que o valor definido pela equação (2.64) porque a energia do indutor de filtro está disponível para a comutação, e este pode ser definido pela equação abaixo [13].

$$nI_2 \delta_{s1eS3} = (C1 + C3 + C_{TR})V_{In} \quad (2.65)$$

onde nI_2 representa o valor de pico da corrente de saída referida ao primário do transformador.

2.3 Projeto do Conversor CC-CC ZVS-PSM-FB

O projeto do Conversor CC-CC ZVS-PSM-FB não é uma tarefa simples de se realizar. De posse das especificações exigidas de operação, o dimensionamento dos componentes do conversor estão interrelacionadas. Como exemplo, pode-se citar o projeto desenvolvido em [13], onde é mostrado um algoritmo onde, para exemplificar, são feitas várias interações para se chegar em um projeto desejado a partir de dados iniciais.

O projeto a ser apresentado, leva antecipadamente em consideração a definição de algumas especificações e parâmetros do conversor, tais como: a frequência de chaveamento f_s , ripple da corrente de saída do conversor Δi_L , máxima perda de razão cíclica ΔD , e máxima razão cíclica de controle D .

Os parâmetros iniciais de projeto do conversor CC-CC ZVS-PSM-FB são dados na tabela a seguir:

Tabela 2.1 – Especificações de Projeto do Conversos CC-CC ZVS-PSM-FB.

Potência máxima de saída, $P_{Out,máx}$	600W
Tensão nominal de entrada, V_{In}	360V
Tensão máxima de entrada, $V_{In,máx}$	395V
Tensão mínima de entrada, $V_{In,mín}$	345V
Tensão nominal de saída, V_{Out}	48V
Tensão máxima de saída, $V_{Out,máx}$	60V
Tensão mínima de saída, $V_{Out,mín}$	45V
Corrente de saída nominal @ 48V, I_{Out}	12,5A
Corrente de saída máxima @ $V_{Out,mín}, I_{Out,máx}$	13,33A
Ripple máximo da tensão de saída, $\Delta v_{Out,máx}$	200mV _{pk-pk}
Ripple máximo da corrente do indutor, $\Delta i_{L,máx,pk-pk}$	10% de $I_{Out,máx}$
Razão Cíclica de Controle máxima, $D_{máx}$	0,99
Perda de Razão Cíclica máxima, $\Delta D_{máx}$	0,15
Rendimento, η	$\geq 92\%$
Frequência de Chaveamento, f_{sw}	100kHz

A partir da definição destes parâmetros, serão utilizadas as equações abaixo para projeto do indutor de saída L , indutor ressonante somado ao indutor dispersão do transformador L_R , faixa de carga de operação em ZVS do conversor e perda de razão cíclica ΔD , de forma semelhante aos processos de projeto explorados em [22 e [23].

O programa desenvolvido funciona com uma entrada de valores da indutância ressonante, L_R , e a seguir fará a resolução do sistema não-linear dado pelas equações abaixo, (2.66) - (2.69).

$$D_{min} = \frac{(V_{Out,min} + V_{f,diode})}{n.V_{In,máx}} \left(1 + \Delta D \frac{n^2 L_R}{L} \right) + \Delta D \tag{2.66}$$

$$L = \frac{(V_{Out,min} + V_{f,diode})(1 - D_{min} + \Delta D)}{2.f_s.\Delta i_{L,Max,pk-pk}} \tag{2.67}$$

$$n = \frac{V_{Out,máx}}{V_{in,min} (D_{máx} - \Delta D)} \left(1 + \Delta D \frac{n^2 L_R}{L} \right) \tag{2.68}$$

$$a\Delta D^2 + b\Delta D + c = 0 \tag{2.69}$$

onde os coeficientes a , b e c são dados nas equações (3.10), (3.11) e (3.12).

O resultado deste processo está sumarizado na Figura 2.12.

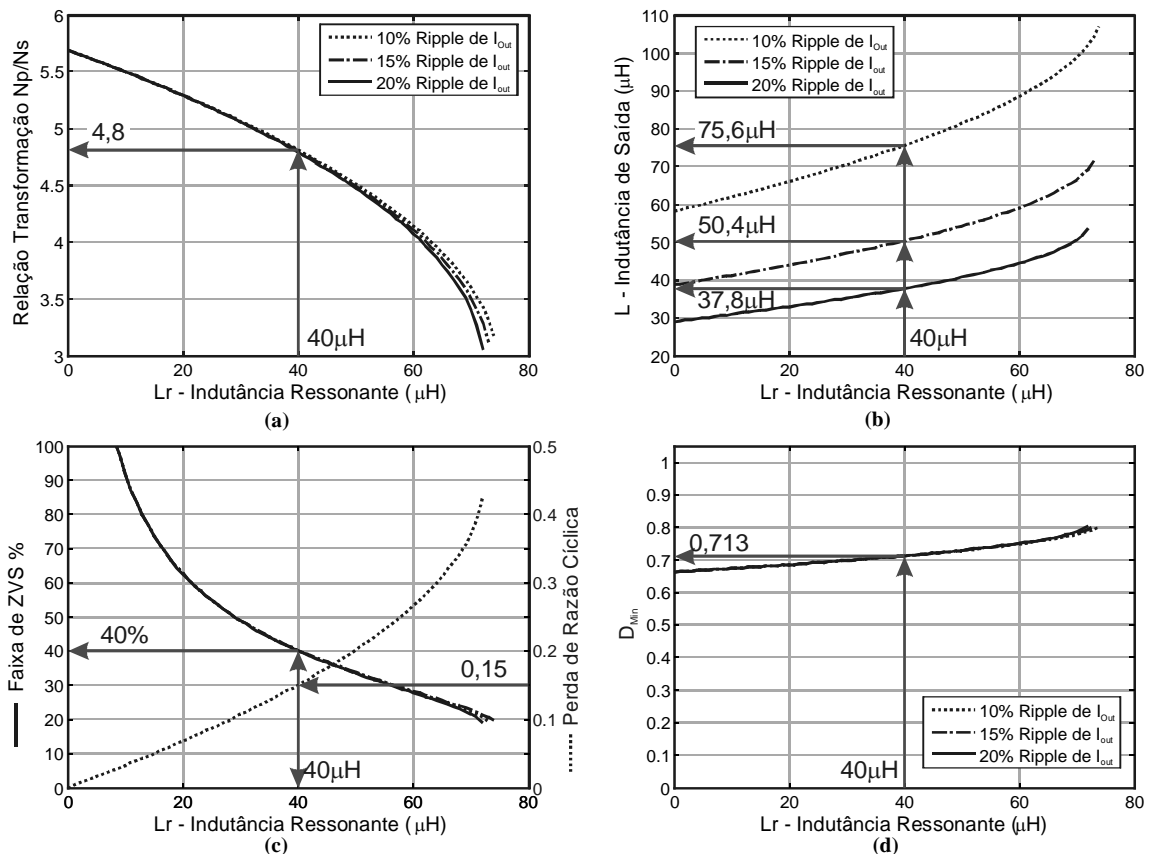


Figura 2.12 – Ábacos de projeto do Conversor CC-CC ZVS-PSM-FB das especificações da Tabela 2.1.

Tomando o valor máximo da perda de razão cíclica, ΔD , igual a 0,15, na Figura 2.12(c), chega-se ao valor de indutância L_R de 40 μH , que corresponde a faixa de 40%-100% da carga de ZVS sobre todas as chaves do conversor. Com o valor de L_R , na Figura 2.12(a) encontra-se o valor da relação de transformação n (n_{Pri}/n_{Sec}) como aproximadamente 4,80. Na

Figura 2.12(b) encontra-se o valor da indutância de saída L , dado o ripple de projeto, neste caso 10%, chegando-se ao valor de $75,6\mu\text{H}$.

A tabela a seguir resume os resultados obtidos dos gráficos da Figura 2.12.

Tabela 2.2 – Parâmetros do conversor obtidos dos ábacos da Figura 2.12.

Perda de Razão Cíclica máxima, $\Delta D_{m\acute{a}x}$	0,15
Indutância Ressonante, L_R	$40,0\mu\text{H}$
Indutância de Saída, L	$75,6\mu\text{H}$
Faixa de ZVS,	40% - 100%
Relação de Transformação, n (n_{Pri}/n_{Sec})	4,8
Razão Cíclica Mínima, $D_{m\acute{a}x}$	0,713

Parâmetros complementares do conversor são dados na tabela abaixo

Capacitor de Saída, C	$220\mu\text{F}$
Resistência de Carga, R	$3,84\Omega$

2.4 Resultados Experimentais

Dos parâmetros obtidos com o projeto do conversor na seção anterior, implementou-se um conversor CC-CC ZVS-PSM-FB. A Figura 2.13 mostra as formas de onda do conversor quando este opera com baixa carga. A forma de onda número 1, é o sinal de *gate* da chave S3, a forma de onda número 2 é o sinal de *gate* da chave S4. A forma de onda número 4 é a corrente do primário i_{LR} , e a forma de onda número 3 é o *ripple* da corrente do indutor de saída i_L . Nota-se devido à baixa carga, a comutação do braço em atraso do inversor não é suave, causando ruído nas formas de onda.

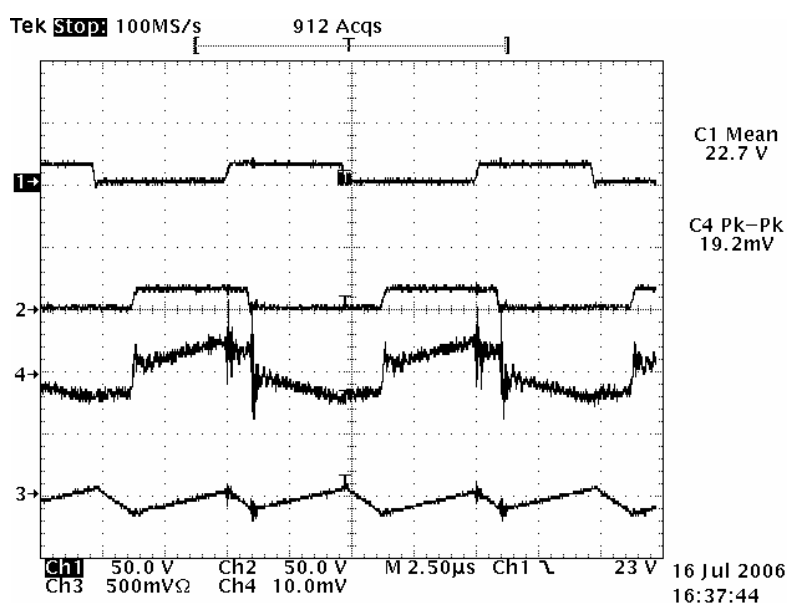


Figura 2.13 – Formas de onda do conversor, quando operando com carga abaixo de 40% da nominal.

Nas Figura 2.14 e Figura 2.15 o conversor está operando com carga próxima da nominal. Na Figura 2.15 é mostrado com mais detalhe o intervalo de perda de razão cíclica das formas de ondas da corrente do indutor de saída e do primário, onde percebe-se uma pequena alteração na inclinação da corrente de saída quando a corrente do primário está no intervalo de perda de razão cíclica.

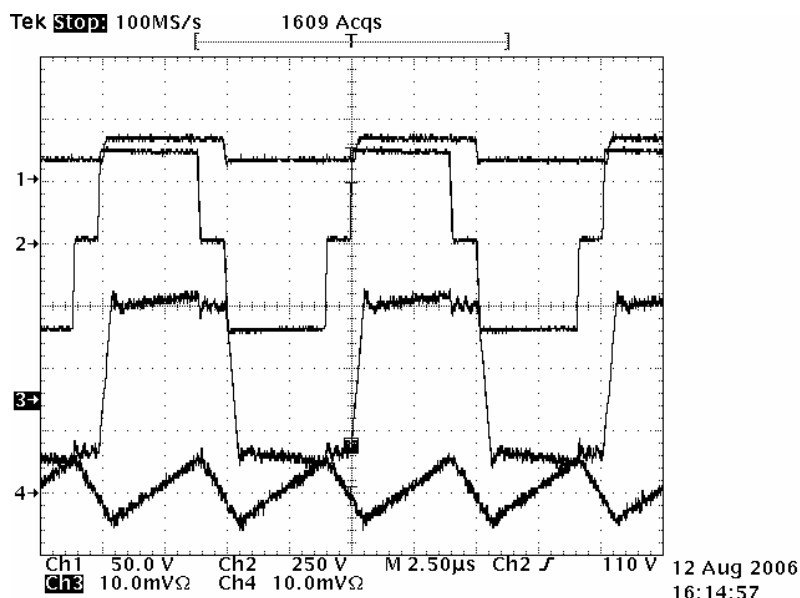


Figura 2.14 – Formas de onda do conversor, quando operando com carga próxima da nominal. WF3 – 2A/div e WF4 – 1A/div.

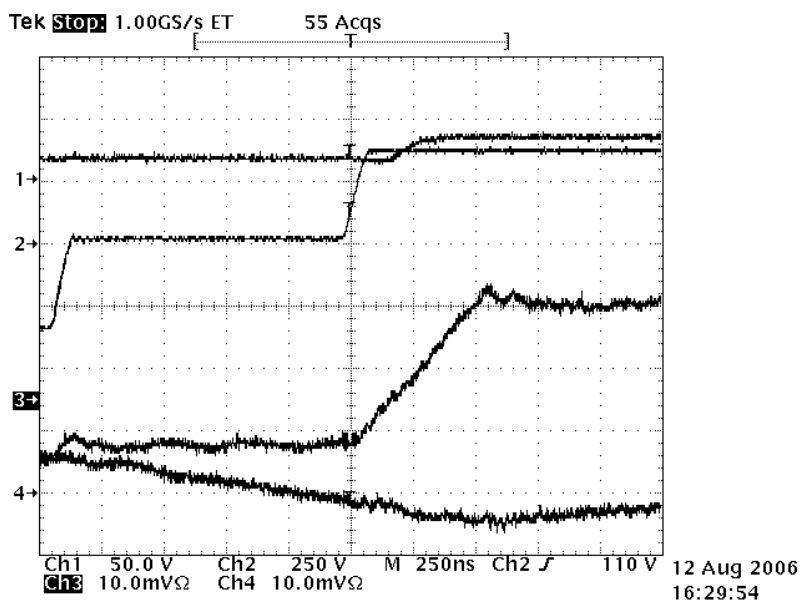


Figura 2.15 – Detalhe das formas de onda da corrente do primário WF3 e da corrente do indutor de saída WF4.

2.5 Sumário

Neste Capítulo foram apresentadas as etapas de operação do conversor CC-CC ZVS-PSM-FB quando opera em modo contínuo de condução. Estas etapas foram caracterizadas analiticamente o que resultou na obtenção teórica das formas de onda da operação do conversor. A seguir foi demonstrada uma metodologia de projeto do conversor no qual se baseou na solução de equações características do conversor, com isto chegou-se a ábacos no qual foram retirados os valores de alguns componentes do conversor. Com os valores do projeto, montou-se um protótipo no laboratório e mostraram-se as formas de onda do conversor em funcionamento.

CAPÍTULO 3

**MODELAGEM MATEMÁTICA DO
CONVERSOR CC-CC ZVS-PSM-
FB****3.1 Introdução.**

Este Capítulo tem como objetivo derivar as equações de grandes sinais e de pequenos sinais do conversor CC-CC ZVS-PSM-FB. A seguir disto serão derivadas as funções de transferência para o caso de condução contínua do conversor.

3.2 Modelagem do Conversor Operando em Regime Permanente.

Apesar do conversor CC-CC ZVS-PSM-FB ser uma topologia derivada da família buck, a sua característica de saída comporta-se de maneira distinta daquela do conversor CC-CC buck convencional. No conversor buck convencional, no caso ideal, a razão cíclica é definida apenas pela razão entre as tensões de saída e de entrada.

Como demonstrado no capítulo anterior, na operação do conversor CC-CC ZVS-PSM-FB existe um intervalo de perda de razão cíclica o qual reduz a razão cíclica no secundário do conversor. Por este fato, a razão cíclica do conversor ZVS-PSM-FB não é apenas definido pelas tensões de entrada e saída, mas sim também pelo intervalo de perda de razão cíclica presente na operação do conversor.

O intervalo de perda de razão cíclica, por sua vez, é implícito à operação do conversor, não podendo ser controlado, sendo este não-linear e dependente da corrente de carga, dos indutores ressonante e de saída, L_R e L , e das tensões de entrada e saída, V_{In} e V_{Out} . Com isto, pode-se dizer que é uma condição necessária a especificação da carga, além das tensões de entrada e saída, para determinação da característica de saída do conversor.

Não se pode desprezar o efeito da perda de razão cíclica nas análises da dinâmica e da operação em regime permanente do conversor. Apesar das análises ficarem mais complexas, elas são severamente afetadas pelo intervalo de perda de razão cíclica, devendo este ser

incluído na modelagem do conversor devido à sua grande influência nas variáveis de saída do conversor.

3.2.1 Equação da Razão Cíclica de Controle do Conversor ZVS-PSM-FB

Para derivação da equação da razão cíclica de controle do conversor ZVS-PSM-FB serão feitas as seguintes hipóteses;

- O conversor opera em regime permanente;
- As tensões de entrada e saída são constantes dentro de um período de chaveamento;
- As quedas de tensão sobre os dispositivos semicondutores são pequenas suficientes para serem desprezadas;

Além disso, serão consideradas apenas as etapas de operação 1, 3, 6 e 7, Figura 2.2; pelo fato de estas serem mais significativas na caracterização das formas de ondas de operação do conversor em regime permanente.

Da forma de onda da tensão após o retificador do secundário, $v_{Sec}(t)$, mostrada na Figura 2.3, calcula-se o valor médio da tensão do secundário $v_{Sec}(t)$ durante meio período de chaveamento, para uma determinada razão cíclica, D , e sob efeito de uma perda de razão cíclica, ΔD :

$$\begin{aligned}
 V_{Out} &= \frac{2}{T} \int_0^{T_s/2} v_{Sec}(t) dt \\
 V_{Out} &= \frac{2}{T_s} \left\{ \int_0^{\Delta D \cdot \frac{T_s}{2}} 0 dt + \int_{\Delta D \cdot \frac{T_s}{2}}^{D \cdot \frac{T_s}{2}} v_{Sec,(D-\Delta D)} dt + \int_{D \cdot \frac{T_s}{2}}^{T_s/2} v_{Sec,(1-D)} dt \right\} \\
 V_{Out} &= \frac{2}{T_s} \left\{ \int_{\Delta D \cdot \frac{T_s}{2}}^{D \cdot \frac{T_s}{2}} \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} (nV_{In} - V_{Out}) \right) dt + \int_{D \cdot \frac{T_s}{2}}^{T_s/2} \left(\frac{n^2 L_R}{L + n^2 L_R} (V_{Out}) \right) dt \right\} \\
 V_{Out} &= (D - \Delta D) \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} (nV_{In} - V_{Out}) \right) + (1 - D) \left(\frac{n^2 L_R}{L + n^2 L_R} (V_{Out}) \right) \\
 V_{Out} \left(1 - \frac{n^2 L_R}{L + n^2 L_R} \right) &= D \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} nV_{In} \right) - \Delta D \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} (nV_{In} - V_{Out}) \right) \quad (3.1)
 \end{aligned}$$

A partir da Equação (3.1), pode-se isolar a variável da razão cíclica de regime permanente, D .

$$D = \frac{V_{Out}}{nV_{In}} + \Delta D \left(1 + \frac{n^2 L_R}{L} \frac{V_{Out}}{nV_{In}} \right)$$

de outra forma:

$$D = \frac{V_{Out}}{nV_{In}} \left(1 + \Delta D \frac{n^2 L_R}{L} \right) + \Delta D \quad (3.2)$$

Como discutido anteriormente, a Equação (3.2) demonstra que a razão cíclica a ser aplicada ao conversor, é função não apenas das tensões de entrada e saída, mas também das indutâncias L_R e L , e da perda de razão cíclica ΔD .

3.2.2 Equação da Perda de Razão Cíclica de Controle do Conversor ZVS-PSM-FB

O intervalo de perda de razão cíclica em regime permanente pode ser determinado pelos valores de I_1 e I_3 , mostrados na Figura 2.4, dada pela equação abaixo:

$$\Delta D = \frac{I_1 + I_3}{\frac{nV_{In}}{n^2 L_R} \frac{T_S}{2}} \quad (3.3)$$

Onde I_1 e I_3 são as correntes instantâneas nos instantes $\Delta DT_S/2$ e 0 respectivamente, e estas podem ser derivadas através da geometria da forma de onda da corrente no primário em regime permanente. Para derivar a equação de I_3 , tem-se que no instante $\Delta DT_S/2$ as correntes de L_R e L são iguais, então:

$$i_L \left(\Delta D \frac{T_S}{2} \right) = \frac{1}{n} i_{LR} \left(\Delta D \frac{T_S}{2} \right) = I_1$$

$$I_3 - \frac{V_{Out}}{L} \Delta D \frac{T_S}{2} = \left(-I_3 n + \frac{V_{In}}{L_R} \Delta D \frac{T_S}{2} \right) \frac{1}{n}$$

isolando I_3 , tem-se;

$$I_3 = \frac{\Delta D \cdot T_S}{4} \left(\frac{V_{Out}}{L} + \frac{n \cdot V_{In}}{n^2 L_R} \right) \quad (3.4)$$

e I_1 pode ser derivado desta última equação, substituindo I_3 da equação (3.4) em (3.3):

$$I_1 = \frac{\Delta D \cdot T_S}{4} \left(\frac{n \cdot V_{In}}{n^2 L_R} - \frac{V_{Out}}{L} \right) \quad (3.5)$$

Desta mesma maneira pode-se derivar uma equação para o pico de corrente, I_2 , considerando que I_3 é resultado do decréscimo de corrente durante o intervalo de $(1-D) \frac{T_S}{2}$:

$$I_3 = I_2 - \frac{V_{Out}}{L + n^2 L_R} (1-D) \frac{T_s}{2}$$

$$I_2 = \frac{\Delta D}{4} \left(\frac{V_{Out}}{L} + \frac{nV_{In}}{n^2 L_R} \right) + \frac{V_{Out}}{L + n^2 L_R} (1-D) \frac{T_s}{2} \quad (3.6)$$

Porém, se substituirmos as equações de I_1 e I_3 na equação de ΔD , não será possível obter uma equação para ΔD . Logo, a derivação de uma equação analítica para o intervalo de perda de razão cíclica em regime permanente, ΔD , deverá ser realizada de outra forma.

Considerando que toda a corrente média do indutor de saída durante meio-período de chaveamento seja fornecida à carga R , produzindo uma tensão de saída V_{Out} :

$$\langle i_{L_{Out}} \rangle_{T_s/2} = \frac{V_{Out}}{R} \quad (3.7)$$

Através da forma de onda do indutor de saída, pode-se calcular a corrente média do indutor de saída como:

$$\langle i_{L_{Out}} \rangle_{T_s/2} = \int_t^{t+T_s/2} i_{L_{Out}}(t) dt$$

$$\langle i_{L_{Out}} \rangle_{T_s/2} = \frac{2}{T_s} \left[\frac{I_3 + I_1}{2} \Delta D \frac{T_s}{2} + \frac{I_1 + I_2}{2} (D - \Delta D) \frac{T_s}{2} + \frac{I_2 + I_3}{2} (1-D) \frac{T_s}{2} \right]$$

$$\langle i_{L_{Out}} \rangle_{T_s/2} = \frac{D}{2} I_1 + \left(\frac{1}{2} - \frac{\Delta D}{2} \right) I_2 + \left(\frac{1}{2} + \frac{\Delta D}{2} - \frac{D}{2} \right) I_3 \quad (3.8)$$

Substituindo a equação (3.2) da razão cíclica em regime permanente e as equações (3.4), (3.5) e (3.6) dos valores instantâneos da corrente de saída em regime permanente na equação (3.8) da corrente média acima, e depois substituindo o resultado na equação (3.7) encontra-se uma equação para determinação da perda de razão cíclica.

Do Apêndice A, onde se demonstra a dedução da equação para a perda de razão cíclica em regime permanente, obtém-se a seguinte expressão:

$$a\Delta D^2 + b\Delta D + c = 0 \quad (3.9)$$

Onde os coeficientes da equação são dados por:

$$a = \frac{n^2 L_R}{L} \left(1 + \frac{V_{Out}}{nV_{In}} \frac{n^2 L_R}{L} \right) \quad (3.10)$$

$$b = 1 + \frac{n^2 L_R}{L} \left(2 \frac{V_{Out}}{nV_{In}} - 1 \right) - \frac{nV_{In}}{V_{Out}} \left(\frac{L}{n^2 L_R} + 1 \right) \quad (3.11)$$

$$c = \frac{V_{Out}}{nV_{In}} + \frac{4}{T_S} \frac{(L + n^2 L_R)}{R} - 1 \quad (3.12)$$

A solução de interesse da equação (3.9) é a raiz de subtração, pois esta consegue mapear corretamente um acréscimo do intervalo de perda de razão cíclica devido a um acréscimo da corrente de carga, [15]. De outra forma, a raiz da subtração permite a aproximação a zero do intervalo de perda de razão cíclica com o decréscimo da carga do conversor.

3.2.3 Característica de Saída do Conversor ZVS-PSM-FB

Na Figura 3.1 são apresentadas a razão cíclica de controle em função da corrente de carga, para os parâmetros de projeto do Capítulo 2 e rerepresentados na Tabela 2.1. Também nesta figura estão os resultados de simulação do conversor para diferentes valores da corrente de carga a fim de confrontar com os valores obtidos das equações (3.2) e (3.9).

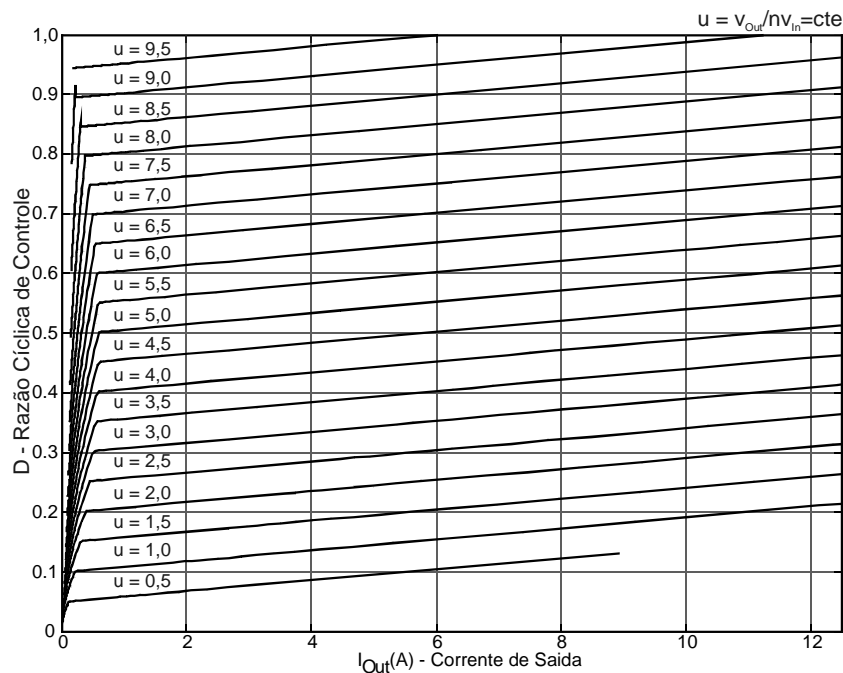


Figura 3.1 - Característica de Saída do Conversor ZVS-PSM-FB.

Da Figura 3.1 verificam-se as previsões das equações (3.2) e (3.9), no qual haveria um aumento da razão cíclica de controle, com o aumento da carga, para compensar o aumento da perda de razão cíclica no qual o conversor iria operar.

3.3 Comentários sobre os modelos de pequenos sinais do conversor ZVS-PSM-FB já apresentados na literatura

Algum esforço já foi dedicado à modelagem dinâmica do conversor CC-CC ZVS-PSM-FB [14] e [15]. Em [14] é realizado o desenvolvimento de um modelo de pequenos-sinais do conversor ZVS-PSM-FB tomando como base o modelo de pequenos-sinais do conversor *buck*. Em [15], é realizada uma análise mais completa do conversor ZVS-PSM-FB, de forma que o modelo derivado neste artigo baseia-se somente na característica de resposta do próprio conversor. Resultados experimentais da resposta em frequência do conversor demonstram uma boa correspondência entre o modelo e a prática, porém o modelo é complexo e descrito na forma de diagrama de blocos.

3.3.1 Modelo de pequenos sinais apresentado em [14]

Em [14], o modelo do conversor ZVS-PSM-FB desenvolvido utiliza-se do fato deste ser derivado do conversor *buck*; e com o modelo de pequenos-sinais do conversor *buck* já estabelecido na literatura, é feito um ajuste de variáveis para modelar o conversor ZVS-PSM-FB. Neste caso, a variável da razão cíclica do modelo de pequenos-sinais do conversor *buck*, d , é substituída pela variável “razão cíclica eficaz” do conversor ZVS-PSM-FB, d_{eff} , vista pelo filtro de saída, definida como a diferença entre a razão cíclica de controle e a perda de razão cíclica Δd do conversor.

A partir da substituição da variável de razão cíclica, é feita uma análise das contribuições que as perturbações das variáveis dinâmicas do conversor (corrente do indutor de saída, i_L , e tensão de entrada, v_m) terão sobre a razão cíclica eficaz do conversor no secundário. Estes efeitos são somados à variável de pequenos-sinais da razão cíclica a fim de se obter o modelo de pequenos-sinais do conversor ZVS-PSM-FB.

Estas contribuições são modeladas como equivalências lineares entre uma variável perturbada do conversor e a razão cíclica eficaz de pequenos-sinais através da geometria das formas de ondas em regime permanente e perturbada das correntes do primário, ou do indutor ressonante, e do indutor de saída durante o intervalo de perda de razão cíclica.

Aplicando-se uma perturbação positiva de corrente na corrente do indutor de saída, a razão cíclica eficaz do secundário é diminuída por uma quantidade proporcional à amplitude da perturbação da corrente do indutor de saída, porque com a perturbação positiva de corrente, o intervalo de perda de razão cíclica também aumenta devido ao aumento dos limites de corrente no qual a corrente do primário tem que excursionar.

A mesma análise é feita para uma perturbação positiva na tensão de entrada, na qual resulta num aumento da razão cíclica eficaz, pois durante o intervalo de perda de razão cíclica, a inclinação da corrente do primário é aumentada pelo valor da perturbação, fazendo com que o intervalo de perda de razão cíclica seja diminuído por um valor proporcional à amplitude da perturbação na tensão de entrada.

A variável da perturbação da razão cíclica eficaz é então substituída pelas alterações totais provocadas pelas perturbações nas variáveis do conversor mais a perturbação da razão cíclica de controle. Desta forma, é possível derivar as funções de transferência necessárias para a caracterização do conversor ZVS-PSM-FB.

Os resultados obtidos pela simulação da resposta em frequência das funções de transferências são então confrontados com medidas experimentais onde são mostrados resultados semelhantes entre os modelos matemáticos e as medidas.

Apesar de os resultados obtidos serem muito parecidos com os obtidos na prática, para os parâmetros de projeto apresentados no artigo, o modelo derivado em [14] não apresenta uma derivação matemática adequada ao conversor ZVS-PSM-FB.

Ao utilizar como base para o desenvolvimento do modelo do conversor ZVS-PSM-FB o modelo de pequenos sinais do conversor *buck*, limita-se o comportamento do conversor ZVS-PSM-FB ao do conversor *buck* adicionando apenas uma adequação na variável da razão cíclica do modelo. Outro fator limitante do modelo apresentado por [14] foi a não inclusão do efeito que uma perturbação na tensão de saída do conversor teria sobre a razão cíclica eficaz do conversor ZVS-PSM-FB.

3.3.2 Modelo de pequenos sinais apresentado em [15]

Em [15], uma abordagem mais geral para derivação de um modelo para o conversor ZVS-PSM-FB é realizada. Primeiramente é realizada uma análise da característica de saída do conversor em regime permanente de onde são derivadas as equações da razão cíclica de controle e da perda de razão cíclica.

Para a modelagem de pequenos-sinais, o autor divide a resposta do conversor em duas partes: a resposta natural do conversor e a resposta forçada. A resposta natural do conversor é o comportamento dinâmico do sistema perturbado retornando à operação de regime. Neste caso, a variável de interesse é a corrente do indutor de saída, i_L , no qual apresenta uma resposta natural similar à sistemas amostrados. Ou seja, a resposta natural de pequenos sinais

da corrente do indutor de saída permanece constante durante meio período de chaveamento e depois sua magnitude diminui por uma relação constante durante o intervalo perturbado da perda de razão cíclica permanecendo constante durante o próximo meio período de chaveamento do conversor.

A resposta forçada do conversor refere-se à dinâmica do sistema devido a perturbações externas, tais como as tensões de entrada v_{In} e saída v_{Out} e a razão cíclica de controle d . A seguir são encontradas funções que demonstram o efeito das perturbações externas sobre o intervalo de perda de razão cíclica e estas funções são então incluídas na análise a fim de se obter a resposta completa a perturbações do conversor. Estas funções são, também, derivadas da geometria das formas de onda perturbada e de regime permanente das correntes do primário e do indutor de filtro, de forma semelhante mostrado nas Figuras 3.11, 3.12, 3.13 e 3.14.

Juntando as funções de perturbação derivadas no procedimento de cálculo das amplitudes da corrente de saída do conversor para os períodos subseqüentes às perturbações, chega-se a um conjunto de equações que demonstram o comportamento da corrente do indutor de saída para o k -ésimo meio período de chaveamento adicionado das perturbações dos parâmetros de saída i_L e entrada v_{Out} , v_{In} e d .

Feito isso, é calculada a resposta média de pequenos sinais da corrente do indutor de saída no k -ésimo meio período de chaveamento, resultando numa equação discreta no qual resultará no modelo de pequenos sinais do conversor ZVS-PSM-FB. A partir desta equação um modelo misto discreto e contínuo é obtido, relacionando as perturbações nas variáveis de entrada v_{Out} , v_{In} e d com a variável de saída i_L . Para completar o modelo, é inserido à saída da equação a função de transferência contínua tensão de saída para corrente de saída, $v_{Out}(s)/i_L(s)$.

Este modelo também foi confrontado com resultados experimentais de resposta em frequência resultando em bons resultados. Porém verificou-se que o ganho cc da função de transferência controle-saída não é precisa, o que será demonstrado aqui no capítulo 4.

3.4 Derivação do Modelo de Pequenos Sinais do Conversor CC-CC ZVS-PSM-FB.

A configuração em ponte completa no primário, o acionamento em deslocamento de fase e o chaveamento em zero de tensão das chaves dificulta a obtenção de equações que modelam o comportamento dinâmico do conversor.

Para contornar este problema, o circuito ponte completa e a operação em deslocamento de fase são substituídos por uma fonte equivalente que representa a tensão e a corrente do primário do transformador isolador, ou seja, a tensão v_{AB} e a corrente i_{LR} .

Como nem a tensão v_{AB} aplicada ao primário nem a corrente i_{LR} representam diretamente a forma de onda de tensão e corrente que entra no filtro de saída do conversor, estas serão substituídas pela tensão no secundário após o retificador, v_{Sec} , e pela corrente do indutor de filtro, i_L , que são as variáveis que são aplicadas diretamente na entrada do filtro LC do conversor.

As formas de onda da tensão do secundário, v_{Sec} , e da corrente no indutor de filtro i_L são uma imagem do comportamento de operação do conversor no primário, no qual estão inseridos os efeitos da aplicação da razão cíclica de controle e da perda de razão cíclica, e conhecendo as etapas de operação do conversor pode-se derivar as equações dinâmicas do conversor.

A partir das etapas de operação do conversor, mostradas no Capítulo 2, pode-se iniciar o processo de obtenção das equações do conversor, primeiramente, desprezando as etapas de chaveamento e ressonância por apresentarem um intervalo de operação pequeno o suficiente ($< 1\%$ do período de chaveamento) para que não influenciem na dinâmica do conversor. Dito isto, as etapas 1, 3, 6 e 7 serão mantidas visto que estas descrevem mais significativamente o comportamento das formas de onda do conversor.

Na Figura 3.9, são mostradas as formas de onda resultantes da tensão v_{Sec} e da corrente i_L , que ficaram reduzidas a quatro etapas no qual descrevem muito aproximadamente a operação do conversor após o retificador.

Simplificando o circuito do conversor, tem-se a representação mostrada na Figura 3.2, no qual a fonte de tensão de entrada é a tensão do secundário v_{Sec} . A partir desta representação, pode-se separá-la em três etapas da operação, Figura 3.3, para realizar o equacionamento das mesmas para obtenção da equação dinâmica do conversor.

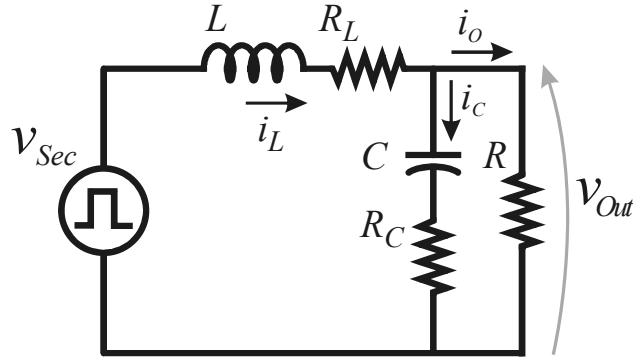


Figura 3.2 - Circuito equivalente do conversor utilizado para obtenção das equações dinâmicas do conversor CC-CC ZVS-PSM-FB.

Da análise anterior das etapas no Capítulo 2, representados pelos circuitos da Figura 3.3, as tensões v_{Sec} para cada etapa são, para a etapa 1:

$$v_{Sec}(t) = v_{Sec,(D-\Delta D)T_s/2} = \frac{L}{L+n^2L_R}nv_{In}(t) + \frac{n^2L_R}{L+n^2L_R}v_{Out}(t) \quad (3.13)$$

durante o intervalo $(D - \Delta D)T_s/2$,

$$v_{Sec}(t) = v_{Sec,(1-D)T_s/2} = \frac{n^2L_R}{L+n^2L_R}v_{Out}(t) \quad (3.14)$$

para a etapa 3 durante o intervalo $(1-D)T_s/2$, e:

$$v_{Sec}(t) = v_{Sec,\Delta DT_s/2} = 0 \quad (3.15)$$

para as etapas 6 e 7 durante o intervalo $\Delta D.T_s/2$.

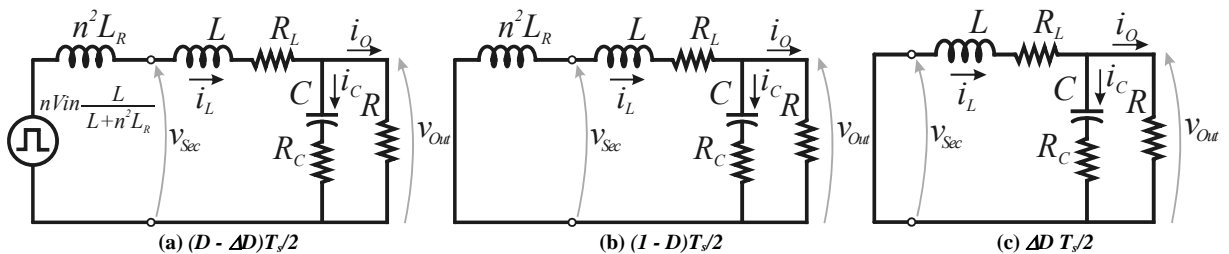


Figura 3.3 - Etapas relevantes da operação do conversor CC-CC ZVS-PSM-FB de acordo com a Figura 3.2.

Durante o intervalo $(D - \Delta D)T_s/2$ o circuito resultante do conversor é mostrado na Figura 3.3(a). A tensão no indutor de filtro $v_L(t)$, a corrente do capacitor $i_C(t)$ e a corrente de entrada do conversor $i_{In}(t)$ são dadas pelas seguintes equações:

$$v_L(t) = \frac{L}{L + n^2 L_R} n v_{In}(t) + \frac{n^2 L_R}{L + n^2 L_R} v_{Out}(t) - v_{Out}(t) - R_L i_L(t) \quad (3.16)$$

$$i_C(t) = i_L(t) - \frac{v_{Out}(t)}{R} \quad (3.17)$$

$$i_{In}(t) = i_L(t) \quad (3.18)$$

Durante o segundo intervalo $(1-D)T_s/2$ o circuito resultante do conversor é mostrado na Figura 3.3(b). A análise deste circuito mostra que a tensão no indutor de filtro a corrente do capacitor e a corrente de entrada do conversor são dadas pelas seguintes equações:

$$v_L(t) = \frac{n^2 L_R}{L + n^2 L_R} v_{Out}(t) - v_{Out}(t) - R_L i_L(t) \quad (3.19)$$

$$i_C(t) = i_L(t) - \frac{v_{Out}(t)}{R} \quad (3.20)$$

$$i_{In}(t) = i_L(t) \quad (3.21)$$

E para as etapas 6 e 7, representadas pelo intervalo $\Delta DT_s/2$, o circuito resultante do conversor é mostrado na Figura 3.3(c), onde da análise deste circuito se obtém que a tensão no indutor de filtro a corrente do capacitor e a corrente de entrada do conversor são dadas pelas seguintes equações:

$$v_L(t) = -v_{Out}(t) - R_L i_L(t) \quad (3.22)$$

$$i_C(t) = i_L(t) - \frac{v_{Out}(t)}{R} \quad (3.23)$$

$$i_{In}(t) = 0 \quad (3.24)$$

A partir das equações que definem o comportamento da tensão no indutor de filtro $v_L(t)$, a corrente do capacitor $i_C(t)$ e a corrente de entrada do conversor $i_{In}(t)$ durante meio período de chaveamento, é realizada a média destas equações durante meio período de chaveamento a fim de se obter o comportamento médio das variáveis do conversor.

Aplicando a aproximação pela media da forma de onda da tensão do indutor de filtro $v_L(t)$, resulta em:

$$\begin{aligned} \langle v_L(t) \rangle_{T_s/2} = & \left(\langle d(t) \rangle_{T_s/2} - \langle \Delta d(t) \rangle_{T_s/2} \right) \left[\frac{L}{L + n^2 L_R} n \langle v_{In}(t) \rangle_{T_s/2} + \frac{n^2 L_R}{L + n^2 L_R} \langle v_{Out}(t) \rangle_{T_s/2} - \langle v_{Out}(t) \rangle_{T_s/2} - R_L \langle i_L(t) \rangle_{T_s/2} \right] + \\ & + \left(1 - \langle d(t) \rangle_{T_s/2} \right) \left[\frac{n^2 L_R}{L + n^2 L_R} \langle v_{Out}(t) \rangle_{T_s/2} - R_L \langle i_L(t) \rangle_{T_s/2} - \langle v_{Out}(t) \rangle_{T_s/2} \right] + \langle \Delta d(t) \rangle_{T_s/2} \left[-R_L \langle i_L(t) \rangle_{T_s/2} - \langle v_{Out}(t) \rangle_{T_s/2} \right] \end{aligned} \quad (3.25)$$

Rearranjando a equação (3.25), encontra-se a função média da corrente do indutor de filtro como:

$$L \frac{d \langle i_L(t) \rangle_{T_{s/2}}}{dt} = \left(\langle d(t) \rangle_{T_{s/2}} - \langle \Delta d(t) \rangle_{T_{s/2}} \right) \left[Leq1 \cdot n \langle v_{in}(t) \rangle_{T_{s/2}} + Leq2 \langle v_{out}(t) \rangle_{T_{s/2}} \right] + \left(1 - \langle \Delta d(t) \rangle_{T_{s/2}} \right) \left[Leq2 \langle v_{out}(t) \rangle_{T_{s/2}} \right] - R_L \langle i_L(t) \rangle_{T_{s/2}} - \langle v_{out}(t) \rangle_{T_{s/2}} \quad (3.26)$$

onde:

$$Leq1 = \frac{L}{L + n^2 L_R} \quad e \quad Leq2 = \frac{n^2 L_R}{L + n^2 L_R}$$

Aplicando o mesmo procedimento acima para a corrente do capacitor de saída $i_C(t)$ e para a corrente de entrada do conversor $i_{in}(t)$, a equação da corrente média do capacitor de saída resulta:

$$C \frac{d \langle v_C(t) \rangle_{T_{s/2}}}{dt} = \langle i_L(t) \rangle_{T_{s/2}} - \frac{\langle v_{out}(t) \rangle_{T_{s/2}}}{R} \quad (3.27)$$

A equação da corrente média de entrada do conversor resulta em:

$$\langle i_{in}(t) \rangle_{T_{s/2}} = \left(\langle d(t) \rangle_{T_{s/2}} - \langle \Delta d(t) \rangle_{T_{s/2}} \right) \cdot \langle i_L(t) \rangle_{T_{s/2}} \quad (3.28)$$

Equações (3.26), (3.27) e (3.28) formam um conjunto de equações diferenciais não-lineares, e portanto o próximo passo é perturbar e linearizar as equações para construir o modelo *ca* de pequenos-sinais do conversor.

Admite-se que as variáveis de entrada e as equações médias podem ser expressar por um valor quiescente mais uma pequena variação *ca*, tais como:

$$\begin{aligned} \langle i_L(t) \rangle_{T_{s/2}} &= I_L + \hat{i}_L(t) \\ \langle v_{out}(t) \rangle_{T_{s/2}} &= V_{out} + \hat{v}_{out}(t) \\ \langle v_C(t) \rangle_{T_{s/2}} &= V_C + \hat{v}_C(t) \\ \langle v_{in}(t) \rangle_{T_{s/2}} &= V_{in} + \hat{v}_{in}(t) \\ \langle i_{in}(t) \rangle_{T_{s/2}} &= I_{in} + \hat{i}_{in}(t) \\ \langle d(t) \rangle_{T_{s/2}} &= D + \hat{d}(t) \\ \langle \Delta d(t) \rangle_{T_{s/2}} &= \Delta D + \Delta \hat{d}(t) \end{aligned} \quad (3.29)$$

Substituindo as equações (3.29) na equação (3.26) da corrente do indutor de saída, resulta na equação média de grandes-sinais da corrente de saída do conversor:

$$L \frac{d(I_L + \hat{i}_L(t))}{dt} = (D + \hat{d}(t)) [Leq1(nV_{in} + n\hat{v}_{in}(t))] - Leq1(V_{out} + \hat{v}_{out}(t)) - (\Delta D + \Delta \hat{d}(t)) [Leq1(nV_{in} + n\hat{v}_{in}(t)) + Leq2(V_{out} + \hat{v}_{out}(t))] - R_L(I_L + \hat{i}_L(t)) \quad (3.30)$$

Multiplicando e rearranjando os termos, obtém-se:

$$L \frac{d(I_L + \hat{i}_L(t))}{dt} = Leq1.D.nV_{in} - Leq1.\Delta D.nV_{in} - Leq2.\Delta D.V_{out} - Leq1.V_{out} - R_L I_L + Leq1.D.n\hat{v}_{in} + Leq1.nV_{in}.\hat{d} - Leq1.\Delta D.n\hat{v}_{in} - Leq2.\Delta D.\hat{v}_{out} - Leq1.nV_{in}.\Delta \hat{d} - Leq2.V_{out}.\Delta \hat{d} - Leq1.\hat{v}_{out} - R_L \hat{i}_L(t) + Leq1.\hat{d}.n\hat{v}_{in} - Leq1.\Delta \hat{d}.n\hat{v}_{in} - Leq2.\Delta \hat{d}.\hat{v}_{out} \quad (3.31)$$

onde os termos da primeira linha após a igualdade são os termos CC; nas duas próximas linhas, estão os termos CA de 1ª ordem nos quais contém uma variável CA multiplicando uma constante CC sendo estes funções lineares das variações CA; e a última linha, onde estão os termos CA de 2ª ordem que normalmente são produtos de variáveis CA, portanto não-lineares e normalmente desconsiderados.

Com as equações (3.2) e (D.1) da razão cíclica D , e (3.9) da perda de razão cíclica ΔD , da operação em regime permanente do conversor, linha dos termos CC torna-se a zero. Devido à suposição de pequenos-sinais adotada, os termos de 2ª ordem são muito menores em amplitude que os termos de 1ª ordem, e portanto a quarta linha da equação (3.31) é desprezada.

Desenvolvendo e reagrupando a equação (3.31) resultante, obtém-se:

$$(L + n^2 L_R) \frac{d(\hat{i}_L(t))}{dt} = nV_{in}.\hat{d} + (D - \Delta D).n\hat{v}_{in} - \left(\frac{n^2 L_R}{L}.\Delta D + 1 \right) \hat{v}_{out} - \left(nV_{in} + \frac{n^2 L_R}{L} V_{out} \right) \Delta \hat{d} - R_L \hat{i}_L(t) \quad (3.32)$$

Aplicando as substituições das variáveis perturbadas, equações, e as definições de termos cc e termos ca de 1ª e 2ª ordem nas equações da tensão do capacitor $v_C(t)$, (3.27), e da corrente de entrada $i_{in}(t)$, (3.28), obtém-se então para a tensão do capacitor de saída:

$$C \frac{d}{dt} (V_C + \hat{v}_C(t)) = I_L + \hat{i}_L(t) - \frac{V_{out} + \hat{v}_{out}(t)}{R} \quad (3.33)$$

Os termos CC satisfazem à equação;

$$0 = I_L - \frac{V_{out}}{R} \quad (3.34)$$

Resultando na equação linearizada da corrente de saída:

$$C \frac{d}{dt} \hat{v}_{Out} = \hat{i}_L - \frac{\hat{v}_{Out}}{R} \quad (3.35)$$

Para a corrente de entrada, da equação (3.28) temos:

$$I_{in} + \hat{i}_{in}(t) = \left[(D + \hat{d}(t)) - (\Delta D + \Delta \hat{d}(t)) \right] \cdot (I_L + \hat{i}_L(t)) \quad (3.36)$$

Resultando na equação linearizada da corrente de entrada do conversor:

$$\hat{i}_{in} = (D - \Delta D) \hat{i}_L + I_L \hat{d} - I_L \Delta \hat{d} \quad (3.37)$$

Com as equações de pequenos-sinais, (3.32), (3.35) e (3.37), é possível construir o modelo CA médio de pequenos-sinais do conversor ZVS-PSM-FB com a finalidade de obter suas funções de transferência necessárias para caracterização dinâmica do conversor. Da equação (3.37), obtem-se o seguinte circuito equivalente:

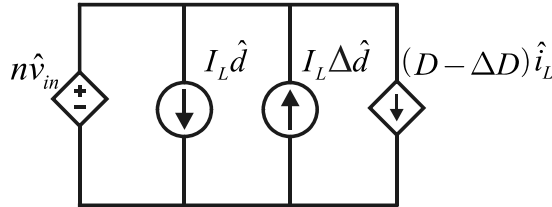


Figura 3.4 – Circuito equivalente de pequenos sinais da equação (3.37).

O estágio de saída é representado pela equação (3.35), e seu circuito equivalente é representado na figura abaixo.

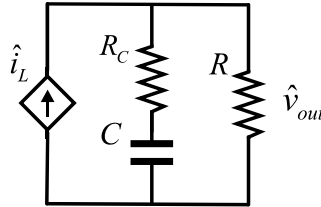


Figura 3.5 – Circuito equivalente de pequenos sinais da equação (3.35).

Para a equação (3.32), o circuito equivalente é representado abaixo.

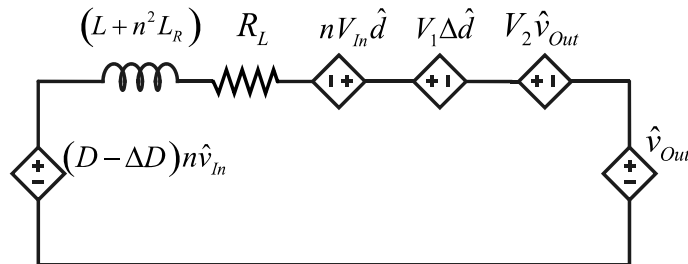


Figura 3.6 – Circuito equivalente de pequenos sinais da equação (3.32).

onde:

$$V_1 = nV_{in} \left(1 + \frac{n^2 L_R}{L} \frac{V_{Out}}{nV_{in}} \right) \quad \text{e} \quad V_2 = \frac{n^2 L_R}{L} \Delta D \quad (3.38)$$

A partir das representações das equações pelos respectivos circuitos equivalentes, estes podem ser agrupados a fim de se obter um único circuito que represente as equações do conversor. Isto é feito na Figura 3.7.

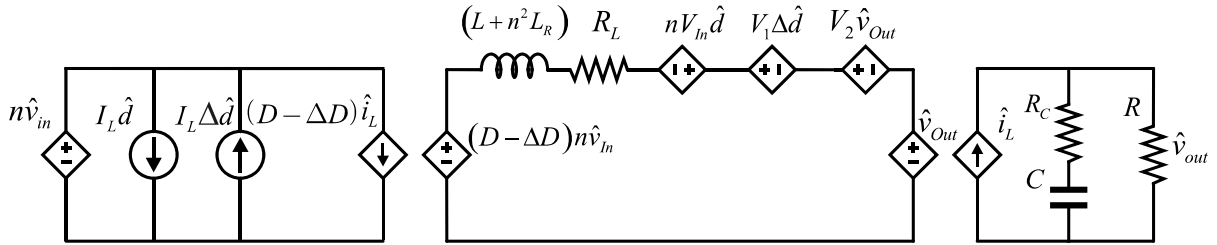


Figura 3.7 - Circuito Equivalente de pequenos sinais do conversor ZVS-PSM-FB.

Rearranjando os termos, e substituindo as fontes dependentes por transformadores ideais, resulta na Figura 3.8 que representa parcialmente o modelo de pequenos sinais do conversor.

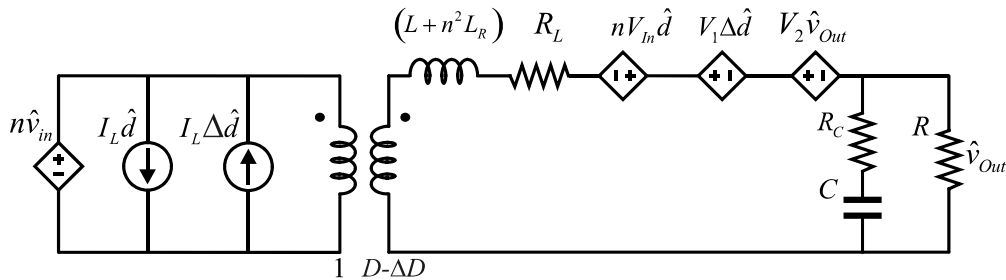


Figura 3.8 - Circuito Equivalente de pequenos sinais do conversor ZVS-PSM-FB.

Deste circuito equivalente de pequenos sinais do conversor ainda não é possível derivar as funções de transferência que caracterizam o comportamento dinâmico do conversor. Esta impossibilidade é devida ao termo de pequenas perturbações da perda de razão cíclica, $\Delta\hat{d}$, que não é um termo de interesse como variável das funções de transferências, porém está ligado diretamente às variáveis que caracterizam a operação e dinâmica do conversor.

Para contornar esta impossibilidade, serão derivadas equivalências entre as perturbações das variáveis: tensões de entrada e saída \hat{v}_{in} e \hat{v}_{out} ; corrente do indutor de saída \hat{i}_L ; e razão cíclica de controle aplicado nas chaves do conversor \hat{d} ; que são variáveis de interesse e a variável de perda de razão cíclica $\Delta\hat{d}$, e que permitirão a obtenção das funções de transferência do conversor.

3.5 Equivalência entre a Perturbação da Perda de Razão Cíclica, Δd , e as Perturbações das Variáveis: Corrente do Indutor de Saída, i_L , Tensão de Entrada, v_{In} , Tensão de Saída, v_{Out} , e Razão Cíclica de Controle, d .

Antes de derivar as equações de equivalência entre as perturbações, será feita uma análise em regime permanente do intervalo de perda de razão cíclica. Na Figura 3.9 são mostradas as formas de onda das correntes de saída e do primário, os pulsos de acionamento por deslocamento de fase das chaves do conversor e a tensão do secundário após retificação.

As formas de onda das correntes, $i_L(t)$ e $i_{Lr}(t)/n$, são aproximadamente determinadas pelas amplitudes de regime permanente I_1 , I_2 e I_3 , dadas pelas equações (3.5), (3.6) e (3.4). A partir destas amplitudes e das inclinações das retas das formas de onda das correntes, é possível determinar a equação da perda de razão cíclica em função destas amplitudes.

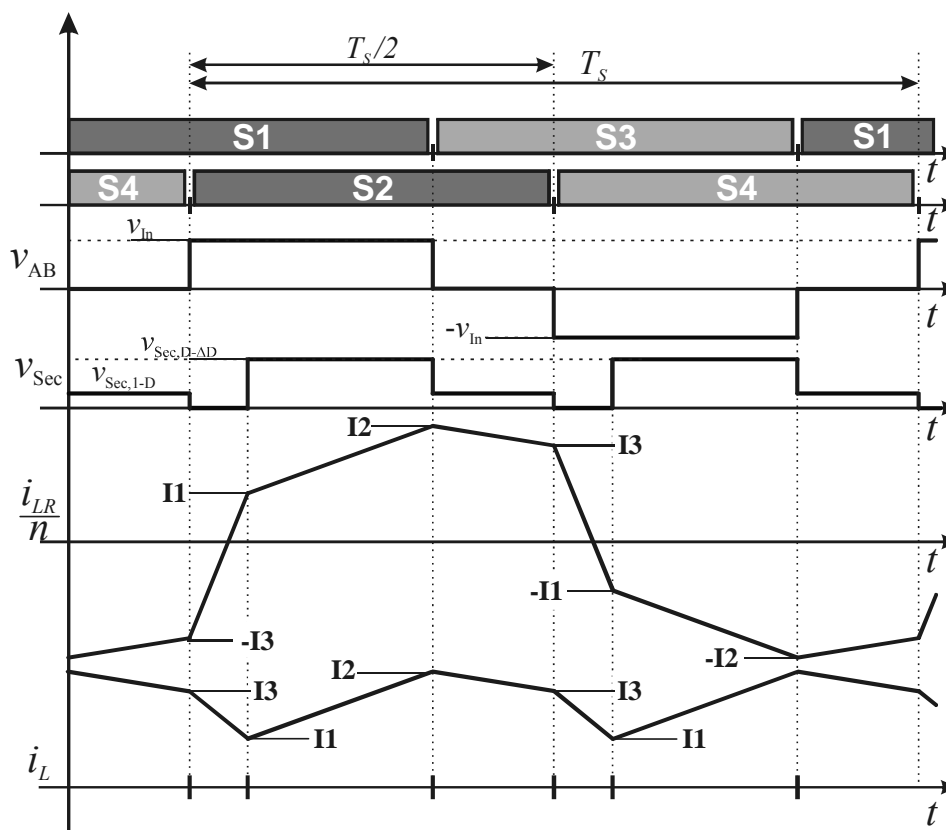


Figura 3.9 - Formas de onda do conversor ZVS-PSM-FB em regime permanente.

Porém, o intervalo de perda de razão cíclica inicia-se na etapa 6 onde a amplitude das correntes é menor que I_3 devido ao fato de que durante as etapas 4 e 5, principalmente, ocorre uma variação acentuada das correntes como mostrado na Figura 3.10.

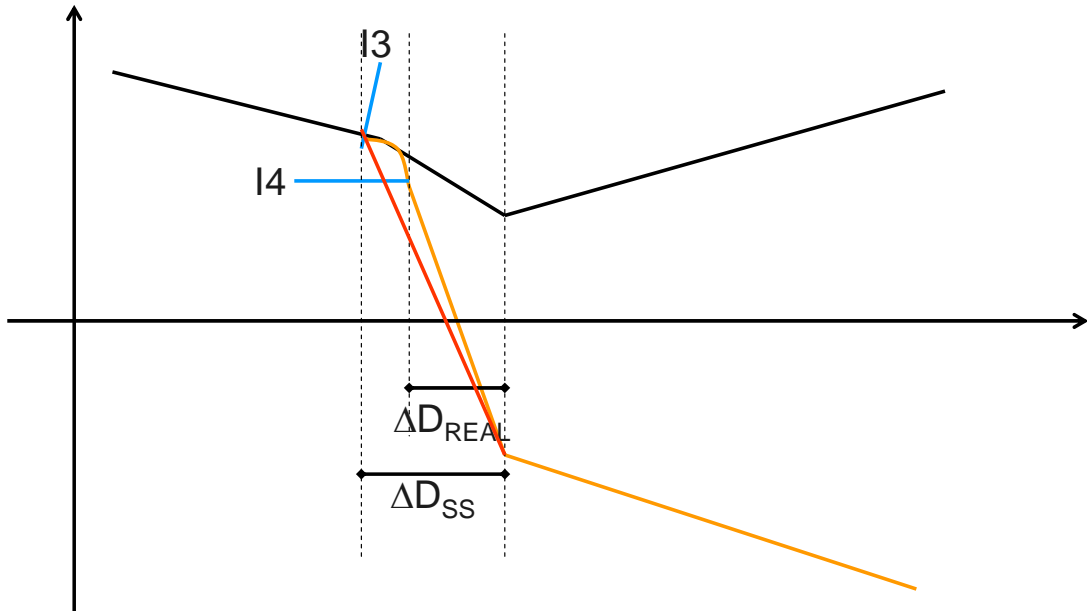


Figura 3.10 - Formas de onda do conversor ZVS-PSM-FB em regime permanente.

Das etapas de operação do conversor deriva-se o valor instantâneo das correntes no início do intervalo de perda de razão cíclica, dados pelas equações abaixo:

$$i_{LR}(t_s) = nI_3 - n[I_3 - I_{3+}] - n[I_{3+} - I_4] \quad \text{e} \quad i_L(t_s) = I_3 - [I_3 - I_{3+}] - \frac{V_{Out}}{L} t_{E5} \quad (3.39)$$

sendo que o intervalo de perda de razão cíclica termina quando a corrente do primário refletida ao secundário iguala-se em valor com a corrente do indutor de saída, sendo a amplitude de ambas I_1/n e I_1 respectivamente.

A equação da perda de razão cíclica pode então ser derivada a partir dos valores das correntes no início do intervalo de perda de razão cíclica e das inclinações das retas das correntes até o instante, $\Delta DT_s/2$, em que as correntes se igualam.

Das equações que regem estas correntes pode-se encontrar que:

$$\begin{aligned} \frac{i_{LR}(t = \Delta DT_s/2)}{n} &= i_L(t = \Delta DT_s/2) \\ \frac{1}{n} \left[nI_3 - n[I_3 - I_{3+}] - n[I_{3+} - I_4] + \frac{V_{In}}{L_R} \Delta DT_s/2 \right] &= \left[I_3 - [I_3 - I_{3+}] - \frac{V_{Out}}{L} t_{E5} \right] - \frac{V_{Out}}{L} \Delta DT_s/2 \quad (3.40) \\ -I_{3+} - I_4 + \frac{V_{Out}}{L} t_{E5} &= - \left(\frac{nV_{In}}{n^2 L_R} + \frac{V_{Out}}{L} \right) \Delta DT_s/2 \end{aligned}$$

Isolando $\Delta DT_s/2$, tem-se que:

$$\Delta DT_s/2 = \frac{\left(I_{3+} - \frac{V_{Out}}{L} t_{E5} + I_4 \right) n^2 L_R}{nV_{In} \left(1 + \frac{n^2 L_R}{L} \frac{V_{Out}}{nV_{In}} \right)} \quad (3.41)$$

A equação (3.41) mostra que o intervalo de perda de razão cíclica é dependente da carga, representado na equação como o nível I_3 , pelo tempo de duração da etapa 5 t_{E5} , pelos valores nominais da tensão de entrada e saída V_{In} e V_{Out} , além dos valores das indutâncias de saída e ressonante, L e L_R .

A partir da equação (3.40) e das equações das correntes dos indutores de saída e ressonante, serão adicionadas perturbações nas variáveis; corrente de saída, i_L , tensão de entrada, v_{In} , tensão de saída, v_{Out} e razão cíclica de controle, d , e se determinará os efeitos destas perturbações no intervalo de perda de razão cíclica do conversor.

A perturbação na perda de razão cíclica do conversor será então definida como a soma dos efeitos de cada uma das quatro perturbações a serem derivadas, ou seja:

$$\Delta \hat{d} = \hat{d}_{iL} + \hat{d}_{vIn} + \hat{d}_{vOut} + \hat{d}_{d\text{Controle}} \tag{3.42}$$

3.5.1 Cálculo da Variação da Perda de Razão Cíclica quando Presente uma Perturbação Positiva \hat{i}_L na Corrente de Saída do Conversor.

Para o cálculo da perturbação da perda de razão cíclica $\Delta \hat{d}$ devido a uma perturbação na corrente de saída do conversor \hat{i}_L , será considerado que a perturbação de corrente ocorreu antes do intervalo de perda de razão cíclica, na forma de um degrau com amplitude $+\hat{i}_L$.

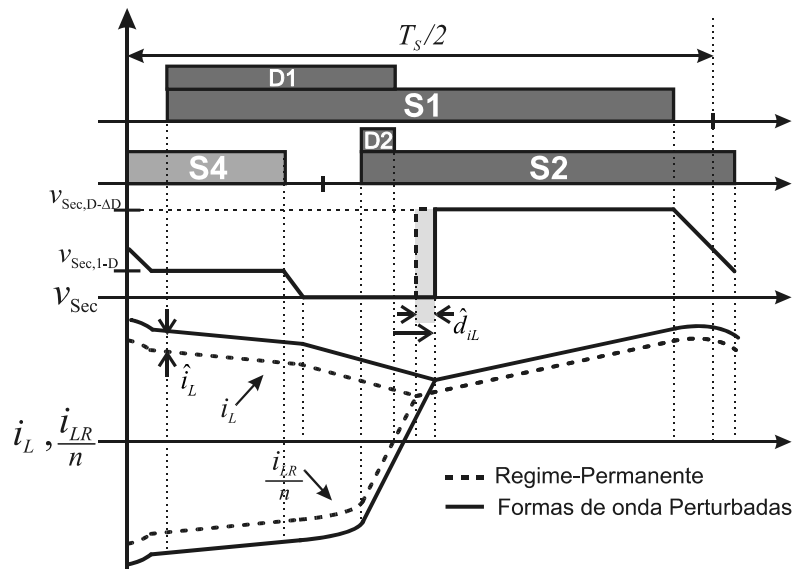


Figura 3.11 – Perturbação i_L nas formas de onda de corrente dos indutores

Como se pode notar da Figura 3.11, uma perturbação positiva na corrente de saída do conversor fará com que o intervalo de perda de razão cíclica aumente de forma proporcional à determinada quantidade. Isto é devido ao aumento da distância entre os pontos de corrente, e

com as correntes do indutor ressonante e de saída mantendo as mesmas inclinações, resulta o aumento do intervalo até que as duas correntes se igualem.

Se um distúrbio positivo na corrente de saída \hat{i}_L ocorrer antes de t_3 , no instante t_5 no início do intervalo de perda de razão cíclica, as correntes nos indutores L e L_R serão dadas por:

$$\begin{aligned} i_L(t_5) &= (I_3 + \hat{i}_L) - \left[(I_3 + \hat{i}_L) - (I_{3+} + \hat{i}_L \cos(\omega_4 t_{E4})) \right] - \frac{V_{Out}}{L} t_{E5} \\ i_L(t_5) &= I_3 - (I_3 - I_{3+}) - \frac{V_{Out}}{L} t_{E5} + \hat{i}_L \cos(\omega_4 t_{E4}) \end{aligned} \quad (3.43)$$

e

$$\begin{aligned} i_{LR}(t_5) &= n(I_3 + \hat{i}_L) - n \left[(I_3 + \hat{i}_L) - (I_{3+} + \hat{i}_L \cos(\omega_4 t_{E4})) \right] - \\ &\quad - n \left[(I_{3+} + \hat{i}_L \cos(\omega_4 t_{E4})) - (I_4 + \hat{i}_L \cos(\omega_4 t_{E4}) \cos(\omega_5 t_{E5})) \right] \\ i_{LR}(t_5) &= nI_3 - n(I_3 - I_{3+}) - n(I_{3+} - I_4) + n\hat{i}_L \cos(\omega_4 t_{E4}) \cos(\omega_5 t_{E5}) \end{aligned} \quad (3.44)$$

Esta perturbação ocasiona um pequeno aumento no intervalo de perda de razão cíclica representado por $\Delta \hat{d}_{iL} \frac{T_s}{2}$. No instante $\Delta D \frac{T_s}{2} + \Delta \hat{d}_{iL} \frac{T_s}{2}$, teremos a igualdade entre as correntes.

$$\begin{aligned} \frac{i_{LR} \left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{iL} \frac{T_s}{2} \right)}{n} &= i_L \left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{iL} \frac{T_s}{2} \right) \\ &- \left\{ I_3 - (I_3 - I_{3+}) - (I_{3+} - I_4) + \hat{i}_L \cos(\omega_4 t_{E4}) \cos(\omega_5 t_{E5}) \right\} + \frac{V_{In}}{nL_R} \left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{iL} \frac{T_s}{2} \right) = \\ &= I_3 - (I_3 - I_{3+}) - \frac{V_{Out}}{L} t_{E5} + \hat{i}_L \cos(\omega_4 t_{E4}) - \frac{V_{Out}}{L} \left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{iL} \frac{T_s}{2} \right) \end{aligned} \quad (3.45)$$

Desenvolvendo a equação (3.45), tem-se:

$$-\left(I_{3+} - \frac{V_{Out}}{L} t_{E5} + I_4 \right) + \left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{iL} \frac{T_s}{2} \right) \left(\frac{V_{In}}{nL_R} + \frac{V_{Out}}{L} \right) = (1 + \cos(\omega_5 t_{E5})) \cos(\omega_4 t_{E4}) \hat{i}_L$$

Substituindo a equação (3.41) na equação acima e considerando que o intervalo da etapa 4, t_{E4} , é muito pequeno de forma a aproximar I_{3+} a I_3 e $\cos(\omega_4 t_4) \approx 1$, tem-se que:

$$\Delta \hat{d}_{iL} \frac{T_s}{2} = \frac{[1 + \cos(\omega_5 t_{E5})] n^2 L_R \hat{i}_L}{n V_{In} \left(1 + \frac{n^2 L_R V_{Out}}{L n V_{In}} \right)} \quad (3.46)$$

Esta equação confirma a análise da Figura 3.11, mostrando que quando a corrente de saída é perturbada positivamente por uma quantidade positiva \hat{i}_L , haverá um aumento no intervalo de perda de razão cíclica pela quantidade $\Delta \hat{d}_{iL} \frac{T_s}{2}$ dada pela equação (3.46).

A contribuição de $\Delta \hat{d}_{iL} \frac{T_s}{2}$ sobre a perda de razão cíclica será dada por:

$$\hat{d}_{iL} = \frac{\Delta \hat{d}_{iL} \frac{T_s}{2}}{\frac{T_s}{2}}$$

$$\hat{d}_{iL} = \frac{2f_s [1 + \cos(\omega_s t_{E5})] n^2 L_R \hat{i}_L}{nV_{in} \left(1 + \frac{n^2 L_R V_{Out}}{L nV_{in}} \right)} \quad (3.47)$$

ou

$$\hat{d}_{iL} = \frac{R_{\Delta d} \hat{i}_L}{V_1} \quad (3.48)$$

onde $R_{\Delta d} = 2f_s [1 + \cos(\omega_s t_{E5})] n^2 L_R$ e V_1 é dado pela equação (3.38).

3.5.2 Cálculo da Variação da Perda de Razão Cíclica quando Presente uma Perturbação Positiva \hat{v}_{in} na Tensão de Entrada do Conversor.

Da mesma forma que na seção anterior, para o cálculo da perturbação da perda de razão cíclica $\Delta \hat{d}$ devido a uma perturbação na tensão de entrada do conversor \hat{v}_{in} , será considerado que a perturbação de tensão ocorreu antes do intervalo de perda de razão cíclica, na forma de um degrau com amplitude $+\hat{v}_{in}$.

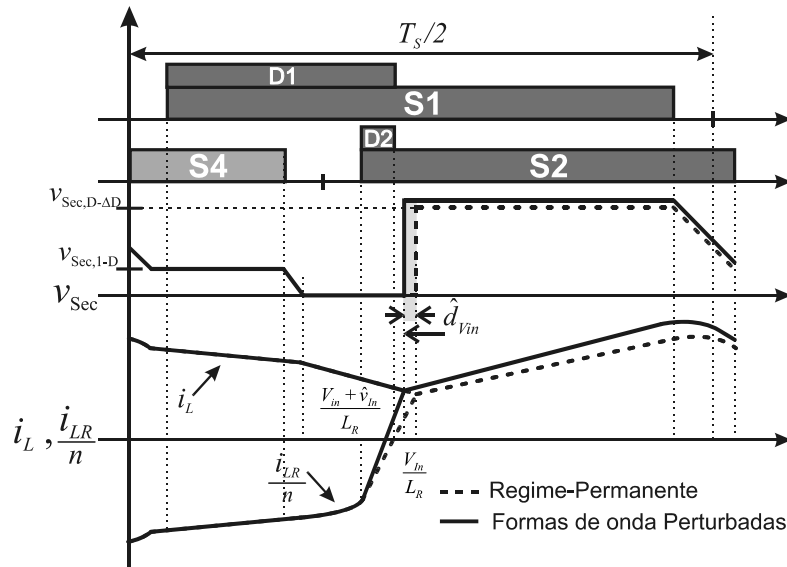


Figura 3.12 – Perturbação v_{in} nas formas de onda de corrente dos indutores.

Como se pode notar da Figura 3.12, uma perturbação positiva na tensão de entrada do conversor fará com que o intervalo de perda de razão cíclica diminua devido ao fato de esta perturbação aumentar a inclinação da forma de onda do indutor ressonante. O que faz

com que as correntes se igualem antes do intervalo de perda de razão cíclica em regime permanente do conversor.

O efeito da perturbação da tensão de entrada é na inclinação da reta da corrente do indutor ressonante, o que ocasiona uma diminuição do intervalo de perda de razão cíclica por uma quantidade $\Delta \hat{d}_{V_{in}} \frac{T_s}{2}$.

No início do intervalo de perda de razão cíclica, tem-se que:

$$i_{LR}(t_5) = nI_3 - n(I_3 - I_{3+}) - n(I_{3+} - I_4) \quad \text{e} \quad i_L(t_5) = I_3 - (I_3 - I_{3+}) - \frac{V_{Out}}{L} t_{E5}$$

No instante $\Delta D \frac{T_s}{2} + \Delta \hat{d}_{V_{in}} \frac{T_s}{2}$, tem-se que:

$$\begin{aligned} \frac{i_{LR}\left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{V_{in}} \frac{T_s}{2}\right)}{n} &= i_L\left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{V_{in}} \frac{T_s}{2}\right) \\ -\{I_3 - (I_3 - I_{3+}) - (I_{3+} - I_4)\} &+ \frac{n(V_{In} + \hat{v}_{In})}{n^2 L_R} \left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{V_{in}} \frac{T_s}{2}\right) = \\ &= I_3 - (I_3 - I_{3+}) - \frac{V_{Out}}{L} t_{E5} - \frac{V_{Out}}{L} \left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{V_{in}} \frac{T_s}{2}\right) \\ \frac{n\hat{v}_{In}}{n^2 L_R} \left(\Delta D \frac{T_s}{2}\right) &= -\Delta \hat{d}_{V_{in}} \frac{T_s}{2} \left(\frac{n(V_{In} + \hat{v}_{In})}{n^2 L_R} + \frac{V_{Out}}{L}\right) \end{aligned} \quad (3.49)$$

Desconsiderando o efeito do termo de 2ª ordem, $\Delta \hat{d}_{V_{in}} \frac{T_s}{2} \cdot \hat{v}_{In}$, e isolando o termo $\Delta \hat{d}_{V_{in}} \frac{T_s}{2}$, a equação (3.49) resulta:

$$\Delta \hat{d}_{V_{in}} \frac{T_s}{2} = \frac{-\Delta D \frac{T_s}{2}}{V_{In} \left(1 + \frac{n^2 L_R V_{Out}}{L n V_{In}}\right)} \hat{v}_{In} \quad (3.50)$$

A equação (3.50) mostra que se houver uma perturbação positiva da tensão de entrada, provocará uma diminuição do intervalo de perda de razão cíclica.

A contribuição de $\Delta \hat{d}_{V_{in}} \frac{T_s}{2}$ sobre o intervalo de perda de razão cíclica será dada por:

$$\begin{aligned} \hat{d}_{V_{in}} &= \frac{\Delta \hat{d}_{V_{in}} \frac{T_s}{2}}{\frac{T_s}{2}} \\ \hat{d}_{V_{in}} &= \frac{-n\Delta D}{nV_{In} \left(1 + \frac{n^2 L_R V_{Out}}{L n V_{In}}\right)} \hat{v}_{In} \end{aligned} \quad (3.51)$$

3.5.3 Cálculo da Variação da Perda de Razão Cíclica quando Presente uma Perturbação Positiva \hat{v}_{Out} na Tensão de Saída do Conversor.

Da mesma forma que na seção anterior, para o cálculo da perturbação da perda de razão cíclica $\Delta\hat{d}$ devido a uma perturbação na tensão de saída do conversor \hat{v}_{Out} , será considerado que a perturbação de tensão ocorreu antes do intervalo de perda de razão cíclica, na forma de um degrau com amplitude $+\hat{v}_{Out}$.

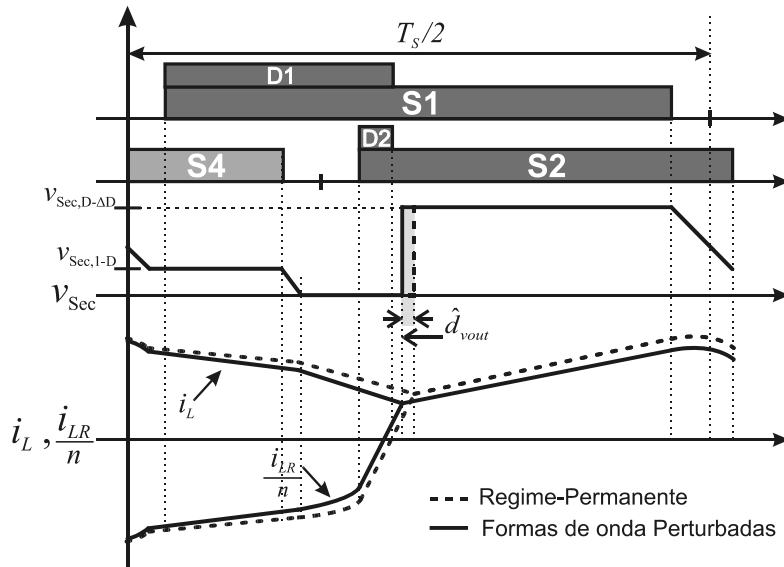


Figura 3.13 – Perturbação v_{Out} nas formas de onda de corrente dos indutores.

Como se pode notar da Figura 3.13, uma perturbação positiva na tensão de saída do conversor fará com que o intervalo de perda de razão cíclica também diminua por uma quantidade $\Delta\hat{d}_{v_{Out}} \frac{T_s}{2}$, devido ao fato de esta perturbação aumentar a inclinação da forma de onda do indutor de saída. O que faz com que as correntes se igualem antes do intervalo de perda de razão cíclica em regime permanente do conversor.

No início do intervalo de perda de razão cíclica, tem-se que:

$$i_{LR}(t_5) = nI_3 - n(I_3 - I_{3+}) - n(I_{3+} - I_4) \quad \text{e} \quad i_L(t_5) = I_3 - (I_3 - I_{3+}) - \frac{(V_{Out} + \hat{v}_{Out})}{L} t_{E5}$$

No instante $\Delta D \frac{T_s}{2} + \Delta\hat{d}_{v_{Out}} \frac{T_s}{2}$, tem-se que:

$$\begin{aligned} \frac{i_{LR}\left(\Delta D \frac{T_s}{2} + \Delta\hat{d}_{v_{Out}} \frac{T_s}{2}\right)}{n} &= i_L\left(\Delta D \frac{T_s}{2} + \Delta\hat{d}_{v_{Out}} \frac{T_s}{2}\right) \\ -\{I_3 - (I_3 - I_{3+}) - (I_{3+} - I_4)\} + \frac{nV_{In}}{n^2 L_R} \left(\Delta D \frac{T_s}{2} + \Delta\hat{d}_{v_{Out}} \frac{T_s}{2}\right) &= \\ = I_3 - (I_3 - I_{3+}) - \frac{(V_{Out} + \hat{v}_{Out})}{L} t_{E5} - \frac{(V_{Out} + \hat{v}_{Out})}{L} \left(\Delta D \frac{T_s}{2} + \Delta\hat{d}_{v_{Out}} \frac{T_s}{2}\right) \end{aligned}$$

$$\Delta \hat{d}_{V_{Out}} \frac{T_s}{2} \left(\frac{nV_{In}}{n^2 L_R} + \frac{V_{Out}}{L} \right) + \frac{\hat{v}_{Out}}{L} \left(\Delta D \frac{T_s}{2} + \Delta \hat{d}_{V_{Out}} \frac{T_s}{2} \right) = - \frac{\hat{v}_{Out}}{L} t_{E5} \quad (3.52)$$

Desconsiderando o efeito do termo de 2ª ordem, $\Delta \hat{d}_{V_{Out}} \frac{T_s}{2} \cdot \hat{v}_{Out}$, e considerando que o efeito de t_{E5} sobre $\Delta D \frac{T_s}{2} + \Delta \hat{d}_{V_{Out}} \frac{T_s}{2}$ é muito pequeno, isolando a $\Delta \hat{d}_{V_{Out}} \frac{T_s}{2} \cdot \hat{v}_{Out}$ resulta em:

$$\Delta \hat{d}_{V_{Out}} \frac{T_s}{2} = \frac{-\Delta D \frac{T_s}{2} \frac{n^2 L_R}{L}}{nV_{In} \left(1 + \frac{n^2 L_R}{L} \frac{V_{Out}}{nV_{In}} \right)} \hat{v}_{Out} \quad (3.53)$$

A equação (3.53) mostra que se houver uma perturbação positiva da tensão de saída esta provocará uma diminuição do intervalo de perda de razão cíclica.

A contribuição de $\Delta \hat{d}_{V_{Out}} \frac{T_s}{2}$ sobre o intervalo de perda de razão cíclica será dada por:

$$\hat{d}_{V_{Out}} = \frac{\Delta \hat{d}_{V_{Out}} \frac{T_s}{2}}{\frac{T_s}{2}} = \frac{-n\Delta D \frac{n^2 L_R}{L}}{nV_{In} \left(1 + \frac{n^2 L_R}{L} \frac{V_{Out}}{nV_{In}} \right)} \hat{v}_{Out} \quad (3.54)$$

3.5.4 Cálculo da Variação da Perda de Razão Cíclica quando Presente uma Perturbação Positiva \hat{d} na Razão Cíclica de Controle do Conversor.

Qualquer perturbação na razão cíclica de controle do conversor ocorre após o intervalo de perda de razão cíclica ter terminado. O efeito de uma perturbação da razão cíclica de controle é mostrado na Figura 3.14, onde um acréscimo no intervalo de razão cíclica de controle provoca um aumento na corrente do indutor de saída e ressonante, que serão vistos no início do intervalo de perda de razão cíclica como uma perturbação na corrente do indutor de saída.

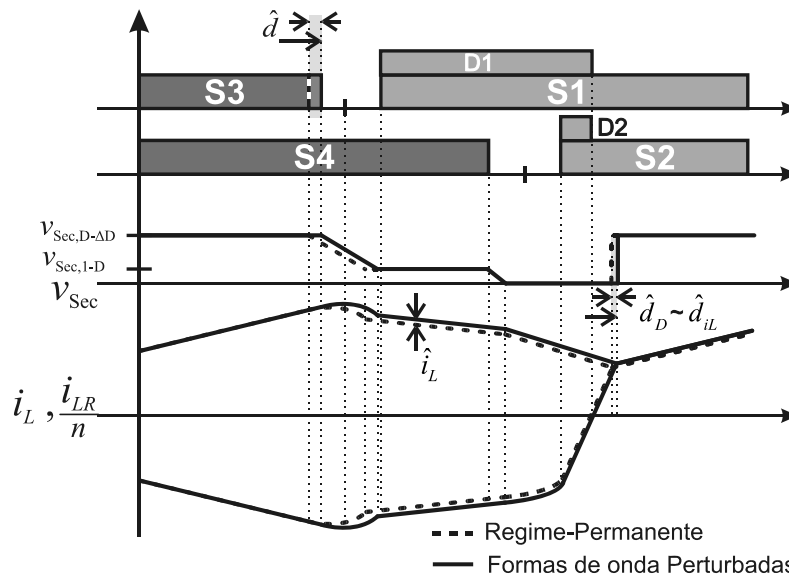


Figura 3.14 – Perturbação d nas formas de onda de corrente dos indutores.

Por este motivo, não será calculado o termo referente a um distúrbio na razão cíclica de controle na perda de razão cíclica do conversor, pois o efeito desta perturbação se confunde com um distúrbio da corrente do indutor de saída.

3.6 Funções de Transferências do Conversor ZVS-PSM-FB.

As variações da tensão de saída, $\hat{v}_{Out}(s)$ do conversor podem ser expressas pela superposição das duas fontes independentes de entrada do conversor: controle $\hat{d}(s)$ e tensão de entrada $\hat{v}_{In}(s)$; como na equação (3.55):

$$\hat{v}_{Out}(s) = G_{vd}(s)\hat{d}(s) + G_{vg}(s)\hat{v}_{In}(s) \quad (3.55)$$

onde, as funções de transferência $G_{vg}(s)$ e $G_{vd}(s)$ são definidas como:

$$G_{vg}(s) = \left. \frac{\hat{v}_{Out}(s)}{\hat{v}_{In}(s)} \right|_{\hat{d}(s)=0} \quad \text{e} \quad G_{vd}(s) = \left. \frac{\hat{v}_{Out}(s)}{\hat{d}(s)} \right|_{\hat{v}_{In}(s)=0} \quad (3.56)$$

Para derivar a função de transferência entrada-saída, $G_{vg}(s)$, seta-se as fontes dependentes de $\hat{d}(s)$ a zero no circuito equivalente do conversor; e para derivar a função de transferência controle-saída, seta-se as fontes dependentes de $\hat{v}_{In}(s)$ a zero no circuito equivalente do conversor na Figura 3.8.

3.6.1 Função de Transferência Entrada-Saída - $G_{vg}(s)$.

No circuito equivalente do conversor da Figura 3.8, substitui-se o termo da perturbação da perda de razão cíclica, $\Delta\hat{d}$, pelas perturbações equivalentes funções de \hat{v}_{In} , equação (3.51), \hat{v}_{Out} , equação (3.54) e \hat{i}_L , equação (3.48); e seta-se a zero as fontes dependentes de \hat{d} , resultando no circuito equivalente da Figura 3.15.

$$V_1\Delta\hat{d} = 2f_s \left[1 + \cos(\omega_s t_{E5}) \right] n^2 L_R \hat{i}_L - n\Delta D \hat{v}_{In} - \Delta D \frac{n^2 L_R}{L} \hat{v}_{Out}$$

$$V_1\Delta\hat{d} = R_{\Delta d} \hat{i}_L - n\Delta D \hat{v}_{In} - V_2 \hat{v}_{Out}$$

$$I_L \Delta\hat{d} = \frac{I_L}{V_1} (R_{\Delta d} \hat{i}_L - n\Delta D \hat{v}_{In} - V_2 \hat{v}_{Out})$$

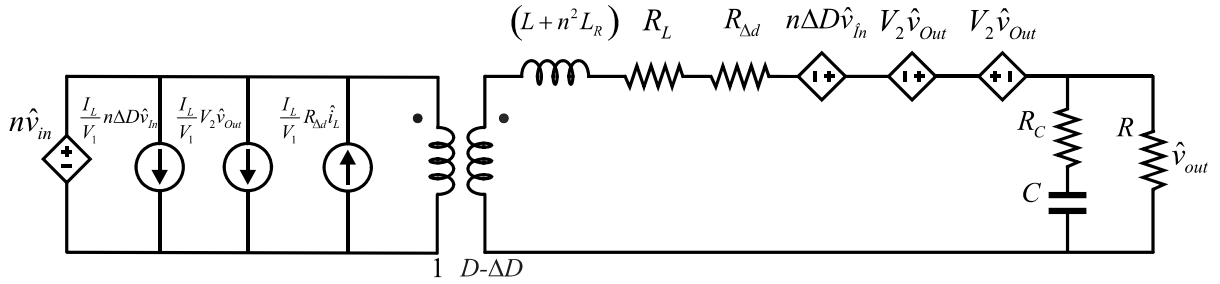


Figura 3.15 - Circuito Equivalente da Função de Transferência Entrada-Saída.

Resolvendo o circuito equivalente, tem-se:

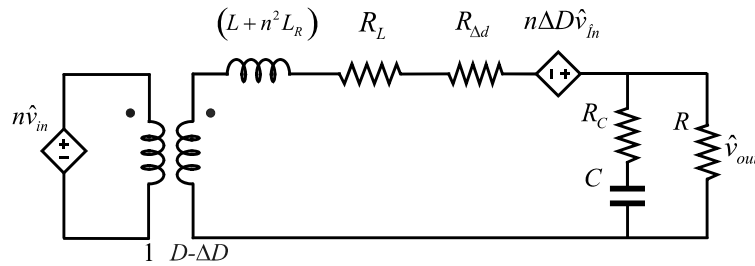


Figura 3.16 - Circuito equivalente da função de transferência entrada-saída.

A partir do circuito equivalente da Figura 3.16, deriva-se a função de transferência entrada-saída, dada por:

$$G_{vg}(s) = \frac{nD(sCR_C + 1)}{As^2 + Bs + E} \quad (3.57)$$

onde:

$$\begin{aligned} A &= (L + n^2L_R)C \left(1 + \frac{R_C}{R}\right) \\ B &= \frac{(L + n^2L_R) + C(R_L + R_{\Delta d})(R + R_C) + CR_C R}{R} \\ E &= 1 + \frac{(R_L + R_{\Delta d})}{R} \end{aligned} \quad (3.58)$$

3.6.2 Função de Transferência Controle-Saída - $G_{vd}(s)$.

Para derivar esta função de transferência, substitui-se o termo da perturbação da perda de razão cíclica, Δd , no circuito equivalente do conversor da Figura 3.8, pelas perturbações equivalentes funções de \hat{v}_{in} (equação (3.51)), \hat{v}_{out} (equação (3.54)) e \hat{i}_L (equação (3.48)); e seta-se a zero as fontes dependentes de \hat{v}_{in} , resultando no circuito equivalente da Figura 3.17.

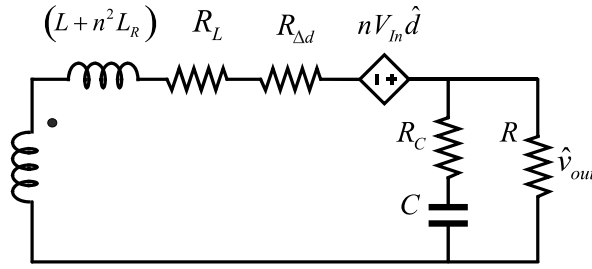


Figura 3.17 - Circuito equivalente da Função de transferência Controle-Saída.

A função de transferência Controle-Saída será dada por:

$$G_{vd}(s) = \frac{nV_{in}(sCR_C + 1)}{As^2 + Bs + E} \quad (3.59)$$

onde os termos A , B e E são dados pelas equações (3.58).

3.6.3 Impedância de Entrada - $Z_{In}(s)$.

A impedância de entrada $Z_{In}(s)$ do conversor ZVS-PSM-FB é encontrada a partir do circuito equivalente da Figura 3.8, inserindo as equações equivalentes (Eqs. 3.48, 3.51 e 3.54) e setando as fontes dependentes dos fatores \hat{v}_m e \hat{d} a zero, obtendo-se o circuito da Figura 3.18.

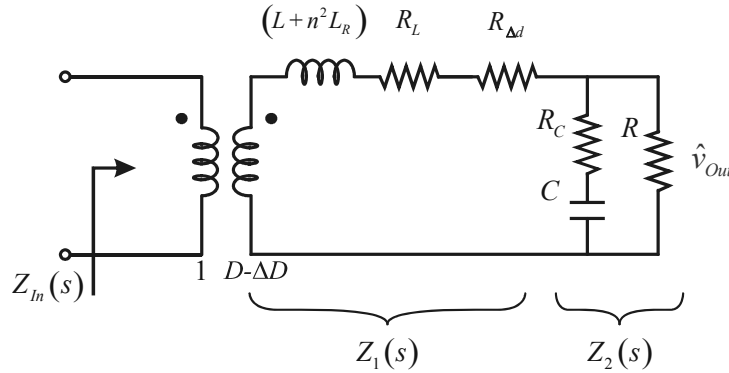


Figura 3.18 - Circuito para derivação da impedância de entrada do conversor ZVS-PSM-FB.

A impedância de entrada é então encontrada como a associação em série das impedâncias $Z_1(s)$ e $Z_2(s)$ referidas ao primário do transformador $1:(D-\Delta D)$ e é igual a:

$$Z_{in}(s) = \frac{1}{[n(D - \Delta D)]^2} [Z_1(s) + Z_2(s)] \quad (3.60)$$

Substituindo os valores dos componentes do circuito do conversor na equação acima, resulta:

$$Z_{in}(s) = \frac{1}{[n(D - \Delta D)]^2} \left\{ \frac{R(As^2 + Bs + E)}{sC(R_C + R) + 1} \right\} \quad (3.61)$$

onde A , B e E foram definidos na equação (3.58).

3.6.4 Impedância de Saída com Resistor de Carga - $Z_{Out_R}(s)$.

A impedância de saída incluindo o resistor de carga $Z_{Out_R}(s)$ do conversor ZVS-PSM-FB é encontrada a partir do circuito equivalente da Figura 3.8, setando-se, também, as fontes dependentes dos fatores \hat{v}_m e \hat{d} a zero, chegando-se no circuito da Figura 3.19 e Figura 3.20.

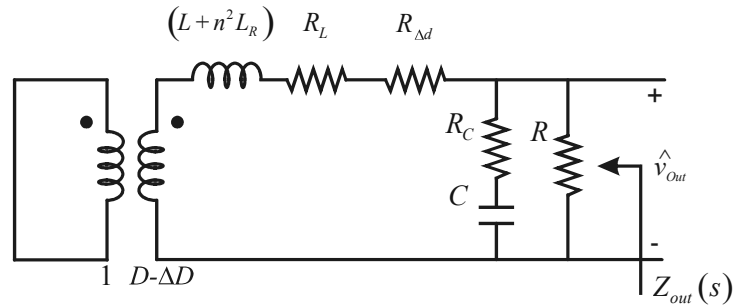


Figura 3.19 – Circuito equivalente para derivação da Impedância de Saída incluindo o resistor de carga.

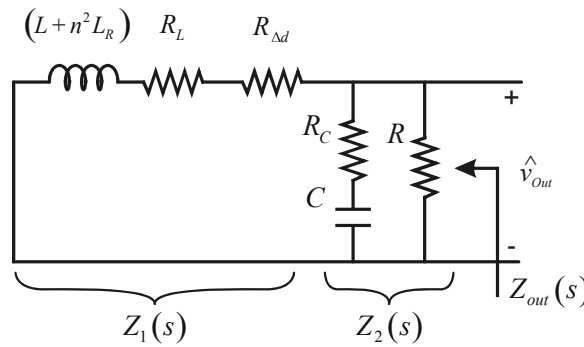


Figura 3.20 - Circuito equivalente para derivação da Impedância de Saída incluindo o resistor de carga.

A impedância de saída incluindo a carga é então encontrada como a associação em paralelo das impedâncias $Z_1(s)$ e $Z_2(s)$, resultando em:

$$Z_{Out_R}(s) = \frac{s^2 (L + n^2 L_R) C R_C + s [(L + n^2 L_R) + C R_C (R_L + R_{\Delta d})] + R_L + R_{\Delta d}}{A s^2 + B s + E} \quad (3.62)$$

3.6.5 Impedância de Saída sem o Resistor de Carga - $Z_{Out}(s)$.

A impedância de saída $Z_{Out}(s)$ do conversor ZVS-PSM-FB, excluindo o resistor de carga, é encontrada a partir do circuito equivalente da Figura 3.8, setando-se, também, as fontes dependentes dos fatores \hat{v}_m e \hat{d} a zero e calculando a impedância para o circuito antes do resistor de carga, Figura 3.21 e Figura 3.22.

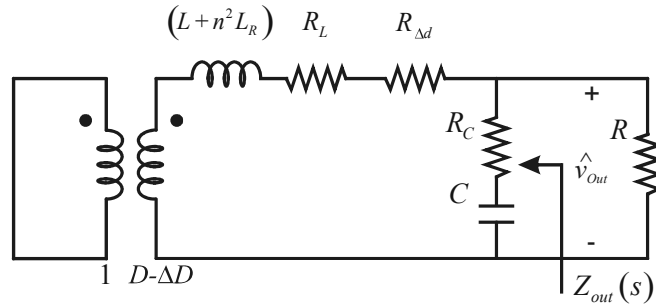


Figura 3.21 - Circuito equivalente para derivação da Impedância de Saída do conversor.

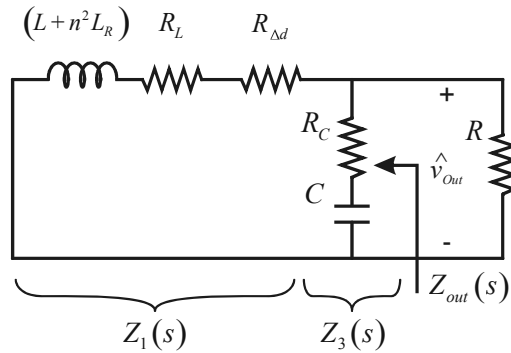


Figura 3.22 - Circuito equivalente para derivação da Impedância de Saída do conversor

A impedância de saída do conversor ZVS-PSM-FB é então encontrada como a associação em paralelo das impedâncias $Z_1(s)$ e $Z_3(s)$, resultando em:

$$Z_{Out}(s) = \frac{s^2(L + n^2 L_R)CR_C + s[(L + n^2 L_R) + CR_C(R_L + R_{\Delta d})] + R_L + R_{\Delta d}}{s^2(L + n^2 L_R)C + sC(R_C + R_L + R_{\Delta d}) + 1} \quad (3.63)$$

3.6.6 Funções de Transferência: Tensão de Entrada-Corrente do Indutor de Saída - $G_{ig}(s)$ e Controle-Corrente do Indutor de Saída - $G_{id}(s)$.

De forma similar à expressão (3.55), onde as perturbações da tensão de entrada e da razão cíclica de controle definem a expressão para a tensão de saída, as variações da corrente do indutor de saída, \hat{i}_L , também podem ser expressas como função das variações da razão cíclica de controle, \hat{d} , e da tensão de entrada, \hat{v}_{in} , definindo as funções de transferência $G_{id}(s)$ e $G_{ig}(s)$.

$$\hat{i}_L(s) = G_{id}(s)\hat{d}(s) + G_{ig}(s)\hat{v}_{in}(s) \quad (3.64)$$

As funções de transferência são definidas por:

$$G_{id}(s) = \left. \frac{\hat{i}_L(s)}{\hat{d}(s)} \right|_{\hat{v}_{in}(s)=0} \quad \text{e} \quad G_{ig}(s) = \left. \frac{\hat{i}_L(s)}{\hat{v}_{in}(s)} \right|_{\hat{d}(s)=0} \quad (3.65)$$

onde as funções de transferências são:

$$G_{id}(s) = \frac{nV_{In}}{R} \frac{sC(R + R_C) + 1}{As^2 + Bs + E} \quad (3.66)$$

$$G_{ig}(s) = \frac{D}{R} \frac{sC(R + R_C) + 1}{As^2 + Bs + E} \quad (3.67)$$

onde os valores de A , B e E são dados pelas equações (3.58).

3.7 Um Segundo Modelo de Pequenos-Sinais para o Conversor ZVS-PSM-FB.

Para derivar a equação equivalente da perturbação da variável da corrente do indutor de saída \hat{i}_L e da perturbação da variável de perda de razão cíclica $\Delta\hat{d}$, utilizou-se da Figura 3.11 e das equações que definem o comportamento do circuito, tanto em regime permanente quanto com perturbação presente nas formas de onda.

O resultado deste equacionamento é resumido nas equações (3.47) e (3.48), que juntamente com as outras equações equivalentes, permite que o modelo de pequenos sinais do conversor ZVS-PSM-FB seja obtido sem que existam variáveis não-padronizadas, e.g. $\Delta\hat{d}$, para as funções de transferência do modelo do conversor.

O ponto chave deste modelo derivado é o termo R_{Ad} , equação (3.48), no qual auxilia ativamente na caracterização do conversor tanto no ganho CC das funções de transferências quanto na dinâmica do sistema.

O ponto fraco do termo R_{Ad} da equação (3.48), é o mesmo apresentar uma dependência em parâmetros do circuito que são de difícil medida, tais como, a capacitância da chave semicondutora C_{Switch} , e do tempo da etapa 5 t_{E5} .

Para contornar este problema, será admitido que as variações de corrente que ocorrem nas etapas 4 e 5 são desprezíveis e que não têm um impacto considerável sobre o intervalo de perda de razão cíclica em regime permanente. Dito isto, assume-se que o intervalo de perda de razão cíclica inicia-se com amplitude da corrente do indutor de saída em I_3 , como mostrado na Figura 3.10.

$$i_{LR}(0) = nI_3 \quad \text{e} \quad i_L(0) = I_3 \quad (3.68)$$

Da mesma forma como anteriormente derivado na seção 3.5, o intervalo de perda de razão cíclica terminará quando as corrente se igualarem em valor absoluto em, $\Delta DT_s/2$, ou:

$$\begin{aligned} \frac{i_{LR}(t = \Delta DT_s/2)}{n} &= i_L(t = \Delta DT_s/2) \\ \frac{1}{n} \left[-nI_3 + \frac{V_{In}}{L_R} \Delta DT_s/2 \right] &= I_3 - \frac{V_{Out}}{L} \Delta DT_s/2 \\ 2I_3 &= \left(\frac{nV_{In}}{n^2 L_R} + \frac{V_{Out}}{L} \right) \Delta DT_s/2 \end{aligned}$$

Isolando $\Delta DT_s/2$:

$$\Delta DT_s/2 = \frac{2n^2 L_R I_3}{nV_{In} \left(1 + \frac{n^2 L_R V_{Out}}{L nV_{In}} \right)} \quad (3.69)$$

Com esta nova equação do intervalo de perda de razão cíclica, pode-se demonstrar que as equações de equivalência, anteriormente definidas pelas equações (3.47), (3.51) e (3.54), são agora definidas como:

$$\hat{d}_{iL} \frac{T_s}{2} = \frac{2n^2 L_R}{nV_{In} \left(1 + \frac{n^2 L_R V_{Out}}{L nV_{In}} \right)} \hat{i}_L \quad (3.70)$$

$$\hat{d}_{V_{In}} = \frac{-n\Delta D}{nV_{In} \left(1 + \frac{n^2 L_R V_{Out}}{L nV_{In}} \right)} \hat{v}_{In} \quad (3.71)$$

$$\hat{d}_{V_{Out}} = \frac{-n\Delta D \frac{n^2 L_R}{L}}{nV_{In} \left(1 + \frac{n^2 L_R V_{Out}}{L nV_{In}} \right)} \hat{v}_{Out} \quad (3.72)$$

Comparando as equações (3.69) e (3.70), nota-se que:

$$\frac{\Delta D}{I_3} = \frac{\hat{d}_{iL}}{\hat{i}_L} = \frac{4f_s n^2 L_R}{nV_{In} \left(1 + \frac{n^2 L_R V_{Out}}{L nV_{In}} \right)} \quad (3.73)$$

Ou seja, a variação de $\Delta \hat{d}$ devido a uma perturbação presente na corrente do indutor de saída \hat{i}_L tem o mesmo efeito que as amplitudes de início do intervalo de perda de razão cíclica.

Então, a equação de equivalência entre $\Delta \hat{d}$ e \hat{i}_L pode ser expressa como:

$$\hat{d}_{iL} = \frac{\Delta D}{I_3} \hat{i}_L \quad (3.74)$$

Em conversores no qual o ripple da corrente do indutor de saída é pequeno em relação à amplitude da corrente média que flui pelo indutor, a amplitude de corrente I_3 é aproximadamente igual à corrente média do indutor de saída, de tal forma que pode-se considerar que:

$$\hat{d}_{iL} \cong \frac{\Delta D}{\langle i_{L_{Out}} \rangle_{T_s/2}} \hat{i}_L \quad (3.75)$$

Substituindo a equação (3.7) em (3.75), tem-se:

$$\hat{d}_{iL} \cong \frac{\Delta D \cdot R}{V_{Out}} \hat{i}_L \quad (3.76)$$

Utilizando-se as equações (3.42), (3.71), (3.72) e (3.76) para derivar novamente o modelo de pequenos sinais do conversor ZVS-PSM-FB, da mesma forma como feito na seção 3.5, temos que a diferença com relação ao modelo anterior, será dada pela seguinte substituição:

$$R_{\Delta d} \rightarrow R_{\Delta d2} = \frac{\Delta D \cdot R}{V_{Out}} \cdot nV_{In} \left(1 + \frac{n^2 L_R}{L} \frac{V_{Out}}{nV_{In}} \right) \quad (3.77)$$

que interfere diretamente nas equações (3.58).

Este último modelo é sensível a baixas correntes de carga do conversor, sendo que o ripple nestas situações tende a ser significativo com relação à corrente média do indutor de saída do conversor.

3.8 Sumário.

Neste Capítulo foram derivados dois modelos dinâmicos para o conversor CC-CC ZVS-PSM-FB. Também neste capítulo, foram derivadas as equações de grandes sinais do conversor onde foi demonstrado que a razão cíclica não é função apenas das tensões de entrada e saída, mas também da perda de razão cíclica do conversor e das indutâncias ressonante e de saída. Isto demonstra a dependência da razão cíclica com uma relação não-linear do conversor, tornando a razão cíclica não-linear, inserindo um elemento complicador na derivação de funções que caracterizem o conversor tanto em regime permanente quanto na resposta a transientes.

CAPÍTULO 4

COMPARAÇÃO DE MODELOS DINÂMICOS DO CONVERSOR CC- CC ZVS-PSM-FB

4.1 Introdução.

Os modelos dinâmicos do conversor CC-CC ZVS-PSM-FB derivados no Capítulo 3 serão agora comparados com outros dois modelos dinâmicos anteriormente derivados e presentes na literatura. O objetivo desta comparação é mostrar as diferenças entre os modelos, evidenciando limitações e aspectos positivos de cada um.

4.2 Modelos Dinâmicos de Pequenos Sinais do Conversor CC-CC ZVS-PSM-FB já Publicados na Literatura.

4.2.1 Modelo dinâmico derivado por V. Vlatkovic et al. [14].

O modelo dinâmico do conversor CC-CC ZVS-PSM-FB derivado neste trabalho, leva em consideração os efeitos das perturbações das variáveis de entrada do conversor, corrente de saída, i_L , tensões de entrada, v_{in} , no intervalo de tempo no qual ocorre a perda de razão cíclica. O autor adota previamente o modelo linear de pequenos-sinais do conversor buck como modelo base para o modelo do conversor CC-CC ZVS-PSM-FB. As perturbações individuais, pelo fato de serem independentes e lineares com relação à variável de perda de razão cíclica, d , são inseridas no modelo como termos redutores da razão cíclica aplicada pelo controle.

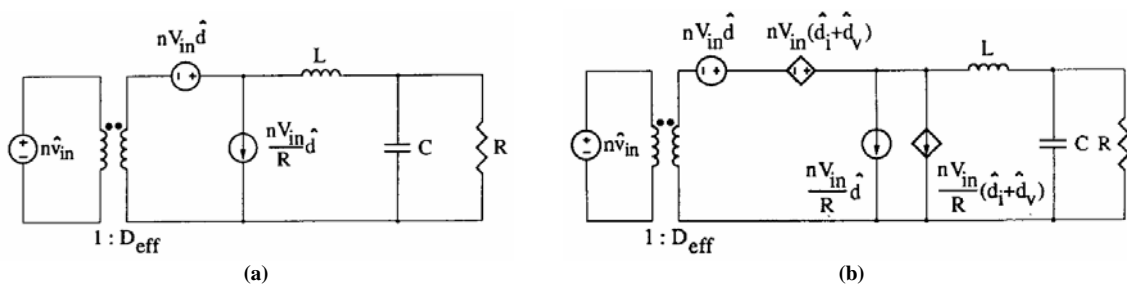


Figura 4.1 – (a) Modelo de pequeno sinais do conversor buck. (b) Modelo de pequenos sinais do conversor ZVS-PSM-FB. Em (b) nota-se a adição de termos devidos às perturbações na perda de razão cíclica na variável de razão cíclica de controle d .

A razão cíclica eficaz, D_{eff} , a perda de razão cíclica, ΔD , e as perturbações da razão cíclica, d_i e d_v , são dadas pelas seguintes equações [14]:

$$D_{eff} = D - \Delta D = \frac{V_{out}}{nV_{In}} \quad (4.1)$$

$$\Delta D = \frac{2f_s n^2 L_R}{V_{In}} \left(2I_L - \frac{V_{out}}{2f_s L} (1 - D) \right) \quad (4.2)$$

$$\hat{d}_i = \frac{-R_d}{nV_{In}} \hat{i}_L, \text{ onde } R_d = 4n^2 L_{lk} f_s \quad (4.3)$$

$$\hat{d}_v = \frac{R_d I_L}{nV_{In}^2} \hat{v}_{In} \quad (4.4)$$

As funções de transferência controle-saída e entrada-saída do modelo da Figura 4.1(b) são descritas respectivamente como:

$$G_{vd}(s) = \frac{nV_{In}}{s^2 LC + s \left(\frac{L}{R} + R_d C \right) + \left(\frac{R_d}{R} + 1 \right)} \quad (4.5)$$

$$G_{vg}(s) = \frac{nD_{eff} \left(1 + \frac{R_d}{R} \right)}{sLC + s \left(\frac{L}{R} + R_d C \right) + \left(\frac{R_d}{R} + 1 \right)} \quad (4.6)$$

Primeiramente foi realizado uma comparação da resposta em frequência do modelo do conversor buck e do conversor CC-CC ZVS-PSM-FB, utilizando os mesmos parâmetros de projeto. O resultado mostra uma resposta mais amortecida para o conversor ZVS-PSM-FB, isto é devido principalmente pela adição do termo R_d no denominador das funções de transferências.

Resultados experimentais também são mostrados onde mostra-se uma boa relação entre os resultados das funções de transferências: Controle-Tensão de saída, Controle-Corrente de saída. Para a Impedância de saída há algumas pequenos desvios próximos as frequências baixas e altas (100Hz e 100kHz).

A grande contribuição deste trabalho foi trazer para o modelo os efeitos das perturbações das variáveis de entrada do conversor sobre os intervalos de perda de razão cíclica, ΔD , e razão cíclica, D .

Porém a derivação do modelo não é formal, e baseia-se diretamente o modelo do conversor buck. Também não é investigado o efeito da perturbação na razão cíclica e da

tensão de saída sobre o intervalo de perda de razão cíclica, o que torna o modelo incompleto, em termos de análise da dinâmica do mesmo.

4.2.2 Modelo dinâmico derivado por M. Schutten e D. Torrey [15].

Neste artigo, desenvolveu-se um modelo dinâmico do conversor CC-CC ZVS-PSM-FB de forma mais ampla. Primeiramente foram deduzidas as equações de operação em regime permanente da razão cíclica (similar à Eq. (3.2)) e da perda de razão cíclica (similar à Eq. (3.9)), onde evidenciou-se a não-linearidade destas funções, pelo fato de a perda de razão cíclica ser a solução de uma equação de 2º grau, e a razão cíclica de controle ser dependente do intervalo de perda de razão cíclica.

A seguir foi derivado o modelo de pequenos sinais do conversor, levando em consideração: os efeitos das perturbações das variáveis de entrada do conversor, ou seja, tensões de entrada e saída, v_{In} e v_{Out} , controle, d , e corrente de saída, i_L , sobre o intervalo de perda de razão cíclica; e a característica discreta de resposta no tempo às perturbações.

O modelo derivado tem a característica de ser parte contínua e parte discreta, mas para representação, a parte discreta foi transformada em contínua, como mostrado na Figura 4.2. Como pode ser visto, devido às realimentações, a obtenção de funções de transferências é uma tarefa difícil, porém facilitada pela utilização do pacote matemático MatLab® e Simulink® [26], [27] e [32].

Resultados experimentais demonstram uma ótima similaridade com a previsão teórica o que torna o modelo derivado muito próximo da dinâmica real do conversor.

Porém, este modelo não foi capaz de modelar corretamente o ganho da função de transferência controle-saída, como será demonstrado mais a frente neste mesmo capítulo.

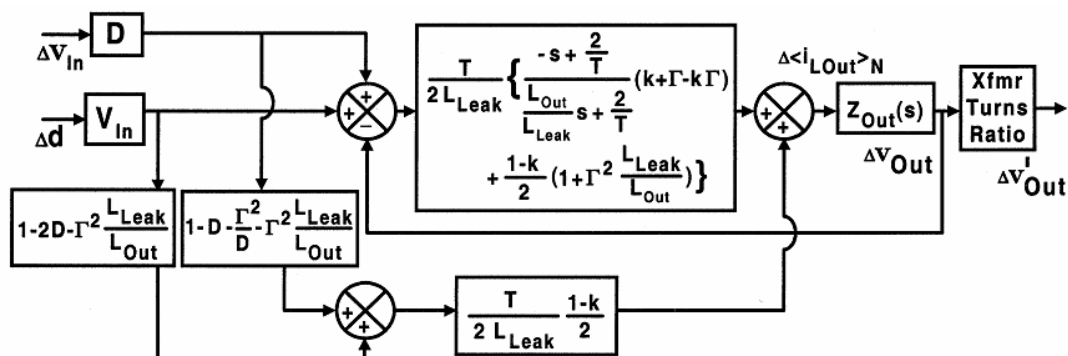


Figura 4.2 – Modelo de pequenos sinais derivado em [15].

4.3 Comparação da resposta em frequência dos modelos dinâmicos de pequenos sinais do conversor CC-CC ZVS-PSM-FB

Nesta seção será realizada a comparação dos modelos dinâmicos, através das funções de transferências Entrada-Saída, $G_{vg}(s)$, e Controle-Saída, $G_{vd}(s)$, de [14], [15], do modelo dinâmico das equações (3.57) e (3.59), ou “1° Modelo”, e do modelo modificado, ou “2° Modelo” no qual utiliza a equação (3.77) para gerar as funções de transferência das equações (3.57) e (3.59).

A primeira parte desta comparação será realizada da seguinte forma: utilizando os parâmetros do conversor do projeto apresentado por [14], sumarizados na Tabela 4.1, serão plotados a resposta em frequência dos quatro modelos. Também será feita uma comparação do ganho em baixas frequências, ganho-cc das funções de transferência, dos quatro modelos, em função da variação da carga do conversor.

A segunda parte da comparação seguirá a mesma metodologia da primeira, porém os parâmetros de projeto do conversor a serem utilizados foram apresentados em [15] e sumarizados na Tabela 4.2.

4.3.1 Comparação dos Modelos Dinâmicos utilizando os Parâmetros de Projeto do Conversor apresentado em [14]

A Tabela 4.1 mostra os parâmetros do projeto do conversor apresentado em [14]. As comparações das respostas em frequência dos modelos dinâmicos serão feitas à carga nominal. Na Figura 4.3 é mostrada a comparação das respostas em frequência das funções de transferência Entrada-Saída dos quatro modelos dinâmicos do conversor CC-CC ZVS-PSM-FB. Pode-se notar que para os parâmetros correntes, as respostas em frequência são similares até uma década abaixo da frequência de chaveamento. Após esta frequência, o gráfico da fase do modelo dinâmico de [15] apresenta um leve desvio dos outros modelos, devido a presença de um zero positivo no seu modelo. Existe uma pequena diferença entre os ganhos de baixas frequências, ganho-cc, do 1° Modelo em relação aos ganhos-cc dos outros modelos, mas isto ficará melhor demonstrado na comparação de ganhos-cc das funções de transferências dos modelos.

Tabela 4.1

Parâmetros de Projeto do Conversor ZVS-PSM-FB apresentados em [14].			
Tensão de Entrada, V_{In}	600V	Tensão de Saída, V_{Out}	360V
Indutância Ressonante, L_R	52 μ H	Indutância de Saída, L	315 μ H
Frequência de Chaveamento, f_s	100kHz	Capacitância de Saída, C	5 μ F
ESR do Capacitor, R_C	0 Ω	ESR da Indutância de Saída, R_L	0 Ω
Relação de Transformação n_{Sec}/n_{Pri} , n	1	Corrente de Saída a Carga Nominal, I_{Out}	5,14A
Razão Cíclica de Regime Permanente, D	0,7743	Perda de Razão Cíclica de Regime Permanente, ΔD	0,1586

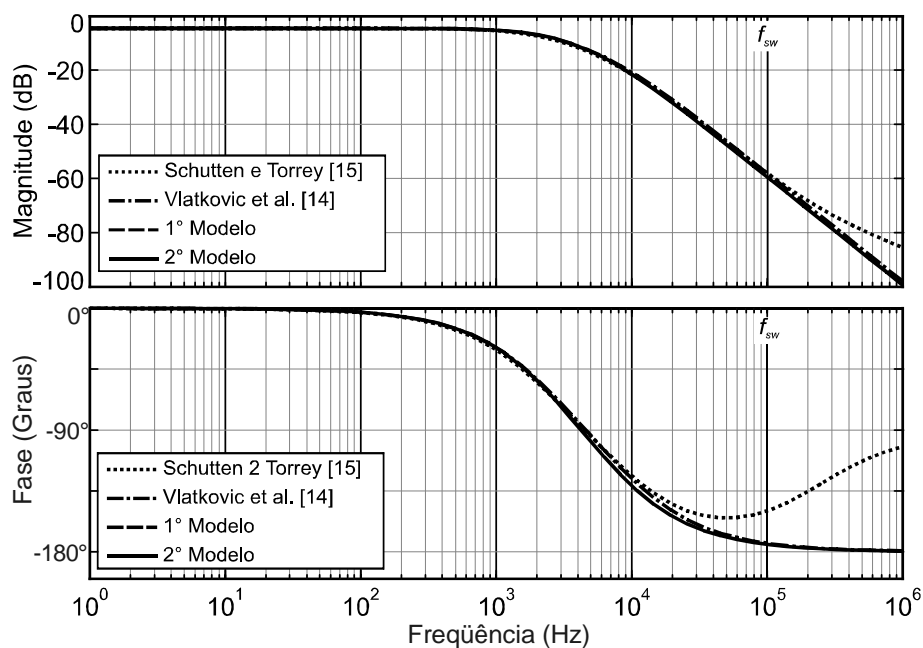


Figura 4.3 – Comparação da resposta em frequência da função de transferência Entrada-Saída com os parâmetros do conversor da Tabela 4.1.

Na Figura 4.4 é mostrada a comparação das respostas em frequência das funções de transferência Controle-Saída dos quatro modelos, utilizando os parâmetros do conversor da Tabela 4.1. Novamente as repostas em frequência dos modelos são similares, e novamente, o gráfico da fase do modelo de [15] apresenta um desvio em relação aos outros gráficos. Este desvio se deve principalmente a um zero positivo presente na função transferência, introduzido no modelo devido à característica de modelagem parcialmente discreta e depois transformada em contínua por aproximação de Padè. Nesta comparação fica um pouco mais perceptível a diferença entre os ganhos de baixa frequência dos modelos.

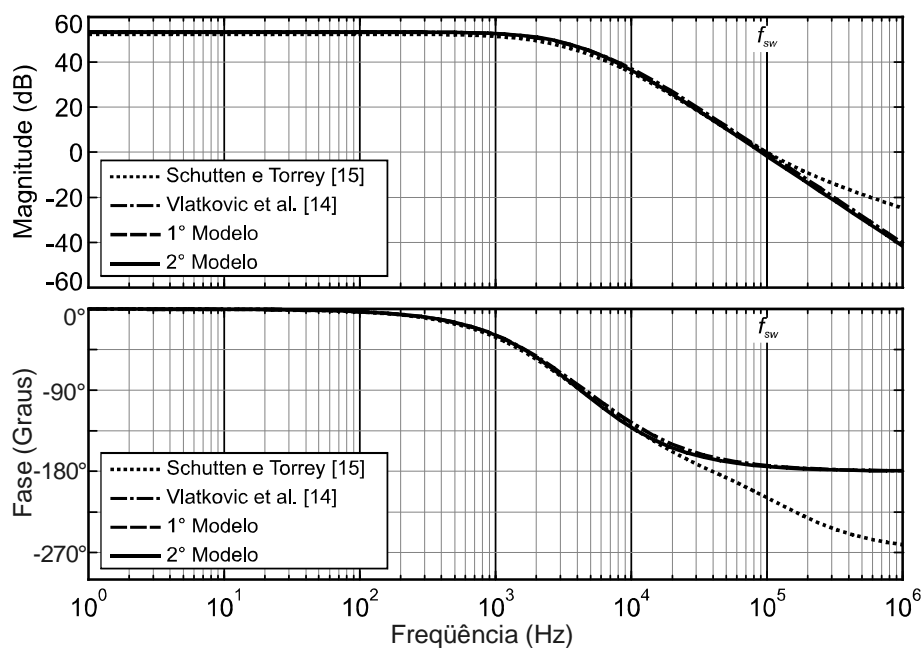


Figura 4.4 – Comparação da resposta em frequência da função de transferência Controle-Saída com os parâmetros do conversor da Tabela 4.1.

Na Figura 4.5, a carga do conversor foi variada dentro da faixa de modo de condução contínua até a carga nominal, e os ganhos cc das funções de transferência Entrada-Saída multiplicadas pela tensão de entrada, V_{In} , foram plotadas. Para ilustrar ainda mais o gráfico, foram realizadas simulações com o *software* PSIM[®] para diferentes pontos de carga e o valor médio da tensão de saída, v_{out} , da simulação foi incluída no gráfico. Os ganhos-cc dos modelos de [14], [15] e do 2º modelo apresentam uma resposta constante e igual ao valor desejado, dentro de toda a faixa de variação da carga. Já o 1º modelo aqui apresentado, apresenta ganhos diferentes dentro da faixa de variação da carga, apresentando um erro máximo de 2,3% do valor de ganho desejado, em 2,5A, de carga do conversor.

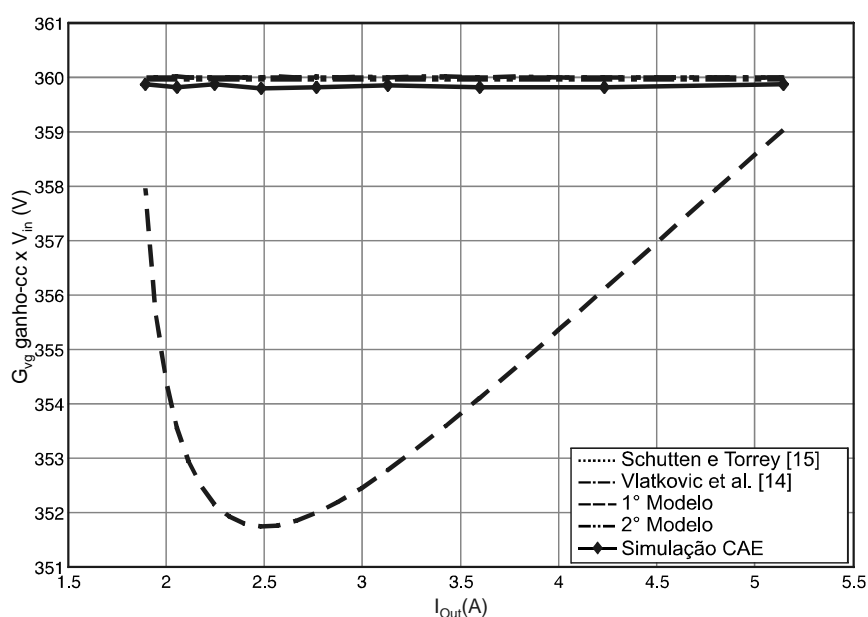


Figura 4.5 – Comparação dos ganhos cc das funções de transferência Entrada-Saída com os parâmetros do conversor da Tabela 4.1 e para faixa de CCM até a carga nominal.

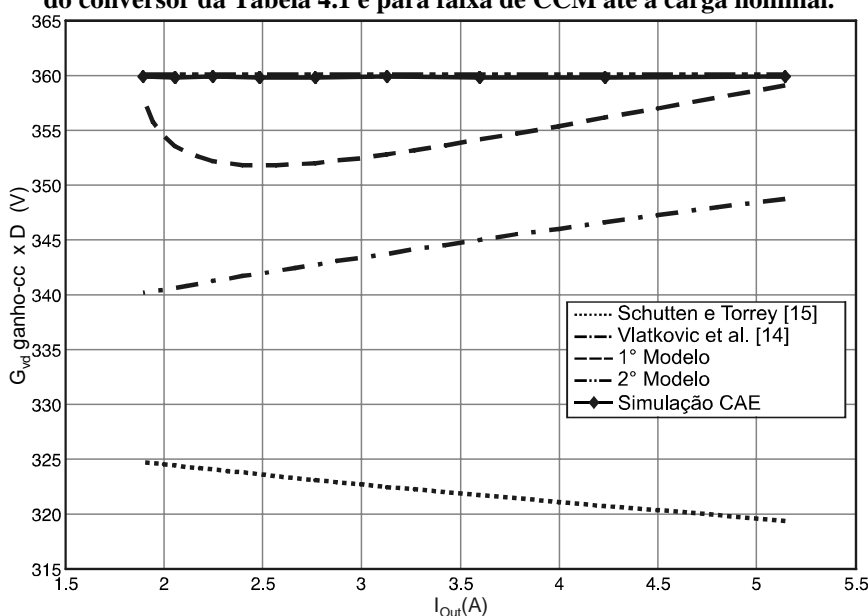


Figura 4.6 – Comparação dos ganhos cc das funções de transferência Controle-Saída com os parâmetros do conversor da Tabela 4.1 e para faixa de CCM até a carga nominal.

Na Figura 4.6, a carga foi novamente variada na faixa de CCM até a carga nominal e os ganhos cc das funções de transferência Controle-Saída multiplicadas pela Razão Cíclica de Controle, D , foram plotados. Também foi plotada a simulação do PSIM[®] do conversor para tensão de entrada fixa e carga variável. Neste caso, percebe-se claramente que os ganhos cc das funções de transferências de Controle-Saída dos modelos dinâmicos de [14] e [15] são menos eficientes dentro da faixa de carga variada. Estes modelos apresentam 3,1% e 9,3%, respectivamente, de erro mínimo para o valor de ganho-cc desejado. A curva correspondente ao 1º modelo, apresenta na Figura 4.6 o mesmo comportamento da Figura 4.5. A curva dos ganhos-cc do 2º modelo, além de apresentar o mesmo comportamento nas duas figuras (Figura 4.5 e Figura 4.6) foi a única a acompanhar os resultados de simulação e também apresentar valores desejados de ganhos cc das funções de transferência.

4.3.2 Comparação dos Modelos Dinâmicos utilizando os Parâmetros de Projeto do Conversor apresentado em [15]

A Tabela 4.2 sumariza os parâmetros do projeto do conversor apresentado em [15]. As comparações da resposta em frequência dos modelos dinâmicos serão novamente realizadas à carga nominal. Na Figura 4.7 é mostrada a comparação das respostas em frequência das funções de transferências Entrada-Saída dos quatro modelos dinâmicos do conversor CC-CC ZVS-PSM-FB. Pode-se notar que para os parâmetros adotados, as respostas em frequência dos modelos de [15], 1º modelo e do 2º modelo são similares até a frequência de chaveamento. O gráfico da fase do modelo dinâmico de [15] apresenta uma diferença a partir de uma década abaixo da frequência de chaveamento devido à presença de um zero positivo no seu modelo. Já a resposta em frequência de [14] apresenta diferenças tanto na magnitude quanto na fase, e isto pode ser explicado pelo fato deste modelo não levar em consideração o zero nas funções de transferências, devido à resistência série equivalente do capacitor de saída.

Tabela 4.2

Parâmetros de Projeto do Conversor ZVS-PSM-FB apresentados em [15].			
Tensão de Entrada, V_{In}	240V	Tensão de Saída, V_{Out}	12,5V
Indutância Ressonante, L_R	15,5 μ H	Indutância de Saída, L	3,47 μ H
Frequência de Chaveamento, f_s	250kHz	Capacitância de Saída, C	11,8mF
ESR do Capacitor, R_C	1,88m Ω	ESR da Indutância de Saída, R_L	0 Ω
Relação de Transformação n_{Sec}/n_{Pri} , n	1/6	Corrente de Saída a Carga Nominal, I_{Out}	22,96A
Razão Cíclica de Regime Permanente, D	0,5529	Perda de Razão Cíclica de Regime Permanente, ΔD	0,2314

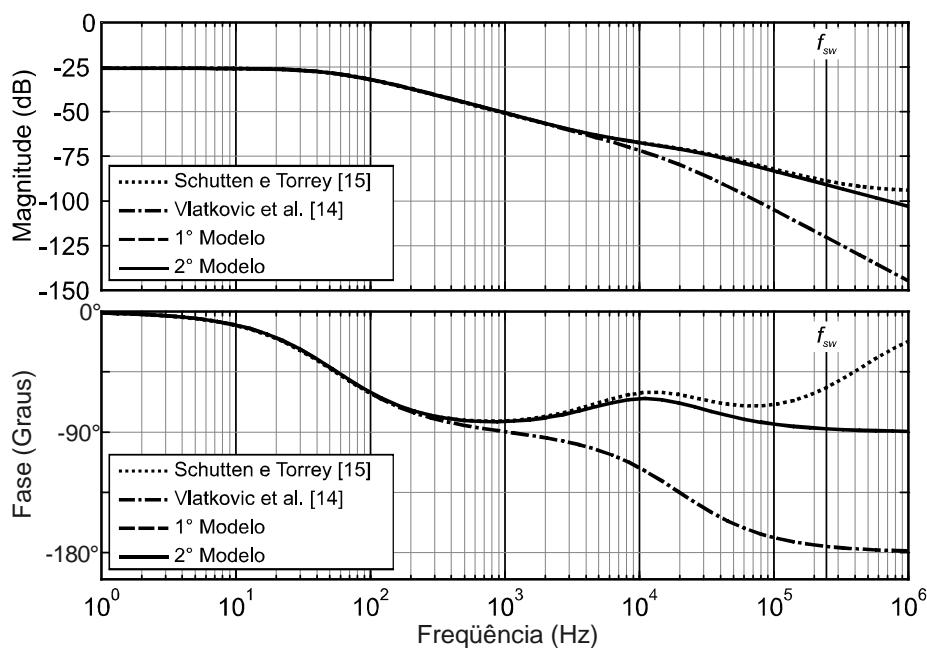


Figura 4.7 – Comparação da resposta em frequência da função de transferência Entrada-Saída com os parâmetros do conversor da Tabela 4.2.

Na Figura 4.8 é mostrado a comparação das respostas em frequência das funções de transferências Controle-Saída dos quatro modelos citados, utilizando os parâmetros do conversor da Tabela 4.2. Novamente as repostas em frequência dos modelos de [15], 1° modelo e do 2° modelo são similares, e novamente, o gráfico da magnitude e da fase do modelo de [14] apresenta um desvio considerável em relação aos outros gráficos. Como dito anteriormente, esta diferença é devido principalmente à falta da modelagem do zero relativo à resistência série equivalente do capacitor de saída.

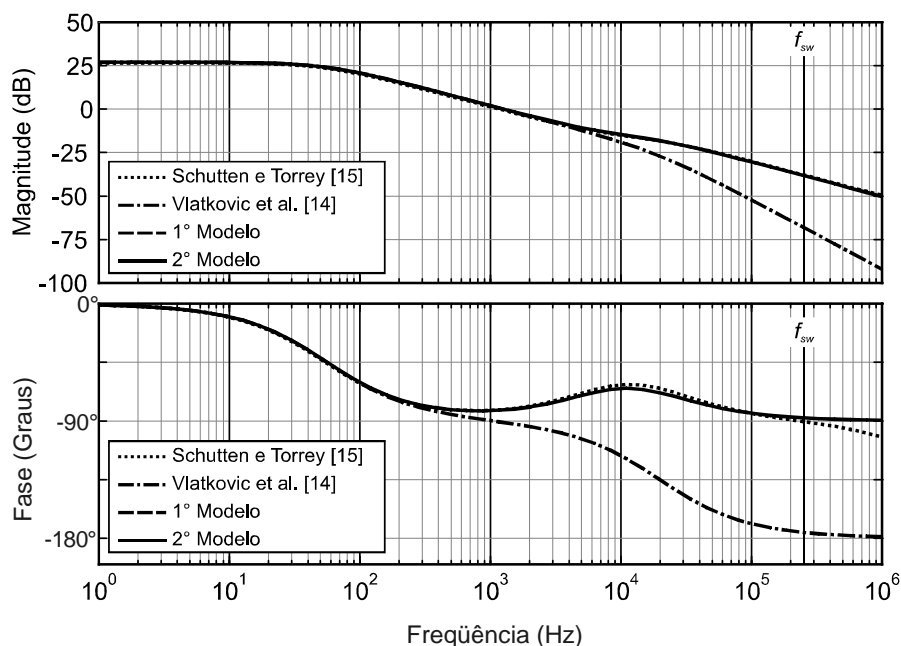


Figura 4.8 – Comparação da resposta em frequência da função de transferência Controle-Saída com os parâmetros do conversor da Tabela 4.2.

Na Figura 4.9, a carga do conversor foi novamente variada dentro da faixa do modo de condução contínua até a carga nominal, e os ganhos-cc das funções de transferência Entrada-Saída multiplicado pela tensão de entrada, V_{in} , foram plotados. Para ilustrar ainda mais o gráfico, também foram realizadas simulações com o *software* PSIM[®] para diferentes pontos de carga e o valor médio da tensão de saída, v_{out} , da simulação foi incluída no gráfico. Os ganhos cc dos modelos de [14], [15] e do Modelo Modificado apresenta uma resposta constante e igual ao valor desejado, dentro de toda a faixa de variação da carga. Já o primeiro modelo aqui apresentado, apresenta ganhos diferentes dentro da faixa de variação da carga, apresentando um erro máximo de 2,8% do valor de ganho desejado em aproximadamente 11A de carga.

Na Figura 4.10, a carga foi novamente variada na faixa de CCM até a carga nominal e os ganhos-cc das funções de transferência Controle-Saída multiplicado pela Razão Cíclica de Controle, D , foram plotados. Também foi plotada a simulação do PSIM[®] do conversor para tensão de entrada fixa e carga variável. Neste caso, percebe-se que os ganhos cc das funções de transferências de Controle-Saída dos modelos dinâmicos de [14] e [15] são novamente menos eficientes, dentro da faixa de carga variada. Estes modelos apresentam 1,6% e 4,2%, respectivamente, de erro mínimo para o valor de ganho-cc desejado. A curva correspondente ao 1º modelo, apresenta na Figura 4.10 o mesmo comportamento da Figura 4.9. A curva dos ganhos cc do 2º modelo, além de novamente apresentar o mesmo comportamento nas duas figuras (Figura 4.9 e Figura 4.10) foi a única a acompanhar os resultados de simulação e também apresentar valores desejados de ganhos-cc das funções de transferência neste segundo conjunto de parâmetros de projeto do conversor.

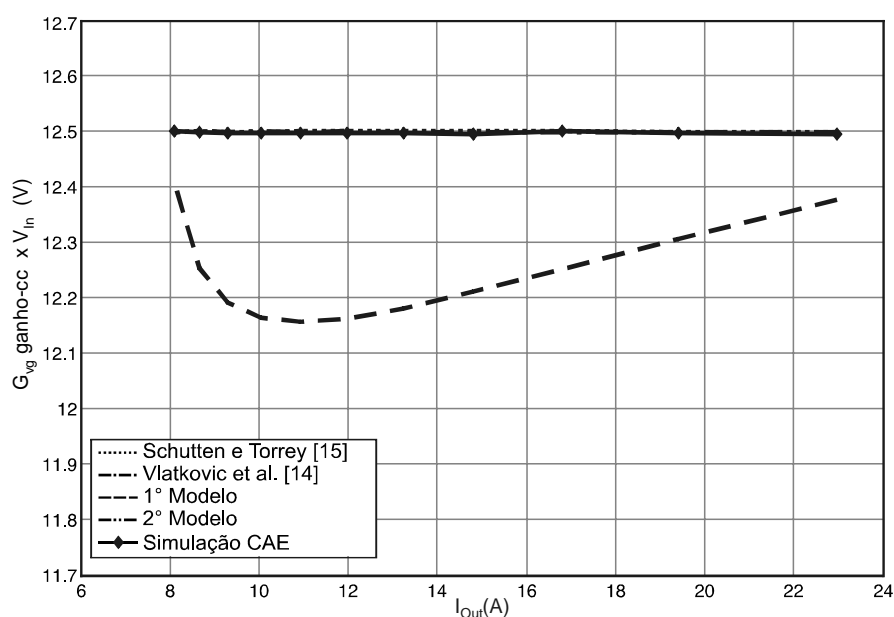


Figura 4.9 – Comparação dos ganhos cc das funções de transferência Entrada-Saída com os parâmetros do conversor da Tabela 4.2 e para faixa de CCM até a carga nominal.

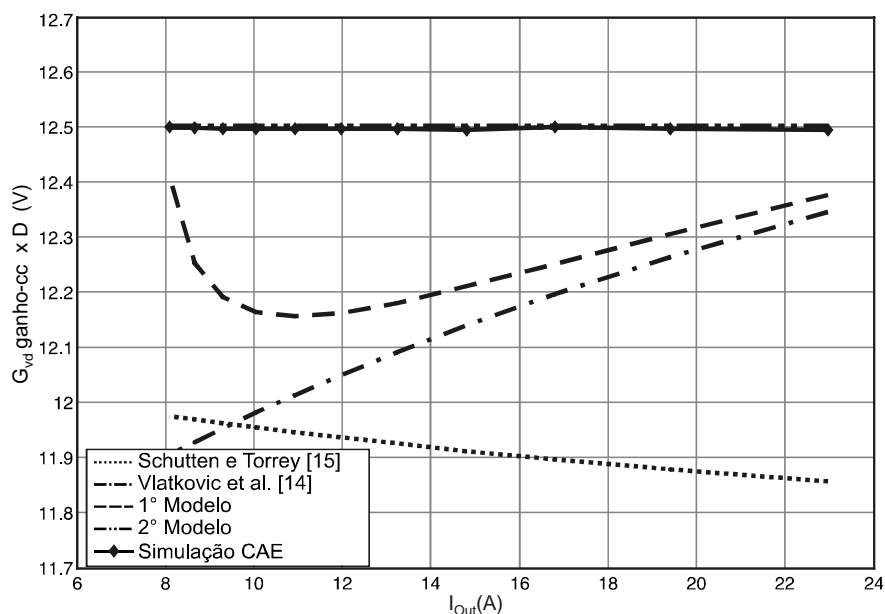


Figura 4.10 – Comparação dos ganhos cc das funções de transferência Controle-Saída com os parâmetros do conversor da Tabela 4.2 e para faixa de CCM até a carga nominal.

Da comparação que se seguiu, existem alguns pontos que devem ser melhor comentados. Primeiramente, fica ressaltado o fato de que os modelos dinâmicos de [14] e [15] não são bons modelos dinâmicos para funções de transferência Controle-Saída, pois além de não conseguirem modelar corretamente o ganho cc destas funções, o modelo de [14] apresenta diferenças tanto nos gráficos de magnitude e fase devido a uma deficiência na derivação do modelo do conversor.

Também se pode ressaltar que o comportamento do ganho-cc, em função da corrente de saída do conversor, não são semelhantes em ambas as funções de transferência Entrada-Saída e Controle-Saída dos modelos [14] e [15], enquanto que para os dois modelos aqui apresentados, esta característica é a mesma para ambas as funções de transferência.

Outro fator que se pode mostrar é o fato de que o modelo dinâmico derivado por um dos autores ([14] ou [15]) não consegue ter uma resposta em frequência, similar ao resultado experimental e teórico do outro autor ([15] ou [14]), enquanto que os modelos aqui propostos conseguem realizar esta tarefa para os parâmetros de projetos dos dois autores ([14] e [15]).

E como comentário final, na comparação entre os dois modelos aqui propostos, há sem dúvida, uma vantagem bem expressiva para o 2º modelo, pois este tem a formalidade e a precisão do 1º modelo, aliado com a exatidão na modelagem dos ganhos cc das funções de transferências Entrada-Saída e Controle-Saída.

4.4 Sumário.

Neste Capítulo foram mostradas as comparações de resposta em frequência e dos ganhos cc das funções de transferência dos quatro modelos dinâmicos para dois conjuntos de parâmetros de projeto do conversor ZVS-PSM-FB dos dois trabalhos anteriormente já presentes na literatura [14] e [15]. Esta comparação foi realizada de forma a mostrar as diferenças, pontos positivos e limitações dos modelos dinâmicos comparados. Desta forma foi possível verificar da comparação, que o 2º Modelo dinâmico derivado neste trabalho obteve o melhor desempenho entre os modelos apresentados na caracterização do conversor na resposta em frequência e nos ganhos cc das funções de transferências Entrada-Saída e Controle-Saída.

CAPÍTULO 5

RESULTADOS EXPERIMENTAIS DO CONVERSOR CC-CC ZVS-PSM- FB

5.1 Introdução.

Neste Capítulo serão ilustrados os resultados experimentais de resposta em frequência do conversor CC-CC ZVS-PSM-FB. Esta etapa compreende na realização do projeto do conversor, da implementação e da obtenção de resultados práticos que confirmem as previsões dos Modelos dinâmicos derivados no Capítulo 3. Este Capítulo será descrito primeiramente por um detalhado demonstrativo da implementação, dos equipamentos utilizados, dos resultados experimentais obtidos e por último, confrontar dos modelos dinâmicos com os resultados experimentais.

5.2 Projeto do Conversor CC-CC ZVS-PSM-FB.

Uma parte do Projeto do Conversor CC-CC ZVS-PSM-FB já foi mostrada no Capítulo 2. Nesta seção, serão adicionadas as informações dos componentes que não foram citados em tal capítulo. As especificações a serem cumpridas pelo conversor foram pesquisadas nas normas de fontes estabilizadas CC e para fontes de telecomunicações.

Os parâmetros iniciais de projeto do conversor CC-CC ZVS-PSM-FB são dados na tabela a seguir:

Tabela 5.1 – Especificações do Conversor CC-CC AVS-PSM-FB.

Potência máxima de saída, $P_{Out,máx}$	600W
Tensão nominal de entrada, V_{In}	360V
Tensão máxima de entrada, $V_{In,máx}$	395V
Tensão mínima de entrada, $V_{In,min}$	345V
Tensão nominal de saída, V_{Out}	48V
Tensão máxima de saída, $V_{Out,máx}$	60V
Tensão mínima de saída, $V_{Out,min}$	45V
Corrente de saída nominal @ 48V, I_{Out}	12,5A
Corrente de saída máxima @ $V_{Out,min}, I_{Out,máx}$	13,33A

Ripple máximo da tensão de saída, $\Delta v_{Out,máx}$	200mV _{pk-pk}
Ripple máximo da corrente do indutor, $\Delta i_{L,máx,pk-pk}$	10% de $I_{Out,máx}$
Razão Cíclica de Controle máxima, $D_{máx}$	0,99
Perda de Razão Cíclica máxima, $\Delta D_{máx}$	0,15
Rendimento, η	$\geq 92\%$
Frequência de Chaveamento, f_{sw}	100kHz

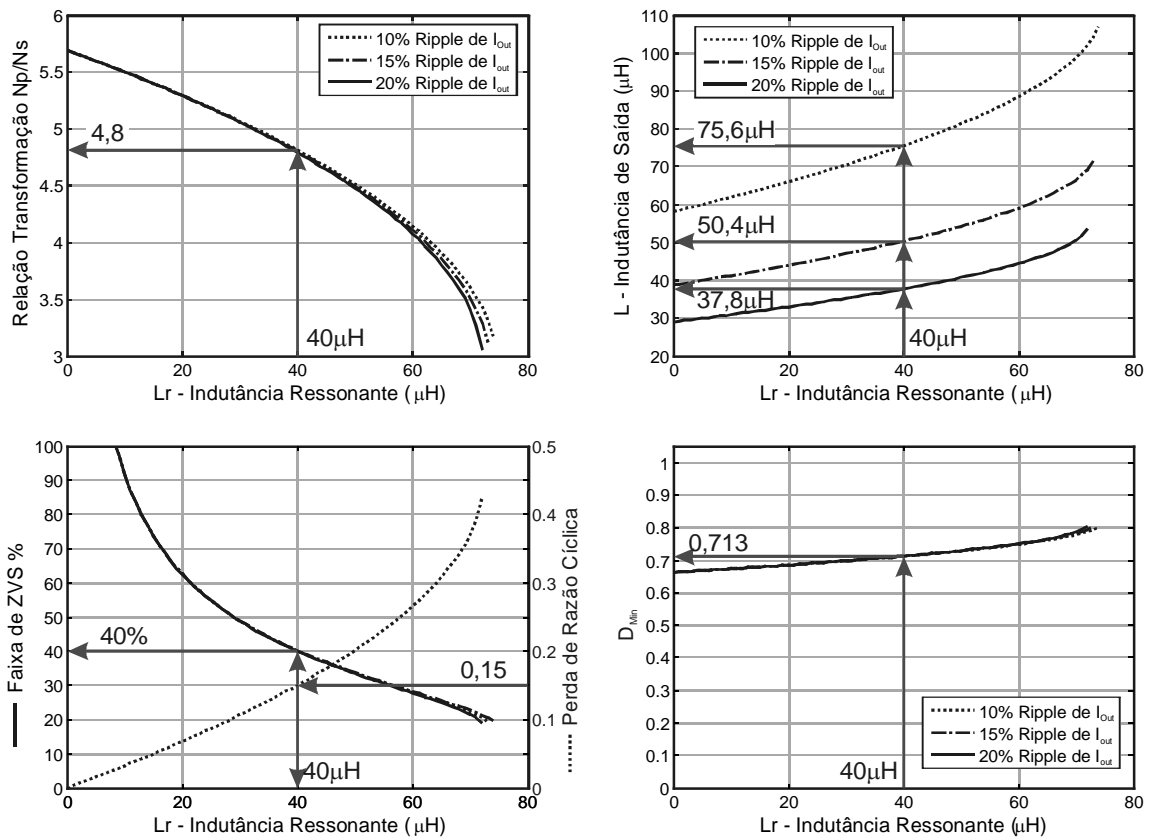


Figura 5.1 – Ábaco de projeto do conversor CC-CC ZVS-PSM-FB, com as especificações da Tabela 5.1.

Tabela 5.2 - Parâmetros obtidos dos ábacos da Figura 5.1.

Perda de Razão Cíclica máxima, $\Delta D_{máx}$	0,15
Indutância Ressonante, L_R	40,0 μ H
Indutância de Saída, L	75,6 μ H
Faixa de ZVS,	40% - 100%
Relação de Transformação, n (n_{Pri}/n_{Sec}).....	4,8
Razão Cíclica Mínima, D_{Min}	0,713

$$C = \frac{1}{2} \frac{k_C \Delta I_{Out,máx,pk-pk} / 2}{2(2f_s) \Delta v_{máx,pk-pk}} = 202\mu F \approx 220\mu F / 63V \text{ série HFC/Siemens}$$

onde k_C é um fator multiplicativo de ajuste do ripple máximo do capacitor e, $k_C = 12$, para garantir um ripple de tensão pequeno quando levado em consideração a resistência série equivalente do capacitor. No Apêndice D, é mostrada a resposta em frequência do capacitor escolhido.

Projeto do Transformador Onda Completa com Derivação Central

Núcleo, <i>part number</i>	EE 42/20
Relação de Transformação n_{Pri}/n_{Sec} , n	4,8
Número de Espiras Primário, N_{Pri}	29 espiras
AWG Primário,.....	AWG19 - 1xLitz*
Número de Espiras de cada Secundário, N_{Sec}	6 espiras
AWG Secundário,.....	AWG12 – 6xLitz*
Perdas Núcleo, P_{Core}	4,84W ([34] e [35])
Elevação de Temperatura, ΔT_{Core}	49,6°C

*Fio Litz, 63fios AWG37

Projeto do Indutor de Saída

Núcleo, <i>part number</i>	EE 42/20
Número de Espiras, N_L	19 espiras
AWG,.....	AWG13 – 5xLitz*
Perdas Núcleo, P_{Core}	0,09W ([34] e [35])
Elevação de Temperatura, ΔT_{Core}	1,3°C

*Fio Litz, 63fios AWG37

Projeto do Indutor Ressonante

Núcleo, <i>part number</i>	EE 30/07
Número de Espiras, N_{Lr}	29 espiras
AWG,.....	AWG20
Perdas Núcleo, P_{Core}	0,30W ([34] e [35])
Elevação de Temperatura, ΔT_{Core}	0,5°C

Projeto dos Semicondutores

Chaves Semicondutoras

Tensão Máxima Drain-Source, $V_{DS,Max}$	400V
Corrente RMS, $I_{Sw,RMS}$	1,85A
Corrente de Pico Repetitiva, $I_{S,pk-rep}$	2,74A

Para atender a estas especificações, foi escolhido o componente IRF460A, que apresenta as seguintes características:

$$V_{DS,Max} = 500V; I_D = 20A@25^\circ C \text{ e } 13A@100^\circ C; R_{DS,On} = 0,27\Omega$$

Diodos

Tensão Máxima Secundário, $V_{Sec,Max}$	84V
Corrente Média, $I_{D,Avg}$	6,25A
Corrente de Pico Repetitiva, $I_{D,pk-rep}$	13,125A

Para atender a estas especificações, foi escolhido o diodo ultra-rápido 30CPH03 (dois diodos com catodos conectados), que apresenta as seguintes características:

$$V_{Sec,Max} = 300V; I_{D,Avg} = 15A; t_{rr} = 40ns$$

Dissipadores MOSFETS

$$R_{\theta sa} = \frac{\Delta T_j}{PD} - R_{\theta jc} - R_{\theta cs}$$

Resist. térmica entre a junção e o encapsulamento, $R_{\theta as}$	0,45°C/W
Resist. Térmica entre o encapsulamento e o dissipador, $R_{\theta cs}$	0,24°C/W
Excursão da temperatura da junção, ΔT_j ,	20°C
Perdas nos dispositivos, PD	$4 * R_{ds-on} * I_{avg}^2 = 3.9W$
Resistência térmica do dissipador, $R_{\theta sa}$	4,44 °C/W

Para atender à esta resistência térmica do dissipador acima calculada, este teria que ser muito pequeno. Por motivos construtivos, será utilizado o dissipador HDS10425 com 4cm de altura que contém uma resistência térmica de 3,01°C/W o que é suficiente para a dissipação requerida.

DIODOS

$$R_{\theta sa} = \frac{\Delta T_j}{PD} - R_{\theta jc} - R_{\theta cs}$$

Resist. térmica entre a junção e o encapsulamento, $R_{\theta as}$	1,50°C/W
Resist. Térmica entre o encapsulamento e o dissipador, $R_{\theta cs}$	0,40°C/W
Excursão da temperatura da junção, ΔT_j ,	60°C
Perdas nos dispositivos, PD	$2 * V_F * I_{d,avg} = 12,5W$
Resistência térmica do dissipador, $R_{\theta sa}$	2,90 °C/W

Para atender a esta resistência térmica do dissipador, com o perfil HDS10425 sem ventilação forçada, utiliza-se o seguinte ábaco, que resulta em 4cm (3,01°C/W) do perfil do dissipador informado.

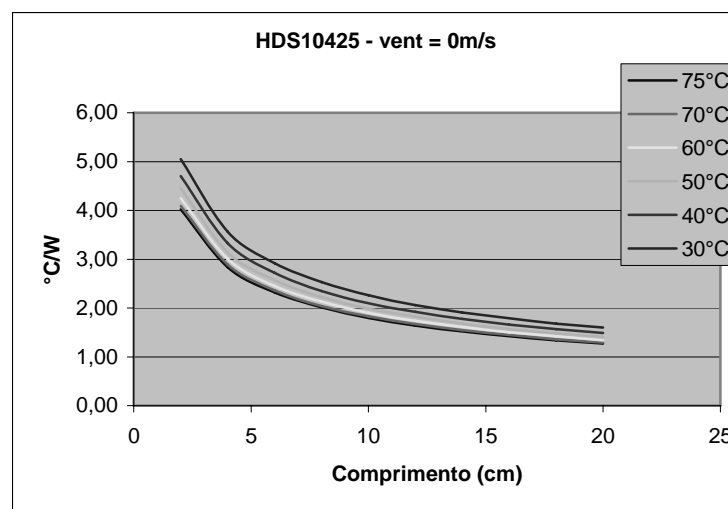


Figura 5.2 - Resistência Térmica do Dissipador HDS10425 para diversas alturas, e sem ventilação forçada.
fonte: <http://www.hsdissipadores.com.br>

Projeto dos Grampeadores dos Diodos Retificadores de Saída

Devido às indutâncias de dispersão dos transformadores e à capacitância de junção dos diodos retificadores, ocorrem oscilações de tensão sobre os diodos retificadores no momento da recuperação reversa. Para evitar danos no circuito por sobretensão, são utilizados circuitos grampeadores os quais mantêm a sobretensão em níveis toleráveis.

A potência P_{clp} que será dissipada no circuito de grampeamento pode ser determinada pela expressão abaixo:

$$P_{clp} = \frac{1}{2} \cdot f_s \cdot C_{Dr} \cdot V_{Dr,máx}^2 \cdot \left(\frac{(1 + \mu)^2 (1 - \mu)}{\mu} \right)$$

onde:

Tensão de Grampeamento, V_{Clp}	100V
Fator de Correção, μ	0,177
Capacitância de junção do diodo retificador, C_{Dr}	400pF
Tensão Máxima sobre os Diodos Retificadores, $V_{Dr,máx}$	82,3V

$$V_{Dr,máx} = \frac{V_{In,máx}}{n} = \frac{395}{4,8} = 82,3V$$

$$\mu = \frac{V_{Clp} - V_{Dr,máx}}{V_{Dr,máx}} = \frac{100 - 82,3}{82,3} = 0,177$$

$$P_{clp} = \frac{1}{2} \cdot f_s \cdot C_{Dr} \cdot V_{Dr,máx}^2 \cdot \left(\frac{(1 + \mu)^2 (1 - \mu)}{\mu} \right) = 0,831W$$

Sendo definida a potência no circuito grampeador, o valor do resistor e do capacitor do circuito grampeador podem ser obtidos a partir das equações abaixo.

$$R_{Clp} = \frac{V_{Clp}^2}{P_{Clp}} = 11230\Omega \approx 10k\Omega$$

$$C_{Clp} = \frac{1}{0,1 \cdot R_{Clp} \cdot f_s} = 10nF$$

Os diodos do circuito de grampeamento serão os diodos ultra-rápidos BYV26E, de 1000V e 1A

5.2.1 Circuito de Controle em Malha Aberta do Conversor.

Devido à natureza das medidas a serem efetuadas pelo equipamento de resposta em frequência, optou-se por utilizar o circuito integrado da Unitrode[®]/Texas Instruments[®] UCC3895 – *Phase-Shift PWM Controller* [9]. Este CI tem a característica de gerar os quatro sinais de comando para o conversor a partir de um comparador dente-de-serra e nível cc,

possibilidade de programação do tempo morto entre as chaves do mesmo braço, possuir circuitos suficientes para utilização em malha fechada com dupla malha de controle, além de possibilitar a utilização do pino *SYNC* para sincronização de CI's operando em conversores em um sistema distribuído de fornecimento de energia.

O diagrama de ligação do CI *UCC3895 – Phase-Shift PWM Controller* operando em malha aberta é mostrado na Figura 5.3 abaixo, onde os pinos 18, 17, 14 e 13 (A, B, C e D) são os sinais de gatilhos para as quatro chaves do conversor.

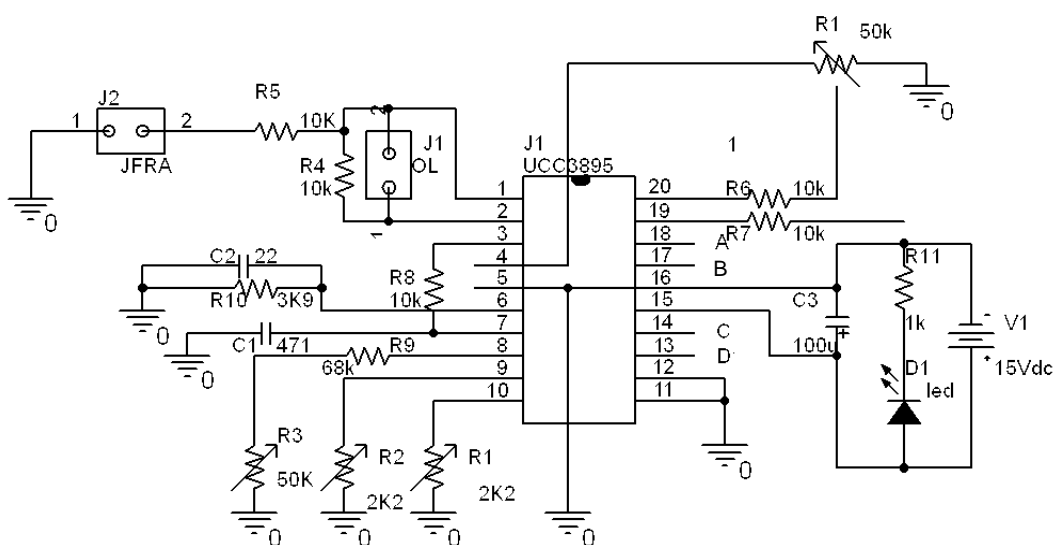


Figura 5.3 – Esquema elétrico do controlador PWM UCC3895 *Phase-Shift*, utilizado para obtenção de resultados experimentais do conversor ZVS-PSM-FB.

5.3 Analisador de Resposta em Frequência - FRA.

Nesta seção é feita a descrição do analisador de resposta em frequência, suas características, especificações e a demonstração de sua aplicação na obtenção de funções de transferências de conversores estáticos.

5.3.1 Ridley Engineering AP200 – *Frequency Response Analyzer*.

A principal utilização do AP200 - *Frequency Response Analyzer* é a medição de resposta em frequência de sistemas e conversores chaveados; medição resposta em frequência de malhas de controle; caracterização de componentes passivos de potência como: indutores, transformadores e capacitores [29] e [30].

Suas principais características são direcionadas à análise de conversores estáticos e seus componentes [31]:

- Faixa de frequência do equipamento: 11,6mHz a 15MHz;
- 100dB de faixa dinâmica com precisão de 0,025dB para magnitude e 0,1° para fase;

- Tratamento de Sinais por software com Interface Amigável, interface DDE para compartilhamento de dados entre programas;
- Dois canais para razão B/A, medição de funções de transferências;



Figura 5.4 – Ridley Engineering AP200 - Analisador de Reposta em Freqüência.

Possui ainda interface USB, ponteiros isoladas, transformador isolador de injeção de sinal, cabos, software e acessórios.

Na seção a seguir serão demonstrados dois procedimentos de testes que são possíveis de realizar com o AP200. Estes procedimentos são os mesmos a serem utilizados para obtenção das funções de transferência Entrada-Saída e Controle-Saída do conversor.

5.3.2 Medidas utilizando o AP200 – Frequency Response Analyzer [29].

5.3.2.1 Medidas de Ganho de Malhas

A Figura 5.5 abaixo mostra o típico *setup* para medidas de ganho de malhas

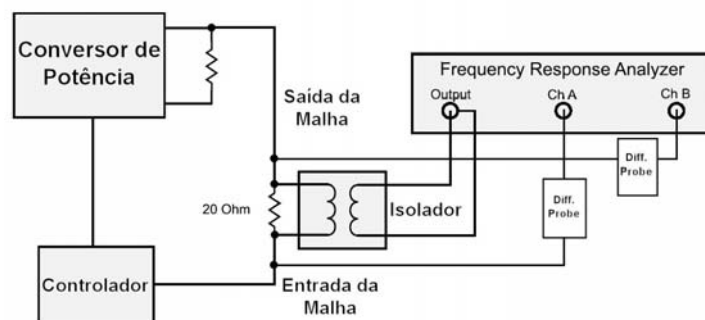


Figura 5.5 – Setup para medição de ganho de malhas para conversores com tensão-elevada (> 15V).

A saída do analisador de resposta em freqüência é acoplada através de um transformador isolador de pequenos sinais com um resistor de 20 Ohms em série com a malha. As ponteiros são conectadas em ambos os lados do resistor para realizar a medida da malha. Feito isto o analisador irá realizar a injeção de um sinal de freqüência crescente,

tipicamente de 10Hz até a frequência de chaveamento do conversor, e medirá a amplitude e a fase do sinal através dos canais A e B.

5.3.2.2 Medida da Função de Transferência Entrada-Saída, $G_{vg}(s)$

Audiosuceptibilidade ou Função de Transferência Entrada-Saída podem ser realizadas com o circuito da Figura 5.6. Este é o mais invasor dos testes, necessitando que uma perturbação do sinal seja injetada no barramento de entrada da fonte.

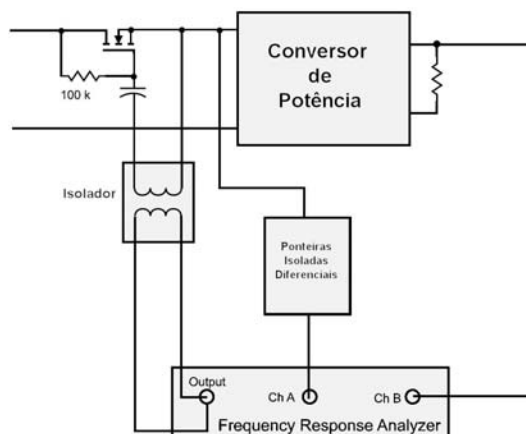


Figura 5.6 – Setup para medição de funções de transferência Entrada-Saída de conversores.

Para realização do circuito de interface do analisador de resposta em frequência, utilizou-se o MOSFET IRF460A, um resistor de filme metálico de 100 kΩ de 1%, e um capacitor MKT 10nF/400V.

5.3.2.3 Medida da Impedância de Saída, $Z_{out}(s)$

A Impedância de Saída do conversor pode ser medida com o analisador de resposta em frequência utilizando-se o esquema da Figura 5.7. Esta medida necessita da injeção de uma corrente de teste nos terminais de saída do conversor através de um circuito ativo, utilizado para realização destes testes em potências acima de 100W. Neste caso utilizam-se as duas ponteiros de tensão, o canal A recebe a informação da corrente de saída em forma de tensão sobre o resistor de 1 Ω, e o canal B recebe a tensão de saída do conversor.

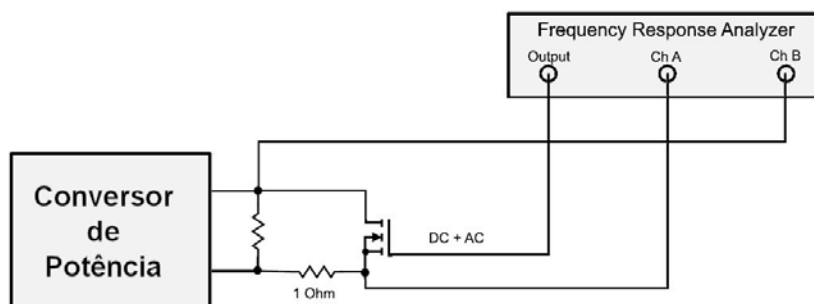


Figura 5.7 - Esquema elétrico para realização de medidas de Impedância de Saída do conversor para potências acima de 100 W.

5.3.2.4 Medida da Impedância de Entrada, $Z_{in}(s)$

O circuito de injeção de sinal para realizar as medidas de impedância de entrada é o mesmo circuito para realização das medidas de função de transferência entrada-saída. A corrente de entrada deve ser medida com uma ponteira de corrente conectada ao canal A, e o ganho desta medida deve ser incluído para ajustar a escala da medida da impedância de entrada. A tensão de entrada é conectada através de uma ponteira isolada e conectada no canal B.

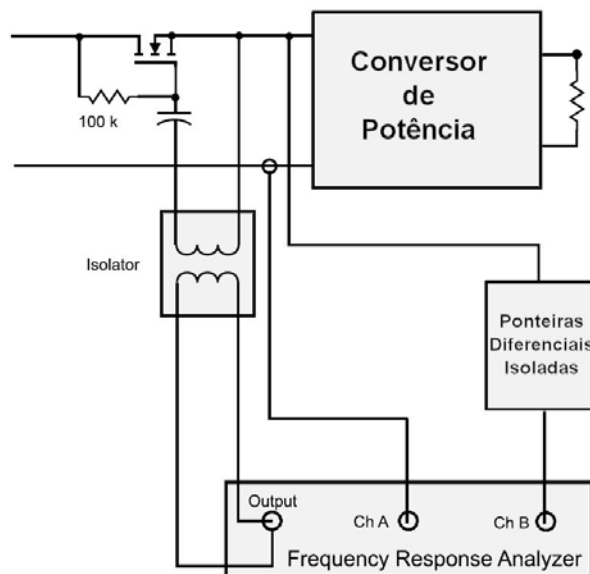


Figura 5.8 – Esquema elétrico para realização de medidas de Impedância de Entrada do conversor.

5.4 Resultados Experimentais do Conversor CC-CC ZVS-PSM-FB Operando em Malha Aberta.

Projetado o circuito, realizou-se a implementação do mesmo com os parâmetros dados das tabelas 5.1 e 5.2. A Figura 5.9 mostra os comandos do conversor medidos sobre as chaves semicondutoras. A Figura 5.10 mostra as formas de onda da tensão v_{AB} do primário, corrente do primário i_{LR} e corrente do indutor de saída i_L , para operação do conversor em regime permanente com uma carga de aproximadamente 11,54 A.

As medições das respostas em frequência de Tensão de Entrada – Tensão de Saída e Controle – Tensão de Saída, do conversor foram realizadas utilizando-se dos esquemas de ligação das Figuras 5.5 e 5.6. Os resultados experimentais só começaram a apresentar melhor resultado após o posicionamento de um plano de terra sob o *setup*, e ao aterrar os dissipadores das chaves semicondutoras e diodos do *setup*. Todos os resultados experimentais foram obtidos com os parâmetros de projeto e condições de operação sumarizados na Tabela 5.3.

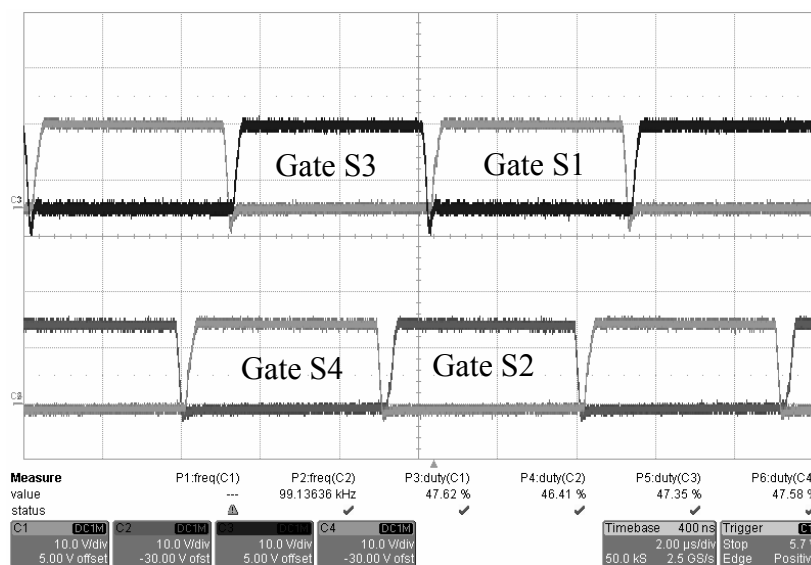


Figura 5.9 – Sinais de comando das chaves semicondutoras.

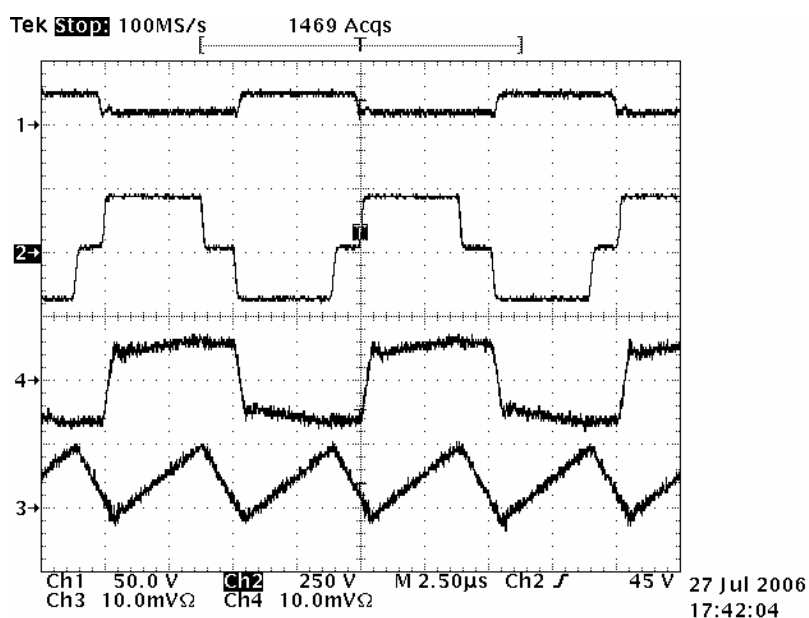


Figura 5.10 – (1) Comando da Chave S3, (2) Tensão dos primário VAB, (3) Corrente no primário e (4) Corrente do indutor de saída (somente parte CA da forma de onda).

Tabela 5.3

Parâmetros de Projeto do Conversor ZVS-PSM-FB projetado.			
Tensão de Entrada, V_{In}	360,0V	Tensão de Saída, V_{Out}	48,0V
Indutância Ressonante, L_R	40,0µH	Indutância de Saída, L	75,6µH
Frequência de Chaveamento, f_s	100kHz	Capacitância de Saída, C	220µF
ESR do Capacitor, R_C	0,40Ω	ESR da Indutância de Saída, R_L	0 Ω
Relação de Transformação n_{Sec}/n_{Pri} , n	1/4,83	Corrente de Saída a Carga Nominal, I_{Out}	11,54A
Razão Cíclica de Regime Permanente, D	0,748	Perda de Razão Cíclica de Regime Permanente, ΔD	0,102

Na Figura 5.11 é mostrado o resultado experimental da resposta em frequência Entrada-Saída do conversor, em linha cheia. As respostas em frequência dos modelos de Schutten [16], Vlatkovic et al. [14] e o 2º Modelo, com os mesmos parâmetros do conversor da Tabela 5.3, estão plotados no mesmo gráfico para fins de comparação. Percebe-se mais facilmente que a resposta do modelo de Vlatkovic [14] não é semelhante ao resultado experimental. Já o 2º Modelo e o de Schutten [16] apresentam respostas mais próximas ao resultado experimental.

O ganho de baixas frequências do resultado experimental está em torno de -16,4dB, e o resultado esperado para ambos 3 modelos seria de -17,5dB.

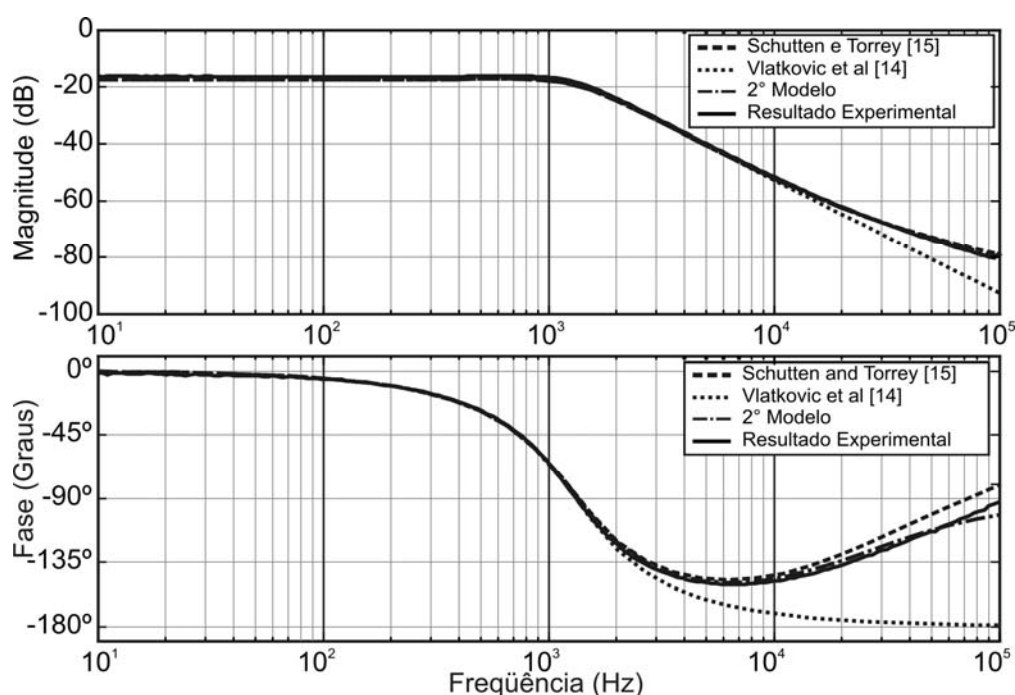


Figura 5.11 – Resposta em frequência Entrada-Saída experimental (Linha cheia), comparada com as respostas em frequências dos modelos 2º Modelo (Traço-ponto), de Schutten [15] (Traços) e de Vlatkovic et al. [14] (Pontos).

Na Figura 5.12 é mostrado o resultado experimental da resposta em frequência Controle-Saída do conversor, em linha cheia. Novamente, as respostas em frequência dos modelos de Schutten [16], Vlatkovic et al. [14] e o 2º Modelo, com os mesmos parâmetros do conversor da Tabela 5.3, estão plotados no mesmo gráfico para fins de comparação. O resultado experimental de baixas frequências de Controle-Saída apresentou um valor menor (34dB) que o resultado teórico esperado (36,1dB). Apesar disto, a forma do resultado experimental está semelhante aos resultados teóricos do 2º Modelo e Schutten [15], enquanto que a previsão teórica de Vlatkovic et al. [14] é deficiente principalmente na fase a partir de duas décadas abaixo da frequência de chaveamento.

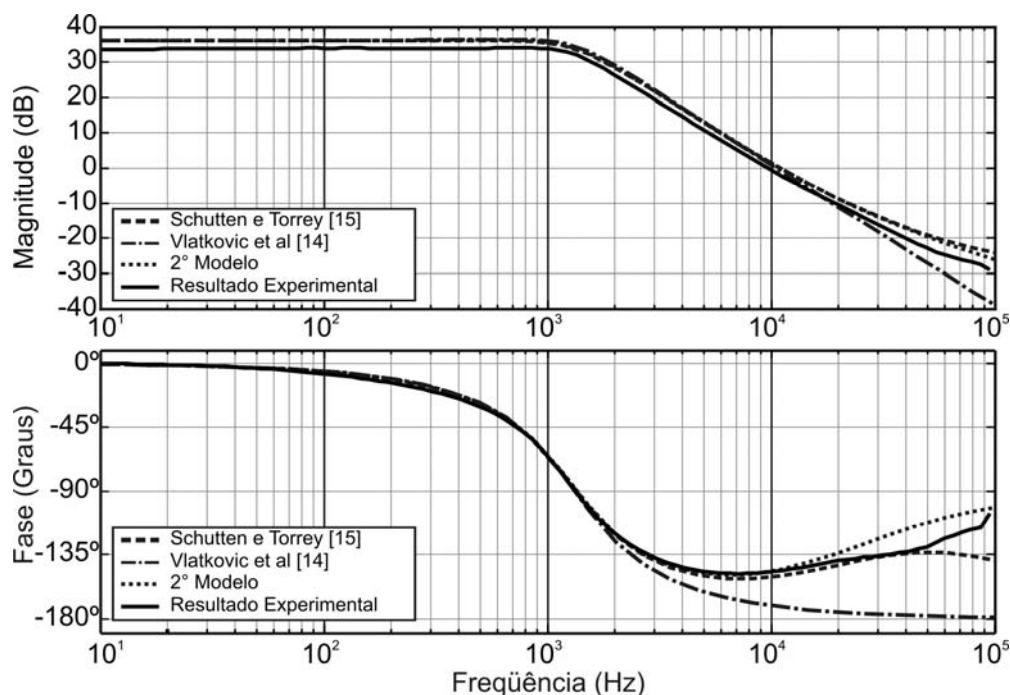


Figura 5.12 - Resposta em frequência Controle-Saída experimental (Linha cheia), comparada com as respostas em frequências dos modelos: 2º Modelo (Traço-ponto), de Schutten [15] (Traços) e de Vlatkovic et al. [14] (Pontos).

Alguns comentários sobre as medições de resposta em frequência devem ser feitos. Primeiro, apesar de não ser possível visualizar nos gráficos das Figuras 5.11 e 5.12, o comportamento de baixa frequência das respostas não são retas até a frequência de ressonância, existe uma pequena elevação dos ganhos em baixas frequências até a frequência de ressonância. Isto é devido à diminuição do fator de amortecimento das funções de transferência ocorrido pelo fato da diminuição do valor efetivo do capacitor de saída quando este opera com um ripple de duas vezes a frequência de chaveamento, o que pode ser visto na resposta em frequência da capacitância do componente no Apêndice C. A queda de valor da capacitância em altas frequências (>50kHz) é maior que 50% do valor nominal para o capacitor eletrolítico.

A diferença no ganho de baixas frequências da resposta Controle-Saída, pode ter como principal fonte o fato de a tensão de saída não ser regulada e quando o sinal de saída do analisador de resposta em frequência perturba o sinal de controle, há variações na tensão de saída que podem modificar o valor do ganho de baixas frequências. Para se resolver este problema, deve-se implementar uma malha de controle para regular a tensão de saída, e assim realizar os procedimentos de medidas da resposta em frequência Controle-Saída.

Na obtenção dos resultados experimentais, foram realizados procedimentos de medida do ganho-CC do conversor quando variando a carga do mesmo. Estes resultados foram então comparados com os dados provenientes dos modelos dinâmicos teóricos. Na Figura , são plotados os valores teóricos dos ganhos-CC das funções de transferência entrada-saída dos modelos dinâmicos e o resultado experimental. Apenas os ganhos-CC do 1º Modelo aqui derivado não

foram semelhantes ao resultado experimental. Todos os outros modelos dinâmicos tiveram a mesma resposta, sendo que o resultado experimental ficou muito próximo ao resultado desejado.

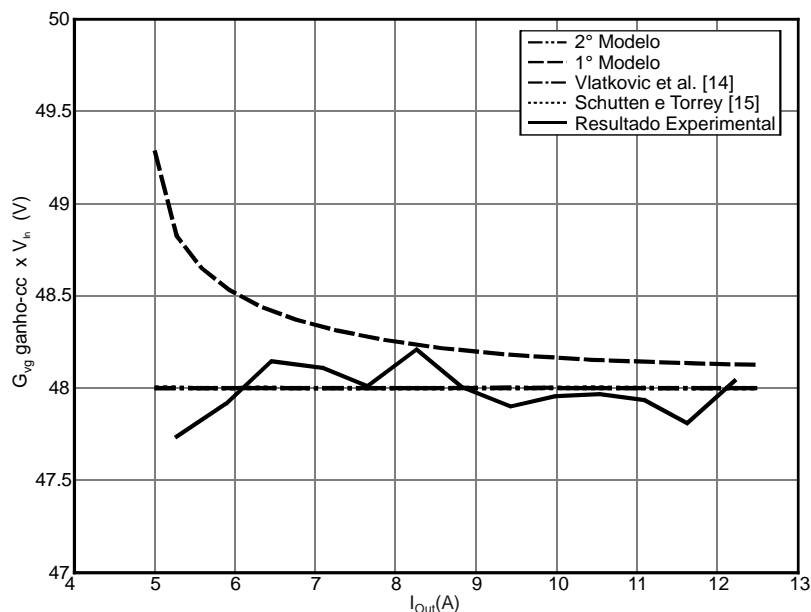


Figura 5.13 – Comparação dos Ganhos-CC experimental (linha cheia) e os ganhos-cc teóricos das funções de transferências entrada-saída dos modelos dinâmicos; 1º e 2º modelos dinâmico, modelo de Vlatkovic et al. [14] e de Schutten e Torrey [15].

Na comparação dos ganhos-CC das funções de transferência Controle-Saída, novamente, apenas o 2º Modelo proposto neste trabalho obteve uma resposta desejada, sendo que o resultado experimental foi semelhante ao comportamento desejado. O modelo de Schutten e Torrey apresentou a maior diferença de valor do ganho-CC dentro da faixa de carga variada, repetindo o mau desempenho das comparações anteriores.

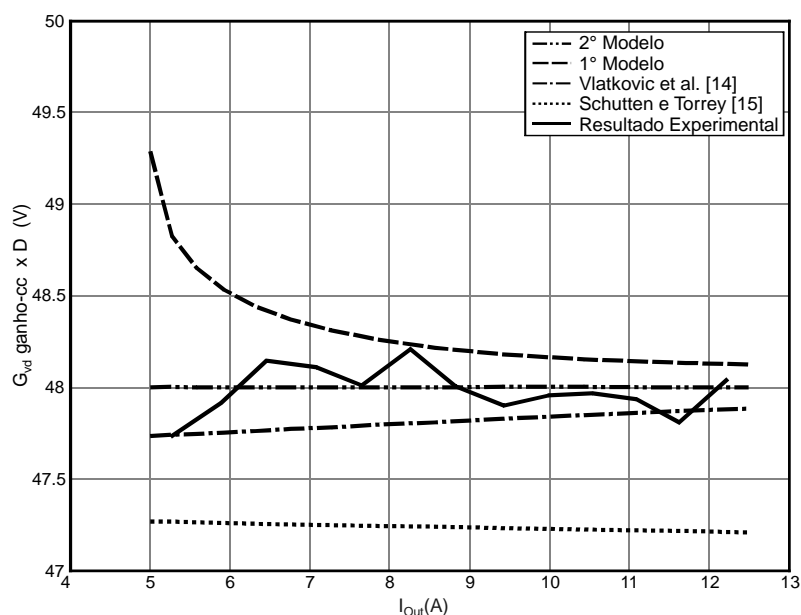


Figura 5.14 - Comparação dos Ganhos-CC experimental (linha cheia) e os ganhos-cc teóricos das funções de transferências Controle-Saída dos modelos dinâmicos; 1º e 2º modelos dinâmico, modelo de Vlatkovic et al. [14] e de Schutten e Torrey [15].

5.5 Sumário.

Neste Capítulo realizou-se uma explanação geral da implementação. Resultados experimentais do conversor operando perto da carga nominal e em malha aberta são mostrados. O procedimento de projeto é agora detalhado, e o equipamento AP200 a ser utilizado para validação do modelo proposto foi apresentado, bem como os procedimentos de medição para medida das funções de transferência do conversor.

Resultados experimentais da implementação foram apresentados onde se pode perceber uma boa similaridade entre os resultados experimentais e as previsões teóricas do 2º Modelo dinâmico do conversor aqui proposto. Também ficou explícito a deficiência do modelo de Vlatkovic [14], e também se mostrou que o modelo de Schutten [15] tem uma resposta em frequência similar à apresentada pelos resultados experimentais.

Mesmo as respostas dos modelos 2º modelo e o modelo de [15] serem similares, o 2º modelo aqui apresentado tem como vantagens, sobre o modelo de [15], o fato de modelar mais precisamente o ganho-cc das funções de transferência, principalmente o ganho-cc da função de transferência Controle-Saída, utilizada para projeto de malhas de controle; ser um modelo apresentado na forma simples como razão de polinômios, o que facilita o entendimento e utilização do modelo; além do 2º modelo ser mais adequado para diferentes parâmetros de projetos do conversor.

Por último, realizou-se uma comparação do comportamento do ganho-cc, variando-se sua carga, dos modelos dinâmicos teóricos utilizados no trabalho e de resultados experimentais. Evidenciou-se que o 2º Modelo aqui apresentado foi o único modelo dinâmico teórico a ter resultados similares aos obtidos na prática em ambas as comparações dos ganhos-cc das funções de transferência Entrada-Saída e Controle-Saída. O comportamento do ganho-cc da função de transferência Controle-saída do modelo de Schutten [15], novamente apresentou um desempenho ruim.

CAPÍTULO 6

CONSIDERAÇÕES FINAIS

Neste trabalho foram desenvolvidos dois novos modelos dinâmicos de pequenos sinais do conversor CC-CC Ponte-Completa Modulado em Deslocamento de Fase e com Comutação em Zero de Tensão (ZVS-PSM-FB). Estes novos modelos dinâmicos foram derivados a partir das etapas e das formas de onda de operação do conversor, onde foram utilizadas as técnicas de modelagem média e de circuito equivalente ca de conversores estáticos para obtenção das equações de regime permanente e do circuito equivalente de pequenos sinais do conversor.

No Capítulo 2 foi realizada uma análise minuciosa da operação em regime permanente do conversor ZVS-PSM-FB. Foram detalhadas as etapas de operação bem como as formas de onda do conversor.

No Capítulo 3 foram utilizados os dados da análise do capítulo 2 para derivar as equações de regime permanente de razão cíclica de controle D , e de perda de razão cíclica ΔD , que definem o ponto quiescente de operação do conversor ZVS-PSM-FB. Também neste Capítulo 3, o equacionamento do Capítulo 2 foi utilizado para derivação do modelo de pequenos-sinais do conversor. Devido à característica não-linear da perda de razão cíclica em função da carga do conversor, uma linearização em torno do ponto quiescente de operação do conversor foi realizada.

Utilizando-se da técnica ca de modelagem de pequenos-sinais obteve-se o circuito equivalente ca de pequenos sinais do conversor, onde existe a variável perturbada de perda de razão cíclica a qual não é uma variável normalmente utilizada para derivação de funções de transferências utilizadas na análise de conversores. Isto provocou a busca pela substituição da variável perturbada da perda de razão pela soma de efeitos da perturbação de outras variáveis; corrente de saída i_L , tensões de entrada e saída v_{In} e v_{Out} e razão cíclica de controle d ; sobre o intervalo de perda de razão cíclica.

Num primeiro momento, as equações de substituição da variável perturbada de perda de razão cíclica foram derivadas a partir da diferença entre as formas de onda do conversor quando este opera em regime permanente e quando opera com perturbação numa das

variáveis citadas. Os efeitos que estas perturbações de outras variáveis causavam sobre o intervalo de perda de razão cíclica do conversor, separadamente, foram somadas e daí sim, a variável perturbada de perda de razão cíclica foi substituída do circuito equivalente e assim foi possível a derivação do 1º modelo dinâmico do conversor ZVS-PSM-FB aqui apresentado.

Como alternativa a este primeiro modelo, a derivação da equação equivalente do efeito da perturbação da corrente de saída sobre o intervalo de perda de razão cíclica foi modificada. Esta modificação ocorreu no sentido de simplificar e eliminar componentes parasitas do circuito e tempos de etapas da equação equivalente, resultando no 2º Modelo dinâmico derivado.

No Capítulo 4, estes dois modelos derivados foram comparados com outros dois modelos dinâmicos já presentes na literatura, com o objetivo de mostrar as diferenças entre eles, evidenciando seus aspectos positivos e limitações na caracterização da dinâmica do conversor ZVS-PSM-FB.

Também no Capítulo 4, mostrou-se que o modelo apresentado por Vlatkovic [14] é deficiente na modelagem do conversor, pois não apresenta uma derivação rigorosa de grandes e pequenos sinais do modelo. Também este autor se baseia no modelo de pequenos sinais do conversor buck para derivação do modelo ZVS-PSM-FB, tentando adequar a variável de razão cíclica ao efeito da perda de razão cíclica do conversor.

O modelo dinâmico de Schutten [15], já é mais rigoroso na derivação do modelo do conversor, porém sua forma não amigável de apresentação do modelo torna o trabalho de obtenção de funções de transferências um processo difícil, sendo necessário softwares matemáticos para tal. Este trabalho apresenta uma boa similaridade entre os resultados teóricos e experimentais.

Os modelos dinâmicos aqui derivados conseguiram juntar os pontos positivos dos dois modelos, Vlatkovic [14] e Schutten [15], para modelar o conversor ZVS-PSM-FB, sendo eles: a simplicidade do modelo como funções de transferência simples como razão de polinômios Vlatkovic [14], a rigorosidade de análise apresentado por Schutten [15], e aliando a precisão teórica na modelagem dos ganhos de baixa frequência do 2º Modelo.

No Capítulo 5, apresentaram-se os resultados experimentais de resposta em frequência de Entrada-Saída e Controle-Saída, onde, apesar do esforço empregado na realização das medidas, não foi ainda possível se obter de forma categórica a comprovação completa do 2º modelo. Resultados são similares à previsão teórica, e com um determinado

refinamento nos procedimentos de medições, é possível obter a comprovação do 2º modelo aqui proposto.

Como propostas de futuros trabalhos a serem desenvolvidos a partir desta dissertação têm-se: estudo e projeto de controladores discretos aplicados ao conversor ZVS-PSM-FB, estudo de paralelismo de conversores, compartilhamento de carga dos conversores, aplicação da metodologia de derivação do modelo a outros conversores da família Ponte-Completa com perda de razão cíclica.

REFERÊNCIAS

- [1] Akerlund, J., "-48 V DC computer equipment topology-an emerging technology", em **Twentieth International Telecommunications Energy Conference. INTELEC**, 1998, pp. 15 - 21.
- [2] Darnell - PSMA, "Market Update - <<http://www.pdma.com/index.php?directory=finfo&area=info&page=finfoCab>>, 1991, nov 2002 and Jul 2005.
- [3] ITU Telecom Americas, "Reflecting Growth Across Key Telecoms Sectors, <http://www.itu.int/americas2005/marketing/regional_market.html>, 2005.
- [4] Michlovic, D., "Legacy power plant migration"- <http://telephonyonline.com/backoffice/infocus/telecom_legacy_power_plant/>, <http://telephonyonline.com/>, 2003.
- [5] ANATEL, "Universalização"- <<http://www.anatel.gov.br/universalizacao/default.asp?Codarea=22>>.
- [6] Tabisz, W. A.; Jovanovic, M. M. e Lee, F. C., "Present and future of distributed power systems," em **Applied Power Electronics Conference and Exposition, 1992. APEC'92**, 1992.
- [7] Lee, F. C.; Barbosa, P.; Xu, P.; Zhang, J., Yang B. e Canales F., "Topologies and design considerations for distributed power system applications," em **Proceedings of the IEEE**, vol. 16, Jun 2001.
- [8] Artesyn Technologies, *Chapter 1 - Principles of Power Conversion* - <http://www.artesyn.com/media/pdfs/CHP1-Princ._Power_Convers.pdf>.
- [9] Texas Instruments Inc., "UCC3895 - BiCMOS Advanced Phase Shift PWM Controller" - <<http://focus.ti.com/docs/prod/folders/print/ucc3895.html>>.
- [10] Telebrás e ANATEL, "**SDT - 240510723 - Especificações Gerais de Unidades Retificadoras Chaveadas em Alta Freqüência**," 1997.
- [11] IEC, "**IEC61204 - Low-voltage power supply devices, d.c. output - Performance characteristics**," 2001.
- [12] Erickson, R. W. e Maksomovic, D.; **Fundamentals of Power Electronics**, 2nd edition, Kluwer Academics Publishers, 2001.
- [13] Sabatè, J. A.; Vlatkovic, V.; Ridley, R. B.; Lee, F. C. e Cho, B. H.; "Design considerations for high-voltage high-power full-bridge zero-voltage-switched PWM

- converter," **Applied Power Electronics Conference and Exposition - APEC'90**, 1990, pp. 275-264.
- [14] Vlatkovic, V.; Sabate, J. A.; Ridley, R. B.; Lee, F. C. e Cho, B. H.; "Small-signal analysis of the phase-shifted PWM converter," em **IEEE Transactions on Power Electronics**, vol. 7, Jan. 1992, pp. 128 - 135.
- [15] Schutten, M. J.; e Torrey, D. A.; "Improved small-signal analysis for the phase-shifted PWM power converter," em **IEEE Transactions on Power Electronics**, vol. 18, *IEEE JNL*, March. 2003, pp. 659 - 669.
- [16] Kocybik, P. F. e Bateson, K. N.; "Digital control of a ZVS full-bridge DC-DC converter," em **APEC '95 - Applied Power Electronics Conference and Exposition**, vol. 2, March. 1995, pp. 687 - 693.
- [17] de la Cruz, E.; Ollero, S.; Rodriguez, J.; Uceda, J. e Cobos, J. A.; "Review of suitable topologies for on-board DC/DC converters in distributed power architectures for telecom applications," apresentado no **14th International Telecommunications Energy Conference, 1992. INTELEC '92.**, 1992.
- [18] Mweene, L. H.; Wright, C. A. e Schlecht M. F.; "A 1 kW 500 kHz front-end converter for a distributed power supply system," em **IEEE Transactions on Power Electronics**, vol. 6, July 1991, pp. 398 - 407.
- [19] Redl, R.; Sokal; N. O. e Balogh, L.; "A novel soft-switching full-bridge DC/DC converter: analysis, design considerations, and experimental results at 1.5 kW, 100 kHz," em **IEEE Transactions on Power Electronics**, vol. 6, July 1991, pp. 408 - 418.
- [20] Gumhalter, H.; **Power Supply Systems in Communications Engineering. Part2. Equipment Engineering and planning Instructions**: Siemens Aktiengesellschaft e John Wiley & Sons, 1984.
- [21] Pinheiro, J. R.; **Conversores CC-CC três níveis com comutação sob tensão nula**: Tese de Doutorado, 1993.
- [22] Baggio, J. E.; **Proposta, Análise e Implementação de Técnicas de Comutação sob Tensão Nula Aplicadas a Fontes CC-CC isoladas para Telecomunicações**, Santa Maria: Tese de Doutorado, 2003.
- [23] Lofti, A. W.; Chen, W. e Lee, F. C.; "A nonlinear optimization tool for the full-bridge zero-voltage-switched dc-dc converter," em **Power Electronics Specialists Conference - PESC, 1992**.
- [24] Vieira, J. L.; Gabiatti, G. e Barbi, I., "On the design and experimentation of a high performance 25A/48V rectifier unit," em **International Telecommunications Energy Conference - INTELEC, 1992**.
- [25] Vieira, J. L. F.; **Concepção, Análise e Projeto de Sistemas de Alimentação em Corrente Contínua de Alto Desempenho com Altas Freqüência e Potência**, Florianópolis: Tese de Doutorado, 1993.

- [26] Hanselman, D. e Littlefield, B.; **Matlab 5 - Guia do Usuário**. São Paulo, SP - Brasil: Makron Books, 1999.
- [27] Matsumoto, E. Y.; **Matlab 6 -Fundamentos de Programação**. São Paulo, SP - Brasil: Editora Érica, 2001.
- [28] International Rectifiers; "**Application Note AN-1001 - A More Realistic Characterization of Power MOSFET Output Capacitance C_{oss}** ," 1999.
- [29] Ridley, R. B.; "Measuring Frequency Response - Tips and Methods," in **Switching Power Magazine**, <<http://www.ridleyengineering.com/downloads/Spring%202002%20feature.pdf>>, 2002.
- [30] Ridley Engineering, **AP200 Parallel - Frequency Response Analyzer - Application Notes**, <<http://www.ridleyengineering.com/downloads/AP200Notes.pdf>>.
- [31] AP Instruments Inc., **Operation Manual Model 200 USB - 0.01Hz - 15Mhz - Analog Network Analyzer**, <<http://www.apinstruments.com/files/200USBman.pdf>>, AP Instruments Inc., 2004.
- [32] Mathworks Inc., **A Versão Estudante do MATLAB, versão 5.0**, 1995.
- [33] Ogata, K.; **Engenharia de Controle Moderno**, 3ª Edição ed. Rio de Janeiro: Editora LTC, 2000.
- [34] Thornton Industria Eletrônica LTDA, **Catálogo de Ferrite**, 2ª Edição ed. São Paulo, 1997.
- [35] Batista, A. J.; Fagundes, J. C. S. e Viarouge, P.; "An Automated Measurement System for Core Loss Characterization," em **IEEE Transactions on Instrumentation and Measurement**, vol. 48, Abril 1999, pp. 663-667.
- [36] Zanatta, C. e Pinheiro, J. R.; "A New Small-Signal Model For The ZVS-Phase-Shift-Modulated Full-Bridge DC-DC Converter," na **VII Conferência Internacional de Aplicações Industriais - INDUSCON**, Recife, PE - Brasil, Abril 2006.
- [37] C Zanatta, C. e Pinheiro, J. R.; "Modelo de Pequenos-Sinais do Conversor CC-CC Ponte-Completa com Modulação por Deslocamento de Fase e Comutado sob Zero de Tensão (ZVS-PSM-FB) com Erro Nulo de Ganho-CC," no **XVI - Congresso Brasileiro de Automática - CBA**, Salvador,BA - Brasil, Out 2006.
- [38] Zanatta, C. e Pinheiro, J. R.; "A No DC-Gain Error Small-Signal Model for the Zero-Voltage-Switching Phase-Shift-Modulated Full-Bridge DC-DC Converter," no **32nd IEEE International Conference on Industrial Electronics, Control and Instrumentation - (IECON)**, Paris, France, Nov 2006.

Apêndice A

DERIVAÇÃO DA EQUAÇÃO DE PERDA DE RAZÃO CÍCLICA EM REGIME PERMANENTE DO CONVERSOR ZVS-PSM-FB

A.1 Introdução.

Desenvolvendo a equação (3.8) separadamente e depois reunindo os termos, tem-se que:

$$\begin{aligned}
 &= \frac{D}{2} I_1 \\
 &= \frac{\Delta D \cdot T}{8} \left[\frac{V_{Out}}{n \cdot V_{in}} + \Delta D \left(1 + \frac{n^2 L_R \cdot V_{Out}}{L \cdot n \cdot V_{in}} \right) \right] \cdot \left(\frac{n \cdot V_{in}}{n^2 L_R} - \frac{V_{Out}}{L} \right) \\
 &= \frac{\Delta D^2 \cdot T}{8} \left(\frac{n \cdot V_{in}}{n^2 L_R} - \frac{V_{Out}}{L} \right) \left(1 + \frac{n^2 L_R \cdot V_{Out}}{L \cdot n \cdot V_{in}} \right) + \frac{\Delta D \cdot T}{8} \left(\frac{V_{Out}}{n^2 L_R} - \frac{V_{Out}^2}{L \cdot n \cdot V_{in}} \right) \quad (A.1)
 \end{aligned}$$

Resolvendo a segunda parte da equação (3.8) resulta em:

$$\begin{aligned}
 &= \frac{1}{2} (1 - \Delta D) I_2 \\
 &= \frac{1}{2} (1 - \Delta D) \left\{ \frac{\Delta D}{4} \left(\frac{V_{Out}}{L} + \frac{n \cdot V_{in}}{n^2 L_R} \right) + \frac{V_{Out}}{(L + n^2 L_R)} \left[1 - \frac{V_{Out}}{n \cdot V_{in}} - \Delta D \left(1 + \frac{n^2 L_R \cdot V_{Out}}{L \cdot n \cdot V_{in}} \right) \right] \frac{T}{2} \right\} \\
 &= (1 - \Delta D) \frac{T}{8} \left\{ \Delta D \left[\frac{V_{Out}}{L} + \frac{n \cdot V_{in}}{n^2 L_R} - \frac{2 \cdot V_{Out}}{(L + n^2 L_R)} \left(1 + \frac{n^2 L_R \cdot V_{Out}}{L \cdot n \cdot V_{in}} \right) \right] + \frac{2 \cdot V_{Out}}{(L + n^2 L_R)} \left(1 - \frac{V_{Out}}{n \cdot V_{in}} \right) \right\} \quad (A.2) \\
 &= -\frac{\Delta D^2 \cdot T}{8} \left\{ \frac{V_{Out}}{L} + \frac{n \cdot V_{in}}{n^2 L_R} - \frac{2 \cdot V_{Out}}{(L + n^2 L_R)} \left(1 + \frac{n^2 L_R \cdot V_{Out}}{L \cdot n \cdot V_{in}} \right) \right\} - \frac{\Delta D \cdot T}{8} \cdot \frac{2 \cdot V_{Out}}{(L + n^2 L_R)} \left(1 - \frac{V_{Out}}{n \cdot V_{in}} \right) + \\
 &+ \frac{\Delta D \cdot T}{8} \left\{ \frac{V_{Out}}{L} + \frac{n \cdot V_{in}}{n^2 L_R} - \frac{2 \cdot V_{Out}}{(L + n^2 L_R)} \left(1 + \frac{n^2 L_R \cdot V_{Out}}{L \cdot n \cdot V_{in}} \right) \right\} + \frac{2 \cdot V_{Out}}{(L + n^2 L_R)} \left(1 - \frac{V_{Out}}{n \cdot V_{in}} \right)
 \end{aligned}$$

Resolvendo a terceira parte da equação (3.8) resulta em:

$$\begin{aligned}
 &= \left(\frac{1}{2} + \frac{\Delta D}{2} - \frac{D}{2} \right) I_3 \\
 &= \left[\frac{1}{2} + \frac{\Delta D}{2} - \frac{1}{2} \left(\frac{V_{Out}}{n.V_{in}} + \Delta D \left(1 + \frac{n^2 L_R V_{Out}}{L.n.V_{in}} \right) \right) \right] \frac{\Delta D T}{4} \left(\frac{V_{Out}}{L} + \frac{n.V_{in}}{n^2 L_R} \right) \\
 &= \frac{\Delta D T}{8} \left(1 - \frac{V_{Out}}{n.V_{in}} \right) \left(\frac{V_{Out}}{L} + \frac{n.V_{in}}{n^2 L_R} \right) - \frac{\Delta D^2 T}{8} \left(\frac{n^2 L_R V_{Out}}{L.n.V_{in}} \right) \left(\frac{V_{Out}}{L} + \frac{n.V_{in}}{n^2 L_R} \right)
 \end{aligned} \tag{A.3}$$

Agora, agrupando os termos em uma equação do 2º grau, $a(\Delta D)^2 + b(\Delta D) + c = 0$. Das equações acima tem-se que o coeficiente a , é expresso por:

$$\begin{aligned}
 &= \frac{\Delta D^2 T}{8} \left\{ \left(\frac{n.V_{in}}{n^2 L_R} - \frac{V_{Out}}{L} \right) \left(1 + \frac{n^2 L_R V_{Out}}{L.n.V_{in}} \right) - \left(\frac{n^2 L_R V_{Out}}{L.n.V_{in}} \right) \left(\frac{V_{Out}}{L} + \frac{n.V_{in}}{n^2 L_R} \right) - \right. \\
 &\quad \left. - \left(\frac{V_{Out}}{L} + \frac{n.V_{in}}{n^2 L_R} - \frac{2.V_{Out}}{(L+n^2 L_R)} \left(1 + \frac{n^2 L_R V_{Out}}{L.n.V_{in}} \right) \right) \right\} \\
 &= \frac{\Delta D^2 T}{8} \left\{ \frac{2.V_{Out}}{(L+n^2 L_R)} - \frac{2.V_{Out}}{L} - \frac{2.n^2 L_R V_{Out}^2}{L^2.n.V_{in}} + \frac{2.n^2 L_R V_{Out}^2}{L.n.V_{in}(L+n^2 L_R)} \right\} \\
 &a = \frac{\Delta D^2 T}{8} \cdot \left(\frac{-2.V_{Out}}{(L+n^2 L_R)} \right) \left\{ \frac{n^2 L_R}{L} + \frac{V_{Out}}{n.V_{in}} \cdot \frac{(n^2 L_R)^2}{L^2} \right\}
 \end{aligned} \tag{A.4}$$

O coeficiente b , é expresso por:

$$\begin{aligned}
 &= \Delta D \left\{ \frac{T}{8} \left(\frac{n.V_{in}}{n^2 L_R} - \frac{V_{Out}}{L} \right) \frac{V_{Out}}{n.V_{in}} + \frac{T}{8} \left[\frac{V_{Out}}{L} + \frac{n.V_{in}}{n^2 L_R} - \frac{2.V_{Out}}{(L+n^2 L_R)} \left(1 + \frac{n^2 L_R V_{Out}}{L.n.V_{in}} \right) \right] - \right. \\
 &\quad \left. - \frac{2.T.V_{Out}}{8.(L+n^2 L_R)} \left(1 - \frac{V_{Out}}{n.V_{in}} \right) + \frac{T}{8} \left(1 - \frac{V_{Out}}{n.V_{in}} \right) \left(\frac{V_{Out}}{L} + \frac{n.V_{in}}{n^2 L_R} \right) \right\} \\
 &= \frac{\Delta D.T}{8} \left\{ \left(\frac{n.V_{in}}{n^2 L_R} - \frac{V_{Out}}{L} \right) \frac{V_{Out}}{n.V_{in}} + \frac{2.V_{Out}}{L} - \frac{V_{Out}}{n^2 L_R} - \frac{4.V_{Out}}{(L+n^2 L_R)} - \frac{V_{Out}}{L.n.V_{in}} - \right. \\
 &\quad \left. - \frac{2.V_{Out}}{(L+n^2 L_R)} \left(\frac{n^2 L_R V_{Out}}{L.n.V_{in}} - \frac{V_{Out}}{n.V_{in}} \right) \right\} \\
 &= \frac{\Delta D.T}{8} \left\{ \frac{-2.V_{Out}}{(L+n^2 L_R)} \left(\frac{L-n^2 L_R}{L} \right) + \frac{2.n.V_{in}}{n^2 L_R} - \left(\frac{2.V_{Out}}{(L+n^2 L_R)} \right) \frac{2.V_{Out}}{n.V_{in}} \cdot \frac{n^2 L_R}{L} \right\} \\
 &b = \frac{\Delta D.T}{8} \left(\frac{-2.V_{Out}}{(L+n^2 L_R)} \right) \left\{ 2 \frac{V_{Out}}{n.V_{in}} \cdot \frac{n^2 L_R}{L} - \frac{n^2 L_R}{L} - \frac{L.n.V_{in}}{n^2 L_R V_{Out}} - \frac{n.V_{in}}{V_{Out}} + 1 \right\}
 \end{aligned} \tag{A.5}$$

O coeficiente c é expresso por:

$$= \frac{T}{8} \cdot \frac{2.V_{Out}}{(L+n^2 L_R)} \left(1 - \frac{V_{Out}}{n.V_{in}} \right) - \frac{V_{Out}}{R}$$

$$c = \frac{T}{8} \cdot \left(\frac{-2.V_{Out}}{(L+n^2L_R)} \right) \left\{ \frac{V_{Out}}{n.V_{in}} - 1 + \frac{4}{T} \cdot \frac{(L+n^2L_R)}{R} \right\} \quad (A.6)$$

A equação da perda de razão cíclica resulta então:

$$\begin{aligned} & \left\{ \frac{n^2L_R}{L} + \frac{V_{Out}}{n.V_{in}} \cdot \frac{(n^2L_R)^2}{L^2} \right\} \Delta D^2 + \\ & + \left\{ 2 \frac{V_{Out}}{n.V_{in}} \cdot \frac{n^2L_R}{L} - \frac{n^2L_R}{L} - \frac{L.n.V_{in}}{n^2L_R.V_{Out}} - \frac{n.V_{in}}{V_{Out}} + 1 \right\} \Delta D + \\ & + \left\{ \frac{V_{Out}}{n.V_{in}} - 1 + \frac{4}{T} \cdot \frac{(L+n^2L_R)}{R} \right\} = 0 \end{aligned} \quad (A.7)$$

Apêndice B

PROGRAMAS COMPUTACIONAIS DESENVOLVIDOS

B.1 Cálculo da Razão Cíclica e da Perda de Razão Cíclica

```
function [D,DD]=ZVSPSMFB(Vin,Vout,n,L,RL,Lr,fs,R)
%
% [D,DD]=ZVSPSMFB(Vin,Vout,n,L,RL,Lr,fs,R)
%
%   Vin - Tensão de Entrada
%   Vout - Tensão de Saída
%   n = n_sec / n_prim
%   L = Indutor de Saída do Conversor, a.k.a Indutor de Filtro
%   RL = Resistencia Serie Equivalente do Indutor
%   Lr = Indutor Ressonante
%   fs = Frequencia de Chaveamento
%   R = Resistencia de Carga
%
% Exemplo: [D,DD]=ZVSPSMFB(360,48,1/4.8,75.6e-6,0,40e-6,100e3,3.84)
%
% ver Lr_vs_n.m para Projeto do Conversor.
% Cleber Zanatta

#####
#####   Calculo dos parametros CC do conversor   #####
#####

if nargin == 0 | nargin < 8
    %% Rode o Exemplo
    disp('Numero de Parametros Insuficiente');
    disp('Utilize 'help ZVSPSMFB.m'');
    disp('Rodando o Exemplo [D,DD]=ZVSPSMFB(360,48,1/4.8,75.6e-6,0,40e-6,100e3,3.84)');
    [D,DD]=ZVSPSMFB(360,48,1/4.8,75.6e-6,0,40e-6,100e3,3.84);
else
    st_perdad=[(Vout*(n^2*Lr)^2/(n*Vin*L^2)+n^2*Lr/L) (2*Vout*n^2*Lr/(n*Vin*L)-...
        n^2*Lr/L-n*Vin*L/(Vout*n^2*Lr)-n*Vin/Vout+1) (Vout/(n*Vin)-1+4*(n^2*Lr+L)*fs/R)];
    roots(st_perdad);
    DD=ans(2);
    %D=Vout/(n*Vin)+DD*(1+Vout*n^2*Lr/(n*Vin*L));
    D=Vout*(1+RL/R)/(n*Vin)+DD*(1+Vout*(1+RL/R)*n^2*Lr/(n*Vin*L));
End
```

B.2 Comparação de Modelos Dinâmicos

```
#####
#####
##### Comparação entre os modelos em pequenos sinais #####
##### do conversor DC-DC Full-Bridgedos artigos de #####
##### Sabate, "Small-Signal... " E Schutten e Torrey #####
##### "Improved Small-Signal..." #####
#####
```

```

##### Eng. Cleber Zanatta #####
#####
##### Feito dia 21 de janeiro de 2005 #####
##### Modif dia 1° de junho de 2005 #####
##### Modif dia 3 de junho de 2005 #####
#####

#####
##### Parametros da planta Artigo Schutten e Torrey #####
#####
% Vin=240;
% Vout=12.5;
% Cswitch=140e-12;
% n=1/6; %n2/n1
% Lr=15.5e-6;
% fs=250e3; %TReal=250kHz o que S&T chamam de 2T, onde T=2us
% L=3.47e-6;
% RL=0;
% Cap=11.8e-3;
% Rc=0.00188;
% R=0.544;
% st=1;
#####
##### Parametros da planta Artigo Sabate & Vlatkovic #####
#####
% Vin=600; %50;
% Vout=360; %20;
% n=1/1;
% Lr=52e-6;
% fs=100e3;
% L=315e-6;
% RL=0;
% Cap=5e-6;
% Cswitch=82e-12;
% Rc=0;
% R=70; %50;
% st=0;
#####
##### Parametros da planta Artigo Forsyth, Moller, Ellis #####
#####
% Vin=200;
% Vout=500;
% n=4.4/1;
% Lr=6.4e-6;
% fs=50e3;
% L=1.1e-3;
% RL=0;
% Cap=0.5e-6;
% Cswitch=410e-12;
% Rc=0;
% R=100;
% st=0;
#####
##### Parametros do Reprojetado do Conversor #####
#####
Vin=360;
Vout=48; % Voutmin=45; Voutmax=60;
n=1/4.8;
Lr=40e-6;
fs=100e3;
L=76e-6;
RL=.080;
Cap=220e-6;
Rc=0.032;
R=3.84; %12.5A @ 48V
Cswitch=140e-12; % Effective Output Capacitance - IRFP460A
st=0;
#####
##### Calculo dos parametros CC do conversor #####
#####
st_perdad=[(Vout*(n^2*Lr)^2/(n*Vin*L^2)+n^2*Lr/L) (2*Vout*n^2*Lr/(n*Vin*L)-n^2*Lr/L-
n*Vin*L/(Vout*n^2*Lr)-n*Vin/Vout+1) (Vout/(n*Vin)-1+4*(n^2*Lr+L)*fs/R)];
roots(st_perdad);
DD=ans(2);
%D=Vout/(n*Vin)+DD*(1+Vout*n^2*Lr/(n*Vin*L));

```

```

D=Vout*(1+RL/R)/(n*Vin)+DD*(1+Vout*(1+RL/R)*n^2*Lr/(n*Vin*L)); % Não Ideal
%Vout=n*Vin*(D-DD)/(1+DD*n^2*Lr/L)
Deff=D-DD;

RDd=4*n^2*Lr*fs;

% Calculo de RDd2
I3_teste=DD/(4*fs)*(n*Vin/(n^2*Lr)+Vout/L);
%I3_teste >= Vout/Z4*sqrt(((L+n^2*Lr)/L)^2-1);
Z4=sqrt(n^2*(L+n^2*Lr)/(2*Cswitch));
w4=sqrt(n^2/((L+n^2*Lr)*(2*Cswitch)));
t4_teste=1/w4*asin(Vout*(L+n^2*Lr)/(L*sqrt(Vout^2+(Z4*I3_teste)^2)))-
1/w4*atan(Vout/(Z4*I3_teste));
I3_plus_teste=I3_teste*cos(w4*t4_teste)-Vout/Z4*sin(w4*t4_teste);
vc2_t4=-Vout/n*(1-cos(w4*t4_teste))+Z4*I3_teste/n*sin(w4*t4_teste);
%I3_plus_teste >=1/Z5*sqrt(Vin^2-vc2_t4^2)
Z5=sqrt(Lr/(2*Cswitch));
w5=sqrt(1/(Lr*(2*Cswitch)));
t5_teste=1/w5*asin(Vin/(sqrt((vc2_t4)^2+(Z5*n*I3_plus_teste)^2)))-
1/w5*atan(vc2_t4/(Z4*n*I3_plus_teste));
RDd2=(1+cos(w5*t5_teste)*cos(w4*t4_teste))*2*n^2*Lr*fs;
if I3_plus_teste < 1/Z5*sqrt(Vin^2-vc2_t4^2)
    RDd2=0;
end
RDd2=R*DD*n*Vin*(1+n^2*Lr*Vout/(L*n*Vin))/Vout;
%Gain2=RDd/2*(I3_teste*(1-cos(w5*t5_teste))-
vc2_t4/(n*Z4)*sin(w5*t5_teste))/(1+RDd/2*(1+cos(w5*t5_teste))/R);
#####

% Parametros referidos ao primario. Modelo Schutten & Torrey
Lp=L/(n^2); %125e-6;
Capp=Cap*n^2; %330e-6;
Rcp=Rc/(n^2); %0.068;
Rp=R/(n^2); %19.6;

% M. Schutten, D. Torrey Transfer Function Parameters
if st==1
    Duty=D;
    T=2e-6; % igual a Ts/2, onde Ts = 250kHz
    k=(Lp-Lr)/(Lp+Lr);
    F=DD;
    G=(1-k)*(1+F^2*Lr/Lp)/2;
    H=k+F-k*F;
else
    Duty=D;
    T=5e-6;
    k=(Lp-Lr)/(Lp+Lr);
    F=DD;
    G=(1-k)*(1+F^2*Lr/Lp)/2;
    H=k+F-k*F;
end

#####
##### Equações dos Modelos do Conversor no Espaço de Estados #####
#####
% x(t)=[iL ; vc] - u(t)=[d ; vin]
%
% Amss=[-1/(L+n^2*Lr)*(RDd2+RL+Rc/(1+Rc/R)) -R/((L+n^2*Lr)*(R+Rc)); 1/(Cap*(1+Rc/R)) -
1/(R*Cap*(1+Rc/R))];
% Bmss=[n*Vin/(L+n^2*Lr) n*D/(L+n^2*Lr); 0 0];
% Cmss=[Rc/(1+Rc/R) 1/(1+Rc/R)];
% Dmss=0;

% numgid=[Cap*(R+Rc) 1];
% dengid=[(L+n^2*Lr)*Cap*(1+Rc/R) (((L+n^2*Lr)+Cap*(RDd2+RL))*(R+Rc))/R+Rc*Cap)
(1+(RDd2+RL)/R)];
% Gid=tf(n*Vin*numgid,dengid);

% numgvi=[C*Rc 1];
% dengvi=[C*(R+Rc) 1];
% Gvi=tf(R*numgvi,dengvi);

#####
##### Equações dos Modelos do Conversor #####
#####

```

```

##### Artigo: M. Schutten and David Torrey #####
[Ass,Bss,Css,Dss]=linmod('schuttentorrey_Simb')
sysst=ss(Ass,Bss,Css,Dss);

##### Artigo: V. Vlatkovic and J. Sabate #####
numgvdfbzs=[1];
dengvdfbzs=[L*Cap (L/R+Cap*Rd) (1+Rd/R)];
%numgvdfbzs=[Rc*Cap 1];
%dengvdfbzs=[L*Cap*(1+Rc/R) (L/R+Cap*(Rd+Rl))*(R+Rc)/R+Rc*Cap (1+(Rd+Rl)/R)];

##### Modelo Proposto do Conversor #####
numgvdfbzsnew=[Rc*Cap 1];
dengvdfbzsnew=[(L+n^2*Lr)*Cap*(1+Rc/R) (((L+n^2*Lr)+Cap*(Rd2+Rl))*(R+Rc))/R + Rc*Cap
(1+(Rd2+Rl)/R)];
#####

W=2*pi*logspace(0,6,50);

#####
##### Line-to-Output Transfer Functions #####
#####
Gvgfbzvspwmni=tf(n*(Vout/(n*Vin))*(1+Rd/R)*numgvdfbzs,dengvdfbzs);
Gvgfbzvspwmninew=tf(n*D*numgvdfbzsnew,dengvdfbzsnew);

[mag1,phase1,W]=bode(sysst(1),W);
[mag2,phase2,W]=bode(Gvgfbzvspwmni,W);
[mag3,phase3,W]=bode(Gvgfbzvspwmninew,W);
figure
subplot(2,1,1)
semilogx(W/(2*pi),20*log10(mag1(:,:)), 'b',W/(2*pi),20*log10(mag2(:,:)), 'r',W/(2*pi),20*log10(m
ag3(:,:)), 'g', 'LineWidth',2)
%axis([1 1e6 -80 -20])
%set(gca, 'Ytick', [-80 -60 -40 -20])
% Ylim=get(gca, 'YLim');
% loc=pole(Gvgfbzvspwmni);
% locst=pole(sysst(1));
% locz=zero(Gvgfbzvspwmni);
% loczst=zero(sysst(1));
% % LOCALIZAÇÃO DOS POLOS E ZEROS MODELO SABATE
% line([-loc(1)/(2*pi) -loc(1)/(2*pi)],Ylim, 'Color', 'r', 'LineWidth',2)
% line([-loc(2)/(2*pi) -loc(2)/(2*pi)],Ylim, 'Color', 'r', 'LineWidth',2)
% line([-locz(1)/(2*pi) -locz(1)/(2*pi)],Ylim, 'Color', 'b', 'LineWidth',2)
% % LOCALIZAÇÃO DOS POLOS E ZEROS MODELO SCHUTTEN&TORREY
% line([-locst(1)/(2*pi) -locst(1)/(2*pi)],Ylim, 'Color', 'k', 'LineWidth',2)
% line([-locst(2)/(2*pi) -locst(2)/(2*pi)],Ylim, 'Color', 'k', 'LineWidth',2)
% line([-loczst(1)/(2*pi) -loczst(1)/(2*pi)],Ylim, 'Color', 'm', 'LineWidth',2)
% line([-loczst(2)/(2*pi) -loczst(2)/(2*pi)],Ylim, 'Color', 'm', 'LineWidth',2)
grid
title('Input-to-Output transfer function - Azul -> ST, Verm -> Sabate, Green ->
Novo', 'FontSize',14)
ylabel('Magnitude (dB)', 'FontSize',14)
set(gca, 'FontName', 'arial', 'FontSize',14)
subplot(2,1,2)
semilogx(W/(2*pi),phase1(:,:), 'b',W/(2*pi),phase2(:,:), 'r',W/(2*pi),phase3(:,:), 'g', 'LineWidth
',2)
% Ylim=get(gca, 'YLim');
% % LOCALIZAÇÃO DOS POLOS E ZEROS MODELO SABATE
% line([-loc(1)/(2*pi) -loc(1)/(2*pi)],Ylim, 'Color', 'r', 'LineWidth',2)
% line([-loc(2)/(2*pi) -loc(2)/(2*pi)],Ylim, 'Color', 'r', 'LineWidth',2)
% line([-locz(1)/(2*pi) -locz(1)/(2*pi)],Ylim, 'Color', 'b', 'LineWidth',2)
% % LOCALIZAÇÃO DOS POLOS E ZEROS MODELO SCHUTTEN&TORREY
% line([-locst(1)/(2*pi) -locst(1)/(2*pi)],Ylim, 'Color', 'k', 'LineWidth',2)
% line([-locst(2)/(2*pi) -locst(2)/(2*pi)],Ylim, 'Color', 'k', 'LineWidth',2)
% line([-loczst(1)/(2*pi) -loczst(1)/(2*pi)],Ylim, 'Color', 'm', 'LineWidth',2)
% line([-loczst(2)/(2*pi) -loczst(2)/(2*pi)],Ylim, 'Color', 'm', 'LineWidth',2)
grid
xlabel('Frequency (Hz)', 'FontSize',14), ylabel('Phase (deg)', 'FontSize',14)
set(gca, 'FontName', 'arial', 'FontSize',14)
set(gcf, 'Color', 'white')
% axis([1 1e6 -90 0])
set(gca, 'Ytick', [-270 -225 -180 -135 -90 -45 0])
set(gca, 'YtickLabel', {'-270°' '-225°' '-180°' '-135°' '-90°' '-45°' '0°'})

#####

```

```

##### Control-to-Output Transfer Functions #####
#####
Gvdfbvzvspwmni=tf(n*Vin*numgvdfbvzvs,dengvdfbvzvs);
Gvdfbvzvspwmnnew=tf(n*Vin*numgvdfbvzvsnew,dengvdfbvzvsnew);

[mag4,phase4,W]=bode(sysst(2),W);
[mag5,phase5,W]=bode(Gvdfbvzvspwmni,W);
[mag6,phase6,W]=bode(Gvdfbvzvspwmnnew,W);
figure
subplot(2,1,1)
semilogx(W/(2*pi),20*log10(mag4(:,:)), 'b',W/(2*pi),20*log10(mag5(:,:)), 'r',W/(2*pi),20*log10(mag6(:,:)), 'g', 'LineWidth',2)
grid
title('Control-to-Output transfer function - Azul -> ST, Verm -> Sabate, Green -> Novo', 'FontSize',14)
% Ylim=get(gca,'YLim');
% loc=pole(Gvdfbvzvspwmni);
% locst=pole(sysst(2));
% locz=zero(Gvdfbvzvspwmni);
% loczst=zero(sysst(2));
% % LOCALIZAÇÃO DOS POLOS E ZEROS MODELO SABATE
% line([-loc(1)/(2*pi) -loc(1)/(2*pi)],Ylim,'Color','r','LineWidth',2)
% line([-loc(2)/(2*pi) -loc(2)/(2*pi)],Ylim,'Color','r','LineWidth',2)
% line([-locz(1)/(2*pi) -locz(1)/(2*pi)],Ylim,'Color','b','LineWidth',2)
% % LOCALIZAÇÃO DOS POLOS E ZEROS MODELO SCHUTTEN&TORREY
% line([-locst(1)/(2*pi) -locst(1)/(2*pi)],Ylim,'Color','k','LineWidth',2)
% line([-locst(2)/(2*pi) -locst(2)/(2*pi)],Ylim,'Color','k','LineWidth',2)
% line([-loczst(2)/(2*pi) -loczst(2)/(2*pi)],Ylim,'Color','m','LineWidth',2)
ylabel('Magnitude (dB)', 'FontSize',14)
set(gca,'FontName','arial','FontSize',14)
%axis([1 1e6 -50 30])
%set(gca,'Ytick',[-50 -30 -10 10 30])
subplot(2,1,2)
semilogx(W/(2*pi),phase4(:,:), 'b',W/(2*pi),phase5(:,:), 'r',W/(2*pi),phase6(:,:), 'g', 'LineWidth',2)
% Ylim=get(gca,'YLim');
% % LOCALIZAÇÃO DOS POLOS E ZEROS MODELO SABATE
% line([-loc(1)/(2*pi) -loc(1)/(2*pi)],Ylim,'Color','r','LineWidth',2)
% line([-loc(2)/(2*pi) -loc(2)/(2*pi)],Ylim,'Color','r','LineWidth',2)
% line([-locz(1)/(2*pi) -locz(1)/(2*pi)],Ylim,'Color','b','LineWidth',2)
% % LOCALIZAÇÃO DOS POLOS E ZEROS MODELO SCHUTTEN&TORREY
% line([-locst(1)/(2*pi) -locst(1)/(2*pi)],Ylim,'Color','k','LineWidth',2)
% line([-locst(2)/(2*pi) -locst(2)/(2*pi)],Ylim,'Color','k','LineWidth',2)
% line([-loczst(2)/(2*pi) -loczst(2)/(2*pi)],Ylim,'Color','m','LineWidth',2)
grid
xlabel('Frequency (Hz)', 'FontSize',14), ylabel('Phase (deg)', 'FontSize',14)
set(gca,'FontName','arial','FontSize',14)
set(gcf,'Color','white')
%axis([1 1e6 -90 0])
set(gca,'Ytick',[-270 -225 -180 -135 -90 -45 0])
set(gca,'YtickLabel',{'-270°' '-225°' '-180°' '-135°' '-90°' '-45°' '0°'})

```

Apêndice C

ENSAIO DO CAPACITOR DE SAÍDA SIEMENS SÉRIE HFC 220 μ F/63V

C.1 Curvas de Capacitância em função da frequência (25°C)

Para se obter a característica de resposta em frequência do capacitor 220 μ F/63V utilizou-se dois equipamentos de medição disponíveis no laboratório. O primeiro, o AP200 – *frequency response analyzer* e o segundo uma ponte de medição HP. O equipamento HP não possui a varredura de frequência, podendo-se medir apenas em 5 frequências diferentes, (100Hz, 120Hz, 1kHz, 10kHz e 100kHz). Já o equipamento AP200 permite a varredura de até 300 pontos de frequência dentro de limites pré-estabelecidos pelo operados do equipamento.

Percebe-se uma grande variação do valor da capacitância do componente, sendo melhor visto na linha contínua, pois na linha tracejada, a indutância parasita do componente e do *setup* de medição afetou significativamente a medição a partir de 10kHz.

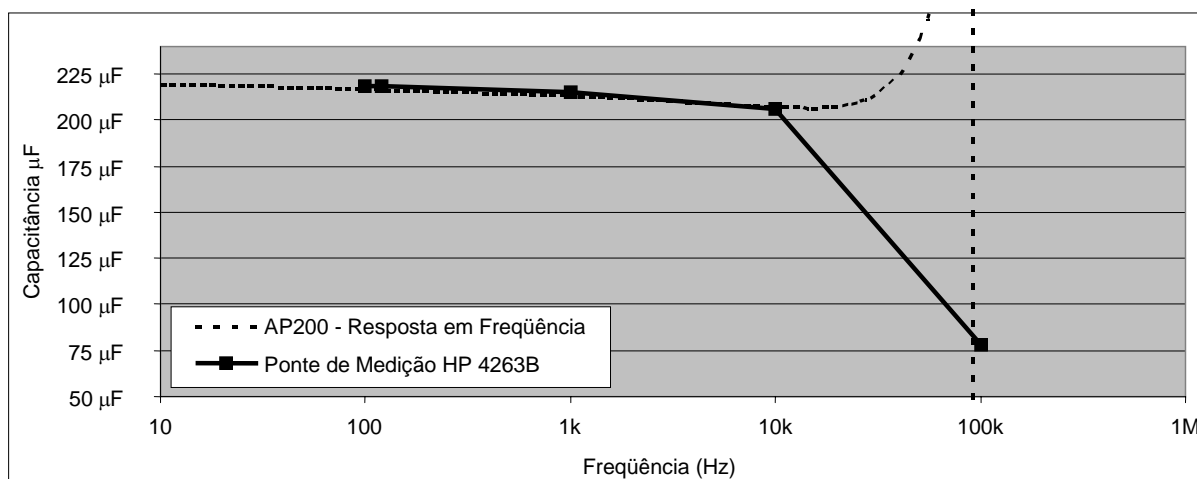


Figura C.1 – Capacitância do Capacitor Siemens Série HFC 220 μ F/63V em função da frequência.

C.2 Curvas de Resistência Série Equivalente (ESR – *Equivalent Series Resistance*) do Capacitor em Função da Frequência (25°C).

Da mesma forma de medição da capacitância em função da frequência é possível medir a resistência série equivalente (ESR) do capacitor. Novamente utilizou-se os dois equipamentos de medição, AP200 e HP 4263B.

As duas medidas obtiveram resultados semelhantes, obtendo um ESR de aproximadamente de 0,40 Ω , próximo a 100kHz.

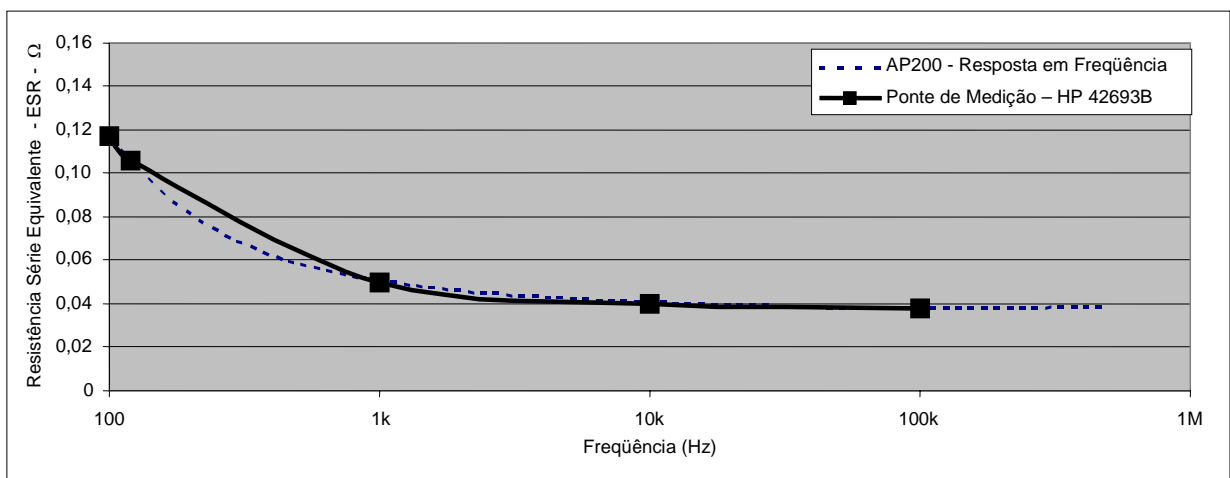


Figura C.2 – Resistência Série Equivalente (ESR) do Capacitor em função da frequência.

Apêndice D

EQUAÇÃO NÃO-IDEAL DA RAZÃO CÍCLICA DE CONTROLE

D.1 Dedução Matemática da Equação Não-Ideal da Razão Cíclica de Controle

Seguindo o mesmo equacionamento mostrado no início do capítulo 3, Eq (3.1), inserindo uma queda de tensão, devido à resistência série equivalente do indutor R_L , tem-se:

$$V_{Out} = \frac{2}{T} \int_0^{T_s/2} v_{Sec}(t) dt$$

$$V_{Out} = \frac{2}{T_s} \left\{ \int_0^{\Delta D \cdot \frac{T_s}{2}} (-R_L i_L(t)) dt + \int_{\Delta D \cdot \frac{T_s}{2}}^{D \cdot \frac{T_s}{2}} (v_{Sec,(D-\Delta D)} - R_L i_L(t)) dt + \int_{D \cdot \frac{T_s}{2}}^{T_s/2} (v_{Sec,(1-D)} - R_L i_L(t)) dt \right\}$$

$$V_{Out} - R_L I_L = \frac{2}{T_s} \left\{ \int_{\Delta D \cdot \frac{T_s}{2}}^{D \cdot \frac{T_s}{2}} \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} (nV_{In} - V_{Out}) \right) dt + \int_{D \cdot \frac{T_s}{2}}^{T_s/2} \left(\frac{n^2 L_R}{L + n^2 L_R} (V_{Out}) \right) dt \right\}$$

Como a média da corrente do indutor I_L é igual à corrente média da saída do conversor I_{Out} , sendo esta é igual à Eq. (3.34).

$$V_{Out} - \frac{R_L V_{Out}}{R} = (D - \Delta D) \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} (nV_{In} - V_{Out}) \right) + (1 - D) \left(\frac{n^2 L_R}{L + n^2 L_R} (V_{Out}) \right)$$

$$V_{Out} \left(1 - \frac{n^2 L_R}{L + n^2 L_R} - \frac{R_L}{R} \right) = D \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} nV_{In} \right) - \Delta D \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} (nV_{In} - V_{Out}) \right)$$

$$V_{Out} \frac{L}{L + n^2 L_R} \left(1 - \frac{(L + n^2 L_R) R_L}{L} \right) = D \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} nV_{In} \right) - \Delta D \left(nV_{In} - \frac{n^2 L_R}{L + n^2 L_R} (nV_{In} - V_{Out}) \right)$$

O que resulta em:

$$D = \left(1 - \frac{(L + n^2 L_R) R_L}{L} \right) \frac{V_{Out}}{nV_{In}} + \Delta D \left(1 + \frac{n^2 L_R}{L} \frac{V_{Out}}{nV_{In}} \right) \quad (D.1)$$