



**UFSM**

**Dissertação de Mestrado**

**ANÁLISE COMPARATIVA DE INVERSORES MULTINÍVEIS  
COM CÉLULAS H-BRIDGE CONECTADAS EM SÉRIE**

---

**Diorge Alex Bão Zambra**

**PPGEE**

**Santa Maria, RS, Brasil**

**2006**

**ANÁLISE COMPARATIVA DE INVERSORES MULTINÍVEIS  
COM CÉLULAS H-BRIDGE CONECTADAS EM SÉRIE**

---

por

**Diorge Alex Bão Zambra**

Dissertação apresentada ao Curso de Mestrado do Programa de Pós-Graduação em Engenharia Elétrica, Área de Concentração em Processamento de Energia, da Universidade Federal de Santa Maria (UFSM, RS) como requisito parcial para a obtenção do grau de **Mestre em Engenharia Elétrica.**

**PPGEE**

**Santa Maria, RS, Brasil**

**2006**

Z24a

Zambra, Diorge Alex Bão, 1980-

Análise comparativa de inversores multiníveis com células H-Bridge conectadas em série / por Diorge Alex Bão Zambra ; orientador Jose Renes Pinheiro. – Santa Maria, 2006  
127 f. : il.

Dissertação (mestrado) – Universidade Federal de Santa Maria, Centro de Tecnologia, Programa de Pós-Graduação em Engenharia Elétrica, RS, 2006.

1. Engenharia elétrica 2. Eletrônica de potência 3. Conversor multinível híbrido 4. Média tensão I. Pinheiro, José Renes, orient. II. Título

CDU: 621.3

Ficha catalográfica elaborada por  
Luiz Marchiotti Fernandes – CRB 10/1160  
Biblioteca Setorial do Centro de Ciências Rurais/UFSM

---

© 2006

Todos os direitos autorais reservados a Diorge Alex Bão Zambra. A reprodução de partes ou do todo deste trabalho só poderá ser com autorização por escrito do autor.

Endereço: Rua Vicente do Prado Lima, nº 355/204, Camobi, Santa Maria, RS, 97105-390

Fone (0xx)55 3332.3012; Endereço eletrônico: [diorge.zambra@gmail.com](mailto:diorge.zambra@gmail.com)

---

**Universidade Federal de Santa Maria  
Centro de Tecnologia  
Programa de Pós-Graduação em Engenharia Elétrica**

A Comissão Examinadora, abaixo assinada,  
aprova a Dissertação de Mestrado

**ANÁLISE COMPARATIVA DE INVERSORES MULTINÍVEIS  
COM CÉLULAS H-BRIDGE CONECTADAS EM SÉRIE**

elaborada por  
**Diorge Alex Bão Zambra**

como requisito parcial para obtenção do grau de  
**Mestre em Engenharia Elétrica**

**COMISSÃO EXAMINADORA:**

---

**José Renes Pinheiro, Dr.**  
(Presidente/Orientador)

---

**Cassiano Rech, Dr. (UNIJUÍ)**

---

**Felix Alberto Farret, Ph.D. (UFSM)**

Santa Maria, 20 de abril de 2006.

*Para Jorge e Clair, meus pais,  
para Francis, minha irmã,  
e para Fernanda, minha namorada.*

# Agradecimentos

Ao professor José Renes Pinheiro, por sua amizade, colaboração e por me conceder a oportunidade de realizar este trabalho sob sua orientação.

Aos professores Hélio Leães Hey, Humberto Pinheiro e Hilton Abílio Gründling, pela amizade, conhecimento e experiência transmitidos no decorrer do Mestrado, contribuindo de forma relevante na elaboração deste trabalho.

Aos colegas do GEPOC, Daniel Damasceno, Cleber Zanatta, Johninon Imhoff, Marlon Pieniz, Jumar Russi, Mario Martins, Diogo Cândido, Alexandre Bülow, Vanessa Colpo e Dreifus Costa que de alguma forma colaboraram com o desenvolvimento deste trabalho e pelos fortes laços de amizade criados entre nós.

Aos amigos do NUPEDEE e da PPGEE, em especial aos funcionários Luiz Fernando e Cleonice, que colaboraram na realização desse trabalho.

À Universidade Federal de Santa Maria e à CAPES pelo apoio financeiro indispensável para a realização de uma pesquisa de qualidade.

Aos meus pais, Jorge e Clair, e à minha irmã, Francis, pelos ensinamentos que carregarei por toda a vida, pela confiança e pelo amor em mim depositados.

À Fernanda, minha namorada, que enriqueceu o meu coração, enchendo-o de carinho para prosseguir nesta jornada, pois minhas vitórias e alegrias também são suas, por estarem marcadas pelo estímulo do seu amor.

A Deus.

“Se eu pudesse deixar algum sentido a você, deixaria o acesso ao sentimento de amor à vida dos seres humanos. Deixaria para você, o respeito àquilo que é indispensável, além do pão, o trabalho, além do trabalho a ação. E quando tudo, por acaso, lhe faltasse, um segredo: o de buscar no interior de si mesmo a resposta e a força para encontrar a saída”.

(Gandhi)

# Resumo

Dissertação de Mestrado  
Programa de Pós-Graduação em Engenharia Elétrica  
Universidade Federal de Santa Maria

## **ANÁLISE COMPARATIVA DE INVERSORES MULTINÍVEIS COM CÉLULAS H-BRIDGE CONECTADAS EM SÉRIE**

AUTOR: ENG. DIOERGE ALEX BÁO ZAMBRA  
ORIENTADOR: DR. ENG. JOSÉ RENES PINHEIRO  
Santa Maria, 20 de abril de 2006.

Esta Dissertação de Mestrado apresenta uma metodologia para comparar diferentes topologias e configurações de sistemas multiníveis aplicados ao acionamento de motores de indução de média tensão. Inicialmente são apresentados os parâmetros de entrada e saída que devem ser fornecidos pelos fabricantes de sistemas de acionamento de alta potência. Então, são apresentados os modelos matemáticos dos índices de desempenho utilizados, sendo eles, distorção harmônica total, fator de distorção de primeira ordem e perdas nos dispositivos semicondutores principais. Posteriormente, é apresentada uma metodologia que permite selecionar a amplitude das fontes CC para um inversor com um número específico de células *H-bridge* conectadas em série. Um estudo a respeito das estratégias de modulação multinível híbrida e o impacto de suas variações sobre as perdas dos dispositivos semicondutores do inversor de saída é apresentado. Fundamentado neste estudo, é proposta uma nova técnica de modulação multinível híbrida, que minimiza as perdas nos semicondutores e permite o uso de retificadores não controlados no estágio de entrada sem modificar a distorção harmônica total da tensão de saída do inversor. Depois, é desenvolvido um estudo comparativo entre o inversor multinível híbrido assimétrico e o inversor multinível simétrico, que permite a determinação da frequência de comutação para um rendimento específico e a máxima frequência de comutação de cada conversor. Esta Dissertação de Mestrado apresenta métodos complementares de projeto de inversores multiníveis híbridos e uma metodologia que possibilitará escolher sistemas de acionamento que apresentem alta eficiência e custo reduzido, sem por isso prejudicar a qualidade da energia drenada da rede pública e fornecida ao motor de indução.

Palavras-chaves: Eletrônica de Potência, conversores multiníveis híbridos, média tensão.

# **ABSTRACT**

Master Thesis  
Programa de Pós-Graduação em Engenharia Elétrica  
Universidade Federal de Santa Maria

## **COMPARISON ANALYSIS OF CASCADED MULTILEVEL INVERTERS**

AUTHOR: ENG. DIOERGE ALEX BÁO ZAMBRA  
RESEARCH SUPERVISOR: DR. ENG. JOSÉ RENES PINHEIRO  
April 20, 2006 - Santa Maria.

This Master Thesis presents a methodology to compare different topologies and configurations of multilevel systems applied to drive medium voltage induction motors. Initially, it presents the input and output parameters that must be supplied by the power drive systems manufacturer. Then, the mathematical models of the performance indexes used are presented, being, the total harmonic distortion, first order distortion factor and the power losses of the main semiconductor devices. After, it is presented a methodology that allows the amplitude selection of DC sources for the inverter with a specific number of cascaded H-bridge cells. A study regarding the hybrid multilevel modulation strategies and the impact of their variations on the semiconductor devices power losses of the output inverter is developed. Based on this study, it is proposed a new hybrid multilevel modulation technique, it minimizes the semiconductor power losses and allow the use of front-end uncontrolled rectifiers without modifying the total harmonic distortion of the output voltage inverter. After, it is developed a comparative study between the asymmetrical hybrid multilevel inverter and the symmetrical multilevel inverter, which enables the determination of the switching frequency for the one determined performance and the maximum switching frequency of each converter. This Master Thesis presents complementary methods of design of the hybrid multilevel inverter and a methodology that will make possible to choose the drive system that presents high efficiency and reduced cost, neither penalizing the energy quality of the utility grid nor the induction motor constraints.

Keywords: Power Electronics, hybrid multilevel converters, medium voltage.

# LISTA DE FIGURAS

Figura 1-1. Consumo setorial de eletrecidade. FONTE: Balanço Energético Nacional 2005 .....	20
Figura 1-2. Consumo dentro das indústrias. FONTE: PROCEL .....	20
Figura 1-3. Sistema de acionamento .....	21
Figura 1-4. Inversor com diodos de grampeamento.....	23
Figura 1-5. Inversor com capacitores de grampeamento .....	24
Figura 1-6. Inversor com células H- <i>bridge</i> conectadas em série .....	24
Figura 2-1. Sistema de acionamento de alta potência .....	30
Figura 2-2. Envelope de carga.....	33
Figura 4-1. Inversor multinível com células H- <i>bridge</i> conectadas em série.....	44
Figura 4-2. Célula H- <i>bridge</i> .....	45
Figura 4-3. Estratégia de modulação híbrida.....	45
Figura 4-4. Formas de onda do inversor 1-1-1; (a) célula 3; (b) célula 2, (c) célula 1; (d) tensão de fase .....	51
Figura 4-5. Formas de onda do inversor 1-1-2; (a) célula 3; (b) célula 2, (c) célula 1; (d) tensão de fase .....	51
Figura 4-6. Taxa de distorção harmônica total (THD).....	53
Figura 4-7. Fator de distorção de primeira ordem (DF1).....	53
Figura 4-8. Caminhos da corrente.....	54
Figura 4-9. Diagrama esquemático de uma fase .....	55
Figura 4-10. Caminhos da corrente para gerar o nível 3, configuração 1-1-1.....	56
Figura 4-11. Caminhos da corrente para gerar o nível 2, configuração 1-1-1.....	56
Figura 4-12. Caminhos da corrente para gerar o nível 1, configuração 1-1-1.....	57
Figura 4-13. Caminhos da corrente para gerar o nível 0 e corrente positiva, inversor 1-1-1 .....	58
Figura 4-14. Caminhos da corrente para gerar o nível 0 e corrente negativa, inversor 1-1-1 .....	59
Figura 4-15. Caminhos da corrente para gerar o nível 4, inversor 1-1-2 .....	61
Figura 4-16. Caminhos da corrente para gerar o nível 3, inversor 1-1-2 .....	62
Figura 4-17. Caminhos da corrente para gerar o nível 2, inversor 1-1-2 .....	62
Figura 4-18. Caminhos da corrente para gerar o nível 1, inversor 1-1-2 .....	63
Figura 4-19. Caminhos da corrente para gerar o nível 0, inversor 1-1-2 .....	64
Figura 4-20. Influência do fator de potência nas perdas de condução .....	66
Figura 4-21. Perdas de condução inversor 1-1-1; (a) Caso I; (b) Caso II; .....	68
Figura 4-22. Perdas de comutação Caso I; (a) célula 3; (b) célula 2; (c) célula 1;.....	69

Figura 4-23. Perdas de comutação Caso II; (a) célula 3; (b) célula 2; (c) célula 1; .....	69
Figura 4-24. Perdas de totais inversor 1-1-1; (a) condução; (b) comutação; (c) totais; .....	70
Figura 4-25. Perdas de condução inversor 1-1-2; (a) Caso III; (b) Caso IV; .....	70
Figura 4-26. Perdas de comutação Caso III; (a) célula 3; (b) célula 2; (c) célula 1; .....	71
Figura 4-27. Perdas de comutação Caso IV; (a) célula 3; (b) célula 2; (c) célula 1; .....	71
Figura 4-28. Perdas de totais inversor 1-1-2; (a) condução; (b) comutação; (c) totais; .....	72
Figura 4-29. Casos mais eficientes dos inversores 1-1-1 (Caso II) e 1-1-2 (caso IV).....	73
Figura 5-1. Níveis de comparação: (a) máximos e constantes; (b) mínima corrente harmônica. ....	77
Figura 5-2. Tensões fundamentais por célula para níveis constantes.....	78
Figura 5-3. Tensões fundamentais para cada célula H- <i>bridge</i> .....	78
Figura 5-4. Lógica para seleção dos níveis de comparação para minimizar a distorção harmônica das correntes de entrada.....	79
Figura 5-5. Indicadores da forma de onda da tensão de saída em função da variação dos níveis de comparação: (a) THD; (b) DF1.....	80
Figura 5-6. Sinal de referência da célula 3, $\Psi_3$ máximo e semicondutores em condução. ....	81
Figura 5-7. Perdas de condução: IGBTs da célula (a) 3; (b) 2; (c) 1; Diodos da célula (d) 3; (e) 2; (f) 1. ....	82
Figura 5-8. Perdas de comutação da célula 3: (a) <i>turn-on</i> ; (b) <i>turn-off</i> ; (c) recuperação.....	83
Figura 5-9. Perdas totais (células implementadas com IGBTs).....	83
Figura 5-10. Perdas totais (células implementadas com GTOs e IGBTs).....	84
Figura 5-11. Corrente média de entrada para $\Psi_3=0$ e $\Psi_2=1$ . ....	84
Figura 5-12. Lógica para obtenção dos níveis que garantem mínimas perdas .....	85
Figura 5-13. Níveis de comparação para mínimas perdas (a)níveis para mínimas perdas, (b) níveis para mínimas perdas linearizados . ....	86
Figura 5-14. Corrente média na entrada de cada célula H- <i>bridge</i> ; (a) para níveis para mínimas perdas. (b) para níveis linearizados para mínimas perdas .....	86
Figura 5-15. Perdas totais para cada estratégia de modulação. ....	87
Figura 5-16. Perdas totais percentuais normalizadas em função das perdas para níveis constantes .....	87
Figura 6-1. Sistema híbrido assimétrico.....	90
Figura 6-2. Sistema simétrico.....	91
Figura 6-3. Referência e portadoras da técnica PWM baseada no deslocamento de fase das portadoras .....	92
Figura 6-4. Distribuição das perdas para $\eta=99\%$ configuração 1-1-2 .....	93
Figura 6-5. Distribuição das perdas para $\eta=99\%$ configuração 1-1-1-1 .....	93
Figura 6-6. Distribuição das perdas para máxima frequência (configuração 1-1-2).....	95
Figura 6-7. Distribuição das perdas para máxima frequência (configuração 1-1-1-1).....	95
Figura A-1. Tensão de saturação (BSM200GB170DLC): (a) IGBT; (b) diodo;.....	105

Figura A-2. Energia perdida em comutações de turn-on, turn-off e de recuperação (BSM200GB170DLC) .....	106
Figura A-3. Tensão de saturação (FF200R33KF2C): (a) IGBT; (b) diodo;.....	107
Figura A-4. Energia perdida em comutações de turn-on, turn-off e de recuperação (FF200R33KF2C) .....	108
Figura A-5. Tensão de saturação (T0360NA25A): (a) IGBT; (b) diodo; .....	108
Figura A-6. Energia perdida em comutações de(a) turn-on; (b) turn-off (T0360NA25A) .....	109
Figura A-7. Tensão de saturação: (a) GTO (DG408BP45); (b) diodo (DSF8045SK);.....	110
Figura A-8. Energia perdida em comutações de(a) turn-on; (b) turn-off (DG408BP45).....	111
Figura A-9. Tensão de saturação : (a) GTO (DG306AE25); (b) diodo (DSF454);.....	112
Figura A-10. Energia perdida em comutações de(a) turn-on; (b) turn-off (DF306AE25).....	113

# LISTA DE TABELAS

Tabela 2-1. Especificações do motor a ser acionado.....	34
Tabela 2-2. Condições para fonte de tensão de um ASD (principal e auxiliar) .....	35
Tabela 4-1. Configurações com níveis adjacentes uniformes .....	48
Tabela 4-2. Configurações para níveis adjacentes uniformes e modulados em alta frequência.....	49
Tabela 4-3. Configurações para níveis adjacentes uniformes, modulados em alta frequência e $V_3$ não processa tensão maior que a tensão da carga .....	50
Tabela 4-4. Possíveis configurações para níveis adjacentes uniformes, modulados em alta frequência, $V_3$ não processa tensão maior que a da carga e utilizam-se apenas retificadores não controlados.....	50
Tabela 4-5. Lógica de comutação geral para a célula H- <i>bridge</i> .....	54
Tabela 4-6. Lógica de comutação geral para a célula H- <i>bridge</i> empregada .....	55
Tabela 4-7. Lógica de comutação para o inversor 1-1-1 .....	60
Tabela 4-8. Lógica de comutação para o inversor 1-1-1 quando $\Psi_3=2$ e $\Psi_2=1$ .....	61
Tabela 4-9. Lógica de comutação para o inversor 1-1-2 .....	65
Tabela 4-10. Lógica de comutação para o inversor 1-1-2 quando $\Psi_3=2$ e $\Psi_2=1$ .....	66
Tabela 4-11. Semicondutores empregados nos casos do inversor 1-1-1 .....	67
Tabela 4-12. Semicondutores empregados nos casos do inversor 1-1-2.....	67
Tabela 4-13. Semicondutores e custo.....	73
Tabela 4-14. Quadro comparativo.....	74
Tabela 6-1. Quadro resumo para comparação com rendimento constante.....	96
Tabela 6-2. Quadro resumo para comparação com máxima frequência de comutação .....	96
Tabela A-1. Coeficientes do modelo de perdas de condução (BSM200GB170DLC) .....	106
Tabela A-2. Coeficientes dos modelos das energias perdidas em comutações (BSM200GB170DLC) .....	106
Tabela A-3. Coeficientes do modelo de perdas de condução (FF200R33KF2C) .....	107
Tabela A-4. Coeficientes dos modelos das energias perdidas em comutações (FF200R33KF2C) .....	108
Tabela A-5. Coeficientes do modelo de perdas de condução (T0360NA25A) .....	109
Tabela A-6. Coeficientes do modelo de perdas de condução (T0360NA25A) .....	109
Tabela A-7. Coeficientes dos modelos das energias perdidas em comutações (T0360NA25A) .....	110
Tabela A-8. Coeficientes do modelo de perdas de condução (DG408BP45 e DSF8045SK) .....	110
Tabela A-9. Coeficientes dos modelos das energias perdidas em comutações (DG408BP45).....	111
Tabela A-10. Coeficientes do modelo de perdas de condução (DG306AE25).....	112

Tabela A-11. Coeficientes do modelo de perdas de condução (DSF454).....	112
Tabela A-12. Coeficientes dos modelos das energias perdidas em comutações (DG306AE25) .....	113

## SIMBOLOGIA E ABREVIATURAS

$\delta_{ij}$	Desvio de cada uma das tensões de linha
$\eta$	Rendimento
$\lambda_L$	Fator de Potência
$\sigma_n$	Soma dos valores normalizados das fontes CC em uma fase
$\tau$	Desequilíbrio de Tensão
$\Delta\phi_j$	Ângulo de defasagem entre a tensão de linha do $j$ -ésimo enrolamento secundário e a tensão de linha do $n$ -ésimo enrolamento secundário
$\phi_L$	Ângulo do fator de potência
$\Psi_j$	Nível de comparação usado na estratégia de modulação da $j$ -ésima célula <i>H-bridge</i>
ASD	<i>Adjustable-Speed Drive</i> (Acionamento com Velocidade Variável)
CA	Corrente alternada
CC	Corrente contínua
CSI	<i>Current Source Inverter</i> (Inversor Alimentado em Corrente)
D	Diodos
DF1	<i>First Order Distortion Factor</i> (Fator de Distorção de Primeira Ordem)
DF2	<i>Second Order Distortion Factor</i> (Fator de Distorção de Segunda Ordem)
$dV/dt$	Taxa de variação de tensão
$E_{off}$	Energia perdida em uma transição de <i>turn-off</i>
$E_{on}$	Energia perdida em uma transição de <i>turn-on</i>
$E_{rec}$	Energia perdida na recuperação reversa do diodo
$f$	Frequência da tensão da rede pública de energia
FLC	<i>Flying Capacitor</i> (Inversor com capacitores de grampeamento)
$f_{max}$	Frequência máxima de comutação
$f_{min}$	Frequência mínima de comutação
$f_p$	Frequência das portadoras
$f_r$	Frequência do sinal de referência
$f_s$	Frequência de comutação dos interruptores da célula com a menor fonte

	de tensão
$f(t)$	Função no domínio do tempo
GTO	<i>Gate Turn-Off Thyristor</i>
$h$	<i>h-ésimo componente harmônico</i>
H-bridge	Inversor monofásico em ponte completa
$I$	Corrente
$I_{cc}$	Fonte de corrente contínua
$I_{cc,j}$	Valor médio da corrente de entrada da $j$ -ésima célula
$I_d$	Corrente média do barramento CC
IGBT	<i>Insulated Gate Bipolar Transistor</i>
IGCT	<i>Integrated Gate-Commutated Thyristor</i>
$I_L$	Corrente de linha da rede
$I_{load}$	Corrente de carga
$I_{m1}, i_{m2}, i_{m3}$	Corrente média na entrada das células H-bridge
$I_{max}$	Corrente máxima
$I_{med}$	Corrente média
$I_V$	Corrente de entrada do conversor
$m$	Número de níveis
$m_a$	Índice de modulação de amplitude
$m_f$	Índice de modulação de frequência
$n$	Número de células conectadas em série por fase
$\mathbb{N}$	Conjunto dos números naturais
$N_{min}$	Velocidade mínima do motor
$N_{max}$	Velocidade máxima do motor
NPC	<i>Neutral Point Clamped</i> (Inversor com Ponto Neutro Grampeado)
$N_0$	Velocidade nominal do motor
$P_{at}$	Potência ativa na saída do conversor
$P_{comut}$	Perdas de comutação
$P_{Cond}$	Perdas de condução
PDS	<i>Power Drive System</i> (Sistema de acionamento de alta potência)
$P_L$	Potência ativa total de entrada
POD	<i>Phase Opposition Disposition</i> (Disposição em Oposição de Fases)
$P_{rec}$	Perdas de recuperação reversa

$P_{turn-off}$	Perdas de <i>turn-off</i>
$P_{turn-on}$	Perdas de <i>turn-on</i>
p.u.	Quantidade por unidade
PWM	<i>Pulsewidth Modulation</i> (Modulação por Largura de Pulso)
$P_2$	Potência ativa de saída do conversor
$\Re$	Conjunto dos números reais
$R_{CE}$	Resistência da componente resistiva de $v_{ce}(\theta)$
$R_f$	Resistência da componente resistiva de $v_f(\theta)$
RMS	<i>Root Mean Square</i>
RPM	Rotações por minuto
$S$	Interruptores principais
$S_a$	Potência aparente na saída do conversor
SCR	<i>Silicon Controlled Rectifier</i>
$S_L$	Potência aparente de entrada
SW	<i>Switch</i> (Interruptor controlado)
$S_2$	Potência aparente de saída do conversor
T	<i>Período</i>
THD	<i>Total Harmonic Distortion</i> (Distorção Harmônica Total)
$U_{méd}$	Média das tensões de entrada
$U_d$	Tensão média do barramento CC
$U_L$	Tensão de linha da rede
$U_{12}, U_{23}, U_{31}$	Tensões de linha
$v_a(t), v_b(t), v_c(t)$	Tensões instantâneas de saída nas fases <i>a</i> , <i>b</i> e <i>c</i>
$V_{cc}$	Tensão do barramento CC
$V_{CE}$	Queda de tensão direta no IGBT para $i_{load} = 0$
$V_{CMD}$	Tensão de comando dos interruptores
$V_F$	Queda de tensão direta no diodo para $i_{load} = 0$
VFD	<i>Variable Frequency Drive</i> (Acionamento com Variação de Frequência)
$V_j$	Valor normalizado do degrau de tensão sintetizado pela <i>j</i> -ésima célula
$V_{out}$	Tensão de saída
VSI	<i>Voltage Source Inverter</i> (Inversor alimentado em tensão)
$V_{TM}$	Queda de tensão direta no GTO para $i_{load} = 0$

# SUMÁRIO

<b>Lista de Figuras .....</b>	<b>8</b>
<b>Lista de Tabelas .....</b>	<b>11</b>
<b>Simbologia e Abreviaturas .....</b>	<b>13</b>
<b>Capítulo 1 Introdução .....</b>	<b>19</b>
1.1. Motivação .....	19
1.2. Estado-da-Arte .....	25
1.3. Objetivos .....	27
1.4. Organização do trabalho .....	28
<b>Capítulo 2 Especificações de um Sistema de Acionamento de Alta Potência .....</b>	<b>30</b>
2.1. Introdução.....	30
2.2. Parâmetros de entrada do PDS .....	31
2.3. Parâmetros da seção de conversão.....	32
2.4. Parâmetros de saída do PDS .....	33
2.5. Especificações do conversor.....	34
2.6. Conclusões .....	36
<b>Capítulo 3 Metodologia de Comparação .....</b>	<b>37</b>
3.1. Introdução.....	37
3.2. Distorção harmônica total (THD).....	37
3.3. Fator de distorção de primeira e segunda ordem (DF1 e DF2) .....	39
3.4. Modelos de perdas nos dispositivos semicondutores.....	40
3.4.a) Perdas de condução.....	40

3.4.b) Perdas de comutação .....	41
3.4.c) Perdas totais nos semicondutores .....	42
3.5. Conclusões .....	42
<b>Capítulo 4 Seleção da Amplitude das Fontes CC de um Inversor com Células</b>	
<b>H-bridge Conectadas em Série.....</b>	<b>43</b>
4.1. Introdução.....	43
4.2. Inversor com células H-bridge conectadas em série.....	44
4.2.a) Estratégia de modulação multinível híbrida.....	45
4.2.b) Passos para definição da amplitude das fontes CC.....	46
4.2.c) Seleção da configuração apropriada.....	47
4.3. Índices de desempenho .....	52
4.3.a) Distorção da forma de onda da tensão de saída .....	52
4.3.a.i) Distorção harmônica total (THD).....	52
4.3.a.ii) Fator de distorção de primeira ordem (DF1) .....	53
4.3.b) Perdas nos semicondutores.....	53
4.3.b.i) Comportamento das perdas de condução em função do fator de potência da carga.....	66
4.3.b.ii) Definição dos semicondutores .....	67
4.3.b.iii) Resultados.....	67
4.3.c) Custo dos conversores .....	73
4.4. Resumo da comparação .....	74
4.5. Conclusões .....	74
<b>Capítulo 5 Comparação entre Estratégias de Modulação Híbridas .....</b>	<b>76</b>
5.1. Introdução.....	76
5.2. Técnicas de modulação híbridas.....	77
5.3. Impacto da estratégia híbrida sobre as perdas .....	80
5.4. Nova estratégia de modulação .....	84

5.5. Conclusões .....	88
<b>Capítulo 6 Comparação de Sistema de Acionamento Multiníveis .....</b>	<b>89</b>
6.1. Introdução.....	89
6.2. Sistemas de acionamento .....	89
6.2.a) Sistema com inversor híbrido assimétrico .....	90
6.2.b) Sistema com inversor simétrico nove níveis .....	91
6.3. Definição da frequência de comutação para rendimento constante de 99%.....	92
6.4. Determinação da máxima frequência de comutação .....	94
6.5. Resumo da Comparação .....	95
6.6. Conclusões .....	97
<b>Capítulo 7 Conclusões Gerais .....</b>	<b>98</b>
<b>Referências .....</b>	<b>101</b>
<b>Apêndice A Caracterização dos Dispositivos Semicondutores .....</b>	<b>105</b>
<b>Apêndice B Scripts do Matlab .....</b>	<b>114</b>

# Capítulo 1

## INTRODUÇÃO

---

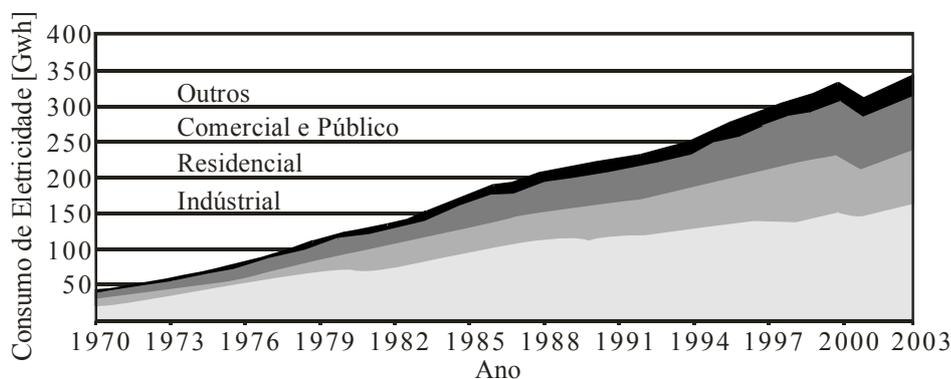
### 1.1. Motivação

A energia movimenta a indústria, o transporte, o comércio e demais setores econômicos de um País, sendo fator preponderante para o desenvolvimento de uma nação. Por ser insumo de produção, deve ser objeto de atenção e análise, visando maior economia, pois o consumo de energia vem apresentando uma taxa de crescimento significativa.

Ao longo da história, foram diversos os motivos que conduziram ao aumento da demanda de energia no Brasil. Inicialmente os fatores determinantes foram as dimensões continentais, a predominância de transporte rodoviário e o desenvolvimento da indústria de base e da infra-estrutura para o atendimento as necessidades de muitas regiões do País. Posteriormente foi marcado pela expansão da indústria energointensiva, voltada para a exportação de aço, alumínio e ferroligas. A partir daí, o aumento do consumo de energia acompanhou o crescimento da economia nacional [36], e mesmo nos períodos em que se verificou uma estagnação na economia, o consumo não parou de crescer. A oferta interna de energia aumentou 219 % de 1970 até a atualidade, conforme Figura 1-1 [35] e [36]. Contudo, na década de 90 apesar da crescente demanda de eletricidade não houve um respectivo investimento nos setores de geração, transmissão e distribuição. Aliado a isto, a escassez de precipitações e o baixo nível dos reservatórios hídricos, levaram a um princípio de colapso do sistema de potência brasileiro no ano de 2001 [22].

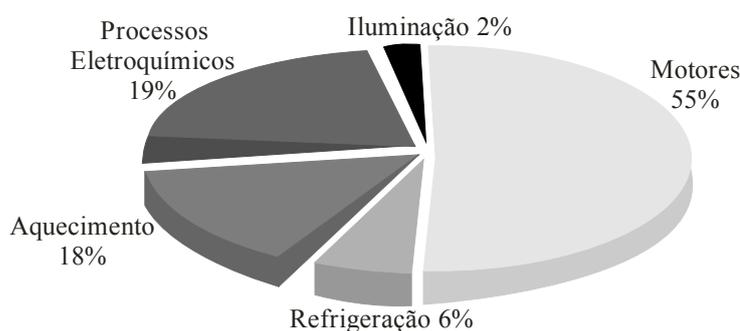
Uma das alternativas para evitar novas crises energéticas é a implantação de novos parques geradores, mais sistemas de transmissão, bem como uma maior interligação do sistema. Contudo, estas opções estão associadas a grandes investimentos, longos prazos para conclusão e significativos impactos ambientais. Como alternativa de curto e médio prazo destaca-se a conservação de energia que tem como principais ações a racionalização do uso da

energia, racionalização nas perdas técnicas das concessionárias e aumento da eficiência energética em aparelhos elétricos [12].



**Figura 1-1. Consumo setorial de eletricidade. FONTE: Balanço Energético Nacional 2005**

Neste contexto, é verificado que o perfil do consumo de eletricidade no Brasil tem o setor industrial como o maior consumidor de toda a energia elétrica gerada, utilizando 48 % dela Figura 1-1. Dentro deste setor, os motores de indução trifásicos são responsáveis pelo consumo de 55 % da energia demandada pela indústria, Figura 1-2. Sendo assim, uma atenção especial deve ser dedicada aos motores de indução trifásicos, pois se constituem na carga mais significativa nos processos industriais. Sendo importante salientar que em muitas oportunidades estes motores operam em condições inadequadas às condições normais de funcionamento para as quais foram projetados, resultando no aumento do consumo de energia e na diminuição da vida útil destas máquinas [51]. Desta forma, deve ser motivada toda e qualquer ação que contribua para a redução da demanda de energia por esta carga.

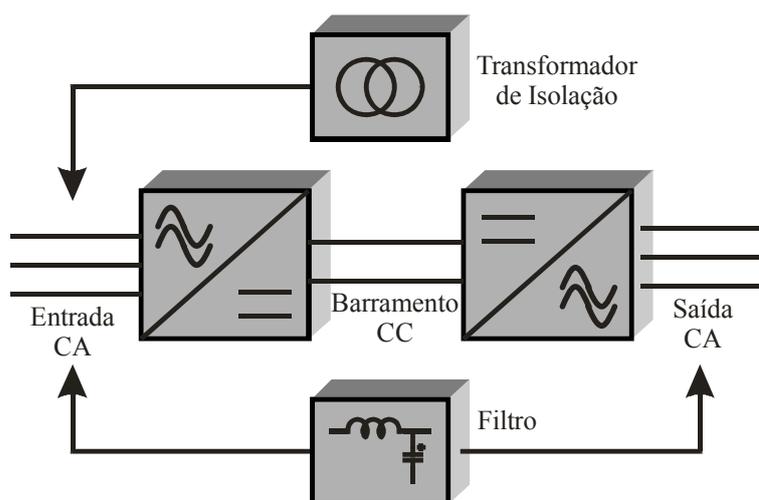


**Figura 1-2. Consumo dentro das indústrias. FONTE: PROCEL**

Para melhorar a eficiência em aplicações de alta potência e com isto reduzir o consumo de energia, devem-se aumentar os níveis de tensão objetivando reduzir os níveis de corrente. Desta forma serão minimizadas as perdas de condução nos motores e em seus sistemas de acionamento. Este motivo tem feito haver um forte crescimento na utilização de

motores de indução de média tensão em diferentes complexos industriais. Pode-se verificar a utilização destas máquinas em indústrias de alimentos, bebidas, celulose, papel, papelão, cimento, automobilística, mineração, química, petroquímica, saneamento e siderúrgicas. Sendo utilizados principalmente em prensas, compressores, exaustores, desfibradores, bombas, bombas centrífugas, bombas de refrigeração, moinhos, correias transportadoras, britadores, extrusoras, laminadoras e pontes rolantes [1].

Estas aplicações normalmente exigem variação de velocidade e por este motivo os motores não são ligados diretamente à rede pública de energia, sendo alimentados através de um sistema de acionamento, chamado de ASD (*Adjustable Speed Drive*) ou VFD (*Variable Frequency Drive*) Figura 1-3. Os sistemas de acionamento além de possibilitar a variação de velocidade ainda se configuram em uma alternativa interessante, podendo reduzir o consumo de energia, melhorar o fator de potência de entrada, possibilitar partida suave e frenagem regenerativa.



**Figura 1-3. Sistema de acionamento**

Estes sistemas são constituídos principalmente de dois conversores estáticos. Um retificador de entrada, responsável por converter a energia de entrada alternada em contínua e um inversor de saída, que converte a energia contínua novamente em alternada, na amplitude e frequência requeridas pela máquina elétrica. Podendo contar ainda com filtros de entrada, de saída e transformador de isolamento.

O estágio de saída de um ASD é o subsistema que apresenta maior complexidade de projeto, pois é este que normalmente realiza o controle da amplitude e frequência do sinal de saída. Outro fator responsável por sua complexidade são as limitações impostas pelas tecnologias de dispositivos semicondutores, visto que os dispositivos que suportam elevados

níveis de tensão não têm capacidade para operar em altas frequências e os semicondutores que podem operar em altas frequências não suportam altos níveis de tensão.

Por este motivo, inicialmente a implementação do estágio de saída, em aplicações de alta potência foi realizada com inversores alimentados em corrente (CSI - *current source inverter*), uma vez que os interruptores disponíveis com capacidade de bloquear altas tensões eram tiristores (SCRs) e GTOs que operam em baixas frequências. Estes inversores apresentam baixo custo por empregar poucos dispositivos semicondutores, contudo, o fator de potência não é constante em toda faixa de variação de velocidade, o indutor do barramento CC introduz perdas adicionais ao sistema e proporcionam baixo desempenho harmônico na tensão de saída o que exige o uso de filtros [2].

Para melhorar o desempenho harmônico do sinal de saída e deste modo minimizar o tamanho dos filtros, passou-se a empregar inversores alimentados em tensão (VSI - *voltage source inverter*). Contudo, o inversor alimentado em tensão convencional (dois níveis) acarreta alguns problemas aos motores de indução de média tensão. A origem destes problemas são as elevadas taxas de variação de tensão ( $dV/dt$ ) que em conjunto com as altas frequências de comutação dos semicondutores causam tensões de modo comum e correntes de *bearing*, que podem ocasionar a ruptura da isolação dos enrolamentos do motor [48]. Os elevados  $dV/dt$  em aplicações que empregam longos cabos entre o sistema de acionamento e o motor de indução também provocam o fenômeno de reflexão da tensão que pode até mesmo duplicar a tensão aplicada nos terminais do motor [23]. Aliado a isto, pode ocorrer à necessidade de conexão em série de dispositivos semicondutores para conseguir bloquear os níveis de média tensão. Por isso, esta alternativa não é uma solução adequada, pois não se garante a divisão equilibrada de tensão entre os interruptores.

Um método mais adequado para estabilizar a tensão aplicada nos dispositivos colocados em série é através do grampeamento deles usando uma fonte de tensão CC ou utilizando um grande capacitor, que transitoriamente se comporta como uma fonte de tensão CC. Baseado neste princípio, visando driblar as limitações impostas pelas tecnologias de semicondutores e com o intuito de minimizar os problemas apresentados, foram criados os inversores multiníveis. Estes inversores sintetizam formas de onda com reduzido conteúdo harmônico, apresentam menor stress eletromecânico nos semicondutores e também apresentam elevada eficiência, pois comumente operam em baixas frequências de comutação e semicondutores com menores limites de tensão usualmente apresentam menores perdas de condução.

Atualmente três classes de inversores multiníveis são empregadas em acionamentos de média tensão. São eles os inversores multiníveis com diodos de grampeamento, com capacitores de grampeamento e com células *H-bridge* conectadas em série.

Os estudos de conversores multiníveis com diodos de grampeamento iniciaram com a proposta de um inversor de três níveis apresentado em 1980 [5], exposto na Figura 1-4. Posteriormente, esta topologia foi denominada de inversor com ponto neutro grampeado (NPC - *Neutral Point Clamped*) [37]. Esta topologia apresenta o benefício de empregar dispositivos semicondutores com tensão igual à metade da tensão do barramento CC, apresentar um controle relativamente simples e ter todas as fases ligadas ao mesmo barramento CC. Contudo, necessita de diodos de grampeamento e apresenta desequilíbrio no divisor capacitivo, que pode ser solucionado através de diversas técnicas.

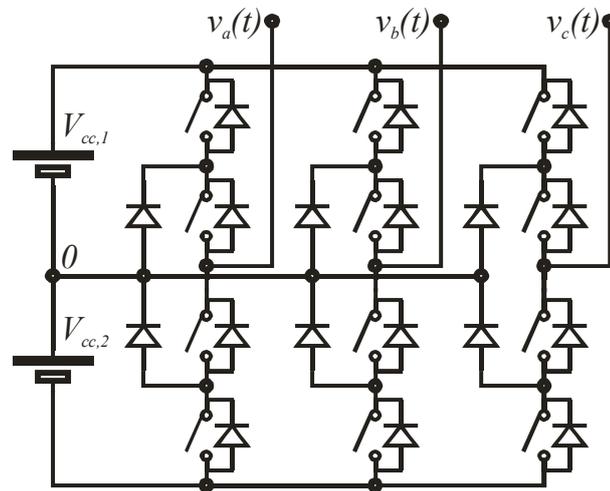


Figura 1-4. Inversor com diodos de grampeamento

O conversor multinível com capacitores de grampeamento foi apresentado pela primeira vez em 1991 [33] e [34], sendo exibido na Figura 1-5. Tendo como principal vantagem a possibilidade de fornecer combinações redundantes para sintetizar um mesmo nível de tensão. Entretanto, necessita de capacitores adicionais, apresenta um elevado custo devido à necessidade de volumosos capacitores e o controle do inversor não é trivial.

O inversor multinível com célula *H-bridge* conectadas em série foi apresentado inicialmente em 1975 [4] e pode ser verificado na Figura 1-6. Esta topologia no seu modo híbrido (com técnica de modulação híbrida que associa a síntese de ondas quase-quadradas para as células de maior potência em conjunto com a modulação por largura de pulso para célula de baixa potência) aplicada ao acionamento de máquinas elétricas foi apresentada em [29]. Em [41] foi apresentada uma metodologia de projeto generalizada para o inversor com

células H-bridge conectadas em série. Este conversor tem como principais vantagens a possibilidade de ter células comutando na frequência fundamental, empregar chaves com classe de tensão mais baixa, menos componentes para sintetizar um mesmo número de níveis e característica modular. Contudo, necessita a utilização de fontes CC isoladas.

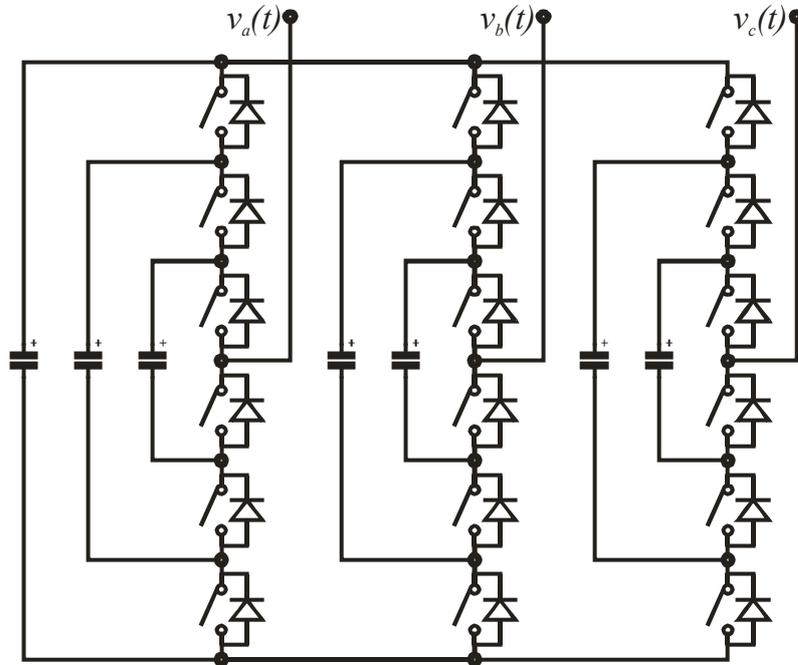


Figura 1-5. Inversor com capacitores de grampeamento

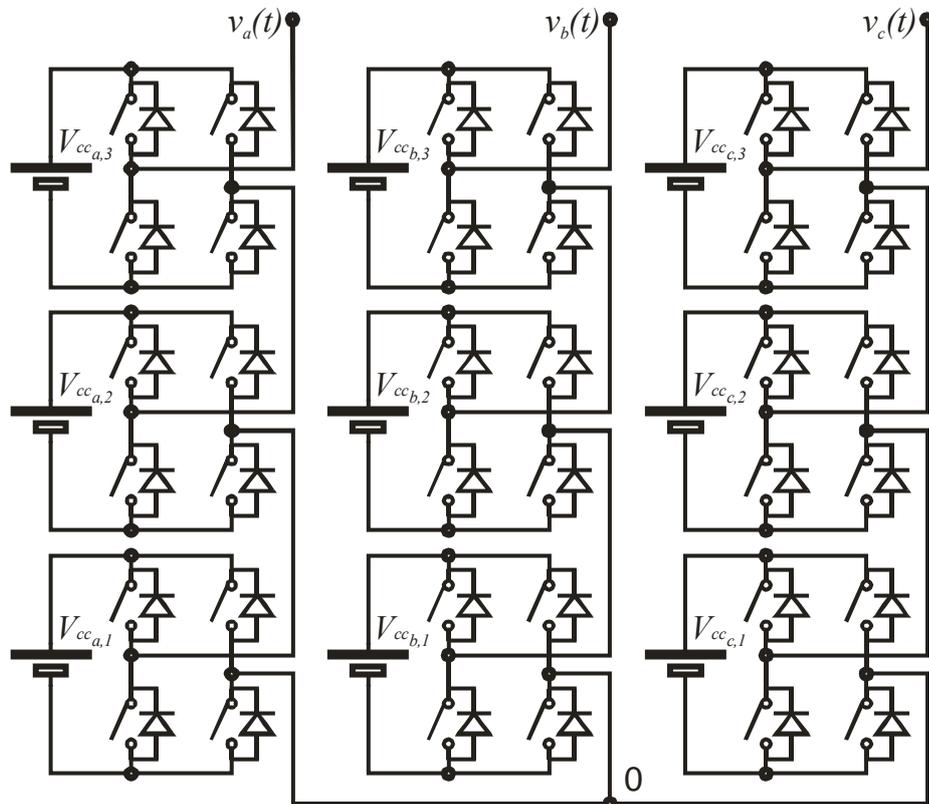


Figura 1-6. Inversor com células H-bridge conectadas em série

A confiabilidade dos sistemas de acionamento de média tensão tem aumentado significativamente nas últimas décadas, devido principalmente as melhorias nos dispositivos semicondutores, nos sistemas de refrigeração, mitigação da distorção harmônica, melhorias nos projetos de conversores/inversores e sistemas de controle. Desta forma, as tecnologias de ASDs tem amadurecido e o custo para adotá-los tem se tornado atrativo, como evidenciado pelo aumento no uso de tais sistemas [17].

Os sistemas de variação de velocidade de média tensão comercializados na atualidade empregam as três topologias de inversores multiníveis apresentados anteriormente. No cenário mundial os principais fabricantes destes sistemas são ABB, SIEMENS, ALSTON, ROBICON e General Eletric, sendo que no Brasil a WEG começou a produzir o sistema de acionamento baseado no inversor NPC.

O acionamento de motores de indução de média tensão convencionalmente tem sido realizado por inversores NPC (*Neutral Point Clamped*). Sua escolha, para esta aplicação, é justificada porque em comparação com os inversores trifásicos convencionais, o inversor NPC apresenta as vantagens de minimizar os problemas relativos a tensões de modo comum e corrente de *bearing* [3]. No entanto, outras topologias de inversores multiníveis têm sido apresentadas na literatura, sendo assim, faz-se mister desenvolver uma metodologia de comparação e aplicá-la na escolha de sistemas multiníveis para aplicações específicas.

## **1.2. Estado-da-Arte**

Os primeiros estudos que esboçaram uma comparação entre inversores multiníveis ficaram limitados a vantagens e desvantagens de cada topologia. Nestes trabalhos a conclusão de qual configuração era mais indicada para uma dada aplicação estava intimamente ligada a opinião do pesquisador, faltando índices de desempenho que conduzissem a resultados mais conclusivos.

O primeiro trabalho que realizou a análise de um índice de desempenho, não ficando atrelado unicamente as vantagens e desvantagens dos conversores, propôs uma metodologia de cálculo das perdas de condução e comutação em inversores multiníveis [24]. O método de cálculo proposto leva em consideração o estado de condução dos interruptores, o índice de modulação em amplitude e o fator de potência da carga. Para validar esta metodologia foi proposta a análise das perdas de potência nos dispositivos semicondutores dos inversores com diodos de grampeamento de três e quatro níveis.

Aos moldes do trabalho anterior, foi apresentada uma metodologia generalizada para o cálculo das perdas de condução em um inversor multinível com duas células *H-bridge* conectadas em série empregando modulação por largura de pulso em oposição de fase (POD) [31]. A seqüência deste trabalho resultou na comparação entre o inversor convencional (dois níveis) e o inversor com duas células *H-bridge* conectadas em série [32]. Os índices envolvidos na comparação foram perdas de condução, perdas de comutação, taxa de distorção harmônica (THD), fator de distorção de primeira ordem (DF1) e tensão de modo comum. Nesta comparação, o inversor com duas células *H-bridge* conectadas em série apresentou vantagens em todos os índices analisados, tendo como única penalidade o uso de fontes CC isoladas.

A comparação entre os inversores convencional (dois níveis), com diodos de grampeamento (três níveis) e com capacitores de grampeamento (três e quatro níveis), com base no estado-da-arte dos IGBTs de alta tensão foi apresentada em [25]. Os índices analisados foram: perdas totais nos semicondutores, distribuição das perdas, taxa de distorção harmônica e espectro harmônico. As análises foram realizadas de três formas: na primeira foi realizada a comparação entre as perdas quando todos os conversores apresentavam uma mesma frequência de comutação. O segundo método analisou a máxima frequência de comutação que poderia ser alcançada em cada conversor, que é limitada pela temperatura máxima que pode ser atingida em cada semiconductor. O terceiro método compara as perdas, de forma que a primeira banda harmônica, de todos os conversores, ocorresse na mesma frequência, deste modo o filtro de saída apresentaria mesmo tamanho e custo. As análises realizadas indicaram que o inversor convencional é menos indicado para aplicações de média tensão em relação aos inversores NPC, FLC de três e quatro níveis.

Na continuidade do trabalho anterior foi incluído o filtro de saída, de forma que todas as topologias apresentassem aproximadamente à mesma distorção harmônica na saída [26]. Deste modo, foi realizada a análise das perdas de duas formas, a primeira considera que todos os conversores deveriam ter perdas nos semicondutores iguais, ou seja, apresentariam distintas frequências de comutação. O segundo método analisa a máxima frequência que poderia ser atingida sem que fosse excedida a temperatura máxima dos semicondutores. Este estudo levou a conclusão de que o inversor convencional é inadequado para aplicações de altas potências e média tensão, sendo o inversor NPC o mais atrativo.

A comparação entre o inversor NPC com o inversor dois níveis para aplicações de baixa tensão com potências entre 75 e 100kW foi exposta em [39]. Onde se verificou que o

inversor NPC também é atrativo, especialmente em aplicações de médias e altas frequências de comutação.

Uma metodologia de projeto, visando definir o conjunto das amplitudes das fontes CC isoladas mais adequado, destinado a alimentar um inversor multinível com um determinado número de células *H-bridge* conectadas em série foi abordado em [52]. Os critérios de projeto previam que a tensão de saída seria modulada em alta frequência e que todos os níveis adjacentes seriam igualmente espaçados. Estes critérios conduziram a duas configurações para um inversor com três células *H-bridge* conectadas em série, uma configuração simétrica e outra assimétrica. Para definir a configuração mais indicada a ser empregada foi analisada a THD, o DF1 em toda a faixa de operação do conversor, bem como as perdas de potência nos dispositivos semicondutores. Em todas as análises a configuração assimétrica apresentou vantagens em relação à simétrica.

### 1.3. Objetivos

O objetivo principal desta dissertação é desenvolver uma metodologia para comparar diferentes sistemas de acionamento destinados a alimentar motores de indução de média tensão. Ou seja, serão definidos índices de desempenho para avaliar o estágio de saída de um dado sistema de acionamento. Desta forma, poderá ser realizada uma avaliação criteriosa levando ao apontamento da configuração que apresenta maior eficiência sem penalizar o custo, volume e qualidade da energia drenada da rede e fornecida ao motor. A configuração mais indicada deverá estar em conformidade com as normas específicas aplicadas a sistemas de acionamento de média tensão, tais como IEC 61800-3-4 [18] e [19], IEEE Std 958<sup>TM</sup>-2003 [20], NEMA ICS 7-2000 [38].

Esta metodologia de comparação será aplicada a dois sistemas projetados para acionar um motor de indução de 500 CV alimentado em 4160 V. O primeiro sistema é baseado no inversor com células *H-bridge* conectadas em série em sua configuração simétrica e de nove níveis. O segundo sistema foi escolhido pelo autor e é baseado no inversor com células *H-bridge* em cascata em sua configuração assimétrica de nove níveis. Esta topologia não é fabricada por nenhuma indústria até a atualidade, contudo apresenta características que a qualificam para ser empregada em aplicações de alta eficiência e alta potência.

As principais contribuições desta Dissertação são: definição de uma metodologia de comparação, comparação de inversores com células *H-bridge* conectadas em série com mesmo número de componentes, desenvolvimento de uma nova estratégia de modulação e

comparação de inversores com células *H-bridge* conectadas em série que apresentam mesmo número de níveis na tensão de saída.

## **1.4. Organização do trabalho**

Esta dissertação propõe uma metodologia de comparação entre sistemas de acionamento destinados a motores de indução de média tensão, fundamentada em índices de desempenho e aplicada na comparação de sistemas multiníveis com células *H-bridge* conectadas em série. Estando dividida como segue:

### **Capítulo 2 - Especificações de um Sistema de Acionamento de Alta Potência**

Nesta seção é realizada a definição de um sistema de acionamento de alta potência bem como os parâmetros de entrada e de saída do conversor que devem ser fornecidos pelos fabricantes destes sistemas. Também são expostos os parâmetros que os conversores deverão apresentar.

### **Capítulo 3 - Metodologia de Comparação**

Nesta seção são apresentados os modelos matemáticos para o cálculo dos índices de desempenho que compõem os passos da metodologia. A partir destes índices será possível escolher o sistema de acionamento que melhor se adapte a uma determinada aplicação.

### **Capítulo 4 - Seleção da Amplitude das Fontes CC de um Inversor com Células *H-bridge* Conectadas em Série**

Nesta seção é apresentado o inversor com células *H-bridge* conectadas em série, sendo definidos seis passos para reduzir o número de combinações possíveis das amplitudes das fontes CC destinadas a alimentar as células *H-bridge*. Estas restrições reduzem o número de configurações candidatas, contudo, ainda faltam índices que apontem com clareza a configuração mais atrativa para uma dada aplicação. Por isso são analisados quatro índices de desempenho que são: distorção harmônica total, fator de distorção de primeira ordem, perdas de potência e custo dos dispositivos semicondutores principais. Também é feita uma análise a respeito do uso de diferentes tecnologias de dispositivos semicondutores para implementação dos conversores.

### **Capítulo 5 - Comparação entre as Estratégias Híbridas de Modulação**

Nesta seção são analisadas as técnicas de modulação híbridas aplicadas aos inversores com células *H-bridge* conectadas em série. São expostas as duas técnicas existentes e um grau de liberdade que esta estratégia apresenta. A partir deste grau de liberdade é analisado o impacto que esta estratégia exerce sobre as perdas nos semicondutores do

inversor. Fundamentado neste estudo é proposta uma nova estratégia que minimiza as perdas nos semicondutores principais, assegura a possibilidade de se empregar retificadores não controlados no estágio de entrada e não altera o conteúdo harmônico das tensões de saída.

### **Capítulo 6 - Comparação de Sistemas de Acionamento Multiníveis**

Nesta seção é realizada uma comparação entre a topologia híbrida que apresentou melhor desempenho nos capítulos anteriores e a topologia simétrica de nove níveis. Nesta análise é determinada a frequência de comutação para atingir um rendimento constante e a máxima frequência de comutação que se obtém com cada um dos sistemas.

### **Capítulo 7 - Conclusões**

As principais contribuições e conclusões obtidas na dissertação são sumarizadas nesta seção. Também são sugeridos tópicos para investigações futuras.

## Capítulo 2

# ESPECIFICAÇÕES DE UM SISTEMA DE ACIONAMENTO DE ALTA POTÊNCIA

### 2.1. Introdução

Um sistema de acionamento de alta potência (PDS - *Power Drive System*) é composto por um transformador de entrada, uma seção de conversão e um motor de indução. Podendo ter alguns elementos opcionais, como filtros de entrada/saída e transformador de saída. Um diagrama simplificado de um PDS é apresentado na Figura 2-1.

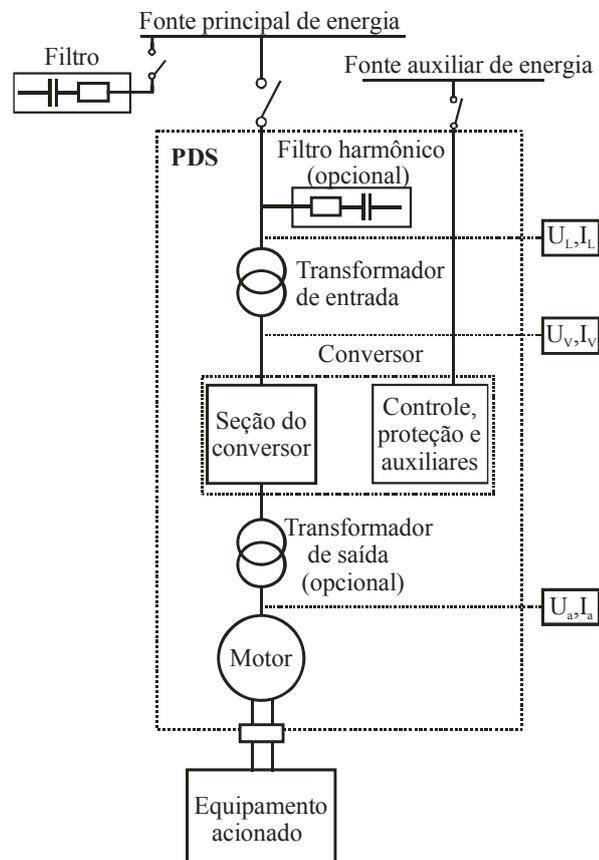


Figura 2-1. Sistema de acionamento de alta potência

A seção do conversor não foi representada por existirem inúmeras topologias de retificadores/inversores empregados na atualidade, bem como de tecnologias de dispositivos semicondutores para implementação dos mesmos. Para realizar uma comparação entre os diversos conjuntos de retificador/inversor que podem ser empregados, devem-se especificar os parâmetros de entrada e saída do sistema. Sendo assim, este capítulo apresentará as especificações de entrada/saída que a norma IEC 61800-4 [19] recomenda que sejam fornecidas para um dado PDS, bem como as especificações de uma aplicação específica para a qual deverão ser projetados os conversores a serem comparados.

## 2.2. Parâmetros de entrada do PDS

- **Potência de entrada,  $P_L$**

A potência ativa total de entrada, (2-1);

$$P_L = U_L \cdot I_{L1} \cdot \sqrt{3} \cdot \cos \phi_{L1} \quad (2-1)$$

- **Potência aparente de entrada,  $S_L$**

A potência aparente total de entrada, (2-2);

$$S_L = U_L \cdot I_L \cdot \sqrt{3} \quad (2-2)$$

- **Fator de potência de entrada,  $\lambda_L$**

O fator de potência é a razão entre a potência de entrada e a potência aparente no ponto de conexão entre o PDS e a rede pública de energia. Num sistema trifásico onde a tensão é considerada senoidal o fator de potência é dado por (2-3) ou (2-4).

$$\lambda_L = \frac{U_L \cdot I_{L1} \cdot \sqrt{3} \cdot \cos \phi_{L1}}{U_L \cdot I_L \cdot \sqrt{3}} = \frac{I_{L1}}{I_L} \cdot \cos \phi_{L1} \quad (2-3)$$

$$\lambda_L = \frac{\cos \phi_{L1}}{\sqrt{1 + THD_I^2}} \quad (2-4)$$

- **Desequilíbrio de tensão,  $\tau$**

O desequilíbrio de tensão é verificado quando o valor rms da componente fundamental das tensões de linha e/ou os ângulos entre as fases não são iguais.

O grau de falta de qualidade é normalmente expresso como a razão da componente de seqüência negativa e zero com a componente de seqüência positiva.

$U_{12}$ ,  $U_{23}$  e  $U_{31}$  são as três tensões de linha,  $\delta_{ij}$  é o desvio de cada uma das três tensões de linha, (2-5), e  $\tau$  é o desequilíbrio de tensão (2-6).

$$\delta_{ij} = (U_{ij} - U_{méd}) / (3 \cdot U_{méd}) \quad (2-5)$$

$$\tau = \sqrt{6 \cdot \sum_1^3 \delta_{ij}^2} \quad (2-6)$$

Uma aproximação mais simplificada é apresentada em (2-7);

$$\tau = \left(\frac{2}{3}\right) \cdot [(U_{máx} - U_{mín}) / (U_{méd})] \quad (2-7)$$

### 2.3. Parâmetros da seção de conversão

- **Seção do conversor**

Conversor de eletrônica de potência que opera com tensão acima de 1 kV não excedendo 35 kV;

- **Filtro de entrada**

Circuito conectado a fonte de entrada do conversor para reduzir  $dv/dt$  (stress de tensão no isolamento do transformador) e emissões de rádio frequência.

- **Tensão do barramento CC,  $U_d$**

Valor médio da tensão do barramento CC.

- **Corrente do barramento CC,  $I_d$**

Valor médio da corrente do barramento CC.

- **Circuito de *snubber***

Circuito conectado a um ou mais dispositivos semicondutores de potência de modo a aliviá-los do stress a respeito das altas taxas de elevação de corrente ou de tensão, de sobretensões transitórias e das perdas de comutação.

- **Barramento CC**

Circuito destinado a ligar um conversor de entrada e um conversor de saída em um sistema indireto de conversão. Consiste de capacitores e/ou indutores que devem reduzir as ondulações de tensão CC e corrente CC.

- **Filtro de saída**

Circuito conectado a energia de saída do conversor para reduzir  $dv/dt$  (sobretensões no isolamento do motor e geração de correntes de *bearing*) ou harmônicas (perdas de potência).

- **Potência de saída,  $P_{a1}$**

Potência ativa nos terminais de saída do conversor.

- **Potência aparente de saída,  $S_a$**

Potência aparente nos terminais de saída do conversor.

- **Dinâmica da corrente de curto-circuito**

É a corrente CC ou CA que flui do conversor enquanto ocorre um curto-circuito nos terminais de saída do conversor.

- **Faixa de operação de frequência**

Faixa das frequências fundamentais sobre as quais o conversor de saída é controlado ( $f_{\min}, f_{\max}$ ), em condições de carga específica.

## 2.4. Parâmetros de saída do PDS

- **Envoltória de carga**

Área do gráfico entre torque versus velocidade no qual o PDS pretende operar em condições de carga contínua, Figura 2-2.

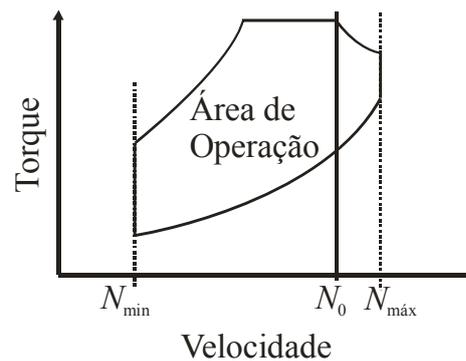


Figura 2-2. Envelope de carga

- **Velocidade mínima de operação,  $N_{\min}$**

Velocidade mínima de operação do motor requerida pelo equipamento acionado.

- **Velocidade máxima de operação,  $N_{\max}$**

Velocidade máxima de operação do motor requerida pelo equipamento acionado.

- **Velocidade nominal,  $N_0$**

É a maior velocidade do motor na qual o PDS é capaz de entregar continuamente o torque específico. Ou seja, é o ponto de transição entre torque constante e operação com enfraquecimento do campo.

- **Operação com enfraquecimento de campo**

É a operação com fluxo reduzido numa faixa de velocidade entre a velocidade nominal e a velocidade máxima.

- **Pulsção de torque no entreferro**

Flutuação cíclica do torque no entreferro do motor em condições estáveis, definido como valor de pico-a-pico.

## 2.5. Especificações do conversor

Todos os inversores multiníveis que serão analisados e comparados devem ser projetados para acionar o mesmo motor de indução trifásico. Os dados do motor que servira de referência para o projeto dos inversores estão expostos na Tabela 2-1.

**Tabela 2-1. Especificações do motor a ser acionado**

<b>Parâmetro</b>	<b>Valor</b>
Potência nominal	500 CV
Rotação	1784 rpm
Tensão de linha	4160 V
Corrente nominal	70 A
Frequência	60 Hz
Rendimento	95,5 %
Fator de potência	0,85

FONTE: WEG, referência [49].

Neste trabalho serão analisados apenas os chamados ASDs, ou seja, apenas a parte de entrada e de conversão de um PDS. As exigências gerais em relação às especificações de entrada e de saída de sistemas de acionamento de máquinas de média tensão (1kV à 35kV) são determinadas pela norma IEC 61800-4 [19].

Os limites de variação de frequência, da taxa de variação em frequência, de variação de tensão, de flutuação de tensão, de afundamento de tensão, de desequilíbrio de tensão, de distorção harmônica, de interharmônicas e de entalhes de comutação presentes na norma IEC 61800-4 [19], são apresentados na Tabela 2-2.

Tabela 2-2. Condições para fonte de tensão de um ASD (principal e auxiliar)

Fenômeno	Nível
Variação de frequência	$f_{LN} \pm 2\%$ $f_{LN} \pm 4\%$ (para rede de alimentação separada)
Taxa de variação de frequência	$\leq 2\% f_{LN}/s$
Variação de tensão	$\pm 10\%$ + 10%, -15% $\leq 1$ min (ver nota 1)
Flutuação de tensão	Amplitude máxima do degrau: - 12% dentro da banda de tolerância - intervalo mínimo entre degrau: 2s - tempo de subida: $\geq 5$ períodos da rede
Afundamento ( <i>dip</i> ) de tensão	10 -50% $t \leq 100ms$ 10 -100% $t \leq 5s$
Desequilíbrio de tensão	Fonte principal: 2% (componentes de seqüência zero e de seqüência negativa) Fonte auxiliar: 3% (componentes de seqüência zero e de seqüência negativa).
Harmônicas de tensão	Regime: THD $\leq 10\%$ Transitório: THD $\leq 15\%$ $t \leq 15s$ (ver nota 2)
Interharmônicas de tensão	Regime: IDR $\leq 0,5\%$ Transitório: IDR $\leq 0,75\%$ $t \leq 15s$
Entalhes ( <i>notch</i> ) de comutação	Profundidade: 40% $U_{LWM}$ Fonte principal, área: 125% x degrau Fonte auxiliar, área: 250% x degrau

Nota 1: Faixa de operação da tensão abaixo de 100 % da variação da tensão deveria estar sujeita ao acordo entre o consumidor e o sistema fornecedor.

Nota 2: Estas especificações representam as condições de serviço quando o PDS esta em operação.

FONTE: IEC 61800-4, referência [19].

## **2.6. Conclusões**

Neste capítulo foram apresentados os parâmetros de entrada e saída que devem ser fornecidos pelos fabricantes de PDSs. Contudo, esta dissertação analisará apenas uma parte deste sistema a qual compreende os conversores estáticos e circuitos magnéticos de isolamento e filtragem. As especificações de entrada e saída, foram fornecidas somente para a parte compreendida pelos ASDs.

## Capítulo 3

# **METODOLOGIA DE COMPARAÇÃO**

---

### **3.1. Introdução**

Nos próximos capítulos serão desenvolvidas comparações que levarão a escolha de um sistema com características desejadas em aplicações de alta potência. No capítulo 4 o objetivo será escolher as amplitudes das fontes CC de um inversor com células *H-bridge* conectadas em série que conduzirão a um sistema com melhor qualidade nos sinais de saída, maior rendimento e custo reduzido. No capítulo 5 o objetivo vai ser desenvolver uma técnica de modulação que minimize as perdas do inversor com células *H-bridge* conectadas em série em toda a faixa de operação do conversor. No capítulo 6 objetivo será desenvolver uma comparação de sistemas com o mesmo número de níveis na tensão de saída. Contudo, para desenvolver estas análises devem ser definidos índices de desempenho. Desta forma, a função deste capítulo é apresentar os índices de desempenho bem como seus modelos matemáticos.

### **3.2. Distorção harmônica total (THD)**

O primeiro índice a ser apresentado é o mais conhecido modo de quantificar a distorção harmônica de um determinado sistema, conhecido como Distorção Harmônica Total (THD). A distorção harmônica é causada pela presença de harmônicos no sistema elétrico. Estes harmônicos têm como origem as características não lineares de dispositivos e cargas presentes neste sistema. Os harmônicos são definidos como componentes senoidais de tensão ou corrente com frequências inteiras e múltiplas da frequência fundamental (50 ou 60 Hz.).

Os principais efeitos observados em instalações e componentes submetidos à presença de harmônicos são: aquecimentos excessivos, disparos de dispositivos de proteção, ressonância, vibrações e acoplamentos, aumento da queda de tensão e redução do fator de

potência da instalação. Em consequência dos efeitos mencionados, pode haver problemas associados ao funcionamento e desempenho de motores, fios e cabos, capacitores, computadores e transformadores [21].

Para quantificar a distorção harmônica deve-se conhecer a magnitude e o ângulo de cada harmônico da forma de onda analisada. Para realizar esta tarefa utiliza-se a decomposição da forma de onda em uma série de Fourier. A série de Fourier é uma função matemática que permite que qualquer forma de onda periódica no domínio do tempo possa ser expressa por um somatório infinito dado por (3-1), onde os coeficientes desta equação são dados por (3-2) e (3-3).

$$f(t) = \frac{a_0}{2} + \sum_{h=1}^{\infty} a_h \cos\left(2\pi h \frac{t}{T}\right) + b_h \text{sen}\left(2\pi h \frac{t}{T}\right) \quad (3-1)$$

$$a_h = \frac{1}{T} \int_{-T/2}^{T/2} f(t) \cos\left(2\pi h \frac{t}{T}\right) dt \quad (3-2)$$

$$b_h = \frac{1}{T} \int_{-T/2}^{T/2} f(t) \text{sen}\left(2\pi h \frac{t}{T}\right) dt \quad (3-3)$$

A representação de uma forma de onda de tensão ou corrente distorcida pode ser também realizada no domínio da frequência, considerando a componente CC igual a zero. Desta representação resultam as expressões (3-4) e (3-5), onde  $h=1$  corresponde a componente fundamental e os demais valores as componentes harmônicas, o subíndice  $p$  corresponde aos valores de pico das grandezas,  $\theta_r$  e  $\varphi_r$  correspondem ao ângulo de fase da componente fundamental e das harmônicas [7].

$$v(t) = \sum_{h=1}^{\infty} V_{rp} \text{sen}(h\omega t + \theta_r) \quad (3-4)$$

$$i(t) = \sum_{h=1}^{\infty} I_{rp} \text{sen}(h\omega t + \varphi_r) \quad (3-5)$$

Esta representação no domínio da frequência é frequentemente apresentada na forma de um gráfico de barras, onde cada barra representa uma harmônica com sua frequência, valor eficaz e defasagem, sendo chamado de espectro harmônico [21].

De posse do espectro harmônico pode se obter a distorção harmônica total, que representa o fator de distorção percentual de uma determinada tensão ou corrente com relação a uma forma de onda senoidal. Sendo dada através da razão do valor *rms* do conteúdo harmônico pelo valor *rms* da parcela fundamental, em (3-6) para tensão e em (3-7) para corrente, [27].

$$THD_V \% = \frac{100}{V_1} \cdot \sqrt{\sum_{h=2}^{\infty} V_h^2} \quad (3-6)$$

$$THD_I \% = \frac{100}{I_1} \cdot \sqrt{\sum_{h=2}^{\infty} I_h^2} \quad (3-7)$$

### 3.3. Fator de distorção de primeira e segunda ordem (DF1 e DF2)

Nesta subseção são apresentados mais dois índices relacionados com a forma de onda da tensão de saída do conversor. Estes índices são denominados fator de distorção de primeira ordem (DF1) e fator de distorção de segunda ordem (DF2). Eles foram criados para se ter uma noção da atenuação harmônica que um filtro de primeira ou segunda ordem apresentaria quando associado na saída de um conversor, ou seja, quanto menores os valores de DF1 ou DF2, menor seria o volume, o peso e o custo deste filtro [13].

Sabe-se que cada filtro fornece uma atenuação harmônica que é aproximadamente inversamente proporcional à raiz quadrada da ordem da harmônica. Assim, motores CA alimentados por conversores estáticos com modulação por largura de pulso utilizam suas respectivas dispersões e indutâncias de armadura para produzir uma forma de onda de corrente de carga quase-senoidal. Estas indutâncias fornecem uma atenuação de primeira ordem para as harmônicas de tensão, que é equivalente a dividir a amplitude de cada harmônica pela sua respectiva ordem. Este índice ficou conhecido como fator de distorção de primeira ordem (DF1) e é dado por (3-8), [3].

$$DF1 \% = \frac{100}{V_1} \cdot \sqrt{\sum_{h=2}^{\infty} \frac{V_h^2}{h}} \quad (3-8)$$

A associação de um filtro de segunda ordem (LC) à saída de um conversor produz uma atenuação de segunda ordem para as harmônicas de tensão, ou seja, é igual a dividir a amplitude de cada harmônica pela sua respectiva ordem elevada ao quadrado, (3-9), [14].

$$DF2 \% = \frac{100}{V_1} \sqrt{\sum_{h=2}^{\infty} \frac{V_h^2}{h^2}} \quad (3-9)$$

### 3.4. Modelos de perdas nos dispositivos semicondutores

Embora tenha ocorrido um significativo progresso no desenvolvimento de dispositivos semicondutores, ainda não se desenvolveu um componente que tivesse grande tensão de avalanche, baixas quedas de tensão e resistência em condução, rápidas transições de entrada e saída de condução e grande capacidade de dissipação. Em todos os dispositivos existe um compromisso entre a tensão de avalanche e as perdas em condução. Em dispositivos bipolares, ainda existe um compromisso entre as perdas de condução e a frequência de comutação. Estes compromissos significam que nem todos os dispositivos podem ser empregados em todas as aplicações, ou então que certos semicondutores são mais adequados do que outros. Por isso, o projeto de conversores estáticos requer uma postura inteligente e inovadora para escolha do dispositivo que tenha as características que vão ao encontro dos requisitos de uma aplicação específica.

A quantificação das perdas é baseada nas informações dos *datasheets* dos dispositivos semicondutores empregados, o que torna os resultados fortemente dependentes das características dos dispositivos especificados.

O método usado para a determinação das perdas no conversor consiste em realizar a estimativa das perdas de condução e comutação para cada dispositivo semicondutor do inversor. Daí então, é realizada a soma de todos os resultados para obtenção das perdas totais.

#### 3.4.a) Perdas de condução

As perdas de condução ocorrem enquanto o dispositivo semicondutor esta conduzindo corrente e permanece entre seus terminais uma tensão,  $v_{ce}(\theta)$  para o IGBT e  $v_F(\theta)$  para o diodo. Um modelo simplificado dado por (3-10) para o IGBT e (3-11) para o diodo é utilizado para determinar as perdas de condução por [31], [32] e [48], nos quais usa-se:

$$v_{ce}(\theta) = V_{ce} + R_{ce} \cdot |i_{load}(\theta)| \quad (3-10)$$

$$v_F(\theta) = V_F + R_F \cdot |i_{load}(\theta)| \quad (3-11)$$

$$i_{load}(\theta) = m_a \cdot I_{max} \cdot \text{sen}(\theta - \phi) \quad (3-12)$$

onde  $V_{ce}$  é a queda de tensão para  $i_{load}(\theta) = 0$  através do IGBT,  $V_F$  é a queda de tensão para  $i_{load}(\theta) = 0$  através do diodo,  $R_{ce}$  é a resistência da componente resistiva de  $v_{ce}(\theta)$ ,  $R_F$  é a resistência da componente resistiva de  $v_F(\theta)$ ,  $i_{load}(\theta)$  é a corrente de carga, (3-12), e  $\phi$  - ângulo do fator de potência da carga.

Contudo os modelos apresentados por (3-10) e (3-11) são aproximações simplistas para descrever o comportamento destas funções que representam a queda de tensão quando o dispositivo esta conduzindo corrente. Visando obter equações mais fiéis aos dados dos *datasheets*, são extraídos diversos pontos destas funções e através da técnica matemática de regressão de curvas são obtidas as funções que melhor descrevem a característica do dispositivo semiconductor. Todas as funções empregadas na determinação das perdas de potência são apresentadas no Apêndice A para todos os semicondutores analisados.

Para determinar as perdas de condução do IGBT ou GTO e do diodo deve-se observar o sentido da corrente de carga. Se a corrente de carga é maior ou igual a zero o IGBT estará conduzindo (3-13), caso contrário o diodo estará em condução (3-14).

$$P_{cond_{SW}} = \frac{1}{2\pi} \int_0^{2\pi} v_{ce}(\theta) \cdot i_{load}(\theta) \cdot v_{cmd_{SWX}}(\theta) d\theta \quad (3-13)$$

$$P_{cond_D} = \frac{1}{2\pi} \int_0^{2\pi} v_F(\theta) \cdot i_{load}(\theta) \cdot v_{cmd_{SWX}}(\theta) d\theta \quad (3-14)$$

onde  $v_{cmd_{SWX}}(\theta)$  é o sinal de comando de cada interruptor SWx.

As perdas totais de condução são obtidas por (3-15).

$$P_{cond_{TOTAL}} = P_{cond_{SW}} + P_{cond_D} \quad (3-15)$$

### 3.4.b) Perdas de comutação

As perdas de comutação são divididas em perdas de *turn-on*, de *turn-off* e de recuperação reversa do diodo e são fundamentadas em informações dos fabricantes (*datasheet*), energia perdida numa transição de *turn-on* ( $E_{on}(i_{load}(\theta))$ ), de *turn-off* ( $E_{off}(i_{load}(\theta))$ ) e de recuperação reversa ( $E_{rec}(i_{load}(\theta))$ ).

As perdas de comutação são obtidas através da identificação de cada transição de comutação de *turn-on*, de *turn-off* e de recuperação durante todo o período da referência. As

perdas de *turn-on*, de *turn-off* e de recuperação são dadas por (3-16), (3-17) e (3-18) respectivamente.

$$P_{turn-on} = \frac{1}{2\pi} \sum E_{on}(i_{load}(\theta)) \quad (3-16)$$

$$P_{turn-off} = \frac{1}{2\pi} \sum E_{off}(i_{load}(\theta)) \quad (3-17)$$

$$P_{rec} = \frac{1}{2\pi} \sum E_{rec}(i_{load}(\theta)) \quad (3-18)$$

As perdas totais de comutação são iguais a soma das perdas de *turn-on*, de *turn-off* e de recuperação de cada dispositivos semicondutor, dado por (3-19).

$$P_{comut_{TOTAL}} = P_{turn-on} + P_{turn-off} + P_{rec} \quad (3-19)$$

### 3.4.c) Perdas totais nos semicondutores

As perdas totais são iguais ao resultado do somatório de todas as perdas de condução e comutação (3-20).

$$P_{TOTAL} = P_{cond_{TOTAL}} + P_{comut_{TOTAL}} \quad (3-20)$$

## 3.5. Conclusões

Neste capítulo foram apresentados índices de desempenho relativos às formas de onda de saída do inversor e referente às perdas de potência nos dispositivos semicondutores de um sistema de acionamento para motores de indução trifásicos de média tensão.