

Capítulo 5

COMPARAÇÃO ENTRE ESTRATÉGIAS DE MODULAÇÃO HÍBRIDAS

5.1. Introdução

No capítulo precedente foi desenvolvido um estudo para escolher a configuração das amplitudes das fontes CC do inversor com três células *H-bridge* conectadas em série, que apresentam mais vantagens quando empregadas para acionar um dado motor de indução. Através desta análise foi demonstrado que a configuração 1-1-2 utiliza semicondutores operando em baixas frequências e ainda assim apresenta uma tensão de saída modulada em alta frequência, conduzindo a um sistema com menor custo e maior eficiência [52].

Para garantir estas características foi empregada uma estratégia de modulação híbrida, primeiramente proposta por [30]. Posteriormente, algumas restrições para obter baixa distorção harmônica na tensão de saída foram apresentadas em [28], sendo que uma variação desta técnica de modulação foi proposta para minimizar a distorção harmônica das correntes de entrada sem distorcer a forma de onda da tensão de saída [45].

Neste capítulo serão apresentadas as estratégias híbridas de modulação, bem como o seu impacto nas perdas de um inversor multinível com três células *H-bridge* conectadas em série na configuração 1-1-2. Através da análise do comportamento das perdas será proposta uma nova técnica de modulação híbrida que minimiza as perdas do estágio de saída, assegura a possibilidade de empregar retificadores não controlados no estágio de entrada sem alterar a distorção harmônica da tensão de saída.

5.2. Técnicas de modulação híbridas

As estratégias de modulação multinível híbridas associam a síntese de formas de onda quase-quadradas para o inversor de maior potência em conjunto com modulação por largura de pulso (PWM) para a célula de menor potência, Figura 4-3.

Os sinais de referência e de saída das células 3, 2 e 1 são apresentados respectivamente na Figura 4-5 (a), (b) e (c), onde, os níveis de comparação empregados são constantes e máximos, Figura 5-1 (a), de forma que todos os níveis adjacentes da tensão de saída sejam igualmente espaçados e modulados em alta frequência. A Figura 4-5 (d) exibe a forma de onda da tensão de fase de saída do inversor.

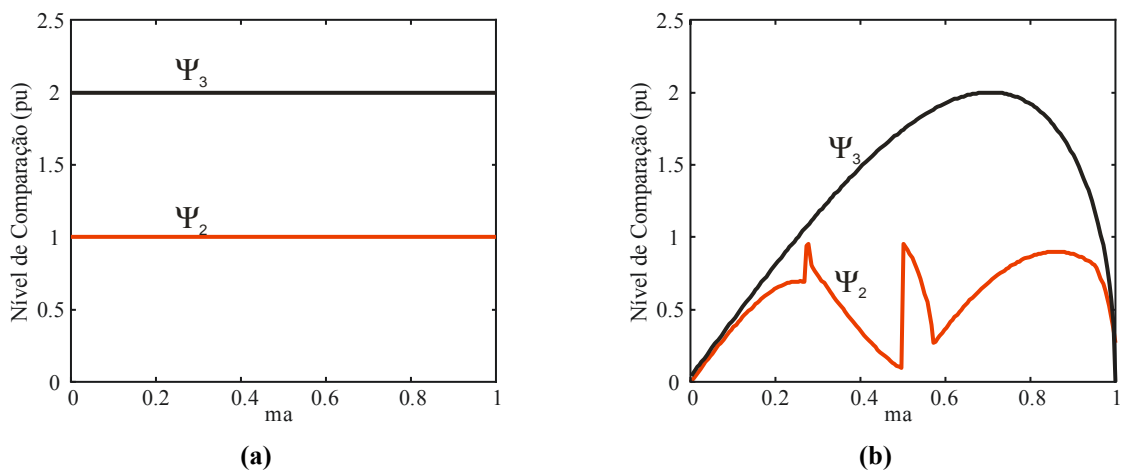


Figura 5-1. Níveis de comparação: (a) máximos e constantes; (b) mínima corrente harmônica.

Nesta modulação o nível de comparação da célula de maior potência é definido como a soma dos valores normalizados das amplitudes das células inferiores, tanto para a terceira célula (5-1) quanto para a segunda célula (5-2), Figura 5-1 (a).

$$\Psi_3 = V_1 + V_2 \quad (5-1)$$

$$\Psi_2 = V_1 \quad (5-2)$$

A utilização de níveis de comparação máximos e constantes possui a vantagem de minimizar a energia circulante entre as células *H-bridge*, [30]. Entretanto, o processamento de potência de cada célula varia em função do índice de modulação em amplitude, como verificado na Figura 5-2. Com isto, o conteúdo harmônico da corrente de entrada não é reduzido em toda faixa de operação ao se empregar o transformador proposto em [45].

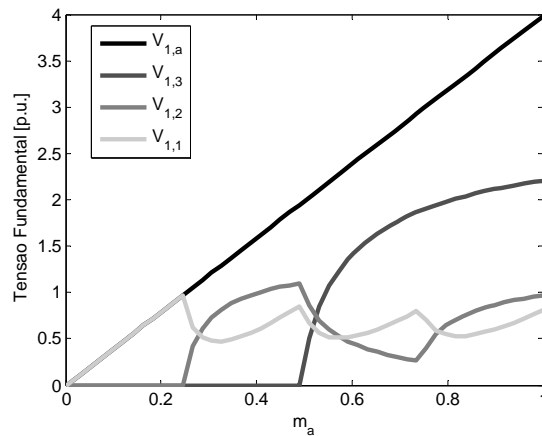


Figura 5-2. Tensões fundamentais por célula para níveis constantes.

Para resolver este inconveniente foi realizada a variação de Ψ_3 e Ψ_2 de forma que a célula 3 processasse 63,7 %, a célula 2 23% e a célula 1 13,3% da tensão fundamental respectivamente. O diagrama de blocos da lógica para obtenção destes níveis é apresentado na Figura 5-4. As tensões fundamentais sintetizadas pelas células *H-bridge* para toda faixa de variação de m_a são exibidas na Figura 5-3. Deste modo, foi minimizada a distorção harmônica da corrente de entrada em toda faixa de operação do conversor, [44]. Os níveis Ψ_3 e Ψ_2 que garantem esta característica são mostrados na Figura 5-1 (b).

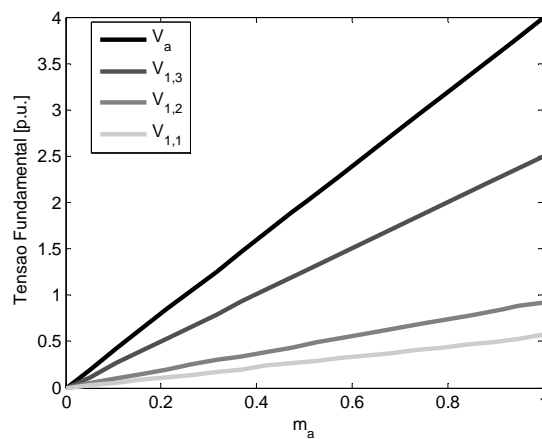


Figura 5-3. Tensões fundamentais para cada célula *H-bridge*

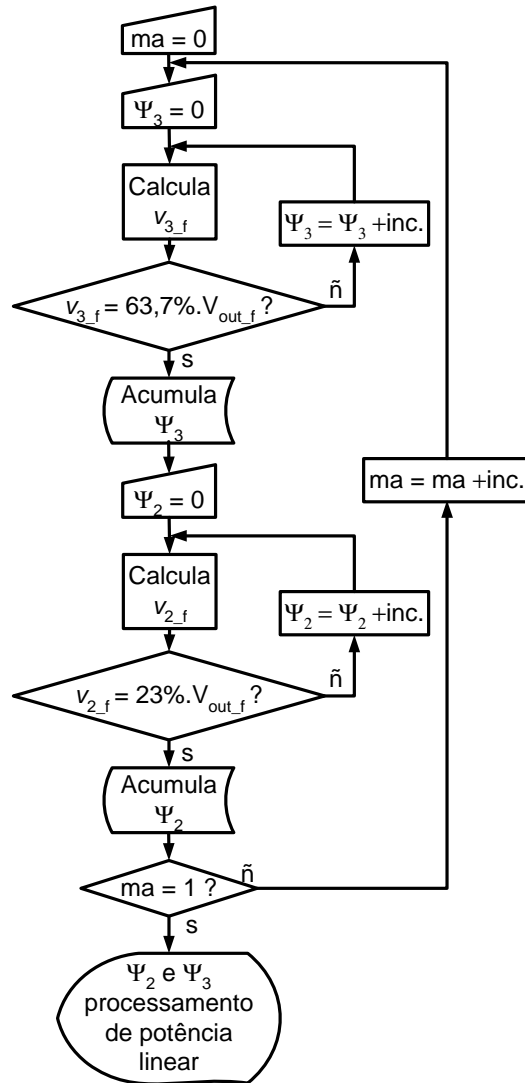


Figura 5-4. Lógica para seleção dos níveis de comparação para minimizar a distorção harmônica das correntes de entrada.

A variação dos níveis de comparação Ψ_3 e Ψ_2 dentro dos limites apresentados em (5-3) e (5-4) não afeta a taxa de distorção harmônica (THD), Figura 5-5 (a), nem o fator de distorção de primeira ordem (DF1) da tensão de saída, Figura 5-5 (b). Isto se deve ao grau de liberdade que se tem com a utilização de inversores monofásicos em ponte completa em série, pois cada inversor pode sintetizar $+V_{CC}$, 0 ou $-V_{CC}$. Desta forma, a tensão que uma célula sintetiza a mais é absorvida por outra se os limites impostos por (5-3) e (5-4) não forem excedidos, [44].

$$0 \leq \Psi_3 \leq 2 \quad (5-3)$$

$$0 \leq \Psi_2 \leq 1 \quad (5-4)$$

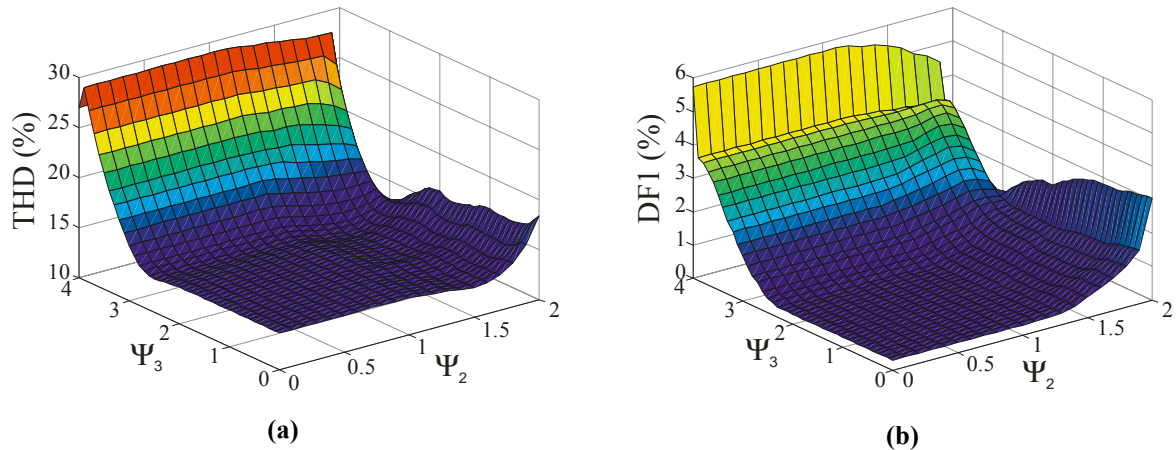


Figura 5-5. Indicadores da forma de onda da tensão de saída em função da variação dos níveis de comparação: (a) THD; (b) DF1.

Constata-se que o uso dos níveis da Figura 5-1 (b) diminui a corrente harmônica da entrada sem alterar a THD da tensão de saída quando for usado o transformador proposto em [45]. Também se conclui que a variação destes níveis pode acarretar distintos valores de perdas de potência para um determinado m_a . Este tópico é analisado na seção que segue.

5.3. Impacto da estratégia híbrida sobre as perdas

Para realizar o estudo sobre o impacto da estratégia de modulação sobre o comportamento das perdas foi definida a aplicação que utiliza o inversor com células *H-bridge* conectadas em série para acionar um motor de indução trifásico de 500CV/4,16kV. Cada fase do inversor deverá fornecer ao motor, em condição nominal de operação, uma tensão máxima de fase de 3400V. Deste modo, a configuração 1-1-2 apresenta uma amplitude de 1700V para a fonte CC da célula de maior potência e de 850V para as células 1 e 2.

Para implementar a célula 3 foi inicialmente especificado o módulo de IGBTs/diodos FF200R33KF2C (3300V/200A) e para a célula 1 e 2 o módulo BSM200GB170DLC (1700V/200A). Para ambos os módulos foram modeladas matematicamente as funções $v_{ce}(i_{load}(\theta))$, $v_F(i_{load}(\theta))$, $E_{on}(i_{load}(\theta))$, $E_{off}(i_{load}(\theta))$ e $E_{rec}(i_{load}(\theta))$, presentes nos *datasheets* dos componentes, necessárias para o cálculo das perdas. Estas funções são apresentadas no Apêndice A.

Em uma aplicação real o fator de potência não seria unitário uma vez que existem harmônicos nas correntes. Contudo, foi demonstrado em no capítulo 4, que se a corrente for mantida constante e houver uma diminuição no fator de potência ocorrerá uma passagem

maior de corrente pelos diodos minimizando desta forma as perdas de condução. Por isto, nas análises de perdas foi empregado o fator de potência unitário.

Para um melhor entendimento do comportamento das perdas deve-se observar novamente as etapas de operação de cada célula *H-bridge*. Ou seja, os dispositivos semicondutores que estarão conduzindo em cada condição de tensão e corrente.

Com base no circuito de uma célula *H-bridge* constata-se que no semi-ciclo positivo da tensão de fase de saída se a corrente for positiva serão empregados somente IGBTs e se for negativa somente diodos para obter o nível 1. Para sintetizar o nível 0 utiliza-se 1 IGBT e 1 diodo. Para o semi-ciclo negativo se a corrente for positiva empregam-se somente diodos e se a corrente for negativa somente IGBTs para obter-se o nível -1, como mostrado na Tabela 4-6.

Para exemplificar, na Figura 5-6 é apresentado o sinal de referência da célula 3, o nível máximo de comparação desta célula e os semicondutores que estão conduzindo. Ao reduzir Ψ_3 observa-se que o tempo de condução dos diodos D_{32} e D_{34} irão reduzir, enquanto o tempo de condução dos IGBTs S_{31} e S_{33} irão aumentar, fazendo que aumente as perdas de condução nos IGBTs e reduza nos diodos desta célula, conforme Figura 5-7 (a) e (d). As perdas de *turn-on*, *turn-off* e de recuperação, nesta célula, também serão minimizadas quando Ψ_3 é diminuído, visto que elas ocorrem sob menores correntes, como verificado na Figura 5-8.

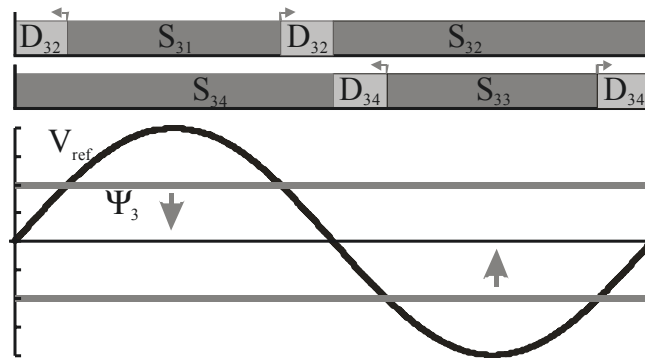


Figura 5-6. Sinal de referência da célula 3, Ψ_3 máximo e semicondutores em condução.

Em contrapartida a diminuição de Ψ_3 conduz a diminuição nas perdas de condução dos IGBTs da célula 2 e o decréscimo de Ψ_2 leva ao aumento das perdas de condução nos IGBTs desta célula, Figura 5-7 (b). O oposto ocorre com os diodos da célula 2, ou seja, a diminuição de Ψ_3 faz aumentar as perdas nos diodos e o decréscimo de Ψ_2 leva a diminuição das perdas nos diodos da célula 2, conforme Figura 5-7 (e).

Na célula 1 a diminuição dos níveis Ψ_3 e Ψ_2 causam a diminuição das perdas de condução dos IGBTs e o aumento das perdas de condução nos diodos, como constatado na Figura 5-7 (c) e (f).

Conclui-se que as perdas na célula 3 são dependentes exclusivamente da variação de Ψ_3 . Porém, as perdas da célula 2 são dependentes da variação de Ψ_3 , uma vez que sua alteração modifica o sinal de referência da célula 2 e de Ψ_2 , porque sua diminuição leva a um aumento das perdas nos IGBTs desta célula. A célula 1 também sofre a influência da variação de ambos os níveis, pois suas variações alteram o sinal de referência da célula 1. Como resultado constata-se que a diminuição de ambos os níveis minimizam as perdas desta célula.

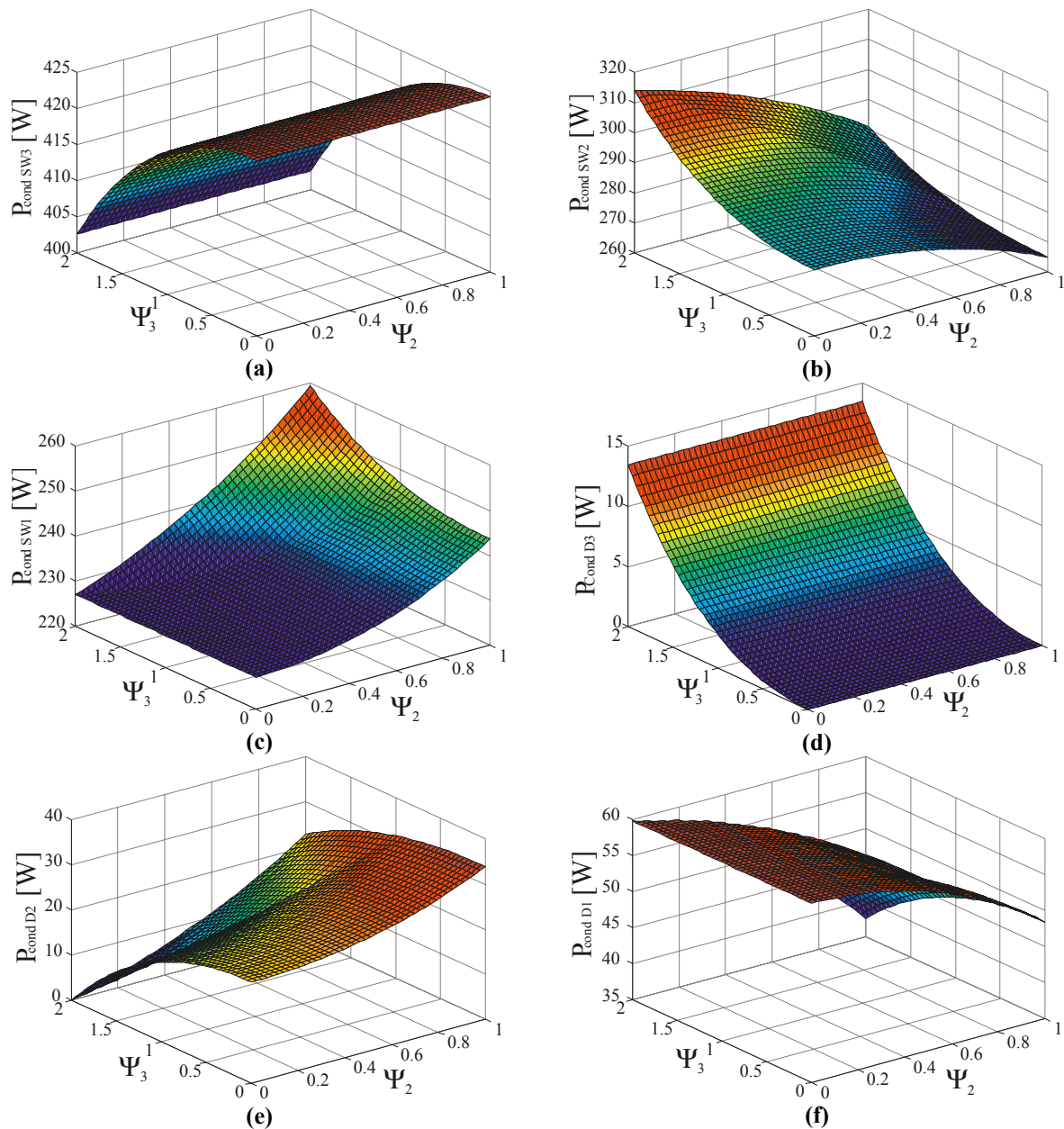


Figura 5-7. Perdas de condução: IGBTs da célula (a) 3; (b) 2; (c) 1; Diodos da célula (d) 3; (e) 2; (f) 1.

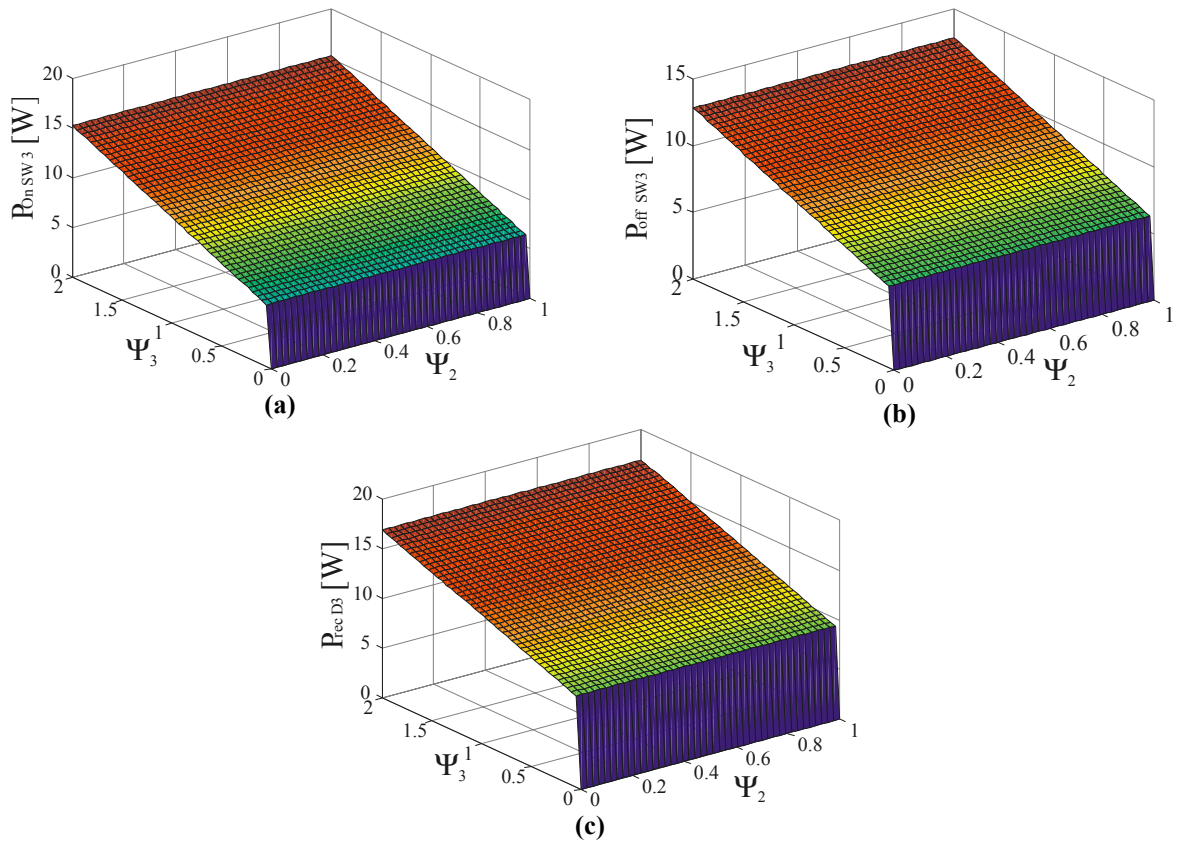


Figura 5-8. Perdas de comutação da célula 3: (a) *turn-on*; (b) *turn-off*; (c) recuperação.

O comportamento das perdas totais em função da variação de Ψ_3 e Ψ_2 para $m_a = 1$ quando o sistema é implementado somente com IGBTs pode ser visto na Figura 5-9.

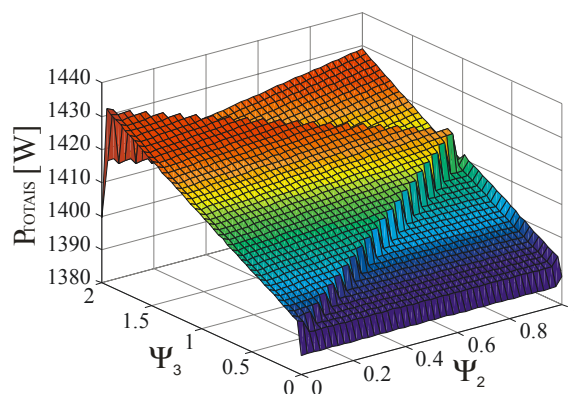


Figura 5-9. Perdas totais (células implementadas com IGBTs).

A Figura 5-10 apresenta o comportamento das perdas em função dos níveis de comparação quando se empregam GTOs (DG408BP45/DSF8045SK) para implementação da célula de maior potência e IGBTs (BSM200GB170DLC) para as de baixa potência.

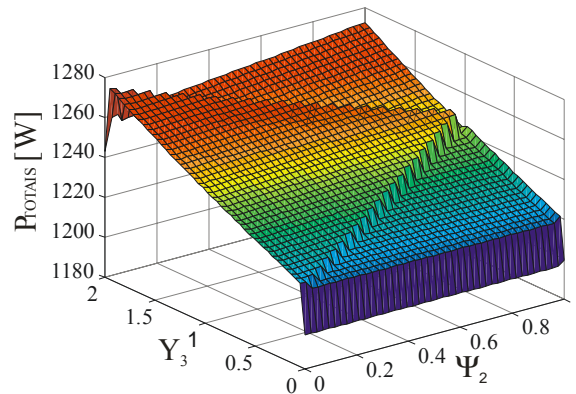


Figura 5-10. Perdas totais (células implementadas com GTOs e IGBTs).

A partir da Figura 5-9 e Figura 5-10 conclui-se que é vantajoso o uso de diferentes tecnologias de dispositivos semicondutores para implementação de conversores híbridos assimétricos com células *H-bridge* conectadas em série, pois além de possibilitar uma redução no custo do conversor, ainda possibilita um maior rendimento.

5.4. Nova estratégia de modulação

A nova estratégia de modulação é fundamentada na análise das Figura 5-9 e Figura 5-10, de onde se constata que para determinados níveis de comparação são alcançadas menores perdas nos dispositivos semicondutores principais do inversor multinível. Ou seja, para se obter mínimas perdas Ψ_3 deveria ser igual a zero e Ψ_2 poderia assumir qualquer valor entre zero e um. Contudo, se for analisada toda a faixa de operação do conversor, $0 \leq m_a \leq 1$, será verificado que em alguns valores de m_a a corrente média de entrada será menor que zero, havendo a necessidade de regeneração de energia para a fonte de entrada e excluindo a possibilidade de utilizar retificadores não controlados. Este caso é demonstrado na Figura 5-11, onde os níveis de comparação empregados são $\Psi_3=0$ e $\Psi_2=1$. Para estes níveis as células 1 e 2 deveriam ser implementadas com retificadores bidirecionais.

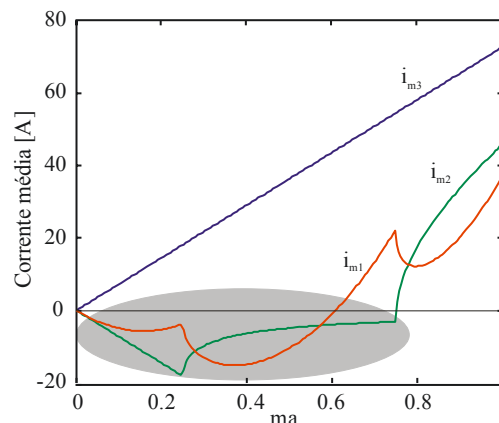


Figura 5-11. Corrente média de entrada para $\Psi_3=0$ e $\Psi_2=1$.

A nova estratégia de modulação deve empregar níveis de comparação que garantam, para cada índice de modulação em amplitude, mínimas perdas e que a corrente média de entrada de todas as células seja no mínimo igual à zero, para possibilitar o uso de retificadores não controlados no estágio de entrada.

O diagrama de blocos da lógica empregada para obtenção dos níveis que minimizam as perdas e asseguram a possibilidade de se empregar retificadores unidirecionais é apresentado na Figura 5-12. Nesta rotina para cada valor de m_a , são calculadas as perdas e a corrente média para toda a faixa de variação dos níveis de comparação. Após estes cálculos, é encontrado o ponto de mínimas perdas, sendo verificado se as correntes médias são no mínimo iguais a zero. Se esta alternativa é verdadeira são armazenados os níveis que geram estes pontos, caso contrário estes valores são descartados e é encontrado um novo ponto de mínimas perdas que garanta à condição que as correntes médias sejam no mínimo iguais a zero.

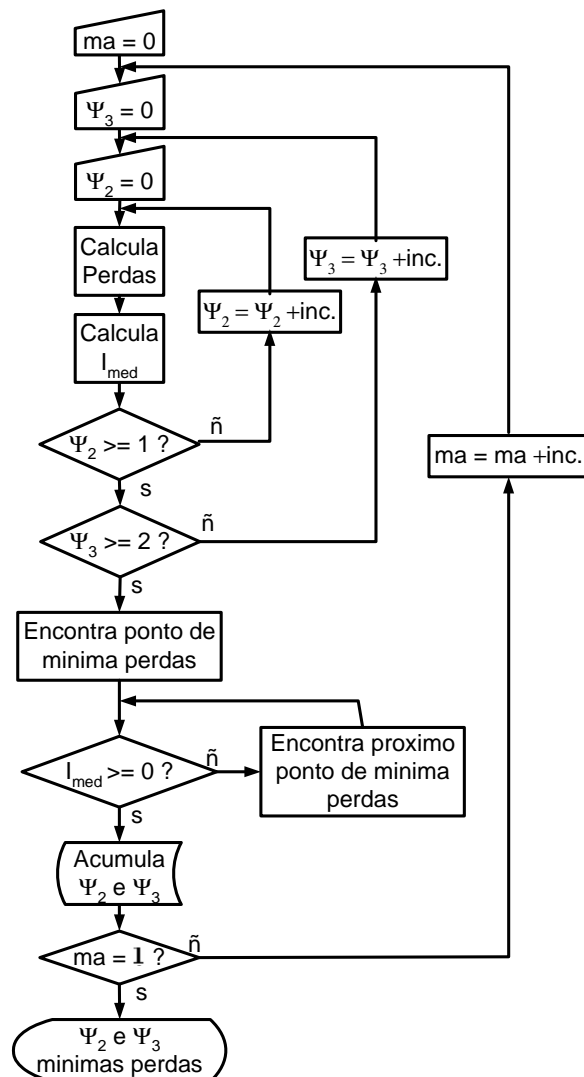


Figura 5-12. Lógica para obtenção dos níveis que garantem mínimas perdas

Os níveis de comparação obtidos através da lógica apresentada na Figura 5-12 são apresentados na Figura 5-13 (a). As regiões transitórias R_1 e R_2 asseguram que a corrente média de entrada da célula 1 seja no mínimo igual a zero e a região R_3 assegura que a corrente média de entrada da célula 2 seja no mínimo igual à zero. Na Figura 5-14 (a) são exibidas as correntes médias de entrada de cada célula *H-bridge*.

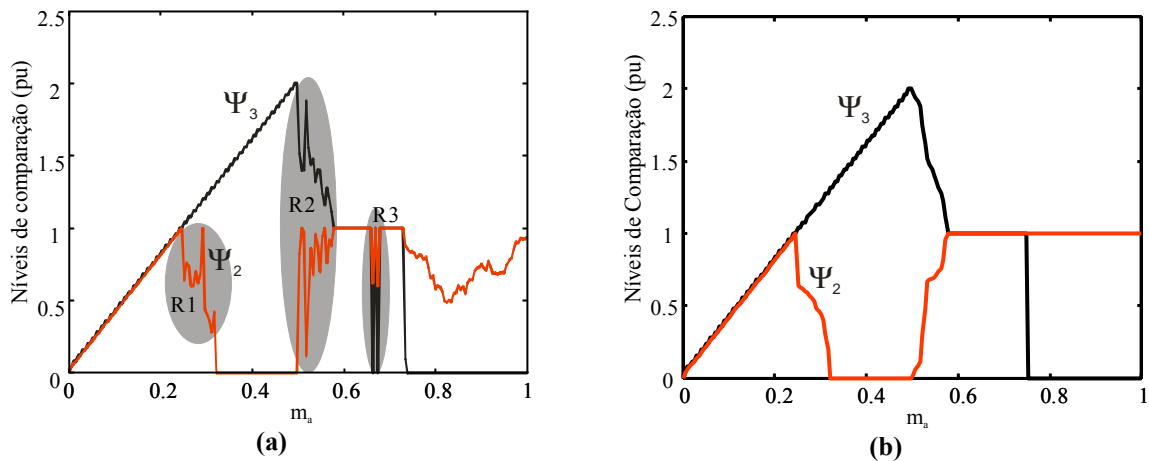


Figura 5-13. Níveis de comparação para mínimas perdas, (a) níveis para mínimas perdas, (b) níveis para mínimas perdas linearizados.

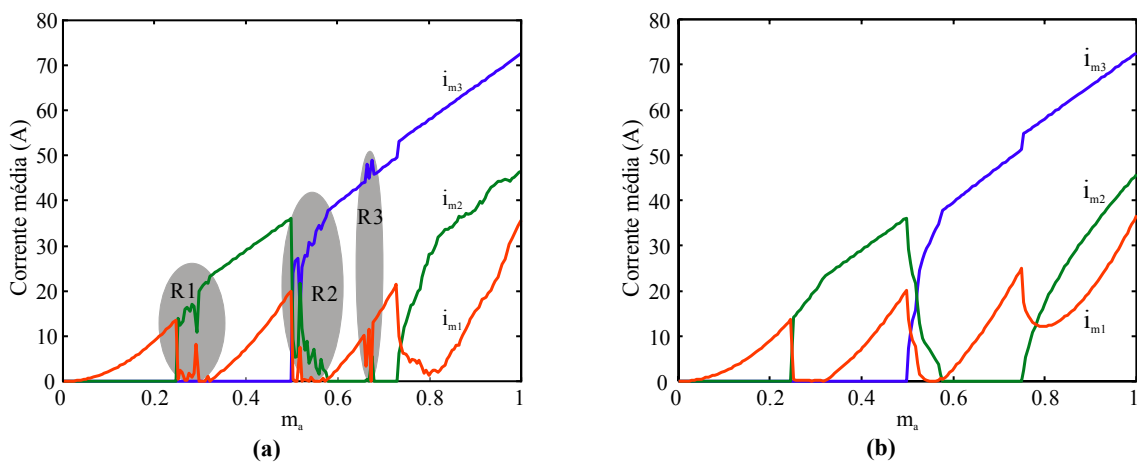


Figura 5-14. Corrente média na entrada de cada célula *H-bridge*; (a) para níveis para mínimas perdas, (b) para níveis linearizados para mínimas perdas

Numa aplicação real as regiões transitórias R_1 , R_2 e R_3 , presentes na Figura 5-14 se configurariam em um grande problema prático. Para contornar este inconveniente, foram linearizadas estas regiões transitórias dos níveis de comparação da célula 2 e 3, assegurando-se que as correntes médias de entrada não fossem menores que zero. Os níveis de comparação linearizados são apresentados na Figura 5-13 (b), e as correntes médias de entrada das células *H-bridge* são apresentadas na Figura 5-14 (b).

Para comprovar que os níveis de comparação encontrados na nova estratégia de modulação asseguram maior eficiência ao conversor híbrido assimétrico com células *H-bridge* conectadas em série, é apresentado na Figura 5-15 as perdas totais nos semicondutores de potência quando se empregam os níveis constantes (Figura 5-1 (a)), os níveis para mínima distorção harmônica nas correntes de entrada (Figura 5-1 (b)), para mínimas perdas (Figura 5-13 (a)) e níveis para mínimas perdas linearizados (Figura 5-13 (b)). Para índices de modulação em amplitude entre 0 e 0,25 todas as estratégias apresentam perdas praticamente iguais, de 0,25 até 0,5 à estratégia para mínima corrente harmônica apresenta valores mais elevados do que as demais e de 0,5 a 1 a estratégia de mínimas perdas assegura um rendimento cerca de 3% maior em relação às outras.

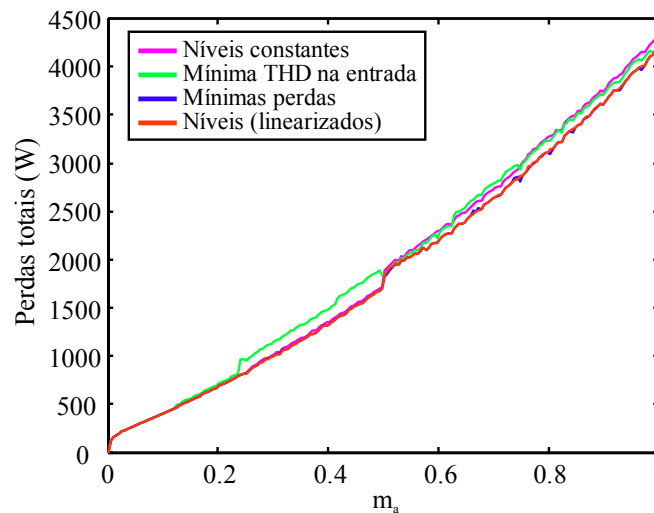


Figura 5-15. Perdas totais para cada estratégia de modulação.

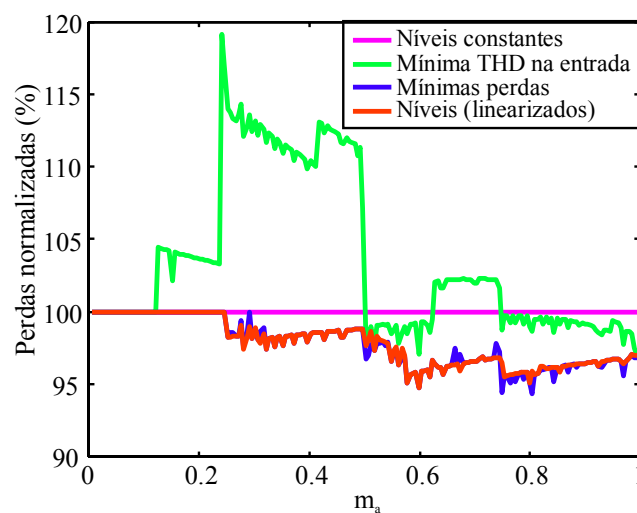


Figura 5-16. Perdas totais percentuais normalizadas em função das perdas para níveis constantes

Na Figura 5-16 são apresentadas as perdas percentuais normalizadas em função das perdas quando se empregam os níveis de comparação constantes. Neste gráfico, constata-se que a linearização dos níveis de comparação para mínimas perdas praticamente não alterou o resultado das perdas totais do conversor.

5.5. Conclusões

Neste capítulo é apresentada uma análise sobre as estratégias de modulação multiníveis híbridas, apontando as melhorias que cada uma delas trouxe para o inversor híbrido assimétrico com células *H-bridge* conectadas em série. Também é apresentada uma análise sobre o comportamento das perdas em função da variação dos níveis de comparação.

Fundamentado neste estudo foi proposto um novo modo de escolha dos níveis de comparação. Estes níveis minimizaram as perdas nos dispositivos semicondutores de potência, não alteraram a taxa de distorção harmônica da tensão de saída do inversor e mantiveram a possibilidade de se empregar retificadores não controlados no estágio de entrada.

Uma avaliação sobre o uso de diferentes tecnologias de dispositivos semicondutores operando em sinergismo foi realizada, onde ficou constatado que seu emprego melhora o rendimento do conversor.

Uma análise comparativa entre as perdas totais nos semicondutores de potência para as diferentes formas de se escolher os níveis de comparação foi desenvolvida. Constatou-se que a nova estratégia de modulação melhora o rendimento do conversor.