



UFSM

Dissertação de Mestrado

**METODOLOGIA DE PROJETO DE
CONVERSORES BOOST PARA CORREÇÃO DE
FATOR DE POTÊNCIA APLICADA A SISTEMAS
ININTERRUPTOS DE ENERGIA**

Daniel da Motta Souto Damasceno

PPGEE

Santa Maria, RS, Brasil

2006

**UNIVERSIDADE FEDERAL DE SANTA MARIA
PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

DISSERTAÇÃO DE MESTRADO

**METODOLOGIA DE PROJETO DE
CONVERSORES BOOST PARA CORREÇÃO DE
FATOR DE POTÊNCIA APLICADA A SISTEMAS
ININTERRUPTOS DE ENERGIA.**

Dissertação submetida à
Universidade Federal de Santa Maria
como parte dos requisitos para a
obtenção do grau de Mestre em Engenharia Elétrica.

DANIEL DA MOTTA SOUTO DAMASCENO

Santa Maria, Abril de 2006.

Aos meus Pais, Márcia e Eumar,

Ao meu irmão, Vitor,

E a minha namorada, Ivania

Agradecimentos

Agradeço a todos os amigos, professores e colegas de GEPOC que contribuíram de forma positiva para realização deste trabalho.

E de forma especial aos amigos de pós-graduação Jumar Russi, Mário Lúcio, Diorge Zambra, Cleber Zanatta, Marlon Pieniz, Johninon Imhoff, Orlando Saccol, Márcio Stefanello, Jean Patric e Luciano Schuch pelo companheirismo e pelas discussões que ajudaram a enriquecer o desenvolvimento deste trabalho.

Aos amigos de laboratório, Vanessa Colpo, Alexandre Ritter, Hamiltom Sartori, Dreifus Costa, Diogo Brum e demais participantes do corredor do GEPOC pela dedicação e companheirismo.

À CAPES e a Tractebel Energia S/A pelo suporte financeiro.

Aos amigos Luciano Bianchi, Douglas Pinheiro, Luis Osório, Eduardo Silva, Gian Rechia, Lislaine Cansi e Luiz Eduardo pelas conversas e sugestões em momentos cruciais.

Aos companheiros da Pólos e Zeros, Leandro Della-Flora, Rafael Cardoso, Roger Manrique, João Kanieski e Cadó pelos momentos de muito Rock na veia.

E por último, mas não menos importante, aos meus pais Márcia e Eumar, ao meu irmão Vitor, e a minha namorada Ivania, pelo carinho e dedicação nos momentos mais difíceis.

Resumo

Dissertação de Mestrado

Programa de Pós-Graduação em Engenharia Elétrica

Universidade Federal de Santa Maria

METODOLOGIA DE PROJETO DE CONVERSORES BOOST PARA CORREÇÃO DE FATOR DE POTÊNCIA APLICADA A SISTEMAS ININTERRUPTOS DE ENERGIA

Autor: Eng. Daniel da Motta Souto Damasceno

Orientador: Dr. Eng. José Renes Pinheiro

Santa Maria, 20 de Abril de 2006

Esta Dissertação de Mestrado apresenta uma metodologia de projeto para o conversor boost operando como estágio retificador de entrada em uma fonte de alimentação ininterrupta. Essa metodologia se baseia em definir, através de um conjunto de frequências de comutação e ondulações de corrente, o ponto de minimização do volume do conversor considerando o volume do indutor, do filtro de interferência eletromagnética conduzida e dos dissipadores. Assim, é desenvolvido ao longo desse trabalho o projeto de cada elemento mencionado estudando o impacto do uso de diferentes materiais magnéticos, topologias de filtro de entrada e tecnologias de semicondutores. Inicialmente é projetado o controlador e desenvolvida a estrutura de simulação do conversor. Em um segundo momento é projetado o indutor boost para uma determinada elevação de temperatura. A seguir é projetado o filtro de interferência eletromagnética analisando o impacto de diferentes topologias. Também são projetados os dissipadores que garantem a operação dos semicondutores dentro dos limites de temperatura estabelecidos pelos fabricantes. Por fim, é formalizada a metodologia baseada nos projetos anteriores, pela qual, fazendo uso dos procedimentos e equações fornecidos, torna-se possível definir o ponto de minimização do volume do conversor.

Palavras-Chave: Boost, PFC, Correção de Fator de Potência

Abstract

Master Thesis

Programa de Pós-Graduação em Engenharia Elétrica

Universidade Federal de Santa Maria

A DESIGN METHODOLOGY FOR BOOST CONVERTERS TO POWER FACTOR CORRECTION APPLIED IN UNINTERRUPTIBLE POWER SUPPLIES

Author: Eng. Daniel da Motta Souto Damasceno

Research Supervisor: Dr. Eng. José Renes Pinheiro

April 20, 2006 - Santa Maria

This Master Thesis presents a design methodology to a boost PFC converter operating as an Uninterruptible Power Supply rectifier input stage. This methodology defines, making use of a group of current ripples and switching frequencies, the converter minimum volume point analyzing the volumes of the boost inductor, the electromagnetic interference filter and the heat-sinks. Thus, it's developed along this work, each design mentioned above, analyzing the impact of different magnetic materials, input filter topologies and semiconductors technologies. Previously, it is designed the controller and it is developed a simulation structure. In a second moment, it's designed the boost inductor for a predetermined temperature elevation. After this, it's designed the electromagnetic filter analyzing the impact of different topologies. The heat-sinks are also designed to guarantee the semiconductors operation within the temperature limits. Finally, the methodology based on the previous designs is accomplished, using the procedures and equations already mentioned, becoming possible to define the converter minimum volume point.

Keywords: Boost, PFC, Power Factor Correction

Sumário

Lista de Figuras	x
Lista de Tabelas	xv
Lista de Tabelas	xv
Abreviações.....	xvi
Simbologia Utilizada.....	xvii
Capítulo I.....	1
1 Introdução	1
Capítulo II	10
2 Projeto do Controlador.....	10
2.1 Modelagem da Planta.....	10
2.2 Análise de Estabilidade.....	14
2.3 Projeto do compensador da Malha de Corrente	15
2.4 Simulação do Conversor	20
2.5 Resultados de Simulação	23
2.6 Considerações Finais.....	29
Capítulo III.....	31
3 Projeto de Magnéticos.....	31
3.1 Seleção do Núcleo.....	31
3.1.1 Constante Geométrica Kg	31
3.1.2 Material e Geometria	33
3.1.3 Cálculo da Indutância Inicial	34
3.2 Elevação de Temperatura.....	37
3.2.1 Perdas no Núcleo	38
3.2.2 Perdas nos Enrolamentos	39
3.3 Volume do Núcleo Magnético	42
3.4 Considerações Finais.....	45
Capítulo IV.....	47
4 Projeto do Filtro de EMI	47
4.1 Introdução	47
4.2 Norma Adotada	48
4.3 Atenuação Necessária para Conformidade	49
4.3.1 FFT.....	49
4.3.2 Seleção da Janela.....	50
4.3.3 LISN e IFFT.....	50
4.3.4 Demodulação	51
4.3.5 Detecção de Quase-pico.....	51
4.3.6 Cálculo da Atenuação $A @ f_A$	51
4.4 Projeto Físico do Filtro de EMI	52
4.4.1 Seleção da Capacitância Máxima.....	52
4.4.2 Seleção da Topologia do Filtro	53
4.4.3 Cálculo da Indutância L do Filtro	56
4.4.4 Projeto Físico dos Indutores do Filtro.....	57
4.5 Análise do Volume do Filtro de EMI.....	58
4.6 Considerações Finais.....	61

Capítulo V	63
5 Projeto dos Dissipadores	63
5.1 Cálculo das Perdas de Condução	63
5.1.1 Diodo.....	64
5.1.2 Diodos Schottky SiC.....	65
5.1.3 MOSFET	66
5.1.4 CoolMos.....	67
5.1.5 IGBT	68
5.2 Cálculo das Perdas de Comutação	69
5.2.1 Diodo.....	69
5.2.2 Diodo SiC.....	72
5.2.3 MOSFET	73
5.2.4 CoolMos.....	77
5.2.5 IGBT	77
5.3 Cálculo da Resistência Térmica do Dissipador.....	78
5.4 Cálculo do Volume do Dissipador	83
5.5 Considerações Finais.....	91
Capítulo VI.....	94
6 Metodologia	94
6.1 Projeto Otimizado e Entrada Universal.....	94
6.2 Metodologia de Projeto	96
6.3 Exemplo de Projeto	101
6.4 Considerações Finais.....	105
Capítulo VII	107
7 Conclusão.....	107
Referências.....	110
APÊNDICE 1	115
Impacto da Alteração dos Parâmetros de Projeto	115
A1.1 Substituição do Material Constituinte do Núcleo Magnético	115
A1.2 Comportamento da Potência Dissipada.....	120
A1.3 Uso de Circuitos de Auxílio à Comutação	124
A1.4 Substituição da Tensão de Entrada	127

Lista de Figuras

Figura 1-1: Configuração básica de uma UPS.	1
Figura 1-2: Tensão, corrente e conteúdo harmônico de uma carga não linear conectada à rede.	2
Figura 1-3: Tensão, corrente e conteúdo harmônico de uma carga não linear conectada à rede através de um Conversor Boost PFC.	2
Figura 1-4: Conversor Boost PFC + Filtro de Entrada.	3
Figura 1-5: O projeto físico do indutor necessita da corrente e tensão instantâneos aplicados sobre ele.	5
Figura 1-6: O projeto físico do filtro de EMI necessita da estimação da atenuação requerida pelo filtro.	7
Figura 1-7: O projeto dos dissipadores requer a estimação das perdas nos dispositivos semicondutores.	7
Figura 1-8: Fluxograma da metodologia de projeto visando determinar o menor volume.	8
Figura 2-1: Boost PFC com aquisição de corrente, tensão de entrada e de saída.	11
Figura 2-2: Modelo da Chave PWM.	11
Figura 2-3: Aplicação do Modelo no Conversor Boost.	11
Figura 2-4: Modelo para Altas Frequências do Conversor Boost.	11
Figura 2-5: Diagramas de Bode Mostrando a equivalência dos modelos em alta frequência.	12
Figura 2-6: Modelo aplicado para o cálculo da impedância de entrada.	13
Figura 2-7: Modelo aplicado para o cálculo da impedância de saída.	13
Figura 2-8: Comportamento da impedância de entrada com a variação da frequência.	14
Figura 2-9: Diagrama de Bode do sistema em malha aberta.	14
Figura 2-10: Lugar das raízes do sistema.	15
Figura 2-11: Sistema em Malha Fechada.	15
Figura 2-12: Comportamento do parâmetro α em função da impedância Z_x'	19
Figura 2-13: Comportamento do parâmetro BW em função da impedância Z_x'	19
Figura 2-14: Comportamento do sinal de gatilho do interruptor.	21
Figura 2-15: Comportamento do sinal de gatilho do interruptor sem limitador de transição.	21

Figura 2-16: Comportamento do sinal de gatilho do interruptor quando o controlador está saturado.	22
Figura 2-17: Norma IEC61000-3-2 classe A para emissão de harmônicos de baixa ordem. ..	24
Figura 2-18: Corrente sobre o indutor para tensão eficaz de entrada igual a 90 V.	25
Figura 2-19: Corrente sobre o indutor mostrando o ripple máximo em detalhes.	26
Figura 2-20: Corrente de entrada para tensão eficaz de entrada igual a 90 V.	26
Figura 2-21: Espectro harmônico da corrente de entrada para tensão eficaz igual a 90 V.	27
Figura 2-22: Corrente sobre o indutor para tensão eficaz de entrada igual a 264 V.	27
Figura 2-23: Corrente de entrada para tensão eficaz de entrada igual a 264 V.	28
Figura 2-24: Espectro harmônico da corrente de entrada para tensão eficaz igual a 264 V.	28
Figura 2-25: Fluxograma do programa utilizado para simulação.	30
Figura 3-1: Materiais e geometrias possíveis para indutores.	34
Figura 3-2: Comportamento de u_{eff} em função da força magnetizante H para u_i igual a $26 u_0$	34
Figura 3-3: Comportamento do Ripple.	35
Figura 3-4: Comportamento da permeabilidade efetiva.	36
Figura 3-5: Condutor conduzindo corrente CC (a) e corrente CA em alta frequência (b).	40
Figura 3-6: Efeito de proximidade em camadas adjacentes. Em a é mostrado a vista de topo do núcleo toroidal e duas camadas de condutores. Em b é mostrada a vista de topo detalhada.	41
Figura 3-7: Comportamento do volume do indutor boost para núcleos constituídos por MPP.	43
Figura 3-8: Perdas CC nos condutores do indutor boost para núcleos constituídos por MPP.	44
Figura 3-9: Perdas CA nos condutores do indutor boost para núcleos constituídos por MPP.	44
Figura 3-10: Fluxograma do projeto do indutor para o conversor boost PFC.	46
Figura 4-1: Separação da EMI de Modo Comum e Diferencial	48
Figura 4-2: Norma CISPR22.	49
Figura 4-3: Espectro harmônico selecionado pela janela de 9 kHz.	50
Figura 4-4: Sinal após filtragem da LISN (U_{int}), demodulação (U_D) e detecção de quase-pico.	51
Figura 4-5: Determinação da atenuação (insertion loss) para conformidade com a norma IEC CISPR22.	52
Figura 4-6: Capacitância máxima em função de IDF para potência de saída igual a 1kW.	53
Figura 4-7: Filtro de 1ª ordem.	54

Figura 4-8: Comportamento do Filtro de 1ª ordem.....	54
Figura 4-9: Filtro LC.....	54
Figura 4-10: Filtro T.	54
Figura 4-11: Indutância x Atenuação – Filtro LC.....	55
Figura 4-12: Indutância x Atenuação – Filtro T.....	55
Figura 4-13: Filtro π	55
Figura 4-14: Indutância x Atenuação – Filtro π	55
Figura 4-15: Tensão de Entrada que exige a maior atenuação por parte do Filtro de EMI.	57
Figura 4-16: Comportamento da indutância do filtro de EMI para o filtro π	59
Figura 4-17: Comportamento da indutância do filtro de EMI para conexão de dois filtros π em cascata.	59
Figura 4-18: Comportamento do volume do filtro de EMI.....	60
Figura 4-19: Comportamento do volume do filtro de EMI para conexão de dois filtros π em cascata.	61
Figura 4-20: Fluxograma mostrando as etapas necessárias para o projeto do filtro de EMI. ..	62
Figura 5-1: Corrente direta I_F x Tensão direta V_F para o semicondutor 15ETH06.....	64
Figura 5-2: Corrente direta I_F x Tensão direta V_F para o dispositivo SDT12S60.	65
Figura 5-3: Variação do coeficiente kT_j com a elevação da temperatura da junção para o dispositivo IRFP460A.	67
Figura 5-4: Variação da resistência de condução com a elevação da temperatura da junção para o dispositivo SPW20N60C3.	67
Figura 5-5: Variação da queda de tensão V_{CE} com a elevação da temperatura da junção e da corrente I_C para o dispositivo IRGP20B60PD.	68
Figura 5-6: Entrada em Condução com Recuperação Reversa do diodo sobre o interruptor. .	69
Figura 5-7: Saída de condução.	69
Figura 5-8: I_F x Q_{rr} para di/dt igual a 200A/us.....	71
Figura 5-9: I_F x t_{rr} para di/dt igual a 200A/us.....	71
Figura 5-10: I_F x t_b/t_{rr} para di/dt igual a 200A/us.	71
Figura 5-11: Comportamento de Q_{rr} para di/dt igual a 200A/us para o diodo SDT12S60N. .	72
Figura 5-12: Circuito de teste do interruptor ativo.....	73
Figura 5-13: Entrada em condução com diodo ideal.	73
Figura 5-14: Entrada em condução para um conversor boost desconsiderando o intervalo t_a . 76	
Figura 5-15: Saída de condução de um IGBT destacando a corrente de cauda.....	77

Figura 5-16: Energia dissipada por um IGBT durante a saída de condução.....	78
Figura 5-17: Modelo unidimensional para cálculo da resistência térmica.....	78
Figura 5-18: Comportamento da resistência térmica para o perfil HS10425.....	79
Figura 5-19: Perfil utilizado para o dissipador.....	80
Figura 5-20: Perdas de comutação no diodo.....	81
Figura 5-21: Perdas de condução no diodo.....	81
Figura 5-22: Perdas totais no diodo.	81
Figura 5-23: Resistência térmica no diodo.	81
Figura 5-24: Perdas de turn-on.....	82
Figura 5-25: Perdas de turn-off.	82
Figura 5-26: Perdas de Condução.	82
Figura 5-27: Perdas totais.	82
Figura 5-28: Perdas de condução no diodo 15ETH06.	84
Figura 5-29: Perdas de condução no diodo SDT12S60N.	84
Figura 5-30: Perdas de condução no MOSFET IRFP460A.....	84
Figura 5-31: Perdas de condução no CoolMOS SPW20N60C3.....	84
Figura 5-32: Perdas de condução no IGBT IRGP20B60PD.....	85
Figura 5-33: Perdas de entrada em condução no MOSFET para o par IRFP460A/15ETH06.....	86
Figura 5-34: Perdas de saída de condução no MOSFET para o par IRFP460A/15ETH06.	86
Figura 5-35: Perdas de Comutação no diodo 15ETH06 para o par IRFP460A/15ETH06.	86
Figura 5-36: Perdas de Comutação no MOSFET para o par IRFP460A/15ETH06.	86
Figura 5-37: Comportamento do volume total de dissipadores com o par IRFP460A/15ETH06.	87
Figura 5-38: Comportamento do volume total de dissipadores com o par IRFP460A/SDT12S60N.....	88
Figura 5-39: Comportamento do volume total de dissipadores com o par SPW20N60C3/15ETH06.	88
Figura 5-40: Comportamento do volume total de dissipadores com o par SPW20N60C3/SDT12S60N.	89
Figura 5-41: Comportamento do volume total de dissipadores com o par IRGP20B60PD/15ETH06.....	90
Figura 5-42: Comportamento do volume total de dissipadores com o par IRGP20B60PD/SDT12S60N.....	90
Figura 5-43: Fluxograma do projeto físico do dissipador.....	93

Figura 6-1: Comportamento do volume total com o par IRFP460A/15ETH06.....	98
Figura 6-2: Comportamento do volume total com o par IRFP460A/SDT12S60.....	98
Figura 6-3: Comportamento do volume total com o par SPW20N60C3/15ETH06.	99
Figura 6-4: Comportamento do volume total com o par SPW20N60C3/ SDT12S60.	99
Figura 6-5: Comportamento do volume total com o par IRGP20B60PD /15ETH06.	100
Figura 6-6: Comportamento do volume total com o par IRGP20B60PD/SDT12S60N.	100

Lista de Tabelas

Tabela 2.1: Resultados das Simulações para frequência de comutação igual a 30 kHz.	17
Tabela 2.2: Resultados das Simulações para frequência de comutação igual a 45 kHz.	18
Tabela 2.3: Resultados das Simulações para frequência de comutação igual a 60 kHz.	18
Tabela 2.4: Norma IEC61000-3-2 classe A para emissão de harmônicos de baixa ordem.	24
Tabela 2.5: Parâmetros de Simulação.	25
Tabela 3.1: Densidade de fluxo máxima suportada por diferentes materiais.	33
Tabela 3.2: Parâmetros de Simulação.	42
Tabela 4.1: Parâmetros de Simulação.	58
Tabela 5.1: Coeficientes da regressão de curvas.	68
Tabela 5.2: Parâmetros de simulação.	80
Tabela 5.3: Parâmetros de Simulação.	83
Tabela 6.1: Parâmetros de Simulação.	97
Tabela 6.2: Caracterização da Aplicação.	102
Tabela 6.3: Caracterização dos materiais e respectivos pontos de operação.	102
Tabela 6.4: Projeto do Indutor.	103
Tabela 6.5: Projeto do Filtro de EMI.	104
Tabela 6.6: Projeto dos Dissipadores.	104
Tabela 6.7: Projeto do Controlador.	105

Abreviações

CA.....	Corrente Alternada
CAC.....	Circuitos de Auxílio à Comutação
CC.....	Corrente Contínua
CCM.....	Modo de Condução Contínua
CISPR.....	Comitê Especial Internacional para Radio Interferência
DCM.....	Modo de Condução Descontínua
EMI.....	Interferência Eletromagnética
FFT.....	Transformada Rápida de Fourier
IDF.....	Fator de Defasagem de Entrada
IEC.....	Comitê Eletrotécnico Internacional
IFFT.....	Transformada Inversa de Fourier
IGBT.....	Insulated Gate Bipolar Transistor
kg.....	Constante Geométrica do Núcleo
LISN.....	Line Impedance Stabilization Network
MOSFET.....	Metal Oxide Semiconductor Field Effect Transistor
MPP.....	Molypermalloy Powder
PFC.....	Power Factor Correction
PM.....	Phase Margin (margem de fase)
PWM.....	Modulação por Largura de Pulso
SiC.....	Silicon-Carbide
UPS.....	Uninterruptible Power Supply

Simbologia Utilizada

A	Atenuação Requerida para Entrar em Conformidade com a Norma
α	Resíduo da divisão entre P_1 e Z_1
A_C	Seção Transversal do Núcleo Magnético
A_{Surf}	Área da Superfície do Núcleo
B	Densidade de Fluxo
β	Coefficiente de Steinmetz
B_k	k-ésima Densidade de Fluxo
B_{max}	Densidade de Fluxo Máxima
B_{min}	Densidade de Fluxo Mínima
BW ..	Largura de Banda
C_B	Capacitor Boost
C_{DG}	Capacitor entre Gatilho e Dreno
C_{EMI}	Capacitância do Filtro de EMI
C_i	Compensador de Corrente PI
C_{iss}	Capacitância de Entrada do Interruptor
C_{DS}	Capacitor entre Dreno e Fonte
C_{GS}	Capacitor entre Gatilho e Fonte
C_{Max}	Capacitor Máximo para o Filtro de EMI
C_O	Capacitor de Saída do Boost
\hat{d}	Perturbação na Razão Cíclica
D	Razão Cíclica
D_1, D_2, D_3, D_4	Diodos da Ponte Retificadora
D_B	Diodo Boost
D_{Cu}	Diâmetro do Cobre do Condutor
δ	Profundidade de Penetração
ΔI	<i>Ripple</i> Pico-a-Pico
ΔI_{pk-pk}	<i>Ripple</i> Pico-a-Pico

$\overline{\Delta I}$	<i>Ripple</i> Pico-a-Pico Normalizado
ΔT	Variação de Temperatura
$e(k)$	Erro Discretizado
E_n	Energia Dissipada Durante o n-ésimo Instante de Comutação
E_{Off}	Energia Dissipada Durante a Saída de Condução
E_{Tr}	Energia de Recuperação Reversa
$erron$	Somatório do Erro Discretizado
f	Frequência da Componente Harmônica de Interesse
f_A	Frequência Média da Janela de Interesse para EMI
f_s	Frequência de Comutação
f_{sineq}	Frequência Seno Equivalente
g	Sinal de Gatilho (0 ou 1)
G_{id}	Função de Transferência de Malha Aberta para Malha de Corrente
H	Força Magnetizante em Oersteds
HF - APROX.....	Aproximação do Modelo para Altas Frequências
H_{max}	Força Magnetizante Máxima em Oersteds
i_a	Corrente do Terminal Ativo
i_c	Corrente do Terminal Comum
I_C	Corrente do Coletor
I_{CC}	Valor Médio da Corrente
I_d	Corrente no Diodo
I_D	Corrente de Dreno
i_{Diode}	Corrente Instantânea do Diodo
I_{erro}	Erro de Corrente
I_F	Corrente Direta no Diodo
I_G	Corrente de Gatilho
I_{in}	Corrente de Entrada
I_L	Corrente sobre o Indutor
I_M	Corrente Eficaz de Entrada desconsiderando o Ripple
I_{MAX}	Corrente Máxima sobre o Indutor
I_n	n-ésima Componente Harmônica da Corrente
Inoise.....	Parcela da Corrente de Entrada Responsável pelo Ruído EMI
I_{Out}	Corrente de Saída do Sistema de Malha Fechada

I_{Ref}	Referência de Corrente
I_{RMS}	Corrente Eficaz no Indutor
I_{rr}	Pico da Corrente de Recuperação Reversa do Diodo
i_{Sw}	Corrente Instantânea do Interruptor
K	Coefficiente de Steinmetz
$K_{gnucleo}$	Constante Geométrica do Núcleo Utilizado
K_I	Ganho Integral do PI
K_I'	Ganho Integral do PI Normalizado
K_{id}	Ganho CC de Malha Aberta
K_P	Ganho Proporcional do PI
k_{Tj}	Coefficiente da Resistência de Condução (MOSFET e CoolMOS)
K_U	Fator de Utilização da Janela
L	Indutância
L_0	Indutância Inicial
L_B	Indutor Boost
L_{Bini}	Indutância Inicial do Indutor Boost
L_{Bmin}	Indutância Mínima do Indutor Boost
l_e	Caminho Magnético
L_{EMI}	Indutância do Filtro de EMI
L_{HS}	Comprimento do Dissipador
M	m -ésima Camada Bobinada no Núcleo Magnético
μ_0	Permeabilidade Relativa do Ar
μ_{eff}	Permeabilidade Magnética Efetiva
μ_i	Permeabilidade Relativa Inicial
MLT	Caminho médio por espira
N	Número de Espiras
p	Terminal Passivo
P_1	Pólo 1 do Sistema em Malha Fechada
P_2	Pólo 2 do Sistema em Malha Fechada
P_{Core}	Potência Dissipada no Núcleo do Indutor
P_{CA}	Potência Dissipada devido a Componente Alternada
P_{CC}	Potência Dissipada devido a Componente Contínua
$P_{Condução}$	Perdas Totais de Condução Dissipadas nos Semicondutores

P_{Cu}	Potência Dissipada nos Condutores do Indutor
P_{Don}	Perdas de Condução no Diodo
P_{DSon}	Perdas de Condução nos Interruptores (MOSFET e CoolMOS)
P_{DSiC}	Potência Total Dissipada no Diodo SiC
P_{IGBT}	Potência Total Dissipada no IGBT
P_{in}	Potência de Entrada
P_{Loss}	Potência Total Dissipada no Semicondutor
P_O	Potência de Saída
P_{rr}	Potência Dissipada devido a Recuperação Reversa
P_{Sw}	Perdas de Comutação nos Interruptores
P_{total}	Potência Total Dissipada no Indutor
p_n	n-ésimo Coeficiente do Numerador do Ajuste de Curva
P_{wind}	Potência Dissipada nos Enrolamentos
Q	Fator de Amortecimento
Q_{GD}	Carga do Capacitor entre Gatilho e Dreno
Q_{GS}	Carga do Capacitor entre Gatilho e Fonte
Q_{rr}	Carga Acumulada na Recuperação Reversa
q_n	n-ésimo Coeficiente do Denominador do Ajuste de Curva
θ	Ângulo da Rede
ρ	Resistividade do Cobre
R	Carga
R_{CA}	Resistência do Enrolamento sob Excitação CA
R_{CAtot}	Resistência Total do Enrolamento sob Excitação CA
R_{CC}	Resistência do Enrolamento sob Excitação CC
R_{CS}	Resistência Térmica entre Case e Dissipador
R_{DSon}	Resistência de Condução
R_e	Equivalente da Conexão Paralela entre R_{se} e R
R_G	Resistência de Gatilho
$R_{GCoolMOS}$	Resistência de Gatilho no CoolMOS
R_{G_IGBT}	Resistência de Gatilho no IGBT
$R_{GMOSFET}$	Resistência de Gatilho no MOSFET
R_{HS}	Resistência Térmica do Dissipador
R_{in}	Resistência de Entrada

R_{JA}	Resistência Térmica entre Junção e Ambiente
R_{JC}	Resistência Térmica entre Junção e Case
R_L	Resistência Parasita do Indutor Boost
R_n	n-ésima Resistência CA
R_{se}	Resistência Série do Capacitor Boost
$R_{\theta HS}$	Resistência Térmica do Dissipador
s_p	Pólo da Impedância de Entrada
S_w	Interruptor Principal
s_{z0}	Zero da Impedância de Saída
s_{z1}	Zero da Impedância de Saída
t	Tempo
t_k	k-ésimo Instante de Tempo
T	Período da Rede
t_a, t_b	Instantes a e b da Recuperação Reversa do Diodo
T_{amb}	Temperatura Ambiente
T_{HS}	Temperatura do Dissipador
T_i	Função de Transferência de Malha Fechada para Malha de Corrente
T_J	Temperatura da Junção
T_{JD}	Temperatura da Junção no Diodo
T_{Jsw}	Temperatura da Junção no Interruptor
T_{max}	Temperatura Máxima
t_{rr}	Tempo de Recuperação Reversa do Diodo
T_s	Período de Comutação
T_{Sample}	Período da Taxa de Amostragem
$u(k)$	Lei de Controle
U_D	Tensão Demodulada
U_{int}	Tensão Interferente
U_w	Tensão de Quase-Pico
$U_{w dBuV}$	Tensão de Quase-Pico em dBuV
v	Velocidade do Fluxo de Ar
V_C	Tensão do Capacitor
V_{CE}	Tensão entre Coletor e Emissor no IGBT
V_{CGS}	Tensão do Capacitor entre Gatilho e Fonte

V_{CM}	Tensão de Modo Comum
V_D	Tensão de Dreno
V_{D}	Tensão do Barramento
V_{Diode}	Tensão Instantânea no Diodo
V_{DSon}	Queda de Tensão durante o Período de Condução
V_{DM}	Tensão de Modo Diferencial
V_F	Queda de Tensão Direta no Diodo
V_{HS}	Velocidade do Fluxo de Ar
V_{in}	Tensão de Entrada
V_{inRMS}	Tensão de Entrada Eficaz
V_{inpk}	Tensão de pico da Rede
V_L	Tensão sobre o Indutor
V_M	Tensão Eficaz da Rede
V_O	Tensão de Saída
V_{O1}, V_{O2}	Tensão sobre o Resistor da LISN
V_{Omin}	Tensão Mínima do Barramento CC
V_{Out}	Tensão sobre o Resistor da LISN
$V_{Plateau}$	<i>Gate Plateau Voltage</i>
V_{Sw}	Tensão Instantânea sobre o Interruptor
V_{Sw}	Tensão sobre o Interruptor
V_{TH}	Tensão de Disparo do Interruptor
W_A	Área da Janela do Núcleo
ω	Frequência da Rede
ω_Z	Zero de G_{id}
Z_1	Zero 1 do Sistema de Malha Fechada
Z_{in}	Impedância de Entrada
Z_{load}	Impedância do Conversor
Z_O	Impedância de Saída
Z_{source}	Impedância da Rede (LISN)
Z_X'	Impedância Normalizada do Indutor Boost

Capítulo I

Introdução

O mercado mundial de sistemas ininterruptos de energia (UPS) gira em torno de US\$ 5.348,00 milhões, sendo que as aplicações monofásicas de potência inferior a 2 kVA possuem a maior parcela desse montante [1].

Nessa fatia do mercado, ou seja, aplicações monofásicas de baixa potência, as UPSs apresentam a estrutura básica mostrada na Figura 1-1, que pode ser dividida em três etapas: estágio de entrada, banco de baterias e inversor de saída [2].

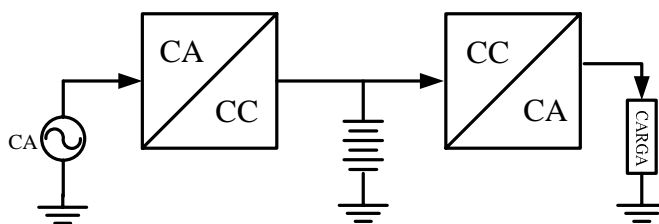


Figura 1-1: Configuração básica de uma UPS.

O estágio de entrada é o responsável pela retificação da tensão da rede. É esse processo de retificação que faz com que a rede enxergue a carga como não-linear. Cargas não-lineares conectadas a rede (Figura 1-2) consomem correntes distorcidas com elevada taxa de distorção harmônica (THD).

A THD é um índice que informa a relação entre as componentes harmônicas da corrente e a fundamental. Uma elevada THD da corrente de entrada significa elevado conteúdo harmônico, ou seja, mais potência reativa circulante no sistema, penalizando outros

equipamentos e sobrecarregando os transformadores de distribuição. Mantendo-se a potência aparente constante, o aumento da potência reativa também implica em redução da potência ativa disponível, ou seja, há uma redução do aproveitamento de energia pelo sistema. Lembrando que fator de potência é a relação entre a potência ativa e a aparente consumida por uma determinada carga, percebe-se que o ideal para a rede seria que todas as cargas apresentassem fator de potência unitário, ou muito próximo disso [3].

Em vista disso, algumas normas internacionais, como IEC61000-3-2, foram introduzidas para limitar a emissão de harmônicas obrigando os engenheiros a encontrar alternativas para melhorar a qualidade da corrente drenada da rede.

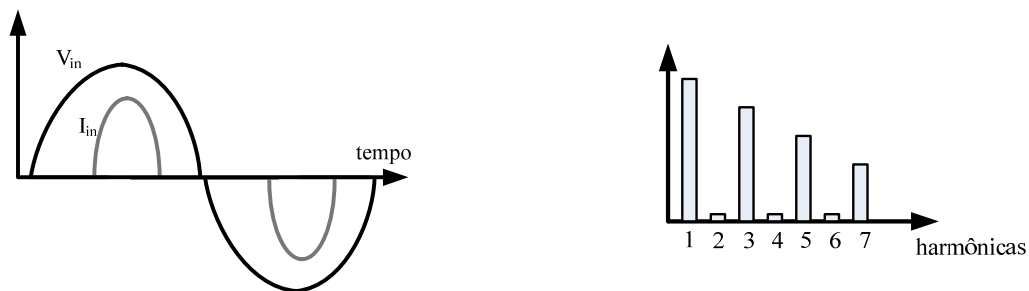


Figura 1-2: Tensão, corrente e conteúdo harmônico de uma carga não linear conectada à rede.

Dentre as soluções existentes, a que se mostra mais interessante para aplicações de potência inferior a 2kW, é o uso de pré-reguladores boost (elevadores) reduzindo significativamente a amplitude das harmônicas de baixa ordem. As principais vantagens da utilização desse conversor são a pré-regulação da tensão de saída, a redução do conteúdo harmônico de baixa ordem da corrente de entrada, a eliminação dos filtros de baixa frequência com conseqüente redução do custo e volume, bem como aumento da eficiência do sistema como um todo.

Essa diminuição no conteúdo harmônico de ordem menos elevada é conseguida através da comutação do interruptor principal, dando a forma de uma senóide com *ripple* (ondulação) à corrente de entrada do conversor, como pode ser visto na Figura 1-3.



Figura 1-3: Tensão, corrente e conteúdo harmônico de uma carga não linear conectada à rede através de um Conversor Boost PFC.

Esse *ripple* possui uma frequência muito superior a da rede, introduzindo harmônicas de ordem elevada na corrente de entrada. Então, o que ocorre na verdade, é uma substituição das harmônicas de baixa frequência pelas de alta frequência.

Da mesma forma que as harmônicas de baixa ordem, as de ordem superior também são indesejadas, gerando nesse caso interferência eletromagnética conduzida (EMI). Contudo, filtros de alta frequência possuem volume muito inferior, sendo bem menos onerosos.

Assim, o estágio de entrada é constituído basicamente por um conversor retificador (boost PFC) e por um filtro de entrada, como pode ser visto na Figura 1-4.

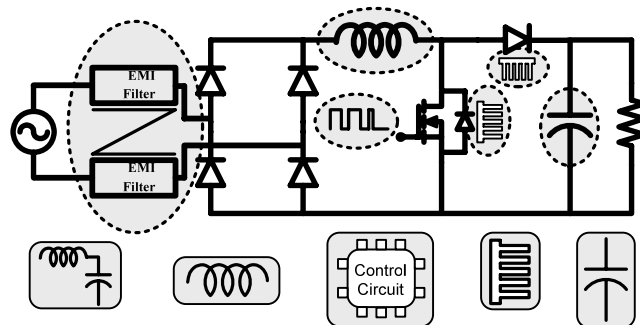


Figura 1-4: Conversor Boost PFC + Filtro de Entrada.

De acordo com a tendência da indústria de redução das dimensões dos conversores, a frequência de comutação do interruptor principal do conversor foi elevada para reduzir o volume do indutor boost. Entretanto, operando em frequências maiores, a interferência eletromagnética emitida e as perdas de comutação se elevam, e para se adequar às normas, filtros de entrada e dissipadores mais volumosos devem ser adotados.

Portanto, há um compromisso entre o volume do filtro de entrada, do indutor boost e dos dissipadores.

Da literatura podem ser ressaltados alguns trabalhos que evidenciam esse compromisso. Em [4] e [5], os autores mostram a influência da escolha da frequência de comutação na função custo de um conversor boost PFC. Todavia, esses trabalhos fixam apenas um *ripple* sobre a corrente do indutor para proceder a análise.

Em [6], a influência do *ripple* no indutor é considerada no volume de diversos conversores operando como PFC. Contudo, o foco deste trabalho é o impacto causado pelo modo de operação no volume do filtro de entrada, desconsiderando a contribuição do dissipador no volume total do sistema.

Já em [7] e [8], a influência do *ripple* também é considerada, mas para apenas três casos muito próximos e com frequência fixa. Além disso, o enfoque do trabalho é na seleção dos elementos magnéticos, desconsiderando, novamente, o dissipador.

Nos trabalhos [9], [10] e [11], a análise é procedida para apenas uma tecnologia em especial de semicondutores, há pequena variação no *ripple*, e as frequências de trabalho são extremamente elevadas. Adicionando o fato de que a topologia do filtro de EMI é de ordem elevada, o resultado para volume mínimo é condicionado a frequências extremamente altas (cerca de 300 kHz).

Dessa forma, percebe-se que a análise do volume do estágio de entrada tem sido realizada de modo incompleto. Os trabalhos que analisam a influência da frequência de comutação desconsideram o *ripple* de corrente sobre o indutor. E, quando consideram os dois efeitos anteriores, negligenciam o impacto introduzido no volume pelo dissipador.

Tendo conhecimento do ponto de operação de interesse, torna-se necessário o desenvolvimento de uma metodologia que simplifique e forneça os passos para o projeto do conversor.

Em [12] é apresentada uma metodologia de projeto para o circuito de potência do boost PFC. Esse procedimento se baseia em relações bem conhecidas, mas desconsidera completamente a influência do ponto de operação no projeto. Em [14] é apresentado um procedimento de projeto com enfoque no uso do controlador fornecido pela Unitrode UC3854. Segundo palavras do próprio autor, nesse trabalho, a escolha da frequência de comutação foi feita de modo arbitrário. Cabe ressaltar, que, na época (1995), as preocupações com interferência eletromagnética estavam apenas se iniciando, e a grande maioria dos autores escolhia a esmo uma frequência de comutação que representasse o seu entendimento de “um bom compromisso entre volume e eficiência” do conversor. Como pode ser observado, a literatura possui alguns trabalhos com procedimentos bem difundidos para projeto de PFC, mas eles não consideram todos os fatores necessários, e, principalmente, arbitram, sem justificativas, o ponto de projeto.

Assim, a primeira proposta deste trabalho é analisar o compromisso da escolha do ponto de operação [$\Delta I @ fs$], considerando *ripple* de corrente sobre o indutor e frequência de comutação, no volume de um conversor boost PFC com filtro de EMI. De posse dessa análise, será desenvolvida uma metodologia de projeto do conversor boost PFC visando minimizar volume, que considere os fatores térmicos e eletromagnéticos, caracterizando a segunda contribuição deste trabalho. A escolha do correto ponto de operação é decisiva para reduzir o volume do estágio de entrada.

A metodologia é baseada na simulação do conversor em regime permanente para uma determinada faixa de pontos de operação. Para cada ponto [$\Delta I @ fs$] é calculado o volume dos

componentes de interesse, ou seja, indutor, filtro de entrada e dissipadores. O ponto de mínimo é encontrado para o volume total (soma dos volumes de cada elemento de interesse). A necessidade de simular a operação do conversor em vários pontos diferentes demanda diferentes ganhos para o controlador. Com isso, se faz necessário um método simples e eficiente de seleção desses ganhos, permitindo sua utilização em todas as plantas de interesse.

Em [13] é apresentada uma metodologia generalizada de modelagem de conversores PWM. Com ela, a modelagem e extração de parâmetros como impedância de entrada e saída do conversor boost PFC, se torna bastante simples. Nos trabalhos [14]-[17] são abordados tópicos de interesse durante a fase de implementação relacionados ao controle analógico do conversor PFC. Contudo, devido ao cunho prático e foco no uso de um circuito integrado específico, os trabalhos anteriores não mostram como calcular os ganhos do compensador. Assim, em [18] e [19] é realizada uma comparação entre diferentes abordagens do controle de conversores PFC. Com base nesses trabalhos é possível fazer uma primeira estimativa dos ganhos do compensador da malha de corrente. Todavia, é necessário que o projetista faça pequenos ajustes posteriores a fim de melhorar a resposta obtida com o controlador. Como, em uma simulação para diversos pontos de operação, não é possível realizar esses ajustes posteriores, se faz necessário um método alternativo de projeto que forneça os ganhos finais do controlador.

Para que sejam realizados os projetos físicos dos componentes, é necessário ter o projeto elétrico finalizado com o conversor operando corretamente em regime, pois cada elemento necessita de uma grandeza previamente definida.

Por exemplo, no caso do indutor boost, deve-se calcular a tensão e a corrente aplicadas sobre ele a fim de especificar o núcleo, diâmetro dos condutores e número de espiras a serem utilizados, Figura 1-5.

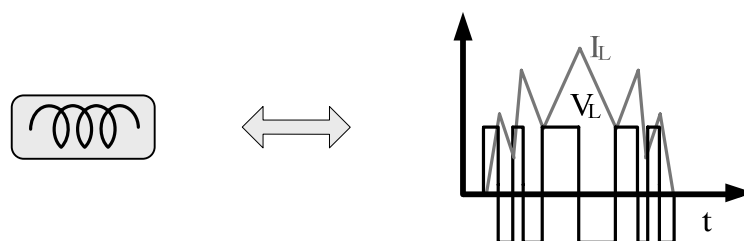


Figura 1-5: O projeto físico do indutor necessita da corrente e tensão instantâneos aplicados sobre ele.

O projeto do indutor boost é um procedimento que se inicia com a seleção do material e da geometria a fim de definir as dimensões do núcleo magnético. Os dados utilizados nessa etapa do projeto são fornecidos pelos próprios fabricantes [21] e [22]. Já em [23] e [24] são

apresentados procedimentos de seleção dos núcleos. Selecionado o núcleo, é necessário estimar sua elevação de temperatura com o objetivo de garantir operação abaixo da temperatura Curie.

Assim, devem-se estimar as perdas no núcleo e nos enrolamentos, responsáveis por tal elevação. Em [26] é mostrado um método simples de estimar tanto as perdas no núcleo, quanto nos condutores, porém, suas aproximações conduzem a uma imprecisão que não pode ser negligenciada. Em [27] é apresentado um método de estimar as perdas no núcleo através da excitação quadrada, todavia, os fabricantes informam seus dados para excitação senoidal, tornando-o pouco atrativo. Em [28] e [29] é utilizado um método baseado na equação de Steinmetz, ou seja, baseado na excitação senoidal, mas, apesar da elevada precisão, exige um esforço computacional significativo. Dentre os trabalhos sobre cálculo de perdas no núcleo, destaca-se [30] no qual é apresentado um modo simples de cálculo, aplicado a conversores PWM, que atinge resultados precisos e exige menor esforço computacional.

No tocante às perdas nos condutores, [31] apresenta uma equação de fácil utilização. Porém em [32] é provado experimentalmente que a equação anterior diverge dos resultados experimentais em até 150% para determinados casos, inutilizando-a. Contudo, o uso do método adotado em [32] possui suas bases fundadas em resultados experimentais, tornando sua aplicação bastante cansativa. Apesar de em [33] esse método ser bastante simplificado, sua aplicação continua pouco interessante. Em [34] é adotada uma abordagem bidimensional, que apesar de bastante precisa, insere uma complexidade considerável no procedimento de cálculo. Assim, dentre os trabalhos analisados, destaca-se [35], por apresentar um método simples, que já está bem consolidado e vem sendo amplamente utilizado. Já as referências [36] e [37] abordam aspectos da implementação do indutor relacionados a elevação de temperatura que vem a complementar o presente trabalho.

Tendo o indutor projetado, a análise passa às questões relacionadas à interferência eletromagnética. Para que se efetue o projeto físico do filtro de EMI, deve-se estimar a interferência eletromagnética conduzida e, comparando-a com a norma adotada, determinar a atenuação requerida para que o sistema entre em conformidade, como pode ser visto na Figura 1-6. Então, nas referências [38] e [39] são explicados os conceitos fundamentais acerca das normas de emissão de interferência eletromagnética conduzida. Em [40] e [41] é analisado o circuito de medição de quase-pico sugerido pela norma IEC-CISPR22. Em [42] é analisada a separação dos ruídos de modo diferencial e de modo comum. Já em [43] e [44] são apresentadas metodologias de projeto de filtros de EMI. E, em [45] são analisadas questões relativas a implementação dos filtros.

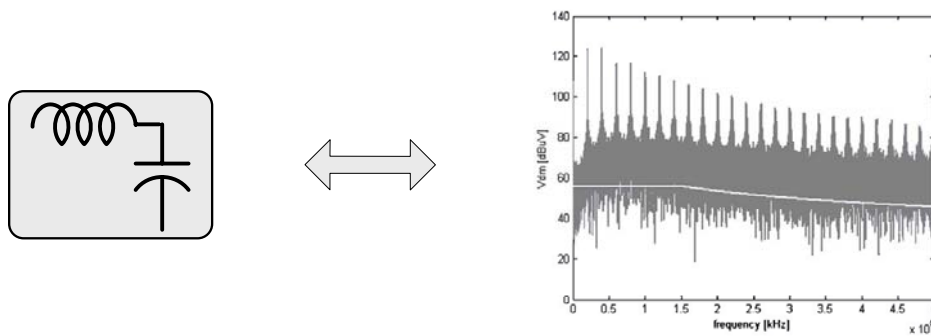


Figura 1-6: O projeto físico do filtro de EMI necessita da estimativa da atenuação requerida pelo filtro.

Finalmente, para o projeto físico dos dissipadores, se faz necessária a estimativa da potência dissipada durante os períodos de comutação e de condução dos interruptores, como pode ser visto na Figura 1-7.

Nas referências [46] - [50] podem ser encontrados os dados disponibilizados pelos fabricantes dos dispositivos semicondutores que serão utilizados nesse trabalho. Os fabricantes também fornecem informações básicas quanto ao funcionamento dos componentes [51] e [52] e quanto ao mecanismo de elevação de temperatura dos mesmos [53]. Em [54] essas análises são aprofundadas mostrando com maior precisão o mecanismo teórico de comutação forçada dos dispositivos. Já em [55] as perdas de comutação são analisadas via simulação e em [56] e [57] são analisadas baseadas em resultados experimentais. De posse da potência dissipada pelos dispositivos semicondutores, é necessário determinar a resistência térmica do dissipador a fim de permitir a operação do componente na temperatura desejada. Em [58] são apresentados os modelos térmicos para cálculo da elevação de temperatura da junção com base na resistência térmica do dissipador. Em [59] é detalhada a análise unidimensional do dissipador e em [60] podem ser encontrados as curvas de comportamento da resistência térmica para diferentes perfis de dissipadores.

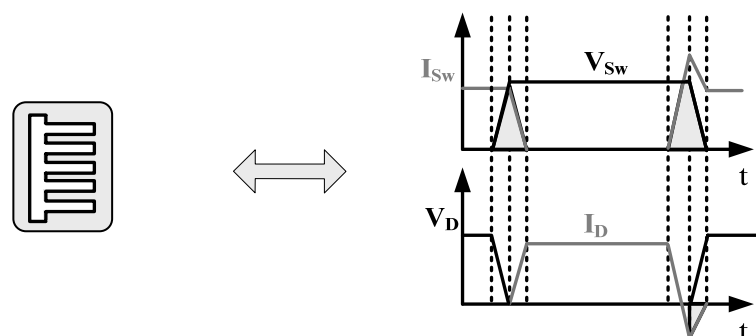


Figura 1-7: O projeto dos dissipadores requer a estimativa das perdas nos dispositivos semicondutores.

Cabe ressaltar, que o volume do capacitor de saída é função da energia por ele armazenada. Como a tensão sobre o capacitor de saída sofrerá pequena variação, e, devido a existência de recomendações como tempo de *hold-up*, a influência do ponto de operação no comportamento do volume do capacitor é desprezível.

De posse dos projetos para cada componente, torna-se possível realizar o estudo acerca do comportamento do volume total do conversor com a variação do ponto de operação [$\Delta I @ f_s$], baseado-se na estrutura de simulação mostrada na Figura 1-8.

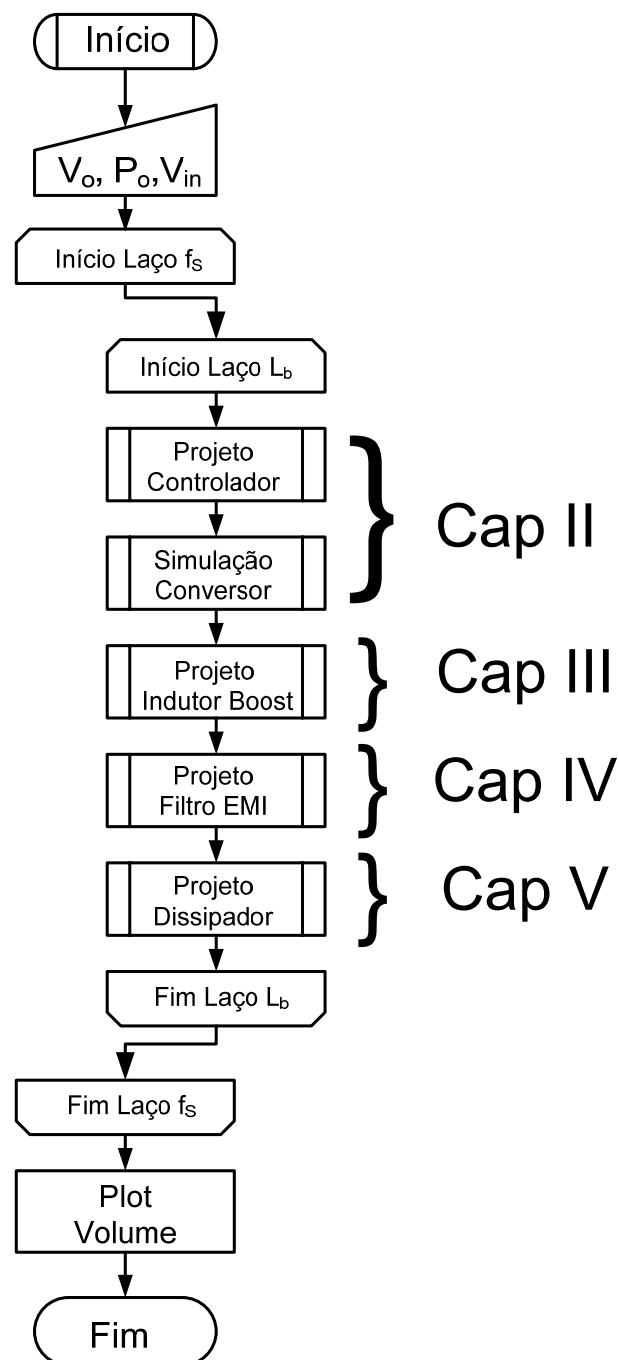


Figura 1-8: Fluxograma da metodologia de projeto visando determinar o menor volume.

Portanto, no Capítulo II é realizado o projeto do controlador necessário para o funcionamento do conversor, mostrando também a estrutura de simulação e as normas de emissão de harmônicas de baixa ordem. No Capítulo III é apresentado o procedimento de projeto do indutor boost, ressaltando os modelos de perdas nos condutores, no núcleo e elevação de temperatura. A estimação da interferência eletromagnética conduzida e o projeto do filtro para atenuá-la são apresentados no Capítulo IV. Já o Capítulo V faz a análise das perdas nos dispositivos semicondutores e apresenta o projeto dos dissipadores. No Capítulo VI são mostrados os resultados obtidos através das simulações, com base na metodologia proposta. Finalmente, as conclusões alcançadas com esse trabalho são apresentadas no Capítulo VII.

Capítulo II

Projeto do Controlador

Neste capítulo será apresentado o projeto da estrutura de controle do conversor boost PFC utilizado no decorrer deste trabalho. A principal motivação é a necessidade de uma forma simples e rápida de projetar o controlador de corrente sem que seja necessário fazer ajustes posteriores em seus ganhos. Nesse capítulo também será apresentada a estrutura de simulação do conversor capaz de gerar a forma de onda da corrente sobre o indutor.

Assim, a primeira seção apresenta a modelagem do conversor de acordo com o método da chave-PWM, mostrando que a função de transferência pode ser simplificada para frequências elevadas. Na segunda seção será procedida a análise de estabilidade da planta através de métodos de resposta em frequência como diagrama de bode e lugar das raízes. De posse das análises anteriores, será apresentado o projeto do controlador na terceira seção. A quarta seção apresenta a estratégia usada para simular o conversor em malha fechada.

2.1 Modelagem da Planta

A planta a ser modelada pode ser vista na Figura 2-1. O boost PFC é aproximado por um conversor CC-CC que segue uma referência senoidal, uma vez que devido a elevada frequência de comutação, a variação da tensão de entrada durante um período de comutação é tão pequena que pode ser desconsiderada.

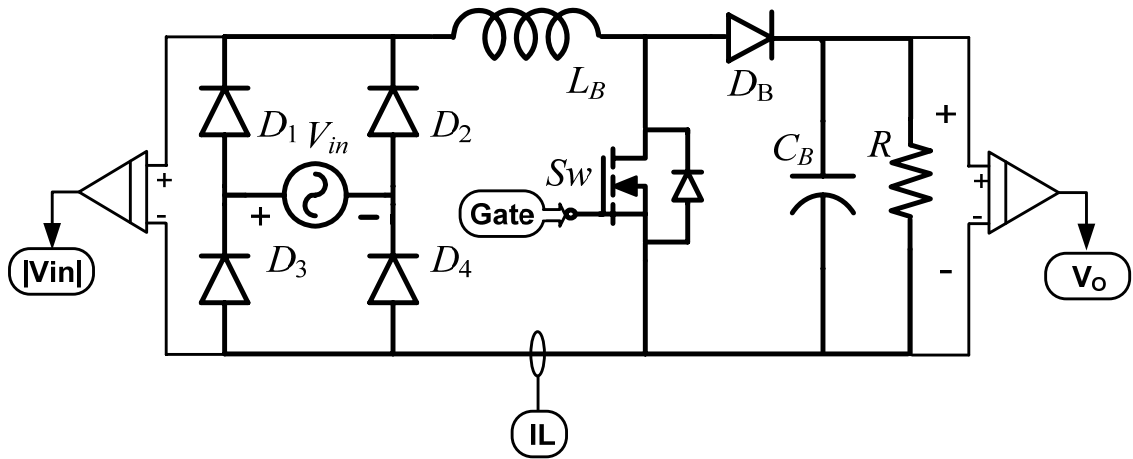


Figura 2-1: Boost PFC com aquisição de corrente, tensão de entrada e de saída.

Para modelar o conversor boost PFC foi adotado o modelo da chave PWM apresentado em [13] e mostrado pela Figura 2-2. Este modelo é amplamente difundido pela literatura e sua aplicação no conversor pode ser vista na Figura 2-3.

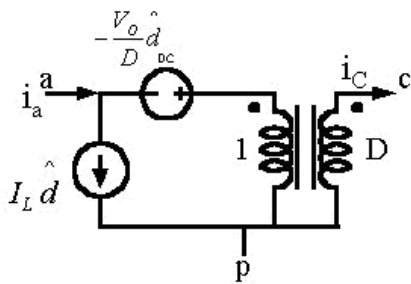


Figura 2-2: Modelo da Chave PWM.

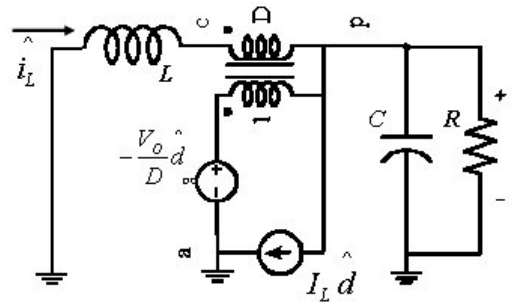


Figura 2-3: Aplicação do Modelo no Conversor Boost.

Como a planta é excitada por frequências elevadas, pode-se realizar uma simplificação curto-circuitando o capacitor C obtendo um modelo pra altas frequências mostrado na Figura 2-4.

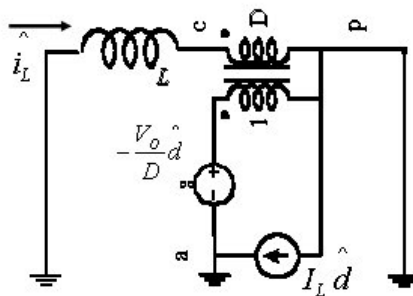


Figura 2-4: Modelo para Altas Frequências do Conversor Boost.

A equivalência dos modelos pode ser vista através do gráfico de bode da Figura 2-5. A partir de uma determinada frequência, os modelos não possuem diferenças quanto a ganho e fase.

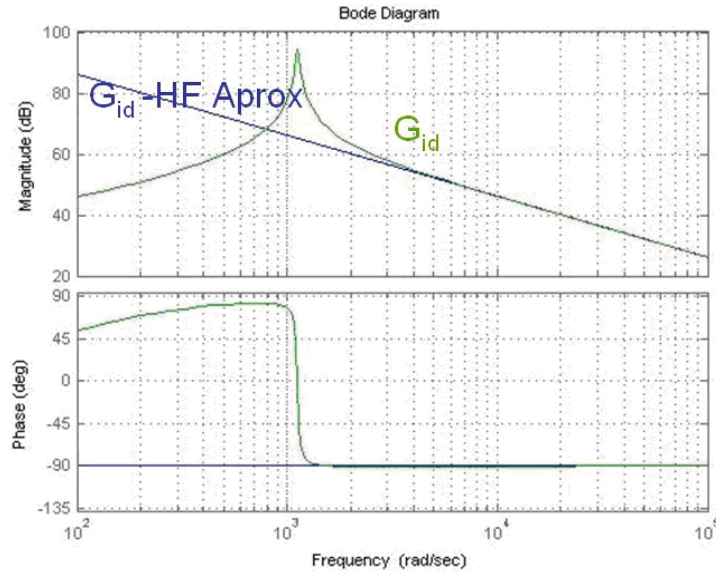


Figura 2-5: Diagramas de Bode Mostrando a equivalência dos modelos em alta frequência.

De posse da configuração da planta no domínio das frequências, pode-se extrair algumas informações de interesse do sistema:

- Função de transferência que relaciona saída com entrada (*line-to-output*);
- Função de transferência que relaciona saída com controle (*control-to-output*);
- Impedância de Entrada e de Saída;

No caso da aplicação em questão, ou seja, um pré-regulador, a simples regulação da tensão de saída não é suficiente. O foco principal é dar a forma senoidal à corrente drenada da rede pelo conversor. Assim, são conectadas duas malhas em cascata: a de corrente (mais rápida e que dá a forma senoidal a corrente de entrada) e a de tensão (mais lenta e que regula a tensão de saída do conversor).

$$G_{id} = \frac{\hat{i}_L}{\hat{d}} = K_{id} \frac{1 + s/\omega_z}{1 + s/Q\omega_o + s^2/\omega_o^2} \quad \text{Eq. 2.1}$$

$$K_{id} = \frac{2V_o}{R_L(1-D)^2} \quad \omega_o = \frac{1-D}{\sqrt{LC}} \quad \omega_z = \frac{2}{RC} \quad Q = R(1-D)\sqrt{C/L}$$

$$G_{id} = \frac{\hat{i}_L}{\hat{d}} = \frac{V_o}{sL} \quad \text{Eq. 2.2}$$

A Eq. 2.1 e a Eq. 2.2 mostram as funções de transferência que relacionam corrente sobre o indutor e perturbação da razão cíclica para a malha de corrente compreendendo o sistema completo e sua simplificação para altas frequências, respectivamente.

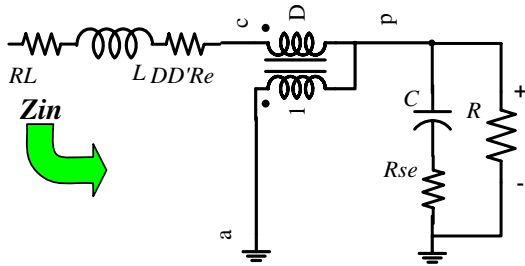


Figura 2-6: Modelo aplicado para o cálculo da impedância de entrada.

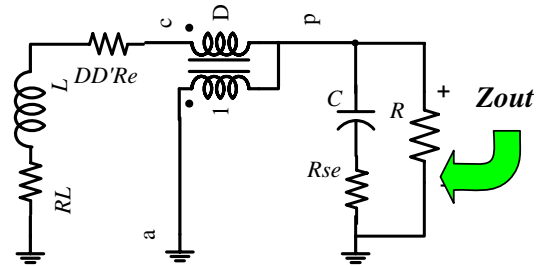


Figura 2-7: Modelo aplicado para o cálculo da impedância de saída.

A Figura 2-6 e a Figura 2-7 mostram a aplicação do modelo da chave PWM no cálculo das impedâncias de entrada e saída do conversor. A Eq. 2.3 mostra a função de transferência da impedância de entrada.

$$Z_{in} = R_m \frac{1 + \frac{s}{Q\omega_o} + \frac{s^2}{\omega_o^2}}{1 + \frac{s}{s_p}} \quad R_m = R_L + DD'Re + D'^2 R \quad s_p = \frac{1}{C(Rse + R)} \quad \text{Eq. 2.3}$$

Já a Eq. 2.4 mostra a solução da aplicação do modelo da chave-PWM no cálculo da impedância de saída do conversor.

$$Z_o = R_o \frac{\left(1 + \frac{s}{s_{z1}}\right)\left(1 + \frac{s}{s_{z0}}\right)}{1 + \frac{s}{Q\omega_o} + \frac{s^2}{\omega_o^2}} \quad \text{Eq. 2.4}$$

$$R_o = R // \left(\frac{R_L + DD'Re}{D'^2}\right) \quad s_{z0} = \frac{R_L + ReDD'}{L} \quad s_{z1} = \frac{1}{RseC}$$

A Figura 2-8 mostra o comportamento da impedância de entrada do sistema em malha aberta para três diferentes valores de razão cíclica. Nota-se que para altas frequências a impedância de entrada independe da razão cíclica. Percebe-se também, que para baixas frequências, quanto maior a razão cíclica, menor é a impedância de entrada, uma vez que elevados valores de razão cíclica significam que a impedância de entrada assume o valor da impedância do indutor (desprezível para baixas frequências).

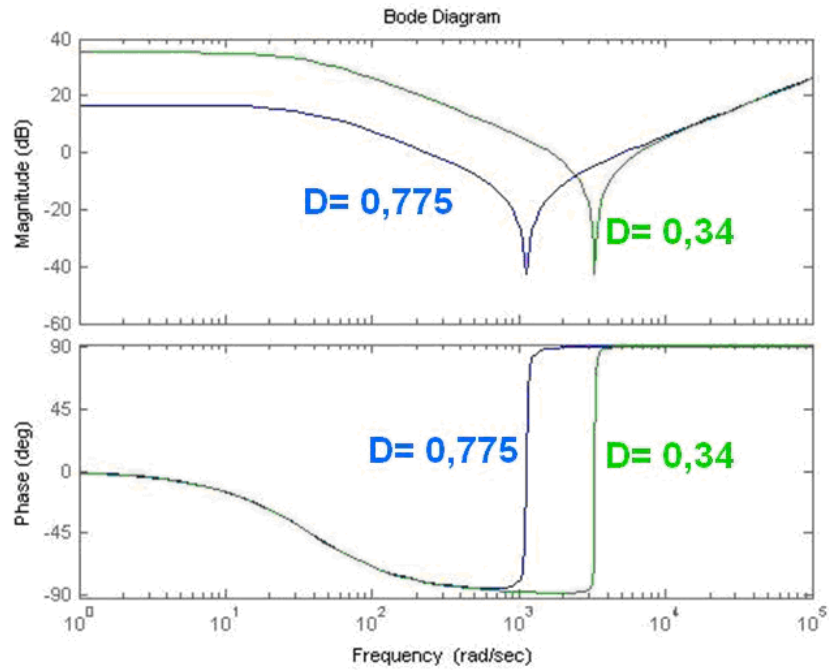


Figura 2-8: Comportamento da impedância de entrada com a variação da frequência.

2.2 Análise de Estabilidade

O sistema em malha aberta é estável uma vez que possui margem de fase igual a aproximadamente 90° e margem de ganho infinita, como mostrado no diagrama de bode da Figura 2-9.

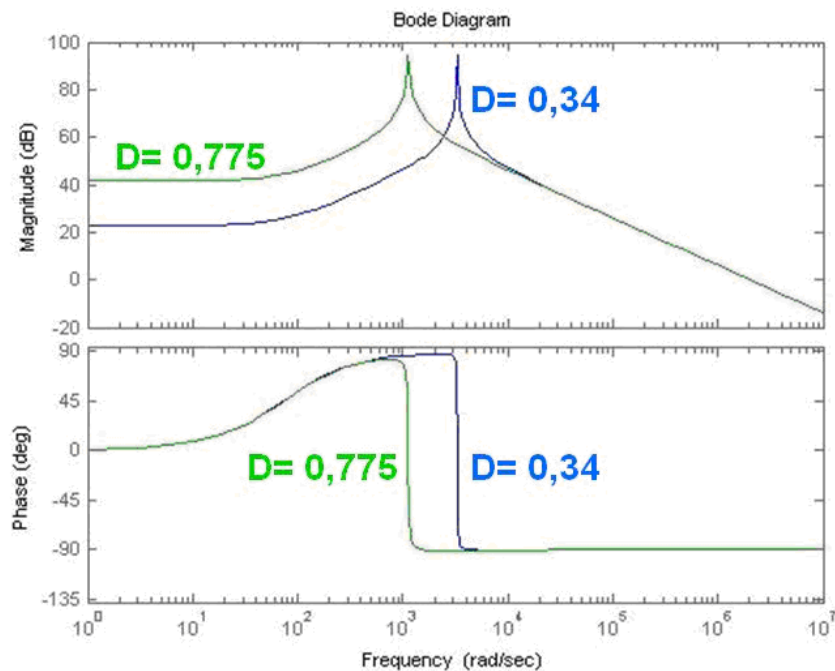


Figura 2-9: Diagrama de Bode do sistema em malha aberta.

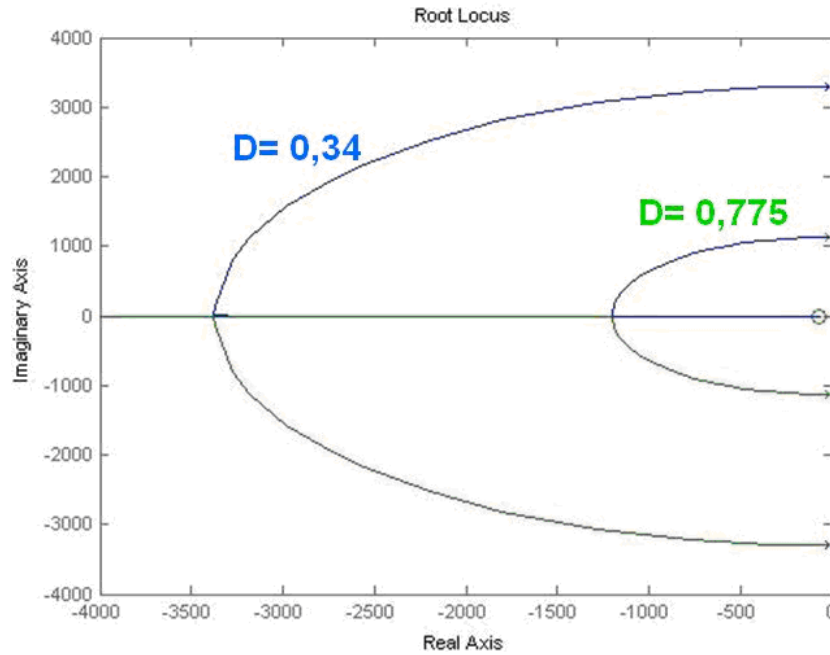


Figura 2-10: Lugar das raízes do sistema.

Também pode-se perceber que o sistema é estável por não possuir pólos no semiplano direito (Figura 2-10). Também se pode concluir através do lugar das raízes que a variação da razão cíclica pouco afeta o comportamento do sistema no tocante às altas frequências. Em compensação, para baixas frequências, a diminuição da razão cíclica deixa o sistema mais oscilatório.

Sendo o sistema estável, o objetivo de projeto do controlador da malha de corrente do conversor boost PFC é obter um compensador que faça a corrente sobre o indutor seguir a referência (senóide retificada) com a menor distorção harmônica possível.

2.3 Projeto do compensador da Malha de Corrente

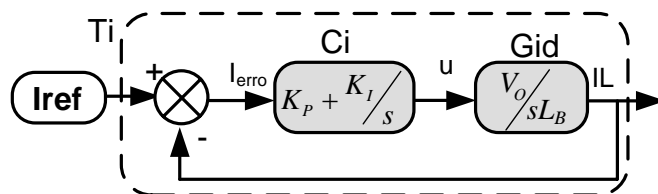


Figura 2-11: Sistema em Malha Fechada.

A Figura 2-11 mostra a conexão do sistema em malha fechada. O objetivo de se fechar a malha é fazer com que a variável de saída consiga reproduzir a referência. Sendo assim, o comportamento ideal desejado para um sistema em malha fechada é o mostrado na Eq. 2.5.

$$Ti = \frac{I_{out}}{I_{ref}} = 1 \angle 0^\circ \quad \text{Eq. 2.5}$$

Ou seja, o sistema possui largura de banda infinita e consegue reproduzir integralmente a referência sem atraso de fase. Como, na prática, isso não é realizável, a intenção do projeto do compensador é fazer com que o sistema em malha fechada se aproxime ao máximo da Eq. 2.5.

O compensador proporcional-integral (PI) é o mais simples capaz de eliminar o erro de regime permanente do conversor operando em malha fechada e pode ser visto a seguir:

$$Gi(s) = \frac{K}{s}, \quad K = V_o / L_B$$

$$Ci(s) = \frac{K_p \left(s + \frac{K_I}{K_p} \right)}{s} \quad \text{Eq. 2.6}$$

Escrevendo o sistema em malha fechada a partir da Eq. 2.6 obtém-se a Eq. 2.7.

$$Ti(s) = \frac{Ci(s)Gi(s)}{1 + Ci(s)G(s)}$$

$$Ti(s) = \frac{K K_p \left(s + \frac{K_I}{K_p} \right)}{s^2 + K K_p s + K K_I} \quad \text{Eq. 2.7}$$

O sistema de malha fechada em função dos seus pólos e zeros é mostrado na Eq. 2.8.

$$Ti(s) = \frac{K_{Ti}(s - Z_1)}{(s + P_1)(s + P_2)} \quad \text{Eq. 2.8}$$

Para que o sistema possa ser especificado em função da banda passante, este deve ser reescrito de forma a ficar em função de apenas um dos pólos, obtendo o sistema de equações mostrado na Eq. 2.9.

$$\left\{ \begin{array}{l} Z_1 = K_I' / K_P \\ P_1 = -\alpha Z_1 \\ P_2 = -BW \\ P_1 + P_2 = -K K_P \\ P_1 P_2 = K K_I' \end{array} \right. \quad \text{Eq. 2.9}$$

Resolvendo o sistema anterior para os ganhos proporcional (P) e integral (I) obtém-se a Eq. 2.10 em função dos parâmetros de projeto α e BW.

$$\begin{aligned} K_P &= \frac{BW}{K} \alpha \\ K_I' &= \frac{BW^2}{K} (\alpha - 1) \end{aligned} \quad \text{Eq. 2.10}$$

Observe que o pólo 1 (P_1) não está exatamente alocado sobre o zero 1 (Z_1), e o resíduo da razão entre eles é dado pelo fator α . Assim, o fator α está ligado diretamente a presença do ganho integral do compensador (caso α fosse feito unitário, o ganho integral seria nulo e o compensador seria simplesmente proporcional).

Dessa forma, o cálculo dos ganhos proporcional e integral foi substituído pela escolha adequada da banda passante BW e da constante de projeto α . A escolha desses dois parâmetros deve ser feita visando que a corrente de entrada do conversor atenda a norma de emissão de harmônicos, rastreie a corrente de referência, mas evite a saturação do controlador e tenha erro de regime permanente nulo.

Os parâmetros de projeto podem ser obtidos através de simulações sucessivas configurando as seguintes tabelas:

Tabela 2-1: Resultados das Simulações para frequência de comutação igual a 30 kHz.

fs (Hz)	LB (H)	Z _X ' (Ω)	K _P	K _I '	α	BW (Hz)
30 x 10 ³	800 x 10 ⁻⁶	24	0,085	0.823077	1.000228	6.762544
30 x 10 ³	600 x 10 ⁻⁶	18	0,057308	0.953846	1.000436	6.077919
30 x 10 ³	400 x 10 ⁻⁶	12	0,037077	0.98	1.000714	5.896781
30 x 10 ³	300 x 10 ⁻⁶	9	0,026077	0.953846	1.001054	5.527889
30 x 10 ³	200 x 10 ⁻⁶	6	0,016923	0.730769	1.001279	5.379885
30 x 10 ³	100 x 10 ⁻⁶	3	0,006192	0.684615	1.004504	3.924353

Tabela 2-2: Resultados das Simulações para frequência de comutação igual a 45 kHz.

fs (Hz)	L _B (H)	Z _X ' (Ω)	K _P	K _I '	α	BW (kHz)
45 x 10 ³	533 x 10 ⁻⁶	24	0.08	1.580769	1.000330	9.546152
45 x 10 ³	400 x 10 ⁻⁶	18	0.058846	1.723077	1.000498	9.360972
45 x 10 ³	267 x 10 ⁻⁶	12	0.035385	1.209615	1.000645	8.442010
45 x 10 ³	200 x 10 ⁻⁶	9	0.028462	1.225	1.000757	9.052886
45 x 10 ³	133 x 10 ⁻⁶	6	0.017885	1.05	1.001096	8.530115
45 x 10 ³	67 x 10 ⁻⁶	3	0.0065	1.019231	1.004053	6.182086

Tabela 2-3: Resultados das Simulações para frequência de comutação igual a 60 kHz.

fs (Hz)	L _B (H)	Z _X ' (Ω)	K _P	K _I '	α	BW (kHz)
60 x 10 ³	400 x 10 ⁻⁶	24	0.073461	2.834615	1.000526	11.68554
60 x 10 ³	300 x 10 ⁻⁶	18	0.063462	2.788462	1.000520	13.46006
60 x 10 ³	200 x 10 ⁻⁶	12	0.039615	2.403846	1.000767	12.60019
60 x 10 ³	1,50 x 10 ⁻⁶	9	0.028269	2.192307	1.001031	11.98539
60 x 10 ³	100 x 10 ⁻⁶	6	0.018846	1.592308	1.001123	11.98429
60 x 10 ³	0,50 x 10 ⁻⁶	3	0.007	1.019231	1.002614	8.889503

As tabelas anteriores apresentam os resultados obtidos para o cálculo dos ganhos do controlador em função dos parâmetros α e BW para diferentes indutâncias e frequências de comutação, de modo a obter as mesmas impedâncias normalizadas Z_B' .

Os ganhos integrais obtidos foram normalizados conforme a Eq. 2.11, uma vez que mesmo projetando um controlador contínuo no domínio do tempo, a simulação necessita de um determinado passo tornando-a discreta. Esse passo de simulação foi chamado de T_{Sample} .

Já a Eq. 2.12 mostra a impedância normalizada Z_B' que define a amplitude do *ripple* de corrente sobre o indutor do conversor.

$$K_I = K_I' \frac{T_s}{T_{Sample}} \quad \text{Eq. 2.11}$$

$$Z_X' = fs L_B \quad \text{Eq. 2.12}$$

Para facilitar a compreensão dos dados contidos nas tabelas anteriores foram plotados os gráficos da Figura 2-12 e da Figura 2-13. Na primeira é mostrada a relação do resíduo α com a variação da impedância normalizada Z_X' . Percebe-se que o parâmetro α depende

apenas de $Z_{X'}$. Seu comportamento pode ser encontrado através de regressão linear de curvas sendo expresso pela Eq. 2.13.

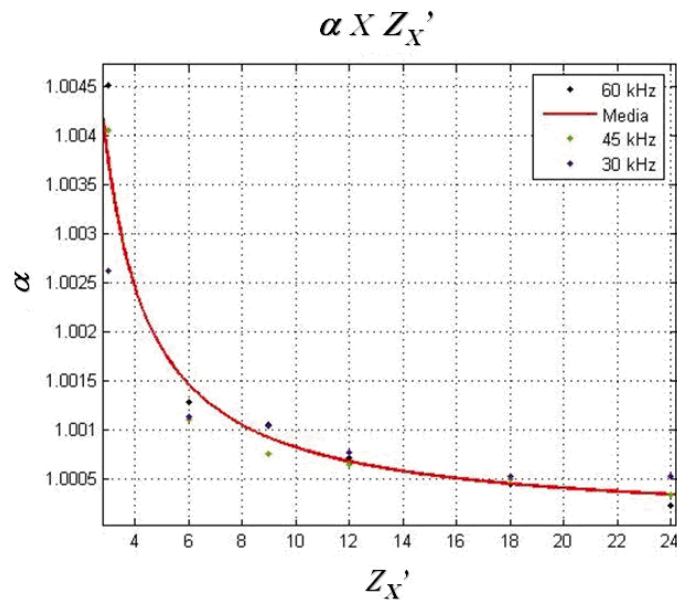


Figura 2-12: Comportamento do parâmetro α em função da impedância $Z_{X'}$.

$$\alpha = \frac{p_1 Z_{X'} + p_2}{Z_{X'} + q_1} \quad \text{Eq. 2.13}$$

Em que $p_1 = 0,2194$, $p_2 = -1,477$ e $q_1 = -1,482$.

Já a Figura 2-13 apresenta o comportamento da variação da banda passante BW normalizada com relação à frequência de comutação frente ao aumento da impedância normalizada $Z_{X'}$. A equação que melhor define a curva pode ser vista na Eq. 2.14.

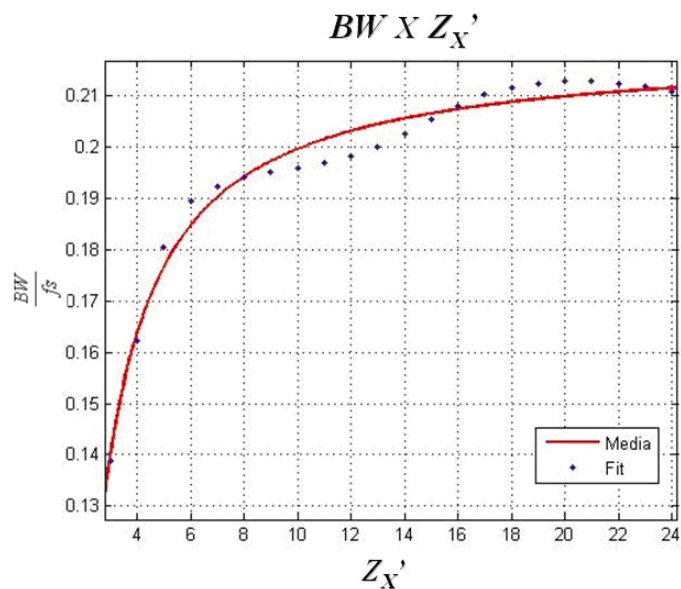


Figura 2-13: Comportamento do parâmetro BW em função da impedância $Z_{X'}$.

$$BW = 2\pi f_s \frac{p_1 Zx' + p_2}{Zx' + q_1} \quad \text{Eq. 2.14}$$

Em que $p_1 = 0,2194$, $p_2 = -0,3361$ e $q_1 = -0,6908$.

De posse da Eq. 2.13 e da Eq. 2.14, se torna possível calcular os ganhos integral e proporcional do controlador com base na Eq. 2.10.

2.4 Simulação do Conversor

A simulação do conversor tem início com a entrada de dados no programa como tensão eficaz da rede (V_{inRMS}), tensão do barramento CC (V_O), potência de entrada do conversor (P_{in}) e ponto de operação desejado ($\Delta I @ f_s$).

De posse dessas especificações torna-se possível calcular os ganhos do controlador baseado na Eq. 2.10.

O passo seguinte é o início do laço que visa variar o ângulo da rede para obter a corrente sobre o indutor em cada ponto. Para isso, deve-se primeiramente retificar a tensão de entrada simulando o efeito da ponte retificadora. Contudo, a indutância do conversor varia de acordo com o nível CC de corrente que atravessa o indutor tornando obrigatório o cálculo da indutância efetiva no instante de tempo de interesse.

O próximo procedimento é determinar o tempo de condução do dispositivo semicondutor por período de comutação. Isto é realizado com base na lei de controle do compensador PI, podendo ser vista na Eq. 2.15, na Eq. 2.16 e na Eq. 2.17. Apesar do projeto do controlador visar o domínio do tempo contínuo, cabe ressaltar que o único modo de realizar a simulação é no tempo discreto. Mas, fazendo o tempo de amostragem T_{Sample} extremamente baixo, ou seja, de uma ordem de grandeza várias vezes inferior ao período de comutação, torna-se possível usar os resultados obtidos anteriormente.

$$e(k) = I_L(k+1) - I_{Ref}(k) \quad \text{Eq. 2.15}$$

$$error = \sum_1^k e(k) \quad \text{Eq. 2.16}$$

$$u(k+1) = e(k)K_p + K_I error T_{Sample} \quad \text{Eq. 2.17}$$

A lei de controle discreta u obtida representa a razão cíclica do interruptor. Como a razão cíclica varia de zero a um ($0 \leq D \leq 1$), se faz necessária a limitação da lei u .

Contudo, a lei de controle deve ser convertida para um valor lógico (zero ou um) que represente o sinal de gatilho do interruptor. Isto é feito no gerador PWM.

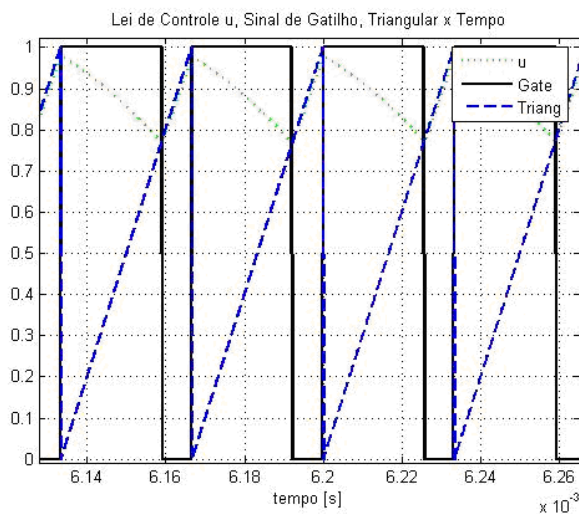


Figura 2-14: Comportamento do sinal de gatilho do interruptor.

Para garantir que o interruptor comute apenas duas vezes por período de comutação (ou seja, o dispositivo entre e saia de condução) deve ser utilizado um limitador de transição como mostrado na Figura 2-14. Na ausência desse limitador, a escolha inadequada dos ganhos implica na comutação do interruptor numa frequência superior a desejada como mostrado na Figura 2-15.

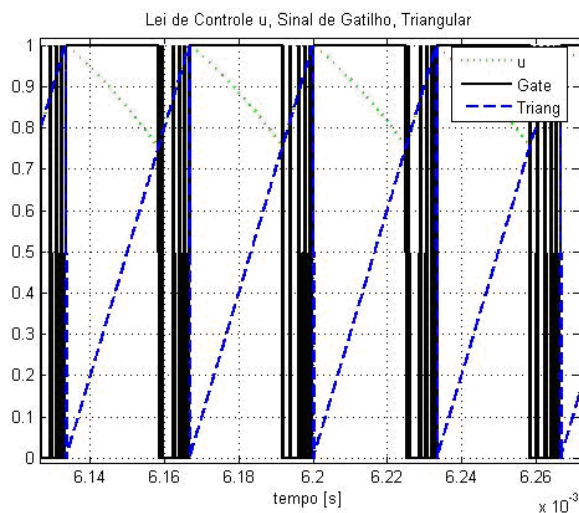


Figura 2-15: Comportamento do sinal de gatilho do interruptor sem limitador de transição.

Outra possibilidade é a saturação do controlador devido ao uso de ganhos muito elevados, como mostrado na Figura 2-16.

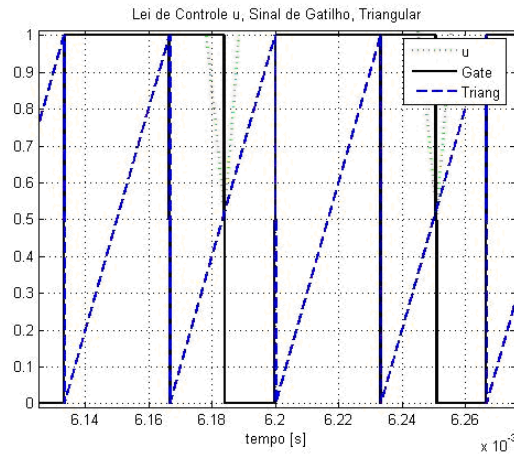


Figura 2-16: Comportamento do sinal de gatilho do interruptor quando o controlador está saturado.

Finalmente, tendo o sinal do gatilho, basta injetá-lo na planta representada pelas suas equações de estado (Eq. 2.18 - Eq. 2.22) mostradas nas próximas equações.

A planta foi dividida em duas etapas: interruptor conduzindo e interruptor não conduzindo. Na Eq. 2.19 A_0 representa a matriz A para o interruptor fora de condução enquanto A_1 representa a matriz A para o interruptor conduzindo.

Na Eq. 2.23, g representa o sinal de gatilho que pode ser 1 quando o dispositivo for acionado ou 0 quando estiver fora de condução.

A Eq. 2.23 e a Eq. 2.24 representam a discretização das equações anteriores.

$$\dot{X} = AX + Bu \quad \text{Eq. 2.18}$$

$$A_0 = \begin{bmatrix} 0 & -1/L_B \\ 1/C_B & -1/RC_B \end{bmatrix} \text{ ou } A_1 = \begin{bmatrix} 0 & 0 \\ 0 & -1/RC_B \end{bmatrix} \quad \text{Eq. 2.19}$$

$$B = \begin{bmatrix} 1/L_B \\ 0 \end{bmatrix} \quad \text{Eq. 2.20}$$

$$C = [1 \ 0] \quad \text{Eq. 2.21}$$

$$X = \begin{bmatrix} I_L \\ V_C \end{bmatrix} \quad \text{Eq. 2.22}$$

$$\psi = T_{Sample} (g A_1 + (1-g) A_0) + I_2 \quad \text{Eq. 2.23}$$

$$I_L(k+1) = \psi I_L(k) + BT_{Sample} u(k) \quad \text{Eq. 2.24}$$

Para facilitar a visualização das etapas descritas, foi esquematizado o fluxograma da Figura 2-25, o qual fornece uma idéia do encadeamento dos procedimentos ocorridos durante a simulação.

2.5 Resultados de Simulação

O objetivo da utilização do conversor boost PFC é fazer com que a corrente drenada da rede entre em conformidade com uma série de normas e regulamentações, entre elas a IEC61000-3-2 responsável por limitar a emissão de harmônicos de baixa ordem ($n < 40$).

Esta norma é aplicável a equipamentos eletro-eletrônicos, que drenem corrente eficaz inferior a 16 A por fase, conectados a rede pública de baixa tensão alternada, com valor eficaz de tensão fase-neutro igual a 220 V operando tanto em 50 Hz como em 60 Hz.

A aplicação em questão deve estar em conformidade com os limites estabelecidos para a classe A, uma vez que o equipamento no qual estará o conversor não se enquadra nas demais classes, e essa é a mais restritiva. Para as harmônicas de ordem superior a 19, deve-se observar globalmente o espectro. Se o envelope possuir um decaimento monotônico, as harmônicas superiores a 19ª ordem podem ser desconsideradas. As harmônicas com valor inferior a 5mA ou 0,6% da corrente de entrada também podem ser desconsideradas.

Os limites estabelecidos nessa norma são para equipamentos operando em regime permanente, e podem ser vistos na Tabela 2-4.

Tabela 2-4: Norma IEC61000-3-2 classe A para emissão de harmônicos de baixa ordem.

Ordem da Harmônica n	Classe A Máxima corrente [A]
Harmônicas Ímpares	
3	2,30
5	1,14
7	0,77
9	0,40
11	0,33
13	0,21
$15 \leq n \leq 39$	$0,15 \cdot \frac{15}{n}$
Harmônicas Pares	
2	1,08
4	0,43
6	0,3
$8 \leq n \leq 40$	$0,23 \cdot \frac{8}{n}$

FP: fator de potência

Para facilitar a visualização, também foi plotada a Figura 2-17 com os mesmos limites em função de cada harmônica.

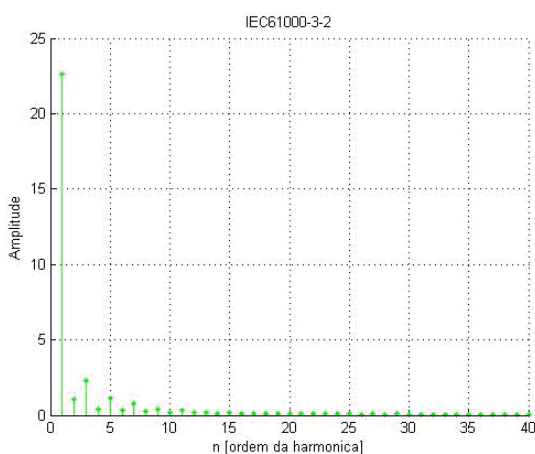


Figura 2-17: Norma IEC61000-3-2 classe A para emissão de harmônicos de baixa ordem.

De posse da norma IEC61000-3-2, basta verificar se a corrente de entrada obtida está em conformidade.

Para tanto, foram realizadas simulações para dois casos distintos de tensão de entrada baseados nos limites da entrada universal. Os parâmetros de entrada da simulação podem ser vistos na Tabela 2-5.

Tabela 2-5: Parâmetros de Simulação.	
Frequência de Comutação	$f_s = 30 \text{ kHz}$
<i>Ripple</i> de Corrente Máximo	$\Delta I_{\text{pk-pk}} = 18 \text{ A}$
Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{\text{inRMS}} = 90\sim 264 \text{ V}$
Potência de Entrada	$P_{\text{in}} = 1200 \text{ W}$

O *ripple* de corrente utilizado possui o mesmo valor da corrente de pico máxima (aproximadamente 18 A, quando operando com tensão de entrada mínima). Como para tensão de entrada alta, a corrente de pico não ultrapassa os 8 A, para uma larga faixa de ângulos da rede, o sistema opera de modo descontínuo.

Em aplicações do tipo UPS, há a necessidade de inverter a tensão do barramento CC a fim de fornecer tensão senoidal na saída com mesma amplitude da tensão da rede pública. Como a entrada do sistema é universal, a tensão mínima do barramento CC deve ser aproximadamente 375 V para gerar tensão eficaz igual a 264 V. Assim, a tensão de saída foi fixada em 400 V possibilitando uma margem de segurança de 25 V.

Na Figura 2-18 é mostrada a forma de onda para corrente sobre o indutor boost quando operando com tensão de entrada igual a 90 V, ou seja, a tensão mínima para entrada universal. A forma de onda é visivelmente diferente da apresentada na Figura 2-22. O primeiro motivo é que devido a diminuição da tensão de entrada, a amplitude da corrente na frequência da rede se elevou para manter a mesma potência de saída, fazendo com que o conversor não opere em modo descontínuo. A segunda razão é a diferença no comportamento do *ripple* de corrente. Esse comportamento será melhor abordado no próximo capítulo.

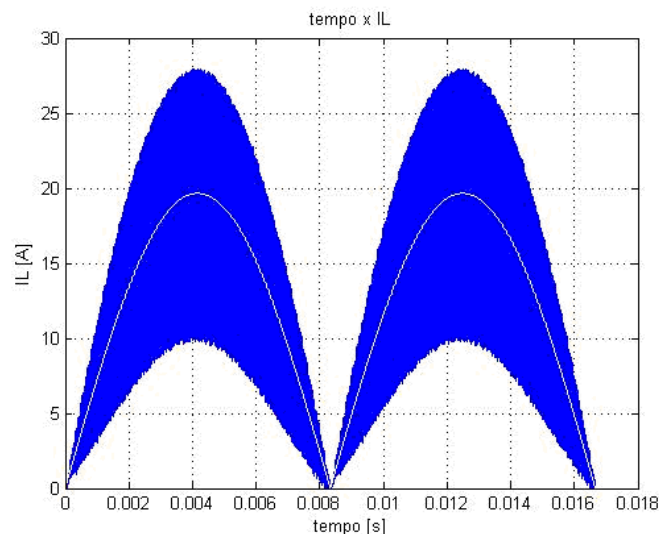


Figura 2-18: Corrente sobre o indutor para tensão eficaz de entrada igual a 90 V.

A Figura 2-19 mostra em detalhes o comportamento do *ripple* de corrente sobre o indutor.

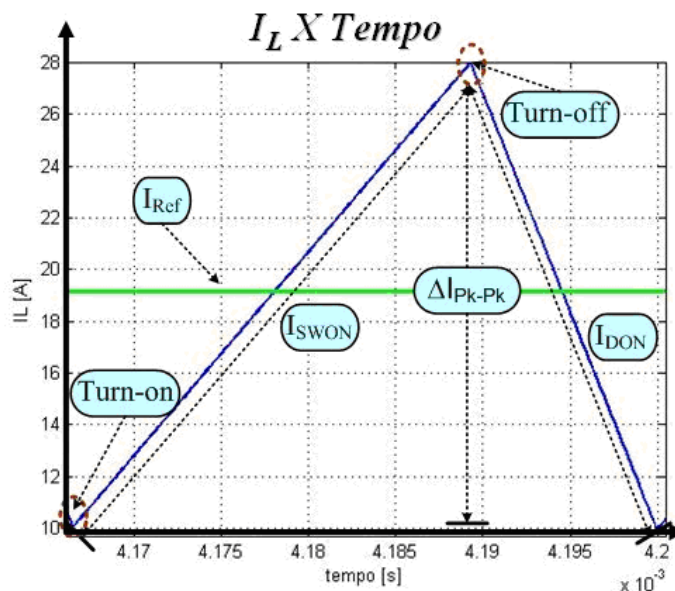


Figura 2-19: Corrente sobre o indutor mostrando o ripple máximo em detalhes.

A Figura 2-20 apresenta a corrente de entrada drenada da rede para tensão de entrada igual a 90 V.

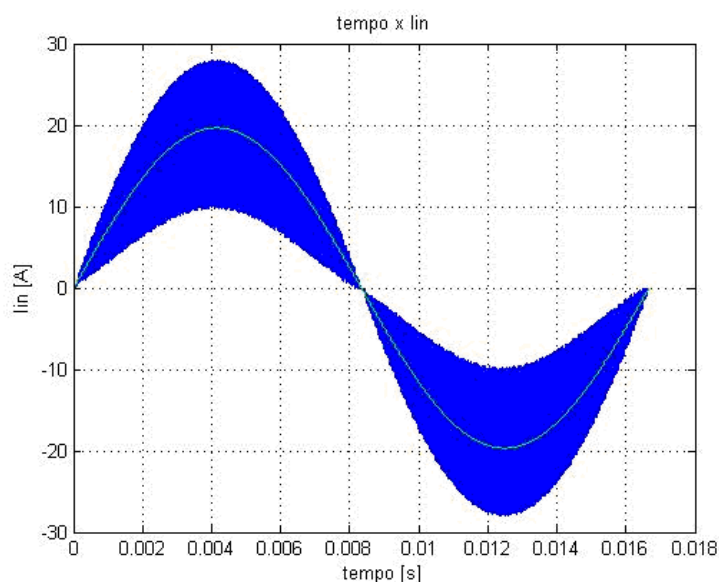


Figura 2-20: Corrente de entrada para tensão eficaz de entrada igual a 90 V.

A Figura 2-21 apresenta o espectro harmônico da corrente de entrada para o conversor operando com tensão de entrada igual a 90 V. Como mostrado anteriormente, a corrente de entrada para o conversor operando com tensão baixa se aproxima muito mais de uma senóide

do que quando operando sob tensão elevada. Dessa forma, a amplitude das harmônicas de baixa ordem da corrente de entrada é inferior a amplitude mostrada para o caso anterior.

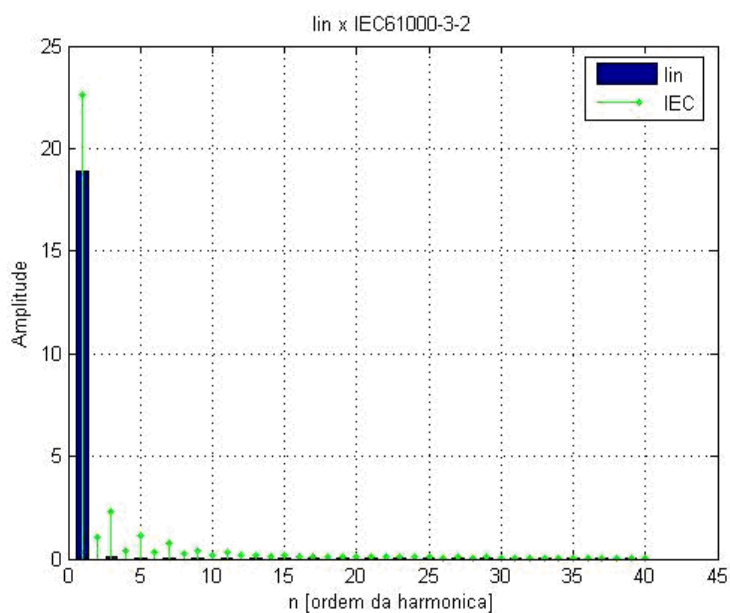


Figura 2-21: Espectro harmônico da corrente de entrada para tensão eficaz igual a 90 V.

Na Figura 2-22 é mostrada a corrente sobre o indutor do conversor boost PFC para tensão de entrada igual a 264 V. Devido ao elevado valor de *ripple*, o sistema opera em modo descontínuo durante mais da metade do ciclo da rede.

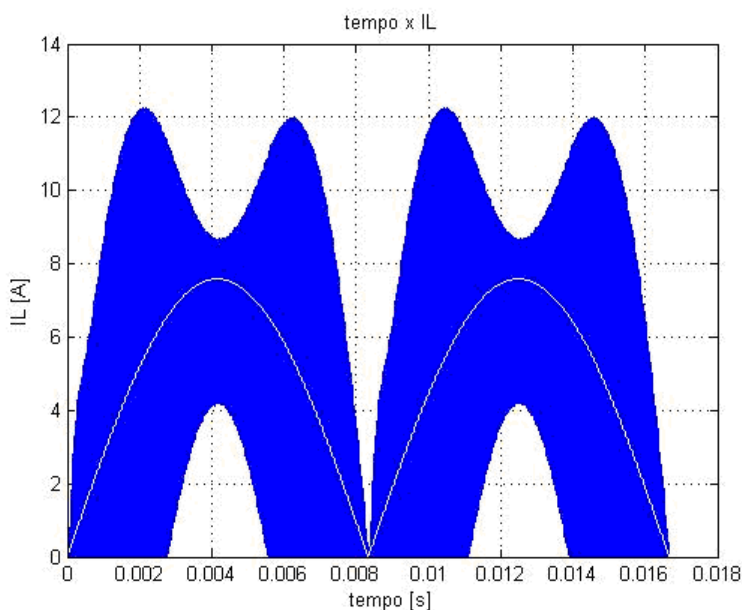


Figura 2-22: Corrente sobre o indutor para tensão eficaz de entrada igual a 264 V.

A Figura 2-23 mostra a corrente drenada da rede pelo conversor. Como essa corrente é medida antes da ponte retificadora, o segundo semi-ciclo aparece invertido.

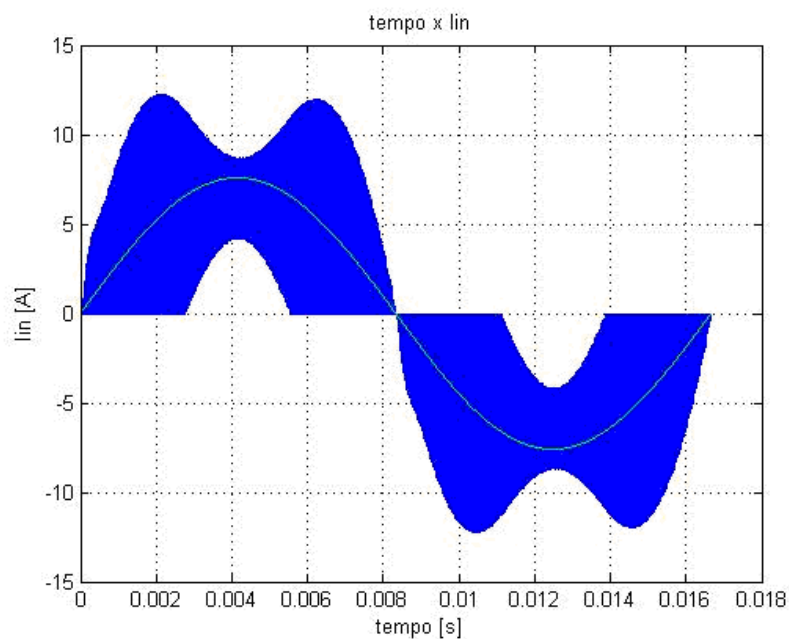


Figura 2-23: Corrente de entrada para tensão eficaz de entrada igual a 264 V.

Na Figura 2-24 é mostrado o espectro harmônico da corrente de entrada para as primeiras quarenta harmônicas, ou seja, aquelas de interesse da norma. Nela também foi plotada a norma IEC61000-3-2. Apesar dos elevados *ripple* e período de tempo que o conversor opera em modo descontínuo, a corrente drenada da rede está em conformidade com a norma, uma vez que nenhuma harmônica (de ordem inferior a 40^a) foi maior que os limites estabelecidos.

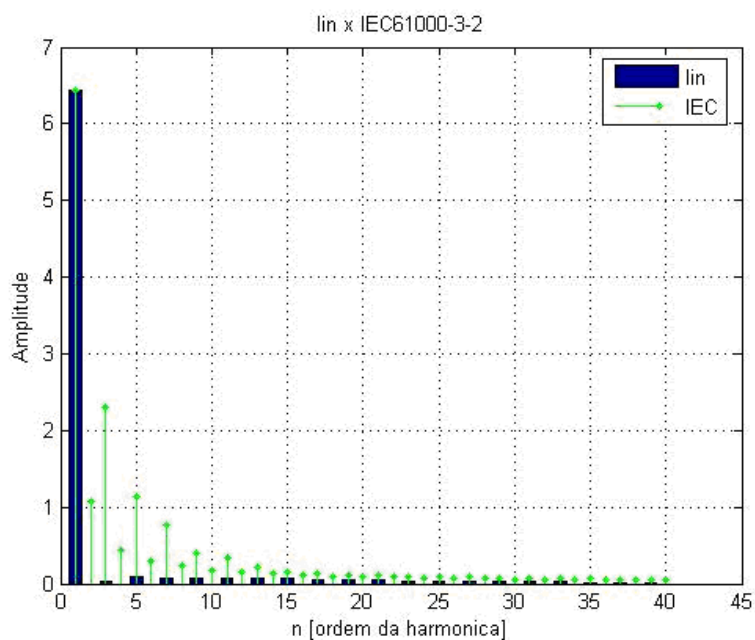


Figura 2-24: Espectro harmônico da corrente de entrada para tensão eficaz igual a 264 V.

2.6 Considerações Finais

Neste capítulo foram apresentados o projeto do controlador do conversor boost PFC, e a estrutura de simulação capaz de gerar a forma de onda da corrente sobre o indutor que serão utilizados durante todo este trabalho.

Assim, na primeira seção foi mostrada a modelagem por valores médios através do método da chave PWM para o conversor boost. Com base nesse modelo foram extraídas várias informações, tais como: funções de transferência relacionando corrente sobre o indutor com perturbação na razão cíclica e impedância de entrada e de saída. Nesta seção também foi mostrada a equivalência entre os modelos completo e simplificado para altas frequências.

Na segunda seção foi apresentada a análise de estabilidade da malha de corrente do conversor. Através dos diagramas de bode e de lugar das raízes plotados foi concluído que o sistema é estável para todas as razões cíclicas de interesse.

Já na terceira seção, foi projetado o compensador utilizado como controlador do conversor. Os ganhos proporcional e integral foram selecionados de acordo com a banda passante BW e o resíduo α da razão entre o primeiro pólo e o zero do sistema em malha fechada. Os parâmetros anteriores BW e α foram plotados em função da impedância normalizada do indutor boost configurando duas curvas. Com elas, torna-se possível o projeto do compensador sem a necessidade de modelar o conversor a cada alteração de ponto de operação, e sem a necessidade de “ajustes finos” posteriores nos ganhos do PI.

Na quarta seção foi apresentada a estrutura de simulação explicando a necessidade de cada procedimento para a geração da forma de onda. Nessa seção também foram mostrados alguns dos problemas que podem ocorrer devido à escolha inadequada dos ganhos do controlador, como a sua saturação, por exemplo. O fluxograma da estrutura de simulação pode ser vista na Figura 2-25.

Finalmente, na quinta seção foram apresentados os resultados obtidos para as formas de onda construídas com a estrutura de simulação desenvolvida. Nesta seção também foram mostrados os limites da norma IEC61000-3-2 que limita as emissões de harmônicos de baixa ordem e que o conversor projetado está em conformidade com a norma em questão.

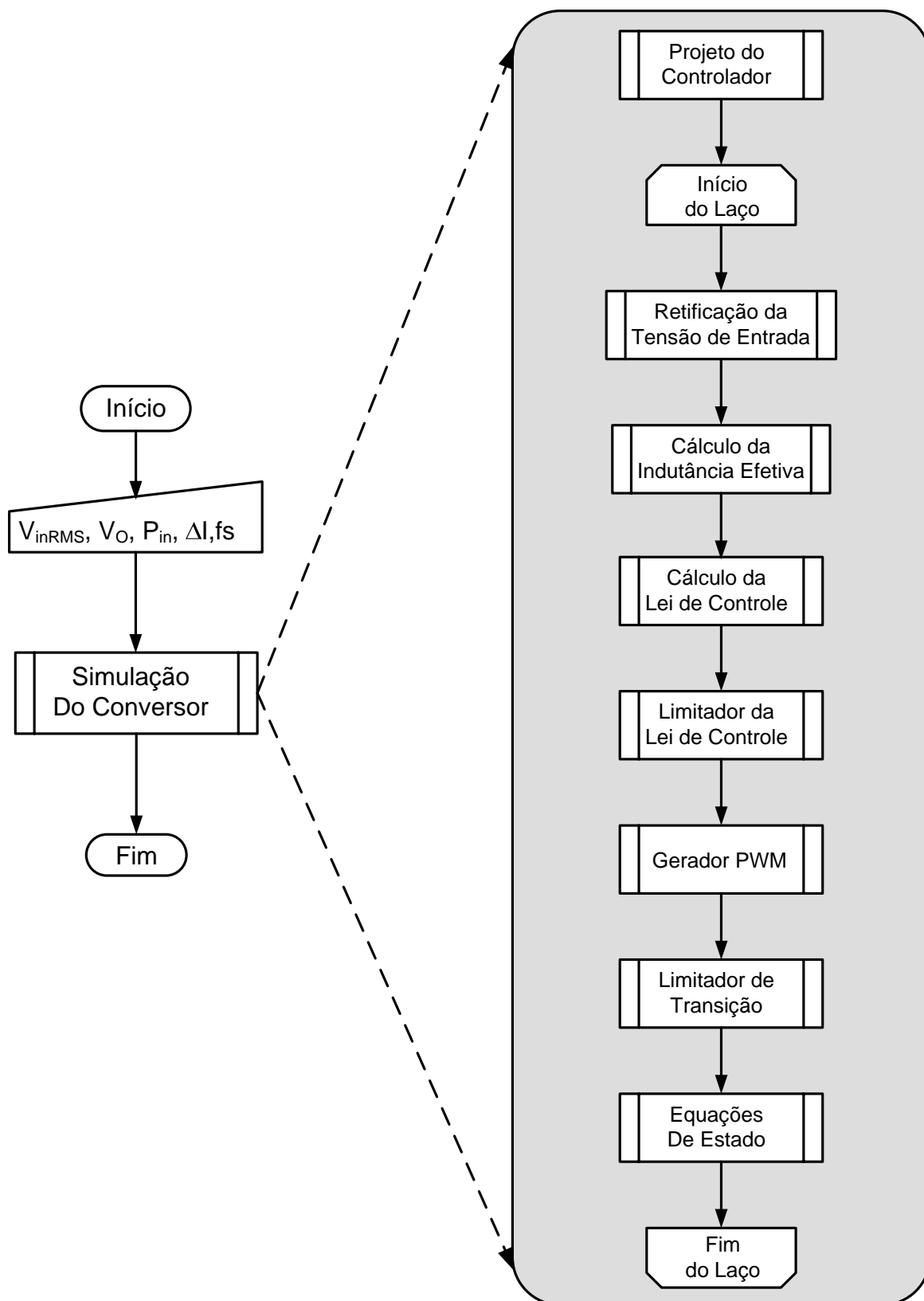


Figura 2-25: Fluxograma do programa utilizado para simulação.

Capítulo III

Projeto de Magnéticos

Os elementos magnéticos são, provavelmente, os componentes mais importantes de uma fonte chaveada. Eles podem ser determinantes no custo, volume e eficiência finais do produto. Desse modo, os indutores, transformadores e filtros devem ser projetados a fim de possibilitar uma boa performance da UPS.

Assim, nesse capítulo serão abordados os conceitos relativos ao projeto dos elementos magnéticos. Na primeira seção é apresentada a primeira etapa do projeto – a metodologia desenvolvida por McLyman para seleção dos núcleos. De posse do núcleo magnético a ser utilizado, passa-se, então, para a segunda etapa, a determinação da elevação de temperatura do núcleo, apresentada na segunda seção. Para efetuar essa análise, se faz necessário o cálculo das perdas no núcleo e nos condutores. A terceira seção mostrará os resultados de simulação obtidos.

3.1 Seleção do Núcleo

Através dessa seleção é escolhido o material, a geometria e as dimensões do componente a ser projetado.

3.1.1 Constante Geométrica K_g

A primeira restrição de projeto é a capacidade de regulação do núcleo expressa pela figura de mérito K_g apresentada por McLyman em [24].

$$Kg_{nucleo} = \frac{A_c^2 W_A}{(MLT)} \quad \text{Eq. 3.1}$$

$$Kg_{nucleo} \geq \frac{\rho L^2 I_{\max}^2}{B_{\max}^2 R K_u} 10^8 \quad \text{Eq. 3.2}$$

Em que:

- A_C Área da seção transversal do núcleo (em cm^2)
- W_A Área da janela (em cm^2)
- MLT Comprimento médio da espira (em cm)
- ρ Resistividade do Cobre, tipicamente $1,724 \cdot 10^{-4} \Omega\text{-cm}^2/\text{m}$
- L Indutância (em H)
- I_{\max} Corrente Máxima (em A)
- B_{\max} Densidade de Fluxo Máxima (em T)
- R Resistência do Enrolamento (em Ω)
- K_U Fator de Utilização da Janela, tipicamente 40%

A constante geométrica do núcleo (Eq. 3.1) descreve o “tamanho elétrico efetivo” do núcleo magnético, em aplicações nas quais as perdas no cobre e a densidade de fluxo máxima são especificadas [23].

A figura de mérito K_g é função da resistência total dos enrolamentos como pode ser visto na Eq. 3.2. Para que se tenha uma noção mais precisa das perdas nos enrolamentos, basta substituir a Eq. 3.3 na Eq. 3.2 resultando na Eq. 3.4.

$$P_{CU} = R I_{RMS}^2 \quad \text{Eq. 3.3}$$

$$Kg_{nucleo} \geq \frac{\rho L^2 I_{RMS}^2 I_{\max}^2}{B_{\max}^2 P_{Cu} K_u} 10^8 \quad \text{Eq. 3.4}$$

Através dessa substituição torna-se possível especificar o valor das perdas nos enrolamentos (esse assunto será retomado na seção 3.2).

A constante geométrica limita o volume mínimo do núcleo capaz de atender as especificações elétricas desejadas. Num conversor com entrada universal, a maior constante geométrica ocorrerá com tensão de entrada mínima, ou seja, 90 V, pois é sob essa tensão que ocorre a corrente máxima e a maior corrente RMS. Esta tensão caracteriza o pior caso (maior volume) do projeto do indutor boost.

3.1.2 Material e Geometria

Por geometria entende-se a forma do núcleo, que pode ser do tipo E ou toroidal, por exemplo. Já o material, como o próprio nome sugere, refere-se ao seu material constituinte (MPP, High Flux, Kool u, Iron Powder, ferrites), como mostrado na Figura 3-1.

O tipo de geometria escolhida acarreta principalmente em uma maior ou menor dificuldade no momento da bobinagem. Enquanto núcleos E podem ser bobinados vários ao mesmo tempo, os toróides necessitam de equipamento especializado num processo individual acarretando em um procedimento que consome bastante tempo. Outra vantagem da geometria E é a maior flexibilidade de ajuste a indutância calculada, uma vez que o ajuste fino pode ser feito pela variação do número de espiras ou do entreferro[21]. Porém, a presença do entreferro permite a emissão de interferência eletromagnética irradiada causada pelo fenômeno *fringing flux*.

Os materiais constituintes dos núcleos influem principalmente na densidade de fluxo máximo suportada pelo dispositivo. Os núcleos do tipo Molypermalloy (MPP) se caracterizam por apresentar as menores perdas no núcleo dentre os constituídos por ligas de pó de ferro [21]. A densidade de fluxo que leva o núcleo à região de saturação pode ser vista na Tabela 3-1.

Tabela 3-1: Densidade de fluxo máxima suportada por diferentes materiais.

MPP	High Flux	Kool u	Iron Powder	Ferrite
0,7 T	1,5 T	1,0 T	1,2-1,4 T	0,35 T

Já os núcleos do tipo High Flux apresentam custos até 25% menores que os MPP, mas com perdas no núcleo superiores. Todavia, devido ao seu ponto de saturação B_{sat} ser mais elevado, possui maior estabilidade da indutância quando operando com elevados níveis CC, ou elevados picos de corrente [22].

Os núcleos do tipo Kool u apresentam comportamento similar aos MPP com relação a variação da indutância devido ao nível CC, mas são caracterizados por perdas no núcleo mais elevadas. Por outro lado, devido à ausência de níquel em sua formação, apresenta uma redução do custo [22].

Se por um lado os núcleos do tipo iron powder (pó de ferro) apresentam as maiores perdas no núcleo, por outro apresentam menor custo. São uma boa solução quando o foco da aplicação é custo e não eficiência nem volume [22].

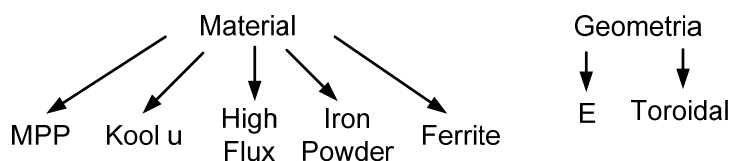


Figura 3-1: Materiais e geometrias possíveis para indutores.

Os núcleos de ferrite apresentam a menor densidade de fluxo de saturação B_{sat} , mas, são os que possuem os valores mais elevados para permeabilidade efetiva (100 a 2000 u_0) dentre os núcleos apresentados. Dessa forma, para operar com uma força magnetizante máxima H_{max} maior, pode-se inserir entreferro, o qual diminuirá a permeabilidade efetiva evitando que o núcleo entre na região de saturação. São os mais indicados para as altas frequências [22].

3.1.3 Cálculo da Indutância Inicial

Permeabilidades mais elevadas implicam na saturação do núcleo com menores níveis de corrente. Como as ferrites toroidais possuem permeabilidades iniciais muito altas (da ordem de $1000u_0$), elas possuem capacidade muito restrita de lidar com elevados níveis de corrente. Assim, para aplicações como o indutor do PFC, o uso de ferrites para essa faixa de potência, somente se torna viável, se a geometria escolhida for do tipo E e houver a presença de um entreferro volumoso afim de reduzir a permeabilidade efetiva.

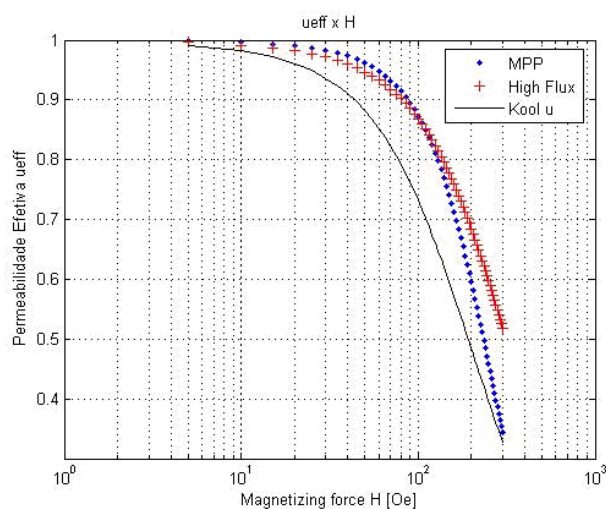


Figura 3-2: Comportamento de u_{eff} em função da força magnetizante H para u_i igual a $26 u_0$.

Contudo, devido à necessidade de um entreferro muito volumoso, a emissão eletromagnética irradiada é muito elevada, tornando pouco interessante o uso de ferrite como material para o núcleo do indutor do conversor para correção de fator de potência.

Assim, a permeabilidade efetiva μ_{eff} para os núcleos do tipo pó de ferro reduz gradualmente com o aumento da força magnetizante H até atingir 90% da permeabilidade inicial, como pode ser verificado através da Figura 3-2. Esse valor caracteriza o joelho da curva, sendo visível a redução mais acentuada da permeabilidade efetiva com aumento da força magnetizante.

Os demais núcleos são encontrados na geometria toroidal, e, portanto apresentam permeabilidades iniciais pré-definidas.

$$\overline{\Delta I} = V_{\text{inpk}} \left(\text{sen}(\theta) - \frac{V_{\text{inpk}}}{V_o} \text{sen}(\theta)^2 \right) \quad \text{Eq. 3.5}$$

$$\Delta I = \overline{\Delta I} \frac{1}{f_s L} \quad \text{Eq. 3.6}$$

O comportamento do *ripple* de corrente sobre o indutor é definido pela Eq. 3.5 e pela Eq. 3.6. Com a tensão de saída igual a 400 V, e para diferentes tensões de entrada, esse comportamento é mostrado na Figura 3-3.

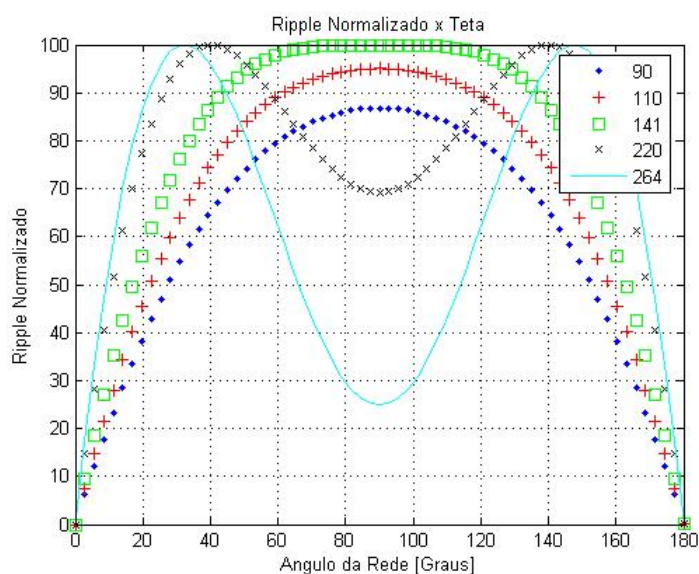


Figura 3-3: Comportamento do Ripple.

A Figura 3-3 mostra que o *ripple* máximo de corrente ocorre quando a tensão de entrada instantânea se iguala à metade da tensão no barramento CC. A amplitude do *ripple* máximo é função da impedância do indutor. Contudo, para ligas constituídas por pó de ferro, a indutância é variável, sendo função da permeabilidade efetiva μ_{eff} , Eq. 3.8. A μ_{eff} é função da força magnetizante H , e varia de acordo com o material constituinte de cada núcleo. Na

Eq. 3.7 pode ser vista a relação de H com o número de espiras, a corrente conduzida pelo indutor e o caminho magnético.

$$H = 0,4 \pi \frac{NI_L}{le} \quad \text{Eq. 3.7}$$

$$L = u_{eff} \left(\frac{A_c N^2}{le} \right) \quad \text{Eq. 3.8}$$

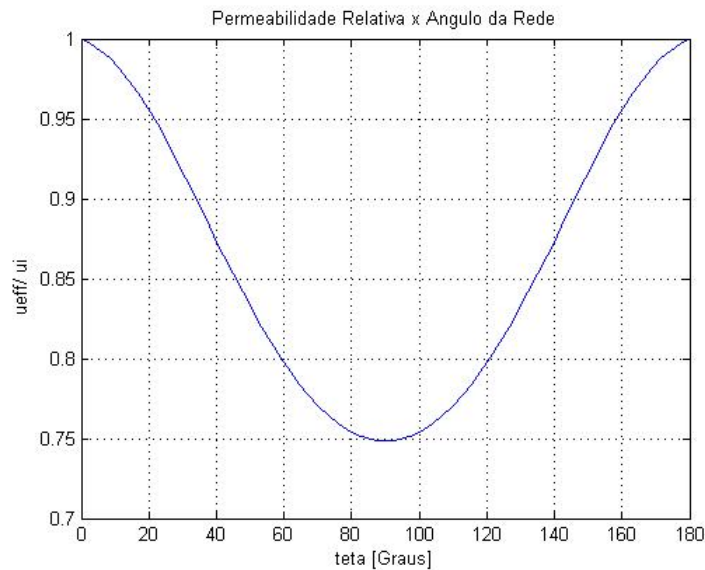


Figura 3-4: Comportamento da permeabilidade efetiva.

Então como fazer para obter o ponto de operação $[\Delta I @ fs]$ desejado, uma vez que a indutância real será menor que a calculada?

O ponto de operação é especificado para o ponto em que o *ripple* é máximo. É para esse ponto que se deve garantir a indutância calculada. Então a solução é projetar o indutor para uma indutância inicial maior que a calculada anteriormente através da Eq. 3.9.

$$L_0 = L_{eff} \frac{u_i}{u_{eff}} \quad \text{Eq. 3.9}$$

O comportamento da permeabilidade efetiva para um dado circuito pode ser visto na Figura 3-4. Observe que, quando a corrente é máxima ($\theta = 90^\circ$), a u_{eff} atinge seu valor mínimo.

Isso implica no aumento da indutância. Aumentando a indutância, a constante geométrica aumenta quadraticamente, o que implica no aumento do volume do núcleo. Como o joelho da curva de variação de permeabilidade pela força magnetizante se encontra em

90%, a u_{eff} varia bruscamente para pequenos aumentos nos valores de H implicando em grandes variações da indutância e por sua vez em grandes aumentos do volume do indutor.

Para reduzir essa variação da permeabilidade relativa, deve-se diminuir a força magnetizante máxima. Há duas maneiras de se fazer isso:

- a. Diminuir o número de espiras;
- b. Aumentar o caminho magnético.

Aumentar o caminho magnético significa escolher um núcleo com maior diâmetro. Mas, o que fazer quando nem o maior núcleo disponível no mercado atende às exigências do projeto? A solução é reduzir o número de espiras. Para reduzir o número de espiras mantendo a mesma indutância, deve-se aumentar a área efetiva do núcleo de acordo com a Eq. 3.10, ou seja, empilhar núcleos.

$$N = \sqrt{\frac{L l e 10^8}{0,4 \pi u_i A_c}} \quad \text{Eq. 3.10}$$

3.2 Elevação de Temperatura

Os núcleos são capazes de manter suas propriedades magnéticas até um determinado ponto denominado temperatura Curie. Esse ponto é característico de cada material e para as ligas formadas por pó de ferro possui o valor aproximado de 200°C.

Contudo, à medida que a temperatura é elevada, a permeabilidade efetiva também se eleva. De acordo com o catálogo fornecido pelo fabricante, a fim de garantir que a variação da indutância com a temperatura seja inferior a 1%, a temperatura máxima de operação do núcleo deve ser cerca de 85°C.

Como a temperatura ambiente média, dentro da caixa do equipamento, é aproximadamente 40°C, a elevação máxima de temperatura desejada é a da Eq. 3.11.

$$\begin{aligned} \Delta T &= T_{max} - T_{amb} \\ \Delta T &= 85 - 40 = 45^\circ C \end{aligned} \quad \text{Eq. 3.11}$$

De posse da elevação máxima de temperatura torna-se possível calcular as perdas máximas para cada núcleo com a Eq. 3.12 fornecida pelo fabricante.

$$P_{total} = 10^{\left(\frac{\log(\Delta T A_{surf}^{0,833})}{0,833} \right)} \quad \text{Eq. 3.12}$$

As perdas podem ser divididas em:

- a. Perdas no núcleo;
- b. Perdas nos enrolamentos.

Na fórmula, a perda total é dada pela soma das perdas nos enrolamentos e no núcleo do indutor. Como as perdas no núcleo são da ordem de miliwatts, as perdas totais podem ser aproximadas pelas perdas nos enrolamentos (P_{CU}) sendo utilizadas na Eq. 3.4 para cálculo da figura de mérito kg.

Estas perdas são responsáveis pela elevação de temperatura do indutor e serão discutidas a seguir.

3.2.1 Perdas no Núcleo

A literatura mostra duas abordagens distintas para estimativa das perdas no núcleo de elementos magnéticos. Na primeira, uma representação matemática do laço de histerese é usada para determinar a energia perdida no núcleo durante um ciclo de comutação. Esta abordagem apresenta algumas desvantagens, tais como:

- a. Esse método necessita construir o laço B-H, então será necessário um procedimento extra para calcular sua integral;
- b. Os parâmetros necessários para esse modelo não são fornecidos pelos fabricantes;
- c. A temperatura não é considerada por esse procedimento.

Já a segunda abordagem, completamente diferente da anterior, faz uso da relação empírica de Steinmetz, Eq. 3.13, para cálculo direto das perdas no núcleo sem necessitar descrever o laço de histerese. Como vantagem dessa abordagem, tem-se que os dados sobre perdas nos núcleos disponibilizados pelos fabricantes estão na forma da equação de Steinmetz. Entretanto, como desvantagem, esses dados se referem apenas à excitação senoidal.

$$P_{Core} = K f^{\alpha} B^{\beta} \quad \text{Eq. 3.13}$$

Mas, nos conversores PWM a excitação do indutor não é senoidal, e sim quadrada. Um estudo do comportamento dinâmico da histerese mostra que a origem física das perdas dinâmicas em materiais magnéticos está mais relacionada à velocidade média de remagnetização do que com a frequência de magnetização. Esta é a razão pela qual a equação de Steinmetz deve ser modificada.

Em [27] é realizada uma modificação na equação de forma a considerar a variação da razão cíclica no cálculo das perdas. Contudo, para utilizar esse método, há a necessidade de

extrair novos parâmetros K , α , β para excitação quadrada. Uma vez que esses parâmetros não são fornecidos pelo fabricante, devem-se extrair os fatores K , α e β para os núcleos de interesse, tornando pouco atrativo a metodologia de cálculo em questão.

Já em [30], o autor apresenta um método baseado no cálculo da frequência senoidal equivalente para corrente magnetizante utilizada em conversores PWM, ou seja, corrente triangular. Ele se baseia na variação da densidade de fluxo com o tempo e o cálculo da frequência equivalente permite a utilização dos parâmetros fornecidos pelo fabricante, como mostrado através da Eq. 3.14 e Eq. 3.15.

$$f_{\text{sin eq}} = \frac{2}{\pi^2} \sum_{k=2}^K \left(\frac{B_k - B_{k-1}}{B_{\text{max}} - B_{\text{min}}} \right)^2 \frac{1}{t_k - t_{k-1}} \quad \text{Eq. 3.14}$$

$$P_{\text{core}} = \frac{1}{T} K f_{\text{sin eq}}^{\alpha-1} B^\beta \quad \text{Eq. 3.15}$$

Como a corrente sobre o indutor boost possui razão cíclica variável, a frequência senoidal equivalente deve ser calculada para cada período de comutação. Com isso se torna possível calcular a potência dissipada por período de comutação, e posteriormente, a potência média dissipada por período da rede.

3.2.2 Perdas nos Enrolamentos

As perdas nos enrolamentos são caracterizadas por perdas joule, mostradas pela Eq. 3.16, que relaciona o valor eficaz da corrente conduzida pelo indutor com a resistência dos condutores.

$$P_{\text{wind}} = R I_{\text{RMS}}^2 \quad \text{Eq. 3.16}$$

Todavia, a corrente do indutor boost não é senoidal. Ela pode ser decomposta em uma senóide retificada com o dobro da frequência da rede e uma onda triangular com razão cíclica variável na frequência de comutação. Isto significa que o espectro harmônico dessa forma de onda possui amplitudes diferentes de zero em frequências elevadas, fazendo com que a corrente eficaz possa ser escrita da seguinte forma:

$$I_{\text{RMS}} = \sqrt{I_1^2 + \sum_{n=2}^{\infty} \frac{I_n^2}{2}} \quad \text{Eq. 3.17}$$

Substituindo a Eq. 3.17 na Eq. 3.16 obtêm-se:

$$P_{wind} = R \left(\sqrt{I_{CC}^2 + \sum_{n=2}^{\infty} \frac{I_n^2}{2}} \right)^2$$

$$P_{wind} = R_{CC} I_{CC}^2 + \sum_{n=2}^{\infty} \frac{R_n I_n^2}{2}$$

$$P_{wind} = P_{CC} + P_{CA}$$

Eq. 3.18

A Eq. 3.18 mostra que as perdas nos condutores são formadas pelo somatório das perdas ocasionadas pelo nível CC e pelas diversas componentes que compõem o espectro harmônico da corrente conduzida pelo indutor. A resistência calculada originalmente recebe o nome de resistência CC. Já nas frequências elevadas, a resistência dos condutores é maior que a resistência original CC sendo chamada de resistência CA. devido a dois efeitos principais:

- a. Efeito pelicular (*skin*);
- b. Efeito de Proximidade.

O efeito pelicular é a tendência das harmônicas da corrente de frequência mais elevada em fluir pela superfície dos condutores. Desse modo, a densidade de corrente não se distribui uniformemente pela seção transversal. À medida que a frequência aumenta, a densidade de corrente diminui no interior do condutor. Isto é mostrado na Figura 3-5.

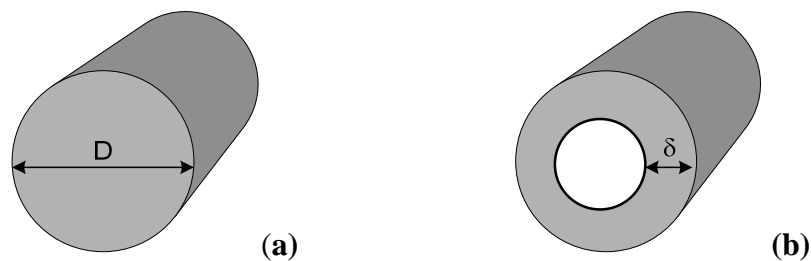


Figura 3-5: Condutor conduzindo corrente CC (a) e corrente CA em alta frequência (b).

Já o efeito de proximidade é o aumento da resistência causado pela corrente induzida na superfície adjacente de uma camada interna, que tende a se opor ao fluxo gerado pela corrente em uma camada externa, como mostrado na Figura 3-6. Se os condutores estão muito próximos, então a corrente induzida será igual e com sentido oposto a corrente i . Assim, a corrente $-i$ flui na superfície mais externa da camada 1. Como as duas camadas estão conectadas, a corrente resultante deve ser a mesma. Para que a camada 1 conduza a corrente resultante i , a corrente $2i$ deve fluir pela sua superfície interna tornando as perdas condutivas nessa camada maiores que na camada mais externa.

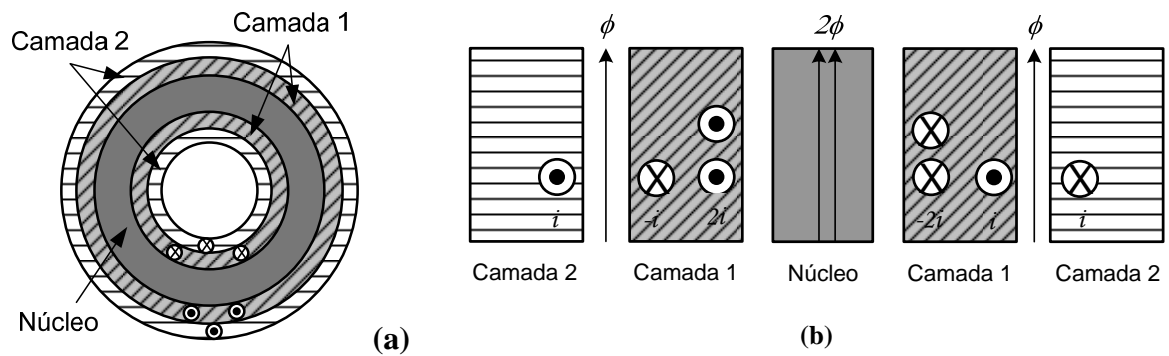


Figura 3-6: Efeito de proximidade em camadas adjacentes. Em a é mostrado a vista de topo do núcleo toroidal e duas camadas de condutores. Em b é mostrada a vista de topo detalhada.

Assim, em [35] foram analisadas as influências dos efeitos acima descritos. Dowell introduziu um fator de correção chamado profundidade de penetração δ para o cálculo da resistência CA em função da resistência CC, como pode ser visto na Eq. 3.19.

$$\delta = \sqrt{\frac{\rho}{\pi \mu_0 f}} \quad \text{Eq. 3.19}$$

Todavia, a abordagem adotada por Dowell, sendo unidimensional e para coordenadas retangulares, é restrita a condutores em forma de lâminas, tendo campo magnético paralelo à superfície do condutor, e estando sujeita à seguinte restrição:

- a. Há a introdução de erro na substituição de condutores com seção transversal circular por seção quadrada. Quando operando com corrente contínua, as resistências são iguais, mas em altas frequências, a aproximação da seção circular pela seção quadrada se torna imprecisa;

Em [31] são propostas soluções para corrigir os problemas acima citados através de uma análise matemática mais aprofundada. Ferreira utilizou as funções de Bessel para solucionar o problema descrito por Dowell.

Contudo, esses dois métodos apresentam uma imprecisão significativa (60-150%) para frequências bastante elevadas. Dessa forma, Sullivan propôs uma solução baseada na aproximação por curvas de resultados obtidos através de simulações por elementos finitos [33]. Através deste método, a imprecisão do cálculo da resistência CA dos condutores cai para cerca de 4%. Em contrapartida, esse método apresenta complexidade e tempo de computação muito maiores que os métodos anteriores.

Como para a faixa de frequências de interesse o erro do método de Dowell é inferior a 10%, pela sua grande simplicidade e por necessitar de um tempo de computação muitas vezes

inferior ao dos outros métodos, no decorrer deste trabalho, o cálculo das perdas nos enrolamentos será realizado como em [23].

A Eq. 3.20 mostra uma aproximação linear adotada para estimar o aumento da resistência CA proporcionada pelo efeito pelicular.

$$R_{CA} = R_{CC} \frac{D_{CU}}{\delta} \quad \text{Eq. 3.20}$$

Já a Eq. 3.21 mostra o aumento da resistência CA ocasionado pelo efeito de proximidade entre camadas adjacentes dos enrolamentos de um indutor.

$$R_{CA_{tot}} = R_{CA} \frac{M}{3} (2M^2 + 1) \quad \text{Eq. 3.21}$$

3.3 Volume do Núcleo Magnético

De posse dos critérios de projeto, torna-se possível projetar o indutor boost para cada ponto de operação. A Tabela 3-2 apresenta os parâmetros de entrada da simulação. A frequência de comutação foi variada de 15 kHz a 150 kHz, abrangendo toda a faixa de frequências geralmente adotadas em projetos tradicionais. Já o *ripple* pico a pico de corrente foi variado desde valores que representam menos de 10 % da corrente com entrada baixa a mais de 100% da corrente sobre o indutor. O projeto do indutor boost foi verificado apenas pra tensão de entrada mínima, uma vez que este representa a situação que exigirá maior volume do indutor. Como já mencionado anteriormente, foi selecionada a potência de 1200W por representar a maior fatia do mercado mundial de UPS.

Tabela 3-2: Parâmetros de Simulação.

Frequência de Comutação	$f_s = 15 - 150 \text{ kHz}$
<i>Ripple</i> de Corrente Máximo	$\Delta I_{pk-pk} = 1,5 - 20 \text{ A}$
Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{inRMS} = 90 \text{ V}$
Potência de Entrada	$P_{in} = 1200 \text{ W}$
Material do Núcleo	MPP
Geometria do Núcleo	Toroidal
Permeabilidade Inicial	$\mu_i = 26 \mu_0$

A Figura 3-7 mostra o comportamento do volume em função dos pontos de operação para as especificações apresentadas na Tabela 3-2. Com o aumento da frequência de

comutação e do *ripple* de corrente sobre o indutor, o seu volume diminui significativamente. Em cinza é mostrada a região de projeto na qual, mesmo após o empilhamento de cinco núcleos de diâmetro máximo, não foi possível atingir a indutância necessária para garantir que o conversor operasse no ponto $[\Delta I@f_s]$ especificado. Para os pontos investigados, o volume mínimo foi atingido sob condições de *ripple* e frequência máximos ($[20A@150kHz]$).

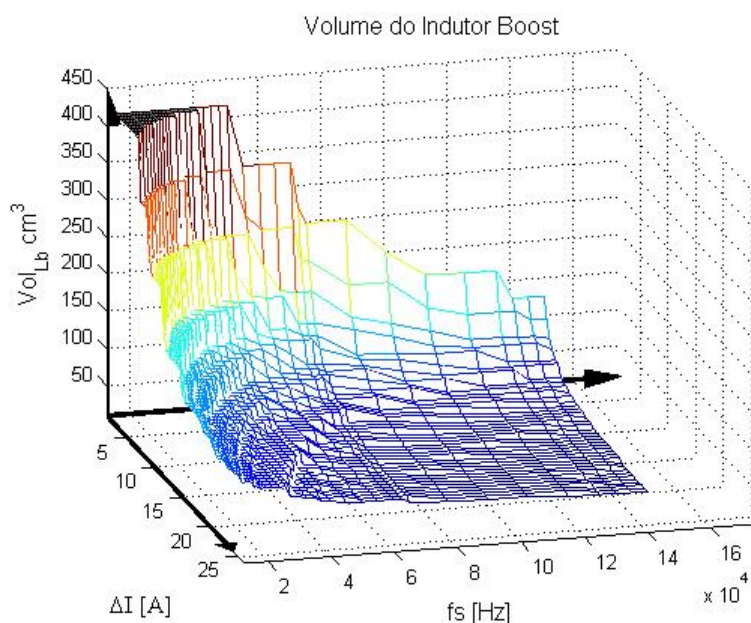


Figura 3-7: Comportamento do volume do indutor boost para núcleos constituídos por MPP.

A Figura 3-8 apresenta as perdas nos enrolamentos do indutor boost com a variação do ponto de operação. As perdas CC são caracterizadas pela potência dissipada nos enrolamentos devido ao nível médio da corrente conduzida pelo indutor. Portanto espera-se que seu comportamento seja independente da frequência e do *ripple*. Contudo, a restrição de projeto, mostrada na Eq. 3.12, especifica a elevação máxima da temperatura como função da potência dissipada e da superfície total do núcleo, ou seja, quanto menor o núcleo, menor deverão ser suas perdas para que a elevação máxima de temperatura seja respeitada. Isso significa que o projeto não está otimizado para redução de perdas, pois para os núcleos selecionados de maior volume é possível aumentar o diâmetro dos condutores com a finalidade de reduzir a potência por eles dissipada.

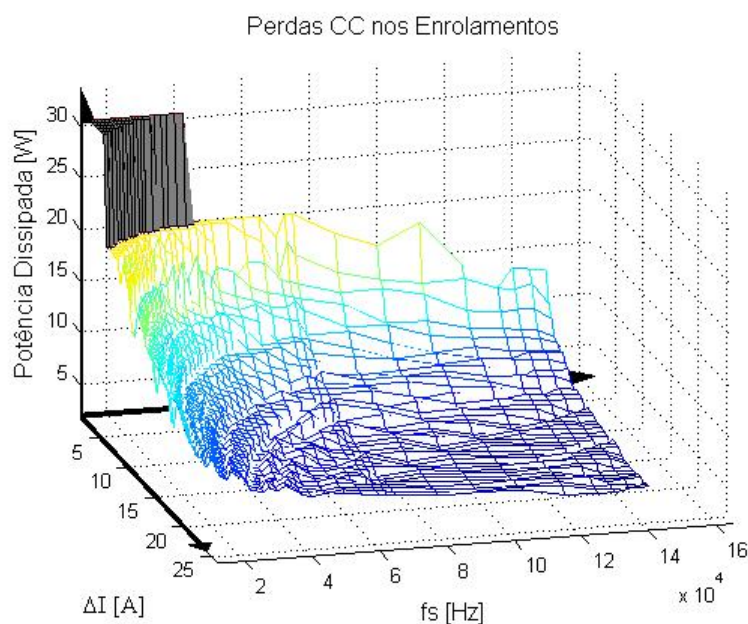


Figura 3-8: Perdas CC nos condutores do indutor boost para núcleos constituídos por MPP.

A Figura 3-9 apresenta a potência CA dissipada nos enrolamentos do indutor. As perdas CA são causadas pelas componentes senoidais que constituem a corrente conduzida pelo indutor com frequência superior a zero. Assim, as perdas causadas pela componente em 120 Hz são consideradas CA, bem como as componentes na frequência de comutação, por exemplo. Novamente é perceptível que o comportamento das perdas é similar ao do volume do indutor. Como explicado anteriormente, isso ocorre pela restrição imposta pela Eq. 3.12.

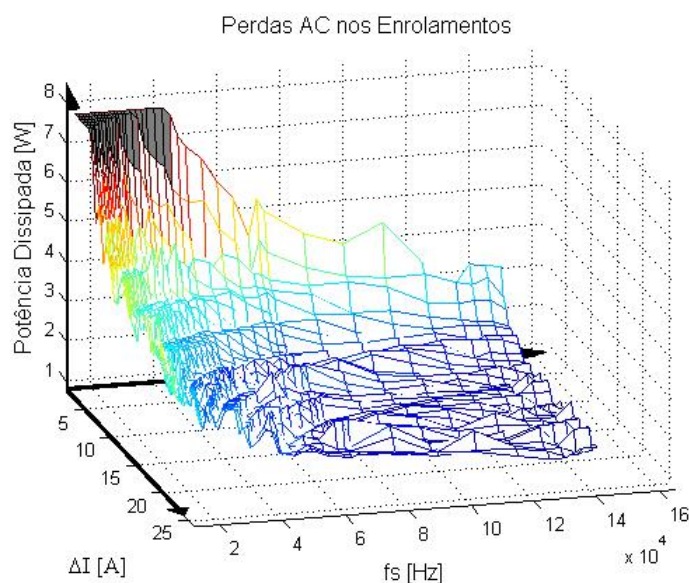


Figura 3-9: Perdas CA nos condutores do indutor boost para núcleos constituídos por MPP.

Com base na Figura 3-8 e na Figura 3-9 pode-se inferir que a potência dissipada pelo indutor é inversamente proporcional a variação da frequência e do *ripple* de corrente. Isto

significa que para elevadas frequências e *ripples* de corrente, os condutores deverão ser formados por um número tão elevado de fios em paralelo e com diâmetro tão largo que não haverá área disponível na janela para alocá-los.

3.4 Considerações Finais

Neste capítulo foram apresentados a análise e o projeto de núcleos magnéticos necessários para o desenvolvimento deste trabalho.

Assim, na primeira seção foi apresentada a metodologia desenvolvida por McLyman para seleção dos núcleos magnéticos baseando-se numa figura de mérito para o volume. Nesta seção também foram apresentadas as características dos principais materiais e geometrias constituintes de núcleos magnéticos. Além disso, foi mostrado que o ângulo da rede em que ocorre o maior *ripple* de corrente corresponde ao instante em que a tensão de entrada atinge a metade da tensão de saída. E, devido à redução da permeabilidade efetiva com o aumento da força magnetizante, a indutância deve ter seu valor inicial aumentado a fim de garantir que o *ripple* máximo estará dentro dos limites estabelecidos pelo ponto de operação.

Especificado o núcleo, a elevação de temperatura foi calculada na segunda seção. A variação máxima de temperatura foi estipulada de modo a garantir que a indutância não varie dentro desse intervalo de temperatura (45°C). Para tanto, primeiramente foram calculadas as perdas nos condutores e no núcleo. As perdas nos condutores foram subdivididas em CC e CA de acordo com a característica da componente harmônica da corrente analisada. Também foi mostrado que devido a dois efeitos principais (pelicular e proximidade), a resistência dos condutores aumenta com a frequência, tornando obrigatório o uso de fios em paralelo.

Finalmente na terceira seção, são apresentados os resultados de simulação mostrando o comportamento do volume e das perdas para o material mollypermalloy. O volume do indutor é inversamente proporcional à frequência e ao *ripple* de corrente, apresentando ponto de mínimo em $[\Delta I_{pk-pk} = 20A @ f_s = 150 \text{ kHz}]$. E, devido ao critério de projeto que fixa a elevação de temperatura como função da superfície do núcleo e da potência por ele dissipada, as perdas apresentaram o mesmo comportamento do volume, ou seja, redução com o aumento da frequência e do *ripple*.

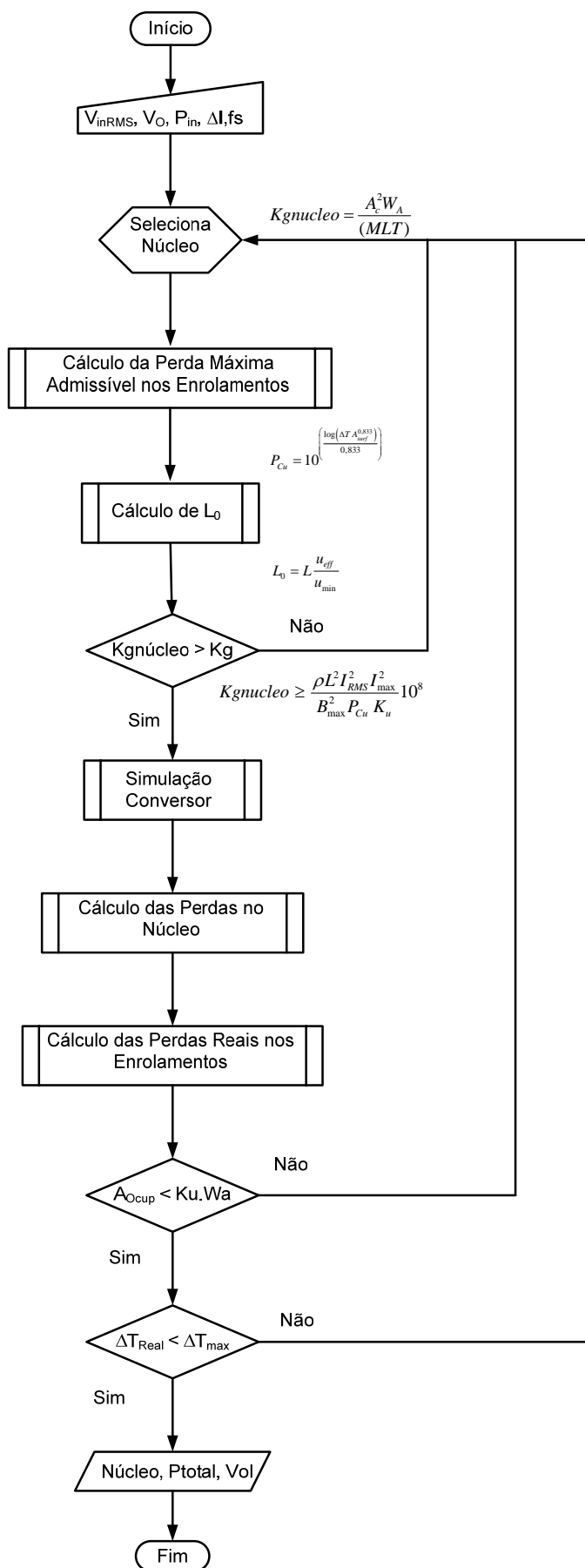


Figura 3-10: Fluxograma do projeto do indutor para o conversor boost PFC.

Capítulo IV

Projeto do Filtro de EMI

Com a intenção de minimizar o volume dos elementos magnéticos, a frequência de comutação dos conversores tem sido gradativamente elevada. Entretanto, a elevação dessas frequências acarreta em harmônicas de ordem mais elevada, responsáveis pela emissão de ruído eletromagnético. Como esse ruído é indesejado, há normas que o limitam tornando praticamente obrigatório o uso de filtros contra interferência eletromagnética.

Assim, nesse capítulo é analisado o projeto do filtro de EMI. Na primeira seção são discutidos os elementos responsáveis pela interferência eletromagnética no conversor. Na segunda é apresentada a norma na qual a aplicação se enquadra. A terceira apresenta o procedimento de medição de quase-pico. A quarta seção analisa o projeto do filtro. Na quinta seção é mostrado o comportamento do volume do filtro em função dos pontos de operação. Finalmente, a sexta seção traz as conclusões alcançadas ao longo deste capítulo.

4.1 Introdução

A interferência eletromagnética (EMI) pode ser dividida quanto ao meio de propagação em irradiada, quando o meio de propagação for o ar, e conduzida, quando o meio for constituído pelos cabos e demais condutores do equipamento. Assim, a EMI conduzida pode ser subdividida em modo comum e modo diferencial. O modo comum (V_{CM}) se refere à interferência medida entre cada condutor e o terra, enquanto que o modo diferencial (V_{DM}) se

refere à interferência medida entre os dois condutores[38]-[39], como pode ser visto na Figura 4-1.

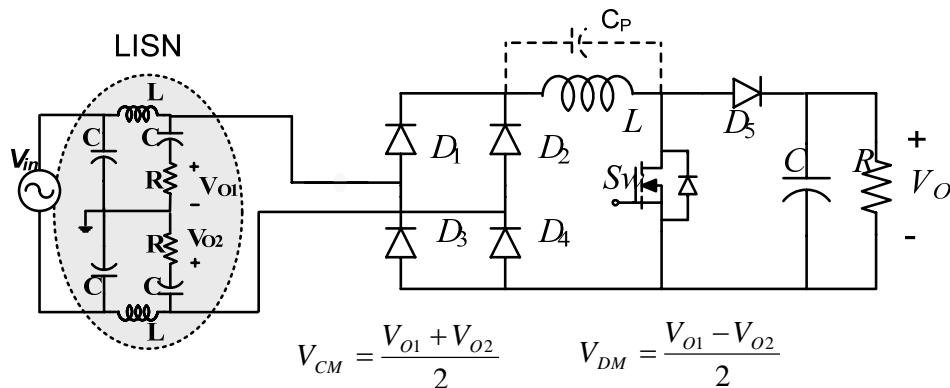


Figura 4-1: Separação da EMI de Modo Comum e Diferencial .

O V_{CM} está relacionado com os elementos parasitas do circuito, sendo que o principal elemento é o capacitor parasita entre o dissipador e o terra. Como o valor dessa capacitância é da ordem de picofarads, a influência do V_{CM} ocorre em frequências elevadas, ordem de MegaHertz, demandando filtros com pequeno volume para entrar em conformidade com as normas vigentes. Já o V_{DM} está relacionado com a amplitude do *ripple* da corrente de entrada e com a capacitância parasita presente no indutor boost. Como o valor dessa capacitância, para indutores bem construídos, também é da ordem de picofarads, o impacto desse elemento parasita se dá nas altas frequências. Por outro lado, o *ripple* da corrente de entrada se apresenta em frequências múltiplas da frequência de comutação necessitando de filtros com volume expressivo[42].

Dessa forma, a análise de volume considerará apenas a interferência eletromagnética conduzida de modo diferencial, uma vez que o impacto dos demais modos e meios de propagação não se mostra expressivo para a análise em questão.

4.2 Norma Adotada

Para que o filtro de interferência eletromagnética possa ser projetado, primeiramente deve-se determinar em que norma a aplicação se enquadra. A norma adotada foi a IEC CISPR22 (Comitê Internacional Especialista em Perturbações Radioelétricas) cujo foco são os equipamentos identificados como tecnologia da informação, ou seja, equipamentos utilizados em transações comerciais, planejamento e desenvolvimento, tais como, microcomputadores, e servidores por exemplo. Os limites da norma IEC CISPR22 podem ser vistos na Figura 4-2. Percebe-se também que a norma faz a distinção entre classes de

equipamento. A classe A se aplica a equipamentos industriais de uso mais restrito, com distância de proteção de 30 m, enquanto que a classe B é aplicável a equipamentos industriais com distância de proteção de 10 m, bem como aos equipamentos de uso doméstico. Assim, a aplicação em questão deve estar em conformidade com a IEC CISPR22 classe B.

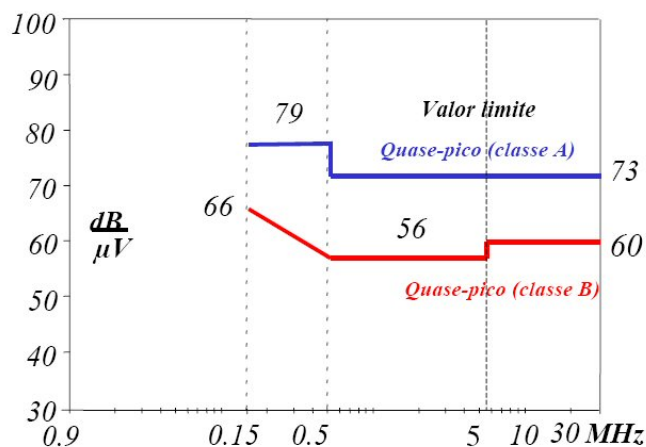


Figura 4-2: Norma CISPR22.

4.3 Atenuação Necessária para Conformidade

Identificada a norma com a qual a aplicação deve estar em conformidade, deve-se calcular o ruído eletromagnético conduzido gerado pelo conversor de entrada. A determinação desse ruído é realizada efetuando-se as seguintes operações sobre a corrente de entrada [40] e [41] :

- FFT;
- Seleção da Janela;
- LISN e IFFT;
- Demodulação;
- Detecção de Quase-pico;
- Cálculo da Atenuação A na frequência f_A .

Então as próximas seções descrevem as etapas acima.

4.3.1 FFT

Através da transformada rápida de Fourier (FFT) obtém-se o espectro harmônico da corrente de entrada do conversor. Com essa ferramenta torna-se possível visualizar o

comportamento da corrente de entrada no domínio da frequência, e com isso determinar quais serão as frequências de interesse a serem atenuadas.

4.3.2 Seleção da Janela

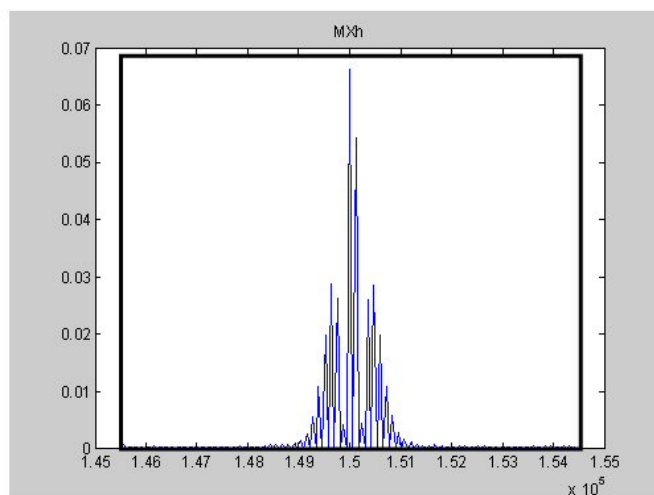


Figura 4-3: Espectro harmônico selecionado pela janela de 9 kHz.

Para a faixa de frequências adotada na norma IEC CISPR22, 150 kHz a 30 MHz, a norma IEC CISPR16-1 adota uma janela de 9 kHz para o cálculo do valor de quasi-pico. Para o projeto do filtro de EMI deve-se localizar o centro dessa janela na primeira frequência múltipla da frequência de comutação do conversor acima de 150 kHz. O cálculo nas demais componentes do espectro não se faz necessário, uma vez que o comportamento da redução das harmônicas é superior a 20 dB/dec (decaimento da norma). Dessa forma, o valor de quase-pico obtido será máximo. A janela selecionada pode ser vista na Figura 4-3. Na janela do exemplo da figura, a frequência de comutação do conversor é 30 kHz. Por esse motivo a janela é centrada em 150 kHz.

4.3.3 LISN e IFFT

A principal função da rede artificial LISN (*line impedance stabilization network*) é selecionar apenas a componente acima de 150 kHz do sinal, ou seja, ela opera como um filtro passa-altas dando ganho unitário nas frequências de interesse. A LISN adotada pode ser vista na Figura 4-1, sendo um dos modelos sugeridos pela norma IEC CISPR16-1.

Após ter passado pela LISN, o sinal é reconstruído no tempo através da transformada inversa de Fourier (IFFT), sendo agora chamado de tensão interferente (U_{int}) e pode ser visto na Figura 4-4.

4.3.4 Demodulação

Na primeira etapa da demodulação é extraída a envoltória da tensão obtida através da reconstituição no tempo das componentes de alta frequência da corrente de entrada do conversor. Essa envoltória passa, então, por um divisor resistivo fornecendo a tensão demodulada U_D , mostrada na Figura 4-4.

4.3.5 Detecção de Quase-pico

O detector de quase-pico avalia sinais de acordo com sua taxa de repetição, sendo uma forma de medir o fator de perturbação destes sinais [40]. Ele é formado por um circuito acumulador com constante de tempo de descarga de 160 ms, de acordo com a norma IEC CISPR16-1, fornecendo a tensão U_W mostrada na Figura 4-4.

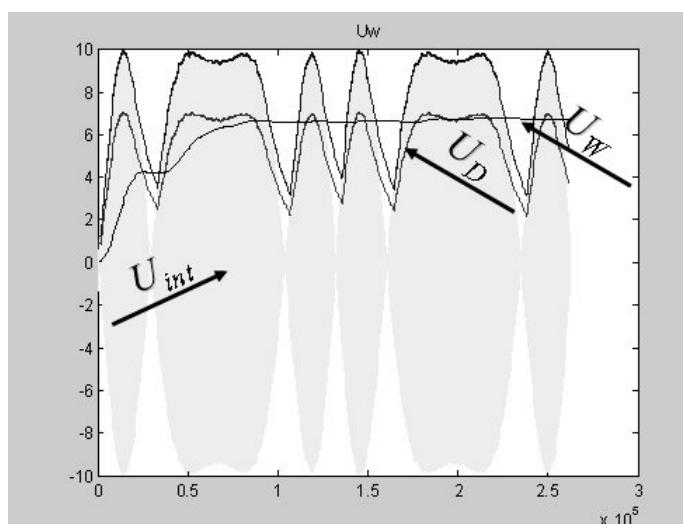


Figura 4-4: Sinal após filtragem da LISN (U_{int}), demodulação (U_D) e detecção de quase-pico.

4.3.6 Cálculo da Atenuação $A @ f_A$

A atenuação A (*insertion loss*) que o filtro deverá causar no ruído eletromagnético conduzido pode ser calculada subtraindo-se a tensão U_W obtida pelo detector de quase-pico do limite estabelecido pela norma na frequência de interesse f_A , como pode ser visto na Figura 4-5.

$$U_{wdBuV} = 20 \log(U_W \cdot 10^6) \quad \text{Eq. 4.1}$$

Lembrando que a unidade do valor obtido U_w é Volts e a unidade da norma é dBuV, deve ser procedido um ajuste de unidades conforme.

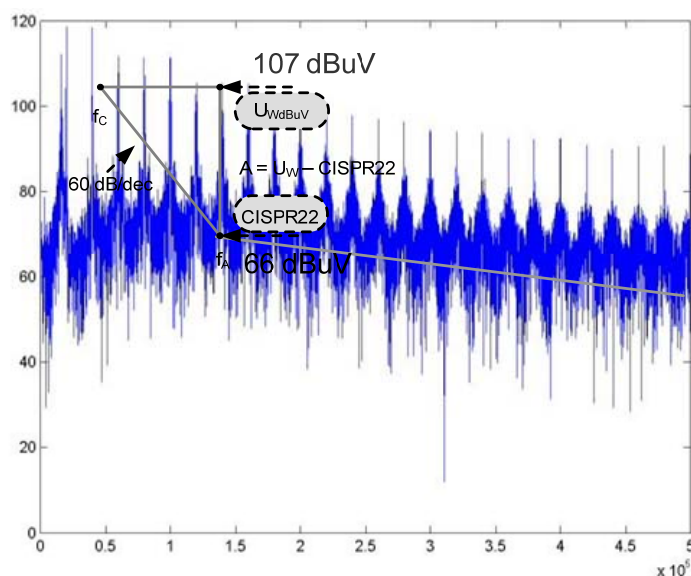


Figura 4-5: Determinação da atenuação (insertion loss) para conformidade com a norma IEC CISPR22.

4.4 Projeto Físico do Filtro de EMI

De posse da atenuação necessária para que o conversor entre em conformidade com a norma torna-se possível especificar os componentes integrantes do filtro. O projeto é realizado de acordo com os procedimentos a seguir:

- a. Seleção da capacitância máxima;
- b. Seleção da topologia do filtro;
- c. Cálculo da indutância L do filtro;
- d. Projeto físico dos indutores do filtro.

4.4.1 Seleção da Capacitância Máxima

De modo geral, a razão entre atenuação e volume para capacitores é maior do que para indutores, ou seja, visando reduzir o volume do filtro de entrada deve-se escolher a capacitância máxima. Porém, a inserção de um capacitor no caminho do fluxo de potência causa uma defasagem entre a tensão e a corrente drenada da rede, implicando na redução do fator de defasagem de entrada ($IDF - input displacement factor$) do conversor[44].

A relação entre IDF e a capacitância máxima permitida para o filtro de entrada pode ser vista na equação Eq. 4.2.

$$C_{Max} = \frac{I_m}{\omega V_m} \tan(\cos^{-1} IDF) \quad \text{Eq. 4.2}$$

Em que ω é a frequência da rede em rad/s, I_m é a corrente e V_m é a tensão, ambas drenadas da rede e em valores RMS.

Para que o filtro de entrada não cause defasagem entre a tensão e a corrente drenadas da rede pelo conversor, a capacitância máxima deve ser nula. Como isso não é viável, deve-se estabelecer uma defasagem máxima permitida.

Pode-se perceber pela Figura 4-6 que o valor da capacitância máxima cai drasticamente quando IDF ultrapassa 0,99 ou quando a tensão de entrada é elevada. Para a aplicação de interesse desse trabalho (com potência de saída igual a 1kW), foi adotada como capacitância máxima o valor de 5,3uF, uma vez que este é o maior valor com IDF elevado (superior a 0,99) para tensão de entrada universal.

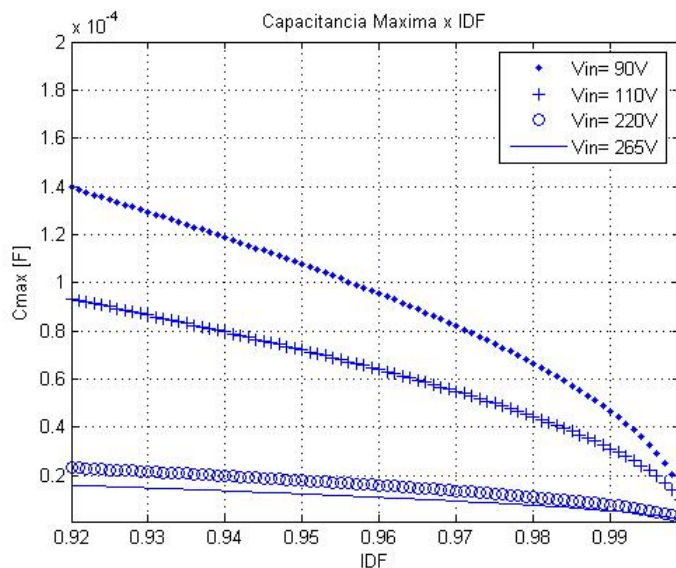


Figura 4-6: Capacitância máxima em função de IDF para potência de saída igual a 1kW.

4.4.2 Seleção da Topologia do Filtro

Uma vez que a capacitância máxima foi definida, torna-se possível calcular a atenuação mínima necessária para se aumentar a ordem do filtro, ou seja, utilizar um indutor além do capacitor. Segundo a norma IEC CISPR17, a atenuação proporcionada pelo filtro deve ser testada para três pares distintos de configuração de impedâncias da fonte e da carga (Z_{source}/Z_{Load}). Esses pares são $0,1\Omega/100\Omega$, $50\Omega/50\Omega$ e $100\Omega/0,1\Omega$ [45].

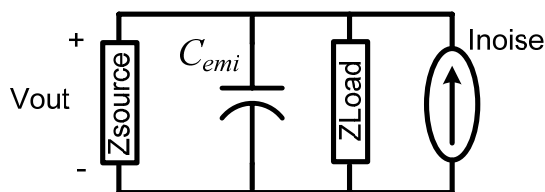


Figura 4-7: Filtro de 1ª ordem.

Na figura acima, Z_{source} representa a impedância da rede (LISN) conectada ao capacitor do filtro de 1ª ordem e à impedância Z_{load} (impedância do conversor).

$$H(s) = \frac{V_{out}}{Inoise} \quad \text{Eq. 4.3}$$

A função de transferência que representa o filtro é dada pela razão entre a tensão sobre a impedância Z_{source} e o ruído gerado pela corrente ($Inoise$), Eq. 4.3.

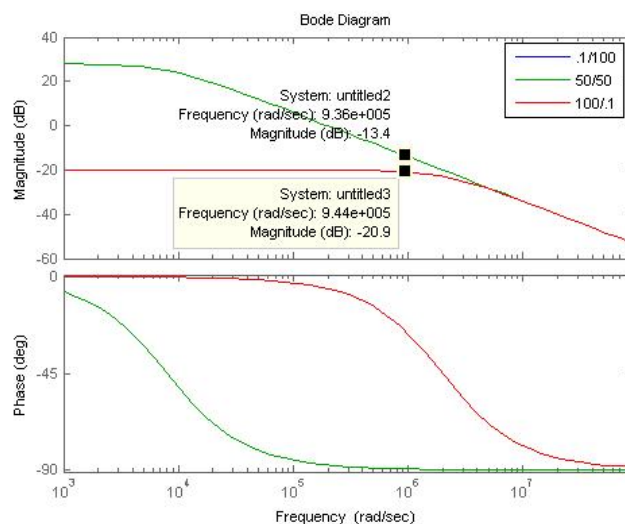


Figura 4-8: Comportamento do Filtro de 1ª ordem.

O comportamento do filtro de 1ª ordem composto pelo capacitor máximo definido acima é mostrado na figura Figura 4-8. Com base nesse comportamento é possível verificar que para a capacitância máxima adotada, somente se faz necessária a elevação da ordem do filtro quando a atenuação exigida supera 13dBuV (com $Z_{load}/Z_{source} = 50/50$) ou 20,9dBuV (para 0,1/100 ou 100/0,1).

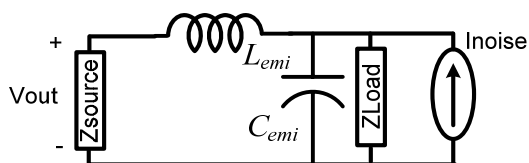


Figura 4-9: Filtro LC.

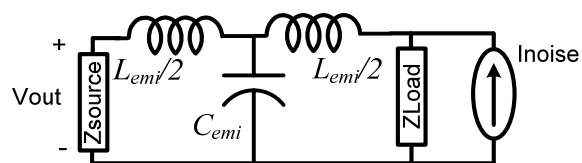


Figura 4-10: Filtro T.

O comportamento no domínio da frequência dessa e das demais topologias adotadas (LC – Figura 4-9, T – Figura 4-10 e π – Figura 4-13) é bem conhecido, portanto não há a necessidade de mostrá-los nesse trabalho. Todavia, qual dessas topologias fornece a atenuação desejada com o menor volume? Para solucionar essa questão, são plotados os gráficos a seguir, que mostram a indutância desejada em função da atenuação, para a capacitância máxima definida anteriormente, na frequência fA igual a 150kHz para as três configurações de impedância exigidas pela norma.

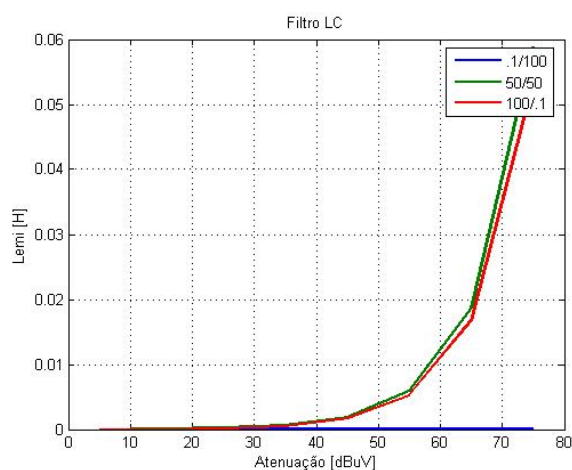


Figura 4-11: Indutância x Atenuação – Filtro LC.

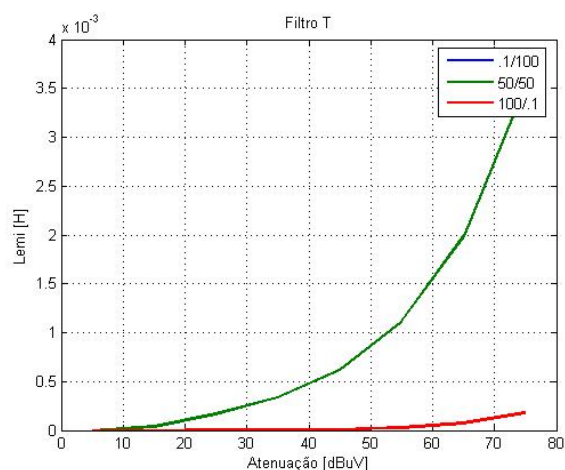


Figura 4-12: Indutância x Atenuação – Filtro T.

A Figura 4-11 mostra o comportamento da indutância com relação à atenuação para o caso de um filtro LC de 2ª ordem. Percebe-se que a configuração de impedâncias que exigiu a maior indutância foi o par 50/50, com L_{EMI} igual a 60mH quando a atenuação atingiu 80dBuV. Analisando a Figura 4-12, percebe-se que aumentando para 3ª ordem o filtro utilizado, apesar de necessitar de dois indutores, houve uma redução sensível da indutância total, passando agora para L_{EMI} igual 4mH com o par 50/50 e atenuação 80dBuV.

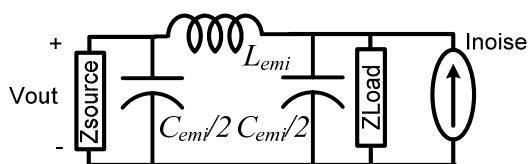


Figura 4-13: Filtro π .

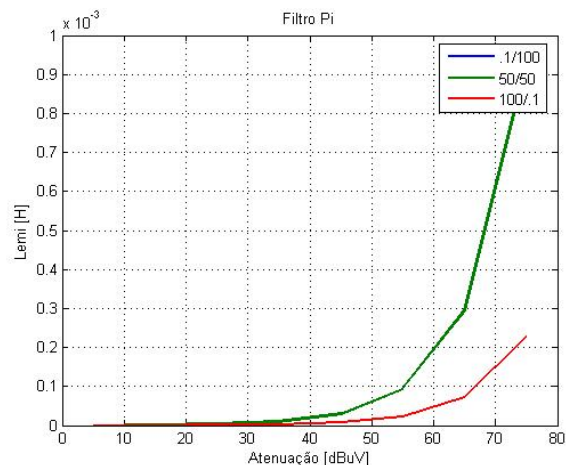


Figura 4-14: Indutância x Atenuação – Filtro π .

Já a Figura 4-14 apresenta o comportamento da indutância com relação à atenuação para o caso de um filtro π de 3ª ordem. O seu desempenho é superior ao dos filtros anteriores. Esse filtro necessitou de uma indutância L_{EMI} igual a 1mH para atenuar 80dBuV, cerca de quatro vezes inferior ao filtro T.

Portanto, de acordo com as topologias analisadas, só há dois candidatos para essa seleção: filtro capacitivo de 1ª ordem (quando a atenuação necessária for menor que a fornecida pela capacitância máxima na frequência de interesse), ou filtro π de 3ª ordem.

Obviamente há uma infinidade de outras topologias e associações de filtros em cascata que poderiam ter sido analisadas, mas o foco desse trabalho não é estabelecer uma comparação entre filtros de EMI, e sim desenvolver uma metodologia de projeto para o conversor PFC como um todo. Dessa forma a análise foi restrita às topologias mencionadas.

4.4.3 Cálculo da Indutância L do Filtro

Cada filtro possui uma função de transferência $H(\omega)$ conforme a Eq. 4.3. A indutância L_{EMI} é encontrada através da solução da Eq. 4.4.

$$|H(2\pi fA)| = A \quad \text{Eq. 4.4}$$

Devido a complexidade da solução dessa equação, foi utilizado o *toolbox* de matemática simbólica do software MATLAB© para a sua resolução, possibilitando a obtenção do valor da indutância L_{EMI} .

O valor dessa indutância varia com a atenuação necessária para que o ruído eletromagnético emitido entre em conformidade com a norma, ou seja, ele varia com a atenuação A que o filtro deve fornecer na frequência fA . Essa atenuação varia com a tensão de entrada, como mostrado na Figura 4-15.

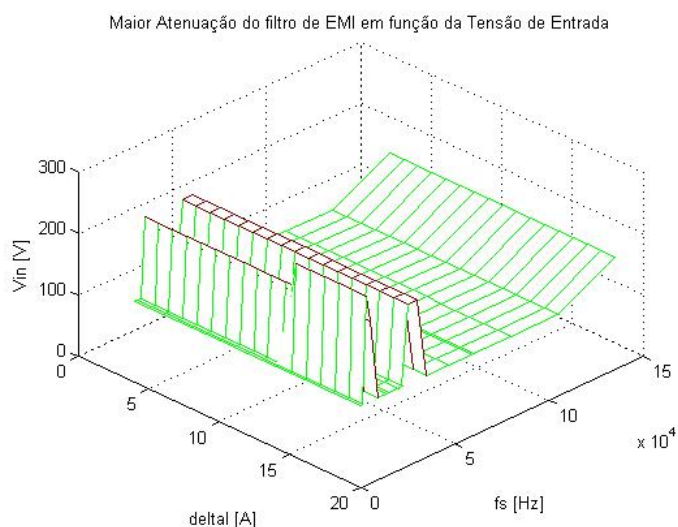


Figura 4-15: Tensão de Entrada que exige a maior atenuação por parte do Filtro de EMI.

4.4.4 Projeto Físico dos Indutores do Filtro

Geralmente, os filtros de EMI exigem núcleos macios (*soft cores*), tais como *Molypermalloy* (MPP) e *High Flux*. Núcleos do tipo *Iron Powder* também são utilizados, mas costumam apresentar sobreaquecimento em frequências em torno de 400Hz. Estes núcleos são conhecidos como macios por serem levados à saturação de forma lenta [43].

O projeto físico do indutor presente no filtro de EMI é feito de modo similar ao do indutor boost. A principal diferença está na corrente que atravessa o indutor, já que a corrente do indutor boost é CC e a do filtro CA.

O indutor para o modo diferencial pode ser construído a partir da dispersão do indutor de modo comum. Para frequências inferiores a 150 kHz, os pontos que minimizam volume do filtro de EMI são os mesmos tanto para o filtro de modo comum quanto para o filtro de modo diferencial, sendo que o modo comum é independente da variação do *ripple*.

Para estimar a dispersão do indutor construído para o filtro de modo comum, o fabricante informa uma equação com erro da ordem de 50% do valor estimado. Assim, devido à dimensão do erro, a mesma equação pode significar um sobre ou um subdimensionamento do filtro de modo diferencial. Na prática, os filtros são ajustados através do método de tentativa e erro até o projeto entrar em conformidade com a norma. Mas, com a intenção de formalizar uma metodologia de projeto, o uso da tentativa e erro não é atrativo.

Assim, o filtro de modo diferencial é projetado neste trabalho desconsiderando a contribuição dada pela dispersão do filtro de modo comum.

A indutância que proporciona a atenuação necessária foi calculada como mostrado no item anterior. Mas, o projeto físico do filtro é realizado com corrente máxima e considerando a indutância L_{EMI} mais elevada. Isto se deve ao fato da corrente máxima ocorrer sob tensão de entrada mínima, e é essa situação que causa a maior elevação de temperatura. Contudo, há casos em que o aumento da tensão de entrada exige aumento da indutância do filtro para que o conversor entre em conformidade com a norma, aumentando a indutância L_{EMI} , e conseqüentemente, o volume do indutor de filtro.

4.5 Análise do Volume do Filtro de EMI

De posse dos critérios de projeto, torna-se possível projetar o indutor do filtro de EMI para cada ponto de operação. A Tabela 4-1 apresenta os parâmetros de entrada da simulação. Os parâmetros adotados são os mesmos utilizados para o projeto do indutor boost.

Frequência de Comutação	$f_s = 15 - 150 \text{ kHz}$
<i>Ripple</i> de Corrente Máximo	$\Delta I_{pk-pk} = 1,5 - 20 \text{ A}$
Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{inRMS} = 90 \text{ V}$
Potência de Entrada	$P_{in} = 1200 \text{ W}$
Elevação Máxima de Temperatura	$\Delta T_{MAX} = 45^\circ\text{C}$
Núcleo Analisado	MPP
Permeabilidade inicial	$\mu_i = 26\mu\text{H}$
Geometria Analisada	Toroidal

A Figura 4-16 mostra o comportamento da indutância necessária para que o conversor entre em conformidade com a norma IEC CISPR22. Seu valor apresenta variação não linear com a frequência.

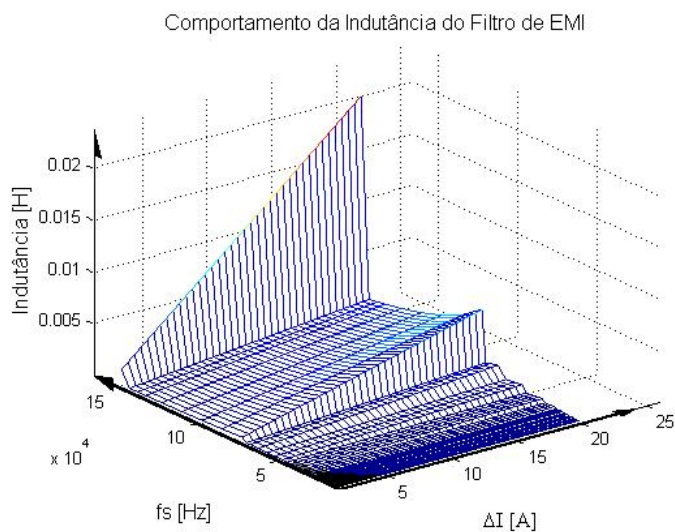


Figura 4-16: Comportamento da indutância do filtro de EMI para o filtro π .

Isto é explicado a partir da análise da norma. Ela limita as emissões acima de 150 kHz, portanto, apenas as harmônicas da corrente de entrada com frequência superior a esse limite devem ser atenuadas. Então nas frequências submúltiplas de 150 kHz ocorrem picos de indutância, pois a ordem da harmônica de corrente a ser limitada se reduz, aumentando a amplitude da atenuação exigida pela norma. Por outro lado, a indutância é diretamente proporcional ao *ripple* de corrente, pois é ele o responsável pelo aumento do ruído gerado.

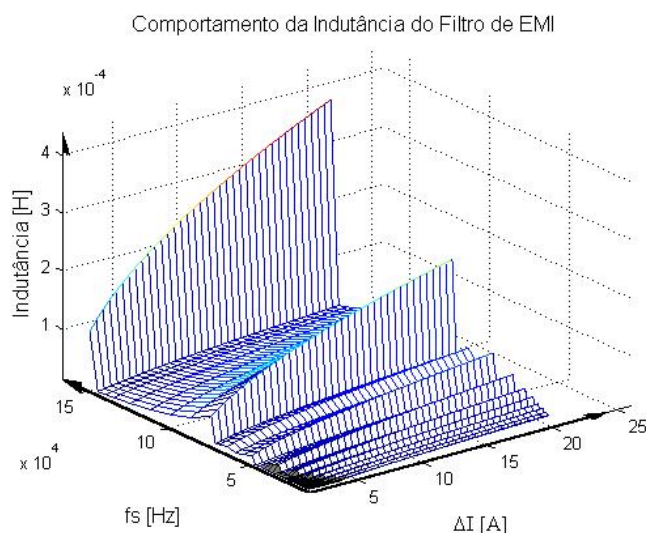


Figura 4-17: Comportamento da indutância do filtro de EMI para conexão de dois filtros π em cascata.

A Figura 4-18 apresenta o comportamento do volume do filtro π contra interferência eletromagnética conduzida. Os picos de indutância se refletem em picos de volume nas frequências submúltiplas de 150 kHz. Para indutâncias superiores a aproximadamente 1mH,

mesmo empilhando cinco núcleos com o maior diâmetro disponibilizado pelo fabricante, não é possível atender às exigências da norma. Assim, para minimizar o volume do filtro de EMI, o ponto de operação escolhido deve possuir os menores valores permitidos para *ripple* e frequência, e, além disso, a frequência selecionada não deve ser submúltipla de 150 kHz.

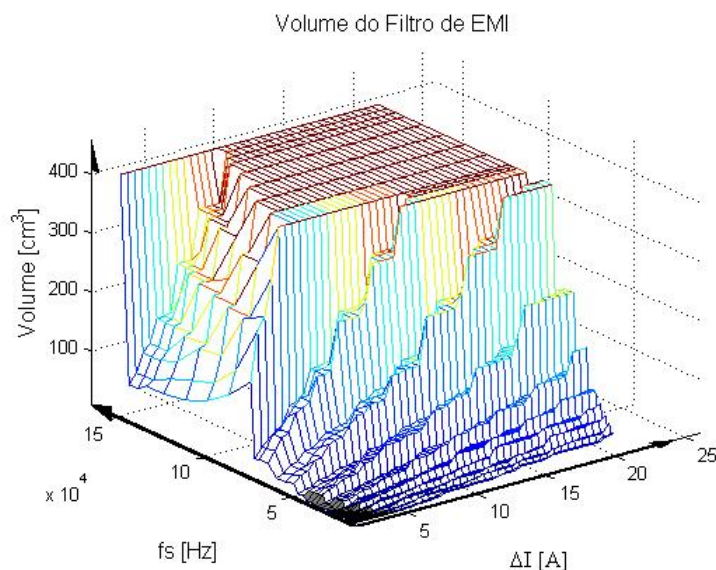


Figura 4-18: Comportamento do volume do filtro de EMI.

Como o volume obtido para a topologia anterior saturou para uma larga gama de pontos de operação, foi aumentada a ordem do filtro a fim de reduzir seu volume. A Figura 4-19 apresenta o comportamento do volume para o filtro de 5ª ordem. Com o aumento da ordem do filtro o volume foi reduzido de forma a não saturar nos pontos de operação simulados.

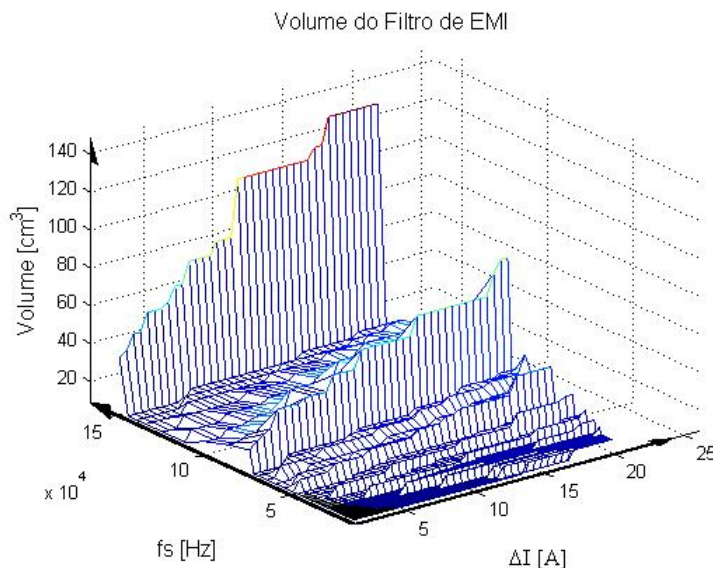


Figura 4-19: Comportamento do volume do filtro de EMI para conexão de dois filtros π em cascata.

4.6 Considerações Finais

Este capítulo apresentou a análise do projeto do filtro contra interferência eletromagnética. O volume do filtro de EMI conduzida apresenta um comportamento não linear, sendo que com a elevação da frequência, também ocorre o aumento do volume. Contudo, devido ao comportamento das harmônicas de corrente de ordem elevada, ocorrem picos de volume nas frequências múltiplas da frequência de comutação.

A amplitude do ruído gerado varia apenas com o *ripple* de corrente, pois é ele o responsável pelo aumento da amplitude das harmônicas. O aumento da frequência de comutação influi na ordem da harmônica a entrar em conformidade com a norma, uma vez que a IEC CISPR22 limita apenas as emissões com frequência superior a 150 kHz. Por exemplo, o ruído gerado para o ponto de operação [$\Delta I @ f_s$] igual a [5 A @ 30 kHz] é o mesmo para [5 A @ 75kHz]. O aumento do volume se deve a ordem da harmônica da frequência de comutação que deve ser atenuada. Para o primeiro caso (30 kHz), a 5ª harmônica da frequência de comutação deve ser atenuada, enquanto que para o segundo (75kHz), a 2ª harmônica.

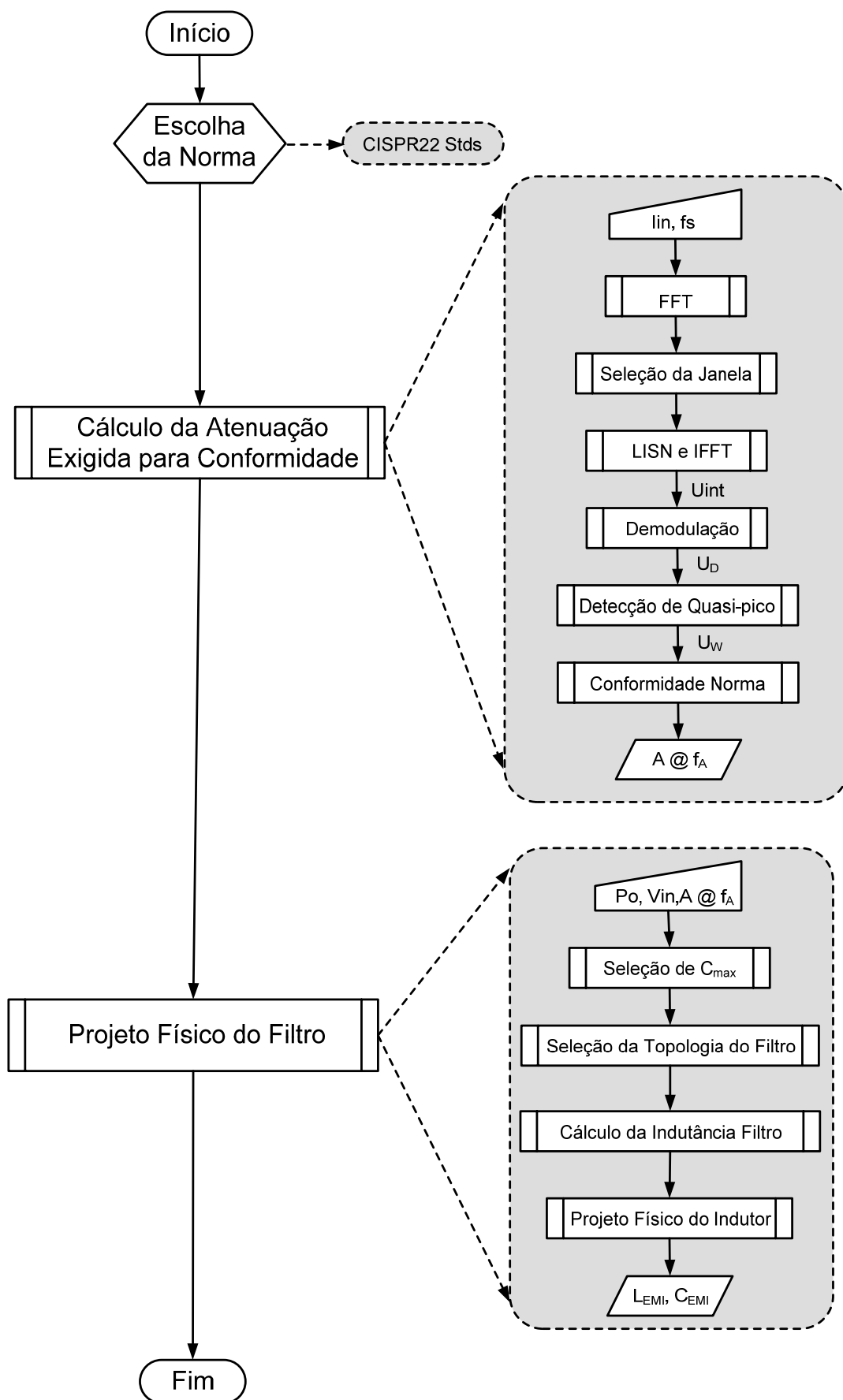


Figura 4-20: Fluxograma mostrando as etapas necessárias para o projeto do filtro de EMI.

Capítulo V

Projeto dos Dissipadores

Neste capítulo é apresentada a análise da potência dissipada nos dispositivos semicondutores, bem como o projeto do dissipador que garante a operação dos interruptores dentro dos limites de temperatura estabelecidos pelos fabricantes.

Assim, na primeira seção são analisadas as perdas de condução, mostrando as principais relações para cada dispositivo. Na segunda seção são analisadas as perdas ocorridas durante as transições de entrada e saída de condução, ressaltando as diferenças de comutação entre cada dispositivo, tais como recuperação reversa do diodo e corrente de cauda do IGBT. Estimadas as perdas nos semicondutores, o cálculo da resistência térmica necessária para o projeto dos dissipadores é apresentado na terceira seção.

5.1 Cálculo das Perdas de Condução

Nessa seção serão apresentadas as curvas necessárias para posterior cálculo das perdas de condução em diferentes dispositivos semicondutores, tais como diodos rápidos, Schottky, MOSFETs e IGBTs. Dentre essas curvas destacam-se as que demonstram a queda de tensão em função da temperatura e da corrente direta em diodos e IGBTs, e aquelas que mostram o comportamento da resistência de condução em dispositivos como MOSFET, por exemplo.

5.1.1 Diodo

Grande parte da potência dissipada pelo diodo ocorre durante o período de condução, ou seja, quando ele está diretamente polarizado. Obviamente, em frequências de comutação elevadas, uma parcela significativa das perdas totais se deverá a recuperação reversa do diodo.

As perdas de condução se devem ao produto entre a queda de tensão direta e a corrente que flui pelo diodo, como mostrado na Eq. 5.1. A tensão direta V_F é proporcional à temperatura e a corrente conduzida pelo componente, enquanto o cálculo da corrente média \bar{I}_F é realizado de acordo com a Eq. 5.2.

$$\bar{P}_{Don} = \frac{1}{n} \sum_0^n \bar{I}_F \bar{V}_F \quad \text{Eq. 5.1}$$

$$\bar{I}_F = \frac{1}{(1-D)T_s} \int_{DT_s}^{(1-D)T_s} i_F(t) dt \quad \text{Eq. 5.2}$$

Em que n é o número de períodos de comutação existente em um semi-ciclo da rede.

Para o diodo 15ETH06 fornecido pela IR (*International Rectifier*), a curva V_F versus I_F tem o comportamento mostrado na Figura 5-1. É perceptível o aumento da tensão V_F com o aumento da corrente I_F . Dispositivos formados por portadores minoritários possuem coeficiente térmico negativo para variação da resistência de condução, uma vez que quanto maior a temperatura, menores são as perdas de condução.

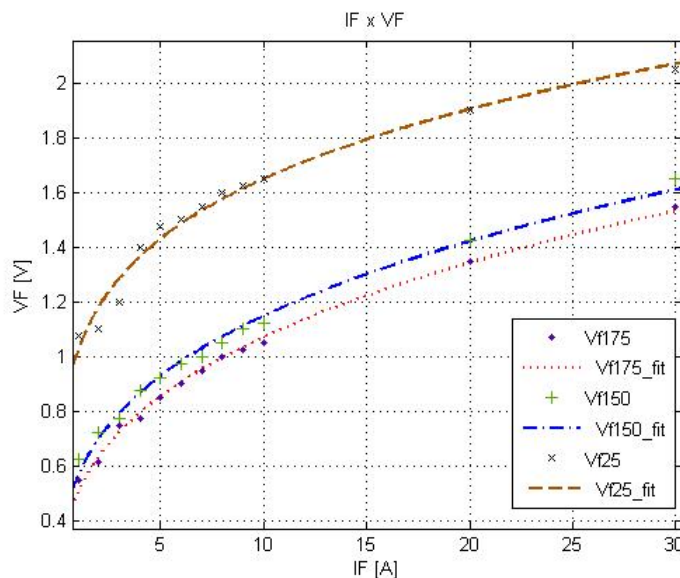


Figura 5-1: Corrente direta I_F x Tensão direta V_F para o semiconductor 15ETH06.

Analisando a Figura 5-1, percebe-se que a diferença entre a queda de tensão direta em duas temperaturas distintas é aproximadamente a mesma para qualquer nível de corrente

conduzido pelo dispositivo. E, além disso, a variação de V_F com a temperatura para mesmo nível de corrente é linear. Com isso, a queda de tensão direta V_F em função da temperatura da junção e do nível de corrente conduzido pode ser encontrada de acordo com a Eq. 5.3, Eq. 5.4 e Eq. 5.5.

$$V_F(I_F, T_J) \Big|_{T_J=175} = V_{F175} \quad \text{Eq. 5.3}$$

$$V_{F175} = 0,5064 I_F^{0,3257}$$

$$V_F(I_F, T_J) \Big|_{T_J=25} = V_{F25} \quad \text{Eq. 5.4}$$

$$V_{F25} = 1,024 I_F^{0,2072}$$

$$V_F(I_F, T_J) = \frac{(V_{F175} T_J - V_{F175} 25 + V_{F25} 175 - V_{F25} T_J)}{150} \quad \text{Eq. 5.5}$$

5.1.2 Diodos Schottky SiC

A adição da liga Silicon-Carbide aos diodos Schottky permite operações sob elevadas tensões reversas, uma vez que o campo de ruptura (*breakdown*) é aproximadamente oito vezes superior ao campo de ruptura dos Schottky constituídos exclusivamente por silício.

O comportamento da queda de tensão direta como função da temperatura e da corrente conduzida pelo dispositivo pode ser vista na Figura 5-2. Como nos diodos constituídos apenas por silício, nos SiC, com o aumento da corrente, também há elevação da queda de tensão. Contudo, para baixos níveis de corrente, V_F é maior quando o dispositivo opera a 25°C, enquanto que para níveis elevados, o maior V_F ocorre a 150°C.

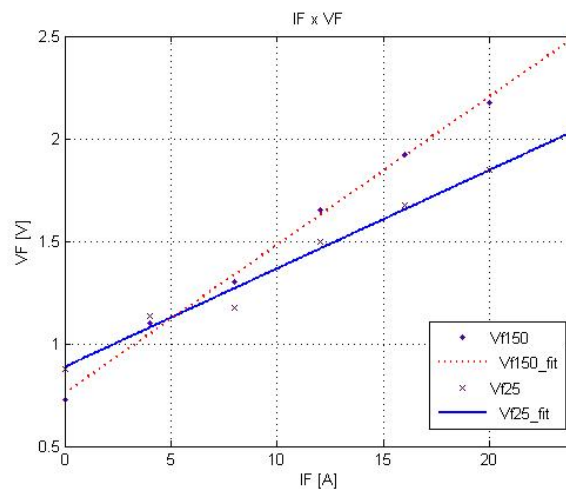


Figura 5-2: Corrente direta I_F x Tensão direta V_F para o dispositivo SDT12S60.

Baseado na Figura 5-2, extraiu-se os coeficientes que melhor representam as curvas, obtendo as Eq. 5.6, Eq. 5.7 e Eq. 5.8.

$$\begin{aligned} V_F(I_F, T_J) \Big|_{T_J=150} &= V_{F150} \\ V_{F150} &= 0,07232 I_F + 0,7571 \end{aligned} \quad \text{Eq. 5.6}$$

$$\begin{aligned} V_F(I_F, T_J) \Big|_{T_J=25} &= V_{F25} \\ V_{F25} &= 0,04799 I_F + 0,8866 \end{aligned} \quad \text{Eq. 5.7}$$

$$V_F(I_F, T_J) = \frac{(V_{F150} T_J - V_{F150} 25 + V_{F25} 150 - V_{F25} T_J)}{125} \quad \text{Eq. 5.8}$$

As perdas de condução em um semi-ciclo da rede podem ser obtidas do modo mostrado anteriormente para o diodo de silício.

A vantagem principal desse dispositivo reside na redução significativa das perdas de comutação (essa contribuição será melhor abordada nas próximas seções).

5.1.3 MOSFET

A potência dissipada durante a condução do MOSFET é bastante significativa, principalmente para os casos em que a tensão da rede é baixa (para essa aplicação 90 V é a tensão mínima de entrada). Isso se deve ao fato do MOSFET se comportar como uma resistência durante o período de condução, fazendo com que a potência dissipada se eleve com o quadrado da corrente como mostrado na Eq. 5.9.

$$P_{Dson} = R_{Dson} I_D^2 \quad \text{Eq. 5.9}$$

A Figura 5-3 mostra o comportamento do fator kT_j com a elevação da temperatura da junção do semiconductor. A curva que melhor aproxima esse comportamento pode ser representada por uma equação de segundo grau, mostrada na Eq. 5.10.

$$kT_j(T_j) = 2,7 \cdot 10^{-5} T_j^2 + 0,008581 T_j + 0,7491 \quad \text{Eq. 5.10}$$

Para encontrar a resistência de condução do dispositivo para uma dada temperatura, basta multiplicar o coeficiente kT_j pela resistência de condução nominal como mostrado na Eq. 5.11.

$$R_{Dson}(T_j) = 0,27 k_{T_j}(T_j) \quad \text{Eq. 5.11}$$

Os diodos de potência são dispositivos de portadores minoritários. Assim, de modo geral, eles apresentam menores perdas de condução do que os MOSFETs (dispositivos de portadores majoritários) por exemplo.

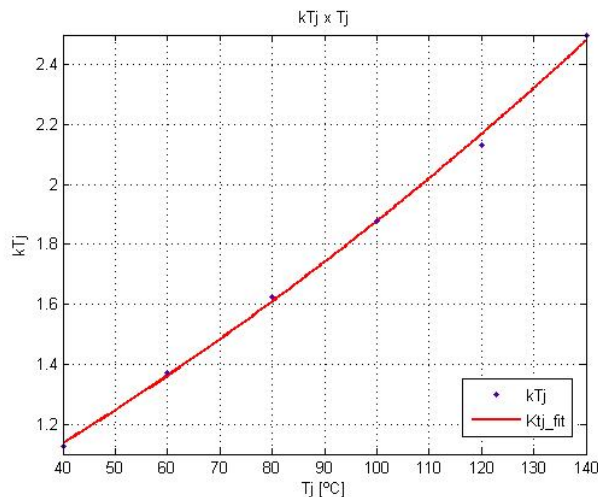


Figura 5-3: Variação do coeficiente kT_j com a elevação da temperatura da junção para o dispositivo IRFP460A.

5.1.4 CoolMos

O CoolMos é uma evolução do MOSFET no que tange redução da resistência de condução e carga necessária para comutação.

Com isso, as perdas de condução são encontradas com base na Eq. 5.9.

A curva que representa a evolução da resistência de condução com a temperatura pode ser vista na Figura 5-4. Note que o fabricante deste componente (*Infineon*) fornece o comportamento da resistência real, e não de um fator multiplicador.

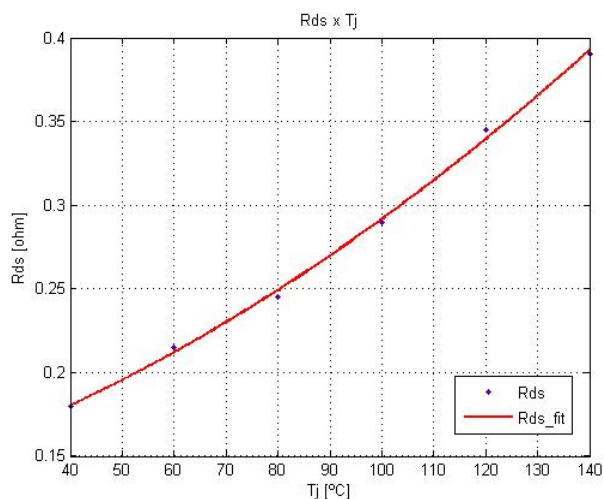


Figura 5-4: Variação da resistência de condução com a elevação da temperatura da junção para o dispositivo SPW20N60C3.

E a equação que descreve essa curva é mostrada na Eq. 5.12.

$$R_{DSon}(T_J) = 6,696 \cdot 10^{-6} T_J^2 + 0,0009161 T_J + 0,133 \quad \text{Eq. 5.12}$$

5.1.5 IGBT

Durante o período de condução, o IGBT se comporta como uma combinação do MOSFET e do diodo, sendo que no caso do dispositivo adotado (IRGP20B60PD), a queda de tensão V_{CE} aumenta com a elevação da temperatura. Isso se deve a tecnologia empregada no dispositivo (warp 2), já que para as gerações anteriores, a tendência era exatamente a oposta (com a elevação da temperatura, a queda de tensão V_{CE} diminuía).

A Figura 5-5 mostra exatamente esse comportamento para a tensão V_{CE} como função da temperatura e da corrente do coletor.

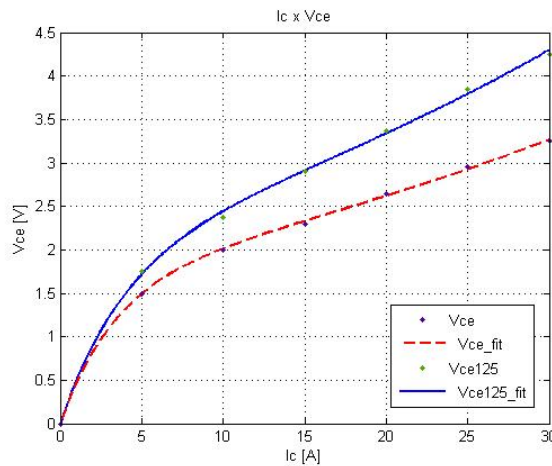


Figura 5-5: Variação da queda de tensão V_{CE} com a elevação da temperatura da junção e da corrente I_C para o dispositivo IRGP20B60PD.

Com base na figura anterior, e através de regressão linear, foram encontradas as equações que descrevem as curvas, e podem ser vistas na Eq. 5.13 e na Eq. 5.14.

$$V_{CE}(I_C, T_J) \Big|_{T_J=125} = V_{CE125} \quad \text{Eq. 5.13}$$

$$V_{CE125} = a_{125} e^{b_{125} I_C} + c_{125} e^{d_{125} I_C}$$

$$V_{CE}(I_C, T_J) \Big|_{T_J=25} = V_{CE25} \quad \text{Eq. 5.14}$$

$$V_{CE25} = a_{25} e^{b_{25} I_C} + c_{25} e^{d_{25} I_C}$$

Em que:

Tabela 5-1: Coeficientes da regressão de curvas

$a_{125} = 2,042$	$b_{125} = 0,02482$	$c_{125} = -2,037$	$d_{125} = -0,2452$
$a_{25} = 1,691$	$b_{25} = 0,02197$	$c_{25} = -1,69$	$d_{25} = -0,2895$

Já a Eq. 5.15 apresenta uma aproximação linear para a interpolação da tensão V_{CE} em diferentes temperaturas.

$$V_{CE}(I_C, T_J) = \frac{(V_{CE125} T_J - V_{CE125} 25 + V_{CE25} 125 - V_{CE25} T_J)}{100} \quad \text{Eq. 5.15}$$

5.2 Cálculo das Perdas de Comutação

Nesta seção é apresentada a análise da potência dissipada para diferentes dispositivos semicondutores durante as transições de entrada e saída de condução no conversor boost.

5.2.1 Diodo

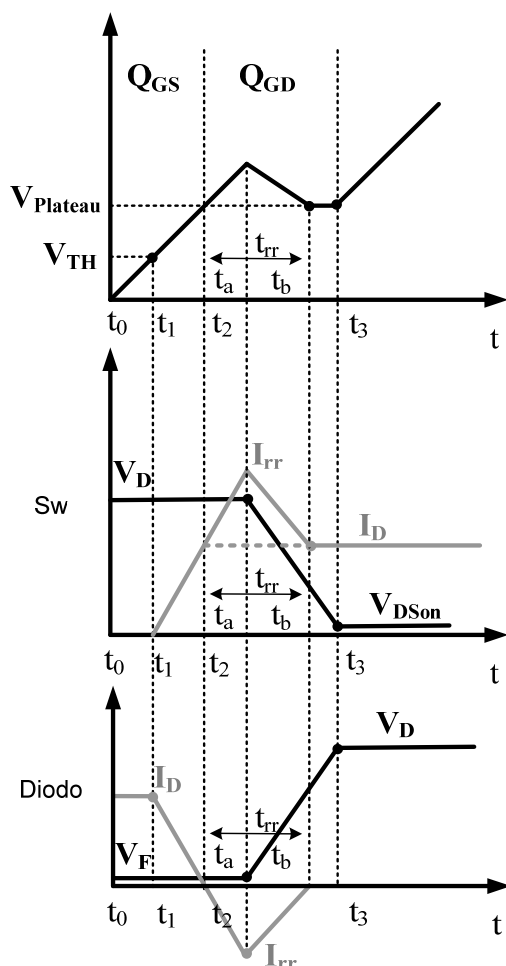


Figura 5-6: Entrada em Condução com Recuperação Reversa do diodo sobre o interruptor.

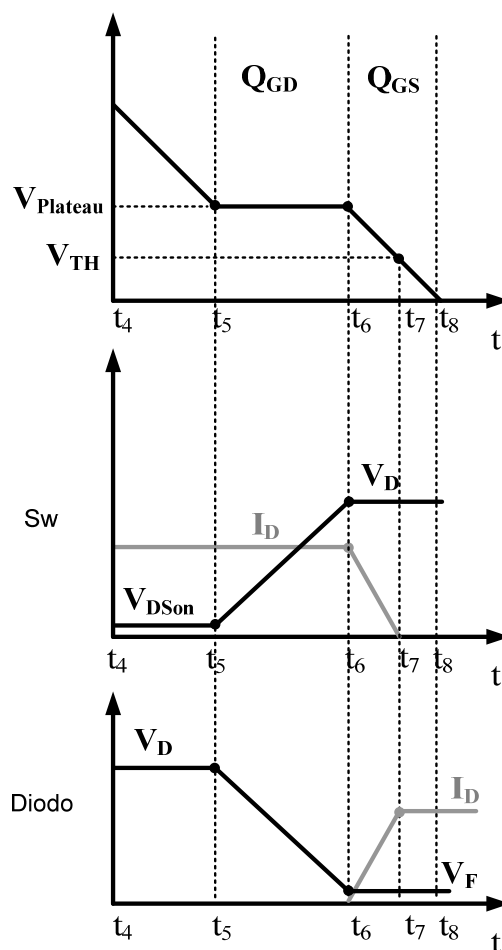


Figura 5-7: Saída de condução.

Nos instantes anteriores a t_0 , o diodo se encontra conduzindo a corrente I_D . No instante t_0 ocorre o disparo da tensão de gatilho. Como o diodo é um dispositivo passivo no

qual não pode haver condução de corrente se reversamente polarizado, primeiramente a corrente que o atravessa deverá se extinguir antes que a tensão comece a se elevar. Assim, em t_1 , a corrente de dreno começa a se elevar e, obedecendo à lei das correntes de Kirchhoff, a corrente que flui pelo diodo começa a diminuir. Em t_2 , a corrente do diodo é nula, mas devido ao fenômeno da recuperação reversa, esta continua a decrescer até atingir a corrente I_{rr} no instante $t_2 + t_a$. Somente nesse instante, a tensão sobre o diodo começa a se elevar atingindo a tensão do barramento no instante t_3 .

As perdas de comutação do diodo são caracterizadas pela carga de recuperação reversa presente no tempo t_{rr} . Visando simplificar, a potência dissipada no intervalo t_a pode ser desconsiderada, uma vez que a queda de tensão V_F é aproximadamente nula durante este período.

Objetivando calcular a energia dissipada durante a recuperação do diodo, é necessário determinar a potência média dissipada no intervalo de tempo t_{rr} , como mostrado na Eq. 5.16.

$$E_{rr} = \overline{P_{rr}} t_{rr} \quad \text{Eq. 5.16}$$

A potência $\overline{P_{rr}}$ é função do produto entre a tensão e a corrente médias durante t_{rr} , como mostrado em Eq. 5.17.

$$\overline{P_{rr}} = \overline{i_{Diodo}}(t) \cdot \overline{v_{Diodo}}(t) \quad \text{Eq. 5.17}$$

Então, para calcular I_{rr} e t_b , basta encontrar a área do triângulo formado pelo pico da corrente reversa e pelo tempo de recuperação do diodo, através da Eq. 5.18 calcula-se a carga da recuperação reversa do diodo. A taxa de decrescimento da corrente é dada pela resistência do sistema de acionamento (drive) que limita a subida da tensão de gatilho (Eq. 5.19). Com as equações anteriores torna-se possível calcular os tempos t_a e t_b (Eq. 5.20 e Eq. 5.21).

$$Q_{rr} \approx \frac{I_{rr} t_{rr}}{2} \quad \text{Eq. 5.18}$$

$$\frac{di}{dt} = \frac{dV_{CGS}}{dt} \quad \text{Eq. 5.19}$$

$$t_a = \frac{I_{rr}}{di/dt} \quad \text{Eq. 5.20}$$

$$t_b = t_{rr} - t_a \quad \text{Eq. 5.21}$$

Em que dV_{CGS}/dt é a taxa de subida da tensão de gatilho.

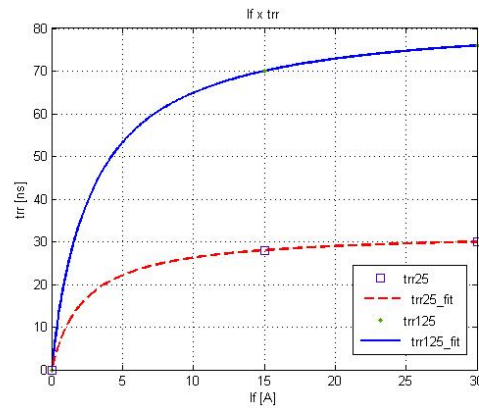
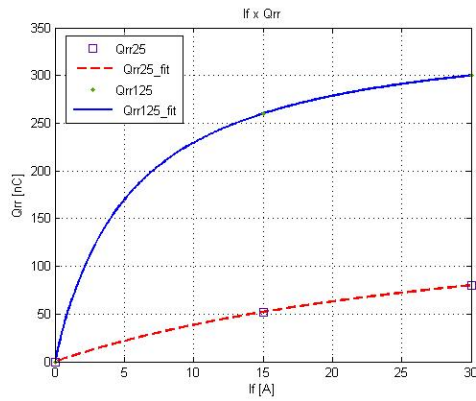


Figura 5-8: I_F x Q_{rr} para di/dt igual a 200A/us. Figura 5-9: I_F x t_{rr} para di/dt igual a 200A/us.

As equações que descrevem as curvas anteriores são mostradas na Eq. 5.22- Eq. 5.25.

$$t_{rr}(I_F, T_J) \Big|_{T_J=25^\circ C} = t_{rr25} \quad \text{Eq. 5.22}$$

$$t_{rr25}(I_F, T_J) = \frac{32,31 I_F}{2,308 + I_F}$$

$$t_{rr}(I_F, T_J) \Big|_{T_J=125^\circ C} = t_{rr125} \quad \text{Eq. 5.23}$$

$$t_{rr125}(I_F, T_J) = \frac{83,12 I_F}{2,812 + I_F}$$

$$Q_{rr}(I_F, T_J) \Big|_{T_J=25^\circ C} = Q_{rr25} \quad \text{Eq. 5.24}$$

$$Q_{rr25}(I_F, T_J) = \frac{173,3 I_F}{35 + I_F}$$

$$Q_{rr}(I_F, T_J) \Big|_{T_J=125^\circ C} = Q_{rr125} \quad \text{Eq. 5.25}$$

$$Q_{rr125} = \frac{354,5 I_F}{5,455 + I_F}$$

Para calcular os parâmetros Q_{rr} e t_{rr} a temperaturas de operação diferentes de 25 ou 125°C, deve-se fazer a interpolação dos termos anteriores.

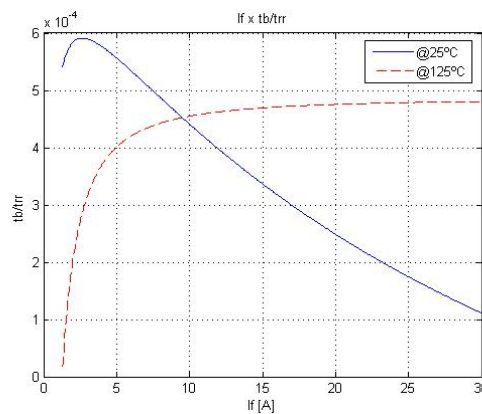


Figura 5-10: I_F x t_b/trr para di/dt igual a 200A/us.

Todavia, plotando a razão entre o intervalo de tempo t_b e o tempo de recuperação reversa t_{rr} , percebe-se que t_b é desprezível ($t_b < 0,0006 t_{rr}$) para o dispositivo 15ETH06 com di/dt igual a 200 A/us, como mostrado na Figura 5-10.

Assim, a energia dissipada por comutação no diodo pode ser resumida pela Eq. 5.26, como mostrado em [55].

$$\overline{E_{rr}} = V_O Q_{rr}(T_J, I_F) \quad \text{Eq. 5.26}$$

5.2.2 Diodo SiC

Sendo um dispositivo de portadores minoritários, o diodo Schottky, é caracterizado pela redução sensível da carga de recuperação reversa, e por manter suas características de comutação independente da variação de temperatura.

Para esse dispositivo, o mecanismo de comutação é o mesmo apresentado na Figura 5-6 e na Figura 5-7.

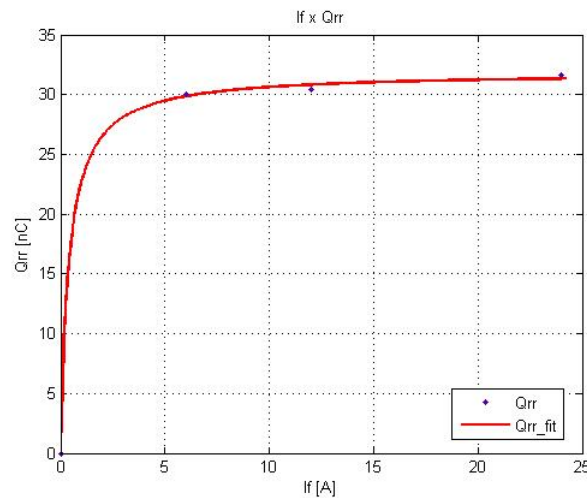


Figura 5-11: Comportamento de Q_{rr} para di/dt igual a 200A/us para o diodo SDT12S60N.

A equação que descreve o comportamento da curva anterior é apresentada na Eq. 5.27.

$$Q_{rr}(I_F) = \frac{31,85 I_F}{0,4028 + I_F} \quad \text{Eq. 5.27}$$

Com isso a Eq. 5.26 pode ser resumida pela Eq. 5.28.

$$\overline{E_{rr}} = V_O Q_{rr}(I_F) \quad \text{Eq. 5.28}$$

Para o dispositivo SDT12S60, operando com di/dt igual a 200 A/us, Q_{rrmax} é igual a 32 nC.

5.2.3 MOSFET

As perdas de comutação no MOSFET podem ser subdivididas em:

- Perdas pelo cruzamento entre tensão e corrente (*Overlap*);
- Perdas oriundas da recuperação reversa do diodo;
- Perdas capacitivas de entrada em condução (Turn-on Capacitive).

As perdas citadas nos dois primeiros itens estão representadas na Figura 5-6, enquanto as citadas no item c se devem ao capacitor parasita presente entre o dreno e a fonte.

As perdas por *overlap* podem ser obtidas a partir do ensaio do dispositivo semicondutor como mostrado na Figura 5-12, sendo mostradas na Figura 5-13.

Nos instantes anteriores a t_0 , o interruptor permanece aberto, suportando a tensão do barramento, enquanto a tensão de Gatilho e a corrente de dreno permanecem nulas. O interruptor é disparado em t_0 , iniciando a carga da capacitância C_{GS} (capacitância entre Gatilho e fonte), e elevando a tensão V_{GS} .

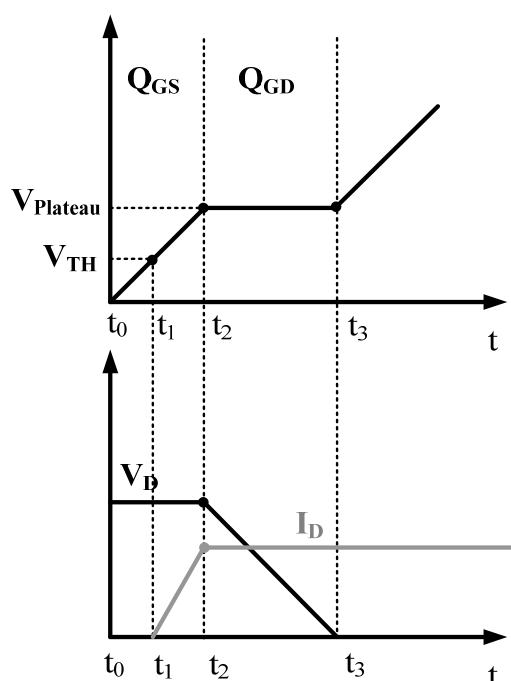
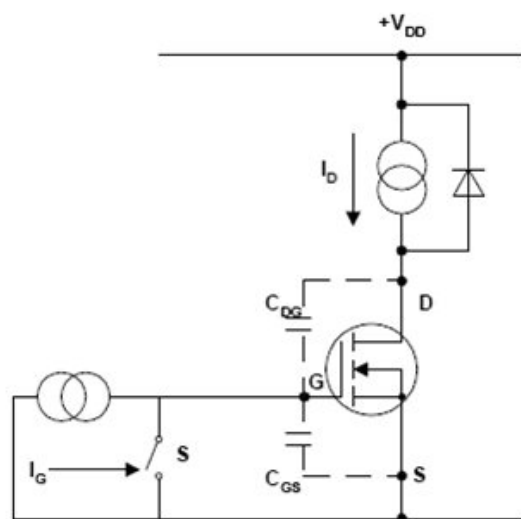


Figura 5-12: Circuito de teste do interruptor ativo. Figura 5-13: Entrada em condução com diodo ideal.

A corrente só começará a fluir pelo dreno, no instante t_1 , quando a tensão de Gatilho atinge a tensão de disparo (V_{TH} - threshold). A carga da capacitância C_{GS} continua entre os

instantes t_1 e t_2 . A tensão de gatilho continua a subir e a corrente de dreno sobe proporcionalmente. Como a corrente de dreno ainda não atingiu o valor da corrente de carga I_D , o diodo permanece na etapa de roda livre, a tensão sobre ele continua baixa e a sobre o interruptor continua a suportar a tensão do barramento. O nível CC da tensão de *plateau* se eleva com o aumento da tensão de gatilho, enquanto a tensão máxima necessária para carregar a capacitância C_{DG} permanece num potencial fixo. O valor da corrente de carga usada para carregar a capacitância C_{GD} durante este período é tão pequena, que em termos práticos pode ser desconsiderada, uma vez que o valor de C_{GD} é de uma ordem de grandeza muito inferior a C_{GS} .

No instante t_2 , a corrente de dreno atinge o valor I_D , e o diodo bloqueia. A partir desse instante, a corrente de dreno permanece constante no valor I_D , enquanto a tensão de dreno começa a cair. Como a tensão de gatilho está diretamente relacionada à corrente de dreno, para que a operação permaneça na região ativa, a tensão de gatilho se mantém constante. Nos instantes que sucedem t_2 , não há carga consumida pela capacitância C_{GS} , já que a tensão de gatilho permanece constante. Então, nesse intervalo, a corrente de carga do circuito de acionamento contribui exclusivamente para descarregar a capacitância Miller.

A excursão da tensão de dreno no intervalo de t_2 até t_3 é relativamente elevada, e assim a carga total do circuito de acionamento é tipicamente mais elevada para a capacitância Miller C_{DG} do que para a capacitância C_{GS} . Em t_3 a tensão de dreno cai a um valor igual ao produto de I_D por R_{DSon} , e o interruptor sai da região ativa de operação.

A tensão de gatilho deixa de ser limitada pela característica de transferência do dispositivo relacionado à corrente de dreno, se tornando livre para aumentar. E é assim até o instante t_4 , quando a tensão de gatilho se iguala à tensão do circuito de acionamento. Esse tempo é diretamente proporcional a carga entregue pelo circuito de acionamento, uma vez que a carga é igual ao produto da corrente pelo tempo, e a corrente permanece constante através de todo intervalo. Assim o intervalo entre t_0 e t_1 representa a carga Q_{GS} consumida pela capacitância C_{GS} , enquanto o período t_2 até t_3 representa a carga Q_{GD} consumida pela capacitância Miller. A carga total no tempo t_3 é a carga necessária para comutar a tensão do barramento e a corrente I_D . A carga adicional consumida após o instante t_3 não representa a carga necessária para a comutação, ela é simplesmente o excesso que será entregue pelo circuito de acionamento, uma vez que a amplitude da tensão de gatilho aplicada será normalmente maior (como boa prática de projeto) do que o mínimo exigido para que ocorra a comutação.

Explicado o mecanismo de comutação do MOSFET, fica claro a influência da corrente de gatilho no tempo de comutação. Portanto, a análise para transições do tanto do MOSFET quanto do IGBT, serão realizadas para a mesma corrente de carga do gatilho. As equações para cada intervalo são dadas a seguir.

Entre os intervalos $t_0 - t_2$ ocorre a carga da capacitância C_{GS} . Essa etapa é representada pelas Eq. 5.29 - Eq. 5.32.

$$C_{GS} = C_{iss}, \quad V_{DS} > 40V \quad \text{Eq. 5.29}$$

$$Q_{GS} = V_{plateau} C_{iss} \quad \text{Eq. 5.30}$$

$$I_G = \frac{V_{plateau}}{R_G} \quad \text{Eq. 5.31}$$

$$t_2 = \frac{Q_{GS}}{I_G} \quad \text{Eq. 5.32}$$

O instante t_1 pode ser calculado através da Eq. 5.33.

$$t_1 = \frac{V_{TH}}{V_{plateau}} t_2 \quad \text{Eq. 5.33}$$

Entre t_2 e t_3 ocorre a carga de C_{GD} , sendo representado pela Eq. 5.34

$$t_3 = \frac{Q_{GD}}{I_G} + t_2 \quad \text{Eq. 5.34}$$

A Figura 5-14 mostra a aproximação realizada anteriormente que permite a separação das perdas de entrada em condução do MOSFET. Percebe-se que essa aproximação não possui validade para cálculo da potência dissipada no diodo, uma vez que durante o período de recuperação reversa, sobre o diodo está aplicada a tensão de condução V_F .

Entre os instantes t_1 e t_2 ocorre a primeira etapa das perdas por *overlap*.

$$\overline{P_{Sw}} = \overline{i_{Sw}}(t) \cdot \overline{v_{Sw}}(t) \quad \text{Eq. 5.35}$$

$$\overline{P_{Sw}} = V_D \frac{I_D}{2} \quad \text{Eq. 5.36}$$

$$E_1 = \overline{P_{Sw}}(t_2 - t_1) \quad \text{Eq. 5.37}$$

Entre os instantes t_2 e $t_2 + t_{rr}$ ocorrem as perdas pela recuperação do diodo:

$$E_2 = V_o (Q_{rr}(T_J, I_F) + t_{rr} I_D) \quad \text{Eq. 5.38}$$

E entre $t_2 + t_{rr}$ e t_3 ocorrem a segunda etapa das perdas por overlap:

$$\overline{P_{Sw}} = I_D \frac{V_D}{2} \quad \text{Eq. 5.39}$$

$$E_3 = \overline{P_{Sw}} (t_3 - t_2 - t_{rr}) \quad \text{Eq. 5.40}$$

Simultaneamente também ocorrem as perdas por entrada em condução capacitiva.

$$E_4 = \frac{V_o^2 C_{DS}}{2} \quad \text{Eq. 5.41}$$

Durante a saída de condução, para o MOSFET, somente ocorrem perdas devido ao cruzamento da tensão com a corrente.

Entre os instantes t_5 e t_6 ocorre a primeira etapa das perdas por *overlap* durante a saída de condução. E entre t_6 e t_7 ocorre a segunda.

$$E_5 = \overline{P_{Sw}} (t_6 - t_5) \quad \text{Eq. 5.42}$$

$$E_6 = \overline{P_{Sw}} (t_7 - t_6) \quad \text{Eq. 5.43}$$

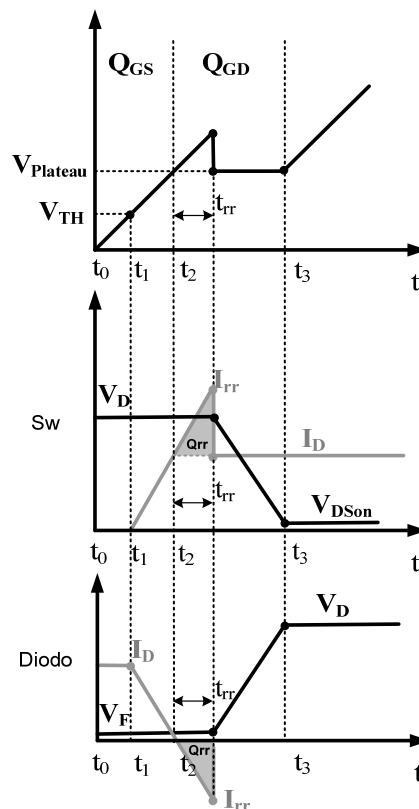


Figura 5-14: Entrada em condução para um conversor boost desconsiderando o intervalo t_a .

5.2.4 CoolMos

As perdas para o CoolMos apresentam o mesmo comportamento das analisadas para o MOSFET. A vantagem desse dispositivo reside na sensível redução das cargas Q_{GS} e Q_{GD} , reduzindo o tempo de cruzamento, e consequentemente o produto tensão versus corrente.

5.2.5 IGBT

A entrada em condução do IGBT apresenta o mesmo comportamento do MOSFET, porém com valores diferentes para as cargas Q_{GS} e Q_{GD} , e com perdas capacitivas desprezíveis. Mas, devido a utilização do componente IRGP20B60PD, com tecnologia mais recente (warp2), as perdas por entrada em condução devem ser consideradas, apesar de ainda menores que nos MOSFETs.

A diferença está na saída de condução, uma vez que o IGBT apresenta corrente de cauda, como mostrado na Figura 5-15. Essa corrente se deve a recombinação de portadores minoritários devido ao comportamento similar ao TJB nessa etapa da comutação, fazendo com que a saída de condução do IGBT dissipe mais energia que a do MOSFET.

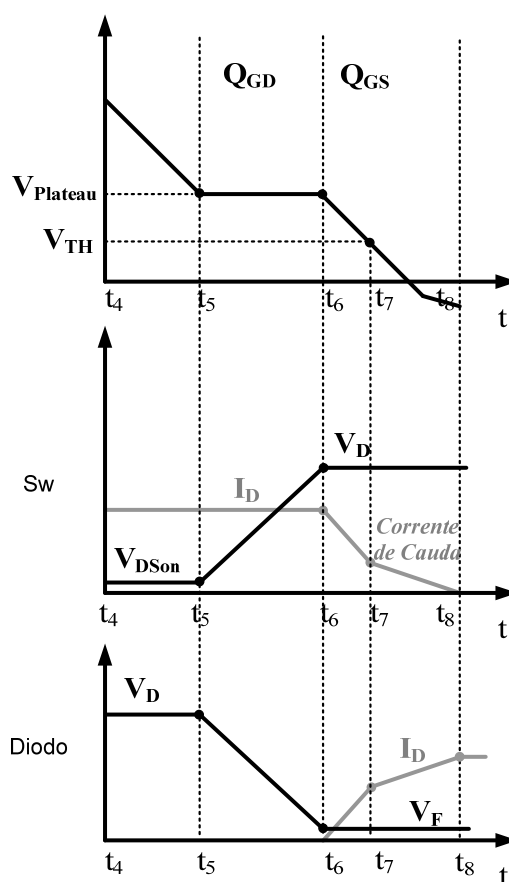


Figura 5-15: Saída de condução de um IGBT destacando a corrente de cauda.

Com os dados fornecidos pelo fabricante não é possível calcular os instantes de tempo t_7 e t_8 . Todavia, nos *datasheets* é informada a energia perdida por comutação, viabilizando o cálculo da potência dissipada pelo dispositivo.

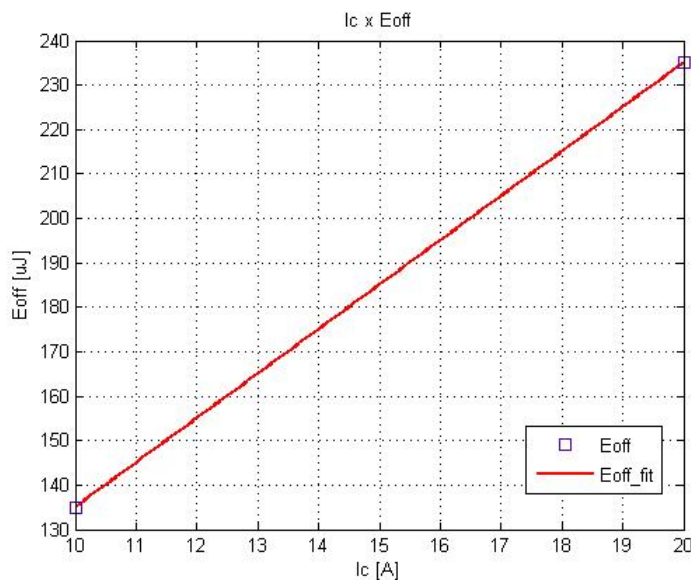


Figura 5-16: Energia dissipada por um IGBT durante a saída de condução.

A equação que representa a energia dissipada pelo dispositivo em μ J pode ser vista na Eq. 5.44.

$$E_{off}(I_c) = 10I_c + 35$$

Eq. 5.44

5.3 Cálculo da Resistência Térmica do Dissipador

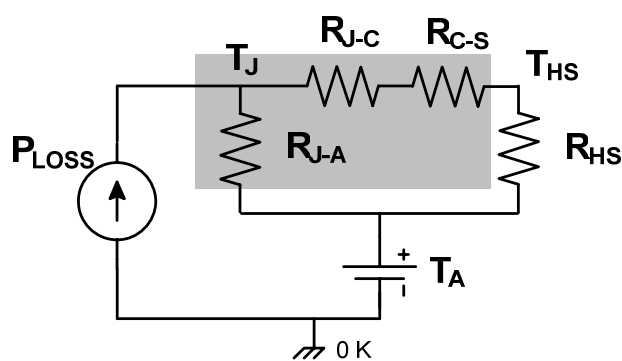


Figura 5-17: Modelo unidimensional para cálculo da resistência térmica.

O modelo utilizado para calcular a resistência térmica do dissipador [58] pode ser visto na Figura 5-17, sendo destacadas as resistências térmicas integrantes do semicondutor (R_{JA} , R_{JC} , R_{CS}) características de cada encapsulamento.

Com base nessa figura é possível calcular a resistência térmica que o dissipador deve possuir a fim de garantir a operação dos semicondutores dentro dos limites de temperatura estabelecidos pelo fabricante, conforme mostrado na Eq. 5.45 e na Eq. 5.46.

$$P_{Loss} = P_{Condução} + P_{Comutação} \quad \text{Eq. 5.45}$$

$$R_{HS} = \frac{(T_J - T_A) - (R_{JC} + R_{CS}) \left(P_{Loss} - \frac{(T_J - T_A)}{R_{JA}} \right)}{\left(P_{Loss} - \frac{(T_J - T_A)}{R_{JA}} \right)} \quad \text{Eq. 5.46}$$

O modelo unidimensional apresenta como maior vantagem a sua simplicidade. Esse modelo pressupõe que todo o calor será transferido para o meio pelas haletas, considerando a temperatura constante em toda superfície do dissipador. Portanto, a aplicação do modelo unidimensional está sujeita às seguintes restrições:

- Temperatura da junção considerada constante (em regime permanente);
- Apenas um dispositivo por dissipador.

Para reduzir a resistência térmica dos dissipadores, é comum o emprego de ventilação forçada, aumentando a dissipação por convecção. O comportamento da resistência térmica para ventilação forçada igual a 2m/s pode ser vista na Figura 5-18.

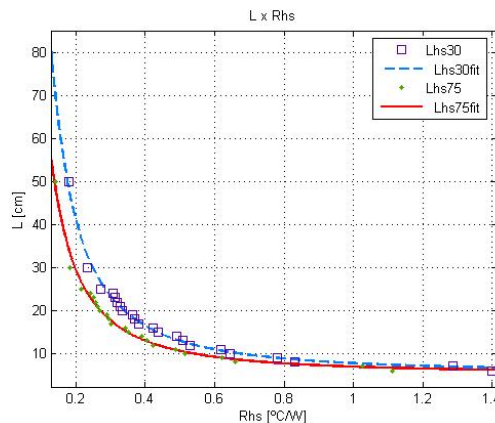


Figura 5-18: Comportamento da resistência térmica para o perfil HS10425.

A equação que representa a curva acima pode ser vista em Eq. 5.47-Eq. 5.50.

$$L_{HS}(\Delta T, R_{HS}) \Big|_{\Delta T=30^\circ\text{C}} = L_{HS30}(R_{HS}) \quad \text{Eq. 5.47}$$

$$L_{HS30}(R_{HS}) = 2,329 R_{HS}^{-1,694} + 5,404 \quad \text{Eq. 5.48}$$

$$L_{HS}(\Delta T, R_{HS}) \Big|_{\Delta T=75^\circ\text{C}} = L_{HS75}(R_{HS}) \quad \text{Eq. 5.49}$$

$$L_{HS75}(R_{HS}) = 1,71 R_{HS}^{-1,647} + 5,212 \quad \text{Eq. 5.50}$$

Em que:

$$\Delta T = T_{HS} - T_{amb} \quad \text{Eq. 5.51}$$

Para se obter a resistência térmica para valores intermediários de variação de temperatura, basta usar interpolação.

O perfil adotado é o mostrado na Figura 5-19.



Figura 5-19: Perfil utilizado para o dissipador.

A questão remanescente é como especificar a resistência de gatilho do sistema de acionamento do interruptor e a temperatura de operação do dispositivo semiconductor para minimizar o volume dos dissipadores.

Para responder essa questão, foram realizadas simulações com os parâmetros mostrados na Tabela 5-2.

Tabela 5-2: Parâmetros de simulação

Frequência de Comutação	$f_s = 100 \text{ kHz}$
<i>Ripple</i> de Corrente Máximo	$\Delta I_{pk-pk} = 2 \text{ A}$
Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{inRMS} = 90 \text{ V}$
Potência de Entrada	$P_{in} = 1200 \text{ W}$

Com a redução da resistência de gatilho, a taxa de subida da corrente (di/dt) se eleva, aumentando a carga de recuperação reversa Q_{rr} , conseqüentemente aumentando as perdas de comutação do diodo tradicional de silício (Figura 5-20). A elevação de temperatura também contribui para o aumento da carga Q_{rr} , elevando as perdas de comutação do diodo. Já no caso do diodo SiC, a influência da variação do di/dt e da temperatura podem ser desprezadas.

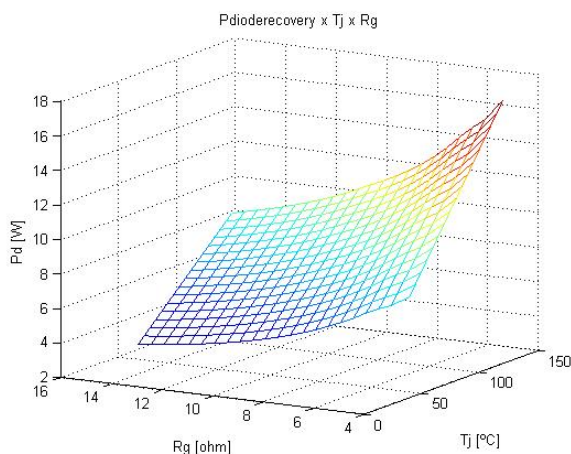


Figura 5-20: Perdas de comutação no diodo.

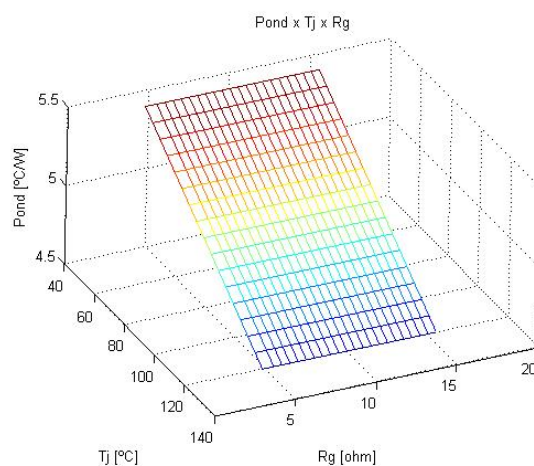


Figura 5-21: Perdas de condução no diodo.

Por outro lado, a elevação de temperatura reduz a queda de tensão V_F para o diodo tradicional, diminuindo as perdas de condução, como mostrado na Figura 5-21.

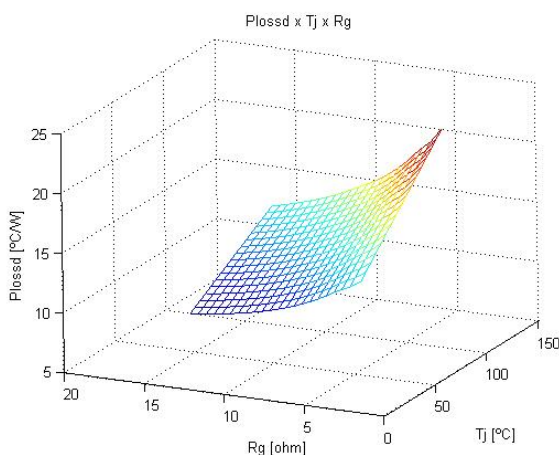


Figura 5-22: Perdas totais no diodo.

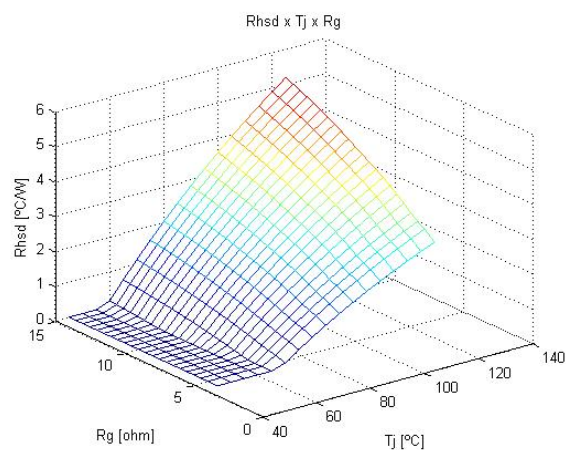


Figura 5-23: Resistência térmica no diodo.

Então, para o diodo 15ETH06, visando reduzir a potência dissipada, deve-se usar a maior resistência de gatilho R_G possível no acionamento do interruptor principal, diminuindo as perdas de comutação no diodo, uma vez que o aumento da resistência de gatilho implica em redução do di/dt . Já a temperatura que minimiza as perdas também deve ser a menor possível, pois a variação das perdas de condução é muito inferior a das perdas de comutação (Figura 5-22).

A resistência térmica que minimiza o volume ainda não atinge seu ponto de máximo dentro dos limites de operação do dispositivo. Portanto, para minimizar o volume do dissipador do diodo, devem ser escolhidas as maiores resistência de gatilho e temperatura permitidas (Figura 5-23).

Entretanto, para o caso do interruptor ocorre um mecanismo diferente. O aumento da temperatura acarreta em elevação das perdas de condução (Figura 5-26). E a redução da resistência de gatilho, apesar de aumentar o pico da corrente de recuperação reversa na entrada em condução, reduz o cruzamento de tensão e corrente, reduzindo as perdas de comutação do interruptor (Figura 5-24 e Figura 5-25). Como a redução da temperatura implica em menor carga Q_{rr} , há uma redução das perdas de entrada em condução com a diminuição da temperatura do diodo.

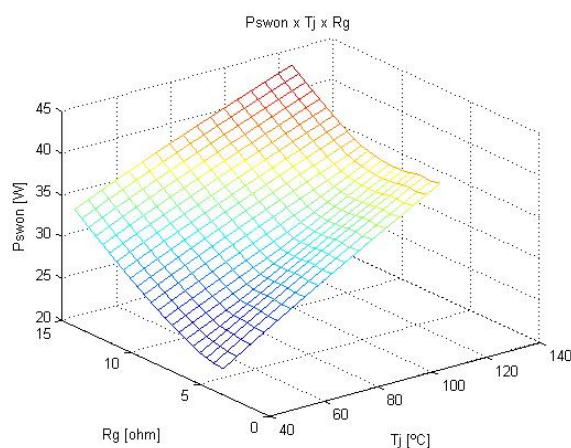


Figura 5-24: Perdas de turn-on.

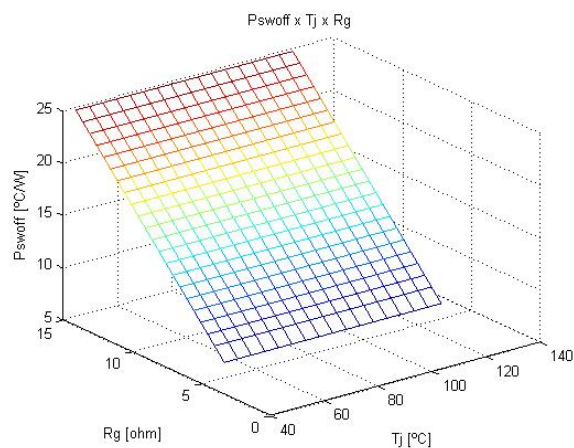


Figura 5-25: Perdas de turn-off.

Assim, para o interruptor, visando minimizar potência dissipada, devem ser escolhidas as menores resistência de gatilho R_G e temperatura da junção T_J , uma vez que ambas as perdas aumentam com a temperatura. Para o caso das perdas de comutação, apesar da diminuição do R_G aumentar as perdas relacionadas à recuperação do diodo, a redução do overlap é muito mais significativa, reduzindo a potência dissipada, como mostrado na Figura 5-27.

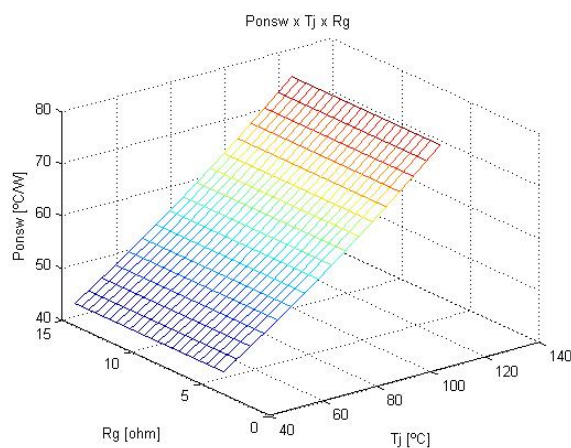


Figura 5-26: Perdas de Condução.

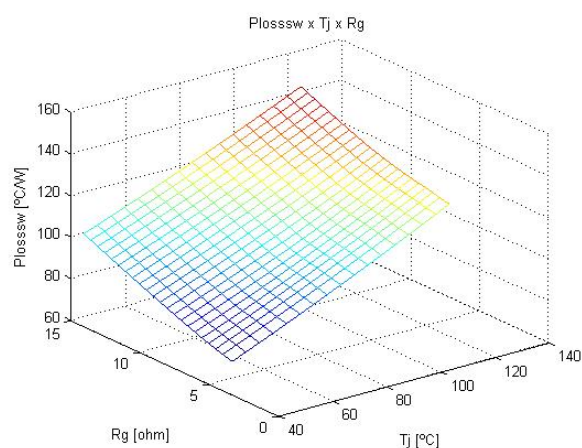


Figura 5-27: Perdas totais.

A resistência térmica que minimiza o volume também não atinge seu ponto de máximo dentro dos limites de operação do dispositivo. Na verdade, para o caso analisado, devido as dimensões da potência a ser dissipada, e devido as resistências térmicas do encapsulamento, não há valor de resistência térmica utilizável dentro dos limites de operação do dispositivo.

Dessa forma, a resistência de gatilho adotada, será a mais baixa que cada componente permitir, uma vez que a redução de R_G tem um impacto muito maior na redução das perdas de comutação do interruptor do que no aumento da influência da recuperação reversa do diodo. Por outro lado, a temperatura a ser adotada será a maior possível de acordo com os limites de cada dispositivo, já que a resistência térmica se torna maior com a elevação de temperatura da junção.

5.4 Cálculo do Volume do Dissipador

O dissipador foi calculado com base nos parâmetros mostrados na Tabela 5-3.

Tabela 5-3: Parâmetros de Simulação.

Frequência de Comutação	$f_s = 15 - 150 \text{ kHz}$
<i>Ripple</i> de Corrente Máximo	$\Delta I_{pk-pk} = 1,5 - 20 \text{ A}$
Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{inRMS} = 90 \text{ V}$
Potência de Entrada	$P_{in} = 1200 \text{ W}$
Temperatura da Junção	$T_{JSW} = 125^\circ\text{C}, T_{JD} = 125^\circ\text{C}$
Resistência de Gatilho	$R_{GMOSFET} = 4,3 \Omega, R_{GCoolMOS} = 3,6 \Omega, R_{G_IGBT} = 10 \Omega$
Semicondutores Analisados	15ETH06, SDT12S60N, IRFP460A, IRGP20B60PD, SPW20N60C3
Fluxo de Ar	$v = 5 \text{ m/s}$
Perfil Utilizado	HS10425

A variação das perdas de condução do diodo 15ETH06 com o ponto de operação [$\Delta I_{pk-pk}@f_s$] pode ser vista na Figura 5-28. Nas figuras seguintes, a área acinzentada define a região de projeto proibida por não haver núcleo magnético disponível para o ponto de operação especificado.

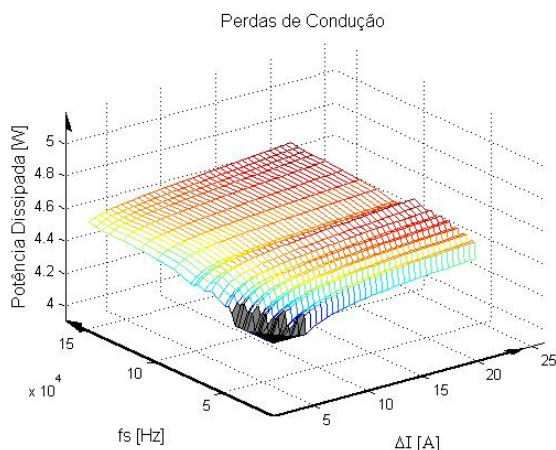


Figura 5-28: Perdas de condução no diodo 15ETH06.

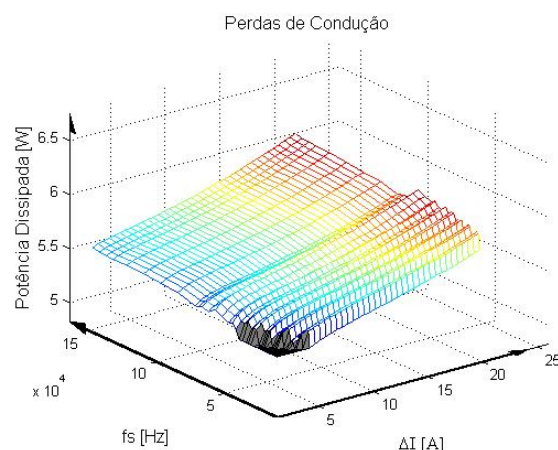


Figura 5-29: Perdas de condução no diodo SDT12S60N.

A variação do ponto de operação praticamente não altera as perdas de condução do diodo, uma vez que estas são independentes da frequência. A potência dissipada durante os instantes de condução é função do produto do valor médio da corrente conduzida pelo valor médio da queda de tensão direta V_F , os quais não variam com o *ripple*. O mesmo comportamento ocorre para o diodo SDT12S60N (Figura 5-29), porém, como a queda de tensão V_F para esse dispositivo é maior, ele apresenta perdas também maiores.

A Figura 5-30 apresenta as perdas de condução para o MOSFET. Como durante o período de condução o MOSFET se comporta como uma resistência, a potência dissipada varia quadraticamente com o aumento do *ripple*. O mesmo ocorre para o CoolMOS, com a diferença que a resistência de condução inicial do CoolMOS é inferior a do MOSFET, como mostrado na Figura 5-31, diminuindo a potência dissipada.

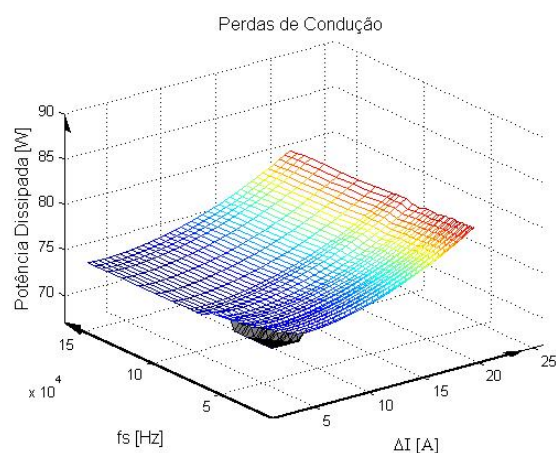


Figura 5-30: Perdas de condução no MOSFET IRFP460A.

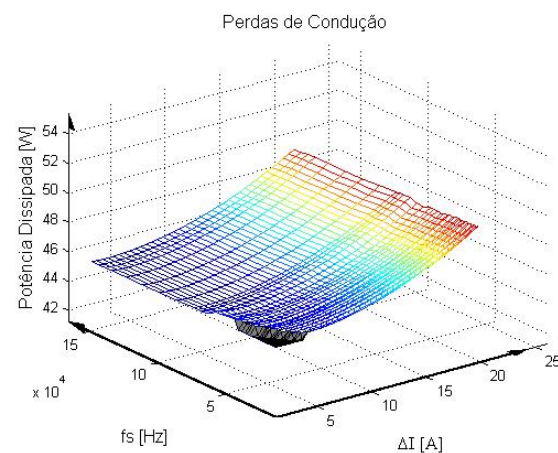


Figura 5-31: Perdas de condução no CoolMOS SPW20N60C3.

Na Figura 5-32 é mostrado o comportamento das perdas de condução para o IGBT IRGP20B60PD. Durante o período de condução, tem aproximadamente o mesmo comportamento do diodo, ou seja, uma queda de tensão que varia com a corrente. Todavia, como a potência dissipada é dada pelo produto do valor médio da corrente pelo valor médio da queda de tensão, as perdas de condução no IGBT são independentes do *ripple* de corrente.

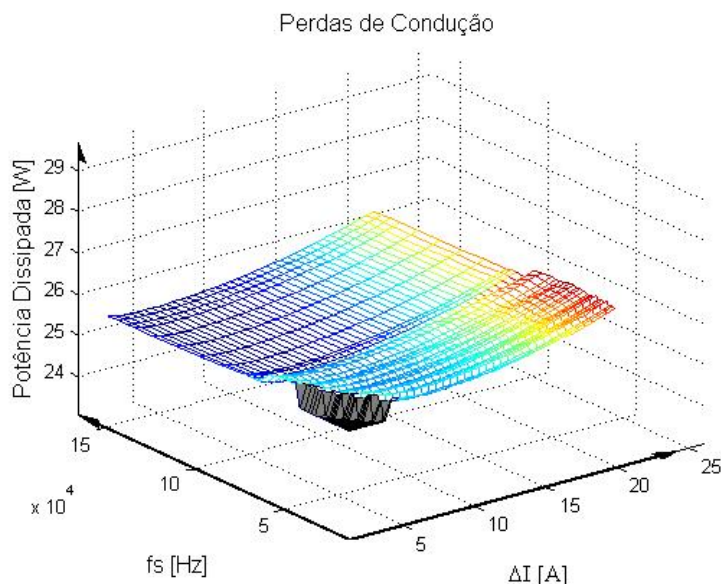


Figura 5-32: Perdas de condução no IGBT IRGP20B60PD.

Das três tecnologias analisadas para interruptores principais, o IGBT foi o que apresentou as menores perdas de condução.

Os gráficos a seguir demonstram o comportamento das perdas de comutação para o par IRFP460A/ 15ETH06. Os demais casos apresentam comportamento semelhante, sendo marcados apenas pela alteração dos valores de potência dissipada.

A Figura 5-33 apresenta a potência dissipada durante a entrada em condução. Com a redução do *ripple*, a corrente conduzida pelo diodo no instante da comutação se eleva, e aumenta o acúmulo de carga Q_{rr} , conseqüentemente aumentando a potência dissipada no instante da entrada em condução. Já na Figura 5-34 são exibidas as perdas de saída de condução. O seu comportamento é o oposto do apresentado na entrada de condução. Com o aumento do *ripple* de corrente, a transição ocorre sob corrente mais elevada, aumentando a potência dissipada no cruzamento tensão-corrente.

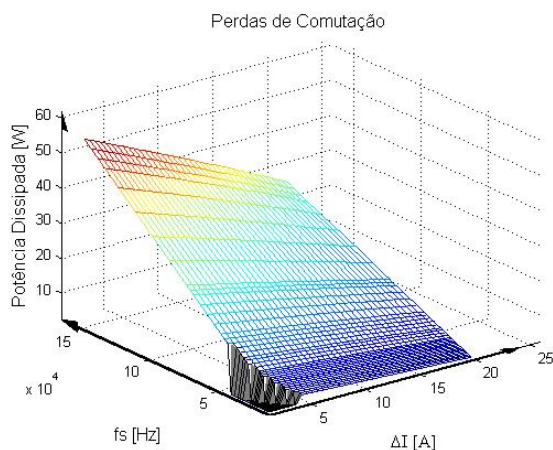


Figura 5-33: Perdas de entrada em condução no MOSFET para o par IRFP460A/15ETH06.

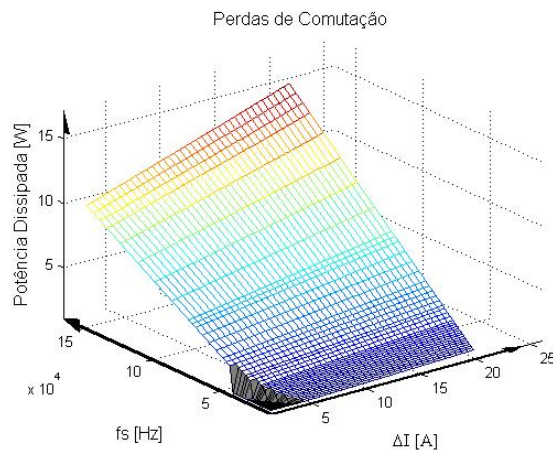


Figura 5-34: Perdas de saída de condução no MOSFET para o par IRFP460A/15ETH06.

A Figura 5-35 apresenta as perdas de comutação no diodo. Como explicado anteriormente, o aumento da corrente conduzida no instante da comutação implica em aumento da potência dissipada. Já a Figura 5-36 mostra as perdas totais de comutação no MOSFET. Para esse dispositivo

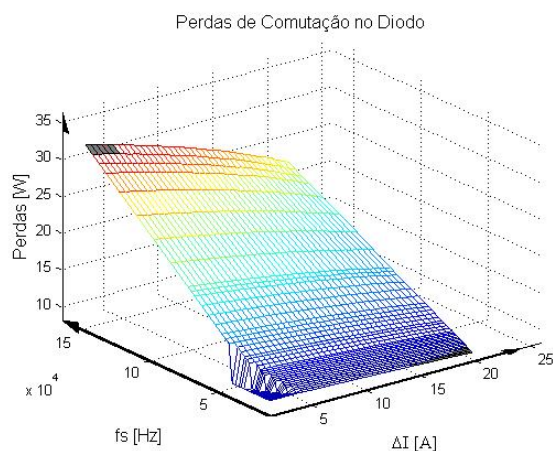


Figura 5-35: Perdas de Comutação no diodo 15ETH06 para o par IRFP460A/15ETH06.

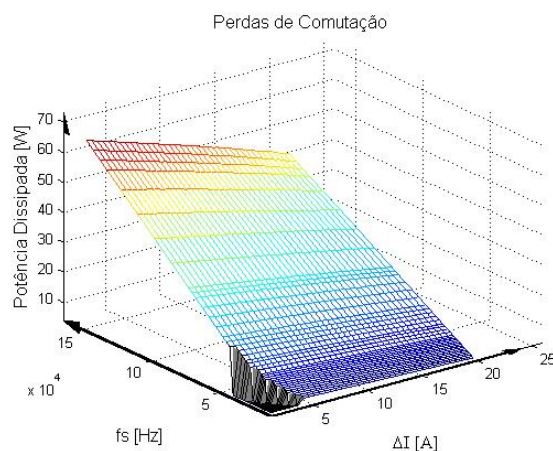


Figura 5-36: Perdas de Comutação no MOSFET para o par IRFP460A/15ETH06.

Os gráficos a seguir exibem o comportamento do volume total dos dissipadores. O comprimento máximo foi definido como um metro, uma vez que na prática valores acima deste limite não serão adotados.

A Figura 5-37 exhibe o comportamento do volume total dos dissipadores para o par de semicondutores IRFP460A/ 15ETH06. Como o MOSFET apresenta elevadas perdas de condução, o volume deste dissipador já começa elevado, cerca de 500 cm^3 . Devido às elevadas perdas de comutação, o volume atinge o máximo pré-estabelecido antes de atingir a frequência de comutação igual a 100 kHz.

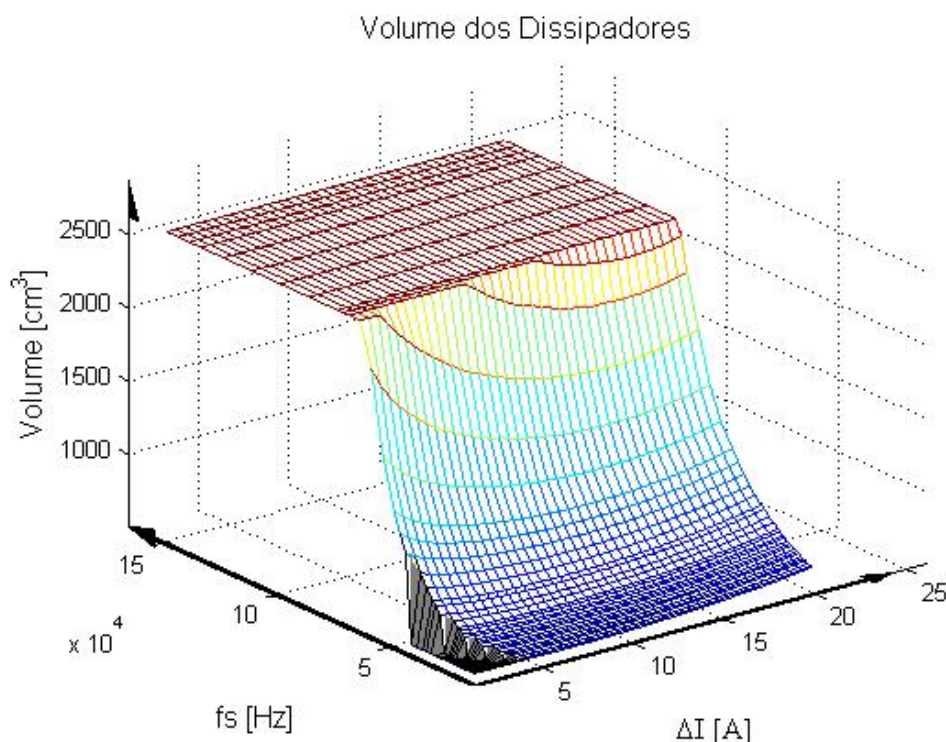


Figura 5-37: Comportamento do volume total de dissipadores com o par IRFP460A/15ETH06.

A Figura 5-38 exibe o comportamento do volume total dos dissipadores para o par IRFP460A/ SDT12S60N. Novamente, devido às elevadas perdas de condução do MOSFET, o volume dos dissipadores já se inicia em aproximadamente 500 cm^3 . Contudo, com o uso do diodo de SiC, as perdas de entrada em condução são reduzidas sensivelmente, possibilitando frequências de comutação de até 150 kHz sob *ripple* inferior a 15 A . O volume atinge o limite pré-estabelecido apenas sob condições de *ripple* muito elevado e frequências próximas a 150 kHz , pois o aumento do *ripple* implica em aumento da potência dissipada durante o período de condução e também na transição de saída de condução.

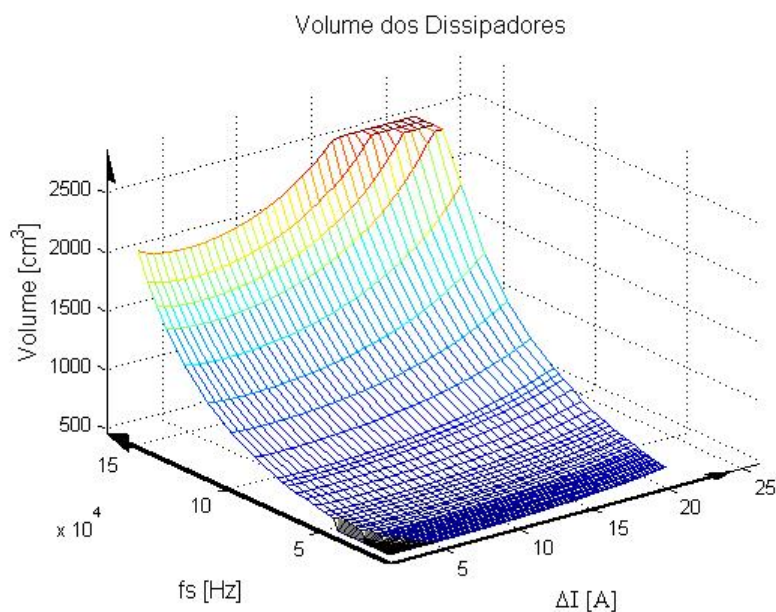


Figura 5-38: Comportamento do volume total de dissipadores com o par IRFP460A/SDT12S60N.

A Figura 5-39 mostra o comportamento do volume total dos dissipadores para o par SPW20N60C3/ 15ETH06. Como o CoolMos dissipa menor nível de potência durante o período de condução, o valor inicial de volume do dissipador é reduzido quando comparado ao MOSFET. Contudo, as perdas de entrada em condução continuam bastante significativas limitando a frequência máxima de comutação a 100 kHz sob *ripple* inferior a 5 A. Mas devido a pequena carga Q_{GD} e Q_{GS} , a saída de comutação apresenta perdas reduzidas possibilitando a operação sob *ripple* superior a 15 A próxima do limite de 150 kHz.

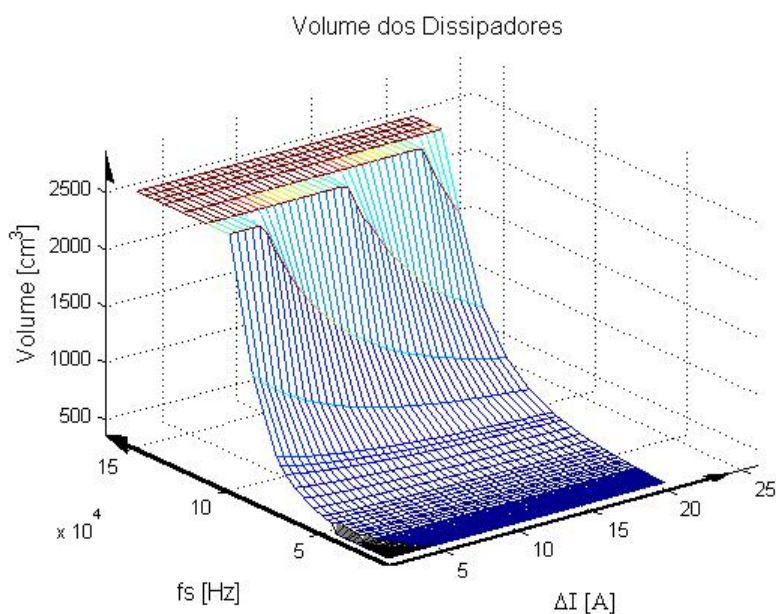


Figura 5-39: Comportamento do volume total de dissipadores com o par SPW20N60C3/15ETH06.

A Figura 5-40 exibe o comportamento do volume total dos dissipadores para o par SPW20N60C3/ SDT12S60N. A substituição do diodo rápido de silício pelo diodo de SiC reduziu sensivelmente as perdas de entrada em condução, possibilitando a operação em frequências próximas ao limite de 150 kHz. Sob *ripple* elevado, a potência dissipada durante a saída de condução se torna mais significativa que aquela dissipada durante a entrada em condução devido a pequena carga Q_{rr} dos dispositivos de SiC. Somando o efeito anterior ao aumento das perdas de condução com o *ripple*, tem-se a elevação do volume do dissipador como mostrado na figura seguinte.

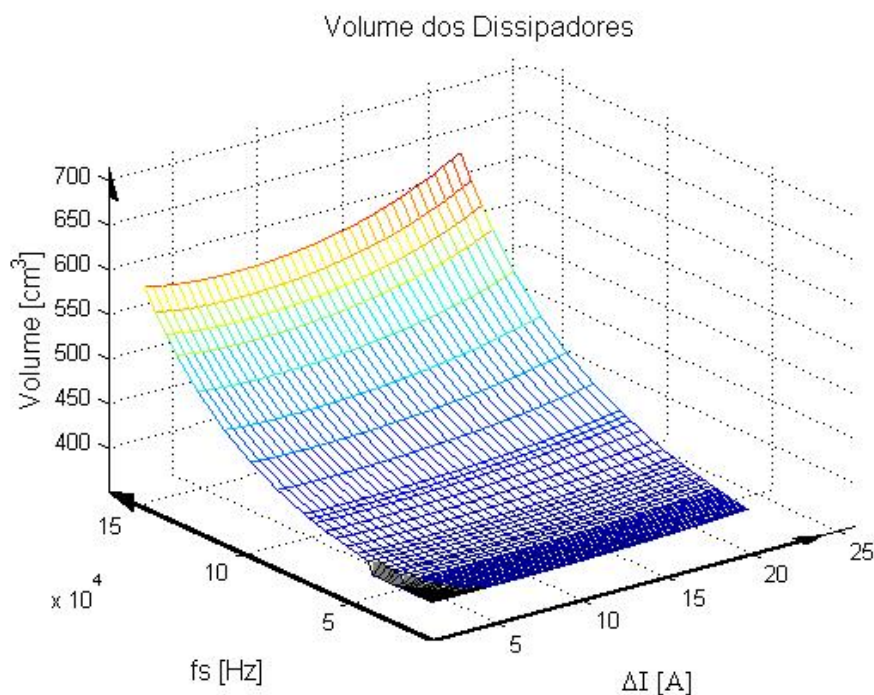


Figura 5-40: Comportamento do volume total de dissipadores com o par SPW20N60C3/SDT12S60N.

A Figura 5-41 exibe o comportamento do volume total dos dissipadores para o par IRGP20B60PD/ 15ETH06. O uso do IGBT reduz sensivelmente as perdas de condução, reduzindo o volume inicial dos dissipadores. A utilização do diodo rápido de silício tradicional impede a operação em frequências superiores a 120kHz com *ripple* inferior a 5 A. O aumento do *ripple* reduz as perdas de entrada em condução, sem aumentar significativamente as perdas de condução e de saída de condução permitindo a operação até o limite estabelecido de 150 kHz.

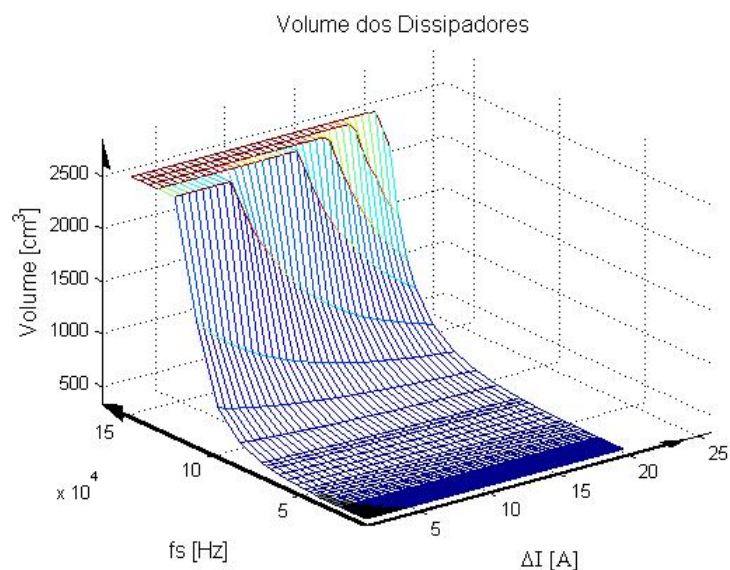


Figura 5-41: Comportamento do volume total de dissipadores com o par IRGP20B60PD/15ETH06.

A Figura 5-42 exibe o comportamento do volume total dos dissipadores para o par IRGP20B60PD/SDT12S60N. O uso do diodo de SiC reduz as perdas de entrada em condução permitindo a operação sob frequências da ordem de 150 kHz.

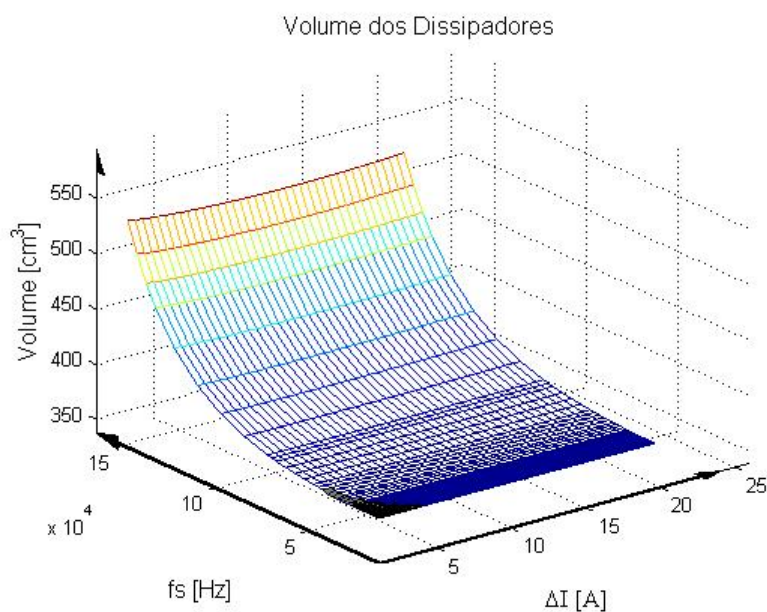


Figura 5-42: Comportamento do volume total de dissipadores com o par IRGP20B60PD/SDT12S60N.

Essa configuração apresentou o menor volume para todos os pontos de operação simulados em comparação aos demais pares de semicondutores.

5.5 Considerações Finais

Neste capítulo foram analisados os assuntos relacionados ao projeto dos dissipadores empregados ao longo deste trabalho. Para tanto, primeiramente foi realizada a análise da potência dissipada nos dispositivos semicondutores, definindo a resistência térmica dos dissipadores necessária para garantir a operação dos semicondutores dentro dos limites de temperatura estabelecidos pelos fabricantes.

Assim, na primeira seção foram analisadas as perdas de condução, diferenciando o comportamento de cada dispositivo. Componentes como diodo rápido de silício, diodo SiC e IGBT podem ser modelados por uma queda de tensão durante o período de condução. Lembrando que a potência dissipada é dada pelo produto do valor médio da corrente pelo valor médio da queda de tensão, as perdas de condução nesses dispositivos são independentes do *ripple* de corrente. Já o MOSFET e o CoolMOS se comportam como resistências durante o período de condução, e a potência dissipada se eleva quadraticamente com o aumento do valor eficaz da corrente. Desse modo, com a elevação do *ripple* de corrente as perdas por condução também se elevam.

Na segunda seção foram analisadas as perdas de comutação, caracterizando a potência dissipada durante as transições de entrada e saída de condução. A potência dissipada durante a entrada em condução varia com o par de semicondutores adotados, e durante a transição de saída de condução é função apenas do interruptor principal. A substituição do diodo rápido de silício pelo diodo SiC reduz sensivelmente as perdas de entrada em condução, uma vez que a carga de recuperação reversa Q_{rr} acumulada pelo diodo SiC é muito inferior a acumulada pelo diodo convencional. O aumento do *ripple* implica em redução da corrente conduzida pelo diodo no instante da comutação, reduzindo o acúmulo de carga, e conseqüentemente as perdas relacionadas à recuperação reversa do diodo. Por outro lado, o aumento do *ripple* eleva o valor da corrente, implicando em aumento do produto da tensão pela corrente ocasionando aumento da potência dissipada na saída de condução.

De posse do método de cálculo das perdas nos semicondutores, foi estimada a resistência térmica necessária para o projeto dos dissipadores na terceira seção. A potência dissipada pelos dispositivos adotados é função da temperatura da junção, da resistência de gatilho e do ponto de operação. Com a elevação da temperatura da junção, a diferença entre a temperatura na base do dissipador e o ambiente também se eleva. Com isso, o valor da resistência térmica aumenta, reduzindo o volume final do dissipador, apesar do aumento da potência dissipada decorrente da elevação da temperatura. O aumento da resistência de

gatilho aumenta o tempo de cruzamento entre tensão e corrente, elevando a potência dissipada durante a comutação. Por outro lado, com o aumento da resistência de gatilho, há a redução da taxa de subida da corrente (di/dt), reduzindo a potência dissipada pela recuperação reversa do diodo. Baseado nesse compromisso foi plotado o gráfico da Figura 5-27, cujo resultado aponta para redução da potência dissipada com a redução da resistência de gatilho. Dessa forma, foram adotadas a maior temperatura de junção e a menor resistência de gatilho permitidas.

Assim, conhecendo a potência dissipada por cada semicondutor e a resistência térmica do dissipador a ser utilizado, na quarta seção foi calculado o volume total dos dissipadores em função dos pontos de operação e para cada para interruptor/ diodo. O uso do MOSFET como interruptor principal implica em elevadas perdas de condução, penalizando o volume dos dissipadores. Dentre os dispositivos ativos analisados, ele também apresenta as maiores perdas de comutação. Contudo, o componente responsável pela maior parcela das perdas de comutação é o diodo. Em nenhum dos casos anteriores, foi possível operar com frequências superiores a 120 kHz utilizando o diodo 15ETH06. Substituindo-o pelo diodo SDT12S60N, as perdas de comutação foram reduzidas significativamente, permitindo o uso dos componentes em frequências mais elevadas. O par IRGP20B60PD/ SDT12S60N minimiza volume, pois o IGBT possibilita uma redução sensível das perdas de condução, enquanto o diodo de SiC reduz as perdas de comutação.

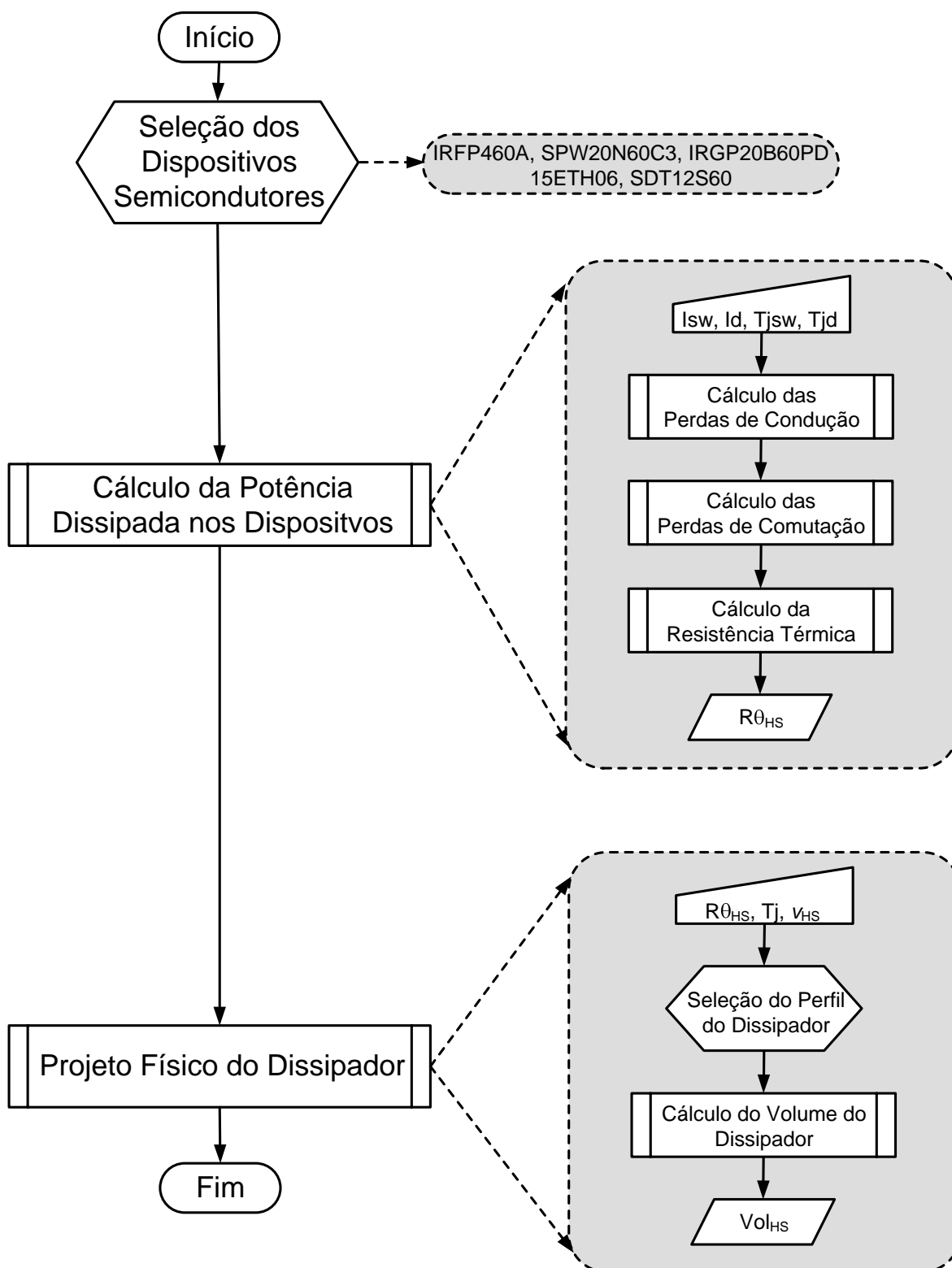


Figura 5-43: Fluxograma do projeto físico do dissipador.

Capítulo VI

Metodologia

Neste capítulo é abordada a metodologia de projeto desenvolvida. De posse dos projetos individuais dos dispositivos integrantes do conversor, torna-se possível analisar o ponto de operação que minimiza o volume do conversor como um todo.

Assim, na primeira seção são analisadas as dificuldades de um projeto otimizado para entrada universal. Na segunda seção é apresentada a metodologia passo-a-passo. Na terceira é apresentado um exemplo de projeto. E na quarta seção são tiradas as conclusões deste capítulo.

6.1 Projeto Otimizado e Entrada Universal

A confecção de um projeto otimizado visa melhorar o conversor em um determinado aspecto, no caso desse trabalho, a redução do volume. Em contrapartida, a otimização agrega uma maior complexidade ao projeto.

Assim, à medida que o projeto é realizado de forma otimizada, o impacto da alteração de um determinado componente tem o seu efeito considerado no projeto do conversor como um todo. Por exemplo, a variação da permeabilidade inicial do indutor boost acarretará em alterações da forma de onda de corrente. Essas alterações da forma de onda causam diferenças na interferência eletromagnética emitida pelo conversor e na potência dissipada nos semicondutores. E, esses efeitos somente podem ser considerados se a seleção de cada ponto de operação também analisar os fatores mencionados anteriormente, tais como, material e

geometria do núcleo magnético, tecnologia dos semicondutores, topologia do filtro de entrada. Contudo, uma vez que todos esses efeitos foram analisados, é possível determinar o ponto de operação capaz de minimizar o volume com um grau de exatidão muito maior.

Outro fator que influi no cálculo do ponto de operação é a variação da tensão de entrada. Nesse trabalho, os projetos são realizados considerando tensão de entrada universal, ou seja, tensão mínima igual a 90 V e máxima igual a 264 V. Essa variação da tensão da rede tem impacto no projeto dos elementos magnéticos, no cálculo do filtro de EMI e na análise das perdas nos semicondutores.

O indutor boost apresentará volume máximo sob tensão mínima, uma vez que as maiores perdas acontecem sob essa tensão. A dificuldade no projeto do indutor com entrada universal se refere a especificar o ponto de operação. Em trabalhos anteriores, devido à característica fixa da tensão de entrada, o *ripple* era definido em valores percentuais da corrente de pico. Contudo, para entrada universal, com a variação da tensão de entrada, a corrente de pico também varia. Então como especificar o *ripple*? A solução encontrada foi especificar o *ripple* máximo em valores absolutos através da Figura 3-3. Devido à característica não linear da indutância em função da força magnetizante, e como a corrente conduzida pelo indutor é muito menor no ponto de *ripple* máximo para tensão de entrada alta, o *ripple* máximo é limitado pela tensão de entrada baixa.

No filtro de EMI, em alguns casos, a tensão de entrada que exige a maior atenuação difere de 90V. Contudo, o indutor sempre apresentará maior volume sob a tensão mais baixa, porque é nela que ocorrem as maiores perdas, e conseqüentemente o maior aquecimento. Dessa forma para essas tensões, mostradas na Figura 4-15, o projeto do indutor de filtro é especificado para a maior atenuação e tensão de entrada mínima (90V). Outro limitante do uso da entrada universal é a capacitância máxima definida pelo IDF, uma vez que sendo obrigado a atender o IDF para todas as tensões especificadas, o capacitor máximo permitido é limitado pela tensão de 264V, na qual ele possui o menor valor (5,38uF).

Analisando o comportamento dos dissipadores, percebe-se que a tensão de entrada alta apresenta a vantagem de reduzir a amplitude da corrente drenada da rede reduzindo as perdas de condução. Outra vantagem é a redução da carga Q_{rr} de recuperação reversa do diodo, uma vez que a corrente conduzida é menor, reduzindo as perdas de comutação na entrada em condução. Contudo, para entrada universal, os interruptores do PFC devem suportar a elevação de temperatura sob tensão baixa. Operando com tensão de entrada igual a 90 V, as perdas de condução são maiores pois a corrente de entrada possui maior amplitude.

As perdas de comutação também serão superiores às encontradas sob alta tensão, pois o cruzamento do produto tensão por corrente se dará sob corrente elevada e tensão elevadas.

6.2 Metodologia de Projeto

A seguir serão definidos os passos compreendidos pela metodologia proposta.

Passo 1

Determinar Especificações da carga: Tensão de Entrada, Tensão de Saída, Potência de Saída, Normas.

A análise desse trabalho se concentra em uma UPS que alimentará equipamentos ligados a sistemas de informação. Portanto, o PFC deve atender a norma de emissão de harmônicos IEC61000-3-2 e a IEC CISPR22 que limita emissão eletromagnética.

A potência de saída foi escolhida com base em uma análise de mercado divulgada em [1], na qual a faixa de potência que possui a maior fatia do mercado mundial é 1200 W. A tensão de saída foi selecionada de modo a garantir que o inversor que será conectado na saída consiga gerar uma tensão senoidal de 220V.

Passo 2

Seleção do Material desejado e do Ponto de Operação $\Delta I@fs$.

A seleção do material e do ponto de operação estão interligadas. Contudo, a seleção dos componentes é função da disponibilidade na região, do custo do material escolhido, e das exigências de eficiência e volume finais do projetista. A disponibilidade e o custo dos componentes variam com questões mercadológicas cujas análises não fazem parte do escopo desse trabalho. Já o volume e a eficiência desejados são funções do ponto de operação selecionado. Com base nas Figura 6-1-Figura 6-6, seleciona-se o ponto de operação desejado para cada material, gerando uma lista de prioridades de componentes e núcleos. Assim, caso um determinado componente não esteja disponível na época da produção, ou o seu custo seja muito elevado, ele pode ser substituído por outro. Esta alteração de dispositivo também alterará o ponto de operação selecionado.

Tabela 6-1: Parâmetros de Simulação.

Frequência de Comutação	$f_s = 15 - 150 \text{ kHz}$
<i>Ripple</i> de Corrente Máximo	$\Delta I_{\text{pk-pk}} = 1,5 - 20 \text{ A}$
Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{\text{inRMS}} = 90 \text{ V}$
Potência de Entrada	$P_{\text{in}} = 1200 \text{ W}$
Temperatura da Junção	$T_{\text{JSW}} = 125^\circ\text{C}, T_{\text{JD}} = 125^\circ\text{C}$
Resistência de Gatilho	$R_{\text{GMOSFET}} = 4,3 \Omega, R_{\text{GCoolMOS}} = 3,6 \Omega, R_{\text{G_IGBT}} = 10 \Omega$
Semicondutores Analisados	15ETH06, SDT12S60N, IRFP460A, IRGP20B60PD, SPW20N60C3
Fluxo de Ar	$v = 5 \text{ m/s}$
Perfil Utilizado	HS10425
Material do Núcleo Magnético	MPP
Permeabilidade inicial	$\mu_r = 26\mu\text{H}$
Geometria do Núcleo Magnético	Toroidal
Topologias do Filtro de EMI	Conexão de 2 Filtros π em cascata

Na Figura 6-1 é mostrado o comportamento do volume total para o conversor operando com o par de semicondutores IRFP460A/15ETH06. Seu ponto de mínimo é atingido com baixa frequência de comutação e elevado *ripple* de corrente em [13 A@ 16 kHz] e com volume igual a 716 cm^3 . Isso se deve ao fato do rápido crescimento do volume do dissipador. Como ele domina a curva, obriga a operação em baixas frequências. Porém, em 16 kHz, o volume do indutor boost também é bastante significativo, elevando o *ripple*.

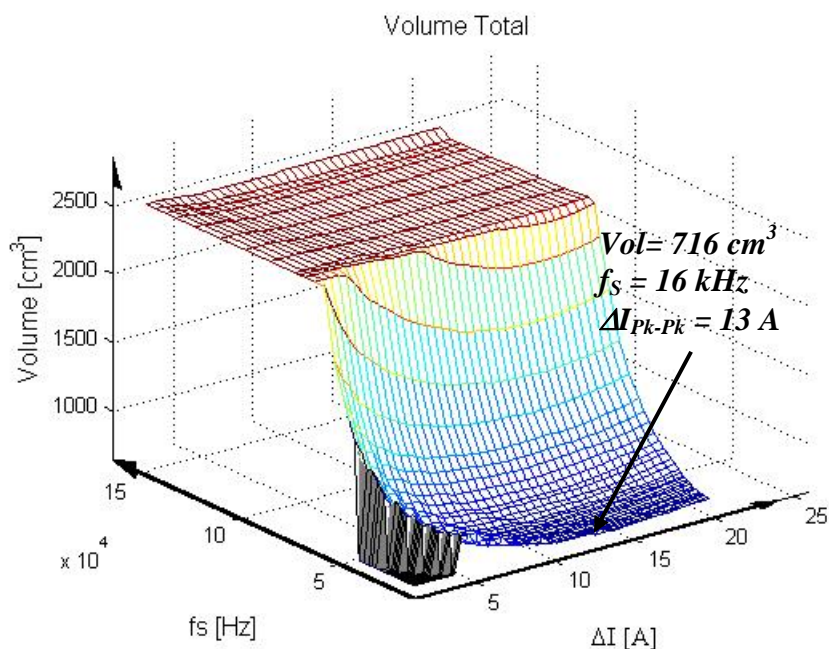


Figura 6-1: Comportamento do volume total com o par IRFP460A/15ETH06.

Substituindo o diodo 15ETH06 pelo diodo SiC SDT12S60, o peso do aumento da frequência passa a ser bem menor no aumento do volume do dissipador, elevando a frequência do ponto de operação, como mostrado na Figura 6-2. O novo volume mínimo é 644 cm^3 cujo ponto de operação é [11 A@ 28 kHz]. Com o aumento da frequência, a atenuação exigida pela norma se tornou mais significativa, implicando em aumento do volume do filtro de EMI, e levando o ponto de operação ótimo a menores valores de *ripple*.

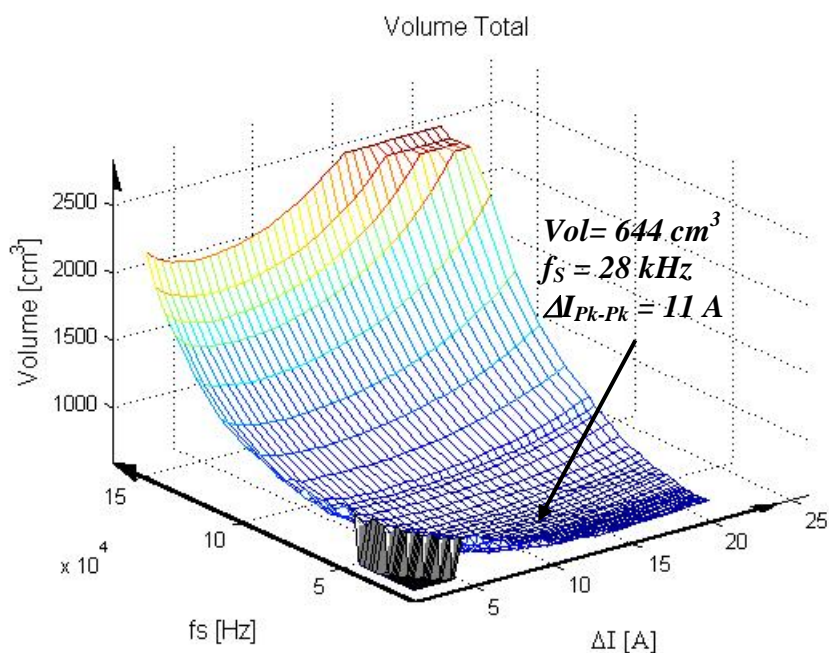


Figura 6-2: Comportamento do volume total com o par IRFP460A/SDT12S60.

A Figura 6-3 exibe o comportamento do volume total para o conversor operando com o par de semicondutores SPW20N60C3/ 15ETH06. Com a utilização do diodo rápido de silício, as perdas de comutação continuam significativas. Contudo o uso do CoolMos reduz as perdas de condução, alterando o ponto de operação para [20 A@ 28 kHz] e volume mínimo igual a 483 cm³.

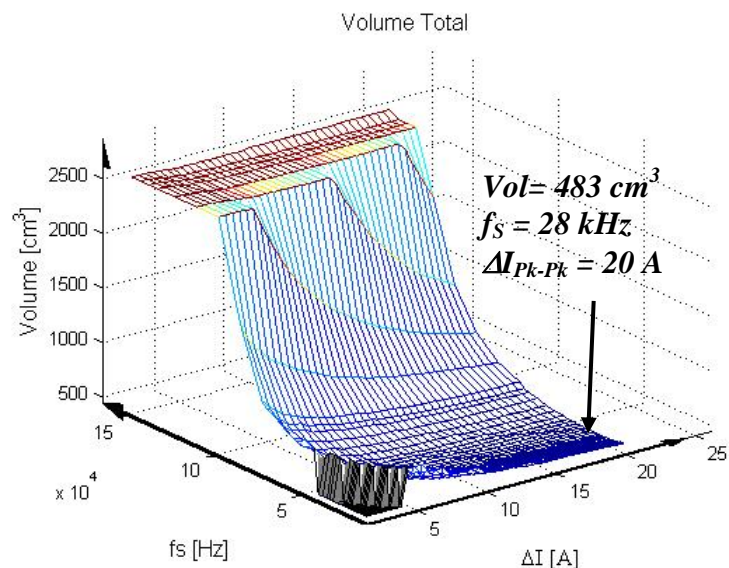


Figura 6-3: Comportamento do volume total com o par SPW20N60C3/15ETH06.

Substituindo o diodo 15ETH06 pelo diodo SiC SDT12S60, há uma redução significativa das perdas de comutação, reduzindo o impacto do dissipador no volume final do conversor. O novo ponto de operação selecionado é [19,5 A@ 47 kHz] e volume igual a 458 cm³, como mostrado na Figura 6-4.

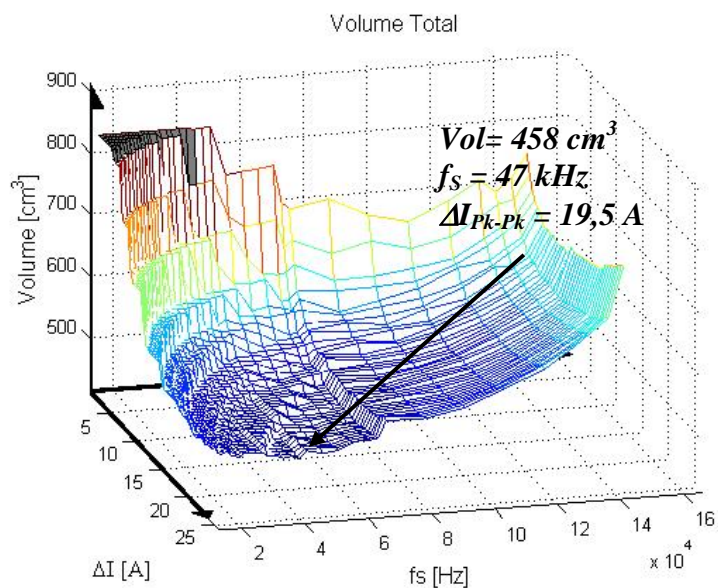


Figura 6-4: Comportamento do volume total com o par SPW20N60C3/ SDT12S60.

A Figura 6-5 exibe o comportamento do volume total para o conversor operando com o par de semicondutores IRGB60PD/ 15ETH06. O IGBT apresenta perdas de condução reduzidas e independentes da variação do *ripple*, reduzindo o volume dos dissipadores. O ponto de operação selecionado é [19,5 A@ 47 kHz] e com volume igual a 426 cm³.

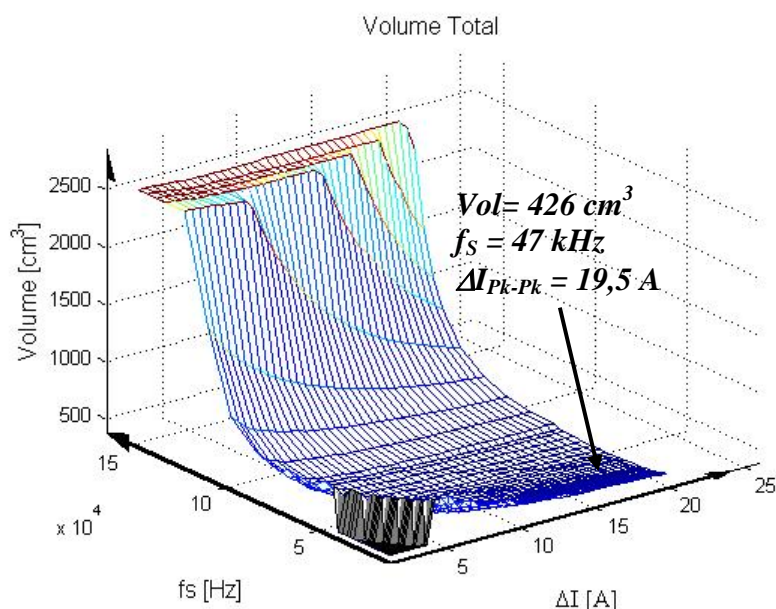


Figura 6-5: Comportamento do volume total com o par IRGP20B60PD /15ETH06.

A Figura 6-6 mostra que mesmo substituindo o diodo rápido de silício pelo SDT12S60, o ponto de operação selecionado se mantém em [19,5 A@ 47 kHz], mas com redução do volume pouco significativa para 421 cm³. Para esse caso, a redução no volume do dissipador introduzida pelo diodo SiC não compensa o aumento do volume do filtro de EMI.

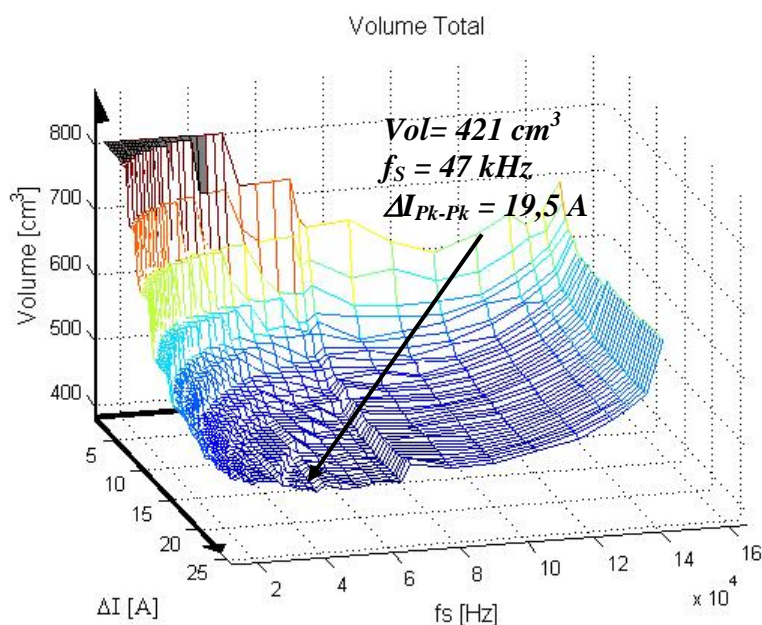


Figura 6-6: Comportamento do volume total com o par IRGP20B60PD/SDT12S60N.

Passo 3

Projeto do Indutor

Com base nas especificações anteriores, o indutor é projetado como no capítulo 3.

Passo 4

Projeto do Filtro de EMI

Definidas as especificações do projeto torna-se possível estimar a interferência eletromagnética e projetar o filtro para atenuar essa interferência a partir do capítulo 4.

Passo 5

Projeto dos Dissipadores

Com base nas especificações anteriores, os dissipadores são projetados de acordo com o capítulo 5.

Passo 6

Projeto do Controlador

Para entrar em operação, o conversor também necessita do projeto das malhas de controle. A seleção dos ganhos do controlador é realizada de acordo com o capítulo 2.

Passo 7

Especificação do Capacitor de Saída

Por último é especificado o capacitor de saída com base nas recomendações de *hold-up time*. Como é mostrado na Eq. 6.1, o capacitor de saída é independente do ponto de operação, sendo função apenas da energia armazenada.

$$C_o = \frac{2 P_o \Delta t}{V_o^2 - V_{o\min}^2} \quad \text{Eq. 6.1}$$

6.3 Exemplo de Projeto

Seguindo a metodologia de projeto será projetado um conversor como exemplo.

Passo 1: Determinar Especificações da carga

A aplicação em questão é uma UPS monofásica. A Tabela 6-2 mostra as especificações necessárias para o projeto conforme o primeiro passo.

Tabela 6-2: Caracterização da Aplicação.

Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{inRMS} = 90 \sim 264 \text{ V}$
Potência de Entrada	$P_{in} = 1200 \text{ W}$
Normas	IEC 61000-3-2
	IEC CISPR 22

Como mencionado anteriormente, a norma IEC 61000-3-2 limita a emissão de harmônicas de baixa ordem enquanto a norma IEC CISPR 22 limita a emissão de interferência eletromagnética conduzida de equipamentos ligados a sistemas de informação.

Passo 2 :Selecionar o Material e o $\Delta I @ f_s$

Com base nas figuras anteriores, e com a intenção de minimizar volume, a lista de prioridades de componentes e pontos de operação é mostrada na Tabela 6-3.

Tabela 6-3: Caracterização dos materiais e respectivos pontos de operação.

Núcleo Magnético	Filtro de EMI	Semicondutores	$[\Delta I @ f_s]$
MPP Toroidal $u_i = 26 u_0$	Filtro π em cascata MPP Toroidal $u_i = 26 u_0$	IRGP20B60PD/ SDT12S60N	[19,5 A@ 47 kHz]
		IRGP20B60PD/ 15ETH06	[19,5 A@ 47 kHz]
		SPW20N60C3/ SDT12S60N	[19,5 A@ 47 kHz]
		SPW20N60C3/ 15ETH06	[20 A@ 28 kHz]
		IRFP460A/SDT12S60N	[11 A@ 28 kHz]
		IRFP460A/15ETH06	[13 A@ 16 kHz]

Para os próximos passos será considerado o primeiro ponto de operação da tabela 6.3.

Passo 3: Projeto do Indutor

As características do material foram definidas no passo anterior.

O núcleo é selecionado através da Eq. 3.4.

A indutância mínima é calculada através da Eq. 3.6.

A indutância inicial é calculada através da Eq. 3.9.

O número de espiras é definido através da Eq. 3.10.

As perdas CC e CA são calculadas através da Eq. 3.18.

Tabela 6-4: Projeto do Indutor.

Núcleo Utilizado	55191 (5,8 x 2,56 x 1,61cm)
Indutância Mínima	$L_{Bmin} = 93 \text{ uH}$
Indutância Inicial	$L_{Bini} = 254 \text{ uH}$
Condutor Utilizado	2 fios AWG19 em paralelo
Número de Espiras	24
Perdas CC nos enrolamentos	3,92 W
Perdas CA nos enrolamentos	1,81 W

Passo 4: Projeto do Filtro de EMI

As características do material foram definidas no passo 2.

A definição da frequência média da janela e da atenuação do filtro são encontradas através do procedimento 4.3.5.

A capacitância máxima é calculada a partir da Eq. 4.2 e da Figura 4-6.

A indutância é obtida a partir do procedimento 4.4.3.

As equações do projeto físico do núcleo usado no filtro são as mesmas no passo 3.

Tabela 6-5: Projeto do Filtro de EMI.

Frequência Média da Janela	$f_A = 190 \text{ kHz}$
Atenuação do Filtro	$A = 78,1 \text{ dBuV}$
Capacitores de Filtro	$C_{EMI1} = C_{EMI2} = C_{EMI3} = C_{EMI4} = 1,62 \text{ uF}$
Indutância do Filtro	$L_{EMI1} = L_{EMI2} = 20 \text{ uH}$
Núcleo Utilizado	Cada indutor é formado por núcleos 2 empilhados 55352
Condutor Utilizado	33 fios AWG30
Número de Espiras	19
Perdas CC nos enrolamentos	0 W
Perdas CA nos enrolamentos	2,34 W

Passo 5: Projeto dos Dissipadores

A seleção dos semicondutores foi realizada no passo 2.

A temperatura da junção e a resistência de gatilho são definidas a fim de minimizar as perdas no procedimento 5.3.

A potência dissipada é calculada com base nas equações e curvas fornecidas no capítulo 5.

A resistência térmica é encontrada através da Eq. 5.46.

O comprimento dos dissipadores é calculado através da Eq. 5.47-Eq. 5.50.

Tabela 6-6: Projeto dos Dissipadores.

Semicondutores Utilizados	IRGP20B60PD / SDT12S60N
Temperatura da Junção	$T_{JSW} = 125^\circ\text{C}$, $T_{JD} = 125^\circ\text{C}$
Resistência de Gatilho	$R_{G_IGBT} = 10 \Omega$
Potência dissipada pelo IGBT	$P_{IGBT} = 39 \text{ W}$
Potência dissipada pelo Diodo	$P_{DSiC} = 6 \text{ W}$
Resistência Térmica do Dissipador do IGBT	$R_{HS} = 1,31^\circ\text{C/W}$
Resistência Térmica do Dissipador do Diodo	$R_{HS} = 14^\circ\text{C/W}$
Fluxo de Ar	$v = 5 \text{ m/s}$
Perfil Utilizado no Dissipador do IGBT	HS10425 (10,4 x 2,5 x 7,3 cm)
Perfil Utilizado no Dissipador do Diodo	HS10425 (10,4 x 2,5 x 7 cm)

Passo 6: Projeto do Controlador

O controlador PI é projetado de acordo com o capítulo 2.

A impedância normalizada é calculada através da Eq. 2.12.

O resíduo α é calculado através da Eq. 2.13.

A banda passante BW Eq. 2.14.

Os ganhos proporcional e integral normalizado são calculados a partir da Eq. 2.10.

O ganho integral é calculado através da Eq. 2.11.

Tabela 6-7: Projeto do Controlador.

Impedância Normalizada	$Z_X' = 15 \Omega$
Resíduo	$\alpha = 1,000364$
Banda Passante	$BW = 9,82 \text{ kHz}$
Ganho Proporcional	$K_P = 0,049$
Ganho Integral Normalizado	$K_I' = 1,11$
Ganho Integral	$K_I = 183$

Passo 7: Especificação do Capacitor de Saída

O capacitor de saída é calculado através da Eq. 6.1.

$$C_o = \frac{2 \cdot 1200 \cdot 10 \text{ms}}{400^2 - 300^2} = 324 \mu F \quad \text{Eq. 6.2}$$

6.4 Considerações Finais

Neste capítulo foi desenvolvida a metodologia de projeto proposta nesse trabalho. A metodologia consta dos procedimentos necessários para o projeto do conversor boost PFC em conformidade com as normas voltadas a aplicação em questão.

Assim, na primeira seção foram discutidas as questões relativas às dificuldades de um projeto para minimizar volume com tensão de entrada universal. O uso de uma faixa extensa de possíveis tensões de entrada penaliza o volume dos elementos magnéticos, uma vez que para garantir a potência entregue a carga, sob tensão mais baixa, há uma elevação da corrente, aumentando as perdas joule, e necessitando de uma maior superfície para dissipação do calor. O uso de baixas tensões também eleva a potência dissipada nos dispositivos semicondutores, já que a corrente conduzida é maior, há mais perdas de condução e de comutação, ocasionando o aumento do volume dos dissipadores.

Na segunda seção é apresentada a metodologia. Através dos gráficos fornecidos, é possível definir o ponto de operação cujo volume é mínimo diante dos parâmetros especificados. O ponto de mínimo foi obtido para a configuração IGBT/ SiC, uma vez que as perdas de condução no interruptor principal são determinantes na redução do volume.

Na terceira seção é desenvolvido um exemplo de projeto mostrando rapidamente quais equações e curvas devem ser utilizadas a fim de se seguir a metodologia proposta.

Capítulo VII

Conclusão

Neste trabalho foi desenvolvida uma metodologia de projeto aplicada a conversores boost PFC utilizados como estágio de entrada de UPS. A principal contribuição dessa metodologia é a minimização do volume do conversor como um todo através da especificação do ponto de operação [$\Delta I @ f_s$].

Para poder investigar o comportamento do volume com a variação dos pontos de operação, o conversor foi simulado a fim de determinar a forma de onda da corrente sobre o indutor.

Assim, no segundo capítulo, foi apresentado o projeto do controlador da malha de corrente do conversor, e a estrutura de simulação capaz de gerar a forma de onda da corrente. Através da modelagem por valores médios, foi extraída a função de transferência relacionando corrente sobre o indutor com perturbação na razão cíclica. Também foi comprovada a estabilidade da malha de corrente e projetado o compensador PI capaz de dar a forma senoidal à corrente de entrada. Os ganhos proporcional e integral foram selecionados de acordo com a banda passante BW e o resíduo α , funções da impedância normalizada Z_x , eliminando a necessidade de modelagem do conversor a cada novo projeto.

No terceiro capítulo é iniciado o projeto do circuito de potência a partir do projeto do indutor boost. Assim, fazendo uso de métodos bem conhecidos de seleção dos núcleos magnéticos e cálculo de perdas, é possível especificar o menor núcleo capaz de suportar a

elevação de temperatura. Foi mostrado que o volume do indutor é inversamente proporcional a frequência e ao *ripple* de corrente, apresentando ponto de mínimo em $[\Delta I_{pk-pk} = 20A @ f_s = 150 \text{ kHz}]$. E, devido ao critério de projeto que fixa a elevação de temperatura como função da superfície do núcleo e da potência por ele dissipada, as perdas apresentaram o mesmo comportamento do volume, ou seja, redução com o aumento da frequência e do *ripple*.

Já no quarto capítulo é apresentada a análise do projeto do filtro contra interferência eletromagnética. O volume do filtro de EMI conduzida apresenta um comportamento não linear, sendo que a elevação da frequência acarreta em aumento do volume. Contudo, devido ao comportamento das harmônicas de corrente de ordem elevada, ocorrem picos de volume nas frequências múltiplas da frequência de comutação. A amplitude do ruído gerado varia apenas com o *ripple* de corrente, pois é ele o responsável pelo aumento da amplitude das harmônicas. O aumento da frequência de comutação influi na ordem da harmônica a entrar em conformidade com a norma, uma vez que a IEC CISPR22 limita apenas as emissões com frequência superior a 150 kHz..

No quinto capítulo é analisado o projeto dos dissipadores. Assim, deve ser calculada a potência dissipada nos semicondutores a fim de se definir a resistência térmica do dissipador a ser empregado. As perdas de condução no interruptor principal são as mais significativas quando o dispositivo empregado é do tipo MOSFET, penalizando o volume dos dissipadores. Dentre os dispositivos ativos analisados, ele também apresenta as maiores perdas de comutação. Contudo, o componente responsável pela maior parcela das perdas de comutação é o diodo. Em nenhum dos casos anteriores, foi possível operar com frequências superiores a 120 kHz utilizando o diodo 15ETH06. Substituindo-o pelo diodo SDT12S60N, as perdas de comutação foram reduzidas significativamente, permitindo o uso dos componentes em frequências mais elevadas. O par IRGP20B60PD/ SDT12S60N minimiza volume dos dissipadores, pois o IGBT possibilita uma redução sensível das perdas de condução, enquanto o diodo de SiC reduz as perdas de comutação.

No sexto capítulo é desenvolvida a metodologia de projeto proposta. O uso de uma faixa extensa de possíveis tensões de entrada penaliza o volume dos elementos magnéticos. O uso de baixas tensões também eleva a potência dissipada nos dispositivos semicondutores, já que a corrente conduzida é maior, há mais perdas de condução e de comutação, ocasionando o aumento do volume dos dissipadores. Através dos gráficos fornecidos, é possível definir o ponto de operação cujo volume é mínimo diante dos parâmetros especificados. Para o par de semicondutores IRFP460A/15ETH06 o volume mínimo é igual a 716 cm^3 em $[13 \text{ A} @ 16$

kHz]. Devido ao rápido crescimento do dissipador com o aumento da frequência de comutação, o ponto de minimização se encontra nas baixas frequências. Porém, em 16 kHz, o volume do indutor boost também é bastante significativo, elevando o *ripple* de corrente. Substituindo o diodo 15ETH06 pelo diodo SiC SDT12S60, o peso do aumento da frequência passa a ser bem menor no volume do dissipador, deslocando o ponto de operação para [11 A@ 28 kHz]. O novo volume mínimo é 644 cm^3 , no qual o volume do filtro de EMI passou a ser mais significativo, levando o ponto de operação ótimo a menores valores de *ripple*. Para o par de semicondutores SPW20N60C3/ 15ETH06, as perdas de comutação continuam significativas. Contudo o uso do CoolMos reduz as perdas de condução, alterando o ponto de operação para [20 A@ 28 kHz] e volume mínimo igual a 483 cm^3 . Substituindo o diodo 15ETH06 pelo diodo SiC SDT12S60, há uma redução significativa das perdas de comutação, reduzindo o impacto do dissipador no volume final do conversor. O novo ponto de operação selecionado é [19.5 A@ 47 kHz] e volume igual a 458 cm^3 . Para o par de semicondutores IRGB60PD/ 15ETH06 apresenta perdas de condução reduzidas (devido ao IGBT) e independentes da variação do *ripple*, reduzindo o volume dos dissipadores. O ponto de operação selecionado é [19,5 A@ 47 kHz] e com volume igual a 426 cm^3 . Substituindo o diodo rápido de silício pelo SDT12S60, o ponto de operação selecionado se mantém em [19,5 A@ 47 kHz], mas com redução do volume pouco significativa para 421 cm^3 . Para esse caso, a redução no volume do dissipador introduzida pelo diodo SiC não compensa o aumento do volume do filtro de EMI.

A análise desses resultados, para a aplicação em questão com tensão de entrada universal, sugere que o volume mínimo para conversores PFC ocorre a baixas frequências e elevado *ripple* de corrente, contradizendo a tendência mundial de elevação da frequência de comutação e utilização do *ripple* igual a 20 % da corrente de pico.

Como proposta para trabalhos futuros sugere-se:

- a. Inclusão da análise de custo e eficiência;
- b. Expansão da metodologia para os demais conversores PFC da família boost;
- c. Realização de um estudo comparativo apontando os nichos de aplicação para cada conversor tomando como referência o conversor boost;
- d. Expansão da metodologia para os demais conversores CC-CC e PFC.

Referências

- [1] Darnell, The world's Power Electronics Information Specialist < <http://www.darnell.com>>, em 02 de Novembro de 2005.
- [2] SCHUCH, L. **Sistema CA/CC com um Conversor PWM Bidirecional para Interface entre o Barramento CC e o Banco de Baterias**. 2001. Dissertação (Mestrado em Engenharia Elétrica) – Universidade Federal de Santa Maria, Santa Maria, 2001.
- [3] POMÍLIO, J.A. **Pré-Reguladores para Correção de Fator de Potência**
- [4] BUSQUETS-MONGE, S. et al. Design of a Boost Power Factor Correction Converter Using Optimization Techniques. **IEEE Transactions on Power Electronics**, v. 19, n. 6, 2004.
- [5] OLIVEIRA, S.V.G., De SOUZA, A.F. A Study of Power Losses in A Two Stage Power Supply For Telecommunication Systems. **Congresso Brasileiro de Eletrônica de Potência**, p.526-531, 2001.
- [6] DOS REIS, F.S et al. PFP Converters Size Evaluation. **IEEE International Conference on Industrial Electronics, Control and Instrumentation**, p.593-598, 1997.
- [7] S. BASU, T.M. UNDELAND. Inductor Design Considerations for Optimizing Performance & Cost of Continuous Mode PFC Converters. **Applied Power Electronics Conference**, p.1133-1138, 2005.
- [8] ZHANG et al. Optimal Design of Integrated EMI Filter. **Applied Power Electronics Conference**, p.274-280, 1995.
- [9] LORENZ, L. et al. Matched Pair of CoolMOS Transistor with SiC Schottky Diode – Advantages in Application. **IEEE Transactions on Industrial Applications**, v. 40, n. 5, Setembro de 2004.
- [10] BING LU et al. Performance Evaluation of CoolMOSTM and SiC Diode for Single-Phase Power Factor Correction Applications. **Applied Power Electronics Conference**, p.651-657, 2003.
- [11] ZVEREV, I. Switching Frequency Related Trade-Offs in a Hard-Switching CCM PFC Boost Converter. **Applied Power Electronics Conference**, p.671-676, 2003.
- [12] GAIDZINSKI, P.R. **Unidade Retificadora de Alta Performance, 1500W- 25A, para Telecomunicações**. 1993. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Santa Catarina, Florianópolis, 1993.

- [13] VORPERIAN, V., “Simplified Analysis of PWM converters using the model of the PWM Switch: part I”, **IEEE Transactions of Aerospace and Electronic**, v. 26, n. 3, Maio de 1990.
- [14] TODD, P.C. UC3854 Controlled Power Factor Correction Circuit Design. U-134, Unitrode Databook, 1995.
- [15] DIXON, L.H. “High Power Factor Switching Pre-Regulator Design Optimization”, **Unitrode Power Design Seminar**, SEM700, 1990.
- [16] DIXON, L.H. “Average Current Mode Control of Switching Power Supplies”, **Unitrode Power Design Seminar**, SEM700, 1990.
- [17] Noon, J.P. “Designing High-Power Factor Off-Line Power Supplies”, **TI Power Seminar**, 2003.
- [18] TEODORO, E.S. **Análise e Projeto de Compensadores para o Conversor Boost**, Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Santa Catarina, Florianópolis, 1994.
- [19] ZHOU, C., JOVANOVIĆ, M.M. “Design Trade-offs in Continuous Current-Mode Controlled Boost Power-Factor Correction Circuits”, **International High Frequency Power Conversion Conference**, p.209-220, 1992.
- [20] ASTROM, K.J., WITTENMARK, B. **Computer Controlled Systems: Theory and Design**, Prentice-Hall International, pp310, pp332.
- [21] A Critical Comparison of Ferrite with other Magnetic Materials, Magnetics Application Notes, in <<http://www.mag-inc.com/library.asp#general>>, em Março de 2006.
- [22] Powder Core General info, Magnetics Application Notes, in <<http://www.mag-inc.com/library.asp#general>>, em Março de 2006.
- [23] ERICKSON, R.W., Maksimovic, D. **Fundamentals of Power Electronics**. 2 ed., Kluwer Academic Publishers, 2001.
- [24] McLYMAN, W.T. **High Reliability Magnetic Devices Design and Fabrication**, Marcel Dekker Inc., 2002.
- [25] MARTINS, ML. **Novos conversores ZCZVT: Síntese, Análise e Investigação**. Exame de Qualificação (Doutorado em Engenharia Elétrica) – Universidade Federal de Santa Maria, 2005.
- [26] SWIHART, M.A. “Inductor Cores- Materials and Shape Choices.” **MAS PCIM Europe**, 2004.
- [27] LIU, JINJUN. et al. “A Method for Inductor Core Loss Estimation in Power Factor Correction Applications”. **Applied Power Electronics Conference**, p.439-445, 2002.

- [28] SULLIVAN, C.R. et al. "Improved Calculation of Core Loss with Nonsinusoidal Waveforms". **Industry Applications Conference**, p.2203-2210, 2001.
- [29] SULLIVAN, C.R. et al. "Accurate Prediction of Ferrite Core Losses with Nonsinusoidal Waveforms Using Only Steimetz". **Compel**, 2002.
- [30] ALBACH, M. et al. "Calculating Core Losses in Transformers for Arbitrary Magnetizing Currents a Comparison of Different Approaches". **Power Electronics Specialists Conference**, p.1463-1468, 1996.
- [31] FERREIRA, JAN A. "Improved Analytical Modeling of Conductive Losses in Magnetic Components." **IEEE Transactions on Power Electronics**, v. 9, n. 1, Janeiro de 1994 .
- [32] XI NAN, SULLIVAN, C.R.. "An Improved Calculation of Proximity Effect Loss in High-Frequency Windings of Round Conductors." **Power Electronics Specialists Conference**, p.853-860, 2003.
- [33] XI NAN, SULLIVAN, C.R.. "Simplified High-Accuracy Calculation of Eddy-Currents Loss in Round-Wire Windings." **Power Electronics Specialists Conference**, p.873-879, 2004.
- [34] ALBACH, M. et al. "Two-Dimensional Calculation of Winding Losses in Transformers." **Power Electronics Specialists Conference**, p.1639-1644, 2000.
- [35] DOWELL, P.L. "Effects of Eddy Currents in Transformer Windings." **Proceedings of IEE**, v. 113, n.8, 1966.
- [36] LEONAVICIUS, V. et al. "Comparison of Realization Techniques of PFC Inductor Operating in Discontinuous Conduction Mode." **IEEE Transactions on Power Electronics**, v. 17, n. 5, Setembro de 2002 .
- [37] SIPPOLA, M., SEPPONEN, R.E. "Accurate Prediction of High-Frequency Power Transformer Losses and Temperature Rise." **IEEE Transactions on Power Electronics**, v. 17, n. 5, Setembro de 2002 .
- [38] KODALI, V. P. "Engineering Electromagnetic Compatibility: principles, measurements, and technologies." **IEEE Press**, pp. 315-331, 1996.
- [39] TIHANYI, L. "EMC in Power Electronics", **IEEE Press**, pp.203-218, 1995.
- [40] MAGNUS, E.F. **Desenvolvimento de uma Ferramenta para Ensaios de EMI Conduzida de Baixo Custo**. Dissertação (Mestrado em Engenharia Elétrica) - Pontifícia Universidade Católica, Porto Alegre, 2001.
- [41] DOS REIS, F.S. **Estudio Y Criterios De Minimizacion De Las Interferencias Eletromagneticas Conducidas En Los Convertidores Ca-Cc**. Tese (Doutorado em Eletrônica Industrial)- Universidad Politécnica de Madrid, Espanha, 1995.

- [42] WEI ZHANG. **Integrated EMI/ Thermal Design for Switching Power Supplies.** Dissertação (Master of Science in Electrical Engineering) - Virginia Polytechnic Institute and State University, Virginia, 1998.
- [43] OZENBAUGH, R.L. "EMI Filter Design." **Marcel Dekker**, pp.42-50, 1996.
- [44] VLATKOVIC, V. et al. "Input Filter Design for Power Factor Correction Circuits." **IEEE Transactions on Power Electronics**, v. 11, n. 1, Janeiro de 1996.
- [45] ARMSTRONG, K., WILLIAMS, T. **Choosing and Installing Mains Filter.** <http://www.ce-mag.com>, em 15 de janeiro de 2006.
- [46] Datasheet IRFP460A, In: International Rectifier, <<http://www.irf.com/product-info/datasheets/data/irfp460a.pdf>>, em 10 de Março de 2006.
- [47] Datasheet IRGP20B60pd, In: International Rectifier, <<http://www.irf.com/product-info/datasheets/data/irgp20b60pd.pdf>>, em 10 de Março de 2006.
- [48] Datasheet 15ETH06, In: International Rectifier, <<http://www.irf.com/product-info/datasheets/data/15eth06.pdf>>, em 10 de Março de 2006.
- [49] Datasheet SPW20N60C3, In: Infineon, <http://www.infineon.com/upload/Document/cmc_upload/documents/012/4078/SPW20N60C3_Rev2.1.pdf>, em 10 de Março de 2006.
- [50] Datasheet SDT12S60, In: Infineon, <http://www.infineon.com/upload/Document/cmc_upload/documents/012/4760/SDT12S60_Rev.2.2.pdf>, em 10 de Março de 2006.
- [51] Application Note: Power Mosfet Basics. In: International Rectifier Application Notes <<http://www.irf.com>>, em 10 de Março de 2006.
- [52] Application Note AN-944. In: International Rectifier Application Notes <<http://www.irf.com>>, em 10 de Março de 2006.
- [53] Application Note AN-1033. In: International Rectifier Application Notes <<http://www.irf.com>>, em 10 de Março de 2006.
- [54] Mohan, N., Undeland, T., Willians, R. **Power Electronics: Converters, Applications, and Design**, John Willey and Sons, 1995.
- [55] LIU, J. et al "Evaluation of power losses in different CCM mode single-phase boost PFC converters via a simulation tool", **Industry Applications Conference**, p. 2455 – 2459, v.4, 2001.
- [56] PIETKIEWICZ, A., TOLLIK, D. "Snubber circuit and MOSFET paralleling considerations for high power boost-based power-factor correctors", **INTELEC**, p.41-45, 1995.
- [57] SMITH, K.M., SMEDLEY, K.M. "Engineering design of lossless passive soft

switching methods for PWM converters – part I. With minimum voltage stress circuit cells”, **IEEE Transactions on Power Electronics**, v.16, n.3, 2001.

- [58] WILLIAMS, B.W. **Power Electronics: Devices, Drivers, Applications, and Passive Components**, versão eletrônica, 2006.
- [59] R-Theta Tutorial. In: R-Theta, < <http://www.r-theta.com>>, em 10 de Março de 2006.
- [60] HS Dissipadores, em <<http://www.hsdissipadores.com.br>>, Março de 2006.
- [61] DAMASCENO, D., SCHUCH, L., PINHEIRO, J.R. Design Procedure to Minimize Boost PFC Volume Concerning the Trade-Offs Among Switching Frequency, Input Current Ripple and Soft-Switching. **Power Electronics Specialists Conference**, p.2333-2338, 2005.
- [62] DONG, W., ZHAO, Q., LEE, F.C. “A Boost Converter with a Lossless Snubber Under Minimum Voltage Stress.” **Applied Power Electronics Conference**, p.509-515, 2002.
- [63] HUA, G., LEU, C-S., LEE, F.C., “Novel Zero Voltage Transition PWM Converters.” **IEEE Transactions on Power Electronics**, v. 9, n. 2, 1994.

APÊNDICE 1

Impacto da Alteração dos Parâmetros de Projeto

Para a aplicação apresentada durante este trabalho, foram definidos diversos parâmetros de entrada necessários para a realização do projeto do conversor. O objetivo deste apêndice é mostrar a alteração do comportamento de volume para o conversor boost de acordo com a modificação de alguns desses parâmetros.

A1.1 Substituição do Material Constituinte do Núcleo Magnético

Nos casos anteriores, os núcleos magnéticos eram constituídos por ligas de pó de ferro. Nesta seção é mostrado o impacto do uso de ferrite como material para o projeto do indutor boost.

Os novos parâmetros de simulação são mostrados na tabela A1-1.

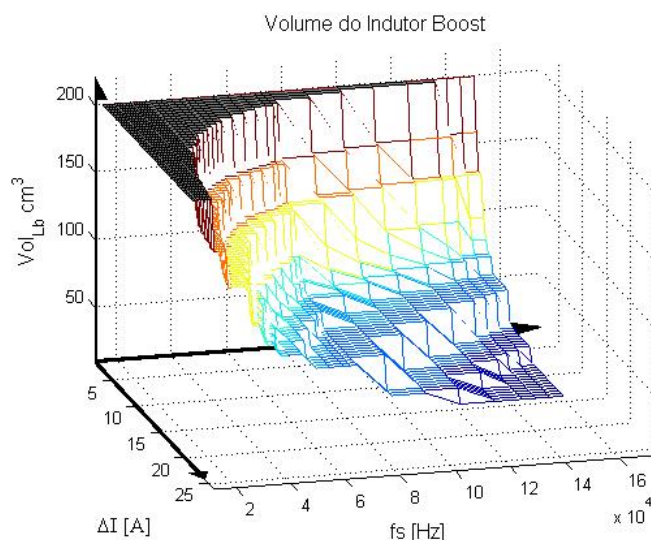
A única alteração se refere à mudança do material do núcleo magnético, sendo agora utilizado a ferrite.

A utilização dos núcleos de ferrite simplifica o projeto, já que a variação da permeabilidade efetiva com o aumento da força magnetizante é desprezível na região de operação linear. Isto significa que a indutância permanece constante apesar da variação da corrente sobre o indutor.

Tabela A1-1: Novos Parâmetros de Simulação.

Frequência de Comutação	$f_s = 15 - 150 \text{ kHz}$
Ripple de Corrente Máximo	$\Delta I_{\text{pk-pk}} = 1,5 - 20 \text{ A}$
Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{\text{inRMS}} = 90 \text{ V}$
Potência de Entrada	$P_{\text{in}} = 1200 \text{ W}$
Temperatura da Junção	$T_{\text{JSW}} = 125^\circ\text{C}, T_{\text{JD}} = 125^\circ\text{C}$
Resistência de Gatilho	$R_{\text{GMOSFET}} = 4,3 \Omega, R_{\text{GCoolMOS}} = 3,6 \Omega, R_{\text{G_IGBT}} = 10 \Omega$
Semicondutores Analisados	15ETH06, SDT12S60N, IRFP460A, IRGP20B60PD, SPW20N60C3
Fluxo de Ar	$v = 5 \text{ m/s}$
Perfil Utilizado	HS10425
Material do Núcleo Magnético	Ferrite
Geometria do Núcleo Magnético	E
Topologias do Filtro de EMI	Conexão de 2 Filtros π em cascata

O comportamento do volume do indutor com a variação dos pontos de operação para núcleos constituídos por ferrite é apresentado na Figura A1-1. O comportamento apresentado é semelhante ao dos núcleos anteriores, contudo o volume final obtido é inferior. A área cinza corresponde à região em que a realização do projeto não é possível devido à inexistência de núcleos de ferrite para o indutor boost.

**Figura A1-1: Comportamento do volume do indutor boost para núcleos de ferrite.**

Já o comportamento do filtro de EMI com núcleos de ferrite é mostrado na Figura A1-2. É perceptível que o volume do filtro utilizando ferrite apresenta comportamento semelhante aos filtros anteriores em que o material dos núcleos magnéticos era constituído por ligas de pó de ferro. A área cinza corresponde à região em que a realização do projeto não é possível devido à inexistência de núcleos de ferrite para o indutor boost.

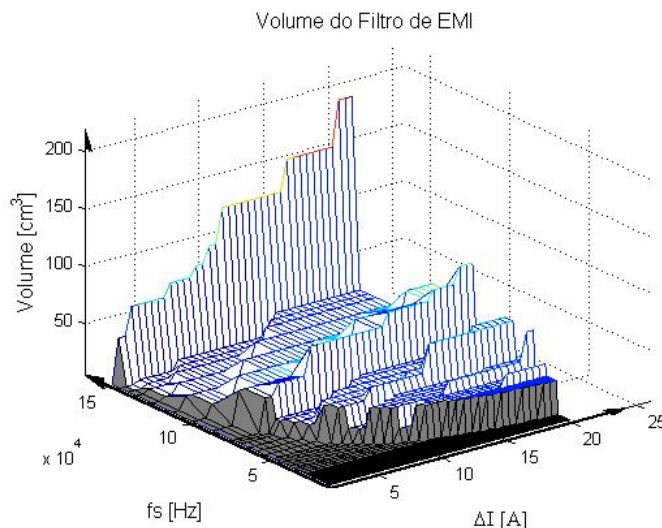


Figura A1-2: Comportamento do volume do filtro de EMI para núcleos de ferrite.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores IRFP460A/ 15ETH06 é o mostrado na Figura A1-3. O novo ponto de operação selecionado é [16 A@ 25 kHz] e volume igual a 885 cm³.

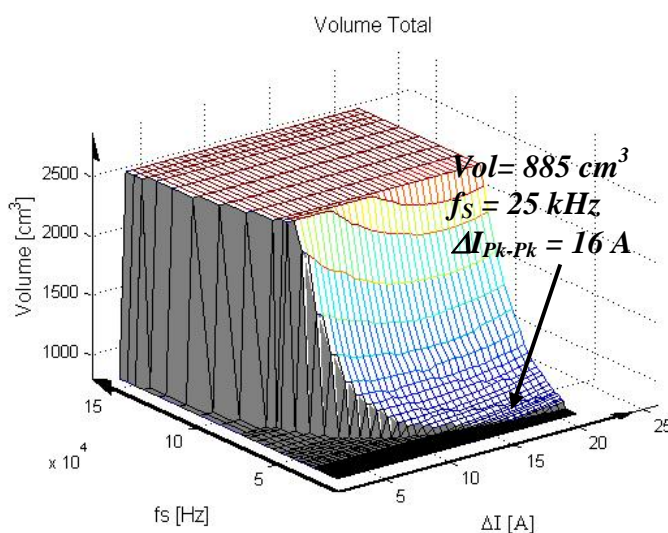


Figura A1-3: Comportamento do volume total do conversor para núcleos de ferrite e par IRFP460A/ 15ETH06.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores IRFP460A/ SDT12S60 é o mostrado na Figura A1-4. O novo ponto de operação selecionado é [9,5 A @ 36 kHz] e volume igual a 746 cm³.

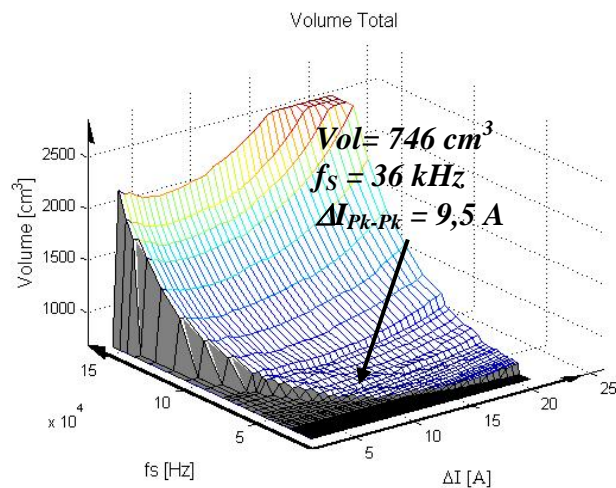


Figura A1-4: Comportamento do volume total do conversor para núcleos de ferrite e par IRFP460A/ SDT12S60 .

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores SPW20N60C3/ 15ETH06 é o mostrado na Figura A1-5. O novo ponto de operação selecionado é [19 A @ 47,5 kHz] e volume igual a 568 cm³.

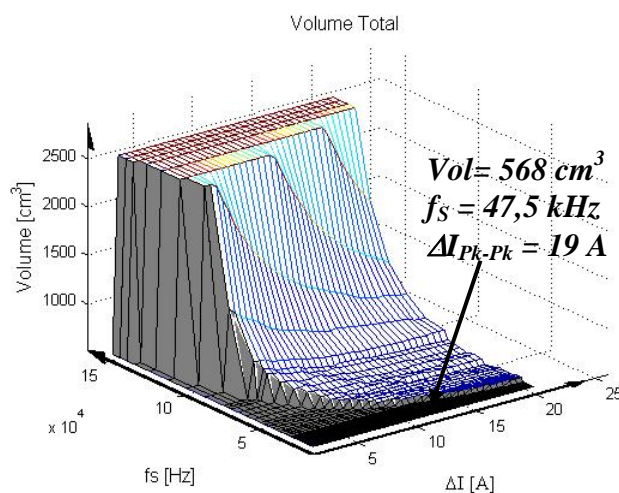


Figura A1-5: Comportamento do volume total do conversor para núcleos de ferrite e par SPW20N60C3/ 15ETH06.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores SPW20N60C3/ SDT12S60 é o mostrado na Figura A1-6. O novo ponto de operação selecionado é [10 A@ 72,5 kHz] e volume igual a 519 cm³.

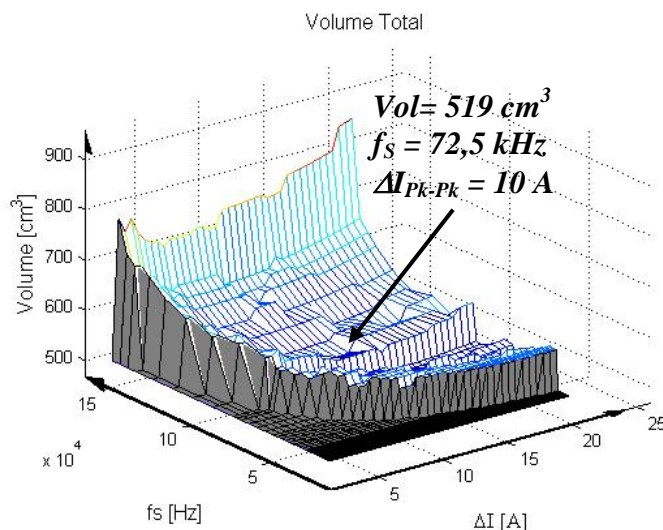


Figura A1-6: Comportamento do volume total do conversor para núcleos de ferrite e par SPW20N60C3/ SDT12S60.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores IRGB60PD / 15ETH06 é o mostrado na Figura A1-7. O novo ponto de operação selecionado é [20 A@ 47,5 kHz] e volume igual a 497cm³.

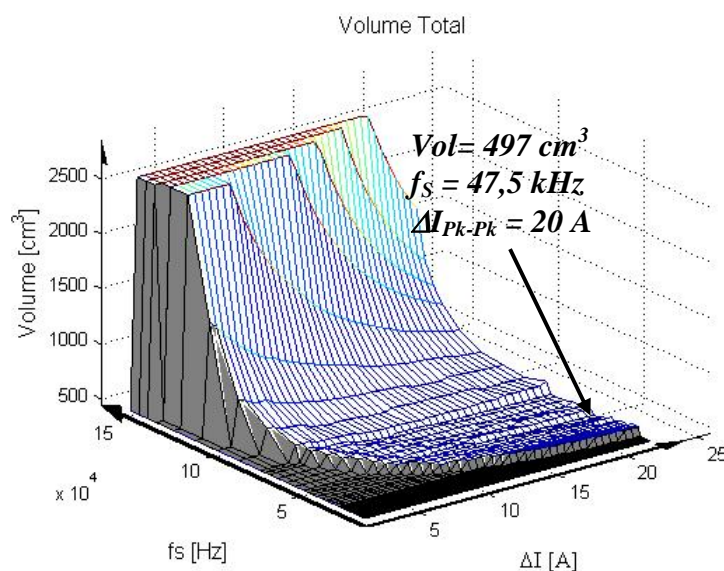


Figura A1-7: Comportamento do volume total do conversor para núcleos de ferrite e par IRGB60PD / 15ETH06.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores IRGB60PD / SDT12S60 é o mostrado na Figura A1-8. O novo ponto de operação selecionado é [10 A@ 72,5 kHz] e volume igual a 483 cm³.

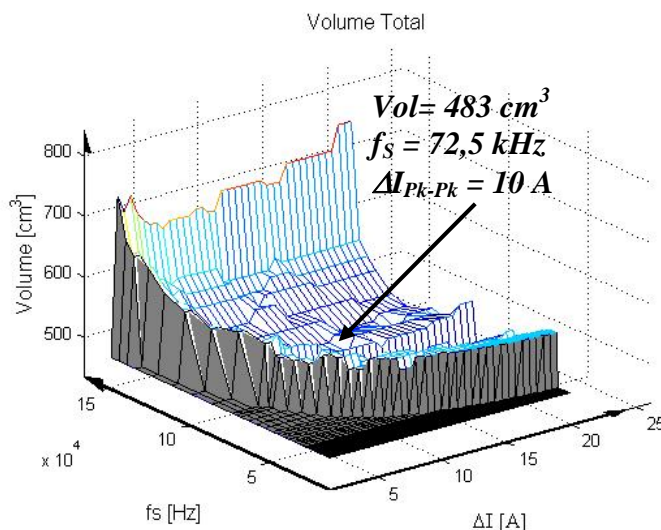


Figura A1-8: Comportamento do volume total do conversor para núcleos de ferrite e par IRGB60PD / SDT12S60.

Com base nas figuras anteriores, e com a intenção de minimizar volume, a lista de prioridades de componentes e pontos de operação é mostrada na Tabela A1-2.

Tabela A1-2: Caracterização dos materiais e respectivos pontos de operação.

Núcleo Magnético	Filtro de EMI	Semicondutores	[ΔI @ fs]
Ferrite E	Filtro π em cascata Ferrite E	IRGP20B60PD/ SDT12S60N	[10 A@ 72,5 kHz]
		IRGP20B60PD/ 15ETH06	[20 A@ 47,5 kHz]
		SPW20N60C3/ SDT12S60N	[10 A@ 72,5 kHz]
		SPW20N60C3/ 15ETH06	[19 A@ 47,5 kHz]
		IRFP460A/SDT12S60N	[9,5 A@ 36 kHz]
		IRFP460A/15ETH06	[16 A@ 25 kHz]

A1.2 Comportamento da Potência Dissipada

Nesta seção é mostrado o comportamento da potência dissipada com a variação do ponto de operação do conversor.

No capítulo 3 foi mostrado que no projeto do indutor boost para *ripples* e frequências menores, são necessárias maiores indutâncias, que implicam em maiores núcleos, com

comprimentos de condutores maiores, acarretando em potências dissipadas mais elevadas. O mesmo ocorre com o filtro de EMI, nos pontos de operação que são necessárias as maiores indutâncias, estão as maiores perdas. Analisando as perdas nos semicondutores, o comportamento com relação à frequência é bastante previsível: a potência dissipada é diretamente proporcional à frequência de comutação. Todavia, como mostrado no capítulo 5, existe um ponto de *ripple* de corrente sobre o indutor que minimiza as perdas.

A potência dissipada pelo conversor está interligada ao seu volume. Por exemplo, à medida que aumentam as perdas nos semicondutores, se faz necessário um dissipador mais volumoso para garantir o funcionamento dos dispositivos dentro das temperaturas limites estabelecidas pelos fabricantes.

Dessa forma, foram plotados os gráficos que mostram o comportamento da potência dissipada com o ponto de operação. Os parâmetros utilizados para simulação do conversor são os mesmos mostrados na tabela A1-1.

O comportamento da potência total dissipada para núcleos de ferrite e para o par de semicondutores IRFP460A/ 15ETH06 é o mostrado na Figura A1-9. O novo ponto de operação selecionado é [17,5 A@ 25 kHz] e potência dissipada igual a 106 W.

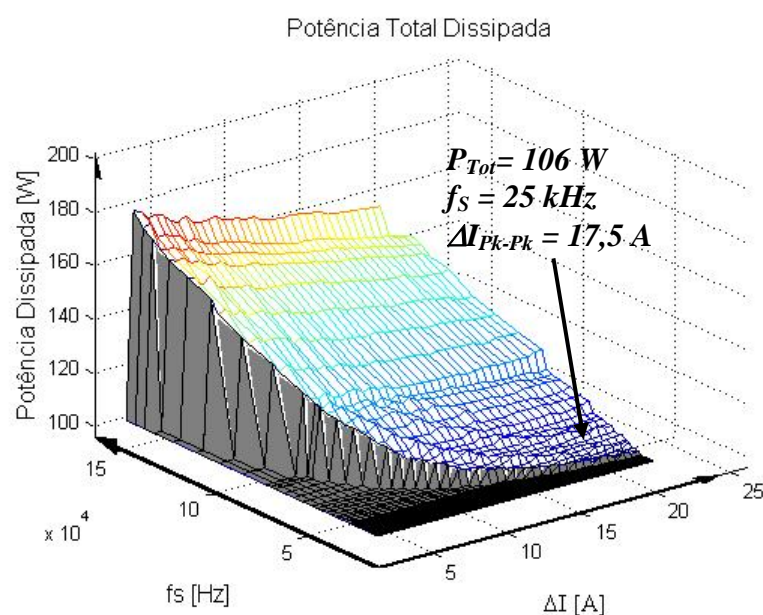


Figura A1-9: Comportamento da potência total dissipada do conversor para núcleos de ferrite e par IRFP460A/ 15ETH06.

O comportamento da potência total dissipada para núcleos de ferrite e para o par de semicondutores IRFP460A/ SDT12S60 é o mostrado na Figura A1-10. O novo ponto de operação selecionado é [8,5 A@ 47,5 kHz] e potência dissipada igual a 98 W.

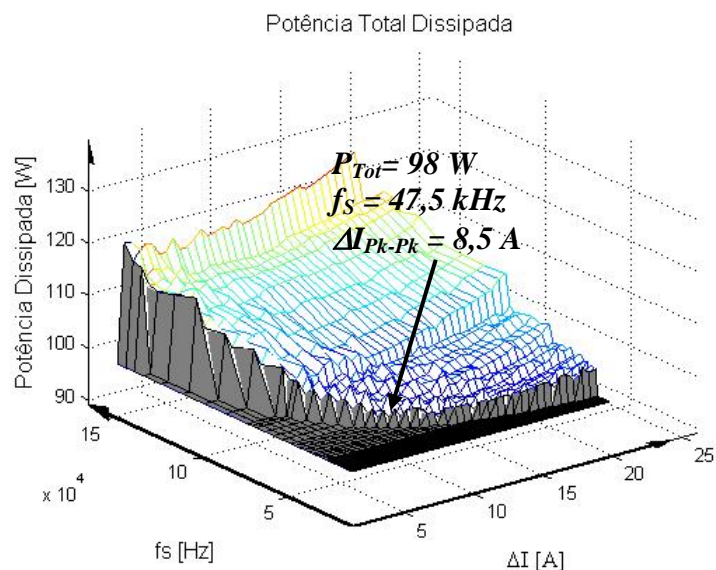


Figura A1-10: Comportamento da potência total dissipada do conversor para núcleos de ferrite e par IRFP460A/SDT12S60.

O comportamento da potência total dissipada para núcleos de ferrite e para o par de semicondutores SPW20N60C3/15ETH06 é o mostrado na Figura A1-11. O novo ponto de operação selecionado é [17,5 A@ 25 kHz] e potência dissipada igual a 75 W.

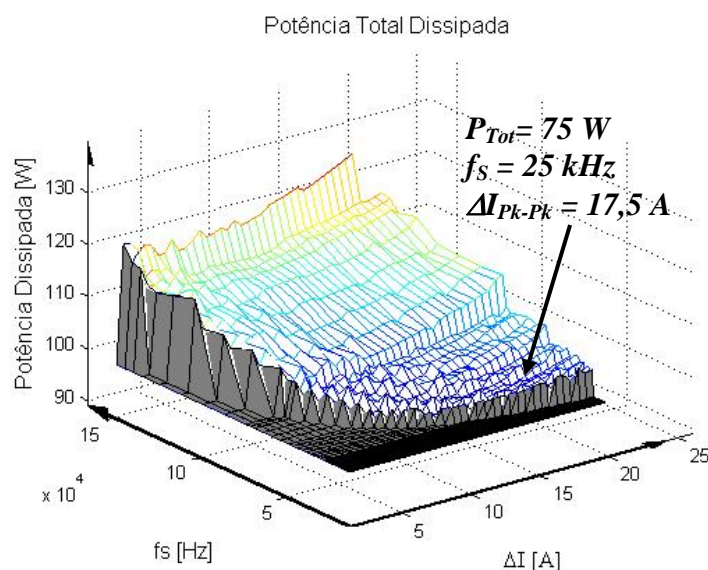


Figura A1-11: Comportamento da potência total dissipada do conversor para núcleos de ferrite e par SPW20N60C3/15ETH06.

O comportamento da potência total dissipada para núcleos de ferrite e para o par de semicondutores SPW20N60C3/SDT12S60 é o mostrado na Figura A1-12. O novo ponto de operação selecionado é [11 A@ 36 kHz] e potência dissipada igual a 70 W.

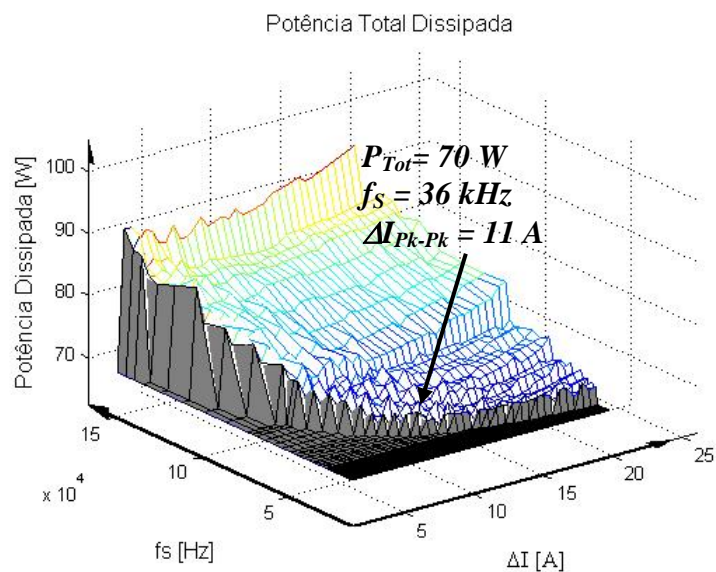


Figura A1-12: Comportamento da potência total dissipada do conversor para núcleos de ferrite e par SPW20N60C3/ SDT12S60.

O comportamento da potência total dissipada para núcleos de ferrite e para o par de semicondutores IRGB60PD / 15ETH06 é o mostrado na Figura A1-13. O novo ponto de operação selecionado é [20 A@ 24 kHz] e potência dissipada igual a 55 W.

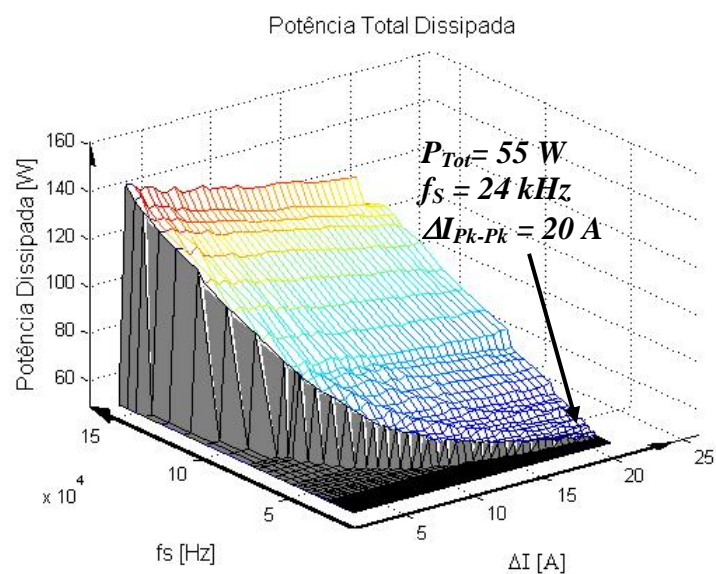


Figura A1-13: Comportamento da potência total dissipada do conversor para núcleos de ferrite e par IRGB60PD / 15ETH06.

O comportamento da potência total dissipada para núcleos de ferrite e para o par de semicondutores IRGB60PD / SDT12S60 é o mostrado na Figura A1-14. O novo ponto de operação selecionado é [19,5 A@ 27 kHz] e potência dissipada igual a 51 W.

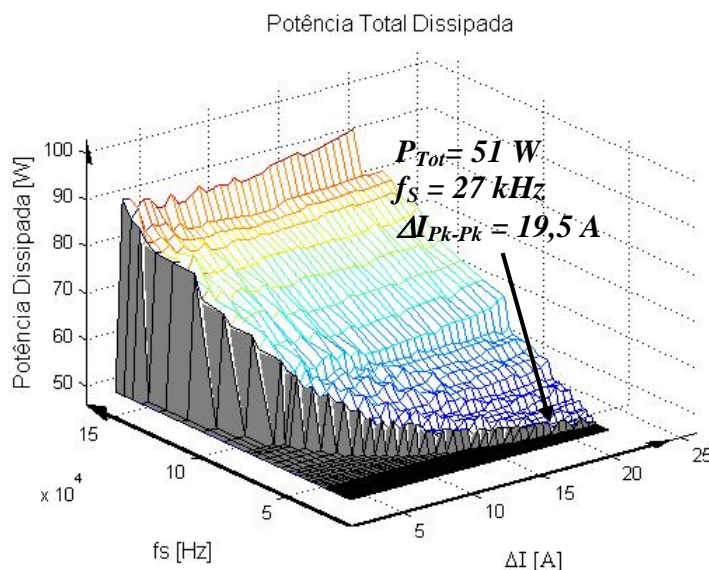


Figura A1-14: Comportamento da potência total dissipada do conversor para núcleos de ferrite e par IRGB60PD / SDT12S60.

Com base nas figuras anteriores, e com a intenção de minimizar a potência dissipada, a lista de prioridades de componentes e pontos de operação é mostrada na Tabela A1-3.

Tabela A1-3: Caracterização dos materiais e respectivos pontos de operação.

Núcleo Magnético	Filtro de EMI	Semicondutores	[ΔI @ f_s]
Ferrite E	Filtro π em cascata Ferrite E	IRGP20B60PD/ SDT12S60N	[19,5 A@ 27 kHz]
		IRGP20B60PD/ 15ETH06	[20 A@ 24 kHz]
		SPW20N60C3/ SDT12S60N	[11 A@ 36 kHz]
		SPW20N60C3/ 15ETH06	[17,5 A@ 27 kHz]
		IRFP460A/SDT12S60N	[8,5A@ 47,5 kHz]
		IRFP460A/15ETH06	[17,5 A@ 25 kHz]

A1.3 Uso de Circuitos de Auxílio à Comutação

Visando reduzir o impacto da frequência de comutação no aumento da potência dissipada nos semicondutores, pode-se escolher, basicamente, entre dois caminhos: a alteração da tecnologia dos interruptores ou o uso de circuitos de auxílio à comutação (CAC). Como a primeira alternativa foi abordada anteriormente no decorrer deste trabalho, o emprego de CAC é abordado nesta seção.

Esta seção é baseada no artigo apresentado em [61].

Este artigo traz como primeiro caso analisado, o conversor boost operando sem circuito de auxílio à comutação, como pode ser visto na Figure A1-15. Como a potência de entrada e os modelos adotados nesse artigo diferem dos adotados nesse trabalho, alguns resultados apresentam pequenas diferenças quando comparados. Assim, o ponto de minimização do volume apontado para o conversor operando sem circuito de auxílio à comutação é [11 A@ 14 kHz] com volume total igual a 638 cm³.

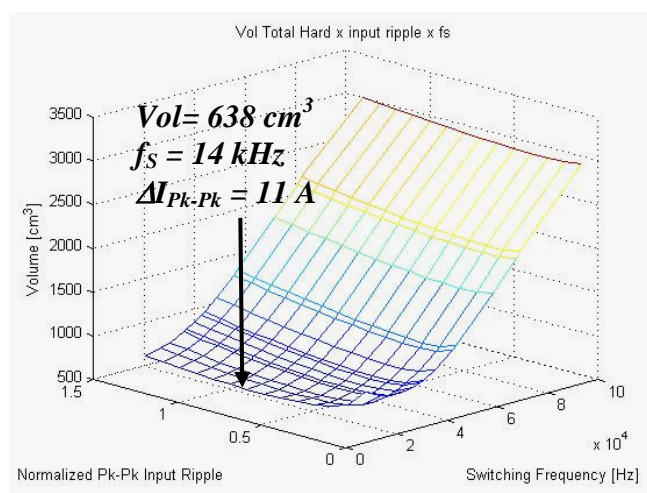


Figura A1-15: Comportamento do volume total do conversor para núcleos de ferrite sem o uso de circuito de auxílio à comutação.

Conforme o artigo, o uso do *snubber* regenerativo usado em [62] altera o ponto de operação selecionado, como mostrado na Figura A1-16. Isto se deve ao fato de que a inserção de um circuito auxiliar reduz significativamente as perdas de entrada em condução, permitindo maiores frequências de comutação e menores *ripples* de corrente. O novo ponto de operação é [9,5 A@ 29 kHz] com volume total igual a 586 cm³.

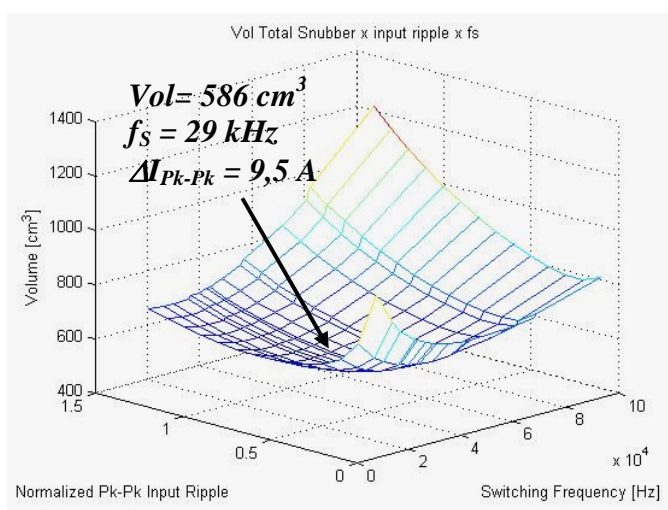


Figura A1-16: Comportamento do volume total do conversor para núcleos de ferrite usando o *snubber* apresentado em [62].

Neste mesmo artigo, também foi testado outro CAC, o circuito ZVT apresentado em [63]. Este circuito permite a entrada em condução do interruptor principal sob tensão nula reduzindo ainda mais a potência dissipada. Com isso a frequência de comutação pode ser elevada ainda mais, e o novo ponto de operação que minimiza volume passa a ser [7,5 A@ 47 kHz] com um volume total igual a 557 cm³, como mostrado na Figura A1-17.

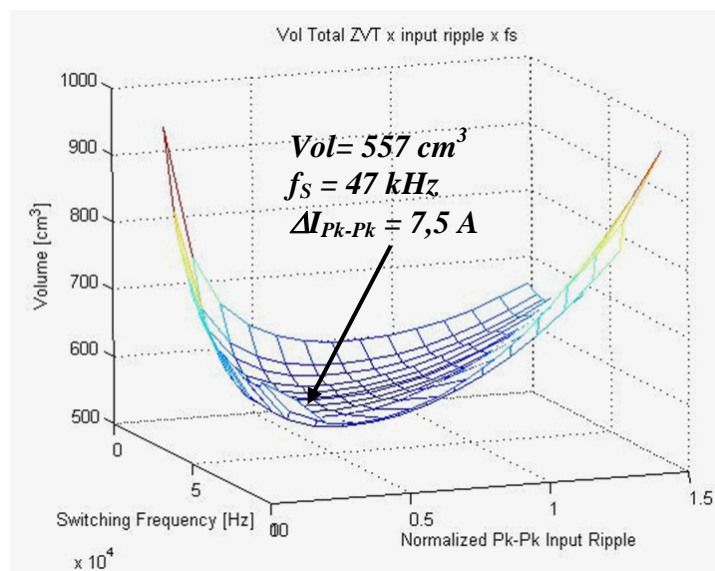


Figura A1-17: Comportamento do volume total do conversor para núcleos de ferrite usando o ZVT apresentado em [63].

Uma vez que os pontos de minimização do volume foram demonstrados, torna-se possível construir um gráfico de barras a fim de compará-los, como mostrado na Figura A1-18. É perceptível que as diferenças entre os pontos de mínimo para cada CAC são inferiores a 15%. Entretanto, se o método de comparação tradicional for empregado, adotando o ponto de operação [20% I_{pk} @ 100 kHz], as diferenças podem atingir 400%.

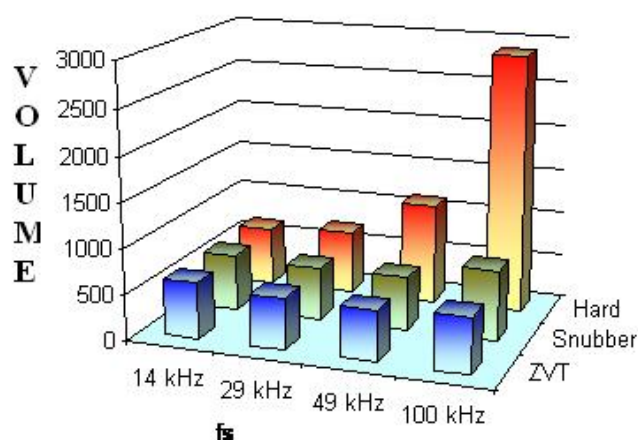


Figura A1-18: Comparação dos volumes totais apresentados em [63].

A análise dos resultados demonstra que o dissipador domina a curva do volume total para conversores operando com entrada universal, e o ponto de operação é fortemente afetado pelo uso de CAC.

A1.4 Substituição da Tensão de Entrada

Nos casos anteriores a tensão de entrada era considerada universal. Nesta seção é mostrado o impacto da alteração da tensão de entrada para 220 V.

A utilização de uma tensão de entrada mais elevada implica em amplitudes menores de corrente de entrada, reduzindo a potência dissipada nos núcleos magnéticos e nos dispositivos semicondutores, conseqüentemente reduzindo o volume final do conversor.

Os parâmetros utilizados na simulação são os mostrados na Tabela A1-4, em que a única diferença para as simulações apresentadas no capítulo 6 se refere exatamente a tensão de entrada (antes universal e agora igual a 220V).

TabelaA1-4: Parâmetros de Simulação.

Frequência de Comutação	$f_s = 15 - 150 \text{ kHz}$
<i>Ripple</i> de Corrente Máximo	$\Delta I_{\text{pk-pk}} = 1,5 - 20 \text{ A}$
Tensão de Saída	$V_O = 400 \text{ V}$
Tensão de Entrada	$V_{\text{inRMS}} = 220 \text{ V}$
Potência de Entrada	$P_{\text{in}} = 1200 \text{ W}$
Temperatura da Junção	$T_{\text{JSW}} = 125^\circ\text{C}, T_{\text{JD}} = 125^\circ\text{C}$
Resistência de Gatilho	$R_{\text{GMOSFET}} = 4,3 \Omega, R_{\text{GCoolMOS}} = 3,6 \Omega, R_{\text{G_IGBT}} = 10 \Omega$
Semicondutores Analisados	15ETH06, SDT12S60N, IRFP460A, IRGP20B60PD, SPW20N60C3
Fluxo de Ar	$v = 5 \text{ m/s}$
Perfil Utilizado	HS4425
Material do Núcleo Magnético	MPP
Permeabilidade inicial	$\mu_r = 26\mu\text{H}$
Geometria do Núcleo Magnético	Toroidal
Topologias do Filtro de EMI	Conexão de 2 Filtros π em cascata

O comportamento do volume do indutor com a variação dos pontos de operação para tensão de entrada igual a 220 V é apresentado na Figura A1-19. O comportamento apresentado é semelhante ao dos núcleos anteriores, contudo o volume final obtido é muito inferior, uma vez que a amplitude da corrente sobre o indutor foi bastante reduzida.

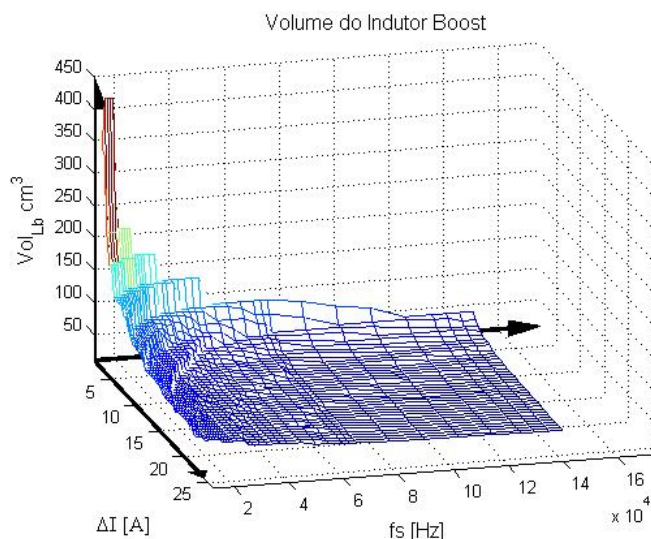


Figura A1-19: Comportamento do volume do indutor boost para tensão de entrada igual 220 V.

Já o comportamento do filtro de EMI com tensão de entrada igual a 220 V é mostrado na Figura A1-20. É perceptível que o volume do filtro para essa tensão apresenta comportamento semelhante aos filtros anteriores, sendo caracterizado pela sensível redução de volume.

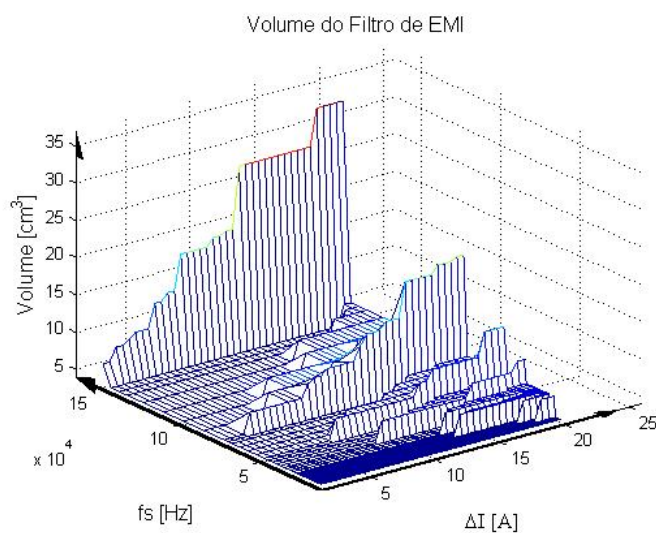


Figura A1-20: Comportamento do volume do filtro de EMI para tensão de entrada igual 220 V.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores IRFP460A/ 15ETH06 é o mostrado na Figura A1-21. O novo ponto de operação selecionado é [19,5 A@ 70 kHz] e volume igual a 61 cm³.

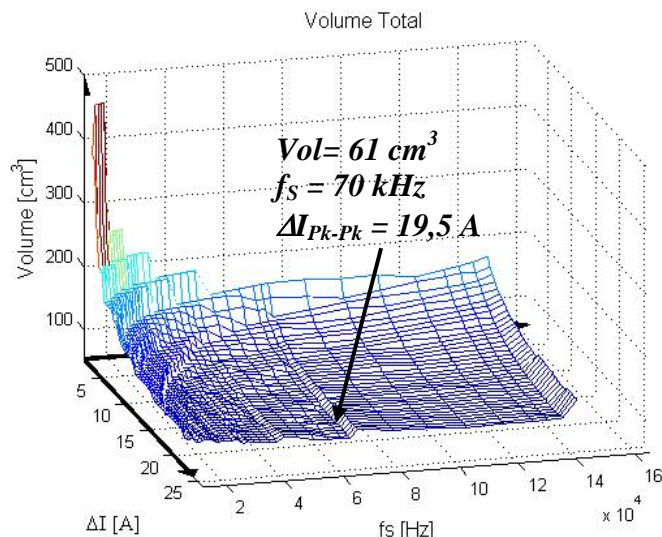


Figura A1-21: Comportamento do volume total do conversor para tensão de entrada igual a 220 V e par IRFP460A/ 15ETH06.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores IRFP460A/ SDT12S60 é o mostrado na Figura A1-22. O novo ponto de operação selecionado é [14,5 A @ 70 kHz] e volume igual a 58 cm³.

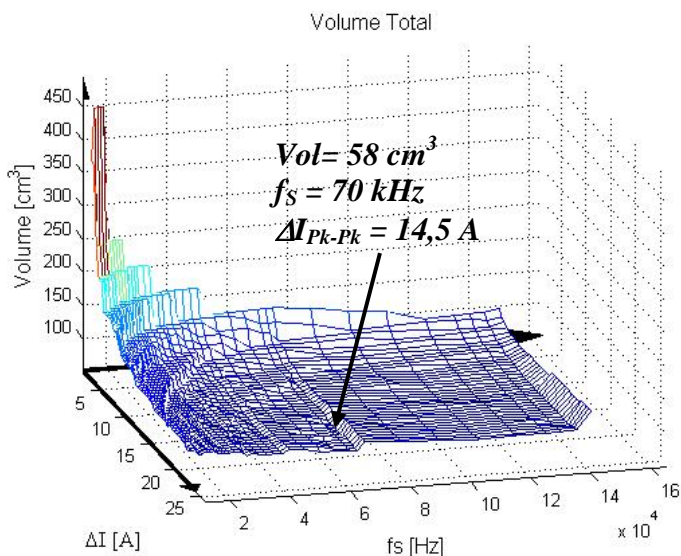


Figura A1-22: Comportamento do volume total do conversor para tensão de entrada igual a 220 V e par IRFP460A/ SDT12S60 .

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores SPW20N60C3/ 15ETH06 é o mostrado na Figura A1-23. O novo ponto de operação selecionado é [19,5 A@ 70 kHz] e volume igual a 56 cm³.

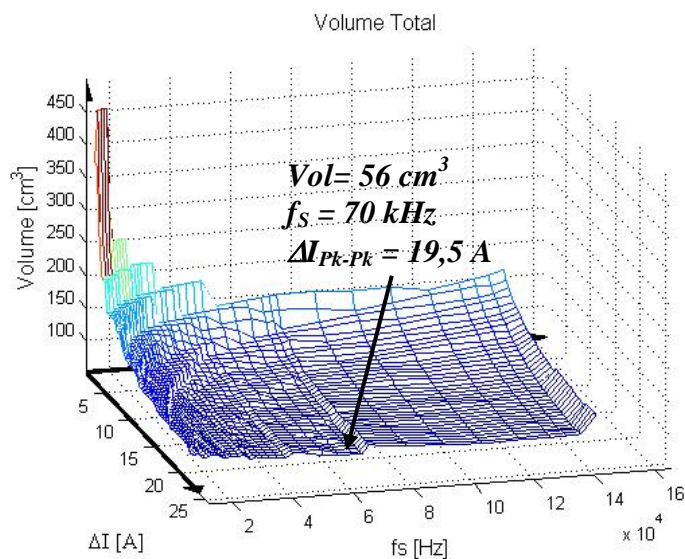


Figura A1-23: Comportamento do volume total do conversor para tensão de entrada igual a 220 V e par SPW20N60C3/ 15ETH06.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores SPW20N60C3/ SDT12S60 é o mostrado na Figura A1-24. O novo ponto de operação selecionado é [14,5 A@ 70 kHz] e volume igual a 53 cm³.

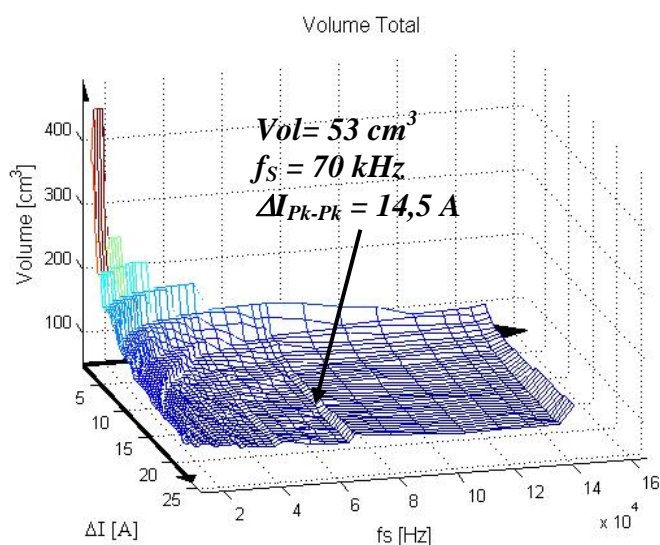


Figura A1-24: Comportamento do volume total do conversor para tensão de entrada igual a 220 V e par SPW20N60C3/ SDT12S60.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores IRGB60PD / 15ETH06 é o mostrado na Figura A1-25. O novo ponto de operação selecionado é [16,5 A@ 47,5 kHz] e volume igual a 62 cm³.

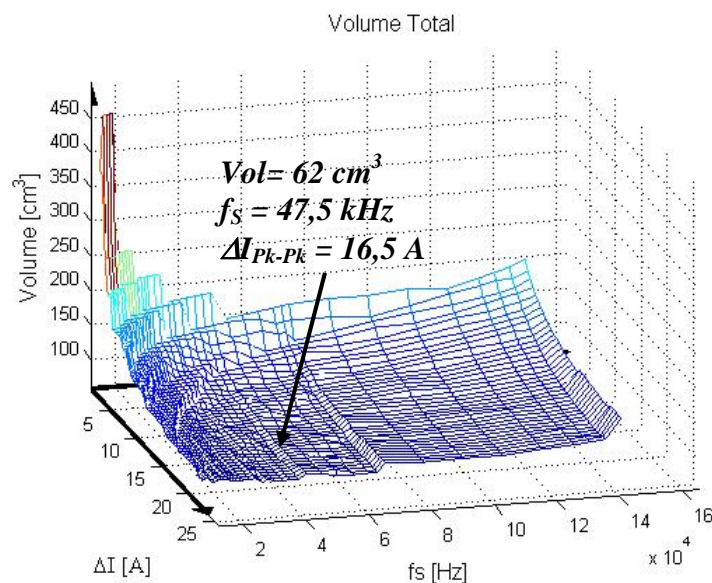


Figura A1-25: Comportamento do volume total do conversor para tensão de entrada igual a 220 V e par IRGB60PD / 15ETH06.

O comportamento do volume total para núcleos de ferrite e para o par de semicondutores IRGB60PD / SDT12S60 é o mostrado na Figura A1-26. O novo ponto de operação selecionado é [14,5 A@ 47,5 kHz] e volume igual a 60 cm³.

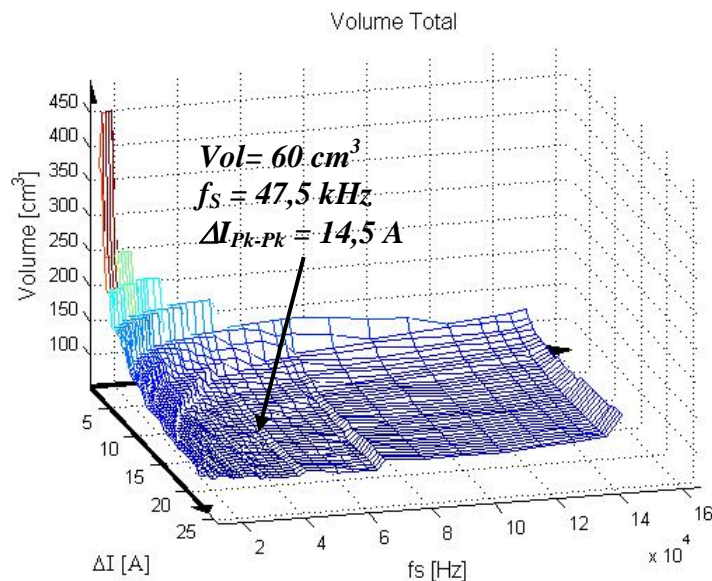


Figura A1-26: Comportamento do volume total do conversor para tensão de entrada igual a 220 V e par IRGB60PD / SDT12S60.

Com base nas figuras anteriores, e com a intenção de minimizar volume, a lista de prioridades de componentes e pontos de operação é mostrada na Tabela A1-5.

Tabela A1-5: Caracterização dos materiais e respectivos pontos de operação.

Núcleo Magnético	Filtro de EMI	Semicondutores	[ΔI @fs]
MPP Toroidal $u_r = 26u_0$	Filtro π em cascata	SPW20N60C3/ SDT12S60N	[14,5 A@ 70 kHz]
		SPW20N60C3/ 15ETH06	[19,5 A@ 70 kHz]
	MPP Toroidal $u_r = 26u_0$	IRFP460A/SDT12S60N	[14,5 A@ 70 kHz]
		IRGP20B60PD/ SDT12S60N	[14,5 A@ 47,5 kHz]
		IRFP460A/15ETH06	[19,5 A@ 70 kHz]
		IRGP20B60PD/ 15ETH06	[16,5 A@ 47,5 kHz]

De posse dos pontos de operação e dos volumes totais, percebe-se que o aumento da tensão de entrada implica em uma redução significativa do volume final do conversor. Isto ocorre porque, com o aumento da tensão, há uma redução da amplitude da corrente sobre o indutor, reduzindo as perdas nos semicondutores e nos indutores, consequentemente necessitando de menores dissipadores e núcleos magnéticos.